

LSF0108-Q1 汽车类 8 通道多电压电平转换器

1 特性

- 具有符合 AEC-Q100 标准的下列特性：
 - 器件 HBM ESD 分类等级 2000V
 - 器件 CDM ESD 分类等级 1000V
- 采用具有可湿性侧面的 VQFN (RKS) 封装
- 在无方向引脚的情况下提供双向电压转换
- 在不超过 30pF 的容性负载条件下支持最高达 100MHz 的上行转换和超过 100MHz 的下行转换，在 50pF 的容性负载条件下支持高达 40MHz 的上行/下行转换
- 支持热插入
- 可实现以下电压之间的双向电压电平转换
 - 0.65V ↔ 1.8V、2.5V、3.3V、5V (仅限 RKS 封装)
 - 0.95V ↔ 1.8V、2.5V、3.3V、5V
 - 1.2V ↔ 1.8V、2.5V、3.3V、5V
 - 1.8V ↔ 2.5V、3.3V、5V
 - 2.5V ↔ 3.3V、5V
 - 3.3V ↔ 5V
- 低待机电流
- 支持 TTL 的 5V 耐受 I/O 端口
- 低导通电阻，可减少信号失真
- 针对 EN 为低电平的高阻抗 I/O 引脚
- 采用直通引脚排列来简化 PCB 布线
- 闩锁性能超过 100 mA，符合 JESD 17 规范
- 40°C 至 +125°C 工作温度范围

2 应用

- GPIO、MDIO、PMBus、SMBus、SDIO、UART、I²C 和电信基础设施中的其他接口
- 信息娱乐系统与仪表组
- 车身电子装置和照明
- 混合动力、电动和动力总成系统
- 被动安全
- ADAS

3 说明

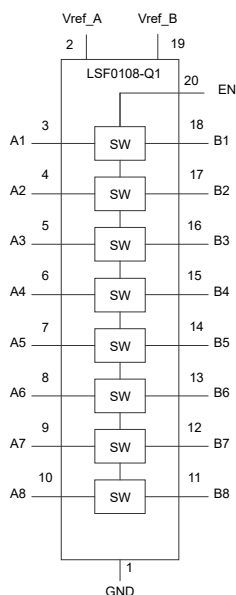
- 在不超过 30pF 的容性负载条件下支持最高 100MHz 的上行转换和超过 100MHz 的下行转换，在 50pF 的容性负载条件下支持最高 40MHz 的上行和下行转换：
 - 允许 LSF 系列支持更多的消费类或电信接口 (MDIO 或 SDIO)
- 双向电压转换 (不使用 DIR 引脚) ：
 - 更大限度地减少开发双向接口 (PMBus、I²C 或 SMBus) 电压转换的系统工作量
- IO 端口可耐受 5V 电压且支持 125°C 高温：
 - LSF 系列可耐受 5V 电压且支持 125°C 高温，能够灵活兼容工业和电信应用中的 TTL 电平。
- 通道的特定转换：
 - LSF 系列能够为每条通道设置不同电压转换电平。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LSF0108-Q1	PW (TSSOP , 20)	6.5 mm × 6.4 mm
	RKS (VQFN , 20)	4.5 mm × 2.5 mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



功能方框图



内容

1 特性	1	8.1 概述	12
2 应用	1	8.2 功能方框图	12
3 说明	1	8.3 特性说明	13
4 Revision History	2	8.4 器件功能模式	14
5 引脚配置和功能	4	9 应用和实施	16
6 规格	5	9.1 应用信息	16
6.1 绝对最大额定值.....	5	9.2 典型应用	16
6.2 ESD 等级.....	5	9.3 电源相关建议	23
6.3 建议运行条件.....	5	9.4 布局	24
6.4 热性能信息 (Q1).....	5	10 器件和文档支持	25
6.5 电气特性 - RKS 封装.....	7	10.1 接收文档更新通知	25
6.6 电气特性 - PW 封装.....	8	10.2 支持资源	25
6.7 开关特性 (下行转换).....	9	10.3 商标	25
6.8 开关特性 (上行转换).....	9	10.4 静电放电警告	25
6.9 典型特性.....	10	10.5 术语表	25
7 参数测量信息	11	11 机械、封装和可订购信息	25
8 详细说明	12		

4 Revision History

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision G (June 2023) to Revision H (July 2023)	Page
• 更新了特性部分以阐明 0.65V 能力仅适用于 RKS 封装.....	1
• 添加了电气特性 - PW 封装表.....	8
• 更新了特性说明部分.....	13
• 在使能、禁用和基准电压指南部分为 PW 封装添加了单独的表.....	17

Changes from Revision F (April 2023) to Revision G (June 2023)	Page
• 向特性部分和整个数据表中涉及电压范围的地方添加了 0.65V 电压能力.....	1
• 更新了封装信息表以包含封装尺寸.....	1
• 将引脚功能表中 EN 引脚的描述行中的上拉电阻器更改为偏置电阻器.....	4
• 更新了“建议运行条件”表来反映 5.5V 的最大值.....	5
• 更新了“热性能信息”表.....	5
• 更新了规格为 0.65V 的导通状态电阻.....	7
• 更改了所有开关特性表测试条件.....	9
• 更新了应用运行条件表.....	17

Changes from Revision E (November 2022) to Revision F (April 2023)	Page
• 将 RKS 封装状态从预发布更改为正在供货.....	1

Changes from Revision D (April 2021) to Revision E (November 2022)	Page
• 添加了自动双向电压转换、输出使能、可湿性侧面、上行和下行转换、偏置电路、混合模式电压转换、单电源转换和 $V_{ref_B} < V_{ref_A} + 0.8V$ 的电压转换部分.....	1
• 向数据表中添加了 RKS 封装.....	4
• 更新了概述部分.....	12
• 更新了器件功能模式部分.....	14
• 更新了应用信息部分.....	16
• 更新了启用、禁用和基准电压指南部分.....	17

• 更新了 确定上拉电阻器的大小 部分	18
---------------------------	----

Changes from Revision C (July 2018) to Revision D (April 2021)	Page
---	-------------

• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 更新了 双向转换 部分，包含了范围广泛的术语	18

Changes from Revision B (June 2016) to Revision C (July 2018)	Page
--	-------------

• 更改了 热性能信息 值	5
---------------------	---

Changes from Revision A (May 2016) to Revision B (June 2016)	Page
---	-------------

• 删除了 特性 中的“ESD 性能测试符合 JESD 22 标准”	1
• 更新了 特性 和 应用	1
• 添加了 接收文档更新通知 部分	1
• 删除了 绝对最大额定值 表中的 $R_{\theta JA}$	5
• 将 ESD 等级中的 ANSI/ESDA/JEDEC JS-001 更改为 AEC-Q100 - 002 并将 JEDEC 规范 JESD22- V C101 更改为 AEC-100-011	5
• 更新了 短布线布局 图像	24

Changes from Revision * (May 2016) to Revision A (May 2016)	Page
--	-------------

• 将“产品预发布”更改为“量产数据”	1
---------------------------	---

5 引脚配置和功能

所有封装均处于相同的相对标度

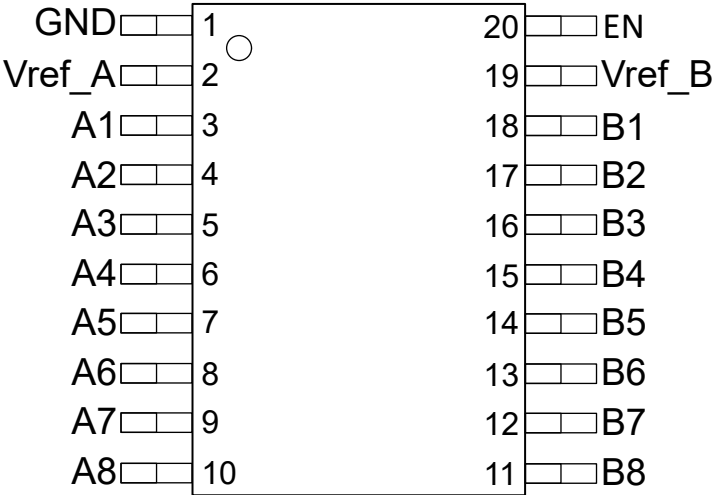


图 5-1. PW 封装，20 引脚 TSSOP (透明顶视图)

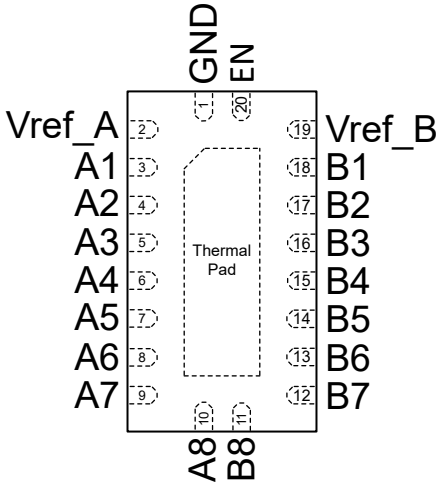


图 5-2. RKS 封装，20 引脚 VQFN (透明顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
A1	3	I/O	数据端口
A2	4	I/O	数据端口
A3	5	I/O	数据端口
A4	6	I/O	数据端口
A5	7	I/O	数据端口
A6	8	I/O	数据端口
A7	9	I/O	数据端口
A8	10	I/O	数据端口
B1	18	I/O	数据端口
B2	17	I/O	数据端口
B3	16	I/O	数据端口
B4	15	I/O	数据端口
B5	14	I/O	数据端口
B6	13	I/O	数据端口
B7	12	I/O	数据端口
B8	11	I/O	数据端口
EN	20	I	开关使能输入；连接到 V _{ref_B} 并通过偏置电阻器 (200kΩ) 上拉。
GND	1	—	接地
Vref_A	2	—	基准电源电压 A。有关更多信息，请参阅 应用和实施 部分。
Vref_B	19	—	基准电源电压 B。有关更多信息，请参阅 应用和实施 部分。

(1) I = 输入，O = 输出

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另外注明) ⁽¹⁾

		最小值	最大值	单位
V_I	输入电压范围 ⁽²⁾	-0.5	7	V
$V_{I/O}$	输入/输出电压范围 ⁽²⁾	-0.5	7	V
	连续通道电流		128	mA
I_{IK}	输入钳位电流 ($V_I < 0$)		-50	mA
$T_{J(Max)}$	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能会影响器件的可靠性、功能性和性能, 并缩短器件的寿命。
- (2) 如果遵守输入和输出电流额定值, 则可能会超过输入和输出负电压额定值。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准	±2000	V
$V_{(ESD)}$	静电放电	充电器件模型 (CDM), 符合 AEC Q100-011	±1000	V

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	最大值	单位
$V_{I/O}$	输入/输出电压	A1、A2 - An, B2 - Bn	0	5.5	V
$V_{ref_A/B/EN}$ ⁽¹⁾	基准电压		0	5.5	V
EN 开关 ⁽²⁾	开关模式使能电压 (开关模式使能电压)		1.5	5.5	V
I_{PASS}	导通开关电流			64	mA
T_A	环境温度		-40	125	°C

- (1) **RKS 封装**: 为了支持转换, V_{REF1} 支持 0.65V 至 $V_{REF2} - 0.6V$ 的电压范围。 V_{REF2} 必须介于 $V_{REF1} + 0.6V$ 至 5.5V 之间。有关更多信息, 请参阅“典型应用”。**PW 封装**: 为了支持转换, V_{REF1} 支持 0.85V 至 $V_{REF2} - 0.6V$ 的电压范围。 V_{REF2} 必须介于 $V_{REF1} + 0.6V$ 至 5.5V 之间。有关更多信息, 请参阅“典型应用”。
- (2) 为了支持开关, 无需连接 V_{REF1} 和 V_{REF2} 。当要启用开关模式时, EN 引脚应使用不小于 1.5V 的电压。此引脚上的使能电压应等于 1.5V 或 I/O 电源电压, 以较高者为准。

6.4 热性能信息 (Q1)

热指标 ⁽¹⁾		LSF0108-Q1		单位
		PW (TSSOP)	WRKS (VQFN)	
		20 个引脚	20 个引脚	
$R_{\theta JA}$	结至环境热阻	108.8	74.3	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	45.7	76.6	°C/W
$R_{\theta JB}$	结至电路板热阻	61.8	46.6	°C/W
Ψ_{JT}	结至顶部特征参数	10.4	13.9	°C/W

热指标 ⁽¹⁾		LSF0108-Q1		单位
		PW (TSSOP)	WRKS (VQFN)	
		20 个引脚	20 个引脚	
Ψ_{JB}	结至电路板特征参数	61.1	46.5	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体](#)和[IC 封装热指标](#)应用报告。

6.5 电气特性 - RKS 封装

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件			最小值	典型值 ⁽¹⁾	最大值	单位
V_{IK}	输入钳位电压	$I_I = -18\text{mA}$	$V_{EN} = 0\text{V}$		-1.2		0	V
I_{IH}	输入漏电流	$V_I = 5\text{V}$, $V_O = 0\text{V}$	$V_{EN} = 0\text{V}$		.001	0.5	3	μA
I_{CC}	电源电流	$V_{ref_B} = V_{EN} = 5.5\text{V}$, $V_{ref_A} = 4.5\text{V}$, $I_O = 0$, $V_I = V_{CC}$ 或 GND			.002	0.05	1.5	μA
$C_{I(EN)}$	输入电容	$V_I = 3\text{V}$ 或 0V				40		pF
$C_{IO(off)}$	关断电容	$V_O = 3\text{V}$ 或 0V	$V_{EN} = 0\text{V}$			4	6	pF
$C_{IO(on)}$	导通电容	$V_O = 3\text{V}$ 或 0V	$V_{EN} = 3\text{V}$			10.5	12.5	pF
$R_{ON}^{(2)}$	导通状态电阻	$V_I = 0\text{V}$, $V_{ref_B} = 5\text{V}^{(5)}$	$I_O = 64\text{mA}$	$V_{ref_A} = 1\text{V}$		5		Ω
				$V_{ref_A} = 1.8\text{V}$		4		
				$V_{ref_A} = 2.5\text{V}$		3		
				$V_{ref_A} = 3.3\text{V}$		3		
			$I_O = 20\text{mA}$	$V_{ref_A} = 0.65\text{V}$		15		
				$V_{ref_A} = 1\text{V}$		5		
				$V_{ref_A} = 1.8\text{V}$		4		
				$V_{ref_A} = 2.5\text{V}$		3		
				$V_{ref_A} = 3.3\text{V}$		3		
		$V_I = 1.8\text{V}$, $V_{ref_B} = 5\text{V}^{(5)}$	$I_O = 15\text{mA}$	$V_{ref_A} = 3.3\text{V}$		4		
				$V_{ref_A} = 1.8\text{V}$		7		
				$V_{ref_A} = 0.65\text{V}$		15		
				$V_{ref_A} = 1\text{V}$		5		
		$V_I = 0\text{V}$, $V_{ref_B} = 3.3\text{V}^{(5)}$	$I_O = 10\text{mA}$	$V_{ref_A} = 0.65\text{V}$		15		
				$V_{ref_A} = 1\text{V}$		6		

- (1) 所有典型值均在 $T_A=25^\circ\text{C}$ 下测得。
 (2) 在通过开关的指示电流下, 由 A 和 B 引脚之间的电压降测量。最小导通状态电阻由两个引脚 (A 或 B) 的最低电压决定。
 (3) 仅在连接了拉电流配置的应用中测量。参阅节 7

6.6 电气特性 - PW 封装

在自然通风条件下的工作温度范围内测得 (除非另外注明)

参数		测试条件			最小值	典型值 节 6.6	最大值	单位
V_{IK}	输入钳位电压	$I_I = -18\text{mA}$	$V_{EN} = 0\text{V}$		-1.2		0	V
I_{IH}	输入漏电流	$V_I = 5\text{V}$, $V_O = 0\text{V}$	$V_{EN} = 0\text{V}$				5	μA
I_{CC}	电源电流	$V_{ref_B} = V_{EN} = 5.5\text{V}$, $V_{ref_A} = 4.5\text{V}$, $I_O = 0$, $V_I = V_{CC}$ 或 GND				6		μA
$C_{I(EN)}$	输入电容	$V_I = 3\text{V}$ 或 0V				40		pF
$C_{IO(off)}$	关断电容	$V_O = 3\text{V}$ 或 0V	$V_{EN} = 0\text{V}$			4	6	pF
$C_{IO(on)}$	导通电容	$V_O = 3\text{V}$ 或 0V	$V_{EN} = 3\text{V}$			10.5	12.5	pF
$R_{ON}^{(1)}$	导通状态电阻	$V_I = 0\text{V}$, $V_{ref_B} = 5\text{V}^{(5)}$	$I_O = 64\text{mA}$	$V_{ref_A} = 1\text{V}$		10		Ω
				$V_{ref_A} = 1.8\text{V}$		9		
				$V_{ref_A} = 3.3\text{V}$		8		
		$I_O = 32\text{mA}$		$V_{ref_A} = 1.8\text{V}$		10		
				$V_{ref_A} = 2.5\text{V}$		15		
		$V_I = 1.8\text{V}$, $V_{ref_B} = 5\text{V}^{(5)}$	$I_O = 15\text{mA}$	$V_{ref_A} = 3.3\text{V}$		9		
		$V_I = 1\text{V}$, $V_{ref_B} = 3.3\text{V}^{(5)}$	$I_O = 10\text{mA}$	$V_{ref_A} = 1.8\text{V}$		18		
		$V_I = 0\text{V}$, $V_{ref_B} = 3.3\text{V}^{(5)}$	$I_O = 10\text{mA}$	$V_{ref_A} = 1\text{V}$		20		
		$V_I = 0\text{V}$, $V_{ref_B} = 1.8\text{V}^{(5)}$	$I_O = 10\text{mA}$	$V_{ref_A} = 1\text{V}$		30		

(1) 在通过开关的指示电流下, 由 A 和 B 引脚之间的电压降测量。最小导通状态电阻由两个引脚 (A 或 B) 的最低电压决定。

(2) 仅在连接了拉电流配置的应用中测量。参阅节 7

6.7 开关特性 (下行转换)

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

参数		测试条件		最小值	典型值	最大值	单位
T _{PLH}	低电平到高电平传播延迟	V _{CCB} = 3.3V , V _{CCB} = V _{IH} = V _{ref_A} + 1 , V _{IL} = 0 , V _M = 0.5V _{ref_A} ⁽²⁾	C _L = 15pF	0.75		ns	
			C _L = 30pF	1.4			
			C _L = 50pF	1.9			
T _{PHL}	高电平到低电平传播延迟		C _L = 15pF	0.85		ns	
			C _L = 30pF	1.5			
			C _L = 50pF	2			
T _{PLH}	低电平到高电平传播延迟	V _{CCB} = 2.5V , V _{CCB} = V _{IH} = V _{ref_A} + 1 , V _{IL} = 0 , V _M = 0.5V _{ref_A} ⁽²⁾	C _L = 15pF	0.8		ns	
			C _L = 30pF	1.45			
			C _L = 50pF	2			
T _{PHL}	高电平到低电平传播延迟		C _L = 15pF	0.9		ns	
			C _L = 30pF	1.55			
			C _L = 50pF	2.1			

(1) 通过模拟来保证, 未经生产环境测试

(2) 下行转换: 高压侧向低压侧驱动

6.8 开关特性 (上行转换)

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

参数		测试条件		最小值	典型值	最大值	单位
T _{PLH}	低电平到高电平传播延迟	$V_{CCB} = 3.3V, V_{CCB} = V_T = V_{ref_A} + 1, V_{ref_A} = V_{IH}, V_{IL} = 0, V_M = 0.5V_{ref_A}, R_L = 300\Omega^{(2)}$	C _L = 15pF	0.9		ns	
			C _L = 30pF	1.55			
			C _L = 50pF	2.1			
T _{PHL}	高电平到低电平传播延迟		C _L = 15pF	1		ns	
			C _L = 30pF	1.65			
			C _L = 50pF	2.2			
T _{PLH}	低电平到高电平传播延迟	$V_{CCB} = 2.5V, V_{CCB} = V_T = V_{ref_A} + 1, V_{ref_A} = V_{IH}, V_{IL} = 0, V_M = 0.5V_{ref_A}, R_L = 300\Omega^{(2)}$	C _L = 15pF	0.8		ns	
			C _L = 30pF	1.35			
			C _L = 50pF	1.8			
T _{PHL}	高电平到低电平传播延迟		C _L = 15pF	0.9		ns	
			C _L = 30pF	1.45			
			C _L = 50pF	1.9			

(1) 通过模拟来保证, 未经生产环境测试

(2) 上行转换: 低压侧向高压侧驱动

6.9 典型特性

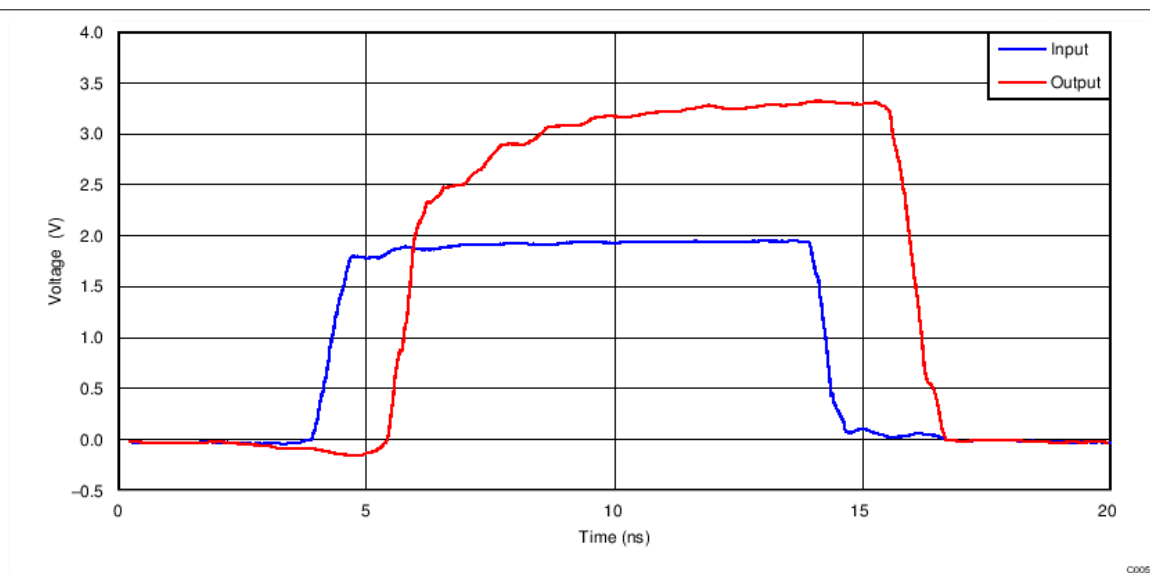
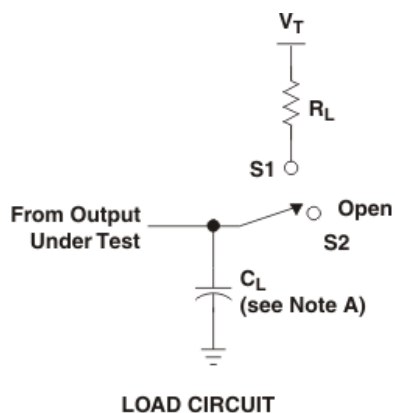
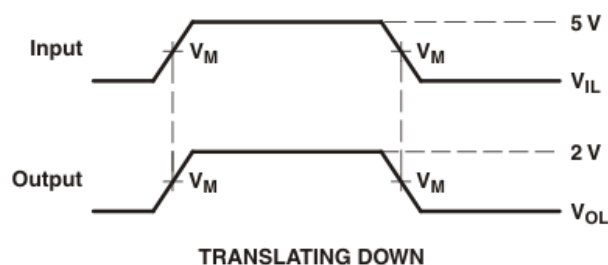
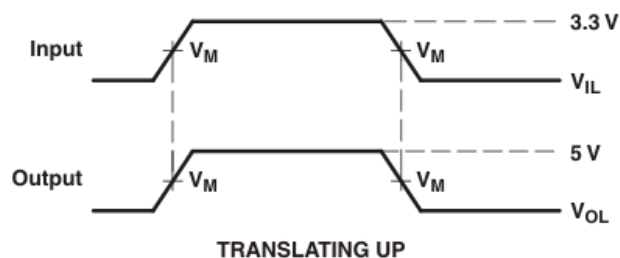


图 6-1. 信号完整性 (50MHz 时的 1.8V 至 3.3V 上行转换)

7 参数测量信息



USAGE	SWITCH
Translating up	S1
Translating down	S2



- NOTES: A. C_L includes probe and jig capacitance.
 B. All input pulses are supplied by generators having the following characteristics: $PRR \leq 10$ MHz, $Z_O = 50 \Omega$, $t_r \leq 2$ ns, $t_f \leq 2$ ns.
 C. The outputs are measured one at a time, with one transition per measurement.

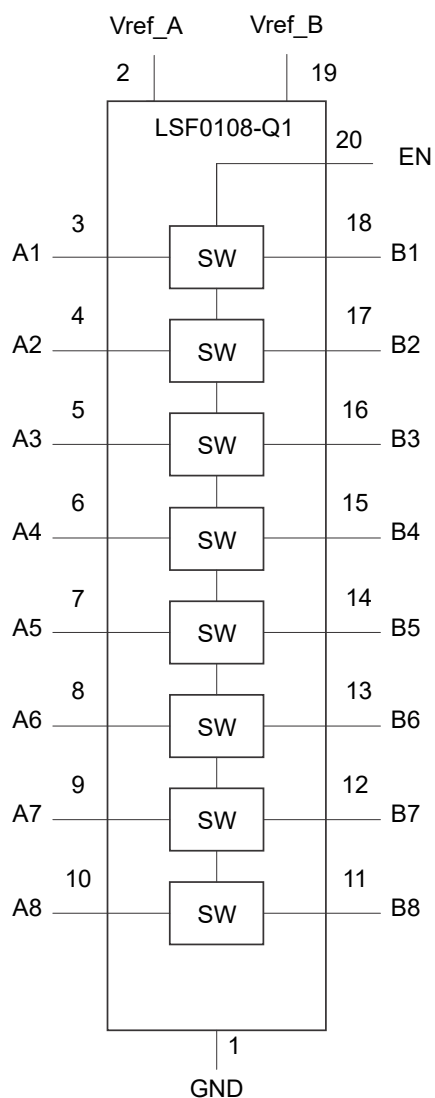
图 7-1. 输出负载电路

8 详细说明

8.1 概述

LSF0108-Q1 可在电平转换应用中用于连接在不同电源电压下运行的器件或系统。LSF0108-Q1 非常适合将开漏驱动器连接至数据 I/O 的应用。LSF0108-Q1 可通过适当的上拉电阻器和布局实现 100MHz 频率。LSF0108-Q1 也可用于将推挽驱动器连接到数据 I/O 的应用。有关器件设置和运行的概述，请参阅 [Logic Minute](#) 系列培训：[了解 LSF 系列双向多电压电平转换器](#)。

8.2 功能方框图



8.3 特性说明

8.3.1 自动双向电压转换

LSF 系列中的所有器件都是自动双向电压电平转换器。LSF0108 (RKS 封装) 在 $V_{\text{ref_A}}$ 电源上具有 0.65V 至 5.5V 的电压范围，在 $V_{\text{ref_B}}$ 电源上具有 1.8V 至 5.5V 的电压范围。LSF0108 (PW 封装) 在 $V_{\text{ref_A}}$ 电源上具有 0.9V 至 5.5V 的电压范围，在 $V_{\text{ref_B}}$ 电源上具有 1.8V 至 5.5V 的电压范围。支持进行双向电压转换，在开漏或推挽应用中无需方向引脚。对于采用 30pF 电容和 250Ω 上拉电阻器的开漏系统，LSF 系列支持传输速度大于 100Mbps 的电平转换应用。控制器的输出驱动器和外设输出都可以是推挽或开漏 (可能需要上拉电阻器)。在器件运行期间，B 侧通常被称为高侧，而 A 侧被称为低侧。

8.3.2 输出使能

要启用 I/O 引脚，运行期间 EN 输入应直接连接到 $V_{\text{ref_B}}$ ，且两个引脚必须通过偏置电阻器 (通常为 200kΩ) 上拉至高侧 (V_{CCB})。要在上电、断电或运行期间处于高阻抗状态，EN 引脚必须为低电平。EN 引脚应始终直接连接至 $V_{\text{ref_B}}$ 引脚，建议由开漏驱动器禁用，不使用上拉电阻器。这样 $V_{\text{ref_B}}$ 就能够调节 EN 输入并对通道进行偏置，以进行适当转换。建议在 $V_{\text{ref_B}}$ 上使用滤波电容器，为器件提供稳定电源。

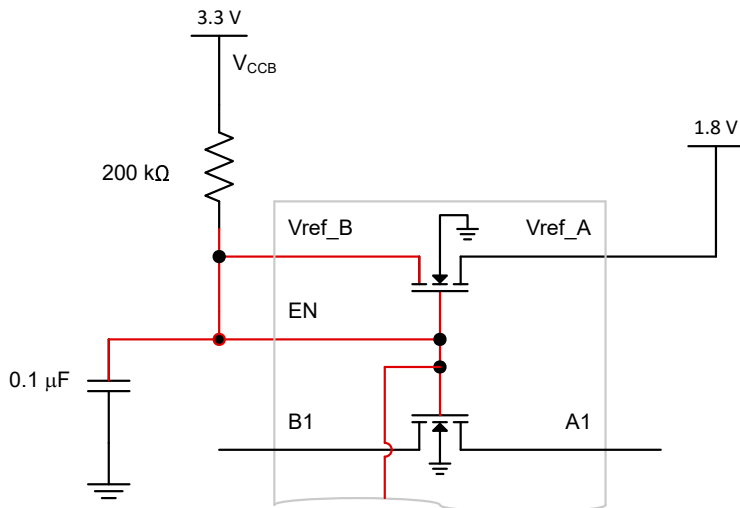


图 8-1. EN 引脚直接连接至 $V_{\text{ref_B}}$ ，并通过上拉电阻器连接至 V_{CCB}

开漏 I/O 器件的电源电压可能与 LSF 使用的电源完全不同，对运行没有影响。有关如何使用使能引脚的更多详细信息，请参阅 [针对 LSF 系列使用使能引脚](#) 视频。

表 8-1. EN 引脚功能表

输入 EN ⁽¹⁾ 引脚	数据端口状态
直接连接 $V_{\text{ref_B}}$	$A_n = B_n$
L	高阻态

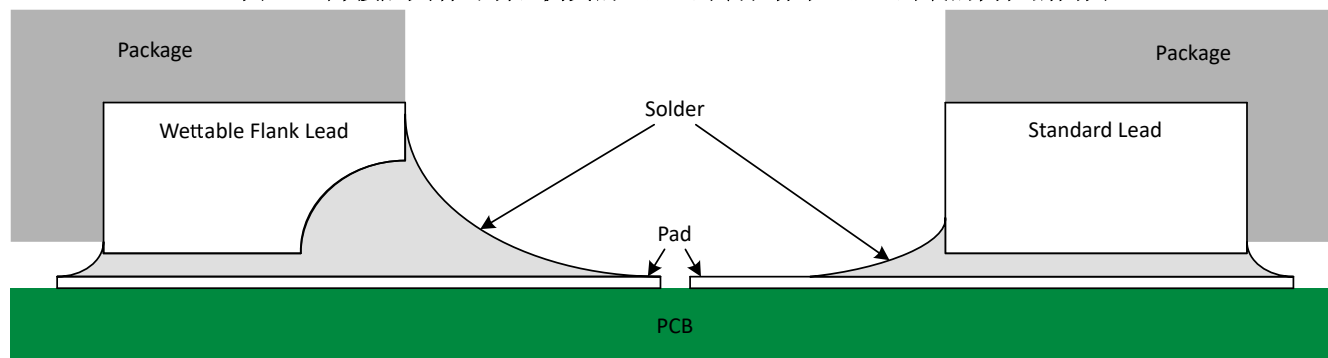
(1) EN 由 $V_{\text{ref_B}}$ 逻辑电平控制。

8.3.3 可润湿侧翼

该器件采用至少一种具有可润湿侧翼的封装。请参阅数据表首页上的[特性](#)部分，了解哪些封装包含此特性。

可润湿侧翼有助于改善焊接后的侧翼润湿性，从而使 QFN 封装可通过自动光学检测 (AOI) 轻松检测。如图所示，可润湿侧翼可做出凹陷或进行阶梯切割，为焊接粘附提供额外的表面积，有助于可靠创建侧面填角。有关更多详细信息，请参阅机械制图。

图 8-2. 焊接后具有可润湿侧翼的 QFN 封装和标准 QFN 封装的简化剖面图



8.4 器件功能模式

对于每个通道 (n)，当 An 或 Bn 端口为低电平时，开关在 An 和 Bn 端口之间提供一个低阻抗路径；相应的 Bn 或 A 端口将被拉至低电平。开关的低 R_{ON} 可实现具有超小传播延迟和信号失真的连接。

表 8-1 汇总了器件运行相关信息。有关 LSF 系列器件正常运行的更多详细信息，请参阅[使用 LSF 系列进行下行转换](#)和[使用 LSF 系列进行上行转换](#)视频。

表 8-2. 器件功能

信号方向 ⁽¹⁾	输入状态	开关状态	功能
B 至 A (下行转换)	B = 低电平	导通 (低阻抗)	A 侧电压通过开关被拉低至 B 侧电压
	B = 高电平	关闭 (高阻抗)	A 侧电压被钳制于 V_{ref_A} ⁽²⁾
A 至 B (上行转换)	A = 低电平	导通 (低阻抗)	B 侧电压通过开关被拉低至 A 侧电压
	A = 高电平	关闭 (高阻抗)	B 侧电压被钳制在 V_{ref_A} ，然后上拉至 V_{PU} 电源电压

(1) 下游通道不应通过低阻抗驱动器主动驱动，否则可能会发生总线争用。

(2) A 侧可以上拉至 V_{ref_A} ，实现额外的电流驱动能力，或者也可使用一个上拉电阻器上拉至 V_{ref_A} 之上。应始终遵循[建议运行条件](#)部分的规定。

8.4.1 上行和下行转换

上行转换：当信号从 A 驱动到 B，并且 An 端口为高电平时，开关将关闭，然后 Bn 端口将由连接到上拉电源电压的上拉电阻器驱动到高于 V_{ref_A} 的电压。利用此功能，可在无需方向控制的情况下实现用户选择的较高和较低电压间的无缝转换。高侧始终需要上拉电阻器，如果低侧器件输出为开漏，或其输入的漏电流大于 $1\mu A$ ，低侧才需要上拉电阻器。

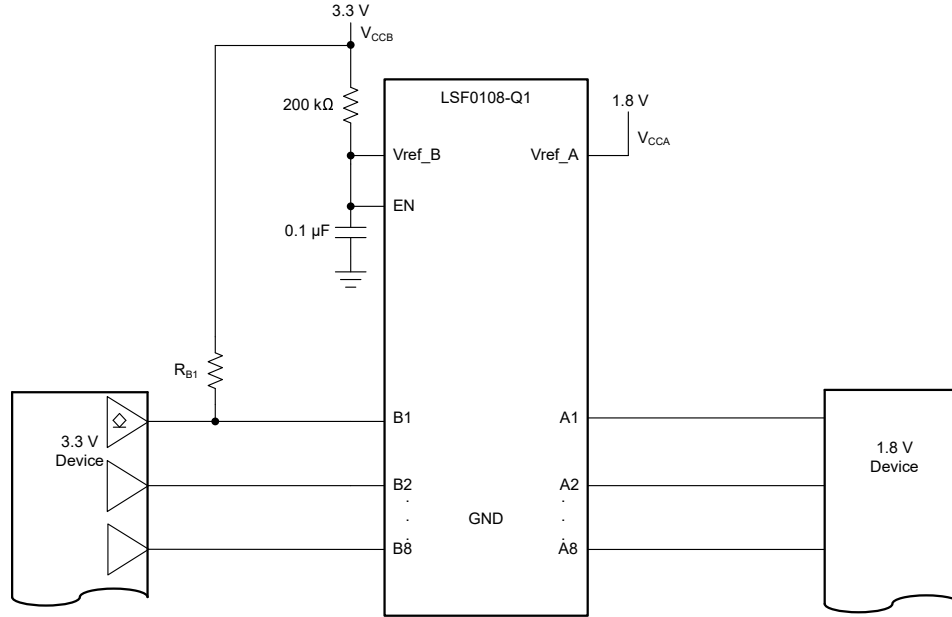


图 8-3. 采用推挽和开漏配置的上行转换示例原理图

使用 LSF 进行上行转换需要关注两个重要因素：最大数据速率和灌电流。最大数据速率与输出信号的上升沿直接相关。灌电流取决于电源值和所选的上拉电阻值。[方程式 1](#) 是计算最大数据速率的公式，[方程式 2](#) 是计算最大灌电流的公式，这两个公式均为估算值。要达到高速度，需要低 RC 值，也需要强大的驱动器。有关基于电路元件估算数据速率和灌电流的信息，请参阅 [使用 LSF 系列进行上行转换](#) 视频。

$$\frac{1}{3 \times 2R_{B1}C_{B1}} = \frac{1}{6R_{B1}C_{B1}} \left(\frac{\text{bits}}{\text{second}} \right) \quad (1)$$

$$I_{OL} \cong \frac{V_{CCA}}{R_{A1}} + \frac{V_{CCB}}{R_{B1}} \quad (A) \quad (2)$$

下行转换：当信号从 Bn 端口到 An 端口被驱动为高电平时，开关将关闭，将 An 端口上的电压钳制于 V_{ref_A} 设置的电压。可以在器件任一侧添加一个上拉电阻器。在特殊情况下，可以移除一个或两个上拉电阻器。如果信号始终从推挽式发送器下行转换，则可以移除 B 侧的电阻器。如果流入 A 侧接收器的漏电流小于 1μA，也可以移除 A 侧的电阻器。如果从推挽输出向下转换到低泄漏输入，可以使用这种没有外部上拉电阻器的设置。对于开漏发送器，B 侧的上拉电阻器是必需的，因为开漏输出本身不能驱动高电平。[表 9-2](#) 汇总了器件运行相关信息。有关 LSF 系列器件正常运行的更多详细信息，请参阅 [使用 LSF 系列进行上行转换](#) 和 [使用 LSF 系列进行下行转换](#) 视频。

9 应用和实施工

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

LSF0108-Q1 器件可对开漏或推挽接口执行电压转换。表 9-1 列出了 LSF0108-Q1 支持的一些不同通道数所需的消费类或电信接口。

表 9-1. 适用于消费类或电信接口的电压转换器

器件名称	通道数量	接口
LSF0108-Q1	8	GPIO、MDIO、SDIO、SVID、UART、SMBus、PMBus、I ² C 和 SPI

有关 LSF 系列器件的一些重要提示如下：

- LSF 器件基于开关，而不是基于缓冲器（有关基于缓冲器的器件的信息，请参阅 TXB 系列）
- 不能使用 $1/T_{pd}$ 计算具体的数据速率
- V_{CCB}/V_{CCA} 与 V_{ref_B} 或 V_{ref_A} 不同： V_{CCB} 是指提供给 LSF 器件的 B 侧电源电压，而 V_{ref_B} 是指 200kΩ 电阻器另一侧的 V_{ref_B} 引脚（图 9-1 的引脚 7）处的电压

9.2 典型应用

9.2.1 I²C PMBus、SMBus、GPIO

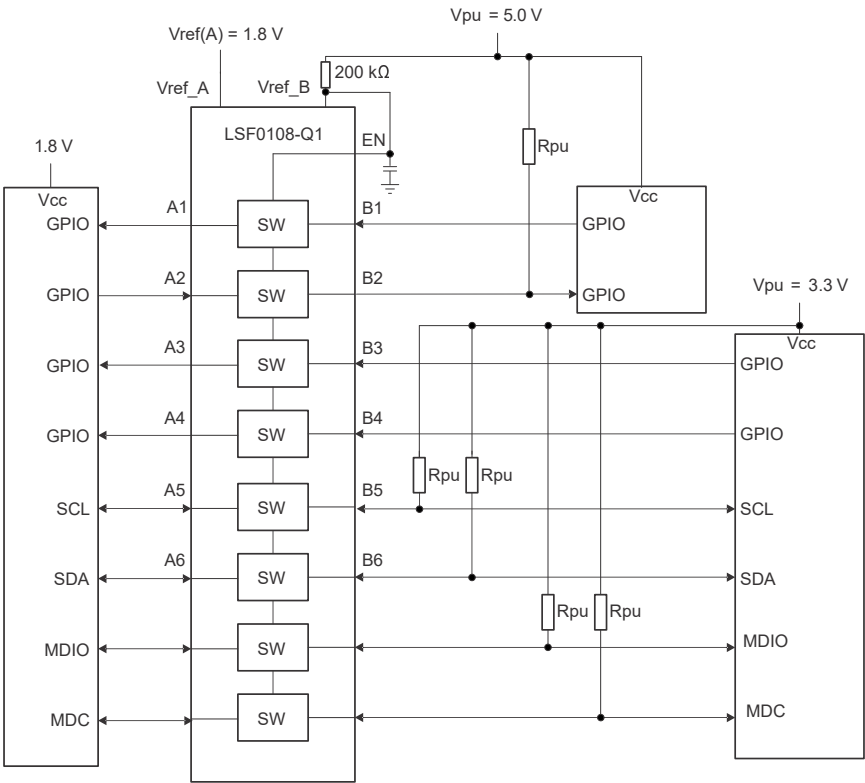


图 9-1. 双向转换至多个电压电平

9.2.1.1 设计要求

9.2.1.1.1 启用、禁用和基准电压指南

如图 9-1 所示， V_{ref_B} 通过 200k Ω 电阻器连接到 5V 的 V_{PU} 电源， V_{ref_A} 连接到 1.8V 电源。A1 和 A2 通道的最大输出电压等于 V_{ref_A} ，B1 和 B2 通道的最大输出电压等于 V_{PU} 。

LSF0108-Q1 具有 EN 输入。通过将 EN 设为低电平可禁用器件，从而将所有 I/O 置于高阻态。LSF0108-Q1 是开关型电压转换器，因此功耗非常低。建议始终为双向应用 (I²C、SMBus、PMBus 或 MDIO) 启用 LSF0108-Q1。

表 9-2. 应用运行条件 - RKS 封装

参数	最小值	典型值	最大值	单位
V_{ref_A} ⁽¹⁾ 基准电压 (A)	0.65		5.5	V
V_{ref_B} 基准电压 (B)	$V_{ref_A} + 0.8$		5.5	V
$V_{I(EN)}$ EN 引脚上的输入电压	$V_{ref_A} + 0.8$		5.5	V
V_{pu} 上拉电源电压	0		V_{ref_B}	V

表 9-3. 应用运行条件 - PW 封装

参数	最小值	典型值	最大值	单位
V_{ref_A} ⁽¹⁾ 基准电压 (A)	0.9		5.5	V
V_{ref_B} 基准电压 (B)	$V_{ref_A} + 0.8$		5.5	V
$V_{I(EN)}$ EN 引脚上的输入电压	$V_{ref_A} + 0.8$		5.5	V
V_{pu} 上拉电源电压	0		V_{ref_B}	V

(1) V_{ref_A} 必须为所有输入和输出中的最低电压电平。

备注

需要使用 200k Ω 偏置电阻器，以便 V_{ref_B} 调节 EN 输入。

建议在 V_{ref_B} 上使用滤波电容器。此外，建议 V_{ref_B} 和 $V_{I(EN)}$ 比 V_{ref_A} 高 1.0V，以便实现出色的信号完整性。

9.2.1.1.2 偏置电路

为确保正常运行， V_{CCA} 必须始终至少比 V_{CCB} 低 0.8V ($V_{CCA} + 0.8 \leq V_{CCB}$)。需要使用 200k Ω 的偏置电阻，以便 V_{ref_B} 调节 EN 输入并适当地偏置器件，从而进行转换。建议使用 0.1 μ F 的电容器来提供从 V_{ref_B} 到接地端的路径，从而消除高频噪声。为了实现出色的信号完整性、建议 V_{ref_B} 和 $V_{I(EN)}$ 要比 V_{ref_A} 高 1.0V。

尝试使用推挽输出器件直接驱动 EN 引脚，是使用 LSF0108-Q1 系列器件时非常常见的设计错误。还需要注意的是，在正常运行期间，电流确实会流入 A 侧电压电源。并非所有电压源都能灌入电流，因此请确保相应的设计能够处理该电流。更多设计细节，请参阅 [了解 LSF 系列的偏置电路](#) 视频。

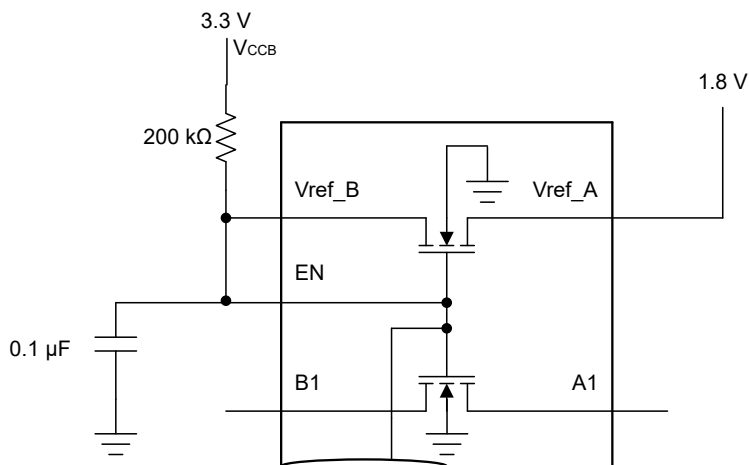


图 9-2. LSF010x 器件内部的偏置电路

9.2.1.2 详细设计过程

9.2.1.2.1 双向转换

对于双向钳位配置（较高电压至较低电压或较低电压至较高电压），EN 输入必须连接到 V_{ref_B} ，且两个引脚均通过偏置电阻器（通常为 $200\text{k}\Omega$ ）拉至高侧 V_{CCB} 。这使得 V_{ref_B} 能够调节 EN 输入。建议在 V_{ref_B} 上使用滤波电容器。控制器输出驱动器可以是推挽式或开漏式（可能需要上拉电阻器），外设输出可以是推挽式或开漏式（需要上拉电阻器将 Bn 输出拉至 V_{PU} ）。

备注

如果任一输出为推挽式，则数据必须是单向的，或者输出必须为三态并由某种方向控制机制进行控制，以防止在任一方向上出现高电平到低电平争用。如果两个输出均为开漏式，则无需方向控制。

图 9-1 显示了基准电源电压 V_{ref_A} 如何连接到 1.8V 处理器内核电源， V_{ref_B} 如何通过 $200\text{k}\Omega$ 电阻器连接到 5V 电源。A3 和 B4 的输出电压最大值为 V_{ref_A} ，双向接口（Ch5/6、MDIO、MDC）的输出电压最大值为 V_{pu} 。

9.2.1.2.2 确定上拉电阻器的大小

上拉电阻值需要将传输晶体管处于导通状态时流经它的电流限制在大约 15mA 。这样可使压降为 260mV 至 350mV ，从而在下游通道上提供有效的低电平信号。如果流经传输晶体管的电流高于 15mA ，导通状态下的压降也会更高。要将流经每个传输晶体管的电流设置为 15mA ，请使用以下公式计算上拉电阻值：

$$R_{pu} = \frac{(V_{pu} - 0.35\text{V})}{0.015\text{A}} \quad (3)$$

表 9-4 列出了电流为 8mA 、 5mA 和 3mA 时的电阻值和基准电压。应使用 +10% 列中显示的电阻值（或更大的值），以便晶体管上的压降为 350mV 或更小。外部驱动器必须能够以 0.175V 的电压从 LSF 系列器件两侧的电阻器中吸收总电流，尽管 15mA 电流仅适用于流经 LSF 系列器件的电流。在 0.175V 时驱动低电平状态的器件必须从一个或多个上拉电阻器吸引电流，并保持 V_{OL} 。电阻的减小将增大电流，从而增大 V_{OL} 。

表 9-4. 上拉电阻器值

$V_{PU}^{(1)(2)}$	8mA		5mA		3mA	
	标称值 (Ω)	+10% ⁽³⁾ (Ω)	标称值 (Ω)	+10% ⁽³⁾ (Ω)	标称值 (Ω)	+10% ⁽³⁾ (Ω)
5V	581	639	930	1023	1550	1705
3.3V	369	406	590	649	983	1082
2.5V	269	296	430	473	717	788
1.8V	181	199	290	319	483	532
1.5V	144	158	230	253	383	422

表 9-4. 上拉电阻器值 (continued)

V _{PU} ^{(1) (2)}	8mA		5mA		3mA	
	标称值 (Ω)	+10% ⁽³⁾ (Ω)	标称值 (Ω)	+10% ⁽³⁾ (Ω)	标称值 (Ω)	+10% ⁽³⁾ (Ω)
1.2V	106	117	170	187	283	312

(1) V_{OL} = 0.35V 时计算得出

(2) 假设规定电流下输出驱动器 V_{OL} = 0.175V

(3) +10% 来补偿 V_{DD} 范围和电阻器容差

9.2.1.2.3 LSF0108-Q1 带宽

LSF0108-Q1 的最大频率取决于应用。在给定的正确条件下，器件可在大于 100MHz 的频率下运行。最大频率取决于应用的负载。LSF0108-Q1 的行为类似于标准开关，器件带宽由器件的导通电阻和导通电容决定。

图 9-3 显示了使用双端口网络分析器测量的 LSF0108-Q1 的带宽。

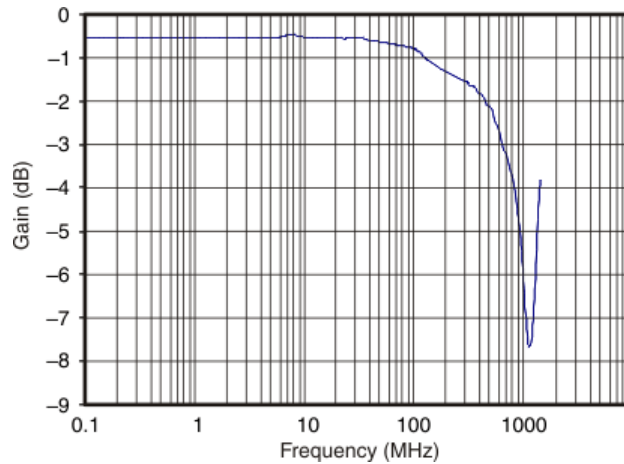


图 9-3. 3dB 带宽

LSF0108-Q1 的 3dB 点为 $\approx 600\text{MHz}$ ；但此测量为模拟测量类型。对于数字应用，信号不应降级至数字信号的五次谐波。频率带宽应至少是最大数字时钟速率的五倍。信号的这个分量对于确定数字信号的整体形状非常重要。对于 LSF0108-Q1，可以实现大于 100MHz 的数字时钟频率。

LSF0108-Q1 不提供任何驱动能力。因此频率更高的应用需要从主机侧获得更高的驱动强度。如果 LSF0108-Q1 由标准 CMOS 图腾柱输出驱动器驱动，则主机侧 (3.3V) 无需上拉电阻器。理想情况下，最好尽可能缩短灌电流侧 (1.8V) 的 LSF0108-Q1 布线长度，以便最大程度地减少信号衰减。

所有快速边缘都有频率分量的无限频谱；但快速边缘的频谱中存在转折 (或拐点)，其中高于 f_{knee} 的频率分量在确定信号形状时无紧要。

要计算最大实际频率分量或拐点频率 (f_{knee})，请使用 [方程式 4](#) 和 [方程式 5](#)：

$$f_{\text{knee}} = \frac{0.5}{RT(10 - 80\%)} \quad (4)$$

$$f_{\text{knee}} = \frac{0.4}{RT(20 - 80\%)} \quad (5)$$

对于上升时间特性基于 10% 至 90% 阈值的信号， f_{knee} 等于 0.5 除以信号的上升时间。对于上升时间特性基于 20% 至 80% 阈值的信号 (这在如今的许多器件规格中很常见)， f_{knee} 等于 0.4 除以信号的上升时间。

有助于更大限度提高器件性能的一些指导原则包括：

- 通过将 LSF0108-Q1 放置在靠近处理器的 I²C 输出的位置，尽可能缩短布线长度。
- 布线长度应小于飞行时间的一半，以便减少开关区域中的振铃和线路反射或非单调性行为。

- 为减少过冲，可在 1.8V 侧添加一个上拉电阻器；请注意，预计下降时间会变慢。

9.2.1.3 应用曲线

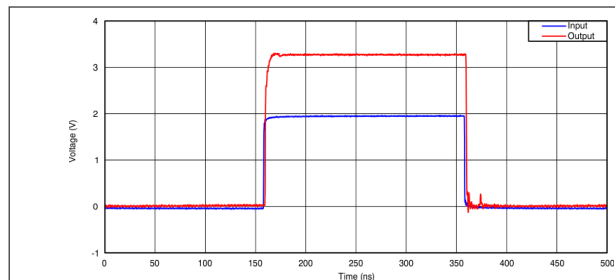


图 9-4. 从上述 I²C 设置中捕获的波形 (2.5MHz 时为 1.8V 至 3.3V)

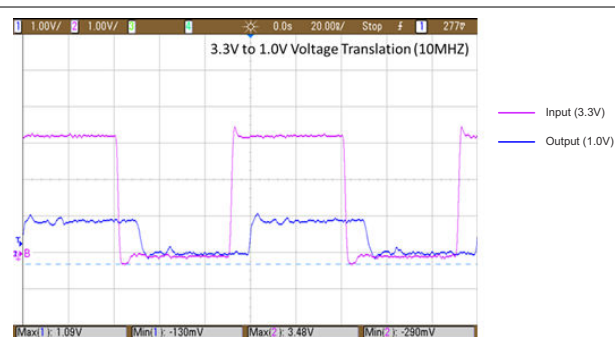


图 9-5. 从上述 MDIO 设置中捕获的波形

9.2.2 混合模式电压转换

每个通道的电源电压 (V_{PU}) 可由一个上拉电阻器单独设置。图 9-6 展示了这种混合模式多电压转换的示例。有关多电压转换的更多详细信息，请参阅 [使用 LSF 系列进行多电压转换](#) 视频。

在 V_{ref_B} 上拉至 5V， V_{ref_A} 连接至 1.8V 的情况下，所有通道将被钳制于 1.8V，此时可使用一个上拉电阻定义给定通道的高电平电压。

- 推挽式下行转换 (5V 至 1.8V)：**通道 1 展示了此设置的一个示例。B1 为 5V 时，A1 被钳制于 1.8V，B1 为低电平时，A1 通过开关驱动为低电平。
- 推挽式上行转换 (1.8V 至 5V)：**通道 2 展示了此设置的一个示例。A2 为 1.8V 时，开关为高阻抗，B2 通道上拉至 5V。A2 为低电平时，B2 通过开关驱动为低电平。
- 推挽式下行转换 (3.3V 至 1.8V)：**通道 3 和 4 是此设置的示例。B3 或 B4 驱动至 3.3V 时，A3 或 A4 被钳制于 1.8V，当 B3 或 B4 为低电平时，A3 或 A4 通过开关驱动为低电平。
- 开漏双向转换 (3.3V ↔ 1.8V)：**通道 5 至 8 是此设置的示例。这些通道适用于 I²C 和 MDIO 的双向运行，可通过开漏驱动器在 1.8V 和 3.3V 之间进行转换。

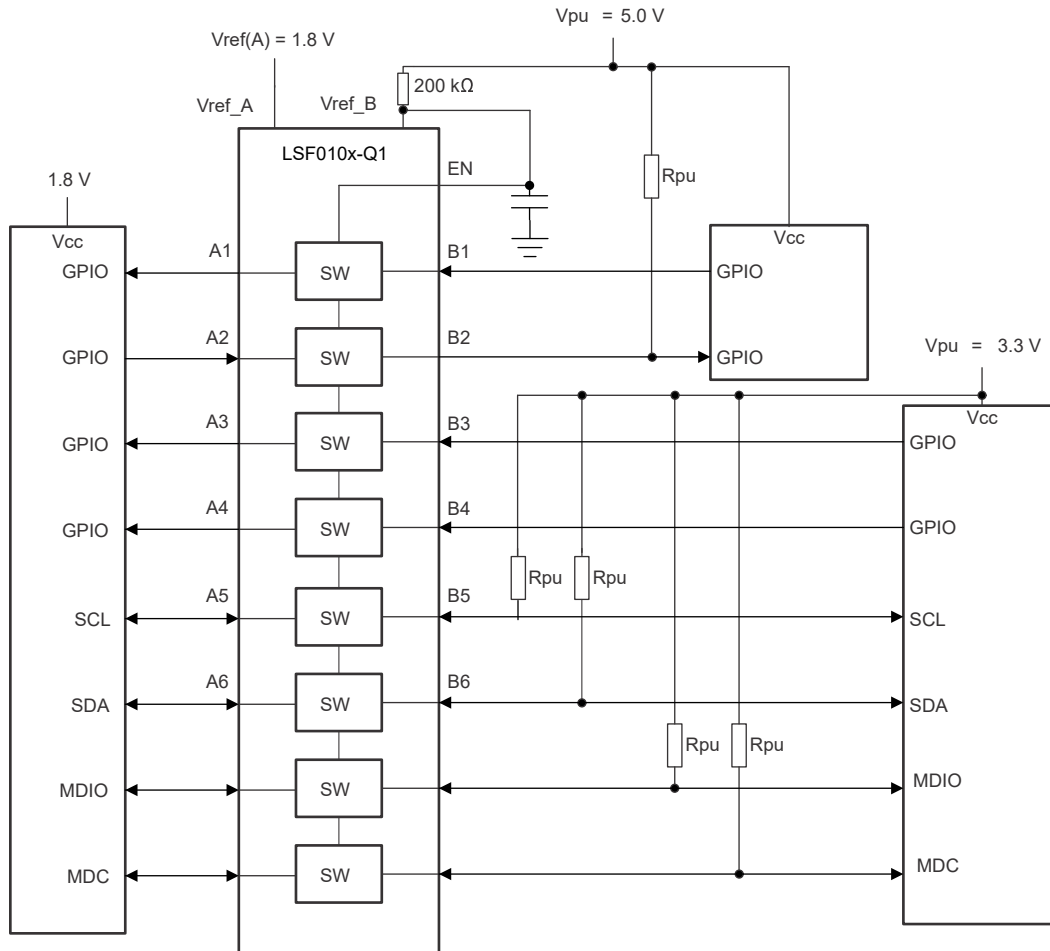


图 9-6. 使用 LSF010x-Q1 进行多电压转换

9.2.2.1 单电源转换

有时，外部器件的电压未知，可能高于或低于所需转换电压，阻止 LSF 的正常连接。在这种情况下，可在 A 侧添加电阻器，来代替第二个电源 - 这是 LSF 单电源运行的示例，如图 9-5 所示。在下图中，使用单个 3.3V 电源在 3.3V 器件和可在 1.8V 和 5.0V 之间变化的器件之间进行转换。添加了 R1 和 R2 来代替第二个电源。请注意，由于 V_{ref_A} 引脚会流出一些电流，不能将其视为简单的分压器。

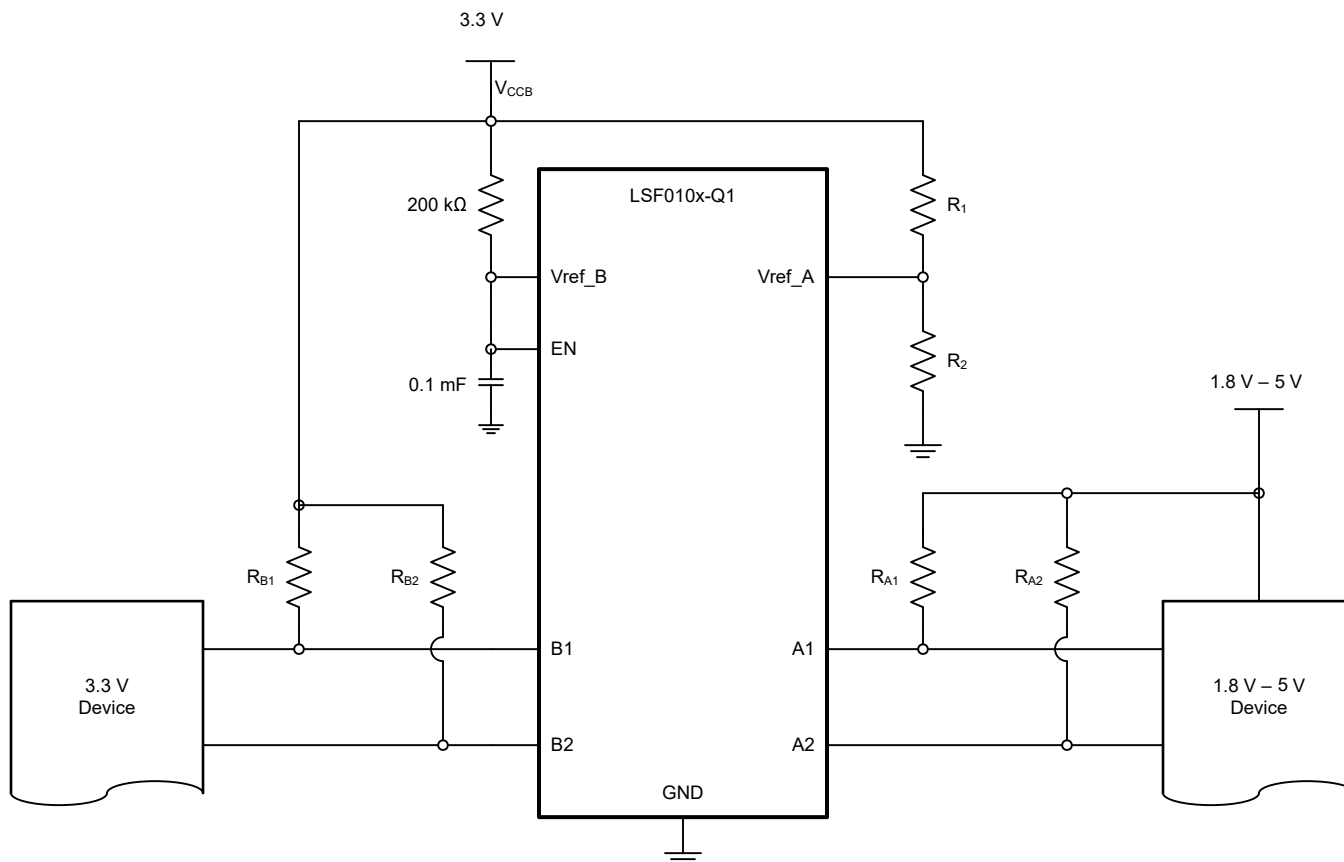


图 9-7. 3.3V 电源的单电源转换

为 R1 和 R2 选择电阻值的步骤如下：

1. 为 R1 选择一个值。通常会选择使用 1MΩ 的值来降低电流消耗。
2. 将您的系统的值代入以下公式。请注意， V_{ref_A} 是系统中的最低电压。 V_{CCB} 是主电源，R1 是从第 1 步中选择的值。

$$R_2 = \frac{200(10^3) \times R_1 \times V_{REFA}}{(200(10^3) + R_1)(V_{CCB} - V_{REFA}) - 0.85 \times R_1} \quad (6)$$

所用的单电源必须至少比所需的最低转换电压大 0.8V。 V_{ref_A} 的电压必须选为系统中使用的最低电压。LSF 评估模块 (LSF-EVM) 包含未组装的焊盘，用于放置 R1 和 R2 以进行单电源运行测试。有关单电源转换原理图和详细信息的示例，请参阅 [使用 LSF 系列进行单电源转换](#) 视频。

9.2.2.2 $V_{ref_B} < V_{ref_A} + 0.8V$ 时的电压转换

如启用、禁用和基准电压指南部分所述，通常建议 $V_{ref_B} > V_{ref_A} + 0.8V$ ；但只要在设计时关注额外的注意事项，该器件仍可在 $V_{ref_B} < V_{ref_A} + 0.8V$ 的条件下运行。

典型运行 ($V_{ref_B} > V_{ref_A} + 0.8V$)：在这种情况下，A 侧不需要上拉电阻器来实现正确的下行转换，如图 9-6 的通道 1 和 2 所示。在该器件的典型工作模式下，在从 B 到 A 下行转换时，A 侧 I/O 端口将钳制于 V_{ref_A} ，以便提供适当的电压转换。有关器件运行的更多说明，请参阅[使用 LSF 系列进行下行转换](#)视频。

$V_{ref_B} < V_{ref_A} + 0.8V$ 的运行要求：在这种情况下， V_{ref_A} 和 V_{ref_B} 之间没有足够大的电压差来确保 A 侧 I/O 端口被钳制于 V_{ref_A} ，其电压大约等于 $V_{ref_B} - 0.8V$ 。例如，如果 $V_{ref_B} = 1.8V$ 且 $V_{ref_A} = 1.2V$ ，则 A 侧 I/O 将钳制于大约 1.0V 的电压。因此，要在此条件下运行，必须遵循以下附加设计注意事项：

- 运行期间 V_{ref_B} 必须大于 V_{ref_A} ($V_{ref_B} > V_{ref_A}$)
- 应在 A 侧 I/O 端口上安装上拉电阻器，以便将线路完全上拉至所需电压。

图 9-8 显示了此设置的示例，使用 LSF0108-Q1 实现了 $1.2V \leftrightarrow 1.8V$ 转换。只要遵循了[建议运行条件](#)表，此类设置也适用于其他电压节点，例如 $1.8V \leftrightarrow 2.5V$ ， $1.05V \leftrightarrow 1.5V$ 等。

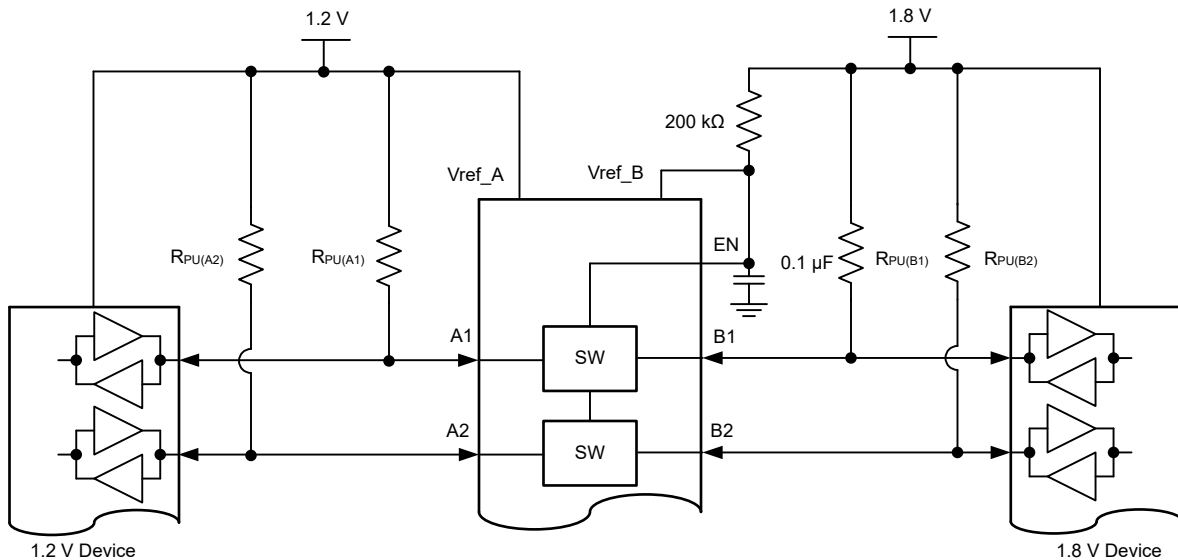


图 9-8. 使用 LSF010x-Q1 进行 1.2V 至 1.8V 电平转换

9.3 电源相关建议

LSF0108-Q1 没有电源序列要求。有关启用和基准电压指南，请参阅[节 9.2.1.1.1](#)。

9.4 布局

9.4.1 布局指南

由于 LSF0108-Q1 是开关型电平转换器，因此信号完整性与上拉电阻器和 PCB 电容条件密切相关。

- 尽可能缩短信号布线，可减小电容并更大限度地减少上拉电阻器的残桩。
- 将 LSF 放置在靠近高压侧的位置。
- 选择适用于发送器电平转换和驱动能力的上拉电阻器。

9.4.2 布局示例

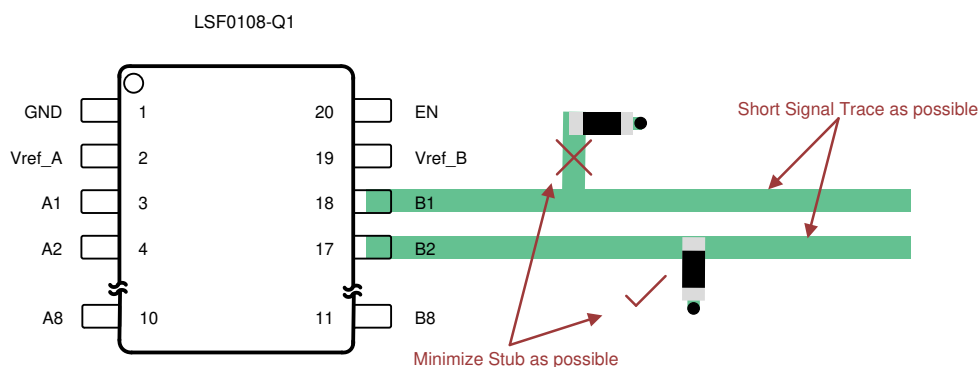


图 9-9. 短布线布局

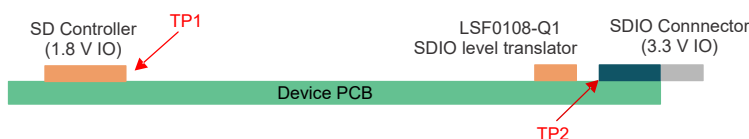


图 9-10. 器件放置

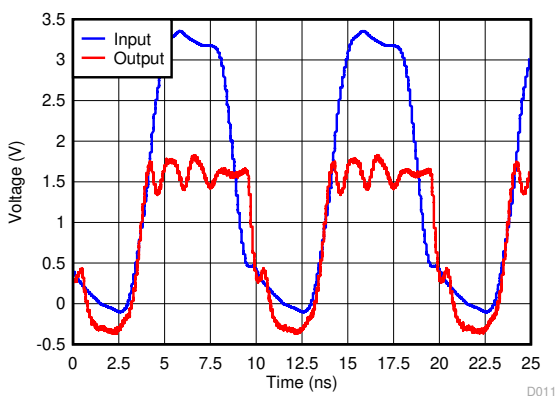


图 9-11. TP1 的波形

(上拉电阻器：160 Ω 和 50pF 电容，100MHz 时 3.3V 至 1.8V)

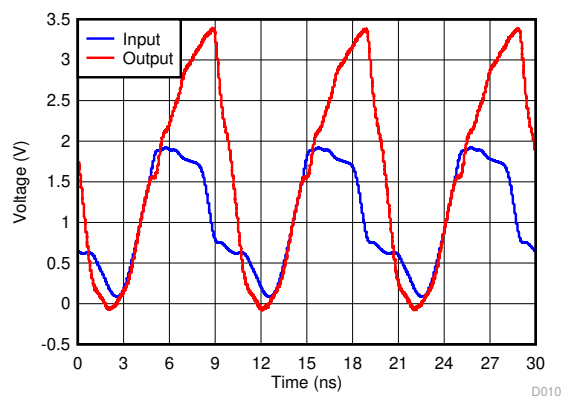


图 9-12. TP2 的波形

(上拉电阻器：160 Ω 和 50pF 电容，100MHz 时 1.8V 至 3.3V)

10 器件和文档支持

10.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

TI E2E™ 支持论坛 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《[使用条款](#)》。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是适用于指定器件的最新数据。这些数据会在无通知且不对本文档进行修订的情况下发生改变。要获得这份数据表的浏览器版本，请查阅左侧的导航窗格。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
LSF0108QPWRQ1	ACTIVE	TSSOP	PW	20	2000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	LSF0108Q	Samples
LSF0108QWRKSRQ1	ACTIVE	VQFN	RKS	20	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 125	LSF0108	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LSF0108-Q1 :

- Catalog : [LSF0108](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

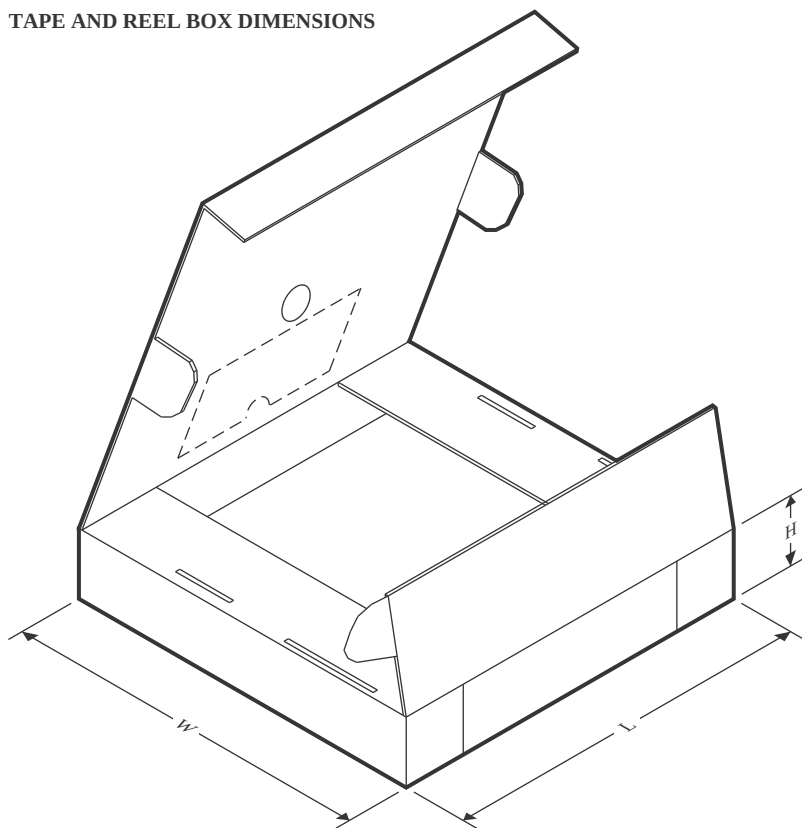
TAPE AND REEL INFORMATION



*All dimensions are nominal

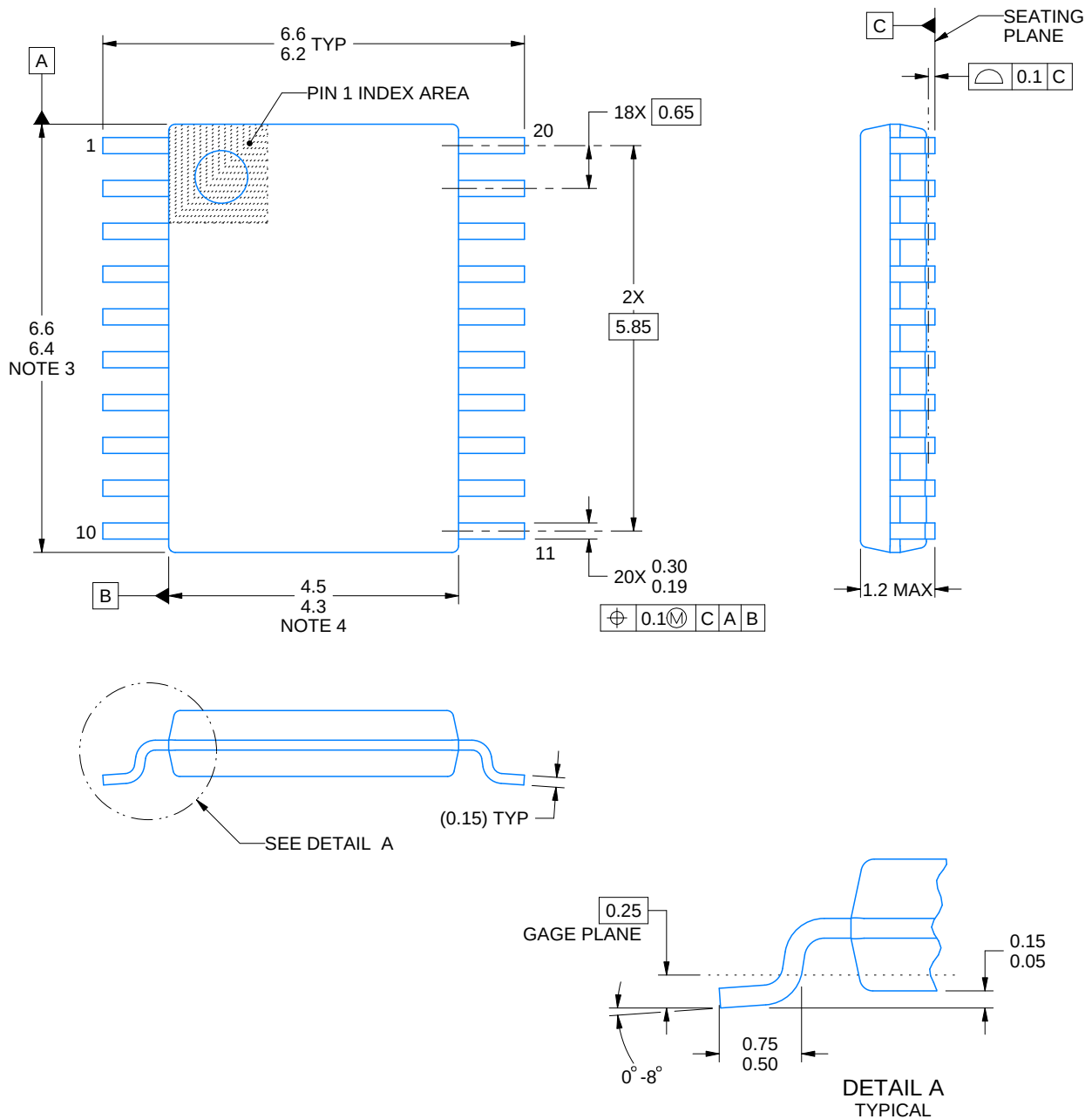
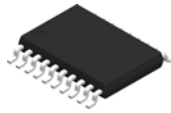
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LSF0108QPWRQ1	TSSOP	PW	20	2000	330.0	16.4	6.95	7.1	1.6	8.0	16.0	Q1
LSF0108QWRKSRQ1	VQFN	RKS	20	3000	180.0	12.4	2.8	4.8	1.2	4.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LSF0108QPWRQ1	TSSOP	PW	20	2000	364.0	364.0	27.0
LSF0108QWRKSRQ1	VQFN	RKS	20	3000	210.0	185.0	35.0



4220206/A 02/2017

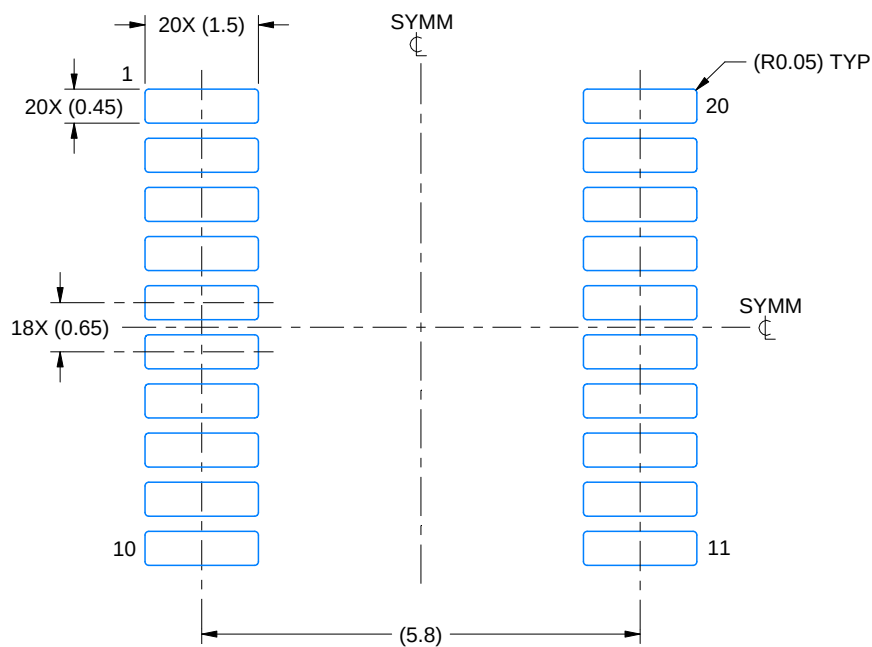
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

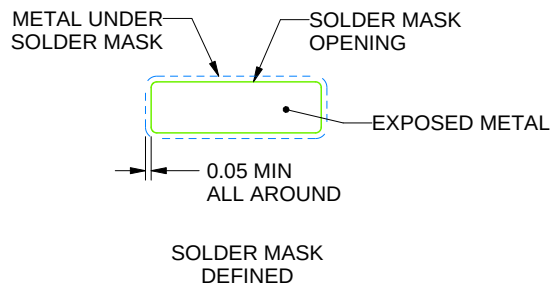
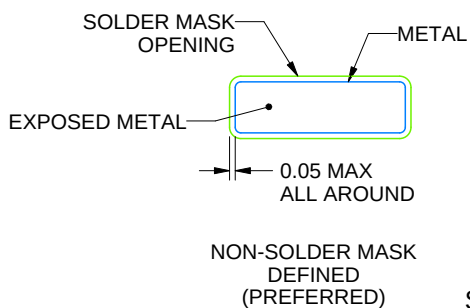
PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220206/A 02/2017

NOTES: (continued)

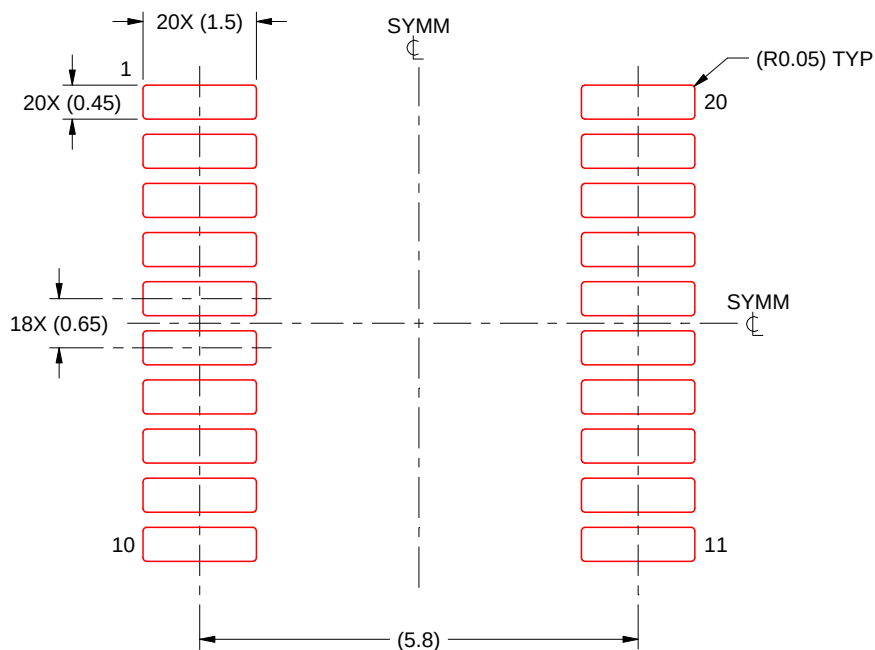
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

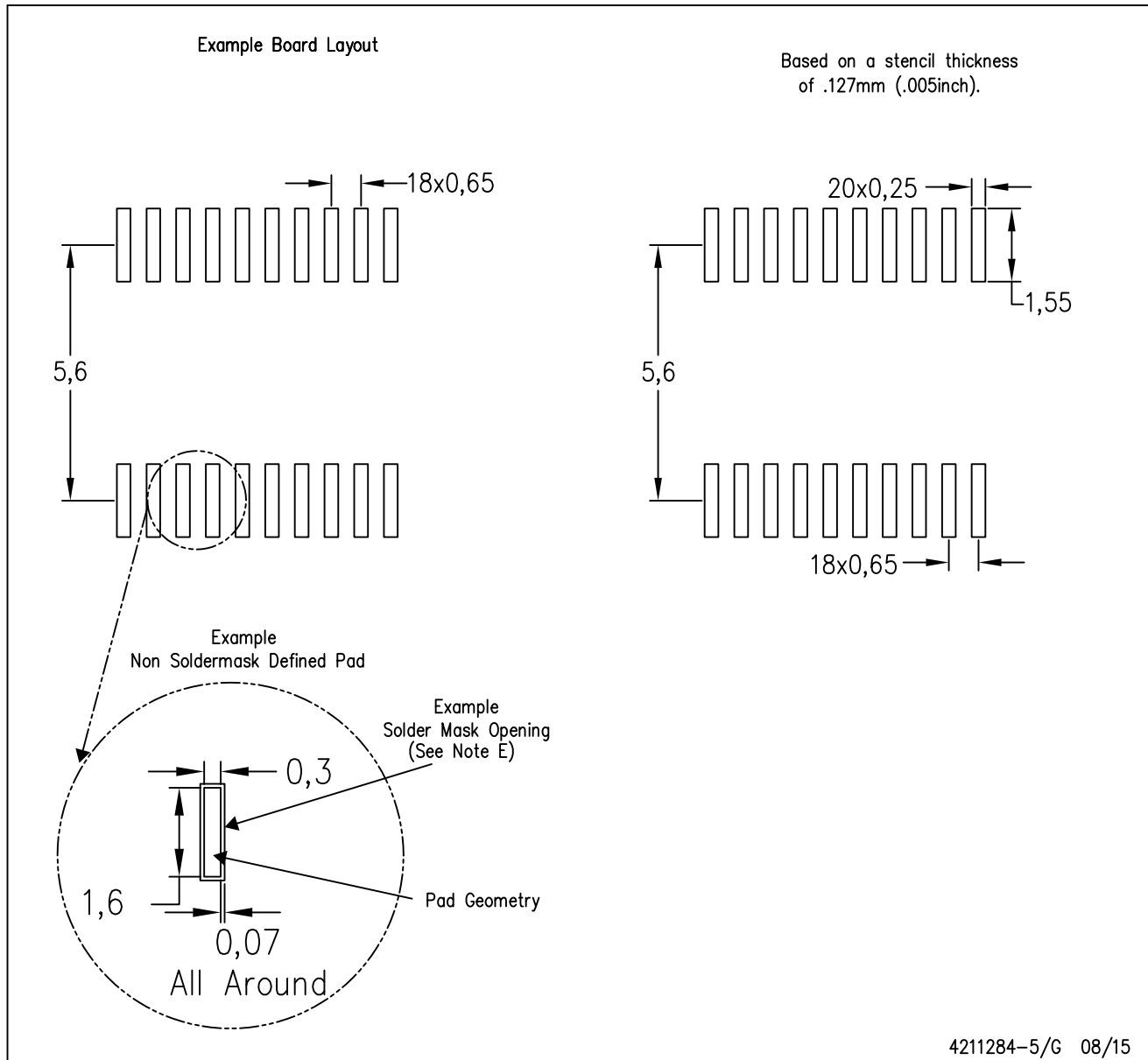
4220206/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PW (R-PDSO-G20)

PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate design.
 - D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

GENERIC PACKAGE VIEW

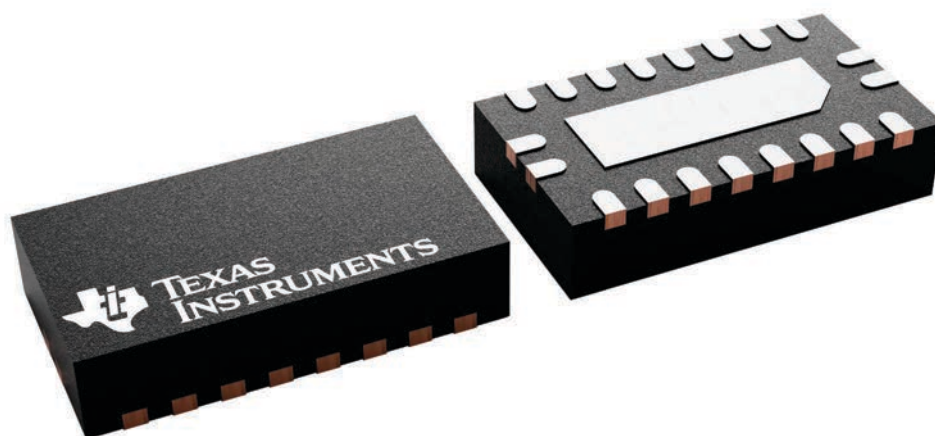
RKS 20

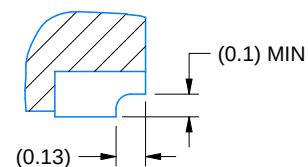
VQFN - 1 mm max height

2.5 x 4.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





1.0
0.8
0.05
0.00

SEATING PLANE

1.05
0.95

2X 0.5

EXPOSED THERMAL PAD

14X 0.5

9

10

11

12

2X 3.5

3.05
2.95

2

19

20X 0.3
0.2

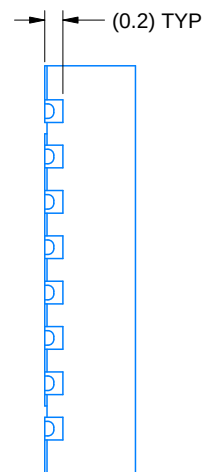
PIN 1 ID (OPTIONAL)

1

20

20X 0.45
0.35

⌀	0.1	Ⓜ	C	A	B
	0.05	Ⓜ			



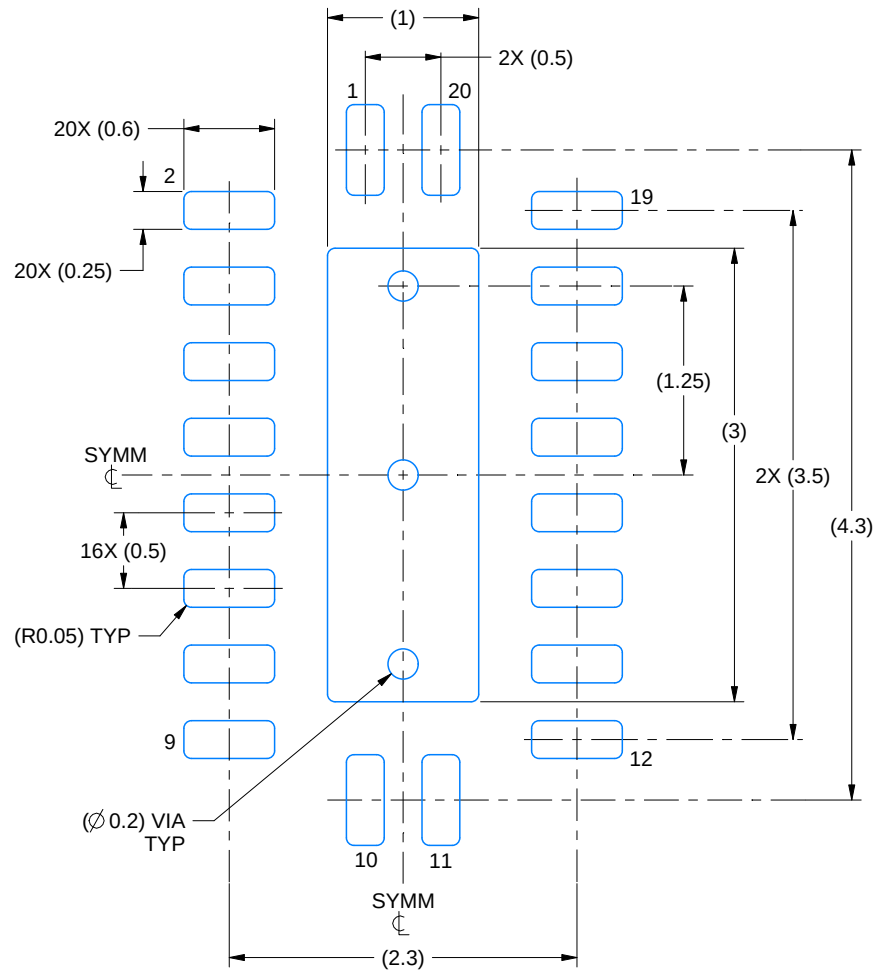
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

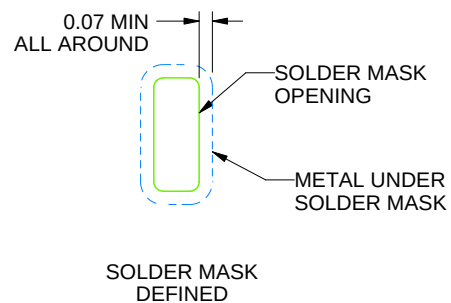
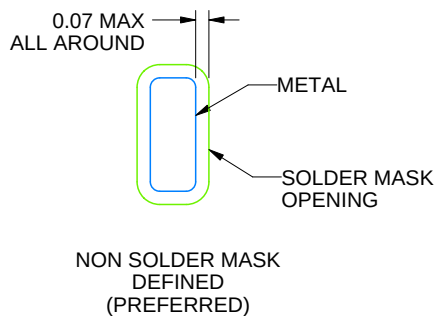
RKS0020B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
SCALE:20X



SOLDER MASK DETAILS

4226762/B 06/2022

NOTES: (continued)

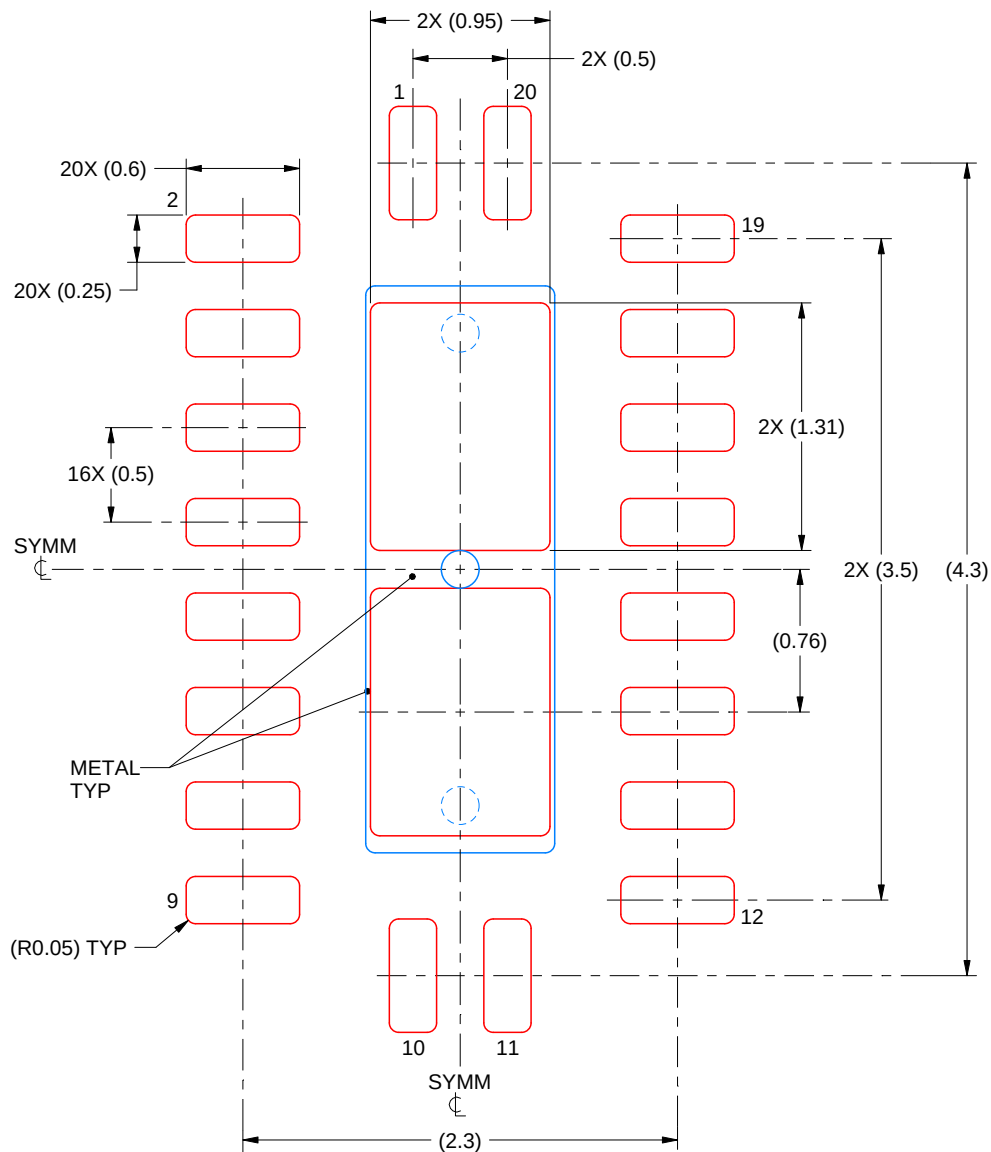
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.

EXAMPLE STENCIL DESIGN

RKS0020B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
83% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

4226762/B 06/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司