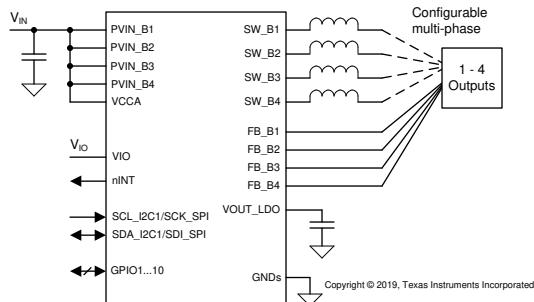


# LP8762-Q1 具有集成开关的四相 12A 降压转换器

## 1 特性

- 具有符合 AEC-Q100 标准的下列特性：
  - 输入电压：2.8V 至 5.5V
  - 器件温度等级 1：-40°C 至 +125°C 环境工作温度范围
  - 器件 HBM ESD 分类等级 2
  - 器件 CDM ESD 分类等级 C4B
- 功能安全合规型
  - 专为功能安全应用开发
  - 有助于使 ISO 26262 系统设计符合 ASIL-D 要求的文档
  - 有助于使 IEC 61508 系统设计符合 SIL-3 要求的文档
  - 系统可满足 ASIL D 级要求
  - 硬件完整性高达 ASIL-D 级
  - 窗口式电压和过流监控器
  - 具有可选触发/Q&A 模式的看门狗
  - 电平或 PWM 错误信号监控 (ESM)
  - 具有高温警告和热关断功能的温度监测
  - 对配置寄存器和非易失性存储器的位完整性 (CRC) 错误检测
- 四个高效降压直流/直流转换器：
  - 输出电压：0.3V 至 3.34V ( 多相位输出的电压为 0.3V 至 1.9V )
  - 最大输出电流：每相位 3A，四相配置最高可达 12A
  - 可编程输出电压压摆率：0.5mV/μs 至 33mV/μs
  - 开关频率：2.2 MHz 或 4.4 MHz
- 十个可配置通用 I/O (GPIO)
- SPMI 接口支持多个 PMIC 同步
- 输入过压监控 (OVP) 和欠压锁定 (UVLO)



简化版原理图

## 2 应用

- 高级驾驶辅助系统 (ADAS)
- 前置摄像头
- 环视系统 ECU
- 远距离雷达
- 传感器融合
- 域控制器

## 3 说明

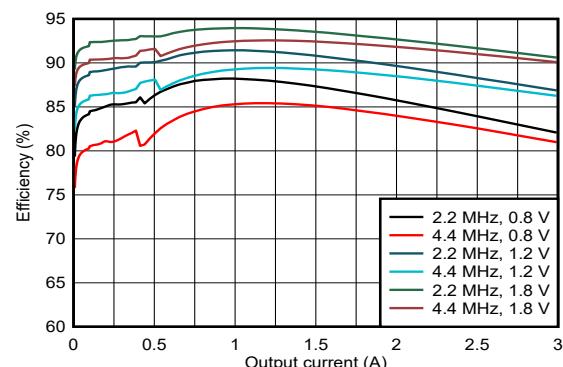
LP8762-Q1 器件旨在满足各种安全相关的汽车和工业应用中新型处理器和平台的电源管理要求。该器件具有 4 个直流/直流降压转换器内核，可配置为从 1 个四相输出到 4 个单相输出的五种不同相位配置。该器件设置可通过兼容 I<sup>2</sup>C 的串行接口或 SPI 串行接口进行更改。

自动 PFM/PWM ( AUTO 模式 ) 操作与自动相位增加和相位减少相结合，可在较宽输出电流范围内更大限度地提高效率。LP8762-Q1 器件支持对多相位输出的远程差分电压检测，可补偿稳压器输出与负载点 (POL) 之间的 IR 压降，从而提高输出电压的精度。开关时钟可以强制进入 PWM 模式，并且相位会交错。可以将开关与外部时钟同步并启用展频模式，以最大限度地降低干扰。

### 器件信息

器件型号	封装 <sup>(1)</sup>	封装尺寸 ( 标称值 )
LP8762-Q1	VQFN-HR (32)	5.50mm × 5.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



效率与输出电流间的关系 ( 单相 )



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 [ti.com](http://ti.com) 参考最新的英文版本 ( 控制文档 )。

## 内容

<b>1 特性</b>	<b>1</b>	<b>8 器件和文档支持</b>	<b>14</b>
<b>2 应用</b>	<b>1</b>	8.1 接收文档更新通知	14
<b>3 说明</b>	<b>1</b>	8.2 支持资源	14
<b>4 器件比较表</b>	<b>3</b>	8.3 商标	14
<b>5 引脚配置和功能</b>	<b>4</b>	8.4 静电放电警告	14
<b>6 规格</b>	<b>9</b>	8.5 术语表	14
6.1 绝对最大额定值	9	<b>9 修订历史记录</b>	<b>14</b>
6.2 ESD 等级	9	<b>10 机械、封装和可订购信息</b>	<b>14</b>
6.3 建议运行条件	10	10.1 封装选项附录	15
<b>7 应用和实施</b>	<b>11</b>	10.2 卷带包装信息	16
7.1 应用信息	11		

## 4 器件比较表

LP8762-Q1 该器件系列具有几个子系列型号，如下所述：

表 4-1. 器件子系列型号

子系列 型号	可订购器件型号	直流/直流配置
LP87621-Q1	LP87621xyyRQKRQ1	一个四相输出
LP87622-Q1	LP87622xyyRQKRQ1	一个三相输出和一个单相输出
LP87623-Q1	LP87623xyyRQKRQ1	一个两相输出和两个单相输出
LP87624-Q1	LP87624xyyRQKRQ1	四个单相输出
LP87625-Q1	LP87625xyyRQKRQ1	两个两相输出

每个子系列都有非易失性存储器 (NVM) 和其他配置选项。NVM 选项由德州仪器 (TI) 配置，生成具有特定可订购器件型号 (由器件型号中的 YY 表示) 的唯一器件配置。请参阅特定 LP8762-Q1 器件的技术参考手册，了解实现的 NVM 配置。

这些子系列的可订购器件编号汇总于：

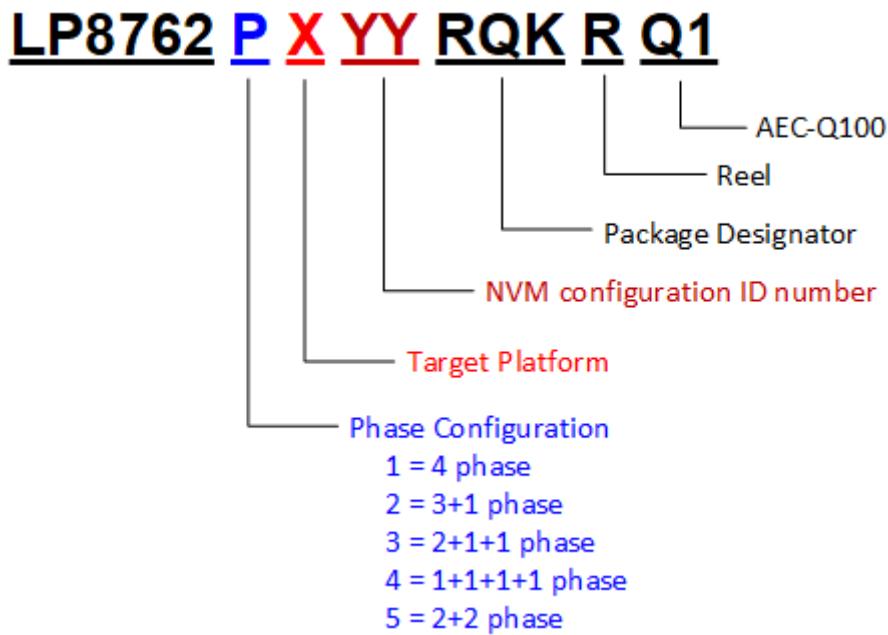


图 4-1. 可订购器件编号

## 5 引脚配置和功能

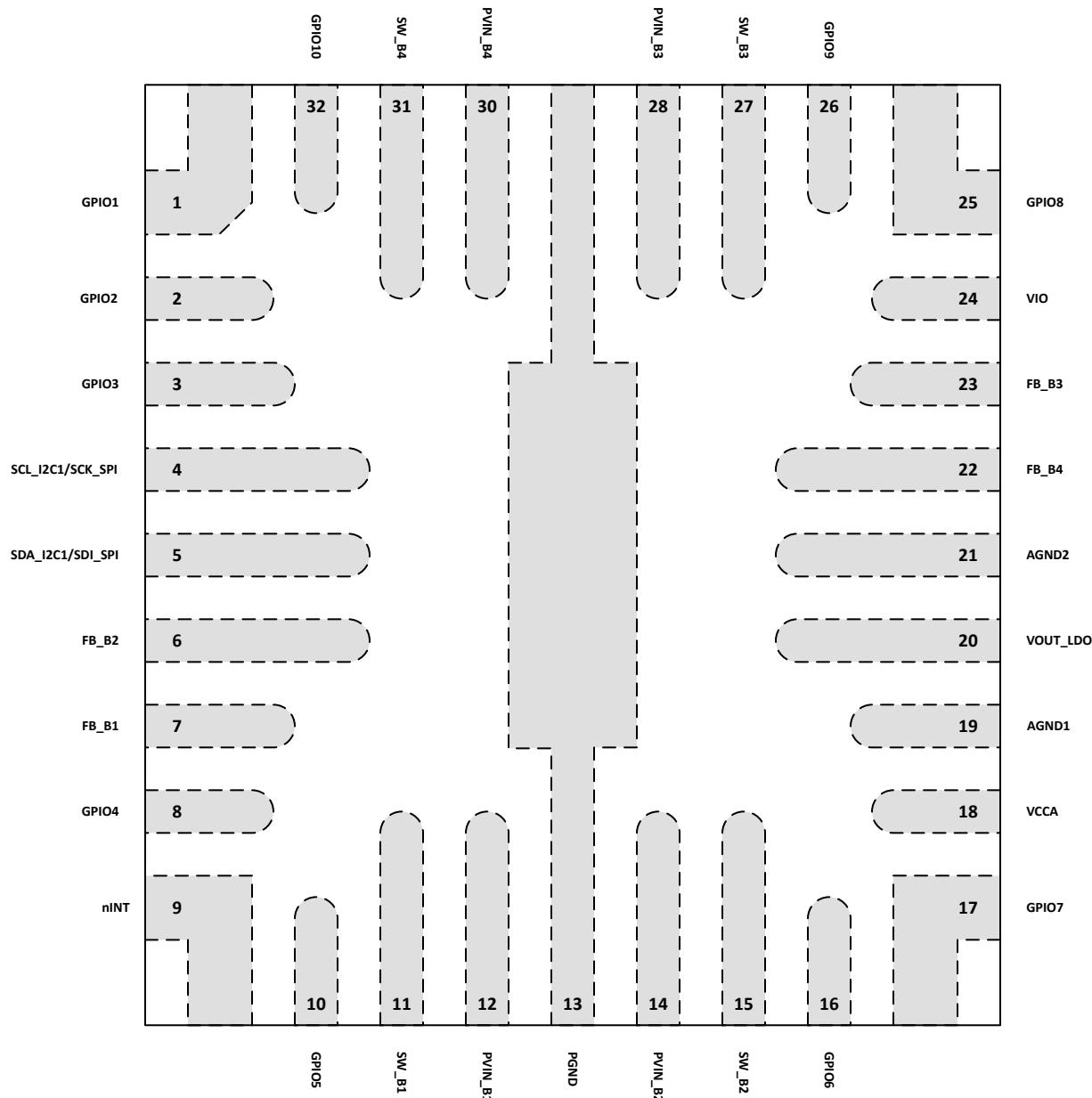


图 5-1. RQK 封装 , 32 引脚 VQFN-HR (顶视图)

表 5-1. 引脚功能

引脚		I/O	类型	说明	未使用时的连接
编号	名称				
1	GPIO1	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		O	数字	替代可编程功能：EN_DRV - 启用驱动输出引脚以指示器件进入安全状态（当 ENABLE_DRV 位为“0”时设置为低电平）。	悬空
		O	数字	替代可编程功能：nRSTOUT_SOC - 系统复位或上电复位输出（低电平 = 复位）。	悬空
		O	数字	替代可编程功能：PGOOD - 可编程电源正常指示引脚。	悬空
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
2	GPIO2	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I	数字	替代可编程功能：SCL_I2C2 - 用于 I2C 访问的串行接口时钟输入。	接地
		I	数字	替代可编程功能：CS_SPI - 用于 SPI 访问的串行接口芯片选择信号。	接地
		I	数字	替代可编程功能：TRIG_WDOG - 触发模式看门狗的触发信号。	接地
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
3	GPIO3	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I/O	数字	替代可编程功能：SDA_I2C2 - 用于 I2C 访问的串行接口数据输入和输出。	接地
		O	数字	替代可编程功能：SDO_SPI - 用于 SPI 访问的串行接口数据输出信号。	悬空
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
4	SCL_I2C1/ SCK_SPI	I	数字	如果未使用 SPI : SCL_I2C1 - 用于 I2C 访问的串行接口时钟输入。	接地
		I	数字	如果使用 SPI : SCK_SPI - 用于 SPI 访问的串行接口时钟输入。	接地
5	SDA_I2C1/ SDI_SPI	I/O	数字	如果未使用 SPI : SDA_I2C1 - 用于 I2C 访问的串行接口数据输入和输出。	接地
		I	数字	如果使用 SPI : SDI_SPI - 用于 SPI 访问的串行接口数据输入信号。	接地
6	FB_B2	—	模拟	BUCK2 的输出电压反馈（正）。多相配置中 BUCK1 的备选接地反馈。	接地
7	FB_B1	—	模拟	BUCK1 的输出电压反馈（正）。	接地

表 5-1. 引脚功能 (续)

引脚		I/O	类型	说明	未使用时的连接
编号	名称				
8	GPIO4	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I	数字	替代可编程功能：ENABLE - 外部上电控制。	接地
		I	数字	替代可编程功能：TRIG_WDOG - 触发模式看门狗的触发信号。	接地
		—	模拟	替代可编程功能：BUCK1_VMON - BUCK1 稳压器的电压监测输入。	接地
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
9	nINT	O	数字	漏极开路中断输出（低电平有效）。	悬空
10	GPIO5	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I	数字	替代可编程功能：SYNCCLKIN - 降压稳压器的外部开关时钟输入。	接地
		O	数字	替代可编程功能：SYNCCLKOUT - 外部稳压器的开关时钟输出。	悬空
		O	数字	替代可编程功能：nRSTOUT_SOC - 系统复位或上电复位输出（低电平 = 复位）。	悬空
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
11	SW_B1	—	模拟	BUCK1 开关节点。	悬空
12	PVIN_B1	—	电源	BUCK1 的电源输入。单独的电源引脚 PVIN_Bx 未在内部连接在一起 - PVIN_Bx 和 VCCA 引脚必须在应用中连接在一起并且局部旁通。	系统电源
13	PGND	—	接地	降压稳压器的电源接地。	接地
14	PVIN_B2	—	电源	BUCK2 的电源输入。单独的电源引脚 PVIN_Bx 未在内部连接在一起 - PVIN_Bx 和 VCCA 引脚必须在应用中连接在一起并且局部旁通。	系统电源
15	SW_B2	—	模拟	BUCK2 开关节点。	悬空
16	GPIO6	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I	数字	替代可编程功能：nERR MCU - 来自 MCU 的系统错误倒数输入信号。	悬空
		O	数字	替代可编程功能：SYNCCLKOUT - 外部稳压器的开关时钟输出。	悬空
		O	数字	替代可编程功能：PGOOD - 可编程电源正常指示引脚。	悬空
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地

表 5-1. 引脚功能 (续)

引脚		I/O	类型	说明	未使用时的连接
编号	名称				
17	GPIO7	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I	数字	替代可编程功能：nERR_MCU - 来自 MCU 的系统错误倒数输入信号。	悬空
		O	模拟	替代可编程功能：REFOUT - 缓冲带隙输出。	悬空
		I	模拟	替代可编程功能：VMON1 - 外部电压监测输入。	接地
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
18	VCCA	—	电源	内部 LDO 的电源电压。VCCA 和 PVIN_Bx 引脚必须在应用中连接在一起并且局部旁通。	系统电源
19	AGND1	—	接地	接地	接地
20	VOUT_LDO	—	电源	LDO 稳压器滤波器节点。LDO 用于内部目的。	—
21	AGND2	—	接地	接地	接地
22	FB_B4	—	模拟	BUCK4 的输出电压反馈（正）。采用双相配置的 BUCK3 备选接地反馈。	接地
23	FB_B3	—	模拟	BUCK3 的输出电压反馈（正）。	接地
24	VIO	—	电源	所选数字输出的电源电压。	接地
25	GPIO8	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I/O	数字	替代可编程功能：SCLK_SPMI - 多 PMIC SPMI 串行接口时钟信号。该引脚是主 SPMI 器件的输出引脚和从 SPMI 器件的输入引脚。	接地
		I	模拟	替代可编程功能：VMON2 - 外部电压监测输入。	接地
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
26	GPIO9	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		I/O	数字	替代可编程功能：SDATA_SPMI - 多 PMIC SPMI 串行接口双向数据信号	悬空
		O	数字	替代可编程功能：PGOOD - 可编程电源正常指示引脚。	悬空
		I	数字	替代可编程功能：SYNCCLKIN - 降压稳压器的外部开关时钟输入。	接地
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地
27	SW_B3	—	模拟	BUCK3 开关节点。	悬空
28	PVIN_B3	—	电源	BUCK3 的电源输入。单独的电源引脚 PVIN_Bx 未在内部连接在一起 - PVIN_Bx 和 VCCA 引脚必须在应用中连接在一起并且局部旁通。	系统电源
30	PVIN_B4	—	电源	BUCK4 的电源输入。单独的电源引脚 PVIN_Bx 未在内部连接在一起 - PVIN_Bx 和 VCCA 引脚必须在应用中连接在一起并且局部旁通。	系统电源
31	SW_B4	—	模拟	BUCK4 开关节点。	悬空

**表 5-1. 引脚功能 ( 续 )**

引脚		I/O	类型	说明	未使用时的连接
编号	名称				
32	GPIO10	I/O	数字	主要功能：通用输入/输出信号。当配置为输出引脚时，该引脚可包含在电源序列发生器输出信号中，以启用外部稳压器。	输入：接地，输出：悬空
		O	数字	替代可编程功能：nRSTOUT - 系统复位或上电复位输出（低电平 = 复位）。	悬空
		O	数字	替代可编程功能：nRSTOUT_SOC - 系统复位或上电复位输出（低电平 = 复位）。	悬空
		I	数字	替代可编程功能：nSLEEP1 或 nSLEEP2，这是让器件进入较低功耗状态（低电平有效）的睡眠请求信号。	接地
		I	数字	替代可编程功能：WKUP1 或 WKUP2 是让器件进入较高功率状态的唤醒请求信号。	接地

## 6 规格

### 6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得(除非另有说明)。电压电平以器件的 AGNDx 接地为基准。<sup>(1)</sup>

POS			最小值	最大值	单位
M1.1	电源输入引脚上的电压	VCCA	-0.3	6	V
M1.2	所有降压电源电压输入引脚上的电压	PVIN_Bx	-0.3	6	V
M1.3	电源输入引脚之间的电压差	VCCA 和每个 PVIN_Bx 之间	-0.5	0.5	V
M1.4a	所有降压开关节点上的电压	SW_Bx 引脚	-0.3 $V_{PVIN\_Bx} + 0.3V$ , 最高 6V		V
M1.4b	所有降压开关节点上的电压	SW_Bx 引脚, 10ns 瞬态值	-2	10	V
M1.5	所有降压电压检测节点上的电压	FB_Bx	-0.3	4	V
M1.6	所有降压电源接地引脚上的电压	PGND	-0.3	0.3	V
M1.7	内部 LDO 输出引脚上的电压	VOUT_LDO	-0.3	2	V
M1.8	I/O 电源引脚上的电压	VIO	-0.3 两个中的较低者 : VCCA 或 6V		V
M1.9	逻辑引脚(输入或输出)上的电压	I <sup>2</sup> C 和 SPI 引脚、nINT 引脚和所有 GPIO 引脚	-0.3	6	V
M1.13a	输入电源引脚上的电压上升压摆率	VCCA、PVIN_Bx(电压低于 2.7V)		60	mV/μs
M1.13b		VIO(仅当 VCCA < 2V 时)		60	
M1.10a	峰值输出电流	电源资源以外的所有引脚		20	mA
M1.10b		降压稳压器: 每相 PVIN_Bx、SW_Bx 和 PGNDx		5	A
M1.10c	平均输出电流, 10 万小时, T <sub>J</sub> = 125°C	GPIOx 引脚, 拉电流		3	mA
M1.10d		GPIO1/3/5/8/9/10、SDA_I2C1/SDI_SPI 和 nINT 引脚, 灌电流		8	
M1.10e		GPIO2/4/6/7 引脚, 灌电流		3	
M1.10f		降压稳压器		3.5	A
M1.11	结温, T <sub>J</sub>		-45	160	°C
M1.12	贮存温度, T <sub>stg</sub>		-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件下一定会正常运行。如果超出建议运行条件,但在绝对最大额定值范围使用,器件可能不会完全正常运行,这可能影响器件的可靠性、功能和性能,并缩短器件寿命。

### 6.2 ESD 等级

POS				值	单位
M1.13	V <sub>(ESD)</sub>	静电放电	人体放电模型(HBM), 符合 AEC Q100-002 标准 <sup>(1)</sup>	±2000	V
M1.14	V <sub>(ESD)</sub>	静电放电	充电器件模型(CDM), 符合 AEC Q100-011 标准	±500	V

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

## 6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)。电压电平以器件的 AGNDx 接地为基准。

POS			最小值	标称值	最大值	单位
R1.1	电源输入引脚上的电压	VCCA	2.8	3.3	5.5	V
R1.2	所有降压电源输入引脚上的电压	PVIN_Bx	2.8	3.3	5.5	V
R1.3	电源输入引脚之间的电压差	VCCA 和每个 PVIN_Bx 之间	-0.2		0.2	V
R1.4	所有降压开关节点上的电压	SW_Bx 引脚	0		5.5	V
R1.5	所有降压电压检测节点上的电压	FB_Bx	0		$V_{OUT(BUCKx)max}$	V
R1.6	所有降压电源接地引脚上的电压	PGND 与 AGNDx 之间		0		V
R1.7	内部 LDO 输出引脚上的电压	VOUT_LDO	1.65		1.95	V
R1.8a	I/O 电源引脚上的电压	V <sub>VIO</sub> = 1.8V	1.7	1.8	1.9	V
R1.8b		V <sub>VIO</sub> = 3.3V	3.135	3.3	$V_{VCCA}$ , 最高 3.465V	
R1.9	逻辑引脚 (输入) 上的电压 <sup>(2)</sup>		0		5.5	
R1.10a	VIO 域中逻辑引脚 (输出、推挽) 上的电压 <sup>(2)</sup>		0		$V_{VIO}$	V
R1.10b	LDOVINT 域中逻辑引脚 (输出、推挽) 上的电压 <sup>(2)</sup>		0		$V_{VOUT\_LDO}$	V
R1.10c	逻辑引脚 (输出、漏极开路) 上的电压 <sup>(2)</sup>		0		5.5	
R1.11	VCCA 域中逻辑引脚 (输出) 上的电压	EN_DRV	0		$V_{VCCA}$	V
R1.12	AGND 接地引脚上的电压	AGND1 和 AGND2		0		V
R1.13	自然通风条件下的工作温度范围 <sup>(1)</sup>		-40	25	125	°C
R1.14	结温, $T_J$	工作中	-40	25	150	°C

(1) 可能需要额外冷却策略，以将结温保持在建议限值。

(2) 如果引脚电压高于  $V_{VOUT\_LDO}$  ( LDOVINT 域引脚 ) 或  $V_{VIO}$  ( VIO 域引脚 )，则将禁用内部上拉电阻器

## 7 应用和实施

### 备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

### 7.1 应用信息

该器件是一款具有四个开关内核的多相降压转换器，可将其配置为：

- 单路输出四相稳压器
- 三相和单相稳压器
- 两相和两个单相稳压器
- 四个单相稳压器或
- 两个两相稳压器

#### 7.1.1 典型应用

五种可能配置如下图所示。

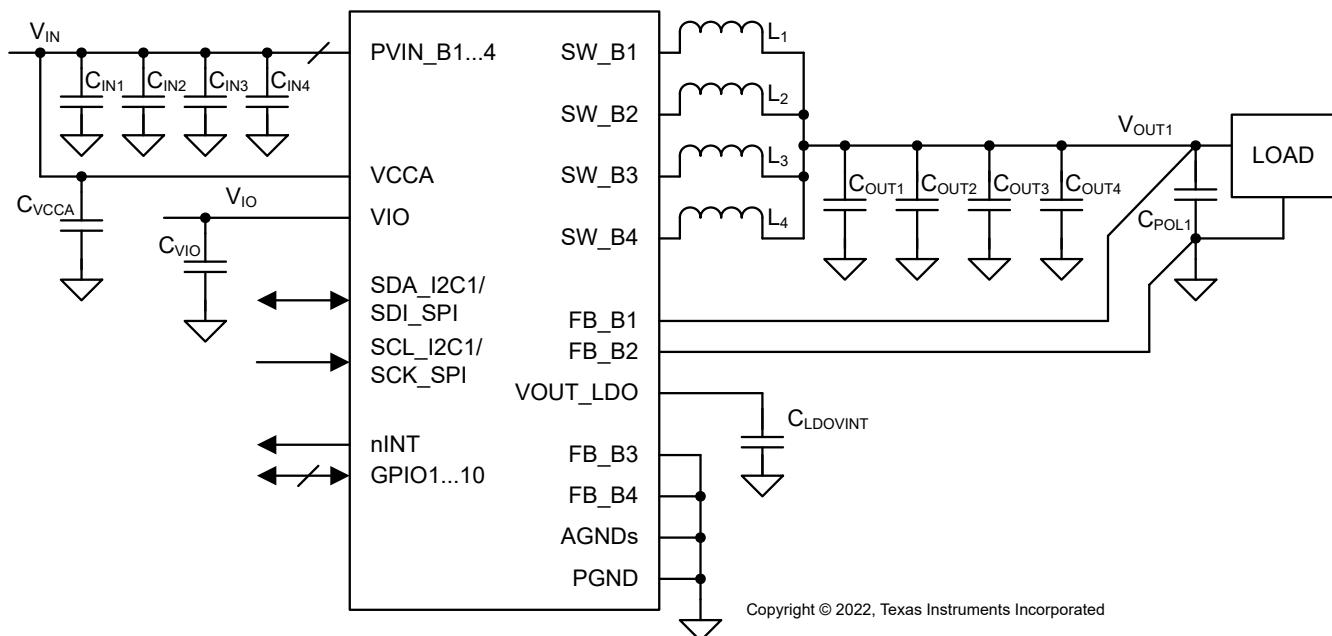


图 7-1. 四相配置

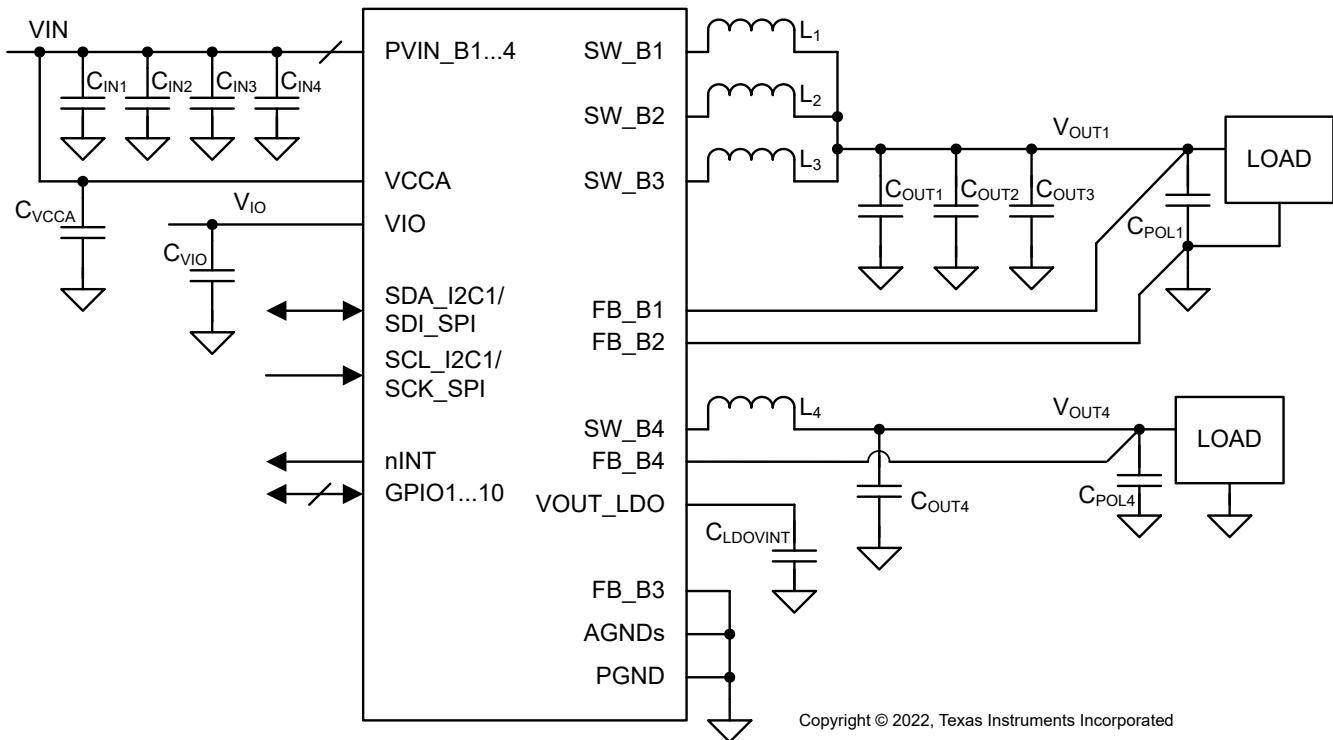


图 7-2. 三相和单相配置

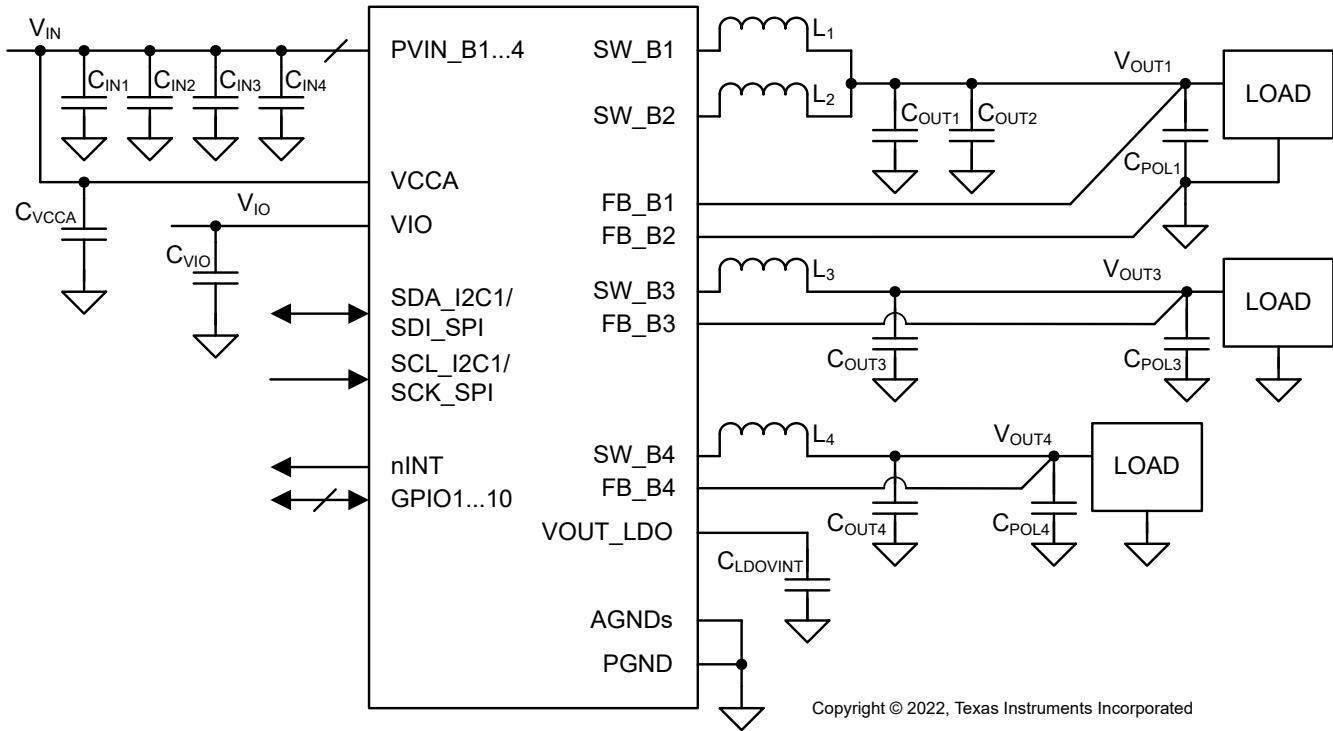


图 7-3. 两相和双路单相配置

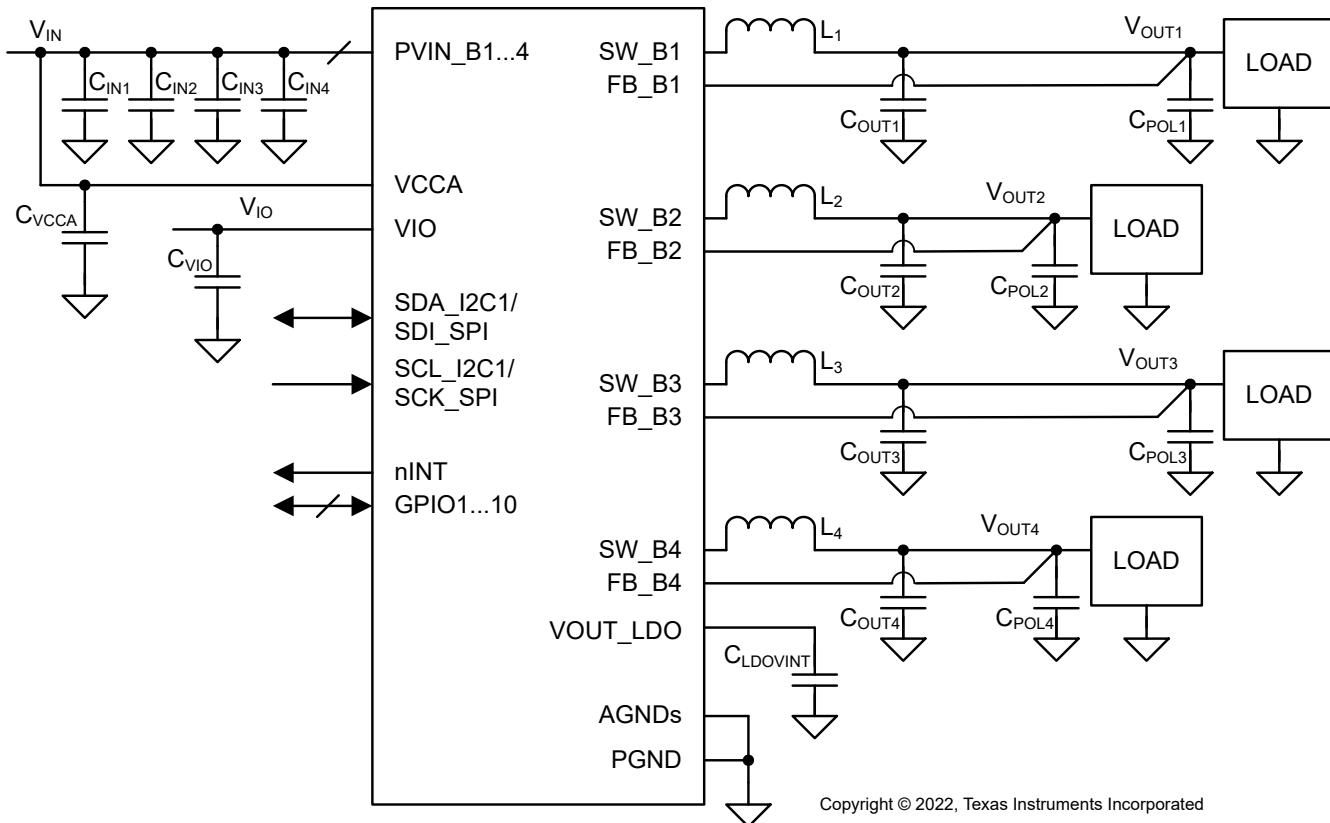


图 7-4. 四路单相配置

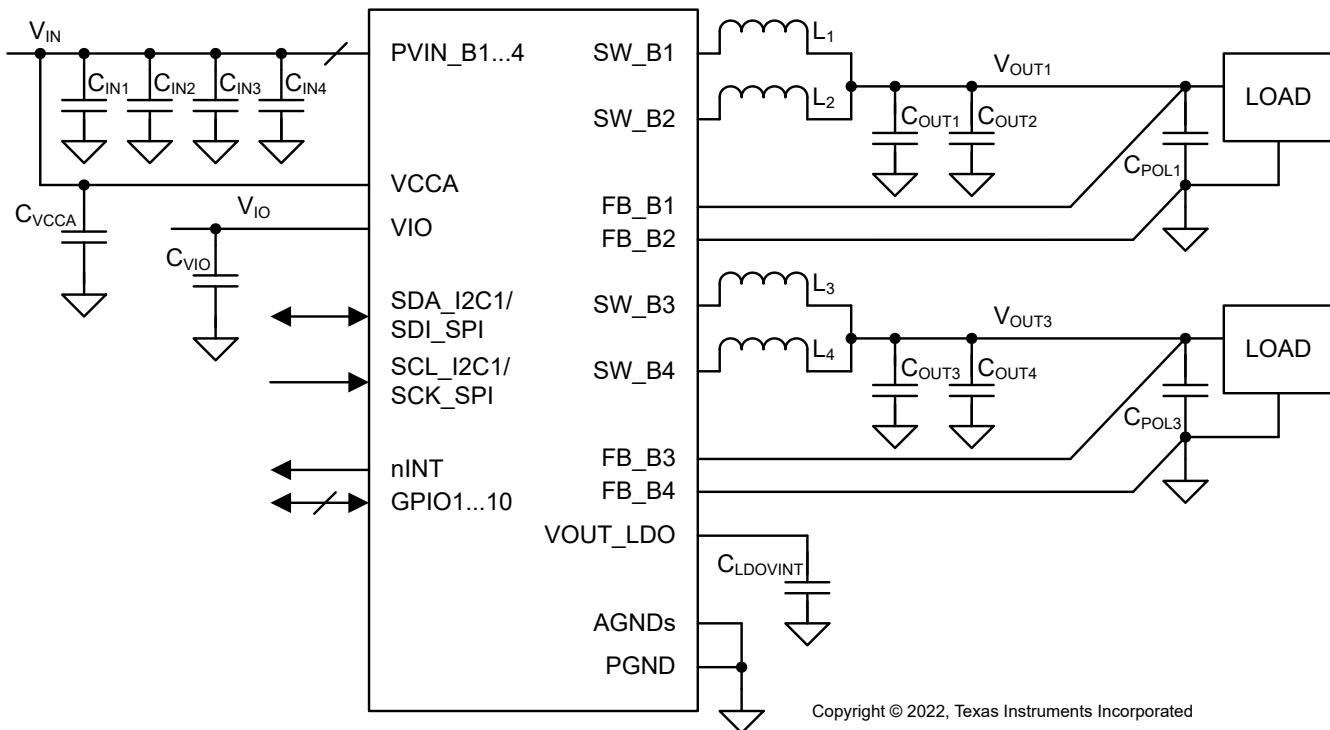


图 7-5. 双路两相配置

## 8 器件和文档支持

### 8.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 8.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 8.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 8.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 8.5 术语表

#### TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

## 9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
October 2024	*	初始发行版

## 10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

## 10.1 封装选项附录

### 封装信息

可订购器件	状态 <sup>(1)</sup>	封装类型	封装图	引脚	包装数量	环保计划 <sup>(2)</sup>	铅/焊球镀层 <sup>(4)</sup>	MSL 峰值温度 <sup>(3)</sup>	工作温度 (°C)	器件标识 <sup>(5) (6)</sup>
LP8762PXYYRQKRQ1	正在供货	VQFN-HR	RQK	32	3000	RoHS 和绿色环保	SN	Level-2-260C-1 YEAR	-40 至 125	LP8762 PXYY-Q1

(1) 销售状态值定义如下：

**正在供货**：建议用于新设计的产品器件。

**限期购买**：TI 已宣布器件即将停产，但仍在购买期限内。

**NRND**：不推荐用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。

**PRE\_PROD**：器件未发布，尚未量产，未向大众市场供货，也未在网络上供应，未提供样片。

**预发布**：器件已发布，但未量产。可能提供样片，也可能无法提供样片。

**已停产**：TI 已停止生产该器件。

(2) 环保计划 - 规划的环保分级包括：无铅 (RoHS)，无铅 (RoHS 豁免) 或绿色环保 (RoHS, 无锑/溴) - 如需了解最新供货信息及更多产品内容详情，请访问 <http://www.ti.com/productcontent>。

**待定**：无铅/绿色环保转换计划尚未确定。

**无铅 (RoHS)**：TI 所说的“无铅”或“无 Pb”是指半导体产品符合针对所有 6 种物质的现行 RoHS 要求，包括要求铅的重量不超过同质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此 TI 的无铅产品适用于指定的无铅作业。

**无铅 (RoHS 豁免)**：该元件在以下两种情况下可享受 RoHS 豁免：1) 芯片和封装之间使用铅基倒装芯片焊接凸点；2) 芯片和引线框之间使用铅基芯片粘合剂。否则，元件将根据上述规定视为无铅 (符合 RoHS)。

**绿色环保 (RoHS, 无锑/溴)**：TI 将“绿色环保”定义为无铅 (符合 RoHS 标准)、无溴 (Br) 和无锑 (Sb) 基阻燃剂 (Br 或 Sb 在同质材料中的质量不超过总质量的 0.1%)

(3) MSL，峰值温度-- 湿敏等级额定值 (符合 JEDEC 工业标准分级) 和峰值焊接温度。

(4) 铅/焊球镀层 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅/焊球镀层值超出最大列宽，则会折为两行。

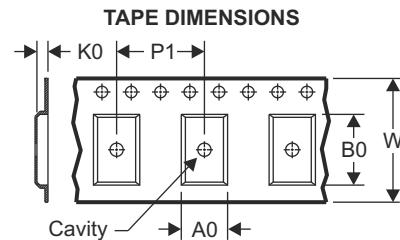
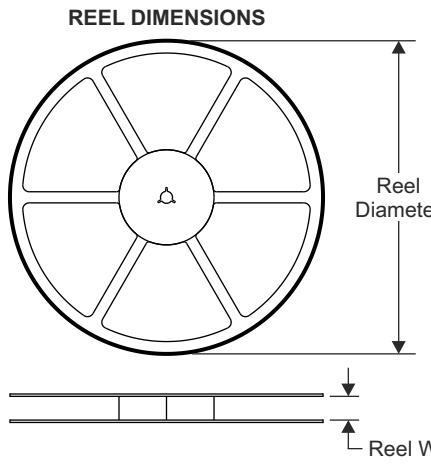
(5) 器件上可能还有与标识、批次跟踪代码信息或环境分级相关的标记

(6) 如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

**重要信息和免责声明**：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

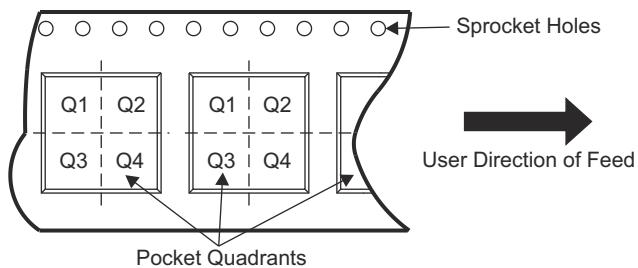
在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

## 10.2 卷带包装信息



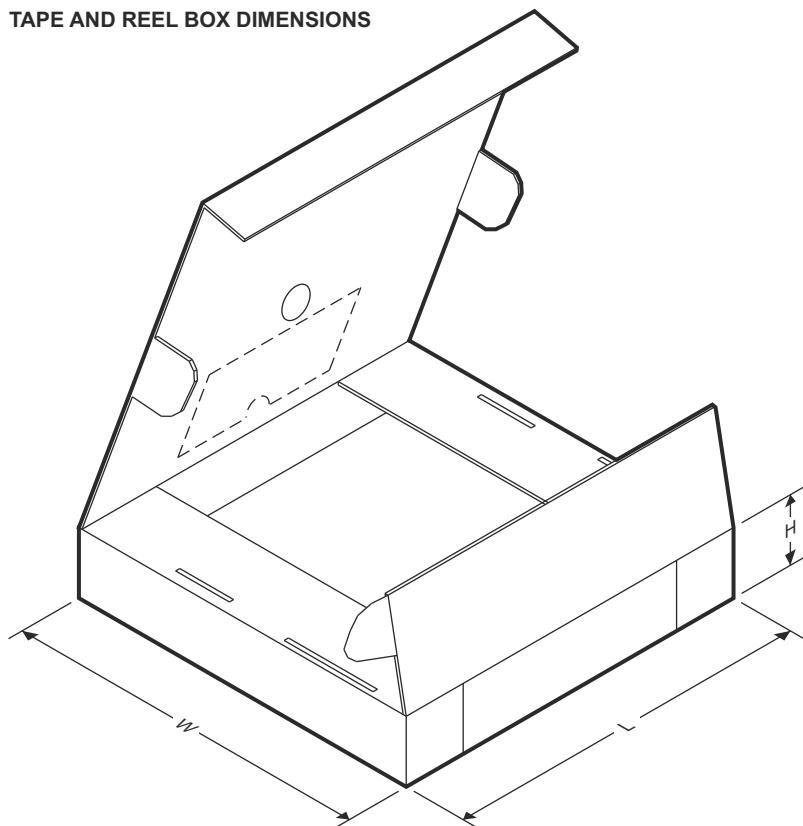
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
LP8762PXYYRQKRQ1	VQFN-HR	RQK	32	3000	330.0	12.4	5.25	5.75	1.2	8.0	12.0	Q1

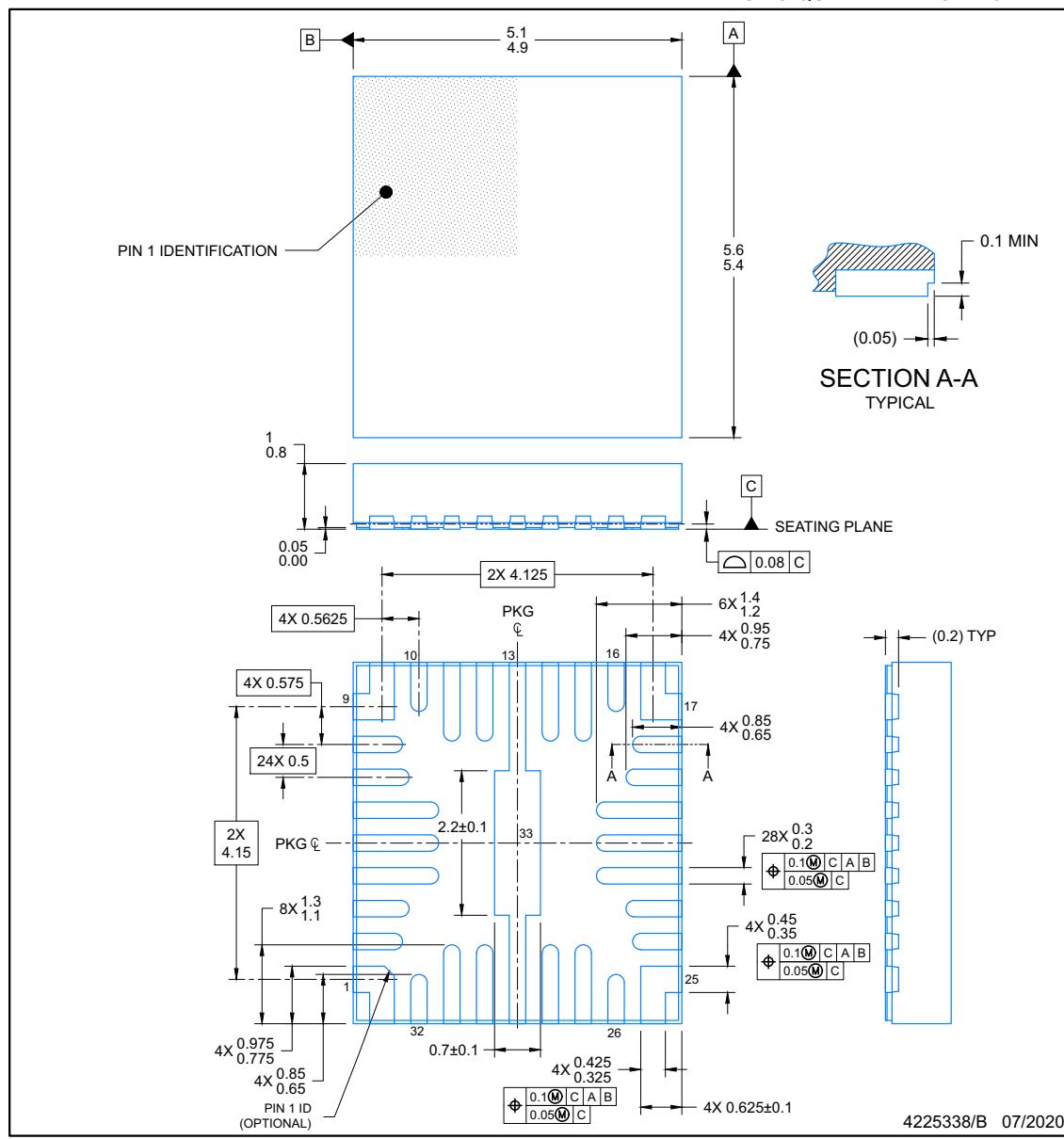
TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
LP8762PXYYRQKRQ1	VQFN-HR	RQK	32	3000	346.0	346.0	35.0

**PACKAGE OUTLINE****RQK0032A****VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



## NOTES:

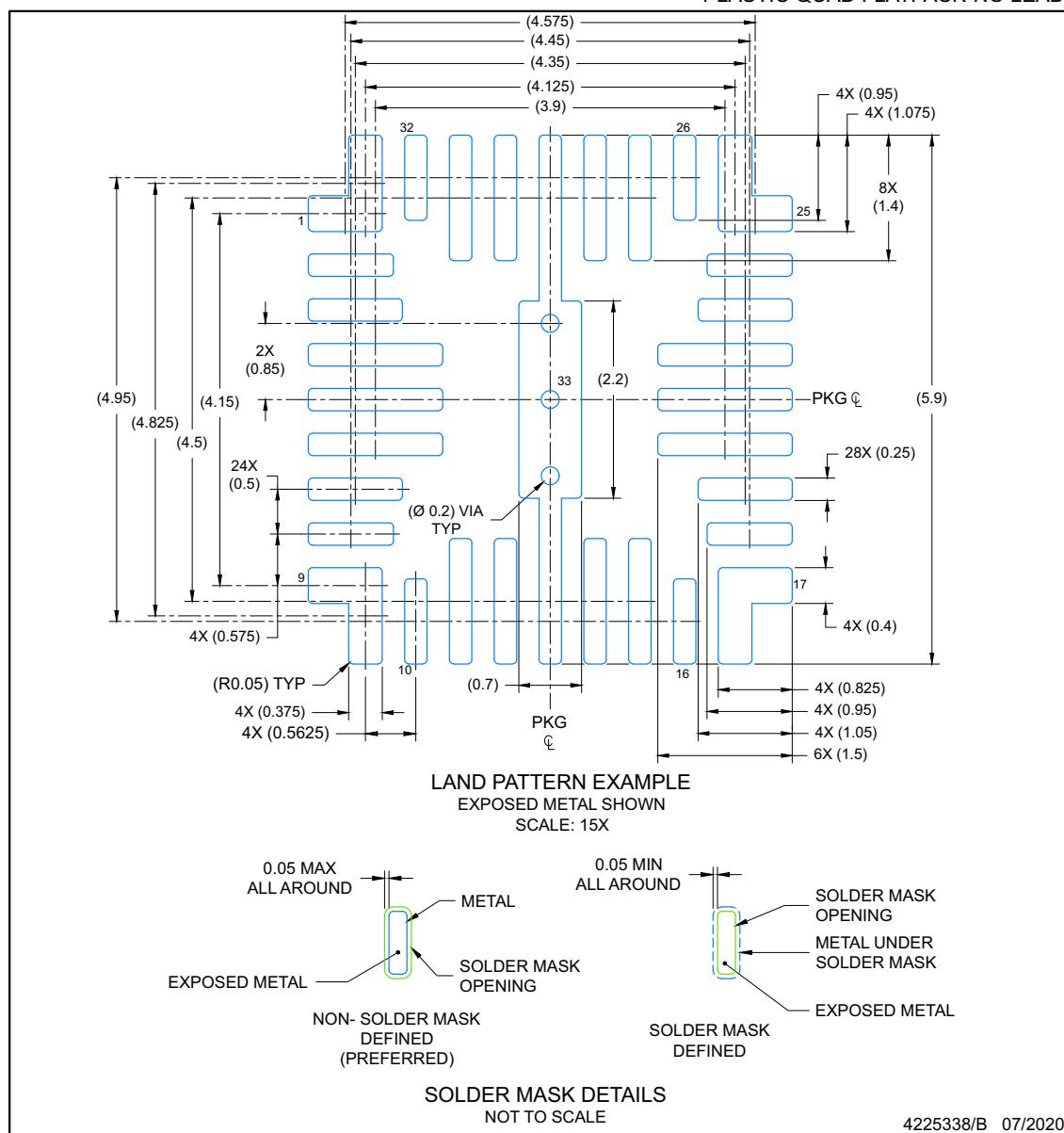
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

RQK0032A

## EXAMPLE BOARD LAYOUT

## **VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



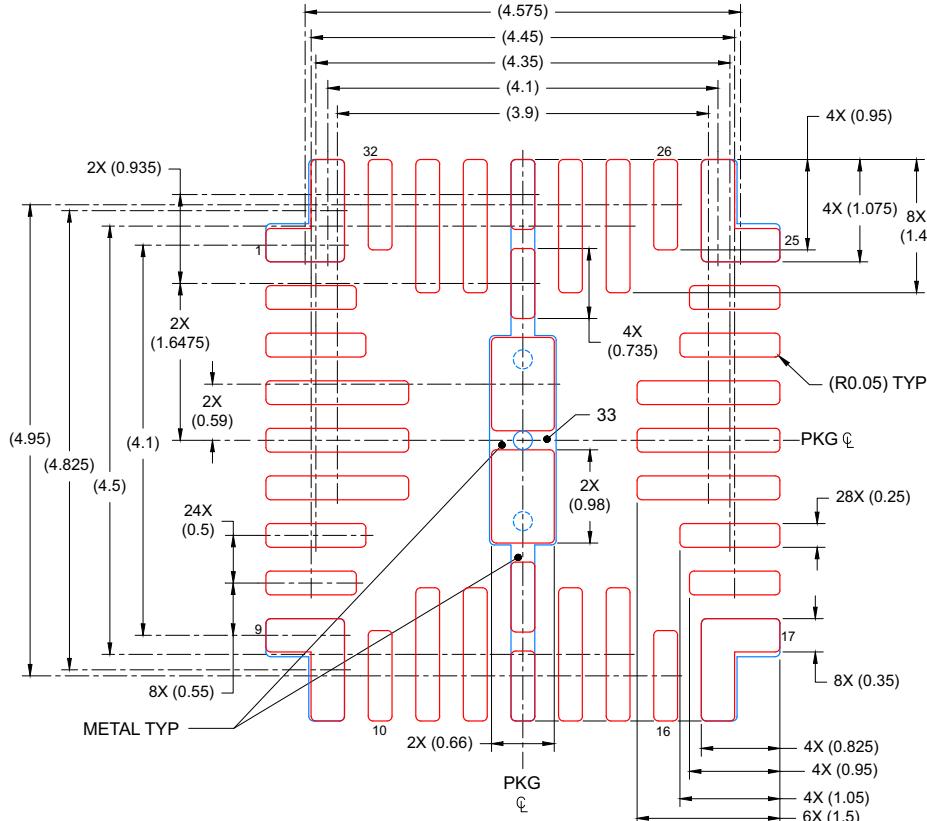
## NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
  4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



**EXAMPLE STENCIL DESIGN****RQK0032A****VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



SOLDER PASTE EXAMPLE  
BASED ON 0.1mm THICK STENCIL

PIN 1,9,16 & 25: 93%; PIN 13& 29: 79%; PIN 33: 84%  
SCALE: 15X

4225338/B 07/2020

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LP876244C6RQKRQ1	Active	Production	VQFN-HR (RQK)   32	3000   LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	LP8762 44C6-Q1
LP876244C6RQKRQ1.A	Active	Production	VQFN-HR (RQK)   32	3000   LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	LP8762 44C6-Q1

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## GENERIC PACKAGE VIEW

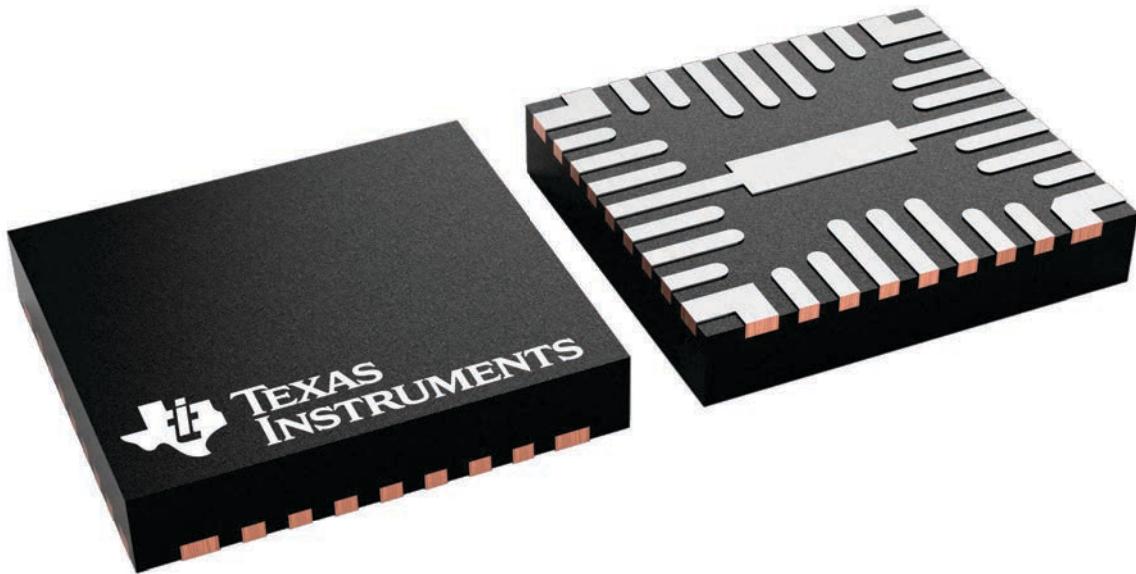
RQK 32

VQFN-HR - 1 mm max height

5 x 5.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

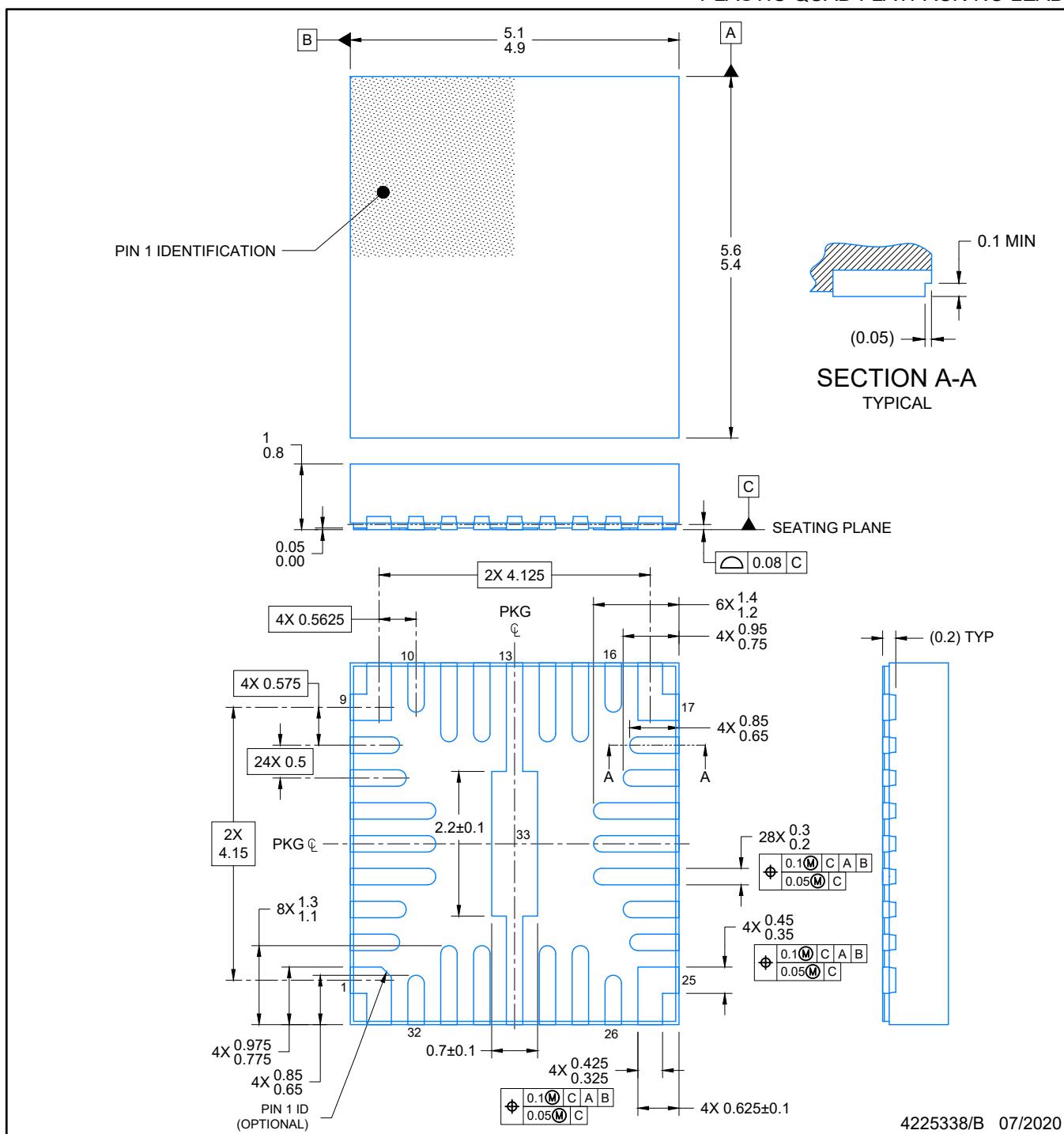


4225349/B

RQK0032A

PACKAGE OUTLINE  
VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD

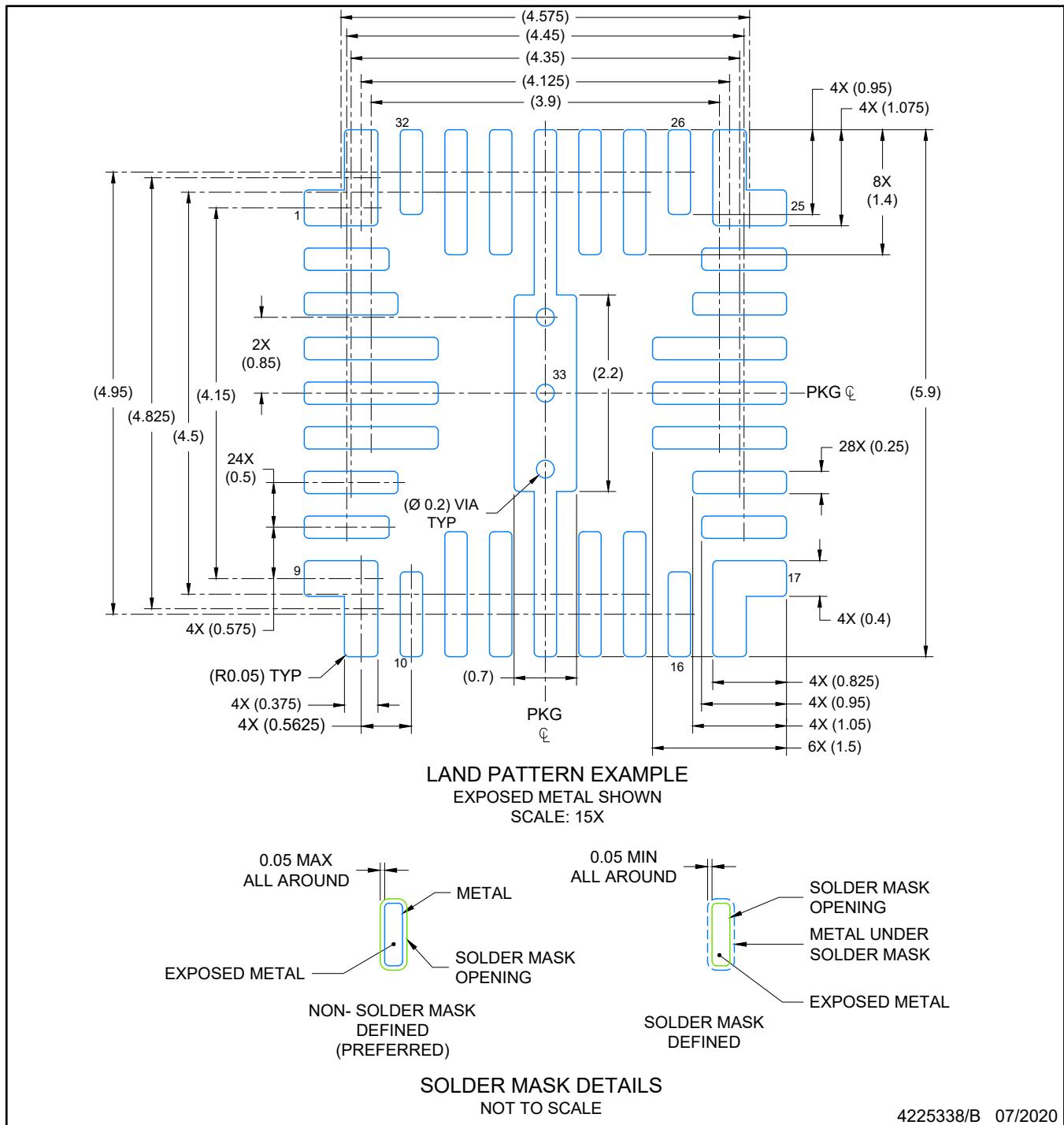


1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

# EXAMPLE BOARD LAYOUT

## **VQFN-HR - 1 mm max height**

## PLASTIC QUAD FLATPACK-NO LEAD



## NOTES: (continued)

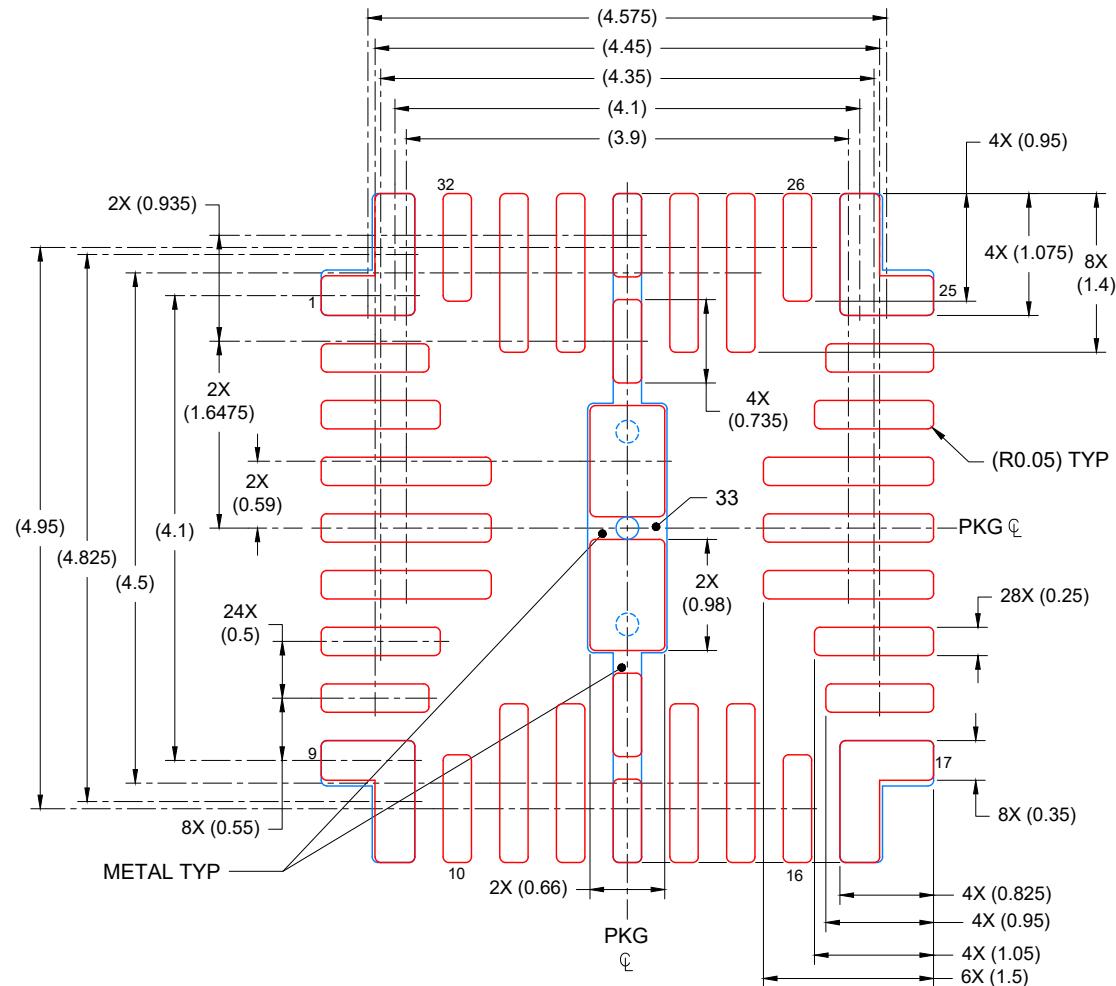
- For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
  - Solder mask tolerances between and around signal pads can vary based on board fabrication site.

## EXAMPLE STENCIL DESIGN

**RQK0032A**

## **VQFN-HR - 1 mm max height**

## PLASTIC QUAD FLATPACK-NO LEAD



## SOLDER PASTE EXAMPLE BASED ON 0.1mm THICK STENCIL

PIN 1,9,16 & 25: 93%; PIN 13& 29: 79%; PIN 33: 84%  
SCALE: 15X

4225338/B 07/2020

## NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月