

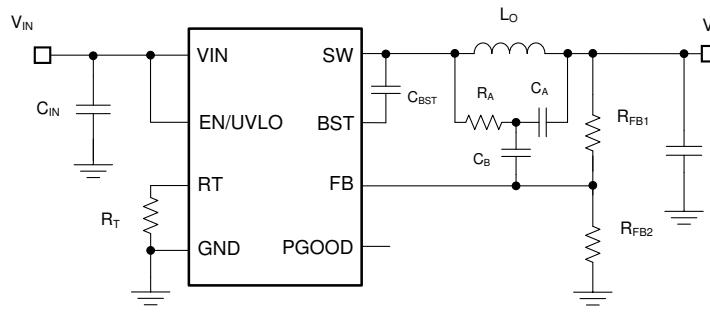
LMR719xx 具有 Fly-Buck™ 转换器功能的 1.5A、0.75A、115V 降压转换器

1 特性

- 专为在严苛的应用中实现可靠性而设计
 - 6V 至 115V 的宽输入电压范围
 - 结温范围：-40°C 至 +150°C
 - 固定 3ms 内部软启动计时器
 - 峰值和谷值电流限制保护
 - 输入 UVLO 和热关断保护
- 适用于可扩展的工业电源和电池包
 - 最短导通时间低至 30ns，最短关断时间低至 50ns
 - 高达 1MHz 的可调节开关频率
 - 可实现高轻负载效率的二极管仿真
 - 自动模式下具有低静态电流 (5µA 典型值)
 - FPWM 模式支持 Fly-Buck 转换器功能
 - 1µA 关断静态电流
 - 与 LM5169、LM5168、LM5164、LM5163 和 LM5013 引脚对引脚兼容
 - 与 LM5017 和 LM34927 具有类似的引脚排列和功能
- 通过集成技术减小设计尺寸，降低成本
 - COT 模式控制架构
 - 集成式 0.7Ω NFET 降压开关
 - 集成 0.35Ω NFET 同步整流器
 - 1V 内部电压基准
 - 无环路补偿组件
 - 内部 V_{CC} 偏置稳压器和自举二极管
 - 开漏电源正常状态指示器
 - SOIC PowerPAD™-8 集成电路封装

2 应用

- 通信 - 砖型电源模块
- 电机驱动器、无人机
- 工业电池包 ($\geq 10S$)
- 电池包 - 电动自行车、电动踏板车、LEV



典型降压应用电路

3 说明

LMR71915 和 LMR71907 同步降压转换器用于在宽输入电压范围内进行稳压，从而更大限度地减少对外部浪涌抑制元件的需求。30ns 的最短可控导通时间有助于实现较大的降压比，支持从 48V 标称输入到低电压轨的直接降压转换，从而降低系统的复杂性并减少解决方案成本。LMR719xx 在输入电压突降至 6V 时能够根据需要以接近 100% 的占空比工作，因而是宽输入电源电压范围工业应用和高电芯数电池包应用的理想之选。

凭借集成式高侧和低侧功率 MOSFET，LMR71915 可提供高达 1.5A 的输出电流，LMR71907 可提供高达 0.75A 的输出电流。恒定导通时间 (COT) 控制架构可提供几乎恒定的开关频率，具有出色的负载和线路瞬态响应。LMR719xx 能够以 FPWM 或自动模式运行。FPWM 模式在整个负载范围内实现强制 CCM 运行，支持隔离式 Fly-Buck 转换器应用。自动模式可实现超低 I_Q 和二极管仿真模式运行，从而在轻负载下实现高效率。

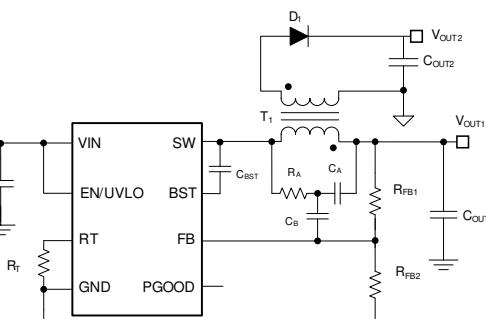
器件信息

器件型号 ⁽²⁾	输出电流	封装 ⁽¹⁾
LMR71915	1.5A	DDA (HSOIC , 8)
LMR71907 ⁽³⁾	0.75A	

(1) 有关更多信息，请参阅 [节 11](#)。

(2) 请参阅 [器件比较表](#)。

(3) 产品预发布 (非预告信息)。



典型 Fly-Buck™ 转换器应用电路



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性	1	8 应用和实施	14
2 应用	1	8.1 应用信息	14
3 说明	1	8.2 典型 Fly-Buck™ 转换器应用	14
4 器件比较表	3	8.3 电源相关建议	18
5 引脚配置和功能	3	8.4 布局	18
6 规格	4	9 器件和文档支持	21
6.1 绝对最大额定值	4	9.1 器件支持	21
6.2 ESD Ratings	4	9.2 文档支持	21
6.3 建议运行条件	4	9.3 接收文档更新通知	21
6.4 热性能信息	4	9.4 支持资源	21
6.5 电气特性	5	9.5 商标	21
7 详细说明	7	9.6 静电放电警告	21
7.1 概述	7	9.7 术语表	21
7.2 功能方框图	8	10 修订历史记录	22
7.3 特性说明	8	11 机械、封装和可订购信息	22
7.4 器件功能模式	13	11.1 卷带包装信息	22

4 器件比较表

器件型号	封装	说明	输出电流	轻负载模式	电流限值
LMR71907PDDAR ⁽¹⁾	DDA (HSOIC , 8)	0.75A , 降压 , 自动 , 无断续	0.75A	PFM	1.1A , 无断续
LMR71907FDDAR ⁽¹⁾		0.75A , 降压/Fly-Buck , FPWM , 断续		FPWM	1.1A , 断续
LMR71915PDDAR ⁽¹⁾		1.5A , 降压 , 自动 , 无断续	1.5A	PFM	2.2A , 无断续
LMR71915FDDAR		1.5A , 降压/Fly-Buck , FPWM , 断续		FPWM	2.2A , 断续

(1) 产品预发布 (非预告信息)

5 引脚配置和功能

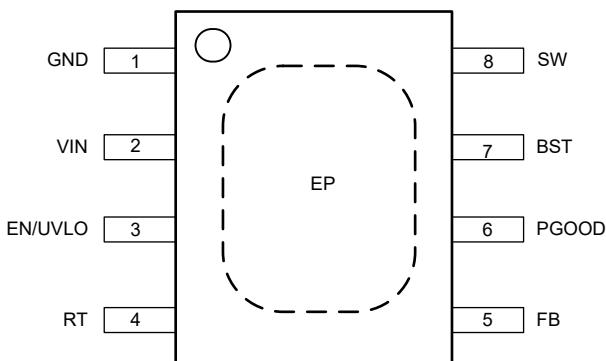


图 5-1.8 引脚 SO PowerPAD™ 集成电路封装 (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	GND	G	内部电路的接地连接
2	VIN	P/I	高侧功率 MOSFET 和内部偏置稳压器的稳压器电源输入引脚。通过较短的低阻抗路径直接连接到降压转换器的输入电源。
3	EN/UVLO	I	精密使能和欠压锁定 (UVLO) 编程引脚。如果 EN/UVLO 上升电压低于 1.1V , 则转换器处于关断模式 , 所有功能均被禁用。如果 UVLO 电压大于 1.1V 且低于 1.5V , 则转换器处于待机模式 , 内部 VCC 稳压器可运行且不进行切换。如果 EN/UVLO 电压高于 1.5V , 则启动序列开始。
4	RT	I	导通时间编程引脚。此引脚和 GND 之间的电阻器可设置降压开关导通时间。
5	FB	I	电压调节比较器的反馈输入
6	PGOOD	O	电源正常状态指示器。此引脚为开漏输出引脚。通过 10k Ω 与 100k Ω 之间的外部上拉电阻器连接到源极电压。如果不需要 PGOOD 功能 , 则连接至 GND。
7	BST	P/I	自举栅极驱动电源。需要在 BST 和 SW 之间连接一个优质 2.2nF X7R 陶瓷电容器来偏置内部高侧栅极驱动器。
8	SW	P	开关节点 , 在内部连接到高侧 NMOS 降压开关的源极和低侧 NMOS 同步整流器的漏极。连接到功率电感器的开关节点。
—	EP	—	封装的裸露焊盘。将 EP 焊接到 GND 并连接到较大的覆铜平面以降低热阻。

(1) G = 地 , I = 输入 , O = 输出 , P = 电源

6 规格

6.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
引脚电压	VIN	-0.3	120	V
	SW, 直流	-1.5	120	
	SW, 瞬态 <20ns	-3		
	BST	-0.3	125.5	
	BST - SW	-0.3	5.5	
	EN	-0.3	120	
	FB	-0.3	3	
	RT	-0.3	3	
	PGOOD	-0.3	14	
工作结温	T _J	-40	150	°C
贮存温度	T _{stg}	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD Ratings

		值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _{IN}	引脚电压	VIN	6	115	V	
V _{EN}	引脚电压	EN		115	V	
I _{OUT}	输出电流范围	LMR71915		1.5	A	
		LMR71907		0.75	A	
C _{BST}	外部 BST 至 SW 电容	FPWM 模式		2.2	nF	
F _{SW}	开关频率		100	1000	kHz	

6.4 热性能信息

热指标 ⁽¹⁾		LMR719xx	单位
		DDA (SOIC)	
		8 引脚	
R _{θ JA}	结至环境热阻	待定	°C/W
R _{θ JC(top)}	结至外壳 (顶部) 热阻	待定	°C/W
R _{θ JB}	结至电路板热阻	待定	°C/W
Ψ _{JT}	结至顶部特征参数	待定	°C/W
Ψ _{JB}	结至电路板特征参数	待定	°C/W

6.4 热性能信息 (续)

热指标 ⁽¹⁾		LMR719xx	单位
		DDA (SOIC)	
		8 引脚	
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	待定	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用手册

6.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值是在 $T_J = 25^{\circ}\text{C}$ 且 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电源						
$I_Q(VIN)$	VIN 静态电流	$V_{EN} = 2.5\text{V}$, PWM 运行	360	600	μA	
		$V_{EN} = 2.5\text{V}$, PFM 运行	5	25	μA	
$I_Q(STANDBY)$	VIN 待机电流 - 仅 LDO	$V_{EN} = 1.25\text{V}$	8	35	μA	
$I_{SD(VIN)}$	VIN 关断电源电流	$V_{EN} = 0\text{V}$, $V_{IN} = 24\text{V}$, $T_J = 25^{\circ}\text{C}$	0.7	2	μA	
ENABLE						
$V_{EN(R)}$	EN 电压上升阈值	EN 上升, 启用开关	1.45	1.5	1.55	V
$V_{EN(F)}$	EN 电压下降阈值	EN 下降, 禁用开关	1.35	1.4	1.44	V
$V_{SD(R)}$	EN 待机上升阈值	EN 上升, 启用内部 LDO, 不进行开关。		1.1		V
$V_{SD(F)}$	EN 待机下降阈值	EN 下降, 禁用内部 LDO。	0.45			V
基准电压						
V_{FB}	FB 电压	V_{FB} 下降	0.985	1	1.015	V
启动						
t_{SS}	内部固定软启动时间		1.75	3	4.75	ms
功率级						
$R_{DS0N(HS)}$	高侧 MOSFET 导通电阻	$I_{SW} = -100\text{mA}$	0.7			Ω
$R_{DS0N(LS)}$	低侧 MOSFET 导通电阻	$I_{SW} = 100\text{mA}$	0.35			Ω
$t_{ON(min)}$	最小 ON 脉冲宽度	$V_{VIN} = 115\text{V}$, $R_{RT} = 8.625\text{k}\Omega$	30			ns
$t_{ON(3)}$	On-time3	$V_{VIN} = 12\text{V}$, $R_{RT} = 75\text{k}\Omega$	2550			ns
$t_{ON(4)}$	On-time4	$V_{VIN} = 12\text{V}$, $R_{RT} = 25\text{k}\Omega$	830			ns
$t_{ON(4)}$	On-time48_1	$V_{VIN} = 48\text{V}$, $R_{RT} = 75\text{k}\Omega$	625			ns
$t_{ON(4)}$	On-time48_2	$V_{VIN} = 48\text{V}$, $R_{RT} = 25\text{k}\Omega$	208			ns
$t_{OFF(min)}$	最小 OFF 脉冲宽度		50			ns
升压电路						
$V_{BOOT-SW(UV_R)}$	BOOT-SW UVLO 上升阈值	$V_{BOOT-SW}$ 上升	2.9	3.4	3.4	V
过流保护						
$I_{HS_PK(OC)}$	高侧和低侧峰值电流限制	LMR71907	0.935	1.1	1.265	A
$I_{HS_PK(OC)}$	高侧和低侧峰值电流限制	LMR71915	1.87	2.2	2.53	A
$I_{LS_V(OC)}$	低侧谷值电流限值	LMR71907	0.667	0.785	0.903	A
$I_{LS_V(OC)}$	低侧谷值电流限值	LMR71915	1.335	1.57	1.805	A
$I_{LS(NOC)}$	低边负电流限值	LMR71907	1.12	1.6	2.08	A
$I_{LS(NOC)}$	低边负电流限值	LMR71915	2.24	3.2	4.16	A
I_{ZC}	过零检测电流阈值		0			A
T_W	重启之前的断续时间		192			ms
电源正常						
V_{PGTH}	电源正常阈值	FB 下降, PG 从高到低	0.882	0.9	0.918	V
		FB 上升, PG 从低到高	0.921	0.95	0.979	V
R_{PG}	电源正常阈值	$V_{FB} = 1\text{V}$	10			Ω

6.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值是在 $T_J = 25^{\circ}\text{C}$ 且 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
热关断					
$T_{J(SD)}$	热关断阈值 ⁽¹⁾	温度上升	175		$^{\circ}\text{C}$
$T_{J(HYS)}$	热关断迟滞 ⁽¹⁾		10		$^{\circ}\text{C}$

(1) 根据设计确定, 未经生产测试

7 详细说明

7.1 概述

LMR718xx 是一款易于使用、超低 I_Q 、恒定导通时间 (COT) 的同步降压稳压器。LMR719xx 具有集成式高侧和低侧功率 MOSFET，是一款低成本、高效率的降压转换器，可在 6V 至 115V 的宽输入电压范围运行，提供高达 1.5A 或 0.75A 的直流负载电流。LMR719xx 采用 8 引脚 SO PowerPAD 集成电路封装，其引脚间距为 1.27mm，可以在高电压应用中提供足够的间距。此恒定导通时间 (COT) 转换器非常适合以预测导通时间开关脉冲运行，以满足低噪声、高电流和快速负载瞬态要求。在输入电压范围内，采用输入电压前馈来实现准固定开关频率。低至 30ns 的可控导通时间可实现高降压比，50ns 的最短强制关断时间可实现极高的占空比。此操作可在 V_{IN} 下降至接近 V_{OUT} 时实现固定频率运行。达到 50ns 的强制关断时间后，器件会进入频率折返运行以保持恒定的输出电压。LMR719xx 实现了智能峰值和谷值电流限值检测电路，可确保在输出短路的情况下提供强大的保护。此稳压器不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

LMR718xx 预编程为在自动模式或 FPWM 模式下运行。当配置为以轻负载在自动模式下运行时，该器件会转换为超低 I_Q 模式以保持高效率，并防止在系统处于待机状态时连接到输入端的电池耗尽电量。当配置为以轻负载在 FPWM 模式下运行时，该器件保持 CCM 运行，从而支持 Fly-Buck 转换器运行。Fly-Buck 转换器配置可用于生成非隔离式初级输出和隔离式次级输出。

LMR719xx 集成了额外的功能以满足全面的系统要求，包括具有以下功能的漏极开路电源正常电路：

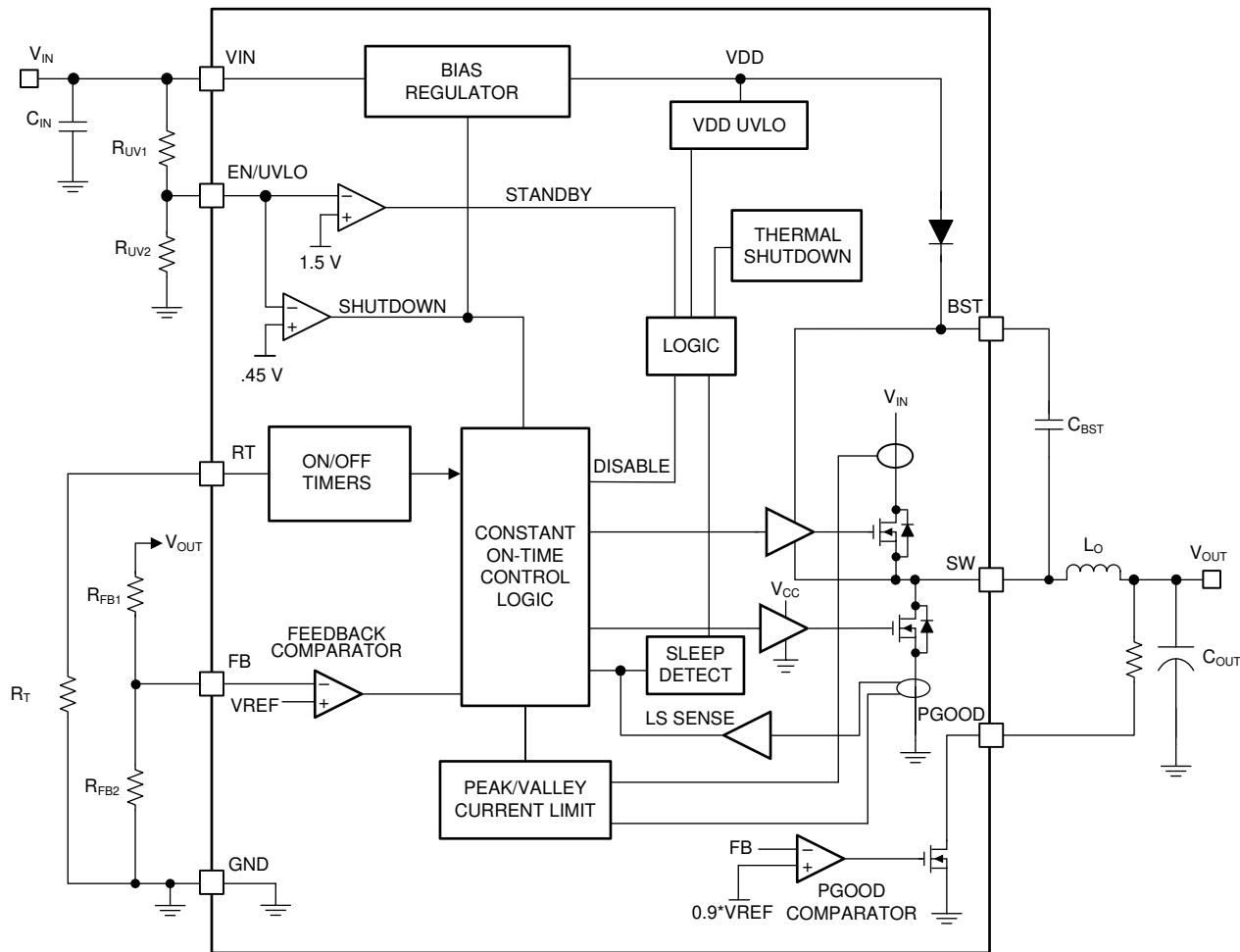
- 电源轨时序控制和故障报告
- 内部固定软启动
- 单调启动至预偏置负载
- 用于可编程线路欠压锁定 (UVLO) 的精密使能端
- 智能逐周期电流限制，可实现出色的电感器选型
- 具有自动恢复功能的热关断

LMR719xx 支持各种终端设备，这些设备需要从瞬态电压偏离直流电平的高输入电源获得稳压输出。此类终端设备系统的示例如下：

- 48V 汽车系统
- 高电芯数电池组系统
- 24V 工业系统
- 48V 电信和 PoE 电压范围

引脚排列旨在实现仅需少量部元件的简单布局。

7.2 功能方框图



7.3 特性说明

7.3.1 控制架构

LMR719xx 降压开关转换器采用恒定导通时间 (COT) 控制方案。COT 控制方案使用计时电阻器 (R_T) 设置高侧 FET 的固定导通时间 t_{ON} 。 t_{ON} 随 V_{IN} 的变化而调整，与输入电压成反比，以便在连续导通模式 (CCM) 下保持固定频率。 t_{ON} 到期后，高侧 FET 保持关断状态，直到反馈引脚等于或低于 1V 的基准电压。为了保持稳定性，反馈比较器要求关断期间的最小纹波电压与电感器电流同相。此外，关断期间反馈电压的这一变化必须足够大，以压制反馈节点上存在的任何噪声。建议的最小纹波电压为 20mV。在某些情况下，可能需要更大的纹波电压才能实现稳健运行。当 SW 引脚或 BST 引脚与 FB 引脚之间过度耦合时，情况尤其如此。与其他方法相比，1 型纹波生成方法更容易受到噪声注入的影响。请参阅表 7-1 了解不同类型的纹波注入方案，确保在整个输入电压范围内保持稳定。

在快速启动或正负载阶跃期间，稳压器以最短的关断时间运行，直到实现稳压。此功能可实现极快的负载瞬态响应，同时将输出电压下冲降至最低。如果在稳态运行时调节输出，关断时间会自动调节，产生输出电压稳压所需的 SW 引脚占空比，从而保持固定的开关频率。在 CCM 下，开关频率 F_{SW} 由 R_T 电阻器编程。

表 7-1. 纹波生成方法

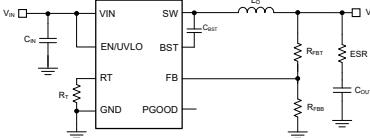
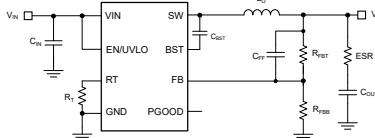
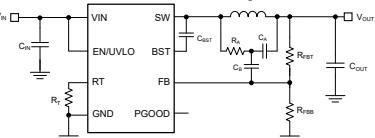
TYPE 1	TYPE 2	TYPE 3
最低成本	降低的纹波	最小纹波
 $R_{ESR} \geq \frac{20mV \times V_{OUT}}{V_{FB} \times \Delta I_L}$ $R_{ESR} \geq \frac{V_{OUT}}{2 \times V_{IN} \times F_{SW} \times C_{OUT}}$	 $R_{ESR} \geq \frac{20mV}{\Delta I_L}$ $R_{ESR} \geq \frac{V_{OUT}}{2 \times V_{IN} \times F_{SW} \times C_{OUT}}$ $C_{FF} \geq \frac{1}{2\pi \times F_{SW} \times (R_{FB} R_{FBT})}$	 $C_A \geq \frac{10}{F_{SW} \times (R_{FB} R_{FBT})}$ $R_A \times C_A \leq \frac{(V_{IN} - V_{OUT}) \times T_{ON}}{20mV}$ $C_B \geq \frac{T_{settle}}{3 \times R_{FBT}}$

表 7-1 介绍了在反馈节点上生成相应电压纹波的三种不同方法。1 型纹波生成方法使用与输出电容器串联的单个电阻 R_{ESR} 。生成的电压纹波包含两个分量：由电感器纹波电流对输出电容器充电和放电引起的电容纹波，以及电感器纹波电流流入输出电容器并流过串联电阻 R_{ESR} 引起的电阻纹波。电容纹波分量与电感器电流异相，在关断期间不会单调下降。电阻纹波分量与电感器电流同相，在关断期间会单调下降。 V_{OUT} 处的电阻纹波必须超过电容纹波才能稳定运行。如果不满足此条件，则会在 COT 转换器中观察到不稳定的开关行为，表现为多个紧密连续的导通时间突发，随后是较长的关断时间。1 型下的公式定义了串联电阻 R_{ESR} 的值，以确保反馈节点处有足够的同相纹波。

2 型纹波生成除了使用串联电阻器外，还使用 C_{FF} 电容器。由于输出电压纹波通过 C_{FF} 直接交流耦合到反馈节点，因此 R_{ESR} 以及最终的输出电压纹波会按 V_{OUT}/V_{FB} 的系数降低。

3 型纹波生成使用由 R_A 和 C_A 组成的 RC 网络以及开关节点电压来生成与电感器电流同相的三角波。然后，此三角波通过电容器 C_B 交流耦合到反馈节点。由于该电路不使用输出电压纹波，因此该电路专为低输出电压纹波至关重要的应用而设计。有关 COT 控制方法的更多详细信息，请参阅 [相关文档](#) 部分。

轻负载模式运行可将 PFM 和 DEM 运行或 FPWM 运行设置为出厂选项。二极管仿真模式 (DEM) 可防止负电感器电流，而脉冲跳跃可通过降低有效开关频率在轻负载电流下保持更高的效率。当电感器谷值电流达到零时，同步功率 MOSFET 关断，进入 DEM 运行。此时，负载电流低于 CCM 下峰值间电感器电流纹波的一半。在零电流时关断低侧 MOSFET 可减少开关损耗，阻止负电流传导可减少传导损耗。DEM 转换器的功率转换效率高于等效的强制 PWM CCM 转换器。在 DEM 模式下运行时，两个功率 MOSFET 保持关断的持续时间会随着负载电流的减小而逐渐增加。如果此空闲持续时间超过 $15 \mu s$ ，转换器将转换至超低 I_Q 模式，仅从输入端消耗 $5 \mu A$ 静态电流。在 FPWM 模式下运行时，DEM 功能关闭。此操作意味着该器件在轻负载条件下保持 CCM，并且该器件能够在 Fly-Buck 转换器配置下运行。

7.3.2 内部 VCC 稳压器和自举电容器

LMR719xx 包含一个内部线性稳压器，由 VIN 供电，标称输出为 5V，无需外部电容器来稳定该线性稳压器。该内部 VCC 稳压器为内部电路块（包括同步 FET 驱动器和逻辑电路）提供电流。输入引脚 (VIN) 可直接连接至高达 115V 的线电压。由于功率 MOSFET 的总栅极电荷较低，因此请使用较低的自举电容值来降低内部稳压器的压力。选择一个优质 2.2nF X7R 陶瓷自举电容器。内部二极管从 VCC 稳压器连接到 BST 引脚，当 SW 电压为低电平时，用于补充高侧栅极驱动自举电容器中的电荷。

7.3.3 内部软启动

LMR719xx 采用内部软启动控制斜升，使输出电压逐渐达到稳态工作点，从而减少启动应力和电流浪涌。软启动功能可实现受控的单调输出电压启动。软启动时间在内部设置为 3ms。

7.3.4 接通时间发生器

LMR719xx 高侧 FET 的导通时间由 R_T 电阻器决定，与输入电压 V_{IN} 成反比。由于与 V_{IN} 成反比，因此当 V_{IN} 发生变化时，其频率几乎保持不变。使用 [方程式 1](#) 计算导通时间，其中 R_T 单位为 $k\Omega$ 。

$$T_{ON} = \frac{R_T}{2.5 \times V_{IN}} \text{ [us]} \quad (1)$$

使用 [方程式 2](#) 可确定 R_T 电阻器，以设置 CCM 下的特定开关频率，其中 F_{SW} 单位为 kHz。

$$R_T = \frac{2500 \times V_{OUT}}{F_{SW}} \text{ [k}\Omega\text{]} \quad (2)$$

选择 R_T ，使最短导通时间（最大 V_{IN} 时）大于 30ns 以确保降压转换器正常运行，大于 100ns 以确保 Fly-Buck 转换器正常运行。除了该最短导通时间外，此器件的最大频率限制为 1MHz。

7.3.5 电流限值

LMR71907P 使用峰值电感电流的逐周期电流限制来管理过流情况。每个开关周期都会将在高侧 MOSFET 中检测到的电流与电流限制阈值（典型值为 1.1A）进行比较。为了保护转换器免受潜在电流失控情况的影响，LMR71907P 包含折返谷值电流限制功能（限值设置为 0.75A），如果检测到峰值电流限值，则会启用该功能。如图 7-1 所示，如果高侧 MOSFET 中的峰值电流超过 1.1A，则无论编程的导通时间 (t_{ON}) 如何，当前周期都会立即终止，高侧 MOSFET 将关断，并且将激活折返谷值电流限制。低侧 MOSFET 保持导通状态，直到电感器电流降至此折返谷值电流限值以下，然后启动下一个导通脉冲。这种方法折返开关频率以防止过热，并将 LMR71907P 的平均输出电流限制为小于 0.75A，以确保适当的短路和重负载保护。

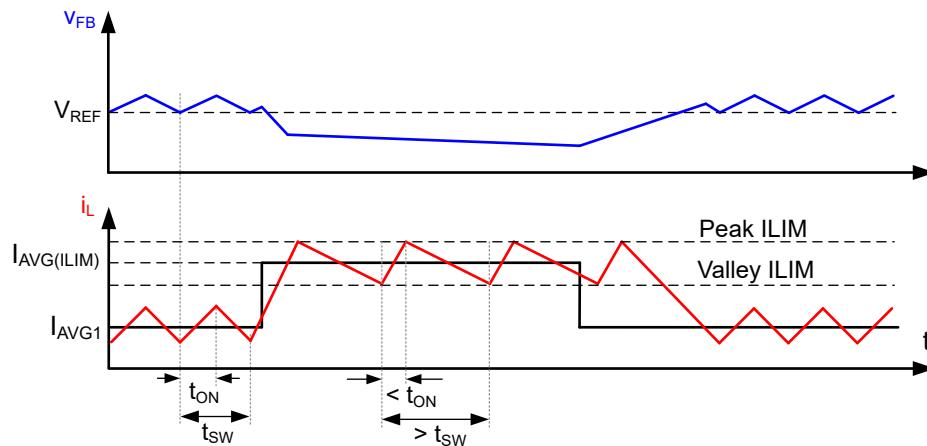


图 7-1. 电流限值时序图

经过高侧 MOSFET 导通转换后的前沿消隐时间后检测电流。电流限值比较器的传播延迟为 100ns。在导通时间小于 100ns 的高降压条件下，低侧 FET 中的备用峰值电流限值比较器也设置为 2.2A 或 1.1A，使折返谷值电流限值设置为 1.5A 或 0.75A。这一出色的电流限制方案可实现超低占空比运行，从而允许进行较大的降压转换，同时确保为转换器提供强大的保护。

LMR71907F、LMR71915F 实现了电流限制关断计时器和断续保护。如果高侧 MOSFET 中的电流超过 $I_{HS_PK(OC)}$ ，高侧 MOSFET 会立即关断，并启动不可复位的关断计时器。关断时长由反馈电压和输入电压控制。关断计时器可确保在 Fly-Buck 转换器配置中安全短路运行。次级输出端的过载电流可能会导致次级电压骤降，而初级电压仍处于稳压状态。此操作可能会导致在出现过载后次级输出电压无法恢复的情况。断续保护可确保软启动计数器在连续 16 个电流限制周期检测到过流事件后，次级和初级输出电压都能够正常恢复。经过没有电流限值检测的八个连续周期后，重新启动断续保护计数器。这些器件在经过 192ms 的断续周期后会尝试软启动。

7.3.6 N 通道降压开关和驱动器

LMR719xx 集成了一个 N 沟道降压开关和相关的浮动高侧栅极驱动器。栅极驱动器电路与外部自举电容器和内部高压自举二极管配合使用。BST 和 SW 引脚之间连接的优质陶瓷电容器可在降压开关导通期间为高侧驱动器提供电压。有关详细信息，请参阅节 7.3.2。在关断期间，SW 引脚被下拉至约 0V，自举电容器通过内部自举二极管从内部 VCC 充电。最小关断计时器设置为 50ns (典型值)，确保每个周期满足自举电容器充电的最短时间。当导通时间小于 150ns 时，最小关断计时器强制设置为 200ns，以确保 BST 电容器在一个周期内完成充电。这在从睡眠模式唤醒时尤为重要，因为此时 BST 电容器极有可能处于放电状态。

7.3.7 同步整流器

LMR719xx 提供了一个内部低侧同步整流器 N 沟道 MOSFET。当高侧 MOSFET 关断时，此 MOSFET 为电感器电流提供了一条低电阻路径。

同步整流器在二极管仿真模式下运行。二极管仿真使稳压器能够在轻负载条件下以脉冲跳跃模式运行。此模式会导致轻负载下的平均开关频率降低。开关损耗和 FET 栅极驱动器损耗均与开关频率成正比，在极轻负载时会显著降低，效率得到提升。这种脉冲跳跃模式还可降低在轻负载时与传统 CCM 相关的循环电感器电流和损耗。

7.3.8 使能、欠压锁定 (EN/UVLO)

LMR719xx 包含双电平 EN/UVLO 电路。当 EN/UVLO 电压低于 0.45V (典型值) 时，转换器处于低电流关断模式，并且输入静态电流 (I_Q) 降至 0.7 μ A (典型值)。当电压高于 1.1V 但低于 1.5V (典型值) 时，转换器处于待机模式。在待机模式下，内部偏置稳压器处于激活状态，而控制电路处于禁用状态。当电压超过 1.5V (典型值) 上升阈值时，开始正常运行。在 VIN 和 GND 之间安装一个电阻分压器，以设置稳压器的最低工作电压。如果用户希望实现输入电压 UVLO，请参阅图 7-2、方程式 3 和方程式 4 以了解详细信息。通常，用户选择 R_{UV1} 的值，然后根据所需的 V_{ON} 使用方程式 3 计算 R_{UV2} 的值。 R_{UV1} 的合理值在 1M Ω 范围内。方程式 4 随后用于计算得到的 V_{OFF} 。 V_{ON} 和 V_{OFF} 分别是器件导通和关断时的输入电压。

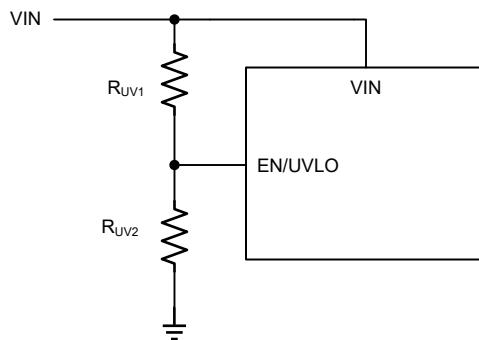


图 7-2. 输入 UVLO 连接

$$R_{UV2} = R_{UV1} \times \left(\frac{V_{EN(R)}}{V_{ON} - V_{EN(R)}} \right) \quad (3)$$

$$V_{OFF} = V_{EN(F)} \times \left(1 + \frac{R_{UV1}}{R_{UV2}} \right) \quad (4)$$

如果不需输入 UVLO，用户可以将 EN/UVLO 作为由逻辑信号驱动的使能输入，或直接连接到 VIN。如果 EN/UVLO 直接连接到 VIN，则一旦内部偏置电压轨激活，稳压器就会开始切换；VIN 处约为 4.5V。

7.3.9 电源正常 (PGOOD)

LMR719xx 提供 PGOOD 标志引脚以指示输出电压何时处于稳压电平范围内。使用 PGOOD 信号对下游转换器进行启动时序控制或进行故障保护和输出监控。PGOOD 是一个开漏输出端，需要使用上拉电阻器连接到不高于 14V 的直流电源。典型的上拉电阻范围是 10k Ω 至 100k Ω 。如有必要，可使用电阻分压器降低来自较高电压上拉电源轨的电压。当 FB 电压超过内部基准 V_{REF} 的 95% 时，内部 PGOOD 开关将关断，并可通过外部上拉电阻将

PGOOD 拉至高电平。如果 FB 电压降至低于 V_{REF} 的 90%，则内部 7Ω PGOOD 开关将导通，并且 PGOOD 将拉至低电平，以指示输出电压超出稳压范围。PGOOD 的上升沿具有 $5\mu\text{s}$ 的内置抗尖峰脉冲延迟。

7.3.10 热保护

LMR719xx 包含一个内部结温监测器，可在结温高于正常值时保护器件。如果结温超过 175°C (典型值)，则会发生热关断以防止进一步的功率耗散和温升。根据 10°C 的典型热关断迟滞，LMR719xx 会在结温降至 165°C 时启动重启序列。此保护功能是一种非锁存保护，因此如果故障持续存在，器件会循环进入和退出热关断。

7.4 器件功能模式

7.4.1 关断模式

EN/UVLO 为 LMR719xx 提供开关控制功能。当 $V_{EN/UVLO}$ 低于约 0.45V 时，器件处于关断模式。内部线性稳压器和开关稳压器均关闭。 $V_{IN} = 24V$ 时，关断模式下的静态电流降至 $0.7\mu A$ (典型值)。LMR719xx 还采用内部偏置电压轨欠压保护。如果输入电压低于约 4.5V，则稳压器将保持关闭状态。

7.4.2 工作模式

当 $V_{EN/UVLO}$ 高于精密使能阈值且内部偏置电压轨高于 UV 阈值时，LMR719xx 处于工作模式。在 COT 工作模式下，LMR719xx 根据负载电流处于以下模式之一：

1. CCM - 开关频率固定，负载电流大于峰值间电感电流纹波的一半
2. 自动模式 (P 器件标识符) - 轻负载运行：脉冲跳动与二极体模拟模式 (DEM) : CCM 运行下负载电流小于峰值间电感电流纹波的一半。
3. FPWM 模式 (F 器件标识符) - 轻负载运行：在整个负载电流范围内 (包括负载电流小于电感器电流纹波的一半时) 采用连续导通模式 (CCM)
4. 电流限制 CCM : 在输出端施加过流情况时，具有峰值和谷值电流限制保护

7.4.3 睡眠模式

控制架构 简要介绍了 LMR719xx 二极管仿真 (DEM) 功能。在轻负载条件下，转换器会进入 DEM 模式，此时电感器电流衰减到零，同步 MOSFET 也会关断，从而防止系统中出现负电流。在 DEM 状态下，负载电流小于峰值间电感器电流纹波的一半，并且由于器件在脉冲跳跃模式下运行，当负载进一步降低时，开关频率也会降低。当 V_{FB} 降至 1V 以下时，会设置一个开关脉冲。

当运行频率降低、 V_{FB} 保持在 1V (V_{REF}) 以上且输出电容器提供的负载电流大于 $15\mu s$ 时，转换器将进入超低 I_Q 睡眠模式以防止耗尽输入电源。LMR719xx 所需的输入静态电流 (I_Q) 在睡眠模式下降至 $5\mu A$ 典型值，从而提高稳压器的轻负载效率。在此模式下，所有内部控制器电路均关闭，以确保器件的电流消耗非常低。由于具有如此低的 I_Q ，LMR719xx 成为延长非电池电源应用工作寿命的理想选择。FB 比较器和内部偏置电源轨处于激活状态，以检测 FB 电压何时降至内部基准 V_{REF} 以下以及转换器何时退出睡眠模式并进入激活模式。从睡眠状态到激活状态有 $9\mu s$ 唤醒延迟。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

LMR719xx 只需很少的外部元件即可构建降压转换器，将宽范围的电源电压降至固定输出电压。该器件中集成了多项功能来满足系统设计要求，包括以下各项：

- 精密使能端
- 输入电压 UVLO
- 内部软启动
- 可编程开关频率
- PGOOD 指示器

8.2 典型 Fly-Buck™ 转换器应用

LMR719xxF 专为在 FPWM 模式下运行的 Fly-Buck 转换器应用而设计。图 8-1 所示为 12V 输出 Fly-Buck 转换器稳压器的原理图，其具有 12V 辅助输出，每个输出端能够提供 625mA 的电流，用作 LMR719xxF 的示例应用。请注意，次级输出接地可以相对于输入电源接地悬空。有关此示例中使用的 Fly-Buck 转换器术语的说明，请参阅表 8-1。

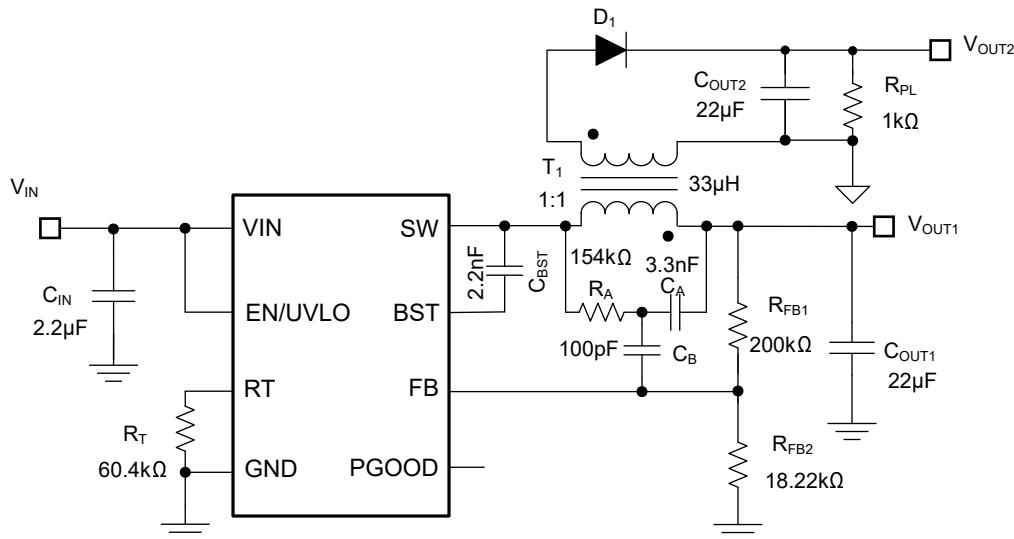


图 8-1. Fly-Buck™ 转换器应用电路示例

表 8-1. Fly-Buck™ 转换器术语

TERM	说明
V_{OUT1}	初级输出电压 (以降压稳压器为例)。此输出由 LMR719xx 进行严格调节。
V_{OUT2}	来自耦合电感器次级绕组的次级输出电压。此电压未经过严格调节，但取决于初级侧和次级侧的寄生压降。
I_{OUT1}	初级输出电流 (以降压稳压器为例)
I_{OUT2}	来自耦合电感器次级绕组的次级输出电流

备注

在此数据表中，有效电容值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个电路中使用具有 X5R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小有效电容达到所需值。此操作也可容易满足单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供有效电容的最小值。

8.2.1 设计要求

表 8-2 列出了使用 LMR719xx 的典型 Fly-Buck 转换器应用的设计要求。

表 8-2. 详细设计参数

设计参数	示例值
标称输入电压	48V
输入电压范围	34V 至 75V (工作电压可高达 115V)
初级输出电压	12V
次级输出电压	12V
初级输出电流	0.625A
次级输出电流	0.625A
开关频率	500kHz

8.2.2 详细设计过程

8.2.2.1 开关频率 (R_T)

LMR719xx 的开关频率由连接到 R_T 引脚的导通时间编程电阻器设置。使用 [方程式 2](#) 根据所需开关频率计算 R_T 。对于本示例的 500kHz，使用的是 60.4k Ω 。

请注意，在非常低的占空比下，高侧 MOSFET 的 30ns 最短可控导通时间 $t_{ON(min)}$ 会限制最大开关频率。在 CCM 下， $t_{ON(min)}$ 限制了给定开关频率的电压转换降压比率。

最终，为给定输出电压选择开关频率会影响可用输入电压范围、设计尺寸和效率。

8.2.2.2 变压器选择

对于这种 Fly-Buck 转换器应用，需要使用耦合电感器（有时称为变压器）。第一步是决定匝数比。在 Fly-Buck 转换器中，次级输出电压略小于按匝数比缩放的反射初级输出电压。[方程式 5](#) 可用于计算给定 V_{OUT1} 和 V_{OUT2} 的匝数比。必须选择最接近的整数比率。由于次级会出现次级二极管压降和其他寄生压降，因此 V_{OUT2} 略小于计算值。另外，请记住，次级电压不会反馈到控制器，因此调节效果不佳。在本示例中， V_{OUT2} 等于 V_{OUT1} ，因此使用 1:1 的匝数比。

$$\frac{V_{OUT2}}{V_{OUT1}} \approx \frac{N_2}{N_1} \quad (5)$$

接下来，必须计算初级电感。此计算与根据所需初级纹波电流计算普通降压稳压器的电感相同。通常，使用的纹波电流介于初级电流的 20% 至 40% 之间。[方程式 6](#) 给出 Fly-Buck 转换器中的初级电流，而 [方程式 7](#) 给出所需的初级电感。使用 48V 的输入电压和表 8-2 中的其他参数，用户得到的值为 36 μ H。本示例选择 33 μ H 的标准值。

$$I_{PRI} = I_{OUT1} + I_{OUT2} \times \frac{N_2}{N_1} \quad (6)$$

$$L = \frac{V_{IN} - V_{OUT1}}{K \times I_{PRI} \times F_{SW}} \times \frac{V_{OUT1}}{V_{IN}} \quad (7)$$

其中

- K = 纹波电流系数 = 20% 至 40%

最后，必须检查变压器中的最大电流。

8.2.2.3 次级输出二极管

次级输出二极管必须阻断因变压器匝数比而反射到次级的最大输入电压。使用 [方程式 8](#) 确定二极管上的最大反向电压。在本例中，计算出的值为 127V，因此选择 200V 二极管。二极管电流额定值必须至少等于次级输出电流，

并具有适当的安全系数。肖特基二极管是此应用的最佳选择。也可以使用超快恢复二极管。在任何情况下，均选择关断时间最短的二极管。

$$V_R > V_{IN} \frac{N_2}{N_1} + V_{OUT2} \quad (8)$$

8.2.2.4 C_{BST} 选型

LMR719xx 需要在 BST 引脚与 SW 引脚之间连接自举电容器。此电容器存储的能量用于为功率 MOSFET 的栅极驱动器供电。需要 2.2nF 的优质陶瓷电容器。请务必考虑电容器的直流偏置降额。 C_{BST} 的值不得超过 2.5nF 。

8.2.2.5 最小次级输出负载

次级输出端必须始终连接一个假负载，以防止在某些条件下输出电压上升过高。由于次级输出不受控制环路的严格调节，并且由于变压器和二极管的寄生效应，除非能量在次级输出负载中耗散，否则 C_{OUT2} 可能会充电至高电平。在此示例中，使用 $1\text{k}\Omega$ 电阻器作为次级输出端的最小负载。如果需要，也可以使用齐纳二极管钳位次级输出电压。

8.3 电源相关建议

LMR719xx 降压转换器设计为在 6V 和 115V 之间的宽输入电压范围内运行。输入电源的特性必须符合绝对最大额定值和建议工作条件表中的要求。此外，输入电源必须能够向满载稳压器提供所需的输入电流。可以使用[方程式 9](#) 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (9)$$

其中

η = 效率

如果转换器通过长导线或具有大阻抗的 PCB 走线连接到输入电源，则输入电缆的寄生电感和电阻可能会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容相结合，构成一个欠阻尼谐振电路。每次进行输入电源的打开和关闭循环时，该电路都会导致 VIN 处出现过压瞬态。寄生电阻会在负载瞬变期间导致输入电压下降。如果转换器的工作电压接近最小输入电压，则此下降可能导致错误的 UVLO 故障触发和系统复位。若要解决此类问题，最佳做法是缩短输入电源与稳压器之间的距离，并将铝电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路并减少任何电压过冲。10 μ F 电解电容器的典型 ESR 为 0.5 Ω ，可为大多数输入电路配置提供足够的抑制。

稳压器的前面通常都会使用一个 EMI 输入滤波器，除非经过精心设计，否则该滤波器可能导致不稳定并产生上文所述的一些影响。[轻松抑制直流/直流转换器中的传导 EMI](#) 应用报告针对任何开关稳压器设计输入滤波器提供了一些实用建议。

8.4 布局

8.4.1 布局指南

PCB 布局是衡量优秀电源设计的一个重要部分。有多条路径传导高转换率电流或电压，这些电流或电压可能与杂散电感或寄生电容相互作用，从而产生噪声和 EMI 或降低电源性能。

- 使用低 ESR 陶瓷旁路电容（采用优质电介质）将 VIN 引脚旁路至 GND，有助于消除这些问题。将 C_{IN} 放置在尽可能靠近 LMR719xx VIN 和 GND 引脚的位置。输入和输出电容器的接地必须包含连接到 GND 引脚和 GND 焊盘的局部顶层平面。
- 最大限度地减少输入电容器与 VIN 和 GND 引脚连接形成的环路面积。
- 将电感器靠近 SW 引脚放置。最大限度地减少 SW 走线或平面的面积，以防止过度电容耦合。
- 将 GND 引脚直接连接到器件下方的电源焊盘和散热 PCB 接地平面。
- 在中间任一层中添加一个接地平面作为噪声屏蔽和散热路径。
- 将单点接地连接到该平面。将反馈的接地连接和使能元件连接到接地平面。此操作可防止任何开关或负载电流在模拟接地走线中的流动。如果接地处理不好，会导致负载调节性能下降或输出电压纹波不正常。
- V_{IN} 、 V_{OUT} 和接地总线连接越宽越好。该操作可减小转换器输入或输出路径上的任何电压降，并最大限度地提高效率。
- 尽可能减小到 FB 引脚的布线长度。将反馈电阻器 R_{FB1} 和 R_{FB2} 靠近 FB 引脚放置。将 C_{FF} （如果使用）与 R_{FB1} 直接并联放置。如果负载端输出设定值的精度非常重要，则连接负载端的 V_{OUT} 检测。 V_{OUT} 检测路径应远离噪声节点，最好从屏蔽层另外一面的一层中经过。
- R_T 引脚对噪声敏感。因此，将 R_T 电阻器放在尽可能靠近器件的位置，并以最短的走线长度进行布线。 R_T 到 GND 的寄生电容不得超过 20pF。
- 为 LMR719xx 提供足够的散热，以将结温保持在 150°C 以下。对于满额定负载运行，顶部接地平面是一个重要的散热区域。使用一系列散热过孔将外露焊盘连接到 PCB 接地平面。如果 PCB 具有多个覆铜层，请确保这些散热过孔还可以连接到内层散热接地平面。

8.4.1.1 专为降低 EMI 而设计的紧凑型 PCB 布局

高电流变化率 (di/dt) 元件产生的辐射 EMI 与开关转换器中的脉冲电流相关。脉冲电流路径覆盖的面积越大，产生的电磁辐射就越多。更大限度地减小辐射 EMI 的关键是识别脉冲电流路径并尽可能地减小该路径覆盖的面积。降

压转换器的拓扑结构意味着在由输入电容器和 LMR719xx 的集成 MOSFET 组成的环路中存在一条电流变化率特别高的电流路径，因此必须尽可能减小有效环路面积，以此来减少此环路的寄生电感。

输入电容器为高侧 MOSFET 电流的高电流变化率元件提供初级路径。尽可能靠近 VIN 引脚和 GND 引脚放置陶瓷电容器是降低 EMI 的关键所在。连接 SW 和电感器的走线应尽可能短，并且宽度应足以承载负载电流而不会出现过热现象。为电流传导路径使用短而厚的走线或覆铜（形状），以尽可能减小寄生电阻。将输出电容器放在靠近电感器 V_{OUT} 侧的位置，并将电容器的返回端子连接到 LMR719xx 的 GND 引脚和外露焊盘。

8.4.1.2 反馈电阻器

通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。这减少了 FB 信号和噪声耦合的走线长度。FB 引脚是反馈比较器的输入端，因此，该引脚属于对噪声敏感的高阻抗节点。输出节点是低阻抗节点，因此如果无法减小走线长度，从 V_{OUT} 到电阻分压器的走线可以长一点。

从负载到反馈电阻分压器的电压检测走线必须远离 SW 节点、电感器和 V_{IN} ，以免开关噪声污染反馈信号，同时还能更大限度地缩短走线长度。使用大于 $100\text{k}\Omega$ 的高反馈电阻来设置输出电压时，这一操作尤为重要。此外，将电压检测走线布置在与电感器、SW 节点和 V_{IN} 不同的层上，以使用一个接地平面将反馈走线与电感器和 SW 节点多边形铜箔隔开。该操作将为电压反馈路径进一步屏蔽开关噪声源。

8.4.2 布局示例

图 8-2 显示了的 PCB 顶层示例布局，其中基本元件置于顶层。

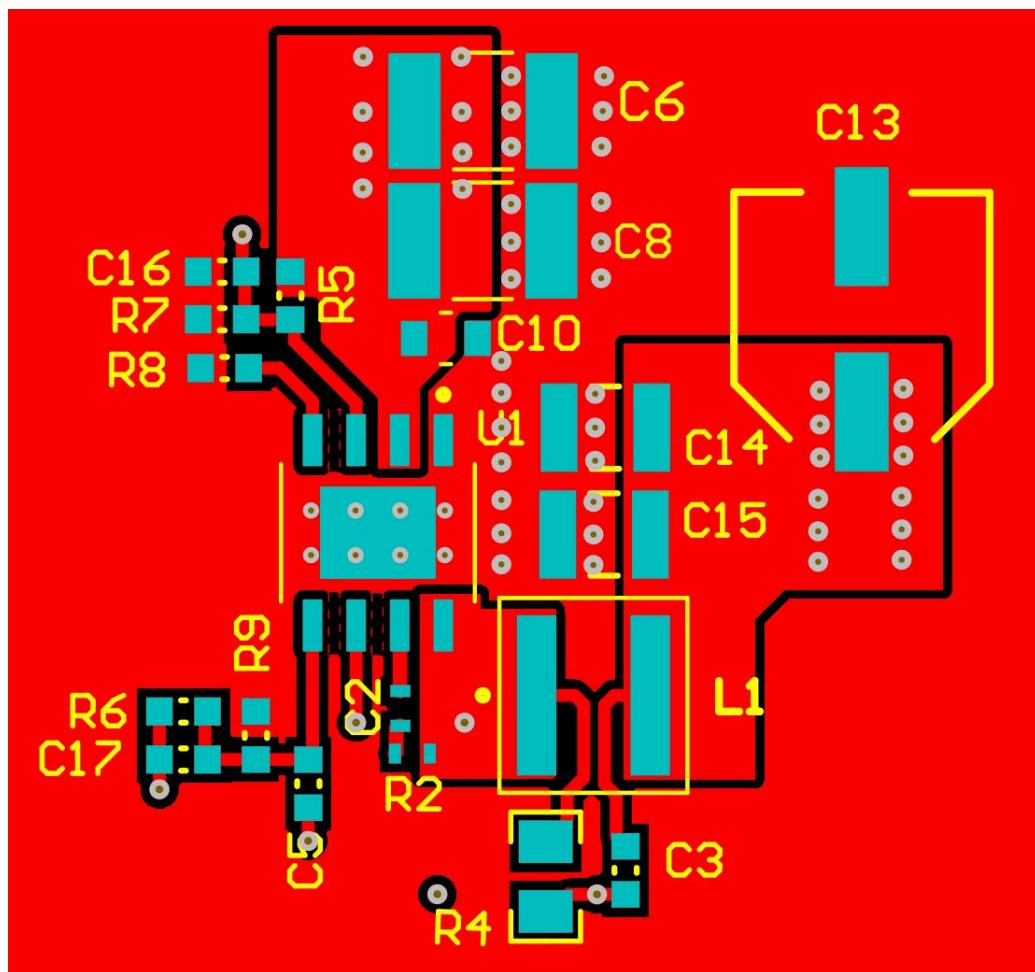


图 8-2. LMR719xx PCB 布局示例

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI) , [COT III 型纹波电路的稳定性分析应用手册](#)
- 德州仪器 (TI) , [设计隔离式 Fly-Buck 转换器应用报告应用手册](#)
- 德州仪器 (TI) , [设计具有光耦合器的 Fly-Buck 解决方案应用报告应用手册](#)
- 德州仪器 (TI) , [使用 LMR36520 设计隔离式 Fly-Buck 转换器应用手册](#)
- 德州仪器 (TI) , [选择适用于 COT 降压转换器的理想纹波生成网络 应用手册](#)
- 德州仪器 (TI) , [评估适用于具成本效益的严苛应用的宽 \$V_{IN}\$ 、低 EMI 同步降压电路白皮书](#)
- 德州仪器 (TI) , [电源传导 EMI 规格概述白皮书](#)
- 德州仪器 (TI) , [电源辐射 EMI 规格概述白皮书](#)
- 德州仪器 (TI) , [适用于智能恒温器且具有宽 \$V_{IN}\$ 转换器和电池电量计的 24V 交流功率级设计指南](#)
- 德州仪器 (TI) , [精确电量监测和 50 \$\mu\$ A 待机电流、13 节、48V 锂离子电池组参考设计指南](#)
- 德州仪器 (TI) , [AN-2162：轻松抑制直流/直流转换器中的传导 EMI 应用手册](#)
- 德州仪器 (TI) , [使用宽 \$V_{IN}\$ 直流/直流转换器为无人机供电 应用手册](#)
- 德州仪器 (TI) , [使用新的热指标应用手册](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

Fly-Buck™, PowerPAD™, and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

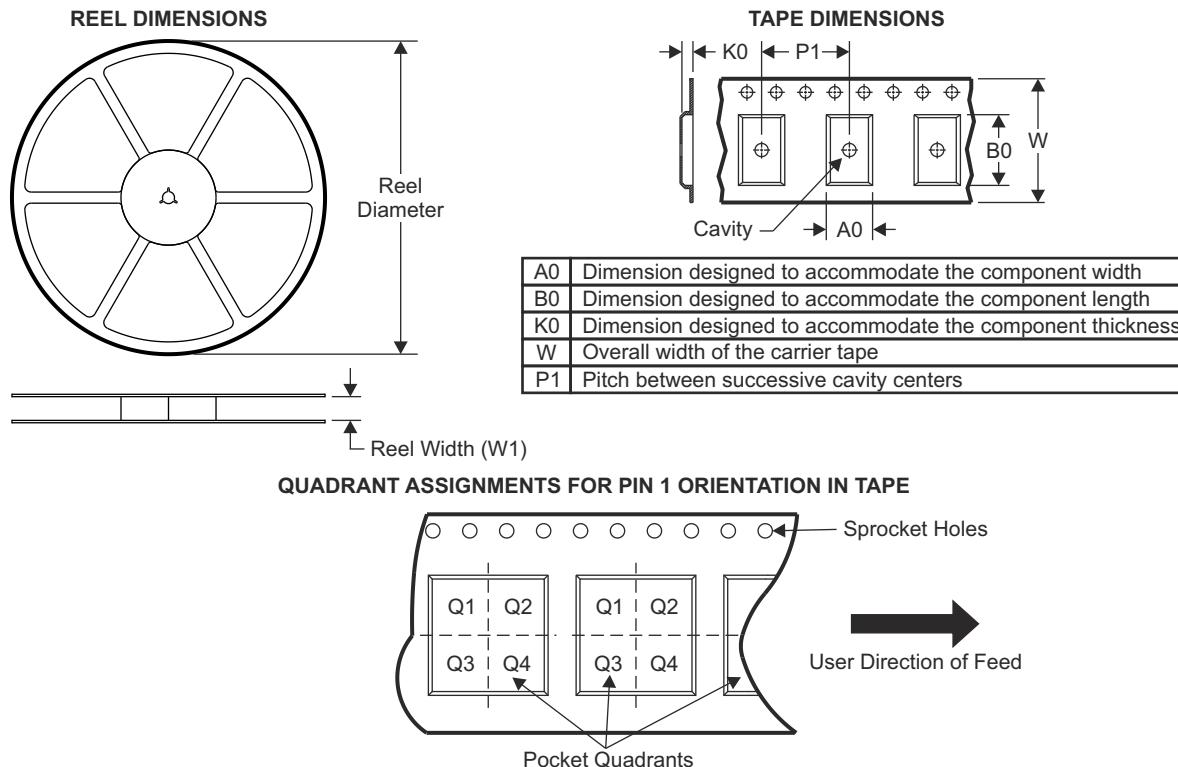
10 修订历史记录

日期	修订版本	注释
July 2025	*	初始发行版

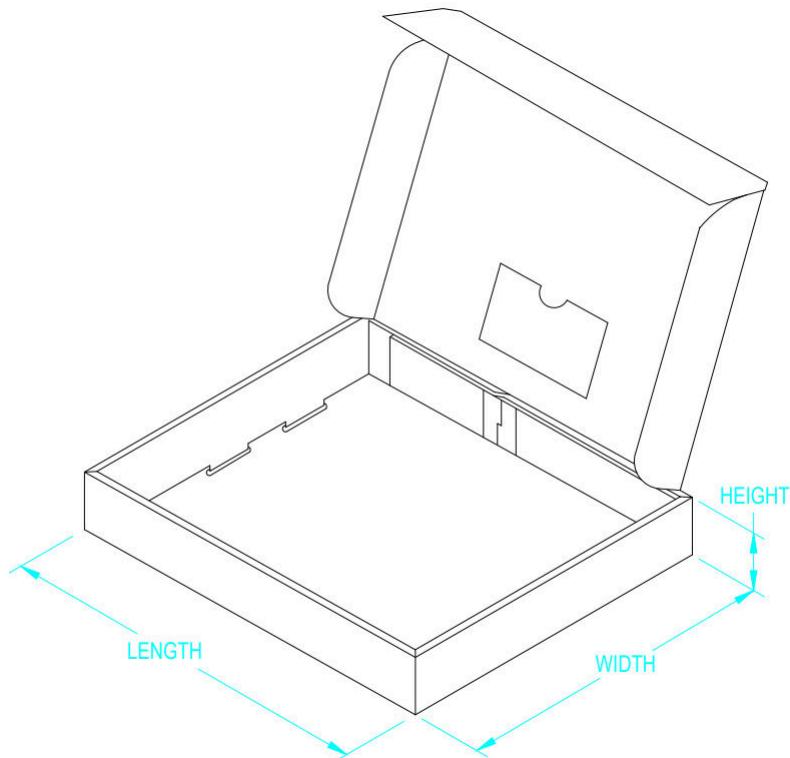
11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 卷带包装信息



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
LMR71915FDDARQ1	SOIC	DDA	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
LMR71915FDDARQ1	SOIC	DDA	8	3000	353	353	35

ADVANCE INFORMATION

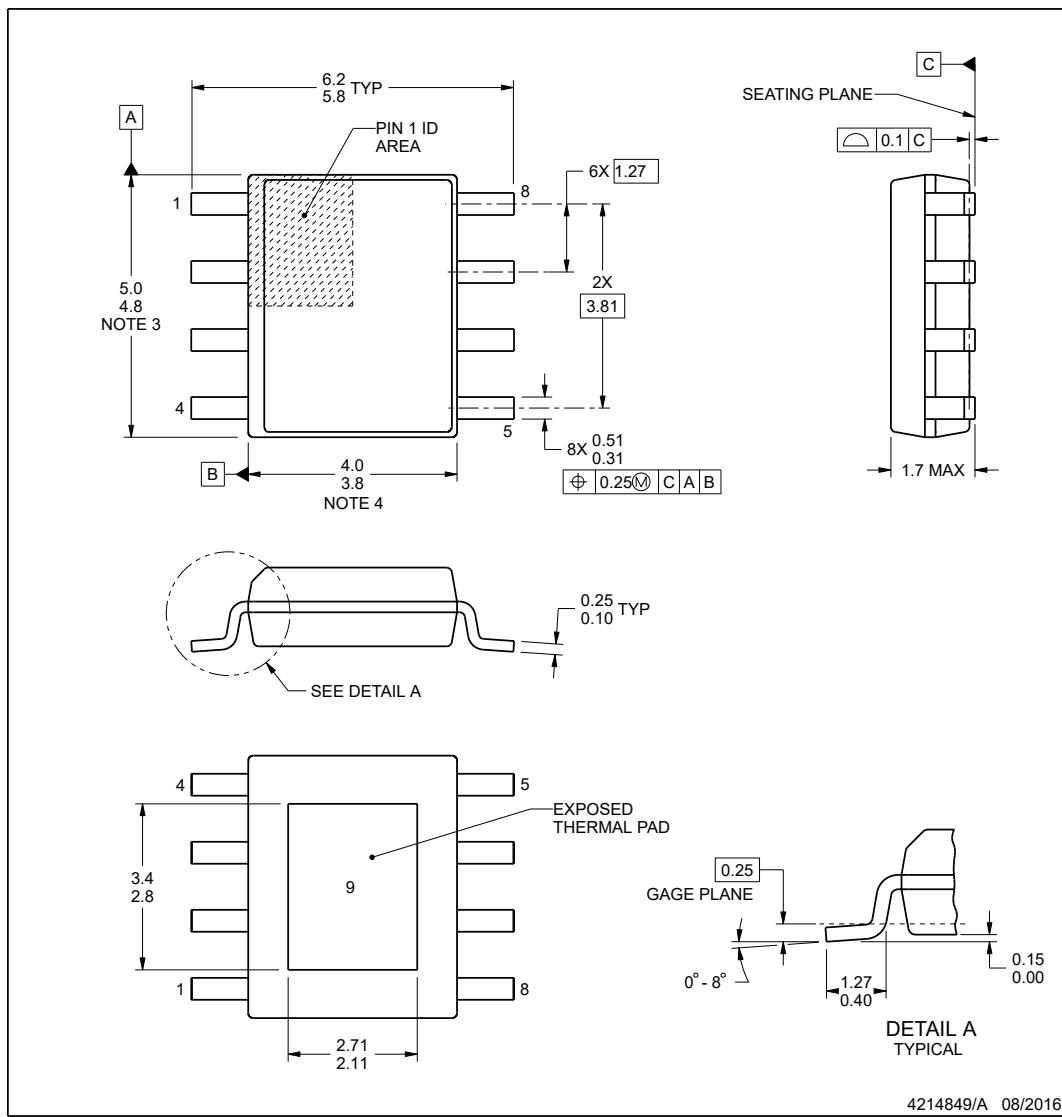
DDA0008B



PACKAGE OUTLINE

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MS-012.

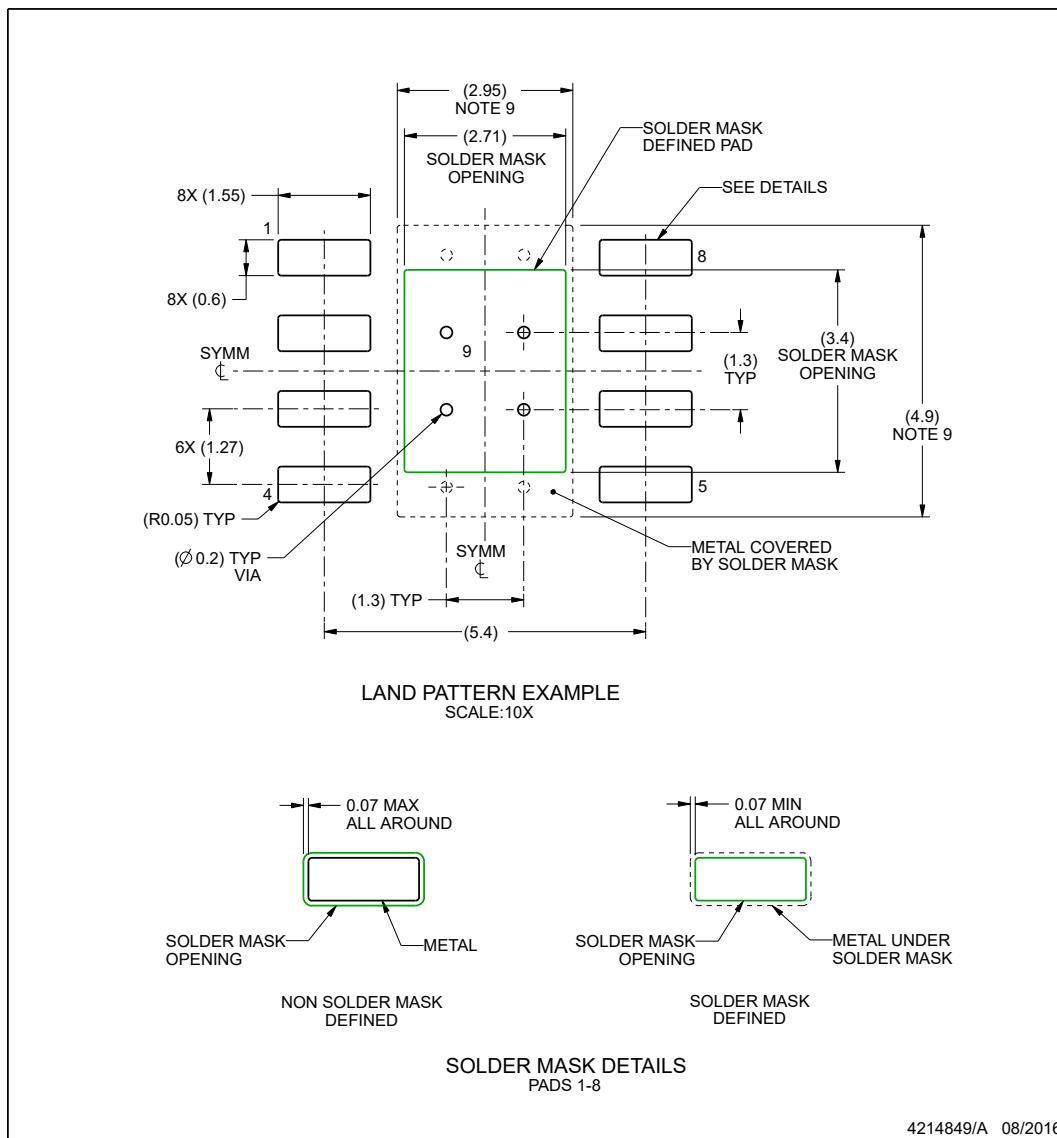
PowerPAD is a trademark of Texas Instruments.

EXAMPLE BOARD LAYOUT

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



NOTES: (continued)

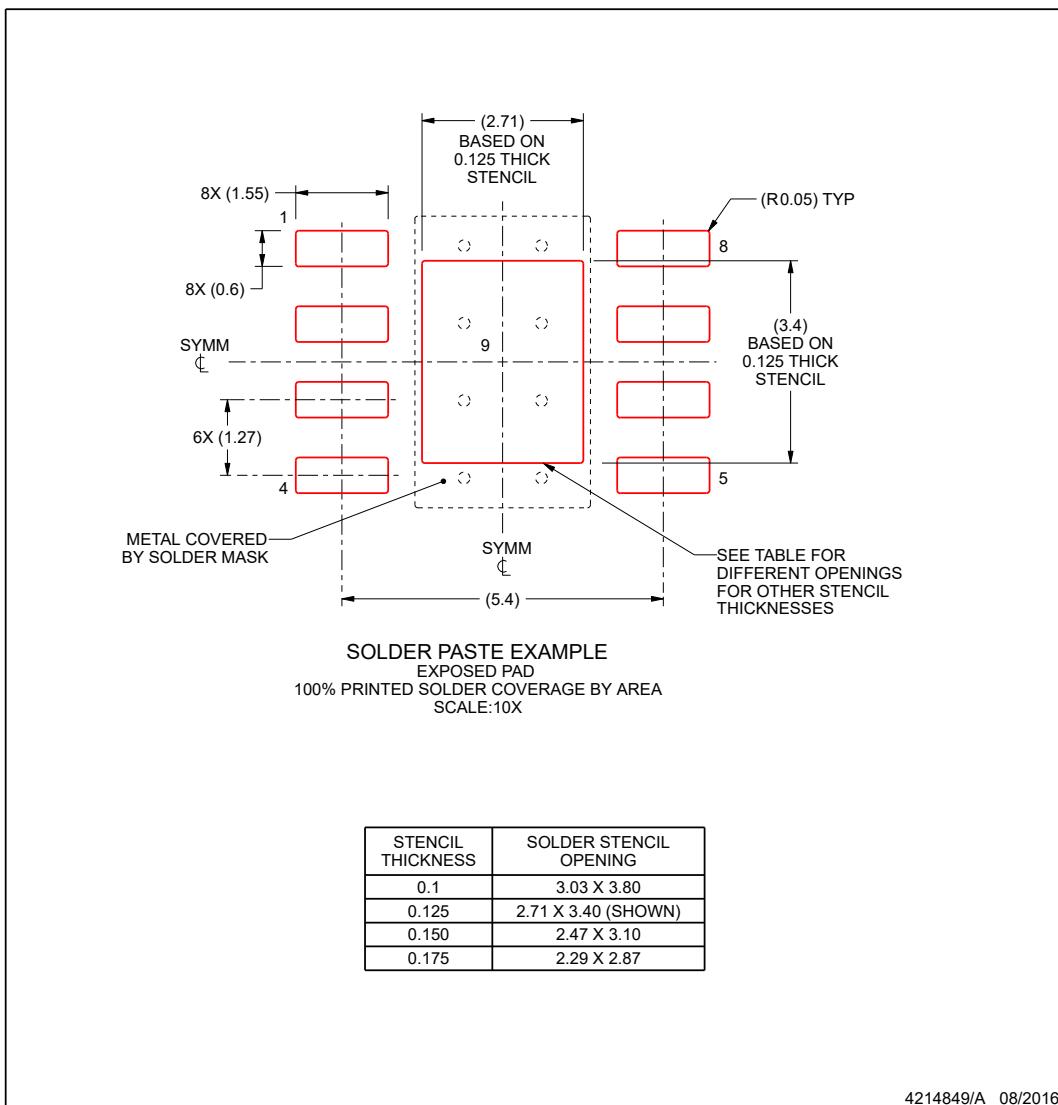
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PLMR71915FDDAR	Active	Preproduction	SO PowerPAD (DDA) 8	3000 LARGE T&R	-	Call TI	Call TI	-40 to 150	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

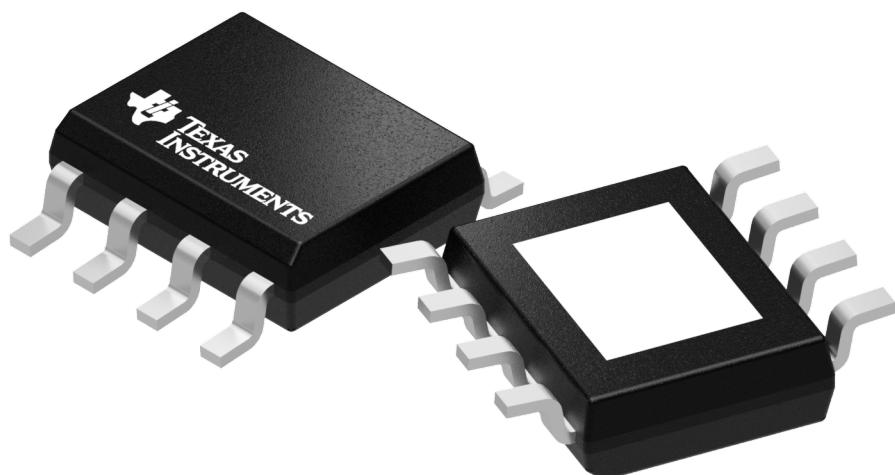
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

DDA 8

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4202561/G

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月