

LMK6B 9.3fs 超低抖动，高性能差分振荡器

1 特性

- 卓越的低抖动性能：
 - 9.3fs 典型差分 RMS 抖动 (625MHz HS-LVDS, 4MHz 一阶高通滤波器, 12kHz 至 20MHz)
 - 19.7fs 典型差分 RMS 抖动 (312.5MHz AC-LVPECL, 4MHz 一阶高通滤波器, 12kHz 至 20MHz)
 - 16fs 典型 RMS 抖动 (2500MHz AC-LVPECL 输出, 12kHz 至 20MHz)
 - 18fs 典型、35fs 最大 RMS 抖动 (625MHz AC-LVPECL 输出, 12kHz 至 20MHz)
 - 28fs 典型 RMS 抖动 (312.5MHz AC-LVPECL 输出, 12kHz 至 20MHz)
- 优异的 PSRR 性能 (纹波频率 > 10kHz, 50mV 电源纹波, 0.1 μ F 去耦电容器)：
 - 在 156.25MHz LP-HCSL 输出下, 杂散 < -95dBc
 - 在 312.5MHz LVDS 输出下, 杂散 < -80dBc
- 输出频率：
 - 初始可提供的频率：100、125、156.25、312.5、625、1250、2500MHz 等
 - 预发布型号, 请联系 TI：322.265625、390.625、425、496、603.2291、804.305467、2343.75、2400、2412.91636、2457.6、2480、2550、2578.125MHz
 - 可根据要求提供其他固定频率
- 支持第 1 代至第 7 代 PCIe
- 输出格式：
 - LVDS、HS-LVDS、AC-LVPECL、自定义摆幅：50MHz 至 2500MHz
 - LP-HCSL：50MHz 至 625MHz
- ± 25 ppm 总频率稳定度 (包含所有因素, 25°C 板温下老化 10 年)
 - ± 7 ppm 温度变化 (-40°C 至 105°C)
- 预发布型号, 请联系 TI： ± 20 ppm 总频率稳定度 (包含所有因素, 85°C 板温下老化 10 年)
- 91mA 最大电流消耗 (AC-LVPECL、自定义摆幅、LVDS、HS-LVDS)
- 85mA 最大电流消耗 (LP-HCSL)
- 2.5V/3.3V 电源 (2.375V 至 3.465V)
- 业界标准 6 引脚封装：
 - 2.0mm \times 1.6mm (带可润湿侧翼)
 - 预发布型号, 请联系 TI：2.5mm \times 2.0mm、3.2mm \times 2.5mm
- 40°C 至 105°C PCB 温度范围

2 应用

- 光收发器模块
- 交换机、路由器、光网络设备
- NIC、SmartNIC
- 112G/224G/448G PAM-4 以太网时钟

3 说明

LMK6Bx 器件是一款超低抖动、固定频率振荡器, 可在 625MHz 频率下实现 9.3fs 的抖动性能。该器件采用 BAW 作为谐振源。器件在出厂时根据特定的工作模式进行编程, 包括频率、输出类型、功能引脚和频率稳定性。

凭借高性能时钟、机械稳定性、灵活性和小型封装选项, 此器件非常适用于电信、数据以及企业网络和工业应用中使用的高速 SerDes 内的参考时钟和核心时钟。

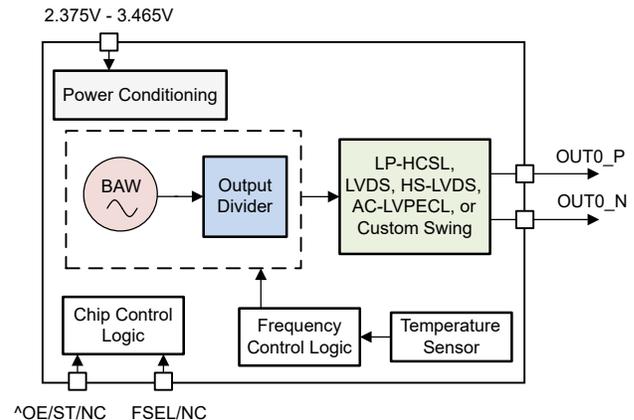
表 3-1. 封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LMK6B	DLE (VSON, 6) ⁽³⁾	3.2mm \times 2.5mm
	DLF (VSON, 6) ⁽³⁾	2.5mm \times 2.0mm
	DLR (VSON, 6)	2.0mm \times 1.6mm

(1) 另请参阅 [机械、封装和可订购信息](#)。

(2) 封装尺寸 (长 \times 宽) 为标称值, 并包括引脚 (如适用)。

(3) 预发布型号, 请联系 TI



LMK6Bx 简化方框图



内容

1 特性	1	8.3 特性说明	23
2 应用	1	8.4 器件功能模式	26
3 说明	1	9 应用和实施	27
4 器件比较	3	9.1 应用信息.....	27
5 引脚配置和功能	4	9.2 典型应用.....	27
6 规格	5	9.3 使用 LMK6Bx 替换竞品振荡器.....	30
6.1 绝对最大额定值.....	5	9.4 电源相关建议.....	31
6.2 ESD 等级.....	5	9.5 布局.....	31
6.3 环境合规性.....	5	10 器件和文档支持	34
6.4 建议运行条件.....	5	10.1 文档支持.....	34
6.5 热性能信息.....	6	10.2 接收文档更新通知.....	34
6.6 电气特性.....	6	10.3 支持资源.....	34
6.7 时序图.....	20	10.4 商标.....	34
6.8 典型特性.....	21	10.5 静电放电警告.....	34
7 参数测量信息	22	10.6 术语表.....	34
7.1 器件输出配置.....	22	11 修订历史记录	34
8 详细说明	23	12 机械、封装和可订购信息	35
8.1 概述.....	23	12.1 机械数据.....	36
8.2 功能方框图.....	23	12.2 卷带包装信息.....	45

4 器件比较

使用图 4-1 了解 LMK6Bx 可订购选项的器件命名规则

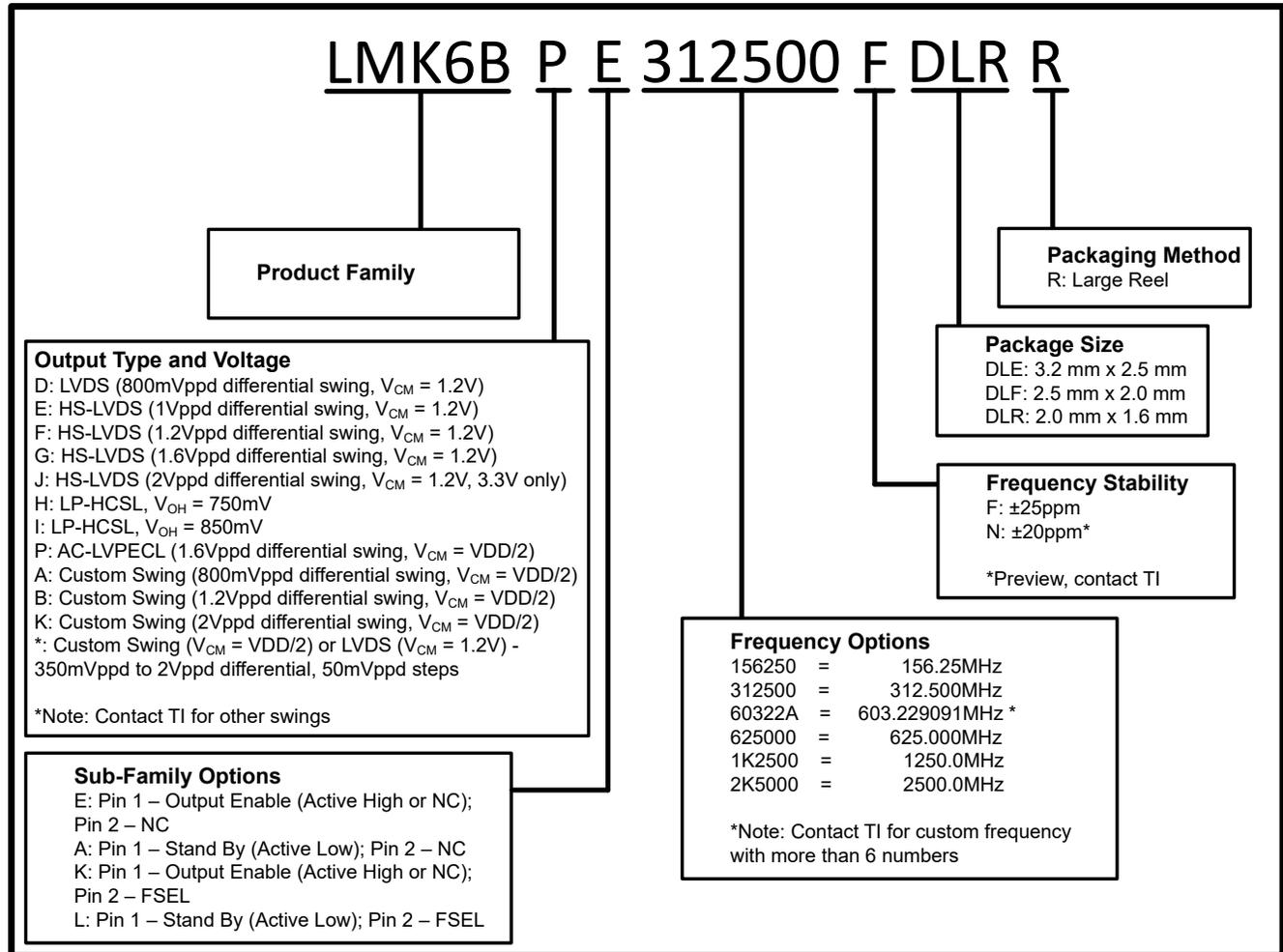


图 4-1. 器件型号指南 : LMK6Bx

5 引脚配置和功能

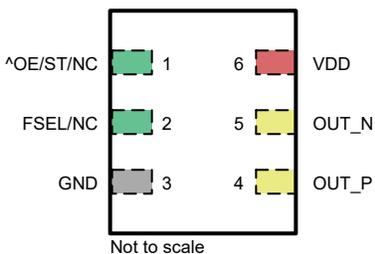


图 5-1. LMK6Bx DLE、DLF 和 DLR 6 引脚 (顶视图)



表 5-1. LMK6Bx 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
[^] OE/ST/NC ⁽²⁾	1	I/NC	输出使能 (OE)、待机 (ST) 或无连接 (NC)。对于 OE 和 ST 功能： <ul style="list-style-type: none"> 低电平：输出无效 高电平/悬空：输出有效 150k Ω 的内部上拉。有关更多详细信息，请参阅节 8.3.3。
^v FSEL/NC ^{(2) (3)}	2	I/NC	输出频率选择 (FSEL) 引脚，或无连接 (NC)。对于 FSEL 功能： <ul style="list-style-type: none"> 低电平：$F_{OUT}/4$ 悬空：F_{OUT} 高电平：$F_{OUT}/2$ F_{OUT} 是由 OPN 设定的输出频率。有关更多详细信息，请参阅节 4。内部包含 200k Ω 上拉电阻器和 200k Ω 下拉电阻器。有关更多详细信息，请参阅节 8.3.3。
GND	3	G	器件接地。
OUT_P	4	O	正差分输出时钟。
OUT_N	5	O	负差分输出时钟。
VDD	6	P	器件电源。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 接地，P = 电源。

(2) 前缀为“[^]”的引脚有一个内部上拉电阻器。

(3) 前缀为“^v”的引脚有一个内部下拉电阻器。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
VDD	器件电源电压 ⁽²⁾	-0.3	3.7	V
EN	逻辑输入电压	-0.3	VDD + 0.3	V
OUTP、OUTN	时钟输出电压 ⁽³⁾	-0.3	VDD + 0.3	V
T _J	结温		140	°C
T _{STG}	存储温度	-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能和性能，并缩短器件的寿命。
- (2) 适用于所有建议工作电压为 2.5V +/- 5% 和 3.3V +/- 5% 的器件
- (3) 适用于所有差分输出类型。

6.2 ESD 等级

		值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	V
		充电器件模型 (CDM), 符合 JEDEC JS-002, 所有引脚 ⁽²⁾	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 环境合规性

		值	单位
抗机械冲击	MIL-STD-883F, 方法 2002, 条件 A	1500	g
抗机械振动	MIL-STD-883F, 方法 2026, 条件 C	10	g
	MIL-STD-883F, 方法 2007, 条件 A	20	g
湿敏等级 (MSL)		MSL1	

6.4 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
	器件电源电压 ⁽¹⁾	2.375	2.5、3.3	3.465	V
T _A	环境温度	-40		105	°C
T _{PCB}	PCB 温度 (在封装下方测量)	-40		105	°C
T _J	结温	-40		125	°C
t _{RAMP}	VDD 上电斜坡时间 ^{(1) (2)}	0.1		100	ms

- (1) 适用于所有建议工作电压为 2.5V ± 5% 和 3.3V +5% 至 -10% 的器件
- (2) VDD 上电斜坡时间指电源电压超过标称 VDD 的 95% 所需的最短时间。假定电源斜坡是单调的。如果电源斜坡不稳定或非单调，建议通过控制 OE 和 EN 引脚来使能输出级。

6.5 热性能信息

封装	引脚	热指标 ⁽¹⁾						单位
		$R_{\theta JA}$	$R_{\theta JC(top)}$	$R_{\theta JB}$	Ψ_{JT}	Ψ_{JB}	$R_{\theta JC(bot)}$	
DLR (VSON)	6	待定	待定	待定	待定	待定	待定	°C/W
DLF (VSON)	6	待定	待定	待定	待定	待定	待定	°C/W
DLE (VSON)	6	待定	待定	待定	待定	待定	待定	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体](#)和[IC 封装热指标](#)应用手册。

6.6 电气特性

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位	
频率容差							
F_T	总频率稳定性 (OPN 第 14 位字符：选项 F)	包括：焊接漂移、初始容差、 $-40^{\circ}C$ 到 $105^{\circ}C$ 温度范围内的变化、额定电源电压范围内的变化以及 $25^{\circ}C$ 条件下的 10 年老化。	-25		25	ppm	
F_{AGE_1yr}	由于 1 年老化导致的频率稳定性	$25^{\circ}C$ 下 1 年老化 ($\pm 25ppm$)				ppm	
F_{AGE_10yr}	老化引起的频率稳定性变化 (已包含在总频率稳定性中)	$25^{\circ}C$ 下 10 年老化 ($\pm 25ppm$)				ppm	
F_{TEMP}	温度引起的频率稳定性 (已包含在总频率稳定性中)	在建议运行条件下测得， $dT/dt < 10^{\circ}K/分钟$	-7		+7	ppm	
F_{HYS}	迟滞引起的频率稳定性 (已包含在总频率稳定性中)					ppm	
电流消耗特性							
I_{DD}	器件功耗 (LVDS, 不含负载电流)	50MHz, 2.5V				mA	
		50MHz, 3.3V				mA	
		100MHz, 2.5V				mA	
		100MHz, 3.3V				mA	
		125MHz, 2.5V				mA	
		125MHz, 3.3V				mA	
		156.25MHz, 2.5V			70		mA
		156.25MHz, 3.3V			72		mA
		312.5MHz, 2.5V			70		mA
		312.5MHz, 3.3V			74		mA
		625MHz, 2.5V			68		mA
		625MHz, 3.3V			72		mA
		603.229091MHz, 2.5V					mA
		603.229091MHz, 3.3V					mA
		1250MHz, 2.5V			70		mA
		1250MHz, 3.3V			72		mA
2500MHz, 2.5V			65		mA		
2500MHz, 3.3V			68		mA		

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
I_{DD}	器件功耗 (HS-LVDS 和 AC-LVPECL, 不含负载电流)	50MHz, 2.5V		70		mA
		50MHz, 3.3V		74		mA
		100MHz, 2.5V		75		mA
		100MHz, 3.3V		80		mA
		125MHz, 2.5V		70		mA
		125MHz, 3.3V		75		mA
		156.25MHz, 2.5V		71		mA
		156.25MHz, 3.3V		75		mA
		312.5MHz, 2.5V		74		mA
		312.5MHz, 3.3V		78		mA
		500MHz, 2.5V		79		mA
		500MHz, 3.3V		84		mA
		625MHz, 2.5V		77		mA
		625MHz, 3.3V		82		mA
		603.229091MHz, 2.5V				mA
		603.229091MHz, 3.3V				mA
		1250MHz, 2.5V		72		mA
		1250MHz, 3.3V		76		mA
		2500MHz, 2.5V		69		mA
		2500MHz, 3.3V		73		mA
I_{DD}	器件功耗 (LP-HCSL, 不含负载电流)	50MHz, 2.5V		63		mA
		50MHz, 3.3V		66		mA
		100MHz, 2.5V		70		mA
		100MHz, 3.3V		72		mA
		125MHz, 2.5V		65		mA
		125MHz, 3.3V		67		mA
		156.25MHz, 2.5V		66		mA
		156.25MHz, 3.3V		68		mA
		312.5MHz, 2.5V		70		mA
		312.5MHz, 3.3V		72		mA
		500MHz, 2.5V		75		mA
		500MHz, 3.3V		77		mA
		603.229091MHz, 2.5V				mA
		603.229091MHz, 3.3V				mA
		625MHz, 2.5V		72		mA
		625MHz, 3.3V		74		mA

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位	
I_{DD}	器件功耗 (2Vppd, 不含负载电流)	50MHz, 2.5V				mA	
		50MHz, 3.3V				mA	
		100MHz, 2.5V				mA	
		100MHz, 3.3V				mA	
		125MHz, 2.5V				mA	
		125MHz, 3.3V				mA	
		156.25MHz, 2.5V			73		mA
		156.25MHz, 3.3V			76		mA
		312.5MHz, 2.5V			77		mA
		312.5MHz, 3.3V			81		mA
		625MHz, 2.5V			74		mA
		625MHz, 3.3V			78		mA
		603.229091MHz, 2.5V					mA
		603.229091MHz, 3.3V					mA
		1250MHz, 2.5V			75		mA
		1250MHz, 3.3V			79		mA
2500MHz, 2.5V			70		mA		
2500MHz, 3.3V			74		mA		
$I_{DD-STBY}$	器件待机电流	ST (待机) = GND, 2.5V				mA	
		ST (待机) = GND, 3.3V		2.3		mA	
I_{DD-OD}	输出禁用时的器件电流 (625MHz)	OE = GND、HS-LVDS 和 AC-LVPECL 模式、VDD = 2.5V		54		mA	
		OE = GND、HS-LVDS 和 AC-LVPECL 模式、VDD = 3.3V		56		mA	
		OE = GND、LVDS 模式、VDD = 2.5V		54		mA	
		OE = GND、LVDS 模式、VDD = 3.3V		56		mA	
		OE = GND、LP-HCSL 模式、VDD = 2.5V		59		mA	
		OE = GND、LP-HCSL 模式、VDD = 3.3V		61		mA	
		OE = GND、最高摆幅 (2Vppd)、VDD = 2.5V					mA
		OE = GND、最高摆幅 (2Vppd)、VDD = 3.3V					mA

LVDS 输出特性

F_{out}	输出频率		50		2500	MHz
V_{OD}	输出电压摆幅 ($V_{OH} - V_{OL}$)	交流耦合, VDD = 3.3V, 625MHz	350	400		mVpp
		交流耦合, VDD = 2.5V, 625MHz	300	350		mVpp
V_{OD}	输出电压摆幅 ($V_{OH} - V_{OL}$)	交流耦合, VDD = 3.3V, 1250MHz	350	400		mVpp
		交流耦合, VDD = 2.5V, 1250MHz	300	350		mVpp
V_{OD}	输出电压摆幅 ($V_{OH} - V_{OL}$)	交流耦合, VDD = 3.3V, 2500MHz	350	400		mVpp
		交流耦合, VDD = 2.5V, 2500MHz	300	350		mVpp
$V_{OD,DIFF}$	差分输出峰峰值摆幅 ⁽²⁾		2× V_{OD}			mVppd
V_{OS}	输出共模电压	VDD = 3.3V	待定	1.2	待定	V
		VDD = 2.5V	待定	1.2	待定	V
t_R/t_F	输出上升/下降时间	$V_{OD,DIFF}$ 的 20% 至 80%、VDD = 2.5V/3.3V		65		ps

除非另有说明： $V_{DD} = 3.3V +5\%-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
ODC	输出占空比	VDD = 2.5V/3.3V、在波形上 50% 的点之间测量	45	50	55	%
V _{CM-IM}	共模不平衡	在共模节点上，C _L = 100pF 时测得	-150		150	mV
HS-LVDS 输出特性						
F _{out}	输出频率		50		2500	MHz
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，625MHz	400		1000	mVpp
		交流耦合，VDD = 2.5V，625MHz	350		800	mVpp
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，1250MHz	400		1000	mVpp
		交流耦合，VDD = 2.5V，1250MHz	350		800	mVpp
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，2500MHz	400		1000	mVpp
		交流耦合，VDD = 2.5V，2500MHz	350		800	mVpp
V _{OD,DIFF}	差分输出峰峰值摆幅 ⁽²⁾		2× V _{OD}			mVppd
V _{OS}	输出共模电压	VDD = 3.3V	待定	1.2	待定	V
V _{OS}	输出共模电压	VDD = 2.5V	待定	1.2	待定	V
t _R /t _F	输出上升/下降时间	V _{OD,DIFF} 的 20% 至 80%、VDD = 2.5V/3.3V		65		ps
ODC	输出占空比	VDD = 2.5V/3.3V，在波形 50% 点之间测量，分频器设置为旁路、2、3、4、5、6、8 及其他奇分频	48	50	52	%
ODC	输出占空比	VDD = 2.5V/3.3V、在波形上 50% 的点之间测量	45	50	55	%
V _{CM-IM}	共模不平衡	在共模节点上，C _L = 100pF 时测得	-150		150	mV
AC-LVPECL 输出特性						
F _{out}	输出频率		50		2500	MHz
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，156.25MHz	700	800		mVpp
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 2.5V，156.25MHz	600	700		mVpp
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，625MHz	700	800		mVpp
		交流耦合，VDD = 2.5V，625MHz	600	700		mVpp
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，1250MHz	700	800		mVpp
		交流耦合，VDD = 2.5V，1250MHz	600	700		mVpp
V _{OD}	输出电压摆幅 (V _{OH} - V _{OL})	交流耦合，VDD = 3.3V，2500MHz	700	800		mVpp
		交流耦合，VDD = 2.5V，2500MHz	600	700		mVpp
V _{OD,DIFF}	差分输出峰峰值摆幅 ⁽²⁾		2× V _{OD}			mVppd
V _{OS}	输出共模电压	VDD = 3.3V	待定	VDD/2	待定	V
		VDD = 2.5V	待定	VDD/2	待定	V
t _R /t _F	输出上升/下降时间	V _{OD,DIFF} 的 20% 至 80%、VDD = 2.5V/3.3V		65		ps
ODC	输出占空比	VDD = 2.5V/3.3V、在波形上 50% 的点之间测量	45	50	55	%
V _{CM-IM}	共模不平衡	在共模节点上，C _L = 100pF 时测得	-150		150	mV
自定义摆幅输出特性						
F _{out}	输出频率		50		2500	MHz
V _{OD,range}	自定义电压摆幅 (V _{OH} - V _{OL}) 范围	交流耦合，VDD = 3.3V，156.25MHz	175		1000	mVpp
V _{OD,range}	自定义电压摆幅 (V _{OH} - V _{OL}) 范围	交流耦合，VDD = 2.5V，156.25MHz	175		750	mVpp
V _{OD,range}	自定义电压摆幅 (V _{OH} - V _{OL}) 范围	交流耦合，VDD = 3.3V，625MHz	175		1000	mVpp
		交流耦合，VDD = 2.5V，625MHz	175		750	mVpp

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
$V_{OD,step}$	输出电压摆幅 ($V_{OH} - V_{OL}$) 步长	交流耦合，1250MHz		25		mVpp
$V_{OD,DIFF}$	差分输出峰峰值摆幅 ⁽²⁾			$2 \times V_{OD} $		mVppd
V_{OS}	输出共模电压	$V_{DD} = 3.3V$	待定	$V_{DD}/2$	待定	V
		$V_{DD} = 2.5V$	待定	$V_{DD}/2$	待定	V
t_R/t_F	输出上升/下降时间	$V_{OD,DIFF}$ 的 20% 至 80%、 $V_{DD} = 2.5V/3.3V$		65		ps
ODC	输出占空比	$V_{DD} = 2.5V/3.3V$ 、在波形上 50% 的点之间测量	45	50	55	%
V_{CM-IM}	共模不平衡	在共模节点上， $C_L = 100pF$ 时测得	-150		150	mV
LP-HCSL 输出特性						
F_{out}	输出频率		50		625	MHz
V_{OH}	输出高电平电压 (OPN 第 6 位字符：选项 H)	直流耦合，2pF 负载， $V_{DD} = 2.5V/3.3V$	650	750	850	mV
	输出高电平电压 (OPN 第 6 位字符：选项 I)	直流耦合，2pF 负载， $V_{DD} = 2.5V/3.3V$	750	850	950	mV
V_{OL}	输出低电压	直流耦合，2pF 负载， $V_{DD} = 2.5V/3.3V$	-150	0	150	mV
$V_{overshoot}$	过冲电压	$V_{max} - V_{OH}$			150	mV
$V_{OD,DIFF}$	差分输出峰峰值摆幅 ⁽²⁾			$2 \times V_{OH} - V_{OL} $		mVppd
V_{cross}	绝对交叉点电压 ⁽³⁾	$V_{DD} = 3.3V/2.5V$ ， $f_{out} = 100MHz$ ，PCIe 测试负载，4GHz 处损耗 15dB， $f_{out} = 100MHz$ ， $Z_{diff} = 100 \Omega$	0.28	0.35	0.48	V
$V_{cross-delta}$	绝对交叉点电压差	$V_{DD} = 3.3V/2.5V$ ， $f_{out} = 100MHz$ ，PCIe 测试负载，4GHz 处损耗 15dB， $f_{out} = 100MHz$ ， $Z_{diff} = 100 \Omega$			待定	mV
dV/dt	输出压摆率	50 Ω 接地；直流耦合负载；从中心点 $\pm 150mV$ 范围内测量压摆率，可编程。 ⁽¹⁾	2		12	V/ns
$\Delta dV/dt$	输出压摆率变化				20	%
ODC	输出占空比		45	50	55	%
$ V_{RB} $	回铃电压绝对值	PCIe 测试负载，15dB 损耗 (4GHz)， $f_{out} = 100MHz$ ， $Z_{diff} = 100 \Omega$	100			mV
t_{stable}	允许 V_{RB} 之前的时间	PCIe 测试负载，15dB 损耗 (4GHz)， $f_{out} = 100MHz$ ， $Z_{diff} = 100 \Omega$	500			ps
t_R/t_F	输出上升/下降时间	$V_{OD,DIFF}$ 的 20% 至 80%		180		ps
Z_{DIFF}	差分输出直流阻抗	$V_{DD} = 3.3V$		100		Ω
Z_{SE}	单端输出直流阻抗	$V_{DD} = 3.3V$		50		Ω
引脚 1 输入特性 (OE/ST)						
V_{IL}	输入低电压				0.6	V
V_{IH}	输入高电压		1.3			V
I_{IL}	输入低电流	OE = GND	-40			μA
I_{IH}	输入高电流	OE = VDD			40	μA
C_{IN}	输入电容			2		pF
引脚 2 输入特性 (FSEL)						
V_{IL}	输入低电平电压，FSEL				$0.2 \times V_{DD}$	V
V_{MID}	输入中电平电压，FSEL				$0.4 \times V_{DD}$ - $0.6 \times V_{DD}$	V
V_{IH}	输入高电平电压，FSEL		$0.8 \times V_{DD}$			V

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
I_{IL}	输入低电流	OE = GND	-40			μA
I_{IH}	输入高电流	OE = VDD			40	μA
C_{IN}	输入电容			2		pF
PSRR 特性						
$PSRR_{50mV, 0.1\mu F}$	50mV 电源纹波在 156.25MHz LP-HCSL 输出上引起的杂散，使用 0.1 μF 去耦电容	10kHz 处的正弦波		-95		dBc
		100kHz 处的正弦波		-108		dBc
		200kHz 处的正弦波		-153		dBc
		500kHz 处的正弦波		-158		dBc
		1MHz 处的正弦波		-158		dBc
		2MHz 处的正弦波		-160		dBc
		5MHz 处的正弦波		-161		dBc
$PSRR_{50mV}$	50mV 电源纹波在 156.25MHz LP-HCSL 输出上引起的杂散，无电源去耦电容	10kHz 处的正弦波		-97		dBc
		100kHz 处的正弦波		-99		dBc
		200kHz 处的正弦波		-100		dBc
		500kHz 处的正弦波		-99		dBc
		1MHz 处的正弦波		-95		dBc
		2MHz 处的正弦波		-90		dBc
		5MHz 处的正弦波		-96		dBc
$PSRR_{50mV, 0.1\mu F}$	50mV 电源纹波在 312.5MHz LVDS 输出上引起的杂散，使用 0.1 μF 去耦电容	10kHz 处的正弦波		-80		dBc
		100kHz 处的正弦波		-83		dBc
		200kHz 处的正弦波		-88		dBc
		500kHz 处的正弦波		-96		dBc
		1MHz 处的正弦波		-101		dBc
		2MHz 处的正弦波		-106		dBc
		4.9MHz 处的正弦波		-160		dBc
$PSRR_{50mV}$	50mV 电源纹波在 312.5MHz LVDS 输出上引起的杂散，无电源去耦电容	10kHz 处的正弦波		-81		dBc
		100kHz 处的正弦波		-74		dBc
		200kHz 处的正弦波		-74		dBc
		500kHz 处的正弦波		-74		dBc
		1MHz 处的正弦波		-74		dBc
		2MHz 处的正弦波		-75		dBc
		5MHz 处的正弦波		-75		dBc
		10MHz 处的正弦波		-134		dBc
$PSRR_{JITTE R}$	抖动对电源纹波的灵敏度	100kHz 正弦波纹波、3.3V 电源				fs/mV
上电特性						
t_{START_UP}	启动时间	从 $0.95 \times V_{DD}$ 开始计时，直至输出使能且输出符合规格；在 V_{DD} 电源斜坡时间约为 200 μs 的条件下测试			2	ms
t_{ST-EN}	芯片启用时间	从待机 ($ST = V_{IH}$) 到输出启用并达到规格的时间			2	ms
t_{ST-DIS}	芯片禁用时间	从待机 ($ST = V_{IL}$) 到芯片处于待机模式的时间				

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
t_{OE-EN}	输出使能时间	从 $OE = V_{IH}$ 到输出启用并达到规格的时间。			25	μs
t_{OE-DIS}	输出禁用时间	从 $OE = V_{IL}$ 到输出禁用的时间			1	μs
LVDS - 时钟输出抖动						
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$, 4MHz 一阶高通滤波器		47.6		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$		58		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声				-112	dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声				-137	dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声				-157	dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声				-161	dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声				-162	dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$, 4MHz 一阶高通滤波器		26.3		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$		36		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声				-106	dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声				-131	dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声				-152	dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声				-159	dBc/Hz
PN_{10M}	10MHz 时的相位噪声				-161	dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-161	dBc/Hz	
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$, 4MHz 一阶高通滤波器		11.6		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$		25		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声				-91	dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声				-122	dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声				-146	dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声				-161	dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声				-161	dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-162	dBc/Hz	
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$, 4MHz 一阶高通滤波器		7.8		fs

除非另有说明： $V_{DD} = 3.3V +5\%-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$		22		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-89		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-116		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-141		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-156		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-160		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-159		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$, 4MHz 一阶高通滤波器		4.7		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$		21		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-82		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-110		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-134		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-153		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-159		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-159		dBc/Hz
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 100MHz$				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 125MHz$				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 603.229091MHz$				fs
HS-LVDS - 时钟输出抖动						
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$, 1.2Vppd, 4MHz 一阶高通滤波器		40.2		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$, 1.2Vppd		50		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-112		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-137		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-157		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-163		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$, 1.2Vppd, 4MHz 一阶高通滤波器		25.1		fs

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$, 1.2Vppd		35		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-106		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-130		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-152		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-159		dBc/Hz
PN_{10M}	10MHz 时的相位噪声			-162		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-163		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$, 1.2Vppd, 4MHz 一阶高通滤波器		9.3		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$, 1.2Vppd		20		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-100		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-125		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-147		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-164		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-163		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$, 1.2Vppd, 4MHz 一阶高通滤波器		6.9		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$, 1.2Vppd		19		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-94		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-119		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-141		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-157		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-161		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-160		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$, 1.2Vppd, 4MHz 一阶高通滤波器		3.8		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$, 1.2Vppd		17		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-88		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-112		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-135		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-153		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-160		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-160		dBc/Hz
AC-LVPECL - 时钟输出抖动						
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$, 4MHz 一阶高通滤波器		31		fs

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$		45		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-106		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-138		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-158		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-164		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-165		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$ ，4MHz 一阶高通滤波器		19.7		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$		28		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-100		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-132		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-153		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-164		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-165		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$ ，4MHz 一阶高通滤波器		9.6		fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$		18		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-94		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-126		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-148		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-165		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-164		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$ ，4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$		17		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-88		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-120		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-142		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-156		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-161		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-161		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$ ，4MHz 一阶高通滤波器				fs

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$		16		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-81		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-114		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-136		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-152		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-161		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-161		dBc/Hz
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 100MHz$				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 125MHz$				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 603.229091MHz$				fs
自定义摆幅 - 时钟输出抖动						
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$ ，800mVppd 摆幅，4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$ ，800mVppd 摆幅		58		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-104		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-138		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-157		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-162		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$ ，800mVppd 摆幅，4MHz 一阶高通滤波器				fs
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$ ，800mVppd 摆幅		35		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-97		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-131		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-152		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-160		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-161		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-162		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$ ，800mVppd 摆幅，4MHz 一阶高通滤波器				fs

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$, 800mVppd 摆幅		20		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-91		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-126		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-148		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-160		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-162		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$, 800mVppd 摆幅, 4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$, 800mVppd 摆幅		18		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-85		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-119		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-142		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-157		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-160		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-160		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$, 800mVppd 摆幅, 4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$, 800mVppd 摆幅		16		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-79		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-114		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-136		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-153		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-159		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-160		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$, 2000mVppd 摆幅, 4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 156.25MHz$, 2000mVppd 摆幅		39		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-103		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-137		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-159		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-165		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声		-166		dBc/Hz	
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$, 2000mVppd 摆幅, 4MHz 一阶高通滤波器				fs

除非另有说明： $V_{DD} = 3.3V +5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^{\circ}C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$ ，2000mVppd 摆幅		22		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-97		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-131		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-154		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-165		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-167		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-167		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$ ，2000mVppd 摆幅，4MHz 一阶高通滤波器				fs
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$ ，2000mVppd 摆幅		19		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-91		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-126		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-148		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-163		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-165		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-164		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$ ，2000mVppd 摆幅，4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 1250MHz$ ，2000mVppd 摆幅		17		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-86		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-119		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-142		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-156		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-161		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-161		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$ ，2000mVppd 摆幅，4MHz 一阶高通滤波器				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 2500MHz$ ，2000mVppd 摆幅		16		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-79		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-113		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-136		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-153		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-161		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-161		dBc/Hz
LP-HCSL - 时钟输出抖动						

除非另有说明：V_{DD} = 3.3V +5%/-10%，2.5V ±5%。典型值均在 V_{DD} = 3.3V，T_{PCB} = 25°C 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
J _{PCIe1-cc}	PCIe 第 1 代通用时钟抖动 (抖动限制 = 86ps)	F _{out} = 100MHz, V _{OH} = 850mV				ps
J _{PCIe1-SRNS}	PCIe 第 1 代 SRNS 抖动					ps
J _{PCIe2-cc}	PCIe 第 2 代通用时钟抖动 (抖动限制 = 3ps)					ps
J _{PCIe2-SRNS}	PCIe 第 2 代 SRNS 抖动					ps
J _{PCIe3-cc}	PCIe 第 3 代通用时钟抖动 (抖动限制 = 1ps)					ps
J _{PCIe3-SRNS}	PCIe 第 3 代 SRNS 抖动					ps
J _{PCIe4-cc}	PCIe 第 4 代通用时钟抖动 (抖动限制 = 500fs)					ps
J _{PCIe4-SRNS}	PCIe 第 4 代 SRNS 抖动					ps
J _{PCIe5-cc}	PCIe 第 5 代通用时钟抖动 (抖动限制 = 150fs)					ps
J _{PCIe5-SRNS}	PCIe 第 5 代 SRNS 抖动					ps
J _{PCIe6-cc}	PCIe 第 6 代通用时钟抖动 (抖动限制 = 100fs)					ps
J _{PCIe6-SRNS}	PCIe 第 6 代 SRNS 抖动					ps
J _{PCIe6-cc}	PCIe 第 7 代通用时钟抖动 (抖动限制 = 69fs)					ps
J _{PCIe6-SRNS}	PCIe 第 7 代 SRNS 抖动					ps
R _{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	F _{out} = 100MHz, 4MHz 一阶高通滤波器, V _{OH} = 850mV				fs
R _J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	F _{out} = 100MHz, V _{OH} = 850mV		59		fs
PN ₁₀₀	100Hz 偏移时的相位噪声					dBc/Hz
PN ₁₀₀	100Hz 偏移时的相位噪声					dBc/Hz
PN _{1k}	1kHz 偏移时的相位噪声			-116		dBc/Hz
PN _{10k}	10kHz 偏移时的相位噪声			-142		dBc/Hz
PN _{100k}	100kHz 偏移时的相位噪声			-163		dBc/Hz
PN _{1M}	1MHz 偏移时的相位噪声			-168		dBc/Hz
PN _{10M}	10MHz 偏移时的相位噪声			-169		dBc/Hz
R _{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	F _{out} = 156.25MHz, 4MHz 一阶高通滤波器, V _{OH} = 850mV				fs
R _J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	F _{out} = 156.25MHz, V _{OH} = 850mV		43		fs
PN ₁₀₀	100Hz 偏移时的相位噪声					dBc/Hz
PN _{1k}	1kHz 偏移时的相位噪声			-112		dBc/Hz
PN _{10k}	10kHz 偏移时的相位噪声			-139		dBc/Hz
PN _{100k}	100kHz 偏移时的相位噪声			-160		dBc/Hz
PN _{1M}	1MHz 偏移时的相位噪声			-166		dBc/Hz
PN _{10M}	10MHz 偏移时的相位噪声			-168		dBc/Hz
R _{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)		F _{out} = 312.5MHz, 4MHz 一阶高通滤波器, V _{OH} = 850mV			

除非另有说明： $V_{DD} = 3.3V \pm 5\%/-10\%$ ， $2.5V \pm 5\%$ 。典型值均在 $V_{DD} = 3.3V$ ， $T_{PCB} = 25^\circ C$ 条件下测得。

参数		测试条件	最小值	典型值	最大值	单位
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 312.5MHz$, $V_{OH} = 850mV$		34		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-98		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-131		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-154		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-165		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-167		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-166		dBc/Hz
R_{J_HPF}	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$, 4MHz 一阶高通滤波器, $V_{OH} = 850mV$				fs
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 625MHz$, $V_{OH} = 850mV$		34		fs
PN_{100}	100Hz 偏移时的相位噪声					dBc/Hz
PN_{1k}	1kHz 偏移时的相位噪声			-97		dBc/Hz
PN_{10k}	10kHz 偏移时的相位噪声			-127		dBc/Hz
PN_{100k}	100kHz 偏移时的相位噪声			-148		dBc/Hz
PN_{1M}	1MHz 偏移时的相位噪声			-160		dBc/Hz
PN_{10M}	10MHz 偏移时的相位噪声			-162		dBc/Hz
PN_{100M}	100MHz 偏移时的相位噪声			-162		dBc/Hz
R_J	RMS 抖动 (集成 BW : 12kHz 至 20MHz)	$F_{out} = 125MHz$, $V_{OH} = 850mV$				fs
$R_{JITT,RMS}$	RMS 周期抖动	$F_{out} = 156.25MHz$, $V_{OH} = 850mV$				fs
$R_{JITT,PK}$	峰值间周期抖动	$F_{out} = 156.25MHz$, $V_{OH} = 850mV$				fs

- (1) 参数为设计保证，未在生产中进行特性化描述或测试。
- (2) 参阅差分电压测量术语章节了解 $V_{OD,DIFF}$ 电压的定义
- (3) V_{CROSS} 是当 CLKOUTx_P 与 CLKOUTx_N 相等时，相对于系统地的单端电压。仅在 CLKOUTx_P 上升沿且 CLKOUTx_N 也处于上升沿时有效。

6.7 时序图

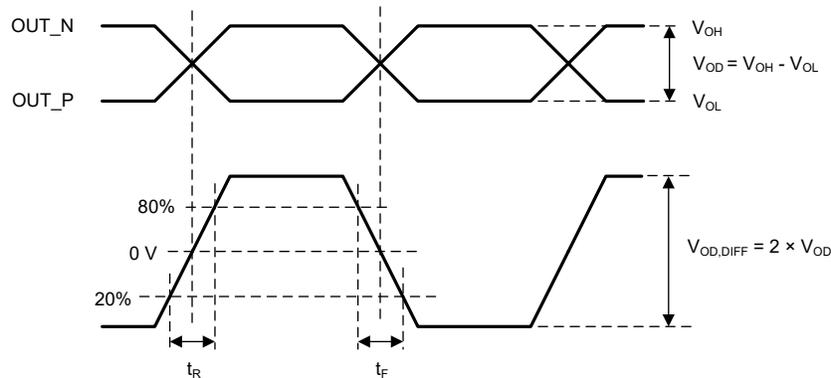


图 6-1. 差分输出电压摆幅与上升/下降时间定义

6.8 典型特性

温度为 25°C 时的典型值。

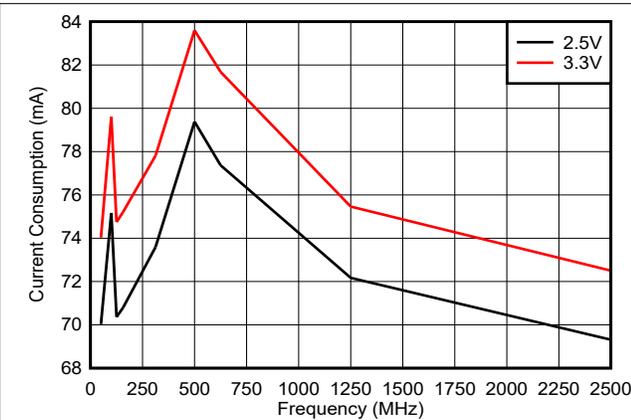


图 6-2. 不同频率及电源电压下的 AC-LVPECL 电流消耗

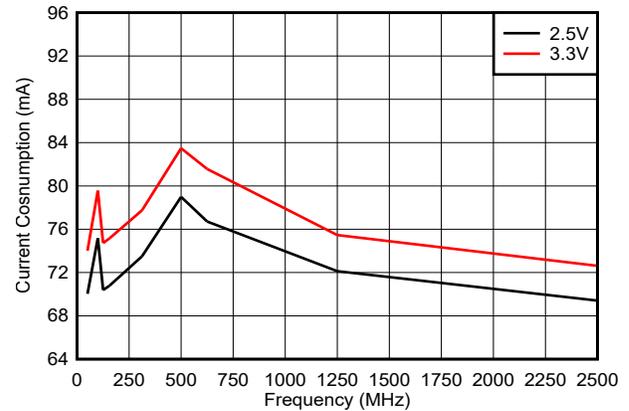


图 6-3. 不同频率及电源电压下的 LVDS 电流消耗

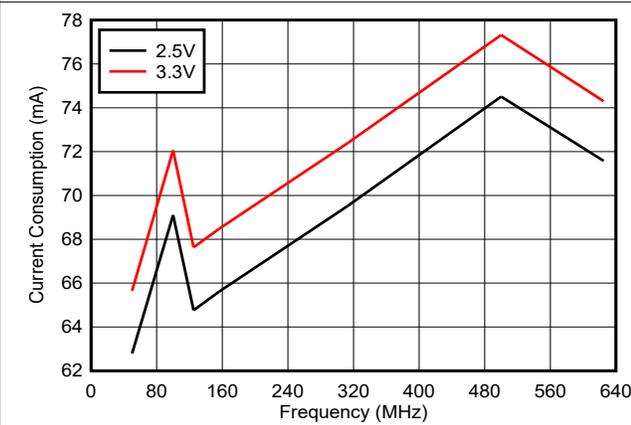


图 6-4. 不同频率及电源电压下的 LP-HCSL (V_{OH} = 850mV) 电流消耗

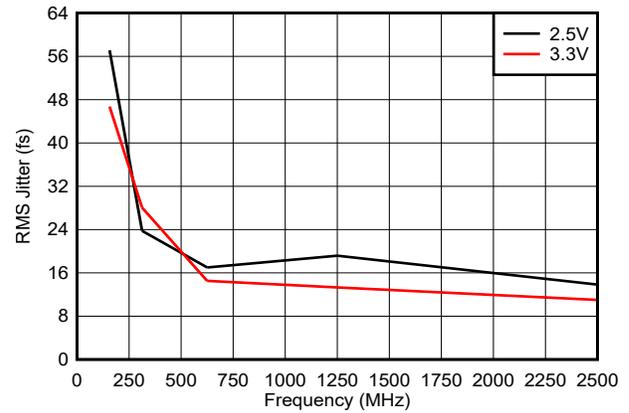


图 6-5. 不同频率及电源电压下的 AC-LVPECL RMS 抖动 (12kHz 至 20MHz)

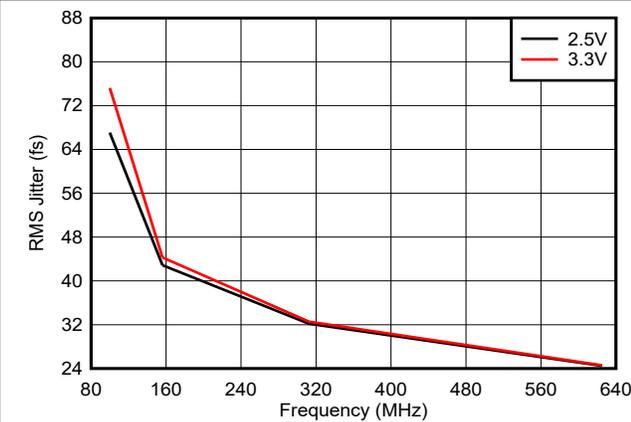


图 6-6. 不同频率及电源电压下的 LP-HCSL (V_{OH} = 850mV) RMS 抖动

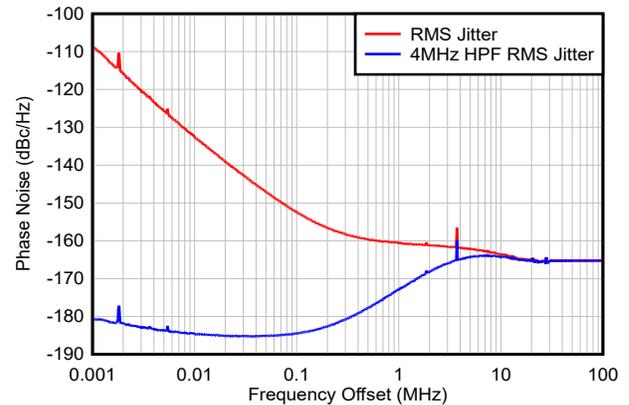


图 6-7. 3.3V 供电下 312.5MHz AC-LVPECL 的相位噪声曲线

7 参数测量信息

7.1 器件输出配置

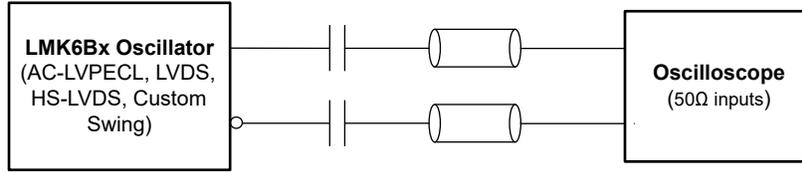


图 7-1. LMK6Bx AC-LVPECL、LVDS 和自定义摆幅输出类型的输出测试配置

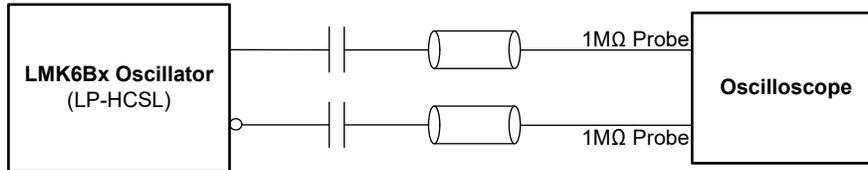


图 7-2. LMK6Bx LP-HCSL 输出类型的输出测试配置

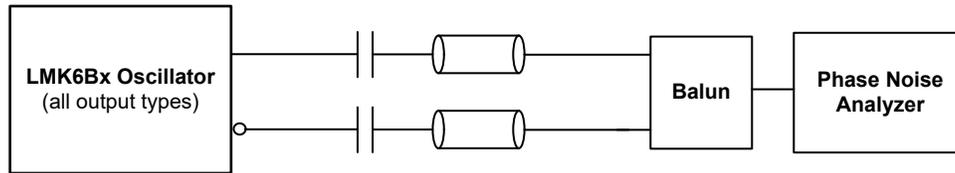


图 7-3. LMK6Bx 所有输出类型的输出相位噪声配置

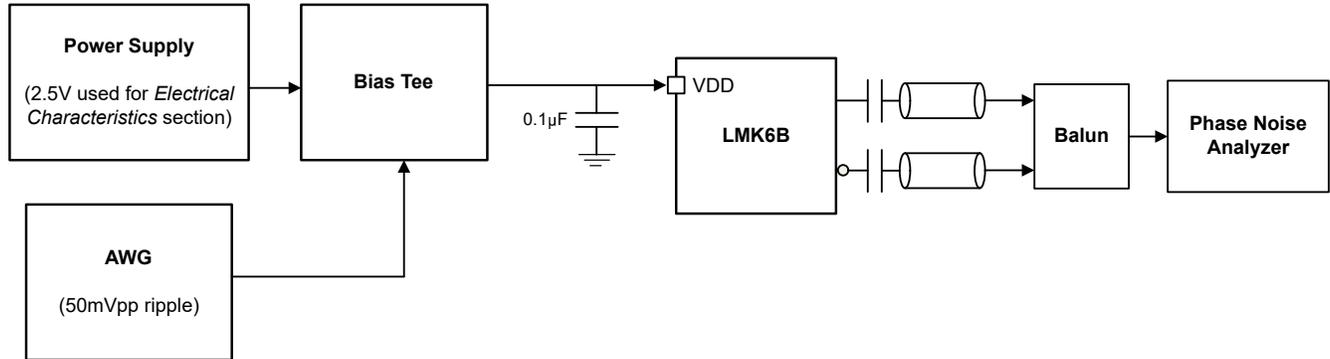


图 7-4. LMK6Bx PSRR 配置

ADVANCE INFORMATION

8 详细说明

8.1 概述

LMK6Bx 是一款基于 BAW 技术、工厂编程的固定频率振荡器，能够为差分输出提供超低抖动性能。

8.2 功能方框图

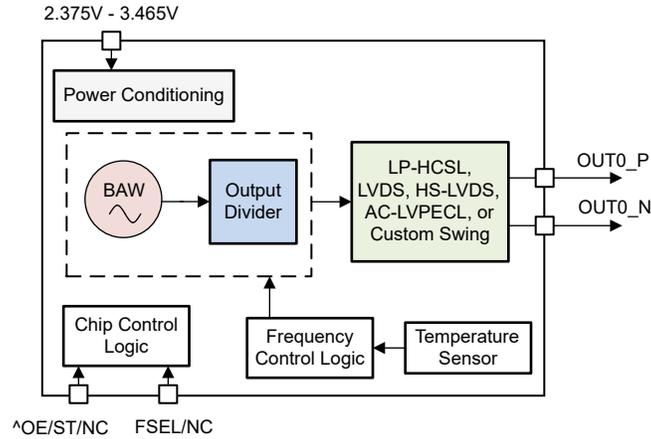


图 8-1. 功能方框图

8.3 特性说明

8.3.1 体声波 (BAW)

TI BAW 谐振器技术可利用压电式转换在 2.5GHz 频率下产生高 Q 值谐振。谐振器是一个由顶部和底部电极覆盖的四边形区域。交替的高、低噪声阻抗层会在谐振体下方形成声镜，防止声能泄漏到基板中。此外，这些声镜还放置在谐振器堆叠的顶部，保护器件免受污染，并更大限度地减少泄漏到封装材料中的能量。这款独特的双布拉格声波谐振器 (DBAR) 可实现高效激励，无需在其周围制造成本高昂的真空腔。因此，TI 的 BAW 谐振器能够免受表面污染物吸附引起的频率漂移影响，可以直接放置于非气密性塑料封装中，并采用振荡器 IC 的小型标准引脚布局。有关 TI BAW 技术的更多详情，请参考 [BAW 网页](#)。

8.3.2 器件块级描述

LMK6Bx 包含一个 BAW 振荡器、一个整数分频器和一个输出驱动器，它们共同生成工厂编程设定的输出频率。振荡频率随温度的变化由一个内部精密温度传感器持续监测，并将其作为输入提供给频率控制逻辑模块，如 [LMK6Bx 功能框图](#) 所示。通过此频率控制逻辑模块，器件内部执行频率校正，以在整个温度范围和 10 年老化期内将输出频率维持在 $\pm 25\text{ppm}$ 或 $\pm 20\text{ppm}$ 以内。输出驱动器能够提供差分 AC-LVPECL、LVDS、HS-LVDS、LP-HCSL 和自定义摆幅输出格式。器件内部包含 LDO，可降低电源噪声，从而实现低噪声时钟输出，并获得如“电气特性”所示的出色 PSRR 性能。

8.3.3 功能引脚

LMK6Bx 的引脚 1 和引脚 2 根据 OPN 定义具有多种功能（更多信息请参阅 [节 4](#)）。其配置包括引脚 1 上的输出使能 (OE) 和待机 (ST) 功能，以及引脚 2 上的输出频率选择 (FSEL) 功能。FSEL 功能可将 OPN 中定义的频率进行 2 分频或 4 分频，从而从一个 OPN 中获得 3 种不同的输出频率。FSEL 的详细说明请见 [表 8-1](#)。OE 和 ST 功能默认为高电平有效。请联系 TI 以获得低电平有效选项。

引脚 1 内部由 $150\text{k}\Omega$ 上拉电阻器驱动。引脚 2 内部由 $200\text{k}\Omega$ 上拉电阻器和 $200\text{k}\Omega$ 下拉电阻器驱动。引脚 1 和引脚 2 均可在外部连接 0Ω 至 $10\text{k}\Omega$ 的上拉或下拉电阻器。

表 8-1. LMK6Bx 的功能引脚说明

可订购选项	引脚编号	引脚说明	输出功能
E	引脚 1	输出使能 (高电平有效) 或无连接	高电平或无连接 : 在指定频率下输出有效 低电平 : 输出禁用、高阻抗; 电流消耗由 I_{DD-OD} 决定
	引脚 2	无连接	不适用
A	引脚 1	待机 (低电平有效) 或无连接	高电平或无连接 : 在指定频率下输出有效 低电平 : 高阻抗; 待机模式; 电流消耗由待机电流 $I_{DD-STBY}$ 决定
	引脚 2	无连接	不适用
K	引脚 1	输出使能 (高电平有效) 或无连接	高电平或无连接 : 在指定频率下输出有效 低电平 : 输出禁用、高阻抗; 电流消耗由 I_{DD-OD} 决定
	引脚 2	FSEL ⁽¹⁾	高电平 : $F_{OUT}/2$ 时输出有效 悬空 : F_{OUT} 时输出有效 低电平 : $F_{OUT}/4$ 时输出有效
L	引脚 1	待机 (低电平有效) 或无连接	高电平或无连接 : 在指定频率下输出有效 低电平 : 高阻抗; 待机模式; 电流消耗由待机电流 $I_{DD-STBY}$ 决定
	引脚 2	FSEL ⁽¹⁾	高电平 : $F_{OUT}/2$ 时输出有效 悬空 : F_{OUT} 时输出有效 低电平 : $F_{OUT}/4$ 时输出有效

(1) F_{OUT} 是由 OPN 定义的输出频率 (参阅 节 4)。

在待机模式下, 所有模块均断电, 以尽可能地节省电流消耗, 使节省量相当于“电气特性”中“电流消耗特性”部分给出的待机电流。返回到有效输出时钟的时间, 即 t_{ST-EN} , 与初始启动时间 t_{START_UP} 相同。

8.3.4 输出终端

LMK6Bx 提供多种输出类型: AC-LVPECL、LVDS、HS-LVDS、LP-HCSL 以及自定义摆幅。HS-LVDS 和自定义摆幅具有不同的摆幅和共模电压选项。LP-HCSL 输出类型则提供不同的 V_{OH} 选项。更多信息, 请参阅 节 4。

多模式驱动器能够生成共模电压设为 $V_{DD}/2$ 或 1.2V 的输出, 并且摆幅可在 350mVppd 至 2Vppd 范围内定制。对于自定义摆幅输出类型, $V_{CM} = V_{DD}/2$, 摆幅在 3.3V 供电下可设置为 350mVppd 至 2Vppd, 在 2.5V 供电下可设置为 350mVppd 至 1.5Vppd。AC-LVPECL 输出类型同样使用此驱动器, 在 2.5V 或 3.3V 供电下生成 $V_{CM} = V_{DD}/2$ 、1.6Vppd 的输出。该多模式驱动器还能生成类似 LVDS (包括 HS-LVDS) 的输出, 其共模电压为 1.2V, 摆幅在 3.3V 供电下可定制为 350mVppd 至 2Vppd, 在 2.5V 供电下可定制为 350mVppd 至 1.6Vppd。默认情况下, LVDS 驱动器的摆幅为 800mVppd。

为最大程度发挥振荡器性能, 建议使用自定义摆幅多模式驱动器或 AC-LVPECL 类型。更高的摆幅能带来更优的性能, 因此应根据接收器能处理的最高摆幅来订购器件。

使用 LMK6Bx 替换 LVDS 振荡器时, 无需修改电路。如果在交流耦合应用中替换 LVDS 振荡器并要求实现上佳性能, 则应使用自定义摆幅或 AC-LVPECL 输出类型, 并订购接收器能处理的最高摆幅选项。在交流耦合应用中, 使用自定义摆幅或 AC-LVPECL 驱动器替换 LVDS 振荡器也无需修改电路。如需替换 LVPECL 振荡器, 请参阅 节 9.3.1。AC-LVPECL、LVDS、HS-LVDS 和自定义摆幅输出类型的终端方案如 图 8-2 所示。

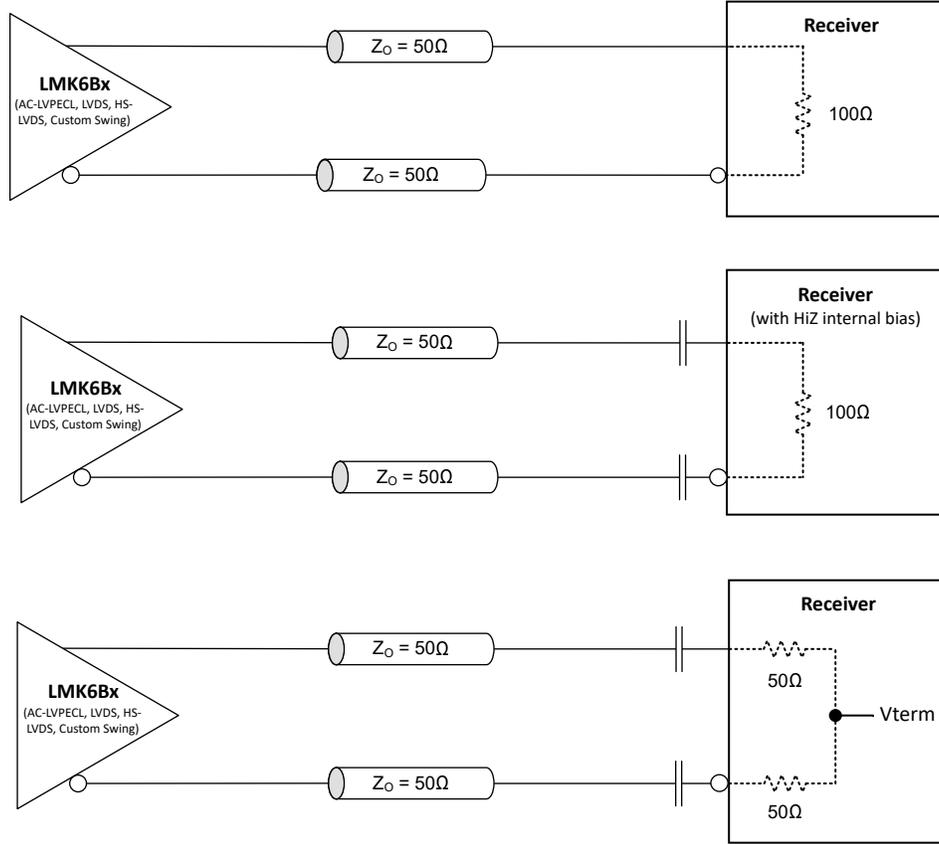


图 8-2. AC-LVPECL、LVDS、HS-LVDS 和自定义摆幅输出终端

LP-HCSL 输出驱动器的 V_{OH} 典型值为 850mV 或 750mV。如 图 8-3 所示，其无需外部终端。使用 LMK6Bx 替换 LP-HCSL 振荡器时，无需修改电路。如需使用 LMK6Bx 替换 HCSL 振荡器，请参阅 节 9.3.2。

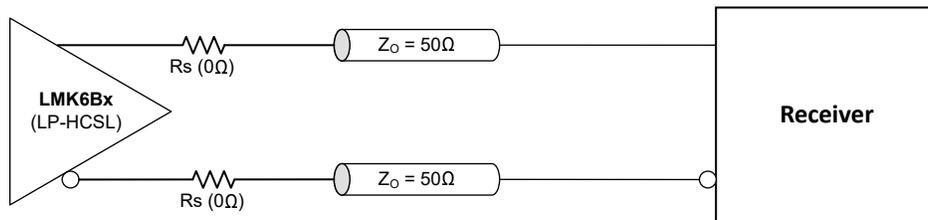


图 8-3. LP-HCSL 输出端接

如需使用 LMK6Bx 驱动 TI 时钟缓冲器，请参阅 “使用 LMK6Bx 为 TI 时钟缓冲器提供时钟” 应用笔记。

8.4 器件功能模式

这款固定频率、工厂编程的 LMK6Bx 可根据 OPN 进行不同配置，如 [节 4](#) 所示。功能引脚（引脚 1 或 2）可配置为输出使能、待机、频率选择或无连接。频率选择功能可将 OPN 中定义的频率进行 2 分频或 4 分频，从而从一个 OPN 中获得 3 种不同的输出频率。有关更多详细信息，请参阅 [节 8.3.3](#)。

LMK6Bx 还提供不同的输出类型，包括具有不同摆幅和共模电压的 AC-LVPECL、LVDS、HS-LVDS 和自定义摆幅，以及具有不同 V_{OH} 选项的 LP-HCSL 输出类型，如 [节 4](#) 所示。有关更多详细信息，请参阅 [节 8.3.4](#)。

9 应用和实例

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

LMK6Bx 是一款超低抖动、固定频率、工厂编程的差分 BAW 振荡器，可用作多种应用的参考时钟。对于 AC-LVPECL、LVDS、HS-LVDS 和自定义摆幅输出类型，该器件支持 50MHz 至 2500MHz 之间的任何输出频率；对于 LP-HCSL 输出类型，支持 50MHz 至 625MHz 之间的任何输出频率。LMK6Bx 支持 2.375V 至 3.465V 的电源轨（标称值为 2.5V 和 3.3V）。

9.2 典型应用

图 9-1 展示了典型应用示例。LMK6Bx 振荡器作为光收发器模块中 DSP 的参考时钟。

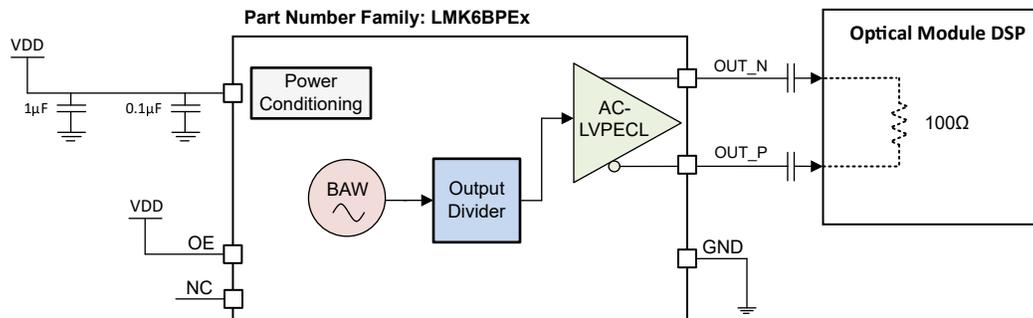


图 9-1. LMK6Bx 用作光收发器模块 DSP 的参考时钟

关于 LMK6Bx 的布局示例以及旁路电容器和交流耦合电容器的推荐值，请参见节 9.5.2。输出类型的终端和偏置方式请参阅节 8.3.4。参阅“LMK6B：以卓越的超低抖动 BAW 振荡器革新光模块性能”应用笔记，以了解 LMK6Bx 在光收发器模块应用中的优势。

9.2.1 设计要求

LMK6Bx 是一款无需编程的固定频率振荡器。务必遵循节 8.3.4 中描述的推荐终端选项，并参阅节 8.3.3 了解引脚 1 和引脚 2 的功能。根据您的要求，按照节 4 订购器件型号。同时，请确保遵循节 9.4 和节 9.5.1 的建议，以最大程度发挥 LMK6Bx 的性能。

9.2.2 详细设计过程

使用 LMK6Bx 进行设计时，第一步是根据您的需求选择正确的配置。所选的 OPN 决定了输出类型、引脚 1 和引脚 2 的功能、输出频率、频率稳定性以及封装类型。有关更多详细信息，请参阅节 4。

LMK6Bx 差分振荡器提供 AC-LVPECL、LVDS、HS-LVDS、LP-HCSL 和自定义摆幅输出类型选项。根据应用需求，使用如节 8.3.4 所示的正确交流或直流终端方式。LMK6Bx 的引脚 1 和引脚 2 可配置为输出使能、待机或频率选择功能。有关每个引脚及其功能的更多信息，请参阅节 8.3.3。LMK6Bx 集成了 LDO，并具有如“电气特性”所示的出色 PSRR 性能。在 VDD 引脚添加 0.1 μF 和 1 μF 以获得上佳性能。使用 LMK6Bx 进行设计时，请遵循节 9.4 了解更多电源引脚建议，并遵循节 9.5 实现上佳电路板布局实践。

9.2.3 使用 LMK6Bx 为 TI 时钟缓冲器提供时钟

LMK6Bx 可用作 TI 时钟缓冲器的参考源，以生成多个超低抖动时钟。LMK6Bx 与 LMKDB1x 配合使用，可在 312.5MHz 时实现 42.4fs 的抖动；LMK6Bx 与 LMK1Dx 配合使用，可在 625MHz 时实现 19.8fs 的抖动（12kHz 至 20MHz 带宽）。更多信息请参阅“使用 LMK6Bx 为 TI 时钟缓冲器提供时钟”应用笔记。

9.2.4 应用曲线

9.2.4.1 LVDS 相位噪声曲线

ADVANCE INFORMATION

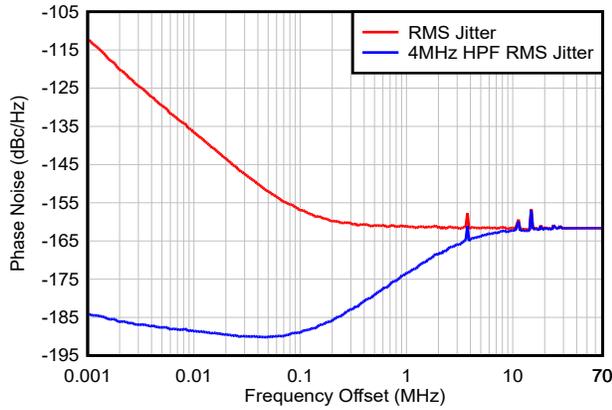


图 9-2. 156.25MHz LVDS , 25°C , 3.3V , 47.3fs RMS 抖动以及 39.2fs 4MHz HPF RMS 抖动 (12kHz 至 20MHz)

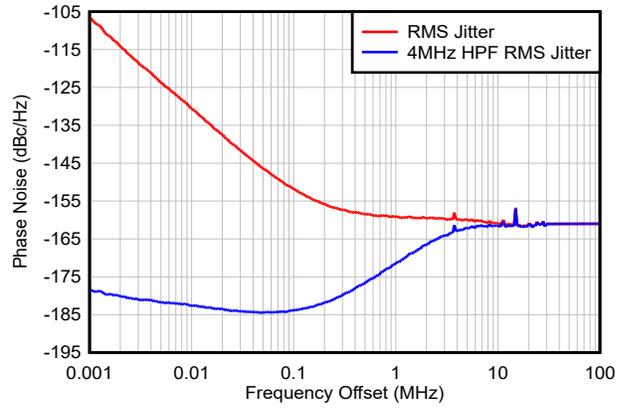


图 9-3. 312.5MHz LVDS , 25°C , 3.3V , 38.7fs RMS 抖动以及 29.3fs 4MHz HPF RMS 抖动 (12kHz 至 20MHz)

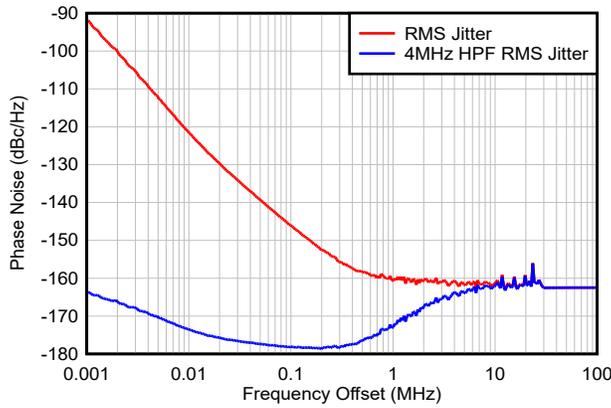


图 9-4. 625MHz LVDS , 25°C , 3.3V , 19.3fs RMS 抖动以及 11.3fs 4MHz HPF RMS 抖动 (12kHz 至 20MHz)

9.2.4.2 AC-LVPECL 相位噪声曲线

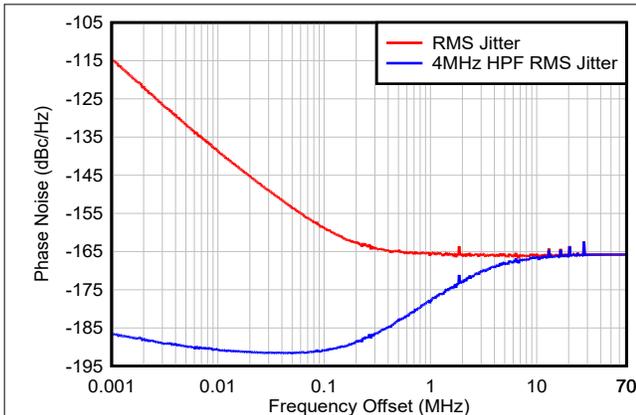


图 9-5. 156.25MHz , AC-LVPECL , 25°C , 3.3V , 38.5fs RMS 抖动以及 31.0fs 4MHz HPF RMS 抖动 (12kHz 至 20MHz)

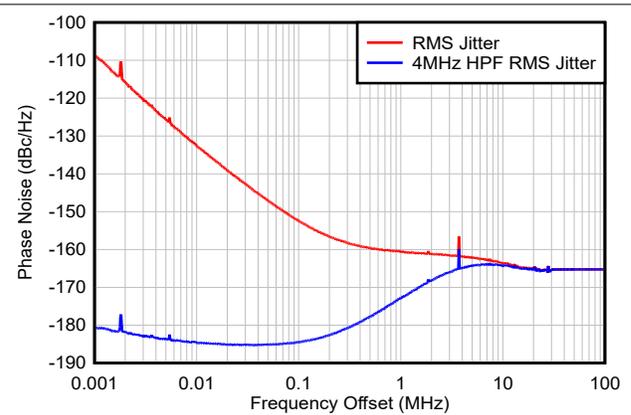


图 9-6. 312.5MHz AC-LVPECL , 25°C , 3.3V , 28.2fs RMS 抖动以及 19.7fs 4MHz HPF RMS 抖动 (12kHz 至 20MHz)

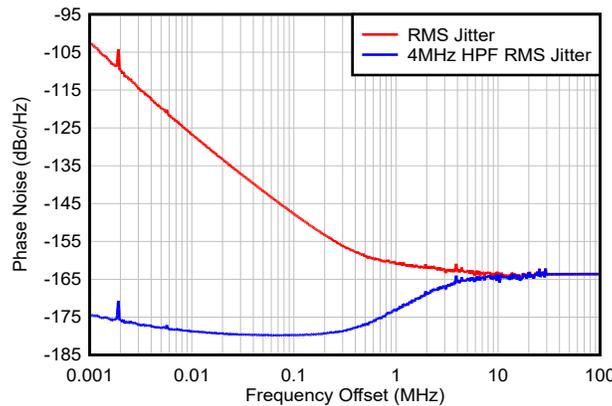


图 9-7. 625MHz AC-LVPECL , 25°C , 3.3V , 18.1fs RMS 抖动以及 9.6fs 4MHz HPF RMS 抖动 (12kHz 至 20MHz)

9.2.4.3 LP-HCSL 相位噪声曲线

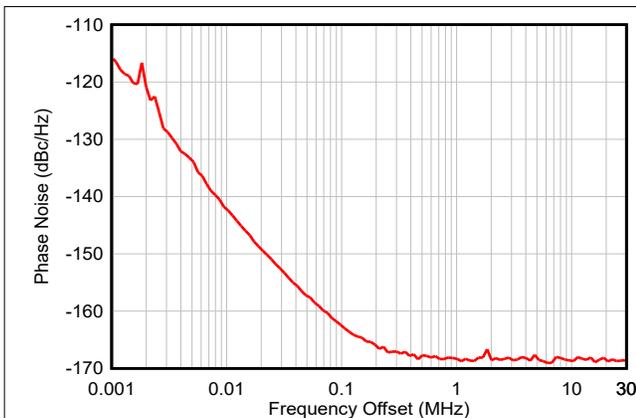


图 9-8. 100MHz LP-HCSL , 25°C , 3.3V , 54.4fs RMS 抖动 (12kHz 至 20MHz)

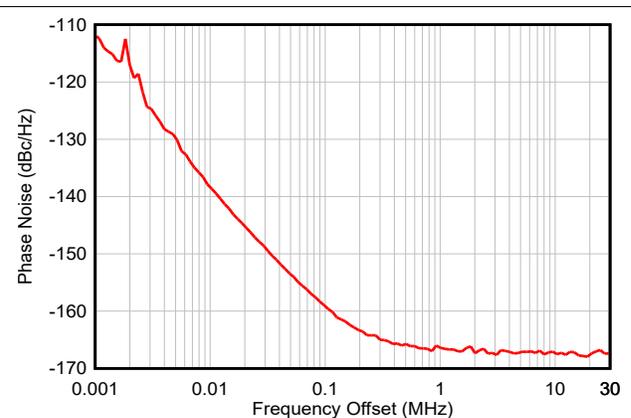


图 9-9. 156.25MHz LP-HCSL , 25°C , 3.3V , 38.3fs RMS 抖动 (12kHz 至 20MHz)

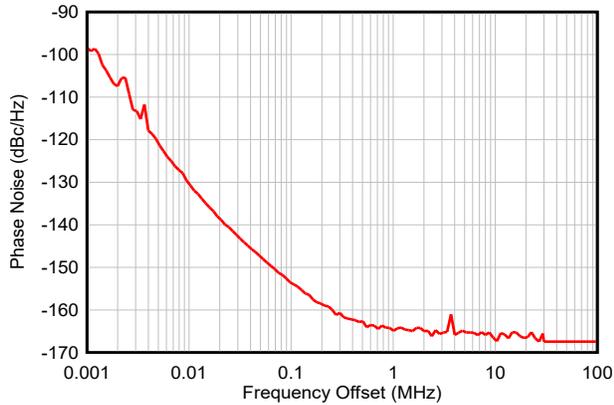


图 9-10. 312.5MHz LP-HCSL , 25°C , 3.3V , 27.1fs
RMS 抖动 (12kHz 至 20MHz)

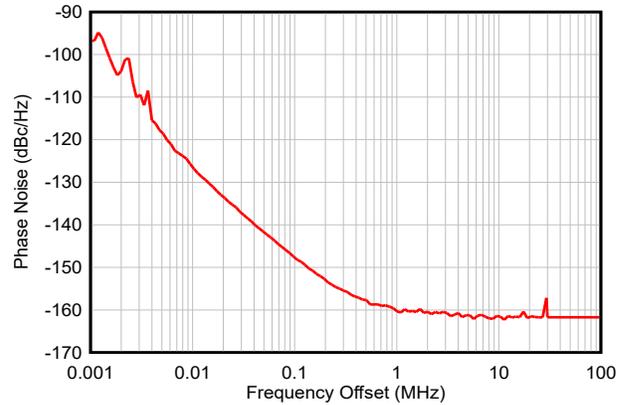


图 9-11. 625MHz LP-HCSL , 25°C , 3.3V , 22.9fs
RMS 抖动 (12kHz 至 20MHz)

9.3 使用 LMK6Bx 替换竞品振荡器

9.3.1 使用 LMK6Bx 替换 LVPECL 振荡器

在交流耦合应用中，如需使用 LMK6Bx 替换 LVPECL 振荡器，

1. 接收器必须具备 $100\ \Omega$ 内部终端（若无，则需在外部添加）。
2. 使用 LMK6Bx AC-LVPECL 输出类型。
3. 移除如 图 9-12 所示的发射极电阻。

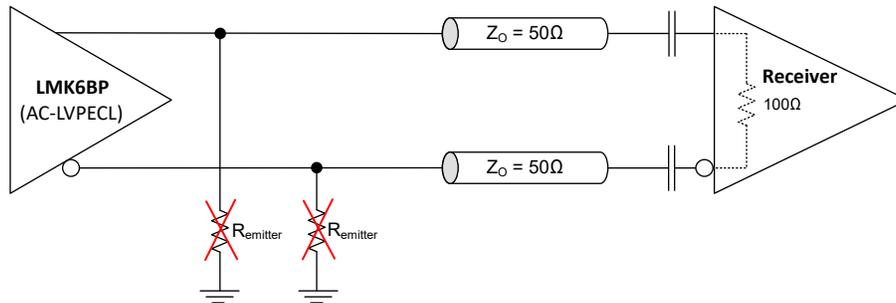


图 9-12. 使用 LMK6Bx 替换 LVPECL 振荡器

9.3.2 使用 LMK6Bx 替换 HCSL 振荡器

如需使用 LMK6Bx 替换 HCSL 振荡器，请遵循以下步骤：

1. 使用 LMK6Bx 的 LP-HCSL 输出类型。
2. 移除如 图 9-13 所示的任何对地 $50\ \Omega$ 电阻。
3. 将任何串联电阻替换为 $0\ \Omega$ 电阻，如 图 9-13 所示。

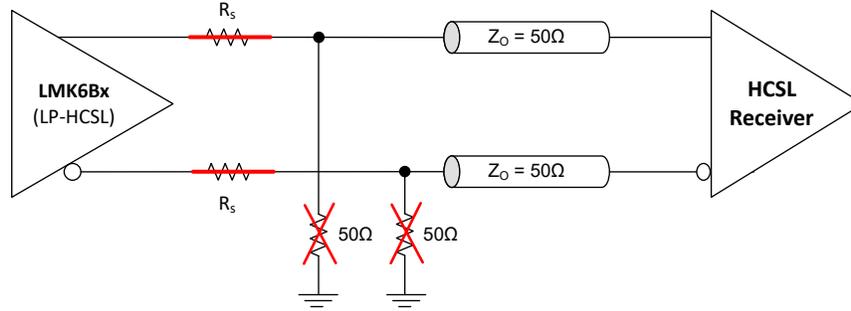


图 9-13. 使用 LMK6Bx 替换 HCSL 振荡器

9.4 电源相关建议

为实现 LMK6Bx 的上佳电气性能，TI 建议在器件电源旁路网络上使用 0.1μF 和 1μF 的电容器。将这些电容器放置在尽可能靠近电源引脚的位置。TI 还建议使用元件侧安装电源旁路电容器，并采用 0201 封装的 0.1μF 电容器和 0603 封装的 1μF 电容器，以便于信号布线。使旁路电容器与器件电源之间的连接尽可能短。使用与接地平面的低阻抗连接将电容器的另一侧接地。

9.5 布局

9.5.1 布局指南

LMK6Bx 的工作频率最高可达 2500MHz。为优化振荡器性能，请务必遵循行业标准的高速布局指南，相关内容在“高速布局指南”中有详细说明。概括如下：

- 尽量减少可能产生天线效应并降低输出性能的长存根。
- 对差分输出布线进行阻抗匹配，使其达到 50 Ω 单端阻抗或 100 Ω 差分阻抗，以消除信号反射。
- 尽可能缩短输出布线的长度，并保持布线等长，以实现上佳性能。

节 9.5.1.1 阐述了如何通过确保良好的热学与电学性能来实现热可靠性。节 9.5.1.2 阐述了如何通过实施良好的回流焊温度曲线来维持整个系统的信号完整性。

9.5.1.1 提供热可靠性

LMK6Bx 是一款高性能器件。因此，请注意器件配置和印刷电路板 (PCB) 布局对功耗的影响。接地引脚必须通过三个或以上通孔连接到 PCB 的接地平面，以最大限度地提高封装的散热。

方程式 1 描述了 LMK6Bx 周围的 PCB 温度与结温之间的关系。

$$T_B = T_J - \Psi_{JB} \times P \quad (1)$$

其中

- T_B : LMK6Bx 周围的 PCB 温度
- T_J : LMK6Bx 的结温
- Ψ_{JB} : LMK6Bx 的结至板热阻参数 (请参阅 节 6 部分中的热信息表了解相关信息)
- P : LMK6Bx 的片上功率耗散

9.5.1.2 建议的回流焊曲线

TI 建议遵循焊锡膏供应商提供的建议，以优化助焊剂活性，并在 J-STD-20 指南范围内达到合金的适当熔化温度。在处理 LMK6Bx 时，尽量使用最低的峰值温度，同时也要低于 MSL 标签上列出的元件峰值温度额定值。确切的温度曲线取决于多个因素，包括 MSL 标签上额定的最高峰值温度、电路板厚度、PCB 材料类型、PCB 几何形状、元件位置、尺寸、PCB 内的密度、焊料制造商建议的曲线以及 SMT 组装操作确认的回流设备能力。

9.5.2 布局示例

图 9-14 至 图 9-18 展示了 LMK6BEVM 评估模块 (EVM) 上所采用的印刷电路板 (PCB) 布局示例。

ADVANCE INFORMATION

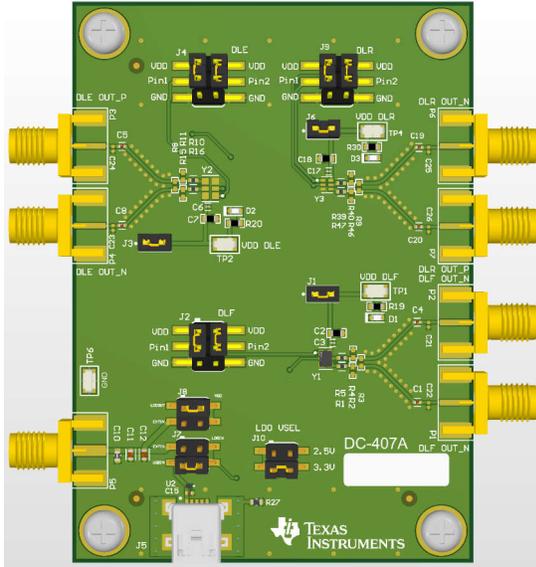


图 9-14. LMK6BEVM 的 PCB 布局示例

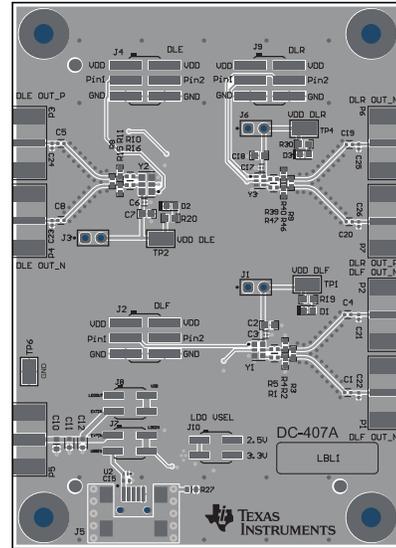


图 9-15. LMK6BEVM 的 PCB 布局示例 - 顶层

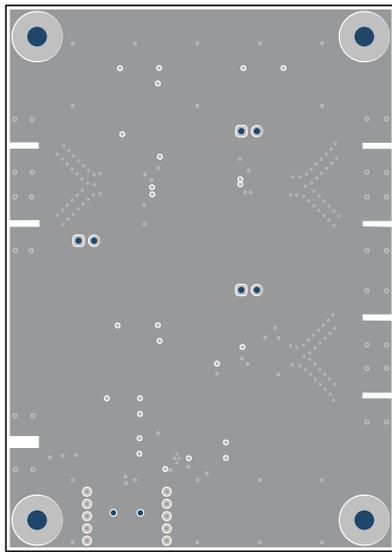


图 9-16. LMK6BEVM 的 PCB 布局示例 - 地层

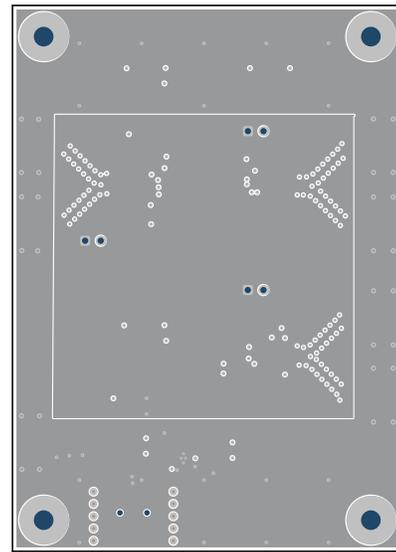


图 9-17. LMK6BEVM 的 PCB 布局示例 - 电源层

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 文档支持

10.1.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI), [LMK6BEVM 用户指南](#)
- 德州仪器 (TI), [LMK6B：以卓越的超低抖动 BAW 振荡器革新光模块性能](#), 应用手册
- 德州仪器 (TI), [使用 LMK6Bx 为 TI 时钟缓冲器提供时钟](#), 应用手册
- 德州仪器 (TI), [独立 BAW 振荡器相对于石英振荡器的优势](#), 应用手册

10.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
March 2026	*	初始发行版

12 机械、封装和可订购信息

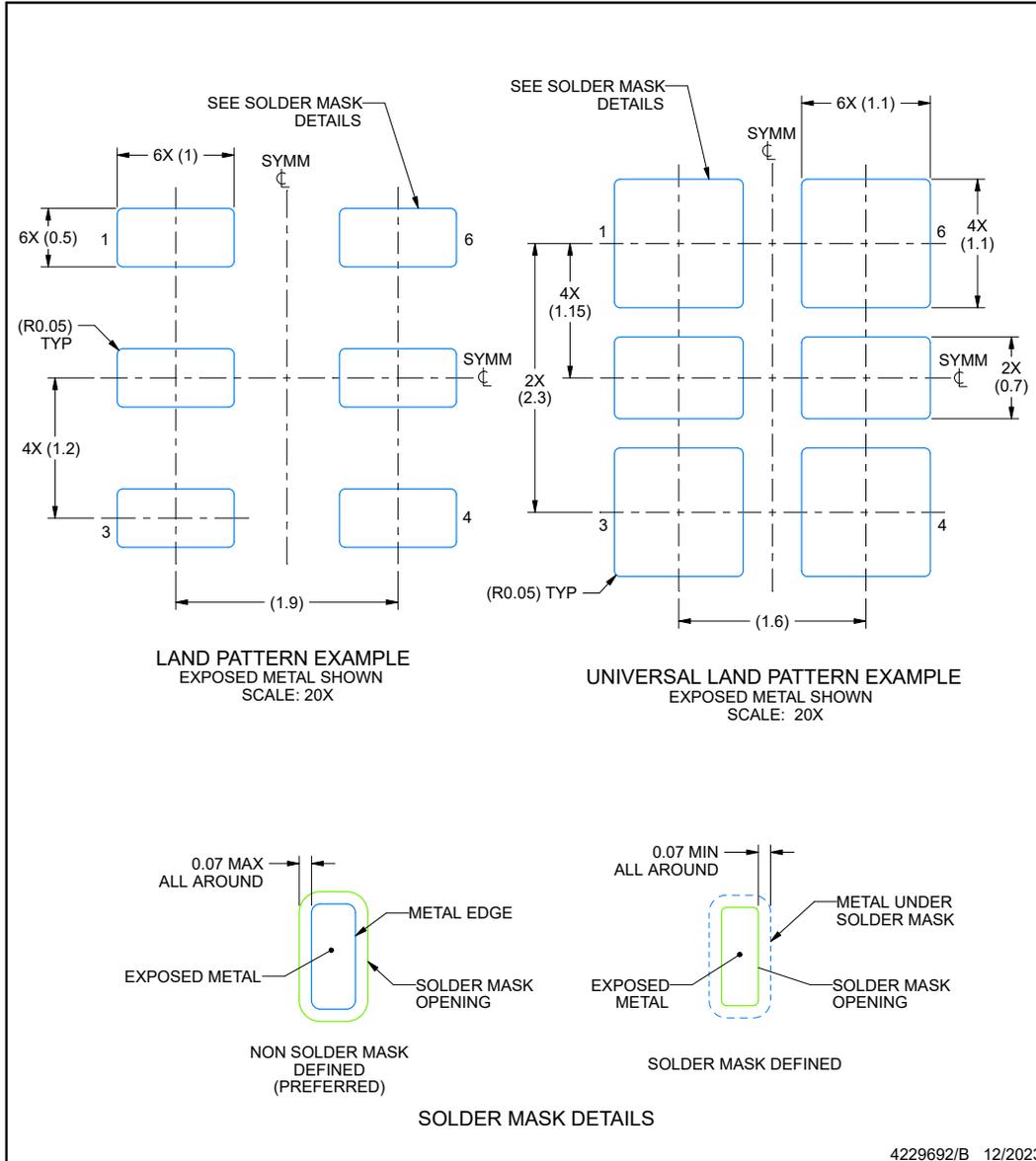
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

EXAMPLE BOARD LAYOUT

DLE0006B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

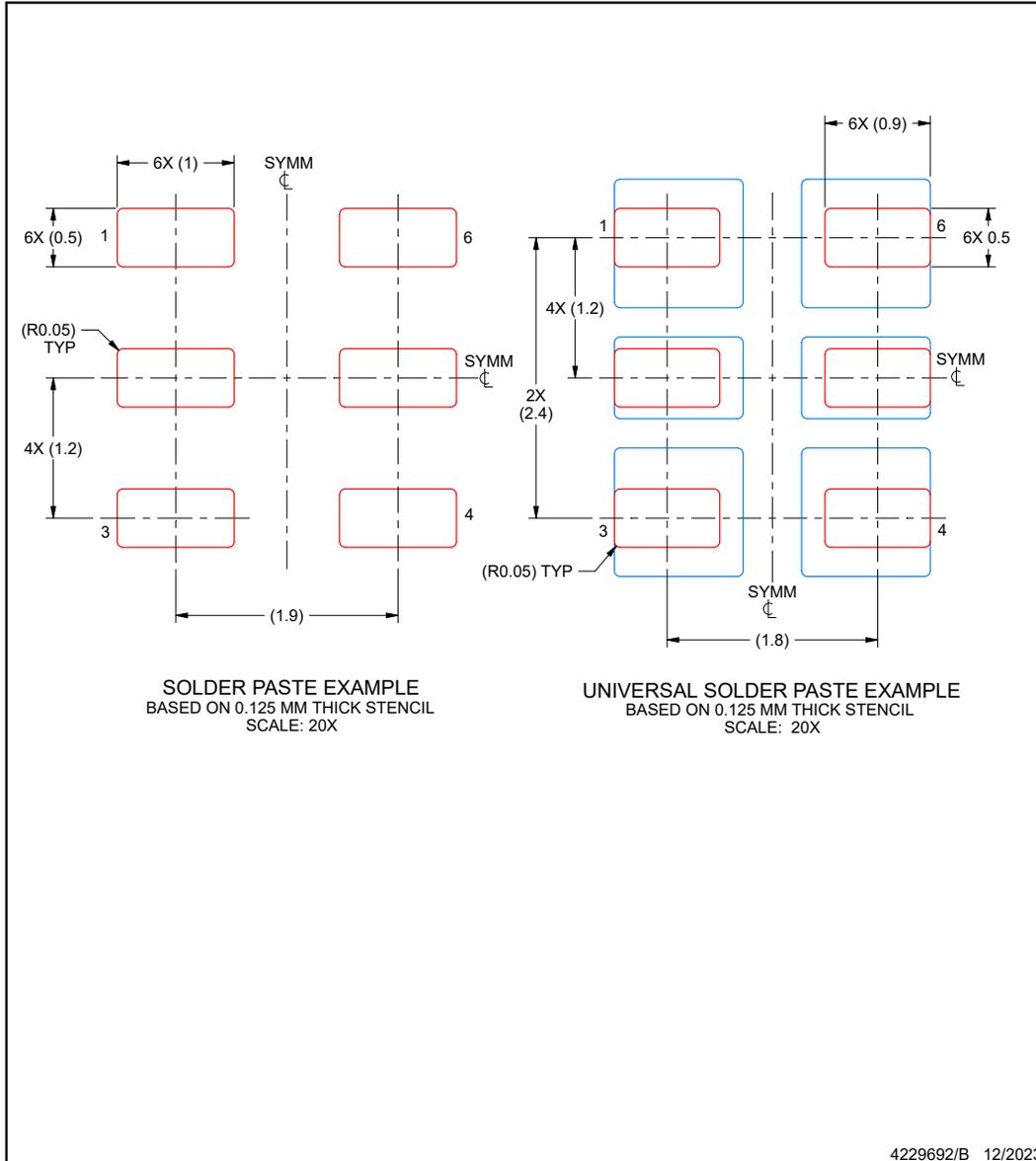
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DLE0006B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

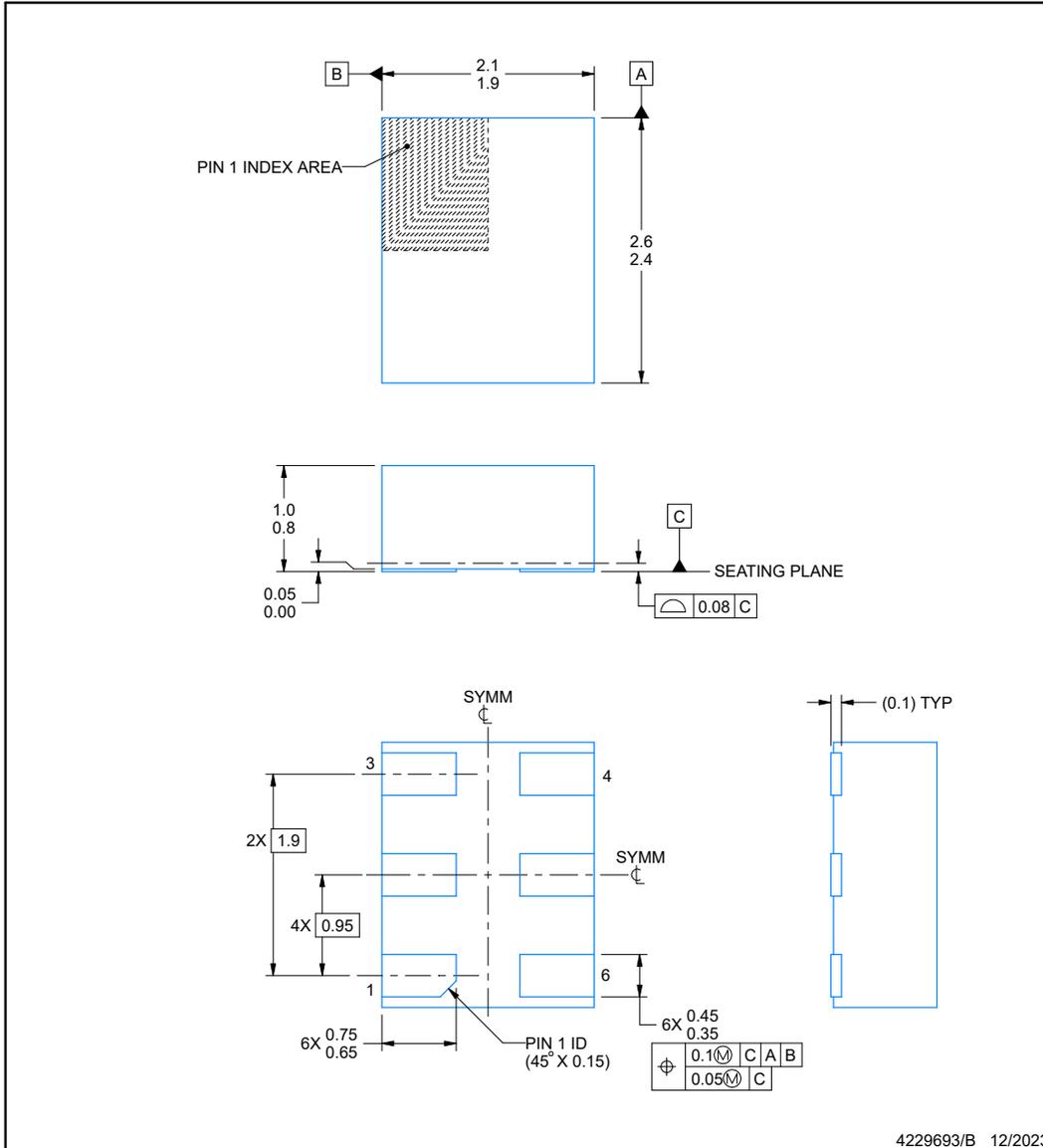
DLF0006B



PACKAGE OUTLINE

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

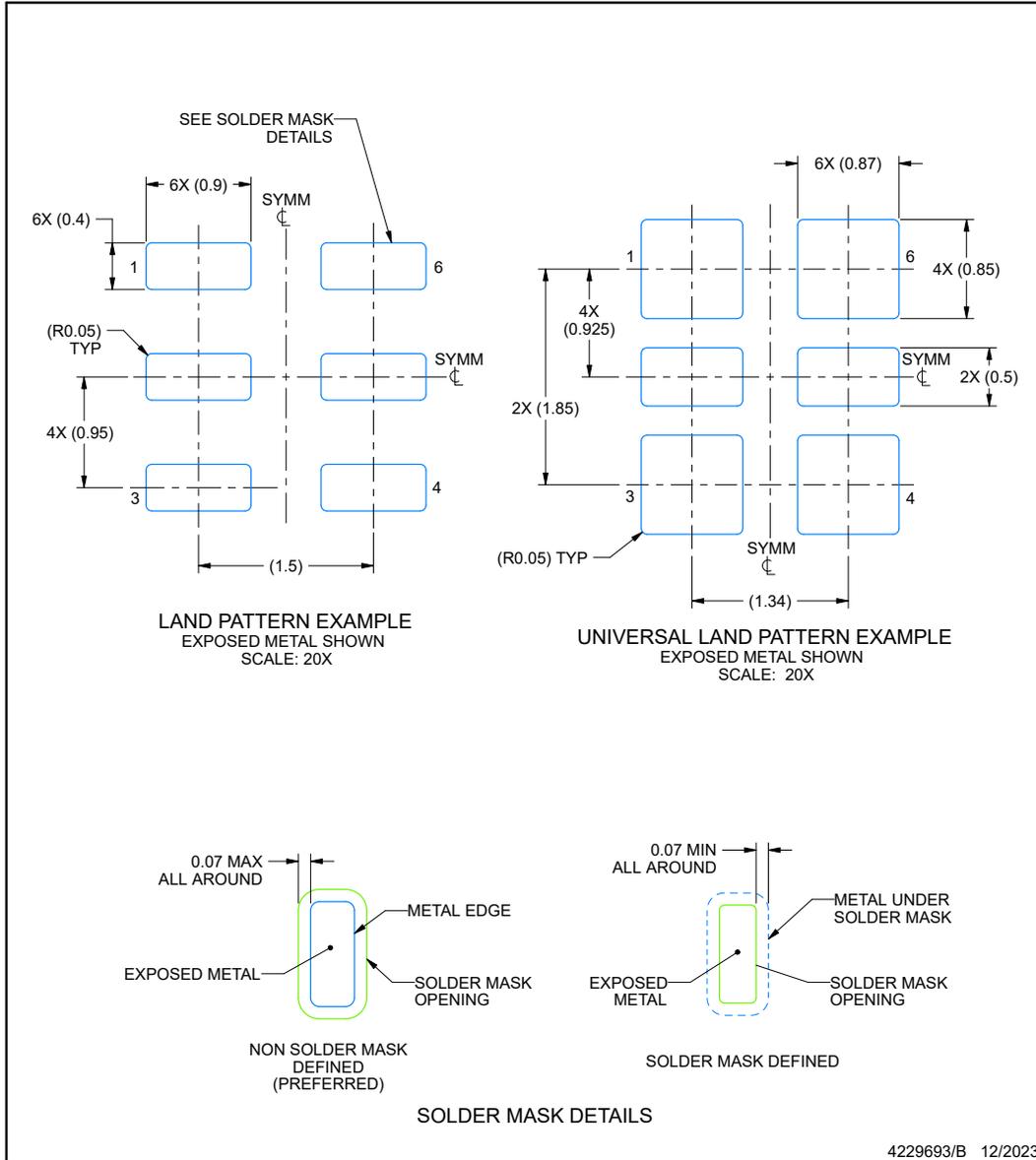
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

DLF0006B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

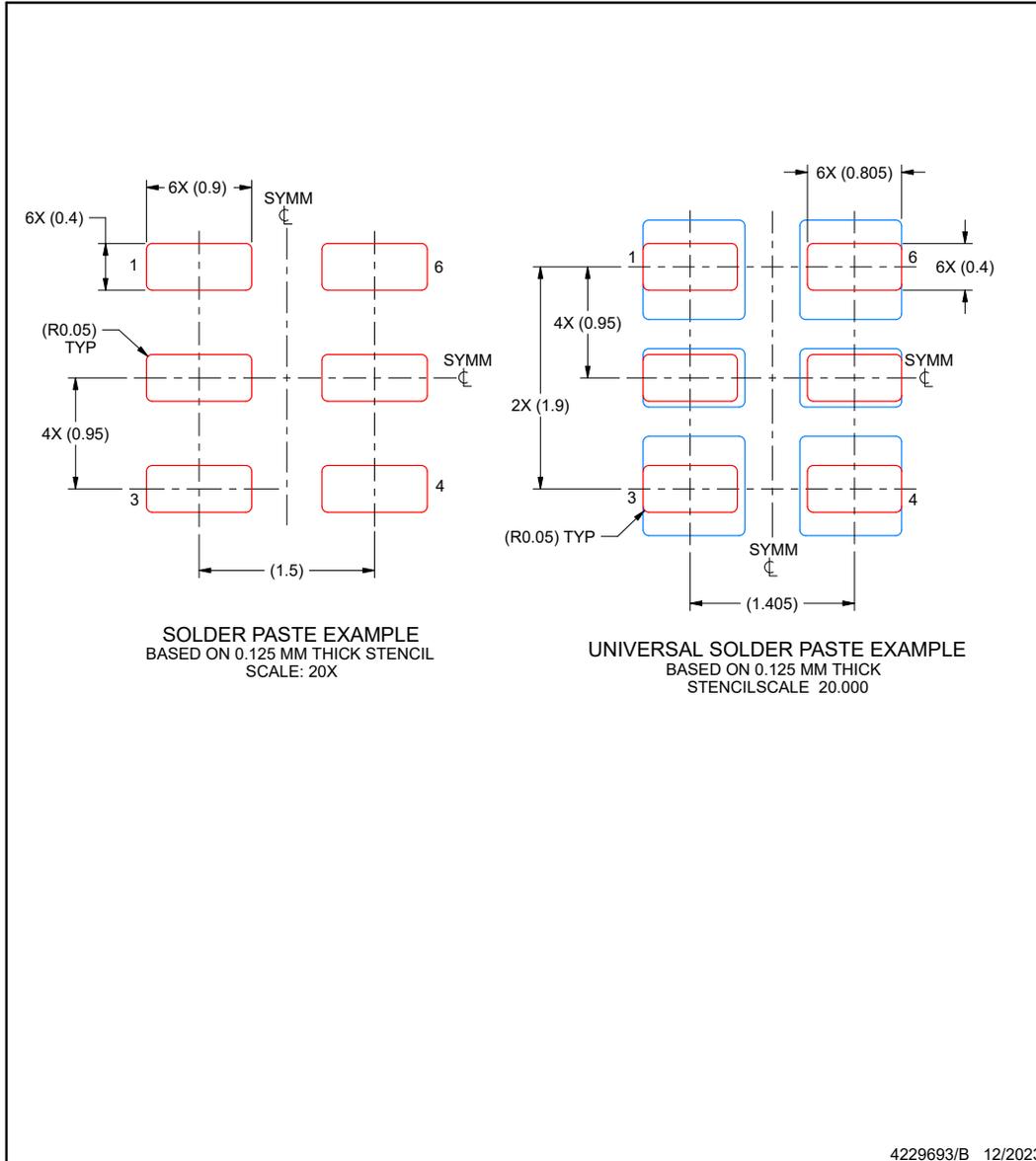
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DLF0006B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

ADVANCE INFORMATION

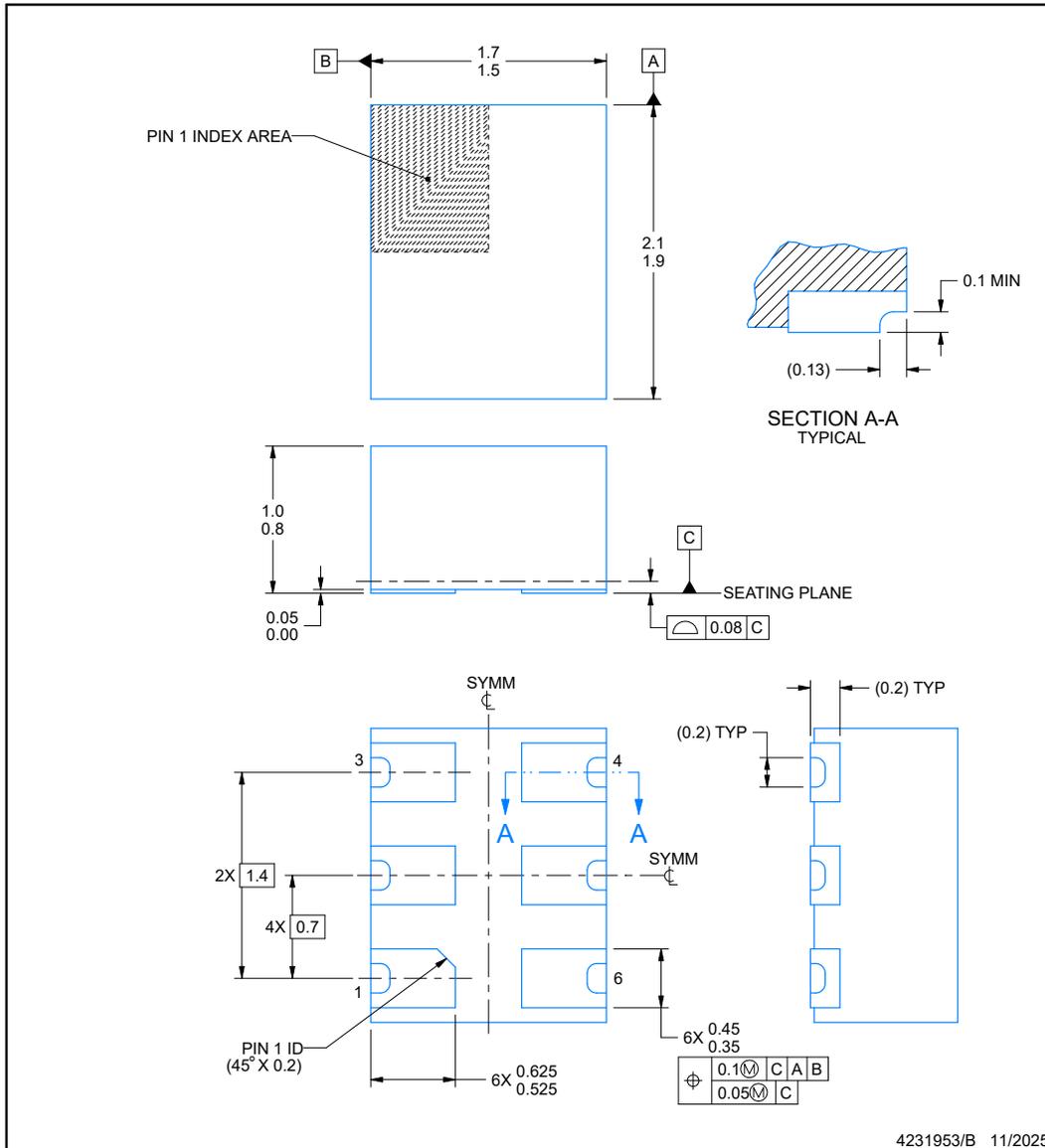


DLR0006B

PACKAGE OUTLINE

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

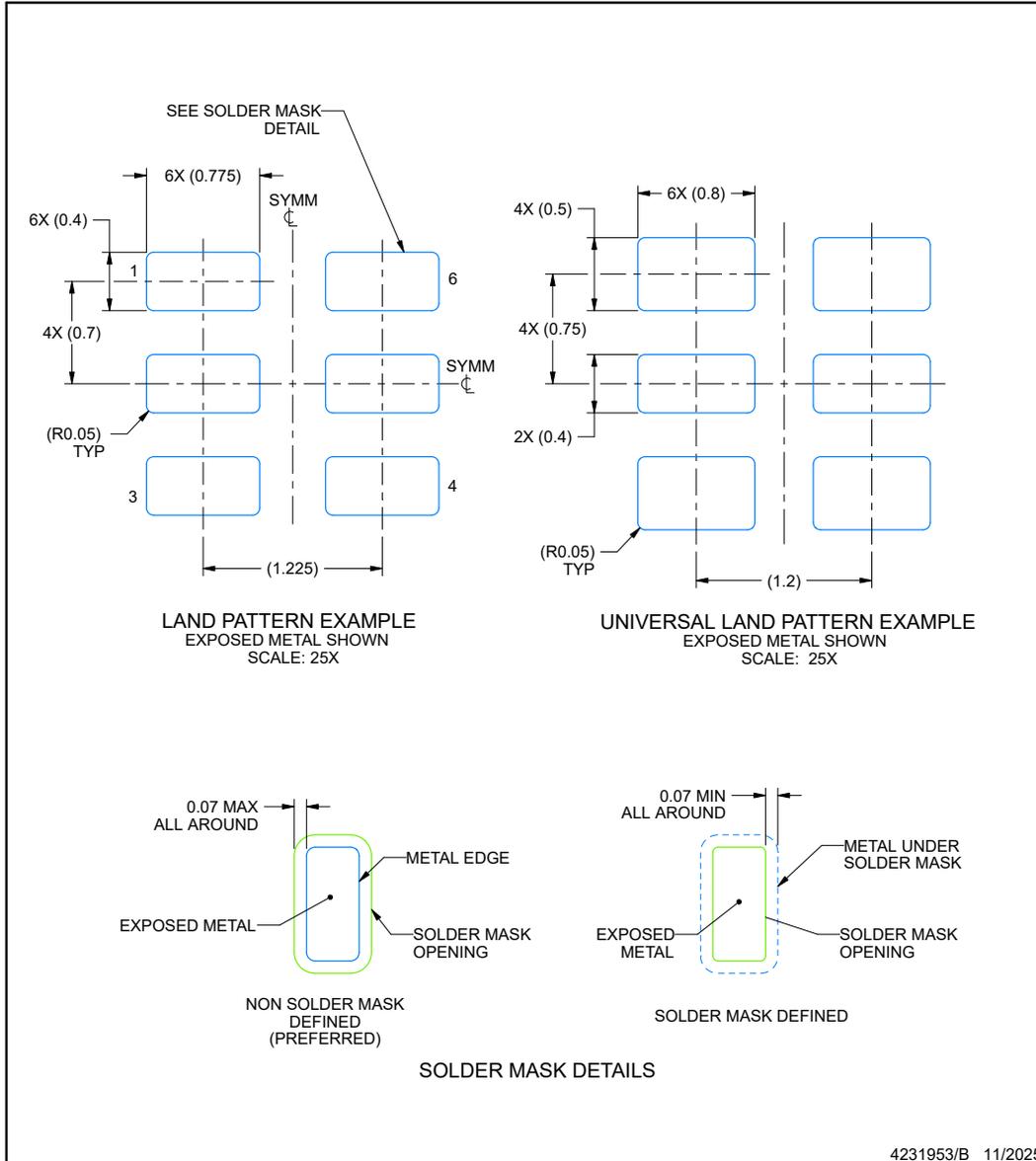
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

DLR0006B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES: (continued)

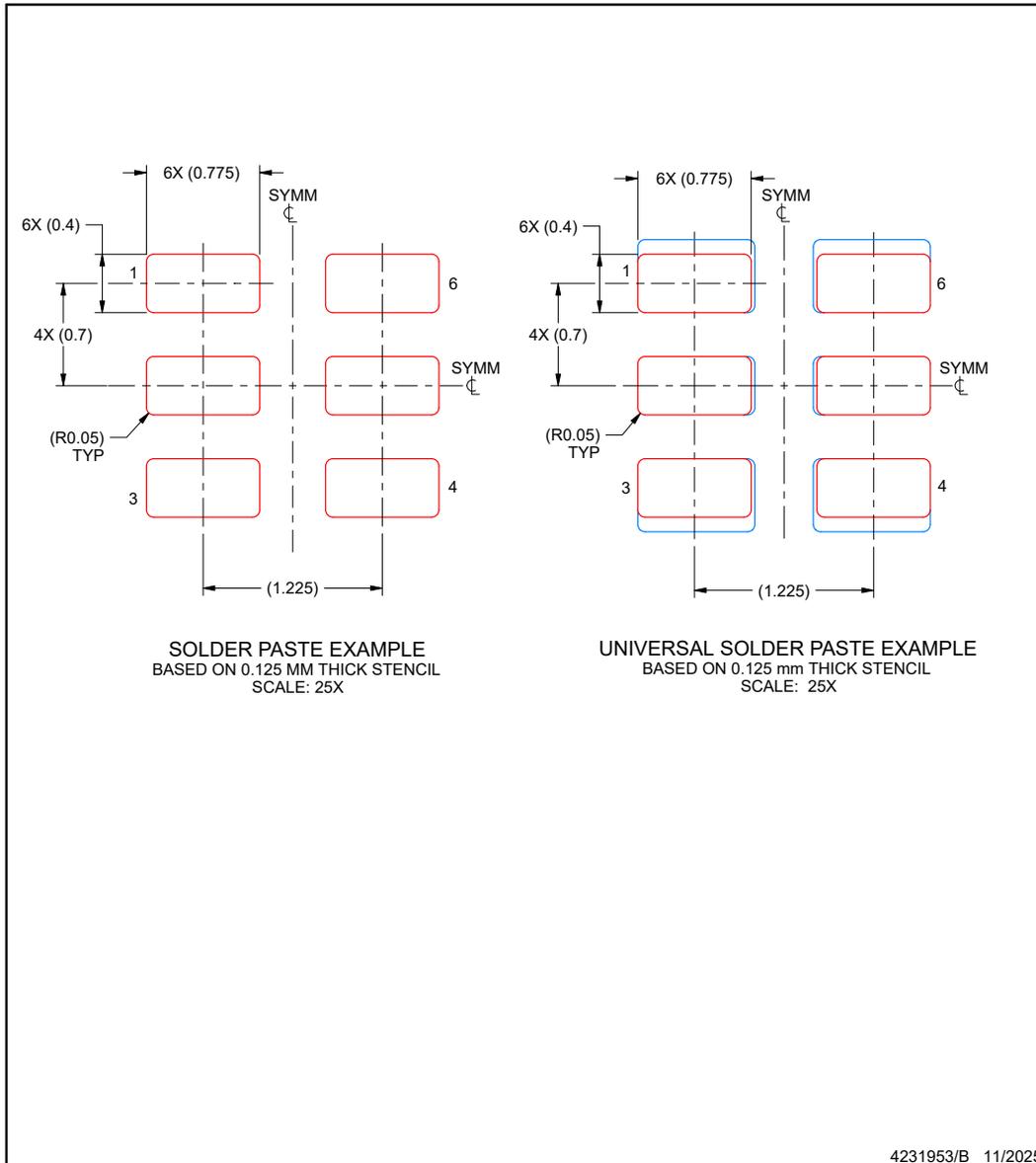
4. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DLR0006B

VSON - 1 mm max height

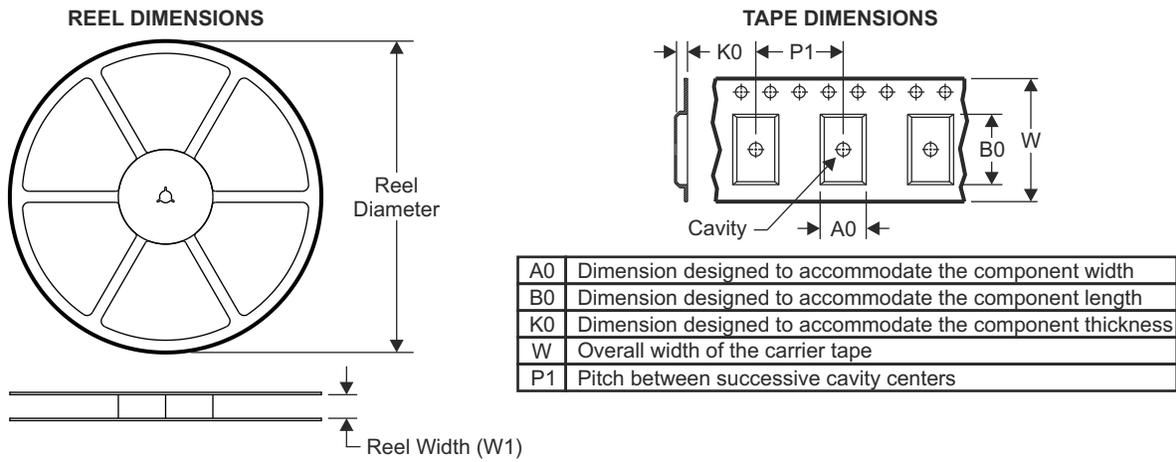
PLASTIC SMALL OUTLINE - NO LEAD



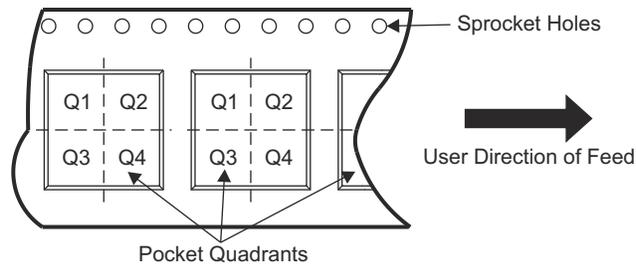
NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

12.2 卷带包装信息



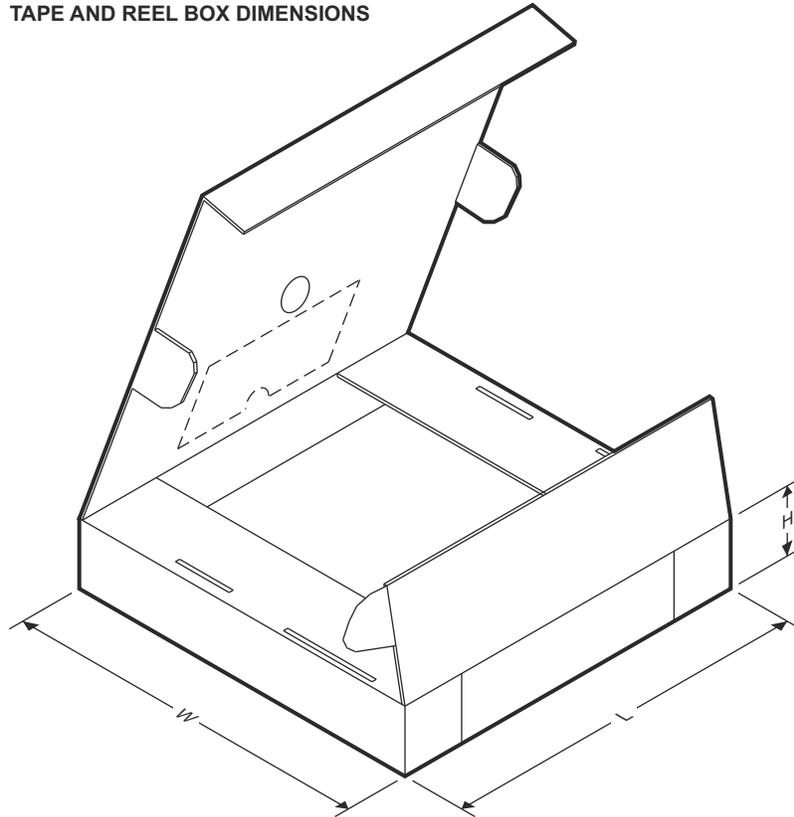
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PLMK6BPK62500FDLR	VSON	DLR	6	3000	180	8.4	1.85	2.3	1.16	4	8	Q1

ADVANCE INFORMATION

TAPE AND REEL BOX DIMENSIONS



ADVANCE INFORMATION

器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PLMK6BPK62500FDLRR	VSON	DLR	6	3000	182	182	20

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PLMK6BPK62500FDLRR	Active	Preproduction	VSON (DLR) 6	3000 LARGE T&R	-	Call TI	Call TI	-40 to 105	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月