

LM5192-Q1 带 I²C 的 80V 汽车级高效率 CC-CV 降压控制器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 器件温度等级 1：-40°C 至 +125°C 环境温度范围
- 带 I²C 的同步 CC-CV 降压控制器
 - 宽输入电压范围：4.5V 至 80V
 - 符合 LV148/ISO21780 要求
 - 1% 精度、可编程的 V_{OUT}，范围为 1V (3.3V) 至 24V (48V)，步长为 10mV (20mV)
 - 3% 精度，I_{LIM(avg)} 可编程范围为 0.5A 至 7.5A (步长为 50mA) (8mΩ R_{SENSE}) 或 2A 至 30A (步长为 200mA) (2mΩ R_{SENSE})
 - 输出压摆率：0.5mV/μs 至 40mV/μs
 - 可调节的电缆压降补偿
 - 输出有源放电
- 与 TPS2674x-Q1 USB PD 控制器兼容
- 专为满足低 EMI 要求而设计
 - 有助于符合 CISPR 25 5 级标准
 - ±8% 双随机展频
 - 可编程的 f_{SW}：200kHz 至 2.2MHz
 - 可编程的 PFM 或 FPWM 工作模式
- 可编程的保护功能
 - UV/OV (PG) 警告：±5% 或 ±10%
 - OVP 警告、故障：5% 至 36%，步长为 1%
 - 内部断续模式过流保护
 - 使能、中断和热关断
- 用于监测输出电流的 IMON 引脚
- 具有可湿性侧面的 3.5mm × 4.5mm QFN-19 封装

2 应用

- 汽车电子系统
- 信息娱乐系统与仪表组
- 48V 汽车 USB 充电
- 汽车照明

3 说明

LM5192-Q1 是一款具有恒流恒压 (CC-CV) 调节功能和 I²C 接口的 80V 高效率同步降压控制器。

电流模式控制架构，搭配 30ns 典型最短导通时间，可在高频下实现高转换比，同时提供快速瞬态响应以及出色的负载和线路调整。高精度的 CC-CV 操作还可实现恒流模式与恒压模式之间的无缝转换。I²C 接口支持以 10mV 或 20mV 的步长编程设置输出电压，以 50mA 或 200mA 的步长编程设置平均输出电流限制，以及编程设置输出电压压摆率、开关频率、软启动压摆率、运行模式、电流环路补偿、输出有源放电强度和电缆压降补偿增益。

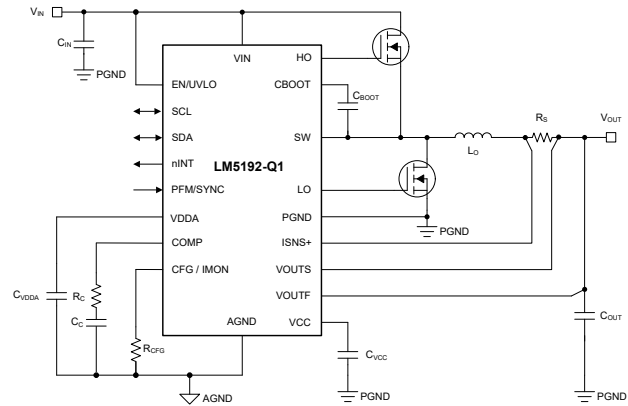
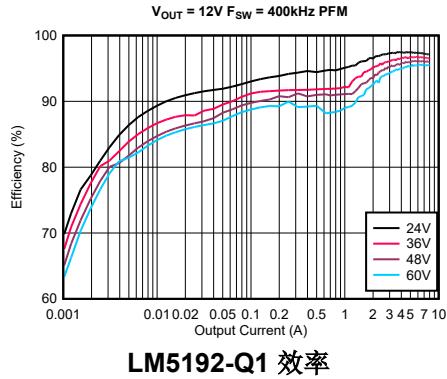
LM5192-Q1 还具有一系列安全功能，包括具有可编程阈值的欠压和过压保护、具有可编程断续模式的过流保护，以及热关断。

LM5192-Q1 的其他特性包括可在轻负载条件下降低电流消耗的可编程二极管仿真、用于故障报告和输出监控的开漏 nINT 标志、精密使能输入、单调启动至预偏置负载、集成双输入 (VIN 与 VOUTF) VCC 电源稳压器，以及为外部负载 (如配套的 USB PD 控制器) 供电的超大 VDDA 稳压器。



LM5192-Q1

ZHDS169 – APRIL 2026



典型应用电路

LM5192-Q1 具有多种特性，可轻松满足 CISPR 25 发射要求。首先，对称引脚排列不仅提供了输入电容器的绝佳布置，更能实现超低的功率回路寄生电感有效值，从而降低开关损耗，并提升高输入电压和高开关频率下的 EMI 性能。可通过引脚选择的开关节点转换率控制功能进一步降低高频率下的发射强度。高达 2.2MHz 的可通过电阻器调节的开关频率可同步至外部时钟源，以消除噪声敏感应用中的拍频。最后，LM5192-Q1 具有可通过引脚选择的 $\pm 5\%$ 或 $\pm 10\%$ 双随机展频 (DRSS)，可通过三角调制与假随机调制的组合显著降低峰值发射，同时保持超低的输出电压纹波。

LM5192-Q1 控制器采用 3.5mm × 4.5mm 热优化 19 引脚 QFN 封装。PGND 裸片连接焊盘面积较大，提高了热性能和板级可靠性 (BLR)。同时还具有可润湿侧翼引脚，便于在制造期间进行光学检测。19 引脚 QFN 封装具有可用电流、使用寿命可靠性和成本优势，适用于需要高功率密度的应用。宽输入电压范围、低静态电流消耗、高温运行、逐周期电流限制、低 EMI 特征和小设计尺寸可为需要增强稳健性和耐用性的应用提供出色的负载点稳压器设计。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LM5192-Q1	RGY (VQFN, 19)	4.5mm × 3.5mm

(1) 有关更多信息，请参阅 [机械、封装和可订购信息](#)。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

内容

1 特性	1	8 LM5192-Q1 寄存器	24
2 应用	1	9 应用和实施	37
3 说明	1	9.1 应用信息.....	37
4 相关产品	4	9.2 典型应用.....	43
5 引脚配置和功能	5	9.3 电源相关建议.....	49
6 规格	7	9.4 布局.....	49
6.1 绝对最大额定值.....	7	10 器件和文档支持	53
6.2 ESD Ratings.....	7	10.1 器件支持.....	53
6.3 建议运行条件.....	7	10.2 文档支持.....	53
6.4 热性能信息.....	8	10.3 接收文档更新通知.....	54
6.5 电气特性.....	8	10.4 支持资源.....	54
6.6 串行控制总线的时序要求.....	11	10.5 商标.....	54
7 详细说明	12	10.6 静电放电警告.....	54
7.1 概述.....	12	10.7 术语表.....	54
7.2 功能方框图.....	13	11 修订历史记录	54
7.3 特性说明.....	14	12 机械、封装和可订购信息	54
7.4 器件功能模式.....	23	12.1 卷带包装信息.....	55

4 相关产品

器件选项	V _{IN} (最大值)	V _{OUT} (最大值)	I _{OUT} (最大值)	I _{LIM(avg)} (最大值)
LM25192-Q1	42V	24V	5A (R _S = 8mΩ)	7.5A
			20A (R _S = 2mΩ)	30A
LM5192-Q1	80V	48V	5A (R _S = 8mΩ)	7.5A
			20A (R _S = 2mΩ)	30A
LM5192	80V	48V	5A (R _S = 8mΩ)	7.5A
			20A (R _S = 2mΩ)	30A

5 引脚配置和功能

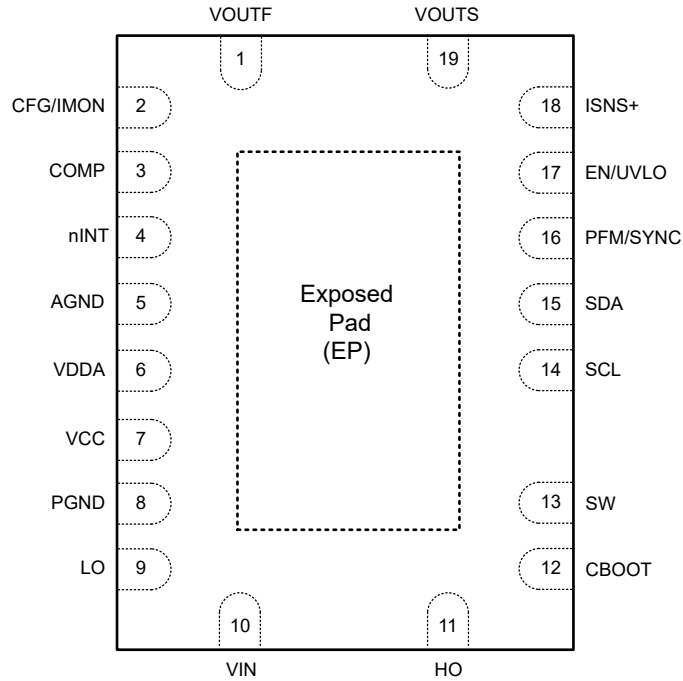


图 5-1. RGY 19 引脚 VQFN (顶视图)

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	VOUTF	P	输出电压放电引脚和 VCC 偏置稳压器输入。将 VOUTF 引脚连接到相应输出电容器的输出侧。
2	CFG/IMON	I	配置和输出电流监测引脚。将一个电阻器接地以设置 I ² C 地址并启用或禁用 IMON 功能和恒流调节。
3	COMP	O	外部补偿引脚。此引脚是跨导放大器的输出。在 COMP 引脚和 AGND 之间连接补偿网络。
4	nINT	O	中断引脚。此引脚是一个集电极开路输出，在状态寄存器发生变化时会切换为低电平。
5	AGND	G	模拟地引脚。内部电压基准和模拟电路的接地回路。
6	VDDA	P	内部模拟偏置稳压器输出引脚。在 VDDA 和 AGND 之间连接一个 22 μF 陶瓷去耦电容器，尽可能靠近这些引脚放置。
7	VCC	P	VCC 辅助电源引脚。在 VCC 和 PGND 之间连接一个 4.7 μF 陶瓷电容器，尽可能靠近这些引脚放置。
8	PGND	G	控制器电源地引脚。连接到系统地。
9	LO	O	低侧功率 MOSFET 栅极驱动器输出。
10	VIN	P	VCC 稳压器的控制器输入引脚。连接到输入电源和输入滤波器电容器。从 VIN 引脚到输入电容器的路径必须尽可能短。
11	HO	O	高侧功率 MOSFET 栅极驱动器输出。
12	CBOOT	P	用于自举栅极驱动的高侧驱动器电源。在 CBOOT 和 SW 引脚之间连接一个 47nF 自举电容器。
13	SW	P	开关节点引脚和高侧栅极驱动器回路。将一个 47nF 自举电容器连接到 CBOOT 和 SW 引脚之间，即连接到高侧 MOSFET 的源极端子和低侧 MOSFET 的漏极端子。
14	SCL	I/O	I ² C 时钟引脚。
15	SDA	I/O	I ² C 数据引脚。
16	PFM/SYNC	I	PFM/FPWM 模式选择和同步输入引脚。将 PFM/SYNC 引脚连接到 VDDA 以启用二极管仿真模式。将 PFM/SYNC 引脚连接到 AGND 会在轻载条件下以持续导通强制 PWM (FPWM) 模式运行。PFM/SYNC 引脚还可以用作同步输入，以将内部振荡器与外部时钟同步。

表 5-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
编号	名称		
17	EN/UVLO	I	使能/欠压锁定引脚。将该引脚驱动为高电平或低电平，以将器件置于就绪模式。在就绪模式下，I ² C 接口可用，并且可以通过设置 OPERATION 寄存器中的 CONTROLLER_EN 位来启用控制器。如果不需要 EN/UVLO 功能，则将此引脚连接到 VIN。连接一个外部电阻分压器网络以设置 UVLO 阈值。
18	ISNS+	I	电流检测放大器输入。使用低电流开尔文连接将 ISNS+ 引脚连接到外部电流检测电阻器的电感器侧。
19	VOUTS	I	输出电压感测和电流检测放大器输入。将 VOUTS 引脚连接到相应电流检测电阻器的输出侧。
—	EP	—	外露散热焊盘使用多个过孔连接到系统地。

(1) P = 电源, G = 地, I = 输入, O = 输出。

6 规格

6.1 绝对最大额定值

在建议的工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN 到 PGND	-0.3	87.5	V
输入电压	SW 到 PGND	-0.3	87.5	V
输入电压	SW 到 PGND, 瞬态 < 20ns	-5	90	V
输入电压	EN/UVLO 至 PGND	-0.3	87.5	V
输入电压	VOUTF、VOUTS、ISNS+ 至 PGND	-0.3	55	V
输入电压	VOUTS 至 ISNS+	-0.3	0.3	V
输入电压	VDDA、SDA、SCL、nINT、CONFIG、PFM/SYNC、COMP 至 AGND	-0.3	6.5	V
输入电压	PGND 至 AGND	-0.3	0.3	V
输出电压	CBOOT 到 SW, 瞬态 < 20ns	-2		V
输出电压	CBOOT 至 SW	-0.3	10	V
输出电压	VCC 到 AGND	-0.3	10	V
输出电压	HO 到 SW	-0.3	V _{CBOOT} + 0.3	V
输出电压	HO 到 SW, 瞬态 < 20ns	-5		V
输出电压	LO 到 PGND	-0.3	V _{VCC} + 0.3	V
输出电压	LO 到 PGND, 瞬态 < 20ns	-1.5		V
工作结温, T _J	工作结温, T _J	-55	150	°C
贮存温度, T _{stg}	贮存温度, T _{stg}	-40	150	°C

(1) 超出绝对最大额定值范围操作可能会导致器件永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD Ratings

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011 标准	±750	
		其他引脚	±750	

(1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作结温范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{IN}	输入电源电压范围	4.5		80	V
V _{OUT}	输出电压范围 (10mV 步长)	1		24	V
V _{OUT}	输出电压范围 (20mV 步长)	3.3		48	V
	VIN, EN/UVLO, SW 至 PGND	VIN, EN/UVLO, SW 至 PGND		80	V
	SDA, SCL, PFM/SYNC, nINT 至 AGND	SDA, SCL, PFM/SYNC, nINT 至 AGND		5.25	V
	VOUTF、VOUTS、ISNS+ 至 PGND	VOUTF、VOUTS、ISNS+ 至 PGND		48	V
	PGND 至 AGND			0.3	V
T _J	工作结温	-40		150	°C

6.4 热性能信息

热指标 ⁽¹⁾		LM5192-Q1	单位
		RGY (VQFN)	
		19 引脚	
$R_{\theta JA}$	结至环境热阻	44.8	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	40.1	°C/W
$R_{\theta JB}$	结至电路板热阻	21.1	°C/W
ψ_{JT}	结至顶部特征参数	0.9	°C/W
ψ_{JB}	结至电路板特征参数	21.0	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	6.0	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用手册。

6.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
电源 (VIN)						
I_{Q-SD}	V_{IN} 关断电流	非开关, $V_{IN} = 48\text{V}$, $V_{EN} = 0\text{V}$, $V_{FB} = V_{REF} + 50\text{mV}$		4.7	11	μA
I_{Q-SBY}	V_{IN} 待机电流 ⁽¹⁾	非开关, $V_{IN} = 48\text{V}$, $0.5\text{V} \leq V_{EN} \leq 1\text{V}$		310		μA
$I_{Q-READY}$	V_{IN} 就绪电流 ⁽¹⁾	非开关, $V_{IN} = 48\text{V}$, $V_{EN} \geq 1\text{V}$		1.4		mA
$I_{Q-SLEEP}$	V_{IN} 睡眠电流, 5V 输出, 空载	$V_{IN} = 48\text{V}$, $V_{EN} = 5\text{V}$, $V_{OUTF} = V_{VOUTS} = 5\text{V}$, 空载, 非开关, $V_{PFM/SYNCIN} = 5\text{V}$		85	100	μA
使能 (EN/UVLO)						
V_{SBY-TH}	关断至待机阈值电压	$V_{EN/UVLO}$ 上升		0.55		V
V_{EN-TH}	使能电压上升阈值	$V_{EN/UVLO}$ 上升	0.93	1.0	1.07	V
内部 LDO (VCC)						
V_{VCC1}	VCC 稳压电压	$I_{VCC} = 50\text{mA}$	4.5	5	5.5	V
V_{VCC2}	VCC 稳压电压	$I_{VCC} = 50\text{mA}$	7.5	8	8.5	V
$V_{VCC(DO1)}$	V_{IN} 至 VCC 压降电压	$V_{IN} = 5\text{V}$, $I_{VCC} = 50\text{mA}$		130		mV
$V_{VCC(DO2)}$	BIAS 至 VCC 压降电压	$V_{VOUTF} = 5\text{V}$, $I_{VCC} = 50\text{mA}$		110		mV
$I_{VCC(LIM)}$	VCC 电流限制	$V_{CC} = 4\text{V}$	80	220	367	mA
内部 LDO (VDDA)						
V_{VDDA}	VDDA 稳压电压	$I_{VDD} = 5\text{mA}$	4.75	5	5.25	V
$V_{VDDA(DO)}$	VCC 至 VDDA 压降电压	$V_{IN} = 5\text{V}$, $I_{VDD} = 30\text{mA}$		125		mV
$I_{VDDA-CL}$	VDDA 电流限制	$V_{DDA} = 4.5\text{V}$	36	50	67	mA
外部偏置 (VOUTF)						
$V_{BIAS-TH}$	V_{IN} 至 V_{VOUTF} 切换上升阈值		4.85	4.9	4.967	V
$V_{BIAS-HYS}$	V_{IN} 至 V_{VOUTF} 切换迟滞			140		mV
有源放电 (VOUTF)						
$I_{DISCHARGE}$	输出放电电流	$0xD2[2:1] = 01b$		24		mA
		$0xD2[2:1] = 10b$		48		mA
		$0xD2[2:1] = 11b$		72		mA
输出电压 (VOUTS)						
$V_{OUT(MIN)}$	最小输出电压设定值 - 10mV 步长	$0xD1[7] = 0b$, $0x21 = 0x64h$	0.98	1	1.02	V
$V_{OUT(MIN)}$	最小输出电压设定值 - 20mV 步长	$0xD1[7] = 1b$, $0x21 = 0xA5h$	3.267	3.3	3.333	V
$V_{OUT(DEFAULT)}$	默认输出电压设定值	$0xD1[7] = 1b$, $0x21 = 0xFAh$	4.95	5.0	5.05	V
$V_{OUT(MAX)}$	最大输出电压设定值	$0xD1[7] = 1b$, $0x21 = 0x960h$	23.76	24	24.24	V

6.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$V_{OUT(MAX)}$	最大输出电压设定值 - 10mV 步长	0xD1[7] = 0b, 0x21 = 0x960h	23.76	24	24.24	V
$V_{OUT(MAX)}$	最大输出电压设定值 - 20mV 步长	0xD1[7] = 1b, 0x21 = 0x960h	47.52	48	48.48	V
误差放大器 (COMP)						
$g_{m-EXTERNAL}$	EA 跨导外部补偿		700	1000		μS
脉冲频率调制 (PFM/SYNC)						
$V_{IL-SYNC}$	PFM/SYNC 输入阈值低电平		0.8			V
$V_{IH-SYNC}$	PFM/SYNC 输入阈值高电平				1.17	V
Δf_{SYNC}	同步频率范围		-20		20	%
$t_{SYNC-ON-MIN}$	外部同步信号的最小正脉冲宽度				25	ns
$t_{SYNC-OFF-MIN}$	外部同步信号的最小负脉冲宽度				250	ns
开关频率 (SW)						
f_{SW1}	开关频率 1	0xD1[4:3] = 00b	180	200	225	kHz
f_{SW2}	开关频率 2	0xD1[4:3] = 01b	360	400	444	kHz
f_{SW3}	开关频率 3	0xD1[4:3] = 10b	540	600	660	kHz
f_{SW4}	开关频率 4	0xD1[4:3] = 11b	1.98	2.2	2.42	MHz
t_{ON-MIN}	最短导通时间 ⁽¹⁾			25		ns
$t_{OFF-MIN}$	最短关断时间			80	126	ns
双随机展频 (DRSS)						
Δf_{SS}	调制范围			10		%
f_m	调制频率	0xD1[5] = 0b		10		kHz
电源正常						
V_{PG-UV}	电源正常 UV 跳变电平	相对于设定的 V_{OUT} 下降, 0xD9[3] = 0b	93.5	95	96.5	%
		相对于设定的 V_{OUT} 下降, 0xD9[3] = 1b	88.5	90	91.5	%
V_{PG-OV}	电源正常 OV 跳变电平	相对于设定的 V_{OUT} 上升, 0xD9[3] = 0b	103.2	105	106.8	%
		相对于设定的 V_{OUT} 上升, 0xD9[3] = 1b	108.5	110	111.5	%
$V_{PG-UV-HYST}$	电源正常 UV 迟滞	相对于稳压输出下降		1.1		%
$V_{PG-OV-HYST}$	电源正常 OV 迟滞	相对于稳压输出上升		1.1		%
$t_{PG-DEGLITCH}$	电源正常状态抗尖峰脉冲滤波器时间	V_{OUT} 下降或上升		30		μs
过压保护 (nINT)						
V_{OVP}	过压保护	相对于设定的 V_{OUT} 上升, 0xD5 = 60h		105		%
V_{OVP}	过压保护	相对于设定的 V_{OUT} 上升, 0xD5 = 7Fh		136		%
V_{OVP_HYST}	过压保护迟滞	相对于设定的 V_{OUT} 上升		2		%
V_{OL_nINT}	nINT 低电压	集电极开路, $I_{nFAULT} = 2\text{mA}$			0.4	V
启动 (软启动)						
SR_{SS}	内部软启动压摆率	0xD2[0] = 0b		4		V/ms
		0xD2[0] = 1b		2		V/ms
内部断续模式						
$t_{HIC-DLY}$	断续模式激活延迟	$V_{ISNS+} - V_{VOUT} > 60\text{mV}$		512		周期
$t_{HIC-DURATION}$	断续模式故障持续时间	$V_{ISNS+} - V_{VOUT} > 60\text{mV}$		16384		周期
高侧栅极驱动器 (HO)						
$V_{HO-HIGH}$	HO 高电平状态输出电压	$I_{HO} = -100\text{mA}$, $V_{HO-HIGH} = V_{CBOOT} - V_{HO}$		370		mV
V_{HO-LOW}	HO 低电平状态输出电压	$I_{HO} = 100\text{mA}$		75		mV
$V_{HO-RISE}$	HO 上升时间 (10% 至 90%)	$C_{LOAD} = 2.7\text{nF}$		27		ns
$V_{HO-FALL}$	HO 下降时间 (90% 至 10%)	$C_{LOAD} = 2.7\text{nF}$		8		ns
低侧栅极驱动器 (LO)						

6.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。典型值在 $T_J = 25^{\circ}\text{C}$ 和 $V_{IN} = 24\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$V_{LO-HIGH}$	LO 高电平状态输出电压	$I_{LO} = -100\text{mA}$		340		mV
V_{LO-LOW}	LO 低电平状态输出电压	$I_{LO} = 100\text{mA}$		75		mV
$V_{LO-RISE}$	LO 上升时间 (10% 至 90%)	$C_{LOAD} = 2.7\text{nF}$		20		ns
$V_{LO-FALL}$	LO 下降时间 (90% 至 10%)	$C_{LOAD} = 2.7\text{nF}$		8		ns
自适应死区时间控制						
t_{DEAD1}	从 HO 关断至 LO 导通死区时间			25		ns
t_{DEAD2}	从 LO 关断至 HO 导通死区时间			15		ns
过流保护 (OCP)						
V_{CS-TH}	CS 电压阈值	在 ISNS+ 与 VOULTS 之间测得	54	60	66	mV
$t_{DELAY-CS}$	CS 到输出延迟			85		ns
A_{CS}	CS 放大器增益 ⁽¹⁾			10		V/V
$I_{BIAS-CS}$	CS 放大器输入偏置电流 ⁽¹⁾			0.3		μA
$V_{CS-TH-NEG}$	CS 负向电压阈值			30		mV
平均输出电流限制						
$I_{LIM(MIN)}$	最小恒流设定值	$R_{SENSE} = 2\text{m}\Omega$, $0xD0 = 0Ah$		2		A
$I_{LIM(MIN)}$	最小恒流设定值	$R_{SENSE} = 8\text{m}\Omega$, $0xD0 = 0Ah$		0.5		A
$I_{LIM(TYP)}$	最大恒流设定值	$R_{SENSE} = 2\text{m}\Omega$, $0xD0 = 64h$, $T_J = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$	19.2	20	20.8	A
$I_{LIM(TYP)}$	最大恒流设定值	$R_{SENSE} = 8\text{m}\Omega$, $0xD0 = 64h$, $T_J = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$	4.8	5	5.2	A
$I_{LIM(MAX)}$	最大恒流设定值	$R_{SENSE} = 2\text{m}\Omega$, $0xD0 = 96h$		30		A
$I_{LIM(MAX)}$	最大恒流设定值	$R_{SENSE} = 8\text{m}\Omega$, $0xD0 = 96h$		7.5		A
I_{LIM_STEP}	恒流步长	$R_{SENSE} = 2\text{m}\Omega$		200		mA
I_{LIM_STEP}	恒流步长	$R_{SENSE} = 8\text{m}\Omega$		50		mA
输出电流监测器 (IMON)						
A_{IMON}	I_{OUT} 监测从 V_{CS} 到 V_{OUT} 的放大器增益	$V_{CS} = 60\text{mV}$	24.6	25	25.4	V/V
V_{OFFSET}	I_{OUT} 监测放大器偏移电压	$V_{CS} = 0\text{mV}$	0.975	1	1.025	V
电缆压降补偿						
A_{CDC}	最大电缆压降补偿增益	$0xD8[5:0] = 3Fh$		62		V/V
A_{CDC_STEP}	电缆压降补偿增益步长			2		V/V
串行控制总线 (SCL、SDA)						
V_{IH}	输入高电平				2	V
V_{IL}	输入低电平		0.8			V
V_{HYST}	输入迟滞			320		mV
V_{OL}	输出低电平	$I_{OL} = 3\text{mA}$, 标准模式/快速模式	0		0.4	V
V_{OL}	输出低电平	$I_{OL} = 20\text{mA}$, 快速+ 模式	0		0.4	V
I_{IH}	输入高电流	引脚连接至 V_{I2C}	-10		10	μA
I_{IL}	输入低电流	引脚连接至 GND	-10		10	μA
C_{IN}	输入电容			5		pF
热关断 (TSD)						
T_{J-SD}	热关断阈值 ⁽¹⁾	温度上升		175		$^{\circ}\text{C}$
T_{J-HYS}	热关断迟滞 ⁽¹⁾			15		$^{\circ}\text{C}$

(1) 根据设计指定。未经生产测试。

6.6 串行控制总线的时序要求

在 I²C 电源和温度范围内 (除非另外说明)。

			最小值	典型值	最大值	单位
f _{SCL}	SCL 时钟频率	标准模式	> 0		100	kHz
		快速模式	> 0		400	kHz
		超快速模式	> 0		1	MHz
t _{LOW}	SCL 低电平时间	标准模式	4.7			μs
		快速模式	1.3			μs
		超快速模式	0.5			μs
t _{HIGH}	SCL 高电平周期	标准模式	4.0			μs
		快速模式	0.6			μs
		超快速模式	0.26			μs
t _{HD,STA}	启动或重复启动条件的保持时间	标准模式	4.0			μs
		快速模式	0.6			μs
		超快速模式	0.26			μs
t _{SU,STA}	启动或重复启动条件的建立时间	标准模式	4.7			μs
		快速模式	0.6			μs
		超快速模式	0.26			μs
t _{HD,DAT}	数据保持时间	标准模式	0			μs
		快速模式	0			μs
		超快速模式	0			μs
t _{SU,DAT}	数据设置时间	标准模式	250			ns
		快速模式	100			ns
		超快速模式	50			ns
t _{SU,STO}	STOP 条件的建立时间	标准模式	4.0			μs
		快速模式	0.6			μs
		超快速模式	0.26			μs
t _{BUF}	STOP 和 START 之间的总线空闲时间	标准模式	4.7			μs
		快速模式	1.3			μs
		超快速模式	0.5			μs
t _r	SCL 和 SDA 上升时间	标准模式			1000	ns
		快速模式			300	ns
		超快速模式			120	ns
t _f	SCL 和 SDA 下降时间	标准模式			300	ns
		快速模式			300	ns
		超快速模式			120	ns
C _b	每个总线的容性负载	标准模式			400	pF
		快速模式			400	pF
		超快速模式			550	pF
t _{VD,DAT}	数据有效时间	标准模式			3.45	μs
		快速模式			0.9	μs
		超快速模式			0.45	μs
t _{VD,ACK}	数据有效确认时间	标准模式			3.45	μs
		快速模式			0.9	μs
		超快速模式			0.45	μs
t _{SP}	输入滤波器	快速模式			50	ns
		超快速模式			50	ns

7 详细说明

7.1 概述

LM5192-Q1 是一款具有恒流恒压 (CC-CV) 调节功能和 I²C 接口的 80V 高效率同步降压控制器。

该控制器使用峰值电流模式控制架构，可实现简单环路补偿、快速瞬态响应和出色的负载和线路调节性能。高精度的 CC-CV 操作还可实现恒流模式与恒压模式之间的无缝转换。该器件具有集成式双输入 (VIN 和 VOUTF) VCC 电源稳压器和用于为配套 USB PD 控制器等外部负载供电的超大 VDDA 稳压器。I²C 接口支持以 10mV 或 20mV 的步长编程设置输出电压，以 50mA 或 200mA 的步长编程设置平均输出电流限制，以及编程设置输出电压摆率、开关频率、软启动压摆率、运行模式、电流环路补偿、输出有源放电强度和电缆压降补偿增益。

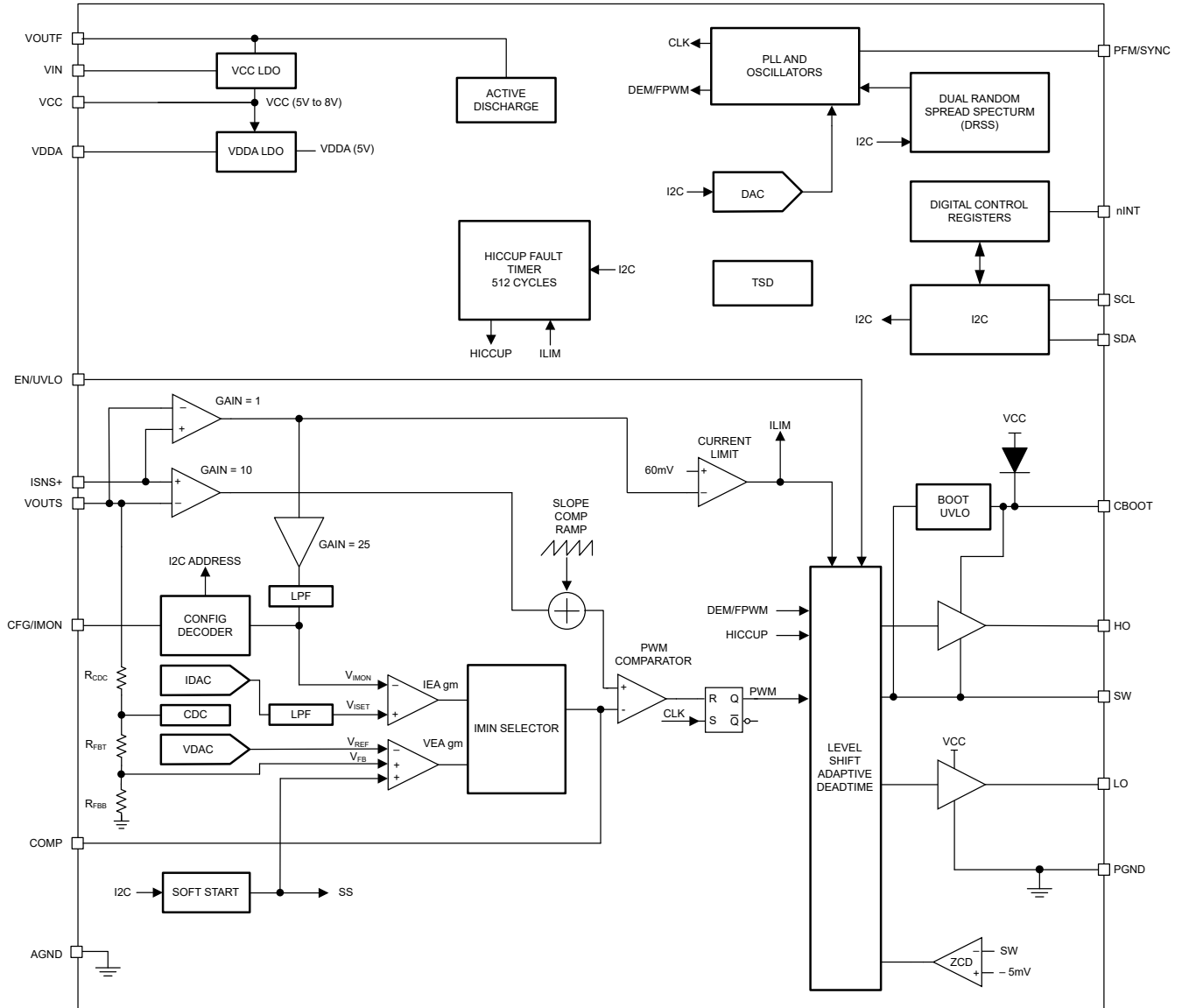
可将输出连接到 VOUTF 引脚，以在高输入电压应用中尽可能提高效率。可编程的二极管仿真功能支持非连续导通模式 (DCM) 运行，从而进一步提高轻负载条件下的效率并降低功率损耗。

LM5192-Q1 还具有一系列安全特性，包括具有可编程阈值的输出欠压和过压保护、具有可编程断续模式的过流保护、热关断、精密使能以及用于故障和状态报告的开漏 nINT 标志。

LM5192-Q1 集成了多项功能以简化符合各种 EMI 标准的要求，其中包括 CISPR 25 5 类标准，其定义汽车级 EMI 要求。双随机展频 (DRSS) 技术可降低峰值谐波 EMI 信号。

LM5192-Q1 采用 19 引脚 QFN 封装，带有外露的 PGND 焊盘，可最大限度地提高散热效果。

7.2 功能方框图



ADVANCE INFORMATION

7.3 特性说明

7.3.1 输入电压范围 (V_{IN})

LM5192-Q1 的输入电压工作范围为 4.5V 至 80V。该器件用于从 12V、24V 和 48V 汽车级电源轨进行降压转换。LM5192-Q1 使用内部 LDO 为栅极驱动和控制电路提供 5V 至 8V VCC 偏置电压轨和 5V VDDA 电压轨。

在高输入电压应用中，确保 V_{IN} 和 SW 引脚在线路或负载瞬态事件下不超过 87.5V 的绝对最大电压额定值。如果电压偏移超过这些引脚的绝对最大额定值，则可能会损坏 IC。遵循 PCB 电路板布局布线建议，并使用高质量输入旁路电容器来最大限度地减少电压过冲和振铃。

当 V_{IN} 接近 V_{OUT} 时，LM5192-Q1 会跳过 t_{OFF} 周期以允许控制器将占空比扩展至大约 99%。还可参阅 [输入电压范围 \(\$V_{IN}\$ \)](#)。

使用 [方程式 1](#) 来计算 LM5192-Q1 何时进入压降模式。

$$V_{IN} = V_{OUT} \times \left(\frac{t_p}{t_p - t_{OFF}} \right) \quad (1)$$

- t_p 是振荡器周期
- t_{OFF} 是最短关断时间

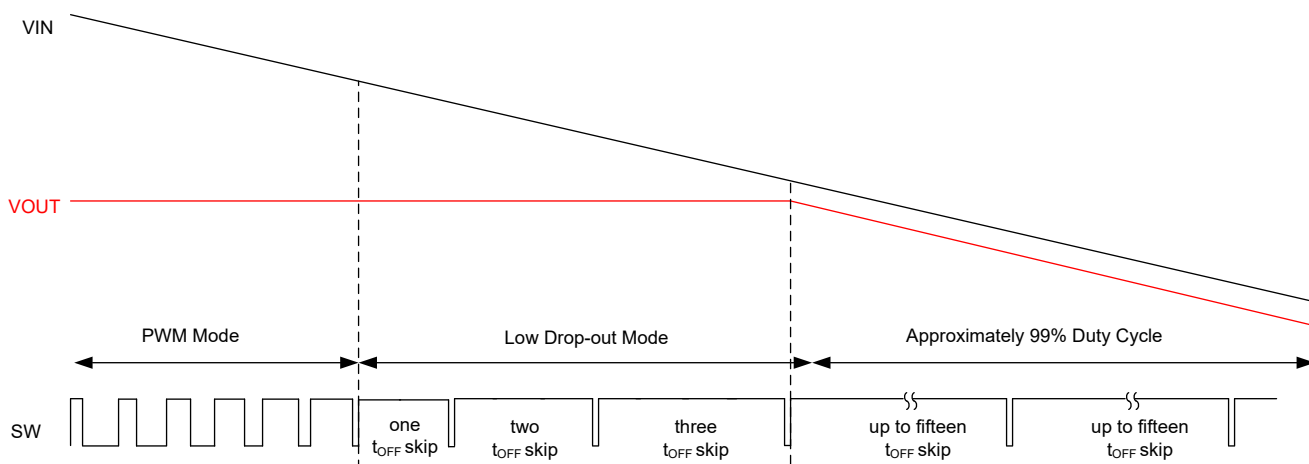


图 7-1. 压降模式运行

7.3.2 高压偏置电源稳压器 (V_{CC} 、 V_{DDA})

LM5192-Q1 包含一个内部高压 VCC 偏置稳压器，该稳压器为功率 MOSFET 的栅极驱动器提供辅助电源。输入电压引脚 (V_{IN}) 可直接连接至高达 80V 的输入电压源。但是，当输入电压低于 VCC 设定点电平时，VCC 电压会跟踪 V_{IN} 减去一个小压降。

当输出电压 $\leq 5V$ 时，VCC 偏置稳压器输出电压为 5V。当输出电压介于 5V 和 8V 之间时，VCC 偏置稳压器输出电压跟随输出电压。当输出电压 $\geq 8V$ 时，VCC 偏置稳压器输出电压为 8V。TI 建议在 VCC 引脚与 PGND 之间连接一个 4.7 μ F 电容器。

LM5192-Q1 还包含一个线性稳压器 VDDA，该稳压器使用 VCC 稳压器输出作为输入并生成 5V 输出。VDDA 为包括数字功能块在内的内部控制电路供电。VDDA 还可以为外部配套的 USB Type-C 控制器器件供电。使用一个 22 μ F 陶瓷电容器旁路 VDDA，以实现低噪声内部偏置电压轨。

7.3.3 使能 (EN)

使能引脚可以连接到高达 80V 的电压。如果 EN 引脚被拉至 0.55V 以下，LM5192-Q1 处于关断模式，来自 V_{IN} 的电流消耗 I_Q 为 2.2 μ A (典型值)。当使能电压为 0.55V $<$ EN $<$ 1V 时，LM5192-Q1 处于待机模式。在待机模式下，将启用 VCC 稳压器、加载默认寄存器和修整位、禁用数字功能块，同时器件不进行开关，且 I_Q 电流为

350 μ A (典型值)。当使能电压高于 1V 时, LM5192-Q1 在 100 μ s (典型值) 的使能到就绪延迟之后处于就绪模式。在就绪模式下, I²C 接口可用, 器件不进行开关, 且 I_Q 电流为 900 μ A (典型值)。OPERATION 寄存器中的 CONTROLLER_EN 位被设置后, LM5192-Q1 启动并进入工作模式。

7.3.4 开关频率

根据下表, 通过设置 MFG_DEVICE_CFG_D1 器件配置寄存器中的 FREQ 位对 LM5192-Q1 振荡器进行编程。

表 7-1. 开关频率选择

MFG_DEVICE_CFG_D1[4:3]	开关频率选择
0b00	200kHz
0b01	400kHz (默认值)
0b10	600kHz
0b110	2.2MHz

在较低的 V_{IN} 条件下, 当高侧 MOSFET 的导通时间超过编程设置的振荡器周期时, LM5192-Q1 会延长该通道的开关周期, 直到 PWM 锁存由超过控制器补偿电压的电流检测斜坡复位。在此类情况下, 各个振荡器会独立异步运行, 直到该通道可以在编程设置的频率下保持输出调节。

方程式 2 给出了发生这种情况的近似输入电压电平, 其中 t_{SW} 是开关周期, t_{OFF(min)} 是最短关断时间 60ns。

$$V_{IN(min)} = V_{OUT} \times \left(\frac{t_{SW}}{t_{SW} - t_{OFF(min)}} \right) \quad (2)$$

7.3.5 双随机展频 (DRSS)

LM5192-Q1 提供双随机展频 (DRSS) 功能, 可在宽频率范围内降低电源的 EMI。DRSS 功能将低频三角调制曲线与高频逐周期随机调制曲线相结合。低频三角调制提高了较低射频频带中的性能, 高频随机调制提高了较高射频频带中的性能。

展频通过将窄带信号转换为宽带信号, 以将能量分散在多个频率上。行业标准要求针对不同的频段采用不同的频谱分析仪分辨率带宽 (RBW) 设置。RBW 对展频性能有影响。例如, CISPR-25 要求 150kHz 至 30MHz 频段具有 9kHz 的 RBW。当频率大于 30MHz 时, 所需的 RBW 为 120kHz。DRSS 能够通过低频三角调制和高频逐周期随机调制, 同时提高高 RBW 和低 RBW 条件下的 EMI 性能, 如图 7-2 中所示。在低频段 (150kHz - 30MHz) 中, DRSS 功能可将传导发射降低多达 15dB μ V, 在高频段 (30MHz - 108MHz) 中可降低多达 5dB μ V。

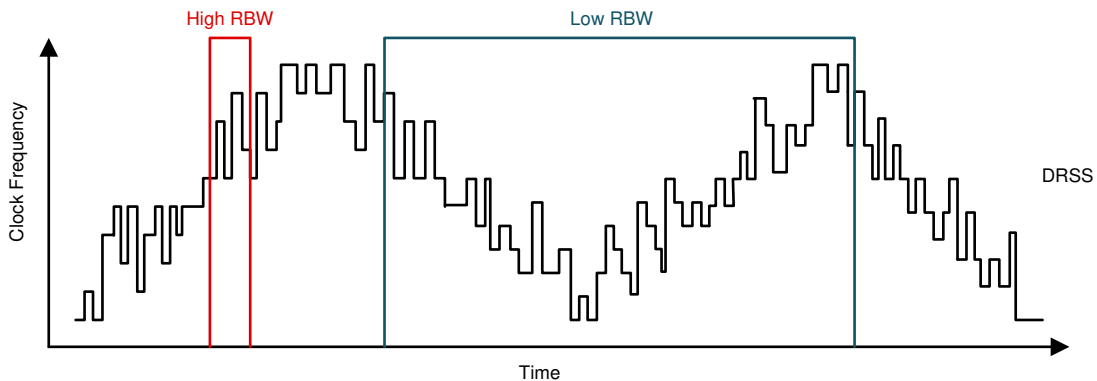


图 7-2. 双随机展频实现

可以通过设置 MFG_DEVICE_CFG_D1 器件配置寄存器中的 EN_DRSS 位来启用 DRSS 功能。

LM5192-Q1 还支持两种调制频率, 可根据表 7-2 通过设置 MFG_DEVICE_CFG_D1 器件配置寄存器中的 DRSS_FMOD 位来进行选择。

表 7-2. DRSS 调制频率选择

DRSS_FMOD	调制频率
0b0	10kHz
0b1	2.5kHz

7.3.6 软启动

LM5192-Q1 具有可编程的软启动压摆率。软启动功能有助于稳压器逐渐达到稳态操作点，因而可减少启动应力和浪涌。

可以根据表 7-3 使用 `MFG_DEVICE_CFG_D2` 器件配置寄存器中的 `SOFT_START_TIME` 位来选择软启动压摆率。

表 7-3. 软启动压摆率选择

SOFT_START_TIME	软启动压摆率
0b0	5V/ms
0b1	2.5V/ms

7.3.7 输出电压

通过设置 `VOUT_COMMAND` 寄存器中的位，可将 LM5192-Q1 输出电压编程为 1V 至 24V (步长为 10mV) 或 3.3V 至 48V (步长为 20mV)。在对输出电压进行编程之前，请根据表 7-4 通过设置 `MFG_DEVICE_CFG_D1` 器件配置寄存器中的 `SEL_FB_DIV20` 位来选择输出电压的步长和范围。

表 7-4. 输出电压步长和范围选择

SEL_FB_DIV20	输出电压步长	输出电压范围
0b0	10mV	1V 至 24V
0b1	20mV	3.3V 至 48V

7.3.8 超短可控导通时间

最小输出电压调节范围存在两个限制：LM5192-Q1 电压基准和最短可控开关节点脉冲宽度 $t_{ON(min)}$ 。

$t_{ON(min)}$ 有效地限制了给定开关频率下 V_{OUT}/V_{IN} 的电压降压转换率。对于固定频率 PWM 工作，电压转换率必须满足方程 3。

$$\frac{V_{OUT}}{V_{IN}} > t_{ON(min)} \times F_{SW} \quad (3)$$

其中

- $t_{ON(min)}$ 为 25ns (典型值)。
- F_{SW} 为开关频率。

如果所需电压转换率不符合上述条件，LM5192-Q1 会从固定开关频率运行模式切换为脉冲跳跃模式，以维持输出电压调节。

对于宽 V_{IN} 应用和低输出电压，一种替代方案是减小 LM5192-Q1 开关频率来满足方程 3 的要求。

7.3.9 双环路架构

LM5192-Q1 具有两个控制环路：一个电压环路和一个电流环路，以及一个 IMIN 选择器功能块，该功能块可比较分别来自电压环路误差放大器和电流环路误差放大器的输出电流。IMIN 选择器功能块选择较低的电流来控制恒压 (CV) 或恒流 (CC) 调节。该功能块可实现 CC 和 CV 操作之间的无缝转换，如下图所示。

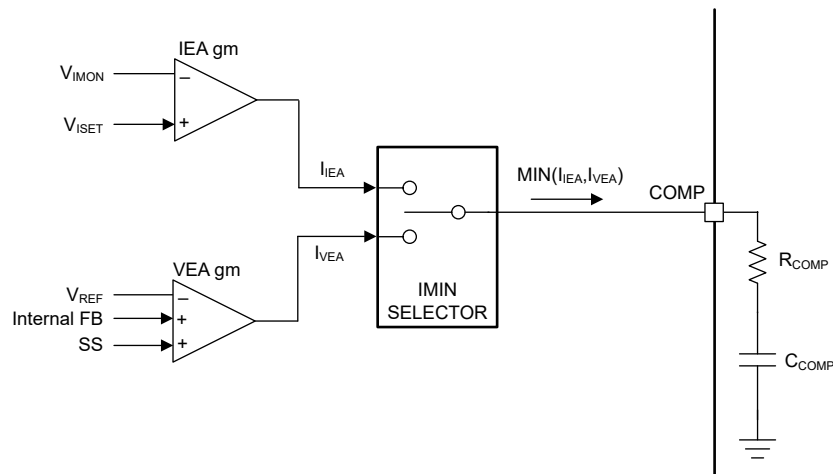


图 7-3. 双环路架构方框图

7.3.9.1 电压环路误差放大器

在电压控制环路中，LM5192-Q1 具有高增益跨导放大器，该放大器会产生与内部反馈电压和可编程精密基准电压 V_{REF} 之差成比例的误差电流。放大器的跨导为 $1000\mu S$ 。电压环路误差放大器在内部最小功能块 IMIN 选择器选择来自电压环路误差放大器的电流时进行控制，如下图所示。

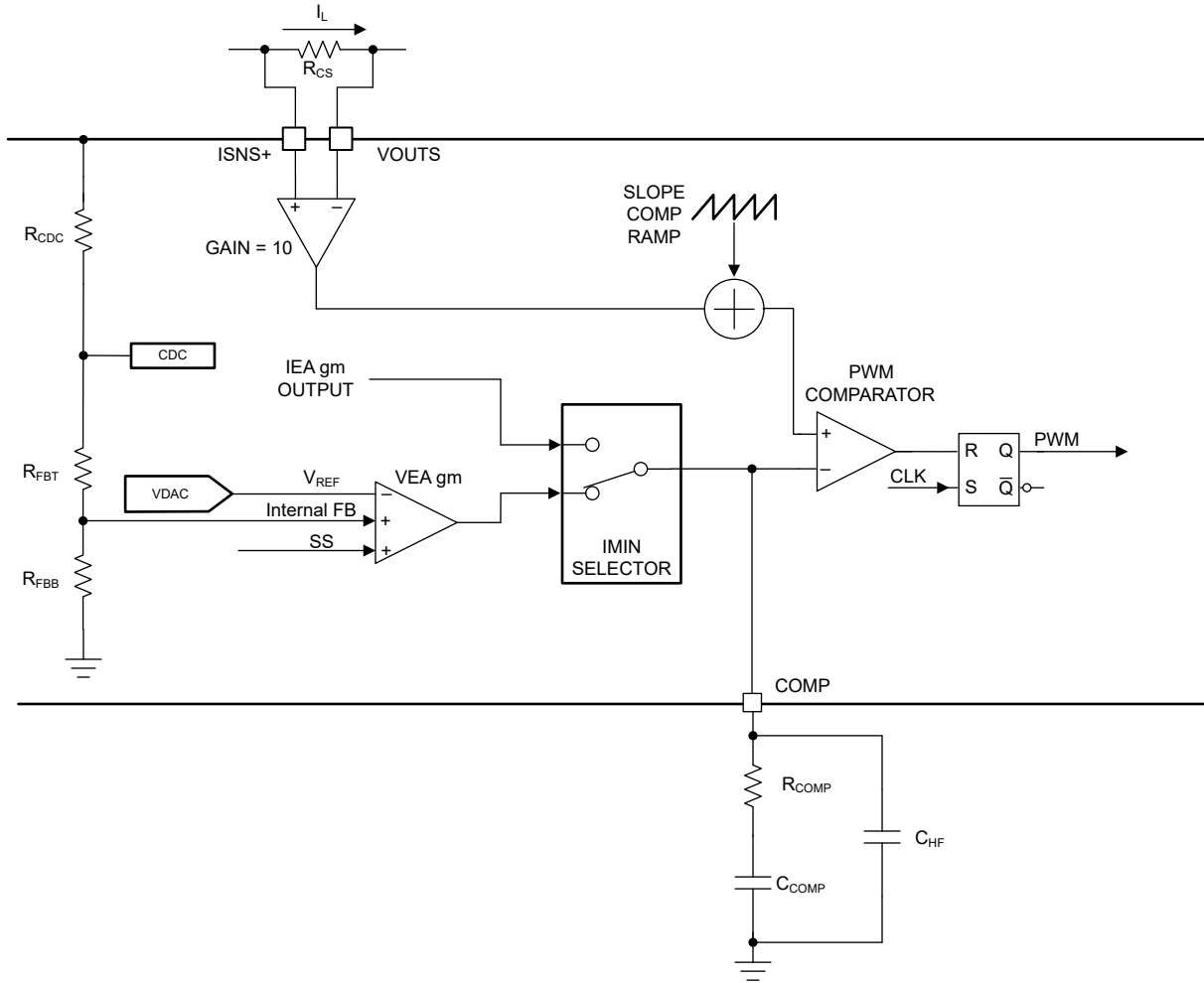


图 7-4. 电压环路功能方框图

电压控制环路需要外部补偿网络。TI 通常建议使用 II 型补偿网络来实现峰值电流模式控制。

7.3.9.2 电流环路误差放大器

在电流控制环路中，LM5192-Q1 具有高增益跨导放大器，该放大器会产生与 IMON 电压 V_{IMON} 和可编程 ISET 基准电压 V_{ISET} 之差成比例的误差电流。放大器的跨导为 $1000\mu S$ 。电流环路误差放大器在内部最小功能块 IMIN 选择器选择来自电流环路误差放大器的电流时进行控制，如下图所示。

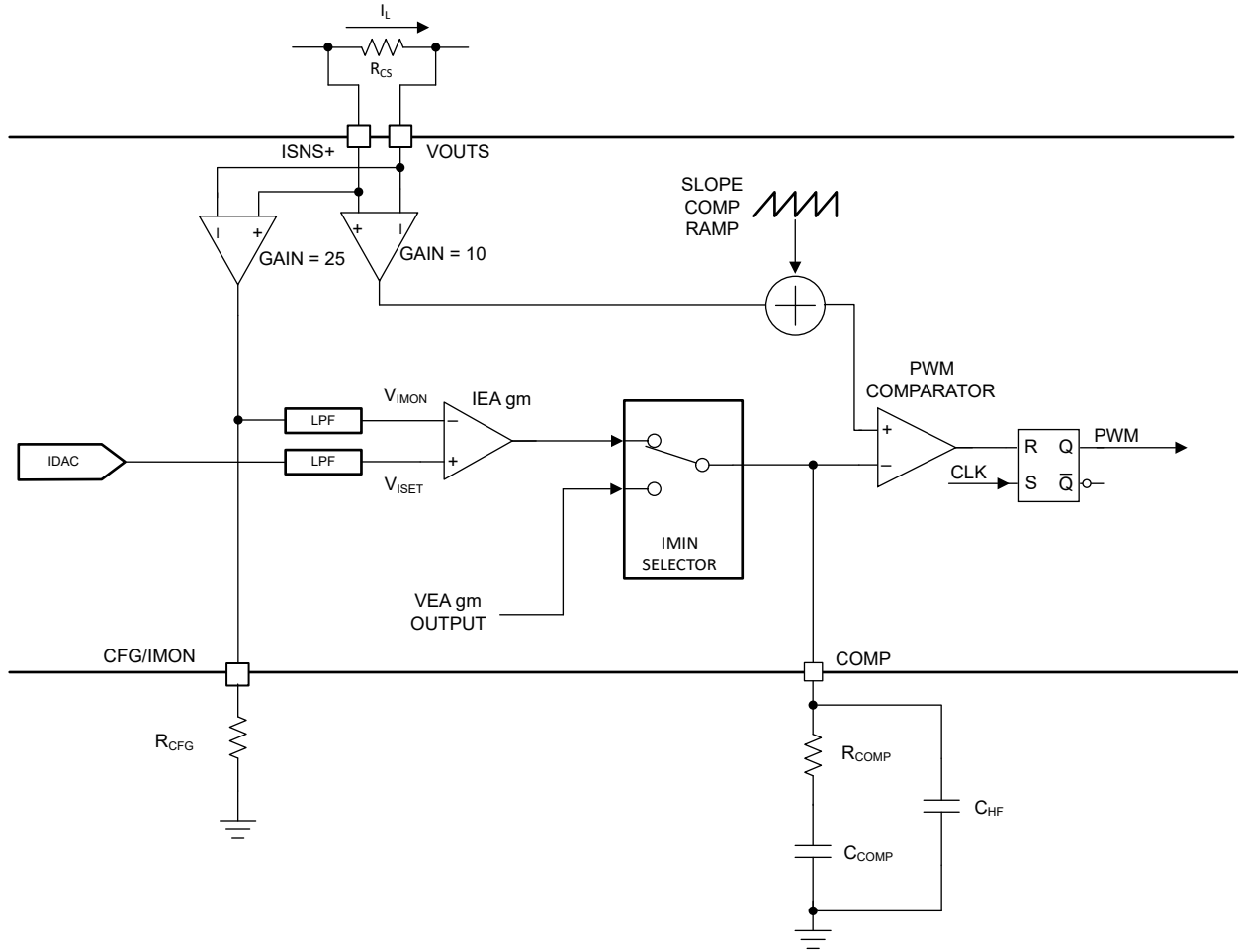


图 7-5. 电流环路功能方框图

7.3.10 可编程 ILIM

LM5192-Q1 具有可编程的平均输出电流限制。

平均输出电流限制通过对内部 8 位 DAC 进行编程来设置。使用寄存器 0xD0 中的 AVG_ILIM_THRESHOLD 字段，在 0.5A 至 2A 或 7.5A 至 30A 范围内设置平均输出电流限制，步长分别为 50mA 和 200mA，并推荐使用 8mΩ 或 2mΩ 检测电阻。

7.3.11 IOUT 监测器

LM5192-Q1 具有 IMON 引脚，当稳压器在恒压控制环路中运行时，该引脚可用作电感器平均电流或稳压器输出电流监测器。可以使用方程式 4 来从 IMON 引脚上的电压读取电感器平均电流。

$$I_{AVG} = \frac{V_{IMON} - V_{OFFSET}}{A_{IMON} \times R_S} \quad (4)$$

其中

- V_{IMON} 是 IMON 引脚上的电压。
- V_{OFFSET} 是 1V (典型值) 的输出电流监测放大器偏移电压。
- A_{IMON} 是 25V/V (典型值) 的输出电流监测放大器增益。
- R_S 是 8mΩ (典型值) 的检测电阻。

7.3.12 电缆压降补偿

LM5192-Q1 具有电缆压降补偿 (CDC) 特性。CDC 特性会根据输出电流和可编程的 CDC 增益来增加输出电压，以抵消 USB 电缆上的压降。CDC 增益可在 0V/V 至 62V/V 范围内编程，步长为 2V/V。将 CDC 增益设置为最接近电缆电阻与检测电阻 R_S 之比的值。例如，如果电缆电阻为 $150\text{m}\Omega$ ，所选检测电阻为 $8\text{m}\Omega$ ，则所需的 CDC 增益计算为 $150\text{m}\Omega / 8\text{m}\Omega = 18.75$ 。最接近的可编程 CDC 增益值为 18V/V。

使用寄存器 0xD8 中的 CDC_EN 位启用电缆压降补偿。使用 0xD8 寄存器中的 CDC_GAIN_CFG 字段设置 CDC 增益。例如，要将 CDC 增益设置为 18V/V，需将 CDC_GAIN_CFG 字段设置为 $18\text{V/V} / 2\text{V/V(LSB)} = 9\text{h}$ 。

7.3.13 斜率补偿

LM5192-Q1 利用峰值电流模式控制和大于 50% 的占空比来提供内部斜率补偿，从而维持稳定运行。可以使用以下公式计算降压电感，以提供等于电感器下降斜率一倍的斜率补偿。

$$L_{O(sc)} = \frac{V_{OUT}[V] \times R_S[m\Omega]}{24 \times F_{SW}[MHz]} \quad (5)$$

- 电感值越小，电感器电流峰峰值通常就越大，这样可以尽可能地缩小尺寸和降低成本，同时改善瞬态响应；但更高的磁芯损耗和峰值电流会导致轻载效率下降。
- 电感值越大，电感器电流峰峰值通常就越小，这样可以减少开关峰值和 RMS 电流，从而提高满负载效率，但需要更大的输出电容器来满足负载瞬态规格。

7.3.14 分流电流检测

图 7-6 展示了使用分流电阻器进行的电感器电流检测。此配置会持续监测电感器电流，以在整个工作温度范围内提供准确的过流保护。为了获得出色的电流检测精度和过流保护，请在电感器和输出端之间放置一个低电感 $\pm 1\%$ 容差分流电阻器并通过开尔文连接方式连接到 LM5192-Q1 电流检测放大器。

如果检测到从 ISNS+ 到 VOUT 的峰值差分电流信号超过 60mV 的电流限制阈值，电流限制比较器会立即终止相应的高侧栅极驱动器输出来提供逐周期电流限制。使用以下公式来计算分流电阻。

$$R_S = \frac{V_{CS(TH)}}{I_{OUT(CL)} + \frac{\Delta I_L}{2}} \quad (6)$$

其中

- $V_{CS(TH)}$ 是 60mV 的电流检测阈值。
- $I_{OUT(CL)}$ 是过流设定值，该值设置为大于最大负载电流，以免负载瞬变期间过流比较器发生跳变。
- ΔI_L 是峰峰值电感器纹波电流。

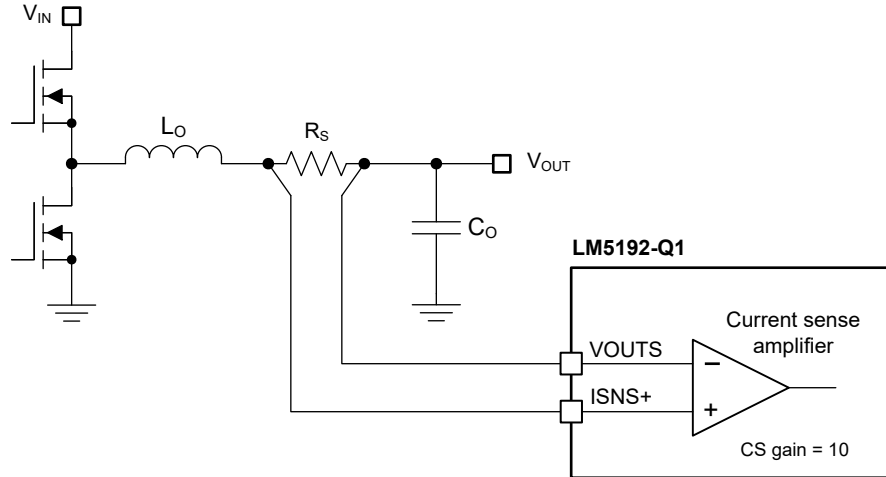


图 7-6. 分流电流检测实现

典型电流检测延迟 ($t_{\text{DELAY}(CS)}$) 为 75ns。使用以下公式来计算高于过流阈值的电感器电流过冲。

$$I_{L(\text{overshoot})} = \frac{(V_{IN} - V_{OUT}) \times t_{\text{DELAY}(CS)}}{L_O} \quad (7)$$

在过流条件下，相应的 SS 电压会被钳位在比 FB 高 150mV。必须发生 16 个过流事件，SS 钳位才会启用。该要求确保 SS 可以在短暂过流事件期间被拉低，从而防止恢复期间出现输出电压过冲。

7.3.15 断续模式电流限制

LM5192-Q1 包含内部断续模式保护功能。发生过载情况时，512 个周期的计数器会在内部软启动序列完成后开始对连续的逐周期电流限制事件进行计数。如果出现连续四个开关周期而又没有超过电流限制阈值，512 周期计数器便会复位。在 512 个周期计数完成后，内部软启动被拉低，且内部高侧和低侧驱动器被禁用。然后，16384 计数器会启用。当计数器达到 16384 后，内部软启动会启用，而输出会重新启动。注意：在软启动期间以及输出电压超过设定电压的 50% 之前，断续模式电流限制不会启用。

可以使用 HICCUP_EN 位启用或禁用断续模式。

7.3.16 器件配置 (CFG)

配置了 LM5192-Q1 I2C 地址，并启用了 IMON 功能和 CC 调节，详见表 7-5。

在 VDDA 高于 3.8V (典型值) 后，就会采样并锁存 CFG 引脚。该配置不能随意更改。必须先关断再打开 LM5192-Q1 输入电压，或者将 VCC 降低至 3.65V 以下，然后才能重新配置器件。图 7-7 展示了配置时序图。

表 7-5. 器件配置

I2C 地址	R _{CFG}		
	最小值	典型值	最大值
0x6A	40.2k Ω	49.9k Ω	57.6k Ω
0x6C	18.2k Ω	25k Ω	31k Ω

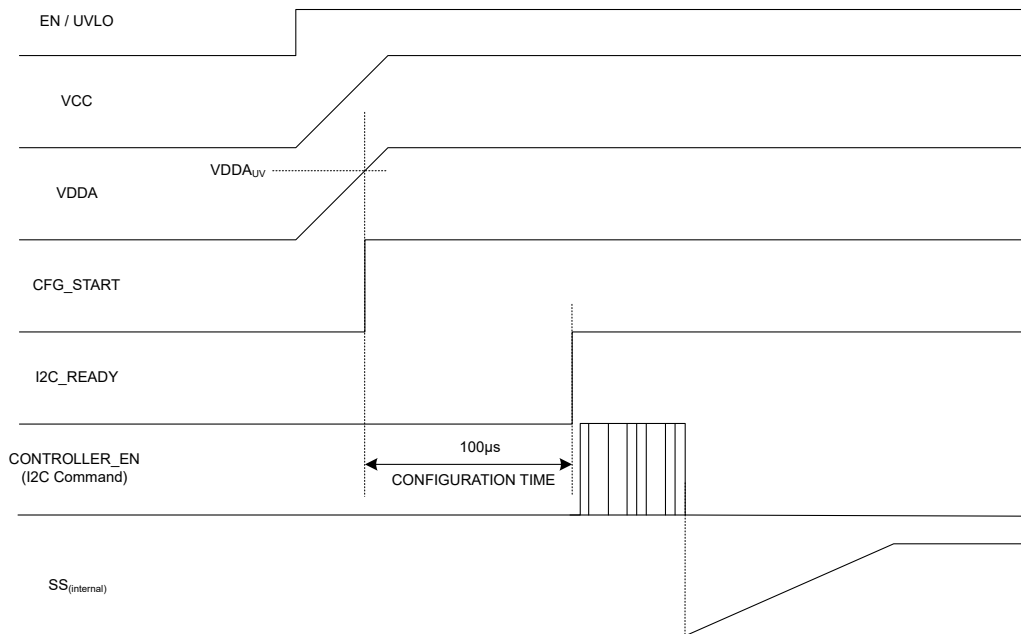


图 7-7. 配置时序

7.3.17 脉冲频率调制 (PFM)/同步

LM5192-Q1 提供一个二极管仿真功能，可启用该功能来防止低侧 MOSFET 中出现反向 (漏极到源极) 电流。针对二极管仿真 (DEM) 进行配置时，如果通过使用过零比较器感测 SW 电压而检测到了反向电流，则会将低侧 MOSFET 关断。这种配置的优势是在轻负载运行时功率损耗较低。注意：针对 DEM 配置器件会降低轻负载运行期间对负载瞬态的响应速度。

二极管仿真功能使用 PFM/SYNC 引脚来配置。若要启用二极管仿真，进而在轻负载条件下实现不连续导通模式 (DCM) 运行，请将 PFM/SYNC 连接到 VDDA。如果需要强制脉宽调制 (FPWM) 或连续导通模式 (CCM) 运行，请将 PFM/SYNC 连接到 AGND。请注意，二极管仿真会自动启用，以防止在 PFM 下的预偏置启动期间出现反向电流。在启动期间，当输出电压接近调节设定值时，会从 DCM 逐渐变为 CCM，从而防止输出电压过冲。

若要使 LM5192-Q1 与外部源同步，请向 PFM/SYNC 引脚施加一个逻辑电平时钟信号 (大于 2V)。LM5192-Q1 可同步至已编程频率的 ±20%，最大为 2.2MHz。在较低的 V_{IN} 条件下，达到最短关断时间后，同步信号会被忽略，从而可以降低开关频率来保持输出电压调节。

7.3.18 热关断 (TSD)

LM5192-Q1 包含一个内部结温监视器。如果温度超过 175°C (典型值)，则会发生热关断。进入热关断状态时，器件会执行以下操作：

1. 关闭高侧和低侧 MOSFET
2. 关闭 VCC 稳压器
3. 设置 STATUS_BYTE 和 STATUS_WORD 寄存器中的 TEMPERATURE 位
4. 在裸片温度降低 15°C (热关断迟滞, 典型值) 时启动软启动序列。

这种保护是一种非门闩保护, 因此如果故障仍然存在, 器件会循环进入和退出热关断。

7.4 器件功能模式

7.4.1 关断模式

EN/UVLO 引脚为 LM5192-Q1 提供开关控制功能。当 V_{EN} 低于 0.55V 时, 器件处于关断模式。内部 LDO 和开关稳压器均关闭。关断模式下的静态电流降至 2.3 μA (典型值)。LM5192-Q1 还包括内部偏置 LDO 的欠压 (UV) 保护功能。如果内部辅助电源电压低于 UV 阈值电平, 开关稳压器将保持关闭状态。

7.4.2 待机模式

内部偏置 LDO 的使能阈值低于开关稳压器。当 V_{EN} 高于 0.55V 且低于精密使能阈值 (典型值为 1V) 时, 会启用和调节内部 VCC 和 VDDA LDO、加载默认寄存器值和修整位、禁用数字功能块, 同时器件不进行开关, 且 I_Q 电流为 350 μA (典型值)。

7.4.3 就绪模式

当使能电压高于 1V 且在 100 μs (典型值) 的使能到就绪延迟之后, LM5192-Q1 处于就绪模式。在就绪模式下, I²C 接口可用, 器件不进行开关, 且 I_Q 电流为 900 μA (典型值)。

7.4.4 工作模式

当 V_{EN} 高于精密使能阈值、内部偏置电压轨高于 UV 阈值电平且 OPERATION 寄存器中的 CONTROLLER_EN 位被设置时, LM5192-Q1 处于工作模式。在工作模式下, 器件根据负载电流、输入电压、输出电压和 PFM/SYNC 引脚配置以两种模式之一运行:

1. 强制脉宽调制 (FPWM) 模式。通过将 PFM/SYNC 引脚连接到 GND 或使用外部时钟源驱动来配置此运行模式。器件以固定的开关频率在连续导通模式 (CCM) 下运行, 而无论负载电流如何。
2. 脉冲频率调制 (PFM) 模式。通过将 VDDA/SYNC 引脚连接到 PFM, 可以配置此运行模式。如果负载电流小于电感器电流峰峰值的一半, 则器件以不连续导通模式 (DCM) 运行, 否则器件以连续导通模式 (CCM) 运行。CCM 和 DCM 之间的切换自动进行。

7.4.5 睡眠模式

LM5192-Q1 在运行时采用峰值电流模式控制, 使得补偿电压与电感器峰值电流成比例。在空载或轻载条件下, 输出电容器的放电速度较慢。因此, 补偿电压会变为低电平, 开关会停止。当 LM5192-Q1 控制器检测到缺失 16 个开关周期时, LM5192-Q1 会进入睡眠模式并切换至低 $I_{Q-SLEEP}$ 状态, 以减少从输入获取的电流。为了使 LM5192-Q1 进入睡眠模式, 必须对该器件进行编程以用于 PFM 模式。

8 LM5192-Q1 寄存器

表 8-1 列出了 LM5192-Q1 寄存器的存储器映射寄存器。表 8-1 中未列出的所有寄存器偏移地址都应视为保留位置，并且不应修改寄存器内容。

表 8-1. LM5192-Q1 寄存器

偏移	首字母缩写词	寄存器名称	部分
1h	OPERATION	操作寄存器	节 8.1
3h	CLEAR_FAULTS	故障清除寄存器	节 8.2
21h	VOUT_COMMAND	输出电压设置寄存器	节 8.3
78h	STATUS_BYTE	器件状态寄存器	节 8.4
79h	STATUS_WORD	器件状态字	节 8.5
D0h	MFG_DEVICE_CFG_D0	平均输出电流限制设置寄存器	节 8.6
D1h	MFG_DEVICE_CFG_D1	器件配置寄存器 1	节 8.7
D2h	MFG_DEVICE_CFG_D2	器件配置寄存器 2	节 8.8
D5h	MFG_DEVICE_CFG_D5	器件配置寄存器 3	节 8.9
D8h	MFG_DEVICE_CFG_D8	器件配置寄存器 4	节 8.10
D9h	MFG_DEVICE_CFG_D9	器件配置寄存器 5	节 8.11

复杂的位访问类型经过编码可适应小型表单元。表 8-2 展示了适用于此部分中访问类型的代码。

表 8-2. LM5192-Q1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.1 OPERATION 寄存器 (偏移 = 1h) [复位 = 00h]

OPERATION 如表 8-3 所示。

返回到[汇总表](#)。

操作寄存器用于启用或禁用器件。

表 8-3. OPERATION 寄存器字段说明

位	字段	类型	复位	说明
7	CONTROLLER_EN	R/W	0h	控制器使能位。 0h = 禁用 1h = 启用
6-0	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回值 0。

8.2 CLEAR_FAULTS 寄存器 (偏移 = 3h) [复位 = 00h]

表 8-4 展示了 CLEAR_FAULTS。

返回到[汇总表](#)。

故障清除寄存器用于清除状态寄存器 0x78h 中的故障位。

表 8-4. CLEAR_FAULTS 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLEAR_FAULTS	W	0h	故障清除位。

8.3 VOUT_COMMAND 寄存器 (偏移 = 21h) [复位 = 00FAh]

VOUT_COMMAND 如表 8-5 所示。

返回到[汇总表](#)。

输出电压设置寄存器用于设置目标输出电压。

表 8-5. VOUT_COMMAND 寄存器字段说明

位	字段	类型	复位	说明
15-12	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
11-8	VOUT_MSB	R/W	0h	输出电压设置高字节。 下限：3.3V (1V) 上限：48V (24V) 步长：20mV (10mV) SEL_FB_DIV20 = 1 (SEL_FB_DIV20 = 0) 0000h = 3.3V (1V) 0064h = 3.3V (1V) 00A5h = 3.3V (1.65V) 00FAh = 5V (2.5V) 01C2h = 9V (4.5V) 02EEh = 15V (7.5V) 03E8h = 20V (10V) 0578h = 28V (14V) 0708h = 36V (18V) 0960h = 48V (24V) FFFFh = 48V (24V)
7-0	VOUT_LSB	R/W	FAh	输出电压设置低字节。 下限：3.3V (1V) 上限：48V (24V) 步长：20mV (10mV) SEL_FB_DIV20 = 1 (SEL_FB_DIV20 = 0) 0000h = 3.3V (1V) 0064h = 3.3V (1V) 00A5h = 3.3V (1.65V) 00FAh = 5V (2.5V) 01C2h = 9V (4.5V) 02EEh = 15V (7.5V) 03E8h = 20V (10V) 0578h = 28V (14V) 0708h = 36V (18V) 0960h = 48V (24V) FFFFh = 48V (24V)

8.4 STATUS_BYTE 寄存器 (偏移 = 78h) [复位 = 00h]

表 8-6 展示了 STATUS_BYTE。

返回到[汇总表](#)。

器件状态寄存器。

表 8-6. STATUS_BYTE 寄存器字段说明

位	字段	类型	复位	说明
7	BUSY	R/W	0h	器件繁忙状态位。如果设置该位，则表示器件处于繁忙状态，无法响应。 0h = 无故障 1h = 故障
6	OFF	R/W	0h	器件开/关状态位。如果设置该位，则表示器件禁用/关断。 0h = 无故障 1h = 故障
5	VOUT_OV	R/W	0h	器件输出过压状态位。如果设置该位，则表示器件输出端的电压已超过设定的 OVP 阈值。 0h = 无故障 1h = 故障
4	IOUT_OC	R/W	0h	器件输出过流状态位。如果设置该位，则表示已触发逐周期电流限制。 0h = 无故障 1h = 故障
3	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回值 0。
2	温度	R/W	0h	器件过热状态位。如果设置该位，则表示器件温度已触发热关断 (TSD) 阈值。 0h = 无故障 1h = 故障
1	CML	R/W	0h	器件通信、存储器或逻辑故障状态位。如果触发，则表示发生了器件存储器 (奇偶校验) 错误。 0h = 无故障 1h = 故障
0	NONE_OF_THE_ABOVE	R/W	0h	器件其他故障或警告状态位。如果设置该位，则表示发生了 0x79[15:8] 字节中列出的故障或警告。 0h = 无故障 1h = 故障

8.5 STATUS_WORD 寄存器 (偏移 = 79h) [复位 = 0000h]

STATUS_WORD 如表 8-7 所示。

返回到[汇总表](#)。

器件状态字。

表 8-7. STATUS_WORD 寄存器字段说明

位	字段	类型	复位	说明
15	VOUT	R/W	0h	器件输出电压状态位。如果设置该位，则表示器件输出端的电压已超过设定的 OVP 阈值或 PG OV 阈值。 0h = 无故障 1h = 故障
14	IOUT_POUT	R/W	0h	输出电流或输出功率警告。 0h = 无故障 1h = 故障
13	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
12	CC_STATUS	R/W	0h	恒流 (CC) 状态位。如果设置该位，则表示器件在 CC 调节模式下运行。否则，器件在恒压 (CV) 调节模式下运行。 0h = CV 调节 1h = CC 调节
11	nPG_STATUS	R/W	0h	电源不正常状态位。如果设置该位，则表示器件输出端的电压已触发 PG UV 或 PG OV 阈值。 0h = 无故障 1h = 故障
10	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
9	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
8	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
7	BUSY	R/W	0h	器件繁忙状态位。如果设置该位，则表示器件处于繁忙状态，无法响应。 0h = 无故障 1h = 故障
6	OFF	R/W	0h	器件开/关状态位。如果设置该位，则表示器件禁用/关断。 0h = 无故障 1h = 故障
5	VOUT_OV	R/W	0h	器件输出过压状态位。如果设置该位，则表示器件输出端的电压已超过设定的 OVP 阈值。 0h = 无故障 1h = 故障
4	IOUT_OC	R/W	0h	器件输出过流状态位。如果设置该位，则表示已触发逐周期电流限制。 0h = 无故障 1h = 故障
3	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回 0。
2	温度	R/W	0h	器件过热状态位。如果设置该位，则表示器件温度已触发热关断 (TSD) 阈值。 0h = 无故障 1h = 故障

表 8-7. STATUS_WORD 寄存器字段说明 (续)

位	字段	类型	复位	说明
1	CML	R/W	0h	器件通信、存储器或逻辑故障状态位。如果触发，则表示发生了器件存储器 (奇偶校验) 错误。 0h = 无故障 1h = 故障
0	NONE_OF_THE_ABOVE	R/W	0h	器件其他故障或警告状态位。如果设置该位，则表示发生了 0x79[15:8] 字节中列出的故障或警告。 0h = 无故障 1h = 故障

8.6 MFG_DEVICE_CFG_D0 寄存器 (偏移 = D0h) [复位 = 0Ah]

MFG_DEVICE_CFG_D0 如 [表 8-8](#) 所示。

返回到[汇总表](#)。

平均输出电流限制设置寄存器。

表 8-8. MFG_DEVICE_CFG_D0 寄存器字段说明

位	字段	类型	复位	说明
7-0	AVG_ILIM_THRESHOLD	R/W	Ah	设置平均输出电流限制阈值。假设选择了 $8\text{m}\Omega$ ($2\text{m}\Omega$) 检测电阻。 下限 : 0.5A (2A) 上限 : 7.5A (30A) 步长 : 50mA (200mA) 0h = 0.5A (2A) Ah = 0.5A (2A) 3Ch = 3A (12A) 64h = 5A (20A) 96h = 7.5A (30A) FFh = 7.5A (30A)

8.7 MFG_DEVICE_CFG_D1 寄存器 (偏移 = D1h) [复位 = 8Ah]

MFG_DEVICE_CFG_D1 如 表 8-9 所示。

返回到[汇总表](#)。

器件配置寄存器 1 用于选择 FB 分压器、配置 DRSS 功能、设置开关频率以及为恒流环路选择补偿。

表 8-9. MFG_DEVICE_CFG_D1 寄存器字段说明

位	字段	类型	复位	说明
7	SEL_FB_DIV20	R/W	1h	选择 FB 分压器。该选择决定了输出电压的范围和步长。 0h = DIV10 (10mV 步长, 1V 至 24V 范围) 1h = DIV20 (20mV 步长, 3.3V 至 48V 范围)
6	DRSS_EN	R/W	0h	启用 DRSS 功能。 0h = DRSS 已禁用 1h = 启用 DRSS
5	DRSS_FMOD	R/W	0h	选择 DRSS 三角调制频率。 0h = 10kHz 1h = 2.5kHz
4-3	FREQ	R/W	1h	选择开关频率。 0h = 200kHz 1h = 400kHz 2h = 600kHz 3h = 2.2MHz
2-1	CC_COMP	R/W	1h	选择 CC 补偿时间常数。 0h = 0.1ms 1h = 0.2ms 2h = 0.3ms 3h = 0.4ms
0	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回值 0。

8.8 MFG_DEVICE_CFG_D2 寄存器 (偏移 = D2h) [复位 = CBh]

MFG_DEVICE_CFG_D2 如表 8-10 所示。

返回到[汇总表](#)。

器件配置寄存器 2 用于配置输出有源放电、输出电压压摆率以及选择软启动时间。

表 8-10. MFG_DEVICE_CFG_D2 寄存器字段说明

位	字段	类型	复位	说明
7	ACTIVE_DISCHARGE_CFG1	R/W	1h	在 VOUT 高电平到低电平转换期间启用有源放电。 0h = 禁用 1h = 启用
6	ACTIVE_DISCHARGE_CFG2	R/W	1h	在 PFM 到 FPWM 转换期间启用有源放电。 0h = 禁用 1h = 启用
5	ACTIVE_DISCHARGE_CFG3	R/W	0h	启用连续有源放电。 0h = 禁用 1h = 启用
4-3	VOUT_SLEW_RATE	R/W	1h	选择输出电压压摆率。 SEL_FB_DIV20 = 1 (SEL_FB_DIV20 = 0) 0h = 40mV/us (20mV/us) 1h = 20mV/us (10mV/us) 2h = 1mV/us (0.5mV/us) 3h = 0.5mV/us (0.25mV/us)
2-1	ACTIVE_DISCHARGE_STRENGTH	R/W	1h	选择有源放电强度。 0h = 禁用 1h = 25mA 2h = 50mA 3h = 75mA
0	SOFT_START_TIME	R/W	1h	选择软启动斜坡时间。 0h = 5V/ms 1h = 2.5V/ms

8.9 MFG_DEVICE_CFG_D5 寄存器 (偏移 = D5h) [复位 = 65h]

MFG_DEVICE_CFG_D5 如 表 8-11 所示。

返回到[汇总表](#)。

器件配置寄存器 3 用于启用和配置过压保护 (OVP) 功能以及设置 OVP 阈值。

表 8-11. MFG_DEVICE_CFG_D5 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留。此位未在硬件中实现。在写入操作期间会忽略此位的数据。在读取操作期间会返回值 0。
6	OVP_EN	R/W	1h	启用 OVP 检测。 0h = 禁用 1h = 启用
5	OVP_CFG	R/W	1h	配置 OVP 检测。 0h = OVP 检测仅导致状态寄存器更新 1h = OVP 检测会中断开关、使 VOUT 放电并设置状态寄存器中的 VOUT_OV 位
4-0	OVP_THRESHOLD	R/W	5h	选择 OVP 上升阈值。 下限：105% 上限：136% 步长：1% 0h = 105% 5h = 110% Ah = 115% 1Fh = 136%

8.10 MFG_DEVICE_CFG_D8 寄存器 (偏移 = D8h) [复位 = CAh]

MFG_DEVICE_CFG_D8 如表 8-12 所示。

返回到[汇总表](#)。

器件配置寄存器 4 用于设置 NINT 屏蔽、启用从 VCC 和 VDD 稳压器输入到 VOUTF 引脚的连接，以及启用和配置电缆压降补偿功能的增益。

表 8-12. MFG_DEVICE_CFG_D8 寄存器字段说明

位	字段	类型	复位	说明
7	NINT_MASK	R/W	1h	屏蔽除 CC_STATUS 位之外的所有 STATUS 寄存器位的 NINT。 0h = 针对大多数状态字节/字故障的 NINT。 1h = 仅针对 STATUS 寄存器中的 MFG_SPECIFIC 位 (CC 调节) 的 NINT
6	BIAS_EN	R/W	1h	启用从 VDD 和 VCC 稳压器偏置输入到 VOUTF 引脚的连接。 0h = 禁用 1h = 启用
5	CDC_EN	R/W	0h	启用电缆压降补偿。 0h = 禁用 1h = 启用
4-0	CDC_GAIN	R/W	Ah	配置 CDC 增益。 下限：0V/V 上限：62V/V 步长：2V/V 0h = 0V/V 1h = 2V/V Ah = 20V/V 1Fh = 62V/V

8.11 MFG_DEVICE_CFG_D9 寄存器 (偏移 = D9h) [复位 = 00h]

MFG_DEVICE_CFG_D9 如 [表 8-13](#) 所示。

返回到[汇总表](#)。

器件配置寄存器 5 用于启用 MFI 功能、启用断续模式、覆盖 PFM 引脚模式选择、选择模式和电源正常 (PG) 检测窗口。

表 8-13. MFG_DEVICE_CFG_D9 寄存器字段说明

位	字段	类型	复位	说明
7	MFI_EN	R/W	0h	启用 MFI CC 调节 (对于 1ms CC 调节, 为 1.6xLIM)。 0h = 禁用 1h = 启用
6	HICCUP_EN	R/W	0h	启用断续模式运行。 0h = 禁用 1h = 启用
5	OVERRIDE_PFM	R/W	0h	覆盖 PFM 引脚设置。 0h = PFM 引脚设置运行模式 1h = MODE 位设置运行模式
4	模式	R/W	0h	选择运行模式。 0h = FPWM 1h = PFM
3	PG_10PCT	R/W	0h	选择 PG 窗口。 0h = 5% 1h = 10%
2	SPARE2	R/W	0h	备用位 #2 0h = 禁用 1h = 启用
1	SPARE1	R/W	0h	备用位 #1 0h = 禁用 1h = 启用
0	SPARE0	R/W	0h	备用位 #0 0h = 禁用 1h = 启用

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

9.1.1 动力总成元件

要想成功完成同步降压稳压器设计，务必要全面地了解降压稳压器的动力总成元件。以下各节讨论了输出电感器、输入和输出电容器、功率 MOSFET 和 EMI 输入滤波器。

9.1.1.1 降压电感器

对于大多数应用，选择降压电感时，应确保电感器纹波电流 ΔI_L 在典型输入电压下介于最大直流输出电流的 30% 至 50% 之间。使用 [方程式 8](#) 选择电感。

$$L_0 = \frac{V_{OUT}}{\Delta I_L \times f_{SW}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (8)$$

请查看电感器数据表，以确保电感器的饱和电流超过具体设计的电感器峰值电流。铁氧体磁芯具有非常低的内芯损耗，是高开关频率条件下的最优选择，因此设计目标可以专注于铜损耗和防止饱和。低电感器磁芯损耗可以通过以下现象来证明：空载输入电流更小，轻载效率更高。不过，铁氧体磁芯材料具有硬饱和特性，超过饱和电流时，电感会突然崩溃。此操作会导致电感器纹波电流突然增加，并且输出电压纹波会更高，更不用说效率会降低且稳定性会受影响。请注意，随着磁芯温度升高，电感器的饱和电流通常会降低。

9.1.1.2 输出电容器

输出电容器与控制环路响应相结合，可确保输出电压保持在动态瞬态容差规格范围内。在电源管理应用中限制输出电容器的常用边界由有限可用 PCB 面积、元件尺寸和厚度以及成本驱动。随着负载阶跃幅度和压摆率增加，输出电容器的等效串联电阻 (ESR) 和等效串联电感 (ESL) 优先于对负载瞬态响应进行整形。

输出电容器 C_{OUT} 会对电感器纹波电流进行滤波，并提供一个电荷库来应对负载瞬态事件。通常，陶瓷电容器提供低 ESR 来减少输出电压纹波和噪声尖峰，而钽电容器或电解电容器以相对紧凑的外形提供大容量电容来应对瞬态负载事件。

图 9-1 从概念上展示了负载降压和负载升压转换期间的相关电流波形。如图所示，当电感电流增加以与负载瞬态后的新负载电流电平保持一致时，电感电流的大信号压摆率会受到限制。此压摆率限制加剧了输出电容器中的电荷不足，该不足必须在负载升压瞬态期间及之后尽快进行补充。同样，在负载降压瞬态期间以及之后，电感电流的压摆率限制会使输出电容器中的电荷过剩加剧，而这些过剩的电荷必须尽快消耗掉。

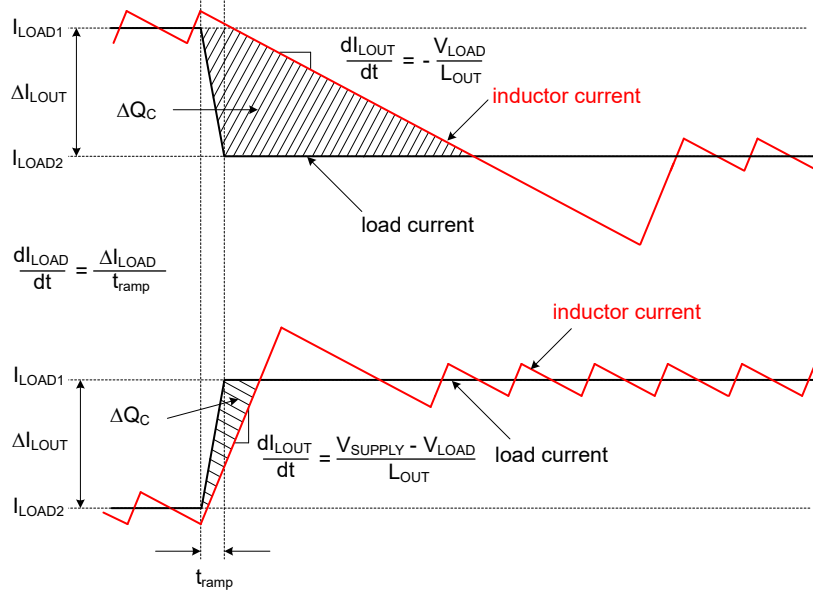


图 9-1. 显示 C_{OUT} 电荷过剩或不足的负载瞬态响应表示

例如，在 12V 输入到 3.3V 输出电压的典型稳压器应用中，负载关断瞬变表示最差情况下的输出电压瞬态偏差。在该转换率应用中，稳态占空比约为 28%，而占空比折叠至零时的大信号电感电流压摆率约为 $-V_{LOAD}/L_{OUT}$ 。与负载导通瞬态相比，电感器电流需要更长的时间才能转换至所需的电平。输出电容器中的过剩电荷会导致输出电压过冲。实际上，若要尽快消耗输出电容器上的过剩电荷，电感器电流必须在负载阶跃后降至标称电平以下。在这种情况下，可以方便地采用大输出电容来吸收过剩电荷并尽可能地减少电压过冲。

为了满足此类负载关断瞬态期间的动态输出电压过冲瞬态规格（用 $\Delta V_{OVERSHOOT}$ 表示，其中输出电流的阶跃降低由 ΔI_{LOAD} 提供），输出电容必须大于以下值：

$$C_{OUT} \geq \frac{L_{OUT} \times \Delta I_{LOAD}^2}{(V_{LOAD} + \Delta V_{OVERSHOOT})^2 - V_{LOAD}^2} \quad (9)$$

根据 ΔV_{LOAD} 所表示的峰峰值输出电压纹波静态规格，选择一个大于方程式 10 所给值的输出电容。

$$C_{OUT} \geq \frac{\Delta I_{LOAD}}{8 \times f_{SW} \times \sqrt{\Delta V_{LOAD}^2 - (R_{ESR} \times \Delta I_{LOAD})^2}} \quad (10)$$

制造商数据表中作为规格以显式方式或者在阻抗与频率关系曲线中以隐式方式提供了电容器的 ESR。根据类型、尺寸和结构，电解电容器具有很大的 ESR (5mΩ 及以上) 以及相对较大的 ESL (5nH 至 20nH)。PCB 迹线也会产生一些寄生电阻和电感。陶瓷输出电容器在开关频率条件下具有低 ESR 和 ESL 贡献度，容性阻抗分量处于主导地位。不过，根据陶瓷电容器的封装和电压额定值，有效电容可能会在施加直流电压时显著下降，具体取决于施加的直流电压和工作温度。

通过忽略方程式 10 中的 ESR 项，可以快速估算出满足输出纹波规格所需的最小陶瓷电容。使用方程式 9 来确定是否需要额外的电容才能满足负载关断瞬态过冲规格。

将陶瓷电容器和电解电容器组合在一起的实现方案着重解释了为什么要并联使用化学特性不同但性能互补的电容器。每个电容器的频率响应都是增值性的，每个电容器都在该频率范围的一部分中提供所需的性能。陶瓷电容器具有低 ESR 和 ESL，因此可以提供出色的中频和去耦特性，从而尽可能地减少开关频率输出纹波，而电解电容器具有大容量电容，因此可以提供低频储能来应对负载瞬变需求。

9.1.1.3 输入电容器

需要输入电容器来限制降压功率级中因开关频率交流电流而导致的输入纹波电压。TI 推荐使用 X7S 或 X7R 电介质陶瓷电容器来在宽温度范围内提供低阻抗和高 RMS 电流额定值。为了尽可能地减少开关环路中的寄生电感，请尽可能靠近高侧 MOSFET 的漏极和低侧 MOSFET 的源极放置输入电容器。方程式 11 给出了单通道降压稳压器的输入电容器 RMS 电流。

$$I_{CIN,rms} = \sqrt{D \times \left(I_{LOAD}^2 \times (1-D) + \frac{\Delta I_{LOUT}^2}{12} \right)} \quad (11)$$

最大输入电容器 RMS 电流会出现在 $D = 0.5$ 时，这时输入电容器的 RMS 电流额定值必须大于输出电流的一半。

理想情况下，输入电流的直流分量由输入电压源提供，而交流分量则由输入滤波器电容器提供。在忽略电感器纹波电流的情况下，输入电容器会在 D 间隔期间拉出振幅为 $(I_{LOAD} - I_{SUPPLY})$ 的电流，并在 $1-D$ 期间灌入振幅为 I_{SUPPLY} 的电流。因此，输入电容器会传导峰峰值幅度等于输出电流的方波电流。因此，交流纹波电压的相应容性分量为三角波形。通过与 ESR 相关纹波分量相结合，方程式 12 可以给出峰峰值纹波电压幅值。

$$\Delta V_{SUPPLY} = \frac{I_{LOAD} \times D \times (1-D)}{f_{SW} \times C_{IN}} + I_{LOAD} \times R_{ESR} \quad (12)$$

根据 ΔV_{SUPPLY} 的输入电压纹波规格，方程式 13 计算出特定负载电流所需的输入电容。

$$C_{IN} \geq \frac{D \times (1-D) \times I_{LOAD}}{f_{SW} \times (\Delta V_{SUPPLY} - I_{LOAD} \times R_{ESR})} \quad (13)$$

低 ESR 陶瓷电容器可以与值较大的大容量电容并联，从而为稳压器提供优化的输入滤波和抑制效果，以减少与高 Q 陶瓷电容器谐振的输入寄生电感所产生的影响。根据纹波电流额定值和工作温度范围来选择输入大容量电容器。

9.1.1.4 功率 MOSFET

功率 MOSFET 的选择对直流/直流稳压器性能有很大影响。具有低导通电阻 $R_{DS(on)}$ 的 MOSFET 可以减少导通损耗，而低寄生电容则可以缩短转换时间和降低开关损耗。通常，MOSFET 的 $R_{DS(on)}$ 越小，栅极电荷和输出电荷（分别为 Q_G 和 Q_{OSS} ）就越大，反之亦然。因此， $R_{DS(on)}$ 和 Q_G 的乘积通常指定为 MOSFET 品质因数。给定封装的低热阻确保 MOSFET 功率损耗不会导致 MOSFET 芯片温度过高。

影响功率 MOSFET 选择的主要参数如下：

- 7.5V 时的 $R_{DS(on)}$
- 漏源电压额定值， BV_{DSS}
- 7.5V 时的栅极电荷参数
- 相关输入电压下的输出电荷 Q_{OSS}
- 体二极管反向恢复电荷 Q_{RR}
- 栅极阈值电压 $V_{GS(th)}$ ，从 MOSFET 数据表内 Q_G 与 V_{GS} 间关系图中的米勒平台得出。为了充分增强 MOSFET，米勒平坦区域电压必须比栅极驱动振幅低 2V 至 3V，尤其是在最小输入电压下。

表 9-1 中所示的公式总结了一个通道的 MOSFET 相关功率损耗，其中后缀 1 和 2 分别表示高侧和低侧 MOSFET 参数。虽然这里考虑了电感器纹波电流带来的影响，但却不包括与寄生电感和 SW 节点振铃相关的损耗等二阶损耗模式。

表 9-1. MOSFET 功率损耗

功率损耗模式	高侧 MOSFET	低侧 MOSFET
MOSFET 导通 ⁽²⁾⁽³⁾	$P_{cond1} = D \times \left(I_{LOAD}^2 + \frac{\Delta I_{LOUT}^2}{12} \right) \times R_{DS(on)1} \quad (14)$	$P_{cond2} = D' \times \left(I_{LOAD}^2 + \frac{\Delta I_{LOUT}^2}{12} \right) \times R_{DS(on)2} \quad (15)$

表 9-1. MOSFET 功率损耗 (续)

功率损耗模式	高侧 MOSFET	低侧 MOSFET
MOSFET 开关	$P_{sw1} = \frac{V_{SUPPLY} \times f_{SW}}{2} \times \left[\left(I_{LOAD} - \frac{\Delta I_{LOUT}}{2} \right) \times t_R + \left(I_{LOAD} + \frac{\Delta I_{LOUT}}{2} \right) \times t_F \right] \quad (16)$	可忽略
MOSFET 栅极驱动 ⁽¹⁾	$P_{gate1} = V_{CC} \times f_{SW} \times Q_{G1} \quad (17)$	$P_{gate2} = V_{CC} \times f_{SW} \times Q_{G2} \quad (18)$
MOSFET 输出电荷 ⁽⁴⁾	$P_{Coss} = f_{SW} \times (V_{SUPPLY} \times Q_{OSS2} + E_{oss1} - E_{oss2}) \quad (19)$	
体二极管 导通	不适用	$P_{condBD} = V_F \times f_{SW} \times \left[\left(I_{LOAD} + \frac{\Delta I_{LOUT}}{2} \right) \times t_{dt1} + \left(I_{LOAD} - \frac{\Delta I_{LOUT}}{2} \right) \times t_{dt2} \right] \quad (20)$
体二极管 反向恢复 ⁽⁵⁾	$P_{RR} = V_{SUPPLY} \times f_{SW} \times Q_{RR2} \quad (21)$	

- (1) 栅极驱动损耗会根据 MOSFET 的内部栅极电阻、外部添加的串联栅极电阻以及器件的相关驱动器电阻进行分摊。
- (2) MOSFET $R_{DS(on)}$ 具有约 4500ppm/°C 的正温度系数。MOSFET 结温 T_J 及其随环境温度的上升情况取决于器件的总功率损耗和热阻。在最小输入电压下或接近的电压下工作时，确保 MOSFET $R_{DS(on)}$ 可以提供可用的栅极驱动电压。
- (3) $D' = 1 - D$ 为占空比补码。
- (4) MOSFET 输出电容 C_{oss1} 和 C_{oss2} 与电压之间的关系呈现高度非线性特征。这些电容都能在 MOSFET 关断时通过电感器电流进行无损耗充电。不过，在导通期间，来自输入的电流为低侧 MOSFET 的输出电容充电。 E_{oss1} (即 C_{oss1} 的能量) 会在导通时消耗，但此损耗会被 C_{oss2} 上储存的能量 E_{oss2} 抵消。
- (5) MOSFET 体二极管反向恢复电荷 Q_{RR} 取决于很多参数，尤其是正向电流、电流转换速度以及温度。

高侧 (控制) MOSFET 在 PWM 导通时间 (或 D 间隔) 期间承载电感器电流，通常会导致大部分的开关损耗。选择能够平衡导通损耗和开关损耗的高侧 MOSFET 至关重要。高侧 MOSFET 的总功率损耗等于以下几项损耗之和：导通损耗、开关 (电压与电流重叠) 损耗、输出电荷损耗，以及通常情况下体二极管反向恢复所导致的净损耗的三分之二。

当高侧 MOSFET 关断时 (或 $1 - D$ 间隔)，低侧 (同步) MOSFET 承载电感器电流。低侧 MOSFET 开关损耗可以忽略不计，因为它在零电压处进行切换。在转换死区时间期间，电流仅进行换向 (从通道到体二极管)，反之亦然。当两个 MOSFET 都关断时，器件及其自适应栅极驱动时序会尽可能地减少体二极管导通损耗。此类损耗与开关频率直接成正比。

在高压比应用中，低侧 MOSFET 会在开关周期的大多数时候承载电流。因此，若要获得高效率，必须针对 $R_{DS(on)}$ 优化低侧 MOSFET。如果导通损耗过大或目标 $R_{DS(on)}$ 低于单个 MOSFET 中的可用电阻，请并联两个低侧 MOSFET。低侧 MOSFET 的总功率损耗等于以下几项损耗之和：通道导通损耗、体二极管导通损耗，以及通常情况下体二极管反向恢复所导致的净损耗的三分之一。

9.1.1.5 EMI 滤波器

开关稳压器具有负输入阻抗，该阻抗在最小输入电压条件下最低。欠阻尼 LC 滤波器在滤波器的谐振频率条件下具有高输出阻抗。为实现稳定性，滤波器输出阻抗必须小于转换器输入阻抗的绝对值。

$$Z_{IN} = \left| -\frac{V_{SUPPLY(MIN)}^2}{P_{SUPPLY}} \right| \quad (22)$$

无源 EMI 滤波器设计步骤如下：

- 计算 EMI 滤波器在开关频率下所需的衰减，其中 C_{IN} 表示开关转换器输入端的现有电容。
- 输入滤波器电感 L_F 通常选择为 $1 \mu H$ 和 $10 \mu H$ 之间，但可以通过降低该电感来减少高电流设计中的损耗。

- 计算输入滤波器电容 C_F 。

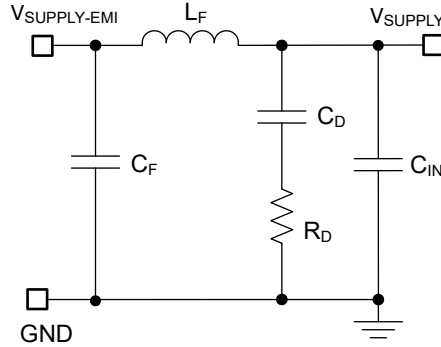


图 9-2. 降压稳压器的无源 π 级 EMI 滤波器

通过从傅里叶级数输入电流波形计算第一个谐波电流并乘以输入阻抗（阻抗由现有输入电容器 C_{IN} 定义），可以得出一个公式来获取所需的衰减，具体如方程式 23 所示。

$$\text{Attn} = 20 \log \left(\frac{I_{L\text{OUT(PEAK)}}}{\pi^2 \times f_{\text{SW}} \times C_{\text{IN}}} \times \sin(\pi \times D_{\text{MAX}}) \times \frac{1}{1\mu\text{V}} \right) - V_{\text{MAX}} \quad (23)$$

其中

- V_{MAX} 是适用传导 EMI 规格允许的 dB μV 噪声水平。
- C_{IN} 是降压稳压器的现有输入电容。
- D_{MAX} 是最大占空比。
- $I_{L\text{OUT(PEAK)}}$ 是峰值电感器电流。

出于滤波器设计目的，输入端的电流可以建模为方波。使用方程式 24 确定无源 EMI 滤波器电容 C_F 。

$$C_F = \frac{1}{L_F} \left(\frac{| \text{Attn} |}{\frac{10-40}{2\pi \times f_{\text{SW}}}} \right)^2 \quad (24)$$

在开关稳压器中增加一个输入滤波器会使“控制到输出”传递函数发生变化。滤波器的输出阻抗必须足够小，使得输入滤波器不会显著影响降压转换器的环路增益。阻抗在滤波器谐振频率下达到峰值。使用方程式 25 计算无源滤波器的谐振频率。

$$f_{\text{res}} = \frac{1}{2\pi \times \sqrt{L_F \times C_F}} \quad (25)$$

R_D 的用途是减小滤波器在谐振频率下的峰值输出阻抗。电容器 C_D 会阻碍输入电压的直流分量，从而避免 R_D 上产生过大的功率损耗。电容器 C_D 在谐振频率下的阻抗必须小于 R_D ，并且电容值必须大于输入电容器 C_{IN} 的电容值。该要求可以防止 C_{IN} 干扰主滤波器的截止频率。当滤波器的输出阻抗在谐振频率下较大（由 L_F 和 C_{IN} 构成的滤波器具有过高的 Q ）时，需要增加输入阻尼。可以使用电解电容器 C_D 来提供方程式 26 所给出的输入阻尼值。

$$C_D \geq 4 \times C_{\text{IN}} \quad (26)$$

使用方程式 27 来选择输入阻尼电容器 R_D 。

$$R_D = \sqrt{\frac{L_F}{C_{\text{IN}}}} \quad (27)$$

9.1.2 误差放大器和补偿

图 9-3 展示了采用跨导误差放大器 (EA) 的 II 型比较器。EA 开环增益的主极点由 EA 输出电阻 $R_{O(EA)}$ 和有效带宽限制电容 C_{BW} 设置，如方程式 28 中所示。

$$G_{EA}(s) = - \frac{g_m(EA) \times R_{O(EA)}}{1 + s \times R_{O(EA)} \times C_{BW}} \quad (28)$$

上述表达式中忽略了 EA 高频极点。方程式 29 计算了从输出电压到 COMP 节点的补偿器传递函数，其中包括 (内部或外部) 反馈电阻器网络贡献的增益。

$$G_{COMP}(s) = \frac{V_{COMP}(s)}{V_{LOAD}(s)} = - \frac{V_{REF}}{V_{LOAD}} \times \frac{g_m \times R_{O(EA)} \times \left(1 + \frac{s}{\omega_{Z1}}\right)}{\left(1 + \frac{s}{\omega_{p1}}\right) \times \left(1 + \frac{s}{\omega_{p2}}\right)} \quad (29)$$

其中

- V_{REF} 是反馈电压基准。
- $g_m(EA)$ 是 1mS 的 EA 增益跨导。
- $R_{O(EA)}$ 是 70M Ω 的误差放大器输出阻抗。

$$\omega_{Z1} = \frac{1}{R_{COMP} \times C_{COMP}} \quad (30)$$

$$\omega_{p1} = \frac{1}{R_{O(EA)} \times (C_{COMP} + C_{HF} + C_{BW})} \cong \frac{1}{R_{O(EA)} \times C_{COMP}} \quad (31)$$

$$\omega_{p2} = \frac{1}{R_{COMP} \times (C_{COMP} \parallel (C_{HF} + C_{BW}))} \cong \frac{1}{R_{COMP} \times C_{HF}} \quad (32)$$

EA 补偿元件会在原点、零点和高频极点附近形成一个极点。通常， $R_{COMP} \ll R_{O(EA)}$ 且 $C_{COMP} \gg C_{BW}$ and C_{HF} ，因此近似值有效。

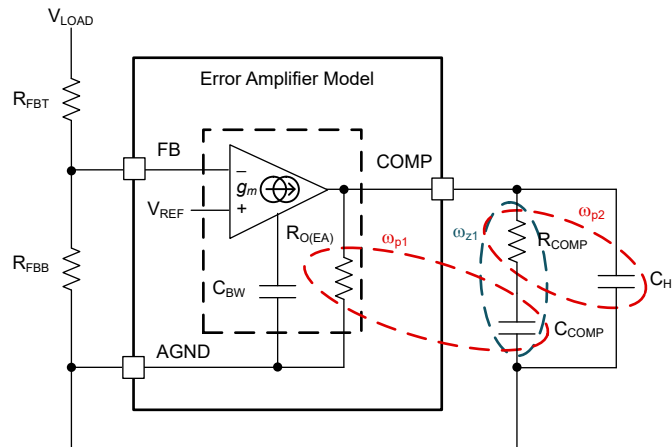


图 9-3. 误差放大器和补偿网络

9.2 典型应用

有关分步设计过程、电路原理图、物料清单、PCB 文件、仿真和测试结果，请参阅 [TI Designs](#) 参考设计库。

9.2.1 高效率、宽输入、400kHz 同步降压稳压器

图 9-4 展示了一个带 I²C 接口的单输出同步降压稳压器的原理图，其中最大输出电压为 12V，额定负载电流为 8A。在本例中，输入电压为 48V 时的目标满载效率为 96%。稳压器的设计开关频率为 400kHz。

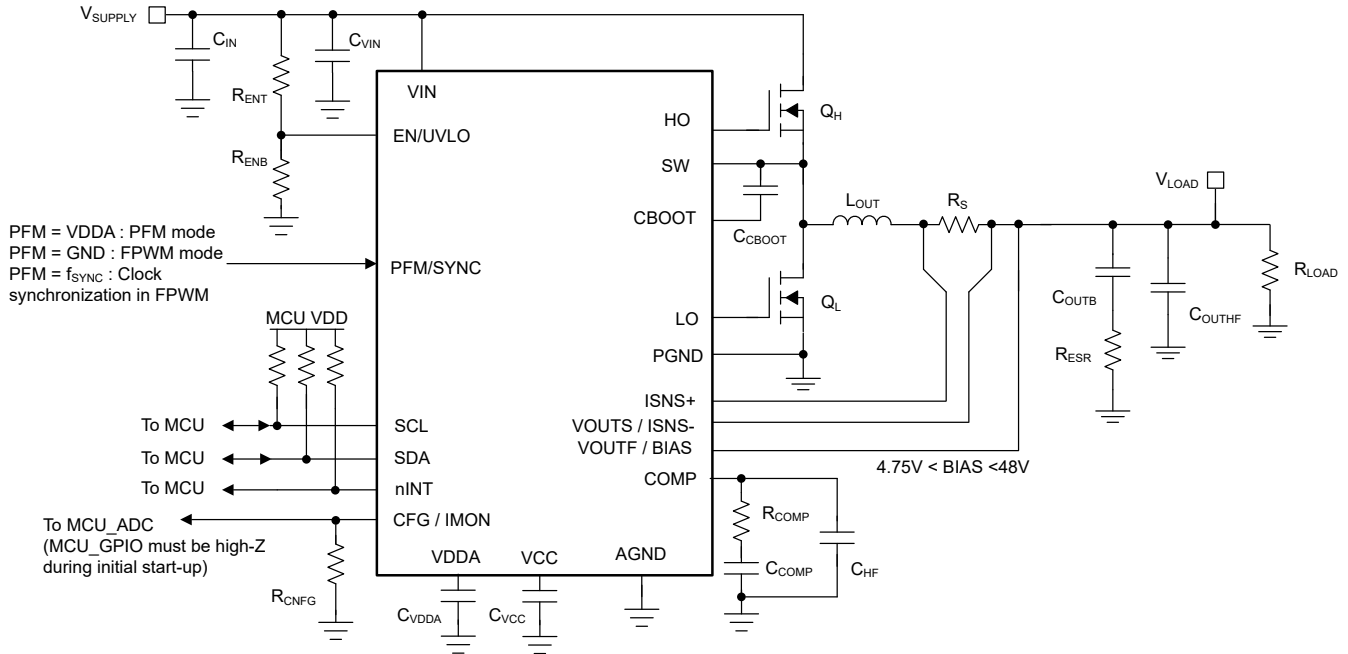


图 9-4. 具有 I²C 接口的应用电路

备注

根据输入电源总线的源阻抗，输入端可能需要放置一个电解电容器来确保稳定性，尤其是在低输入电压和高输出电流工作条件下。

9.2.1.1 设计要求

表 9-2 展示了此设计示例的预期输入、输出和性能参数。

表 9-2. 设计参数

设计参数	值
输入工作范围	15V、48V、70V (最小值、典型值、最大值)
CV 调节目标	12V
CC 调节目标	8A
开关频率	400kHz

开关频率由电阻器 R_{RT} 设定为 400kHz。在控制环路性能方面，目标环路交叉频率为 40kHz 并且相位裕度大于 60° 。

9.2.1.2 详细设计过程

使用快速入门计算器可加快基于器件规格为给定应用设计稳压器的过程。下载 [LM5192-LM25192-DESIGN-CALC](#) 快速入门计算器，了解详细的设计过程。

有关推荐的元件和典型应用曲线，请参阅 [LM5192-Q1 带 \$I^2C\$ 的 CC-CV 降压控制器评估模块](#) EVM 用户指南。

9.2.1.2.1 降压电感器

1. 使用 [方程式 33](#) 根据标称输入电压调节下的 40% 电感器纹波电流来计算所需的降压电感。

$$L_O = \frac{V_{OUT}}{\Delta I_L \times f_{SW}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) = \frac{12}{3.2 \times 400k} \times \left(1 - \frac{12}{48}\right) = 7.0\mu H \quad (33)$$

2. 选择 $6.8\mu H$ 的标准电感器值来考虑模压电感器电流的有效电感降额。使用 [方程式 34](#) 来计算最大稳态输入电压条件下的电感器峰值电流。

$$I_{LO(PK)} = I_{LOAD} + \frac{\Delta I_L}{2} = I_{LOAD} + \frac{V_{OUT}}{2 \times L_O \times f_{SW}} \times \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right) = 8 + \frac{3.655}{2} = 9.83A \quad (34)$$

3. 峰值电流模式控制中，如果占空比大于 50% 未采用斜率补偿，则会发生次谐波振荡。为了简化设计，该器件具有一个与开关频率成比例的内部斜率补偿斜坡，该斜坡会添加至电流检测信号，用于抑制任何次谐波振荡趋势。使用 [方程式 35](#) 交叉校验电感，以便将斜率补偿设置为接近理想值乘以电感器电流下降斜率。

$$L_{O(MIN)} = \frac{V_{OUT} \times R_S}{0.04 \times f_{SW}} = \frac{12 \times 5m}{0.04 \times 400k} = 3.75\mu H \quad (35)$$

9.2.1.2.2 电流检测电阻

1. 根据至少要比满载时的电感器峰值电流大 20% 的最大峰值电流能力来计算电流检测电阻，以便在启动和负载开启瞬态期间提供足够的裕量。使用 [方程式 36](#) 来计算电流检测电阻。

$$R_S = \frac{V_{CS} - TH}{1.2 \times I_{LO(PK)}} = \frac{60m}{1.2 \times 9.83} = 5.08m\Omega \quad (36)$$

2. 为分流电阻器都选择 $5m\Omega$ 的标准电阻值。仔细遵循 [节 9.4.1](#) 中的布局指南，确保噪声和直流误差不会破坏在 ISNS+ 和 VOULTS 引脚之间测得的差分电流检测信号。
3. 将分流电阻器放置在靠近电感器的位置。
4. 使用开尔文感测连接并以差分方式将感测线路从分流电阻器布放到该器件。
5. CS 到输出传播延迟 (与电流限制比较器、内部逻辑和功率 MOSFET 栅极驱动器相关) 会导致峰值电流升高至大于计算得出的限流阈值。对于 t_{DELAY} 为 105ns 的总传播延迟，请使用 [方程式 37](#) 来计算输出短接时最差情况下的电感器峰值电流。

$$I_{LO - PK(SC)} = \frac{V_{CS} - TH(MAX)}{R_S} + \frac{V_{IN(MAX)} \times t_{DELAY}}{L_O} = \frac{66m}{5m} + \frac{70 \times 105n}{6.8\mu} = 14.3A \quad (37)$$

6. 根据此结果，选择在个工作温度范围内饱和电流大于 14.3A 的电感器。

9.2.1.2.3 输出电容器

1. 假定负载瞬态偏差规格为 3%，使用方程式 38 来估算管理负载关断瞬变（从满负载到空载）期间的输出电压过冲所需的输出电容。

$$C_{OUT} \geq \frac{L_O \times \Delta I_{LOAD}^2}{(V_{LOAD} + \Delta V_{OVERSHOOT})^2 - V_{LOAD}^2} = \frac{6.8\mu \times 8^2}{(12 + 12 \times 0.03)^2 - 12^2} = 49.6\mu F \quad (38)$$

- 了解陶瓷电容器的电压系数（其中有效电容会在施加电压后显著减小）后，选择四个 22μF、25V、X7R 陶瓷输出电容器。通常，当使用足够大的电容来满足负载关断时的瞬态响应要求时，在空载转换到满载的瞬态期间，电压下冲也能符合要求。
- 使用方程式 39 来估算标称输入电压条件下的峰峰值输出电压纹波。

$$\Delta V_{OUT} = \sqrt{\left(\frac{\Delta I_L}{8 \times f_{SW} \times C_{OUT}}\right)^2 + (R_{ESR} \times \Delta I_L)^2} = \sqrt{\left(\frac{3.65}{8 \times 400k \times 62\mu}\right)^2 + (1m \times 3.65)^2} = 19mV \quad (39)$$

其中

- R_{ESR} 为输出电容器的有效等效串联电阻 (ESR)。
 - 12V 时总有效（降额）陶瓷输出电容为 62μF。
4. 使用方程式 40 来计算输出电容器 RMS 纹波电流并确认纹波电流位于电容器纹波电流额定值范围内。

$$I_{CO(RMS)} = \frac{\Delta I_{L(OUT)}}{\sqrt{12}} = \frac{3.65}{\sqrt{12}} = 1.05A \quad (40)$$

9.2.1.2.4 输入电容器

电源输入通常在开关频率下具有相对较高的源阻抗。需要高质量的输入电容器来限制输入纹波电压。通常，纹波电流会根据电容器在开关频率条件下的相对阻抗在几个输入电容器之间进行分流。

- 选择具有足够电压和 RMS 纹波电流额定值的输入电容器。
- 使用方程式 41 并假定最差情况下占空比工作点为 50% 来计算输入电容器 RMS 纹波电流。

$$I_{CIN,rms} = \sqrt{D \times \left(I_{LOAD}^2 \times (1 - D) + \frac{\Delta I_{L(OUT)}^2}{12}\right)} = \sqrt{0.5 \times \left(8^2 \times (1 - 0.5) + \frac{3.65^2}{12}\right)} = 4.1A \quad (41)$$

3. 使用方程式 42 来查找所需的输入电容。

$$C_{IN} \geq \frac{D \times (1 - D) \times I_{LOAD}}{f_{SW} \times (\Delta V_{SUPPLY} - I_{LOAD} \times R_{ESR})} = \frac{0.5 \times (1 - 0.5) \times 8}{400k \times (0.25 - 8 \times 1m)} = 21\mu F \quad (42)$$

其中

- ΔV_{SUPPLY} 是输入峰峰值纹波电压规格。
 - R_{ESR} 是输入电容器 ESR。
- 考虑到陶瓷电容器的电压系数，选择六个 4.7μF、100V、X7R 陶瓷输入电容器。将这些电容器靠近功率 MOSFET 放置。
 - 在高侧 MOSFET 附近放置六个 10nF、100V、X7R、0603 陶瓷电容器以在 MOSFET 开关转换期间提供高 di/dt 电流。此类电容器在高于 100MHz 条件下提供高自谐振频率 (SRF) 和低有效阻抗。这样可以减小电源环路寄生电感，以尽可能地减少开关节点电压过冲和振铃，从而减小传导和辐射的 EMI 信号。

9.2.1.2.5 补偿器件

可按照下文概述的过程来为稳定的控制环路选择补偿器件。

- 假定有效输出电容为 $62\mu\text{F}$ ，根据指定的 40kHz 环路增益交叉频率 f_C ，可使用 [方程式 43](#) 来计算 R_{COMP} 。为 R_{COMP} 选择 $7.68\text{k}\Omega$ 的标准值。如果 V_{STEP} 为 10mV ，则 V_{REF} 为 $V_{\text{OUT}}/10$ 。如果 V_{STEP} 为 20mV ，则 V_{REF} 为 $V_{\text{OUT}}/20$ 。

$$R_{\text{COMP}} = 2 \times \pi \times f_C \times \frac{V_{\text{OUT}}}{V_{\text{REF}}} \times \frac{R_S \times G_{\text{CS}}}{g_m} \times C_{\text{OUT}} = 2 \times \pi \times 40\text{kHz} \times \frac{12\text{V}}{1.2\text{V}} \times \frac{5\text{m}\Omega \times 10}{1000\mu\text{S}} \times 62\mu\text{F} = 7.79\text{k}\Omega \quad (43)$$

- 为了在交叉时提供足够的相位提升，同时还允许在负载或线路瞬变期间实现快速稳定时间，请选择 C_{COMP} 来在以下两者中较高的一个位置放置零点：(1) 交叉频率的十分之一或 (2) 负载极点。为 C_{COMP} 选择 4.7nF 的标准值。

$$C_{\text{COMP}} = \frac{10}{2 \times \pi \times f_C \times R_{\text{COMP}}} = \frac{10}{2 \times \pi \times 40\text{kHz} \times 7.68\text{k}\Omega} = 5.18\text{nF} \quad (44)$$

- 计算出 C_{HF} ，以便在 ESR 零点处形成一个极点并衰减 COMP 引脚上的高频噪声。 C_{BW} 是误差放大器的带宽限制电容。本设计中 1pF 的 C_{HF} 可以忽略。但是，在有噪声的环境中，尤其是在高 V_{IN} 和高负载电流条件下，额外的电容有助于滤除噪声。

$$C_{\text{HF}} = \frac{1}{2 \times \pi \times f_{\text{ESR}} \times R_{\text{COMP}}} - C_{\text{BW}} = \frac{1}{2 \times \pi \times 642\text{kHz} \times 7.68\text{k}\Omega} - 15\text{pF} = 17\text{pF} \quad (45)$$

备注

设置具有高 R_{COMP} 和低 C_{COMP} 值的快速环路，以便改善从压降操作恢复时的响应。

9.2.1.3 应用曲线

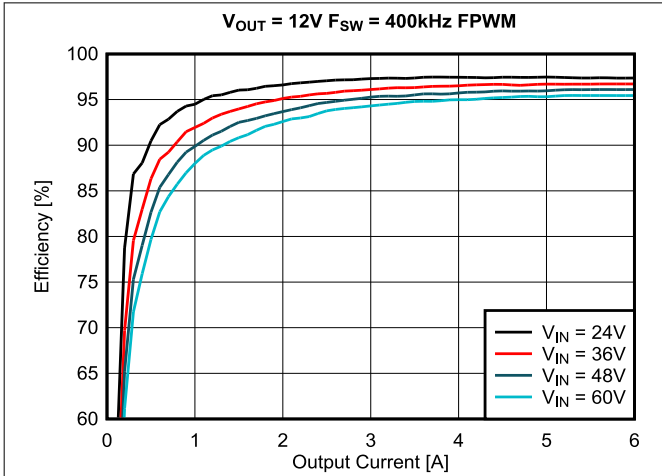


图 9-5. FPWM 模式效率，线性标度

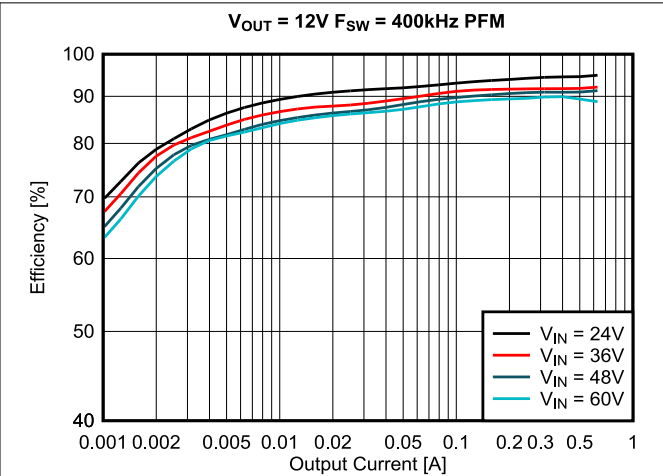


图 9-6. PFM 模式效率，对数标度

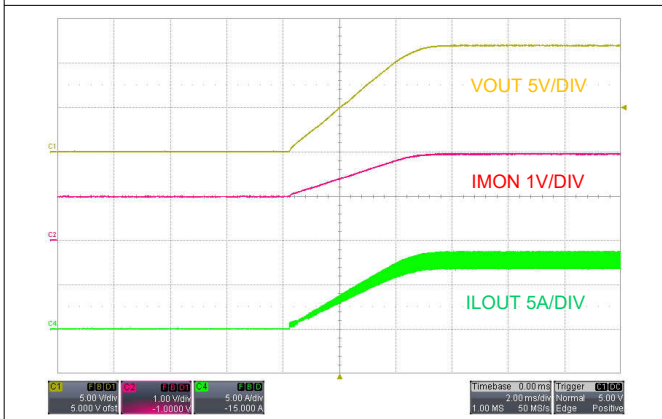


图 9-7. 启动，EN 开启， $V_{SUPPLY} = 48V$ ， $I_{LOAD} = 8A$ 电阻负载

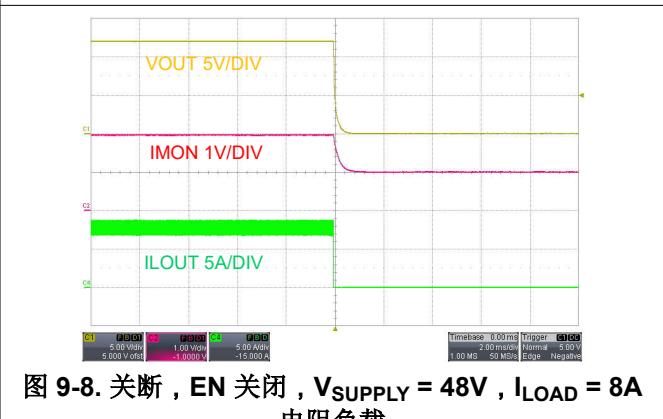


图 9-8. 关断，EN 关闭， $V_{SUPPLY} = 48V$ ， $I_{LOAD} = 8A$ 电阻负载

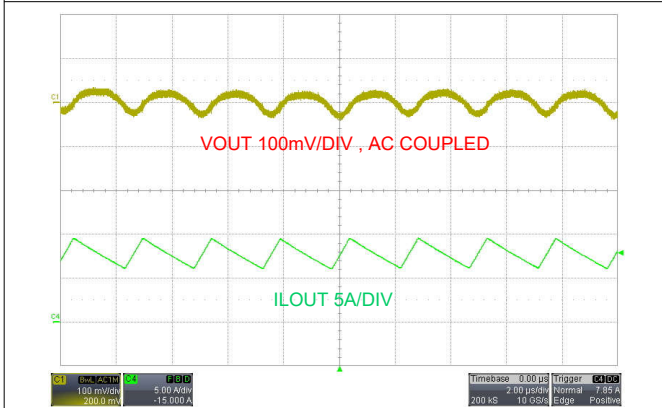


图 9-9. 输出纹波， $V_{SUPPLY} = 48V$ ， $I_{LOAD} = 8A$

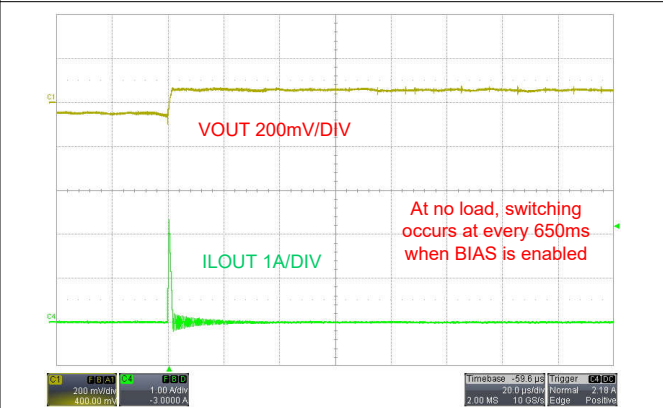


图 9-10. PFM 模式、 $V_{SUPPLY} = 48V$ 、 $I_{LOAD} = 0A$ 条件下的空载运行

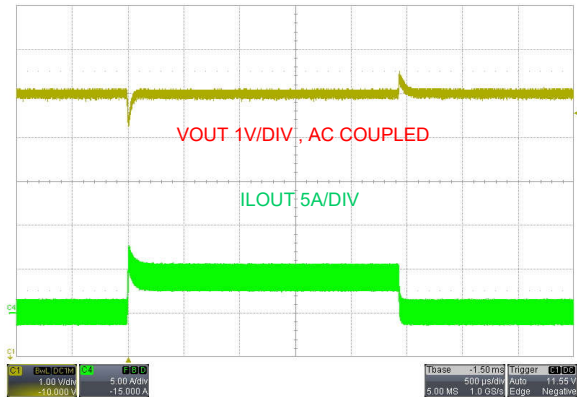


图 9-11. $V_{SUPPLY} = 48V$ 、FPWM、从 0A 变为 4A 时的负载瞬态响应

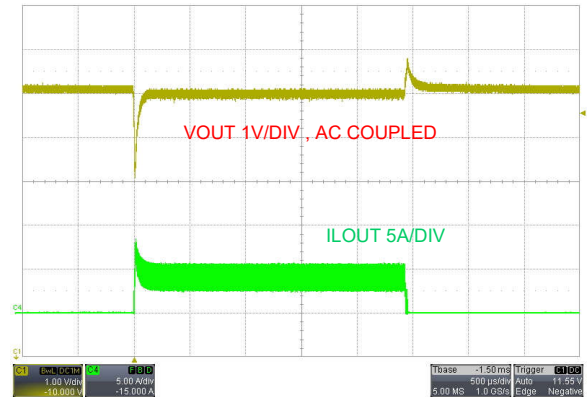


图 9-12. $V_{SUPPLY} = 48V$ 、PFM、从 0A 变为 4A 时的负载瞬态响应

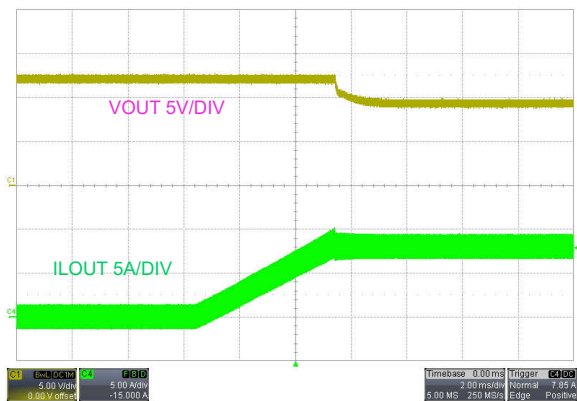


图 9-13. CV 至 CC 模式转换, $V_{SUPPLY} = 48V$, $V_{LOAD} = 12V$ 至 $9V$

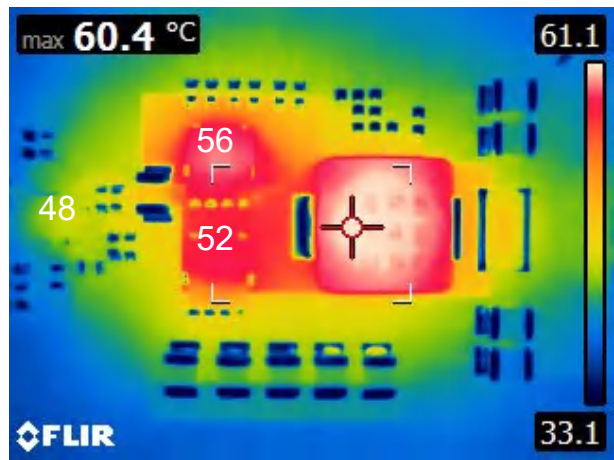


图 9-14. $V_{SUPPLY} = 48V$, $I_{LOAD} = 8A$, $T_A = 25^\circ C$, 无气流

9.3 电源相关建议

该器件设计为可在宽输入电源电压范围内运行。输入电源必须能够在宽输入电压范围内向满负载稳压器提供所需的输入电源电流。可以使用 [方程式 46](#) 来估算平均输入电源电流。

$$I_{\text{SUPPLY}} = \frac{V_{\text{LOAD}} \times I_{\text{LOAD}}}{V_{\text{SUPPLY}} \times \text{Efficiency}} \quad (46)$$

如果稳压器通过长导线或具有大阻抗的 PCB 迹线连接到输入电源，则需要特别谨慎才能实现稳定的性能。输入电缆的寄生电感和电阻可能会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容相结合，构成一个欠阻尼谐振电路。每次进行输入电源的打开和关闭循环时，该电路都会导致稳压器输入端处出现过压瞬态。寄生电阻会在负载瞬变期间导致输入电源电压下降。若要解决此类问题，最佳做法是缩短输入电源与稳压器之间的距离，并将铝或钽输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路并减少任何电压过冲。

稳压器的前面通常都会使用一个 EMI 输入滤波器，除非经过精心设计，否则该滤波器可能导致不稳定并产生上文所述的一些影响。[AN-2162：轻松解决直流/直流转换器的传导 EMI 问题应用手册](#) 提供了一些任何开关稳压器设计输入滤波器时的实用建议。

9.4 布局

9.4.1 布局指南

在高电流快速开关电路中，适当的 PCB 设计和布局对于实现稳健可靠的设计而言非常重要。降压稳压器功率级的高功率开关环路由 [图 9-15](#) 中阴影部分的环路 1 表示。降压稳压器的拓扑结构意味着环路 1 的元件中存在非常高的 di/dt 电流，因此必须尽可能减小有效环路面积，以此来减少此环路的寄生电感。另外，高侧和低侧 MOSFET 的栅极驱动环路（分别由 3 和 4 表示）也很重要。

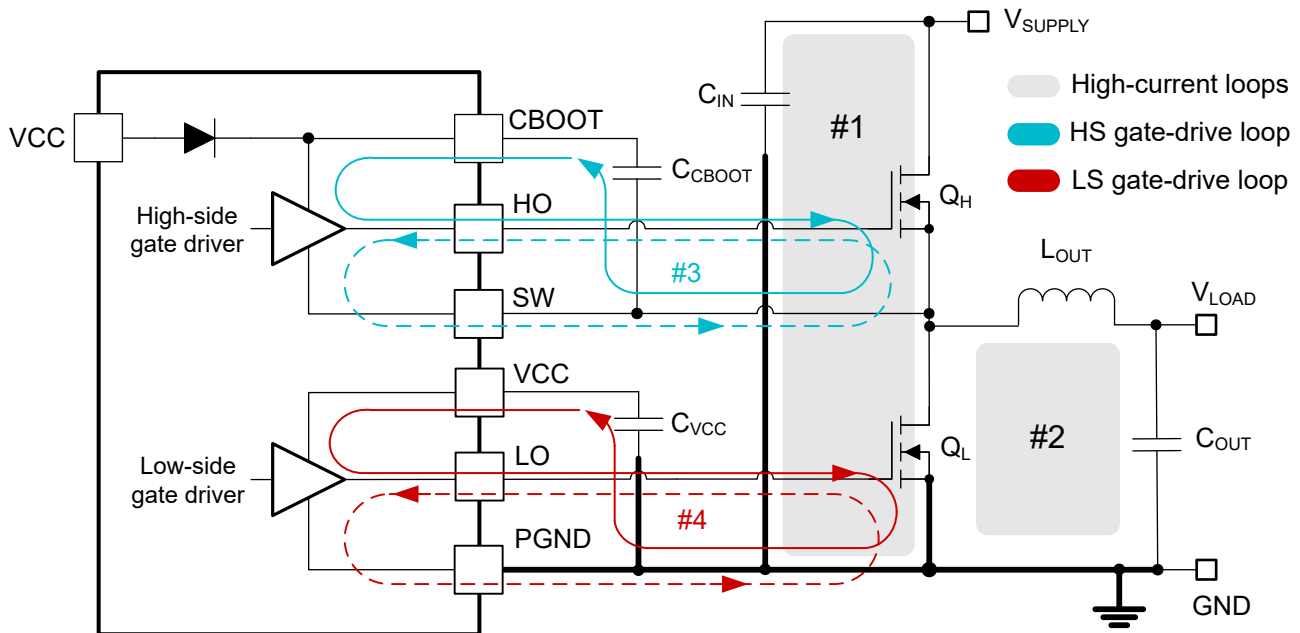


图 9-15. 具有功率级和栅极驱动电路开关环路的直流/直流稳压器接地系统

9.4.1.1 功率级布局

- 输入电容器、输出电容器和 MOSFET 是降压稳压器功率级的构建元件，并通常放在 PCB 的顶层上。可以利用任何系统级空气流动，因此可以尽可能地发挥对流热传递的优势。在双面 PCB 布局中，小信号元件通常放置在底部。至少插入一个内部平面并接地以实现屏蔽，并使小信号迹线与嘈杂的电力迹线和线路分离开。

- 直流/直流稳压器具有多个高电流环路。尽可能地减小这些环路的面积，以抑制产生的开关噪声并优化开关性能。
 - 环路 1：要尽可能缩小的最重要环路面积。其对应的路径是从输入电容器到高侧和低侧 MOSFET，然后再通过接地连接回到输入电容器。将输入电容器负端子连接到低侧 MOSFET 的源极附近。同样，将输入电容器正端子连接到高侧 MOSFET 的漏极附近。
 - 环路 2：环路 2 不像环路 1 那么重要。其对应的路径是从低侧 MOSFET 到电感器和输出电容器，再通过接地线回到低侧 MOSFET 的源极。尽可能地靠近接地端连接低侧 MOSFET 的源极和输出电容器的负端子。
- PCB 迹线定义为 SW 节点，它连接到高侧 MOSFET 的源极、低侧 MOSFET 的漏极和电感器的低压侧，必须尽可能短而宽。不过，SW 连接是注入 EMI 的来源，因此不得过大。
- 遵循 MOSFET 制造商建议的任何 MOSFET 布局注意事项，包括焊盘几何形状和焊锡膏模版设计。
- SW 引脚连接到功率转换级的开关节点并用作高侧栅极驱动器的返回路径。环路 1 固有的寄生电感和两个功率 MOSFET 的输出电容 (C_{OSS}) 构成了一个谐振电路，该电路会在 SW 节点处引入高频 (> 50MHz) 振铃。如果不加控制，此振铃的电压峰值会显著高于输入电压。确保峰值振铃幅度没有超过 SW 引脚的绝对最大额定值限制。在很多情况下，从 SW 节点连接到 GND 的串联电阻器和电容器缓冲器网络会抑制该振铃并减小峰值幅度。如果测试表明 SW 引脚处的振铃幅度过大，则可以在需要时添加缓冲器元件。

9.4.1.2 栅极驱动布局

尽可能减少杂散或寄生栅极环路电感是优化栅极驱动开关性能的关键。以下环路非常重要：

- 环路 3：高侧 MOSFET， Q_H 。在高侧 MOSFET 导通期间，大电流从自举电容器流向栅极驱动器和高侧 MOSFET，然后再通过 SW 连接流回到启动电容器的负端子。相反，若要关断高侧 MOSFET，大电流从自举（启动）电容器流向栅极驱动器和高侧 MOSFET，然后再通过 SW 连接流回到启动电容器的负端子。
- 环路 4：低侧 MOSFET， Q_L 。在低侧 MOSFET 导通期间，大电流从 VCC 去耦电容器流向栅极驱动器 and 低侧 MOSFET，然后再通过接地端流回电容器的负端子。相反，若要关断低侧 MOSFET，大电流从低侧 MOSFET 的栅极流向栅极驱动器和 GND，然后再通过接地端流回低侧 MOSFET 的源极。

在使用高速 MOSFET 栅极驱动电路进行设计时，TI 建议遵循以下电路布局指南。

- 从栅极驱动器输出 (HO 和 LO) 到高侧或低侧 MOSFET 相应栅极的连接必须尽可能短，从而减少串联寄生电感。请注意，峰值栅极驱动电流可高达几安培。使用 0.65mm (25mil) 或更宽的迹线。在必要时，沿着这些迹线使用直径至少 0.5mm (20mil) 的通孔。将 HO 和 SW 迹线作为差分对从器件布放到高侧 MOSFET，从而充分利用磁通抵消。另外，将 LO 迹线和 PGND 迹线/铜面积作为差分对从器件布放到低侧 MOSFET，从而充分利用磁通抵消。
- 将自举电容器 C_{CBOOT} 靠近器件的 CBOOT 和 SW 引脚放置，从而尽可能地减少与高侧驱动器相关联的环路 3 面积。类似地，将 VCC 电容器 C_{VCC} 靠近器件的 VCC 和 PGND 引脚放置，从而尽可能地减少与低侧驱动器相关联的环路 4 面积。

9.4.1.3 PWM 控制器布局

将器件尽可能地靠近功率 MOSFET 放置以尽可能地缩短栅极驱动器布线长度，如此一来，与模拟和反馈信号以及电流检测相关的分量便可以通过如下方式加以考虑：

- 分离电源和信号/模拟迹线，并使用接地平面来提供噪声屏蔽。
- 将与 COMP、ISNS+、VOULTS 和 IMON 相关的所有敏感模拟布线和元件放置在远离 SW、HO、LO 或 CBOOT 等高压开关节点的位置，以避免相互耦合。使用内部层作为接地平面。
- 以差分对形式布放 ISNS+ 和 VOUT 检测迹线，从而更大幅度地减少噪声拾取，并使用开尔文连接方式连接到适用的分流电阻器。屏蔽电流检测 (ISNS+ 和 VOUTS) 布线，使其免受电源布线和元件的影响。
- 尽可能地缩小从 VCC 和 VIN 引脚通过相应去耦电容器到 PGND 引脚的环路面积。将这些电容器尽可能靠近器件放置。

9.4.1.4 热设计和布局

对于集成栅极驱动器和辅助电源 LDO 稳压器的 PWM 控制器，以下方面会极大地影响其工作温度范围：

- 功率 MOSFET 的平均栅极驱动电流要求
- 开关频率

- 工作输入电源电压 (影响偏置稳压器 LDO 压降, 进而影响功率损耗)
- 封装的热特性和工作环境

为了使 PWM 控制器在特定的温度范围内发挥作用, 封装必须允许有效地散发所产生的热量, 同时使结温保持在额定限值以内。

VQFN 封装提供了一种通过封装底部外露散热焊盘实现半导体芯片散热的方式。封装的外露焊盘热连接到器件的基板。此连接可以显著改善散热, 并且 PCB 设计必须采用导热焊盘、散热通孔和接地平面, 以构成完整的散热系统。器件的外露焊盘直接焊接在器件封装正下方 PCB 的接地铜层上, 从而将热阻降至一个很小的值。

导热焊盘与内部和焊接面接地平面之间连接着多个直径为 0.3mm 的过孔, 这些过孔对帮助散热非常重要。在多层 PCB 设计中, 通常会在功率元件下方的 PCB 层上放置一个实心接地平面。这种布局不仅为功率级电流提供了一个平面, 而且还为发热器件提供了一个热传导路径。

MOSFET 的散热特性也非常重要。高侧 MOSFET 的漏极焊盘通常连接到 VIN 层来实现散热。低侧 MOSFET 的漏极焊盘则连接到 SW 层, 但 SW 层的面积应保持尽可能小, 以缓解 EMI 问题。

9.4.1.5 接地平面设计

TI 建议使用一个或多个内部 PCB 层作为实心接地平面。接地平面既为敏感电路和迹线提供屏蔽功能, 也为控制电流提供静态基准电位。具体来说, 功率级元件正下方的层上必须有一个完整的接地平面。将低侧 MOSFET 的源极端子以及输入和输出电容器的返回端子连接到该接地平面。在外露焊盘上连接器件的 PGND 和 AGND 引脚, 然后使用外露焊盘下的一组过孔连接到系统接地平面。PGND 网络包含开关频率下的噪声, 可能会因负载电流的变化而抖动。PGND、VIN 和 SW 的电源迹线可以限制在接地平面的一侧, 例如在顶层。接地平面另一侧的噪声则小得多, 因此适合放置一些敏感的模拟迹线。

9.4.2 布局示例

图 9-16 展示了具有分立功率 MOSFET 的同步降压稳压器的布局示例。该设计采用内层作为顶层正下方的电源环路返回路径, 以构成小面积开关电源环路。这个环路面积也就是说寄生电感必须尽可能小, 从而尽可能地减少 EMI 以及开关节点电压过冲和振铃。

高频电源环路电流通过 MOSFET, 经由内层的电源接地平面, 然后通过陶瓷电容器返回至 VIN。

多个陶瓷电容器并联放置在高侧 MOSFET 漏极附近。小尺寸电容器的低等效串联电感 (ESL) 和高自谐振频率 (SRF) 可以带来出色的高频性能。这些电容器的负端子通过多个过孔连接到内层接地平面, 从而尽可能地减少寄生环路电感。

用于提高抗噪性和降低 EMI 的附加准则如下:

- 将 PGND 直接连接到低侧 MOSFET 和电源接地。将 AGND 直接连接到敏感模拟元件的模拟接地平面。AGND 的模拟接地平面与 PGND 的电源接地平面都必须在器件正下方单点连接至裸露焊盘。
- 使用较短的铜连接 (无过孔) 将 MOSFET 直接连接到电感器端子, 因为该网络具有高 dv/dt 并且会增加辐射 EMI。开关节点连接的单层布线意味着具有高 dv/dt 的开关节点过孔不会出现在 PCB 的底部。此举可避免在 EMI 测试期间电场耦合到参考接地平面。VIN 和 PGND 平面覆铜屏蔽了将 MOSFET 连接到电感器端子的多边形, 从而进一步减少了辐射 EMI 信号。
- 将 EMI 滤波器元件放置在 PCB 底部, 使元件与顶部的功率级元件隔离开来。

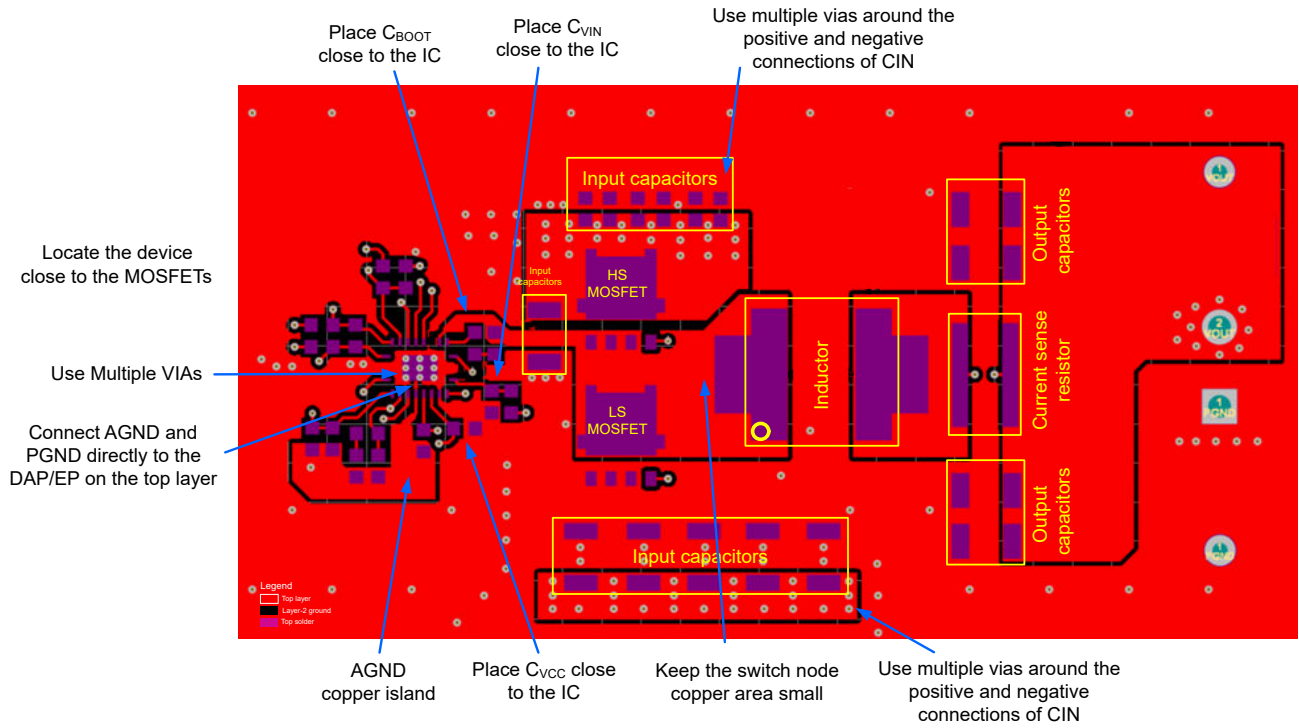


图 9-16. PCB 顶层

10 器件和文档支持

10.1 器件支持

10.1.1 开发支持

相关开发支持，请参阅以下文档：

- 有关 TI 的参考设计库，请访问 [TI Designs](#)
- TI 设计：
 - [配备两个 4Gbps 四通道解串器的 ADAS 8 通道传感器融合集线器参考设计](#)
 - [汽车级 EMI 与热性能经优化的同步降压转换器参考设计](#)
 - [采用 LM5141-Q1 的汽车级高电流、宽 \$V_{IN}\$ 同步降压控制器参考设计](#)
 - [工作频率为 2.2MHz 的 25W 汽车启停系统参考设计](#)
 - [适用于汽车仪表组的同步降压转换器参考设计](#)
 - [适用于存储服务器的 137W 保持转换器参考设计](#)
 - [汽车同步降压 \(3.3V, 12.0A\) 参考设计](#)
 - [汽车同步降压参考设计](#)
 - [具备展频频谱的宽输入同步降压转换器参考设计](#)
 - [适用于数字驾驶舱处理单元的汽车宽输入电压 \(\$V_{IN}\$ \) 前端参考设计](#)
- 技术文章：
 - [直流/直流转换器的高密度 PCB 布局](#)
 - [同步降压转换器解决方案支持提供宽 \$V_{IN}\$ 性能和灵活性](#)
 - [如何使用压摆率进行 EMI 控制](#)

10.2 文档支持

10.2.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[通过优化的功率级布局免费提高大电流直流/直流稳压器性能应用简报](#)
- 应用手册：
 - 德州仪器 (TI)，[AN-2162：轻松解决直流/直流转换器的传导 EMI 问题](#)
 - 德州仪器 (TI)，[在汽车冷启动期间使用 LM5140-Q1 双路同步降压控制器维持输出电压调节](#)
- 德州仪器 (TI)，[通过更大程度降低电感寄生来降低降压转换器 EMI 和电压应力模拟设计期刊](#)
- 白皮书：
 - 德州仪器 (TI)，[电源的传导 EMI 规格概述](#)
 - 德州仪器 (TI)，[电源的辐射 EMI 规格概述](#)
 - 德州仪器 (TI)，[评估适用于成本驱动型严苛应用的宽 \$V_{IN}\$ 、低 EMI 同步降压电路](#)

10.2.1.1 PCB 布局资源

- 应用手册：
 - 德州仪器 (TI)，[AN-1149 开关电源布局指南](#)
 - 德州仪器 (TI)，[AN-1229 SIMPLE SWITCHER® PCB 布局指南](#)
 - 德州仪器 (TI)，[使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局](#)
- 德州仪器 (TI)，[构建电源之布局注意事项研讨会](#)

10.2.1.2 热设计资源

- 应用手册：
 - 德州仪器 (TI)，[AN-2020 热设计：学会洞察先机，不做事后诸葛](#)
 - 德州仪器 (TI)，[AN-1520 外露焊盘封装实现理想热阻的电路板布局布线指南](#)
 - 德州仪器 (TI)，[半导体和 IC 封装热指标](#)
 - 德州仪器 (TI)，[使用 LM43603 和 LM43602 简化热设计](#)

- 德州仪器 (TI), [PowerPAD™ 热增强型封装](#)
- 德州仪器 (TI), [使用新的热指标](#)
- 德州仪器 (TI), [PowerPAD™ 速成应用简报](#)

10.3 接收文档更新通知

要接收文档更新通知, 请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册, 即可每周接收产品信息更改摘要。有关更改的详细信息, 请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料, 可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题, 获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范, 并且不一定反映 TI 的观点; 请参阅 TI 的 [使用条款](#)。

10.5 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.

SIMPLE SWITCHER® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序, 可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级, 大至整个器件故障。精密的集成电路可能更容易受到损坏, 这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

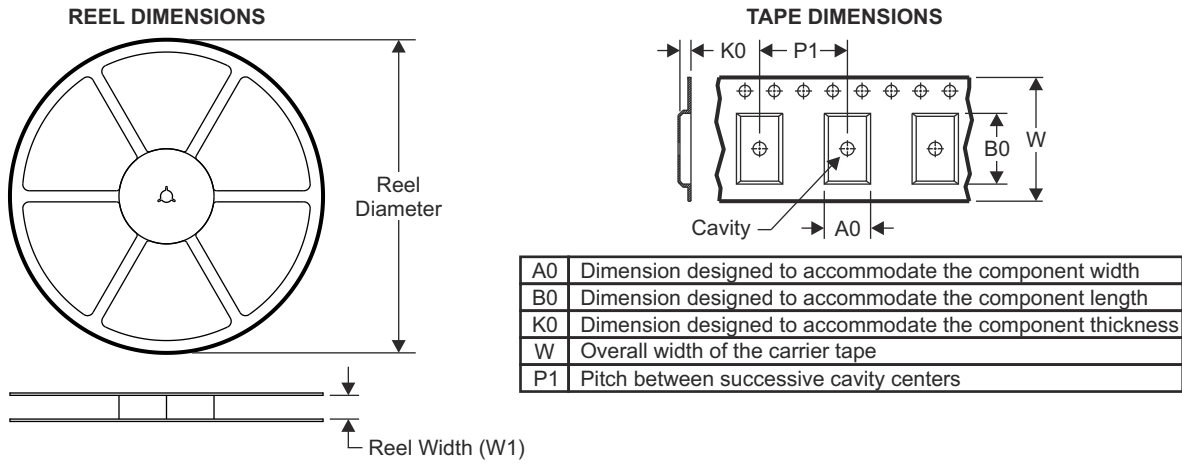
11 修订历史记录

日期	修订版本	注释
April 2026	*	初始发行版

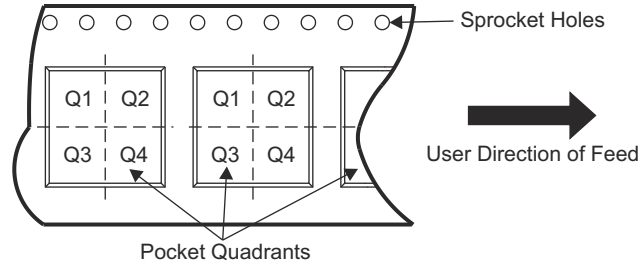
12 机械、封装和可订购信息

以下页面显示机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更, 恕不另行通知, 且不会对此文档进行修订。有关此数据表的浏览器版本, 请查阅左侧的导航栏。

12.1 卷带包装信息

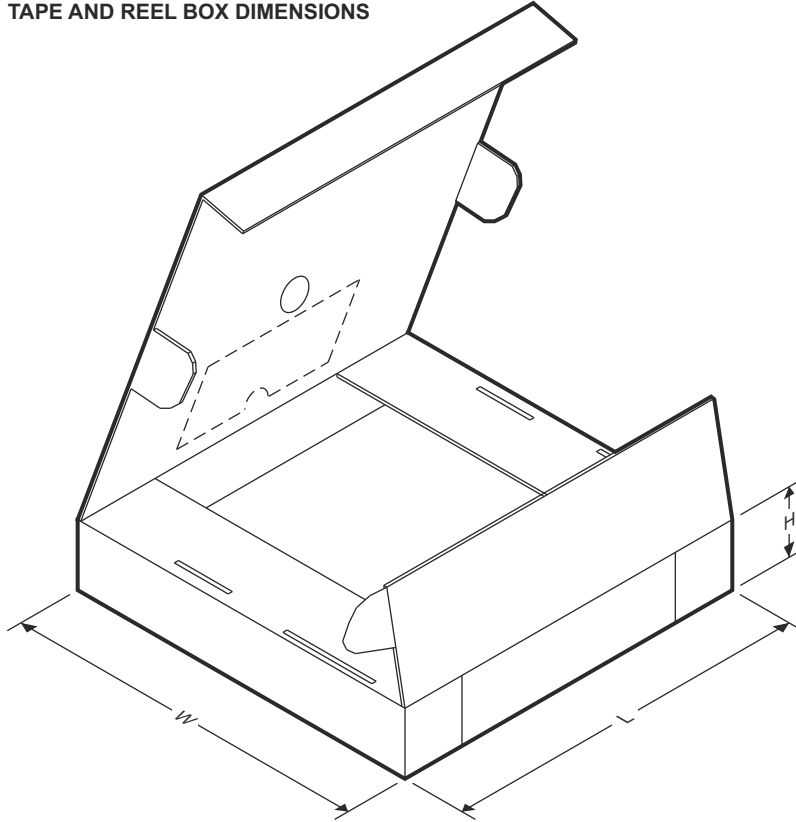


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PLM5192QRGYR	QFN	RGY	19	3000	330.0	12.4	3.8	5.8	1.2	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



ADVANCE INFORMATION

器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PLM5192QRGYR	QFN	RGY	19	3000	367.0	367.0	35.0

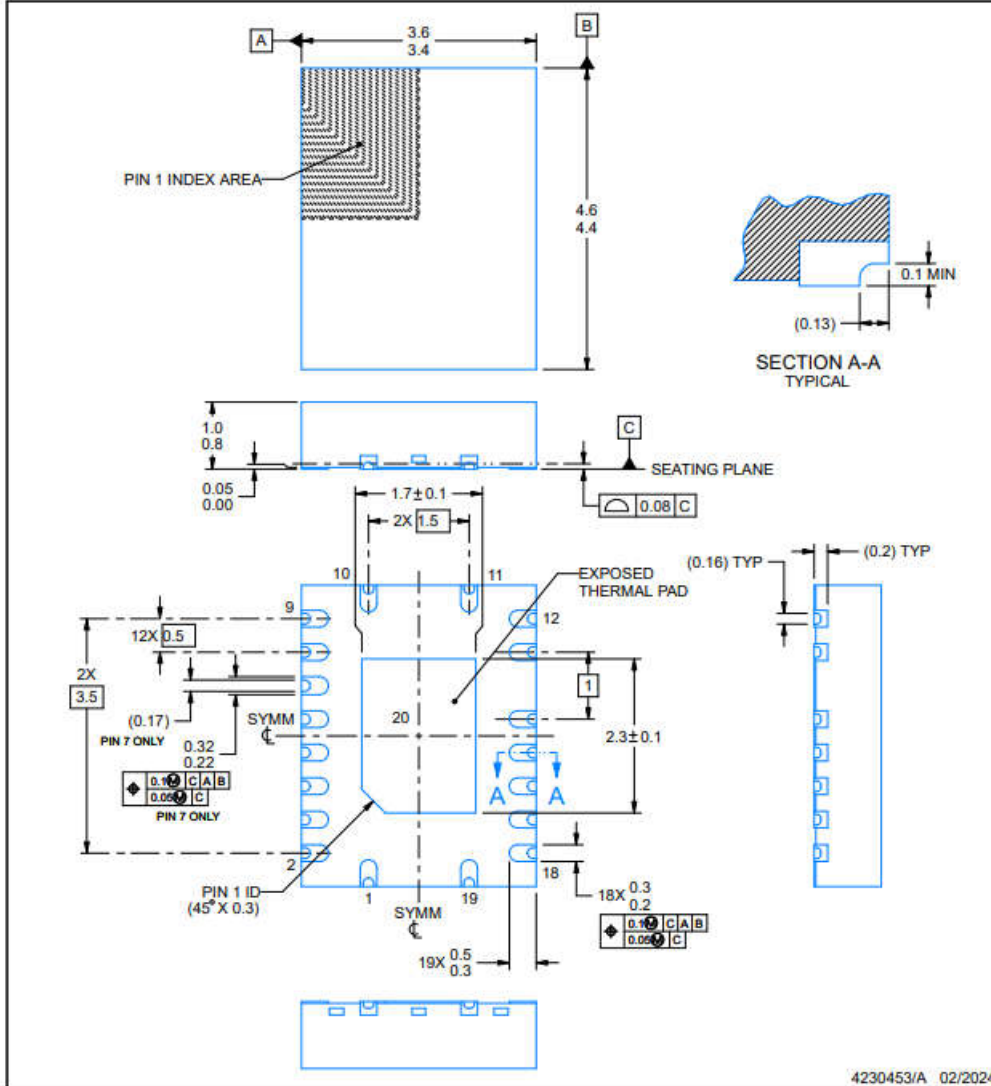


RGY0019C

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

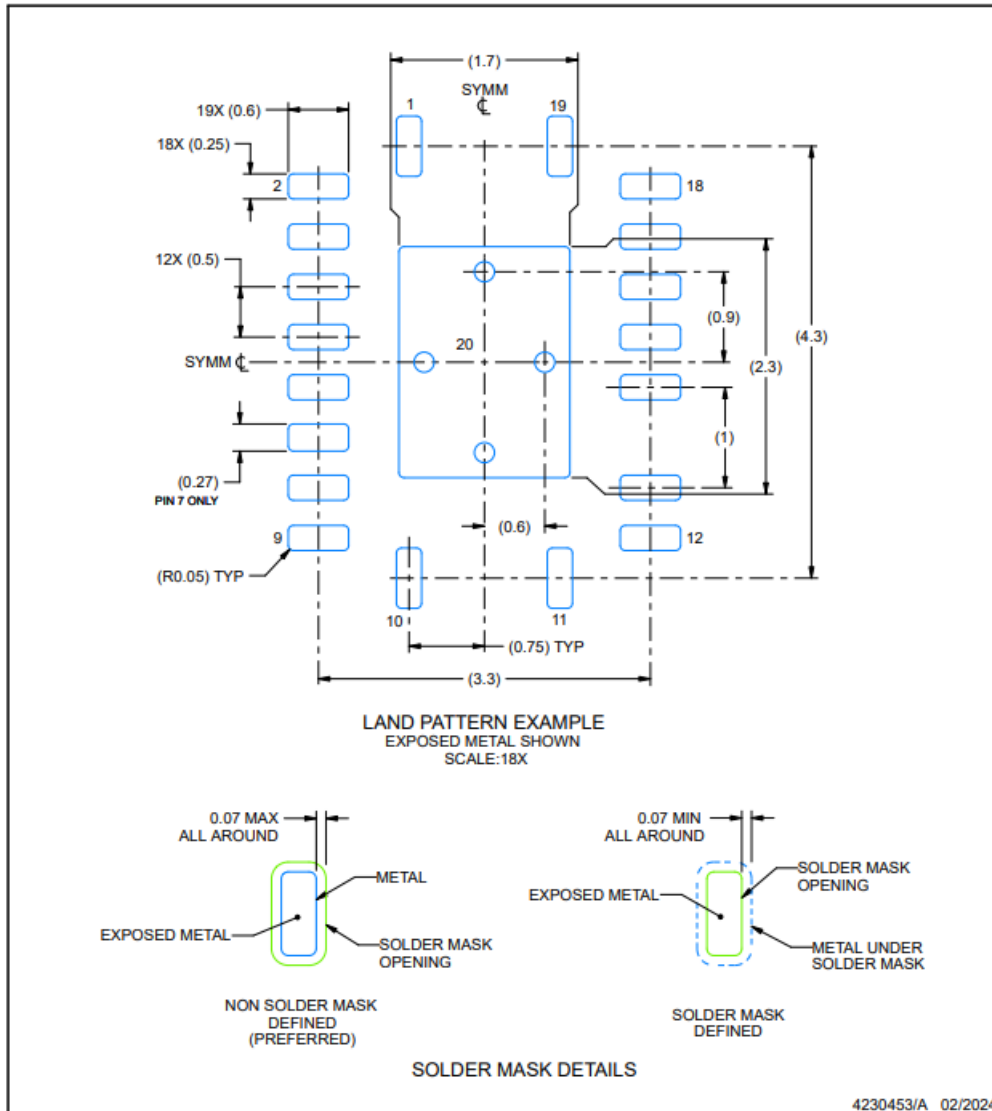
EXAMPLE BOARD LAYOUT

RGY0019C

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

ADVANCE INFORMATION



NOTES: (continued)

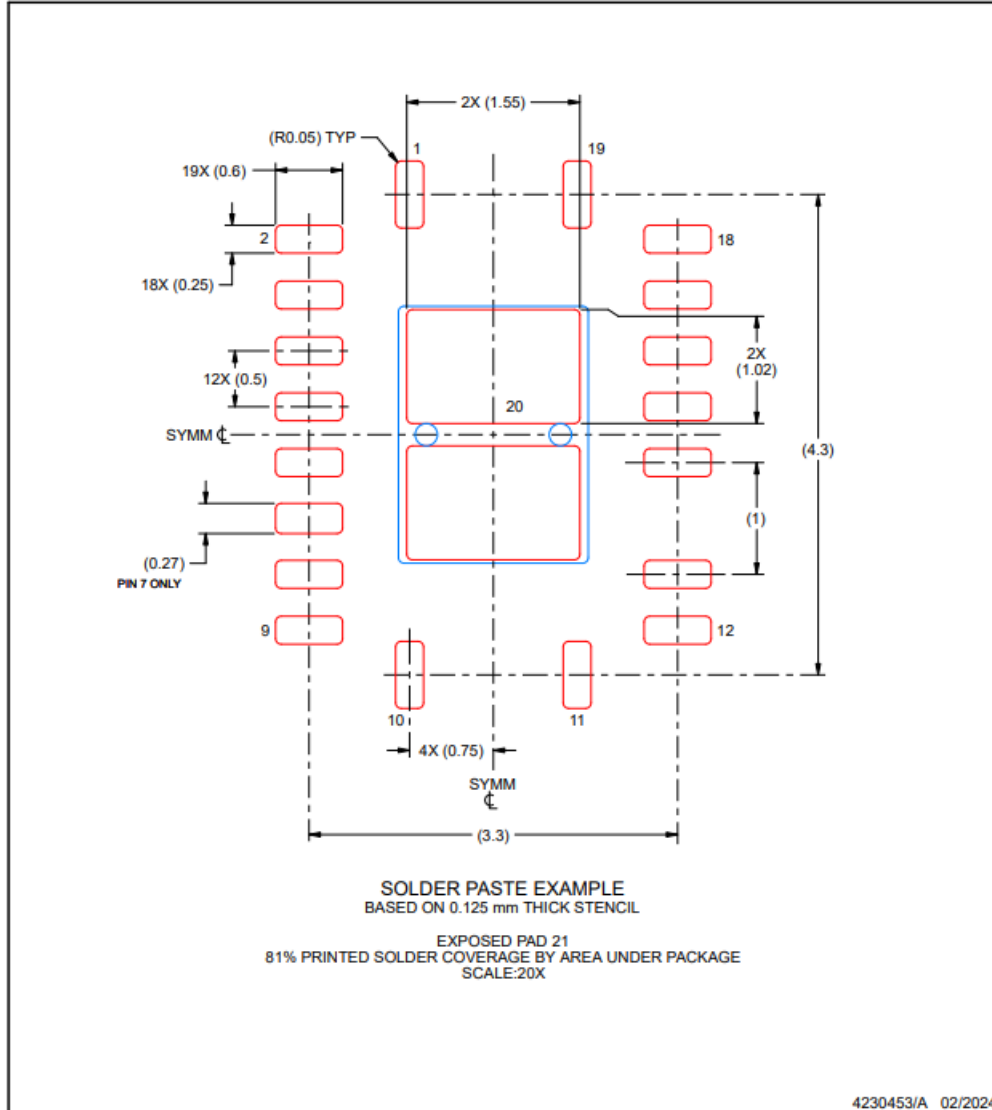
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGY0019C

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

- 6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PLM5192QRGYRQ1	Active	Preproduction	VQFN (RGY) 19	3000 LARGE T&R	-	Call TI	Call TI	-	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

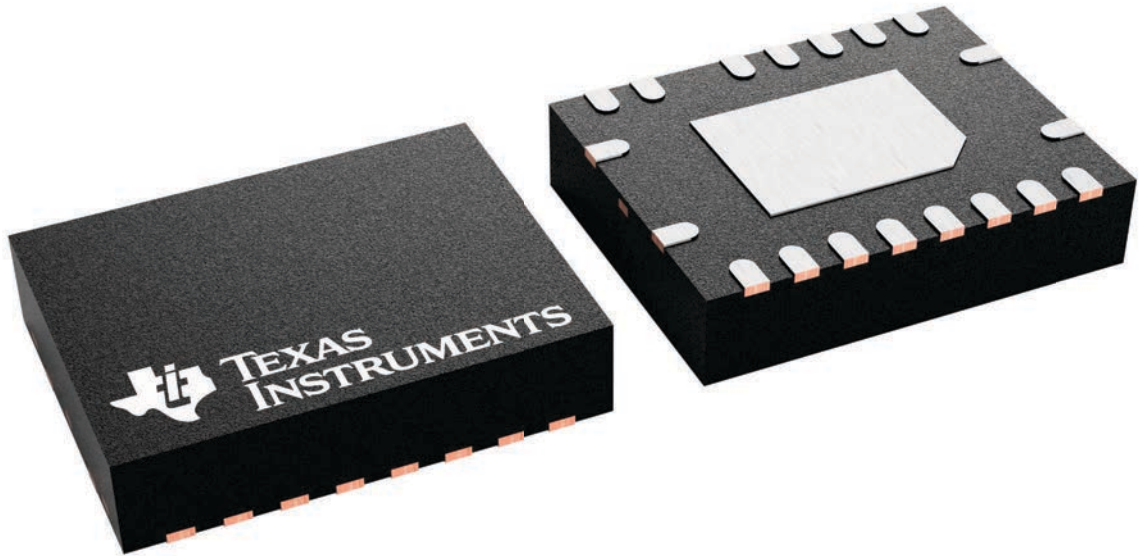
RGY 19

VQFN - 1 mm max height

3.5 x 4.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4230073/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月