

LM51231-Q1 具有 V_{OUT} 跟踪功能的 2.2MHz 宽 VIN 同步升压控制器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 温度等级 1 : -40°C 至 +125°C , T_A
- 功能安全型
 - 可提供用于功能安全系统设计的文档
- 适用于宽工作电压范围的汽车类电池供电应用
 - 3.8V 至 42V 输入工作范围
 - 5V 至 20V 或 15V 至 57V 的动态可编程 V_{OUT}
 - BIAS 引脚 $\geq 3.8V$ 时最小升压输入为 0.8V
 - $V_{SUPPLY} > V_{LOAD}$ 时进行旁路操作
- BIAS 关断电流 $\leq 3 \mu A$
- 小尺寸解决方案
 - 最大开关频率 : 2.2MHz
 - 内部自举二极管
 - 具有可润湿侧翼的 QFN-20 封装
- 缓解 EMI , 并避免 AM 波段干扰和串扰
 - 可选的时钟同步
 - 开关频率范围为 100kHz 至 2.2MHz
 - 可选开关模式 (FPWM、二极管仿真)
 - 可选可编程扩展频谱
 - 无引线封装
- 可编程性和灵活性
 - 动态 V_{OUT} 跟踪
 - 动态开关频率编程
 - 支持 DCR 电感器电流检测
 - 可编程的输入电压 UVLO
 - 可调软启动
 - 自适应死区时间
 - PGOOD 指示器
- 集成保护功能
 - 在 V_{SUPPLY} 范围内具有恒定的逐周期峰值电流限制
 - 过压保护
 - HB-SW 短路保护
 - 热关断

2 应用

- 具有跟踪功能的汽车音频电源
- 汽车 LED 偏置电源

3 说明

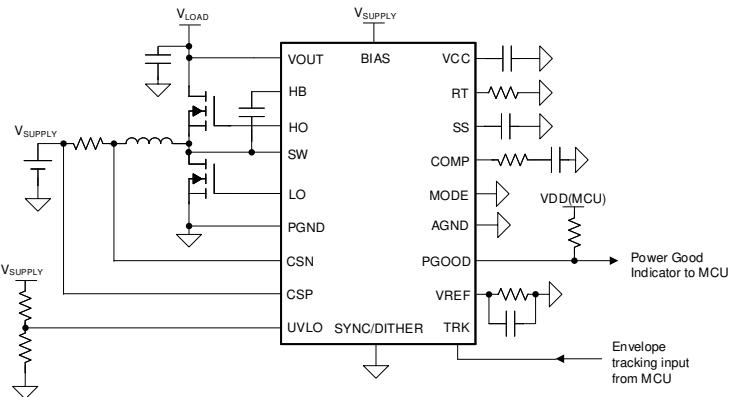
LM51231-Q1 器件是一款采用峰值电流模式控制的宽输入范围同步升压控制器。该器件的宽输入范围支持汽车冷启动和负载突降。当 BIAS 等于或大于 3.8V 时，最小输入电压可低至 0.8V。可使用跟踪功能对此输出电压进行动态编程。当 $V_{SUPPLY} > V_{LOAD}$ 时，会自动进入旁路模式运行，从而消除高侧 MOSFET 的体二极管压降。用户可通过外部电阻器对开关频率进行动态编程，编程范围为 100kHz 至 2.2MHz。2.2MHz 的开关频率可更大限度地降低 AM 频带干扰，并支持实现小解决方案尺寸和快速瞬态响应。

该器件具有内置的保护功能，例如在 V_{SUPPLY} 范围内具有恒定的峰值电流限制、过压保护和热关断功能。外部时钟同步、可编程展频调制以及具有超低寄生效应的无引线封装有助于降低 EMI 并避免串扰问题。附加功能包括线路 UVLO、FPWM、二极管仿真、DCR 电感器电流检测、可编程的软启动和电源正常状态指示器

封装信息

器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
LM51231-Q1	QFN (20)	3.5mm x 3.5mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



典型应用



本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性	1	6.4 器件功能模式	26
2 应用	1	7 应用和实施	30
3 说明	1	7.1 应用信息	30
4 引脚配置和功能	3	7.2 典型应用	30
5 规格	5	7.3 系统示例	32
5.1 绝对最大额定值	5	7.4 电源相关建议	34
5.2 ESD 等级	5	7.5 布局	35
5.3 建议运行条件	6	8 器件和文档支持	37
5.4 热性能信息	6	8.1 接收文档更新通知	37
5.5 电气特性	7	8.2 支持资源	37
5.6 典型特性	11	8.3 商标	37
6 详细说明	14	8.4 静电放电警告	37
6.1 概述	14	8.5 术语表	37
6.2 功能方框图	14	9 修订历史记录	37
6.3 特性说明	14	10 机械、封装和可订购信息	37

4 引脚配置和功能

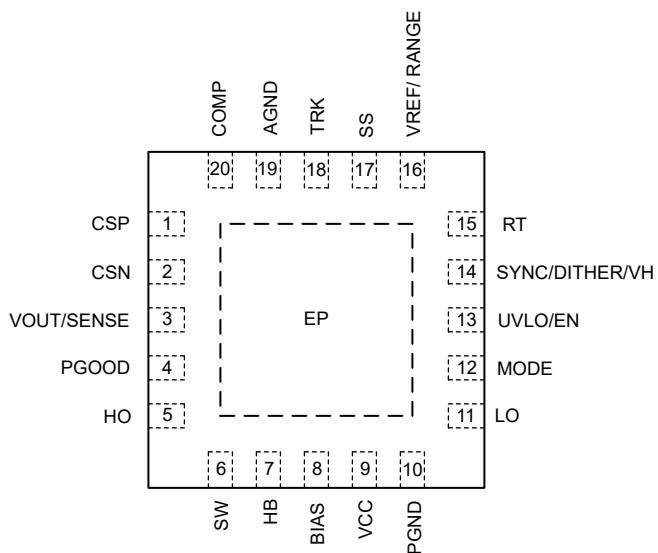


图 4-1. 具有可湿性侧面的 20 引脚 QFN/RGR 封装 (顶视图)

表 4-1. 引脚功能

引脚		I/O ⁽¹⁾	说明
编号	名称		
1	CSP	I	电流检测放大器输入。该引脚用作正输入引脚。
2	CSN	I	电流检测放大器输入。该引脚用作负输入引脚。
3	VOUT/SENSE	I	输出电压检测引脚。内部反馈电阻分压器从该引脚连接到 AGND。在该引脚与接地之间连接一个 0.1 μF 本地 VOUT 电容器。
			高侧 MOSFET 漏极电压传感引脚。通过一条短的低电感路径直接连接到高侧 MOSFET 的漏极。
4	PGOOD	O	具有开漏输出级的电源正常状态指示器。当输出电压低于欠压阈值时，该引脚接地。该引脚可以在不使用时保持悬空。
5	HO	O	高侧栅极驱动器输出。通过一条短的低电感路径直接连接到高侧 N 沟道 MOSFET 的栅极。
6	SW	P	开关节点连接和高侧 MOSFET 源极电压检测引脚。通过一条短的低电感路径直接连接到高侧 N 通道 MOSFET 的源极和低侧 N 通道 MOSFET 的漏极。连接到 PGND 以进行非同步升压配置。
7	HB	P	用于自举栅极驱动的高边驱动器电源。自举二极管在内部从 VCC 连接到该引脚。在该引脚和 SW 之间连接一个 0.1 μF 电容器。连接到 VCC 以进行非同步升压配置。
8	BIAS	P	VCC 稳压器的电源电压输入。在该引脚与接地之间连接一个 1 μF 本地 BIAS 电容器。
9	VCC	P	内部 VCC 稳压器的输出和内部 MOSFET 驱动器的电源电压输入。在该引脚和 PGND 之间连接一个 4.7 μF 电容器。
10	PGND	G	电源地引脚。通过一条短的低电感路径直接连接到低侧 N 通道 MOSFET 的源极和电源接地平面。
11	LO	O	低侧栅极驱动器输出。通过一条短的低电感路径直接连接到低侧 N 沟道 MOSFET 的栅极。
12	模式	I	可选开关模式 (FPWM 或二极管仿真) 选择引脚。如果引脚开路或者在初始上电期间大于 500kΩ 的电阻器从引脚连接到 AGND 或小于 0.4V，则器件配置为二极管仿真。通过将引脚连接至 VCC，或在上电期间引脚电压大于 2.0V，则器件将配置为 FPWM 模式。在运行期间，可以在 FPWM 和 DE 模式之间对开关模式进行动态编程。

表 4-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	说明
编号	名称		
13	UVLO/EN	I	使能引脚。该引脚用于启用/禁用器件。如果该引脚低于 $0.35V$ ，器件将关断。该引脚必须升至 $0.65V$ 以上才能启用器件。
			欠压锁定编程引脚。通过电阻器分压器将该引脚连接到电源电压，可以对转换器的启动和关断电平进行编程。必须将低侧 UVLO 电阻器连接到 AGND。不使用时连接至 BIAS。
14	SYNC/DITHER/VH	I/O	同步时钟输入。内部振荡器可以在运行期间与外部时钟同步。不使用时连接至 AGND。
			时钟抖动/展频调制频率编程引脚。如果在该引脚和 AGND 之间连接一个电容器，则激活时钟抖动/展频。在抖动操作期间，通过内部 $20\mu A$ 拉电流/灌电流对电容器进行充电和放电。随着引脚上的电压上升和下降，振荡器频率在由 RT 电阻设置的标称频率的 -6% 和 $+5\%$ 之间调制。通过将引脚下拉至地，可以在运行期间停用时钟抖动/展频。
			VCC HOLD 引脚。如果引脚大于 $2.0V$ ，则器件会在 EN 引脚接地时保持 VCC 引脚电压，这有助于在不重新配置的情况下快速重启。
15	RT	I	开关频率设置引脚。如果没有外部时钟应用于 SYNC 引脚，则开关频率由引脚和 AGND 之间的单个电阻器设置。开关频率可在工作期间进行动态编程。
16	VREF/RANGE	I/O	1.0V 内部基准电压输出。在引脚和 AGND 之间连接一个 $470pF$ 电容器。可以通过在引脚与 TRK 之间连接一个电阻分压器来对 V_{OUT} 稳压目标进行编程。如果使用，则引脚与 AGND 之间的电阻必须始终大于 $20k\Omega$ 。将分压器的低侧电阻器连接至 AGND。
			V_{OUT} 范围选择引脚。如果在初始上电期间引脚与 AGND 之间的电阻在 $75k\Omega$ 和 $100k\Omega$ 范围内，则选择较低的 V_{OUT} 范围 ($5V$ 至 $20V$)。如果在初始上电期间引脚与 AGND 之间的电阻在 $20k\Omega$ 和 $35k\Omega$ 范围内，则选择较高的 V_{OUT} 范围 ($15V$ 至 $57V$)。升压转换器输出电压可以在预编程范围内进行动态编程。输出电压调节的精度在所选范围内指定。
17	SS	I/O	软启动时间编程引脚。一个外部电容器和一个内部电流源用于设置软启动期间内部误差放大器基准的斜升速率。该器件会在软启动期间强制进行二极管仿真。
18	TRK	I	输出调节目标编程引脚。 V_{OUT} 稳压目标可通过以下方式进行编程：通过电阻器分压器将引脚连接至 VREF 或直接从 D/A 控制引脚电压引脚的建议工作电压范围为 $0.25V$ 至 $1.0V$ 。
19	AGND	G	模拟地引脚。通过一条宽而短的路径连接到模拟接地面。
20	COMP	O	内部跨导误差放大器的输出。在引脚和 AGND 之间连接环路补偿元件。
-	EP		封装的裸露焊盘。必须将 EP 焊接到较大的模拟地平面以降低热阻。

(1) G = 地 , I = 输入 , O = 输出 , P = 电源

5 规格

5.1 绝对最大额定值

在建议的工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入 ⁽²⁾	BIAS 至 AGND	-0.3	50	V
	UVLO 至 AGND	-0.3	BIAS + 0.3	
	CSP 至 AGND	-0.3	50	
	CSP 至 CSN	-0.3	0.3	
	VOUT 至 AGND	-0.3	65	
	HB 至 AGND	-0.3	65	
	HB 至 SW	-0.3	5.8 ⁽³⁾	
	SW 到 AGND	-0.3	60	
	SW 至 AGND (50ns)	-1		
	SW 至 AGND (10ns)	-5		
	MODE、SYNC、TRK 至 AGND	-0.3	5.5	
	PGOOD 至 AGND	-0.3	VOUT + 0.3	
输出 ⁽²⁾	RT 至 AGND	-0.3	2.5	V
	PGND 至 AGND	-0.3	0.3	
	VCC 到 AGND	-0.3	5.8 ⁽³⁾	
	HO 到 SW (50ns)	-1		
	LO 到 PGND (50ns)	-1		
	VREF、SS、COMP 至 AGND ⁽⁴⁾	-0.3	5.5	
	工作结温 , T _J ⁽⁵⁾	-40	150	°C
贮存温度 , T _{STG}		-55	150	

- (1) 应力超出绝对最大额定值中列出的值时可能会对器件造成永久损坏。这些列出的值仅为应力等级，并不表示器件在这些条件下以及在建议工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 不允许直接向 VREF、COMP、SS、RT、LO、HO 引脚施加外部电压。
- (3) 当引脚电压大于 5.5V 时，工作寿命会缩短。
- (4) VREF 引脚的最大拉电流为 50uA。
- (5) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 ⁽¹⁾ HBM ESD 分类等级 2	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100 - 011 CDM ESD 分类等级 C4B	所有引脚 ±500 转角引脚 ±750	

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在建议的工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	标称值	最大值	单位
V _{SUPPLY(BOOST)}	升压转换器输入 (当 BIAS ≥ 3.8V 时)	0.8	42		V
V _{LOAD(BOOST)}	升压转换器输出	5	57		
V _{BIAS}	BIAS 输入	3.8	42		
V _{UVLO}	UVLO 输入	0	42		
V _{CSP} , V _{CSN}	电流检测输入	0.8	42		
V _{VOUT}	升压输出传感	5	57		
V _{TRK}	TRK 输入	0.25	1 ⁽³⁾		
V _{SYNC}	同步脉冲输入	0	5.25		
f _{SW}	典型开关频率	100	2200		
f _{SYNC}	同步脉冲频率	200	2200		
T _J	工作结温 ⁽²⁾	-40	150	°C	

(1) 推荐运行额定值是指器件预期正常工作的条件。有关规格和测试条件，请参阅电气特性

(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

(3) 选择上限 VOUT 范围时，最大 TRK 引脚电压限制为 0.95V。

5.4 热性能信息

热指标 ⁽¹⁾		LM5123-Q1	单位
		RGR(QFN)	
		20 引脚	
R _{qJA}	结至环境热阻	43.3	°C/W
R _{qJC(top)}	结至外壳 (顶部) 热阻	39.9	°C/W
R _{qJB}	结至电路板热阻	17.8	°C/W
γ _{JT}	结至顶部特征参数	0.8	°C/W
γ _{JB}	结至电路板特征参数	17.8	°C/W
R _{qJC(bot)}	结至外壳 (底部) 热阻	5.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和IC封装热指标](#) 应用手册。

5.5 电气特性

典型值对应于 $T_J = 25^\circ\text{C}$ 。最小值和最大值限值适用于 $T_J = -40^\circ\text{C}$ 至 125°C 的温度范围。除非另有说明，否则 $V_{BIAS} = 12\text{V}$ ， $V_{VOUT} = 12\text{V}$ ， $R_T = 9.09\text{k}\Omega$ ， $R_{VREF} = 65\text{k}\Omega$

参数	测试条件	最小值	典型值	最大值	单位
电源电流 (BIAS、VCC、VOUT)					
$I_{BIAS-SD}$	关断时的 BIAS 电流 $V_{UVLO} = 0\text{V}$, $V_{OUT} = 11.3\text{V}$	2.5	5		μA
$I_{BIAS-ACTIVE}$	活动模式下的 BIAS 电流 (非开关，VCC 由 BIAS 供电) $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.6\text{V}$	1.22	1.52		mA
$I_{BIAS-BYP}$	旁路模式下的 BIAS 电流 $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.25\text{V}$	1.22	1.52		mA
$I_{VOUT-SD}$	关断时的 VOUT 电流 $V_{UVLO} = 0\text{V}$, $V_{OUT} = 11.3\text{V}$		1		μA
$I_{VOUT-BYP-DE}$	旁路模式下的 VOUT 电流 $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.25\text{V}$, $V_{VOUT} = 12\text{V}$, MODE = GND	100	115		μA
$I_{VOUT-BYP-FPWM}$	旁路模式下的 VOUT 电流 $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.25\text{V}$, $V_{VOUT} = 12\text{V}$, MODE = VCC	240	276		μA
$I_{VOUT-ACTIVE}$	活动 (非开关) 模式下的 VOUT 电流 (DE 模式) $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.6\text{V}$, MODE = GND	90	105		μA
	活动 (非开关) 模式下的 VOUT 电流, (FPWM) $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.6\text{V}$, MODE = VCC	240	276		μA
$I_{BATTERY-SD}$	关断模式下的电池耗电 $V_{UVLO} = 0\text{V}$, $V_{OUT} = 11.3\text{V}$	2.5	5		μA
$I_{BATTERY-DE}$	旁路模式下的电池耗电 (DE 模式) $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.25\text{V}$, MODE = GND	1.44	1.59		mA
$I_{BATTERY-FPWM}$	旁路模式下的电池耗电 (FPWM) $V_{UVLO} = 2.5\text{V}$, $V_{TRK} = 0.25\text{V}$, MODE = VCC	1.58	1.74		mA
启用 , UVLO					
$V_{EN-RISING}$	启用阈值 EN 上升	0.45	0.55	0.65	V
$V_{EN-FALLING}$	启用阈值 EN 下降	0.35	0.45	0.55	V
V_{EN-HYS}	使能迟滞 EN 下降	55	90	130	mV
$I_{UVLO-HYS}$	UVLO 下拉磁滞电流 $V_{UVLO} = 0.7\text{V}$	8	10	12	μA
$V_{UVLO-RISING}$	UVLO 阈值 UVLO 上升	1.05	1.1	1.15	V
$V_{UVLO-FALLING}$	UVLO 阈值 UVLO 下降	1.025	1.075	1.125	V
$V_{UVLO-HYS}$	UVLO 迟滞 UVLO 下降		25		mV
SYNC/DITHER/VH					
$V_{SYNC-RISING}$	SYNC 阈值/SYNC 检测阈值 SYNC 上升		2		V
$V_{SYNC-FALLING}$	SYNC 阈值 SYNC 下降	0.4			V
	最小 SYNC 上拉/脉冲宽度		100		ns
I_{DITHER}	抖动拉/灌电流	16	21	26	μA
Δf_{SW1}	f_{SW} 调制 (上限)		5%		
Δf_{SW2}	f_{SW} 调制 (下限)		-6%		
$V_{DITHER-FALLING}$	抖动禁用阈值	0.65	0.75	0.85	V
VCC					
$V_{VCC-REG1}$	VCC 调节 $I_{VCC} = 100\text{mA}$	4.75	5	5.25	V
$V_{VCC-REG2}$	VCC 调节 无负载	4.75	5	5.25	V
$V_{VCC-REG3}$	压降期间的 VCC 稳压 $V_{BIAS} = 3.8\text{V}$, $I_{VCC} = 100\text{mA}$	3.45			V
$V_{VCC-UVLO-RISING}$	VCC UVLO 阈值 VCC 上升	3.55	3.65	3.75	V
$V_{VCC-UVLO-FALLING}$	VCC UVLO 阈值 VCC 下降	3.2	3.3	3.4	V
I_{VCC-CL}	VCC 拉电流限值 $V_{VCC} = 4\text{V}$	100			mA

5.5 电气特性 (续)

典型值对应于 $T_J = 25^\circ\text{C}$ 。最小值和最大值限值适用于 $T_J = -40^\circ\text{C}$ 至 125°C 的温度范围。除非另有说明，否则 $V_{BIAS} = 12\text{V}$, $V_{VOUT} = 12\text{V}$, $R_T = 9.09\text{k}\Omega$, $R_{VREF} = 65\text{k}\Omega$

参数	测试条件	最小值	典型值	最大值	单位
CONFIGURATION (MODE)					
$V_{MODE-RISING}$	FPWM 模式阈值	MODE 上升		2.0	V
$V_{MODE-FALLING}$	二极管仿真模式阈值	MODE 下降	0.4		V
RT					
V_{RT}	RT 调节		0.5		V
VREF、TRK、VOUT					
V_{REF}	VREF 调节目标		0.99	1	1.005
$V_{OUT-REG}$	带有电阻分压器的 VOUT 稳压目标 1 (较低的 VOUT 范围)	电阻分压器, 用于使 $V_{TRK} = 0.25\text{V}$ 、 $R_{VREF} = 65\text{k}\Omega$	4.915	5	5.085
$V_{OUT-REG}$	带有电阻分压器的 VOUT 稳压目标 2 (较低的 VOUT 范围)	电阻分压器, 用于使 $V_{TRK} = 0.5\text{V}$ 、 $R_{VREF} = 65\text{k}\Omega$	9.9	10	10.1
$V_{OUT-REG}$	带有电阻分压器的 VOUT 稳压目标 3 (较低的 VOUT)	电阻分压器, 用于使 $V_{TRK} = 1.0\text{V}$ 、 $R_{VREF} = 65\text{k}\Omega$	19.8	20	20.2
$V_{OUT-REG}$	带有电阻分压器的 VOUT 稳压目标 4 (较高的 VOUT 范围)	电阻分压器, 用于使 $V_{TRK} = 0.25\text{V}$ 、 $R_{VREF} = 35\text{k}\Omega$	14.74	15	15.24
$V_{OUT-REG}$	带有电阻分压器的 VOUT 稳压目标 5 (较高的 VOUT 范围)	电阻分压器, 用于使 $V_{TRK} = 0.5\text{V}$ 、 $R_{VREF} = 35\text{k}\Omega$	29.7	30	30.3
$V_{OUT-REG}$	带有电阻分压器的 VOUT 稳压目标 6 (较高的 VOUT 范围)	电阻分压器, 用于使 $V_{TRK} = 0.95\text{V}$ 、 $R_{VREF} = 35\text{k}\Omega$	56.43	57	57.57
$V_{OUT-REG}$	使用 TRK 的 VOUT 稳压目标 1 (较低的 VOUT 范围)	$V_{TRK} = 0.25\text{V}$, $R_{VREF} = 65\text{k}\Omega$	4.91	5	5.09
$V_{OUT-REG}$	使用 TRK 的 VOUT 稳压目标 2 (较低的 VOUT 范围)	$V_{TRK} = 0.5\text{V}$, $R_{VREF} = 65\text{k}\Omega$	9.88	10	10.11
$V_{OUT-REG}$	使用 TRK 的 VOUT 稳压目标 3 (较低的 VOUT 范围)	$V_{TRK} = 1.0\text{V}$, $R_{VREF} = 65\text{k}\Omega$	19.8	20	20.2
$V_{OUT-REG}$	使用 TRK 的 VOUT 稳压目标 4 (较高的 VOUT 范围)	$V_{TRK} = 0.25\text{V}$, $R_{VREF} = 35\text{k}\Omega$	14.71	15	15.25
$V_{OUT-REG}$	使用 TRK 的 VOUT 稳压目标 5 (较高的 VOUT 范围)	$V_{TRK} = 0.5\text{V}$, $R_{VREF} = 35\text{k}\Omega$	29.6	30	30.3
$V_{OUT-REG}$	使用 TRK 的 VOUT 稳压目标 6 (较高的 VOUT 范围)	$V_{TRK} = 0.95\text{V}$, $R_{VREF} = 35\text{k}\Omega$	56.45	57	57.5
I_{TRK}	TRK 偏置电流			1	μA
软启动, DE 到 FPWM 切换					
I_{SS}	软启动电流		17	20	23
$V_{SS-DONE}$	MODE 切换开始	SS 上升	1.3	1.5	1.7
R_{SS}	SS 下拉开关 R_{DSON}			30	70
V_{SS-DIS}	SS 放电检测阈值		30	50	75
V_{SS-FB}	内部 SS 至 FB 钳位	$V_{FB}=0\text{V}$	55	75	mV
电流检测 (CSP、CSN、SW、SENSE)					
V_{SLOPE}	峰值斜坡补偿振幅	$R_T = 220\text{k}\Omega$, 以 CS 输入为基准	45		mV
A_{CS}	电流检测放大器增益	CSP=3.0V	10		V/V
	电流检测放大器增益	CSP=1.5V	10		V/V
V_{CLTH}	正峰值电流限制阈值 (CSP-CSN)	CSP= 3.0V, MODE = GND	52	60	68
	正峰值电流限制阈值 (CSP-CSN)	CSP= 1.5V, MODE = GND	51	60	72

5.5 电气特性 (续)

典型值对应于 $T_J = 25^\circ\text{C}$ 。最小值和最大值限值适用于 $T_J = -40^\circ\text{C}$ 至 125°C 的温度范围。除非另有说明，否则 $V_{\text{BIAS}} = 12\text{V}$, $V_{\text{VOUT}} = 12\text{V}$, $R_T = 9.09\text{k}\Omega$, $R_{\text{VREF}} = 65\text{k}\Omega$

参数	测试条件	最小值	典型值	最大值	单位
$V_{\text{ZCD-DE}}$	ZCD 阈值 (SW-SENSE)	MODE = GND	4		mV
$V_{\text{I-NEG-FPWM}}$	负峰值电流限制阈值 (SW-SENSE)	MODE = VCC	-150		mV
$V_{\text{CS-FWD}}$	进入旁路模式的正向电流阈值电压 (CSP-CSN)	$V_{\text{ULVO}} = 2.5\text{V}$, $V_{\text{TRK}} = 0.25\text{V}$	2	6	10
$V_{\text{ZCD-BYP}}$	旁路模式 (DE 模式) (SW-SENSE) 下的过零检测	$V_{\text{ULVO}} = 2.5\text{V}$, $V_{\text{TRK}} = 0.25\text{V}$, MODE = GND	-5		mV
$V_{\text{I-NEG-BYP}}$	旁路模式下的负电流限制 (FPWM) (SW-SENSE)	$V_{\text{ULVO}} = 2.5\text{V}$, $V_{\text{TRK}} = 0.25\text{V}$, MODE = VCC	-150		mV
I_{CSN}	CSN 偏置电流			1	μA
I_{CSP}	CSP 偏置电流		110		μA
引导故障保护 (HB)					
	最大充电脉冲周期		4		周期
	充电关闭周期		12		周期
	进入断续模式保护的组数		4		组
	断续模式关闭期间的关闭周期		512		周期
误差放大器 (COMP)					
G_m	跨导		1		mA/V
$I_{\text{SOURCE-MAX}}$	最大 COMP 拉电流	$V_{\text{COMP}} = 0\text{V}$	95		μA
$I_{\text{SINK-MAX}}$	最大 COMP 灌电流	$V_{\text{COMP}} = 1.8\text{V}$	90		μA
$V_{\text{CLAMP-MAX}}$	COMP 最大钳位电压	COMP 上升	2.05	2.4	2.8
$V_{\text{CLAMP-MIN}}$	COMP 最小钳位电压	COMP 下降	0.65		V
脉宽调制 (PWM)					
f_{SW1}	开关频率	$R_T = 220\text{k}\Omega$	85	100	115
f_{SW2}	开关频率	$R_T = 9.09\text{k}\Omega$	1980	2200	2420
$t_{\text{ON-MIN}}$	最短可控导通时间	$R_T = 9.09\text{k}\Omega$	14	20	50
$t_{\text{OFF-MIN}}$	最短强制关断时间	$R_T = 9.09\text{k}\Omega$	70	95	115
D_{MAX1}	最大占空比限制	$R_T = 220\text{k}\Omega$	90%	94%	98%
D_{MAX2}	最大占空比限制	$R_T = 9.09\text{k}\Omega$	75%	80%	83%
PGOOD、OVP					
$V_{\text{OVTH-RISING}}$	过压阈值 (OVP 阈值)	VOUT 上升 (以 $V_{\text{OUT-REG}}$ 为基准)	108.5%	110%	113.5%
$V_{\text{OVTH-FALLING}}$	过压阈值 (OVP 阈值)	VOUT 下降 (以 $V_{\text{OUT-REG}}$ 为基准)	100.5%	103%	105.5%
$V_{\text{OVTH-DLY}}$	延迟后再进入旁路模式		30		us
$V_{\text{UVTI-RISING}}$	欠压阈值 (PGOOD 阈值)	VOUT 上升 (以 $V_{\text{OUT-REG}}$ 为基准)	91.5%	94%	98%
$V_{\text{UVTI-FALLING}}$	欠压阈值 (PGOOD 阈值)	VOUT 下降 (以 $V_{\text{OUT-REG}}$ 为基准)	89.5%	92%	95.5%
	UV 比较器抗尖峰脉冲滤波器	上升沿	26		μs
	UV 比较器抗尖峰脉冲滤波器	下降沿	21		μs
R_{PGOOD}	PGOOD 下拉开关 R_{DSON}		90	180	Ω
	有效 PGOOD 所需的最小 BIAS			2.5	V
MOSFET 驱动器					
	高态电压降 (HO 驱动器)	100mA 灌电流	0.08	0.15	V
	低态电压降 (HO 驱动器)	100mA 拉电流	0.04	0.1	V

5.5 电气特性 (续)

典型值对应于 $T_J = 25^\circ\text{C}$ 。最小值和最大值限值适用于 $T_J = -40^\circ\text{C}$ 至 125°C 的温度范围。除非另有说明，否则 $V_{\text{BIAS}} = 12\text{V}$, $V_{\text{VOUT}} = 12\text{V}$, $R_T = 9.09\text{k}\Omega$, $R_{\text{VREF}} = 65\text{k}\Omega$

参数	测试条件	最小值	典型值	最大值	单位
	高态电压降 (LO 驱动器)	100mA 灌电流	0.08	0.17	V
	低态电压降 (LO 驱动器)	100mA 拉电流	0.04	0.1	V
$V_{\text{HB-UVLO}}$	HB-SW UVLO 阈值	HB-SW 下降	2.2	2.5	3.0
t_{DHL}	从 HO 关断至 LO 导通死区时间		20		ns
t_{DLH}	从 LO 关断至 HO 导通死区时间		22		ns
	HB 二极管电阻		1.2		Ω
I_{CP}	HB 电荷泵电流	BIAS=3.8V	30	55	μA
热关断					
$T_{\text{TSD-RISING}}$	热关断阈值	温度上升	175		$^\circ\text{C}$
$T_{\text{TSD-HYS}}$	热关断磁滞		15		$^\circ\text{C}$

5.6 典型特性

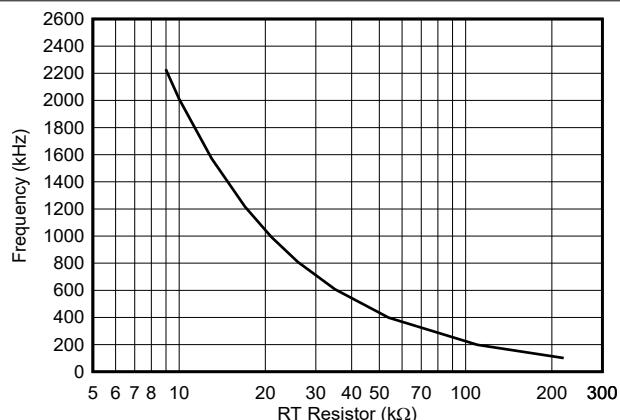


图 5-1. 频率与 RT 电阻间的关系

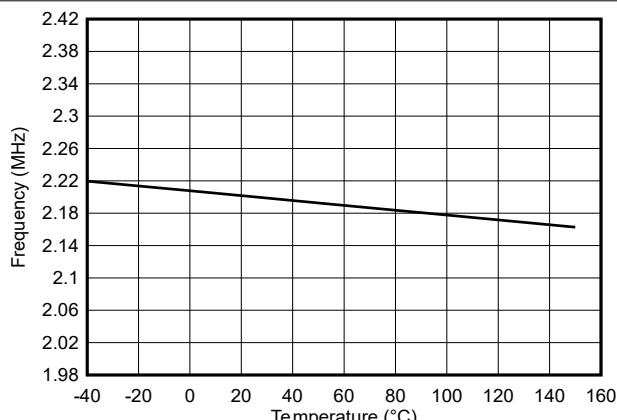


图 5-2. RT 频率与温度间的关系
(RT = 9.09 kΩ、fsw = 2.2MHz)

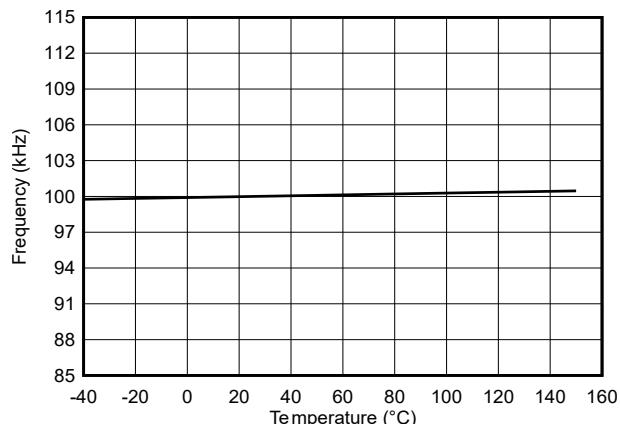


图 5-3. RT 频率与温度间的关系
(RT = 220kΩ、fsw = 100kHz)

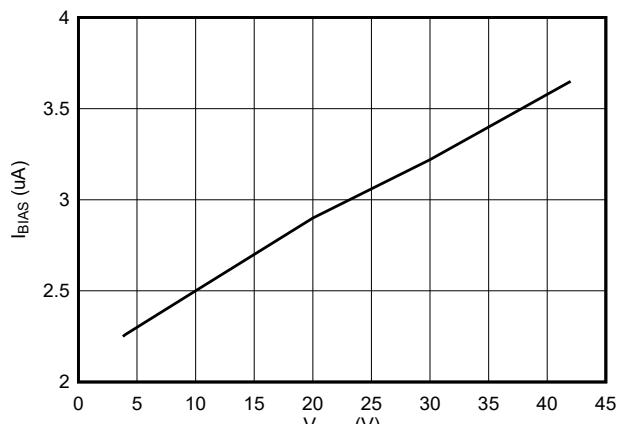


图 5-4. V_{BIAS} 与 I_{BIAS} 间的关系 (关断模式)

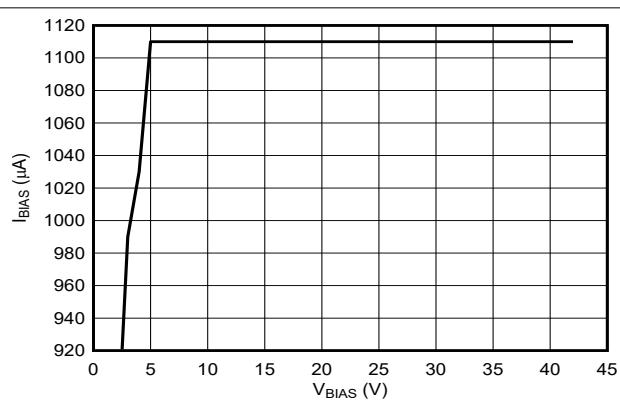


图 5-5. V_{BIAS} 与 I_{BIAS} 间的关系 (活动模式)

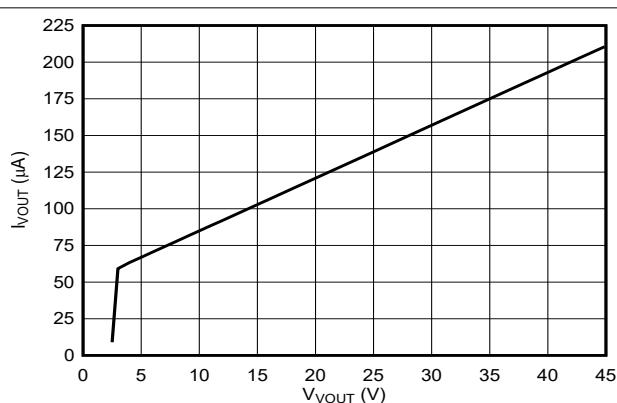
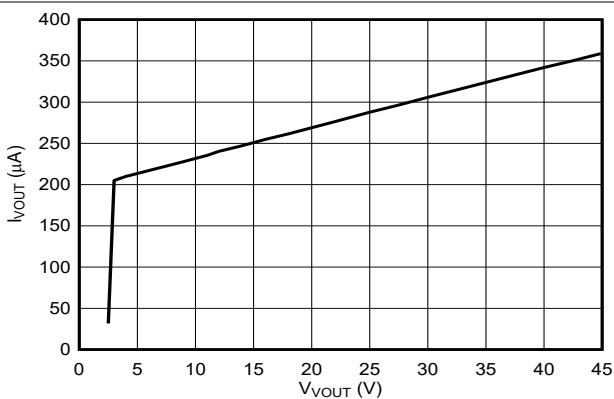
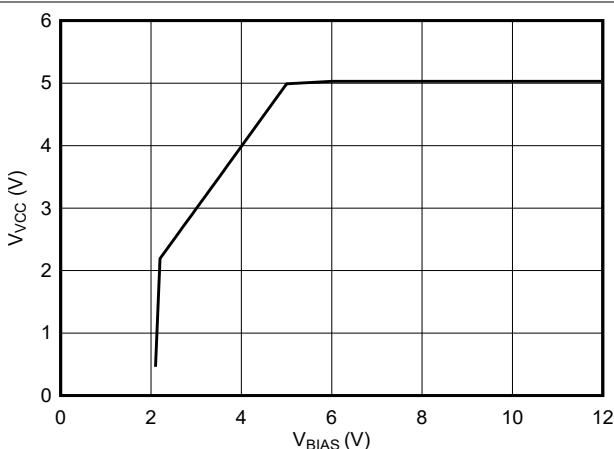
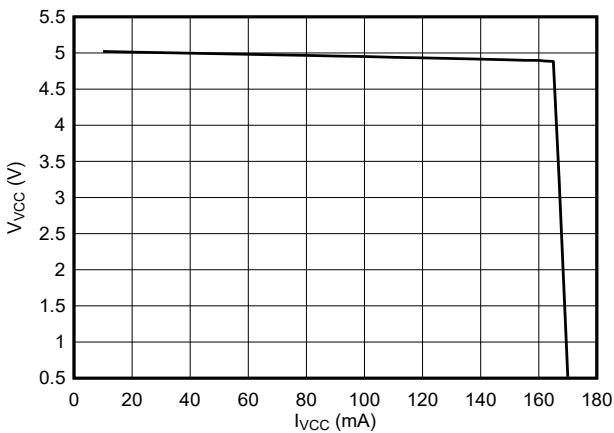
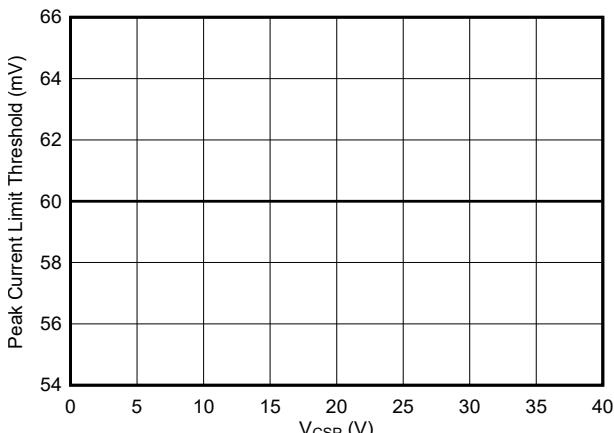
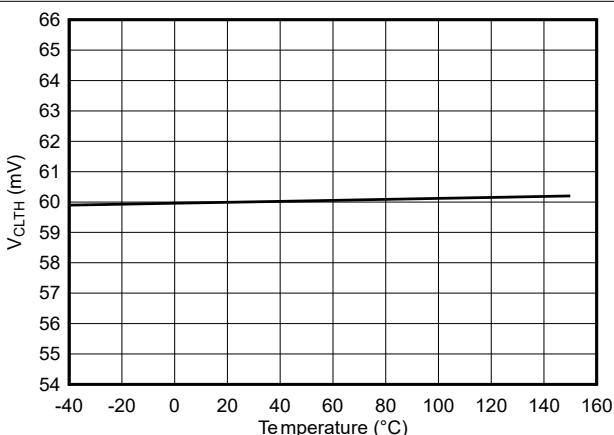
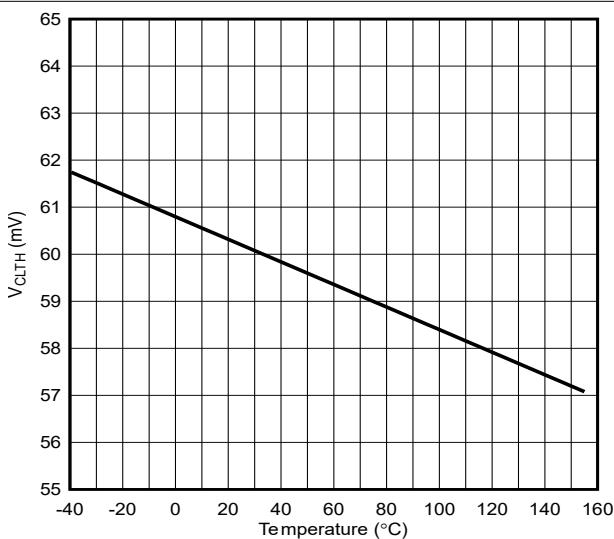


图 5-6. 旁路 DEM

图 5-7. V_{VOUT} 与 I_{VOUT} 间的关系 (旁路模式)图 5-8. V_{BIAS} 与 V_{VCC} 间的关系图 5-9. V_{VCC} 与 I_{VCC} 间的关系图 5-10. 峰值电流限制阈值 V_{CLTH} 与 V_{CSP} 间的关系图 5-11. 峰值电流限制阈值 V_{CLTH} 与温度间的关系 ,
 $V_{CSP} = 3V$ 图 5-12. 旁路正向电流阈值 , V_{CS-FWD} 与温度间的关系 , $V_{CSP} = 3V$

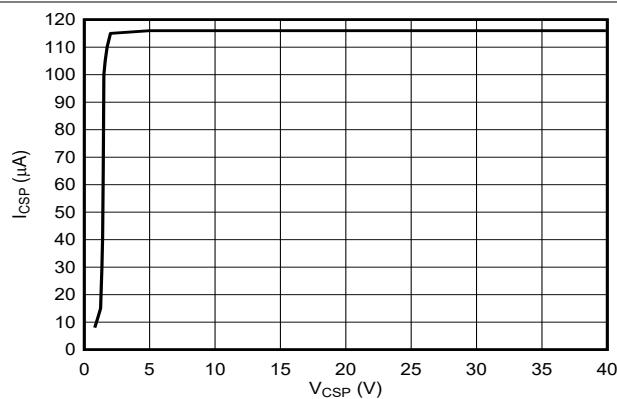


图 5-13. I_{CSP} 与 V_{CSP} 间的关系 (活动模式)

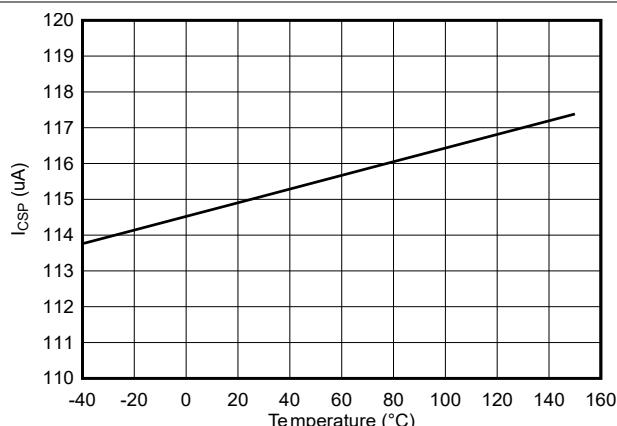


图 5-14. I_{CSP} 与温度间的关系 (活动模式)
V_{CSP} = 3V

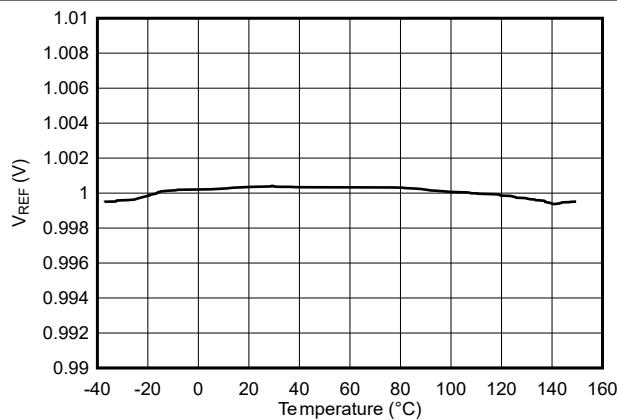


图 5-15. V_{REF} 与温度间的关系

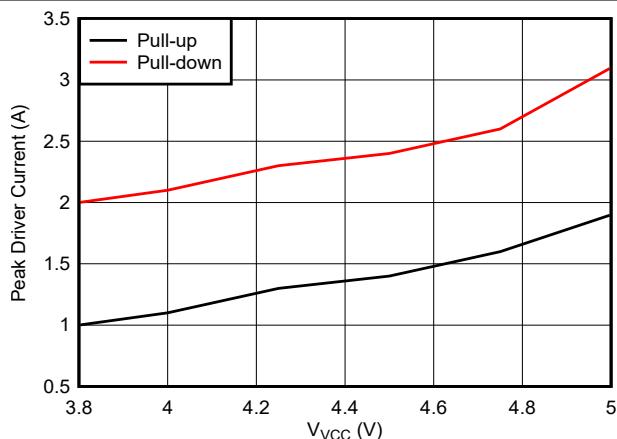


图 5-16. V_{VCC} 与峰值驱动器电流间的关系

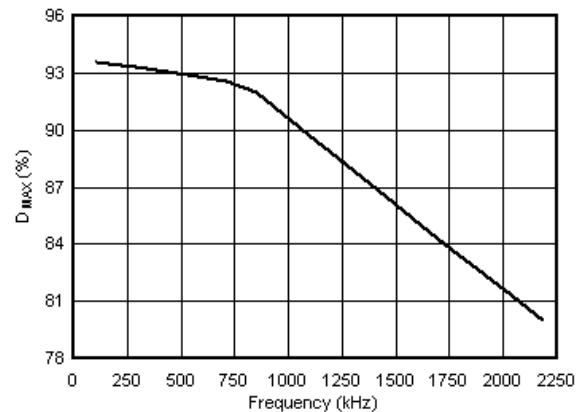


图 5-17. D_{MAX} 与开关频率间的关系

6 详细说明

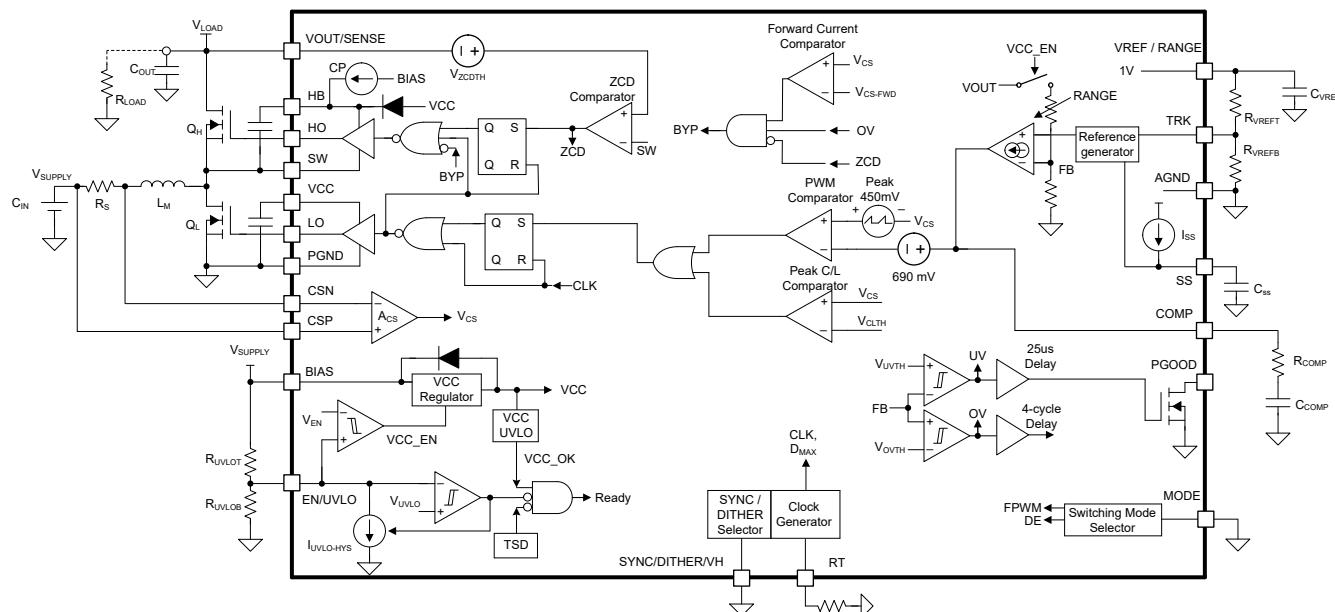
6.1 概述

LM51231-Q1 器件是一款采用峰值电流模式控制的宽输入范围同步升压控制器。输出电压可通过 TRK 引脚的跟踪功能进行动态编程当电源电压大于升压输出稳压目标时，会自动进入旁路模式操作。旁路模式在 100% 占空比下驱动高侧 MOSFET，无需使用外部旁路开关，可通过消除高侧体二极管压降来降低功率耗散。

该器件的宽输入范围支持汽车冷启动和负载突降。当 BIAS 等于或大于 3.8V 时，最小输入电压可低至 0.8V。用户可通过外部电阻器对开关频率进行动态编程，编程范围为 100kHz 至 2.2MHz。2.2 MHz 的开关频率可最大限度地降低 AM 频带干扰，并支持实现小解决方案尺寸和快速瞬态响应。与转换器架构相比，控制器架构简化了严苛环境温度条件下的热管理性能。

该器件具有内置的保护功能，例如在输入电压范围内具有恒定的峰值电流限制、过压保护和热关断功能。外部时钟同步、可编程展频调制以及具有超低寄生效应的无引线封装有助于降低 EMI 并避免串扰问题。附加功能包括线路 UVLO、FPWM、二极管仿真、DCR 电感器电流检测、可编程的软启动和电源正常状态指示器。

6.2 功能方框图



6.3 特性说明

备注

请先通读 [节 6.4](#)，然后阅读器件的特性说明。建议了解器件支持哪些器件功能模式以及什么类型的轻负载开关模式。

除非另有说明，否则本节中提到的参数或阈值均为参考值。请参阅 [节 5.5](#)，以查找最小值、最大值和典型值。

6.3.1 器件启用/禁用 (EN、VH 引脚)

当 EN 小于 EN 阈值 (V_{EN}) 且 VH 小于 SYNC 阈值 (V_{SYNC}) 时，器件将关断。当 EN 大于 V_{EN} 或 VH 大于 V_{SYNC} 时，器件即被启用。VH 引脚在器件关断之前提供 40 μs 内部延迟。

器件提供一个 33kΩ 内部 EN 下拉电阻器，以防止在引脚悬空时错误导通。在器件配置期间或器件关断时，EN 下拉电阻器接地。如果器件配置完成且 VH 大于 V_{SYNC} ，则当 EN 大于/小于 V_{EN} 时，通过断开/连接电阻器来实现 EN 磁滞。

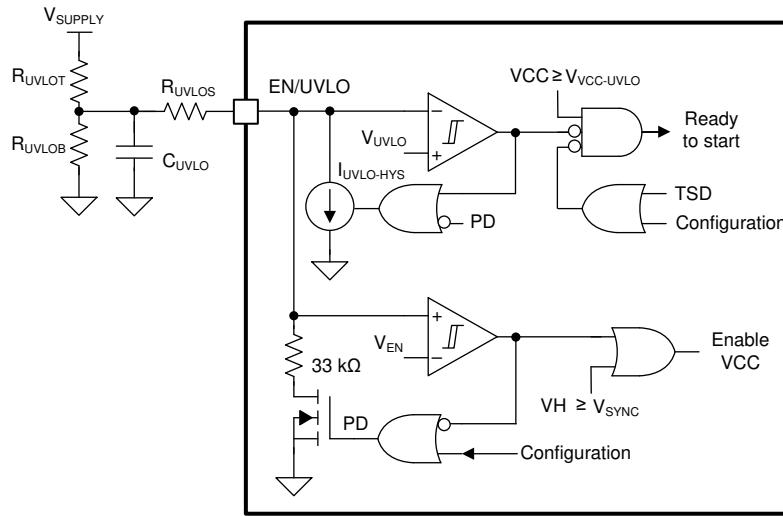


图 6-1. EN/UVLO 电路

6.3.2 高压 VCC 稳压器 (BIAS、VCC 引脚)

该器件具有一个来自 BIAS 引脚的高压 5V VCC 稳压器。器件启用 $50 \mu s$ 后，内部 VCC 稳压器开启，并且当 VCC 高于 VCC UVLO 阈值 ($V_{VCC-UVLO}$) 时， $120 \mu s$ 器件配置开始。当器件关断或 VCC 降至低于 $V_{VCC-UVLO-FALLING}$ 时，器件配置将复位。重新配置器件的首选方法是关断器件。在配置期间，选择 VOUT 范围。

宽 VCC 稳压器允许将 BIAS 引脚直接连接到 3.8V 至 42V 的电源电压。当 BIAS 小于 5V VCC 稳压目标 ($V_{VCC-REG}$) 时，VCC 输出电压跟随 BIAS 引脚电压，两者之间存在由 VCC 稳压器的 1.7Ω 电阻引起的微小压降电压。

建议的 VCC 电容值为 $4.7 \mu F$ 。VCC 电容器应组装在 VCC 和 PGND 之间，并尽可能靠近器件。建议的 BIAS 电容值为 $1.0 \mu F$ 。BIAS 电容器必须组装在 BIAS 和 PGND 之间，并尽可能靠近器件。

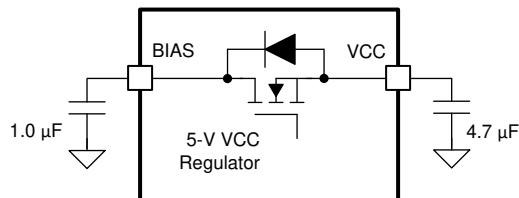


图 6-2. 高电压 VCC 稳压器

VCC 稳压器具有 VCC 电流限制功能，可在 VCC 引脚意外对地短路时防止器件损坏。在器件配置时间或有效模式运行期间，VCC 稳压器的最小供电能力为 $100mA$ (I_{VCC-CL})。当 EN/UVLO 小于 V_{EN} 且 VH 大于 V_{SYNC} 时，VCC 稳压器的最小供电能力会降至 $1mA$ 。VCC 稳压器为内部驱动器和其他内部电路供电。必须仔细选择外部 MOSFET，以确保驱动器电流消耗小于 I_{VCC-CL} 。驱动器电流消耗的计算公式如 方程式 1 所示。

$$I_G = 2 \times Q_{G@5V} \times f_{SW} \quad (1)$$

其中

- $Q_{G@5V}$ 是 5V 栅源电压下的 N 通道 MOSFET 栅极电荷。

如果需要在低于 3.8V 的 VIN 下工作，可将 BIAS 引脚连接至升压转换器 (V_{LOAD}) 的输出端。通过将 BIAS 引脚连接到 V_{LOAD} ，如果 BIAS 引脚大于 3.8V，则升压转换器输入电压 (V_{SUPPLY}) 可降至 0.8V。有关最小 V_{SUPPLY} 的更多详细信息，请参阅 [节 6.3.17](#)。

6.3.3 轻负载开关模式选择 (MODE 引脚)

根据 MODE 引脚的状态选择轻负载开关模式。如果 MODE 引脚电压低于 0.4V ($V_{MODE-FALLING}$) 或悬空，则器件配置为二极管仿真 (DE) 模式。如果 MODE 引脚电压大于 2.0V ($V_{MODE-RISING}$) 或连接到 VCC，则器件配置为强制 PWM (FPWM) 模式。轻负载开关模式可在运行期间动态地在 DE 与 FPWM 模式之间切换。如果 MODE 引脚保持悬空，则默认轻负载开关模式为 DE 模式。

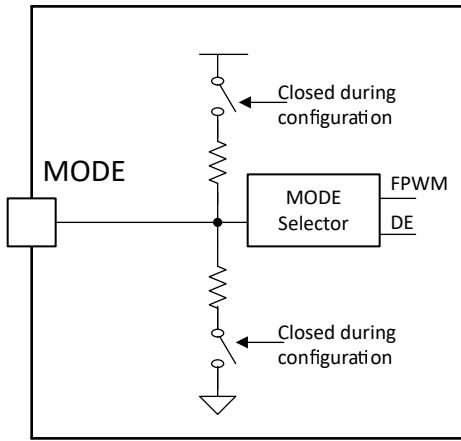


图 6-3. MODE 选择电路

6.3.4 VOUT 范围选择 (RANGE 引脚)

可编程 V_{OUT} 范围在器件配置期间选择，并且在重新配置器件之前无法更改。选择较低 V_{OUT} 范围 (5V 至 20V)，前提是在器件配置期间，VREF 至 AGND 的电阻 ($R_{VREFT} + R_{VREFB}$) 在 $75\text{k}\Omega$ 至 $100\text{k}\Omega$ 范围内。如果在器件配置期间 VREF 到 AGND 的电阻在 $20\text{k}\Omega$ 至 $35\text{k}\Omega$ 范围内，则选择较高 V_{OUT} 范围 (15V 至 57V)。 V_{OUT} 稳压的精度在所选范围内。

6.3.5 线路欠压锁定 (UVLO 引脚)

当 UVLO 大于 UVLO 阈值 (V_{UVLO}) 时，如果器件配置完成，器件将进入活动模式。UVLO 磁滞通过 UVLO 引脚上的内部 25mV 电压磁滞 ($V_{UVLO-HYS}$) 和打开或关闭的额外 $10\mu\text{A}$ 灌电流 ($I_{UVLO-HYS}$) 实现。当 UVLO 引脚电压超过 V_{UVLO} 时，禁用灌电流，以快速升高 UVLO 引脚电压。当 UVLO 引脚电压降至 V_{UVLO} 以下时或在器件配置时间，将启用灌电流，导致 UVLO 引脚电压快速下降。

外部 UVLO 电阻器分压器 (R_{UVLOT}, R_{UVLOB}) 的设计必须确保当 V_{SUPPLY} 处于所需工作范围内时，UVLO 引脚上的电压大于 V_{UVLO} 。可以使用以下方法计算 R_{UVLOT} 和 R_{UVLOB} 的值。

$$R_{UVLOT} = \frac{\left(V_{SUPPLY_ON} - \frac{V_{UVLO_RISING}}{V_{UVLO_FALLING}} \times V_{SUPPLY_OFF} \right)}{I_{UVLO_HYS}} \quad (2)$$

$$R_{UVLOB} = \frac{V_{UVLO_FALLING} \times R_{UVLOT}}{V_{SUPPLY_OFF} - V_{UVLO_FALLING}} \quad (3)$$

需要使用一个 UVLO 电容器 (C_{UVLO})，以防在启动期间或在低输入电压下发生严重负载瞬态期间， V_{SUPPLY} 瞬间降至 $V_{SUPPLY-OFF}$ 以下。如果所需的 UVLO 电容器较大，则可以使用额外的串联 UVLO 电阻器 (R_{UVLOS})，以便在 $I_{UVLO-HYS}$ 禁用时快速升高 UVLO 引脚的电压。

UVLO 引脚可以在不使用时连接到 BIAS 引脚。在任何情况下，如果 BIAS 引脚电压小于 UVLO 引脚电压，则通过最小 $5\text{k}\Omega$ 的电阻器驱动 UVLO 引脚。

6.3.6 使用 VCC HOLD 快速重启 (VH 引脚)

器件配置完成后，通过在 VH 大于 V_{SYNC} 时切换 EN/UVLO，无需重新配置即可实现快速重启。器件停止开关，但当 EN 小于 V_{EN} 且 VH 大于 V_{SYNC} 时，会使 VCC 稳压器保持活动状态（请参阅 图 6-5）。

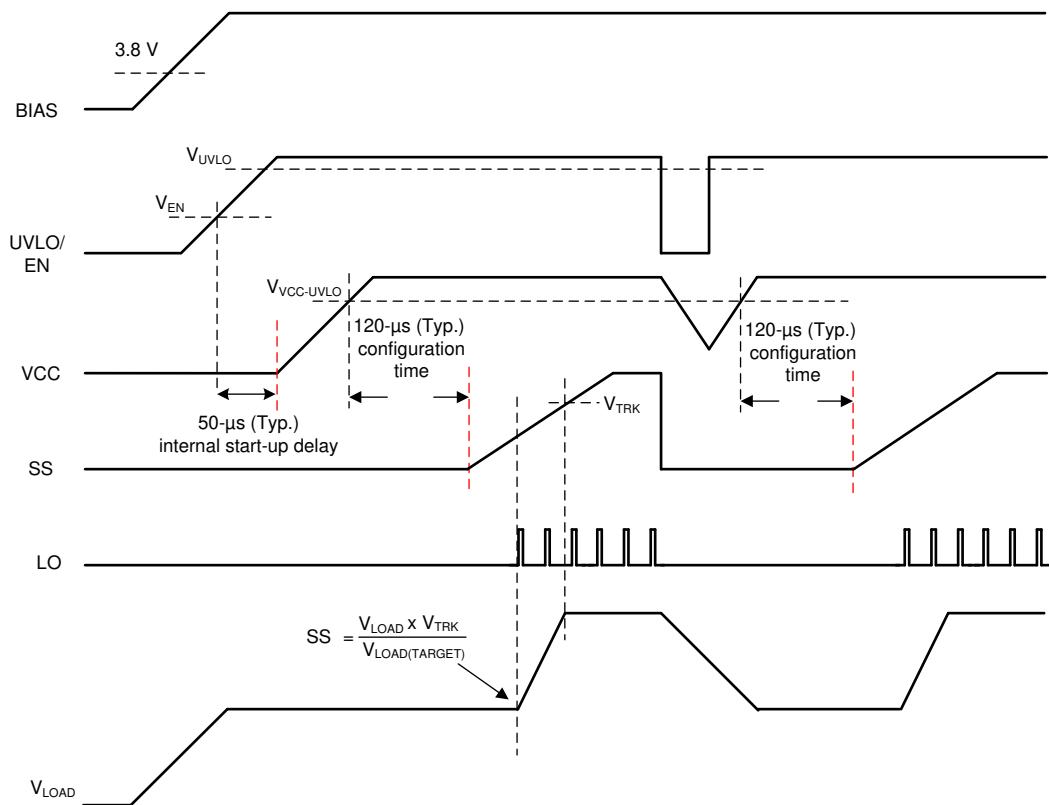


图 6-4. 升压启动波形情况 1：由 EN/UVLO 启动，当 VH < V_{SYNC} 时重启

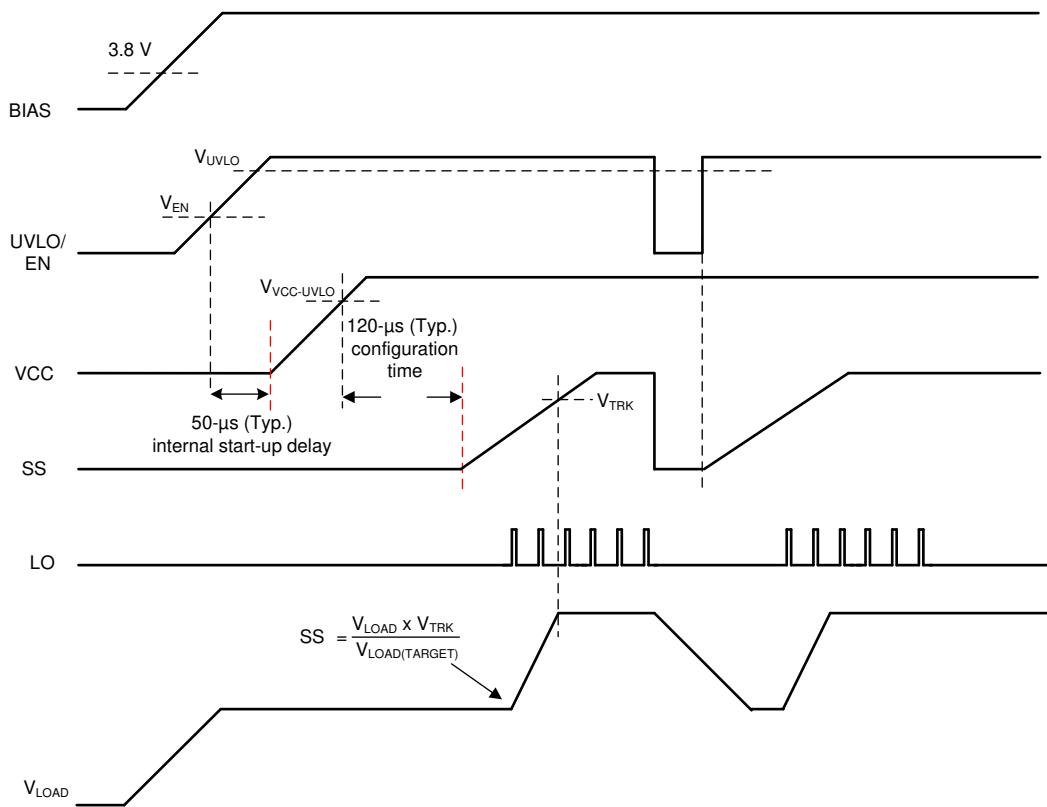


图 6-5. 升压启动波形情况 2：由 EN/UVLO 启动，当 $V_H > V_{SYNC}$ 时重启

6.3.7 可调节输出稳压目标 (V_{OUT} 、 TRK 、 $VREF$ 引脚)

V_{OUT} 稳压目标 ($V_{OUT-REG}$) 可通过对 TRK 引脚电压进行编程来调节。 TRK 引脚电压是内部误差放大器的参考电压。 $V_{OUT-REG}$ 的精度在 TRK 电压介于 0.25V 和 1.0V 之间时得到保证。如果 V_{OUT} 稳压设置点被设置为超出 V_{OUT} 范围选择，则 V_{OUT} 仍会稳压。利用高阻抗 TRK 引脚，用户可以通过数模转换器或通过连接到 $VREF$ 和 $AGND$ 之间的电阻分压器 (R_{VREFT} 、 R_{VREFB}) 直接对引脚电压进行编程。请参阅 图 6-6。

器件提供 1V 电压基准 (V_{REF})，可用于通过电阻分压器对 TRK 引脚电压进行编程。不建议使用 V_{REF} 作为外部电路的参考电压。出于稳定性原因， $VREF$ 电容器 (C_{VREF}) 应介于 330pF 和 1nF 之间，建议 470pF。

当使用 R_{VREFT} 和 R_{VREFB} 对 TRK 引脚电压进行编程时， $V_{OUT-REG}$ 可如下计算。

较低 V_{OUT} 范围

$$V_{OUT_REG} = \frac{20 \times R_{VREFB}}{R_{VREFB} + R_{VREFT}} \quad (4)$$

较高 V_{OUT} 范围

$$V_{OUT_REG} = \frac{60 \times R_{VREFB}}{R_{VREFB} + R_{VREFT}} \quad (5)$$

TRK 引脚电压可以在工作模式下动态编程，从而简化包络跟踪电源设计。在设计跟踪电源时，需要足够慢地调节 TRK 引脚电压，以便 V_{OUT} 引脚电压可以跟踪命令，并且在瞬态运行期间不会触发内部过压或欠压比较器。建议在 TRK 引脚上使用 RC 滤波器来减慢 TRK 引脚上命令信号的转换率，尤其是在施加阶跃输入时。当施加梯形或正弦输入时，建议限制命令信号的转换率或频率。旁路模式、OVP 和 PGOOD 功能基于 TRK 引脚电压，请分别参阅 节 6.4.1.4、节 6.3.8、节 6.3.9。

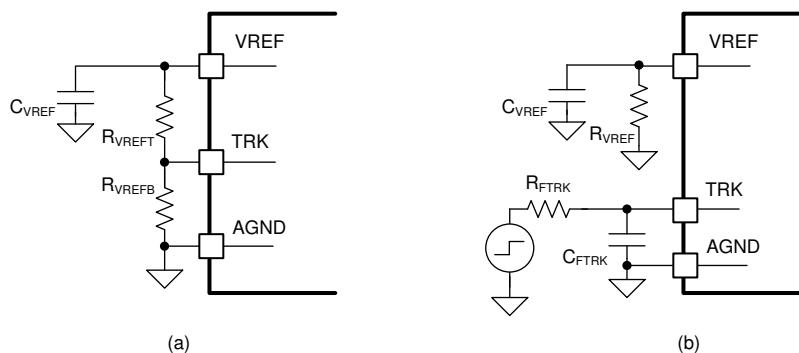


图 6-6. 使用 VREF (b) 由外部阶跃输入实现 TRK 控制 (a)

6.3.8 过压保护 (VOUT 引脚)

器件为升压转换器输出提供过压保护 (OVP)。OVP 比较器通过内部电阻器分压器监测 VOUT 引脚。如果 VOUT 引脚电压上升至高于过压阈值 (V_{OVTH})，则激活 OVP。当触发 OVP 时，器件会关闭低侧驱动程序并导通高侧驱动程序，直到在二极管仿真中检测到零电流。在 FPWM 模式下，触发 OVP 时，低侧驱动程序不会关闭。

在 OVP 状态下至少有 $30 \mu\text{s}$ ($V_{OVTH-DLY}$) 后，器件将进入 OVP 情况。从 V_{OUT} 引脚到 $PGND$ (C_{VOUT}) 的建议电容器是 $0.1 \mu\text{F}$ 。

6.3.9 电源正常状态指示器 (PGOOD 引脚)

该器件具有电源正常状态指示器 (PGOOD) , 可简化时序控制和监控。PGOOD 是一个漏极开路输出, 可从外部连接一个介于 $5\text{k}\Omega$ 和 $100\text{k}\Omega$ 之间的上拉电阻器。当 VOUT 引脚电压大于欠压阈值 (V_{UVTH}) 时, PGOOD 开关打开。当 VOUT 引脚电压小于 V_{UVTH} , UVLO 小于 V_{UVLO} , VCC 小于 $V_{VCC-UVLO}$ 或在热关断期间时, PGOOD 引脚下拉至接地。 $26\mu\text{s}$ 上升和 $21\mu\text{s}$ 下降抗尖峰脉冲滤波器可防止 PGOOD 因瞬变而导致的任何误下拉。PGOOD 引脚串压不能大于 $V_{VOUT} + 0.3\text{V}$

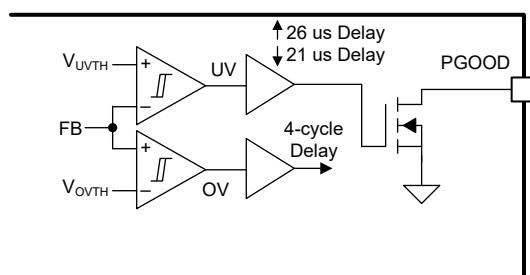


图 6-7. PGOOD 指示器

6.3.10 动态可编程开关频率 (RT)

如果未对 SYNC 引脚施加外部同步时钟，则通过在 RT 和 AGND 之间连接的单个 RT 电阻器设置器件的开关频率。用于设置 RT 开关频率 (R_T) 的电阻器值的计算公式如下所示。

$$R_T = \frac{2.21 \times 10^{10}}{f_{RT(typical)}} - 955 \quad (6)$$

当器件处于活动模式或在器件配置期间，RT 引脚由内部 RT 稳压器稳压至 0.5V。可以在运行期间对开关频率进行动态编程，如图 6-8 所示。

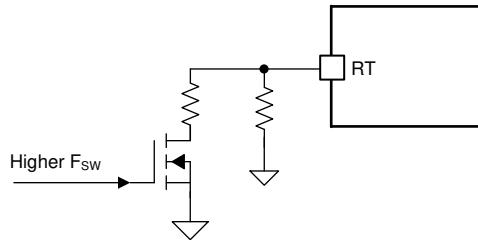


图 6-8. 跳频示例

6.3.11 外部时钟同步 (SYNC 引脚)

通过直接向 SYNC 引脚施加外部脉冲信号，器件的开关频率可以与外部时钟同步。内部时钟在使用 PLL 引脚施加的外部同步脉冲的上升沿同步。不使用时将 SYNC 引脚接地。

在高逻辑状态下，外部同步脉冲必须大于 V_{SYNC} ，而在低逻辑状态下必须小于 V_{SYNC} 。外部同步脉冲的占空比不受限制，但最小导通脉冲宽度和最小关断脉冲宽度必须大于 100ns。外部同步脉冲的频率必须满足以下两个不等式。

$$200\text{kHz} \leq f_{SYNC} \leq 2.2\text{MHz} \quad (7)$$

$$0.75 \times f_{RT(\text{typical})} \leq f_{SYNC} \leq 1.5 \times f_{RT(\text{typical})} \quad (8)$$

例如，典型 350kHz 开关操作需要 RT 电阻器，以便在不更改 RT 电阻器的情况下实现 263kHz 至 525kHz 时钟同步。

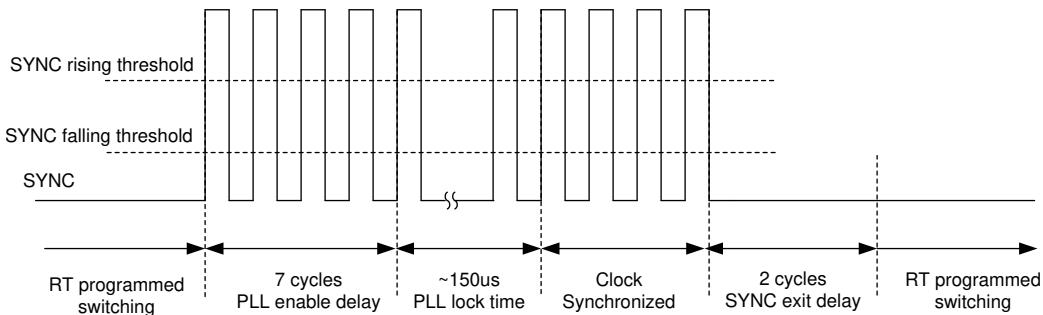
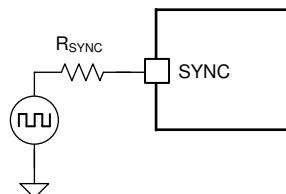


图 6-9. 外部时钟同步

在任何情况下，如果 BIAS 引脚电压小于 SYNC 引脚电压，则通过最小 1kΩ 的电阻器驱动 SYNC 引脚。

6.3.12 可编程展频 (DITHER 引脚)

器件提供可选的可编程展频 (时钟抖动) 功能，可通过在 DITHER 和 AGND 之间连接一个电容器来激活该功能。在抖动电容器两端产生一个以 1.0V 为中心的三角波形。此三角波形会在 RT 电阻器所设定频率的 -6% 至 +5% 范围内对振荡器频率进行调制。抖动电容值设置低频调制的速率。

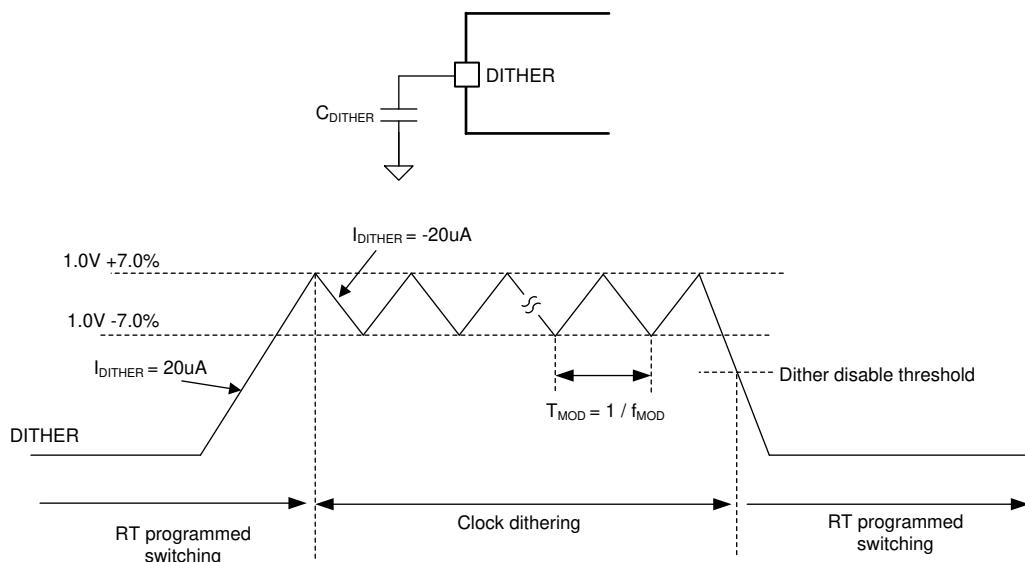


图 6-10. 开关频率抖动

为了使抖动电路能够有效地降低峰值 EMI，调制频率必须远低于 RT 开关频率。给定调制频率 (f_{MOD}) 所需的抖动电容可通过以下 方程式 9 计算。将 f_{MOD} 设置为 9kHz 或 10kHz 是一个很好的起点。

$$C_{DITHER} = \frac{20\mu A}{f_{MOD} \times 0.29} \quad (9)$$

将 DITHER 连接到 AGND 可停用时钟抖动，并且内部振荡器以 RT 电阻器设置的固定频率运行。当应用外部同步脉冲时，时钟抖动也被禁用。

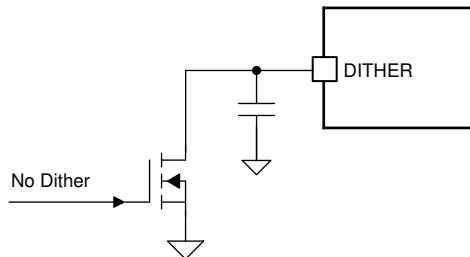


图 6-11. 动态抖动开/关示例

6.3.13 可编程软启动 (SS 引脚)

软启动特性有助于转换器逐渐到达稳态工作点。为减少启动应力和浪涌，该器件将误差放大器基准电压调节为 SS 引脚电压或 TRK 引脚电压 (V_{TRK})，以较低者为准。

在 VCC 引脚超过 $V_{VCC-UVLO}$ 后，内部 $20\mu A$ 软启动 (I_{SS}) 电流导通达 $120\mu s$ 。 I_{SS} 逐渐增加外部软启动电容器 (C_{SS}) 上的电压。这会导致输出电压逐渐上升。

在 FPWM 模式下，当 SS 引脚电压低于 1.5V 时，器件会强制进行二极管仿真。当 SS 引脚电压大于 1.5V 时，器件会将高侧负电流限制阈值从 V_{ZCD-DE} 更改为 $V_{I-HS-NEG}$ 。

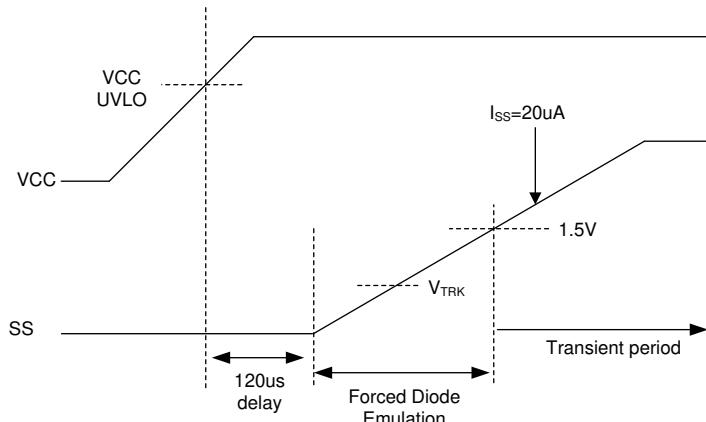


图 6-12. 软启动和平切换稳到 FPWM

在升压拓扑中，软启动时间 (t_{SS}) 随输入电源电压而变化，因为升压输出电压等于开始软启动开关时的升压输入电压。升压拓扑中 t_{SS} 的计算公式为 方程式 10。

$$t_{SS} = V_{TRK} \times \frac{C_{SS}}{20\mu A} \times \left(1 - \frac{V_{SUPPLY}}{V_{LOAD}}\right) \quad (10)$$

通常，建议选择足够长的软启动时间，以便转换器可以在不进入过流状态的情况下启动。如果器件在汽车应用中用于预升压通道，建议使用 100pF C_{SS} 的软启动电容器，以尽快达到稳定状态。

器件还具有内部 SS 至 FB 钳位 (V_{SS-FB})，用于将 SS 钳位在 FB 上方 55mV 处，并在连续 256 个开关周期出现电流限制时激活。如果出现连续 32 个开关周期而又没有超过电流限制阈值，SS 至 FB 钳位会停用。该钳位有助于在输出短路或过载情况下更大限度地减少浪涌。当 SS 大于 1.5V 时，器件可进入深度睡眠模式。不建议将 SS 下拉以停止开关。

6.3.14 宽带宽跨导误差放大器和 PWM (TRK、COMP 引脚)

器件包括一个内部反馈电阻器分压器。内部反馈电阻器分压器连接到内部跨导误差放大器的负输入，并且在软启动完成后，TRK 引脚电压会对内部跨导误差放大器的正输入进行编程。内部跨导误差放大器具有高输出电阻 ($R_O = 10M\Omega$) 和宽带宽 ($BW = 3MHz$) 以及灌电流 (或拉电流)，该电流与误差放大器负输入和正输入之间的差值成正比。

此误差放大器的输出端连接到 COMP 引脚，允许使用 2 类环路补偿网络。 R_{COMP} 、 C_{COMP} 以及可选的 C_{HF} 环路补偿元件配置误差放大器增益和相位特性，用于实现稳定的环路响应。这种补偿网络会产生一个频率非常低的极点、一个中波段零点和一个高频极点。

图 6-13 中的 PWM 比较器会将经检测并放大后的指示器电流与斜率补偿斜坡之和与 COMP 引脚电压和 -690mV 内部偏移之和进行比较，如果经检测并放大后的指示器电流与斜率补偿斜坡之和大于 COMP 引脚电压与 -690mV 内部偏移之和，则终止当前周期。

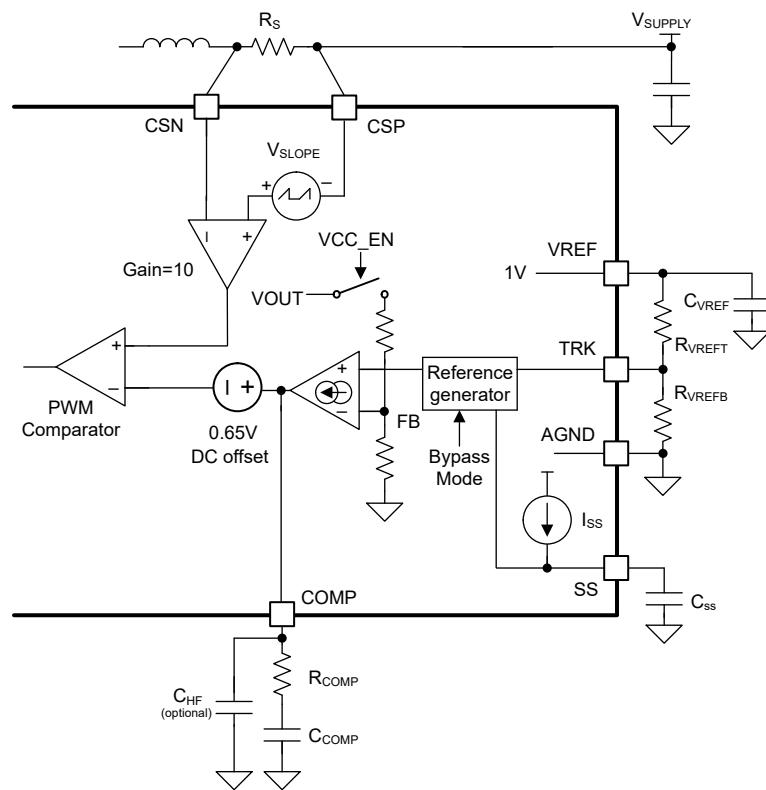


图 6-13. 误差放大器、电流检测放大器和 PWM

6.3.15 电流检测和斜率补偿 (CSP、CSN 引脚)

器件具有有效增益为 10 (A_{CS}) 的电流传感放大器，并为 PWM 比较器提供内部斜率补偿斜坡，以防止高占空比下的次谐波振荡。器件在电流传感放大器的输入端产生 45mV 峰值斜率补偿斜坡 (V_{SLOPE})，该斜坡在 PWM 比较器输入端为 0.45V 峰值（在 100% 占空比下）斜率补偿斜坡。

根据峰值电流模式控制理论，斜率补偿斜坡的斜率必须大于检测到的电感器电流下降斜率的至少一半，以防止高占空比下的次谐波振荡。因此，斜率补偿的最小值必须满足 方程式 11。

$$0.5 \times (V_{LOAD} - V_{SUPPLY}) / L_M \times R_S \times \text{Margin} < V_{SLOPE} \times f_{SW} \text{ (in Boost)} \quad (11)$$

其中

- 建议将 1.5-1.7 作为涵盖非理想因素的裕度。

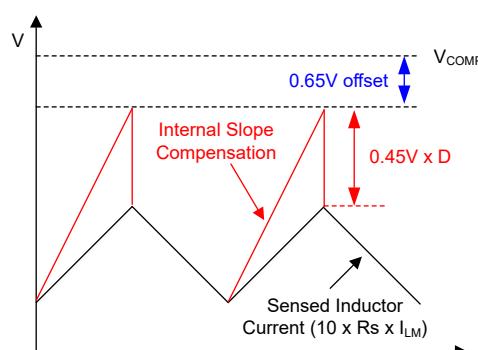


图 6-14. PWM 比较器输入

6.3.16 恒定峰值电流限制 (CSP、CSN 引脚)

当 CSP-CSN 电压超过 60mV 逐周期电流限制阈值 (V_{CLTH}) 时，电流限制比较器会立即终止 LO 输出。该器件提供恒定峰值电流限制，其峰值电感器电流限制在输入和输出电压范围内保持恒定。对于电感器电流可能过冲的情况（例如电感器饱和），电流限制比较器会跳过脉冲，直到电感器电流衰减到低于电流限制阈值。

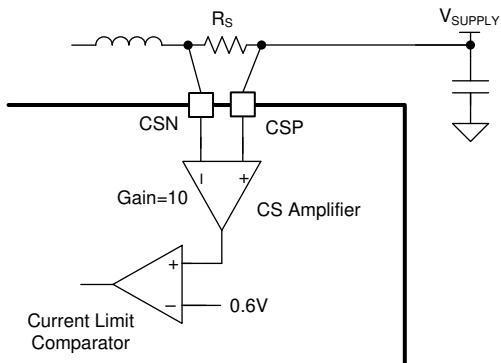


图 6-15. 电流限制比较器

逐周期峰值电流限制计算如下：

$$I_{PEAK-CL} = \frac{0.06}{R_S} \quad (12)$$

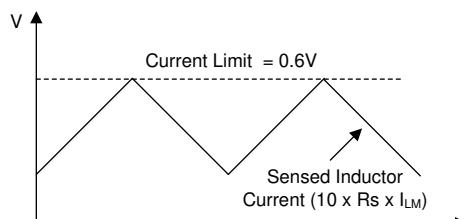


图 6-16. 电流限制比较器输入

升压转换器具有通过高边 MOSFET 体二极管从电源到负载的自然直通路径。由于这种路径，当输出电压接近或低于输入电源电压时，升压转换器无法提供峰值电流限制保护，尤其是在最小导通时间 (t_{ON-MIN}) 内失效的峰值电流限制保护。

6.3.17 最大占空比和最小可控导通时间限制

器件提供最大占空比限制 (D_{MAX})/最短关断时间，以涵盖电阻元件引起的非理想因素。 D_{MAX} 决定在 CCM 运行期间可实现目标输出电压 (V_{LOAD}) 的最低输入电源电压 ($V_{SUPPLY(MIN)}$)，但在 DCM 运行期间可实现目标输出电压的 $V_{SUPPLY(MIN)}$ 不受 D_{MAX} 限制。在 CCM 运行期间可实现目标输出电压的 $V_{SUPPLY(MIN)}$ 可按如下方式进行估算。

$$V_{SUPPLY(MIN)} \approx V_{LOAD} \times (1 - D_{MAX}) + I_{SUPPLY(MAX)} \times (R_{DCR} + R_S + R_{DS(ON)}) \quad (13)$$

其中

- $I_{SUPPLY(MAX)}$ 是 $V_{SUPPLY(MIN)}$ 时的最大输入电流
- R_{DCR} 是电感器的直流电阻
- $R_{DS(ON)}$ 为 MOSFET 的导通电阻

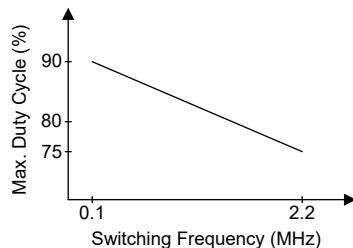


图 6-17. 开关频率与最大占空比间的关系

在极轻负载条件下或当 V_{SUPPLY} 接近 $V_{OUT-REG}$ 时，如果所需导通时间小于 t_{ON-MIN} ，器件将跳过低侧驱动器脉冲。此脉冲跳跃表现为随机行为。如果 V_{SUPPLY} 进一步升高至高于 $V_{OUT-REG}$ 的电压，则所需导通时间将变为零，且器件最终进入旁路模式，当 V_{OUT} 引脚电压大于 V_{OVTH} 时，此旁路模式将 100% 导通高侧驱动器。

6.3.18 MOSFET 驱动器、集成式自举二极管和断续模式故障保护 (LO、HO、HB 引脚)

器件提供 N 通道逻辑 MOSFET 驱动器，可拉取 2.2A 的峰值电流和灌入 3.3A 的峰值电流。LO 驱动器由 VCC 供电，并在 EN 大于 V_{EN} 且 VCC 大于 $V_{VCC-UVLO}$ 时启用。HO 驱动器由 HB 供电，并在 EN 大于 V_{EN} 且 HB-SW 电压大于 HB UVLO 阈值 ($V_{HB-UVLO}$) 时启用。

当通过导通低侧 MOSFET 而使 SW 引脚电压约为 0V 时， C_{HB} 由 VCC 通过内部自举二极管充电。 C_{HB} 的建议值为 $0.1 \mu F$ 。

LO 和 HO 输出采用自适应死区时间方法进行控制，这可确保两个输出不会同时开启。当器件命令 LO 开启时，自适应死区时间逻辑会先关闭 HO，并等待 HO-SW 电压下降。然后，在经过短暂的延迟 (t_{DHL}) 后，LO 会开启。类似地，HO 驱动器导通会延迟，直到 LO-PGND 电压已放电。然后，在经过短暂的延迟 (t_{DLH}) 后，HO 会开启。

如果 BIAS 引脚电压低于 5V VCC 稳压目标，则选择 MOSFET 时要格外小心。MOSFET 开关的栅极平坦电压必须小于 BIAS 引脚电压，以完全增强 MOSFET，尤其是在以低 BIAS 引脚电压启动期间。如果在启动期间驱动器输出电压低于 MOSFET 栅极平坦电压，则转换器可能无法正常启动，并且可能会在高功耗状态下保持在最大占空比。通过选择阈值较低的 MOSFET 或在 BIAS 引脚电压足够时导通器件，可以避免这种情况。在任何情况下转换器以旁路方式运行时，都应小心。在旁路操作期间，最小 HO-SW 电压为 3.75V。

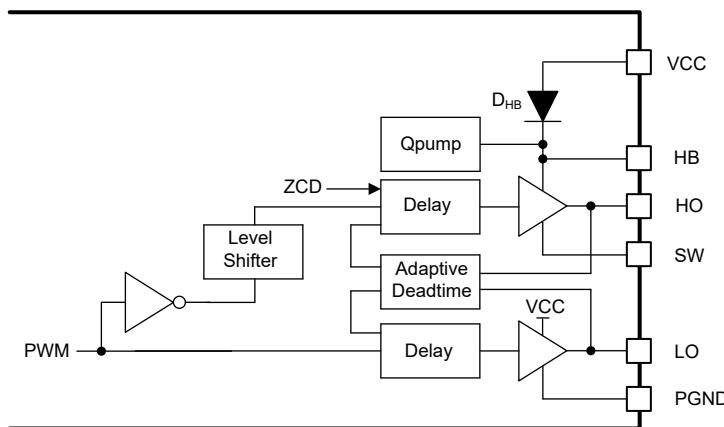


图 6-18. 采用内部自举二极管的驱动器结构

断续模式故障保护由 HB UVLO 触发。如果 HB 至 SW 电压低于 HB UVLO 阈值 ($V_{HB-UVLO}$)，则 LO 将强制开启 75ns 来为升压电容器充电。该器件允许多达四次连续的开关操作用于充电。在最多四次连续的开关操作（用于自举充电）后，该器件将在 12 个周期跳过该开关操作。如果该器件在四组（每组四次）连续的开关操作（用于充电）后未能为升压电容器充满电，该器件将停止开关操作，并进入 512 个周期的断续模式关断时间。在断续模式关断期，PGOOD 和 SS 接地。

如果需要，可以通过添加与下拉 PNP 晶体管并联的栅极电阻器来调节开关节点电压的转换率。添加栅极电阻器时务必小心，因为这可能导致有效死区时间缩短。

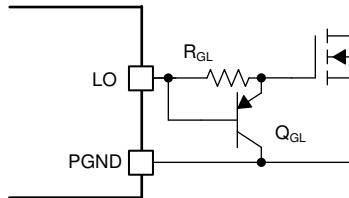


图 6-19. 压摆率控制

6.3.19 热关断保护

提供了内部热关断 (TSD) 功能，以便在结温 (T_J) 超过 175°C 时保护器件。激活热关断功能后，会强制器件进入低功耗热关断状态，同时禁用 MOSFET 驱动器和 VCC 稳压器。 T_J 降低后（典型迟滞为 15°C ），器件会重新启动。

6.4 器件功能模式

6.4.1 器件状态

6.4.1.1 关断模式

当 EN 小于 V_{EN} 且 VH 小于 V_{SYNC} 时，器件会关断，消耗来自 BIAS 的 $3\mu\text{A}$ 。在关断模式下，COMP、SS 和 PGOOD 接地。当 EN 大于 V_{EN} 或 VH 大于 V_{SYNC} 时，器件即被启用。

6.4.1.2 配置模式

当器件初始启用时，如果 VCC 超过 $V_{VCC-UVLO}$ ，则启动 $120\mu\text{s}$ 器件配置。在器件配置期间，选择 VOUT 范围。当器件关断或 VCC 降至低于 2.2V 时，器件配置会复位。重新配置器件的首选方法是关断器件。在配置期间，连接了 $33\text{k}\Omega$ 内部 EN 下拉电阻器，VCC 稳压器的最小供电能力为 100mA ，RT 引脚由内部 RT 稳压器稳压至 0.5V 。

6.4.1.3 工作模式

$120\mu\text{s}$ 初始器件配置完成后，如果 UVLO 大于 V_{UVLO} ，器件进入工作模式，并且所有功能均启用。在工作模式下，软启动序列会启动，并且误差信号放大器会被启用。

6.4.1.4 旁路模式

当电源电压大于目标负载电压时，升压转换器具有通过高侧 MOSFET 体二极管从电源到负载的自然直通路径。在此工作条件下，由于体二极管的正向压降，高侧 MOSFET 会消耗功率。为了降低功率耗散，高侧 MOSFET (HO) 以 100% 的占空比驱动， V_{LOAD} 大约等于 V_{SUPPLY} 。这种工作模式称为旁路模式。

器件在旁路模式下的运行方式会有所不同，具体取决于所选轻载切换模式操作、检测到的指示器电流以及输入电压。要进入旁路模式，OVP 状态必须至少触发 $30\mu\text{s}$ ($V_{OVTH-DLY}$)，请参阅 [节 6.3.8](#)，并且 CSP 和 CSN 之间的电压必须大于 6mV (V_{CS-FWD})。要退出旁路模式，OVP 状态会被清除，或者 $V_{SW-SENSE}$ 小于旁路模式过零阈值。旁路模式过零阈值取决于所选的轻负载开关模式运行，而对于 DE 模式和 FPWM，[节 6.4.1.4.2](#) 和 [节 6.4.1.4.1](#) 分别进行了详述。

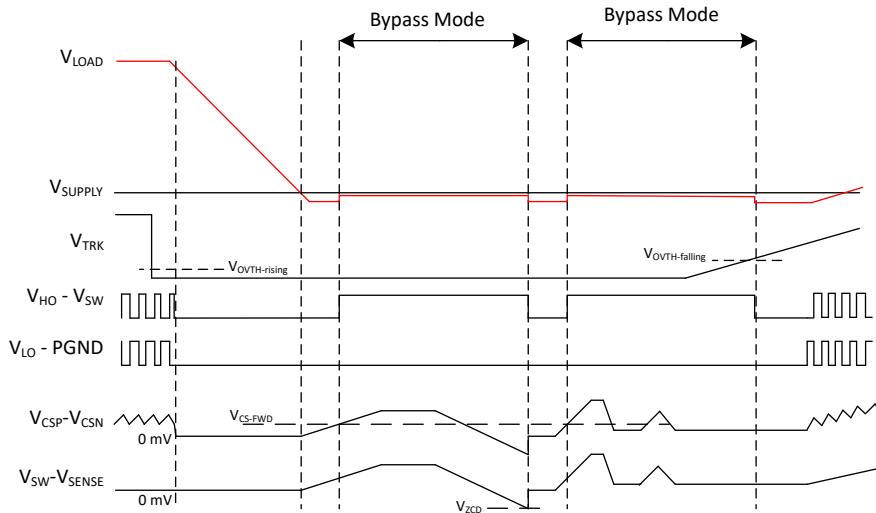


图 6-20. 旁路模式运行

6.4.1.4.1 旁路 DE 模式

在 DE 模式开关操作中，当 OVP 状态触发至少 $30 \mu s$ ($V_{OVTH-DLY}$)，并且 $V_{CSP-CSN}$ 大于 $6mV$ (V_{CS-FWD}) (表示正指示器电流) 时，器件将进入旁路模式。要退出旁路模式，OVP 状态将被清除或 $V_{SW-SENSE}$ 小于 $-5mV$ ($V_{ZCD-BYP}$)。 $V_{ZCD-BYP}$ 表示电流从 V_{LOAD} 流向 V_{SUPPLY} ，并且高侧 FET 关断以停止负电流。高侧 FET 关断后，器件将进入活动模式。必须满足适当的条件才能再次进入旁路模式。有关器件如何进入和退出旁路模式的详细信息，请参阅 表 6-1。

表 6-1. 旁路模式 : DE 模式

	CONDITIONS ⁽¹⁾
进入旁路模式	$V_{VOUT} > V_{TRK} * K_{FB} * V_{OVTH_RISING}$ 并且 $V_{CSP-CSN} > V_{CS-FWD}$
退出旁路模式	$V_{VOUT} < V_{TRK} * K_{FB} * V_{OVTH_FALLING}$ 或者 $V_{SW-SENSE} < V_{ZCD-BYP}$

(1) K_{FB} 为 20 或 60，具体取决于所选的输出电压范围。请参阅 节 6.3.7 部分

6.4.1.4.2 旁路 FPWM

在 FPWM 开关操作中当 OVP 状态在至少 $30 \mu s$ ($V_{OVTH-DLY}$) 触发且 $V_{CSP-CSN}$ 大于 $6mV$ (V_{CS-FWD}) 时，器件进入旁路模式，表示正指示器电流。要退出旁路模式，要么清除 OVP 状态，要么 $V_{SW-SENSE}$ 小于 $-150mV$ ($V_{I-NEG-BYP}$)。在 FPWM 模式下运行时，在旁路模式下可能会出现从 V_{LOAD} 到 V_{SUPPLY} 的电流。高侧 FET 被禁用后，器件将进入活动模式。必须满足适当的条件才能再次进入旁路模式。有关器件如何进入和退出旁路模式的详细信息，请参阅 表 6-2。

表 6-2. 旁路模式 : FPWM

	条件 ⁽¹⁾
进入旁路模式	$V_{VOUT} > V_{TRK} * K_{FB} * V_{OVTH_RISING}$ AND $V_{CSP-CSN} > V_{CS-FWD}$
退出旁路模式	$V_{VOUT} < V_{TRK} * K_{FB} * V_{OVTH_FALLING}$ OR $V_{SW-SENSE} < V_{I-NEG-BYP}$

(1) K_{FB} 为 20 或 60，具体取决于所选的输出电压范围。请参阅 节 6.3.7 部分

6.4.2 轻负载开关模式

器件提供两种轻负载开关模式。每种模式下的指示器电流波形在轻负载/空载条件下有所不同。

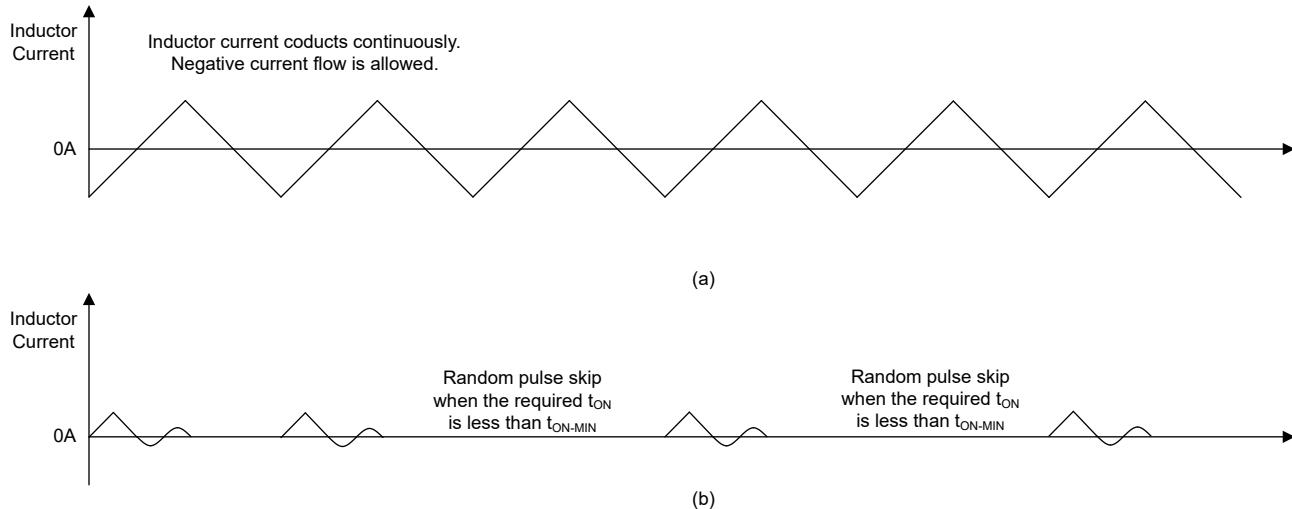


图 6-21. 轻负载条件下的电感器电流波形 (a) FPWM (b) 二极管仿真

6.4.2.1 强制 PWM (FPWM) 模式

在 FPWM 模式下，电感器电流在轻负载或空载条件下连续导通，从而实现连续导通模式 (CCM) 运行。FPWM 模式的优势是轻负载到重负载的快速瞬态响应以及轻负载或空载条件下的恒定开关频率。FPWM 模式下最大反向电流限制为 $150\text{mV}/R_{DS(ON)}$ 。

6.4.2.2 二极管仿真 (DE) 模式

在二极管仿真 (DE) 模式中，指示器电流只允许沿一个方向流动 - 从输入源到输出负载。器件在高侧开关导通时间内监控 SW-SENSE 电压，并且当 SW-SENSE 电压降至 5mV 零电流检测 (ZCD) 阈值 (V_{ZCD}) 以下时，在 PWM 周期的剩余时间内关断高侧开关。二极管仿真的优势是在轻负载条件下效率高于 FPWM 模式。

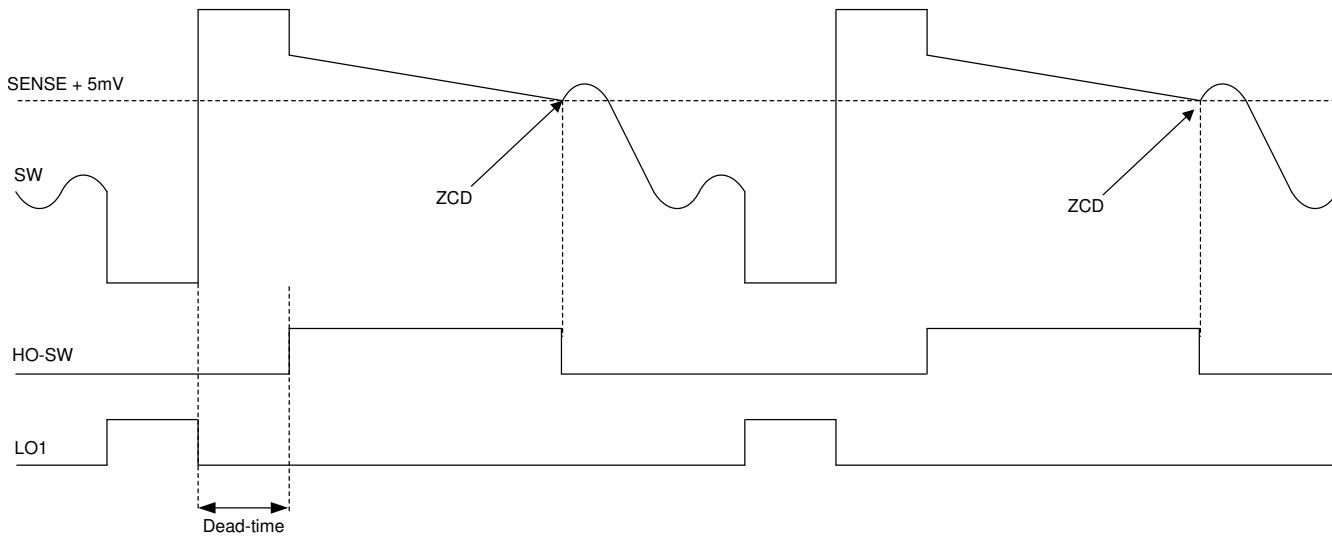


图 6-22. 零电流检测

6.4.2.3 FPWM 模式下的强制二极管仿真操作

在软启动期间，当 SS 引脚电压低于 1.5V 时，器件会强制进行二极管仿真。当 SS 引脚大于 1.5V 时，器件会将零电流检测 (ZCD) 阈值向下更改为 -145mV。峰值间指示器电流必须满足 方程式 14，才能在空载条件下实现正常的 FPWM 运行。

$$\frac{I_{PP} \times R_{DS(on)}}{2} < 145mV \quad (14)$$

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

器件集成了多个可选功能来满足系统设计要求，包括输入 UVLO、可编程软启动、时钟同步、展频和可选轻负载开关模式。每个应用都根据需要包含这些功能，以实现更全面的设计。有关更多信息，请参阅 [LM5123EVM-BST 用户指南](#)。

7.2 典型应用

图 7-1 显示了用于设计具有可变输出电压的升压控制器的典型元件。

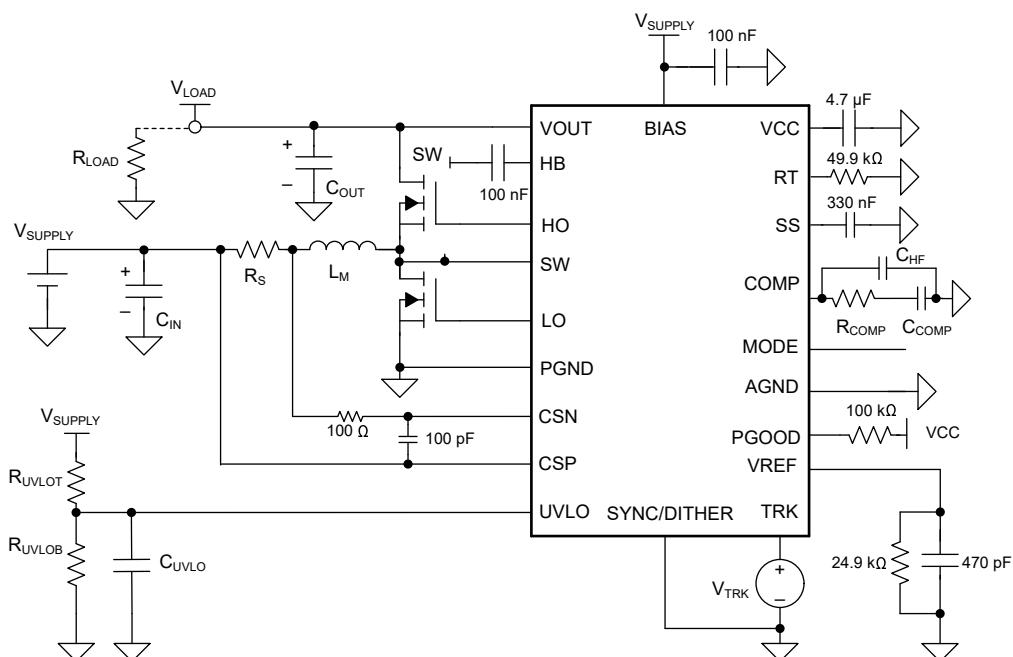


图 7-1. 带有可选元件的典型同步升压转换器

表 7-1 为 节 7.2.4 中的结果提供所选的元件值。

表 7-1. 元件选型

L _M	R _S	R _{COMP}	C _{COMP}	C _{HF}	C _{OUT}	C _{IN}
2.6 μ H	1.5m Ω	54.9k Ω	6.8nF	47pF	450 μ F	120 μ F

7.2.1 设计要求

表 7-2 展示了此应用设计示例的预期输入、输出和性能参数。设计参数反映了需要可变输出电压的应用。

表 7-2. 设计示例参数

设计参数	值
最小输入电源电压 ($V_{SUPPLY(MIN)}$)	9V
最小输出电压 (V_{LOAD_MAX})	24V
最大输出电压 (V_{LOAD_MAX})	45V
最大输出功率 (P_{OUT_MAX})	200W
典型开关频率 (f_{sw})	440kHz

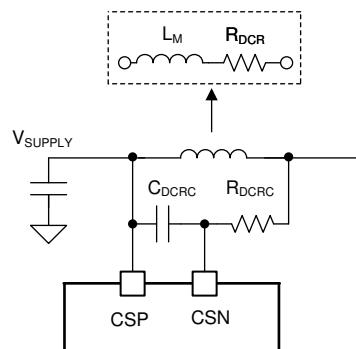
7.2.2 详细设计过程

使用[快速入门计算器](#)可加快为给定应用设计稳压器的过程。

请参阅[LM5123EVM-BST EVM](#) 用户指南，了解推荐元件和典型应用曲线。

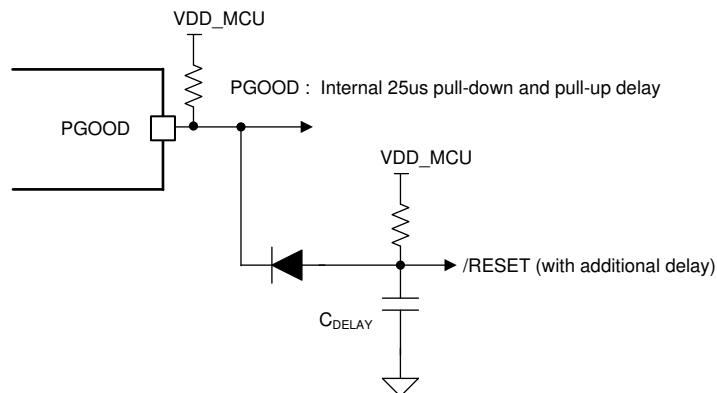
7.2.3 应用理念

对于要求成本更低且传导损耗更小的应用，可以使用电感器直流电阻 (DCR) 来检测电感器电流，而不是使用检测电阻。 R_{DCRC} 和 C_{DCRC} 必须满足[方程式 15](#) 才能匹配时间常数。


图 7-2. DCR 电流检测

$$\frac{L_M}{R_{DCR}} = R_{DCRC} \times C_{DCRC} \quad (15)$$

如果需要，可以使用外部电路对额外的 PGOOD 延迟进行编程。


图 7-3. 额外的 PGOOD 延迟

7.2.4 应用曲线

本部分中提供的数据是通过 [LM5123EVM-BST](#) 评估模块收集。LM51231-Q1 取代了 LM5123-Q1，作为电源控制器。

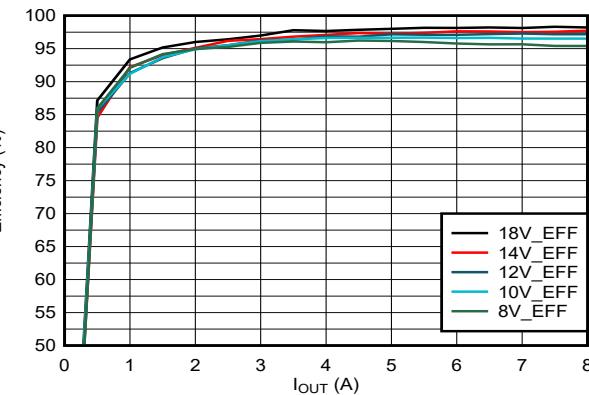


图 7-4. 效率与 I_{OUT} 间的关系, $V_{OUT} = 24V$ (FPWM)

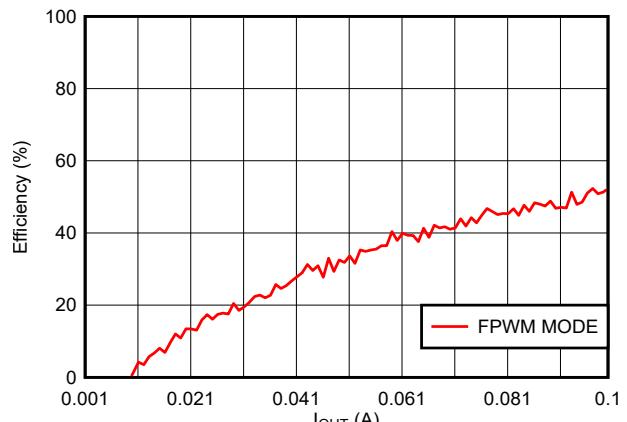


图 7-5. 效率与 I_{OUT} 间的关系, $V_{OUT} = 24V$ 轻负载

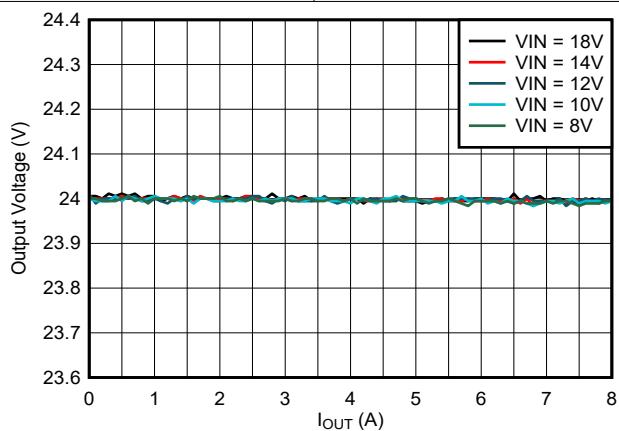


图 7-6. 24V 负载调节

7.3 系统示例

在 H 类音频应用中使用 LM51231。TRK 引脚可用于动态控制音频放大器的电源。

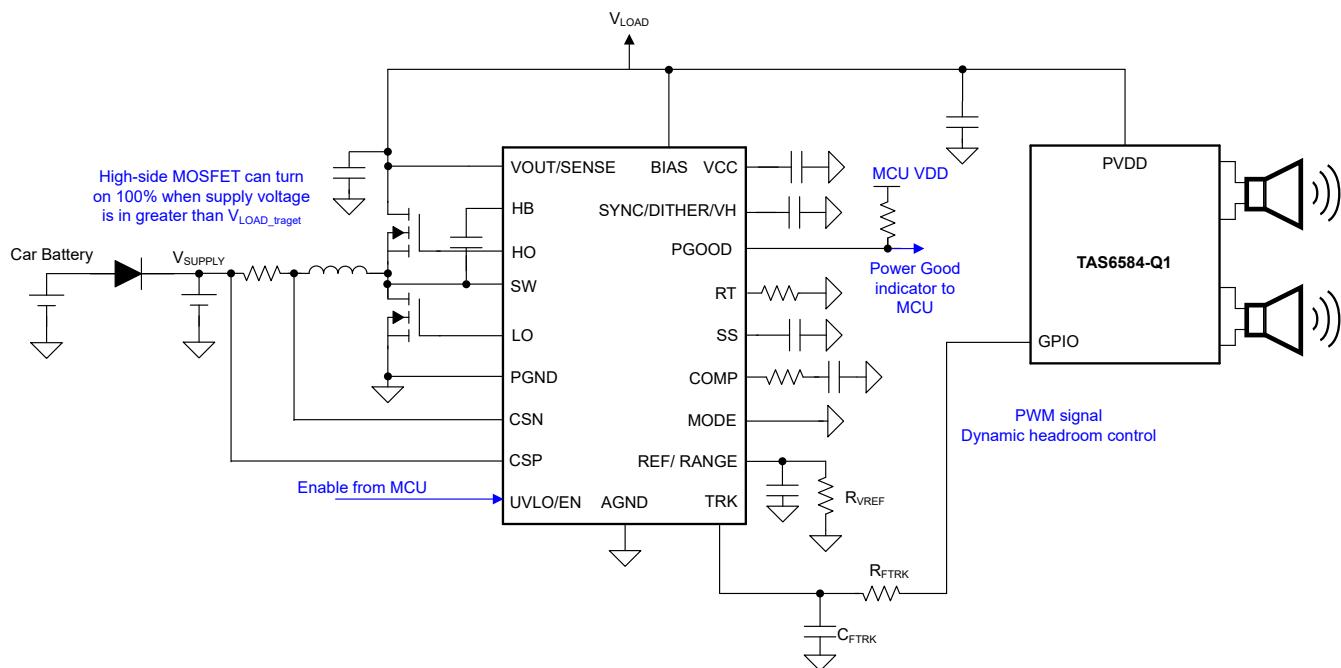


图 7-7. H 类音频应用中的 LM51231

在 LED 应用中使用 LM51231。TRK 引脚可用于控制余量。

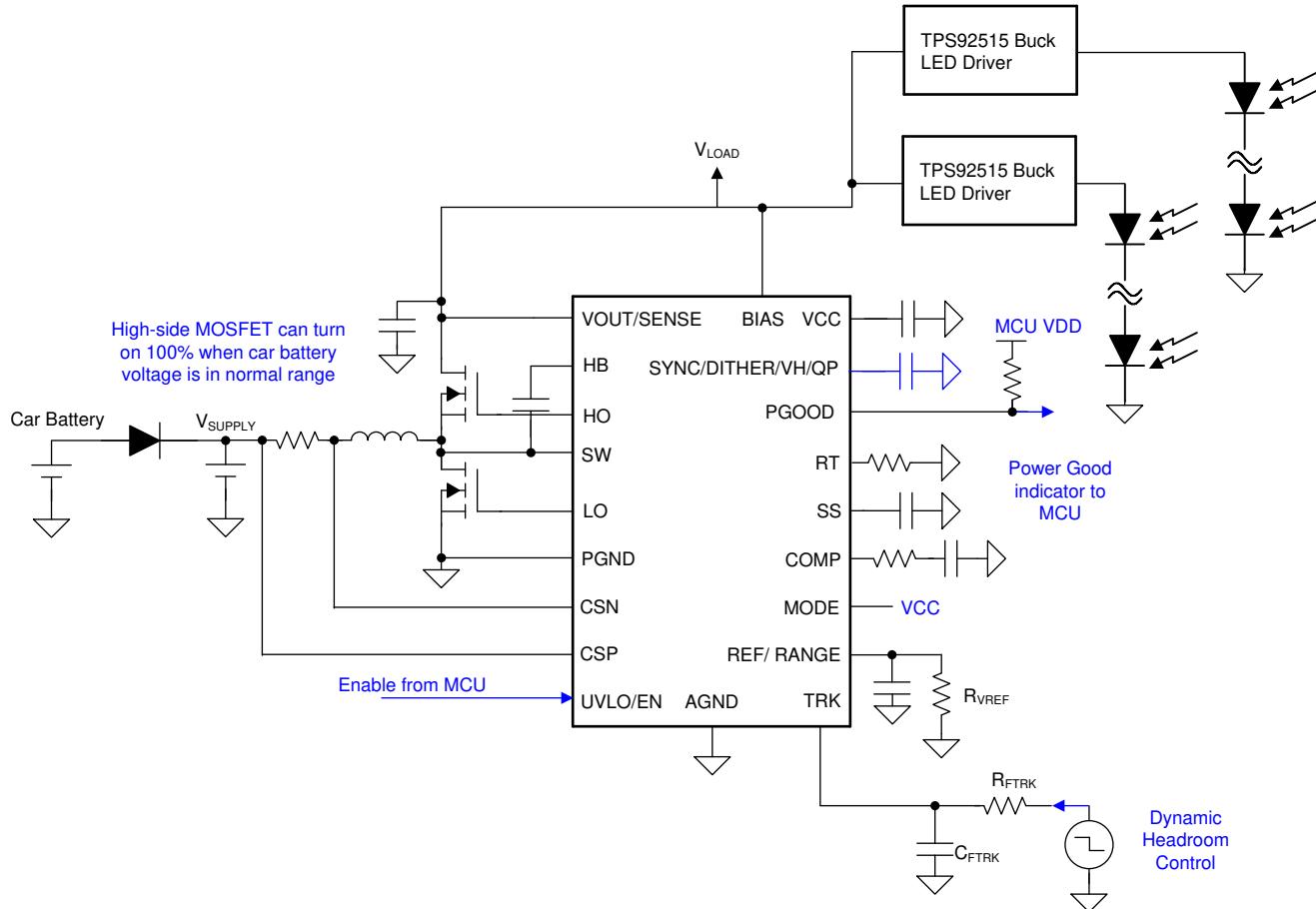


图 7-8. LED 应用中的 LM51231

要配置非同步升压控制器，请将 SW 连接到 PGND 并将 HB 连接到 VCC。

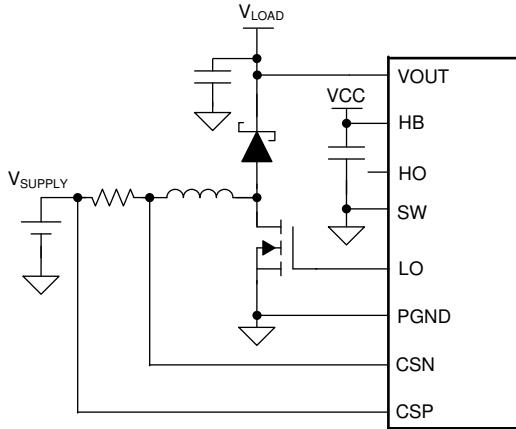


图 7-9. 非同步升压配置

7.4 电源相关建议

器件设计支持 0.8V 至 42V 电压范围的电源或电池供电。输入电源必须能够提供最大升压电源电压并在 0.8V 时处理最大输入电流。电源和电池（包括电缆）的阻抗必须足够低，以使输入电流瞬态不会导致压降过大。转换器的电源输入端可能需要额外的输入陶瓷电容器。

7.5 布局

7.5.1 布局指南

开关转换器的性能在很大程度上取决于 PCB 布局的质量。用户可使用下面的指南设计一个 PCB，实现出色的电压转换性能、热性能，并更大程度地减小不必要的 EMI 的产生。

- 将 C_{VCC} 、 C_{BIAS} 、 C_{HB} 和 C_{VOUT} 尽可能靠近器件放置。与引脚直接连接。
- 放置 Q_H 、 Q_L 和 C_{OUT} 。使开关环路 (C_{OUT} 至 Q_H 至 Q_L 至 C_{OUT}) 尽可能小。小尺寸陶瓷电容器有助于更大限度地缩短环路长度。在 Q_H 的漏极连接附近留出铜面积以用于散热。
- 放置 L_M 、 R_S 和 C_{IN} 。使环路 (C_{IN} 至 R_S 至 L_M 至 C_{IN}) 尽可能小。小尺寸陶瓷电容器有助于更大限度地缩短环路长度。
- 将 R_S 连接到 CSP-CSN。CSP-CSN 布线必须并联并被地包围。
- 连接 $VOUT$ 、 HO 和 SW 。必须使用一条短的低电感路径并联这些布线。 $VOUT$ 必须直接连接 Q_H 的漏极连接。 SW 必须直接连接到 Q_H 的源极连接。
- 连接 LO 和 $PGND$ 。必须使用一条短的低电感路径并联 $LO-PGND$ 布线。 $PGND$ 必须直接连接 Q_L 的源极连接。
- 将 R_{COMP} 、 C_{COMP} 、 C_{SS} 、 C_{VREF} 、 R_{VREFT} 、 R_{VREFB} 、 R_T 和 R_{UVLOB} 尽可能靠近器件放置，并连接到公共模拟地平面。
- 通过 $PGND$ 将电源接地平面 (Q_L 的源极连接) 连接到 EP 。通过 $AGND$ 将公共模拟地平面连接到 EP 。必须在器件下方连接 $PGND$ 和 $AGND$ 。
- 在 EP 下方添加多个过孔，以帮助器件散热。将过孔连接到底层上的大模拟地平面。
- 请勿在器件下方通过连接到 EP 的大模拟地平面连接 C_{OUT} 和 C_{IN} 接地端。

7.5.2 布局示例

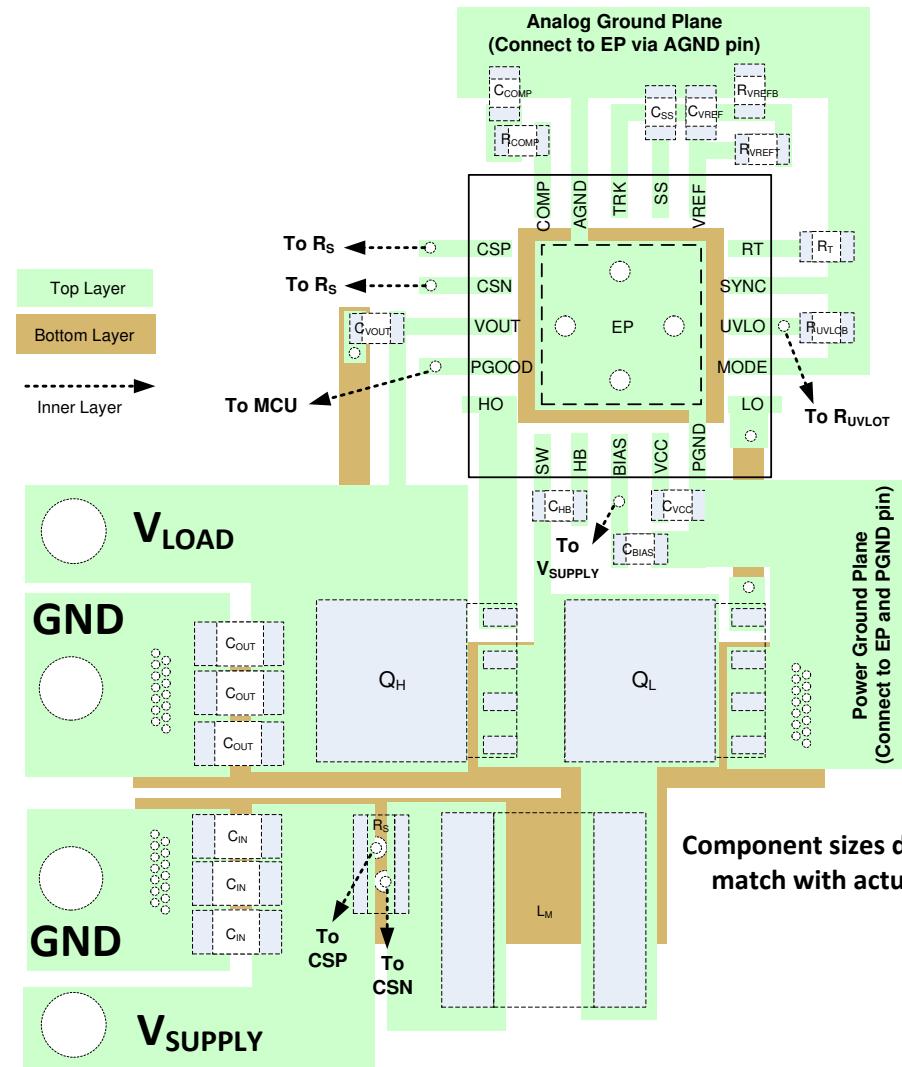


图 7-10. PCB 布局示例

8 器件和文档支持

8.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.4 静电放电警告

 静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (October 2022) to Revision A (November 2025)	Page
• 更新了表以包括 SW 至 AGND (10ns) - 5V MIN.....	5

日期	修订版本	注释
2022 年 10 月	*	初始发行版。

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM51231QRGRRQ1	Active	Production	VQFN (RGR) 20	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	2W3L
LM51231QRGRRQ1.A	Active	Production	VQFN (RGR) 20	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	2W3L

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

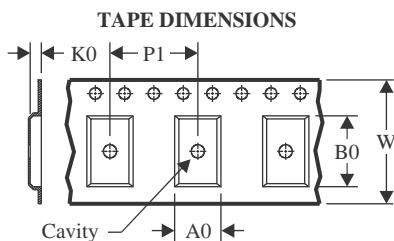
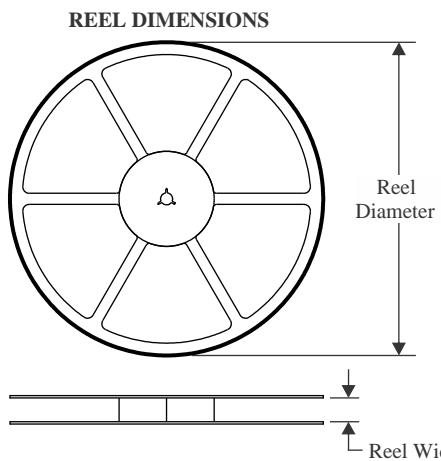
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

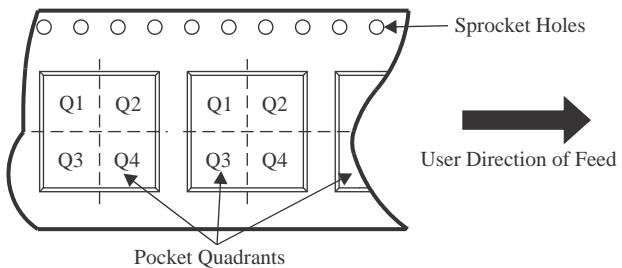
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



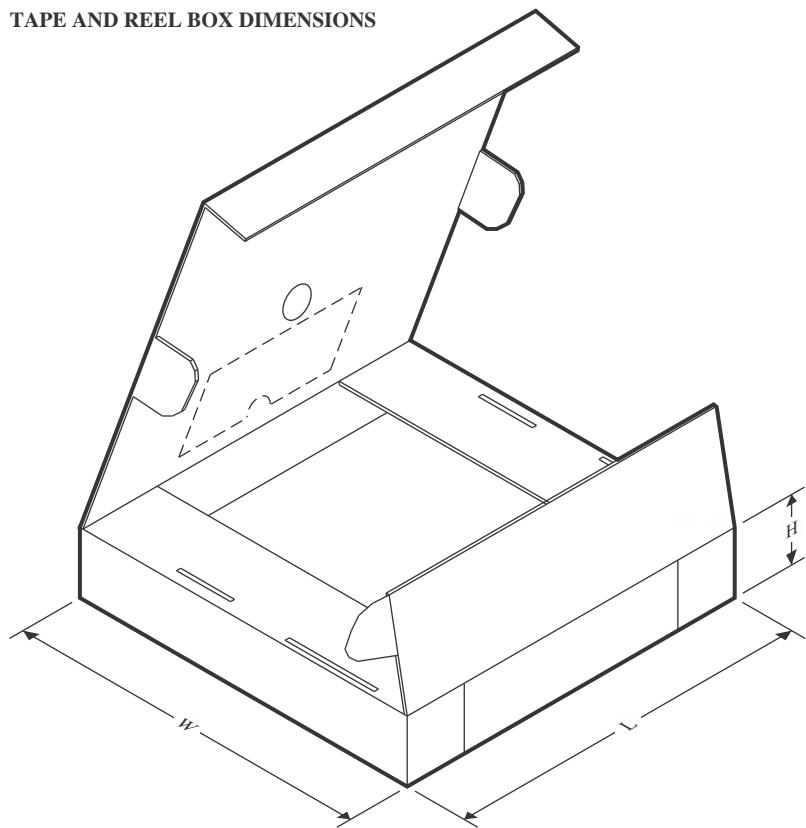
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM51231QRGRRQ1	VQFN	RGR	20	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM51231QRGRRQ1	VQFN	RGR	20	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

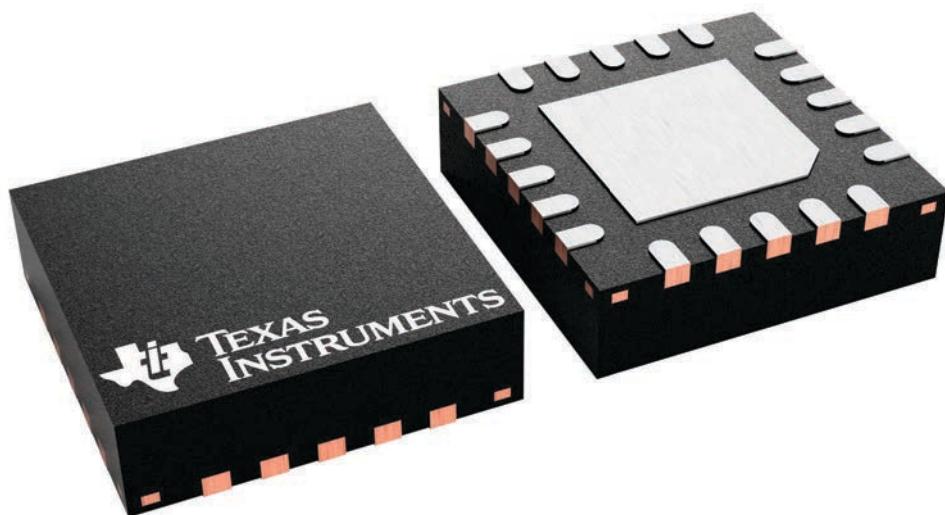
RGR 20

VQFN - 1 mm max height

3.5 x 3.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



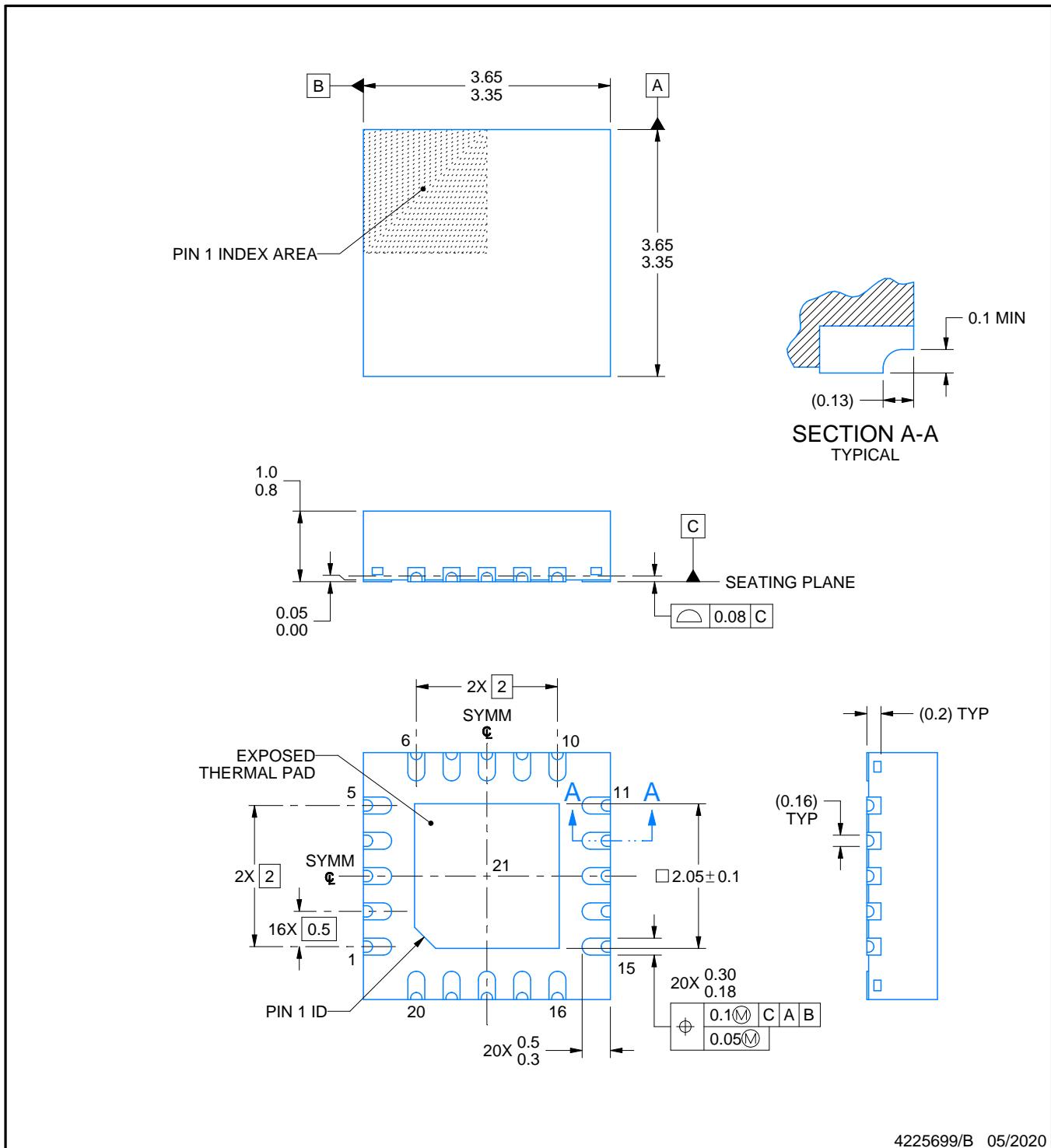
4228482/A

PACKAGE OUTLINE

RGR0020C

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4225699/B 05/2020

NOTES:

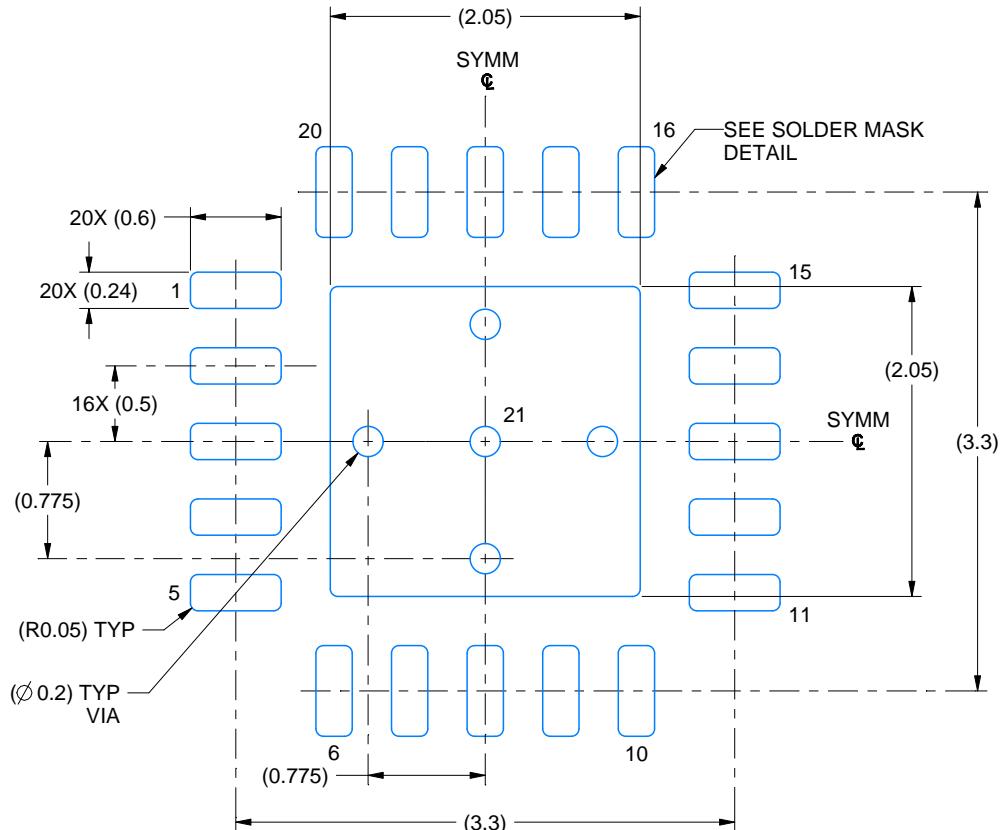
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

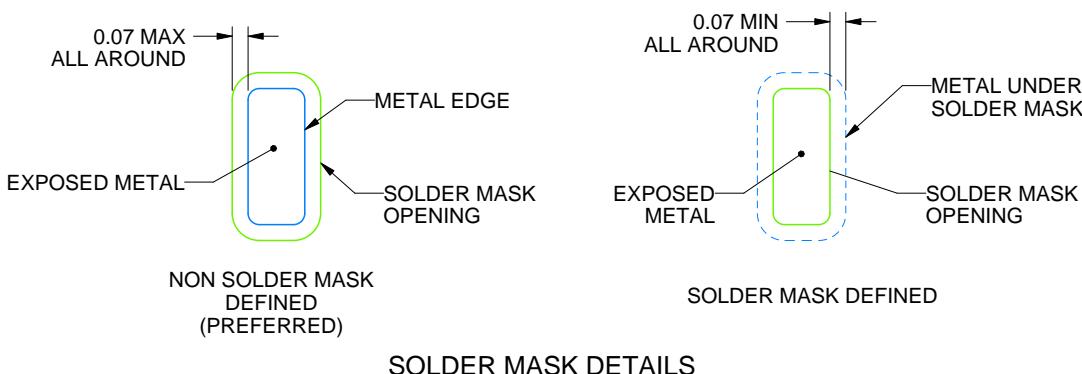
RGR0020C

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4225699/B 05/2020

NOTES: (continued)

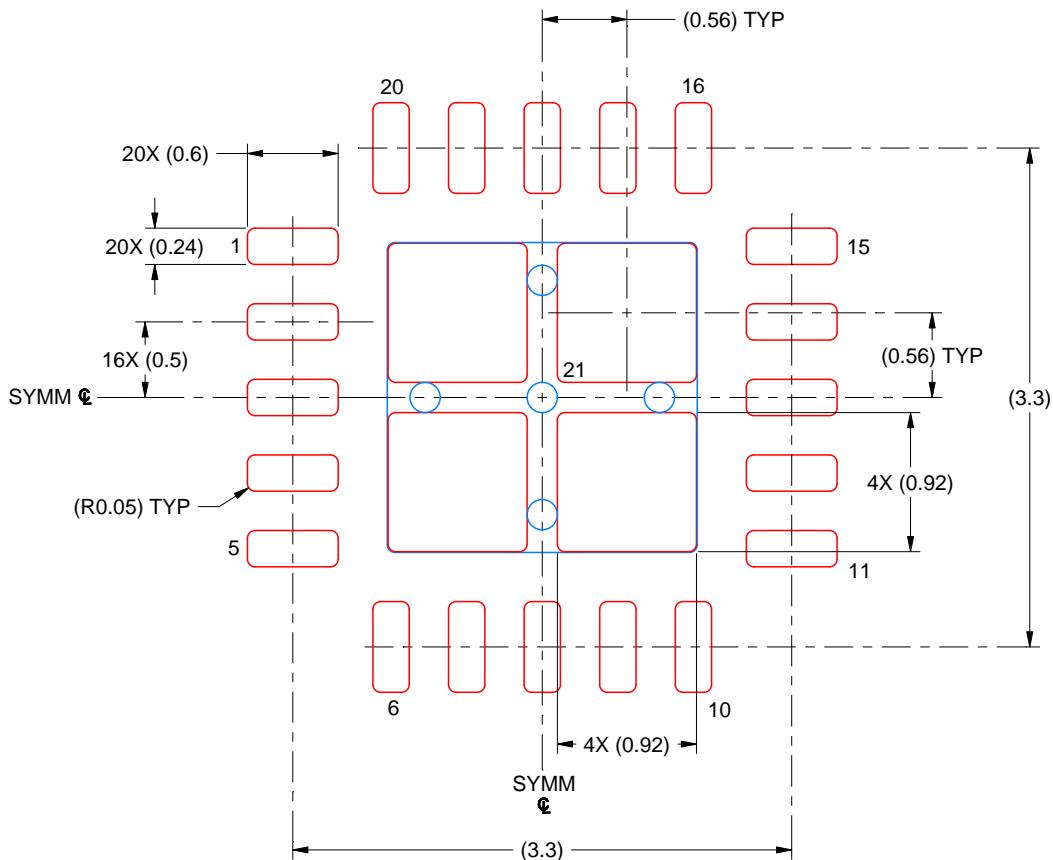
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGR0020C

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 21
81% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4225699/B 05/2020

NOTES: (continued)

- Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月