

LM3263 高电流降压 DC-DC 转换器，此转换器具有用于射频 (RF) 功率放大器的 MIPI® RF 前端控制接口

查询样品：[LM3263](#)

特性

- **MIPI® RFFE 数字控制接口**
- 具有内部无缝转换的高效脉冲频率调制 (**PFM**) 和脉宽调制 (**PWM**) 模式
- 由单节锂离子电池供电运行：**2.7V 至 5.5V**
- 在 **PFM** 和 **PWM** 模式中动态可调的输出电压：**0.4V 至 3.6V**（典型值）
- **PWM** 模式中最大负载电流为 **2.5A**
- **2.7 MHz**（典型值）开关频率
- 有源电流辅助与模拟旁路模式 (**ACB**)（减少了对电感器的要求和电感器的尺寸）
- 内部补偿
- 电流过载和热过载保护
- **16 焊锡凸点芯片尺寸球栅阵列 (DSBGA)** 封装
- 极小解决方案尺寸：大约为**9.8 mm²**

应用范围

- 智能电话
- **RF PC 卡**
- 平板电脑，**eBook** 阅读器
- 手持无线电设备
- 电池供电类 **RF** 器件

说明

LM3263 是一款 DC-DC 转换器，此转换器针对多模式多频带 RF 功率放大器 (PA) 的单节锂离子电池供电而进行了优化。LM3263 可将 2.7V 至 5.5V 的输入电压降至 0.4V 至 3.6V 的动态可调输出电压。输出电压通过 RFFE 数字控制接口外部编程，并已被设定以确保在 RF PA 的所有功率水平都能高效运行。

LM3263 运行在调频 PWM 模式下，从而产生少量且可预计的输出电压纹波。PWM 模式使用最少的滤波和过量净空来最好地符合功率要求和严格的频谱兼容性。当运行在 PFM 模式中时，LM3263 可在整个 PA 输出功率水平设置上实现最低流耗，并因此大大增加了系统效率。

LM3263 具有一个独特的有源电流辅助与模拟旁路 (**ACB**) 特性来大大减小电感器尺寸，而在压降前，在整个电池电压和 RF 输出功率范围内，不会对输出稳压造成任何损耗。**ACB** 可在需要时提供一条并联电流路径，以在仍然驱动 2.5A 负载的同时将最大电感器电流限制在 1.45A（典型值）。模拟旁路特性也可实现最小压降运行。

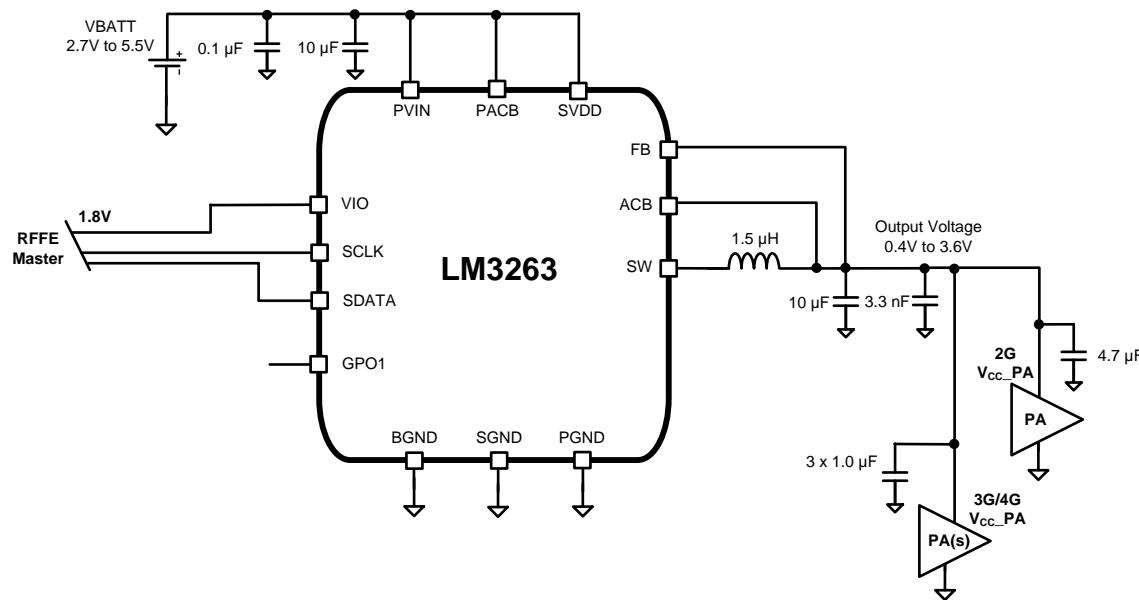
LM3263 采用 2mm x 2mm 芯片级 16 焊锡凸点 DSBGA 封装。



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

MIPI is a registered trademark of Mobile Industry Processor Interface Alliance.
All other trademarks are the property of their respective owners.

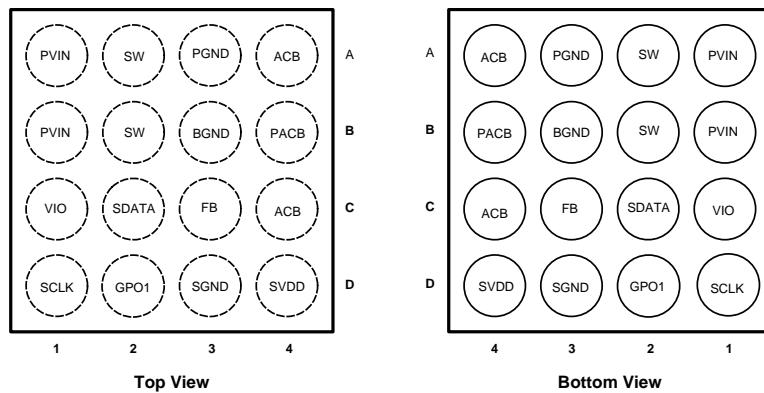
典型应用电路



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

连接图



引脚说明

引脚 #	名称	说明
A1	PVIN	电源电压输入至内部 PFET 开关。
B1		
C1	VIO	VIO 作为 RFFE 接口基准电压。VIO 也作为 LM3263 的复位和使能输入。通常被连接至由射频 (RF) 或基带集成电路 (IC) 控制的电压稳压器。
D1	SCLK	数控接口 RFFE 总线时钟输入。通常被连接至 RF 或基带 IC 上的 RFFE 主控。当未施加 VIO 时，SCLK 必须为低电平。
A2	SW	开关节点连接至内部 PFET 开关和 NFET 同步整流器。
B2		
C2	SDATA	数字控制接口 RFFE 总线数据输入/输出。通常被连接至 RF 或基带 IC 上的 RFFE 主控。当未施加 VIO 时，SCLK 必须为低电平。
D2	GPO1	通用输出。也被用来重新配置 USID。
A3	PGND	电源接地至内部 NFET 开关。
B3	BGND	ACB，模拟旁路接地和数字接地。
C3	FB	反馈模拟输入。连接至输出滤波电容器的输出上。
D3	SGND	信号模拟接地 (低电流)。
A4	ACB	ACB 和模拟旁路输出。连接至输出滤波电容器上的输出。
C4		
B4	PACB	ACB 电源输入。
D4	SVDD	模拟电源电压。

最大绝对额定值⁽¹⁾⁽²⁾

VBATT 引脚至 GND (PVIN , SVDD , PACB 至 PGND , SGND , BGND)	-0.2V 至 +6.0V
FB , SW , GPO1 , ACB , VIO , SDATA , SCLK	最大 6.0V 的 (GND-0.2V) 至 (VIN+0.2V)
持续功耗 ⁽³⁾	受到内部限制
最大运行结温 (T_{J-MAX})	+150°C
储存温度范围	-65°C 至 +150°C
最大引线温度 (焊接时 , 10 秒钟)	+260°C
静电放电 (ESD) 额定值 ⁽⁴⁾⁽⁵⁾	
人体模型	1kV
充电器件模型	250V

- (1) 超出最大绝对额定值下列出的值的应力可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下的器件的功能性操作以及在超出推荐的运行条件下标明的任何其它条件下的操作，在此并未说明。长时间处于最大绝对额定情况下会影响设备的可靠性。
- (2) 所有电压相对于 GND 引脚上的电压。
- (3) 内部热关断电路保护器件不受永久损坏。热关断在 $T_J=150^{\circ}\text{C}$ (典型值) 时起作用并在 $T_J=125^{\circ}\text{C}$ (典型值) 时放电
- (4) 人体模型是一个通过 $1.5\text{k}\Omega$ 电阻器对每个引脚放电的 100pF 电容器。 (MIL-STD-883 3015.7)
- (5) 德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。不遵守适当的静电放电 (ESD) 处理流程会导致器件损坏。

运行额定值⁽¹⁾

输入电压范围 PVIN , SVDD , PACB	2.7V 至 5.5V
输入电压范围 VIO	1.65V 至 1.95V
建议电流负载	0 至 2.5A
结温 (T_J) 范围	-30°C 至 +125°C
环境温度 (T_A) 范围 ⁽²⁾	-30°C 至 +90°C

- (1) 所有电压相对于 GND 引脚上的电压。
- (2) 在出现耗散功率较高和/或封装热阻较差情况的应用中，可能需要降低最高额定环境温度。最大环境温度 (T_{A-MAX}) 取决于最大运行结温 ($T_{J-MAX-OP}=125^{\circ}\text{C}$)，应用中器件的最大功率耗散 (P_{D-MAX}) 以及应用中的部件/封装的结至环境热阻抗 (θ_{JA})，计算方程式如下： $T_{A-MAX} = T_{J-MAX-OP} - (\theta_{JA} \times P_{D-MAX})$ 。在更高功率水平上时，假定 GSM/GPRS 模式的占空比用量会下降 (即，假定为最大功率 12.5% 用量)。

热属性

结至环境热阻抗 (θ_{JA}) , YFQ16 封装 ⁽¹⁾	50°C/W
-----------------------------------------------------	--------

- (1) 结至环境热阻抗与应用和电路板布局布线密切相关。对于存在较高最大功率耗散的应用，必须对电路板设计中的散热问题予以特别关注。结至环境热阻 (θ_{JA}) 由热建模结果而定，JEDEC 标准 JESD51-7 中提出了热建模的执行条件和原则，并且视电路板而定。

电气特性⁽¹⁾⁽²⁾⁽³⁾

标准字体显示的是 $T_A = T_J = 25^\circ\text{C}$ 时的限值。用黑体字显示的限值适用于整个运行环境温度范围 ($-30^\circ\text{C} \leq T_J = T_A \leq +90^\circ\text{C}$) 除非另外注明，否则技术规范适用于 $\text{VBATT} = 3.8\text{V}$ ($=\text{PVIN} = \text{SVDD} = \text{PACB}$) , $\text{VIO} = 1.8\text{V}$ 时的典型应用图

符号	参数	条件	最小值	典型值	最大值 40V	单位
V_{FB} , 最小值	最小设置时的反馈电压	$VSET[7:0] = 1\text{Bh}$, $\text{SMPS_CFG}[5] = 1\text{b}$	0.350	0.4	0.450	V
V_{FB} , 最大值	最大设置时的反馈电压	$VSET[7:0] = F0\text{h}$, $\text{V}_{\text{BATT}} = 3.9\text{V}$, $\text{SMPS_CFG}[5] = 0\text{b}$	3.492	3.6	3.708	
I_{SHDN}	关断电源电流	$\text{SW} = 0\text{V}$, $\text{VIO} = 0\text{V}^{(4)}$		0.02	4	μA
$I_{\text{L-PWR}}$	低功率模式电源电流	$VSET[7:0] = 00\text{h}$		0.225		
$I_{\text{Q-PFM}}$	进入 SVDD 的脉冲调制模式 (PFM) 电源电流	无切换 ⁽⁵⁾ , $\text{SMPS_CFG}[5] = 1\text{b}$		360	425	
I_{Q} 脉宽调制 (PWM)	PWM 模式电源电流	无切换 ⁽⁵⁾ , $\text{SMPS_CFG}[5] = 0\text{b}$		1240	1400	
$I_{\text{LIM}, \text{PFET 瞬态}}$	正瞬态峰值电流限值	$VSET[7:0] = 64\text{h}^{(6)}$		1.9	2.1	A
$I_{\text{LIM}, \text{PFET 稳定状态}}$	正稳定状态峰值电流限值		1.35	1.45	1.65	
$I_{\text{LIM}, \text{P-ACB}}$	正有源电流辅助峰值电流限值		1.4	1.7	2.0	
$I_{\text{LIM}, \text{NFET}}$	NFET 电流限值	$VSET[7:0] = A7\text{h}^{(6)}$		-1.50		
F_{OSC}	平均内部振荡器频率	$VSET[7:0] = A7\text{h}$	2.43	2.7	2.97	MHz
$I_{\text{VIO-IN}}$	VIO 电压平均输入电流	26MHz 期间的平均值			1.25	mA
V_{IORST}	RFFE I/O 电压复位电压	VIO 低电平触发			0.45	V
I_{INVIO}	VIO 复位电流	$\text{VIO} = 0.45\text{V}$	-1.0		1.0	μA
I_{IN}	SDATA, SCLK 输入电流	$\text{VIO} = 1.95\text{V}$	-1.0		1.0	
V_{IH}	输入高电平阈值 SDATA, SCLK		0.4 * VIO		0.7 * VIO	V
V_{IL}	输入低电平阈值 SDATA, SCLK		0.3 * VIO		0.6 * VIO	
$V_{\text{IH-GPO}}$	输入高电平阈值 GPO1		1.35			
$V_{\text{IL-GPO}}$	输入低电平阈值 GPO1				0.67	
V_{OH}	输出高电平阈值 SDATA	$I_{\text{SDATA}} = 2\text{mA}$		$\text{VIO} * 0.8$		V
V_{OL}	输出低电平阈值 SDATA	$I_{\text{SDATA}} = -2\text{mA}$			$\text{VIO} * 0.2$	
$V_{\text{OH-GPO}}$	输出高电平阈值 GPO	$I_{\text{OUT}} = \pm 200\text{ }\mu\text{A}$		$\text{VIO} - 0.15$		
$V_{\text{OL-GPO}}$	输出低电平阈值 GPO		-0.4		0.3	
$V_{\text{SET-LSB}}$	输出电压 LSB	$VSET[7:0] = A7\text{h}$ 至 $A8\text{h}$		15		mV

- (1) 所有电压相对于 GND 引脚上的电压。
- (2) 最小和最大限值由设计、测试或统计分析指定。
- (3) 电气特性表的参数在开环路条件下 ($\text{PVIN} = \text{SVDD} = \text{PACB} = 3.8\text{V}$) 进行测试。
- (4) 关断电流包括 PFET 的泄漏电流。
- (5) 这里指定的 I_g 是在此部件未切换时的值。
- (6) 电流限值是固有的、固定的并且不可调。

系统特点

以下的技术规格表内的条目由设计和验证指定，它们提供了典型应用电路中所使用的组件值 ($L=1.5\mu H$, $DCR=120m\Omega$, TOKO DFE201610MT-1R5N, $C_{输入}=10\mu F$, 6.3V, 0402, 三星 CL05A106MP5NUN, $C_{输出}=10\mu F+4.7\mu F+3\times1.0\mu F$; 10V, 0402, 三星 CL05A106MP5NUN, CL05A475MPNRN; 6.3V, 0201, TDK, C0603X5R0J105M)。这些参数未经量产测试验证。最小和最大值在环境温度范围 $T_A=-30^\circ C$ 至 $90^\circ C$ 内指定。VBATT = 3.8V (= PVIN = SVDD = PACB), VIO = 1.8V, SMPS_CFG = 20h, 并且 $T_A=25^\circ C$ 时指定的典型值。

符号	参数	工作条件	最小值	典型值	最大值 40V	单位
T_{ON}	接通时间 (从 SCLK 脉冲末尾, 到输入达到 3.4V 的 95% 时所用的时间)	$V_{BATT}=4.2V$, $VSET[7:0]=00h$ 至 E3h, $VSET=3.4V$, $I_{输出} \leq 1mA$			50	μs
$T_{响应}$	$V_{输出}$ 从 0.09V 至 3.4V 的时间 (3.07V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 90%)	$V_{BATT}=3.8V$, $R_{负载}=68\Omega$ $VSET[7:0]=06h$ 至 E3h SMPS_CFG[5] = 0b/1b			15	μs
	$V_{输出}$ 从 3.4V 降至 0.9V 的时间 (0.42V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 10%)	$V_{BATT}=3.8V$, $R_{负载}=68\Omega$ $VSET[7:0]=E3h$ 至 06h SMPS_CFG[5] = 0b/1b				
	$V_{输出}$ 从 0.8V 升至 3.3V 的时间 (3.05V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 90%)	$V_{BATT}=3.8V$, $R_{负载}=20\Omega$ $VSET[7:0]=36h$ 至 DCh		7.4	12	
	$V_{输出}$ 从 3.3V 降至 0.8V 的时间 (1.05V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 10%)	$V_{BATT}=3.8V$, $R_{负载}=20\Omega$ $VSET[7:0]=DCh$ 至 36h		6.8		
	$V_{输出}$ 从 1.4V 升至 3.4V 的时间 (3.2V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 90%)	$V_{BATT}=3.8V$, $R_{负载}=6.8\Omega$ $VSET[7:0]=5Eh$ 至 E3h			10	
	$V_{输出}$ 从 3.4V 降至 1.4V 的时间 (1.6V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 10%)	$V_{BATT}=3.8V$, $R_{负载}=6.8\Omega$ $VSET[7:0]=E3h$ 至 5Eh				
$T_{旁路}$	$V_{输出}$ 从 1.8V 升至 2.8V 的时间 (2.7V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 90%)	$V_{BATT}=3.8V$, $R_{负载}=2.2\Omega$ $VSET[7:0]=78h$ 至 BBh SMPS_CFG[5] = 0b			15	μs
	$V_{输出}$ 从 2.8V 降至 1.8V 的时间 (1.9V, SCLK 脉冲末尾时, 三角接线电压 $V_{输出}$ 的 10%)	$V_{BATT}=3.8V$, $R_{负载}=2.2\Omega$ $VSET[7:0]=BBh$ 至 78h SMPS_CFG[5] = 0b				
$R_{tot-drop}$	BYPASS (旁路) 转换后 VSET 从 0.09V 上升至 PVIN 的时间 (90%)	$V_{BATT}=3.6V$, $I_{输出} \leq 1mA$, $VSET[7:0]=06h$ 至 FFh			20	μs
$I_{输出}$	PWM 模式中最大负载电流	开关 + ACB	2.5			A
$I_{输出, PU}$	最大输出瞬态上拉电流限值	开关 + ACB ⁽¹⁾	3.0			
$I_{输出, PD, PWM}$	PWM 最大输出瞬态下拉电流限值			-3.0		
I_{OUT, MAX_PFM}	PFM 模式中最大输出负载电流	$V_{BATT}=3.8V$, $VSET=3.2V$	60			mA
线性	在 $VSET=0.4V$ 至 3.6V 的控制范围内为线性	$V_{BATT}=3.9V^{(2)}$, 单片属性; $VSET[7:0]=1Bh$ 至 F0h, SMPS_CFG[5] = 0b	-3.0		+3.0	%
			-50		+50	mV

(1) 电流限值是固有的、固定的并且不可调。

(2) 线性限值为 $\pm 3\%$ 或 $\pm 50mV$, 取二者的较大值。

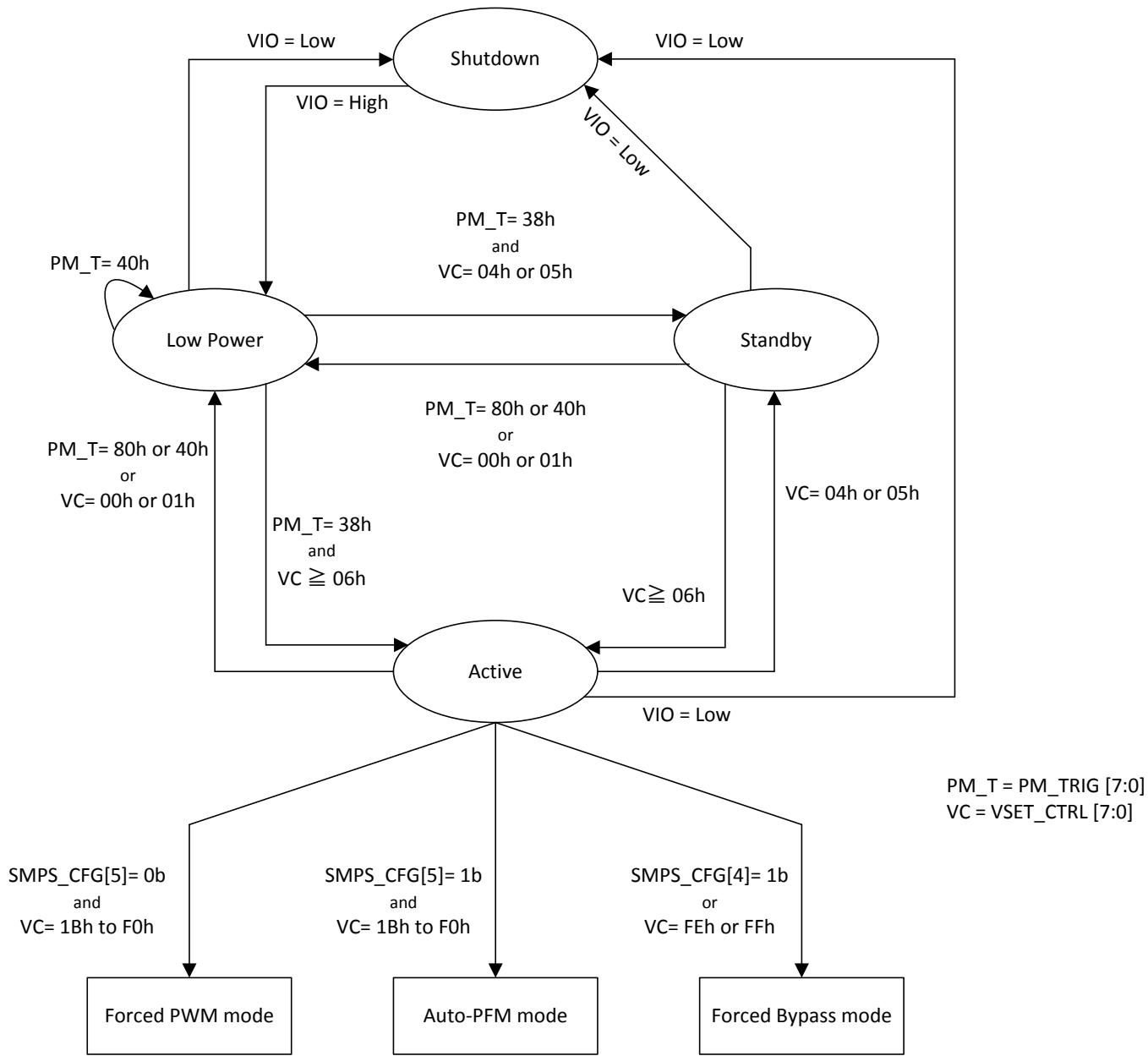
系统特点 (continued)

以下的技术规格表内的条目由设计和验证指定，它们提供了典型应用电路中所使用的组件值 ($L=1.5\mu H$, $DCR=120m\Omega$, TOKO DFE201610MT-1R5N, $C_{输入}=10\mu F$, 6.3V, 0402, 三星 CL05A106MP5NUN, $C_{输出}=10\mu F+4.7\mu F+3\times1.0\mu F$; 10V, 0402, 三星 CL05A106MP5NUN, CL05A475MPNRN; 6.3V, 0201, TDK, C0603X5R0J105M)。这些参数未经量产测试验证。最小和最大值在环境温度范围 $T_A = -30^\circ C$ 至 $90^\circ C$ 内指定。VBATT = 3.8V (= PVIN = SVDD = PACB), VIO = 1.8V, SMPS_CFG = 20h, 并且 $T_A = 25^\circ C$ 时指定的典型值。

符号	参数	工作条件	最小值	典型值	最大值 40V	单位	
η	效率	$V_{BATT}=3.8V$, $VSET=0.5V$, $I_{输出}=5mA$	52	56		%	
		$V_{BATT}=3.8V$, $VSET=1.8V$, $I_{输出}=10mA$	78	82			
		$V_{BATT}=3.8V$, $VSET=1.6V$, $I_{输出}=130mA$	83	89			
		$V_{BATT}=3.8V$, $VSET=2.5V$, $I_{输出}=250mA$	90	94			
		$V_{BATT}=3.8V$, $VSET=3.4V$, $I_{输出}=550mA$	93	95			
		$V_{BATT}=3.8V$, $VSET=1.0V$, $I_{输出}=400mA$, SMPS_CFG[5] = 0b	81	85			
$V_{纹波}$	2.7MHz PWM 正常运行纹波	$V_{BATT}=3.2V$ 至 $4.3V$, $VSET=0.4V$ 至 $3.6V$, $R_{负载}=1.9\Omega^{(3)}$ SMPS_CFG[5] = 0b		1	3	mV_{pp}	
	脉冲跳跃情况下的纹波电压	$V_{BATT}=3.2V$, $VSET=3.0V$, $R_{负载}=1.9\Omega^{(3)}$ SMPS_CFG[5] = 0b			8		
	PFM 纹波电压	$V_{BATT}=3.2V$, $VSET=3.0V$, $I_{输出}=40mA$			50		
		$V_{BATT}=3.2V$, $VSET=2.5V$, $I_{输出}=10mA$					
		$V_{BATT}=3.2V$, $VSET < 0.5V$, $I_{输出}=5mA$					
Line_tr	线路瞬态响应	$V_{BATT}=3.6V$ 至 $4.2V$, $T_R=T_F=10\mu s$, $VSET=3.2V$, $I_{输出}=500mA$		50		mV_{pk}	
Load_tr	负载瞬态响应	$VSET=3.0V$, $T_R=T_F=10\mu s$, $I_{输出}=0A$ 至 $1.2A$, SMPS_CFG[5] = 0b		60			
最大占空比	最大占空比		100			%	
PFM_Freq	最小 PFM 频率	$V_{BATT}=3.2V$, $VSET=1.0V$, $I_{输出}=10mA$	100	160		KHz	
		$V_{BATT}=3.2V$, $VSET=0.5V$, $I_{输出}=5mA$	34	55			
N_{SET}	VSET 数模转换器 (DAC) 位数	单片	8			位	
$T_{设置}$	加电时间 (VIO 施加后, RFFE 总线有效所用时间)	$VIO = \text{低电平至 } 1.65V$			50	ns	
$T_{VIO-RST}$	VIO 电源复位定时	$VIO = 0.45V$	10			μs	

(3) 应该在良好设计的 PC 电路板的 $C_{输出}$ 电极上测量纹波电压，并且使用推荐的电感器和电容器。

LM3263 用户状态图



Note 1 : Specified Output Voltage range is 0.4V to 3.6V

Note 2: Writing to and reading back from REGISTER_0 and VSET_CTRL access the same internal VSET register. Writing to VSET_CTRL programs the full 8 bits VSET value. Writing to REGISTER_0 will program 7 MSB of VSET with LSB set to zero. When REGISTER_0 is written, the internal VSET register bit[0] will always take a value of 0 and subsequent read of VSET_CTRL bit[0] will be read back as 0.

典型性能特点

($V_{BATT} = 3.8V$, $T_A = 25^\circ C$, 除非另外注明)

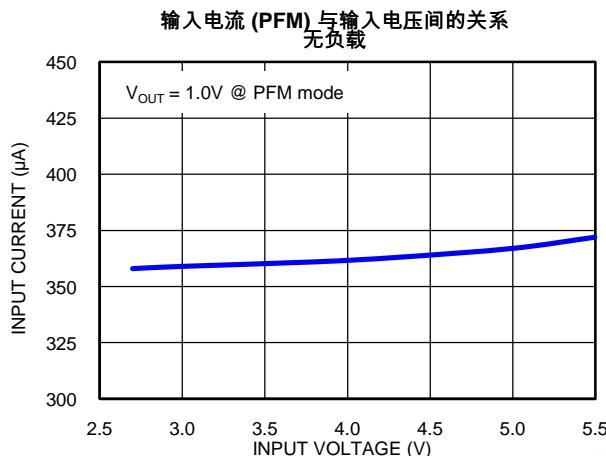


Figure 1.

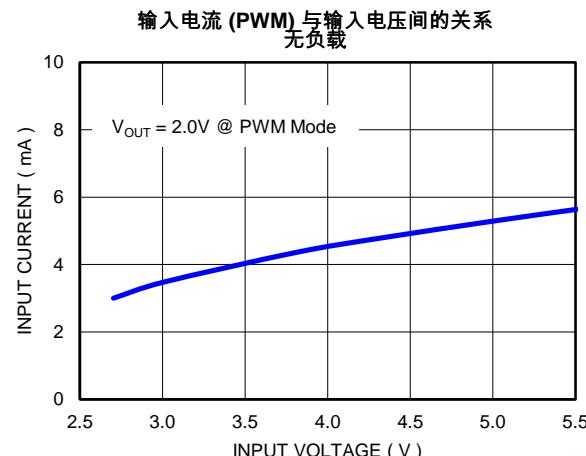


Figure 2.

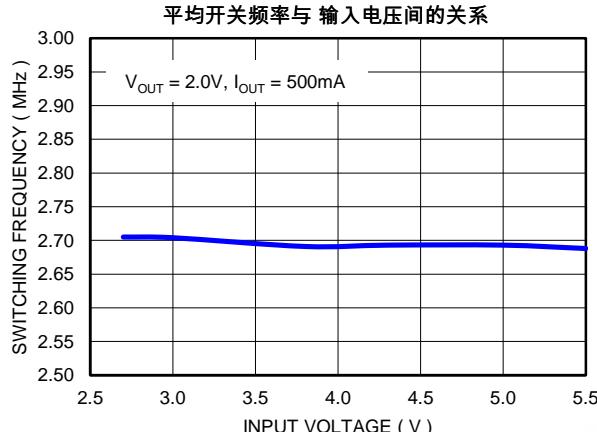


Figure 3.

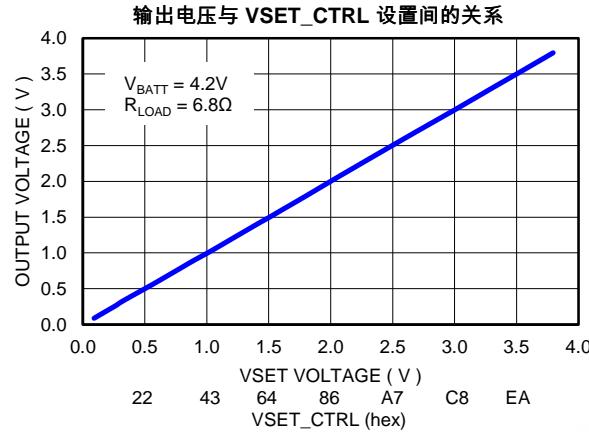


Figure 4.

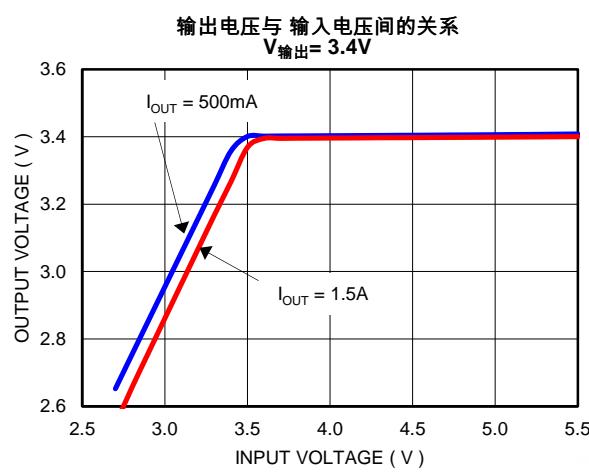


Figure 5.

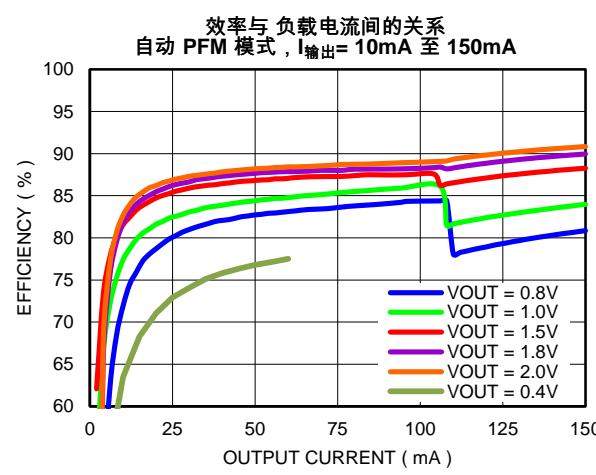


Figure 6.

典型性能特点 (continued)

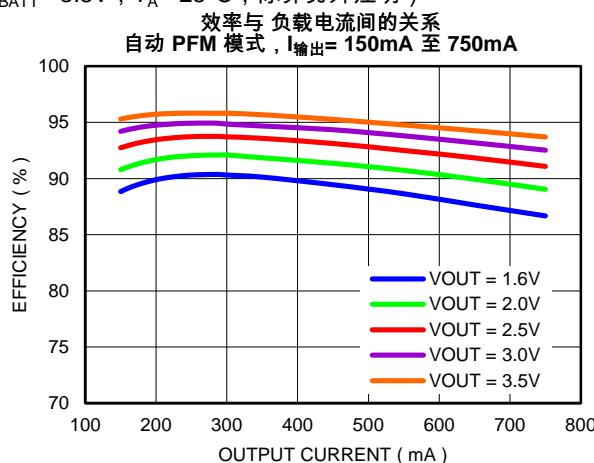
($V_{BATT} = 3.8V$, $T_A = 25^\circ C$, 除非另外注明)

Figure 7.

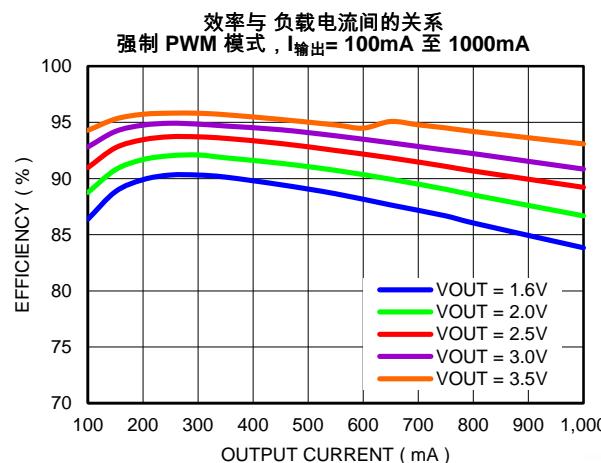


Figure 8.

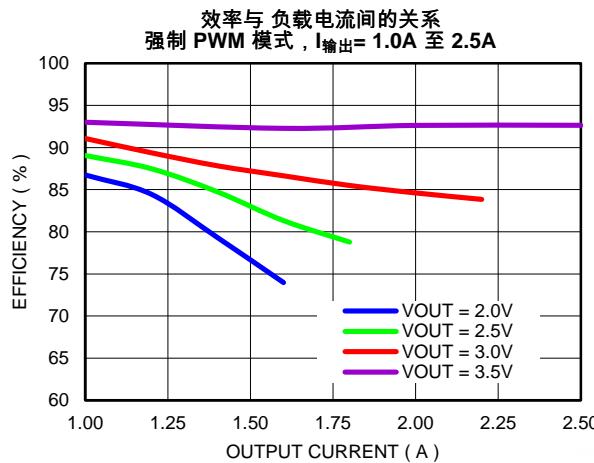


Figure 9.

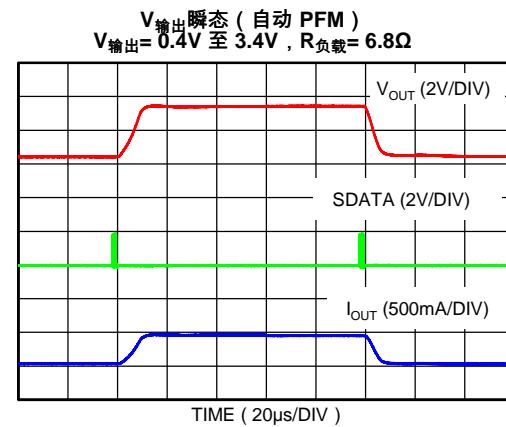


Figure 10.

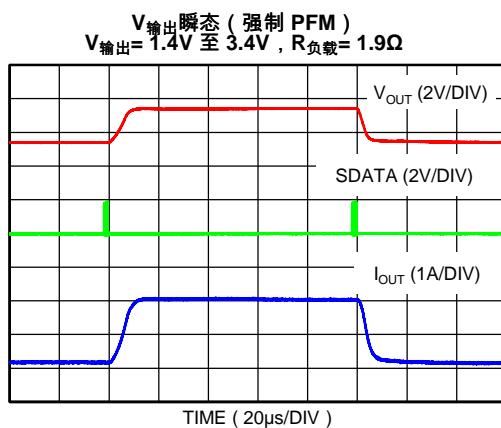


Figure 11.

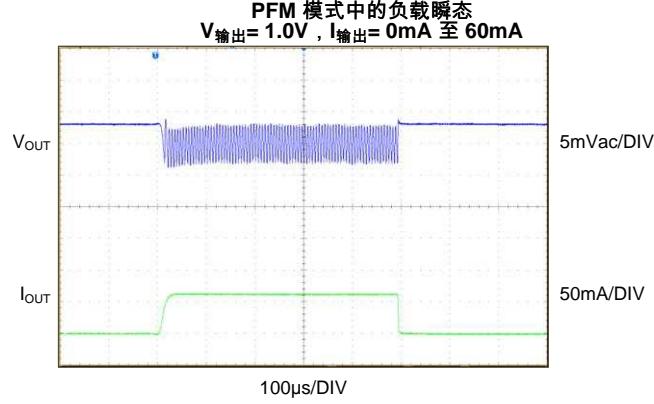


Figure 12.

典型性能特点 (continued)

($V_{BATT} = 3.8V$, $T_A = 25^\circ C$, 除非另外注明)

负载瞬态
 $V_{输出} = 2.5V$, $I_{输出} = 0mA$ 至 $300mA$

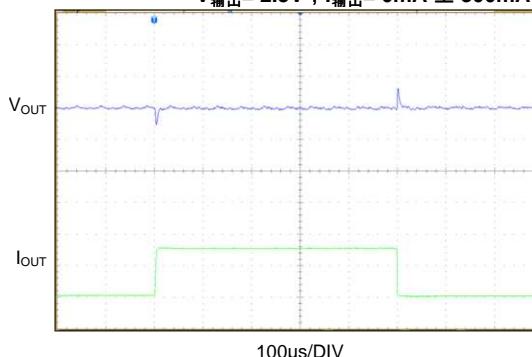


Figure 13.

负载瞬态
 $V_{输出} = 3.0V$, $I_{输出} = 0mA$ 至 $700mA$

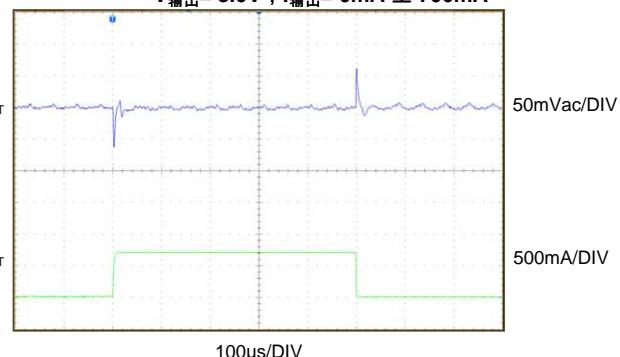


Figure 14.

负载瞬态
 $V_{BATT} = 4.2V$, $V_{输出} = 3.0V$, $I_{输出} = 0mA$ 至 $1.2A$

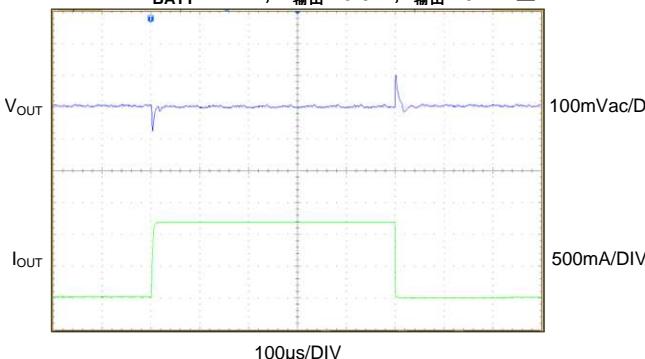


Figure 15.

线路瞬态
 $V_{BATT} = 3.6V$ 至 $4.2V$, $V_{输出} = 2.5V$, $R_{负载} = 6.8\Omega$

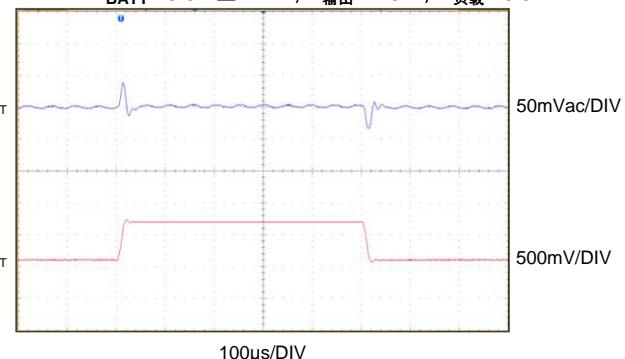


Figure 16.

线路瞬态
 $V_{BATT} = 3.6V$ 至 $4.2V$, $V_{输出} = 1.0V$, $R_{负载} = 6.8\Omega$

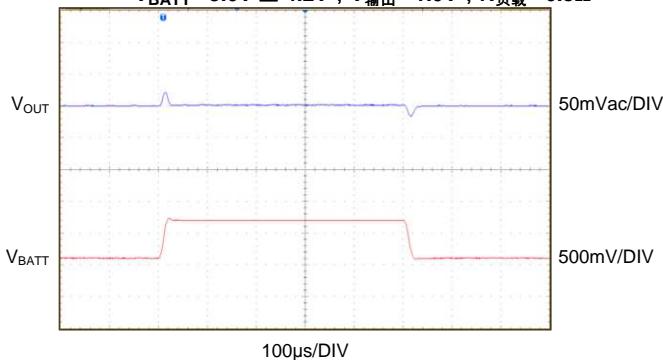


Figure 17.

定时电流限值
 $V_{BATT} = 4.2V$, $V_{输出} = 2.5V$, $R_{负载} = 6.8\Omega$ 至 0Ω

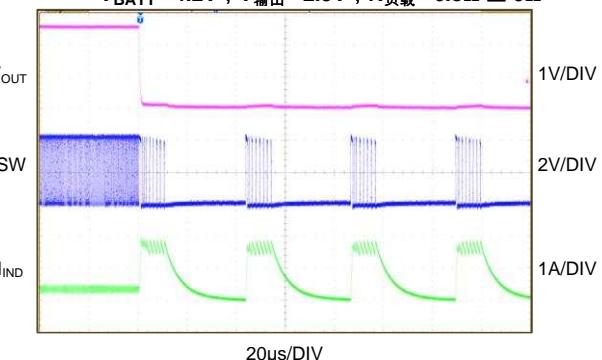


Figure 18.

典型性能特点 (continued)

($V_{BATT} = 3.8V$, $T_A = 25^\circ C$, 除非另外注明)

从低功率模式启动

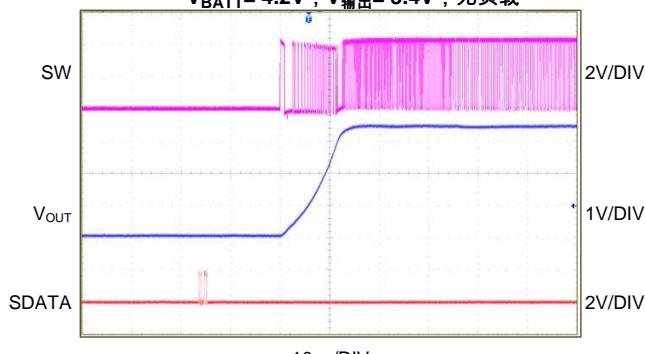
 $V_{BATT} = 4.2V$, $V_{输出} = 3.4V$, 无负载

Figure 19.

从待机模式启动

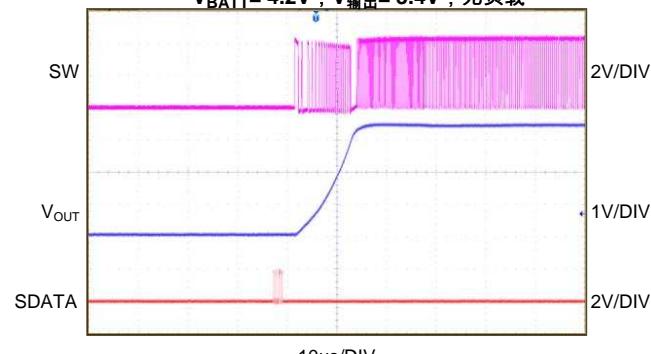
 $V_{BATT} = 4.2V$, $V_{输出} = 3.4V$, 无负载

Figure 20.

运行说明

器件信息

LM3263 是一款经优化的高效降压 DC-DC 转换器，优化的目的在于使此转换器能够为具有单节锂离子电池的手机、便携式通信器件或电池供电类 RF 器件内的 RF 功率放大器 (PA) 供电。它运行在针对 2G 传输（此时，MODE = 强制 PWM（只为 PWM），寄存器 01h SMPS_CFG[5] 被设定为 0b）的调频脉宽调制 (PWM) 模式下，脉冲频率调制 (PFM) 与用于 3G/4G RF PA 运行的 PWM（此时，MODE = 自动 PFM (PFM/PWM)，SMPS_CFG 位 5 被设定为 1b）之间的模式自动转换，或强制旁路模式（此时，SMPS_CFG[4] 位 5 被设定为 1b 或者 REGISTER_0[6:0] 被设定为 7F 或者寄存器 03h VSET_CTRL[7:0] 被设定为 FEh-FFh）。在提供的关断、低功率、待机和激活模式中也可显示电源状态。DC-DC 转换器运行在激活模式。详细信息请见[LM3263 用户状态图和可编程寄存器](#)部分。

PWM 模式提供高效和极低的输出电压纹波。在 PWM 模式运行中，已调制的开关频率有助于减少 RF 发射噪声。在 PFM 模式中，此转换器以减少的开关频率和更低的电源电流运行来保持高效率。强制旁路模式使得用户能够通过一个旁路 FET 从输入电源来直接驱动输出。此关断模式将 LM3263 关闭并将流耗减少至 0.02 μ A（典型值）。

在 PWM 和 PFM 运行模式下，通过设置 VSET 寄存器来在 0.4V 至 3.6V（典型值）范围内动态地调节 LM3263 的输出电压。还提供了电流过载保护和热过载保护。

LM3263 配备有有源电流辅助和模拟旁路 (ACB)。这个独特的功能使得此转换器可支持 2.5A（最小值）的最大负载电流，而与此同时可保持一个小型封装电感器并满足多模式 RF 功率放大器运行时所需的全部瞬态运行方式。ACB 电路在负载电流超过 1.45A（典型值）或者当开关接近压降时提供一个额外的电流路径。相似地，ACB 电路通过在上升和下降输出边沿上提供额外输出电流来使转换器以更快的 VSET 输出电压转换时间做出相应。ACB 电路还执行模拟旁路的功能。根据输入电压、输出电压和负载电流的大小，ACB 电路在保持输出电压调节和低输出电压纹波的同时自动且无缝地将此转换器转换为模拟旁路。如果旁路模式下的总压降电阻 ($R_{tot_drop} = 45m\Omega$) 不足以调节输出电压的话，那么将会出现满旁路（100% 占空比运行）。

LM3263 的 16 焊锡凸点芯片尺寸球栅阵列 (DSBGA) 封装是诸如手机和其它手持器件等空间受限类应用的最佳解决方案。PWM 模式中 2.7MHz（典型值）的高开关频率减少了输入电容器、输出电容器和电感器的尺寸。DSBGA 封装非常适合于外壳不透光应用并且在实现时有专门的设计要求。（请参考下面的[DSBGA 封装组装和使用部分](#)）。

PWM 运行

当强制 PWM 模式运行被选中时（SMPS_CFG[5] 被设定为 0b），LM3263 运行在 PWM 模式。开关频率被调制，而且开关通过改变每周期的能量电能来调节输出电压，从而支持所需的负载。在每个开关周期的第一部分，LM3263 内的控制块打开内部 PFET 开关。这使得电流可由输入流经电感器到达输出滤波电容器和负载。此电感器通过将电能储存在其磁场内来将电流限制在一个斜率为 ($V_{BATT} - VSET)/L$) 的斜坡内。

在每个周期的第二部分期间，此控制块将 PFET 开关闭，从而阻断来自输入的电流，然后将 NFET 同步整流器打开。电感器通过 NFET 从接地汲取电流并将电流传至输出滤波电容器和负载，这将电感器电流以 $-VSET/L$ 的斜率减少。输出滤波电容器在电感器电流大于负载电流时储存电荷，并在电感器电流少于负载电流时将这些电荷释放，从而使负载上的电压变得平滑无毛刺。

在时钟的下一个上升边沿，重复此循环。负载的增加将下拉输出电压，从而增加了误差信号。由于误差信号增加，峰值电感器电流变得更高，从而增加了平均电感器电流。通过调制 PFET 开关接通时间可调节输出电压，以控制发送至负载的平均电流。此电路生成一个占空比经调制矩形信号，此信号由一个低通滤波器（由一个电感器和输出电容器组成）取平均值。输出电压等于占空比经调制矩形信号的平均值。

PFM 运行

当自动 PFM 模式运行被选中时（SMPS_CFG[5] 被设定为 1b），LM3263 在平均电感器电流少于 60mA（最小值）并且 $V_{BATT} - VSET \geq 0.6V$ 时，自动从 PWM 运行转换至 PFM 运行。开关通过在每个周期内传输定量的电能并调制频率来调节输出固定电压，从而控制传递到输出上的总功率。转换器只在需要支持所需的负载电流时进行切换，从而大大提升了效率。如果负载电流在 PFM 模式期间增加到大于 120mA（典型值），此部件将自动转换为 PWM 模式。一个 20mA（典型值）滞后窗口存在于 PFM 和 PWM 转换之间。在一个瞬态事件后，此部件暂时运行在 PWM 模式下，以快速充电或放电输出。对于启动条件，或者模式运行从强制 PWM 变为自动 PFM 模式时（SMPS_CFG[5] 从 0b 切换至 1b），情况确实如此。一旦输出达到其目标输出电压，并且负载少于 60mA（最小值），那么此部件将无缝转换至 PFM 模式（假定其不处于强制旁路条件）。

有源电流辅助和模拟旁路 (ACB)

2G 运行所需的 3GPP 时间模板需求高电流由 LM3263 提供。在瞬态期间的短时间内或在重负载下需要这些高电流。针对这些更高电流的超额定值开关电感器将增加解决方案尺寸并且将不是最佳解决方案。因此，为了实现针对此类负载的最佳电感器尺寸，通过 ACB 引脚从输入电源提供一条替代电流路径。一旦达到开关电流限值 $I_{LIM, PFET, 稳定状态}$ ，ACB 电路开始提供所需的额外电流来支持负载。ACB 电路也通过将模拟旁路 FET 与 VSET 并联来大大减少压降电压。LM3263 可在旁路模式下提供高达 2.5A (最小值) 的电流。

旁路操作

旁路电路提供具有极低压降电阻 ($R_{tot_drop} = 45m\Omega$ 典型值) 的模拟旁路功能。当 SMPS_CFG[4] 被设定为 0b 时，此部件将自动处于旁路模式，此模式将自动确定保持电压稳压所需的旁路数量。当进入 LM3263 的输入电源电压被降低到一个电平，而在此电平上，命令要求的占空比高于转换器能够提供的占空比时，此部件将进入脉冲跳跃模式。开关频率将被减少以保持一个较低且运行良好的输出电压纹波。模拟旁路电路将在达到满旁路 (100% 占空比运行) 前允许转换器保持在稳压状态中。转换器使用一个相似的相反过程从满旁路退出并返回到模拟旁路稳压模式。

要使器件运行在强制旁路模式下，将 REGISTER_0 设定为 7FH 或者将 VSET_CTRL 设定为 FEh-FFh。

关断模式

只要 VIO 引脚上的电压为 0V，就进入关断模式。不对此通信和控制供电。在该模式下，流耗为 0.02 μ A (典型值)。

低功率模式

低功率模式是 VIO 被施加时的初始缺省状态。在这个模式中，DC-DC 被禁用，并且它的 SW 为三态。流耗被最小化为 0.225 μ A (典型值)。通过设定一下 3 个寄存器中的任何一个可进入这个模式：

- 将寄存器 00h REGISTER_0 [6:0] 设定为 00h；
- 将寄存器 03h VSET_CTRL[7:0] 设定为 00h 或 01h；
- 将寄存器 1Ch PM_TRIG [7:6] 设定为 10b。

待机模式

在待机模式下，开关被停止，并且输出功率场效应晶体管 (FET) 被置于三态下。可通过设置 PM_TRIG [7:6] 和 REGISTER_0 或 VSET_CTRL 寄存器来进入待机模式。

- 将寄存器 00h REGISTER_0 [6:0] 设定为 02h；
- 将寄存器 03h VSET_CTRL [7:0] 设定为 04h 或 05h；
- 将寄存器 1Ch PM_TRIG [7:6] 设定为 00b。

激活模式

激活模式是一个 DC-DC 转换器运行模式，此模式使器件能够运转、处理 RFFE 命令，并且对 RFFE 命令做出响应。可通过将寄存器 1Ch PM_TRIG [7:6] 设定为 00b 来进入此模式。一旦器件处于激活模式，可通过使用 REGISTER_0 [6:0] 和 VSET_CTRL[7:0] 寄存器来设定 DC-DC 转换器运行模式和输出电压。

输出电压的动态调节

可在 0.4V 至 3.6V 的输出电压范围内，以 30mV 至 15mV 的步长来动态设定 LM3263。REGISTER_0[6:0] 被以 30mV 的输出电压步长从 0Dh 设定为 78h，而 VSET_CTRL[7:0] 被以 15mV 步长从 1Bh 设定为 F0h。虽然可通过寄存器将输出电压设定为低于 0.4V 或高于 3.6V，此器件会受到较大纹波电压、较高电流限值运行和减少的线性的影响。

DC-DC 运行模式选择

通过设定 SMPS_CFG[5] 可将转换器的状态更改为两个允许运行模式中的一个。SMPS_CFG[5] 缺省为 0b，并且器件运行在强制 PWM 模式下 (只为 PWM)。通过将寄存器位设定为 1b 可将器件设置为 PFM/PWM 模式运行间的自动转换。在这个模式中，转换器运行在 PFM 模式中以在极轻负载时保持输出电压稳压并在负载超过 120mA (典型值) 时转换至 PWM 模式。通过将寄存器设定为 0b，可将器件设置为 PWM 模式运行。只在 PWM 模式中进行此开关操作，并且开关频率也为 2.7MHz (典型值)。当 SMPS_CFG[4] 被设定为 1b 时，此器件运行在强制旁路模式中。

通过设置 SMPS_CFG= 20h，可将典型运行模式设定为自动 PFM 和自动旁路模式。

Table 1 显示了针对这些指定模式的 LM3263 参数。

Table 1. 不同运行模式下的参数

SMPS_CFG[5] MODE	SMPS_CFG[4] BYPS	I _{输出} 条件	运行模式
0	0	X	强制 PWM
X ⁽¹⁾	1	X	强制旁路
1	0	I _{输出} ≤ 60mA	PFM
1	0	60mA < I _{输出} ≤ 120mA	PFM 或 PWM
1	0	I _{输出} > 120 mA	PWM

(1) 无关

内部同步整流

LM3263 使用一个内部 NFET 作为同步整理器来减少整流器正向电压压降，从而增加了效率。内部 NFET 同步整流器内部减少的正向电压压降大大提升了低输出电压运行时的效率。NFET 被设计成在瞬态间隔期间通过其固有的体二极管来导电，从而免除了对一个外部二极管的需要。

电流限制

LM3263 电流限制特性在电流过载条件下保护转换器。SW 和 ACB 引脚具有正电流和负电流限制。正电流和负电流限值在两个方向上限制 SW 和 ACB 电流。SW 引脚具有两个正电流限值。 $I_{LIM, PFET, 稳定状态}$ 电流限值触发 ACB 电路。一旦峰值电感器电流超过 $I_{LIM, PFET, 稳定状态}$ ，ACB 电路开始辅助开关并提供足够的电流，恰好能够将电感器电流保持在超过 $I_{LIM, PFET, 稳定状态}$ 的水平上，从而使开关能够运行在最高效率。1.9A 的一秒钟瞬态电流限值 $I_{LIM, PFET, 瞬态}$ （此为典型值，或者，2.1A 的最大值）限制可能的最大峰值电感器电流。输出电压只有在 SW 和 ACB 输出引脚电流达到它们各自的 $I_{LIM, PFET, 瞬态}$ 和 $I_{LIM, P-ACB}$ 电流限值后才会下降到稳压之外。

定时电流限制

如果负载或输出短路将输出电压拉至 0.3V 或更低并且峰值电感器电流保持 $I_{LIM, PFET, 瞬态}$ 超过 10μs，LM3263 切换至一个定时电流限制模式。在这个模式下，内部 PFET 开关被关闭。在大约 30μs 后，器件将返回正常运行。

热过载保护

LM3263 集成电路 (IC) 具有一个热过载保护功能，此功能可保护其自身不受短期误用和过载情况的影响。如果结温超过 150°C，LM3263 关断。在温度下降到低于 125°C 之后，正常运行恢复。长时间运行在热过载条件下有可能会损坏器件，因此不建议这么做。

启动

Figure 21 中的波形显示了启动序列和采样条件。首先，应该在 2.7V 至 5.5V 之间的值上读取 VBATT (=PVIN=SVDD=PACB)。在确定 VBATT 高于 2.7V 之后，VIO 可被设定为 1.8V。下一步，将 PM_TRIG[7:6] 设定为 38h 将启用激活模式。最后，VSET 可被设定为一个与所需的输出电压相对应的值。然后，LM3263 输出电压降进入设定的 VSET 值。为优化启动时间和输出电压的运行方式，如果输出电流负载 ≤ 60mA（最小值），当自动 PFM 模式被选中为运行模式时（此时，SMPS_CFG[5] 被设定为 1b），LM3263 从 PWM 模式事件中启动，然后 LM3263 无缝转换为 PFM 模式。

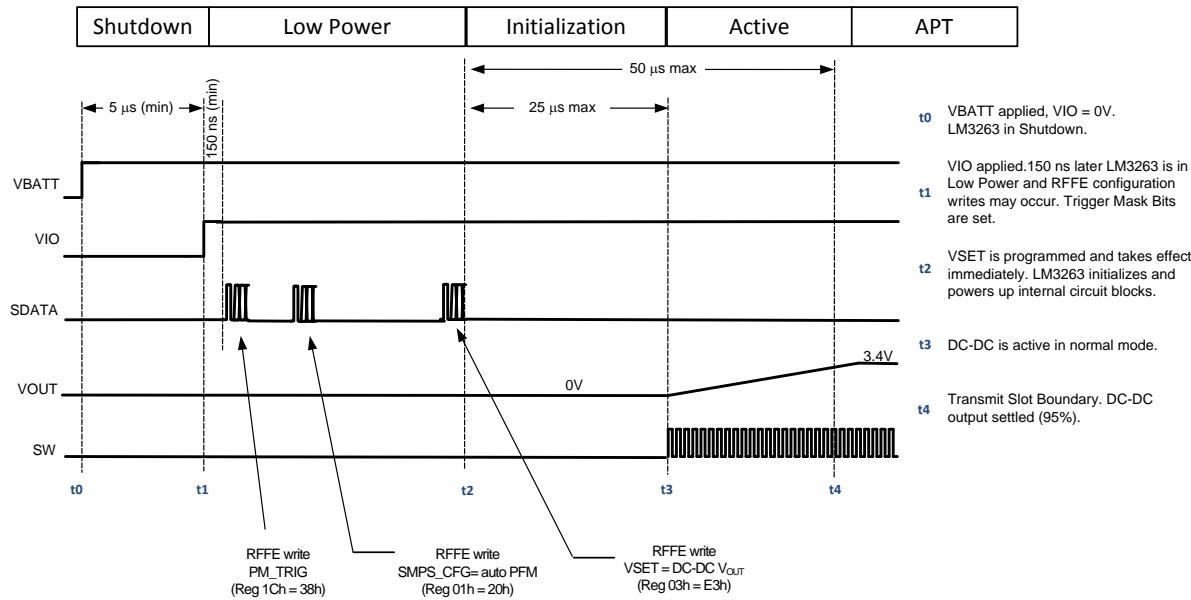


Figure 21. 非触发启动序列

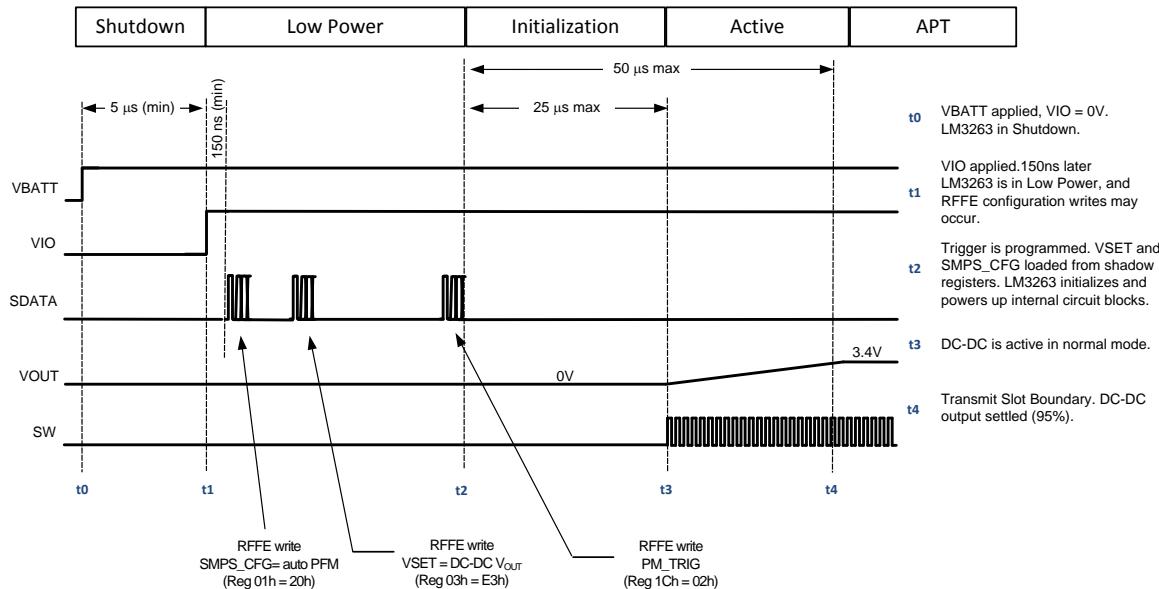
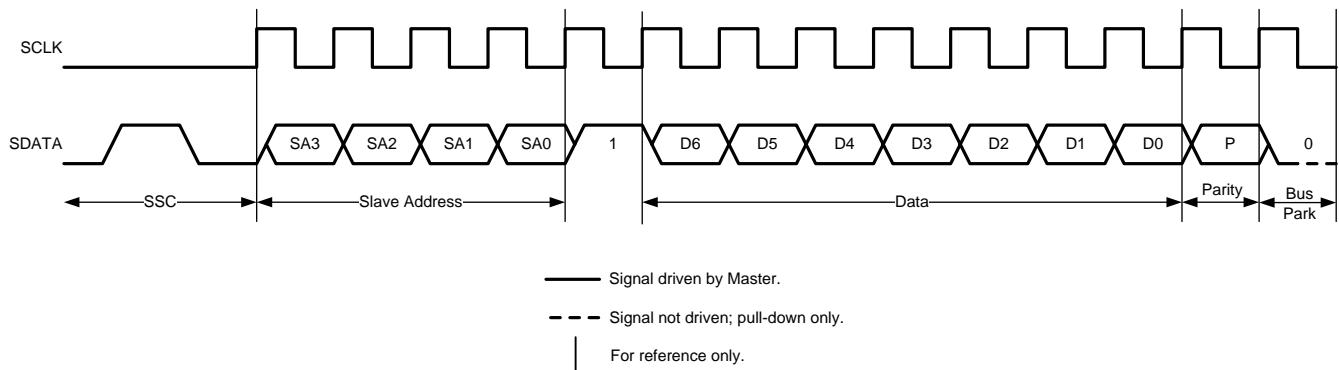
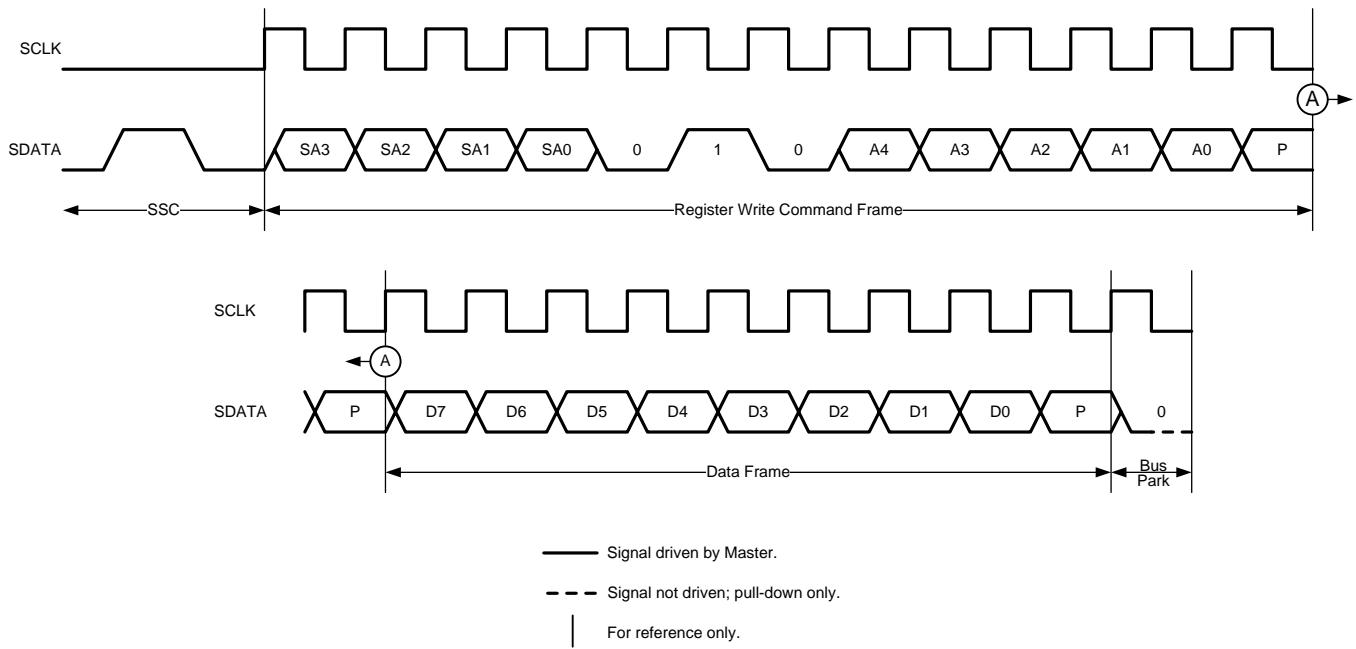


Figure 22. 触发启动序列

RFFE 接口

数控串行总线接口提供到器件上可编程函数和寄存器的 MIPI RF 前端控制接口的兼容访问。LM3263 使用一个 3 引脚数字接口；其中两个引脚用于连接到总线上的集成电路 (IC) 间的双向通信，连同一个可运行为异步使能和复位的接口电压基准 VIO。当 VIO 电压电源被施加到总线上时，它启用受控接口，并且将用户定义的受控寄存器复位至缺省设置。可通过异步 VIO 信号将 LM3263 设定为关断模式，或使用串行总线接口设定适当的寄存器来将 LM3263 设定为低功率模式。两个通信线路为串行数据 (SDATA) 和串行时钟 (SCLK)。SCLK 和 SDATA 必须在 VIO 出现前保持低电平。LM3263 在一个单主控串行总线接口上连接为从器件。

SDATA 信号是双向的，由一个主控或一个从器件驱动。数据在 SCLK 信号的上升边沿上（从逻辑零电平到逻辑 1 电平转换）由主控和受控写入。主控和受控在 SCLK 信号的下降边沿上（从逻辑 1 电平到逻辑 0 电平转换）读取数据。一个施加到 VIO 信号的逻辑低电平将使数字接口断电。

支持的命令序列

Figure 23. 寄存器 0 写入

Figure 24. 寄存器写入

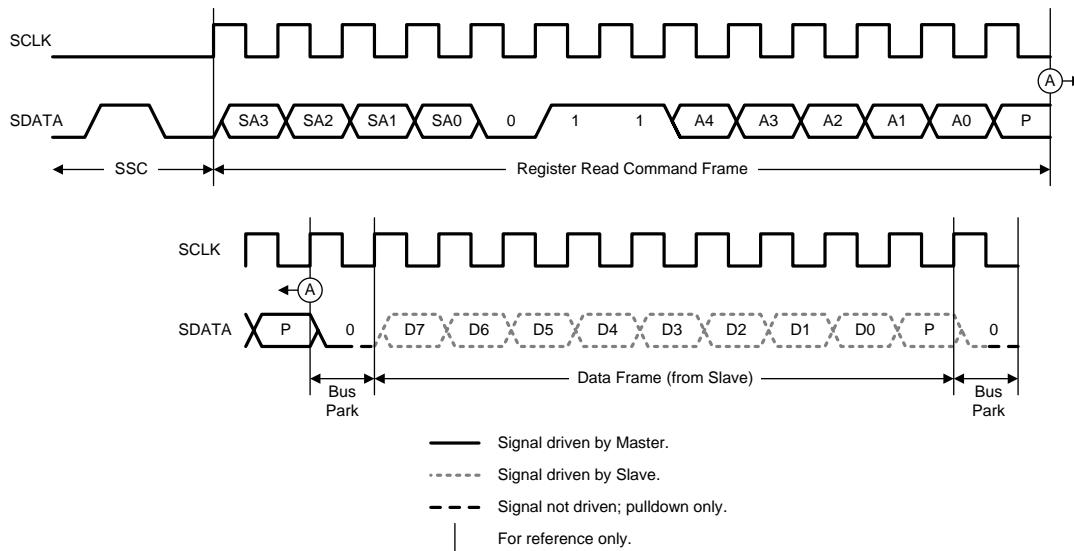


Figure 25. 寄存器读取

器件列举

此接口组件识别 0000b 的广播从地址 (SID)，并且通过具有唯一 SID 地址 (USID) 和一组 SID 地址 (GSID) 的内部接口信号来对其进行配置。USID 被设定为 0100b，GSID 被设定为 0000b。寄存器集合组件通常将 USID 设定为一个固定的值；然而，如果电路板上需要第二个 LM3263 器件的话，也可选择一个第二预设 USID。对于 USID = 0101b 的情况，可通过将 GPO1 引脚上的电压强制为一个大于 1.36V 的值来设定第二用户 ID。USID 的详细用法和可编程性请参考[GPO1](#)。为了将 RFFE 定义为 RFFE 技术规范中的值，也可通过标准协议来重新设定 USID。不应将 USID 设定为 0000b 的保留广播从 id。器件将忽略 0000b 的值。

GPO1

GPO1 有两个功能。第一个功能是一个选择缺省 USID 的输入，而第二个功能将是一个通用输出。

GPO1 引脚启动时的状态确定了缺省 USID。如果 GPO1 引脚在启动时是低电平，或者保持悬空的话，USID 为 0100b。如果 GPO1 在启动时是高电平，USID 为 0101b。设定 GPO1 引脚的一个方法是将一个上拉电阻器 (39KΩ) 放置在 GPO1 引脚上。

当 GPO1 引脚被用作通用输出时，GPO_CTRL[6] 需要被设定为 1b。一旦它已经被启用为通用输出，GPO_CTRL[7] 将确定驱动 GPO1 引脚的状态。上拉电阻器需要被放置为一个电路板上的外部上拉电阻器或者通过一个被接至 GPO1 引脚的通用输入上的内部上拉电阻器。

如果未使用的话，GPO1 引脚可保持悬空。

触发寄存器

触发寄存器由“触发”列在 RFFE 寄存器映射中标示出来。所有寄存器被接至 TRIG_0-2 寄存器位的每个位。当一个触发寄存器在 RFFE 接口上被直接写入时，在其中一个 TRIG0-2 寄存器位被写入为“1”并且针对 TRIG_X 的相关 TRIG_MSK_x 位未被置位前，新值将不会被载入到寄存器中。（当它们相关的屏蔽位被置位时，触发被忽略。）当所有 3 个 TRIG_MSK_0-2 位被置位时（所有触发被屏蔽），触发特性被禁用，任一寄存器将在对那个寄存器的写入操作时被载入，而不是等到触发事件更新时才载入。

控制接口时序参数

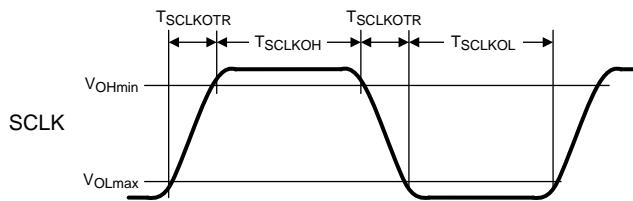


Figure 26. 时钟时序

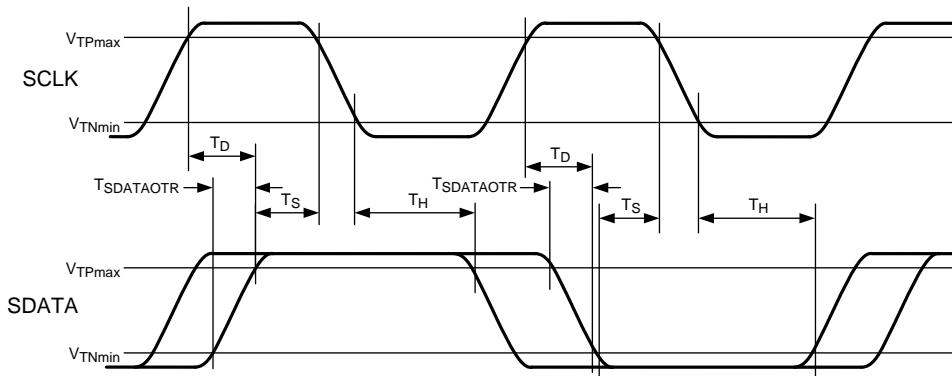


Figure 27. 设置和保持计时

符号	参数	最小值	典型值	最大值 40V	单位
T_{CLK}	时钟时间周期	38.5			ns
T_{SCLKOH}	时钟高电平时间	11.25			
T_{SCLKOL}	时钟低电平时间	11.25			
T_S	数据建立时间	1			
T_H	数据保存时间	5			
$T_{D-Forward}$	从 SCLK 上升边沿开始，数据输出有效的时间			10.25	
$T_{D-Reverse}$	从 SCLK 上升边沿开始，数据输出有效的时间			22	
$T_{SDATAOTR}$	SDATA 输出转换（上升/下降）时间	2.1		6.5	

可编程寄存器

地址	寄存器内容					
00h	REGISTER_0					
位	功能	缺省值	触发 *	读/写	说明	
7	被保留	0	不可用	不可用	被保留	
6:0	VSET[7:1]	00h	支持	读/写	寄存器 00h 与寄存器 03h 相互作用。 DC-DC 转换器模式与输出电压控制位 00h : 低功率模式 01h : 被保留 02h : 待机模式 03h 至 7Eh : 激活模式，将输出电压设定为被启用。输出电压可以 30mV 步长由 0Dh 至 78h 在 0.4V 至 3.6V 的范围内设定 7Fh : 强制旁路模式 VSET[7:1] (dec) = 所需 V _{输出} / 0.03 (四舍五入至小数点)，然后将一个十进制数转换为十六进制数。	
01h	SMPS_CFG					
位	功能	缺省值	触发 *	读/写	说明	
7:6	被保留	0	不可用	不可用	被保留	
5	模式	0	支持	读/写	开关模式选择位 0 : 强制 PWM 模式 (只为 PWM) 1 : 自动 PFM 模式 (PFM/PWM)	
4	旁路	0	支持	读/写	强制旁路位 0 : 自动旁路模式 1 : 强制旁路模式	
3:0	被保留	0h	不可用	不可用	被保留	
02h	GPO_CTRL					
位	功能	缺省值	触发 *	读/写	说明	
7	GPO1_OUT	0	支持	读/写	GPO1 输出控制 0 : 低电平状态 1 : 高电平状态	
6	GPO1_MODE	0	支持	读/写	GPO1 模式选择 0 : 通用输出被禁用 1 : 通用输出由 GPO1_OUT 驱动。	
5:0	被保留	00h	不可用	不可用	被保留	
03h	VSET_CTRL					
位	功能	缺省值	触发 *	读/写	说明	
7:0	VSET[7:0]	00h	支持	读/写	DC-DC 转换器模式和输出电压精细控制位 00h-01h : 低功率模式 02h-03h : 被保留 04h-05h : 待机模式 06h 至 FDh : 激活模式，设置输出电压被启用。输出电压可以 15mV 步长由 1Bh 至 F0h 在 0.4V 至 3.6V 的范围内设定 FEh-FFh : 强制旁路模式。 VSET[7:0] (dec) = 所需 V _{输出} / 0.015 (四舍五入至小数点)，然后将一个十进制数转换为十六进制数。	
1Ah	RFFE_STATUS					
位	功能	缺省值	触发 *	读/写	说明	
7	SWRESET	0	否		软件复位。写入一个“1”将使除 USID 以外的所有寄存器被复位。将始终回读“0”。	
6	CMD_FRAME_PERR	0	否		在命令帧内检测到奇偶校验错误时置位。读取时被清零。写入将对这个位没有影响。	
5	CMD_LENGTH_ERR	0	否		当处理被新的 SSC 中断时发生错误。读取时被清零。写入将对这个位没有影响。	
4	被保留	0	否		被保留	
3	DATA_FRAME_PERR	0	否		写入数据帧奇偶校验错误。读取时被清零。写入将对这个位没有影响。	

地址	寄存器内容					
2	RD_UNUSED_REG	0	否		到一个无效寄存器的读取命令。读取时被清零。写入将对这个位没有影响。	
1	WR_UNUSED_REG	0	否		到一个无效寄存器的写入命令。读取时被清零。写入将对这个位没有影响。	
0	BID_GID_ERR	0	否		具有一个广播 ID 或组 ID 的读取命令。读取时被清零。写入将对这个位没有影响。	
1Bh	GROUP_ID					
位	功能	缺省值	触发 *	读/写	说明	
7:4	被保留	0h	不可用	不可用	被保留	
3:0	GSID	0h	否		组受控 ID。	
1Ch	PM_TRIG					
位	功能	缺省值	触发 *	读/写	说明	
7:6	PWR_MODE	10b	否	读/写	功率模式位。 00b = 激活模式 01b = 恢复缺省设置 10b = 低功率模式 11b = 被保留	
5	TRIG_MSK_2	0	否		针对触发器 2 的屏蔽位。对这个位的广播写入被忽略。	
4	TRIG_MSK_1	0	否		针对触发器 1 的屏蔽位。对这个位的广播写入被忽略。	
3	TRIG_MSK_0	0	否		针对触发器 0 的屏蔽位。对这个位的广播写入被忽略。	
2	TRIG_2	0	否		对具有最后写入值 TRIG_MSK2 的“1”载入触发寄存器的写入被清除。写入“0”无影响。	
1	TRIG_1	0	否		对具有最后写入值 TRIG_MSK1 的“1”载入触发寄存器的写入被清除。写入“0”无影响。	
0	TRIG_0	0	否		对具有最后写入值 TRIG_MSK0 的“1”载入触发寄存器的写入被清除。写入“0”无影响。	
1Dh	产品 ID					
位	功能	缺省值	触发 *	读/写	说明	
7:0	PRODUCT_ID	82h	否	R	产品识别位。产品 ID 缺省值不能被写覆盖。	
1Eh	制造商 ID , 最低有效位 (LSB)					
位	功能	缺省值	触发 *	读/写	说明	
7:0	MANID[7:0]	02h	否	R	制造商 ID , 位 7:0。制造商 ID 缺省值不能被写覆盖。	
1Fh	制造商 ID , 最高有效位 (MSB)					
位	功能	缺省值	触发 *	读/写	说明	
7:6	被保留	00b	不可用	不可用	被保留	
5:4	MANID[5:4]	01b	否	R	制造商 ID , 位 5:4。制造商 ID 缺省值不能被写覆盖。	
3:0	USID	010xb	否		唯一受控标示符。 USID 的位 0(x) 被接至 GPO1 的状态引脚。 0100b : GPO1= 低电平状态或悬空 0101b : GPO1= 高电平状态	

* 触发 = 是：当所有 PM_TRIG.TRIG_MSK_* 位被置位为 “1”时，REGISTER_0 将在写入操作期间被立即写入。如果任一 PM_TRIG.TRIG_MSK_* 位被清零 (“0”)，REGISTER_0 将不被更新至一个全新的值，除非一个非屏蔽 PM_TRIG.TRIG_* 位在随后被写入一个“1”。

应用信息

推荐的外部组件

电感器选择

为了实现 LM3263 的最佳性能和功能性，需要使用一个 $1.5\mu\text{H}$ 电感器。在 2G 传输电流突发的情况下，有效总体均方根 (RMS) 电流需求被减少。因此，即使传统电感器技术规格看上去不符合 LM3263 RMS 电流技术规格，也请您咨询电感器制造商以确定他们的某些较小型组件是否满足您的应用需要。

LM3263 通过 SW 引脚来自动管理电感器峰值和 RMS (或者稳定状态电感器峰值) 电流。SW 引脚具有两个正电流限值。第一个是典型值为 1.45A (或者 1.65A 最大值) 过流保护。它设定上部稳定状态电感器峰值电流 (在电气特性表 - $I_{LIM, PFET, 稳定状态}$ 中进行了详述)。它是限制电感器 I_{SAT} 需求的主导因素。第二个是超限电流保护。它将大信号瞬态期间 (即, $< 20\mu\text{s}$) 的最大峰值电感器电流限制到 1.9A 典型值 (或者 2.1A 最大值)。应该在第二电流限值中保持 $0.3\mu\text{H}$ 的最小电感值。

ACB 电路自动调节其输出电流来将稳定状态电感器电流保持在稳定状态峰值电流限值以下。因此，电感器 RMS 电流将在瞬态突发期间始终小于 $I_{LIM, PFET, 稳定状态}$ 而一直有效。此外，与 2G 中输出电流突发的情况一样，有效总体 RMS 电流将更低。

为了实现高效，电感器电阻值应该少于 0.2Ω ；建议使用低 DCR 电感器 ($< 0.2\Omega$)。[Table 2](#) 推荐了一些电感器和供应商。

Table 2. 推荐的电感器和它们的供应商

模型	供应商	尺寸 (mm)	I_{SAT} (电感值下降 30%)	DCR
DFE201610C1R5N (1285AS-H-1R5M)	TOKO	2.0 x 1.6 x 1.0	2.2A	120mΩ
LQM2MPN1R5MG	牧田		2.0A	110mΩ
MAKK2016T1R5M	Taiyo-Yuden		1.9A	115mΩ
VLS201610MT-1R5N	TDK		1.4A	151mΩ

电容器选择

LM3263 被设计成在其输入和输出滤波器上使用陶瓷电容器。在输入上使用一个 $10\mu\text{F}$ 电容器和大约 $10\mu\text{F}$ 的实际总体输出电容。对于两个滤波器，建议使用诸如 X5R, X7R 的电容器类型。这些类型的电容器针对手机和类似应用提供小尺寸、成本、可靠性和性能之间的最优均衡。[Table 3](#) 中列出了推荐的部件号和供应商。在选择电压额定值和电容器外壳尺寸时必须考虑电容器的 DC 偏置特性。当输出电压快速步升和步降时，较小外壳尺寸的输出电容器缓解了电容器的压电振动。然而，它们在 DC 偏置时具有更大比例的下降值。要实现更小的总体解决方案尺寸，建议使用 0402(1005) 外壳尺寸电容器用于滤波。也可考虑使用多个 $2.2\mu\text{F}$ 或 $1\mu\text{F}$ 电容器。对于 RF 功率放大器应用，分开 DC-DC 转换器和 RF 功率放大器之间的输出电容器：建议值为 $10\mu\text{F}$ (C_{OUT1}) + $4.7\mu\text{F}$ (C_{OUT2}) + $3 \times 1.0\mu\text{F}$ (C_{OUT3})。最优的电容分离视应用而定，并且为了实现稳定性，实际总体电容值 (考虑到电容器 DC 偏压、温度额定值降低、老化和其它电容器耐受的影响) 应该达到 $10\mu\text{F}$ 并具有 2.5V DC 偏压 (在 0.5V_{RMS} 时测得)。将所有输出电容器放置在非常靠近它们各自器件的位置上。强烈建议将一个高频电容器 (3300pF) 放置在 C_{OUT1} 旁边。

Table 3. 建议的电容器和它们的供应商

电容	型号	尺寸 (W x L)(mm)	销售商
10μF	GRM185R60J106M	1.6 x 0.8	牧田
10μF	CL05A106MP5NUN	1.0 x 0.5	三星
4.7μF	CL05A475MP5NRN	1.0 x 0.5	三星
1.0μF	CL03A105MP3CSN	0.6 x 0.3	三星
1.0μF	C0603X5R0J105M	0.6 x 0.3	TDK
3300pF	GRM022R60J332K	0.4 x 0.2	牧田

DSBGA 封装组装和使用

如德州仪器 (TI) 操作说明书 1112 ([SNVA009](#)) 中所述，DSBGA 封装的使用要求专门的电路板布局布线、精确的安装和仔细的回流焊技术。请参考表面贴装技术 (SMD) 组装注意事项部分。要获得最佳的组装效果，应该使用 PC 电路板上的对齐序号来简化器件的放置。与 DSBGA 封装一起使用的焊垫类型必须为 NSMD (非阻焊层限定) 类型。这意味着阻焊开口大于焊垫尺寸。否则，如果阻焊层与焊垫重叠的话，会形成唇缘。防止唇缘的形成可使器件紧贴电路板表面并避免妨碍贴装。如何进行这一操作的特定说明请参见操作说明书 1112。

LM3263 使用的 16 焊锡凸点封装具有 265 微米 (标称值) 焊球并要求 0.225mm 焊垫来实现电路板贴装。走线进入焊垫的角度应该为 90° 以防止在角落深处中积累残渣。最初时，进入每个焊垫的走线应该为 0.142mm 宽，进入长度大约为 0.127mm 长，来用作散热。然后每条走线应该调整至其最佳宽度。

其中一个重要的标准是对称，这是为了确保 LM3263 上的焊锡凸点回流焊均匀，这样可将器件水平的焊接到电路板上。特别应该注意的是，焊锡凸点 A1, A3, B1 和 B3 所用的焊垫，这是因为 PGND, PVIN 和 BGND 通常连接到较大的铜覆区上；散热不够会导致这些焊锡凸点的不充分回流。

DSBGA 封装针对具有红色或红外不透明外壳应用的最小可能尺寸进行了优化。由于 DSBGA 封装缺少较大器件的塑料密封特点，它对于光照很敏感。背面金属镀层和/或环氧树脂涂层，以及正面印刷电路板遮光减少了此敏感性。然而，此封装具有裸露的裸片边沿，此裸片边沿对于照射在封装外露裸片边缘的红色和红外范围光照敏感。

PCB 布局布线注意事项

1. 概述

PC 电路板布局布线对于成功将一个 DC-DC 转换器设计成一个产品十分关键。适当地规划电路板布局布线将优化 DC-DC 转换器的性能并大大减少对于周围电路的影响，而同时又解决了会对电路板质量和最终产品产量产生负面影响的制造问题。

2. PCB

糟糕的电路板布局布线会由于造成了走线内的电磁干扰 (EMI)，接地反弹和阻性电压损耗而破坏 DC-DC 转换器和周围电路的性能。错误的信号会被发送给 DC-DC 转换器集成电路 (IC)，从而导致不良稳压或不稳定。糟糕的布局布线也会导致造成 DSBGA 封装和电路板焊垫间不良焊接接点的回流问题。不佳的焊接接点会导致转换器不稳定或性能下降。

能源利用率

在可能的情况下，在功率组件之间使用宽走线并且将多层上的走线对折来大大减少阻性损耗。

电磁干扰 (EMI)

就其本性而言，任何开关转换器都会产生电气噪声。电路板设计人员所面临的挑战就是大大减少、抑制或者减弱此类由开关生成的噪声。诸如 LM3263 的高频开关转换器，在几纳秒的时间内切换安培级电流，相关组件间互连的走线可作为辐射天线。以下提供的指南有助于将 EMI 保持在可耐受的水平内。

为了帮助大大减少辐射噪声：

- 将 LM3263 DC-DC 转换器、其输入电容器和输出滤波电感器和电容器尽可能的靠近放置，并使得互连走线尽可能的短。
- 排列组件，使得切换电流环路以同一方向旋转。在每个周期的前半部分，电流经由 LM3263 的内部 PFET 和电感器，从输入滤波电容器流至输出滤波电容器，然后通过接地返回，从而形成一个电流环路。在每个周期的第二部分，电流通过 LM3263 的内部同步 NFET，被电感器从接地上拉至输出滤波电容器，然后通过接地返回，从而形成第二个电流环路。所以同一方向的电流旋转防止了两个半周期间的磁场反向并减少了辐射噪声。
- 使电流环路区域尽可能的小。在可能的情况下，将对折的走线与接地盘或返回路径交叉来进一步减少走线电感。
- 应使有源电流辅助和旁路 (ACB) 走线尽可能的短，并且将其直接由 ACB 焊垫接至电感器上的 VOUT 焊垫。

为了帮助大大减少接地盘内的传导噪声：

- 减少循环流经接地盘的开关电流：使用大量组件侧铜填充作为一个伪接地盘来将 LM3263 的 PGND 焊锡凸点和其输入滤波电容器连接在一起。然后通过位于输入滤波电容器接地端子上的多个导孔将这个铜填充连接到系统接地盘（如果使用的话）。这多个导孔通过为其提供一个低阻抗接地连接来大大减少 LM3263 上的接地反弹。不要将 PGND 焊垫直接接至 RF 接地层。
- 建议在 PVIN 和 RF 接地层之间使用一个大小为 01005(0402mm) 的额外高频电容器。不要直接连接 PGND。
- 为了实现最佳的 RF 性能，将输出电容器接地连接至 RF 接地或系统接地层。不要直接连接 PGND。

为了帮助大大减少到 DC-DC 转换器自身电压反馈走线的耦合：

- 将噪声敏感走线，诸如电压反馈路径 (FB)，尽可能地直接从 DC-DC 转换器 FB 焊垫接至输出电容器的 VOUT 焊垫，但是使其远离功率组件之间的嘈杂走线。

为了大大减小耦合进入电源的噪声：

- 使用一个星形连接来将 VBATT 电源输入路由至 DC-DC 转换器 PVIN 并路由至 VBATT_PA。
- 布置走线来大大减少 PVIN 焊垫与输入电容器之间的电感。
- 布置走线来大大减少输入电容器与接底层间的电感。
- 大大增加电源走线电感来减少功能块间的耦合。
- 按照电源走线插入一个铁氧体磁珠，通过减弱有可能经由电源连接广播的噪声，可在电路板面积方面提供有利的均衡，从而可使用更少的旁路电容器。

3. 制造注意事项

LM3263 封装采用一个 0.24mm 焊球 16 焊锡凸点阵列 (4 x 4) 封装，其焊垫间距 0.4mm。几条简单的设计规则将对确保良好的布局布线大有帮助。

- 焊垫尺寸应该为 $0.225\pm0.02\text{mm}$ 。阻焊开口应该为 $0.325\pm0.02\text{ mm}$ 。
- 作为一个散热途径，用 9 毫英寸宽和 6 毫英寸长的走线连接到每个焊垫并逐渐增加每条走线到其最佳宽度。要确保焊锡凸点回流均匀，对称很重要。请参考 TI 操作说明书 AN-1112 DSBGA 晶圆级芯片封装 ([SNVA009](#))。

4. LM3263 RF 评估板

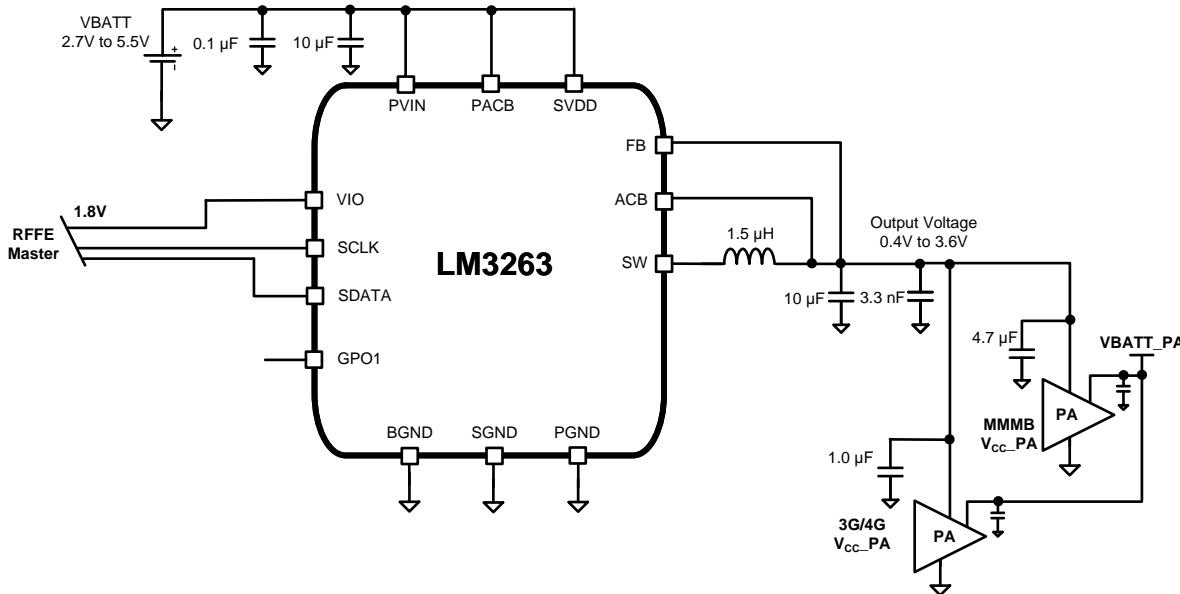


Figure 28. 简化的 LM3263 RF 评估板电路原理图

电路板布局布线概述

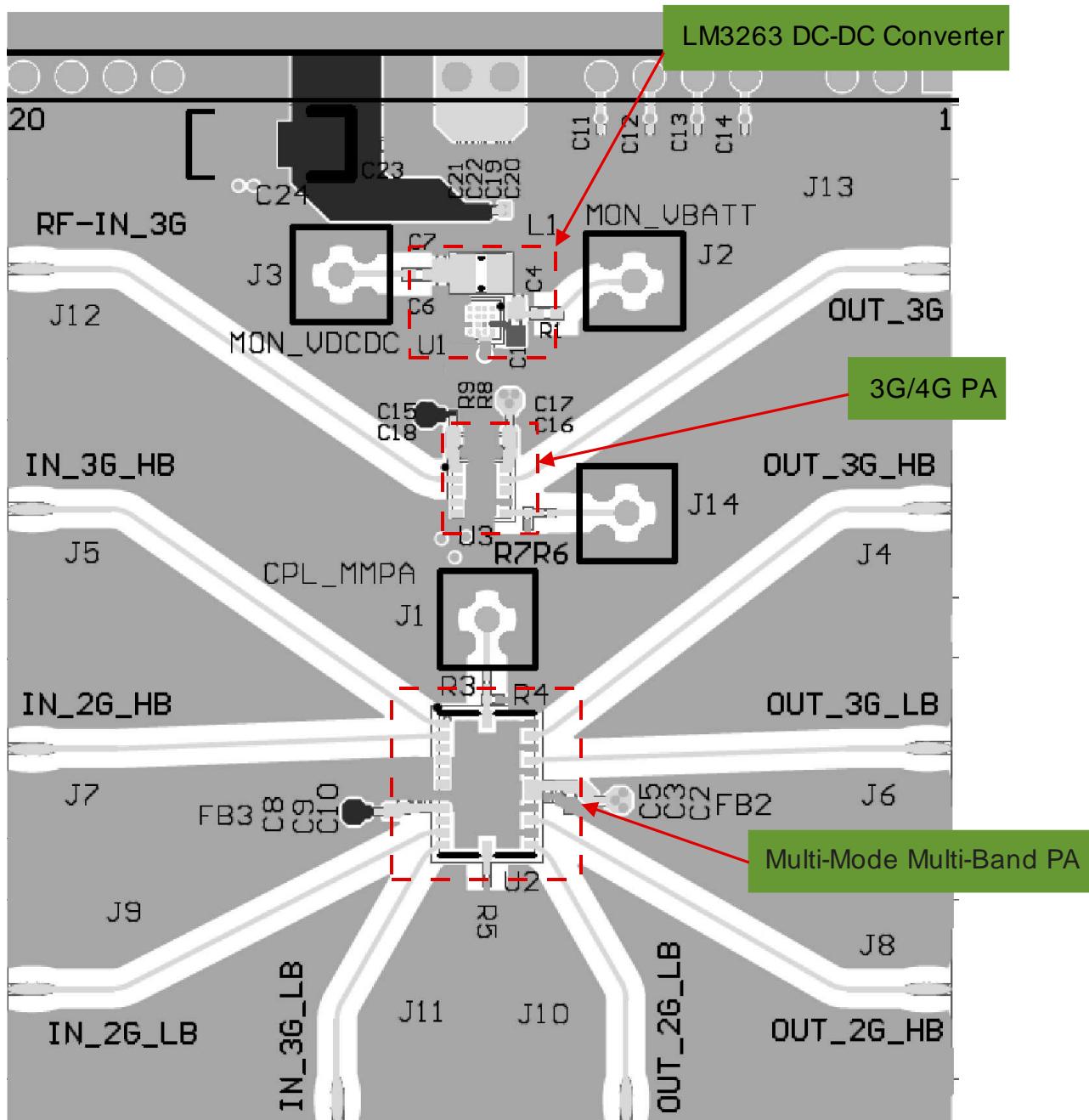


Figure 29. 具有 PA 的 RF 评估板顶视图

DC-DC 转换器

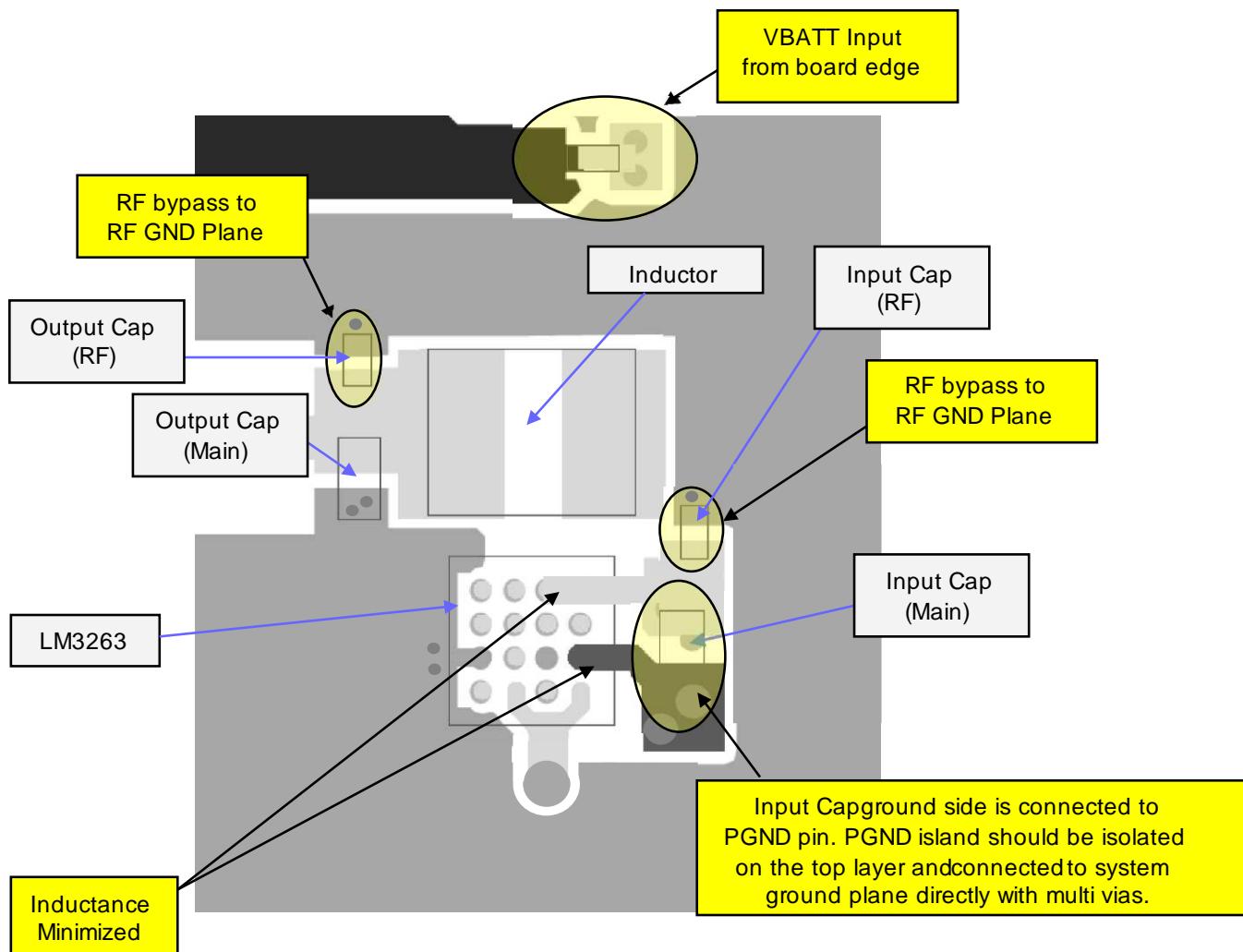


Figure 30. 顶层

DC-DC 转换器，继续

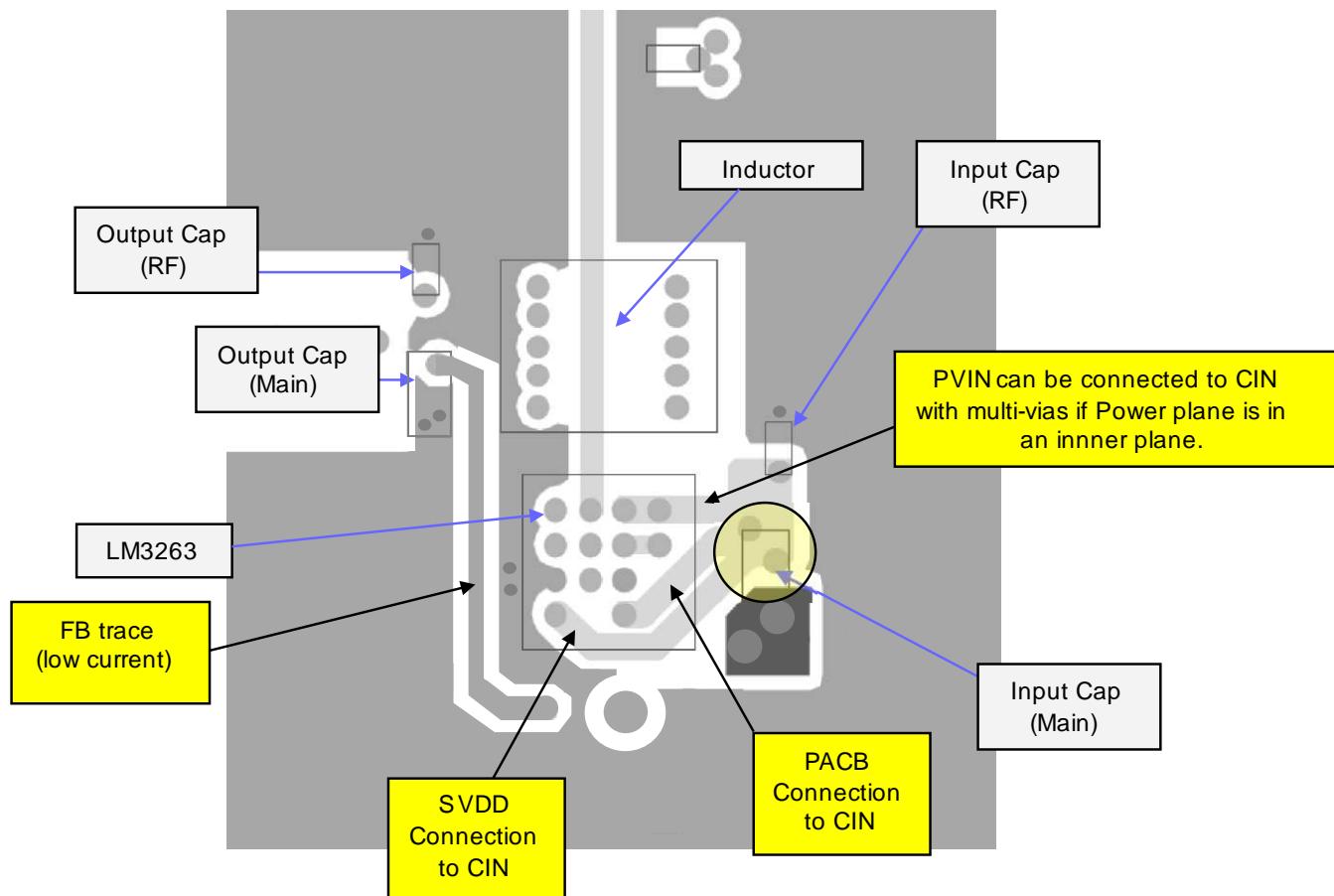


Figure 31. 电路板第 2 层 – FB , SVDD , PACB , PVIN

DC-DC 转换器，继续

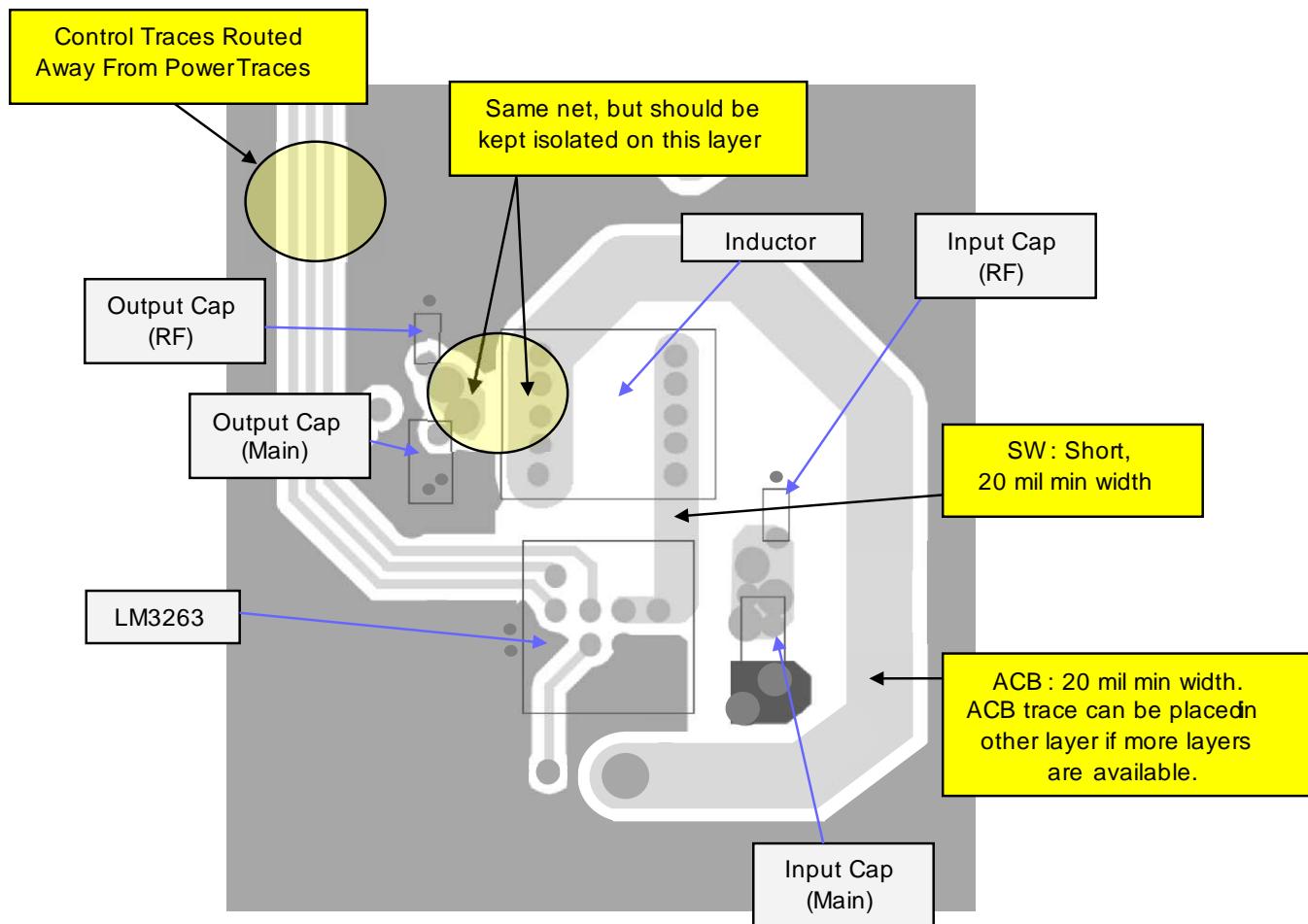


Figure 32. 电路板第 3 层 - SW , ACB

DC-DC 转换器，继续

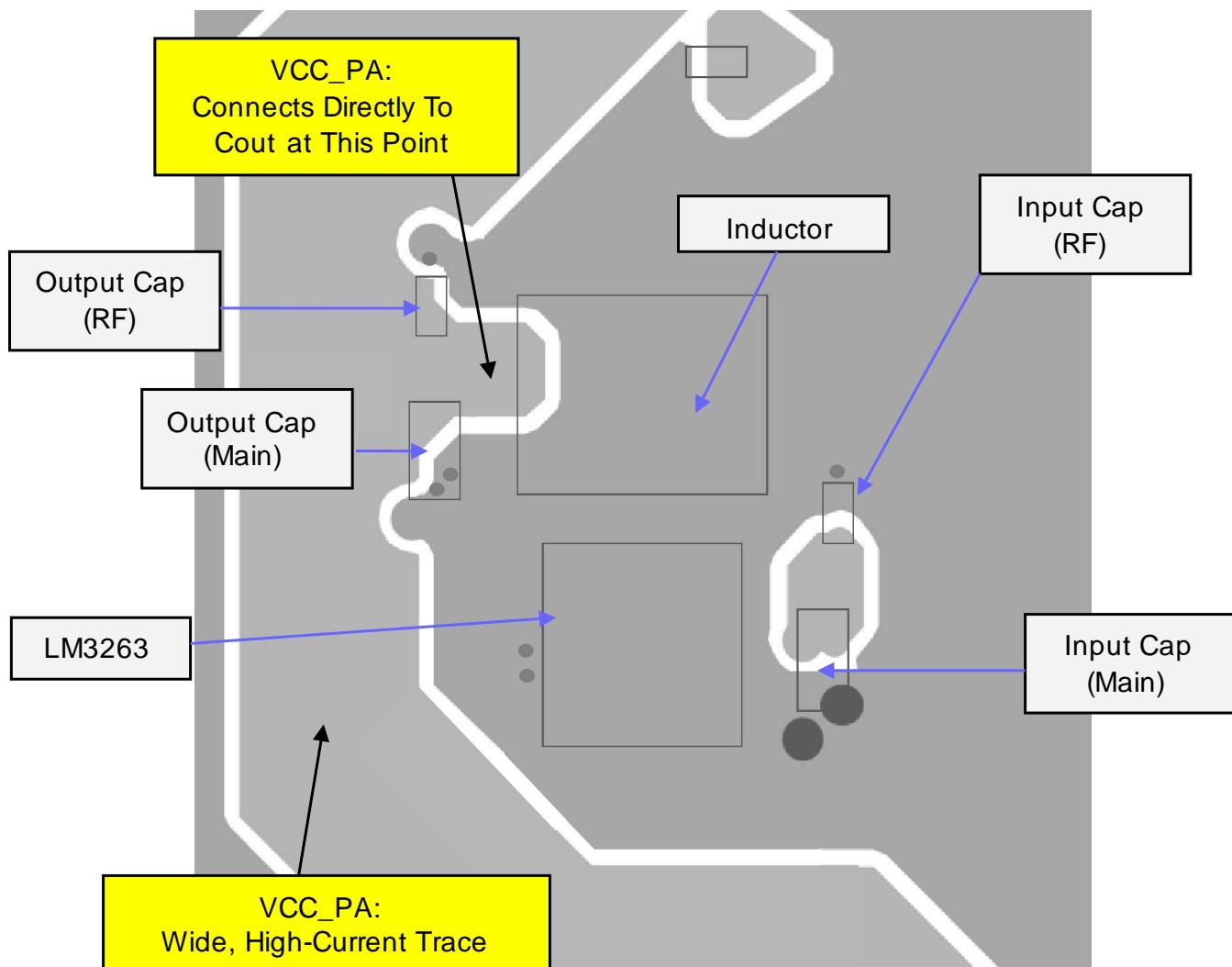


Figure 33. 电路板第 4 层 – VCC_PA , 系统接地层

DC-DC 转换器，继续

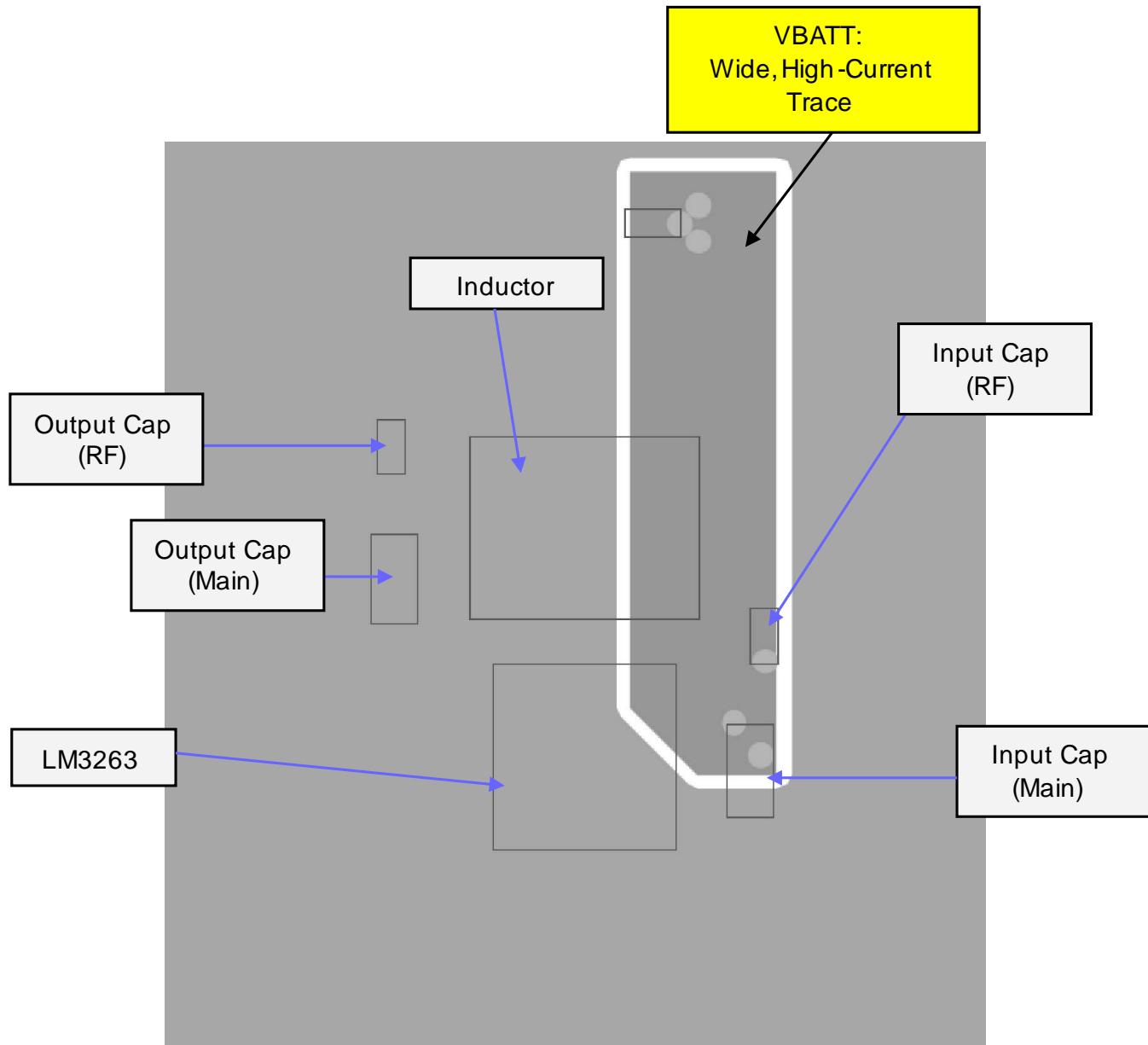


Figure 34. 电路板第 5 层 - VBATT 连接

VBATT , DC-DC 转换器和 PA 之间的星型连接

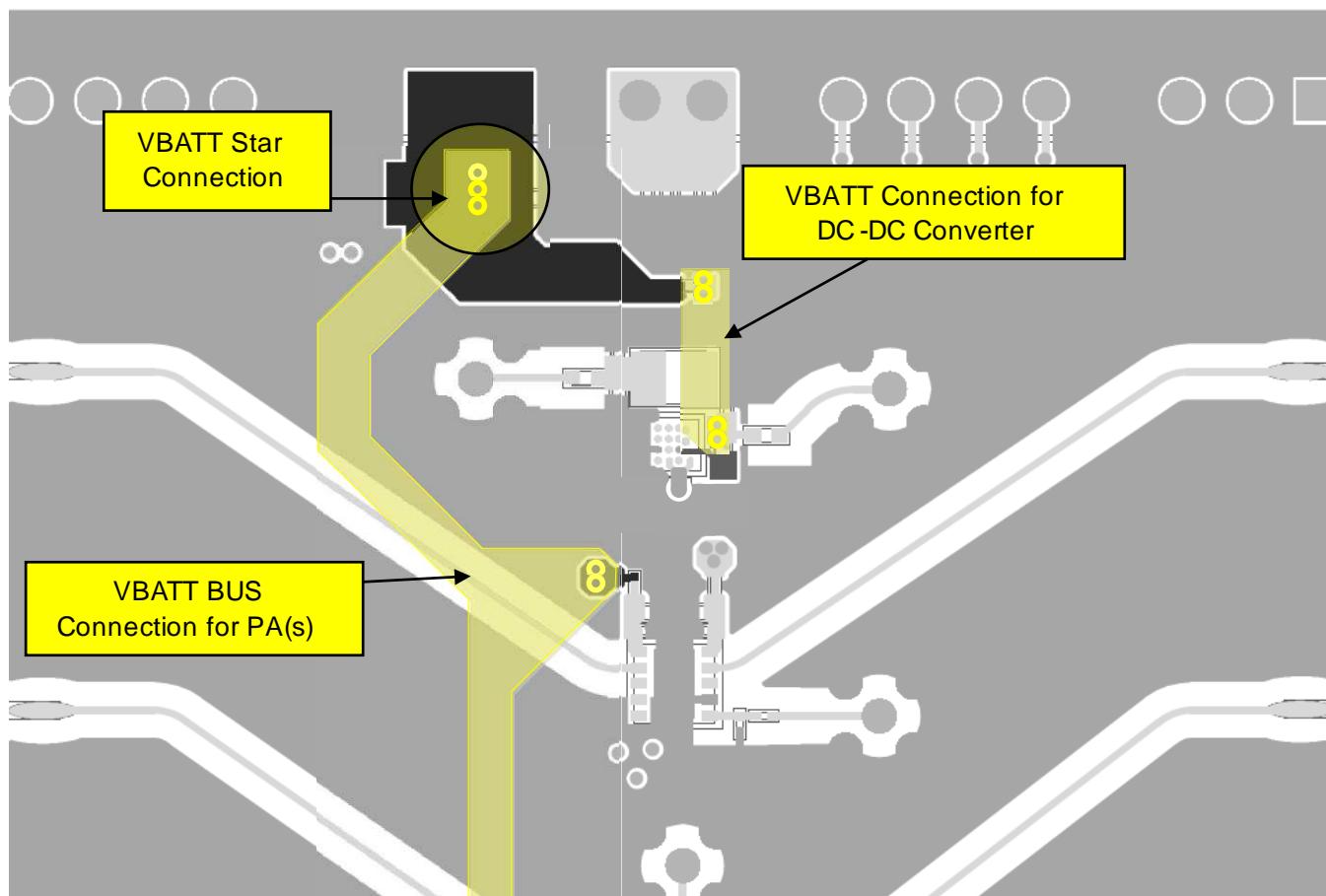


Figure 35. 多个电路板层 - VBATT 电源星形连接

VBATT 星型连接

由于采用一个“菊花链”电源连接有可能会增加 PA 输出的噪声，所以在 VBATT 电源至 LM3263 PVIN 以及 VBATT 至 PA 模块之间使用“星形”连接十分重要。

Star Connection at VBATT

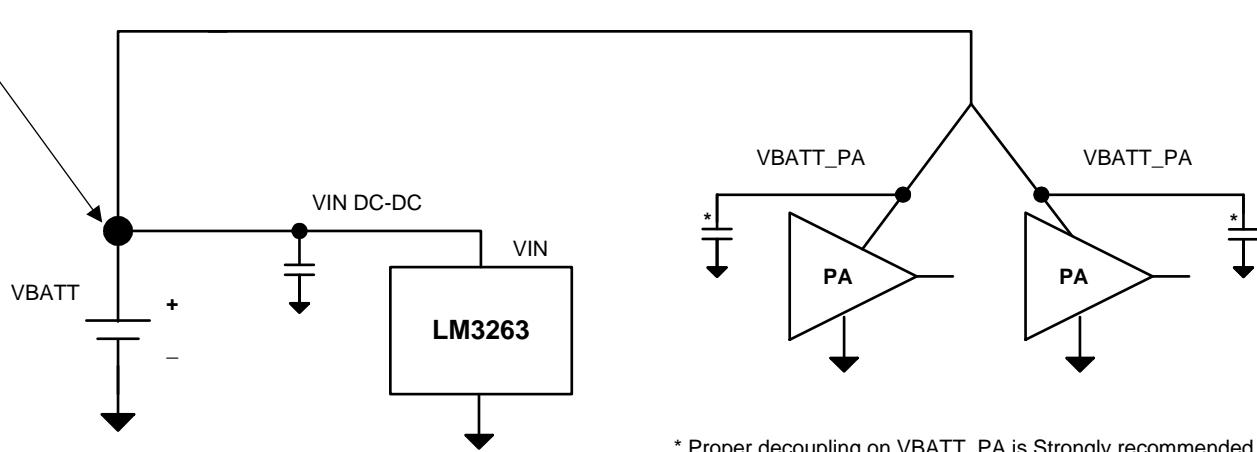


Figure 36. PCIN 和 VBATT_PA 上的 VBATT 星形连接

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM3263TME/NOPB	Active	Production	DSBGA (YFQ) 16	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S61
LM3263TME/NOPB.A	Active	Production	DSBGA (YFQ) 16	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S61
LM3263TME/NOPB.B	Active	Production	DSBGA (YFQ) 16	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S61
LM3263TMX/NOPB	Active	Production	DSBGA (YFQ) 16	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S61
LM3263TMX/NOPB.A	Active	Production	DSBGA (YFQ) 16	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S61
LM3263TMX/NOPB.B	Active	Production	DSBGA (YFQ) 16	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-30 to 90	S61

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

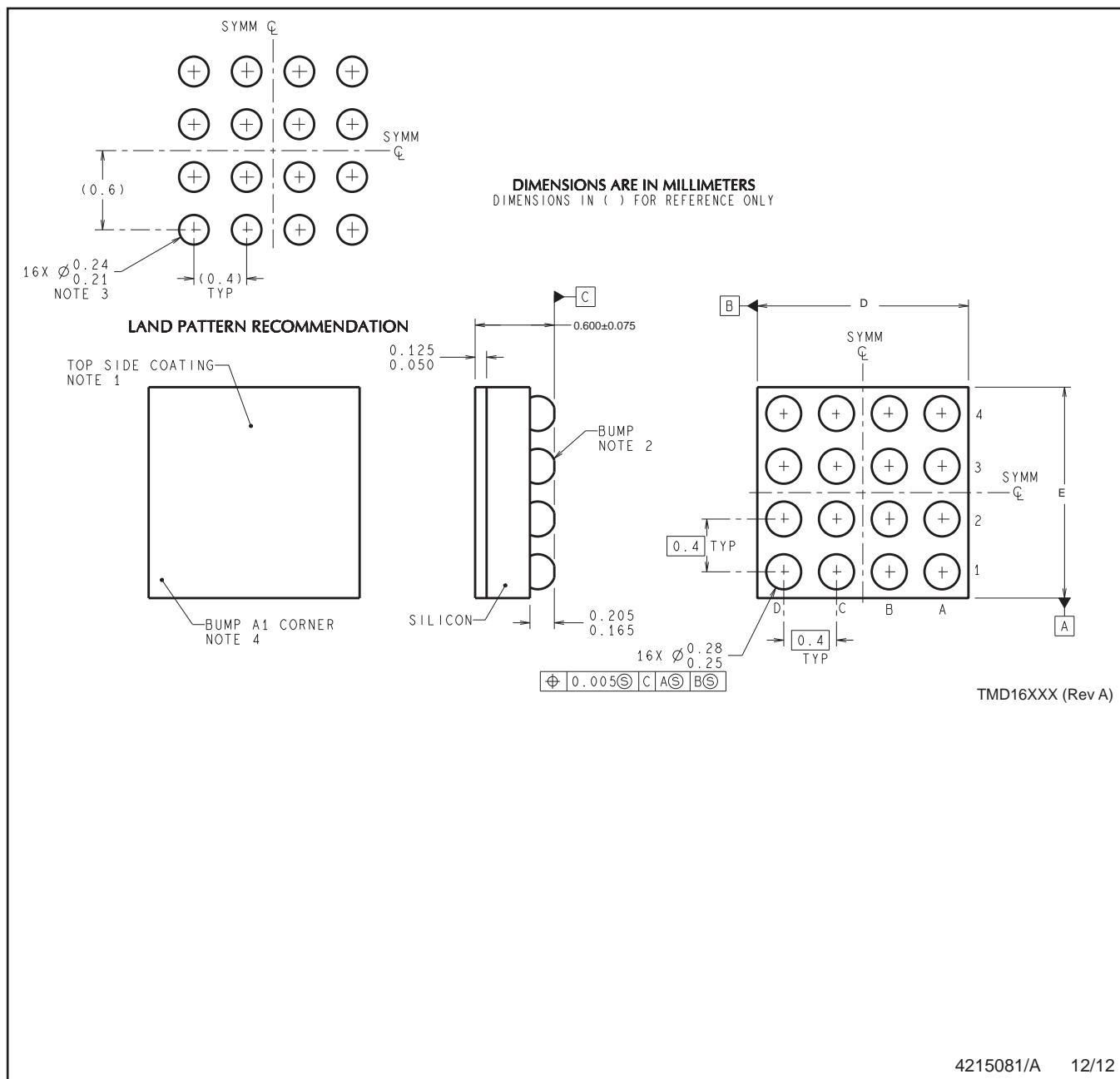
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

MECHANICAL DATA

YFQ0016



NOTES: A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
B. This drawing is subject to change without notice.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月