

# ISOW1050 具有集成式直流/直流转换器的高抗扰度 EMC 隔离式 CAN FD 收发器

## 1 特性

- 符合 ISO 11898-2:2016 物理层标准要求
  - 支持经典 CAN : 1Mbps
  - 针对 CAN FD 进行了优化 : 2Mbps 和 5Mbps
- 集成式低噪声直流/直流转换器
  - 符合 CISPR 32 和 EN 55032 B 类要求，并在两层 PCB 上留有裕度
- 高效率输出功率
  - 典型效率 : 41.5%
  - 隔离式输出电压精度 :  $\pm 5\%$
- 用于 CAN 和直流/直流的独立电源
  - 逻辑电源 ( $V_{DDL}$ ) : 2.25V 至 5.5V
  - 电源转换器电源 ( $V_{DD}$ ) : 4.5V 至 5.5V
- 支持故障保护的 CAN FD 收发器
  - 直流总线故障保护电压 :  $\pm 58V$
  - 接收器共模输入电压 :  $\pm 12V$
- 最大环路延迟 : 210ns
- 增强型和基础型隔离选项
- 具有以 GND2 为基准的高 ESD 总线保护
  - HBM ESD :  $\pm 12kV$
- 工作温度范围 :  $-55^{\circ}C$  至  $125^{\circ}C$
- 电流限值和热关断
- 16 引脚宽体 SOIC 封装
- 安全相关认证 :
  - DIN EN IEC 60747-17 (VDE 0884-17)
  - UL 1577 组件认证计划
  - IEC 62368-1、IEC 61010-1、IEC 60601-1 和 GB 4943.1-2011 认证

## 2 应用

- 工厂自动化
- 楼宇自动化
- 工业运输
- 光伏逆变器，保护继电器
- 电机驱动器

## 3 说明

ISOW1050 器件是一款隔离式控制器局域网 (CAN) 收发器，内置隔离式直流/直流转换器，无需在空间受限

的隔离式设计中使用单独的隔离式电源。低辐射、隔离式直流/直流转换器符合 CISPR 32 辐射发射 B 类标准，在简单的两层 PCB 上使用。

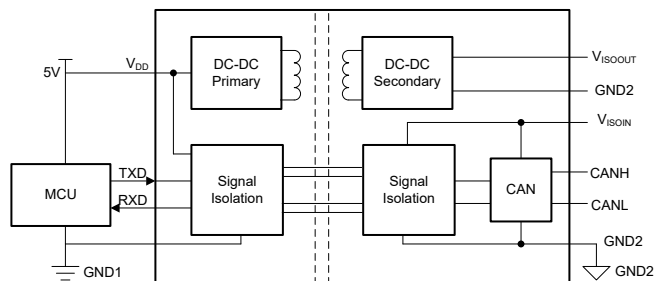
该器件支持传统 CAN 和 CAN FD 网络，数据速率高达 5 兆位/秒 (Mbps)。该器件提供  $\pm 58V$  直流总线故障保护功能和  $\pm 12V$  共模电压范围。信号和电源路径均按照 UL1577 进行  $5kV_{RMS}$  隔离，并符合 VDE、TUV、和 CQC 的增强型和基础型隔离要求。

ISOW1050 器件可在 4.5V 至 5.5V 的单电源电压下工作。该器件支持从  $-55^{\circ}C$  至  $+125^{\circ}C$  的宽工作环境温度范围，并采用 16 引脚 DWE (兼容 SOIC-16 封装尺寸)，可提供最小 8mm 的爬电距离和间隙。

ISOW1050 包含热关断 (TSD) 和 TXD 显性超时 (DTO) 等保护功能。ISOW1050 有两种型号，带 V 后缀的型号配备一个额外的 VDDL 引脚，用于为逻辑裸片供电。因此，如果 MCU 逻辑与电源转换器输入的电源轨不同，则无需添加电平转换器，只需将 VDDL 电源电压设置为与 MCU 逻辑电源电压相同即可。

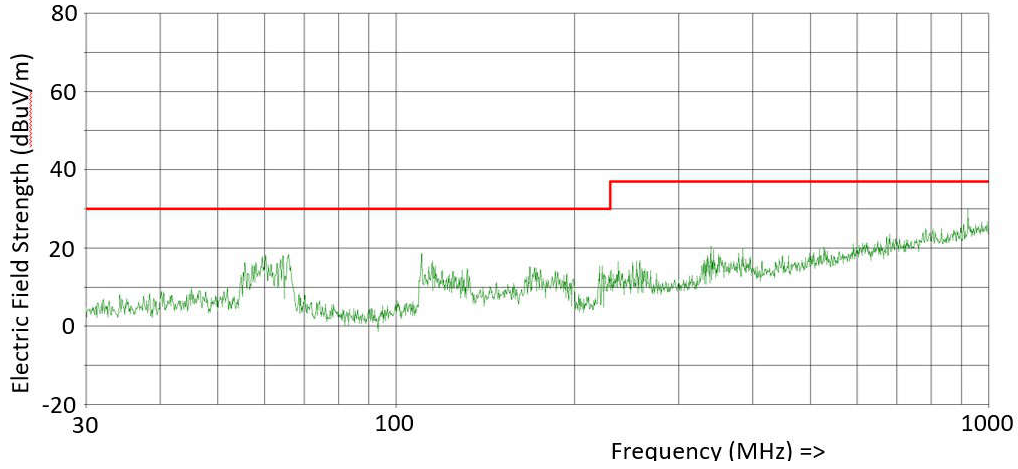
### 封装信息

器件型号	封装	封装尺寸 (标称值)	封装尺寸 (标称值)
ISOW1050	DWE (SOIC, 16)	10.30mm × 7.5mm	10.3mm × 10.30mm
ISOW1050V	DWE (SOIC, 16)	10.30mm × 7.5mm	10.3mm × 10.30mm



简化版原理图





ISOW1050 在 60  $\Omega$  负载下的 CISPR-32 辐射发射曲线

ADVANCE INFORMATION

## 内容

<b>1 特性</b> .....	<b>1</b>	<b>7.4 CAN 收发器</b> .....	<b>19</b>
<b>2 应用</b> .....	<b>1</b>	<b>7.5 功能方框图</b> .....	<b>19</b>
<b>3 说明</b> .....	<b>1</b>	<b>7.6 特性说明</b> .....	<b>20</b>
<b>4 引脚配置和功能</b> .....	<b>4</b>	<b>7.7 器件功能模式</b> .....	<b>22</b>
<b>5 规格</b> .....	<b>6</b>	<b>7.8 器件 I/O 原理图</b> .....	<b>24</b>
5.1 绝对最大额定值.....	6	<b>8 应用和实施</b> .....	<b>25</b>
5.2 ESD 等级.....	6	8.1 应用信息.....	25
5.3 建议运行条件.....	6	8.2 典型应用.....	25
5.4 热性能信息.....	7	8.3 电源相关建议.....	27
5.5 功率等级.....	7	8.4 布局.....	27
5.6 绝缘规格.....	8	<b>9 器件和文档支持</b> .....	<b>28</b>
5.7 安全相关认证.....	9	9.1 文档支持.....	28
5.8 安全限值.....	9	9.2 接收文档更新通知.....	28
5.9 电气特性.....	10	9.3 支持资源.....	28
5.10 电源电流特性.....	12	9.4 商标.....	28
5.11 开关特性.....	13	9.5 静电放电警告.....	28
<b>6 参数测量信息</b> .....	<b>15</b>	9.6 术语表.....	28
<b>7 详细说明</b> .....	<b>19</b>	<b>10 修订历史记录</b> .....	<b>28</b>
7.1 概述.....	19	<b>11 机械、封装和可订购信息</b> .....	<b>28</b>
7.2 电源隔离.....	19	11.1 卷带包装信息.....	33
7.3 信号隔离.....	19		

## 4 引脚配置和功能

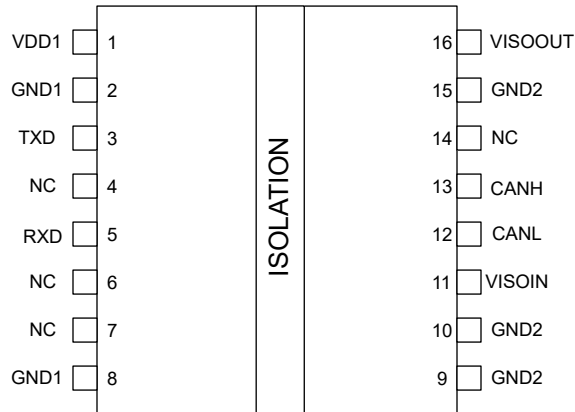


图 4-1. ISOW1050 16 引脚 DWE 顶视图

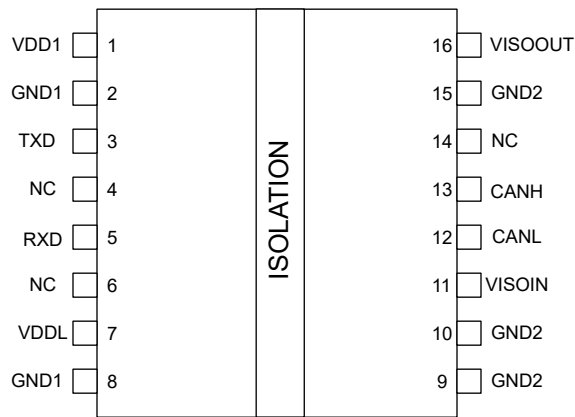


图 4-2. ISOW1050V 16 引脚 DWE 顶视图

表 4-1. 引脚功能

编号	引脚		类型 <sup>(1)</sup>	说明
	ISOW1050	ISOW1050V		
1	V <sub>DD</sub>		--	1 侧电源。
3	TXD		I	CAN 发送数据输入 ( 显性总线状态下为低电平; 隐性总线状态下为高电平 )。
5	RXD		O	CAN 接收数据输出 ( 显性总线状态下为低电平; 隐性总线状态下为高电平 )。
2	GND1		--	1 侧接地连接。
4、6、14	NC		--	内部未连接。
7	NC	V <sub>DDL</sub>	--	逻辑引脚电源。
8	GND1		--	V <sub>DD</sub> 侧的接地连接。
9、10	GND2		--	V <sub>ISOOUT</sub> 侧的接地连接。V <sub>ISOOUT</sub> 和 V <sub>ISOIN</sub> 需在 PCB 上直接短接。
16	V <sub>ISOOUT</sub>		--	隔离式电源转换器输出电压。V <sub>ISOOUT</sub> 和 V <sub>ISOIN</sub> 需在 PCB 上直接短接。
11	V <sub>ISOIN</sub>		I	CAN 电源。引脚 16 和引脚 11 需在 PCB 上直接短接。
9、10、15	GND2		--	2 侧接地连接。

表 4-1. 引脚功能 (续)

引脚		类型 <sup>(1)</sup>	说明
编号	ISOW1050   ISOW1050V		
12	CANL	I/O	低电平 CAN 总线。
13	CANH	I/O	高电平 CAN 总线。

(1) I = 输入, O = 输出; I/O = 输入或输出

## 5 规格

### 5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 ( 除非另有说明 ) (1) (2)

		最小值	最大值	单位
$V_{DD}$	电源转换器电源电压	-0.5	6	V
$V_{ISOIN}$	隔离式电源电压, CAN 收发器的输入电源	-0.5	6	V
$V_{ISOOUT}$	隔离式电源电压, 电源转换器输出	-0.5	6	V
$V_{DDL}$	逻辑电源电压	-0.5	6	V
$V_{BUS}$	总线引脚 ( CANH、CANL, 以 GND2 为基准 ) 上的电压	-58	58	V
$V_{BUS\_DIFF}$	总线引脚 ( CANH-CANL ) 上的最大差分电压	-45	45	V
$V_{logic\_IO}$	逻辑输入电压电平 ( TXD )	-0.5	6	V
$V_{logic\_IO}$	逻辑输出电压电平 ( RXD ) (3)	-0.5	$V_{CCX} + 0.5V$	V
$I_O$	RXD 引脚上的输出电流	-15	15	mA
$T_J$	结温	-55	150	°C
$T_{stg}$	贮存温度	-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 差分 I/O 总线电压以外的所有电压值均以本地接地引脚 ( GND1 或 GND2 ) 为基准。除差分 I/O 总线电压外的所有电压值都是峰值电压值。
- (3)  $V_{CCX}$  = 输出侧电源; 最大电压不得超过 6V。

### 5.2 ESD 等级

			值	单位	
$V_{(ESD)}$	静电放电	人体放电模型 ( HBM ), 符合 ANSI/ESDA/ JEDEC JS-001(1)	除总线引脚外的所有引脚	$\pm 2000$	V
			CANH、CANL 总线引脚 ( 引脚 15/16/17, 以 GND2 为基准 )	$\pm 12000$	
$V_{(ESD)}$	静电放电	充电器件模型 ( CDM ), 符合 JEDEC 规范 JESD22C101(2)	$\pm 1500$	V	

- (1) JEDEC 文档 JEP155 规定: 500V HBM 可实现在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 规定: 250V CDM 可实现在标准 ESD 控制流程下安全生产。

### 5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 ( 除非另有说明 )

		最小值	标称值	最大值	单位
$V_{DDL}$	逻辑电源电压	2.25		5.5	V
$V_{DD}$	电源转换器电源电压	4.75		5.25	V
$V_{DD(UVLO+)}$	电源转换器电源上升时的电源阈值		2.65	2.86	V
$V_{DD(UVLO-)}$	电源转换器电源下降时的电源阈值	2.44	2.56		V
$V_{HYS1(UVLO)}$	电源转换器电源电压迟滞	78			mV
$V_{DDL(UVLO+)}$	逻辑电源电压的上升阈值		1.95	2.24	V
$V_{DDL(UVLO-)}$	逻辑电源电压的下降阈值	1.6	1.78		V
$V_{DDL(UVLO)}$	逻辑电源电压迟滞	100			mV
$V_{IH}$	高电平输入电压 ( TXD 输入 )	$0.7 \times V_{IO}$		$V_{IO}$	V
$V_{IL}$	低电平输入电压 ( TXD 输入 )	0		$0.3 \times V_{IO}$	V

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
I <sub>OH</sub>	高电平输出电流 RXD	V <sub>IO</sub> = 5V	-4		mA
		V <sub>IO</sub> = 3.3V	-2		mA
		V <sub>IO</sub> = 2.5V	-1		mA
I <sub>OL</sub>	低电平输出电流 RXD	V <sub>IO</sub> = 5V		4	mA
		V <sub>IO</sub> = 3.3V		2	mA
		V <sub>IO</sub> = 2.5V		1	mA
1/t <sub>UI</sub>	信令速率	CAN		5	Mbps
T <sub>pwrap</sub>	施加输入电源后的上电时间（隔离式输出电源达到设定值的 90% 后即可开始数据传输）		5		ms
T <sub>A</sub>	环境工作温度	≤ 50% 的位为显性位	-55	125	°C
		> 50% 的位为显性位	-55	105	°C

## 5.4 热性能信息

热指标 <sup>(1)</sup>		ISOW1050		单位
		DWE		
		16 引脚		
R <sub>θJA</sub>	结至环境热阻	70		°C/W
R <sub>θJC(top)</sub>	结至外壳（顶部）热阻	33.5		°C/W
R <sub>θJB</sub>	结至电路板热阻	38.7		°C/W
Ψ <sub>JT</sub>	结至顶部特征参数	21		°C/W
Ψ <sub>JB</sub>	结至电路板特征参数	37		°C/W
R <sub>θJC(bot)</sub>	结至外壳（底部）热阻	-		°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

## 5.5 功率等级

参数		测试条件	最小值	典型值	最大值	单位
P <sub>D</sub>	最大功耗（两侧）	V <sub>IO</sub> = V <sub>DD</sub> = 5.5V，CAN 总线负载 R <sub>L</sub> = 60 Ω，TXD = 1ms 时间周期的重复模式，低电平时间为 990μs，高电平时间为 10μs			901.5	mW
P <sub>D1</sub>	最大功耗（1 侧）				621.7	mW
P <sub>D2</sub>	最大功耗（侧 2）				279.8	mW

## 5.6 绝缘规格

参数		测试条件	值	单位
<b>通用</b>				
CLR	外部间隙 <sup>(1)</sup>	端子间的最短空间距离	>8	mm
CPG	外部爬电距离 <sup>(1)</sup>	端子间的最短封装表面距离	>8	mm
DTI	绝缘穿透距离	最小内部间隙 (内部间隙 - 信号隔离)	>17	μm
DTI	绝缘穿透距离	最小内部间隙 (内部间隙 - 变压器电源隔离)	>100	μm
CTI	相对漏电起痕指数	IEC 60112 ; UL 746A	>600	V
	材料组	符合 IEC 60664-1	I	
	过电压类别	额定市电电压 ≤ 600V <sub>RMS</sub>	I-IV	
		额定市电电压 ≤ 1000V <sub>RMS</sub>	I-III	
<b>DIN VDE V 0884-11:2017-01<sup>(2)</sup></b>				
V <sub>IORM</sub>	最大重复峰值隔离电压	交流电压 (双极)	1500	V <sub>PK</sub>
V <sub>IOWM</sub>	最大工作隔离电压	交流电压 (正弦波), 时间依赖型电介质击穿 (TDDb) 测试	1061	V <sub>RMS</sub>
		直流电压	1500	V <sub>DC</sub>
V <sub>IOTM</sub>	最大瞬态隔离电压	V <sub>TEST</sub> = V <sub>IOTM</sub> , t = 60s (鉴定测试) ; V <sub>TEST</sub> = 1.2 × V <sub>IOTM</sub> , t = 1s (100% 生产测试)	7071	V <sub>PK</sub>
V <sub>IMP</sub>	最大脉冲电压 ISOW1050	在空气中测试, 符合 IEC 62368-1 标准的 1.2/50 μs 波形	8000	V <sub>PK</sub>
V <sub>IOSM</sub>	最大浪涌隔离电压 ISOW1050 <sup>(3)</sup>	在空气中测试, 符合 IEC 62368-1 标准的 1.2/50 μs 波形	8000	V <sub>PK</sub>
V <sub>IOSM</sub>	最大浪涌隔离电压 ISOW1050 <sup>(3)</sup>	V <sub>IOSM</sub> ≥ V <sub>IMP</sub> 的 1.3 倍; 根据 IEC 62368-1, 在油中测试 (鉴定测试), 1.2/50μs 波形	10400	V <sub>PK</sub>
q <sub>pd</sub>	视在电荷 <sup>(4)</sup>	方法 a: 在 I/O 安全测试子组 2/3 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60s ; V <sub>pd(m)</sub> = 1.2 × V <sub>IORM</sub> , t <sub>m</sub> = 10s	≤5	pC
		方法 a: 环境测试子组 1 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60s ; ISOW1050 : V <sub>pd(m)</sub> = 1.6 × V <sub>IORM</sub> , t <sub>m</sub> = 10s。	≤5	
		方法 b1: 常规测试 (100% 生产测试) 和预处理 (类型测试), V <sub>ini</sub> = 1.2 × V <sub>IOTM</sub> , t <sub>ini</sub> = 1s ; ISOW1050 : V <sub>pd(m)</sub> = 1.875 × V <sub>IORM</sub> , t <sub>m</sub> = 1s	≤5	
C <sub>IO</sub>	势垒电容, 输入至输出 <sup>(5)</sup>	V <sub>IO</sub> = 0.4 sin (2 π ft), f = 1MHz	3.5	pF
R <sub>IO</sub>	隔离电阻, 输入至输出 <sup>(5)</sup>	V <sub>IO</sub> = 500V, T <sub>A</sub> = 25°C	> 10 <sup>12</sup>	Ω
		V <sub>IO</sub> = 500V, 100°C ≤ T <sub>A</sub> ≤ 125°C	> 10 <sup>11</sup>	Ω
		V <sub>IO</sub> = 500V, T <sub>S</sub> = 150°C	> 10 <sup>9</sup>	Ω
	污染等级		2	
	气候类别		40/125/21	
<b>UL 1577</b>				
V <sub>ISO</sub>	可承受的隔离电压	V <sub>TEST</sub> = V <sub>ISO</sub> , t = 60s (鉴定测试) ; V <sub>TEST</sub> = 1.2 × V <sub>ISO</sub> , t = 1s (100% 生产测试)	5000	V <sub>RMS</sub>

- (1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙, 从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下, 印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上采用插入坡口和/或肋材等技术有助于提高这些规格。
- (2) 此耦合器仅适用于最大工作额定值范围内的 **安全电气绝缘 (ISOW1050)**。应借助合适的保护电路来确保符合安全等级。
- (3) 在空气或油中执行测试, 以确定隔离栅的固有浪涌抗扰度。
- (4) 视在电荷是局部放电 (pd) 引起的电气放电。
- (5) 将隔离栅每一侧的所有引脚都连在一起, 构成一个双端子器件

## 5.7 安全相关认证

VDE	UL	TUV	CQC
计划根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行认证	计划根据 UL 1577 组件认证计划 进行认证	计划根据 GB4943.1 进行认证	计划根据 EN 61010-1 和 EN 62368-1 进行认证
已计划获得证书	已计划获得证书	已计划获得证书	已计划获得证书

## 5.8 安全限值

安全限制旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。

参数		测试条件	最小值	典型值	最大值	单位
$I_S$	安全输入、输出或电源电流 <sup>(1)</sup>	$R_{\theta JA} = 70^\circ\text{C/W}$ , $V_I = 5.5\text{V}$ , $T_J = 150^\circ\text{C}$ , $T_A = 25^\circ\text{C}$			323	mA
$P_S$	安全输入、输出或总功率 <sup>(1)</sup>	$R_{\theta JA} = 70^\circ\text{C/W}$ , $T_J = 150^\circ\text{C}$ , $T_A = 25^\circ\text{C}$			1.78	W
$T_S$	安全温度 <sup>(1)</sup>				150	$^\circ\text{C}$

(1) 最高安全温度  $T_S$  与器件指定的最大结温  $T_J$  的值相同。 $I_S$  和  $P_S$  参数分别表示安全电流和安全功率。请勿超出  $I_S$  和  $P_S$  的最大限值。这些限值会因环境温度  $T_A$  而异。

表中的结至空气热阻  $R_{\theta JA}$  所属器件安装在含引线的表面贴装封装对应的高 K 测试板上。可使用以下公式计算各参数值：

$T_J = T_A + R_{\theta JA} \times P$ , 其中,  $P$  为器件所耗功率。

$T_{J(\max)} = T_S = T_A + R_{\theta JA} \times P_S$ , 其中,  $T_{J(\max)}$  为允许的最大结温。

$P_S = I_S \times V_I$ , 其中,  $V_I$  为最大输入电压。

## 5.9 电气特性

在建议运行条件下测得，典型值在  $V_{DD} = 5V$  且  $T_A = 25^\circ C$  条件下测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
<b>器件</b>						
$V_{ISOOUT}$	隔离式输出电源电压	TXD 悬空	4.75	5	5.25	V
<b>TXD 端子</b>						
$I_I$	输入漏电流	TXD = $V_{DD}$ 或 GND1	-25		25	$\mu A$
$C_I$	输入电容	$V_{IN} = 0.4 \times \sin(2 \times \pi \times 1E+6 \times t) + 1.65V$		2		pF
<b>RXD 端子</b>						
$V_{OH}$	高电平输出电压	$I_O = -4mA$ , 适用于 $4.5V \leq V_{DD} \leq 5.5V$ , 请参阅图 6-4	$V_{DD} - 0.4$	$V_{DD} - 0.2$		V
$V_{OL}$	低电平输出电压	$I_O = 4mA$ , 适用于 $4.5V \leq V_{DD} \leq 5.5V$ , 请参阅图 6-4		0.2	0.4	V
<b>驱动器电气特性</b>						
$V_{O(DOM)}$	总线输出电压（显性），CANH	TXD = 0V, $50\Omega \leq R_L \leq 65\Omega$ , $C_L =$ 开路, 请参阅图 6-1 和图 6-2	2.75		4.5	V
	总线输出电压（显性），CANL	TXD = 0V, $50\Omega \leq R_L \leq 65\Omega$ , $C_L =$ 开路, 请参阅图 6-1 和图 6-2	0.5		2.25	V
$V_{O(REC)}$	总线输出电压（隐性），CANH 和 CANL	TXD = $V_{DD}$ , $R_L =$ 开路, 请参阅图 6-1 和图 6-2	2.0	$0.5 \times V_{ISOOUT}$	3.0	V
$V_{OD(DOM)}$	差分输出电压（显性）	TXD = 0V, $45\Omega \leq R_L \leq 70\Omega$ , $C_L =$ 开路, 请参阅图 6-1 和图 6-2	1.4		3.3	V
	差分输出电压（显性）	TXD = 0V, $50\Omega \leq R_L \leq 65\Omega$ , $C_L =$ 开路, 请参阅图 6-1 和图 6-2	1.5		3.0	V
	差分输出电压（显性）	TXD = 0V, $R_L = 2240\Omega$ , $C_L =$ 开路, 请参阅图 6-1 和图 6-2	1.5		5.0	V
$V_{OD(REC)}$	差分输出电压（隐性）	TXD = $V_{DD}$ , $R_L = 60\Omega$ , $C_L =$ 开路, 请参阅图 6-1 和图 6-2	-120.0		12.0	mV
	差分输出电压（隐性）	TXD = $V_{DD}$ , $R_L =$ 开路, $C_L =$ 开路, 请参阅图 6-1 和图 6-2	-50.0		50.0	mV
$V_{SYM\_DC}$	输出对称性 ( $V_{ISOIN} - V_{O(CANH)} - V_{O(CANL)}$ )	$R_L = 60\Omega$ , $C_L =$ 开路, TXD = $V_{DD}$ 或 GND1, 请参阅图 6-1 和图 6-2	-400.0		400.0	mV
$I_{OS(SS\_DOM)}$	短路电流稳态输出电流, 显性	-15V < CANH < 40V, CANL = 开路, TXD = 0V, 请参阅图 6-8	-115.0			mA
		-15V < CANH < 40V, CANL = 开路, TXD = 0V, 请参阅图 6-8			115.0	mA
$I_{OS(SS\_REC)}$	短路电流稳态输出电流, 隐性	-27V < VBUS < 32V, VBUS = CANH = CANL, TXD = $V_{DD}$ , 请参阅图 6-8	-5.0		5.0	mA
<b>接收器电气特性</b>						
$V_{CM}$	输入共模范围	请参阅图 6-4 和表 6-1	-12		12	V
$V_{IT}$	差分输入阈值电压, 正常模式	$-12V \leq V_{CM} \leq 12V$ , 请参阅图 6-4 和表 6-1	500.0		900.0	mV
$V_{HYS}$	差分输入阈值迟滞电压, 正常模式	$-12V \leq V_{CM} \leq 12V$		80		mV
$V_{DIFF(DOM)}$	显性状态差分输入电压范围, 正常模式	$-12V \leq V_{CM} \leq 12V$ , 请参阅图 6-4 和表 6-1	0.9		9	V
$V_{DIFF(REC)}$	隐性状态差分输入电压范围, 正常模式	$-12V \leq V_{CM} \leq 12V$ , 请参阅图 6-4 和表 6-1	-4		0.5	V
$I_{OFF(LKG)}$	断电时的总线输入漏电流	CANH = CANL = 5V, $V_{DD} =$ GND1			5	$\mu A$
$C_I$	对地输入电容 (CANH 或 CANL)	TXD = $V_{DD}$			25	pF

在建议运行条件下测得，典型值在  $V_{DD} = 5V$  且  $T_A = 25^\circ C$  条件下测得 ( 除非另有说明 )

参数		测试条件	最小值	典型值	最大值	单位
$C_{ID}$	差分输入电容	$TXD = V_{DD}$			11	pF
$R_{ID}$	差分输入电阻	$TXD = V_{DD}$ ; $-12V \leq V_{CANH} \leq 12V$ ; $-12V \leq V_{CANL} \leq 12V$	18		90	k $\Omega$
$R_{IN}$	输入电阻 ( CANH 或 CANL )	$TXD = V_{DD}$ ; $-12V \leq V_{CANH} \leq 12V$ ; $-12V \leq V_{CANL} \leq 12V$ ;	9		45	k $\Omega$
$R_{IN(M)}$	输入电阻匹配: $(1 - R_{IN(CANH)}/R_{IN(CANL)}) \times 100\%$	$V_{CANH} = V_{CANL} = 5V$	-2		2	%

## 5.10 电源电流特性

典型值在  $V_{DD} = 5V$  且  $V_{DDL} = 5V$  条件下测得，最小值/最大值都是在建议运行条件下的值， $V_{DD} = 4.5V$  至  $5.5V$  (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{DD}^{(1)}$	电源转换器电源电流	TXD = GND1, 总线显性, $R_L = 60\ \Omega$		123	190	mA
$I_{VISOIN}$	VISOIN 电流	TXD = GND1, 总线显性, $R_L = 60\ \Omega$		50	62	mA
$I_{DD}^{(1)}$	电源转换器电源电流	TXD = $V_{IO}$ , 总线隐性, $R_L = 60\ \Omega$		25	44	mA
$I_{VISOIN}$	VISOIN 电流	TXD = $V_{IO}$ , 总线隐性, $R_L = 60\ \Omega$		7	10	mA
$I_{DD}^{(1)}$	电源转换器电源电流	TXD = 1Mbps 50% 占空比方波, $R_L = 60\ \Omega$		75	117	mA
$I_{VISOIN}$	VISOIN 电流	TXD = 1Mbps 50% 占空比方波, $R_L = 60\ \Omega$		29	36	mA
$I_{DD}^{(1)}$	电源转换器电源电流	TXD = 5Mbps 50% 占空比方波, $R_L = 60\ \Omega$		76	118	mA
$I_{VISOIN}$	VISOIN 电流	TXD = 5Mbps 50% 占空比方波, $R_L = 60\ \Omega$		29	37	mA
$I_{VDDL}$	逻辑电源电流	TXD = GND1, 总线显性, $V_{DDL} = 2.25V$ 至 $5.5V$ (适用于 ISOW1050V)		4.9	6.8	mA
		TXD = $V_{IO}$ , 总线隐性, $V_{DDL} = 2.25V$ 至 $5.5V$ (适用于 ISOW1050V)		3.2	4	mA
		TXD = 1Mbps 方波 50% 占空比, $V_{DDL} = 2.25V$ 至 $5.5V$ (适用于 ISOW1050V)		4.1	5.8	mA
		TXD = 5Mbps 方波 50% 占空比, $V_{DDL} = 2.25V$ 至 $5.5V$ (适用于 ISOW1050V)		4.3	6	mA

(1)  $I_{DD}$  为总电源电流，包含 ISOW1050 的  $I_{VDDL}$

## 5.11 开关特性

典型规格都是在  $V_{DD} = 5V$  条件下的值，最小值/最大值都是在建议运行条件下的值（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
<b>器件开关特性</b>						
$t_{PROP(LOO P1)}$	总环路延迟，驱动器输入 TXD 至接收器 RXD，隐性状态至显性状态	$R_L = 60\Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns; 4.5V < $V_{DD}$ < 5.5V, 请参阅图 6-6		150	210	ns
$t_{PROP(LOO P2)}$	总环路延迟，驱动器输入 TXD 至接收器 RXD，显性状态至隐性状态	$R_L = 60\Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns; 4.5V < $V_{DD}$ < 5.5V, 请参阅图 6-6		150	210	ns
<b>驱动器开关特性</b>						
$t_{pHR}$	传播延迟时间，低电平到高电平的 TXD 边沿到驱动器隐性状态（显性状态到隐性状态）	$R_L = 60\Omega$ 且 $C_L = 100pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns, 请参阅图 6-3		85	105	ns
$t_{pLD}$	传播延迟时间，高电平到低电平的 TXD 边沿到驱动器显性状态（隐性状态到显性状态）			70	105	
$t_{sk(p)}$	脉冲偏斜 ( $ t_{pHR} - t_{pLD} $ )			15		
$t_R$	差分输出信号上升时间			26		
$t_F$	差分输出信号下降时间			42		
$V_{SYM}$	驱动器对称性 ( $(V_{O(CANH)} + V_{O(CANL)})/V_{CC}$ )	$R_{TERM} = 60\Omega$ , $C_L =$ 开路, $C_{SPLIT} = 4.7nF$ , TXD = 显性/隐性, 或以 250kHz、1MHz 频率翻转	0.9		1.1	V/V
$t_{TXD\_DTO}$	显性超时	$R_L = 60\Omega$ , $C_L =$ 开路, 请参阅图 6-7	1.2		3.8	ms
<b>接收器开关特性</b>						
$t_{pRH}$	传播延迟时间，总线从显性到隐性跳变到 RXD 高电平输出（显性状态到隐性状态）	$C_{L(RXD)} = 15pF$ , 请参阅图 6-5		90	130	ns
$t_{pDL}$	传播延迟时间，总线从隐性到显性跳变到 RXD 低电平输出（隐性状态到显性状态）			80	105	ns
$t_R$	输出信号上升时间 (RXD)			2.5		ns
$t_F$	输出信号下降时间 (RXD)			2.5		ns
<b>FD 时序参数</b>						
$t_{BIT(BUS)}$	$t_{BIT(TXD)} = 500ns$ 时 CAN 总线输出引脚上的位时间	$R_L = 60\Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns, 请参阅图 6-6	455		510	ns
	$t_{BIT(TXD)} = 200ns$ 时 CAN 总线输出引脚上的位时间	$R_L = 60\Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns, 请参阅图 6-6	155		210	ns
$t_{BIT(RXD)}$	$t_{BIT(TXD)} = 500ns$ 时 RXD 总线输出引脚上的位时间	$R_L = 60\Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns, 请参阅图 6-6	420		520	ns
	$t_{BIT(TXD)} = 200ns$ 时 RXD 总线输出引脚上的位时间	$R_L = 60\Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns, 请参阅图 6-6	120		220	ns

典型规格都是在  $V_{DD} = 5V$  条件下的值，最小值/最大值都是在建议运行条件下的值（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$\Delta t_{REC}$	$t_{BIT(TXD)} = 500ns$ 时的接收器时序对称性	$R_L = 60\ \Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns; $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$ , 请参阅图 6-6	-45		15	ns
	$t_{BIT(TXD)} = 200ns$ 时的接收器时序对称性	$R_L = 60\ \Omega$ , $C_L = 100pF$ , $C_{L(RXD)} = 15pF$ ; TXD 输入上升/下降时间 (10% 至 90%) = 1ns; $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$ , 请参阅图 6-6	-45		15	ns

## 6 参数测量信息

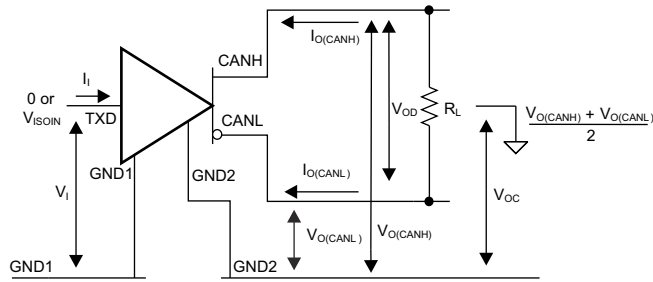


图 6-1. 驱动器电压、电流和测试定义

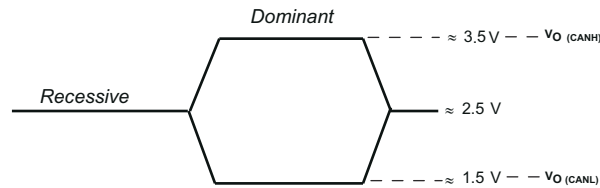
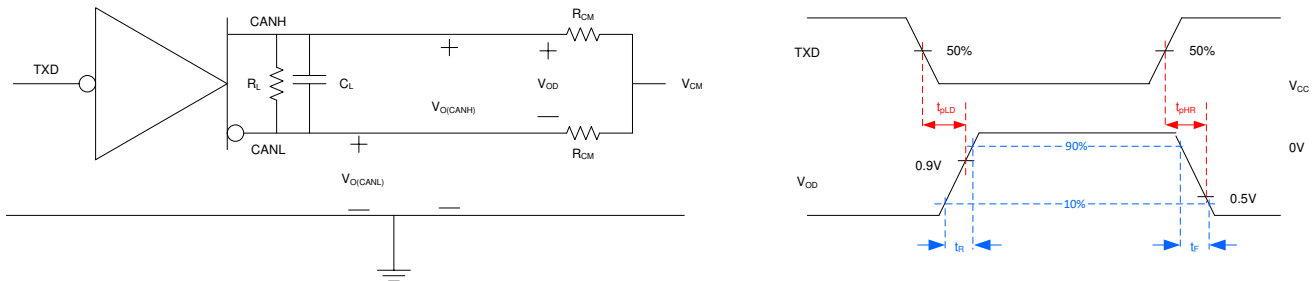


图 6-2. 总线逻辑状态电压定义



A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 125kHz，50% 占空比，tr ≤ 6ns，tf ≤ 6ns，ZO = 50 Ω。

图 6-3. 驱动器测试电路和电压波形

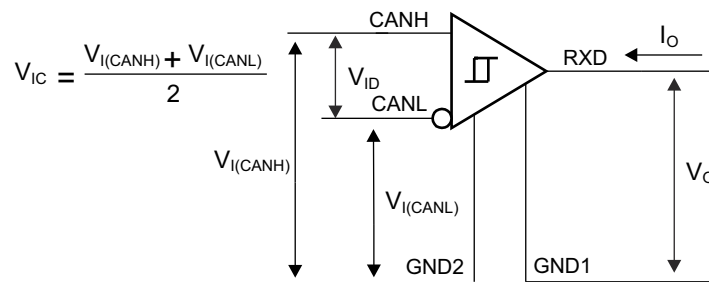
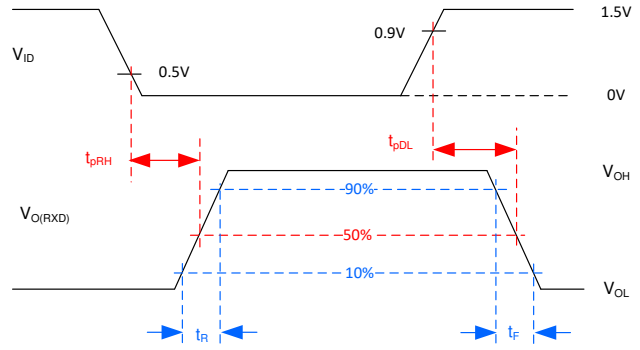
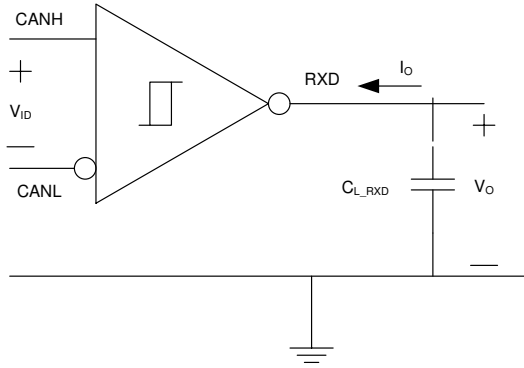


图 6-4. 接收器电压和电流定义



A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 125kHz，50% 占空比， $t_r \leq 6\text{ns}$ ， $t_f \leq 6\text{ns}$ ， $Z_O = 50\Omega$ 。

图 6-5. 接收器测试电路和电压波形

表 6-1. 接收器差分输入电压阈值测试

输入			输出	
$V_{CANH}$	$V_{CANL}$	$ V_{ID} $	RXD	
-11.5V	-12.5V	1000mV	L	$V_{OL}$
12.5V	11.5V	1000mV	L	
-8.55V	-9.45V	900mV	L	
9.45V	8.55V	900mV	L	
-8.75V	-9.25V	500mV	H	$V_{OH}$
9.25V	8.75V	500mV	H	
-11.8V	-12.2V	400mV	H	
12.2V	11.8V	400mV	H	
开路	开路	X	H	

ADVANCE INFORMATION

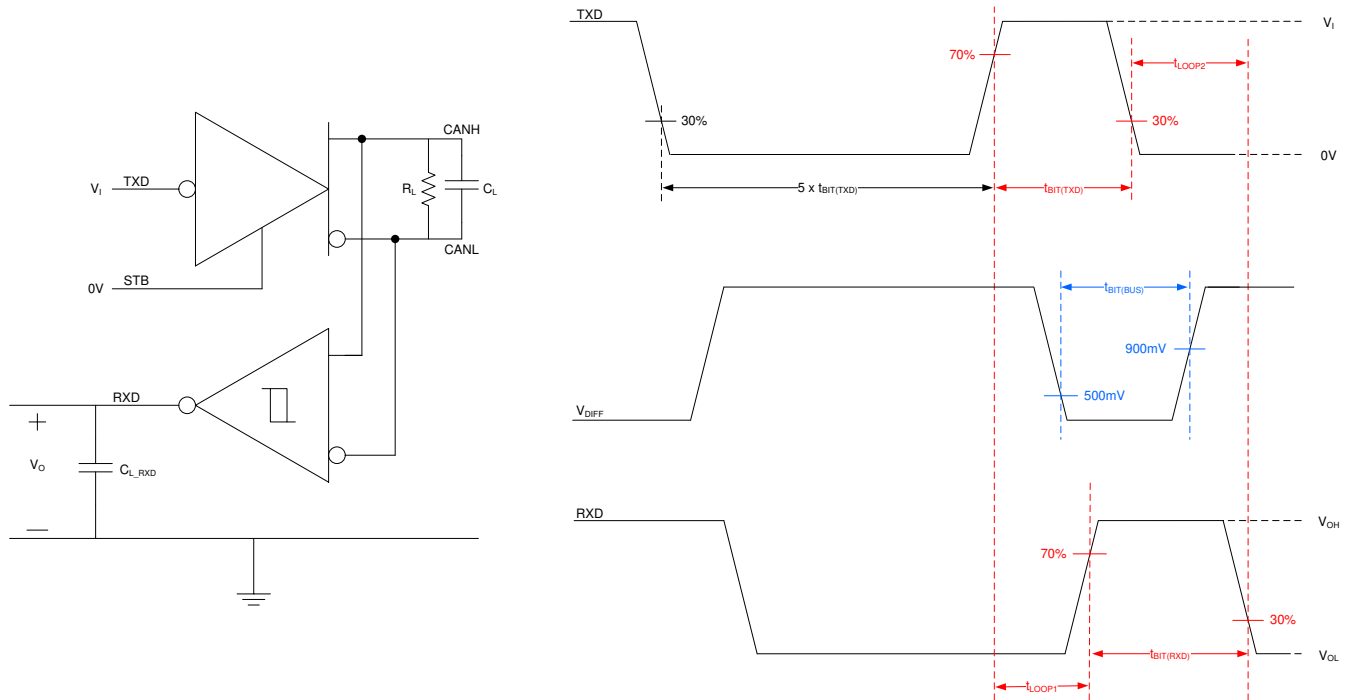
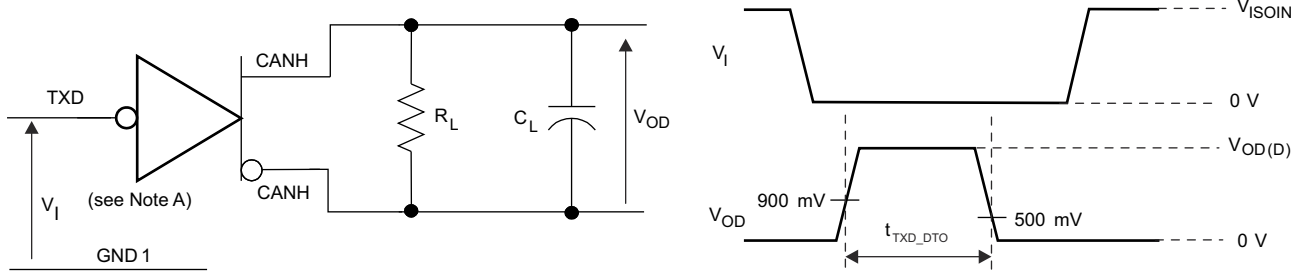


图 6-6.  $t_{LOOP}$  和 CAN FD 时序参数测量



A. 提供输入脉冲的发生器具有以下特性： $t_r \leq 6\text{ns}$ ， $t_f \leq 6\text{ns}$ ， $Z_0 = 50\Omega$ 。

图 6-7. 显性超时测试电路和电压波形

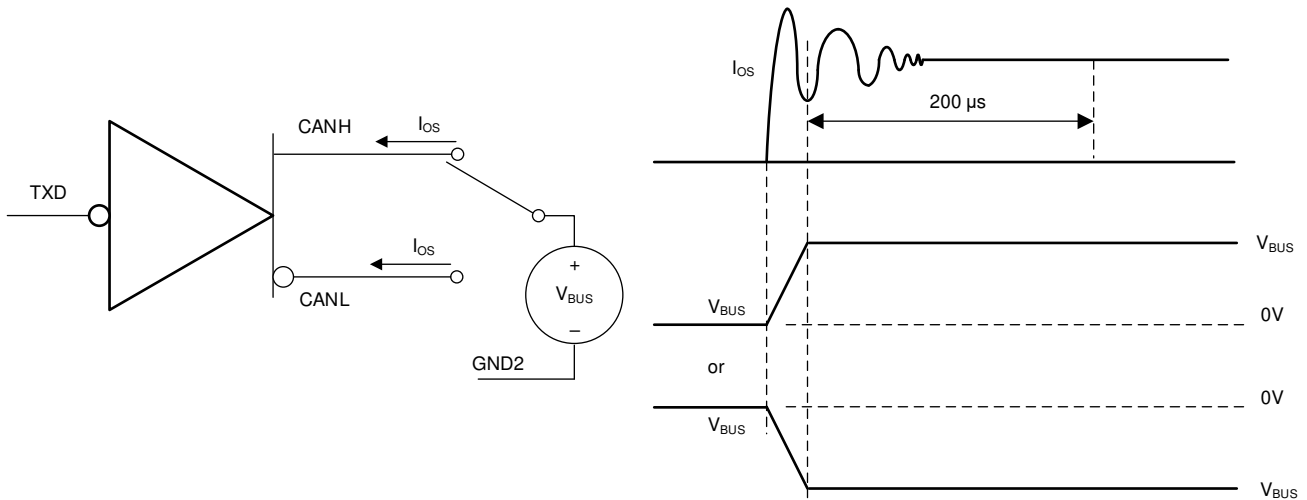


图 6-8. 驱动器短路电流测试电路和波形

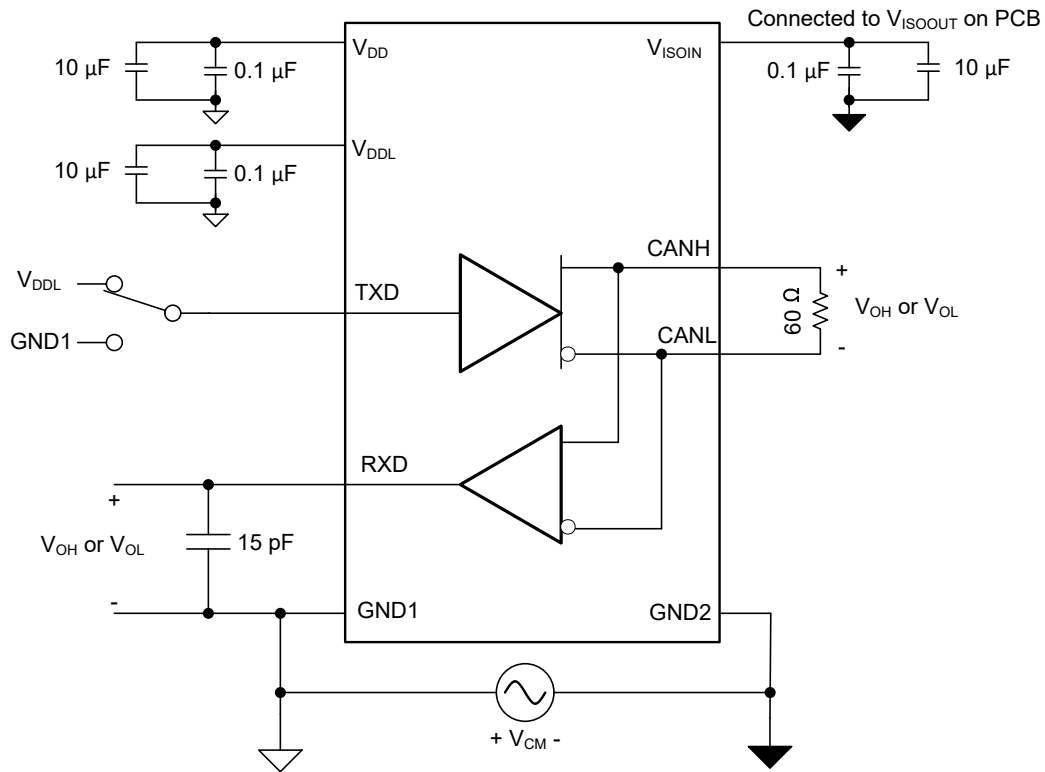


图 6-9. 共模瞬态抗扰度测试电路

## 7 详细说明

### 7.1 概述

ISOW1050 将信号隔离通道、带集成变压器的电源隔离和 CAN 收发器全部集成在单个封装中。ISOW1050 支持高达 1Mbps (CAN) 和 5Mbps (CAN FD) 的信令速率。功能方框图显示了 ISOW1050 的功能方框图。

### 7.2 电源隔离

集成隔离式直流/直流转换器采用先进的电路和片上布局技术，可减少辐射发射，实现高达 43.5% 的典型效率。集成式变压器采用薄膜聚合物作为绝缘栅。输出电压  $V_{ISOOUT}$  会被监控，而反馈信息会传输至初级侧。随即会相应地调整初级侧开关级的占空比。电源转换器的快速反馈控制环路可在负载瞬变过程中提供低过冲和下冲。 $V_{DD}$  和  $V_{ISOOUT}$  电源集成了带迟滞功能的欠压闭锁 (UVLO) 功能，可在有噪声条件下提供高抗扰度的失效防护系统性能。集成的软启动机制提供可控的浪涌电流，并避免上电期间输出端出现任何过冲。

### 7.3 信号隔离

CAN 收发器的集成信号隔离通道采用开关键控 (OOK) 调制方案，以跨越基于二氧化硅的隔离栅传输数字数据。发送器通过跨隔离栅发送高频载波来表示一种状态，通过不发送信号来表示另一种状态。接收器在信号调节完成后对信号进行解调并通过缓冲器级产生输出。信号隔离通道采用了先进的电路技术，可最大限度地提高 CMTI 性能，并最大限度地减少高频载波和 IO 缓冲器开关产生的辐射。图 7-2 显示了典型信号隔离通道的功能方框图。

### 7.4 CAN 收发器

ISOW1050 器件包含一个数字隔离式 CAN 收发器，提供  $\pm 58V$  直流总线故障保护和  $\pm 12V$  共模电压范围。该器件在 CAN FD 模式下最高支持 5Mbps 数据速率，与经典 CAN 相比可实现更快的负载传输。电源转换器由 1 侧的 5V 电源 ( $V_{DD}$ ) 和 2 侧的 5V 电源 ( $V_{ISOOUT}$ ) 供电。

### 7.5 功能方框图

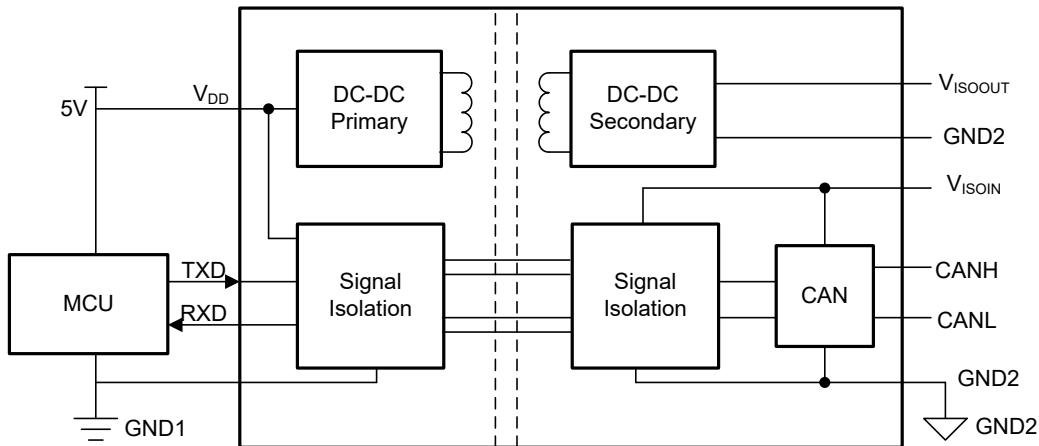
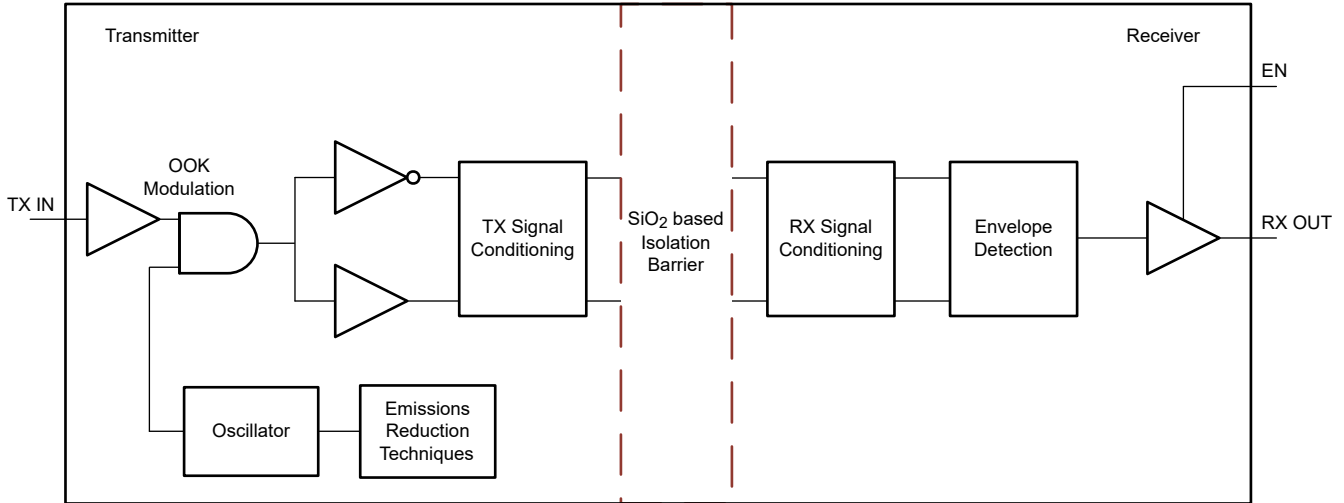


图 7-1. 方框图

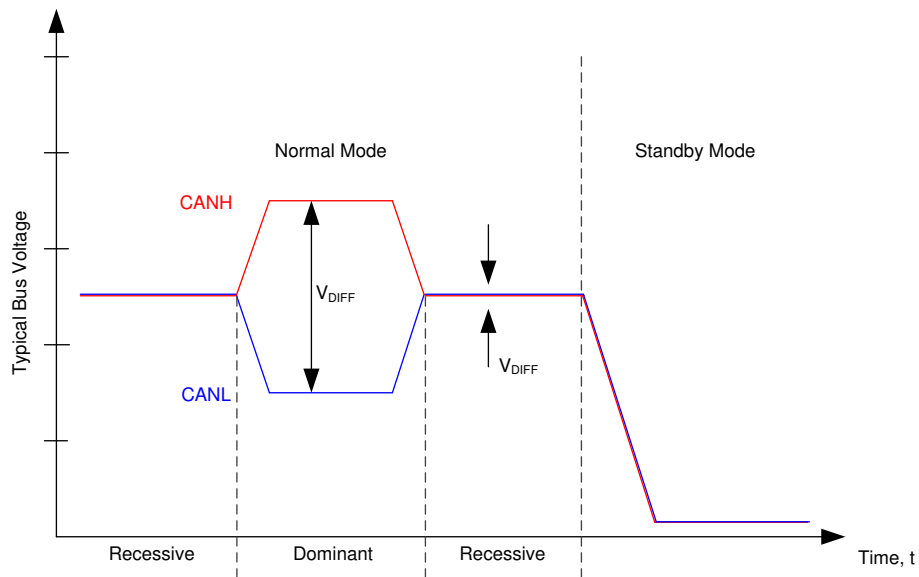

**图 7-2. 信号隔离通道**

## 7.6 特性说明

### 7.6.1 CAN 总线状态

CAN 总线在运行期间有两种逻辑状态：*隐性*和*显性*。以差分方式驱动总线时，总线为显性状态，对应于 TXD 和 RXD 引脚上的逻辑低电平。当总线通过接收器内部的高阻值输入电阻器  $R_{IN}$  偏置到  $V_{CC}/2$  时，总线为隐性状态，对应于 TXD 和 RXD 引脚上的逻辑高电平。

在仲裁期间，显性状态会覆盖隐性状态。在仲裁期间，多个 CAN 节点可同时发送一个显性位，这种情况下，总线的差分电压大于单个驱动器的差分电压。


**图 7-3. 总线状态 (物理位表示)**

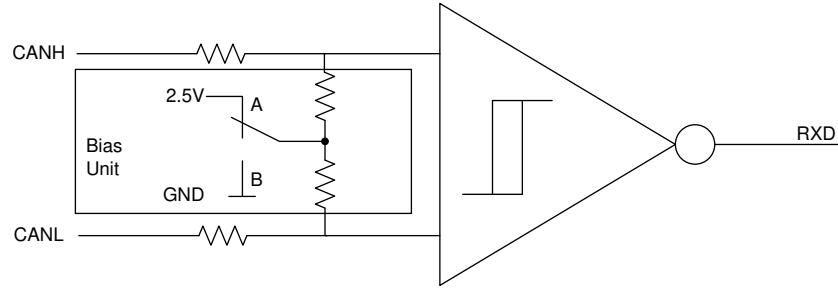


图 7-4. 简化的隐性共模偏置和接收器

A. A - 正常模式 B - 待机模式

### 7.6.2 数字输入与输出：TXD（输入）和 RXD（输出）

该器件隔离式数字输入和输出侧的  $V_{IO}$  电源可由 5V 电源供电，因此数字输入和输出兼容 5V 逻辑电平。

### 7.6.3 TXD 显性超时 (DTO)

TXD DTO 电路可防止收发器在发生硬件或软件故障（TXD 引脚保持显性状态的时间超过超时周期  $t_{TXD\_DTO}$ ）时阻塞网络通信。DTO 电路计时器从 TXD 引脚的下降沿开始计时。如果在超时周期结束前没有出现上升沿，DTO 电路将禁用 CAN 总线驱动器，从而释放总线，使网络上的其他节点能够进行通信。当 TXD 引脚出现隐性信号时，CAN 驱动器再次被激活，从而清除 TXD DTO 状态。在 TXD 显性超时期间，接收器和 RXD 引脚仍能反映 CAN 总线上的活动，并且总线端子被偏置为隐性电平。

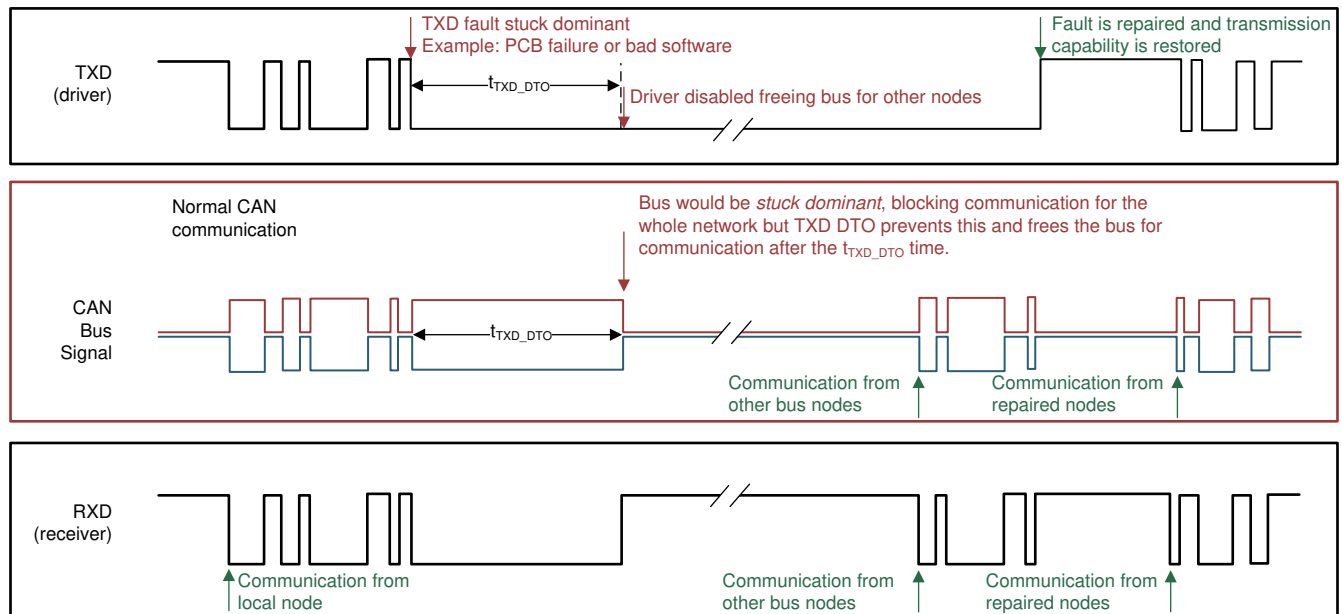


图 7-5. TXD DTO 的时序图示例

#### 备注

TXD DTO 电路所允许的最短显性 TXD 时间 ( $t_{TXD\_DTO}$ ) 限制了器件的最低数据发送速率。CAN 协议允许 (TXD 上) 在最差情况下最多可有 11 个连续显性位，其中 5 个连续显性位后面紧接一个错误帧。该条件与  $t_{TXD\_DTO}$  最小值一同限制了最低数据速率。请用 [方程式 1](#) 计算最低数据发送速率。

$$\text{Minimum Data Rate} = 11 / t_{TXD\_DTO}$$

(1)

### 7.6.4 上电和断电行为

ISOW1050 在所有电源 ( $V_{DD}$  和  $V_{ISOOUT}$ ) 上均有内置的欠压闭锁 (UVLO) 功能, 并且具有正向和负向阈值及迟滞。

当  $V_{DD}$  电压在上电期间超过正向 UVLO 阈值时, 直流/直流转换器会进行初始化, 同时电源转换器占空比会以受控的方式增加。此软启动方案会限制从  $V_{DD}$  电源获取的初级峰值电流, 并以受控方式为  $V_{ISOOUT}$  输出充电, 从而避免出现过冲。在此期间, CAN 总线处于高阻抗状态。当次级侧  $V_{ISOOUT}$  引脚上的电压超过 UVLO 正向阈值时, 会向初级控制器提供反馈。稳压环路将接管, CAN 驱动输出和已接收数据输出 (RXD) 会获取由器件输入定义的相应状态, 如要进行传输的驱动器数据 TXD。设计人员必须考虑留出足够的时间裕度 (通常为 5ms 并使用 10 $\mu$ F 负载电容), 以便在任何可用系统功能启动之前完成此上电序列。

当  $V_{DD}$  丢失时, 初级侧直流/直流控制器会在达到 UVLO 阈值下限时关断。然后,  $V_{ISOOUT}$  电容器会根据隔离通道和总线负载进行放电。

### 7.6.5 保护特性

ISOW1050 器件具有多种保护功能, 形成高抗扰度的系统级设计。

- 如果电源转换器输出  $V_{ISOOUT}$  发生过载或短路, 则电源转换器的最大占空比会受到限制。如果由于外部电源线短接至总线电缆而导致驱动器总线短路, CAN 芯片上的短路电流保护会将总线电流限制在  $\pm 115\text{mA}$  最大值。
- 器件集成了热保护功能, 有助于防止器件在此类情况下损坏。系统会监测芯片温度的升高, 当芯片温度变为 165 $^{\circ}\text{C}$  (典型值) 时禁用器件, 从而切断短路状态。当结温变为 155 $^{\circ}\text{C}$  (典型值) 时, 将重新使能该器件。如果过载或输出短路情况依然存在, 此保护周期会重复。在系统设计中须注意避免反复发生或长时间持续存在总线短路, 因为这会使器件暴露于高结温下极长时间, 从而影响器件可靠性。

### 7.6.6 悬空引脚, 未上电器件

根据设计, ISOW1050 器件在未供电情况下对于 CAN 总线而言是无源器件或无负载。总线引脚 (CANH、CANL) 在器件未供电时具有极低的漏电流, 以免对总线施加负载, 这在网络中的某些节点未上电而其余节点仍在运行时至关重要。

器件在关键引脚 (TXD) 上具有内部上拉电阻, 可在引脚悬空时将器件置于已知状态。虽然设计不可依赖这种内部偏置, 尤其是在有噪声的环境中, 但必须将其视为失效防护特性。当使用支持开漏输出的 CAN 控制器时, 必须使用适当的外部上拉电阻, 以确保 CAN 控制器的 TXD 输出与 CAN 收发器的输入保持足够的位时序。有关更多详细信息, 请参阅表 7-3。

### 7.6.7 上电和断电无干扰

在新节点加入或退出网络时, CAN 网络中控制器节点和目标节点之间总线上已存在的通信不得受到干扰。当器件符合以下条件时, 总线上不得出现干扰:

- 在未通电状态下热插拔至网络
- 在通电状态和隐性状态下热插拔至网络
- 当已连接到总线时, 在隐性状态下上电或断电

在电源斜升速率  $\geq 50\mu\text{s}$  时的隐性状态下, ISOW1050 器件满足上述标准, 上电或断电时不会导致总线上发生任何错误的切换。

## 7.7 器件功能模式

表 7-1 列出了这些器件的电源配置:

表 7-1. 电源配置功能表

输入	输出		
$V_{DD}$	总线输出 (CANH/CANL)	RXD	$V_{ISOOUT}$ <sup>(1)</sup>
$< V_{DD(UVLO+)}$	高阻态	隐性 (默认高电平)	关断

表 7-1. 电源配置功能表 (续)

输入	输出		
V <sub>DD</sub>	总线输出 (CANH/CANL)	RXD	V <sub>ISOOUT</sub> <sup>(1)</sup>
5V	总线输出跟随 TXD	镜像总线	5V

(1) PCB 上 V<sub>ISOOUT</sub> 与 V<sub>ISOIN</sub> 短接。

表 7-2 显示了驱动器的不同功能模式：

表 7-2. 驱动器功能表

输入		输出		
V <sub>DD</sub> <sup>(1)</sup>	输入 TXD	CANH <sup>(2)</sup>	CANL <sup>(2)</sup>	驱动总线状态
PU	L	H	L	显性
	H 或开路	Z	Z	隐性
	X	高阻态	高阻态	弱下拉至地
PD	X	高阻态	高阻态	弱下拉至地
PU	X	无效操作		

(1) PU=上电、PD=断电；H=高电平；L=低电平；X=无关；Z = 共模（隐性）偏置至 V<sub>ISOIN</sub>/2；Hi-Z=高阻抗状态

(2) PCB 上 V<sub>ISOOUT</sub> 与 V<sub>ISOIN</sub> 短接

CAN 输出跟随数据输入 TXD 的逻辑状态。TXD 输入为逻辑低电平会使 CAN 输出变为显性状态。因此，方程式 2 定义的差分输出电压为正。TXD 输入为逻辑高电平会使 CAN 总线变为隐性状态。因此，方程式 2 定义的差分输出电压为负。

$$V_{OD} = V_{CANH} - V_{CANL} \quad (2)$$

表 7-3. 接收器功能表

输入		输出	
V <sub>DD</sub> <sup>(1)</sup>	CAN 差分输入 V <sub>ID</sub> = V <sub>CANH</sub> - V <sub>CANL</sub>	总线状态	RXD <sup>(2)</sup>
PU	V <sub>ID</sub> > 0.9V	显性	L
	0.5V < V <sub>ID</sub> < 0.9V	未定义	未定义
	V <sub>ID</sub> < 0.5V	隐性	H
PD	X	X	高阻态

(1) PU = 上电；PD = 断电；H = 高电平；L = 低电平；X = 不相关；Hi-Z = 高阻抗状态

(2) PCB 上 V<sub>ISOOUT</sub> 与 V<sub>ISOIN</sub> 短接。

当方程式 3 定义的差分输入电压大于正输入阈值 V<sub>IT+</sub> 时，接收器输出 RXD 变为低电平。当方程式 3 定义的差分输入电压低于负输入阈值 V<sub>IT-</sub> 时，接收器输出 RXD 变为高电平。如果 V<sub>ID</sub> 介于 V<sub>IT+</sub> 和 V<sub>IT-</sub> 阈值之间，则输出是不确定的。

$$V_{ID} = V_{CANH} - V_{CANL} \quad (3)$$

## 7.8 器件 I/O 原理图

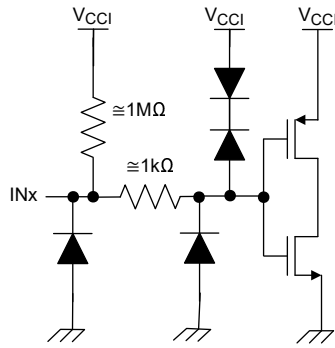


图 7-6. 输入 (TXD) 原理图

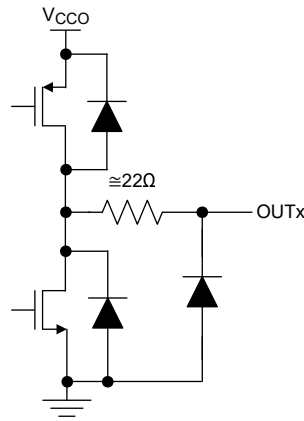


图 7-7. 输出 (RXD) 原理图

## 8 应用和实例

### 备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

### 8.1 应用信息

ISOW1050 器件可与德州仪器 (TI) 的其他元件 (例如微控制器、线性稳压器) 搭配用于构建完全隔离式 CAN 接口。通常需要两个相互隔离的电源来为隔离式 CAN 器件两侧供电。该器件具有集成式直流/直流转换器，因此隔离式电源会在器件内部生成，可用于为 CAN 器件的隔离侧和隔离侧的外设供电，从而节省布板空间。

### 8.2 典型应用

ISOW1050 器件专为布板空间受限以及需要更高集成度的应用而设计。该器件还设计用于为满足所需隔离规范而采用体积庞大且价格昂贵的电源变压器的超高电压应用。该器件可用于具有主机微控制器或 FPGA (包括 CAN 协议的链路层部分) 的应用。图 8-1 显示了 5V 控制器应用的典型应用配置。图中显示了总线终端以方便说明。

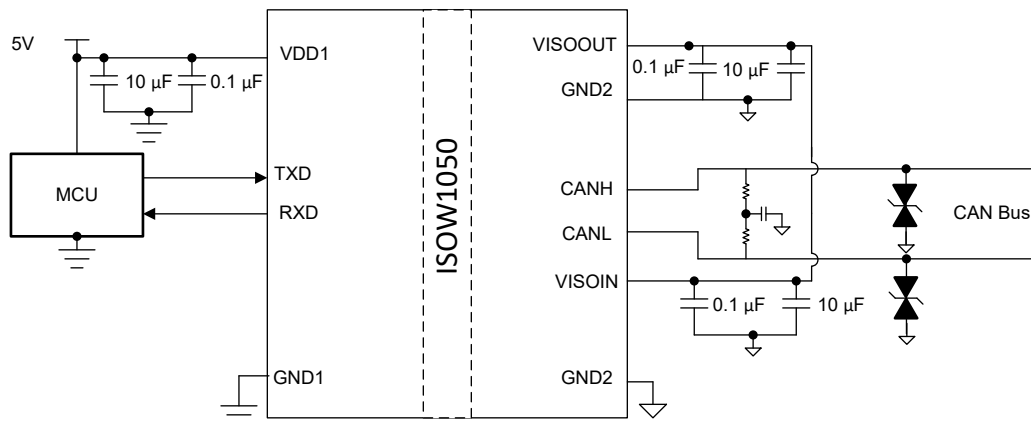


图 8-1. ISOW1050 的应用电路

#### 8.2.1 设计要求

不同于需要多个外部元件来提高性能、提供偏置或限制电流的光耦合器设计，ISOW1050 器件只需外部旁路电容器即可工作，如上方的应用图所示。

流过器件  $V_{DD}$  和  $V_{ISOOUT}$  电源的电流很大，因此通常去耦电容器越大，器件的噪声和纹波性能就越出色。尽管  $10\mu\text{F}$  的电容器就足够了，但强烈建议在  $V_{DD}$  和  $V_{ISOOUT}$  引脚与相应接地端之间使用更大的去耦电容器 (例如  $47\mu\text{F}$ )，以实现更佳性能。

#### 8.2.2 详细设计过程

##### 8.2.2.1 总线负载能力、长度和节点数

ISO 11898-2 标准规定最大总线长度为 40 米，最大桩线长度为 0.3 米。但是，如果设计得当，用户可以获得更长的总线电缆长度、桩线长度和更多的节点。如果节点数量较多，则需要具有高输入阻抗的收发器，例如 ISOW1050 收发器。

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2 标准之外的应用。这些组织和标准在系统层面对总线的速率、电缆长度和寄生负载方面进行了权衡。这些规范的一些示例包括 ARINC825、CANopen、DeviceNet 和 NMEA2000。

ISOW1050 器件经过规格设定，可在  $50\Omega$  负载下满足  $1.5V$  的要求，这其中考虑了包括并联收发器在内的最坏情况。器件的差分输入阻抗至少为  $30k\Omega$ 。如果总线上并联了 100 个 ISOW1050 收发器，则此要求等效于最坏情况下的  $300\Omega$  差分负载。此  $300\Omega$  的收发器负载与  $60\Omega$  并联后相当于  $50\Omega$  负载。因此，ISOW1050 器件理论上在单个总线段上支持多达 100 个收发器。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898 标准规定的 40 米。例如，CANopen 网络设计指南允许通过更改端接电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。

这种 CAN 网络设计灵活性是基于原始 ISO 11898-2 CAN 标准的各种扩展和附加标准的关键优势之一。利用这种灵活性需要良好的网络设计并平衡这些权衡因素。

### 8.2.2.2 CAN 端接

ISO11898 标准指定采用具有  $120\Omega$  特性阻抗 ( $Z_0$ ) 的单根双绞线电缆（屏蔽或非屏蔽）进行互连。电缆两端必须用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线（桩线）必须尽可能短，以便更最大限度地减少信号反射。端接可在节点中进行，但如果从总线上移除节点，则必须谨慎进行端接，以免将其从总线上移除。

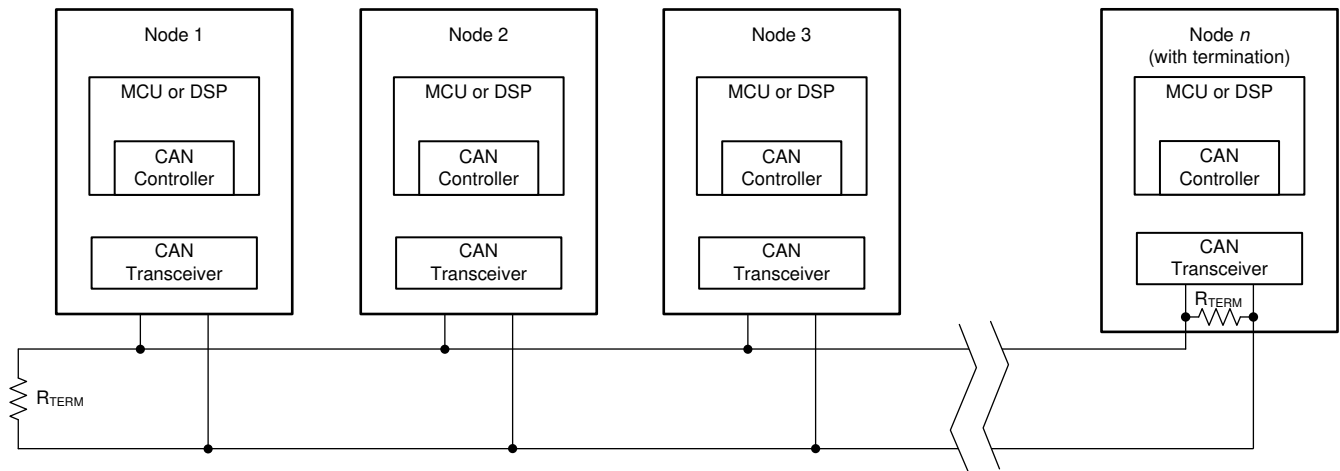


图 8-2. 典型 CAN 总线

总线末端可以采用单个  $120\Omega$  电阻器进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用如下端接概念中的分裂端接方式。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动，从而改善网络的电磁辐射行为。

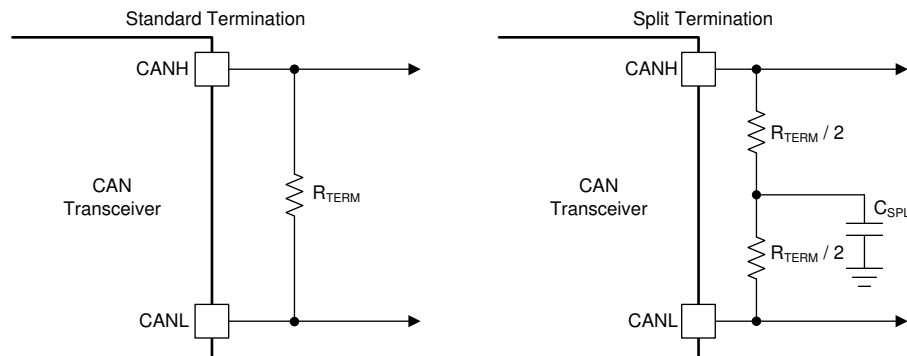


图 8-3. CAN 总线端接概念

## 8.3 电源相关建议

为确保在各种数据速率和电源电压条件下可靠运行，必须尽可能靠近电源引脚放置足够的去耦电容器。电源转换器输入  $V_{DD}$  和输出  $V_{ISOOUT}$  电源引脚必须就近放置 10nF 高频陶瓷电容器和至少 10  $\mu$ F 的大容量电容器。信号路径电源引脚  $V_{IO}$  和  $V_{ISOIN}$  旁必须放置 100nF 或更大容值的陶瓷旁路电容器，并尽可能靠近器件引脚。满载条件下，ISOW1050 可在短时间（数十微秒）内从为 ISOW1050 的  $V_{DD}$  供电的电源消耗高达 250mA 的典型峰值脉冲电流。请确认上游电源器件的电流限值至少为 300mA（典型值）。为获得出色的输入纹波性能，请在  $V_{DD1}$  电源路径中实施多个大的去耦电容器。建议使用总电源电容为 150 $\mu$ F、额定电压大于 25V 的电容器。将这些电容器沿电源轨合理分布，以达到出色的纹波抑制效果。

## 8.4 布局

### 8.4.1 布局指南

为实现低辐射设计，必须遵循以下指南：

1. 100nF 高频旁路电容器必须靠近  $V_{DD}$  和  $V_{ISOOUT}$  引脚放置，与器件引脚的距离不超过 1mm。这对于优化辐射发射性能至关重要。验证这些电容器尺寸为 0402，以使电容器产生最少的电感 (ESL)。
2. 在 100nF 电容器之后，须在电源转换器输入 ( $V_{DD}$ ) 和输出 ( $V_{ISOOUT}$ ) 电源引脚上放置至少 10  $\mu$ F 的大容量电容器，距离为 2mm-4mm，如布局示例所示。
3.  $V_{DD}$  和  $GND1$  上的布线必须对称，直到连接旁路电容器。同样， $V_{ISOOUT}$  和  $GND2$  上的布线须保持对称。
4. 在电源转换器输出端子  $V_{ISOOUT}$  和  $GND2$  的 4mm 范围内，不得有任何金属布线或接地覆铜。
5. 将 CAN 总线保护和滤波电路放置于靠近总线连接器的位置，以防瞬变脉冲群、ESD 和噪声传送至电路板。
6. 总线端子 (CANH/CANL) 上的共模扼流圈或铁氧体磁珠可以大幅减少任何高频噪声，这些噪声可能会耦合到 CAN 总线电缆上，而电缆可用作天线并放大该噪声。这有助于改善系统级的辐射发射性能。
7. 为获得上佳的输入纹波性能，请在  $V_{DD1}$  电源路径中实施多个大的去耦电容器。建议使用总电源电容为 150 $\mu$ F、额定电压大于 25V 的电容器。将这些电容器沿电源轨合理分布，以达到出色的纹波抑制效果。
8. 为实现出色的 EMC 性能，须通过电路板接地布局将  $GND$  引脚良好短接。
9. 对于低辐射发射设计，强烈建议尽可能遵循 EVM 的布局指南。EVM 链接可在[相关文档](#)中找到。

## 9 器件和文档支持

### 9.1 文档支持

#### 9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [数字隔离器设计指南](#)
- 德州仪器 (TI), [隔离相关术语](#)

### 9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com.cn](http://ti.com.cn) 上的器件产品文件夹。点击右上角的 *提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 9.6 术语表

#### TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

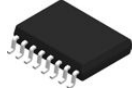
## 10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
March 2026	*	初始发行版

## 11 机械、封装和可订购信息

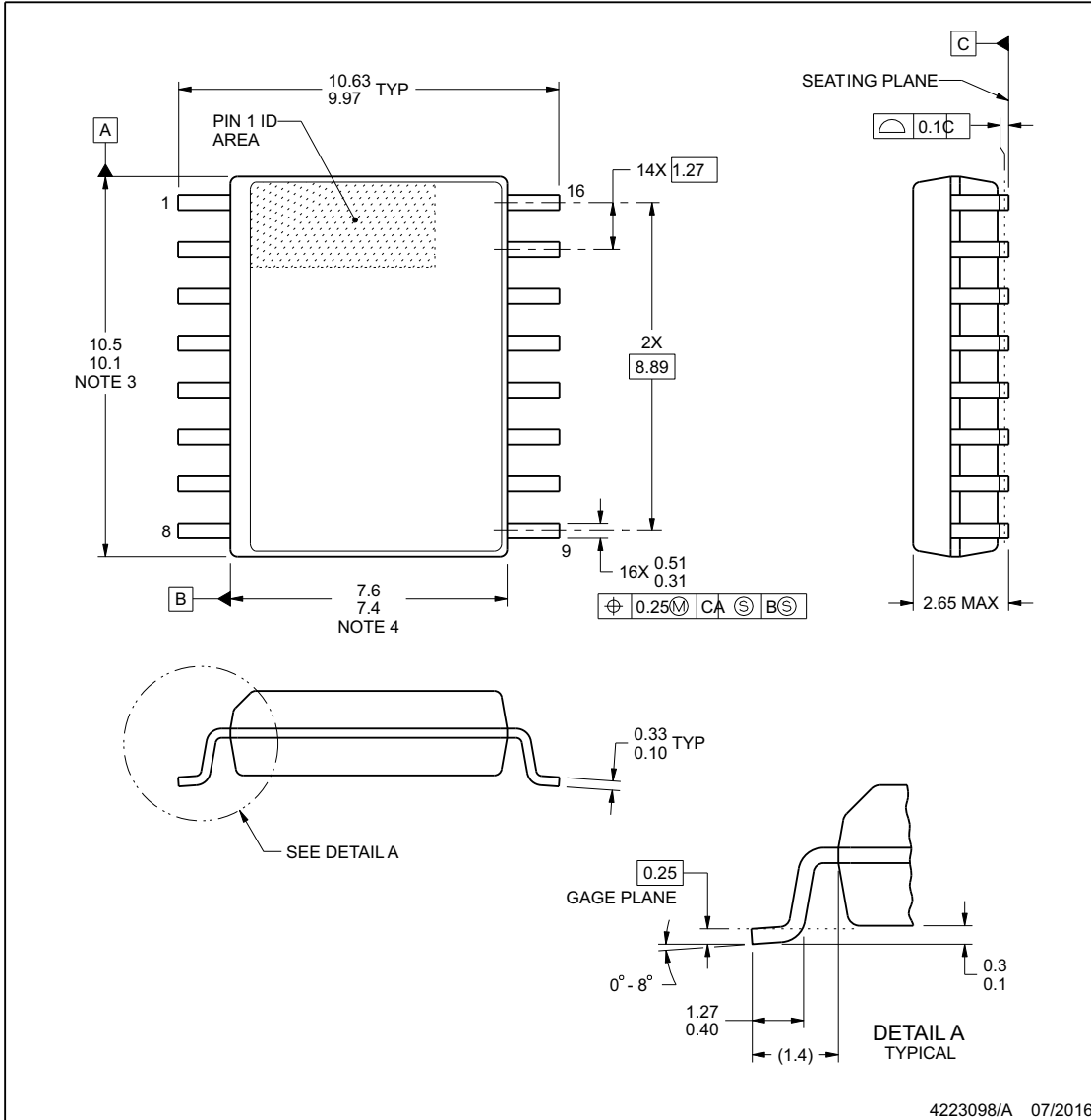
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。



**DWE0016A**

**PACKAGE OUTLINE**  
 SOIC - 2.65 mm max height

SOIC



**NOTES:**

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.

**ADVANCE INFORMATION**

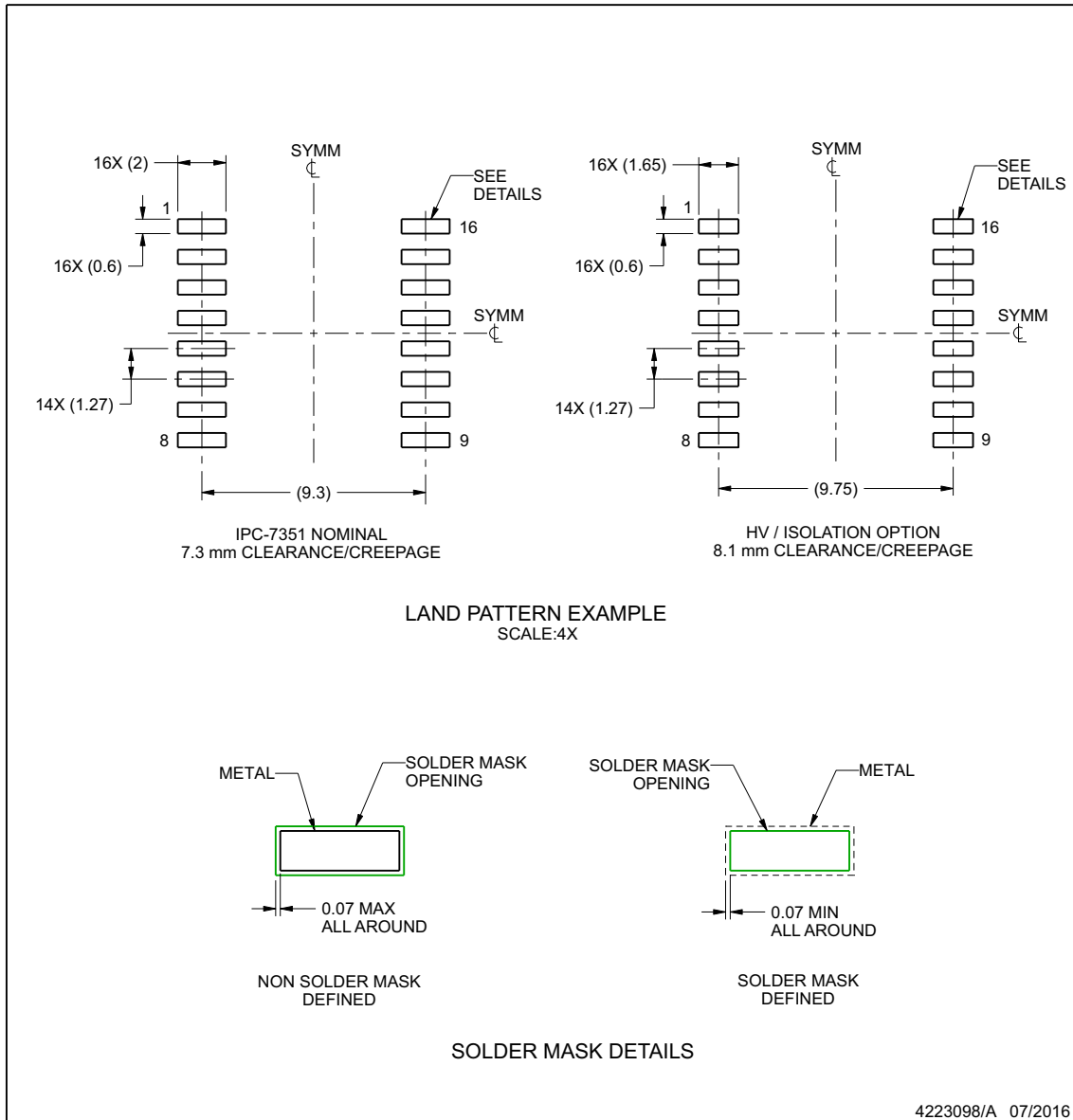
EXAMPLE BOARD LAYOUT

DWE0016A

SOIC - 2.65 mm max height

SOIC

ADVANCE INFORMATION



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

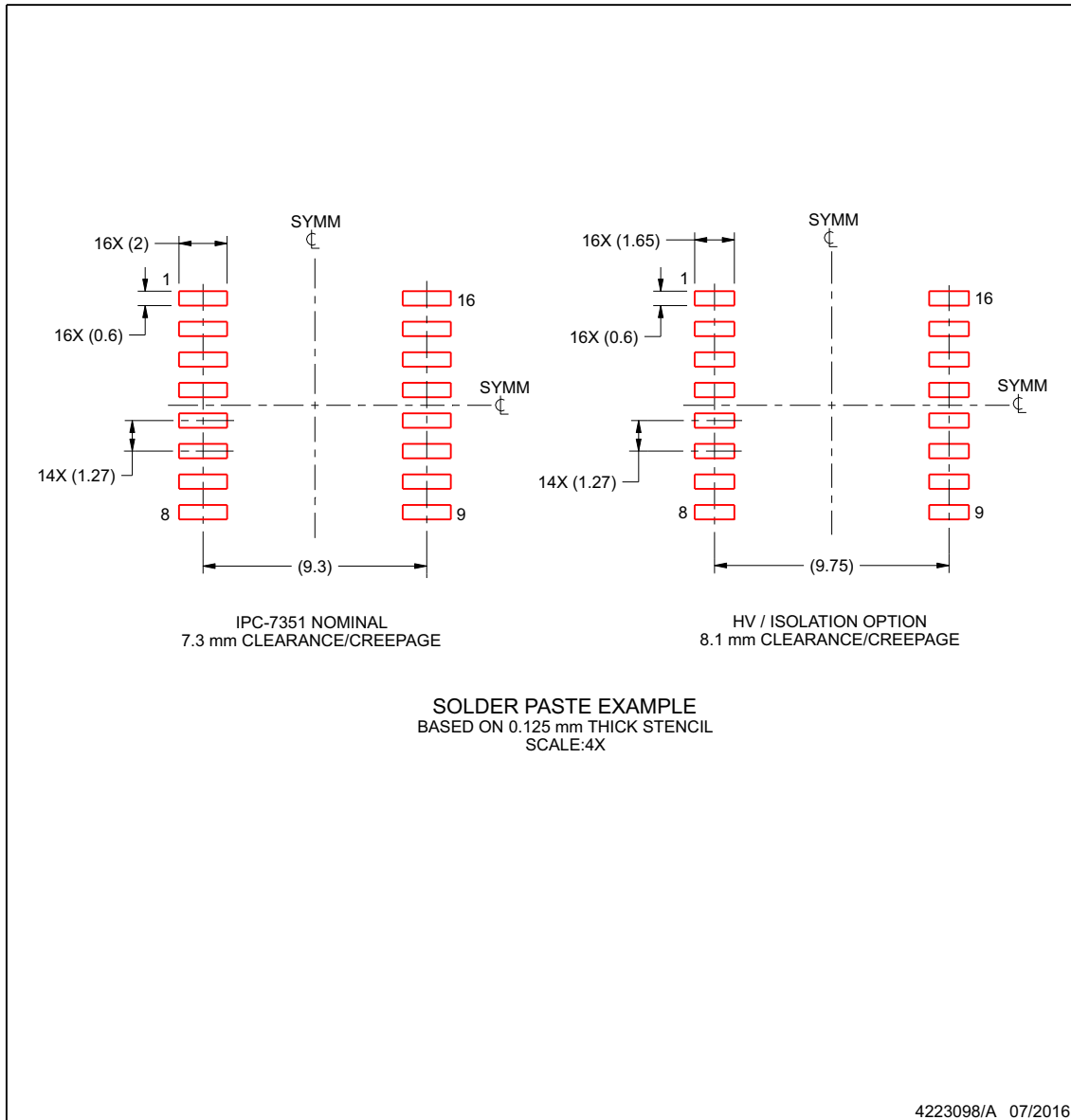
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

## EXAMPLE STENCIL DESIGN

DWE0016A

SOIC - 2.65 mm max height

SOIC



NOTES: (continued)

- 8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 9. Board assembly site may have different recommendations for stencil design.

ADVANCE INFORMATION

## 封装选项附录

### 封装信息

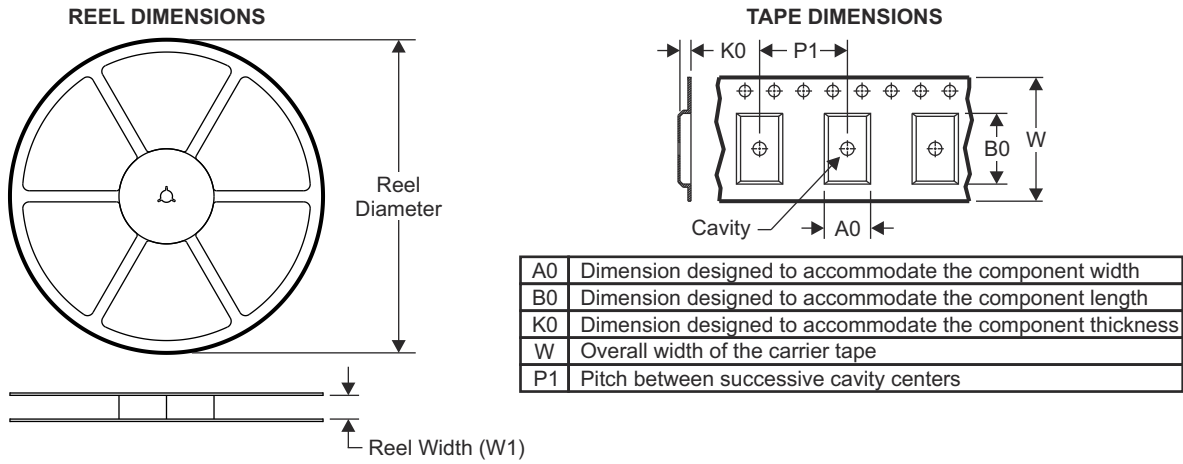
可订购器件型号	状态 (1)	材料类型 (2)	封装   引脚	包装数量   包装	RoHS (3)	引脚镀层/焊球材料 (4)	MSL 等级/回流焊峰值 温度 (5)	工作温度 (°C)	器件标识 (6)
XISOW1050DWER	预生产		SOIC (DWE)   16	2000	绿色环保 (RoHS, 无 镉/ 溴)	CU NIPDAU	Level-3-260C-168 HR	-40 至 125	XISOW1050
XISOW1050VDWER	预生产		SOIC (DWE)   16	2000	绿色环保 (RoHS, 无 镉/ 溴)	CU NIPDAU	Level-3-260C-168 HR	-40 至 125	XISOW1050V

- (1) **状态**：有关状态的详细信息，请参阅我们的[产品生命周期](#)。
- (2) **材料类型**：指定时，预量产器件是原型/试验器件，尚未获批或发布以进行全面生产。测试和最终工艺（包括但不限于质量保证、可靠性测试以及/或工艺鉴定）可能尚未完成，并且本器件可能会进一步更改，也可能中断研发。即使可供订购，所购器件仍将可能在结算时被取消，并且所购器件仅可用于早期内部评估。这些器件一经售出，概不提供任何保修。
- (3) **RoHS 值**：是、否、RoHS 豁免。有关更多信息和值定义，请参阅“[TI RoHS 声明](#)”。
- (4) **引脚镀层/焊球材料**：器件可能有多种材料镀层选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。
- (5) **MSL 等级/回流焊峰值温度**：湿敏等级等级和峰值焊接（回流焊）温度。如果器件具有多个湿敏等级，则仅显示符合 JEDEC 标准的最低等级。有关将器件安装到印刷电路板上时采用的实际回流焊温度，请参阅装运标签。
- (6) **器件标识**：器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标识。如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

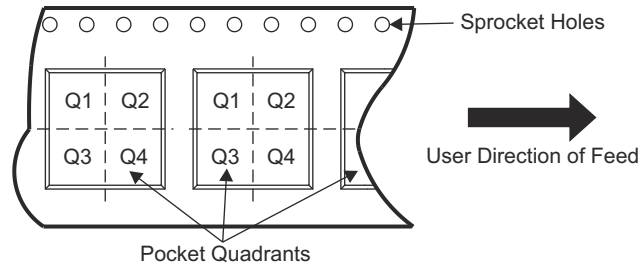
**重要信息和免责声明**：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

### 11.1 卷带包装信息



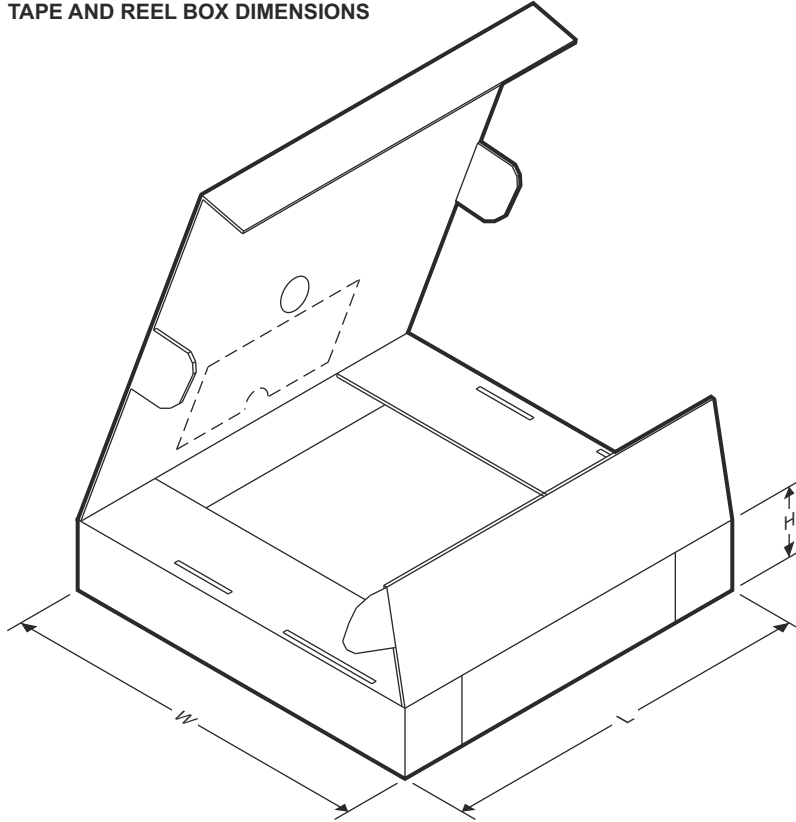
#### QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
ISOW1050DWER	SOIC	DWE	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISOW1050VDWER	SOIC	DWE	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

ADVANCE INFORMATION

## TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
ISOW1050DWER	SOIC	DWE	16	2000	350.0	350.0	43.0
ISOW1050VDWER	SOIC	DWE	16	2000	350.0	350.0	43.0

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月