

ISO72x 单通道高速数字隔离器

1 特性

- 100Mbps 和 150Mbps 信令速率选项
- 传播延迟为 12ns (典型值)。
- 脉冲偏移为 0.5ns (典型值)。
- 低功耗睡眠模式
- 额定工作电压下的使用寿命典型值为 28 年 (请参阅[隔离寿命预测](#))
- 高电磁抗扰度
- 失效防护输出
- 大多数光隔离器和磁隔离器的直接替代产品
- 由 3.3V 和 5V 电源供电
- -40°C 至 +125°C 工作温度范围
- 安全相关认证：
 - DIN EN IEC 60747-17 (VDE 0884-17)
 - UL 1577 组件认证计划
 - IEC 61010-1、IEC 62368-1 认证

2 应用

- 工厂自动化
 - Modbus
 - Profibus™
 - DeviceNet™ 数据总线
- 计算机外设接口
- 伺服器控制接口
- 数据采集

3 说明

ISO721、ISO721M、ISO722 和 ISO722M 器件是数字隔离器，其逻辑输入和输出缓冲器由二氧化硅 (SiO₂) 绝缘隔栅进行隔离。该隔离栅可提供符合 VDE 0884-17 标准、高达 4000V_{PK} 的电隔离。与隔离式电源一起使用时，这些器件可防止数据总线或者其他电路上的噪声电流进入本地接地并且干扰或损坏敏感电路。

对二进制输入信号进行调理并转换为平衡的信号，然后由隔离层进行差分。跨越该隔离层，差分比较器可接收逻辑转换信息，然后相应地设置或重置触发器和输出电路。电路将跨越隔离层发送定期更新脉冲，以提供适当的直流输出电平。

如果没有接收到该直流刷新脉冲的时间超过 4 μs，则输入被视为未通电或未被主动驱动，失效防护电路会将输出驱动至高电平状态。

这些器件需要两个 3.3V 和 5V 电源电压或二者的任意组合。通过 3.3V 电源供电时，所有输入均可耐受 5V 电压，所有输出均为 4mA CMOS。

ISO722 和 ISO722M 器件包含一个低电平有效输出使能端，当被驱动至高逻辑电平时，该使能端会将输出置于高阻抗状态并关闭内部偏置电路以节省功耗。

ISO721 和 ISO722 器件具有 TTL 输入阈值，并且在输入端具有噪声滤波器，可防止持续时间高达 2ns 的瞬态脉冲传递到器件的输出端。

ISO721M 和 ISO722M 器件具有 CMOS V_{CC}/2 输入阈值，但没有输入噪声滤波器和额外的传播延迟。ISO721M 器件的这些特性还可以实现低抖动运行。

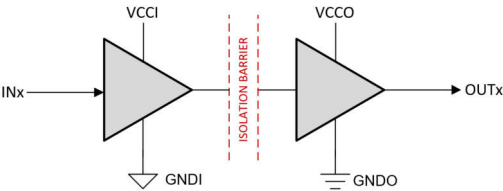
ISO721、ISO721M、ISO722 和 ISO722M 器件的额定工作环境温度范围为 -40°C 至 +125°C。



封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)	封装尺寸 ⁽²⁾
ISO721	D (SOIC , 8)	4.90mm × 3.91mm	4.9mm × 6mm
ISO721M			
ISO722			
ISO722M			

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版原理图

内容

1 特性	1	6.17 典型特性	15
2 应用	1	7 参数测量信息	17
3 说明	1	8 详细说明	20
4 器件比较表	3	8.1 概述.....	20
5 引脚配置和功能	4	8.2 功能方框图.....	20
6 规格	5	8.3 器件功能模式.....	21
6.1 绝对最大额定值.....	5	9 应用和实施	22
6.2 ESD 等级.....	5	9.1 应用信息.....	22
6.3 建议运行条件.....	5	9.2 典型应用.....	22
6.4 热性能信息.....	6	9.3 电源相关建议.....	25
6.5 功率等级.....	6	9.4 布局.....	25
6.6 安全限值.....	6	10 器件和文档支持	27
6.7 绝缘规格.....	7	10.1 器件支持.....	27
6.8 安全相关认证.....	7	10.2 文档支持.....	27
6.9 电气特性, 5V、3.3V.....	8	10.3 接收文档更新通知.....	27
6.10 电气特性, 5V.....	8	10.4 支持资源.....	27
6.11 开关特性, 3.3V、5V.....	9	10.5 商标.....	27
6.12 电气特性, 3.3V、5V.....	10	10.6 静电放电警告.....	27
6.13 电气特性, 3.3V.....	11	10.7 术语表.....	27
6.14 开关特性, 3.3V.....	12	11 修订历史记录	27
6.15 开关特性, 5V、3.3V.....	13	12 机械、封装和可订购信息	28
6.16 开关特性, 5V.....	14		

4 器件比较表

器件型号	信令速率	输出 已启用	输入 阈值	噪声 滤波器
ISO721	100Mbps	否	TTL	是
ISO721M	150Mbps	否	CMOS	否
ISO722	100Mbps	是	TTL	是
ISO722M	150Mbps	是	CMOS	否

5 引脚配置和功能

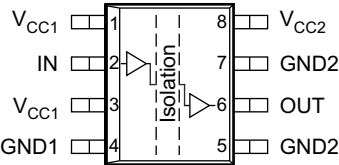


图 5-1. ISO721 和 ISO721M
D 封装 8 引脚 SOIC
顶视图

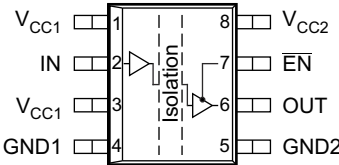


图 5-2. ISO722 和 ISO722M
D 封装 8 引脚 SOIC
顶视图

图 5-3. I

表 5-1. 引脚功能

引脚			类型 ⁽¹⁾	说明
名称	编号			
	ISO721x	ISO722x		
V _{CC1}	1	1	—	电源, V _{CC1}
	3	3		
V _{CC2}	8	8	—	电源, V _{CC2}
IN	2	2	I	输入
OUT	6	6	O	输出
EN	—	7	I	输出使能。当 $\overline{\text{EN}}$ 为低电平或断开时, 启用 OUT, 当 $\overline{\text{EN}}$ 为高电平时, 禁用 OUT。
GND1	4	4	—	V _{CC1} 的接地连接
GND2	5	5	—	V _{CC2} 的接地连接
	7			

(1) I = 输入 ; O = 输出

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V _{CC}	电源电压	V _{CC1} 、V _{CC2}	-0.5	6	V
V _I	输入电压	IN、OUT 或 EN	-0.5	V _{CC} + 0.5 ⁽²⁾	V
I _O	输出电流			±15	mA
T _J	最大结温			170	°C
T _{stg}	贮存温度		-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 最大电压不得超过 6V。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

			最小值	标称值	最大值	单位
V _{CC}	电源电压 ⁽¹⁾ , V _{CC1} , V _{CC2}		3		5.5	V
I _{OH}	高电平输出电流				4	mA
I _{OL}	低电平输出电流		-4			mA
t _{ui}	输入脉冲持续时间	ISO72x	10			ns
		ISO72xM	6.67			
1/t _{ui}	信令速率	ISO72x	0		100	Mbps
		ISO72xM	0		150	
V _{IH}	高电平输入电压 (IN, EN)	ISO72x	2		5.5	V
		IOS72xM	0.7 × V _{CC}		V _{CC}	
V _{IL}	低电平输入电压 (IN, EN)	ISO72x	0		0.8	V
		IOS72xM	0		0.3 × V _{CC}	
T _A	环境温度		-40	25	125	°C
T _J	有关结温的更多信息, 请参阅热性能信息				150	°C
H	符合 IEC 61000-4-8 和 IEC 61000-4-9 认证要求的外部磁场强度				1000	A/m

- (1) 对于 5V 工作电压, V_{CC1} 或 V_{CC2} 的额定电压范围为 4.5V 至 5.5V。对于 3V 工作电压, V_{CC1} 或 V_{CC2} 的额定范围为 3V 至 3.6V。

6.4 热性能信息

热指标 ⁽¹⁾			ISO72x	单位
			D (SOIC)	
			8 引脚	
R _{θJA}	结至环境热阻	高 K 电路板	114.7	°C/W
		低 K 电路板	263	
R _{θJC(top)}	结至外壳 (顶部) 热阻		63	°C/W
R _{θJB}	结至电路板热阻		54.8	°C/W
Ψ _{JT}	结至顶部特征参数		18.9	°C/W
Ψ _{JB}	结至电路板特征参数		54.3	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻		不适用	°C/W

(1) 有关新旧热性能指标的更多信息, 请参阅 [半导体和 IC 封装热性能指标](#) 应用手册。

6.5 功率等级

V_{CC1} = V_{CC2} = 5.5V, T_J = 150°C, C_L = 15pF, 输入 100Mbps 50% 占空比方波 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
采用 D 封装的 ISO721 和 ISO722					
P _D	功率耗散			159	mW
采用 D 封装的 ISO721M 和 ISO722M					
P _D	功率耗散			195	mW

6.6 安全限值

安全限制旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。I/O 发生故障时会导致低电阻接地或连接到电源, 如果没有限流电路, 则会因为功耗过大而导致芯片过热并损坏隔离栅, 甚至可能导致辅助系统出现故障。

参数	测试条件	最小值	典型值	最大值	单位
I _S	R _{θJA} = 263°C/W, V _I = 5.5 V, T _J = 170°C, T _A = 25°C, 请参阅图 9-6			100	mA
	R _{θJA} = 263°C/W, V _I = 3.6 V, T _J = 170°C, T _A = 25°C, 请参阅图 9-6			153	
T _S	安全温度			150	°C

6.7 绝缘规格

参数		测试条件		值	单位
通用					
CLR	外部间隙 ⁽¹⁾	端子间的最短空间距离	D 封装	4	mm
CPG	外部爬电距离 ⁽¹⁾	端子间的最短封装表面距离	D 封装	4	mm
DTI	绝缘穿透距离	最小内部间隙		0.008	mm
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11) ; IEC 60112		≥400	V
	材料组			II	
	过压类别	额定市电电压 ≤ 150V _{RMS}		I-IV	
		额定市电电压 ≤ 300V _{RMS}		I-III	
DIN EN IEC 60747-17 (VDE 0884-17) ⁽²⁾					
V _{IORM}	最大重复峰值隔离电压	交流电压 (双极)		560	V _{PK}
V _{IOTM}	最大瞬态隔离电压	V _{TEST} = V _{IOTM} , t = 60s (鉴定测试) ; V _{TEST} = 1.2 × V _{IOTM} , t = 1s (100% 生产测试)		4000	V _{PK}
q _{pd}	视在电荷 ⁽³⁾	方法 a : I/O 安全测试子组 2/3 V _{ini} = V _{IOTM} 后, t _{ini} = 60s ; V _{pd(m)} = 1.2 × V _{IORM} , t _m = 10s ,		≤5	pC
		方法 a : 环境测试子组 1 V _{ini} = V _{IOTM} 后, t _{ini} = 60s ; V _{pd(m)} = 1.3 × V _{IORM} , t _m = 10s ,		≤5	
		方法 b : 常规测试 (100% 生产测试) V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1s ; V _{pd(m)} = 1.5 × V _{IORM} , t _m = 1s (方法 b1) 或 V _{pd(m)} = V _{ini} , t _m = t _{ini} (方法 b2)		≤5	
C _{IO}	势垒电容, 输入至输出 ⁽⁴⁾	V _I = 0.4 sin (2 π ft), f = 1MHz		1	pF
R _{IO}	隔离电阻, 输入至输出 ⁽⁴⁾	V _{IO} = 500V, T _A = 25°C		>10 ¹²	Ω
		V _{IO} = 500V, 100°C ≤ T _A ≤ 125°C		>10 ¹¹	
		V _{IO} = 500V, T _S = 150°C		>10 ⁹	
	污染等级			2	
	气候类别			40/125/21	
UL 1577					
V _{ISO}	可承受的隔离电压	V _{TEST} = V _{ISO} = 2500V _{RMS} , t = 60s (鉴定测试) V _{TEST} = 1.2 × V _{ISO} = 3000V _{RMS} , t = 1s (100% 生产测试)		2500	V _{RMS}

- (1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙, 从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下, 印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上插入坡口和/或肋等技术用于帮助提高这些规格。
- (2) 此耦合器仅适用于最大工作额定值范围内的基本电气绝缘。应借助合适的保护电路来确保符合安全等级。
- (3) 视在电荷是局部放电 (pd) 引起的电气放电。
- (4) 将隔离栅每一侧的所有引脚都连在一起, 构成一个双端子器件

6.8 安全相关认证

VDE	CSA	UL
根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行了认证	根据 IEC 62368-1 进行了认证	根据 UL 1577 组件认证计划进行了认证
基本证书: 40047657	主合同编号: 220991	文件编号: E181974

6.9 电气特性，5V、3.3V

在 $5V \pm 10\%$ 时 V_{CC1} ，在 $3.3V \pm 10\%$ 时 V_{CC2} （在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I _{CC1}	V _{CC1} 电源电流	静态、V _I = V _{CC} 或 0V、空载		0.5	1	mA
		25Mbps、V _I = V _{CC} 或 0V、空载		2	4	
I _{CC2}	V _{CC2} 电源电流	ISO722 和 ISO722M、睡眠模式、V _I = V _{CC} 或 0V、空载、 $\overline{EN}$ 为 V _{CC}			150	μ A
		静态、V _I = V _{CC} 或 0V、空载、 $\overline{EN}$ 为 0V 或 ISO721 和 ISO721M		4	6.5	mA
		25Mbps、V _I = V _{CC} 或 0V、空载		5	7.5	
V _{OH}	高电平输出电压	I _{OH} = - 4mA，请参阅图 7-1	V _{CC} - 0.4	3		V
		I _{OH} = - 20 μ A，请参阅图 7-1	V _{CC} - 0.1	3.3		
V _{OL}	低电平输出电压	I _{OL} = 4mA，请参阅图 7-1		0.2	0.4	V
		I _{OL} = 20 μ A，请参阅图 7-1		0	0.1	
V _{I(HYS)}	输入电压迟滞			150		mV
I _{IH}	高电平输入电流	$\overline{EN}$ ，IN 为 2V			10	μ A
I _{IL}	低电平输入电流	$\overline{EN}$ ，IN 为 0.8V	-10			μ A
I _{OZ}	高阻抗输出电流，ISO722，ISO722M	$\overline{EN}$ 、IN 为 V _{CC}			1	μ A
C _i	接地输入电容	IN 为 V _{CC} ，V _I = 0.4 sin (2 π ft)，f = 2MHz		1		pF
CMTI	共模瞬态抗扰度	V _I = V _{CC} 或 0V，请参阅图 7-5	25	40		kV/ μ s

6.10 电气特性，5V

在 $5V \pm 10\%$ 时 V_{CC1} 和 V_{CC2} （在建议运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I _{CC1}	V _{CC1} 电源电流	静态、V _I = V _{CC} 或 0V、空载		0.5	1	mA
		25Mbps、V _I = V _{CC} 或 0V、空载		2	4	
I _{CC2}	V _{CC2} 电源电流	ISO722 和 ISO722M 睡眠模式、V _I = V _{CC} 或 0V、空载、 $\overline{EN}$ 为 V _{CC}			200	μ A
		静态、V _I = V _{CC} 或 0V、空载、 $\overline{EN}$ 为 0V 或 ISO721 和 ISO721M		8	12	mA
		25Mbps、V _I = V _{CC} 或 0V、空载		10	14	
V _{OH}	高电平输出电压	I _{OH} = - 4mA，请参阅图 7-1	V _{CC} - 0.8	4.6		V
		I _{OH} = - 20 μ A，请参阅图 7-1	V _{CC} - 0.1	5		
V _{OL}	低电平输出电压	I _{OL} = 4mA，请参阅图 7-1		0.2	0.4	V
		I _{OL} = 20 μ A，请参阅图 7-1		0	0.1	
V _{I(HYS)}	输入电压迟滞			150		mV
I _{IH}	高电平输入电流	$\overline{EN}$ ，IN 为 2V			10	μ A
I _{IL}	低电平输入电流	$\overline{EN}$ ，IN 为 0.8V	-10			
I _{OZ}	高阻抗输出电流，ISO722，ISO722M	$\overline{EN}$ 、IN 为 V _{CC}			1	μ A
C _I	接地输入电容	IN 为 V _{CC} ，V _I = 0.4 sin (2 π ft)，f = 2MHz		1		pF
CMTI	共模瞬态抗扰度	V _I = V _{CC} 或 0V，请参阅图 7-5	25	50		kV/ μ s

6.11 开关特性，3.3V、5V

在 $3.3V \pm 10\%$ 时 V_{CC1} ，在 $5V \pm 10\%$ 时 V_{CC2} （在建议运行条件下测得，除非另有说明）

参数			测试条件	最小值	典型值	最大值	单位
t _{PLH}	传播延迟，低至高电平输出	ISO72x	EN 为 0V， 请参阅图 7-1	12	17	30	ns
t _{PHL}	传播延迟，高至低电平输出			12	17	30	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	2	ns
t _{PLH}	传播延迟，低至高电平输出	ISO72xM		10	12	21	ns
t _{PHL}	传播延迟，高至低电平输出			10	12	21	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	1	ns
t _{sk(pp)} ⁽¹⁾	器件间延迟			0	5	ns	
t _r	输出信号上升时间		EN 为 0V， 请参阅图 7-1	2.3		ns	
t _f	输出信号下降时间			2.3		ns	
t _{pHZ}	睡眠模式传播延迟， 高电平至高阻抗输出	ISO722 ISO722M	请参阅 图 7-2	5.4	9	15	ns
t _{pZH}	睡眠模式传播延迟， 高阻抗至高电平输出			4.5	5	15	μ s
t _{pLZ}	睡眠模式传播延迟， 低电平至高阻抗输出		请参阅 图 7-3	5.4	9	15	ns
t _{pZL}	传播延迟， 高阻抗至低电平输出			4.5	5	15	μ s
t _{fs}	输入功率损耗的失效防护输出延迟时间		请参阅 图 7-4	3		μ s	
t _{jit(PP)}	峰值间眼图抖动	ISO72x	100Mbps NRZ 数据输入，请参阅图 7-6	2		ns	
			100Mbps 不受限制位运行长度数据输入，请参阅图 7-6	3			
		ISO72xM	150Mbps NRZ 数据输入，请参阅图 7-6	1			
			150Mbps 不受限制位运行长度数据输入，请参阅图 7-6	2			

(1) $t_{sk(PP)}$ 是在两个器件以相同的电源电压、相同的温度运行并且具有相同的封装和测试电路时两个器件的任何指定端子之间传播延迟时间的差大小。

6.12 电气特性，3.3V、5V

在 $3.3V \pm 10\%$ 时 V_{CC1} ，在 $5V \pm 10\%$ 时 V_{CC2} （在建议运行条件下测得，除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
I_{CC1}	V_{CC1} 电源电流	静态、 $V_I = V_{CC}$ 或 0V、空载	0.3	0.6	mA
	25Mbps、 $V_I = V_{CC}$ 或 0V、空载		1	2	
I_{CC2}	V_{CC2} 电源电流	ISO722 和 ISO722M、睡眠模式、 $V_I = V_{CC}$ 或 0V、空载、 $\overline{EN}$ 为 V_{CC}		200	μA
	静态、 $V_I = V_{CC}$ 或 0V、空载、 $\overline{EN}$ 为 0V 或 ISO721 和 ISO721M		8	12	mA
	25Mbps、 $V_I = V_{CC}$ 或 0V、空载		10	14	
V_{OH}	高电平输出电压	$I_{OH} = -4mA$ ，请参阅图 7-1	$V_{CC} - 0.8$	4.6	V
		$I_{OH} = -20 \mu A$ ，请参阅图 7-1	$V_{CC} - 0.1$	5	
V_{OL}	低电平输出电压	$I_{OL} = 4mA$ ，请参阅图 7-1	0.2	0.4	V
		$I_{OL} = 20 \mu A$ ，请参阅图 7-1	0	0.1	
$V_{I(HYS)}$	输入电压迟滞		150		mV
I_{IH}	高电平输入电流	$\overline{EN}$ ，IN 为 2V		10	μA
I_{IL}	低电平输入电流	$\overline{EN}$ ，IN 为 0.8V	-10		μA
I_{OZ}	高阻抗输出电流，ISO722，ISO722M	$\overline{EN}$ 、IN 为 V_{CC}		1	μA
C_I	接地输入电容	IN 为 V_{CC} ， $V_I = 0.4 \sin(2\pi ft)$ ， $f = 2MHz$	1		pF
CMTI	共模瞬态抗扰度	$V_I = V_{CC}$ 或 0V，请参阅图 7-5	25	40	kV/ μs

6.13 电气特性，3.3V

在 $3.3V \pm 10\%$ 时 V_{CC1} 和 V_{CC2} (在建议运行条件下测得，除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
I_{CC1}	V_{CC1} 电源电流	静态、 $V_I = V_{CC}$ 或 0V、空载	0.3	0.6	mA
	25Mbps、 $V_I = V_{CC}$ 或 0V、空载		1	2	
I_{CC2}	V_{CC2} 电源电流	ISO722 和 ISO722M 睡眠模式、 $V_I = V_{CC}$ 或 0V、空载、 $\overline{EN}$ 为 V_{CC}		150	μA
	静态、 $V_I = V_{CC}$ 或 0V、空载、 $\overline{EN}$ 为 0V 或 ISO721 和 ISO721M		4	6.5	mA
	25Mbps、 $V_I = V_{CC}$ 或 0V、空载		5	7.5	
V_{OH}	高电平输出电压	$I_{OH} = -4mA$ ，请参阅图 7-1	$V_{CC} - 0.4$	3	V
		$I_{OH} = -20 \mu A$ ，请参阅图 7-1	$V_{CC} - 0.1$	3.3	
V_{OL}	低电平输出电压	$I_{OL} = 4mA$ ，请参阅图 7-1	0.2	0.4	V
		$I_{OL} = 20 \mu A$ ，请参阅图 7-1	0	0.1	
$V_{I(HYS)}$	输入电压迟滞		150		mV
I_{IH}	高电平输入电流	$\overline{EN}$ ，IN 为 2V		10	μA
I_{IL}	低电平输入电流	$\overline{EN}$ ，IN 为 0.8V	-10		μA
I_{OZ}	高阻抗输出电流，ISO722，ISO722M	$\overline{EN}$ 、IN 为 V_{CC}		1	μA
C_I	接地输入电容	IN 为 V_{CC} ， $V_I = 0.4 \sin(2\pi ft)$ ， $f = 2MHz$	1		pF
CMTI	共模瞬态抗扰度	$V_I = V_{CC}$ 或 0V，请参阅图 7-5	25	40	kV/ μs

6.14 开关特性, 3.3V

在 $3.3V \pm 10\%$ 时 V_{CC1} 和 V_{CC2} (在建议运行条件下测得, 除非另有说明)

参数			测试条件	最小值	典型值	最大值	单位
t _{PLH}	传播延迟, 低至高电平输出	ISO72x	EN 为 0V , 请参阅图 7-1	12	20	34	ns
t _{PHL}	传播延迟, 高至低电平输出			12	20	34	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	3	ns
t _{PLH}	传播延迟, 低至高电平输出	ISO72xM		10	12	25	ns
t _{PHL}	传播延迟, 高至低电平输出			10	12	25	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	1	ns
t _{sk(pp)} ⁽¹⁾	器件间延迟				0	5	ns
t _r	输出信号上升时间		EN 为 0V , 请参阅图 7-1		2.3		ns
t _f	输出信号下降时间				2.3		
t _{pHZ}	睡眠模式传播延迟, 高电平至高阻抗输出	ISO722 ISO722M	请参阅图 7-2	7	13	25	ns
t _{pZH}	睡眠模式传播延迟, 高阻抗至高电平输出			5	6	15	μs
t _{pLZ}	睡眠模式传播延迟, 低电平至高阻抗输出		请参阅图 7-3	7	13	25	ns
t _{pZL}	传播延迟, 高阻抗至低电平输出			5	6	15	μs
t _{fs}	输入功率损耗的失效防护输出延迟时间		请参阅图 7-4		3		μs
t _{jit(pp)}	峰值间眼图抖动	ISO72x	100Mbps NRZ 数据输入, 请参阅图 7-6		2		ns
			100Mbps 不受限制位运行长度数据输入, 请参阅图 7-6		3		
		ISO72xM	150Mbps NRZ 数据输入, 请参阅图 7-6		1		
			150Mbps 不受限制位运行长度数据输入, 请参阅图 7-6		2		

(1) $t_{sk(pp)}$ 是在两个器件以相同的电源电压、相同的温度运行并且具有相同的封装和测试电路时两个器件的任何指定端子之间传播延迟时间的差大小。

6.15 开关特性，5V、3.3V

在 $5V \pm 10\%$ 时 V_{CC1} ，在 $3.3V \pm 10\%$ 时 V_{CC2} (在建议运行条件下测得，除非另有说明)

参数			测试条件	最小值	典型值	最大值	单位
t _{PLH}	传播延迟，低至高电平输出	ISO72x	EN 为 0V， 请参阅图 7-1	10	19	30	ns
t _{PHL}	传播延迟，高至低电平输出			10	19	30	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	3	ns
t _{PLH}	传播延迟，低至高电平输出	ISO72xM		10	12	20	ns
t _{PHL}	传播延迟，高至低电平输出			10	12	20	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	1	ns
t _{sk(pp)} ⁽¹⁾	器件间延迟				0	5	ns
t _r	输出信号上升时间		EN 为 0V， 请参阅图 7-1		2.3		ns
t _f	输出信号下降时间				2.3		ns
t _{pHZ}	睡眠模式传播延迟， 高电平至高阻抗输出	ISO722 ISO722M	请参阅 图 7-2	7	11	25	ns
t _{pZH}	睡眠模式传播延迟， 高阻抗至高电平输出			4.5	6	15	μ s
t _{pLZ}	睡眠模式传播延迟， 低电平至高阻抗输出		请参阅 图 7-3	7	13	25	ns
t _{pZL}	传播延迟， 高阻抗至低电平输出			4.5	6	15	μ s
t _{fs}	输入功率损耗的失效防护输出延迟时间		请参阅 图 7-4		3		μ s
t _{jit(pp)}	峰值间眼图抖动	ISO72x	100Mbps NRZ 数据输入，请参阅图 7-6		2		ns
			100Mbps 不受限制位运行长度数据输入，请参阅图 7-6		3		
		ISO72xM	150Mbps NRZ 数据输入，请参阅图 7-6		1		
			150Mbps 不受限制位运行长度数据输入，请参阅 图 7-6		2		

(1) $t_{sk(PP)}$ 是在两个器件以相同的电源电压、相同的温度运行并且具有相同的封装和测试电路时两个器件的任何指定端子之间传播延迟时间的差大小。

6.16 开关特性, 5V

在 $5V \pm 10\%$ 时 V_{CC1} 和 V_{CC2} (在建议运行条件下测得, 除非另有说明)

参数			测试条件	最小值	典型值	最大值	单位
t _{PLH}	传播延迟, 低至高电平输出	ISO72x	EN 为 0V , 请参阅图 7-1	10	17	24	ns
t _{PHL}	传播延迟, 高至低电平输出			10	17	24	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	2	ns
t _{PLH}	传播延迟, 低至高电平输出	ISO72xM		8	10	16	ns
t _{PHL}	传播延迟, 高至低电平输出			8	10	16	ns
t _{sk(p)}	脉冲偏移 t _{PHL} - t _{PLH}				0.5	1	ns
t _{sk(pp)} ⁽¹⁾	器件间延迟			0	3	ns	
t _r	输出信号上升时间		EN 为 0V , 请参阅图 7-1	2.3			ns
t _f	输出信号下降时间			2.3			
t _{pHZ}	睡眠模式传播延迟, 高电平至高阻抗输出	ISO722 ISO722M	请参阅 图 7-2	6	8	15	ns
t _{pZH}	睡眠模式传播延迟, 高阻抗至高电平输出			3.5	4	15	μ s
t _{pLZ}	睡眠模式传播延迟, 低电平至高阻抗输出		请参阅 图 7-3	5.5	8	15	ns
t _{pZL}	传播延迟, 高阻抗至低电平输出			4	5	15	μ s
t _{fs}	输入功率损耗的失效防护输出延迟时间		请参阅 图 7-4	3			μ s
t _{jit(PP)}	峰值间眼图抖动	ISO72x	100Mbps NRZ 数据输入, 请参阅图 7-6	2			ns
			100Mbps 不受限制位运行长度数据输入, 请参阅图 7-6	3			
		ISO72xM	150Mbps NRZ 数据输入, 请参阅图 7-6	1			
			150Mbps 不受限制位运行长度数据输入, 请参阅 图 7-6	2			

(1) $t_{sk(PP)}$ 是在两个器件以相同的电源电压、相同的温度运行并且具有相同的封装和测试电路时两个器件的任何指定端子之间传播延迟时间的差大小。

6.17 典型特性

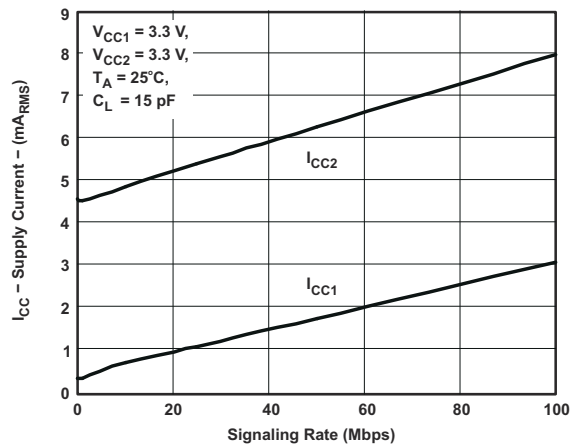


图 6-1. RMS 电源电流与信令速率间的关系

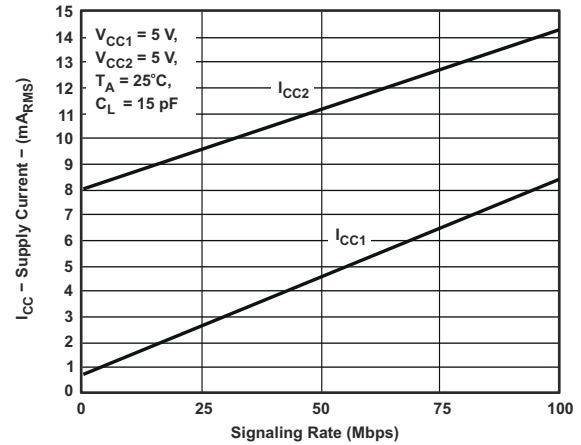


图 6-2. RMS 电源电流与信令速率间的关系

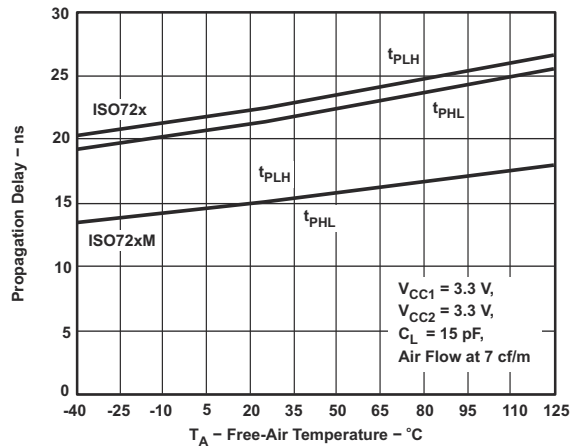


图 6-3. 传播延迟与自然通风条件下的温度间的关系

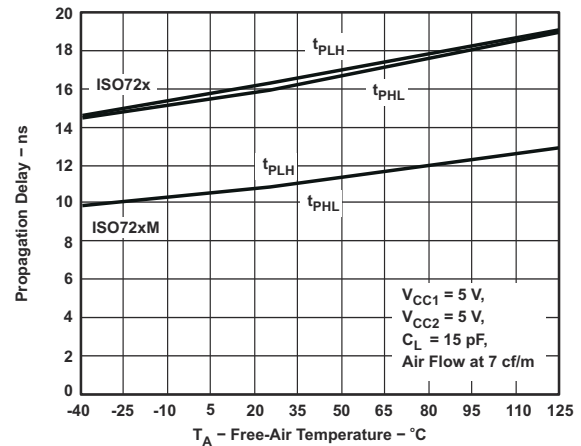


图 6-4. 传播延迟与自然通风条件下的温度间的关系

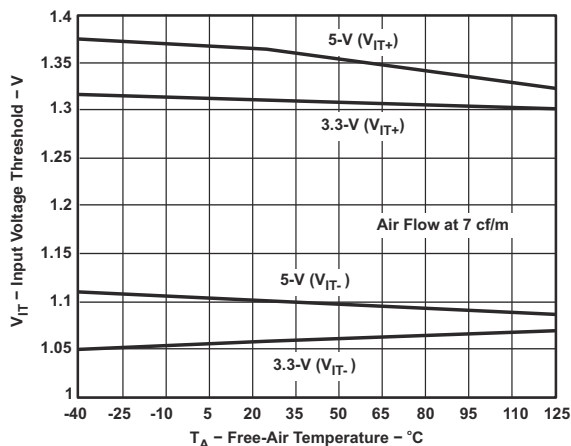


图 6-5. ISO72x 输入阈值电压与自然通风条件下温度间的关系

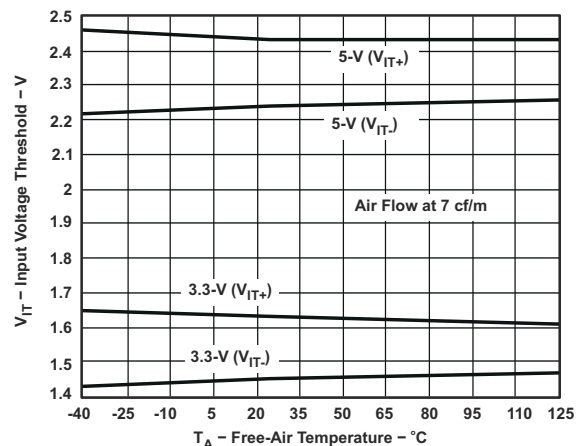


图 6-6. ISO72xM 输入阈值电压与自然通风条件下温度间的关系

6.17 典型特性 (续)

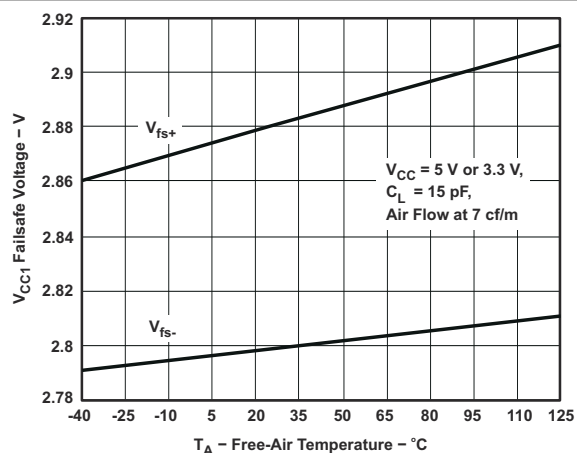
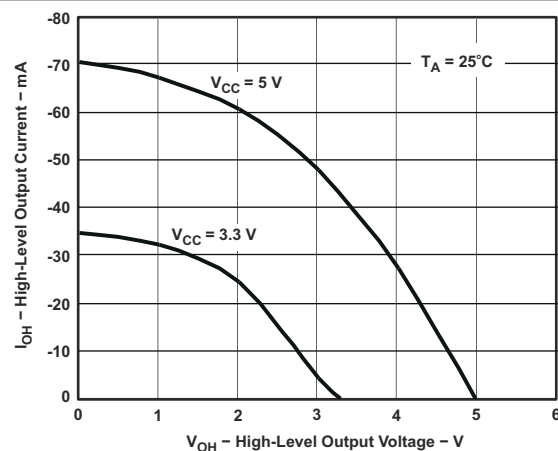
图 6-7. V_{CC1} 故障安全阈值电压与自然通风条件下温度间的关系

图 6-8. 高电平输出电流与高电平输出电压间的关系

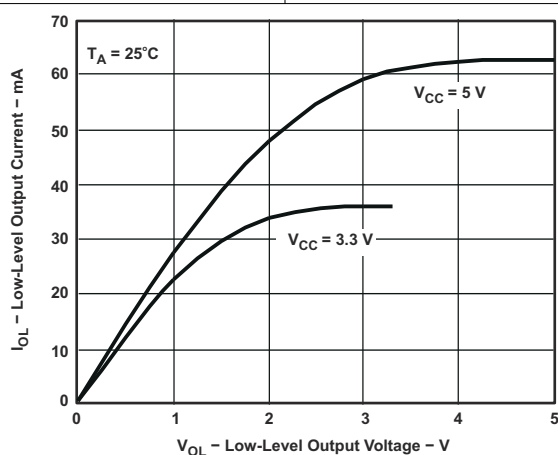


图 6-9. 低电平输出电流与低电平输出电压间的关系

7 参数测量信息

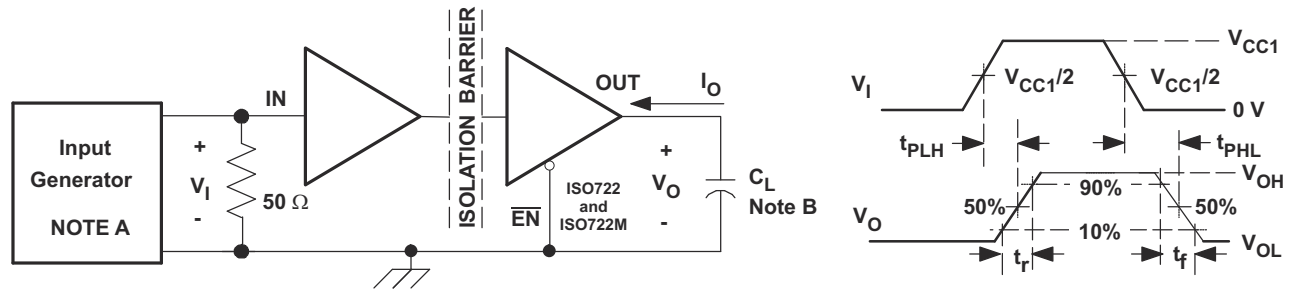


图 7-1. 开关特性测试电路和电压波形

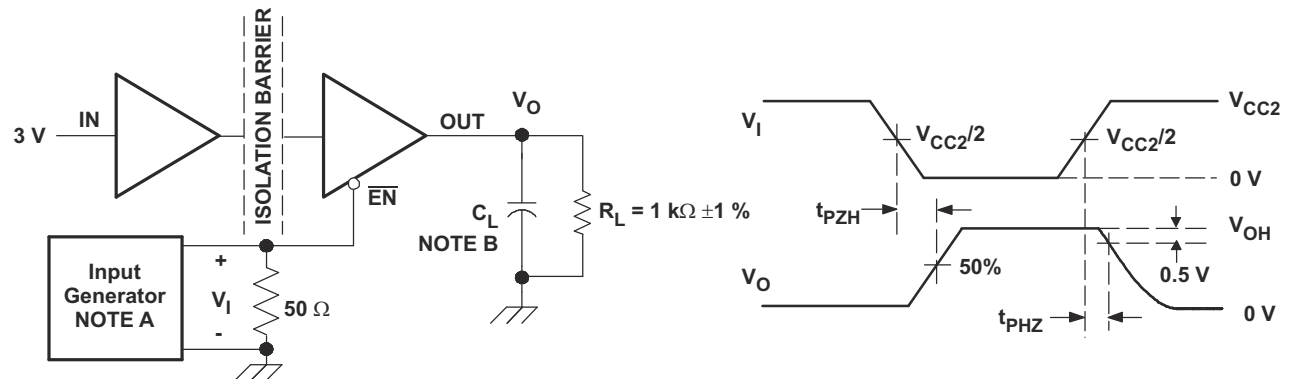


图 7-2. ISO722 睡眠模式高电平输出测试电路和电压波形

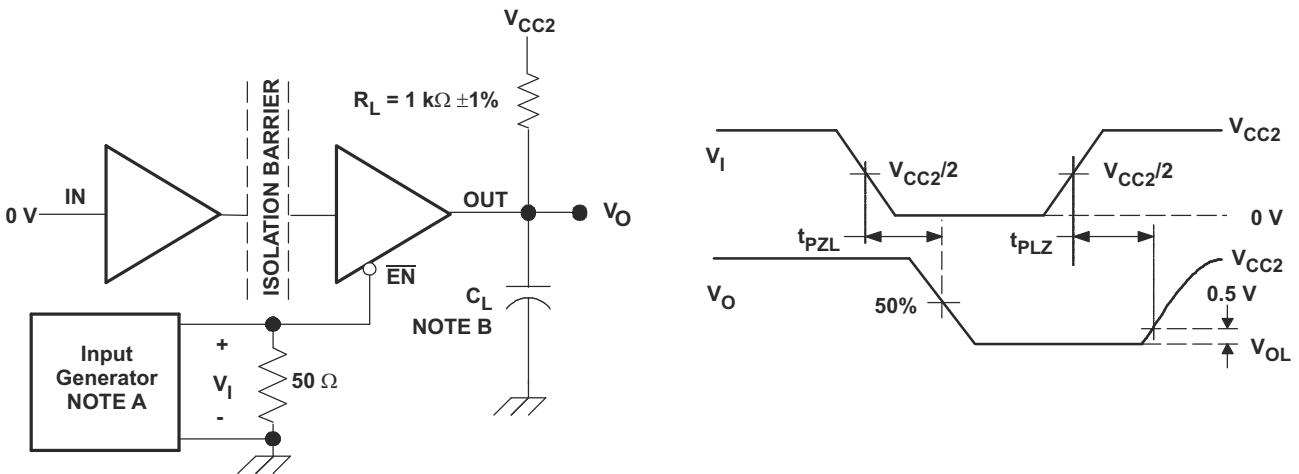


图 7-3. ISO722 睡眠模式低电平输出测试电路和电压波形

备注

A：输入脉冲由具有以下特性的发生器提供：

PRR ≤ 50kHz，50% 占空比， $t_r \leq 3\text{ns}$ ， $t_f \leq 3\text{ns}$ ， $Z_O = 50\Omega$ 。

B： $C_L = 15\text{pF} \pm 20\%$ 并包含仪表和设备电容。

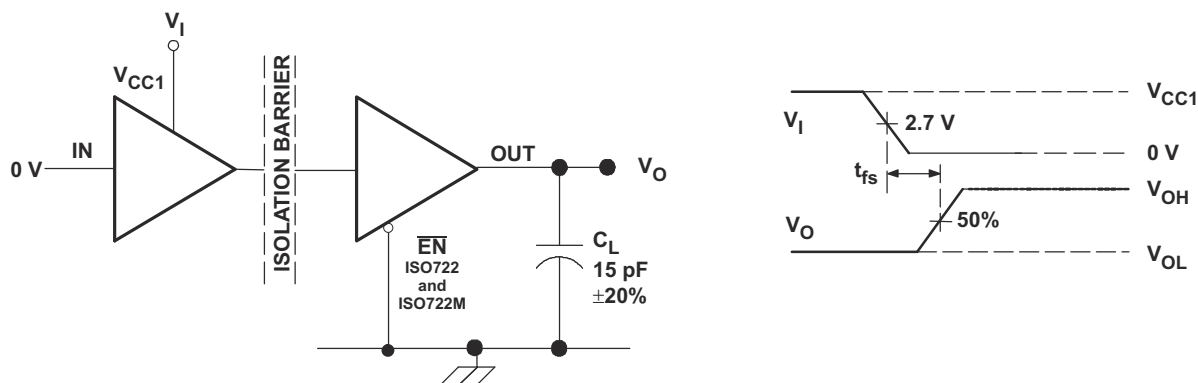


图 7-4. 失效防护延迟时间测试电路和电压波形

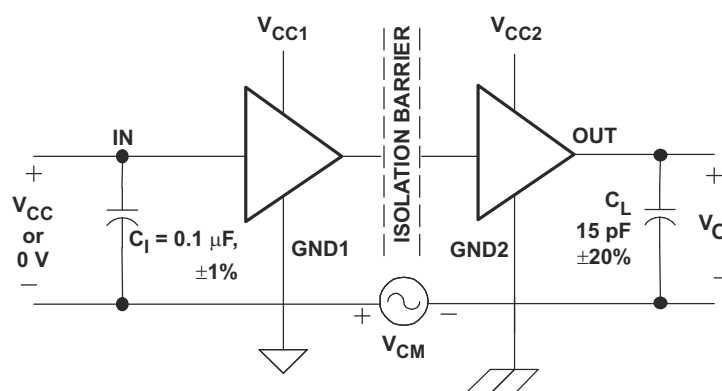
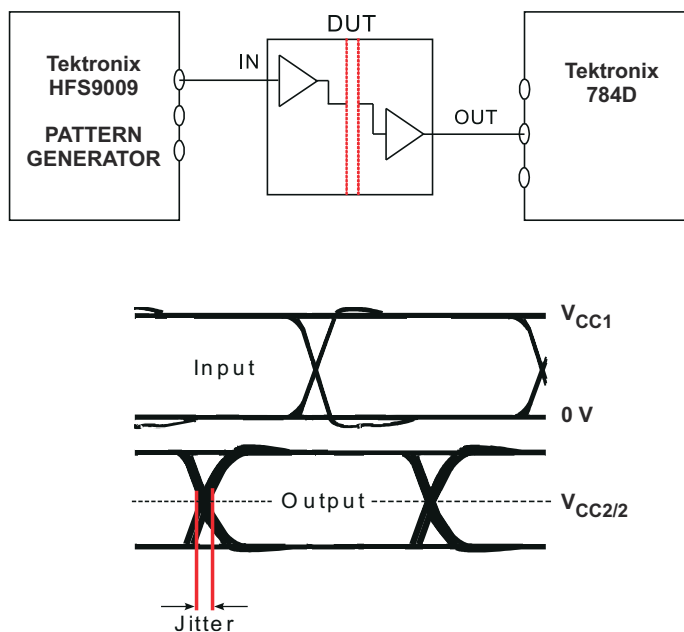


图 7-5. 共模瞬态 - 抗扰度测试电路和电压波形



注意：位图形运行长度为 $2^{16} - 1$ 。转换时间为 800ps。NRZ 数据输入不超过五个连续的 1 或 0。

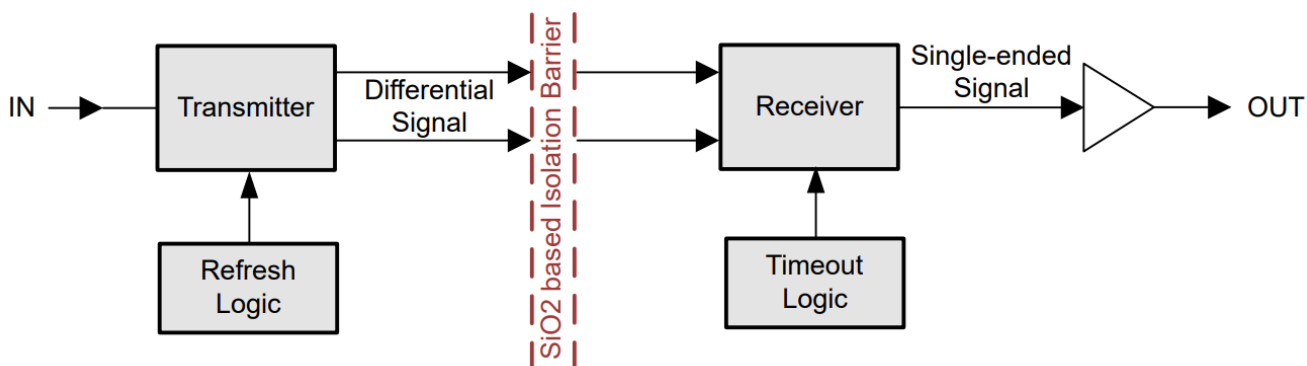
图 7-6. 峰值间眼图抖动测试电路和电压波形

8 详细说明

8.1 概述

ISO72x 系列器件通过基于二氧化硅的隔离栅传输数字数据。器件的数字输入信号 (IN) 由发送器采样，并且发送器在每个数据沿都会跨隔离栅发送相应的差分信号。当输入信号为静态时，刷新逻辑会定期从发送器发送必要的差分信号。在隔离栅的另一侧，接收器将差分信号转换为单端信号，该信号通过缓冲器在 OUT 引脚上输出。如果接收器没有接收到数据或刷新信号，超时逻辑会检测输入端的信号或功率损失并将输出驱动至默认电平。

8.2 功能方框图



8.3 器件功能模式

表 8-1 和表 8-2 列出了 ISO72x 系列器件的功能模式。

表 8-1. ISO721 功能表

V_{CC1}	V_{CC2}	输入 (IN)	输出 (OUT)
PU	PU	H	H
		L	L
		开路	H
PD	PU	X	H
X	PD	X	不确定

表 8-2. ISO722 功能表

V_{CC1}	V_{CC2}	输入 (IN)	输出使能 (EN)	输出 (OUT)
PU	PU	H	L 或开路	H
		L	L 或开路	L
		X	H	Z
		开路	L 或开路	H
PD	PU	X	L 或开路	H
PD	PU	X	H	Z
X	PD	X	X	不确定

8.3.1 器件 I/O 原理图

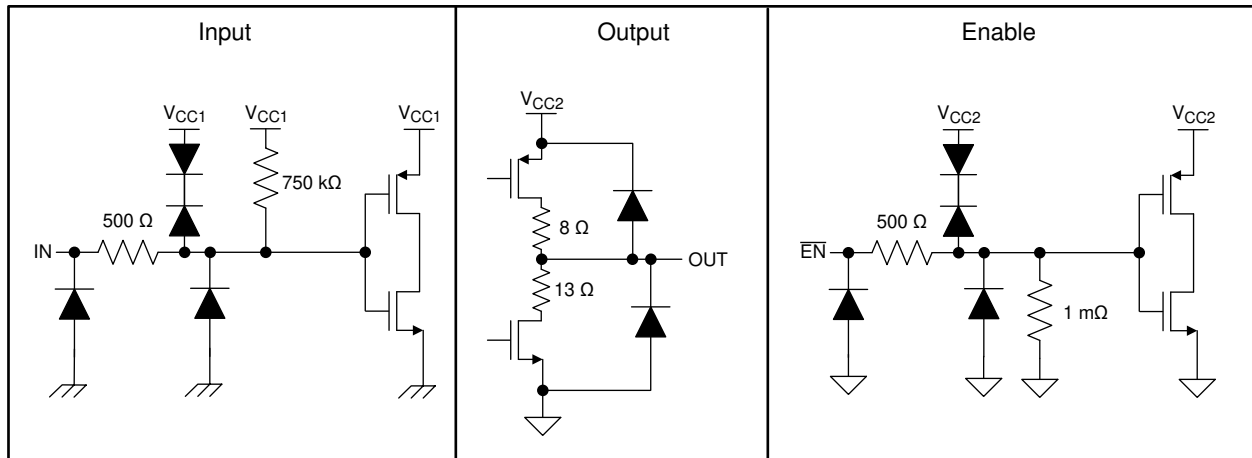


图 8-1. 等效输入和输出原理图

9 应用和实施

备注

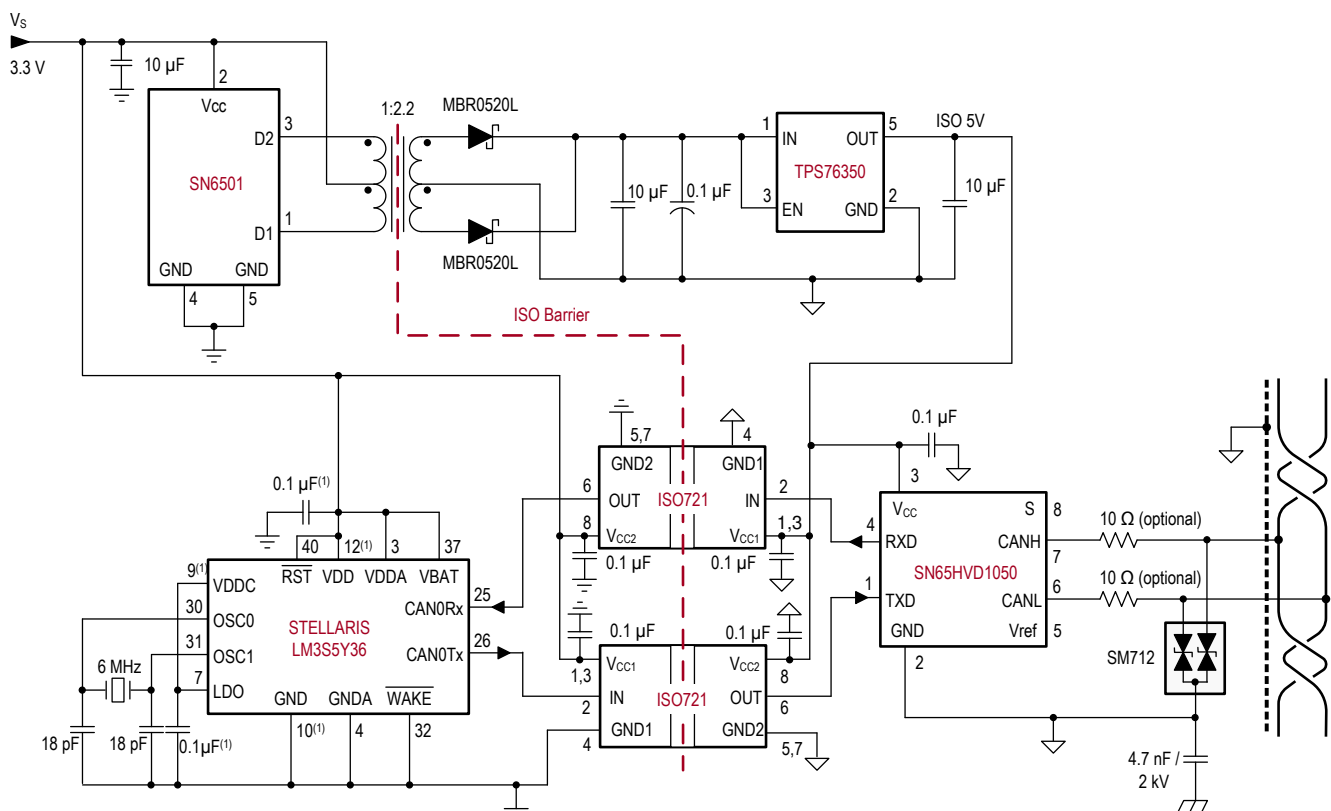
以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

ISO72x 器件采用单端 TTL 或 CMOS 逻辑开关技术。该器件 V_{CC1} 和 V_{CC2} 这两个电源的电压范围均为 3V 至 5.5V。使用数字隔离器进行设计时，由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都放在数据控制器（ μC 或 UART）和数据转换器或数据线收发器之间。

9.2 典型应用

ISO721 器件可与德州仪器 (TI) 的微控制器、CAN 收发器、变压器驱动器、低压降稳压器配合使用，以便创建隔离式 CAN 接口，如图 9-1 所示。



Copyright © 2016, Texas Instruments Incorporated

A. 为清楚起见，省略了多个引脚和电容器。

图 9-1. 隔离式 CAN 接口

9.2.1 设计要求

不同于需要外部元件来提高性能、提供偏置或限制电流的光耦合器，ISO72x 器件仅需两个外部旁路电容器即可工作。

9.2.2 详细设计过程

图 9-2 显示了 ISO721 器件的典型电路组装情况。

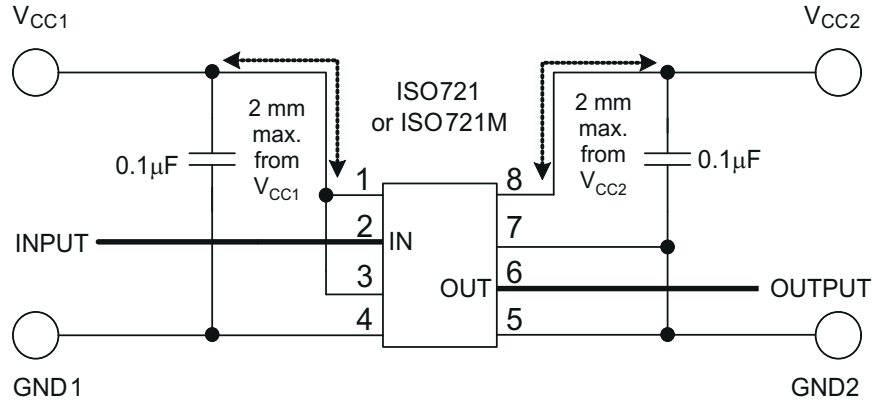


图 9-2. 典型 ISO721 电路组装

ISO72x 隔离器与图 9-3 所示的大多数其他供应商产品具有相同的功能引脚排列，通常可实现引脚对引脚的直接替换。这些产品之间的显著差异体现在传播延迟、信令速率、功耗和瞬态保护等级等方面。表 9-1 是将其他隔离器替换为 ISO72x 系列单通道隔离器的指南。

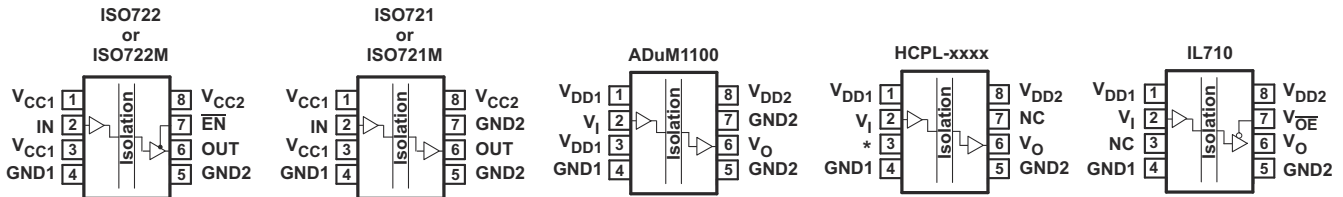


图 9-3. 引脚交叉参考

表 9-1. 交叉参考

隔离器	引脚 1	引脚 2	引脚 3	引脚 4	引脚 5	引脚 6	引脚 7		引脚 8
							ISO721 OR ISO721M	ISO722 OR ISO722M	
ISO721 ⁽¹⁾ (2)	V _{CC1}	IN	V _{CC1}	GND1	GND2	OUT	GND2	EN	V _{CC2}
ADuM1100 ⁽¹⁾ (2)	V _{DD1}	V _I	V _{DD1}	GND1	GND2	V _O	GND2		V _{DD2}
HCPL-xxxx	V _{DD1}	V _I	* 保持断开 (3)	GND1	GND2	V _O	NC ⁽⁵⁾		V _{DD2}
IL710	V _{DD1}	V _I	NC ⁽⁴⁾	GND1	GND2	V _O	V _{OE}		V _{DD2}

- (1) 引脚 1 必须用作 V_{CC1}。只要引脚 1 连接到 V_{CC1}，引脚 3 也可以用作 V_{CC1} 或保持开路。
- (2) 引脚 5 必须用作 GND2。只要引脚 5 连接到 GND2，引脚 7 也可以用作 GND2 或保持开路。
- (3) HCPL 器件的引脚 3 必须保持开路。由于引脚 3 上的额外 V_{CC1} 也可以保持开路，因此，在替换 ISO72x 器件时，这不构成问题。
- (4) 如此一来，这会将 ISO72x V_{CC1} 短接至地，因此 IL710 的引脚 3 不得连接至电路板上的接地端。IL710 引脚 3 只能连接到 V_{CC}，或在 ISO72x 器件中保持开路以降压。
- (5) ISO722 或 ISO722M 器件作为直接替换件使用时，HCPL 器件的引脚 7 必须保持悬空（开路）或接地状态。如果 ISO722 或 ISO722M 器件的引脚 7 处于高逻辑状态，则会禁用器件输出。

9.2.3 应用曲线

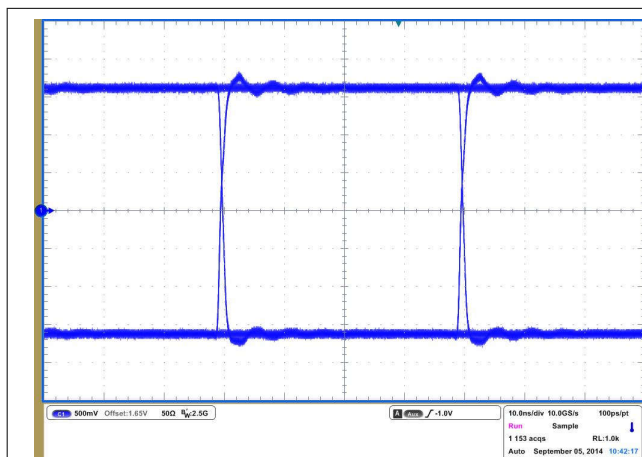


图 9-4. 25Mbps、3.3V 和 25°C 下的 ISO721M 眼图

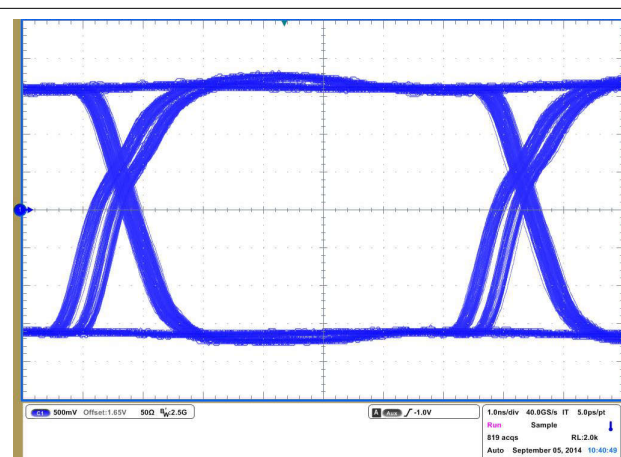


图 9-5. 150Mbps、3.3V 和 25°C 下的 ISO721M 眼图

9.2.3.1 绝缘特性曲线

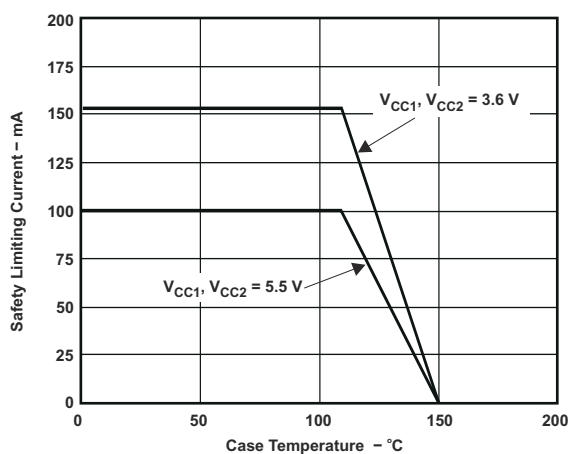


图 9-6. 根据 VDE 标准限制电流的热降额曲线

9.2.3.2 绝缘寿命

在最大工作电压下，ISO72x 和 ISO72xM 系列器件的隔离栅使用寿命超过 28 年。

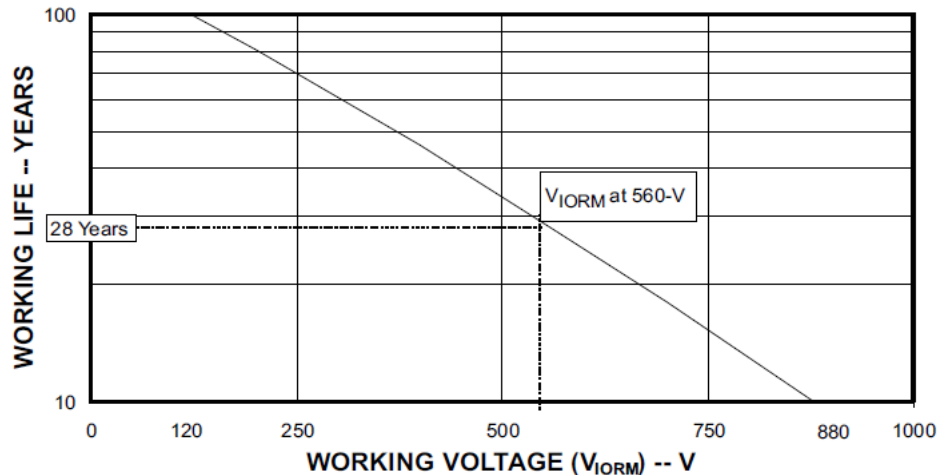


图 9-7. 绝缘寿命预测

9.3 电源相关建议

为了能在各种数据速率和电源电压条件下可靠运行，必须将 $0.1 \mu F$ 旁路电容器放置在输入和输出电源引脚上 (V_{CC1} 和 V_{CC2}) 处。该电容必须尽量靠近电源引脚放置。如果应用中只有单个初级侧电源，则可以借助德州仪器 (TI) 的 [SN6501](#) 器件等变压器驱动器为次级侧生成隔离式电源。对于此类应用，[SN6501 适用于隔离式电源的变压器驱动器数据表](#)中提供了详细的电源设计和变压器选择建议。

9.4 布局

9.4.1 布局指南

至少需要四层才能实现低 EMI PCB 设计 (请参阅图 9-8)。层堆叠必须符合以下顺序 (从上到下)：高速信号层、接地平面、电源平面和低频信号层。

- 在顶层布置高速走线可避免使用过孔 (及其引入的电感)，并在隔离器与数据链路的发送器和接收器电路之间实现可靠互连。
- 通过在高速信号层旁边放置一个实心接地层，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 在接地平面旁边放置电源平面后，会额外产生大约 $100pF/in^2$ 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。

如果需要额外的电源电压层或信号层，请在堆叠中添加另一个电源层或接地层系统，以使这些层保持对称。这样可使栈保持机械稳定并防止其翘曲。此外，每个电源系统的电源和接地层可以放置得更靠近彼此，从而显著增大高频旁路电容。

有关详细的布局建议，请参阅[数字隔离器设计指南](#)。

9.4.1.1 PCB 材料

对于运行速度低于 150 Mbps (或上升和下降时间大于 1 ns) 且迹线长度达 10 英寸的数字电路板，请使用标准 FR-4 UL94V-0 印刷电路板。该 PCB 在高频下具有较低的电介质损耗、较低的吸湿性、较高的强度和刚度以及自熄性可燃性特征，因而优于较便宜的替代产品。

9.4.2 布局示例

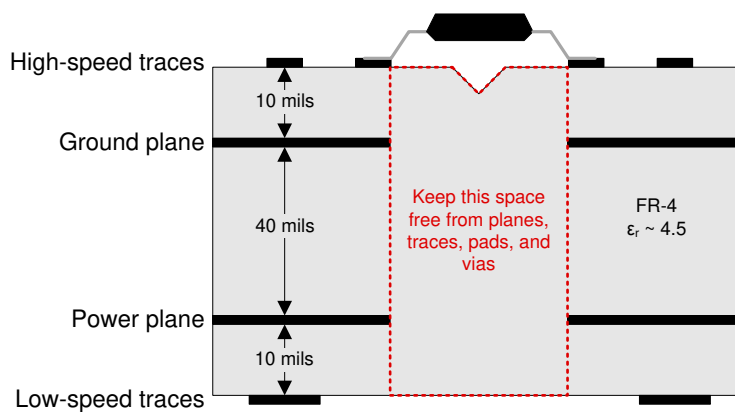


图 9-8. 建议的层堆叠

10 器件和文档支持

10.1 器件支持

10.1.1 开发支持

相关开发支持，请参阅以下文档：

- 德州仪器 (TI)，[36Vdc 至 75Vdc 输入、20V @ 4A 输出、正向有源钳位 TI 参考设计](#)
- 德州仪器 (TI)，[18Vdc 至 54Vdc 输入、24V @ 5A 输出、正向有源钳位 TI 参考设计](#)
- 德州仪器 (TI)，[36Vdc 至 75Vdc 输入、6V @ 20A 输出、正向有源钳位 TI 参考设计](#)
- 德州仪器 (TI)，[ISO72x IBIS 模型](#)

10.2 文档支持

10.2.1 相关文档

欲查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[数字隔离器设计指南](#)
- 德州仪器 (TI)，[隔离相关术语](#)
- 德州仪器 (TI)，[隔离式 RS-485 参考设计应用报告](#)
- 德州仪器 (TI)，[ISO721EVM 用户指南](#)

10.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.5 商标

Profibus™ is a trademark of Profibus.

DeviceNet™ is a trademark of Open DeviceNet Vendors Association.

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision N (February 2025) to Revision O (October 2025)	Page
• 修正了 <i>绝缘规格表</i> 中的拼写错误.....	5
• 将 <i>自我相关认证</i> 部分第二行中全部 3 处的“计划进行认证”更改为“已认证”.....	5
• 在 VDE 列中，将“计划的证书”更改为“基本证书：40047657”、CSA 列中的“主合同编号：220991”以及 <i>自我相关认证</i> 部分 UL 列中的“文件编号：E181974”.....	5

Changes from Revision M (July 2021) to Revision N (February 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 通篇将“VDE V 0884-11”更新为“DIN VDE 0884-17”.....	1
• 更新了热特性、安全限值和热降额曲线以提供更准确的系统级热计算.....	6
• 更新了电气和开关特性以匹配器件性能.....	8

Changes from Revision L (October 2015) to Revision M (October 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 通篇将引用内容从电容隔离更新为隔离栅.....	1
• 将 <i>功率耗散表</i> 更改为 <i>功率额定值</i> 。合并了 <i>封装绝缘特性表</i> 、 <i>IEC 60664-1 等级表</i> 和 <i>绝缘规格表</i> 中的 <i>绝缘特性表</i> 。将 <i>法规信息表</i> 更改为 <i>安全相关认证表</i>	6
• 将 L (I01) 参数名称更改为外部间隙 (CLR)，并将 L (I02) 更改为外部爬电 (CPG)。还将输入到输出测试电压 (V_{PR}) 参数名称更改为视在电荷 (q_{pd}).....	7
• 将整个数据表中的 V_{peak} 更改为 V_{PK}	7
• 更改了 <i>安全相关认证表</i> 中的 CSA 信息.....	7
• 将 <i>绝缘特性曲线</i> 部分移至 <i>应用曲线</i> 部分.....	24
• 将 <i>应用曲线</i> 部分的名称更改为 <i>绝缘寿命</i> ，并移至 <i>应用曲线</i> 部分.....	24

Changes from Revision K (February 2012) to Revision L (September 2015)	Page
• 将功率耗散指标移到称为 <i>功率耗散</i> 的新表中.....	6
• 在 <i>绝缘特性表</i> 中，将标题行添加到“ V_{IORM} ”行上方，并添加了文本“DIN V VDE V 0884-10 (VDE V 0884-10)：2006-12”。.....	7
• 删除了 <i>绝缘特性表</i> 中“隔离电压”中的“符合 UL”。.....	7
• 将 <i>封装绝缘特性表</i> 中的测试条件“DIN IEC 60112/VDE 0303 第 1 部分”更改为“DIN EN 60112 (VDE 0303-11)；IEC 60112”。.....	7
• 在 <i>封装绝缘特性表</i> 中，将 L (102) 的 D-8 最小值从“4.3”更改为“4”。.....	7
• 删除了 <i>封装绝缘特性表</i> 的底行。.....	7
• 将“ V_{ISO} ”行移到 <i>绝缘特性表</i> 的底部。.....	7
• 在 <i>封装绝缘特性表</i> 中，将 L (101) 的 D-8 最小值从“4.8”更改为“4”。.....	7
• 在 <i>绝缘特性表</i> 的“ V_{ISO} ”行上方添加了“UL 1577”标题行。.....	7

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ISO721D	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 125	ISO721
ISO721DR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	ISO721
ISO721DR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	ISO721
ISO721MDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IS721M
ISO721MDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IS721M
ISO722D	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 125	ISO722
ISO722DR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	ISO722
ISO722DR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	ISO722
ISO722MD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 125	IS722M
ISO722MDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IS722M
ISO722MDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IS722M
ISO722MDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	IS722M

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF ISO721, ISO721M, ISO722 :

- Automotive : [ISO721-Q1](#), [ISO721-Q1](#), [ISO722-Q1](#)
- Enhanced Product : [ISO721M-EP](#)
- Military : [ISO721M](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects
- Enhanced Product - Supports Defense, Aerospace and Medical Applications
- Military - QML certified for Military and Defense Applications

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO721DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO721MDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO722DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO722MDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO721DR	SOIC	D	8	2500	350.0	350.0	43.0
ISO721MDR	SOIC	D	8	2500	350.0	350.0	43.0
ISO722DR	SOIC	D	8	2500	350.0	350.0	43.0
ISO722MDR	SOIC	D	8	2500	350.0	350.0	43.0



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月