

INA141 $G = 10\text{V/V}$ 或 100V/V 的低功耗精密仪表放大器

1 特性

- 低失调电压：
 - $G = 100\text{V/V}$ 时为 $50\mu\text{V}$ (最大值)
- 低温漂：
 - $G = 100\text{V/V}$ 时为 $0.5\mu\text{V}/^\circ\text{C}$ (最大值)
- 准确增益：
 - $G = 10\text{V/V}$ 时为 $\pm 0.05\%$
- 低输入偏置电流：
 - 5nA (最大值)
- 高 CMR：
 - 117dB (最小值)
- 输入保护可达 $\pm 40\text{V}$
- 宽电源电压范围： $\pm 2.25\text{V}$ 至 $\pm 18\text{V}$
- 低静态电流： $750\mu\text{A}$

2 应用

- 温度变送器
- 医疗仪器
- 数据采集 (DAQ)
- 过程分析 (pH、气体、浓度、力和湿度)

3 说明

INA141 是一款低功耗通用仪表放大器，可提供出色的准确性。此器件采用多功能三级运算放大器设计，尺寸小巧，适用于多种应用。即使在高增益 ($G = 100\text{V/V}$ 时为 200kHz) 情况下，电流反馈输入电路也可提供宽带宽。

通过简单的引脚连接设置 10V/V 或 100V/V 的准确增益，无需外部电阻器。内部输入保护可耐受高达 $\pm 40\text{V}$ 的电压且不会造成损坏。

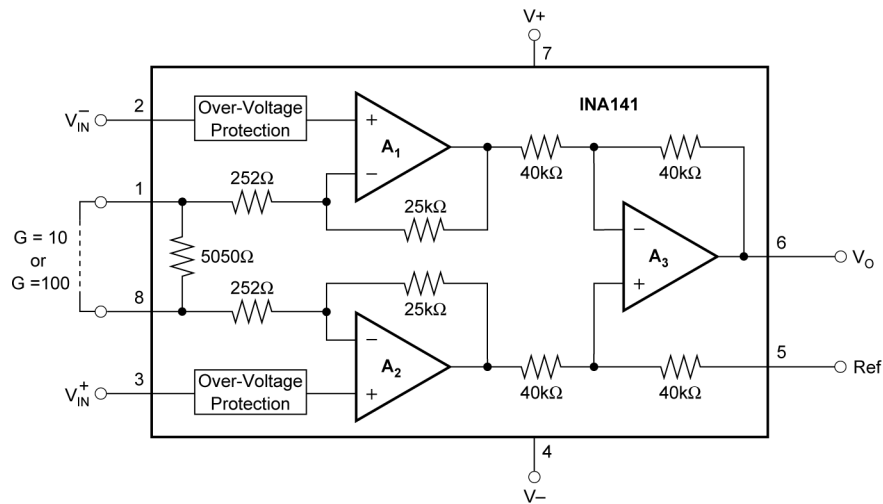
INA141 经过激光修整，具有超低失调电压 ($50\mu\text{V}$)、超低温漂 ($0.5\mu\text{V}/^\circ\text{C}$) 和高共模抑制 ($G \geq 100\text{V/V}$ 时为 117dB)。该器件采用低至 $\pm 2.25\text{V}$ 的电源电压，静态电流仅为 $750\mu\text{A}$ 。

INA141 采用 8 引脚 SOIC 封装，额定温度范围为 -40°C 至 $+85^\circ\text{C}$ 。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
INA141	D (SOIC, 8)	4.9mm × 6mm

- 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



基本连接



内容

1 特性.....	1	6 应用和实施.....	13
2 应用.....	1	6.1 应用信息.....	13
3 说明.....	1	7 器件和文档支持.....	18
4 引脚配置和功能.....	3	7.1 器件命名规则.....	18
5 规格.....	4	7.2 接收文档更新通知.....	18
5.1 绝对最大额定值.....	4	7.3 支持资源.....	18
5.2 ESD 等级.....	4	7.4 商标.....	18
5.3 建议运行条件.....	4	7.5 静电放电警告.....	18
5.4 热性能信息.....	4	7.6 术语表.....	18
5.5 电气特性.....	5	8 修订历史记录.....	19
5.6 典型特性.....	8	9 机械、封装和可订购信息.....	20

4 引脚配置和功能

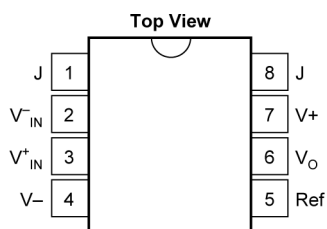


图 4-1. D 封装，8 引脚 SOIC (顶视图)

表 4-1. 引脚功能

引脚		类型	说明
名称	编号		
J	1、8	输入	增益选择。 如果未短接，则 $G = 10V/V$ 如果短接，则 $G = 100V/V$ 0.5Ω 的电阻会将增益降低 0.1%。
参考	5	输入	基准输入。该引脚必须由低阻抗驱动
V^-	4	—	负电源
V^+	7	—	正电源
V_{IN}^-	2	输入	负 (反相) 输入
V_{IN}^+	3	输入	正 (同相) 输入
V_O	6	输出	输出

5 规格

备注

TI 为此器件鉴定了多个制造流程。性能差异按芯片原产地 (CSO) 进行了标记。为确保系统稳健性，强烈建议针对所有流程进行设计。更多相关信息，请参阅第 8.1 节。

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V _S	电源电压	双电源, V _S = (V+) - (V-)		±18	V
		单电源, V _S = (V+) - 0V		36	
	输入电压			±40	V
	输出短路 (对地) ⁽²⁾		持续		
T _A	工作温度		-40	125	°C
T _{stg}	贮存温度		-40	125	°C
T _J	结温			150	°C
	引线温度 (焊接, 10s)			300	°C

- (1) 超出绝对最大额定值范围操作可能会导致器件永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 对 V_S/2 短路。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±250	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	典型值	最大值	单位
V _S	电源电压	单电源	4.5	30	36	V
		双电源	±2.25	±15	±18	
T _A	额定温度		-40		85	°C

5.4 热性能信息

热指标 ⁽¹⁾		INA141	单位
		D (SOIC)	
		8 引脚	
θ _{JA}	结至环境热阻	150	°C/W
R _{θJA}	结至环境热阻	110	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	57	°C/W
R _{θJB}	结至电路板热阻	54	°C/W
ψ _{JT}	结至顶部特征参数	11	°C/W

热指标 ⁽¹⁾		INA141	单位
		D (SOIC)	
		8 引脚	
ψ_{JB}	结至电路板特征参数	53	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

5.5 电气特性

测试条件： $T_A = 25^\circ\text{C}$ ， $V_S = \pm 15\text{ V}$ ， $R_L = 10\text{ k}\Omega$ ， $V_{REF} = 0\text{ V}$ ， $V_{CM} = V_S / 2$ 且 $G = 10\text{ V/V}$ ，所有芯片原产地 (CSO) (除非另有说明)

参数		测试条件			最小值	典型值	最大值	单位			
输入											
V _{OS}	失调电压 (RTI)	G = 10V/V	CSO : SHE	INA141P、INA141U	±50	±100	μV				
				INA141PA、 INA141UA	±50	±250					
			CSO : TID	INA141U	±9.2	±80					
				INA141UA	±9.2	±200					
		G = 100V/V	CSO : SHE	INA141P、INA141U	±20	±50					
				INA141PA、 INA141UA	±20	±125					
			CSO : TID	INA141U	±3.8	±50					
				INA141UA	±3.8	±125					
	失调电压漂移 (RTI)	G = 10V/V , T _A = - 40°C 至 +85°C	CSO : SHE	INA141P、INA141U	±0.5	±2	μV/°C				
				INA141PA、 INA141UA	±0.5	±2.5					
			CSO : TID	INA141U	±0.2	±2					
				INA141UA	±0.2	±2.5					
		G = 100V/V , T _A = - 40°C 至 +85°C	CSO : SHE	INA141P、INA141U	±0.2	±0.5					
				INA141PA、 INA141UA	±0.2	±1.5					
			CSO : TID	INA141U	±0.04	±0.5					
				INA141UA	±0.04	±1.5					
			PSRR	电源抑制比 (RTI)	V _S = ±2.25V 至 ±18V	INA141P、 INA141U		G = 10V/V	±2	±10	μV/V
								G = 100V/V	±0.4	±1	
INA141PA、 INA141UA	G = 10V/V	±2				±20					
	G = 100V/V	±0.4				±3					
	长期稳定性	G = 10V/V				0.5		μV/mo			
						G = 100V/V	0.2				
	输入阻抗	差分	100 2		GΩ pF						
		共模	100 9								
V _{CM}	共模电压 ⁽¹⁾	V _O = 0V			(V ₋) +2	(V ₊) - 2	V				
CMRR	共模抑制	V _{CM} = ±13 V , ΔR _S = 1 kΩ	INA141P、 INA141U	G = 10V/V	100	106	dB				
				G = 100V/V	117	125					
			INA141PA、 INA141UA	G = 10V/V	93	100					
				G = 100V/V	110	120					
输入偏置电流											
I _B	输入偏置电流	INA141P、INA141U			±2	±5	nA				
		INA141PA、INA141UA			±2	±10					
	输入偏置电流漂移	T _A = -40°C 至 +85°C			±30		pA/°C				
I _{OS}	输入失调电流	INA141P、INA141U			±1	±5	nA				
		INA141PA、INA141UA			±1	±10					

5.5 电气特性 (续)

测试条件: $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $V_{\text{CM}} = V_S / 2$ 且 $G = 10\text{V/V}$, 所有芯片原产地 (CSO) (除非另有说明)

参数		测试条件			最小值	典型值	最大值	单位
	输入失调电流漂移	T _A = -40°C 至 +85°C				±30		pA/°C
噪声								
e _N	电压噪声 (RTI)	G = 10V/V , R _S = 0 Ω	f = 10Hz	CSO : SHE		22	nV/ √ Hz	
				CSO : TID		15.2		
			f = 100Hz	CSO : SHE		13		
				CSO : TID		14.6		
			f = 1kHz	CSO : SHE		12		
				CSO : TID		15.1		
			f _B = 0.1Hz 至 10Hz	CSO : SHE		0.6		
				CSO : TID		0.37		
		G = 100V/V , R _S = 0 Ω	f = 10Hz	CSO : SHE		10	nV/ √ Hz	
				CSO : TID		7.5		
			f = 100Hz	CSO : SHE		8		
				CSO : TID		7.5		
			f = 1kHz	CSO : SHE		8	μV _{PP}	
				CSO : TID		7.4		
			f _B = 0.1Hz 至 10Hz	CSO : SHE		0.2		
				CSO : TID		0.17		
I _n	电流噪声	f = 10Hz	CSO : SHE			0.9	pA/ √ Hz	
			CSO : TID			0.2		
		f = 1kHz	CSO : SHE			0.3		
			CSO : TID			0.19		
		f _B = 0.1Hz 至 10Hz					30	pA _{PP}
		增益						
G	增益				10		100	V/V
GE	增益误差	V _O = ±13.6V	INA141P、 INA141U	G = 10V/V		±0.01	±0.05	%
				G = 100V/V		±0.03	±0.075	
			INA141PA、 INA141UA	G = 10V/V		±0.01	±0.15	
				G = 100V/V		±0.03	±0.15	
	增益漂移 ⁽²⁾	G = 10V/V 或 100V/V , T _A = - 40°C 至 +85°C				±2	±10	ppm/°C
	增益非线性	INA141P、INA141U	G = 10V/V		±0.0003	±0.001	FSR 百分比	
			G = 100V/V		±0.0005	±0.002		
		INA141PA、 INA141UA	G = 10V/V		±0.0003	±0.002		
			G = 100V/V		±0.0005	±0.004		
输出								
	输出电压	CSO : SHE			(V ₋) + 1.4	(V±) ∓ 0.9	(V ₊) - 1.4	V
		CSO : TID			(V ₋) + 0.15		(V ₊) - 0.15	
C _L	负载电容	稳态工作模式				1000		pF
I _{SC}	短路电流	持续达 V _S /2				±20		mA
频率响应								
BW	带宽, - 3dB	G = 10V/V	CSO : SHE			994	kHz	
			CSO : TID			610		
		G = 100V/V						200
SR	压摆率	G = 10V/V , V _O = ±10V	CSO : SHE			4	V/μs	
			CSO : TID			2		

5.5 电气特性 (续)

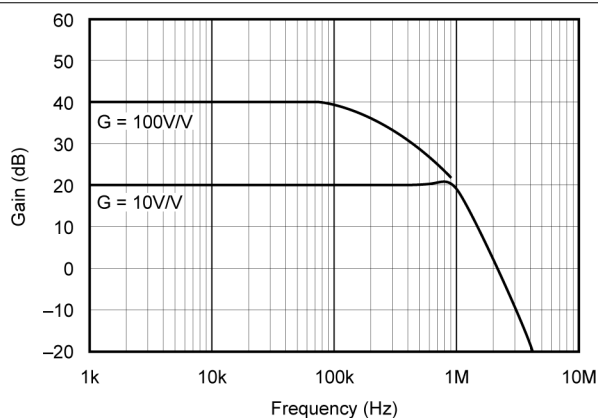
测试条件： $T_A = 25^{\circ}\text{C}$ ， $V_S = \pm 15\text{ V}$ ， $R_L = 10\text{ k}\Omega$ ， $V_{\text{REF}} = 0\text{ V}$ ， $V_{\text{CM}} = V_S / 2$ 且 $G = 10\text{ V/V}$ ，所有芯片原产地 (CSO) (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
t _s	趋稳时间	至 0.01% , V _O = ±5V	G = 10V/V		7		μs
			G = 100V/V		9		
	过载恢复	50% 输入过载			4		μs
电源							
I _Q	静态电流	V _{IN} = 0V	CSO : SHE		±750	±800	μA
			CSO : TID		±590	±800	

- (1) 输入共模电压随输出电压的变化而变化；请参阅 *典型特性*。
- (2) 通过晶圆测试确定。

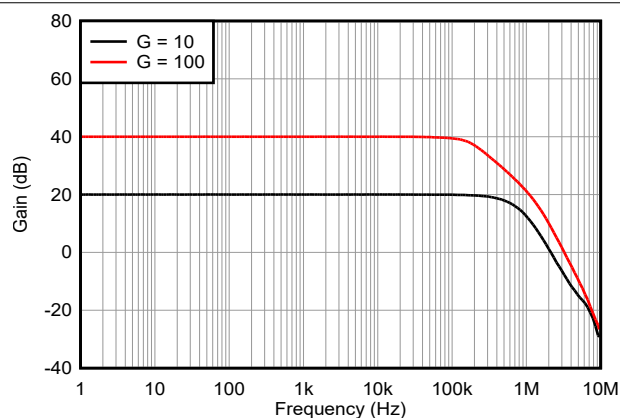
5.6 典型特性

测试条件： $T_A = 25^\circ\text{C}$ ， $V_S = \pm 15\text{V}$ ， $V_{\text{REF}} = 0\text{V}$ ， $G = 10\text{V/V}$ ， $V_{\text{CM}} = V_S/2$ 且 $R_L = 10\text{k}\Omega$ ，所有芯片原产地 (CSO) (除非另有说明)



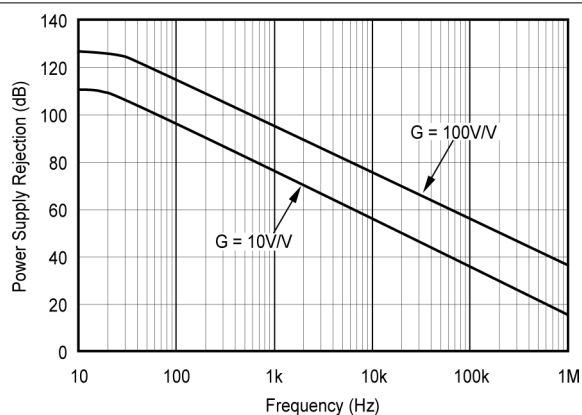
CSO : SHE

图 5-1. 增益与频率间的关系



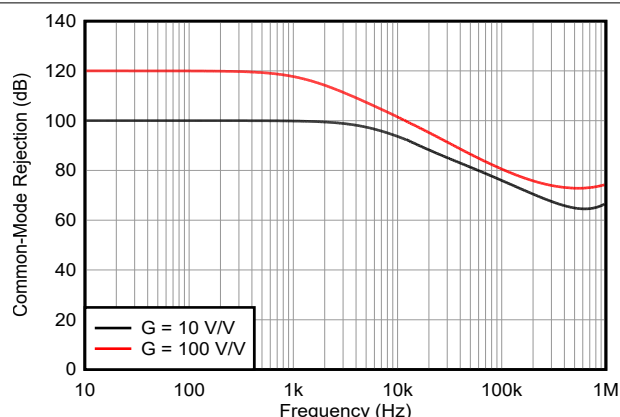
CSO : TID

图 5-2. 增益与频率间的关系



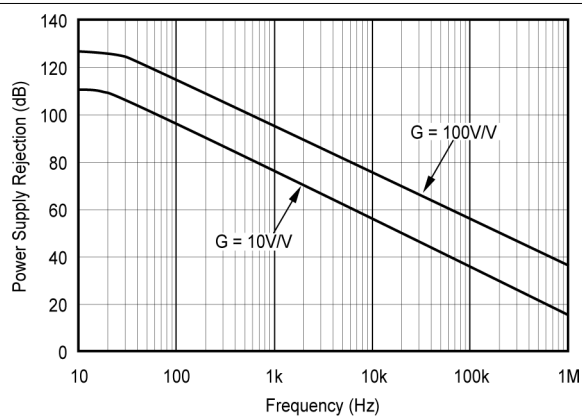
CSO : SHE

图 5-3. 共模抑制与频率间的关系



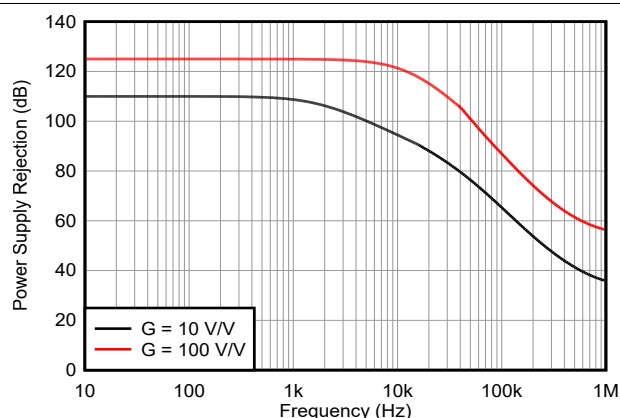
CSO : TID

图 5-4. 共模抑制与频率间的关系



CSO : SHE

图 5-5. 正电源抑制与频率间的关系

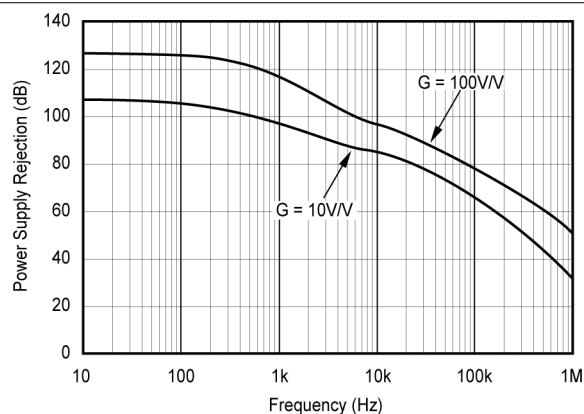


CSO : TID

图 5-6. 正电源抑制与频率间的关系

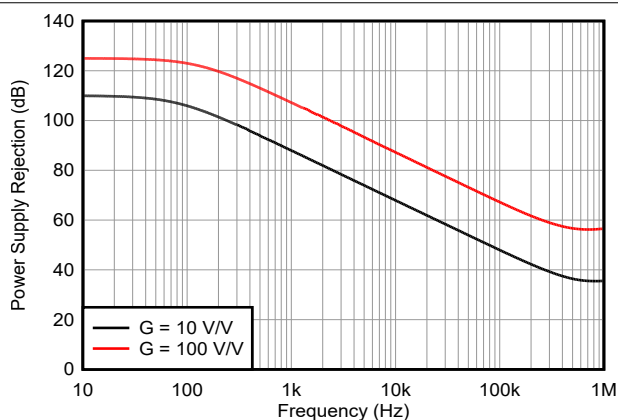
5.6 典型特性 (续)

测试条件: $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $V_{\text{REF}} = 0\text{V}$, $G = 10\text{V/V}$, $V_{\text{CM}} = V_S/2$ 且 $R_L = 10\text{k}\Omega$, 所有芯片原产地 (CSO) (除非另有说明)



CSO : SHE

图 5-7. 负电源抑制与频率间的关系



CSO : TID

图 5-8. 负电源抑制与频率间的关系

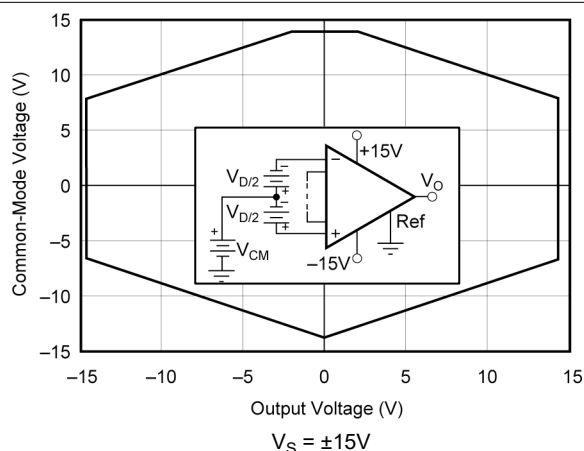


图 5-9. 输入共模范围与输出电压间的关系

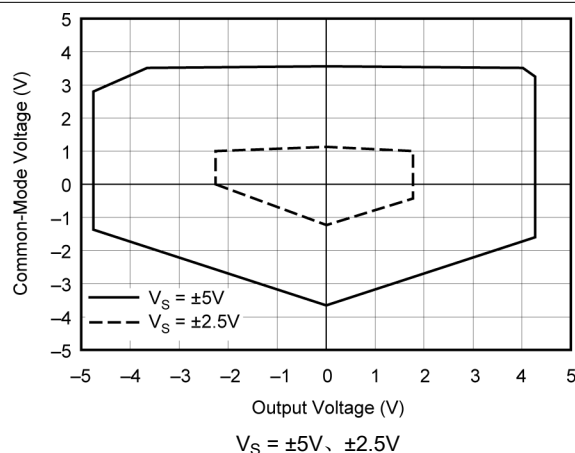
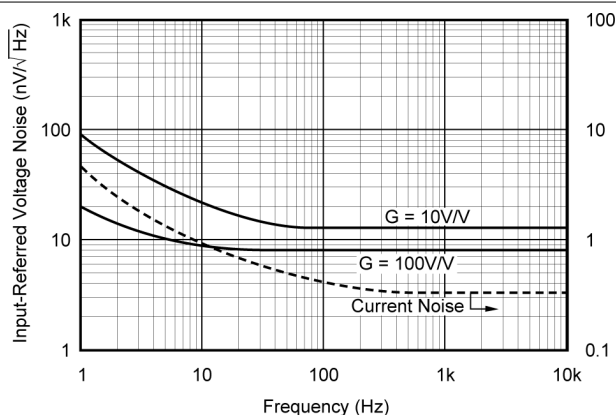
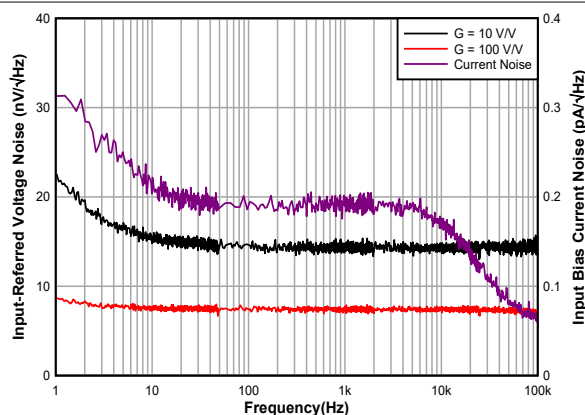


图 5-10. 输入共模范围与输出电压间的关系



CSO : SHE

图 5-11. 以输入为基准的噪声与频率间的关系



CSO : TID

图 5-12. 以输入为基准的噪声与频率间的关系

5.6 典型特性 (续)

测试条件: $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $V_{\text{REF}} = 0\text{V}$, $G = 10\text{V/V}$, $V_{\text{CM}} = V_S/2$ 且 $R_L = 10\text{k}\Omega$, 所有芯片原产地 (CSO) (除非另有说明)

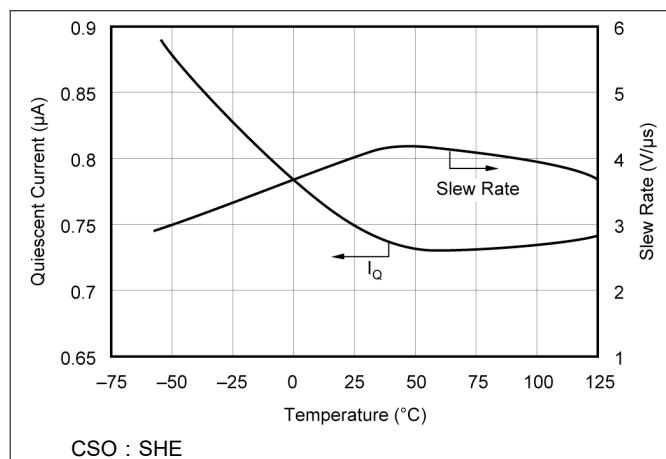


图 5-13. 静态电流和压摆率与温度间的关系

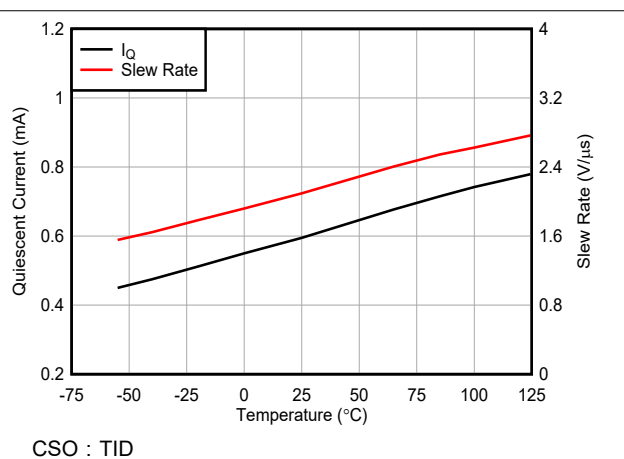


图 5-14. 静态电流和压摆率与温度间的关系

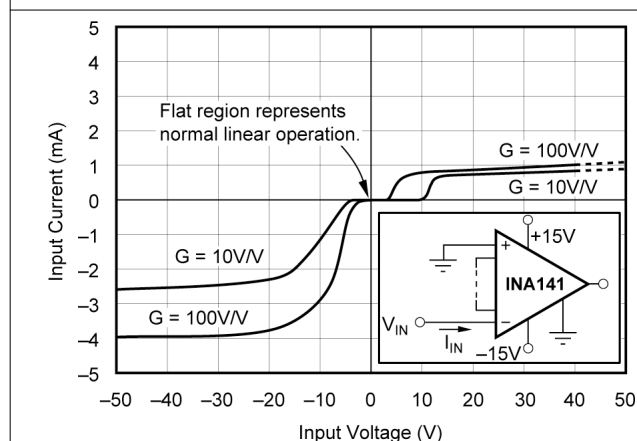


图 5-15. 输入过压 V_I 特性

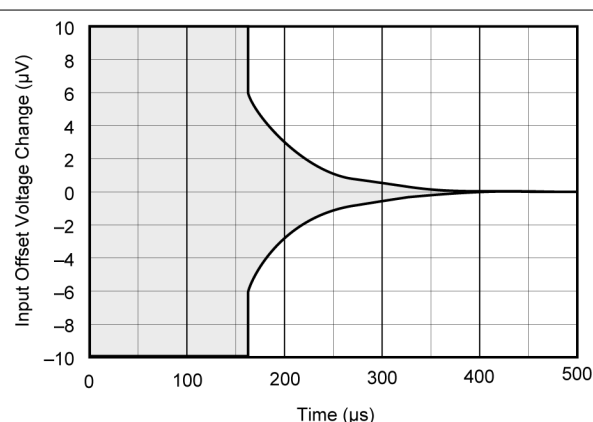


图 5-16. 输入失调电压预热

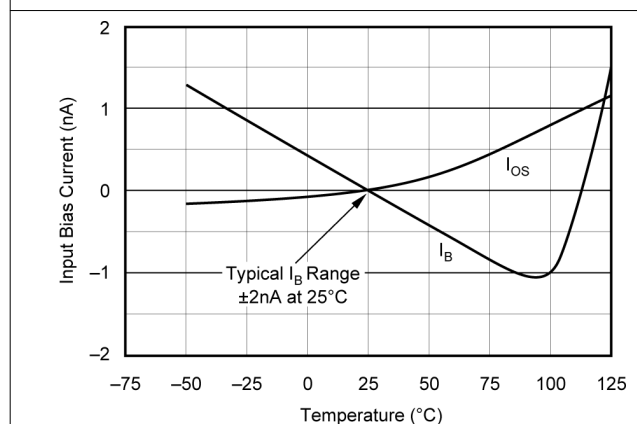


图 5-17. 输入偏置电流与温度间的关系

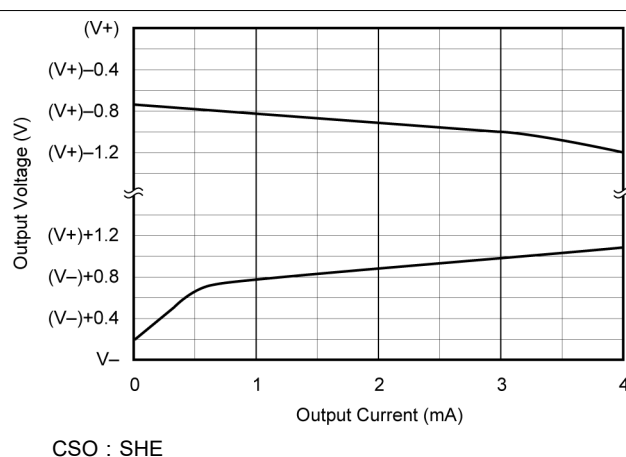
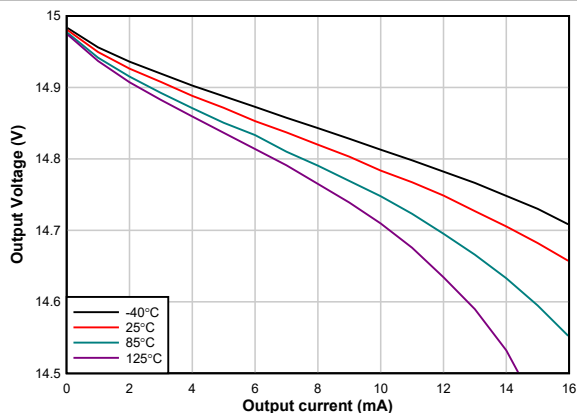


图 5-18. 输出电压摆幅与输出电流间的关系

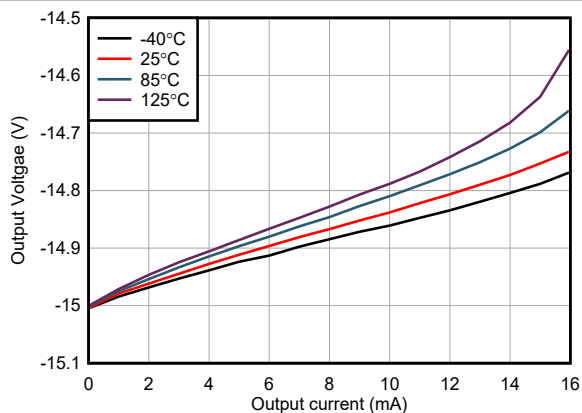
5.6 典型特性 (续)

测试条件: $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $V_{\text{REF}} = 0\text{V}$, $G = 10\text{V/V}$, $V_{\text{CM}} = V_S/2$ 且 $R_L = 10\text{k}\Omega$, 所有芯片原产地 (CSO) (除非另有说明)



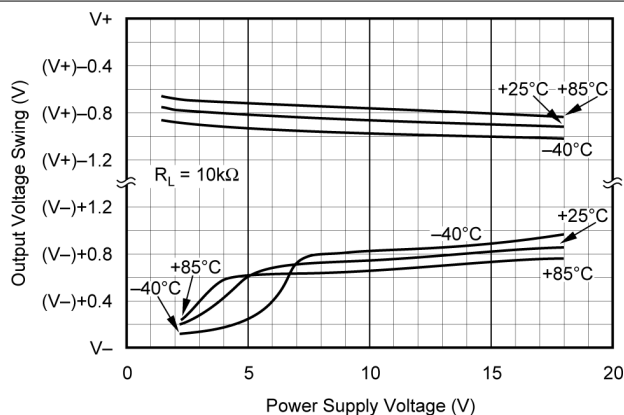
CSO : TID

图 5-19. 正输出电压摆幅与输出电流间的关系



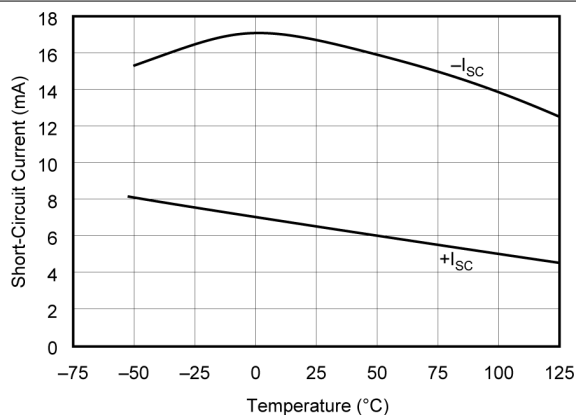
CSO : TID

图 5-20. 负输出电压摆幅与输出电流间的关系



CSO : SHE

图 5-21. 输出电压摆幅与电源电压间的关系



CSO : SHE

图 5-22. 短路输出电流与温度间的关系

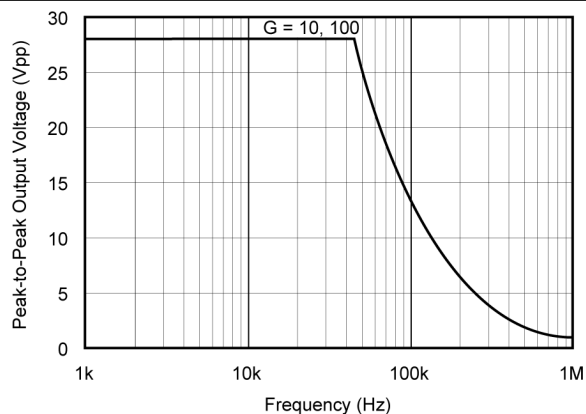


图 5-23. 最大输出电压与频率间的关系

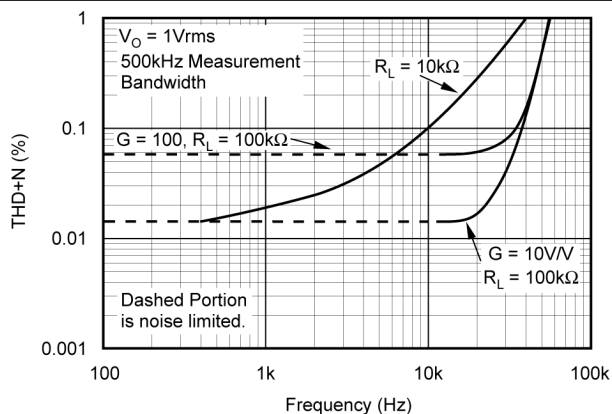
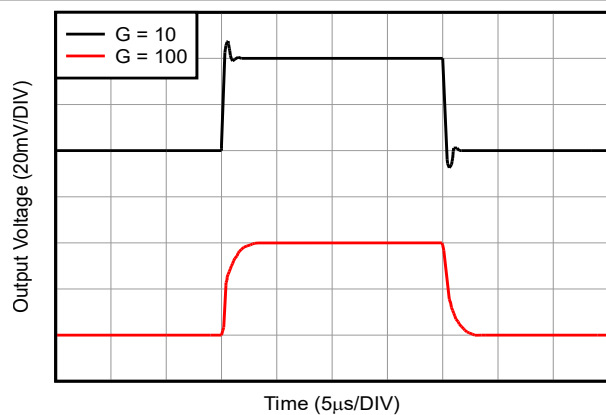


图 5-24. 总谐波失真 + 噪声与频率间的关系

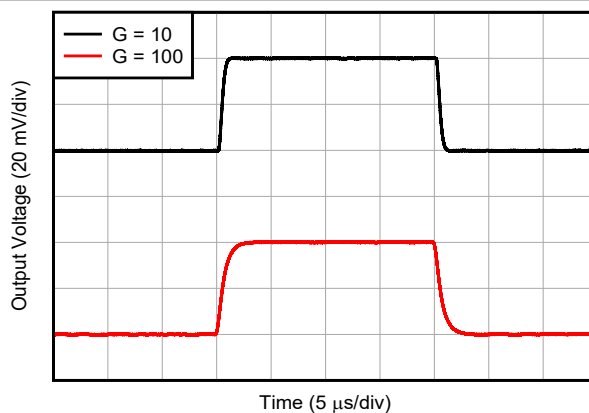
5.6 典型特性 (续)

测试条件: $T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $V_{\text{REF}} = 0\text{V}$, $G = 10\text{V/V}$, $V_{\text{CM}} = V_S/2$ 且 $R_L = 10\text{k}\Omega$, 所有芯片原产地 (CSO) (除非另有说明)



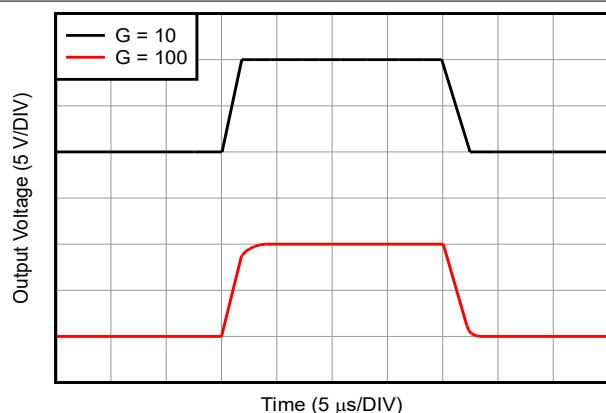
CSO : SHE

图 5-25. 小信号阶跃响应



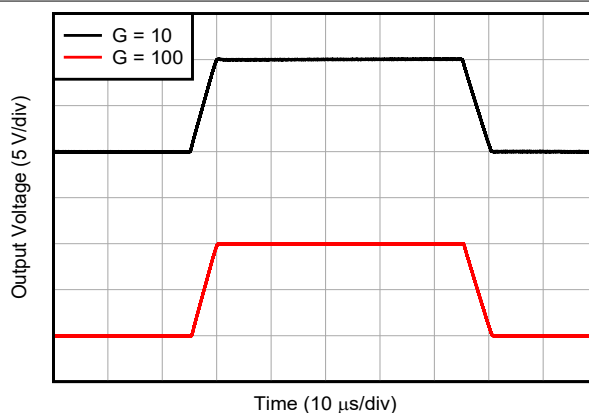
CSO : TID

图 5-26. 小信号阶跃响应



CSO : SHE

图 5-27. 大信号阶跃响应



CSO : TID

图 5-28. 大信号阶跃响应

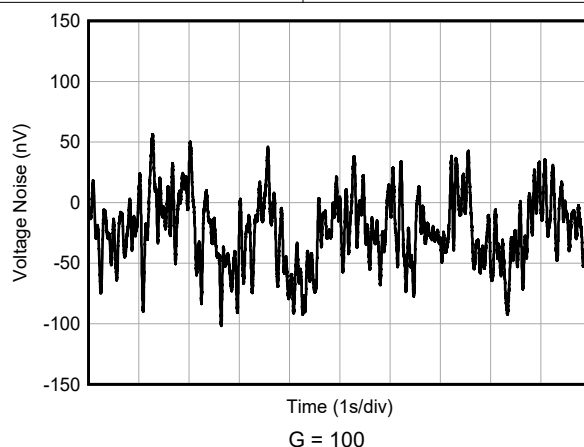


图 5-29. 0.1Hz 至 10Hz 输入基准电流噪声

6 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

6.1 应用信息

图 6-1 显示了 INA141 运行所需的基本连接。采用高噪声或高阻抗电源的应用可能要求去耦电容器靠近器件引脚，如图所示。

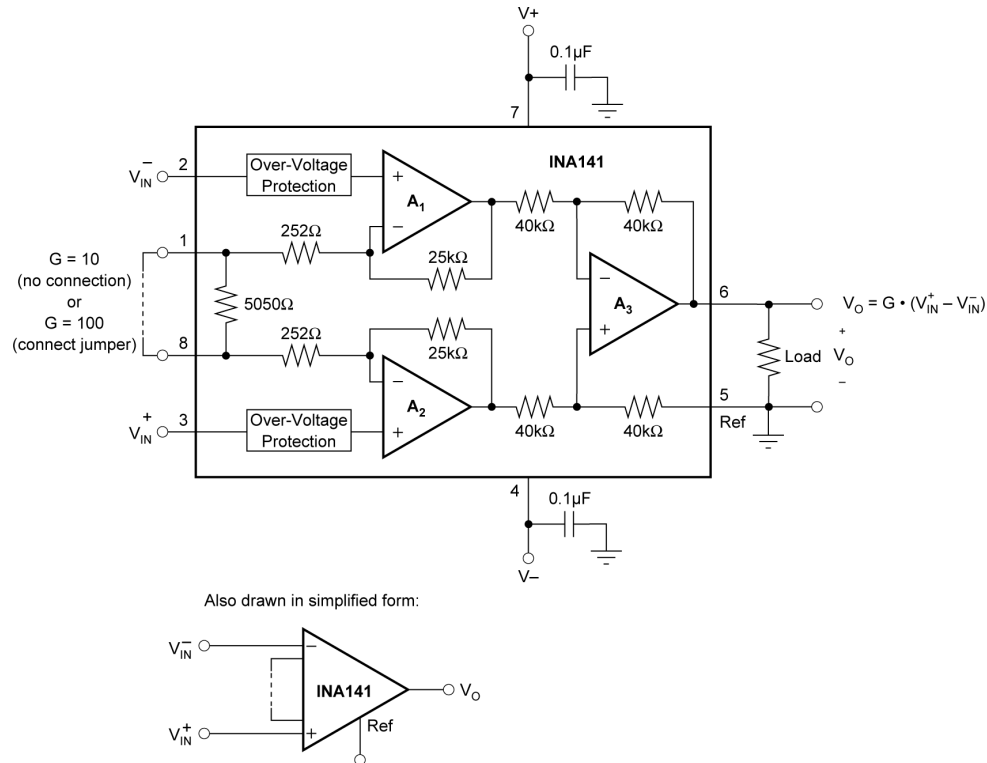


图 6-1. 基本连接。

输出是指输出基准 (Ref) 引脚，该引脚通常接地。此连接必须具有低阻抗，以保持良好共模抑制。8 Ω 与 Ref 引脚串联的电阻导致典型器件降低至大约 80dB CMR ($G = 10\text{V/V}$)。

6.1.1 设置增益

通过跳线连接选择增益 (请参阅图 6-1)。未安装跳线的情况下， $G = 10\text{V/V}$ 。安装跳线后， $G = 100\text{V/V}$ 。为了保持良好的增益精度，该跳线必须具有低串联电阻。与跳线串联的 0.5 Ω 电阻可将增益降低 0.1%。

内部电阻比经过激光修整，可达到出色的增益精度。实际电阻值的变化与所示的标称值可相差大约 $\pm 25\%$ 。

通过将外部电阻器连接到跳线引脚实现 10V/V 到 100V/V 的增益。但是，不建议采用这种配置，因为内部电阻值的 $\pm 25\%$ 变化会导致所需的外部电阻值不确定。配套型号 INA128 具有精确修整的内部电阻器，因此可通过外部电阻器设置 1V/V 到 10,000V/V 的增益。

6.1.2 动态性能

典型性能曲线增益与频率间的关系 (图 5-1) 表明，尽管静态电流较低，但即使在 $G = 100\text{V/V}$ 条件下 INA141 仍能实现高带宽。这种高带宽是 INA141 电流反馈拓扑的结果。趋稳时间在 $G = 100\text{V/V}$ 时也保持良好。

6.1.3 噪声性能

INA141 在大多数应用中的噪声都很低。低频噪声在 0.1Hz 至 10Hz ($G = 100\text{V/V}$) 范围内的测量值约为 $0.2\ \mu\text{V}_{\text{pp}}$ 。与先进的斩波稳定放大器相比，INA141 可显著改善噪声性能。

6.1.4 失调修整

INA141 经过激光修整，可实现低失调电压和失调电压漂移。大多数应用不要求进行外部失调电压调整。图 6-2 显示了用于调整输出失调电压的可选电路。施加到 Ref 引脚的电压与输出相加。运算放大器缓冲器提供低阻抗，以保持良好的共模抑制。

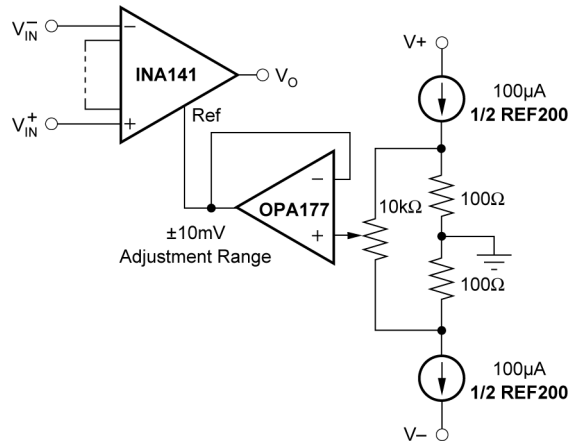


图 6-2. 输出失调电压的可选修整。

6.1.5 输入偏置电流返回路径

INA141 的输入阻抗非常高，约为 $10^{10}\ \Omega$ 。然而，必须为这两个输入的输入偏置电流提供路径。此输入偏置电流通常为 $\pm 2\text{nA}$ 。高输入阻抗意味着，随着输入电压发生变化，该输入偏置电流变化很小。

输入电路必须为该输入偏置电流提供路径以便正常运行。图 6-3 显示了提供输入偏置电流路径的多种方式。在没有偏置电流路径的情况下，输入悬空到超过 INA141 共模范围的电位，且输入放大器饱和。

如果差分源电阻较低，则偏置电流返回路径可以连接到一个输入端（请参阅图 6-3 中的热电偶示例）。在源阻抗较高的情况下，使用两个相等的电阻可提供平衡输入，其优点是偏置电流导致的输入失调电压更低，且高频共模抑制效果更好。

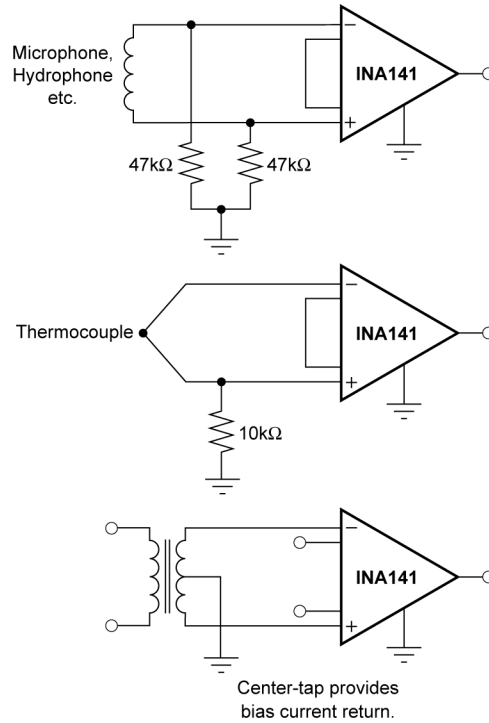


图 6-3. 提供输入共模电流路径。

6.1.6 输入共模范围

INA141 输入电路的线性输入电压范围为低于正电源电压约 1.4V 至高于负电源电压 1.7V。然而，由于差分输入电压导致输出电压升高，线性输入范围受到放大器 A_1 和 A_2 的输出电压摆幅限制。因此，线性共模输入范围与整个放大器的输出电压有关。该行为还取决于电源电压（请参阅输入共模范围与输出电压间的关系图，图 5-9 和图 5-10）。

输入过载会产生看起来正常的输出电压。例如，如果输入过载条件将两个输入放大器都驱动至正输出摆幅限值，则输出放大器测得的电压差值接近零。即使两个输入都过载，INA141 的输出也接近 0V。

6.1.7 低压运行

INA141 可在低至 $\pm 2.25V$ 的电源电压下运行。在 $\pm 2.25V$ 至 $\pm 18V$ 的电源电压下，性能仍然出色。大多数参数在此整个电源电压范围内仅略有不同——请参阅“典型性能曲线”。在极低电源电压下运行时需要特别注意确保输入电压保持在线性范围内。内部节点的电压摆幅要求会限制低电源电压下的输入共模范围。输入共模范围与输出电压间的关系典型特性图、图 5-9 和图 5-10 展示了在 $\pm 15V$ 、 $\pm 5V$ 和 $\pm 2.5V$ 电源下的线性运行范围。

6.1.8 输入保护

INA141 的输入分别受到保护，可承受高达 $\pm 40V$ 的电压。例如，一个输入端上的电压为 $-40V$ ，而另一个输入端上的电压为 $+40V$ ，这种情况不会造成损坏。每个输入端的内部电路在正常信号条件下提供低串联阻抗。为了提供等效保护，串联输入电阻会产生过多的噪声。如果输入过载，则保护电路将输入电流限制为大约 1.50mA 至 5mA 的安全值。即使电源断开或关闭，输入仍受到保护。

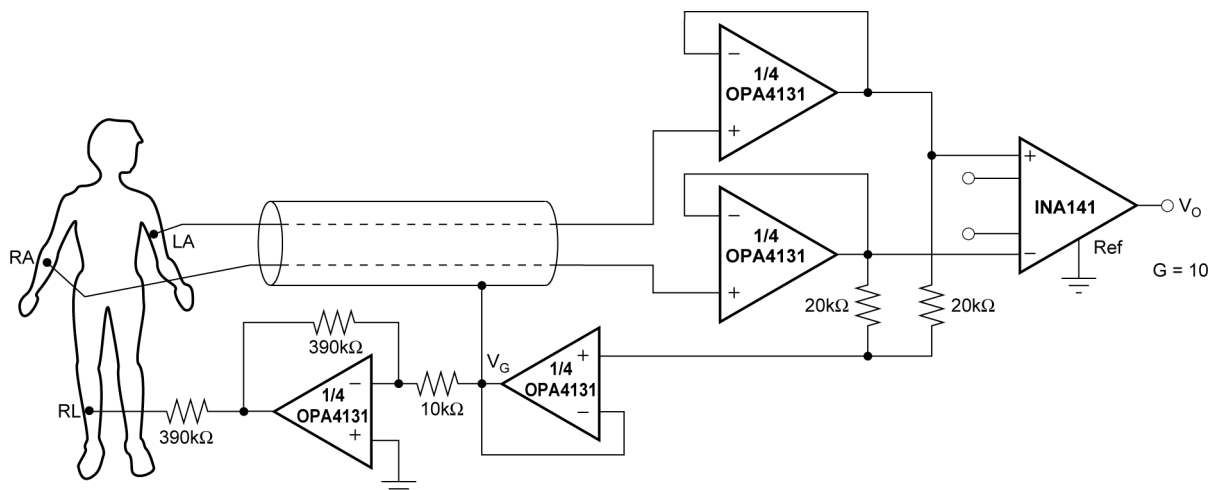


图 6-4. 具有右腿驱动的 ECG 放大器

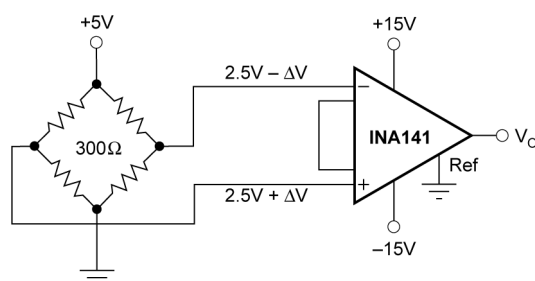


图 6-5. 桥式放大器

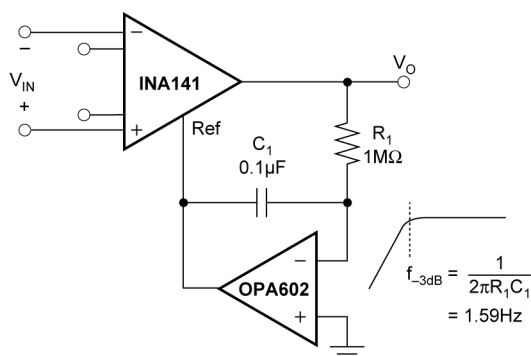
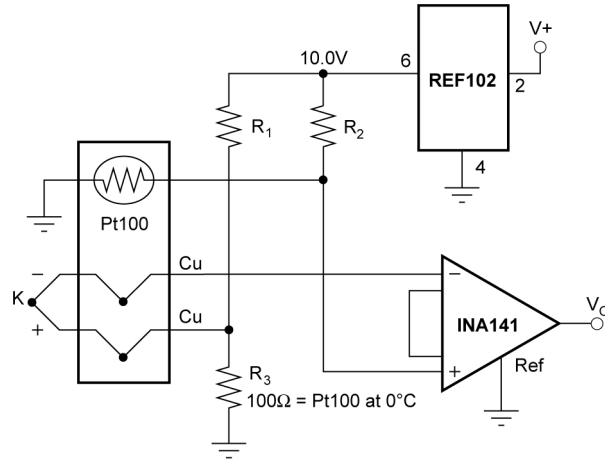
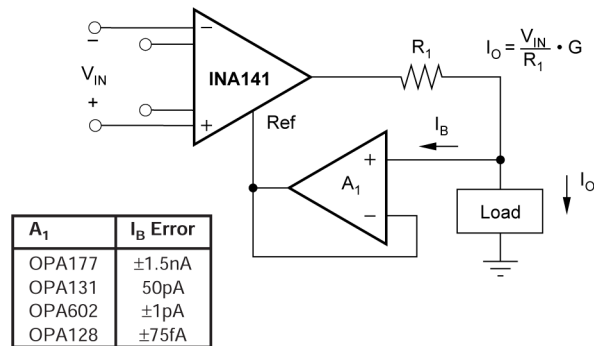


图 6-6. 交流耦合仪表放大器



ISA TYPE	MATERIAL	SEEBECK COEFFICIENT ($\mu\text{V}/^\circ\text{C}$)	R_1, R_2
E	+ Chromel - Constantan	58.5	66.5k Ω
J	+ Iron - Constantan	50.2	76.8k Ω
K	+ Chromel - Alumel	39.4	97.6k Ω
T	+ Copper - Constantan	38.0	102k Ω

图 6-7. 具有 RTD 冷端补偿的热电偶放大器



A_1	I_B Error
OPA177	$\pm 1.5\text{nA}$
OPA131	50pA
OPA602	$\pm 1\text{pA}$
OPA128	$\pm 75\text{fA}$

图 6-8. 差分电压至电流转换器

7 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

7.1 器件命名规则

表 7-1. 器件命名规则

器件型号	定义
INA141U INA141U/2K5 INA141UA INA141UA/2K5	芯片采用 CSO 制造：SHE 或 CSO：TID。
INA141P INA141PA	芯片采用 CSO 制造：SHE。

7.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.3 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

7.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

7.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (August 2023) to Revision B (January 2026)	Page
• 在规格中添加了器件流程信息的说明.....	4
• 在电气特性中添加了失调电压 (RTI) 的不同制造过程规格.....	5
• 向电气特性中的典型测试条件添加了所有芯片原产地 (CSO) 条件.....	5
• 在电气特性中添加了失调电压漂移 (RTI) 的不同制造过程规格.....	5
• 在电气特性中为电压噪声 (RTI) 添加了不同的制造过程规范.....	5
• 在电气特性中为电流噪声 $f = 10\text{Hz}$ 添加了不同的制造过程规范.....	5
• 在电气特性中为电流噪声 $f = 1\text{kHz}$ 添加了不同的制造过程规范.....	5
• 在电气特性中添加了输出电压的不同制造过程规格.....	5
• 在电气特性中添加了带宽 $-3\text{dB } G = 10\text{V/V}$ 的不同制造过程规格.....	5
• 在电气特性中添加了压摆率的不同制造过程规格.....	5
• 向电气特性中添加了静态电流的不同制造过程规格.....	5
• 向典型特性中的典型测试条件添加了所有芯片原产地 (CSO) 条件.....	8
• 将 CSO : SHE 添加至典型特性中的增益与频率间的关系、共模抑制与频率间的关系、正电源抑制与频率间的关系、负电源抑制与频率间的关系、输入基准噪声与频率间的关系、输出电压摆幅与电源电压间的关系和短路输出电流与温度间的关系曲线中.....	8
• 将 CSO : TID 添加至典型特性中的静态电流和压摆率与温度间的关系、正输出电压摆幅与输出电流间的关系、负输出电压摆幅与输出电流间的关系、小信号阶跃响应和大信号阶跃响应曲线.....	8
• 向增益与频率间的关系、共模抑制与频率间的关系、正电源抑制与频率间的关系、负电源抑制与频率间的关系和输入基准噪声与频率间的关系曲线中添加了 CSO : TID，这些曲线位于典型特性中.....	8
• 向静态电流和压摆率与温度间的关系、输出电压摆幅与输出电流间的关系、小信号阶跃响应和大信号阶跃响应曲线中添加了 CSO : SHE，这些曲线位于典型特性中.....	8
• 向器件命名规则添加了器件型号流程信息表.....	18

Changes from Revision * (September 2000) to Revision A (August 2023)

Page

• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 添加了封装信息表和引脚配置和功能、规格、ESD 等级、建议的运行条件、热性能信息、应用和实施、器件和文档支持以及机械、封装和可订购信息部分.....	1
• 删除了数据表中的 PDIP 封装.....	1
• 在绝对最大额定值中添加了单电源规格.....	4
• 在“绝对最大额定值”中添加了注释，指出输出短路（对地）是指对 VS/2 短路.....	4
• 向电气特性中的“失调电压与温度间的关系”规格添加了“TA = -40°C 至 +85°C”测试条件，并重命名为“失调电压漂移”.....	5
• 在标题下方添加了测试条件“VREF = 0 V、VCM = VS / 2 和 G = 10”.....	5
• 删除了电气特性中的共模电压典型值，并合并为一行.....	5
• 向电气特性中的“偏置电流与温度间的关系”规格添加了“TA = -40°C 至 +85°C”测试条件，并为了更清晰地表达，将其重命名为“输入偏置电流漂移”.....	5
• 向电气特性中的“偏移电流与温度间的关系”规格添加了“TA = -40°C 至 +85°C”测试条件，并为了更清晰地表达，将其重命名为“输入偏移电流漂移”.....	5
• 在电气特性的“增益误差与温度间的关系”中，添加了“TA = -40°C 至 +85°C”测试条件，并为了更清晰地表达，将其重命名为“增益漂移”.....	5
• 在电气特性中，将参数名称从“电压 - 正”和“电压 - 负”更改为“输出电压”.....	5
• 为了更清晰地表达，在电气特性中添加了“持续至 VS/2”测试条件短路电流规格.....	5
• 将短路电流典型值从 +6/-15mA 更改为 ±20mA.....	5
• 在电气特性中将带宽典型值从 1MHz 更改为 610kHz.....	5
• 在电气特性中，将压摆率典型值从 4V/μs 更改为 2V/μs.....	5
• 删除了电气特性中冗余的电压范围、工作温度范围和规格温度范围规范.....	5
• 更改了图 6-2 共模抑制与频率间的关系.....	8
• 更改了图 6-8 静态电流和压摆率与温度间的关系.....	8
• 将单图输出电压摆幅与输出电流间的关系更改为图 6-12 正输出电压摆幅与输出电流间的关系和图 6-12 负输出电压摆幅与输出电流间的关系.....	8
• 更改了图 6-18 小信号阶跃响应.....	8
• 更改了图 6-19 大信号阶跃响应.....	8
• 更改了图 6-20 0.1Hz 至 10Hz 输入基准电压噪声.....	8
• 将应用信息部分末尾的 G 从 1 更改为 10V/V.....	13
• 删除了对输入偏置电流与共模输入电压间的关系的引用.....	15

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA141U	Active	Production	SOIC (D) 8	75 TUBE	-	Call TI	Level-3-260C-168 HR	-	INA 141U
INA141U.B	Active	Production	SOIC (D) 8	75 TUBE	-	Call TI	Level-3-260C-168 HR	-40 to 85	INA 141U
INA141U/2K5	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Level-3-260C-168 HR	-	INA 141U
INA141U/2K5.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	INA 141U
INA141UA	Active	Production	SOIC (D) 8	75 TUBE	-	Call TI	Level-3-260C-168 HR	-40 to 85	INA 141U A
INA141UA.B	Active	Production	SOIC (D) 8	75 TUBE	-	Call TI	Level-3-260C-168 HR	-40 to 85	INA 141U A
INA141UA/2K5	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	INA 141U A
INA141UA/2K5.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	INA 141U A

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA141U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
INA141UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA141U/2K5	SOIC	D	8	2500	353.0	353.0	32.0
INA141UA/2K5	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
INA141U	D	SOIC	8	75	506.6	8	3940	4.32
INA141U.B	D	SOIC	8	75	506.6	8	3940	4.32
INA141UA	D	SOIC	8	75	506.6	8	3940	4.32
INA141UA.B	D	SOIC	8	75	506.6	8	3940	4.32



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月