

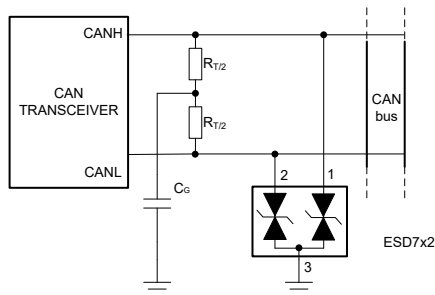
ESD752 适用于车载网络且采用多种工业标准封装的 24V、2 通道 ESD 保护二极管

1 特性

- IEC 61000-4-2 4 级 ESD 保护：
 - $\pm 30\text{kV}$ 接触放电
 - $\pm 30\text{kV}$ 气隙放电
- 经测试符合 IEC 61000-4-5
- 24V 工作电压
- 双向 ESD 保护
- 2 通道器件通过单个组件实现完整的 ESD 保护
- 低钳位电压可保护下游元件
- I/O 电容 = 3pF (典型值)
- 提供 SOT-23 (DBZ)、SOT-SC70 (DCK) 和 DFN1110 (DXA) 通用封装

2 应用

- 工业控制网络：
 - 智能配电系统 (SDS)
 - DeviceNet IEC 62026-3
 - CANopen - CiA 301/302-2 和 EN 50325-4
 - 4/20mA 电路
 - PLC 浪涌保护
 - ADC 浪涌保护



ESD752 典型应用

3 说明

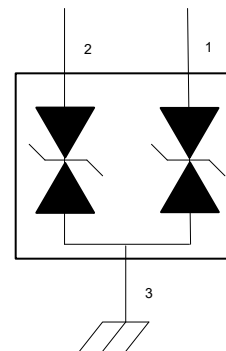
ESD752 是一款用于控制器局域网 (CAN) 接口保护的双向 ESD 保护二极管。ESD752 的额定消散接触 ESD 冲击能力符合 IEC 61000-4-2 汽车标准。低动态电阻和低钳位电压支持针对瞬态事件提供系统级保护。这种保护很关键，因为工业汽车系统对安全应用的稳健性和可靠性要求很高。

该器件具有每通道低 IO 电容和引脚排列，以便适合两条 CAN 总线 (CANH 和 CANL)，防止因静电放电 (ESD) 和其他瞬变造成损坏。此外，ESD752 的 3pF (典型) 线路电容适合 CAN、CANFD、CAN SiC 和 CAN-XL 应用，可支持高达 20Mbps 的数据速率。

封装信息

器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
ESD752	DBZ (SOT-23, 3)	2.92mm × 1.30mm
	DCK (SOT-SC-70, 3)	2.00mm × 1.25mm
	DXA (DFN1110, 3)	1.1mm × 1.0mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



功能方框图



内容

1 特性	1	6.2 典型应用	9
2 应用	1	7 布局	10
3 说明	1	7.1 布局指南.....	10
4 引脚配置和功能	3	7.2 布局示例.....	10
5 规格	4	8 器件和文档支持	11
5.1 绝对最大额定值.....	4	8.1 文档支持.....	11
5.2 ESD 等级 - IEC 规格.....	4	8.2 接收文档更新通知.....	11
5.3 建议运行条件.....	4	8.3 支持资源.....	11
5.4 热性能信息.....	4	8.4 商标.....	11
5.5 电气特性.....	5	8.5 静电放电警告.....	11
5.6 典型特性.....	6	8.6 术语表.....	11
6 应用和实施	9	9 修订历史记录	11
6.1 应用信息.....	9	10 机械、封装和可订购信息	12

4 引脚配置和功能

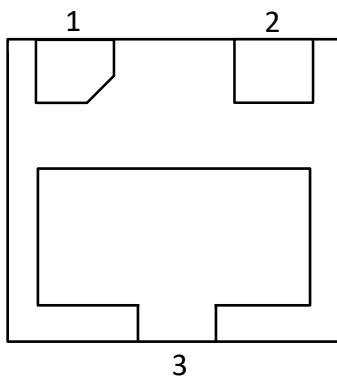


图 4-1. DFX 封装、3 引脚 DFN1110 (底视图)

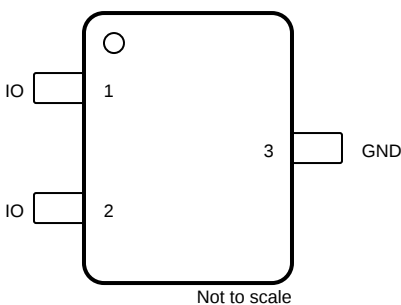


图 4-2. DBZ 或 DCK 封装，3 引脚 SOT-23 或 SC70 (顶视图)

引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
IO	1、2	I/O	受 ESD 保护的 IO
GND	3	G	接地。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 地，P = 电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

参数		封装	最小值	最大值	单位
P _{pp}	25°C 时的 IEC 61000-4-5 功率 (t _p – 8/20μs)	所有封装		210	W
I _{pp}	25°C 时的 IEC 61000-4-5 电流 (t _p – 8/20μs)	SOT-23 和 SC-70		5.7	A
		DFN1110-3		4.7	A
T _A	自然通风条件下的工作温度		-55	150	°C
T _J	结温		-55	150	°C
T _{stg}	贮存温度		-65	155	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级 - IEC 规格

在 T_A = 25°C 条件下 (除非另有说明)

参数		测试条件	值	单位
V _(ESD)	静电放电	IEC 61000-4-2 接触放电, 所有引脚	±30000	V
V _(ESD)	静电放电	IEC 61000-4-2 空气放电, 所有引脚	±30000	V

5.3 建议运行条件

参数		最小值	标称值	最大值	单位
V _{IN}	输入电压	-24		24	V
T _A	自然通风条件下的工作温度	-55		150	°C

5.4 热性能信息

热指标 ⁽¹⁾		ESD752			单位
		DBZ (SOT-23)	DCK (SOT-323 / SC-70)	DXA (DFN1110-3)	
		3 引脚	3 引脚	3 引脚	
R _{θJA}	结至环境热阻	291.5	283.0	284.2	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	147.1	164.1	147.9	°C/W
R _{θJB}	结至电路板热阻	131.1	105.1	127.4	°C/W
Ψ _{JT}	结至顶部特征参数	32.0	67.1	12.0	°C/W
Ψ _{JB}	结至电路板特征参数	130.2	104.4	126.3	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

在 $T_A = 25^\circ\text{C}$ 条件下 (除非另有说明) ⁽¹⁾

参数	测试条件	封装	最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	所有封装	-24		24	V
V_{BRF}	正向击穿电压 ⁽²⁾	$I_{IO} = 10\text{mA}$, IO 至 GND	25.5		35.5	V
V_{BRR}	反向击穿电压 ⁽²⁾	$I_{IO} = -10\text{mA}$, IO 至 GND	-35.5		-25.5	V
V_{CLAMP}	钳位电压 ⁽³⁾	$I_{PP} = \text{最大值}$, $t_p = 8/20\mu\text{s}$, IO 至 GND		37		V
	钳位电压 ⁽⁴⁾	SOT-23 和 SC-70		35		V
		DFN1110-3		38		V
I_{LEAK}	漏电流	$V_{IO} = \pm 24\text{V}$, IO 至 GND	-50	5	50	nA
R_{DYN}	动态电阻 ⁽⁴⁾	IO 至 GND 和 GND 至 IO		0.35		Ω
		DFN1110-3		0.43		Ω
C_L	线路电容 ⁽⁵⁾	$V_{IO} = 0\text{V}$, $f = 1\text{MHz}$, $V_{pp} = 30\text{mV}$		3	5	pF

- (1) 在每个 IO 通道上进行的测量。
- (2) V_{BRF} 和 V_{BRR} 被定义为在器件锁存到快速复位状态之前, 分别在正向或负向方向上施加 $\pm 10\text{mA}$ 的电压。
- (3) 根据 IEC 61000-4-5 器件承受 $8/20\mu\text{s}$ 指数衰减波形的应力。
- (4) 非重复电流脉冲、传输线路脉冲 (TLP); 方波脉冲; ANSI / ESD STM5.1-2008
- (5) 在每个通道上从 IO 测量到 GND。

5.6 典型特性

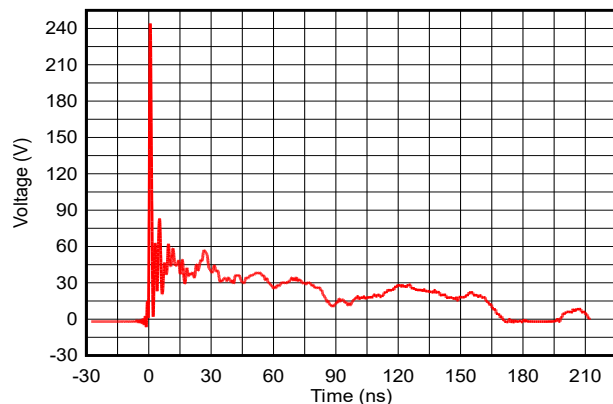


图 5-1. +8kV 钳位 IEC 波形 (DXA)

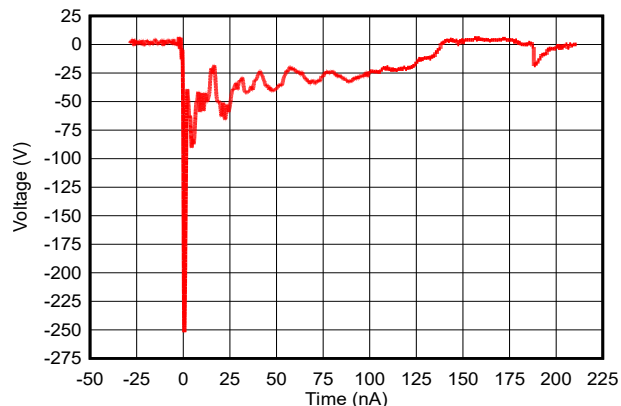


图 5-2. -8kV 钳位 IEC 波形 (DXA)

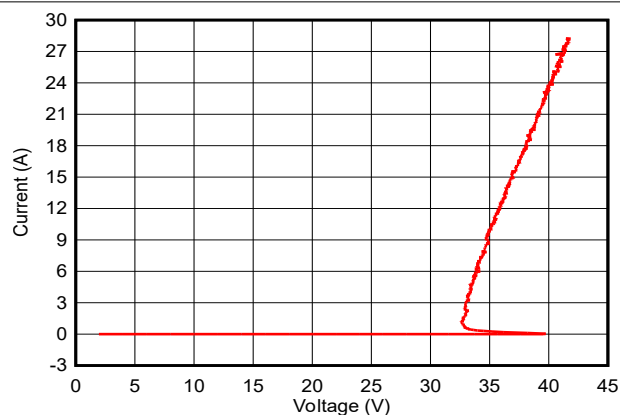


图 5-3. 正 TLP 曲线 (DXA)

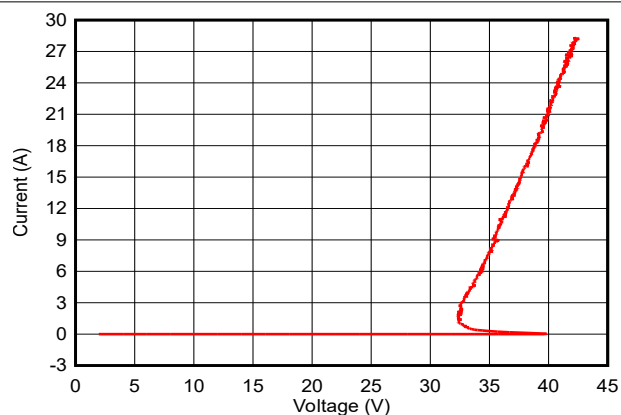


图 5-4. 负 TLP 曲线 (DXA)

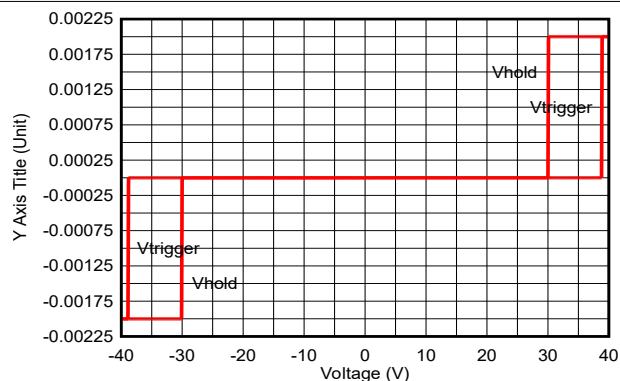


图 5-5. 直流 I-V 曲线 (DXA)

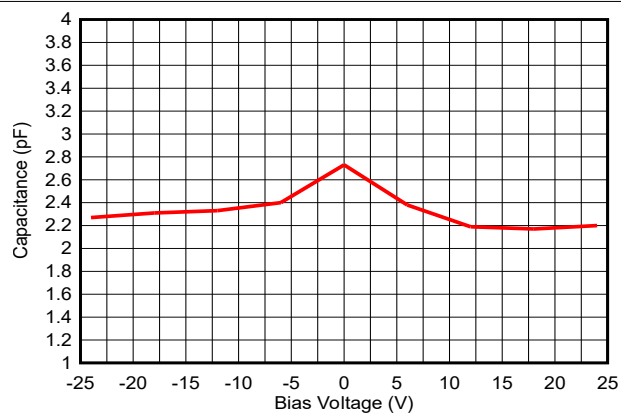


图 5-6. 偏置电压与电容间的关系 (DXA)

5.6 典型特性 (续)

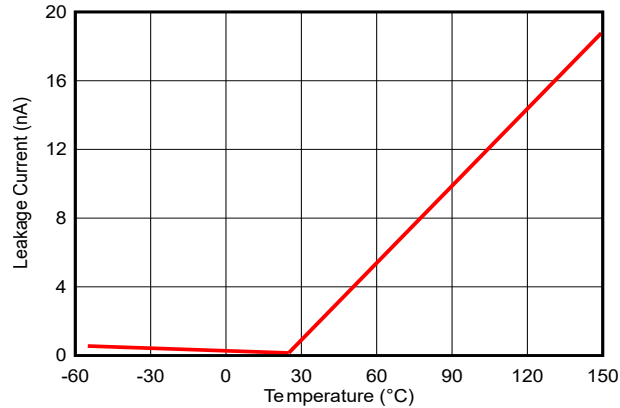


图 5-7. 泄漏电流与温度间的关系 (DXA)

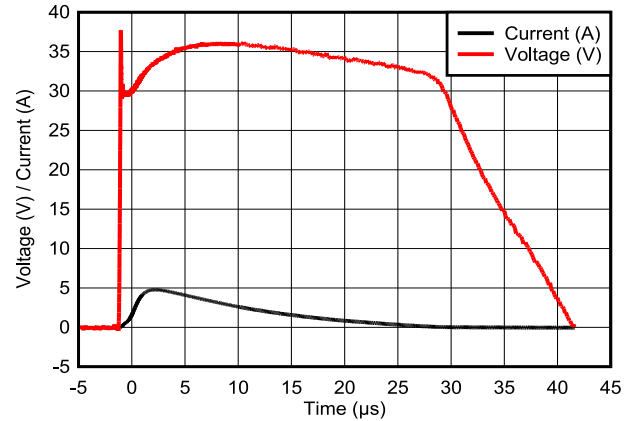


图 5-8. 8/20μs 浪涌响应 (DXA)

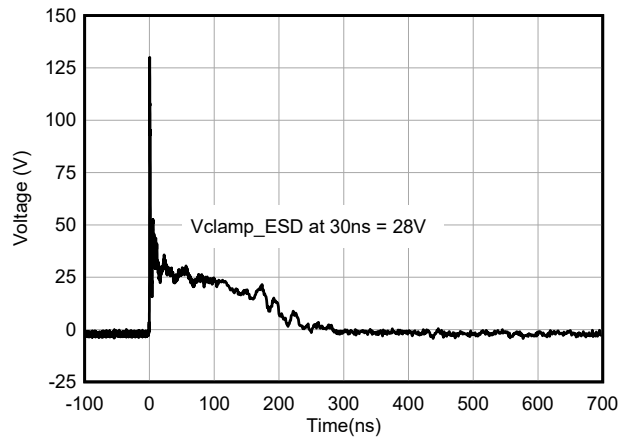


图 5-9. +8kV 钳位 IEC 波形 (DBZ/DCK)

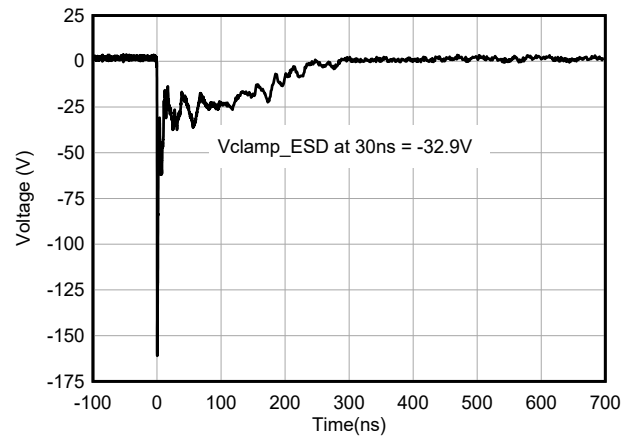
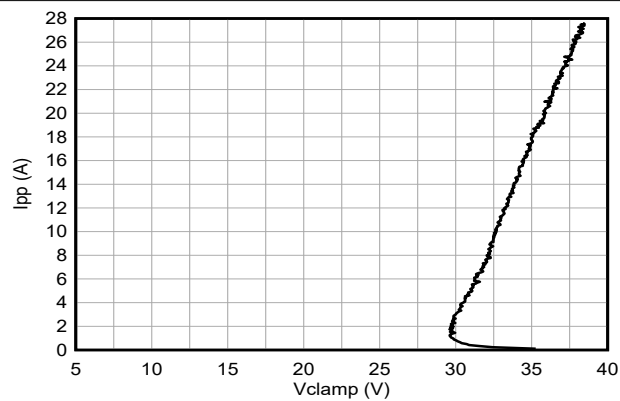
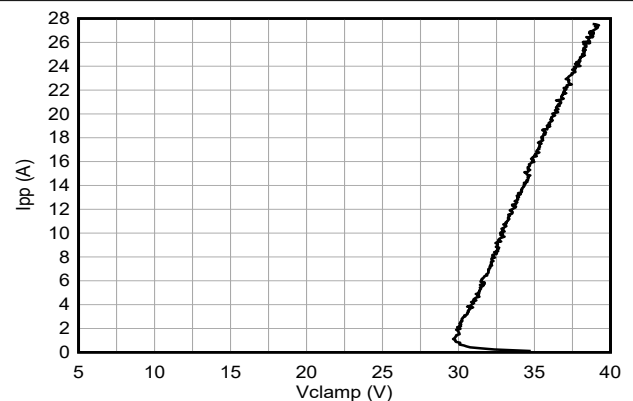


图 5-10. -8kV 钳位 IEC 波形 (DBZ/DCK)



tp = 100 ns, Transmission Line Pulse (TLP)

图 5-11. 正 TLP 曲线 (DBZ/DCK)



tp = 100 ns, Transmission Line Pulse (TLP)

图 5-12. 负 TLP 曲线 (DBZ/DCK)

5.6 典型特性 (续)

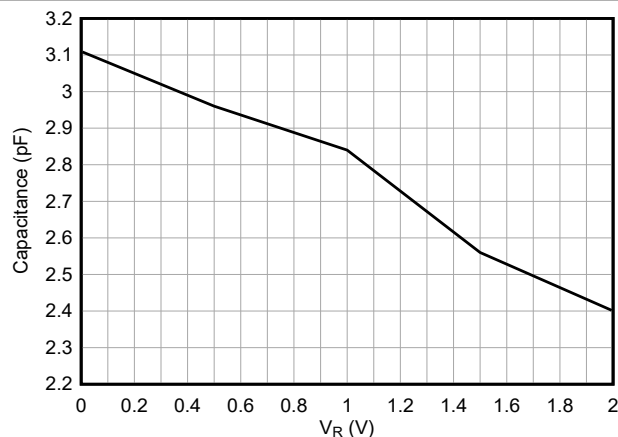


图 5-13. 电容与偏置电压间的关系 (DBZ/DCK)

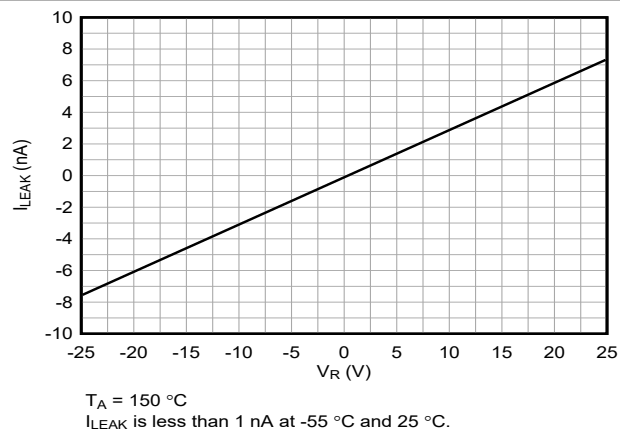
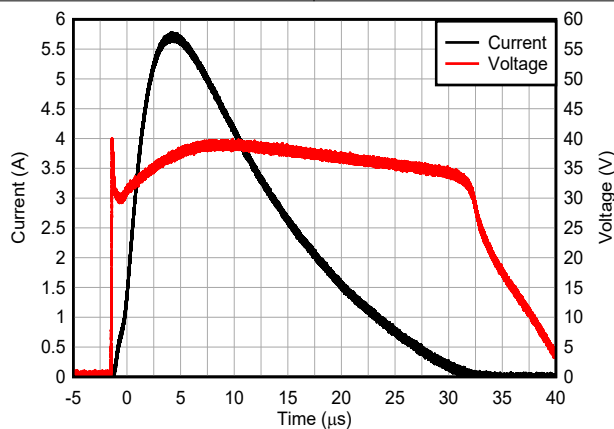


图 5-14. 整个温度范围内的泄漏电流与偏置电压间的关系 (DBZ/DCK)

图 5-15. 浪涌响应为 8/20 μs (DBZ/DCK)

6 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

6.1 应用信息

ESD752 是一款双通道 TVS 二极管，用于可提供一条接地路径以用于耗散差分 CAN 信号线路上的 ESD 事件。CAN 信号线通常遍布整个汽车，以连接不同的 ECU。当 ESD 冲击电流流经 TVS 二极管时，二极管上只会出现小压降。这便是提供给受保护 IC 的电压。触发的 TVS 二极管的低 R_{DYN} 可将此电压 (V_{CLAMP}) 保持在受保护 IC 的安全水平。

6.2 典型应用

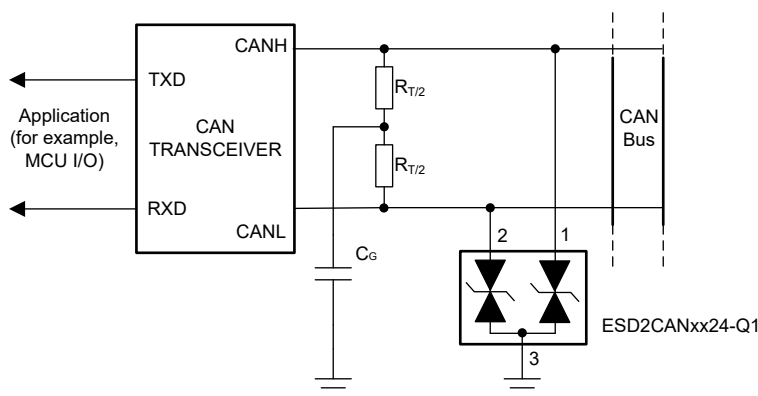


图 6-1. ESD2CANxx24-Q1 典型应用

6.2.1 详细设计过程

ESD752 的 V_{RWM} 为 $\pm 24V$ ，可避免二极管在发生电池短路事件期间损坏，如果在跳线启动期间反转端子连接，则可能发生这种事件。该双向特性可保障正负信号输入端的信号完整性，同时还能应对各类线路故障或接线错误问题。3pF（典型）或更低的电容可实现高达 20Mbps 的数据速率，从而使设计人员能够满足 CAN、CANFD、CAN SiC 和 CAN-XL 的要求。该器件的钳位电压可对额定绝对最大值为 58V 的 CAN 收发器提供防护，防护等级符合 IEC61000-4-2 4 级标准。60 Ω 分裂端接通过滤除差分信号线路上可能存在的高频共模噪声，来改善网络的电磁发射行为。

有关更多信息，请参阅下方“文档支持”部分中链接的《CAN 总线 ESD 防护保护应用手册》。

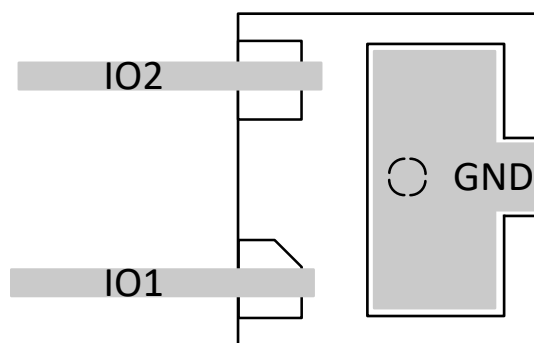
7 布局

7.1 布局指南

- 该器件的最佳位置是尽可能靠近连接器。
 - ESD 事件期间的 EMI 可能会从受到冲击的布线耦合到附近其他未受保护的布线，从而导致早期系统故障。
 - PCB 设计人员必须使任何未受保护的布线远离 TVS 和连接器之间受保护的布线，以更大限度地降低 EMI 耦合的可能性。
- 受保护的布线应尽可能直线布置。
- 使用半径尽可能大的圆角，消除 TVS 和连接器之间受保护布线上的任何尖角。
 - 电场往往会积聚在拐角上，从而增加 EMI 耦合。
- 如果引脚 3 接地，则为该返回路径使用粗而短的布线。

7.2 布局示例

此示例是双通道差分数据对应用（如 CAN）的典型示例。



○ = VIA to GND

图 7-1. 采用 DXA 封装的布线

8 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

8.1 文档支持

8.1.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[保护汽车 CAN 总线系统免受 ESD 过压事件的影响应用手册](#)
- 德州仪器 (TI)，[ESD 布局指南 用户指南](#)
- 德州仪器 (TI)，[ESD 保护二极管 EVM 用户指南](#)
- 德州仪器 (TI)，[通用 ESD 评估模块 用户指南](#)
- 德州仪器 (TI)，[阅读并了解 ESD 保护数据表](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (December 2025) to Revision A (December 2025)	Page
• 添加了额外的 ESD752 封装信息.....	1

日期	修订版本	注释
December 2025	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ESD752DBZR	Active	Production	SOT-23 (DBZ) 3	3000 JUMBO T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 150	2RP8
ESD752DBZR.B	Active	Production	SOT-23 (DBZ) 3	3000 JUMBO T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 150	2RP8
ESD752DCKR	Active	Production	SC70 (DCK) 3	3000 JUMBO T&R	Yes	NIPDAU	Level-3-260C-168 HR	-55 to 150	1MP
ESD752DCKR.B	Active	Production	SC70 (DCK) 3	3000 JUMBO T&R	Yes	NIPDAU	Level-3-260C-168 HR	-55 to 150	1MP
ESD752DXAR	Active	Production	USON (DXA) 3	3000 LARGE T&R	-	SN	Level-1-260C-UNLIM	-55 to 150	1WW

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ESD752DBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3
ESD752DCKR	SC70	DCK	3	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
ESD752DXAR	USON	DXA	3	3000	180.0	8.4	1.2	1.3	0.65	4.0	8.0	Q1

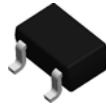
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ESD752DBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
ESD752DCKR	SC70	DCK	3	3000	180.0	180.0	18.0
ESD752DXAR	USON	DXA	3	3000	210.0	185.0	35.0

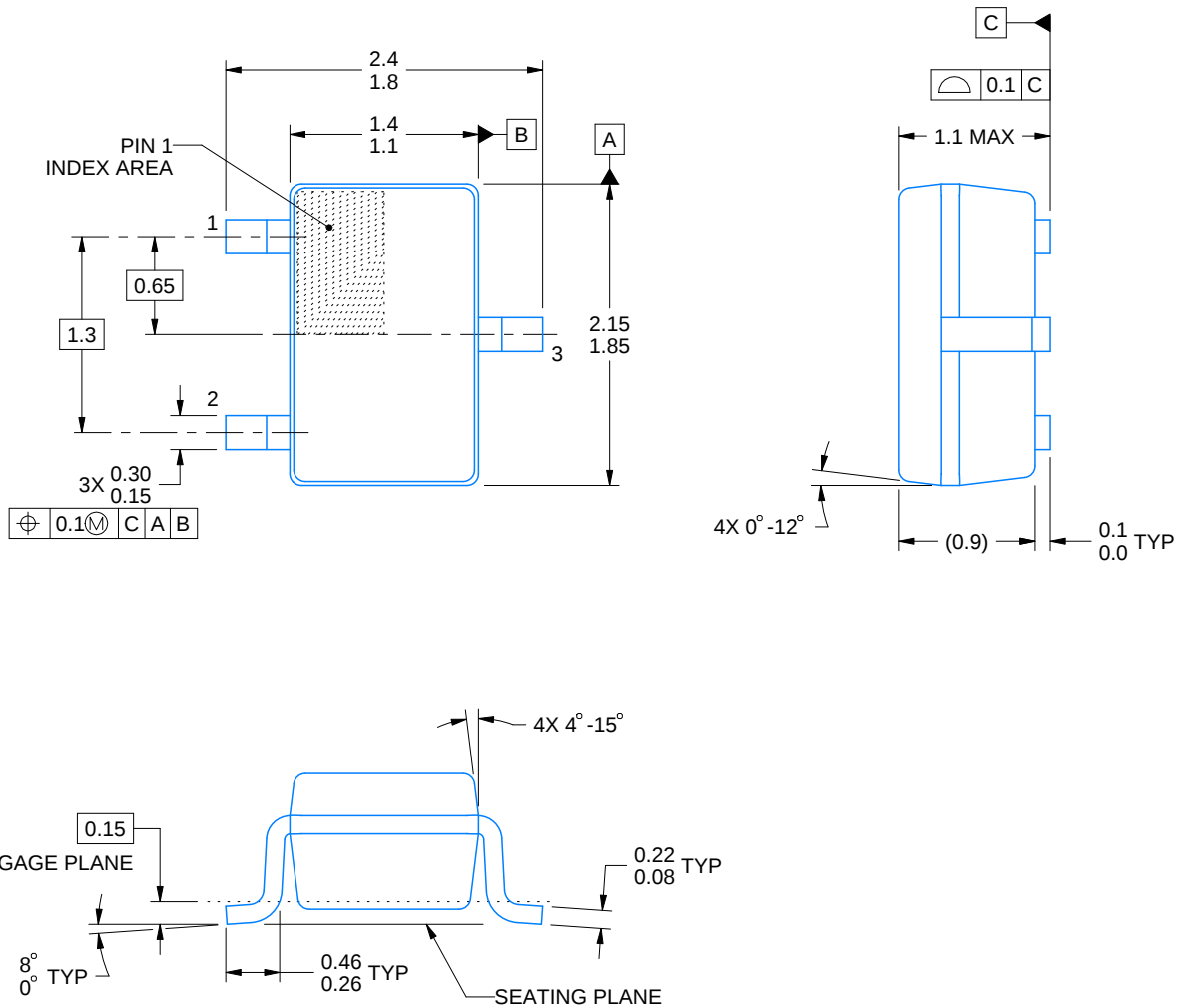
DCK0003A



PACKAGE OUTLINE

SOT-SC70 - 1.1 max height

SMALL OUTLINE TRANSISTOR SC70



4220745/F 11/2024

NOTES:

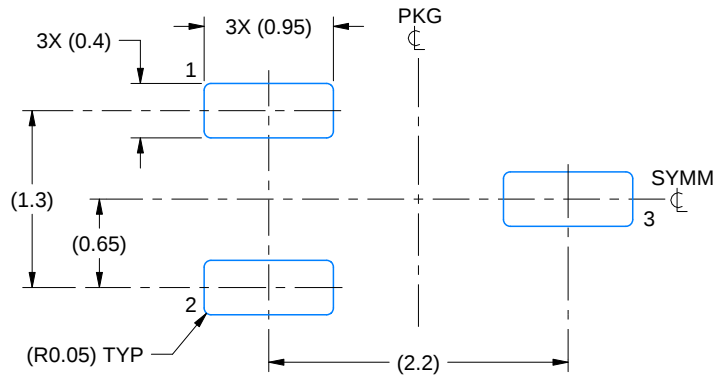
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

EXAMPLE BOARD LAYOUT

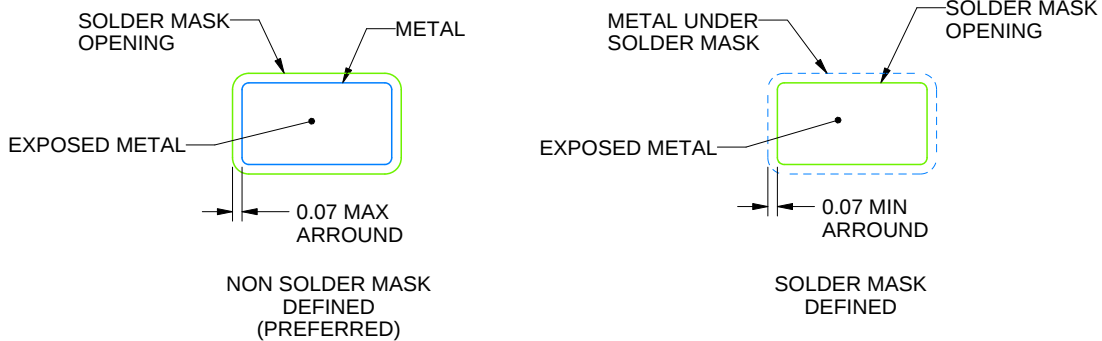
DCK0003A

SOT-SC70 - 1.1 max height

SMALL OUTLINE TRANSISTOR SC70



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4220745/F 11/2024

NOTES: (continued)

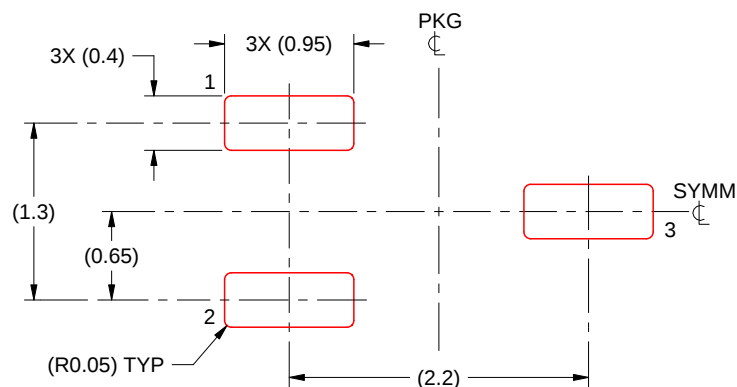
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCK0003A

SOT-SC70 - 1.1 max height

SMALL OUTLINE TRANSISTOR SC70



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

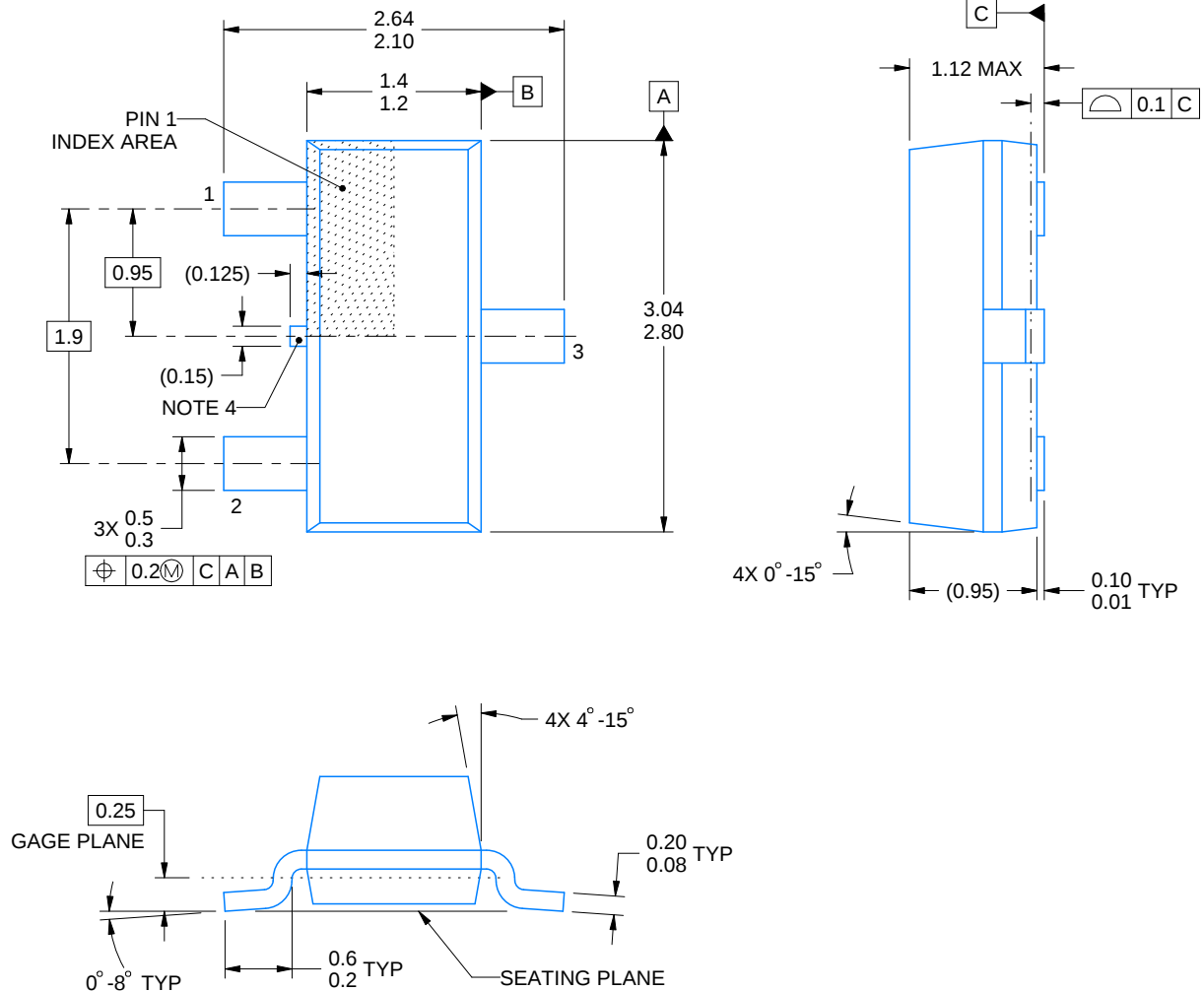
4220745/F 11/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

DBZ0003A**PACKAGE OUTLINE****SOT-23 - 1.12 mm max height**

SMALL OUTLINE TRANSISTOR



4214838/F 08/2024

NOTES:

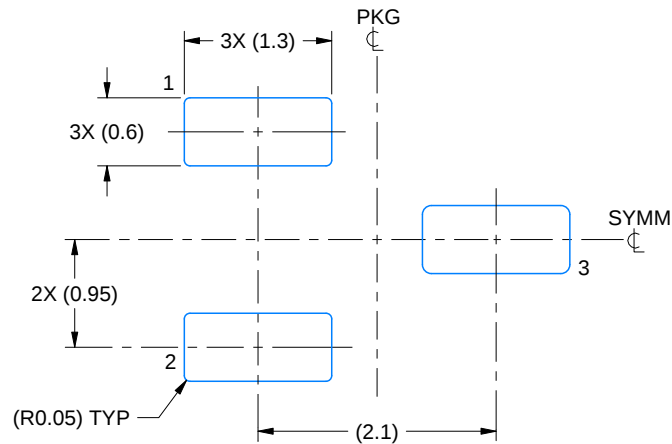
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.
5. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side

EXAMPLE BOARD LAYOUT

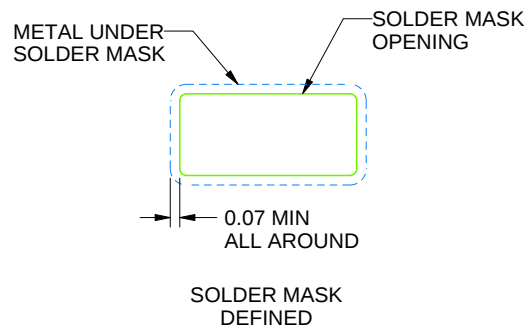
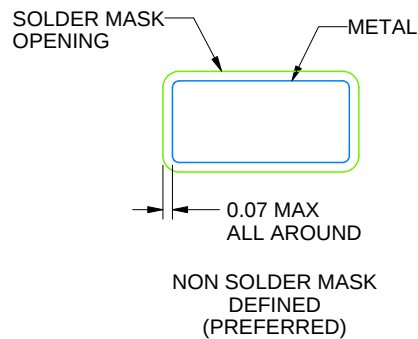
DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
SCALE:15X



SOLDER MASK DETAILS

4214838/F 08/2024

NOTES: (continued)

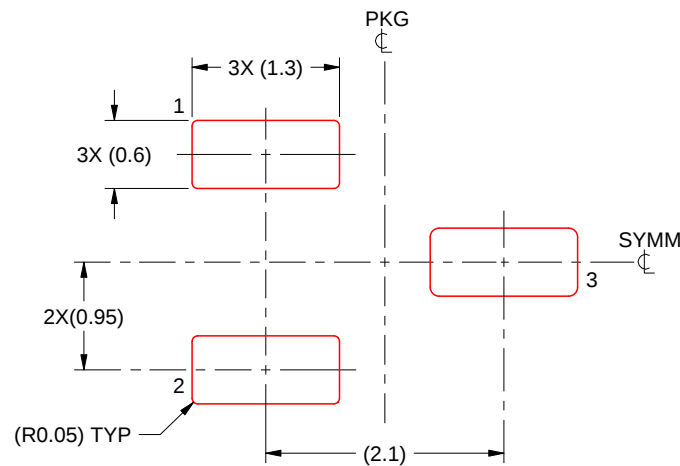
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/F 08/2024

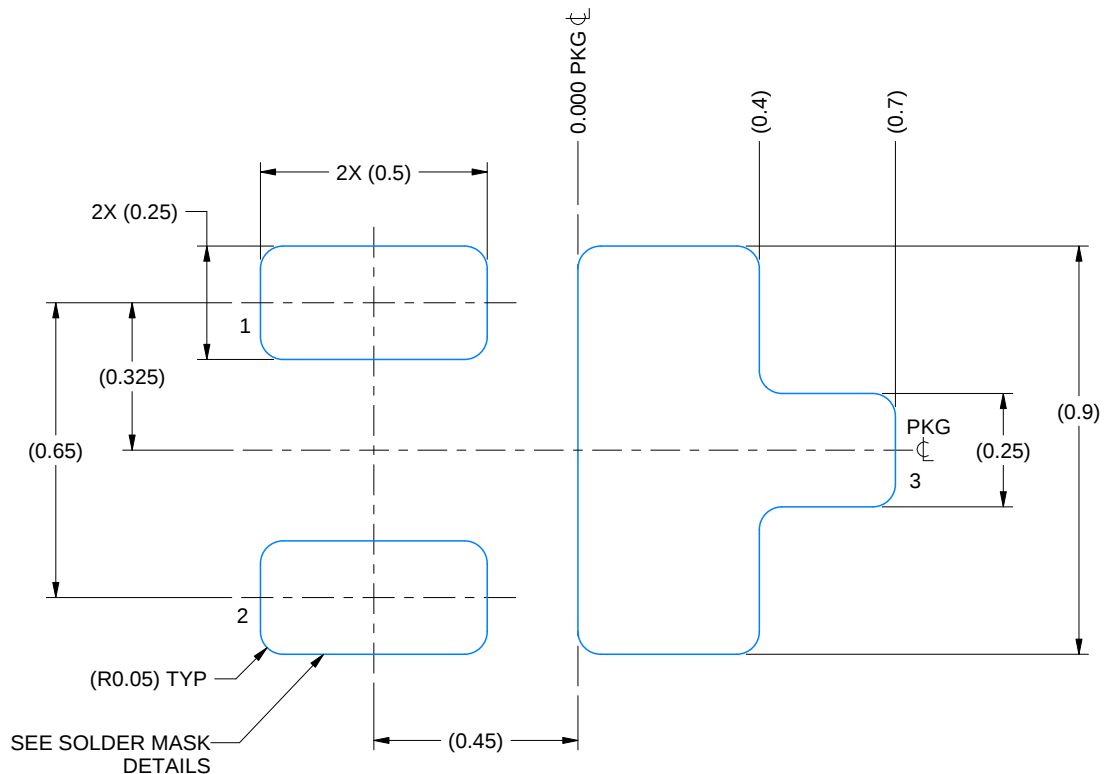
NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

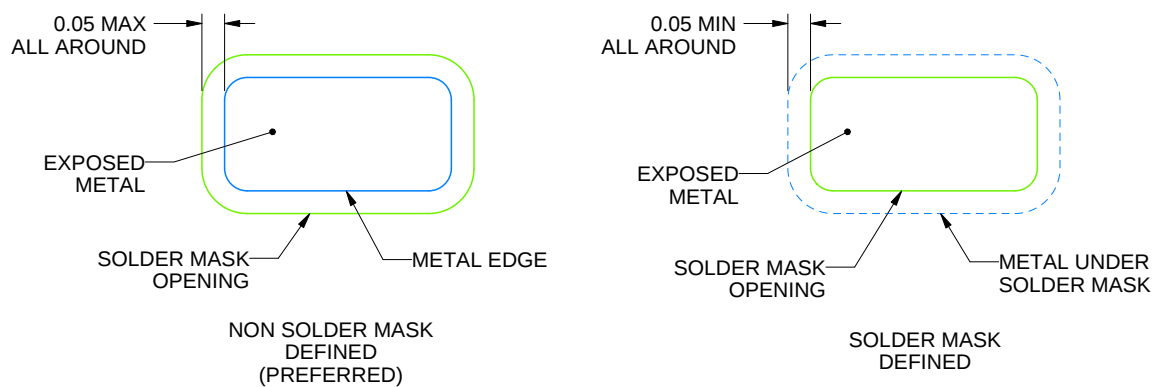
DXA0003A

USON - 0.55 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 60X



SOLDER MASK DETAILS

4231399/A 12/2024

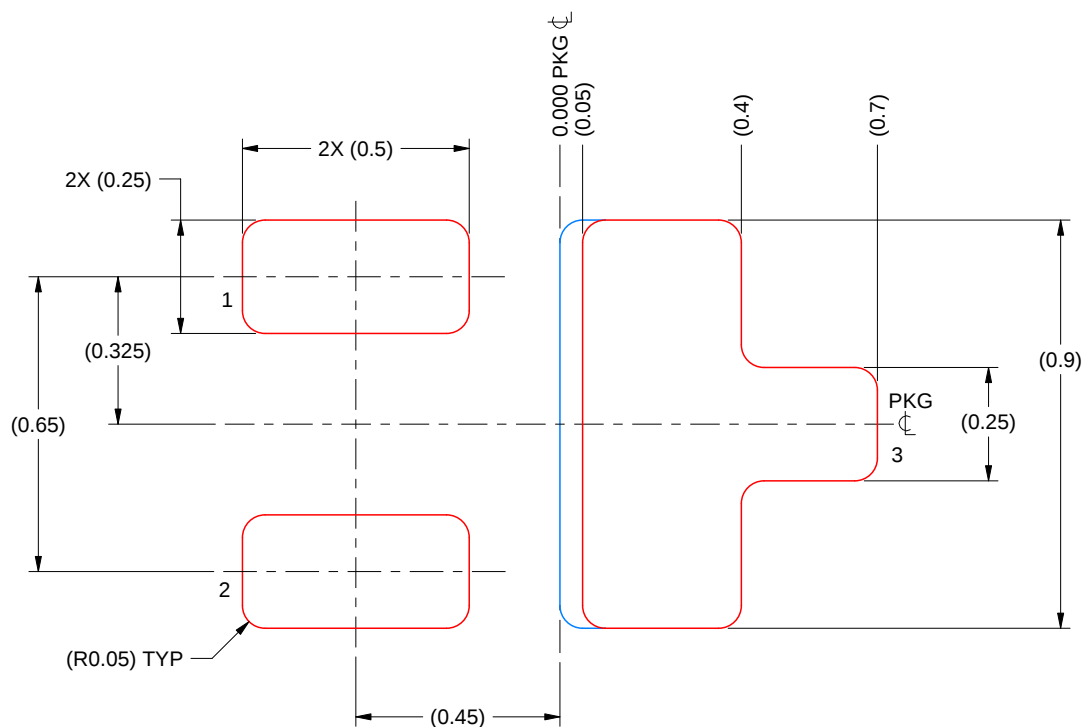
NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sl原因271).

DXA0003A

USON - 0.55 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 60X

EXPOSED PAD 3
90% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4231399/A 12/2024

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月