

DRV8762-Q1 具有精确电流检测和高级监测功能的 48V 电池 H 桥智能栅极驱动器

1 特性

- 适用于汽车应用的 AEC-Q100 测试指导
 - 器件环境温度：-40°C 至 +125°C
- H 桥栅极驱动器
 - 驱动四个 N 通道 MOSFET (NMOS)
 - 8V 至 85V 宽工作电压范围
 - 适用于高侧栅极驱动器的自举架构
 - 支持 50mA 平均栅极开关电流，能够以 20kHz 的频率驱动 400nC MOSFET
 - 涓流电荷泵可支持 100% PWM 占空比，并可生成过驱电源以驱动外部切断或反极性保护电路
- 智能栅极驱动架构
 - 高达 224/448mA (拉电流/灌电流) 的 8 级可配置峰值栅极驱动电流
 - 基于栅源电压监控的闭环自动死区时间插入
 - 可配置的软关断可在过流关断期间更大限度地降低电感电压尖峰
- 低侧电流检测放大器
 - 在整个温度范围内具有 1mV 的低输入失调电压
 - 4 级可调增益
 - 可调输出偏置，用于支持单向或双向检测
- 基于 SPI 的详细配置和诊断
- DRVOFF 引脚可独立禁用驱动器
- 高压唤醒引脚 (nSLEEP)
- 专用 ASCIN 引脚，用于控制电机制动 (主动短路)
- 4x 和 2x PWM 模式
- 支持 3.3V 和 5V 逻辑输入
- 保护特性
 - 电池和电源电压监测器
 - MOSFET V_{DS} 和 R_{sense} 过电流监测器
 - MOSFET V_{GS} 栅极故障监测器
 - 器件热警告和热关断
 - 故障状态指示引脚

2 应用

- 48V 汽车电机控制应用
 - 汽车车身电机
 - 变速器传动器
 - 汽车 BDC 电机

3 说明

DRV8762-Q1 是一款集成式智能栅极驱动器，适用于 48V 汽车类 H 桥应用。该器件具有两个半桥栅极驱动器，每个驱动器都能够驱动高侧和低侧 N 沟道功率 MOSFET。DRV8762-Q1 使用外部 12V 电源和集成式自举二极管为高侧 MOSFET 生成合适的栅极驱动电压。此智能栅极驱动架构支持 16mA 至 224mA (拉电流) 和 448mA (灌电流) 的可配置峰值栅极驱动电流。DRV8762-Q1 可在电机连接处以 8V 至 85V 的宽输入电压范围运行。涓流电荷泵使栅极驱动器能够支持 100% PWM 占空比控制，并提供外部开关的过驱栅极驱动电压。

DRV8762-Q1 提供低侧电流检测放大器，用于支持基于电阻器的低侧电流检测。放大器的低失调电压使系统能够实现精确的电机电流测量。

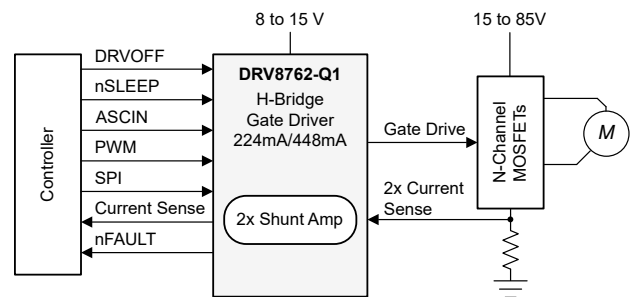
DRV8762-Q1 集成了各种诊断和保护功能，可实现稳健的电机驱动系统设计，还有助于消除对外部元件的需求。该器件具有高度可配置特性，能够无缝集成到各种系统设计中。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值) ⁽²⁾
DRV8762-Q1	QFN (48)	7mm × 7mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版原理图



内容

1 特性	1	7 寄存器映射	42
2 应用	1	7.1 STATUS 寄存器.....	43
3 说明	1	7.2 控制寄存器.....	50
4 引脚功能 48 引脚 DRV8762-Q1 器件	3	8 应用和实施	67
5 规格	5	8.1 应用信息.....	67
5.1 绝对最大额定值.....	5	8.2 典型应用.....	67
5.2 建议运行条件.....	6	8.3 布局.....	69
5.3 1pkg 热性能信息.....	6	9 器件和文档支持	71
5.4 电气特性.....	7	9.1 文档支持.....	71
5.5 SPI 时序要求.....	15	9.2 接收文档更新通知.....	71
5.6 SPI 时序图.....	15	9.3 支持资源.....	71
6 详细说明	16	9.4 商标.....	71
6.1 概述.....	16	9.5 静电放电警告.....	71
6.2 功能方框图.....	17	9.6 术语表.....	71
6.3 特性说明.....	18	10 修订历史记录	71
6.4 故障检测和响应汇总表 (故障表).....	33	11 机械、封装和可订购信息	72
6.5 器件功能模式.....	39	11.1 卷带包装信息.....	74
6.6 编程.....	40		

4 引脚功能 48 引脚 DRV8762-Q1 器件

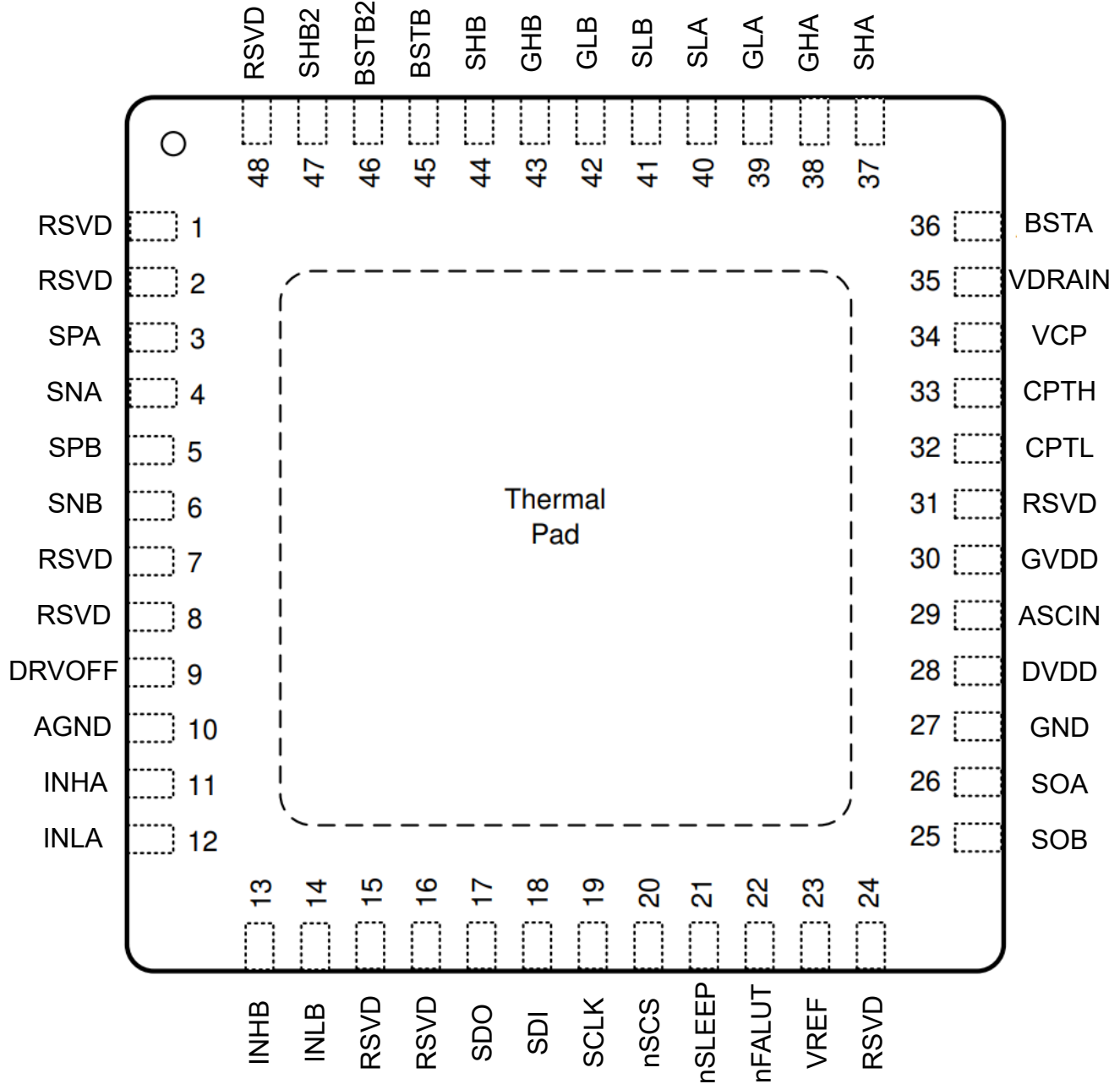


图 4-1. DRV8762-Q1 封装 48 引脚 QFN (带有外露散热焊盘) 顶视图

表 4-1. 引脚功能 (48-QFN)

引脚		I/O ⁽¹⁾	说明
名称	编号		
RSVD	1	-	保留。保持引脚悬空。
RSVD	2	-	保留。接地。
SPA	3	I	低侧分流放大器输入。连接到低侧功率 MOSFET 源极和电流分流电阻器的高侧。
SNA	4	I	电流检测放大器输入。连接到电流采样电阻的低侧。
SPB	5	I	低侧分流放大器输入。连接到低侧功率 MOSFET 源极和电流分流电阻器的高侧。
SNB	6	I	电流检测放大器输入。连接到电流采样电阻的低侧。

表 4-1. 引脚功能 (48-QFN) (续)

引脚		I/O ⁽¹⁾	说明
名称	编号		
RSVD	7	-	保留。接地 (推荐) 或保持悬空。
RSVD	8	-	保留。接地 (推荐) 或保持悬空。
DRVOFF	9	I	高电平有效关断输入, 用于下拉栅极驱动器输出 GHx 和 GLx。
AGND	10	PWR	器件接地。
INHA	11	I	高侧栅极驱动器控制输入。该引脚控制高侧栅极驱动器的输出。
INLA	12	I	低侧栅极驱动器控制输入。该引脚控制低侧栅极驱动器的输出。
INHB	13	I	高侧栅极驱动器控制输入。该引脚控制高侧栅极驱动器的输出。
INLB	14	I	低侧栅极驱动器控制输入。该引脚控制低侧栅极驱动器的输出。
RSVD	15	-	保留。保持引脚悬空。
RSVD	16	-	保留。保持引脚悬空。
SDO	17	O	串行数据输出。
SDI	18	I	串行数据输入。
SCLK	19	I	串行时钟输入。
nSCS	20	I	串行芯片选择。
nSLEEP	21	I	栅极驱动器 nSLEEP。当该引脚为逻辑低电平时, 器件进入低功耗睡眠模式。
nFAULT	22	OD	故障指示灯输出。该引脚在发生故障期间被拉至逻辑低电平, 并且需要使用一个外部上拉电阻器。
VREF	23	PWR	电流检测放大器的外部电压基准。
RSVD	24	-	保留。保持引脚悬空。
SOB	25	O	电流检测放大器输出。
SOA	26	O	电流检测放大器输出。
GND	27	PWR	器件接地
DVDD	28	PWR	3.3V / 5V LDO 输出。通过额定电压大于 10V 的陶瓷电容器连接到相邻的 GND。
ASCIN	29	I	ASC 外部触发引脚。当该引脚为逻辑高电平时, 器件会导通全部两个低侧或高侧栅极。
GVDD	30	PWR	栅极驱动器电源输入。在 GVDD 和 GND 引脚之间连接外部稳压 8V-15V 电源及具有 GVDD 额定值的陶瓷电容器。
RSVD	31	-	保留。保持引脚悬空。
CPTL	32	PWR	涓流电荷泵开关节点。在 CPTL 引脚和 CPTH 引脚之间连接一个电荷泵飞跨电容器。
CPTH	33	PWR	涓流电荷泵开关节点。在 CPTL 引脚和 CPTH 引脚之间连接一个电荷泵飞跨电容器。
VCP	34	PWR	涓流电荷泵存储电容器。在 VCP 引脚和 VDRAIN 引脚之间连接一个陶瓷电容器。
VDRAIN	35	PWR	高侧漏极感测和电荷泵电源输入。
BSTA	36	O	自举输出引脚。在 BSTA 和 SHA 间连接一个自举电容器
SHA	37	I	高侧源极感测输入。连接到高侧功率 MOSFET 源极。
GHA	38	O	高侧栅极驱动器输出。连接到高侧功率 MOSFET 的栅极。
GLA	39	O	低侧栅极驱动器输出。连接到低侧功率 MOSFET 的栅极。
SLA	40	I	低侧源极感测输入。连接到低侧功率 MOSFET 源极。
SLB	41	I	低侧源极感测输入。连接到低侧功率 MOSFET 源极。
GLB	42	O	低侧栅极驱动器输出。连接到低侧功率 MOSFET 的栅极。
GHB	43	O	高侧栅极驱动器输出。连接到高侧功率 MOSFET 的栅极。
SHB	44	I	高侧源极感测输入。连接到高侧功率 MOSFET 源极。
BSTB	45	O	自举输出引脚。在 BSTB 和 SHB 间连接一个自举电容器
BSTB2	46	-	自举引脚。连接到 BSTB (引脚 45)。
SHB2	47	-	源极检测引脚。连接到 SHB (引脚 44)
RSVD	48	-	保留。保持引脚悬空。

(1) 信号类型 : I = 输入 ; O = 输出 ; I/O = 输入或输出 ; PWR = 电源

5 规格

5.1 绝对最大额定值

在建议运行条件下测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
栅极驱动器稳压器引脚电压	GVDD	-0.3	20	V
高侧漏极引脚电压	VDRAIN	-0.3	85	V
自举引脚电压	BSTx	-0.3	105	V
自举引脚电压	BST, 以 SH 为基准	-0.3	20	V
逻辑引脚电压	nSLEEP、DRVOFF、ASCIN	-0.3	35	V
逻辑引脚电压	nFAULT	-0.3	6	V
	INHx、INLx	-0.3	35	
	SCLK、nSCS、SDI、SDO	-0.3	6	
涓流电荷泵输出引脚电压	VCP	-0.3	100	V
涓流电荷泵高侧引脚电压	CPTH	-0.3	VCP + 0.3	V
涓流电荷泵低侧引脚电压	CPTL	-0.3	VDRAIN + 0.3	V
高侧栅极驱动引脚电压	GH	-5	105	V
高侧栅极驱动引脚瞬态负电压	GH, 1 μ s	-20		V
高侧栅极驱动引脚电压	GH, 以 SH 为基准	-0.3	20	V
高侧源极引脚电压	SH, DC	-5	105	V
高侧源极引脚瞬态负电压	SH, 1 μ s	-20		V
高侧源极引脚压摆率	SH, V _{BST-SH} >4.3V		20	V/ns
低侧栅极驱动引脚电压	GL, 以 SL 为基准	-0.3	20	V
低侧源极检测引脚电压	SL	-5	V _{GVDD} +0.3	V
低侧源极检测引脚瞬态负电压	SL, 1 μ s	-16		V
电流检测放大器基准输入引脚电压	VREF	-0.3	5.5	V
并联放大器输入引脚电压	SN、SP	-1	1	V
分流放大器输入引脚 500ns 瞬态电压	SN, SP, 500ns	-16	20	V
分流放大器输出引脚电压	SO	-0.3	V _{VREF} + 0.3	V
结温, T _J		-40	150	°C
贮存温度, T _{stg}		-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件则无法完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命

5.2 建议运行条件

在工作温度范围内（除非另有说明）

			最小值	标称值	最大值	单位
V _{GVDD}	电源电压	GVDD	8		15	V
V _{VDRAIN}	高侧漏极引脚电压	VDRAIN, 低侧栅极驱动和采用自举的高侧栅极驱动开关	0		85	V
	高侧漏极引脚电压	VDRAIN, 可支持涓流电荷泵功能 V _{TCP} 最小值 > V _{BST_UV} 最大值 (下降), 适用于高侧栅极驱动 100% 且无 BST_UV 检测。VDRAIN > GVDD + 4V, GVDD > 9V	13		85	V
V _{BST-SH}	以 SH 为基准的自举引脚电压	BST (V _{BST} - V _{SH}), 高侧栅极驱动开关且无 BST_UV 检测, V _{BST-SH} 最小值 > V _{BST_UV} 最大值 (上升),	6.1		20	V
V _{BST}	自举引脚电压	BST	0		105	V
V _{SH}	高侧源极引脚电压	SH	-2		85	V
I _{TRICKLE}	涓流电荷泵外部负载电流	相位负载和 VCP 外部负载的总和			4	mA
V _I	输入电压	INH、INL、SDI、SCLK、nSCS	0		5.5	V
f _{PWM} ⁽¹⁾	PWM 频率		0		200	kHz
V _{OD}	开漏上拉电压	nFAULT			5.5	V
I _{OD}	开漏输出电流	nFAULT			-5	mA
V _{VREF}	电流检测放大器基准电压	VREF	3.0		5.5	V
T _A	工作环境温度		-40		125	°C
T _J	工作结温		-40		150	°C

(1) 必须遵循功率耗散和热限值

5.3 1pkg 热性能信息

热指标 ⁽¹⁾		DRV8762	单位
		RGZ (QFN)	
		48	
R _{θJA}	结至环境热阻	24.1	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	12.9	°C/W
R _{θJB}	结至电路板热阻	7.6	°C/W
Ψ _{JT}	结至顶部特征参数	0.2	°C/W
Ψ _{JB}	结至电路板特征参数	7.3	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	2.0	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

5.4 电气特性

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源 (GVDD、VDRAIN、DVDD)						
I_{VDRAIN_UNPW}	GVDD 未供电状态下的 VDRAIN 睡眠电流	GVDD = 0V, VDRAIN = 48V, $V_{BST-SH} = 0V$, nSLEEP=0V, $T_j = 25^\circ C$; SH=VDRAIN & 0V SH=0V 时 VDRAIN 的漏电流; SH=VDRAIN 时 VDRAIN+SH 的漏电流 [全部两个前置驱动器相位集成在一起]	2	4.5	13.5	μA
I_{GVDD}	GVDD 待机模式电流	GVDD = 12V, VDRAIN = 48V, INH = INL = 0; DRVOFF = 低电平, SHx=0V. TCP = 导通 VCP 上无外部负载。 [TCP 开关将切换]	9.5	13.4	17.5	mA
I_{GVDD}	GVDD 待机模式电流	GVDD = 12V, VDRAIN = 48V, INH = INL = 0; DRVOFF = 高电平, SHx=VDRAIN TCP = 导通 VCP 上无外部负载。 [TCP 开关将接合]	9.7	11.7	17.1	mA
I_{VDRAIN}	VDRAIN 活动模式电流	GVDD = 12V, VDRAIN = 48V, INH = INL = 开关 @ 20kHz; INL=1 时 SH=0, INH=1 时 SH=VDRAIN; INH=INL=0 时 SH 保持电压; 未连接 FET. TCP 导通, TCP 开关将切换	4.3	5.2	6.9	mA
I_{GVDD}	GVDD 活动模式电流	GVDD = 12V, VDRAIN = 48V, INH = INL = 开关 @ 20kHz; INL=1 时 SH=0, INH=1 时 SH=VDRAIN; INH=INL=0 时 SH 保持电压; 未连接 FET. TCP 导通, TCP 开关将切换	9.8	13.1	20	mA
t_{WAKE}	开通时间	GVDD = 12V nSLEEP = 高电平到工作模式 (输出就绪) (nFAULT = 高电平)			10	ms
I_{LBS_HSPU}	高侧上拉期间的自举引脚漏电流	INH = 高电平, SH=VDRAIN=85V; TCP 关断; TDRIVE=0; $V_{BST-SH}=12V$	200	340	450	μA
V_{DVDD_RT}	DVDD 数字稳压器电压 (室温)	$V_{GVDD} \geq GVDD_UVH$, $0mA \leq I_{DVDD} \leq 30mA$ 外部负载 + 0mA-5mA 内部数字负载, $T_j = 25^\circ C$, DVDD_LVL=0	3.23	3.3	3.37	V
V_{DVDD_RT}	DVDD 数字稳压器电压 (室温)	$V_{GVDD} \geq GVDD_UVH$, $0mA \leq I_{DVDD} \leq 100mA$ 外部负载 + 30mA-5mA 内部数字负载, $T_j = 25^\circ C$, DVDD_LVL=0	3.23	3.3	3.37	V
V_{DVDD}	DVDD 数字稳压器电压	$V_{GVDD} \geq GVDD_UVH$, $0mA \leq I_{DVDD} \leq 30mA$ 外部负载 + 0mA-5mA 内部数字负载, DVDD_LVL=0	3.21	3.3	3.39	V
V_{DVDD}	DVDD 数字稳压器电压	$V_{GVDD} \geq GVDD_UVH$, $0mA \leq I_{DVDD} \leq 100mA$ 外部负载 + 30mA-5mA 内部数字负载, DVDD_LVL=0	3.21	3.3	3.39	V
V_{DVDD_RT}	DVDD 数字稳压器电压 (室温)	$V_{GVDD} \geq 6.5V$, $0mA \leq I_{DVDD} \leq 30mA$ 外部负载 + 0mA-5mA 内部数字负载, $T_j = 25^\circ C$, DVDD_LVL=1	4.9	5	5.1	V
V_{DVDD_RT}	DVDD 数字稳压器电压 (室温)	$V_{GVDD} \geq 6.5V$, $30mA \leq I_{DVDD} \leq 100mA$ 外部负载 + 0mA-5mA 内部数字负载, $T_j = 25^\circ C$, DVDD_LVL=1	4.9	5	5.1	V
V_{DVDD}	DVDD 数字稳压器电压	$V_{GVDD} \geq 6.5V$, $0mA \leq I_{DVDD} \leq 30mA$ 外部负载 + 0mA-5mA 内部数字负载, DVDD_LVL=1	4.85	5	5.15	V
V_{DVDD}	DVDD 数字稳压器电压	$V_{GVDD} \geq 6.5V$, $30mA \leq I_{DVDD} \leq 100mA$ 外部负载 + 0mA-5mA 内部数字负载, DVDD_LVL=1	4.85	5	5.15	V
逻辑电平输入 (INHx、INLx、nSLEEP 等)						
V_{IL}	输入逻辑低电平电压	NSLEEP 引脚. GVDD>6V			0.8	V
V_{IL}	输入逻辑低电平电压	DRVOFF 引脚. GVDD>6V			0.8	V
V_{IL}	输入逻辑低电平电压	INLx、INHx、ASCIN、SDI、SCLK、nSCS. GVDD>6V			0.8	V
V_{IH}	输入逻辑高电平电压	NSLEEP 引脚. GVDD>6V	2.2			V

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V _{IH}	输入逻辑高电平电压	DRVOFF 引脚。GVDD>6V	2.2			V
V _{IH}	输入逻辑高电平电压	INLx、INHx、DRVOFF、ASCIN、SDI、SCLK、nSCS GVDD > 6V DVDD < 4V	2.2			V
V _{IH}	输入逻辑高电平电压	INLx、INHx、DRVOFF、ASCIN、SDI、SCLK、nSCS GVDD > 6V DVDD < 5.25V	2.6			V
V _{IH}	输入逻辑高电平电压	INLx、INHx、DRVOFF、ASCIN、SDI、SCLK、nSCS GVDD > 6V DVDD < 6V	2.9			V
V _{OH}	SDO Voh	DVDD > 2.5V ; ILOAD=5mA ; SDO=H			500	mV
V _{OL}	SDO Vol	DVDD > 2.5V ; ILOAD = 5mA ; SDO = L			500	mV
V _{HYS}	输入迟滞	NSLEEP	100	250	500	mV
V _{HYS}	输入迟滞	DRVOFF	50	200	400	mV
V _{HYS}	输入迟滞	INLx、INHx、DRVOFF、ASCIN、SDI、SCLK、nSCS	50	200	400	mV
I _{IL}	输入逻辑低电平电流	INLx、INHx、DRVOFF、ASCIN、SDI、SCLK = 0V	-1	0	1	μA
R _{PU}	输入上拉电阻	nSCS 至 DVDD 引脚	50	100	200	kΩ
R _{PD}	输入下拉电阻	SDI、SCLK 至 GND	50	100	200	kΩ
R _{PD}	输入下拉电阻	INLx、INHx、DRVOFF、ASCIN、NSLEEP 至 GND。	150	250	350	kΩ
t _{NSLEEP_DG}	NSLEEP 输入抗尖峰脉冲时间		1	2	4	μs
t _{DRVOFF_DG}	DRVOFF 输入抗尖峰脉冲时间		1	2	4	μs
开漏输出 (nFAULT)						
V _{OL}	输出逻辑低电平电压	I _{OD} = 5mA , GVDD > 4V			0.4	V
I _{OZ}	输出逻辑高电平电流	V _{OD} = 5V	-1		1	μA
自举二极管 (BST)						
V _{BOOTD}	自举二极管正向电压	I _{BOOT} = 100μA			0.82	V
V _{BOOTD}	自举二极管正向电压	I _{BOOT} = 10mA			1	V
V _{BOOTD}	自举二极管正向电压	I _{BOOT} = 100mA			1.6	V
R _{BOOTD}	自举动态电阻 (ΔV _{BOOTD} /ΔI _{BOOT})	I _{BOOT} = 100mA 和 50mA	3.9	4.8	9	Ω
涓流电荷泵 (VCP)						
V _{TCP}	涓流电荷泵输出电压	V _{VCP-VDRAIN} , V _{DRAIN} > 15V , GVDD>11V , V _{DRAIN} >GVDD+4V ; 外部负载 I _{VCP} < 4mA	10.3	10.7	10.9	V
V _{TCP}	涓流电荷泵输出电压	V _{VCP-VDRAIN} , V _{DRAIN} > 15V , 8V<GVDD<11V , V _{DRAIN} >GVDD+4V ; 外部负载 I _{VCP} < 2mA	7.5	7.8	8.0	V
V _{TCP}	涓流电荷泵输出电压	V _{VCP-VDRAIN} , V _{DRAIN} =GVDD , 8V<GVDD<11V , 外部负载 I _{VCP} < 2mA	4.0	5.4	6.7	V
V _{BST_TCPOFF}	用于控制 VCP 停止对 BST 电容器充电的 BST 监测电压 (上升电压)	INLx = 0 ; SHx = 0 , V _{DRAIN} ; V _{DRAIN} = 48V , 85V	12.0	13.2	14.6	V
T _{PRECHARGE}	自举预充电的启动时间	INH=INL=0 ; BST_UVLO=最高电平 ; TCP_SWITCH=预充电模式 (5mA) ; GVDD > 11V , V _{DRAIN} > GVDD + 4V ; SHx=V _{DRAIN} ;		1.5	3	ms
I _{TCP_NRM}	VCP 至 BST 开关电流 ; 正常模式	BST=SH=0 ; VCP > 15V ; TCP_HD_DIS=1 ; TCP_SW_CURLIM=0 ;		1.25		mA
I _{TCP_NRM}	VCP 至 BST 开关电流 ; 正常模式	BST=SH=0 ; VCP > 15V ; TCP_HD_DIS=1 ; TCP_SW_CURLIM=1 ;		2.3		mA
I _{TCP_PCHG}	VCP 至 BST 开关电流 ; 预充电模式	BST=SH=0 ; VCP > 15V ;		5.2		mA
I _{TCP_HD}	VCP 至 BST 开关电流 ; 高占空比模式且 TCP_SW_HD_CURLIM=0b00	BST=SH=0 ; VCP > 15V ; TCP_HD_DIS=0b ; TCP_SW_HD_CURLIM=0b00 ;		7.7		mA
I _{TCP_HD}	VCP 至 BST 开关电流 ; 高占空比模式且 TCP_SW_HD_CURLIM=0b01	BST=SH=0 ; VCP > 15V ; TCP_HD_DIS=0b ; TCP_SW_HD_CURLIM=0b01 ;		6.4		mA

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{TCP_HD}	VCP 至 BST 开关电流；高占空比模式且 TCP_SW_HD_CURLIM=0b10	BST=SH=0；VCP > 15V； TCP_HD_DIS=0b； TCP_SW_HD_CURLIM=0b10；		10.5		mA
I_{TCP_HD}	VCP 至 BST 开关电流；高占空比模式且 TCP_SW_HD_CURLIM=0b11	BST=SH=0；VCP > 15V； TCP_HD_DIS=0b； TCP_SW_HD_CURLIM=0b11；		9.2		mA
栅极驱动器 (GH、GL、SH、SL)						
V_{GSHx_LO}	高侧栅极驱动低电平电压 ($V_{GH} - V_{SH}$)	$I_{GHx} = -10\text{mA}$ ， $V_{GVDD} = 12\text{V}$ ，IDRIVE = 448mA，未连接 FET	0		0.2	V
V_{GSHx_HI}	高侧栅极驱动高电平电压 ($V_{BST} - V_{GH}$)	$I_{GHx} = 10\text{mA}$ ， $V_{GVDD} = 12\text{V}$ ，IDRIVE = 224mA，未连接 FET	0		0.2	V
V_{GSLx_LO}	低侧栅极驱动低电平电压 ($V_{GL} - V_{SL}$)	$I_{GLx} = -10\text{mA}$ ， $V_{GVDD} = 12\text{V}$ ，IDRIVE = 448mA，未连接 FET	0		0.2	V
V_{GSLx_HI}	低侧栅极驱动高电平电压 ($V_{GVDD} - V_{GL}$)	$I_{GLx} = 10\text{mA}$ ， $V_{GVDD} = 12\text{V}$ ，IDRIVE = 224mA，未连接 FET	0		0.2	V
$I_{DRIVEP0}$	峰值栅极拉电流	$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x0	9	16	26	mA
$I_{DRIVEP1}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x1	19	32	52	mA
$I_{DRIVEP2}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x2	38	64	103	mA
$I_{DRIVEP3}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x3	57	96	154	mA
$I_{DRIVEP4}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x4	76	128	205	mA
$I_{DRIVEP5}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x5	96	160	256	mA
$I_{DRIVEP6}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x6	115	192	308	mA
$I_{DRIVEP7}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVP_xx = 0x7	134	224	359	mA
$I_{DRIVEN0}$	峰值栅极灌电流	$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x0	19	32	52	mA
$I_{DRIVEN1}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x1	38	64	103	mA
$I_{DRIVEN2}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x2	76	128	205	mA
$I_{DRIVEN3}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x3	115	192	308	mA
$I_{DRIVEN4}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x4	153	256	410	mA
$I_{DRIVEN5}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x5	192	320	512	mA
$I_{DRIVEN6}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x6	230	384	615	mA
$I_{DRIVEN7}$		$V_{BST} - V_{SH} = V_{GVDD} = 12\text{V}$ ，IDRVN_xx = 0x7	268	448	717	mA
R_{PD_LS}	低侧无源下拉电阻	GL 至 SL， $V_{GL} - V_{SL} = 2\text{V}$	60	85	120	k Ω
R_{PDSA_HS}	高侧半有源下拉电阻	$GVDD_UV = 1$ GH 至 SH， $V_{GH} - V_{SH} = 2\text{V}$	2	4	8	k Ω
I_{PUHOLD_L}	高侧上拉保持低电平电流	IHOLD_SEL = 0	614	1024	1639	mA
I_{PUHOLD_H}	高侧上拉保持高电平电流	IHOLD_SEL = 1	153	256	410	mA
$I_{PDSTRONG_LS}$	低侧下拉强电流		1228	2048	3277	mA
$I_{PDSTRONG_HS}$	高侧下拉强电流		1228	2048	3277	mA
栅极驱动器时序						
t_{PDR_LS}	低侧上升传播延迟	INL 至 GL 上升， $V_{GVDD} > 8\text{V}$	45	63	90	ns
t_{PDF_LS}	低侧下降传播延迟	INL 至 GL 下降， $V_{GVDD} > 8\text{V}$	45	64	90	ns
t_{PDR_HS}	高侧上升传播延迟	INH 至 GH 上升， $V_{GVDD} = V_{BST} - V_{SH} > 8\text{V}$	45	62	90	ns
t_{PDF_HS}	高侧下降传播延迟	INH 至 GH 下降， $V_{GVDD} = V_{BST} - V_{SH} > 8\text{V}$	45	65	90	ns
t_{PD_MATCH}	匹配低侧栅极驱动器的传播延迟	GL 打开至 GL 关闭，从 $V_{GL-SL} = 1\text{V}$ 至 $V_{GL-SL} = V_{GVDD} - 1\text{V}$ ； $V_{GVDD} = V_{BST} - V_{SH} > 8\text{V}$ ； $V_{SH} = 0\text{V}$ 至 90V，GH 和 GL 上无负载	-8	± 4	8	ns
	匹配高侧栅极驱动器的传播延迟	GH 打开至 GH 关闭，从 $V_{GH-SH} = 1\text{V}$ 至 $V_{GH-SH} = V_{BST-SH} - 1\text{V}$ ； $V_{GVDD} = V_{BST} - V_{SH} > 8\text{V}$ ； $V_{SH} = 0\text{V}$ 至 90V，GH 和 GL 上无负载	-10	± 4	10	ns

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t _{PD_MATCH_PH}	每相位的匹配传播延迟	禁用死区时间。GL 关闭至 GH 打开，从 V _{GL-SL} = V _{GVDD} - 1V 至 V _{GH-SH} = 1V；V _{GVDD} = V _{BST} - V _{SH} > 8V；V _{SH} = 0V 至 90V，GH 和 GL 上无负载，禁用死区时间	-12	±4	12	ns
		禁用死区时间。GH 关闭至 GL 打开，从 V _{GH-SH} = V _{BST-SH} - 1V 至 V _{GL-SL} = 1V；V _{GVDD} = V _{BST} - V _{SH} > 8V；V _{SH} = 0V 至 90V，GH 和 GL 上无负载	-11	±4	11	ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0000b = 0h		70		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0001b = 1h		120		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0010b = 2h		180		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0011b = 3h		300		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0100b = 4h		400		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0101b = 5h		500		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0110b = 6h		600		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 0111b = 7h		750		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1000b = 8h		1000		ns
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1001b = 9h		1.5		us
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1010b = Ah		2		us
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1011b = Bh		2.5		us
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1100b = Ch		3		us
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1101b = Dh		3.5		us
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1110b = Eh		5		us
t _{DEAD}	数字栅极驱动死区时间	DEADT = 1111b = Fh		10		us
t _{DEAD}	模拟传播延迟死区时间变化	插入到数字死区时间上方	-12	4	12	ns
电流分流放大器 (SNx、SOx、SPx、VREF)						
A _{CSA}	检测放大器增益	CSAGAIN = 00b	4.9	5	5.08	V/V
		CSAGAIN = 01b	9.85	10	10.15	V/V
		CSAGAIN = 10b	19.7	20	20.3	V/V
		CSAGAIN = 11b	39.4	40	40.8	V/V
A _{CSA_ERR_DRIFT}	检测放大器增益误差温度漂移		-30		30	ppm/°C
NL	非线性误差			0.01	0.05	%
t _{SET}	精度达 ±1% 的稳定时间	V _{STEP} = 1.6V，A _{CSA} = 5V/V，C _{SO} = 500pF；V _{REF} = 4.5V-5.5V；k = 1/2；C _{boardroute} = 0pF-60pF		0.6	1.6	μs
		V _{STEP} = 1.6V，A _{CSA} = 10V/V，C _{SO} = 500pF；V _{REF} = 4.5V-5.5V；k = 1/2；C _{boardroute} = 0pF-60pF		0.65	1.6	μs
		V _{STEP} = 1.6V，A _{CSA} = 20V/V，C _{SO} = 500pF；V _{REF} = 4.5V-5.5V；k = 1/2；C _{boardroute} = 0pF-60pF		0.7	1.6	μs
		V _{STEP} = 1.6V，A _{CSA} = 40V/V，C _{SO} = 500pF；V _{REF} = 4.5V-5.5V；k = 1/2；C _{boardroute} = 0pF-60pF		1.25	2.1	μs

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t _{SET}	精度达 ±1% 的稳定时间	V _{STEP} = 1.6V, A _{CSA} = 5V/V, C _{SO} = 60pF ; V _{REF} = 4.5V-5.5V ; k=1/2 ; C _{boardroute} = 0pF-60pF		0.3	0.6	μs
		V _{STEP} = 1.6V, A _{CSA} = 10V/V, C _{SO} = 60pF ; V _{REF} = 4.5V-5.5V ; k=1/2 ; C _{boardroute} = 0pF-60pF		0.35	0.6	μs
		V _{STEP} = 1.6V, A _{CSA} = 20V/V, C _{SO} = 60pF ; V _{REF} = 4.5V-5.5V ; k=1/2 ; C _{boardroute} = 0pF-60pF		0.35	0.7	μs
		V _{STEP} = 1.6V, A _{CSA} = 40V/V, C _{SO} = 60pF ; V _{REF} = 4.5V-5.5V ; k=1/2 ; C _{boardroute} = 0pF-60pF		0.6	0.9	μs
BW	带宽	A _{CSA} = 5V/V, C _{LOAD} = 60pF, 小信号 -3dB	3	5	7	MHz
		A _{CSA} = 10V/V, C _{LOAD} = 60pF, 小信号 -3dB	2.5	4.8	6.6	MHz
		A _{CSA} = 20V/V, C _{LOAD} = 60pF, 小信号 -3dB	2	4	5.4	MHz
		A _{CSA} = 40V/V, C _{LOAD} = 60pF, 小信号 -3dB	1.75	3	4.2	MHz
t _{SR}	输出转换率	V _{STEP} = 1.6V, A _{CSA} = 5V/V, C _{LOAD} = 60pF , 从低电平转换到高电平		14		V/μs
		V _{STEP} = 1.6V, A _{CSA} = 10V/V, C _{LOAD} = 60pF, 从低电平转换到高电平		13		V/μs
		V _{STEP} = 1.6V, A _{CSA} = 20V/V, C _{LOAD} = 60pF, 从低电平转换到高电平		13		V/μs
		V _{STEP} = 1.6V, A _{CSA} = 40V/V, C _{LOAD} = 60pF, 从低电平转换到高电平		6		V/μs
V _{SWING}	输出电压范围	V _{VREF} = 3	0.25		2.75	V
V _{SWING}	输出电压范围	V _{VREF} = 5.5	0.25		5.25	V
V _{SWING}	输出电压范围	V _{VREF} = 3V 至 5.5V	0.25		V _{VREF} - 0.25	V
V _{COM}	共模输入范围		-0.15		0.15	V
V _{DIFF}	差分模式输入范围	增益 A _{CSA} = 5V/V	-0.3		0.3	V
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; T _J = -40°C, G=5V/V	-2.65		2.65	mV
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; T _J = -40°C, G=10、20、 40V/V	-1.5		1.5	mV
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; T _J = 25°C, G=5V/V	-2.65		2.65	mV
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; T _J = 25°C, G=10、20、 40V/V	-1.5		1.5	mV
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; T _J = 150°C, G=5V/V	-2.65		2.65	mV
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; T _J = 150°C, G=10、20、 40V/V	-1.5		1.5	mV
V _{OFF}	输入偏移电压	V _{SP} = V _{SN} = GND ; G=5V/V	-2.6		2.6	mV
V _{OFF_DRIFT}	输入漂移失调电压	V _{SP} = V _{SN} = GND	-10	0	10	μV/°C
V _{BIAS}	输出电压偏置比	V _{SP} = V _{SN} = GND		0.5		
V _{BIAS_ACC}	输出电压偏置比精度		-1.2		1.8	%
I _{BIAS}	输入偏置电流	V _{SP} = V _{SN} = GND, V _{VREF} = 3V 至 5.5V			100	μA
I _{BIAS_OFF}	输入偏置电流失调	I _{SP} - I _{SN}	-2.5		2.5	μA
CMRR	共模抑制比	直流		80		dB
		20kHz		60		dB
PSRR	电源抑制比	GVDD 至 SOx, 直流		100		dB
PSRR	电源抑制比	GVDD 至 SOx, 20kHz		63		dB
PSRR	电源抑制比 (VREF)	VREF 至 SOx, 直流, 差分		85		dB
		VREF 至 SOx, 20kHz, 差分		90		dB
PSRR	电源抑制比 (VREF)	VREF 至 SOx, 20kHz, 单端		40		dB

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I _{CSA_SUP}	GVDD 未供电期间 CSA 的电源漏电流	V _{REF} , V _{VREF} = 3V 至 5.5V, GVDD = 0V, VDRAIN = 48V/0V			1000	nA
I _{CSA_SUP}	CSA 的电源电流	V _{REF} , V _{VREF} = 3V 至 5.5V		4.5	6.5	mA
T _{CMREC}	共模恢复时间			2	2.5	us
RIPPLE	SOx 输出纹波电压	峰峰值, V _{REF} = 3 至 5.5V, SOx 电容 = 500pf, 以输入为基准, SOx/GAIN		850	1100	uV
C _{LOAD}	最大负载电容			10		nF
保护电路						
V _{GVDD_UV_BST}	GVDD 欠压警告阈值上升	GVDD_UV_BST_LV = 1b	9.25	9.6	9.95	V
V _{GVDD_UV_BST}	GVDD 欠压警告阈值下降	GVDD_UV_BST_LVL = 1b	9.1	9.45	9.8	V
V _{GVDD_UV_BST}	GVDD 欠压警告阈值上升	GVDD_UV_BST_LVL = 0b	10.25	10.65	10.95	V
V _{GVDD_UV_BST}	GVDD 欠压警告阈值下降	GVDD_UV_BST_LVL = 0b	10.1	10.45	10.8	V
V _{GVDD_UVH}	GVDD 欠压故障阈值上升		7.2	7.55	7.9	V
V _{GVDD_UVH}	GVDD 欠压故障阈值下降		7	7.35	7.7	V
V _{GVDD_UVLO}	GVDD 欠压锁定阈值		5.35	5.65	5.95	V
V _{GVDD_UVLO}	GVDD 欠压锁定阈值		5.25	5.55	5.85	V
V _{GVDD_OV}	GVDD 过压阈值上升		16.9	17.65	18.4	V
V _{GVDD_OV}	GVDD 过压阈值下降		16.5	17.25	18	V
t _{GVDD_UVOV_DEG}	GVDD 欠压/过压抗尖峰脉冲			12		μs
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值上升	VDRAIN_UVH_LVL = 0b	18	19	20	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值下降	VDRAIN_UVH_LVL = 0b	17	18	19	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值上升	VDRAIN_UVH_LVL = 01b	20	21	22	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值下降	VDRAIN_UVH_LVL = 01b	19	20	21	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值上升	VDRAIN_UVH_LVL = 10b	22	23	24	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值下降	VDRAIN_UVH_LVL = 10b	21	22	23	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值上升	VDRAIN_UVH_LVL = 11b	24	25	26	V
V _{VDRAIN_UVH}	VDRAIN 欠压故障阈值下降	VDRAIN_UVH_LVL = 11b	23	24	25	V
V _{VDRAIN_UVL}	禁用 TCP 上升时的 VDRAIN 欠压阈值	VDRAIN_UVL_LVL = 0b	10.2	10.7	11.2	
V _{VDRAIN_UVL}	禁用 TCP 下降时的 VDRAIN 欠压阈值	VDRAIN_UVL_LVL = 0b	10	10.5	11	V
V _{VDRAIN_UVL}	禁用 TCP 上升时的 VDRAIN 欠压阈值	VDRAIN_UVL_LVL = 1b	5.15	5.65	5.95	V
V _{VDRAIN_UVL}	禁用 TCP 下降时的 VDRAIN 欠压阈值	VDRAIN_UVL_LVL = 1b	5.05	5.55	5.85	V
t _{VDRAIN_UV_DEG}	VDRAIN 欠压抗尖峰脉冲			12		μs
V _{VDRAIN_OV}	VDRAIN 过压故障阈值上升	VDRAIN_OV_LVL = 0b。	55.5	58	60.5	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值下降	VDRAIN_OV_LVL = 0b。	53.5	56	58.5	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值上升	VDRAIN_OV_LVL = 1b。	57.5	60	62.5	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值下降	VDRAIN_OV_LVL = 1b。	55.5	58	60.5	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值上升	VDRAIN_OV_LVL = 10b。	59.5	62	64.5	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值下降	VDRAIN_OV_LVL = 10b。	57.5	60	62.5	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值上升	VDRAIN_OV_LVL = 11b。	78	81.5	84	V
V _{VDRAIN_OV}	VDRAIN 过压故障阈值下降	VDRAIN_OV_LVL = 11b。	76	79.5	82	V
t _{VDRAIN_OV_DEG}	VDRAIN 过压抗尖峰脉冲			6.5		μs
V _{VCP_UV}	VCP 欠压故障阈值上升		6.7	7.6	8.4	V
V _{VCP_UV}	VCP 欠压故障阈值下降		6.5	7.4	8.2	V
t _{VCP_UV_DEG}	VCP 欠压抗尖峰脉冲			12		μs
V _{BST_UV_HI}	自举欠压电平（高电平）上升	8V < GVDD < 9V ; PREDRV_BST_UVLO=1	4.5	5.15	5.8	V

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V _{BST_UV_HI}	自举欠压电平（高电平）下降	8V < GVDD < 9V ; PREDRV_BST_UVLO=1	4.4	5.05	5.7	V
V _{BST_UV_LO}	自举欠压电平（低电平）上升	GVDD > 9V ; PREDRV_BST_UVLO=0	5.45	6.1	6.8	V
V _{BST_UV_LO}	自举欠压电平（低电平）下降	GVDD > 9V ; PREDRV_BST_UVLO=0	5.35	6	6.65	V
t _{BST_UV_DEG}	自举欠压抗尖峰脉冲			6		μs
V _{DVDD_UV}	DVDD 欠压故障阈值上升		2.6	2.75	2.9	V
V _{DVDD_UV}	DVDD 欠压故障阈值下降		2.5	2.65	2.8	V
V _{DVDD_OV}	DVDD 过压故障阈值上升	DVDD_LDO_SEL = 0b (3.3V)	3.7	3.85	4.0	V
V _{DVDD_OV}	DVDD 过压故障阈值下降	DVDD_LDO_SEL = 0b (3.3V)	3.65	3.8	3.95	V
V _{DVDD_OV}	DVDD 过压故障阈值上升	DVDD_LDO_SEL = 1b (5V)	5.55	5.75	5.95	V
V _{DVDD_OV}	DVDD 过压故障阈值下降	DVDD_LDO_SEL = 1b (5V)	5.5	5.7	5.9	V
t _{DVDD_OV_DEG}	DVDD 过压抗尖峰脉冲			18		μs
V _{VREF_UV}	VREF 欠压故障阈值上升	VREF 上升	2.05	2.2	2.35	V
V _{VREF_UV}	VREF 欠压故障阈值下降	VREF 下降	1.85	2	2.15	V
t _{VREF_UV_DEG}	VREF 欠压抗尖峰脉冲			12		μs
TOTW	过热警告阈值上升		127	142	157	°C
TOTW	过热警告阈值下降		121	136	151	°C
TOTSD	过热关断阈值上升		161	176	191	°C
TOTSD	过热关断阈值下降		155	170	185	°C
V _{VDS_LVL0}	VDS 过流故障级别	VDS_LVL_x = 0000b	0.075	0.1	0.120	V
V _{VDS_LVL1}	VDS 过流故障级别	VDS_LVL_x = 0001b	0.125	0.15	0.170	V
V _{VDS_LVL2}	VDS 过流故障级别	VDS_LVL_x = 0010b	0.175	0.2	0.220	V
V _{VDS_LVL3}	VDS 过流故障级别	VDS_LVL_x = 0011b	0.27	0.3	0.33	V
V _{VDS_LVL4}	VDS 过流故障级别	VDS_LVL_x = 0100b	0.38	0.4	0.42	V
V _{VDS_LVL5}	VDS 过流故障级别	VDS_LVL_x = 0101b	0.475	0.5	0.525	V
V _{VDS_LVL6}	VDS 过流故障级别	VDS_LVL_x = 0110b	0.57	0.6	0.63	V
V _{VDS_LVL7}	VDS 过流故障级别	VDS_LVL_x = 0111b	0.67	0.7	0.73	V
V _{VDS_LVL8}	VDS 过流故障级别	VDS_LVL_x = 1000b	0.76	0.8	0.84	V
V _{VDS_LVL9}	VDS 过流故障级别	VDS_LVL_x = 1001b	0.86	0.9	0.94	V
V _{VDS_LVL10}	VDS 过流故障级别	VDS_LVL_x = 1010b	0.95	1.0	1.05	V
V _{VDS_LVL11}	VDS 过流故障级别	VDS_LVL_x = 1011b	1.43	1.5	1.57	V
V _{VDS_LVL12}	VDS 过流故障级别	VDS_LVL_x = 1100b	1.9	2.0	2.1	V
V _{VGS_FLT}	VGS 故障阈值上升	故障 VGS 监测模式。VGS 上升	0.6	1.2	1.7	V
V _{VGS_FLT}	VGS 故障阈值下降	故障 VGS 监测模式。VGS 下降	0.5	1.1	1.6	V
t _{VGS_DG0}	VGS 故障可编程抗尖峰脉冲	VGS_DEG = 00b		0.5		μs
t _{VGS_DG1}	VGS 故障可编程抗尖峰脉冲	VGS_DEG = 01b		1.0		μs
t _{VGS_DG2}	VGS 故障可编程抗尖峰脉冲	VGS_DEG = 10b		1.5		μs
t _{VGS_DG3}	VGS 故障可编程抗尖峰脉冲	VGS_DEG = 11b		2.0		μs
t _{BLNK0}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 000b		0		μs
t _{BLNK1}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 001b		0.5		μs
t _{BLNK2}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 010b		1.0		μs
t _{BLNK3}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 011b		2.0		μs
t _{BLNK4}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 100b		6.0		μs
t _{BLNK5}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 101b		8.0		μs
t _{BLNK6}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 110b		10.0		μs
t _{BLNK7}	VDS/VGS 监测可编程消隐周期	VDS_VGS_BLK = 111b		12.0		μs
t _{VDS_DG0}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 000b		0.5		μs
t _{VDS_DG1}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 001b		1.0		μs

在工作结温范围和建议的工作条件下（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t _{VDS_DG2}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 010b		1.5		μs
t _{VDS_DG3}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 011b		2.0		μs
t _{VDS_DG4}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 100b		4.0		μs
t _{VDS_DG5}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 101b		6.0		μs
t _{VDS_DG6}	V _{DS} 保护抗尖峰脉冲时间	VDS_DEG = 110b , 111b		8.0		μs
Trip_Drift	LS 和 HS VDS 阈值的老化漂移		-2	0	2	mV
I _{OPENLOAD_PU}	SH 引脚上的开路负载上拉电流		2.4	3.5	6	mA
I _{OPENLOAD_PD}	SH 引脚上的开路负载下拉电流		2.4	4.2	6	mA
RSHUNT_OCP						
V _{RSHUNT_OCP}	SNS_OCP 阈值	RSHUNT_OCP_LVL=0	VREF*0.2 0	VREF*0.8 0		
V _{RSHUNT_OCP}	SNS_OCP 阈值	RSHUNT_OCP_LVL=1	VREF*0.1 0	VREF*0.9 0		
RSHUNT_OC P_VAR	SNS_OCP 阈值差异	RSHUNT_OCP_LVL=0、1, k=1/2, SN/SP 共模 = 0V	-3.2		3.2	%
RSHUNT_OC P_VAR	SNS_OCP 阈值差异	RSHUNT_OCP_LVL=0、1, k=1/2, SN/SP 共模 = -0.175V	-3.5		3.5	%
RSHUNT_OC P_VAR	SNS_OCP 阈值差异	RSHUNT_OCP_LVL=0、1, k=1/2, SN/SP 共模 = 0.7V	-3.8		3.8	%
RSHUNT_OC P_VAR	SNS_OCP 阈值差异	RSHUNT_OCP_LVL=0、1, k=1/8, SN/SP 共模 = 0V	-2		2	%
RSHUNT_OC P_VAR	SNS_OCP 阈值差异	RSHUNT_OCP_LVL=0、1, k=1/8, SN/SP 共模 = -0.175V	-2		2	%
RSHUNT_OC P_VAR	SNS_OCP 阈值差异	RSHUNT_OCP_LVL=0、1, k=1/8, SN/SP 共模 = 0.7V	-2		2	%
t _{SNS_OCP_DEG}	SNS_OCP 抗尖峰脉冲	SNS_OCP_DEG = 00b		3		μs
t _{SNS_OCP_DEG}	SNS_OCP 抗尖峰脉冲	SNS_OCP_DEG = 01b		6		μs
t _{SNS_OCP_DEG}	SNS_OCP 抗尖峰脉冲	SNS_OCP_DEG = 10b		9		μs
t _{SNS_OCP_DEG}	SNS_OCP 抗尖峰脉冲	SNS_OCP_DEG = 11b		12		μs

5.5 SPI 时序要求

$V_{GVDD} = 8V$ 至 $15V$ ，在工作温度范围内（除非另有说明）

		最小值	标称值	最大值	单位
t_{CLK}	SCLK 最小周期	100			ns
t_{CLKH}	SCLK 最短高电平时间	50			ns
t_{CLKL}	SCLK 最短低电平时间	50			ns
t_{SU_SDI}	SDI 输入数据设置时间	15			ns
t_{H_SDI}	SDI 输入数据保持时间	25			ns
t_{D_SDO}	SDO 输出数据延迟时间, $CL = 20pF$	SCLK 高电平至 SDO 有效, $C_L = 20pF$		50	ns
t_{SU_nSCS}	nSCS 输入设置时间	25			ns
t_{H_nSCS}	nSCS 输入保持时间	25			ns
t_{HL_nSCS}	低电平有效前的 nSCS 最短高电平时间	450			ns
t_{ACC_nSCS}	nSCS 访问时间	nSCS 低电平至 SDO 就绪		50	ns
t_{DIS_nSCS}	nSCS 禁用时间	nSCS 高电平至 SDO 高阻抗		50	ns

5.6 SPI 时序图

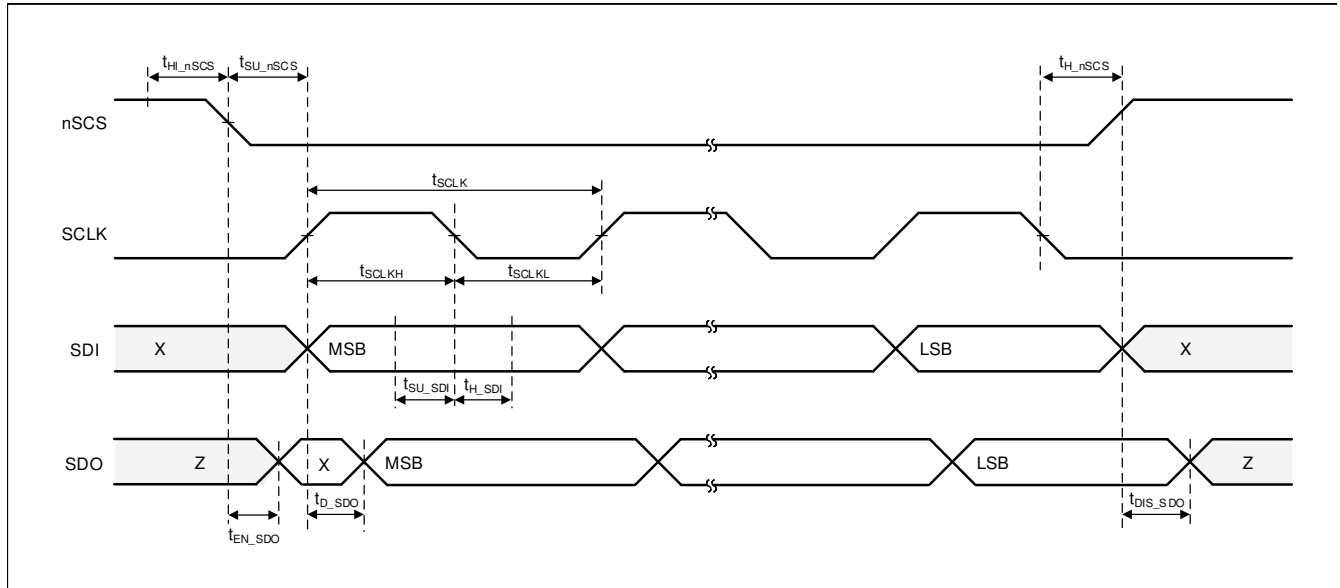


图 5-1. SPI 外设模式时序图

6 详细说明

6.1 概述

DRV8762-Q1 为 8V 至 85V 栅极驱动器，适用于 H 桥电机驱动应用。这些器件集成了两个独立的半桥栅极驱动器、一个涓流电荷泵以及一个线性稳压器来为低功耗微控制器提供电源，从而减少系统元件数量并降低系统成本和复杂性。该器件还集成了两个电流分流（或电流感测）放大器。标准的串行外设接口 (SPI) 提供了一种简单的方法，可通过外部控制器配置各种器件设置和读取故障诊断信息。

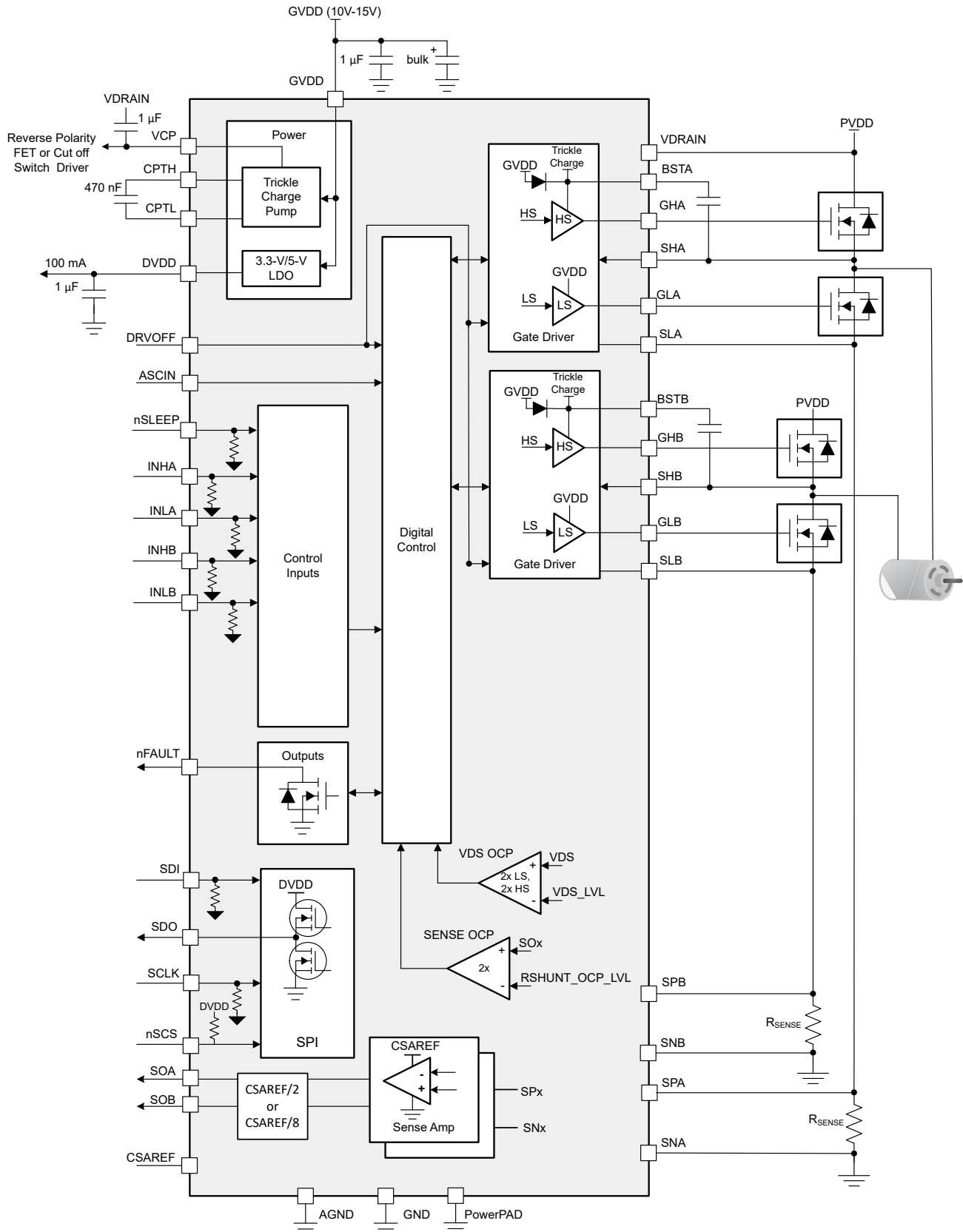
栅极驱动器支持外部 N 沟道高侧和低侧功率 MOSFET，可驱动高达 224mA 的峰值拉电流和 448mA 的峰值灌电流。自举电容器为高侧栅极驱动器生成电源电压。低侧栅极驱动器的电源电压由外部提供，标称值为 12V。

智能栅极驱动架构提供了动态调整栅极驱动输出电流强度的功能，从而使栅极驱动器能够控制功率 MOSFET 的 VDS 开关速度。借助该功能，用户可移除外部栅极驱动电阻器和二极管，从而减少物料清单 (BOM) 中的元件数量、降低成本并减小印刷电路板 (PCB) 的面积。该架构还使用内部状态机来防止栅极驱动器中发生短路事件，控制半桥死区时间，并防止外部功率 MOSFET 发生 dV/dt 寄生导通。

DRV8762-Q1 集成了电流感测放大器，用于使用低侧分流电阻器监测流经所有外部半桥的电流电平。电流感测放大器的增益设置可通过 SPI 命令进行调节。

除了高度的器件集成之外，DRV8762-Q1 还提供丰富的集成保护功能。这些功能包括电源欠压/过压监测 (GVDD UV/OV)、漏极电源欠压/过压监测 (VDRAIN UV/OV)、VDS 过流监测、 R_{SENSE} 过流监测 (SNS_OCP) 和过热监测/关断 (OTW 和 OTSD)。故障事件通过 nFAULT 引脚指示。

6.2 功能方框图



6.3 特性说明

6.3.1 H 桥栅极驱动器

DRV8762-Q1 集成两个半桥栅极驱动器，每个驱动器都能够驱动高侧和低侧 N 沟道功率 MOSFET。自举电路可在宽工作条件下为高侧 MOSFET 提供合适的栅极偏置电压，并且集成式涓流电荷泵支持 100% 占空比运行。可以组合使用多个半桥栅极驱动器来驱动单电机，也可以单独使用这些驱动器来驱动其他类型的负载。

6.3.1.1 PWM 控制模式

DRV8762-Q1 提供两种不同的 PWM 控制模式，用以支持各种控制方法。PWM 控制模式可通过 PWM_MODE 寄存器位进行调整。

6.3.1.1.1 4x PWM 模式

在 4x PWM 模式下，相应的 INHx 和 INLx 信号控制着输出状态，如表 6-1 所示。

表 6-1. 4x PWM 模式真值表

INLx	INHx	GLx	GHx	SHx	注释
0	0	L	L	高阻态	
0	1	L	H	H	
1	0	H	L	L	
1	1	L	L	高阻态	击穿保护

6.3.1.1.2 带 INLx 启用控制的 2x PWM 模式

在 2x PWM 模式下，INHx 引脚控制每个半桥并支持两种输出状态：低电平或高电平。INLx 引脚用于将高侧和低侧栅极驱动输出置于低电平。如果不需要此状态，请将所有 INLx 引脚保持在逻辑高电平。相应的 INHx 和 INLx 信号控制着输出状态，如表 6-2 所示。

表 6-2. 2x PWM 模式真值表

INLx	INHx	GLx	GHx	SHx
0	X	L	L	高阻态
1	0	H	L	L
1	1	L	H	H

6.3.1.2 栅极驱动架构

栅极驱动器采用适用于高侧和低侧驱动器的互补推挽拓扑。该拓扑允许对外部 MOSFET 栅极进行强上拉和强下拉。低侧栅极驱动器由 GVDD 电源直接供电。对于高侧栅极驱动器，自举二极管和电容器用于生成浮动高侧栅极电压电源。集成了自举二极管，并在 BSTx 引脚上使用了一个外部自举电容器。为支持 100% 占空比控制，器件中集成了一个涓流电荷泵。涓流电荷泵连接到 BSTx 节点，以防止由于驱动器和外部 MOSFET 的漏电流而导致降压。

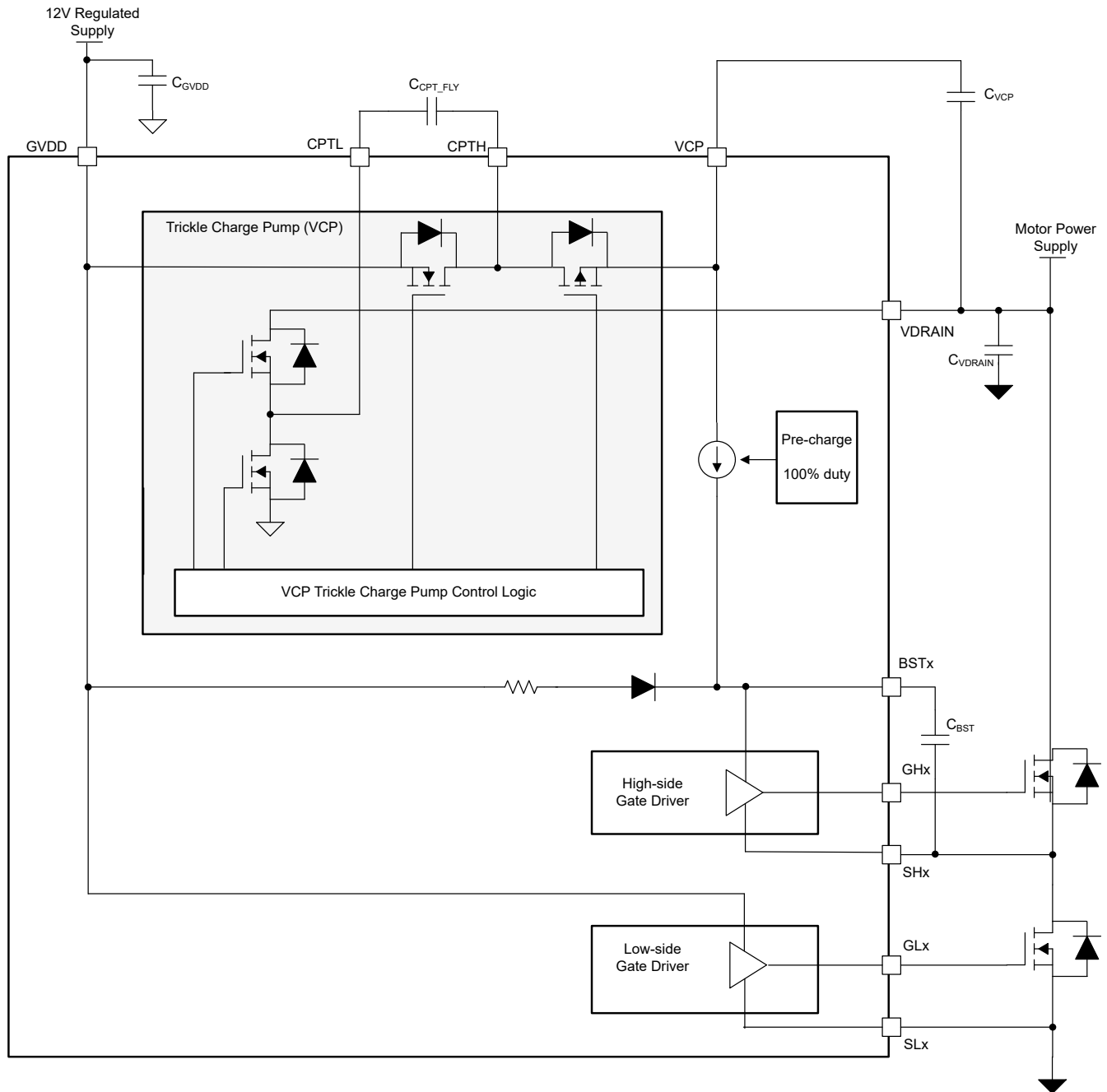


图 6-2. DRV8762-Q1 栅极驱动器电源架构

6.3.1.2.1 自举二极管

自举二极管是产生高侧偏置所必需的，并且集成在驱动器器件内部。二极管阳极通过内部电阻器连接到 GVDD，阴极连接到 BSTx。当 C_{BST} 电容器连接到 BSTx 和 SHx 引脚时，C_{BST} 电容器电荷会在 SHx 转换为接地时每个开关周期刷新一次。电容值 C_{BST} 取决于高侧 MOSFET 的栅极电荷，在选择该电容值时必须考虑 MOSFET 栅极的 PWM 控制和压降。自举二极管可提供快速恢复时间、低二极管电阻和额定电压裕度，从而实现高效可靠的运行。

6.3.1.2.2 VCP 涓流电荷泵

该器件配有电荷泵，可为 C_{BST} 自举电容器提供电流，以便自举电容器保持充电状态。由此，栅极驱动器就能够以 100% 占空比运行。电荷泵还支持在上电时对 C_{BST} 电容器进行预充电。

6.3.1.2.4 无源和半有源下拉电阻器

每个栅极驱动器在栅极和源极之间都有一个无源下拉电阻，用于在未通电的情况下使外部 MOSFET 保持关断状态。此外，高侧输出集成了一个半有源下拉电路，以在睡眠/关断模式期间进一步降低栅极阻抗。

6.3.1.2.5 TDRIVE/IDRIVE 栅极驱动时序控制

该器件集成了 TDRIVE/IDRIVE 栅极驱动时序控制，用于控制开关速度，可防止外部 MOSFET 因寄生 dV/dt 栅极导致开启。可配置的上拉电流 I_{DRVP} 和下拉电流 I_{DRVN} 使得无需外部串联栅极电阻，即可独立调节上升和下降压摆率。在 t_{DRIVE_N} 时间结束后，将启用强下拉电流 I_{STRONG} ，以强力关断 MOSFET，并在半桥另一侧开关切换期间将 MOSFET 保持关断状态。当半桥开关节点电压快速转换时，该功能有助于消除耦合到 MOSFET 栅极中的寄生电荷。

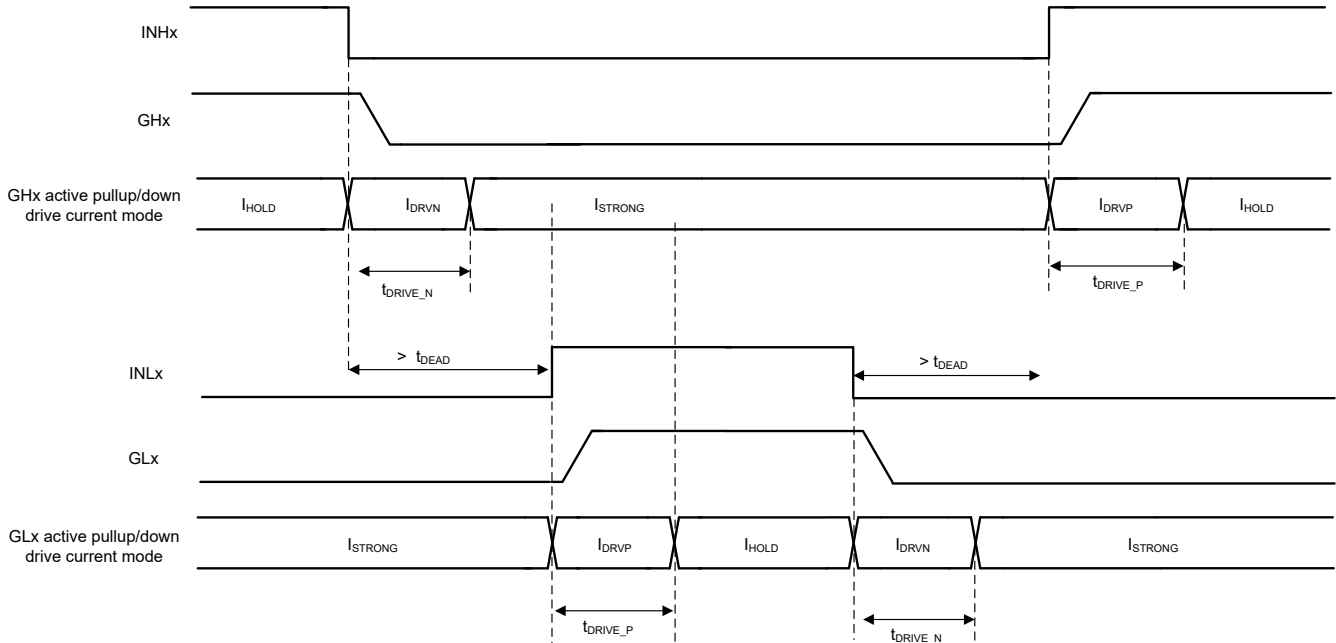


图 6-4. TDRIVE 栅极驱动时序控制

6.3.1.2.6 传播延迟

传播延迟时间 (t_{pd}) 是输入逻辑边沿与检测到的输出变化之间的时间。该时间由两个部分组成，即数字传播延迟和通过模拟栅极驱动器的延迟。

为了支持多种控制模式和死区时间插入，在输入命令通过器件传播时添加了一个较小的数字延迟。最后，模拟栅极驱动器具有较小的延迟，从而增大器件的总体传播延迟。

6.3.1.2.7 死区时间和跨导保护

在 DRV8762-Q1 的 4xPWM 模式中，高侧 INHx 和低侧 INLx 输入独立运行，但有一个例外，即当同一半桥的高侧和低侧同时开启时，以便防止发生跨导。该器件将高侧和低侧栅极输出拉至低电平，以防止功率级发生击穿现象，并且当高侧和低侧输入同时为逻辑高电平时，器件会报告故障 STP_FLT。

在 4xPWM 模式中，如果 SPI 寄存器位 DEADT_MODE 为 0b 且 DEADT_MODE_4X 为 00b，则器件会监测 INHx 和 INLx 并在 $INHx=INLx=low$ 的周期短于 t_{DEAD} 时插入死区时间。除 4xPWM 模式之外，无论配置如何，器件始终会插入死区时间。

备注

如果 PWM_MODE 设置为 01b，则 STP_MODE 位应设置为 1b 以避免 STP_FLT 的错误标志。SPI 寄存器位 STP_MODE = 0b 只能用于 PWM_MODE = 00b (4xPWM 模式)。

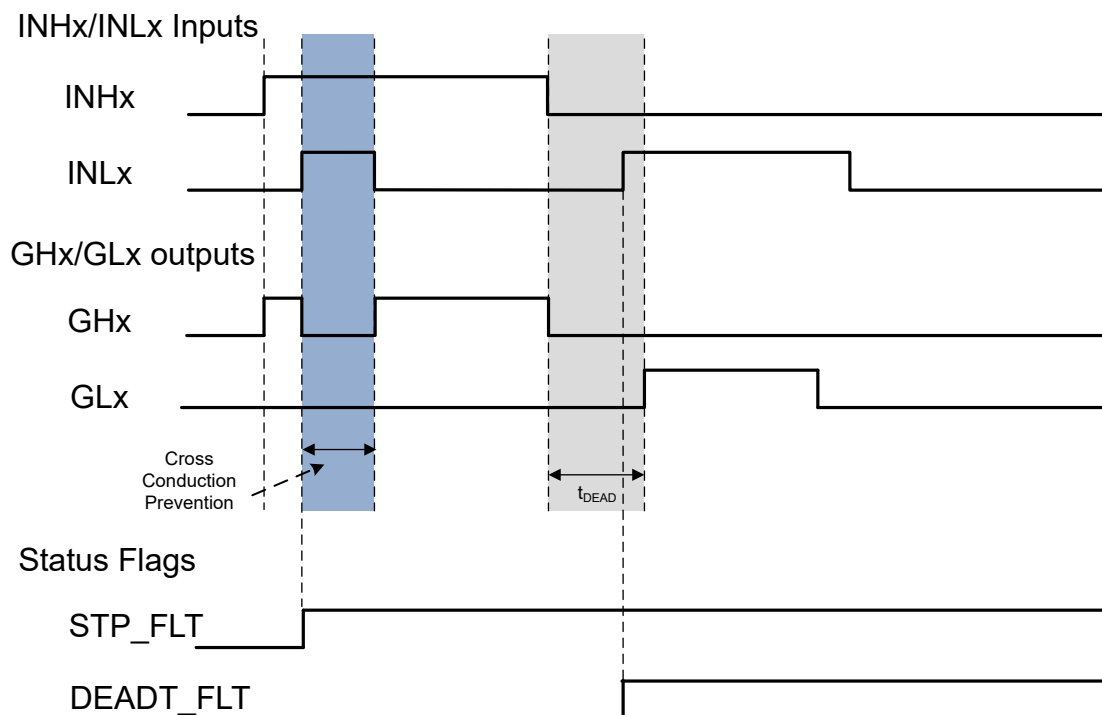


图 6-5. 跨导保护和死区时间插入

6.3.2 DVDD 线性稳压器

器件中集成了一个 100mA 输出线性稳压器，可供外部电路使用。LDO 可以配置为 3.3V 或 5V 输出。该稳压器可为低功耗 MCU 或其他支持低电源电流的电路提供电源电压。DVDD 稳压器的输出通过 1μF 陶瓷电容器在 DVDD 引脚附近旁路。TI 建议使用额定电压为 16V 或更高的 X5R 或 X7R 电容器来保持足够的有效电容。来自电容器的接地回路引回相邻的 GND 接地引脚。

LDO 的输出电压可通过 DVDD_LVL 寄存器位进行选择。

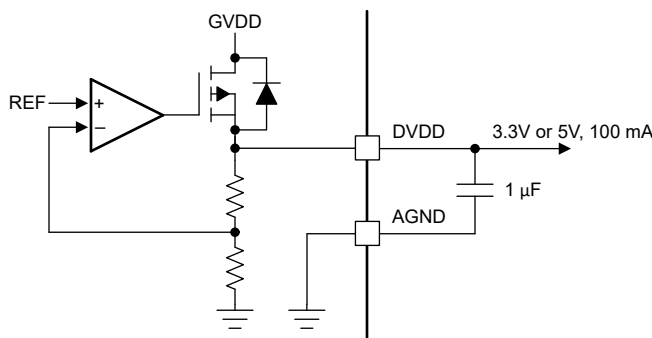


图 6-6. DVDD 线性稳压器方框图

可以使用 $P = (V_{GVDD} - V_{DVDD}) \times I_{DVDD}$ 来计算器件中 DVDD 线性稳压器耗散的功率

6.3.3 低侧电流检测放大器

DRV8762-Q1 器件集成了一个高性能低侧电流感测放大器，用于使用低侧分流电阻器进行电流测量。低侧电流测量通常用于通过外部控制器实现过电流保护或外部扭矩控制。电流感测放大器具有四个可配置的增益设置，介于 5 和 40V/V 之间，可通过 SPI 命令对其进行配置。CSA 的输出以外电压基准引脚 (VREF) 为基准。CSA 的输出失调电压可配置为 1/2 xVREF 或 1/8 xVREF 之间，以支持所需的双向或单向电流感测。

备注

默认情况下，禁用 CSA 输出。可以在 SPI 寄存器 IC_CTRL2 中启用 CSA 输出。

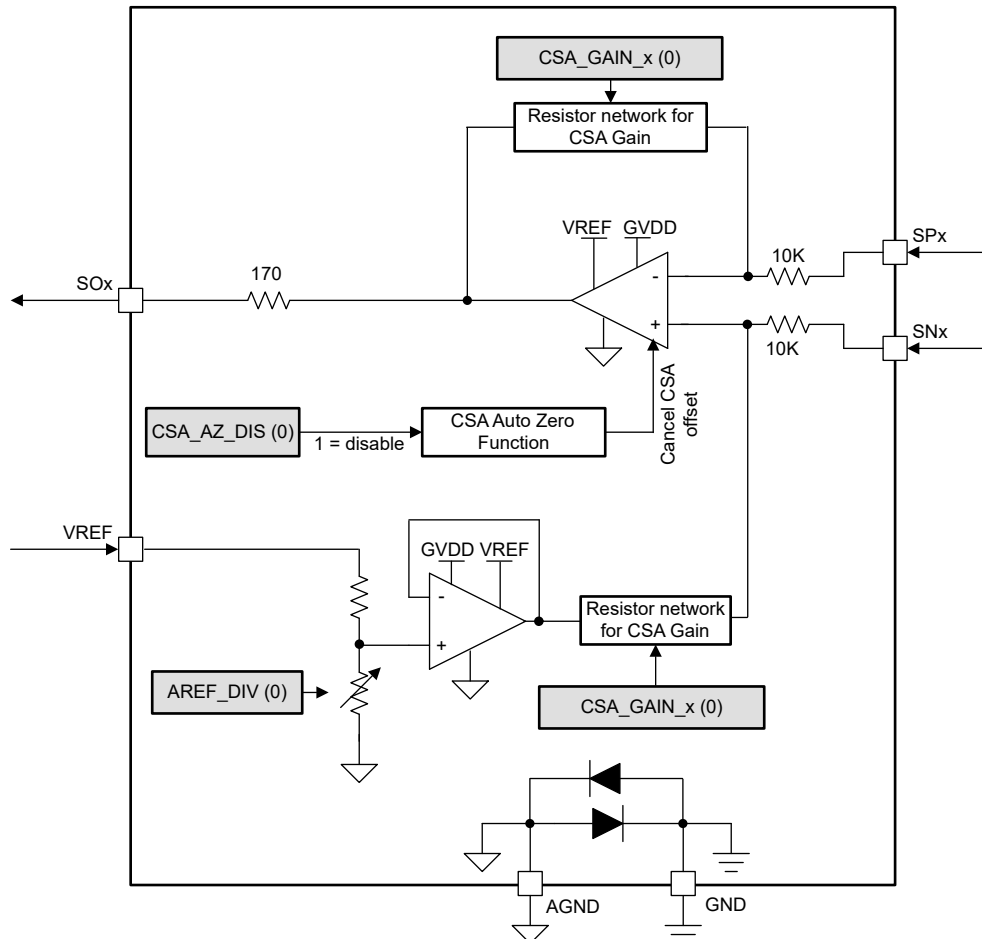


图 6-7. 电流感测放大器图

6.3.3.1 单向电流检测操作

DRV8762-Q1 在内部生成 1/8 x VREF 的共模电压，用于为电流测量实现最大分辨率。电流感测放大器以单向模式运行，SO 引脚输出的模拟电压等于 SP 和 SN 引脚上的电压乘以增益设置值 (G_{CSA})。

可以使用 [方程式 1](#) 来计算流过分流电阻器的电流。

$$I = \frac{V_{SOx} - V_{VREF}/8}{G_{CSA} \times R_{SENSE}}$$

(1)

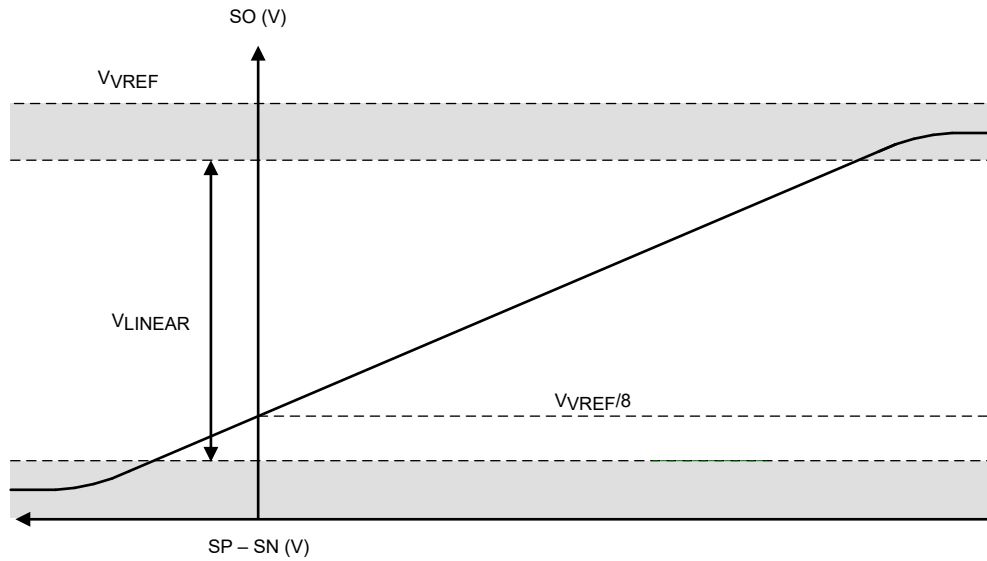


图 6-8. 单向电流检测输出

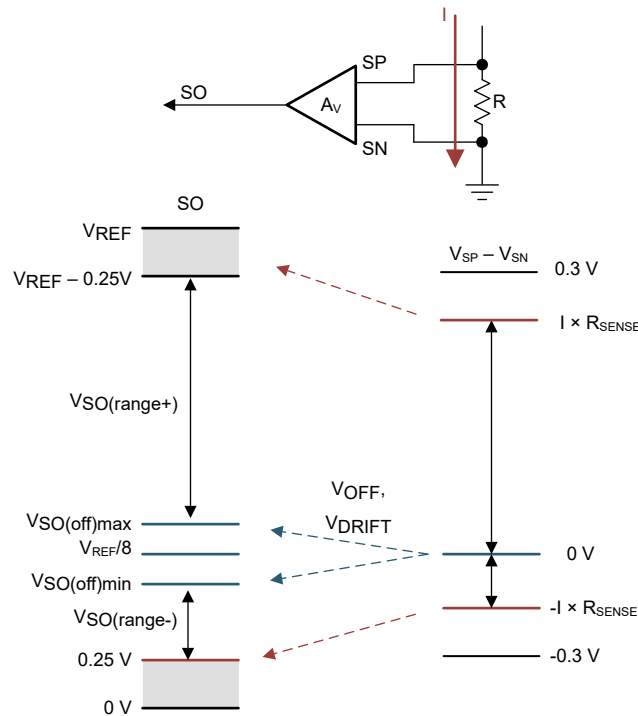


图 6-9. 单向电流检测区域

6.3.3.2 双向电流检测操作

在此模式下，DRV8762-Q1 在内部生成 $\frac{1}{2} \times V_{REF}$ 的共模电压，以实现双向电流测量。电流感测放大器以双向模式运行，SO 引脚输出的模拟电压等于 SP 和 SN 引脚上的电压乘以增益设置值 (G_{CSA})。

可以使用 [方程式 2](#) 来计算流经分流电阻器 ($AREF_DIV = V_{REF} / 2$ 情况) 的电流。

$$I = \frac{V_{SOx} - \frac{V_{VREF}}{2}}{G_{CSA} \times R_{SENSE}} \quad (2)$$

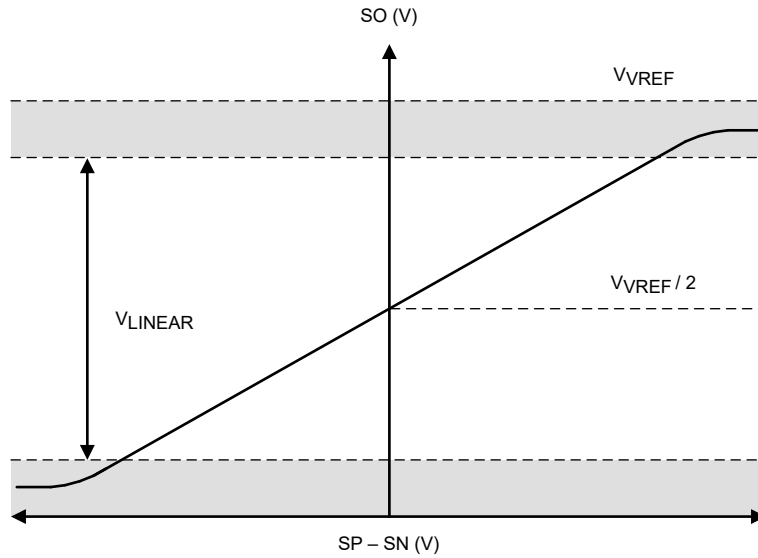


图 6-10. 双向电流检测输出

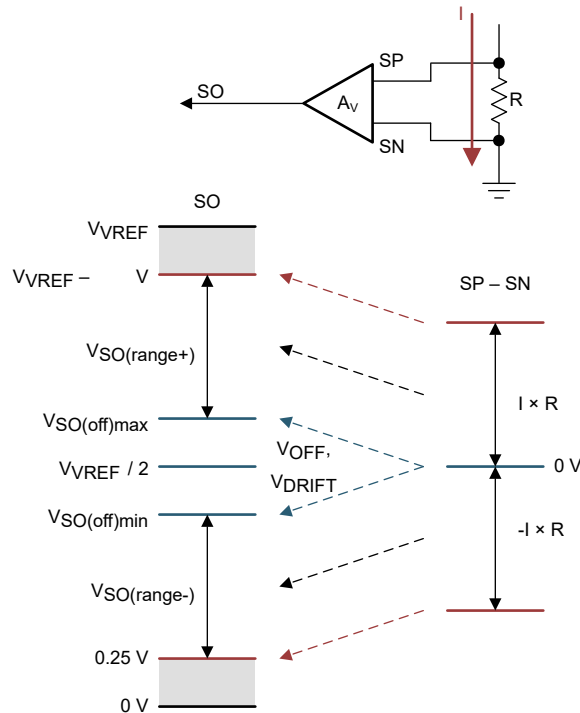


图 6-11. 双向电流检测区域

6.3.4 栅极驱动器关断

如果检测到故障条件或系统驱动 DRVOFF 引脚，该器件将执行栅极驱动器关断动作。高侧和低侧栅极驱动器输出被下拉，以关断外部 MOSFET。

6.3.4.1 DRVOFF 栅极驱动器关断

当 DRVOFF 被驱动为高电平时，栅极驱动器进入关断模式，覆盖输入引脚 INHx 和 INLx 上的信号。DRVOFF 绕过内部数字逻辑，直接连接前置驱动器。该引脚为外部故障监测提供了一种机制，可通过直接绕过内部控制器来直接禁用栅极驱动器。当 DRVOFF 引脚驱动为高电平时，该器件会禁用栅极驱动器并触发关断序列。

6.3.4.2 软关断时序序列

在发生过流故障关断时，DRV8762-Q1 会采用软关断序列，以尽量减小功率级中的感应电压尖峰。关断驱动电流可使用 SPI 寄存器 IDRVN_SD 进行编程。栅极驱动器会采用 I_{DRVN_SD} 持续 t_{DRVN_SD} 时长来对 MOSFET 的栅极进行放电。关断序列完成后，栅极驱动器输出进入被动/半有源下拉模式。

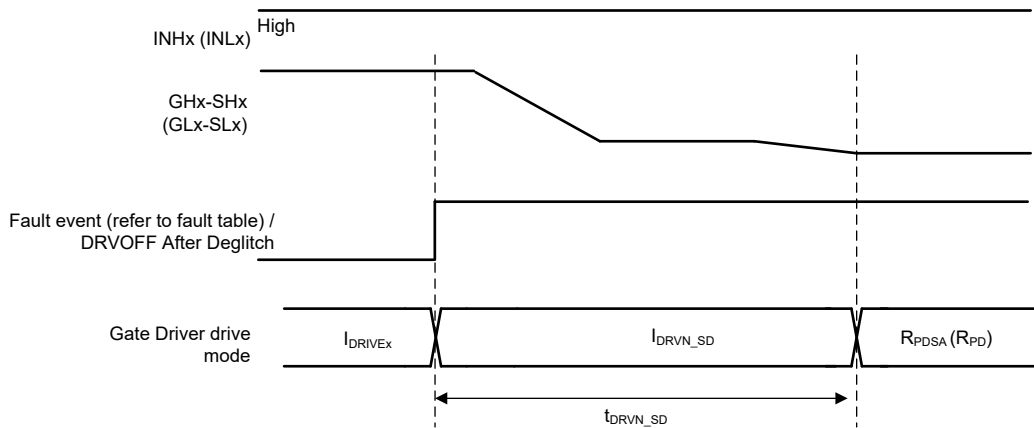


图 6-12. 栅极驱动器关断序列

6.3.5 主动短路

为帮助驱动高惯性负载的系统，或可能处于发电模式（电机被外部带动旋转）的系统，DRV8762-Q1 集成了先进的主动短路功能。该功能可通过 ASCIN 引脚、通过 SPI 或在检测到 VDRAIN 过压时自动触发，导通全部两个高侧或全部两个低侧 MOSFET，使电机电流续流，从而避免因二极管整流导致电源电压进一步升高。

可通过 ASC_POLARITY 位配置高侧或低侧 ASC 的默认选择。然而，为了在各种工作条件和系统故障场景下提供 stronger 的稳健性，DRV8762-Q1 会自动在高侧和低侧 ASC 之间切换。下图对此行为进行了总结：

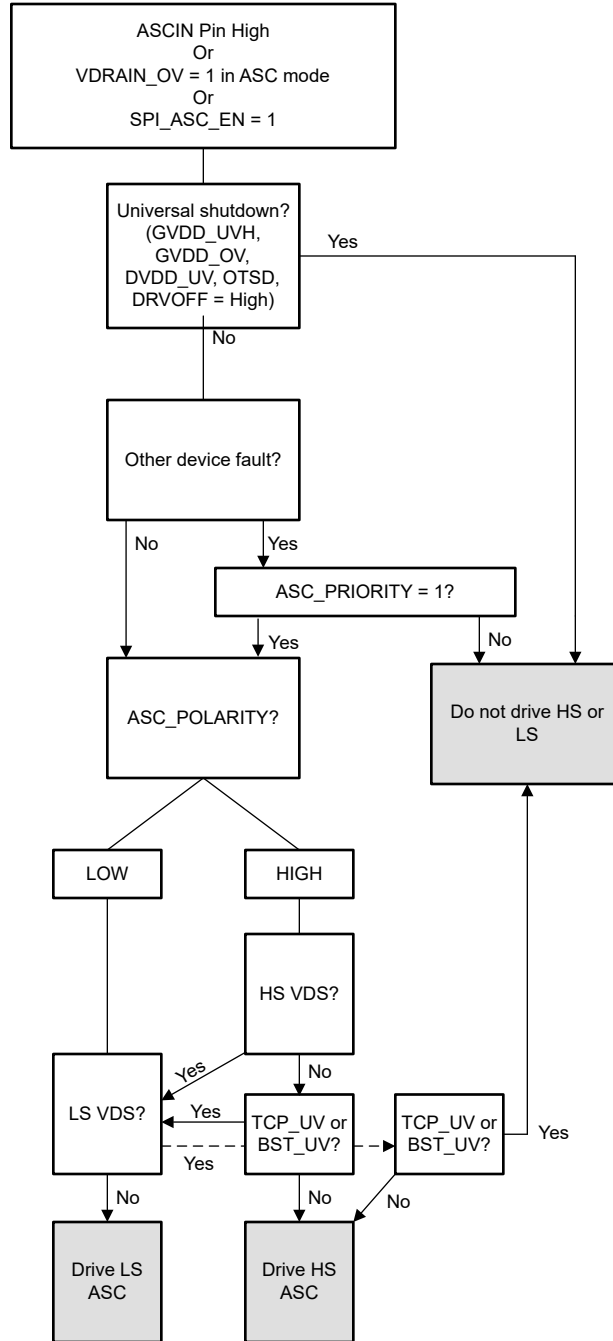


图 6-13. 主动短路逻辑

6.3.6 栅极驱动器保护电路

6.3.6.1 GVDD 欠压锁定 (GVDD_UV)

在任何时候，如果 GVDD 引脚上的电压低于 V_{GVDD_UV} 阈值电压的时间长于 $t_{GVDD_UV_DG}$ ，则器件会检测到 GVDD 欠压事件。检测到 GVDD_UV 欠压事件后，栅极驱动器被禁用，电荷泵被禁用，nFAULT 引脚被驱动为低电平。在 GVDD_UV 条件被清除后，故障状态保持锁存状态，并可通过 SPI 命令清除。

6.3.6.2 GVDD 过压故障 (GVDD_OV)

在任何时候，如果 GVDD 引脚上的电源电压高于 V_{GVDD_OV} 阈值的时间超过 $t_{GVDD_OV_DG}$ 时间，则 DRV8762-Q1 会检测到 GVDD 过压事件。检测到过压情况后，栅极驱动器被禁用，电荷泵被禁用，并且 nFAULT 引脚被驱动为低电平。在 GVDD_OV 条件被清除后，故障状态保持锁存状态，并可通过 SPI 命令清除。

6.3.6.3 VDRAIN 欠压故障 (VDRAIN_UV)

在任何时候，如果 VDRAIN 引脚上的电压低于 V_{VDRAIN_UV} 阈值的时间超过 $t_{vdrain_uv_dg}$ 时间，则 DRV8762-Q1 会检测到 VDRAIN 欠压事件。检测到欠压情况后，栅极驱动器被禁用，电荷泵被禁用，并且 nFAULT 引脚被驱动为低电平。在清除 VDRAIN_UV 条件后，故障状态保持锁存状态，并可通过 SPI 命令清除。

6.3.6.4 VDRAIN 过压故障 (VDRAIN_OV)

在任何时候，如果 VDRAIN 引脚上的电源电压高于 V_{VDRAIN_OV} 阈值的时间超过 $t_{VDRAIN_OV_DG}$ ，则 DRV8762-Q1 会检测到 VDRAIN 过压事件。检测到过压情况后，栅极驱动器被禁用，电荷泵被禁用，并且 nFAULT 引脚被驱动为低电平。在清除 VDRAIN_OV 条件后，故障状态保持锁存状态，并可通过 SPI 命令清除。可以使用 VDRAIN_OV_LVL 寄存器字段根据预期的电源电压范围调整 VDRAIN_OV 阈值。

6.3.6.5 VCP 欠压故障 (CP_UV)

在任何时候，如果 VCP 引脚和 VDRAIN 引脚之间的电压低于 V_{CP_UV} 阈值的时间超过 $t_{CP_UV_DG}$ 时间，则 DRV8762-Q1 会检测到 VCP 欠压事件。检测到欠压情况后，栅极驱动器被禁用，电荷泵被禁用，并且 nFAULT 引脚被驱动为低电平。在清除 VCP_UV 条件后，故障状态保持锁存状态，并可通过 SPI 命令清除。

6.3.6.6 BST 欠压锁定 (BST_UV)

如果在任何时候 BSTx 和 SHx 引脚之间的电压低于 V_{BST_UV} 阈值电压的持续时间大于 $t_{BST_UV_DG}$ ，该器件检测到 BST 欠压事件。检测到 BST_UV 欠压事件后，栅极驱动器被禁用，nFAULT 引脚被驱动为低电平。在 BST_UV 条件被清除后，故障状态保持锁存状态，并可通过 SPI 命令清除。

6.3.6.7 MOSFET V_{DS} 过流保护 (VDS_OCP)

该器件具有可调节的 V_{DS} 电压监视器，可检测外部功率 MOSFET 上的过流或短路情况。可以通过监测外部 MOSFET $R_{DS(on)}$ 上的 V_{DS} 压降来检测 MOSFET 过流事件。高侧 VDS 监视器在 VDRAIN 和 SHx 引脚之间进行测量，低侧 VDS 监视器在 SHx 和 SLx 引脚之间进行测量。如果外部 MOSFET 两端的电压超过 V_{DS_LVL} 阈值的时间大于 t_{DS_DG} 抗尖峰脉冲时间，则会识别到 VDS_OCP 事件。检测到 VDS 过流事件后，所有栅极驱动器输出都被驱动为低电平以禁用外部 MOSFET，并且 nFAULT 引脚被驱动为低电平。VDS 电平和抗尖峰脉冲时间是可编程的。

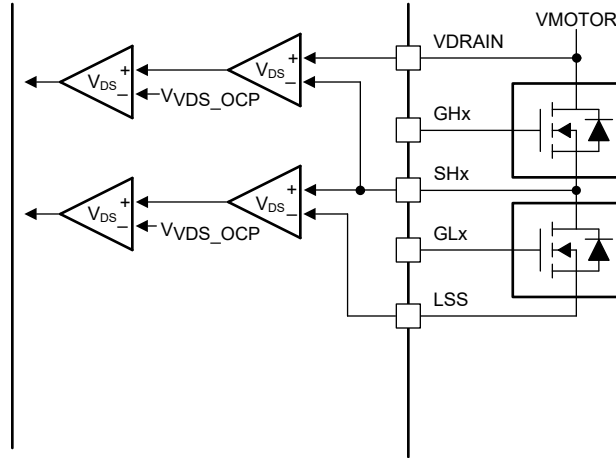


图 6-14. DRV8762-Q1V_{DS} 监测器

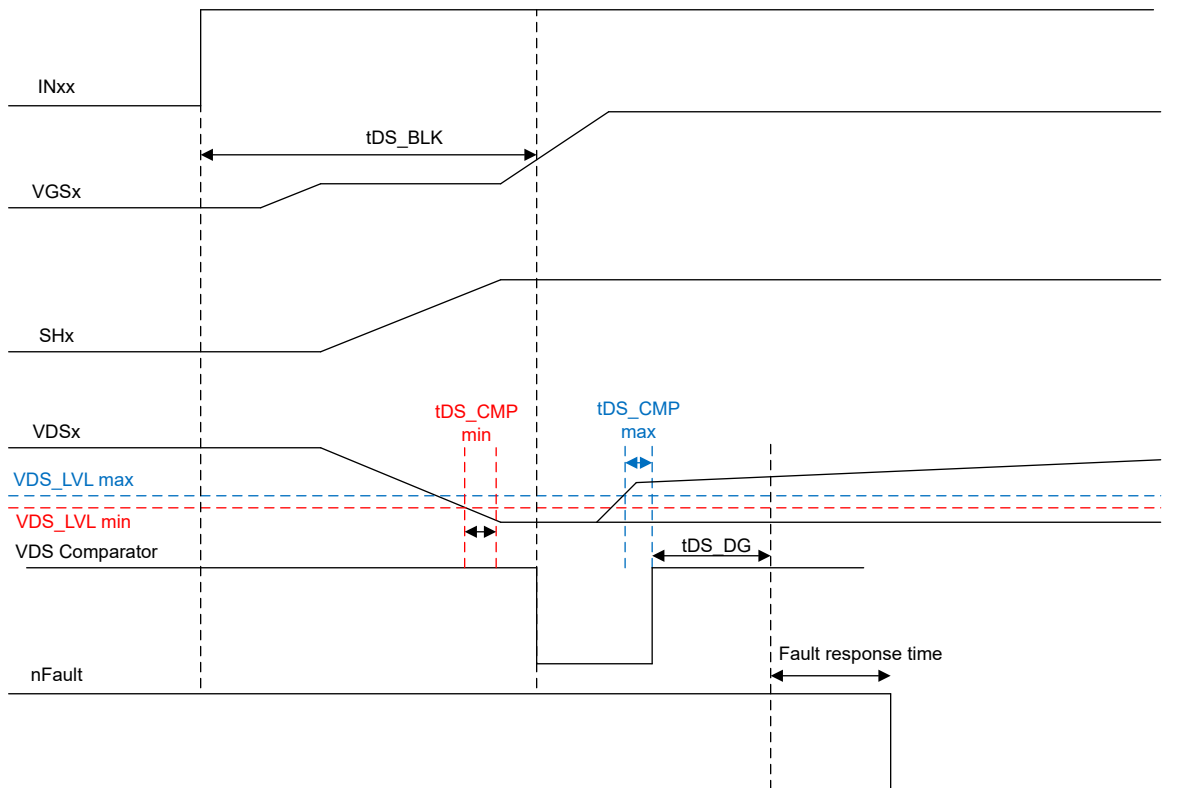


图 6-15. DRV8762-Q1V_{DS} 检测时序

6.3.6.8 MOSFET VGS 监测保护

DRV8762-Q1 采用集成式栅源电压 (VGS) 监测器来监测外部 MOSFET 的状态。当命令 MOSFET 的输出状态为关断 (INxx = 低电平) 时, 监测器会验证输出是否关断并保持关断。如果在任何时候, VGS 电压超过 VGS 阈值的持续时间超过 tvgs_dg, 则 nFAULT 引脚会被驱动为低电平, 并为相应的输出通道设置 VGS_XX 标志。当命令 MOSFET 的输出状态为导通 (INxx = 高电平) 时, 监测器会验证输出是否导通。如果在任何时候, VGS 降至 VGS 阈值以下的持续时间超过 tvgs_dg, 则 nFAULT 引脚会被驱动为低电平, 并为相应的输出通道设置 VGS_XX 标志。VGS 监测消隐时间与 VDS 监测器共享, 可以通过 VDS_VGS_BLK 寄存器字段调节。TI 建议根据外部 MOSFET 的预期开关时间设置该参数值。VGS 检测抗尖峰脉冲时间可以通过 VGS_DEG 寄存器字段进行调整。

在 PWM 上升/下降信号之后经过消隐时间后，抗尖峰脉冲计时器才会启动。TI 建议根据系统噪声级别和可接受的容错时序设置该参数值。

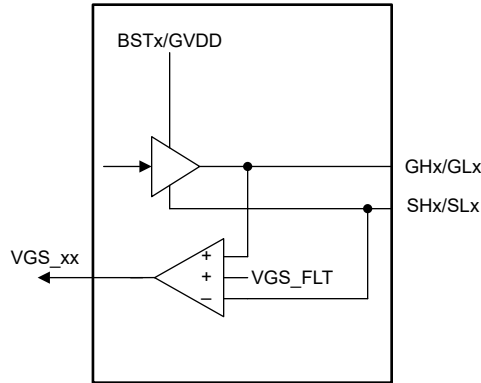


图 6-16. DRV8762-Q1V_{GS} 监测器

6.3.6.9 分流过流保护 (SNS_OCP)

也会通过检测电流检测放大器 (SOx) 的输出来监测过流。如果在任意时刻，SOx 的电压超过 V_{RSHUNT_OCP} 阈值的时间长于 t_{SNS_OCP_DEG} 抗尖峰脉冲时间，则会触发 SNS_OCP 事件。

V_{RSHUNT_OCP} 阈值是相对于 V_{VREF} 定义的，并且是双向的，能够检测正向或反向的过流情况。有两种阈值设置可通过 SNS_OCP_LVL 位进行配置：80%/20% 模式或 90%/10% 模式。该监测器的有效电流电平的计算公式如下：

$$I_{SENSE_OCP} = \frac{V_{RSHUNT_OCP} - \frac{V_{VREF}}{k}}{Gain \times R_{SHUNT}} \quad (3)$$

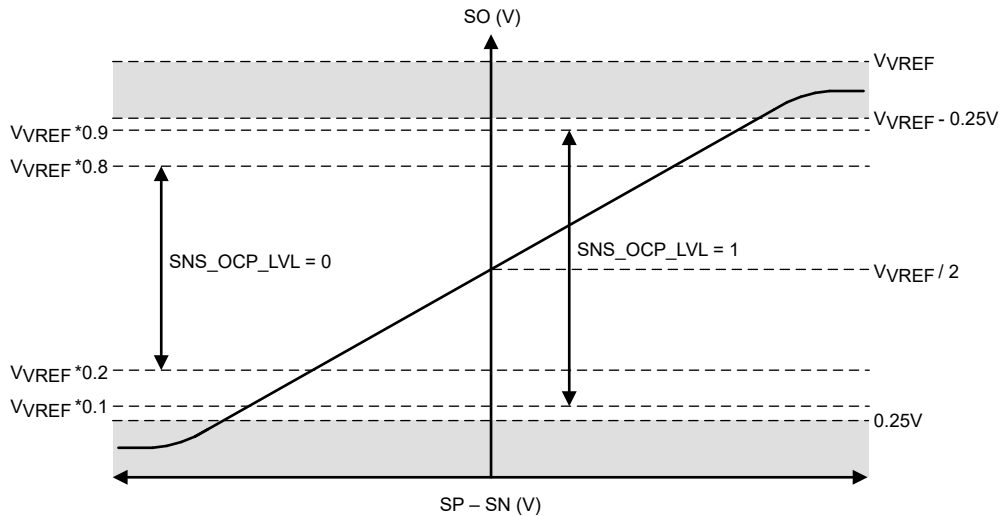


图 6-17. SNS_OCP 阈值

器件对 SNS_OCP 事件的响应可通过 SNS_OCP_MODE 位进行配置。关断模式也可通过 SNS_OCP_STD_SHD 位进行配置。如果达到 OCP 阈值是正常运行过程（例如使用自动恢复或 CBC 模式时），TI 建议使用“标准”关断模式，以避免软关断模式产生过多的 MOSFET 发热。

6.3.6.10 热关断 (OTSD)

如果内核温度超过热关断限制 (T_{OTSD}) 的跳闸点，则会识别到 OTSD 事件。检测到 OTSD 过热事件后，如果 OTSD_MODE 为故障模式，所有栅极驱动器输出都被驱动为低电平以禁用外部 MOSFET，电荷泵和电流感测被

禁用，并且 nFAULT 引脚被驱动为低电平。在 OTSD 条件被清除后，故障状态保持锁存状态，并可通过 SPI 命令 (CLR_FLT) 清除。OTSD_MODE 默认为故障模式。如果在器件上电期间检测到 OTSD 条件，则 nFAULT 保持低电平，电荷泵和电流感测保持禁用状态，直到 OTSD 条件消失且 MCU 发送 SPI 命令 (CLR_FLT)。

6.3.6.11 热警告 (OTW)

如果内核温度超过热警告 (T_{OTW}) 的跳变点，则会在 SPI 器件的寄存器中设置 OTW 位。器件不会执行任何其他操作，并且会继续运行。当内核温度降至低于热警告的迟滞点后，OTW 位保持锁存状态，并可以通过 SPI 命令 CLR_FLT 清除。如果 OTW 位为 1b，则当 WARN_MODE 位为 1b 时，nFAULT 保持高电平。

6.3.6.12 OTP CRC

每次上电后，该器件都会执行 OTP CRC 校验。如果计算出的 CRC8 校验和与内部 OTP 存储器中存储的 CRC8 校验和不匹配，则会设置 OTP_CRC 失败标志。

6.3.6.13 SPI 看门狗计时器

该器件集成了一个可编程窗口型 SPI 看门狗计时器，以验证外部控制器是否正在工作。可通过向 WDT_EN SPI 寄存器位写入 1 来启用 SPI 看门狗计时器。看门狗计时器默认处于禁用状态。看门狗计时器使能后，内部计时器开始递增计数。有效的 SPI 访问可复位计时器。此有效的 SPI 访问必须在下窗口时间和上窗口时间之间发出。如果检测到看门狗计时器故障，则 nFAULT 引脚会被置为低电平。

6.3.6.14 关断状态诊断

该器件集成了一个电流源以及 VDRAIN 与 SHx 器件引脚之间及 SHx 器件引脚与每个通道的器件接地端之间的开关。可以通过 SPI 寄存器位 OSD_Hx 和 OSD_Lx 来单独启用和禁用开关。如果 OSD_Hx 为 1b，则 SHx 引脚的拉电流 I_{PHD_SRC} 将被启用。如果 OSD_Lx 为 1b，则 SHx 引脚的灌电流 I_{PHD_SNK} 将被启用。当任何 OSD_Hx 和 OSD_Lx 寄存器位设置为 1 时，VDS 过流检测标志 VDS_Hx 和 VDS_Lx 会从故障检测标志更改为 VDS 比较器的状态标志。集成电流源和 VDS 状态标志的组合可用于相位诊断（例如检测电机负载的开路故障），而无需激活外部 MOSFET。

表 6-3. 关断状态诊断表

故障条件	OSD_HB	OSD_LB	VDS_HB	VDS_LB	VDS_HA	VDS_LA
无故障	1	0	0	1	0	1
	0	1	1	0	1	0
短接至 GND	1	0	1	0	1	0
	0	1	1	0	1	0
短接至 VBAT	1	0	0	1	0	1
	0	1	0	1	0	1
开路负载	1	0	0	1	除 VDS_xB 响应以外的任何内容	
	0	1	1	0		

备注

上表假设全部测试的 OSD_HA 和 OSD_LA 均保留为 0。

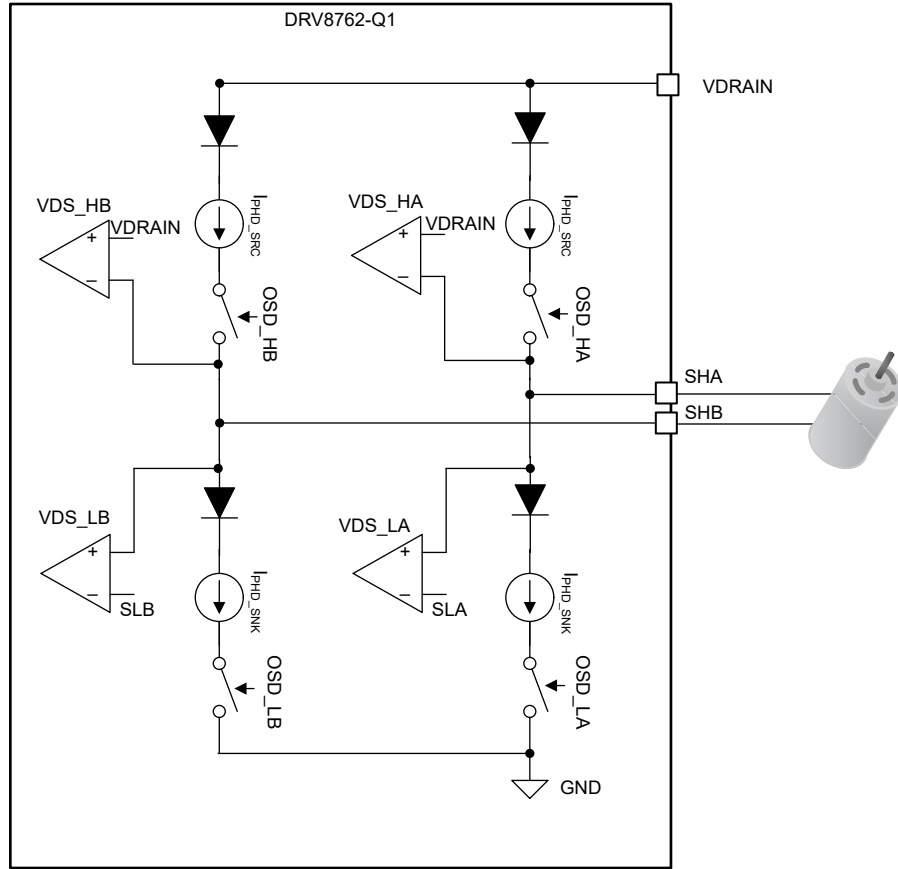


图 6-18. 关断状态诊断

6.4 故障检测和响应汇总表 (故障表)

表 6-4. 故障检测和响应汇

名称	SPI 标志位	条件	模式	数字内核	栅极驱动器	电荷泵	电流检测	响应
GVDD 欠压锁定	不适用	GVDD < GVDD_UVLO	不适用	复位	禁用	禁用	禁用	栅极驱动关断、器件关断、nFAULT
GVDD 欠压警告	GVDD_UVH	GVDD < GVDD_UVH	GVDD_UVH_MOD E = 0 (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			GVDD_UVH_MOD E = 1 (故障)	有效	禁用 (弱下拉)	有效	有效	栅极驱动器关断、SPI 报告、nFAULT
GVDD 欠压 BST 警告	GVDD_UV_BST	GVDD < GVDD_UV_BST	GVDD_UV_BST_M ODE = 00b (RT 警告)	有效	有效	有效	有效	SPI 报告 (未锁存)、nFAULT
			GVDD_UV_BST_M ODE = 01b (故障)	有效	有效	有效	有效	SPI 报告、VCP_UV 禁用、BST_UV_LVL 强制设为 1b、nFAULT
			GVDD_UV_BST_M ODE = 10b (RT 故障)	有效	有效	有效	有效	SPI 报告 (未锁存)、VCPI_UV 禁用、BST_UV_LVL 强制设为 1b、nFAULT
			GVDD_UV_BST_M ODE = 11b (禁用)	有效	有效	有效	有效	不适用
GVDD 过压	GVDD_OV	GVDD > GVDD_OV	GVDD_OV_MODE = 0b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			GVDD_OV_MODE = 1b (故障)	有效	禁用 (标准关断)	禁用	有效	SPI 报告、栅极驱动关断、nFAULT

表 6-4. 故障检测和响应汇 (续)

名称	SPI 标志位	条件	模式	数字内核	栅极驱动器	电荷泵	电流检测	响应
VDRAIN 欠压低阈值	VDRAIN_UVL	VDRAIN < VDRAIN_UVL	VDRAIN_UVL_MODE = 00b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			VDRAIN_UVL_MODE = 01b (警告 RT)	有效	有效	有效	有效	SPI 报告 (未锁存)、nFAULT
			VDRAIN_UVL_MODE = 10b (故障)	有效	禁用 (标准关断)	禁用	有效	SPI 报告、栅极驱动关断、nFAULT
			VDRAIN_UVL_MODE = 11b (禁用)	有效	有效	有效	有效	不适用
VDRAIN 欠压高阈值	VDRAIN_UVH	VDRAIN < VDRAIN_UVH	VDRAIN_UVH_MODE = 00b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			VDRAIN_UVH_MODE = 01b (警告 RT)	有效	有效	有效	有效	SPI 报告 (未锁存)、nFAULT
			VDRAIN_UVH_MODE = 10b (故障)	有效	禁用 (标准关断)	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			VDRAIN_UVH_MODE = 11b (禁用)	有效	有效	有效	有效	不适用
VDRAIN 过压	VDRAIN_OV	VDRAIN > VDRAIN_OV	VDRAIN_OV_MODE = 00b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			VDRAIN_OV_MODE = 01b (故障)	有效	禁用 (标准关断)	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			VDRAIN_OV_MODE = 10b (ASC 锁存)	有效	有效 (ASC 启用)	有效	有效	SPI 报告、nFAULT
			VDRAIN_OV_MODE = 11b (ASC RT)	有效	有效 (ASC 启用)	有效	有效	SPI 报告、nFAULT

表 6-4. 故障检测和响应汇 (续)

名称	SPI 标志位	条件	模式	数字内核	栅极驱动器	电荷泵	电流检测	响应
DVDD 过压	DVDD_OV	DVDD > DVDD_OV	DVDD_MODE = 0b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			DVDD_MODE = 1b (故障)	有效	禁用 (标准关断)	禁用	有效	SPI 报告、栅极驱动关断、nFAULT
过热警告	OTW	内部温度 > OTW	不适用	有效	有效	有效	有效	SPI 报告、nFAULT
过热关断	OTSD	内部温度 > OTSD	OTSD_MODE = 0b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			OTSD_MODE = 1b (故障)	禁用	禁用 (标准关断)	禁用	禁用	SPI 报告、栅极驱动关断、nFAULT
过热关断、涓流电荷泵	OTSD_TCP	内部电荷泵温度 > OTSD	不适用	有效	有效	禁用	有效	SPI 报告、nFAULT
VCP 欠压	VCP_UV	VCP < VCP_UV	VCP_UV_MODE = 00b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			VCP_UV_MODE = 01b (故障)	有效	禁用 (标准关断)	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			VCP_UV_MODE = 10b (故障, TCP 关断)	有效	禁用 (标准关断)	禁用	有效	SPI 报告、栅极驱动关断、nFAULT
			VCP_UV_MODE = 11b (禁用)	有效	有效	有效	有效	不适用

表 6-4. 故障检测和响应汇 (续)

名称	SPI 标志位	条件	模式	数字内核	栅极驱动器	电荷泵	电流检测	响应
自举欠压	BST_x_UV	BSTx < BST_UV	BST_UV_MODE = 000b、110b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			BST_UV_MODE = 001b (故障 RT, 有源下拉)	有效	HS 关断 (有源下拉)、LS 有效	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			BST_UV_MODE = 010b (故障 RT, 弱下拉)	有效	HS 关断 (弱下拉)、LS 有效	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			BST_UV_MODE = 011b (故障, 有源下拉)	有效	HS 关断 (有源下拉)、LS 有效	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			BST_UV_MODE = 100b (故障, 弱下拉)	有效	HS 关断 (弱下拉)、LS 有效	有效	有效	SPI 报告、栅极驱动关断、nFAULT
			BST_UV_MODE = 101b (故障, 弱下拉, TCP 关断)	有效	HS 关断 (弱下拉)、LS 有效	禁用	有效	SPI 报告、栅极驱动关断、nFAULT
			BST_UV_MODE = 111b (禁用)	有效	有效	有效	有效	不适用
VREF 欠压	VREF_UV	VREF < VREF_UV	不适用	有效	有效	有效	禁用	SPI 报告、nFAULT
VDS OCP	VDS_xx	VDS > VDS_LVL	VDS_OCP_MODE = 0b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			VDS_OCP_MODE = 1b (故障)	有效	禁用 (软关断)	有效	有效	SPI 报告、栅极驱动关断、nFAULT

表 6-4. 故障检测和响应汇 (续)

名称	SPI 标志位	条件	模式	数字内核	栅极驱动器	电荷泵	电流检测	响应
Sense OCP	OCP_SNS_x	SOx > SNS_OCP_LVL	SNS_OCP_MODE = 000b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			SNS_OCP_MODE = 001b (故障)	有效	禁用 (软关断)	有效	有效	SPI 报告、nFAULT
			SNS_OCP_MODE = 010b (警告 RT)	有效	有效	有效	有效	SPI 报告 (未锁存)、nFAULT
			SNS_OCP_MODE = 011b (故障 RT)	有效	禁用 (软关断)	有效	有效	SPI 报告 (未锁存)、栅极驱动关断、nFAULT
			SNS_OCP_MODE = 100b (限制模式)	有效	禁用 (标准关断)	有效	有效	栅极驱动关断, 直到下一个 PWM 边沿
			SNS_OCP_MODE = 111b (禁用)	有效	有效	有效	有效	不适用
VGS 监测器	VGS_xx	关断/导通状态下的 VGS 电压高于/低于阈值	VGS_MODE = 0b (警告)	有效	有效	有效	有效	SPI 报告、nFAULT
			VGS_MODE = 1b (故障)	有效	禁用 (标准关断)	有效	有效	SPI 报告、nFAULT
看门狗监测	WDT_FLT	看门狗未在窗口中操作	不适用	有效	禁用 (标准关断)	有效	有效	SPI 报告、nFAULT
死区时间保护	DEADT_FLT	死区时间小于 DEADT 设置	DEADT_MODE_4X = 00b (故障)	有效	最小死区时间已强制设置	有效	有效	SPI 报告、强制设置栅极驱动器输出、nFAULT
			DEADT_MODE_4X = 01b (仅强制设置)	有效	最小死区时间已强制设置	有效	有效	SPI 报告、强制设置栅极驱动器输出、nFAULT
			DEADT_MODE_4X = 10b (禁用)	有效	有效	有效	有效	不适用
			DEADT_MODE_4X = 11b (警告)	有效	最小死区时间已强制设置	有效	有效	SPI 报告、nFAULT

表 6-4. 故障检测和响应汇 (续)

名称	SPI 标志位	条件	模式	数字内核	栅极驱动器	电荷泵	电流检测	响应
击穿保护	STP_FLT	INHx + INLx 同时为高电平	STP_MODE = 0b (警告 + 强制设置)	有效	强制设置 (低电平, 而两个输入均为高电平)	有效	有效	SPI 报告、强制设置输出
			STP_MODE = 1b (仅强制设置)	有效	强制设置 (低电平, 而两个输入均为高电平)	有效	有效	强制设置输出
SPI 时钟故障	SPI_CLK_FLT	SPI 帧的时钟数量不正确 (不是 24 位或 32 位)	不适用	有效	有效	有效	有效	SPI 报告、nFAULT、SPI 事务被拒绝
SPI 地址故障	SPI_ADDR_FLT	SPI 无效地址访问	不适用	有效	有效	有效	有效	SPI 报告、nFAULT、SPI 事务被拒绝
SPI CRC 故障	SPI_CRC_FLT	SPI CRC 值不匹配	不适用	有效	有效	有效	有效	SPI 报告、nFAULT、SPI 事务被拒绝
SPI 奇偶校验故障	SPI_PAR_FLT	SPI 奇偶校验位值不匹配	不适用	有效	有效	有效	有效	SPI 报告、nFAULT、SPI 事务被拒绝
OTP CRC 故障	OTP_CRC_FLT	内部 OTP 值损坏	不适用	有效	禁用 (弱下拉)	有效	有效	SPI 报告、nFAULT
器件模式故障	DEV_MODE_FLT	器件处于 TI 测试模式	不适用	有效	有效	有效	有效	SPI 报告、nFAULT
自举预充电超时	BST_TIMEOUT_FLT	自举预充电未在超时周期结束时完成	不适用	有效	有效	有效	有效	SPI 报告、nFAULT

6.5 器件功能模式

6.5.1 栅极驱动器功能模式

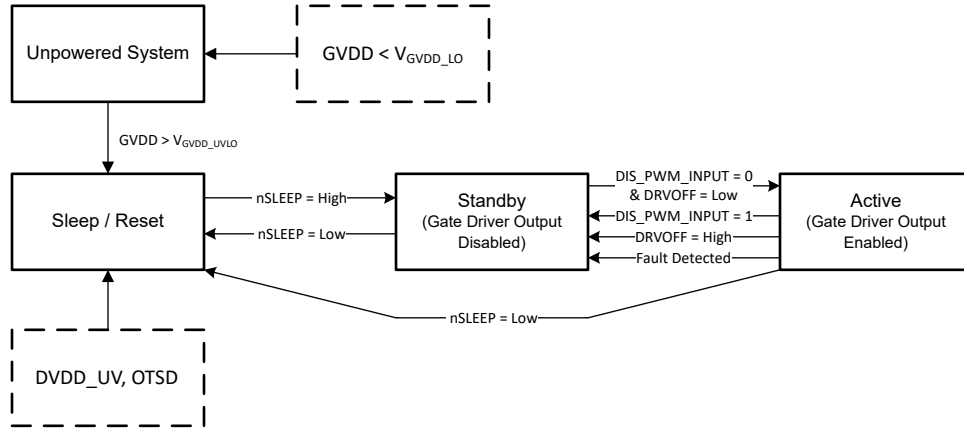


图 6-19. 功能状态图

6.5.1.1 睡眠模式

nSLEEP 引脚管理 DRV8762-Q1 的状态。当 nSLEEP 引脚为低电平时，该器件进入低功耗睡眠模式。在睡眠模式下，所有栅极驱动器被禁用，检测放大器被禁用，所有外部 MOSFET 被禁用，VCP 微电流电荷泵被禁用，且 DVDD 稳压器也被禁用。必须在 nSLEEP 引脚触发下降沿之后再过去 t_{SLEEP} 时间后，器件才能进入睡眠模式。如果 nSLEEP 引脚被拉至高电平，那么该器件会自动退出睡眠模式。必须在经过 t_{WAKE} 时间之后，器件才能针对输入做好准备。处于睡眠模式时，nFAULT 引脚会被拉低。

6.5.1.2 待机模式

当 nSLEEP 引脚为高电平且 V_{GVDD} 电压大于 V_{UVLO} 电压时，器件将进入待机模式。在此模式下，DVDD 稳压器和 VCP 涓流电荷泵处于活动状态，但 MOSFET 输出驱动级处于非活动状态。如果器件是首次上电，则在 VCP 和 BSTx 电压清除了各自的 UV 阈值后，它将进入工作模式。

如果出现故障情况（将 DRVOFF 保持为高电平或设置 DIS_PWM_INPUT = 1），则器件会进入并保持待机模式。如果器件由于故障条件而处于待机模式，则在故障标志被清除后，它将重新进入工作模式。

6.5.1.3 工作模式

如果没有故障状态，且 DRVOFF 为低电平、DIS_PWM_INPUT = 0，则器件会进入工作模式。在该模式下，MOSFET 输出处于活动状态，并将响应 INHx/INLx 输入。

6.6 编程

6.6.1 SPI

该器件使用串行外设接口 (SPI) 总线设置器件配置、运行参数和读取诊断信息。器件 SPI 在辅助模式下运行，并连接到外部控制器。如果 SPI CRC 禁用 (SPI_CRC_EN = 0b)，则 SPI 输入数据 (SDI) 字中包含一个 24 位的字，其中包括一个读取/写入位、一个奇偶校验位、6 位地址和 16 位数据。SPI 输出数据 (SDO) 字中包含一个 24 位的字 (包括一条 8 位状态数据和 16 位寄存器数据)。如果 SPI CRC 启用 (SPI_CRC_EN = 1b)，则会在帧末尾添加一个额外的 8 位 CRC (初始值 0xFF、多项式 0x2F)，从而将 SPI 数据字总长增加到 32 位。

有效帧必须满足以下条件：

- 当 nSCS 引脚从高电平转换为低电平以及从低电平转换为高电平时，SCLK 引脚为低电平。
- nSCS 引脚在两个字之间被拉为高电平的时间至少为 450ns。
- 当 nSCS 引脚被拉为高电平时，SCLK 和 SDI 引脚上的任何信号都将被忽略，并且 SDO 引脚处于高阻态。
- 数据会在 SCLK 下降沿被捕捉，并在 SCLK 上升沿传播。
- 最高有效位 (MSB) 最先移入和移出。
- 必须历经完整的 24 (或 32) 个 SCLK 周期，事务才有效。
- 如果发送到 SDI 引脚的数据字不是 24 (或 32) 位，则会发生帧错误并且数据字会被忽略。
- 对于写入命令，要写入的寄存器中的现有数据会在 8 位命令数据之后在 SDO 引脚上移出。
- SDO 引脚是推挽式输出。
- 在 nSCS 的上升沿确认 SPI 故障。

6.6.2 SPI 格式

SDI 数据的字长为 24 (或 32) 位，包含以下格式：

- 1 个奇偶校验位 P。奇偶校验位使用偶校验方案，因此 SPI 帧中个位数上的数字必须为偶数。如果 SPI_CRC_EN = 1b，则该位“不用考虑”。
- 6 个地址位 (A5-A0)
- 1 个读取或写入位 (W0)。对于写入命令，W0 = 0b；对于读取命令，W0 = 1b。
- 16 个数据位 (D15-D0)
- 如果 SPI_CRC_EN = 1b，则为 8 位 CRC。

SDO 输出数据字长为 24 (或 32) 位，包含以下格式。

- 1 个故障状态位 F。该位与 IC_STAT1 故障寄存器位相同。
- 7 个“不用考虑”位。
- 16 个数据位 (D15-D0)。这是所寻址寄存器的读取数据。对于写命令，使用之前存储在寻址寄存器中的数据。
- 如果 SPI_CRC_EN = 1b，则为 8 位 CRC

6.6.3 SPI 格式图

表 6-5. SPI 的 SDI 输入数据字格式 (24 位 , CRC 禁用)

奇偶 校验	地址						RW	DATA															
B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
P	A5	A4	A3	A2	A1	A0	W0	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

表 6-6. SDO 输出数据字格式 (24 位 , CRC 禁用)

STATUS								DATA															
B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
FAUL T	DC	DC	DC	DC	DC	DC	DC	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

表 6-7. SPI 的 SDI 输入数据字格式 (32 位 , CRC 启用)

奇偶 校验	地址							RW	DATA																CRC						
B31	B30	B29	B28	B27	B26	B25	B24	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
DC	A5	A4	A3	A2	A1	A0	W0	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	C7	C6	C5	C4	C3	C2	C1	C0

表 6-8. SDO 输出数据字格式 (32 位 , CRC 启用)

STATUS								DATA																CRC							
B31	B30	B29	B28	B27	B26	B25	B24	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
FAU LT	DC	DC	DC	DC	DC	DC	DC	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	C7	C6	C5	C4	C3	C2	C1	C0

7 寄存器映射

本节是 DRV8762-Q1 的寄存器映射初始版本，后续可能会更改。

7.1 STATUS 寄存器

表 7-1 列出了状态寄存器的存储器映射寄存器。表 7-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-1. STATUS 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	IC_STAT1	IC 状态寄存器 1	节 7.1.1
1h	IC_STAT2	IC 状态寄存器 2	节 7.1.2
2h	IC_STAT3	IC 状态寄存器 3	节 7.1.3
3h	IC_STAT4	IC 状态寄存器 4	节 7.1.4
4h	IC_STAT5	IC 状态寄存器 5	节 7.1.5
5h	IC_STAT6	IC 状态寄存器 6	节 7.1.6

复杂的位访问类型经过编码可适应小型表单元。表 7-2 展示了适用于此部分中访问类型的代码。

表 7-2. STATUS 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
复位或默认值		
-n		复位后的值或默认值

7.1.1 IC_STAT1 寄存器 (偏移 = 0h) [复位 = 8080h]

IC_STAT1 如 表 7-3 所示。

返回到[汇总表](#)。

表 7-3. IC_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	SPI_OK	R	1h	未检测到 SPI 故障 0h = 检测到 SPI 故障 1h = 无故障
14	FAULT	R	0h	故障状态寄存器的逻辑或。nFAULT 引脚的反向镜像。 0h = nFAULT 引脚为高电平。未检测到故障事件。 1h = nFAULT 引脚为低电平。检测到一个或多个故障事件。
13	WARN	R	0h	WARN 状态的逻辑或，OTW 除外 0h = 未检测到警告事件 1h = 检测到一个或多个警告事件
12	VDS	R	0h	VDS 过流检测的逻辑或 0h = 未检测到 VDS 事件。 1h = 检测到一个或多个 VDS 事件。
11	VGS	R	0h	VGS 检测的逻辑或 0h = 未检测到 VGS 事件。 1h = 检测到一个或多个 VGS 事件。
10	SNS_OCP	R	0h	感测过流检测的逻辑或 0h = 未检测到感测过流事件。 1h = 检测到一个或多个感测过流事件。
9	OV	R	0h	电源电压过压检测的逻辑或 0h = 未检测到过压事件。 1h = 检测到一个或多个过压事件。
8	UV	R	0h	电源电压欠压检测的逻辑或 0h = 未检测到欠压事件。 1h = 检测到一个或多个欠压事件。
7	RESET_STAT	R	1h	数字复位状态：跟随数字复位信号。通过设置 CLR_FLT=1 来清除。 0h = 信号已通过将 CLR_FLT 设置为 1 来清除 1h = 数字部分已解除复位
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	OTW	R	0h	过热警告状态位 0h = 未检测到事件 1h = 检测到过热警告事件
0	DRV_STAT	R	0h	指示驱动器启用状态：驱动器跟随 INxx 输入。状态将从 0b 开始，但会在上电序列完成时自行设置为 1b。 0h = 驱动器输出禁用 1h = 驱动器输出启用

7.1.2 IC_STAT2 寄存器 (偏移 = 1h) [复位 = 0000h]

IC_STAT2 如 表 7-4 所示。

返回到[汇总表](#)。

表 7-4. IC_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	SNS_OCP_A	R	0h	A 相外部感测电阻器过流状态位 0h = 未检测到故障 1h = 检测到故障
9	SNS_OCP_B	R	0h	B 相外部感测电阻器过流状态位 0h = 未检测到故障 1h = 检测到故障
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	OSD_ACTIVE	R	0h	关断状态诊断有效 (一个或多个 OSD_xx 为高电平) 0h = OSD_xx 当前无效 1h = OSD_xx 当前有效
5	VDS_HA	R	0h	A 高侧 MOSFET 上的 VDS 过流状态 0h = 未检测到故障 1h = 检测到故障
4	VDS_LA	R	0h	A 低侧 MOSFET 上的 VDS 过流状态 0h = 未检测到故障 1h = 检测到故障
3	VDS_HB	R	0h	B 高侧 MOSFET 上的 VDS 过流状态 0h = 未检测到故障 1h = 检测到故障
2	VDS_LB	R	0h	B 低侧 MOSFET 上的 VDS 过流状态 0h = 未检测到故障 1h = 检测到故障
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

7.1.3 IC_STAT3 寄存器 (偏移 = 2h) [复位 = 0000h]

IC_STAT3 如 表 7-5 所示。

返回到[汇总表](#)。

表 7-5. IC_STAT3 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	VGS_HA	R	0h	A 高侧 MOSFET 上的栅极驱动器故障状态。 0h = 未检测到故障 1h = 检测到故障
4	VGS_LA	R	0h	A 低侧 MOSFET 上的栅极驱动器故障状态。 0h = 未检测到故障 1h = 检测到故障
3	VGS_HB	R	0h	B 高侧 MOSFET 上的栅极驱动器故障状态。 0h = 未检测到故障 1h = 检测到故障
2	VGS_LB	R	0h	B 低侧 MOSFET 上的栅极驱动器故障状态。 0h = 未检测到故障 1h = 检测到故障
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

7.1.4 IC_STAT4 寄存器 (偏移 = 3h) [复位 = 0000h]

IC_STAT4 如 表 7-6 所示。

返回到[汇总表](#)。

表 7-6. IC_STAT4 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	DVDD_OV	R	0h	DVDD 过压检测 0h = 未检测到事件 1h = 检测到 DVDD 过压事件
13	VDRAIN_OV	R	0h	VDRAIN 过压状态 0h = 未检测到故障 1h = 检测到故障
12	VDRAIN_UVH	R	0h	VDRAIN 欠压状态, 高阈值 0h = 未检测到故障 1h = 检测到故障
11	VDRAIN_UVL	R	0h	VDRAIN 欠压状态, 低阈值 0h = 未检测到故障 1h = 检测到故障
10	VCP_UV	R	0h	VCP 欠压状态 0h = 未检测到故障 1h = 检测到故障
9	GVDD_OV	R	0h	GVDD 过压状态 0h = 未检测到故障 1h = 检测到故障
8	GVDD_UVH	R	0h	GVDD 欠压状态, 高阈值 0h = 未检测到故障 1h = 检测到故障
7	GVDD_UV_BST	R	0h	GVDD 欠压状态, BST 0h = 未检测到故障 1h = 检测到故障
6	RESERVED	R	0h	
5	RESERVED	R	0h	
4	VREF_UV	R	0h	VREF 欠压状态 0h = 未检测到故障 1h = 检测到故障
3	BST_TIMEOUT_FLT	R	0h	上电期间的 BST 超时故障 (在上电序列期间 BST_UV 或 VCP_UV 保持高电平的时间超过约 10ms) 0h = 未检测到故障 1h = 检测到故障
2	BSTA_UV	R	0h	A 高侧 MOSFET 上的 BST 欠压 0h = 未检测到故障 1h = 检测到故障
1	BSTB_UV	R	0h	B 高侧 MOSFET 上的 BST 欠压 0h = 未检测到故障 1h = 检测到故障
0	RESERVED	R	0h	保留

7.1.5 IC_STAT5 寄存器 (偏移 = 4h) [复位 = 0000h]

IC_STAT5 如 表 7-7 所示。

返回到[汇总表](#)。

表 7-7. IC_STAT5 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	
12	RESERVED	R	0h	
11	OTSD_TCP	R	0h	过热关断 TCP 状态位 0h = 未检测到事件 1h = 检测到过热关断 TCP 事件
10	OTSD	R	0h	过热关断状态位 0h = 未检测到事件 1h = 检测到过热关断事件
9	WDT_FLT	R	0h	看门狗计时器故障状态 0h = 未检测到故障 1h = 检测到故障
8	SPI_PAR_FLT	R	0h	SPI 奇偶校验位故障状态 0h = 未检测到故障 1h = 检测到故障
7	SPI_CRC_FLT	R	0h	SPI CRC 故障状态 0h = 未检测到故障 1h = 检测到故障
6	SPI_ADDR_FLT	R	0h	SPI 地址故障状态 0h = 未检测到故障 1h = 检测到无效寄存器地址访问尝试
5	SPI_CLK_FLT	R	0h	SPI 时钟故障状态 0h = 未检测到故障 1h = 检测到 SCLK 周期数不正确
4	OTP_CRC_FLT	R	0h	OTP CRC 故障状态 0h = 未检测到故障 1h = 检测到器件 OTP 设置中的故障。发出 CLR_FLT 命令将启用栅极驱动输出，但该故障报告位将保持锁存状态。
3	DEV_MODE_FLT	R	0h	器件模式故障状态 0h = 未检测到故障 1h = 检测到故障
2	RESERVED	R	0h	
1	STP_FLT	R	0h	击穿保护故障状态 0h = 未检测到故障 1h = 检测到击穿输入条件 (INHx/INLx 同时为高电平)
0	DEADT_FLT	R	0h	死区时间保护故障状态 0h = 未检测到故障 1h = 检测到最小死区时间违例

7.1.6 IC_STAT6 寄存器 (偏移 = 5h) [复位 = 0000h]

IC_STAT6 如 表 7-8 所示。

返回到[汇总表](#)。

表 7-8. IC_STAT6 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	
14	RESERVED	R	0h	
13	RESERVED	R	0h	
12	RESERVED	R	0h	
11	RESERVED	R	0h	
10	RESERVED	R	0h	
9	RESERVED	R	0h	
8	RESERVED	R	0h	
7	VDRAIN_UVOV_RAW	R	0h	VDRAIN OV/UV 监测输出的未锁存状态位 0h = 未检测到故障 1h = 检测到故障
6	GVDD_UVOV_RAW	R	0h	GVDD OV/UV 监测输出的未锁存状态位 0h = 未检测到故障 1h = 检测到故障
5	BST_VCP_UV_RAW	R	0h	BST UV 和 VCP UV 监测输出的未锁存状态位 0h = 未检测到故障 1h = 检测到故障
4	VREF_UV_RAW	R	0h	VREF UV 监测输出的未锁存状态位 0h = 未检测到故障 1h = 检测到故障
3	DVDD_OV_RAW	R	0h	DVDD OV 监测输出的未锁存状态位 0h = 未检测到故障 1h = 检测到故障
2	OTSD_RAW	R	0h	OTSD 监测输出的未锁存状态位 0h = 未检测到故障 1h = 检测到故障
1	RESERVED	R	0h	
0	RESERVED	R	0h	

7.2 控制寄存器

表 7-9 列出了控制寄存器的存储器映射寄存器。表 7-9 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-9. 控制寄存器

偏移	首字母缩写词	寄存器名称	部分
9h	IC_CTRL1	IC 控制寄存器 1	节 7.2.1
Ah	IC_CTRL2	IC 控制寄存器 2	节 7.2.2
Bh	GD_CTRL1	栅极驱动控制寄存器 1	节 7.2.3
Ch	GD_CTRL2	栅极驱动控制寄存器 2	节 7.2.4
Dh	GD_CTRL3	栅极驱动控制寄存器 3	节 7.2.5
Eh	GD_CTRL4	栅极驱动控制寄存器 4	节 7.2.6
13h	CSA_CTRL1	CSA 控制寄存器 1	节 7.2.7
14h	CSA_CTRL2	CSA 控制寄存器 2	节 7.2.8
15h	MON_CTRL1	监测控制寄存器 1	节 7.2.9
16h	MON_CTRL2	监测控制寄存器 2	节 7.2.10
17h	MON_CTRL3	监测控制寄存器 3	节 7.2.11
18h	MON_CTRL4	监测控制寄存器 4	节 7.2.12
19h	MON_CTRL5	监测控制寄存器 5	节 7.2.13
1Ah	MON_CTRL6	监测控制寄存器 6	节 7.2.14
1Bh	DIAG_CTRL1	诊断控制寄存器 1	节 7.2.15
1Ch	IC_CTRL_SP	IC 控制专用寄存器	节 7.2.16

复杂的位访问类型经过编码可适应小型表单元。表 7-10 展示了适用于此部分中访问类型的代码。

表 7-10. 控制访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.2.1 IC_CTRL1 寄存器 (偏移 = 9h) [复位 = 0106h]

IC_CTRL1 如 表 7-11 所示。

返回到[汇总表](#)。

表 7-11. IC_CTRL1 寄存器字段说明

位	字段	类型	复位	说明
15	DIS_PWM_INPUT	R/W	0h	禁用 PWM 输入 0h = 栅极驱动器输出由 INHx 和 INLx 数字输入控制。 1h = 默认情况下, INHx 和 INLx 数字输入被忽略, 栅极驱动器输出被拉至低电平 (有源下拉)。
14	WARN_MODE	R/W	0h	警告 nFAULT 模式; 控制警告事件的 nFAULT 响应 0h = 无 nFAULT 报告用于警告响应。状态标志已设置。 1h = nFAULT 在警告响应时被驱动为低电平。状态标志已设置。
13	DIS_SSC	R/W	0h	TI 内部设计参数: 除非 TI 通知, 否则不需要进行任何更改。该位会禁用器件内部振荡器的展频时钟功能 0h = 正常运行。展频时钟 (SSC) 功能启用。 1h = 出于 TI 调试目的禁用展频时钟功能。
12	RESERVED	R	0h	保留
11	ASC_LS_FORCE	R/W	0h	如果 LS ASC 被激活, 则在任何非全局关断条件下 (即使在 OCP_VDS_LS_x 故障下) 强制执行 LS ASC。这不会影响 HS ASC。 0h = 不施加 LS ASC 1h = 按照说明施加 LS ASC
10	ASC_POLARITY	R/W	0h	LS 或 HS 上的 ASC 0h = 通过导通所有 LS FET 施加 ASC 1h = 通过导通所有 HS FET 施加 ASC
9	SPI_ASC_EN	R/W	0h	启用 ASC (与 ASCIN 引脚进行或运算) 0h = 正常运行模式 1h = 启用 ASC
8	ASC_PRIORITY	R/W	1h	ASC 优先级高于除 OTSD、GVDD_UVH、GVDDD_OV 和 DRVOFF 以外的故障。这三个所列故障的优先级始终高于 ASC。 0h = ASC 优先级低于所有故障 1h = ASC 优先级高于除 OTSD、GVDD_UVH 和 DRVOFF 以外的故障 (默认)
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3-1	LOCK	R/W	3h	锁定和解锁寄存器设置 未列出的位设置无效。 3h = 解锁所有寄存器 6h = 锁定设置, 除了这些位, 忽略后续寄存器写入。
0	CLR_FLT	R/W	0h	清除故障。检测到故障事件并设置故障标志后, 建议在单独的 SPI 帧中首先发出 CLR_FLT 命令, 然后发出 ENABLE_DRV 命令。如果在同一 SPI 帧中发出 CLR_FLT 和 ENABLE_DRV 命令, 则 CLR_FLT 优先级更高, 如果故障标志已锁存且器件正在等待 CLR_FLT, 则系统不会设置 ENABLE_DRV。 0h = 无操作 1h = 清除故障。位不会自行清除, 但仅在写入该寄存器/位时执行一次清除故障操作。

7.2.2 IC_CTRL2 寄存器 (偏移 = Ah) [复位 = 0000h]

IC_CTRL2 如表 7-12 所示。

返回到[汇总表](#)。

表 7-12. IC_CTRL2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	TCP_SW_CURLIM	R/W	0h	TCP_SW_DLY 后的 TCP 开关电流限值 0h = 1.25mA (典型值) 1h = 2.3mA (典型值)
5-4	TCP_SW_HD_CURLIM	R/W	0h	高占空比的 TCP 开关 HD 电流限值 (TCP_HD_DIS=0) 0h = 7.7mA (典型值) 1h = 6.4mA (典型值) 2h = 10.5mA (典型值) 3h = 9.2mA (典型值)
3	TCP_SW_DLY	R/W	0h	器件检测到 PWM 未处于活动状态后激活涓流电荷泵的延迟时间 (INHx=INLx=低电平) 0h = 100us (典型值) 1h = 250us (典型值)
2	TCP_HD_DIS	R/W	0h	VCP/TCP 高占空比禁用 0h = TCP 高占空比启用 1h = TCP 高占空比禁用
1-0	TCP_SW_MODE	R/W	0h	VCP/TCP 模式控制 0h = VCP/TCP 正常运行。VCP/TCP 在上电时启用。TCP SW 响应 PWM 输入。即使在 SPI_DIS_PWM_INPUT 为 1 时，TCP SW 也会启用。当 DRVOFF 为高电平时，如果系统期望器件 BST 电容持续充电，则 TCP_SW_MODE 必须为 00b。 1h = VCP/CPTH-SHx 开关被禁用。VCP/TCP 电荷泵时钟处于活动状态。 2h = VCP/TCP 关断。VCP/CPTH-SHx 开关和 VCP/TCP 电荷泵时钟均被禁用。 3h = VCP/TCP 正常运行。VCP/TCP 在上电时启用。

7.2.3 GD_CTRL1 寄存器 (偏移 = Bh) [复位 = 0038h]

GD_CTRL1 如表 7-13 所示。

返回到[汇总表](#)。

表 7-13. GD_CTRL1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13-12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-8	PWM_MODE	R/W	0h	PWM 模式 0h = 4x PWM 模式 (INHx/INLx) 1h = 2x PWM 模式, 带 INLx 启用控制 2h = 保留 3h = 被保留。请勿使用。启用此设置时存在击穿风险。
7	STP_MODE_4X	R/W	0h	4xPWM 模式中 STP 故障的控制报告 0h = 启用报告 (输出强制设为低电平) 1h = 禁用报告 (输出强制设为低电平)
6-3	DEADT	R/W	7h	栅极驱动器死区时间 0h = 70ns 1h = 120ns 2h = 180ns 3h = 300ns 4h = 400ns 5h = 500ns 6h = 600ns 7h = 750ns 8h = 1000ns 9h = 1.5us Ah = 2us Bh = 2.5us Ch = 3us Dh = 3.5us Eh = 5us Fh = 10us
2	DEADT_MODE	R/W	0h	开环/闭环 0h = 当器件输入 (INHx 或 INLx) 变为低电平时, 插入死区时间 1h = 通过监测栅极驱动器输出 (GHx 或 GLx) 来插入死区时间
1-0	DEADT_MODE_4X	R/W	0h	死区时间违例响应模式仅适用于 4x PWM 模式。注意: 除 4x PWM 模式之外, 无论 DEADT_MODE 位如何, 都始终插入死区时间, 并且不会向 MCU 报告故障。 0h = 启用死区时间保护。执行报告。在死区时间期间, 栅极驱动器控制信号被强制设为低电平。当检测到死区时间条件时, 会设置 SPI 故障标志并将 nFAULT 引脚驱动为低电平。 1h = 启用死区时间保护。不执行报告。在死区时间期间, 栅极驱动器控制信号被强制设为低电平。当检测到死区时间条件时, 绝不会设置 SPI 故障标志, nFAULT 引脚会保持高电平。 2h = 禁用死区时间保护。未插入死区时间。未设置 SPI 故障标志, nFAULT 引脚保持高电平。当 DEADT_MODE 为 0b (监测 INH 或 INL) 和 1b (监测 GHx 或 GLx) 时, 这两种情况都适用。 3h = 启用死区时间保护并设置 SPI 故障, 但不执行 nFAULT 报告。在死区时间期间, 栅极驱动器输出强制设为低电平。当检测到死区时间条件时, nFAULT 引脚保持高电平。

7.2.4 GD_CTRL2 寄存器 (偏移 = Ch) [复位 = 7700h]

GD_CTRL2 如表 7-14 所示。

返回到[汇总表](#)。

表 7-14. GD_CTRL2 寄存器字段说明

位	字段	类型	复位	说明
15-12	TDRVP	R/W	7h	峰值拉电流上拉驱动时序 0h = 200ns 1h = 300ns 2h = 400ns 3h = 500ns 4h = 650ns 5h = 750ns 6h = 900ns 7h = 1000ns 8h = 1.4us 9h = 1.6us Ah = 2us Bh = 2.2us Ch = 2.6us Dh = 3us Eh = 3.5us Fh = 4us
11-8	TDRVN	R/W	7h	峰值灌电流下拉驱动时序 0h = 200ns 1h = 300ns 2h = 400ns 3h = 500ns 4h = 650ns 5h = 750ns 6h = 900ns 7h = 1000ns 8h = 1.4us 9h = 1.6us Ah = 2us Bh = 2.2us Ch = 2.6us Dh = 3us Eh = 3.5us Fh = 4us
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	IHOLD_SEL	R/W	0h	选择 IHOLD 上拉电流和下拉电流。必须在 PWM 未处于活动状态 (ENABLE_DRV 为 0b) 时配置 IHOLD_SEL 位。 0h = IHOLD 上拉/下拉 1024mA (典型值) 1h = IHOLD 上拉/下拉 256mA (典型值)
3	RESERVED	R	0h	保留
2-0	IDRVN_SD	R/W	0h	软关断驱动电流。 0h = 32mA 1h = 64mA 2h = 128mA 3h = 192mA 4h = 256mA 5h = 320mA 6h = 384mA 7h = 448mA

7.2.5 GD_CTRL3 寄存器 (偏移 = Dh) [复位 = 0000h]

GD_CTRL3 如表 7-15 所示。

返回到[汇总表](#)。

表 7-15. GD_CTRL3 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	
14-12	IDRVP_HA	R/W	0h	高侧 A 峰值供电上拉电流。 0h = 16mA 1h = 32mA 2h = 64mA 3h = 96mA 4h = 128mA 5h = 160mA 6h = 192mA 7h = 224mA
11	RESERVED	R	0h	
10-8	IDRVN_HA	R/W	0h	高侧 A 峰值受电下拉电流。 0h = 32mA 1h = 64mA 2h = 128mA 3h = 192mA 4h = 256mA 5h = 320mA 6h = 384mA 7h = 448mA
7	RESERVED	R	0h	
6-4	IDRVP_LA	R/W	0h	低侧 A 峰值供电上拉电流。 0h = 16mA 1h = 32mA 2h = 64mA 3h = 96mA 4h = 128mA 5h = 160mA 6h = 192mA 7h = 224mA
3	RESERVED	R	0h	
2-0	IDRVN_LA	R/W	0h	低侧 A 峰值受电下拉电流。 0h = 32mA 1h = 64mA 2h = 128mA 3h = 192mA 4h = 256mA 5h = 320mA 6h = 384mA 7h = 448mA

7.2.6 GD_CTRL4 寄存器 (偏移 = Eh) [复位 = 0000h]

GD_CTRL4 如表 7-16 所示。

返回到[汇总表](#)。

表 7-16. GD_CTRL4 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	
14-12	IDRVP_HB	R/W	0h	高侧 B 峰值供电上拉电流。 0h = 16mA 1h = 32mA 2h = 64mA 3h = 96mA 4h = 128mA 5h = 160mA 6h = 192mA 7h = 224mA
11	RESERVED	R	0h	
10-8	IDRVN_HB	R/W	0h	高侧 B 峰值受电下拉电流。 0h = 32mA 1h = 64mA 2h = 128mA 3h = 192mA 4h = 256mA 5h = 320mA 6h = 384mA 7h = 448mA
7	RESERVED	R	0h	
6-4	IDRVP_LB	R/W	0h	低侧 B 峰值供电上拉电流。 0h = 16mA 1h = 32mA 2h = 64mA 3h = 96mA 4h = 128mA 5h = 160mA 6h = 192mA 7h = 224mA
3	RESERVED	R	0h	
2-0	IDRVN_LB	R/W	0h	低侧 B 峰值受电下拉电流。 0h = 32mA 1h = 64mA 2h = 128mA 3h = 192mA 4h = 256mA 5h = 320mA 6h = 384mA 7h = 448mA

7.2.7 CSA_CTRL1 寄存器 (偏移 = 13h) [复位 = 0000h]

CSA_CTRL1 如 表 7-17 所示。

返回到[汇总表](#)。

表 7-17. CSA_CTRL1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5-4	CSA_AZ_TMAX	R/W	0h	无 PWM 输入开关时切换 CSA_CLK 的最大延迟 0h = 250us 1h = 1ms 2h = 5ms 3h = 无延迟
3	CSA_AZ_DIS	R/W	0h	电流感测放大器自动置零功能禁用 0h = 启用 CSA 自动置零功能。在 PWM/CSA 正常运行期间，该位为 0b。 1h = 禁用 CSA 自动置零功能。该位的目的是禁用电流感测放大器的开关活动以实现自动置零功能。如果使用此位，请参阅时序要求。
2	CSA_A_DIS	R/W	0h	禁用 CSA 通道 A 0h = CSA 通道 A 启用 1h = CSA 通道 A 禁用
1	CSA_B_DIS	R/W	0h	禁用 CSA 通道 B 0h = CSA 通道 B 启用 1h = CSA 通道 B 禁用
0	RESERVED	R	0h	保留

7.2.8 CSA_CTRL2 寄存器 (偏移 = 14h) [复位 = 0000h]

CSA_CTRL2 如 表 7-18 所示。

返回到[汇总表](#)。

表 7-18. CSA_CTRL2 寄存器字段说明

位	字段	类型	复位	说明
15	AREF_DIV	R/W	0h	VREF 分压比 0h = 1/2 1h = 1/8
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11-8	WDT_TEST	R/W	0h	SPI 测试字段，写入访问在此处对器件设置没有影响。该字段也用于 WDT，在正确的窗口期内，对该字段的任何有效 SPI 写操作都会复位看门狗定时器。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5-4	CSA_GAIN_A	R/W	0h	SOA 的 CSA 增益。可以在 PWM 运行期间更新增益。未定义设置 (1001b - 1111b) 为 40。 0h = 5 1h = 10 2h = 20 3h = 40
3-2	CSA_GAIN_B	R/W	0h	SOB 的 CSA 增益。可以在 PWM 运行期间更新增益。未定义设置 (1001b - 1111b) 为 40。 0h = 5 1h = 10 2h = 20 3h = 40
1-0	RESERVED	R	0h	保留

7.2.9 MON_CTRL1 寄存器 (偏移 = 15h) [复位 = 4000h]

MON_CTRL1 如 表 7-19 所示。

返回到[汇总表](#)。

表 7-19. MON_CTRL1 寄存器字段说明

位	字段	类型	复位	说明
15-14	VDRAIN_OV_LVL	R/W	1h	VDRAIN 过压阈值电平 0h = 58V 1h = 60V 2h = 62V 3h = 81.5V
13-12	VDRAIN_UVH_LVL	R/W	0h	VDRAIN UV 高阈值电平 0h = 18V 1h = 20V 2h = 22V 3h = 24V
11	VDRAIN_UVL_LVL	R/W	0h	VDRAIN UV 低阈值电平 0h = 10.5V 1h = 5.55V
10-8	VDRAIN_OV_MODE	R/W	0h	设置为 ASC 模式时：从 ASC_POLARITY 位施加 HS 或 LS ASC。如果 VDRAIN_OV=1 且同时 VDS 响应上存在 WPD，则无论 ASC_POLARITY 如何，都会施加 ASC 和 LS APD (无 WPD) 0h = 警告模式 (锁存) 1h = 故障模式 (锁存) 2h = ASC 模式 (锁存，HS 还是 LS 基于 ASC_POLARITY 或 VDS 故障) 3h = ASC 模式 (自动恢复，HS 还是 LS 基于 ASC_POLARITY 或 VDS 故障) 4h = 默认模式 5h = 默认模式 6h = 默认模式 7h = 无报告。无关断。
7-6	VDRAIN_UVH_MODE	R/W	0h	欠压监测的 VDRAIN 监测模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存) 2h = 警告模式 (自动恢复) 3h = 无报告。无关断。
5-4	VDRAIN_UVL_MODE	R/W	0h	欠压监测的 VDRAIN 监测模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存) 2h = 警告模式 (自动恢复) VDS 故障禁用 3h = 无报告。无关断。
3	GVDD_UVH_MODE	R/W	0h	GVDD_UVH 监测模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存)
2-1	GVDD_UV_BST_MODE	R/W	0h	GVDD_UV_BST 监测模式。无论 WARN_MODE 如何，nFAULT 保持高电平。 0h = 警告模式 (自动恢复)，VCP_UV 输入保持启用，BST_UV_LVL 未强制设置 1h = 警告专用模式 (锁存)，VCP_UV 输入禁用，BST_UV_LVL 为 1 2h = 警告专用模式 (自动恢复)，VCP_UV 输入禁用，BST_UV_LVL 为 1 3h = 无报告。没有动作。
0	GVDD_UV_BST_LVL	R/W	0h	GVDD_UV_BST 监测阈值电平。 0h = 10.6V (典型值) 1h = 9.6V (典型值)

7.2.10 MON_CTRL2 寄存器 (偏移 = 16h) [复位 = 8003h]

MON_CTRL2 如 表 7-20 所示。

返回到[汇总表](#)。

表 7-20. MON_CTRL2 寄存器字段说明

位	字段	类型	复位	说明
15	GVDD_OV_MODE	R/W	1h	过压监测的 GVDD 监测模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存)
14	VDRAIN_UVL_MASK	R/W	0h	如激活, 该位在第一个上电序列期间屏蔽 VDRAIN_UVL。 0h = 正常运行 1h = VDRAIN_UVL 在第一个上电序列期间被屏蔽
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	SNS_OCP_STD_SHD	R/W	0h	SNS_OCP 故障的关断类型 0h = 软关断序列 (使用 IDRIVENS) 1h = 标准关断序列 (使用 IDRIVEN)
10	SNS_OCP_A_EN	R/W	0h	通道 A 的分流 OCP 启用 0h = 通道 A 的分流 OCP 禁用 1h = 通道 A 的分流 OCP 启用
9	SNS_OCP_B_EN	R/W	0h	通道 B 的分流 OCP 启用 0h = 通道 B 的分流 OCP 禁用 1h = 通道 B 的分流 OCP 启用
8	RESERVED	R	0h	保留
7	SNS_OCP_LVL	R/W	0h	V _{SENSE} 过流保护的阈值电压 (分流 OCP)。阈值表示为 VREF 的百分比。 0h = VREF-GND 的 80%/20% 1h = VREF-GND 的 90%/10%
6	RESERVED	R	0h	保留
5	SNS_OCP_TRETRY	R/W	0h	感测 OCP 重试时间 0h = 1ms 1h = 9ms
4-2	SNS_OCP_MODE	R/W	0h	V _{SENSE} 过流保护的监测模式 (Rshunt 监测器) 0h = 警告模式 (锁存) 1h = 故障模式 (锁存) 2h = 警告模式 (自动恢复) 3h = 故障模式 (自动恢复) 4h = 限制模式 (自动恢复 CBC) 5h = 默认模式 6h = 默认模式 7h = 无报告。无关断。
1-0	SNS_OCP_DEG	R/W	3h	V _{SENSE} 过流保护的抗尖峰脉冲时间 (Rshunt 监测器) 0h = 3.0us (典型值) 1h = 6.0us (典型值) 2h = 9.0us (典型值) 3h = 12.0us (典型值)

7.2.11 MON_CTRL3 寄存器 (偏移 = 17h) [复位 = 5101h]

MON_CTRL3 如 表 7-21 所示。

返回到[汇总表](#)。

表 7-21. MON_CTRL3 寄存器字段说明

位	字段	类型	复位	说明
15-14	VDS_MODE	R/W	1h	VDS 过流模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存) 2h = 默认模式 3h = 无报告。无关断。
13-11	VDS_VGS_BLK	R/W	2h	VDS 过流和 VGS 消隐时间 0h = 150ns 1h = 500ns 2h = 1us 3h = 2us 4h = 6us 5h = 8us 6h = 10us 7h = 12us
10-8	VDS_DEG	R/W	1h	VDS 过流抗尖峰脉冲时间 0h = 500ns 1h = 1us 2h = 1.5us 3h = 2us 4h = 4us 5h = 6us 6h = 8us 7h = 8us
7-6	VGS_MODE	R/W	0h	VGS 监测模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存) 2h = 默认模式 3h = 无报告。无关断。
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2-0	VGS_DEG	R/W	1h	VGS 监测抗尖峰脉冲时间 0h = 500ns 1h = 1us 2h = 1.5us 3h = 2us 4h = 2us 5h = 2us 6h = 2us 7h = 2us

7.2.12 MON_CTRL4 寄存器 (偏移 = 18h) [复位 = 0000h]

MON_CTRL4 如 表 7-22 所示。

返回到[汇总表](#)。

表 7-22. MON_CTRL4 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	WDT_FLT_MODE	R/W	0h	看门狗时间故障模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存)。栅极驱动器关断。
4	WDT_CNT	R/W	0h	看门狗时间故障计数 0h = 一次 WDT 故障报告状态标志并将 nFAULT1 引脚置为低电平。 1h = 三个连续故障报告状态标志并将 nFAULT 引脚置为低电平。在检测到三个连续故障后, 内部计数器清零。如果 WDT_EN 被清除为 0b, 也可以将内部计数器清零。
3	WDT_MODE	R/W	0h	看门狗时间模式 0h = 任何有效的读取访问会将看门狗计时器复位 1h = 对 CSA_CTRL2 的有效写入访问会将看门狗计时器复位
2-1	WDT_W	R/W	0h	看门狗计时器窗口 tWDL (下窗口) 和 tWDU (上窗口) 0h = tWDL 0.5ms tWDU 10ms 1h = tWDL 1ms tWDU 20ms 2h = tWDL 2ms tWDU 40ms 3h = tWDL 2ms tWDU 40ms
0	WDT_EN	R/W	0h	看门狗时间启用 0h = 看门狗计时器禁用 1h = 看门狗计时器启用

7.2.13 MON_CTRL5 寄存器 (偏移 = 19h) [复位 = 0000h]

MON_CTRL5 如 表 7-23 所示。

返回到[汇总表](#)。

表 7-23. MON_CTRL5 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	DVDD_OV_MODE	R/W	0h	DVDD 过压监测 0h = 警告模式 (锁存) 1h = 故障模式 (锁存)
5-4	VCP_UV_MODE	R/W	0h	欠压监测的 VCP 监测模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存, TCP 导通) 2h = 故障模式 (锁存, TCP 关断) 3h = 无报告。无关断。
3	BST_UV_LVL	R/W	0h	BST 引脚欠压阈值电平 V_{BST_UV} 0h = 6.0V (典型值) 1h = 5.0V (典型值)
2-0	BST_UV_MODE	R/W	0h	BST 引脚 UV 监测模式。 0h = 警告模式 (锁存) 1h = 故障模式 (实时) HS 有源下拉 2h = 故障模式 (实时) HS 弱下拉 3h = 故障模式 (锁存) HS 有源下拉 4h = 故障模式 (锁存) HS 弱下拉 5h = 故障模式 (锁存) HS 弱下拉, TCP_SW 关断 6h = 默认模式 7h = 无报告。没有动作。

7.2.14 MON_CTRL6 寄存器 (偏移 = 1Ah) [复位 = 2000h]

MON_CTRL6 如 表 7-24 所示。

返回到[汇总表](#)。

表 7-24. MON_CTRL6 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	ALL_CH	R/W	1h	所有通道关断启用 0h = 关断相关故障的半桥 (有源下拉) 以响应 VDS、VGS 和 SNS_OCP。nFAULT 在所有两个通道都出现故障后变为低电平。对于重新启动 PWM 的恢复序列, MCU 使用 CLR_FLT。 1h = 关断全部两个半桥 (半有源下拉) 以响应 VDS、VGS 和 SNS_OCP。如果一个或两个通道出现故障, nFAULT 会变为低电平。
12	RESERVED	R	0h	保留
11-8	VDS_LVL_A	R/W	0h	A 相的 VDS 过流阈值 0h = 100mV 1h = 150mV 2h = 200mV 3h = 300mV 4h = 400mV 5h = 500mV 6h = 600mV 7h = 700mV 8h = 800mV 9h = 900mV Ah = 1.0V Bh = 1.5V Ch = 2.0V
7-4	VDS_LVL_B	R/W	0h	B 相的 VDS 过流阈值 0h = 100mV 1h = 150mV 2h = 200mV 3h = 300mV 4h = 400mV 5h = 500mV 6h = 600mV 7h = 700mV 8h = 800mV 9h = 900mV Ah = 1.0V Bh = 1.5V Ch = 2.0V
3-0	RESERVED	R	0h	保留

7.2.15 DIAG_CTRL1 寄存器 (偏移 = 1Bh) [复位 = 0000h]

DIAG_CTRL1 如 表 7-25 所示。

返回到[汇总表](#)。

表 7-25. DIAG_CTRL1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-8	RESERVED	R	0h	保留
7	TCP_LL_MODE	R/W	0h	降低相位诊断的 TCP_SWITCH 电流限值 0h = 正常 TCP_SWITCH 电流限值 1h = 降低 TCP_SWITCH 电流限值 (230uA , 典型值)
6	OSD_LL	R/W	0h	前置驱动器启用/禁用时的关断状态诊断低电平漏电流 0h = 相位诊断期间允许 PWM 1h = 相位诊断期间不允许 PWM
5	OSD_HA	R/W	0h	A 相的关断状态诊断上拉使能 0h = 诊断电流源禁用 1H = 诊断电流源启用
4	OSD_LA	R/W	0h	A 相的关断状态诊断下拉使能 0h = 诊断电流源禁用 1H = 诊断电流源启用
3	OSD_HB	R/W	0h	B 相的关断状态诊断上拉使能 0h = 诊断电流源禁用 1H = 诊断电流源启用
2	OSD_LB	R/W	0h	B 相的关断状态诊断下拉使能 0h = 诊断电流源禁用 1H = 诊断电流源启用
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

7.2.16 IC_CTRL_SP 寄存器 (偏移 = 1Ch) [复位 = 0805h]

IC_CTRL_SP 如表 7-26 所示。

返回到[汇总表](#)。

表 7-26. IC_CTRL_SP 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	SPI_CRC_EN	R/W	0h	启用 SPI CRC 0h = 无 CRC , 24 位帧 1h = CRC 启用 , 32 位帧
12	DVDD_LVL	R/W	0h	用于控制 LDO 输出电压的位 0h = 3.3V 1h = 5V
11	OTSD_MODE	R/W	1h	过热关断模式 0h = 警告模式 (锁存) 1h = 故障模式 (锁存)
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2-0	LOCK2	R/W	5h	解锁和锁定此寄存器 未列出的位设置无影响。 2h = 解锁此寄存器 5h = 通过忽略除这些位之外的后续写入来锁定此寄存器的设置。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

DRV8762-Q1 主要用于 H 桥有刷直流电机控制应用。第 8.2 部分中的设计过程重点介绍了如何使用和配置器件。

8.2 典型应用

8.2.1 48 引脚封装的典型应用

此图显示了 DRV8762-Q1 48 引脚封装的典型应用。

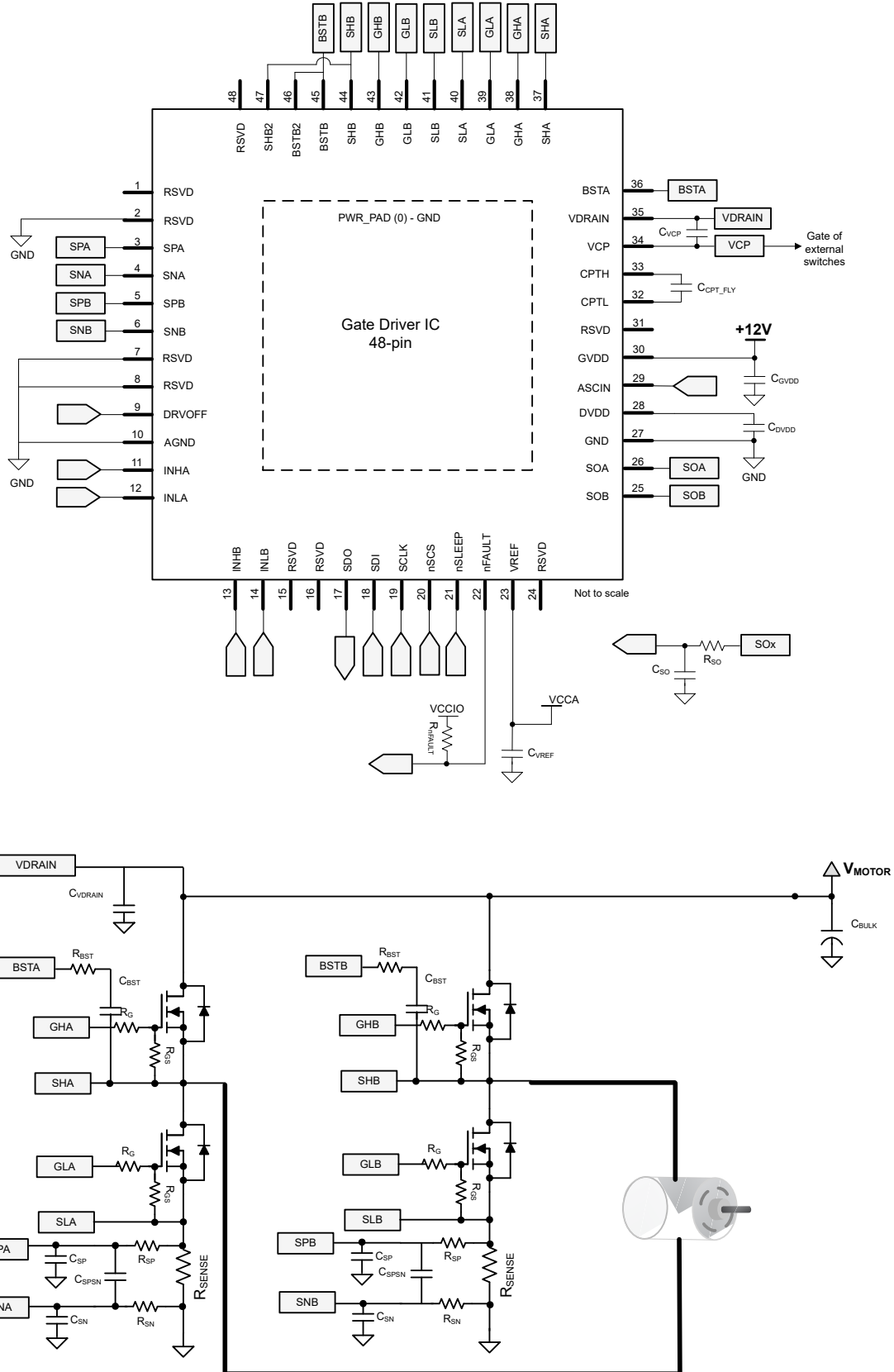


图 8-1. DRV8762-Q1 典型应用原理图

8.2.1.1 外部组件

“外部元件”部分列出了推荐使用的外部元件。

表 8-1. 外部元件 (48 引脚封装)

元件	PIN1	PIN2	推荐
C _{GVDD}	GVDD	GND	额定电压适配 GVDD 的 10 μF 陶瓷电容器。
C _{DVDD}	DVDD	GND	额定电压适配 DVDD 电压的 1.0 μF 陶瓷电容器
C _{CPT_FLY}	CPTH	CPTL	额定电压适配 GVDD 电压的 1.0 μF 陶瓷电容器
C _{VCP}	VCP	VDRAIN	额定电压适配 GVDD 电压的 1.0 μF 陶瓷电容器
R _{nFAULT}	VCCIO	nFAULT	10kΩ 上拉 MCU I/O 电源或 DVDD
C _{VREF}	VREF	GND	额定电压适配 VREF 电压的 0.1 μF 陶瓷电容器
C _{BULK}	V _{MOTOR}	GND	100 μF - 1000 μF 的额定电压需适配 V _{MOTOR} ；具体取决于系统配置
C _{VDRAIN}	VDRAIN	GND	1- μF 的额定电压需适配 VDRAIN
C _{BST}	BSTx	SHx	在 BSTx 和 SHx 之间的 1.0 μF、20V 陶瓷电容器，具体取决于外部 MOSFET Q _g 的总栅极电荷。C _{BST} > 40 X Q _g / (V _{GHx} - V _{SHx})
R _{BST}	BSTx	SHx	可选：BSTx 和 SHx 之间的 3Ω 串联电阻器有助于防止 SHx 引脚上出现大负瞬变电压时的 C _{BST} 过充。
R _G	GHx、GLx	外部旁 MOSFET 的栅极	可选：GHx/GLx 与外部 MOSFET 的栅极之间的 2Ω 串联电阻器。
R _{GS}	GHx、GLx	外部 MOSFET 的源极	可选：GHx/GLx 与外部 MOSFET 的源极之间的 100kΩ 下拉电阻器。
R _{SENSE}	SPx	SNx	用于电流检测放大器的 0.5mΩ 分流电阻器。系统设计参数。
R _{SO}	MCU ADC	SOx	电流检测放大器输出滤波器为 160Ω
C _{SO}	MCU ADC	GND	用于电流检测放大器输出滤波器、额定电压适配 VREF 的 470pF 陶瓷电容器
R _{SP} 、R _{SN}	SPx/SNx	R _{SENSE}	可选：电流检测放大器输入滤波器为 10Ω。
C _{SPSN}	SPx	SNx	可选：用于电流检测放大器输入滤波器的 1nF 陶瓷电容器。
C _{SP} 、C _{SN}	SPx/SNx	GND	可选：用于电流检测放大器输入滤波器的 1nF 陶瓷电容器。

8.3 布局

8.3.1 布局指南

- 尽量减小 GHx、SHx、GLx 和 SLx 布线的长度和阻抗。使用尽可能少的过孔来更大限度地减小寄生电感。TI 还建议在从器件引脚引开后尽快增加这些布线的宽度至 15-20mil，以便尽可能减小寄生电阻。
- 使 BSTx 电容器靠近各自引脚。TI 强烈建议将该电容器放置在 PCB 同侧，以避免寄生过孔电感。
- 使 CPTH/CPTL 飞跨电容器尽可能靠近器件引脚。TI 强烈建议将该电容器放置在 PCB 同侧，以避免寄生过孔电感。
- 使 GVDD 电容器保持靠近 GVDD 引脚。TI 强烈建议将该电容器放置在 PCB 同侧，以避免寄生过孔电感。
- 使 DVDD 电容器保持靠近 DVDD 引脚。TI 强烈建议将该电容器放置在 PCB 同侧，以避免寄生过孔电感。此外，DVDD 电容器的 GND 回路连接会直接引回相邻的 GND 引脚，避免向 DVDD 稳压器环路增加寄生电感和电阻。
- 进行 VDRAIN 连接时，确保该连接获取两个相位的“平均值”，以帮助保持 VDS 精度。TI 还建议将 VDRAIN 连接到高侧大容量电容附近，以帮助稳定 VDRAIN 的输入并避免超过引脚绝对最大额定值。使 VDRAIN 电容器保持靠近 VDRAIN 引脚，以便为电荷泵提供稳定的开关电流。
- 需要额外的大容量电容来旁路掉外部 MOSFET 上的大电流通路。大容量电容的放置方法可尽可能缩短通过外部 MOSFET 的大电流通路的长度。连接金属走线尽可能宽，并具有许多连接 PCB 层的过孔。这些做法尽可能地减小了电感并使大容量电容器提供高电流。

- 将 SLx 引脚连接到单独的 MOSFET 源极，而不是直接连接到 GND，从而实现精确的 VDS 检测并改善瞬态电阻性能。
- 从感测电阻器到器件，以并联方式为 SNx/SPx 引脚布线。将滤波元件放置在靠近器件引脚的位置，以便尽可能减少后置滤波器噪声耦合。验证 SNx/SPx 是否与 GND 平面保持分离，从而实现出色的 CSA 精度。
- 将 SO 滤波元件放置在靠近器件 MCU/ADC 输入的位置，以便尽可能减少后置滤波器噪声耦合。
- 该外露焊盘用于散热，而不是电气接地，且与 GND/AGND 引脚的连接具有高阻抗性。因此，TI 建议将外露焊盘连接到最佳散热 GND，并将 GND/AGND 引脚连接到 MCU 基准 GND。

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

- 德州仪器 (TI), [了解智能栅极驱动 \(修订版 D\) 应用报告](#)
- 德州仪器 (TI), [电机驱动器电路板布局布线最佳实践 \(修订版 B\) 应用手册](#)
- 德州仪器 (TI), [PowerPAD™ 热增强型封装 应用报告](#)
- 德州仪器 (TI), [PowerPAD™ 速成 应用报告](#)

9.2 接收文档更新通知

要接收文档更新通知, 请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的 *提醒我* 进行注册, 即可每周接收产品信息更改摘要。有关更改的详细信息, 请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

9.4 商标

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序, 可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级, 大至整个器件故障。精密的集成电路可能更容易受到损坏, 这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注: 以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
May 2026	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

封装选项附录

封装信息

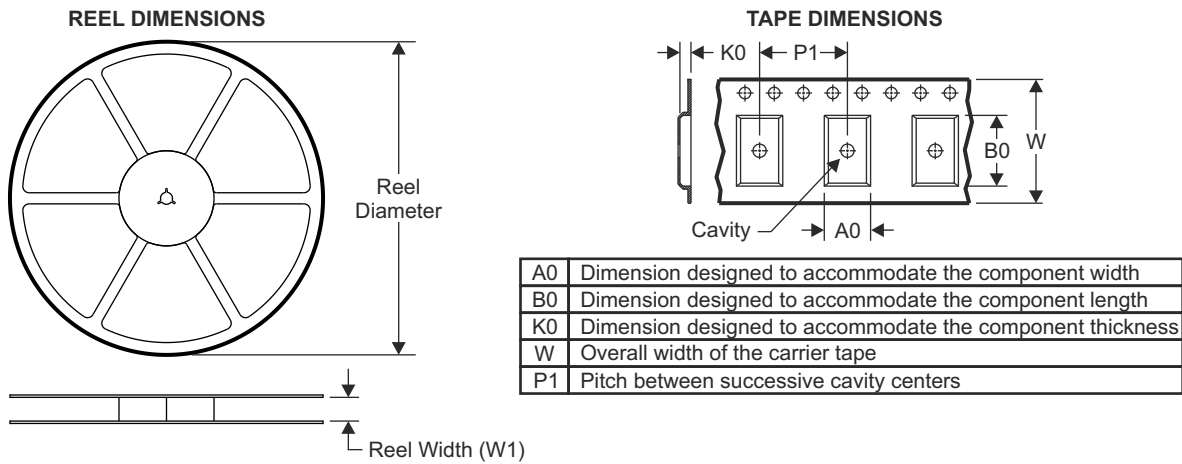
可订购器件型号	状态 (1)	材料类型 (2)	封装 引脚	包装数量 包装	RoHS (3)	引脚镀层/焊球材料 (4)	MSL 等级/回流焊峰值 温度 (5)	工作温度 (°C)	器件标识 (6)
DRV8762QRGZRQ1	有效	量产	VQFN (RGZ) 48	1000 托盘	是	NiPdAu	Level-3-260C-168 HR	-40 至 125	DRV8762

- (1) **状态**：有关状态的详细信息，请参阅我们的[产品生命周期](#)。
- (2) **材料类型**：指定时，预量产器件是原型/试验器件，尚未获批或发布以进行全面生产。测试和最终工艺（包括但不限于质量保证、可靠性测试以及/或工艺鉴定）可能尚未完成，并且本器件可能会进一步更改，也可能中断研发。即使可供订购，所购器件仍将可能在结算时被取消，并且所购器件仅可用于早期内部评估。这些器件一经售出，概不提供任何保修。
- (3) **RoHS 值**：是、否、RoHS 豁免。有关更多信息和值定义，请参阅“[TI RoHS 声明](#)”。
- (4) **引脚镀层/焊球材料**：器件可能有多种材料镀层选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。
- (5) **MSL 等级/回流焊峰值温度**：湿敏等级等级和峰值焊接（回流焊）温度。如果器件具有多个湿敏等级，则仅显示符合 JEDEC 标准的最低等级。有关将器件安装到印刷电路板上时采用的实际回流焊温度，请参阅装运标签。
- (6) **器件标识**：器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标识。如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

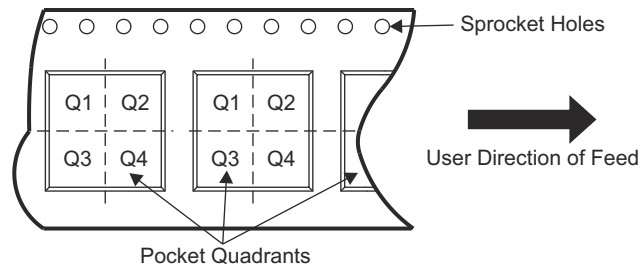
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

11.1 卷带包装信息

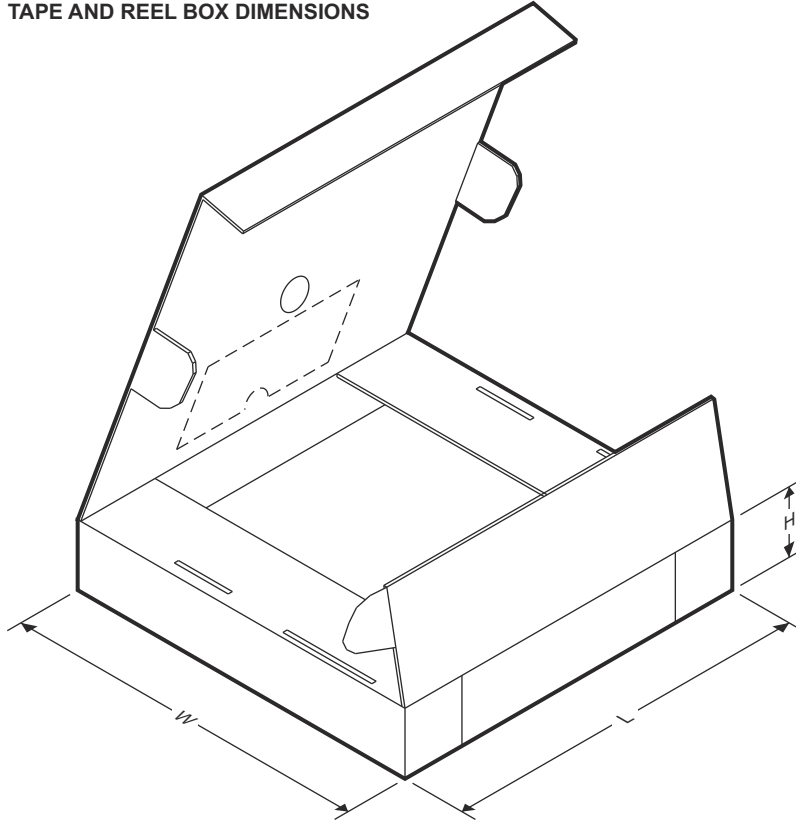


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



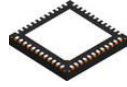
器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
DRV8762RGZR	VQFN	RGZ	48	1000	330.0	16.4	9.6	9.6	1.5	12.0	16.0	2

TAPE AND REEL BOX DIMENSIONS



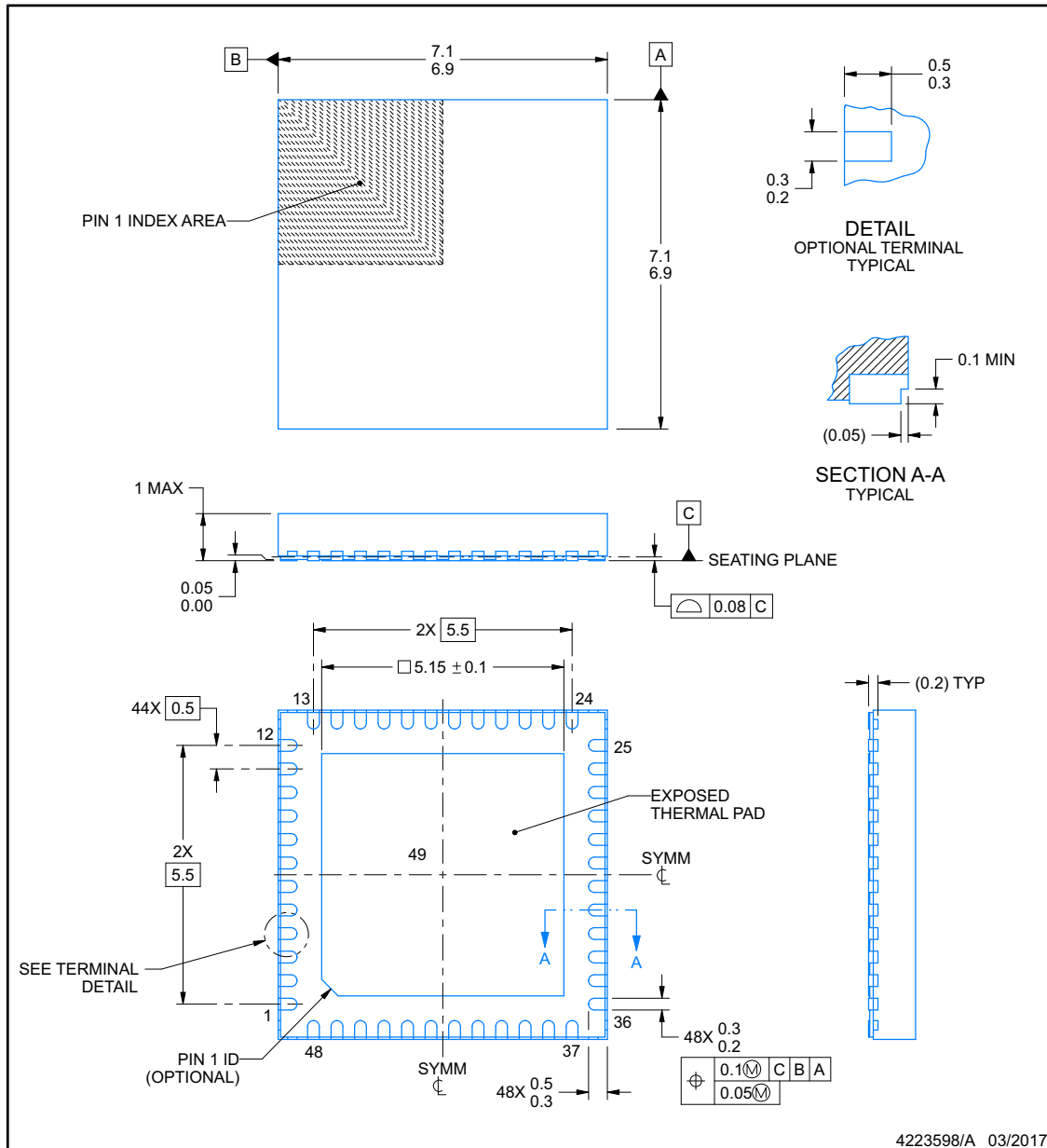
器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PDRV8762QRGZRQ1	VQFN	RGZ	48	1000	336.6	336.6	31.8

RGZ0048N



PACKAGE OUTLINE VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

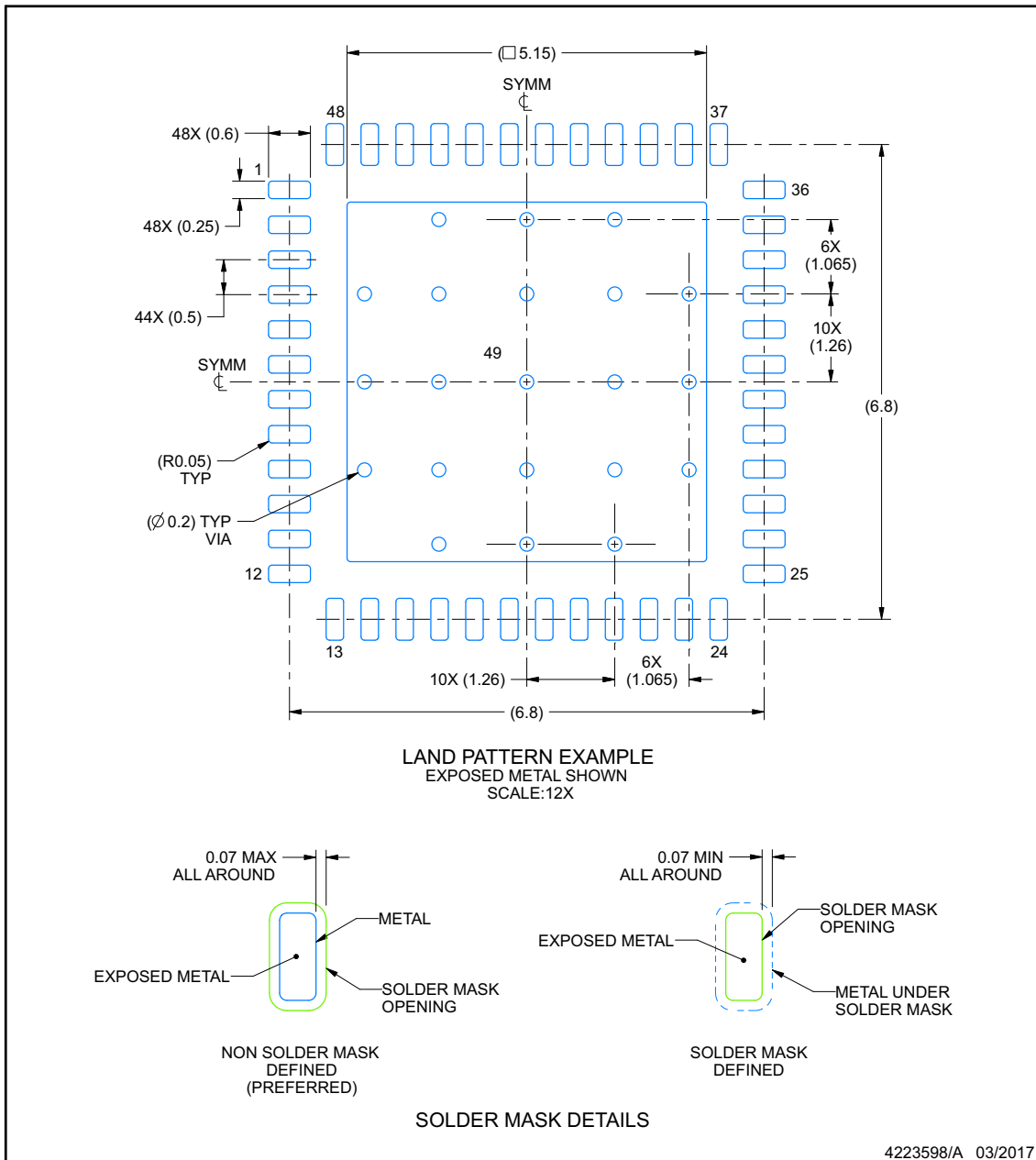
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RGZ0048N

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

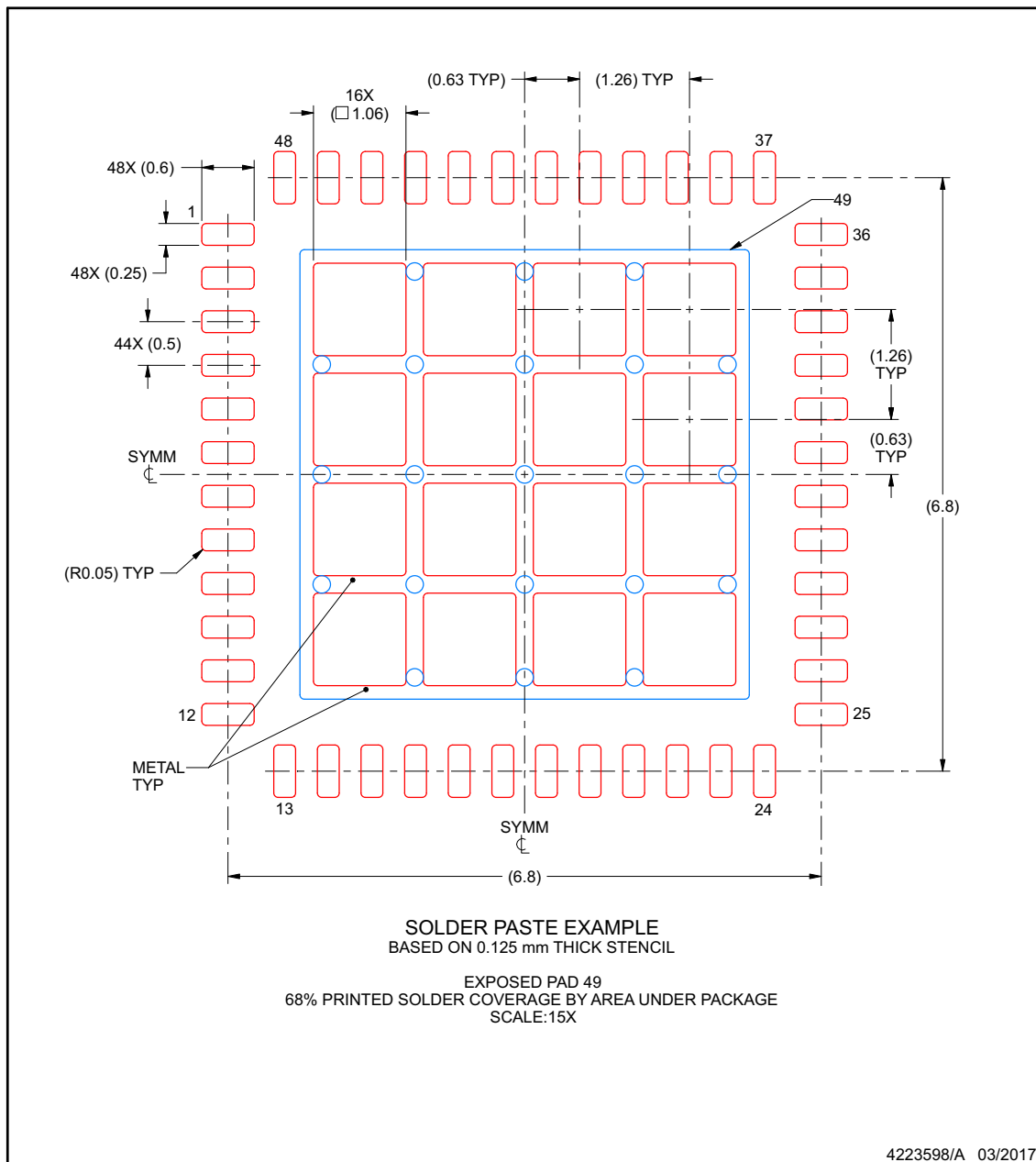
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGZ0048N

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV8762QRGZQ1	Active	Production	VQFN (RGZ) 48	4000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	DRV8762 QRGZ Q1

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

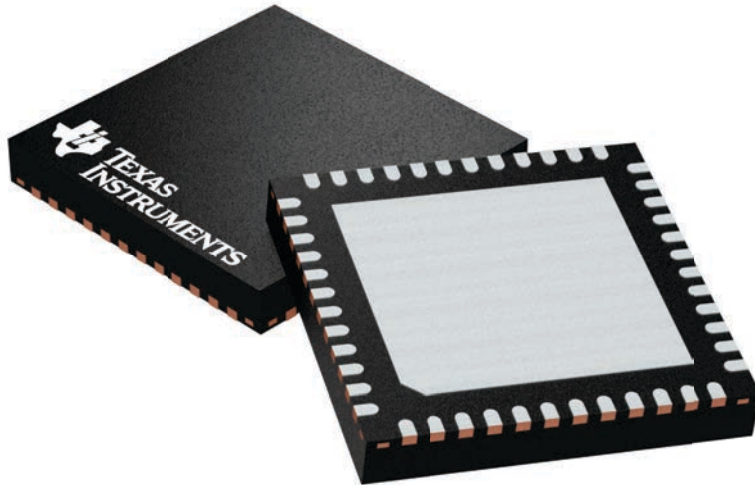
GENERIC PACKAGE VIEW

RGZ 48

VQFN - 1 mm max height

7 x 7, 0.5 mm pitch

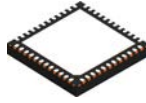
PLASTIC QUADFLAT PACK- NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224671/A

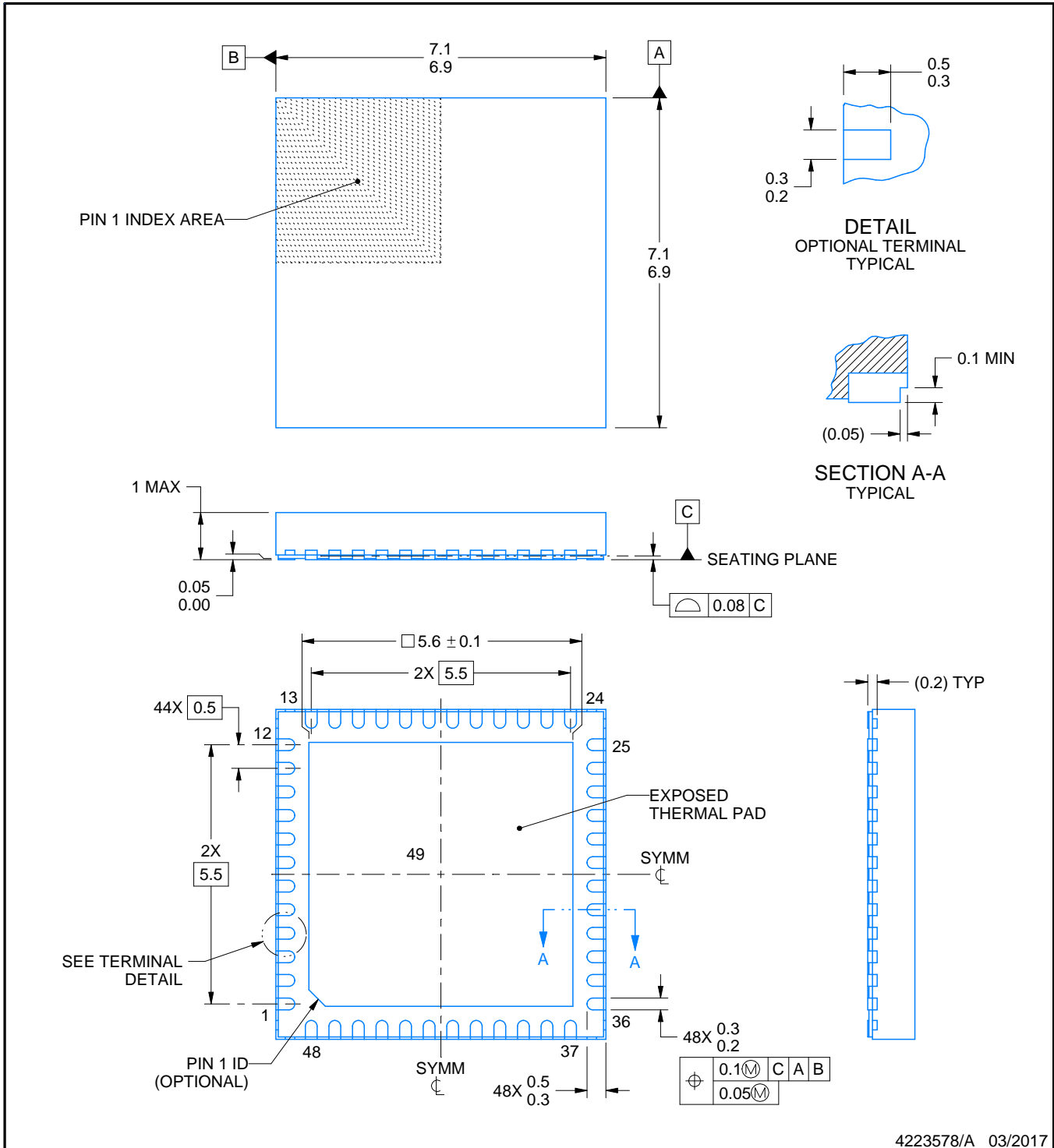
RGZ0048M



PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4223578/A 03/2017

NOTES:

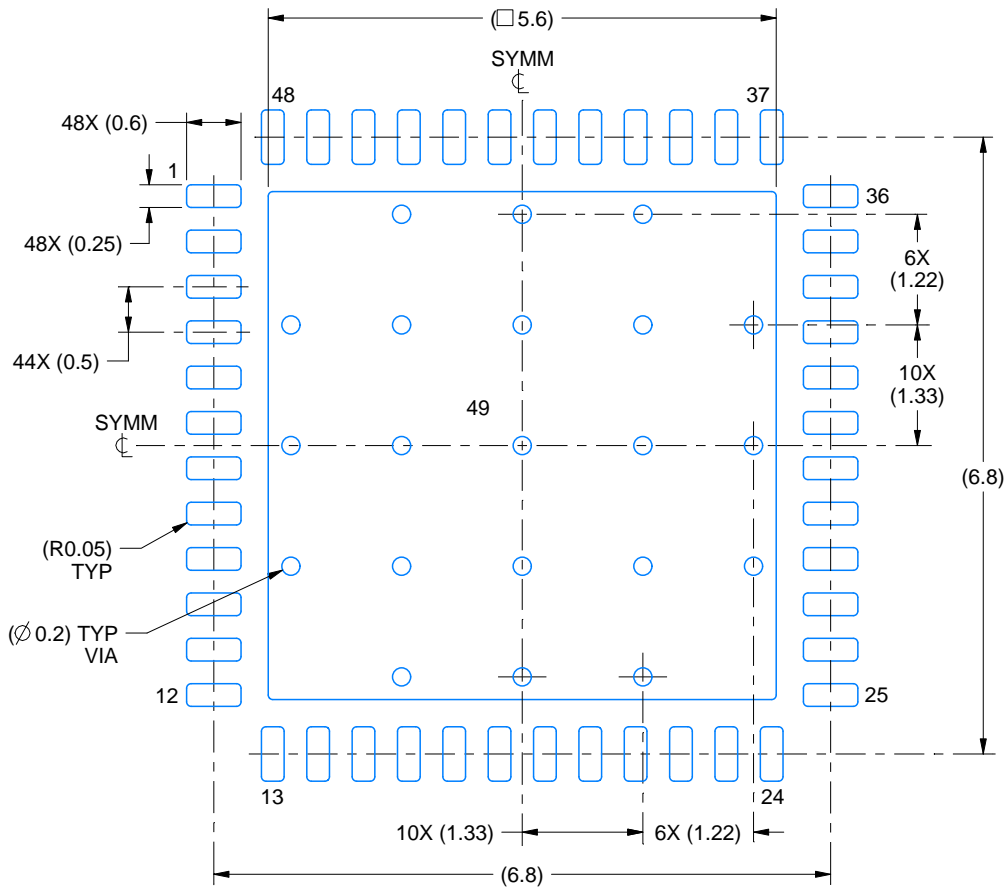
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

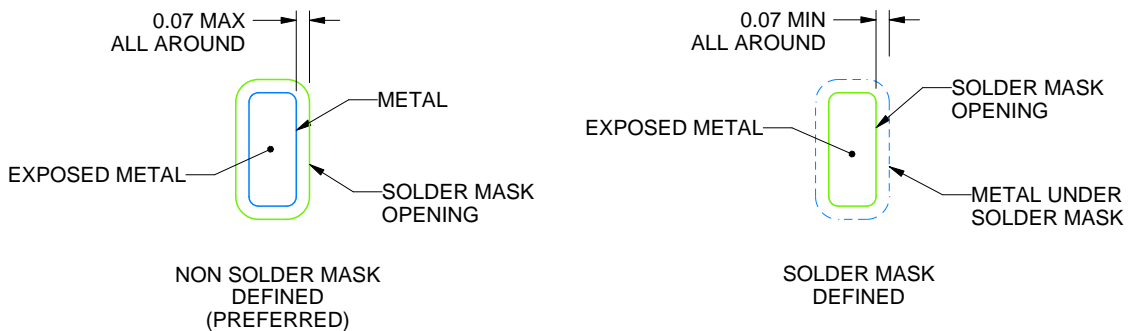
RGZ0048M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:12X



SOLDER MASK DETAILS

4223578/A 03/2017

NOTES: (continued)

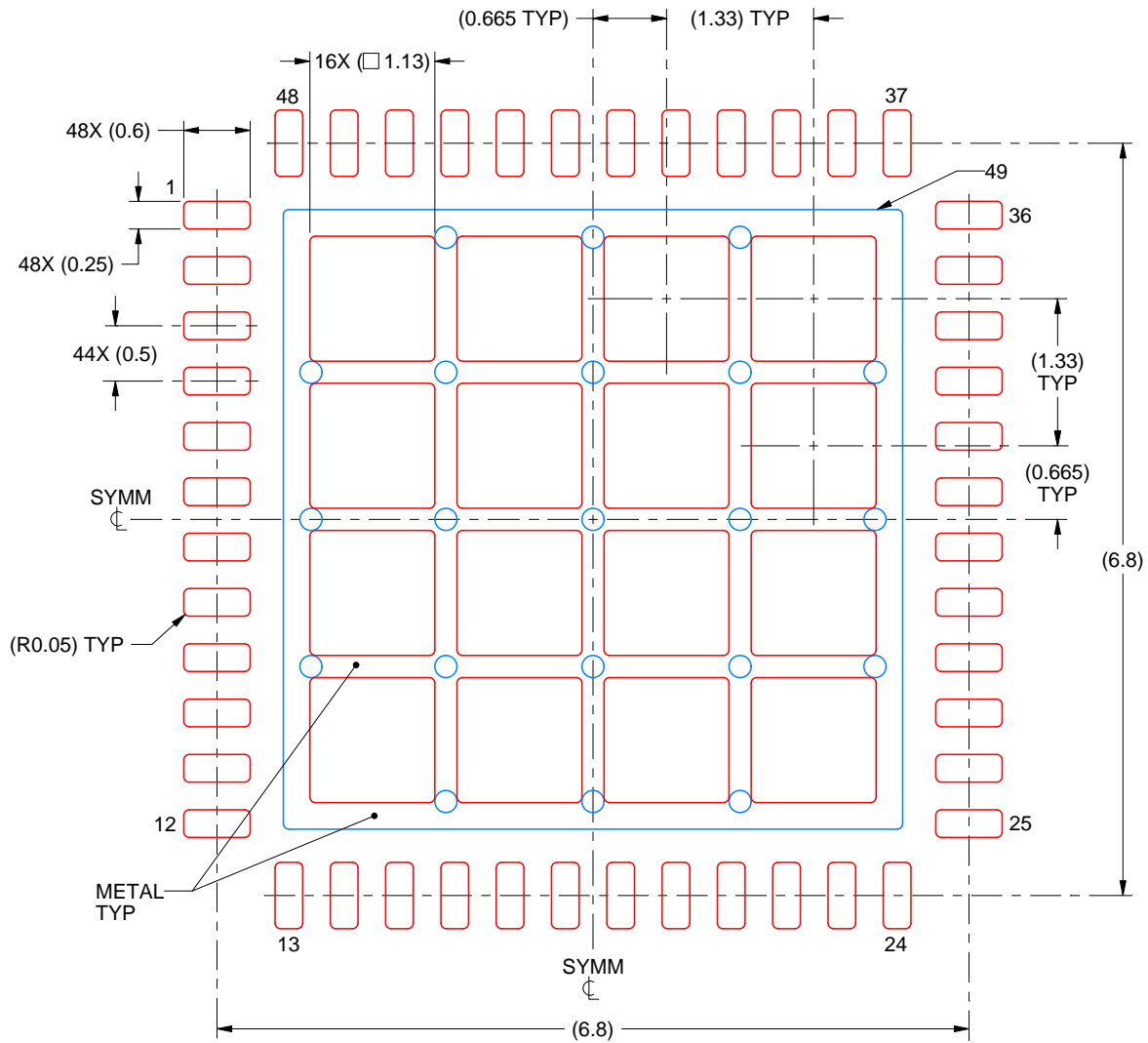
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGZ0048M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 49
66% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:15X

4223578/A 03/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月