

# DRV8218 11V 8A H 桥电机驱动器，具备 PWM、PH/EN、半桥控制接口以及低功耗睡眠模式

## 1 特性

- N 沟道 H 桥电机驱动器
- **1.8V 至 11V** 工作电源电压范围
- 高输出电流能力：**8A** 峰值
- **80mΩ**  $R_{DS(on)}$  (高侧 + 低侧)
  - 每个 FET 40mΩ
  - 并联半桥模式  $R_{DS(on)}$ ：20mΩ (HS1||HS2)
- 120nA 超低功耗睡眠模式
  - 在  $V_{VM} = 5V$ 、 $V_{VCC} = 3.3V$ 、 $T_J = 25^\circ C$  时 <120nA
  - 定时自动睡眠模式以减少 GPIO
- 支持 1.8V、3.3V 和 5V 逻辑输入
- 支持 PWM、PH/EN、独立半桥、并联半桥多种模式，适配灵活应用场景并减少了 GPIO
- 保护特性
  - 欠压锁定 (UVLO)
  - 过流保护 (OCP)
  - 热关断 (TSD)
- 可驱动各种类型的负载：
  - 一个双向有刷直流电机
  - 两个单向有刷直流电机
  - 单线圈或双线圈门磁继电器
  - 推挽式和双稳态螺线管
  - 其他电阻、电感或 LED 负载
- 器件产品系列。请参阅 [器件比较表](#) 了解详细信息。
  - [DRV8210](#)：1.65-11V，1Ω，多接口
  - [DRV8210P](#)：睡眠引脚，PWM 接口
  - [DRV8212](#)：1.65-11V，280mΩ，多接口
  - [DRV8212P](#)：睡眠引脚，PWM 接口
  - [DRV8218](#)：**1.8-11V，80mΩ，多接口**
  - [DRV8220](#)：4.5-18V，1Ω，多接口

## 2 应用

- 有刷直流电机、螺线管和继电器驱动
- 电动牙刷
- 美容美发
- 电子智能锁
- 水表、煤气表和电表
- 电动玩具和机器人玩具
- IP 网络摄像机红外截止滤光器
- 可视门铃
- 血压监护仪
- 输液泵

## 3 说明

DRV8218 是一款集成 H 桥电机驱动器，具有四个 N 沟道功率 FET、电荷泵稳压器和内置保护电路。三倍电荷泵架构支持在低至 1.8V 的电压下运行，即使在电池电压较低的情况下也能保持稳定的  $R_{DS(on)}$ 。所有电容器均已集成，从而显著减少了 PCB 占用空间并实现 100% 占空比运行。

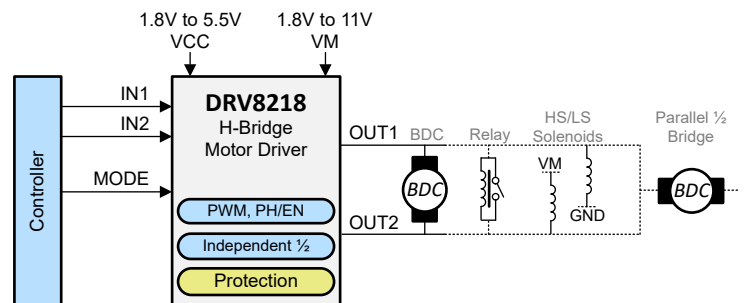
该器件支持三种控制接口模式，包括 PWM (IN1/IN2)、相位/使能 (PH/EN)、独立半桥以及并行半桥模式。每个接口都包括低功耗睡眠模式，通过关断大多数内部电路，可将静态电流降低至 120nA 以下。

输出电流峰值高达 8A，逻辑电源电压范围为 1.8V 至 5.5V，电机电源电压范围为 1.8V 至 11V。这些内置的保护功能包括欠压锁定 (UVLO)、过流保护 (OCP) 和热关断 (TSD)。DRV8218 属于引脚对引脚兼容系列，具有可扩展的  $R_{DS(on)}$  和电源电压选项。请参阅 [器件比较](#)，了解详细信息；或访问 [ti.com](http://ti.com)，了解 TI 的完整有刷电机驱动器产品系列。

### 器件信息

器件型号 (1)	封装	封装尺寸 (2)
DRV8218DSG	WSON (8)	2.00mm × 2.00mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版原理图



## 内容

<b>1 特性</b> .....	<b>1</b>	<b>7.3 外部组件</b> .....	<b>11</b>
<b>2 应用</b> .....	<b>1</b>	<b>7.4 特性说明</b> .....	<b>12</b>
<b>3 说明</b> .....	<b>1</b>	<b>7.5 器件功能模式</b> .....	<b>15</b>
<b>4 器件比较</b> .....	<b>3</b>	<b>8 应用和实施</b> .....	<b>18</b>
<b>5 引脚配置和功能</b> .....	<b>4</b>	<b>8.1 应用信息</b> .....	<b>18</b>
<b>6 规格</b> .....	<b>5</b>	<b>8.2 典型应用</b> .....	<b>18</b>
6.1 绝对最大额定值.....	<b>5</b>	<b>8.3 电流能力和热性能</b> .....	<b>27</b>
6.2 ESD 等级.....	<b>5</b>	<b>8.4 电源相关建议</b> .....	<b>30</b>
6.3 建议运行条件.....	<b>5</b>	<b>8.5 布局</b> .....	<b>30</b>
6.4 热性能信息.....	<b>6</b>	<b>9 器件和文档支持</b> .....	<b>32</b>
6.5 电气特性.....	<b>6</b>	<b>9.1 文档支持</b> .....	<b>32</b>
6.6 瞬态电流能力.....	<b>7</b>	<b>9.2 接收文档更新通知</b> .....	<b>32</b>
6.7 时序图.....	<b>8</b>	<b>9.3 支持资源</b> .....	<b>32</b>
6.8 典型特性.....	<b>9</b>	<b>9.4 商标</b> .....	<b>32</b>
<b>7 详细说明</b> .....	<b>10</b>	<b>9.5 静电放电警告</b> .....	<b>32</b>
7.1 概述.....	<b>10</b>	<b>9.6 术语表</b> .....	<b>32</b>
7.2 功能方框图.....	<b>11</b>	<b>10 机械、封装和可订购信息</b> .....	<b>33</b>

## 4 器件比较

表 4-1. 器件比较表

器件名称	电源电压 ( V )	$R_{DS(on)}$ ( m $\Omega$ )	$I_{OCP}$ ( A )	接口选项	睡眠模式进入	引脚对引脚器件	封装
<a href="#">DRV8210</a>	1.65 至 11	950 ( DRL ) , 1050 ( DSG )	1.76	PWM、PH/EN、半桥	自动睡眠、 VCC	<a href="#">DRV8210</a> 、 <a href="#">DRV8212</a> 、 <a href="#">DRV8218</a> <a href="#">DRV8220</a>	SOT563 ( DRL ) 、 WSON ( DSG )
<a href="#">DRV8212</a>	1.65 至 11	280	4				WSON ( DSG )
<a href="#">DRV8218</a>	<b>1.8 至 11</b>	<b>80</b>	<b>8</b>		自动睡眠、 nSLEEP 引脚		SOT563 ( DRL ) 、 WSON ( DSG )
<a href="#">DRV8220</a>	4.5 至 18	1000	1.76	PWM	nSLEEP 引脚	<a href="#">DRV8837</a> 、 <a href="#">DRV8837C</a> 、 <a href="#">DRV8210P</a> 、 <a href="#">DRV8212P</a>	WSON ( DSG )
<a href="#">DRV8210P</a>	1.65 至 11	1050	1.76				WSON ( DSG )
<a href="#">DRV8212P</a>	1.65 至 11	280	4				WSON ( DSG )

## 5 引脚配置和功能

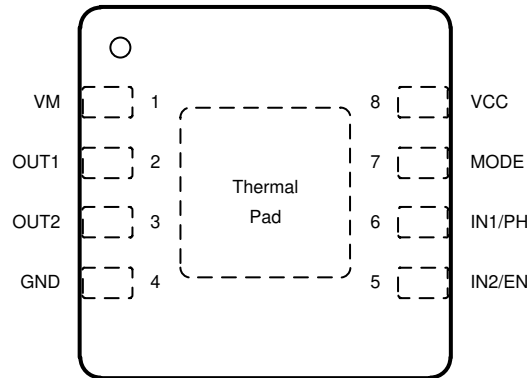


图 5-1. DRV8218 DSG 封装 8 引脚 WSON 顶视图

引脚		类型	说明
名称	编号		
<b>电源和接地</b>			
VM	1	PWR	电机电源。 使用 0.1μF 陶瓷电容器和额定电压为 VM 的充足大容量电容器将此引脚旁路连接至 GND 引脚。
GND	4	PWR	器件接地。 连接到系统接地。
VCC	8	PWR	逻辑电源。 使用额定值为 VCC 的 0.1μF 陶瓷电容器将此引脚旁路至 GND 引脚。
散热焊盘	—	—	散热焊盘。连接到系统接地。
<b>控制</b>			
IN1/PH	6	I	IN1 输入。请参阅节 7.4.1。内部下拉电阻。
IN2/EN	5	I	IN2 输入。请参阅节 7.4.1。内部下拉电阻。
模式	7	I	H 桥控制输入模式。请参阅节 7.4.1。以 VCC 引脚电压为参考的三电平输入。
<b>输出</b>			
OUT1	2	O	H 桥输出。
OUT2	3	O	连接到电机或其他负载。

## 6 规格

### 6.1 绝对最大额定值

在工作温度范围内（除非另有说明）<sup>(1)</sup>

		最小值	最大值	单位
电源引脚电压	VM	-0.3	12	V
逻辑电源引脚电压	VCC	-0.3	5.75	V
电源瞬态电压斜坡	VM、VCC	0	2	V/μs
逻辑引脚电压	IN1/PH, IN2/EN	-0.3	5.75	V
三级引脚电压	模式	-0.3	V <sub>VCC</sub> +0.3	V
输出引脚电压	OUT1, OUT2	-V <sub>SD</sub>	V <sub>VM</sub> +V <sub>SD</sub>	V
输出电流	OUT1, OUT2	在内部受 OCP 限制	在内部受 OCP 限制	A
环境温度, T <sub>A</sub>		-40	125	°C
结温, T <sub>J</sub>		-40	150	°C
贮存温度, T <sub>stg</sub>		-60	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

### 6.2 ESD 等级

		值	单位
V <sub>(ESD)</sub>	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 <sup>(1)</sup>	±2000
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 <sup>(2)</sup>	±500

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

### 6.3 建议运行条件

在工作温度范围内（除非另有说明）

		最小值	标称值	最大值	单位
V <sub>VM</sub>	电机电源电压	VM	1.8	11	V
V <sub>VCC</sub>	逻辑电源电压	VCC	1.8	5.5	V
V <sub>IN</sub>	逻辑引脚电压	IN1/PH、IN2/EN、MODE	0	5.5	V
f <sub>PWM</sub>	PWM 频率	IN1/PH, IN2/EN	0	100	kHz
I <sub>OUT</sub> <sup>(1)</sup>	峰值输出电流	OUT1, OUT2		8	A
T <sub>A</sub>	工作环境温度		-40	125	°C
T <sub>J</sub>	工作结温		-40	150	°C

(1) 必须遵循功率耗散和热限值。

## 6.4 热性能信息

热指标 <sup>(1)</sup>		DRV8218	单位
		DSG (WSON)	
		8 引脚	
R <sub>θJA</sub>	结至环境热阻	60.9	°C/W
R <sub>θJC(top)</sub>	结至外壳 (顶部) 热阻	71.4	°C/W
R <sub>θJB</sub>	结至电路板热阻	32.2	°C/W
Ψ <sub>JT</sub>	结至顶部特征参数	1.6	°C/W
Ψ <sub>JB</sub>	结至电路板特征参数	32.8	°C/W
R <sub>θJC(bot)</sub>	结至外壳 (底部) 热阻	9.8	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标应用报告](#)。

## 6.5 电气特性

1.8V ≤ V<sub>VM</sub> ≤ 11V 且 1.8V ≤ V<sub>VCC</sub> ≤ 5.5V, -40°C ≤ T<sub>J</sub> ≤ 150°C (除非另有说明)。

典型值在 T<sub>J</sub> = 25°C、V<sub>VCC</sub> = 3.3V、V<sub>VM</sub> = 5V 下测得。

参数		测试条件	最小值	典型值	最大值	单位
<b>电源 (VM、VCC)</b>						
I <sub>VM</sub>	VM 活动模式电流	IN1 = 0V, IN2 = 3.3V	0.7	2		mA
		IN1 = 0V, IN2 = 50kHz PWM	2	7.5		mA
I <sub>VMQ</sub>	VM 睡眠模式电流	V <sub>VM</sub> = 5V、T <sub>J</sub> = 25°C ; INx = 0V (等待 t <sub>AUTOSLEEP</sub> 后)	5	100		nA
I <sub>VMQ_UV</sub>	V <sub>CC</sub> 欠压状态下的 VM 睡眠模式电流	等待 t <sub>AUTOSLEEP</sub> 后, INx = 0V, V <sub>VM</sub> = 5V、V <sub>VCC</sub> < 0.35V、T <sub>J</sub> = 25°C	10	120		nA
I <sub>VCC</sub>	VCC 活动模式电流	V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V ; IN1 = 0V、IN2 = 3.3V、无 PWM	0.45	0.6		mA
		V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V ; IN1 = 0V、IN2 = 50kHz PWM	0.5	1		mA
I <sub>VCCQ</sub>	VCC 睡眠模式电流	V <sub>VM</sub> = 5V, V <sub>VCC</sub> = 3.3V, T <sub>J</sub> = 25°C ; INx = 0V (等待 t <sub>AUTOSLEEP</sub> 后)			800	nA
I <sub>VCCQ_UV</sub>	V <sub>CC</sub> 欠压状态下的 VCC 睡眠模式电流	V <sub>VM</sub> = 5V, V <sub>VCC</sub> < 0.35V, T <sub>J</sub> = 25°C ; INx = 0V (等待 t <sub>AUTOSLEEP</sub> 后)			35	nA
t <sub>WAKE</sub>	开通时间	睡眠模式到工作模式延迟			100	μs
t <sub>AUTOSLEEP</sub>	自动睡眠关闭时间	工作模式到自动睡眠模式延迟	7.0	10	14	ms
<b>逻辑电平输入 (IN1/PH、IN2/EN)</b>						
V <sub>IL</sub>	输入逻辑低电平电压		0		0.4	V
V <sub>IH</sub>	输入逻辑高电平电压		1.45		5.5	V
V <sub>HYS</sub>	输入逻辑迟滞		50			mV
I <sub>IL</sub>	输入逻辑低电平电流	V <sub>IN</sub> = 0V	-5		5	μA
I <sub>IH</sub>	输入逻辑高电流	V <sub>IN</sub> = 3.3V			50	μA
R <sub>PD</sub>	输入下拉电阻	至 GND		100		kΩ
<b>三电平输入 (MODE)</b>						
V <sub>TIL</sub>	三电平输入逻辑低电压		0		0.22 × V <sub>VCC</sub>	V
V <sub>TIZ</sub>	三电平输入高阻抗电压		0.60 × V <sub>VCC</sub>		0.675 × V <sub>VCC</sub>	V
V <sub>TIH</sub>	三电平输入逻辑高电压		0.75 × V <sub>VCC</sub>		5.5	V

$1.8V \leq V_{VM} \leq 11V$  且  $1.8V \leq V_{VCC} \leq 5.5V$ ,  $-40^{\circ}C \leq T_J \leq 150^{\circ}C$  (除非另有说明)。  
典型值在  $T_J = 25^{\circ}C$ 、 $V_{VCC} = 3.3V$ 、 $V_{VM} = 5V$  下测得。

参数		测试条件	最小值	典型值	最大值	单位
R <sub>TPD</sub>	三电平下拉电阻	至 GND, 睡眠模式		1		M $\Omega$
		至 GND, 工作模式		130		k $\Omega$
R <sub>TPU</sub>	三电平上拉电阻	至 VCC		75		k $\Omega$
<b>驱动器输出 (OUT1、OUT2)</b>						
R <sub>DS(on)_HS</sub>	高侧 MOSFET 导通电阻	T <sub>A</sub> = 25°C、V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V、I <sub>O</sub> = 1.0A		40		m $\Omega$
		T <sub>A</sub> = 85°C、V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V、I <sub>O</sub> = 1.0A		50		m $\Omega$
R <sub>DS(on)_LS</sub>	低侧 MOSFET 导通电阻	T <sub>A</sub> = 25°C、V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V、I <sub>O</sub> = -1.0A		40		m $\Omega$
		T <sub>A</sub> = 85°C、V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V、I <sub>O</sub> = -1.0A		50		m $\Omega$
V <sub>SD</sub>	体二极管正向电压	I <sub>O</sub> = -1.5A		1		V
t <sub>RISE</sub>	输出上升时间	V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V、R <sub>L</sub> = 20 $\Omega$ OUT1 至 OUT2 V <sub>OUTx</sub> 从 V <sub>VM</sub> 的 10% 上升到 90%		320	450	ns
t <sub>FALL</sub>	输出下降时间	V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V、R <sub>L</sub> = 20 $\Omega$ OUT1 至 OUT2 V <sub>OUTx</sub> 从 V <sub>VM</sub> 的 90% 下降至 10%		35	100	ns
t <sub>PD</sub>	输入至输出传播延迟	50% 处的 INx 边沿对应输出电平 10% 变化 负载 = 200mA		25		ns
t <sub>DEAD</sub>	输出死区时间	内部死区时间		320		ns
I <sub>LEAK_VM</sub>	负载连接到 VM 时, 流入 OUTx 的关断状态漏电流	OUTx 为 Hi-Z、R <sub>LOAD</sub> = 20 $\Omega$ 至 VM V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V		20		$\mu$ A
I <sub>LEAK_GND</sub>		OUTx 为 Hi-Z、R <sub>LOAD</sub> = 20 $\Omega$ 至 GND V <sub>VM</sub> = 5V、V <sub>VCC</sub> = 3.3V		-1		nA
<b>保护电路</b>						
V <sub>UVLO,VCC</sub>	VCC 电源欠压锁定 (UVLO)	电源上升			1.8	V
		电源下降	1.5		1.7	V
V <sub>UVLO_HYS</sub>	电源 UVLO 迟滞	上升至下降阈值		100		mV
t <sub>UVLO</sub>	电源欠压抗尖峰脉冲时间	V <sub>VCC</sub> 下降至 OUTx 已禁用		4.5		$\mu$ s
I <sub>OC</sub>	过流保护跳变点			8		A
t <sub>OC</sub>	过流保护抗尖峰脉冲时间			2.5		$\mu$ s
t <sub>RETRY</sub>	过流保护重试时间			1.7		ms
T <sub>TSD</sub>	热关断温度	内核温度 T <sub>J</sub>		150	190	$^{\circ}C$
T <sub>HYS</sub>	热关断迟滞			35		$^{\circ}C$

## 6.6 瞬态电流能力

表 6-1. 瞬态电流能力 - 全桥

器件型号	封装规格	无 PWM 时的电流 [A] <sup>(1)</sup>			
		0.1s	1s	10s	DC
DRV8218	DSG	7.9	5.7	5.3	4.6
DRV8212	DSG	3.6	2.8	2.6	2.4
DRV8210	DSG	1.4	1.1	1.0	1.0

(1) 基于在 25°C 时进行的基准测试, 使用 DRV8212EVM 外形规格 - 35mm x 60mm x 1.6mm 2 层 PCB, 顶层和底层使用 2oz 铜。通过 OUT1 和 OUT2 连接的电子负载增加了负载电流, 直到在脉冲持续时间内触发热关断 (TSD)。

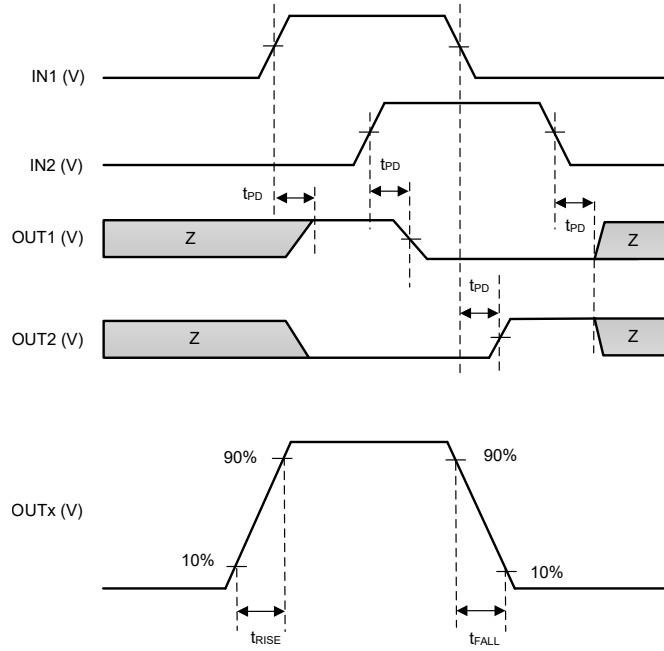


图 6-1. 输入到输出时序

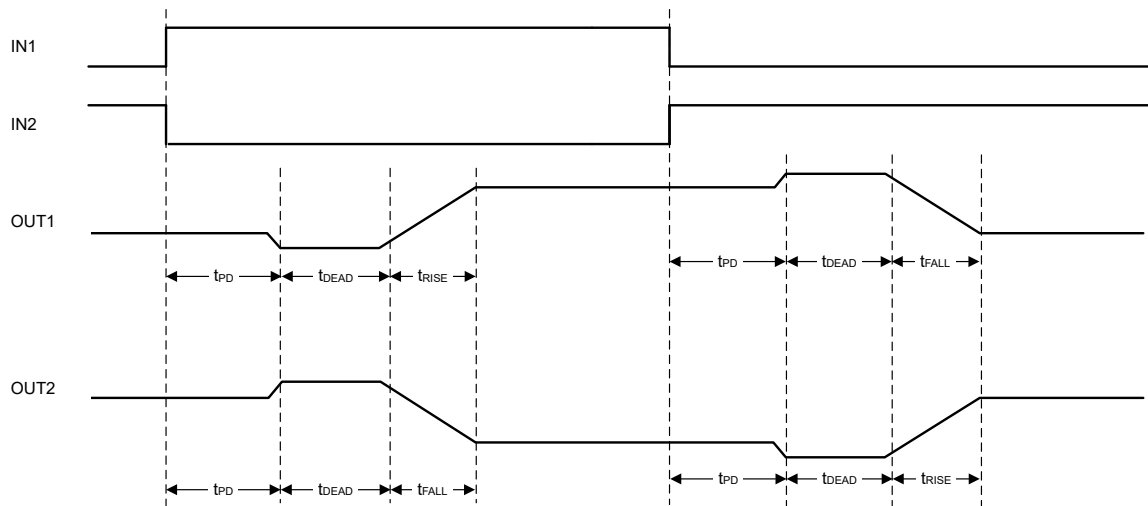
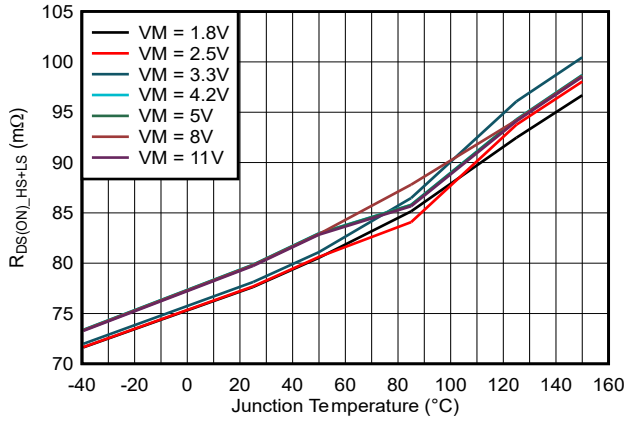


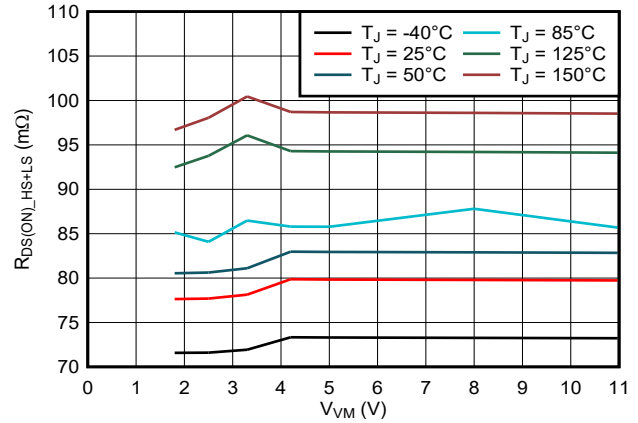
图 6-2. 传播延迟和死区时间

## 6.8 典型特性



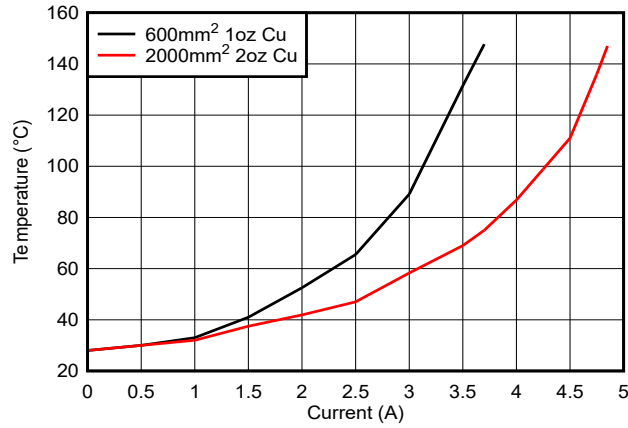
A.  $V_{CC} = 3.3V$ 。仿真提供的初始数据。

图 6-3. 高侧 + 低侧  $R_{DS(on)}$  与结温 ( $T_J$ ) 间的关系



A.  $V_{CC} = 3.3V$ 。仿真提供的初始数据。

图 6-4. 高侧 + 低侧  $R_{DS(on)}$  与电源电压间的关系



A. 600mm<sup>2</sup> 数据是使用外覆铜厚度为 1oz 的 DRV8837EVM (19mm×33mm) 测试得出的。2000mm<sup>2</sup> 数据是使用外覆铜厚度为 2oz 的 DRV8212EVM (35mm×60mm) 测试得出的。

图 6-5. 不同 PCB 尺寸下器件温度与直流电流间的关系

## 7 详细说明

### 7.1 概述

DRV8218 是一款完全集成的 H 桥电机驱动器，采用紧凑的 2×2mm WSON 封装规格，可提供超过 4A 的直流电流。四个集成的 N 沟道功率 MOSFET 提供仅为 80mΩ 的组合  $R_{DS(on)}$ ，与等效分立式 FET 解决方案相比，可节省高达 93% 的电路板面积，同时无需外部栅极电阻器、反激式二极管和自举电容器。

具有所有片上集成电容器的三倍电荷泵架构在整个 1.8V 至 11V 电机电源电压范围内保持稳定的  $R_{DS(on)}$ ，即使在分立式解决方案性能下降的低电池电压下也是如此。DRV8218 的最小电源电压为 1.8V，非常适合单节锂离子电池、多节碱性电池和其他电池供电应用。完全集成的电荷泵还可实现 100% PWM 占空比运行，并支持高达 100kHz 的 PWM 频率。

该器件支持三种控制接口模式：PWM (IN1/IN2)、相位/使能 (PH/EN) 和独立半桥 - 可通过三电平 MODE 引脚进行选择。PH/EN 模式支持通过单个微控制器计时器外设，进行双向电机控制。在半桥模式下，两个输出都可以并联以实现 20mΩ 有效  $R_{DS(on)}$ ，适用于高电流单负载应用。所有模式下的自动死区时间生成无需手动匹配的 FET 时序来防止击穿，从而简化了固件并缩短了上市时间。

该器件不需要专用睡眠 GPIO，而是在输入保持非活动状态  $t_{AUTOSLEEP}$  (7 - 14ms) 后自动进入睡眠模式，将静态电流降低至 120nA 以下，从而延长电池寿命。或者，可通过微控制器 GPIO 驱动 VCC 引脚，来通过 UVLO 进入睡眠模式。

片上保护包括过流保护 (OCP)、热关断 (TSD) 和欠压锁定 (UVLO)，可防止短路、过热和电源压降，从而提高系统可靠性并可能消除对外部保险丝的需求。所有故障自动恢复。在半桥模式下，OCP 针对每个输出独立运行，从而允许不受影响的通道在单通道故障期间继续正常运行。

DRV8218 属于引脚对引脚兼容的驱动器系列，具有可扩展的  $R_{DS(on)}$  和电源电压选项。有关完整的器件比较、请参阅节 4。

## 7.2 功能方框图

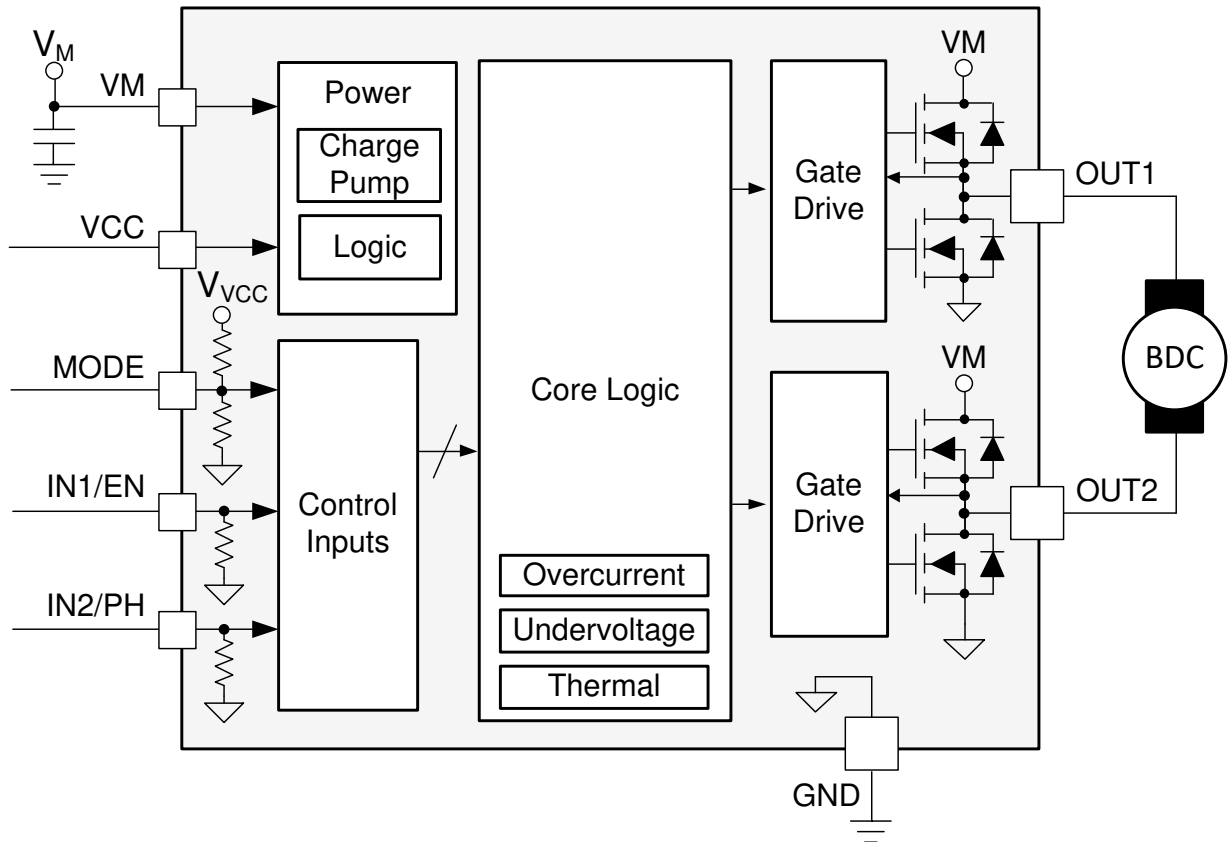


图 7-1. DRV8218 功能框图

## 7.3 外部组件

表 7-1 列出了推荐用于此器件的外部元件。

表 7-1. 推荐的外部元件

元件	引脚 1	引脚 2	推荐
$C_{VM}$	VM	GND	0.1 $\mu$ F、低 ESR 陶瓷电容器、额定电压为 VM。
$C_{BULK}$	VM	GND	额定 VM 值。请参阅节 8.4.1 部分，查看电容指南。
$C_{VCC}$	VCC	GND	0.1 $\mu$ F、低 ESR 陶瓷电容器、额定电压为 VCC。

## 7.4 特性说明

### 7.4.1 控制模式

DRV8218 器件提供三种模式来支持对 PH/IN1 和 EN/IN2 引脚采用不同的控制方案。通过将 MODE 引脚设置为逻辑低电平、逻辑高电平或高阻态，该引脚可选择控制接口模式，如表 7-2 中所示。MODE 引脚状态不会锁存，因此可在运行期间更改工作模式。

表 7-2. MODE 引脚功能

MODE 状态	控制模式
MODE = 逻辑低电平	PWM
MODE = 逻辑高电平	PH/EN
MODE = 高阻态	独立半桥

可接受占空比为 0% 至 100% 的直流或脉宽调制 ( PWM ) 电压信号输入。PH/IN1 和 EN/IN2 引脚具有内部下拉电阻，可确保在没有输入时输出为高阻态 ( 唯一的例外是半桥模式，在这种模式下，如果 INx 为悬空模式，则 OUTx = LOW )。

以下几部分显示了每个控制模式的真值表。此外，当在半桥的高侧和低侧 MOSFET 之间切换时，DRV8218 会自动处理死区时间生成。图 7-2 介绍了以下部分中描述的各种 H 桥状态的命名和配置。

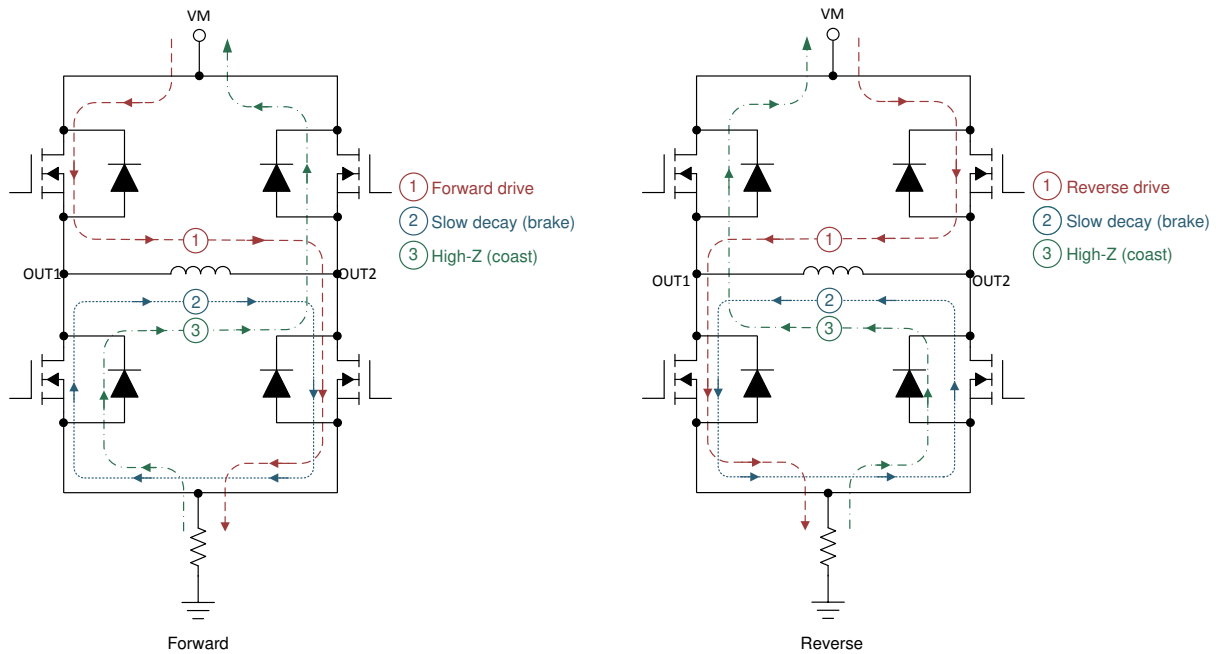


图 7-2. H 桥状态

#### 7.4.1.1 PWM 控制模式 (MODE = 0)

PWM 接口 ( IN1/IN2 ) 根据表 7-3 中的逻辑表控制 OUTx 引脚。在 DSG 封装中, 将 MODE 引脚设置为逻辑低电平即可选择 PWM 模式。滑行/高阻抗状态兼作自动睡眠模式。在滑行/高阻抗状态下保持  $t_{AUTOSLEEP}$  后, 器件将自动进入低功耗睡眠模式 (autosleep)。

表 7-3. 带自动睡眠功能的 PWM 控制模式

IN1	IN2	OUT1	OUT2	说明
0	0	高阻态	高阻态	滑行 ( H 桥高阻态 ) / 低功耗自动睡眠模式
0	1	L	H	反向 ( OUT2 → OUT1 )
1	0	H	L	正向 ( OUT1 → OUT2 )
1	1	L	L	制动 ( 低侧慢速衰减 )

#### 7.4.1.2 PH/EN 控制模式 (MODE = 1)

如果 MODE 引脚处于逻辑高电平状态, 器件会选择“相位-使能”模式 (PH/EN)。PH/EN 模式允许根据接口的速度和方向类型来控制 H 桥。表 7-4 显示了 PH/EN 模式的真值表。当 EN 引脚为低电平时, 该器件将进入制动模式。这使得控制器可以在 EN 引脚上使用单个 PWM 发生器外设, 而标准 GPIO 引脚使用 PH 引脚控制方向。

但是, 如果 EN 引脚保持低电平的时间超过  $t_{AUTOSLEEP}$ , 器件将进入低功耗睡眠模式并禁用输出。可以通过改用半桥控制模式来避免这种情况, 在该模式下, 器件不会进入自动睡眠模式。

表 7-4. PH/EN 控制模式

EN	PH	OUT1	OUT2	说明
0	X	L → 高阻态	L → 高阻态	制动 ( 低侧慢速衰减 ) 并保持 $t_{AUTOSLEEP}$ 时间, 然后进入自动睡眠模式 ( H 桥高阻态 )
1	0	L	H	反向 ( OUT2 → OUT1 )
1	1	H	L	正向 ( OUT1 → OUT2 )

### 7.4.1.3 独立半桥控制模式 (MODE = Hi-Z)

当 MODE 引脚悬空 (Hi-Z) 时, 该器件会选择半桥控制模式。此模式允许直接控制每个半桥来支持高侧慢速衰减 (或制动), 驱动两个独立的负载, 或并联输出来提高单个负载的电流能力。表 7-5 显示了独立半桥模式的真值表。可以通过将微控制器 GPIO 引脚设置为 MODE 引脚的输入, 来实现 MODE 引脚的 Hi-Z 状态。

半桥控制模式不支持自动睡眠模式。进入自动睡眠模式的一种方法是将 MODE、IN1 和 IN2 引脚设置为逻辑低电平, 从而使器件进入 PWM 模式和自动睡眠模式。或者, VCC 引脚可由微控制器 GPIO 引脚供电, 在这种情况下, 将 GPIO 引脚设置为低电平会使器件进入欠压锁定 (UVLO) 状态, 输出全部为 Hi-Z。有关更多详细信息, 请参阅节 7.5.2。

要在半桥模式下唤醒 DRV8218, 请将 VCC 置于高电平, 然后设置 IN1 或 IN2 在保持高电平超过  $t_{WAKE}$  之后, 再返回低电平或发送 PWM 信号。图 8-18 和图 8-19 显示了此唤醒过程。

表 7-5. 半桥控制模式

VCC	模式	IN1	IN2	OUT1	OUT2	说明
0V	X	X	X	高阻态	高阻态	UVLO 状态下的低功耗睡眠模式
1.8 - 5.5V	0	0	0	高阻态	高阻态	(非独立半桥模式) H 桥已禁用/进入低功耗自动睡眠模式
1.8 - 5.5V	高阻态	0	X	L	X	OUT1 低侧导通
1.8 - 5.5V	高阻态	1	X	H	X	OUT1 高侧导通
1.8 - 5.5V	高阻态	X	0	X	L	OUT2 低侧导通
1.8 - 5.5V	高阻态	X	1	X	H	OUT2 高侧导通

## 7.4.2 引脚图

### 7.4.2.1 逻辑电平输入

图 7-3 显示了逻辑电平输入引脚 IN1/PH 和 IN2/EN 的输入结构。

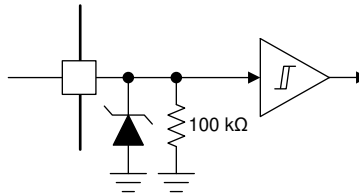


图 7-3. 逻辑电平输入

### 7.4.2.2 三电平输入

图 7-4 显示了三电平输入引脚 MODE 的输入结构。

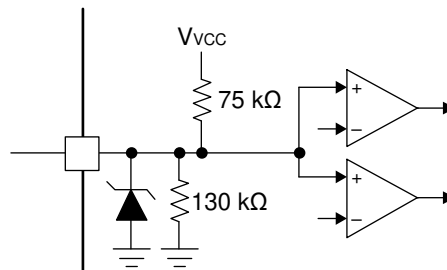


图 7-4. DRV8218 中的 MODE 三电平输入

### 7.4.3 保护电路

DRV8218 可完全防止电源欠压、输出过流和器件过热事件。

#### 7.4.3.1 电源欠压锁定 (UVLO)

无论何时，只要 VCC 电源电压低于欠压锁定阈值电压，H 桥中的所有 MOSFET 都将被禁用，电荷泵将被禁用并且器件逻辑也将被禁用。当电源电压升至高于  $V_{UVLO}$  上升阈值时，将恢复正常运行。表 7-6 总结了器件进入 UVLO 时的条件。

表 7-6. UVLO 响应条件

故障	$V_{VM}$	$V_{VCC}$	器件响应
VCC 欠压	任何 1.8V 至 12V	< 1.8V	UVLO, H 桥已禁用
正常运行	> 1.8V	> 1.8V	正常运行

#### 7.4.3.2 OUTx 过流保护 ( OCP )

即使发生了硬短路事件，每个 MOSFET 上的模拟电流限制电路也会限制器件输出的峰值电流。如果输出电流超过过流阈值  $I_{OCP}$  且持续时间超过过流抗尖峰时间  $t_{OCP}$ ，则会禁用 H 桥中的所有 MOSFET。在  $t_{RETRY}$  之后，系统会根据 PH/IN1 和 EN/IN2 引脚的状态重新启用 MOSFET。如果过流条件仍然存在，则会重复此周期，否则器件将恢复正常运行。

在半桥控制模式下，OCP 行为略有改动。如果检测到过流事件，将只禁用相应的半桥。另一个半桥继续正常运行。这使得该器件能够在驱动独立负载时管理独立的故障事件。如果在两个半桥中都检测到过流事件，将同时禁用这两个半桥。两个半桥共用同一个过流重试计时器。如果在 OUT1 中首先发生过流事件，该输出将在  $t_{RETRY}$  期间内被禁用。如果 OUT2 在 OUT1 之后但在  $t_{RETRY}$  到期之前发生过流事件，则两个 OUTx 引脚将在  $t_{RETRY}$  的整个持续时间内保持禁用状态。

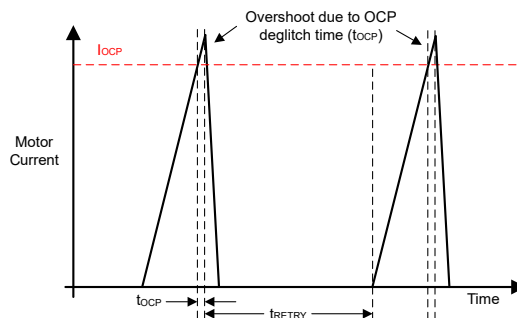


图 7-5. OCP 操作

#### 7.4.3.3 热关断 (TSD)

如果内核温度超过过热限值  $T_{TSD}$ ，将会禁用 H 桥中的所有 MOSFET。当过热条件消失且裸片温度降至  $T_{TSD}$  阈值以下时，将恢复正常运行。

## 7.5 器件功能模式

DRV8218 具有多种不同的运行模式，具体取决于系统输入和条件。

### 7.5.1 工作模式

在工作模式下，H 桥、电荷泵和内部逻辑都处于工作状态，器件将准备接收输入。进入低功耗睡眠模式或故障模式后，器件将退出工作模式。从自动睡眠模式唤醒时，INx 引脚（当 MODE = 0 时）或 EN 引脚（当 MODE = 1 时）必须在  $t_{WAKE}$  期间保持高电平才能启用该器件。在  $t_{WAKE}$  时间之后，该器件被唤醒，INx 引脚或 EN 引脚可能会接收到 PWM 信号。

当  $V_{VCC} < V_{VM}$  时，DRV8218 会从 VM 引脚而不是 VCC 引脚汲取工作电流。在这种工作条件下， $I_{VCC}$  通常小于  $500 \mu A$ 。

### 7.5.2 低功耗睡眠模式

DRV8218 支持低功耗睡眠模式，可在驱动器未工作时减少 VM 和 VCC 的电流消耗。有两种方法可以进入低功耗睡眠模式：自动睡眠和使用 VCC 引脚。在自动睡眠模式下，器件消耗的电流最少，由  $I_{VCCQ}$  和  $I_{VMQ}$  表示。在 VCC 睡眠模式下，该器件消耗的电流最少（由  $I_{VMQ\_UV}$  和  $I_{VCCQ\_UV}$  表示），因为器件处于欠压锁定 (UVLO) 状态，VCC 低于 UVLO 阈值。

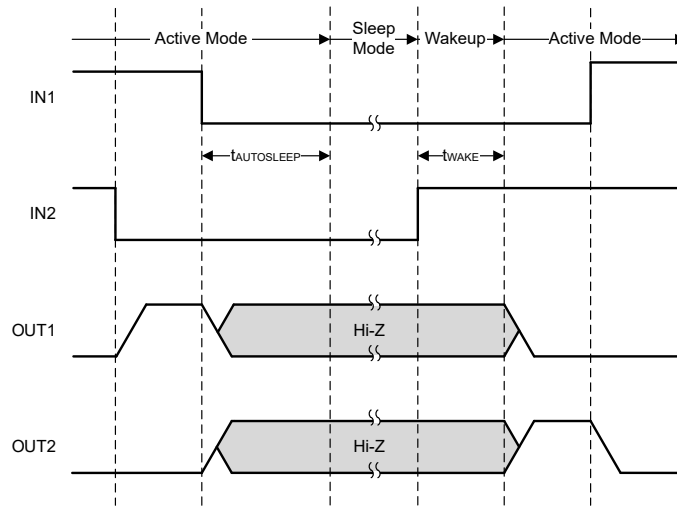


图 7-6. 睡眠模式进入和唤醒时序图

#### Autosleep

表 7-7 介绍了如何在 PWM 控制模式和 PH/EN 控制模式下进入低功耗睡眠模式。

表 7-7. Autosleep 模式汇总

输入引脚状态	OUT1	OUT2	说明	退出/唤醒
MODE = 0, IN1 = 1, IN2 = 0	高阻态	高阻态	<b>PWM 或半桥接口自动睡眠</b> ：进入该状态后，输出将被禁用。该器件将保持工作模式 $t_{AUTOSLEEP}$ 时间，然后进入低功耗模式。	IN1 = 1 或 IN2 = 1
MODE = 1, EN = 0	L → 高阻态	L → 高阻态	<b>PH/EN 接口自动睡眠</b> ：进入该状态后，通过接通低侧 FET，两个输出都进入制动模式。该器件将保持此状态 $t_{AUTOSLEEP}$ 时间，然后进入低功耗模式。处于低功耗模式后，输出将被禁用。	EN = 1

当输入引脚转为表 7-7 中所述状态之外的其他状态时，器件将返回运行模式。要将器件从自动睡眠模式唤醒，INx 引脚或 EN 引脚（取决于 MODE 状态）必须设置为高电平超过  $t_{WAKE}$  时间，然后才能接收 PWM 输入信号。

#### VCC = 0V UVLO 睡眠模式

表 7-8. 作为睡眠引脚的 VCC 电源汇总

输入引脚状态	OUT1	OUT2	说明	退出/唤醒
VCC = 0V、MODE = 0 (PWM)	UVLO (Hi-Z)	UVLO (Hi-Z)	VCC 引脚可以由 GPIO 引脚供电，以控制器件进入睡眠模式。将 GPIO 驱动为低电平会将 VCC 拉至 UVLO 阈值以下，从而将器件置于低功耗模式并将所有输出设置为 Hi-Z。有关详细信息，请参阅节 8.2.2.2。	VCC > V <sub>UVLO</sub> ，然后 IN1 或 IN2 = 1 并保持 t <sub>WAKE</sub> 时间
VCC = 0V、MODE = 1 (PH/EN)	UVLO (Hi-Z)	UVLO (Hi-Z)		VCC > V <sub>UVLO</sub> ，然后 EN = 1 并保持 t <sub>WAKE</sub> 时间
VCC = 0V、MODE = Hi-Z (半桥)	UVLO (Hi-Z)	UVLO (Hi-Z)		VCC > V <sub>UVLO</sub> ，然后 IN1 或 IN2 = 1 并保持 t <sub>WAKE</sub> 时间。

要将器件从 VCC 睡眠模式唤醒，VCC 引脚电压必须大于 V<sub>UVLO,VCC</sub>。VCC 引脚具有有效电压后，必须将一个或两个 INx 引脚设置为高电平超过 t<sub>WAKE</sub> 时间才能完全唤醒器件。为了保护微控制器 GPIO 引脚免受去耦电容充电电流造成的过电流影响，需要在 GPIO 和 VCC 引脚上的去耦电容之间添加一个电阻。有关设计此限流电阻的更多信息，请参阅节 8.2.2.2。

为确保尽可能减少电源电流消耗，可将所有输入引脚设置为逻辑低电平，以消除睡眠模式下通过下拉电阻器的电流消耗。如果 MODE 引脚设置为高阻态或逻辑低电平，该引脚将不会在睡眠模式下消耗电流。但是，当 MODE 引脚设置为逻辑高电平时，它会在睡眠模式下消耗一些电流。

### 7.5.3 故障模式

DRV8218 在遇到故障时进入故障模式。这可以保护器件和输出负载。故障模式下的器件行为取决于故障状况，如节 7.4.3 中所述。当满足恢复条件时，器件会离开故障模式并重新进入工作模式。表 7-9 总结了故障条件、响应和恢复。

表 7-9. 故障条件汇总

故障	条件	H 桥	恢复
欠压锁定 (UVLO)	VCC < V <sub>UVLO,VCC</sub> 下降	禁用	VCC > V <sub>UVLO,VCC</sub> 上升
过流 (OCP)	I <sub>OUT</sub> > I <sub>OCP</sub>	PWM 或 PH/EN 模式：H 桥已禁用	t <sub>RETRY</sub>
		半桥模式：受影响的半桥已禁用	
热关断 (TSD)	T <sub>J</sub> > T <sub>TSD</sub>	禁用	T <sub>J</sub> < T <sub>TSD</sub> - T <sub>HYS</sub>

## 8 应用和实例

### 备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保该信息的准确性和完整性。客户负责确定元件是否适合预期用途，以及验证和测试其设计实现以确认系统功能。

### 8.1 应用信息

DRV8218 可用于需要半桥或 H 桥功率级配置的各种应用。常见的应用示例包括有刷直流电机、电磁阀、双稳态闭锁继电器和传动器。这些器件还可以驱动许多常见的无源负载，例如 LED、电阻元件、继电器等。本部分重点介绍 DRV8218 的一些应用示例。

### 8.2 典型应用

#### 8.2.1 全桥驱动

DRV8218 的典型应用是通过将输出用作全桥或 H 桥配置，来双向（正向和反向）驱动有刷直流电机或单线圈闭锁继电器。图 8-1 显示了使用 PWM 接口驱动电机的示例。图 8-2 显示了一个使用 PWM 接口驱动单线圈闭锁继电器的示例。图 8-3 显示了一个使用 PH/EN 接口驱动电机的示例。

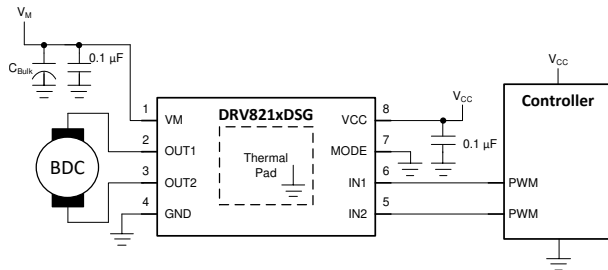


图 8-1. PWM 接口电机驱动应用

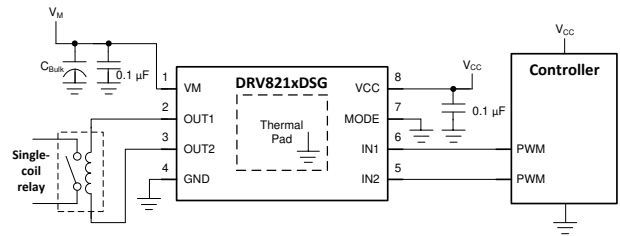


图 8-2. PWM 接口单线圈闭锁继电器应用

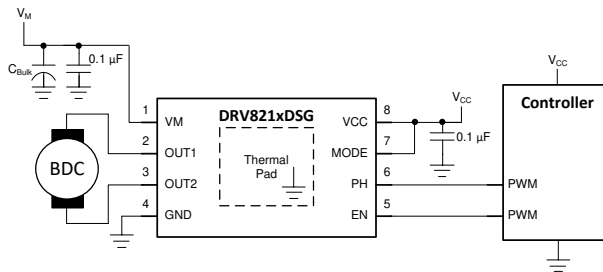


图 8-3. PH/EN 接口电机驱动应用

#### 8.2.1.1 电源电压

适当的电源电压取决于负载（电机、螺线管、继电器等）的额定值。如果使用有刷直流电机，电源电压将影响所需的 RPM。更高的电压可使有刷直流电机更快地旋转，同时将相同的 PWM 占空比应用于功率 FET。更高的电压也会增加通过电机、螺线管或继电器的感应绕组的电流变化率。

#### 8.2.1.2 控制接口 - 全桥

节 7.4.1.1 介绍了 PWM 控制接口，具体取决于所选的封装。TI 建议将 MODE 引脚直接连接到 GND 网络，如图 8-1 中所示。但是，如果应用中需要其他接口状态，可以将 MODE 引脚连接到 GPIO 引脚，以在运行期间选择其他接口选项。自动睡眠特性可实现仅使用两个引脚对电机和低功耗模式进行双向控制。这样就不需要使用另一个 GPIO 来控制睡眠引脚。图 8-4 和图 8-5 显示了使用 PWM 接口驱动电机的波形示例。

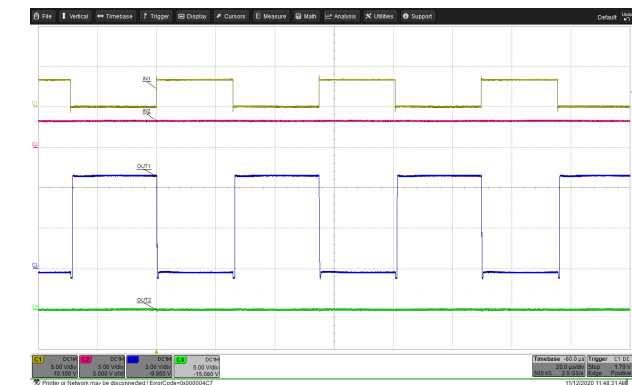
图 8-6 和图 8-7 显示了使用 PWM 接口驱动单线圈继电器的波形示例。继电器可以在正向/反向状态和制动/滑行状态之间驱动，如图所示。

节 7.4.1.2 介绍了 PH/EN 控制接口。将 MODE 引脚连接到微控制器电源可选择 PH/EN 接口。通过仅切换 EN 引脚，PH/EN 模式有助于减少电机驱动所需的微控制器 PWM 发生器的数量。PH 引脚通过此接口控制电机驱动的方向。如果 EN 保持低电平的时间超过  $t_{AUTOSLEEP}$ ，该器件将进入睡眠模式。

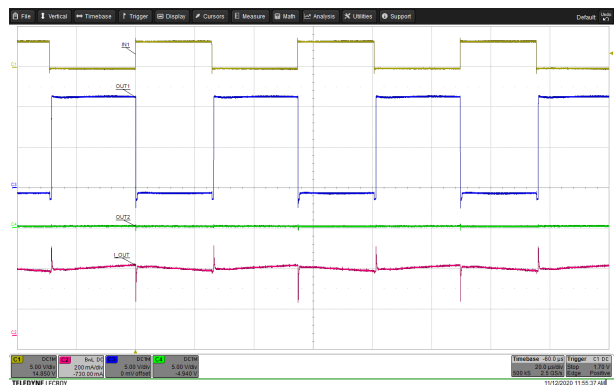
### 8.2.1.3 低功耗操作

节 7.5.2 介绍了如何进入低功耗睡眠模式。进入睡眠模式时，TI 建议将所有输入设置为逻辑低电平，以最大限度地降低系统功耗。

### 8.2.1.4 应用曲线



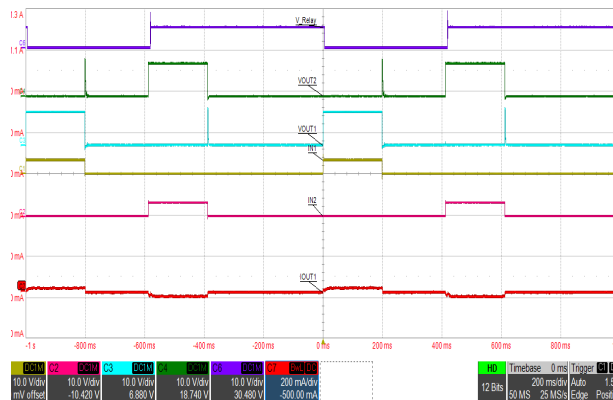
A. 通道 1 = IN1 通道 2 = IN2 通道 3 = OUT1  
通道 4 = OUT2



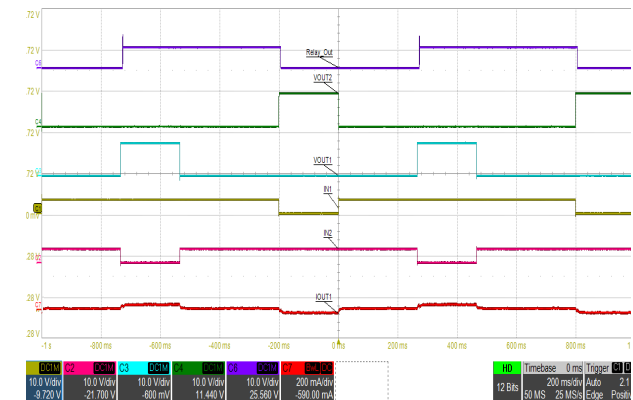
A. 通道 1 = IN1 通道 2 = 电机电流 通道 3 = OUT1  
通道 4 = OUT2

图 8-4. 用于具有 50% 占空比、INx 和 OUTx 电压的电机的 PWM 驱动

图 8-5. 用于具有 50% 占空比、信号和电机电流的电机的 PWM 驱动



A. 通道 1 = IN1 通道 2 = IN2 通道 3 = V<sub>OUT1</sub>  
通道 4 = V<sub>OUT2</sub> 通道 6 = 继电器开关  
通道 7 = 继电器线圈电流



A. 通道 1 = IN1 通道 2 = IN2 通道 3 = V<sub>OUT1</sub>  
通道 4 = V<sub>OUT2</sub> 通道 6 = 继电器开关  
通道 7 = 继电器线圈电流

图 8-6. 用于驱动模式为“正向 → 滑行 → 反向 → 滑行”的单线圈闭锁继电器的 PWM 驱动

图 8-7. 用于驱动模式为“正向 → 制动 → 反向 → 制动”的单线圈闭锁继电器的 PWM 驱动

### 8.2.2 半桥驱动

通过让 MODE 引脚悬空，可以将 DRV8218 配置为半桥模式。在此模式下，器件输出可用作低侧或高侧驱动器。这可使器件驱动各种负载，例如单向（仅在一个方向上）驱动一个或两个电机、螺线管、阀门和继电器。图 8-8 显示了用作 OUT1 上低侧驱动器和 OUT2 上高侧驱动器的器件。也可以从高侧或低侧驱动这两个负载。通过将 INx 引脚和 OUTx 引脚连接在一起（如图 8-9 和图 8-10 中所示），该器件可以用一半的  $R_{DS(on)}$  驱动单个负载。这可以满足更大的电流要求。这种配置称为“并行半桥模式”。

在半桥模式下，半桥中的其他 FET 和体二极管将在 PWM 占空比关闭期间再循环续流电流，因此不需要额外的外部二极管。

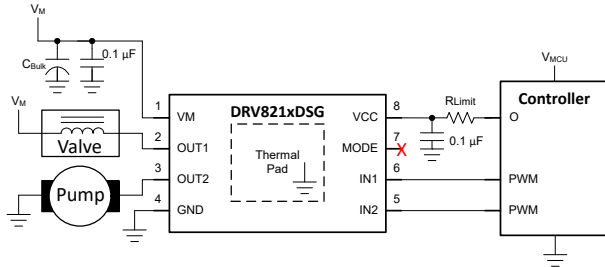


图 8-8. 半桥模式用作两个负载的高侧和低侧驱动器

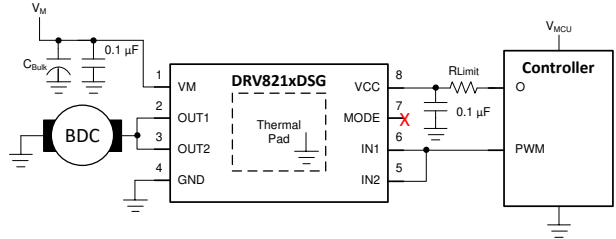


图 8-9. 半桥模式用作输出并联的高侧驱动器

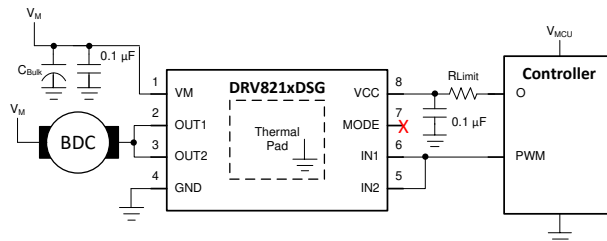


图 8-10. 半桥模式用作输出并联的低侧驱动器

#### 8.2.2.1 控制接口

节 7.4.1.3 介绍了 DSG 封装的半桥控制接口。

#### 8.2.2.2 低功耗操作

将 VCC 设为 0V 将使 DRV8218 在半桥模式下进入睡眠模式。节 7.5.2 详细介绍了如何进入低功耗睡眠模式。进入睡眠模式时，TI 建议将所有输入设置为逻辑低电平，以最大限度地降低系统功耗。要在半桥模式下唤醒 DRV8218，请将 VCC 置于高电平，然后设置 IN1 或 IN2 在保持高电平超过  $t_{WAKE}$  之后，再返回低电平或发送 PWM 信号。图 8-18 和图 8-19 显示了此唤醒过程。

由于 VCC 引脚上有去耦电容，TI 建议在控制器的 GPIO 引脚和 VCC 引脚之间添加一个电阻，如图 8-8、图 8-9 和图 8-10 中所示。该电阻的目的是在切换 GPIO 引脚时保护 GPIO 引脚免受来自电容器的大电流的影响。但是，该电阻器的大小必须适当，以便工作电流  $I_{VCC}$  流入 VCC 引脚。表 8-1 显示了设计  $R_{LIMIT}$  电阻器时的注意事项。 $V_{OL}$  为逻辑低电平时的 GPIO 电压， $V_{OH}$  为逻辑高电平时的 GPIO 电压， $I_{OL}$  为 GPIO 可以吸收的最大电流。微控制器数据表应为 GPIO 引脚指定  $V_{OL}$ 、 $V_{OH}$  和  $I_{OL}$ 。

表 8-1. GPIO 引脚限流电阻设计要求

设计考量	公式	示例
保护 GPIO 引脚所需的最小电阻。在这里， $V_{Cap}$ 是 GPIO 引脚从高电平切换到低电平时电容上的电压。为了简化计算并假设存在最坏情况，假设 $V_{Cap}$ 等于控制器电源电压 $V_{MCU}$ 。有关示例电路，请参阅图 8-11。	$R_{Limit} \geq (V_{Cap} - V_{OL}) / I_{OL}$	$R_{Limit} \geq (3.3V - 0.3V) / 24mA = 125 \Omega$

表 8-1. GPIO 引脚限流电阻设计要求 (续)

设计考量	公式	示例
保持 VCC 引脚电压足够高，以免器件进入欠压锁定状态。有关示例电路，请参阅图 8-12。	$V_{OH} - (I_{VCC} \times R_{Limit}) = V_{VCC} \geq 1.8V$	$3.0V - (3.6mA \times 125\Omega) = 2.55V \geq 1.8V$

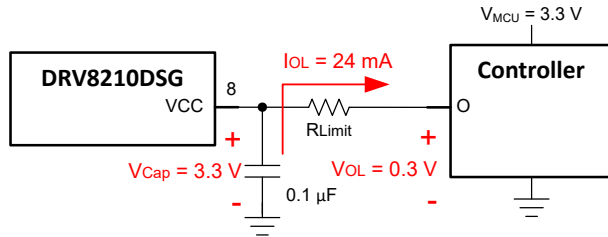


图 8-11. 将输出从逻辑高电平切换到逻辑低电平时的 GPIO 电流

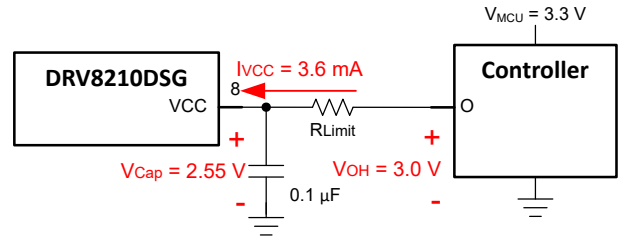


图 8-12.  $V_{VCC} > V_{VM}$  时输出逻辑高电平的 GPIO 电流

如果指定的 GPIO 电流太小，还有一些其他方法可以让器件进入睡眠状态。一种方法是并联多个 GPIO 以提供适当的电流。第二种方法是设置  $MODE = IN1 = IN2 = 0$ ，以使器件进入自动睡眠状态。这将要求控制 MODE 的 GPIO 引脚在工作期间配置为输入，在休眠期间配置为输出低电平。第三种方法是在电源和 VCC 引脚之间放置一个 GPIO 控制的晶体管，如图 8-13 中所示。

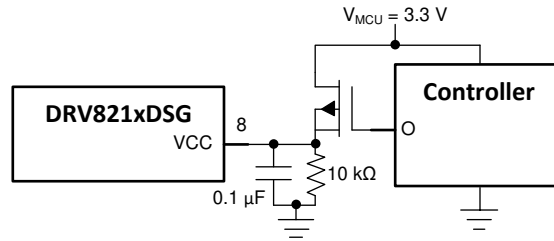
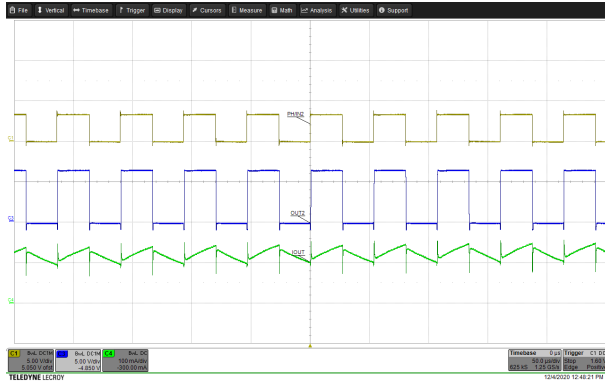


图 8-13. 带晶体管的 GPIO

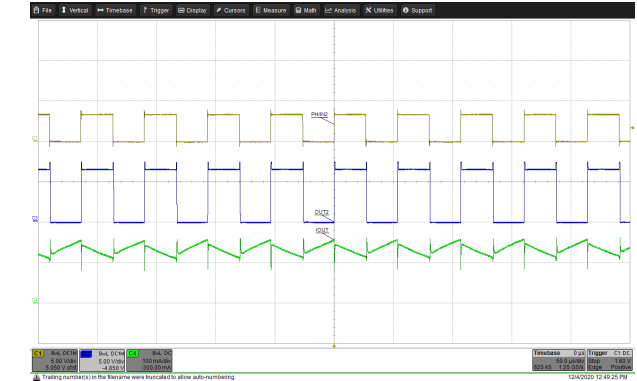
为了最大限度地减少流入  $OUTx$  引脚的泄漏电流（尤其是在电池供电的应用中），请将负载从  $OUTx$  连接到 GND。如前所述，也可以将负载从  $OUTx$  连接到 VM，但当输出被禁用时可能会有少许漏电流流入  $OUTx$ 。如果负载以 H 桥配置连接，预计不会出现泄漏电流。

### 8.2.2.3 应用曲线

下图显示了半桥模式下高侧和低侧驱动的波形示例。图 8-14 和图 8-15 显示了使用高侧和低侧驱动来单向驱动电机的波形示例。图 8-16 和图 8-17 显示了使用高侧和低侧驱动来驱动螺线管的波形示例。图 8-18 和图 8-19 显示了当  $OUTx$  引脚并联在一起以创建单个半桥时，使用高侧和低侧驱动来驱动电机的示例。



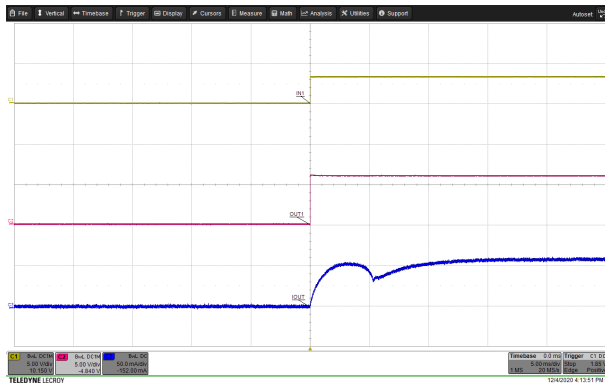
A. 通道 1 = IN2 通道 2 = V<sub>OUT2</sub> 通道 4 = 电机电流



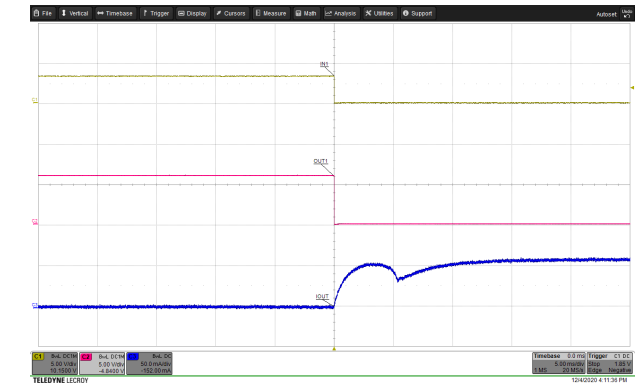
A. 通道 1 = IN2 通道 2 = V<sub>OUT2</sub> 通道 4 = 电机电流

图 8-14. 使用高侧 FET 在具有 50% 占空比的半桥模式下驱动电机

图 8-15. 使用低侧 FET 在具有 50% 占空比的半桥模式下驱动电机



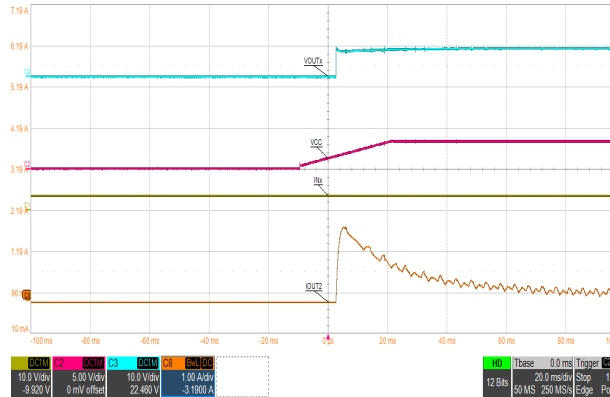
A. 通道 1 = IN1 通道 2 = V<sub>OUT1</sub> 通道 4 = 螺线管电流



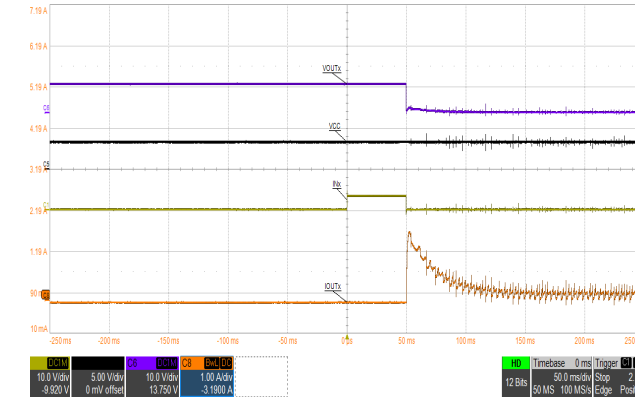
A. 通道 1 = IN1 通道 2 = V<sub>OUT1</sub> 通道 4 = 螺线管电流

图 8-16. 使用高侧 FET 在半桥模式下驱动螺线管

图 8-17. 使用低侧 FET 在半桥模式下驱动螺线管



A. 通道 1 = IN1, IN2 (并联)  
通道 2 = V<sub>VCC</sub>  
通道 3 = V<sub>OUT</sub> (OUT1/2 并联)  
通道 8 = 电机电流



A. 通道 1 = IN1, IN2 (并联)  
通道 5 = V<sub>VCC</sub>  
通道 6 = V<sub>OUT</sub> (OUT1/2 并联)  
通道 8 = 电机电流

图 8-18. 使用高侧 FET 在并联半桥模式下驱动电机

图 8-19. 使用低侧 FET 在并联半桥模式下驱动电机

### 8.2.3 并联多个驱动器

可以并联多个 DRV8218 来驱动一个负载，其  $R_{DS(on)}$  明显低于单个驱动器。上升时间、下降时间和传播延迟远小于死区时间，可抵消两路器件之间的参数差异。与使用一个电流更高的电机驱动器（例如 DRV8850）相比，DSG 封装的外形尺寸小，使两个 DRV8218 的占用空间更小。

并联使用多个 DRV8218 时，建议使用 PWM 或 PH/EN 模式，以便器件可以自动处理死区时间。如果使用半桥模式，则必须在关断高侧 FET 和导通低侧 FET 之间手动插入死区时间，以避免击穿。

由于 FET 电阻随温度的升高而增加，因此多个器件会自然地在器件之间平衡负载电流。但是，电流峰值会导致器件的过流保护跳闸速度快于这种热效应，因此可以平衡器件之间的负载。

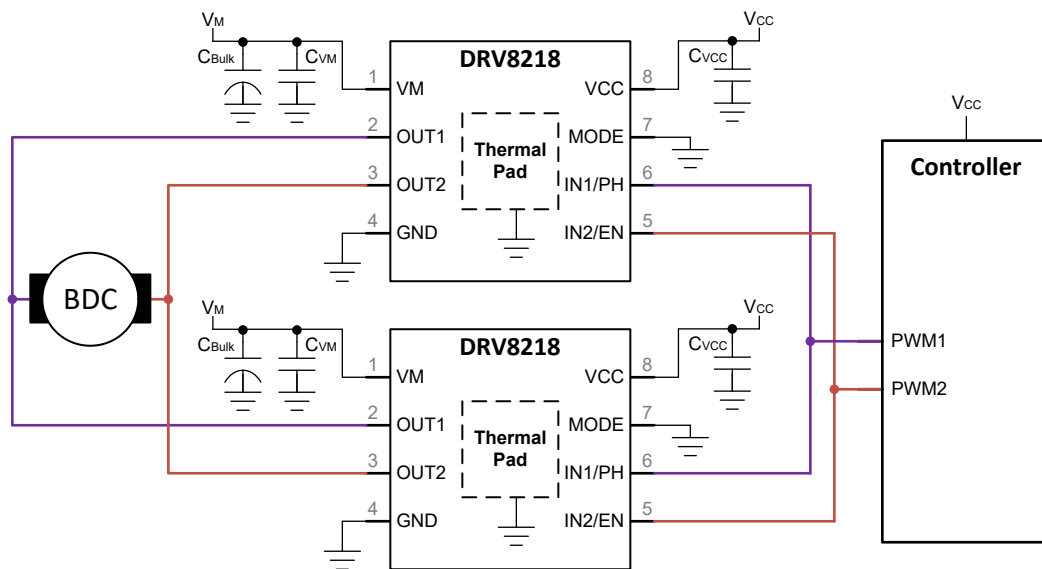


图 8-20. 两个 DRV8218 在 PWM 模式下并联驱动一个负载

### 8.2.4 双线圈继电器驱动

PWM 接口也可用于驱动双线圈闭锁继电器。本部分中的图显示了原理图示例。

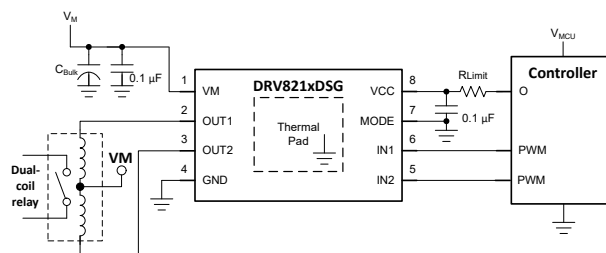


图 8-21. 双线圈继电器驱动

#### 8.2.4.1 控制接口

PWM 接口可用于驱动双线圈继电器。节 7.4.1.1 介绍了 PWM 控制接口。图 8-22 和图 8-23 显示了使用 PWM 接口的驱动双线圈继电器的原理图和时序图。

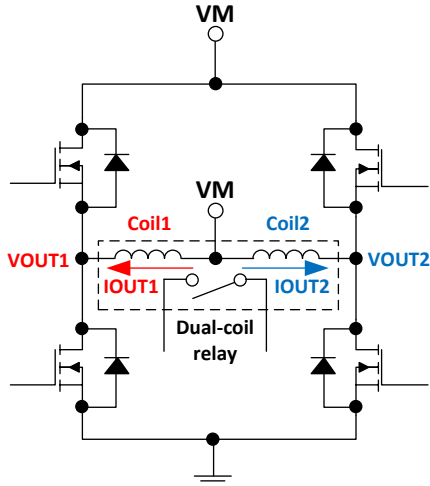


图 8-22. 由 OUTx H 桥驱动的双线圈继电器原理图

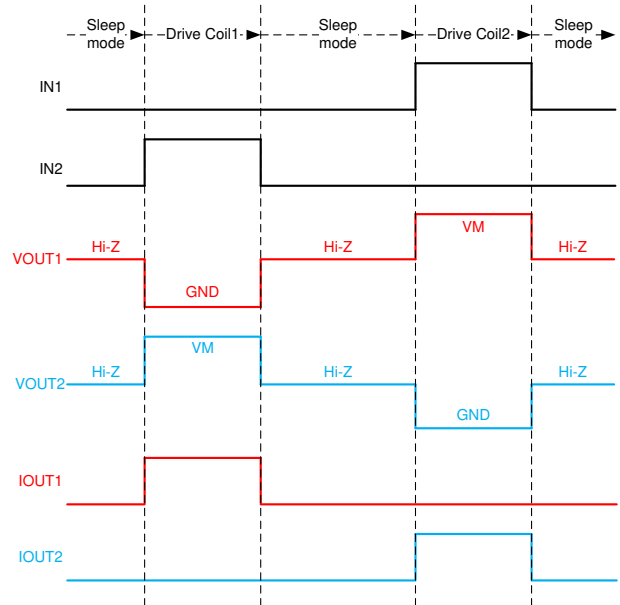


图 8-23. 使用 PWM 接口的驱动双线圈继电器时序图

表 8-2 显示了 PWM 接口的逻辑表。此表中的描述反映了输入和输出状态如何驱动双线圈继电器。当线圈 1 被驱动时 (OUT1 电压在 GND 处)，OUT2 处的电压将转到 VM。由于继电器的中心抽头也位于 VM，因此没有电流流过线圈 2。驱动线圈 2 时也是如此；线圈 1 短接到 VM。高侧 FET 的体二极管起到续流二极管的作用，因此不需要额外的外部二极管。图 8-24 显示了此应用的示波器描述。

表 8-2. 双线圈继电器驱动 PWM 控制表

IN1	IN2	OUT1	OUT2	说明
0	0	高阻态	高阻态	输出禁用 (H 桥高阻抗)
0	1	L	H	驱动线圈 1
1	0	H	L	驱动线圈 2
1	1	L	L	驱动线圈 1 和线圈 2 (双线圈锁存继电器的无效状态)

#### 8.2.4.2 低功耗操作

节 7.5.2 介绍了如何进入低功耗睡眠模式。进入睡眠模式时，TI 建议将所有输入设置为逻辑低电平，以最大限度地降低系统功耗。

为了最大限度地减少流入 OUTx 引脚的泄漏电流 (尤其是在电池供电的应用中)，请将负载从 OUTx 连接到 GND。如前面的部分所示，也可以将负载从 OUTx 连接到 VM，但当其被禁用时可能会有少许漏电流流入 OUTx。



### 8.2.5 电流检测

GND 引脚上的一个小分流电阻器可以将电流检测信息提供回微控制器 ADC。微控制器可以使用此信息来检测电机负载情况，例如失速。如果需要更好的电流检测动态范围，可以添加一个放大器，如图 8-26 中所示。

可以将散热焊盘连接到电路板接地网络或 GND 引脚/检测信号网络。

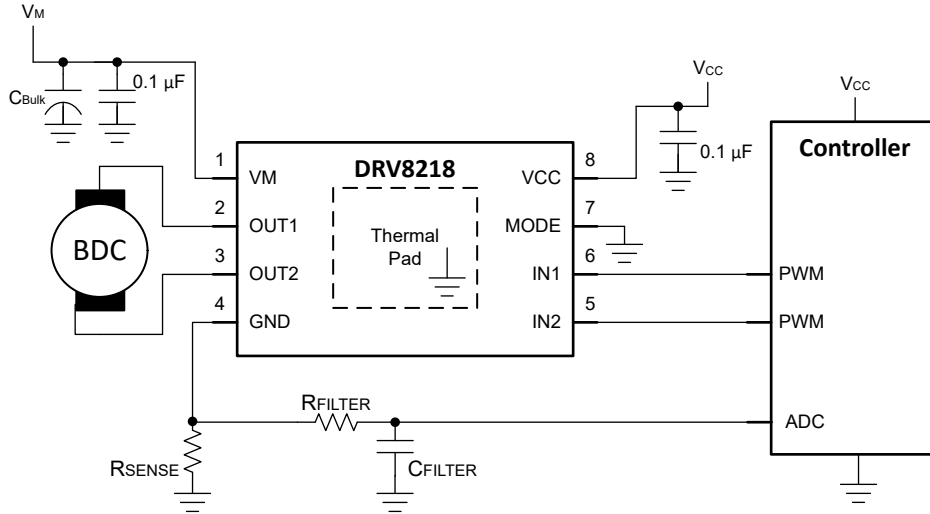


图 8-25. GND 引脚上的分流电阻器

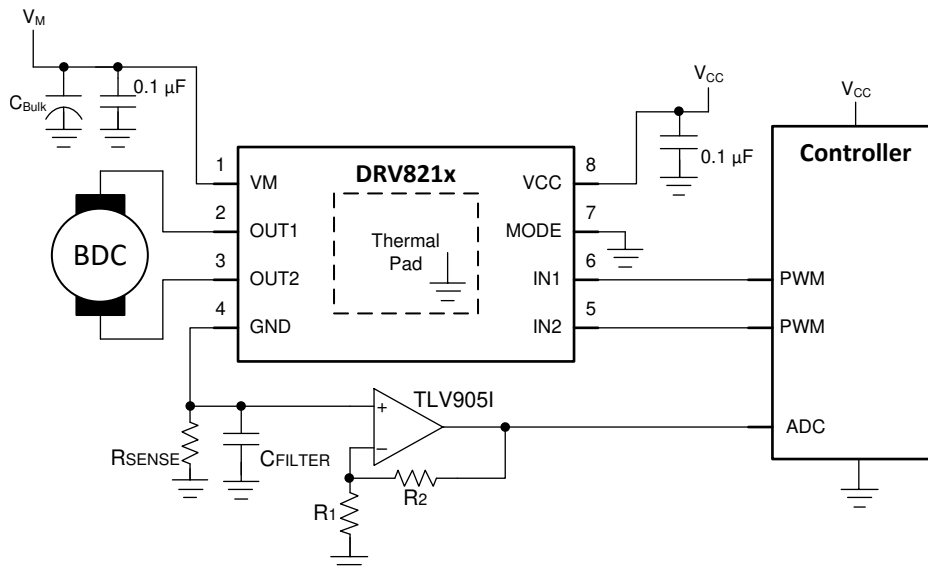


图 8-26. 在 GND 引脚上带有分流电阻器的电流检测放大器示例

#### 8.2.5.1 设计要求

表 8-3 提供了电流检测应用的示例要求。

表 8-3. 系统设计要求

设计参数	基准	示例值
电机电源电压	$V_M$	5V
逻辑电源电压	$V_{CC}$	3.3V
$R_{SENSE}$ 上的最大电压	$V_{SENSE}$	150mV

表 8-3. 系统设计要求 (续)

设计参数	基准	示例值
电机均方根电流	$I_{OUT1}$ 、 $I_{OUT2}$	2.0A
电机失速电流	$I_{OUT1, stall}$ 、 $I_{OUT2, stall}$	6.0A

### 8.2.5.2 详细设计过程

#### 8.2.5.2.1 分流电阻器阻值调整

INx 引脚的绝对最大额定值设置了分流电阻器上的最大电压。如果 INx 引脚上的信号为低电平 (以电路板接地为基准)，则 INx 引脚相对于 GND 引脚的电压为负电压。这会将最大检测电压/GND 引脚电压设置为 0.5V。图 8-27 显示了相对引脚电压。

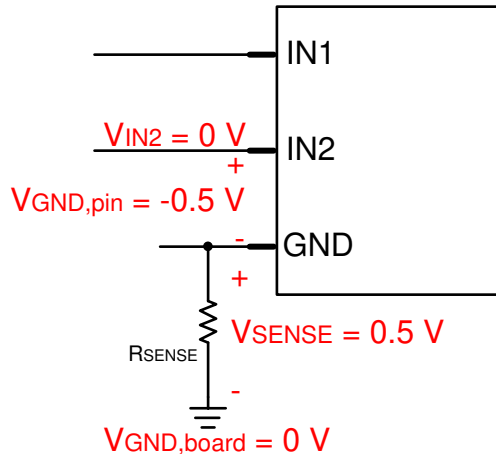


图 8-27. 使用电流检测电阻器相对于电路板接地的引脚电压

此示例使用 150mV 作为最大  $V_{SENSE}$ ，该值小于 0.5V，并提供了一定的安全或误差裕度。通过电机的最大电流将是失速电流，在本例中为 6.0A。借助此信息，可根据以下等式计算检测电阻  $R_{SENSE}$ 。

$$R_{SENSE} = V_{SENSE} / I_{STALL} = 0.15\text{ V} / 6.0\text{ A} = 0.025\ \Omega \quad (1)$$

由于器件的 GND 引脚电压会随着通过检测电阻的电流而变化，因此必须选择该检测电阻以确保逻辑引脚满足  $V_{IL}$  和  $V_{IH}$  参数要求，MODE 引脚满足  $V_{TIL}$ 、 $V_{TIZ}$  和  $V_{TIH}$  参数要求，且电源保持在  $V_{UVLO}$  以上，以确保正常工作。

#### 8.2.5.2.2 RC 滤波器

图 8-25 中显示的 RC 滤波器可用于过滤噪声和来自感应信号的瞬变。TI 建议采用以下设置： $R_{FILTER} = 1\text{ k}\Omega$  和  $C_{FILTER} = 100\text{ nF}$ 。可以根据具体的系统条件选择不同的值。

## 8.3 电流能力和热性能

此驱动器的输出电流和功率损耗能力在很大程度上取决于 PCB 设计和外部系统条件。请参阅应用手册 [了解电机驱动器电流额定值](#)，了解应用于 TI 电机驱动器的不同电流额定值的含义和 PCB 布局技术。

电机驱动器可能会经历不同的瞬态驱动条件，导致大电流在短时间内流动。这些条件可能包括：

- 转子最初静止时的电机启动。
- 电机输出之一的电源或接地短路且触发过流保护时的故障条件。
- 在有限的时间内为电机或螺线管短暂通电，然后再断电。

### 8.3.1 功耗和输出电流能力

该器件的总功耗由三个主要部分组成：静态电源电流耗散 ( $P_{VM}$  和  $P_{VCC}$ )，功率 MOSFET 开关损耗 ( $P_{SW}$ )，以及功率 MOSFET  $R_{DS(on)}$  (导通) 损耗 ( $P_{RDS}$ )。虽然其他因素可能会造成额外的功率损耗，但与这三个主要因素相比，其他损耗通常并不重要。

$$P_{TOT} = P_{VM} + P_{VCC} + P_{SW} + P_{RDS} \quad (2)$$

可以根据标称电机电源电压 ( $V_{VM}$ ) 和  $I_{VM}$  工作模式电流规格来计算  $P_{VM}$ 。可以根据标称逻辑电源电压 ( $V_{VCC}$ ) 和  $I_{VCC}$  工作模式电流规格来计算  $P_{VCC}$ 。当  $V_{VCC} < V_{VM}$  时，DRV8218 会从 VM 引脚而不是 VCC 引脚汲取工作电流。在这种工作条件下， $I_{VCC}$  通常小于 500nA。

$$P_{VM} = V_{VM} \times I_{VM} \quad (3)$$

$$P_{VM} = 7.5\text{mW} = 5\text{V} \times 1.5\text{mA} \quad (4)$$

$$P_{VCC} = V_{VCC} \times I_{VCC} \quad (5)$$

$$P_{VCC} = 1.0\text{mW} = 3.3\text{V} \times 0.3\text{mA} \quad (6)$$

可以根据标称电机电源电压 ( $V_{VM}$ )、平均输出电流 ( $I_{RMS}$ )、开关频率 ( $f_{PWM}$ ) 以及器件输出上升 ( $t_{RISE}$ ) 和下降 ( $t_{FALL}$ ) 时间规格来计算  $P_{SW}$ 。

$$P_{SW} = P_{SW\_RISE} + P_{SW\_FALL} \quad (7)$$

$$P_{SW\_RISE} = 0.5 \times V_M \times I_{RMS} \times t_{RISE} \times f_{PWM} \quad (8)$$

$$P_{SW\_FALL} = 0.5 \times V_M \times I_{RMS} \times t_{FALL} \times f_{PWM} \quad (9)$$

$$P_{SW\_RISE} = 15\text{mW} = 0.5 \times 5\text{V} \times 2.0\text{A} \times 150\text{ns} \times 20\text{kHz} \quad (10)$$

$$P_{SW\_FALL} = 15\text{mW} = 0.5 \times 5\text{V} \times 2.0\text{A} \times 150\text{ns} \times 20\text{kHz} \quad (11)$$

$$P_{SW} = 30\text{mW} = 15\text{mW} + 15\text{mW} \quad (12)$$

可以根据器件  $R_{DS(on)}$  和平均输出电流 ( $I_{RMS}$ ) 来计算  $P_{RDS}$ 。

$$P_{RDS} = I_{RMS}^2 \times (R_{DS(ON)\_HS} + R_{DS(ON)\_LS}) \quad (13)$$

$R_{DS(ON)}$  与器件温度密切相关。假设器件结温为  $85^\circ\text{C}$ ，根据标称温度数据， $R_{DS(on)}$  可以增加约 1.5 倍。下面的计算显示了此降额系数。或者，节 6.8 部分显示了绘制  $R_{DS(on)}$  如何随温度变化的曲线。

$$P_{RDS} = 480\text{mW} = (2.0\text{A})^2 \times (40\text{m}\Omega \times 1.5 + 40\text{m}\Omega \times 1.5) \quad (14)$$

根据上面的示例计算，下面的表达式计算了器件的总预期功率耗散。

$$P_{TOT} = P_{VM} + P_{VCC} + P_{SW} + P_{RDS} \quad (15)$$

$$P_{TOT} = 518\text{mW} = 7.5\text{mW} + 1.0\text{mW} + 30\text{mW} + 480\text{mW} \quad (16)$$

可以使用  $P_{TOT}$ 、器件环境温度 ( $T_A$ ) 和封装热阻 ( $R_{\theta JA}$ )，来计算驱动器的结温。 $R_{\theta JA}$  的值在很大程度上依赖于 PCB 设计以及器件周围的铜散热量。

$$T_J = (P_{TOT} \times R_{\theta JA}) + T_A \quad (17)$$

$$T_J = 117^\circ\text{C} = (0.518\text{W} \times 60.9^\circ\text{C/W}) + 85^\circ\text{C} \quad (18)$$

为满足所有系统工作条件，器件结温必须保持在绝对最大额定值以下。本部分中的计算提供了对结温的合理估计。然而，其他基于系统工作过程中温度测量的方法更加现实和可靠。可以在 [节 9.1.1](#) 中找到有关电机驱动器电流额定值和功率耗散的其他信息。

电机驱动器可能会经历不同的瞬态驱动条件，导致大电流在短时间内流动。这些条件可能包括：

- 转子最初静止时的电机启动。
- 电机输出之一的电源或接地短路且触发过流保护时的故障条件。
- 在有限的时间内为电机或螺线管短暂通电，然后再断电。

请参阅 [了解电机驱动器电流额定值应用报告](#)，更深入地了解 TI 电机驱动器中不同电流额定值的含义以及 PCB 布局技术。

## 8.4 电源相关建议

### 8.4.1 大容量电容

合适的局部大容量电容是电机驱动系统设计中的一重要因素。使用更多的大容量电容通常是有益的，但缺点在于这会增加成本和物理尺寸。电机驱动器附近的大容量电容器充当本地电荷库，用于消除电机电流变化。

经验丰富的工程师通常使用有关大容量电容的通用指导原则来选择电容值。一个指导原则是每瓦电机功率应使用至少  $1 \mu\text{F}$  到  $4 \mu\text{F}$  的电容。例如，按照这个指导原则，从  $5\text{V}$  电源消耗  $3\text{A}$  电流的电机具有  $15\text{W}$  的功率，因此应使用  $15 \mu\text{F}$  到  $60 \mu\text{F}$  的大容量电容。

大容量电容的额定电压必须高于工作电压，以便在电机向电源传递能量时提供裕度。

为在电流转换期间（例如电机启动、负载扭矩变化或 PWM 运行）提供恒定的电机电源电压，需要较大的大容量电容。稳定供电所需电容的工作估算对于降低电路板电子器件的复杂性、成本和尺寸至关重要。我们可以按照通用指导原则，根据预期的负载电流变化和允许的电机电源电压变化确定合适的电容器大小。

$$C_{\text{BULK}} > k \times \Delta I_{\text{MOTOR}} \times T_{\text{PWM}} / \Delta V_{\text{SUPPLY}} \quad (19)$$

其中：

$C_{\text{BULK}}$  是负载电容

$k$  是此类应用中典型电容器 ESR 的比例因子；根据使用 DRV8718-Q1EVM 获得的实验室测量结果， $k \approx 3$  在这些情况下是实际可行的。

$\Delta I_{\text{MOTOR}}$  是电机电流的预期变化，即  $i_{\text{max}} - i_{\text{min}}$

$T_{\text{PWM}}$  是 PWM 周期，它是 PWM 频率的倒数

$\Delta V_{\text{SUPPLY}}$  是允许的电机电源电压变化

图 8-28 绘制了多个数据点并应用了此通用指导原则，表明一致性相对良好。

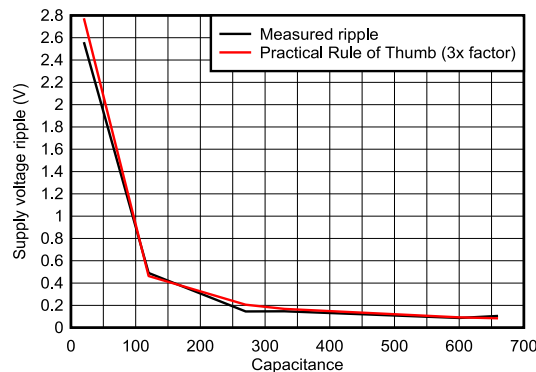


图 8-28. 测量结果和 3 倍通用指导值（考虑了电解电容器的实际非零 ESR 值）

有关更多信息，请参阅应用手册 [SLVAFT0](#)。

## 8.5 布局

### 8.5.1 布局指南

由于 DRV8218 器件集成了能够驱动高电流的功率 MOSFET，因此，应特别注意布局设计和外部元件放置。下面提供了一些设计和布局指南。有关布局建议的更多信息，请参阅应用手册 [电机驱动器电路板布局最佳实践](#)。

- 使用低 ESR 陶瓷旁路电容器将 VM 和 VCC 引脚旁路至 GND。建议使用  $0.1\mu\text{F}$  以及 X5R 和 X7R 类型的电容。为获得最佳性能，应将这些电容器放置在尽可能靠近器件的位置，以尽可能减小环路电感。

- VM 电源大容量电容器可以是陶瓷电容器或电解电容器，并且建议应将其放置在尽可能靠近器件的位置，以尽可能减小回路电感。
- VM、OUT1、OUT2 和 GND 承载着从电源传输到输出，然后重新传回到接地的高电流。如果可行，应对这些布线使用厚金属布线或自定义多边形覆铜。
- 可以通过散热过孔将器件散热焊盘连接到 PCB 顶层接地平面和内部接地平面（如果可用），以尽可能提高 PCB 散热效果。
- 应尽可能扩大与散热焊盘相连的铜皮面积，提升散热效果。
- 有关电机驱动器的热管理、布线技术、电容器放置和接地优化的更多信息，请参阅[应用手册 — 电机驱动器电路板布局的最佳实践](#)。

### 8.5.2 布局示例

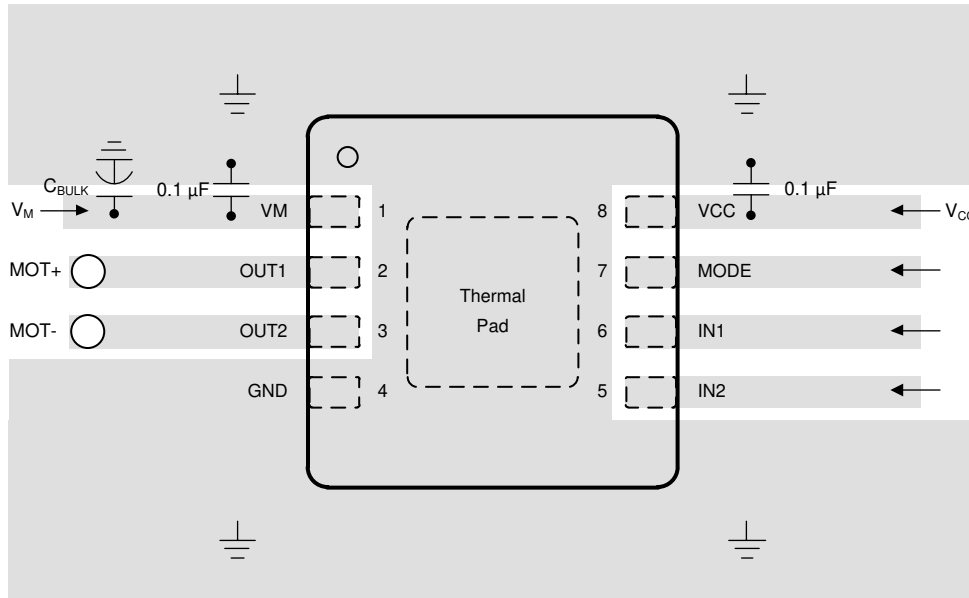


图 8-29. DSG 封装的简化布局示例

## 9 器件和文档支持

### 9.1 文档支持

#### 9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[计算电机驱动器的功耗应用报告](#)
- 德州仪器 (TI)，[PowerPAD™ 速成应用报告](#)
- 德州仪器 (TI)，[PowerPAD™ 热增强型封装应用报告](#)
- 德州仪器 (TI)，[了解电机驱动器电流额定值应用报告](#)
- 德州仪器 (TI)，[电机驱动器电路板布局最佳实践应用报告](#)

### 9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

## 10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">PDRV8218DSGR</a>	Active	Preproduction	WSON (DSG)   8	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## GENERIC PACKAGE VIEW

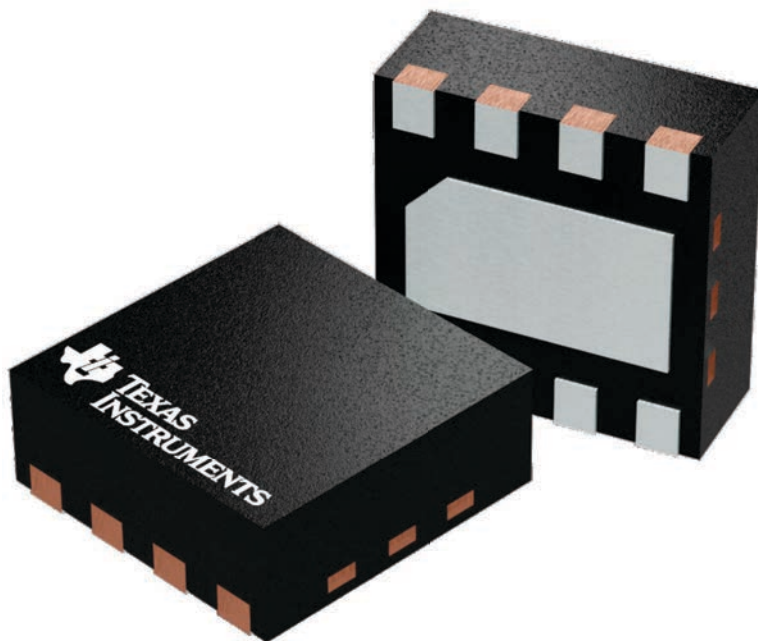
**DSG 8**

**WSON - 0.8 mm max height**

2 x 2, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.



4224783/A

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月