DLPA3082 电源管理和高电流驱动器 IC

1 特性

- 可生成 DMD 高电压电源
- 配有两个高效降压转换器，用于生成 DLPC84xx 和 DMD 电源
- 配有一个高效 8 位可编程降压转换器，用于风扇驱动器应用或通用电源。当前支持通用 buck2 (PWR6)。
- 两个 LDO，用于提供辅助电压
- 模拟 MUX，用于测量内部和外部节点，例如热敏电阻和基准电平
- 监测/保护：热关断、热模和欠压锁定 (UVLO)

2 应用

DLP®Pico™ 便携式投影仪

3 说明

DLPA3082 是一款高度集成的电源管理 IC，针对 DLP® Pico™ 投影仪系统进行了优化。DLPA3082 包含五个降压转换器，其中两个专用于 DLPC 低压电源。另有一个专用于稳压电源，为 DMD 生成三个时序关键型直流电源：VBIAS、VRST 和 VOFS。

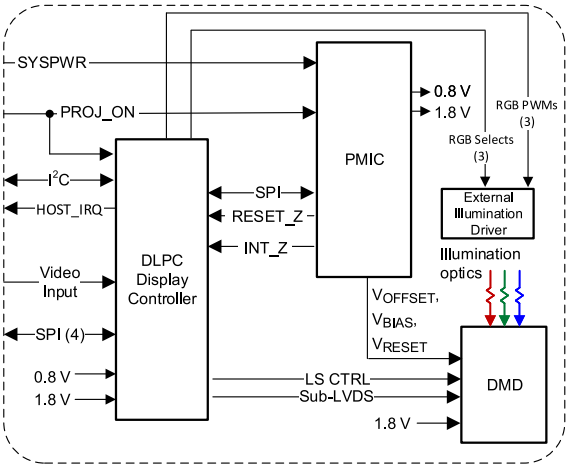
DLPA3082 包含多个辅助块，可灵活使用。因此可以量身定制 Pico 投影仪系统。例如，使用一个 8 位可编程降压转换器来提供辅助电源线。当前支持通用 buck2 (PWR6)。两个 LDO 可用于提供更低的电源电流，最高 200mA。这些 LDO 预先设定为 2.5V 和 3.3V。

DLPA3082 的所有块均通过 SPI 寻址。此外，该器件还包含以下特性：生成系统复位、电源时序控制、IC 自我保护以及用于将模拟信息传送到外部 ADC 的模拟多路复用器。

器件信息

器件型号	封装	封装尺寸
DLPA3082(1)	HTQFP (100)	14.00mm × 14.00mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息* 附录。



典型简化版系统图

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....7
5.1 绝对最大额定值.....7
5.2 ESD 等级.....7
5.3 建议运行条件.....8
5.4 热性能信息.....8
5.5 电气特性.....9
5.6 SPI 时序参数.....14
6 详细说明.....15
6.1 概述.....15
6.2 功能块说明.....15
6.3 特性说明.....16
6.4 器件功能模式.....24
6.5 编程.....25
6.6 寄存器映射.....28
7 应用和实施.....31
7.1 应用信息.....31
7.2 典型应用.....31
7.3 DLPA3082 系统示例内部方框图.....33
7.4 电源相关建议.....34
7.5 布局.....37
8 器件和文档支持.....41
8.1 第三方产品免责声明.....41
8.2 器件支持.....41
8.3 接收文档更新通知.....41
8.4 支持资源.....41
8.5 商标.....41
8.6 静电放电警告.....42
8.7 术语表.....42
9 修订历史记录.....42
10 机械、封装和可订购信息.....42

Copyright © 2024 Texas Instruments Incorporated

4 引脚配置和功能

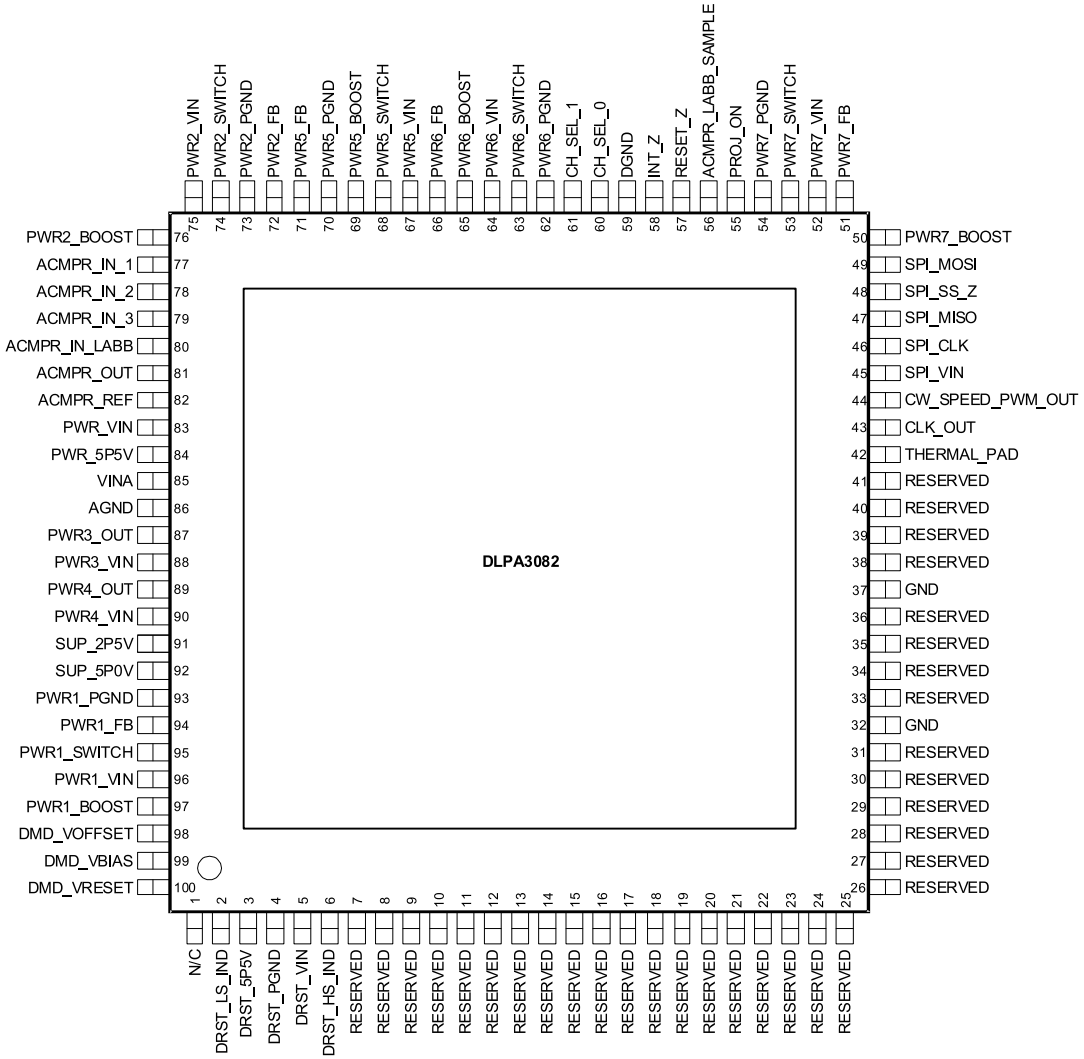


图 4-1. PFD 封装 100 引脚 HTQFP 顶视图

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号		
N/C	1	—	无连接
DRST_LS_IND	2	I/O	用于 DMD SMPS 电感器（低侧开关）的连接。
DRST_5P5V	3	O	LDO DMD 的滤波器引脚。内部 DMD 复位稳压器的电源，典型值 5.5V
DRST_PGND	4	GND	DMD SMPS 的电源地。连接接地层。
DRST_VIN	5	电源	LDO DMD 的电源输入。连接到系统电源。
DRST_HS_IND	6	I/O	用于 DMD SMPS 电感器（高侧开关）的连接。
保留	7	—	将一个值为 10μF 的电容器接地。
保留	8	—	将一个值为 1μF 的电容器接地。
保留	9	—	无连接
保留	10	—	无连接
保留	11	—	无连接

Copyright © 2024 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚		I/O	说明
名称	编号		
保留	12	—	无连接
保留	13	—	无连接
保留	14	—	无连接
保留	15	—	无连接
保留	16	—	无连接
保留	17	—	无连接
保留	18	—	无连接
保留	19	—	无连接
保留	20	—	无连接
保留	21	—	无连接
保留	22	—	无连接
保留	23	—	无连接
保留	24	—	无连接
保留	25	—	无连接
保留	26	—	无连接
保留	27	—	无连接
保留	28	—	无连接
保留	29	—	无连接
保留	30	—	无连接
保留	31	—	将一个下拉 1kΩ 电阻器接地。
GND	32	GND	接地
保留	33	—	无连接
保留	34	—	无连接
保留	35	—	无连接
保留	36	—	将一个下拉 1kΩ 电阻器接地。
GND	37	GND	接地
保留	38	—	无连接
保留	39	—	无连接
保留	40	—	无连接
保留	41	—	无连接
THERMAL_PAD	42	GND	散热焊盘。连接至干净的系统地。
CLK_OUT	43	O	无连接。为色轮时钟输出保留。
CW_SPEED_PWM_OUT	44	O	无连接。为色轮 PWM 输出保留。
SPI_VIN	45	I	SPI 接口的电源
SPI_CLK	46	I	SPI 时钟输入
SPI_MISO	47	O	SPI 数据输出
SPI_SS_Z	48	I	SPI 片选（低电平有效）
SPI_MOSI	49	I	SPI 数据输入
PWR7_BOOST	50	I	无连接。保留用于通用降压转换器。高侧 FET 栅极驱动电路的电荷泵电源输入。在 PWR7_BOOST 和 PWR7_SWITCH 引脚之间连接一个 100nF 电容器。
PWR7_FB	51	I	无连接。保留用于通用降压转换器。转换器反馈输入。连接至转换器输出电压。
PWR7_VIN	52	电源	无连接。保留用于通用降压转换器。转换器的电源输入
PWR7_SWITCH	53	I/O	无连接。保留用于通用降压转换器。高侧 NFET 和低侧 NFET 之间的开关节点连接

Copyright © 2024 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚		I/O	说明
名称	编号		
PWR7_PGND	54	GND	无连接。保留用于通用降压转换器。接地引脚。开关电路的电源接地回路
PROJ_ON	55	I	用于启用和/或禁用 IC 和 DLP 投影仪的输入信号
ACMPR_LABB_SAMPLE	56	I	对 ACMPR_IN_LABB 上电压进行采样的控制信号。不使用该引脚时，需要使用一个 10kΩ 下拉电阻器接地。
RESET_Z	57	O	到 DLP 系统的复位输出（低电平有效）。该引脚保持低电平以复位 DLP 系统。
INT_Z	58	O	中断输出信号（开漏，低电平有效）。连接至上拉电阻器。
DGND	59	GND	数字地。连接接地层。
CH_SEL_0	60	I	用于启用 CH1、CH2、CH3 中任何一个的控制信号。不使用该引脚时，需要使用一个 10kΩ 下拉电阻器接地。
CH_SEL_1	61	I	用于启用 CH1、CH2、CH3 中任何一个的控制信号。不使用该引脚时，需要使用一个 10kΩ 下拉电阻器接地。
PWR6_PGND	62	GND	接地引脚。开关电路的电源接地回路
PWR6_SWITCH	63	I/O	高侧 NFET 和低侧 NFET 之间的开关节点连接
PWR6_VIN	64	电源	转换器的电源输入
PWR6_BOOST	65	I	高侧 FET 栅极驱动电路的电荷泵电源输入。在 PWR6_BOOST 和 PWR6_SWITCH 引脚之间连接一个 100nF 电容器。
PWR6_FB	66	I	转换器反馈输入。连接到输出电压。
PWR5_VIN	67	电源	无连接。保留用于通用降压转换器。转换器的电源输入
PWR5_SWITCH	68	I/O	无连接。保留用于通用降压转换器。高侧 NFET 和低侧 NFET 之间的开关节点连接
PWR5_BOOST	69	I	无连接。保留用于通用降压转换器。高侧 FET 栅极驱动电路的电荷泵电源输入。在 PWR5_BOOST 和 PWR5_SWITCH 引脚之间连接 100nF 电容器。
PWR5_PGND	70	GND	无连接。保留用于通用降压转换器。接地引脚。开关电路的电源接地回路
PWR5_FB	71	I	无连接。保留用于通用降压转换器。转换器反馈输入。连接到输出电压。
PWR2_FB	72	I	转换器反馈输入。连接到输出电压。
PWR2_PGND	73	GND	接地引脚。开关电路的电源接地回路
PWR2_SWITCH	74	I/O	高侧 NFET 和低侧 NFET 之间的开关节点连接
PWR2_VIN	75	电源	转换器的电源输入
PWR2_BOOST	76	I	高侧 FET 栅极驱动电路的电荷泵电源输入。在 PWR2_BOOST 和 PWR2_SWITCH 引脚之间连接一个 100nF 电容器。
ACMPR_IN_1	77	I	保留。用于模拟传感器信号的输入。未使用该引脚时无连接。
ACMPR_IN_2	78	I	用于模拟传感器信号的输入。未使用该引脚时无连接。
ACMPR_IN_3	79	I	用于模拟传感器信号的输入。未使用该引脚时无连接。
ACMPR_IN_LABB	80	I	环境光传感器的输入，采样输入。未使用该引脚时无连接。
ACMPR_OUT	81	O	模拟比较器输出。未使用该引脚时无连接。
ACMPR_REF	82	I	模拟比较器的基准电压输入。未使用该引脚时无连接。
PWR_VIN	83	电源	LDO_Buck 的电源输入范围。连接到系统电源。
PWR_5P5V	84	O	LDO_BUCK 的滤波器引脚。降压转换器的内部模拟电源，典型值 5.5V
VINA	85	电源	参考系统的输入电压电源引脚
AGND	86	GND	模拟接地引脚
PWR3_OUT	87	O	LDO_2 DMD DLPC/AUX 的滤波器引脚，典型值 2.5V
PWR3_VIN	88	电源	LDO_2 的电源输入。连接到系统电源。
PWR4_OUT	89	O	LDO_1 DMD DLPC/AUX 的滤波器引脚，典型值 3.3V
PWR4_VIN	90	电源	LDO_1 的电源输入。连接到系统电源。
SUP_2P5V	91	O	LDO_V2V5 的滤波器引脚。内部电源电压，典型值 2.5V

Copyright © 2024 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚		I/O	说明
名称	编号		
SUP_5P0V	92	O	LDO_V5V 的滤波器引脚。内部电源电压，典型值 5V
PWR1_PGND	93	GND	接地引脚。开关电路的电源接地回路
PWR1_FB	94	I	转换器反馈输入。连接到输出电压。
PWR1_SWITCH	95	I/O	高侧 NFET 和低侧 NFET 之间的开关节点连接
PWR1_VIN	96	电源	转换器的电源输入
PWR1_BOOST	97	I	高侧 FET 栅极驱动电路的电荷泵电源输入。在 PWR1_BOOST 和 PWR1_SWITCH 引脚之间连接一个 100nF 电容器。
DMD_VOFFSET	98	O	VOFS 输出轨。连接到陶瓷电容器。
DMD_VBIAS	99	O	VBIAS 输出轨。连接到陶瓷电容器。
DMD_VRESET	100	O	VRESET 输出轨。连接到陶瓷电容器。

Copyright © 2024 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电压	PWR_VIN、PWR1,2,3,4,6_VIN、VINA、DRST_VIN	-0.3	22	V
	PWR1,2,6_BOOST	-0.3	28	
	PWR1,2,6_BOOST（10ns 瞬态值）	-0.3	30	
	PWR1,2,6_SWITCH	-2	22	
	PWR1,2,6_SWITCH（10ns 瞬态值）	-3	27	
	PWR1,2,6_FB	-0.3	6.5	
	PWR1,2,6_BOOST 与 PWR1,2,6_SWITCH	-0.3	6.5	
	DRST_LS_IND	-0.3	20	
	INT_Z、PROJ_ON	-0.3	7	
	DRST_HS_IND	-18	7	
	ACMPR_IN_1,2,3、ACMPR_REF、ACMPR_IN_LABB、ACMPR_LABB_SAMPLE、ACMPR_OUT	-0.3	3.6	
	SPI_VIN、SPI_CLK、SPI_MOSI、SPI_SS_Z、SPI_MISO、CH_SEL_0,1、RESET_Z	-0.3	3.6	
	DGND、AGND、DRST_PGND、GND、PWR1,2,6_PGND	-0.3	0.3	
	DRST_5P5V、PWR_5P5、PWR3、4_OUT、SUP_5P0V	-0.3	7	
	SUP_2P5V	-0.3	3.6	
	DMD_VOFFSET	-0.3	12	
	DMD_VBIAS	-0.3	20	
	DMD_VRESET	-18	7	
拉电流	RESET_Z、ACMPR_OUT		1	mA
	SPI_DOUT		5.5	
灌电流	RESET_Z、ACMPR_OUT		1	mA
	SPI_DOUT、INT_Z		5.5	
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ (1) 静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(2)	±2000	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚(3)	±500	

(1) 静电放电 (ESD) 衡量器件对装配线在其内部的静电放电所造成的损坏的敏感度和抵抗能力。
(2) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(3) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2024 Texas Instruments Incorporated

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
输入电压范围	PWR_VIN、PWR1,2,3,4,6_VIN、VINA、DRST_VIN	6	20	V
	PROJ_ON	-0.1	6	
	PWR1,2,6_FB	-0.1	5	
	ACMPR_REF、CH_SEL_0,1、SPI_CLK、SPI_MOSI、SPI_SS_Z	-0.1	3.6	
	RLIM_BOT_K_1,2	-0.1	0.1	
	ACMPR_IN_1,2,3、LABB_IN_LABB	-0.1	1.5	
	SPI_VIN	1.7	3.6	
环境温度范围		0	70	°C
工作结温		0	120	°C

5.4 热性能信息

热指标(1)		DLPA3082 PFD (HTQFP) 100 引脚	单位
$R_{\theta JA}$	结至环境热阻(2)	7.0	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻(3)	0.7	°C/W
$R_{\theta JB}$	结至电路板热阻	不适用	°C/W
ψ_{JT}	结至顶部特征参数(4)	0.6	°C/W
ψ_{JB}	结至电路板特征参数(5)	3.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告，SPRA953。
(2) 自然对流条件下的结至环境热阻是在符合 JEDEC 标准高 K 电路板上进行仿真而获得的，但由于该器件预计使用封装外壳顶部上的散热器进行冷却，因此仿真中包括连接到 DLPA3082 的风扇和散热器。散热器为 22mm× 22mm× 12mm 铝制针翅散热器，上面带有一个 12mm × 12mm × 3mm 螺柱。底座厚度为 2mm，针翅直径为 1.5mm，引脚阵列为 6 × 6。散热器与 DLPA3082 之间使用了厚度为 100 μm 的导热油脂，其热导率为 3W/m-K。风扇尺寸为 20mm × 20mm × 8mm，开放流量为 1.6cfm，停滞状态下的水压为 0.22 英寸。
(3) 通过在封装顶部模拟一个冷板测试来获得结至芯片外壳（顶部）的热阻。不存在特定的 JEDEC 标准测试，但可在 ANSI SEMI 标准 G30-88 中找到内容接近的说明。
(4) 结至顶部特征参数 ψ_{JT} 用于估算器件在实际系统中的结温，并可通过 JESD51-2a（第 6 节和第 7 节）介绍的步骤从获得 $R_{\theta JA}$ 的仿真数据（经过修改以包含注释 2 中所述风扇和散热器）中获取。
(5) 结至电路板特征参数 ψ_{JB} 用于估算器件在实际系统中的结温，可通过 JESD51-2a（第 6 节和第 7 节）介绍的步骤从获得 $R_{\theta JA}$ 的仿真数据（经过修改以包含注释 2 中所述风扇和散热器）中获取。

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性

在自然通风条件下的工作温度范围内。V_{IN} = 12V，T_A = 0°C 至 +70°C；典型值在 T_A = 25°C 条件下测得；根据 节 7.2 进行配置 (V_{IN} =12V) (除非另有说明) 。

参数		测试条件	最小值	典型值	最大值	单位
电源						
输入电压						
V_{IN}	输入电压范围	VINA – 引脚	6[6]	12	20	V
V_{UVLO} [7]	UVLO 阈值	VINA 下降 (通过 5 位修整函数，0.5V 步长)	3.9	6.22	18.4	V
	迟滞	VINA 上升		90		mV
$V_{STARTUP}$	启动电压	DMD_VBIAS、DMD_VOFFSET、DMD_VRESET，具有 10mA 负载电流	6			V
输入电流						
I_{IDLE}	空闲电流	IDLE 模式，所有 VIN 引脚组合		15		µA
I_{STD}	待机电流	STANDBY 模式，模拟、内部电源和 LDO 启用，而 DMD 和降压转换器禁用。		3.7		mA
I_{Q_DMD}	静态电流 (DMD)	静态电流 DMD 块 (除了 I_{STD} 外) ，VINA + DRST_VIN		0.49		mA
I_{Q_BUCK}	静态电流 (每个降压转换器)	每个降压转换器的静态电流 (除了 I_{STD} 外) ，正常模式，VINA + PWR_VIN + PWR1,2,6_VIN，PWR1,2,6_VOUT = 1V		4.3		mA
		每个降压转换器的静态电流 (除了 I_{STD} 外) ，正常模式，VINA + PWR_VIN + PWR1,2,6_VIN，PWR1,2,6_VOUT = 5V		15		
		每个降压转换器的静态电流 (除了 I_{STD} 外) ，周期跳跃模式，VINA + PWR_VIN + PWR1,2,6_VIN = 1V		0.41		
		每个降压转换器的静态电流 (除了 I_{STD} 外) ，周期跳跃模式，VINA + PWR_VIN + PWR1,2,6_VIN = 5V		0.46		
I_{Q_TOTAL}	静态电流 (总计)	典型应用：ACTIVE 模式，所有 VIN 引脚组合，DMD 和 PWR1,2 启用，PWR3,4,6 禁用。		38		mA
内部电源						
V_{SUP_5P5V}	内部电源，模拟			5		V
V_{SUP_2P5V}	内部电源，逻辑			2.5		V
DMD — LDO DMD						
V_{DRST_VIN}			6	12	20	V
V_{DRST_5P5V}				5.5		V
PGOOD	电源正常指示 DRST_5P5V	上升		80%		
		下降		60%		
OVP	过压保护 DRST_5P5V			7.2		V
	稳压器压降	25mA、VDRST_VIN = 5.5V 时		56		mV
	稳压器电流限制[2]		300	340	400	mA
DMD — 稳压器						
$R_{DS(ON)}$	MOSFET 导通电阻	开关 A (从 DRST_5P5V 到 DRST_HS_IND)		920		mΩ
		开关 B (从 DRST_LS_IND 到 DRST_PGND)		450		

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

在自然通风条件下的工作温度范围内。V_{IN} = 12V，T_A = 0°C 至 +70°C；典型值在 T_A = 25°C 条件下测得；根据 *节 7.2* 进行配置 (V_{IN} =12V)（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
V_{FW}	正向压降	开关 C（从 DRST_LS_IND 到 DRST_VBIAS(1)），VDRST_LS_IND = 2V，I_F = 100mA		1.21		V
		开关 D（从 DRST_LS_IND 到 DRST_VOFFSET(1)），VDRST_LS_IND = 2V，I_F = 100mA		1.22		
t_{DIS}	电源轨放电时间	C_{OUT} = 1µF			40	µs
t_{PG}	电源正常超时	未经量产测试		15		ms
I_{LIMIT}	开关电流限值			610		mA
VOFFSET 稳压器						
V_{OFFSET}	输出电压			10		V
	直流输出电压精度	I_{OUT} = 10mA	-0.3		0.3	V
	直流负载调整率	I_{OUT} = 0mA 至 10mA		-10		V/A
	直流线性调整率	I_{OUT} = 10mA，DRST_VIN = 8V 至 20V		-5		mV/V
V_{RIPPLE}	输出纹波	I_{OUT} = 10mA，C_{OUT} = 1µF		200		mVpp
I_{OUT}	输出电流		0.1		10	mA
PGOOD	电源正常阈值（标称输出电压的比例）	VOFFSET 上升		86%		
		VOFFSET 下降		66%		
C	输出电容器	建议值(5)（使用与 VRESET 上输出电容器相同的值）	1			µF
		VIN = 8V 时 $t_{DISCHARGE}$ < 40µs			1	
VBIAS 稳压器						
V_{BIAS}	输出电压			18		V
	直流输出电压精度	I_{OUT} = 10mA	-0.3		0.3	V
	直流负载调整率	I_{OUT}= 0mA 至 10mA		-18		V/A
	直流线性调整率	I_{OUT} = 10mA，DRST_VIN = 8V 至 20V		-3		mV/V
V_{RIPPLE}	输出纹波	I_{OUT} = 10mA，C_{OUT} = 470nF		200		mVpp
I_{OUT}	输出电流		0.1		10	mA
PGOOD	电源正常阈值（标称输出电压的比例）	VBIAS 上升		86%		
		VBIAS 下降		66%		
C	输出电容器	建议值(5)（使用与输出电容器 VOFFSET/VRESET 相同或更小的值）	470			nF
		VIN = 8V 时 $t_{DISCHARGE}$ < 40µs			470	
VRESET 稳压器						
V_{RST}	输出电压			-14		V
	直流输出电压精度	I_{OUT} = 10mA	-0.3		0.3	V
	直流负载调整率	I_{OUT}= 0mA 至 10mA		-4		V/A
	直流线性调整率	I_{OUT} = 10mA，DRST_VIN = 8V 至 20V		-2		mV/V
V_{RIPPLE}	输出纹波	I_{OUT} = 10mA，C_{OUT} = 1µF		120		mVpp
I_{OUT}	输出电流		0.1		10	mA
PGOOD	电源正常阈值			90%		

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

在自然通风条件下的工作温度范围内。V_{IN} = 12V，T_A = 0°C 至 +70°C；典型值在 T_A = 25°C 条件下测得；根据 节 7.2 进行配置 (V_{IN} =12V)（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
C	输出电容器	建议值(5)（使用与 VOFFSET 上输出电容器相同的值）	1			μF
		VIN = 8V 时 $t_{DISCHARGE}$ < 40μs			1	
DMD — 降压转换器						
输出电压						
$V_{PWR_1_VOUT}$	输出电压			0.8		V
$V_{PWR_2_VOUT}$	输出电压			1.8		V
	直流输出电压精度	I_{OUT} = 0mA	-3%		3%	
MOSFET						
$R_{ON,H}$	高侧开关电阻	25°C，$V_{PWR_1,2_Boost}$ – $V_{PWR1,2_SWITCH}$ = 5.5V		150		mΩ
$R_{ON,L}$	低侧开关电阻(2)	25°C		85		mΩ
负载电流						
	允许的负载电流(3)				3	A
I_{OCL}	电流限制(2)	L_{OUT} = 3.3 μ H	3.2	3.6	4.2	A
导通计时器控制						
t_{ON}	导通时间	V_{IN} = 12V，V_O = 5V		120		ns
$t_{OFF(MIN)}$	最短关断时间(2)	T_A = 25°C，V_{FB} = 0V		270		ns
启动						
	软启动		1	2.5	4	ms
PGOOD						
$Ratio_{OV}$	过压保护			120%		
$Ratio_{PG}$	相对电源正常水平	从低电平到高电平		72%		
降压转换器 - LDO_BUCKS						
V_{PWR_VIN}	输入电压范围，PWR1,2,6_VIN		6	12	20	V
V_{PWR_5P5V}	PWR_5P5V			5.5		V
PGOOD	电源正常指示 PWR_5P5V	上升		80%		
		下降		60%		
OVP	过压保护 PWR_5P5V			7.2		V
	稳压器压降	25mA、V_{PWR_VIN} = 5.5V 时		41		mV
	稳压器电流限制(2)		300	340	400	mA
降压转换器 — 通用降压转换器 (8)						
输出电压						
V_{PWR6_VOUT}	输出电压（通用 Buck2）	8 位可编程	1		5	V
	直流输出电压精度	I_{OUT} = 0mA	-3.5%		3.5%	
MOSFET						
$R_{ON,H}$	高侧开关电阻	25°C，V_{PWR6_Boost} – V_{PWR6_SWITCH} = 5.5V		150		mΩ
$R_{ON,L}$	低侧开关电阻(2)	25°C		85		mΩ
负载电流						
	允许的负载电流 PWR6(3)。			2		A
I_{OCL}	电流限制(2) (3)	L_{OUT} = 3.3 μ H	3.2	3.6	4.2	A

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

在自然通风条件下的工作温度范围内。V_{IN} = 12V，T_A = 0°C 至 +70°C；典型值在 T_A = 25°C 条件下测得；根据 *节 7.2* 进行配置 (V_{IN} =12V)（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
导通计时器控制						
t_{ON}	导通时间	V_{IN} = 12V，V_O = 5V		120		ns
$t_{OFF(MIN)}$	最短关断时间(2)	T_A = 25°C，V_{FB} = 0V		270	310	ns
启动						
	软启动		1	2.5	4	ms
PGOOD						
$Ratio_{OV}$	过压保护			120%		
$Ratio_{PG}$	相对电源正常水平	从低电平到高电平		72%		
辅助 LDO						
$V_{PWR3,4_VIN}$	输入电压范围	LDO1 (PWR4)、LDO2 (PWR3)	3.3	12	20	V
PGOOD	电源正常 PWR3,4_VOUT	PWR3,4_VOUT 上升		80%		
		PWR3,4_VOUT 下降		60%		
OVP	过压保护 PWR3,4_VOUT			7		V
	直流输出电压精度 PWR3,4_VOUT	I_{OUT} = 0mA	-3%		3%	
	稳压器电流限制(2)		300	340	400	mA
t_{ON}	导通时间	达到 V_{OUT} 的 80% = PWR3 和 PWR4，C= 1µF		40		µs
LDO2 (PWR3)						
V_{PWR3_VOUT}	输出电压 PWR3_VOUT			2.5		V
	负载电流能力			200		mA
	直流负载调整率 PWR3_VOUT	V_{OUT} = 2.5V，I_{OUT} = 5mA 至 200mA		-70		mV/A
	直流线性调整率 PWR3_VOUT	V_{OUT} = 2.5V，I_{OUT} = 5mA，PWR3_VIN = 3.3V 至 20V		30		µV/V
LDO1 (PWR4)						
V_{PWR4_VOUT}	输出电压 PWR4_VOUT			3.3		V
	负载电流能力			200		mA
	直流负载调整率 PWR4_VOUT	V_{OUT} = 3.3V，I_{OUT} = 5mA 至 200mA		-70		mV/A
	直流线性调整率 PWR4_VOUT	V_{OUT}= 3.3V，I_{OUT}= 5mA，PWR4_VIN= 4V 至 20V		30		µV/V
	稳压器压降	25mA、V_{OUT}= 3.3V、V_{PWR4_VIN}= 3.3V 时		48		mV
测量系统						
LABB						
τ_{RC}	稳定时间	达到最终值的 1%(2)。		4.6	6.6	µs
		达到最终值的 0.1%(2)		7	10	
$V_{ACMPR_IN_LABB}$	输入电压范围 ACMPR_IN_LABB		0		1.5	V
	采样窗口 ACMPR_IN_LABB	每 7µs 可编程一次	7		28	µs
数字控制 — 逻辑电平和时序特性						
V_{SPI_VIN}	SPI 电源电压范围	SPI_VIN	1.7		3.6	V

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

在自然通风条件下的工作温度范围内。V_{IN} = 12V，T_A = 0°C 至 +70°C；典型值在 T_A = 25°C 条件下测得；根据 *节 7.2* 进行配置 (V_{IN} =12V)（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
V_{OL}	输出低电平	RESET_Z、ACMPR_OUT、CLK_OUT。I_O = 0.3mA 灌电流	0		0.3	V
		SPI_DOUT。I_O = 5mA 灌电流	0		0.3 × V_{SPI_VIN}	
		INT_Z。I_O = 1.5mA 灌电流	0		0.3 × V_{SPI_VIN}	
V_{OH}	输出高电平	RESET_Z、ACMPR_OUT、CLK_OUT。I_O = 0.3mA 拉电流	1.3		2.5	V
		SPI_DOUT。I_O = 5mA 拉电流	0.7 × V_{SPI_VIN}		V_{SPI_VIN}	
V_{IL}	输入低电平	PROJ_ON、CH_SEL0、CH_SEL1	0		0.4	V
		SPI_CSZ、SPI_CLK、SPI_DIN	0		0.3 × V_{SPI_VIN}	
V_{IH}	输入高电平	PROJ_ON、CH_SEL0、CH_SEL1	1.2			V
		SPI_CSZ、SPI_CLK、SPI_DIN	0.7 × V_{SPI_VIN}		V_{SPI_VIN}	
I_{BIAS}	输入偏置电流	V_{IO} = 3.3V，任意数字输入引脚			0.1	µA
SPI_CLK	SPI 时钟频率(4)	正常 SPI 模式，DIG_SPI_FAST_SEL = 0，f_{OSC} = 9MHz	0		36	MHz
		快速 SPI 模式，DIG_SPI_FAST_SEL = 1，V_{SPI_VIN} > 2.3V，f_{OSC} = 9MHz	20		40	
$t_{DEGLITCH}$	抗尖峰脉冲时间	CH_SEL0、CH_SEL1(2)。		300		ns
内部振荡器						
f_{OSC}	振荡器频率			9		MHz
	频率精度	T_A= 0°C 至 70°C	-5%		5%	
热关断						
T_{WARN}	热警告（HOT 阈值）			120		°C
	迟滞			10		
T_{SHTDWN}	热关断（TSD 阈值）			150		°C
	迟滞			15		

(1) 包含整流二极管
(2) 未经生产测试
(3) 注意不要超过最大功率耗散值。请参阅*散热注意事项*。
(4) 最大值与振荡器频率 f_{OSC} 呈线性关系。
(5) 请注意，该电容器在相关电压（即 V_{OFFSET}、V_{BIAS} 或 V_{RESET}）下具有指定的电容。
(6) VIN 必须高于 UVLO 电压设置，包括考虑到 VIN 上的交流噪声后，才能确保 DLPA3082 完全运行。虽然支持的 VIN 最小电压为 6.0V，但 TI 建议不要将 UVLO 设置为低于 6.21V，以便实现故障快速断电。6.21V 提供了比 6.0V 略高的裕度，以防因 VIN 电源突然被移除而导致 VIN 电压快速下降。如果在微镜停止且 VOFS、VRST 和 VBIAS 电源正确关闭之前未能将 VIN 保持在 6.0V 以上，可能会导致 DMD 永久损坏。由于 6.21V 比 6.0V 高 0.21V，因此当 UVLO 跳闸时，DLPA3082 和 DLPC84xx 有时间停止 DMD 微镜并快速关闭电源 VOFS、VRST 和 VBIAS。无论使用哪种 UVLO 设置，如果 VIN 的电源突然移除，投影仪内部的 VIN 可包含足够的大容量电容，以在 UVLO 跳闸后至少 100 µ s 内将 VIN 保持在 6.0V 以上。
(7) UVLO 不能用于正常断电操作，它的作用是提供断电保护。
(8) 当前支持通用 buck2 (PWR6)。

Copyright © 2024 Texas Instruments Incorporated

5.6 SPI 时序参数

SPI_VIN = 3.6V ±5%，T_A = 0°C 至 70°C，C_L = 10pF（除非另有说明）。

		最小值	标称值	最大值	单位
f_{CLK}	串行时钟频率	0		40	MHz
t_{CLKL}	脉冲宽度低电平，SPI_CLK，50% 电平	10			ns
t_{CLKH}	脉冲宽度高电平，SPI_CLK，50% 电平	10			ns
t_t	转换时间，20% 至 80% 电平，所有信号	0.2		4	ns
t_{CSCR}	SPI_SS_Z 下降至 SPI_CLK 上升，50% 电平	8			ns
t_{CFCS}	SPI_CLK 下降至 SPI_CSZ 上升，50% 电平			1	ns
t_{CDS}	SPI_MOSI 数据建立时间，50% 电平	7			ns
t_{CDH}	SPI_MOSI 数据保持时间，50% 电平	6			ns
t_{iS}	SPI_MISO 数据建立时间，50% 电平	10			ns
t_{iH}	SPI_MISO 数据保持时间，50% 电平	0			ns
t_{CFDO}	SPI_CLK 下降至 SPI_MISO 数据有效，50% 电平		13		ns
t_{CSZ}	SPI_CSZ 上升至 SPI_MISO 高阻态		6		ns

Copyright © 2024 Texas Instruments Incorporated

6 详细说明

6.1 概述

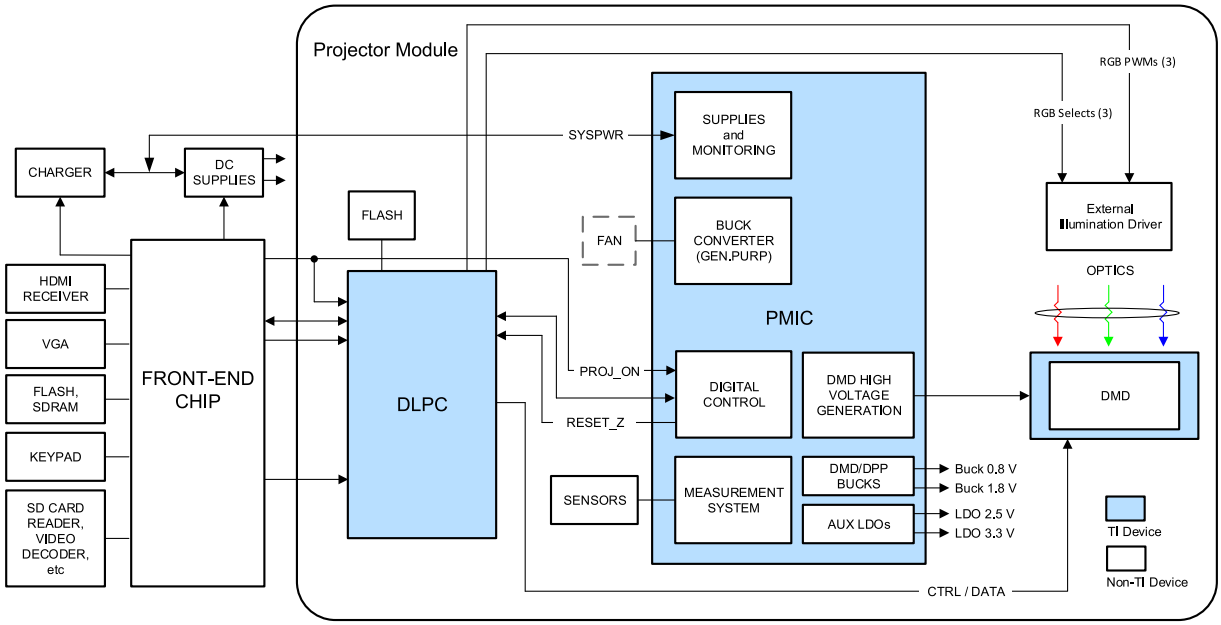
DLPA3082 是一款高度集成的电源管理 IC，针对 DLP Pico 投影仪系统进行了优化。该器件适用于高达数百流明的辅助照明应用。节 6.2 展示了采用 DLPA3082 的典型 DLP Pico 投影仪实施方案。

投影仪模块是投影仪的一部分，包含多个元件（例如 DLPA3082、DMD、DLPC 芯片、存储器和可选传感器及风扇），并且这些元件经过了优化组合。前端芯片控制投影仪模块。有关系统和投影仪模块配置的更多信息，请参阅单独的应用手册。

DLPA3082 内部包含多个不同的块。下面列出了这些模块，随后对其进行了详细讨论：

- 电源和监控：产生内部电源和基准电压，并具有热保护等功能
- DMD：为 DMD 生成电压及特定时序。包含稳压器和 DMD/DLPC 降压转换器
- 降压转换器：通用降压转换器
- 辅助 LDO：供客户使用的固定电压 LDO
- 测量系统：用于测量内部和外部信号的模拟前端
- 数字控制：SPI、数字控制

6.2 功能块说明



6.3 特性说明

6.3.1 电源和监控

该块负责生成多个内部电源电压，并监控器件的正确行为。

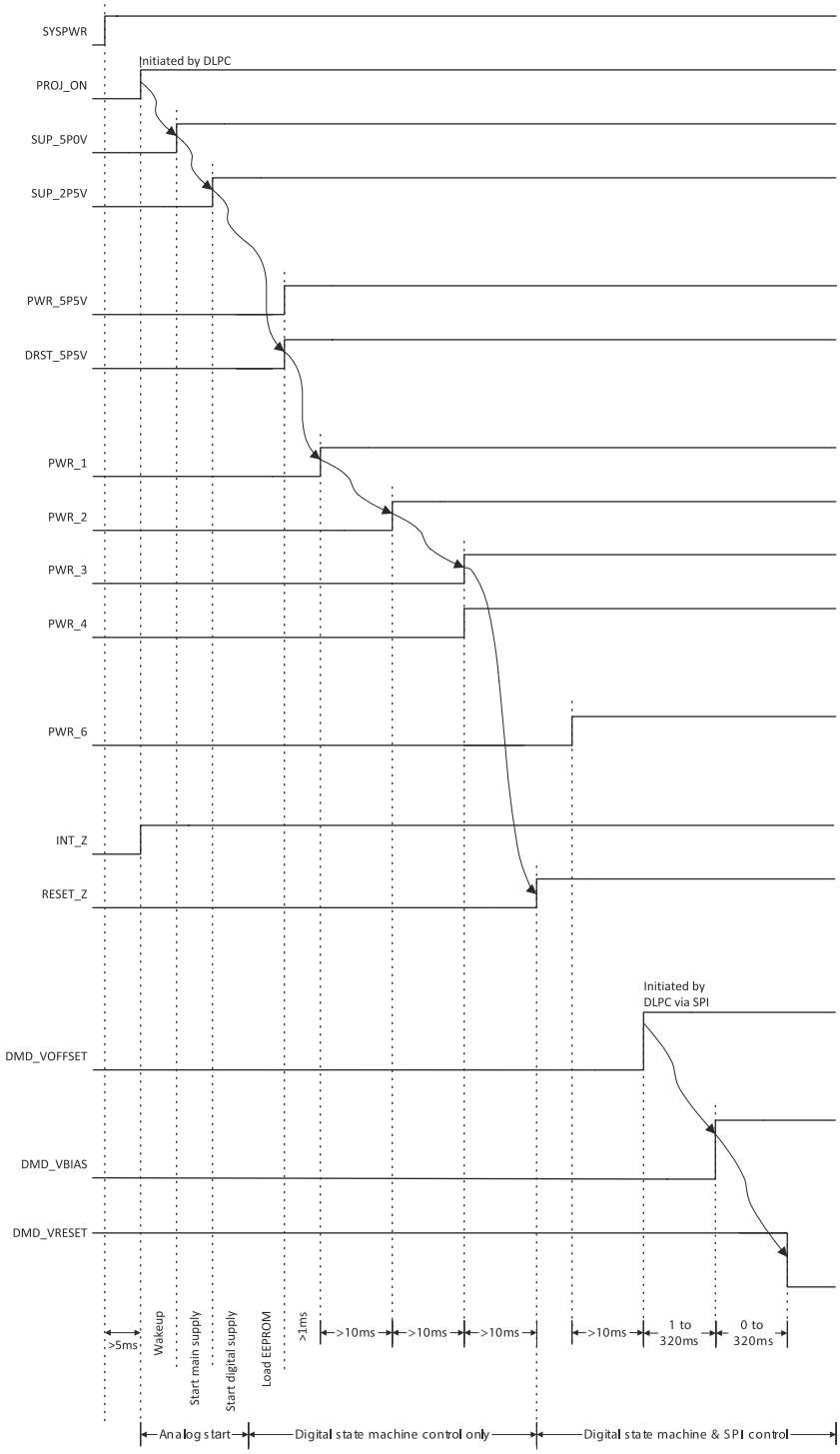
6.3.1.1 电源

SYSPWR 是 DLPA3082 处理器的主电源。其范围为 6V 至 20V，典型值为 12V。在上电时，为了确保系统正常工作，会依次启动几个（内部）电源（图 6-1）。顺序启动确保所有不同模块按照特定顺序启动，并防止启动电流过大。启动 DLPA3082 的主控制是控制引脚 *PROJ_ON*。一旦设定为高电平，*基本* 模拟电路便会启动，而这是运行数字和 SPI 接口所需的。该电路由两个可生成 2.5V (SUP_2P5V) 和 5V (SUP_5P0V) 的 LDO 稳压器供电。这些稳压器电压仅供内部使用，不能被外部应用加载。这些 LDO 的输出电容可以分别为 2.2µF（2.5V LDO，引脚 91）和 4.7µF（5V LDO，引脚 92）。一旦这些电路启动，数字内核便会启动，DLPA3082 数字状态机 (DSM) 接管控制。

随后，各个模块的 5.5V LDO 启动：PWR_5P5V 和 DRST_5P5V。接下来，降压转换器和 DMD LDO 会启动（PWR_1 至 PWR_4）。DLPA30085 现已唤醒并准备好由 DLPC 控制（通过将 RESET_Z 变为高电平来指示）。

如果使用，通用降压转换器 (PWR_6) 可以启动，同时为 DMD 供电的稳压器也可以启动。DMD 稳压器生成时序关键型 VOFFSET、VBIAS 和 VRESET 电源。

Copyright © 2024 Texas Instruments Incorporated



1. 箭头表示由数字状态机自动控制的事件序列。其他事件在 SPI 控制下启动。
2. SUP_5P0V 和 SUP_2P5V 在 SYSPWR 下上升到预充电电平，并在 PROJ_ON 被拉高后达到满电位。

图 6-1. 上电时序

6.3.1.2 监控

DLPA3082 可以监测到几种可能的故障。如果发生故障，可以在主状态寄存器 (0x0C) 中读取故障类型。如果发生故障，系统随后可以生成一个中断。可以在中断屏蔽寄存器 (0x0D) 中配置哪些故障条件会生成中断。

Copyright © 2024 Texas Instruments Incorporated

6.3.1.2.1 块故障

可以观察到多种电源的故障情况，例如低压电源 SUPPLY_FAULT（0x0C，位 7）。DMD_FAULT（0x0C，位 4）监控 DMD 块的正常运行。PROJ_ON_INT（0x0C，位 5）指示 PROJ_ON 是否被置为有效。

6.3.1.2.2 热保护

系统会持续监控芯片温度，以防器件过热。有两个级别的故障条件。第一个是 TS_WARN（0x0C，位 0），用于针对过热发出警告。这表明芯片温度上升到了临界温度。第二个警告级别是 TS_SHUT（0x0C，位 1）。这在温度高于 TS_WARN（0x0C，位 0）时发生，并会关断芯片，以防造成永久损坏。为了防止在温度阈值附近快速切换，这两个温度故障在各自级别都设置了迟滞。

6.3.2 DMD 电源

该模块包含 DMD 和 DLPC 所需的所有电源（图 6-2）。该模块包含：

- LDO_DMD：用于内部电源
- DMD_HV：稳压器生成高压电源
- 两个降压转换器：用于提供 DLPC/DMD 电压

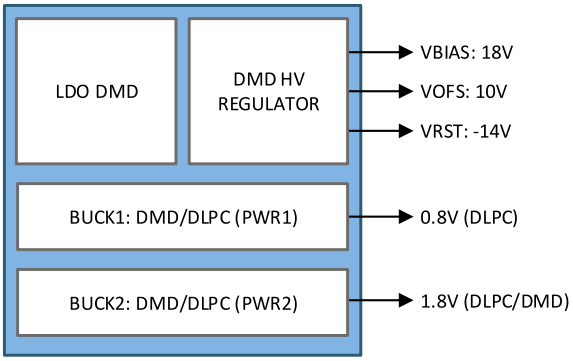


图 6-2. DMD 电源模块

DMD 电源模块旨在与 DMD 和相关 DLPC 配合使用。DMD 具有 DMD 特定的一系列电源电压要求。除了三个高电压外，DMD 和相关的 DLPC（例如 DLPC84xx 系列）还需要两个电源。这些电源由两个降压转换器提供。

6.3.2.1 LDO DMD

该稳压器专用于 DMD 电源块并为内部电路提供 5.5V 的模拟电源电压。在 LDO 的输入端并联一个 1µF 电容器和一个 10µF 电容器，在输出端使用一个 10µF 电容器。确保电容器的额定电压等于或大于应用中电容器上所施加电压的两倍。

6.3.2.2 DMD 高压稳压器

DMD 高压稳压器产生三个高压电源：DMD_VRESET、DMD_VBIAS 和 DMD_VOFFSET（图 6-3）。DMD 高压稳压器使用一个开关稳压器（开关 A-D），其中电感器在所有三个电源之间进行时间共享。该电感器会充电至特定的电流值（电流限制），然后放电至三个电源中的一个。如果不是所有电源都需要充电，则可用的时间将平均分配给那些需要充电的电源。对于 V_{RST} 和 V_{OFS}，建议的电容值为 1µF，对 V_{BIAS}，建议值为 470nF。电感值为 10µH。

Copyright © 2024 Texas Instruments Incorporated

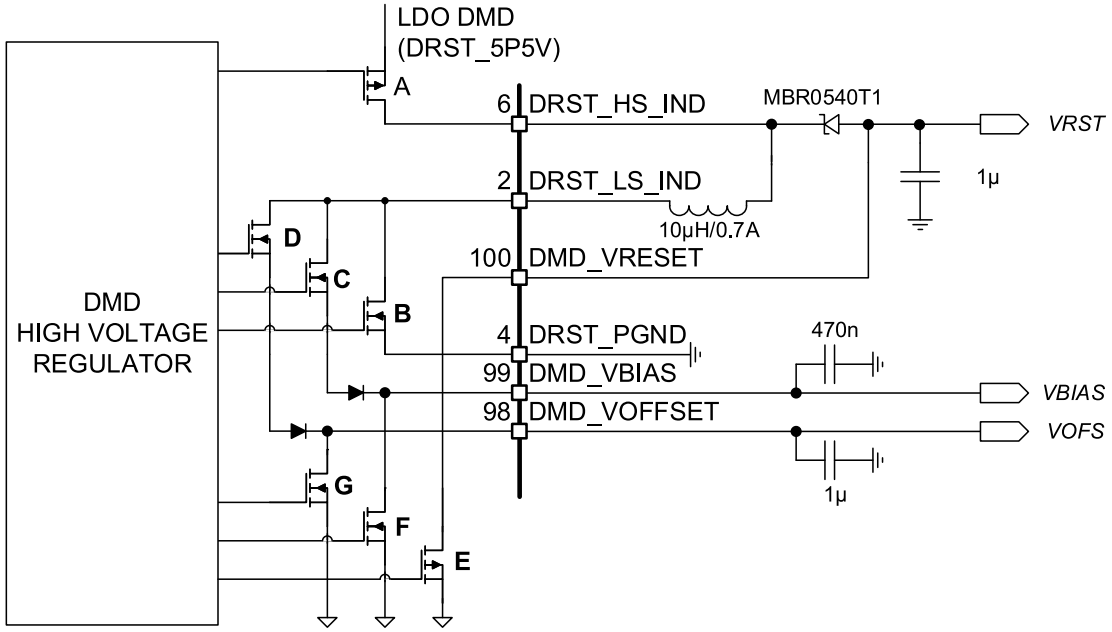


图 6-3. DMD 高压稳压器

6.3.2.3 DMD/DLPC 降压转换器

两个 DMD 降压转换器分别为 DMD 和 DLPC 生成电源电压。所用 DMD 和 DLPC 的电压值，例如：

- DMD+DLPC84xx：0.8V (DLPC) 和 1.8V (DLPC/DMD)

这些降压转换器的拓扑与本文档后面讨论的通用降压转换器相同。节 6.3.3 中介绍如何配置电感器和电容器。在典型配置中，电感器为 3.3µH，输出电容器为 2 × 22µF。

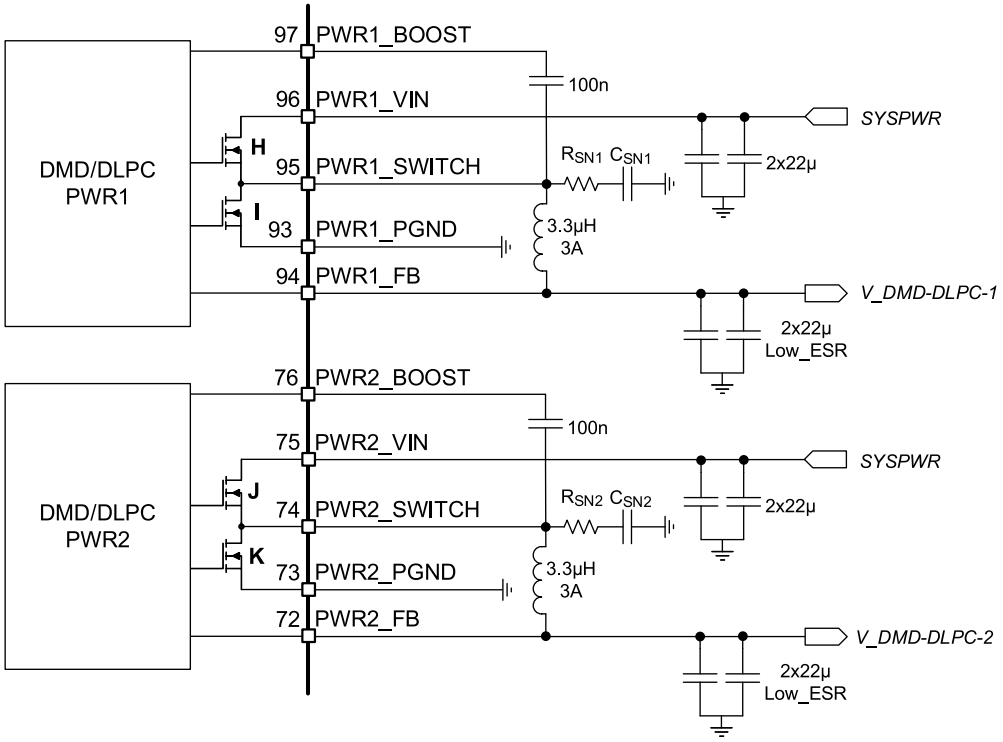


图 6-4. DMD/DLPC 降压转换器

6.3.2.4 DMD 监测

为了防止损坏 DLPA3082 和 DMD，会持续监测 DMD 块是否发生故障。系统会监测多种可能的故障，以确保 DMD 电压正常。例如，故障可能是控制环路断开、转换器输出电压过高或过低。总体 DMD 故障位在主状态寄存器 (0x0C) 的 DMD_FAULT 中。如果发生表 6-1 中的任何故障，DMD_FAULT 位被设置为高电平。

表 6-1. DMD 故障指示

电源正常		
块	**寄存器位**	**阈值**
HV 稳压器	DMD_PG_FAULT	DMD_VRESET：90%， DMD_VOFFSET 和 DMD_VBIAS：86% 上升，66% 下降
PWR1	BUCK_DMD1_PG_FAULT	比率：72%
PWR2	BUCK_DMD2_PG_FAULT	比率：72%
PWR3 (LDO_2)	LDO_GP2_PG_FAULT/ LDO_DMD1_PG_ FAULT	80% 上升，60% 下降
PWR4 (LDO_1)	LDO_GP1_PG_FAULT/ LDO_DMD1_PG_ FAULT	80% 上升，60% 下降
过压		
块	**寄存器位**	**阈值** (V)
PWR1	BUCK_DMD1_OV_FAULT	比率：120%
PWR2	BUCK_DMD2_OV_FAULT	比率：120%
PWR3 (LDO_2)	LDO_GP2_OV_FAULT/ LDO_DMD1_OV_FAULT	7
PWR4 (LDO_1)	LDO_GP1_OV_FAULT/ LDO_DMD1_OV_FAULT	7

Copyright © 2024 Texas Instruments Incorporated

6.3.2.4.1 电源正常

DMD 高压稳压器、DMD 降压转换器、辅助 LDO 和支持高压稳压器的 LDO DMD 都有电源正常指示。

DMD 高压稳压器会被持续监测，以检查输出电源轨 DMD_VRESET、DMD_VOFFSET 和 DMD_VBIAS 是否在稳压范围内。如果任一输出轨降至稳压范围之外（例如，由于输出短路或过载），则详细状态寄存器 3 (0x29) 中的 DMD_PG_FAULT 位会置位。DMD_VRESET 的阈值为 90%，DMD_VOFFSET/DMD_VBIAS 的阈值为 86%（上升沿）和 66%（下降沿）。

两个 DMD 降压转换器的电源正常信号指示输出电压（PWR1_FB 和 PWR2_FB）是否在定义的窗口内。相对电源正常比率为 72%。这意味着，如果输出电压低于设定输出电压的 72%，则电源正常位被置为有效。电源正常位位于详细状态寄存器 3 (0x29) 的位 BUCK_DMD1_PG_FAULT 和 BUCK_DMD2_PG_FAULT 中。

LDO_1 和 LDO_2 输出电压也受到监控。当 LDO 的电源正常故障被置为有效时，则表示 LDO 电压低于其预期值的 80%（上升沿）或 60%（下降沿）。LDO 的电源正常指示位于详细状态寄存器 3 (0x29) 位 LDO_GP1_PG_FAULT/LDO_DMD1_PG_FAULT 和 LDO_GP2_PG_FAULT/LDO_DMD2_PG_FAULT 中。

6.3.2.4.2 过压故障

当输出电压上升至超过预定义的阈值时，会发生过压故障。此设计会指示 DMD 降压转换器、辅助 LDO 以及支持 DMD 高压稳压器的 LDO DMD 的过压故障。当 LDO_1 和 LDO_2 用作通用 LDO 时，这两个 LDO 的过压故障不影响整体的 DMD_FAULT。表 6-1 概述了可能的 DMD 过压故障及故障阈值水平。

6.3.3 降压转换器

DLPA3082 包含一个通用降压转换器和一个辅助 LDO (LDO_BUCKS)。可编程 8 位降压转换器可以生成 1V 至 5V 的电压，输出电流限制为 3A。当前支持通用 buck2 (PWR6)。图 6-5 中展示了一个降压转换器和 LDO_BUCKS。

前面节 6.3.2 中讨论的两个 DMD/DLPC 降压转换器具有与该降压转换器相同的架构，可以采用相同的方式进行配置。

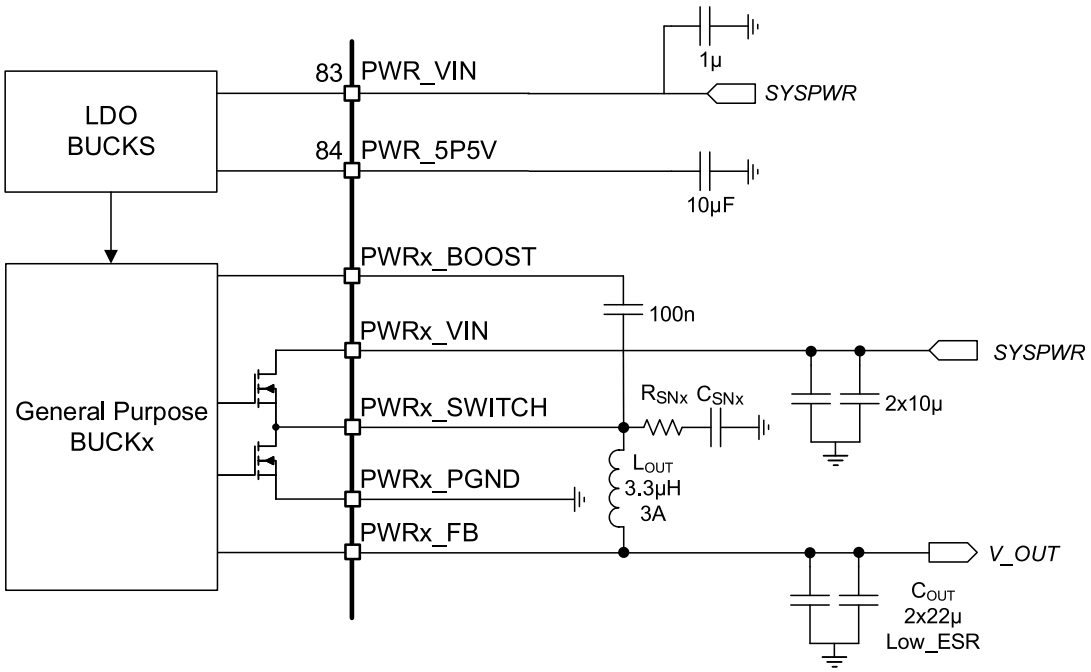


图 6-5. 降压转换器

6.3.3.1 LDO 降压稳压器

该稳压器支持通用降压转换器和两个 DMD/DLPC 降压转换器，并为内部电路提供 5.5V 的模拟电压。在 LDO 的输入端使用一个 1µF 电容器，在输出端使用一个 10µF 电容器。

6.3.3.2 通用降压转换器

该降压转换器用于通用用途（图 6-5）。该转换器可以通过使能寄存器 (0x01) 来启用或禁用：BUCK_GP2_EN。

通用 buck2 (PWR6) 的电流能力为 2A。

该降压转换器可在两种开关模式下工作：正常模式（开关频率为 600kHz）和跳跃模式。跳跃模式旨在提高轻负载效率。当输出电流从重负载状态降低时，电感器电流也会减小，最终纹波谷值达到零电平，这是连续导通模式与不连续导通模式的边界。检测到电感器电流为零后，整流 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式。导通时间几乎与连续导通模式时相同，并且由于负载电流相比参考电压的水平更低，输出电容器放电需要更长时间。

6.3.3.3 降压转换器监控

为了防止损坏 DLPA3082 和外设，会持续监控降压转换器模块是否发生系统故障。监测几种可能的故障包括输出电压过高或过低情况。表 6-2 中总结了可能的故障。

表 6-2. 降压转换器故障指示

电源正常		
块	**寄存器位**	**阈值（上升沿）**
Gen.Buck2	BUCK_GP2_PG_FAULT	比率 72%
过压		
Gen.Buck2	BUCK_GP2_OV_FAULT	比率 120%

6.3.3.3.1 电源正常

降压转换器以及辅助 LDO_BUCK 具有电源正常指示。降压转换器具有单独的指示。

降压转换器的电源正常状态指示输出电压 (PWR6_FB) 是否在定义的窗口内。相对电源正常比率为 72%。这意味着，如果输出电压低于设定电压的 72%，则 PG_fault 位设置为高电平。降压转换器的电源正常指示位位于详细状态寄存器 1 (0x27) 的以下位中：

- BUCK_GP2_PG_FAULT（对于 BUCK2 (PWR6)）

6.3.3.3.2 过压故障

当输出电压超过预定义的阈值时，会发生过压故障。此设计会指示降压转换器和 LDO_BUCK 的过压故障。如果 LDO 电压高于 7.2V，则 LDO_BUCK 的过压故障将被置位。通用降压转换器的过压为设定值的 120%，并可通过详细状态寄存器 2 (0x28) 位 BUCK_GP2_OV_FAULT 来读取。

6.3.3.4 降压转换器效率

图 6-6 显示了输入电压为 12V 时降压转换器的效率概述。所示效率为多个输出电压电平条件下随负载电流变化的情况。

图 6-7 展示了负载电流 (I_{OUT}) 为 1A 时不同输出电压电平 (V_{OUT}) 下降压转换器效率与输入电压 (V_{IN}) 间的关系。

Copyright © 2024 Texas Instruments Incorporated

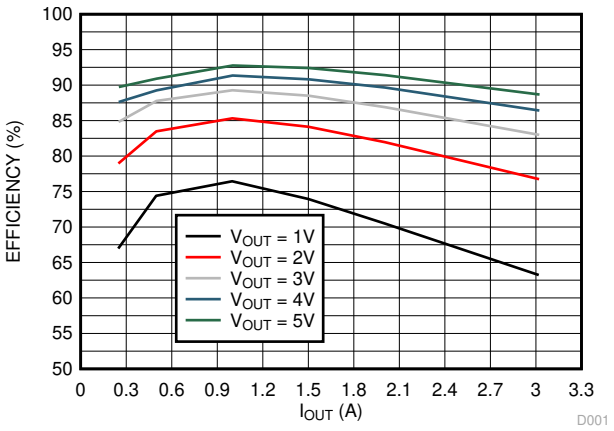


图 6-6. 降压转换器效率与 I_{OUT} 间的关系 (V_{IN} = 12V)

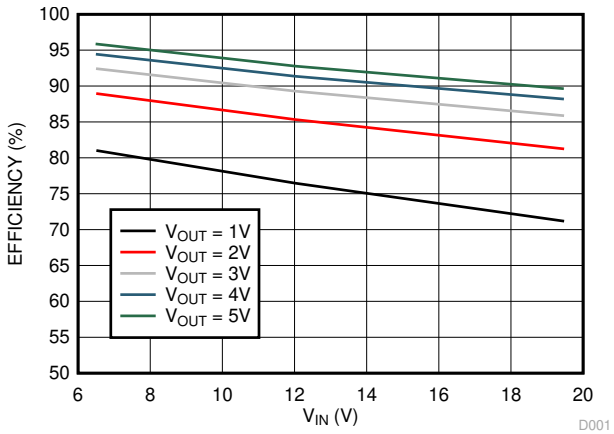


图 6-7. 降压转换器效率与 V_{IN} 间的关系 (I_{OUT} = 1A) 原理图

6.3.4 辅助 LDO

LDO_1 和 LDO_2 是两个辅助 LDO，可供其他外部应用使用。所有其他 LDO 仅供内部使用，不能连接负载。LDO_1 (PWR4) 是 3.3V 的固定电压，而 LDO_2 (PWR3) 是 2.5V 的固定电压。两个 LDO 都能提供 200mA。

6.3.5 测量系统

测量系统（图 6-8）设计用于检测内部和外部节点，并通过实现的 AFE 比较器将它们转换为数字信号。该比较器的参考信号 ACMPR_REF 是来自 DLPC 的低通滤波 PWM 信号。为了能够处理广泛的输入信号，系统中添加了一个具有三种增益设置（1x、9.5x 和 18x）的可变增益放大器 (VGA)。VGA 的最大输入电压为 1.5V。但是，部分内部电压太大，无法由 VGA 进行处理，需要先进行分压处理。

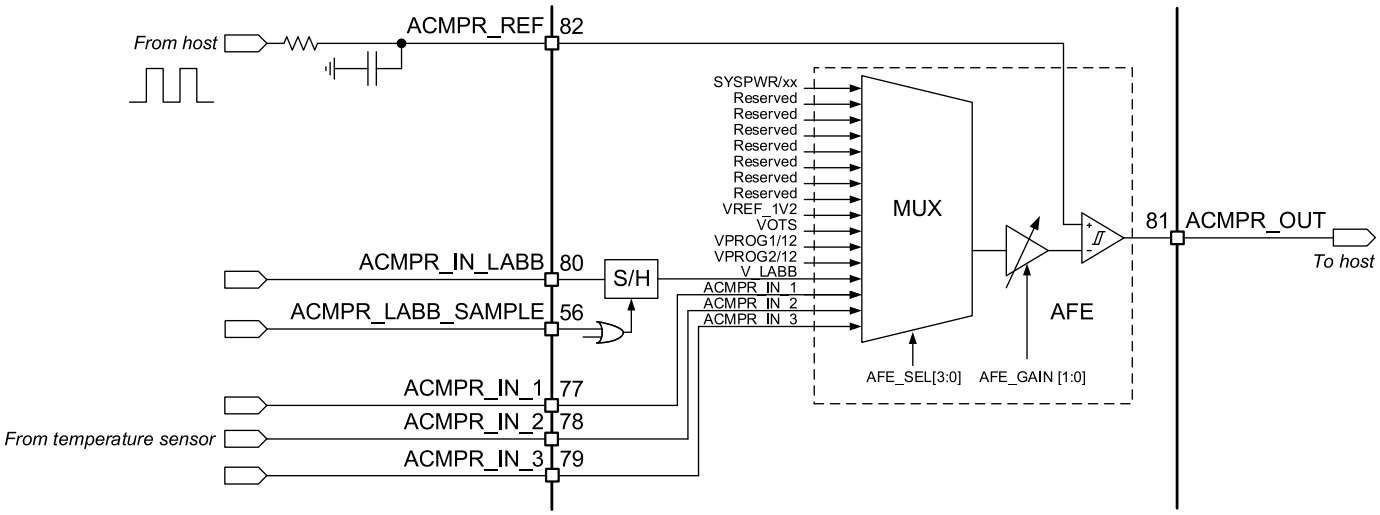


图 6-8. 测量系统原理图

可以通过选择多路复用器的 SYSPWR/xx 输入来测量系统输入电压 SYSPWR。在向多路复用器提供系统输入电压之前，需要对该电压进行分压。这是因为可变增益放大器 (VGA) 能够处理高达 1.5V 的电压，而系统电压可以达到 20V。分压是在 DLPA3082 内部完成的。

VOTS 连接到片上温度传感器。这个电压用于测量芯片的结温：温度 (°C) = 300 × VOTS (V) – 270。

LABB 是一种功能，指的是局部区域亮度增强。LABB 会局部增加亮度，同时保持良好的对比度和饱和度。将此功能所需的传感器连接到引脚 ACMPR_IN_LABB。

Copyright © 2024 Texas Instruments Incorporated

ACMPR_IN_1,2,3 可以测量来自温度传感器等的外部信号。确保输入端的电压不超过 1.5V。

6.4 器件功能模式

表 6-3. 运行模式

模式	说明
OFF	这是最低功耗运行模式。所有电源功能均关闭，寄存器重置为默认值，并且 IC 不再响应 SPI 命令。RESET_Z 引脚被拉低。只要 PROJ_ON 引脚为低电平，IC 就会进入 OFF 模式。
WAIT	DMD 稳压器关闭，但 IC 仍会响应 SPI。只要 PROJ_ON 设置为高电平，DMD_EN(1) 位设置为 0 或故障得到解决，器件就会进入 WAIT 模式。
STANDBY	当检测到故障情况时，器件也会进入 STANDBY 模式(2)。（请参阅节 6.5.2。）一旦故障情况得到解决，便会进入 WAIT 模式。
ACTIVE	DMD 电源处于启用状态。PROJ_ON 引脚必须为高电平，DMD_EN 位必须设置为 1。

(1) 可以通过使能寄存器的 DMD_EN 位来完成设置。
(2) 电源正常故障、过压、过热关断和欠压锁定。

表 6-4. 控制引脚状态与器件状态间的关系

PROJ_ON 引脚	状态
低电平	关闭
高电平	WAIT STANDBY ACTIVE （器件状态取决于 DMD_EN 位以及是否存在任何故障情况。）

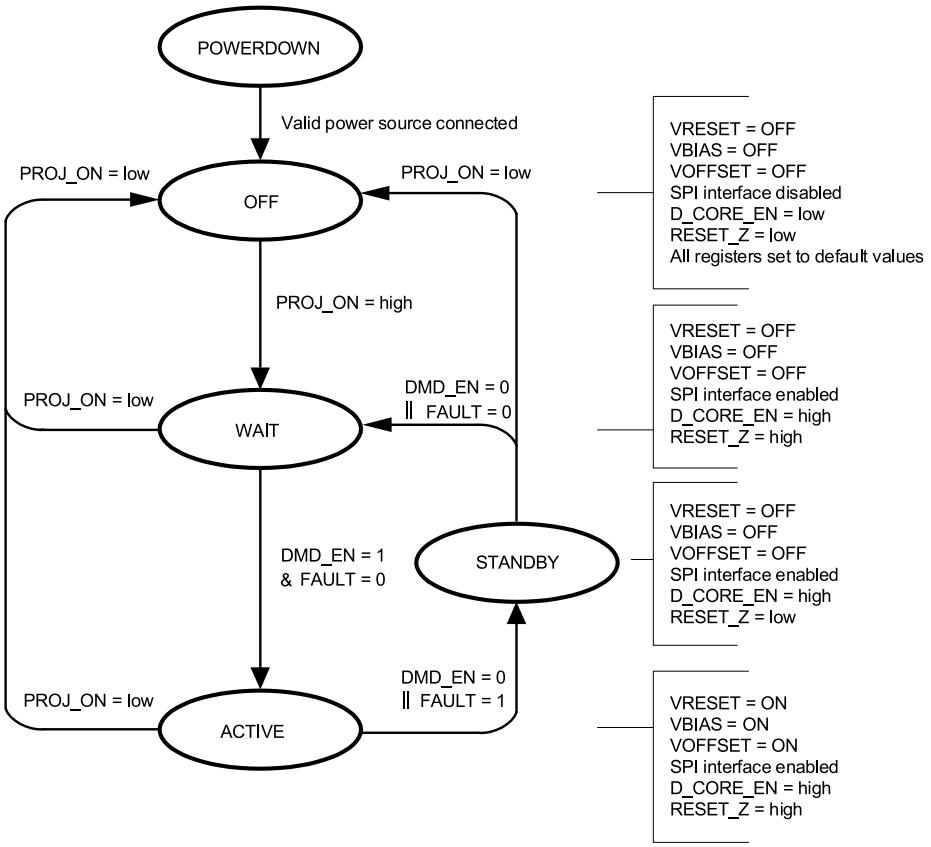


图 6-9. 状态图

A. || = 或，& = 与

Copyright © 2024 Texas Instruments Incorporated

B. FAULT = 任何电源欠压、热关断或 UVLO 检测
C. 如图所示，UVLO 检测会导致 DLPA3082 进入待机状态。这不是最低功耗状态。如果需要更低的功耗，则必须将 PROJ_ON 设置为低电平。
D. DMD_EN 寄存器位可以通过 SPI 写入进行复位或设置。当 PROJ_ON 从低电平变为高电平时，DMD_EN 默认为 0，然后 DLPC ASIC 软件会自动将 DMD_EN 设置为 1。此外，FAULT = 1 会导致 DMD_EN 寄存器位复位。
E. D_CORE_EN 是 DLPA3082 内部的信号。此信号用于启动 VCORE 稳压器。

6.5 编程

本节讨论 DLPA3082 的串行协议接口 (SPI) 以及中断处理、器件关断和寄存器保护。

6.5.1 SPI

DLPA3082 提供一个 4 线 SPI 端口，该端口支持两种 SPI 时钟频率模式：0MHz 至 36MHz 以及 20MHz 至 40MHz。时钟频率模式可在寄存器 (DIG_SPI_FAST_SEL) 中设置。该接口支持读取和写入操作。SPI_SS_Z 输入用作 SPI 端口的低电平有效芯片选择。必须将 SPI_SS_Z 输入强制为低电平，才能对寄存器进行写入或读取。当 SPI_SS_Z 被强制为高电平时，SPI_MOSI 输入端的数据被忽略，SPI_MISO 输出被强制为高阻抗状态。SPI_MOSI 输入用作端口的串行数据输入；SPI_MISO 输出用作串行数据输出。SPI_CLK 输入同时用作输入和输出数据的串行数据时钟。SPI_MOSI 输入端的数据在 SPI_CLK 的上升沿锁存，而在 SPI_CLK 的下降沿在 SPI_MISO 输出端按时钟输出。图 6-10 展示了 SPI 端口协议。字节 0 被称为命令字节，其中最高有效位是写入/非读取位。对于 W/nR 位，1 表示写入操作，而 0 表示读取操作。命令字节的剩余 7 位是写入或读取操作所指向的寄存器地址。SPI 端口支持通过自动递增模式实现对多个连续寄存器地址的写入和读取操作。如图 6-10 所示，只需为多个数据字节保持 SPI_SS_Z 输入为低电平，即可调用自动递增模式。在传输每个数据字节后，寄存器地址会自动从命令字节指定的地址开始递增。到达地址 0x7Fh 后，地址指针会跳回 0x00h。

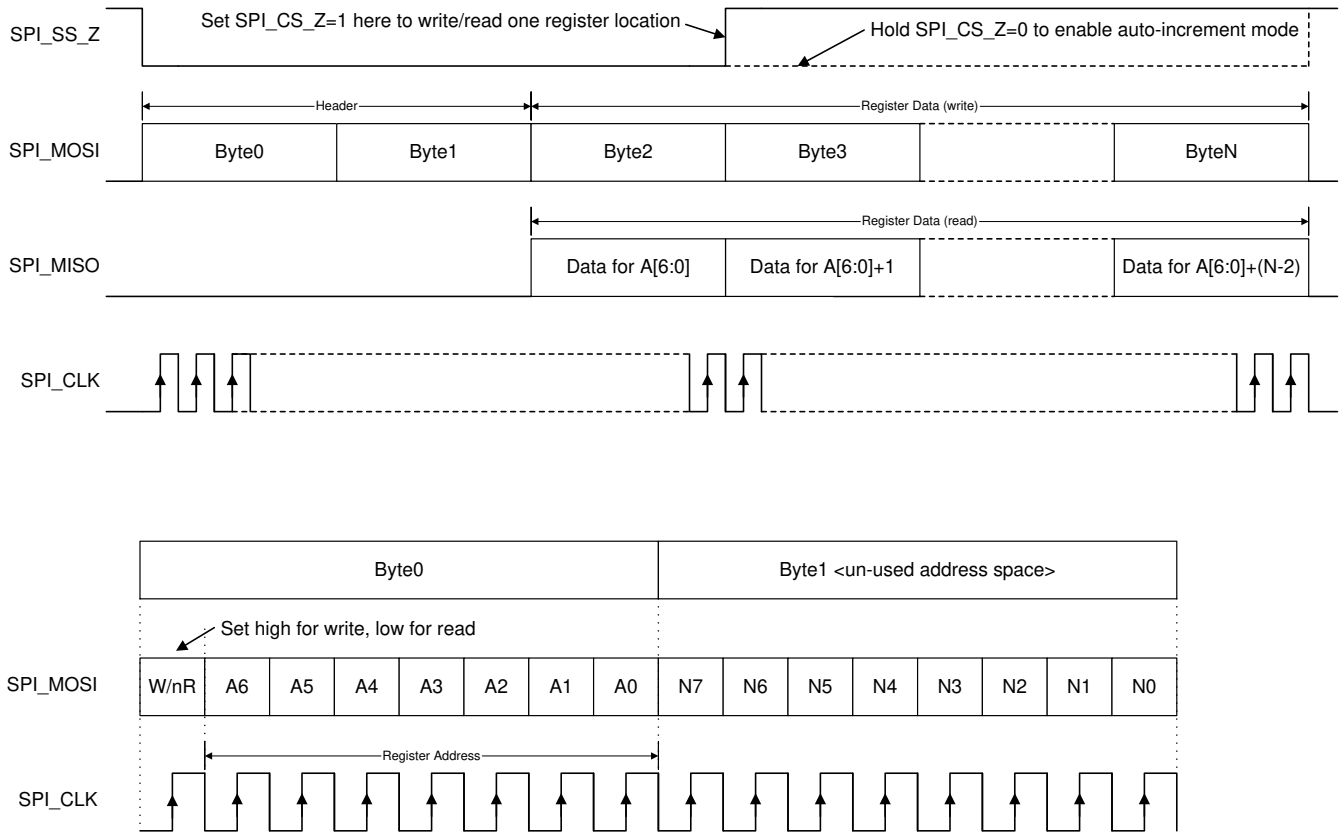


图 6-10. SPI 协议

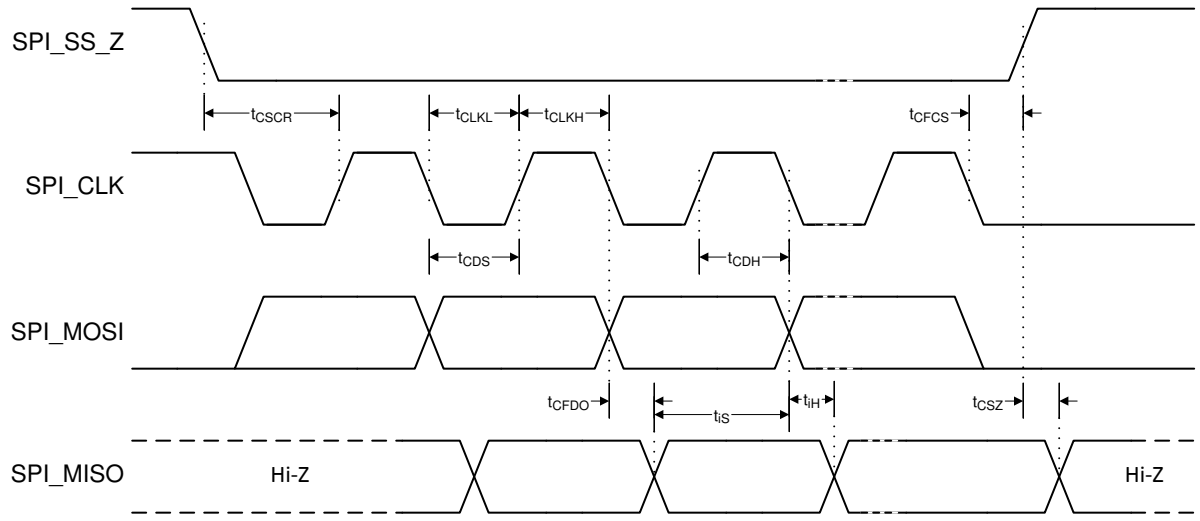


图 6-11. SPI 时序图

6.5.2 中断

DLPA3082 能够标记系统中的多种故障，例如过热、电源正常和过压故障。如果发生特定的故障情况，表 6-5 中的一个或多个位被置位。主状态寄存器 (0x0C) 中的某个位置位会触发中断事件，从而拉低 INT_Z 引脚。通过设置中断屏蔽寄存器 中相应的 MASK 位，可以屏蔽中断。设置 MASK 位可防止在特定故障条件下将 INT_Z 拉至低电平。高级别故障可在主状态寄存器 (0x0C) 中读取，而低级别故障可在详细状态寄存器 1 (0x27) 至详细状态寄存器 4 (0x2A) 中读取。表 6-5 概述了各种故障及其关联情况。

表 6-5. 中断寄存器

高级别	中级别	低级别
SUPPLY_FAULT	DMD_FAULT	DMD_PG_FAULT
		BUCK_DMD1_PG_FAULT
		BUCK_DMD1_OV_FAULT
		BUCK_DMD2_PG_FAULT
		BUCK_DMD2_OV_FAULT
		LDO_GP1_PG_FAULT/LDO_DMD1_PG_FAULT
		LDO_GP1_OV_FAULT/LDO_DMD1_OV_FAULT
		LDO_GP2_PG_FAULT/LDO_DMD2_PG_FAULT
		LDO_GP2_OV_FAULT/LDO_DMD2_OV_FAULT
	BUCK_GP2_PG_FAULT	
	BUCK_GP2_OV_FAULT	
PROJ_ON_INT		
TS_SHUT		
TS_WARN		

6.5.3 在发生故障时快速关断

DLPA3082 有两种关断模式：将 PROJ_ON 电平拉低后启动的正常关断模式和快速关断模式。快速关断功能可以通过主状态寄存器 (0x01) 位 7 FAST_SHUTDOWN_EN 来启用或禁用。默认情况下，该模式处于启用状态。

启用快速关断功能后，会在发生特定故障时启动快速关断功能。这种关断是由 DLPC 自主进行的。DLPA3082 仅在发生特定故障时进入快速关断模式，因此并非 DLPA3082 标记的所有故障都会触发此模式。表 6-6 中列出了导致 DLPA3082 快速关断的故障。

Copyright © 2024 Texas Instruments Incorporated

表 6-6. 触发快速关断的故障

高级别	低级别
TS_SHUT	
DMD_FAULT	DMD_PG_FAULT
	BUCK_DMD1_PG_FAULT
	BUCK_DMD1_OV_FAULT
	BUCK_DMD2_PG_FAULT
	BUCK_DMD2_OV_FAULT
	LDO_GP1_PG_FAULT/LDO_DMD1_PG_FAULT
	LDO_GP1_OV_FAULT/LDO_DMD1_OV_FAULT
	LDO_GP2_PG_FAULT/LDO_DMD2_PG_FAULT
	LDO_GP2_OV_FAULT/LDO_DMD2_OV_FAULT

Copyright © 2024 Texas Instruments Incorporated

6.6 寄存器映射

寄存器地址，默认设置，R/W，寄存器名称。**粗体**设置是硬接线默认设置。

表 6-7. 寄存器映射

名称	位	说明
0x00，40，R/W，芯片标识		
CHIPID	[7:4]	芯片标识号：3（十六进制）
REVID	[3:0]	版本号，0（十六进制）
0x01，82，R/W，使能寄存器		
FAST_SHUTDOWN_EN	[7]	0：快速关断禁用 **1：快速关断启用**
CW_EN	[6]	保留
BUCK_GP3_EN	[5]	保留，值默认为 0
BUCK_GP2_EN	[4]	**0：通用 buck2 禁用** 1：通用 buck2 启用
BUCK_GP1_EN	[3]	保留，值默认为 0
保留	[2]	保留
保留	[1]	保留
DMD_EN	[0]	**0：DMD 稳压器禁用** 1：DMD 稳压器启用
0x0C，00，R，主状态寄存器		
SUPPLY_FAULT	[7]	**0：任何 LV 电源均无 PG 或 OV 故障** 1：LV 电源的 PG 故障
保留	[6]	保留
PROJ_ON_INT	[5]	**0：PROJ_ON = 高电平** 1：PROJ_ON = 低电平
DMD_FAULT	[4]	**0：DMD_FAULT = 低电平** 1：DMD_FAULT = 高电平
BAT_LOW_SHUT	[3]	保留
BAT_LOW_WARN	[2]	保留
TS_SHUT	[1]	**0：芯片温度 < 132.5°C 且 V5V0 中无违例** 1：芯片温度 > 156.5°C，或 V5V0 中存在违例
TS_WARN	[0]	**0：芯片温度 < 121.4°C** 1：芯片温度 > 123.4°C

Copyright © 2024 Texas Instruments Incorporated

表 6-7. 寄存器映射（续）

名称	位	说明
0x0D，F5，中断屏蔽寄存器		
SUPPLY_FAULT_MASK	[7]	0：未屏蔽 SUPPLY_FAULT 中断 **1：已屏蔽 SUPPLY_FAULT 中断**
保留	[6]	保留
PROJ_ON_INT_MASK	[5]	0：未屏蔽 PROJ_ON_INT 中断 **1：已屏蔽 PROJ_ON_INT 中断**
DMD_FAULT_MASK	[4]	0：未屏蔽 DMD_FAULT 中断 **1：已屏蔽 DMD_FAULT 中断**
BAT_LOW_SHUT_MASK	[3]	保留，值默认为 0
BAT_LOW_WARN_MASK	[2]	保留，值默认为 1
TS_SHUT_MASK	[1]	**0：未屏蔽 TS_SHUT 中断** 1：已屏蔽 TS_SHUT 中断
TS_WARN_MASK	[0]	0：未屏蔽 TS_WARN 中断 **1：已屏蔽 TS_WARN 中断**
0x27，00，R，详细状态寄存器 1（通用块的电源正常故障）		
BUCK_GP3_PG_FAULT	[7]	**保留，值默认为 0**
BUCK_GP1_PG_FAULT	[6]	**保留，值默认为 0**
BUCK_GP2_PG_FAULT	[5]	**0：无故障** 1：通用 buck2 电源正常故障。不会启动快速关断。
保留	[4]	保留
保留	[3]	保留
保留	[2]	保留
保留	[1]	**保留，值始终为 0**
保留	[0]	**保留，值始终为 0**
0x28，00，R，详细状态寄存器 2（通用块的过压故障）		
BUCK_GP3_OV_FAULT	[7]	**保留，值默认为 0**
BUCK_GP1_OV_FAULT	[6]	**保留，值默认为 0**
BUCK_GP2_OV_FAULT	[5]	**0：无故障** 1：通用 buck2 过压故障。不会启动快速关断。
保留	[4]	**保留，值始终为 0**
保留	[3]	保留
保留	[2]	保留
保留	[1]	**保留，值始终为 0**
保留	[0]	**保留，值始终为 0**
0x29，00，R，详细状态寄存器 3（DMD 相关块的电源正常故障）		
保留	[7]	**保留，值始终为 0**
DMD_PG_FAULT	[6]	**0：无故障** 1：VBIAS、VOFS 和/或 VRST 电源正常故障。启动快速关断。
BUCK_DMD1_PG_FAULT	[5]	**0：无故障** 1：Buck1（用于产生 DMD 电压）电源正常故障。启动快速关断。
BUCK_DMD2_PG_FAULT	[4]	**0：无故障** 1：Buck2（用于产生 DMD 电压）电源正常故障。启动快速关断。
保留	[3]	**保留，值始终为 0**
保留	[2]	**保留，值始终为 0**
LDO_GP1_PG_FAULT/ LDO_DMD1_PG_FAULT	[1]	**0：无故障** 1：LDO1（用作通用或 DMD 专用 LDO）电源正常故障。启动快速关断。

Copyright © 2024 Texas Instruments Incorporated

表 6-7. 寄存器映射（续）

名称	位	说明
LDO_GP2_PG_FAULT/ LDO_DMD2_PG_FAULT	[0]	**0：无故障** 1：LDO2（用作通用或 DMD 专用 LDO）电源正常故障。启动快速关断。
0x2A，00，R，详细状态寄存器 4（DMD 相关块和色轮的过压故障）		
保留	[7]	**保留，值始终为 0**
保留	[6]	**保留，值始终为 0**
BUCK_DMD1_OV_FAULT	[5]	**0：无故障** 1：Buck1（用于产生 DMD 电压）过压故障
BUCK_DMD2_OV_FAULT	[4]	**0：无故障** 1：Buck2（用于产生 DMD 电压）过压故障
保留	[3]	**保留，值始终为 0**
保留	[2]	**保留，值始终为 0**
LDO_GP1_OV_FAULT/ LDO_DMD1_OV_FAULT	[1]	**0：无故障** 1：LDO1（用作通用或 DMD 专用 LDO）过压故障
LDO_GP2_OV_FAULT/ LDO_DMD2_OV_FAULT	[0]	**0：无故障** 1：LDO2（用作通用或 DMD 专用 LDO）过压故障

Copyright © 2024 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

在显示应用中，使用 DLPA3082 可提供所有必需的模拟功能。每个 DLP 应用主要源自系统的光学架构和进入 DLPC84xx DLP 控制芯片的数据格式。

7.2 典型应用

DLPA3082 的一个常见应用是与 0.47 英寸 4K DMD (DLP472TP) 和 DLPC84xx 控制器配合使用，用于创建小型的超便携投影仪。投影仪中的 DLPC84xx 通常使用 HDMI 或 VGA 模拟接口从 PC 或视频播放器接收图像，如图 7-1 所示。如果添加了相应的外围芯片，也可以使用读卡器和 Wi-Fi 来接收图像。

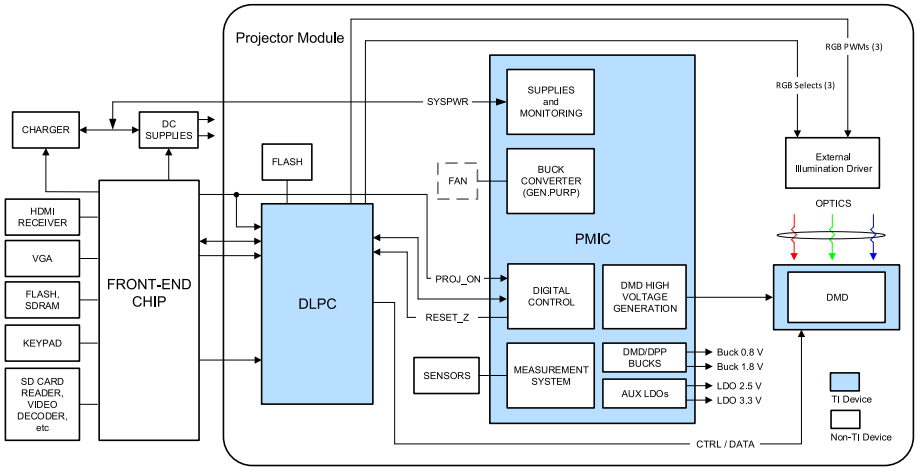


图 7-1. 使用 DLPA3082 的典型设置

7.2.1 设计要求

使用由 DMD、DLPC84xx 控制器和 DLPA3082 PMIC 组成的 DLP 芯片组可以打造一款超便携投影仪。DLPC84xx 负责数字图像处理，DLPA3082 负责为投影仪提供所需的模拟功能，而 DMD 是用于生成投影图像的显示器件。除了该芯片组中的三个 DLP 芯片外，还可以使用其他芯片。至少需要一个闪存器件来存储用于控制 DLPC84xx 的软件和固件。要将 DLPC84xx 连接到前端芯片来接收图像，请使用并行接口。使用并行接口时，请将 I^2C 连接到前端芯片，用于向 DLPC84xx 输入命令。

DLPA3082 具有三个内置降压开关稳压器，可用作投影仪系统电源。两个稳压器固定为 0.8V 和 1.8V，用于为 DLP 芯片组供电。剩下的一个降压稳压器可用于通用用途，其电压可编程。该稳压器可用于驱动变速风扇，或为前端芯片等其他投影仪芯片供电。DLPA3082 输入所需的唯一电源是来自外部直流电源的 SYSPWR。可以使用称为 PROJ_ON 的单个信号来打开和关闭整个投影仪。当 PROJ_ON 为高电平时，投影仪会开启并开始显示图像。当 PROJ_ON 设置为低电平时，投影仪关闭并且在 SYSPWR 上仅消耗微安级电流。

7.2.2 详细设计过程

要连接 0.47 英寸 4K DMD (DLP472TP)、DLPC84xx 和 DLPA3082 器件，请参阅参考设计原理图。当根据此原理图创建电路板布局布线时，可以使用超小型电路板。参考设计数据库中包含一个小型电路板布局布线示例。为确保投影仪可靠运行，须遵循布局指南。安装了照明组件和 DMD 的光学引擎通常由专门设计 DLP 投影仪光学元件的光学 OEM 提供。

Copyright © 2024 Texas Instruments Incorporated

7.2.2.1 通用降压转换器的元件选型

了解开关模式电源中的降压功率级 (SLVA057) 应用手册中介绍了降压转换器的工作原理。本节仅介绍了元件选型。为了确保正常运行，外部元件的选型非常重要，特别是电感器 L_{OUT} 和输出电容器 C_{OUT}。为了获得出色的效率和纹波性能，请选择具有低等效串联电阻 (ESR) 的电感器和电容器。

Copyright © 2024 Texas Instruments Incorporated

7.3 DLPA3082 系统示例内部方框图

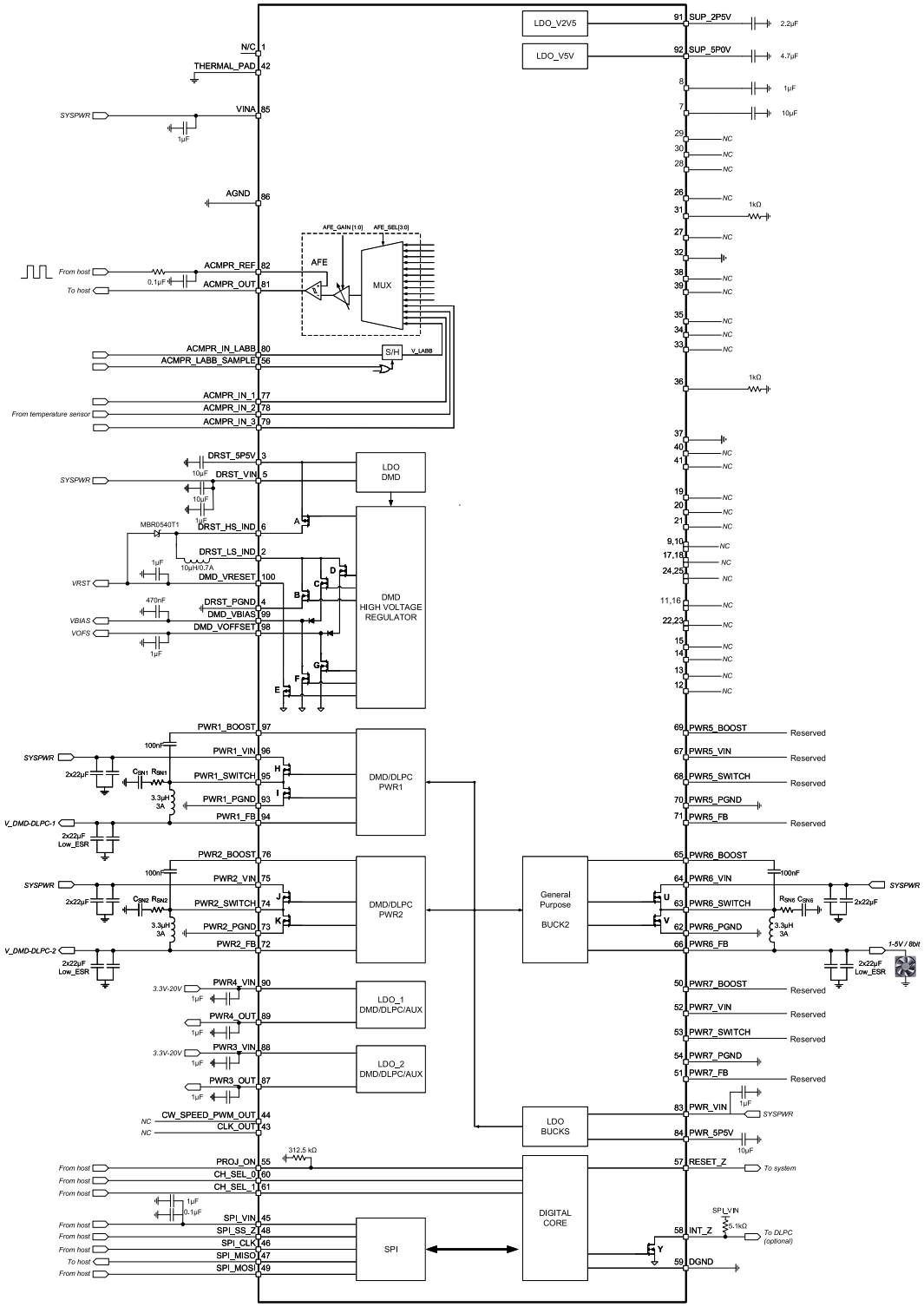


图 7-2. 典型应用：V_{IN} = 12V

7.4 电源相关建议

DLPA3082 设计为在 6V 至 20V 输入电压电源下运行。为了避免由于线路压降而导致电源电流不足，由于 VIN 端子上的布线电感而引起振铃，或电源峰值电流限制，可能需要额外的大容量电容。如果由于与陶瓷输入电容器的相互作用而导致振铃，则需要使用电解电容器或钽电容器来进行阻尼。

评估所需的大容量电容大小，以便输入电压能够在足够长的时间内保持在规格范围内，从而对 VOFFSET、VRESET 和 VBIAS 电源进行适当的快速关断。当输入电压降至可编程 UVLO 阈值以下时，例如突然从系统中移除外部电源时，便会开始关断。

7.4.1 上电和下电时序

为确保 DLPA3082 正常运行并防止 DMD 受损，上电和下电顺序非常重要。DLPA3082 控制 DMD_VRESET、DMD_VBIAS 和 DMD_VOFFSET 的正确时序，确保 DMD 可靠运行。

电源和监控 中介绍了电源的一般启动顺序。为防止损坏 DMD，高压 DMD 线路的上电序列尤为重要。避免 DMD_VBIAS 和 DMD_VOFFSET 之间的电压差过大，否则可能会造成损坏。

PROJ_ON 被拉高后，DMD 降压转换器和 LDO 会上电 (PWR1-4)，并且 DMD 高压线路 (HV) 会按顺序启用。首先会启用 DMD_VOFFSET。经过一定延迟后，DMD_VBIAS 会启用。最后，在经过另一个延迟后，DMD_VRESET 启用。DLPA3082 现已完全上电，并已准备好开始投影。

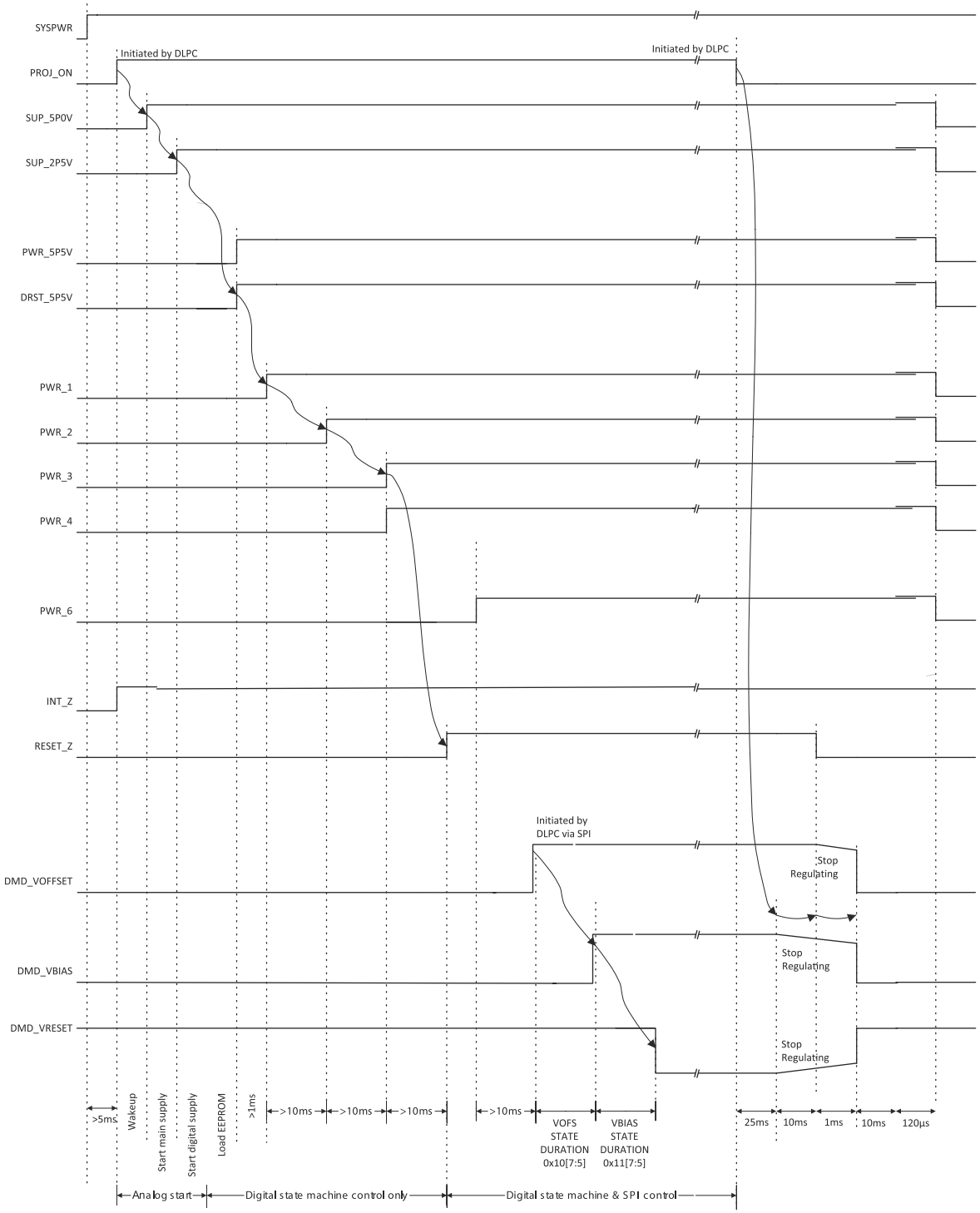
断电有两个序列，正常断电（图 7-3）和发生故障时使用的故障快速断电（图 7-4）。

在正常断电模式下，会在拉低 PROJ_ON 引脚后启动断电。在 PROJ_ON 被拉低 25ms 后，第一个 DMD_VBIAS 和 DMD_VRESET 停止调节。10ms 后，DMD_VOFFSET 停止调节。当 DMD_VOFFSET 停止调节时，RESET_Z 被拉至低电平。DMD_VOFFSET 停止调节 1ms 后，所有其他电源均关闭。由于未发生故障，INT_Z 在断电序列期间保持高电平。断电期间，应确保高压电平不会违反这三条线路上的 DMD 规格。为此，选择电容器时必须确保 $C_{VOFFSET}$ 等于 C_{VRESET}，并且 $C_{VBIAS} \leq C_{VOFFSET}$、$C_{VRESET}$。

如果发生故障（INT_Z 被拉至低电平），例如由于过热，则会启动快速断电模式（图 7-4）。可以通过主状态寄存器 (0x01) 位 7 FAST_SHUTDOWN_EN 来启用或禁用快速断电模式。默认情况下，该模式处于启用状态。故障发生后，DMD_VBIAS 和 DMD_VRESET 的调节会停止。故障和调节停止之间存在 540µs 的默认延迟时间。调节停止后，在全部三条 DMD_VRESET、DMD_VBIAS 和 DMD_VOFFSET 高压线路都放电并将 RESET_Z 拉至低电平之前，存在 4µs 的默认延迟时间。

Copyright © 2024 Texas Instruments Incorporated

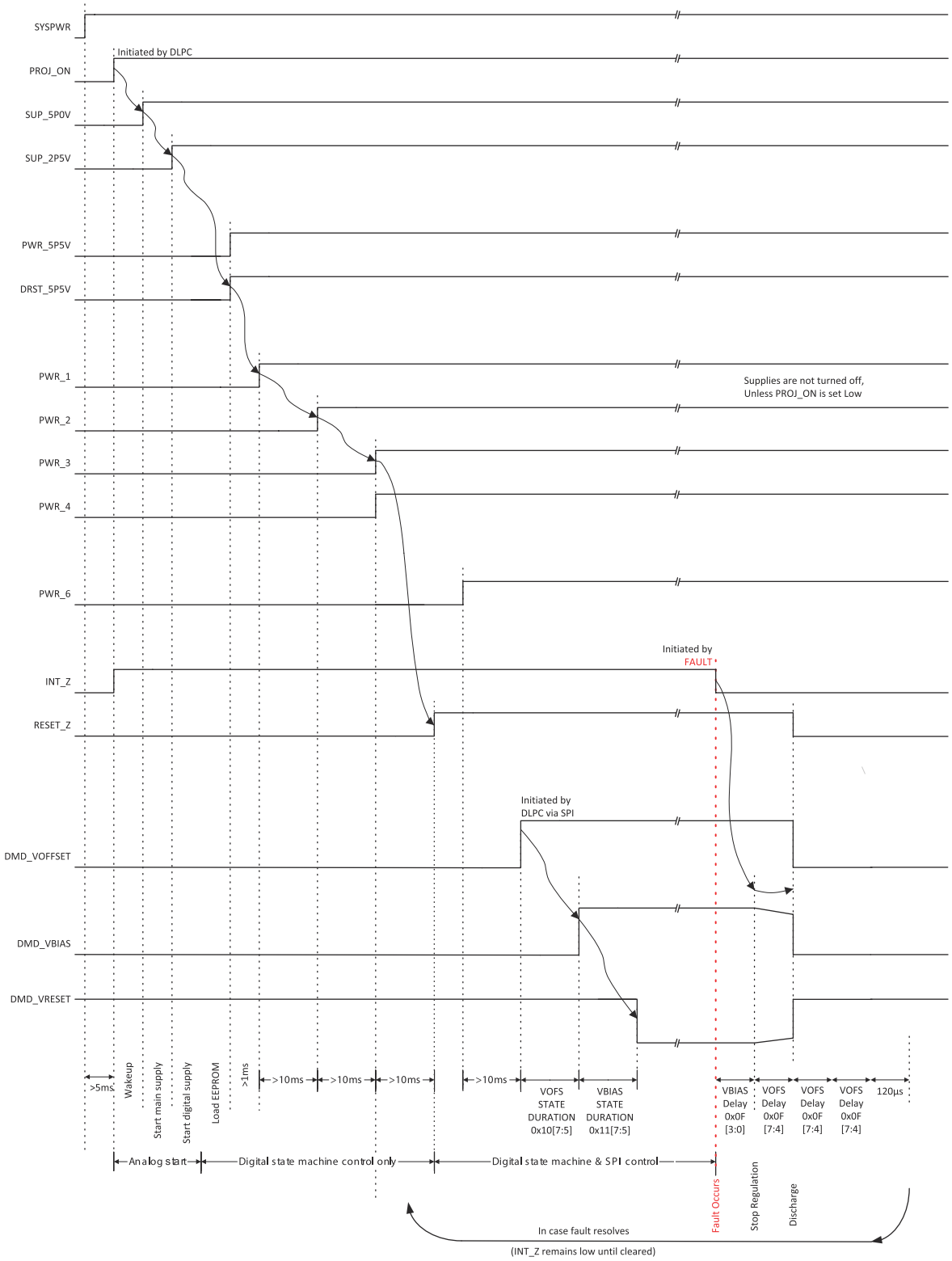
现在，DLPA3082 处于待机状态。它将保持待机状态，直到故障解决。如果故障解决，则开始重新启动过程。然后，它首先为 PWR_3 上电，然后遵循图 7-4 所示的正常上电过程。同样，为了确保适当的放电时间和电平，选择的电容器时必须确保 $C_{VOFFSET}$ 等于 C_{VRESET}，并且 C_{VBIAS} ≤ $C_{VOFFSET}$、C_{VBIAS}。



1. 箭头表示由数字状态机自动控制的事件序列。其他事件在 SPI 控制下启动。
2. SUP_5P0V 和 SUP_2P5V 在 SYSPWR 下上升到预充电电平，并在 PROJ_ON 被拉高后达到满电位。

图 7-3. 电源序列 - 正常关断模式

Copyright © 2024 Texas Instruments Incorporated



1. 箭头表示由数字状态机自动控制的事件序列。其他事件在 SPI 控制下启动。
2. SUP_5P0V 和 SUP_2P5V 在 SYSPWR 下上升到预充电电平，并在 PROJ_ON 被拉高后达到满电位。

图 7-4. 电源序列 - 故障快速关断模式

Copyright © 2024 Texas Instruments Incorporated

7.5 布局

7.5.1 布局指南

对于开关电源，布局是设计中的重要一步，尤其是在涉及高峰值电流和高开关频率的情况下。如果布局时不够仔细，稳压器可能会出现稳定性问题和 EMI 问题。因此，对于高电流路径及返回电源地路径，应使用宽而短的布线。对于 DMD 高压稳压器，将输入电容器、输出电容器以及电感器尽可能靠近 IC 放置。为了尽可能减少不同降压转换器间的接地噪声耦合，应将接地端分开并在器件下方的中心位置进行连接。对于 DMD 高压稳压器，VRST 和 VOFS 的建议电容值为 1μF，而 VBIAS 的建议电容值为 470nF。电感值为 10μH。

降压转换器的高电流集中在引脚 VIN、SWITCH 和 PGND 附近（图 7-5）。引脚 VIN、PGNDm 和 FB 上的电压为直流电压，而引脚 SWITCH 具有介于 VIN 和 PGND 之间的开关电压。在引脚 63 与 64 之间的 FET 闭合的情况下，红线表示电流流动，而在引脚 62 与 63 之间的 FET 闭合时，蓝线表示电流流动。

这些路径承载的电流最大，必须尽可能短。

对于 LDO DMD，在 LDO 输入端并联一个 1μF 电容器和一个 10μF 电容器，在输出端使用一个 10μF 电容器。确保电容器的额定电压等于或大于应用中电容器上所施加电压的两倍。

对于 LDO 降压转换器，在 LDO 输入端使用一个 1μF 电容器，在输出端使用一个 10μF 电容器。确保电容器的额定电压等于或大于应用中电容器上所施加电压的两倍。

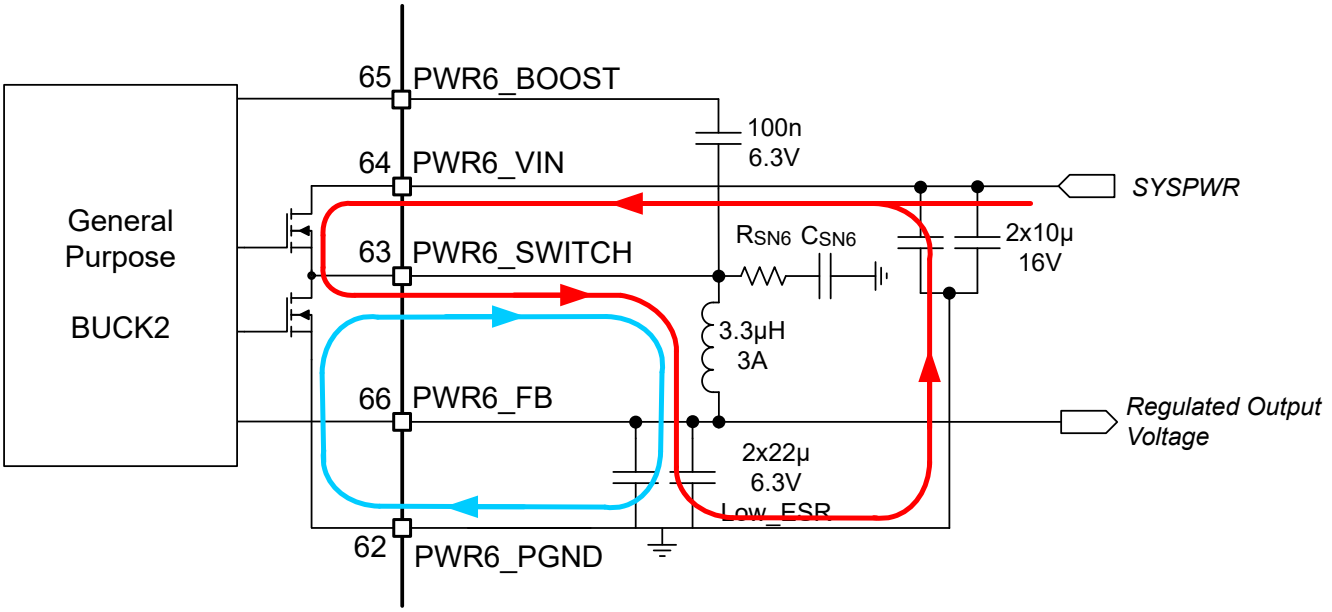


图 7-5. 降压转换器中的高交流电流路径

连接 VIN 引脚的布线承载高交流电流；因此，该布线必须具有低电阻，以防布线上出现压降。此外，将去耦电容器尽可能靠近 VIN 引脚放置。

SWITCH 与 VIN 或 GND 交替连接。这意味着，SWITCH 引脚上存在幅度为 VIN 且包含高频的方波电压。如果处理不当，这可能会导致 EMI 问题。为了减少 EMI 问题，应在 SWITCH 引脚处放置一个缓冲器网络（RSN6 和 CSN6），以防止和抑制开关瞬间产生不必要的高频振铃。

PGND 引脚会吸收高电流。将 PGND 引脚连接到星形接地点，以便它不会干扰其他接地连接。

FB 引脚是稳压输出电压的检测连接，这是一种直流电压；此引脚上没有电流。FB 引脚上的电压会与内部基准电压进行比较，以控制环路。在负载处进行 FB 连接，以便 I•R 压降不会影响检测到的电压。

Copyright © 2024 Texas Instruments Incorporated

7.5.1.1 SPI 连接

SPI 接口由多条数字线路和 SPI 电源组成。如果接口线路布线不当，则可能会发生通信错误。防止 SPI 线路拾取噪声并使其他可能的干扰源远离接口。

通过确保将 SPI 接地线路尽可能与数字线路一起布放到相应的引脚，可以防止噪声拾取。SPI 接口可通过单独的接地连接来连接到 DLPA3082 的 DGND，如图 7-6 所示。这可防止由于系统中存在大电流而导致 DLPA3082 的 SPI 接地基准与 DLPC 之间出现接地噪声。

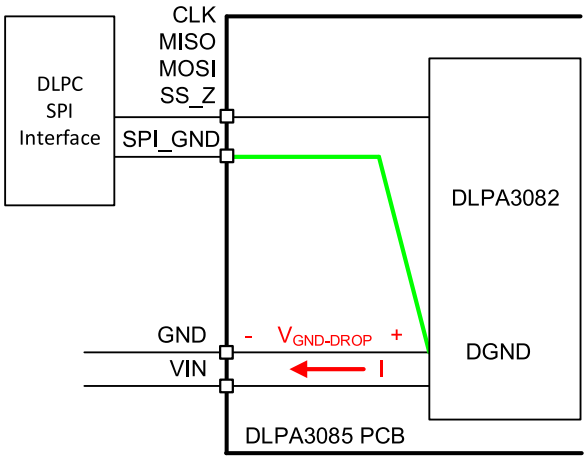


图 7-6. SPI 连接

使干扰源尽可能远离接口线路。如果任何电源线路布线距离 SPI_CLK 太近，则可能会导致错误的时钟脉冲，从而导致通信错误。

7.5.2 布局示例

图 7-7 中展示了一个降压转换器的布局示例，其中说明了 DLPA3082 周围元件的理想布线和放置方式。这可用作通用 buck2 (PWR6) 的基准。该布局示例展示了电感器及配套电容器尽可能靠近对应引脚放置并使用尽可能粗的迹线。这些电容器使用多个过孔连接到接地层，以确保实现低电阻路径，并尽可能缩短输出电容器的接地连接与降压转换器的接地连接之间的距离。

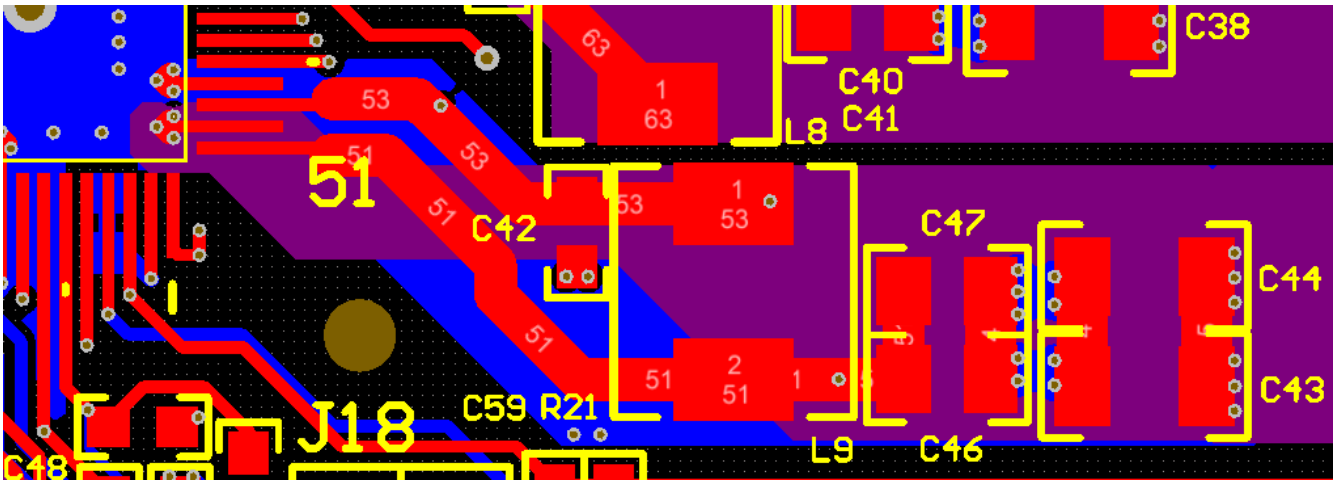


图 7-7. 实用布局

适当的布局需要短布线和独立的电源地，以避免布线电阻造成损耗和接地漂移。使用具有低 ESR 的优质电容器，使电容器损耗尽可能低，并在输出端保持可接受的电压纹波。

Copyright © 2024 Texas Instruments Incorporated

使用 RC 缓冲器网络来避免在高频条件下切换高电流时可能出现的 EMI。EMI 的振幅和频率可能高于开关电压。

7.5.3 散热注意事项

在薄型和细间距表面贴装封装中实现集成电路时，必须考虑功率耗散。许多系统相关问题会影响功率耗散：热耦合、气流、增加散热器和对流表面，以及存在其他发热元件。通常，有三种基本方法可用于提高热性能：

- 增强 PCB 的散热能力
- 通过在封装顶部提升散热能力，降低芯片与环境之间的热阻
- 添加或

  增强

  系统中的气流

DLPA3082 的建议结温为运行期间低于 120°C。与结温 $T_{junction}$ 相关的公式如下所示：

$$T_{junction} = T_{ambient} + P_{diss} \times R_{\theta JA} \tag{1}$$

其中 $T_{ambient}$ 是环境温度，P_{diss} 是总功率耗散，而 $R_{\theta JA}$ 是结至环境的热阻。

总功率耗散可能会因 DLPA3082 应用而异。DLPA3082 中的主要功耗来源通常是：

- 降压转换器
- LDO

对于降压转换器，功率耗散由以下公式给出：

$$P_{diss_buck} = P_{in} - P_{out} = P_{out}\left(\frac{1}{\eta_{buck}} - 1\right) \tag{2}$$

其中 η_{buck} 是降压转换器的效率，P_{in} 是提供给降压转换器输入的功率，而 P_{out} 是提供给降压转换器负载的功率。对于降压转换器 PWR1,2,6，使用图 6-6 中的曲线可以确定效率。

对于 LDO，功率耗散由以下公式给出：

$$P_{diss_LDO} = (V_{in} - V_{out}) \times I_{load} \tag{3}$$

其中 V_{in} 是输入电源电压，V_{out} 是 LDO 的输出电压，而 I_{load} 是 LDO 的负载电流。LDO 上的压降 (V_{in} – V_{out}) 可能相对较大；即使是较小的负载电流，会导致显著的功率耗散。对于这种情况，通用降压转换器可能是更高效的解决方案。

LDO DMD 为升压转换器供电，而升压转换器为 DMD 提供高电压，即 V_{BIAS}、V_{OFS} 和 V_{RST}。这些线路上的电流负载最大可以增加到 $I_{load,\ max}$ = 10mA。假定升压转换器的效率 η_{boost} 为 80%，则最大升压转换器功率耗散 $P_{diss_DMD_boost,\ max}$ 的计算方式如下：

$$P_{diss_DMD_boost,max} = I_{load,max}\left(V_{BIAS} + V_{OFS} + |V_{RST}|\right) \times \left(\frac{1}{\eta_{boost}} - 1\right) \approx 0.1W \tag{4}$$

通常，升压转换器的功率耗散可以忽略不计。但是，在高电源电压的情况下，必须考虑 LDO DMD 的功率耗散 $P_{diss_LDO_DMD}$。LDO 在最坏情况下的负载电流由以下方式给出：

$$I_{load_LDO,max} = \frac{1}{\eta_{boost}} \frac{\left(V_{BIAS} + V_{OFS} + |V_{RST}|\right)}{V_{DRST_5P5V}} I_{load,max} \approx 100mA \tag{5}$$

Copyright © 2024 Texas Instruments Incorporated

其中 LDO 的输出电压为 V_{DRST_5P5V} = 5.5V。

当输入电源电压为 19.5V 时，LDO DMD 在最坏情况下的功率耗散约为 1.5W。对于您的特定应用，请检查 LDO 电流电平。因此，DLPA3082 的总功率耗散可以表示为：

$$P_{diss_DLPA3082} = \Sigma P_{buck_converter} + \Sigma P_{LDOs} \quad (6)$$

以下示例根据已知信息计算最高环境温度和结温。

如果假设总功耗 $P_{diss_DLPA3082}$ = 2.5W、$T_{junction,max}$ = 120°C 且 $R_{\theta JA}$ = 7°C/W（请参阅 *节 5.4*），则最高环境温度可以使用方程式 1 来计算。

$$T_{ambient,max} = T_{junction,max} - P_{diss} \times R_{\theta JA} = 120°C - 2.5W \times 7°C/W = 102.5°C \quad (7)$$

如果总功率耗散和环境温度已知：

$$T_{ambient} = 50°C,\ R_{\theta JA} = 7°C/W,\ P_{diss_DLPA3082} = 4W. \quad (8)$$

结温可通过以下公式计算得出：

$$T_{junction} = T_{ambient} + P_{diss} \times R_{\theta JA} = 50°C + 4W \times 7°C/W = 78°C \quad (9)$$

如果 DLPA3082 在环境温度下的总功率耗散无法产生可接受的结温，也就是 <120°C，可以采用两种方法：

1. 使用更大的散热器或增强气流来降低 $R_{\theta JA}$。
2. 降低 DLPA3082 的功率耗散：
   - 使用外部降压转换器，而不是内部通用降压转换器。
   - 降低降压转换器的负载电流。

Copyright © 2024 Texas Instruments Incorporated

8 器件和文档支持

8.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

8.2 器件支持

8.2.1 器件命名规则

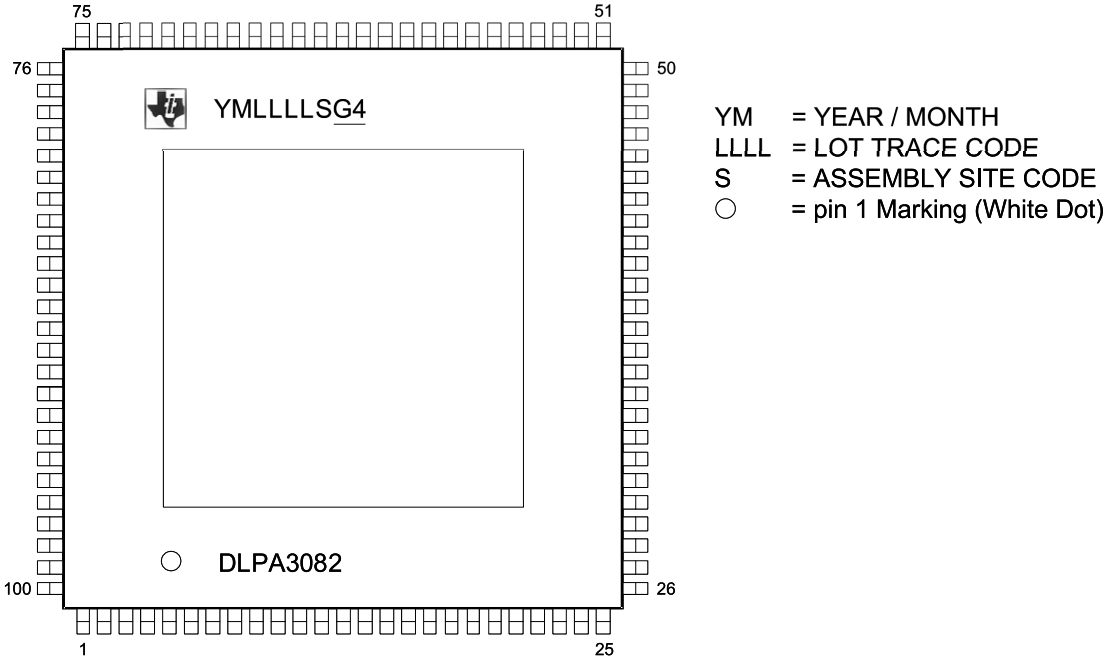


图 8-1. 封装标记 DLPA3082（顶视图）

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

Pico™ is a trademark of Texas Instruments.
TI E2E™ is a trademark of Texas Instruments.
DLP® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

Copyright © 2024 Texas Instruments Incorporated

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
October 2024	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DLPA3082PFDR	Active	Production	HTQFP (PFD) | 100	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	DLPA3082
DLPA3082PFDR.B	Active	Production	HTQFP (PFD) | 100	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	See DLPA3082PFDR	DLPA3082

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

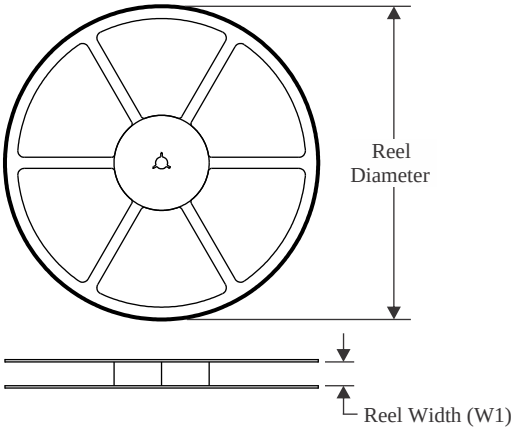
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

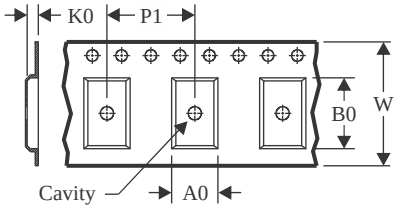
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

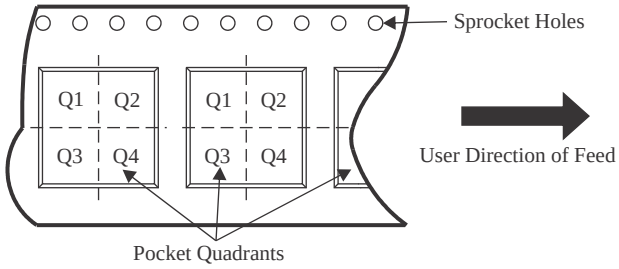


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

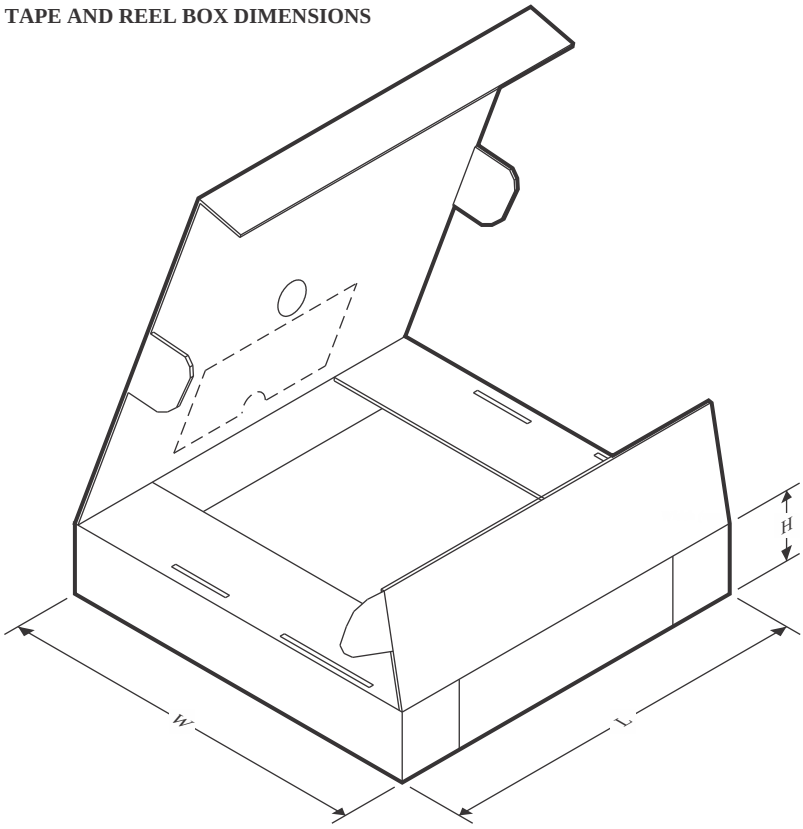
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DLPA3082PFDR	HTQFP	PFD	100	1000	330.0	24.4	17.0	17.0	1.5	20.0	24.0	Q2

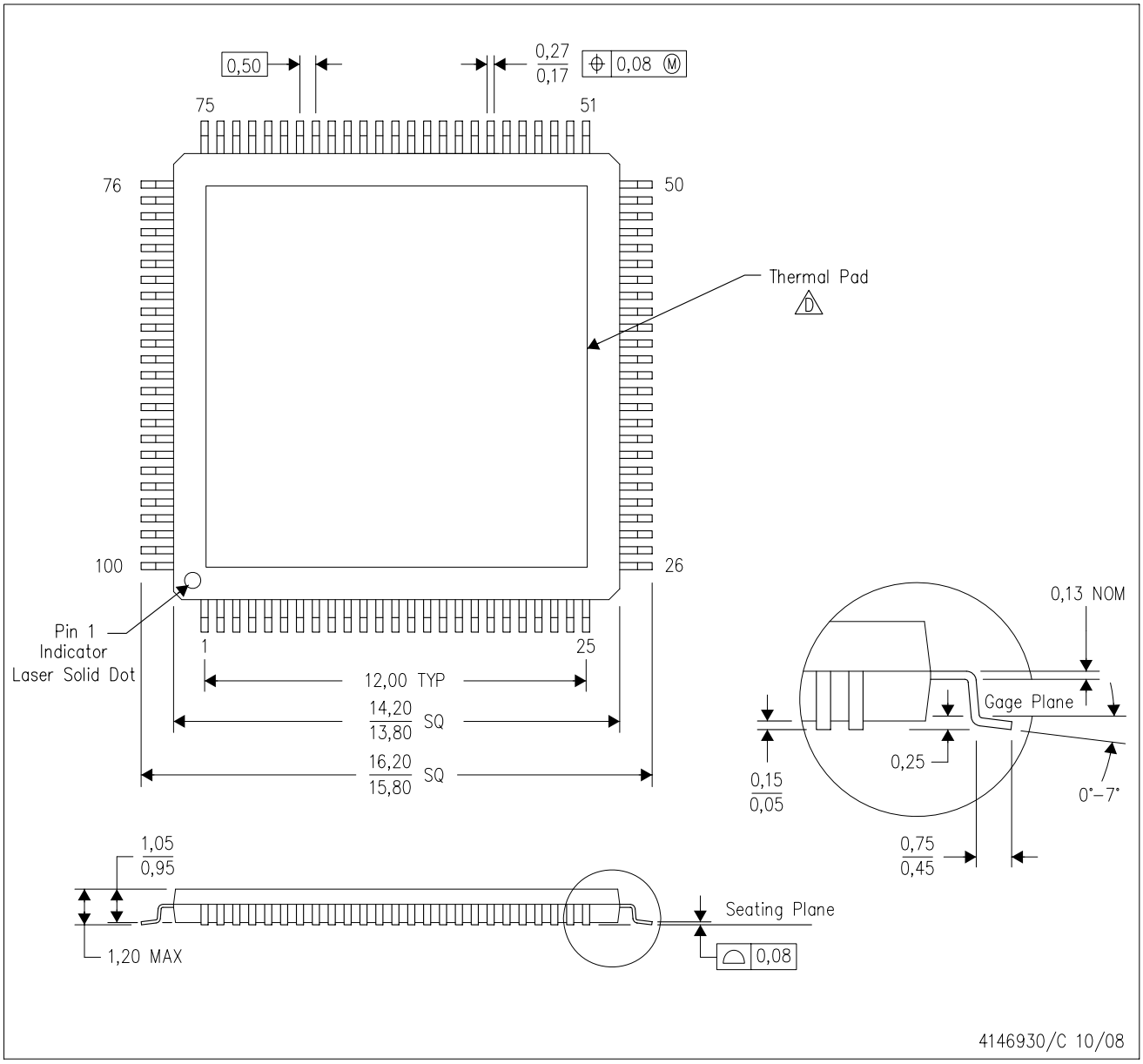
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DLPA3082PFDR	HTQFP	PFD	100	1000	350.0	350.0	43.0

PFD (S–PQFP–G100) PowerPAD™ PLASTIC QUAD FLATPACK (DIE DOWN)



NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion
D. This package is designed to be attached directly to an external heatsink. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <http://www.ti.com>. See the product data sheet for details regarding the exposed thermal pad dimensions.
E. Falls within JEDEC MS–026

PowerPAD is a trademark of Texas Instruments.

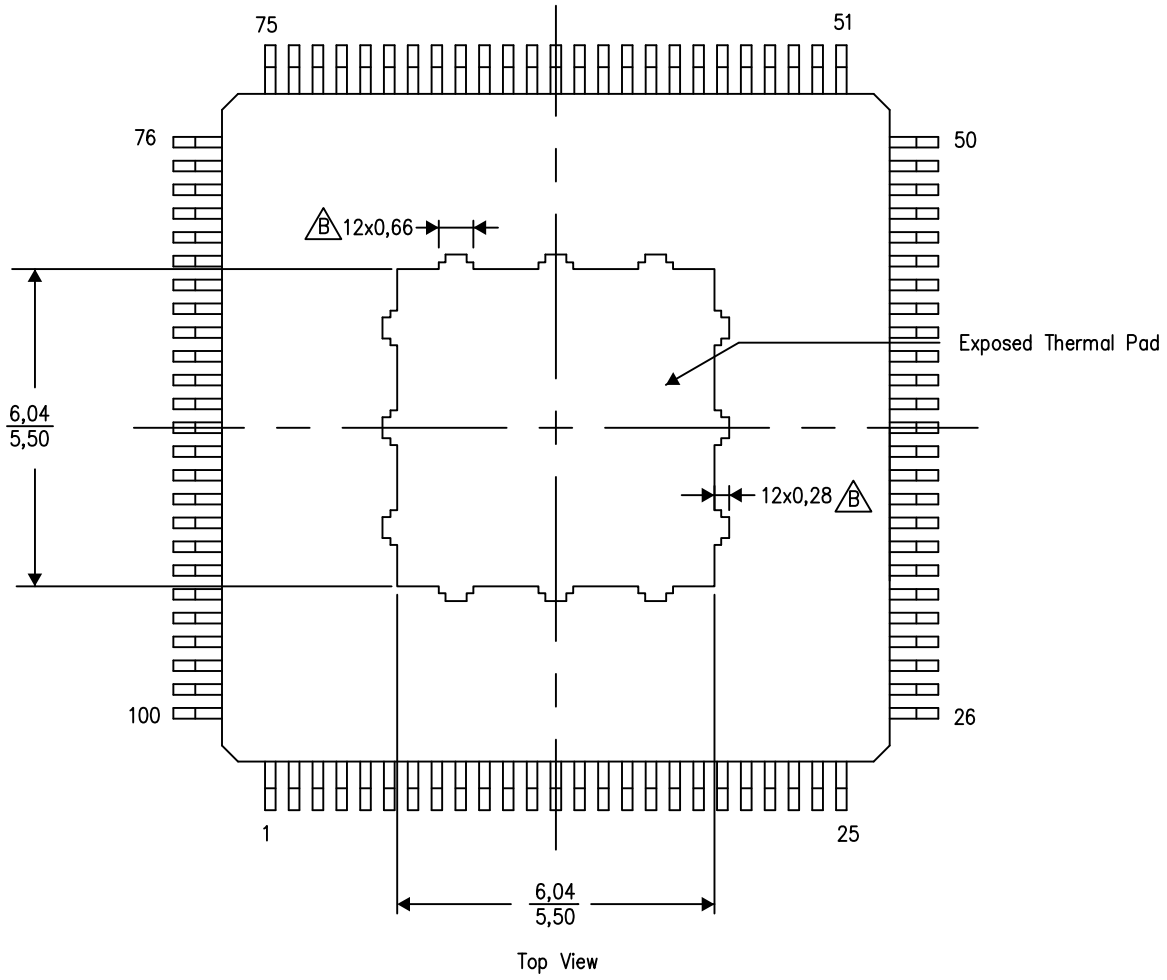
PFD (S–PQFP–G100) PowerPAD™ PLASTIC QUAD FLATPACK

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. This design optimizes the heat transfer from the integrated circuit (IC).

For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Top View

Exposed Thermal Pad Dimensions

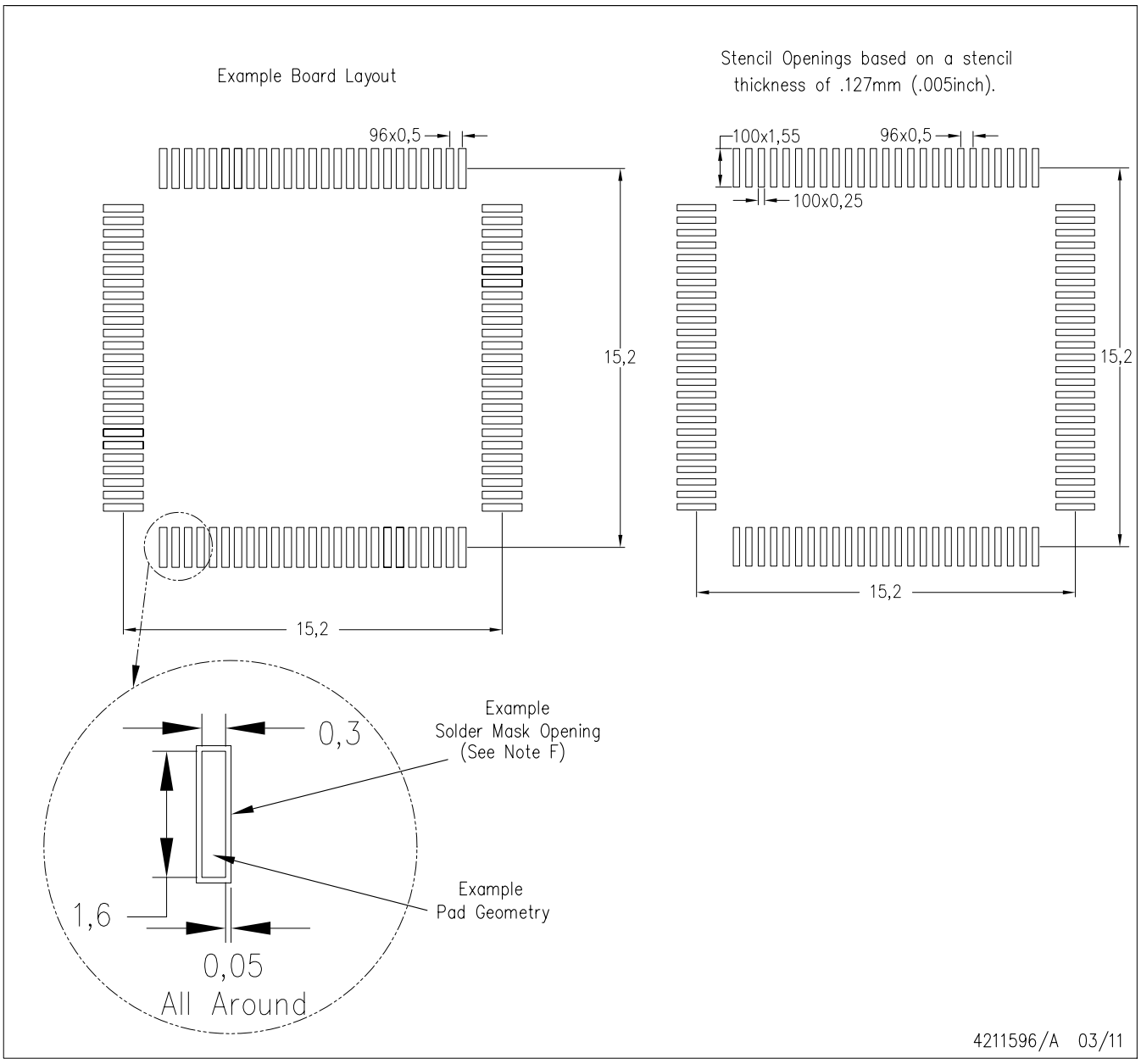
4211595–3/B 06/14

NOTE: A. All linear dimensions are in millimeters

B Tie strap features may not be present.

PowerPAD is a trademark of Texas Instruments

PFD (S–PQFP–G100) PowerPAD™ PLASTIC QUAD FLATPACK



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC–7525 for other stencil recommendations.
D. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

PowerPAD is a trademark of Texas Instruments

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月