AMC23C10-Q1
具有双路输出的车用快速响应增强型隔离式比较器

1 特性

- 高侧电源具有宽电压范围：3V 至 27V
- 低侧电源电压范围：2.7V 至 5.5V
- 跳变阈值误差：±6mV（最大值）
- 开漏和推挽输出
- 传播延迟：230ns（典型值）
- 高 CMTI：
  - 开漏输出：75V/ns（最小值）
  - 推挽输出：100V/ns（最小值）
- 安全相关认证：
  - 符合 DIN EN IEC 60747-17 (VDE 0884-17) 的 $7000V_{PK}$ 增强型隔离
  - $5000V_{RMS}$ 隔离，符合 UL1577 标准且持续时长为 1 分钟
- 可在更大的工业级温度范围内正常工作：-40°C 至 +125°C

2 应用

- 以下应用中的过零检测和通用监控：
  - 固态继电器 (SSR)
  - 混合动力、电动和动力总成系统
  - 电池管理系统
  - 车载充电器

3 说明

AMC23C10-Q1 是一款精密的，具有短响应时间的隔离式比较器。该器件专为高压信号的过零检测而设计，该等信号与低压电路之间实现了电气隔离。开漏和推挽输出与输入电路由抗电磁干扰性能极强的隔离栅隔开。根据 VDE 0884-17 与 UL1577 标准，该隔离栅经认证可提供高达 $5kV_{RMS}$ 的增强型电隔离。该隔离栅还支持高达 $1kV_{RMS}$ 的工作电压。

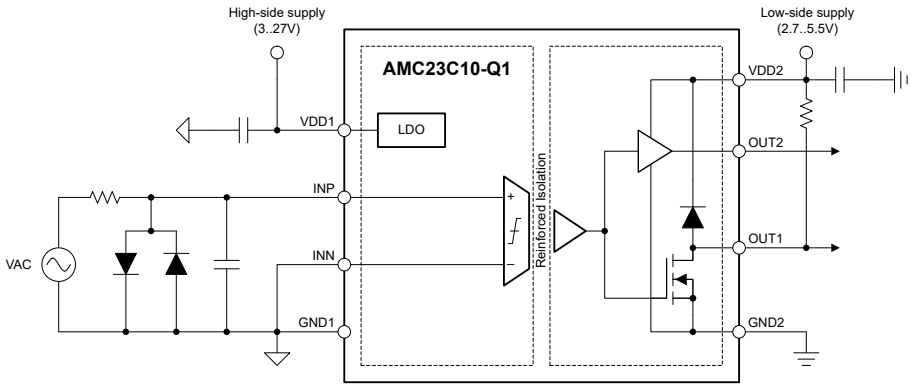
该器件提供开漏输出和推挽输出，传播延迟小于 320ns。集成的低压降 (LDO) 稳压器支持高压侧 3V 至 27V 的工作电压范围。因此，比较器可通过多种电源供电。低压侧工作电压范围为 2.7V 至 5.5V。

AMC23C10-Q1 采用 8 引脚宽体 SOIC 封装，其额定工业级工作温度范围为 –40°C 至 +125°C。

封装信息

器件型号	封装(1)	封装尺寸(2)
AMC23C10-Q1	DWV（SOIC，8）	5.85mm × 11.5mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



典型应用

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.... 1
2 应用.... 1
3 说明.... 1
4 引脚配置和功能.... 3
5 规格.... 4
5.1 绝对最大额定值.... 4
5.2 ESD 等级.... 4
5.3 建议运行条件.... 5
5.4 热性能信息.... 5
5.5 功率等级.... 5
5.6 绝缘规格（增强型隔离）.... 6
5.7 安全相关认证.... 7
5.8 安全限值.... 7
5.9 电气特性.... 8
5.10 开关特性.... 10
5.11 时序图.... 10
5.12 绝缘特性曲线.... 11
5.13 典型特性.... 12
6 详细说明.... 15
6.1 概述.... 15
6.2 功能方框图.... 15
6.3 特性说明.... 16
6.4 器件功能模式.... 21
7 应用和实施.... 21
7.1 应用信息.... 21
7.2 典型应用.... 21
7.3 最佳设计实践.... 23
7.4 电源相关建议.... 24
7.5 布局.... 24
8 器件和文档支持.... 25
8.1 文档支持.... 25
8.2 接收文档更新通知.... 25
8.3 支持资源.... 25
8.4 商标.... 25
8.5 静电放电警告.... 25
8.6 术语表.... 25
9 修订历史记录.... 25
10 机械、封装和可订购信息.... 25

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

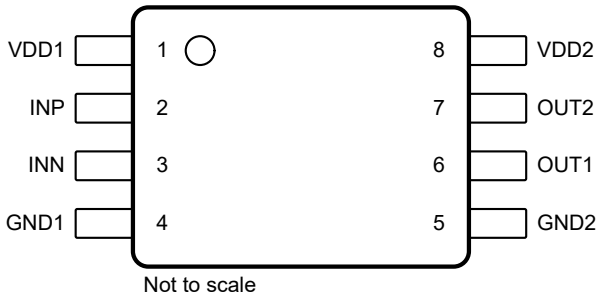


图 4-1. DWV 封装、 8 引脚 SOIC （顶视图）

表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1	VDD1	高侧电源	高侧电源。(1)
2	INP	模拟输入	比较器的同相输入。将此引脚用作比较器的信号输入。
3	INN	模拟输入	比较器的反相输入。使用此引脚作为比较器的基准或静态输入。
4	GND1	高侧接地端	高侧接地端。
5	GND2	低侧接地端	低侧接地端。
6	OUT1	数字输出	比较器的开漏输出。将此引脚连接到外部上拉电阻或在不使用时保持断开（悬空）。
7	OUT2	数字输出	比较器的推挽输出。不使用时保持断开（悬空）。
8	VDD2	低侧电源	低侧电源。(1)

(1) 有关电源去耦方面的建议，请参阅*布局*部分。

5 规格

5.1 绝对最大额定值

请参阅[(1)]

		最小值	最大值	单位
电源电压	VDD1 至 GND1	-0.3	30	V
	VDD2 至 GND2	-0.3	6.5	
模拟输入电压	INP 至 GND1	-6	5.5	V
	INN 至 GND1	-0.5	6.5	
数字输出电压	OUT1、OUT2 至 GND2	-0.5	VDD2 + 0.5	V
输入电流	连续，除电源引脚外的任何引脚	-10	10	mA
温度	结温，T_J		150	°C
	贮存温度，T_{stg}	-65	150	

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件之外*但又在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002[(1)]、HBM ESD 分类等级 2	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011、CDM ESD 分类等级 C6	±1000	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

Copyright © 2025 Texas Instruments Incorporated

5.3 建议运行条件

在工作环境温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
电源						
V_{VDD1}	高侧电源电压	VDD1 至 GND1	3.0	5	25	V
V_{VDD2}	低侧电源电压	VDD2 至 GND2	2.7	3.3	5.5	V
模拟输入						
V_{INP}	输入电压	INP 至 GND1，VDD1 ≤ 4.3V	-1		VDD1 – 0.3	V
		INP 至 GND1，VDD1 > 4.3V	-1		4	
V_{INN}	输入电压	INN 至 GND1，VDD1 ≤ 4.3V	0		VDD1 – 0.3	V
		INP 至 GND1，VDD1 > 4.3V	0		4	
数字输出						
	数字输出电压	OUT1、OUT2 至 GND2	GND2		VDD2	V
	灌电流	OUT1	0		4	mA
	拉电流或灌电流	OUT2	-10		4	mA
温度范围						
T_A	额定环境温度		-40	25	125	°C

5.4 热性能信息

热指标[(1)]		DWV (SOIC) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	102.8	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	45.1	°C/W
$R_{\theta JB}$	结至电路板热阻	63.0	°C/W
Ψ_{JT}	结至顶部特征参数	14.3	°C/W
Ψ_{JB}	结至电路板特征参数	61.1	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

5.5 功率等级

参数		测试条件	值	单位
P_D	最大功耗（两侧）	VDD1 = 25V，VDD2 = 5.5V	95	mW
		VDD1 = VDD2 = 5.5V	30	
		VDD1 = VDD2 = 3.6V	20	
P_{D1}	最大功耗（高侧）	VDD1 = 25V	83	mW
		VDD1 = 5.5V	18	
		VDD1 = 3.6V	12	
P_{D2}	最大功耗（低侧）	VDD2 = 5.5V	12	mW
		VDD2 = 3.6V	8	

5.6 绝缘规格（增强型隔离）

在工作环境温度范围内测得（除非另有说明）

参数		测试条件	值	单位
通用				
CLR	外部间隙(1)	引脚间的最短空间距离	≥ 8.5	mm
CPG	外部爬电距离(1)	引脚间的最短封装表面距离	≥ 8.5	mm
DTI	绝缘穿透距离	双重绝缘层的最小内部缝隙（内部间隙）	≥ 15.4	μm
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11)；IEC 60112	≥ 600	V
	材料组	符合 IEC 60664-1	I	
	过压类别（符合 IEC 60664-1）	额定市电电压 ≤ 600V_{RMS}	I-III	
		额定市电电压 ≤ 1000V_{RMS}	I-II	
DIN EN IEC 60747-17 (VDE 0884-17) (2)				
V_{IORM}	最大重复峰值隔离电压	在交流电压下	1410	V_{PK}
V_{IOWM}	最大额定隔离工作电压	在交流电压下（正弦波）	1000	V_{RMS}
		在直流电压下	1410	V_{DC}
V_{IOTM}	最大瞬态隔离电压	$V_{TEST} = V_{IOTM}$，t = 60s（鉴定测试）， $V_{TEST} = 1.2 \times V_{IOTM}$，t = 1s（100% 生产测试）	7070	V_{PK}
V_{IMP}	最大脉冲电压(3)	在空气中测试，符合 IEC 62368-1 标准的 1.2/50μs 波形	7700	V_{PK}
V_{IOSM}	最大浪涌隔离电压(4)	在油中进行测试（鉴定测试）， 符合 IEC 62368-1 的 1.2/50μs 波形	10000	V_{PK}
q_{pd}	视在电荷(5)	方法 a，输入/输出安全测试子组 2 和 3 后， $V_{pd(ini)} = V_{IOTM}$，t_{ini} = 60s，$V_{pd(m)} = 1.2 \times V_{IORM}$，$t_m$ = 10s	≤ 5	pC
		方法 a，环境测试子组 1 后， $V_{pd(ini)} = V_{IOTM}$，t_{ini} = 60s，$V_{pd(m)} = 1.6 \times V_{IORM}$，$t_m$ = 10s	≤ 5	
		方法 b1，预处理（类型测试）和常规测试， $V_{pd(ini)} = 1.2 \times V_{IOTM}$，$t_{ini}$ = 1s，$V_{pd(m)} = 1.875 \times V_{IORM}$，$t_m$ = 1s	≤ 5	
		方法 b2，常规测试（100% 生产）(7) $V_{pd(ini)} = V_{pd(m)} = 1.2 \times V_{IOTM}$，$t_{ini} = t_m$ = 1s	≤ 5	
C_{IO}	势垒电容，输入至输出(6)	V_{IO} = 0.5V_{PP} (1MHz)	≅ 1.5	pF
R_{IO}	绝缘电阻，输入至输出(6)	V_{IO} = 500V (T_A = 25°C)	> 10^{12}	Ω
		V_{IO} = 500V (100°C ≤ T_A ≤ 125°C)	> 10^{11}	
		V_{IO} = 500V，T_S = 150°C	> 10^9	
	污染等级		2	
	气候类别		55/125/21	
UL1577				
V_{ISO}	可承受的隔离电压	$V_{TEST} = V_{ISO}$，t = 60s（鉴定测试）， $V_{TEST} = 1.2 \times V_{ISO}$，t = 1s（100% 生产测试）	5000	V_{RMS}

(1) 根据应用特定的设备隔离标准应用爬电距离和电气间隙要求。务必使爬电距离和电气间隙一直符合电路板设计的要求，以确保在印刷电路板 (PCB) 上安装的隔离器焊盘不会缩短这一距离。在某些情况下，PCB 上的爬电距离和电气间隙相等。在 PCB 上插入坡口、肋或两者等技术可帮助提高这些规格。
(2) 此耦合器仅适用于安全额定值范围内的*安全电气绝缘*。应借助合适的保护电路来确保符合安全等级。
(3) 在空气中进行测试，以确定封装的浪涌抗扰度。
(4) 在油中进行测试，以确定隔离栅的固有浪涌抗扰度。
(5) 视在电荷是局部放电 (pd) 引起的电气放电。
(6) 将隔离栅每一侧的所有引脚都连在一起，构成一个双引脚器件。
(7) 生产中使用方法 b1 或 b2。

Copyright © 2025 Texas Instruments Incorporated

5.7 安全相关认证

VDE	UL
DIN EN IEC 60747-17 (VDE 0884-17)、 EN IEC 60747-17、 DIN EN IEC 62368-1 (VDE 0868-1)、 EN IEC 62368-1、 IEC 62368-1 条款：5.4.3；5.4.4.4；5.4.9	根据 1577 元件认证和 CSA 元件验收第 5 号计划进行了认证
增强型绝缘	单一绝缘保护
证书编号：40040142	文件编号：E181974

5.8 安全限值

安全限制[(1)]旨在更大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。I/O 发生故障时会导致低电阻接地或连接到电源，如果没有限流电路，则会因为功耗过大而导致芯片过热并损坏隔离栅，甚至可能导致辅助系统出现故障。

参数		测试条件	最小值	典型值	最大值	单位
I_S	安全输入、输出或电源电流	$R_{\theta JA}$ = 102.8°C/W， VDD1 = VDD2 = 5.5V， T_J = 150°C，T_A = 25°C			220	mA
		$R_{\theta JA}$ = 102.8°C/W， VDD1 = VDD2 = 3.6V， T_J = 150°C，T_A = 25°C			340	
P_S	安全输入、输出或总功率	$R_{\theta JA}$ = 102.8°C/W， T_J = 150°C，T_A = 25°C			1220	mW
T_S	最高安全温度				150	°C

(1) 最高安全温度 T_S 与器件指定的最大结温 T_J 的值相同。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超过 I_S 和 P_S 的最大限值。这些限值随着环境温度 T_A 的变化而变化。
热性能信息 表中的结至空气热阻 $R_{\theta JA}$ 是安装在含引线的表面贴装封装的高 K 测试板上的器件的热阻。可以使用这些公式来计算各个参数的值：
$T_J = T_A + R_{\theta JA} \times P$，其中 P 为器件上消耗的功率。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$，其中 $T_{J(max)}$ 为最大结温。
$P_S = I_S \times AVDD_{max} + I_S \times DVDD_{max}$，其中 $AVDD_{max}$ 为最大高侧电压，而 $DVDD_{max}$ 为最大控制器侧电源电压。

5.9 电气特性

最小值和最大值规格的适用条件为：T_A = –40°C 至 125°C，VDD1 = 3.0V 至 25V，VDD2 = 2.7V 至 5.5V，INN = GND1 且 V_{INP} = –1V 至 4V[3]；典型值规格的条件为 T_A = 25°C，VDD1 = 5V，VDD2 = 3.3V 且 INN = GND1（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
模拟输入						
R_{IN}	输入电阻	INP，INN 引脚，0 ≤ V_{IN} ≤ 4V		1		GΩ
I_{BIAS}	输入偏置电流	INP 引脚，0V ≤ V_{IN} ≤ 4V[2]		0.1	25	nA
		INP 引脚，–400mV ≤ V_{IN} ≤ 0V[3]	-310	-0.5		
		INP 引脚，–1V ≤ V_{IN} < –400mV[4]	-80	-40	-10	μA
		INN 引脚，0 ≤ V_{IN} ≤ 4V[2]		0.5	12	nA
C_{IN}	输入电容	INP、INN 引脚		4		pF
比较器						
V_{IT+}	正向跳变阈值			V_{INN} + V_{HYS} / 2		mV
V_{IT-}	负向跳变阈值			V_{INN} – V_{HYS} / 2		mV
	跳变阈值误差	(V_{IT+} – V_{INN} – V_{HYS} / 2)，V_{HYS} = 25mV，INN = GND1，V_{INP} 上升	-6		6	mV
		(V_{IT-} – V_{INN} + V_{HYS} / 2)，V_{HYS} = 25mV，INN = GND1，V_{INP} 下降	-6		6	
V_{HYS}	跳变阈值迟滞	(V_{IT+} – V_{IT-})		25		mV
数字输出						
V_{OL}	低电平输出电压	I_{SINK} = 4mA		80	250	mV
V_{OH}	高电平输出电压	I_{SOURCE} = 4mA（仅推挽输出）	VDD2 – 175mV		VDD2	V
I_{LKG}	开漏输出漏电流	VDD2 = 5V，V_{OUT} = 5V		5	100	nA
CMTI	共模瞬态抗扰度	|V_{INP} – V_{INN}| ≥ 25mV，推挽输出	100	150		V/ns
		|V_{INP} – V_{INN}| ≥ 25mV，开漏输出，R_{PULLUP} = 10kΩ	75	150		

Copyright © 2025 Texas Instruments Incorporated

5.9 电气特性（续）

最小值和最大值规格的适用条件为：T_A = –40°C 至 125°C，VDD1 = 3.0V 至 25V，VDD2 = 2.7V 至 5.5V，INN = GND1 且 V_{INP} = –1V 至 4V(3)；典型值规格的条件为 T_A = 25°C，VDD1 = 5V，VDD2 = 3.3V 且 INN = GND1（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
$VDD1_{UV}$	VDD1 欠压检测阈值	VDD1 上升			3	V
		VDD1 下降			2.9	
$VDD1_{POR}$	VDD1 上电复位阈值	VDD1 下降			2.3	V
$VDD2_{UV}$	VDD2 欠压检测阈值	VDD2 上升			2.7	V
		VDD2 下降			2.1	
I_{DD1}	高侧电源电流			2.6	3.6	mA
I_{DD2}	低侧电源电流			1.8	2.2	mA

(1) 但请勿超过*建议工作条件*表中指定的最大输入电压。
(2) 典型值是在 V_{IN} = 0.4V 下测量的。
(3) 典型值是在 V_{IN} = -400mV 下测量的。
(4) 典型值是在 V_{IN} = 1V 下测量的。

5.10 开关特性

在工作环境温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
推挽输出						
t_{pH}	传播延迟时间，$\|V_{INP}\|$ 上升	VDD2 = 3.3V，INN = GND1，$V_{OVERDRIVE}$ = 50mV，C_L = 15pF		230	320	ns
t_{pL}	传播延迟时间，$\|V_{INP}\|$ 下降	VDD2 = 3.3V，INN = GND1，$V_{OVERDRIVE}$ = 50mV，C_L = 15pF		230	320	ns
t_r	输出信号上升时间	VDD2 = 3.3V，C_L = 15pF		2		ns
t_f	输出信号下降时间	VDD2 = 3.3V，C_L = 15pF		2		ns
开漏输出						
t_{pH}	传播延迟时间，$\|V_{INP}\|$ 上升	VDD2 = 3.3V，INN = GND1，$V_{OVERDRIVE}$ = 50mV，C_L = 15pF		230	320	ns
t_{pL}	传播延迟时间，$\|V_{INP}\|$ 下降	VDD2 = 3.3V，INN = GND1，$V_{OVERDRIVE}$ = 50mV，C_L = 15pF		230	320	ns
t_f	输出信号下降时间	R_{PULLUP} = 4.7kΩ，C_L = 15pF		2		ns
启动时序						
$t_{LS,STA}$	低侧启动时间	VDD2 步进至 2.7V，VDD1 ≥ 3.0V		40		µs
$t_{HS,STA}$	高侧启动时间	VDD1 步进至 3.0V，VDD2 ≥ 2.7V		45		µs
$t_{HS,BLK}$	高侧消隐时间			200		µs
$t_{HS,FLT}$	高侧故障检测延迟时间			100		µs

5.11 时序图

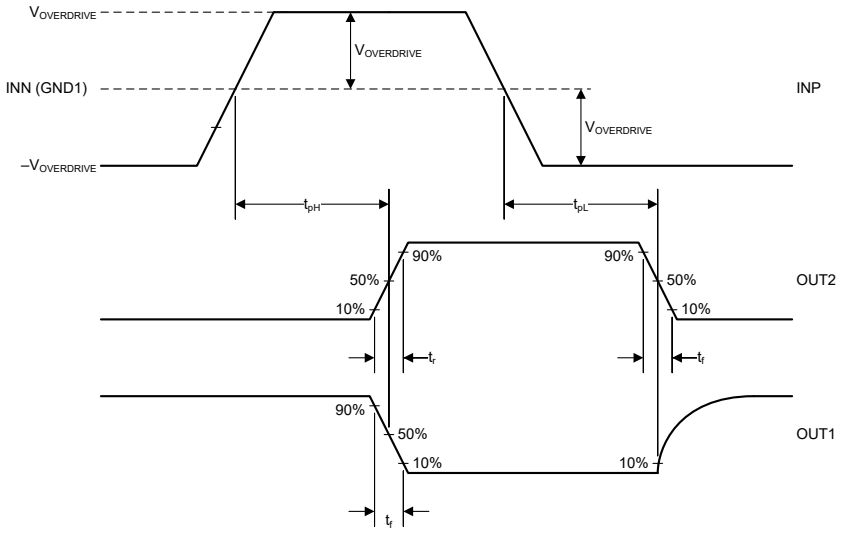


图 5-1. 上升、下降和延迟时间定义

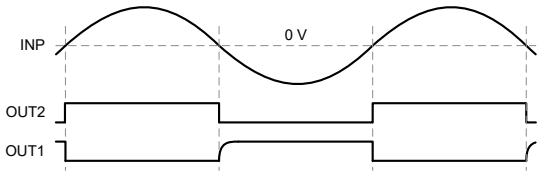


图 5-2. 功能时序图

Copyright © 2025 Texas Instruments Incorporated

5.12 绝缘特性曲线

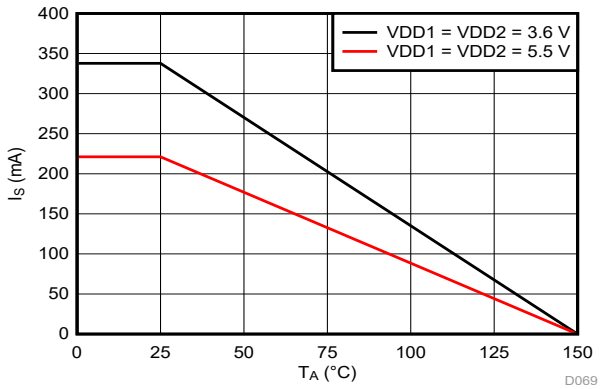


图 5-3. 安全限制电流的热降额曲线（符合 VDE）

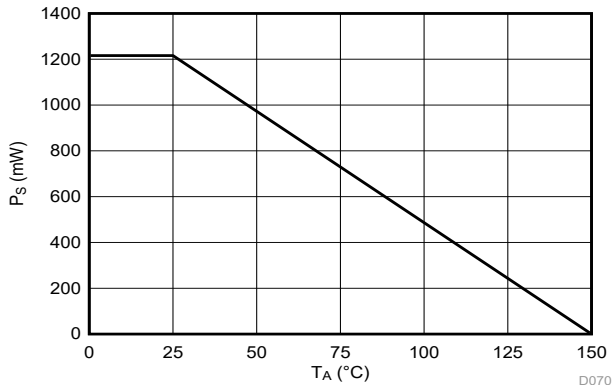
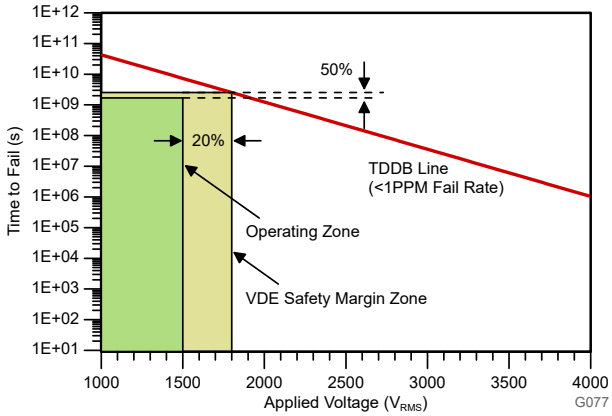


图 5-4. 安全限制功率的热降额曲线（符合 VDE）



T_A 最高 150°C，应力电压频率 = 60Hz，隔离工作电压 = 1000V_{RMS}，工作寿命 > 400 年

图 5-5. 增强型隔离电容器寿命预测

5.13 典型特性

在 VDD1 = 5V 且 VDD2 = 3.3V 时（除非另有说明）

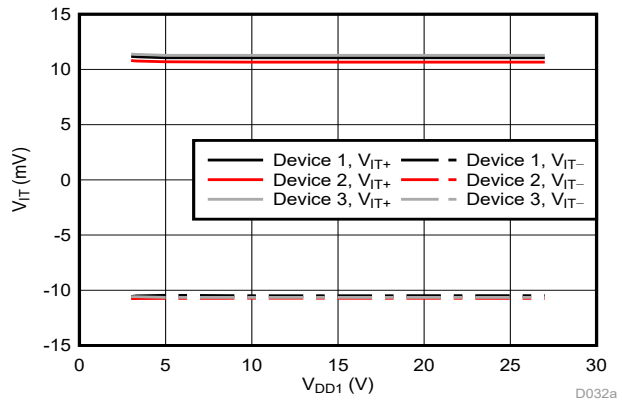


图 5-6. 跳变阈值与电源电压间的关系

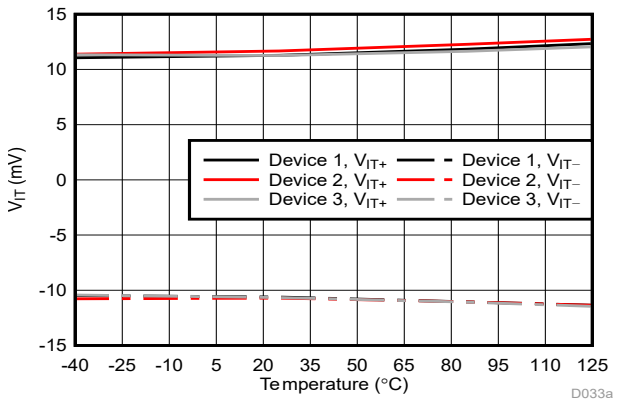


图 5-7. 跳变阈值与温度间的关系

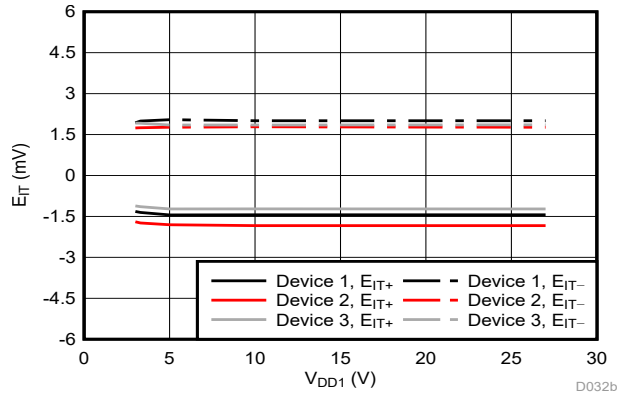


图 5-8. 跳变阈值误差与电源电压间的关系

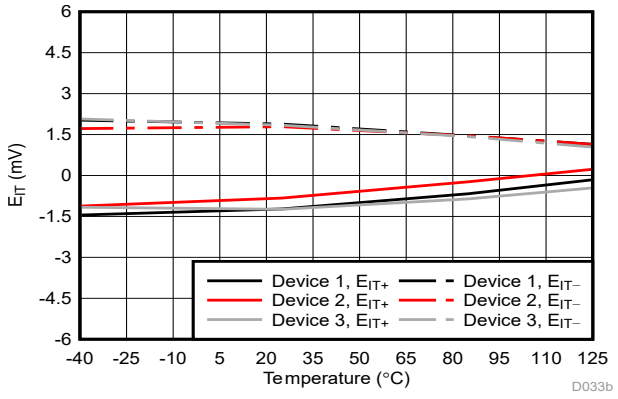


图 5-9. 跳变阈值误差与温度间的关系

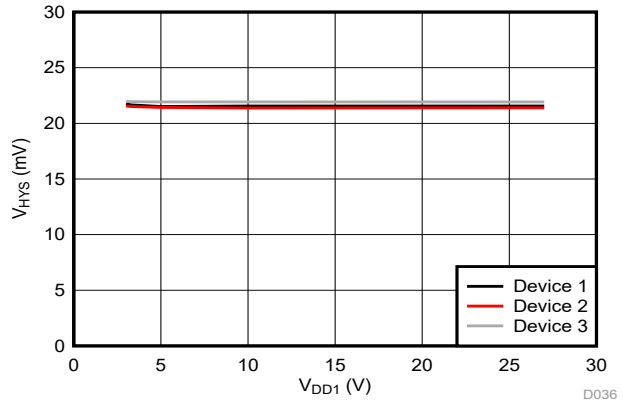


图 5-10. 跳变阈值迟滞与电源电压间的关系

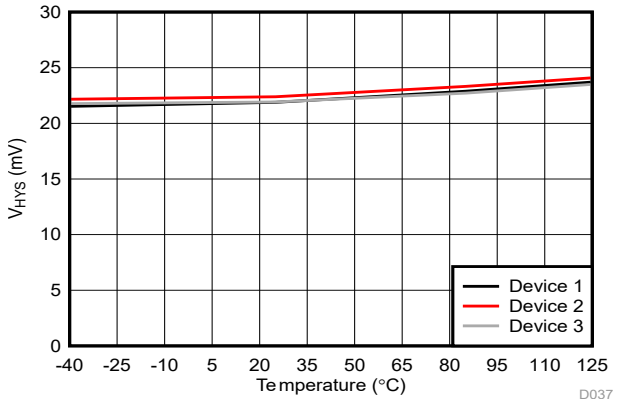


图 5-11. 跳变阈值迟滞与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.13 典型特性（续）

在 VDD1 = 5V 且 VDD2 = 3.3V 时（除非另有说明）

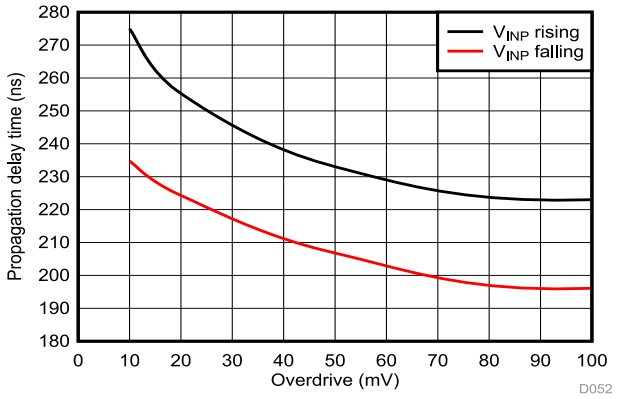
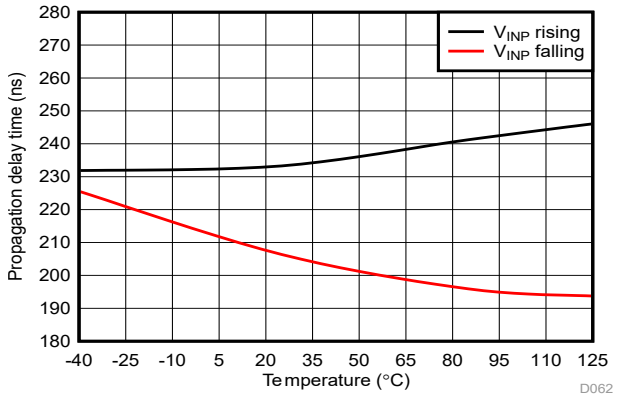


图 5-12. 传播延迟与过驱间的关系



$V_{OVERDRIVE}$ = 50mV

图 5-13. 传播延迟与温度间的关系

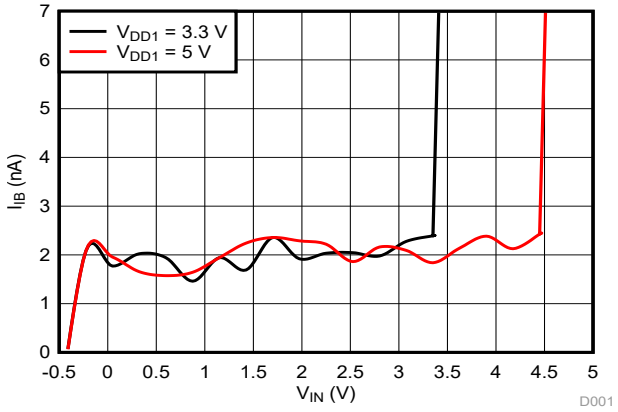
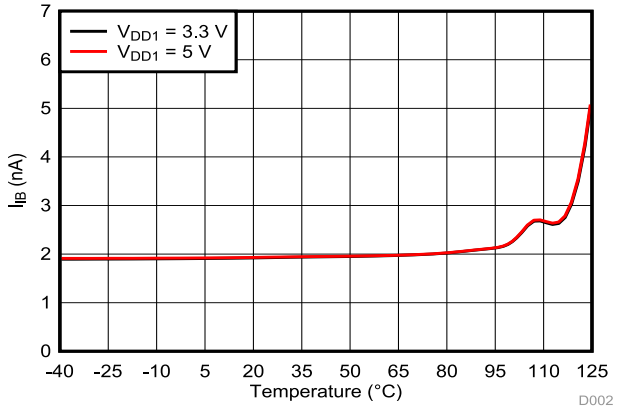


图 5-14. INP 输入偏置电流与输入电压间的关系



V_{INP} = 2V

图 5-15. INP 输入偏置电流与温度间的关系

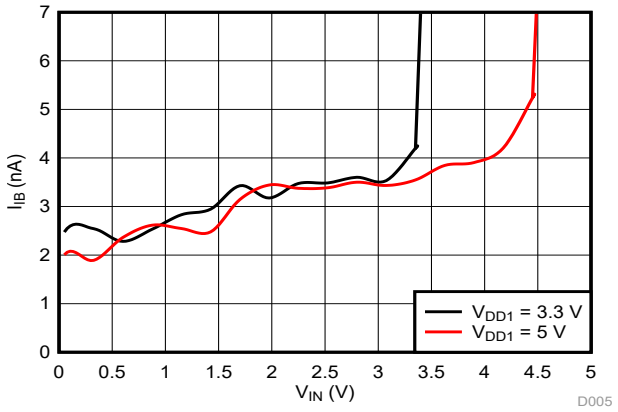
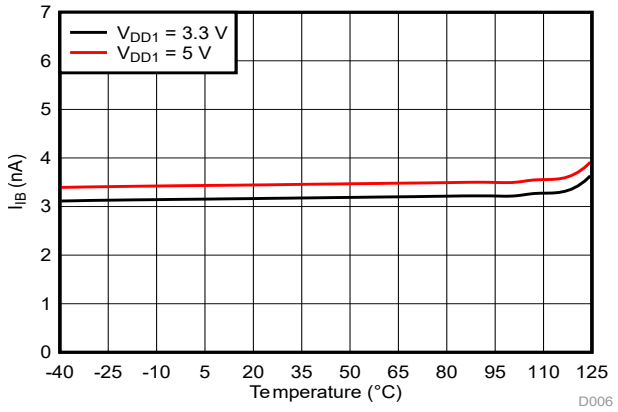


图 5-16. INN 输入偏置电流与输入电压间的关系



V_{INN} = 2V

图 5-17. INN 输入偏置电流与温度间的关系

5.13 典型特性（续）

在 VDD1 = 5V 且 VDD2 = 3.3V 时（除非另有说明）

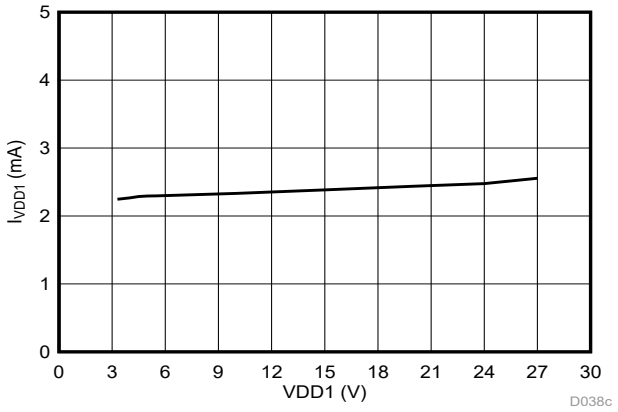


图 5-18. 高侧电源电流与电源电压间的关系

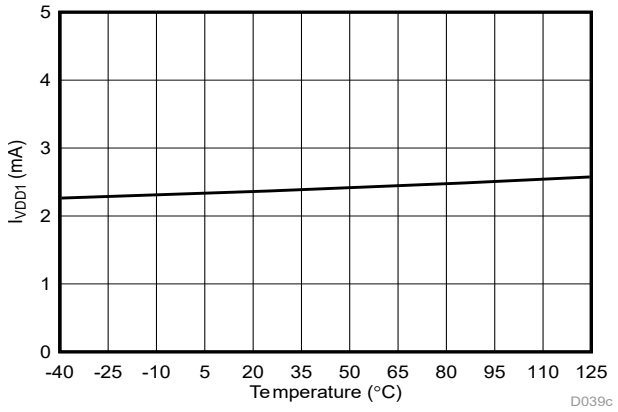


图 5-19. 高侧电源电流与温度间的关系

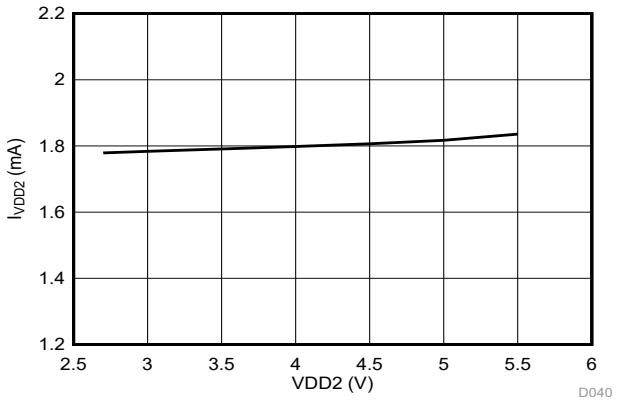


图 5-20. 低侧电源电流与电源电压间的关系

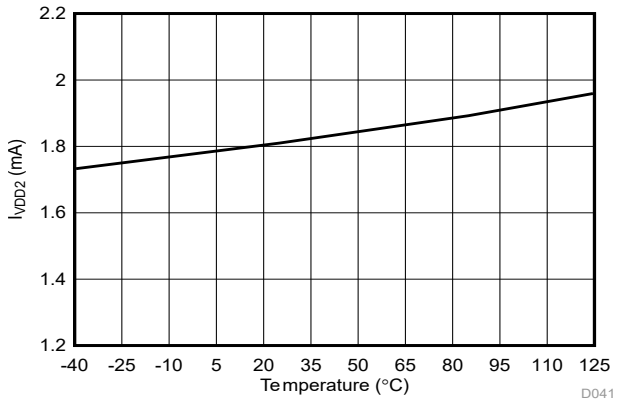


图 5-21. 低侧电源电流与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

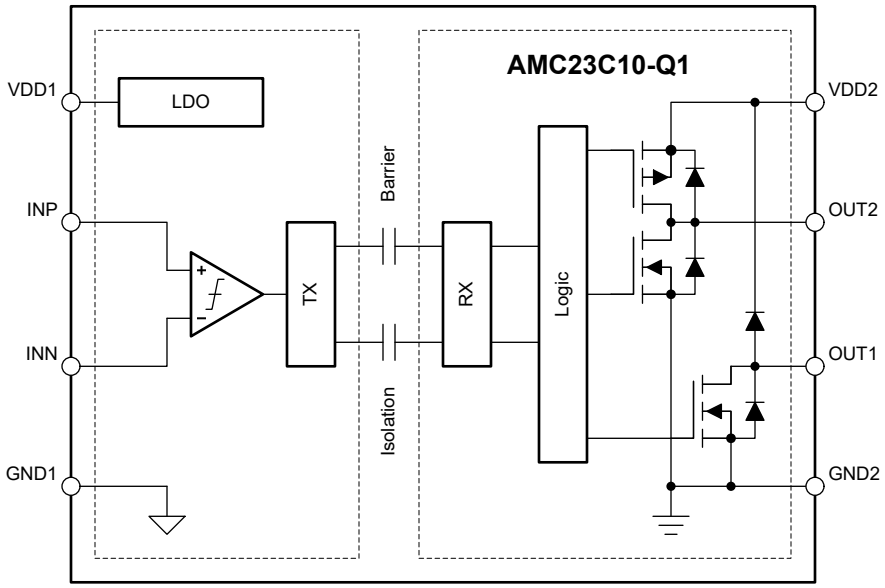
6 详细说明

6.1 概述

AMC23C10-Q1 是一款具有开漏输出与推挽输出的隔离式比较器。该输出专为高压信号的过零检测而设计，该等信号与低压电路之间实现了电气隔离。该比较器将输入电压 (V_{INP}) 与基准电压 (V_{INN}) 进行比较，其中基准电压通常为 0V（INN 短接至 GND1）。当 V_{INP} 大于 V_{INN} 时，开漏输出主动拉至低电平，而当 V_{INP} 小于 V_{INN} 电平时，该输出会返回到高阻抗状态（高阻态）。当 V_{INP} 大于 V_{INN} 时，推挽输出主动驱动为高电平，而当 V_{INP} 小于 V_{INN} 电平时，该输出主动驱动为低电平。该比较器具有以 V_{INN} 为中心的内置迟滞 (V_{HYS})。

该器件高压侧与低压侧之间的电气隔离通过跨过基于 SiO_2 的增强型电容式隔离栅发送比较器状态来实现。此隔离栅支持高水平的磁场抗扰度，如 *ISO72x 数字隔离器磁场抗扰度* 应用手册所述。AMC23C10-Q1 采用的数字调制方案能够通过隔离屏障传输数据，实现了高可靠性与共模瞬态抗扰度。

6.2 功能方框图



6.3 特性说明

6.3.1 模拟输入

当输入电压 (V_{INP}) 上升到 V_{IT+} 阈值以上时，该比较器会发生跳变，其中该阈值被定义为 V_{INN} 加上迟滞电压 (V_{HYS}) 的一半。当 V_{INP} 降至 V_{IT-} 阈值以下时，该比较器会释放，其中该阈值等于 V_{INN} 减去迟滞电压的一半。

图 6-1 展示了迟滞与开关阈值之间关系的时序图。

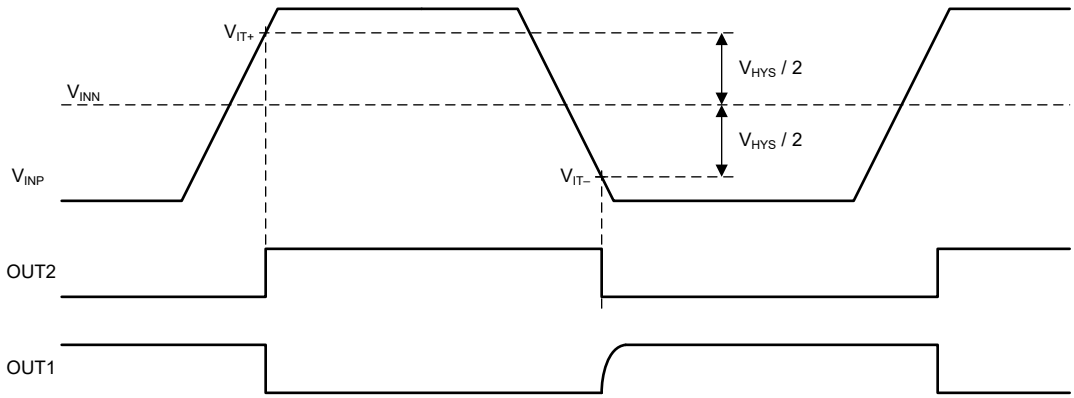


图 6-1. 开关阈值与迟滞

Copyright © 2025 Texas Instruments Incorporated

6.3.2 隔离通道信号传输

AMC23C10-Q1 使用开关键控 (OOK) 调制方案（如图 6-2 所示），跨过基于 SiO_2 的隔离栅来传输比较器输出状态。*功能方框图* 所示发送驱动器 (TX) 跨过隔离栅发送一个内部生成的高频载波来表示数字一，不发送信号则指示数字零。

隔离栅另一端的接收器 (RX) 会恢复并解调信号，然后向驱动开漏输出缓冲器的逻辑提供数据。AMC23C10-Q1 传输通道经过优化，可实现最高的共模瞬态抗扰度 (CMTI) 和最小的辐射发射（高频载波和 RX/TX 缓冲器开关所致）。

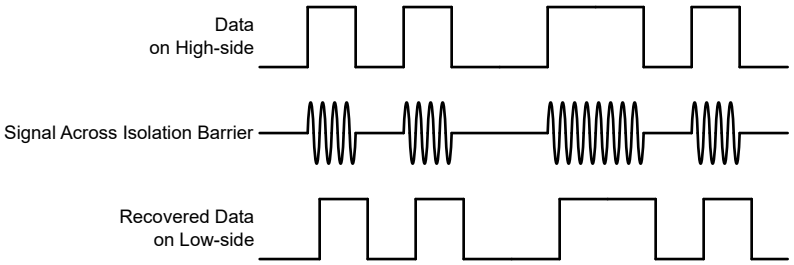


图 6-2. 基于 OOK 的调制方案

6.3.3 数字输出

AMC23C10-Q1 提供了一个开漏输出和一个推挽输出。当 V_{INP} 大于 V_{INN} 时，开漏输出主动拉至低电平，而当 V_{INP} 小于 V_{INN} 电平时，该输出会返回到高阻抗状态（高阻态）。当 V_{INP} 大于 V_{INN} 时，推挽输出主动驱动为高电平，而当 V_{INP} 小于 V_{INN} 电平时，该输出主动驱动为低电平。该比较器具有以 V_{INN} 为中心的内置迟滞 (V_{HYS})，具体请参阅图 6-1。

开漏输出端与 VDD2 电源之间通过二极管进行连接（参阅 *功能方框图*）。这意味着，在较大的电流开始流入 OUT1 引脚以前，不能将输出拉至高于 VDD2 电源 500mV 以上。特别是，如果 VDD2 为 GND2 电平，该开漏输出会被钳位至一个高于地的二极管电压。这种行为由图 6-3 至图 6-8 中的灰色阴影表示。

在系统级别上，开漏信号线的 CMTI 性能取决于上拉电阻的值。在具有高压摆率（高 dV/dt）的共模瞬态事件期间，开漏信号线可能被拉至低电平。出现这种情况的原因是印刷电路板 (PCB) 的高压侧与低压侧之间存在寄生电容耦合。寄生耦合对信号电平的影响是上拉强度的函数。上拉电阻值越小，CMTI 的性能也就越好。AMC23C10-Q1 的特征是上拉电阻值相对较弱，为 10kΩ。该值能够确保在具有 4.7kΩ 或更低上拉电阻的典型应用中满足指定的 CMTI 性能。

6.3.4 上电和断电行为

当低侧电源 (VDD2) 开启时，开漏输出以高阻抗状态（高阻态）上电。上电后，如果高侧还未正常运行，输出会主动拉至低电平。这种情况在低侧启动时间加上高侧故障检测延迟时间 ($t_{LS,STA}$ + $t_{HS,FLT}$) 之后发生，如图 6-3 所示。类似地，如果正常工作期间高侧电源电压降至欠压阈值 ($VDD1_{UV}$) 以下并且持续时间超过高侧故障检测延迟时间，则开漏输出被拉至低电平，如图 6-6 所述。此延迟让系统能够在高侧电源缺失时可靠地关断。

AMC23C10-Q1 的推挽输出 (OUT2) 与开漏输出 (OUT1) 具有相似的行为，但极性相反。

比较器高侧和低侧之间的通信具有一定的延迟，即高侧消隐时间（$t_{HS,BLK}$，在高压侧实现的时间常数），以避免在上电期间意外切换比较器输出。

图 6-3 至图 6-8 展示了典型的上电和断电情况。

在图 6-3 中，低侧电源 (VDD2) 开启，但高侧电源 (VDD1) 保持关闭。OUT1 以高阻态上电，而 OUT2 保持低电平。经过 $t_{HS,\ FLT}$ 后，OUT1 驱动为低电平，而 OUT2 驱动为高电平，指示高侧出现无电源故障。

在图 6-4 中，高侧电源 (VDD1) 在低侧电源 (VDD2) 开启很长时间后开启。OUT1 最初处于低电平状态，而 OUT2 处于高电平状态；请参阅实例 (1)。在高侧电源启用后，需要保持一段时间 ($t_{HS,STA}$ + $t_{HS,\ BLK}$)，器件才会正常运行，并且输出会反映比较器的当前状态。

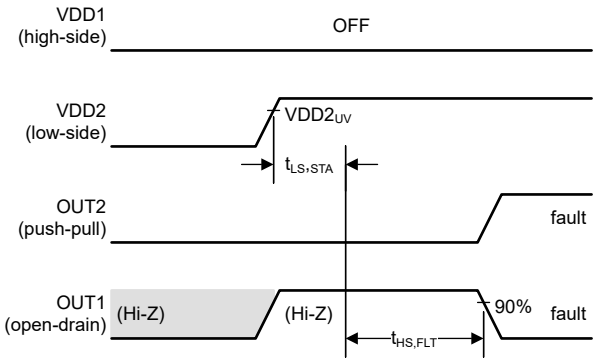


图 6-3. VDD2 开启且 VDD1 保持关闭

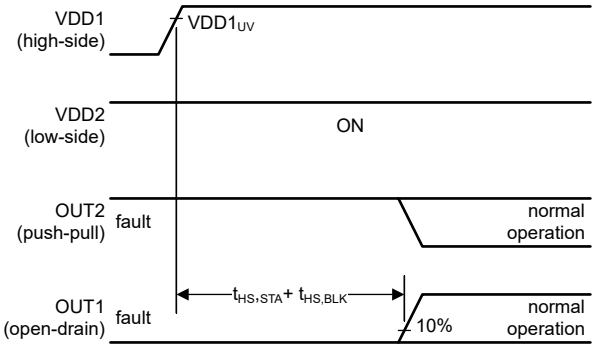


图 6-4. VDD2 保持开启；VDD1 开启（长延迟）

在图 6-5 中，低侧电源 (VDD2) 开启，然后在短暂延迟后，高侧电源 (VDD1) 开启。OUT1 最初处于高阻态，而 OUT2 为低电平。高侧故障检测延迟 ($t_{HS,FLT}$) 短于高侧消隐时间 ($t_{HS,BLK}$)，因此在经过 $t_{HS,FLT}$ 后，OUT1 驱动为低电平，而 OUT2 驱动为高电平，指示高侧还未正常工作。经过高侧消隐时间 ($t_{HS,BLK}$) 后，器件才会正常运行，并且输出会反映比较器的当前状态。

在图 6-6 中，高侧电源 (VDD1) 关闭，接着低侧电源 (VDD2) 关闭。经过高侧故障检测延迟时间 ($t_{HS,FLT}$) 后，OUT1 驱动为低电平，而 OUT2 驱动为高电平。一旦 VDD2 降至 $VDD2_{UV}$ 阈值以下，OUT1 会进入高阻态，而 OUT2 会驱动为低电平。

Copyright © 2025 Texas Instruments Incorporated

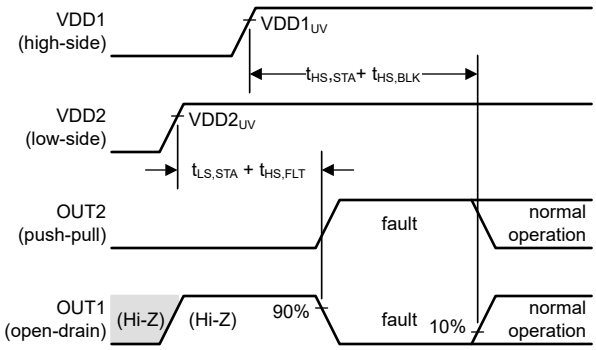


图 6-5. VDD2 和 VDD1 先后开启（短暂延迟）

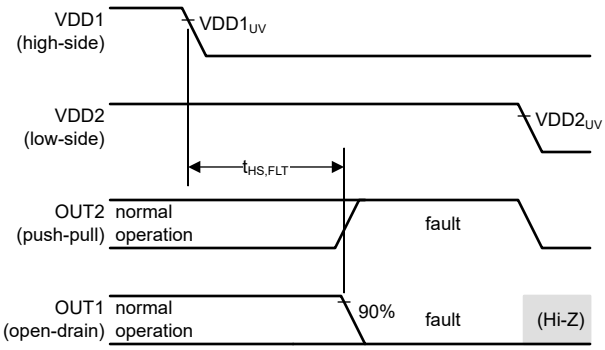


图 6-6. VDD1 和 VDD2 先后关闭

在图 6-7 中，低侧电源 (VDD2) 会在高侧完全上电后（VDD1 与 VDD2 之间的延迟大于 ($t_{HS,STA}$ + $t_{HS,BLK}$)）开启。OUT1 会以高阻态启动，而 OUT2 会以低电平状态启动。经过低侧启动时间 ($t_{LS,STA}$) 后，器件会进入正常工作状态。

在图 6-8 中，低侧电源 (VDD2) 会关闭，接着高侧电源 (VDD1) 会关闭。一旦 VDD2 降至 $VDD2_{UV}$ 阈值以下，OUT1 会进入低阻态，而 OUT2 会驱动为低电平。

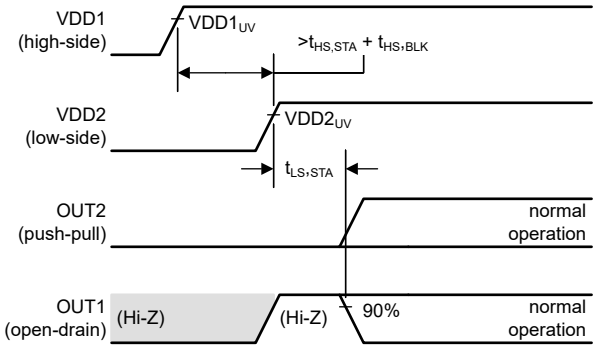


图 6-7. VDD1 和 VDD2 先后开启（长延迟）

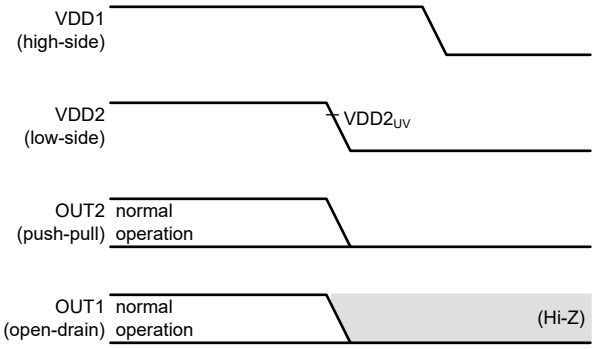


图 6-8. VDD2 和 VDD1 先后关闭

6.3.5 VDD1 欠压和失去电源行为

欠压是指这样一种情况：VDD1 电源电压降至规定的工作电压范围以下，但器件仍工作正常。失去电源是指这样一种情况：VDD1 电源电压降至某个电平以下，此时器件将停止工作。根据持续时间与电压电平的不同，器件输出端可能会出现明显的欠压情况。失去电源情况则始终会体现在隔离比较器的输出端。

图 6-9 至图 6-11 显示了典型的欠压和失去电源情况。

在图 6-9 中，VDD1 降至欠压检测阈值 ($VDD1_{UV}$) 以下，但在高侧故障检测延迟时间 ($t_{HS,FLT}$) 过期之前恢复正常。该欠压事件对比较器的输出结果没有影响。

在图 6-10 中，VDD1 降至欠压检测阈值 ($VDD1_{UV}$) 以下并且持续时间超过高侧故障检测延迟时间 ($t_{HS,FLT}$)。欠压情况被检测为故障，同时在经过 $t_{HS,FLT}$ 的延迟后，OUT1 会被拉至低电平，而 OUT2 会驱动为高电平。一旦 VDD1 恢复到 $VDD1_{UV}$ 阈值以上，器件就会恢复正常工作。

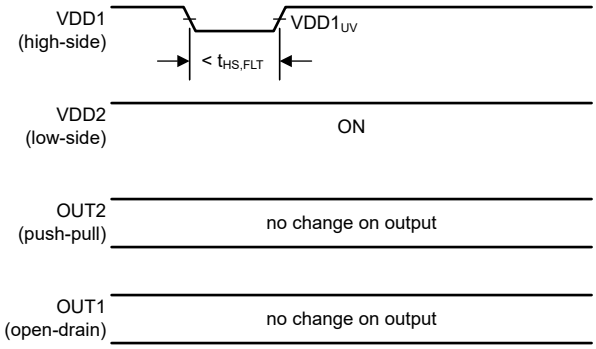


图 6-9. VDD1 上短暂欠压事件的输出响应

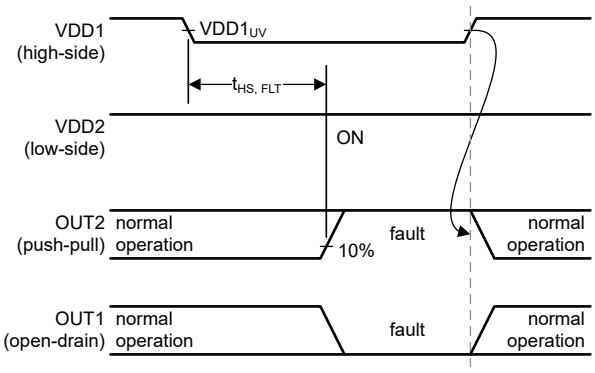


图 6-10. VDD1 上较长欠压事件的输出响应

在图 6-11 中，VDD1 降至上电复位 (POR) 阈值 ($VDD1_{POR}$) 以下。失去电源情况被检测为故障，同时在经过 $t_{HS,FLT}$ 延迟后，OUT1 会被拉至低电平，而 OUT2 会驱动为高电平。VDD1 恢复到 $VDD1_{UV}$ 阈值以上后，器件会在经过 $t_{HS,STA}$ + $t_{HS,BLK}$ 延迟后恢复正常运行。

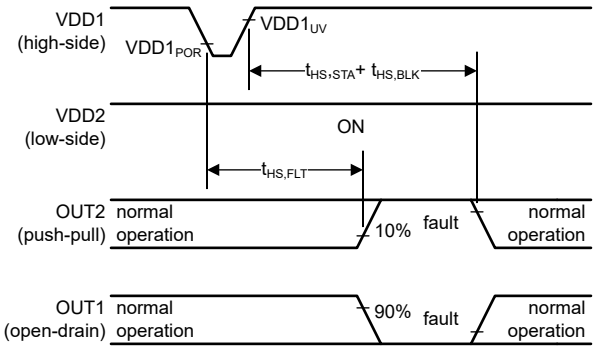


图 6-11. VDD1 上失去电源事件的输出响应

Copyright © 2025 Texas Instruments Incorporated

6.4 器件功能模式

施加电源电压 VDD1 和 VDD2 时，AMC23C10-Q1 器件可正常运行，如*建议运行条件*表中所述。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

AMC23C10-Q1 具有低响应时间、高共模瞬态抗扰度 (CMTI) 和通过增强型的隔离栅，能够在恶劣和嘈杂的环境中为高压应用提供快速可靠的比较功能。

7.2 典型应用

7.2.1 电压过零检测

在交流电源开关应用中，在交流线路电压过零期间关闭负载开关，可以最大限度地减少开启期间的浪涌电流。图 7-1 展示了基于 TPSI3050-Q1 器件的固态继电器的实现。TPSI3050-Q1 是一款具有集成式 10V 栅极电源的隔离式开关驱动器。当 TPSI3050-Q1 的 EN 引脚变为高电平时，两个背靠背的外部 n 型场效应晶体管 (NMOS) 电源开关会接通。当 EN 引脚变为低电平时，该等电源开关就会断开。在此应用中，AMC23C10-Q1 能够检测交流线路电压的过零点，并且将 EN 信号栅选通至 TPSI3050-Q1。AMC23C10-Q1 高压侧通过 TPSI3050-Q1 的集成式 10V 栅极驱动电源供电。高压侧无需单独供电。

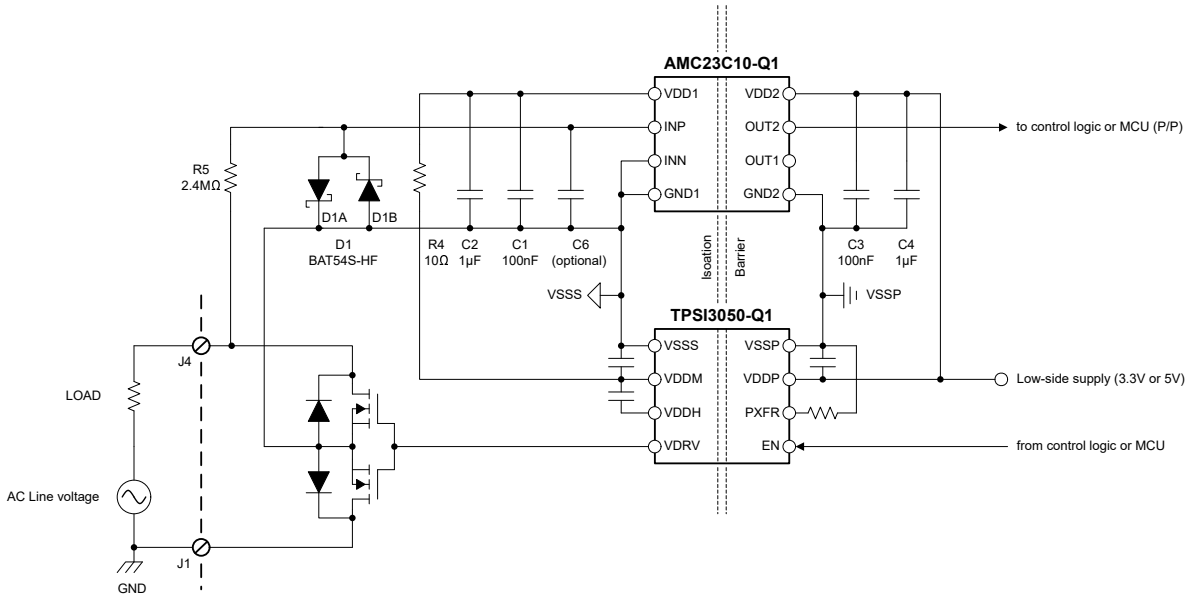


图 7-1. 使用 AMC23C10-Q1 进行固态继电器 (SSR) 中的交流电压过零检测

交流线路电压由 R5 和两个小信号反并联二极管钳位，以限制 AMC23C10-Q1 输入端的电压。接近交流线电压的零交叉点时，两个二极管均不导通，INP 引脚处的电压等于交流线电压。如图 7-2 所示，OUT1（开漏输出）在上升过零事件期间从高电平切换到低电平，在下降过零事件期间从低电平切换到高电平。OUT2（推挽输出）以相反的极性进行切换。在分立逻辑块中使用 OUT2，或与微控制器一起使用，以便对 TPSI3050-Q1 的 EN 信号进行门控。

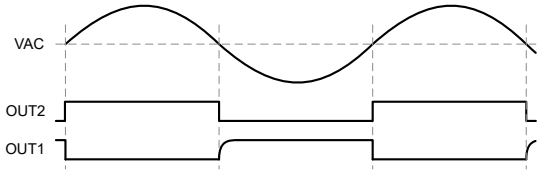


图 7-2. AMC23C10-Q1 的输出端用于电压过零检测电路

7.2.2 设计要求

表 7-1 列出了图 7-1 中应用示例的参数。

表 7-1. 设计要求

参数	值
交流线路电压	$230V_{RMS}$ ±10%，50Hz
高侧电源电压	3V 至 27V
低侧电源电压	3.3V 或 5V
INP 处的最大输入电压	±1V
INP 处的最小电压摆幅	±100mV
每单位电阻 (R5) 的最大工作电压	75V
流经分流电阻器 R5 的最大电流	±150 µA
D1A、D1B 在 150 µA 时的正向偏置电压	200mV 至 500mV
反向偏置二极管电容	<3pF

7.2.3 详细设计过程

分流电阻器 R5 的值由最大峰值输入电压与最大允许电流决定。最大峰值输入电压为 $230V_{RMS} \times 1.1 \times \sqrt{2} = 360V_{PK}$，最大允许电流为 150 µA。R5 的计算公式为 $360V_{PK}$ / 150 µA = 2.4MΩ。将 R5 分成至少五个单位电阻，每个单位电阻为 480kΩ，以便将每个电阻的最大压降限制在允许的 75V。E96 系列中最接近的值为 487kΩ，因此，R5 的总值为 5 × 487kΩ = 2.43MΩ。

在 150 µA 的正向电流下，两个二极管 D1A 与 D1B 的正向偏置电压范围为 200mV 至 500mV，具体取决于温度。因此，该等二极管既能满足所需的最小电压摆幅要求，又能满足 INP 引脚允许的最大输入电压要求。

D1A 与 D1B 的反向偏置电容为 3pF（最大值）。D1A、D1B 以及 R5 构成一个转角频率小于 22.1kHz 或延迟时间约为 7.2 µs（最大值）的输入滤波器。通过插入一个小值电容 (C6)，能够下调低通滤波器的转角频率。如果系统能够承受额外的延迟，则最好利用较大的滤波电容来增加噪声抗扰度。过零检测的总延迟时间为输入滤波器的 7.2 µs 加上比较器的传播延迟 320ns（最大值）。过零期间交流线路电压的压摆率为 $360V_{PK} \times 2 \times \pi \times 50Hz$ = 113mV/µs。因此，有效的过零阈值为 113mV/µs × (7.2 µs + 320ns) = 850mV。

表 7-2 汇总了该设计的关键参数。

表 7-2. 过零检测设计示例

参数	值
分流电阻器值 R5	2.43MΩ (5 × 487kΩ)
通过 R5 的最大电流	148 µA
有效开关阈值	±850mV
传播延迟	<8 µs

Copyright © 2025 Texas Instruments Incorporated

7.2.4 应用曲线

图 7-3 展示了在 INN 接地 (0V) 时，AMC23C10-Q1 对施加到 INP 引脚的 400mV$_{PP}$ 正弦输入波形的典型响应。当输入超过 0V 加上比较器迟滞电平时，两个输出都会切换。

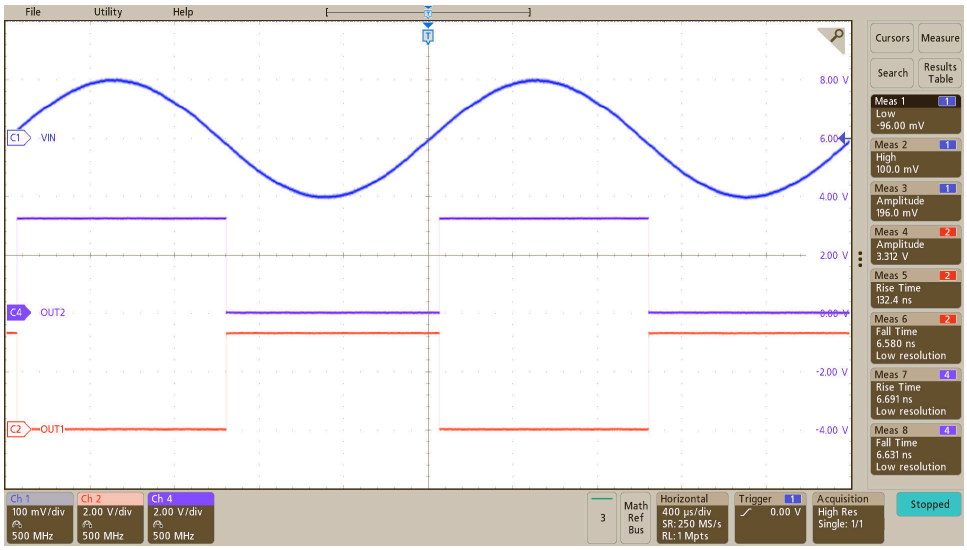


图 7-3. AMC23C10-Q1 对正弦输入波形的输出响应

AMC23C10-Q1 的集成 LDO 极大地放宽了高压侧的电源要求，并允许通过非稳压变压器、电荷泵和自举电源为器件供电。如下图所示，内部 LDO 为内部电路提供稳定的工作电压，即使在 2V$_{PP}$ 及更高的纹波电压下，跳变阈值也能保持基本不受干扰。

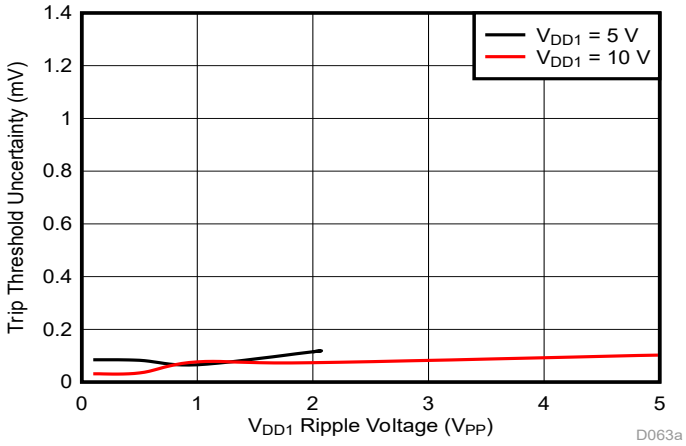


图 7-4. 跳变阈值对 VDD1 纹波电压的灵敏度 (f_{RIPPLE} = 10kHz)

7.3 最佳设计实践

如 *数字输出* 一节所述，在开漏输出上使用低值上拉电阻 (<10kΩ)，以更大限度地减少共模瞬态事件期间电容耦合对开漏信号线的影响。

可以使用 INP 引脚作为信号输入，并使用 INN 引脚作为比较器的基准或静态输入。与输入的连接应保持较短，并屏蔽噪声源，以防误触发比较器。

7.4 电源相关建议

AMC23C10-Q1 无需任何特定的上电时序。高侧电源 (VDD1) 通过与低 ESR、1μF 电容器 (C2) 并联的低 ESR、100nF 电容器 (C1) 进行去耦。低侧电源 (VDD2) 同样通过与低 ESR、1μF 电容器 (C4) 并联的低 ESR、100nF 电容器 (C3) 进行去耦。将所有四个电容器（C1、C2、C3 和 C4）尽可能靠近器件放置。图 7-5 展示了 AMC23C10-Q1 的去耦示意图。

对于高 VDD1 电源电压 (>5.5V)，可将 VDD1 电源与 10Ω 电阻器 (R4) 串联在一起以进行额外的滤波。

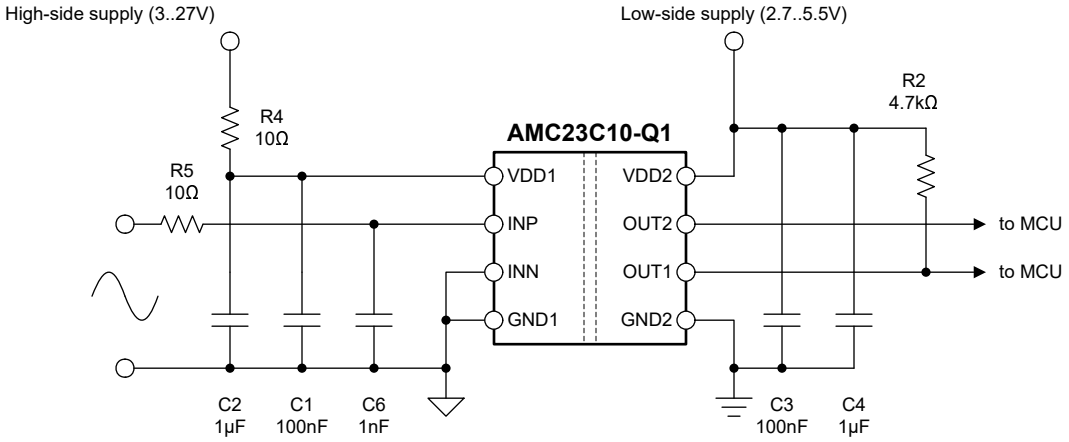


图 7-5. AMC23C10-Q1 去耦

确保电容器能够在应用中出现适用的直流偏置条件下，提供充足的有效电容。实际条件下，通常仅使用多层陶瓷电容器 (MLCC) 标称电容的一小部分。因此在选择这些电容器时，应考虑到这个因素。此问题在低厚度电容器中尤为严重，在该类电容器中，电容器越薄，电介质电场强度越大。知名电容器制造商提供了电容与直流偏置关系曲线，这大大简化了元件的选型。

7.5 布局

7.5.1 布局指南

图 7-6 给出了布局建议，其中说明了去耦电容器的关键布局（尽可能靠近 AMC23C10-Q1 电源引脚放置）以及器件所需的其他组件的放置方式。

7.5.2 布局示例

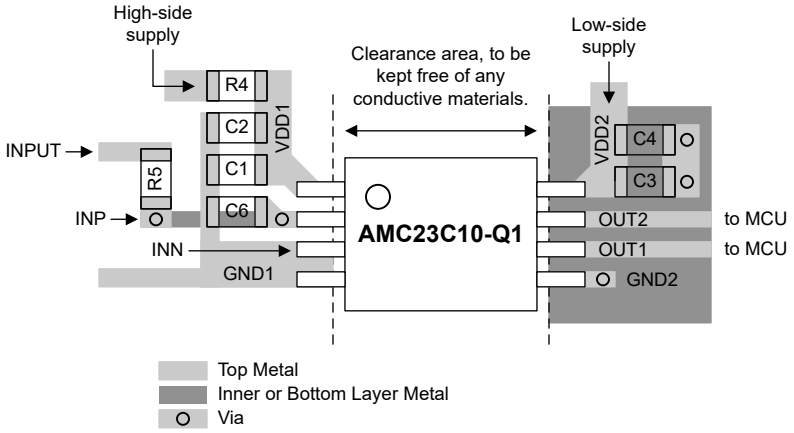


图 7-6. AMC23C10-Q1 的建议布局

Copyright © 2025 Texas Instruments Incorporated

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*隔离相关术语 应用手册*
- 德州仪器 (TI)，*半导体和 IC 封装热指标 应用手册*
- 德州仪器 (TI)，*ISO72x 数字隔离器磁场抗扰度 应用手册*
- 德州仪器 (TI)，*TPSI3050-Q1 具有集成 10V 栅极电源的汽车类增强型隔离式开关驱动器 数据表*
- 德州仪器 (TI)，*隔离放大器电压检测 Excel 计算器 设计工具*

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
February 2025	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AMC23C10QDWVRQ1	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	MC23C10Q
AMC23C10QDWVRQ1.A	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	MC23C10Q
AMC23C10QDWVRQ1.B	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF AMC23C10-Q1 :

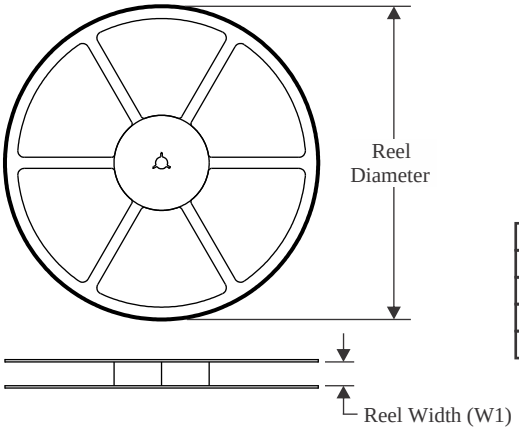
- Catalog : AMC23C10

NOTE: Qualified Version Definitions:

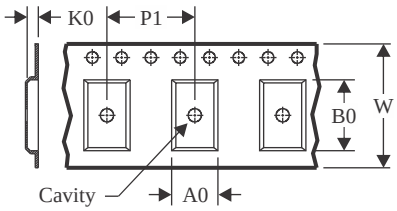
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

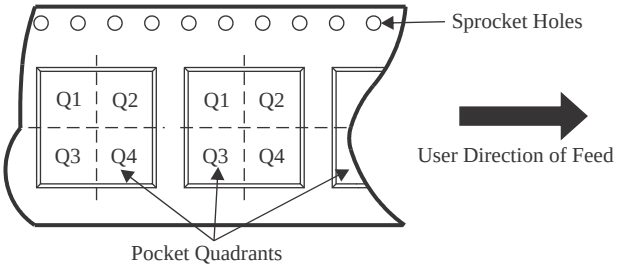


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

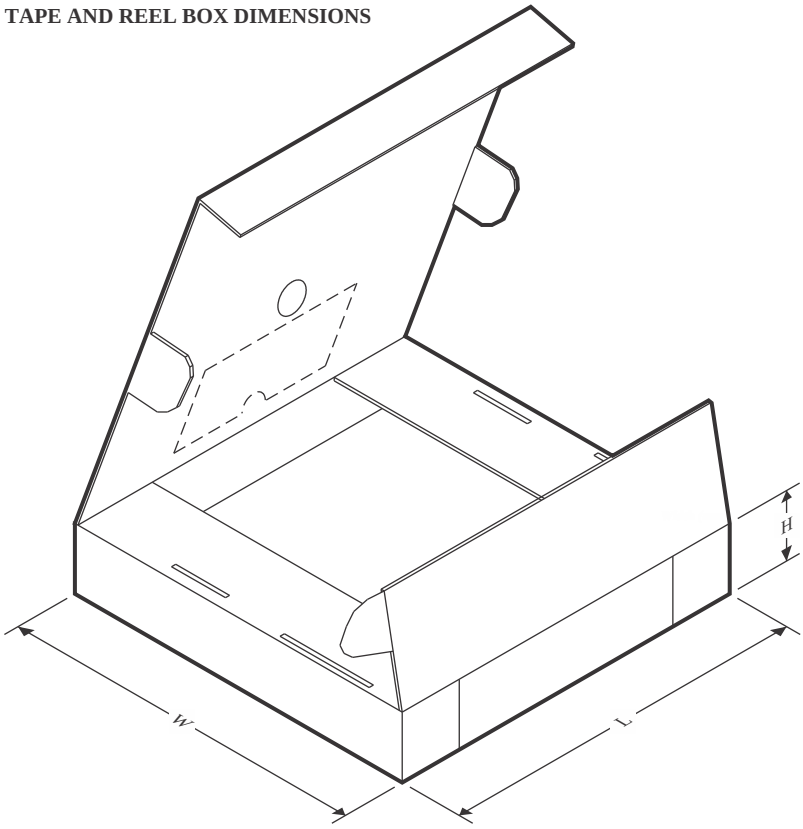
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

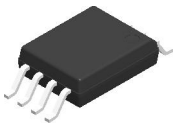
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
AMC23C10QDWVRQ1	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

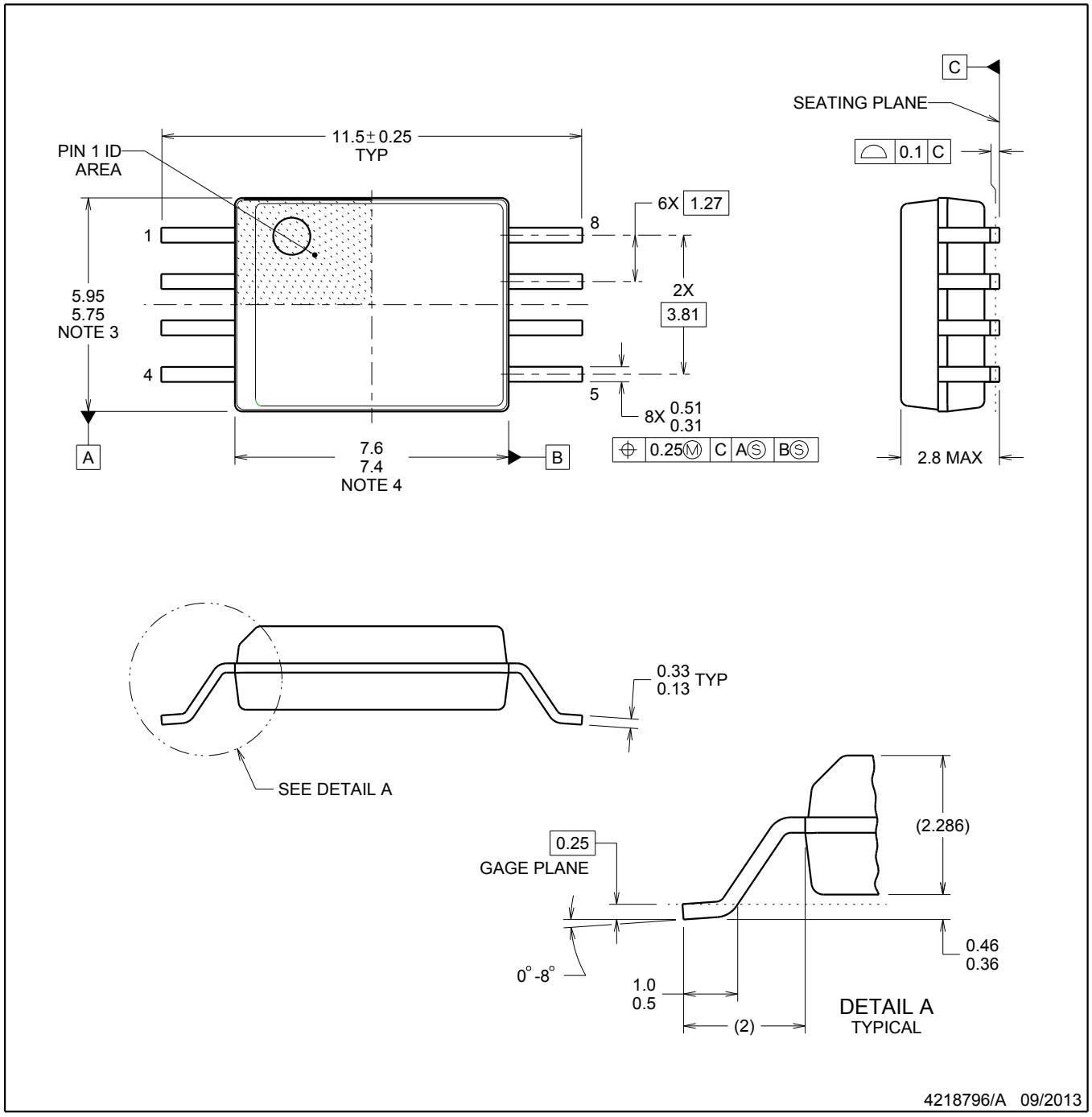
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
AMC23C10QDWVRQ1	SOIC	DWV	8	1000	350.0	350.0	43.0



DWV0008A

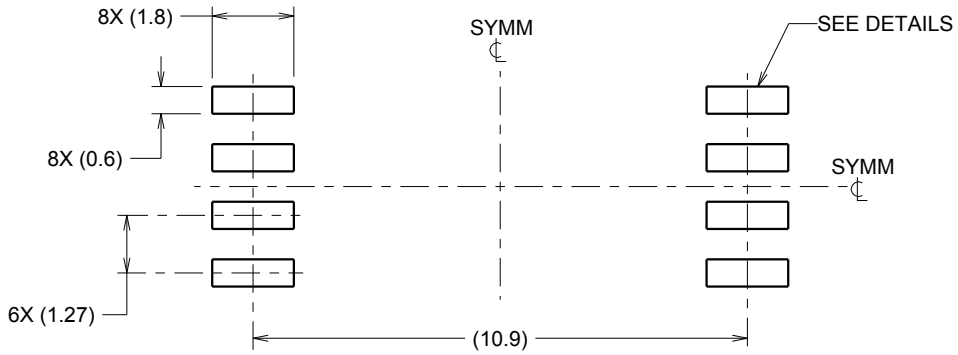
SOIC - 2.8 mm max height

SOIC

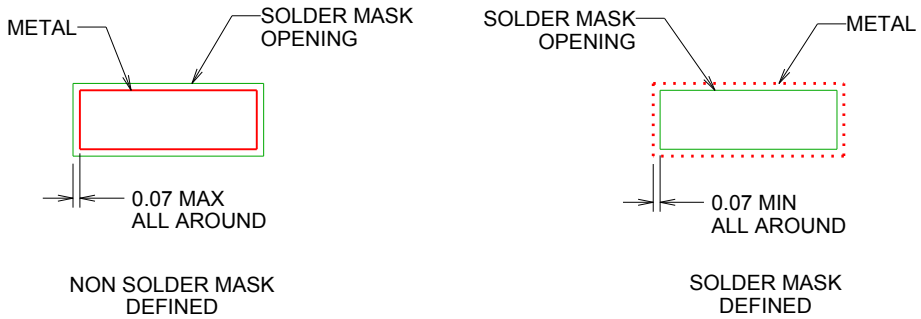


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.



LAND PATTERN EXAMPLE
9.1 mm NOMINAL CLEARANCE/CREEPAGE
SCALE:6X

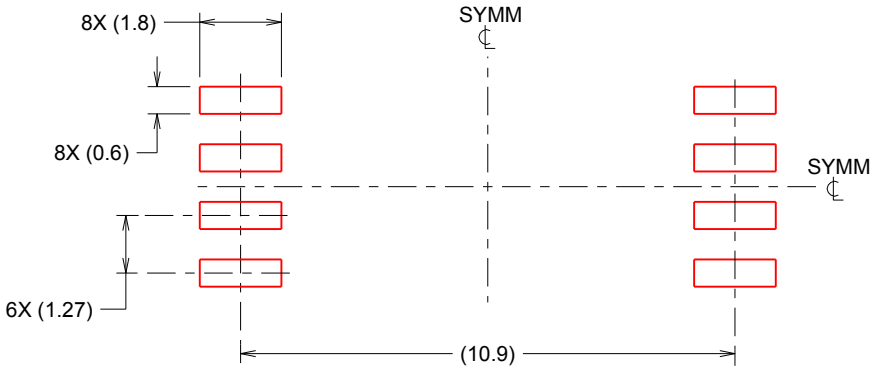


SOLDER MASK DETAILS

4218796/A 09/2013

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4218796/A 09/2013

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月