

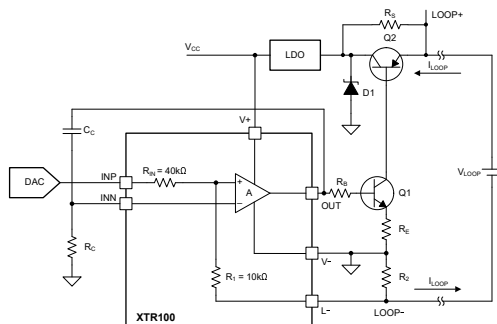
XTR1xx 4mA–20mA、微功耗信号调理器，集成高匹配度电阻，支持 HART 与 PWM 兼容

1 特性

- 超低失调电压： $\pm 30\mu\text{V}$ (最大值)
- 零温漂： $\pm 0.05\mu\text{V}/^\circ\text{C}$ (最大值)
- 低噪声：1kHz 时为 $40\text{nV}/\sqrt{\text{Hz}}$
- 无 1/f 噪声： $1\mu\text{V}_{\text{PP}}$ (0.1Hz 至 10Hz)
- 增益带宽积：1MHz
- 压摆率： $0.4\text{V}/\mu\text{s}$
- 静态电流 (25°C 下的最大值)：
 - $45\mu\text{A}$ (XTR100、XTR102)
 - $80\mu\text{A}$ (XTR120)
- 单电源：1.7V 至 5.5V
- 集成匹配电阻： $R_1 = 40\text{k}\Omega$ 、 $R_1 = 10\text{k}\Omega$
- 电阻匹配误差：0.02% (最大值)
- 电阻匹配温度系数： $2\text{ppm}/^\circ\text{C}$ (最大值)
- 集成 HART 电阻： $R_H = 480\text{k}\Omega$ (XTR102 和 XTR120)
- XTR100 采用 6 引脚封装，引脚排列与 5 引脚 SOT-23 运算放大器兼容
- 第二个低功耗运算放大器 (XTR120)

2 应用

- 两线制流量变送器
- 两线制温度变送器
- 两线制压力变送器
- 两线制液位变送器
- 低功耗、低噪声应用
- 精密电压分压器
- 精密电压加法器



XTR100 作为 4mA – 20mA 环路驱动器

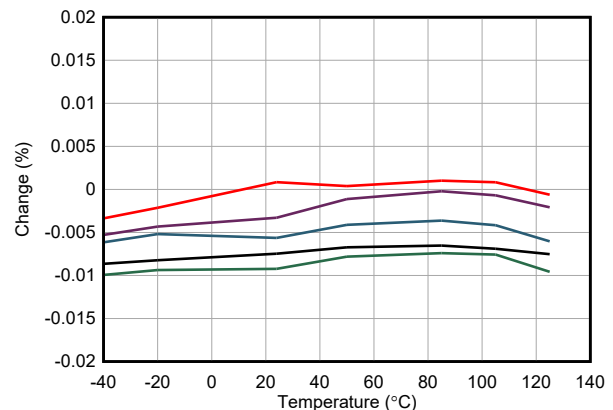
3 说明

XTR100、XTR102 和 XTR120 (XTR1xx) 系列是具有集成式高度匹配定标电阻的精密放大器系列，使这些器件成为实现精密两线制 4 – 20mA 变送器驱动器的理想选择。该放大器针对低功耗、高精度应用进行了优化，其零漂移技术可实现出色的失调电压和失调漂移性能。仅需 $40\mu\text{A}$ 的超低典型静态电流，XTR1xx 就能实现 1.0MHz 的带宽、 $40\text{nV}/\sqrt{\text{Hz}}$ 的宽带噪声，以及在 $1\mu\text{V}_{\text{PP}}$ 条件下的集成 1/f 噪声。XTR1xx 可在低至 1.7V 的电源电压下工作，从而支持低压应用。XTR1xx 集成一对高匹配度的双电阻 ($40\text{k}\Omega$ 和 $10\text{k}\Omega$)，可产生超高精度的 4:1 电阻比，最大容差为 0.02%，漂移为 $\pm 2\text{ppm}/^\circ\text{C}$ 。XTR100 采用 6 引脚 DBV 封装，与常见的 5 引脚 SOT-23 封装兼容。XTR102 额外增加了一个用于输入 HART 信号的引脚。XTR120 是 XTR102 的超集，额外集成第二个零漂移精密放大器，可用于对 PWM 信号进行有源滤波。

器件信息

器件型号	放大器数量	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
XTR100	单通道	DBV (SOT-23, 6)	2.9mm × 2.8mm
XTR102 ⁽³⁾	单通道	DQC (WSON, 10)	3mm × 2mm
XTR120 ⁽³⁾	双通道		

- (1) 有关更多信息，请参阅节 10。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- (3) 预发布信息 (非预告信息)。



电阻比容差 (D_{Ratio}) 与温度间的关系



内容

1 特性	1	6.4 器件功能模式	12
2 应用	1	7 应用和实施	13
3 说明	1	7.1 应用信息.....	13
4 引脚配置和功能	3	7.2 典型应用.....	17
5 规格	5	7.3 电源相关建议.....	21
5.1 绝对最大额定值.....	5	7.4 布局.....	21
5.2 ESD 等级.....	5	8 器件和文档支持	24
5.3 建议运行条件.....	5	8.1 器件支持.....	24
5.4 热性能信息.....	5	8.2 接收文档更新通知.....	24
5.5 电气特性.....	6	8.3 支持资源.....	24
5.6 典型特性.....	8	8.4 商标.....	24
6 详细说明	10	8.5 静电放电警告.....	24
6.1 概述.....	10	8.6 术语表.....	24
6.2 功能方框图.....	10	9 修订历史记录	24
6.3 特性说明.....	11	10 机械、封装和可订购信息	25

4 引脚配置和功能

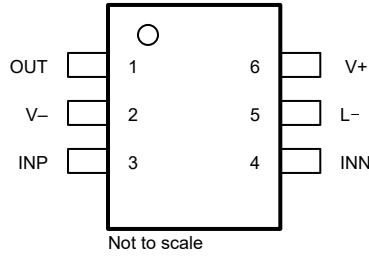


图 4-1. XTR100 : DBV 封装 , 6 引脚 SOT-23 (顶视图)

表 4-1. 引脚功能 : XTR100

引脚		类型 ⁽¹⁾	说明
名称	编号		
INN	4	I	反相输入
INP	3	I	同相电阻输入
L -	5	O	环路连接
OUT	1	O	输出
V+	6	P	正 (最高) 电源
V -	2	P	负 (最低) 电源

(1) I = 输入 ; O = 输出 ; P = 电源

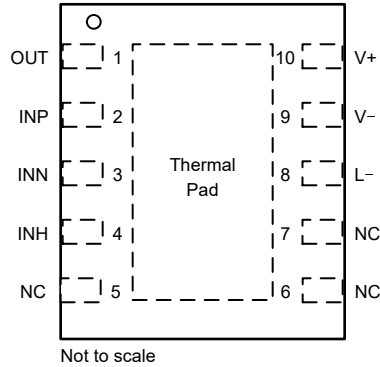


图 4-2. XTR102 : DQC 封装 , 10 引脚 WSON (俯视图)

表 4-2. 引脚功能 : XTR102

引脚		类型 ⁽¹⁾	说明
名称	编号		
INH	4	I	HART 信号输入
INN	3	I	反相输入
INP	2	I	同相电阻输入
L -	8	O	环路电阻输出
NC	5、6、7	-	未连接
OUT	1	O	输出
V+	10	P	正 (最高) 电源
V -	9	P	负 (最低) 电源

表 4-2. 引脚功能：XTR102（续）

引脚		类型 ⁽¹⁾	说明
名称	编号		
DNC	散热焊盘		不连接

(1) I = 输入；O = 输出；P = 电源

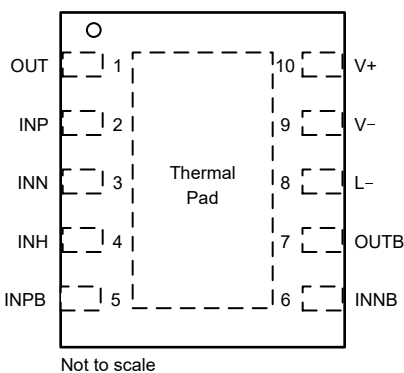


图 4-3. XTR120：DQC 封装，10 引脚 WSON（俯视图）

表 4-3. 引脚功能：XTR120

引脚		类型 ⁽¹⁾	说明
名称	编号		
INH	4	I	HART 信号输入
INN	3	I	反相输入
INP	2	I	同相电阻输入
INNB	6	I	反相输入，通道 B
INPB	5	I	同相输入，通道 B
L -	8	O	环路电阻输出
OUT	1	O	输出
V+	10	P	正（最高）电源
V -	9	P	负（最低）电源
OUTB	7	O	输出，通道 B
DNC	散热焊盘		不连接

(1) I = 输入；O = 输出；P = 电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V _S	电源电压, $V_S = (V+) - (V-)$	单电源		6	V
		双电源		±3	
	INN、OUT 上的电压 ⁽²⁾		(V-) - 0.5	(V+) + 0.5	V
	INP、L- 上的电压 ⁽³⁾		(V-) - 5.5	(V-) + 5.5	
	输入电流, 所有引脚			±10	mA
	输出短路 ⁽⁴⁾		持续	持续	
T _A	工作温度		-55	150	°C
T _J	结温		-55	150	°C
T _{stg}	贮存温度		-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 输入引脚被二极管钳制至 (V-) 和 (V+)。低于 (V-) 或高于 (V+) 的输入信号的电流必须限制在 10mA 或更低。
- (3) 只要输入电压在 5.5V 内保持不变, 输入引脚就可以摆动超过 (V+)。没有从输入引脚到 (V+) 的二极管结构。
- (4) 接地短路, 每个封装对应一个放大器。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±1000	V

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _S	电源电压, $V_S = (V+) - (V-)$	单电源	1.7		5.5	V
		双电源	±0.85		±2.75	
T _A	额定温度		-40		125	°C

5.4 热性能信息

热指标 ⁽¹⁾		XTR100	XTR102/XTR120	单位
		DBV (SOT-23)	DQC (WSON)	
		6 引脚	10 引脚	
R _{θJA}	结至环境热阻	179.9	65.3	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	110.5	65.1	°C/W
R _{θJB}	结至电路板热阻	87.9	27.3	°C/W
Ψ _{JT}	结至顶部特征参数	50.7	2.6	°C/W
Ψ _{JB}	结至电路板特征参数	87.6	27.1	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	不适用	14.2	°C/W

- (1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

在 $T_A = 25^\circ\text{C}$ 的条件下, $R_L = 10\text{k}\Omega$ 连接至 $V_S/2$, $V_S = 1.7\text{V}$ 至 5.5V , $V_{CM} = V_S/2$, $V_{OUT} = V_S/2$, 以下运算放大器规格对 OPA-A 和 OPA-B 放大器均有效 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V _{OS}	输入偏移电压	V _S = 5.5V		±0.4	±25	μV	
		T _A = -40°C 至 +125°C ⁽¹⁾		±0.5	±30		
dV _{OS} /dT	输入失调电压漂移	T _A = -40°C 至 +125°C ⁽²⁾		±0.004	±0.05	μ V/°C	
PSRR	电源抑制比			±0.05	±2.0	μ V/V	
		T _A = -40°C 至 +125°C ⁽¹⁾			±3.0		
输入偏置电流							
I _B	输入偏置电流 OPA-A	所有输入引脚	所有输入引脚	±10	±80	pA	
		INP ⁽²⁾	T _A = -40°C 至 +85°C	-76	400	pA	
		INN、INH、INPB、INNB ⁽³⁾	T _A = -40°C 至 +85°C		±100	pA	
		INP ⁽²⁾	T _A = -40°C 至 +125°C	-212	+9000	pA	
		INN、INH、INPB、INNB ⁽³⁾	T _A = -40°C 至 +125°C		+1000	pA	
I _{OS}	输入偏移电流			±20	±160	pA	
		T _A = -40°C 至 +125°C		-50	+8000		
噪声							
	输入电压噪声	f = 0.1Hz 至 10Hz		1000		nV _{PP}	
				150		nV _{RMS}	
e _N	输入电压噪声密度	f = 1Hz 至 f = 1kHz		40		nV/ √ Hz	
输入电压							
V _{CM}	共模电压范围	V _S = 5.5V	V _S = 5.5V	(V -) - 0.1	(V+) + 0.1	V	
CMRR	共模抑制比	有效的 V _{CM} 范围, V _S = 5.5V		122	135	dB	
			T _A = -40°C 至 +125°C	115			
输入电容							
开环增益							
A _{OL}	开环电压增益	(V -) + 100mV < V _{OUT} < (V+) - 100mV	V _S = 5.5V	120	145	dB	
			V _S = 1.7V	120			
			T _A = -40°C 至 +125°C	119			
A _{OL}	开环电压增益	(V -) + 200mV < V _{OUT} < (V+) - 200mV , R _L =2k Ω	V _S = 5.5V	119	140	dB	
A _{OL}	开环电压增益		V _S = 1.7V	119			
A _{OL}	开环电压增益		T _A = -40°C 至 +125°C	118		dB	
频率响应							
GBW	增益带宽积			1		MHz	
SR	压摆率	4V 阶跃, G = +1		0.4		V/ μ s	
	斩波时钟频率			130		kHz	
输出							
	相对于电源轨的电压输出摆幅	无负载		1	10	mV	
		R _L = 10kΩ		20	30		
		R _L = 2kΩ		100	150		
		T _A = -40°C 至 +125°C			50		
	高线性输出摆幅范围	A _{OL} > 119dB		(V -) + 0.1	(V+) - 0.1	V	
			R _L = 2k Ω	(V -) + 0.2	(V+) - 0.2		
I _{SC}	短路电流	V _S = 5.5V		±35		mA	
		V _S = 1.7V		±2.2			

5.5 电气特性 (续)

在 $T_A = 25^\circ\text{C}$ 的条件下, $R_L = 10\text{k}\Omega$ 连接至 $V_S/2$, $V_S = 1.7\text{V}$ 至 5.5V , $V_{CM} = V_S/2$, $V_{OUT} = V_S/2$, 以下运算放大器规格对 OPA-A 和 OPA-B 放大器均有效 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
电源							
I _Q	静态电流 (XTR100、XTR102)	I _O = 0mA		40	45	μ A	
			T _A = -40°C 至 125°C		52	μ A	
	静态电流 (XTR120)	I _O = 0mA		70	80	μ A	
			T _A = -40°C 至 125°C		92		
	导通时间	在 V _S = 5.5V 时, V _S 升降速率 > 0.03V/μs , 稳定至 1%		220		μ s	
初始电阻							
R _{IN}	输入电阻			40		kΩ	
R _I	定标电阻			10		kΩ	
R _H	HART 输入电阻	XTR102、XTR120		480		kΩ	
	绝对电阻容差				±15	%	
Ratio _{NOM}	标称比率 (R _I /R _{IN})			1/4			
D _{Ratio}	比率容差			±0.005	±0.02	%	
	HART 电阻比 (R _H /R _{IN})	XTR102、XTR120		12			
	HART 电阻比容差	XTR102、XTR120		±0.2	±1.0	%	
电阻漂移							
TCR _{abs}	电阻的绝对温度系数 (R _{IN} 或 R _I)	(Δ R _x /R _{x(25°C)})/ Δ T _A	T _A = -40°C 至 +125°C	20		ppm/°C	
TCR _{Ratio}	电阻比的温度系数 (R _I /R _{IN})	Δ 比率/比率 _{NOM}	T _A = -40°C 至 +125°C		±2	ppm/°C	
VCR _{abs}	电阻的绝对电压系数 (R _{IN} 或 R _I)	Δ R _x / Δ V _{Rx}		±1		Ω/V	
VCR _{Ratio}	电阻比的电压系数 (R _I /R _{IN})	Δ 比率/ Δ V _(R1+RIN)		10	30	ppm/V	

- 此测量值仅代表放大器 OPA-A。偏置电流和输入阻抗 R_{IN} 的影响已被消除。
- 输入偏置电流是在 L- 引脚悬空的情况下、于 INP 引脚上测得的, 因此该数值不仅包含偏置电流, 还包含 INP、L- 以及放大器输入处保护二极管的漏电流
- 所测得的输入偏置电流包含引脚处以及放大器输入处保护二极管的漏电流。

5.6 典型特性

$T_A = 25^\circ\text{C}$, $V_S = \pm 2.75\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 50\text{pF}$ (除非另有说明)

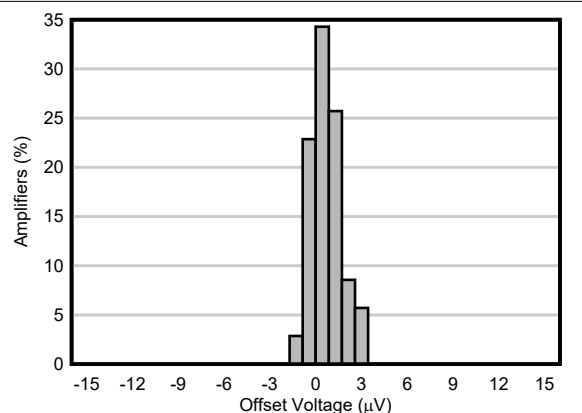


图 5-1. 失调电压分布图

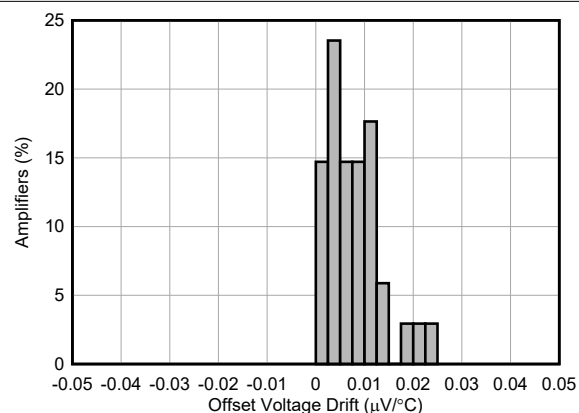


图 5-2. 失调电压漂移分配

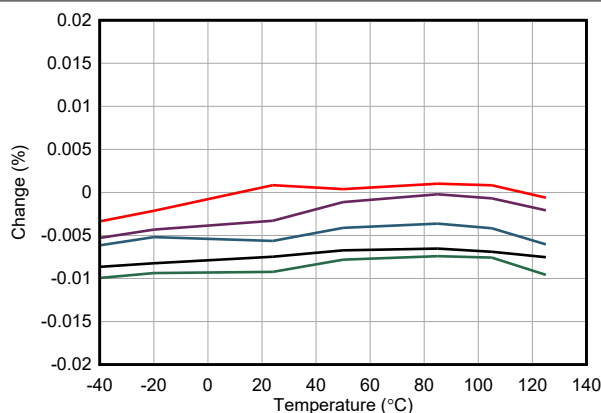


图 5-3. 电阻比容差 (D_{Ratio}) 与温度间的关系

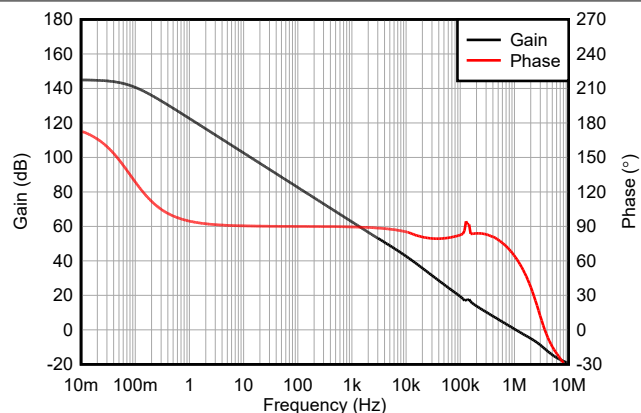


图 5-4. 开环增益和相位与频率间的关系

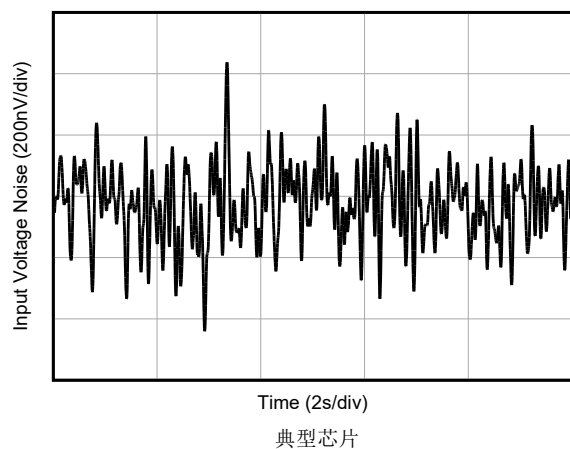


图 5-5. 0.1Hz 至 10Hz 噪声

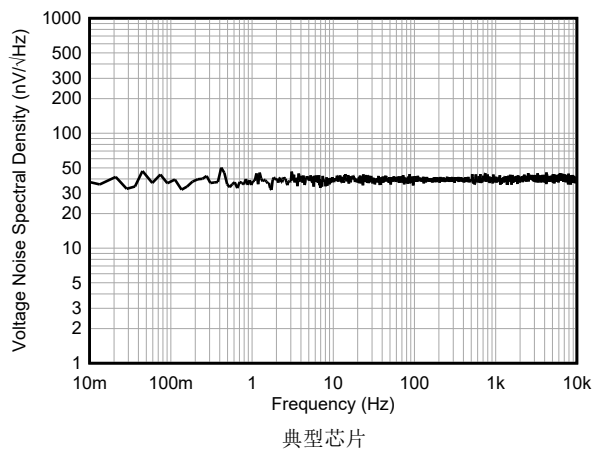
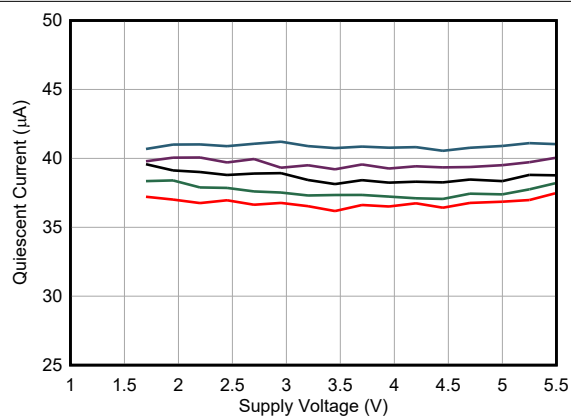


图 5-6. 输入电压噪声频谱密度与频率间的关系

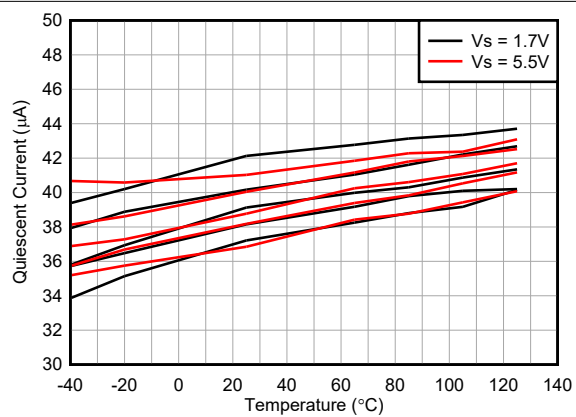
5.6 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = \pm 2.75\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 50\text{pF}$ (除非另有说明)



5 个典型芯片

图 5-7. 静态电流与电源电压间的关系



5 个典型芯片

图 5-8. 静态电流与温度间的关系

6 详细说明

6.1 概述

XTR1xx 系列是精密放大器与高匹配度电阻的组合，主要针对精密两线制变送器应用而优化，但仍可用于通用精密应用。XTR1xx 内部的放大器采用业界先进、专有的精密零漂移技术，具有超低的输入失调电压和失调漂移。放大器的工作电压范围为 1.7V 至 5.5V，单位增益稳定，带宽为 1.0MHz，噪声频谱密度为 $55\text{nV}/\sqrt{\text{Hz}}$ ，而每个放大器的典型静态电流仅为 $40\mu\text{A}$ ，且无 $1/f$ 噪声。

XTR1xx 具有两个集成电阻 $10\text{k}\Omega$ 和 $40\text{k}\Omega$ ，可产生超高精度的 1:4 电阻比，容差小于 0.05%，漂移为 $\pm 2\text{ppm}/^\circ\text{C}$ 。XTR100 采用 6 引脚 DBV 封装，与常见的 5 引脚 SOT-23 运算放大器引脚排列兼容。XTR102 额外集成一个 $480\text{k}\Omega$ 电阻，并设有专用的 HART 调制信号输入引脚。XTR120 是 XTR102 的超集，此外还额外集成第二个零漂移精密放大器，可用于对 PWM 信号进行有源滤波。所有 XTR1xx 系列器件的额定工作温度范围均为 -40°C 至 $+125^\circ\text{C}$ 。

超低的放大器失调漂移、超低的电阻比例漂移，再加上低噪声，共同实现了出色的变送器精度。当这些特性与超低功耗、超低电压和小型封装相结合时，使 XTR1xx 成为构建精密 $4\text{mA} - 20\text{mA}$ 变送器的理想选择。DBV 封装可提供从分立元件实现方案到 XTR100 的平滑过渡。对 HART 输入和 PWM 输入的支持确保了广泛的应用范围。此外，宽带宽还带来了高可靠性和更佳的 EMC 特性。

6.2 功能方框图

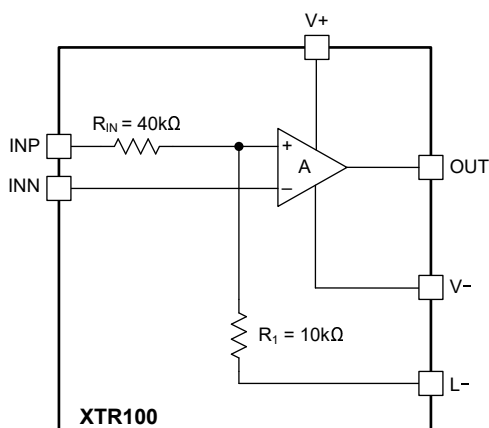


图 6-1. XTR100 方框图

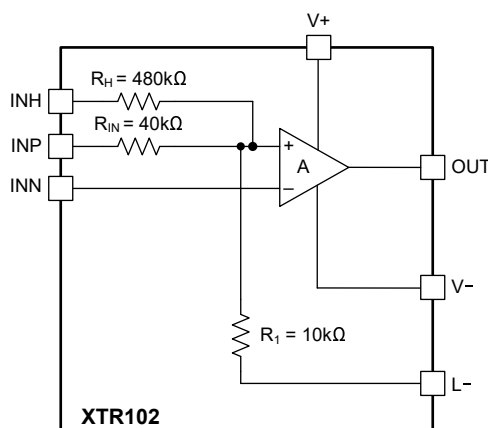


图 6-2. XTR102 方框图

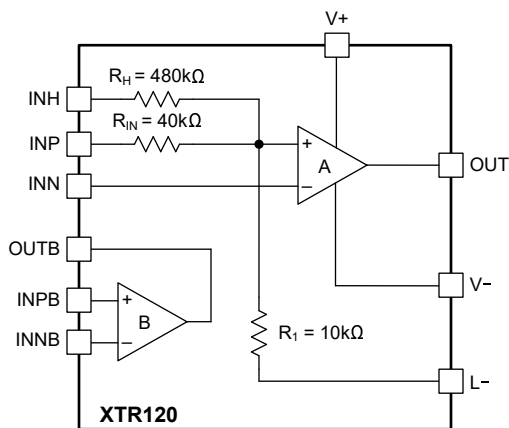


图 6-3. XTR120 方框图

6.3 特性说明

6.3.1 ESD 保护

除 INP 和 L- 引脚外，XTR1xx 的各引脚均通过连接到电源 V+ 和 V- 的钳位二极管实现 ESD 保护，如图 6-4 所示。

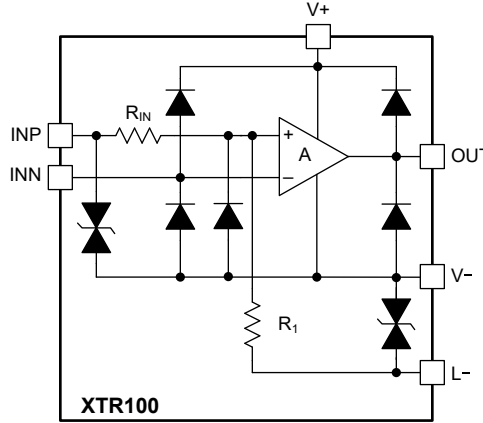


图 6-4. XTR100 内部保护器件

XTR1xx 的 INP 和 L- 引脚配备特殊的 ESD 保护器件，允许这两个引脚在超出电源轨 V+ 和 V- 的范围内摆动。这些特殊器件在低温下漏电很小，但在高温下以及当 INP 和 L- 上存在非零电压时，会表现出相对较大的漏电。

INP 保护器件的漏电表现为 INP 上的输入偏置电流，以及 INP 与 INN 之间的输入失调电流。只有当输入源阻抗较高时，该电流才会影响器件精度。最坏情况下，由漏电引起的 INP 输入电压误差为： $V_{Err}(V_{INP}) = I_{Leakage} \times R_{Source}$ 。由于该漏电在室温下可忽略不计，因此仅当 R_{Source} 超过 R_{in} 的 0.1% 时，才需要将该漏电作为漂移误差考虑。

L- 上的漏电会直接叠加到 I_{loop} 上。然而，该高温漏电相对于 20mA 满量程仅相当于 1ppm/100°C 的误差，因此在实际应用中可忽略不计。

XTR120 的放大器 B 不配备上述特殊保护器件，其引脚仅通过连接到电源 V+ 和 V- 的常规钳位二极管进行保护，如图 6-5 所示。XTR102 和 XTR120 的 INH 输入引脚情况相同，均通过常规钳位二极管进行保护。在正常运行期间，XTR1xx 内部放大器的典型输入偏置电流为 10pA。

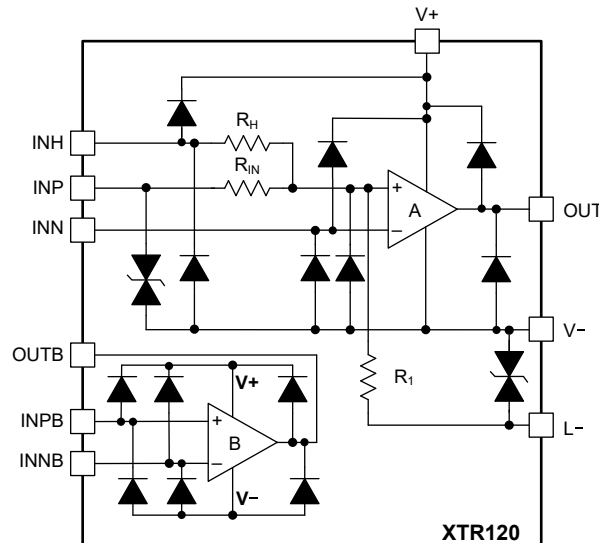


图 6-5. XTR120 内部保护器件

输入引脚 (+IN 和 - IN) 之间没有反并联二极管；因此，差分输入最大电压仅受连接到电源电压引脚的二极管的限制。但是，在输入差分电压超过标称工作输入差分电压的情况下，请务必小心。当输入分离时，放大器内部的开关失调电压消除路径会超出正常运行条件，并可能在恢复正常运行时产生长时间的趋稳行为。

6.4 器件功能模式

XTR1xx 具有单一功能模式，可在电源电压大于 1.7V ($\pm 0.85V$) 时正常工作。XTR1xx 的最大额定电源电压为 5.5V ($\pm 2.75V$)。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

7.1.1 零温漂时钟

XTR1xx 采用先进的零漂移架构，为 OPA-A 和 OPA-B 实现了超低偏移和温漂。该架构在内部使用时钟和开关来建立一条直流误差校正路径。时钟在内部进行滤波，对大多数配置而言，通常无法观察到。使用 OPA-B 时，请采取以下预防措施，以尽量减小信号链中的时钟噪声。时钟会在放大器输入端产生一个较小的电荷注入脉冲；因此，不要在输入端串联高阻值电阻 ($> 100k\Omega$)，以免在输出端产生较高的时钟电压噪声。

7.1.2 环路供电式变送器的基本功能

XTR1xx 如图 7-1 所示接入 4mA - 20mA 环路，图中为省略了补偿元件的简化原理图。需要使用宽 V_{IN} LDO 之类的电源级，从环路电压 V_{LOOP} 为 XTR1xx 供电。当 INN 输入接地时，运算放大器正输入端保持虚拟接地，由此用户可以推导出 I_{LOOP} 的关系式：

$$I_1 = \frac{1}{R_{IN}} \times V_{INP} \quad (1)$$

$$V_{L-} = \frac{-R_1}{R_{IN}} \times V_{INP} \quad (2)$$

$$I_2 = \frac{-1}{R_2} \times V_{L-} \quad (3)$$

$$I_{LOOP} = I_1 + I_2 \quad (4)$$

$$I_{Loop} = \left(1 + \frac{R_1}{R_2}\right) \times \frac{V_{INP}}{R_{IN}} \quad (5)$$

$$I_{Loop} = \frac{R_2 + R_1}{R_{IN}} \times \frac{V_{INP}}{R_2} \quad (6)$$

$$I_{Loop} \approx \frac{R_1}{R_{IN}} \times \frac{V_{INP}}{R_2} \approx \text{Ratio}_{NOM} \times \frac{V_{INP}}{R_2}, \text{ for } R_1 \gg R_2 \quad (7)$$

给定目标最大环路电流 $I_{loop, max}$ 和目标最大 DAC 输出 V_{INP} ，即可计算得到合适的 R_2 ，再就近近似为可用的标准电阻值。确定实际采用的 R_2 后，即可据此确定实际的最大 DAC 输出电压。

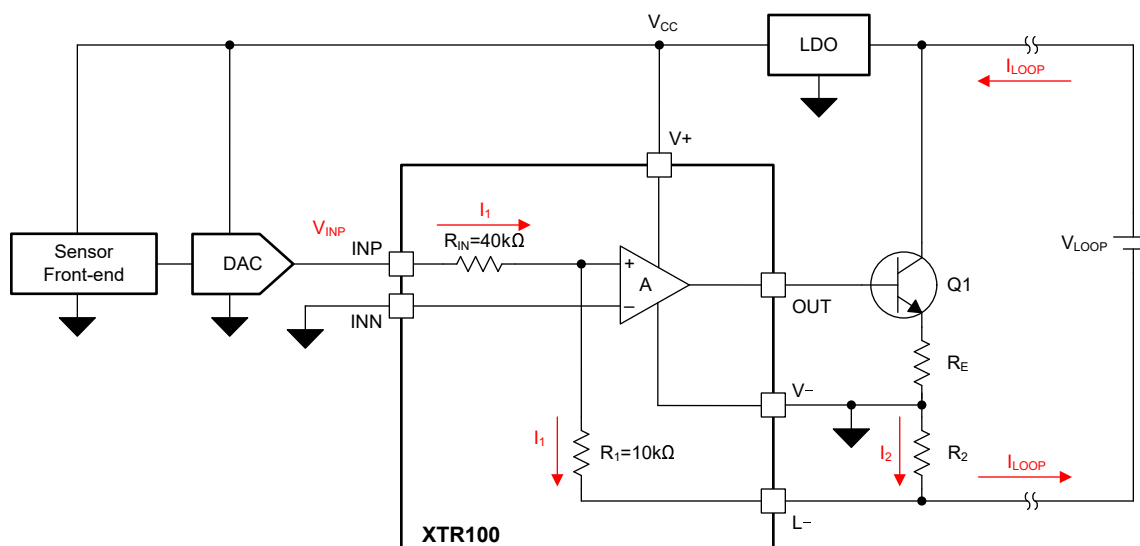


图 7-1. XTR100 在环路供电变送器中的简化电路

表 7-1 列出了针对特定 DAC REF 和目标最大 I_{LOOP} 的正确标准 R_2 电阻。

表 7-1. 不同 DAC 满量程与不同目标最大 I_{LOOP} 对应的 R_2 值

		目标最大输出电流					
		25mA		24mA		21mA	
参考	目标满量程	R2	R2 _{std}	R2	R2 _{std}	R2	R2 _{std}
1.25V	1.24	12.40	12.4	12.92	12.9	14.76	14.7
2.5V	2.4	24.00	24	25.00	24.9	28.57	28.7
3V	2.8	28.00	28	29.17	29.1	33.33	33.2
3.3V	3	30.00	30	31.25	31.2	35.71	35.7

7.1.3 电流消耗

低电流消耗是传感器变送器的基本要求，尤其是在 4mA 的最低输出电流水平下。请注意，XTR100 和 XTR102 的电流消耗有三个分量：

1. 放大器流经 $V+$ 至 $V-$ 的静态电流。XTR1xx 的典型 I_Q 为 40 μA ，全温度范围内的最大 I_Q 为 52 μA 。
2. 对于标称 4mA 输出且 $R_2 = 24.9 \Omega$ 时，输入电流 I_1 为 10 μA ，随 R_1 的工艺偏差变化，最高可达 11.5 μA ，且该电流流经 INP 至 L-。
3. Q1 基极电流取决于 Q1 的 h_{FE} ，当 h_{FE} 的典型值 = 100 时，基极电流为 40 μA ；当 $h_{FE} = 60$ 时，基极电流增大至 66 μA 。Q1 基极电流流经 $V+$ 至 OUT。请注意， h_{FE} 通常随温度的升高而增加，因此在高温下基极电流会减小，这与 I_Q 相反（随温度的升高而增加）。

因此，驱动器的电流消耗在典型情况下为 90 μA 。在所有实际应用场景中，驱动器的电流消耗都将保持在 100 μA 以下。

XTR120 在 XTR100 的基础上额外增加 40 μA 的静态电流。

7.1.4 系统误差估算

图 7-2 展示了 XTR100 的潜在误差源，包括放大器偏移电压 V_{OS} 、放大器偏置电流 I_{B+} 和 I_{B-} 、INP 处保护器件的漏电流 I_{LI} 以及 L- 处保护器件的漏电流 I_{LL} 。由 R_{IN} 的工艺偏差引起的 I_1 变化也会影响 I_{LOOP} 的精度。此外， R_2 的偏差会直接影响环路电流。

在本节中，将逐一计算上述各误差源对 I_{LOOP} 总初始误差的影响以及对温度漂移误差的影响。

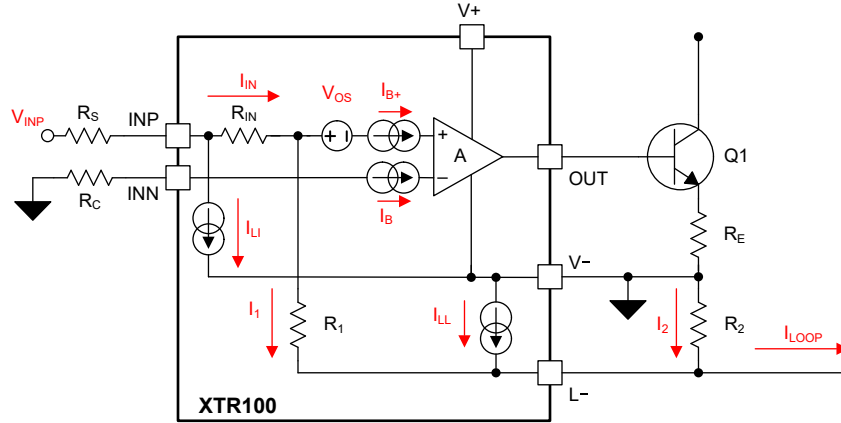


图 7-2. 带潜在误差源的 XTR100

初始误差

初始误差是指室温条件下的误差。要计算误差贡献，需推算出包含全部误差源的 I_{LOOP} 公式。假设 OPA-A 处于高增益线性运行状态，运算放大器输入具有相同的电压，即 $V_{IN+} = V_{IN-}$ 。

$$I_{IN} = \frac{V_{INP} - V_{OS} - V_{INN}}{R_{IN}} \quad (8)$$

$$V_{INN} = I_{B-} \times R_C \quad (9)$$

$$V_{L-} = V_{OS} + V_{INN} - I_1 \times R_1 \quad (10)$$

$$I_1 = I_{IN} - I_{B+} \quad (11)$$

$$V_{L-} = V_{OS} + I_{B-} \times R_C - \left(\frac{V_{INP} - V_{OS} - V_{INN}}{R_{IN}} - I_{B+} \right) \times R_1 \quad (12)$$

$$I_{LOOP} = \frac{-V_{L-}}{R_2} + I_1 + I_{LL} \quad (13)$$

$$I_{LOOP} = \frac{-1}{R_2} \times (V_{OS} + I_{B-} \times R_C) + \left(\frac{V_{INP} - V_{OS} - V_{INN}}{R_{IN}} - I_{B+} \right) \times \frac{R_1}{R_2} + I_{IN} - I_{B+} + I_{LL} \quad (14)$$

代入并重新排列各项后，用户得到以下公式：

$$I_{LOOP} = \frac{V_{INP}}{R_{IN}} \times \left(1 + \frac{R_1}{R_2} \right) - \frac{V_{OS}}{R_{IN}} \times \left(1 + \frac{R_1}{R_2} + \frac{R_{IN}}{R_2} \right) - I_{B-} \times R_C \times \left(\frac{1}{R_2} + \frac{1}{R_{IN}} \times \left(1 + \frac{R_1}{R_2} \right) \right) - I_{B+} \times \left(1 + \frac{R_1}{R_2} \right) + I_{LL} \quad (15)$$

可分别利用该公式中的各项，推算出每个误差源各自的误差贡献

$$I_{Err}(V_{OS}) = \frac{V_{OS}}{R_2} \times \left(\frac{R_2}{R_{IN}} + \text{Ratio}_{NOM} + 1 \right) \quad (16)$$

$$I_{\text{Err}}(I_{B+}) = \left(1 + \frac{R_1}{R_2}\right) \quad (17)$$

$$I_{\text{Err}}(I_{B-}) = R_C \times \left(\frac{1}{R_2} + \frac{1}{R_{\text{IN}}} \times \left(1 + \frac{R_1}{R_2}\right)\right) \quad (18)$$

$$I_{\text{Err}}(\Delta R_{\text{IN}}) = V_{\text{INP}} \times \left|\frac{1}{R_{\text{IN}}} - \frac{1}{R'_{\text{IN}}}\right| = I_{\text{LOOP}} \times \frac{R_2}{R_1} \times \Delta R_{\text{IN}}; R'_{\text{IN}} = R_{\text{IN}} \times (1 \pm \Delta R_{\text{IN}}) \quad (19)$$

忽略 ΔR_{IN} 对其他各项的影响，因为其余各项在量级上要小得多。

由 R_S 引起的误差同样可视为输入阻抗误差，只需用 ΔR_S 替换 ΔR_{IN} ，套用同一公式即可

$$I_{\text{Err}}(D_{\text{Ratio}}) = \text{Ratio}_{\text{NOM}} \times \frac{V_{\text{INP}}}{R_2} \times D_{\text{Ratio}} = I_{\text{LOOP}} \times D_{\text{Ratio}} \quad (20)$$

$$I_{\text{Err}}(\Delta R_2) = \text{Ratio}_{\text{NOM}} \times V_{\text{INP}} \times \left|\frac{1}{R_2} - \frac{1}{R'_2}\right| = I_{\text{LOOP}} \times \Delta R_2; R'_2 = R_2 \times (1 \pm \Delta R_2) \quad (21)$$

电压失调和偏置电流产生偏移误差，而 ΔR_{IN} 、 D_{Ratio} 和 R_S 则对 I_{LOOP} 产生增益误差。初始偏移误差和增益误差均可通过室温下的两点校准加以补偿。

表 7-2. 最坏情况初始误差估算

误差源 ⁽¹⁾	条件	I_{LOOP} 误差 (μA)
V_{OS}	$V_{\text{OS}} = 30 \mu\text{V}$	1.56
I_B	$I_{B+} = I_{B-} = 80\text{pA}$	0.12
初始偏移误差 (平方和)		1.57
ΔR_{IN}	$\Delta R_{\text{IN}} = 15\%$	7.2
D_{Ratio}	$D_{\text{Ratio}} = 0.02\%$	4
R_S	$R_S = 4 \Omega$	2
初始增益误差 (平方和)		8.48
XTR1xx 未校准总初始误差 (平方和)		8.62 (0.054% 量程)
R_2	0.1% 容差 R_2	20
变送器总体初始误差		21.78 (0.14% 量程)

(1) 此计算假定 $R_{\text{IN}} = 40\text{k}\Omega$ 、 $R_1 = 10\text{k}\Omega$ 、 $R_2 = 24.9 \Omega$ 、 $I_{\text{LOOP}} = 20\text{mA}$ (FS)、SPAN = 16mA。

表 7-2 表明决定变送器初始误差的主要因素是 R_2 ，而非 XTR1xx。

漂移误差

漂移误差是指由误差源随温度变化引起的误差。使用初始误差计算中所用的同一 I_{LOOP} 公式，即可在表 7-3 中推导出各误差源在 60°C 和 100°C 温度变化范围内的漂移误差估算值。60°C 的数据适用于 -40°C 至 85°C 的工作范围；100°C 的数据适用于 -40°C 至 125°C 的工作范围。如果已完成室温校准，则漂移误差是唯一的残余误差。

在实际应用中，器件漏电流 I_{LI} 和 I_{LL} 并不流经 R_{IN} ，因此不会引起输出误差。然而，特性化数据将漏电流计入了偏置电流 I_{B+} 之中。因此在后续的漂移计算中，用户仅使用估算的偏置电流漂移。

表 7-3. 最坏情况漂移误差估算

误差源 ⁽¹⁾	条件	I _{LOOP} 误差 (μA)	
		60°C	100°C
V _{OS} 漂移	dV _{OS} /dT = 0.05 μV/°C	0.16	0.26
I _{LL} 漂移	I _{LL} 漂移 = 0.1nA/°C	0.01	0.01
I _{B-} 漂移	I _{B-} 漂移 = 5pA/°C	0.31	0.52
失调电压误差漂移 (平方和)		0.35	0.58
ΔR _{IN} 漂移	ΔR _{IN} 漂移 = 20ppm/°C	0.06	0.1
D _{Ratio}	D _{Ratio} 漂移 = 2ppm	2.4	4
I _{B+} 漂移	I _{B+} 漂移 = 10pA/°C	0.25	0.42
增益误差漂移 (平方和)		2.41	4.02
XTR1xx 总漂移误差 (平方和)		2.5	4.06 (2.5ppm/°C)
R ₂	R ₂ 漂移 (5ppm/°C)	6	10
变送器总漂移误差		6.6	11.00 (6.9ppm/°C)

(1) 此计算假定 R_{IN} = 40kΩ、R₁ = 10kΩ、R₂ = 24.9Ω、I_{LOOP} = 20mA、量程 = 16mA。

表 7-3 表明决定变送器漂移误差的主要因素是 R₂，而非 XTR1xx。

除初始误差和漂移误差外，还有由电源变化 (PSRR)、输入共模变化 (CMRR)、随输入电压变化的电阻比例 VCR_{Ratio} 以及电压噪声引起的误差。由于在变送器应用中共模电压保持在接近 GND 的水平，因此可忽略 CMRR 影响。

表 7-4. 动态误差

SOURCE	条件	I _{LOOP} 误差 (μA)
PSRR	PSRR = 3 μV/V，电源纹波 10%	0.08
VCR _{Ratio}	VCR _{Ratio} = 30ppm/V，3.3V 满量程输入	1.98
Vnoise	Vnoise = 40nV/√Hz，BW = 1kHz	0.42
Vnoise (0.1Hz 至 10Hz)	Vnoise(0.1to10Hz) = 1000nV _{pp}	0.05
XTR1xx 总动态误差 (平方和)		2.03

请注意，在进行整体系统漂移误差估算时，应将 DAC 误差和 DAC 电压基准误差纳入计算。

以下是 XTR1xx 不同类型误差的汇总

表 7-5. XTR1xx 误差汇总

SOURCE	条件	I _{LOOP} 误差 (μA)
XTR1xx 未校准总初始误差 (平方和)		8.62 (0.054% 量程)
XTR1xx 在 100°C 范围内的总漂移误差 (平方和)		4.06 (2.5ppm/°C)
XTR1xx 总动态误差 (平方和)		2.03
未校准、在 100°C 范围内使用的 XTR1xx 总误差		9.74 (0.061% 量程)
对初始误差校准后、在 100°C 范围内预期的 XTR1xx 总误差		4.54 (0.028% 量程)

请注意，在进行整体系统误差估算时，用户除 R₂ 误差外，还必须额外纳入 DAC 误差和 DAC 电压基准误差。

7.2 典型应用

7.2.1 XTR100 4mA - 20mA 变送器

XTR100 可用于构建 4mA - 20mA 电流变送器，如图 7-3 所示。低 I_Q LDO 用于将环路电压 V_{LOOP} 降至变送器供电电平 V_{CC}。AFE88101 等低电压 DAC 用于为 XTR100 生成输入信号。

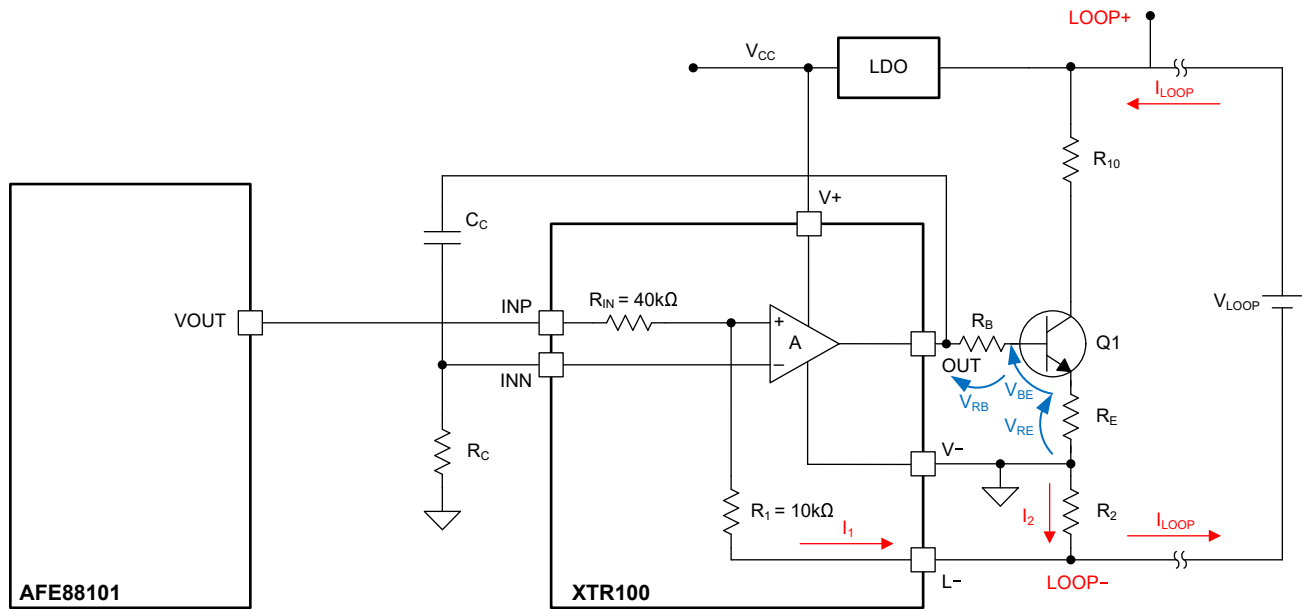


图 7-3. 搭载 AFE88101 的 XTR100 4mA - 20mA 变送器

7.2.1.1 设计要求

XTR100 主要用于构建 4mA - 20mA 变送器。设计目标包括高精度和低电流消耗。表 7-6 列出了通用 4mA - 20mA 变送器的典型设计要求。

变送器的有效输出范围为 4mA - 20mA。然而，许多变送器会输出低于 4mA 或高于 20mA 的电流，以此向接收器指示错误状态。

表 7-6. 设计参数

参数	值
输入电压范围 V_{INP}	0V 至 2.5V
环路电压 V_{LOOP} 范围	12V 至 27V
有效环路电流 I_{LOOP} 范围	4mA 至 20mA
环路电流 I_{LOOP} 最大值	24mA
环路电流 I_{LOOP} 误差电平	3.375mA 和 21.75mA
电源电压	3.3V
工作温度范围	-40°C 至 125°C

7.2.1.2 详细设计过程

计算 R_2 和输入范围

可按照节 7.1.2 所述，使用环路最大电流值来计算 R_2 ，对于 24mA 的环路电流和 2.5V 的最大电压，正确的值为 24.9 Ω 。为获得 XTR100 的精度优势，应使用精度为 0.1% 或更高的电阻，且其温度漂移系数应低于 10ppm/°C。

现在按表 7-7 中所示计算不同电流值所需的标称输入电压。

表 7-7. 不同输出电流对应的 DAC 输出电压

I_{LOOP} 电流 (mA)	DAC 电压 (V)
3.375	0.3352
4.000	0.3974
20.000	1.9871
21.750	2.1609
24.000	2.385

上述电压电平均处于 AFE88101 DAC 的有效输出范围之内。对应的数字代码另请参见 AFE88101 数据表。

选择 Q_1

选择导通晶体管 Q_1 时的重要参数包括最大集电极发射极电压 V_{CE} 、最大功率耗散、低 I_{C} 漏电流以及高电流增益 h_{FE} 。

理想的 Q_1 选型取决于系统要求，例如可用空间和最大环路电压。较小的封装（例如 SOT-23）有利于节省空间，但其持续功率耗散通常被限制在 0.5W 以下，因此在环路电压被钳位的空间受限应用中，该封装是理想选择。如果电路板具有出色的散热性能且环路电压较低，也可以使用 SOT-23 晶体管。SOT-23 晶体管可提供更高的电流增益。当需要承受更高功率时，可使用 SOT-89 或 SOT-223 等较大封装的 BJT。

例如，可选择 BC55PA NPN，这是一款 60V 晶体管，具有高电流增益，并且有多种型号可承受 0.4W 至 1.6W 的功率耗散，采用相对较小的 SOT1061 封装。

基极和发射极电阻 R_{E} 和 R_{B}

高电流增益的晶体管需要发射极负反馈，这一功能由 R_{E} 实现。该电阻值不宜过高，因为在电流较大时，过高的阻值会影响压降。 $R_{\text{E}} = 10 \Omega$ 时，在最大环路电流下产生的压降小于 0.25V。

基极电阻 R_{B} 用于将运算放大器与 Q_1 的容性负载隔离，该容性负载会影响环路稳定性。当基极电流较大（由大环路电流或较低电流增益引起）时，更大的 R_{B} 会导致更高的压降，可能超出运算放大器的摆幅限制。在 $h_{\text{FE}} = 60$ 的低值情况下，如果用户希望将 R_{B} 压降控制在 0.9V 以内，则 R_{B} 的最大值为 2.5k Ω 。

请确认在所有条件下均满足： $V_{\text{RE}} + V_{\text{BE}} + V_{\text{RB}} < V_{\text{CC}} - 200\text{mV}$ 。

补偿元件 R_{C} 和 C_{C}

补偿元件 R_{C} 和 C_{C} 决定环路带宽。补偿电容 C_{C} 的最佳值可通过 SPICE 仿真确定：选择一个 R_{C} 值，对环路运行交流仿真，同时扫描 C_{C} ，从而在保持适当带宽的同时获得理想的相位裕度。仿真结果表明，对于当前示例，有效值为 $R_{\text{C}} = 20\text{k} \Omega$ 、 $C_{\text{C}} = 25\text{pF}$ 。

7.2.2 XTR100 4mA - 20mA 低压变送器

如果 $V_{CC} = 1.8V$ ，则 $4mA - 20mA$ 环路变送器需采用不同的拓扑结构，如图 7-4 所示。该架构可使 OPA-A 输出端的最大电压保持在 $1.8V$ 以下。

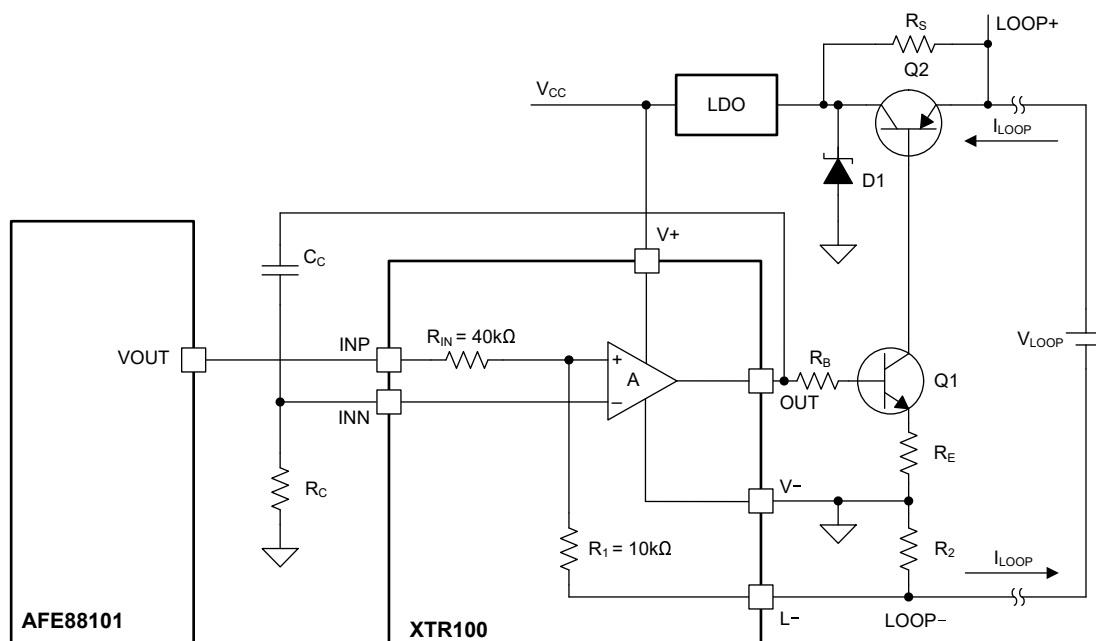


图 7-4. XTR100 4mA - 20mA 低压变送器

7.2.3 XTR100 精密分压器和加法器

凭借出色的漂移性能，当需要从 V_{REF} 产生 $1/5 V_{REF}$ 或 $4/5 V_{REF}$ 的电压时，XTR100 还可作为精密分压器使用。由于 XTR100 INP 输入引脚实际上可以超过电源电压，因此在用 5V 电压基准进行分压时，XTR100 实际上可以用 3.3V 或 2.5V 的电源供电。

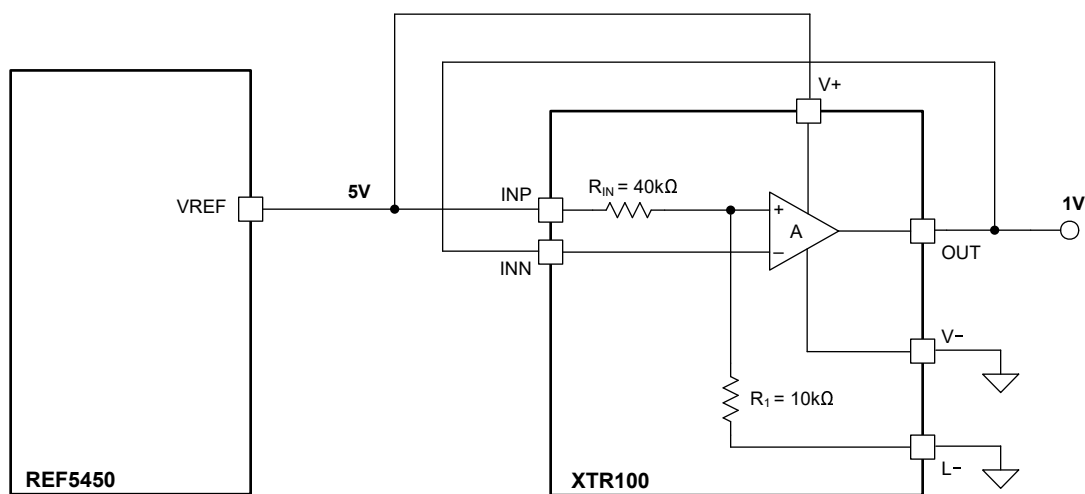


图 7-5. 搭载 REF5450 的 XTR100 精密 1:5 分压器

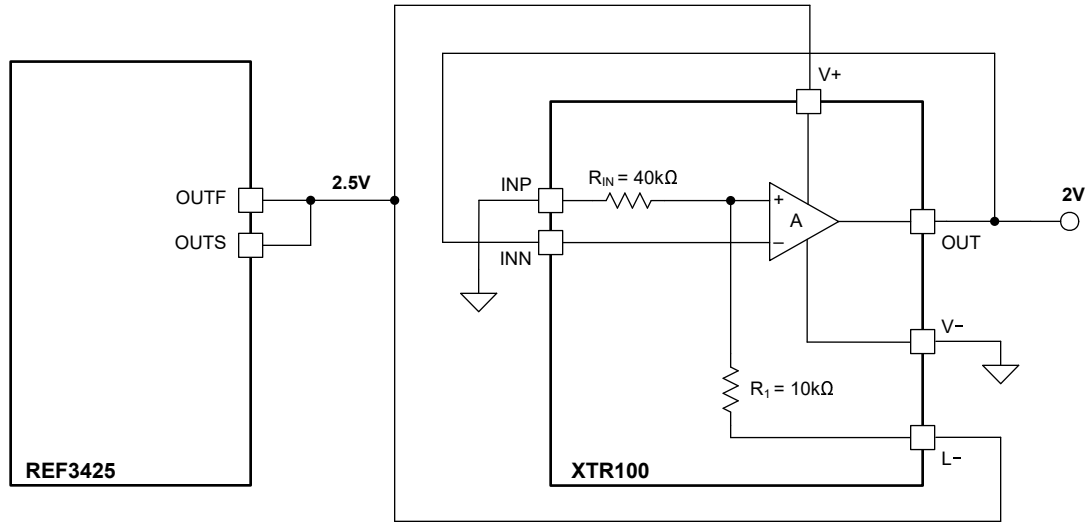


图 7-6. 搭载 REF3425 的 XTR100 精密 4:5 分压器

XTR100 的另一个应用是按 1:4 的比例精确地将两个输入信号相加，如图 7-7 所示。

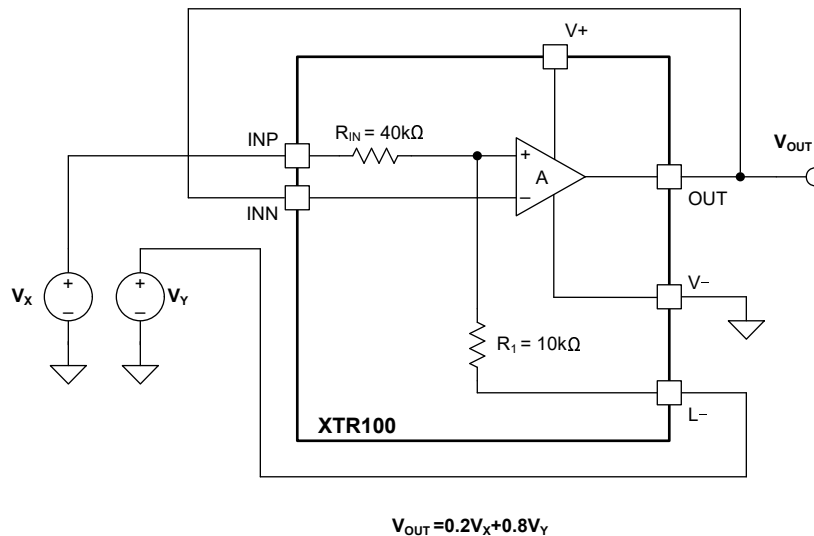


图 7-7. XTR100 精密 1:4 加法器

7.3 电源相关建议

XTR1xx 系列器件的额定工作电压范围为 1.7V 至 5.5V (单电源) 和 $\pm 0.85V$ 至 $\pm 2.75V$ (双电源)。节 5 中展示了随工作电压的变化而显著变化的关键参数。

小心
电源电压大于 6V 可能会对器件造成损坏 (请参阅节 5.1)。

7.4 布局

7.4.1 布局指南

图 7-8 展示了图 7-3 电路原理图中部分电路的示例布局。总的来说，应保持良好的布局实践。尽量缩短走线，如果可以，在使用印刷电路板 (PCB) 接地平面时，请将表面贴装式组件放置在尽可能靠近器件引脚的位置。

- 将 0.1μF 的电源旁路电容器靠近 V+ 引脚放置。

- 使用低 ESR 的陶瓷旁路电容器。
- 缩短通往 INP 和 INN 引脚的走线，并使其远离电源线等噪声节点。
- 使 R_2 靠近 L-引脚、并为 R_2 提供到 GND 平面的低阻抗通路。
- 使 XTR100 远离电路板上的热源，以避免产生热梯度。

如果用户希望使 XTR100 电路板布局与 5 引脚 DBV 运算放大器封装兼容, 可使用图 7-9 所示的布局。该布局额外增加了两个电阻: 一个位于输入端, 另一个位于输入与 L- 之间。

- 使用 XTR100 时，在输入端放置 0Ω 电阻，并将 R_1 的占位位置留空不贴装。
- 当使用 5 引脚 DBV 封装的运算放大器时，将 R_1 和 R_{IN} 放置在标注的占位位置。在此情况下，运算放大器未连接到 L-。

7.4.2 布局示例

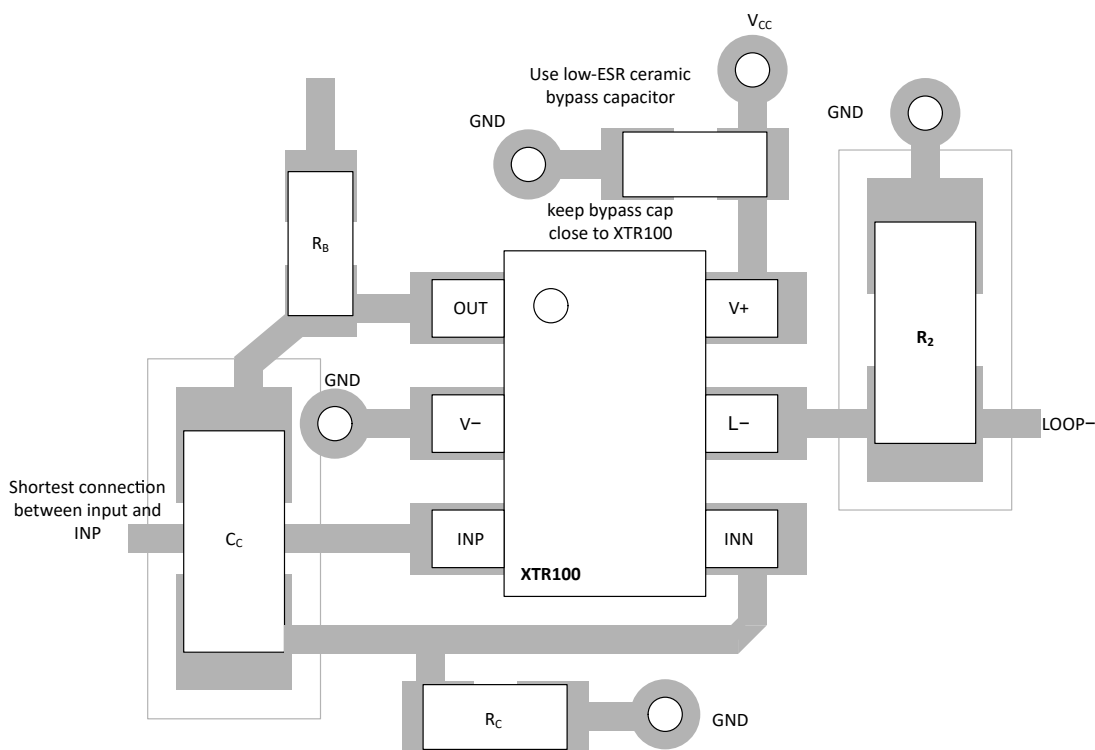


图 7-8. XTR100 布局示例

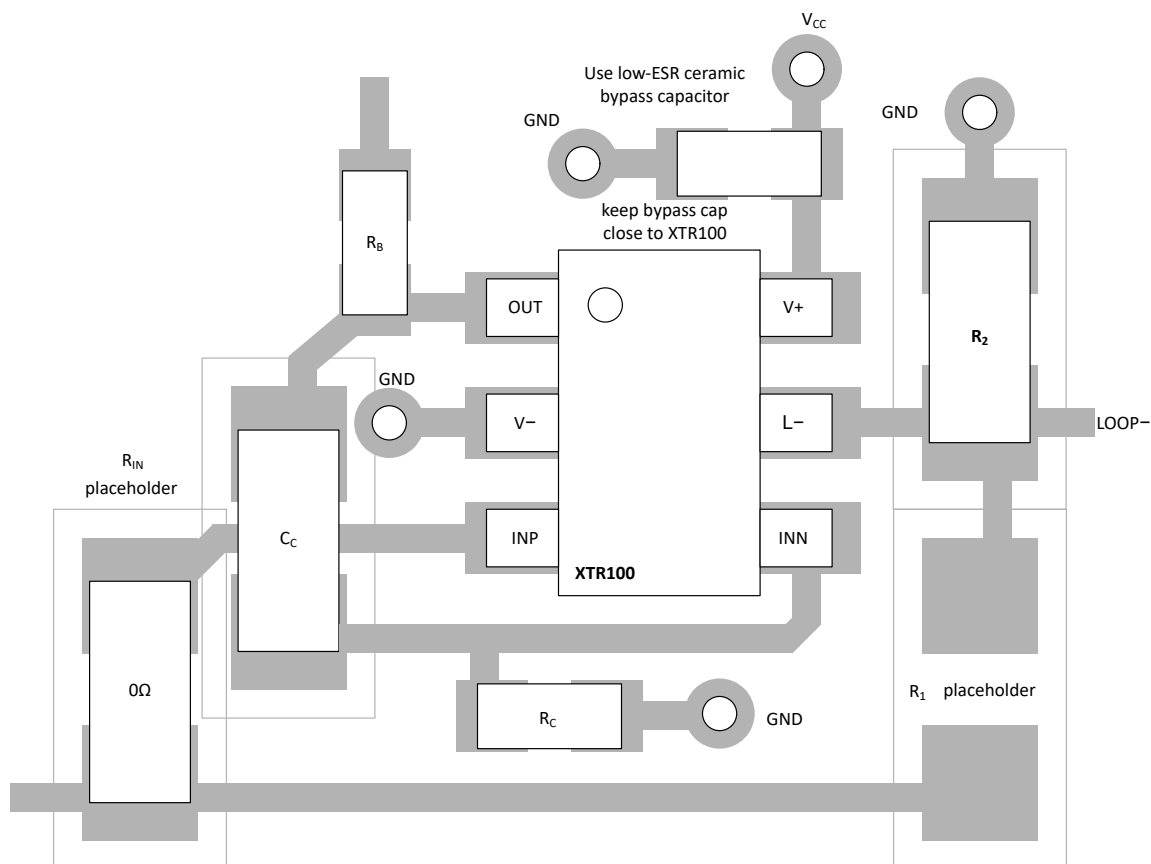


图 7-9. 与 5 引脚 DBV 封装兼容的 XTR100 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型设计，可降低开发成本并缩短上市时间。

8.1.1.2 TINA-TI™ 仿真软件 (免费下载)

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从 [设计和仿真工具](#) 网页 [免费下载](#)。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 [TINA-TI 软件文件夹](#) 中下载免费的 TINA-TI 仿真软件。

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.4 商标

TINA-TI™ and TI E2E™ are trademarks of Texas Instruments.

TINA™ is a trademark of DesignSoft, Inc..

PSpice® is a registered trademark of Cadence Design Systems, Inc.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

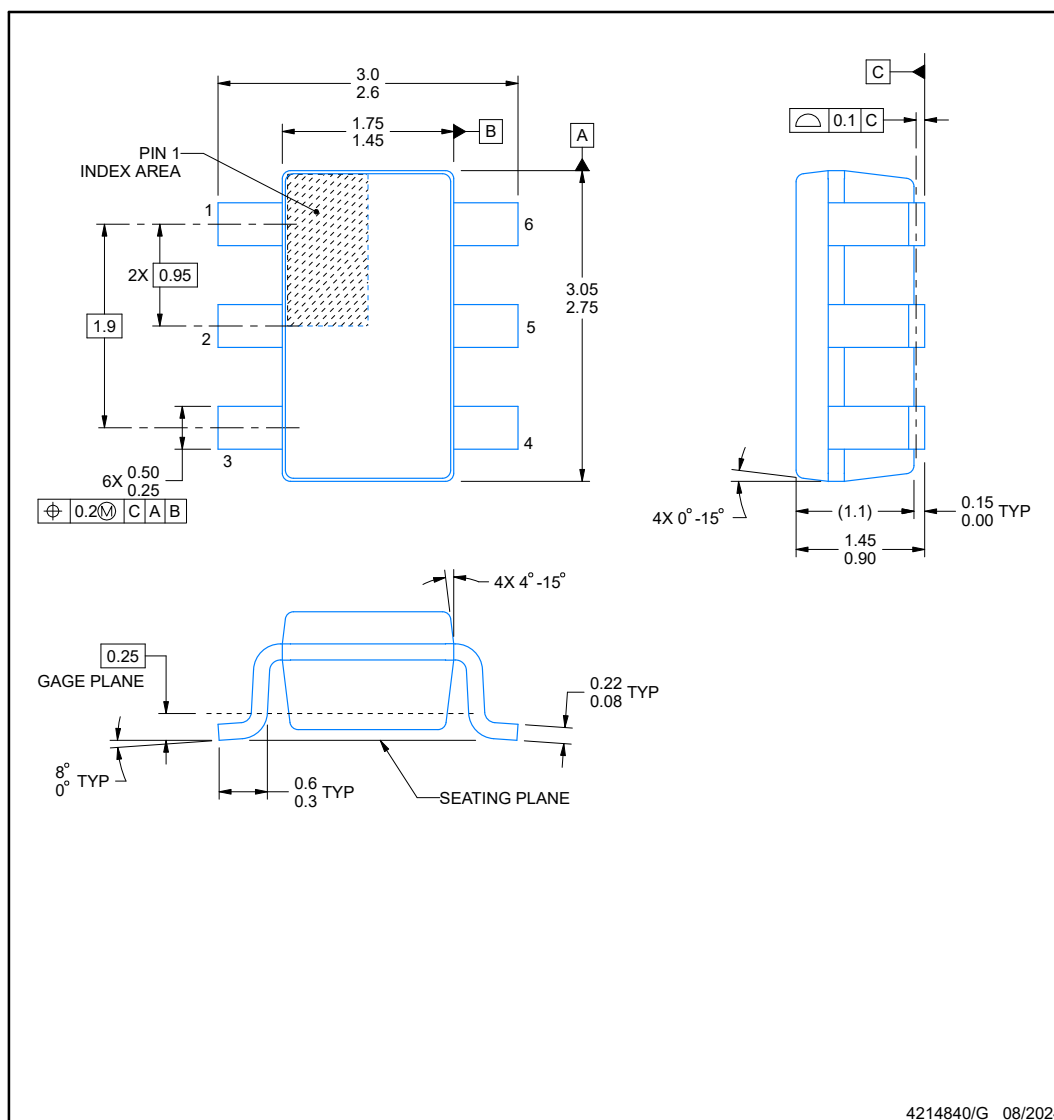
日期	修订版本	注释
September 2026	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**DBV0006A****PACKAGE OUTLINE****SOT-23 - 1.45 mm max height**

SMALL OUTLINE TRANSISTOR

**NOTES:**

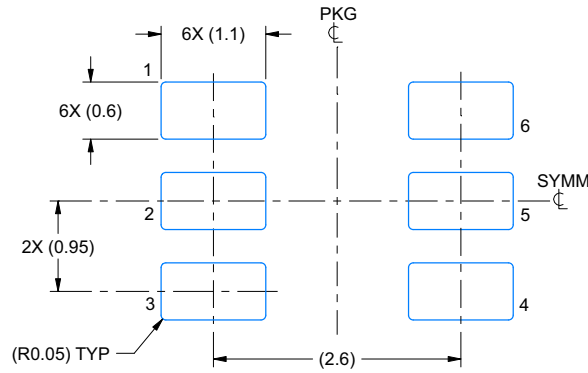
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Reference JEDEC MO-178.

EXAMPLE BOARD LAYOUT

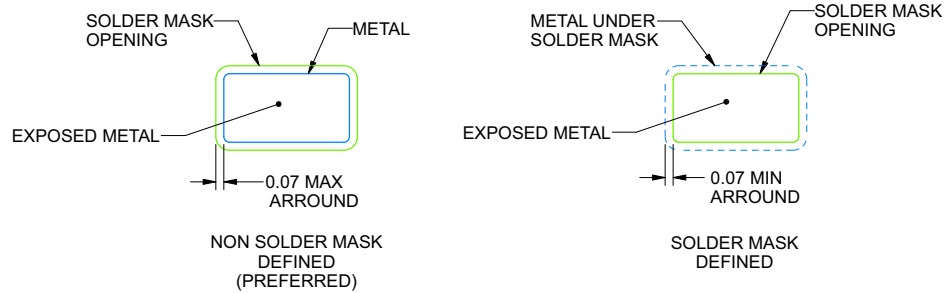
DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

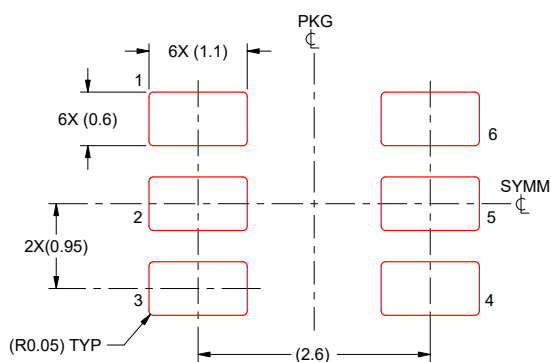
4214840/B 03/2018

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN**DBV0006A****SOT-23 - 1.45 mm max height**

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PXTR100DBVR	Active	Preproduction	SOT-23 (DBV) 6	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



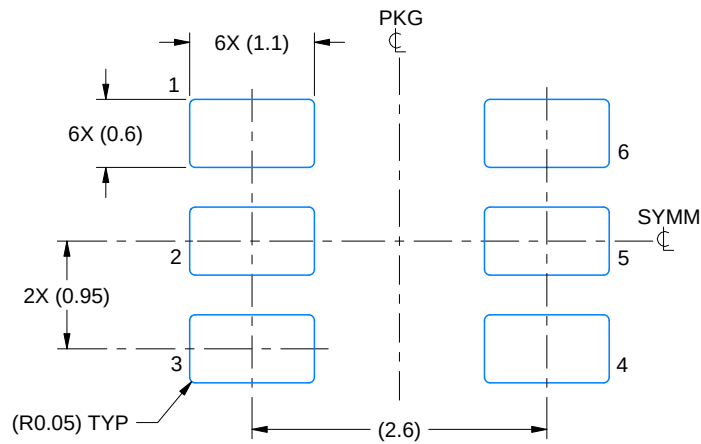
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Reference JEDEC MO-178.

EXAMPLE BOARD LAYOUT

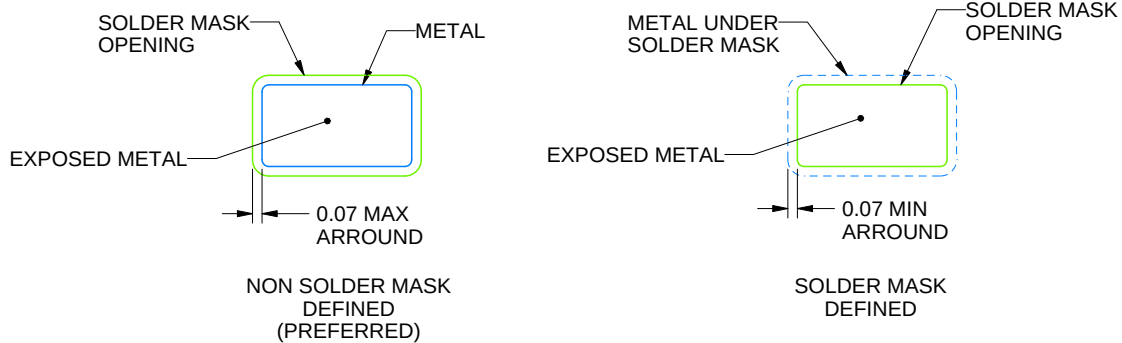
DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

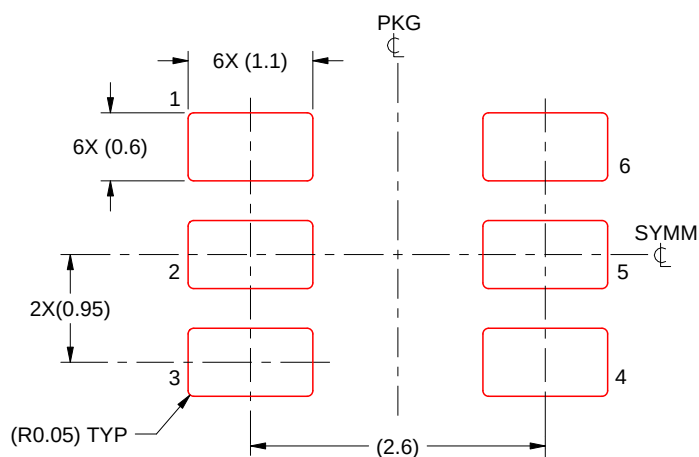
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月