UCC25661x-Q1 系列 针对轻负载效率进行优化的 750kHz 宽 V_{IN}/V_{OUT} 范围 LLC 控制器

1 特性

- 满载开关频率：50kHz 至 750kHz
- IPPC 控制可实现宽输入和输出 LLC (WLLC) 运行
- 增强的轻负载管理：
  - 高频脉冲跳跃可提高轻负载效率
  - 低频突发可实现低待机功耗
  - 可闻频率范围跳跃可降低可闻噪声
  - 集成 PFC 开/关控制信号有助于进一步降低待机功耗 (UCC256614-Q1)
- 内部谐振电容器电压合成器可提高信号可靠性并支持高启动频率
- 零电流开关 (ZCS) 规避，可消除容性区运行
- 具有超低浪涌电流的自适应软启动
- 集成高电压启动（UCC256612-Q1 和 UCC256614-Q1）
- 集成栅极驱动器：+0.6A 和 -1.2A
- 全面保护
  - 过流保护 (OCP)：50ns，逐周期电流限制
  - 过压保护 (OVP)、内部和外部过热保护 (OTP)
  - 具有内部 19V VCCP 钳位的输入和 VCCP UVLO
  - 独立配置的 OCP 和过载保护 (OLP)（UCC256612-Q1、UCC256613-Q1 和 UCC256614-Q1）
- SOIC-14 封装，移除了用于高压间隙的引脚

2 应用

- 电芯监测单元和电池接线盒
- 混合动力汽车/电动汽车 OBC 和直流/直流转换器
- 电动汽车充电基础设施
- HEV/EV 逆变器和电机控制
- 区域和车身域控制器

3 说明

UCC25661x-Q1 系列是可实现输入功率比例控制 (IPPC) 方案的高频 LLC 控制器，具有增强的轻负载管理和多种保护功能。

IPPC 拓宽了 LLC 转换器的控制范围，简化了宽输入应用（例如高电压到低电压 [HV-LV] 冗余辅助电源、断开和偏置隔离式电源）的设计。IPPC 简化了轻型电动车辆电池充电器（踏板车、摩托车、高尔夫球车和叉车）等宽输出应用的设计。

UCC25661x-Q1 系列 改进了增强型轻负载管理，可提高效率，更大程度地降低可闻噪声。为更大程度地降低充电器应用的待机功耗，UCC25661x-Q1 系列 在突发模式下运行时可以直接禁用 PFC 控制器。

自动电容区规避方案以及具有反向恢复规避方案的自适应软启动功能，确保器件不会在可能损坏 FET 的模式下工作。由于采用了自动电容区规避方案，该控制器在带预偏置负载的情况下工作效果最佳。

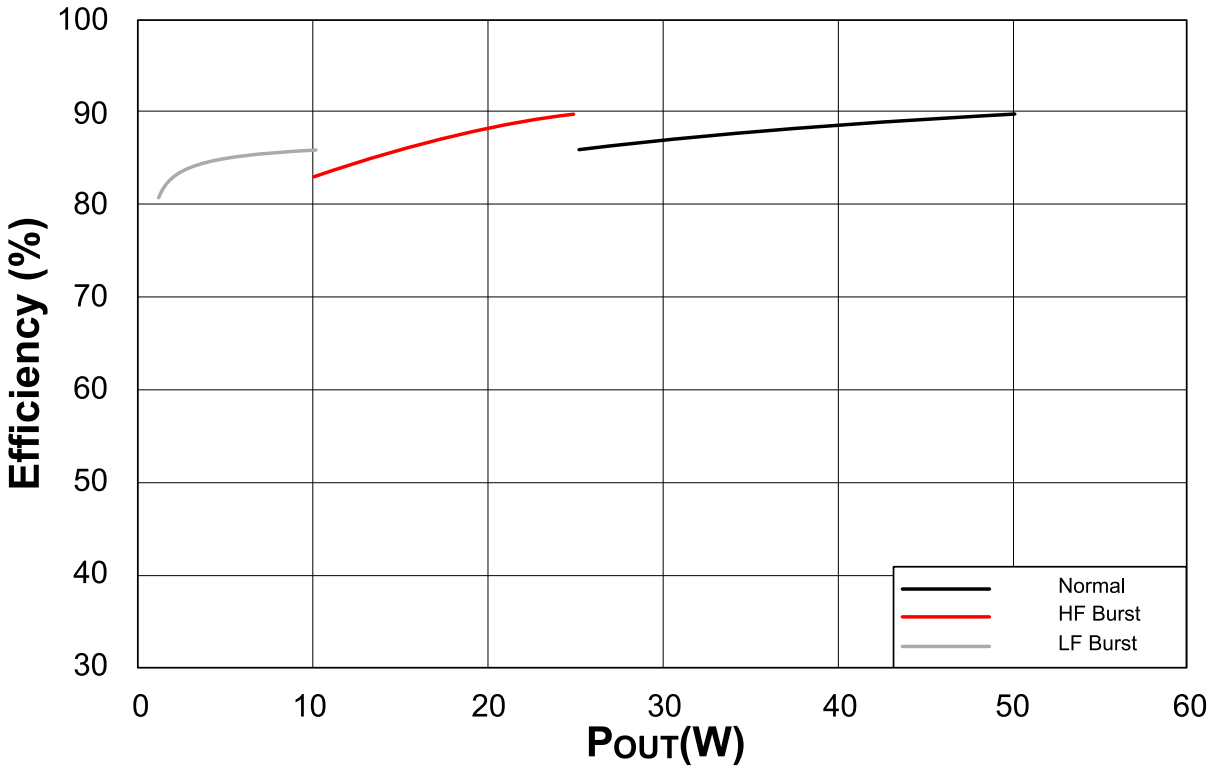
UCC25661x-Q1 系列 附带强大的保护功能，以设计可靠的电源。UCC25661x-Q1 系列 系列具有支持多种功能的选项，详细信息请参阅 器件比较表。

封装信息

器件型号	封装(1)	封装尺寸(2)
UCC25661x-Q1 系列	DDB（SOIC，16）	9.9mm × 3.9mm

(1) 有关所有可用封装，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



典型效率曲线

Copyright © 2025 Texas Instruments Incorporated

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 4
5 引脚配置和功能 5
6 规格 7
6.1 绝对最大额定值 7
6.2 ESD 等级 7
6.3 建议运行条件 8
6.4 热性能信息 8
6.5 电气特性 8
6.6 开关特性 11
6.7 典型特性 12
7 详细说明 16
7.1 概述 16
7.2 功能方框图 18
7.3 特性说明 19
7.4 保护功能 26
7.5 器件功能模式 29
8 应用和实施 36
8.1 应用信息 36
8.2 典型应用 36
8.3 电源相关建议 48
8.4 布局 49
9 器件和文档支持 52
9.1 接收文档更新通知 52
9.2 支持资源 52
9.3 商标 52
9.4 静电放电警告 52
9.5 术语表 52
10 修订历史记录 52
11 机械、封装和可订购信息 53

Copyright © 2025 Texas Instruments Incorporated

4 器件比较表

可订购器件型号	UCC256612-Q1	UCC256613-Q1	UCC256614-Q1	UCC256615-Q1
集成高电压启动	●		●	●
集成 X 电容器放电				
扩展增益范围 (EGR)			●	●
OCP/OLP 去耦	●	●	●	
LF 突发期间的 PFC 开/关			●	
IPPC 使能	●	●	●	●
OPP 故障使能	●	●	●	
ZCS 故障使能	●	●	●	●

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

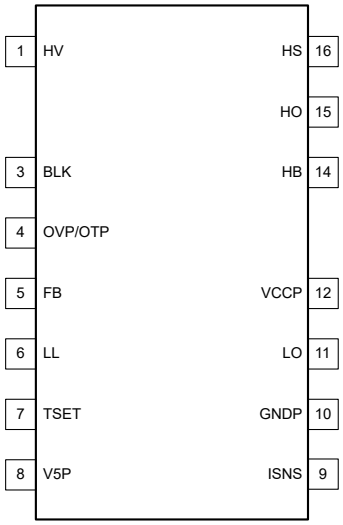


图 5-1. DDB 封装，16 引脚 SOIC；移除了引脚 2 和 13（顶视图）

表 5-1. 引脚功能

引脚(1)		I/O	说明
名称	编号		
HV	1	I	高压启动。该引脚用于执行 HV 启动。启动完成后，HV 引脚用于交流存在性检测。该引脚连接至整流交流线路（适用于 UCC256614-Q1）或输入大容量电容器（适用于 UCC256612-Q1、UCC256614-Q1 和 UCC256615-Q1）。
	2	-	缺少。用于高压引脚和低压引脚之间爬电距离的 HV 垫片
BLK	3	I	用于前馈控制的大容量直流电压检测和输入。通过大容量电容器的正极端子和 GNDP 之间的电阻分压器连接 BLK，以设置 LLC 转换器的启动和停止电压阈值。有关更多详细信息，请参阅节 7.3.5.1。
OVP/OTP	4	I	过压保护和外部过热保护输入。通过 NTC 电阻器将 OVP/OTP 连接到 GNDP，并通过齐纳二极管连接到 VCCP。有关更多详细信息，请参阅节 7.3.5.2。
FB	5	I	反馈控制输入。将 FB 连接到隔离式反馈网络中光耦合器的集电极引脚。有关更多详细信息，请参阅节 7.3.3。
LL	6	I	轻负载运行和突发模式阈值设置输入。将 LL 连接到 V5P 和 GNDP 之间电阻分压器的中心节点。LL 引脚的阻抗和电压用于为高频和低频突发模式运行选择阈值。有关更多详细信息，请参阅节 7.5.3。
TSET	7	I/O	VCR 合成器时间常数设置输入和 PFC 开/关输出 (UCC256614-Q1)。将 TSET 连接至 V5P 和 GNDP 之间电阻分压器的中心节点，以对内部谐振积分器（VCR 合成器）时间常数、最大死区时间和最小开关频率进行编程，从而使 IPPC 保持不变。 在控制器上电期间编程阶段结束后，TSET 引脚会在 UCC256614-Q1 型号中提供 PFC 开/关信号。
V5P	8	P	5V 内部稳压器输出。在 V5P 至 GNDP 之间连接一个去耦电容器（推荐 1μF 至 4.7μF）。将此电容器放置在靠近 V5P 引脚的位置。
ISNS	9	I	谐振电路电流检测输入。将 ISNS 引脚通过串联差分电容器连接到谐振电容器，以及将电流检测电阻器连接到 GNDP。 该引脚可检测差动谐振电容器电压。此信号在内部用于： • 生成控制信号 • OCP 和逐周期电流限制 • 容性区域规避 有关更多详细信息，请参阅节 8.2.2.17。

Copyright © 2025 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

引脚(1)		I/O	说明
名称	编号		
GNDP	10	P	接地基准引脚。将 GNDP 连接至初级侧大容量电容器负端子。
LO	11	O	低侧开关栅极驱动器输出。连接到低侧开关栅极端子，尽可能减小栅极驱动电路回路面积。
VCCP	12	P	IC 电源电压引脚。在 VCCP 和 GNDP 之间连接一个低 ESR 去耦电容器。对于在 LLC 变压器上包含辅助偏置绕组的应用，VCCP 引脚通过二极管连接至偏置绕组。对于禁用 HV 启动的应用，VCCP 由辅助偏置电源供电。 VCCP 引脚在内部被钳位至 19V。
	13	不适用	缺少引脚。用于高压引脚和低压引脚之间爬电距离的高压垫片。
HB	14	P	高侧栅极驱动器偏置输入。在 HB 和 HS 引脚之间连接一个电容器（最小 0.1μF）。有关更多详细信息，请参阅节 8.3.2。
HO	15	O	高侧开关栅极驱动器输出。连接到高侧开关栅极端子，尽可能减小栅极驱动电路回路面积。
HS	16	P	高侧栅极驱动器返回路径和开关节点连接输入。在 LLC 转换器中连接至半桥结构的开关节点。此引脚上的电压用于确定自适应死区时间。有关更多详细信息，请参阅节 7.3.4。

(1) 有关更多详细信息，请参阅节 8.2。

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风工作温度范围内（除非另有说明），所有电压均以 GND 为基准，进入指定端子的电流为正电流，从指定端子流出的电流为负电流。(1)

		最小值	最大值	单位
输入电压	HV，HB	-0.3	700	V
	ISNS	-6.5	6.5	V
	BLK，LL，TSET	-0.55	5.5	V
	HB - HS	-0.3	25	V
	VCCP	-0.55	30	V
	OVP/OTP	-0.55	5.5	V
5V	DC	-0.55	5.5	V
HO 输出电压	DC	HS – 0.3	HB + 0.3	V
	瞬态，小于 100ns	HS – 2	HB + 0.3	
LO 输出电压	DC	-0.3	VCCP+ 0.3	V
	瞬态，小于 100ns	-2	VCCP + 0.3	
悬空接地压摆率	dV_{HS}/dt	-200	200	V/ns
HO、LO 脉冲电流	I_{OUT_PULSED}	-0.6	1.2	A
结温范围	T_J	-40	150	°C
贮存温度范围，T_{stg}	T_{stg}	-65	150	
引线温度	焊接，10 秒		300	
	回流焊		260	

(1) 在 *绝对最大额定值* 范围外运行可能对器件造成永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在 *建议的工作条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在 *绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，HV、HO、HS、HB 引脚(1)	±1000	V
		人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，其他所有引脚(1)	±2000	
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2025 Texas Instruments Incorporated

6.3 建议运行条件

所有电压均以 GND 为基准，-40°C < T_J = T_A < 125°C，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

		最小值	标称值	最大值	单位
HV，HS	输入电压			640	V
V_{VCCP}	电源电压		15	18.5	V
HB - HS	驱动器自举电压	10	14	17.5	V
C_B	从 HB 到 HS 的陶瓷旁路电容器	0.1		5	µF
C_{VCCP}	VCCP 引脚去耦电容器	33		470	µF
$I_{VCCPMAX}$	VCCP 的最大输入电流			100	mA
T_A	工作环境温度	-40		125	°C

6.4 热性能信息

热指标(1)		UCC25661x D (SOIC) 14 引脚	单位
$R_{\theta JA}$	结至环境热阻	74.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	30.7	°C/W
$R_{\theta JB}$	结至电路板热阻	31.8	°C/W
Ψ_{JT}	结至顶部特征参数	4.4	°C/W
Ψ_{JB}	结至电路板特征参数	31.4	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

6.5 电气特性

所有电压均以 GND 为基准，−40°C < T_J < 125°C，VCC = 15V，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
电源电压						
VCC_{Short}	低于该阈值时，使用减低启动电流		0.6	1	1.4	V
$VCC_{ReStartJfet}$	低于该阈值时，重新启用 JFET			10.2		V
$VCC_{ReStart}$	在启动阶段，当 VCC 低于此水平时，将重新启用 HV 启动		12.5	13	13.5	V
$VCC_{StartSelf}$	当 VCC 高于此水平时启动		13.5	14	14.5	V
$VCC_{StartExt}$	当 VCC 高于此水平时启动		10.5	10.9	11.3	V
$VCC_{StopSwitching}$	低于此阈值时停止开关		9	9.5		V
VCC_{UVLOr}	VCC 欠压锁定电压（上升）		7.25	7.5	7.82	V
VCC_{UVLOf}	VCC 欠压锁定电压迟滞		6.5	6.8	7.1	V
VCC_{Hold_r}	启动编程阶段的 Jfet 停止电压		7.9	8.2	8.5	V
VCC_{Hold_f}	启动编程阶段的 Jfet 启动电压		7.65	7.9	8.15	V
VCC_{Shunt}	VCC 内部钳位电压			19		V
$IVCC_{Clamp}$	VCC 内部钳位电流			15		mA
VCC_OV	VCC OVP 阈值			20.5		V
电源电流						

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

所有电压均以 GND 为基准，−40°C < T_J < 125°C，VCC = 15V，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
$I_{CCSleep}$	突发关闭周期期间从 VCC 电压轨获取的电流			800		μA
I_{CCRun}	栅极开关时从 VCC 引脚获取的电流（不包括栅极电流）	死区时间 = 1μs 最大死区时间		8		mA
稳压电源						
V5P	稳压电源电压 (1)	无负载	4.75	5	5.25	V
	稳压电源电压	10mA 负载	4.75	5	5.25	V
$V5P_{UVLO}$	V5P 欠压锁定电压 (1)			4		V
$I_{V5Pstart-upCurrLimit}$	当 VCCP < $VCC_{StartSelf}$ 时可从该引脚上汲取的最大电流 (1)	VCCP = 15V		6		mA
$I_{V5PCurrLimit}$	IV5P = 15mA 时的 V5P	VCCP = 15V	10.2			mA
高压启动						
$I_{VCC_Charge_Low}$	来自 HV 引脚的减低 VCCP 充电电流	V_{HV} = 20V, VCC = 0V（UCC256612-Q1、UCC256614-Q1）	0.23	0.44	0.65	mA
$I_{VCC_Charge_High}$	全 VCCP 充电电流	V_{HV} = 20V, VCC = 4V，（UCC256612-Q1、UCC256614-Q1）	7.5	10	13.8	mA
恒压电压感应						
$V_{BLKStartHys}$	BLK 电压比较器迟滞 (1)	对于 UCC256614-Q1	0.04	0.05	0.06	V
$V_{BLKStartHys}$	BLK 电压比较器迟滞 (1)	UCC256612-Q1、UCC256613-Q1	0.09	0.1	0.11	V
$V_{BLKStop}$	强制 LLC 停止运行的BLK 电压		0.98	1	1.02	V
I_{BLKHys}	BLK 迟滞电流	对于 UCC256614-Q1		1		μA
I_{BLKHys}	BLK 迟滞电流	UCC256612-Q1、UCC256613-Q1		5		μA
反馈引脚						
$R_{FBInternal}$	内部下拉电阻器值	对于 UCC256614-Q1	85	100	115	kΩ
$R_{FBInternal}$	内部下拉电阻器值	适用于 UCC256612-Q1、UCC256613-Q1	42.5	50	57.5	kΩ
I_{FB}	FB 内部电流源	对于 UCC256614-Q1	68	80	92	μA
I_{FB}	FB 内部电流源	适用于 UCC256612-Q1、UCC256613-Q1	136	160	184	μA
V_{FB}	当 FB 引脚灌电流处于 (I_{FB} - 50μA) 时的 FB 引脚电压	Iopto = 0.37 × IFB	3.3	3.5	3.7	V
ΔV_{FB}	当 FB 引脚灌电流范围为（Iopto = 0.37 × IFB 至 Iopto = 0.94 × IFB）时的 FB 引脚电压变化				0.6	V
ΔV_{clamp}	当 FB 引脚灌电流范围为 (Iopto = 0.94 × IFB) 至 (Iopto = 1.06 × IFB) 时的 FB 引脚电压变化	(Iopto = 0.94 × IFB) 至 (Iopto = 1.06 × IFB)	0.3			V
$I_{FBclamp}$	当 FB 被钳位时的最大 FB 内部电流源	对于 UCC256614-Q1	75	87.5	100	μA
$I_{FBclamp}$	当 FB 被钳位时的最大 FB 内部电流源	适用于 UCC256612-Q1、UCC256613-Q1	150	175	200	μA
$\Delta V_{FBclamp}$	当 FB 引脚灌电流范围为 (IIopto = 1.06IFB) 至 (IIopto = IFB + 0.94 IFBClamp) 时的 FB 引脚电压变化	(IIopto = 1.06IFB) 至 (IIopto = IFB + 0.94 IFBClamp)			0.5	V
f_{-3dB}	反馈链 -3dB 截止频率 (2)	VFBReplica 从 4.5V 至 0.5V	1			MHz

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

所有电压均以 GND 为基准，−40°C < T_J < 125°C，VCC = 15V，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
V_{FBOLP}	OLP 保护(1)			4.75		V
$TOLP_{Fault}$	OLP 保护时间 (1)			100		ms
谐振电流检测						
V_{ISNS_OCP}	稳定状态期间的 OCP 阈值	适用于 TSET 选项 > 2.5V (1)	3.9	4	4.1	V
V_{ISNS_OCP}	稳定状态期间的 OCP 阈值	适用于 TSET 选项 < 2.5V	3.4	3.5	3.6	V
$V_{ISNS_OCP_SS}$	软启动期间的 OCP 阈值		2.9	3	3.1	V
n_{OCP}	触发 OCP 故障前的 OCP 周期数 (1)			7		
n_{OCP_SS}	启动时触发 OCP 故障前的 OCP 周期数(2)			50		
$V_{IpolarityHyst}$	ISNS 极性比较器迟滞			40		mV
V_{ISNS_ZCS}	软启动后的 ZCS 比较器 +Ve 阈值			150		mV
V_{ISNS_ZCSn}	软启动后的 ZCS 比较器 -Ve 阈值			-150		mV
$V_{ISNS_MINCURR_SS}$	软启动期间的+Ve ISNS 阈值			50		mV
$V_{ISNS_MINCURR_SSn}$	软启动期间的-Ve ISNS 阈值			-50		mV
t_{leb}	ZCS 和 OCP 比较器的前沿消隐(1)			250		nS
$TZCS_{Fault}$	当 ZCS 事件在指定时间内持续存在时检测到的故障(2)	ZCS 事件持续存在		10		mS
栅极驱动器						
V_{LOL}	LO 输出低电压	I_{sink} = 20mA			0.12	V
$V_{RVCC} - V_{LOH}$	LO 输出高电压	I_{source} = 20mA			0.3	V
$V_{HOL} - V_{HS}$	HO 输出低电压	I_{sink} = 20mA			0.12	V
$V_{HB} - V_{HOH}$	HO 输出高电压	I_{source} = 20mA			0.35	V
$V_{HB-HSUVLOFall}$	高侧栅极驱动器 UVLO 下降阈值		6.4	7.25	8	V
$V_{HB-HSUVLOHys}$	高侧栅极驱动器 UVLO 阈值迟滞		0.78	0.9	1.05	V
$I_{source_pk_HO}$	HO 峰值拉电流 (2)	在 VCCP = 12V 时		-0.6		A
$I_{source_pk_LO}$	LO 峰值拉电流 (2)	在 VCCP = 12V 时		-0.6		A
$I_{sink_pk_HO}$	HO 峰值灌电流 (2)	在 VCCP = 12V 时		1.2		A
$I_{sink_pk_LO}$	LO 峰值灌电流 (2)	在 VCCP = 12V 时		1.2		A
自动加载						
$I_{BOOT_QUIESCENT}$	(HB – HS) 静态电流	HB – HS = 12V		60	70	µA
I_{BOOT_LEAK}	HB 至 GND 漏电流	V_{HB} = 600 V		0.045	20	µA
$t_{ChargeBoot}$	电荷引导状态的长度(1)		230	265	300	µs
软启动						
SSRamp	软启动斜坡时间(1)			25		ms
OVP/OTP						
Vclamp_otp1	0mA 时的钳位电压(1)	在 0mA 时流经钳位的电流	1.35	1.5	1.65	V
Vclamp_otp2	1mA 时的钳位电压(1)	在 1mA 时流经钳位的电流	2.9	3.5	4.1	V
I_{OTP}	BW/OTP 引脚上的电流源			100		uA

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

所有电压均以 GND 为基准，−40°C < T_J < 125°C，VCC = 15V，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
V_{OVPpos}	输出电压 OVP – 上升阈值			3.5		V
$VOTP_{Neg}$	OTP – 下降阈值			0.8		V
$OTP_{CompHys}$	OTP 比较器迟滞		60	90	130	mV
$OVP_{CompHys}$	OVP 比较器迟滞		60	100	145	mV
$OTPBlanking_{start-up}$	启动时的 OTP 消隐时间			50		ms
$TOTP_{Fault}$	OTP 故障检测时间			330		uS
$TOVP_{Fault}$	OVP 故障检测时间 (2)			40		uS
TSET						
$I_{TSETPrgm}$	用于编程的 TSET 引脚源电流			10		uA
LL						
I_{LLPrgm}	用于突发模式转换阈值编程的 LL 引脚拉电流(2)			10		uA
t_{LLPrgm}	突发模式转换阈值编程时间(2)			2		ms
自适应死区时间						
dV_{HS}/dt	可检测的压摆率（下降斜率）(2)		0.1		200	V/ns
故障恢复						
$t_{PauseTimeOut}$	暂停计时器 (1)			1		s
热关断						
T_{J_r}	热关断温度 (1)	温度上升	125	150		°C
T_{J_H}	热关断迟滞 (1)			20		°C

(1) 未经量产测试。通过表征进行验证
(2) 未经量产测试。通过设计进行验证

6.6 开关特性

所有电压均以 GND 为基准，-40°C < T_J = T_A < 125°C，VCC = 15V，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
$t_{r(LO)}$	上升时间	10% 至 90%，1nF 负载		30	60	ns
$t_{f(LO)}$	下降时间	10% 至 90%，1nF 负载		20	30	ns
$t_{r(HO)}$	上升时间	10% 至 90%，1nF 负载		30	60	ns
$t_{f(HO)}$	下降时间	10% 至 90%，1nF 负载		15	50	ns
$t_{DT(min)}$	最小死区时间 (1)			50		ns
$t_{DT(max)}$	最大死区时间（死区时间故障）(1)	未检测到 ZCS 事件		1		µs
$t_{DT(max_ZCS)}$	最大死区时间（死区时间故障）(1)	检测到 ZCS 事件		1.1		µs
$t_{ON(min)}$	最小栅极打开时间			250		ns
$t_{ON(max)}$	最大栅极打开时间			10		µs
$t_{Ipol(ZCS)}$	结束之后可使用 IPOL 信号来终止 DT 的消隐时间	检测到 ZCS 事件		500		ns

(1) 未经量产测试。经设计验证

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性

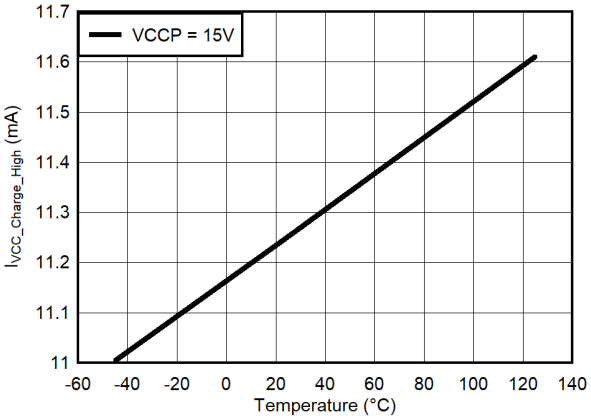


图 6-1. $I_{VCC_Charge_High}$ 与温度间的关系

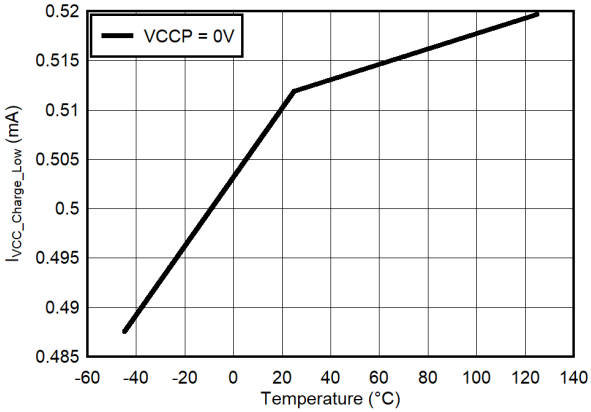


图 6-2. $I_{VCC_Charge_low}$ 与温度间的关系

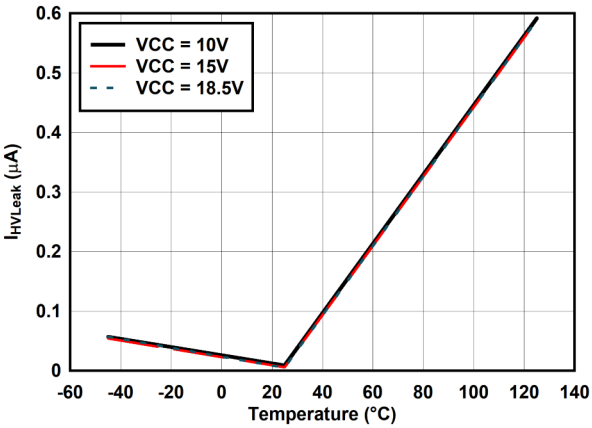


图 6-3. I_{HVLeak} 与温度间的关系

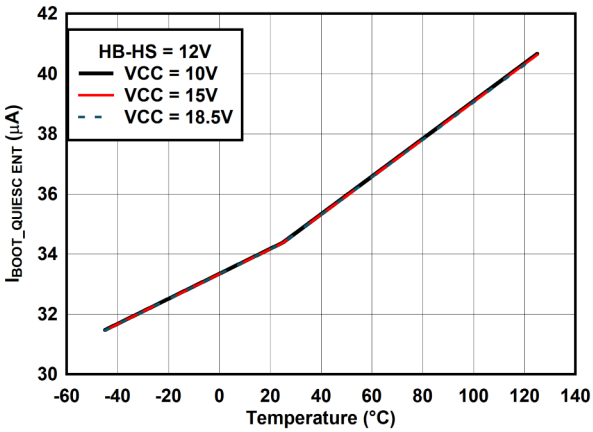


图 6-4. $I_{BOOT_QUIESCENT}$ 与温度间的关系

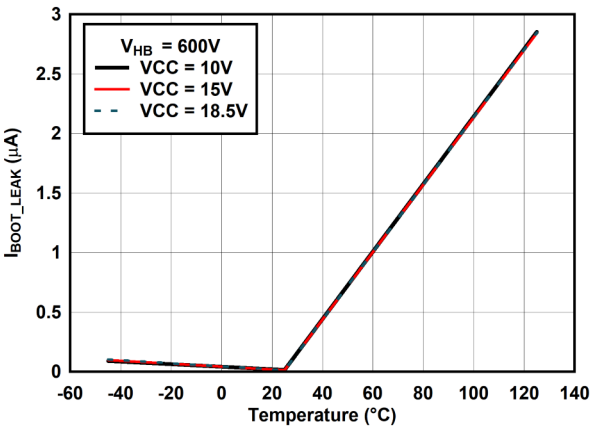


图 6-5. I_{BOOT_LEAK} 与温度间的关系

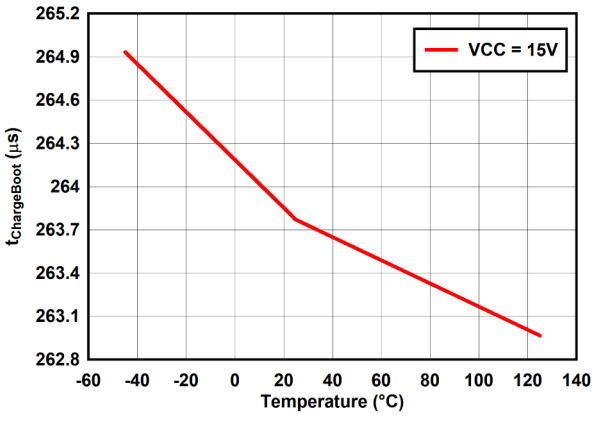


图 6-6. $t_{ChargeBoot}$ 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性（续）

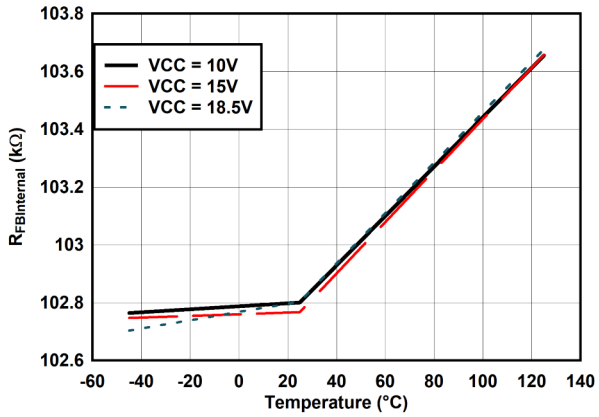


图 6-7. $R_{FBInternal}$ 与温度间的关系

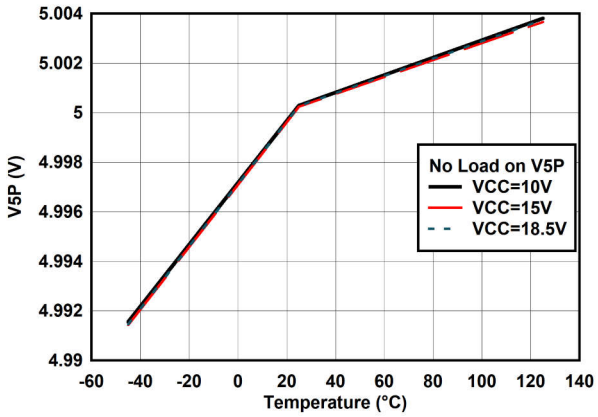


图 6-8. V5P（空载）与温度间的关系

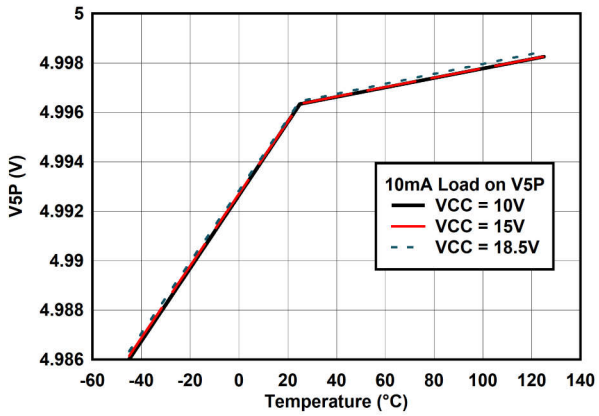


图 6-9. V5P（10mA 负载）与温度间的关系

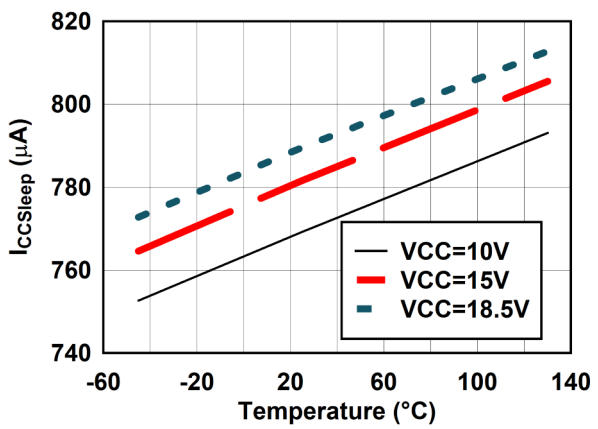


图 6-10. $I_{CCSleep}$ 与温度间的关系

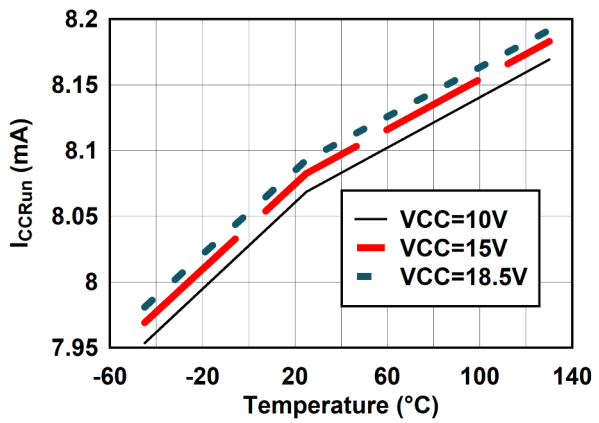


图 6-11. I_{CCRun} 与温度间的关系

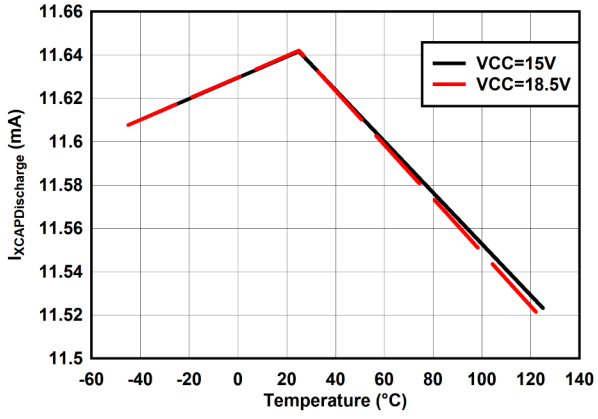


图 6-12. $I_{XCAPDischarge}$ 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性（续）

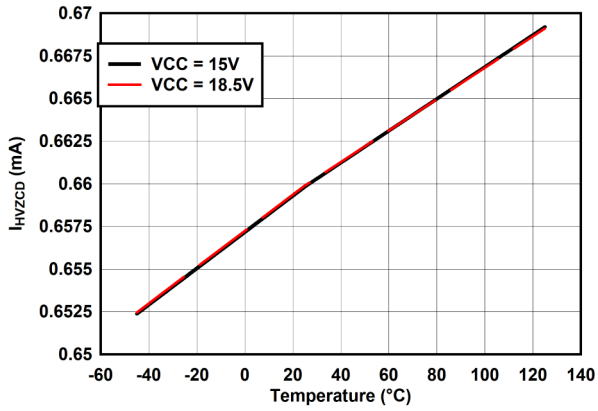


图 6-13. I_{HVZCD} 与温度间的关系

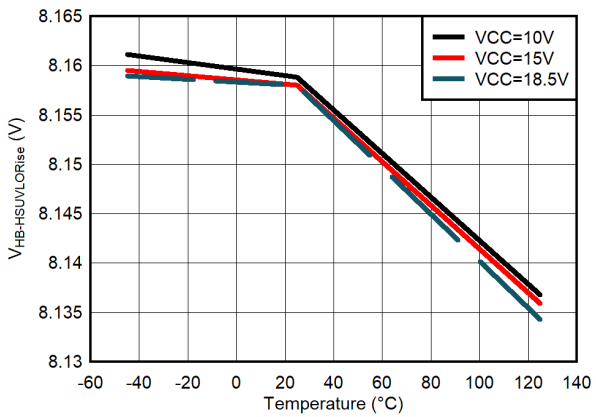


图 6-14. $V_{HB-HSUVLORise}$ 与温度间的关系

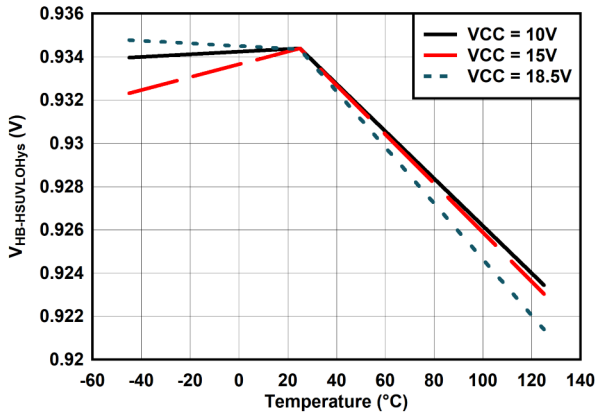


图 6-15. $I_{HB-HSUVLOHys}$ 与温度间的关系

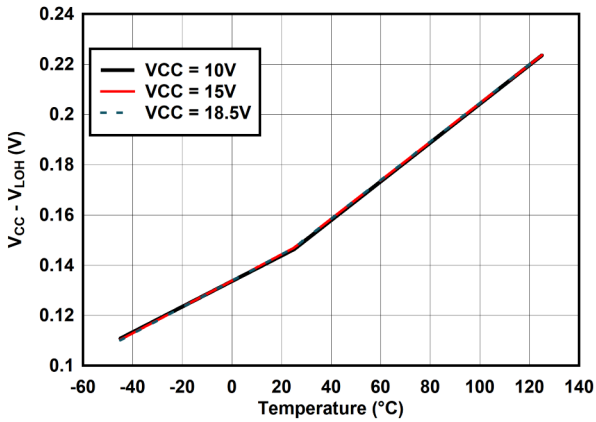


图 6-16. (V_{RVCC}- V_{LOH}) 与温度间的关系

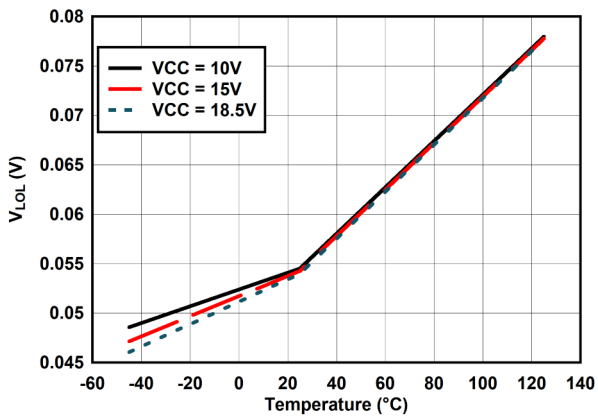


图 6-17. V_{LOL} 与温度间的关系

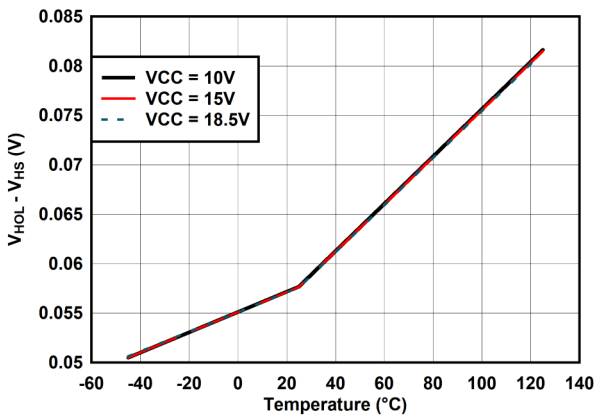


图 6-18. (V_{HOL}- V_{HS}) 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性（续）

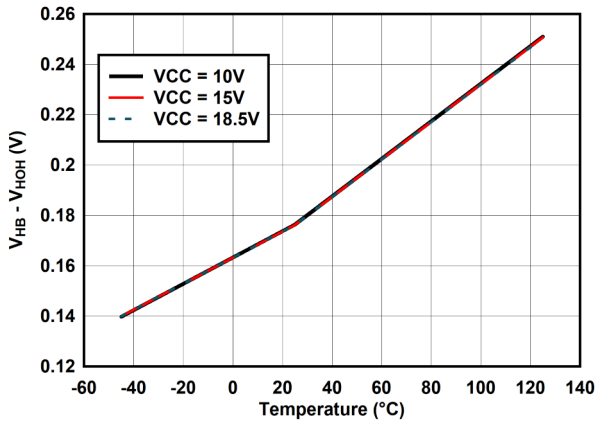


图 6-19. (V_{HB} - V_{HOH}) 与温度间的关系

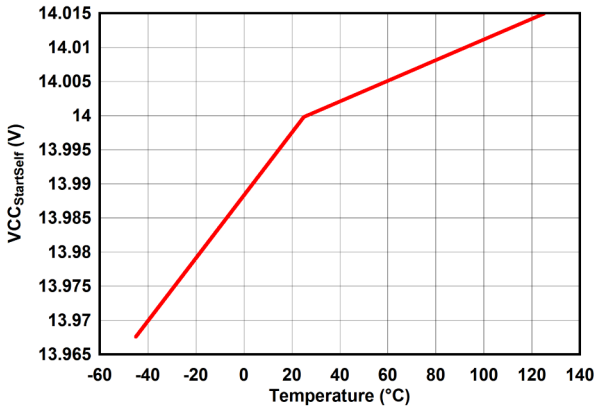


图 6-20. $VCC_{StartSelf}$ 与温度间的关系

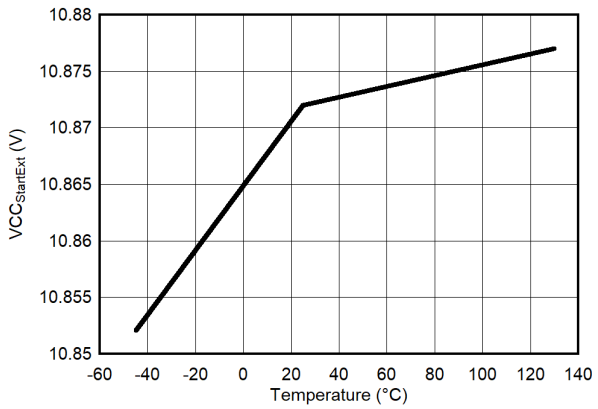


图 6-21. $VCC_{StartEXT}$ 与温度间的关系

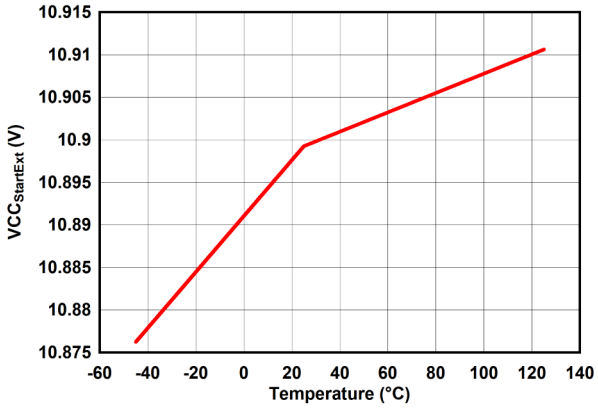


图 6-22. $VCC_{StartExt}$ 与温度间的关系

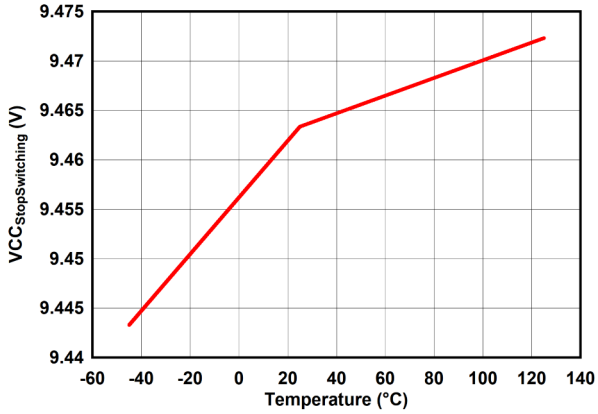


图 6-23. $VCC_{StopSwitching}$ 与温度间的关系

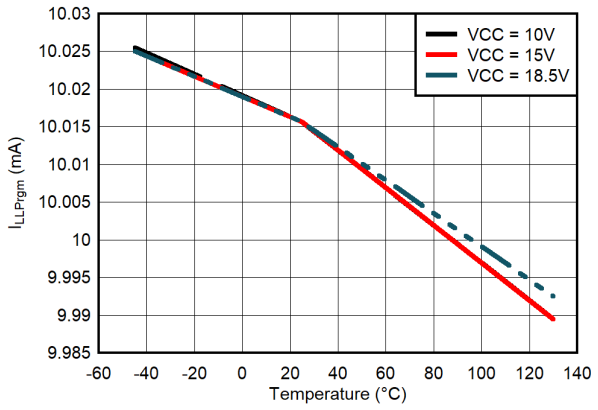


图 6-24. I_{LLPrgm} 与温度间的关系

7 详细说明

7.1 概述

UCC25661x-Q1 系列 是一款适用于隔离式电源的全功能 LLC 谐振控制器。UCC25661x-Q1 系列 融合了高集成度和多种设计特性，可适应宽输入和输出电压运行、高功率密度以及更高的 LLC 功率级可靠性。

采用新颖的控制方案输入功率比例控制 (IPPC)，可以提供电流模式控制所固有的出色瞬态性能，同时在宽输入和输出电压变化范围内，使输入功率和控制信号之间实现一种线性关系。IPPC 控制可在宽输入和输出电压变化范围内，实现一致的轻负载、突发模式高性能运行。

UCC25661x-Q1 系列 的一些新特性如下所述：

- IPPC 可在宽输入和输出电压运行情况下，实现更好的突发模式和动态响应
- 全新的运行模式，可提高轻负载效率，同时降低可闻噪声
  - 高频 (HF) 脉冲跳跃，可提高轻负载效率
  - 低频 (LF) 突发模式，用于降低待机功耗
  - 可编程的轻负载和突发模式阈值
  - 自适应突发模式阈值调整，可适应输入电压变化
- 高达 750kHz 满载开关频率可实现高功率密度设计
- 谐振电流检测与内部控制电压生成相结合，提高了控制稳健性
- 输入电压前馈
- 扩展增益范围 (EGR)，优点包括：
  - 除 IPPC 外，还能更好地支持输入和输出电压范围更宽的应用
  - 禁用 PFC 时，仍能通过宽输入电压范围提高电源可用性
- 集成保护功能包括：
  - 50ns 快速逐周期电流限制
  - OCP 故障保护 (在短路情况下)
  - 过功率保护 (OPP) 可限制峰值输入功率，但 UCC256615-Q1 的 OPP 不会产生故障
  - 零电流开关 (ZCS) 规避方案，可消除容性区运行
  - 自适应软启动，可降低浪涌电流，并消除启动时的反向恢复
  - 外部 OVP/OTP 保护
  - 输入和偏置电源 (VCCP) UVLO
  - 输入电压前馈
  - OCP/OLP 去耦允许独立设置保护阈值

Copyright © 2025 Texas Instruments Incorporated

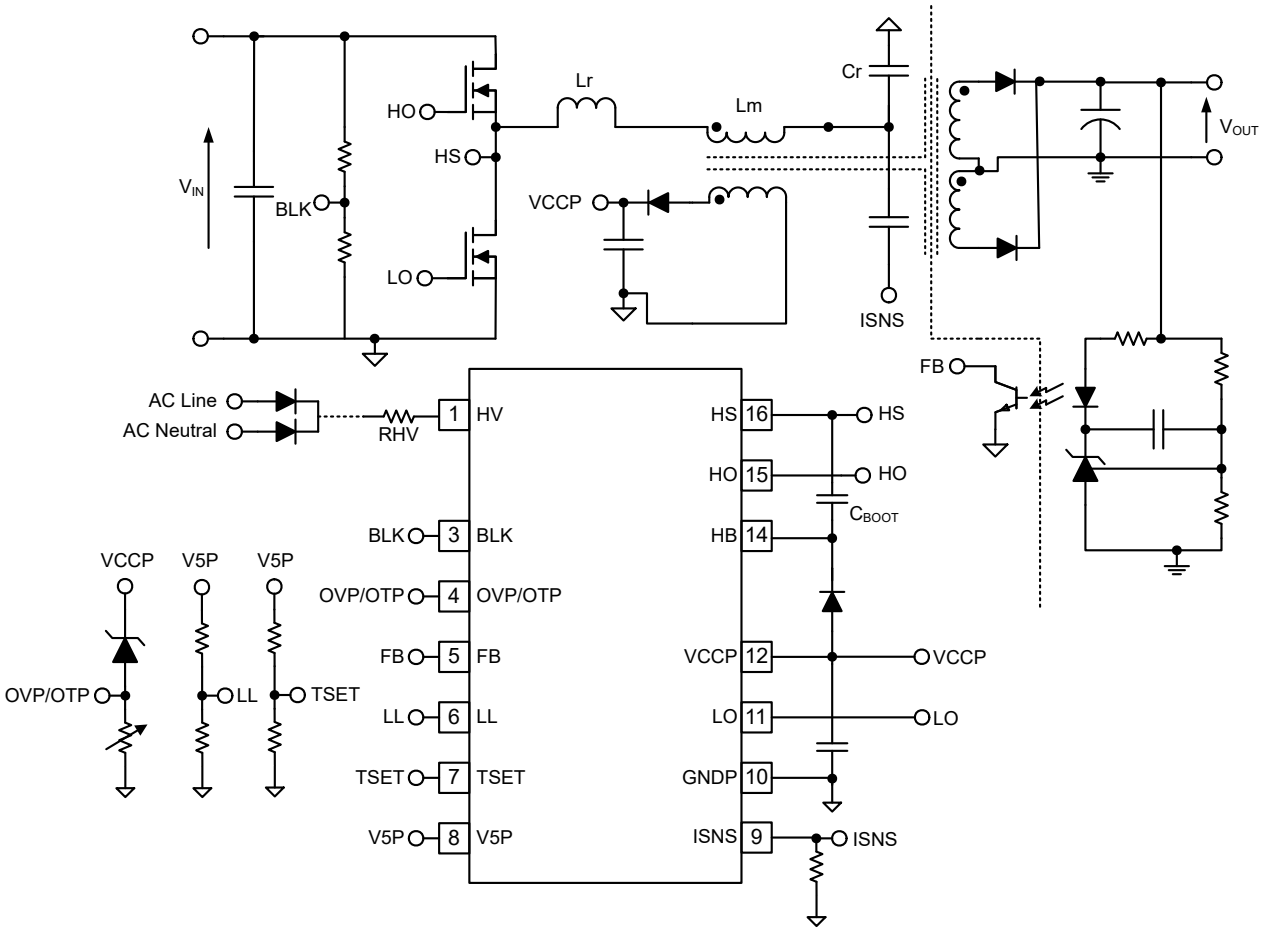
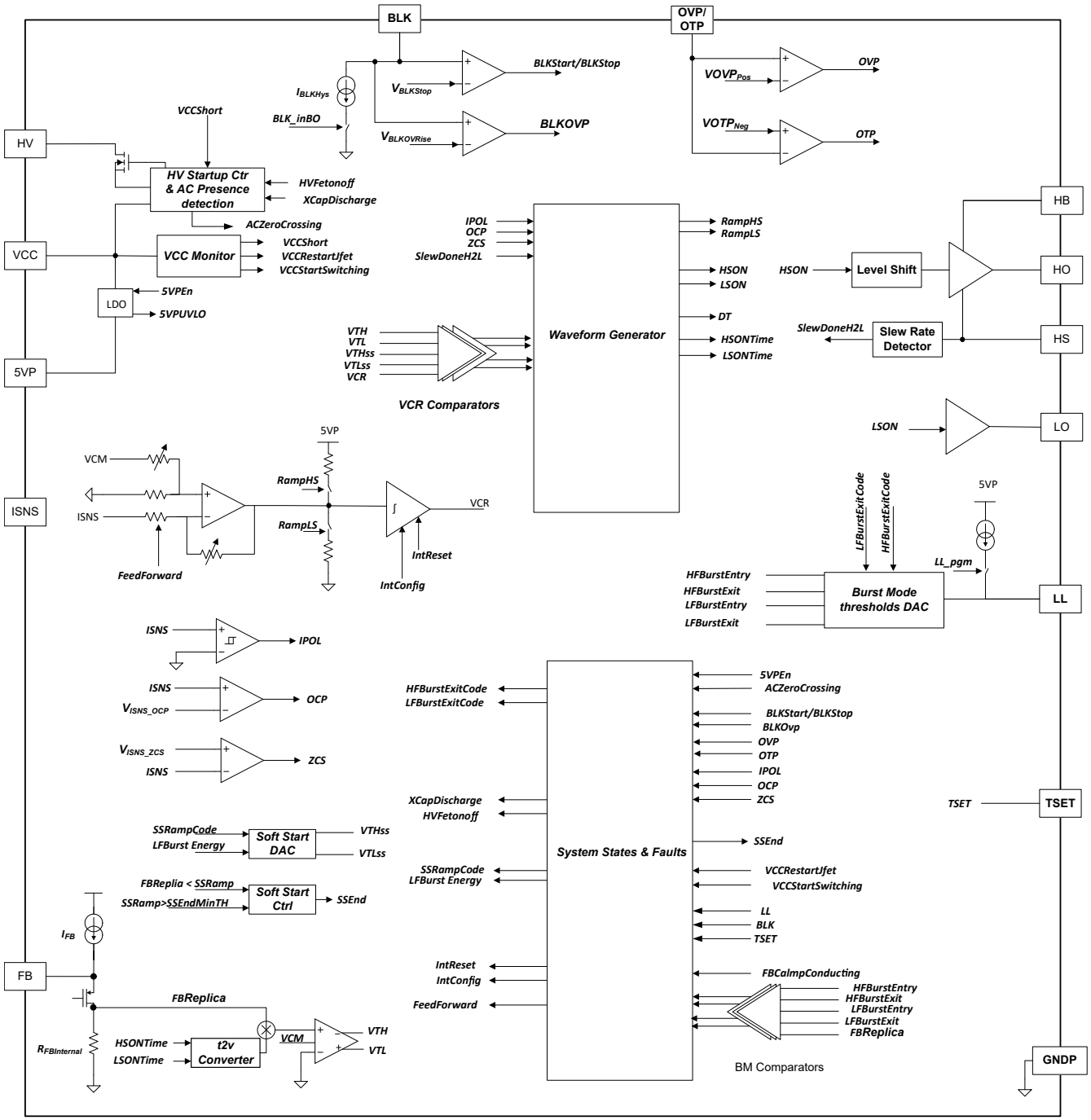


图 7-1. 简化版应用原理图

7.2 功能方框图



Copyright © 2025 Texas Instruments Incorporated

7.3 特性说明

7.3.1 输入功率比例控制

上一代 TI LLC 控制器使用一种称为迟滞混合控制 (HHC) 的充电控制版本。在 UCC25661x-Q1 系列 LLC 控制器中，使用了一种名为输入功率比例控制 (IPPC) 的 HHC 改进版本。传统直接频率控制的控制信号与开关频率成正比，与之相比，传统的充电控制方法在简化补偿器设计的同时可提供更快的瞬态响应，这是因为功率级传递函数变成了一阶系统。在传统充电控制中，输入电流和开关频率共同决定控制信号。IPPC 显著降低控制信号对开关频率的依赖，从而更大限度减小输入和输出电压变化的影响。

IPPC 可以带来以下优势：

- 控制信号与输入功率成比例
- 在宽 LLC (WLLC) 运行应用中实现一致的突发模式和过载性能
- 保持更快的负载瞬态性能并提高线路瞬态性能

在 ISNS 引脚上，UCC25661x-Q1 系列 通过由电容器 C_{ISNS} 和电阻器 R_{ISNS} 形成的外部微分器来测量谐振回路电流。ISNS 引脚上的电压在 VCR 合成器块中积分，形成内部 VCR 信号 *VCR_synth*。

VCR 合成器块根据 BLK 引脚电压应用前馈增益，并应用斜坡补偿，从而生成补偿后的内部 VCR 信号。

然后，补偿后的内部 VCR 信号与两组阈值进行比较，从而控制高侧开关关断 (V_{TH}) 和低侧开关关断 (V_{TL})。阈值 V_{TH} 和 V_{TL} 由内部控制信号 FBReplica，以及前半个开关周期中的高侧和低侧开关导通时间来生成。在软启动期间，会根据内部软启动斜坡生成 V_{TH} 和 V_{TL} 阈值，以尽可能地减小启动期间的谐振回路浪涌电流。

在 图 7-2 中，系统根据内部 VCR 信号以及比较器阈值 V_{TH} 和 V_{TL} 来控制高侧和低侧开关。当 VCR 高于 V_{TH} 时，高侧开关关断。当 VCR 低于 V_{TL} 时，低侧开关关断。

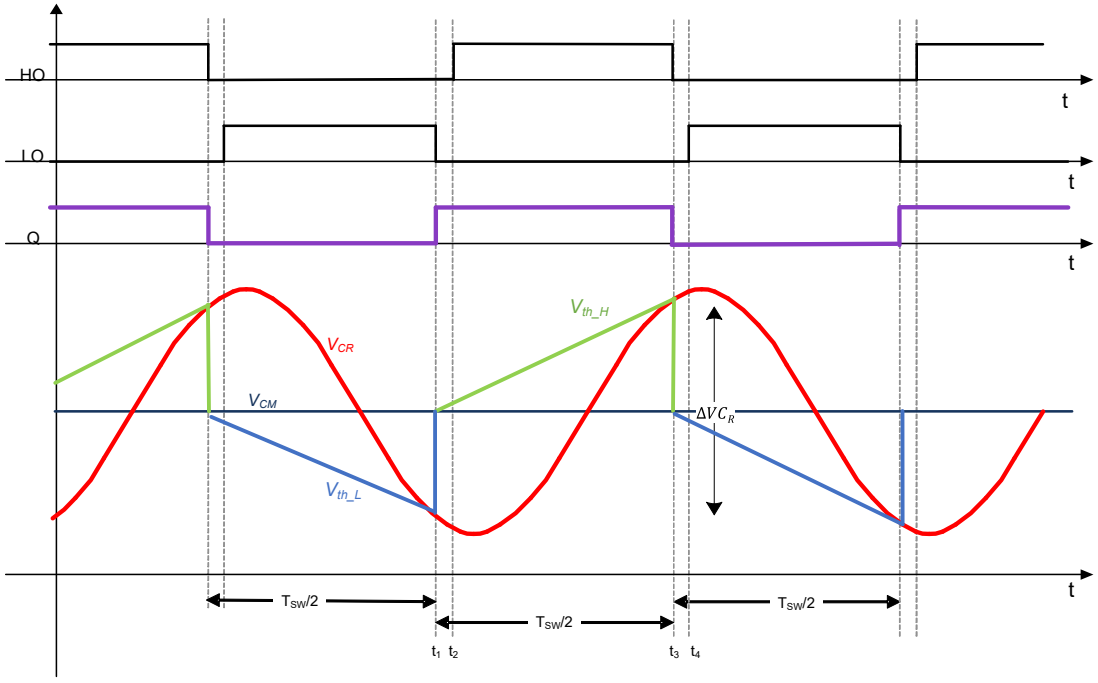


图 7-2. IPPC 基本波形

FBReplica 是反馈引脚 (FB) 电流的内部电压表示。节 7.3.3 定义了反馈链。使用下面的公式，计算比较器阈值 V_{TH} 和 V_{TL}。

$$V_{TH} = (V_{CM} + k \times FBReplica \times Tsw \div 2) \quad (1)$$

Copyright © 2025 Texas Instruments Incorporated

$$V_{TL} = (V_{CM} - k \times FBReplica \times Tsw \div 2) \quad (2)$$

$$V_{TH} - V_{TL} = \Delta V_{CR} = k \times FBReplica \times Tsw \quad (3)$$

7.3.1.1 电压前馈

通过实现输入电压前馈，控制信号可以与输入功率 P_{inavg} 成比例。

重写 方程式 4 时应用了输入电压前馈，其中 K_1 和 K_2 是内部合成器增益。

$$FBReplica = \frac{2}{C_r} \times K_1 \times Pin_{avg} + K_2 \times I_{RAMP} \quad (4)$$

BLK 引脚会定期检测 LLC 功率级的输入电压。然后，使用输入电压的周期性平均值来调节前馈增益，使控制信号与输入功率成比例。节 7.3.2 包含更多详细信息。

7.3.2 VCR 合成器

UCC25661x-Q1 系列 会部署一个 VCR 合成器，其中集成了谐振回路电流，从而形成谐振电容器电压的内部表示。通过在内部实现 VCR 合成器，UCC25661x-Q1 系列 能够做到通过受控浪涌电流和前馈增益级来支持非常高频的启动。内部 VCR 合成器还使控制器不易受 ISNS 引脚上拾取的外部噪声影响，从而使控制器更加强健。

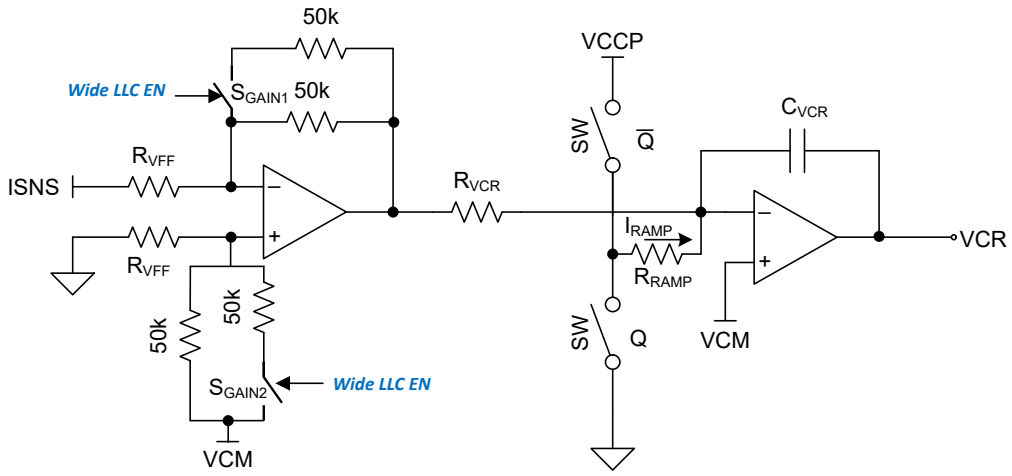


图 7-3. VCR 合成器方框图

VCR 合成器的第一级包含一个可编程增益级，用于实现输入电压前馈功能。第二级包含一个具有斜坡补偿功能的可编程积分器。UCC256614-Q1 支持扩展的增益范围 (EGR)。EGR 功能通过工厂编程将开关 *S_{GAIN1} 和 S_{GAIN2}* 设置为导通状态，从而降低 VCR 合成器中可编程增益级的增益，有助于在 LLC 输入电压宽范围 (3:1) 变化时减小 FBReplica 的偏差。为了适应 LLC 功率级的宽频率范围，积分器的时间常数可在启动时从外部进行配置，从而满足使用 TSET 引脚的设计需求。

在启动期间，通过 V5P 和 GNDP 之间连接的外部电阻分压器完成 TSET 编程。将外部分压器的中心节点连接到 TSET 引脚。在编程阶段，恒定电流 $I_{TSETPrgm}$ 会被馈送到 TSET 引脚，所产生的电压通过 ADC (V_{TSETA}) 测量。在 $T_{TSETPrgm}$ 关断之后，并测量 TSET 电阻分压器的电压 (V_{TSETB})。

Copyright © 2025 Texas Instruments Incorporated

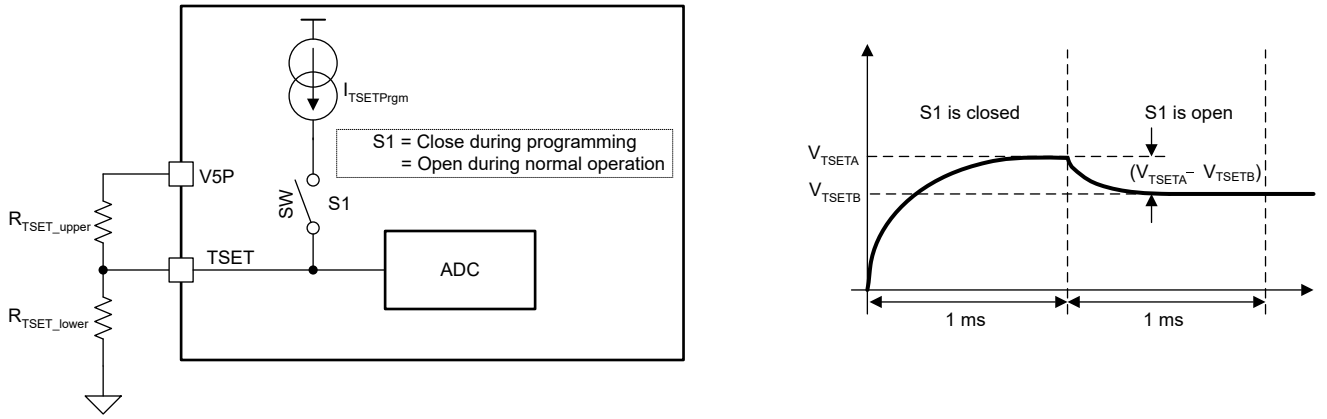


图 7-4. TSET 引脚编程

通过为 VTSETB 电压编程的电压可配置 IPPC 运行的最小工作频率和最大死区时间。VTSETA 与 VTSETB 之间的差值通过配置积分器时间常数，来设置给定功率输出下的 FBReplica 量级。VTSETA 与 VTSETB 之间的差值有助于独立设置过载功率 (OLP) 和过流保护 (OCP) 阈值。

7.3.2.1 TSET 编程

V_{TSETB} 电压配置 IPPC 工作的最小频率和死区时间。V_{TSETA} – V_{TSETB} 用于配置积分器时间常数，并为特定功率输出设定 FBReplica 的幅值，同时有助于独立设置 OLP 和 OCP 阈值。在该表中，TSET 电压值为标称值。每个 TSET 设置使用的最大和最小范围均与额定电压值相差 ±48mV 以内。

Copyright © 2025 Texas Instruments Incorporated

表 7-1. TSET 编程选项表

TSET 选项编号	3.5V OCP 对应 TSET 电压 (V)	IPPC 运行所需的最低频率 (kHz)	积分器时间常数 (ns)	最大死区时间 (µ s)
17	2.295	698.6	68	0.5
16	2.168	591.6	80	0.5
15	2.041	501	93	0.5
14	1.914	424.3	112	0.5
13	1.787	359.3	132	1
12	1.66	304.3	156	1
11	1.533	256.7	184	1
10	1.416	218.2	214	1
9	1.299	184.8	257	1
8	1.182	156.5	304	1
7	1.074	132.5	359	1
6	0.967	112.2	424	1
5	0.850	95	490	1
4	0.742	80.5	588	1
3	0.644	68.1	694	1
2	0.547	57.7	820	1
1	0.450	48.9	968	1
X(1)	< 0.392	—	X	—

(1) 不推荐使用。

7.3.3 反馈链 (控制输入)

位于隔离栅次级侧的稳压器电路负责控制输出电压。来自次级侧稳压器电路的需求信号使用光耦合器穿过隔离栅。如果需添加外部电路以从 V5P 引脚提供偏置电流，请使用光耦仿真器，例如 ISOM81xx 系列的光耦仿真器。缺点是待机功耗较高。

VCCP 电压产生一个恒定电流源 I_{FB}，并连接到 FB 引脚。电阻 RFB 会与 PMOS 串联连接到此电流源。在正常运行期间，PMOS 始终导通，FB 引脚电压等于齐纳二极管基准电压加上 PMOS 源极至栅极上的压降。

Copyright © 2025 Texas Instruments Incorporated

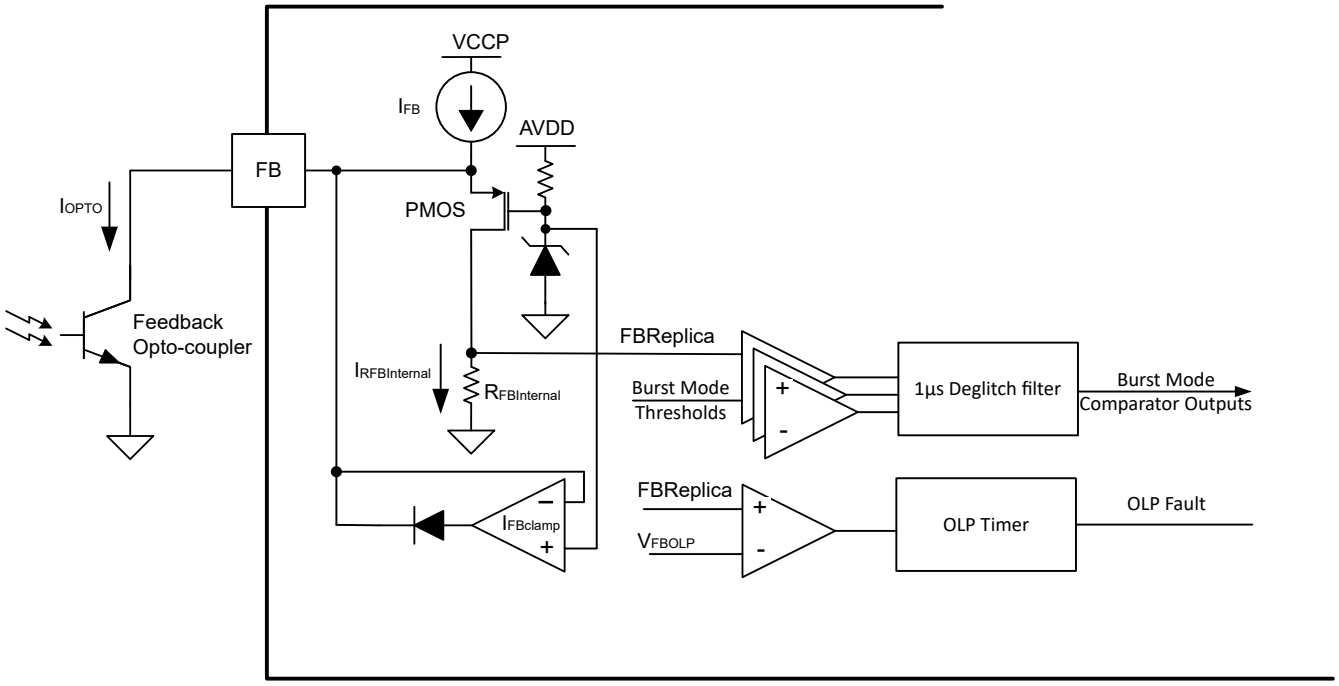


图 7-5. 反馈链方框图

$$I_{R_{FBInternal}} = I_{FB} - I_{OPTO} \quad (5)$$

使用计算控制信号 *FBReplica* 方程式 6。

$$FBReplica = I_{R_{FBInternal}} \times R_{FBInternal} \quad (6)$$

由该公式可知，I_{OPTO} 增加会导致 $I_{RFBInternal}$ 降低，进而降低 *FBReplica*。这样，控制信号就会反转。当 I_{OPTO} 继续增加并达到 I_{FB} 的值时，FB 引脚电压开始下降，这是因为没有足够的电流经过 PMOS。FB 引脚拉低会影响系统瞬态响应，这是由于对光耦合器的寄生电容器充电以拉高 FB 引脚电压时，会引入额外延迟。使用 FB 引脚电压钳位电路以防止电源控制问题。当 FB 引脚电压降至 FB 引脚钳位电压阈值以下时，会导通一个额外电流源，对 FB 电压进行钳位。钳位强度为 $I_{FBClamp}$。从轻负载变为重负载时，FB 引脚钳位电路可提高系统瞬态性能。图 7-6 显示了 FB 引脚钳位运行。

Copyright © 2025 Texas Instruments Incorporated

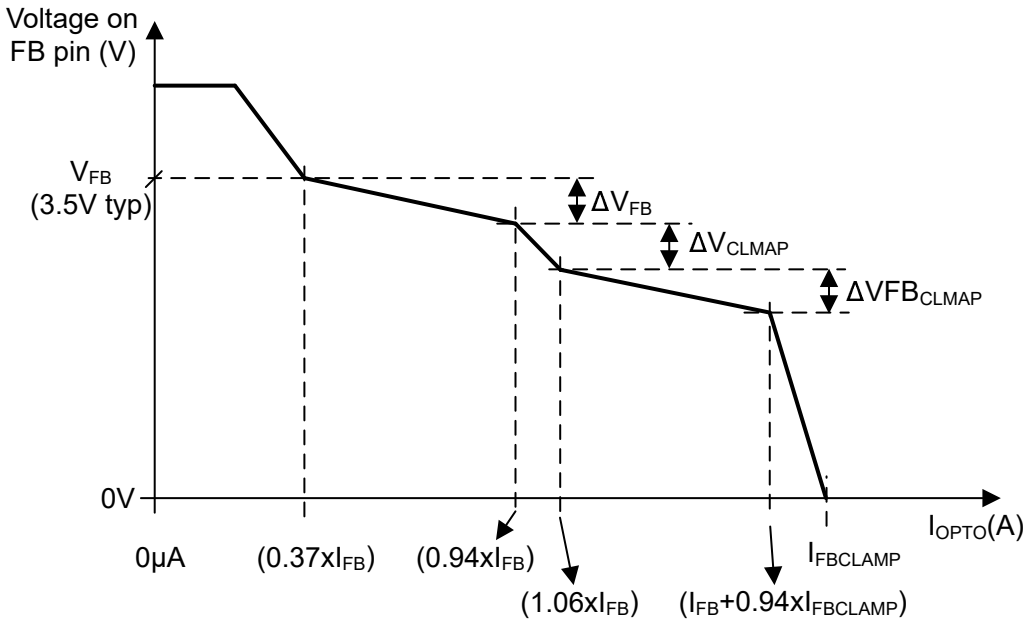


图 7-6. FB 引脚电压与 FB 引脚电流间的关系

7.3.4 自适应死区时间

UCC25661x-Q1 系列 实现有一个高速低延迟压摆率检测块，用于优化高侧和低侧脉冲之间的死区时间。自适应死区时间块可调整死区时间，防止发生击穿或体二极管过度导通。

自适应死区时间块的核心是压摆率检测器块，该检测器块能够检测高达 200V/ns 的压摆率，因此 UCC25661x-Q1 系列 非常适合用于高频谐振转换器。

在突发模式下的 ZCS 预防运行期间，或在压摆率可能非常慢的功率级中，使用谐振回路电流极性信号（Ipolarity 比较器输出）增强压摆率检测器。

因为 LLC 的自然对称操作，压摆率检测器仅会确定高侧开关关断和低侧开关导通之间的死区时间。此死区时间会被复制，然后应用于低侧 MOSFET 关断和高侧 MOSFET 导通之间的死区时间。有一些例外情况，此时死区时间不会被复制。下面列出了这些情况。

- 在之前的高低转换中缺少压摆率检测器信号
- 上一周期中的 ZCS 检测

在上述情况下，使用基于 ISNS 信号的 Ipolarity 比较器，调整低高转换期间的死区时间。

7.3.5 输入电压检测

BLK 引脚输入电压检测用于实现下面列出的多种功能：

- 输入电压过压和欠压保护
- 输入前馈（在 节 7.3.1 中说明）
- 输入电压 OVP

7.3.5.1 过压和欠压阈值以及选项

UCC25661x-Q1 系列 提供可编程的过压和欠压保护阈值。当 BLK 引脚上的电压降至 $V_{BLKStop}$ 以下时，控制器将进入欠压保护状态并停止开关。在欠压保护状态下，会额外导通一个电流阱，以便从 BLK 引脚汲取 I_{BLKHys}。通过改变引脚外部连接的等效电阻，对实际过压保护电压进行编程。

Copyright © 2025 Texas Instruments Incorporated

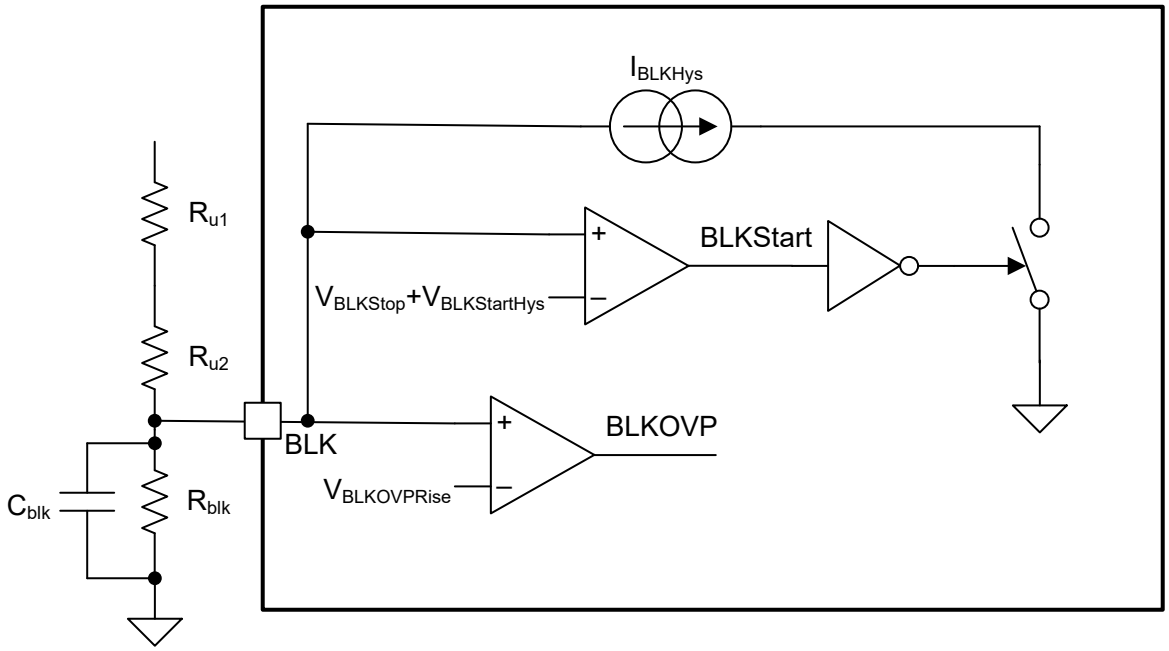


图 7-7. BLK 引脚输入电压检测架构

当检测到欠压保护时，控制器将停止开关。如果 BLK 电压上升到过压保护电压以上，则控制器会立即开始软启动，而不会等待故障空闲时间结束。

7.3.5.2 输出 OVP 和外部 OTP

UCC25661x-Q1 系列 使用一个多功能引脚 (OVP/OTP) 来监测是否出现输出过压和外部过热情况。通过偏置绕组上的反射电压和电源电压 VCCP，监控输出电压。

VCCP 和 OVP/OTP 引脚之间连接一个齐纳二极管。在正常工作条件下，齐纳二极管不导通，OVP/OTP 引脚电压由 NTC 电阻和 I_{OTP} 拉电流产生。如果 VCCP 升高到足以超过齐纳二极管击穿电压的水平，则 OVP/OTP 引脚上的电压会因齐纳二极管电流而被拉高。如果 OVP/OTP 上的电压超过 $VOVP_{pos}$ 阈值的时间达到 40us，则控制器将检测到故障并停止开关。

Copyright © 2025 Texas Instruments Incorporated

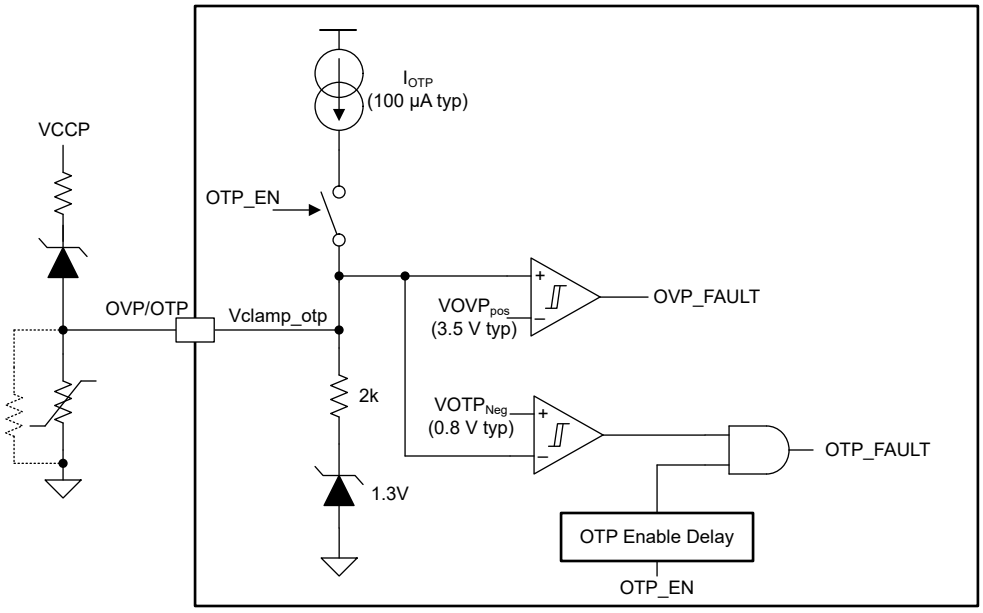


图 7-8. OVP/OTP 保护架构

一个 NTC 从 OVP/OTP 连接到 GNDP。内部电流源 I_{OTP} 从 OVP/OTP 引脚流出并流入 NTC 电阻器。根据 NTC 的温度，引脚上产生的电压会与 $VOTP_{Neg}$ 进行比较，以便确定是否发生外部过热故障。一旦检测到外部过热保护，UCC25661x-Q1 系列 就会进入故障状态。在 1s 等待期后，UCC25661x-Q1 系列 会检查 OVP/OTP 引脚电压。如果 OVP/OTP 引脚电压高于 $VOVP_{Pos}$，则 UCC25661x-Q1 系列 会尝试重新启动，否则将在故障空闲状态下继续等待。在突发模式期间，过热保护会被禁用，以更大限度地减小静态电流。从突发模式转换为正常开关时，OTP 功能将重新启用。

7.3.6 谐振回路电流检测

ISNS 引脚会通过微分器检测谐振回路电流。除了充当过流保护引脚外，ISNS 引脚还是控制功能的必要组成部分。

ISNS 引脚具有以下功能。

- 向产生控制电压的积分器输入，用于 IPPC 控制
- OCP (逐周期) 保护
- 谐振电流极性检测
- ZCS 预防和死区时间管理
- 启动时避免反向恢复

7.4 保护功能

7.4.1 零电流开关 (ZCS) 保护

ZCS 保护是 LLC 转换器避免交越进入容性运行区域的一项必要功能。在电容区，体二极管的反向恢复会导致两个开关管短暂同时导通，从而损坏 MOSFET。此外，增益与频率关系会在容性区域反转，可能导致转换器完全失去对功率级的调节。

ZCS 保护的目标是确认 MOSFET 可以在电流反转之前关断，从而消除 MOSFET 体二极管硬反向恢复的可能性，提高功率级的可靠性。最小关断电流应设置为一定的阈值，这样可以增加在该情况下实现 ZVS 开关或近 ZVS 开关的机会。

结合会同时关注压摆完成信号和 IPOL 信号的死区时间引擎，确认对向 MOSFET 在 V_{DS} 电压的谷点导通，尽可能降低导通损耗。

Copyright © 2025 Texas Instruments Incorporated

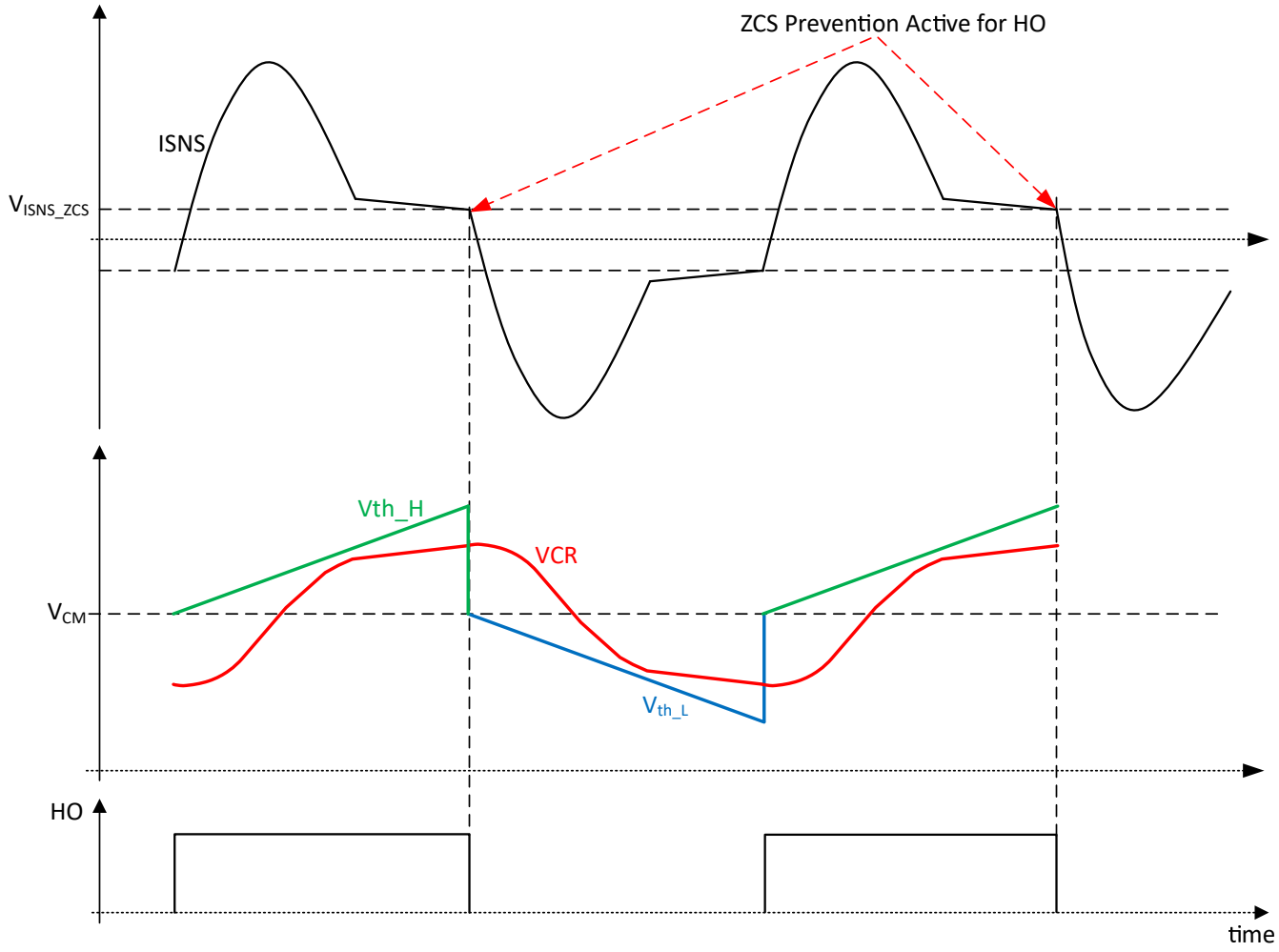


图 7-9. ZCS 保护

当运行接近电感和电容边界时，谐振电流会在栅极关断之前减小。如果 ISNS 波形小于 V_{ISNS_ZCS} 阈值，则栅极脉冲 HO 会提前终止，而不是等待 VCR 波形越过 VTH 边界。提前栅极终止方案能够在栅极关断沿产生足够的谐振电流，以便在死区时间内驱动 ZVS 转换。类似的说明同样适用于 LO 栅极脉冲。

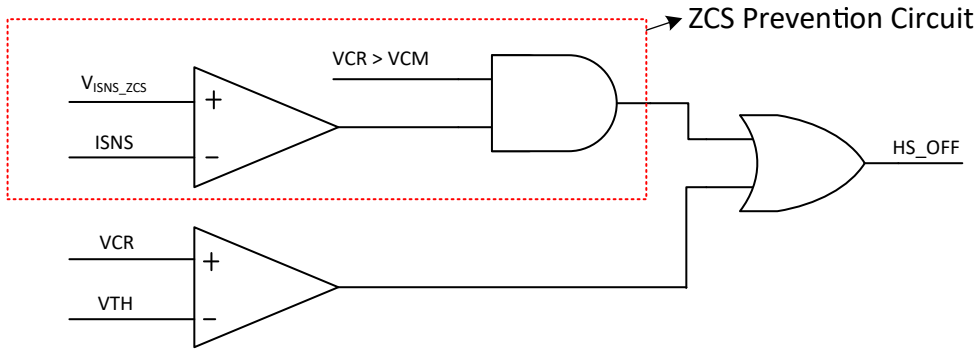


图 7-10. 高侧 MOSFET 导通时的 ZCS 预防方案

谐振电流的形状低于谐振频率，会对检测谐振电流波形的正确下降沿造成挑战。UCC25661x-Q1 实现有额外的逻辑，用于确保检测 ISNS 信号的正确下降沿，从而避免误跳。

Copyright © 2025 Texas Instruments Incorporated

为了提高抗噪声稳健性，ISNS ZCS 比较器会在 HO 或 LO 栅极的上升沿被消隐。VCR 比较器和 ISNS ZCS 比较器使用相同的消隐时间 t_{leb}。

检测到 ZCS 事件时，内部软启动斜坡电压会缓慢降低。当内部软启动斜降时，开关频率会被强制增加，从而强制转换器退出容性区域。

如果在 $TZCS_{Fault}$ 期间出现持续 ZCS 情况，则 UCC25661x-Q1 控制器会停止开关并进入故障状态。

7.4.2 软启动期间的最小电流关断

启动期间，在前几个开关周期内，初级侧上的 MOSFET 可能会经历体二极管反向恢复和硬开关。这主要是因为在启动时，谐振电容器的直流偏置电压可能与稳态工作电压 Vin/2 偏离。这会导致启动时谐振回路电流不对称。在前几个周期中，不对称可能足够高，以至于开关关断点的电流极性错误。

例如，请参阅下图。

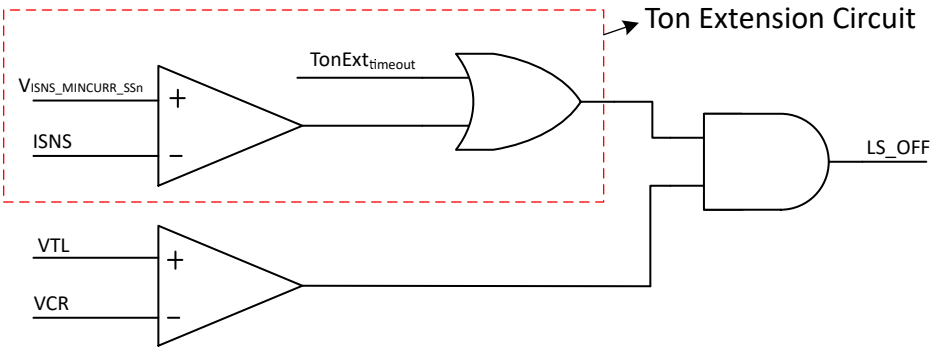


图 7-11. Ton 延长方案

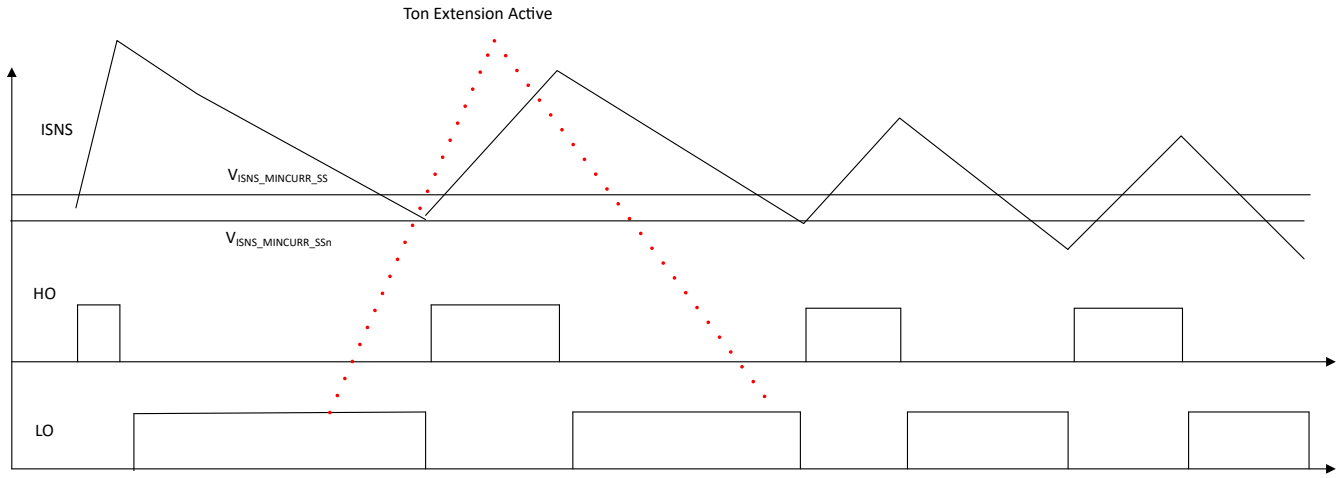


图 7-12. 启动期间的 ZCS 预防

7.4.3 逐周期电流限制和短路保护

UCC25661x-Q1 系列中的 OCP 和逐周期电流限制功能可针对短路进行快速 (<50ns) 响应。

逐周期保护有助于限制功率级中的峰值应力。当 ISNS 电压变成大于 V_{ISNS_OCP} 时，当前 HO 栅极脉冲将被终止。相应地，在第二半个周期内，当检测到相应的过流限值时，当前 LO 脉冲将被终止。如果在 n_{OCP} (7) 连续开关周期检测到 OCP，则器件将进入故障状态。在启动期间，如果在 n_{OCP_SS} (50) 连续开关周期检测到 OCP 条件，则器件将进入故障状态。n_{OCP} 和 n_{OCP_SS} 是工厂可配置的参数。

Copyright © 2025 Texas Instruments Incorporated

7.4.4 过载保护 (OLP)

通过使用具有前馈功能的 IPPC，我们能够得出 Pout 与内部控制信号 FBReplica 之间的密切相关性。

当 FBReplica 高于 V_{FBOLP}（例如，I_{opto} 减少到 0 μA）时，系统开始限制输入功率，并且 OLP 计时器计数会增加。如果 FBReplica 持续高于 V_{FBOLP} 的时间 >(T_{OLP})，则会检测到 OLP 故障，并且系统进入故障重启序列。

7.4.5 VCC OVP 保护

VCCP 引脚上的内部限流钳位可保护 VCCP 引脚，当施加到 VCCP 引脚的电压超过最大建议电压时，可以对栅极驱动输出电压进行钳位。该钳位具有最大灌电流 $IVCC_{Clamp}$。如果通过 VCC_{Shunt} 电流超过 $IVCC_{Clamp}$，VCCP 引脚电压会进一步升高至 VCC_OV 以上，此时 UCC25661x-Q1 会进入故障状态，并在 1s 的故障闲置时间后重试。

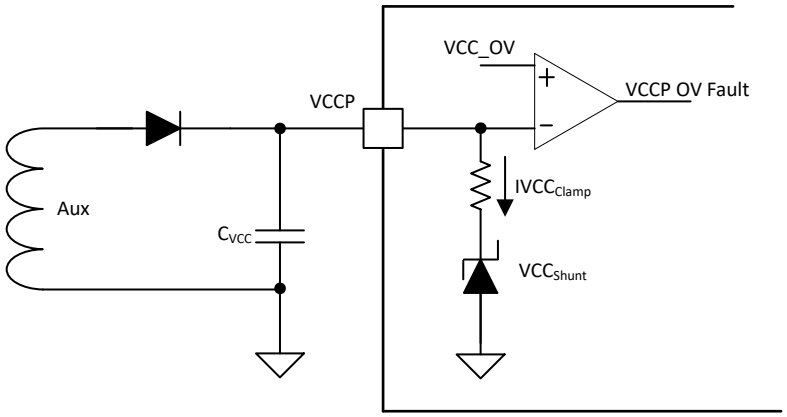


图 7-13. VCC 钳位

7.5 器件功能模式

7.5.1 启动

7.5.1.1 有 HV 启动

首次启动序列

1. 当插入交流电源时，会在 HV 引脚上施加电压。如果 VCCP 电压低于 VCC_{Short}，VCCP 引脚通过 $I_{VCC_Charge_Low}$ 充电。如果 VCCP 电压高于 VCC_{Short}，VCCP 引脚通过 $I_{VCC_Charge_High}$ 充电。
2. 当 VCCP 电压高于 VCC_{UVLOr} 时，内部 LDO 会调节 V5P 电压，直到完成器件初始化。
3. 建立 V5P。LL 引脚和 TSET 引脚用于突发模式和内部 VCR 合成器编程。
4. 如果启用 HV 启动选项，则 TSET 引脚会输出高电平（表示 PFC 关闭），防止 PFC 在 VCCP 完全建立之前导通。
5. 当 VCCP 高于 $VCC_{StartSelf}$ 时，HV 充电电流会停止。LLC 启动过程开始。TSET 电压会保持在 1V 以下，以便允许 PFC 启动。
6. 在第 3 阶段和第 4 阶段，如果 VCCP 电压降至 $VCC_{ReStartJfet}$ 以下，则 HV 充电电流会再次启用，并且会通过 $I_{VCC_Charge_High}$ 对 VCCP 进行充电
7. 一旦 LLC 完成启动，HV 充电电流就会被禁用，直到 VCCP 降至 $VCC_{ReStartJfet}$ 以下。
8. 在正常运行期间，如果 VCCP 电压低于 $VCC_{StopSwitching}$，则会发生故障且 UCC25661x-Q1 系列 关断。遵循正常的重启顺序。

重启序列

1. 检测到故障后，UCC25661x-Q1 系列 会关断。对于故障重试模式，在 1s 闲置时间后，UCC25661x-Q1 系列 会重试。当 VCCP 持续高于 VCC_{UVLOf} 时，TSET 输出高电平。

Copyright © 2025 Texas Instruments Incorporated

2. 如果 VCCP 电压低于 VCC_{Short}，VCCP 引脚通过 $I_{VCC_Charge_Low}$ 充电。如果 VCCP 电压高于 VCC_{Short}，VCCP 引脚通过 $I_{VCC_Charge_High}$ 充电。如果 VCCP 引脚电压高于 $VCC_{StartSelf}$，则不会启用 HV 启动（跳过阶段 I）。建立 V5P 并释放 LL 引脚，以用于突发模式编程。

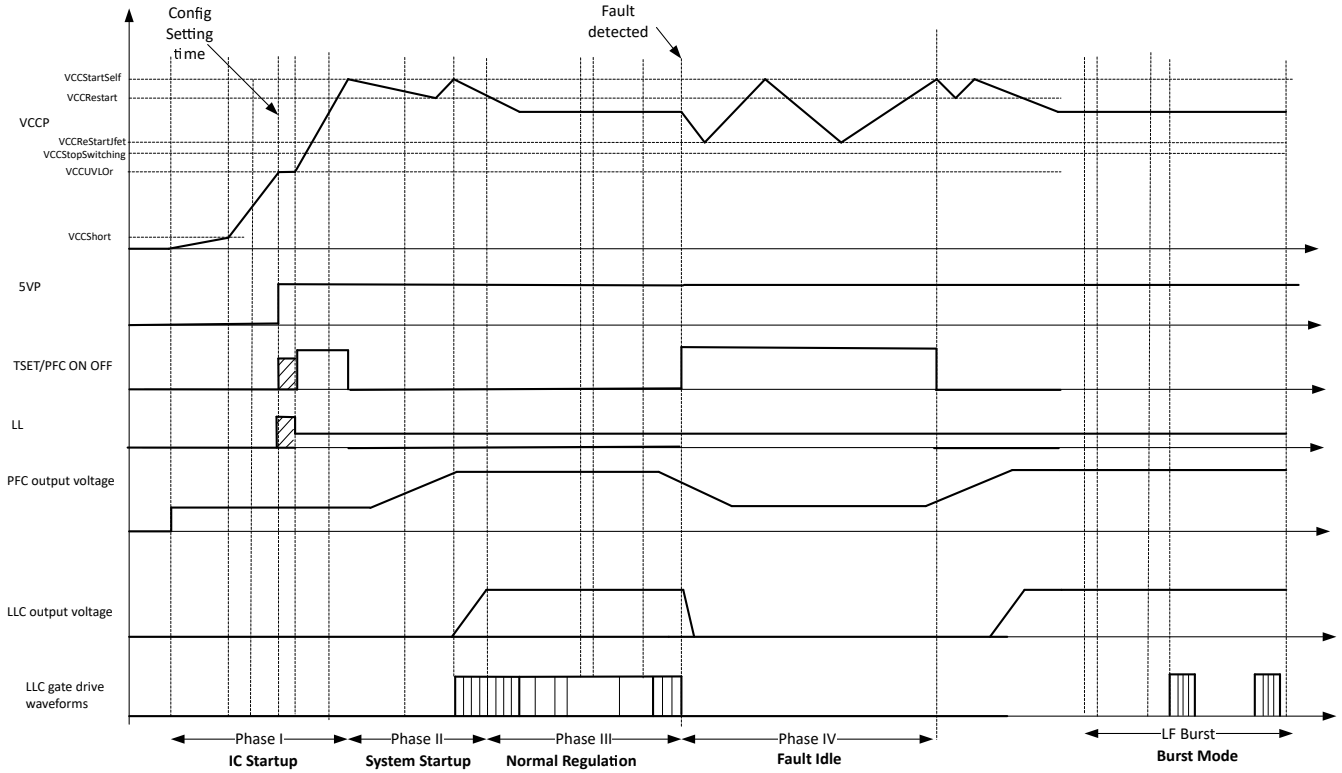


图 7-14. 启用“*HV 启动*”功能时的启动顺序

7.5.1.2 无 HV 启动

当禁用 HV 启动时、PFC ON 和 OFF 信号也会被禁用。启动序列如下：

1. 当 VCCP 电压高于 VCC_{UVLOr} 时，建立 V5P
2. LL 引脚和 TSET 引脚用于突发模式和内部 VCR 积分器编程。
3. 当 VCC 降至 VCC_{UVLOf} 以下时，V5P 关闭且系统关断。

Copyright © 2025 Texas Instruments Incorporated

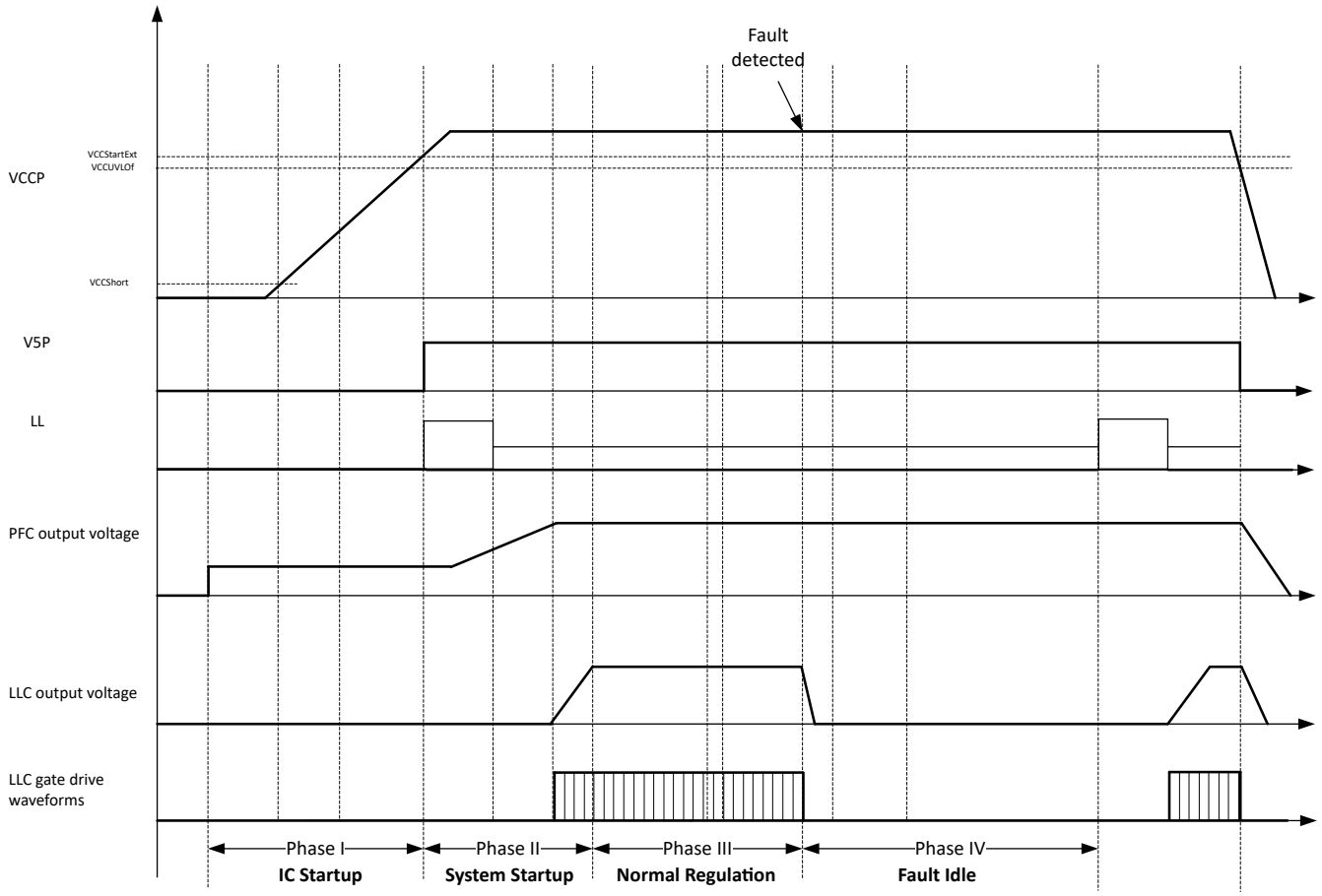


图 7-15. 禁用 *HV 启动* 功能时的启动顺序

7.5.2 软启动斜坡

UCC25661x-Q1 系列 内部会生成软启动斜坡。内部会生成一个固定的最大软启动时间 25ms，以减少启动时的浪涌电流，同时允许输出电压快速斜升。

7.5.2.1 启动到调节的转换

UCC25661x-Q1 系列 采用了新的软启动，以控制启动时的浪涌电流。新方案能够避免任何过早软启动终止，并提供软启动和闭环调节之间的平滑过渡。

启动时，内部软启动电压 (*SSRamp*) 使用定义的斜率斜升，由于输出电压低于调节电压，因此 *FBReplica* 为高电平。这两个信号中的较低者决定了功率级开关的关断控制。

仅当 *SSRamp* 高于最小阈值时才会退出软启动，从而避免任何软启动过早退出问题。

7.5.3 轻负载管理

7.5.3.1 工作模式 (突发模式)

UCC25661x-Q1 系列 突发模式算法可更大限度降低可闻噪声，同时提高轻负载效率。具体实现平衡的方式是，将突发包频率保持在可闻范围以上 (>25kHz)，或保持在可闻频率范围的低端 (<400Hz)。UCC25661x-Q1 系列 采用两种突发模式：高频 (HF) 脉冲跳跃和低频 (LF) 突发。

HF 突发包中包含固定数量的 LO 和 HO 脉冲。HF 突发的目的是保持突发频率高于可闻频率范围。在 图 7-16 中，开关节点第 2 个谷底上启用了低侧栅极，以开始传送下一个 HF 突发包。

Copyright © 2025 Texas Instruments Incorporated

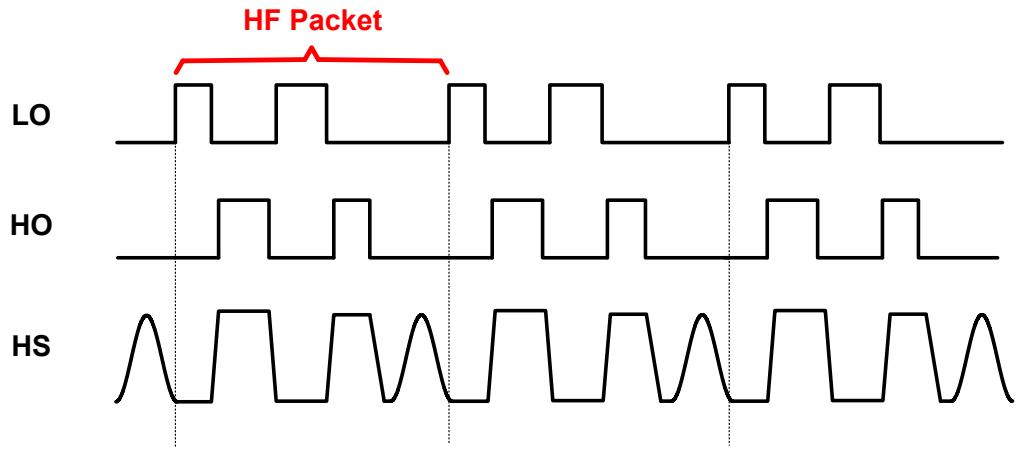


图 7-16. 高频脉冲跳跃包

LF 突发包括多个 HF 突发包和一个 LF 突发关闭周期。

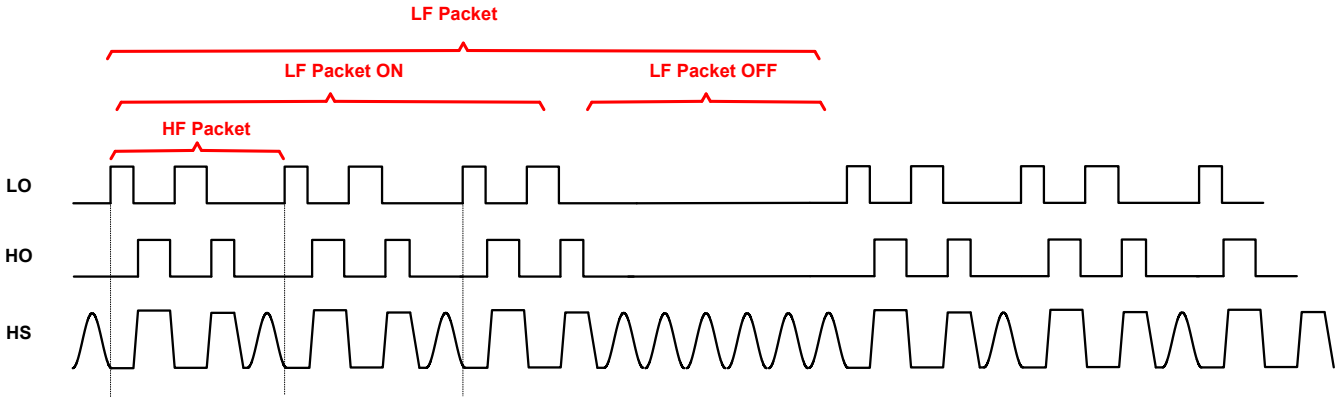


图 7-17. 低频突发包

需要计算 HF 突发包的数量，以便将 LF 突发频率保持在一定的频率范围内。内部提供了一组目标频率范围，默认选项是将 LF 突发调节在 200Hz 左右。

Copyright © 2025 Texas Instruments Incorporated

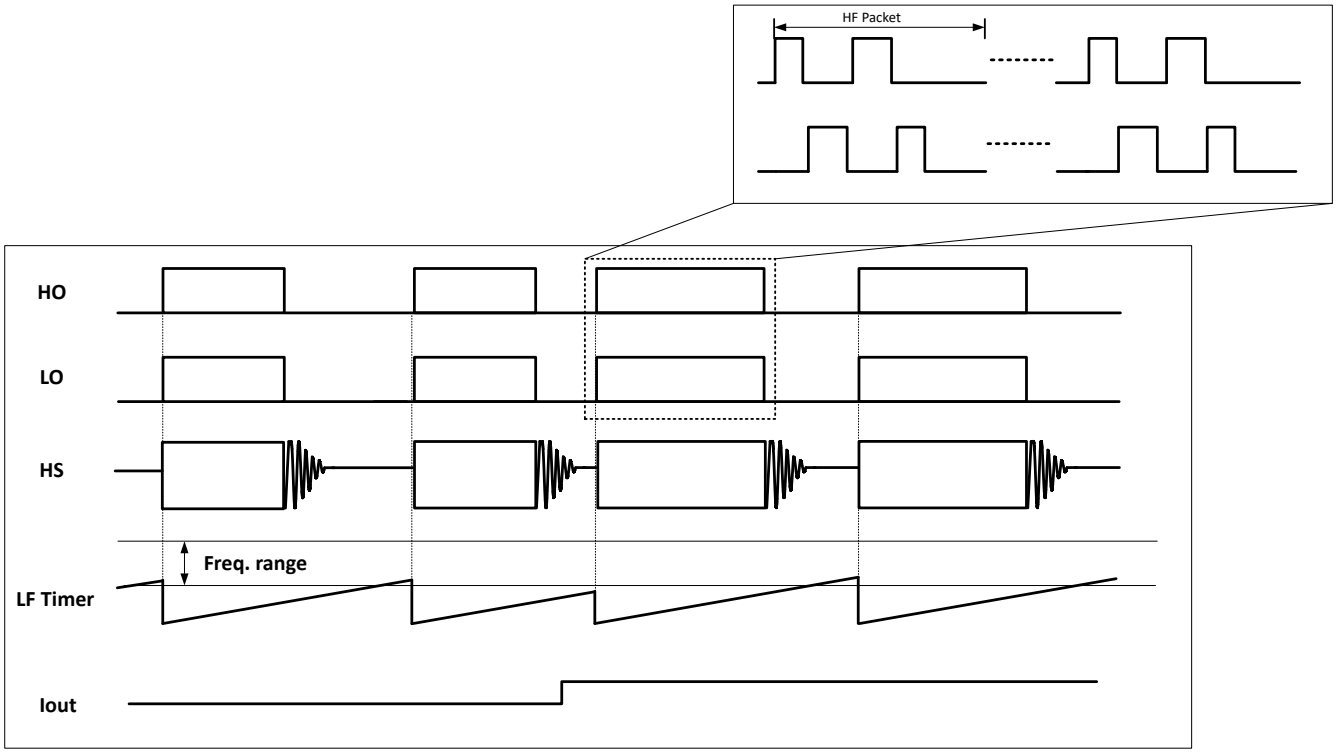


图 7-18. LF 突发中的包大小调节

7.5.3.2 模式转换管理

使用 LL 引脚，用户可以配置 UCC25661x-Q1 系列 进入 HF 脉冲跳跃和 LF 突发模式时的功率级别。可以设置的两个阈值是 *HFBurstEntry* 和 *LFBursttEntry*。节 7.5.3.3 提供了有关配置过程的更多信息。

图 7-19 描述了 UCC25661x-Q1 在突发模式下的进入和退出行为。

- *HFBurstEntry* 对应所需功率级别下的 *FBReplica* 电压，此时系统会进入 HF 脉冲跳跃模式。
- *LFBurstEntry* 对应修正后的 *FBReplica* 电压，此时系统会进入 LF 突发模式。
- 当 *FBreplica* 高于 HFBurstEntry 时，UCC25661x-Q1 系列 以正常开关状态运行。
- 当 *FBreplica* 小于 *HFBurstEntry* 但大于 *LFBurstEntry* 时，UCC25661x-Q1 系列 以 HF 脉冲跳跃模式运行。在 HF 脉冲跳跃模式下，每个包中的能量仍由控制信号 *FBReplica* 控制。
- 当 *FBreplica* 小于 *LFBurstEntry* 时，UCC25661x-Q1 以 LF 突发模式运行。在 LF 突发模式下，每个包中的能量固定在 *LFBurstEntry* 阈值。
- 在以 LF 突发模式运行时，当 *FBReplica* 升至 *LFBurstEntry* 阈值以上时，会启动一个新的 LF 突发段。当传送完所需数量的包并且 *FBReplica* 低于 *PacketStop* 阈值时，段会被终止。
- 需要计算 LF 突发段中所需的包数量，以便将 LF 突发工作频率调节在 200Hz 至 400Hz 范围内。
- 如果负载突然下降，则 LF 突发段会被立即终止，以避免出现输出过压情况。

Copyright © 2025 Texas Instruments Incorporated

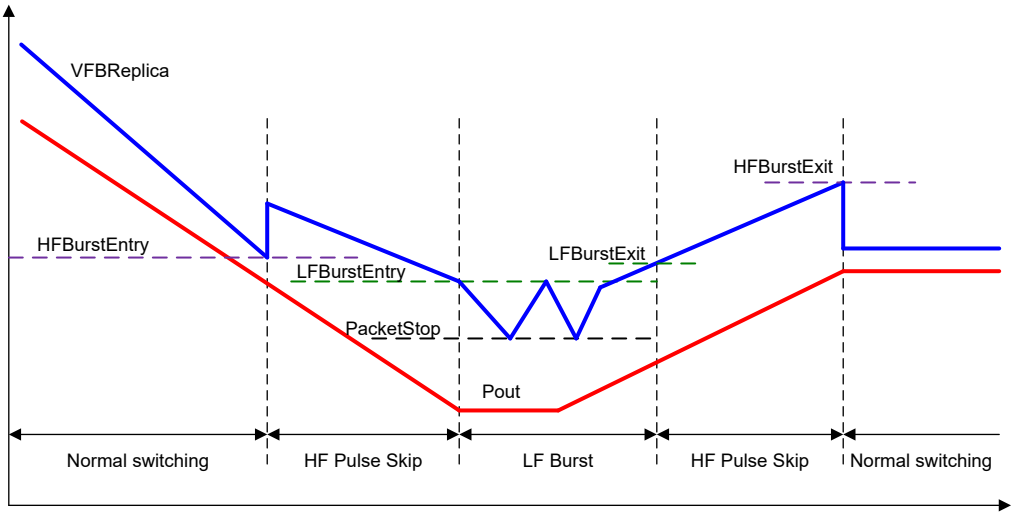


图 7-19. 通过 *FBReplica* 比较器确定突发模式

7.5.3.3 突发模式阈值编程

突发模式阈值编程通过 V5P 与 GNDP 之间连接的外部电阻分压器进行设置。将外部分压器的中心节点连接到 LL 引脚。在编程阶段，恒定电流 I_{LLPrgm} 会被馈送到 LL 引脚。所产生的电压通过在时间 T_{LLPrgm} 的 ADC (V_{LLA}) 测量。在 T_{Prgm} 之后，I_{LLPrgm} 被关断，并测量 LL 电阻分压器的电压 (V_{LLB})。

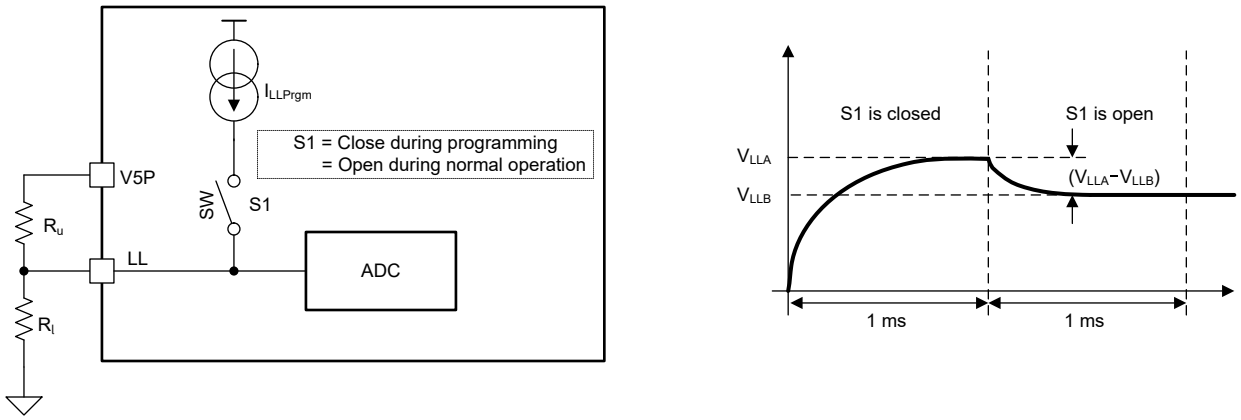


图 7-20. LL 引脚编程

开关 S1 关闭后 LL 引脚上的电压 (V_{LLB}) 直接用于设置相应的输入功率，在该输入功率下，系统会停止 LF 突发段 (*PacketStop* = V_{LLB})。

根据测得的 V_{LLB} 电压，以及 V_{LLA} 与 V_{LLB} 之间的电压差，确定控制器进入 HF 突发模式时的 *FBReplica* 电压。

用于计算 V_{LLA} – V_{LLB} 的公式如下。

$$V_{LLA} - V_{LLB} = (R_u \parallel R_I) \times I_{LLprgm} \quad (7)$$

$$HFBurstEntry = PacketStop \div a \quad (8)$$

用户可以按照下表中的说明对常量 ***a*** 进行编程。

$$R_u \parallel R_I = Rth \quad (9)$$

Copyright © 2025 Texas Instruments Incorporated

方程式 10 显示了控制器启动 LF 突发段时的 *FBReplica*。

$$\text{LFBurstEntry} = \text{PacketStop} \div 0.6 \quad (10)$$

HFBurstexit 和 *LFBurstexit* 阈值分别存在来自 *HFBurstentry* 和 *LFBurstentry* 的迟滞。两个迟滞不是用户定义的参数。这两个迟滞磁滞是根据转换器的工作点在内部动态估算。

通过对 (V_{LLA} - V_{LLB}) 进行适当编程，可以禁用突发模式功能。

表 7-2. 突发模式外部可编程设置

(VLLA - VLLB) (V)	a = (PacketStop ÷ HFBurstEntry) 比率	注释
>2.41	不适用	突发禁用
2.185	0.45	LF 频率范围 200Hz 至 400Hz
1.754	0.50	LF 频率范围 200Hz 至 400Hz
1.391	0.55	LF 频率范围 200Hz 至 400Hz
1.087	0.60	LF 频率范围 200Hz 至 400Hz
0.833	0.65	LF 频率范围 200Hz 至 400Hz
0.617	0.70	LF 频率范围 200Hz 至 400Hz
0.441	0.75	LF 频率范围 200Hz 至 400Hz
0.176	0.80	LF 频率范围 200Hz 至 400Hz

由于能够直接设置系统进入各种低功耗模式时的输入功率，并禁用突发模式，将会在系统设计上获得额外的自由度。

7.5.3.4 PFC 开/关

在 UCC256614-Q1 中，使用 TSET 引脚作为 PFC 开/关逻辑。在初始编程阶段之后，TSET 将成为一个应该用于驱动小信号 MOSFET（例如 2N7002）的逻辑输出引脚。当 UCC256614-Q1 进入 LF 突发模式时，PFC 开/关信号电压会较高。当控制器退出 LF 突发模式时，TSET 引脚电压较低。

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

可在实现 LLC 拓扑的各种应用中使用 UCC25661-Q1。为使器件更易于使用，TI 准备了一份材料清单，用于演示器件的特性：

- 全功能 EVM 硬件
- Excel 设计计算器
- 参考设计

下节展示了一个典型的设计示例。

8.2 典型应用

下方图 8-1 显示了使用 UCC25661-Q1 作为控制器的典型半桥 LLC 应用。对于因担心使用寿命可靠性而希望避免使用基于光耦合器的反馈的设计人员，请参阅 PMP31342 并使用 ISOM8110-Q1 光耦仿真器，注意光耦仿真器相对于光耦合器具有更高的待机功耗。

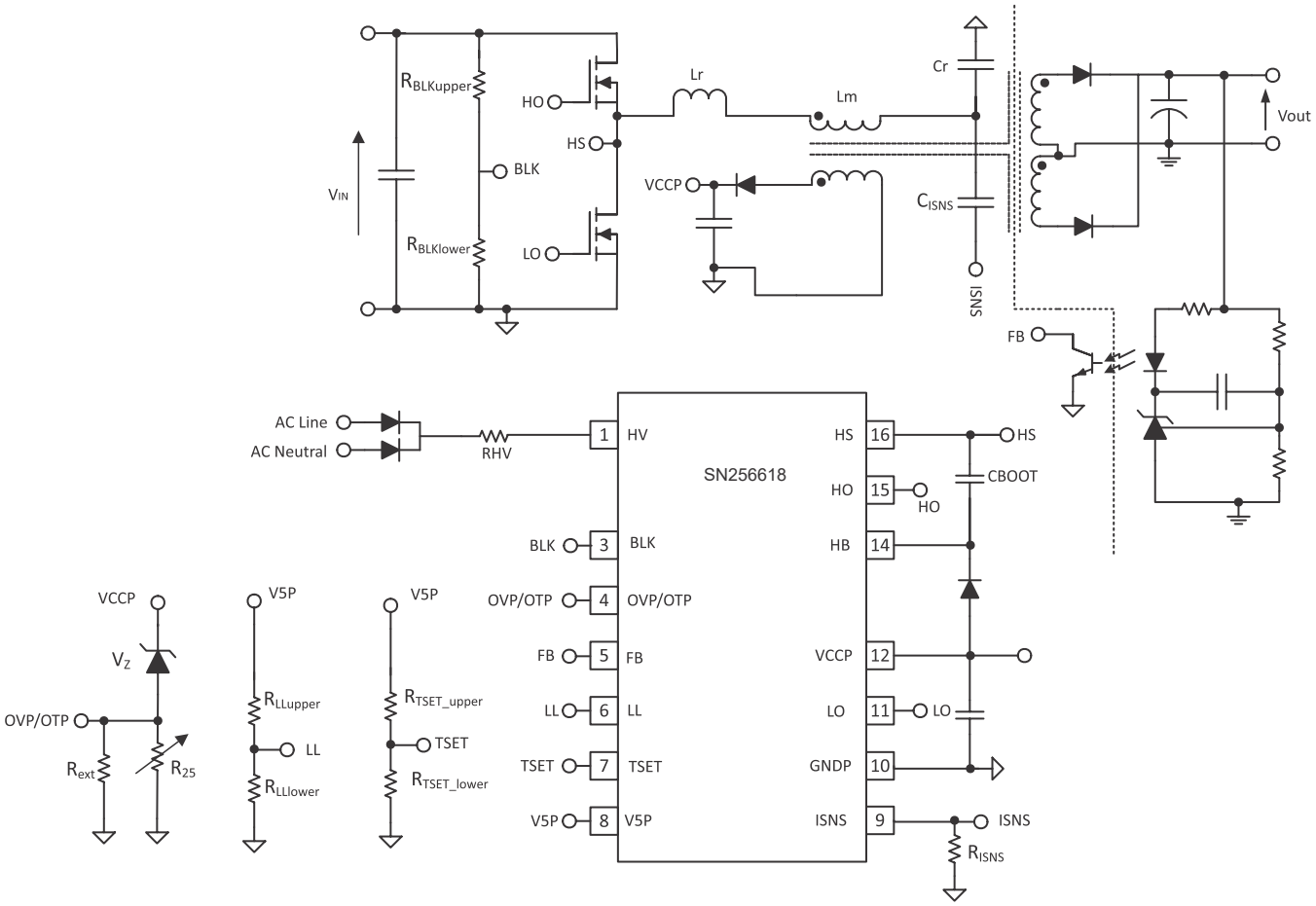


图 8-1. 基于 UCC25661 的 HV-LV DC/DC 转换器

Copyright © 2025 Texas Instruments Incorporated

8.2.1 设计要求

表 8-1 中概述了设计规格。

表 8-1. 系统设计规格

参数	测试条件	最小值	典型值	最大值	单位
输入特性					
DC 电压范围		365	390	410	VDC
AC 电压范围		85		264	VAC
交流电压频率		47		63	Hz
输入直流 UVLO 导通			365		VDC
输入直流 UVLO 关断			315		VDC
输出特性					
输出电压，VOUT	无负载至满负载		12		VDC
输出负载电流，IOUT	360VDC 至 410VDC			15	A
输出电压纹波	390VDC 且满负载 = 15A		120		mVpp
系统特性					
谐振频率			100		kHz
峰值效率	390VDC		92		
工作温度	自然对流		25		°C

8.2.2 详细设计过程

8.2.2.1 LLC 功率级要求

为开始设计，确定 LLC 功率级元件值。此处概述的 LLC 功率级设计过程遵循 TI 应用手册“*设计 LLC 谐振半桥功率转换器*”中规定的过程。该应用手册包含对所用各个公式的来源的完整解释。下方的公式基于分析 LLC 拓扑时常用的一次谐波近似 (FHA) 方法。FHA 方法为设计提供了一个良好的起点。最终设计需要采用结合了 FHA 结果、电路模拟和硬件测试的迭代方法。关于选择功率级元件和参数时需权衡的因素的详细说明，请参阅 *设计 LLC 谐振半桥功率转换器 视频* 或 *谐振转换器拓扑结构综述 视频系列*。应用手册 *UCC29950 的 LLC 设计* 展示了一种不同的设计方法。

8.2.2.2 LLC 增益范围

首先，通过标称输入和输出电压确定变压器匝数比。

$$N_{PS} = \frac{V_{IN(nom)} \div 2}{V_{OUT(nom)}} = \frac{390 \div 2}{12} = 16.25 \Rightarrow 16.5 \tag{11}$$

然后确定 LLC 增益范围 $M_{G(min)}$ 和 $M_{G(max)}$。假设整流器二极管压降为 0.5V (V_f)，并且因其他损耗额外产生 0.5V (V_{loss})。如果采用如参考设计 PMP23454 中所示的同步整流方式，请从以下等式中排除 V_f 项。

$$M_{G(min)} = N_{PS}\frac{V_{OUT(min)} + V_f}{V_{IN(min)} \div 2} = 16.5\frac{12 + 0.5}{410 \div 2} = 1.006 \tag{12}$$

$$M_{G(max)} = N_{PS}\frac{V_{OUT(max)} + V_f + V_{loss}}{V_{IN(min)} \div 2} = 16.5\frac{12 + 0.5 + 0.5}{365 \div 2} = 1.175 \tag{13}$$

Copyright © 2025 Texas Instruments Incorporated

8.2.2.3 选择 L_n 和 Q_e

L_N 是磁化电感和谐振电感之比。通常情况下，较高的 L_N 可将谐振电感整合为 LLC 变压器的漏电感，从而简化物料清单。增大 L_N 意味着输入电压和负载电压的调节范围会缩小，这可能不符合设计要求。最后，减小 L_N 会导致磁化电流增大，这虽有助于实现 ZVS，但会增加导通损耗。

$$L_N = \frac{L_M}{L_R} \tag{14}$$

Q_E 是谐振回路的品质因数。减小 Q_E 意味着更宽的开关频率范围，但增大 Q_E 可能会降低增益。最终应用可能并未针对调高或调低选项进行设计。

$$Q_E = \frac{\sqrt{L_R \div C_R}}{R_E} \tag{15}$$

在该公式中，R_E 是等效负载电阻。

选择 L_N 和 Q_E 值会产生一个 LLC 增益曲线，该曲线将与 $M_{G(min)}$ 和 $M_{G(max)}$ 线迹相交。结果曲线的峰值增益大于 $M_{G(max)}$。L_N 和 Q_E 的选择标准位于 设计计算器 中。

在本例中，所选择的 L_N 和 Q_E 值是：

$$L_N = 6 \tag{16}$$

$$Q_E = 0.3 \tag{17}$$

8.2.2.4 确定等效负载电阻

通过 方程式 18 确定等效负载电阻。

$$R_E = \frac{8 \times {N_{PS}}^2}{\pi^2} \times \frac{V_{OUT(nom)}}{I_{OUT(nom)}} = \frac{8 \times {16.5}^2}{\pi^2} \times \frac{12}{15} = 176.5\Omega \tag{18}$$

8.2.2.5 确定 LLC 谐振电路的元件参数

确定谐振回路元件参数之前，选择标称开关频率（谐振频率）。在 UCC25661EVM-128 180W 设计中，100kHz 是谐振频率。较高的谐振频率可缩小无源元件的尺寸。一些设计人员会限制最高谐振频率，通过避开 AM 频段来满足 CISPR 25 EMC 标准。

$$f_0 = 100\text{kHz} \tag{19}$$

使用 方程式 20、方程式 21 和 方程式 22 计算谐振回路参数。

$$C_R = \frac{1}{2\pi \times Q_E \times f_0 \times R_E} = \frac{1}{2\pi \times 0.3 \times 100\text{kHz} \times 176.5\Omega} = 30.0\text{nF} \tag{20}$$

$$L_R = \frac{1}{(2\pi \times f_0)^2 C_R} = \frac{1}{(2\pi \times 100\text{kHz})^2 \times 30.0\text{nF}} = 84.4\mu\text{H} \tag{21}$$

$$L_M = L_N \times L_R = 6 \times 84.4\mu\text{H} = 506.4\mu\text{H} \tag{22}$$

选择初步参数后，找到可用的最接近的实际元件值，重新评估增益曲线。通过在 SIMPLIS 或其他建模工具中运行时域仿真，来验证电路的工作状态。通过运行仿真，可以测试谐振回路参数的多种独特组合及迭代方案，而无需购买元器件并等待交货。

以下谐振回路参数为：

Copyright © 2025 Texas Instruments Incorporated

$$C_R = 30nF \tag{23}$$

$$L_R = 85\mu H \tag{24}$$

$$L_M = 510\mu H \tag{25}$$

根据最终的谐振回路参数，通过以下公式确认所需的谐振频率：

$$f_0 = \frac{1}{2\pi\sqrt{L_R C_R}} = \frac{1}{2\pi\sqrt{30nF \times 85\mu H}} = 99.7kHz \tag{26}$$

基于新的 LLC 增益曲线，最大及最小增益下的标准化开关频率通过以下公式得出：

$$f_{N(Mgmax)} = 0.7 \tag{27}$$

$$f_{N(Mgmin)} = 1.0 \tag{28}$$

开关频率的最大值和最小值是标准化开关频率与相应增益的乘积：

$$f_{SW(Mgmax)} = 69.8kHz \tag{29}$$

$$f_{SW(Mgmin)} = 99.7kHz \tag{30}$$

8.2.2.6 LLC 初级侧电流

计算初级侧电流，以了解在选择元件时所需的尺寸规格和额定参数。电流计算基于 110% 过载条件。

初级侧 RMS 负载电流由以下公式计算得出：

$$I_{OE} = \frac{\pi}{2\sqrt{2}} \times \frac{I_O}{n} = \frac{\pi}{2\sqrt{2}} \times \frac{1.1 \times 15A}{16.5} = 1.111A \tag{31}$$

其中，I_o 为最大负载电流乘以允许的过载系数；对于 UCC25661EVM-128，允许的输出电流过载系数选择为 10%。

最小开关频率下的 RMS 磁化电流由以下公式计算得出：

$$I_M = \frac{\pi}{2\sqrt{2}} \times \frac{N_{PS} V_{OUT}}{\omega L_M} = \frac{\pi}{2\sqrt{2}} \times \frac{16.5 \times 12}{2\pi \times 64.8kHz \times 510\mu H} = 0.797A \tag{32}$$

谐振回路总电流使用 方程式 33 计算得出。

$$I_R = \sqrt{{I_M}^2 + {I_{OE}}^2} = \sqrt{(1.111A)^2 + (0.797A)^2} = 1.367A \tag{33}$$

8.2.2.7 LLC 次级侧电流

总次级侧 RMS 负载电流是指从初级侧电流 (I_{OE}) 到次级侧的电流。

$$I_{OES} = N_{PS} \times I_{OE} = 16.5 \times 1.111A = 18.327A \tag{34}$$

在本设计以及其他许多基于模拟 LLC 的 TI 参考设计中，变压器的次级侧采用中心抽头配置。次级侧配置会影响电压增益和整流二极管数量。各次级变压器绕组的电流计算如下：

$$I_{WS} = \frac{\sqrt{2} \times I_{OES}}{2} = \frac{\sqrt{2} \times 18.327A}{2} = 12.959A \tag{35}$$

相应的半波平均电流为：

$$I_{SAV} = \frac{\sqrt{2} \times I_{OES}}{\pi} = \frac{\sqrt{2} \times 18.327A}{\pi} = 8.250A \quad (36)$$

8.2.2.8 LLC 变压器

为使效率最大化，需使用偏置绕组来启用高压启动功能。对偏置绕组进行设计，使 VCCP 电压大于 12V。对于 UCC256613 而言，无需提供大于 12V 的 VCCP 电压，因为该器件预计由外部辅助偏置电源为 VCCP 供电。

根据以下规格构建或购买变压器：

- 匝数比：主:次:偏置 = 33:2:3
- 初级端子电压：450V_{pk}
- 初级磁化电感：L_M = 510µH
- 初级侧绕组额定电流：I_R = 1.367A
- 次级端子电压：36V_{pk}
- 次级绕组额定电流：I_{WS} = 12.959A
- 最小开关频率：69.8kHz
- 最大开关频率：99.7kHz
- 初级侧和次级侧之间的绝缘：IEC60950 增强型绝缘

对于某些作为宽输入 LLC 运行且 PFC 可在待机模式下关闭的应用，其在重负载关断期间的工作频率可能会低得多。LLC 工作在略高于 ZCS 边界的状态，这对应较低的频率。谐振电路中的磁性元件，即变压器和谐振电感器，应该以此较低的频率作为额定工作频率。

根据匝数比，可获得高达 18V 的偏置电压。为了将控制器电压降低到 15V，在为控制器的 VCCP 供电之前在 EVM 中使用一个电压稳压器电路。

8.2.2.9 LLC 谐振电感器

谐振电感两端的交流电压可通过用谐振电感阻抗两端的交流电压乘以电流计算得出：

$$V_{CR} = \frac{I_R}{\omega C_R} = \frac{1.367A}{2\pi \times 69.8kHz \times 30nF} = 104.0V \quad (37)$$

根据以下规格制作或采购电感器：

- 电感：L_R = 85µH
- 额定电流：I_R = 1.367A
- 端子交流电压：50.946V
- 频率范围: 69.8kHz 至 99.7kHz

有些设计会利用变压器的漏电感作为谐振电感，这样就不需要外部谐振电感器，从而节省成本和空间。但是，需咨询磁性元件供应商，以确定该设计是否需要外部谐振电感器。

8.2.2.10 LLC 谐振电容器

LLC 谐振电容器以开关频率承载全初级电流。选择具有低耗散因数和超低寄生串联电阻的电容器，以防止过热。谐振电容器两端的交流电压由谐振电容器两端交流电压的阻抗乘以电流计算得出。

$$V_{CR} = \frac{I_R}{\omega C_R} = \frac{1.367A}{2\pi \times 69.8kHz \times 30nF} = 104.0V \quad (38)$$

$$V_{CR(RMS)} = \sqrt{\left(\frac{V_{IN[max]}}{2}\right)^2 + V_{CR}{}^2} = \sqrt{\left(\frac{410}{2}\right)^2 + 104.0^2} = 229.9V \quad (39)$$

峰值电压：

$$V_{CR(peak)} = \frac{V_{IN(max)}}{2} + \sqrt{2}V_{CR} = \frac{410}{2} + \sqrt{2} \times 104.0 = 352.0V \quad (40)$$

Copyright © 2025 Texas Instruments Incorporated

谷值电压：

$$V_{CR(valley)} = \frac{V_{IN(max)}}{2} - \sqrt{2}V_{CR} = \frac{410}{2} - \sqrt{2} \times 104.0 = 58.0V \quad (41)$$

额定电流：

$$I_R = 1.367A \quad (42)$$

8.2.2.11 LLC 初级侧 MOSFET

每个 MOSFET 将输入电压视为其最大施加电压。一般性建议是，选择 MOSFET 额定电压作为最大体电压的 1.5 倍，以在不过度选型的前提下建立足够的裕度：

$$V_{QLLC(peak)} = 1.5 \times V_{IN(max)} = 615V \quad (43)$$

选择 MOSFET 额定电流作为最大初级侧 RMS 电源的 1.2 倍，以提供足够的裕度。某些应用需要较低的裕度：

8.2.2.12 自适应死区时间的设计注意事项

在设计完谐振回路并选择初级侧 MOSFET 后，检查转换器的 ZVS 工作状态。当栅极关断沿的谐振电感器中剩余足够的电流给开关节点电容放电时，能实现 ZVS。当电感能量大于有效电容能量时，也可实现 ZVS，其中有效电容为功率级中两个开关管的 Coss。UCC256614-Q1 基于开关节点的转换实现自适应死区时间。转换检测电路的检测范围为 0.1V/ns 至 200V/ns。

为了检查 ZVS 操作，控制器进行了一系列时域模拟，并捕获了栅极关断边缘的谐振电流。下方显示了示例图：

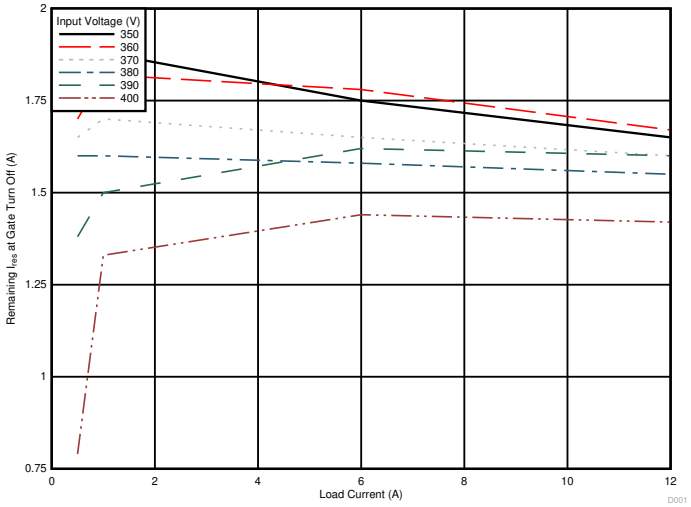


图 8-2. 自适应死区时间

图 8-2 假设在 5% 负载时出现最大开关频率，且系统在 5% 负载时开始突发。

从 图 8-2 中可以看出，在感兴趣运行范围内，回路中剩余的最小谐振电流为 I_{min} = 0.8A。需要使用初级侧开关节点的寄生电容来计算压摆率。根据 MOSFET 数据表中给出的 Coss 值估算压摆率。在本例中，$C_{switchnode}$ = 400pF，因为每个 MOSFET 的 Coss 为 200pF。最小压摆率由以下公式计算得出：

$$\frac{I_{MIN}}{C_{switchnode}} = \frac{0.8A}{400pF} = 2V/ns \quad (44)$$

最小压摆率大于 0.1V/ns 的最小可检测压摆率，这有助于实现 ZVS 的维持。

Copyright © 2025 Texas Instruments Incorporated

8.2.2.13 LLC 整流器二极管

使用 UCC24612 等 SR 控制器和 MOSFET，通过最大限度地减少整流二极管的正向电压和开关等损耗，可将满载时的效率提高 2%-3%。假设使用二极管进行整流，则输出二极管的额定电压可通过以下公式计算得出：

$$V_{DD} = 1.2 \times \frac{V_{IN(max)}}{N_{PS}} = 1.2 \times \frac{410}{16.5} = 29.82V \quad (45)$$

输出二极管的额定电流由以下公式得出：

$$V_{DB} = 1.2 \times \frac{V_{IN(max)}}{N_{PS}} = 1.2 \times \frac{410}{16.5} = 29.82V \quad (46)$$

通常情况下，选择整流二极管时，应确保其电流和电压均留有 20% 的裕度。通常情况下，会使用快恢复二极管以最大限度地减少反向恢复损耗。

8.2.2.14 LLC 输出电容器

LLC 变换器拓扑结构无需输出滤波器。使用小型第二级滤波电感器来减小输出纹波的峰峰值。假设输出电容器承载整流器的全波输出电流，则电容器额定纹波电流为：

$$I_{RECT} = \frac{\pi}{2\sqrt{2}} I_{OUT} = \frac{\pi}{2\sqrt{2}} \times 15 = 16.66A \quad (47)$$

在本设计中，输出电压为 12V 时使用的是额定电压为 20V 的电容器：

$$V_{LLCcap} = 20V \quad (48)$$

电容器的 RMS 额定电流为：

$$I_{C(out)} = \sqrt{\left(\frac{\pi}{2\sqrt{2}} I_{OUT}\right)^2 - {I_{OUT}}^2} = \sqrt{\left(\frac{\pi}{2\sqrt{2}} \times 15\right)^2 - 15^2} = 7.251A \quad (49)$$

采用导电聚合物技术的固态铝电容器具有较高的额定纹波电流，是一个不错的选择，尤其是对于需要在较低温度下运行的设计来说。如果单个电容器的纹波电流额定值不足，可将多个电容器并联连接。

LLC 级输出的纹波电压是流经电容器的交流电流大小的函数。要估测此纹波电压，假定所有电流（包括负载中的直流电流）均流经滤波电容器。

$$ESR_{max} = \frac{V_{OUT(pk-pk)}}{I_{RECT(pk)}} = \frac{0.12v}{2\frac{\pi}{4} \times 15A} = 5.1m\Omega \quad (50)$$

电容器规格为：

- 额定电压：20V
- 额定纹波电流：7.251A
- 有效 ESR：< 5.1mΩ

8.2.2.15 HV 引脚串联电阻器

多个电阻器与 HV 引脚串联连接，以限制每个电阻器的额定电压、尺寸和功率耗散。选择串联电阻器以限制流入 HV 引脚的最大电流。UCC25661 评估模块 采用 5kΩ 电阻，但对于其他输入电压（如 800V），或在 LLC 在低压运行且 PFC 处于禁用状态的系统中（如电池充电器的待机模式），需重新计算串联电阻值。

Copyright © 2025 Texas Instruments Incorporated

8.2.2.16 BLK 引脚分压器

BLK 引脚会检测 LLC 直流输入电压，并确定何时导通和关断 LLC 转换器。此外，BLK 引脚电压还用于前馈补偿。设计电阻分压器时，应确保分压器中的电流大于流入 BLK 引脚的 Iblksink。BLK 引脚电阻分压器的最大所需功耗是 P_{BLKsns} = 15mW。BLK 检测电阻器总值由以下公式得出：

$$R_{BLKsns} = R_{BLKupper} + R_{BLKlower} = \frac{V_{IN(nom)}{}^2}{P_{BLKsns}} = \frac{390^2}{0.015} = 10M\Omega \quad (51)$$

选择 365V 作为 LLC 启动电压。$V_{BLKStart}$ 与 $V_{BLKStop}$、$V_{BLKStartHys}$、$I_{BLKSink}$ 关系如下：

$$V_{BLKStart} = 365\left(\frac{R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}}\right) = V_{BLKStop} + V_{BLKStartHys} + I_{BLKsink}\left(\frac{R_{BLKupper}R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}}\right) \quad (52)$$

当 $V_{BLKStop}$ = 1V、$V_{BLKStartHys}$ = 0.1V、$I_{BLKSink}$ = 5 μ A 时，$R_{BLKupper}$ 和 $R_{BLKlower}$ 分别为 10M Ω 和 35.4k Ω。

为 $R_{BLKlower}$ 选择标准值 35.4k Ω，为 $R_{BLKupper}$ 选择 3 个串联标准值 3.3M Ω。

实际启动电压可由以下公式计算得出：

$$V_{BLKStart}\left(\frac{R_{BLKupper} + R_{BLKlower}}{R_{BLKlower}}\right) = \left(\begin{matrix}V_{BLKStop} + V_{BLKStartHys} + \\ I_{BLKSink}\left[\frac{R_{BLKupper}R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}}\right]\end{matrix}\right) \times \left(\frac{R_{BLKupper} + R_{BLKlower}}{R_{BLKlower}}\right) = 358V \quad (53)$$

BLK 电阻器的功耗可由以下公式计算得出：

$$P_{BLKsns} = \frac{V_{IN(nom)}{}^2}{\left(R_{BLKupper} + R_{BLKlower}\right)} = \frac{390^2}{(10M\Omega + 35.4k\Omega)} = 15.3mW \quad (54)$$

LLC 关断电压可由以下公式计算得出：

$$V_{BLKStop}\left(\frac{R_{BLKupper} + R_{BLKlower}}{R_{BLKlower}}\right) = 280.6V \quad (55)$$

8.2.2.17 ISNS 引脚微分器

ISNS 引脚通过微分器来检测谐振电流。ISNS 引脚与 TSET、BLK 引脚电阻器一起设定过载保护水平。过载保护的典型阈值电压 (V_{FBOLP}) 为 4.75V。ISNS 引脚会设定过流保护水平 (OCP1)。OCP1 的阈值为 3.5V 或 4V，具体取决于 TSET 引脚电阻器和使用的型号。对于 EVM，使用 UCC256611。因此，对于该型号，OCP1 阈值为 3.5V。

满负载时的峰值谐振指示器电流：

$$I_{R_PEAK} = \sqrt{2}I_R = \sqrt{2} \times 1.367 = 1.933A \quad (56)$$

先选择电流检测电容器，因为可选择的高压电容器比电阻器少：

$$C_{ISNS} = 150pF \quad (57)$$

对于 UCC25661EVM-128 和所有 UCC25661x-Q1 可订购的器件型号，OCP1 阈值为 3.5V。

$$OCP1_Threshold = 3.5V \quad (58)$$

计算所需的 ISNS 电阻器值：

Copyright © 2025 Texas Instruments Incorporated

$$R_{ISNS} < \frac{OCP1_Threshold \times C_r}{I_{R_PEAK} \times C_{ISNS}} = \frac{3.5V \times 30nF}{1.933A \times 150pF} = 329\Omega \quad (59)$$

$$R_{ISNS} = 226\Omega \quad (60)$$

被选中。

OCP1 级别峰值谐振电流由下式计算得出：

$$I_{R_PEAK_OCP1} = \frac{OCP1_Threshold \times C_r}{R_{ISNS} \times C_{ISNS}} = \frac{3.5 \times 30nF}{226 \times 150pF} = 3.097A \quad (61)$$

8.2.2.18 TSET 引脚

TSET 引脚电阻用于设置 VCR 积分器时间常数。VCR 积分器时间常数包括

- 计时器增益
  - k_s
  - R_{VCR}
  - R_{RAMP}
  - C_{VCR}
- IPPC 模式下的最小开关频率

TSET 引脚电阻器还决定了在特定输出功率下的 $V_{FBreplica}$ 电压。

根据 $f_{SW(Mgmin)}$ 和在最小输入电压和最大输出功率下的满负载工作频率，选择 V_{TSETB} 电压。对于本设计，由于在 365V 的最小输入电压和额定输出功率下观察到的满载工作频率为 89kHz，因此在设计计算中选择选项 4。对于选项 4，需确保 V_{TSETB} 电压介于 0.742V ± 48mV 之间，如 TSET 编程选项表 所示。

选择 (V_{TSETA}-V_{TSETB}) 电压，以设置选择输出功率下的 FBReplica 幅度。选择 (V_{TSETA}-V_{TSETB}) 的电压差值，以确保在额定功率下，FBReplica 的幅值低于 V_{FBOLP}，如 图 8-3 所示，且在最坏情况下需留有规定的裕度。对于 UCC25661EVM-128，为该差动 TSET 电压选择选项 5，使得结合 VCR 积分器时间常数和所选 ISNS、BLK 电阻器，在最大输入功率下 FBReplica 幅度接近 4V。因此对于选项 5，需确保 (V_{TSETA}-V_{TSETB}) 电压介于 0.850V ± 48mV 之间，如 TSET 编程选项表 所示。

$$V_{TSETB} = \frac{R_{TSET_lower} \times V5P}{R_{TSET_lower} + R_{TSET_upper}} \quad (62)$$

$$V_{TSETA} = V_{TSETB} + \frac{R_{TSET_lower} \times R_{TSET_upper}}{R_{TSET_lower} + R_{TSET_upper}} \times I_{TSETPrgm} \quad (63)$$

方程式 62 的输出结果为 R_{TSET_UPPER} 等于 572.78kΩ。方程式 63 的输出结果为 R_{TSET_LOWER} 等于 99.81kΩ。

最后，选择 R_{TSET_upper} = 576kΩ 和 R_{TSET_lower} 100kΩ。

使用 方程式 64 和 方程式 65 计算 V_{TSETB} 和 (V_{TSETA} -V_{TSETB})。

$$V_{TSETB} = \frac{100k \times 5V}{100k + 576k} = 0.74V \quad (64)$$

$$\left(V_{TSETA} - V_{TSETB}\right) = \frac{100k \times 576k}{100k + 576k} \times 10\mu A = 0.852V \quad (65)$$

图 8-3 展示了相对于 LLC 输入功率的 FBReplica 电压。

为了计算 P_{in}，以下表达式中考虑使用 92% 效率：

$$P_{in} = \frac{P_{out}}{\eta} \quad (66)$$

Copyright © 2025 Texas Instruments Incorporated

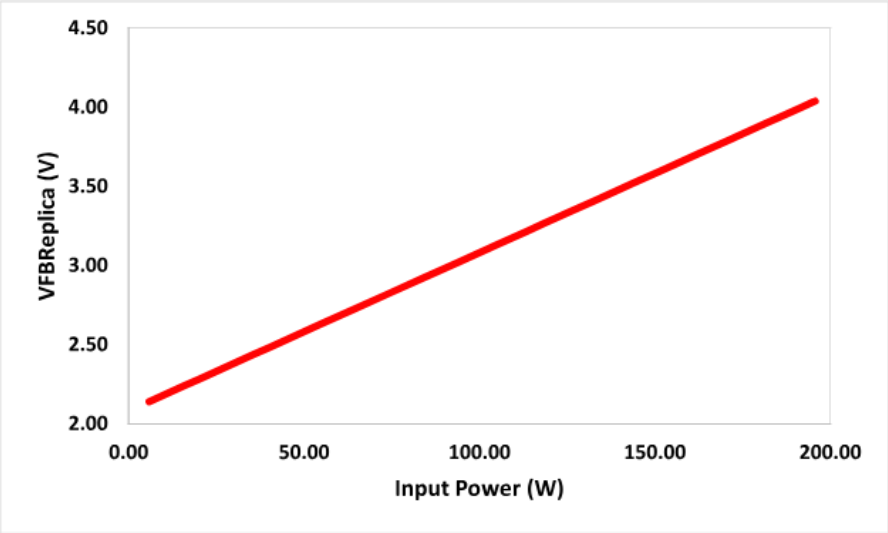


图 8-3. FBReplica 与 P_{in} 间的关系

在反馈光耦合器发射极和接地之间插入一个 10kΩ 电阻器可以测得 FBReplica 电压。假设在 10kΩ 电阻器上测得的电压是 V_{10k}。使用以下公式计算 FBReplica 电压：

$$\mathrm{FBReplica} = \left(\mathrm{I_{FB}} - \frac{\mathrm{V_{10k\Omega}}}{\mathrm{10k\Omega}}\right) \times \mathrm{R_{FBInternal}} \tag{67}$$

8.2.2.19 OVP/OTP 引脚

OVP/OTP 可保护功率级免受过压影响。OVP/OTP 引脚还用来使用负温度系数 (NTC) 热敏电阻进行过热保护。由于偏置绕组电压是通过变压器匝数比的输出电压镜像，因此使用齐纳二极管拉高 OVP/OTP 引脚是一种在初级侧设置 OVP 的便捷方法。在该设计中，标称输出电压为 12V。为使 VCCP 上的电压维持在 UVLO 阈值以上，偏置绕组与次级侧绕组的匝数比设定为 1.5，换言之，VCCP 的电压需高于 12V。假设整流器二极管压降为 0.5V (Vf)，并且因其他损耗进一步下降 0.5V (Vloss)，则偏置绕组的标称电压由以下公式计算得出：

$$\mathrm{V_{BiasWindingNom}} = \left(12 + 0.5 + 0.5\right) \times \frac{\mathrm{N_{aux}}}{\mathrm{N_2}} = \left(12 + 0.5 + 0.5\right) \times \frac{3}{2} = 19.5\mathrm{V} \tag{68}$$

在此设计中，理想 OVP 阈值是标称值的 140%。UC25661 器件中的 OVP 阈值水平 (V_{OVPpos}) 为 3.5V。

齐纳二极管所要求的额定电压随后由以下公式计算得出：

$$\mathrm{V_z} = \left(1.4 \times \mathrm{V_{out}} + \mathrm{V_{drop}}\right) \times \frac{\mathrm{N_{aux}}}{\mathrm{N_2}} - \mathrm{V_{OVPpos}} = \left(1.4 \times 12 + 0.5 + 0.5\right) \times \frac{3}{2} - 3.5 = 23.2\mathrm{V} \tag{69}$$

假设使用的齐纳二极管的实际额定电压为 23V，则触发 OVP 时的实际输出电压为

$$\mathrm{V_{out_ovp}} = \left(\mathrm{V_z} + \mathrm{V_{OVPpos}}\right) \times \frac{\mathrm{N_2}}{\mathrm{N_{aux}}} - \mathrm{V_{drop}} = \left(23 + 3.5\right) \times \frac{2}{3} - 1 = 16.67\mathrm{V} = 139\% \times \mathrm{V_{out}} \tag{70}$$

正常运行期间，OVP/OTP 引脚的电压应处于 0.8V 至 3.5V 的工作窗口内。为了实现过热保护，将 OVP/OTP 引脚下拉至 0.8V 的 OTP 阈值以下。

在室温下，OVP/OTP 引脚电压视为 1.4V。因此在室温下，OVP/OTP 引脚上的有效电阻值应为

$$\mathrm{R_{OVP/OTP_25}} = \frac{1.4\mathrm{V}}{\mathrm{I_{OVP_OTP}}} = \frac{1.4\mathrm{V}}{100 \times 10^{-6}\mathrm{A}} = 14\mathrm{k\Omega} \tag{71}$$

Copyright © 2025 Texas Instruments Incorporated

$$R_{OVP/OTP_25} = \frac{R_{ext} \times R_{NTC_25}}{R_{ext} + R_{NTC_25}} = 14k\Omega \quad (72)$$

其中 R_{ext} 是与热敏电阻器并联的外部电阻器。R_{NTC_25} 是室温下热敏电阻器的电阻值。

对于 UCC25661EVM-128，在 110°C 上设置过热保护。根据 NTC 的可用性和温度系数，选择 方程式 73。更多信息，请参阅 B57371V2474J060 数据表。R_{NTC_110} 是热敏电阻器在 110°C 下的电阻。

$$\frac{R_{NTC_110}}{R_{NTC_25}} = 0.035263 \quad (73)$$

对于 OTP 触发，设置 OVP/OTP 引脚电压低于 0.8V。

$$R_{OVP/OTP_110} = \frac{0.8V}{I_{OVP_OTP}} = \frac{0.8V}{100 \times 10^{-6}A} = 8k\Omega \quad (74)$$

$$R_{OVP/OTP_110} = \frac{R_{ext} \times R_{NTC_110}}{R_{ext} + R_{NTC_110}} = 8k\Omega \quad (75)$$

根据 方程式 72、方程式 73 、方程式 75，R_{NTC_25} 为 510kΩ 和 R_{ext} 为 14.4kΩ。因此，R_{NTC_25} = 470kΩ 以及 R_{ext} 15kΩ。R_{NTC_25} = 470kΩ 的制造商器件型号为 B57371V2474J060。

在室温下使用新选择的电阻器时，OVP/OTP 电压按以下公式计算：

$$R_{OVP/OTP_25} \times I_{OVP_OTP} = \left(\frac{15k \times 470k}{15k + 470k}\right) \times 100 \times 10^{-6} = 1.454V \quad (76)$$

在 110^{0}C 下，OVP/OTP 电压将计算为：

$$R_{OVP/OTP_110} \times I_{OVP_OTP} = \left(\frac{15k \times [470k \times 0.035263]}{15k + [470k \times 0.035263]}\right) \times 100 \times 10^{-6} = 0.78V \quad (77)$$

8.2.2.20 突发模式编程

借助 LL 引脚电压 (VLLB) 和连接至 LL 引脚的电阻分压器，用户能够设置 HFBurstEntry 和 LFBurstEntry 阈值：

$$VLLB = \frac{R_{LL_lower} \times V5P}{R_{LL_upper} + R_{LL_lower}} \quad (78)$$

$$VLLA = VLLB + \frac{R_{LL_lower} R_{LL_upper}}{R_{LL_upper} + R_{LL_lower}} \times I_{LLPrgm} \quad (79)$$

如 表 7-1 所示，(V_{LLA} – V_{LLB}) 电压决定 V_{LLB} / HFBurstEntry 比率 (a)。

对于 UCC25661EVM-128，请考虑 (V_{LLB}/HFBurstEntry) = 0.55。验证 (V_{LLA} – V_{LLB}) 值是否介于 1.087V 与 1.391V 之间。

于是，HFBurstEntry 与 LL 引脚电压的关系按 方程式 80 进行计算。

$$HFBurstEntry = \frac{VLLB}{0.55} = 1.818 \times VLLB \quad (80)$$

LFBurstEntry 与 LL 引脚电压的关系按 方程式 81 进行计算。

$$LFBurstEntry = \frac{VLLB}{0.6} = 1.667 \times VLLB \quad (81)$$

根据 FBReplica 与引脚间的关系曲线和硬件测试，可以调整 V_{LLB} 和 (V_{LLA}-V_{LLB}) 以达到所需性能。

Copyright © 2025 Texas Instruments Incorporated

对于 UCC25661EVM-128，请考虑 VLLB = 1.2V 和 VLLA = ([VLLA – VLLB] 的最大电压) – 0.1V。通过代入方程式 78、方程式 79 中的这些值，计算得到 $R_{LLupper}$ 为 538k，$R_{LLlower}$ 为 170k。

最后，UCC25661EVM-128 选择了 $R_{LLupper}$ = 536kΩ 和 $R_{LLlower}$ = 169kΩ。

使用以下公式计算最终的突发模式参数。

$$\mathrm{VLLB} = \frac{169\mathrm{k} \times 5}{169\mathrm{k} + 536\mathrm{k}} = 1.199\mathrm{V} \tag{82}$$

$$\mathrm{VLLA} = 1.199\mathrm{V} + \frac{169\mathrm{k} \times 536\mathrm{k}}{169\mathrm{k} + 536\mathrm{k}} \times 10\mu\mathrm{A} = 2.483\mathrm{V} \tag{83}$$

$$\mathrm{VLLA} - \mathrm{VLLB} = 1.285\mathrm{V} \tag{84}$$

$$\mathrm{HFBurstEntry} = 1.818 \times 1.199 = 2.179\mathrm{V} \tag{85}$$

$$\mathrm{LFBurstEntry} = 1.667 \times 1.199 = 1.998\mathrm{V} \tag{86}$$

8.2.2.21 应用曲线

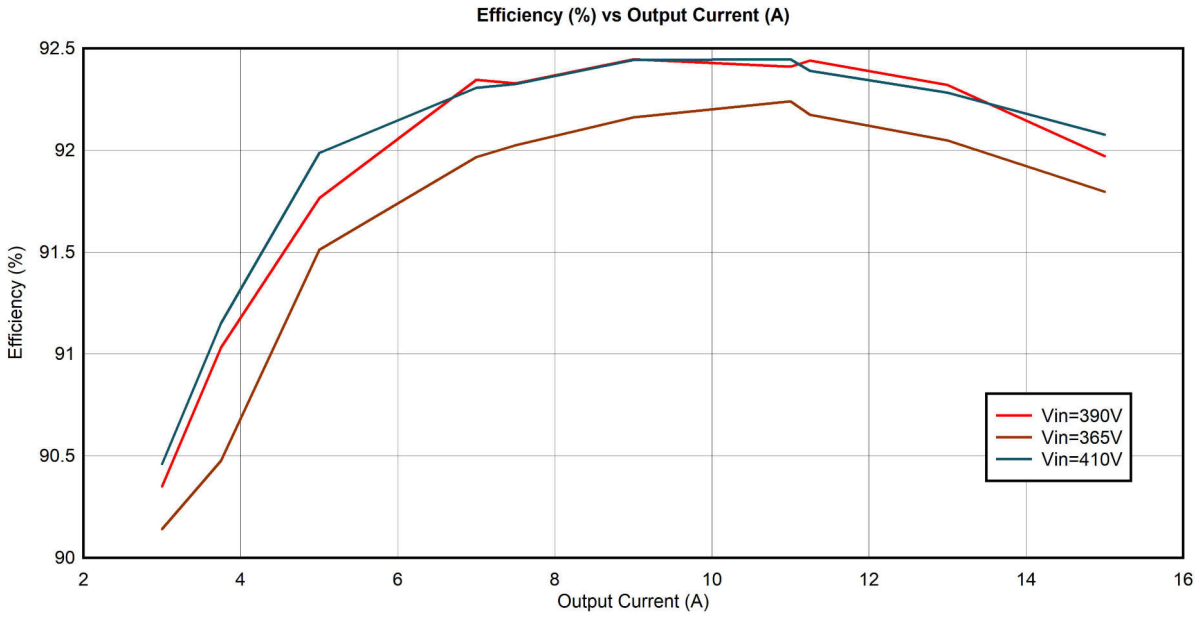


图 8-4. 效率

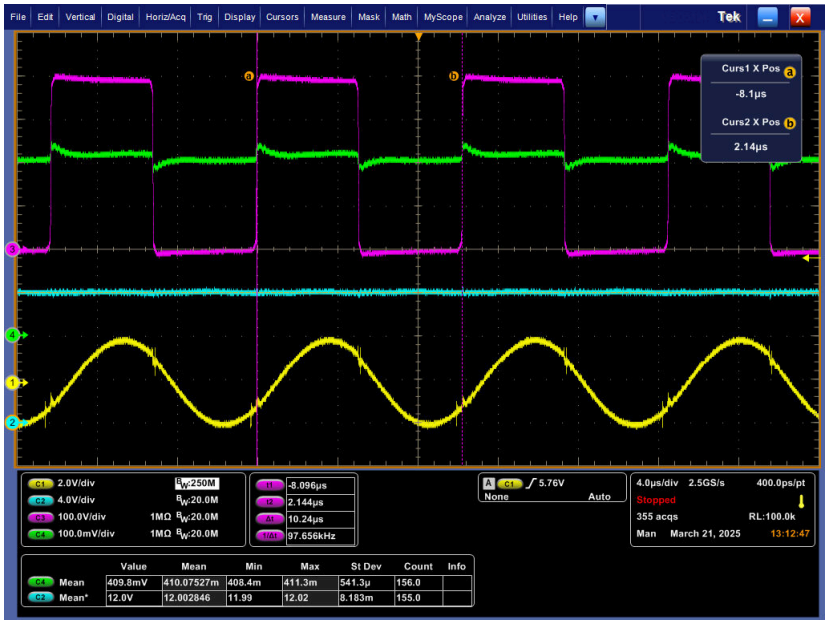


图 8-5. 15A 负载和 390V 输入下的稳定状态波形

A. Ch1= ISNS，Ch2 = Vout，Ch3 = SW，Ch4 = I_OPT

8.3 电源相关建议

8.3.1 VCCP 引脚电容器

请确认所选的 VCCP 电容容量足够大，以确保在 LF 突发工作模式下，VCCP 电压不会降至 $VCC_{StopSwitching}$ 水平以下。

选择一个或多个总电容不低于 100µF 的电容器。VCCP 引脚上的电容器在 LF 突发运行期间提供静态电流支持，并为 VCCP 上的高频电流提供低阻抗路径。在选择电容器时，参考制造商的数据手册，考虑陶瓷电容器在直流偏置电压下的降额特性。

8.3.2 引导电容器

在 LF 突发关断周期内，HB 引脚的高侧栅极驱动器消耗的功率来自 C_{BOOT}，导致自举电容器电压衰减。在下一个突发周期开始时，C_{BOOT} 上必须剩余足够的电压，以便为高侧栅极驱动器 (HO) 供电，直到低侧栅极驱动器 (LO) 的导电周期使之通过 C_{VCCP} 获得补充。在此突发关断周期内，高侧驱动器消耗的功率直接影响着连接到 HB 和 VCCP 的电容器大小和成本。

假设系统的最大突发关断周期为 150ms，自举二极管的正向压降为 1V。最小自举电压应定为 8V，以避免出现 UVLO 故障。引导电容器上的最大允许压降为：

$$V_{bootmaxdrop} = V_{VCCP} - V_{bootforwarddrop} - 8V = 12V - 1V - 8V = 3V \quad (87)$$

根据 方程式 88 确定自举电容的容量：

$$C_B = \frac{I_{BOOT_QUIESCENT}}{V_{bootmaxdrop}} = \frac{60\mu A \times 150ms}{3V} = 3uF \quad (88)$$

选择低漏电流、低 ESR 陶瓷电容器。在选择电容器时，必须参考制造商的数据手册，考虑陶瓷电容器在直流偏置电压下的降额特性。

Copyright © 2025 Texas Instruments Incorporated

8.3.3 V5P 引脚电容器

从外部将 V5P 引脚电容器连接到一个去耦电容器并连接至 GND。由于 V5P 引脚电容器上的负载非常小，因此推荐 4.7 µ F 的去耦电容器。

8.4 布局

8.4.1 布局指南

- 除了储能电解电容器以外，还应在 VCCP 引脚上连接一个 2.2µF 陶瓷电容器。将 2.2µF 陶瓷电容器放置在尽可能靠近 VCCP 引脚的位置。
- 最小引导电容器 (C_B) 建议为 0.1µF。根据最小突发频率确定引导电容器的最小值。确保引导电容器足够大，以便在最低突发频率期间保持自举电压。请参阅电气表中的 I_{BOOT_LEAK}（引导泄漏电流）。
- 单点连接信号接地和电源接地。建议将电源接地连接到 LLC 转换器输入大容量电容器的负端子。
- 将 ISNS (100pF)、BLK (10nF)、LL (330pF)、TSET (220pF)、OVP/OTP (100pF) 的滤波器电容器尽可能靠近各自的引脚放置。
- FB 迹线应尽可能短，并使 FB 迹线远离高 dv/dt 迹线。
- 为使 ISNS 电容器实现低失真，请使用薄膜电容器或 C0G、NP0 陶瓷电容器。
- 在 VCCP 引脚上增加必要的滤波电容器，以过滤掉偏置绕组波形上的高峰值。
- 保持必要的高电压间隙和爬电距离。
- 如果 HV 引脚上需要 2kV HBM ESD 等级，则在 HV 引脚到接地之间放置一个 100pF 电容器以传递高达 2kV 的 HBM ESD。

Copyright © 2025 Texas Instruments Incorporated

8.4.2 布局示例

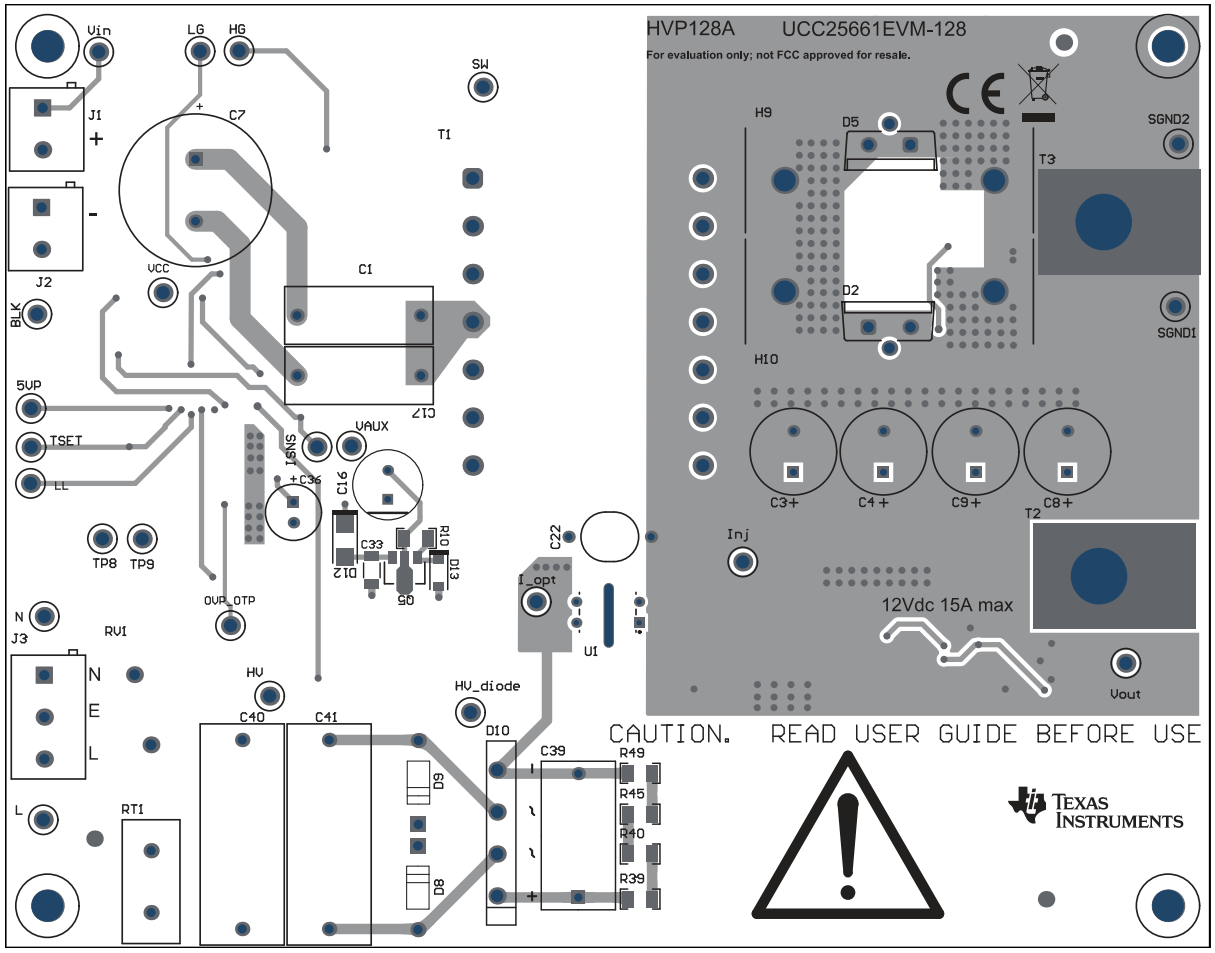


图 8-6. UCC25661EVM-128（顶视图）

Copyright © 2025 Texas Instruments Incorporated

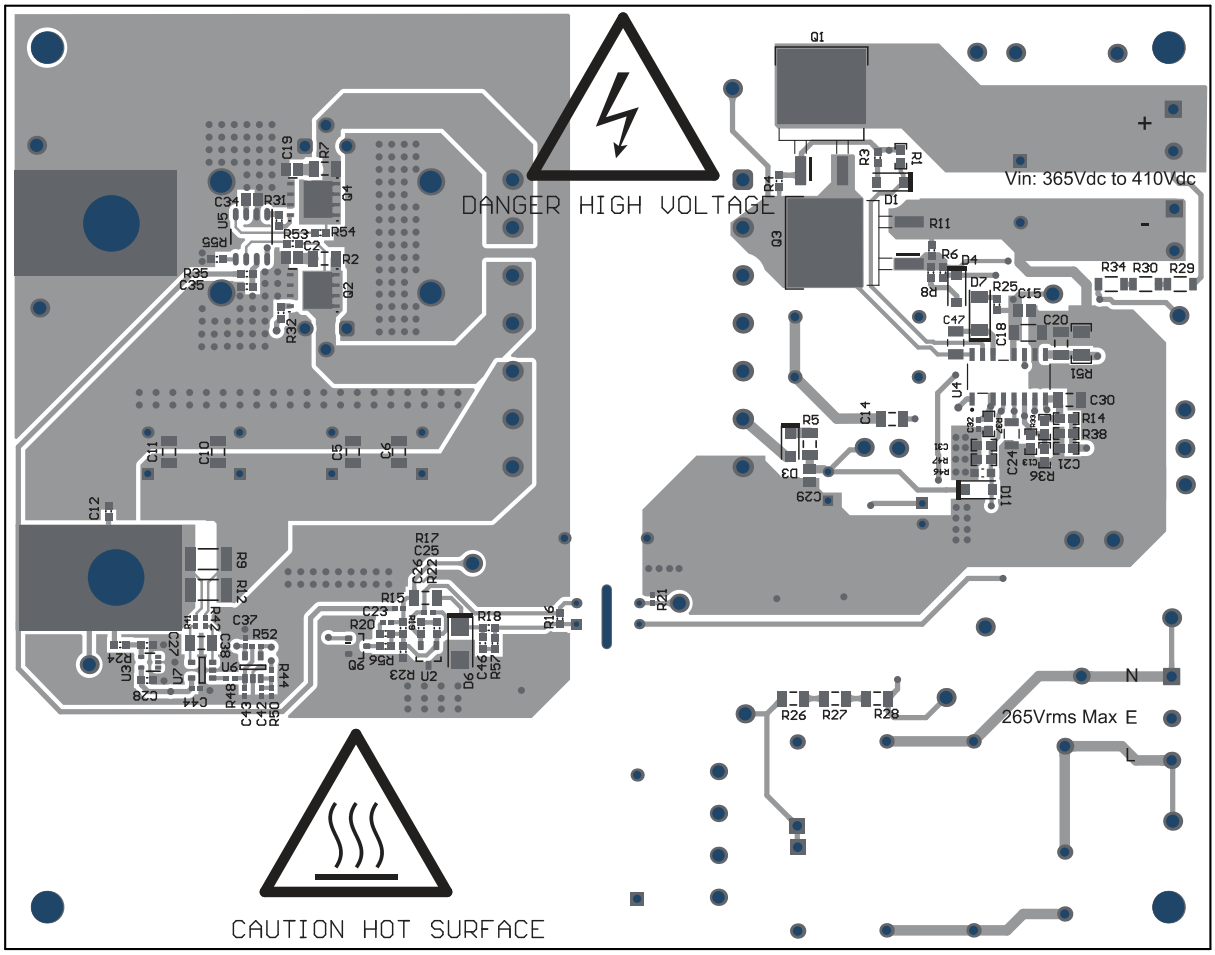


图 8-7. UCC25661EVM-128（底视图）

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (May 2025) to Revision A (September 2025)	Page
• 从“*预告信息*”更新为“*量产数据*”	1

Copyright © 2025 Texas Instruments Incorporated

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PUCC256612QDDBRQ1	Active	Preproduction	SOIC (DDB) | 14	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
UCC256612QDDBRQ1	Active	Production	SOIC (DDB) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256612Q
UCC256613QDDBRQ1	Active	Production	SOIC (DDB) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256613Q
UCC256614QDDBRQ1	Active	Production	SOIC (DDB) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256614Q
UCC256615QDDBRQ1	Active	Production	SOIC (DDB) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256615Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF UCC25661-Q1 :

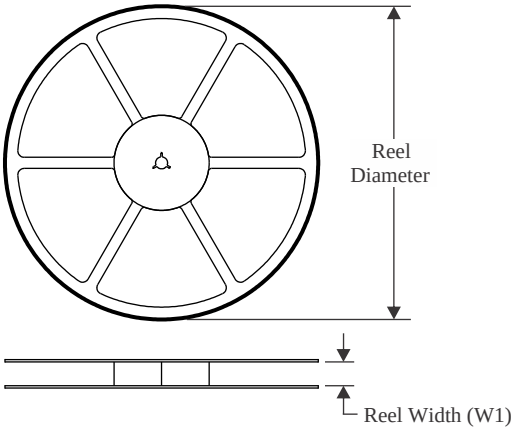
- Catalog : UCC25661

NOTE: Qualified Version Definitions:

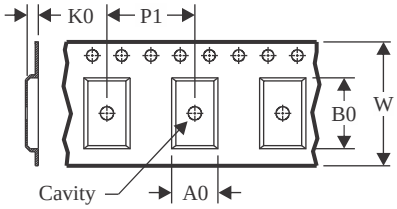
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

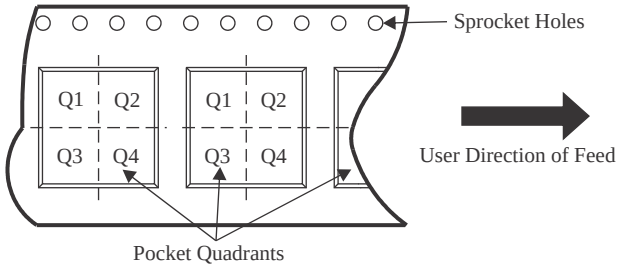


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

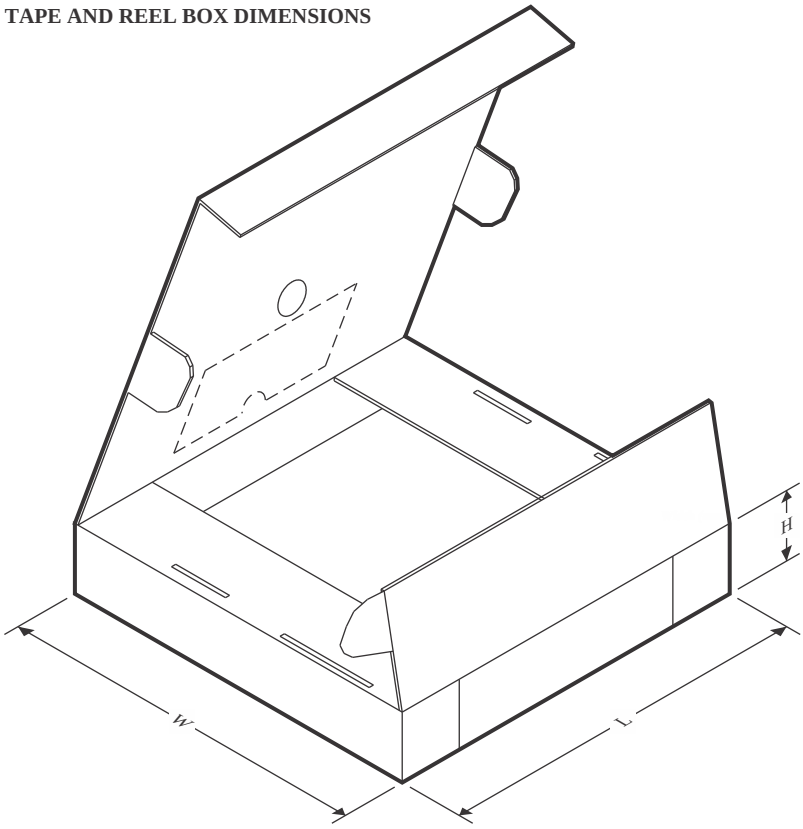
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC256612QDDBRQ1	SOIC	DDB	14	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
UCC256613QDDBRQ1	SOIC	DDB	14	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
UCC256614QDDBRQ1	SOIC	DDB	14	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
UCC256615QDDBRQ1	SOIC	DDB	14	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC256612QDDBRQ1	SOIC	DDB	14	2500	353.0	353.0	32.0
UCC256613QDDBRQ1	SOIC	DDB	14	2500	353.0	353.0	32.0
UCC256614QDDBRQ1	SOIC	DDB	14	2500	353.0	353.0	32.0
UCC256615QDDBRQ1	SOIC	DDB	14	2500	353.0	353.0	32.0

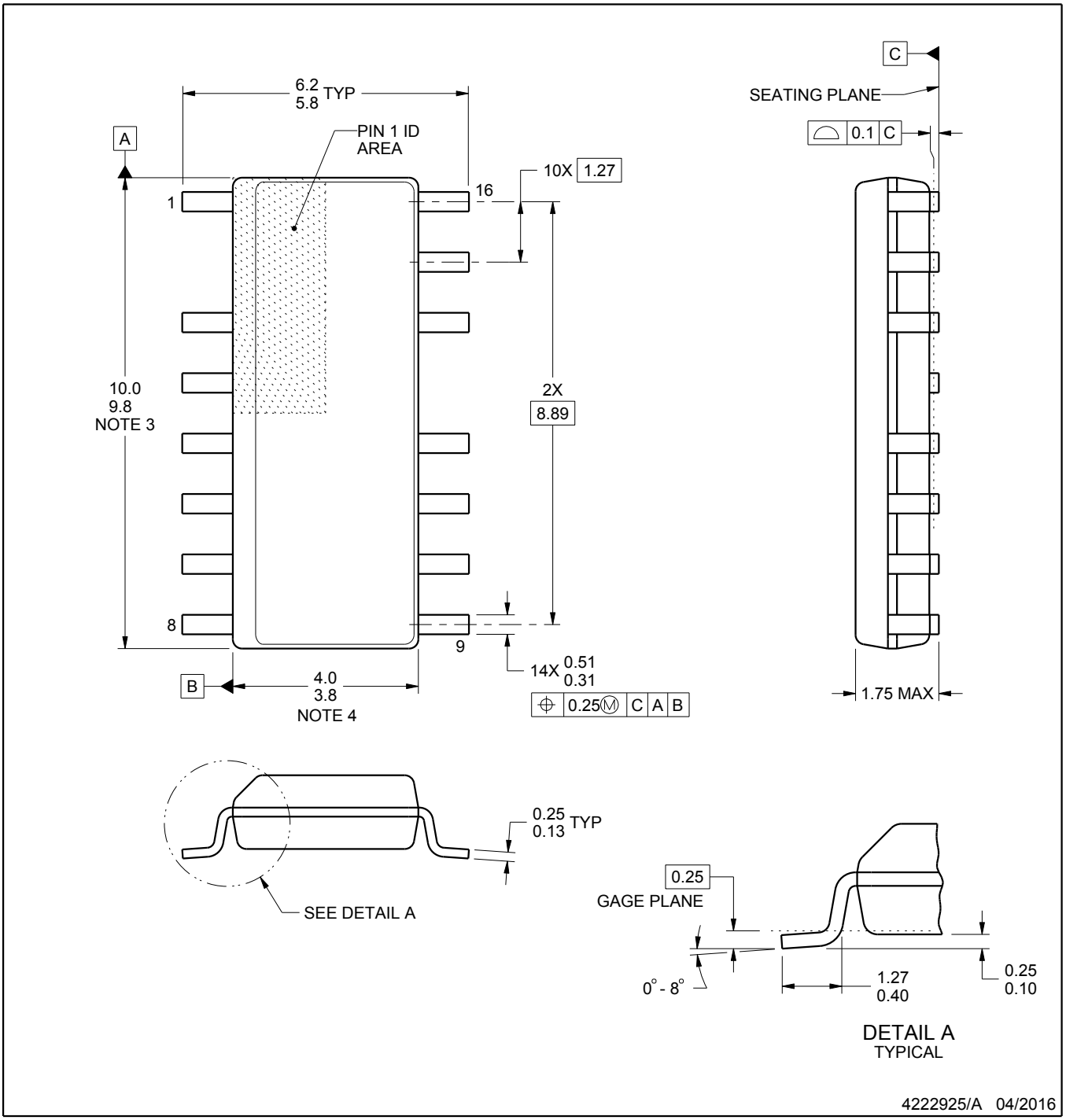


PACKAGE OUTLINE

DDB0014A

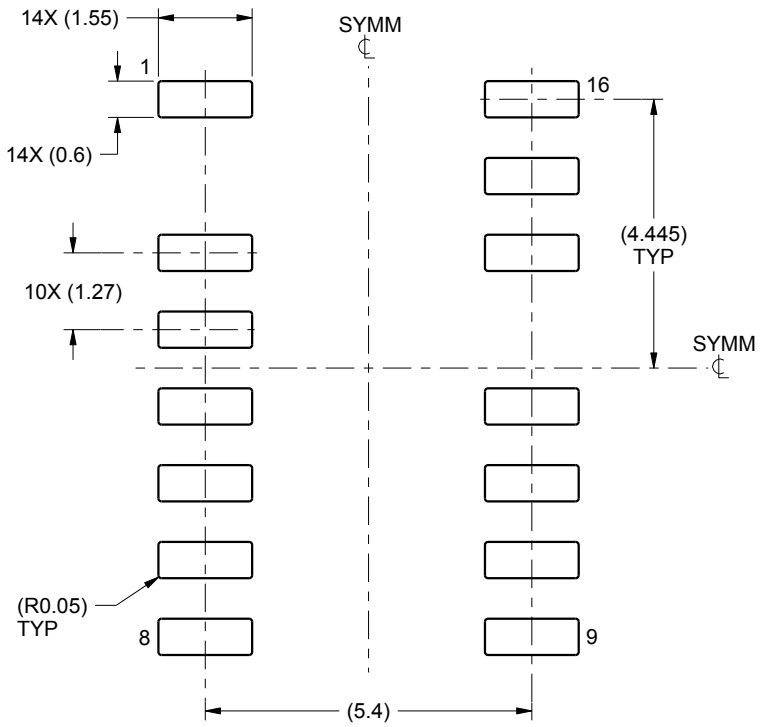
SOIC - 1.75 mm max height

SOIC

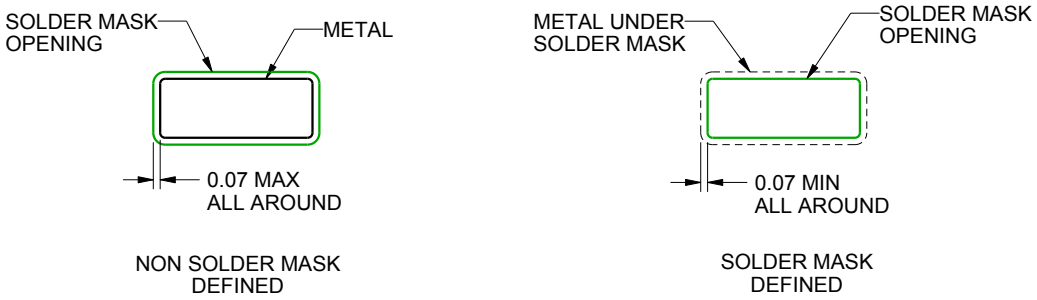


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm per side.
5. Reference JEDEC registration MS-012, variation AC.



LAND PATTERN EXAMPLE
SCALE:8X

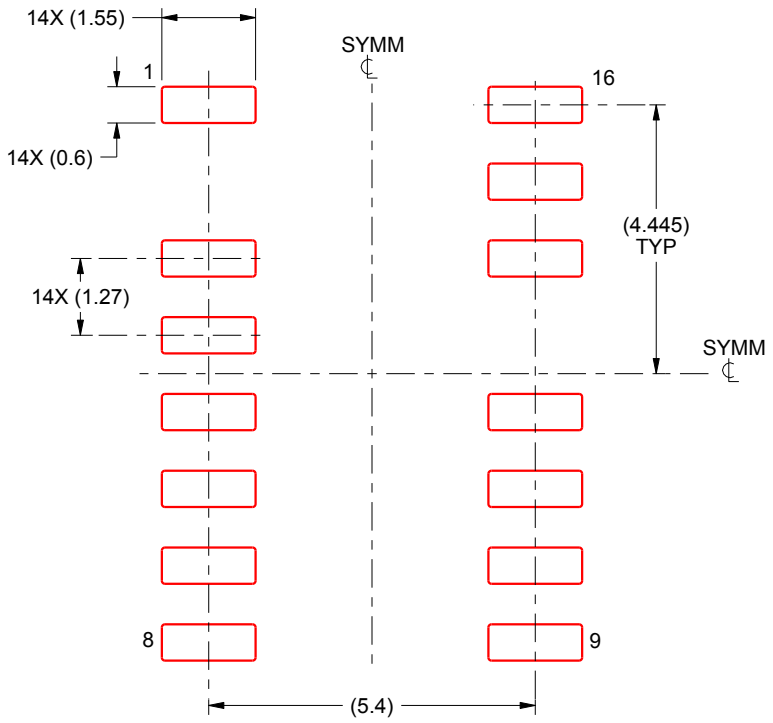


SOLDER MASK DETAILS

4222925/A 04/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4222925/A 04/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月