

TUSB4041I-Q1 四端口 USB 2.0 集线器

1 特性

- 符合汽车应用要求
- 具有符合 AEC-Q100 标准的下列特性
 - 器件温度等级 3：-40°C 至 85°C 环境温度工作温度范围
 - 器件 HBM ESD 分类等级 2
 - 器件 CDM ESD 分类等级 C5
- 四端口 USB 2.0 集线器
- USB 2.0 集线器特性：
 - 多个转发器 (MTT) 集线器：四个转发器
 - 每个事务转换器具有四个异步端点缓冲器
- 支持 USB 电池充电
 - CDP 模式 (上行端口已连接)
 - DCP 模式 (上行端口未连接)
 - DCP 模式符合中国电信行业标准 YD/T 1591-2009
 - 支持 D+ 和 D- 分压器模式
- 支持每端口或成组电源开关以及过流通知输入
- OTP ROM、串行 EEPROM 或 I²C 和 SMBus 目标接口可实现定制配置：
 - V_{ID} 和 P_{ID}
 - 可定制的端口
 - 制造商和产品字符串 (非通过 OTP ROM)
 - 序列号 (非通过 OTP ROM)
- 可使用引脚选择或使用 EEPROM、I²C 或 SMBus 目标接口选择应用特性
- 提供 128 位通用唯一标识符 (UUID)
- 支持通过 USB 2.0 上行端口进行板载和系统内 OTP 与 EEPROM 编程
- 单个时钟输入、24MHz 晶体或晶振
- DM/DP 极性交换
- 兼容 Type C
- 无特殊驱动程序要求；可与任一支持 USB 堆叠的操作系统无缝工作
- 64 引脚 HTQFP 封装 (PAP)

2 应用

- 汽车
- 计算机系统
- 扩展坞
- 监视器
- 机顶盒

3 说明

TUSB4041I-Q1 器件是一款四端口 USB 2.0 集线器。该器件可在上行端口上提供 USB 高速或全速连接。该器件还可在下行端口上提供 USB 高速、全速或者低速连接。当上行端口连接至仅支持高速、全速和低速连接的电气环境中时，下行端口上的高速、全速和低速 USB 连接被启用。当上行端口被连接到一个只支持全速或低速连接的电气环境中时，下行端口上的 USB 高速连接被禁用。

TUSB4041I-Q1 器件支持每端口或者成组电源开关和过流保护。该器件同时还支持电池充电应用。

单独控制端口电源型集线器会根据 USB 主机请求为每个下行端口开启或关闭电源。另外，当单独控制端口电源型集线器检测到过流事件时，仅为受影响的下行端口关闭电源。

当任一端口需要电源时，成组集线器将开启所有下行端口的电源。只有当所有端口处于电源可被移除的状态时，到下行端口的电源才可被关闭。另外，当成组集线器检测到过流事件时，将关闭所有下行端口的电源。

TUSB4041I-Q1 器件的下行端口可提供 USB 电池充电下行端口 (CDP) 握手支持，从而为电池充电应用提供支持。未连接上行端口时，该器件还支持专用充电端口 (DCP) 模式。DCP 模式符合 USB 电池充电规范和中国电信行业标准 YD/T 1591-2009。此外，未连接上行端口时，自动模式能够为 BC 器件以及支持分压器模式充电解决方案的器件提供透明支持。



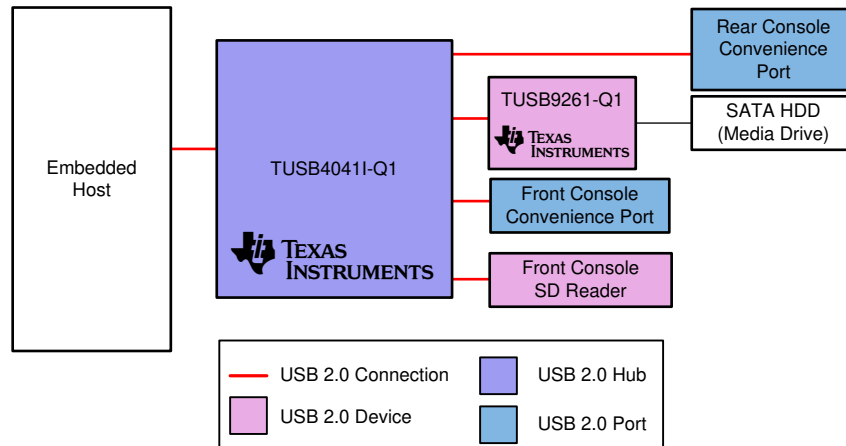
TUSB4041I-Q1 器件能够为包括电池充电支持在内的一些特性提供引脚 Strap 配置，还能够通过 OTP ROM、I²C EEPROM 或通过 I²C 和 SMBus 目标接口为 P_{ID}、V_{ID}、定制端口和物理层配置提供定制服务。使用 I²C EEPROM 或 I²C 和 SMBus 目标接口时，还可以提供定制字符串支持。

该器件采用 64 引脚 PAP 封装，工业版的工作温度范围为 -40°C 到 85°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TUSB4041I-Q1	HTQFP (64)	12mm × 12mm

- (1) 有关所有可用封装，请参阅节 11。
 (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

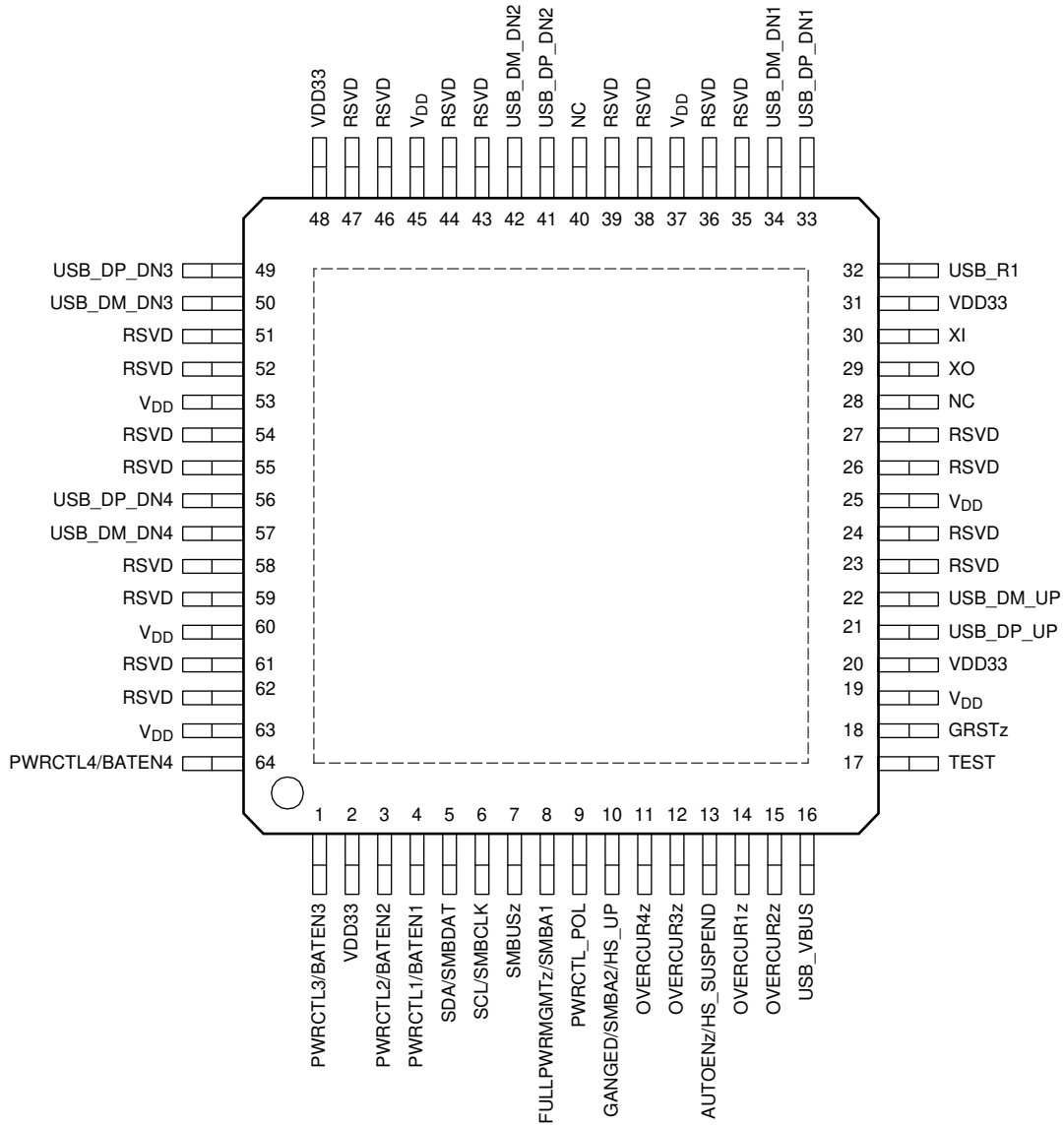


典型应用

内容

1 特性	1	8.6 产品 ID MSB 寄存器.....	29
2 应用	1	8.7 器件配置寄存器.....	30
3 说明	1	8.8 电池充电支持寄存器.....	32
4 引脚配置和功能	4	8.9 器件可移除配置寄存器.....	32
5 规格	9	8.10 端口使用的配置寄存器.....	33
5.1 绝对最大额定值.....	9	8.11 器件配置寄存器 2.....	33
5.2 ESD 等级.....	9	8.12 USB 2.0 端口极性控制寄存器.....	35
5.3 建议运行条件.....	9	8.13 UUID 字节 N 寄存器.....	36
5.4 热性能信息.....	9	8.14 语言 ID LSB 寄存器.....	36
5.5 3.3V I/O 电气特性.....	10	8.15 语言 ID MSB 寄存器.....	38
5.6 上电时序要求.....	11	8.16 序列号字符串长度寄存器.....	38
5.7 集线器输入电源电流.....	11	8.17 制造商字符串长度寄存器.....	39
6 详细说明	12	8.18 产品字符串长度寄存器.....	39
6.1 概述.....	12	8.19 序列号字符串寄存器.....	40
6.2 功能方框图.....	12	8.20 制造商字符串寄存器.....	40
6.3 特性说明.....	13	8.21 产品字符串字节 N 寄存器.....	40
6.4 器件功能模式.....	16	8.22 附加特性配置寄存器.....	41
7 应用和实施	17	8.23 器件状态和命令寄存器.....	41
7.1 应用信息.....	17	9 器件和文档支持	42
7.2 典型应用.....	17	9.1 文档支持.....	42
7.3 电源相关建议.....	23	9.2 接收文档更新通知.....	42
7.4 布局.....	24	9.3 支持资源.....	42
8 寄存器映射	27	9.4 商标.....	42
8.1 配置寄存器.....	27	9.5 静电放电警告.....	42
8.2 ROM 签名寄存器.....	28	9.6 术语表.....	42
8.3 供应商 ID LSB 寄存器.....	28	10 修订历史记录	43
8.4 供应商 ID MSB 寄存器.....	28	11 机械、封装和可订购信息	43
8.5 产品 ID LSB 寄存器.....	29		

4 引脚配置和功能



NC = 无内部连接

图 4-1. PAP 封装 64 引脚 HTQFP (采用 PowerPAD™) 顶视图

表 4-1. 引脚功能

引脚		I/O ⁽¹⁾	类型 ⁽¹⁾	说明
名称	编号			
时钟与复位信号				
GRSTz	18	I	PU	全局电源复位。此复位将所有 TUSB4041I-Q1 器件内部寄存器恢复为默认状态。当 GRSTz 引脚被置为有效时，该器件完全无法正常工作。
XI	30	I	—	晶体输入：此引脚是内部振荡器的晶体输入。此输入可由一个外部振荡器的输出交替驱动。当使用一个晶体时，XI 和 XO 引脚之间需要一个 1M Ω 反馈电阻器。
XO	29	O	—	晶体输出。此引脚是内部振荡器的晶体输出。如果 XI 引脚由外部振荡器驱动，该引脚可保持未连接状态。当使用一个晶体时，XI 和 XO 引脚之间需要一个 1M Ω 反馈电阻器。
USB 上游信号				
USB_DM_UP	22	I/O	—	USB 高速差分收发器（负）
USB_DP_UP	21	I/O	—	USB 高速差分收发器（正）
USB_R1	32	I	—	精密电阻器基准。在 USB_R1 引脚和接地端之间连接一个 9.53k Ω \pm 1% 电阻器。
USB_VBUS	16	I	—	USB 上游端口功率监测器。VBUS 检测需要使用分压器。信号 USB_VBUS 必须通过 90.9k Ω \pm 1% 电阻器连接到 VBUS，并通过从信号到接地的 10k Ω \pm 1% 电阻器接地。
USB 下游信号				
OVERCUR1z	14	I	PU	USB 端口 1 过流检测。该引脚用于连接端口 1 下游端口电源开关的过流输出。 0 = 发生了过流事件。 1 = 未发生过流事件。 如果不实现电源管理，则可以将该引脚保持未连接状态。如果使能电源管理，请检查电源开关以确定必要的外部电路。
OVERCUR2z	15	I	PU	USB 端口 2 过流检测。该引脚用于连接端口 2 下游端口电源开关的过流输出。 0 = 发生了过流事件。 1 = 未发生过流事件。 如果未实现电源管理，请将该引脚保持未连接状态。如果使能电源管理，请检查电源开关以确定必要的外部电路。
OVERCUR3z	12	I	PU	USB 端口 3 过流检测。该引脚用于连接端口 3 下游端口电源开关的过流输出。 0 = 发生了过流事件。 1 = 未发生过流事件。 如果不实现电源管理，则可以将该引脚保持未连接状态。如果使能电源管理，请检查电源开关以确定必要的外部电路。
OVERCUR4z	11	I	PU	USB 端口 4 过流检测。该引脚用于连接端口 4 下游端口电源开关的过流输出。 0 = 发生了过流事件。 1 = 未发生过流事件。 如果不实现电源管理，则可以将该引脚保持未连接状态。如果使能电源管理，请检查电源开关以确定必要的外部电路。
PWRCTL1/BATEN1	4	I/O	PD	针对下游电源和电池充电使能的 USB 端口 1 加电控制。该引脚用于控制端口 1 的下游电源开关。 在复位位置为无效时会对外脚的值进行采样，以确定端口 1 电池充电支持的值，如 电池充电支持寄存器 中所示： 0 = 电池充电不受支持 1 = 支持电池充电

表 4-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	类型 ⁽¹⁾	说明
名称	编号			
PWRCTL2/BATEN2	3	I/O	PD	针对下游电源和电池充电使能的 USB 端口 2 加电控制。该引脚用于控制端口 2 的下游电源开关。 在复位位置为无效时会对引脚的值进行采样，以确定端口 2 电池充电支持的值，如 电池充电支持寄存器 中所示： 0 = 电池充电不受支持 1 = 支持电池充电
PWRCTL3/BATEN3	1	I/O	PD	针对下游电源和电池充电使能的 USB 端口 3 加电控制。该引脚用于控制端口 3 的下游电源开关。 在复位位置为无效时会对引脚的值进行采样，以确定端口 3 电池充电支持的值，如 电池充电支持寄存器 中所示： 0 = 电池充电不受支持 1 = 支持电池充电
PWRCTL4/BATEN4	64	I/O	PD	针对下游电源和电池充电使能的 USB 端口 4 加电控制。该引脚用于控制端口 4 的下游电源开关。 在复位位置为无效时会对引脚的值进行采样，以确定端口 4 电池充电支持的值，如 电池充电支持寄存器 中所示： 0 = 电池充电不受支持 1 = 支持电池充电
USB_DM_DN1	34	I/O	—	USB 高速差分收发器 (负)
USB_DM_DN2	42			
USB_DM_DN3	50			
USB_DM_DN4	57			
USB_DP_DN1	33	I/O	—	USB 高速差分收发器 (正)
USB_DP_DN2	41			
USB_DP_DN3	49			
USB_DP_DN4	56			
I²C 和 SMBus 信号				
SCL/SMBCLK	6	I/O	PD	I ² C 时钟/SMBus 时钟。该引脚的功能取决于 SMBUSz 输入的设置。 当 SMBUSz = 1 时，该引脚用作 I ² C EEPROM 的串行时钟接口。 当 SMBUSz = 0 时，该引脚用作 SMBus 主机的串行时钟接口。 如果不实现外部接口，则可以将该引脚保持未连接状态。
SDA/SMBDAT	5	I/O	PD	I ² C 数据/SMBus 数据。该引脚的功能取决于 SMBUSz 输入的设置。 当 SMBUSz = 1 时，该引脚用作 I ² C EEPROM 的串行数据接口。 当 SMBUSz = 0 时，该引脚用作 SMBus 主机的串行数据接口。 如果不实现外部接口，则可以将该引脚保持未连接状态。
SMBUSz	7	I/O	PU	I ² C/SMBus 模式选择。在复位位置为无效后如下设置 I ² C 或 SMBus 模式时，对引脚的值采样： 1 = 已选择 I ² C 模式 0 = 已选择 SMBus 模式 如果不实现外部接口，则可以将该引脚保持未连接状态。 复位后，该信号由 TUSB4041-Q1 驱动为低电平。由于这种行为，TI 建议不要直接连接到电源，而是使用外部电阻器进行上拉或下拉。
测试和其他信号				

表 4-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	类型 ⁽¹⁾	说明
名称	编号			
AUTOENz/ HS_SUSPEND	13	I/O	PU	自动充电模式使能/HS 挂起状态 在复位位置为无效后如下确定是否启用自动模式时，对引脚的值采样： 0 = 当集线器未连接时，在为电池充电使能的端口上使能自动模式。请注意，在自动模式下运行时，端口 1 不支持 CDP。 1 = 自动模式已禁用。 该值也被用来设定 电池充电支持寄存器 中的 autoEnz 位。 复位后，该信号指示上游端口的高速 USB 挂起状态 (如果通过 附加特性配置寄存器 使能)。启用后，值 1 表示连接已暂停。
FULLPWRMGMTz/ SMBA1	8	I/O	PD	全面电源管理使能/SMBus 地址位 1 在复位位置为无效后如下设置电源开关控制时，对引脚的值采样： 0 = 支持电源开关和过流输入 1 = 不支持电源开关和过流输入 全面电源管理是使用 PWRCTL[4:1]/BATEN[4:1] 控制 TUSB4041I-Q1 器件下游端口电源的能力。 当使用 SMBUSz 启用 SMBus 模式时，该引脚设置 SMBus 目标地址位 1 的值。 如果未实现全面电源管理和 SMBus，该引脚可保持未连接状态。 复位后，该信号由 TUSB4041I-Q1 驱动为低电平。由于这种行为，TI 建议不要直接连接到电源，而是使用外部电阻器进行上拉或下拉。 注意：电池充电应用必须支持电源切换。
GANGED/SMBA2/ HS_UP	10	I/O	PD	集中运行使能/SMBus 地址位 2/上游端口 HS 连接状态 在复位位置为无效后如下设置电源开关和过流检测时，对引脚的值采样： 0 = 启用电源开关时支持单个电源控制 1 = 启用电源开关时支持电源控制组 当使用 SMBUSz 启用 SMBus 模式时，该引脚设置 SMBus 目标地址位 2 的值。 复位后，该信号指示上游端口的高速 USB 连接状态 (如果通过 附加特性配置寄存器 使能)。使能时，值 1 表示上游端口已连接到支持高速 USB 的端口。 注意：必须为电池充电应用启用单独的电源控制。
PWRCTL_POL	9	I/O	PU	电源控制极性。 在复位位置为无效后设置 PWRCTL[4:1] 时，对引脚的值采样： 0 = PWRCTL 极性为低电平有效 1 = PWRCTL 极性为高电平有效

表 4-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	类型 ⁽¹⁾	说明
名称	编号			
RSVD	23、 24、 26、 27、 35、 36、 38、 39、 43、 44、 46、 47、 51、 52、 54、 55、 58、 59、 61、62	I/O		保留。仅供内部使用，在 PCB 上保持未连接状态。
测试	17	I	PD	该引脚被保留以用于出厂测试。
电源和接地信号				
NC	28	—	—	无连接，保持悬空
	40			
V _{DD}	19	—	PWR	1.1V 电源轨
	25			
	37			
	45			
	53			
	60			
V _{DD33}	2	—	PWR	3.3V 电源轨
	20			
	31			
	48			
散热焊盘		—	—	接地。散热焊盘必须连接到地。

(1) I = 输入，O = 输出，I/O = 输入/输出，PU = 内部上拉电阻器，PD = 内部下拉电阻器，PWR = 电源信号

5 规格

5.1 绝对最大额定值

在自然通风温度下测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电源电压	V _{DD} 稳态电源电压	-0.3	1.4	V
	V _{DD33} 稳态电源电压	-0.3	3.8	V
电压	USB_VBUS 引脚	-0.3	1.4	V
	XI 引脚	-0.3	2.45	V
	所有其他引脚	-0.3	3.8	V
结温, T _{J(max)}		-40	125	°C
贮存温度, T _{stg}		-65	150	°C

(1) 应力超出绝对最大额定值所列值时,可能会对器件造成永久损坏。这些列出的值仅是应力额定值,并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

		值	单位
V _(ESD) 静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
	充电设备模型 (CDM), 符合 AEC Q100-011 标准	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{DD} ⁽¹⁾	1.1V 电源电压	0.99	1.1	1.26	V
V _{DD33}	3.3V 电源电压	3	3.3	3.6	V
V _(USB_VBUS)	USB_VBUS 引脚处的电压	0		1.155	V
T _A	自然通风条件下的工作温度	-40		85	°C
T _J	工作结温	-40		105	°C

(1) 只要满足最低和最高电源条件,即可使用 1.05V、1.1V 或 1.2V 电源。

5.4 热性能信息

热指标 ⁽¹⁾		TUSB4041I-Q1	单位
		PAP (HTQFP)	
		64 引脚	
R _{θJA}	结至环境热阻	26.2	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	11.5	°C/W
R _{θJB}	结至电路板热阻	10.4	°C/W
ψ _{JT}	结至顶部特征参数	0.2	°C/W
ψ _{JB}	结至电路板特征参数	10.3	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	0.6	°C/W

(1) 有关新旧热指标的更多信息,请参阅[半导体和 IC 封装热指标](#)应用手册。

5.5 3.3V I/O 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	OPERATION	测试条件	最小值	典型值	最大值	单位
V_{IH}	高电平输入电压 ⁽¹⁾	V_{DD33}	2		V_{DD33}	V
V_{IL}	低电平输入电压 ⁽¹⁾	仅 JTAG 引脚	0		0.55	V
		其他引脚	0		0.8	
V_I	输入电压		0		V_{DD33}	V
V_O	输出电压 ⁽²⁾		0		V_{DD33}	V
t_t	输入转换时间 (t_r 和 t_f)		0		25	ns
V_{hys}	输入迟滞 ⁽³⁾				$0.13 \times V_{DD33}$	V
V_{OH}	高电平输出电压	V_{DD33}	$I_{OH} = -4\text{mA}$	2.4		V
V_{OL}	低电平输出电压	V_{DD33}	$I_{OL} = 4\text{mA}$		0.4	V
I_{OZ}	高阻抗, 输出电流 ⁽²⁾	V_{DD33}	$V_I = 0$ 至 V_{DD33}		± 20	μA
$I_{OZ(P)}$	高阻抗, 使用内部上拉或下拉电阻器的输出电流 ⁽⁴⁾	V_{DD33}	$V_I = 0$ 至 V_{DD33}		± 250	μA
I_I	输入电流 ⁽⁵⁾	V_{DD33}	$V_I = 0$ 至 V_{DD33}		± 15	μA

- (1) 适用于外部输入和双向缓冲器。
(2) 适用于外部输出和双向缓冲器。
(3) 适用于 GRSTz。
(4) 适用于具有内部上拉和下拉电阻的引脚。
(5) 适用于外部输入缓冲器。

5.6 上电时序要求

		最小值	标称值	最大值	单位	
t_{d1}	VDD33 在 VDD 稳定之前已稳定 ⁽¹⁾	请参阅 ⁽²⁾			ms	
t_{d2}	在 GRSTz 置为无效之前 VDD 和 VDD33 已稳定	3			ms	
t_{su_io}	在 GRSTz 置为无效时采样的 MISC 输入 ⁽³⁾ 的建立时间	0.1			μ s	
t_{hd_io}	在 GRSTz 置为无效时采样的 MISC 输入 ⁽³⁾ 的保持时间	0.1			μ s	
t_{VDD33_RAMP}	VDD33 电源斜坡要求	0.2			100	ms
t_{VDD_RAMP}	VDD 电源斜坡要求	0.2			100	ms

- (1) 如果 VDD33 电源在 VDD11 电源之前稳定，则需要主动复位。此主动复位应满足从两个电源稳定到 GRSTz 置为无效的 3ms 上电延迟。
- (2) 除非 GRSTz 仅连接到一个电容器接地，否则 VDD33 和 VDD 没有上电关系。因此，VDD 必须在 VDD33 之前稳定至少 10 μ s。
- (3) 在 GRSTz 置为无效时采样的 MISC 引脚：FULLPWRMGMTz、GANGED、PWRCTL_POL、SMBUSz、BATEN[4:1] 和 AUTOENz。

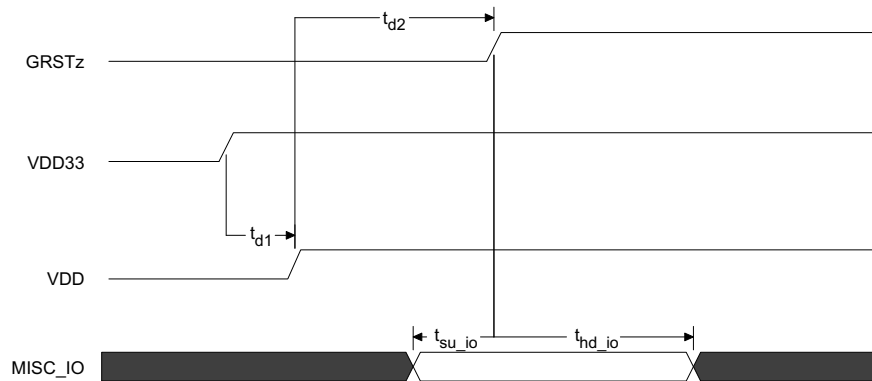


图 5-1. 上电时序要求

5.7 集线器输入电源电流

$T_A = 25^\circ\text{C}$ 时测得的典型值

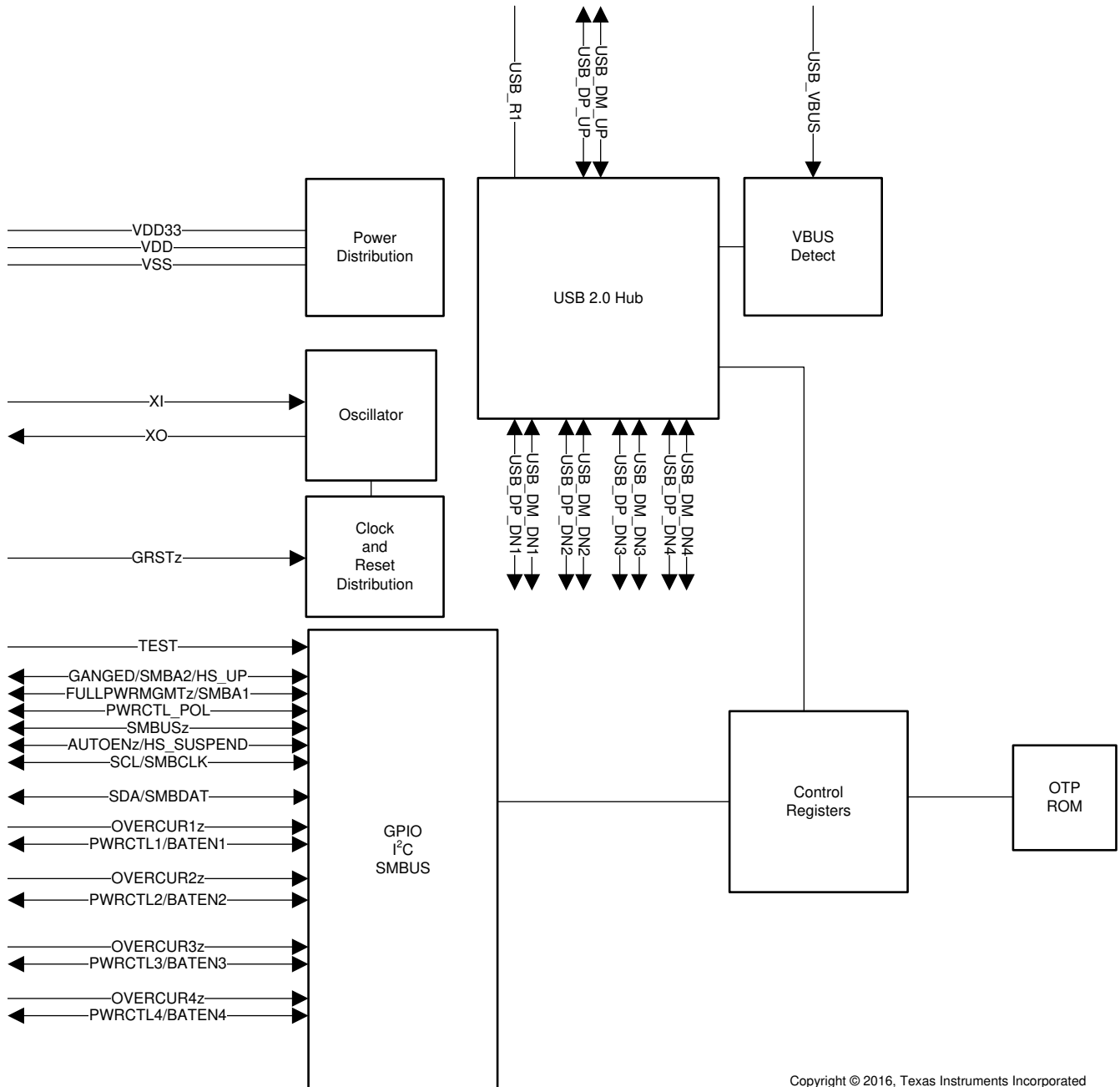
参数	3.3V		1.1V		单位
	V _{DD33} 典型值	V _{DD33} 最大值	V _{DD} 典型值	V _{DD} Max	
低功耗模式					
上电 (复位后)	2.3	2.6	28	32	mA
上游断开	2.3	2.6	28	32	mA
暂停	2.5	2.8	33	38	mA
工作模式 (US 状态和 DS 状态)					
2.0 主机/1 个 HS 器件	45	51	63	72	mA
2.0 主机/4 个 HS 器件	76	87	86	98	mA
SMBUS 编程电流	79	90	329	378	mA
全局复位模式电流	77	88	332	370	mA

6 详细说明

6.1 概述

TUSB4041-Q1 器件是一款四端口 USB 2.0 集线器。该器件在上游端口提供 USB 高速和全速连接，在下游端口提供 USB 高速、全速或低速连接。当上游端口被连接到一个仅支持高速连接的电气环境时，下游端口将使能 USB 高速连接。当上游端口被连接到一个仅支持全速和低速连接的电气环境时，下游端口将禁用 USB 高速连接。

6.2 功能方框图



Copyright © 2016, Texas Instruments Incorporated

6.3 特性说明

6.3.1 电池充电功能

TUSB4041I-Q1 器件支持 USB 电池充电。可通过 REG_6h(batEn[3:0]) 按端口使能电池充电支持。

电池充电支持包括 CDP 和 DCP 模式。DCP 模式符合中国电信行业标准 YD/T 1591-2009。

除了标准 DCP 模式之外，TUSB4041I-Q1 器件还提供一种模式 (AUTOMODE)，可自动为 DCP 器件和支持自定义充电指示的器件提供支持。在 AUTOMODE 模式下，该端口会根据所连接的便携式器件在分压器模式和 DCP 模式之间自动切换。分压模式会在端口 DP 和 DM 信号上施加固定直流电压，从而允许某些器件识别充电器的能力。默认分压器模式指示对高达 10W 的功率的支持。分压器模式可配置为通过 REG_Ah(HiCurAcpModeEn) 报告传统电流设置 (高达 5W)。

每个端口的电池充电模式取决于 Reg_6h(batEn[n]) 的状态、VBUS 输入的状态以及 REG_Ah(autoModeEnz) 上游端口的状态，如表 6-1 中所示。

表 6-1. TUSB4041I-Q1 电池充电模式

batEn[n]	VBUS	autoModeEnz	BC 模式端口 x (x = n + 1)
0	不用考虑	不用考虑	不用考虑
1	<4V	0	自动模式 ^{(1) (2)}
	>4V	1	DCP ^{(3) (4)}
		不用考虑	CDP ⁽³⁾

- (1) 自动模式会自动选择分压器模式或 DCP 模式。
- (2) 分压器模式可通过寄存器设置配置为传统电流模式。
- (3) 连接的 USB 器件符合 USB 电池充电规范修订版 1.2
- (4) 中国电信行业标准 YD/T 1591-2009

6.3.2 USB 电源管理

使用每端口或集中电源使能控制和过流状态输入，可针对电源开关应用对 TUSB4041I-Q1 器件进行配置。

电源开关支持通过 REG_5h(fullPwrMgmtz) 使能，每端口或集中模式由 REG_5h (集中) 配置。

TUSB4041I-Q1 器件支持高电平有效和低电平有效的电源使能控制。PWRCTL[4:1] 极性由 REG_Ah(pwrctlPol) 配置。

6.3.3 一次性可编程配置

TUSB4041I-Q1 器件允许通过一次性可编程 (OTP) 非易失性存储器进行器件配置。使用供应商定义的 USB 器件请求来支持 OTP 的编程。有关使用 OTP 功能的详细信息，请联系 TI

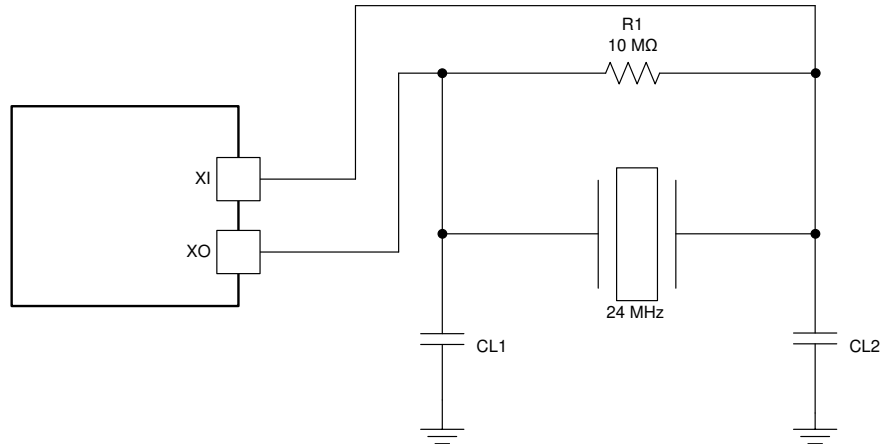
表 6-2 列出了可使用 OTP 配置的功能。

表 6-2. OTP 可配置特性

配置寄存器偏移	位字段	说明
REG_01h	[7:0]	供应商 ID LSB
REG_02h	[7:0]	供应商 ID MSB
REG_03h	[7:0]	产品 ID LSB
REG_04h	[7:0]	产品 ID MSB
REG_07h	[0]	下游端口 1 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置，即 1 = 不可移除，0 = 可移除。
REG_07h	[1]	下游端口 2 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置，即 1 = 不可移除，0 = 可移除。
REG_07h	[2]	下游端口 3 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置，即 1 = 不可移除，0 = 可移除。
REG_07h	[3]	下游端口 4 的端口可移除配置。OTP 配置是 rmb[3:0] 的反向配置，即 1 = 不可移除，0 = 可移除。
REG_0Ah	[3]	使能器件连接检测
REG_0Ah	[4]	大电流分配器模式使能
REG_0Bh	[0]	下游端口 1 的 USB 2.0 端口极性配置
REG_0Bh	[1]	下游端口 2 的 USB 2.0 端口极性配置
REG_0Bh	[2]	下游端口 3 的 USB 2.0 端口极性配置
REG_0Bh	[3]	下游端口 4 的 USB 2.0 端口极性配置
REG_F0h	[3:1]	USB 电源开关上电延迟

6.3.4 时钟生成

TUSB4041I-Q1 器件接受晶体输入以驱动内部振荡器或外部时钟源。如果为 XI 引脚而不是晶体提供时钟，XO 引脚将保持开路。否则，如果使用晶体，则连接必须遵循以下指南。由于 XI 和 XO 引脚耦合到 PCB 上的其他引线和电源，因此应使这些布线尽可能短并远离任何开关引线。通过使用干净的接地线屏蔽 C1 和 C2，以尽可能减小 XI 和 XO 引脚之间的电容。



Copyright © 2016, Texas Instruments Incorporated

图 6-1. TUSB4041I-Q1 时钟

6.3.5 晶体要求

晶体必须是基频模式，负载电容为 12pF 至 24pF，频率稳定性额定值为 $\pm 100\text{ppm}$ 或更佳。为了确保正确的启动振荡条件，TI 建议使用 $50\ \Omega$ 的最大晶体等效串联电阻 (ESR)。如果使用了晶体源，则使用并联负载电容器。使用的确切负载电容值取决于晶体供应商。有关如何确定负载电容值的详细信息，请参阅 [德州仪器 \(TI\) USB 2.0 器件所用晶体的选择与规格](#)。

6.3.6 输入时钟要求

使用振荡器等外部时钟源时，请确保基准时钟具有 $\pm 100\text{PPM}$ 或更高的频率稳定性，且绝对峰峰值抖动小于 50ps。将 XI 连接到 1.8V 时钟源并使 XO 悬空。

6.3.7 上电和复位

TUSB4041I-Q1 器件对内核电源 (V_{DD}) 或 I/O 和模拟电源 (V_{DD33}) 没有具体的电源时序要求。如果满足所有这些限制条件，内核电源 (V_{DD}) 或 I/O 电源 (V_{DD33}) 可以无限次上电，而另一个则不上电：

- 遵守所有最大额定值和建议运行条件。
- 遵守有关暴露于最大额定和建议条件下的所有警告，尤其是结温。这些适用于电源转换和正常运行。
- V_{DD33} 上电时，在器件的预计寿命内将总线争用限制为 100 小时。
- V_{DD33} 下电时，总线争用不要超过 [绝对最大额定值](#) 表中列出的额定值。

当电压在建议的工作范围内时，电源总线会上电。当其低于该范围时（稳定或转换），电源总线将断电。

该器件要求的最短复位持续时间为 3ms。该复位持续时间定义为电源处于建议的工作范围内到将 GRSTz 引脚置为无效的时间。使用可编程延迟监控器件或 RC 电路生成复位脉冲。

6.4 器件功能模式

6.4.1 外部配置接口

TUSB4041I-Q1 器件支持通过串行接口访问配置寄存器。该器件可由连接的 I²C EEPROM 配置，也可由支持 SMBus 的主机控制器作为目标进行访问。如果 SCL/SMBCLK 和 SDA/SMBDAT 引脚在将复位置为无效时上拉至 3.3V，则启用外部接口。模式、I²C 控制器或 SMBus 目标由复位时 SMBUSz 引脚的状态确定。

6.4.2 I²C EEPROM 运行

使能 I²C 接口模式后，TUSB4041I-Q1 器件支持以单控制器、标准模式 (100kb/s) 连接至专用 I²C EEPROM。在 I²C 模式下，TUSB4041I-Q1 器件使用从地址 0 开始的 7 位寻址，在总线地址 1010000b 处读取 EEPROM 的内容。

如果字节 00h 处 EEPROM 内容的值等于 55h，则 TUSB4041I-Q1 器件会根据 EEPROM 映射加载配置寄存器。如果第一个字节不是 55h，则 TUSB4041I-Q1 器件会退出 I²C 模式并以配置寄存器中的默认值继续执行。在配置完成前，集线器不会连接到上游端口。如果集线器检测到未编程的 EEPROM (其值并非 55h)，则集线器进入编程模式，并使能集线器内的一个编程端点。

备注

位于偏移 Ah 以上的字节是可选的。这些地址中对数据的要求取决于 [器件配置寄存器](#) 和 [器件配置寄存器 2](#) 中配置的选项。

有关 I²C 操作的详细信息，请参阅 UM10204 I²C 总线规范和用户手册。

6.4.3 SMBus 目标操作

使能 SMBus 接口模式后，TUSB4041I-Q1 器件支持读取块和写入块协议作为仅目标 SMBus 器件。

TUSB4041I-Q1 器件目标地址为 1000 1xyz，其中：

- x 是 GANGED/SMBA2/HS_UP 引脚在复位时的状态
- y 是 FULLPWRMGMTz/SMBA1 引脚在复位时的状态
- z 为读取/写入位；1 = 读取访问，0 = 写入访问

如果主机使用不受支持的协议对 TUSB4041I-Q1 器件进行寻址，则器件不会响应。TUSB4041I-Q1 器件无限期等待 SMBus 主机进行配置，并且不会连接到上游端口，直到 SMBus 主机通过清除 CFG_ACTIVE 位指示配置已完成。

有关 SMBus 要求的详细信息，请参阅 [系统管理总线 \(SMBus\) 规范](#)。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TUSB4041I-Q1 器件是一款四端口 USB 2.0 集线器。在上游端口上提供 USB 和高速和全速连接，在下游端口提供 USB 高速、全速或低速连接。TUSB4041I-Q1 器件可用于任何需要额外 USB 兼容端口的应用。例如，一台特定笔记本电脑可能只有两个下游 USB 端口。通过使用 TUSB4041I-Q1 器件，笔记本电脑可以将下游端口数增加到五。

7.2 典型应用

TUSB4041I-Q1 器件的一个常见应用是作为自供电的独立 USB 集线器产品。该产品通过外部 5V 直流电源适配器供电。在此应用中，使用 USB 电缆，TUSB4041I-Q1 器件的上游端口插入 USB 主机控制器。TUSB4041I-Q1 器件的下游端口供用户用于连接 USB 硬盘、摄像头、闪存驱动器等。

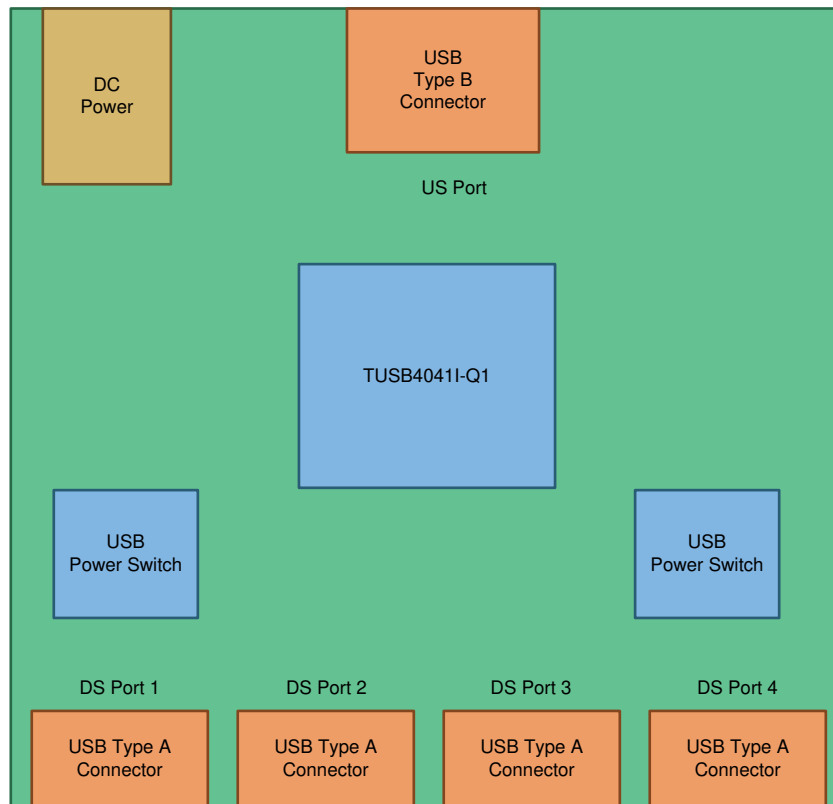


图 7-1. 分立式 USB 集线器产品

7.2.1 设计要求

对于该设计示例，请使用表 7-1 中列出的参数。

表 7-1. 设计参数

设计参数	示例值
V _{DD} 电源	1.1V
V _{DD33} 电源	3.3V
上游端口 USB 支持 (HS、FS)	HS、FS
下游端口 1 USB 支持 (HS、FS、LS)	HS、FS、LS
下游端口 2 USB 支持 (HS、FS、LS)	HS、FS、LS
下游端口 3 USB 支持 (HS、FS、LS)	HS、FS、LS
下游端口 4 USB 支持 (HS、FS、LS)	HS、FS、LS
可移除下游端口数	4
不可移除下游端口数	0
下游端口的全面电源管理	支持 (FULLPWRMGMTZ = 0)
单独控制下游端口电源开关	支持 (GANGED = 0)
电源开关使能极性	高电平有效 (PWRCTL_POL = 1)
下游端口 1 的电池充电支持	是
下游端口 2 的电池充电支持	是
下游端口 3 的电池充电支持	是
下游端口 4 的电池充电支持	是
I ² C EEPROM 支持	否
24MHz 时钟源	晶体

7.2.2 详细设计过程

7.2.2.1 上游端口实现

TUSB4041I-Q1 器件的上游连接到 USB2 Type B 连接器。这个特定的示例中 GANGED 引脚和 FULLPWRMGMTZ 引脚被拉至最低电平，这可实现对每个下游端口的单独电源支持。来自 USB2 Type B 连接器的 VBUS 信号通过分压器馈送。分压器的目的是确保电平满足 USB_VBUS 输入要求。

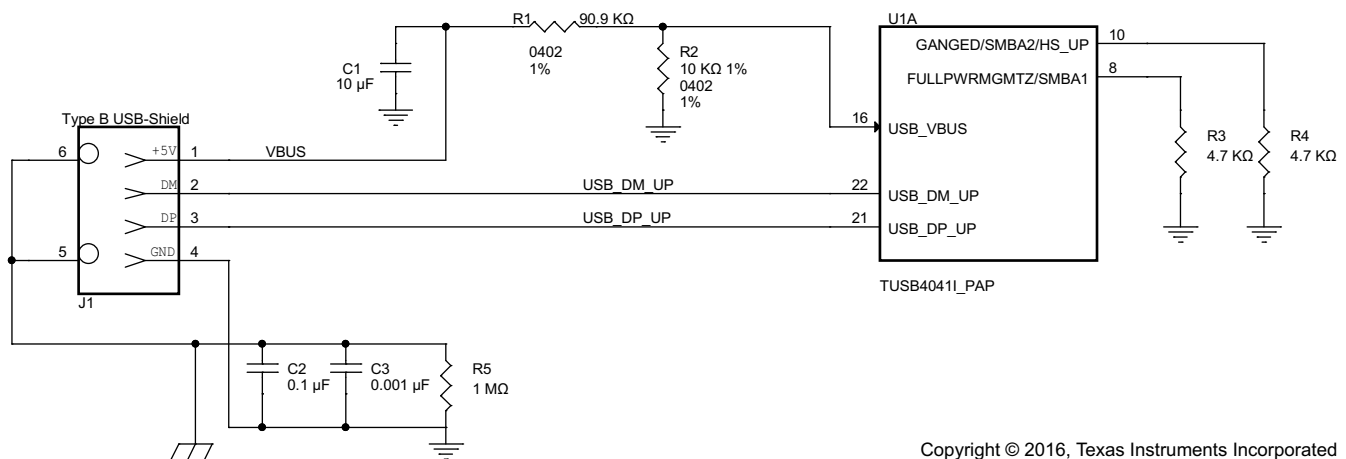


图 7-2. 上游端口实现

7.2.2.2 下游端口 1 实现

TUSB4041I-Q1 器件的下游端口 1 连接到 USB2 Type A 连接器。BATEN1 引脚上拉后，为端口 1 使能电池充电支持。如果不需要电池充电支持，则卸载 BATEN1 上的上拉电阻器。

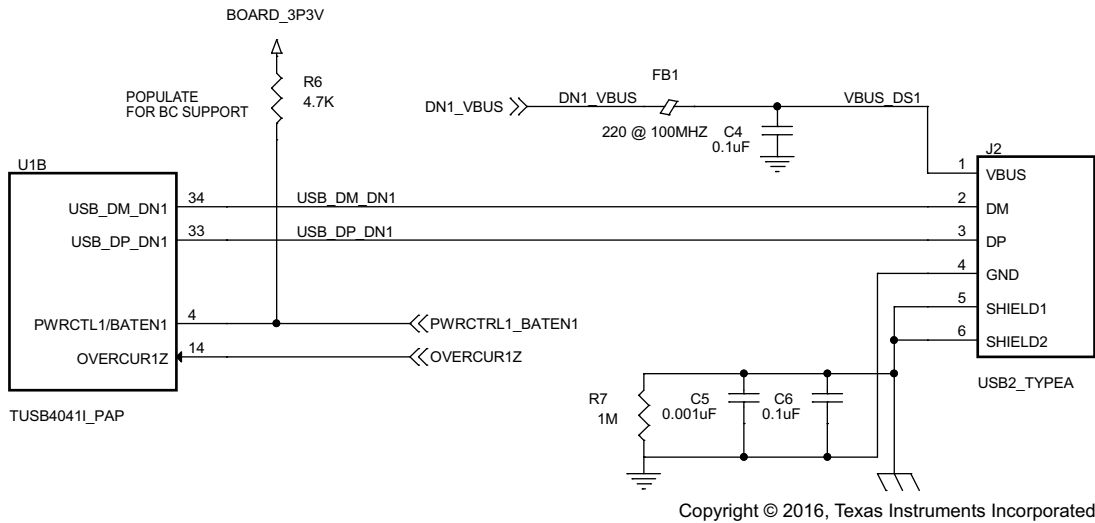


图 7-3. 下游端口 1 实现

7.2.2.3 下游端口 2 实现

TUSB4041I-Q1 器件的下游端口 2 连接到 USB2 Type A 连接器。BATEN2 引脚上拉后，为端口 2 使能电池充电支持。如果不需要电池充电支持，则卸载 BATEN2 上的上拉电阻器。

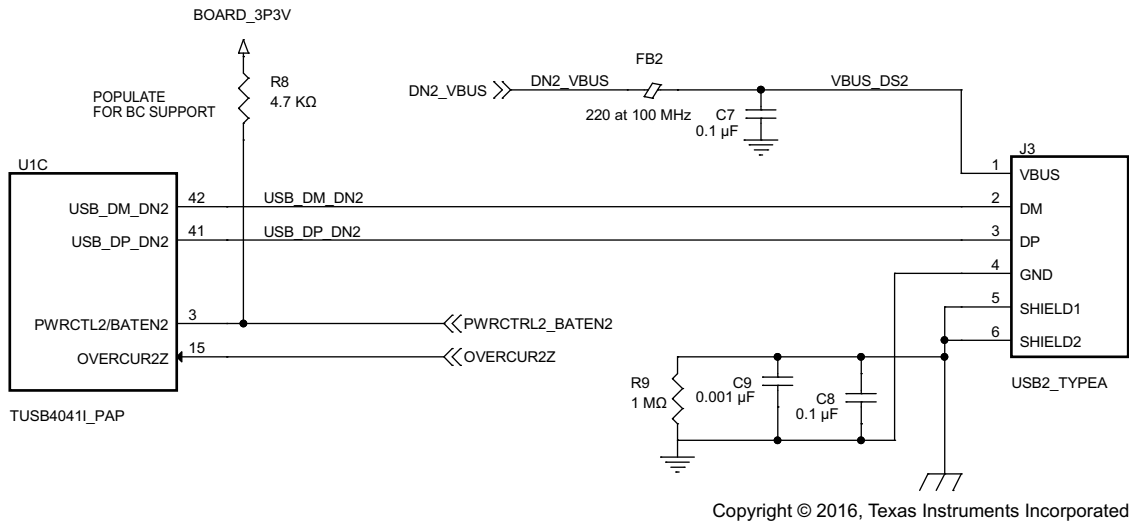


图 7-4. 下游端口 2 实现

7.2.2.4 下游端口 3 实现

TUSB4041I-Q1 器件的下游端口 3 连接到 USB2 Type-A 连接器。BATEN3 引脚上拉后，为端口 3 使能电池充电支持。如果不需要电池充电支持，则卸载 BATEN3 上的上拉电阻器。

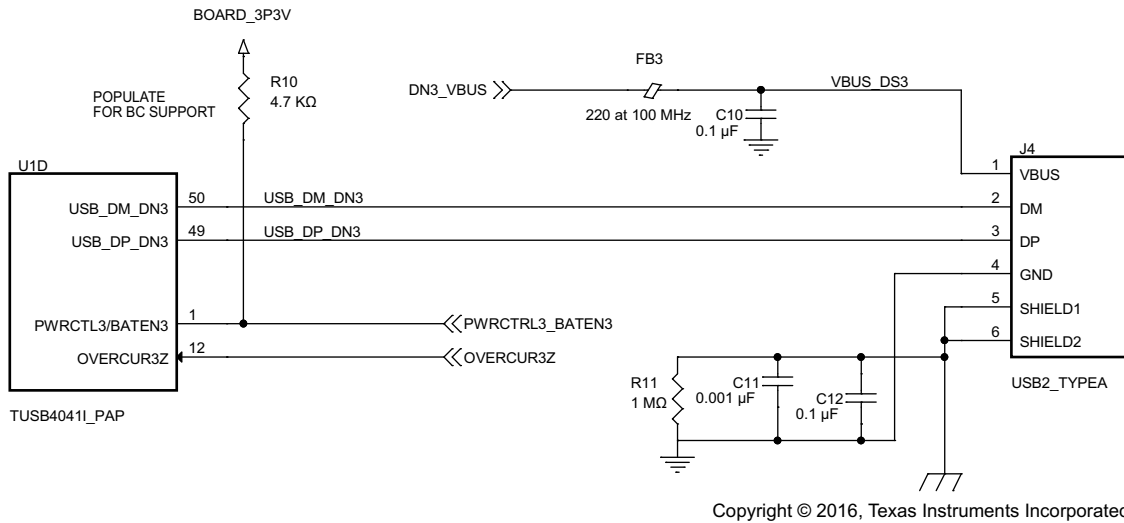


图 7-5. 下游端口 3 实现

7.2.2.5 下游端口 4 实现

TUSB4041-Q1 器件的下游端口 4 连接到 USB2 Type A 连接器。BATEN4 引脚上拉后，为端口 4 启用电池充电支持。如果不需要电池充电支持，则卸载 BATEN4 上的上拉电阻器。

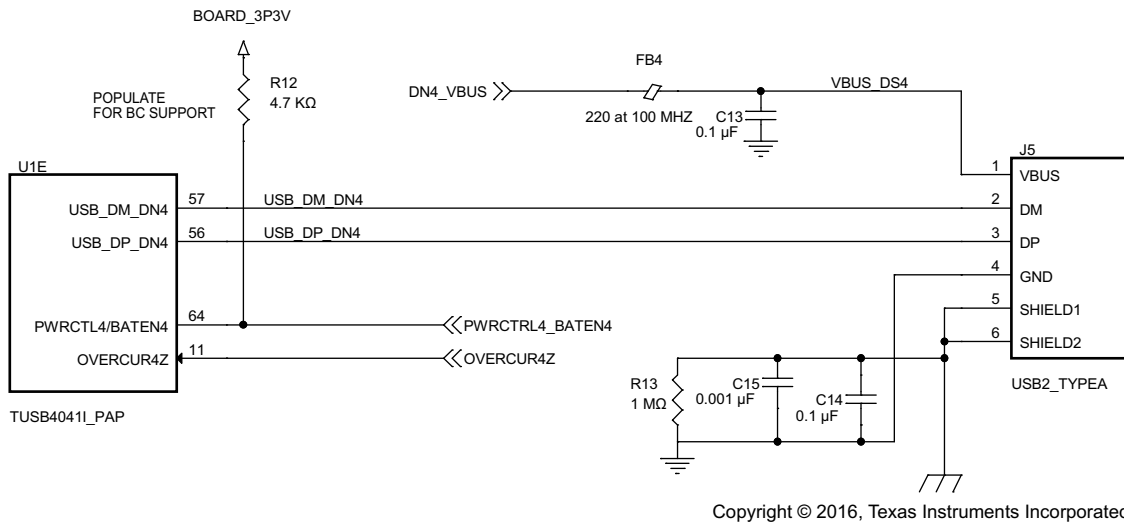
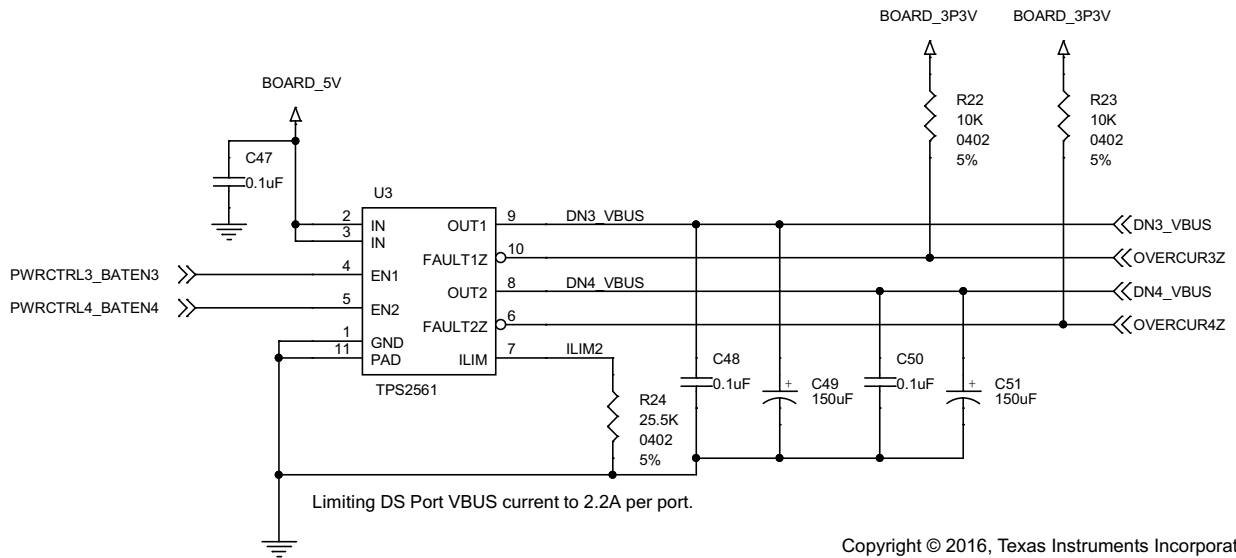
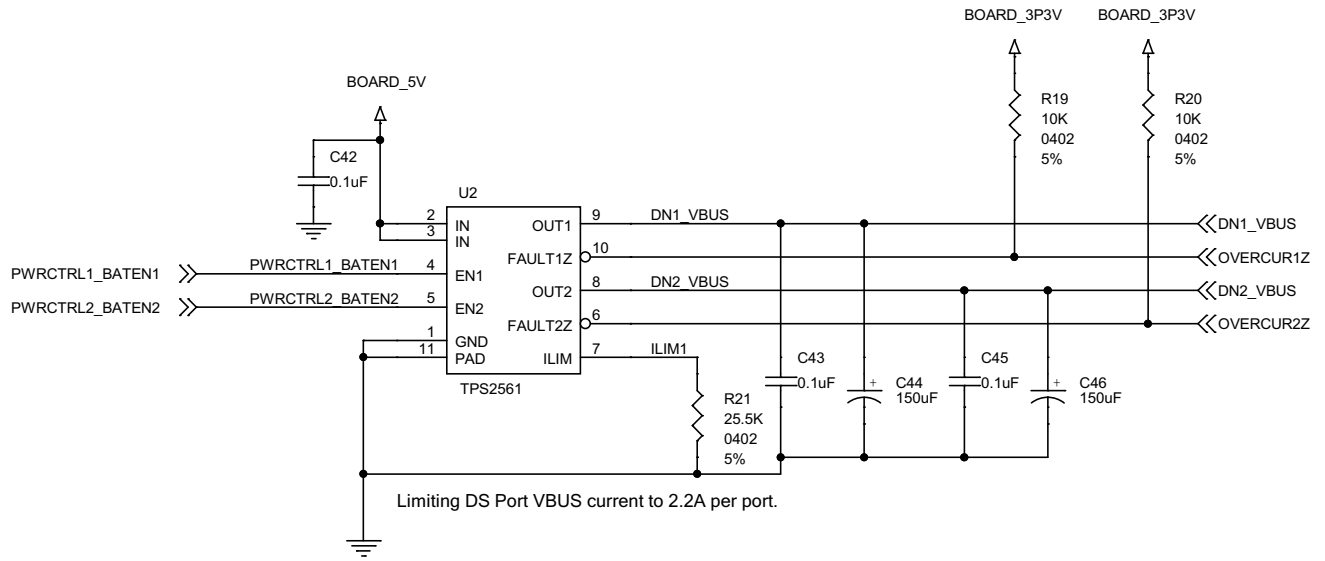


图 7-6. 下游端口 4 实现

7.2.2.6 VBUS 电源开关实现

该特定示例使用 TI 的 TPS2561 双通道精度可调限流电源开关。有关该电源开关或 TI 提供的其他电源开关的详细信息，请参阅 www.ti.com。



Copyright © 2016, Texas Instruments Incorporated

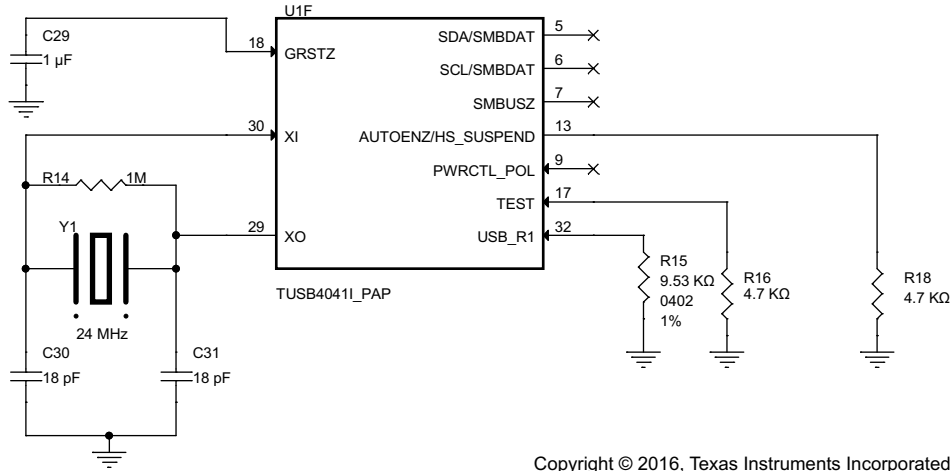
图 7-7. VBUS 电源开关实现

TUSB4041I-Q1

ZHCSDY5D - JULY 2015 - REVISED JUNE 2026

7.2.2.7 时钟、复位和其他

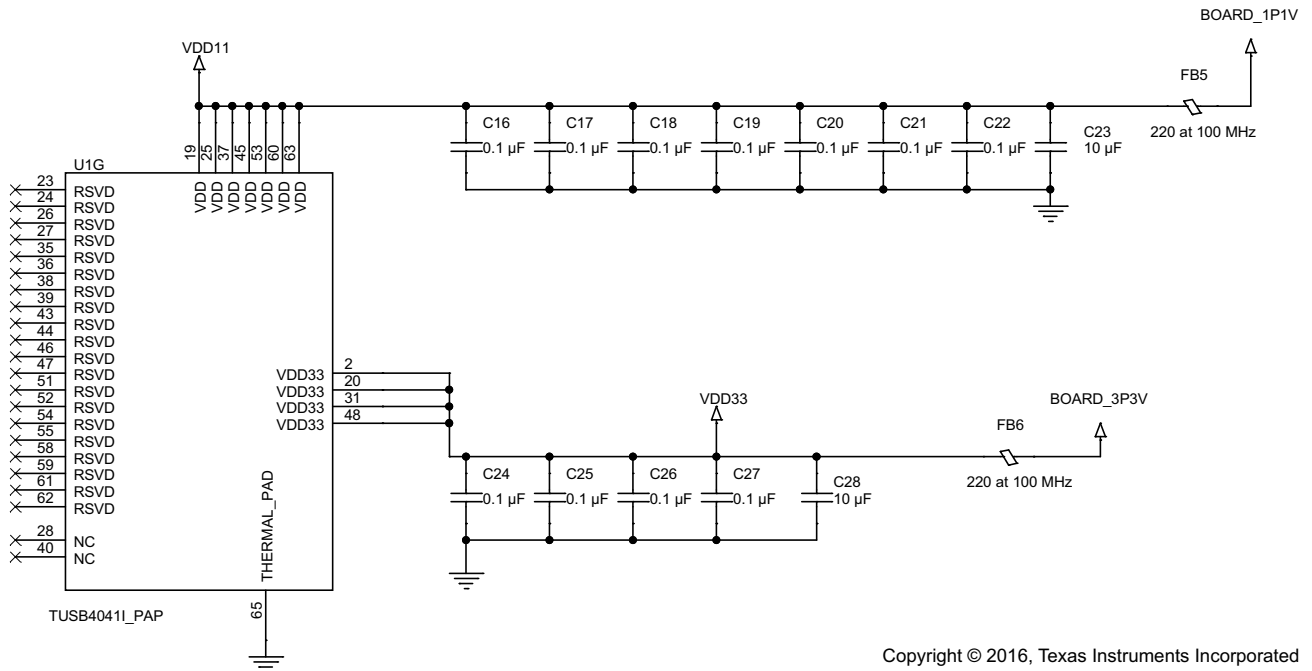
PWRCTL_POL 保持未连接状态，这会导致 USB VBUS 电源开关的有效高电平电源使能 (PWRCTL1、PWRCTL2、PWRCTL3 和 PWRCTL4)。仅当 VDD11 电源在 VDD33 电源之前稳定时，才能使用 GRSTN 引脚上的 1μF 电容器。根据两个电源的电源斜坡，用户可能需要调整电容器。



Copyright © 2016, Texas Instruments Incorporated

图 7-8. 时钟、复位和其他

7.2.2.8 TUSB4041I-Q1 电源实现



Copyright © 2016, Texas Instruments Incorporated

图 7-9. TUSB4041I-Q1 电源实现

7.2.3 应用曲线

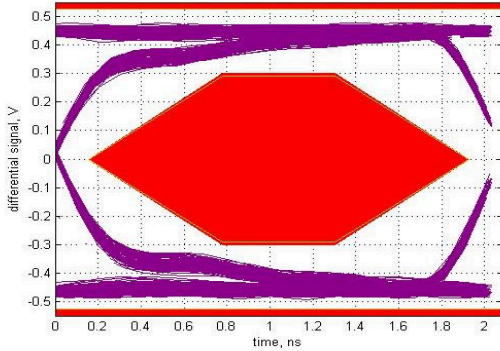


图 7-10. 高速上游端口

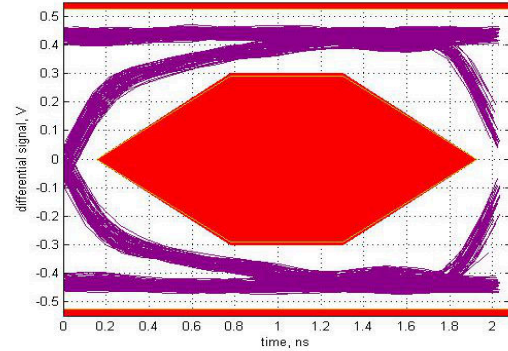


图 7-11. 高速下游端口 1

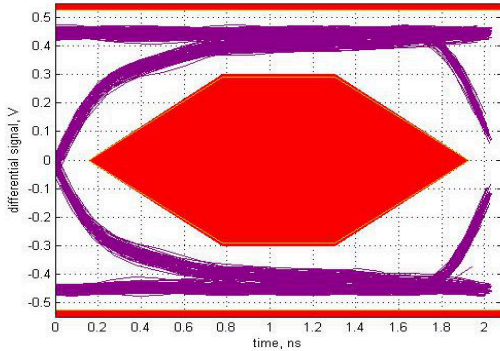


图 7-12. 高速下游端口 2

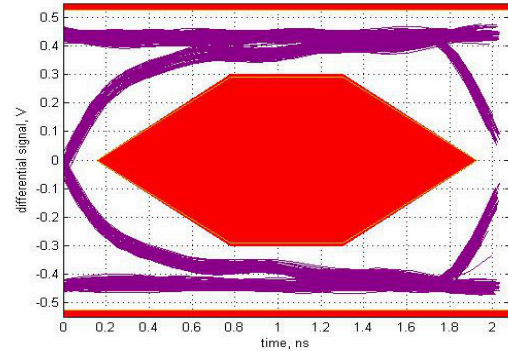


图 7-13. 高速下游端口 3

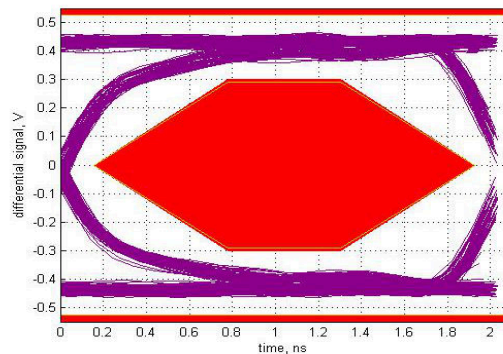


图 7-14. 高速下游端口 4

7.3 电源相关建议

7.3.1 TUSB4041I-Q1 电源

将 V_{DD} 作为单个电源平面实现, V_{DD33} 亦是如此。

- TUSB4041I-Q1 的 V_{DD} 引脚为 TUSB4041I-Q1 器件的内核提供 1.1V (标称) 电源。通过铁氧体磁珠可将该电源轨与所有其他电源轨隔离, 从而降低噪声。
- 由于电源轨上的大电流消耗, 铁氧体磁珠在内核电源轨上的直流电阻可能会影响提供给器件的电压。用户可能需要调整内核电压稳压器的输出来解决这一问题, 或选择具有低直流电阻 (小于 0.05Ω) 的铁氧体磁珠。

- TUSB4041I-Q1 器件的 V_{DD33} 引脚为 TUSB4041I-Q1 器件的 I/O 提供 3.3V 电源轨。通过铁氧体磁珠可将该电源轨与所有其他电源轨隔离，从而降低噪声。
- 所有电源轨都需要一个 $10\mu\text{F}$ 电容器或 $1\mu\text{F}$ 电容器来实现稳定性和抗噪性。这些大容量电容器可以放置在电源轨上的任何位置。将较小的去耦电容器尽可能靠近 TUSB4041I-Q1 电源引脚放置，采用每个引脚两个不同值电容器的优化分组方式。

7.3.2 下游端口电源

- 必须使用每个端口能够提供 5V 电压和高达 500mA 电流的电源为下游端口电源 VBUS 供电。TUSB4041I-Q1 信号可以控制下游端口电源开关。也可以使下游端口电源始终处于使能状态。
- 每个下游端口的 VBUS 都需要一个 $22\mu\text{F}$ 或更大的大容量低 ESR 电容器，以限制浪涌电流。
- 出于 ESD 和 EMI 原因，TI 建议在下游 USB 端口连接的 VBUS 引脚上使用铁氧体磁珠。铁氧体 USB 连接器侧的 $0.1\mu\text{F}$ 电容器提供了一条低阻抗接地路径，以防快速上升时间 ESD 电流可能从电缆耦合到 VBUS 布线上情况。

7.3.3 接地

TI 建议在设计中仅使用一个电路板接地平面，以便为平面上方的信号布线提供最佳的图像平面。使用过孔将 TUSB4041I-Q1 的散热焊盘和任何电压稳压器连接到该平面。为了实现 EMI 和 ESD，接地或机箱接地仅在不同平面上的 USB 端口连接器附近实现。

7.4 布局

7.4.1 布局指南

使用本节中列出的布局指南进行正确的 PCB 布局设计。

7.4.1.1 放置

- 将连接到 USB_R1 引脚的 $9.53\text{k}\Omega \pm 1\%$ 电阻器尽可能靠近 TUSB4041I-Q1 器件放置。
- 将 $0.1\mu\text{F}$ 电容器尽可能靠近每个 V_{DD} 和 V_{DD33} 电源引脚放置。
- 将 ESD 和 EMI 保护器件（若使用）放在尽可能靠近 USB 连接器的位置。
- 如果使用了晶体，应尽可能将其靠近 TUSB4041I-Q1 器件的 XI 和 XO 引脚放置。
- 将稳压器放置在尽可能远离 TUSB4041I-Q1 器件、晶体和差分对的位置。
- 通常，将与每个电源轨关联的大容量电容器尽可能靠近稳压器放置。

7.4.1.2 封装规格

- TUSB4041I-Q1 器件封装的引脚间距为 0.5mm。
- TUSB4041I-Q1 器件封装具有 $4.64\text{mm} \times 4.64\text{mm}$ 散热焊盘。此散热焊盘必须通过一组过孔连接到接地平面。
- 在器件下方阻焊所有过孔（连接到散热焊盘的过孔除外），以避免散热焊盘布局出现任何潜在问题。

7.4.1.3 差分对

本节介绍所有 TUSB4041I-Q1 器件差分对的布局建议：USB_DP_XX、USB_DM_XX。

- 差分对设计时必须采用 $90\Omega \pm 10\%$ 的差分阻抗。
- 为了最大限度地减少串扰，TI 建议使高速信号彼此远离。每对至少间隔信号布线宽度的 5 倍。如布局示例中所示将接地分离也有助于最大限度地减少串扰。
- 将所有差分对布线到靠近实心接地平面的同一层。
- 请勿在任何平面分割上方布线差分对。
- 添加测试点会导致阻抗不连续，从而对信号性能产生负面影响。如果使用测试点，应将其串联并对称放置。这些测试点的放置方式不得使差分对上产生残桩。
- 避免在布线中形成 90° 弯曲。尽量减少使用弯曲的差分布线。使用弯曲时，务必确保左右弯曲数量尽可能相等，弯曲角度 $\geq 135^\circ$ 。这一指导更大程度地减少了由弯曲引起的任何长度不匹配，因此更大程度地减少了弯曲对 EMI 的影响。
- 最大程度减少差分对布线的布线长度。8 英寸是 USB 2.0 差分对信号的最大建议布线长度。使用较长的布线长度时需要非常小心，以确保适当的信号完整性。
- 匹配差分对布线（即 DP 和 DM）的蚀刻长度。确保 USB 2.0 差分对没有超过 50mil 的相对布线长度差异。

- 尽可能减少差分对路径中使用的过孔。如果这种做法不切实际，请确保一对中的两个信号使用相同的过孔类型和放置方式。将使用的任何过孔尽可能靠近 TUSB4041I-Q1 器件放置。
- 为了简化 USB 2.0 DP 和 DM 对的布线，这些引脚的极性可以交换。如果完成此操作，则设置相应的 Px_usb2pol 寄存器，其中 x = 0、1、2、3 或 4。
- 请勿在差分对布线上放置电源保险丝。

7.4.2 布局示例

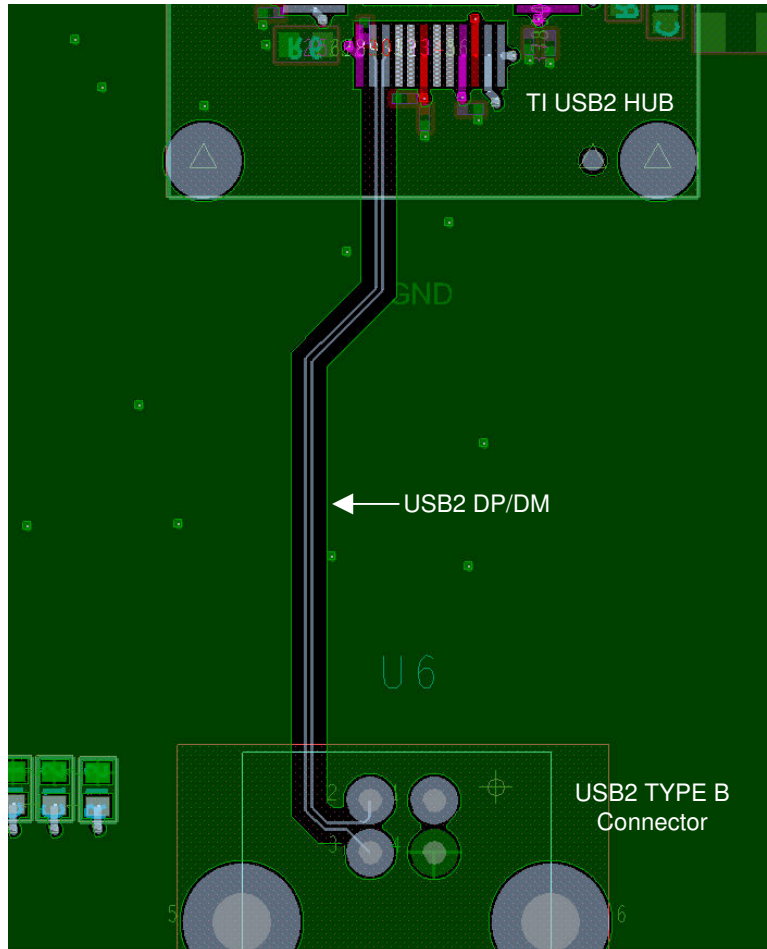


图 7-15. 上游端口的布线示例

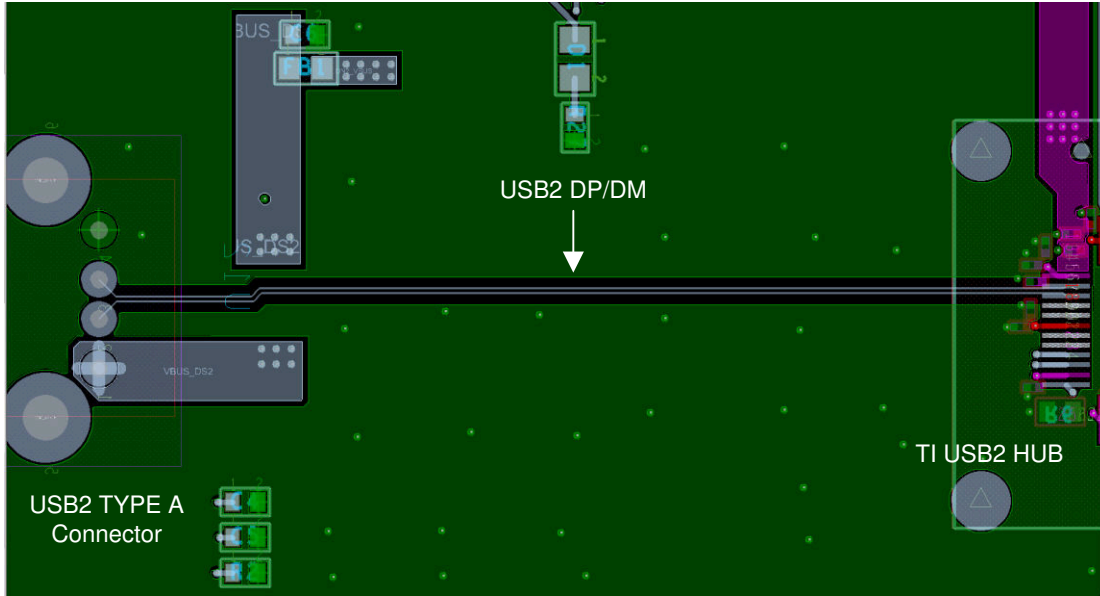


图 7-16. 下游端口的布线示例

8 寄存器映射

8.1 配置寄存器

通过字节边界可访问内部配置寄存器。配置寄存器值加载为默认值，但当 TUSB4041I-Q1 器件处于 I²C 或 SMBus 模式时可以覆盖这些值。

表 8-1. 存储器映射

字节地址	目录	可配置 EEPROM
00h	ROM 签名寄存器	否
01h	供应商 ID LSB	是
02h	供应商 ID MSB	是
03h	产品 ID LSB	是
04h	产品 ID MSB	是
05h	器件配置寄存器	是
06h	电池充电支持寄存器	是
07h	器件可移除配置寄存器	是
08h	端口使用的配置寄存器	是
09h	保留	是，编程为 00h
0Ah	器件配置寄存器 2	是
0Bh	USB 2.0 端口极性控制寄存器	是
0Ch 至 0Fh	保留	否
10h 至 1Fh	UUID 字节 [15:0]	否
20h 至 21h	LangID 字节 [1:0]	是，如果设置了 customStrings
22h	序列号字符串长度	是，如果设置了 customSerNum
23h	制造商字符串长度	是，如果设置了 customStrings
24h	产品字符串长度	是，如果设置了 customStrings
25h 至 2Fh	保留	否
30h 至 4Fh	序列号字符串字节 [31:0]	是，如果设置了 customSerNum
50h 至 8Fh	制造商字符串字节 [63:0]	是，如果设置了 customStrings
90h 至 CFh	产品字符串字节 [63:0]	是，如果设置了 customStrings
D0 至 DFh	保留	否
F0h	附加特性配置寄存器	是
F1 至 F7h	保留	否
F8h	器件状态和命令寄存器	否
F9 至 FFh	保留	否

8.2 ROM 签名寄存器

偏移 = 0h

图 8-1. ROM 签名寄存器

7	6	5	4	3	2	1	0
romSignature							
RW-0							

表 8-2. ROM 签名寄存器字段说明

位	字段	类型	复位	说明
7:0	romSignature	RW	0	ROM 签名寄存器 在 I ² C 模式下, TUSB4041-Q1 器件使用该寄存器来验证连接的 EEPROM 是否已编程。EEPROM 的第一个字节与屏蔽 55h 进行比较, 并且如果不匹配, 则 TUSB4041-Q1 器件中止 EEPROM 加载并使用寄存器默认值执行。

8.3 供应商 ID LSB 寄存器

偏移 = 1h, 复位 = 51h

图 8-2. 供应商 ID LSB 寄存器

7	6	5	4	3	2	1	0
vendorIdLsb[7]	vendorIdLsb[6]	vendorIdLsb[5]	vendorIdLsb[4]	vendorIdLsb[3:1]		vendorIdLsb[0]	
R/RW-0	R/RW-1	R/RW-0	R/RW-1	R/RW-0		R/RW-1	

表 8-3. 供应商 ID LSB 寄存器字段说明

位	字段	类型	复位	说明
7	vendorIdLsb[7]	R/RW	0	供应商 ID LSB USB-IF 分配的唯一供应商 ID 的最低有效字节; 该寄存器的默认值为 51h, 表示 TI 供应商 ID 0451h 的 LSB。可以覆盖该值以指示客户供应商 ID。 除非 OTP ROM VID 和 OTP ROM PID 值不为零, 否则该字段为 R/W。如果这两个值均不为零, 则读取该寄存器时获取的值反映 OTP ROM 值。
6	vendorIdLsb[6]	R/RW	1	
5	vendorIdLsb[5]	R/RW	0	
4	vendorIdLsb[4]	R/RW	1	
3:1	vendorIdLsb[3:1]	R/RW	0	
0	vendorIdLsb[0]	R/RW	1	

8.4 供应商 ID MSB 寄存器

偏移 = 2h, 复位 = 04h

图 8-3. 供应商 ID MSB 寄存器

7	6	5	4	3	2	1	0
vendorIdMsb[7:3]				vendorIdMsb[2]		vendorIdMsb[1:0]	
R/RW-0				R/RW-1		R/RW-0	

表 8-4. 供应商 ID MSB 寄存器字段说明

位	字段	类型	复位	说明
7:3	vendorIdMsb[7:3]	R/RW	0	供应商 ID MSB USB-IF 分配的唯一供应商 ID 的最高有效字节; 该寄存器的默认值为 04h, 表示 TI 供应商 ID 0451h 的 MSB。可以覆盖该值以指示客户供应商 ID。 除非 OTP ROM VID 和 OTP ROM PID 值不为零, 否则该字段为 R/W。如果这两个值均不为零, 则读取该寄存器时获取的值应反映 OTP ROM 值。
2	vendorIdMsb[2]	R/RW	1	
1:0	vendorIdMsb[1:0]	R/RW	0	

8.5 产品 ID LSB 寄存器

偏移 = 3h，复位 = 40h

图 8-4. 产品 ID LSB 寄存器

7	6	5	4	3	2	1	0
productIdLsb[7]		productIdLsb[6]		productIdLsb[5:0]			
R/RW-0		R/RW-1		R/RW-0			

表 8-5. 产品 ID LSB 寄存器字段说明

位	字段	类型	复位	说明
7	productIdLsb[7]	R/RW	0	产品 ID LSB。 该寄存器的默认值为 40h，表示 TI 分配的产品 ID 的 LSB。USB 2.0 器件描述符中报告的值，是该寄存器的值与 00000010b 进行按位异或运算后的结果。该值可以被覆盖以指示客户产品 ID。 除非 OTP ROM VID 和 OTP ROM PID 值不为零，否则该字段为 R/W。如果这两个值均不为零，则读取该寄存器时获取的值反映 OTP ROM 值。
6	productIdLsb[6]	R/RW	1	
5:0	productIdLsb[5:0]	R/RW	0	

8.6 产品 ID MSB 寄存器

偏移 = 4h，复位 = 81h

图 8-5. 产品 ID MSB 寄存器

7	6	5	4	3	2	1	0
productIdMsb[7]		productIdMsb[6:1]					productIdMsb[0]
R/RW-1		R/RW-0					R/RW-1

表 8-6. 产品 ID MSB 寄存器字段说明

位	字段	类型	复位	说明
7	productIdMsb[7]	R/RW	1	产品 ID MSB TI 分配的产品 ID 的最高有效字节；该寄存器的默认值为 81h，表示 TI 分配的产品 ID 的 MSB。该值可以被覆盖以指示客户产品 ID。 除非 OTP ROM VID 和 OTP ROM PID 值不为零，否则该字段为 R/W。如果这两个值均不为零，则读取该寄存器时获取的值反映 OTP ROM 值。
6:1	productIdMsb[6:1]	R/RW	0	
0	productIdMsb[0]	R/RW	1	

8.7 器件配置寄存器

偏移 = 5h

图 8-6. 器件配置寄存器

7	6	5	4	3	2	1	0
customStrings	customSernum	RSVD	RSVD	集中	fullPwrMgmtz	RSVD	RSVD
RW-0	RW-0	RW-0	R-1	RW-X	RW-X	RW-0	R-0

表 8-7. 器件配置寄存器字段说明

位	字段	类型	复位	说明
7	customStrings	RW	0	<p>自定义字符串使能 该位控制写入制造商字符串长度、制造商字符串、产品字符串长度、产品字符串和语言 ID 寄存器的能力</p> <p>0 = 制造商字符串长度、制造商字符串、产品字符串长度、产品字符串和语言 ID 寄存器均为只读。</p> <p>1 = 制造商字符串长度、制造商字符串、产品字符串长度、产品字符串和语言 ID 寄存器可以由 EEPROM 加载或由 SMBus 写入。</p> <p>该位的默认值为 0。</p>
6	customSernum	RW	0	<p>自定义序列号使能 该位控制写入序列号寄存器的能力。</p> <p>0 = 序列号字符串长度和序列号字符串寄存器均为只读。</p> <p>1 = 序列号字符串长度和序列号字符串寄存器可由 EEPROM 加载或 SMBus 写入。</p> <p>该位的默认值为 0。</p>
5	RSVD	RW	0	保留。
4	RSVD	R	1	保留。该位被保留，读取时返回 1。
3	集中	RW	X	<p>集中 该位在使用 GANGED/SMBA2/HS_UP 引脚的值使复位位置为无效时加载。</p> <p>0 = 每个端口均由 PWRCTL[4:1]/BATEN[4:1] 引脚单独进行电源切换并使能。</p> <p>1 = 所有端口的电源开关控制由 PWRCTL[4:1]/BATEN1 引脚集中进行并使能。</p> <p>当 TUSB4041-Q1 器件处于 I²C 模式时，TUSB4041-Q1 器件从 EEPROM 的内容加载此位。</p> <p>当 TUSB4041-Q1 器件处于 SMBUS 模式时，该值可由 SMBus 主机覆盖。</p>
2	fullPwrMgmtz	RW	X	<p>全面电源管理 该位在通过 FULLPWRMGMTz/SMBA1 引脚的值使复位位置为无效时加载。</p> <p>0 = 端口电源开关状态报告已使能</p> <p>1 = 端口电源开关状态报告已禁用</p> <p>当 TUSB4041-Q1 器件处于 I²C 模式时，TUSB4041-Q1 器件从 EEPROM 的内容加载此位。</p> <p>当 TUSB4041-Q1 器件处于 SMBUS 模式时，该值可由 SMBus 主机覆盖。</p>
1	RSVD	RW	0	<p>保留 该字段是保留字段，不应更改默认值。</p>

表 8-7. 器件配置寄存器字段说明 (续)

位	字段	类型	复位	说明
0	RSVD	R	0	保留 该字段被保留，读取时返回 0。

8.8 电池充电支持寄存器

偏移 = 6h

图 8-7. 电池充电支持寄存器

7	6	5	4	3	2	1	0
RSVD				batEn[3:0]			
R-0				RW-X			

表 8-8. 电池充电支持寄存器字段说明

位	字段	类型	复位	说明
7:4	RSVD	R	0	保留 只读，读取时返回 0。
3:0	batEn[3:0]	RW	X	<p>电池充电器支持。该字段中的位指示下游端口是否实现充电端口特性。</p> <p>0 = 该端口未使能电池充电支持功能</p> <p>1 = 该端口已使能电池充电支持功能</p> <p>每个位均直接对应一个下游端口，即 batEn0 对应下游端口 1，batEn1 对应下游端口 2。</p> <p>这些位的默认值在复位失效时加载，其值为 PWRCTL/BATEN[3:0]。</p> <p>在 I²C/SMBus 模式下，该字段中的位可由 EEPROM 内容或 SMBus 主机覆盖。</p>

8.9 器件可移除配置寄存器

偏移 = 7h

图 8-8. 器件可移除配置寄存器

7	6	5	4	3	2	1	0
customRmbl	RSVD			rmb[3:0]			
RW-0	R-0			RW-X			

表 8-9. 器件可移除配置寄存器字段说明

位	字段	类型	复位	说明
7	customRmbl	RW	0	<p>自定义可移除</p> <p>该位控制写入端口可移除位的能力。</p> <p>0 = rmb[3:0] 为只读，该值从 OTP ROM 加载。</p> <p>1 = rmb[3:0] 为 R/W，可由 EEPROM 加载或 SMBus 写入。</p> <p>该位可以与 rmb[3:0] 同时写入。</p>
6:4	RSVD	R	0	保留 只读，读取时返回 0
3:0	rmb[3:0]	RW	X	<p>可移除</p> <p>该字段中的位指示连接到下游端口 4 至 1 的器件是可移除式还是永久连接式。</p> <p>0 = 连接到端口的器件不可移除。</p> <p>1 = 连接到端口的器件可移除。</p> <p>每个位均直接对应一个下游端口 n + 1，例如：rmb0 对应下游端口 1，rmb1 对应下游端口 2，依此类推。</p> <p>除非 customRmbl 位设置为 1，否则该字段为只读。否则，该字段的值反映 OTP ROM non_rmb[3:0] 字段的反相值。</p>

8.10 端口使用的配置寄存器

偏移 = 8h

图 8-9. 端口使用的配置寄存器

7	6	5	4	3	2	1	0
RSVD				used[3:0]			
R-0				RW-1			

表 8-10. 已使用端口配置寄存器字段说明

位	字段	类型	复位	说明
7:4	RSVD	R	0	保留 只读
3:0	used[3:0]	RW	1	已用 该字段中的位指示是否启用端口。 0 = 端口已禁用。 1 = 端口已使能。 每个位均直接对应一个下游端口。例如：used0 对应下游端口 1，used1 对应下游端口 2，依此类推。支持所有组合，但端口 1 和 3 均标记为已禁用的情况除外。

8.11 器件配置寄存器 2

偏移 = Ah

图 8-10. 器件配置寄存器 2

7	6	5	4	3	2	1	0
RSVD	customBCfeatures	pwrctlPol	HiCurAcpModeEn	cpdEN	RSVD	autoModeEnz	RSVD
R-0	RW-0	RW-X	R/RW-0	R/RW-0	RW-0	RW-X	R-0

表 8-11. 器件配置寄存器 2 字段说明

位	字段	类型	复位	说明
7	RSVD	R	0	保留 只读，读取时返回 0。
6	customBCfeatures	RW	0	自定义电池充电功能使能 该位控制写入电池充电功能配置控制的能力。 0 = HiCurAcpModeEn 和 cpdEN 位均为只读，值从 OTP ROM 加载。 1 = HiCurAcpModeEn 和 cpdEN 位为 R/W，可通过 EEPROM 加载或由该寄存器的 SMBus 写入。 该位可以与 HiCurAcpModeEn 和 cpdEN 同时写入。
5	pwrctlPol	RW	X	电源使能极性 该位在通过 PWRCTL_POL 引脚的值使复位 置为无效时加载。 0 = PWRCTL 极性为低电平有效。 1 = PWRCTL 极性为高电平有效。 当 TUSB4041I-Q1 器件处于 I ² C 模式时，TUSB4041I-Q1 器件从 EEPROM 的内容加载此位。 当 TUSB4041I-Q1 器件处于 SMBUS 模式时，该值可由 SMBus 主机覆盖。

表 8-11. 器件配置寄存器 2 字段说明 (续)

位	字段	类型	复位	说明
4	HiCurAcpModeEn	R/RW	0	<p>大电流 ACP 模式使能</p> <p>当为下游端口使能自动电池充电模式时，该位会使能大电流平板电脑充电模式。</p> <p>0 = 大电流分压器模式禁用。传统电流分配器模式使能。</p> <p>1 = 大电流分配器模式使能</p> <p>除非 customBCfeatures 位设置为 1，否则该位为只读。如果 customBCfeatures 为 0，则该位的值反映 OTP ROM HiCurAcpModeEn 位的值。</p>
3	cpdEN	RRW	0	<p>使能器件连接检测</p> <p>使能自动模式后，该位会使能器件连接检测（例如手机检测）。</p> <p>0 = 器件连接检测在自动模式下禁用。</p> <p>1 = 器件连接检测在自动模式下使能。</p> <p>除非 customBCfeatures 位设置为 1，否则该位为只读。如果 customBCfeatures 为 0，则该位的值反映 OTP ROM cpdEN 位的值。</p>
2	RSVD	RW	0	保留
1	autoModeEnz	RW	X	<p>自动模式使能⁽¹⁾</p> <p>该位在通过 AUTOENz/HS_SUSPEND 引脚的值使复位置为无效时加载。</p> <p>在未连接上游端口时，自动模式仅适用于电池充电使能的下游端口。在以下条件下：</p> <p>0 = 自动模式电池充电功能使能。</p> <p>1 = 自动模式禁用；仅支持电池充电 DCP 模式。</p>
0	RSVD	R	0	<p>保留</p> <p>只读，读取时返回 0。</p>

- (1) 连接上游端口时，无论该位的值如何，所有使能电池充电支持的端口都支持电池充电 1.2 CDP 模式，端口 1 除外。使能自动模式后，不支持端口 1 上的 CDP。

8.12 USB 2.0 端口极性控制寄存器

偏移 = Bh

图 8-11. USB 2.0 端口极性控制寄存器

7	6	5	4	3	2	1	0
customPolarity	RSVD		p4_usb2pol	p3_usb2pol	p2_usb2pol	p1_usb2pol	p0_usb2pol
RW-0	R-0		R/RW-0	R/RW-0	R/RW-0	R/RW-0	R/RW-0

表 8-12. USB 2.0 端口极性控制寄存器字段说明

位	字段	类型	复位	说明
7	customPolarity	RW	0	自定义 USB 2.0 极性 此位控制写入 p[4:0]_usb2pol 位的能力。 0 = p[4:0]_usb2pol 位为只读，值从 OTP ROM 加载。 1 = p[4:0]_usb2pol 位为 R/W，可由 EEPROM 加载或由该寄存器的 SMBus 写入。 此位可以通过 p[4:0]_usb2pol 位同时写入
6:5	RSVD	R	0	保留 只读，读取时返回 0
4	p4_usb2pol	R/RW	0	下游端口 4 DM/DP 极性 该位控制端口的极性。 0 = USB 2.0 端口极性如引脚排列中所示。 1 = USB 2.0 端口极性与引脚排列中所示的极性对调 (即 DM 变为 DP，DP 变为 DM)。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p4_usb2pol 位的值。
3	p3_usb2pol	R/RW	0	下游端口 3 DM/DP 极性 该位控制端口的极性。 0 = USB 2.0 端口极性如引脚排列中所示。 1 = USB 2.0 端口极性与引脚排列中所示的极性对调 (即 DM 变为 DP，DP 变为 DM)。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p3_usb2pol 位的值。
2	p2_usb2pol	R/RW	0	下游端口 2 DM/DP 极性 该位控制端口的极性。 0 = USB 2.0 端口极性如引脚排列中所示。 1 = USB 2.0 端口极性与引脚排列中所示的极性对调 (即 DM 变为 DP，DP 变为 DM)。 除非 customPolarity 位设置为 1，否则该位为只读。如果 customPolarity 为 0，则该位的值反映 OTP ROM p2_usb2pol 位的值。

表 8-12. USB 2.0 端口极性控制寄存器字段说明 (续)

位	字段	类型	复位	说明
1	p1_usb2pol	RRW	0	<p>下游端口 1 DM/DP 极性 该位控制端口的极性。</p> <p>0 = USB 2.0 端口极性如引脚排列中所示。</p> <p>1 = USB 2.0 端口极性与引脚排列中所示的极性对调 (即 DM 变为 DP, DP 变为 DM)。</p> <p>除非 customPolarity 位设置为 1, 否则该位为只读。如果 customPolarity 为 0, 则该位的值反映 OTP ROM p1_usb2pol 位的值。</p>
0	p0_usb2pol	R/RW	0	<p>上游端口 DM/DP 极性 该位控制端口的极性。</p> <p>0 = USB 2.0 端口极性如引脚排列中所示。</p> <p>1 = USB 2.0 端口极性与引脚排列中所示的极性对调 (即 DM 变为 DP, DP 变为 DM)。</p> <p>除非 customPolarity 位设置为 1, 否则该位为只读。如果 customPolarity 为 0, 则该位的值反映 OTP ROM p0_usb2pol 位的值。</p>

8.13 UUID 字节 N 寄存器

偏移 = 10h-1Fh

图 8-12. UUID 字节 N 寄存器

7	6	5	4	3	2	1	0
uuidByte[n]							
R-X							

表 8-13. UUID 字节 N 寄存器字段说明

位	字段	类型	复位	说明
7:0	uuidByte[n]	R	X	<p>UUID 字节 N 在容器 ID 描述符中返回的 UUID。该寄存器的值由器件提供, 符合互联网工程任务组 (IETF) RFC 4122 A UUID URN 命名空间的 UUID 要求。</p>

8.14 语言 ID LSB 寄存器

偏移 = 20h, 复位 = 09h

图 8-13. 语言 ID LSB 寄存器

7	6	5	4	3	2	1	0
langIdLsb[7:4]				langIdLsb[3]	langIdLsb[2:1]		langIdLsb[0]
R/RW-0				R/RW-1	R/RW-0		R/RW-1

表 8-14. 语言 ID LSB 寄存器字段说明

位	字段	类型	复位	说明
7:4	langIdLsb[7:4]	R/RW	0	语言 ID 最低有效字节
3	langIdLsb[3]	R/RW	1	该寄存器包含在字符串索引 0 中 LANGID 代码 LSB 中返回的值。TUSB4041I-Q1 器件仅支持一种语言 ID。该寄存器的默认值为 09h，表示 LangID 0409h 的 LSB（表示美国英语）。 当 customStrings 位置为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。
2:1	langIdLsb[2:1]	R/RW	0	
0	langIdLsb[0]	R/RW	1	

8.15 语言 ID MSB 寄存器

偏移 = 21h , 复位 = 04h

图 8-14. 语言 ID MSB 寄存器

7	6	5	4	3	2	1	0
langIdMsb[7:3]				langIdMsb[2]		langIdMsb[1:0]	
R/RW-0				R/RW-1		R/RW-0	

表 8-15. 语言 ID MSB 寄存器字段说明

位	字段	类型	复位	说明
7:3	langIdMsb[7:3]	R/RW	0	语言 ID 最高有效字节
2	langIdMsb[2]	R/RW	1	该寄存器包含在字符串索引 0 中 LANGID 代码 MSB 中返回的值。TUSB4041I-Q1 器件仅支持一种语言 ID。该寄存器的默认值为 04h，表示 LangID 0409h 的 MSB (表示美国英语)。当 customStrings 位置为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。
1:0	langIdMsb[1:0]	R/RW	0	

8.16 序列号字符串长度寄存器

偏移 = 22h

图 8-15. 序列号字符串长度寄存器

7	6	5	4	3	2	1	0
RSVD		serNumStringLen[5]	serNumStringLen[4:3]		serNumStringLen[2:0]		
R-0		R/RW-0	R/RW-1		R/RW-0		

表 8-16. 序列号字符串长度寄存器字段说明

位	字段	类型	复位	说明
7:6	RSVD	R	0	保留 只读，读取时返回 0。
5	serNumStringLen[5]	R/RW	0	序列号字符串长度 序列号字符串的字符串长度 (以字节为单位)。默认值为 18h，表示支持 24 字节序列号字符串。最大字符串长度为 32 字节。 当 customSernum 位置为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。 当该字段不为零时，从序列号字符串寄存器中包含的数据在字符串索引 1 处返回 serNumStringLen 字节的序列号字符串。
4:3	serNumStringLen[4:3]	R/RW	1	
2:0	serNumStringLen[2:0]	R/RW	0	

8.17 制造商字符串长度寄存器

偏移 = 23h

图 8-16. 制造商字符串长度寄存器

7	6	5	4	3	2	1	0
RSVD	mfgStringLen						
R-0	R/RW-0						

表 8-17. 制造商字符串长度寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0	保留 只读，读取时返回 0
6:0	mfgStringLen	R/RW	0	制造商字符串长度 制造商字符串的字符串长度（以字节为单位）。默认值为 0，表示未提供制造商字符串。最大字符串长度为 64 字节。 当 customStrings 位置为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。 当该字段不为零时，会从制造商字符串寄存器中包含的数据在字符串索引 3 处返回一个 mfgStringLen 字节的制造商字符串。

8.18 产品字符串长度寄存器

偏移 = 24h

图 8-17. 产品字符串长度寄存器

7	6	5	4	3	2	1	0
RSVD	prodStringLen						
R-0	R/RW-0						

表 8-18. 产品字符串长度寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0	保留 只读，读取时返回 0。
6:0	prodStringLen	R/RW	0	产品字符串长度 产品字符串的字符串长度（以字节为单位）。默认值为 0，表示未提供产品字符串。最大字符串长度为 64 字节。 当 customStrings 位置为 1 时，可通过连接的 EEPROM 或 SMBus 主机覆盖该字段。 当该字段不为零时，从产品字符串寄存器中包含的数据在字符串索引 3 处返回 prodStringLen 字节的产品字符串。

8.19 序列号字符串寄存器

偏移 = 30h-4Fh

图 8-18. 序列号字符串寄存器

7	6	5	4	3	2	1	0
serialNumber[n]							
R/RW-X							

表 8-19. 序列号字符串寄存器字段说明

位	字段	类型	复位	说明
7:0	serialNumber[n]	R/RW	X	序列号字节 N 在字符串索引 1 处的序列号字符串描述符中返回的序列号。这些寄存器的默认值由 TI 分配。当 customSernum 为 1 时，这些寄存器可由 EEPROM 内容或 SMBus 主机覆盖。

8.20 制造商字符串寄存器

偏移 = 50h-8Fh

图 8-19. 制造商字符串寄存器

7	6	5	4	3	2	1	0
mfgStringByte[n]							
R/W-0							

表 8-20. 制造商字符串寄存器字段说明

位	字段	类型	复位	说明
7:0	mfgStringByte[n]	R/W	0	制造商字符串字节 N 当 mfgStringLen 大于 0 时，这些寄存器提供为字符串索引 3 返回的字符串值。字符串中返回的字节数等于 mfgStringLen。 编程数据必须为 UNICODE UTF-16LE 编码，由 Unicode 标准全球字符编码版本 5.0 定义。

8.21 产品字符串字节 N 寄存器

偏移 = 90h-CFh

图 8-20. 产品字符串字节 N 寄存器

7	6	5	4	3	2	1	0
prodStringByte[n]							
R/RW-0							

表 8-21. 产品字符串字节 N 寄存器字段说明

位	字段	类型	复位	说明
7:0	prodStringByte[n]	R/RW	0	产品字符串字节 N 当 prodStringLen 大于 0 时，这些寄存器提供为字符串索引 2 返回的字符串值。字符串中返回的字节数等于 prodStringLen。 编程数据必须为 UNICODE UTF-16LE 编码，由 Unicode 标准全球字符编码版本 5.0 定义。

8.22 附加特性配置寄存器

偏移 = F0h

图 8-21. 附加特性配置寄存器

7	6	5	4	3	2	1	0
RSVD			stsOutputEn	pwronTime			RSVD
R-0			R/RW-0	R/W-0			R/W-0

表 8-22. 其他功能配置寄存器字段说明

位	字段	类型	复位	说明
7:5	RSVD	R	0	保留 只读，读取时返回 0。
4	RSVD	R/RW	0	保留。
3:1	pwronTime	RW	0	<p>上电延迟时间</p> <p>当 OTP ROM pwronTime 字段为全 0 时，该字段设置转换电池充电模式时从 PWRCTL 移除禁用到 PWRCTL 使能的延迟时间。例如，禁用上电时从自定义充电模式到专用充电端口模式的转换。标称计时定义如下：</p> $TPWRON_EN = (pwronTime + 1) \times 200ms \quad (1)$ <p>该字段可以由 EEPROM 内容或 SMBus 主机覆盖。</p>
0	RSVD	RW	0	保留

8.23 器件状态和命令寄存器

偏移 = F8h

图 8-22. 器件状态和命令寄存器

7	6	5	4	3	2	1	0
RSVD						smbusRst	cfgActive
R-0						W1S-0	W1C-0

表 8-23. 器件状态和命令寄存器字段说明

位	字段	类型	复位	说明
7:2	RSVD	R	0	保留 只读，读取时返回 0
1	smbusRst	W1S	0	<p>SMBus 接口复位</p> <p>该位将寄存器加载回 GRSTz 值。</p> <p>该位通过写入 1 来设置，并且在复位完成后由硬件清除。写入 0 不起作用。</p>
0	cfgActive	W1C	0	<p>配置激活</p> <p>该位指示 TUSB4041I-Q1 器件的配置当前处于活动状态。当器件进入 I²C 或 SMBus 模式时，该位由硬件设置。该位为 1 时，TUSB4041I-Q1 器件不会连接到上游端口。当处于 SMBus 模式时，必须由 SMBus 主机清除该位才能退出配置模式并允许上游端口连接。</p> <p>该位通过写入 1 清除。写入 0 不起作用。</p>

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [德州仪器 \(TI\) USB 2.0 器件所用晶体的选择与规格 应用手册](#)
- 德州仪器 (TI), [TPS2561 双通道精度可调限流电源开关 数据表](#)
- 德州仪器 (TI), [TUSB4041PAP 评估模块用户指南](#)

9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (July 2024) to Revision D (June 2026)	Page
• 更新了集线器输入电源电流中的全局复位模式电流.....	11
<hr/>	
Changes from Revision B (January 2016) to Revision C (July 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将提到 I ² C 的旧术语实例通篇更改为控制器和目标.....	1
• 在绝对最大额定值表中添加了最大结温.....	9
<hr/>	
Changes from Revision A (September 2015) to Revision B (January 2016)	Page
• 更改了时钟、复位和其他部分中 PWRCTL_POL 引脚 (R17) 的配置.....	22
<hr/>	
Changes from Revision * (July 2015) to Revision A (September 2015)	Page
• 更改了引脚功能表中 USB_DP_DN1 和 USB_DP_DN2 的引脚编号.....	4

11 机械、封装和可订购信息

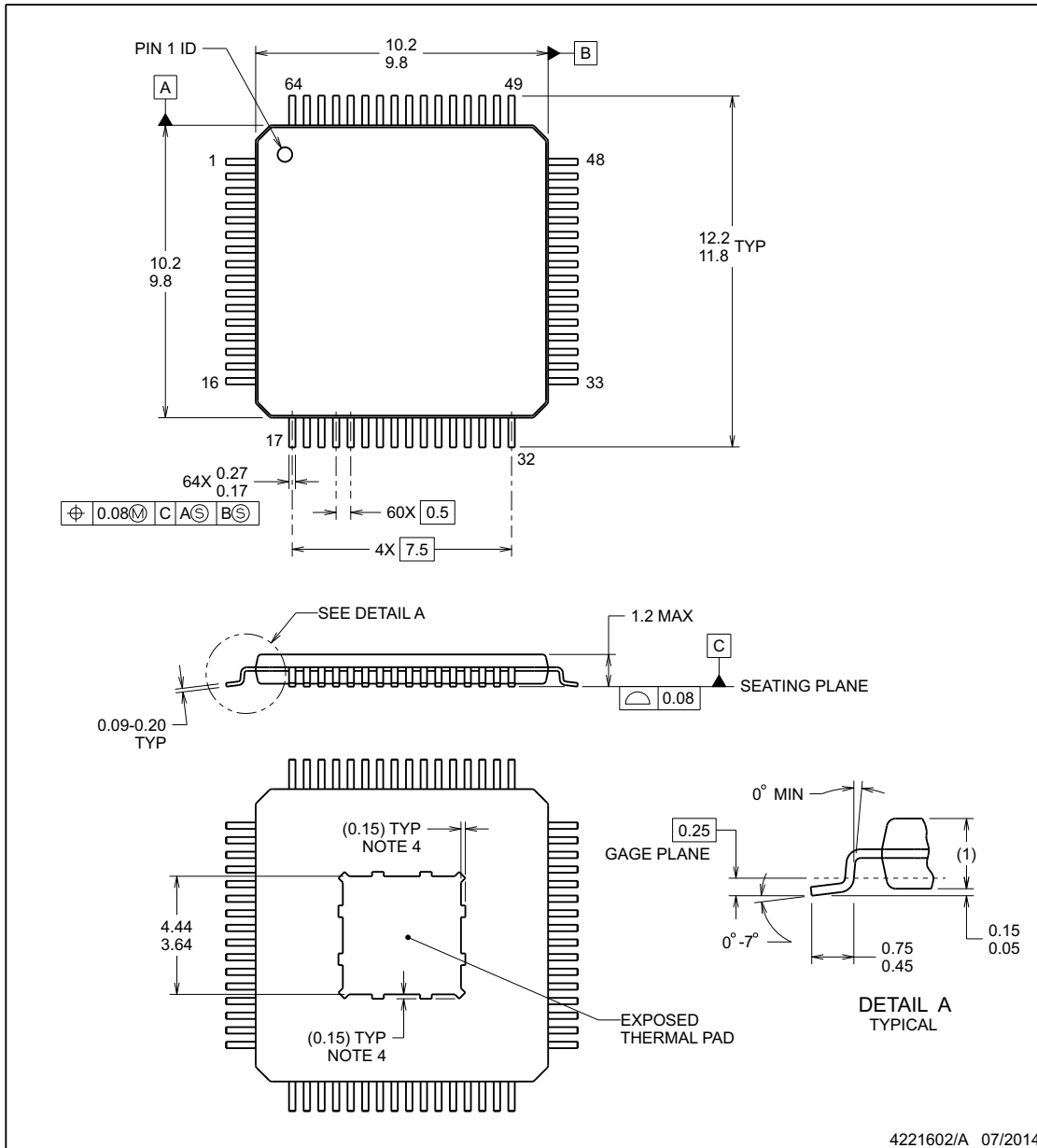
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。



PAP0064M

PACKAGE OUTLINE
PowerPAD™ - 1.2 mm max height

FP/ASST/COOL/AMD/FLAT/PAACK



4221602/A 07/2014

NOTES:

PowerPAD is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026, variation ACD.
4. Strap features may not be present.

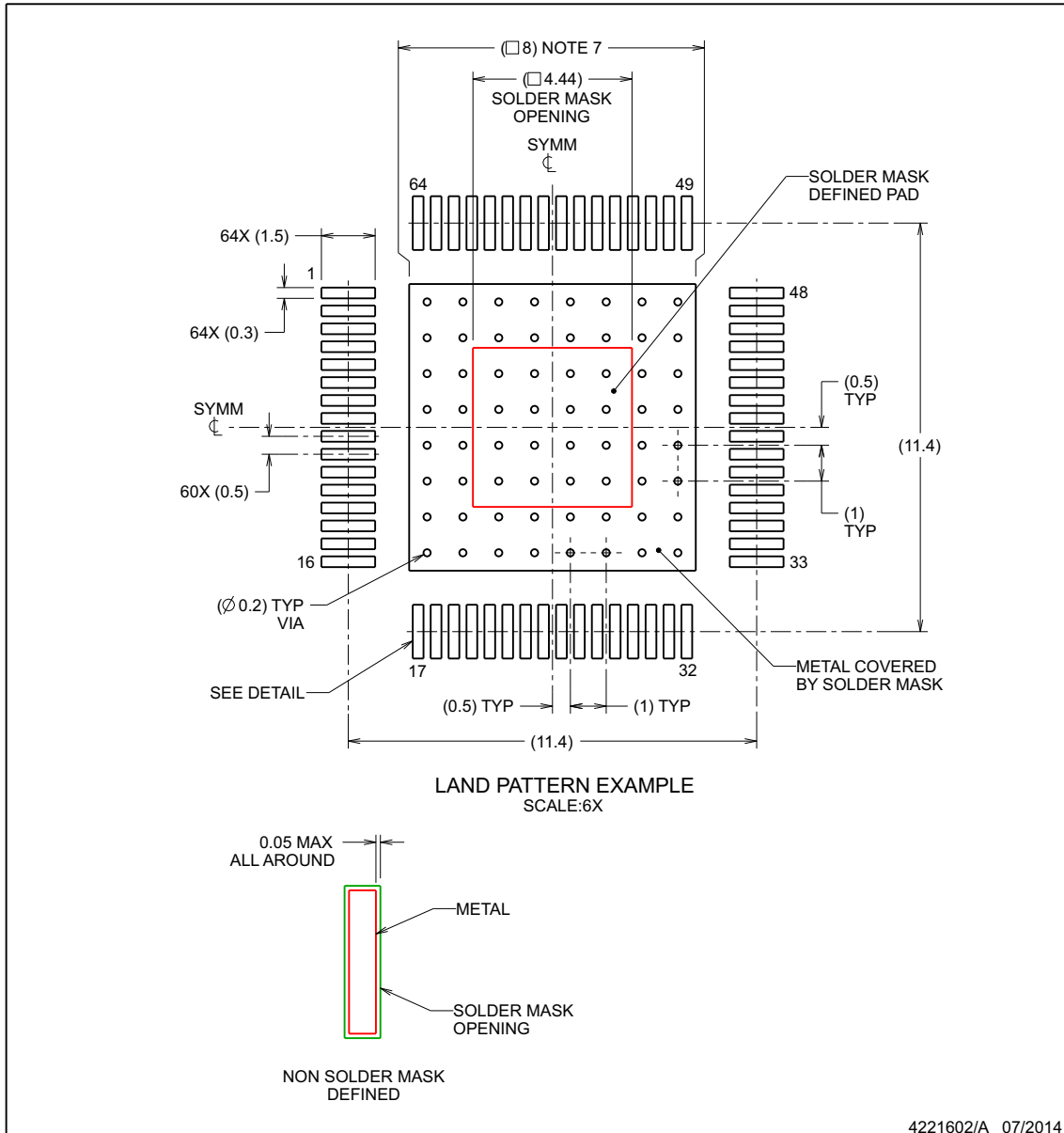
www.ti.com

EXAMPLE BOARD LAYOUT

PAP0064M

PowerPAD™ - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slm002) and SLMA004 (www.ti.com/lit/slma004).
8. Size of metal pad may vary due to creepage requirement.

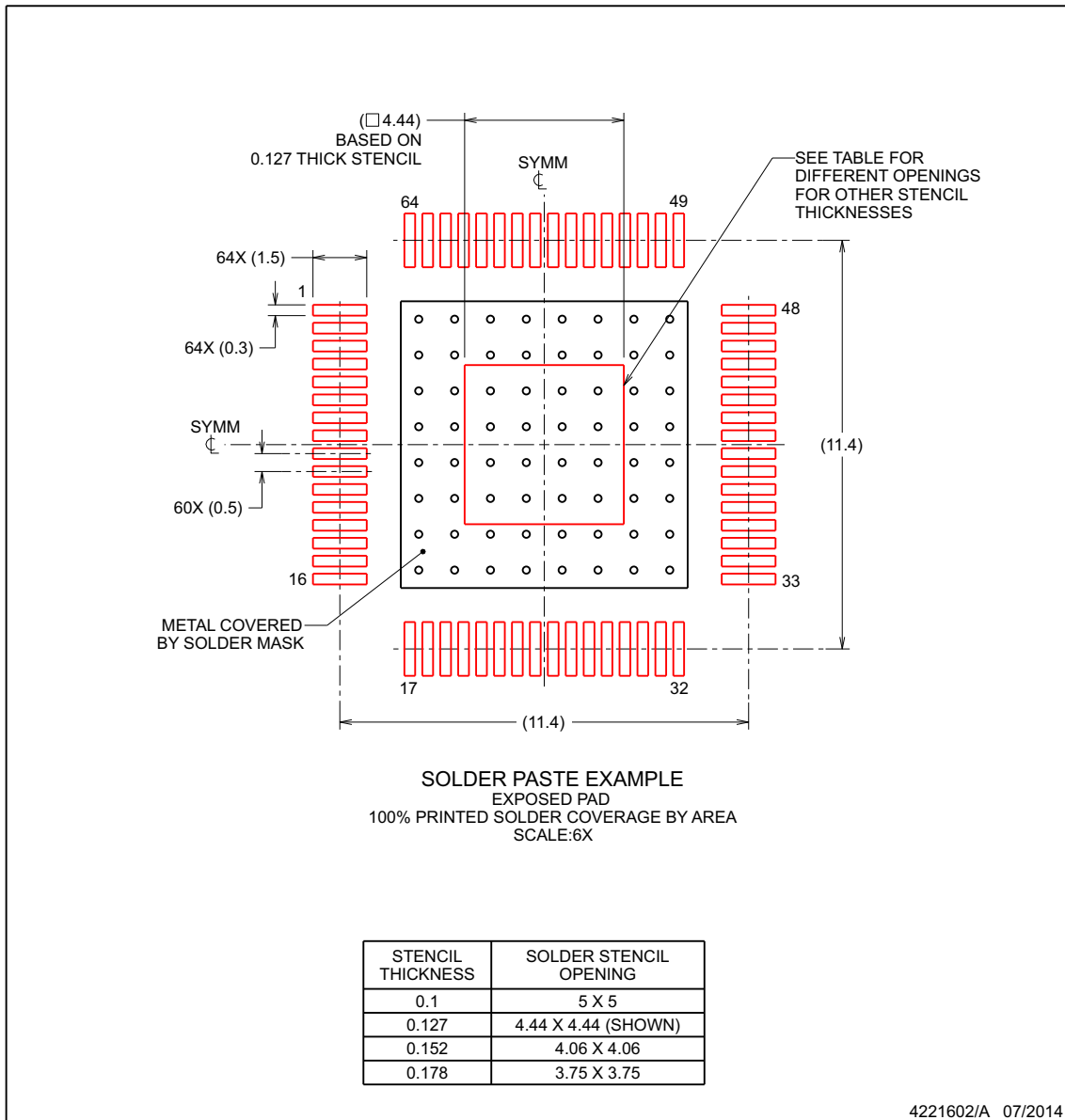
www.ti.com

EXAMPLE STENCIL DESIGN

PAP0064M

PowerPAD™ - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

www.ti.com

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TUSB4041IPAPQ1	Active	Production	HTQFP (PAP) 64	160 JEDEC TRAY (5+1)	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB4041I Q1
TUSB4041IPAPQ1.A	Active	Production	HTQFP (PAP) 64	160 JEDEC TRAY (5+1)	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB4041I Q1
TUSB4041IPAPRQ1	Active	Production	HTQFP (PAP) 64	1000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB4041I Q1
TUSB4041IPAPRQ1.A	Active	Production	HTQFP (PAP) 64	1000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	TUSB4041I Q1

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TUSB4041I-Q1 :

- Catalog : [TUSB4041I](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

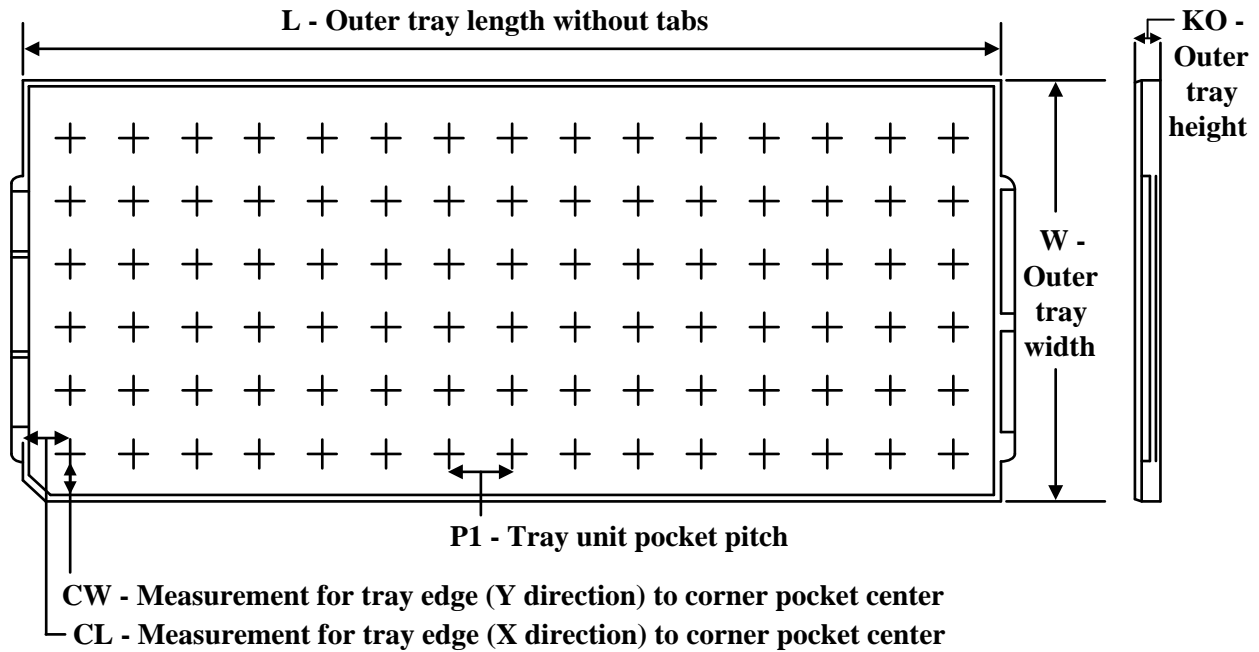

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TUSB4041IPAPRQ1	HTQFP	PAP	64	1000	330.0	24.4	13.0	13.0	1.5	16.0	24.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TUSB4041IPAPRQ1	HTQFP	PAP	64	1000	367.0	367.0	55.0

TRAY


Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
TUSB4041IPAPQ1	PAP	HTQFP	64	160	8 X 20	150	322.6	135.9	7620	15.2	13.1	13
TUSB4041IPAPQ1.A	PAP	HTQFP	64	160	8 X 20	150	322.6	135.9	7620	15.2	13.1	13

GENERIC PACKAGE VIEW

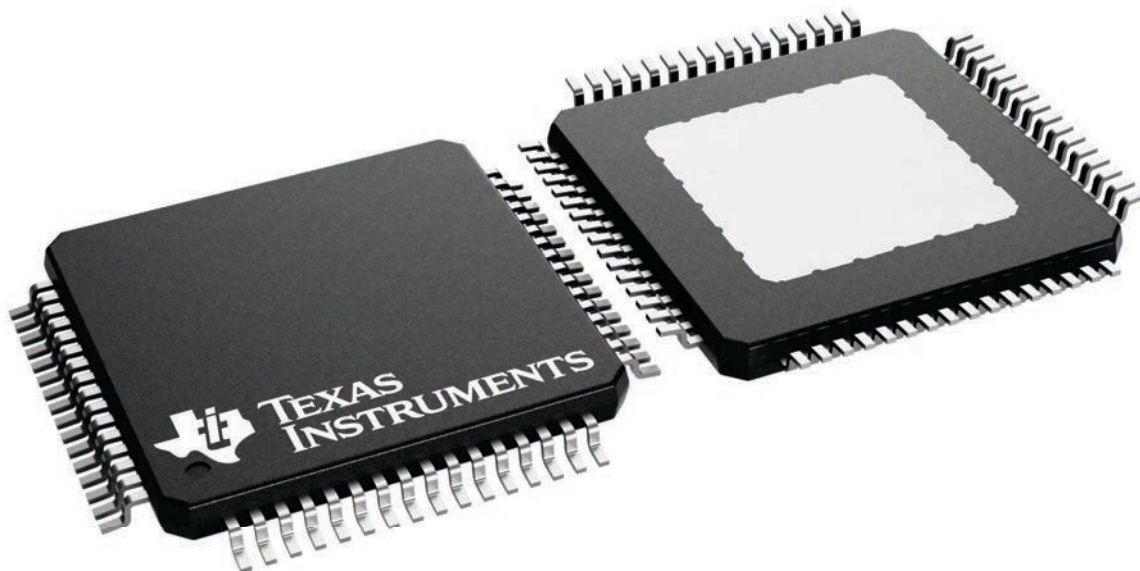
PAP 64

HTQFP - 1.2 mm max height

10 x 10, 0.5 mm pitch

QUAD FLATPACK

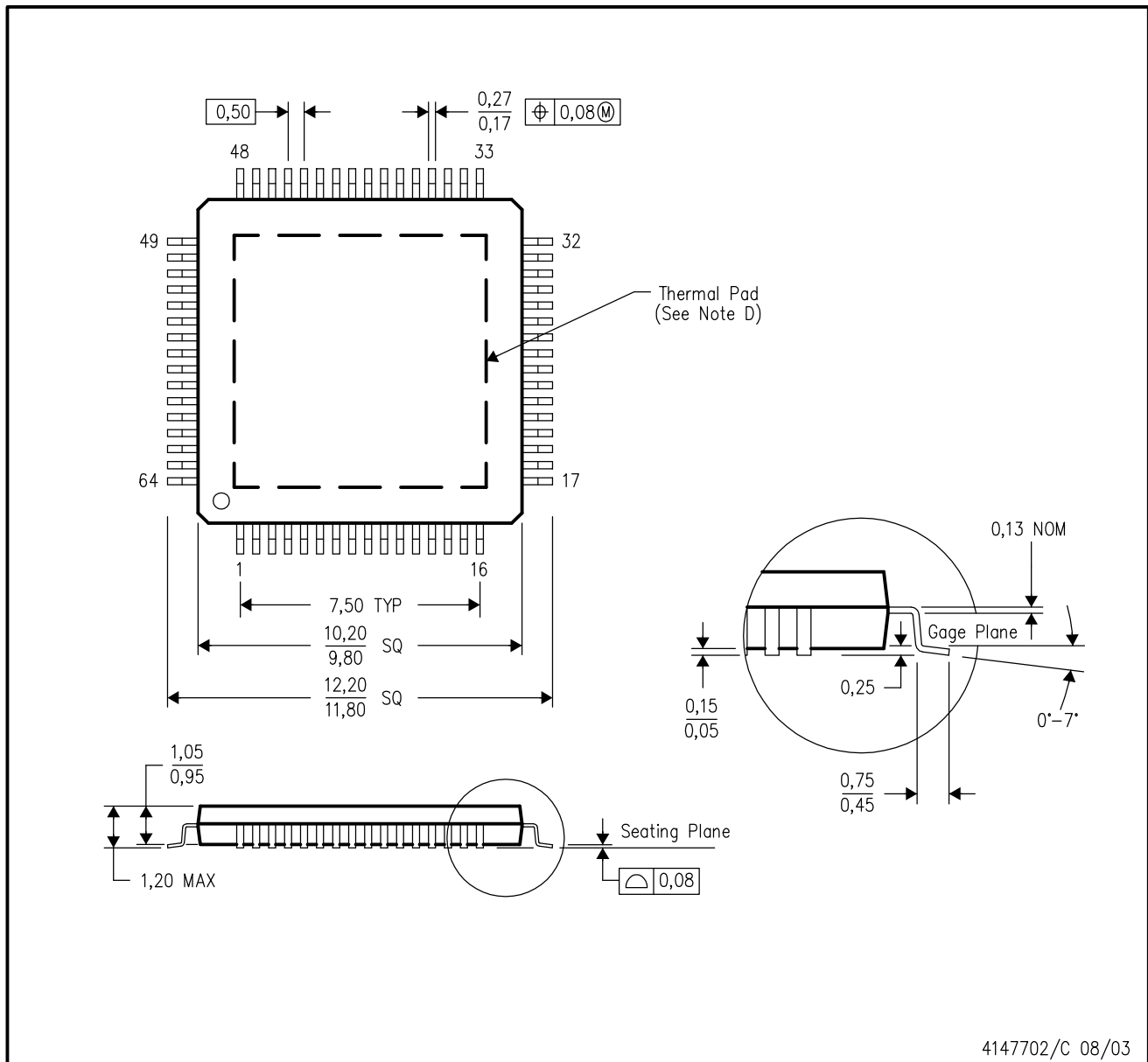
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4226442/A

PAP (S-PQFP-G64)

PowerPAD™ PLASTIC QUAD FLATPACK



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion
 - D. This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <<http://www.ti.com>>.
 - E. Falls within JEDEC MS-026

PowerPAD is a trademark of Texas Instruments.

THERMAL PAD MECHANICAL DATA

PAP (S-PQFP-G64)

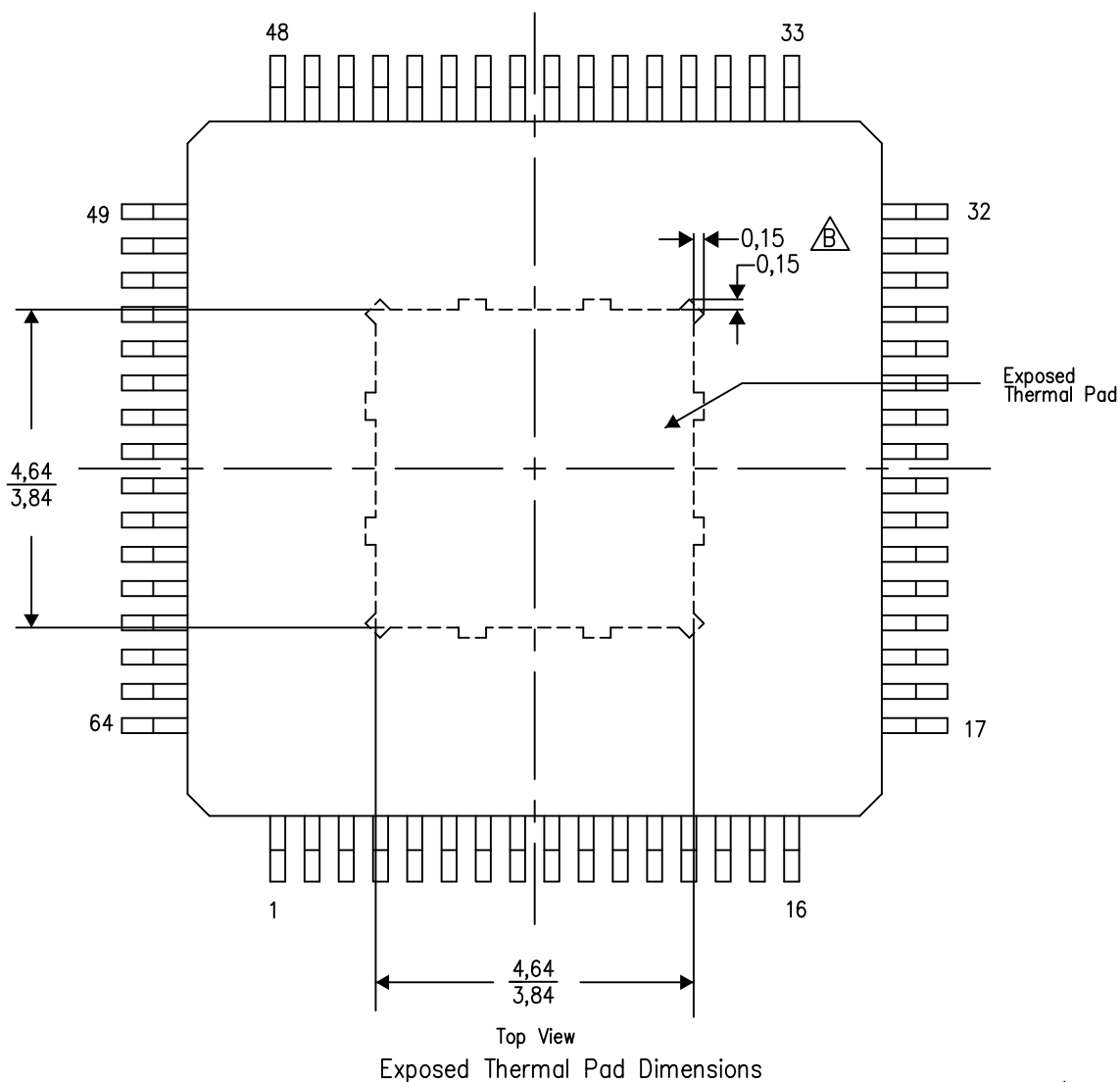
PowerPAD™ PLASTIC QUAD FLATPACK

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached to a printed circuit board (PCB). The thermal pad must be soldered directly to the PCB. After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).


For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



4206326-14/P 05/14

NOTES: A. All linear dimensions are in millimeters

 Tie strap features may not be present.

PowerPAD is a trademark of Texas Instruments

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月