

TUSB1146 USB Type-C™ DisplayPort™ 交替模式 10Gbps 线性转接驱动器交叉点开关

1 特性

- USB Type-C 交叉点开关支持
 - USB 3.2SSP + 2 条 DisplayPort 通道
 - 4 条 DisplayPort 通道
- USB 3.2 x1 Gen 1/Gen 2 高达 10Gbps
- VESA®支持高达 10Gbps 的 DisplayPort 2.0 (UHBR10)
- 支持 D_DFP 引脚分配 C、D 和 E
- USB DFP 接收器可选择自适应均衡或固定均衡。
- UFP 变送器上支持线性和限幅转接驱动器
- 限幅转接驱动器选项可同时提供 TX 电压摆幅和 TX 均衡控制
 - 4 级 TX 电压摆幅，从 800mVpp 一直到 1100mVpp
 - TX 预冲和去加重
- 超低功耗架构
- 在 5GHz 时提供高达 12dB 的均衡
- 透明呈现 DisplayPort 链路训练
- 可通过 GPIO 或 I²C 进行配置
- 基于 USB Type-C 的 Intel 专有 DCI 功能，可实现不开箱调试
- 支持热插拔
- 工业温度范围：-40°C 至 85°C (TUSB1146I)
- 商用温度范围：0°C 至 70°C (TUSB1146)
- 4mm x 6mm、0.4mm 间距 WQFN 封装

2 应用

- 笔记本电脑和台式机
- 平板电脑
- 扩展坞

3 说明

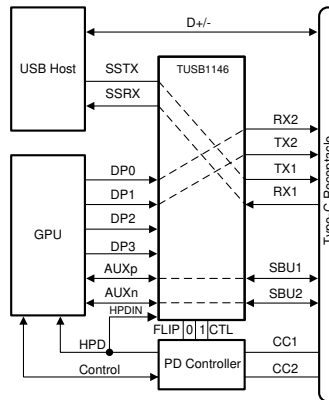
TUSB1146 是一款 VESA USB Type-C™ 交替模式转接驱动开关，对于下行端口（主机），支持高达 10Gbps 的 USB 3.2 数据速率以及高达 10Gbps 的 DisplayPort 2.0 数据速率。该器件根据 USB Type-C 上的 VESA DisplayPort 交替模式标准，用于 C、D 和 E 配置。此线性转接驱动器与协议无关，并且还支持其他 USB Type-C 交替模式接口，如 HDMI 交替模式。

TUSB1146 具有创新的自适应接收器均衡 (AEQ) 功能。AEQ 功能将自动在 USB 器件和 TUSB1146 之间找到最佳 ISI 补偿设置。由于 AEQ 可以找到最佳设置，因此 USB 主机和 USB 器件之间的互操作性会大幅提高。TUSB1146 由 3.3V 单电源供电运行，支持商业级温度范围和工业级温度范围。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
TUSB1146	RNQ (WQFN, 40)	4.00mm × 6.00mm
TUSB1146I		

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



Copyright © 2018, Texas Instruments Incorporated

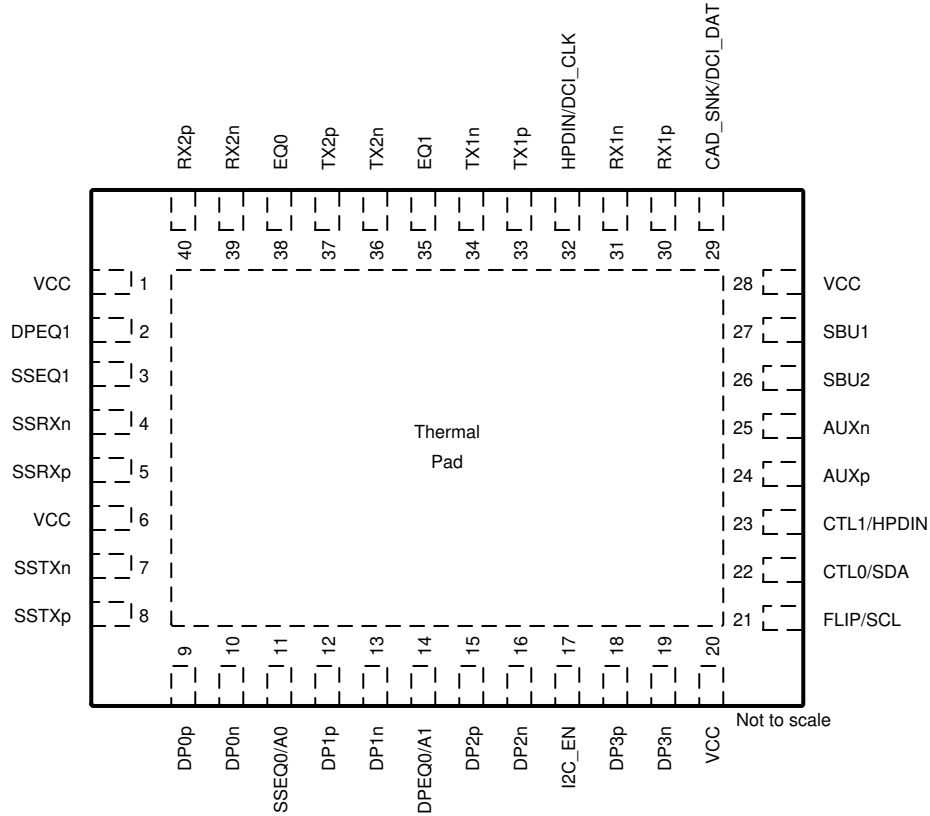
简化版原理图



内容

1 特性	1	7.4 器件功能模式.....	24
2 应用	1	7.5 编程.....	31
3 说明	1	8 寄存器	37
4 TUSB1146 引脚配置和功能	3	8.1 寄存器映射.....	37
5 规格	5	9 应用和实施	48
5.1 绝对最大额定值.....	5	9.1 应用信息.....	48
5.2 ESD 等级.....	5	9.2 典型应用.....	48
5.3 建议运行条件.....	5	9.3 系统示例.....	53
5.4 热性能信息.....	5	10 电源相关建议	57
5.5 电源特性.....	6	11 布局	57
5.6 控制 I/O 直流电气特性.....	6	11.1 布局指南.....	57
5.7 USB 和 DP 电气特性.....	8	11.2 布局示例.....	58
5.8 DCI 电气特性.....	11	12 器件和文档支持	59
5.9 时序要求.....	11	12.1 接收文档更新通知.....	59
5.10 开关特性.....	11	12.2 支持资源.....	59
5.11 典型特性.....	13	12.3 商标.....	59
6 参数测量信息	16	12.4 静电放电警告.....	59
7 详细说明	21	12.5 术语表.....	59
7.1 概述.....	21	13 修订历史记录	59
7.2 功能方框图.....	22	14 机械、封装和可订购信息	59
7.3 特性说明.....	23		

4 TUSB1146 引脚配置和功能



Copyright © 2019, Texas Instruments Incorporated

图 4-1. RNQ 封装，40 引脚 WQFN (俯视图)

表 4-1. TUSB1146 引脚功能

引脚		I/O	说明
名称	编号		
DP0p	9	差分输入	DisplayPort 通道 0 的 DP 差分正输入。
DP0n	10	差分输入	DisplayPort 通道 0 的 DP 差分负输入。
DP1p	12	差分输入	DisplayPort 通道 1 的 DP 差分正输入。
DP1n	13	差分输入	DisplayPort 通道 1 的 DP 差分负输入。
DP2p	15	差分输入	DisplayPort 通道 2 的 DP 差分正输入。
DP2n	16	差分输入	DisplayPort 通道 2 的 DP 差分负输入。
DP3p	18	差分输入	DisplayPort 通道 3 的 DP 差分正输入。
DP3n	19	差分输入	DisplayPort 通道 3 的 DP 差分负输入。
RX1n	31	差分输入/输出	DisplayPort 的差分负输出或 USB3.1 下行端口的差分负输入。
RX1p	30	差分输入/输出	DisplayPort 的差分正输出或 USB3.1 下行端口的差分正输入。
TX1n	34	差分输出	DisplayPort 或 USB3.1 下行端口的差分负输出。
TX1p	33	差分输出	DisplayPort 或 USB 3.1 下行端口的差分正输出。
TX2p	37	差分输出	DisplayPort 或 USB 3.1 下行端口的差分正输出。
TX2n	36	差分输出	DisplayPort 或 USB 3.1 下行端口的差分负输出。

表 4-1. TUSB1146 引脚功能 (续)

引脚		I/O	说明
名称	编号		
RX2p	40	差分输入/输出	DisplayPort 的差分正输出或 USB3.1 下行端口的差分正输入。
RX2n	39	差分输入/输出	DisplayPort 的差分负输出或 USB3.1 下行端口的差分负输入。
SSTXp	8	差分输入	USB3.1 上行端口的差分正输入。
SSTXn	7	差分输入	USB3.1 上行端口的差分负输入。
SSRXp	5	差分输出	USB3.1 上行端口的差分正输出。
SSRXn	4	差分输出	USB3.1 上行端口的差分负输出。
EQ1	35	四电平输入	使用 USB 时, 此引脚与 EQ0 一起为下行 RX1 和 RX2 设置 USB 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 7-7。
EQ0	38	四电平输入	使用 USB 时, 此引脚与 EQ1 一起为下行 RX1 和 RX2 设置 USB 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 7-7。
CAD_SNK/DCI_DAT ⁽¹⁾	29	I/O (PD)	当 I2C_EN ≠ 0, 此引脚用作 DCI 数据输出。如果不使用、则保持开路。当 I2C_EN = 0 时, 此引脚为 CAD_SNK (L = 启用 AUX 监测, H = 禁用 AUX 监测且所有通道均处于活动状态)。
HPDIN/DCI_CLK ⁽¹⁾	32	I/O (PD)	当 I2C_EN ≠ 0, 此引脚用作 DCI 时钟输入。如果不使用、则保持开路。当 I2C_EN = 0 时, 此引脚是从 DisplayPort 接收端接收的热插拔检测输入。当 HPDIN 处于低电平的时间超过 2ms 时, 所有 DisplayPort 通道将被禁用, 而 AUX 至 SBU 开关会保持闭合状态。
I2C_EN	17	四电平输入	I ² C 编程模式或 GPIO 编程选择。 0 = GPIO 模式 (禁用 I ² C) 且禁用自适应 EQ。 R = TI 测试模式 (I ² C 在 3.3V 下启用) F = I ² C 在 1.8V 下启用 (当 EQ0 = 0 且 EQ1 = 0 时)。EQ0 和 EQ1 的所有其他组合均保留。 1 = I ² C 在 3.3V 下启用。
SBU1	27	I/O, CMOS	SBU1。该引脚应与 Type-C 插座上的 SBU1 引脚直流耦合。还建议把一个 2-M 欧姆电阻器连接到 GND。
SBU2	26	I/O, CMOS	SBU2。该引脚应与 Type-C 插座上的 SBU2 引脚直流耦合。还建议把一个 2-M 欧姆电阻器连接到 GND。
AUXp	24	I/O, CMOS	AUXp。DisplayPort AUX 正 I/O 通过交流耦合电容器连接到 DisplayPort 源端。除了交流耦合电容器外, 此引脚还需要一个 100K 接 GND 电阻。此引脚与 AUXN 一起由 TUSB1146 用于 AUX 监测并根据 Type-C 的方向路由到 SBU1/2。
AUXn	25	I/O, CMOS	AUXn。DisplayPort AUX 负 I/O 通过交流耦合电容器连接到 DisplayPort 源端。除了交流耦合电容器外, 此引脚还需要一个 100K 接 VCC (3.3V) 电阻。此引脚与 AUXP 一起由 TUSB1146 用于 AUX 监测并根据 Type-C 的方向路由到 SBU1/2。
DPEQ1	2	四电平输入	DisplayPort 接收器 EQ。该引脚与 DPEQ0 一起选择 DisplayPort 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 7-9。
DPEQ0/A1	14	四电平输入	DisplayPort 接收器 EQ。该引脚与 DPEQ1 一起选择 DisplayPort 接收器均衡器增益。当 I2C_EN ≠ 0 时, 该引脚还将设置 TUSB1146 I ² C 地址。有关均衡设置的详细信息, 请参阅表 7-9。
SSEQ1	3	四电平输入	与 SSEQ0 一起设置上游 SSTXP/N 的 USB 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 7-8。
SSEQ0/A0	11	四电平输入	与 SSEQ1 一起设置上游 SSTXP/N 的 USB 接收器均衡器增益。当 I2C_EN ≠ 0 时, 该引脚还将设置 TUSB1146 I ² C 地址。有关均衡设置的详细信息, 请参阅表 7-8。
FLIP/SCL	21	两电平输入	当 I2C_EN = 0 时, 此引脚为翻转控制引脚, 否则此引脚为 I ² C 时钟引脚。当用于 I ² C 时钟时, 上拉至 I ² C 主器件的 VCC I2C 电源。
CTL0/SDA	22	两电平输入	当 I2C_EN = 0 时, 此引脚为 USB3.1 开关控制引脚, 否则此引脚为 I ² C 数据引脚。当用于 I ² C 数据时, 上拉至 I ² C 主器件的 VCC I2C 电源。
CTL1/HPDIN	23	两电平输入 (失效防护) (PD)	DP 交替模式开关控制引脚。当 I2C_EN = “0” 时, 此引脚将启用或禁用 DisplayPort 功能。否则, 当 I2C_EN 不为 “0” 时, 通过 I ² C 寄存器启用和禁用 DisplayPort 功能。 L = 禁用 DisplayPort。 H = 启用 DisplayPort。 当 I2C_EN 不为 “0” 时, 此引脚是从 DisplayPort 接收端接收的热插拔检测输入。当该 HPDIN 处于低电平的时间超过 2ms 时, 所有 DisplayPort 通道将被禁用, 且 AUX 至 SBU 开关将保持闭合状态。
VCC	1、6、20、28	P	3.3V 电源
散热焊盘		G	接地

(1) 不是失效防护 I/O。在移除 VCC 时主动将引脚驱动为高电平会导致 VCC 引脚上出现漏电压。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电源电压范围	V _{CC}	-0.3	4	V
任一输入或输出引脚上的电压范围	正负输入之间的差分电压	-2.5	2.5	V
	差分输入的电压	-0.5	4	V
	CMOS 输入	-0.5	4	V
最大结温, T _J	TUSB1146		105	°C
	TUSB1146I		125	°C
贮存温度, T _{stg}		-65	150	°C

(1) 应力超出绝对最大额定值下面列出的值时可能会对器件造成永久损坏。这些仅仅是应力额定值, 并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

		值	单位
V _(ESD)	静电放电	±2000	V
	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾ 充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1500	

(1) JEDEC 文件 JEP155 指出: 500V HBM 可实现在标准 ESD 控制流程下安全生产。

(2) JEDEC 文件 JEP157 指出: 250V CDM 可实现在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{CC}	主电源	3.0	3.3	3.6	V
	主电源斜坡要求	0.1		50	ms
V _(I2C)	在 SDA 和 SCL 上将外部电阻拉升到的电源	1.7		3.6	V
V _(PSN)	V _{CC} 引脚上的电源噪声 (小于 4MHz)			100	mV
T _A	TUSB1146 自然通风条件下的工作温度范围	0		70	°C
	TUSB1146I 自然通风条件下的工作温度范围	-40		85	°C

5.4 热性能信息

热指标 ⁽¹⁾		TUSB1146	单位
		RNQ (WQFN)	
		40 引脚	
R _{θJA}	结至环境热阻	37.6	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	20.7	°C/W
R _{θJB}	结至电路板热阻	9.5	°C/W
ψ _{JT}	结至顶部特征参数	0.2	°C/W
ψ _{JB}	结至电路板特征参数	9.4	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	2.3	°C/W

(1) 有关新旧热性能指标的更多信息, 请参阅 [半导体和 IC 封装热性能指标](#) 应用报告。

5.5 电源特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$P_{CC(Active-USB)}$	平均有功功率 仅 USB	链路处于 U0 且采用 GEN2 数据传输；EQ 控制引脚 = NC；10Gbps 时的 PRBS7 模式； $V_{ID} = 1000mV_{PP}$ ；LINR_L3；CTL1 = L；CTL0 = H		270		mW
$P_{CC(Active-USB-DP1)}$	平均有功功率 USB + 2 通道 DP	采用 GEN2 数据传输的链路处于 U0；EQ 控制引脚 = NC；10Gbps 下 PRBS7 码型； $V_{ID} = 1000mV_{PP}$ ；LINR_L3；CTL1 = H；CTL0 = H		520		mW
$P_{CC(Active--4DP)}$	平均有功功率 仅 4 通道 DP	四个以 8.1Gbps 运行的活动 DP 通道；PRBS7 码型；CTL1 = H；CTL0 = L；LINR_L3；		500		mW
$P_{CC(NC-USB)}$	无连接时的平均功率	无 GEN2 器件连接至 TXP/TXN；CTL1 = L；CTL0 = H；		3.5		mW
$P_{CC(U2U3)}$	U2/U3 中的平均功率	链路处于 U2 或 U3；仅 USB 模式；CTL1 = L；CTL0 = H；		2.0		mW
$P_{CC(HPDLow--4DP)}$	当 HPDIN = L 时仅 4 通道 DP 模式的功率	CTL1 = H；CTL0 = L；HPDIN = L；		0.475		mW
$P_{CC(DISABLED-I2C)}$	I2C 模式下器件禁用功率	I2C_EN != 0；HPDIN = L；		0.122		mW
$P_{CC(DISABLED)}$	器件已禁用电源	CTL1 = L；CTL0 = L；I2C_EN = 0；HPDIN = L；		0.110		mW

5.6 控制 I/O 直流电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
4 电平输入						
四电平 V_{TH}	阈值 0/R	$V_{CC} = 3.3V$		0.55		V
四电平 V_{TH}	阈值 R/悬空	$V_{CC} = 3.3V$		1.65		V
四电平 V_{TH}	阈值悬空/1	$V_{CC33} = 3.3V$		2.7		V
I_{IH}	高电平输入电流	$V_{CC} = 3.6V$ ； $V_{IN} = 3.6V$	20		60	μA
I_{IL}	低电平输入电流	$V_{CC} = 3.6V$ ； $V_{IN} = 0V$	-100		-40	μA
R_{PU}	内部上拉电阻			48		k Ω
R_{PD}	内部下拉电阻			98		k Ω
2 态 CMOS 输入 (CTL0、CTL1、FLIP)。CTL0 和 FLIP 采用失效防护机制。						
V_{IH}	高电平输入电压	$V_{CC} = 3.0V$	2		3.6	V
V_{IL}	低电平输入电压	$V_{CC} = 3.6V$	0		0.8	V
R_{PD}	HPDIN、CADSNK 的内部下拉电阻		400	500	600	k Ω
R_{PD}	CTL1 的内部下拉电阻		300	400	500	k Ω
I_{IH_CTL1}	CTL1 引脚的高电平输入电流	$V_{IN} = 3.6V$	-11		11	μA
I_{IL_CTL1}	CTL1 引脚的低电平输入电流	$V_{IN} = GND$ ， $V_{CC} = 3.6V$	-1		1	μA
$I_{IH_HPD_CAD}$	HPDIN、CADSNK 的高电平输入电流	$V_{IN} = 3.6V$	-11		11	μA
$I_{IL_HPD_CAD}$	HPDIN、CADSNK 的低电平输入电流	$V_{IN} = GND$ ， $V_{CC} = 3.6V$	-1		1	μA
$I_{IH_CTL0_FLIP}$	CTL0 和 FLIP 的高电平输入电流	$V_{IN} = 3.6V$ ；I2C_EN = 0	-1		1	μA
$I_{IL_CTL0_FLIP}$	CTL0 和 FLIP 的低电平输入电流	$V_{IN} = GND$ ， $V_{CC} = 3.6V$ ；I2C_EN = 0；	-1		1	μA
I2C 控制引脚 (SCL、SDA)						
V_{IH_3p3V}	配置为 3.3V I2C 电平时的高电平输入电压	I2C_EN = 1	2.0		3.6	V
V_{IL_3p3V}	配置为 3.3V I2C 电平时的低电平输入电压	I2C_EN = 1	0		0.8	V

5.6 控制 I/O 直流电气特性 (续)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
V _{IH_1p8V}	配置为 1.8V I2C 电平时的高电平输入电压	I2C_EN = F	1.2			V
V _{IL_1p8V}	配置为 1.8V I2C 电平时的低电平输入电压	I2C_EN = F	0		0.6	V
V _{OL}	低电平输出电压	I2C_EN = 0 ; I _{OL} = 6mA	0		0.4	V
I _{OL}	低电平输出电流	I2C_EN = 0 ; V _{OL} = 0.4V	20			mA
I _{I(I2C)}	输入电流	0.1 x V _(I2C) < 输入电压 < 3.3V	-1		1	μA
C _{I(I2C)}	输入电容				10	pF
C _(I2C_FM+_BUS)	FM+ (1MHz) 的 I2C 总线电容				150	pF
C _(I2C_FM_BUS)	FM (400kHz) 的 I2C 总线电容				150	pF
R _(EXT_I2C_FM+)	在 FM+ (1MHz) 下运行时 SDA 和 SCL 二者之上的外部电阻	C _(I2C_FM+_BUS) = 150pF	620	820	910	Ω
R _(EXT_I2C_FM)	在 FM (400kHz) 下运行时 SDA 和 SCL 二者之上的外部电阻	C _(I2C_FM_BUS) = 150pF	620	1500	2200	Ω

5.7 USB 和 DP 电气特性

在自然通风条件下的工作温度范围和电压范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
USB Gen 2 差分接收器 (RX1p/n、RX2p/n、SSTXp/n)						
$V_{(RX-DIFF-PP)}$	输入差分峰峰值电压摆幅线性动态范围	通过基准通道在 CTLE 后测得的交流耦合差分峰峰值信号		1200		mVpp
$V_{(RX-DC-CM)}$	接收器中的共模电压偏置 (直流)			0		V
$V_{RX_CM-INST}$	所有工作条件 (从 OFF 变为 ON, 从禁用变为 USB 等...) 下的最大瞬时 RX 直流共模电压变化	在 200k Ω 负载下交流耦合电容器的非 TUSB1146 侧测量。	-200		500	mV
$R_{(RX-DIFF-DC)}$	差分输入阻抗 (直流)	在 TXP/TXN 上检测到 GEN2 器件后存在	72	90	120	Ω
$R_{(RX-CM-DC)}$	接收器直流共模阻抗	在 TXP/TXN 上检测到 GEN2 器件后存在	18		30	Ω
$Z_{(RX-HIGH-IMP-DC-POS)}$	禁用具有终端时的共模输入阻抗 (直流)	在 TXP/TXN 上未检测到 GEN2 器件时存在。在相对于 GND 的 0-500mV 范围内测得。	25			k Ω
$V_{(SIGNAL-DET-DIFF-PP)}$	输入差分峰峰值信号检测置位电平	在 10Gbps 下, 无输入损耗, PRBS7 码型		80		mV
$V_{(RX-IDLE-DET-DIFF-PP)}$	输入差分峰峰值信号检测置为无效电平	在 10Gbps 下, 无输入损耗, PRBS7 码型		60		mV
$V_{(RX-LFPS-DET-DIFF-PP)}$	低频率周期性信令 (LFPS) 检测阈值	低于最小静噪值	100		300	mV
$V_{(RX-CM-AC-P)}$	峰值 RX 交流共模电压	在封装引脚处测得			150	mV
$C_{(RX)}$	RX 输入电容至 GND	在 5GHz 下;		0.88	1	pF
$R_{L(RX-DIFF)}$	差分回波损耗	90 Ω 下 50MHz 至 1.25GHz;		-19		dB
		90 Ω 下 5GHz;		-10		dB
$R_{L(RX-CM)}$	共模回波损耗	90 Ω 下 50MHz 至 5GHz;		-10		dB
E_{Q_SSTX15}	5GHz 下 SSTX 接收器均衡	FLIPSEL = 0; SSEQ_SEL = 15;		11.5		dB
E_{Q_RX15}	5GHz 下 RX1 接收器均衡	FLIPSEL = 0; EQ1_SEL = 15;		11.0		dB
$C_{AC-USB1}$	SSTX 上必要的外部交流电容器		75		265	nF
$C_{AC-USB2}$	RX1 和 RX2 上可选的外部交流电容器。		297		363	nF
USB Gen 2 差分变送器 (TX1p/n、TX2p/n、SSRXp/n)						
$V_{TX(DIFF-PP)}$	发送器动态差分电压摆幅范围。			1200		mVpp
$V_{TX(RCV-DETECT)}$	接收器检测期间允许的电压变化量				600	mV
$V_{TX-CM-INST-ONOFF}$	工作状态下的最大瞬时 TX 直流共模电压变化: 在 Rx.Detect 期间, 从 OFF 切换到 ON, 从 ON 切换到 OFF; 断开 U0、U2/U3 切换到 U0。	在 200k Ω 负载下交流耦合电容器的非 TUSB1146 侧单端测量。	-500		800	mV
$V_{TX(CM-IDLE-DELTA)}$	处于 U2/U3 且未主动发送 LFPS 时的发送器空闲共模电压变化		-300		600	mV
$V_{TX(DC-CM)}$	发送器中的共模电压偏置 (直流)		0		1	V
$V_{TX(CM-AC-PP-ACTIVE)}$	TX 交流共模电压有源	Txp + Txn 在时间和振幅上的最大不匹配			100	mVpp
$V_{TX(IDLE-DIFF-AC-PP)}$	交流电气空闲差分峰峰值输出电压	在封装引脚处	0		10	mV
$V_{TX(CM-DC-ACTIVE-IDLE-DELTA)}$	U1 和 U0 之间的绝对直流共模电压	在封装引脚处			200	mV
$R_{TX(DIFF)}$	驱动器的差分阻抗		80	90	120	Ω
$R_{TX(CM)}$	驱动器的共模阻抗	在 0-500mV 范围内相对于交流接地测得	18		30	Ω
$V_{SSRX-LIMITED-VODL0}$	配置为限幅转接驱动器和 LINR_L0 时的 SSRX 差分峰峰值电压	TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 0;		800		mVpp
$V_{SSRX-LIMITED-VODL1}$	配置为限幅转接驱动器和 LINR_L1 时的 SSRX 差分峰峰值电压	TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 0;		900		mVpp

5.7 USB 和 DP 电气特性 (续)

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V _{SSRX-LIMITED-VODL2}	配置为限幅转接驱动器和 LINR_L2 时的 SSRX 差分峰峰值电压		1000		mVpp
V _{SSRX-LIMITED-VODL3}	配置为限幅转接驱动器和 LINR_L3 时的 SSRX 差分峰峰值电压		1100		mVpp
V _{SSRX-DE-RATIO0}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。		-1.5		dB
V _{SSRX-DE-RATIO1}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。		-2.1		dB
V _{SSRX-DE-RATIO2}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。		-3.2		dB
V _{SSRX-DE-RATIO3}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。		-3.8		dB
V _{SSRX-PRESH-RATIO0}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。		1.5		dB
V _{SSRX-PRESH-RATIO1}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。		2.0		dB
V _{SSRX-PRESH-RATIO2}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。		2.3		dB
V _{SSRX-PRESH-RATIO3}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。		2.8		dB
I _{TX(SHORT)}	TX 短路电流	TX± 短路至 GND		40	mA
C _{TX(PARASITIC)}	用于回波损耗的 TX 输入电容	在封装引脚处, 在 5GHz 下	0.9	1.25	pF
R _{LTX(DIFF)}	差分回波损耗	90 Ω 下 50MHz - 1.25GHz	-30		dB
		90 Ω 下 5GHz	-21		dB
R _{LTX(CM)}	共模回波损耗	90 Ω 下 50MHz - 5GHz	-10		dB
C _{TX-AC(COUPPLING)}	外部必要交流耦合电容器		75	265	nF
交流特性					
串扰	TX 和 RX 信号对之间的差分串扰	在 5GHz 下; EQ = 0;	-30		dB
CP _{LF-LINRL0}	LINR_L0 设置下的低频 1dB 压缩点。	条件为 100MHz, 200mVpp < V _{ID} < 1200mVpp	600		mVpp
CP _{HF-LINRL0}	LINR_L0 设置下的高频 1dB 压缩点。	条件为 5GHz, 200mVpp < V _{ID} < 1200mVpp	550		mVpp
CP _{LF-LINRL1}	LINR_L1 设置下的低频 1dB 压缩点。	条件为 100MHz, 200mVpp < V _{ID} < 1200mVpp	700		mVpp

5.7 USB 和 DP 电气特性 (续)

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
CP _{HF-LINRL1}	LINR_L1 设置下的高频 1dB 压缩点。	条件为 5GHz, 200mVpp < V _{ID} < 1200mVpp	650		mVpp
CP _{LF-LINRL2}	LINR_L2 设置下的低频 1dB 压缩点。	条件为 100MHz, 200mVpp < V _{ID} < 1200mVpp	800		mVpp
CP _{HF-LINRL2}	LINR_L2 设置下的高频 1dB 压缩点。	条件为 5GHz, 200mVpp < V _{ID} < 1200mVpp	750		mVpp
CP _{LF-LINRL3}	LINR_L3 设置下的低频 1dB 压缩点。	条件为 100MHz, 200mVpp < V _{ID} < 1200mVpp	900		mVpp
CP _{HF-LINRL3}	LINR_L3 设置下的高频 1dB 压缩点。	条件为 5GHz, 200mVpp < V _{ID} < 1200mVpp	830		mVpp
f _{LF}	低频截止	200mVpp < V _{ID} < 1200mVpp	20	50	kHz
t _{TX_DJ_USB}	在 USB 模式下运行时的 TX 输出确定性残留抖动。	最优 EQ 设置; 12 英寸前置沟道 (SDD21 = -11.2dB); 1.6 英寸后置沟道 (SDD21 = -1.8dB); PRBS7; 10Gbps	.07		UI
t _{TX_DJ_DP}	在 DP 模式下运行时的 TX 输出确定性残留抖动。	最优 EQ 设置; 12 英寸前置沟道 (SDD21 = -11.2dB); 1.6 英寸后置沟道 (SDD21 = -1.8dB); PRBS7; 8.1Gbps	.04		UI
DisplayPort 接收器 (DP[3:0]p/n)					
V _{ID(PP)}	峰峰值输入差分动态电压范围		1400		V
V _{IC}	输入共模电压		0	1.75	2 V
V _{RX_CM-INST}	所有工作条件 (从 OFF 变为 ON, 从禁用变为 4DP 等...) 下的最大瞬时 RX 直流共模电压变化	在 50Ω 负载下交流耦合电容器的非 TUSB1146 侧单端测量。	-300	500	mV
d _R	数据速率			10	Gbps
R _(ti)	输入终端电阻		75	90	110 Ω
C _(AC)	外部必要交流耦合电容		75	265	nF
E _{Q_DP15}	4.05GHz 下 DP0 接收器均衡	FLIPSEL = 0; DP0EQ_SEL = 15;	12		dB
E _{Q_DP15}	5GHz 下 DP0 接收器均衡	FLIPSEL = 0; DP0EQ_SEL = 15;	12.3		dB
DisplayPort 变送器 (TX1p/n, TX2p/n, RX1p/n, RX2p/n)					
V _{TX-CM-INST}	所有工作条件 (从禁用变为 4DP 等...) 下的最大瞬时 TX 直流共模电压变化	在 50Ω 负载下交流耦合电容器的非 TUSB1146 侧测量。	-500	1000	mV
V _{TX(DC-CM)}	发送器中的共模电压偏置 (直流)		0	1	V
AUXp 或 AUXn 和 SBU1 或 SBU2					
R _{ON}	输出导通电阻	V _{CC} = 3.3V; AUXp 的 V _I = 0V 至 0.4V; AUXn 的 V _I = 2.7V 至 3.6V	2	5.5	10 Ω
ΔR _{ON}	对内导通电阻不匹配	V _{CC} = 3.3V; AUXp 的 V _I = 0V 至 0.4V; AUXn 的 V _I = 2.7V 至 3.6V		2.5	Ω
R _{ON(FLAT)}	在相同 VCC 和温度下测得的导通电阻平坦度 (R _{ON} 最大值 - R _{ON} 最小值)	V _{CC} = 3.3V; AUXp 的 V _I = 0V 至 0.4V; AUXn 的 V _I = 2.7V 至 3.6V		2	Ω
V _(AUXP_DC_CM)	AUXp 和 SBU1 的 AUX 通道直流共模电压。	V _{CC} = 3.3V;	0	0.4	V
V _(AUXN_DC_CM)	AUXn 和 SBU2 的 AUX 通道直流共模电压	V _{CC} = 3.3V;	2.7	3.6	V
C _(AUX_ON)	导通状态电容	V _{CC} = 3.3V; CTL1 = 1; V _I = 0V 或 3.3V	4	7	pF
C _(AUX_OFF)	关断状态电容	V _{CC} = 3.3V; CTL1 = 0; V _I = 0V 或 3.3V	3	6	pF

5.8 DCI 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
DCI_CLK 和 DCI_DAT LVCMOS 输出					
V _{OL}	低电平输出电压	V _{CC} = 3V ; I _{OL} = 2mA ; C _L = 10pF			0.45 V
V _{OH}	高电平输出电压	V _{CC} = 3V ; I _{OL} = -2mA ;			2.4 V
R _{DCI}	输出特性阻抗	21	25	33	Ω
t _{PERIOD}	DCI 时钟周期	50% 时测量			7.52 ns
t _{VALID}	DCI 时钟上升沿至 DCI 数据有效				1 ns
t _{DCI_RISE}	DCI 输出上升时间	20% 至 80% 时测量。			350 ps
t _{DCI_FALL}	DCI 输出下降时间	80% 至 20% 时测量			350 ps

5.9 时序要求

			最小值	标称值	最大值	单位
USB3.1						
tIDLEEntry	从 U0 到电气空闲的延迟	请参阅图 6-4。		10		ns
tIDLEExit_U1	U1 退出时间：电气空闲中断到传输 LFPS	请参阅图 6-4。		6		ns
tIDLEExit_U2U3	U2/U3 退出时间：电气空闲中断到传输 LFPS	请参阅图 6-4。		10		μs
tRXDET_INTVL	在断开期间的 RX 检测间隔				12	ms
tIDLEExit_DISC	断开退出时间			10		μs
tExit_SHTDN	关断退出时间			1		ms
tAEQ_FULL_DONE	在完全完整 AEQ 模式下运行时获得最佳 EQ 设置的最长时间。				300	μs
tAEQ_FAST_DONE	在快速 AEQ 模式下运行时确定适当 EQ 设置的最长时间。				60	μs
tDIFF_DLY	差分传播延迟	请参阅图 6-3。			300	ps
tR, tF	输出上升/下降时间	在距输出引脚 1.7 英寸处测得的差分电压的 20% 至 80%；请参阅图 6-5。		40		ps
tRF_MM	输出上升/下降时间不匹配	在距输出引脚 1.7 英寸处测得的差分电压的 20% 至 80%			2.6	ps
上电						
tD_PG	VCC(min) 至内部电源正常状态置为高电平有效	请参阅图 6-11			25	ms
tCFG_SU	CFG ⁽¹⁾ 引脚建立 ⁽²⁾	请参阅图 6-11	250			μs
tCFG_HD	CFG ⁽¹⁾ 引脚保持	请参阅图 6-11	10			μs
tCTL_DB	CTL[1:0] 和 FLIP 引脚去抖	请参阅图 6-11			16	ms

(1) 以下引脚包括 CFG 引脚：I2C_EN、EQ[1:0]、SSEQ[1:0] 和 DPEQ[1:0]。

(2) 当 V_{CC} 为最小值时，建议使 CFG 引脚保持稳定。

5.10 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
AUXp 或 AUXn 和 SBU1 或 SBU2					
tAUX_PD	开关传播延迟			400	ps
tAUX_SW_OFF	CTL1 到开关断开的开关时间。不包括 TCTL1_DEBOUNCE。	请参阅图 6-7。		500	ns
tAUX_SW_ON	CTL1 到开关导通的开关时间	请参阅图 6-6。		500	ns
tAUX_INTRA	对内输出偏斜			100	ps
USB3.1 和 DisplayPort 模式转换要求 GPIO 模式					

5.10 开关特性（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{GP_USB_4DP}$	从仅 USB 3.1 模式切换到 4 通道 DisplayPort 模式时或反之亦然，CTL0 和 CTL1 的最小重叠。	I2C_EN = 0；请参阅 图 6-2。	4			μs
CTL1 及 HPDIN						
$t_{CTL1_DEBOUNCE}$	从 H 切换到 L 时的 CTL1 和 HPDIN 去抖时间。		2		10	ms
I²C						
f_{SCL}	I ² C 时钟频率				1	MHz
t_{BUF}	启动条件和停止条件之间的总线空闲时间	请参阅 图 6-1	0.5			μs
t_{HDSTA}	重复启动条件后的保持时间。在这段时间后，第一个时钟脉冲被生成。	请参阅 图 6-1	0.26			μs
t_{LOW}	I ² C 时钟的低电平周期	请参阅 图 6-1	0.5			μs
t_{HIGH}	I ² C 时钟的高电平周期	请参阅 图 6-1	0.26			μs
t_{SUSTA}	重复 START 条件的建立时间	请参阅 图 6-1	0.26			μs
t_{HDDAT}	数据保持时间	请参阅 图 6-1	0			μs
t_{SUDAT}	数据设置时间	请参阅 图 6-1	50			ns
t_R	SDA 和 SCL 信号的上升时间	请参阅 图 6-1			120	ns
t_F	SDA 和 SCL 信号的下降时间	请参阅 图 6-1	$20 \times (V_{(I2C)}/5.5 V)$		120	ns
t_{SUSTO}	STOP 条件的建立时间	请参阅 图 6-1	0.26			μs
C_b	每个总线的容性负载				150	pF

5.11 典型特性

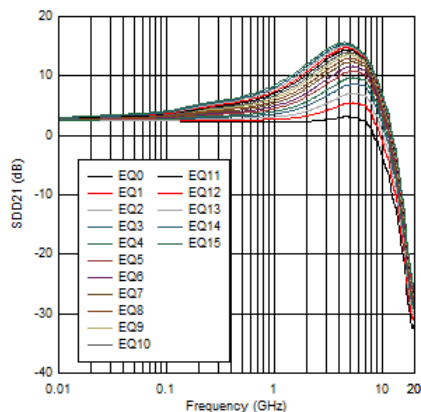


图 5-1. DisplayPort EQ 设置曲线

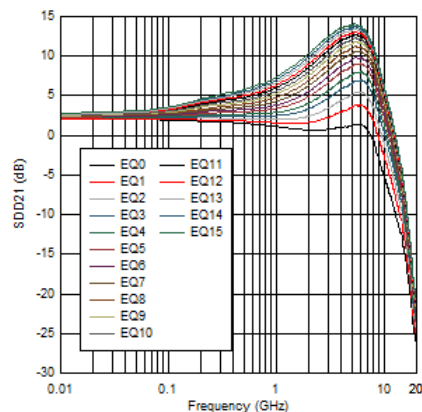


图 5-2. USB RX1 EQ 设置曲线

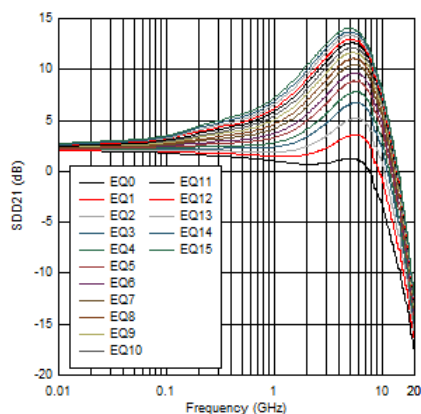


图 5-3. USB SSTX EQ 设置曲线

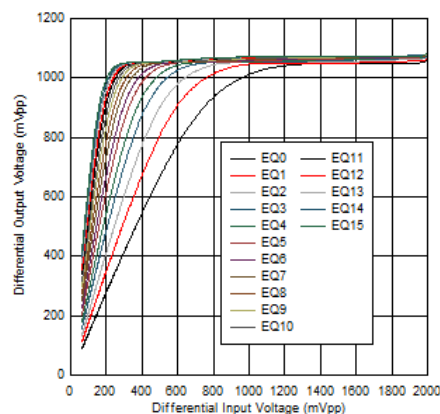


图 5-4. 4.05GHz 时的 DisplayPort 线性曲线

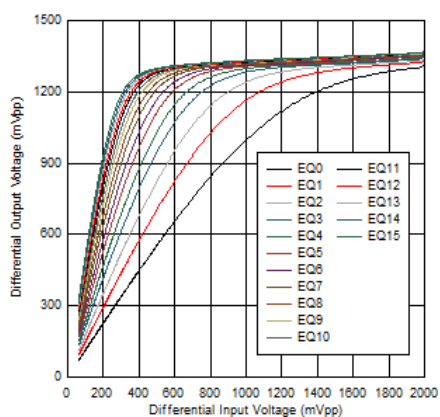


图 5-5. 5GHz 时的 USB TX 线性曲线

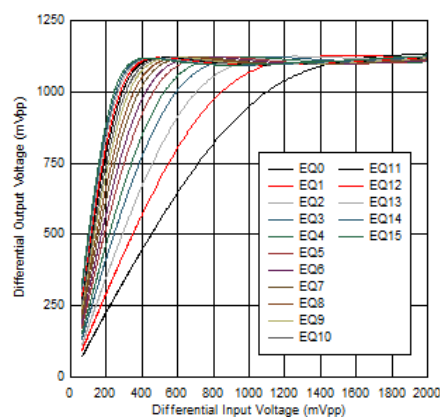


图 5-6. 5GHz 时的 USB RX 线性曲线

5.11 典型特性 (续)

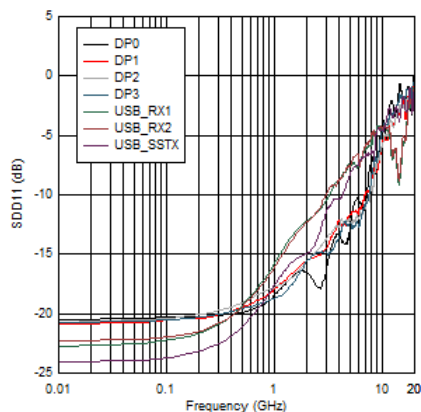


图 5-7. 输入回波损耗性能

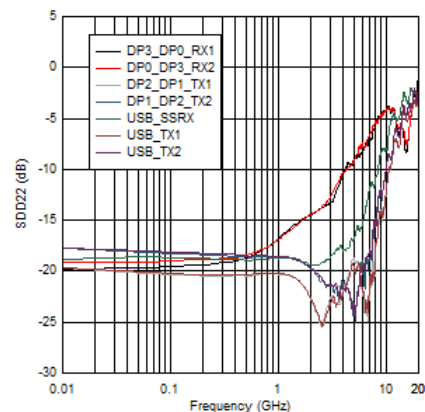


图 5-8. 输出回波损耗性能

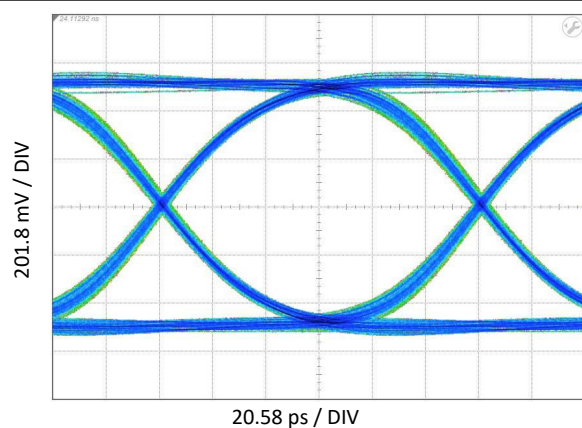


图 5-9. 在 8.1Gbps 时，具有 12 英寸输入 PCB 布线的 DisplayPort HBR3 眼图性能

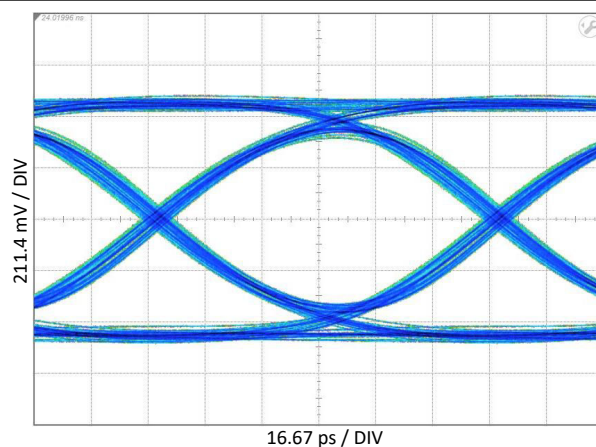


图 5-10. 10Gbps 下具有 12 英寸输入 PCB 布线的 USB 3.1 Gen2 眼图性能

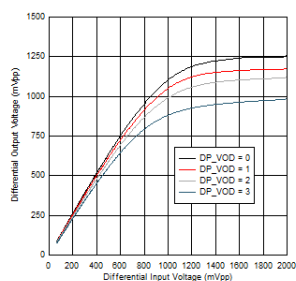


图 5-11. 100MHz 下的 DP VOD 线性设置

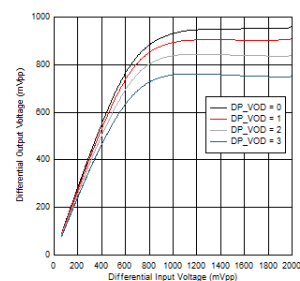


图 5-12. 5GHz 下的 DP VOD 线性设置

5.11 典型特性 (续)

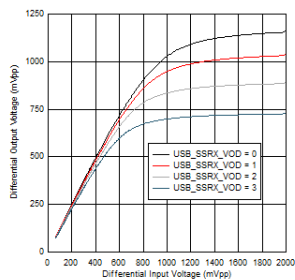


图 5-13. 100MHz 下的 USB SSRX VOD 线性设置

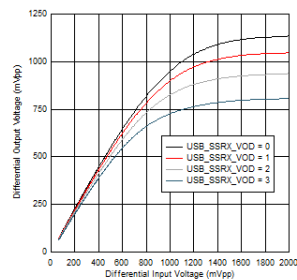


图 5-14. 5GHz 下的 USB SSRX VOD 线性设置

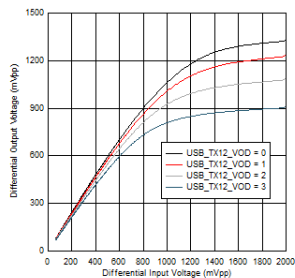


图 5-15. 100MHz 下的 USB TX1 VOD 线性设置

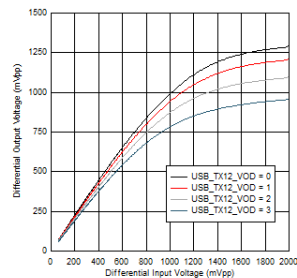


图 5-16. 5GHz 下的 USB TX1 VOD 线性设置

6 参数测量信息

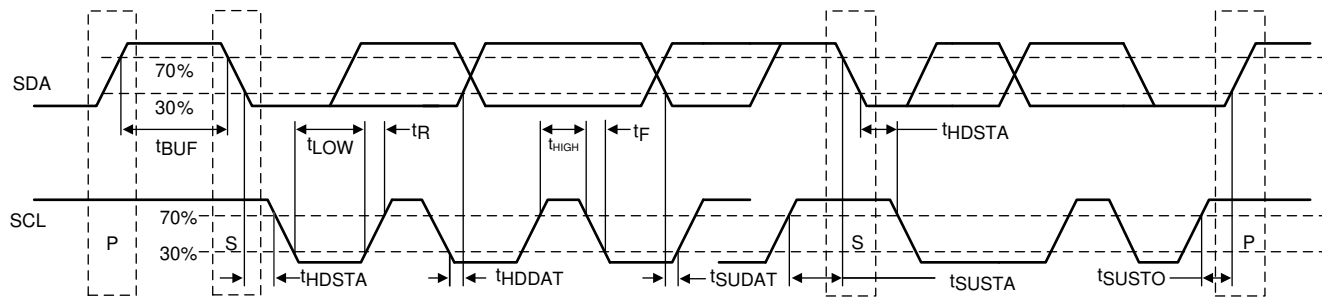


图 6-1. I²C 时序图定义

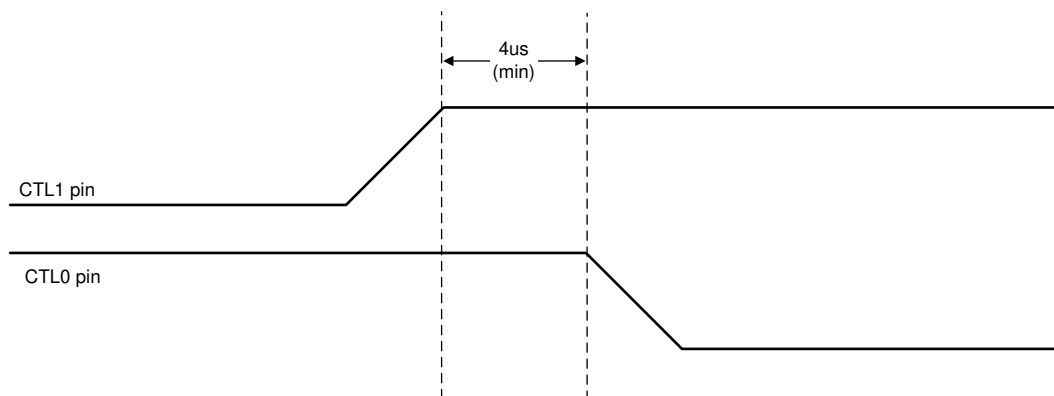


图 6-2. GPIO 模式下的 USB3.1 转 4 通道 DisplayPort

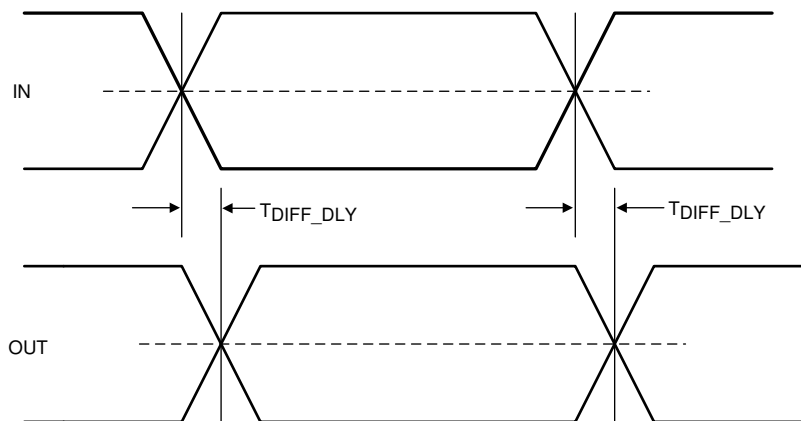


图 6-3. 传播延迟

6 参数测量信息 (续)

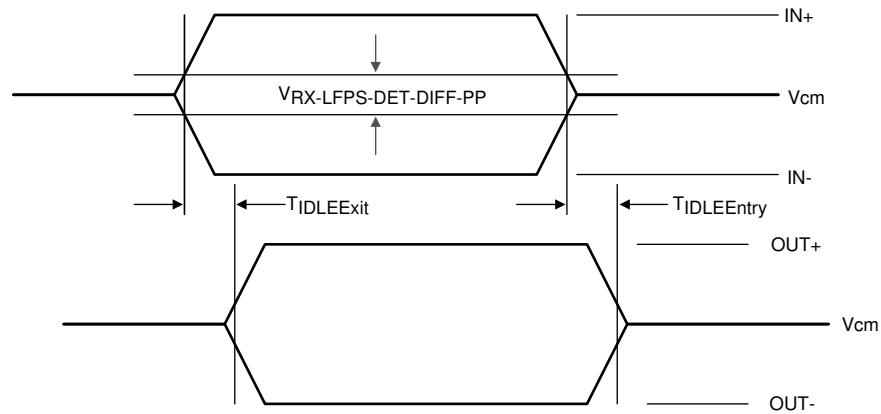


图 6-4. 电气空闲模式退出和进入延迟

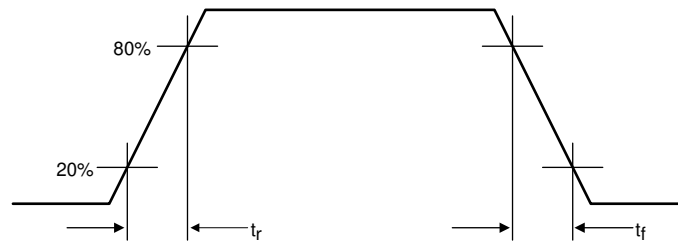
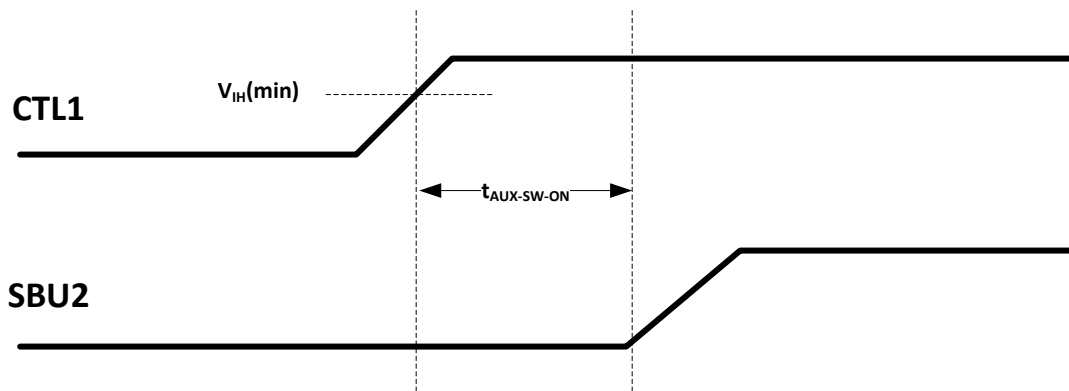


图 6-5. 输出上升和下降时间



Copyright © 2017, Texas Instruments Incorporated

图 6-6. AUX 至 SBU 开关导通时序图

6 参数测量信息 (续)

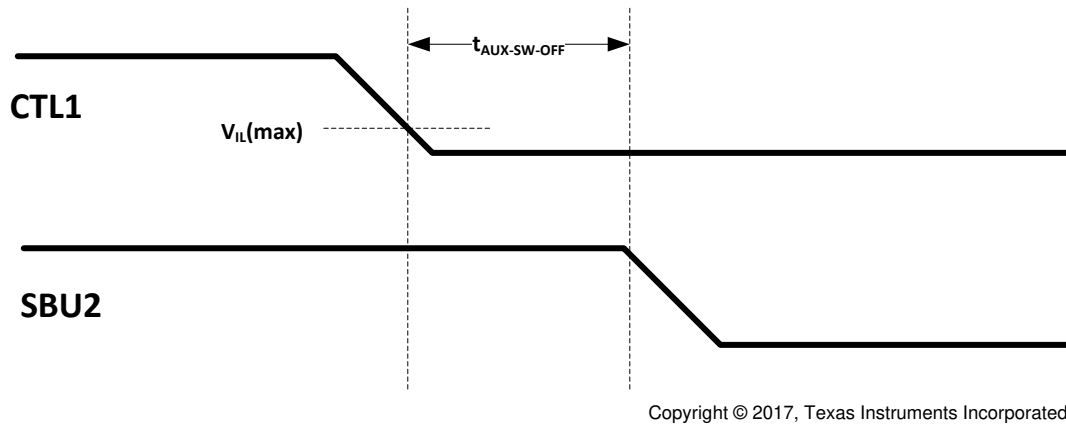


图 6-7. AUX 至 SBU 开关断开时序图

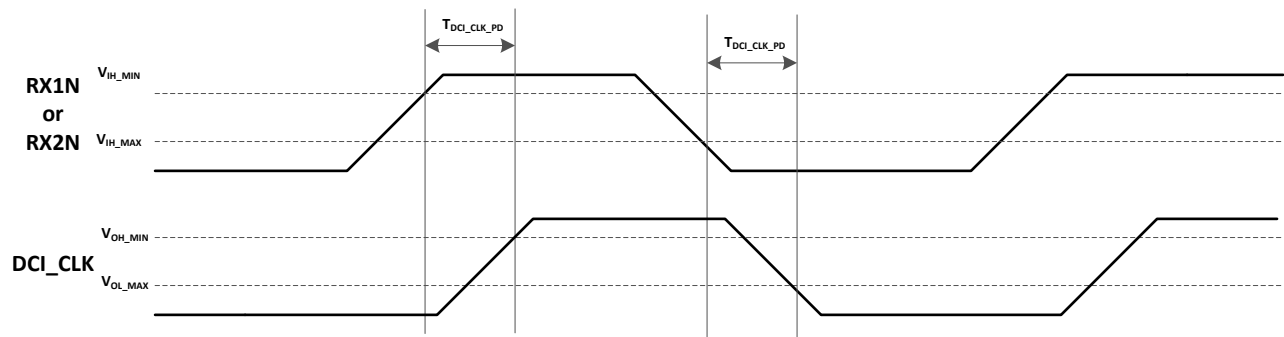


图 6-8. DCI 时钟传播延迟



- TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 0;
- TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 1; TX_DEEMPHASIS = 0;
- TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 1; TX_DEEMPHASIS = 1;
- TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 1; TX_DEEMPHASIS = 2;
- TX_PRESHOOT_EN = 0; TX_DEEMPHASIS_EN = 1; TX_DEEMPHASIS = 3;

图 6-9. 仅 SSRX 限幅去加重

6 参数测量信息 (续)

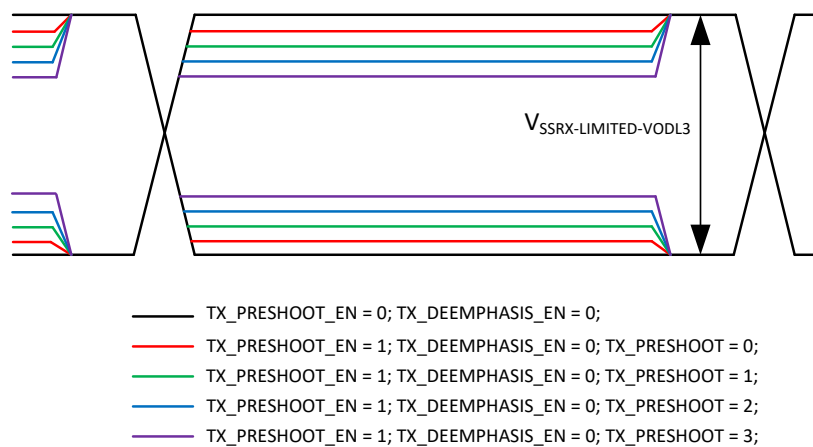


图 6-10. 仅 SSRX 限幅预冲

6 参数测量信息 (续)

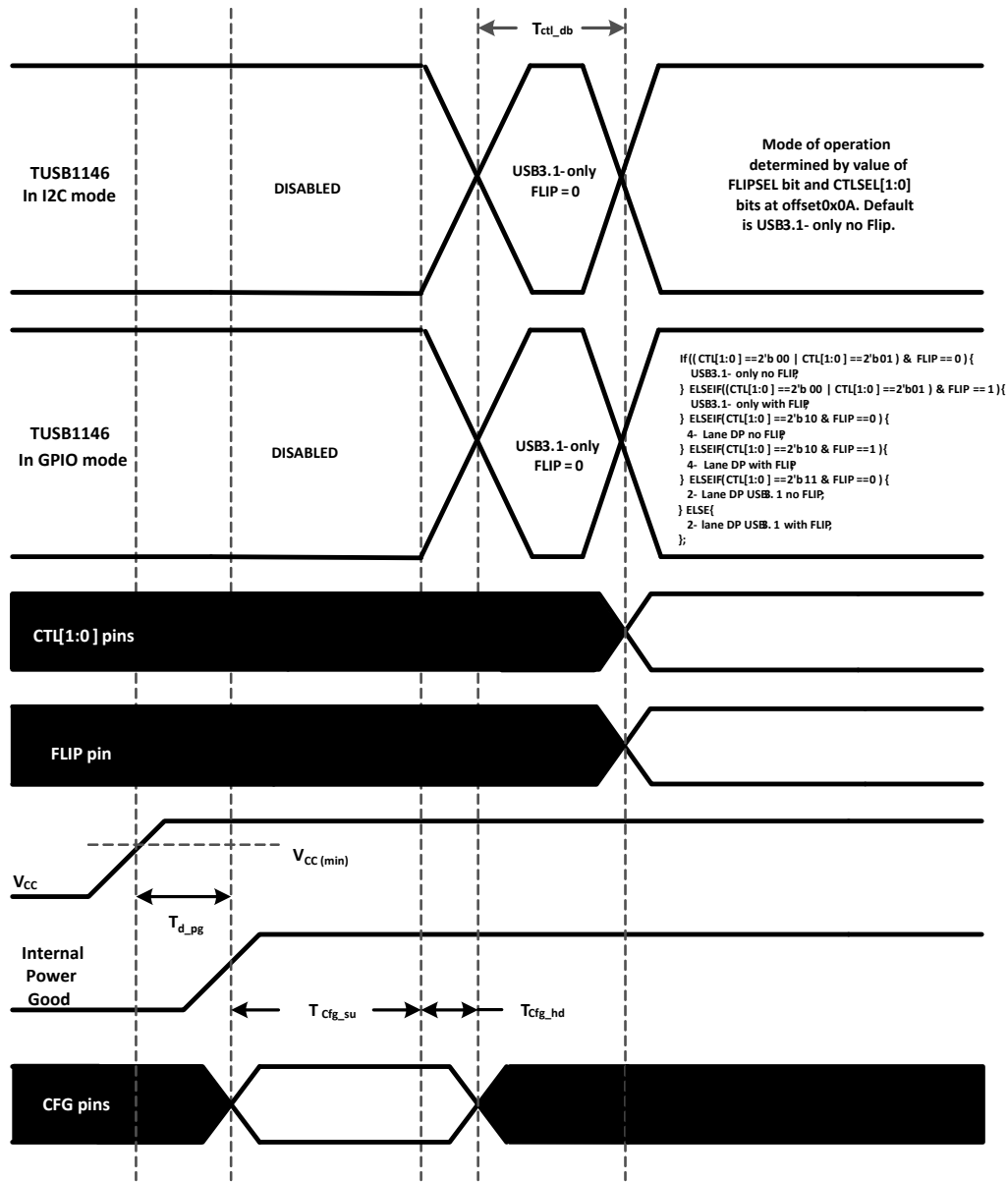


图 6-11. 上电时序

7 详细说明

7.1 概述

TUSB1146 是一款对于下行端口支持高达 10Gbps 数据速率的 VESA USB Type-C 交替模式转接驱动器开关。该器件利用了第 5 代 USB 转接驱动器技术以及 DFP 接收器上新的创新型自适应均衡功能。该器件根据 USB Type-C 上的 VESA DisplayPort 交替模式，用于 DFP 配置 C、D 和 E。

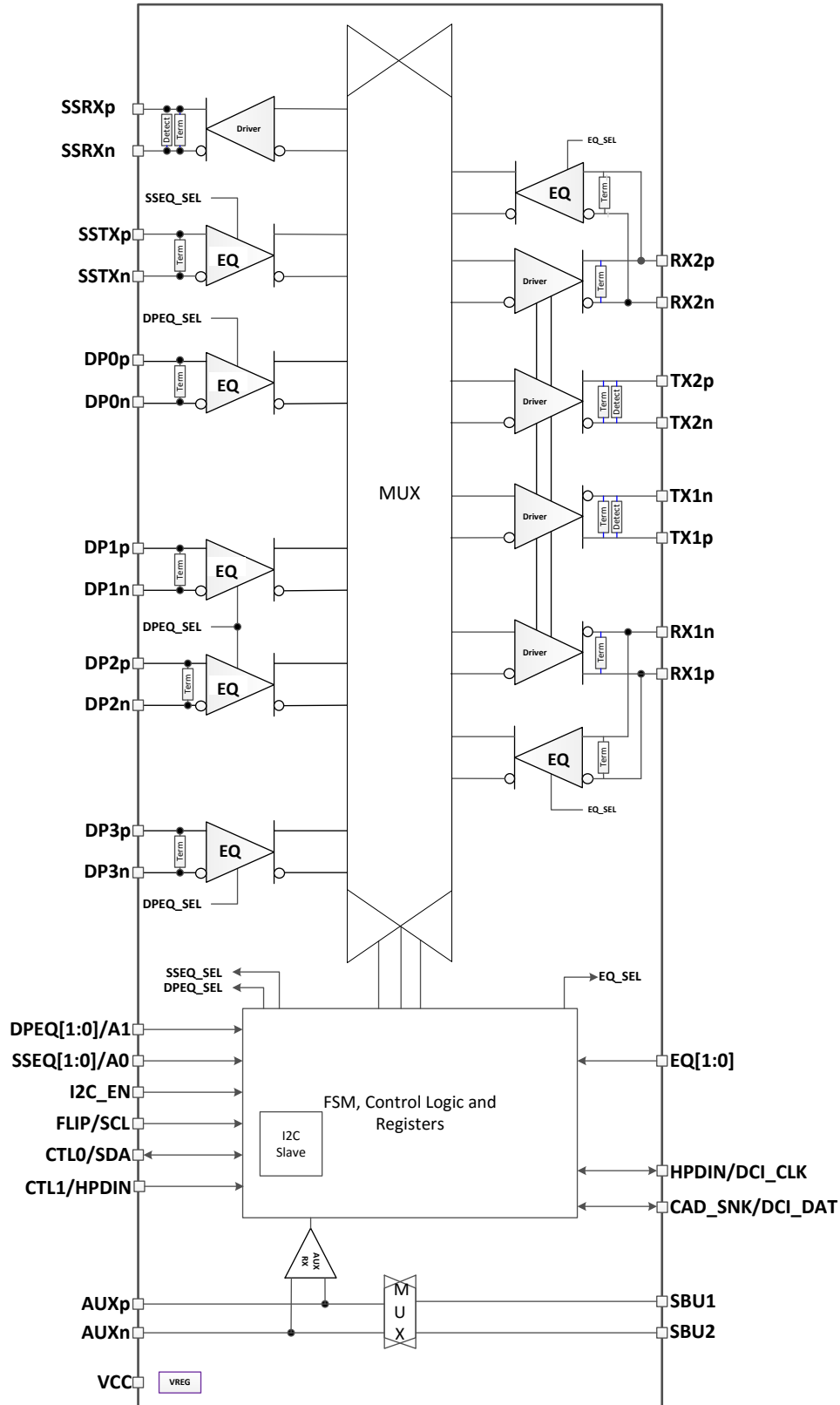
TUSB1146 提供多个接收均衡等级，可以补偿当 USB 3.1 Gen1/Gen2 或 DisplayPort 2.0 信号通过 PCB 或线缆时，因符号间干扰 (ISI) 造成的线缆和电路板布线损耗。此器件需要 3.3V 电源。支持商业级温度范围和工业级温度范围，可满足不同环境需求。

对于主机应用，TUSB1146 使系统能够同时通过 USB 3.1 Gen1/Gen2 和 DisplayPort 版本 2.0 (最高 UHBR10) 的变送器合规性测试和接收器抖动容差测试。转接驱动器通过采用能够补偿通道损耗的均衡来恢复传入的数据，并且使用一个高差分电压来向外驱动信号。每个通道有一个具有可选增益设置的接收器均衡器。应该根据 TUSB1146 接收器之前的插入损耗量来设置均衡。可以使用 EQ[1:0]、SSEQ[1:0] 和 DPEQ[1:0] 引脚来设置每个通道的独立均衡控制。

TUSB1146 高级状态机使其对于主机和器件是透明的。上电后，TUSB1146 在 TX 对上定期执行接收器检测。如果它检测到 USB 3.1 Gen1/Gen2 接收器，则启用 RX 终止，并且 TUSB1146 准备好进行转接驱动。

该器件的超低功耗架构在 3.3V 电源下运行，可实现增强的性能。自动 LFPS 去加重功能控制进一步使系统能够符合 USB3.1 标准。

7.2 功能方框图



Copyright © 2017, Texas Instruments Incorporated

7.3 特性说明

7.3.1 USB 3.1

TUSB1146 支持高达 10Gbps 的 USB 3.1 Gen1/Gen2 数据速率。TUSB1146 支持所有 USB 定义的电源状态 (U0、U1、U2 和 U3)。由于 TUSB1146 是线性重驱动器，它无法解码 USB3.1 物理层流量。TUSB1146 监控接收器终止、电气空闲、LFPS 和超高速信令速率等实际物理层条件，以确定 USB 3.1 接口的 USB 功率状态。

TUSB1146 具有智能低频率周期性信令 (LFPS) 检测器。LFPS 检测器自动感测低频率信号，并禁用接收器均衡功能。当未接收到 LFPS 时，TUSB1146 将基于 EQ[1:0] 和 SSEQ[1:0] 引脚或 EQ1_SEL、EQ2_SEL 和 SSEQ_SEL 寄存器中的编程值来启用接收器均衡。

7.3.2 DisplayPort

TUSB1146 支持多达 4 个数据速率高达 10Gbps (UHBR10) 的 DisplayPort 通道。配置为 DisplayPort 模式时，当在 DisplayPort 源端和 DisplayPort 接收端之间遍历时，TUSB1146 会监控本机 AUX 流量。为了降低功耗，TUSB1146 会根据 AUX 事务的内容来管理活动 DisplayPort 通道的数量。TUSB1146 会监测对 DisplayPort 接收端的 DPCD 寄存器 0x00101 (LANE_COUNT_SET) 和 0x00600 (SET_POWER_STATE) 的本机 AUX 写入。TUSB1146 会根据写入 LANE_COUNT_SET 的值禁用/启用各通道。当 SET_POWER_STATE 位于 D3 中时，TUSB1146 会禁用所有通道。否则，活动通道将基于 LANE_COUNT_SET 的值。

默认情况下，DisplayPort AUX 监测处于启用状态，但可以通过更改 AUX_SNOOP_DISABLE 寄存器来禁用。禁用 AUX 监测时，可通过各种配置寄存器控制对 TUSB1146 DisplayPort 通道的管理。当 TUSB1146 启用 GPIO 模式 (I2C_EN = 0) 时，CAD_SNK 引脚可用于禁用 AUX 监测。当 CAD_SNK 引脚为高电平时，AUX 监测功能将被禁用，所有四个 DisplayPort 通道将处于活动状态。

7.3.3 电平输入

TUSB1146 具有 (I2C_EN、EQ[1:0]、DPEQ[1:0] 和 SSEQ[1:0]) 4 级输入引脚，用于控制均衡增益并将 TUSB1146 置于不同的运行模式中。这些 4 级输入利用电阻分压器来帮助设置 4 个有效级别并提供更广泛的控制设置。有一个内部上拉和下拉电阻器。这些电阻器与外部电阻器连接相互结合，可实现所需电压电平。

表 7-1. 4 级控制引脚设置

等级	设置
0	选项 1：将 1kΩ 5% 连接到 GND。 选项 2：直接连接到 GND。
R	将 20kΩ 5% 连接到 GND。
F	悬空 (使引脚保持开路状态)
1	选项 1：将 1kΩ 5% 连接到 V _{CC} 。 选项 2：直接连接到 V _{CC} 。

备注

在内部复位的上升沿之后，锁存所有四电平输入。在 t_{cfg_hd} 之后，将隔离内部上拉和下拉电阻以降低功耗。

7.3.4 接收器线性均衡

接收器均衡旨在补偿通道插入损耗和由此在 TUSB1146 输入之前系统内的符号间干扰。接收器通过相对于高频分量来衰减信号的低频分量，从而克服上述损耗。应选择适当的增益设置以匹配在 TUSB1146 接收器输入之前的通道插入损耗。两个四电平输入引脚可实现多达 16 个可能的均衡设置。USB3.1 上行路径、USB3.1 下行路径和 DisplayPort 各自拥有两个四电平输入。TUSB1146 还提供通过 I²C 寄存器调整设置的灵活性。

TUSB1146 为 USB-C 下行端口接收器 (RX1 和 RX2) 实现了三种不同的均衡器功能：固定 EQ、快速自适应 EQ (快速 AEQ) 和完全自适应 EQ (完全 AEQ)。默认运行模式为固定 EQ。在固定 EQ 运行情况下，所有可能插

入 USB-C 插座的器件 (带电缆和不带电缆) 均采用单一设置。快速 AEQ 功能, 将区分短沟道和长沟道。短沟道表示 USB 3.1 器件不使用电缆直接插入 USB-C 插座的一种低损耗用例。长沟道表示 USB 3.1 器件通过 USB 电缆插入插座的一种高损耗用例。在快速 AEQ 模式下, TUSB1146 将根据沟道是短沟道还是长沟道, 在两种预定设置之间做出选择。当 TUSB1146 配置为完全 AEQ 功能时, TUSB1146 将在每次 USB 器件插入 USB-C 插座时自动确定最佳的均衡设置。在完全 AEQ 模式下, 无论沟道是短沟道、长沟道还是介于两者之间, TUSB1146 将始终会确定最佳设置。完全 AEQ 功能默认处于禁用状态, 但可以通过寄存器启用。

7.4 器件功能模式

7.4.1 GPIO 模式下的器件配置

当 I2C_EN = 0 或 I2C_EN = F 且 !(EQ0 = 0 and EQ1 = 0) 时, TUSB1146 处于 GPIO 配置下。TUSB1146 支持以下配置: 仅 USB 3.1、2 个 DisplayPort 通道 + USB 3.1 或 4 个 DisplayPort 通道 (无 USB 3.1)。CTL1 引脚控制是否启用 DisplayPort。CTL1 与 CTL0 的组合可在仅 USB 3.1、2 个 DisplayPort 通道或 4 个 DisplayPort 通道之间选择, 详见表 7-2。AUXp 或 AUXn 到 SBU1 或 SBU2 映射是根据表 7-3 控制的。

上电后 (V_{CC} 从 0V 到 3.3V), TUSB1146 默认为 USB3.1 模式。USB PD 控制器在检测到没有器件连接到 Type-C 端口时或者连接的器件不需要进行 USB3.1 操作时, 必须通过将 CTL0 引脚从 L 转换为 H 再返回到 L 来让 TUSB1146 退出 USB3.1 模式。

表 7-2. GPIO 配置控制

CTL1 引脚	CTL0 引脚	FLIP 引脚	TUSB1146 配置	VESA DisplayPort 交替模式 DFP_D 配置
L	L	L	断电	—
L	L	H	断电	—
L	H	L	单端口 USB 3.1 - 无翻转	—
L	H	H	单端口 USB 3.1 - 带翻转	—
H	L	L	4 通道 DP - 无翻转	C 和 E
H	L	H	4 通道 DP - 带翻转	C 和 E
H	H	L	单端口 USB 3.1 + 2 通道 DP - 无翻转	D
H	H	H	单端口 USB 3.1 + 2 通道 DP - 带翻转	D

表 7-3. GPIO AUXp 或 AUXn 到 SBU1 或 SBU2 映射

CTL1 引脚	FLIP 引脚	映射
H	L	AUXp → SBU1 AUXn → SBU2
H	H	AUXp → SBU2 AUXn → SBU1
L > 2ms	X	开路

表 4 详细说明了 TUSB1146 的多路复用器路由。该表对 I²C 和 GPIO 配置模式都有效。

表 7-4. 输入到输出映射

CTL1 引脚	CTL0 引脚	FLIP 引脚	自	至
			输入引脚	输出引脚
L	L	L	不适用	不适用
L	L	H	不适用	不适用
L	H	L	RX1P	SSRXP
			RX1N	SSRXN
			SSTXP	TX1P
			SSTXN	TX1N
L	H	H	RX2P	SSRXP
			RX2N	SSRXN
			SSTXP	TX2P
			SSTXN	TX2P
H	L	L	DP0P	RX2P
			DP0N	RX2N
			DP1P	TX2P
			DP1N	TX2N
			DP2P	TX1P
			DP2N	TX1N
			DP3P	RX1P
			DP3N	RX1N
H	L	H	DP0P	RX1P
			DP0N	RX1N
			DP1P	TX1P
			DP1N	TX1N
			DP2P	TX2P
			DP2N	TX2N
			DP3P	RX2P
			DP3N	RX2N
H	H	L	RX1P	SSRXP
			RX1N	SSRXN
			SSTXP	TX1P
			SSTXN	TX1N
			DP0P	RX2P
			DP0N	RX2N
			DP1P	TX2P
			DP1N	TX2N
H	H	H	RX2P	SSRXP
			RX2N	SSRXN
			SSTXP	TX2P
			SSTXN	TX2N
			DP0P	RX1P
			DP0N	RX1N
			DP1P	TX1P
			DP1N	TX1N

7.4.2 I²C 模式中的器件配置

当 I2C_EN 不等于 0 时，或者当 I2C_EN = F 且 EQ0 = 0、EQ1 = 0 时，TUSB1146 处于 I²C 模式。在 GPIO 模式中定义的相同配置也可以在 I²C 模式中使用。TUSB1146 USB3.1 和 DisplayPort 配置根据表 7-5 进行控制。AUXp 或 AUXn 到 SBU1 或 SBU2 映射控制基于表 7-6。

表 7-5. I²C 配置控制

寄存器			TUSB1146 配置	VESA DisplayPort 交替模式 DFP_D 配置
CTLSEL1	CTLSEL0	FLIPSEL		
0	0	0	断电	—
0	0	1	断电	—
0	1	0	单端口 USB 3.1 - 无翻转	—
0	1	1	单端口 USB 3.1 - 带翻转	—
1	0	0	4 通道 DP - 无翻转	C 和 E
1	0	1	4 通道 DP - 带翻转	C 和 E
1	1	0	单端口 USB 3.1 + 2 通道 DP - 无翻转	D
1	1	1	单端口 USB 3.1 + 2 通道 DP - 带翻转	D

表 7-6. I²C AUXp 或 AUXn 到 SBU1 或 SBU2 映射

寄存器				映射
AUX_SBU_OVR1	AUX_SBU_OVR0	CTLSEL1	FLIPSEL	
0	0	1	0	AUXp → SBU1 AUXn → SBU2
0	0	1	1	AUXp → SBU2 AUXn → SBU1
0	0	0	X	开路
0	1	X	X	AUXp → SBU1 AUXn → SBU2
1	0	X	X	AUXp → SBU2 AUXn → SBU1
1	1	X	X	开路

7.4.3 DisplayPort 模式

TUSB1146 支持多达四个数据速率高达 10Gbps (UHBR10) 的 DisplayPort 通道。TUSB1146 可通过 GPIO 控制或 I²C 寄存器控制来启用 DisplayPort。当 I2C_EN 为“0”时，DisplayPort 基于表 7-2 进行控制。当不处于 GPIO 模式时，DisplayPort 功能通过 I²C 寄存器进行控制。

7.4.4 线性 EQ 配置

每个 TUSB1146 接收器通道都通过单独的控制实现接收器均衡。接收器均衡增益值可通过 I²C 寄存器或通过 GPIO 进行控制。详细说明了 TUSB1146 在 GPIO 模式下时每个可用组合的增益值。通过更新寄存器 DP0EQ_SEL、DP1EQ_SEL、DP2EQ_SEL、DP3EQ_SEL、EQ1_SEL、EQ2_SEL 和 SSEQ_SEL，这些相同的选项在 I²C 模式下也可用。

表 7-7. USB 下行端口接收器 (RX1 和 RX2 引脚) 均衡控制

寄存器：EQ1_SEL 或 EQ2_SEL 均衡设置 #	EQ1 引脚电平	EQ0 引脚电平	5 GHz 时的 EQ 增益减去 100MHz 时的增益 (dB)
0	0	0	-0.7
1	0	R	1.1
2	0	F	2.7
3	0	1	4.5
4	R	0	5.5
5	R	R	6
6	R	F	7.5
7	R	1	8.0
8	F	0	8.5
9	F	R	9.0
10	F	F	9.3
11	F	1	9.8
12	1	0	10.0
13	1	R	10.3
14	1	F	10.7
15	1	1	11

表 7-8. USB 上行端口接收器 (SSTX 引脚) 均衡控制

寄存器：SSEQ_SEL 均衡设置编号	SSEQ1 引脚电平	SSEQ0 引脚电平	5 GHz 时的 EQ 增益减去 100MHz 时的增益 (dB)
0	0	0	-0.5
1	0	R	1.5
2	0	F	3.1
3	0	1	4.5
4	R	0	5.5
5	R	R	6.5
6	R	F	7.5
7	R	1	8.7
8	F	0	9.0
9	F	R	9.4
10	F	F	9.8
11	F	1	10.2
12	1	0	10.5
13	1	R	10.7
14	1	F	11.0
15	1	1	11.5

表 7-9. DisplayPort 接收器 (DP[3:0] 引脚) 均衡控制

寄存器 : DP0EQ_SEL、 DP1EQ_SEL、 DP2EQ_SEL 或 DP3EQ_SEL 均衡设置编号	DPEQ1 引脚电平	DPEQ0 引脚电平	4.05 GHz 时的 EQ 增益减去 100MHz 时的增益 (dB)
0	0	0	0.8
1	0	R	1.3
2	0	F	2.8
3	0	1	4.1
4	R	0	5.8
5	R	R	6.2
6	R	F	7.1
7	R	1	7.9
8	F	0	8.6
9	F	R	9.2
10	F	F	9.8
11	F	1	10.3
12	1	0	10.7
13	1	R	11.2
14	1	F	11.5
15	1	1	12

7.4.5 VOD 模式

TUSB1146 提供了两种 VOD (电压输出差分) 控制模式：线性 VOD 和限幅 VOD。TUSB1146 默认采用线性 VOD 模式，但可以通过 I2C 寄存器更改为限幅 VOD 模式。

7.4.5.1 线性 VOD

线性 VOD 定义了 TUSB1146 的线性范围。当 TUSB1146 处于线性 VOD 模式时，输出 VOD 是输入 VID 的线性函数。例如，如果 TUSB1146 输入 (VID) 处的信号为 600mVpp，则 TUSB1146 输出 VOD 将约为 600mVpp。线性 VOD 模式是唯一可用于下行路径 (DisplayPort 和 USB) 的模式。上行路径 (仅 USB) 同时支持线性和限幅 VOD。线性 VOD 模式是 TUSB1146 的默认运行模式。TUSB1146 提供四种不同的线性 VOD 设置。所有四种设置均可以在 I²C 模式下通过寄存器控制进行使用。

7.4.5.2 限幅 VOD

限幅 VOD 模式用于设置实际的 VOD 等级，并且在 TUSB1146 配置为限幅转接驱动器模式时使用。在此模式下，VOD 不再是输入 VID 的线性函数。例如，如果 TUSB1146 输入 (VID) 处的信号为 600mVpp，则 TUSB1146 输出 VOD 将约为 1000mVpp (假设选择 LINR_L3)。限幅转接驱动器模式仅在上游方向 (RX1 -> SSRX 和 RX2 -> SSRX) 上受支持。下游路径将始终在线性转接驱动器模式下运行。限幅转接驱动器只能通过 I²C 寄存器启用。此模式在 GPIO 模式下不受支持。TUSB1146 提供了四种不同的限幅 VOD 设置。所有四种设置均可通过寄存器控制使用。

7.4.6 发送均衡

TUSB1146 在限幅转接驱动器模式下可同时提供 SSRX 变送器预冲控制和去加重控制。TUSB1146 提供四个预冲等级和四个去加重等级。这些等级可通过修改 I2C 寄存器来更改。当 SSRX_LIMIT_ENABLE 位 = 1 且 TX_PRESHOOT_EN 位 = 1 时，将启用预冲。当 SSRX_LIMIT_ENABLE 位 = 1 且 TX_DEEPHASIS_EN = 1 时，将启用去加重。

7.4.7 USB3.1 模式

TUSB1146 监控物理层状况，如接收器终止、电气空闲、LFPS 和超高速信令速率，以确定 USB3.1 接口的状态。根据 USB 3.1 接口的状态，当启用 USB 3.1 时 (CTL0 = H 或 CTLSEL0 = 1b1)，TUSB1146 可处于四种主要运行模式之一：断开、U2/U3、U1 和 U0。

断开模式是指 TUSB1146 在上行端口 (UFP) 或下行端口 (DFP) 上均未检测到远端终端的状态。断开模式是这四种模式中每种模式的最低功耗模式。TUSB1146 保持在该模式下，直到在 UFP 和 DFP 上都检测到远端接收器终止。一旦检测到远端终端，TUSB1146 立即退出该模式并进入 U0。

在 U0 模式下时，TUSB1146 将转接驱动在 UFP 和 DFP 上接收到的所有流量。U0 是所有 USB3.1 模式的最高功耗模式。TUSB1146 保持在 U0 模式下，直到 UFP 和 DFP 上都出现电气空闲。在检测到电气空闲时，TUSB1146 立即切换到 U1。

U1 模式是 U0 模式和 U2/U3 模式之间的中间模式。在 U1 模式下，TUSB1146 UFP 和 DFP 接收器终止保持启用状态。保持 UFP 和 DFP 发送器直流共模。U1 中的功耗与 U0 的功耗类似。

除断开模式外，U2/U3 模式是下一个最低功耗状态。在此模式下时，TUSB1146 定期执行远端接收器检测。只要在 UFP 或 DFP 上未检测到远端接收器终止，TUSB1146 就会退出 U2/U3 模式并切换到断开模式。它还监控是否存在有效的 LFPS。检测到有效 LFPS 后，TUSB1146 立即切换到 U0 模式。在 U2/U3 模式下，TUSB1146 接收器终止保持启用状态，但不能保持 TX 直流共模电压。

7.4.8 下行端口自适应均衡

TUSB1146 为 USB-C 下行端口接收器 (RX1 和 RX2) 实现了一种自适应均衡器 (AEQ) 功能。自适应均衡器功能的目的是确定最佳 EQ 值，以便尽可能降低输出抖动。TUSB1146 提供了两种自适应均衡模式：快速 AEQ 和完全 AEQ。在快速和完全 AEQ 之间进行选择时，由寄存器做出决定。AEQ 功能默认处于禁用状态，但可以通过寄存器启用。在 I2C_EN 引脚 = F 且 !(EQ0 pin = 0 and EQ1 = 0) 的 GPIO 模式下，支持快速自适应均衡功能。

备注

SSTX 接收器和 DP[3:0] 接收器不支持 AEQ 功能。这些接收器仅支持固定 EQ。

I2C_EN = "0" 定义的 GPIO 不支持快速 AEQ。建议在使用自适应 EQ 功能时，将 TUSB1146 配置为 I2C 模式，因为此时具有最大的灵活性。

7.4.8.1 I2C 模式下快速自适应均衡

快速 AEQ 模式用于区分两个沟道 (短沟道和长沟道)，并且为该沟道选择适当的接收器均衡设置。由于快速 AEQ 仅会区分两种选项，因此 AEQ 时间远少于完全 AEQ 模式，这可以尽可能减少对 USB 链路训练的影响。

当启用快速 AEQ 且确定沟道为短沟道时，TUSB1146 将使用编程到 EQx_SEL 中的值，其中 x = 1 或 2。如果 TUSB1146 确定沟道不是短沟道，则 TUSB1146 将切换到编程到 LONG_EQx 寄存器中的 EQ 值，其中 x = 1 或 2。在初始系统评估期间，建议执行短沟道和长沟道 USB3.1 RX JTOL Gen2 测试，并且将 EQx_SEL 和 LONG_EQx 编程为能够为每种沟道配置产生最佳结果的值。

TUSB1146 将根据估计眼图高度来确定短沟道和长沟道。编程到 FASTAEQ_LIMITS 寄存器中的值将用于确定眼图高度限值。软件可以更改该寄存器的默认值，以便降低或提高限值。

备注

必须设置 EQ_OVERRIDE 字段，才能使用编程到 EQx_SEL 和 LONG_EQx 中的值。

建议将 FASTAEQ_LIMITS 寄存器从默认值更改为 0x2 (80mV)。

7.4.8.2 完全自适应均衡

完全 AEQ 模式会尝试为 RX1 和 RX2 接收器找到最佳均衡值，此过程从最低 EQ 值开始，然后扫描所有 EQ 组合，其最高数量为编程到 FULLAEQ_UPPER_EQ 字段中的值。默认情况下会扫描全部十六个 EQ 值（0 至 15）。通过对 FULLAEQ_UPPER_EQ 寄存器进行编程，可以减少 EQ 组合的数量。TUSB1146 还提供了增加或减去一些过/欠均衡的功能，可通过将 OVER_EQ_CTRL 字段编程为非零值，补偿 TUSB1146 前面的通道。如果 OVER_EQ_SIGN = 0，则 TUSB1146 将向由完全适应功能确定的 EQ 值加上编程到 OVER_EQ_CTRL 中的值。如果 OVER_EQ_SIGN = 1，则 TUSB1146 将从由完全适应功能确定的 EQ 值中减去编程到 OVER_EQ_CTRL 中的值。例如，如果完全适应功能确定最佳均衡值为 4、OVER_EQ_CTRL 为 2 且 OVER_EQ_SIGN = 0，则 TUSB1146 使用的 EQ 设置将为 6。TUSB1146 硬件将始终限制 OVER_EQ_CTRL 与由完全适应功能确定的最优 EQ 之和，使之小于或等于 15。

备注

仅在 I2C 模式下支持完全 AEQ。

7.5 编程

7.5.1 模式转换

TUSB1146 允许在任何模式之间进行转换 (仅 USB 转 4DP、4DP 转 USB+2DP 等)。USB-C 标准要求在进入或退出交替模式之前转换到 USB 安全状态。当在 USB 和交替模式之间转换时, USB 安全状态会为 DFP、UFP 和有源电缆定义 SBU1/2 和 SSTX/SSRX 的电气状态。因此, 在进入或退出四通道 DP 模式之前, 建议先进入禁用状态 (CTLSEL = 2'b00, 或者 CTL0 引脚 = 0 且 CTL1 引脚 = 0)。

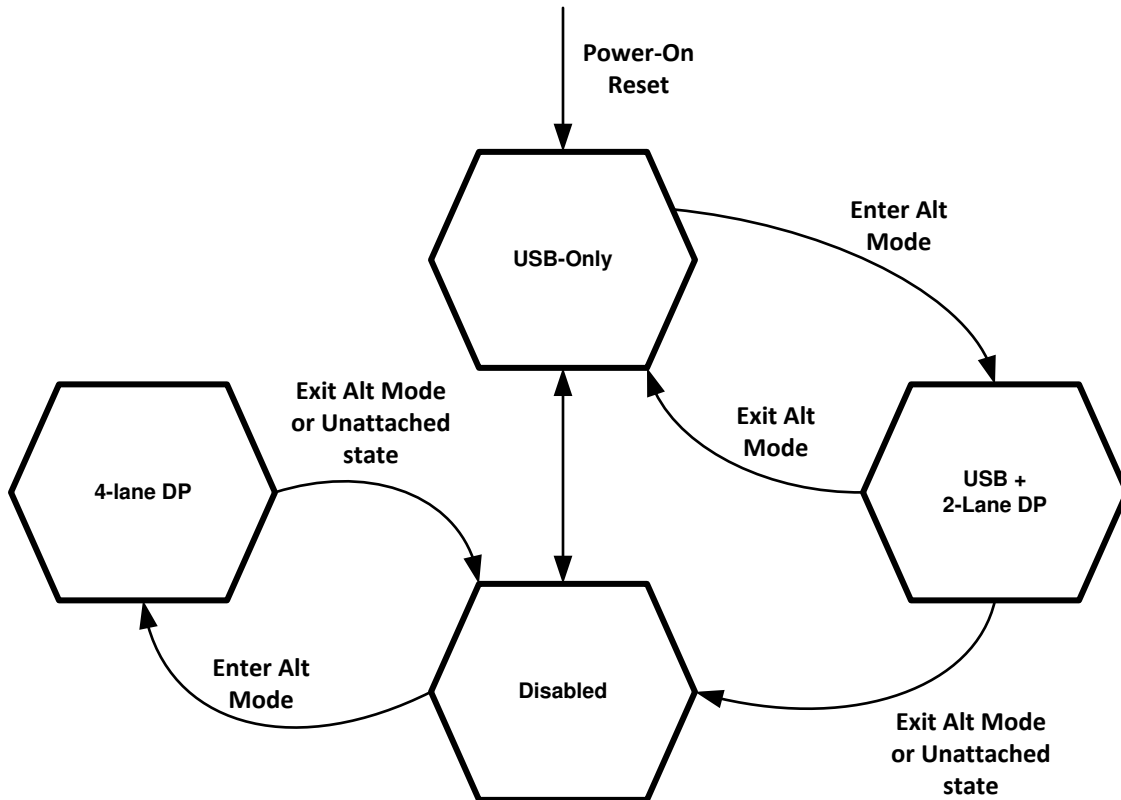


图 7-1. 建议的模式转换

7.5.2 伪代码示例

7.5.2.1 具有线性转接驱动器模式的快速 AEQ

```

// (address, data)
// Initial power-on configuration.

(0x0A, 0x11), // EQ_OVERRIDE and USB3.1 default.
(0x1C, 0x81), // Fast AEQ enable
(0x10, 0x55), // DP lanes 0 and 1 EQ
(0x11, 0x55), // DP lanes 2 and 2 EQ
(0x1D, 0x10), // FASTAEQ_LIMITS to 80mV
(0x1E, 0x55), // USB-C Rx1/Rx2 Long channel EQ.
(0x20, 0x00), // USB-C Rx1/Rx2 Short channel EQ.
(0x21, 0x05), // SSTX receiver EQ.

```

```
// Controls when selecting between USB and DP modes.
If (USBonly_normal)
    { (0x0A,0x11); }
Else if (USBonly_flip)
    { (0x0A, 0x15); }
Else if (Dponly_normal)
    { (0x0A, 0x12); }
Else if (Dponly_flip)
    { (0x0A, 0x16); }
Else if (DPUSB_normal)
    { (0x0A, 0x13); }
Else if (DPUSB_flip)
    { (0x0A,0x17); }
Else // Nothing connected to Type-C
    { (0x0A, 0x10); }
```

7.5.2.2 具有限幅转接驱动器模式的快速 AEQ

```
// (address, data)
// Initial power-on configuration.
    (0x0A, 0x91), // EQ_OVERRIDE and USB3.1 default.
    (0x0B, 0x24), // Pre-shoot and De-emphasis control
    (0x1C, 0x81), // Fast AEQ enable
    (0x10, 0x55), // DP lanes 0 and 1 EQ
    (0x11, 0x55), // DP lanes 2 and 2 EQ
    (0x1D, 0x10), // FASTAEQ_LIMITS to 80mV
    (0x1E, 0x55), // USB-C Rx1/Rx2 Long channel EQ.
    (0x20, 0x00), // USB-C Rx1/Rx2 Short channel EQ.
    (0x21, 0x05), // SSTX receiver EQ.
    (0x32, 0x40), // VOD Control.
```

```
// Controls when selecting between USB and DP modes.
If (USBonly_normal)
    { (0x0A,0x91); }
Else if (USBonly_flip)
    { (0x0A, 0x95); }
Else if (Dponly_normal)
    { (0x0A, 0x92); }
Else if (Dponly_flip)
    { (0x0A, 0x96); }
Else if (DPUSB_normal)
    { (0x0A, 0x93); }
Else if (DPUSB_flip)
```

```

        { (0x0A,0x97); }
Else // Nothing connected to Type-C
        { (0x0A, 0x90); }

```

7.5.2.3 具有线性转接驱动器模式的完全 AEQ

```

// (address, data)
// Initial power-on configuration.

        (0x0A, 0x11), // EQ_OVERRIDE and USB3.1 default.
        (0x1C, 0x83), //Full AEQ enable
        (0x10, 0x55), // DP lanes 0 and 1 EQ
        (0x11, 0x55), // DP lanes 2 and 2 EQ
        (0x20, 0x11), // USB-C Rx1/Rx2 EQ. Not used in Full AEQ
        (0x21, 0x05), // SSTX receiver EQ.

```

```

// Controls when selecting between USB and DP modes.
If (USBonly_normal)

        { (0x0A,0x11); }
Else if (USBonly_flip)

        { (0x0A, 0x15); }
Else if (Dponly_normal)

        { (0x0A, 0x12); }
Else if (Dponly_flip)

        { (0x0A, 0x16); }
Else if (DPUSB_normal)

        { (0x0A, 0x13); }
Else if (DPUSB_flip)

        { (0x0A,0x17); }
Else // Nothing connected to Type-C

        { (0x0A, 0x10); }

```

7.5.2.4 具有有限幅转接驱动器模式的完全 AEQ

```

// (address, data)
// Initial power-on configuration.

        (0x0A, 0x91), // Limited Redriver, EQ_OVERRIDE and USB3.1 default.
        (0x0B, 0x24), // Pre-shoot and De-emphasis control
        (0x1C, 0x83), //Full AEQ enable
        (0x10, 0x55), // DP lanes 0 and 1 EQ
        (0x11, 0x55), // DP lanes 2 and 2 EQ
        (0x20, 0x11), // USB-C Rx1/Rx2 EQ. Not used in Full AEQ
        (0x21, 0x05), // SSTX receiver EQ.
        (0x32, 0x40), // VOD Control.

```

```
// Controls when selecting between USB and DP modes.
If (USBonly_normal)
    { (0x0A,0x91); }
Else if (USBonly_flip)
    { (0x0A, 0x95); }
Else if (Dponly_normal)
    { (0x0A, 0x92); }
Else if (Dponly_flip)
    { (0x0A, 0x96); }
Else if (DPUSB_normal)
    { (0x0A, 0x93); }
Else if (DPUSB_flip)
    { (0x0A,0x97); }
Else // Nothing connected to Type-C
    { (0x0A, 0x90); }
```

7.5.3 TUSB1146 I2C 地址选项

为了实现进一步的可编程性，可使用 I2C 来控制 TUSB1146。SCL 和 SDA 引脚分别用于 I2C 时钟和 I2C 数据。

表 7-10. TUSB1146 I2C 目标地址

DPEQ0/A1 引脚电平	SSEQ0/A0 引脚电平	位 7 (MSB)	位 6	位 5	位 4	位 3	位 2	位 1	位 0 (W/R)
0	0	1	0	0	0	1	0	0	0/1
0	R	1	0	0	0	1	0	1	0/1
0	F	1	0	0	0	1	1	0	0/1
0	1	1	0	0	0	1	1	1	0/1
R	0	0	1	0	0	0	0	0	0/1
R	R	0	1	0	0	0	0	1	0/1
R	F	0	1	0	0	0	1	0	0/1
R	1	0	1	0	0	0	1	1	0/1
F	0	0	0	1	0	0	0	0	0/1
F	R	0	0	1	0	0	0	1	0/1
F	F	0	0	1	0	0	1	0	0/1
F	1	0	0	1	0	0	1	1	0/1
1	0	0	0	0	1	1	0	0	0/1
1	R	0	0	0	1	1	0	1	0/1
1	F	0	0	0	1	1	1	0	0/1
1	1	0	0	0	1	1	1	1	0/1

7.5.4 TUSB1146 I2C 从器件行为

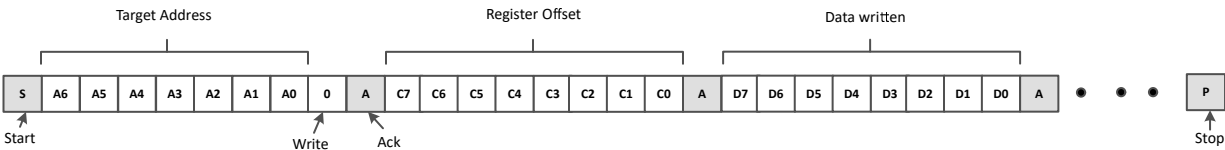


图 7-2. 带数据的 I2C 写入

写入 TUSB1146 I2C 寄存器时应遵循以下过程（请参阅图 7-2）：

1. 主器件通过生成启动条件 (S) (后跟 TUSB1146 7 位地址和一个用以指示写入周期的零值 “W/R” 位) 来启动写入操作。
2. TUSB1146 确认地址周期。
3. 主器件提供要写入的 TUSB1146 中的寄存器偏移，它由一字节数据组成，MSB 优先。
4. TUSB1146 确认子地址周期。
5. 主器件提供要写入 I²C 寄存器的数据的第一个字节。
6. TUSB1146 确认字节传输
7. 主器件可以继续提供要写入的其他数据字节，每次字节传输都以 TUSB1146 发出确认结束。
8. 主器件通过生成停止条件 (P) 来终止写入操作。

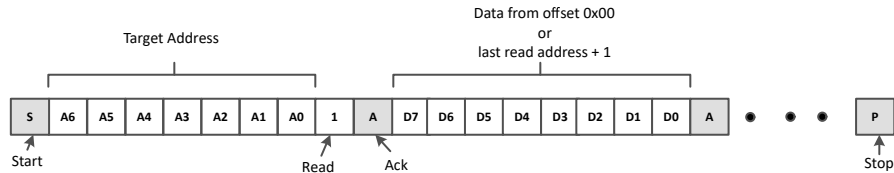


图 7-3. 不使用重复启动的 I2C 读取

应当按照以下程序在不重复启动的情况下读取 TUSB1146 I²C 寄存器 (请参阅图 7-3)。

1. 主器件通过生成一个启动条件 (S)，后跟 TUSB1146 7 位地址和一个用以指示读取周期的零值 “W/R” 位，从而启动读取操作。
2. TUSB1146 确认 7 位地址周期。
3. 在确认之后，主器件继续发送时钟。
4. TUSB1146 从寄存器 00h 或上次读取的寄存器偏移 +1 处开始传输存储器寄存器的内容，MSB 优先。如果写入 I²C 寄存器发生在读取之前，则 TUSB1146 应从写入中指定的寄存器偏移处开始。
5. 在每次字节传输后，TUSB1146 会等待主器件发出确认 (ACK) 或不确认 (NACK)；I²C 主器件确认接收到传输的每个数据字节。
6. 如果接收到 ACK，则只要主器件提供时钟，TUSB1146 就会传输下一个数据字节。如果接收到 NAK，则 TUSB1146 停止提供数据并等待停止条件 (P)。
7. 主器件通过生成停止条件 (P) 来终止写入操作。

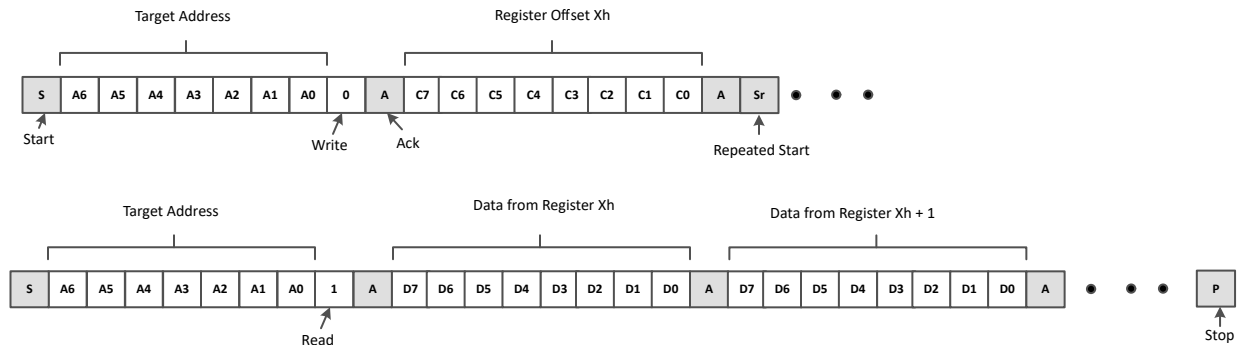


图 7-4. 使用重复启动的 I2C 读取

应当按照以下程序在重复启动的情况下读取 TUSB1146 I²C 寄存器 (请参阅图 7-4)。

1. 主器件通过生成一个启动条件 (S)，后跟 TUSB1146 7 位地址和一个用以指示写入周期的零值 “W/R” 位，从而启动读取操作。
2. TUSB1146 确认 7 位地址周期。
3. 主器件提供要写入的 TUSB1146 中的寄存器偏移，它由一字节数据组成，MSB 优先。
4. TUSB1146 确认寄存器偏移周期。

5. 主器件提供重复启动条件 (Sr)。
6. 主器件通过生成一个启动条件 (S)，后跟 TUSB1146 7 位地址和一个用以指示读取周期的值为一的 “W/R” 位，从而启动读取操作。
7. TUSB1146 确认 7 位地址周期。
8. TUSB1146 从寄存器偏移处开始传输存储器寄存器的内容，MSB 优先。
9. 在每次字节传输后，TUSB1146 应等待主器件发出确认 (ACK) 或不确认 (NACK)；I²C 主器件确认接收到传输的每个数据字节。
10. 如果接收到 ACK，则只要主器件提供时钟，TUSB1146 就会传输下一个数据字节。如果接收到 NAK，则 TUSB1146 停止提供数据并等待停止条件 (P)。
11. 主器件通过生成停止条件 (P) 来终止读取操作。

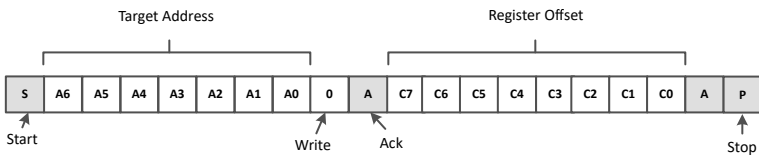


图 7-5. 无数据的 I2C 写入

为 I²C 读取设置起始子地址时应遵循以下过程 (请参阅图 7-5)。

1. 主器件通过生成启动条件 (S) (后跟 TUSB1146 7 位地址和一个用以指示写入周期的零值 “W/R” 位) 来启动写入操作。
2. TUSB1146 确认地址周期。
3. 主器件提供要写入的 TUSB1146 中的寄存器偏移，它由一字节数据组成，MSB 优先。
4. TUSB1146 确认寄存器偏移周期。
5. 主器件通过生成停止条件 (P) 来终止写入操作。

备注

初始上电之后，如果读取过程不包含寄存器偏移 (请参阅图 7-3)，则读取从寄存器偏移 00h 开始并通过寄存器逐字节继续，直到 I²C 主器件终止读取操作为止。在读取操作期间，TUSB1146 会自动递增最后一个传输字节的 I²C 内部寄存器地址，而不论是否从 I2C 主器件收到 ACK。

8 寄存器

8.1 寄存器映射

8.1.1 TUSB1146 寄存器

表 8-1 列出了 TUSB1146 寄存器。表 8-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-1. TUSB1146 寄存器

偏移	首字母缩写词	寄存器名称	部分
0xA	General_1	通用寄存器	转到
0xB	DCI_TXEQ_CTRL	DCI 及 TX EQ 控制	转到
0x10	DP01EQ_SEL	DisplayPort 通道 0 和 1 EQ 控制	转到
0x11	DP23EQ_SEL	DisplayPort 通道 2 和 3 EQ 控制	转到
0x12	DisplayPort_1	AUX 监测状态	转到
0x13	DisplayPort_2	DP 通道启用/禁用控制	转到
0x1C	AEQ_CONTROL1	AEQ 控制	转到
0x1D	AEQ_CONTROL2	AEQ 控制	转到
0x1E	AEQ_LONG	长通道的 AEQ 设置	转到
0x20	USBC_EQ	RX1 和 RX2 接收器的 EQ 控制	转到
0x21	SS_EQ	SSTX 接收器的 EQ 控制	转到
0x22	USB3_MISC	其他 USB3 控制	转到
0x24	USB_STATUS	USB 状态机状态	转到
0x32	VOD_CTRL	VOD 线性度和 AEQ 控制	转到
0x3B	AEQ_STATUS	完整和快速 AEQ 状态	转到

复杂的位访问类型经过编码可适应小型表单元。表 8-2 展示了适用于此部分中访问类型的代码。

表 8-2. TUSB1146 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	R H	读取 由硬件置位或清零
写入类型		
W	W	写入
W1S	W 1S	写入 1 以进行设置
WS	W	写入
复位或默认值		
-n		复位后的值或默认值

8.1.1.1 General_1 寄存器 (偏移 = 0xA) [复位 = 0x1]

General_1 如表 8-3 所示。

返回到[汇总表](#)。

该寄存器用于在 USB 模式和 DisplayPort 模式之间做出选择，也用于选择多路复用器的方向。软件应当设置 EQ_OVERRIDE 位，以便使用 EQ 寄存器而不是引脚。

表 8-3. General_1 寄存器字段说明

位	字段	类型	复位	说明
7	SSRX_LIMIT_ENABLE	R/W	0x0	为 SSRX 变送器启用限幅转接驱动器模式。 0x0 = 线性转接驱动器 0x1 = 限幅转接驱动器
6	RESERVED	R	0x0	保留
5	SWAP_HPDIIN	R/W	0x0	控制从哪个引脚 HPDIIN 中获取。请注意，设置此位时的副作用是 DCI 功能将被禁用。因此，如果需要 DCI 支持，则此字段必须保持清零状态。 0x0 = HPDIIN 处于默认位置 0x1 = 交换 HPDIIN 位置 (引脚 23 连接到引脚 32，或引脚 32 连接到引脚 23)。
4	EQ_OVERRIDE	R/W	0x0	设置此字段将允许软件使用寄存器中的 EQ 设置，而不是引脚的采样值。 0x0 = 基于 EQ 引脚的采样状态的 EQ 设置。 0x1 = 基于每个 EQ 寄存器的编程值的 EQ 设置。
3	HPDIIN_OVERRIDE	R/W	0x0	覆盖 HPDIIN 引脚状态。 0x0 = 基于 HPDIIN 引脚的 HPDIIN。 0x1 = HPDIIN 高电平。
2	FLIP_SEL	R/W	0x0	该字段控制方向。 0x0 = 正常方向 0x1 = 翻转方向。
1-0	CTLSEL	R/W	0x1	控制 DP 模式和 USB 模式。 0x0 = 禁用。USB3 和 DisplayPort 的所有 RX 和 TX 都被禁用。 0x1 = 启用仅限 USB3.1。 0x2 = 启用四个 DisplayPort 通道。 0x3 = USB3.1 和两个 DisplayPort 通道。

8.1.1.2 DCI_TXEQ_CTRL 寄存器 (偏移 = 0xB) [复位 = 0x6C]

DCI_TXEQ_CTRL 如表 8-4 所示。

返回到[汇总表](#)。

当启用限幅转接驱动器模式时，该寄存器控制 SSRX 的预加重和去加重电平。

表 8-4. DCI_TXEQ_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7-6	TX_PRESHOOT	R/W	0x1	SSRX 发送器的预加重电平 (前置游标)。 0x0 = 1.5dB 0x1 = 2dB 0x2 = 2.3dB 0x3 = 2.8dB
5	TX_PRESHOOT_EN	R/W	0x1	SSRX 发送器的预加重功能 (前置游标) 已启用。仅当 SSRX_LIMIT_ENABLE = 1 时有效。 0x0 = 禁用 (0dB) 0x1 = 启用
4-3	TX_DEEPHASIS	R/W	0x1	SSRX 发送器的去加重电平 (后置游标) 0x0 = -1.5dB 0x1 = -2.1dB 0x2 = -3.2dB 0x3 = -3.8dB
2	TX_DEEPHASIS_EN	R/W	0x1	启用 SSRX 发送器的去加重功能 (后置游标)。仅当 SSRX_LIMIT_ENABLE = 1 时有效。 0x0 = 禁用 (0dB) 0x1 = 启用
1-0	DCI_CTL	R/W	0x0	控制 DCI 功能是由 FSM 还是软件启用。 0x0 = DCI 由 FSM 控制 0x1 = 使用 RX1P/N 启用 DCI 0x2 = 使用 RX2P/N 启用 DCI 0x3 = DCI 已禁用。

8.1.1.3 DP01EQ_SEL 寄存器 (偏移 = 0x10) [复位 = 0x0]

DP01EQ_SEL 如表 8-5 所示。

返回到[汇总表](#)。

该寄存器控制 DisplayPort 接收器 0 和 1 的接收器均衡设置。

表 8-5. DP01EQ_SEL 寄存器字段说明

位	字段	类型	复位	说明
7-4	DP1EQ_SEL	RH/W	0x0	此字段选择 DP 通道 1 引脚的 EQ。当 EQ_OVERRIDE = 0b 时, 此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 DP 通道 1 的 EQ 设置。
3-0	DP0EQ_SEL	RH/W	0x0	此字段选择 DP 通道 0 引脚的 EQ。当 EQ_OVERRIDE = 0b 时, 此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 DP 通道 0 的 EQ 设置。

8.1.1.4 DP23EQ_SEL 寄存器 (偏移 = 0x11) [复位 = 0x0]

DP23EQ_SEL 如表 8-6 所示。

返回到[汇总表](#)。

该寄存器控制 DisplayPort 接收器 2 和 3 的接收器均衡设置。

表 8-6. DP23EQ_SEL 寄存器字段说明

位	字段	类型	复位	说明
7-4	DP3EQ_SEL	RH/W	0x0	此字段选择 DP 通道 3 引脚的 EQ。当 EQ_OVERRIDE = 0b 时，此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时，软件可以基于写入此字段的值来更改 DP 通道 3 的 EQ 设置。
3-0	DP2EQ_SEL	RH/W	0x0	此字段选择 DP 通道 2 引脚的 EQ。当 EQ_OVERRIDE = 0b 时，此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时，软件可以基于写入此字段的值来更改 DP 通道 2 的 EQ 设置。

8.1.1.5 DisplayPort_1 寄存器 (偏移 = 0x12) [复位 = 0x0]

DisplayPort_1 如表 8-7 所示。

返回到[汇总表](#)。

启用 AUX 监测时，该寄存器提供 AUX 监测的状态。

表 8-7. DisplayPort_1 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6-5	SET_POWER_STATE	RH	0x0	此字段表示 AUX 写入 DPCD 地址 0x00600 的监测值。当 AUX_SNOOP_DISABLE = 0b 时，会根据监测值启用或禁用 DP 通道。当 AUX_SNOOP_DISABLE = 1b 时，DP 通道启用/禁用由 DPx_DISABLE 寄存器的状态决定，其中 x = 0、1、2 或 3。当 CTLSEL1 从 1b 变为 0b 时，通过硬件复位将此字段复位为 0h。
4-0	LANE_COUNT_SET	RH	0x0	此字段代表 AUX 写入 DPCD 地址 0x00101 寄存器的监测值。当 AUX_SNOOP_DISABLE = 0b 时，会启用由监测值指定的 DP 通道。将禁用未使用的 DP 通道以降低功耗。当 AUX_SNOOP_DISABLE = 1b 时，DP 通道启用/禁用由 DPx_DISABLE 寄存器决定，其中 x = 0、1、2 或 3。当 CTLSEL1 从 1b 变为 0b 时，通过硬件复位将此字段复位为 0h。

8.1.1.6 DisplayPort_2 寄存器 (偏移 = 0x13) [复位 = 0x0]

DisplayPort_2 如表 8-8 所示。

返回到[汇总表](#)。

该寄存器提供对启用和禁用 AUX 监测和单个 DP 通道的控制。

表 8-8. DisplayPort_2 寄存器字段说明

位	字段	类型	复位	说明
7	AUX_SNOOP_DISABLE	R/W	0x0	根据 AUX 监测值或寄存器控制是否启用 DP 通道。 0x0 = AUX 监测已启用。 0x1 = AUX 监测已禁用。DP 通道由寄存器控制。
6	RESERVED	R	0x0	保留

表 8-8. DisplayPort_2 寄存器字段说明 (续)

位	字段	类型	复位	说明
5-4	AUX_SBU_OVR	R/W	0x0	此字段会根据 CTL1 和 FLIP 覆盖 AUXP/N 至 SBU1/2 的连接和断开。通过将此字段更改为 01b 或 10b，无论 CTLSEL1 和 FLIPSEL 寄存器的状态如何，都将使流量通过 AUX 传输到 SBU。 0x0 = AUX 至 SBU 连接由 CTLSEL1 和 FLIPSEL 决定 0x1 = AUXP -> SBU1 和 AUXN -> SBU2 0x2 = AUXP -> SBU2 和 AUXN -> SBU1 0x3 = AUX 至 SBU 断开。
3	DP3_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 3。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改将对通道 3 功能没有影响。 0x0 = DP 通道 3 已启用。 0x1 = DP 通道 3 已禁用。
2	DP2_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 2。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改将对通道 2 功能没有影响。 0x0 = DP 通道 2 已启用。 0x1 = DP 通道 2 已禁用。
1	DP1_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 1。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改将对通道 1 功能没有影响。 0x0 = DP 通道 1 已启用。 0x1 = DP 通道 1 已禁用。
0	DP0_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 0。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改将对通道 0 功能没有影响。 0x0 = DP 通道 0 已启用。 0x1 = DP 通道 0 已禁用。

8.1.1.7 AEQ_CONTROL1 寄存器 (偏移 = 0x1C) [复位 = 0xF0]

AEQ_CONTROL1 如表 8-9 所示。

返回到[汇总表](#)。

该寄存器用于启用自适应 EQ，并选择快速自适应模式还是完整自适应模式。

表 8-9. AEQ_CONTROL1 寄存器字段说明

位	字段	类型	复位	说明
7-4	FULLAEQ_UPPER_EQ	R/W	0xF	用于检查完全 AEQ 模式的最大 EQ 值

表 8-9. AEQ_CONTROL1 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	USB3_U1_DISABLE	R/W	0x0	当设置该字段时, 如果检测到电气空闲状态, 将会导致进入 U3 而不是 U1。 0x0 = 检测到电气空闲后进入 U1。 0x1 = 检测到电气空闲后进入 U3。
2-1	AEQ_MODE	R/W	0x0	在“快速”和两种完整自适应模式之间进行选择 0x0 = 快速 AEQ。 0x1 = 完整 AEQ, 记录每次 EQ 中点的命中次数。 0x2 = 快速 AEQ。 0x3 = 完整 AEQ, 仅当 EQ 值为 0 时记录中点命中次数。
0	AEQ_EN	R/W	0x0	控制是否为 USB 下行端口启用自适应 EQ。 0x0 = AEQ 已禁用 0x1 = 启用 AEQ

8.1.1.8 AEQ_CONTROL2 寄存器 (偏移 = 0x1D) [复位 = 0x20]

AEQ_CONTROL2 如表 8-10 所示。

返回到[汇总表](#)。

此寄存器支持控制快速 AEQ 的上下限, 并可增加或减少完整 AEQ 功能使用的最终 EQ 值。

表 8-10. AEQ_CONTROL2 寄存器字段说明

位	字段	类型	复位	说明
7	OVER_EQ_SIGN	R/W	0x0	选择 OVER_EQ_CTRL 字段的符号。 0x0 = 正值 0x1 = 负值
6	RESERVED	R	0x0	保留
5-3	FASTAEQ_LIMITS	R/W	0x4	选择 DAC 的上限/下限以确定短通道与长通道。 0x0 = +/- 0mV 0x1 = +/- 40mV 0x2 = +/- 80mV 0x3 = +/- 120mV 0x4 = +/- 160mV 0x5 = +/- 200mV 0x6 = +/- 240mV 0x7 = +/- 280mV

表 8-10. AEQ_CONTROL2 寄存器字段说明 (续)

位	字段	类型	复位	说明
2-0	OVER_EQ_CTRL	R/W	0x0	此字段将根据所编程的值增加或减少 AEQ 值。例如，若完整 AEQ 值为 6，且此字段编程为 2 且 OVER_EQ_SIGN = 0，则使用的 EQ 值将为 8。此字段仅在完整 AEQ 模式下使用。 0x0 = 0 或 -8 0x1 = 1 或 -7 0x2 = 2 或 -6 0x3 = 3 或 -5 0x4 = 4 或 -4 0x5 = 5 或 -3 0x6 = 6 或 -2 0x7 = 7 或 -1

8.1.1.9 AEQ_LONG 寄存器 (偏移 = 0x1E) [复位 = 0x77]

表 8-11 展示了 AEQ_LONG。

返回到[汇总表](#)。

此寄存器用于在启用快速 AEQ 时为长通道设置编程 EQ 值。

表 8-11. AEQ_LONG 寄存器字段说明

位	字段	类型	复位	说明
7-4	LONG_EQ2	R/W	0x7	当 AEQ_EN = 1 且 AEQ_MODE = x0 时，当检测到长通道时，选择 USB 下行端口 1 (RX2) 的 EQ 设置。编程到此字段中的值应在长通道配置中提供理想的 Rx JTOL 结果。
3-0	LONG_EQ1	R/W	0x7	当 AEQ_EN = 1 且 AEQ_MODE = x0 时，当检测到长通道时，选择 USB 下行端口 2 (RX1) 的 EQ 设置。编程到此字段中的值应在长通道配置中提供理想的 Rx JTOL 结果。

8.1.1.10 USBC_EQ 寄存器 (偏移 = 0x20) [复位 = 0x0]

表 8-12 展示了 USBC_EQ。

返回到[汇总表](#)。

该寄存器控制 DFP (RX1 和 RX2) 的接收端均衡设置。

表 8-12. USBC_EQ 寄存器字段说明

位	字段	类型	复位	说明
7-4	EQ2_SEL	RH/W	0x0	如果 AEQ_EN = 0，此字段选择面向 USB-C 接口的 USB3.1 RX2 接收端的 EQ 设置。当 EQ_OVERRIDE = 0b 时，此字段反映 EQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时，软件可以基于写入此字段的值来更改 RX2p/n 引脚的 EQ 设置。当 AEQ_EN = 1 且 AEQ_MODE = x0 时，当检测到短通道时，此字段选择 USB 下行端口 1 (RX2) 的 EQ 设置。编程到此字段中的值应在短通道配置中提供理想的 Rx JTOL 结果。

表 8-12. USBC_EQ 寄存器字段说明 (续)

位	字段	类型	复位	说明
3-0	EQ1_SEL	RH/W	0x0	如果 AEQ_EN = 0，此字段选择面向 USB-C 接口的 USB3.1 RX1 接收端的 EQ 设置。当 EQ_OVERRIDE = 0b 时，此字段反映 EQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时，软件可以基于写入此字段的值来更改 RX1p/n 引脚的 EQ 设置。当 AEQ_EN = 1 且 AEQ_MODE = x0 时，当检测到短通道时，此字段选择 USB 下行端口 1 (RX1) 的 EQ 设置。编程到此字段中的值应在短通道配置中提供理想的 Rx JTOL 结果。

8.1.1.11 SS_EQ 寄存器 (偏移 = 0x21) [复位 = 0x0]

表 8-13 展示了 SS_EQ。

返回到[汇总表](#)。

该寄存器控制 UFP (SSTX) 的接收端均衡设置。

表 8-13. SS_EQ 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0x0	保留
3-0	SSEQ_SEL	RH/W	0x0	此字段为面向 USB 主机的 USB3.1 SSTX 接收端选择 EQ。当 EQ_OVERRIDE = 0b 时，此字段反映 SSEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时，软件可以根据写入此字段的值更改 SSTXp/n 引脚的 EQ 设置。

8.1.1.12 USB3_MISC 寄存器 (偏移 = 0x22) [复位 = 0x44]

USB3_MISC 如表 8-14 所示。

返回到[汇总表](#)。

表 8-14. USB3_MISC 寄存器字段说明

位	字段	类型	复位	说明
7	RXD_START_TERM	R/W	0x0	热复位之后 RX 检测开始时和进入 SS.Inactive 时的终止设置。 0x0 = 保持端接。与 tusb1046 相同 0x1 = 关闭终端。在断开连接的情况下，避免本地和远程 RxD 之间发生竞争而导致合规性失败。如果连接保持下一个状态，则无论如何都是轮询状态。
6	LFPS_EQ	R/W	0x1	控制基于 EQ1_SEL、EQ2_SEL 和 SSEQ_SEL 的 EQ 设置是否应用于接收到的 LFPS 信号。 0x0 = 接收到 LFPS 时，EQ 设置为零 0x1 = 接收到 LFPS 时，EQ 由相关寄存器设置。
5	U2U3_LFPS_DEBOUNCE	R/W	0x0	控制传入 LFPS 是否去抖。 0x0 = 在 U2/U3 退出前 LFPS 无去抖。 0x1 = 在 U2/U3 退出之前，LFPS 为 200μs 去抖。

表 8-14. USB3_MISC 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	DISABLE_U2U3_RXDET	R/W	0x0	控制是否在 U2/U3 状态下执行 Rx.Detect。 0x0 = 在 U2/U3 中启用 Rx.Detect。 0x1 = 在 U2/U3 中禁用 Rx.Detect。
3-2	DFP_RXDET_INTERVAL	R/W	0x1	此字段控制下行端口 (TX1P/N 和 TX2P/N) 的 Rx.Detect 间隔。 0x0 = 4ms 0x1 = 6ms 0x2 = 36ms 0x3 = 84ms
1	DIS_WARM_RESET_RXD	R/W	0x0	如果器件在热复位期间开始轮询, 则在热复位后禁用接收端检测。 0x0 = 是否在热复位后执行接收端检测取决于其他设置。 0x1 = 如果 USB FSM 检测到器件在热复位期间开始轮询, 其将不执行接收端检测。
0	USB_COMPLIANCE_CTRL	R/W	0x0	控制合规模式检测是由 FSM 确定还是禁用 0x0 = 合规模式由 FSM 确定。 0x1 = 禁用合规模式。

8.1.1.13 USB_STATUS 寄存器 (偏移 = 0x24) [复位 = 0x41]

表 8-15 展示了 USB_STATUS。

返回到[汇总表](#)。

表 8-15. USB_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7	USB_FASTAEQ_STAT	RH	0x0	当 AEQ_EN = 1 且 AEQ_MODE = x0 时, 此状态字段指示使用的是短 EQ 设置还是长 EQ 设置。当 AEQ_EN = 0 时, 此字段将始终默认为 0h。 0x0 = 使用短通道 EQ。 0x1 = 使用长通道 EQ。
6	USB_AEQDONE_STAT	RH	0x1	此字段在 AEQ 运行期间为低电平, 完成后为高电平。当 U0_STAT 和 AEQ_EN = 1 或 FORCE_AEQ_EN = 1 且硬件将 FORCE_AEQ 重新复位为 0 时, 此字段有效。 0x0 = AEQ 正在运行 0x1 = AEQ 已完成
5	AEQ_HC_OVERFLOW	RH	0x0	13 位 AEQ 命中计数器溢出状态
4	RESERVED	R	0x0	保留
3	CM_ACTIVE	RH	0x0	合规模式状态。 0x0 = 未处于 USB3.1 合规模式。 0x1 = 处于 USB3.1 合规模式。
2	U0_STAT	RH	0x0	U0 状态。进入 U0 状态时设置。

表 8-15. USB_STATUS 寄存器字段说明 (续)

位	字段	类型	复位	说明
1	U2U3_STAT	RH	0x0	U2/U3 状态。进入 U2/U3 状态时设置。
0	DISC_STAT	RH	0x1	断开状态。进入断开连接状态时设置。

8.1.1.14 VOD_CTRL 寄存器 (偏移 = 0x32) [复位 = 0x40]

表 8-16 展示了 VOD_CTRL。

返回到[汇总表](#)。

此寄存器控制 UFP 和 DFP 二者的变送器输出线性范围。当器件配置为有限转接驱动器 (设置 SSRX_LIMIT_ENABLE 字段) 时, USB_SSRX_VOD 会控制 SSRX 限幅驱动器的 VOD 电平。

表 8-16. VOD_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7-6	LFPS_TX12_VOD	R/W	0x1	发送 LFPS 时 TX1 或 TX2 的 VOD 线性控制。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)
5-4	DP_VOD	R/W	0x0	DP 路径的 VOD 线性控制。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)
3-2	USB_TX12_VOD	R/W	0x0	USB 下行端口 (TX1 和 TX2) 的 VOD 线性控制。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)
1-0	USB_SSRX_VOD	R/W	0x0	USB 上行端口 (SSRX) 的 VOD 线性控制。当 SSRX_LIMIT_ENABLE = 1 时, 该字段控制 SSRX 的限幅 VOD。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)

8.1.1.15 AEQ_STATUS 寄存器 (偏移 = 0x3B) [复位 = 0x0]

表 8-17 展示了 AEQ_STATUS。

返回到[汇总表](#)。

该寄存器提供 AEQ 功能的状态。

表 8-17. AEQ_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0x0	保留
4	DONE_STAT	RH	0x0	该标志在 DAC 等待计时器到期后置位。
3-0	AEQ_STAT	RH	0x0	完成完整 AEQ 后由 FSM 确定的最佳 EQ。此字段还将指示用于快速 AEQ 的 EQ，并包含编程到 OVER_EQ_CTRL 字段中的值。

9 应用和实例

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

TUSB1146 是一款线性转接驱动器，专门用于补偿因为 PCB 布线和电缆等无源介质导致的信号衰减而引起的符号间干扰 (ISI) 抖动。由于 TUSB1146 具有四个独立的 DisplayPort 2.0 输入、一个上行 USB 3.1 Gen1/Gen2 输入和两个下行 USB 3.1 Gen1/Gen2 输入，因此该器件可进行优化，以便通过 16 种不同的均衡选项来校正所有这七个输入的 ISI。在 USB3.1 主机/DisplayPort 2.0 GPU 和 USB3.1 Type-C 插座之间放置 TUSB1146，可以纠正信号完整性问题，从而使系统更加稳健。

9.2 典型应用

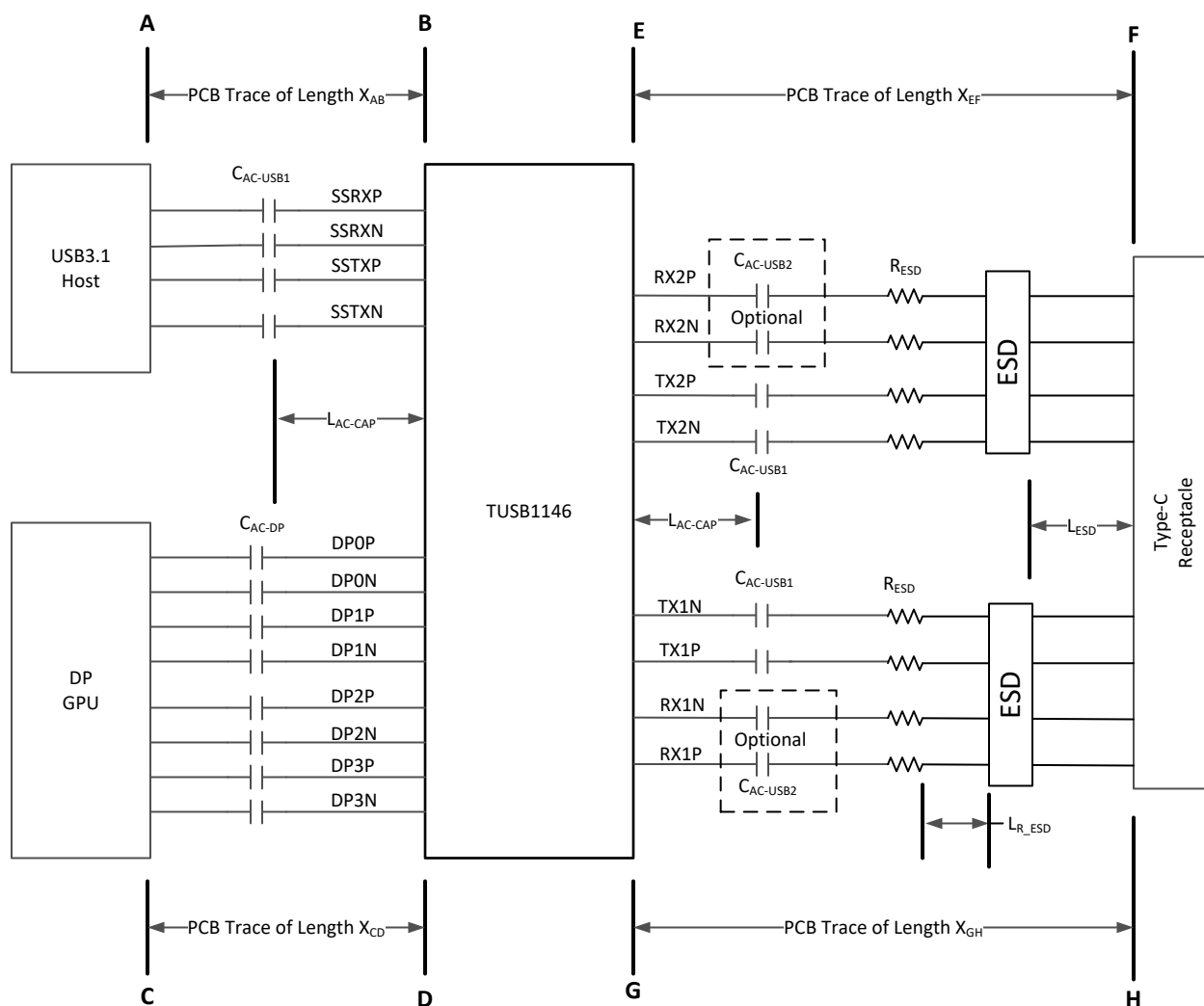


图 9-1. TUSB1146 在主机应用中

9.2.1 设计要求

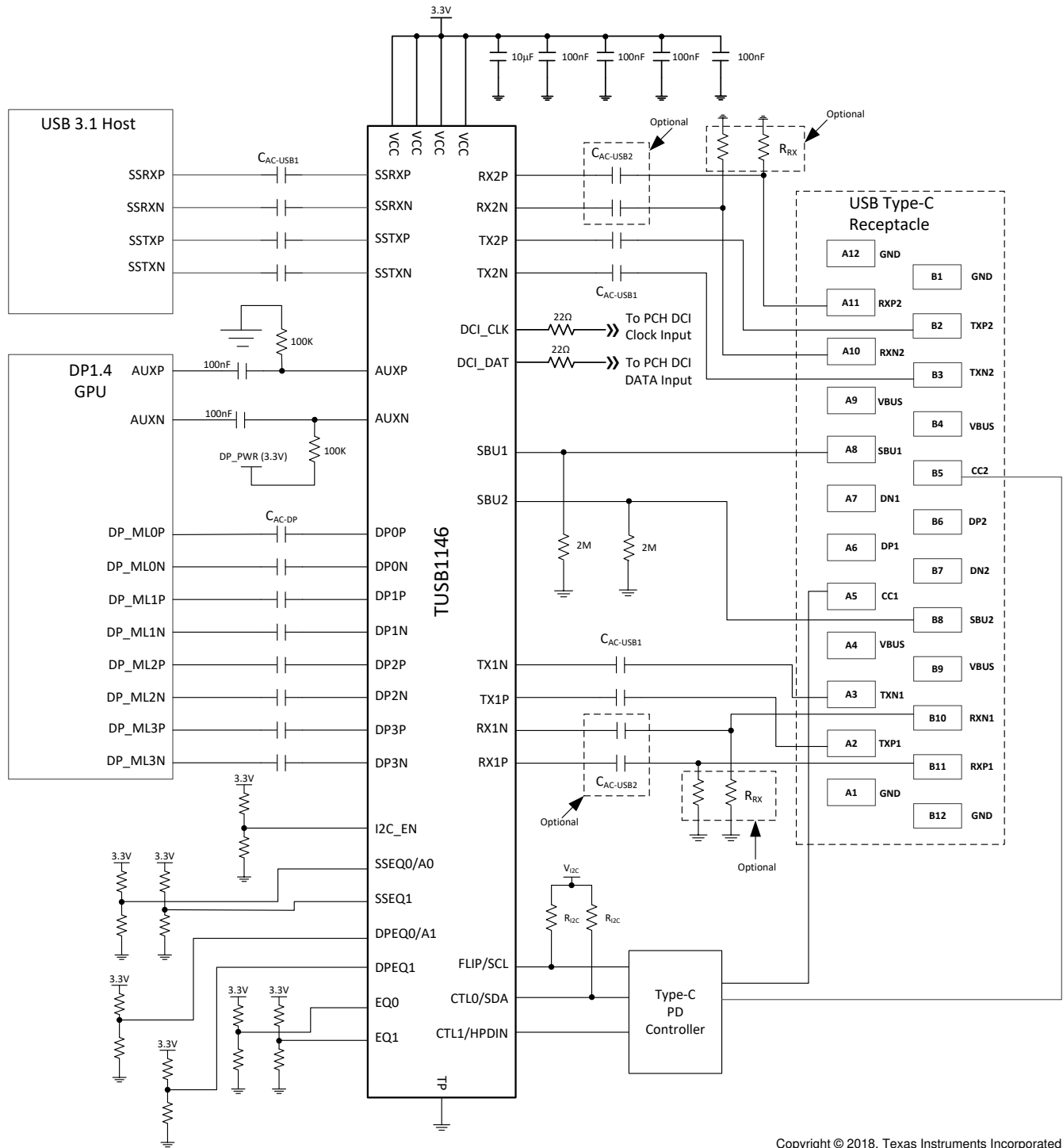
对于这个设计示例，请使用表 9-1 中显示的参数。

表 9-1. 设计参数

参数		值
10Gbps USB3.1 前置沟道 A 至 B PCB 布线长度， X_{AB} 。请参阅图 9-1。		2 英寸 $\leq X_{AB} \leq$ 12 英寸 - [MAX (X_{EF} or X_{GH})]
10Gbps DP 后置沟道 C 至 D PCB 布线长度， X_{CD} 。请参阅图 9-1。		4 英寸 $\leq X_{CD} \leq$ 14 英寸 - [MAX (X_{EF} or X_{GH})]
10Gbps USB 和 DP 后置沟道 E 到 F PCB 布线长度， X_{EF} 。请参阅图 9-1。		长达 4 英寸
10Gbps USB 和 DP 后置沟道 G 到 H PCB 布线长度， X_{GH} 。请参阅图 9-1。		长达 4 英寸
交流电容器与 TUSB1146 之间的最小距离， L_{AC-CAP}		0.4inches
ESD 元件距 USB-C 插座的最大距离， L_{ESD}		0.5inches
串联电阻器 (R_{ESD}) 与 ESD 元件的最大距离， L_{R_ESD} 。		0.25inches
DCI 支持 (是/否)		是
$C_{AC-USB1}$ 交流耦合电容器 (75nF 至 265nF)		220nF
$C_{AC-USB2}$ 交流耦合电容器 (297nF 至 363nF)	支持 DCI	无交流电容器。RX1 和 RX2 必须直流耦合至 USB-C 插座。
	不支持 DCI	选项： • RX1 和 RX2 直流耦合至 USB-C 插座 • 具有 R_{RX} 电阻器的 330nF 交流耦合 • 没有 R_{RX} 电阻器的 330nF 交流耦合
可选 R_{RX} 电阻 (220k Ω +/- 5%)		未使用
C_{AC-DP} 交流耦合电容器 (75nF 至 265nF)		220nF
R_{ESD} (0 欧姆至 2.2 欧姆)		1 欧姆
V_{CC} 电源 (3V 至 3.6V)		3.3V
I ² C 模式或 GPIO 模式		I ² C 模式。(I2C_EN 引脚 $\neq$ "0")
1.8V 或 3.3V I2C 接口		3.3V I2C。使用 1K 欧姆电阻器将 I2C_EN 引脚上拉至 3.3V。

9.2.2 详细设计过程

图 9-2 展示了 TUSB1146 器件的典型用法。该器件可通过 GPIO 引脚或通过其 I²C 接口控制。在下面所示的示例中，使用 Type-C PD 控制器通过 I²C 接口来配置该器件。当配置为 I²C 模式并且系统不支持 DCI 时，引脚 29 和 32 可保持未连接状态。如果系统支持 DCI，则通过 22 欧姆电阻 DCI_CLK 和 DCI_DAT 连接到适当的 PCH GPIO 引脚。在 I²C 模式下，可以通过 I²C 寄存器独立控制每个接收器的均衡设置。因此，所有均衡引脚 (EQ[1:0]、SSEQ[1:0] 和 DPEQ[1:0]) 都可保持未连接状态。如果这些引脚保持未连接状态，则 TUSB1146 7 位 I2C 从器件地址将为 0x12，因为 DPEQ0/A1 和 SSEQ0/A0 都处于引脚电平 “F”。如果需要不同的 I2C 从器件地址，DPEQ0/A1 和 SSEQ0/A0 引脚应设置为产生所需 I2C 从器件地址的电平。



Copyright © 2018, Texas Instruments Incorporated

图 9-2. 应用电路

9.2.2.1 USB 和 DP 上行端口 (USB 主机/DP GPU 到 USB-C 插座) 配置

在为 TUSB1146 配置 USB 和 DP 下行方向时, 需要了解前置沟道 (X_{AB} 和 X_{CD}) 的插入损耗 (SDD21)。如果是 GPIO 模式, 则应将 TUSB1146 的 DPEQ[1:0] 引脚和 SSEQ[1:0] 引脚设置为 5GHz 的前置沟道插入损耗级别, 或者如果是 I2C 模式, 则应对 SSEQ_SEL 和 DPEQx_SEL 寄存器进行该设置。5GHz 时 FR4 迹线插入损耗的一个良好经验法则是每英寸约 -1dB。使用此经验法则, 如果 USB (X_{AB}) 的前置通道为 8 英寸, 则 TUSB1146 SSEQ 应编程为 -8dB。如果 DP 的前置沟道 (X_{CD}) 插入损耗为 10 英寸, 则应将 DPEQ 编程为 -10dB。请参阅表 7-8 了解 USB SSEQ 设置, 并参阅表 7-9 了解 DP EQ 设置。

9.2.2.2 USB 下行端口 (USB-C 插座到 USB 主机) 配置

9.2.2.2.1 固定均衡

在固定 EQ 运行情况下, 所有可能插入 USB-C 插座的器件 (使用或不使用 USB 线缆) 都将使用单一 EQ 设置。建议将 TUSB1146 EQ[1:0] 引脚 (如果在 GPIO 模式下) 或 EQ1_SEL 和 EQ2_SEL (如果在 I2C 模式下) 设置为比后置沟道的损耗 ($\text{MIN}(X_{EF}, X_{GH})$) 高约 4dB 至 5dB。例如, 如果后置通道为 0.5 英寸, 则假设在 5GHz 时每英寸为 -1dB, 应将 EQ1_SEL 和 EQ2_SEL 编程为 4.5dB 至 5.5dB。建议执行 USB3.1 Rx JTOL 长沟道和短沟道测试, 以优化设置。单一 EQ 设置可能无法同时满足长沟道和短沟道测试要求, 具体依赖于 USB 3.1 主机。如果是这种情况, 建议使用快速 AEQ 模式。

9.2.2.2.2 快速自适应均衡

快速自适应 EQ 将区分短沟道和长沟道, 并根据检测到哪一种沟道, 选择预定的 EQ 设置。快速 AEQ 在 GPIO 和 I2C 模式下都可用, 但强烈建议在 TUSB1146 配置为 I2C 模式时使用此功能。在 I2C 模式下, 当 AEQ_MODE = 0 且 AEQ_EN = 1 时, 会启用快速 AEQ。

应将用于短沟道的 EQ 设置编程至 EQ1_SEL 和 EQ2_SEL 寄存器中。建议在对这些寄存器进行编程时, 使其比后置沟道的损耗 ($\text{MIN}(X_{EF}, X_{GH})$) 高大约 1dB 至 2dB。例如, 如果后置通道为 0.5 英寸, 则假设在 5GHz 时每英寸为 -1dB 插入损耗, 应将 EQ1_SEL 和 EQ2_SEL 编程为 1.5dB 至 2.5dB。建议执行 USB3.1 Rx JTOL 短沟道测试, 以便找到最优短沟道设置。

应将用于长沟道的 EQ 设置编程至 LONG_EQ1 和 LONG_EQ2 中。建议在对这些寄存器进行编程时, 使其比后置沟道的损耗 ($\text{MIN}(X_{EF}, X_{GH})$) 高大约 4 至 5dB。例如, 如果后置通道为 0.5 英寸, 则假设在 5GHz 时每英寸为 -1dB, 应将 LONG_EQ1 和 LONG_EQ2 编程为 4.5dB 至 5.5dB。建议执行 USB3.1 Rx JTOL 长沟道测试, 以便找到最优长沟道设置。

9.2.2.2.3 完全自适应均衡

在完全 AEQ 模式下, 无论沟道是短沟道、长沟道还是介于两者之间, TUSB1146 将始终会确定最佳设置。默认情况下, “完全 AEQ” 功能会被禁用。当 AEQ_MODE = 1 且 AEQ_EN = 0x1 或 0x3 时, 会启用完全 AEQ。

9.2.3 应用曲线

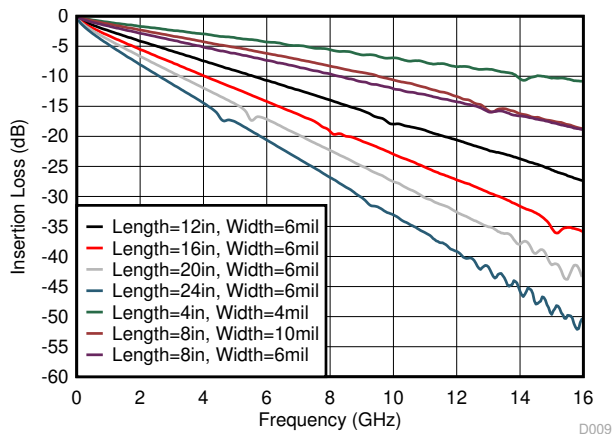
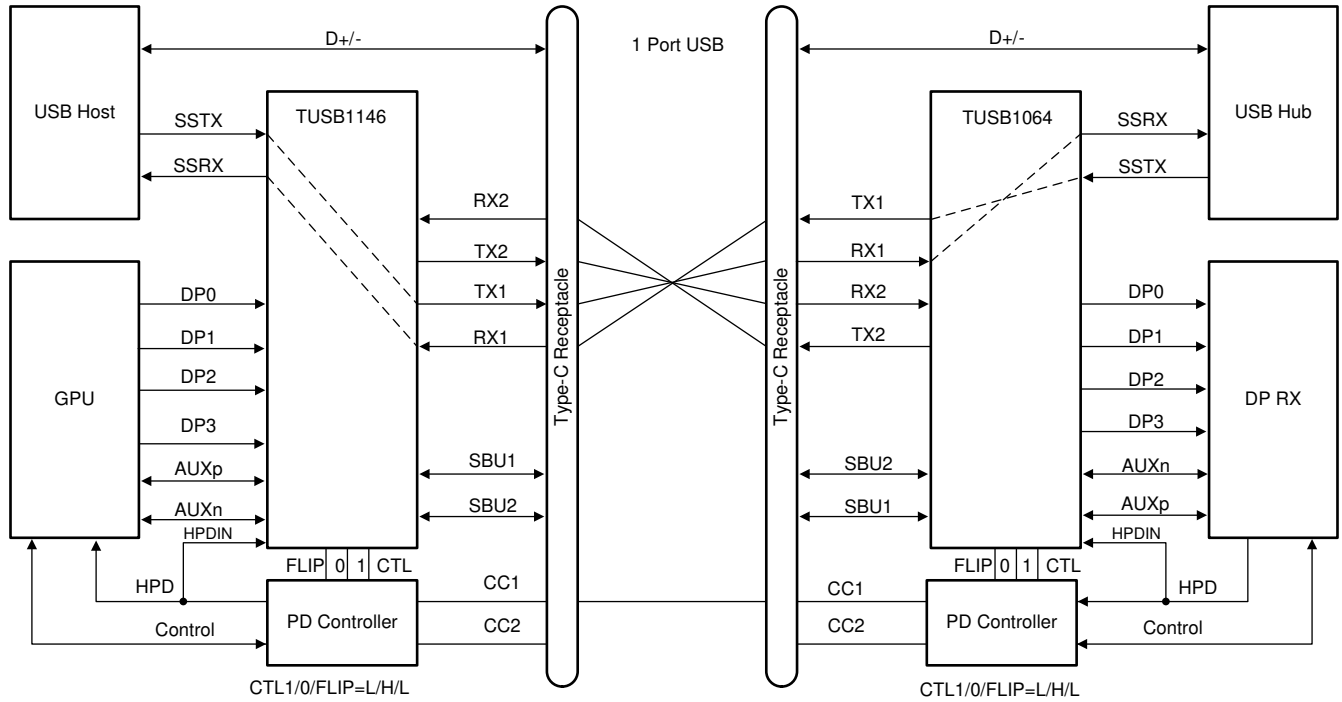


图 9-3. FR4 PCB 布线的插入损耗

9.3 系统示例

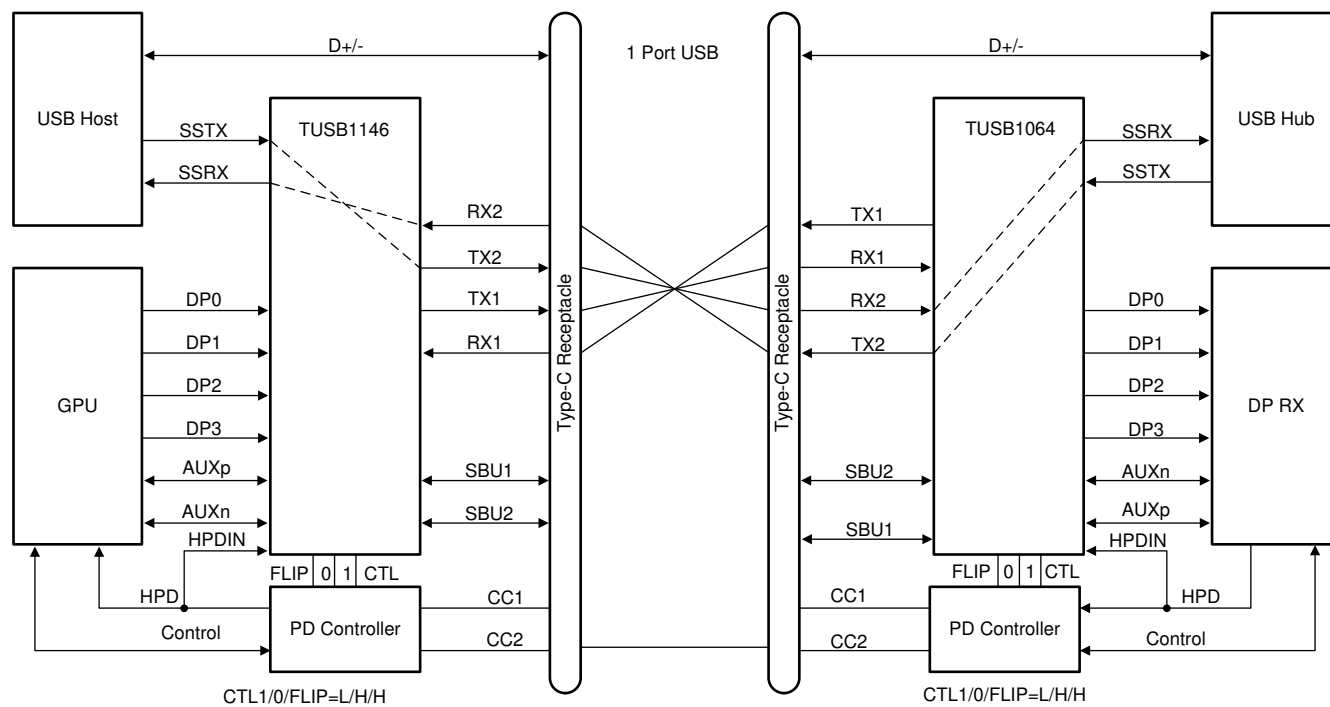
9.3.1 仅 USB 3.1

当 CTL1 引脚为低电平并且 CTL0 引脚为高电平时，TUSB1146 处于仅 USB3.1 模式。



Copyright © 2018, Texas Instruments Incorporated

图 9-4. 仅 USB3.1 — 无翻转 (CTL1 = L , CTL0 = H , FLIP = L)

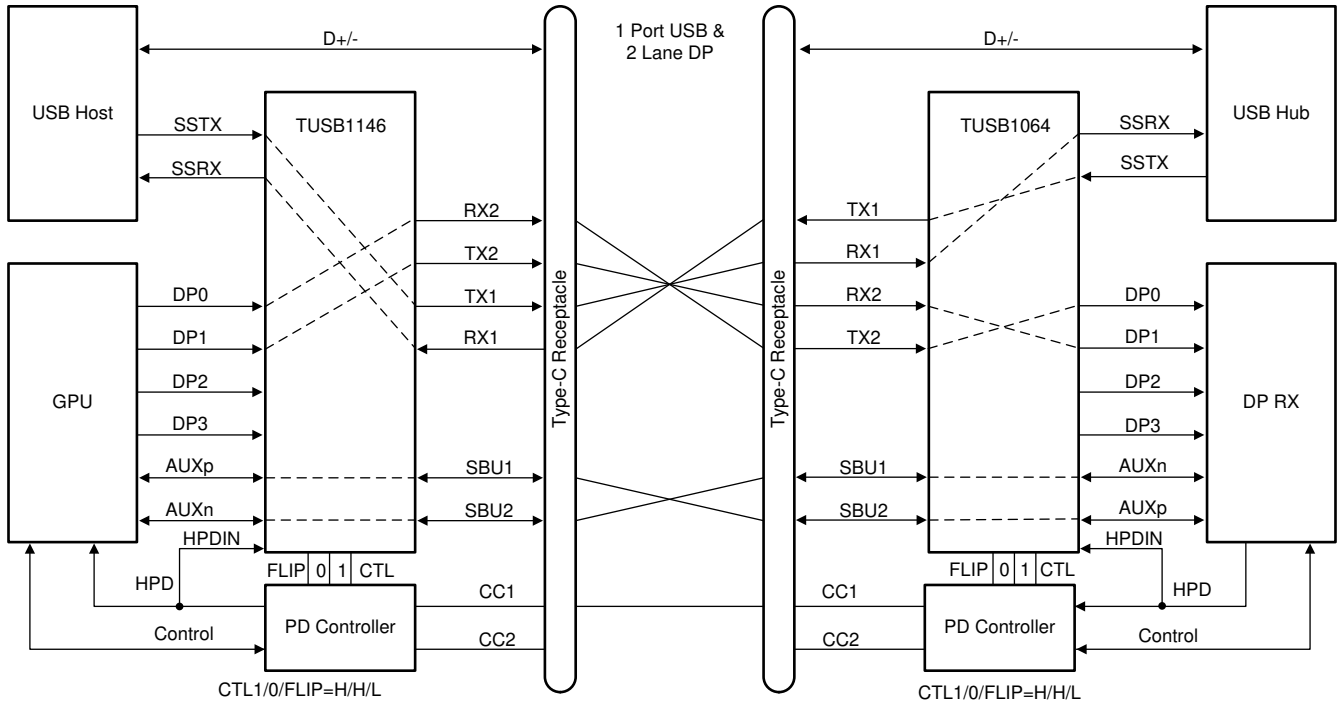


Copyright © 2018, Texas Instruments Incorporated

图 9-5. 仅 USB3.1 一带翻转 (CTL1 = L , CTL0 = H , FLIP = H)

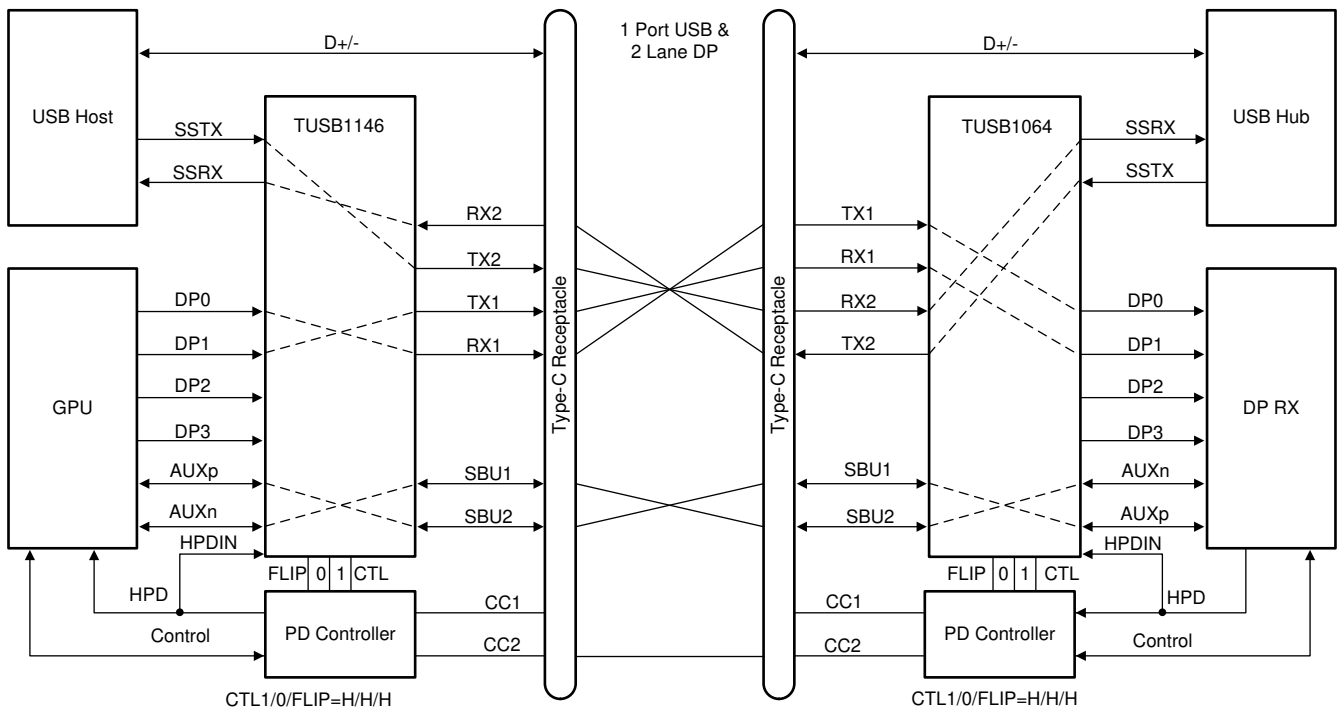
9.3.2 USB 3.1 和 2 通道 DisplayPort

当 CTL1 引脚为高电平且 CTL0 引脚为高电平时，TUSB1146 以 USB3.1 和 2 个通道 DisplayPort 模式运行。



Copyright © 2018, Texas Instruments Incorporated

图 9-6. USB3.1 + 2 通道 DP - 无翻转 (CTL1 = H , CTL0 = H , FLIP = L)

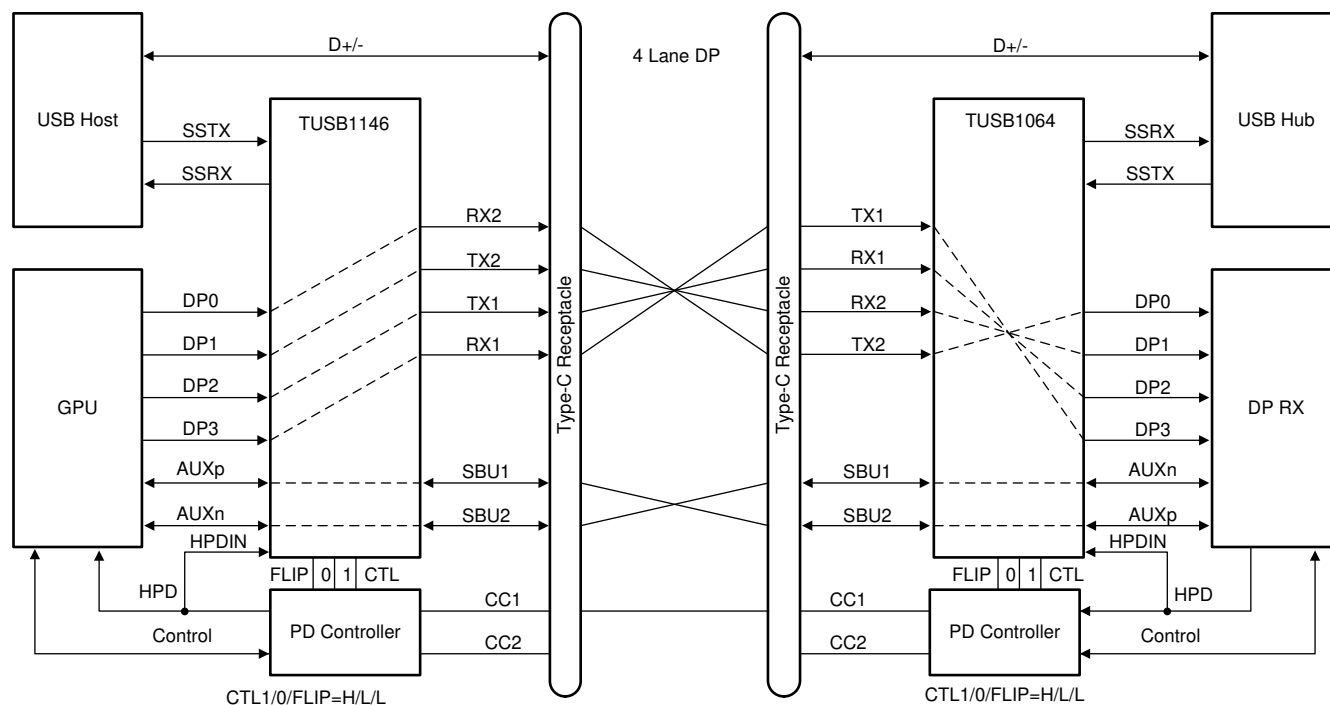


Copyright © 2018, Texas Instruments Incorporated

图 9-7. USB3.1 + 2 通道 DP — 翻转 (CTL1 = H , CTL0 = H , FLIP = H)

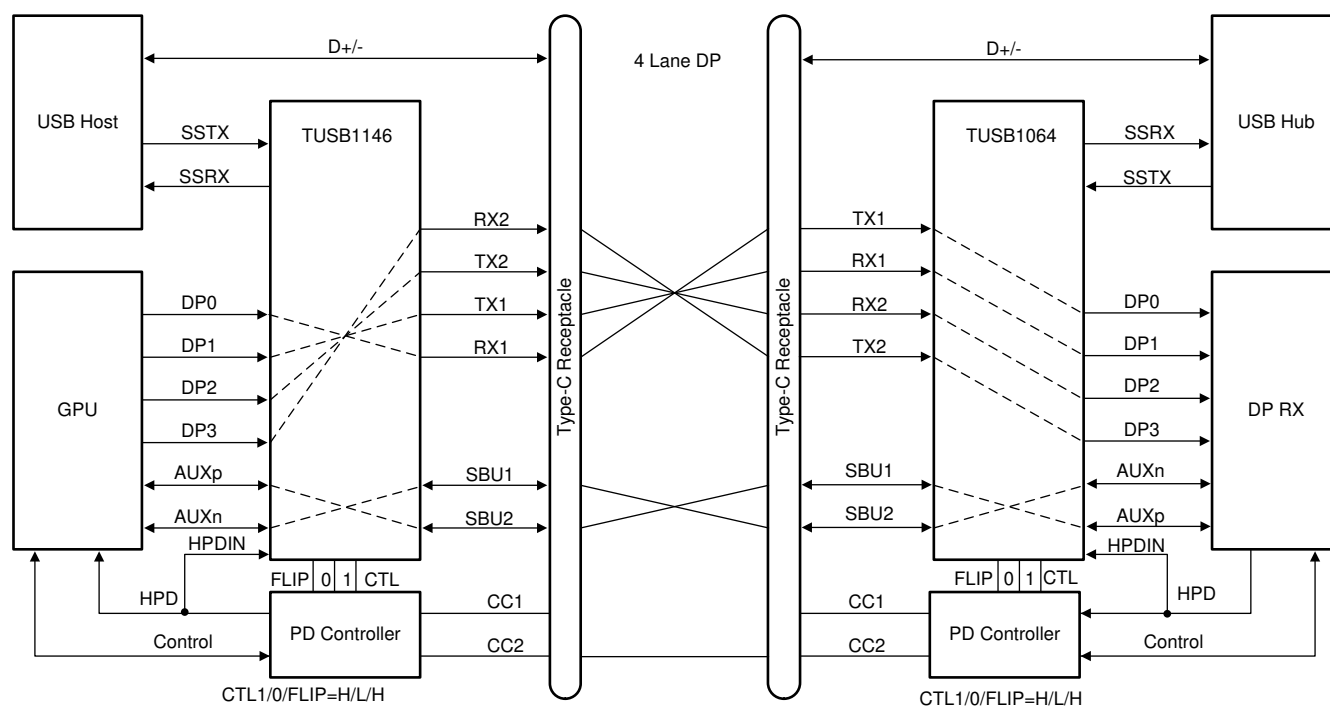
9.3.3 仅 DisplayPort

当 CTL1 引脚为高电平且 CTL0 引脚为低电平时，TUSB1146 以 4 个通道 DisplayPort 模式运行。



Copyright © 2018, Texas Instruments Incorporated

图 9-8. 4 通道 DP — 无翻转 (CTL1 = H , CTL0 = L , FLIP = L)



Copyright © 2018, Texas Instruments Incorporated

图 9-9. 4 通道 DP — 带翻转 (CTL1 = H , CTL0 = L , FLIP = H)

10 电源相关建议

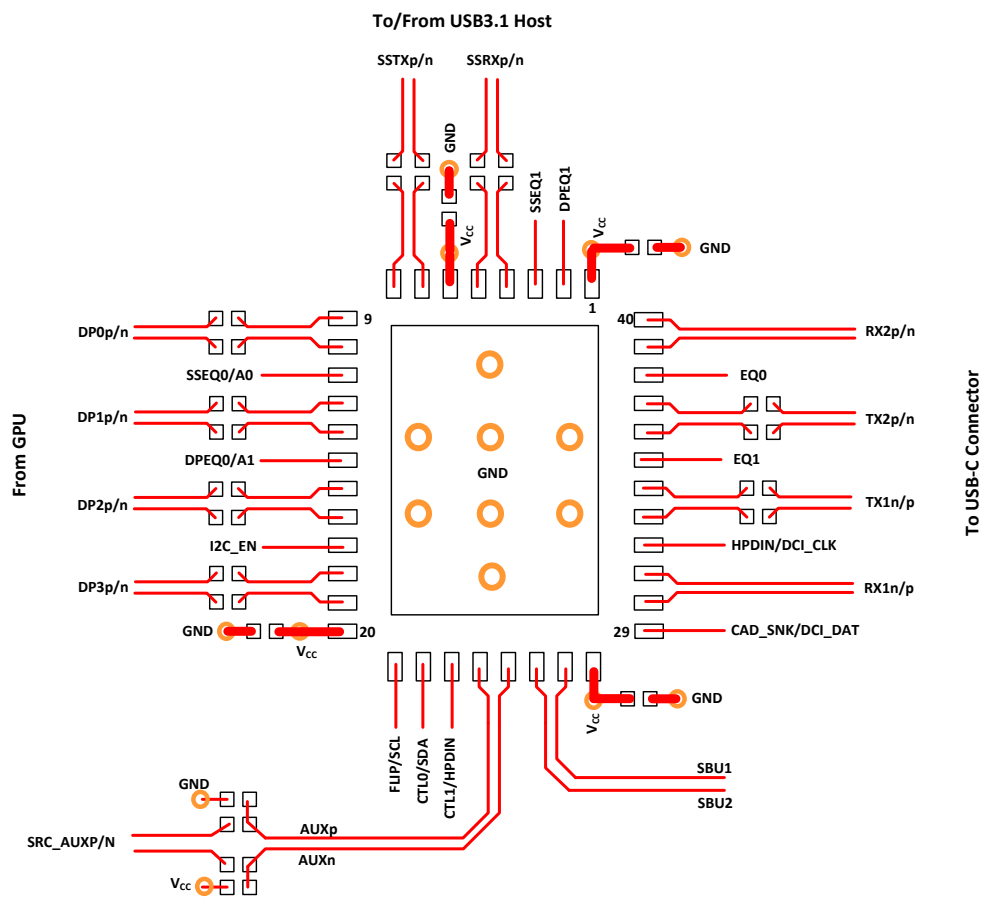
TUSB1146 设计为使用 3.3V 电源来运行。不应使用高于 [绝对最大额定值](#) 表中所列值的电平。如果使用电压较高的系统电源，可以使用电压稳压器将电压降至 3.3V。应使用去耦电容器来降低噪声并提高电源完整性。应在每个电源引脚上使用 0.1μF 电容器。

11 布局

11.1 布局指南

1. 应当使用受控 90 Ω 差分阻抗 ($\pm 10\%$) 布线 SSTXP/N、SSRXP/N、RX1P/N、RX2PN、TX1P/N 和 TX2P/N 对。
2. DP[3:0]P/N 对应采用受控 90 Ω 差分阻抗 ($\pm 10\%$) 进行布线。
3. SSTXP/N 和 SSRXP/N 之间没有对间长度匹配要求。
4. 应当使从 GPU 经 TUSB1146 到 USB-C 插座的 DP 通道 (DP[3:0]) 之间的对间匹配保持在 100mil 以内。
5. 远离其他高速信号。
6. 对内布线 (P 和 N 之间) 应保持在 5mil 以下。
7. 长度匹配应在不匹配位置附近。
8. 每对应至少间隔信号布线宽度的 3 倍。
9. 应当尽量减少使用弯曲的差分布线。使用弯曲时，左右弯曲数量应当尽可能相等，弯曲角度应 ≥ 135 度。这会尽可能减少由弯曲引起的任何长度不匹配，从而尽可能降低弯曲对 EMI 造成的影响。
10. 在同一层布线所有差分对。
11. 应当尽量减少使用过孔。建议将过孔数量保持在 2 个或更少。
12. 在靠近接地平面的层上保留布线。
13. 请勿在任何平面分割上方布线差分对。
14. 添加测试点将导致阻抗不连续，从而对信号性能产生负面影响。如果使用测试点，则应将其串联对称放置。它们的布置方式不得使差分对上产生残桩。
15. 强烈建议在 USB-C 插座的超高速引脚下留出基准平面空隙，以尽量减少插座的电容效应。
16. 强烈建议在交流耦合电容下方留出参考平面空隙。

11.2 布局示例



Copyright © 2018, Texas Instruments Incorporated

图 11-1. 布局示例

12 器件和文档支持

12.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

12.3 商标

TI E2E™ is a trademark of Texas Instruments.

VESA® is a registered trademark of Video Electronics Standards Association Corporation California.

所有商标均为其各自所有者的财产。

12.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

13 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (April 2020) to Revision A (June 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1

14 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TUSB1146IRNQR	Active	Production	WQFN (RNQ) 40	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UB11
TUSB1146IRNQR.B	Active	Production	WQFN (RNQ) 40	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UB11
TUSB1146IRNQT	Active	Production	WQFN (RNQ) 40	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UB11
TUSB1146IRNQT.B	Active	Production	WQFN (RNQ) 40	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UB11
TUSB1146IRNQTG4	Active	Production	WQFN (RNQ) 40	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UB11
TUSB1146IRNQTG4.B	Active	Production	WQFN (RNQ) 40	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UB11
TUSB1146RNQR	Active	Production	WQFN (RNQ) 40	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	UB11
TUSB1146RNQR.B	Active	Production	WQFN (RNQ) 40	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	UB11
TUSB1146RNQT	Active	Production	WQFN (RNQ) 40	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	UB11
TUSB1146RNQT.B	Active	Production	WQFN (RNQ) 40	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	UB11

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

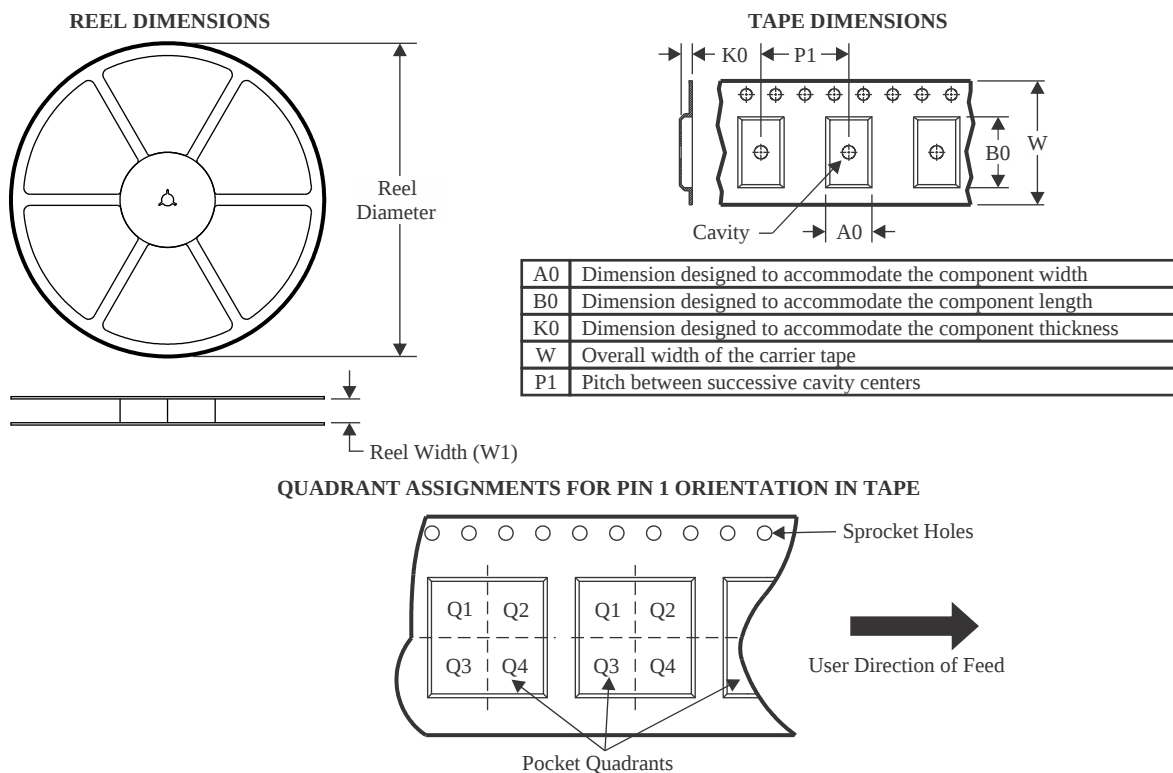
OTHER QUALIFIED VERSIONS OF TUSB1146 :

- Automotive : [TUSB1146-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

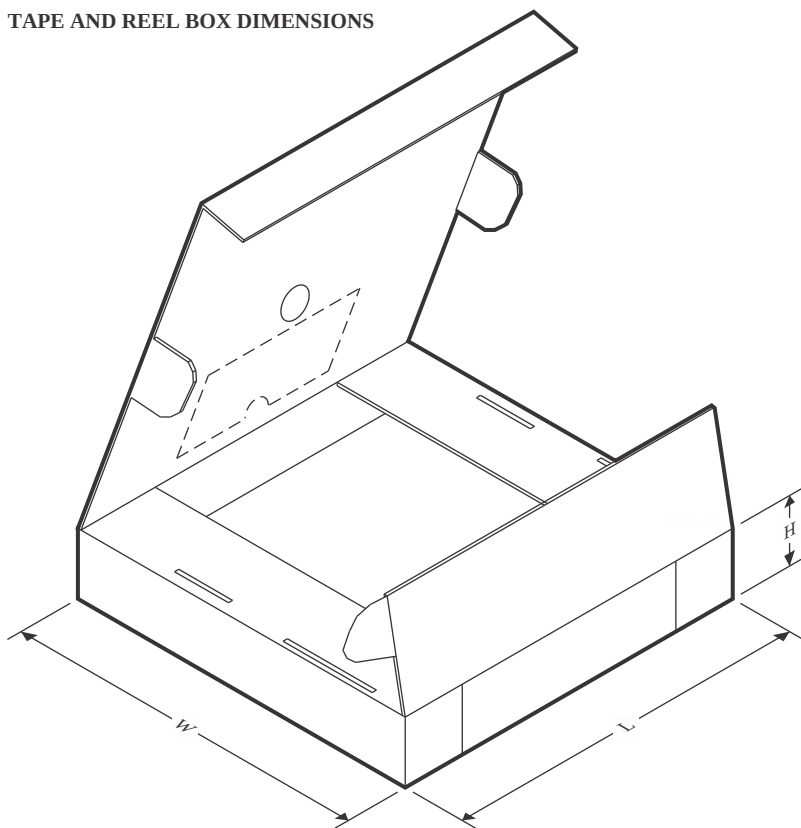
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TUSB1146IRNQR	WQFN	RNQ	40	3000	330.0	12.4	4.3	6.3	1.1	8.0	12.0	Q2
TUSB1146IRNQT	WQFN	RNQ	40	250	180.0	12.4	4.3	6.3	1.1	8.0	12.0	Q2
TUSB1146IRNQTG4	WQFN	RNQ	40	250	180.0	12.4	4.3	6.3	1.1	8.0	12.0	Q2
TUSB1146RNQR	WQFN	RNQ	40	3000	330.0	12.4	4.3	6.3	1.1	8.0	12.0	Q2
TUSB1146RNQT	WQFN	RNQ	40	250	180.0	12.4	4.3	6.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TUSB1146IRNQR	WQFN	RNQ	40	3000	360.0	360.0	36.0
TUSB1146IRNQT	WQFN	RNQ	40	250	210.0	185.0	35.0
TUSB1146IRNQTG4	WQFN	RNQ	40	250	210.0	185.0	35.0
TUSB1146RNQR	WQFN	RNQ	40	3000	360.0	360.0	36.0
TUSB1146RNQT	WQFN	RNQ	40	250	210.0	185.0	35.0

WQFN - 0.8 mm max height

The drawing consists of three views: a top view, a side view, and a detail view of the pin index area.

- Top View:** Shows the overall footprint of the connector. The total width is 6.1 (5.9). The total height is 4.1 (3.9). The pin index area is defined by a 4.7±0.1 wide section with 2X 4.4 spacing. The pin pitch is 0.4 (0.2 TYP). The pin 1 ID (optional) is 0.05 (0.03). The exposed thermal pad is 2.7±0.1 wide. The pin 1 ID is 0.05 (0.03).
- Side View:** Shows the profile of the connector. The total height is 0.8 MAX. The pin height is 0.05 (0.00). The seating plane is indicated. The pin 1 ID is 0.05 (0.03).
- Detail View:** Shows the pin index area with a 4.7±0.1 wide section and 2X 4.4 spacing. The pin pitch is 0.4 (0.2 TYP). The pin 1 ID is 0.05 (0.03).

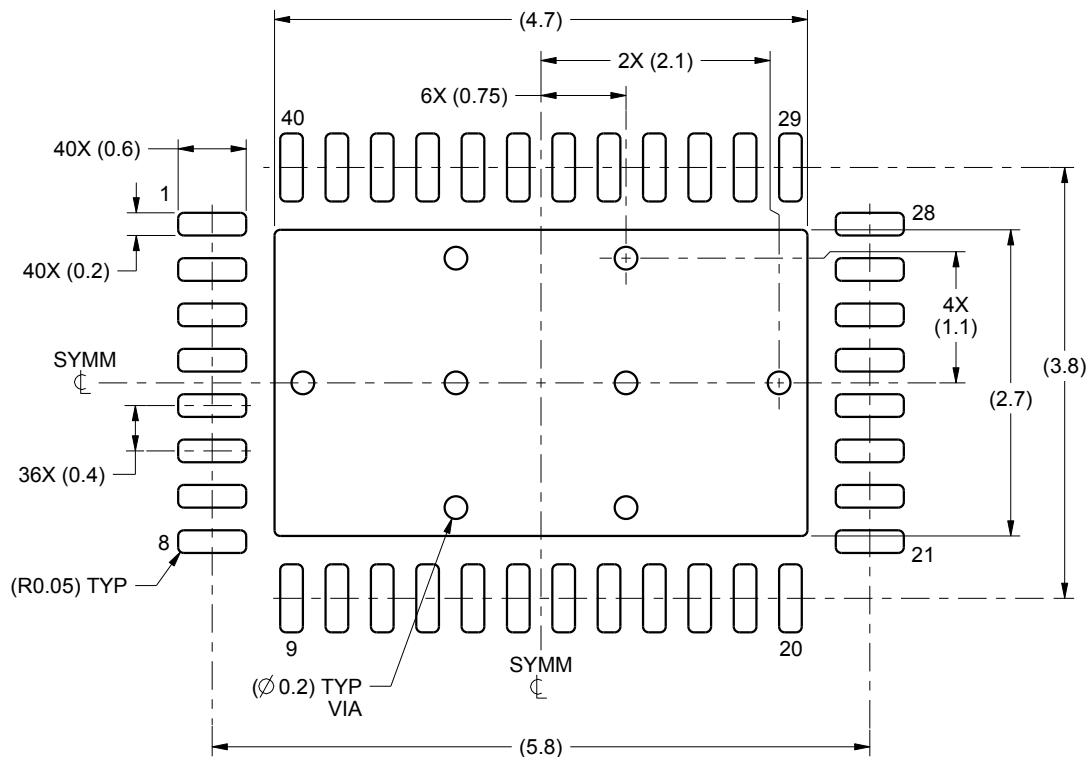
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

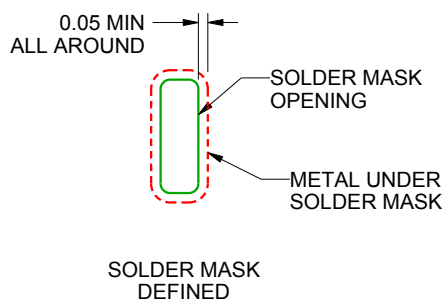
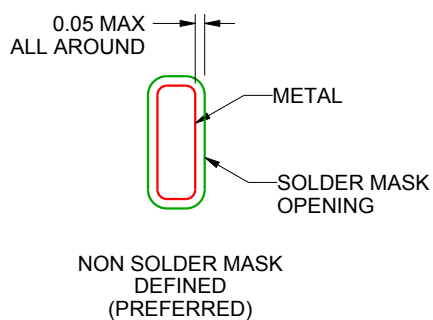
RNQ0040A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
SCALE:15X



SOLDER MASK DETAILS

4222125/B 01/2016

NOTES: (continued)

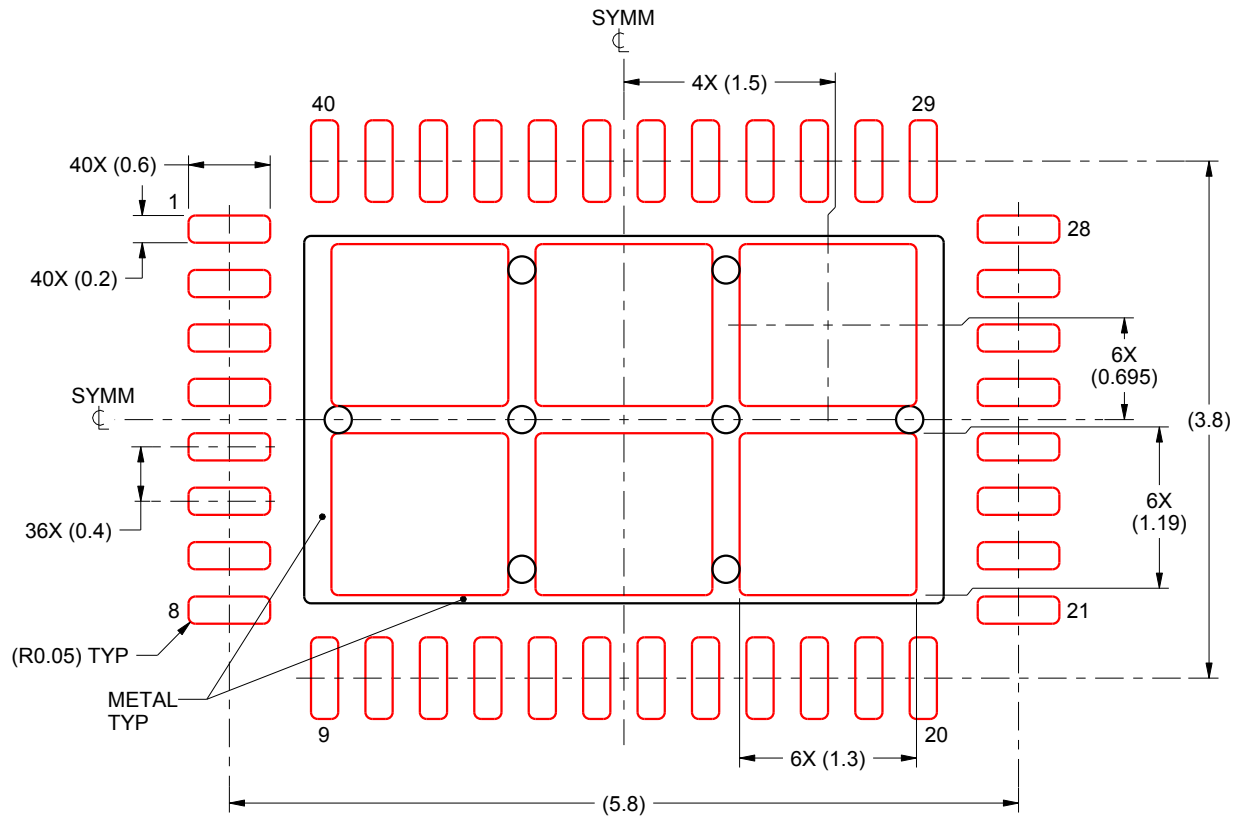
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

RNQ0040A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.1 mm THICK STENCIL
 EXPOSED PAD
 73% PRINTED SOLDER COVERAGE BY AREA
 SCALE:18X

4222125/B 01/2016

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月