TPUL2T122-Q1 及 TPUL2T122A-Q1 汽车级双路 RC 定时可重触发单稳多谐振荡器，带 TTL 兼容输入

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 器件温度等级 1：-40°C 至 +125°C
  - 器件 HBM ESD 分类等级 2
  - 器件 CDM ESD 分类等级 C4B
- 采用具有可湿性侧面的 QFN 封装
- RC 可配置范围为 1µs 至 860ms (V_{CC} = 3.3V)
- 针对较长的脉冲宽度，TI 建议使用 TPUL2T323-Q1
- 脉冲宽度最大变化量为 10%
- 1.5V 至 5.5V 的宽工作范围
- 输入电压高达 5.5V
- 所有输入均采用施密特触发架构
- 单电源电压转换器（参阅*降低的输入阈值电压*）：
  - 升压转换：
    - 1.2V 至 1.8V
    - 1.5V 至 2.5V
    - 1.8V 至 3.3V
    - 3.3V 至 5.0V
  - 降压转换：
    - 5.0V、3.3V、2.5V 至 1.8V
    - 5.0V、3.3V 至 2.5V
    - 5.0V 至 3.3V

2 应用

- 解调数字振幅移键控 (ASK) 信号
- 对系统执行固定时长的复位
- 生成固定宽度的正数字脉冲
- 检测数字信号上升沿
- 检测数字信号下降沿
- 对开关进行去抖

3 说明

TPUL2T122x-Q1 器件包含两个独立的 RC 可配置和可重触发的单稳多谐振荡器，设计为在 1.5V 至 5.5V 电压下运行。输出脉冲持续时间通过选择外部电阻和电容值来配置，近似输出脉冲宽度为 $t_{wo} \cong R \times C$。

TPUL2T122x-Q1 器件配备两个触发输入端、允许上升沿 (T) 和下降沿 ($\overline{T}$) 触发。每个通道也包含一个清零输入 ($\overline{CLR}$)，可用于异步终止正在进行的输出脉冲。所有输入均包括施密特触发架构，以允许慢速输入转换并改善抗噪声性。

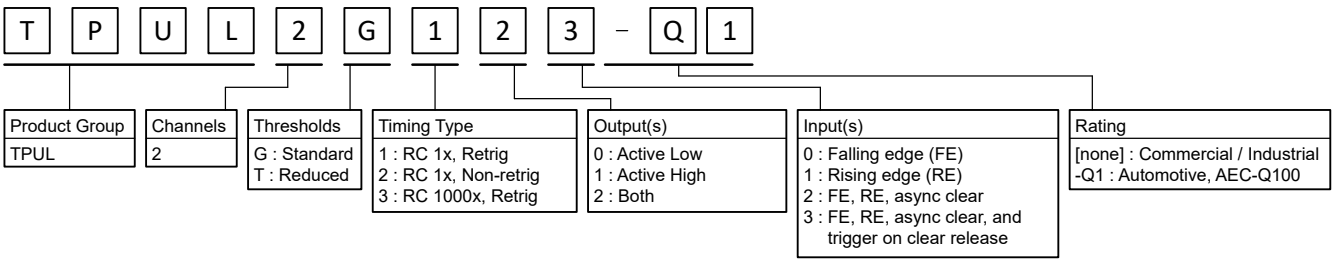
封装信息

器件型号	封装(1)	封装尺寸(2)	封装尺寸
TPUL2T122-Q1	BQB（WQFN，16）	3.5mm × 2.5mm	3.5mm × 2.5mm
	D（SOIC，16）	9.9mm × 6mm	9.9mm × 3.9mm
	PW（TSSOP，16）	5mm × 6.4mm	5mm × 4.4mm
TPUL2T122A-Q1	BQB（WQFN，16）	3.5mm × 2.5mm	3.5mm × 2.5mm
	D（SOIC，16）	9.9mm × 6mm	9.9mm × 3.9mm
	PW（TSSOP，16）	5mm × 6.4mm	5mm × 4.4mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

器件信息

器件型号	引脚排列	与旧器件功能匹配
TPUL2T122-Q1	标准	CD74HC423
TPUL2T122A-Q1	备选	CD74HC4538



TPUL 系列命名约定

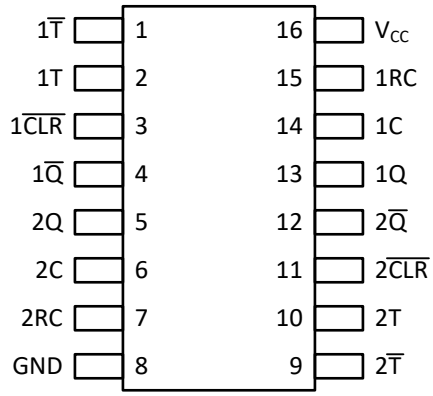
本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 5
5.1 绝对最大额定值 5
5.2 ESD 等级 5
5.3 热性能信息 5
5.4 电气特性 6
5.5 建议运行条件 7
5.6 时序特性 8
5.7 开关特性 9
5.8 典型特性 11
6 参数测量信息 18
7 详细说明 20
7.1 概述 20
7.2 功能方框图 21
7.3 特性说明 22
7.4 器件功能模式 27
8 应用和实施 28
8.1 应用信息 28
8.2 典型应用 - 边沿检测器 28
8.3 典型应用 - 延迟脉冲发生器 32
8.4 电源相关建议 32
8.5 布局 33
9 器件和文档支持 34
9.1 文档支持 34
9.2 接收文档更新通知 34
9.3 支持资源 34
9.4 商标 34
9.5 静电放电警告 34
9.6 术语表 34
10 修订历史记录 34
11 机械、封装和可订购信息 34

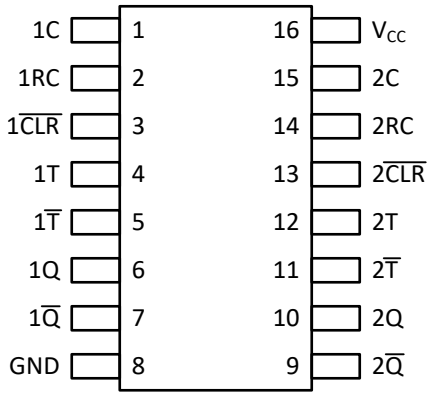
Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能



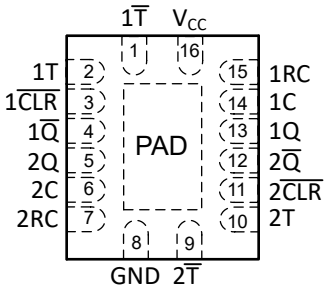
请参阅机械制图，了解尺寸。

图 4-1. TPUL2T122-Q1 D 和 PW 封装 16 个引脚 SOIC 和 TSSOP 顶视图



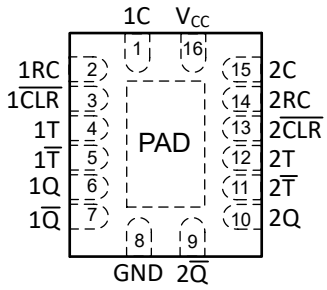
请参阅机械制图，了解尺寸。

图 4-2. TPUL2T122A-Q1 D 和 PW 封装 16 个引脚 SOIC 和 TSSOP 顶视图



请参阅机械制图，了解尺寸。

图 4-3. TPUL2T122-Q1 BQB 封装 16 个引脚 WQFN 透明顶视图



请参阅机械制图，了解尺寸。

图 4-4. TPUL2T122A-Q1 BQB 封装 16 个引脚 WQFN 透明顶视图

表 4-1. 引脚功能

引脚			类型[1]	说明
名称	TPUL2T122-Q1 编号	TPUL2T122A-Q1 编号		
1C	14	1	G	通道 1 外部时序电容器负连接；为外部时序电容器的放电电流提供返回路径；在内部接地
1$\overline{CLR}$	3	3	I	通道 1，异步清零输入，低电平有效
1$\overline{Q}$	4	7	O	通道 1 反相输出
1Q	13	6	O	通道 1 输出
1RC	15	2	I/O	通道 1 外部时序节点连接；有关详细的操作说明，请参阅*应用信息* 部分
1$\overline{T}$	1	5	I	通道 1 下降沿触发输入 TPUL2T122-Q1：需要 1T 和 1$\overline{CLR}$ 保持高电平 TPUL2T122A-Q1：需要 1T 保持低电平，同时 1$\overline{CLR}$ 保持高电平
1T	2	4	I	通道 1 上升沿触发输入 TPUL2T122-Q1：需要 1$\overline{T}$ 保持低电平，同时 1$\overline{CLR}$ 保持高电平 TPUL2T122A-Q1：需要 1T 和 1$\overline{CLR}$ 保持高电平
2C	6	15	G	通道 2 外部时序电容器负连接；为外部时序电容器的放电电流提供返回路径；在内部接地

Copyright © 2026 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚			类型(1)	说明
名称	TPUL2T122-Q1 编号	TPUL2T122A-Q1 编号		
2$\overline{CLR}$	11	13	I	通道 2，异步清零输入，低电平有效
2Q	5	10	O	通道 2 输出
2$\overline{Q}$	12	9	O	通道 2 反相输出
2RC	7	14	I/O	通道 2 外部时序节点连接；有关详细的操作说明，请参阅*应用信息* 部分
2$\overline{T}$	9	11	I	通道 2 下降沿触发输入 TPUL2T122-Q1：需要 2T 和 2$\overline{CLR}$ 保持高电平 TPUL2T122A-Q1：需要 2T 保持低电平，同时 2$\overline{CLR}$ 保持高电平
2T	10	12	I	通道 2 上升沿触发输入 TPUL2T122-Q1：需要 2$\overline{T}$ 保持低电平，同时 2$\overline{CLR}$ 保持高电平 TPUL2T122A-Q1：需要 2T 和 2$\overline{CLR}$ 保持高电平
GND	8	8	G	接地
散热焊盘			—	散热焊盘可连接到 GND 或悬空。请勿连接到任何其他信号或电源。
V_{CC}	16	16	P	正电压电源

(1) I = 输入，O = 输出，I/O = 输入和输出，G = 接地，P = 电源

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{CC}	电源电压范围		-0.5	6.5	V
V_I	数字输入电压范围(2)		-0.5	6.5	V
V_O	活动状态的数字输出电压范围(2)		-0.5	V_{CC} + 0.5	V
V_O	高阻态下的数字输出电压范围(2)		-0.5	6.5	V
V_{RC}	RC 引脚电压范围		-0.5	V_{CC} + 0.5	V
I_{IK}	输入钳位二极管电流，连续	V_I < -0.5V		-20	mA
	输入钳位二极管电流，脉冲 1μs	V_I < -0.5V		-200	mA
I_{OK}	输出钳位二极管电流，连续	V_O < -0.5V		-20	mA
	输出钳位二极管电流，脉冲 1μs	V_O < -0.5V		-200	mA
I_O	数字输出电流，连续	V_O = 0 至 V_{CC}		±50	mA
	数字输出电流，脉冲 1μs	V_O = 0 至 V_{CC}		±200	mA
	通过 V_{CC} 或 GND 的持续电流			±200	mA
R_{ext}	外部时序电阻		1		kΩ
C_{ext}	外部定时电容			1(3)	μF
T_J	结温			150	°C
T_{stg}	贮存温度		-65	150	°C

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。绝对最大额定值并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件*之外但在*绝对最大额定值*范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 如果遵守相关的钳位电流额定值，则可能超过电压额定值。
(3) 如果添加外部二极管，则可能超过时序电容最大值。有关详细信息，请参阅*应用和实施*部分。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 HBM ESD 分类等级 2(1)	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD 分类等级 C4B	±1000	

(1) AEC Q100-002 指示 HBM 应力测试应当符合 ANSI/ESDA/JEDEC JS-001 规范。

5.3 热性能信息

封装	引脚	热指标(1)						单位
		$R_{\theta JA}$	$R_{\theta JC(top)}$	$R_{\theta JB}$	Ψ_{JT}	Ψ_{JB}	$R_{\theta JC(bot)}$	
PW (TSSOP)	16	138.3	75.1	96.5	19.4	95.5	不适用	°C/W
D (SOIC)	16	112.3	73.9	75.1	32.2	74.3	不适用	°C/W
BQB (WQFN)	16	86.3	90.6	56.4	15.2	56.3	32.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

Copyright © 2026 Texas Instruments Incorporated

5.4 电气特性

在自然通风条件下的工作温度范围内；典型值在 T_A = 25°C 时测得（除非另有说明）

参数		测试条件	V_{CC}	最小值	典型值	最大值	单位
V_{T+}	正开关阈值		1.5V	0.65	0.84	0.96	V
			1.8V	0.73	0.95	1.11	
			2.5V	0.88	1.11	1.33	
			3.3V	1.03	1.27	1.5	
			5V	1.33	1.58	1.82	
			5.5V	1.41	1.67	1.91	
V_{T-}	负开关阈值		1.5V	0.32	0.41	0.5	V
			1.8V	0.36	0.46	0.53	
			2.5V	0.45	0.55	0.63	
			3.3V	0.54	0.65	0.74	
			5V	0.7	0.85	0.96	
			5.5V	0.74	0.89	1.02	
ΔV_T	迟滞 (V_{T+} - V_{T-})		1.5V	0.33	0.45	0.6	V
			1.8V	0.36	0.5	0.65	
			2.5V	0.42	0.56	0.72	
			3.3V	0.49	0.62	0.78	
			5V	0.61	0.74	0.91	
			5.5V	0.65	0.77	0.95	
V_{OH}	高电平输出电压	I_{OH} = -50μA	1.5V - 5.5V	V_{CC} – 0.1	V_{CC} – 0.01		V
		I_{OH} = -1mA	1.65V	1.2	1.61		
		I_{OH} = -2mA	2.3V	2.1	2.24		
		I_{OH} = -8mA	3V	2.4	2.78		
		I_{OH} = -12mA	4.5V	3.94	4.21		
		I_{OH} = -12mA	5.5V	4.94	5.23		V
V_{OL}	低电平输出电压	I_{OL} = 50μA	1.5V - 5.5V		0.01	0.1	V
		I_{OL} = 1mA	1.65V		0.03	0.45	
		I_{OL} = 2mA	2.3V		0.04	0.2	
		I_{OL} = 8mA	3V		0.13	0.4	
		I_{OL} = 12mA	4.5V		0.15	0.5	
		I_{OL} = 12mA	5.5V		0.13	0.5	
I_I	输入漏电流	V_I = 5.5V 或 0V	0V 至 5.5V			±50	nA
I_{CEXT}	电容器引脚电流	监控状态，V_{CEXT} = 0.5 × V_{CC}	1.5V 至 5.5V			±50	nA
I_{CEXT}	电容器引脚电流	活动状态，放电，V_{CEXT} = 1.5V	1.5V			11	mA
		活动状态，放电，V_{CEXT} = 2.3V	2.3V			29	mA
		活动状态，放电，V_{CEXT} = 3V	3V			45	mA
		活动状态，放电，V_{CEXT} = 4.5V	4.5V			95	mA
		活动状态，放电，V_{CEXT} = 5.5V	5.5V			138	mA
I_{off}	局部关断电流	V_I 或 V_O = 5.5V 或 0V	0V 至 0.3V		0.25	10	μA
I_{CC}	电源电流	就绪状态，V_I = V_{CC} 或 0V，I_O = 0	5.5V		0.19	2	μA

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内；典型值在 T_A = 25°C 时测得（除非另有说明）

参数		测试条件	V_{CC}	最小值	典型值	最大值	单位
I_{CC}	电源电流	每条通道的活动状态，V_I = V_{CC} 或 0V，I_O = 0	1.5V			40	μA
			1.65V			50	
			2.3V			75	
			3V			100	
			4.5V			155	
			5.5V			195	
ΔI_{CC}	电源电流变化	一个输入，V_i = 0 至 V_{CC}，所有其他输入为 V_{CC} 或 0V，I_O = 0mA	1.5V 至 5.5V			2.1	mA
C_I	输入电容	V_I = 5.5V 或 0V	5.5V		1.3		pF
C_O	输出电容	V_O = 5.5V 或 0V	0V		3.1		pF
C_{int}	内部电容	C_{ext} = 0pF；V_{cext} = 0 至 V_{CC}	1.5V	16	17.9	20	pF
			1.65V	14	15.5	17	
			2.3V	7	9.7	13	
			3V	6	9.9	14	
			4.5V	5	7.7	10	
			5.5V	4	5.7	7	

5.5 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

规格	说明	条件	最小值	最大值	单位
V_{CC}	电源电压		1.5	5.5	V
V_I (1)	输入电压		0	5.5	V
V_O	输出电压		0	V_{CC}	V
I_{OH} (2)	高电平输出电流	V_{CC} = 1.5V		-4	mA
		V_{CC} = 1.8V		-6	mA
		V_{CC} = 2.5V		-26	mA
		V_{CC} = 3.3V		-50	mA
		V_{CC} = 5V		-50	mA
I_{OL} (2)	低电平输出电流	V_{CC} = 1.5V		4	mA
		V_{CC} = 1.8V		6	mA
		V_{CC} = 2.5V		26	mA
		V_{CC} = 3.3V		50	mA
		V_{CC} = 5V		50	mA
R_{ext} (3)	外部时序电阻	V_{CC} = 1.5V 至 5.5V	6.5	1000	kΩ
C_{ext} (3)	外部定时电容	V_{CC} = 1.5V 至 5.5V	0.1	1000	nF
t_{wo}	配置的输出脉冲宽度	V_{CC} = 1.5V 至 5.5V	0.001	860	ms
C_L	数字输出负载电容	V_{CC} = 1.5V 至 5.5V		50	pF
V_{POR}	上电复位斜升电压	$\Delta t/\Delta V_{CC} \geq$ 20μs/V	0.3	1.5	V
$\Delta t/\Delta V_{CC}$	上电斜率	V_{CC} = 0.3V 至 1.5V	20		μs/V
$\Delta t/\Delta v$	输入转换上升或下降速率	V_{CC} = 1.5V 至 5.5V		100	ms/V
T_A	自然通风条件下的工作温度	自然通风条件下的工作温度	-40	125	°C

(1) 器件的所有未使用输入必须保持在 V_{CC} 或 GND，以确保器件正常运行。
(2) 持续运行的建议最大输出电流；请参阅*电气特性*以了解保持 V_{OH} 和 V_{OL} 规格的测试电流值。在平均输出电流大于 12mA 的情况下运行，可能会影响器件可靠性并缩短器件寿命。

Copyright © 2026 Texas Instruments Incorporated

(3) 建议的 R_{ext} 和 C_{ext} 值可保持为以*开关特性*表中 Δt_{wo} 提供的最大误差。

5.6 时序特性

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数	说明	条件	V_{CC}	最小值	最大值	单位
t_{wi}	脉冲持续时间	任何触发器输入	1.5V	18.2		ns
			1.8V ± 0.15V	9.9		
			2.5V ± 0.2V	7.8		
			3.3V ± 0.3V	5.8		
			5V ± 0.5V	4.1		
t_{su}	触发器输入之间的建立时间	122：在 T↑ 或 $\overline{CLR}$↑ 122A 之前，$\overline{T}$ 为低：在 T↑ 或 $\overline{CLR}$↑ 之前，$\overline{T}$ 为高	1.5V	9.6		ns
			1.8V ± 0.15V	8		
			2.5V ± 0.2V	6.9		
			3.3V ± 0.3V	6.6		
			5V ± 0.5V	6.5		
		122：在 $\overline{T}$↓ 或 $\overline{CLR}$↑ 122A 之前，T 为高：在 $\overline{T}$↓ 或 $\overline{CLR}$↑ 之前，T 为低	1.5V	5		ns
			1.8V ± 0.15V	5		
			2.5V ± 0.2V	5		
			3.3V ± 0.3V	5		
			5V ± 0.5V	5		
		$\overline{T}$↓ 或 T↑ 之前 $\overline{CLR}$ 高电平	1.5V	9.2		ns
			1.8V ± 0.15V	7.8		
			2.5V ± 0.2V	6.7		
			3.3V ± 0.3V	6.5		
			5V ± 0.5V	6.4		
t_h	保持时间	任何触发器输入	1.5V	9.3		ns
			1.8V ± 0.15V	7.8		
			2.5V ± 0.2V	6.7		
			3.3V ± 0.3V	6.5		
			5V ± 0.5V	6.4		
		在 $\overline{T}$↓ 或 T↑ 之后，$\overline{CLR}$ 为低	1.5V	0.1		
			1.8V ± 0.15V	0.1		
			2.5V ± 0.2V	0.1		
			3.3V ± 0.3V	0.1		
			5V ± 0.5V	0.1		

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数	说明	条件	V_{CC}	最小值	最大值	单位
t_{rr}	再触发时间	任何触发输入，C_{ext} = 100pF	1.5V	72	240	ns
			1.8V ± 0.15V	63	184	
			2.5V ± 0.2V	41	93	
			3.3V ± 0.3V	30	66	
			5V ± 0.5V	22	46	
		任何触发输入，C_{ext} = 0.1µF	1.5V	12	54	µs
			1.8V ± 0.15V	11	44	
			2.5V ± 0.2V	7.7	26	
			3.3V ± 0.3V	6.6	20	
			5V ± 0.5V	5.5	15	
		任何触发输入，C_{ext} = 10µF	1.5V	1.2	5.4	ms
			1.8V ± 0.15V	1	4.3	
			2.5V ± 0.2V	0.7	2.5	
			3.3V ± 0.3V	0.6	1.9	
			5V ± 0.5V	0.5	1.4	
$t_{startup}$ (1)	启动时间		1.5V 至 5.5V		0	µs

(1) 器件启动期间所收到的触发条件可能会被忽略。外部定时电容器在启动后需要一定时间进行充电。为了获得出色的首脉冲精度，在电源电压达到稳定工作条件后，应至少等待一个重新触发时间（t_{rr}）再施加第一个触发信号。

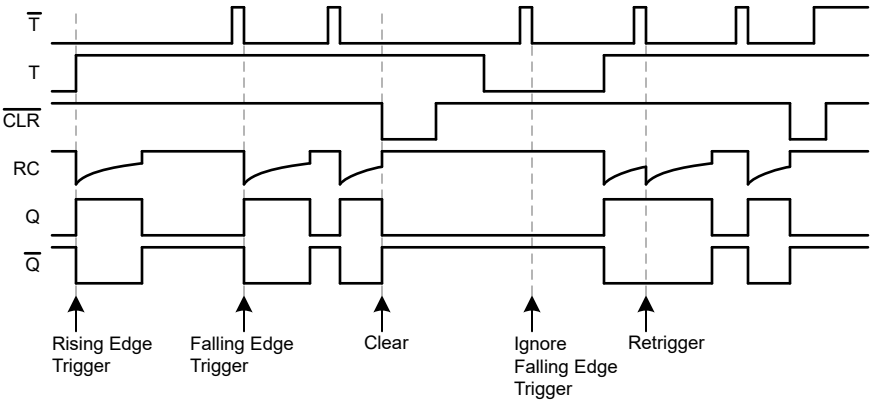


图 5-1. 输入/输出时序图

5.7 开关特性

在自然通风条件下的工作温度范围内；典型值在 T_A = 25°C 时测得（除非另有说明）。请参阅*参数测量信息*。

参数	从（输入）	至（输出）	测试条件	V_{CC}	最小值	典型值	最大值	单位
C_L = 15pF								
t_{pd}	$\overline{T}$、T 或 $\overline{CLR}$	Q 或 $\overline{Q}$	C_L = 15pF	1.5V	13	28.6	64	ns
				1.65V	10	23.1	51	ns
				2.3V	6	13.7	28	ns
				3V	5	9.8	20	ns
				4.5V	3	7.1	14	ns
				5.5V	3	6.3	13	ns

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内；典型值在 T_A = 25°C 时测得（除非另有说明）。请参阅*参数测量信息*。

参数	从（输入）	至（输出）	测试条件	V_{CC}	最小值	典型值	最大值	单位
t_t		Q 或 $\overline{Q}$	C_L = 15pF	1.5V		4.3	8.3	ns
				1.65V		3.9	7	ns
				2.3V		3	5.6	ns
				3V		2.5	5	ns
				4.5V		2.4	4.9	ns
				5.5V		2.7	5.8	ns
C_L = 50pF								
t_{pd}	$\overline{T}$、T 或 $\overline{CLR}$	Q 或 $\overline{Q}$	C_L = 50pF	1.5V	13	31.8	72	ns
				1.65V	10	24.8	57	ns
				2.3V	6	14.3	32	ns
				3V	5	10.8	23	ns
				4.5V	3	7.9	16	ns
				5.5V	3	7	14	ns
t_{wo} (1)		Q 或 $\overline{Q}$	R_{ext} = 10kΩ；C_{ext} = 0；C_L = 50pF	1.5V	129		407	ns
				1.65V	116		313	ns
				2.3V	87		161	ns
				3V	75		118	ns
				4.5V	62		96	ns
				5.5V	58		88	ns
t_{wo} (1)		Q 或 $\overline{Q}$	R_{ext} = 10kΩ；C_{ext} = 0.1μF；C_L = 50pF	1.5V	814		996	μs
				1.65V	815		997	μs
				2.3V	815		997	μs
				3V	815		997	μs
				4.5V	805		985	μs
				5.5V	793		971	μs
Δt_{wo} (2)		Q 或 $\overline{Q}$	C_L = 50pF	1.5V 至 5.5V		±1	10	%
t_t		Q 或 $\overline{Q}$	C_L = 50pF	1.5V		8.2	34.4	ns
				1.65V		7	28	ns
				2.3V		4.5	24.6	ns
				3V		3.9	17.4	ns
				4.5V		3.1	12.6	ns
				5.5V		2.9	8.7	ns
C_{pd} (3)	$\overline{CLR}$		T = V_{CC}，$\overline{T}$ = GND f_I = 10MHz C_L = 50pF C_{ext} = 0pF R_{ext} = 1MΩ	1.5V		42		pF
				1.65V		41		pF
				2.3V		40		pF
				3V		32		pF
				4.5V		35		pF
				5.5V		38		pF

(1) 输出脉冲宽度
(2) 与 K 系数典型特性相比输出脉冲宽度的变化，不包括外部时序元件的变化。
(3) 功率耗散电容的计算依据的是 CMOS 功耗与 Cpd 计算。

Copyright © 2026 Texas Instruments Incorporated

5.8 典型特性

T_A = 25°C（除非另有说明）

表 5-1. 使用常见 RC 的脉冲宽度，V_{CC} = 3.3V

电阻值	电容值						
	10µF	1µF	100nF	10nF	1nF	100pF	10pF
1kΩ	9.89ms	989µs	103µs	10.7µs	1.19µs	175ns	60ns
1.5kΩ	14.7ms	1.47ms	1.50µs	15.5µs	1.7µs	236ns	68ns
2.2kΩ	21.2ms	2.12ms	215µs	21.2µs	2.43µs	323ns	83ns
3.3kΩ	31.3ms	3.13ms	318µs	32.8µs	3.56µs	457ns	100ns
4.7kΩ	44.2ms	4.42ms	442µs	46.1µs	5.02µs	628ns	122ns
6.8kΩ	63.6ms	6.37ms	645µs	66.5µs	7.19µs	883ns	153ns
10kΩ	92.9ms	9.29ms	943µs	97.1µs	10.5µs	1.27µs	202ns
15kΩ	139ms	13.9ms	1.40ms	146µs	15.7µs	1.87µs	275ns
22kΩ	204ms	20.4ms	2.07ms	213µs	22.9µs	2.73µs	378ns
33kΩ	306ms	30.6ms	3.09ms	319µs	34.4µs	4.05µs	539ns
47kΩ	434ms	43.4ms	4.40ms	453µs	48.7µs	5.74µs	745ns
68kΩ	629ms	62.9ms	6.37ms	654µs	70.6µs	8.27µs	1.04µs
100kΩ	924ms	92.4ms	9.36ms	962µs	104µs	12.2µs	1.52µs
150kΩ	1.38s	138ms	14.0ms	1.45ms	156µs	18.1µs	2.24µs
220kΩ	2.03s	203ms	20.5ms	2.12ms	229µs	26.6µs	3.25µs
330kΩ	3.05s	305ms	30.8ms	3.17ms	343µs	39.6µs	4.83µs
470kΩ	4.34s	434ms	43.8ms	4.53ms	489µs	56.7µs	6.85µs
680kΩ	6.28s	628ms	63.4ms	6.53ms	707µs	82.4µs	9.88µs
1MΩ	9.18s	918ms	93.5ms	9.65ms	1.04ms	121µs	14.5µs

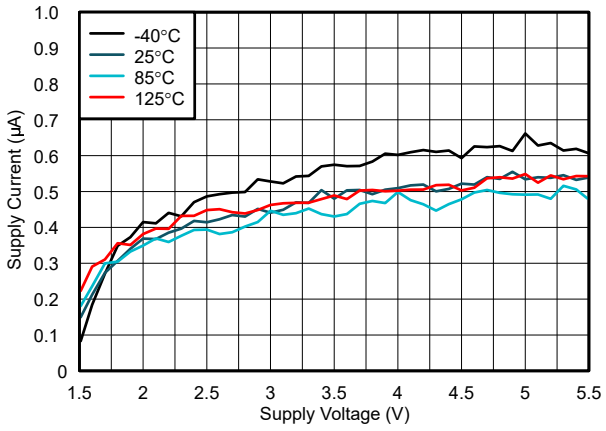


图 5-2. 电源电流与电源电压间的关系

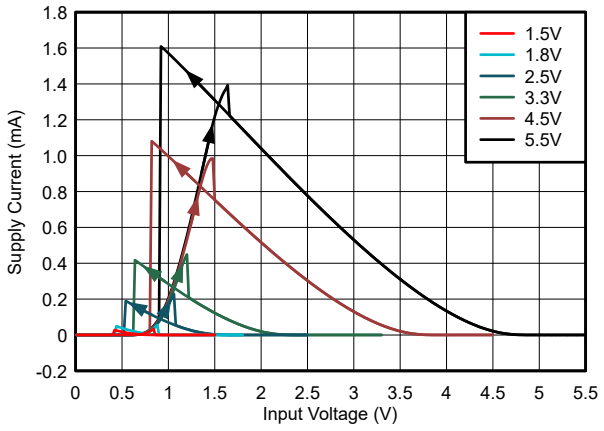


图 5-3. 电源电流与输入电压间的关系

Copyright © 2026 Texas Instruments Incorporated

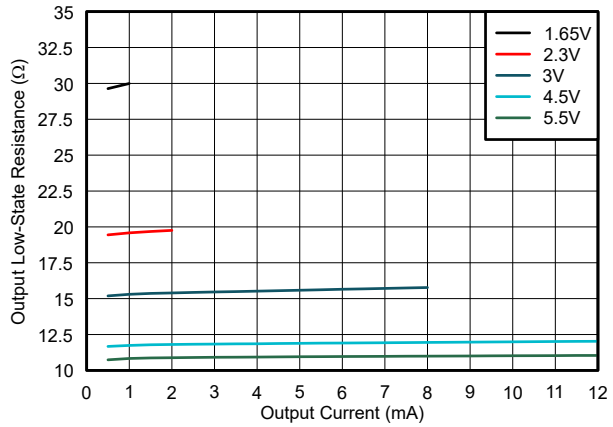


图 5-4. 输出低电平状态电阻与输出电流间的关系

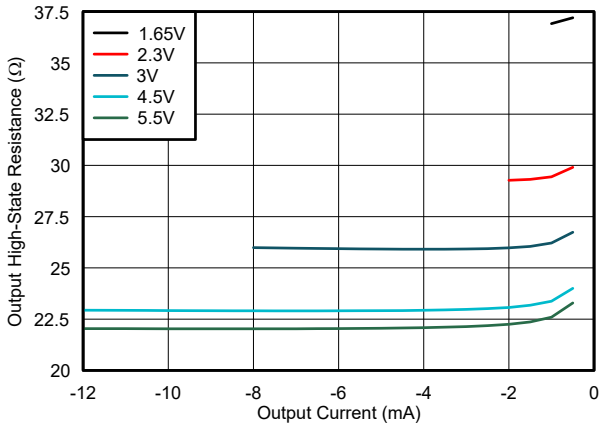


图 5-5. 输出高电平状态电阻与输出电流间的关系

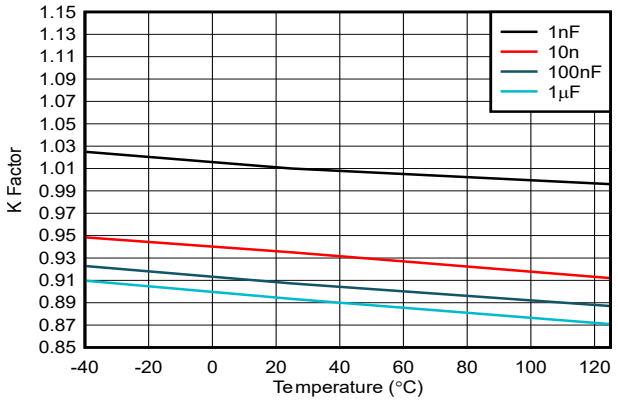


图 5-6. K 系数与温度间的关系，R_{ext} = 10kΩ

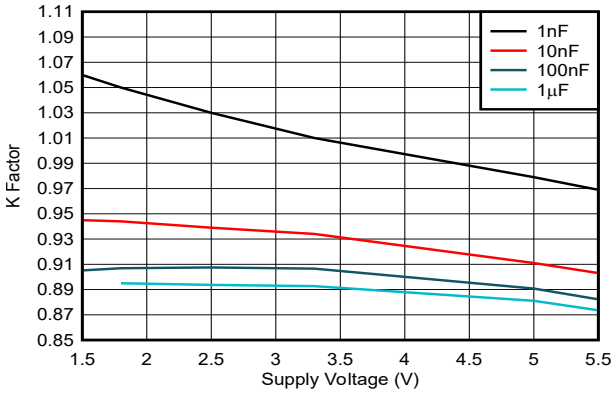


图 5-7. K 系数与电源电压间的关系，R_{ext} = 10kΩ

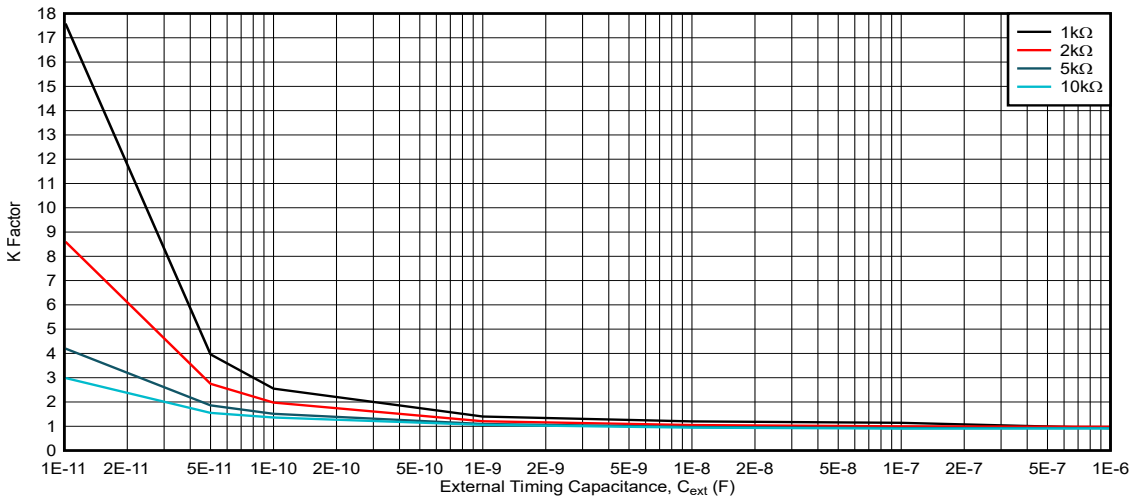


图 5-8. K 系数，V_{CC} = 1.5V，R_{ext} = 1kΩ 至 10kΩ

Copyright © 2026 Texas Instruments Incorporated

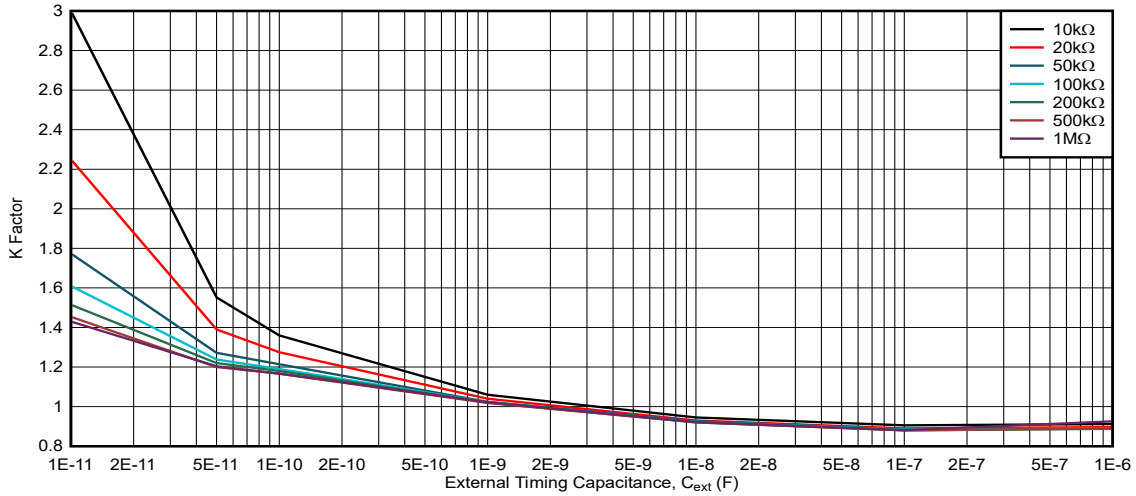


图 5-9. K 系数，V_{CC} = 1.5V，R_{ext} = 10kΩ 至 1MΩ

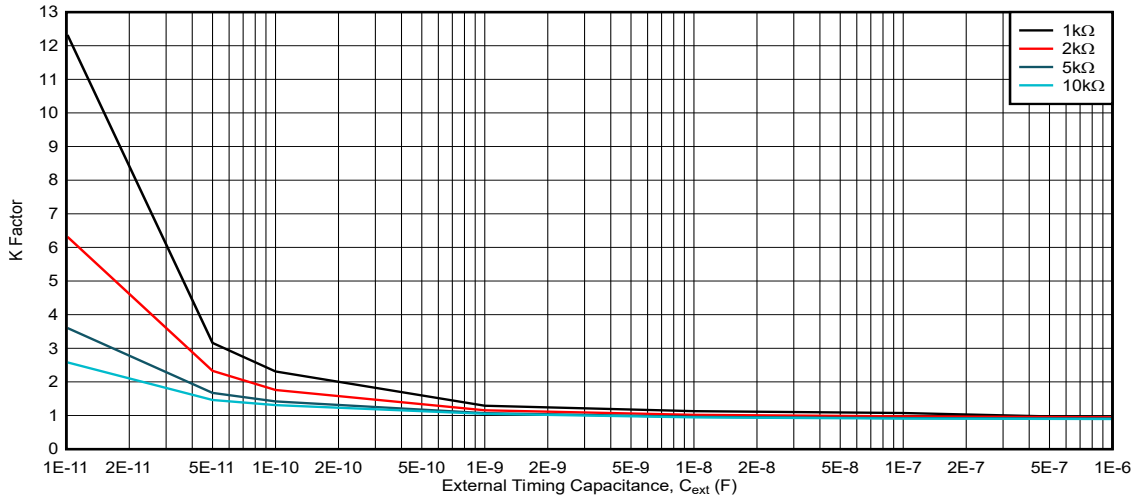


图 5-10. K 系数，V_{CC} = 1.8V，R_{ext} = 1kΩ 至 10kΩ

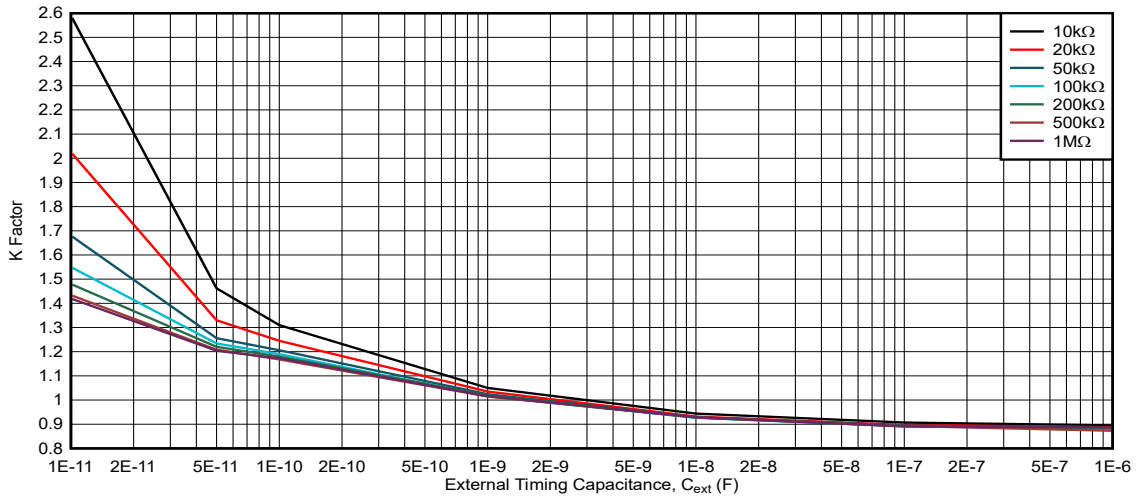


图 5-11. K 系数，V_{CC} = 1.8V，R_{ext} = 10kΩ 至 1MΩ

Copyright © 2026 Texas Instruments Incorporated

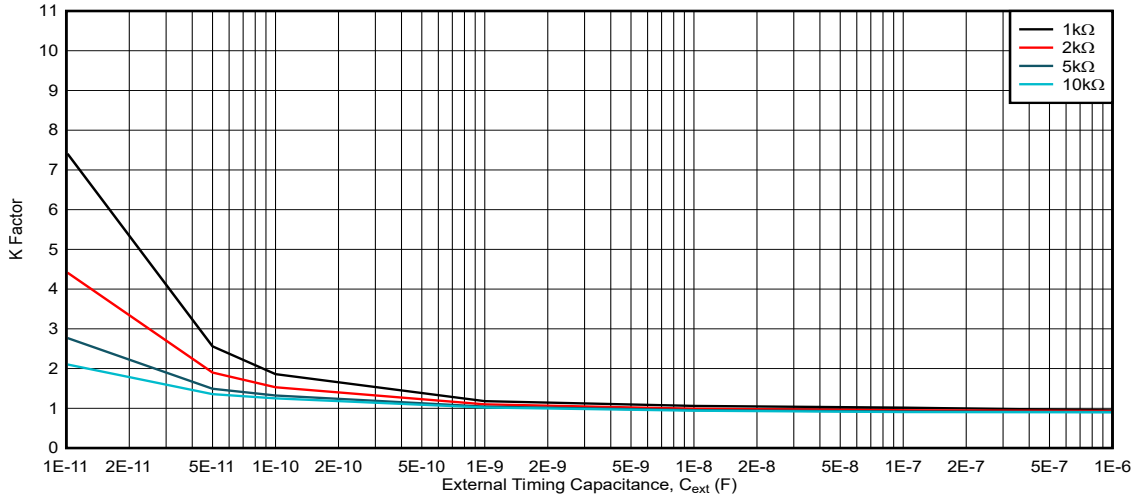


图 5-12. K 系数，V_{CC} = 2.5V，R_{ext} = 1kΩ 至 10kΩ

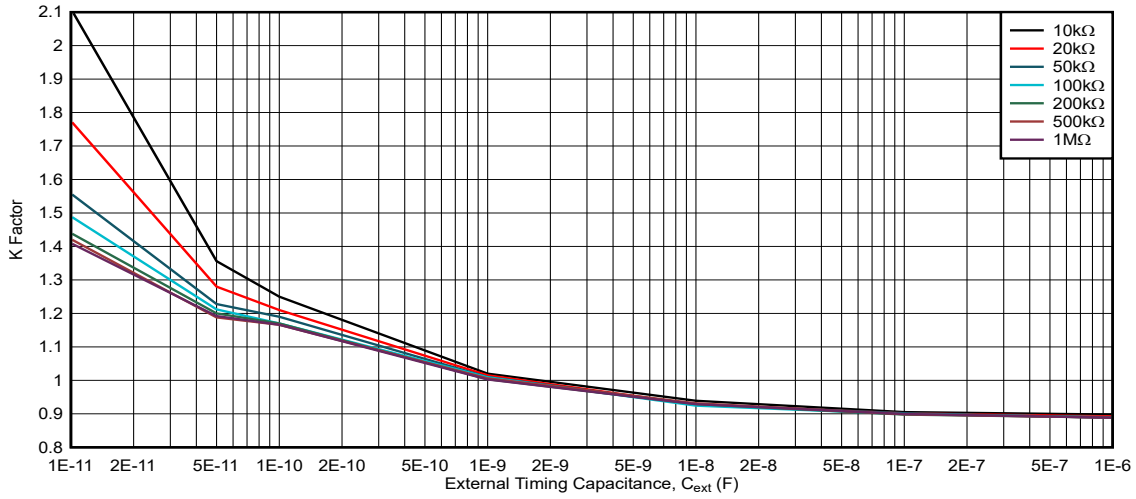


图 5-13. K 系数，V_{CC} = 2.5V，R_{ext} = 10kΩ 至 1MΩ

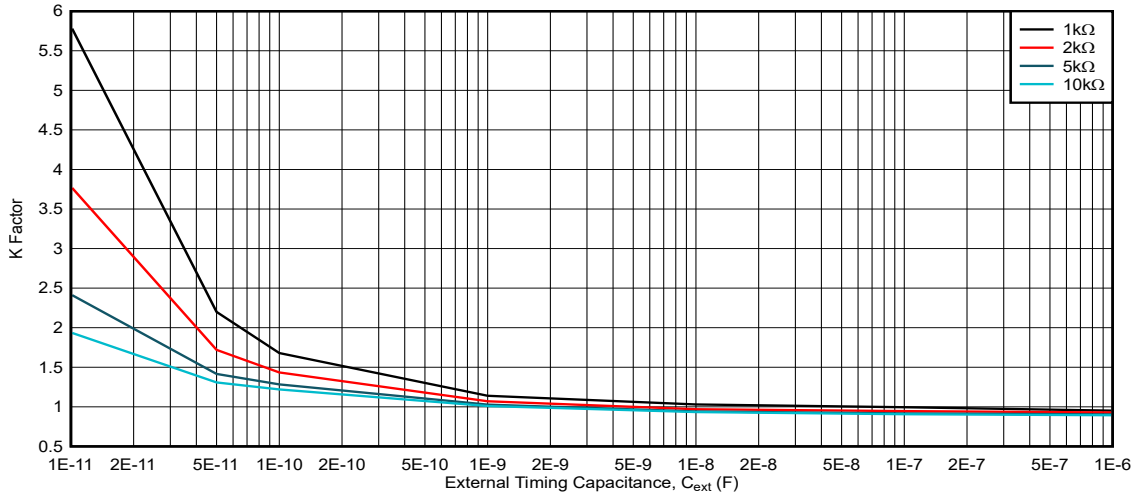


图 5-14. K 系数，V_{CC} = 3.3V，R_{ext} = 1kΩ 至 10kΩ

Copyright © 2026 Texas Instruments Incorporated

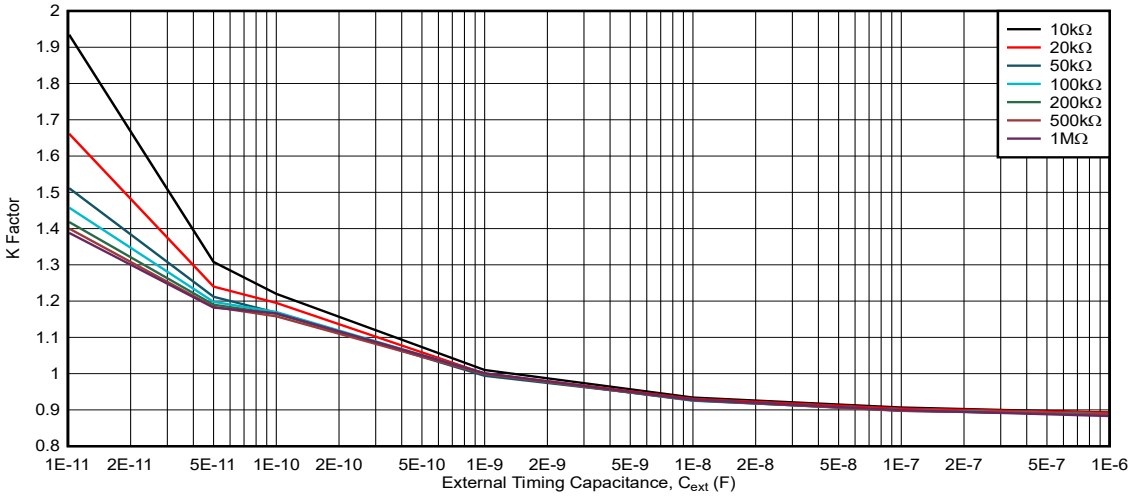


图 5-15. K 系数，V_{CC} = 3.3V，R_{ext} = 10kΩ 至 1MΩ

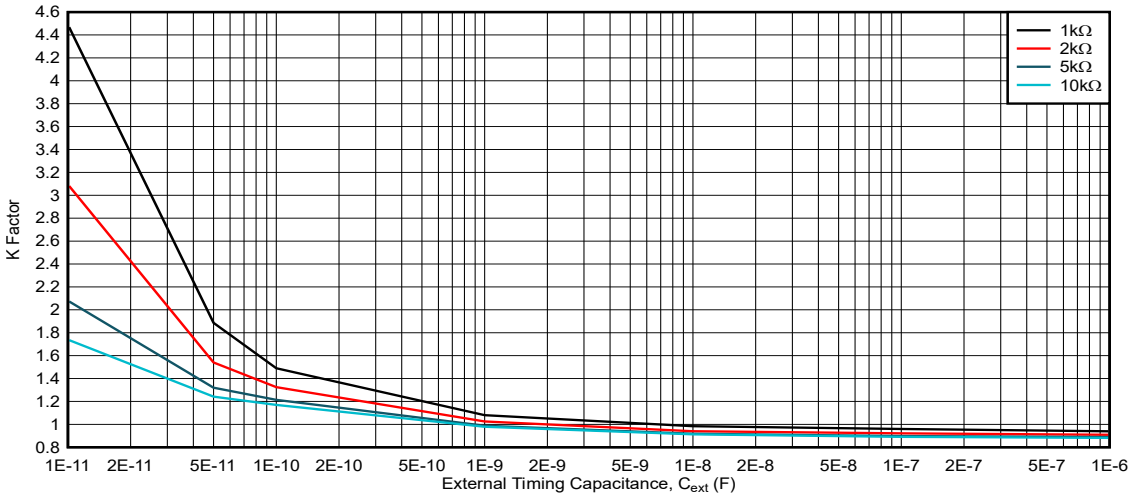


图 5-16. K 系数，V_{CC} = 5V，R_{ext} = 1kΩ 至 10kΩ

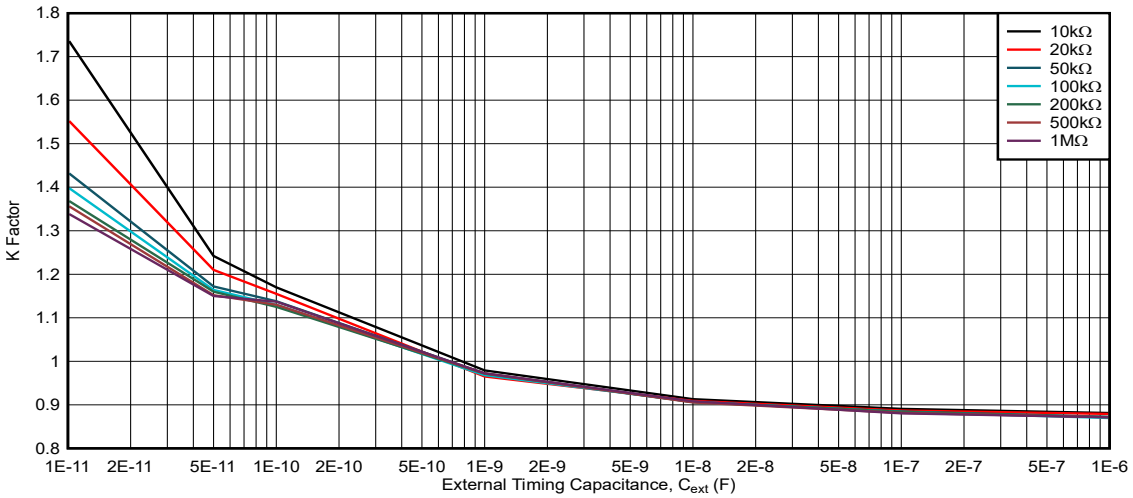


图 5-17. K 系数，V_{CC} = 5V，R_{ext} = 10kΩ 至 1MΩ

Copyright © 2026 Texas Instruments Incorporated

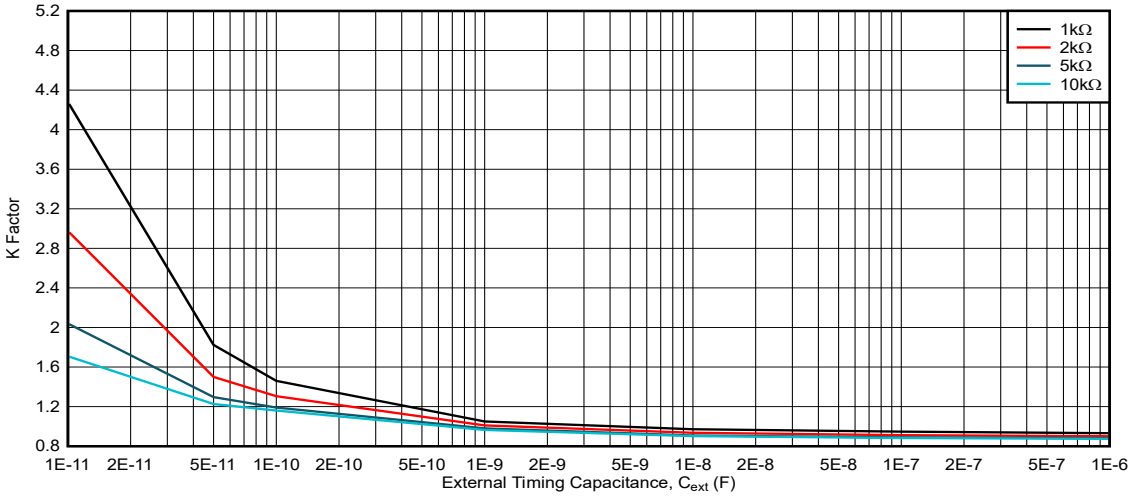


图 5-18. K 系数，V_{CC} = 5.5V，R_{ext} = 1kΩ 至 10kΩ

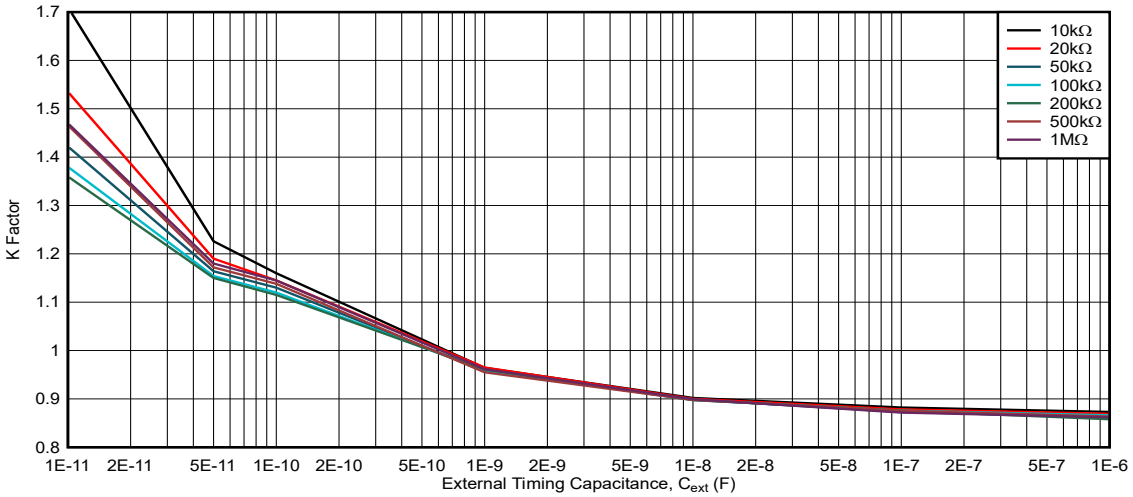


图 5-19. K 系数，V_{CC} = 5.5V，R_{ext} = 10kΩ 至 1MΩ

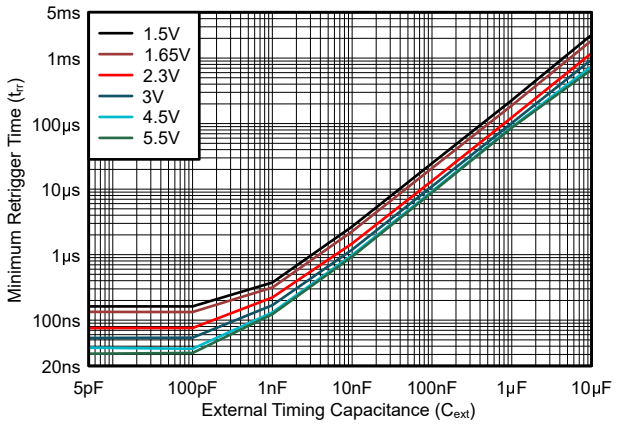


图 5-20. 最短重触发时间与外部时序电容器值间的关系

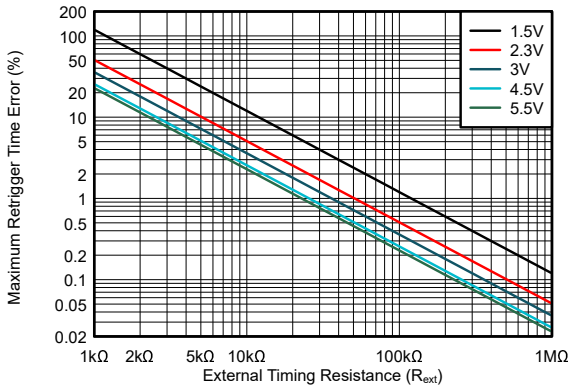


图 5-21. 最大重触发时间误差（占总脉冲宽度的百分比）与外部时序电阻器值间的关系

以下各图中的误差数据显示了由于制造工艺和自然通风条件下的工作温度变化而导致的与典型行为（标称材料，T_A = 25°C）的差异。

Copyright © 2026 Texas Instruments Incorporated

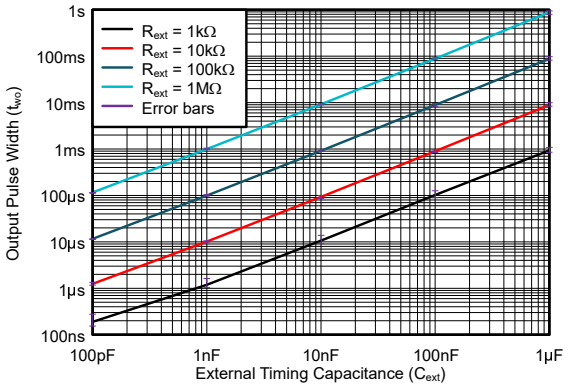


图 5-22. 典型输出脉冲宽度与时序电容值间的关系（叠加误差栏）

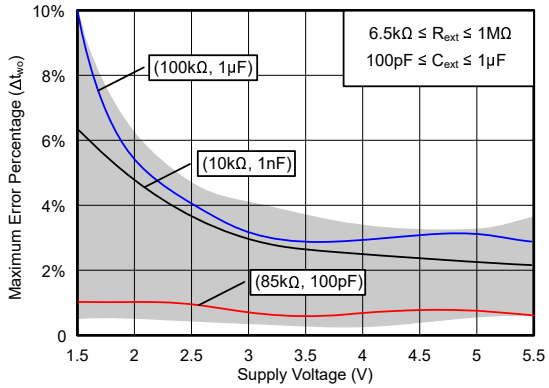


图 5-23. 各电源电压下最大输出脉冲宽度误差（绝对值）
每条线路：一个时序元件组合
阴影区域：所有时序元件组合

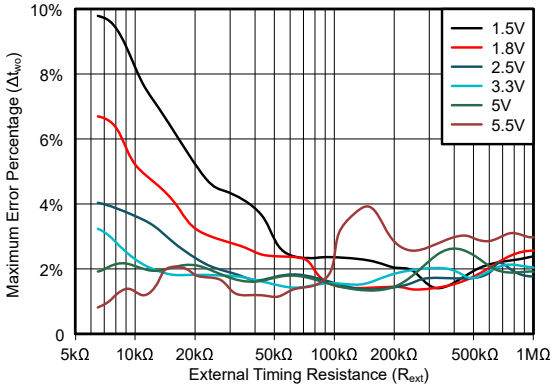


图 5-24. C_{ext} = 100pF 时最大输出脉冲宽度误差（绝对值）与时序电阻器值间的关系

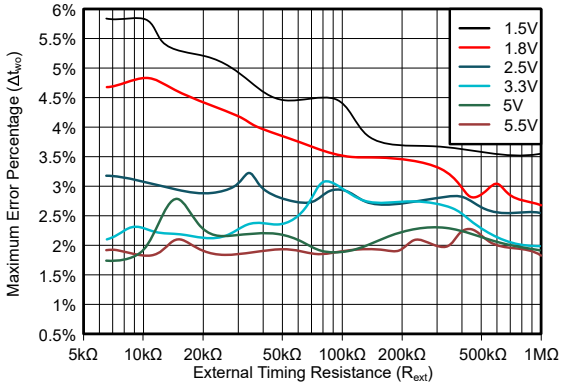


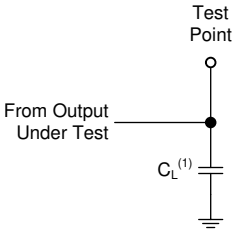
图 5-25. C_{ext} = 1nF 时最大输出脉冲宽度误差（绝对值）与时序电阻器值间的关系

Copyright © 2026 Texas Instruments Incorporated

6 参数测量信息

对于下表中列出的示例，波形之间的相位关系是任意选择的。所有输入脉冲均由具有以下特性的发生器提供：PRR ≤ 1MHz，Z_O = 50Ω，t_t < 2.5ns。

输出单独测量，每次测量一个输入转换。



(1) C_L 包括探头和测试夹具电容。

图 6-1. 推挽输出的负载电路

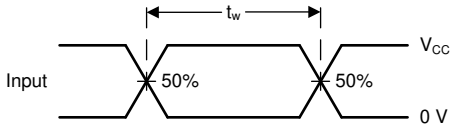


图 6-2. 电压波形，脉冲持续时间

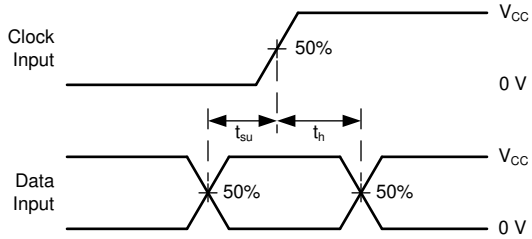
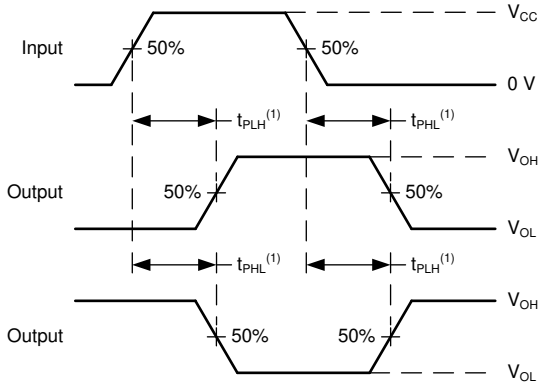
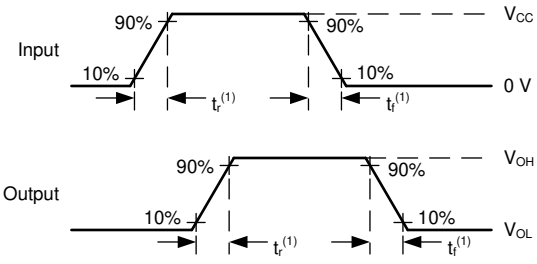


图 6-3. 电压波形，设置和保持时间



(1) t_{PLH} 和 t_{PHL} 之间的较大者与 t_{pd} 相同。

图 6-4. 电压波形传播延迟



(1) t_r 和 t_f 之间的较大值与 t_t 相同。

图 6-5. 电压波形，输入和输出转换时间

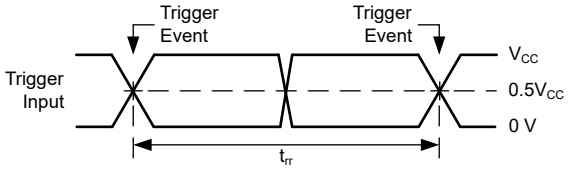


图 6-6. 电压波形，重触发时间

Copyright © 2026 Texas Instruments Incorporated

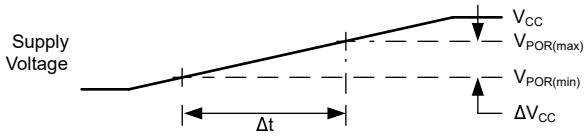


图 6-7. 电压波形，电源斜坡

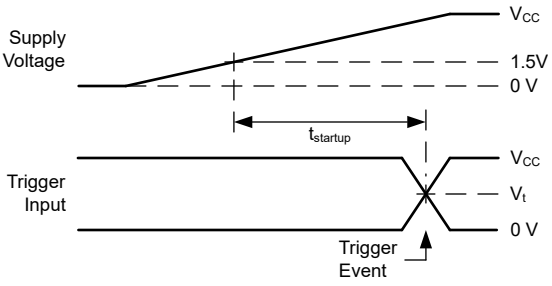


图 6-8. 电压波形，启动时间

7 详细说明

7.1 概述

TPUL2T122x-Q1 器件包含两条独立的可重触发单稳态多谐振荡器电路。单稳态多谐振荡器通常也称为“单稳态触发器”，在触发时会产生单个数字脉冲，否则保持恒定的输出状态。

TPUL2T122x-Q1 器件的每条通道都配备了两个门控触发输入端。对于上升沿触发，使用 T 输入。对于下降沿触发，使用 $\overline{T}$ 输入。

TPUL2T122x-Q1 器件包含一个异步清零输入 ($\overline{CLR}$)，可用于终止正在进行的输出脉冲。

触发后，TPUL2T122x-Q1 输出正数字脉冲，脉冲宽度定义为 $t_{wo} = K \times R_{ext} \times C_{ext}$，其中 R_{ext} 和 C_{ext} 分别为外部时序电阻器和外部时序电容器元件值（单位为 Ω 和 F），K 为*典型特性*部分中提供的无单位校正系数。外部时序元件必须如图 7-1 所示连接。到 C 端子的外部接地连接是可选的。

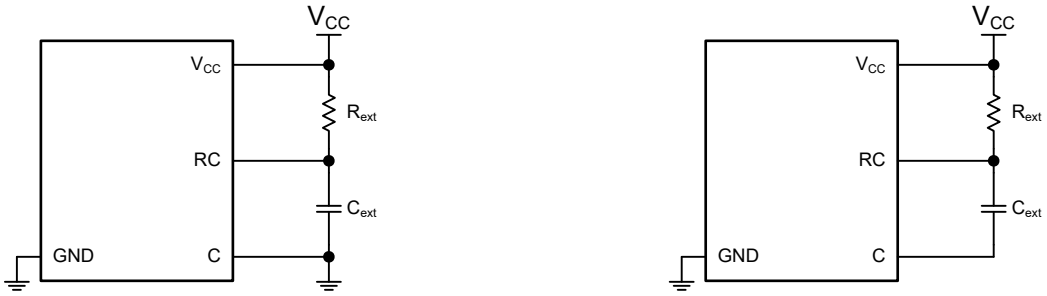


图 7-1. 时序元件连接（带和不带外部接地）

7.1.1 状态机说明

TPUL2T122x-Q1 包含一个简单状态机（如*状态机图*所示），只有三种状态：就绪、放电和监控。

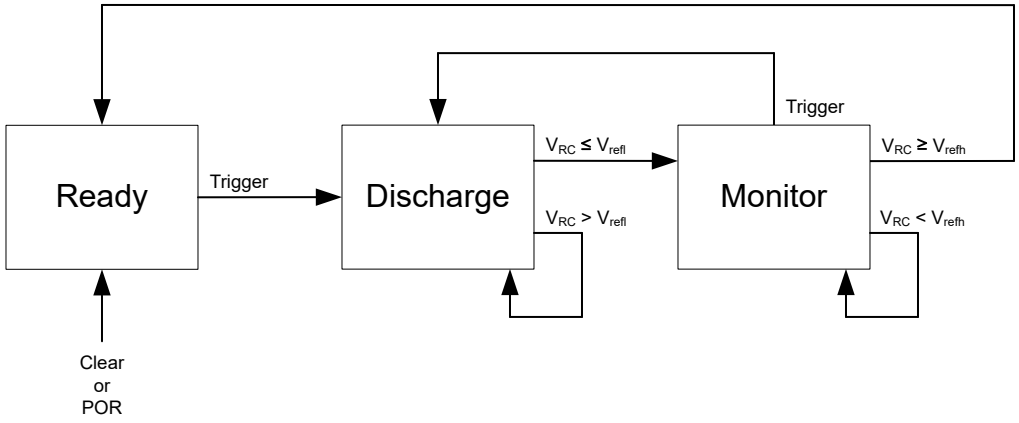


图 7-2. 状态机图

在*就绪*状态下，TPUL2T122x-Q1 将 RC 引脚短接至 V_{CC} 并将数字输出保持非活动状态。

触发后，状态机变为*放电*状态。数字输出立即设置为活动状态，并且器件在内部将 RC 引脚短接至接地，从而对外部时序电容器进行放电。

当 RC 引脚达到低基准电压 ($V_{refl} = 0.25V_{CC}$) 时，状态机从*放电*状态变为*监控*状态。RC 引脚随后被设置为高阻抗，允许外部时序电路自然地将时序电容器充电回 V_{CC}。当 RC 电压达到高基准电压 ($V_{refh} = 0.69V_{CC}$) 时，状态机将恢复*就绪*状态。

Copyright © 2026 Texas Instruments Incorporated

表 7-1. 状态说明

状态名称	输入				输出(1)		
	触发条件	$V_{RC} \leqslant V_{refl}$	$V_{RC} \geqslant V_{refh}$	$\overline{CLR}$	RC	Q	$\overline{Q}$
就绪	放电	就绪	就绪	就绪	H	L	H
放电	放电	监控	放电	就绪	L	H	L
监控	放电	监控	就绪	就绪	Z	H	L

(1) H = 驱动高电平，L = 驱动低电平，Z = 高阻抗

7.2 功能方框图

$V_{refh} = 0.69 \times V_{CC}$

$V_{refl} = 0.25 \times V_{CC}$

C_{int} 表示总内部寄生电容、可以在*电气特性*表中找到。

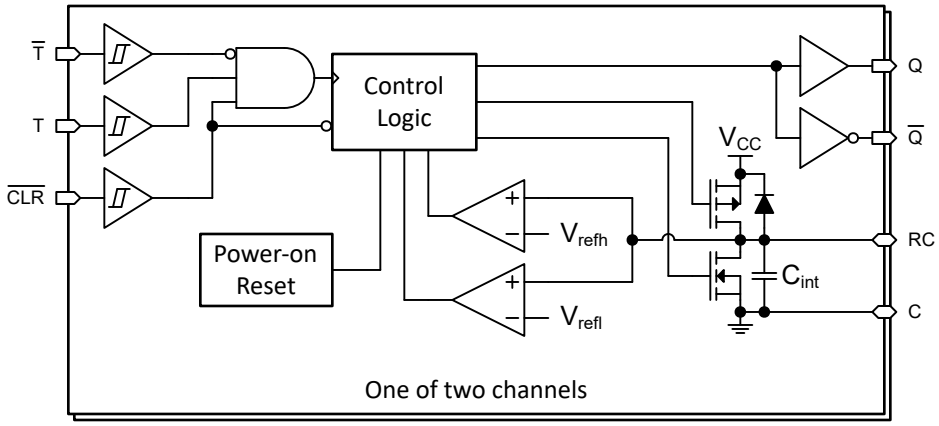


图 7-3. TPUL2T122-Q1

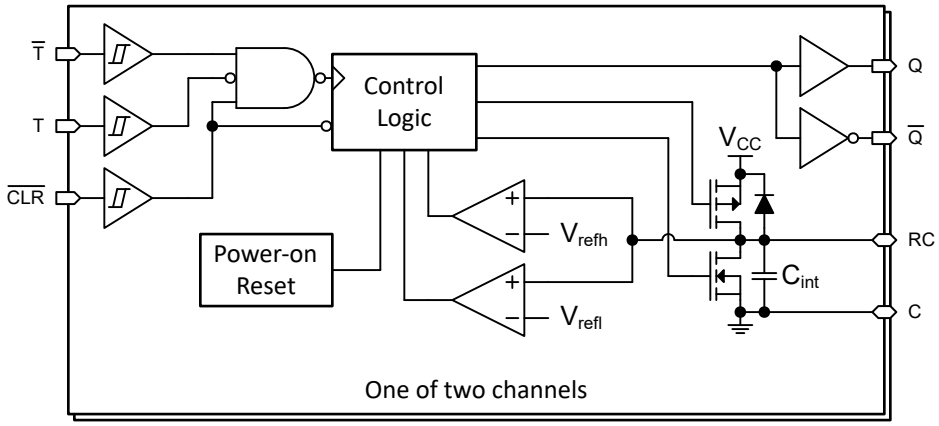


图 7-4. TPUL2T122A-Q1

7.3 特性说明

7.3.1 命名约定

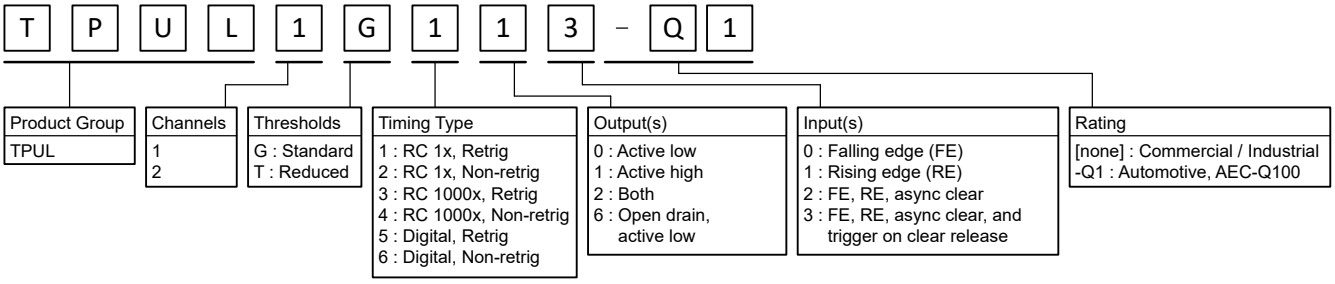


图 7-5. 器件名称含义

7.3.2 可重触发单稳态触发器

此器件包含一个可重触发单稳态多谐振荡器（单稳态触发器）电路，可产生固定宽度的输出脉冲。在输出激活后，可重触发单稳态触发器的输出脉冲宽度通过额外的输入触发器进行扩展。如果未收到其他触发器，则输出脉冲将在配置的时间段后到期。

重触发事件后的输出脉冲宽度始终小于正常输出脉冲宽度，因为时序电容器无需在重触发事件发生时完全放电。此变化导致的最大误差是所选时序电容器的放电时间。通过为给定的脉冲宽度选择更大的电阻值和更小的电容值，可以更大限度地降低重触发时序产生的误差。有关更多详细信息，请参阅*典型特性* 部分中的重触发图。

7.3.3 时序机制和精度

输出脉冲宽度 (t_{wo}) 通过选择外部时序元件 R_{ext} 和 C_{ext} 来控制。TPUL2T122x-Q1 的典型输出脉冲宽度设计为 $t_{wo} \cong R_{ext} \times C_{ext}$，但实际脉冲宽度会随多个变量而变化，因此添加了非线性校正系数 K，以便系统设计人员更准确地估算脉冲宽度。方程式 1 用于最准确地预测输出脉冲宽度。

$$t_{wo} = K \times R_{ext} \times C_{ext} \quad (1)$$

输出脉冲宽度取决于多个变量：

- 外部时序元件（R_{ext}、C_{ext}）
- 电压
- 温度
- 制造和设计

外部时序元件值直接控制输出脉冲宽度，而由制造、电压、老化或温度引起的元件值变化将直接影响输出脉冲宽度。

大多数电阻器在运行期间保持非常一致的值，因此对精度的影响往往很小。

大多数电容器的制造值具有很大的差异，此外，还可能因老化、温度和工作电压而变化。通常，时序电容器是 RC 时序单稳态多谐振荡器的最大单个误差源。

TPUL2T122x-Q1 也会引入一些误差。*开关特性* 部分提供的误差为 Δt_{wo}，其中包括设计、制造和温度引起的变化。

估算输出脉冲宽度 ($e_{\Delta two}$) 的误差百分比需要多个输入。方程式 2 提供了估计由于元件公差引起的总脉冲宽度误差的最佳方法，其中 e_R 是时序电阻器引入的误差，e_C 是时序电容器引入的误差；而 Δt_{wo} 是 TPUL2T122x-Q1 引入的误差。此外，即使所有其他因素保持不变，脉冲宽度也存在一些固有的随机性，通常小于 1%，这在 Δt_{wo} 规格中进行了考虑。

$$e_{\Delta two} = e_R + e_C + e_R e_C + \Delta t_{wo}(1 + e_R + e_C + e_R e_C) \quad (2)$$

Copyright © 2026 Texas Instruments Incorporated

为了快速估算，可以使用误差值的总和 ($e_{\Delta two} \cong e_R + e_C + \Delta t_{wo}$)。例如，使用性能优异的 I 类 (C0G) 电容器 (2% 制造容差 + 0.3% [30ppm/°C] 温度变化) 、0.1% 电阻和 10% Δt_{wo} 的 TPUL2T122x-Q1 应用电路可以快速估算出 12.4% 的最大误差。使用更精确的公式，得出的最大误差实际上是 12.64%。

7.3.4 平衡 CMOS 推挽式输出

该器件包括平衡 CMOS 推挽输出。术语*平衡*表示器件可以灌入和拉出相似的电流。此器件的驱动能力可能在轻负载时产生快速边沿，因此应考虑布线和负载条件以防止振铃。此外，该器件的输出能够驱动的电流比此器件能够承受的电流更大，而不会损坏器件。务必限制器件的输出功率，以避免因过流而损坏器件。必须始终遵守*绝对最大额定值*中规定的电气和热限值。

未使用的推挽 CMOS 输出必须保持断开状态。

7.3.5 CMOS 施密特触发输入

此器件包括具有施密特触发架构的输入。这些输入为高阻抗，通常建模为从输入到地之间、与输入电容 (电容值在*电气特性*表中规定) 并联的电阻器。最坏情况下的电阻是使用*绝对最大额定值*表中给出的最大输入电压和*电气特性*表中给出的最大输入漏电流，根据欧姆定律 (R = V ÷ I) 计算得出的。

施密特触发输入架构可提供由*电气特性*表中的 ΔV_T 定义的迟滞，因而此器件能够很好地耐受慢速或高噪声输入。虽然输入的驱动速度可能比标准 CMOS 输入慢得多，但仍建议正确端接未使用的输入。使用缓慢转换的信号驱动输入将增加器件的动态电流消耗，每个输入的最大值均在*电气特性*表中定义为 ΔI_{CC}。有关施密特触发输入的其他信息，请参阅*了解施密特触发*。

在运行期间，任何时候都不要让输入悬空。未使用的输入必须在有效的高或低电压电平下进行端接。如果系统并非一直主动驱动输入，则可以添加上拉或下拉电阻器，以在这些时间段提供有效的输入电压。电阻值将取决于多种因素；但建议使用 10kΩ 电阻器，这通常可以满足所有要求。

7.3.6 具有已知上电状态的锁存逻辑

该器件包含锁存逻辑电路。锁存电路通常包括 D 型锁存器和 D 型触发器，但包括所有用作易失性存储器的逻辑电路。在典型的逻辑器件中，每个锁存电路在最初上电后的输出状态都是未知的；但是，该器件包含新增的上电复位 (POR) 电路，可在器件启动正常功能之前，在上电斜升期间设置包含的所有锁存电路的状态。

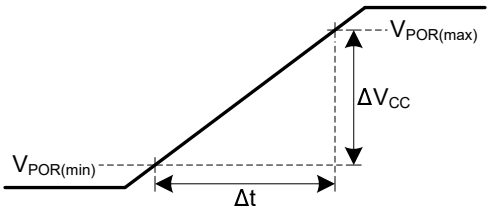


图 7-6. 已知上电状态的电源 (V_{CC}) 斜坡特性

图 7-6 展示了正确的电源电压导通斜坡，并定义了*建议运行条件*和*电气特性*表中使用的值。

在启动上电斜坡之前，电源必须完全关闭 ($V_{CC} \leqslant V_{POR(min)}$)。

电源电压的斜升速率必须在*建议运行条件*表中提供的范围内。

只要为器件供电 ($V_{CC} \geqslant V_{POR(max)}$)，每个锁存逻辑电路的输出状态就会保持稳定。

偏离这些建议将导致器件具有未知的上电状态。

7.3.7 减少输入阈值电压

TPUL2T122x-Q1 的设计具有更低的输入电压阈值，以支持升压转换，并且输入可承受高达 5.5V 信号电平，从而支持降压转换。为了正常运行，输入信号必须保持或高于指定的 $V_{T+(MAX)}$ (V_{IH}) 电平才能获得高电平输入状态，保

Copyright © 2026 Texas Instruments Incorporated

持或低于指定的 $V_{T-(MIN)}$ (V_{IL}) 电平才能获得低电平输入状态。图 7-7 展示了 TPULxT 器件的典型 V_{IH} 和 V_{IL} 电平以及标准 CMOS 器件的电压电平，用于进行比较。

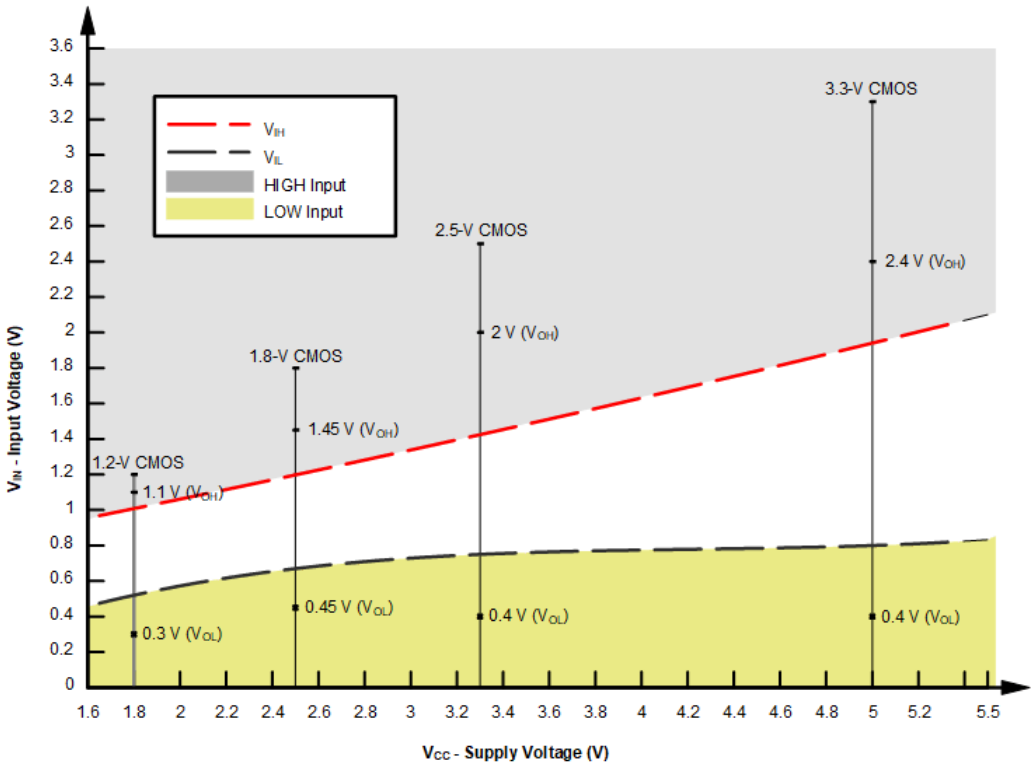


图 7-7. TPULxT 输入电压电平

Copyright © 2026 Texas Instruments Incorporated

7.3.8 可润湿侧翼

该器件采用至少一种具有可润湿侧翼的封装。请参阅数据表首页上的*特性* 部分，了解哪些封装包含此特性。

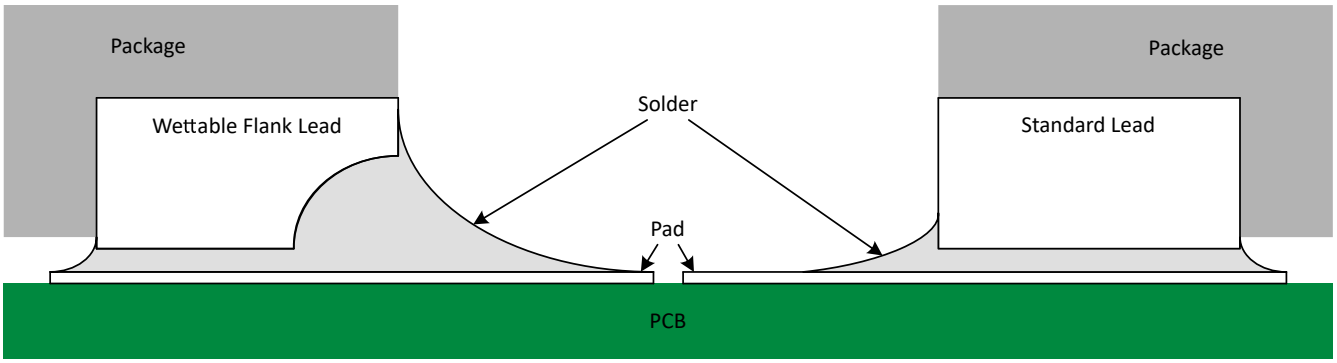


图 7-8. 焊接后具有可润湿侧翼的 QFN 封装和标准 QFN 封装的简化剖面图

可润湿侧翼有助于改善焊接后的侧翼润湿性，从而使 QFN 封装可通过自动光学检测 (AOI) 轻松检测。如图 7-8 所示，可润湿侧翼可做出凹陷或进行阶梯切割，为焊接粘附提供额外的表面积，有助于可靠创建侧面填角。有关其他详细信息，请参阅机械图。

Copyright © 2026 Texas Instruments Incorporated

7.3.9 钳位二极管结构

图 7-9 展示了该器件的输入和输出仅布置负钳位二极管。

小心

电压超出*绝对最大额定值*表中规定的值可能会损坏器件。如果遵守输入和输出钳制电流额定值，输入和输出电压可超过额定值。

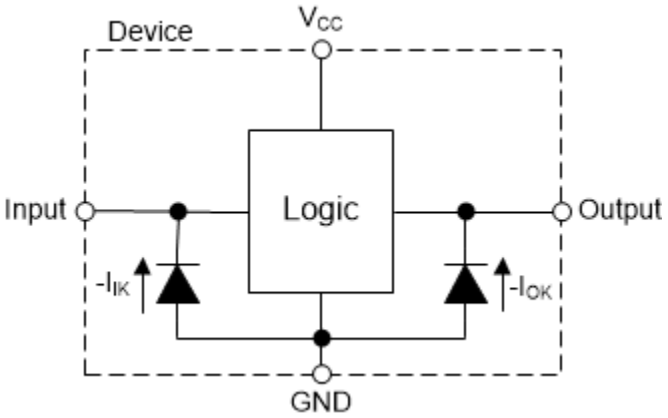


图 7-9. 每个输入和输出的钳位二极管的电气布置

Copyright © 2026 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 关断状态运行

TPUL2T122x-Q1 包括部分下电 (I_{off}) 保护功能，可在电源电压约为 0V 时强制输出进入高阻抗状态。在断电状态下，可对数字输入和输出施加电压，而器件不会响应或出现任何反向供电。此保护功能不适用于 RC 引脚。

7.4.2 启动操作

TPUL2T122x-Q1 包含内部上电复位 (POR) 电路，可防止启动期间发生错误触发。有关电源斜升要求的详细信息，请参阅*具有已知上电状态的锁存逻辑*。根据*时序要求* 表，启动时间 ($t_{startup}$) 过期后即可开始正常运行。激活后，POR 电路使 TPUL2T122x-Q1 保持*就绪* 状态。

7.4.3 导通状态运行

下表列出了 TPUL2T122x-Q1 的导通功能模式。

表 7-2. TPUL2T122-Q1 功能表

输入(1)			输出(2)	
$\overline{CLR}$	$\overline{T}$	T	Q	$\overline{Q}$
L	X	X	L	H
H	H	X	L(3)	H(3)
H	X	L	L(3)	H(3)
H	L	↑	⎍ (4)	⎍ (4)
H	↓	H	⎍ (4)	⎍ (4)

表 7-3. TPUL2T122A-Q1 功能表

输入(1)			输出(2)	
$\overline{CLR}$	$\overline{T}$	T	Q	$\overline{Q}$
L	X	X	L	H
H	L	X	L(3)	H(3)
H	X	H	L(3)	H(3)
H	H	↑	⎍ (4)	⎍ (4)
H	↓	L	⎍ (4)	⎍ (4)

(1) H = 高电压电平，L = 低电压电平，X = 不用考虑
(2) L = 驱动低电平，H = 驱动高电平，⎍ = 在规定的脉冲宽度时间内驱动高电平，⎍ = 在规定的脉冲宽度时间内驱动低电平
(3) 这些输出基于以下假设：输入端所显示的稳态条件已持续足够长的时间，可以完成任何输出脉冲。
(4) 如果在前一个输出脉冲仍然有效的情况下触发了一个输出脉冲，则输出在一个额外脉冲宽度内仍继续为驱动高电平。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

TPUL2T122x-Q1 用于从输入触发事件中生成固定宽度的脉冲。此器件可重触发，这意味着在输出处于活动状态时收到的输入触发将导致输出脉冲延长，并且它不会在最近一次触发后的一个配置时间段内过期。

输入触发事件来自三个门控输入：$\overline{T}$、T 和 $\overline{CLR}$。在 TPUL2T122-Q1 中，这些输入组合在一个 3 输入与门中，其中 $\overline{T}$ 经内部反相处理，这样逻辑遵循布尔方程 $Y = !(\overline{T}) \bullet T \bullet \overline{CLR}$。在 TPUL2T122A-Q1 中，这些输入组合在一个 3 输入与非门中，其中 T 经内部反相处理，这样逻辑遵循布尔方程 $Y = !(\overline{T} \bullet !(T) \bullet \overline{CLR})$。$\overline{CLR}$ 输入对其他触发输入端进行门控，但不会触发器件。

每个输入都具有一个施密特触发架构，因此包含迟滞功能，可用于缓慢转换或高噪声信号。如果输入信号大于 V_{T+}，则检测为逻辑高电平；如果输入信号小于 V_{T-}，则检测为低电平。在 V_{T+} 和 V_{T-} 之间，输入信号被检测为最后一个有效状态，直到超过其中一个值。

输出脉冲宽度可以通过选择外部时序元件 R_{ext} 和 C_{ext} 进行控制。*典型特性* 部分提供了相关图表，以便根据所需的脉冲宽度轻松选择合适的元件值。有关外部元件对 TPUL2T122x-Q1 时序精度影响的更多信息，请参阅*特性* 部分。

8.2 典型应用 - 边沿检测器

在此应用中，TPUL2T122x-Q1 用于检测输入信号的上升沿或下降沿，针对检测到的每个边沿在输出端产生短脉冲。上升沿检测器的电路配置如图 8-1 所示。对于下降沿检测器，将输入信号连接到 $\overline{T}$ 输入而不是 T 输入，然后将 T 输入连接到 V_{CC}。否则，元件和配置完全相同。

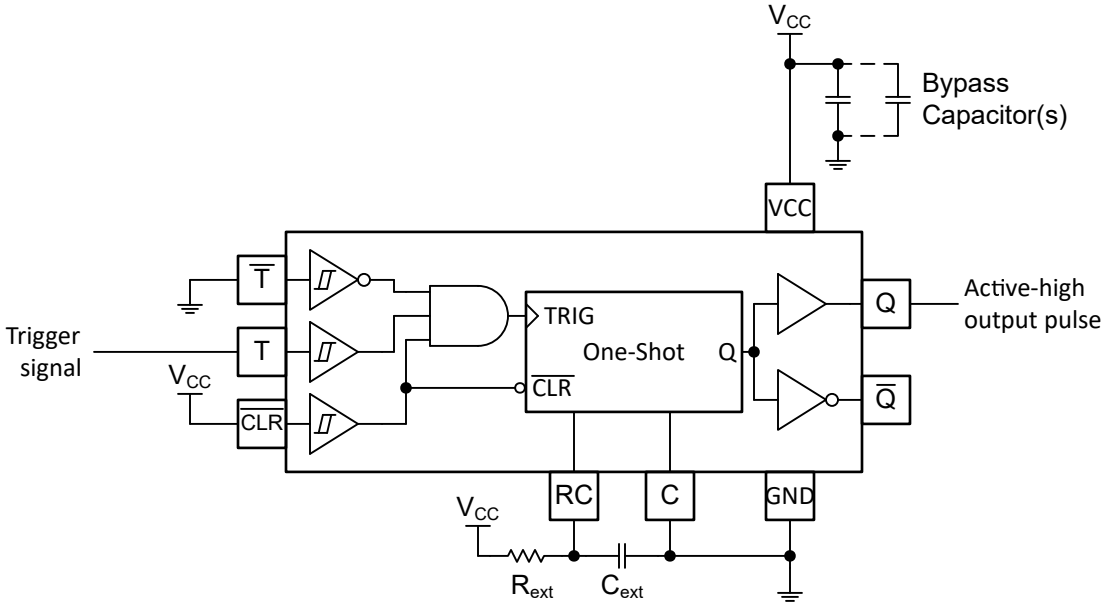


图 8-1. 使用 TPUL2T122x-Q1 的脉冲发生器原理图

Copyright © 2026 Texas Instruments Incorporated

8.2.1 设计要求

8.2.1.1 时序元件

外部时序元件直接决定 TPUL2T122x-Q1 的输出脉冲宽度。

建议运行条件 表中提供了 R_{ext} 和 C_{ext} 支持值的范围。请勿超过*绝对最大额定值* 表中提供的限值。

TPUL2T122x-Q1 可以在没有外部电容器的情况下使用，这被描述为 C_{ext} = 0pF。在这种情况下，输出脉冲宽度仅由工作电压和外部时序电阻器 R_{ext} 决定。*开关特性* 表中提供了 R_{ext} = 10kΩ、C_{ext} = 0pF 时的预期变化。

如果使用大于 1μF 的外部时序电容器，请添加一个外部肖特基二极管 (D_{ext})（如图 8-2 所示），以在断电期间为电容器提供备用放电路径。

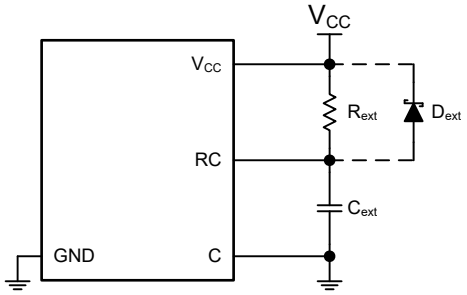


图 8-2. 外部保护二极管连接

8.2.1.2 输入注意事项

输入信号必须超过 才能被视为逻辑低电平，超过 才能被视为逻辑高电平。不要超过*绝对最大额定值* 中的最大输入电压范围。

未使用的输入必须端接至 V_{CC} 或地。如果输入完全不使用，则可以直接端接未使用的输入，如果有时要使用输入，但并非始终使用，则可以使用上拉或下拉电阻器连接输入。上拉电阻用于默认高电平状态，下拉电阻用于默认低电平状态。控制器的驱动电流、进入 TPUL2T122x-Q1 的漏电流（如*电气特性* 中所规定）以及所需输入转换率会限制电阻值。对于大多数应用，建议使用 10kΩ 电阻值。

有关此器件输入的其他信息，请参阅*特性说明* 部分。

Copyright © 2026 Texas Instruments Incorporated

8.2.1.3 输出注意事项

正电源电压用于产生高电平输出电压。根据*电气特性* 中 V_{OH} 规格所示，从输出端汲取电流会降低输出电压。接地电压用于产生低电平输出电压。根据*电气特性* 中 V_{OL} 规格所示，向输出端灌入电流会提高输出电压。

可能处于相反状态的推挽输出始终不应直接连接在一起，以避免电流过大和损坏设备（即使时间很短也不例外）。

TPUL2T122x-Q1 可以直接驱动总电容小于或等于 50pF 的负载，同时仍满足所有数据表规格。对于较大的电容负载，请添加一个串联电阻器，使电流保持在*绝对最大额定值* 范围内。

TPUL2T122x-Q1 可以驱动由 $R_L \geq V_O/I_O$ 描述的总电阻负载，输出电压和电流在*电气特性* 表中用 V_{OH} 和 V_{OL} 定义。在高电平状态下输出时，公式中的输出电压定义为测量的输出电压与 V_{CC} 引脚处的电源电压之间的差值。

未使用的输出可以保持悬空状态。不要将输出直接连接到 V_{CC} 或地。

有关此器件的输出的其他信息，请参阅*特性说明* 部分。

8.2.1.4 电源注意事项

确保所需电源电压在*建议运行条件* 中规定的范围内。电源电压按照*电气特性* 部分中所述设置器件的电气特性。

正电压电源必须能够提供的电流等于 TPUL2T122x-Q1 所有输出端拉出的总电流加上最大静态电源电流 I_{CC}（在*电气特性* 中列出）以及开关所需的任何瞬态电流之和。逻辑器件只能拉出与正电源提供的大小相同的电流。确保不要超过*绝对最大额定值* 中列出的通过 V_{CC} 的最大总电流。输出脉冲完成后，外部电容会使用电源以最大电流消耗快速充电至 V_{CC}，如*电气特性* 中的 $I_{Cext(max)}$ 所述。此外，外部时序电路将从电源获取电力，其最大电流消耗为 $I_{ext(max)} = V_{CC} / R_{ext}$，该电流直接从电源获取，因此不属于 TPUL2T122x-Q1 的 I_{CC} 值。外部电路的动态功耗可以通过 $P_{RC} = C_{ext} V_{CC}^{2} / t_{wo}$ 进行估算。

地必须能够灌入的电流等于 TPUL2T122x-Q1 所有输出端灌入的总电流加上最大电源电流 I_{CC}（在*电气特性* 中列出）以及开关所需的任何瞬态电流之和。逻辑器件只能灌入其所接的地可灌入的大小相同的电流。确保不要超过*绝对最大额定值* 中列出的通过 GND 的最大总电流。

可以使用*标准线性和逻辑 (SLL) 封装和器件的热特性* 中提供的信息计算热增量。

小心

绝对最大额定值 中列出的最高结温 $T_{J(max)}$ 是防止损坏器件的附加限制。请勿违反*绝对最大额定值* 中列出的任何值。提供这些限制是为了防止损坏器件。

Copyright © 2026 Texas Instruments Incorporated

8.2.2 详细设计过程

德州仪器 (TI) 提供基于 Excel 的计算器，用于在使用 TPUL2T122x-Q1 时获得最佳结果。此计算器可通过器件的产品文件夹（位于*设计和开发*部分）找到。以下步骤用于使用本文档中提供的信息手动计算所需的时序元件值。

1. 选择所需的输出脉冲宽度，该项称为 t_{WO}。
2. 求解：$C_{ext1} = t_{wo}/50000$。
3. 从下面选择最接近 C_{ext1} 的十进制电容值，然后用于 C_{ext}。 { 100pF, 1nF, 10nF, 100nF, 1µF, 10µF }
4. 求解：$R_{ext1} = t_{wo}/C_{ext}$。
5. 使用步骤 4 中的 R_{ext1} 和步骤 3 中的 C_{ext}，通过*典型特性*部分中相应的图找到最接近的 K 系数。
6. 求解： $R_{ext} = t_{wo}/(K \times C_{ext})$
7. 将所选时序电阻 R_{ext} 从 RC 连接到 V_{CC}。
8. 将所选时序电容器 C_{ext} 从 RC（正极）连接到 C（负极）。C 引脚还可以接地，但并非正常运行必需。
9. 在 V_{CC} 至 GND 之间添加一个 0.1µF 旁路电容器。此电容器需要在物理上靠近器件，在电气上靠近 V_{CC} 和 GND 引脚。*布局*部分中展示了示例布局。
10. 确保输出端的容性负载 ≤ 50pF。这并非硬性限制；但将优化性能并防止可靠性问题。这可以通过从 TPUL2T122x-Q1 向任何接收器件提供适当大小的短布线来实现。
11. 确保输出端的电阻负载大于 $(V_{CC}/I_{O(max)})\Omega$。这可防止超出*绝对最大额定值*中的最大输出电流。大多数 CMOS 输入具有以 MΩ 为单位的电阻负载；远大于之前计算的最小值。
12. TPUL 系列器件很少关注散热问题；不过，可以使用应用报告 *CMOS 功耗与 Cpd 计算*中提供的步骤计算功耗和热增量。

8.2.3 应用曲线

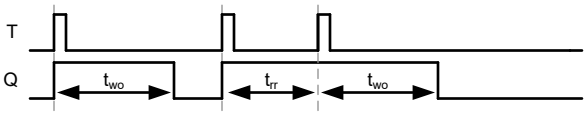


图 8-3. 输出脉冲时序图

8.3 典型应用 - 延迟脉冲发生器

在此应用中，TPUL2T122x-Q1 用于从上升沿输入触发器产生延迟输出脉冲。电路配置如图 8-4 所示。

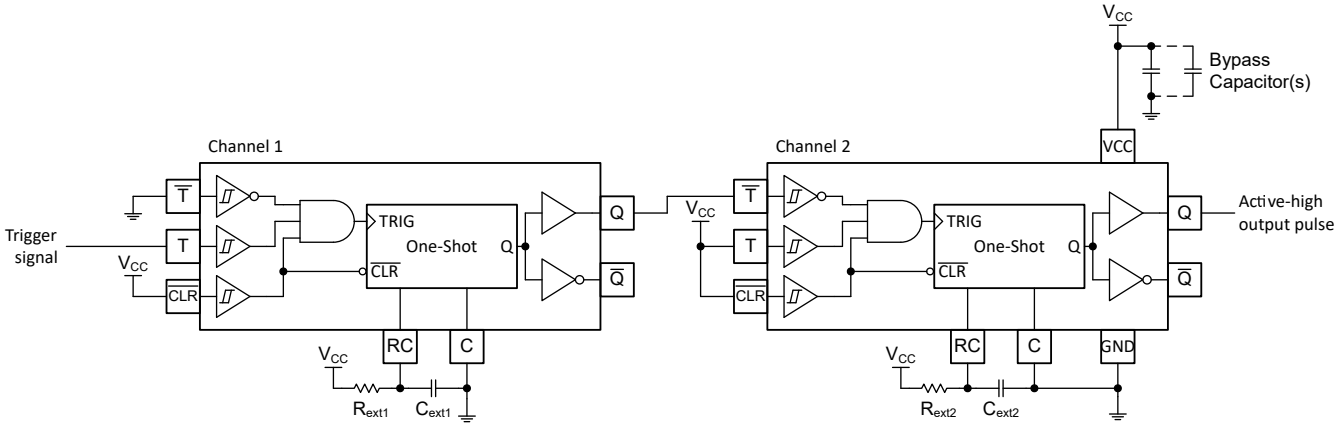


图 8-4. 使用 TPUL2T122x-Q1 的延迟脉冲发生原理图

8.3.1 应用曲线

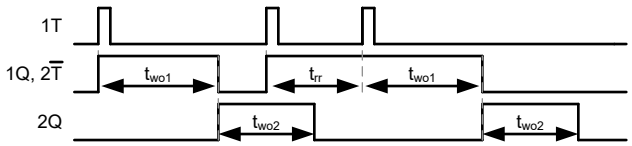


图 8-5. 输出脉冲时序图

8.4 电源相关建议

电源可以是*建议运行条件* 中所列最小和最大电源电压额定值之间的任何电压。

在启动期间，电源应在*建议运行条件* 表中提供的上电斜升速率范围内斜升。

每个 V_{CC} 端子都必须具有一个良好的旁路电容器，以防止功率干扰。为使 TPUL2T122x-Q1 正常运行，建议使用 0.1 µF 旁路电容器。要抑制不同的噪声频率，请并联多个旁路电容器。值为 0.1 µF 和 1 µF 的电容器通常并联使用。

Copyright © 2026 Texas Instruments Incorporated

8.5 布局

8.5.1 布局指南

- 时序元件放置
  - 放在器件附近
  - 提供到器件端子连接的电气短路路径
- 旁路电容器的放置
  - 靠近器件的正电源端子放置
  - 提供电气短接地返回路径
  - 使用宽布线以最大限度减小阻抗
  - 尽可能将器件、电容器和布线保持在电路板的同一面
- 信号布线几何形状
  - 8mil 至 12mil 布线宽度
  - 布线长度小于 12cm 可最大限度减轻传输线路影响
  - 避免信号布线出现 90° 角
  - 在信号布线下方使用不间断的接地平面
  - 通过接地对信号布线周围的区域进行泛洪填充
  - 对于长度超过 12cm 的布线
    - 使用阻抗受控的布线
    - 在输出端附近使用串联阻尼电阻进行源端接
    - 避免分支；对必须单独分支的信号进行缓冲

8.5.2 布局示例

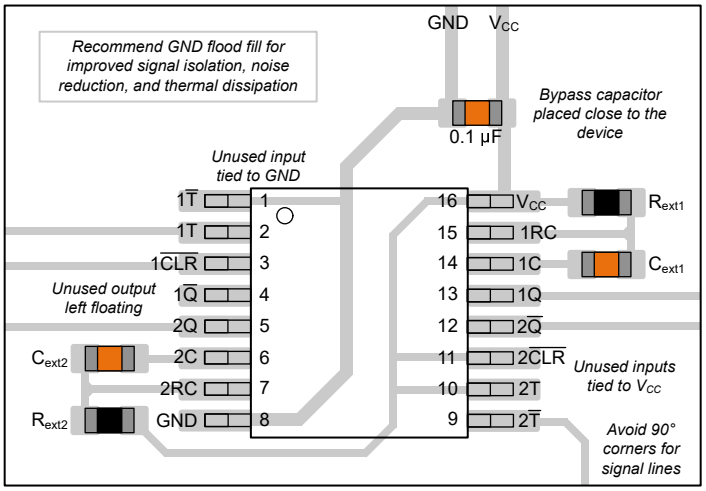


图 8-6. 采用 PW (TSSOP) 封装的 TPUL2T122x-Q1 布局示例

9 器件和文档支持

TI 提供大量的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 文档支持

9.1.1 相关文档

欲了解相关文件，请参阅以下内容：

- 德州仪器 (TI)，*CMOS 功耗与 C_{pd} 计算* 应用手册
- 德州仪器 (TI)，*使用逻辑器件进行设计* 应用手册
- 德州仪器 (TI)，*标准线性和逻辑 (SLL) 封装和器件的热特性* 应用手册

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
2025 年 1 月	*	预告信息发布

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPUL2T122ADRQ1	Active	Production	SOIC (D) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2T122AQ
TPUL2T122APWRQ1	Active	Production	TSSOP (PW) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2T122AQ
TPUL2T122DRQ1	Active	Production	SOIC (D) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2T122Q
TPUL2T122PWRQ1	Active	Production	TSSOP (PW) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2T122Q
TPUL2T122WBQBRQ1	Active	Production	WQFN (BQB) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2T122Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPUL2T122-Q1, TPUL2T122A-Q1 :

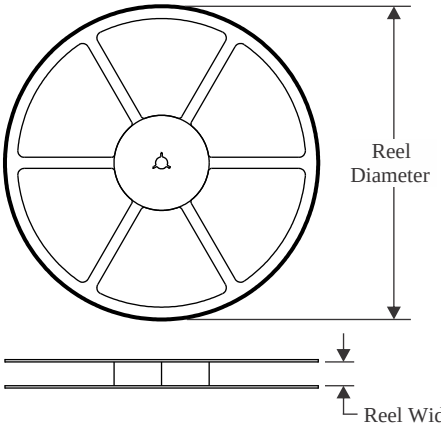
- Catalog : TPUL2T122, TPUL2T122A

NOTE: Qualified Version Definitions:

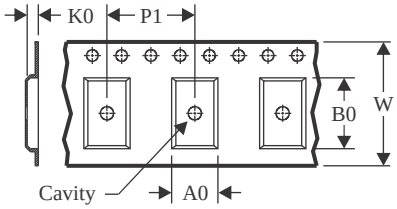
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

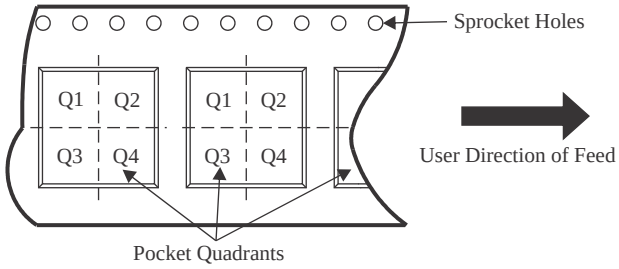


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

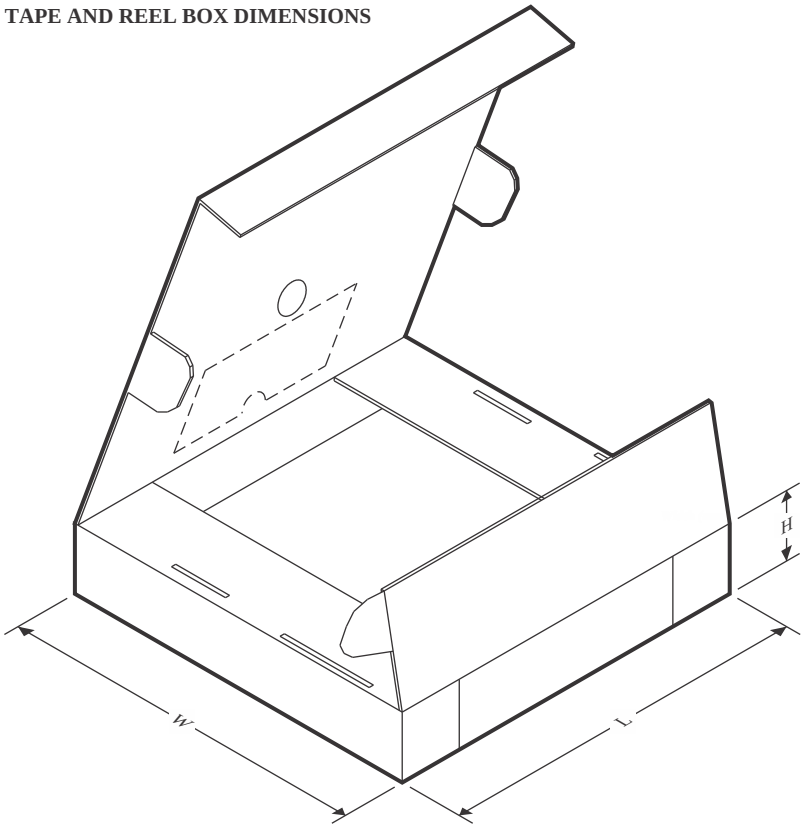
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPUL2T122ADRQ1	SOIC	D	16	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1
TPUL2T122APWRQ1	TSSOP	PW	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TPUL2T122DRQ1	SOIC	D	16	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1
TPUL2T122PWRQ1	TSSOP	PW	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TPUL2T122WBQBRQ1	WQFN	BQB	16	3000	180.0	12.4	2.8	3.8	1.2	4.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPUL2T122ADRQ1	SOIC	D	16	3000	340.5	336.1	32.0
TPUL2T122APWRQ1	TSSOP	PW	16	3000	353.0	353.0	32.0
TPUL2T122DRQ1	SOIC	D	16	3000	340.5	336.1	32.0
TPUL2T122PWRQ1	TSSOP	PW	16	3000	353.0	353.0	32.0
TPUL2T122WBQBRQ1	WQFN	BQB	16	3000	210.0	185.0	35.0

GENERIC PACKAGE VIEW

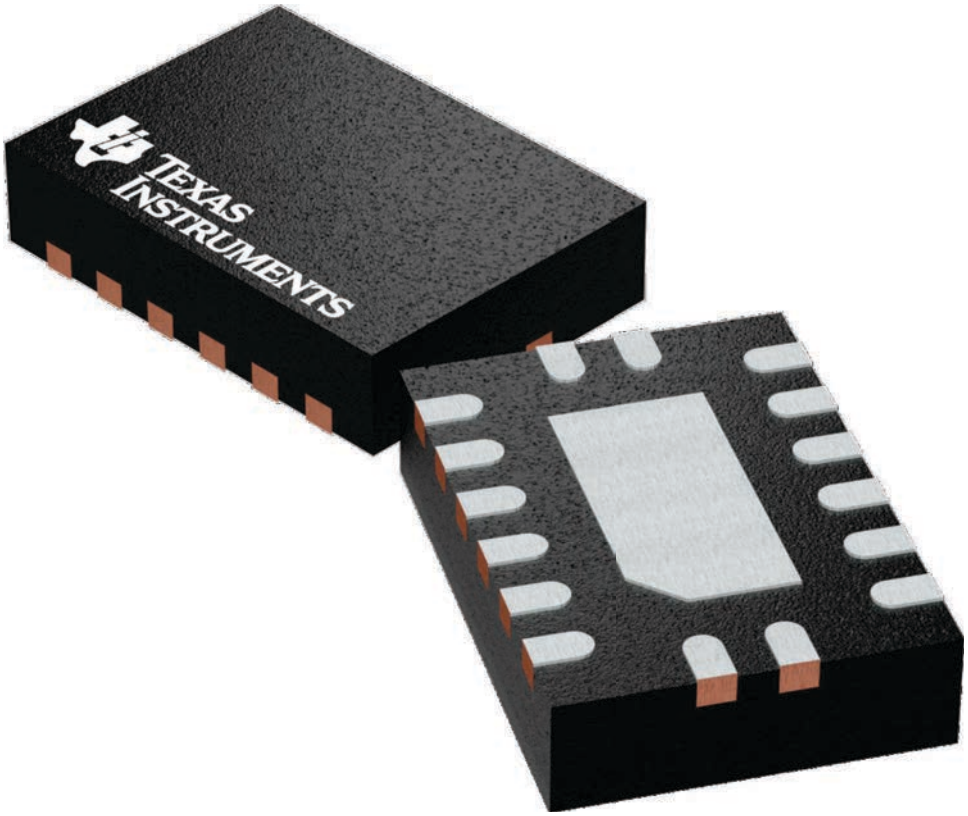
BQB 16

WQFN - 0.8 mm max height

2.5 x 3.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



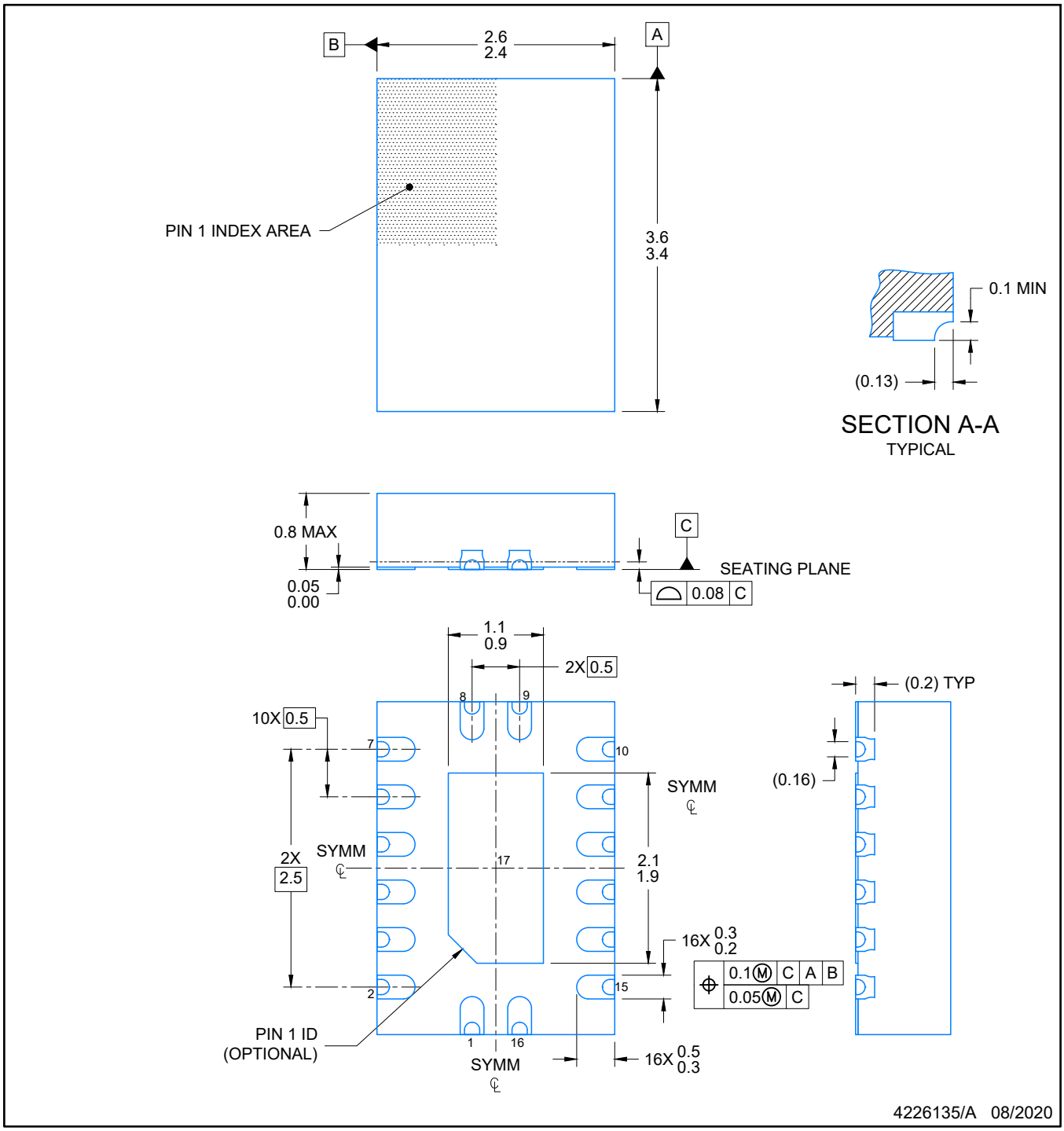
4226161/A

PACKAGE OUTLINE

BQB0016B

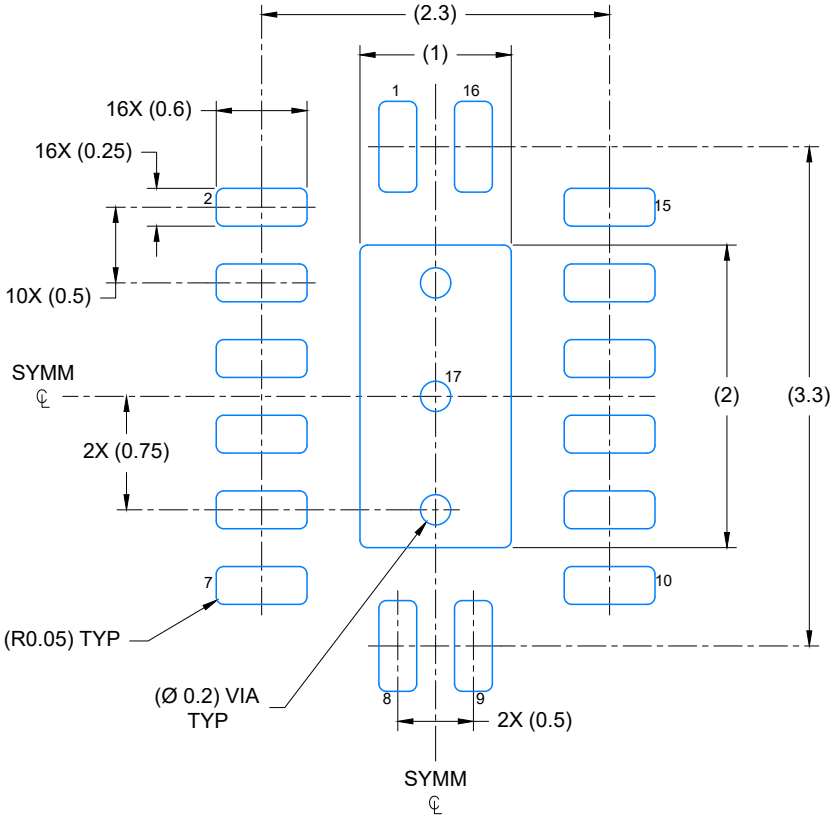
WQFN - 0.8 mm max height

INDSTNAME



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

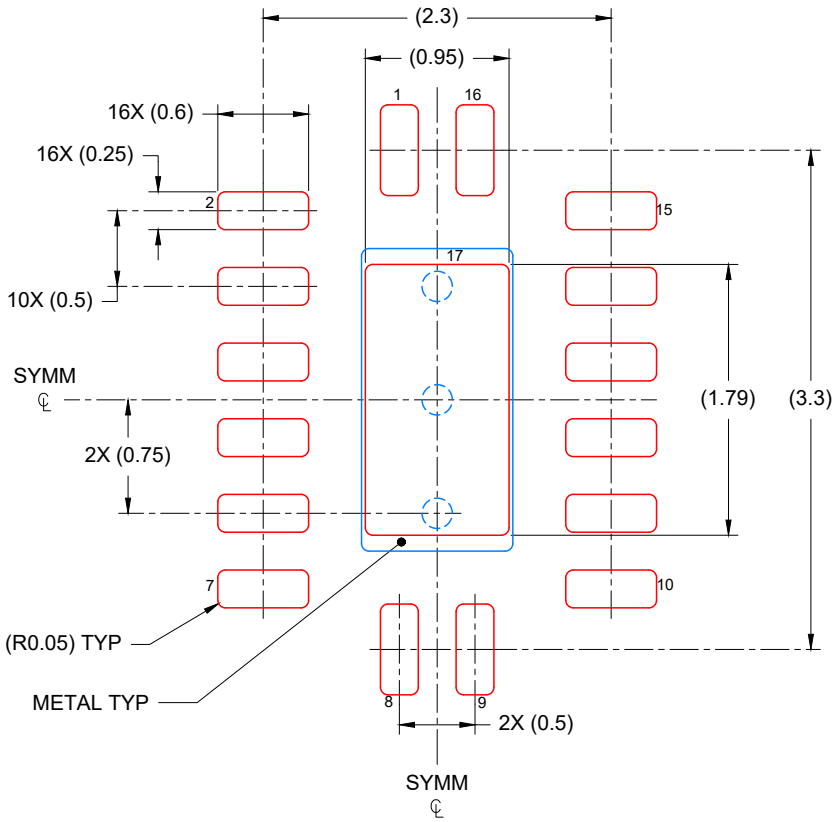


LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

4226135/A 08/2020

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
85% PRINTED COVERAGE BY AREA
SCALE: 20X

4226135/A 08/2020

NOTES: (continued)

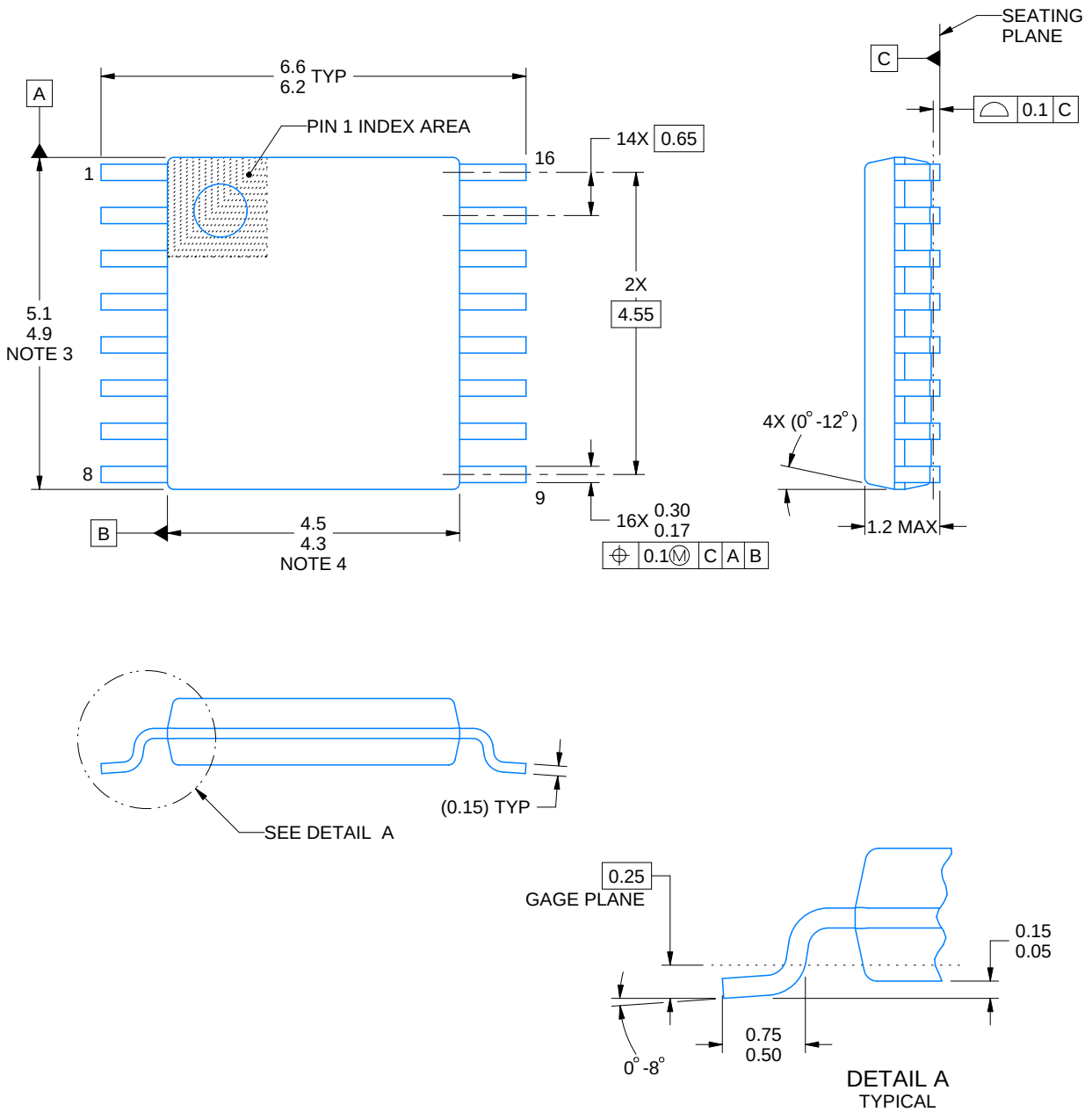
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

PW0016A

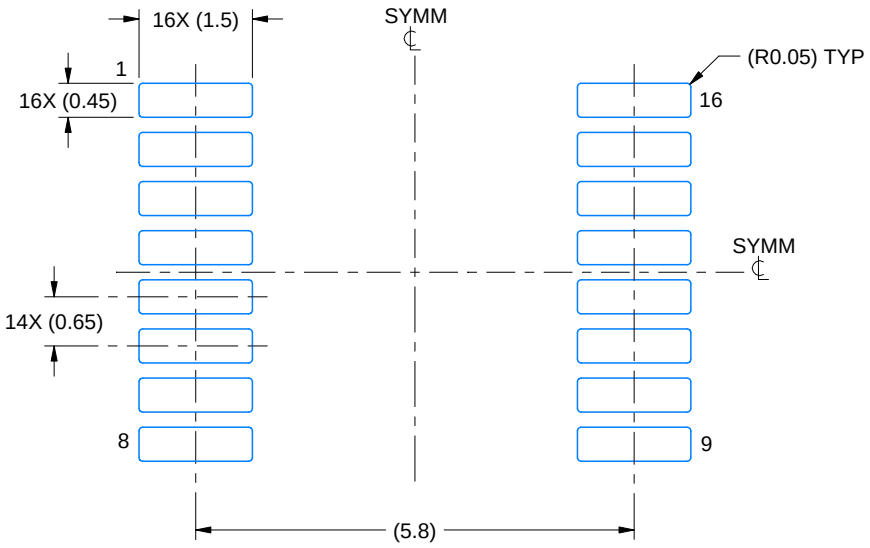
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

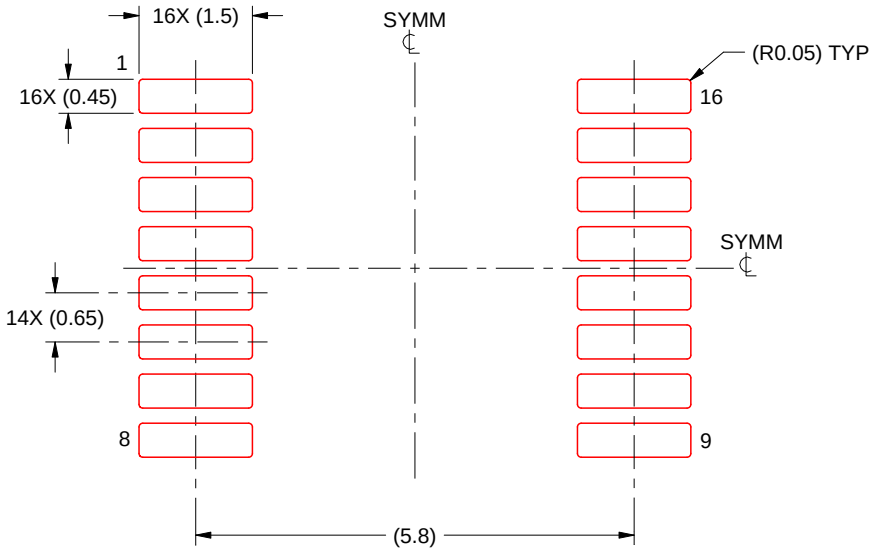


SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



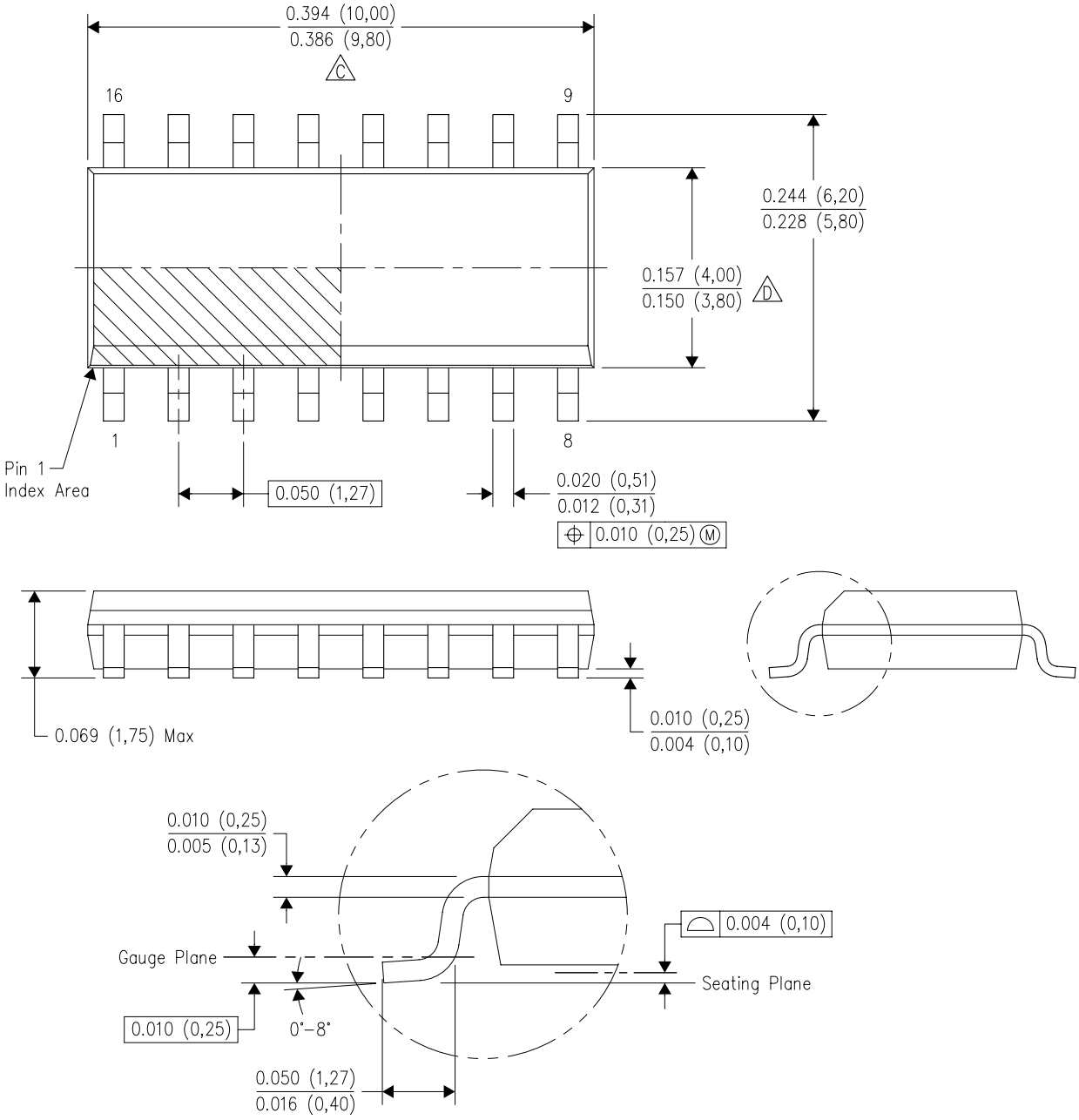
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

D (R–PDSO–G16) PLASTIC SMALL OUTLINE



NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
E. Reference JEDEC MS–012 variation AC.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月