TPSM84538 具有用户可选模式的 3.8V 至 28V、5A 同步降压电源模块

1 特性

- 配置适用于各种应用
  - 输入电压范围为 3.8V 至 28V
  - 0.6V 至 5V 输出电压范围
  - 持续输出电流高达 5A
  - 0.6V ±1% 基准电压（ –40°C 至 125°C ）
  - 28uA 的低静态电流（典型值）
  - 70ns、114ns 最短开关导通和关断时间
  - 8us 最大开关导通时间
  - 98% 最大占空比
- 易于使用且设计小巧
  - 峰值电流模式，具有内部补偿
  - 200kHz 至 2.2MHz 可选频率
  - 可与外部时钟同步（支持相移）：200kHz 至 2.2MHz
  - 可在轻负载条件下选择 PFM/FCCM
  - 可选可调节软启动时间，电源正常状态指示器功能
  - 通过展频频谱和经优化的引脚排列实现良好的 EMI 性能
  - 适用于高侧与低侧 MOSFET 的断续过流 (OC) 限值
  - 适用于过热保护 (OTP)、过流保护 (OCP)、过压保护 (OVP)、欠压保护 (UVP) 以及欠压锁定 (UVLO) 的非锁存保护
  - 集成自举电容器和电感器，可支持轻松的 PCB 布局
  - 工作结温为 –40°C 至 125°C
  - 3.3mm × 4.5mm × 2mm QFN 封装
- 借助 TPSM84538 并使用 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 医疗和保健
- 测试和测量
- 楼宇自动化
- 有线网络、无线基础设施
- 具有 5V 与 12V 输入的分布式电源系统

3 说明

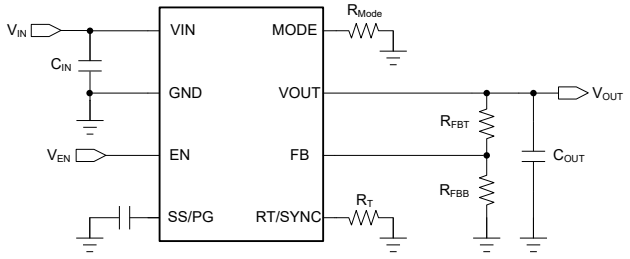
TPSM84538 是一款高效率、高功率密度、易于使用的同步降压电源模块，具有高设计灵活性。TPSM84538 具有 3.8V 至 28V 的工作输入电压范围，设计用于通过 5V、12V、24V 总线电源轨供电的系统。该器件支持高达 5A 的持续输出电流和 98% 的最大占空比。

TPSM84538 采用固定频率峰值电流控制模式，并具有内部补偿功能，可实现快速瞬态响应以及出色的线性调整率和负载调整率。该器件具有经过优化的内部环路补偿功能，因此在宽输出电压范围和开关频率范围内无需外部补偿。

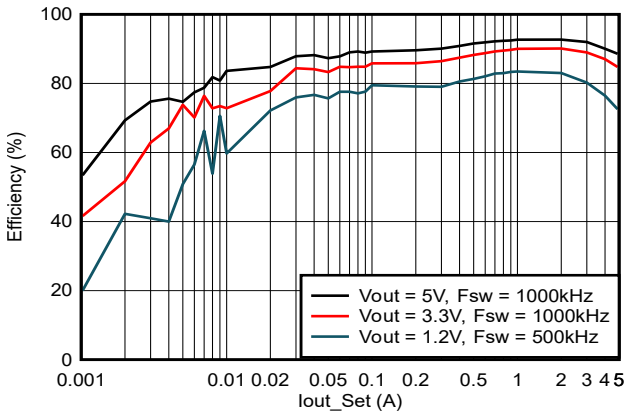
封装信息

器件型号	封装(1)	封装尺寸(2)
TPSM84538	RCJ（QFN-FCMOD，9）	3.3mm × 4.5mm

(1) 有关更多信息，请参阅 节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图



TPSM84538 效率，V_{IN} = 12V。PFM

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

TPSM84538 支持通过 RT/SYNC 引脚设置 200kHz 至 2.2MHz 的宽范围开关频率，从而提高了设计灵活性。借助不同的 MODE 引脚配置，该器件可选择脉冲频率调制 (PFM)、轻负载条件下的强制连续导通调制 (FCCM)，以及可调节软启动 (SS) 时间/电源正常 (PG) 指示器。

TPSM84538 提供多项保护功能，包括热关断、输入欠压锁定、逐周期电流限制和断续短路保护。TPSM84538 采用 9 引脚 3.3mm × 4.5mm QFN 封装，引脚排列可用于单层 PCB 布局。额定结温范围为 -40°C 至 125°C。

Copyright © 2026 Texas Instruments Incorporated

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 4
5 规格 5
5.1 绝对最大额定值 5
5.2 ESD 等级 5
5.3 建议运行条件 5
5.4 热性能信息 6
5.5 电气特性 6
5.6 典型特性 8
6 详细说明 10
6.1 概述 10
6.2 功能方框图 11
6.3 特性说明 12
6.4 器件功能模式 20
7 应用和实施 22
7.1 应用信息 22
7.2 典型应用 22
7.3 最佳设计实践 29
7.4 电源相关建议 29
7.5 布局 29
8 器件和文档支持 31
8.1 器件支持 31
8.2 文档支持 31
8.3 接收文档更新通知 31
8.4 支持资源 31
8.5 商标 31
8.6 静电放电警告 31
8.7 术语表 32
9 修订历史记录 32
10 机械、封装和可订购信息 32

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

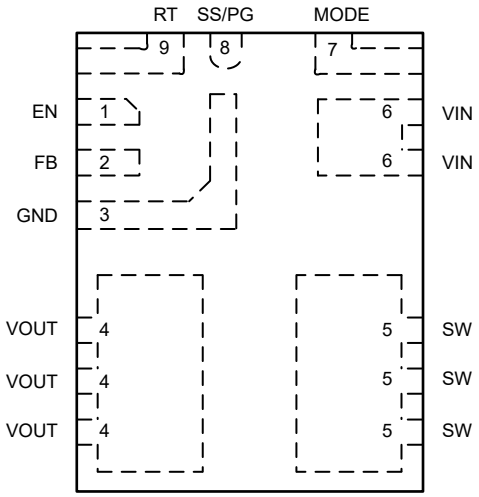


图 4-1. 9 引脚 RCJ QFN-FCMOD，3.3mm × 4.5mm 封装（俯视图）

表 4-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
EN	1	A	转换器的使能输入。将 EN 驱动为高电平或让该引脚悬空可启用转换器。外部电阻分压器可用于实现可调节的 V_{IN} UVLO 功能。
FB	2	A	输出反馈输入。将 FB 连接到输出端和 GND 之间的外部电阻分压器的抽头上，以便设置输出电压。
GND	3	G	接地引脚。连接到低侧 FET 的源极以及控制器电路的接地引脚。连接到系统接地端以及 C_{IN} 和 C_{OUT} 的接地侧。尽量缩短到 C_{IN} 的距离。
VOUT	4	P	输出电压。此引脚连接到内部降压电感器。将此引脚连接到输出负载，并在此引脚和 GND 之间连接外部输出电容器。
SW	5	P	开关节点。*请勿在此引脚上放置任何外部元件或连接到任何信号*。必须将此引脚上的覆铜量保持在最小，以防止出现噪声和 EMI 问题。
VIN	6	P	内部 LDO 和高侧 FET 的电源输入引脚。输入旁路电容器必须直接连接到此引脚和 GND。
模式	7	A	轻负载条件下的模式选择引脚和电源正常/软启动功能。请参阅*模式选择*了解详细信息。
SS/PG	8	A	该引脚可以作为软启动功能或电源正常功能，具体取决于器件 MODE 引脚配置。如果选择了软启动功能，则从该引脚连接到 GND 的外部电容器定义内部基准电压的上升时间。如果选择了电源正常功能，该引脚将是开漏电源正常指示器，如果输出电压超出 PG 阈值、过压或器件处于热关断、EN 关断或软启动期间，则该指示器将置为低电平。
RT/SYNC	9	A	频率选择和外部时钟同步。接地电阻设置器件的开关频率。还可以在该引脚上应用外部时钟以同步开关频率。有关详细信息，请参阅*开关频率选择，同步*。

(1) A = 模拟，P = 电源，G = 地

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在推荐的 -40°C 到 +125°C 工作结温范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入电压	V_{IN}	-0.3	30	V
	EN	-0.3	6	
	FB	-0.3	6	
输出电压	VOUT	-0.3	6	
	SS/PG	-0.3	6	
	模式	-0.3	6	
	RT/SYNC	-0.3	6	
机械冲击	Mil-STD-883D，方法 2002.3，1ms，1/2 正弦，已安装		1500	G
机械振动	Mil-STD-883D，方法 2007.2，20Hz 至 2000Hz		20	G
工作结温(2)	T_J	-40	125	°C
贮存温度	T_{stg}	-65	125	

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 尽管可以在高于 125°C 的结温下工作，但会缩短器件的使用寿命。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±3000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在推荐的 -40°C 到 +125°C 工作结温范围内测得（除非另外说明）(1)

		最小值	标称值	最大值	单位
输入电压	V_{IN}	3.8		28	V
	EN	-0.1		5.5	
	FB	-0.1		5.5	
	SS/PG	-0.1		5.5	
	模式	-0.1		5.5	
输出电压	V_{OUT}	0.8		5	
输出电流	I_{OUT}	0		5	A
温度	工作结温，T_J	-40		125	°C

(1) *建议运行条件*表示器件可正常工作的条件，但不保证特定性能限制。有关符合要求的规格，请参阅*电气特性*。

Copyright © 2026 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		TPSM84538 RCJ (QFN-FCMOD)，9 引脚	单位
$R_{\theta JA}$	结至环境热阻	55.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	58.1	°C/W
$R_{\theta JB}$	结至电路板热阻	16	°C/W
Ψ_{JT}	结至顶部特征参数	不适用	°C/W
Ψ_{JB}	结至电路板特征参数	15.7	°C/W
$R_{\theta JA_EVM}$	官方 EVM 板上的结至环境热阻	46	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 电气特性

除非另外注明，否则本部分规定的电气额定值适用于本文档的所有规格。这些规格可解释为在该产品的使用寿命范围内，不会导致器件参数或功能规格下降的各项条件。典型值对应于 T_J = 25°C，V_{IN} = 12V。除非另有说明，否则最小值和最大值限值基于 T_J = –40°C 至 +125°C，V_{IN} = 3.8V 至 28V。

参数		测试条件	最小值	典型值	最大值	单位
电源电压（VIN 引脚）						
V_{IN}	工作输入电压		3.8		28	V
I_Q	非开关静态电流	EN = 5V，V_{FB} = 0.65V，V_{IN} = 12V，PFM		28	34	μA
		EN = 5V，V_{FB} = 0.65V，V_{IN} = 12V，FCCM		40	47	
I_{SHDN}	关断电源电流	V_{EN} = 0V，V_{IN} = 12V		3	5.5	μA
V_{IN_UVLO}	输入欠压锁定阈值	上升阈值	3.4	3.6	3.8	V
		下降阈值	3.2	3.4	3.6	V
		迟滞		200		mV
使能（EN 引脚）						
V_{EN_RISE}	启用阈值	上升使能阈值		1.15	1.22	V
V_{EN_FALL}	禁用阈值	下降禁用阈值	0.9	1		V
I_p	EN 上拉电流	V_{EN} = 1.0V		0.7		μA
I_h	EN 上拉迟滞电流			1.76		μA
电压基准（FB 引脚）						
V_{FB}	FB 电压	T_J = 25°C	596	600	604	mV
		T_J = 0°C 至 85°C	595	600	605	mV
		T_J = -40°C 至 125°C	594	600	606	mV
I_{FB}	输入漏电流	V_{IN} = 12V，V_{FB} = 0.8V，T_J = 25°C			0.1	μA
电流限值						
I_{HS_LIMIT}	高侧 MOSFET 电流限制	V_{IN} = 12V	7	8.1	9.4	A
I_{LS_LIMIT}	低侧 MOSFET 电流限值	V_{IN} = 12V	5	6	7	A
I_{LS_NOC}	反向电流限制	V_{IN} = 12V	2	3	4.5	A
I_{PEAK_MIN}	最小峰值电感器电流	V_{IN} = 12V		1		A
软启动 (SS PIN)						
I_{SS}	软启动充电电流		3.5	5.5	6.5	μA
T_{SS}	固定内部软启动时间	具有 PG 功能的模式。从 0% V_{out} 到 90% V_{out} 的时间		3.6		ms

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性（续）

除非另外注明，否则本部分规定的电气额定值适用于本文档的所有规格。这些规格可解释为在该产品的使用寿命范围内，不会导致器件参数或功能规格下降的各项条件。典型值对应于 T_J = 25°C，V_{IN} = 12V。除非另有说明，否则最小值和最大值限值基于 T_J = –40°C 至 +125°C，V_{IN} = 3.8V 至 28V。

参数		测试条件	最小值	典型值	最大值	单位
电源正常（PG 引脚）						
V_{PGTH}	PG 阈值，V_{FB} 百分比	V_{FB} 下降，PG 从高到低		85%		
		V_{FB} 上升，PG 从低到高		90%		
		V_{FB} 下降，PG 从低到高		107%		
		V_{FB} 上升，PG 从高到低		115%		
T_{PG_R}	PG 延迟时间	PG 从低到高		70		µs
T_{PG_F}	PG 延迟时间	PG 从高电平到低电平		13		µs
$V_{IN_PG_VALID}$	有效 PG 输出的最小 V_{IN}	在 PG 小于 0.5V 且通过 100kΩ 上拉至外部 5V 的情况下测得		2	2.5	V
V_{PG_OL}	PG 输出低电平电压	I_{PG} = 0.5mA			0.3	V
I_{PG_LK}	开漏为高电平时的 PG 漏电流	V_{PG} = 5.5V	-1		1	µA
振荡器频率（RT 引脚）						
f_{SW}	开关中心频率	RT = 悬空	450	500	550	kHz
		RT = GND	870	1000	1130	
V_{SYNC_HI}	SYNC 时钟高电压阈值		1.7			V
V_{SYNC_LO}	SYNC 时钟低电压阈值				0.9	V
t_{ON_MIN}(1)	最小 ON 脉冲宽度			70		ns
t_{OFF_MIN}(1)	最小 OFF 脉冲宽度			114		ns
t_{ON_MAX}(1)	最大 ON 脉冲宽度			8		µs
输出过压和欠压保护						
V_{OVP}	输出 OVP 阈值	OVP 检测 (L→H)	112%	115%	118%	
		迟滞		8%		
V_{UVP}	输出 UVP 阈值	UVP 检测 (H→L)		65%		
		迟滞		6%		
t_{hiccup_ON}	软启动结束后进入断续模式之前的 UV 断续导通时间			256		µs
t_{hiccup_OFF}	重新启动前的 UV 断续关断时间			9.8		周期
热关断						
T_{SHDN}(1)	热关断阈值	关断温度		165		°C
T_{HYS}(1)		迟滞		30		°C
展频频率						
f_m(1)	调制频率			10		kHz
f_{spread}	内部展频振荡器频率			±8%		

(1) 未经生产测试，由设计指定。

Copyright © 2026 Texas Instruments Incorporated

5.6 典型特性

T_J = –40°C 至 125°C，V_{IN} = 12V（除非另有说明）。

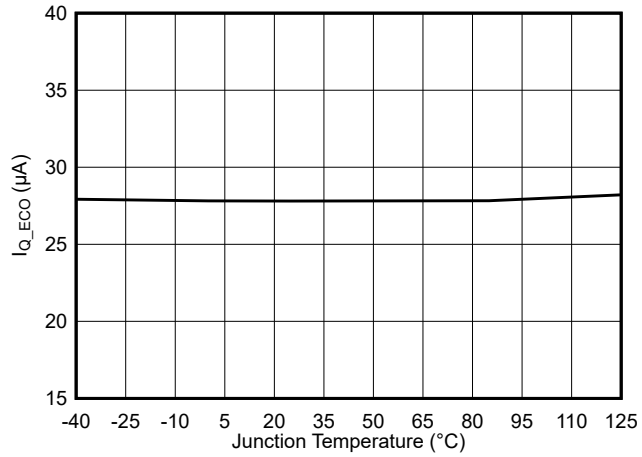


图 5-1. TPSM84538 静态电流 (PFM) 与结温间的关系

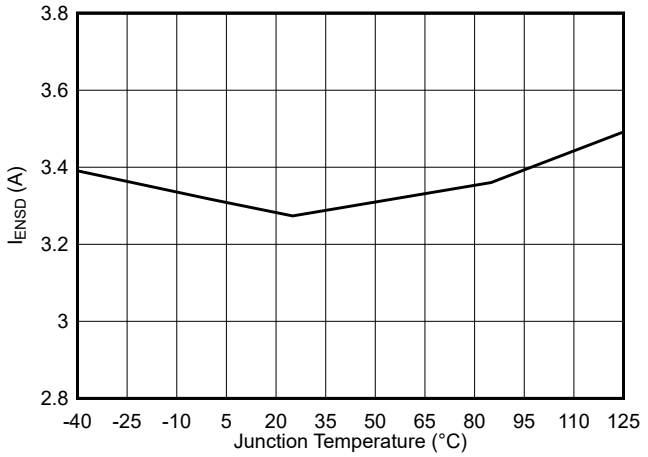


图 5-2. TPSM84538 关断电流与结温间的关系

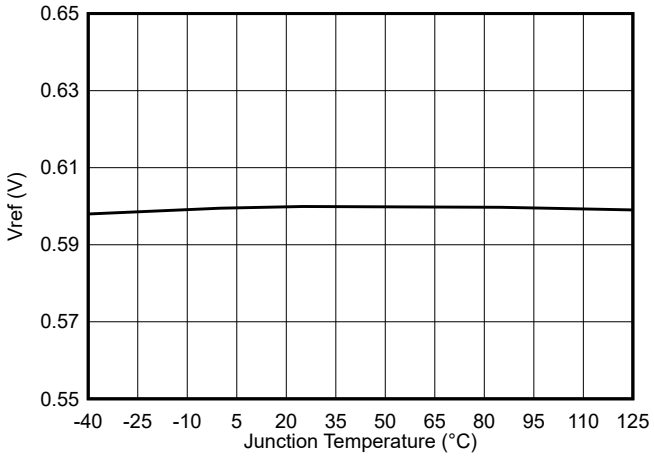


图 5-3. 反馈电压与结温间的关系

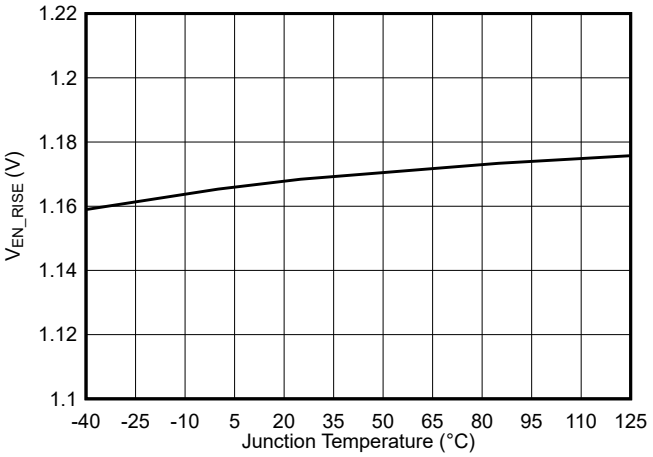


图 5-4. 启用阈值与结温间的关系

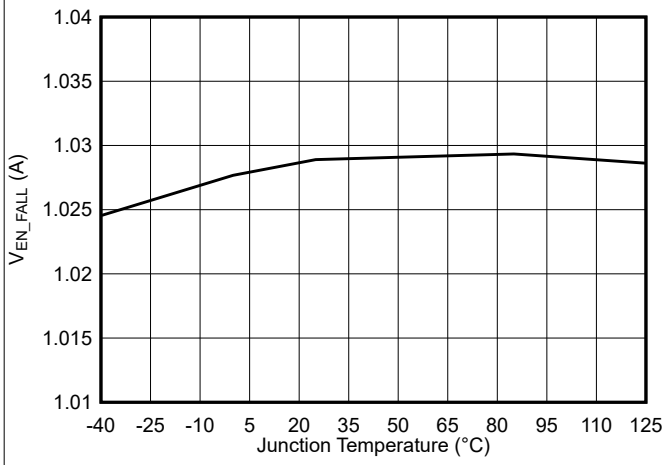


图 5-5. 禁用阈值与结温间的关系

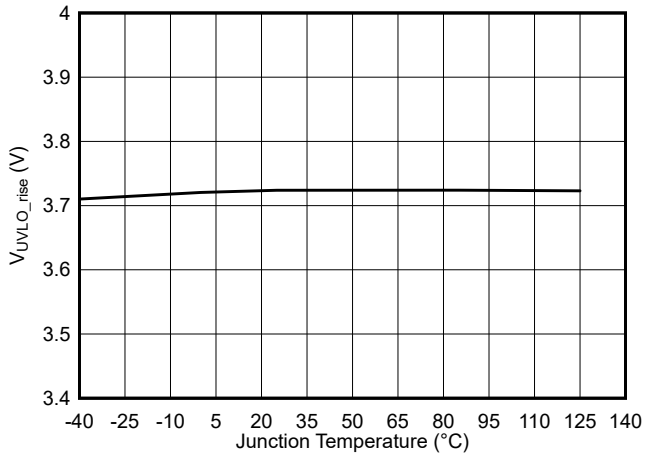


图 5-6. V_{IN} UVLO 上升阈值与结温间的关系

Copyright © 2026 Texas Instruments Incorporated

5.6 典型特性 (续)

T_J = –40°C 至 125°C，V_{IN} = 12V（除非另有说明）。

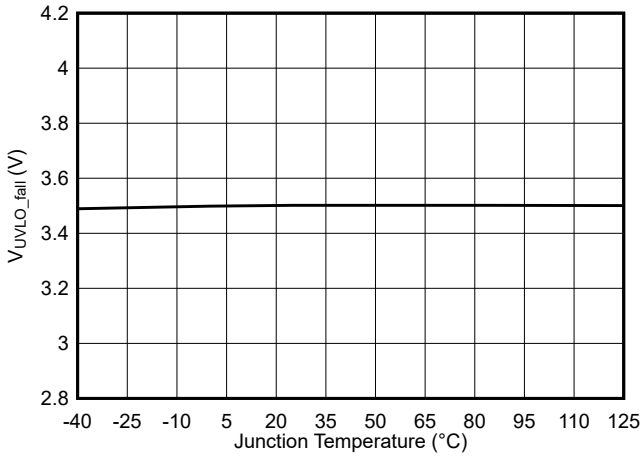


图 5-7. V_{IN} UVLO 下降阈值与结温间的关系

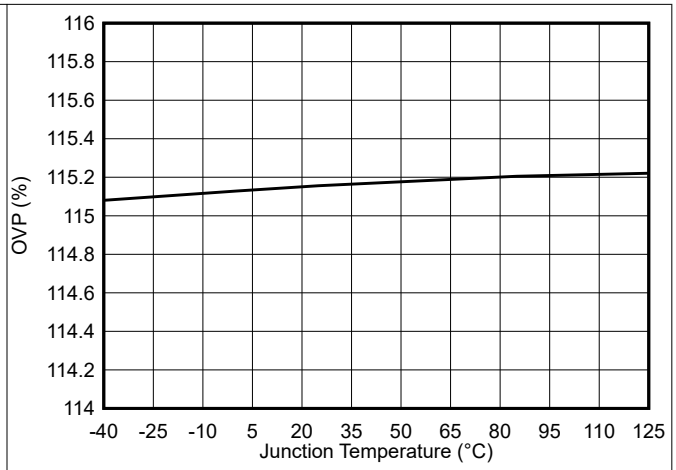


图 5-8. OVP 阈值与结温间的关系

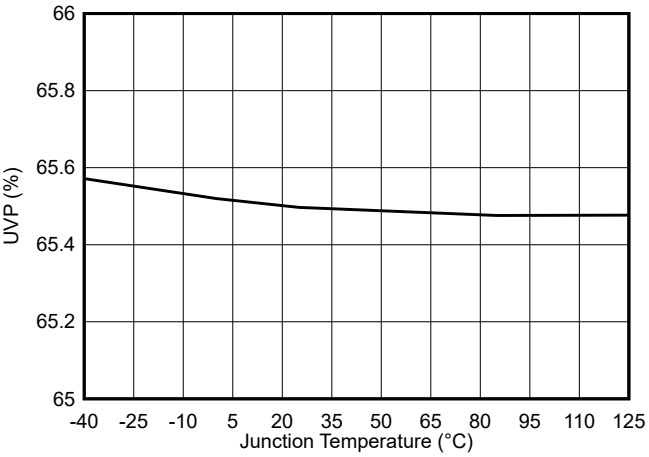


图 5-9. UVP 阈值与结温间的关系

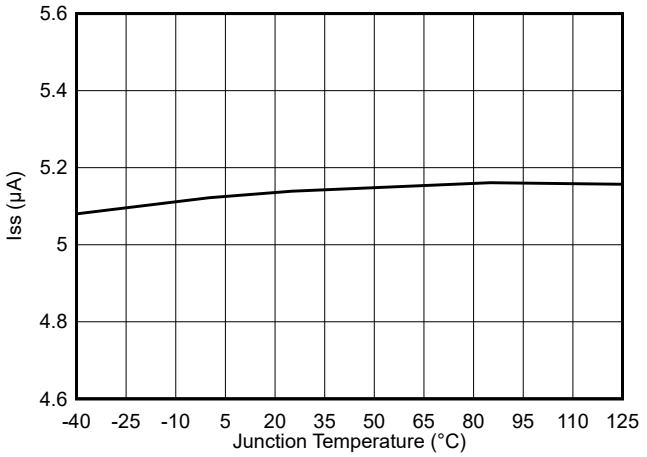


图 5-10. 软启动充电电流与结温间的关系

Copyright © 2026 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPSM84538 是一款高效率、高电压输入、易于使用的同步降压电源模块，具有高设计灵活性。TPSM84538 具有 3.8V 至 28V 的宽工作输入电压范围，设计用于通过 5V、12V24V 总线电源轨供电的系统。该器件支持高达 5A 的持续输出电流和 98% 的最大占空比。

TPSM84538 采用峰值电流模式控制，并具有内部补偿功能，可实现快速瞬态响应以及出色的线路和负载调节。该器件具有内部自适应环路调节功能，因此在宽输出电压和开关频率范围内无需进行外部补偿。集成式升压电容器和相关电路有助于实现单层 PCB 并进一步减少外部元件数量。

凭借不同 MODE 引脚配置，该器件可选择脉冲频率调制(PFM)、轻负载条件下的强制连续电流调制 (FCCM) 以及可调节软启动时间/电源正常指示器。在 PFM 模式下工作时，该器件可在轻负载条件下实现高效率。FCCM 模式有助于 TPSM84538 在所有负载条件下都具有低输出纹波。在该器件设置为具有 SS 功能时，可将一个较小的电容器或电阻分压器连接到 SS/PG 引脚来实现软启动时间设置或电压跟踪。选择 PG 功能后，该器件可通过 SS/PG 引脚指示电源正常状态。

EN 引脚有一个内部上拉电流，可用于通过两个外部电阻器调整输入电压欠压锁定 (UVLO)。此外，EN 引脚可以悬空，以便器件使用内部上拉电流运行。

开关频率可以通过配置 RT/SYNC 引脚在 200kHz 至 2.2MHz 之间进行设置，从而可以在选择输出滤波器元件时优化系统效率和设计尺寸。展频频谱功能有助于器件降低 EMI 噪声。

TPSM84538 具有导通时间延长功能，最大导通时间为 8 µ s (典型值) 。在低压差操作期间，高侧 MOSFET 最多可导通 8 µ s，然后高侧 MOSFET 关断，同时低侧 MOSFET 导通，最短关断时间为 114ns (典型值) 。这些器件支持最大 98% 的占空比。

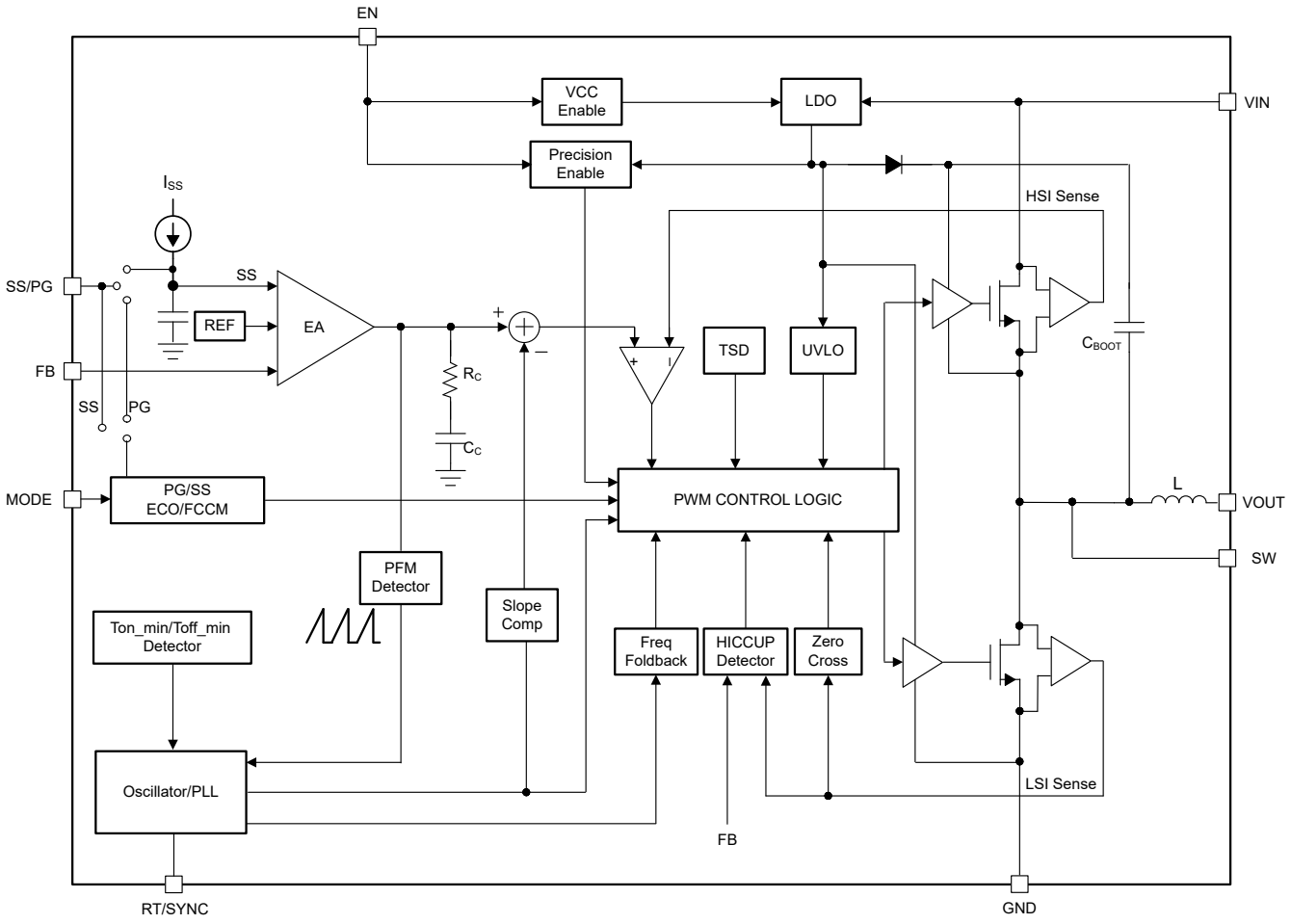
高侧 MOSFET 的逐周期电流限制可在过载情况下保护器件，并通过低侧拉电流限制防止电流失控，从而增强限制效果。TPSM84538 提供输出欠压保护 (UVP)，当稳压输出电压因过流被触发而低于标称电压的 65% 时，经过约 256 µ s (典型值) 抗尖峰时间后，高侧和低侧 MOSFET 均关断，同时器件进入断续模式。

这些器件通过利用过压比较器来更大限度地减少过多的输出过压瞬变。当稳压输出电压高于标称电压的 115% 时，过压比较器便会激活，并会关闭并禁止开启高侧 MOSFET，直到输出电压低于标称电压的 104%。

当芯片温度 T_J 超过 165°C 时，热关断会禁用器件，而当 T_J 降至 30°C 的迟滞量以下后，则会再次启用器件。

Copyright © 2026 Texas Instruments Incorporated

6.2 功能方框图


EN
VCC Enable
LDO
VIN
Precision Enable
HSI Sense
ISS
SS/PG
SS
REF
EA
FB
SS
PG
RC
CC
TSD
UVLO
CBOOT
MODE
PG/SS ECO/FCCM
PWM CONTROL LOGIC
L
VOUT
SW
PFM Detector
Slope Comp
Ton_min/Toff_min Detector
Freq Foldback
HICCUP Detector
Zero Cross
Oscillator/PLL
LSI Sense
FB
RT/SYNC
GND

6.3 特性说明

6.3.1 固定频率峰值电流模式

TPSM84538 的以下运行说明涉及功能方框图和图 6-1 中的波形。TPSM84538 是一款同步降压转换器，具有集成式高侧 (HS) 和低侧 (LS) MOSFET (同步整流器) 。TPSM84538 通过使用受控的占空比打开高侧和低侧 NMOS 开关来提供稳定的输出电压。高侧开关导通期间，SW 引脚电压上升至约 VIN，电感器电流 iL 以线性斜率 (VIN – VOUT)/L 增加。当高侧开关被控制逻辑断开时，低侧开关在经过反击穿死区时间后将会导通。电感电流通过低侧开关以斜率 –VOUT/L 放电。降压转换器的控制参数为占空比 D = t_{ON}/t_{SW}，其中 t_{ON} 是高侧开关导通时间，t_{SW} 是开关周期。转换器控制环路通过调整占空比 D 来维持恒定的输出电压。在可忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比：D = VOUT/VIN。

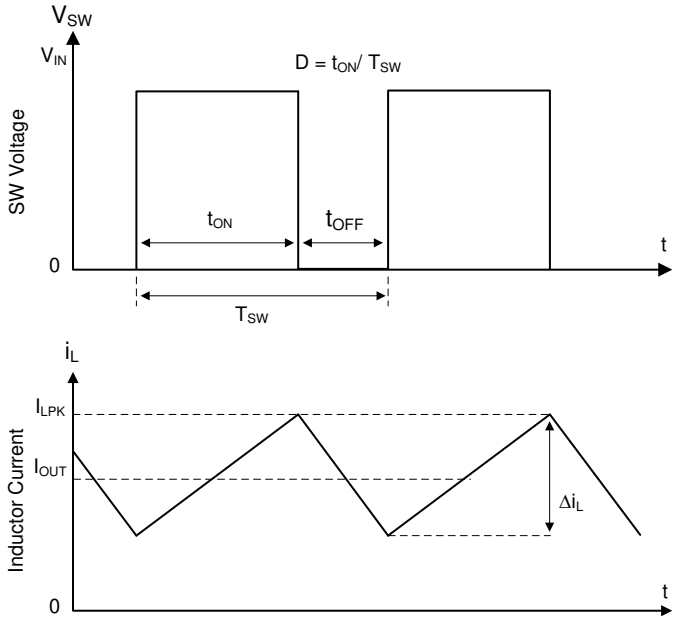


图 6-1. 连续导通模式 (CCM) 下的 SW 节点和电感器电流波形

TPSM84538 采用固定频率峰值电流模式控制。它使用电压反馈环路并基于失调电压通过调节峰值电流响应来获得精确的直流电压调节。通过检测高侧开关的峰值电感电流，并与峰值电流阈值进行比较来控制高侧开关的导通时间。电压反馈环路具有内部补偿功能，需要较少外部元件，使设计变得简单并提供几乎任何输出电容器组合的稳定操作。

6.3.2 模式选择

通过不同的 MODE 引脚配置，该器件可具有轻负载条件下可选的 PFM/FCCM 功能、可调节的软启动时间功能/适用于 SS/PG 引脚的电源正常指示功能，以及适用于增强 EMI 的用户可选展频功能。下表显示了不同的 MODE 引脚配置。TI 建议使用容差为 1% 且温度系数低的电阻器进行 MODE 选择。

Copyright © 2026 Texas Instruments Incorporated

表 6-1. MODE 引脚配置表

建议的 MODE 电阻器 (kΩ)	轻负载运行	SS/PG 引脚的功能	展频频谱，Fss
< 4kΩ（短路）	PFM	SS	是
18kΩ	PFM	PG	是
180kΩ	FCCM	SS	是
330kΩ	FCCM	PG	是
680kΩ	FCCM	SS	否
> 1.3MΩ（悬空）	FCCM	PG	否

6.3.3 电压基准

内部基准电压 V_{REF} 设计为 0.6V（典型值）。转换器的负反馈系统针对具有温度稳定性的内部带隙电路输出进行调节，从而在整个温度范围内生成 ±1% 精密反馈电压 V_{FB}。

6.3.4 输出电压设置

为在整个工作温度范围内保持严格的稳压输出电压，设计中使用了一个 0.6V 的精密基准电压 (V_{REF})。输出电压通过输出电压和 FB 引脚间的电阻分压器进行设置。TI 建议使用容差为 1% 且温度系数低的电阻器作为 FB 分压器。根据所需的分压器电流选择合适的低侧电阻值 R_{FBB}，并使用方程式 1 来计算高侧 R_{FBT}。在极轻负载条件下，R_{FBB} 越低，分压器电流越大，同时效率也越低。R_{FBB} 越大，FB 电压越容易受到噪声的影响，因此如果 R_{FBB} 值较大，则需要更加仔细地设计 PCB 上的反馈路径。对于大多数应用，TI 建议使用 R_{FBB} = 10kΩ 且 R_{FBT} 在 10kΩ 至 300kΩ 范围内。

电阻分压器的容差和温度变化将影响输出电压调节。

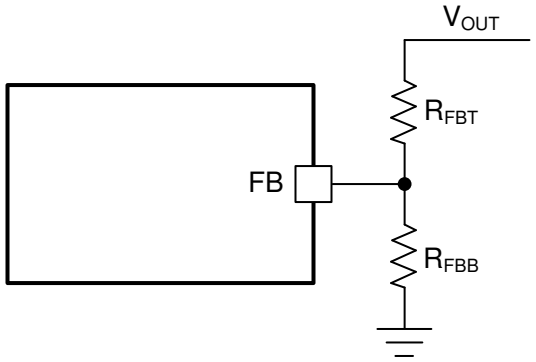


图 6-2. 输出电压设置

$$R_{FBT} = \frac{V_{OUT} - V_{REF}}{V_{REF}} \times R_{FBB} \quad (1)$$

其中

- V_{REF} 为 0.6V（内部基准电压）。
- R_{FBB} 为 10kΩ（推荐）。

6.3.5 开关频率选择，同步

通过对 RT/SYNC 引脚进行不同的配置，TPSM84538 可以在 RT 模式和 SYNC 模式下工作。在 RT 模式下，TPSM84538 的开关频率可通过 RT 选择编程设置。表 6-2 展示了 RT 选择编程。当 RT 悬空或连接到 GND 时，在首次启用器件时会检测到该输入的状况。在转换器开始运行后，开关频率选择是固定的，并且在下一个上电周期或 EN 切换前不能改变。当 RT 与电阻器连接时，可利用以下公式，在 200kHz 与 2200kHz 之间设置开关频率。

Copyright © 2026 Texas Instruments Incorporated

$$R_T = \frac{44500}{f_{SW}} - 2 \quad (2)$$

其中

- RT 为 RT 定时电阻的值，以 kΩ 为单位。
- f_{SW} 为开关频率，以 kHz 为单位。

表 6-2. RT/SYNC 引脚电阻器设置

RT/SYNC 引脚	电阻	开关频率
悬空	85kΩ	500kHz
GND	40kΩ	1000kHz
电阻器	18kΩ 至 220kΩ	200kHz 至 2200kHz

在以下四种情况下，开关频率不符合 RT/SYNC 引脚设置的条件：

- 轻负载运行（PFM 模式）
- 低压降运行
- 最短导通时间运行
- 电流限制被触发

在所有这些情况下，开关频率折返，这意味着开关频率小于 RT/SYNC 引脚编程的频率。在这些条件下，输出电压保持稳定，但在电流限值运行情况下除外。

这里安装了一个内部锁相环 (PLL)，以实现 200kHz 到 2200kHz 之间的同步，并从 RT 模式轻松切换到 SYNC 模式。要执行同步功能，请将方波时钟信号连接到导通时间大于或等于 100ns 的 RT/SYNC 引脚。时钟信号振幅必须转换为小于 0.9V 和大于 1.7V。

在同时需要 RT 模式和 SYNC 模式的应用中，图 6-3 所示的 RC 电路可用于连接 RT/SYNC 引脚，但容性负载会减慢转换回 RT 模式的速度。RT/SYNC 引脚不得连接到 GND/悬空，且 TI 建议使用 100pF 的电容器。使用串联 RC 电路时，RT/SYNC 引脚上信号的振幅必须转换为小于 0.9V 和大于 1.7V。

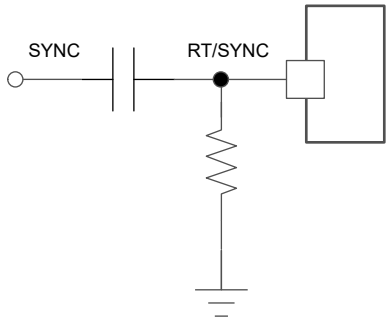


图 6-3. SYNC 模式配置

备注

- 如果启动前 SYNC 处于活动状态，TPSM84538 使用 SYNC 时钟工作。
- 如果启动前 SYNC 未处于活动状态，则 TPSM84538 使用默认时钟（基于 RT 电阻器）工作。当 SYNC 时钟处于活动状态时，TPSM84538 在 SYNC 模式下工作。
  - 如果 SYNC 时钟超出范围（200kHz 至约 2.2MHz），则 TPSM84538 在最终频率（200kHz、2.2MHz）下工作。
  - 运行期间，SYNC 时钟不会被锁定。

必须根据器件的输出电压设置选择开关频率。请参阅表 6-3，了解在给定开关频率和共模输入电压下允许的输出电压范围

Copyright © 2026 Texas Instruments Incorporated

表 6-3. 开关频率与输出电压间的关系

F_{SW} (kHz)	V_{IN} = 5V		V_{IN} = 12V	
	V_{OUT} 范围 (V)		V_{OUT} 范围 (V)	
	最小值	最大值	最小值	最大值
200	不适用	不适用	不适用	不适用
400	0.6 – 1.2 / 4 – 4.5		0.6	1
600	0.6	4.5	0.6	1.5
800	0.8	4	0.7	2
1000	1	4	0.9	3.3
1200	1.5	3.5	1.2	4.5
1400	1.8	3.3	1.5	5
1600	不适用	不适用	1.5	5
1800	不适用	不适用	1.8	5
2000	不适用	不适用	2	5
2200	不适用	不适用	2.5	5

6.3.6 相移

当 TPSM84538 在与外部时钟同步的 FCCM 模式下工作时，可通过添加连接 MODE 引脚的电容器的方式激活相移功能，如 图 6-4 所示。禁用相移功能后，让电容器保持悬空。相移功能设计用于在多轨系统中多个降压转换器共用同一输入时，减少输入纹波并提升 EMI 性能。图 6-5 展示了相移如何在三个降压转换器共用同一输入时减少输入纹波。利用 方程式 3 计算电容值，其中 C_{MODE} 是 MODE 电容，θ 是相移度。表 6-4 展示了相移配置的典型电容值。

$$C_{MODE} = \frac{\theta - 28°}{1.3585} \quad (3)$$

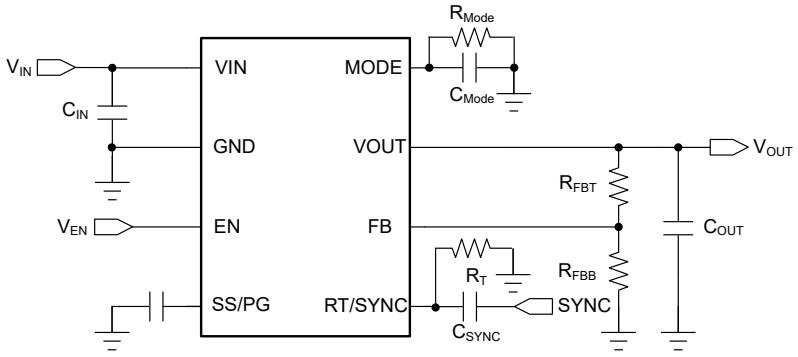
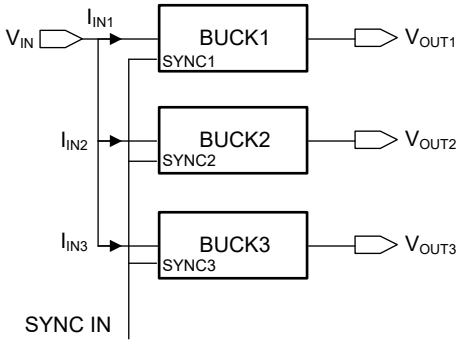


图 6-4. 相移操作原理图



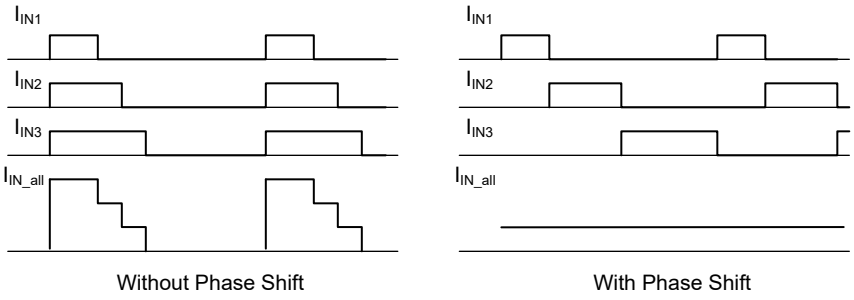


图 6-5. 相移操作应用

表 6-4. 相移配置

建议 MODE 电容器，pF	相移，度
47pF	90°
68pF	120°
120pF	180°
180pF	270°

6.3.7 启用并调节欠压锁定

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压超过使能阈值电压 V_{EN_RISE} 时，TPSM84538 便开始工作。如果 EN 引脚电压被拉至禁用阈值电压 V_{EN_FALL} 以下，稳压器会停止开关并进入关断模式。

EN 引脚具备一个内部上拉电流源，使用户可以悬空 EN 引脚以启用器件。如果应用需要控制 EN 引脚，可采用一个漏极开路或集电极开路或 GPIO 输出逻辑与该引脚连接。

TPSM84538 可在 VIN 引脚上实现内部欠压锁定 (UVLO) 电路。当 VIN 引脚电压降至内部 V_{IN_UVLO} 阈值以下时，该器件被禁用。内部 V_{IN_UVLO} 阈值的迟滞典型值为 200mV。如果应用需要 VIN 引脚上具有更高的 UVLO 阈值，则可以如图 6-6 中所示配置 EN 引脚。使用外部 UVLO 功能时，TI 建议将迟滞值设置为大于 500mV。

EN 引脚具有较小的上拉电流 I_p，该电流将 EN 引脚的默认状态设置为在未连接外部元件时启用。当 EN 引脚电压超过使能阈值时，上拉迟滞电流 I_h 用于控制 UVLO 功能的迟滞电压。使用方程式 4 和方程式 5 来计算 R1 和 R2 在指定 UVLO 阈值下的值。R1 和 R2 稳定下来之后，可以通过方程式 6 计算 V_{EN}，该电压在最大 V_{IN} 时必须低于 5.5V。

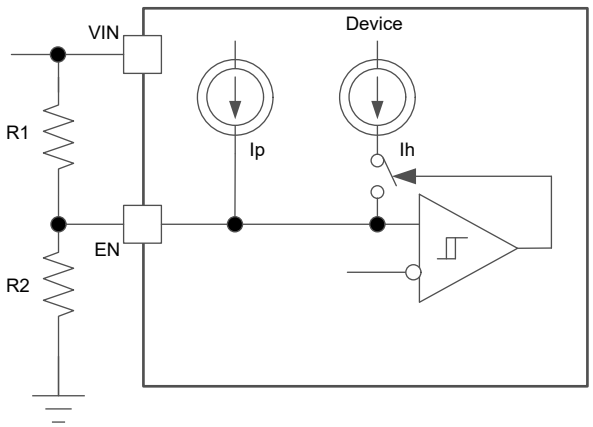


图 6-6. 可调节 V_{IN} 欠压锁定

Copyright © 2026 Texas Instruments Incorporated

$$R_1 = \frac{V_{START} \times \frac{V_{EN_FALL}}{V_{EN_RISE}} - V_{STOP}}{I_p \times \left(1 - \frac{V_{EN_FALL}}{V_{EN_RISE}}\right) + I_h} \quad (4)$$

$$R_2 = \frac{R_1 \times V_{EN_FALL}}{V_{STOP} - V_{EN_FALL} + R_1 \times \left(I_p + I_h\right)} \quad (5)$$

$$V_{EN} = \frac{R_2 \times V_{IN} + R_1 \times R_2 \times \left(I_p + I_h\right)}{R_1 + R_2} \quad (6)$$

其中

- I_p 为 0.7μA。
- I_h 为 1.76μA。
- V_{EN_FALL} 为 1V。
- V_{EN_RISE} 为 1.15V。
- V_{START} 是启用器件的输入电压。
- V_{STOP} 是禁用器件的输入电压。

6.3.8 外部软启动和预偏置软启动

当 TPSM84538 通过 MODE 引脚配置为 SS 功能时，TPSM84538 的 SS/PG 引脚用于更大限度地减小驱动容性负载时的浪涌电流。这些器件使用内部基准电压 V_{REF} 或 SS/PG 引脚电压中的较低电压作为基准电压，并相应地调节输出。SS/PG 引脚至接地的电容器实现了软启动时间。该器件具有一个内部上拉电流源，用于为外部软启动电容器充电。可利用以下公式，计算软启动时间（t_{SS}，0% 至 100%）与软启动电容 (C_{SS})。

$$t_{SS} = \frac{C_{SS} \times V_{REF}}{I_{SS}} \quad (7)$$

其中

- V_{REF} 为 0.6V（内部基准电压）。
- I_{SS} 为内部上拉电流，典型值为 5.5μA。

如果输出电容器在启动时预偏置，器件将开始切换，只有在内部基准电压大于反馈电压 V_{FB} 时才会开始逐步升高。此方案可确保转换器顺畅上升至调节点。连接到 SS/PG 引脚的电阻分压器可以实现对另一个电源轨的电压跟踪。

6.3.9 电源正常

TPSM84538 配置为 PG 功能时，SS/PG 引脚用于指示输出电压是否已达到适当水平。PG 信号可用于多个电源轨的启动时序控制。PG 引脚是开漏输出，需要一个上拉电阻器来上拉至任何低于 5.5V 的电压。TI 建议使用 10kΩ 至 100kΩ 的上拉电阻器。该器件可以灌入约 4mA 的电流并保持其指定的逻辑低电平。在 FB 引脚电压介于内部基准电压 (V_{REF}) 的 90% 和 107% 之间并且经过 70μs 的抗尖峰时间后，PG 将变为高阻抗状态。当 FB 引脚电压低于内部基准电压的 85% 或高于内部基准电压的 115%，或者发生热关断、EN 关断、UVLO 时，PG 引脚会在 13μs 的抗尖峰时间后被拉低。VIN 必须一直提供，才能使 PG 引脚保持低电平。

表 6-5. PG 状态

器件状态		PG 逻辑状态	
		高阻抗	低电平
启用（EN = 高电平）	V_{FB} 不会触发 V_{PGTH}	√	
	V_{FB} 会触发 V_{PGTH}		√
关断（EN = 低电平）			√
UVLO	2.5V < V_{IN} < V_{UVLO}		√
热关断	T_J > T_{SD}		√

Copyright © 2026 Texas Instruments Incorporated

表 6-5. PG 状态（续）

器件状态		PG 逻辑状态	
		高阻抗	低电平
电源移除	V_{IN} < 2.5V	√	

6.3.10 最短导通时间、最短关断时间和频率折返

最短导通时间 (t_{ON_MIN}) 是高侧开关可以导通的最短时间。TPSM84538 中的 t_{ON_MIN} 通常为 70ns。最短关断时间 (t_{OFF_MIN}) 是高侧开关可以关断的最短持续时间。T_{OFF_MIN} 通常为 114ns。在 CCM 运行模式下，t_{ON_MIN} 和 t_{OFF_MIN} 将限制电压转换范围，而没有开关频率折返。

不允许频率折返的最小占空比为：

$$D_{MIN} = t_{ON_MIN} \times f_{SW} \quad (8)$$

不允许频率折返的最大占空比为：

$$D_{MAX} = 1 - t_{ON_MIN} \times f_{SW} \quad (9)$$

给定所需的输出电压时，无频率折返的最大 V_{IN} 为：

$$V_{IN_MAX} = \frac{V_{OUT}}{t_{ON_MIN} \times f_{SW}} \quad (10)$$

无频率折返的最小 V_{IN} 为：

$$V_{IN_MIN} = \frac{V_{OUT}}{1 - t_{ON_MIN} \times f_{SW}} \quad (11)$$

在 TPSM84538 中，t_{ON_MIN} 或 t_{OFF_MIN} 被触发后，就会采用频率折返方案，这可以延长最大占空比或降低最小占空比。

导通时间会随着 V_{IN} 电压的增加而减少。在导通时间降至 t_{ON_MIN} 后，开关频率就会开始降低，同时 V_{IN} 继续升高，这进一步降低了占空比，从而使 V_{OUT} 保持在符合方程式 8 的稳压范围内。

当在低 V_{IN} 条件下需要更大的占空比时，频率折返方案也适用。在器件达到 t_{OFF_MIN} 后，频率就会降低，从而根据方程式 9 延长最大占空比。宽频率折返范围使 TPSM84538 输出电压能够在电源电压 V_{IN} 大幅降低的情况下保持稳定，从而实现更低的有效压降。在发生频率折返的情况下，f_{SW} 减小时，V_{IN_MAX} 将升高，而 V_{IN_MIN} 将会降低。

6.3.11 展频频谱

为降低 EMI，TPSM84538 引入了展频频谱。抖动范围通常在开关频率的 ±8% (Δfc) 之间，调制频率为 10kHz。展频的目的是通过在比具有固定频率运行的器件更宽的频率范围内分散发射来消除特定频率下的峰值发射。图 6-7 展示了展频调制。图 6-8 展示了能量以中心频率 f_c 传播。

Copyright © 2026 Texas Instruments Incorporated

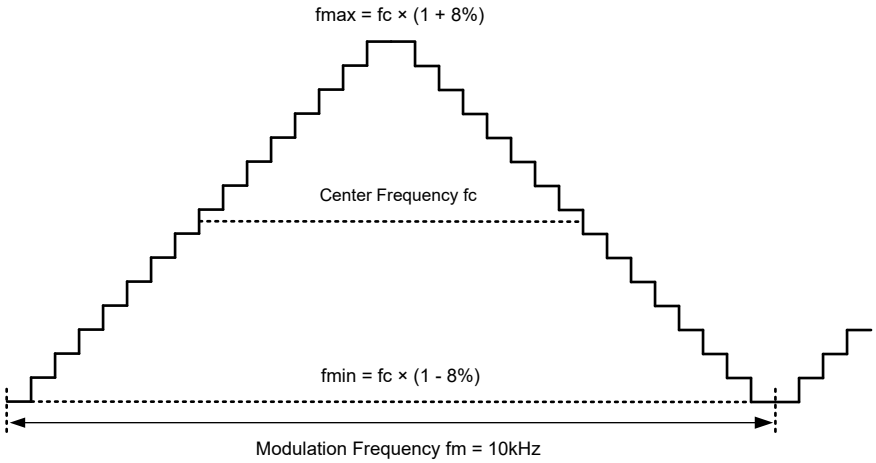


图 6-7. 展频频谱图

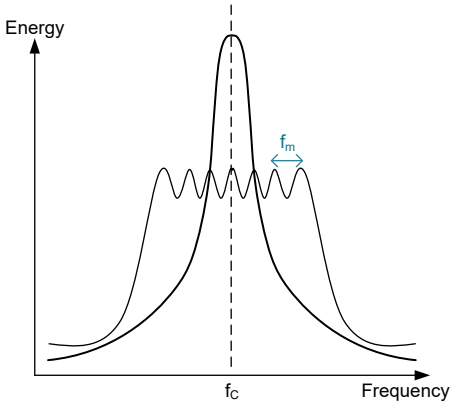


图 6-8. 能量与频率间的关系

6.3.12 过压保护

该器件包含一个输出过压保护 (OVP) 电路，以便更大限度地减少输出电压过冲。OVP 功能会将 FB 引脚电压与 OVP 阈值进行比较来更大限度地减少过冲。如果 FB 引脚电压大于 OVP 阈值的 115%，则高侧 MOSFET 将关闭，从而防止电流流向输出并更大限度地减少输出过冲。当 FB 引脚电压降至低于 OVP 阈值减去迟滞时，则允许高侧 MOSFET 在下一个时钟周期导通。此功能是一项非闩锁保护。

6.3.13 过流和欠压保护

TPSM84538 整合了峰值和谷值电感器电流限值，可为器件提供过载和短路保护，并限制最大输出电流。谷值电流限值可防止电感器电流在输出短路期间失控，而峰值和谷值限值则协同工作，以限制转换器的最大输出电流。另外还针对持续短路整合了断续模式。

当高侧开关在设定的消隐时间 (t_{ON_MIN}) 后导通时，便会检测到高侧开关电流，高侧开关的峰值电流受峰值电流阈值 I_{HS_LIMIT} 的限制。此外，还将对流经低侧开关的电流进行检测和监控。当低侧开关导通时，电感电流开始下降。

当器件过载时，会达到一个电感器电流谷值在下一个时钟周期之前无法达到低于 I_{LS_LIMIT} 的点，然后低侧开关会保持导通，直到电感器电流上升到低于谷值电流阈值 I_{LS_LIMIT}，然后低侧开关会断开，高侧开关会在死区时间后导通。发生这种行为时，谷值电流限值控制会跳过该周期，从而导致开关频率下降。进一步过载会导致开关频率继续下降，输出电压仍保持稳定。随着过载的增加，电感电流纹波和峰值电流都将增加，直至达到高侧电流限值 I_{HS_LIMIT}，。触发此限值后，开关占空比会降低，输出电压会下降到超出稳压范围。该行为表示转换器的最大输出电流，根据方程式 12 得出近似值。当器件更深入地进入过载状态时，输出电压和开关频率继续下降，而输出电流

Copyright © 2026 Texas Instruments Incorporated

保持在大约 I_{OMAX}。还有另一种情况，那就是如果电感器纹波电流较大，则可以在达到低侧限值之前触发高侧电流限值。在本例中，方程式 13 显示了近似的最大输出电流。

$$I_{OMAX} \approx \frac{I_{HS_LIMIT} + I_{LS_LIMIT}}{2} \tag{12}$$

$$I_{OMAX} \approx I_{HS_LIMIT} - \frac{(V_{IN} - V_{OUT})}{2 \times L \times f_{SW}} \times \frac{V_{OUT}}{V_{IN}} \tag{13}$$

此外，如果严重过载或短路导致 FB 电压降至 V_{UVP} 阈值以下、V_{REF} 的 65% 和触发电流限制，并且此情况持续时间超过断续导通时间（典型值为 256 µs），则转换器将进入断续模式。在该模式下，器件会在断续关断时间 (10.5 × t_{SS}) 内停止开关，然后以软启动时间进入正常重启。如果过载或短路情况仍然存在，器件将在电流限制下运行，然后再次关断。只要过载或短路情况仍然存在，该循环就会重复。该运行模式可在输出持续过载或短路期间降低器件的温升。输出短路情况消除后，输出电压将恢复为正常的稳压值。

对于 FCCM 版本，电感器电流可以是负值。当此电流超过低侧负电流限值 I_{LS_NEG} 时，低侧开关将断开，高侧开关将立即导通，用于保护低侧开关免受过大的负电流。

6.3.14 热关断

器件的结温 (T_J) 由内部温度传感器监控。如果 T_J 超过 165°C（典型值），器件会进入热关断状态，同时高侧和低侧功率 FET 都会关断。当 T_J 降至 30°C（典型值）的迟滞量以下时，转换器从软启动开始恢复正常运行。

6.4 器件功能模式

6.4.1 模式概述

随着负载变化，TPSM84538 会在 CCM、DCM、PFM 和 FCCM 模式之间切换。根据负载电流情况，TPSM84538 会处于以下一个模式：

- 连续导通模式 (CCM)：开关频率固定，负载电流大于峰峰值电感电流纹波的一半
- 非连续导通模式 (DCM)：开关频率固定，CCM 运行下负载电流小于峰峰值电感电流纹波一半
- 脉冲频率调制模式 (PFM)：轻负载条件下，开关频率下降
- 强制连续导通模式 (FCCM)：开关频率固定，即使在轻负载条件下也是如此

6.4.2 重负载运行

当负载电流大于峰峰值电感器电流的一半时，TPSM84538 采用连续导通模式 (CCM) 运行。在 CCM 下运行时，通过以恒定频率切换和调制占空比来调节输出电压，从而控制负载的电源。调节输出电压可提供出色的线路和负载调节以及最小的输出电压纹波，并且 TPSM84538 可提供 5A 的最大持续输出电流。

6.4.3 脉冲频率调制

当 MODE 引脚配置为 PFM 模式时，TPSM84538 会在轻负载电流下以脉冲频率调制 (PFM) 模式运行，从而提升轻负载效率。

当负载电流低于 CCM 下峰峰值电感电流的一半时，器件以断续导通模式 (DCM) 运行。在 DCM 运行下，当电感电流降至 I_{LS_ZC} 时，低侧开关会关闭，以便提高效率。与轻负载下的强制 CCM 模式运行相比，DCM 模式可减少开关损耗和导通损耗。

电流负载更小时，将会触发脉冲频率调制 (PFM) 模式以维持高效率运行。当达到最短高侧开关导通时间 (t_{ON_MIN}) 或者最小峰值电感电流 (I_{PEAK_MIN}) 时，器件将会降低开关频率以保持电压稳定。在 PFM 模式下，当负载电流下降时，控制环路会降低开关频率，以便保持输出电压稳定。PFM 运行模式下，由于开关动作频率更低，其开关损耗得以进一步降低。由于集成电流比较器仅捕获峰值电感器电流，因此进入 PFM 模式的平均负载电流会随应用和外部输出 LC 滤波器的变化而变化。

Copyright © 2026 Texas Instruments Incorporated

在 PFM 模式下，高侧 MOSFET 在一个或多脉冲突发中导通，为负载提供电源。突发的持续时间取决于反馈电压达到 V_{REF} 所需的时间。通过调整上述突发的周期可调节输出，而过零电流检测会关闭低侧 MOSFET 以更大限度地提高效率。该模式可减少在轻负载下调节输出电压所需的输入电源电流值，从而提供高轻负载效率。

6.4.4 强制连续导通调制

当 TPSM84538 配置为在轻负载条件下以 FCCM 运行时，开关频率在整个负载范围内维持在一个恒定的水平，因此非常适合需要严格控制开关频率和输出电压纹波的应用，但其代价是轻负载条件下的效率较低。对于某些音频应用，这种模式有助于避免因开关频率下降至可闻范围内而引入一些*噪声*。

6.4.5 压降运行

任何降压转换器的压降性能都受功率 MOSFET 的 R_{DSON}、电感器的直流电阻和控制器可实现的最大占空比的影响。当输入电压电平接近输出电压时，高侧 MOSFET 的关断时间开始接近最小值。超过此值后，开关频率可能会变得不稳定，输出电压可能会下降到稳压范围之外。为了避免这个问题，TPSM84538 会自动降低开关频率（导通时间扩展功能）以增加实际占空比并维持稳压，直到开关频率达到最低限值。

6.4.6 最短导通时间运行

每个开关转换器都有一个最短可控导通时间，该时间由与控制电路相关的固有延迟和消隐时间决定，这会施加一个最小开关占空比，因此会产生一个最小转换比。在高输入电压和低输出电压下会遇到此限制。为了帮助延长最小可控占空比，TPSM84538 会在达到最短导通时间限制时自动降低开关频率。这样，转换器可以在最大输入电压下调节最低可编程输出电压。在发生频率折返之前，使用方程式 14 找出给定输出电压的近似输入电压估算值。t_{ON_MIN} 和 f_{SW} 的值可在节 5.5 中找到。

$$V_{IN} \leq \frac{V_{OUT}}{t_{ON_MIN} \times f_{SW}} \tag{14}$$

随着输入电压的增加，开关导通时间（占空比）会减少以调节输出电压。当导通时间达到最短导通时间 (t_{ON_MIN}) 时，开关频率会下降，而导通时间保持不变。

6.4.7 关断模式

EN 引脚为器件提供电气开/关控制功能。当 V_{EN} 低于典型值 1.15V 时，TPSM84538 处于关断模式。器件还采用 VIN UVLO 保护。如果 V_{IN} 电压低于各自的 UVLO 电平，转换器也会关闭。

Copyright © 2026 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

TPSM84538 器件通常用作降压模块，能够将 5V 至 28V 的输入电压转换为 5V 的输出电压。

7.2 典型应用

下图的应用原理图符合器件的相关要求。本电路作为 TPSM84538EVM 评估模块提供。本部分给出了设计过程。

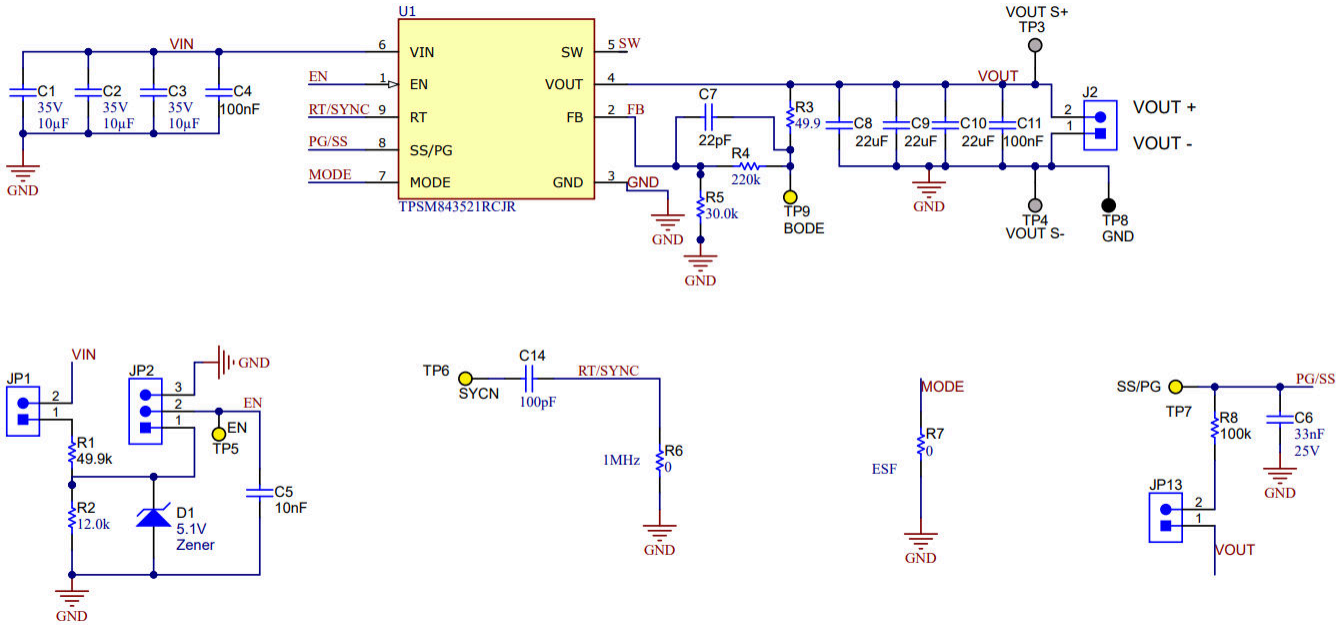


图 7-1. TPSM84538 5V 输出、5A 参考设计

Copyright © 2026 Texas Instruments Incorporated

7.2.1 设计要求

下表显示了该应用的设计参数。

表 7-1. 设计参数

参数		条件	最小值	典型值	最大值	单位
V_{IN}	输入电压		5.5	12	28	V
V_{OUT}	输出电压			5		V
I_{OUT}	输出电流额定值			2		A
$V_{IN(ripple)}$	输入纹波电压			400		mV
$V_{OUT(ripple)}$	输出纹波电压			30		mV
F_{SW}	开关频率	RT = 悬空		1000		kHz
t_{SS}	软启动时间	C_{SS} = 33nF		3.6		mS
T_A	环境温度			25		°C

7.2.2 详细设计过程

7.2.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，借助 TPSM84538 并使用 WEBENCH Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

7.2.2.2 输出电压电阻器选型

输出电压可通过输出节点和 FB 引脚间的电阻分压器进行设置。TI 建议采用容差为 1% 或更优的分压电阻器。参考图 7-1 的应用原理图，从 R5 为 30kΩ 开始，并使用方程式 15 计算出 R4 为 220kΩ。为了提高轻载时的效率，请考虑使用具有更大值的电阻器。如果值太大，转换器更容易受到噪声的影响，并且 FB 输入漏电流产生的电压误差也很明显。

$$R_4 = \frac{V_{OUT} - V_{REF}}{V_{REF}} \times R_5 \quad (15)$$

7.2.2.3 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。较高的开关频率允许使用较小的电感器和输出电容器，因此得到的设计更加紧凑。不过，较低的开关频率意味着较小的开关损耗，通常会实现更高的系统效率，因此本示例中选择 1000kHz 的开关频率，R6 使用 0Ω。

请注意，开关频率也受到以下方面的限制，如节 6.3.10 中所述：

- 集成电源开关的最短导通时间
- 输入电压
- 输出电压
- 移频限制

Copyright © 2026 Texas Instruments Incorporated

7.2.2.4 软启动电容器选型

较大的 C_{SS} 可以在驱动大容性负载时降低浪涌电流。这里为 C6 选择了 33nF，这会将软启动时间 t_{SS} 设置为约 4ms。

7.2.2.5 输出电容器选型

该器件旨在与各种 LC 滤波器配合使用，因此需要使用尽可能小的输出电容，来降低成本和减小尺寸。选择输出电容 C_{OUT} 时要小心，因为输出电容直接影响以下规格：

- 稳态输出电压纹波
- 环路稳定性
- 负载电流瞬态期间的输出电压过冲和下冲

输出电压纹波基本上由两部分组成。一部分由电感电流纹波经过输出电容的等效串联电阻 (ESR) 造成：

$$\Delta V_{OUT_ESR} = \Delta I_L \times ESR = K \times I_{OUT} \times ESR \tag{16}$$

另一部分是由电感电流纹波对输出电容充放电造成的：

$$\Delta V_{OUT_C} = \frac{\Delta I_L}{8 \times f_{SW} \times C_{OUT}} = \frac{K \times I_{OUT}}{8 \times f_{SW} \times C_{OUT}} \tag{17}$$

其中

K 是电感器电流的纹波比 ($\Delta I_L/I_{OUT_MAX}$)。

电压纹波中的两个分量不是同相的，因此实际峰峰值纹波小于两个峰值之和。

如果系统需要严格的电压调节并存在大电流阶跃和快速压摆率，则输出电容通常受负载瞬态要求而非输出电压纹波的限制。当发生大负载阶跃时，输出电容器在电感器电流上升到适当的水平之前为其提供需要的电荷。转换器的控制环路通常需要八个或更多时钟周期来将电感器电流调节至与新负载水平相等。输出电容必须足够大，才能提供约八个时钟周期的电流差，从而将输出电压保持在指定范围内。方程式 18 展示了指定 V_{OUT} 过冲与下冲所需的最小输出电容。

$$C_{OUT} > \frac{1}{2} \times \frac{\Delta I_{OUT}}{\Delta V_{OUT_SHOOT}} \left(\frac{6}{f_{SW}} - \frac{1}{SR_{\Delta IOUT}} \right) \tag{18}$$

其中

- D 是稳态占空比，等于 V_{OUT}/V_{IN}。
- ΔV_{OUT_SHOOT} 为输出电压变化。
- ΔI_{OUT} 是输出电流变化。
- $SR_{\Delta IOUT}$ 是输出电流变化的压摆率

可以使用更多的输出电容器来改善负载瞬态响应。陶瓷电容器可以轻松满足最低 ESR 要求。在某些情况下，可以将铝电解电容器与陶瓷并联放置，以建立所需的电容值。当混合使用铝和陶瓷电容器时，请使用陶瓷的最小建议值并根据需要添加铝电解电容器。

实际上，输出电容器对瞬态响应和环路相位裕度的影响非常大。负载瞬态测试和波特图是验证任何给定设计的理想方法，必须始终在应用投入生产之前完成。除了所需的输出电容外，放置在输出端的小型陶瓷电容器还可以降低高频噪声。1nF 至 100nF 范围内的小外壳尺寸陶瓷电容器有助于减少由电感器和电路板寄生效应引起的输出尖峰。

7.2.2.6 输入电容器选型

TPSM84538 器件需要一个输入去耦电容器，并且根据具体应用需要一个大容量输入电容器。去耦电容器的典型推荐值为 10 µF，TI 建议在 VIN 引脚与接地之间额外添加一个 0.1 µF 电容器，来提供高频滤波。

Copyright © 2026 Texas Instruments Incorporated

陶瓷电容器值随温度和针对其施加的直流偏置的不同而显著变化。TI 建议选用 X5R 和 X7R 陶瓷介电材料，原因是其电容体积比较高并具有较高的温度稳定性。选择电容器时还必须考虑直流偏置。有效电容值随着直流偏置的增加而减小。

额定电容器电压必须大于最大输入电压。电容器的纹波电流额定值还必须大于最大输入电流纹波。根据以下公式，计算输入纹波电流。

$$I_{CIN_RMS} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN_MIN}} \times \frac{V_{IN_MIN} - V_{OUT}}{V_{IN_MIN}}} \quad (19)$$

根据以下公式，计算输入纹波电压。

$$\Delta V_{IN} = \frac{I_{OUT_MAX} \times 0.25}{f_{SW} \times C_{IN}} + \left(I_{OUT_MAX} \times R_{ESR_MAX}\right) \quad (20)$$

其中

R_{ESR_MAX} 是输入电容器的最大串联电阻，三个电容器并联时约为 1mΩ。

7.2.2.7 前馈电容器 C_{FF} 选型

在某些情况下，可在 R_{FBT} 上使用前馈电容器，来改善负载瞬态响应或改善环路相位裕度。当使用的 R_{FBT} 值大于 100kΩ 值时，情况尤其如此。较大的 R_{FBT} 值与 FB 引脚上的寄生电容相结合会产生一个小信号极点，从而干扰环路稳定性。C_{FF} 有助于减轻这种影响。使用较低的值来确定使用 C_{FF} 电容器是否会获得任何优势。

利用前馈电容器进行实验时，可阅读*《利用前馈电容器优化内部补偿直流/直流转换器的瞬态响应》*（应用手册），很有帮助。

对于此示例设计，可以安装一个 22pF 电容器 C7 以提高负载瞬态性能。

7.2.2.8 最高环境温度

与任何功率转换器件一样，TPSM84538 在运行时会消耗内部功率。这种功耗的影响是将转换器的内部温度升高到环境温度以上。内部芯片温度 (T_J) 是以下各项的函数：

- 环境温度
- 功率损耗
- 器件的有效热阻 ($R_{\theta JA}$)
- PCB 组合

最高内部芯片温度必须限制为 150°C。这会限制最大器件功耗，从而限制负载电流。方程式 21 展示了重要参数之间的关系。很容易看出，较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算转换器效率。请注意，这些曲线包括电感器中的功率损耗。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。$R_{\theta JA}$ 的正确值更难估计。如*半导体和 IC 封装热指标*应用手册中所述，*热性能信息*表中给出的 $R_{\theta JA}$ 值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。为 $R_{\theta JC(bott)}$ 和 Ψ_{JT} 提供的数据在确定热性能时很有用。有关更多信息和本节末尾提供的资源，请参阅*半导体和 IC 封装热指标*应用手册。

$$I_{OUT_MAX} = \frac{\left(T_J - T_A\right)}{R_{\theta JA}} \times \frac{\eta}{1-\eta} \times \frac{1}{V_{OUT}} \quad (21)$$

其中

η 是效率。

有效 $R_{\theta JA}$ 是一个关键参数，取决于许多因素，例如：

- 功率耗散

Copyright © 2026 Texas Instruments Incorporated

- 空气温度和流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

Copyright © 2026 Texas Instruments Incorporated

7.2.3 应用曲线

V_{IN} = 12V，V_{OUT} = 5V，C_{OUT} = 44μF，T_A = 25°C（除非另有说明）

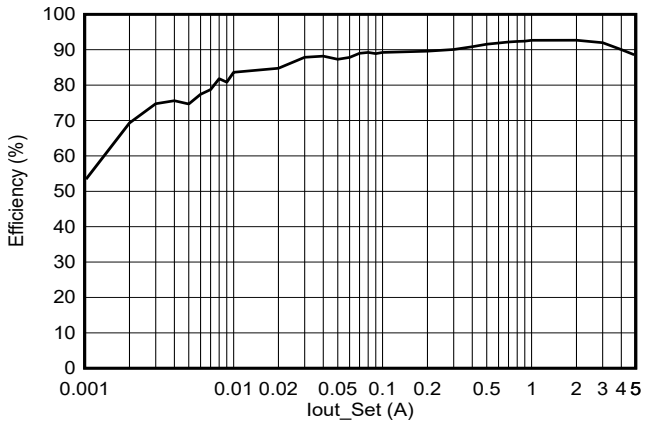


图 7-2. 效率 (PFM)

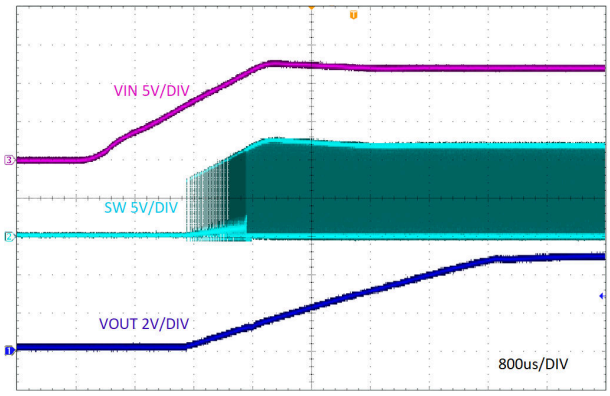


图 7-3. 相对于 V_{IN}、I_{OUT} = 5A 的启动

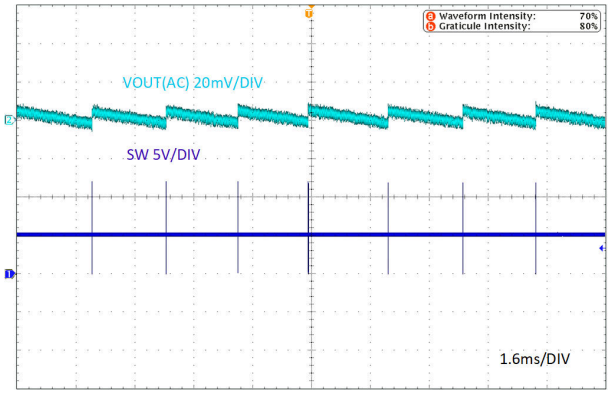


图 7-4. 稳态，I_{OUT} = 0A

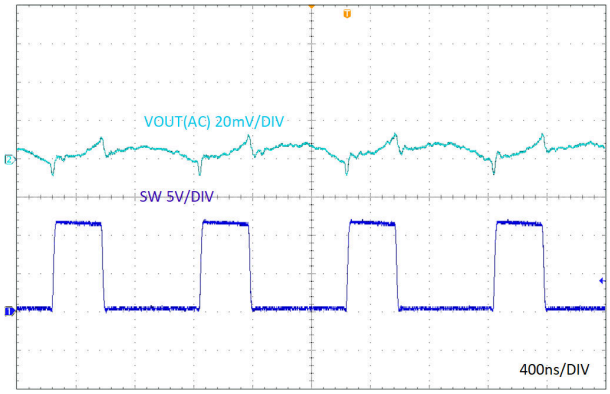


图 7-5. 稳态，I_{OUT} = 5A

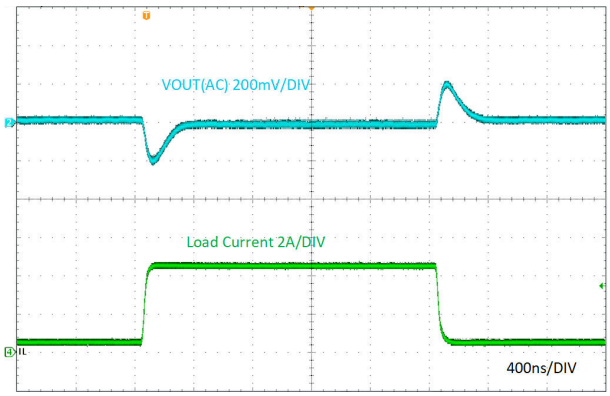


图 7-6. 负载瞬态响应，0.5A 至 4.5A，压摆率 = 0.8A/μS

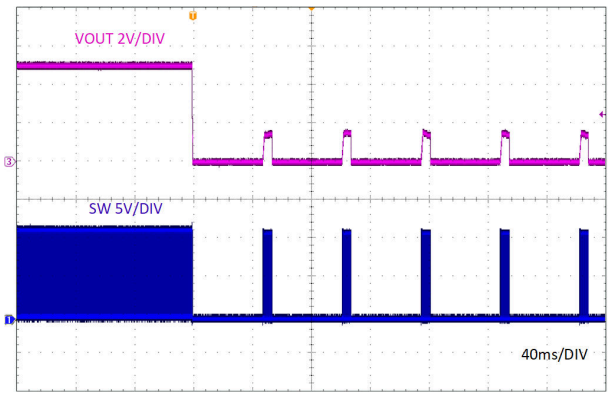


图 7-7. V_{OUT} 硬短路保护

Copyright © 2026 Texas Instruments Incorporated

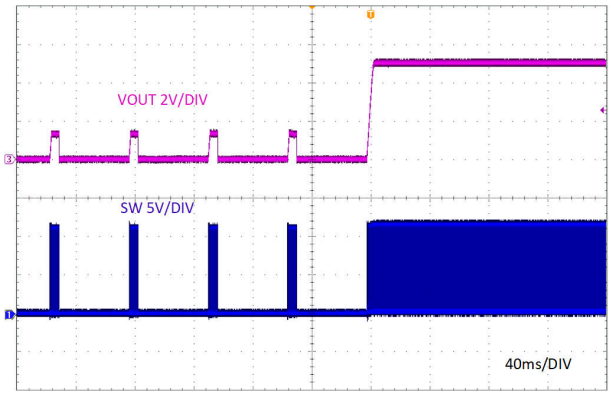


图 7-8. V_{OUT} 硬短路恢复

Copyright © 2026 Texas Instruments Incorporated

7.3 最佳设计实践

- 请勿超出*绝对最大额定值。*
- 请勿超出*建议运行条件。*
- 请勿超出 *ESD 等级。*
- 请勿使 SS 引脚悬空。
- 不要让输出电压超过输入电压，也不要低于地电平。
- 请勿使用*热性能信息* 表中给出的 $R_{\theta JA}$ 值来设计您的应用。请参阅节 7.2.2.8。
- 在将设计投入生产之前，请遵循此数据表中的所有指南和建议。TI 应用工程师可随时提供设计和 PCB 布局方面的专业意见，助力项目取得成功。
- 使用直接连接到器件 VIN 和 GND 引脚的 100nF 电容器。有关详细信息，请参阅节 7.2.2.6。

7.4 电源相关建议

这些器件设计为在 3.8V 至 28V 的输入电源电压范围内运行。该输入电源必须经过良好调节，并与该数据表*规格*所载限值相兼容。此外，输入电源必须能够向负载转换器提供所需的输入电流。可以使用方程式 22 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \tag{22}$$

其中

η 是效率。

如果转换器通过长导线或 PCB 布线连接到输入电源，则需要特别谨慎，以实现良好的性能。输入电缆的寄生电感和电阻可能会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容器相结合，可形成欠阻尼谐振电路，从而在转换器的输入端产生过压瞬变。每当负载瞬变施加到输出时，寄生电阻都会导致 VIN 引脚上的电压下降。如果应用的工作电压接近最小输入电压，此下降可能导致转换器暂时关断并复位。要解决此类问题，最好的办法是缩短输入电源与转换器之间的距离，并将铝或钽输入电容器与陶瓷电容器并联使用。这些类型的电容器的中等 ESR 有助于抑制输入谐振电路并减少任何过冲。20 µF 至 100 µF 范围内的值通常足以提供输入抑制，并有助于在大负载瞬变期间保持输入电压稳定。

TI 建议不要让输入电源电压下降到低于输出电压超过 0.3V。在这种情况下，输出电容器通过高侧功率 MOSFET 的体二极管放电。产生的电流可能会导致不可预测的行为，在极端情况下，可能会损坏器件。如果应用允许这种可能性，则在 VIN 和 VOUT 之间使用肖特基二极管为该电流在转换器周围提供路径。

在某些情况下，转换器的输入端使用瞬态电压抑制器 (TVS)。一类此器件具有迅速反向特性（晶闸管类型）。不建议使用具有此类特性的器件。当 TVS 触发时，钳位电压降至非常低的值。如果该电压小于转换器的输出电压，则输出电容器通过器件放电，如上所述。

有时，出于其他系统考虑，会在转换器前面使用输入滤波器，这可能导致不稳定以及上述某些影响，除非经过精心设计。*《AN-2162 轻松解决直流/直流转换器的传导 EMI 问题》*（应用手册）提供了一些为开关转换器设计输入滤波器的实用建议。

7.5 布局

7.5.1 布局指南

任何直流/直流转换器的 PCB 布局对于实现设计的出色性能而言都至关重要。PCB 布局不良可能会破坏良好原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，转换器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，最关键的 PCB 功能是由输入电容器和电源地形成的环路。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏转换器的正常运行。由于存在这种干扰，为减小寄生电感，该环路的布线必须宽且短，环路面积必须尽可能小。

TI 建议使用一个顶层和底层镀铜厚度为 2oz、中间层镀铜厚度为 1oz 的 4 层电路板，适当的布局可提供低电流传导阻抗、适当的屏蔽和较低的热阻。图 7-9 与图 7-10 展示了 TPSM84538 关键组件的建议布局。

Copyright © 2026 Texas Instruments Incorporated

- 将输入和输出电容器以及 IC 放置在同一层。
- 将输入和输出电容器尽可能靠近 IC 放置。VIN 和 GND 布线必须尽可能宽，并在其上提供足够的过孔以更大限度地减小布线阻抗。从散热的角度来看，宽阔的区域也是有利的。
- 将一个或多个 0.1 µ F 去耦电容器尽可能靠近 VIN 和 GND 引脚放置，这是降低 EMI 的关键。
- 从物理角度而言，SW 布线应尽可能短且宽，从而最大限度地减小辐射发射。
- 将反馈分压器尽可能靠近 FB 引脚放置。TI 建议使用宽度大于 10mil 的布线来进行散热。将单独的 V_{OUT} 布线连接到上部反馈电阻器。将电压反馈环路放置在远离高压开关布线的位置。电压反馈环路最好具有接地屏蔽。
- 将 SS 电容器和电阻器放置在靠近 IC 的位置，并以最短的布线长度进行布线。TI 建议使用宽度大于 10mil 的布线来进行散热。

7.5.2 布局示例

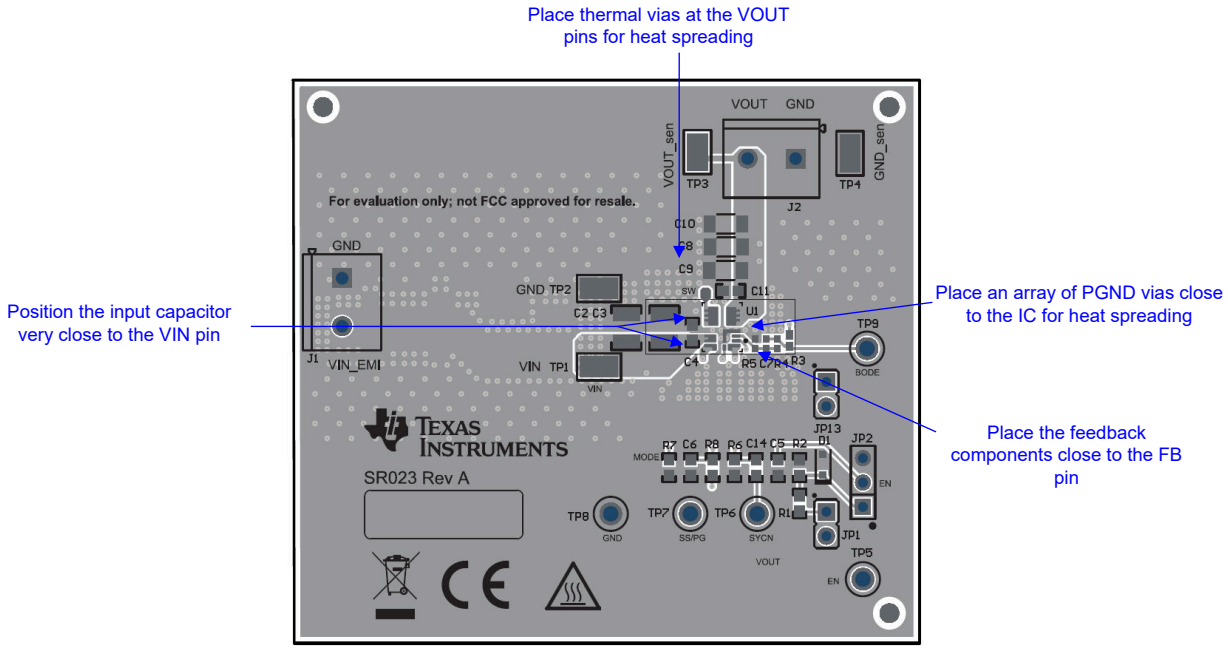


图 7-9. TPSM84538 顶层布局示例

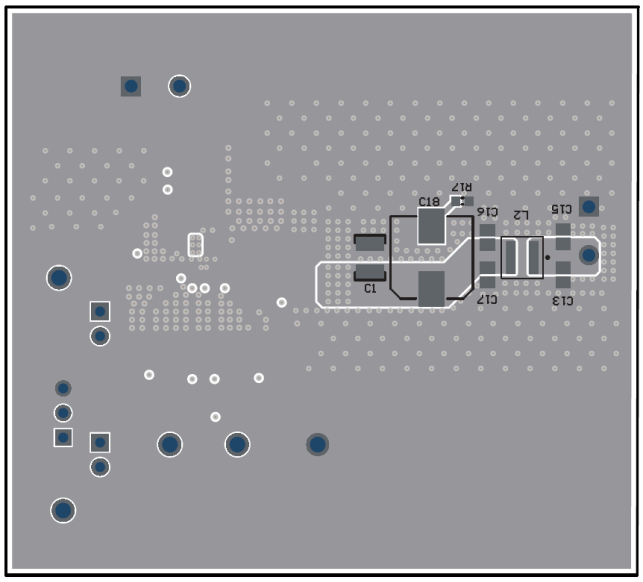


图 7-10. TPSM84538 底层布局示例

Copyright © 2026 Texas Instruments Incorporated

8 器件和文档支持

8.1 器件支持

8.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

8.1.2 开发支持

8.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，借助 TPSM84538 并使用 WEBENCH Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

前往 获取有关 WEBENCH 工具的详细信息。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*AN-2162 轻松解决直流/直流转换器的传导 EMI 问题* 应用手册
- 德州仪器 (TI)，*采用前馈电容器优化内部补偿直流/直流转换器的瞬态响应* 应用手册

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

Copyright © 2026 Texas Instruments Incorporated

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (April 2025) to Revision A (October 2026)	Page
• 将*绝对最大额定值* 表中的 VOUT MAX 从 5V 更改为 6V	5

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSM84538RCJR	Active	Production	QFN-FCMOD (RCJ) | 9	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M84538
TPSM84538RCJR.A	Active	Production	QFN-FCMOD (RCJ) | 9	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M84538

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

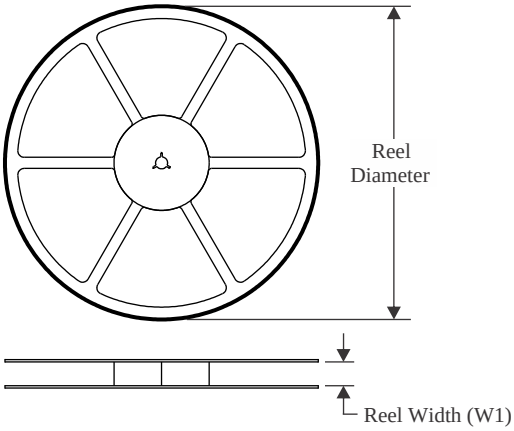
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

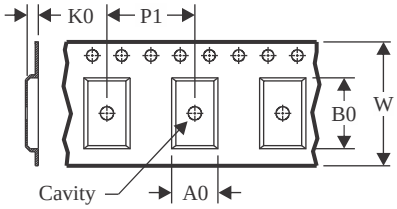
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

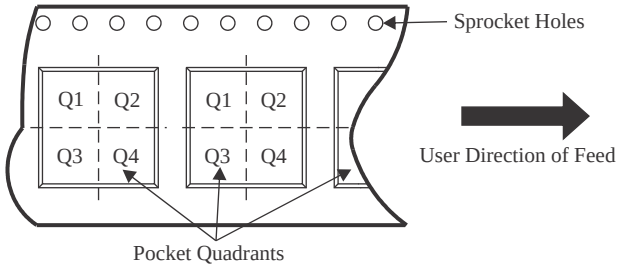


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

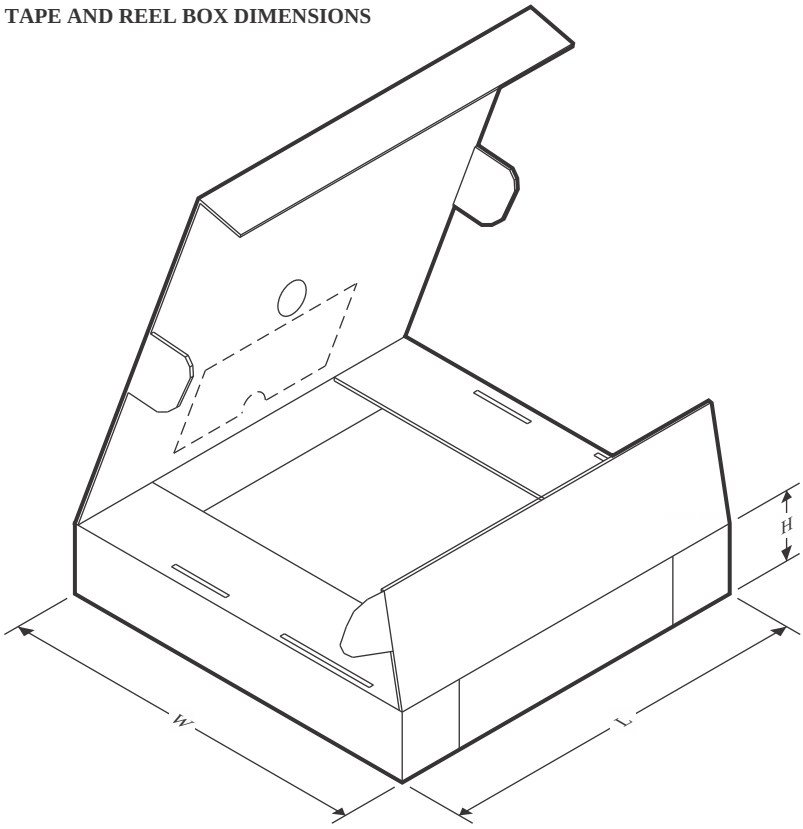
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM84538RCJR	QFN-FCMOD	RCJ	9	3000	330.0	12.4	3.6	4.8	2.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

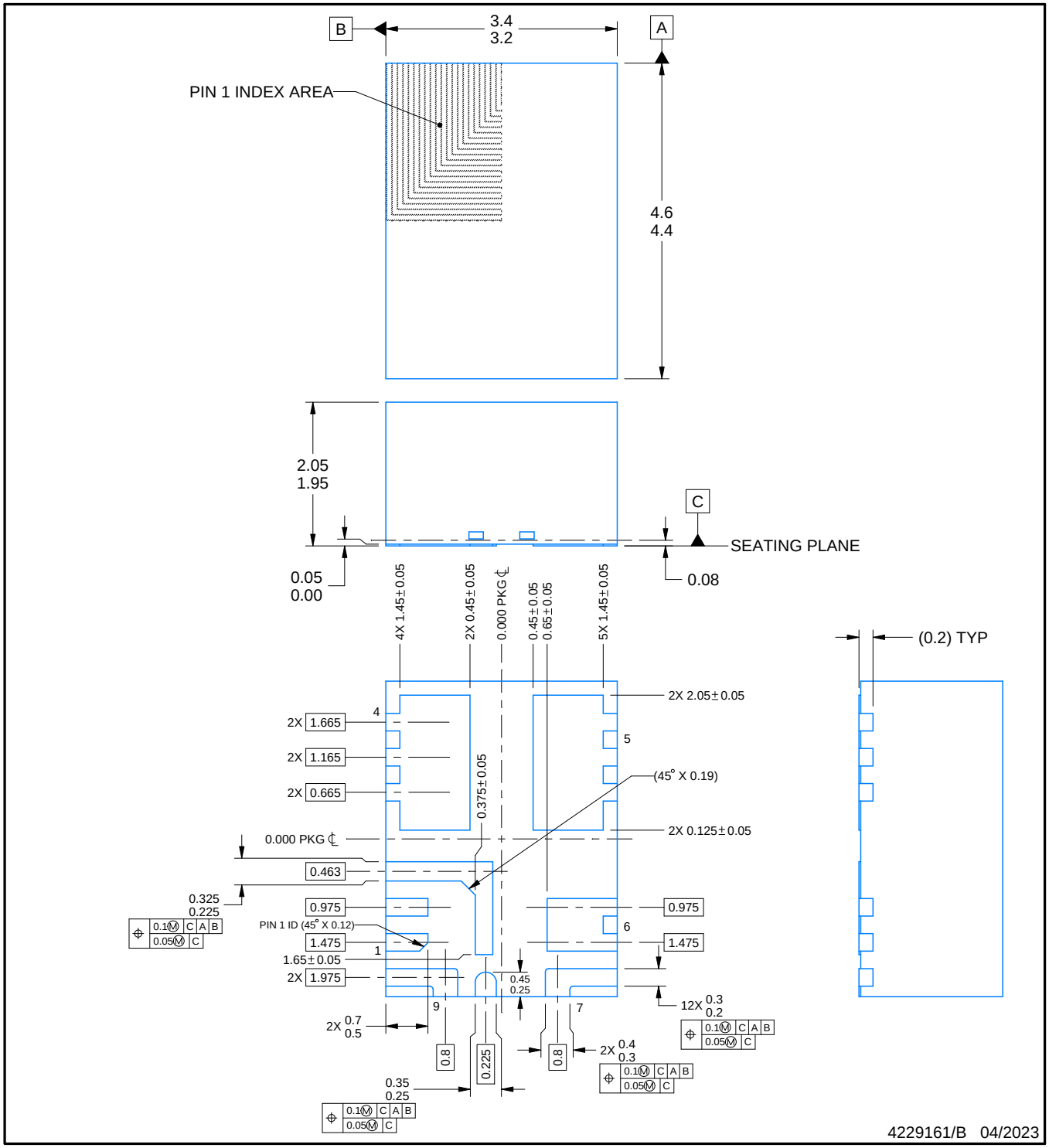
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM84538RCJR	QFN-FCMOD	RCJ	9	3000	367.0	367.0	38.0

PACKAGE OUTLINE

RCJ0009A

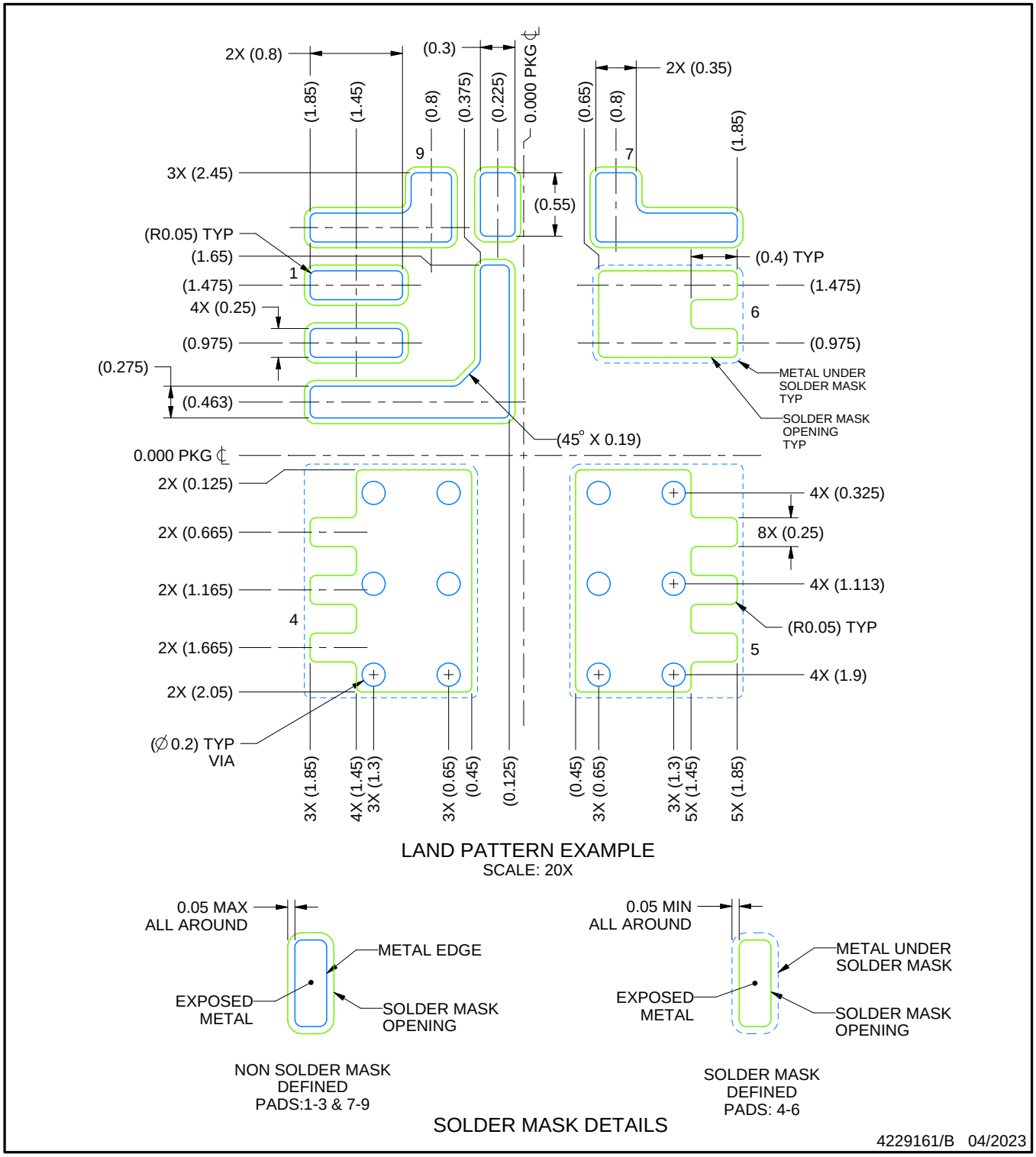
QFN-FCMOD - 2.05 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
SCALE: 20X

NON SOLDER MASK DEFINED PADS:1-3 & 7-9

SOLDER MASK DEFINED PADS: 4-6

SOLDER MASK DETAILS

4229161/B 04/2023

NOTES: (continued)

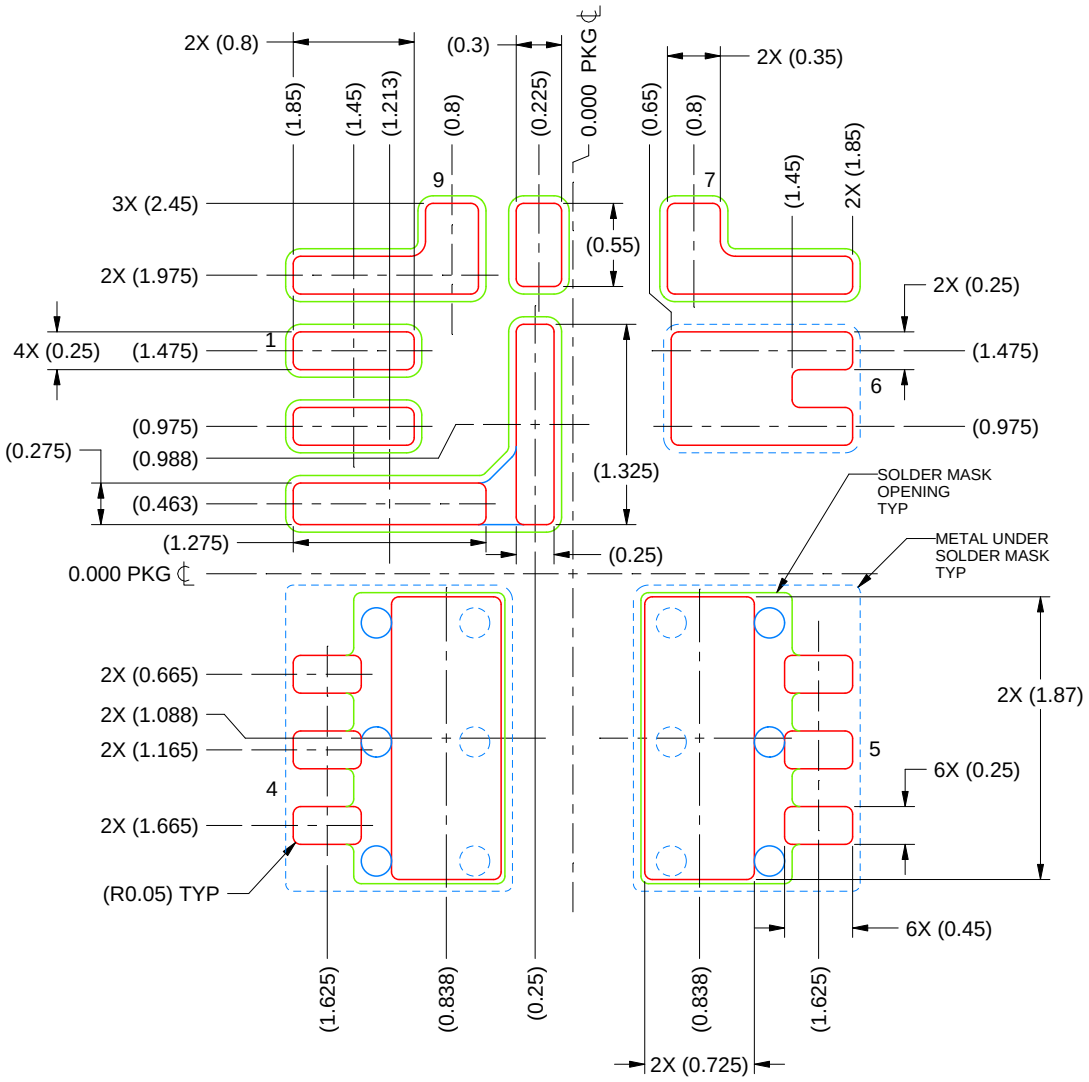
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RCJ0009A

QFN-FCMOD - 2.05 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PAD 3: 91%
PADS 4 & 5: 76%

4229161/B 04/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月