

TPS7H5101-SEP 耐辐射双相 D-CAP+™ 控制器

1 特性

- 电离辐射总剂量 (TID) 特征值高达 50krad(Si)
- 单粒子效应 (SEE) 特性
 - 单粒子锁定 (SEL)、单粒子烧毁 (SEB) 和单粒子栅穿 (SEGR) 对于线性能量传递 (LET) 的抗扰度高达 43MeV-cm²/mg
 - 单粒子功能中断 (SEFI) 和单粒子瞬变 (SET) 对于 LET 的特征值高达 43MeV-cm²/mg
- D-CAP+ 进行控制和压降调节, 以实现出色的负载响应
- 使用单个器件支持单相或双相运行
- 支持 DrMOS 和 GaN 功率级
- 0.5V 至 2.5V 标称输出电压
- 基准电压精度为 ±1%
- 差分遥感
- 可配置的开关频率范围: 200kHz 至 800kHz
- PMBus® 接口频率为 100kHz, 可支持:
 - ±10% 电压裕量
 - 导通和关断命令
 - 数据包错误检查 (PEC), 以实现稳健的 SET 性能
- 提供军用级温度范围 (-55°C 至 125°C)
- 封装根据 ASTM E595 标准进行放气测试

2 应用

- 负载点电源
- 通信有效载荷
- 雷达成像有效载荷

3 说明

TPS7H5101 是一款双相 D-CAP+ 降压控制器。得益于 D-CAP+ 架构的先进控制特性以低输出电容和高效率支持快速瞬态响应, 该控制器针对大电流负载点电力输送进行了优化。通过使用压降调节和利用可配置的下冲抑制 (USR) 特性, 可以进一步减小输出电容。

使用单个控制器即可实现单相或双相运行, 因此能够针对不同电流水平实现功率级优化。

此控制器可提供多种配置选项。PMBus 可选择使能还是禁用控制器, 以及动态更改输出电压 ±10% (电压裕度)。其他功能包括用于实现精确电压调节的差分遥感和用于优化控制环路的可配置补偿。

器件信息

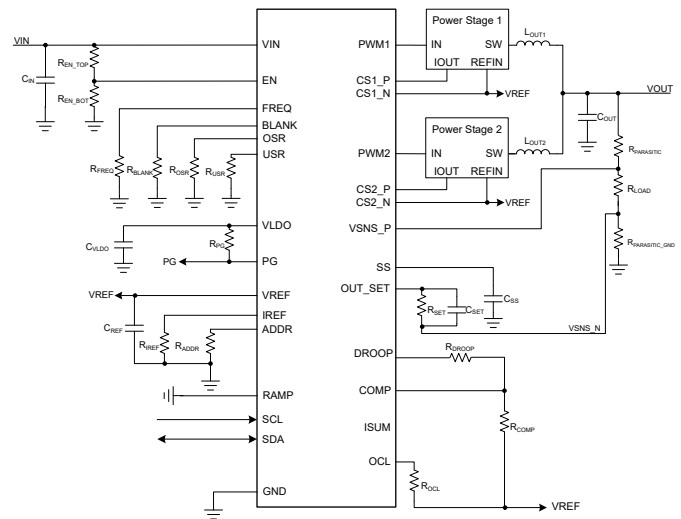
器件型号	等级 ⁽¹⁾	本体尺寸 ⁽²⁾
TPS7H5101MDBTTSEP ⁽³⁾⁽⁴⁾	SEP	30 引脚 TSSOP 4.40mm × 7.80mm 质量 = 99.5mg

(1) 有关更多信息, 请查看 [器件比较表](#)。

(2) 质量为标称值, 本体尺寸 (长 × 宽) 为标称值, 不包括引脚。

(3) 预告信息。

(4) TPS7H5101MDBTTSEP 是量产器件型号。有关预量产器件型号的更多详细信息, 请参阅 [器件比较](#)。



简化版应用



内容

1 特性	1	7.5 编程	32
2 应用	1	8 寄存器映射	34
3 说明	1	9 应用和实施	36
4 器件比较表	3	9.1 应用信息.....	36
5 引脚配置和功能	4	9.2 典型应用.....	36
6 规格	6	9.3 电源相关建议.....	42
6.1 绝对最大额定值.....	6	9.4 布局.....	42
6.2 ESD 等级.....	6	10 器件和文档支持	45
6.3 建议运行条件.....	6	10.1 文档支持.....	45
6.4 热性能信息.....	8	10.2 接收文档更新通知.....	45
6.5 电气特性.....	9	10.3 支持资源.....	45
6.6 典型特性.....	12	10.4 商标.....	45
7 详细说明	15	10.5 静电放电警告.....	45
7.1 概述.....	15	10.6 术语表.....	45
7.2 功能方框图.....	15	11 修订历史记录	45
7.3 特性说明.....	16	12 机械、封装和可订购信息	46
7.4 器件功能模式.....	31		

4 器件比较表

通用器件型号	辐射等级 ⁽¹⁾	等级 ⁽²⁾	封装	可订购器件型号 ⁽⁵⁾
TPS7H5101-SEP	TID 为 50krad(Si) RLAT , 无 DSEE (达 43MeV- cm ² /mg)	增强型航天塑料	30 引脚塑料	PTPS7H5101DBBTSEPA ⁽³⁾
				PTPS7H5101DBBTSEPB ⁽⁴⁾

- (1) TID 是总电离剂量，DSEE 是破坏性单粒子效应。每个产品的关联 TID 报告和 SEE 报告中提供了额外信息。
- (2) 有关器件等级的更多信息，请查阅[器件等级](#)。
- (3) 预告信息。
- (4) 产品预发布。
- (5) PTPS7H5101DBBTSEPA 是预量产器件的修订版 A，而 PTPS7H5101DBBTSEPB 是预量产器件的修订版 B。TPS7H5101DBBTSEP 是该产品量产发布版本的可订购器件型号。

可订购器件型号	VIN 内部 UVLO 上升阈值 (标称值)	VIN 内部 UVLO 下降阈值 (标称值)
PTPS7H5101DBBTSEPA	7.0V	6.8V
PTPS7H5101DBBTSEPB	3.8V	3.6V

5 引脚配置和功能

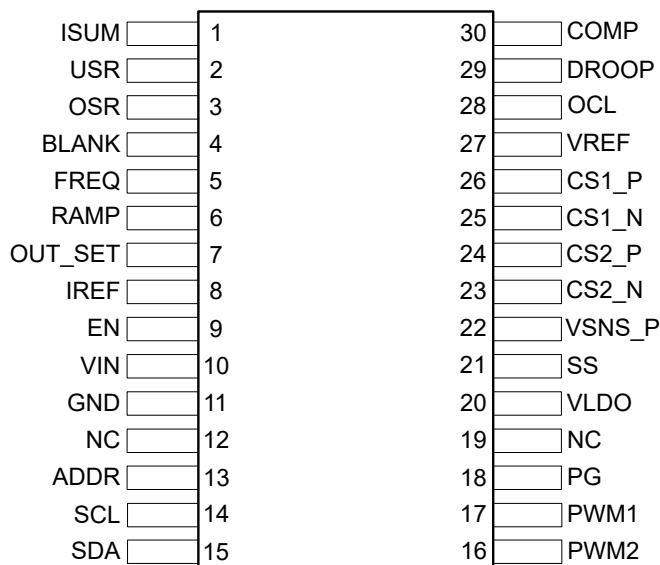


图 5-1. TPS7H5101-SEP DBT 封装，30 引脚 TSSOP
(顶视图)

表 5-1. 引脚功能

引脚		I/O ⁽¹⁾	说明 ⁽²⁾
名称	TSSOP (30)		
ISUM	1	O	模拟电流监视器输出。该引脚上的电压是 CSx_P 和 CSx_N 引脚电压之和 (ISUM) 的 1:1 表示。ISUM 是相对于 VREF 的电压。
USR	2	I	下冲抑制。使用该引脚与 GND 之间的电阻器可对激活下冲抑制功能的阈值进行编程。也可以通过将大于 2M Ω 的电阻器连接到 GND 或将引脚悬空来禁用下冲抑制功能。
OSR	3	I	过冲抑制。连接至 GND 的电阻器可设置控制器的过冲抑制阈值。也可以通过将大于 2M Ω 的电阻器连接到 GND 或将引脚悬空来禁用过冲抑制功能。
空白	4	I	消隐时间。这也是最短 PWM 关断时间。使用该引脚上的接地电阻器可对所需的消隐时间进行编程。如果该引脚保持开路，则控制器默认为 40ns (典型值) 的消隐时间。
FREQ	5	I	频率设置。连接到 GND 的电阻器可用于在正常运行期间设置控制器的标称开关频率。请注意，频率会根据输入电压、输出电压和转换器负载条件略有变化。
斜坡	6	I	斜坡补偿设置。该引脚用于配置控制器的斜坡补偿电压。该引脚可以连接到 VLDO、GND 或保持悬空，以选择三种斜坡电压幅值之一。
OUT_SET	7	I	输出电压设置。使用该引脚可配置输出电压设定点，以使 $V_{OUT} = I_{REF} \times R_{SET}$ 。R _{SET} 是从 OUT_SET 连接到 VSNS_N 的电阻器，后者是负载的接地基准。可在 R _{SET} 两端连接一个 470pF 电容器，用于抑制单粒子瞬变。
IREF	8	I	电流基准。增加一个 169k Ω 接地电阻可产生约 10 μ A 的内部基准电流 I _{REF} 。此基准电流在 OUT_SET 引脚上镜像，用于对输出电压进行编程。
EN	9	I	使能。在同时满足所有其他使能条件的前提下，将该引脚驱动为逻辑高电平可使能器件。将该引脚驱动为逻辑低电平可禁用器件。VIN 和 GND 之间的电阻分压器还可用于设置器件导通电平。
VIN	10	I	输入电压。控制器和内部电路的电压电源。将该引脚连接到降压转换器功率级的电源电压，以保持控制器输出 (PWM1 和 PWM2) 的正常输出频率和导通时间。
GND	11	—	接地。用作内部控制电路的回路。
NC	12	—	无连接。这个引脚不是内部连接。可将此引脚连接至 GND 以防止电荷积聚；但此引脚也可以保持断开或连接至 GND 和 VIN 之间的任何电压
ADDR	13	I	地址。使用连接到 GND 的电阻器可设置 PMBus 地址的低四位。使用容差为 0.1% 或更小的电阻器进行地址设置。有关更多详情，请参阅“电气特性”表。

表 5-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	说明 ⁽²⁾
名称	TSSOP (30)		
SCL	14	I	串行时钟线路。用作控制器 PMBus 接口的时钟输入。
SDA	15	I/O	串行数据线路。发送控制器 PMBus 接口的数据 I/O。
PWM2	16	O	多相降压转换器第二相的控制器输出。该信号发送到第二个功率级或驱动器输入端，并与 DrMOS 兼容。如果不需要使用第二个输出，可以通过将 CS2_N 连接到 VLDO 来禁用输出。
PWM1	17	O	多相降压转换器第一相的控制器输出。该信号发送到第一个功率级或驱动器输入端，并与 DrMOS 兼容。
PG	18	O	电源正常状态指示。开漏引脚，使用外部电阻器上拉至所需的逻辑电平。用于检测输出电压欠压，并在输出电压在编程值 10% 范围内时置为有效。当输出电压小于编程值超过 12% (典型值) 或热关断期间，PG 置为无效。
NC	19	—	无连接。这个引脚不是内部连接。可将此引脚连接至 GND 以防止电荷积聚；但此引脚也可以保持断开或连接至 GND 和 VIN 之间的任何电压
VLDO	20	O	线性稳压器输出电容器引脚。必须在该引脚上为内部线性稳压器放置一个 1μF 电容器。输出电压的标称值为 5V。请勿使用任何额外的外部连接加载此引脚，数据表中明确允许的情况除外。
SS	21	I/O	软启动。连接到该引脚的外部电容器可控制输出电压上升时间，以限制浪涌电流。
VSNS_P	22	I	输出电压检测。直接连接到负载处的 VOUT 检测点，为控制器提供遥测功能。请注意，虽然负载处的 VOUT 接地检测点 VSNS_N 没有专用引脚，但 R _{SET} 电阻器的负极端子连接到该点。
CS2_N	23	I	多相降压转换器第二相的负电流检测。连接到负检测输出或第二个功率级的 VREF。该引脚还可以连接到电流检测电阻器或输出电感器的负极端子，用于电感器电流检测。使用 CS2_P 进行差分布线。如果未使用 PWM2 输出，则将此引脚连接到 VLDO 以禁用输出。
CS2_P	24	I	多相降压转换器第二相的正电流检测。连接到第二个功率级的检测输出电流。该引脚还可以连接到相电流检测电阻器或电感器的正极端子，用于电感器电流检测。在印刷电路板布局中使用 CS2_P 进行差分布线。如果未使用 PWM2 输出，则将此引脚连接到 VLDO。
CS1_N	25	I	多相降压转换器第一相的负电流检测。连接到负检测输出或第一个功率级的 VREF。还可以连接到电流检测电阻器或输出电感器的负极端子，用于电感器电流检测。在印刷电路板布局中使用 CS1_P 进行差分布线。
CS1_P	26	I	多相降压转换器第一相的正电流检测。连接到第一个功率级的检测输出电流。还可以连接到相电流检测电阻器或电感器的正极端子，用于电感器电流检测。使用 CS1_N 进行差分布线。
VREF	27	O	电压基准输出。内部带隙基准需要 470nF 的外部电容器。电压标称值为 1.7V。除非数据表中明确允许，否则请勿将外部电路连接到该引脚。
OCL	28	I/O	过流限值。使用该引脚对两个电流检测输入端 CSx_P - CSx_N 的过流检测电平进行编程。如果任一相超过该阈值，则控制器进入电流限制模式。
DROOP	29	O	压降放大器输出。R _{DROOP} (DROOP 与 COMP 之间) 和 R _{COMP} (COMP 与 VREF 之间) 可设置控制器的压降增益。有关如何对控制器输出的负载线路行为进行编程的更多详细信息，请参阅压降控制部分。
COMP	30	I	内部压降放大器的同相输入。R _{DROOP} (DROOP 与 COMP 之间) 和 R _{COMP} (COMP 与 VREF 之间) 可设置控制器的压降增益。有关如何对控制器输出的负载线路行为进行编程的更多详细信息，请参阅压降控制部分。

(1) I = 输入；O = 输出；I/O = 输入或输出；— = 其他

(2) 对于作为配置的一部分允许保留开路状态的引脚 (USR、OSR、BLANK、RAMP)，请注意，这些引脚在内部被拉至已知电位，因此在此状态下，引脚并非悬空节点。

6 规格

6.1 绝对最大额定值

在工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN	-0.3	16	V
	PG、SCL、SDA、EN、CS1_N、CS1_P、CS2_N、CS2_P、RAMP、OSR、USR、BLANK	-0.3	7.5	
	ADDR、VSNS_P	-0.3	3.6	
输出电压	PWM1、PWM2、VLDO	-0.3	7.5	V
	COMP、FREQ、IREF、ISUM、OCL、OUT_SET、SS	-0.3	3.6	
输出电压	DROOP	-0.3	6.0	V
输出电压	VREF	-0.3	2.5	V
灌电流	PG	-0.1	5	mA
输入电流	SCL、SDA	-0.1	5	mA
T _J	结温	-55	150	°C
T _{stg}	贮存温度	-65	150	

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	±500	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准, 所有引脚 ⁽²⁾	±250	

(1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作温度范围内 (除非另有说明)

		最小值	标称值	最大值	单位
输入电压	VIN (修订版 A)	8		15	V
输入电压	VIN (修订版 B)	4.5		15	V
输入电压	PG、EN	0		7	V
	ADDR	0		3.5	
	VSNS_P	0		2.75	
	SCL、SDA、CS1_N、CS1_P、CS2_N、CS2_P、RAMP、OSR、USR、BLANK	0		5.5	
输出电压	PWM1、PWM2	0		7	V
	COMP、FREQ、IREF、ISUM、OCL、OUT_SET、REF、SS	0		3.5	
	可配置输出电压范围	0.45		2.75	V
输出电压	OUT_SET	0		2.75	V
输出电压	VLDO、DROOP	0		5.5	V
灌电流	PG	0		2	mA
输入电流	SCL、SDA	0		4	mA

在工作温度范围内（除非另有说明）

		最小值	标称值	最大值	单位
T _J	结温	-55		125	°C

6.4 热性能信息

热指标 ⁽¹⁾		TP7H5101	单位
		DBT (TSSOP)	
		30 引脚	
$R_{\theta JA}$	结至环境热阻	79.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	15.1	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W
$R_{\theta JB}$	结至电路板热阻	33.1	°C/W
ψ_{JT}	结至顶部特征参数	0.4	°C/W
ψ_{JB}	结至电路板特征参数	32.6	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体](#)和[IC 封装热指标](#)应用报告。

6.5 电气特性

4.5V ≤ VIN ≤ 15V⁽¹⁾, TA = -55°C 至 125°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
电源电压和电流							
I _{Q_VIN}	VIN 工作静态电流	对于 PWMx，C _{LOAD} = 25pF	无切换	4.5	7		mA
I _{Q_VIN}	VIN 工作静态电流	对于 PWMx，C _{LOAD} = 25pF	最大开关次数	6	12		mA
I _{Q_VIN}	VIN 工作静态电流	对于 PWMx，C _{LOAD} = 25pF (单输出运行)	最大开关次数	6	10		mA
I _{SHDN_VIN}	VIN 关断电源电流	EN = 0V 或通过 PMBus 禁用		1.5	5		mA
使能和欠压锁定							
V _{EN(rising)}	使能上升阈值 (导通)			0.56	0.6	0.64	V
V _{EN(falling)}	使能下降阈值 (关断)			0.46	0.5	0.54	
V _{EN(HYS)}	使能阈值迟滞			0.1			
t _{EN(delay)}	启用传播延迟	EN 高电平至 PWM1 高电平，SS 引脚开路		0.08	0.6		ms
t _{UVLO(delay)}	UVLO 传播延迟	VIN UVLO 正常至 PWM1 高电平，SS 引脚开路，EN = 5V		0.6	2		ms
t _{ON(delay)}	PMBus 导通命令传播延迟	接收到导通命令停止位至 PWM1 高电平，SS 引脚开路		55	120		μs
I _{EN(LKG)}	使能输入漏电流	EN = 7V		5	100		nA
V _{UVLOR_VIN}	VIN 内部 UVLO 上升阈值 (修订版 A)			6.7	7.0	7.3	V
V _{UVLOF_VIN}	VIN 内部 UVLO 下降阈值 (修订版 A)			6.5	6.8	7.1	V
V _{UVLOHYST_VIN}	VIN 内部 UVLO 迟滞 (修订版 A)			0.2			V
V _{UVLOR_VIN}	VIN 内部 UVLO 上升阈值 (修订版 B)			3.5	3.8	4.1	V
V _{UVLOF_VIN}	VIN 内部 UVLO 下降阈值 (修订版 B)			3.3	3.6	3.9	
V _{UVLOHYST_VIN}	VIN 内部 UVLO 迟滞 (修订版 B)			0.2			
电压基准							
V _{OUT_SET}	输出设置电压	R _{OUT_SET} = 50kΩ		497.5	502.5	507.5	mV
I _{OUT_SET}	输出设置电流	I _{REF} 和 GND 之间为 169kΩ		9.90	10.05	10.20	μA
V _{REF}	基准电压	C _{REF} = 470nF		1.661	1.68	1.706	V
误差放大器							
EA _{DC}	误差放大器总增益	V _{SNS_P} 至 DROOP		10000			V/V
EA _{ISRC}	误差放大器拉电流	100mV 输入过驱		450	850	1550	μA
EA _{ISNK}	误差放大器灌电流			450	850	1550	
软启动							
I _{SS}	软启动电流	V _{SS} = 0.3V		1.3	2	2.7	μA
斜坡补偿							
V _{RAMP}	补偿斜坡幅值	RAMP = GND		17	20	26	mV
		RAMP = 开路		34	60	85	
		RAMP = VLDO		89	100	115	
电流检测和过流							
I _{OCL}	过流限制引脚拉电流			4.5	5	5.5	μA

6.5 电气特性 (续)

4.5V ≤ VIN ≤ 15V⁽¹⁾, TA = -55°C 至 125°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
V _{OCL}	过流限制阈值 (CS _x _P - CS _x _N 处的谷值电流限制)	R _{OCL} = 4.02kΩ		10	20.1	30	mV
		R _{OCL} = 20kΩ		90	100	110	
		R _{OCL} = 40.2kΩ		180	201	220	
V _{OCL_HYS}	过流限制迟滞			20			%
开关频率							
t _{ON}	PWM 导通时间	VIN = 12V , V _{OUT_SET} = 0.8V	R _{RFREQ} = 100kΩ (200kHz)	333			ns
		VIN = 12V , V _{OUT_SET} = 0.8V	R _{RFREQ} = 40.2kΩ (500kHz)	133			
		VIN = 12V , V _{OUT_SET} = 0.8V	R _{RFREQ} = 25kΩ (800kHz)	83			
		VIN = 6V , V _{OUT_SET} = 0.8V	R _{RFREQ} = 40.2kΩ (500kHz)	267			
t _{ON} (min)	最短导通时间			55			ns
t _{OFF} (min)	最短关断时间 (消隐)	R _{RFREQ} = 40.2kΩ (500kHz)	R _{BLANK} = 开路	40	65	90	ns
			R _{BLANK} = 56.2kΩ	80	110	140	
			R _{BLANK} = 124kΩ	135	160	185	
			R _{BLANK} = 191kΩ	195	210	235	
			R _{BLANK} = 464kΩ	330	400	480	
PWM 输出							
V _{PWMx} (OL)	PWMx 输出低电平	I _{SINK} = 1mA		0.1 0.3			V
V _{PWMx} (OH)	PWMx 输出高电平	I _{SOURCE} = 1mA		4.2	5		
V _{PWMx} (tri)	PWMx 三态	I _{LOAD} = ±500μA		1.58	1.68	1.8	
t _{PWMx_r}	PWMx 上升时间	C _{LOAD} = 25pF	10% 至 90%	6 9.5			ns
t _{PWMx_f}	PWMx 下降时间		90% 至 10%	6 9.5			
t _{PWMx_tri}	PWMx 三态转换时间	C _{LOAD} = 25pF , 10% 至 1.6V		6 9.5			ns
电源正常							
PG _{falling}	电源正常状态下降阈值 (故障)	PG 的阈值 (以 V _{OUT_SET} 百分比的形式表示)		85%	88%	91%	
PG _{rising}	电源正常状态上升阈值 (正常)			87%	90%	93%	
I _{PG} (LKG)	输出高电平漏电流	V _{PG} = 7V		50 1000			nA
V _{PG} (OL)	电源正常状态输出低电平	I _{PG(sink)} = 2mA		105 200			mV
VIN _{MIN_PG}	有效 PG 输出所需的最小 VIN	在 100 μA 下 , 当 V _{PG} ≤ 0.5V 时测得		0.5 1			V
T _{SD(enter)}	热关断进入温度			165	175	185	°C
T _{SD(exit)}	热关断退出温度			130	140	150	
过冲抑制							

6.5 电气特性 (续)

4.5V ≤ VIN ≤ 15V⁽¹⁾, TA = -55°C 至 125°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
V _{OSR}	过冲抑制电压	R _{OSR} = 316kΩ		10	50	95	mV
	过冲抑制电压	R _{OSR} = 75kΩ		135	200	250	
	过冲抑制电压	R _{OSR} = 36.5kΩ		300	400	450	
	过冲抑制电压	R _{OSR} ≥ 2MΩ		OFF			
V _{OSR_H}	过冲抑制电压迟滞	所有设置		20			%
下冲抑制							
V _{USR}	下冲抑制电压	R _{USR} = 316kΩ		10	50	100	mV
		R _{USR} = 154kΩ		40	100	150	
		R _{USR} = 75kΩ		115	200	265	
		R _{USR} ≥ 2MΩ		OFF			
V _{USR_H}	下冲抑制电压迟滞	所有设置		20			%
PMBus							
f _{SCL}	时钟工作频率			10		100	kHz
V _{IL_PMBus}	SCL 和 SDA 低电平输入电压					0.8	V
V _{IH_PMBus}	SCL 和 SDA 高电平输入电压			1.35			V
V _{HYS_PMBus}	施密特触发输入的 SCL 和 SDA 迟滞			80			mV
V _{OL_PMBus}	SCL 和 SDA 低电平输入电压	I _{OL} = 4mA				0.4	V
V _{IH_PMBus}	SCL 和 SDA 引脚泄漏			-10		10	μA
t _{TIMEOUT}	检测时钟低电平超时			25	32	42	ms
ADDR	用于设置 PMBus 地址的电阻范围 (ADDR = 001 xxxx) ⁽²⁾	地址码的 4 个 LSB = 0000b		913.1	1500		kΩ
		地址码的 4 个 LSB = 0001b		472.4	626	774.6	
		地址码的 4 个 LSB = 0010b		301.6	348	394.1	
		地址码的 4 个 LSB = 0011b		230.0	246	261.5	
		地址码的 4 个 LSB = 0100b		180.9	189	197.1	
		地址码的 4 个 LSB = 0101b		151.3	154	157.6	
		地址码的 4 个 LSB = 0110b		129.1	130	131.7	
		地址码的 4 个 LSB = 0111b		112.0	113	114.0	
		地址码的 4 个 LSB = 1000b		90.4	94.1	98.8	
		地址码的 4 个 LSB = 1010b		74.9	76.8	79.1	
		地址码的 4 个 LSB = 1100b		64.5	64.9	66.2	
		地址码的 4 个 LSB = 1110b			49.9	56.5	

(1) TPS7H5101 修订版 A 的输入电压范围为 8V ≤ VIN ≤ 15V。修订版 B 的输入电压范围为 4.5V ≤ VIN ≤ 15V。

(2) 为了获得理想的结果, 请使用与典型值相关的 0.1% 容差电阻器。

6.6 典型特性

对于 TPS7H5101，所示的典型特性是在 V_{IN} (8V 至 15V)、 $T_A = -55^{\circ}\text{C}$ 、 25°C 和 125°C 的条件下测得的，除非另有说明。

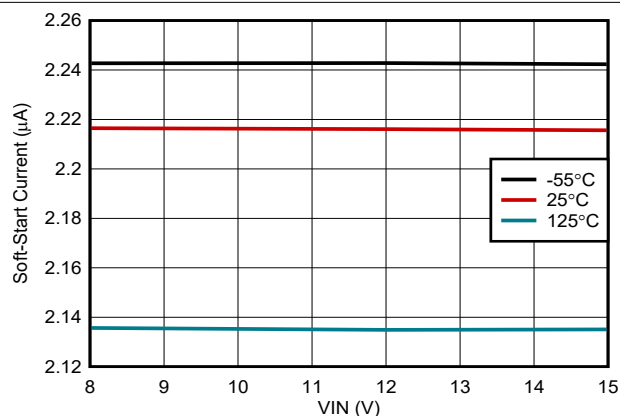
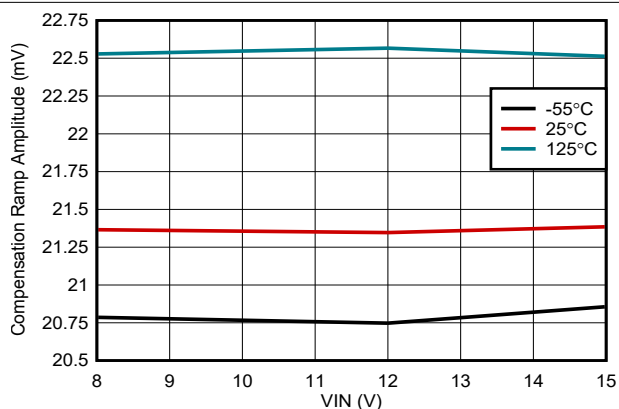
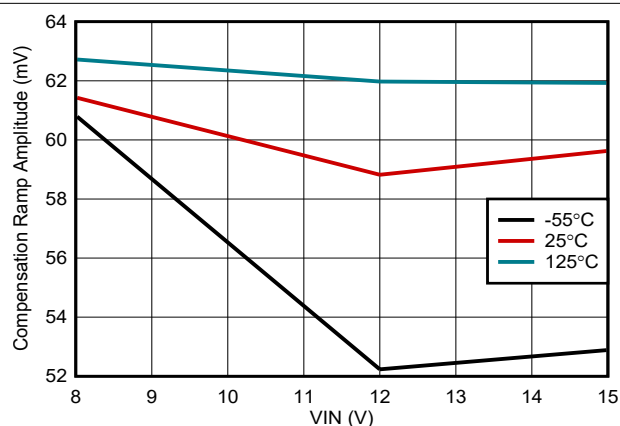


图 6-1. 软启动电流与输入电压间的关系



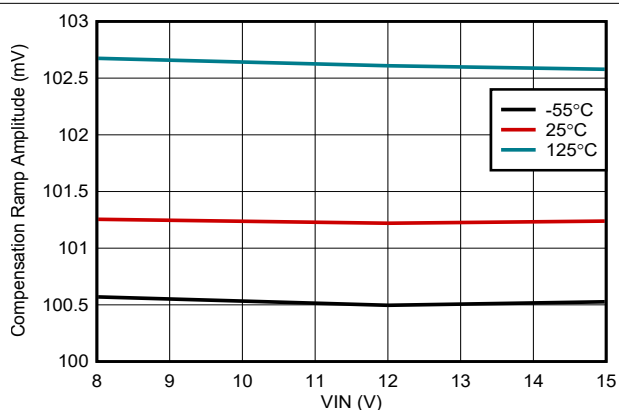
RAMP = GND

图 6-2. 补偿斜坡幅值与输入电压间的关系



RAMP = 开路

图 6-3. 补偿斜坡幅值与输入电压间的关系



RAMP = VLDO

图 6-4. 补偿斜坡幅值与输入电压间的关系

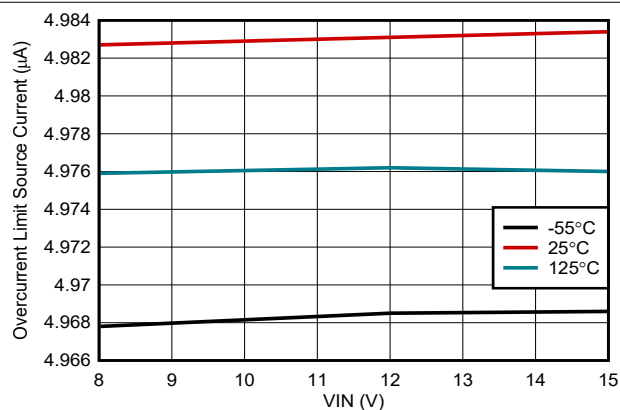
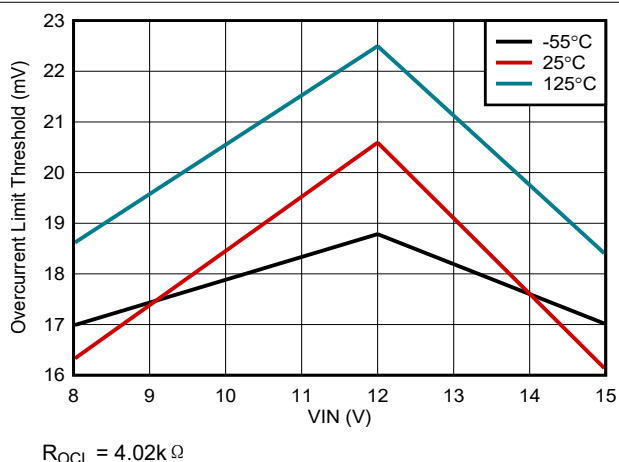


图 6-5. 过流限制拉电流与输入电压间的关系



$R_{OCL} = 4.02\text{k}\Omega$

图 6-6. 过流限制阈值与输入电压间的关系

6.6 典型特性 (续)

对于 TPS7H5101，所示的典型特性是在 V_{IN} (8V 至 15V)、 $T_A = -55^\circ\text{C}$ 、 25°C 和 125°C 的条件下测得的，除非另有说明。

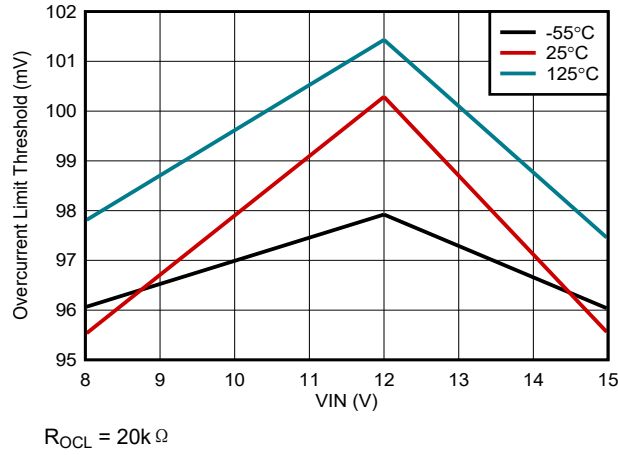


图 6-7. 过流限制阈值与输入电压间的关系

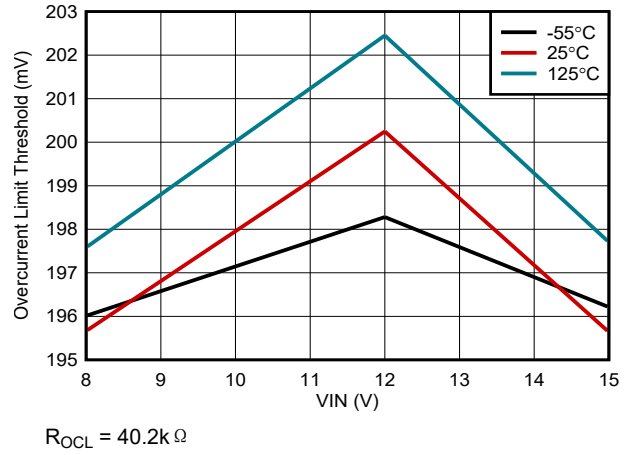


图 6-8. 过流限制阈值与输入电压间的关系

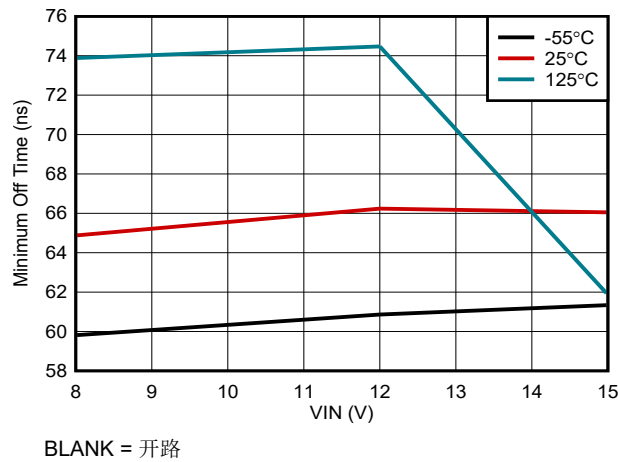


图 6-9. 最短关断时间 (消隐) 与输入电压间的关系

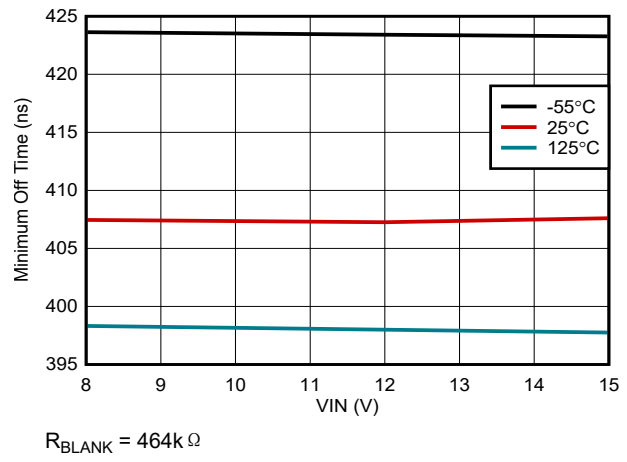


图 6-10. 最短关断时间 (消隐) 与输入电压间的关系

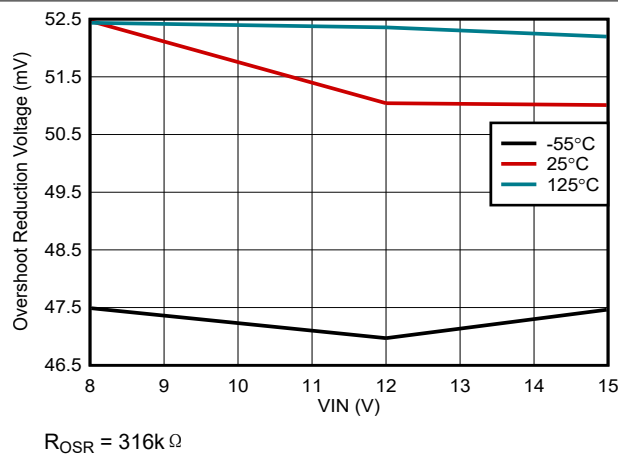


图 6-11. 过冲抑制电压与输入电压间的关系

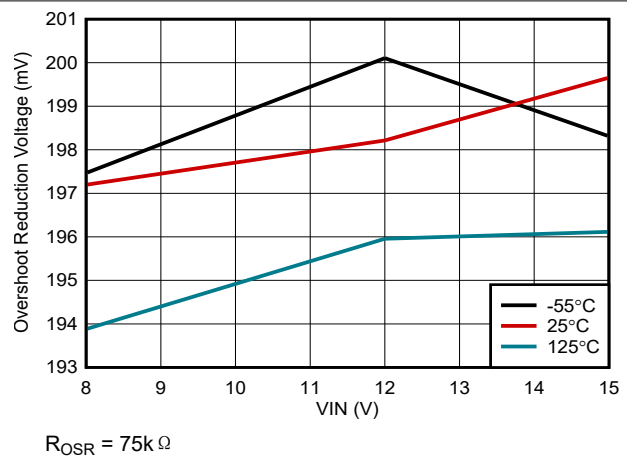


图 6-12. 过冲抑制电压与输入电压间的关系

6.6 典型特性 (续)

对于 TPS7H5101，所示的典型特性是在 V_{IN} (8V 至 15V)、 $T_A = -55^\circ\text{C}$ 、 25°C 和 125°C 的条件下测得的，除非另有说明。

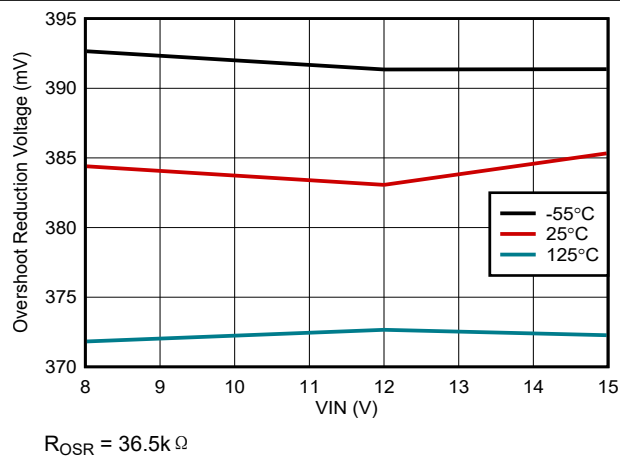


图 6-13. 过冲抑制电压与输入电压间的关系

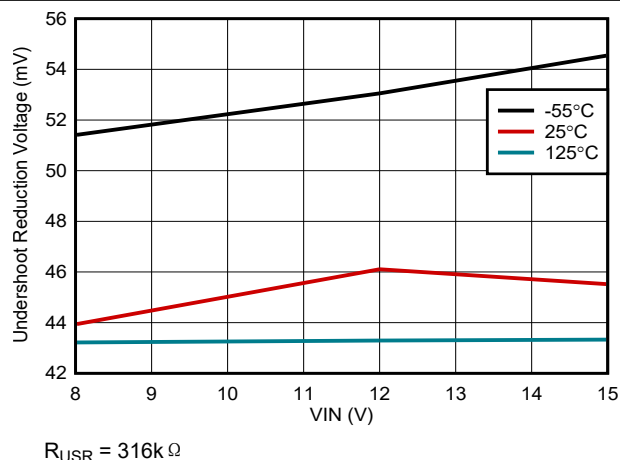


图 6-14. 下冲抑制电压与输入电压间的关系

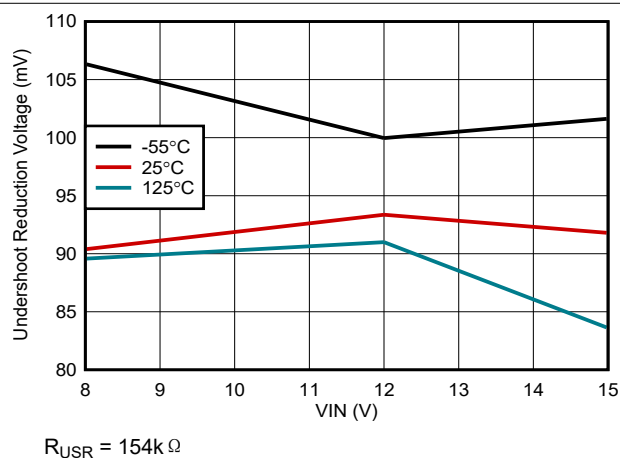


图 6-15. 下冲抑制电压与输入电压间的关系

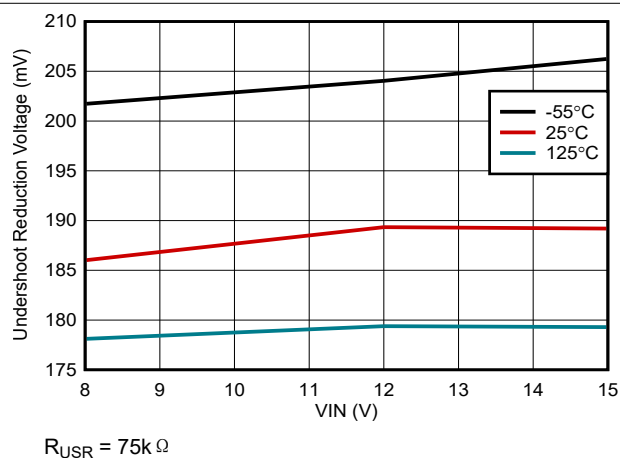


图 6-16. 下冲抑制电压与输入电压间的关系

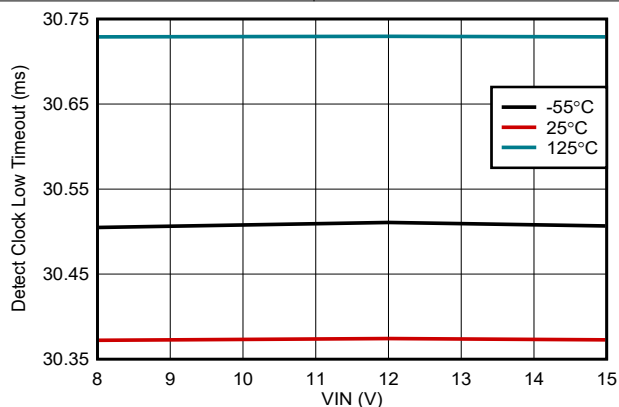


图 6-17. 检测时钟低电平超时与输入电压间的关系

7 详细说明

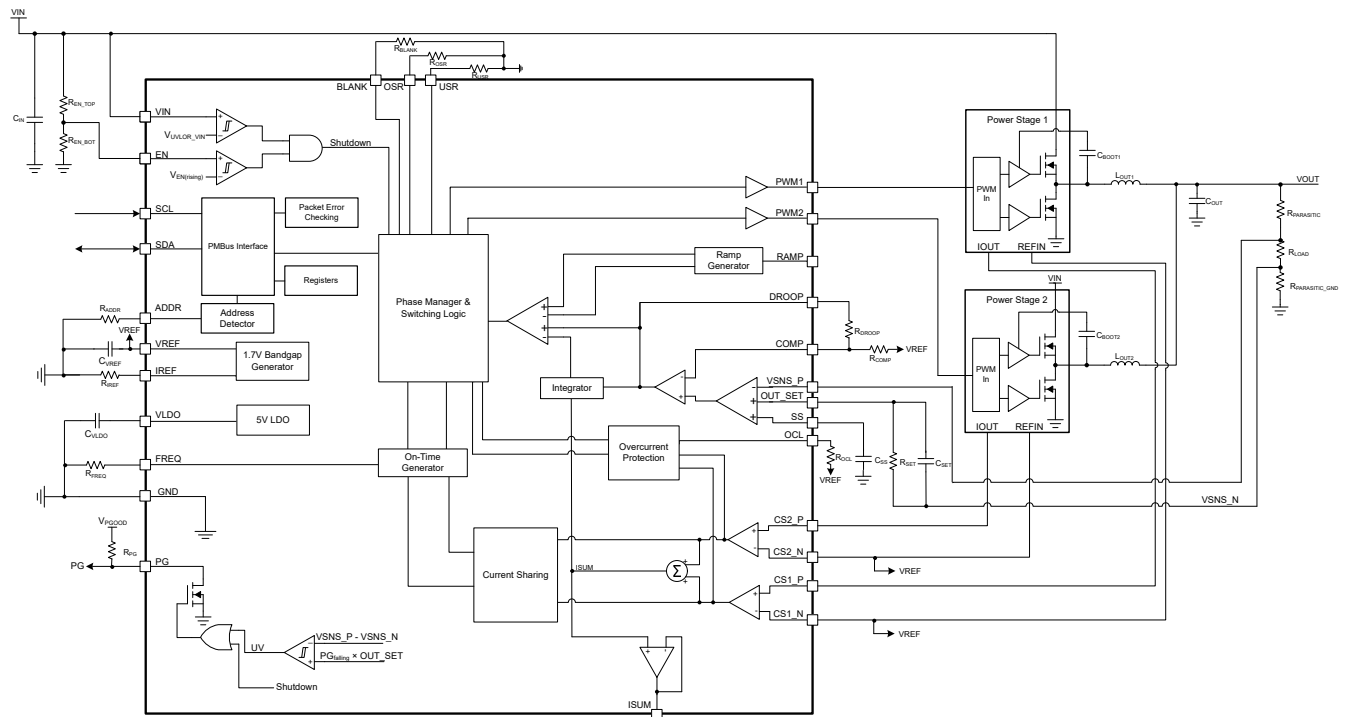
7.1 概述

TPS7H5101 是一款双相 D-CAP+ 降压控制器，其采用自适应导通时间控制方法，能够在稳态运行期间保持用户可编程的伪固定频率。由于该控制器具有先进的控制功能，因此适用于 FPGA 和 ASIC 内核电压通常所需的大电流、低电压负载点电力输送。这些特性包括压降、下冲抑制和过冲抑制，所有这些特性均支持改善瞬态响应，同时兼具低输出电容和高效率。

该控制器可支持单相和双相运行，从而可以根据所提供的负载实现功率级优化。在双相模式下，使用内部相位管理器，在稳态运行期间将每个相位的输出信号彼此错开 180°。除了在启用下冲抑制的瞬态条件下，绝不允许输出同时被命令导通，因为这有助于降低输出电压偏差。此外，还有一个主动电流共享电路，可根据需要调整每个相位的导通时间，以保持转换器每个相位的电流大致相等。

此控制器还有多个可通过 PMBus 实现的配置选项。PMBus 允许用户选择使能还是禁用控制器，以及动态更改输出电压 ($\pm 10\%$ 电压裕度)。该控制器还采用差分遥感技术，可满足许多低电压和大电流电源轨通常所需的高精度要求。

7.2 功能方框图



7.3 特性说明

7.3.1 D-CAP+

D-CAP+ 是一种针对大电流、低占空比多相稳压器进行优化的控制架构。其采用自适应导通时间控制。在这种控制方法中，高侧 FET 不会像峰值电流模式控制的标准方法那样改变占空比以保持电压调节，而是在控制环路触发导通后，保持预定时间的导通。但与经典的恒定导通时间控制（无论工作条件如何，导通时间均相同）不同，自适应导通时间允许根据输入电压、输出电压和负载进行调整，从而在稳态运行期间保持伪恒定频率。

控制器使用功率级的输出或电感检测（采用电感器 DCR 或串联电阻器）来检测转换器的电流。检测每个相位的电流并将其在控制器内部相加，以生成 ISUM 信号。当检测到的电流波形 ISUM 的谷值与压降放大器输出端的误差校正信号 VDROOP 相交时，控制器会产生导通时间脉冲。请注意，D-CAP+ 方法不需要内部振荡器，但每次在任一相位上触发导通时间脉冲时，都会生成与 ISUM 和 VDROOP 交点对应的 SW_CLK 信号。

如果是多相运行，则使用相位管理器以通过适当的 180° 交错将 SW_CLK 信号分配到相应的相位。在单相运行期间，ISUM 对应单相电流，而 SW_CLK 在每个周期的同一相位上产生脉冲。图 7-1 显示 D-CAP+ 的基本波形，其中可以看到 VDROOP 包含输出电压纹波的分量。

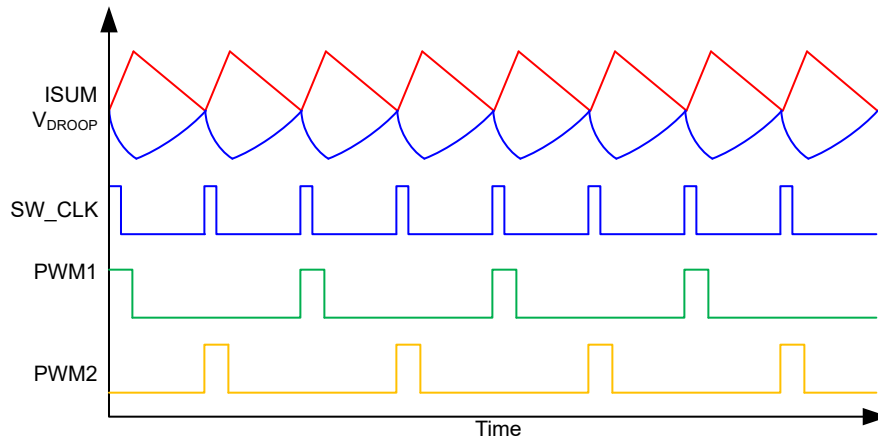


图 7-1. D-CAP+ 基本波形

7.3.1.1 负载瞬态

D-CAP+ 控制方法可提供出色的负载瞬态响应，这是其相较于负载点转换器常用的更传统控制方法所具备的优势之一。在快速上升负载阶跃期间，转换器的输出电压随后下降。DROOP 电压的上升对应输出电压的下降，因此 TPS7H5101 的输出开始更频繁地产生脉冲。由于产生快速脉冲，电感器电流会迅速上升，直至达到新的负载电流，此时输出恢复以稳态频率进行开关。

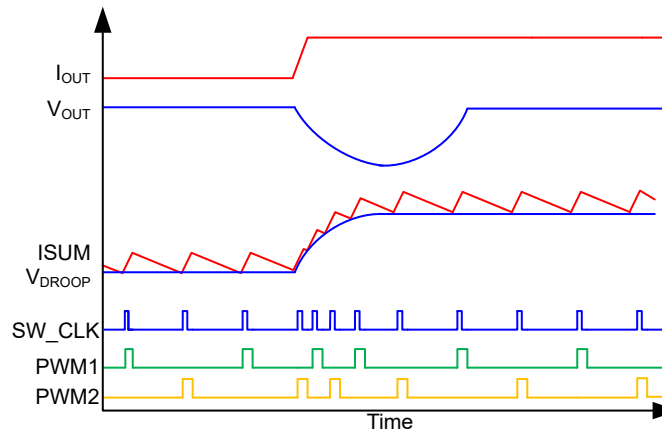


图 7-2. 上升负载阶跃响应

如果负载快速释放，输出电压会突然上升。**DROOP** 电压的下降对应输出电压的增加，这进而强制 TPS7H5101 的输出脉冲延迟，直至达到新的负载电流。之后，恢复标称频率的稳态开关。

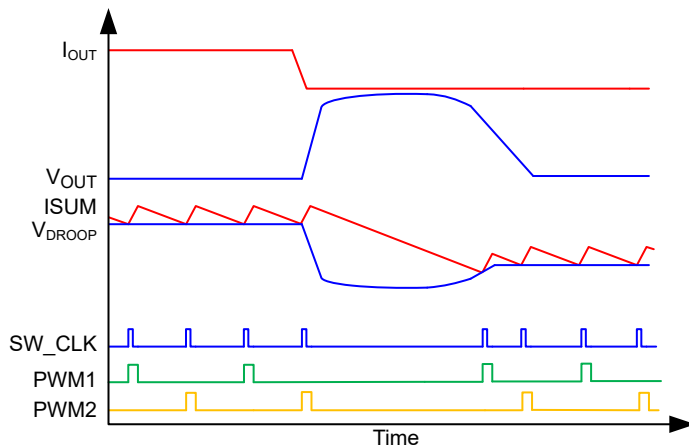


图 7-3. 下降负载阶跃响应

7.3.1.2 导通时间控制

在稳定状态期间，输出的导通时间大致根据 [方程式 1](#) 确定：

$$t_{ON} \cong \frac{V_{OUT}}{V_{IN} \times f_{SW}} \quad (1)$$

其中：

- V_{OUT} 是转换器输出电压
- V_{IN} 是转换器输入电压，该电压必须与控制器的输入电压相同
- f_{SW} 是转换器所需的标称开关频率，由 R_{FREQ} 电阻设置

请注意，为确保正常运行，控制器的 V_{IN} 必须连接到系统总线电压，因为其在内部检测以保持频率和导通时间生成。导通时间也可以通过电流共享电路进行调节，以便保持转换器不同相位电流之间的平衡，详见 [节 7.3.1.8](#)。

7.3.1.3 开关频率

用户可通过在 **FREQ** 到 **GND** 之间连接 R_{FREQ} 电阻器，编程控制器稳态运行期间所需的标称频率。该设定频率对应转换器每个相位的开关频率，而在双相运行模式下，降压转换器输出电容器表现出的有效开关频率是该编程值的两倍。请注意，根据输入电压、输出电压和负载的不同，转换器在稳态期间的实际频率略有变化。该频率在负载瞬态期间也会发生变化，详见 [节 7.3.1.1](#)。 [方程式 2](#) 展示了用于选择 R_{FREQ} 的公式：

$$R_{FREQ} = \frac{20000}{f_{SW}} \quad (2)$$

其中：

- R_{FREQ} 是频率设置电阻值 (单位为 $k\Omega$)
- f_{SW} 是所需的标称开关频率 (单位为 kHz)

下表展示了用于 R_{FREQ} 的标准电阻器及其对应的控制器输出频率。

表 7-1. 开关频率电阻器选择

R_{FREQ} 电阻值 ($k\Omega$)	标称开关频率 (kHz)
100	200
40.2	500

表 7-1. 开关频率电阻器选择 (续)

R _{FREQ} 电阻值 (kΩ)	标称开关频率 (kHz)
24.9	800

使用容差为 1% 或更低的电阻器进行 R_{FREQ} 选择。

7.3.1.4 压降调节

TPS7H5101 允许用户为降压转换器设置压降调节，其中输出电压设定点会根据电源转换器的负载电流而变化。输出电压设定点随着负载电流的增加而降低，并随着负载电流的减小而升高。凭借此特性，通过发生负载瞬变时在设定点和精度限制之间留出更多的裕度，可以更轻松地满足 FPGA 和 ASIC 内核电压典型值的严格交流容差规格。此外，压降调节还可以降低转换器输出端所需的输出电容。

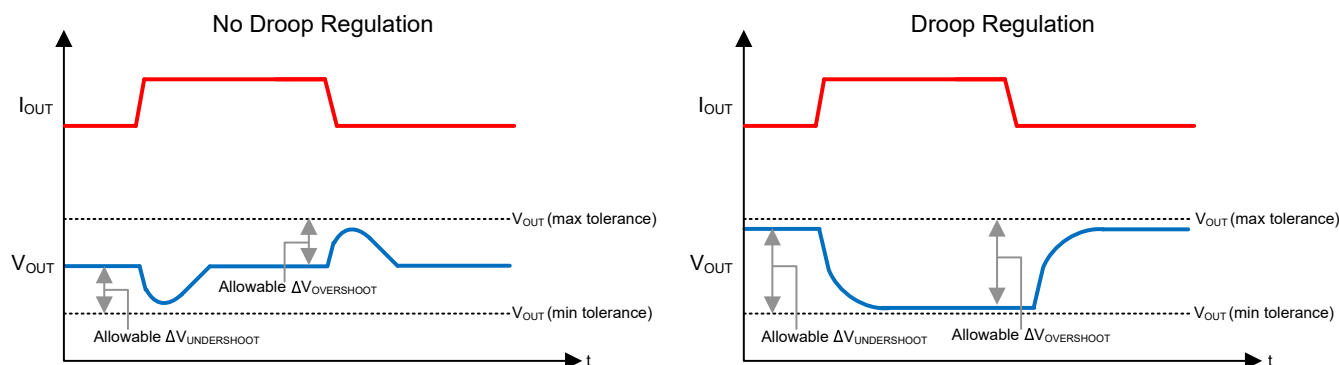


图 7-4. 有压降和无压降情况的输出电压瞬态比较

实现的压降量取决于为转换器选择的负载线路特性 R_{LL}。可以使用以下公式确定压降：

$$V_{\text{DROOP}} = R_{\text{LL}} \times I_{\text{OUT}} = \frac{R_{\text{CS(eff)}} \times A_{\text{CS}} \times I_{\text{OUT}}}{A_{\text{DROOP}}} \quad (3)$$

其中：

- R_{LL} 是负载线路特性 (如图 7-5 中所示)
- R_{CS(eff)} 是有效电流检测电阻
- A_{CS} 是电流检测增益
- I_{OUT} 是负载电流
- A_{DROOP} 是压降增益

请注意，TPS7H5101 的内部电流检测增益为 1，因此对于此公式，通常可以将方程式 3 中的 A_{CS} 设置为 1。但是，如果使用任何外部电流检测电路，则需要将该电路的增益纳入 A_{CS} 一起考量。如果其中任何一个用作控制器的初级电流检测输入，则参数 R_{CS(eff)} 需要等于电流检测电阻器或电感器 DCR。将 TPS7H5101 与 TPS7H6200 搭配使用时，R_{CS(eff)} 的值变为 5mV/A。压降通过方程式 4 确定：

$$A_{\text{DROOP}} = 1 + \left(\frac{R_{\text{DROOP}}}{R_{\text{COMP}}} \right) \quad (4)$$

其中：

- R_{DROOP} 是 DROOP 与 COMP 引脚之间连接的电阻器
- R_{COMP} 是 COMP 与 VREF 引脚之间连接的电阻器

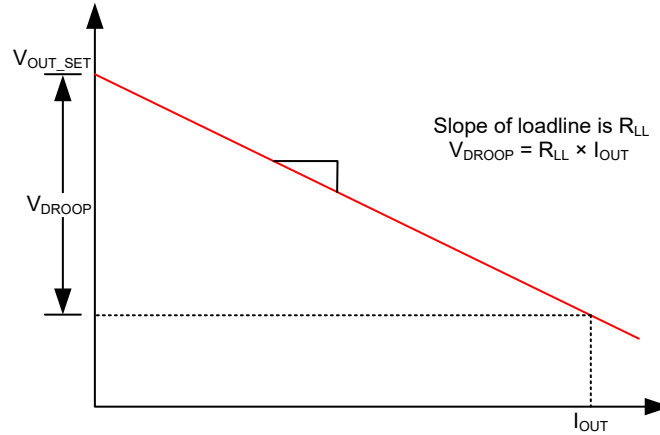


图 7-5. 负载-线路调整

7.3.1.5 斜坡补偿

如果噪声耦合到 ISUM 或 VDROOP 波形中，则噪声可能会导致在意外时间生成控制器的导通时间脉冲。结果是电源转换器中产生抖动，导致在开关行为时产生非理想因素。通过引入斜坡补偿，可提升这些波形的抗噪性能，进而有助于降低电源转换器的抖动。

TPS7H5101 有三个可选择用于斜坡补偿的可选幅值，如“斜坡补偿配置”中所示。请注意，斜坡补偿随所选的标称开关频率而变化，以便始终在开关周期结束时达到目标幅值。根据应用选择斜坡补偿的幅值，以更大限度地减少抖动。增加的斜坡补偿会使环路带宽略有下降，因此需要谨慎选择斜坡高度。较高的幅值可以更有效地减少抖动，但也会导致瞬态响应变差。

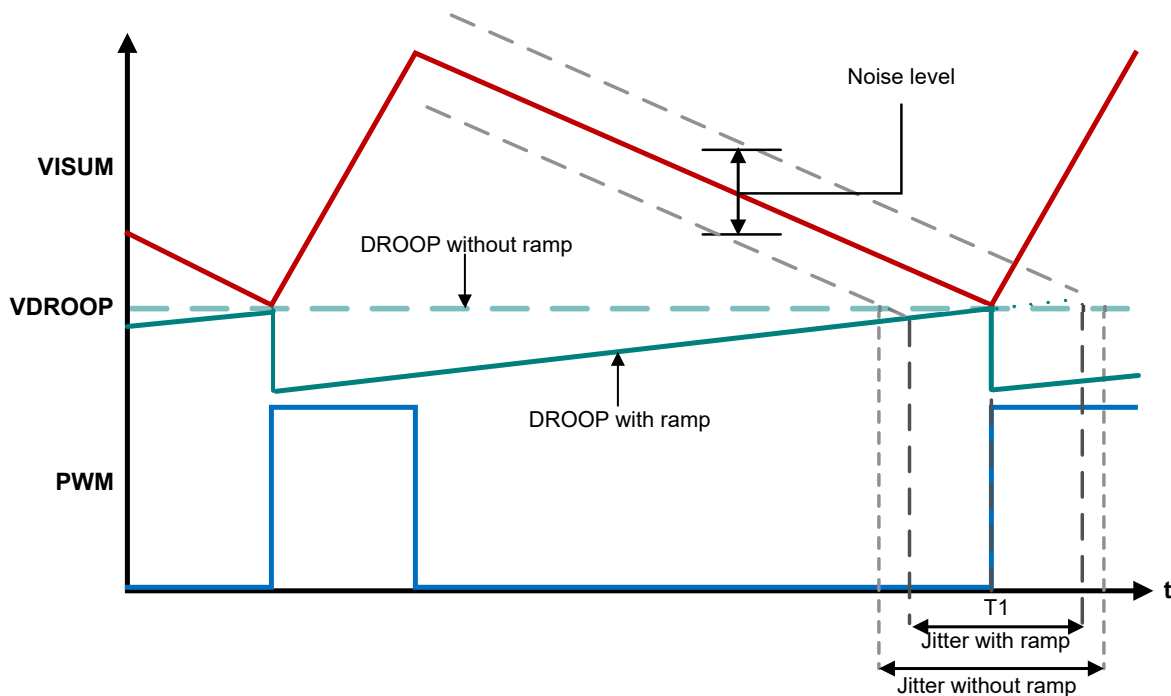


图 7-6. 斜坡补偿对运行的影响比较

表 7-2. 斜坡补偿配置

斜坡引脚连接	斜坡补偿幅值 (mV)
GND	20

表 7-2. 斜坡补偿配置 (续)

斜坡引脚连接	斜坡补偿幅值 (mV)
断开 (悬空)	60
VLDO	100

7.3.1.6 下冲抑制 (USR)

在瞬态负载释放期间，必须快速增加电感器中的能量以满足负载需求。下冲抑制 (USR) 特性使 TPS7H5101 控制器能够实现此目的。当 DROOP 和 ISUM 之间的差值超过所需阈值时，通过允许控制器两相之间的脉冲重叠来提供所需的能量增加。如节 7.3.1 中所述，在正常运行期间，相位管理器不允许两个输出同时产生导通脉冲，并保持两个信号之间 180° 的相位差。但 USR 期间的脉冲重叠允许更频繁地产生脉冲，从而提供满足负载需求和减少输出电压下冲所需的电感器能量增加。USR 还具有额外的优势，即减少转换器输出端所需的输出电容量。瞬态结束后，器件恢复以稳态频率运行，并在 PWM1 和 PWM2 输出之间具有适当的相位差。

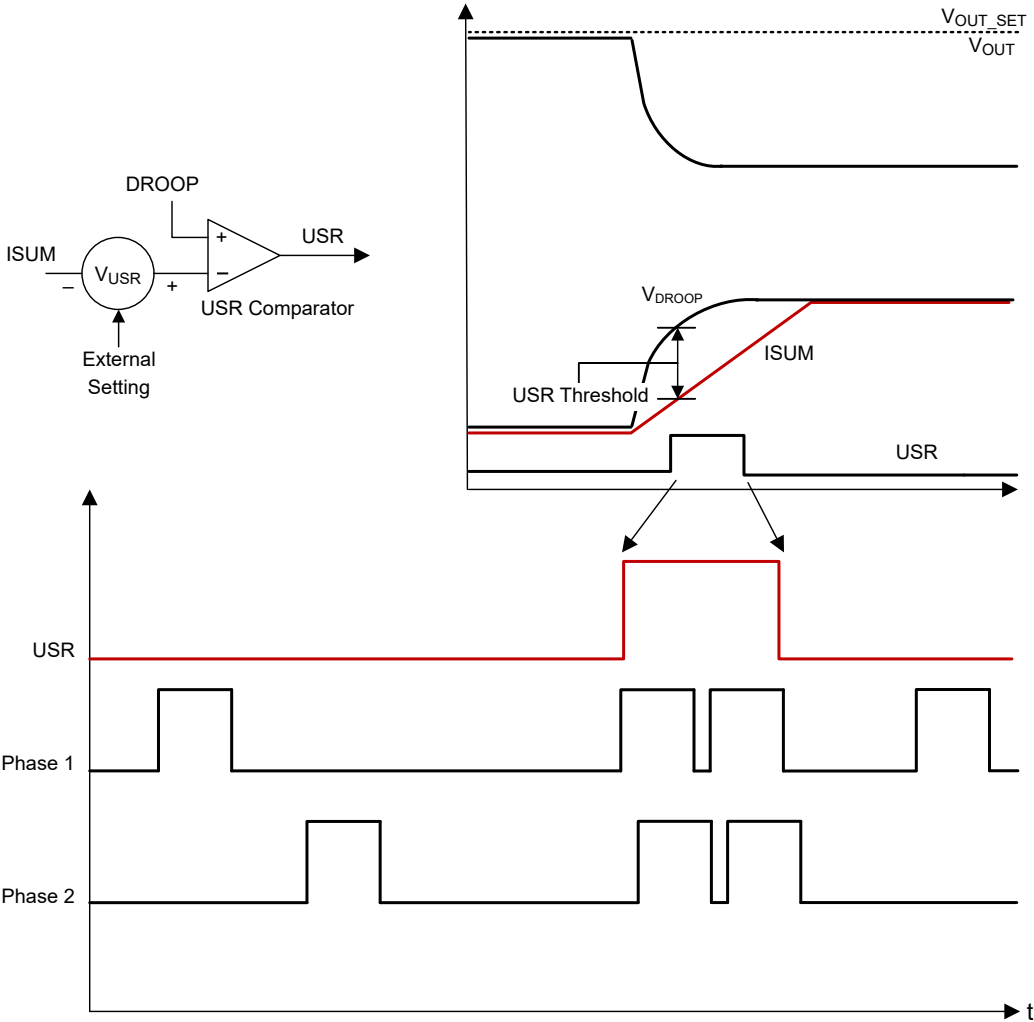


图 7-7. 下冲抑制

USR 引脚与 GND 之间的电阻器用于编程激活下冲抑制时的 DROOP - ISUM 阈值。还可以通过在 USR 到 GND 之间放置大于 2MΩ 的电阻来禁用 USR 功能。如果需要，该引脚也可以保持悬空以禁用该功能。方程式 5 展示了用于选择 R_{USR} 的公式。

$$R_{USR} = 18963 \times V_{TH_USR}^{-1.043} \quad (5)$$

其中：

- R_{USR} 是 USR 与 GND 之间的电阻 (单位为 $k\Omega$)
- $V_{\text{TH_USR}}$ 是激活下冲抑制时的所需的 DROOP - ISUM 阈值 (以 mV 为单位)

在控制器的软启动期间，禁用下冲抑制。此外，下冲抑制仅在控制器激活两个输出 (PWM1 和 PWM2) 时有效，PWM2 禁用时没有 USR 功能。

7.3.1.7 过冲抑制 (OSR)

由于负载点同步降压转换器通常具有低输出电压，因此对瞬态负载释放引起的过冲进行响应颇具挑战。TPS7H5101 提供过冲抑制 (OSR) 功能，可帮助更大幅度地降低负载释放期间的输出电压过冲。在启用 OSR 的情况下，当 DROOP 电压比 ISUM 电压低预定义的阈值时，低侧栅极驱动器将关断。对于 TPS7H5101，输出在此期间处于三态电平（有关更多详细信息，请参阅节 7.3.2）。在低侧 FET 关断的情况下，电感器中的能量通过体二极管部分耗散（或对于 GaN 器件，通过第三象限工作耗散）。随着过冲减小，控制器恢复正常运行，并允许低侧 FET 再次导通。

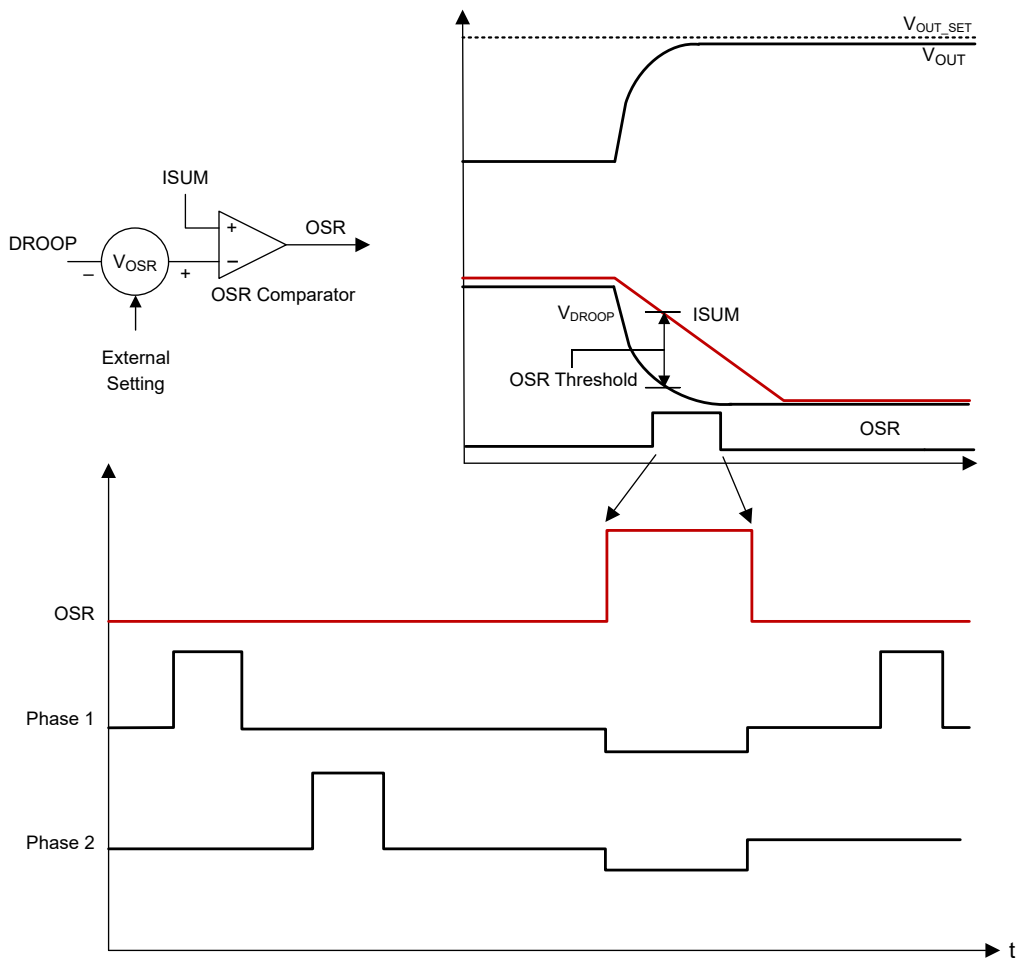


图 7-8. 过冲抑制

OSR 引脚与 GND 之间的电阻器用于编程激活 OSR 时的 ISUM - DROOP 阈值。还可以通过在 OSR 到 GND 之间放置大于 2MΩ 的电阻来禁用 OSR 功能。如果需要，该引脚也可以保持悬空以禁用 OSR。方程式 6 展示了用于选择 ROSR 的公式。

$$R_{OSR} = 18963 \times V_{TH_OSR}^{-1.043} \quad (6)$$

其中：

- R_{OSR} 是 OSR 与 GND 之间的电阻（单位为 kΩ）
- V_{TH_OSR} 是激活过冲抑制时的所需的 ISUM - DROOP 阈值（以 mV 为单位）

7.3.1.8 电流检测和电流共享

为了实现正确控制，TPS7H5101 使用的 D-CAP+ 架构会将 ISUM 与 VDROOP 进行比较。ISUM 波形是电流检测信号的总和，这些信号通过 CSx_P 和 CSx_N 以差分方式输入控制器。对于双相运行，检测每个相位的电流（第一相使用 CS1_P 和 CS1_N，第二相使用 CS2_P 和 CS2_N）。请注意，为确保正常运行，TPS7H5101 控制必须检测每个相位的谷值电感器电流，因此需要获得每个相位低侧 FET 电流的检测电流表示。因此，TPS7H5101 可以与实现低侧检测的功率级（例如 TPS7H6200）配合使用，也可以通过 DCR 或串联检测电阻直接检测电感器电流。在任一情况下，均应将电流检测信号从检测点以差分方式路由到 CSx_P 和 CSx_N 引脚。如果控制器仅采用单相运行，可通过将 CS2_P 和 CS2_N 引脚连接到 VLDO 来禁用 PWM2。

TPS7H5101 还包含内部电路，用于均衡多相降压实现每个相位中的电流。确定所有相位的平均电流，然后可以调整相应相位的导通时间以平衡电流。当 VDROOP 与 ISUM 相交时，导通时间生成比较器开始产生脉冲。C_TON 电容器使用与功率级输入电压 VIN 成比例的电流进行充电。当电容器上的电压与导通时间基准（等于 VOUT_SET）匹配时，导通时间脉冲终止。

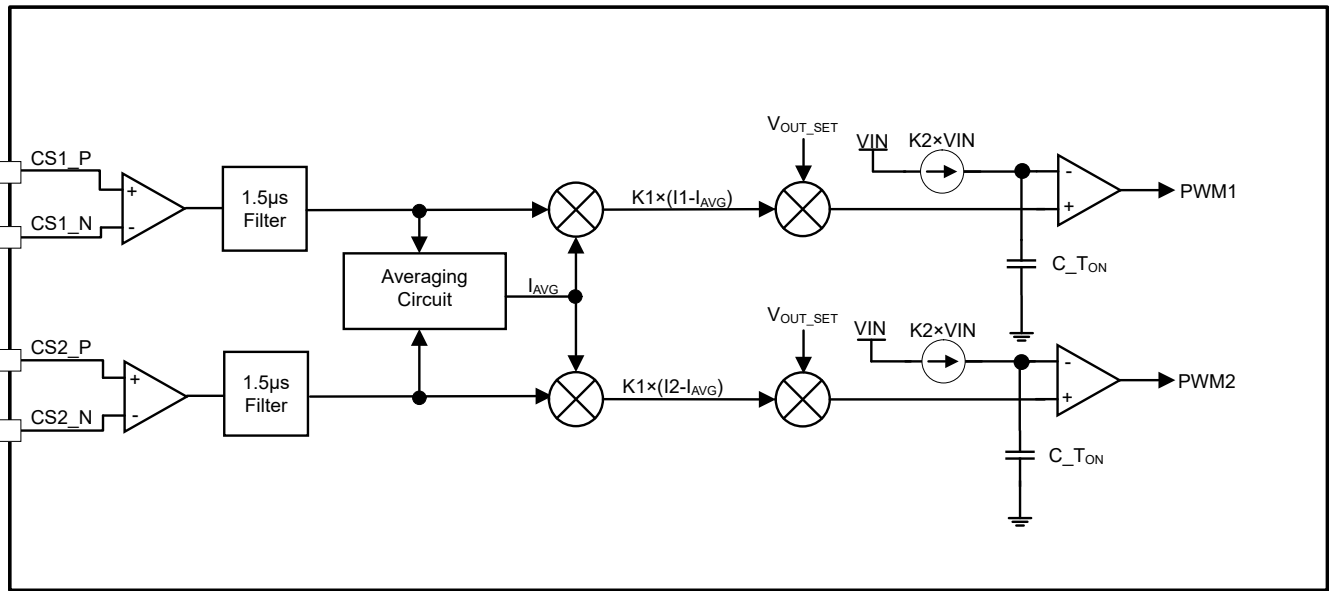


图 7-9. TPS7H5101 电流共享

图 7-9 中显示了电流共享方框图。如果相位信号的平均值相等，则导通时间脉冲在 VOUT_SET 处终止，并通过控制器向功率级提供典型的预期脉冲宽度。但是，如果 $I_1 > I_{AVG}$ ，则从 VOUT_SET 基准中减去偏移，第一个相位的脉冲宽度会缩短，从而降低该相位中的电流。同样，如果 $I_1 < I_{AVG}$ ，脉冲宽度将延长，从而增加该相位中的电流。电流共享电路对于保持多相转换器的可靠运行至关重要。

7.3.1.9 消隐时间 (BLANK)

在使用 D-CAP+ 的稳态运行期间，高侧 FET 根据控制器产生的导通时间脉冲持续时间在设定的时长内导通。在此期间，相电感电流会增加。在导通时间脉冲结束后，高侧 FET 关断，低侧 FET 导通，从而使相电感电流降低。在此期间：(1) 控制根据 ISUM 和 VDROOP 的交点确定何时产生下一个导通时间脉冲，(2) 如果检测到过流，则低侧 FET 保持导通状态，直到电感器电流降至预定义阈值以下。因此，由低侧导通或电流检测电路引起的电流波形的任何振铃都可能导致错误运行。这种意外运行会导致在不正确的时间触发导通脉冲或提前退出过流模式。控制器的消隐时间用于缓解这一问题。

消隐时间定义了一个周期，在此期间，脉冲生成比较器忽略电流检测输入，目标是防止错误触发导通时间脉冲。选择持续时间，以留出时间使任何振铃减弱。消隐时间还用于考虑功率级的电流检测趋稳时间（如果使用）。消隐时间也定义为最短关断时间，因为消隐相当于在导通时间脉冲终止后 HS FET 必须保持关断的绝对最短时间量。请注意，除了低侧 FET 导通开始时的消隐之外，比较器还会在控制器输出的整个导通时间内消隐。但只有低侧 FET 导通期间的消隐是可编程的。可编程消隐时间示例显示了多相降压转换器单相的可编程消隐时间相对于

PWM 脉冲和电流检测信号的关系。请注意，在该示例中，提供的电流检测信号表示由降压转换器中功率级产生的低侧 FET 电流。消隐时间考虑了电流检测信号的任何噪声以及外部功率级的传播延迟。

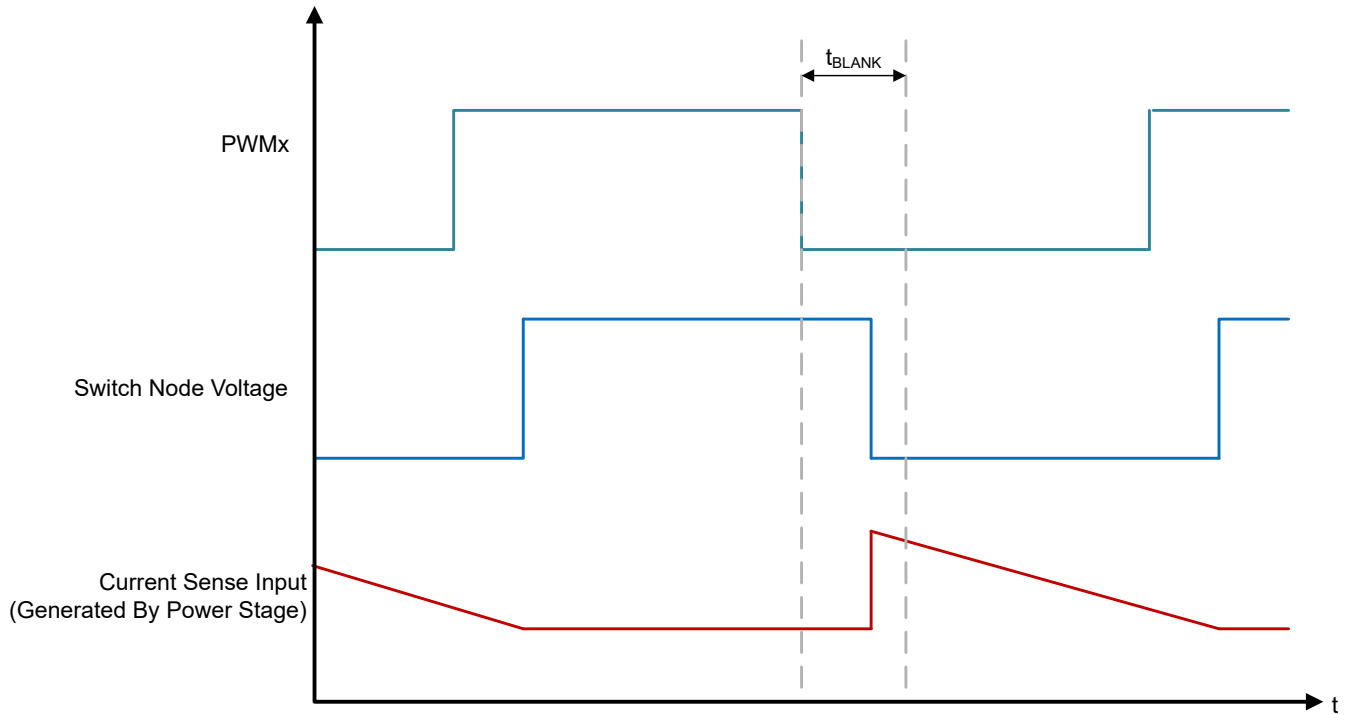


图 7-10. 可编程消隐时间示例

TPS7H5101 低侧导通周期开始时的消隐时间可以使用 BLANK 引脚到 GND 之间的外部电阻器 R_{BLANK} 来设置。
方程式 7 可用于根据所需的消隐时间选择电阻器。

$$R_{\text{BLANK}} = (1.3493 \times t_{\text{BLANK}}) - 60.386 \quad (7)$$

其中：

- R_{BLANK} 是消隐电阻值 (单位为 $k\Omega$)
- t_{BLANK} 是所需延迟时间 (单位为 ns)

7.3.2 PWM 信号

PWM1 和 PWM2 引脚将导通时间信号输出到降压转换器的功率级。控制器的输出为 5V 逻辑信号，可与 DrMOS 兼容的功率级一起使用。这些输出信号中的每一个都用于驱动单个功率级。输出信号具有三种不同的状态：逻辑高电平、逻辑低电平和三态电压（典型值为 1.7V）。下面的表 7-3 描述了与每个 PWMx 控制器输出状态相对应的驱动器或逻辑级的预期行为：

表 7-3. PWMx 输出状态

逻辑电平	功率级响应
高	高侧 FET 导通且低侧 FET 关断
低	高侧 FET 关断且低侧 FET 导通
三态（中间电平）	两个 FET 均关断

控制器禁用时，输出处于三态。因此，如节 7.3.9.1 中所述，每次启用控制器时，软启动期间的第一次转换是从三态转换到逻辑高电平。

如果控制器只需要单相运行，则可以禁用 PWM2。要禁用第二个控制器输出，需要将 CS2_N 连接到 VLDO。在此状态下，还可以将 CS2_P 连接至 VLDO。

7.3.3 遥感和设置 VOUT

TPS7H5101 具有差分遥感功能。不过，虽然 VSNS_P 引脚用作以负载为基准的电压反馈输入，但 VSNS_N 没有直接的引脚连接。相反，用于对输出电压进行编程的 OUT_SET 电阻器以 VSNS_N 为基准，后者是降压转换器负载的基准点。因此，VSNS_P 和 OUT_SET 均以控制器内部差分放大器输入端的该点为基准。

控制器的遥感架构能够检测本地 GND 与远端地之间高达 $\pm 100\text{mV}$ 的偏移。优化 PCB 布局，以使负载和控制器处的接地差绝不会超过该值。此外，以差分方式将 VSNS_P 和 VSNS_N 的走线从负载布设到控制器。如果不需要使用遥感功能，则将 OUT_SET 电阻器连接到控制器使用的同一 GND。

图 7-11 展示了一个遥感连接示例（使用 TPS7H5101 简化图）。在该示例中， $R_{\text{PARASITIC}}$ 表示为负载提供输入电压的大电流路径中的寄生电阻。使用从负载到 VSNS_P 的遥感连接可补偿寄生电阻。 $R_{\text{PARASTIC_GND}}$ 是接地路径中的寄生电阻，使用 VSNS_N 连接到 OUT_SET 电阻器时应考虑该电阻的影响。某些 FPGA 具有专用的遥感连接，在这种情况下可以进行如图 7-12 所示的连接。请注意，由于使用遥感是为了应对因印刷电路板上的寄生电阻以及大电流负载封装引起的压降，因此在转换器附近测得的输出电压高于远端负载（实际电压调节点）处的电压。

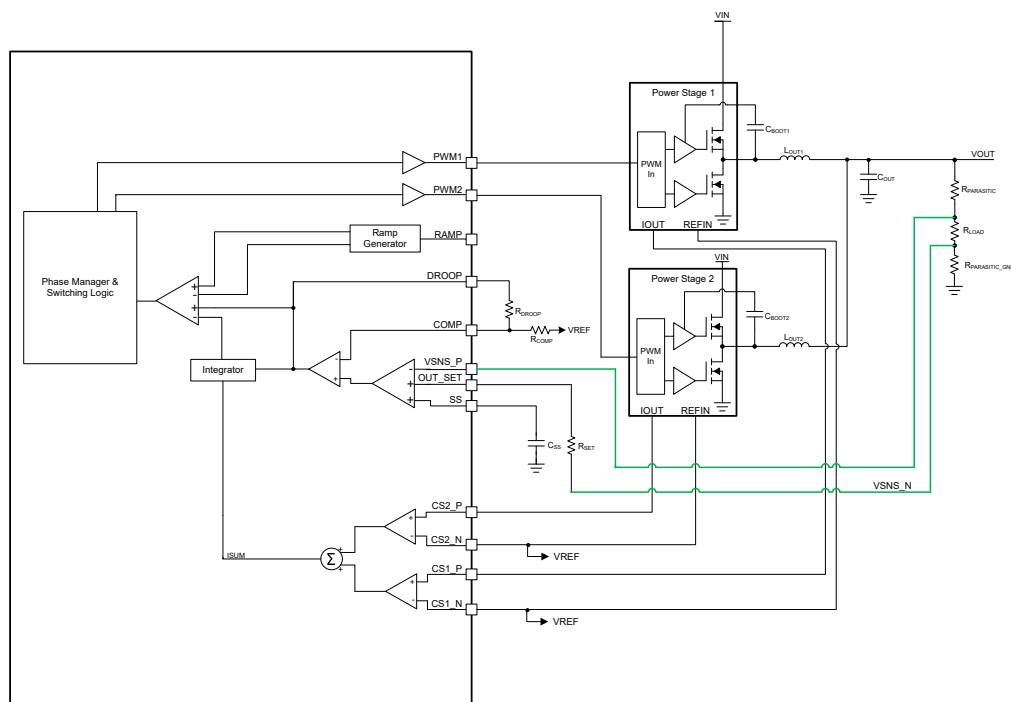


图 7-11. 遥感示例

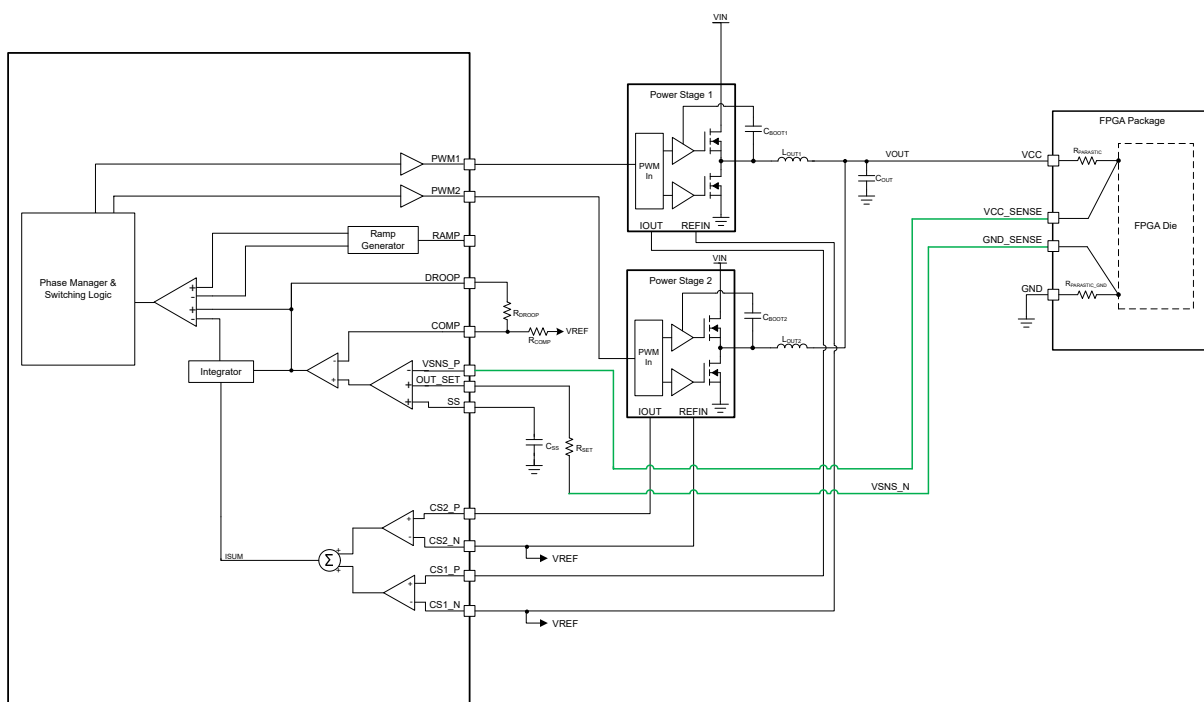


图 7-12. FPGA 遥感示例

利用 TPS7H5101 的降压转换器的输出电压可设置为 0.5V 至 2.5V 的标称范围。输出电压使用器件的 OUT_SET 引脚进行编程。OUT_SET 和 VSNS_N 之间的电阻器可设置标称输出电压值。VSNS_N 是远端负载基准点，当控制器配置为差分遥感时会使用该基准点。方程式 9 和方程式 9 可用于选择对所需输出电压进行编程的电阻器。首先使用 IREF 和 GND 之间的电阻器将 OUT_SET 输出电流设置为约 10.05 μ A。请注意，IREF 电流在 OUT_SET 上镜像。

$$R_{IREF} = \frac{V_{VREF}}{I_{IREF}} = \frac{1.7V}{10.05\mu A} = 169.2k\Omega \quad (8)$$

因此，将 R_{IREF} 设置为最接近的标准电阻值 $169k\Omega$ 。将 R_{IREF} 设置为在 OUT_SET 引脚上提供 $10.05\mu A$ 时，可以根据所需的输出电压 V_{OUT_SET} 选择 R_{SET} 值：

$$R_{SET} = \frac{V_{OUT_SET}}{I_{IREF}} = \frac{V_{OUT_SET}}{10.05\mu A} \quad (9)$$

转换器输出电压 V_{OUT} 直接对应 V_{OUT_SET} 电压。建议对 R_{SET} 和 R_{IREF} 使用容差为 0.1% 的电阻器。

7.3.4 输入电压 (VIN)

当前版本的 TPS7H5101 在 VIN 引脚上的输入电压范围为 8V 至 15V。未来版本的 VIN 范围为 4.5V 至 15V。 VIN 提供控制器内部控制电路和逻辑所需的电压。 VIN 引脚有欠压锁定功能，电压必须高于 $UVLO$ 上升阈值，然后器件才能使能并开始预期的运行。

为了生成适当的导通时间并在正常运行期间保持伪恒定开关频率，请将控制器的 VIN 连接到降压功率级输入电压。导通时间和电流共享电路都需要来自转换器功率级的输入电压才能按预期运行，详见节 7.3.1.2 和节 7.3.1.8。

在靠近控制器的位置，在 VIN 到 GND 之间连接一个至少 $1\mu F$ 的旁路电容器。

7.3.5 VLDO

施加在 VIN 上的电压用作内部稳压器的输入，用于生成 $VLDO$ 电压。 $VLDO$ 标称输出电压为 5V。 $VLDO$ 上还具有欠压锁定功能，该功能可在输出电压过低时防止器件被使能。建议在 $VLDO$ 与 GND 之间连接一个 $1\mu F$ 电容器。除了本文档中视为可接受的情况外，请勿从外部加载 $VLDO$ 。

7.3.6 电压基准 (VREF)

该器件会产生一个内部标称 1.7V 带隙基准电压。此电压是 $VREF$ 引脚的输出。 $VREF$ 引脚需要 $470nF$ 接地电容，以确保器件的电气运行正常以及实现稳健的单粒子瞬变 (SET) 性能。

在将 TPS7H5101 与 TPS7H6200 等功率级配对时， $VREF$ 还可以用作电流检测输入的基准，此时 $VREF$ 连接到 CSx_N 。电阻器 R_{COMP} (用于设置压降增益) 和 R_{OCL} (用于设置过流阈值) 也以控制器的 $VREF$ 引脚为基准。

7.3.7 使能 (EN)

当使能引脚处的电压低于使能上升阈值时，器件处于关断模式，且控制器不会产生任何输出脉冲。可通过将引脚处的电压升至该阈值以上来使能器件；使能后，可通过将电压降至使能下降阈值以下来禁用器件。可以通过多种方法在外部使能器件。 VIN 和 GND 之间的电阻分压器可用于提供 EN 电压。

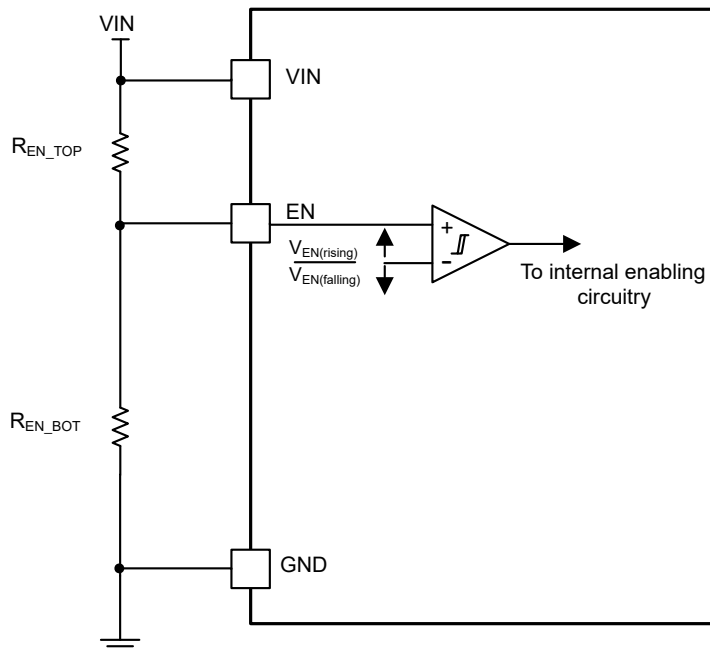


图 7-13. 使用电阻分压器的使能引脚配置

可以适当调整电阻器的大小，以在实现期望的输入电压时导通器件，如方程式 10 所示。这种实现方式创建了可调 UVLO，以补充 VIN 上的默认内部 UVLO 阈值。

$$R_{EN_BOT} = \frac{V_{EN(rising)}}{V_{IN(rising)} - V_{EN(rising)}} \times R_{EN_TOP} \quad (10)$$

其中

- $V_{IN(rising)}$ 是导致 EN 变为高电平的输入电压值
- $V_{EN(rising)}$ 是 EN 引脚的上升电压阈值
- R_{EN_TOP} 是 VIN 到 EN 的反馈电阻
- R_{EN_BOT} 是 EN 到 GND 的反馈电阻

同样，方程式 11 可用于计算 $V_{IN(falling)}$ 电压。

$$V_{IN(falling)} = V_{EN(falling)} \times \frac{R_{EN_TOP} + R_{EN_BOT}}{R_{EN_BOT}} \quad (11)$$

其中

- $V_{IN(falling)}$ 是导致 EN 变为低电平的输入电压值
- $V_{EN(falling)}$ 是 EN 引脚的下降电压阈值

也可以通过微控制器或 FPGA 直接驱动 EN 引脚。使能引脚的低电压阈值支持低至 1.1V 的逻辑电平。

如节 7.5 所述，TPS7H5101 也可以通过 PMBus 接口使能和禁用。因此，可能存在以下情况：EN 在外部高于导通所需阈值，但根据通过 PMBus 发出的命令状态，器件仍保持禁用状态。PMBus 使能的默认状态为“开”，因此在启动时，当 EN 引脚被驱动为高电平时，无需任何初始 PMBus 命令即可使能器件。

7.3.8 电源正常 (PG)

电源正常 (PG) 引脚是开漏输出，通过电阻器上拉至 7V 或更低的电压电平。选择上拉电阻值，使 PG 灌入的电流保持在 2mA 以下。对于大多数情况，10kΩ 电阻器就足够了。采用较大的阻值能够更大限度地降低功耗，但由于上拉电阻较弱，开关噪声可能会耦合到电源正常信号中。

当 V_{OUT} 大于或等于由 OUT_SET 确定的编程值的 90% (典型值) 时, 电源正常引脚将置为有效。如果 V_{OUT} 降至编程值的 88% (典型值) 以下, 则电源正常引脚置为无效。对检测到的反馈电压 V_{SENSE} 和 OUT_SET 进行了比较, 其中:

$$V_{SENSE} = V_{SNS_P} - V_{SNS_N} \quad (12)$$

如节 7.3.3 中所述, V_{SNS_N} 是以负载为基准的接地端。当对控制器使用遥感功能时, V_{SNS_N} 还可用作 OUT_SET 的基准点。请注意, 由于 PG 以本地 GND 为基准, 因此负载电流增加时 PG 置位点可能会引入一些不准确因素。如果不需要遥感功能, 则 OUT_SET 可以将本地接地端作为基准, 以获得出色的 PG 性能。

要使 PG 状态被视为有效, 控制器的输入电压 V_{IN} 必须大于 1V。当 V_{IN} 达到 7V 时, 可实现 PG 引脚的完整灌电流能力。有关更多详细信息, 请参阅“电气特性”。

除了 V_{OUT} 上的欠压外, 导致 PG 置为无效的条件包括:

- V_{IN} 进入 UVLO 状态
- 器件进入热关断状态
- 该器件通过 EN 引脚禁用

图 7-14 显示了响应 V_{OUT} 条件的预期电源正常行为。

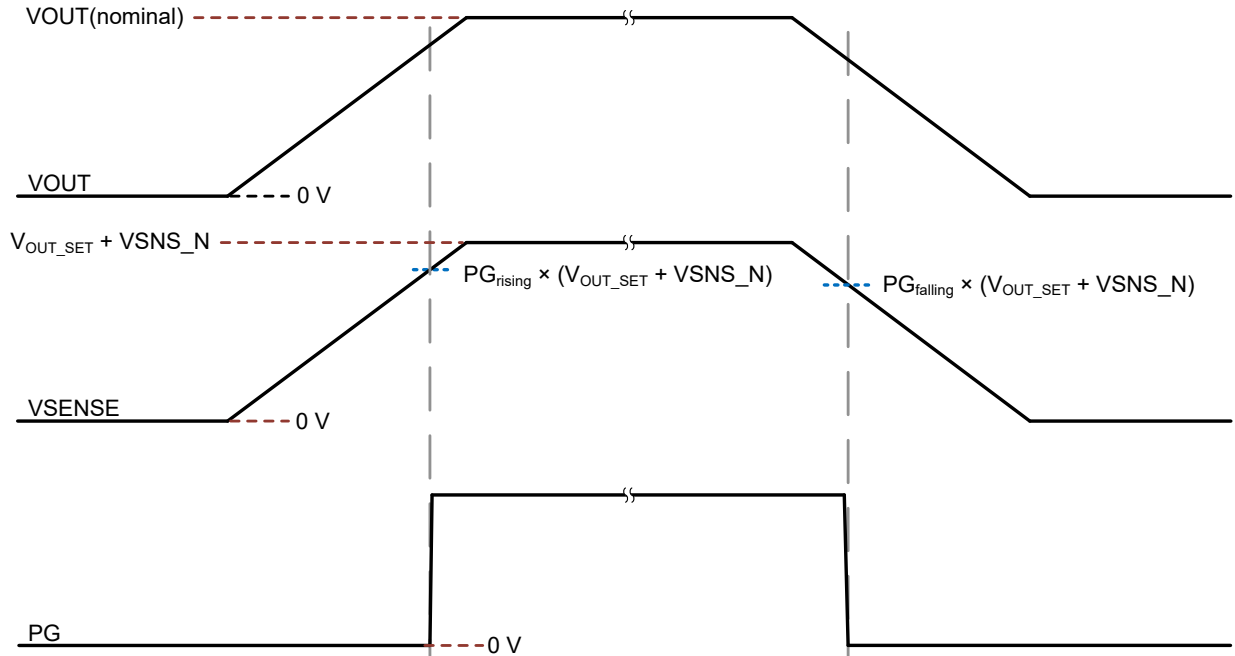


图 7-14. 电源正常阈值

7.3.9 导通行为

7.3.9.1 软启动 (SS)

软启动引脚 (SS) 和 GND 之间的电容器用于实现输出电压的受控上升。这对于防止转换器由于较大的输出电容而产生过大的浪涌电流特别有用。可以按[方程式 13](#) 所示选择满足所需软启动时间的电容：

$$C_{SS} = \frac{t_{SS} \times I_{SS}}{V_{OUT_SET}} \quad (13)$$

其中：

- t_{SS} 是所需的软启动时间
- V_{OUT_SET} 是使用 R_{SET} 确定的输出电压设定点
- I_{SS} 是软启动充电电流

在软启动期间，控制器使用 SS 引脚上的电压作为基准，直至 SS 引脚电压超过 V_{OUT_SET} 。SS 引脚电压大于 V_{OUT_SET} 后，软启动周期视为结束。为了在启动期间支持预偏置输出，TPS7H5101 始终首先向高侧 FET 发送脉冲。因此，在使用控制器启动软启动之前，与控制器结合使用的高侧栅极驱动电路必须具有足够的电压，这一点至关重要。

7.3.10 电流监测输出 (ISUM)

CSx_P 和 CSx_N 的电流检测信号在 ISUM 内部相加，并由控制器用来正确地生成导通时间脉冲，如[节 7.3.1](#) 所述。信号 ISUM 还经过缓冲，然后在 ISUM 引脚上输出，用作电流监测器。ISUM 处的电压与检测到的电流成正比，同时也是内部 ISUM 信号的 1:1 表示。该模拟信号可用于诊断或其他用户定义的用途。ISUM 输出能够驱动高达 50pF 的容性负载，足以满足大多数现代 ADC 输入的要求。ISUM 引脚上的电压输出以 VREF 为基准。

7.3.11 过流保护

TPS7H5101 使用谷值电流限制。电流限制逐相进行，这意味着如果在任一相位上检测到过大的电流，则控制器将进入过流保护模式。同样，电流限制逐脉冲进行，具体取决于检测到的电流值。如果 CSx_P 和 CSx_N 输入之间的电压高于过流阈值，则控制器会延迟下一个导通时间脉冲，直到该电压差降至阈值以下。在此延迟时间内，降压转换器的高侧 FET 处于关断状态，低侧 FET 处于导通状态。

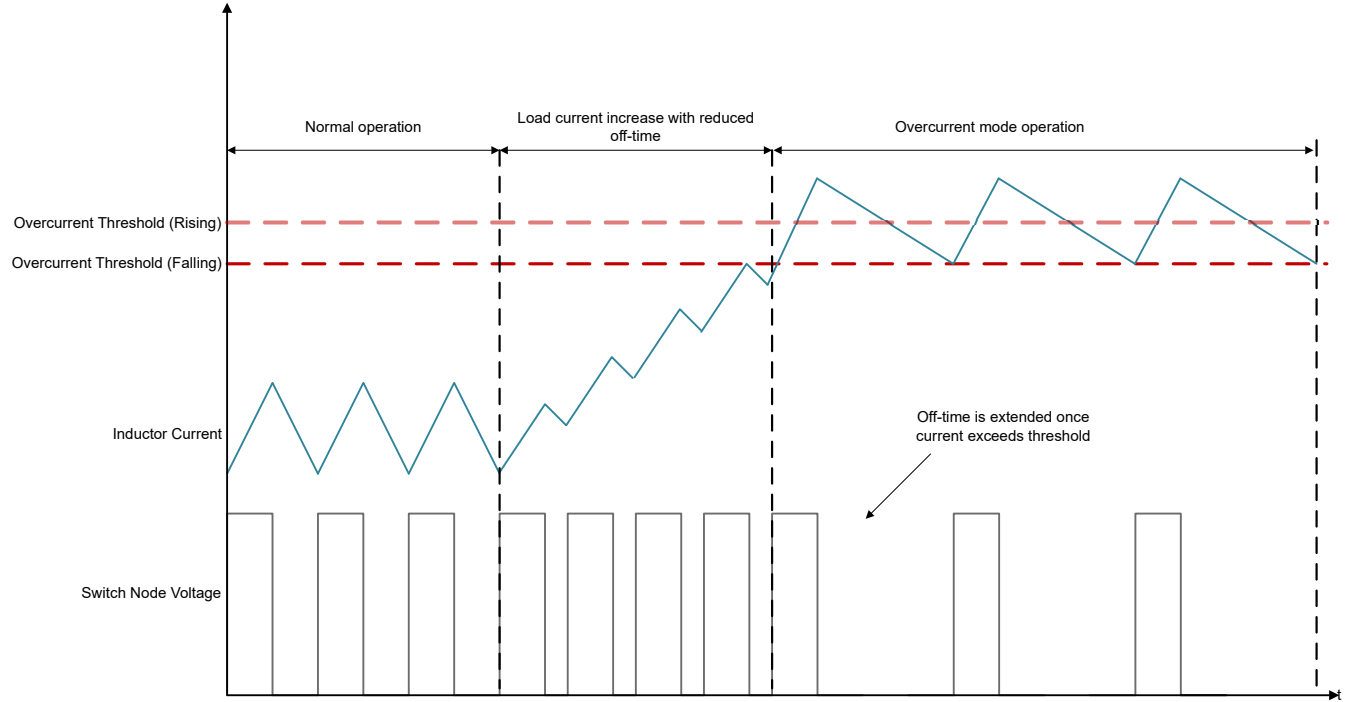


图 7-15. 谷值电流限制示例

降压转换器的谷值电流是负载电流减去电感器电流纹波的一半。过流阈值在考虑所有电流检测电阻和电流检测增益后，根据所需过流保护电平的计算谷值电流确定：

$$V_{CS_OCL} = I_{VALLEY} \times R_{CS(eff)} \times A_{CS} \quad (14)$$

其中：

- V_{CS_OCL} 是控制器在 CS 引脚处检测到的所需过流阈值电压
- I_{VALLEY} 是所需的电感器谷值电流，超过该电流时控制器过流
- $R_{CS(eff)}$ 是用于检测电感器电流的有效电流检测电阻
- A_{CS} 是电流检测电路的电流检测增益，该电路位于功率级中或控制器外部

通过在 OCL 引脚到 VREF 之间连接电阻 R_{OCL} ，可将 V_{OCL} 设置为等于方程式 14 中计算的预期目标，从而设置过流阈值：

$$V_{OCL} = I_{OCL} \times R_{OCL} \approx 5\mu A \times R_{OCL} \quad (15)$$

7.4 器件功能模式

该器件使用自适应导通时间和伪恒定频率电流模式控制架构。作为同步降压转换器，该器件在所有负载条件下以连续电流模式工作。

7.5 编程

7.5.1 PMBus 一般说明

TPS7H5101 具有一个简单的 PMBus 接口，用于为输出电压留出 +10% 至 -10% 的裕量调节以及使能和禁用该器件。此外，其还包含 PEC (数据包错误检查) 与故障处理功能，可协助实现可靠的通信。

此 PMBus 接口支持以下命令协议：发送字节、写入字节和读取字节。每种协议都有标准版本和 PEC 版本，以提供灵活性。

所有 PMBus 事务都利用 START 和 STOP 命令来确定数据包的起止边界，并在必要时允许 REPEAT START 条件。该器件可在标准模式 (100kb/s) 下运行。TPS7H5101 器件与控制器通信时，不会在 PMBus 上延展脉冲。

在 TPS7H5101 的输入电压 VIN 高于控制器的 VIN_{UVLO} 阈值后 5ms 内，PMBus 处于活动状态并准备好处理事务。不建议在此初始化周期完成之前发送事务，因为任何 PMBus 操作可能被视为无效。初始化期间所有寄存器均复位为默认值。请注意，无论控制器外部使能引脚的状态如何，OPERATION 寄存器的“ON_OFF”位在 PMBus 初始化后均默认为“开启”状态。

7.5.2 写入字节

写入格式用于向目标发送命令代码和数据字节。在起始条件 [S] 之后，发送目标芯片地址，后跟表明其是写入操作的第八位。然后，TPS7H5101 应答寻址请求，而控制器以一个 8 位寄存器地址字节进行响应。目标应答，控制器发送相应的 8 位数据字节。目标再次应答，然后控制器以停止条件 [P] 终止传输。

7.5.3 读取字节

在起始条件 [S] 之后，发送目标芯片地址，后跟表明其是写入操作的第八位。然后，TPS7H5101 应答寻址请求，而控制器以一个 8 位寄存器地址字节进行响应。目标应答，控制器发送重复的起始条件 [Sr]。再次发送目标芯片地址，后跟表明其是读取操作的第八位。目标以应答作为响应，后跟之前寻址的 8 位数据字节。然后，控制器发送否定应答 (NACK)，并最终停止条件 [P] 终止传输。

7.5.4 发送字节

发送字节格式用于向目标发送单个数据字节，其中包含编码的命令。在起始条件 [S] 之后，发送目标芯片地址，后跟表明其是写入操作的第八位。然后，TPS7H5101 应答寻址请求，而控制器以一个 8 位数据字节进行响应。目标应答，控制器以停止条件 [P] 终止传输。

7.5.5 数据包错误检查 (PEC)

可以选择使用数据包错误检查 (PEC) 对数据传输进行错误检查。如果 TPS7H5101 接收器从控制器接收的数据与计算的 PEC 不匹配，则 TPS7H5101 对 PEC 字节执行 NACK。此外，该命令将不予执行，并且 STATUS_BYTE 寄存器中的 CML 位将被置位。

如果控制器在 STOP 之前提供了时钟脉冲，则使用 PEC。如果在没有额外时钟脉冲的情况下发出 STOP，则不使用 PEC。尽管 PEC 是可选的，但建议使用此功能以实现稳健可靠的数据传输。

7.5.6 其他故障

PMBus 发送中的错误可能会导致 TPS7H5101 控制器识别出故障。这些导致 STATUS_BYE 寄存器中 CML 位置位的故障包括：

- 发送或读取的位数过多
- 发送或读取的位数过少
- TPS7H5101 控制器发送的字节数过多
- TPS7H5101 控制器读取的字节数过多
- 主机向 TPS7H5101 发送无效或不支持的 PMBus 命令

- 由于另一个 PMBus 器件将 SCL 线路保持在低电平的时间超过 32ms (典型值) , TPS7H5101 已启动检测时钟低电平超时。
- 数据包错误检查 (PEC) 失败

CML 位保持置位, 直到满足 [STATUS_BYTE](#) 中所述用于清除寄存器的条件之一。

7.5.7 PMBus 命令概述

命令	说明	写入数据类型	读取数据类型
OPERATION [01h]	开启和关闭控制器	写入字节	读取字节
CLEAR_FAULTS [03h]	清除所有锁存故障	发送字节	不适用
STATUS_BYTE [78h]	返回状态位	无	读取字节
MFR_SPECIFIC_C4 [C4h]	设置输出电压裕度	写入字节	读取字节

7.5.8 PMBUS 地址选择

TPS7H5101 允许多达 12 个不同的芯片地址用于 PMBus 通信, 前三位固定为 001。地址选择由 ADDR 引脚与 GND 之间的电阻器 R_{ADDR} 决定。下表列出了每个地址的目标电阻值。建议使用容差为 0.1% 或更小的电阻器, 以实现更好的噪声容限和更可靠的地址检测。需要为 TPS7H5101 控制器安装电阻器 R_{ADDR} 。

表 7-4. PMBus 地址的电阻器选择

PMBUS 地址	R_{ADDR} 值
0010000	1500k Ω
0010001	626k Ω
0010010	348k Ω
0010011	246k Ω
0010100	189k Ω
0010101	154k Ω
0010110	130k Ω
0010111	113k Ω
0011000	94.1k Ω
0011010	76.8k Ω
0011100	64.9k Ω
0011110	49.9k Ω

8 寄存器映射

1 OPERATION [01h] (读取/写入字节)

TPS7H5101 仅支持下面所示 OPERATION 命令的功能。

命令	定义	说明
OPERATION<7>	ON_OFF	0：关断控制器 1：导通控制器（默认）
OPERATION<6>	-	不支持且不用考虑
OPERATION<5:4>	-	不支持且不用考虑
OPERATION<3:2>	-	不支持且不用考虑
OPERATION<1>	-	不支持且不用考虑
OPERATION<0>	-	不支持且不用考虑

请注意，当超过 TPS7H5101 控制器的 VIN 和内部 VREF 欠压锁定阈值时，“ON_OFF”位的状态默认为“开”。

2 CLEAR_FAULTS [03h] (发送字节)

CLEAR_FAULTS 命令用于清除 STATUS_BYTE 寄存器中已置位的所有故障位。该命令会清除所有状态寄存器中的所有位。如果在清除该位后故障条件仍然存在，则会立即再次置位故障位。

CLEAR_FAULTS 不会导致已针对故障条件锁闭的单元重新启动。因故障条件而关断的器件可在以下条件之一时重新启动。

- 命令输出通过 EN 引脚和/或 ON_OFF 位关闭，然后重新开启。
- TPS7H5101 的 VIN 执行下电上电

如果距离上一个 PMBus 事务已经过较长的时间，则需要在下一次所需的 PMBus 命令之前发送 CLEAR_FAULTS 命令。发送此命令会清除 STATUS_BYTE 寄存器，以便 CML 位状态仅与后续事务相关。在一段时间不活动后发送 CLEAR_FAULTS 命令还可以防止潜在的重离子引起的位变化。

3 STATUS_BYTE [78h] (读取字节)

TPS7H5101 不支持 STATUS_BYTE 命令的所有功能。支持的功能列表如下所示。状态位反映转换器的当前状态。当指定的条件发生时，状态位变为高电平；当指定的条件消失时，状态位变为低电平。标志位是一个锁存位，当指定的条件发生时，该位变为高电平；而指定的条件消失时，该位不会恢复低电平。

命令	定义	说明
STATUS<7>	BUSY	不支持且始终为 0
STATUS<6>	OFF	不支持且始终为 0
STATUS<5>	VOUT_OV	不支持且始终为 0
STATUS<4>	IOUT_OC	不支持且始终为 0
STATUS<3>	VIN_UV	不支持且始终为 0
STATUS<2>	TEMP	不支持且始终为 0
STATUS<1>	CML	0：表示未发生通信、存储器或逻辑故障的标志 1：表示通信、存储器或逻辑故障的锁存标志
STATUS<0>	OTHER	不支持且始终为 0

锁存的故障标志满足以下条件之一时可删除：

- 该器件接收到 **CLEAR_FAULTS** 命令。
- 输出通过 **EN** 引脚或 **OPERATION** 命令中的 **ON_OFF** 位进行控制
- **TPS7H5101** 的 **VIN** 执行下电上电

如果在清除该位后故障条件仍然存在，则会立即再次置位故障位。**TPS7H5101** 没有用于通知主机故障条件的 **ALERT** 引脚。因此，从主机监测故障条件的理想做法是在怀疑发生故障时轮询 **STATUS_BYTE** 寄存器。

4 MFR_SPECIFIC_C4 (VOUT_MARGIN) [C4h] (读取/写入字节)

该寄存器允许以 0.67% 的阶跃调节输出电压，总范围为 +10% 至 - 10.67%。

命令	定义	说明
VOUT_MARGIN<7:5>	-	不支持且始终为 0
VOUT_MARGIN <4:0>	VMARGIN	11111 : +10.00% 11110 : +9.33% 11101 : +8.67% 11100 : +8.00% 11011 : +7.33% 11010 : +6.67% 11001 : +6.00% 11000 : +5.33% 10111 : +4.67% 10110 : +4.00% 10101 : +3.33% 10100 : +2.67% 10011 : +2.00% 10010 : +1.33% 10001 : +0.67% 10000 : 0.00% (默认值) 01111 : -0.67% 01110 : -1.33% 01101 : -2.00% 01100 : -2.67% 01011 : -3.33% 01010 : -4.00% 01001 : -4.67% 01000 : -5.33% 00111 : -6.00% 00110 : -6.67% 00101 : -7.33% 00100 : -8.00% 00011 : -8.67% 00010 : -9.33% 00001 : -10.00% 00000 : -10.67%

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

9.1 应用信息

TPS7H5101 是一款双相 D-CAP+ 降压控制器。TPS7H5101 控制器适用于卫星中的大电流负载点电力输送应用。

9.2 典型应用

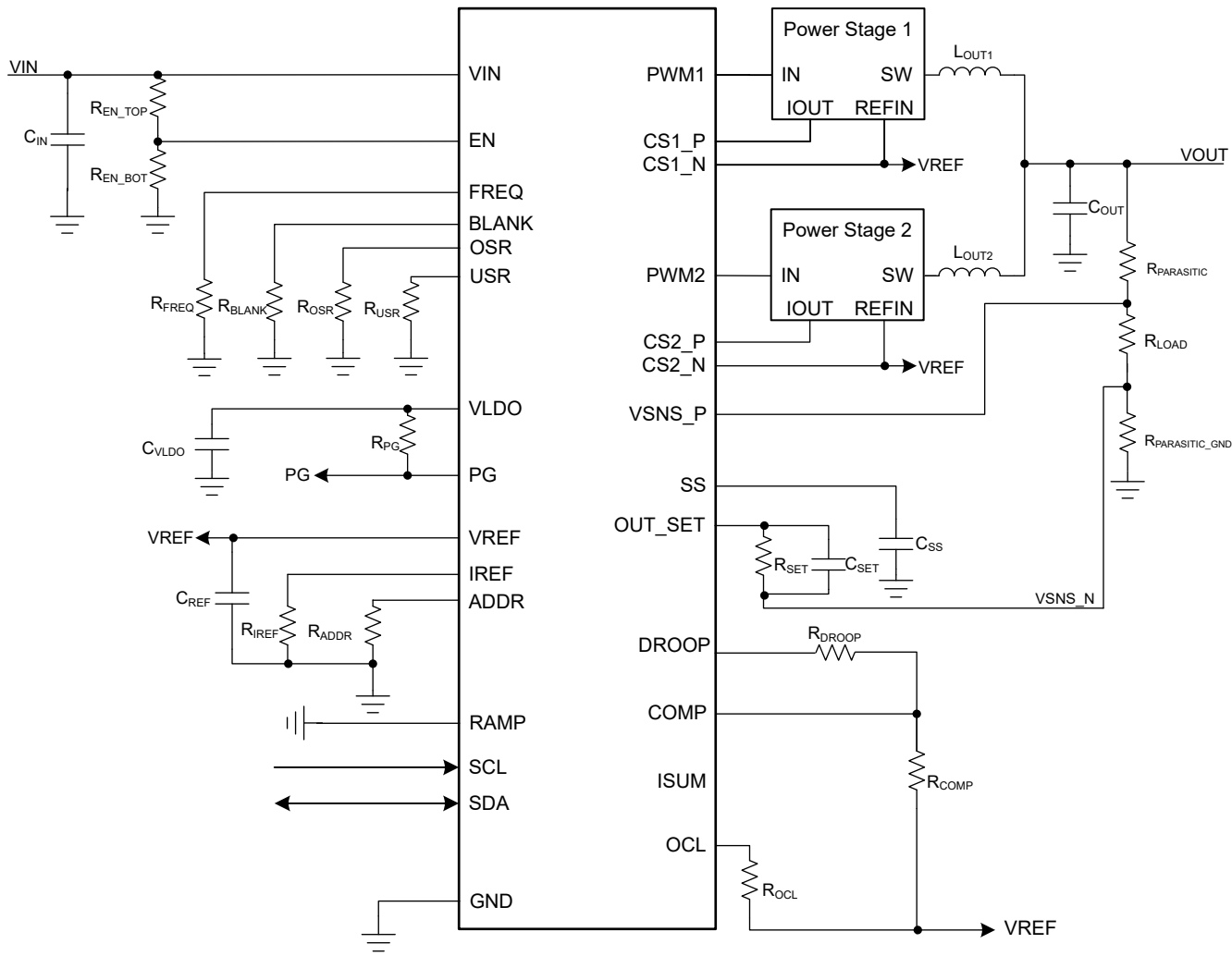


图 9-1. 典型应用原理图

9.2.1 设计要求

表 9-1. 设计参数

设计参数	设计值
输入电压	12V ± 5%
输出电压	0.8V ± 3%
最大输出电流	总计 80A, 每相 40A
电流共享精度	满载时为 ±30%
对 35A 负载阶跃 (压摆率为 120A/μs) 的瞬态响应	Δ VOUT = 5%
输出电压纹波	20mVpp
标称开关频率	500kHz
电感器	230nH (每相)
输出电容	5mF
启动输入电压 (VIN 上升)	10V

9.2.2 详细设计过程

9.2.2.1 电感器选型

选择电感值的关键标准是在瞬态性能、电感器纹波和效率之间进行权衡。电感值越小，瞬态性能越好，但纹波越大，这会降低整体转换器效率。选择较大的电感值会产生较小的纹波和较高的效率，但会影响瞬态响应。电感器纹波的良好初始目标是 20% 至 40%。因此，可按以下公式计算初始电感器纹波电流：

$$I_{PP} = \frac{I_{OUT_MAX}}{n} \times K \quad (16)$$

其中：

- I_{PP} 是峰峰值电感器纹波电流
- I_{OUT_MAX} 是最大负载电流
- n 是转换器相数
- K 是所需的纹波百分比，以十进制表示

然后，可按以下公式计算每相电感：

$$L = \frac{V_{IN_MAX} - V_{OUT}}{I_{PP}} \times \frac{V_{OUT}}{f_{SW} \times V_{IN_MAX}} \quad (17)$$

其中：

- V_{IN_MAX} 是转换器的最大输入电压
- V_{OUT} 是转换器输出电压
- f_{SW} 是标称转换器开关频率

最终电感值可以通过仿真和测试进行优化，以获得瞬态性能和效率之间所需的权衡。

9.2.2.2 电流限制阈值

电感器饱和电流额定值需要能够承受系统中预期的过流。为了确定合适的饱和电流额定值，需要计算谷值过流阈值和该模式下相应的峰值电流。参照 [方程式 14](#)，根据 [方程式 18](#) 选择谷值过流保护限值。

$$I_{VALLEY} = \left(M \times \frac{I_{OUT_MAX}}{n} \right) - \frac{I_{PP}}{2} \quad (18)$$

在此公式中：

- M 是高于最大负载电流的所需百分比裕度

确定过流所需的谷值电流后，通过令 [方程式 14](#) 和 [方程式 15](#) 相等，确定对该阈值进行编程所需的适当 R_{OCL} 值。电感器所需的最小饱和电流额定值基于过流条件下最坏情况的峰值电流，计算方法如 [方程式 19](#) 所示。

$$I_{SAT} = I_{VALLEY} + I_{PP} \quad (19)$$

9.2.2.3 负载线路设置

使用控制器的压降调节功能，可以根据目标电压轨允许的直流设定点偏差来设置负载线路。负载线路电阻 R_{LL} 由下公式确定：

$$R_{LL} = \frac{V_{OUT_ZL} - V_{OUT_ML}}{I_{OUT_MAX}} \quad (20)$$

其中：

- V_{OUT_ZL} 是零负载时所需的输出电压
- V_{OUT_ML} 是最大负载时所需的输出电压

选择压降限制 V_{OUT_ZL} 和 V_{OUT_ML} ，以便为负载电压容差规格的最小和最大限值留出裕度。通过选择压降限值和裕度，还可以考虑 V_{OUT_SET} 容差、输出电压纹波以及印刷电路板或电压检测线中出现的额外压降等因素。

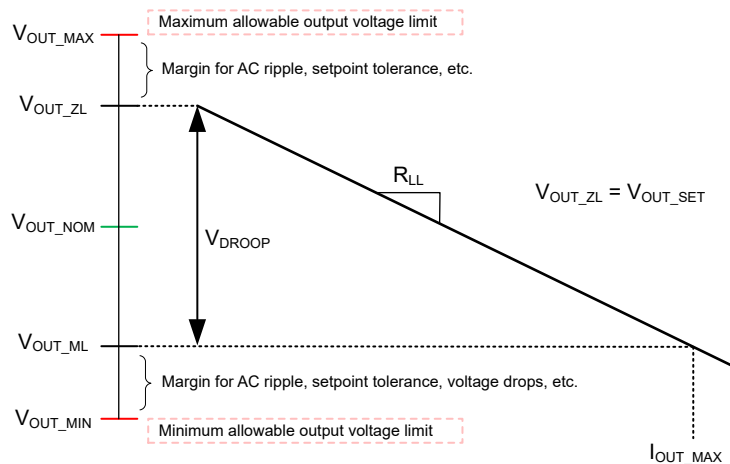


图 9-2. 确定负载线路限值

为将标称输出电压 V_{OUT_NOM} 与特定的负载电流 I_{OUT_TARGET} 相对应，可以调整 R_{SET} ，以使 V_{OUT_SET} 等于零负载输出电压 V_{OUT_ZL} 。然后根据 [方程式 21](#) 得出标称输出电压。

$$V_{OUT_NOM} = V_{OUT_SET} - (R_{LL} \times I_{OUT_TARGET}) \quad (21)$$

确定所需的 R_{LL} 值后，根据 [方程式 3](#) 和 [方程式 4](#) 确定 A_{DROOP} ：

$$A_{DROOP} = \frac{R_{CS(eff)} \times A_{CS(eff)}}{R_{LL}} = 1 + \left(\frac{R_{DROOP}}{R_{COMP}} \right) \quad (22)$$

因此，对于所需的负载线路，可以选择 R_{DROOP} 来计算必要的 R_{COMP} 。

$$R_{COMP} = \frac{R_{DROOP}}{A_{DROOP} - 1} \quad (23)$$

9.2.2.4 输出电容器选型

通常，负载瞬态期间允许的电压偏差是转换器设计所需输出电容大小的决定因素。在负载阶跃期间，电感器需要一些时间才能转换到目标电流水平。在此期间，从输出电容器拉取电荷，同时输出电压下降。同样，在负载释放期间，电感器的电荷将发送到输出电容器，并且输出过冲。应对预期下冲和过冲所需的电容大小取决于负载阶跃的幅值、选择的电感量以及在这些期间必须提供的电荷。

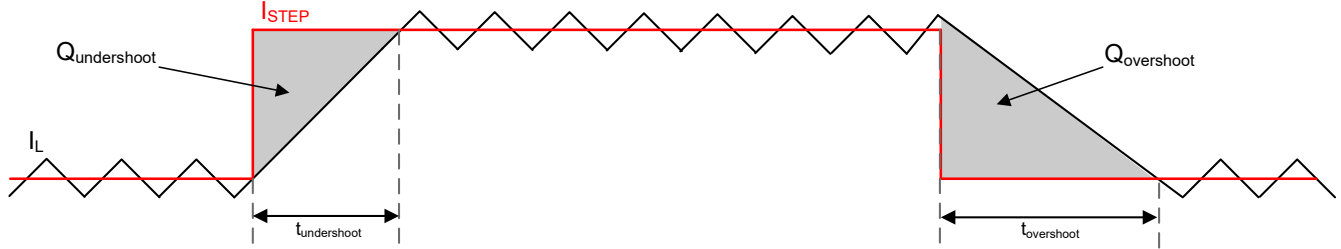


图 9-3. 负载瞬态波形

过冲和下冲周期以及这些时间内所需的电荷根据方程式 24 至方程式 28 进行计算：

$$L_{EQ} = \frac{L}{n} \quad (24)$$

$$t_{undershoot} = \frac{L_{EQ} \times I_{STEP}}{V_{IN} - V_{OUT}} \quad (25)$$

$$Q_{undershoot} = \frac{1}{2} \times t_{undershoot} \times I_{STEP} \quad (26)$$

$$t_{overshoot} = \frac{L_{EQ} \times I_{STEP}}{V_{OUT}} \quad (27)$$

$$Q_{overshoot} = \frac{1}{2} \times t_{overshoot} \times I_{STEP} \quad (28)$$

其中：

- L_{EQ} 是等效电感，等于每相电感除以相数
- I_{STEP} 是预期的最大负载阶跃和/或负载释放的幅值

所需电容的计算涉及将所需电荷除以由于负载瞬态引起的允许输出电压偏差 ΔV_{OUT} 。在此电容计算中可以考虑负载线路电阻 R_{LL} 。

$$C_{undershoot} = \frac{Q_{undershoot}}{\Delta V_{OUT} + (I_{STEP} \times R_{LL})} \quad (29)$$

$$C_{overshoot} = \frac{Q_{overshoot}}{\Delta V_{OUT} + (I_{STEP} \times R_{LL})} \quad (30)$$

如果不使用压降调节，则将 R_{LL} 设置为 0。对于该设计，用户需要选择一个输出电容，其大于 $C_{undershoot}$ 和 $C_{overshoot}$ 计算得出电容中较大者。为实现出色的总体性能，需要混合使用陶瓷电容和大容量电容。陶瓷电容器在瞬态初始期间使输出阻抗保持相对较低，以便在转换器的控制环路响应之前尽可能地减少过冲和下冲。大容量电容器在瞬态期间可以提供充足的电荷，以在电感器电流发生转换时使输出电压保持在允许的容差范围内。

9.2.2.5 环路补偿

在某些情况下，观察到的转换器瞬态行为需要改进，此时可以增加额外的补偿。增加的补偿通常取决于具体情况。

额外环路补偿需求可能会受到为设计选择的输出电容量的影响。节 9.2.2.4 详细说明了初始输出电容器选择的过程。转换器交叉频率的估算值可根据方程式 31 得出。对于 D-CAP+ 控制，交叉频率可高达标称开关频率的四分之一，从而显著改善瞬态响应。

$$f_c = \frac{1}{2\pi \times C_{OUT}} \times \frac{A_{DROOP}}{R_{CS} \times A_{CS}} \quad (31)$$

当使用较小的输出电容量时，例如当印刷电路板上空间有限时，可能会出现高带宽但相位裕度较差的情况。此外，如果负载线较浅或未使用压降调节，则可能会导致较差的相位裕度，并可能需要额外的补偿以改善性能。在上述每种情况下，均可在 R_{DROOP} 两端 (DROOP 与 COMP 之间) 增加一个串联电阻器电容器组合，以改善瞬态行为。此 RC 以方程式 32 给出的频率为整个环路传输功能增加一个零点。

$$f_z = \frac{1}{2\pi \times C_{DC} \times (R_{DC} + (R_{COMP} \parallel R_{DROOP}))} \quad (32)$$

额外的零点可用于提高相位裕度，其中 RC 用于从交流角度降低增益 A_{DROOP} ，进而降低转换器带宽。

如果所选的输出电容足够高，能够满足瞬态要求，但仍需要增加整体带宽，则可以增加与 R_{COMP} (从 COMP 到 VREF) 并联的串联电阻器电容器组合。RC 的作用是增加增益 A_{DROOP} 和转换器带宽。在此配置中，RC 向环路传输功能添加极点和零点，其频率如方程式 33 和方程式 34 所示。

$$f_z = \frac{1}{2\pi \times C_{CR} \times (R_{CR} + (R_{COMP} \parallel R_{DROOP}))} \quad (33)$$

$$f_p = \frac{1}{2\pi \times R_{CR} \times C_{CR}} \quad (34)$$

在所有情况下，RC 值都经过微调，以获得所需的瞬态响应。对于印刷电路板布局布线，如果需要改善瞬态响应，用户可以在 R_{COMP} 和 R_{DROOP} 两端添加 RC 的占位符。也可以在 COMP 与 DROOP 之间添加一个额外的小型电容器占位符，以抑制潜在的噪声问题。

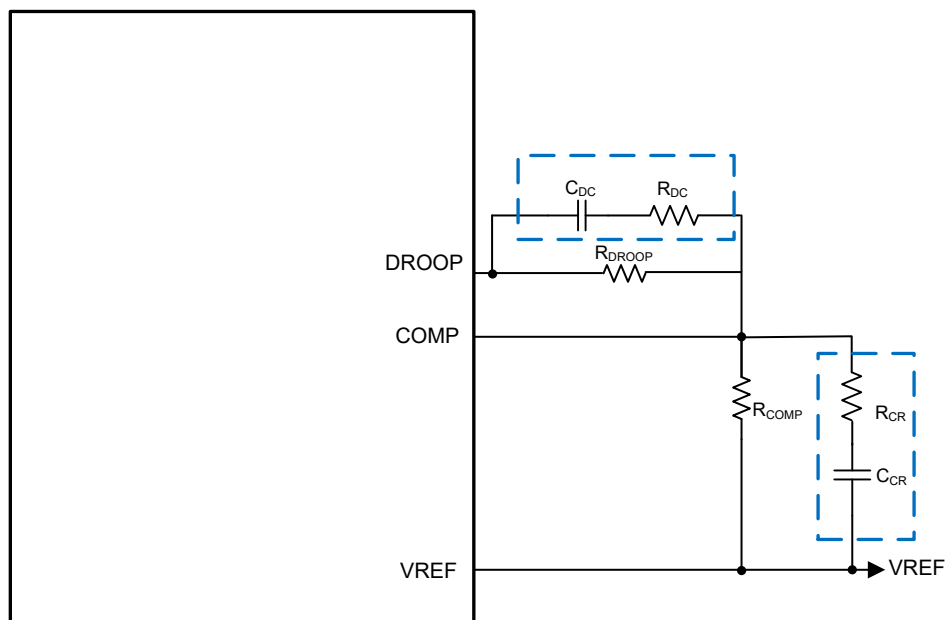


图 9-4. TPS7H5101 的补偿元件放置选项

9.2.3 应用曲线

显示了以下条件下的典型图：

- VIN (TPS7H5101) = PVIN (TPS7H6200) = 12V
- VOUT = 0.8V
- IOUT = 20A
- 开关频率 = 500kHz (标称值)

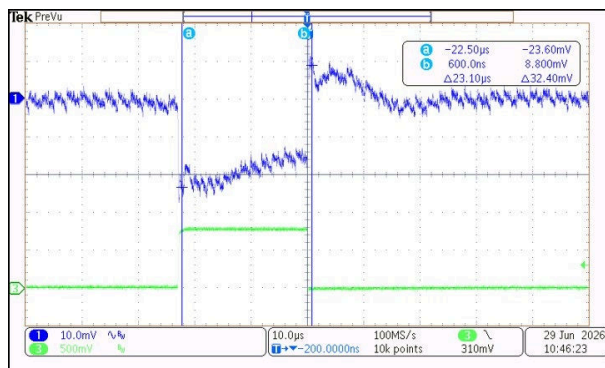


图 9-5. VOUT 对 20A 至 57A 负载阶跃 (压摆率为 150A/µs) 的响应

9.3 电源相关建议

TPS7H5101 设计为可在 4.5V 至 15V 的输入电源电压范围内运行。此电压施加到器件的 VIN 引脚。控制器的输入电压电源需要经过良好调节和正确旁通，以实现出色的电气性能。VIN 到 GND 之间需要一个至少 1μF 的输入旁路电容器，但可以使用额外的电容来改善控制器的噪声性能。将这些电容器尽可能靠近控制器放置，并使其到 GND 的路径具有低阻抗。

TPS7H5101 采用自适应导通时间架构，可根据多种因素（包括输入电压）调整输出脉冲的导通时间。因此，为了在稳态运行期间保持相对恒定的开关频率，VIN 处的控制器输入电压需要与降压转换器功率级的输入电压相同。如果将 TPS7H5101 与 TPS7H6200 功率级结合使用，则功率级的 PVIN 和控制器的 VIN 相同。控制器的导通时间和电流共享电路都需要来自功率级的输入才能按预期运行。

在 FET 的功率级电压连接附近需要足够的大容量电容器和去耦电容器，以尽可能减小总阻抗并提高转换器效率。有关更多详细信息，请参阅 TPS7H6200 的 [电源相关建议](#) 和 [布局指南](#)。

9.4 布局

9.4.1 布局指南

- 将控制器 VIN 的旁路电容器尽可能靠近器件放置。
- 将 TPS7H5101 与 TPS7H6200 功率级配合使用时，以差分方式将功率级电流检测引脚 IOUTx 和 REFINx 信号路由到控制器的 CS_Px 和 CS_Nx 引脚。将这些检测布线置于印刷电路板的低噪声层。此外，布线并使任何相关过孔远离功率级的开关节点和 PWM 信号。
- 功率级的 REFIN 信号连接到控制器的 VREF 和 CS_N 信号。可以在控制器附近进行这些连接。为了获得理想的结果，应避免将 REFIN 信号连接到 VREF 的平面或覆铜区域，并按前文详述以差分方式路由这些检测信号。
- 如果不使用 TPS7H6200，或者使用电感器 DCR 或分立式检测电阻器执行电流检测，请采用开尔文连接方式，从电阻器或电感器的焊盘连接回控制器的电流检测引脚（CS_P 和 CS_N）。这些信号也需要以差分方式路由。
- 将 OUT_SET 电阻器尽可能靠近控制器放置。同样，如果在 OUT_SET 和 VSNS_P 之间使用 470pF 电容器，以降低噪声和单粒子瞬变，则该电容器也需要靠近器件放置。
- 以差分方式路由从负载引出的 VSNS_P 和 VSNS_N 遥感线路。将 VSNS_P 走线连接至印刷电路板上需要调节电压的点，并将其引回控制器。为了获得理想的结果，请勿将 VSNS_P 直接连接到用于大电流输出电压的覆铜平面。同样，请勿将 VSNS_N 直接连接到控制器的接地平面。将 VSNS_N 走线从负载到 OUT_SET 电阻器进行布线。避免在功率级的开关节点上布置检测走线。
- 为大电流走线留出足够的导体宽度和过孔数，从而更最大限度地减小印刷电路板上的压降。尽可能为这些连接使用覆铜和平面，以降低路径的电阻和电感。
- 如果在 COMP 与 DROOP 之间和/或 COMP 与 VREF 之间使用外部补偿元件，请规划将这些元件尽可能靠近器件放置。
- 将 PMBus 地址设置电阻器靠近器件放置，尽可能远离 SCL 线路和 PWM 信号。
- 按照以下顺序确定控制器附近的元件放置优先级（从最高优先级到最低优先级）：
 - VIN 旁路电容器
 - OUT_SET 电阻器和电容器
 - DROOP、COMP 和 VREF 补偿元件
 - PMBus 地址设置电阻器
 - OCL、BLANK、OSR 和 USR 电阻器
- 更最大限度地减小布局中的大电流和高 di/dt 环路面积，包括输入电容器环路、主电流环路和栅极驱动环路。尽可能减小开关节点面积，以减轻噪声耦合问题。
- 在印刷电路板上，将控制器的模拟地与电源地分开，以隔离功率级中的高频开关噪声与控制器电路。单点接地，以保持控制器的低噪声模拟基准。

9.4.2 布局示例

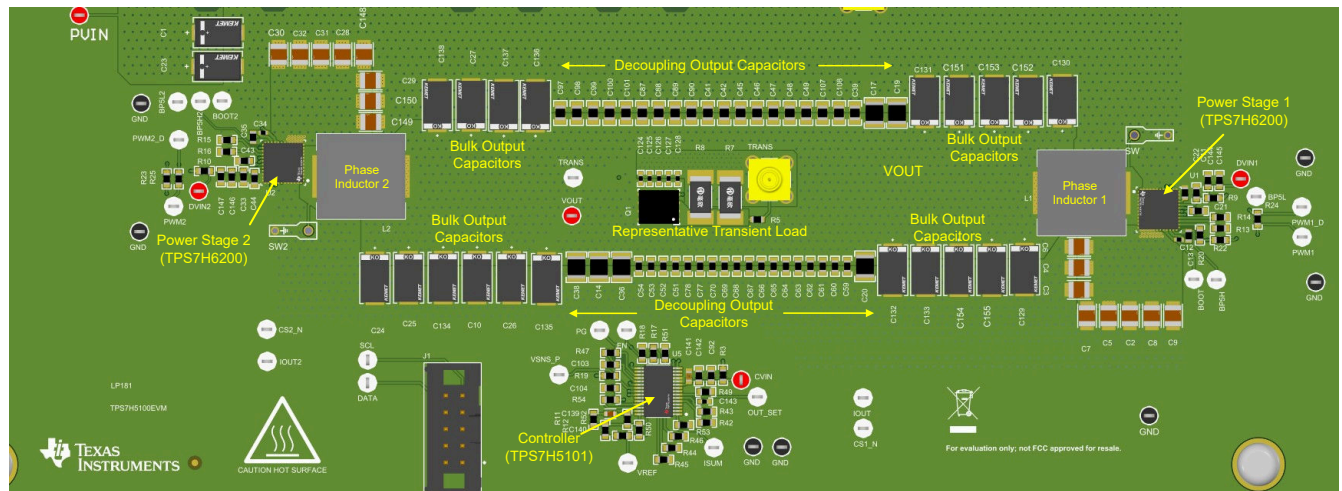


图 9-6. TPS7H5101 在双相设置中与 TPS7H6200 搭配使用的 3D 布局示例

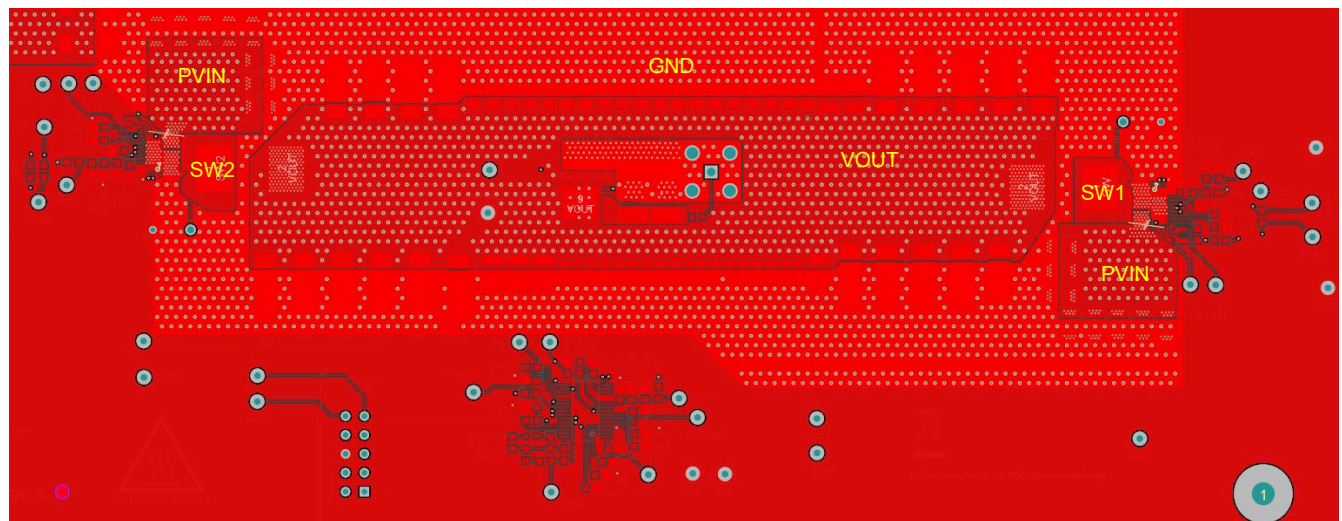


图 9-7. TPS7H5101 与 TPS7H6200 搭配使用的 2D 布局示例 — 顶层视图

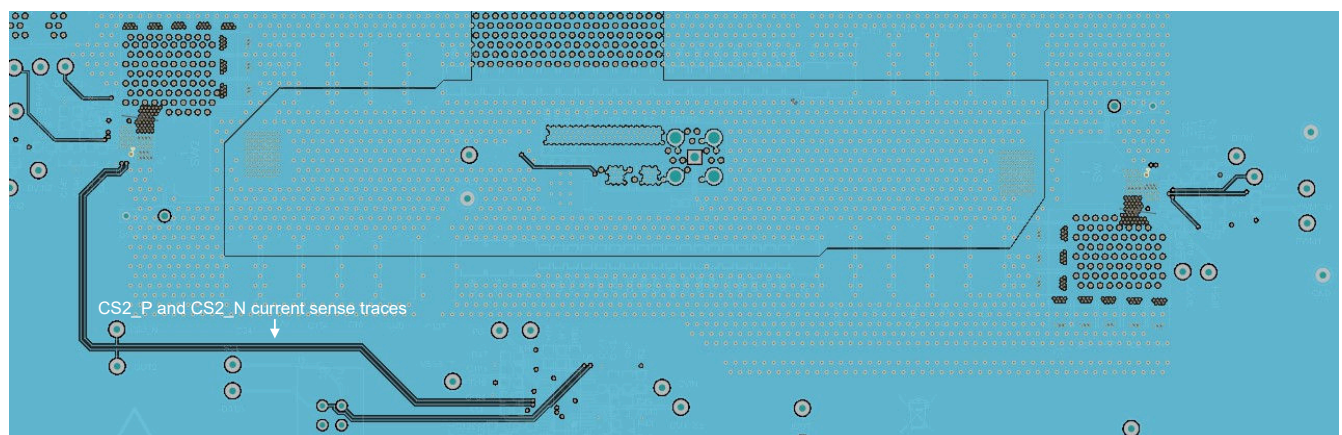


图 9-8. 从功率级到 TPS7H5101 的差分电流检测布线示例

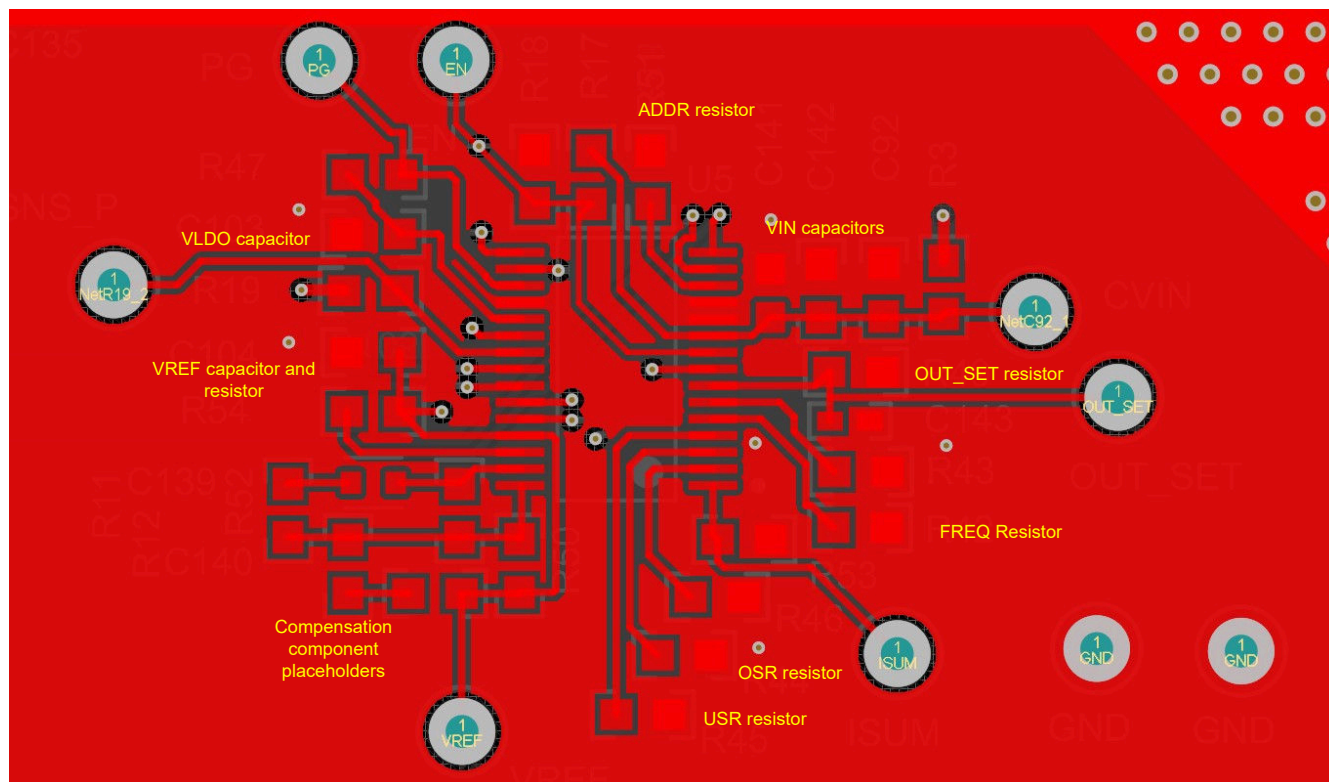


图 9-9. TPS7H5101 和元件放置的顶层视图

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 文档支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.1.2 相关文档

- [D-CAP+ 调制器及其实际性能简介](#)
- [适用于可为微处理器供电的多相降压稳压器的 D-CAP+ 控制](#)

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

D-CAP+™ and TI E2E™ are trademarks of Texas Instruments.

PMBus® is a registered trademark of System Management Interface Forum, Inc..

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
September 2026	*	初始发行版

12 机械、封装和可订购信息

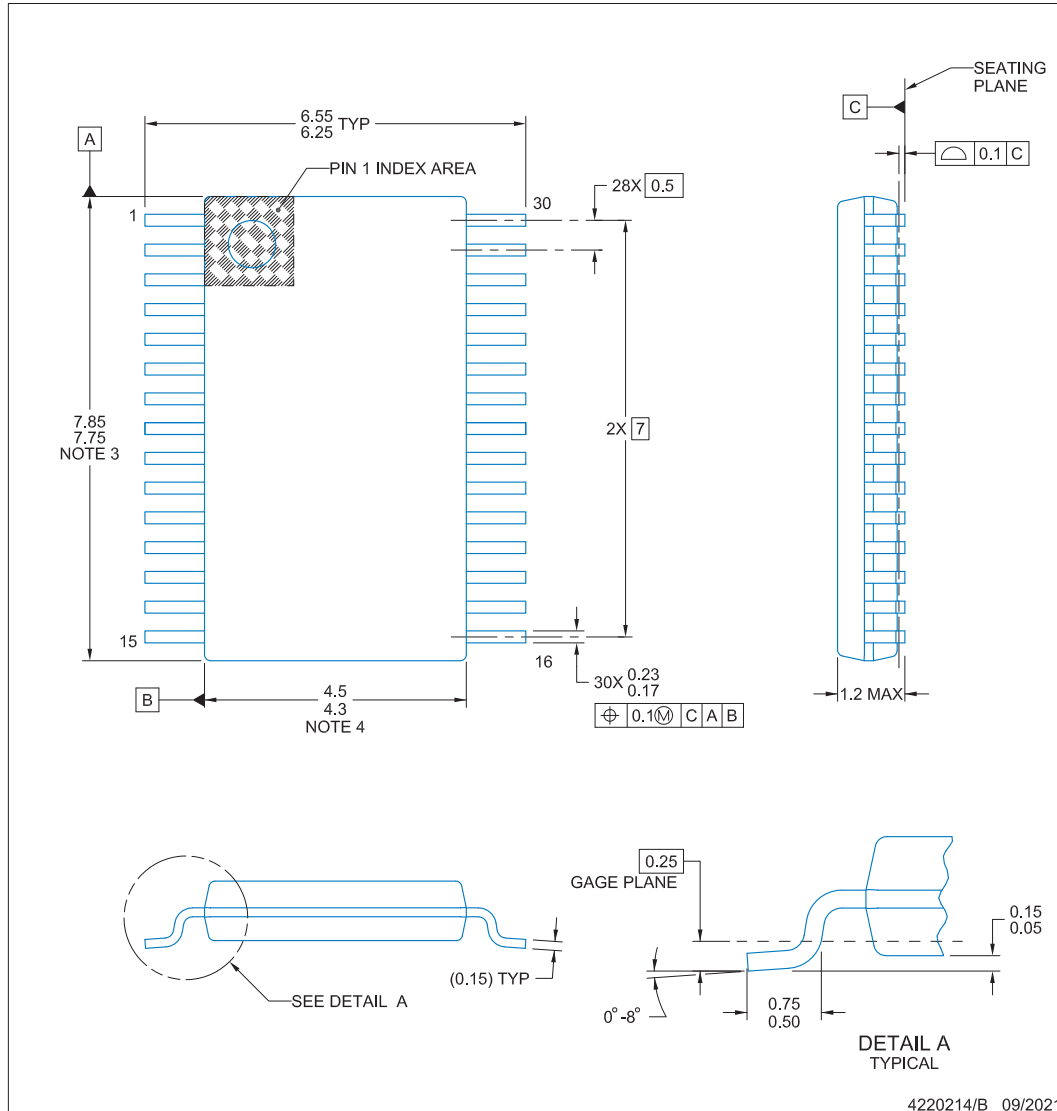
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGE OUTLINE

DBT0030A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

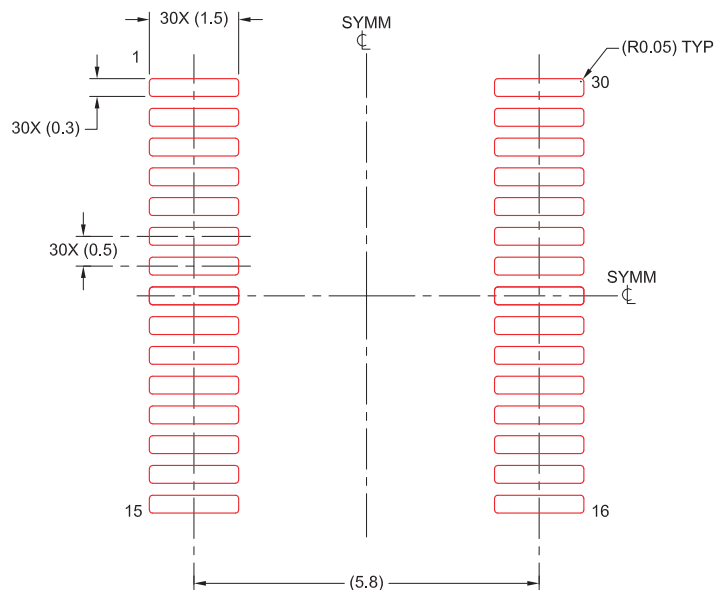
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE STENCIL DESIGN

DBT0030A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220214/B 09/2021

NOTES: (continued)

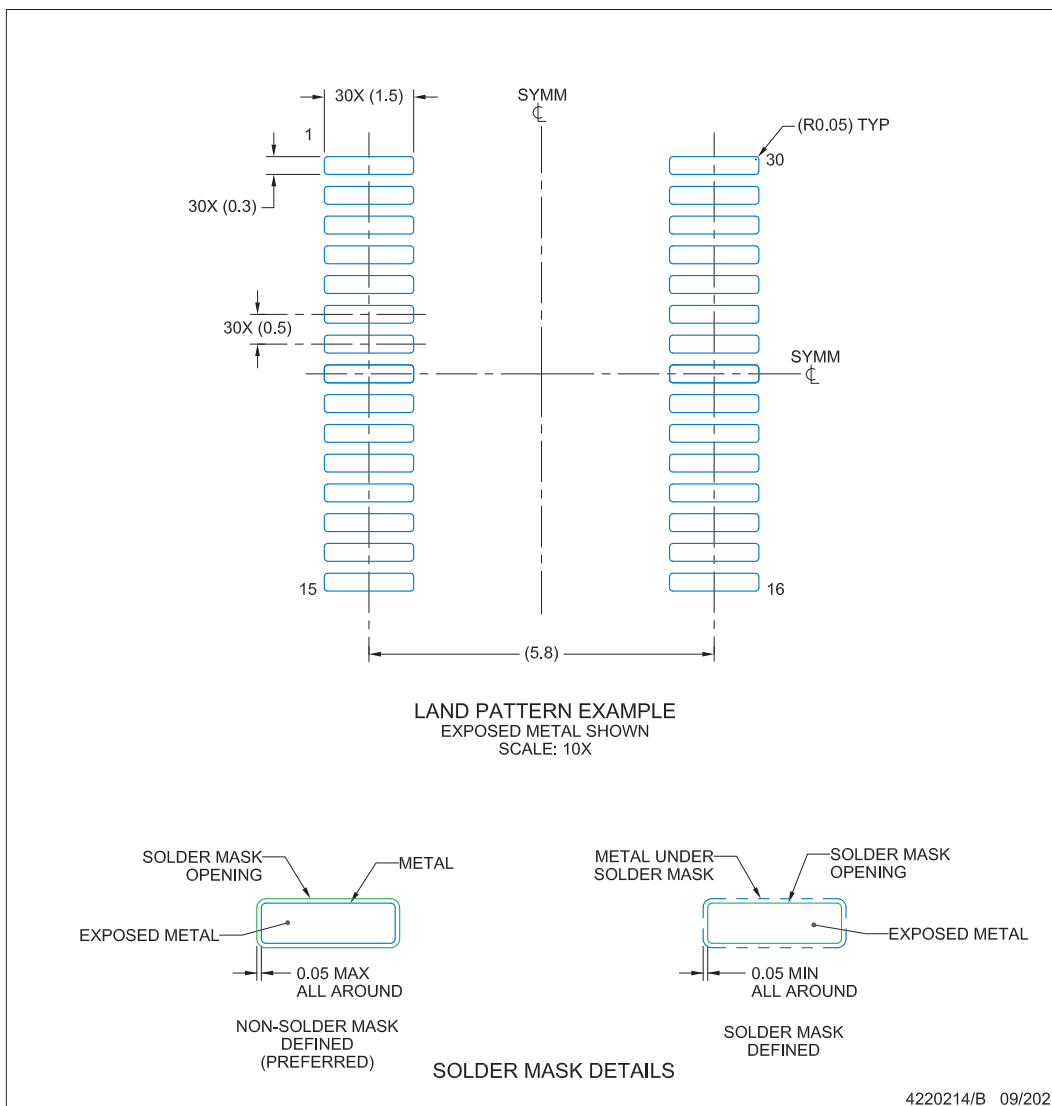
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

EXAMPLE BOARD LAYOUT

DBT0030A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS7H5101DBTTSEPA	Active	Preproduction	TSSOP (DBT) 30	250 SMALL T&R	-	Call TI	Call TI	-55 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月