TPS7H5020-SP, TPS7H5021-SP, TPS7H5030-SP, TPS7H5031-SP
TPS7H5020-SEP, TPS7H5021-SEP, TPS7H5030-SEP, TPS7H5031-SEP
ZHCSSS3E – MARCH 2025 – REVISED APRIL 2026

# TPS7H502x-SP/SEP 和 TPS7H503x-SP/SEP 耐辐射电流模式 PWM 控制器（带有集成的栅极驱动器）

## 1 特性

- 辐射性能：
  - 耐辐射保障 (RHA) 高达 100krad(Si) 总电离剂量 (TID)
  - 单粒子锁定 (SEL)、单粒子烧毁 (SEB) 和单粒子栅穿 (SEGR) 对于 LET 的抗扰度 = 75MeV-cm$^2$/mg
  - 单粒子瞬态 (SET) 和单粒子功能中断 (SEFI) 的特征值高达 LET = 75MeV-cm$^2$/mg
- 控制器级和驱动器级的输入电压范围高达 14V
- 专用栅极驱动器电压输入引脚 (PVIN) 可驱动硅器件和 GaN 器件
  - 1.2A 峰值拉电流和灌电流（12V 时）
  - 为了驱动 GaN，可选择将 VLDO 线性稳压器输出连接到 PVIN (TPS7H502x)
  - 4.5V 至 5.5V 的可编程线性稳压器 (VLDO) (TPS7H502x)
- 在温度、辐射以及线路和负载调节范围内提供 0.6V ±1% 的基准电压
- 开关频率为 100kHz 至 1MHz (TPS7H502x) 或 100kHz 至 500kHz (TPS7H503x)
- 外部时钟同步功能
- 可调斜率补偿和软启动
- 通过符合 ASTM E595 标准的塑料封装废气测试
- 可用于军用温度范围，即 -55°C 至 125°C

## 2 应用

- 太空卫星电源
- 通信有效载荷
- 雷达成像有效载荷
- 卫星电力系统

## 3 说明

TPS7H502x 和 TPS7H503x 是一款耐辐射的电流模式单端 PWM 控制器，包含集成的栅极驱动器。TPS7H502x 可应用于基于硅以及氮化镓 (GaN) 功率半导体的转换器设计，而 TPS7H503x 则主要面向基于硅的转换器。该转换器集成了多个关键功能，例如软启动、使能和可调斜率补偿，同时保持较小的封装尺寸。该控制器还具有 0.6V ± 1% 的电压基准容差，可支持高精度电源转换器设计。

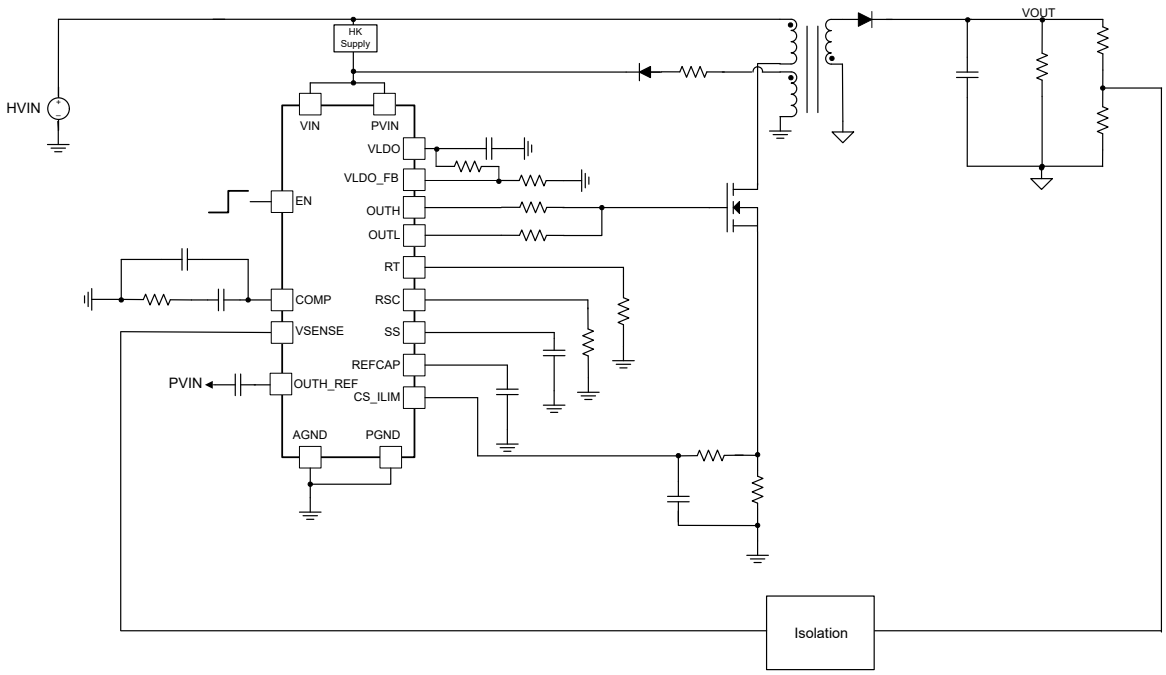
TPS7H502x 和 TPS7H503x 可通过 SYNC 引脚使用外部时钟来运行，也可使用 RT 引脚以用户决定的频率对内部振荡器进行编程来运行。TPS7H502x 器件的开关频率高达 1MHz，而 TPS7H503x 支持高达 500kHz 的工作频率。控制器的驱动器级具有宽输入电压范围，并支持高达 1.2A 的峰值拉电流和灌电流。TPS7H502x 具有可编程稳压器 VLDO，该稳压器也可以直接连接到驱动器级的输入端 (PVIN)，以便为 GaN FET 的运行提供受控良好的栅极电压。可编程稳压器可接受 4.5V 至 5.5V 范围的电压。TPS7H5020 和 TPS7H5030 器件具有 100% 的最大占空比，而 TPS7H5021 和 TPS7H5031 具有 50% 的最大占空比。该控制器支持多种电源转换器拓扑，包括反激式、正激式和升压。

**封装信息**

| 器件型号(1) | 等级 | 本体尺寸(2) |
|---|---|---|
| 5962R2420101PYE | QMLP-RHA | 24 引脚塑料<br>4.40mm × 7.80mm<br>质量 = 100.6mg |
| 5962R2420102PYE | | |
| 5962R2420103PYE | | |
| 5962R2420104PYE | | |
| TPS7H5020MPWPTSEP | SEP | |
| TPS7H5021MPWPTSEP | | |
| TPS7H5030MPWPTSEP | | |
| TPS7H5031MPWPTSEP | | |

(1) 有关更多信息，请查看“器件比较表”表格。
(2) 质量为标称值，本体尺寸（长 × 宽）为标称值，不包括引脚。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。




**TPS7H502x 的典型应用电路**


Copyright © 2026 Texas Instruments Incorporated

# 内容

**1 特性** ..... 1
**2 应用** ..... 1
**3 说明** ..... 1
**4 器件比较表** ..... 4
**5 引脚配置和功能** ..... 5
**6 规格** ..... 7
6.1 绝对最大额定值 ..... 7
6.2 ESD 等级 ..... 7
6.3 建议运行条件 ..... 8
6.4 热性能信息 ..... 8
6.5 电气特性 ..... 9
6.6 质量合格检验 ..... 13
6.7 典型特性 ..... 14
**7 详细说明** ..... 27
7.1 概述 ..... 27
7.2 功能方框图 ..... 28
7.3 特性说明 ..... 30
7.4 器件功能模式 ..... 45
**8 应用和实施** ..... 46
8.1 应用信息 ..... 46
8.2 典型应用 ..... 46
8.3 电源相关建议 ..... 55
8.4 布局 ..... 55
**9 器件和文档支持** ..... 58
9.1 文档支持 ..... 58
9.2 接收文档更新通知 ..... 58
9.3 支持资源 ..... 58
9.4 商标 ..... 58
9.5 静电放电警告 ..... 58
9.6 术语表 ..... 58
**10 修订历史记录** ..... 58
**11 机械、封装和可订购信息** ..... 60

Copyright © 2026 Texas Instruments Incorporated

# 4 器件比较表

| 通用器件型号 | 辐射等级 | 等级(1) | 封装 | 可订购器件型号 |
|---|---|---|---|---|
| TPS7H5020-SP | TID 为 100krad(Si) RLAT，无 DSEE（最高 LET = 75MeV-cm$^2$/mg） | QMLP-RHA | 24 引脚 HTSSOP PWP | 5962R2420101PYE |
| TPS7H5020-SEP | TID 为 50krad(Si) RLAT，无 DSEE（最高 LET = 43MeV-cm$^2$/mg） | 增强型航天塑料 | 24 引脚 HTSSOP PWP | TPS7H5020MPWPTSEP |
| TPS7H5021-SP | TID 为 100krad(Si) RLAT，无 DSEE（最高 LET = 75MeV-cm$^2$/mg） | QMLP-RHA | 24 引脚 HTSSOP PWP | 5962R2420102PYE |
| TPS7H5021-SEP | TID 为 50krad (Si) RLAT，无 DSEE（最高 LET = 43MeV-cm$^2$/mg） | 增强型航天塑料 | 24 引脚 HTSSOP PWP | TPS7H5021MPWPTSEP |
| TPS7H5030-SP | TID 为 100krad(Si) RLAT，无 DSEE（最高 LET = 75MeV-cm$^2$/mg） | QMLP-RHA | 24 引脚 HTSSOP PWP | 5962R2420103PYE |
| TPS7H5030-SEP | TID 为 50krad(Si) RLAT，无 DSEE（最高 LET = 43MeV-cm$^2$/mg） | 增强型航天塑料 | 24 引脚 HTSSOP PWP | TPS7H5030MPWPTSEP |
| TPS7H5031-SP | TID 为 100krad(Si) RLAT，无 DSEE（最高 LET = 75MeV-cm$^2$/mg） | QMLP-RHA | 24 引脚 HTSSOP PWP | 5962R2420104PYE |
| TPS7H5031-SEP | TID 为 50krad (Si) RLAT，无 DSEE（最高 LET = 43MeV-cm$^2$/mg） | 增强型航天塑料 | 24 引脚 HTSSOP PWP | TPS7H5031MPWPTSEP |

(1) 有关器件等级的其他信息，请查看“器件等级”。

| 通用器件型号 | 输入电压范围 | 占空比限制（标称） | 最大开关频率（标称） | 可编程 VLDO 输出 |
|---|---|---|---|---|
| TPS7H5020-SP | 4.5V 至 14V | 100% | 1MHz | 是 |
| TPS7H5020-SEP | 4.5V 至 14V | 100% | 1MHz | 是 |
| TPS7H5021-SP | 4.5V 至 14V | 50% | 1MHz | 是 |
| TPS7H5021-SEP | 4.5V 至 14V | 50% | 1MHz | 是 |
| TPS7H5030-SP | 8V 至 14V | 100% | 500kHz | 否 |
| TPS7H5030-SEP | 8V 至 14V | 100% | 500kHz | 否 |
| TPS7H5031-SP | 8V 至 14V | 50% | 500kHz | 否 |
| TPS7H5031-SEP | 8V 至 14V | 50% | 500kHz | 否 |


Copyright © 2026 Texas Instruments Incorporated

# 5 引脚配置和功能

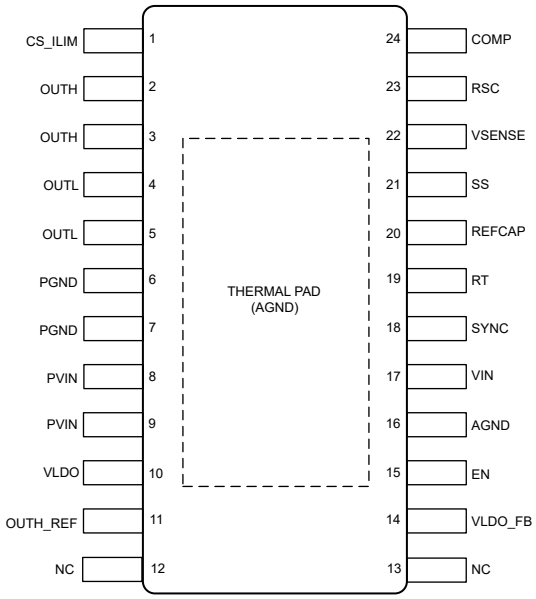



**图 5-1. TPS7H502x PWP 封装，24 引脚 HTSSOP（带有散热焊盘）（顶视图）**

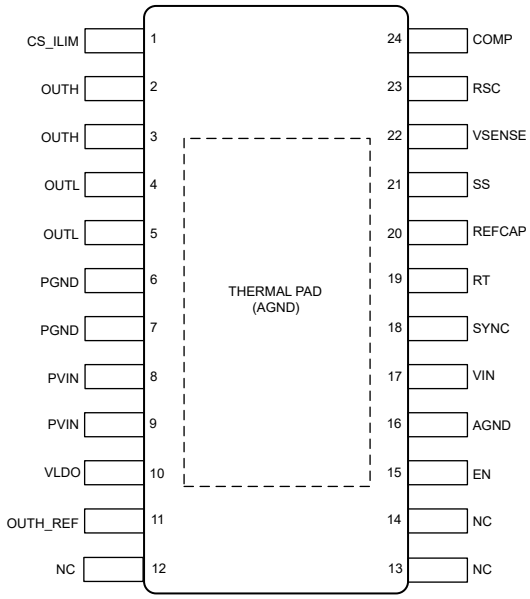



**图 5-2. TPS7H503x PWP 封装，24 引脚 HTSSOP（带有散热焊盘）（顶视图）**

**表 5-1. 引脚功能**

| 引脚 | | | 类型[1] | 说明 |
|---|---|---|---|---|
| 名称 | HTSSOP (TPS7H502x) | HTSSOP (TPS7H503x) | | |
| AGND | 16 | 16 | — | 接地。控制器电路的回路。在印刷电路板级别连接到 PGND。 |
| COMP | 24 | 24 | I/O | 误差放大器输出。输出按系数 CCSR 分频，这个经过调节的电压是 PWM 比较器的输入。将频率补偿与该引脚相连。 |
| CS_ILIM | 1 | 1 | I | 用于 PWM 控制和逐周期过流保护的电流传感。CS_ILIM 上的输入电压如果超过 1V，会触发 PWM 控制器中的过流。CS_ILIM 上检测到的波形包含 150mV 的偏移量（与 PWM 比较器输入端的 COMP/CCSR 电压相比）。 |
| EN | 15 | 15 | I | 使能。将 EN 引脚连接到大于 0.6V 的电压，即可对器件完成使能操作。此外，用户可通过 VIN 和 GND 之间的电阻分压器来调节输入欠压锁定 (UVLO)。 |
| NC | 12、13 | 12、13、14 | — | 无连接。这个引脚不是内部连接。这些引脚可以连接到 GND，以防止电荷积聚。 |
| OUTH | 2、3 | 2、3 | O | 驱动器级源电流输出。通过一条短的低电感路径连接到功率晶体管的栅极。可使用 OUTH 和晶体管栅极之间的电阻器来调节导通速度。 |
| OUTH_REF | 11 | 11 | O | OUTH 驱动器级回路。OUTH_REF 上的电压标称值比 PVIN 上的电压低 6V。当 PVIN 的电压为 6V 或更高时，在 OUTH_REF 和 PVIN 之间连接一个 220nF 的电容器。这可以提高瞬态性能，并尽可能地减少潜在的辐射引起的单粒子瞬态 (SET)。对于低于 6V 的 PVIN 电压，请将 OUTH_REF 连接到印刷电路板级的 PGND。对于 TPS7H503x，必须始终在 OUTH_REF 和 PVIN 之间连接一个电容器，因为允许的最小 PVIN 电压为 8V。 |

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

| 引脚 | | | 类型(1) | 说明 |
|---|---|---|---|---|
| 名称 | HTSSOP (TPS7H502x) | HTSSOP (TPS7H503x) | | |
| OUTL | 4、5 | 4、5 | O | 驱动器级灌电流输出。通过一条短的低电感路径连接到功率晶体管的栅极。可使用 OUTL 和晶体管栅极之间的电阻器来调节关断速度。 |
| PGND | 6、7 | 6、7 | — | 驱动器级电源接地。连接至功率晶体管的源极。在印刷电路板级别连接到 AGND。 |
| PVIN | 8、9 | 8、9 | I | 驱动器级电压输入。对于 TPS7H502x，PVIN 电压范围为 4.5V 至 14V；对于 TPS7H503x，则为 8V 至 14V。提供给功率晶体管栅极的电压约等于 PVIN 上的输入电压。该引脚可连接到 VIN，以实现单个电源操作。对于 TPS7H502x 器件，PVIN 还可连接到 VLDO，为功率晶体管栅极提供 4.5V 至 5.5V 的稳压栅极驱动电压。 |
| REFCAP | 20 | 20 | O | 1.2V 内部基准输出。需要将 470nF 的外部电容器连接到 AGND。请勿加载外部电路。 |
| RSC | 23 | 23 | I/O | 控制器的斜率补偿编程。RSC 与 AGND 之间的电阻器可设置所需的斜率补偿。 |
| RT | 19 | 19 | I/O | 控制器的开关频率编程。在 RT 和 GND 之间连接一个电阻器，以设置控制器的开关频率。如果使用外部时钟输入，仍必须连接并选择电阻器，以匹配外部时钟频率。 |
| SS | 21 | 21 | I/O | 软启动。连接到该引脚的外部电容器设置内部电压基准上升时间。可用于跟踪和时序控制。 |
| SYNC | 18 | 18 | I | 外部时钟输入。对于 TPS7H502x，SYNC 接受 100kHz 至 1MHz 的外部时钟。SYNC 接受 TPSH503x 频率为 100kHz 至 500kHz 的时钟。对于外部时钟，使用介于 40% 和 60% 之间的占空比。控制器输出的开关频率与外部时钟频率相同。必须安装 RT，以便电阻器设置的频率与外部时钟频率一致。如果未计划采用外部同步，则 SYNC 可以直接连接到 VLDO，也可以通过一个 10kΩ 电阻器连接到 GND。 |
| 散热焊盘 | — | — | — | 散热焊盘。在内部连接到 AGND。连接到印刷电路板上的一个或多个接地平面，以改善散热。 |
| VIN | 17 | 17 | I | 控制器输入电压。对于 TPS7H502x，VIN 电压范围为 4.5V 至 14V；对于 TPS7H503x，则为 8V 至 14V。为内部控制电路供电。可连接到 PVIN 以实现单个电源操作。 |
| VLDO | 10 | 10 | O | 内部稳压器的输出。对于 TPS7H502x 器件，该输出是可编程的，并可以连接到 PVIN，以获得与 GaN 兼容的稳压驱动器电压。在 TPS7H502x 中，可使用电阻分压器在 4.5V 至 5.5V 范围内进行编程，其中包含从 VLDO 到 VLDO_FB 的电阻器以及从 VLDO_FB 到 AGND 的电阻器。必须始终安装这些电阻器才能正常运行。对于 TPS7H503x 器件，此输出为固定的 5V。需要将至少 1μF 的外部电容器连接到 AGND。 |
| VLDO_FB | 14 | — | I | TPS7H502x 的 VLDO 反馈引脚。用于对 VLDO 输出电压进行编程。在 VLDO 和 AGND 之间使用电阻分压器，标称值设置为 1.2V。必须始终安装电阻分压器才能正常运行。 |
| VSENSE | 22 | 22 | I | 误差放大器的反相输入。反馈引脚使用转换器输出端的电阻分压器，标称值设置为 0.6V。 |

(1) I = 输入，O = 输出，I/O = 双向


Copyright © 2026 Texas Instruments Incorporated

# 6 规格

## 6.1 绝对最大额定值

在工作温度范围内测得（除非另有说明）(1)

| | 最小值 | 最大值 | 单位 |
|---|---|---|---|
| VIN | -0.3 | 16 | V |
| PVIN | -0.3 | 16 | V |
| SYNC | -0.3 | 7.5 | V |
| EN | -0.3 | 7.5 | V |
| RT | -0.3 | 3.6 | V |
| VSENSE | -0.3 | 3.6 | V |
| SS | -0.3 | 3.3 | V |
| RSC | -0.3 | 3.6 | V |
| COMP(2) | -0.3 | 6.0 | V |
| | -0.3 | VLDO+0.3 | |
| CS_ILIM | -0.3 | 7.5 | V |
| OUTH(2) | -0.3 | 16 | V |
| | -0.3 | PVIN+0.3 | |
| OUTL | -0.3 | 16 | V |
| OUTH_REF | -0.3 | 10 | V |
| VLDO(2) | -0.3 | 7.5 | V |
| | -0.3 | VIN+0.3 | |
| VLDO_FB (TPS7H502x) | -0.3 | 1.9 | V |
| REFCAP(2) | -0.3 | 1.9 | V |
| | -0.3 | VLDO+0.3 | |
| 工作结温 | -55 | 150 | °C |
| 贮存温度 | -65 | 150 | °C |

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在*建议的工作条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在*绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 引脚的绝对最大电压应符合两种条件中的较低者。

## 6.2 ESD 等级

| | | | 值 | 单位 |
|---|---|---|---|---|
| $V_{(ESD)}$ | 静电放电 | 人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1) | ±1000 | V |
| | | 充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2) | ±250 | |

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2026 Texas Instruments Incorporated

## 6.3 建议运行条件

在工作温度范围内（除非另有说明）

| | 最小值 | 标称值 | 最大值 | 单位 |
|---|---|---|---|---|
| VIN (TPS7H502x) | 4.5 | | 14 | V |
| VIN (TPS7H503x) | 8 | | 14 | V |
| PVIN (TPS7H502x) | 4.5 | | 14 | V |
| PVIN (TPS7H503x) | 8 | | 14 | V |
| SYNC | 0 | | 7 | V |
| EN | 0 | | 7 | V |
| COMP(1) | 0 | | 2.3 | V |
| VSENSE | 0 | 0.6 | 1 | V |
| VLDO_FB (TPS7H502x) | 0 | 1.2 | 1.3 | V |
| SS | 0 | | 1.5 | V |
| CS_ILIM | 0 | | 1.5 | V |
| OUTH、OUTL | 0 | | 14 | V |
| 输入电压转换率 (VIN) | | | 0.03 | V/µs |
| 输入电压转换率 (PVIN) | | | 0.03 | V/µs |
| 工作结温 | -55 | | 125 | °C |

(1) 有关更多详细信息，请参阅*电流检测和 PWM 生成*。

## 6.4 热性能信息

| 热指标(1) | | TP7H502x 和 TPS7H503x HTSSOP 24 引脚 | 单位 |
|---|---|---|---|
| $R_{\theta JA}$ | 结至环境热阻 | 26.6 | °C/W |
| $R_{\theta JC(bot)}$ | 结至外壳（底部）热阻 | 0.9 | °C/W |
| $R_{\theta JB}$ | 结至电路板热阻 | 7.7 | °C/W |
| $R_{\theta JC(top)}$ | 结至外壳（顶部）热阻 | 18.0 | °C/W |
| $\psi_{JT}$ | 结至顶部特征参数 | 0.2 | °C/W |
| $\psi_{JB}$ | 结至电路板特征参数 | 7.7 | °C/W |

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。


Copyright © 2026 Texas Instruments Incorporated

## 6.5 电气特性

对于 TPS7H502x，$T_A$ = –55°C 至 125°C，PVIN = VIN = 4.5V 至 14V，对于 TPS7H503x，PVIN = VIN = 8V 至 14V ，VLDO = 5V，OUT 上无负载（除非另有说明）

| 参数 | | 测试条件 | | 子组[1] | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|---|
| **电源电压和电流** | | | | | | | | |
| IDD | 工作电源电流 | OUT 无负载，PVIN = VIN | $f_{SW}$ = 100kHz | 1、2、3 | | 6.8 | 11 | mA |
| | | | $f_{SW}$ = 500kHz | 1、2、3 | | 8.5 | 17 | |
| IDD | 工作电源电流 | OUT 无负载，PVIN = VIN | $f_{SW}$ = 1MHz (TPS7H502x) | 1、2、3 | | 10.3 | 25 | mA |
| IDD | 工作电源电流 | $C_{LOAD}$ = 1,000pF（对于 OUT），PVIN = VIN | $f_{SW}$ = 100kHz | 1、2、3 | | 8.5 | 12 | mA |
| | | | $f_{SW}$ = 500kHz | 1、2、3 | | 14.5 | 22 | |
| IDD | 工作电源电流 | $C_{LOAD}$ = 1,000pF（对于 OUT），PVIN = VIN | $f_{SW}$ = 1MHz (TPS7H502x) | 1、2、3 | | 22.5 | 28 | mA |
| IDD | 工作电源电流 | $C_{LOAD}$ = 1,000pF（对于 OUT），VIN = 12V，PVIN = VLDO = 5V | $f_{SW}$ = 100kHz (TPS7H502x) | 1、2、3 | | 7 | 10 | mA |
| | | | $f_{SW}$ = 500kHz (TPS7H502x) | 1、2、3 | | 10 | 13 | |
| | | | $f_{SW}$ = 1MHz (TPS7H502x) | 1、2、3 | | 13.5 | 20 | |
| $I_{start}$ | 启动电流 (TPS7H502x) | VIN = 3.5V | | 1、2、3 | | 3.8 | 5 | mA |
| $I_{start}$ | 启动电流 (TPS7H503x) | VIN = 6.5V | | 1、2、3 | | 4.8 | 6 | mA |
| $I_{DD(dis)}$ | 待机电流 | EN = 0V | | 1、2、3 | | | 8 | mA |
| VLDO | 内部线性稳压器输出电压 (TPS7H502x) | $C_{VLDO}$ = 1µF | 5V ≤ VIN ≤ 14V，RVT = 10kΩ，RVB = 3.74kΩ | 1、2、3 | 4.36 | 4.49 | 4.62 | V |
| | | | 5.5V ≤ VIN ≤ 14V，RVT = 10kΩ，RVB = 3.24kΩ | 1、2、3 | 4.84 | 4.99 | 5.14 | |
| | | | 6V ≤ VIN ≤ 14V，RVT = 10kΩ，RVB = 2.87kΩ | 1、2、3 | 5.31 | 5.48 | 5.65 | |
| VLDO | 内部线性稳压器输出电压 (TPS7H503x) | $C_{VLDO}$ = 1µF | 8V ≤ VIN ≤ 14V | 1、2、3 | 4.8 | 5 | 5.2 | V |
| VLDO_DO | 内部线性压降电压 (TPS7H502x) | $I_{VLDO}$ = 25mA，$C_{VLDO}$ = 1µF | | 1、2、3 | | | 0.4 | V |
| VLDO_DO | 内部线性压降电压 (TPS7H503x) | $I_{VLDO}$ = 25mA，$C_{VLDO}$ = 1µF | | 1、2、3 | | | 0.5 | V |
| I_VLDO | 最大 VLDO 输出电流 (TPS7H502x) | VLDO ≥ VLDO 的 96%（无负载时），$C_{VLDO}$ = 1µF | VIN = VLDO + 0.5V | 1、2、3 | 25[4] | | | mA |
| | | | VIN = VLDO + 1V | 1、2、3 | 55[4] | | | |
| | | | VIN ≥ 7V | 1、2、3 | 90[4] | | | |
| I_VLDO | VLDO 输出电流 (TPS7H503x) | VLDO ≥ VLDO 的 96%（无负载时），$C_{VLDO}$ = 1µF | | 1、2、3 | 100[4] | | | mA |
| **使能和欠压锁定** | | | | | | | | |
| $V_{ENR}$ | 使能上升阈值 | | | 1、2、3 | 0.57 | 0.63 | 0.66 | V |
| $V_{ENF}$ | 使能下降阈值 | | | 1、2、3 | 0.48 | 0.52 | 0.55 | V |

Copyright © 2026 Texas Instruments Incorporated

## 6.5 电气特性（续）

对于 TPS7H502x，$T_A$ = –55°C 至 125°C，PVIN = VIN = 4.5V 至 14V，对于 TPS7H503x，PVIN = VIN = 8V 至 14V，VLDO = 5V，OUT 上无负载（除非另有说明）

| 参数 | | 测试条件 | | 子组(1) | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|---|
| $I_{EN}$ | 使能输入漏电流 | VIN = 14V | EN = 1V | 1、2、3 | | 1 | 100 | nA |
| | | | EN = 7V | 1、2、3 | | 30 | 700 | nA |
| $PVIN_{UVLOR}$ | PVIN UVLO 上升 (TPS7H502x) | | | 1、2、3 | 3.65 | 3.76 | 3.95 | V |
| $PVIN_{UVLOF}$ | PVIN UVLO 下降 (TPS7H502x) | | | 1、2、3 | 3.45 | 3.56 | 3.75 | V |
| $VIN_{UVLOR}$ | VIN UVLO 上升 (TPS7H502x) | | | 1、2、3 | 3.85 | 3.96 | 4.15 | V |
| $VIN_{UVLOF}$ | VIN UVLO 下降 (TPS7H502x) | | | 1、2、3 | 3.65 | 3.76 | 3.95 | V |
| $PVIN_{UVLOR}$ | PVIN UVLO 上升 (TPS7H503x) | | | 1、2、3 | 7.2 | 7.5 | 7.8 | V |
| $PVIN_{UVLOF}$ | PVIN UVLO 下降 (TPS7H503x) | | | 1、2、3 | 6.9 | 7.2 | 7.5 | V |
| $VIN_{UVLOR}$ | VIN UVLO 上升 (TPS7H503x) | | | 1、2、3 | 7.2 | 7.5 | 7.8 | V |
| $VIN_{UVLOF}$ | VIN UVLO 下降 (TPS7H503x) | | | 1、2、3 | 6.9 | 7.2 | 7.5 | V |
| $VLDO_{UVLOR}$ | VLDO UVLO 上升 | | | 1、2、3 | 3.65 | 3.77 | 3.95 | V |
| $VLDO_{UVLOF}$ | VLDO UVLO 下降 | | | 1、2、3 | 3.45 | 3.59 | 3.75 | V |
| **软启动** | | | | | | | | |
| $I_{SS}$ | 软启动电流 | SS = 0.3V | | 1、2、3 | 2.0 | 2.8 | 3.4 | µA |
| **误差放大器** | | | | | | | | |
| $EA_{gm}$ | 误差放大器跨导 | –10µA < $I_{COMP}$ < 10µA，$V_{(COMP)}$ = 1V | | 1、2、3 | 1100 | 1750 | 2700 | µA/V |
| $EA_{DC}$ | 直流增益 | $V_{SENSE}$ = 0.6V | | | | 13000 | | V/V |
| $EA_{ISRC}$ | 误差放大器拉电流 | $V_{(COMP)}$ = 1V，100mV 输入过驱 | | 1、2、3 | 95 | | 210 | µA |
| $EA_{ISNK}$ | 误差放大器灌电流 | $V_{(COMP)}$ = 1V，100mV 输入过驱 | | 1、2、3 | 95 | | 210 | µA |
| $EA_{ro}$ | 误差放大器输出电阻 | | | | | 8 | | MΩ |
| $EA_{OS}$ | 误差放大器输入失调电压 | | | 1、2、3 | -5 | | 6 | mV |
| $EA_{IB}$ | 误差放大器输入偏置电流 | | | 1、2、3 | | | 25 | nA |
| $EA_{BW}$ | 带宽 | | | 1、2、3 | | 7.5 | | MHz |
| **振荡器** | | | | | | | | |
| $SYNC_{IL}$ | SYNC 输入低电平 (TP7H502x) | VLDO = 4.5V | VIN < 5V | 1、2、3 | | | 0.8 | V |
| | | | VIN ≥ 5V | 1、2、3 | | | 0.8 | |
| | | VLDO = 5.5V | VIN < 6V | 1、2、3 | | | 0.8 | |
| | | | VIN ≥ 6V | 1、2、3 | | | 0.8 | |
| $SYNC_{IL}$ | SYNC 输入低电平 (TPS7H503x) | VIN ≥ 8V | | 1、2、3 | | | 0.8 | V |
| $SYNC_{IH}$ | SYNC 处于高电平 (TP7H502x) | VLDO = 4.5V | VIN < 5V | 1、2、3 | 3.5 | | | V |
| | | | VIN ≥ 5V | 1、2、3 | 3.5 | | | |
| | | VLDO = 5.5V | VIN < 6V | 1、2、3 | 3.5 | | | |
| | | | VIN ≥ 6V | 1、2、3 | 3.5 | | | |
| $SYNC_{IH}$ | SYNC 处于高电平 (TPS7H503x) | VIN ≥ 8V | | 1、2、3 | 3.5 | | | V |


Copyright © 2026 Texas Instruments Incorporated

## 6.5 电气特性（续）

对于 TPS7H502x，$T_A$ = –55°C 至 125°C，PVIN = VIN = 4.5V 至 14V，对于 TPS7H503x，PVIN = VIN = 8V 至 14V，VLDO = 5V，OUT 上无负载（除非另有说明）

| 参数 | | 测试条件 | | 子组[1] | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|---|
| $f_{SYNC}$ | SYNC 输入频率范围 (TPS7H502x) | | | 4、5、6 | 100 | | 1000 | kHz |
| $f_{SYNC}$ | SYNC 输入频率范围 (TPS7H503x) | | | 4、5、6 | 100 | | 500 | kHz |
| $D_{SYNC}$ | SYNC 输入占空比（TPS7H5020 和 TPS7H5030） | 外部时钟的占空比 | | 4、5、6 | 40% | | 60% | |
| $D_{SYNC}$ | SYNC 输入占空比（TPS7H5021 和 TPS7H5031） | 外部时钟的占空比，f ≥ 200kHz | | 4、5、6 | 48% | | 52% | |
| $D_{SYNC}$ | SYNC 输入占空比（TPS7H5021 和 TPS7H5031） | 外部时钟的占空比，100kHz ≤f < 200kHz | | 4、5、6 | 49% | | 51% | |
| $DT_{INT}$ | 外部时钟到内部时钟的检测时间 | RT 已安装 | | 9、10、11 | | 2 | 5 | $(1/f_{sw})$ s |
| $DT_{EXT}$ | 内部时钟到外部时钟的检测时间 | RT 已安装 | | 9、10、11 | | 2 | 5 | $(1/f_{sw})$ s |
| $f_{SW}$ | RT 编程的开关频率 | RT = 1.18MΩ | | 4、5、6 | 80 | 95 | 110 | kHz |
| | | RT = 560kΩ | | 4、5、6 | 175 | 195 | 220 | |
| | | RT = 210kΩ | | 4、5、6 | 450 | 500 | 550 | |
| $f_{SW}$ | RT 编程的开关频率 (TPS7H502x) | RT = 100kΩ | | 4、5、6 | 925 | 1000 | 1100 | kHz |
| **电压基准** | | | | | | | | |
| VREF | 内部电压基准[2] | 在 COMP 时测量，COMP = VSENSE | $T_A$ = 25°C | 1 | 0.597 | 0.600 | 0.603 | V |
| | | | $T_A$ = –55°C | 3 | 0.594 | 0.598 | 0.602 | |
| | | | $T_A$ = 125°C | 2 | 0.597 | 0.601 | 0.604 | |
| REFCAP | REFCAP 电压 | $C_{REFCAP}$ = 470nF | | 1、2、3 | 1.208 | 1.223 | 1.235 | V |
| **电流检测** | | | | | | | | |
| CCSR | COMP 与 CS_ILIM 比值 | RSC = 开路 | | 1、2、3 | 1.94 | 2.0 | 2.06 | |
| $V_{CS_ILIM}$ | 电流限制（过流）阈值 | | | 1、2、3 | 0.96 | 1.0 | 1.04 | V |
| | CS_ILIM 至 OUT 延迟 | CS_ILIM = 1V 至 OUT 下降的 90% | | 9、10、11 | | 65 | 115 | ns |
| **斜率补偿** | | | | | | | | |
| SC | 斜率补偿 | $f_{SW}$ = 100kHz，RSC = 1.18MΩ | | | | 0.029 | | V/µs |
| | | $f_{SW}$ = 200kHz，RSC = 562kΩ | | | | 0.072 | | |
| | | $f_{SW}$ = 500kHz，RSC = 100kΩ | | | | 0.306 | | |
| SC | 斜率补偿 (TPS7H502x) | $f_{SW}$ = 1,000kHz，RSC = 49.9kΩ | | | | 0.605 | | V/µs |
| **热关断** | | | | | | | | |
| $T_{SD}$ | 热关断输入 | | | | | 185 | | °C |
| $T_{SD_HYS}$ | 热关断迟滞 | | | | | 15 | | °C |
| **栅极驱动器** | | | | | | | | |
| $V_{OL}$ | 低电平电压 | $I_{OL}$ = 50mA | | 1、2、3 | | 0.08 | 0.15 | V |
| PVIN - $V_{OH}$ | 高电平电压 | $I_{OH}$ = 50mA | | 1、2、3 | | 0.13 | 0.25 | V |
| $t_{R_OUT}$ | OUT 上升时间 (TPS7H502x) | $C_{LOAD}$ = 1,000pF，10% 至 90% | VIN = PVIN = 4.5V | 9、10、11 | | 7 | 14 | ns |
| | | | VIN = PVIN = 5V | 9、10、11 | | 7 | 14 | |

Copyright © 2026 Texas Instruments Incorporated

## 6.5 电气特性（续）

对于 TPS7H502x，$T_A$ = –55°C 至 125°C，PVIN = VIN = 4.5V 至 14V，对于 TPS7H503x，PVIN = VIN = 8V 至 14V，VLDO = 5V，OUT 上无负载（除非另有说明）

| 参数 | | 测试条件 | | 子组(1) | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|---|
| $t_{R_OUT}$ | OUT 上升时间 (TPS7H503x) | $C_{LOAD}$ = 1,000pF，10% 至 90% | VIN = PVIN = 8V | 9、10、11 | | 9.5 | 18 | ns |
| $t_{R_OUT}$ | OUT 上升时间 | $C_{LOAD}$ = 1,000pF，10% 至 90% | VIN = PVIN = 12V | 9、10、11 | | 9.5 | 18 | ns |
| | | | VIN = PVIN = 14V | 9、10、11 | | 11.5 | 20 | |
| $t_{R_OUT}$ | OUT 上升时间 (TPS7H502x) | $C_{LOAD}$ = 1,000pF，10% 至 90% | VIN = 12V，PVIN = VLDO | 9、10、11 | | 8.5 | 16 | ns |
| | | $C_{LOAD}$ = 220pF，10% 至 90% | | 9、10、11 | | 4.5 | 12 | |
| $t_{F_OUT}$ | OUT 下降时间 (TPS7H502x) | $C_{LOAD}$ = 1000pF，90% 至 10% | VIN = PVIN = 4.5V | 9、10、11 | | 6.5 | 14 | ns |
| | | | VIN = PVIN = 5V | 9、10、11 | | 6.5 | 14 | |
| $t_{F_OUT}$ | OUT 下降时间 (TPS7H503x) | $C_{LOAD}$ = 1000pF，90% 至 10% | VIN = PVIN = 8V | 9、10、11 | | 9.5 | 18 | ns |
| $t_{F_OUT}$ | OUT 下降时间 | $C_{LOAD}$ = 1000pF，90% 至 10% | VIN = PVIN = 12V | 9、10、11 | | 9.5 | 18 | ns |
| | | | VIN = PVIN = 14V | 9、10、11 | | 11 | 18 | |
| $t_{F_OUT}$ | OUT 下降时间 (TPS7H502x) | $C_{LOAD}$ = 1000pF，90% 至 10% | VIN = 12V，PVIN = VLDO | 9、10、11 | | 6.5 | 14 | ns |
| | | $C_{LOAD}$ = 220pF，90% 至 10% | | 9、10、11 | | 3.5 | 10 | |
| $I_{OH}$ | 峰值拉电流 (TPS7H502x) | PVIN = 4.5V | | 1、2、3 | | 0.55 | | A |
| | | PVIN = 5V | | 1、2、3 | | 0.7 | | |
| $I_{OH}$ | 峰值拉电流 (TPS7H503x) | PVIN = 8V | | 1、2、3 | | 1.2 | | A |
| $I_{OH}$ | 峰值拉电流 | PVIN = 12V | | 1、2、3 | | 1.2 | | A |
| | | PVIN = 14V | | 1、2、3 | | 1.2 | | |
| $I_{OH}$ | 峰值拉电流 (TPS7H502x) | VIN = 12V，PVIN = VLDO | VLDO = 4.5V | 1、2、3 | | 0.55 | | A |
| | | | VLDO = 5V | 1、2、3 | | 0.7 | | |
| | | | VLDO = 5.5V | 1、2、3 | | 0.85 | | |
| $I_{OL}$ | 峰值灌电流 (TPS7H502x) | PVIN = 4.5V | | 1、2、3 | | 0.7 | | A |
| | | PVIN = 5V | | 1、2、3 | | 0.8 | | |
| $I_{OL}$ | 峰值灌电流 (TPS7H503x) | PVIN = 8V | | 1、2、3 | | 1.3 | | A |
| $I_{OL}$ | 峰值灌电流 | PVIN = 12V | | 1、2、3 | | 1.3 | | A |
| | | PVIN = 14V | | 1、2、3 | | 1.3 | | |
| $I_{OL}$ | 峰值灌电流 (TPS7H502x) | VIN = 12V，PVIN = VLDO | VLDO = 4.5V | 1、2、3 | | 1.05 | | A |
| | | | VLDO = 5V | 1、2、3 | | 1.3 | | |
| | | | VLDO = 5.5V | 1、2、3 | | 1.55 | | |
| $R_{OH}$ | 上拉电阻 | 100mA 流出 OUT | | 1、2、3 | | 2.6 | 4.7 | Ω |
| $R_{OL}$ | 下拉电阻 | 100mA 流入 OUT | | 1、2、3 | | 1.6 | 2.8 | Ω |
| $V_{UCLAMP}$ | 未上电 OUT 钳位电压 | 开关已禁用，1mA 上拉电流施加到 OUT | PVIN = 0V | 1、2、3 | | 0.7 | 1 | V |
| | | | 0V < PVIN < 5V | 1、2、3 | | 1.8 | 2.5 | |
| **PWM 和占空比** | | | | | | | | |


Copyright © 2026 Texas Instruments Incorporated

## 6.5 电气特性（续）

对于 TPS7H502x，$T_A$ = –55°C 至 125°C，PVIN = VIN = 4.5V 至 14V，对于 TPS7H503x，PVIN = VIN = 8V 至 14V ，VLDO = 5V，OUT 上无负载（除非另有说明）

| 参数 | | 测试条件 | 子组(1) | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|
| $T_{LEB}$ | 前沿消隐时间 (TPS7H502x) | 5V ≤ VIN ≤ 14V，10% 的 OUT 上升至消隐结束 | 9、10、11 | | 30 | 80 | ns |
| $T_{LEB}$ | 前沿消隐时间 (TPS7H503x) | 8V ≤ VIN ≤ 14V，10% 的 OUT 上升至消隐结束 | 9、10、11 | | 30 | 80 | ns |
| $t_{on_min}$ | 最短导通时间(3) | | 9、10、11 | | 135 | 165 | ns |
| $t_{off_min}$ | 最短关断时间（TPS7H5020 和 TPS7H5030）(3) | | 9、10、11 | | 55 | 70 | ns |
| $D_{MAX}$ | 最大占空比（TPS7H5021 和 TPS7H5031） | | 9、10、11 | 42% | 46% | 50% | |

(1) 子组适用于 QML 器件。 有关子组定义，请参阅 节 6.6。
(2) 在 COMP 引脚处测量，以包含误差放大器偏移。
(3) 有关更多详细信息，请参阅*最短导通时间和关断时间*。
(4) 至少在所指定的测试条件下，VLDO 能够支持这一电流。 然而，当控制器在 PVIN 连接到 VLDO 的情况下运行时，为了保证可靠运行，建议将 VLDO 的外部电流消耗控制在低于此值。

## 6.6 质量合格检验

MIL-STD-883，方法 5005 - 组 A

| 子组 | 说明 | 温度 (°C) |
|---|---|---|
| 1 | 静态测试 | 25 |
| 2 | 静态测试 | 125 |
| 3 | 静态测试 | -55 |
| 4 | 动态测试 | 25 |
| 5 | 动态测试 | 125 |
| 6 | 动态测试 | -55 |
| 7 | 功能测试 | 25 |
| 8A | 功能测试 | 125 |
| 8B | 功能测试 | -55 |
| 9 | 开关测试 | 25 |
| 10 | 开关测试 | 125 |
| 11 | 开关测试 | -55 |

Copyright © 2026 Texas Instruments Incorporated

## 6.7 典型特性

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。

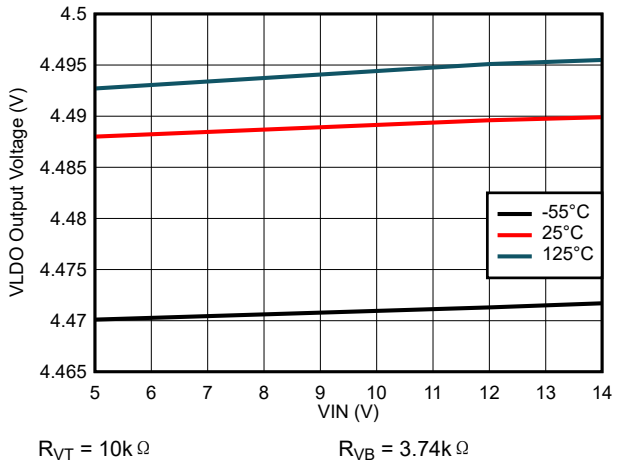



图 6-1. 内部线性稳压器输出电压与输入电压间的关系

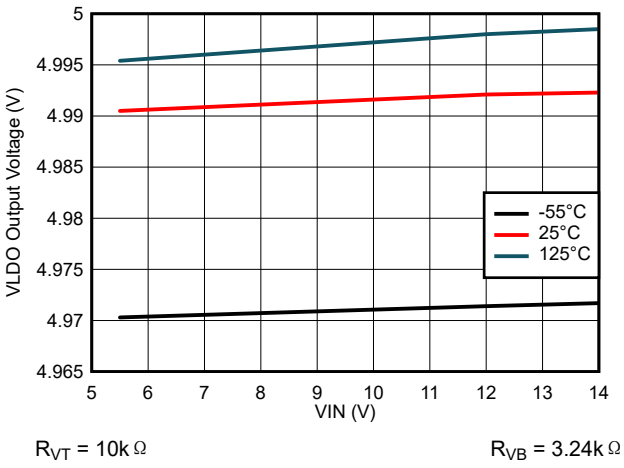



图 6-2. 内部线性稳压器输出电压与输入电压间的关系

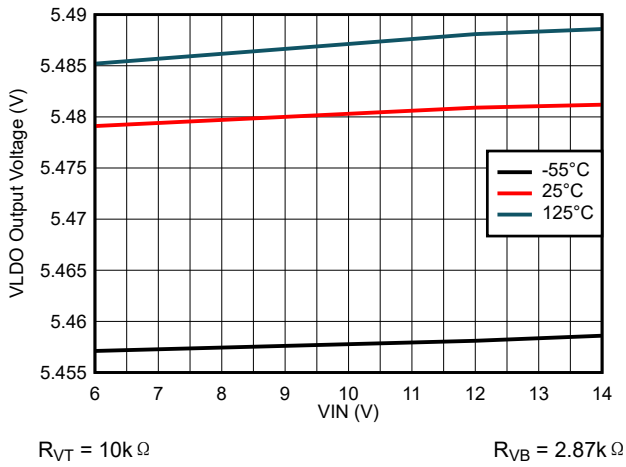



图 6-3. 内部线性稳压器输出电压与输入电压间的关系

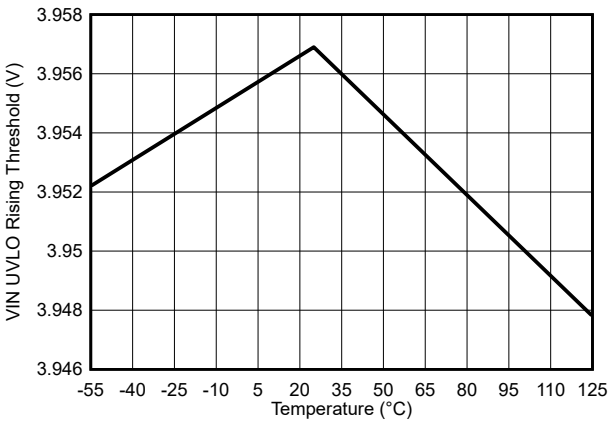



图 6-4. VIN UVLO 上升阈值与温度间的关系

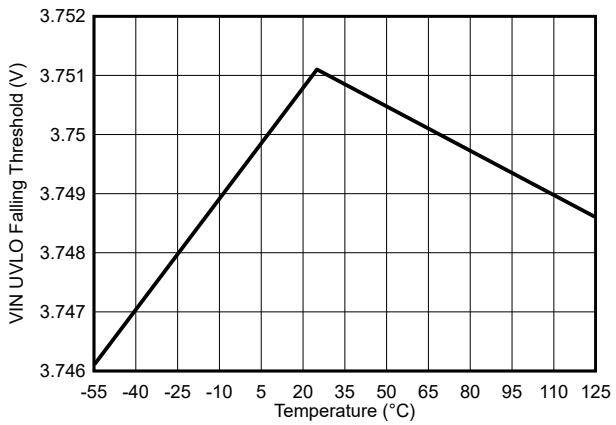



图 6-5. VIN UVLO 下降阈值与温度间的关系

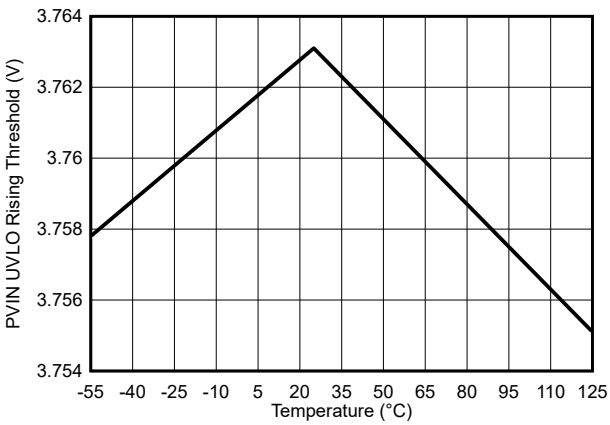



图 6-6. PVIN UVLO 上升阈值与温度间的关系


Copyright © 2026 Texas Instruments Incorporated

## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。

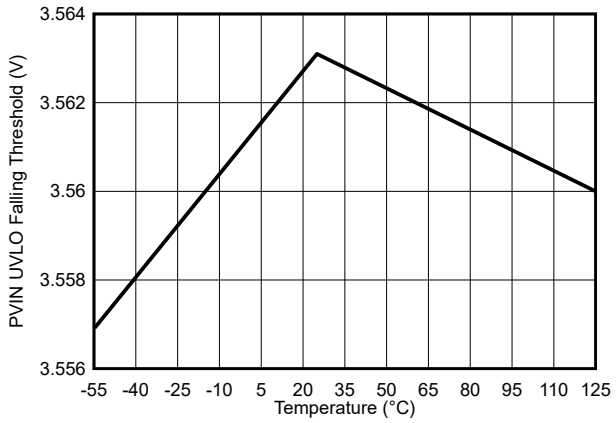
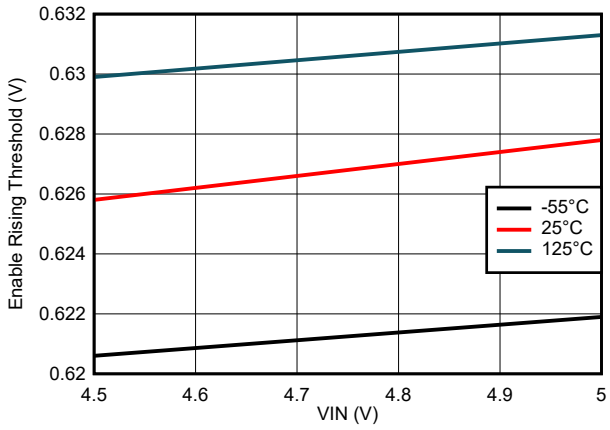
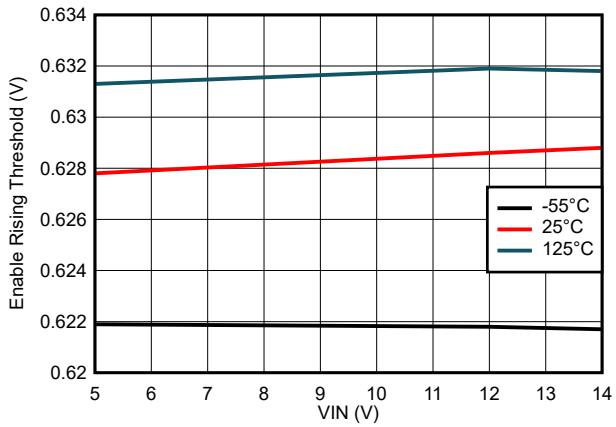



**图 6-7. PVIN UVLO 下降阈值与温度间的关系**



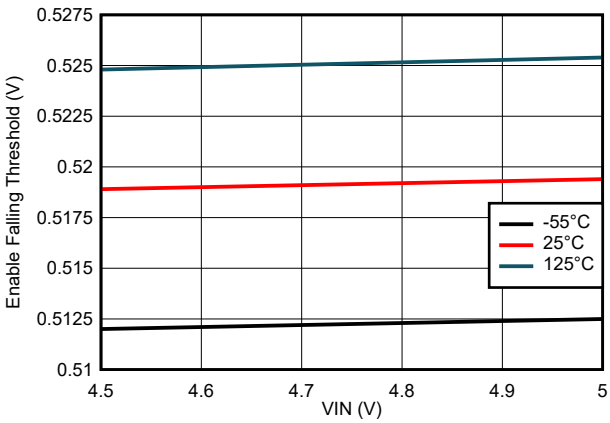

VIN = 4.5V 至 5V

**图 6-8. 使能上升阈值与输入电压间的关系**




VIN = 5V 至 14V

**图 6-9. 使能上升阈值与输入电压间的关系**



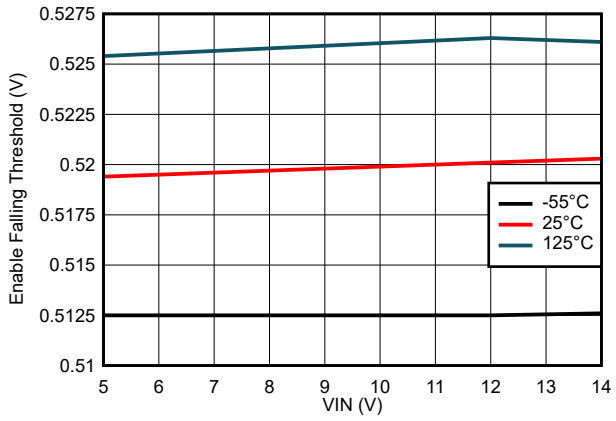

VIN = 4.5V 至 5V

**图 6-10. 使能下降阈值与输入电压间的关系**

Copyright © 2026 Texas Instruments Incorporated

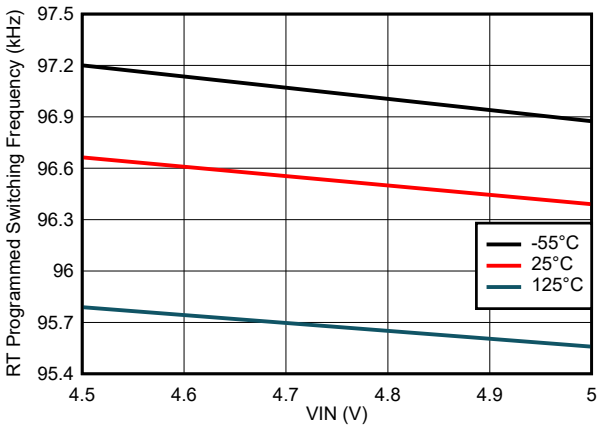
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



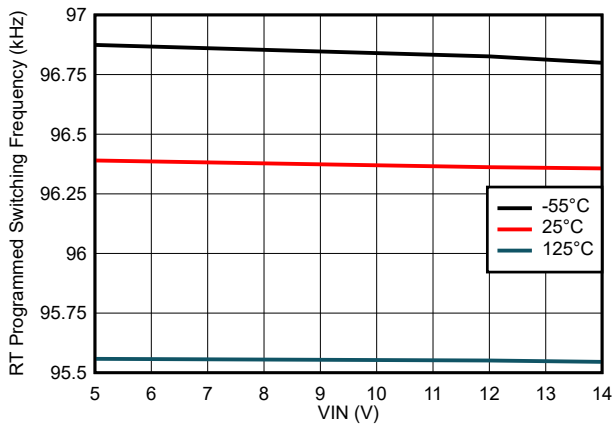

VIN = 5V 至 14V

**图 6-11. 使能下降阈值与输入电压间的关系**



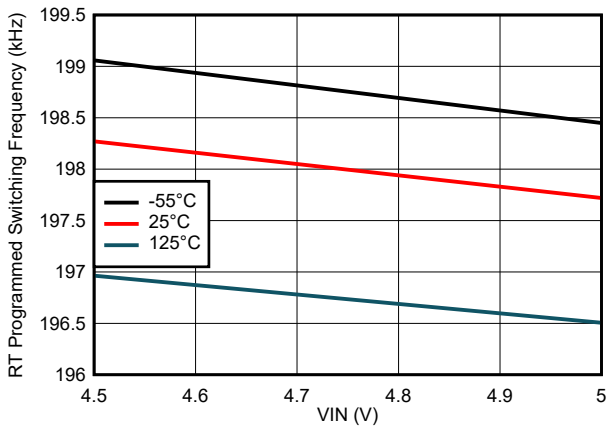

VIN = 4.5V 至 5V　　RT = 1.18MΩ

**图 6-12. 开关频率与输入电压间的关系**




VIN = 5V 至 14V　　RT = 1.18MΩ

**图 6-13. 开关频率与输入电压间的关系**



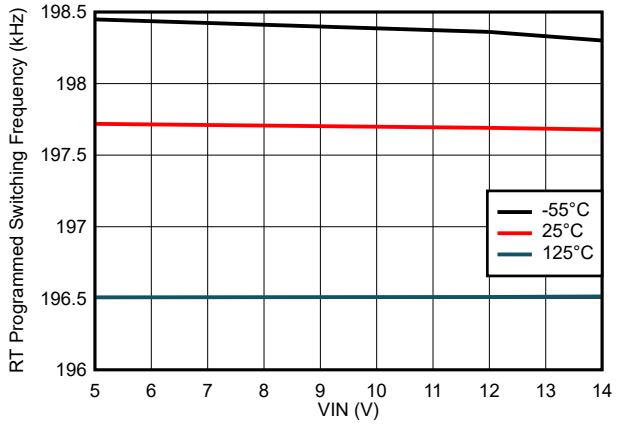

VIN = 4.5V 至 5V　　RT = 560kΩ

**图 6-14. 开关频率与输入电压间的关系**


Copyright © 2026 Texas Instruments Incorporated

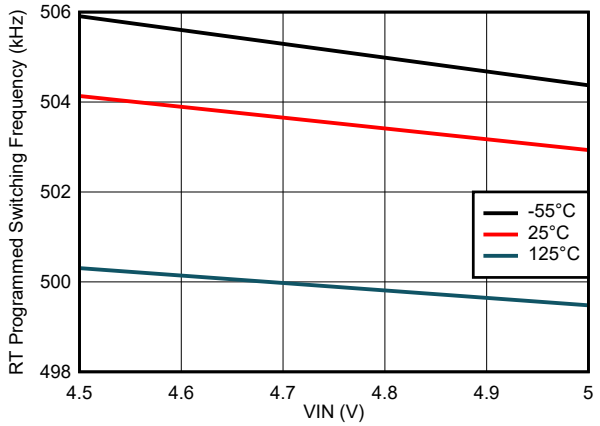
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



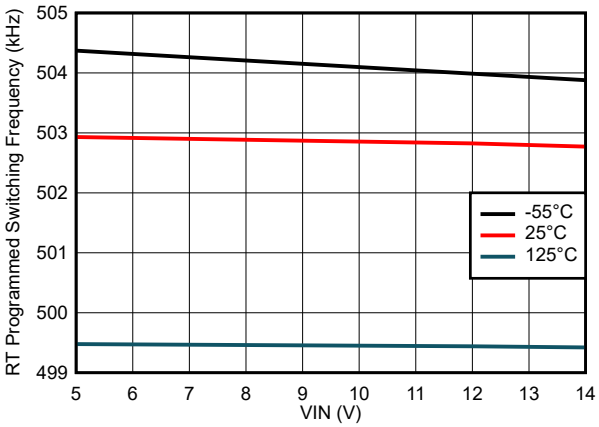

VIN = 5V 至 14V　　RT = 560kΩ

**图 6-15. 开关频率与输入电压间的关系**



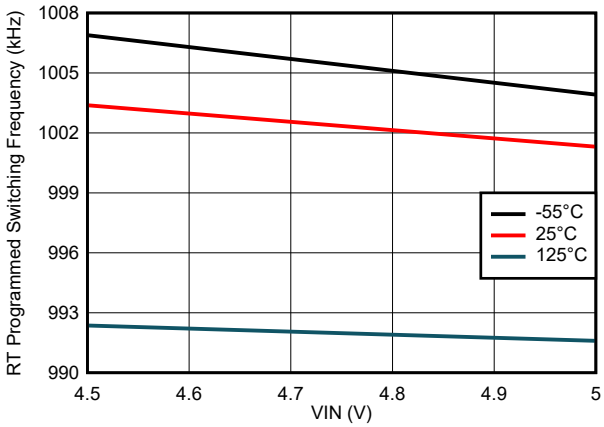

VIN = 4.5V 至 5V　　RT = 210kΩ

**图 6-16. 开关频率与输入电压间的关系**




VIN = 5V 至 14V　　RT = 210kΩ

**图 6-17. 开关频率与输入电压间的关系**



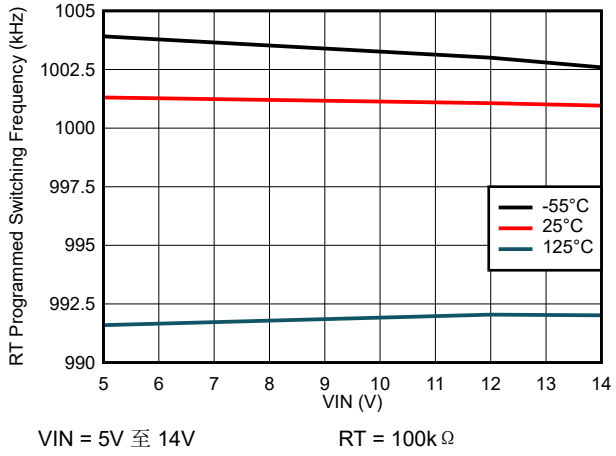

VIN = 4.5V 至 5V　　RT = 100kΩ

**图 6-18. 开关频率与输入电压间的关系**

Copyright © 2026 Texas Instruments Incorporated

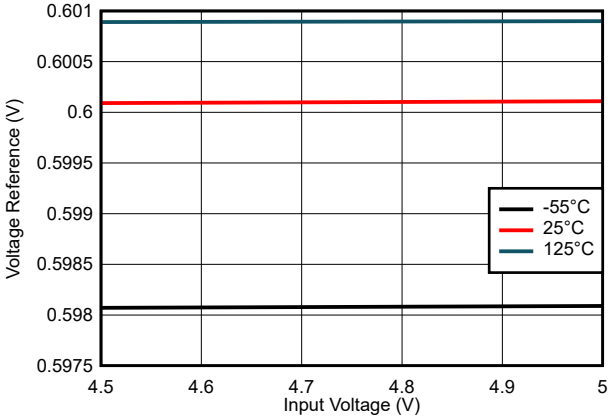
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



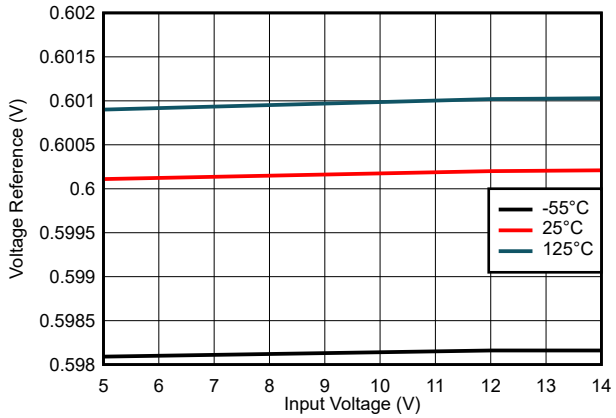

VIN = 5V 至 14V　　RT = 100kΩ

**图 6-19. 开关频率与输入电压间的关系**



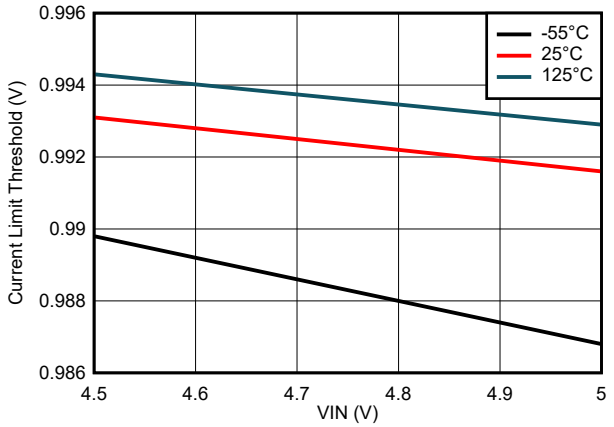

VIN = 4.5V 至 5V

**图 6-20. 内部电压基准与输入电压间的关系**




VIN = 5V 至 14V

**图 6-21. 内部电压基准与输入电压间的关系**



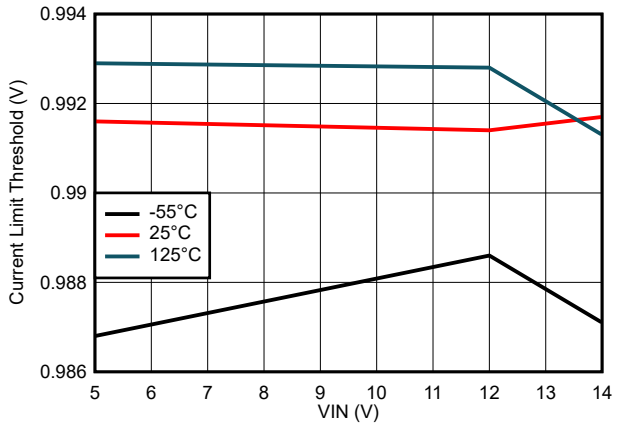

VIN = 4.5V 至 5V

**图 6-22. 电流限制阈值与输入电压间的关系**


Copyright © 2026 Texas Instruments Incorporated

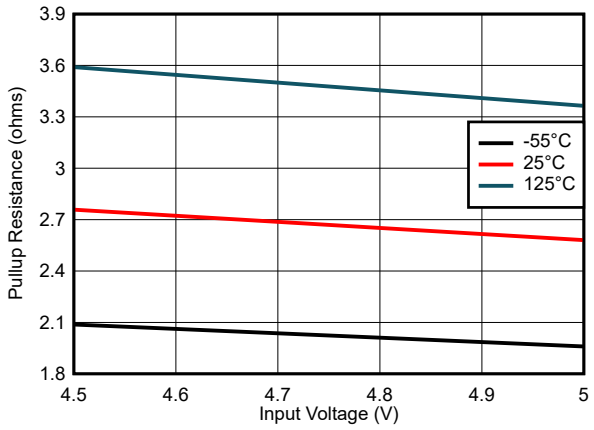
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



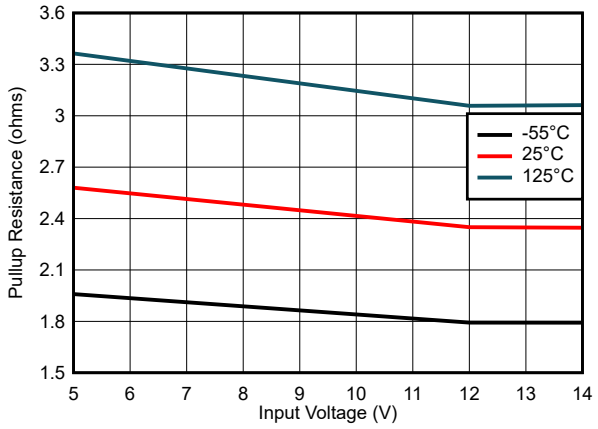

VIN = 5V 至 14V

**图 6-23. 电流限制阈值与输入电压间的关系**



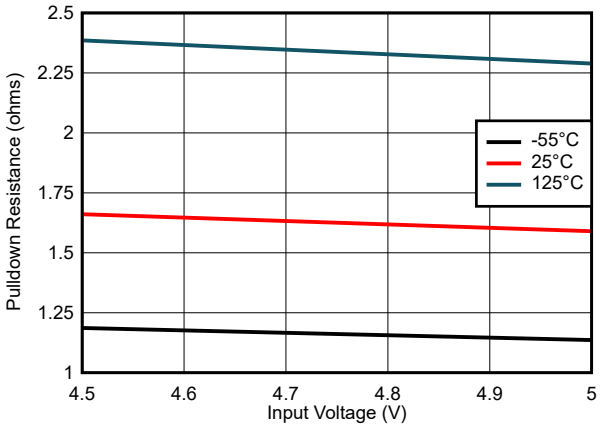

VIN = 4.5V 至 5V

**图 6-24. 上拉电阻与输入电压间的关系**




VIN = 5V 至 14V

**图 6-25. 上拉电阻与输入电压间的关系**



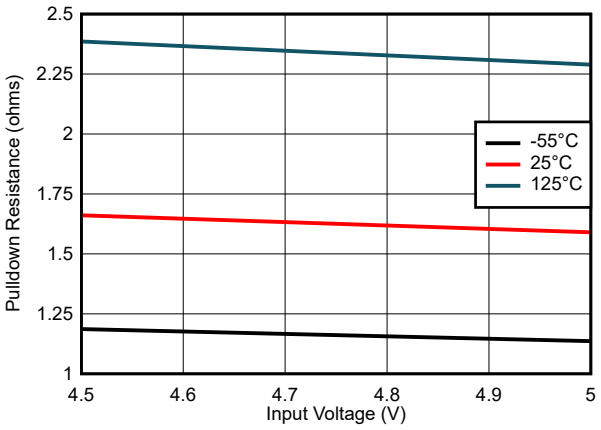

VIN = 4.5V 至 5V

**图 6-26. 下拉电阻与输入电压间的关系**

Copyright © 2026 Texas Instruments Incorporated

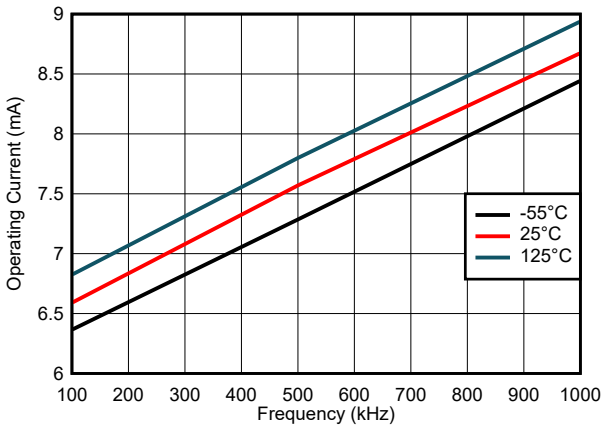
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



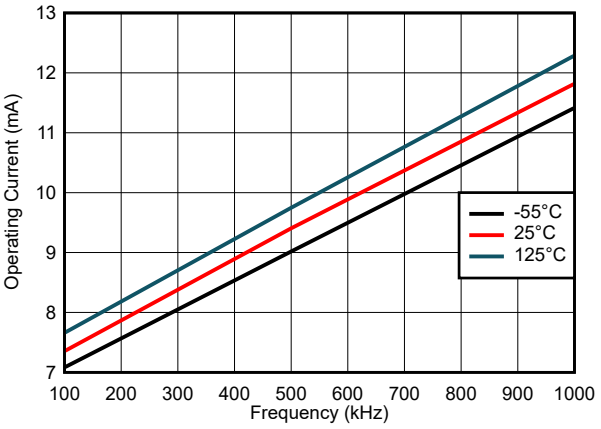

VIN = 5V 至 14V

**图 6-27. 下拉电阻与输入电压间的关系**



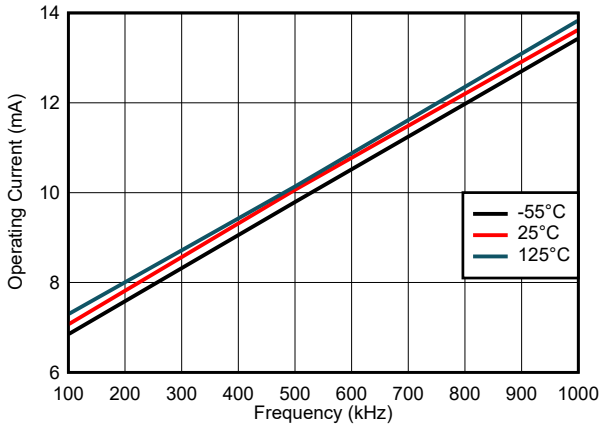

VIN = 5V，无 $C_{LOAD}$

**图 6-28. 工作电源电流与频率间的关系**




VIN = 12V，无 $C_{LOAD}$

**图 6-29. 工作电源电流与频率间的关系**



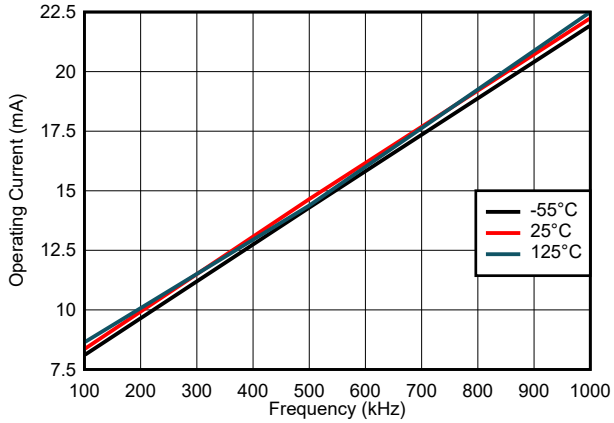

VIN = 5V，$C_{LOAD}$= 1nF

**图 6-30. 工作电源电流与频率间的关系**


Copyright © 2026 Texas Instruments Incorporated

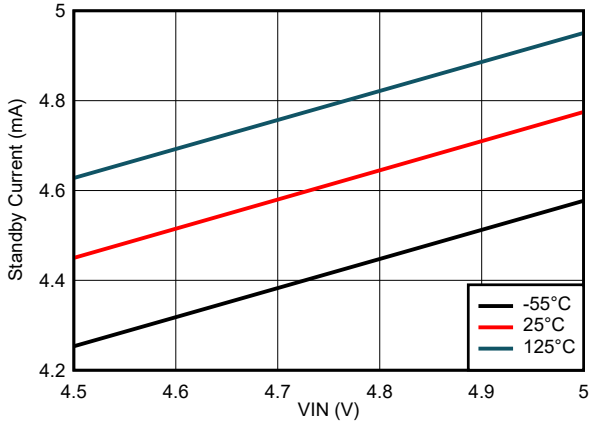
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



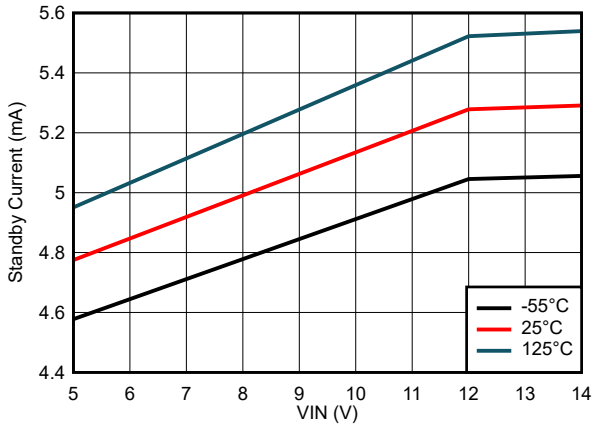

VIN = 12V $C_{LOAD}$ = 1nF

**图 6-31. 工作电源电流与频率间的关系**



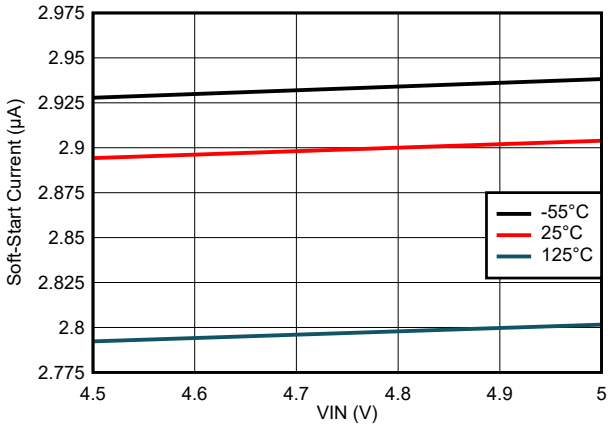

VIN = 4.5V 至 5V

**图 6-32. 待机电流与输入电压间的关系**




VIN = 5V 至 14V

**图 6-33. 待机电流与输入电压间的关系**



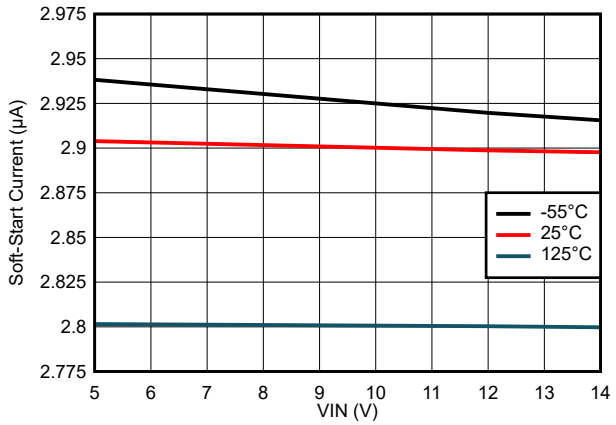

VIN = 4.5V 至 5V

**图 6-34. 软启动电流与输入电压间的关系**

Copyright © 2026 Texas Instruments Incorporated

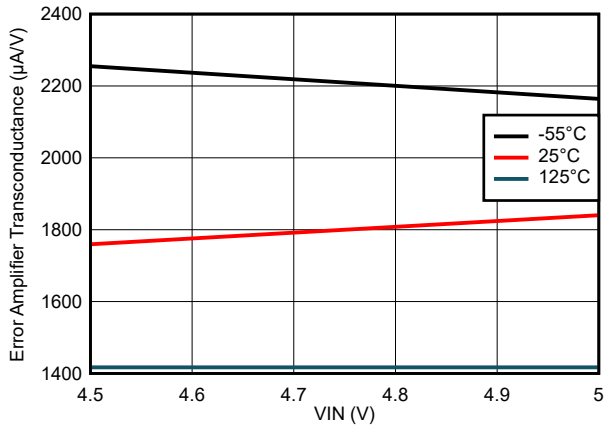
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



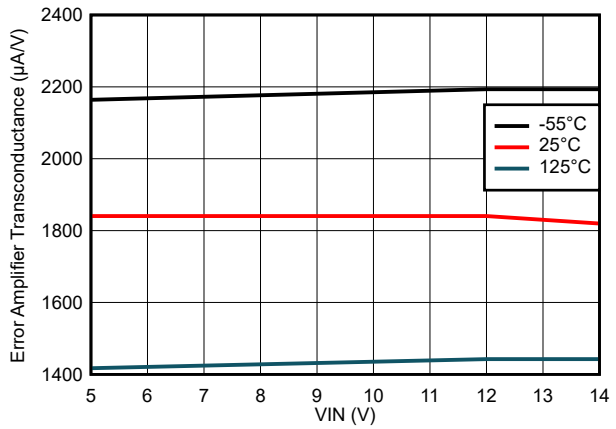

VIN = 5V 至 14V

**图 6-35. 软启动电流与输入电压间的关系**



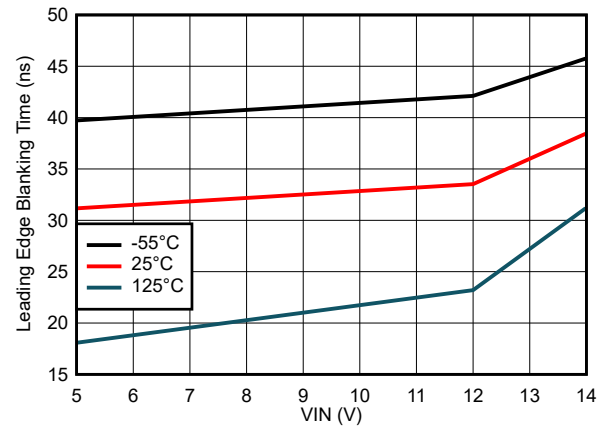

VIN = 4.5V 至 5V

**图 6-36. 误差放大器跨导与输入电压间的关系**




VIN = 5V 至 14V

**图 6-37. 误差放大器跨导与输入电压间的关系**



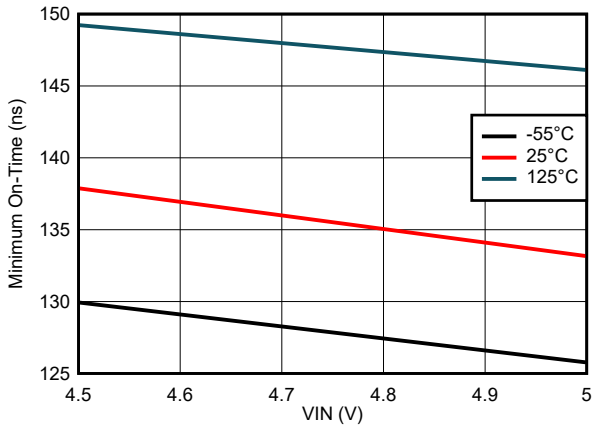

VIN = 5V 至 14V

**图 6-38. 前沿消隐时间与输入电压间的关系**


Copyright © 2026 Texas Instruments Incorporated

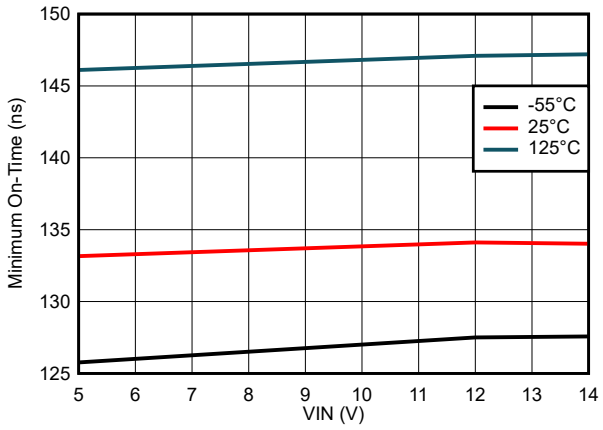
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



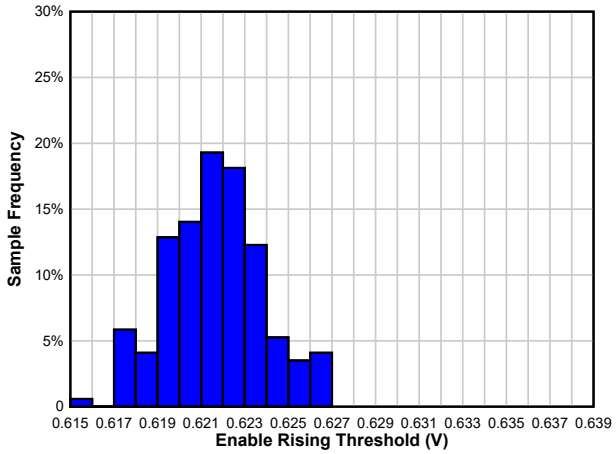

VIN = 4.5V 至 5V

**图 6-39. 最短导通时间与输入电压间的关系**



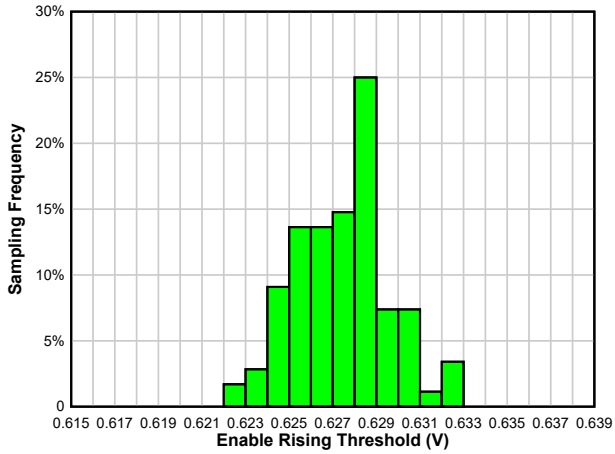

VIN = 5V 至 14V

**图 6-40. 最短导通时间与输入电压间的关系**




VIN = 12V

**图 6-41. $T_A$ = – 55°C 时的使能上升阈值分布**



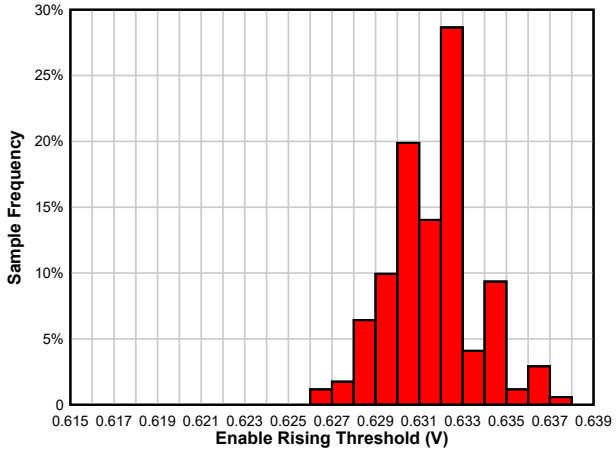

VIN = 12V

**图 6-42. $T_A$ =25°C 时的使能上升阈值分布**

Copyright © 2026 Texas Instruments Incorporated

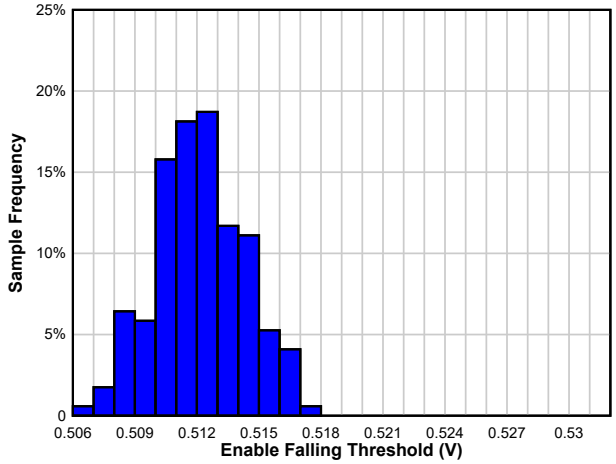
## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。



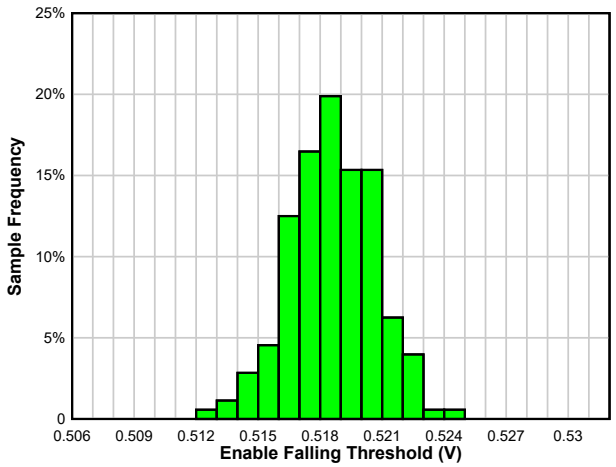

VIN = 12V

**图 6-43. $T_A$ =125°C 时的使能上升阈值分布**



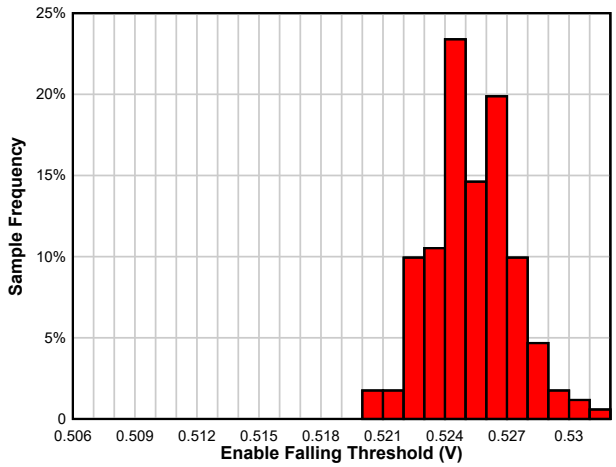

VIN = 12V

**图 6-44. $T_A$ = – 55°C 时的使能下降阈值分布**




VIN = 12V

**图 6-45. $T_A$ =25°C 时的使能下降阈值分布**




VIN = 12V

**图 6-46. $T_A$ =125°C 时的使能下降阈值分布**


Copyright © 2026 Texas Instruments Incorporated

## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。

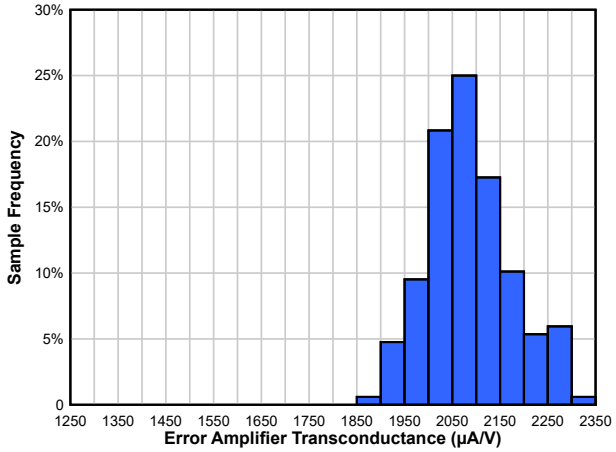



图 6-47. $T_A$ = – 55°C 时的误差放大器跨导分布

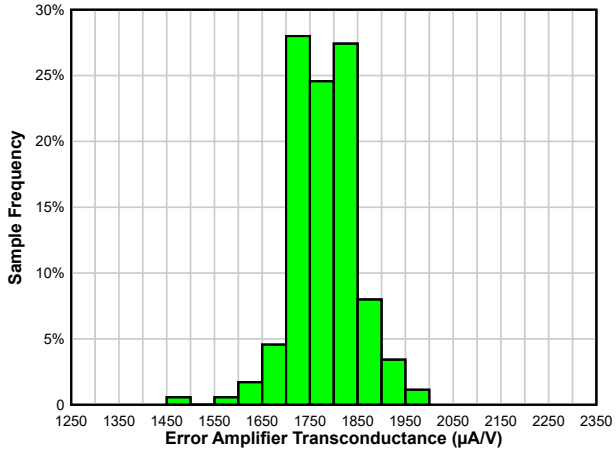



图 6-48. $T_A$ =25°C 时的误差放大器跨导分布

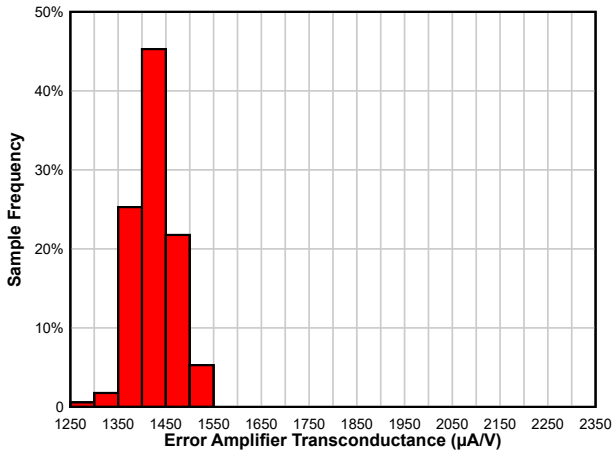



图 6-49. $T_A$ =125°C 时的误差放大器跨导分布

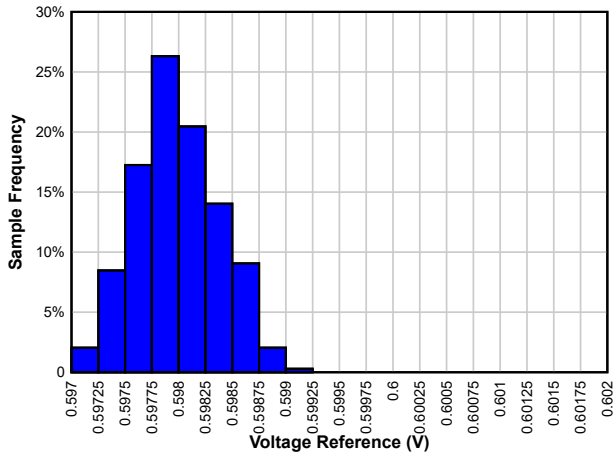



图 6-50. $T_A$ = – 55°C 时的电压基准分布

Copyright © 2026 Texas Instruments Incorporated

## 6.7 典型特性（续）

对于 TPS7H502x，所示的典型特性是在 PVIN = VIN（4.5V 至 14V）、500kHz 开关频率且 $T_A$ = –55°C、25°C 和 125°C 的条件下测得的，除非另有说明。

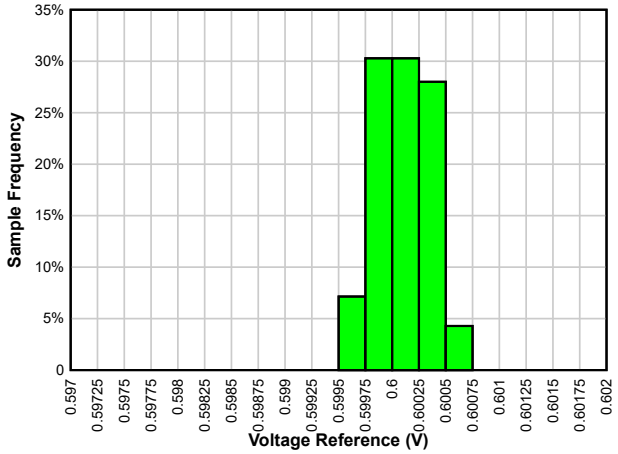



图 6-51. $T_A$ = 25°C 时的电压基准分布

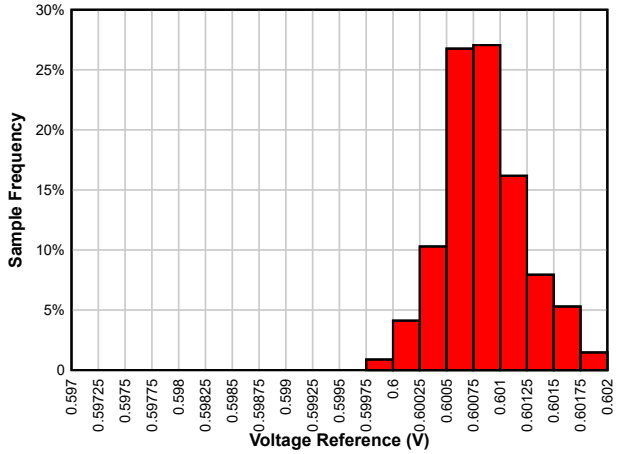



图 6-52. $T_A$ = 125°C 时的电压基准分布


Copyright © 2026 Texas Instruments Incorporated

# 7 详细说明

## 7.1 概述

TPS7H502x 和 TPS7H503x 是耐辐射的电流模式单端 PWM 控制器，包含集成的栅极驱动器。TPS7H502x 在所有工作模式下的最高运行频率可达 1MHz，而 TPS7H503x 的工作频率高达 500kHz。这些控制器适用于航天级电源控制器设计，可支持反激式、正激式和升压等拓扑。TPS7H5020 和 TPS7H5030 的标称最大占空比为 100%，而 TPS7H5021 和 TPS7H503x 的标称最大占空比限制为 50%。

该控制器还具有 0.6V ± 1% 的电压基准，可实现高精度转换器的设计。此控制器包括软启动、使能和可调斜率补偿等特性，从而简化了整个转换器的设计，并大幅减少了所需的外部组件。转换器还可通过 SYNC 引脚与外部时钟保持同步。对于 TPS7H502x，外部时钟同步范围为 100kHz 至 1MHz，与内部振荡器模式下的频率范围相同。TPS7H503x 外部时钟同步范围为 100kHz 至 500kHz。

控制器分别通过 VIN 和 PVIN 引脚，为控制器电压和驱动器级提供单独的电压输入。对于 TPS7H502x，这两个输入的电压范围都是 4.5V 至 14V，可为用户提供极大的灵活性。TPS7H503x 输入电压范围为 8V 至 14V。集成驱动器可与硅 FET ( 典型值为 12V 的栅极电压 ) 配合使用，而 TPS7H502x 还可与 GaN 功率半导体器件 ( 典型值为 5V 的栅极电压 ) 配合使用。使用 TPS7H502x 驱动 GaN 器件时，VLDO 稳压器输出可以直接连接到 PVIN，或者如果用户需要，可以在 PVIN 上使用单独的电源。TPS7H502x VLDO 输出可在 4.5V 至 5.5V 的范围内进行编程。

Copyright © 2026 Texas Instruments Incorporated

## 7.2 功能方框图

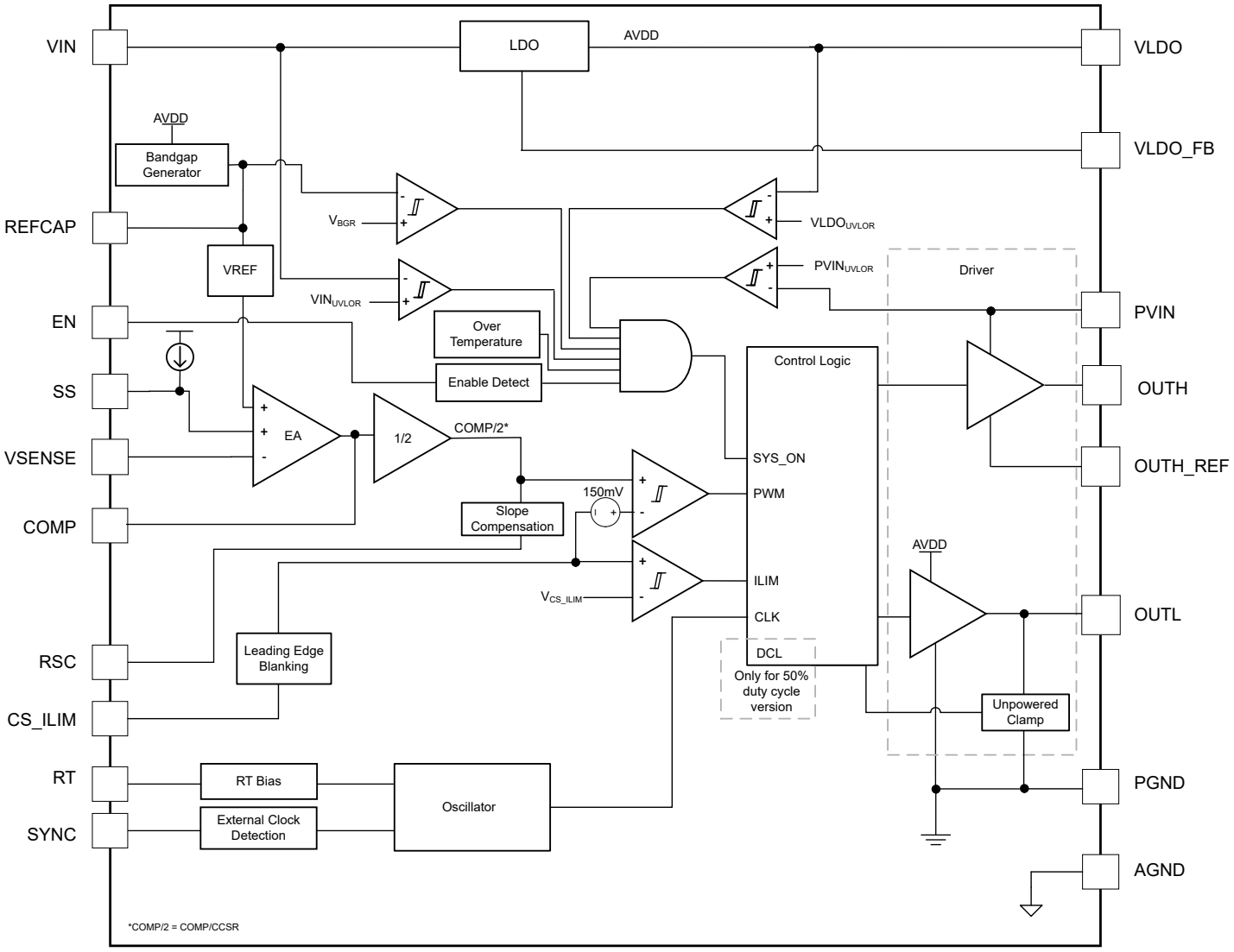



图 7-1. TPS7H502x 功能框图


Copyright © 2026 Texas Instruments Incorporated

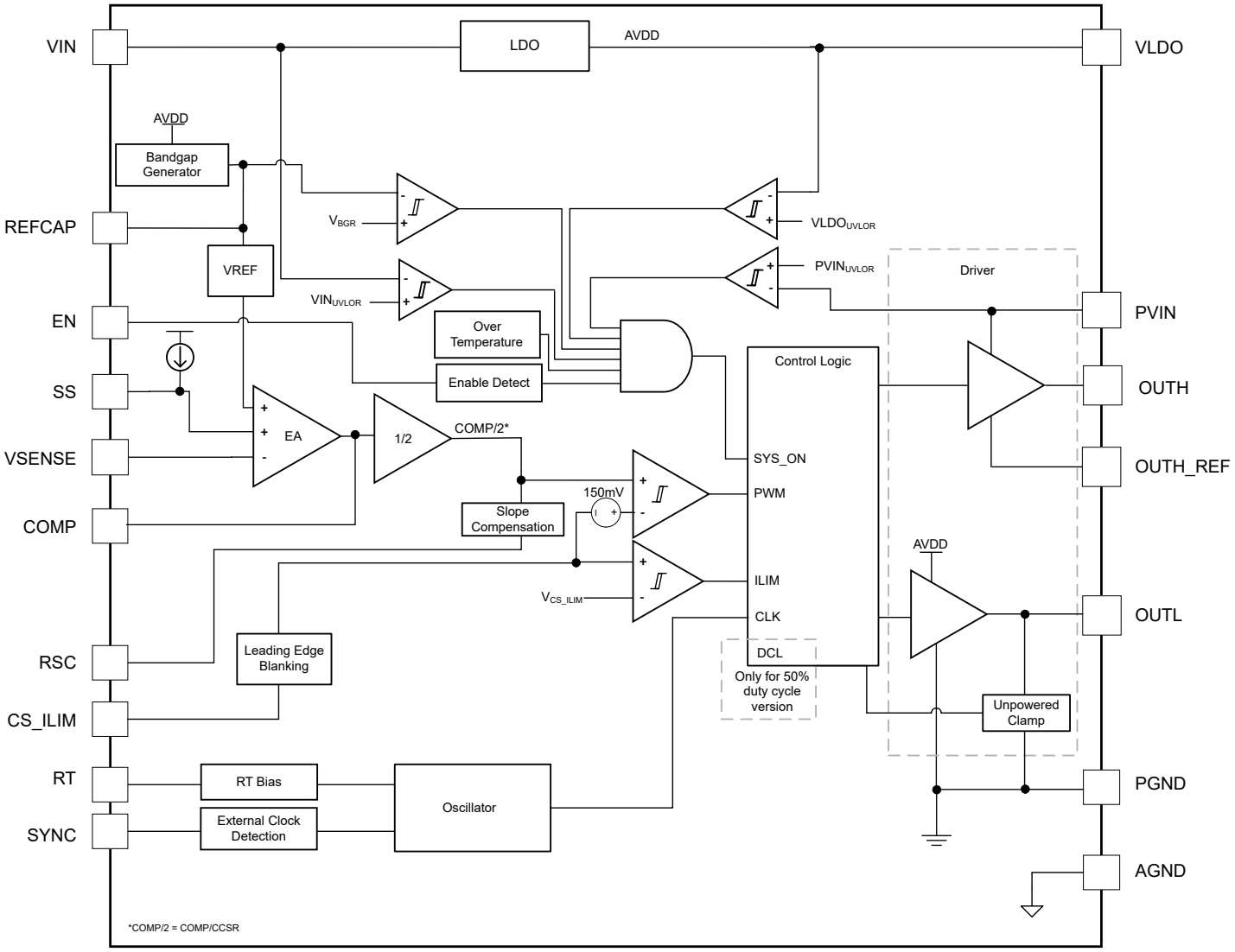



**图 7-2. TPS7H503x 功能框图**

## 7.3 特性说明

### 7.3.1 输入电压 (VIN) 和 VLDO

在稳定运行阶段，TPS7H502x 的输入电压必须保持在 4.5V 至 14V 之间，而 TPS7H503x 的输入电压范围为 8V 至 14V。VIN 和 AGND 之间需要至少为 0.1µF 的最小旁路电容。将输入旁路电容器尽可能靠近控制器放置。可以使用在 VIN、EN 和 GND 之间连接的电阻分压器来调节输入电压 UVLO。

施加在 VIN 上的电压用作内部稳压器的输入，用于在 VLDO 上生成电压。对于 TPS7H502x，VLDO 输出可在 4.5V 至 5.5V 的范围内进行编程。这样，就可以使用控制器将 VLDO 连接到 PVIN 并驱动 GaN 功率半导体器件。对 VLDO 进行编程时，电阻分压器包含两个电阻器：$R_{VT}$ 位于 VLDO 和 VLDO_FB 之间，$R_{VB}$ 位于 VLDO_FB 和 AGND 之间。可以使用 方程式 1 来选择合适的 $R_{VB}$ 电阻器。

$$R_{VB} = \frac{V_{REFCAP}}{V_{LDO} - V_{REFCAP}} \times R_{VT} \quad (1)$$

其中：

- $V_{REFCAP}$ 为 1.223V（典型值）
- VLDO 是内部稳压器所需的输出电压，介于 4.5V 至 5.5V 之间
- $R_{VT}$ 是用户选择的位于 VLDO 和 VLDO_FB 之间的顶部电阻器的值（例如 10kΩ）

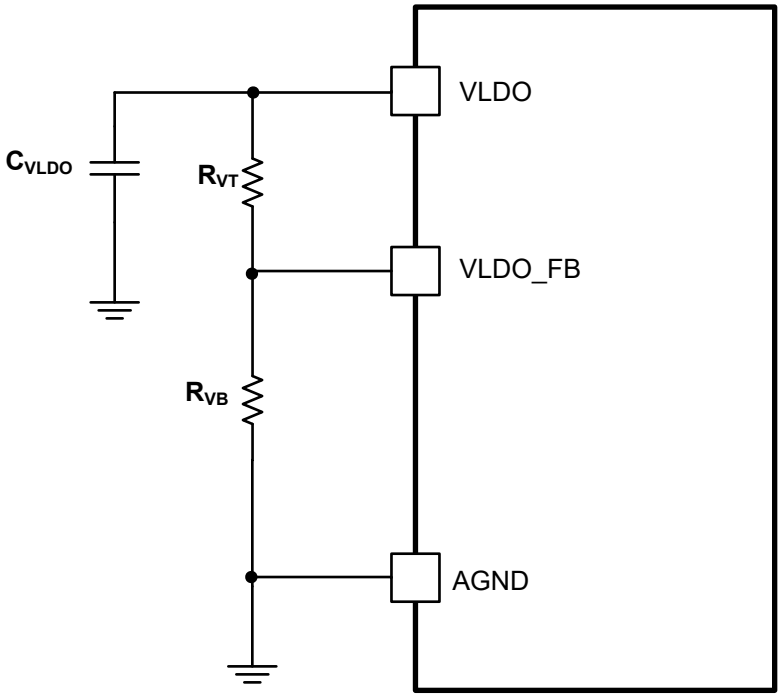



**图 7-3. 用于对 TPS7H502x VLDO 输出电压进行编程的配置**

对于未将 VLDO 用作驱动器级输入的 TPS7H502x 应用，TI 建议选择合适的电阻器，以将 VLDO 设置为 5V。必须始终安装电阻器 $R_{VT}$ 和 $R_{VB}$。TPS7H502x VLDO 稳压器的最大压降电压为 0.4V。请注意，随着 VLDO 稳压器的余量电压增加，其输出电流容量也会增加，直至输入电压达到 7V。此时将充分发挥 VLDO 稳压器的电流能力。有关更多详细信息，请参阅节 6.5。对于使用 VLDO 在 PVIN 提供稳定输入电压以驱动 GaN FET 的应用而言，这一点至关重要，因为 FET 所需的栅极电流由以下公式决定：

$$I_g = Q_g \times f_{sw} \quad (2)$$

其中：


Copyright © 2026 Texas Instruments Incorporated

- $I_g$ 是 GaN FET 的栅极电流
- $Q_g$ 是 GaN FET 的总栅极电荷（可在制造商的数据表中找到）
- $f_{sw}$ 是电源转换器的开关频率

在这种情况下，VLDO 提供给 FET 的外部电流不得超过稳压器的能力。对于 TPS7H503x，VLDO 输出固定为 5V。由于 PVIN 对于该器件的建议最小工作电压为 8V，因此 VLDO 无法连接到 PVIN。对于所有器件，建议 VLDO 上连接的电容为 1µF。该器件的 EN 引脚也可以连接到 VLDO。

### *7.3.2 驱动器输入电压 (PVIN)*

TPS7H502x 的驱动器级的输入电压范围为 4.5V 至 14V。TPS7H503x 的驱动器级适应的电压范围为 8V 至 14V。该器件 OUT 引脚上提供的电压约等于 PVIN 上提供的电压。因此，TPS7H502x 控制器能够用于为基于硅 MOSFET 和 GaN FET 的电源转换器设计提供适当的栅极电压。TPS7H503x 针对基于硅 MOSFET 的设计进行了定制。对于硅 MOSFET，典型栅极电压为 10V 至 12V。GaN 功率半导体器件通常需要 4.5V 至 6V 的栅极电压。所需的栅极电压取决于所选的开关器件，因此该控制器允许用户为驱动器级提供足以满足特定应用需求的电压。PVIN 可直接连接至 VIN 以实现单个电源操作。此配置可用于驱动 TPS7H502x 和 TPS7H503x 的硅 MOSFET 或 TPS7H502x 的 GaN FET。在 TPS7H502x 的此设置中，建议选择 $R_{VT}$ 和 $R_{VB}$，以便 VLDO 为内部电路提供 5V 的电压。有关对 VLDO 输出进行编程的更多详细信息，请参阅*输入电压 (VIN) 和 VLDO*。

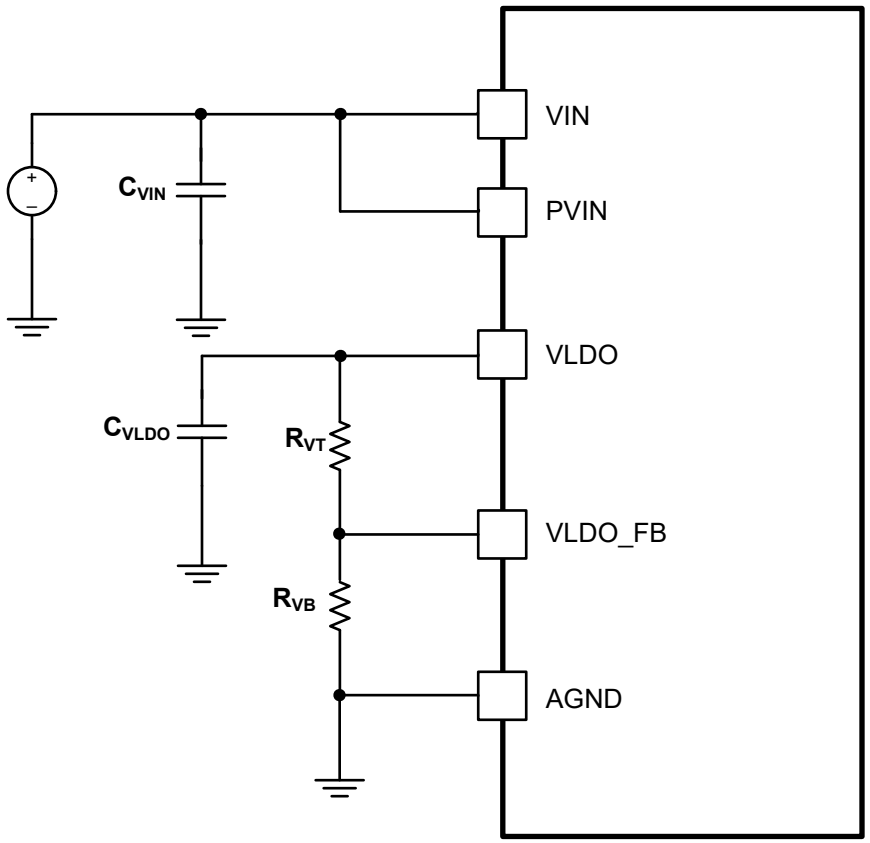



**图 7-4. TPS7H502x 的 PVIN 到 VIN 连接的配置**

在 TPS7H502x 中，VLDO 还可以连接到 PVIN，以提供 4.5V 至 5.5V 的稳压栅极驱动电压。对于所有控制器而言，建议在 PVIN 到 PGND 之间使用最小 1 µ F 的电容。对于 TPS7H502x 而言，当 PVIN 连接到 VLDO 时，这可以包括 VLDO 处所需的 1 µ F 电容。可以使用额外的电容，但总电容不超过 4.7 µ F，以保持 VLDO 稳压器的稳定性。

Copyright © 2026 Texas Instruments Incorporated

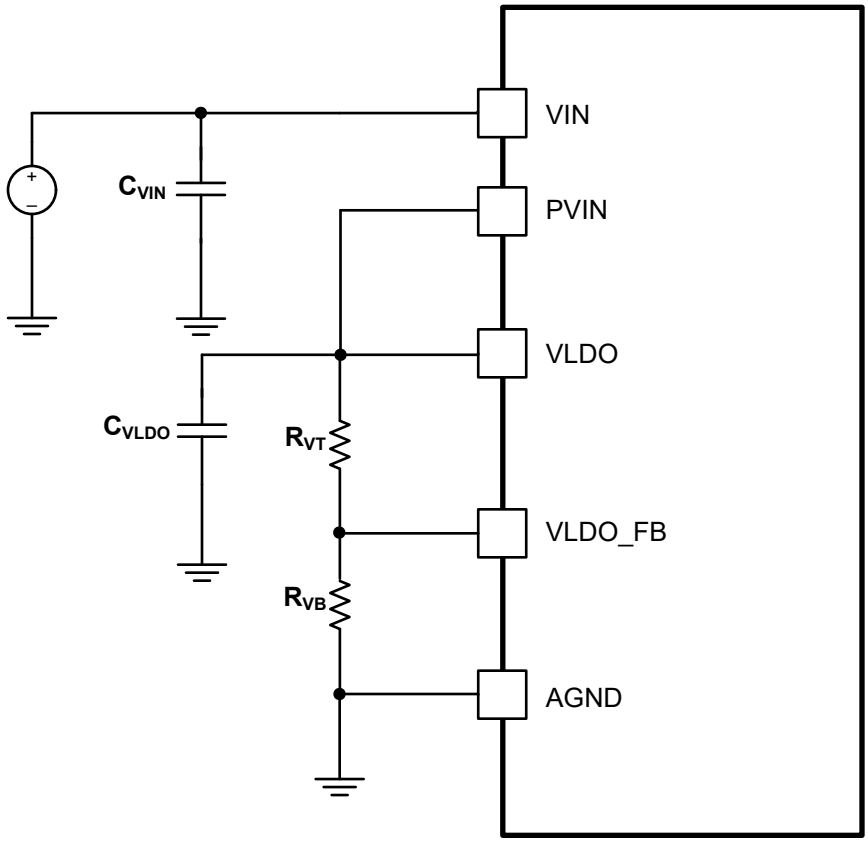



**图 7-5. TPS7H502x 的 PVIN 到 VLDO 连接的配置**

### *7.3.3 启动*

在控制器的输出开始进行开关操作之前，必须满足以下条件：

- VLDO 超过上升 UVLO 阈值
- VIN 超过上升 UVLO 阈值
- PVIN 超过上升 UVLO 阈值
- 提供内部 1.2V 带隙电压
- 使能信号 EN 高于上升电压阈值
- 器件结温低于热关断阈值

满足上述所有条件后，将开始软启动过程。

### *7.3.4 使能和欠压锁定 (UVLO)*

有若干方法可以通过 EN 引脚对 TPS7H502x 和 TPS7H503x 进行使能操作。该引脚可以直接连接到 VLDO，这样就可以在 VLDO 上的电压超过 EN 引脚的上升沿电压阈值时，立即启用器件。对于需要定序的情况，此引脚也可由一个外部生成的信号或者一个兼容的 PGOOD 信号驱动。最后，可以使用两个电阻器对控制器进行编程，以便在 VIN 超过用户确定的阈值时启用控制器，如 图 7-6 所示。这两个电阻器配置为分压器，其中一个在 VIN 和 EN 之间，另一个在 EN 和 AGND 之间。


Copyright © 2026 Texas Instruments Incorporated

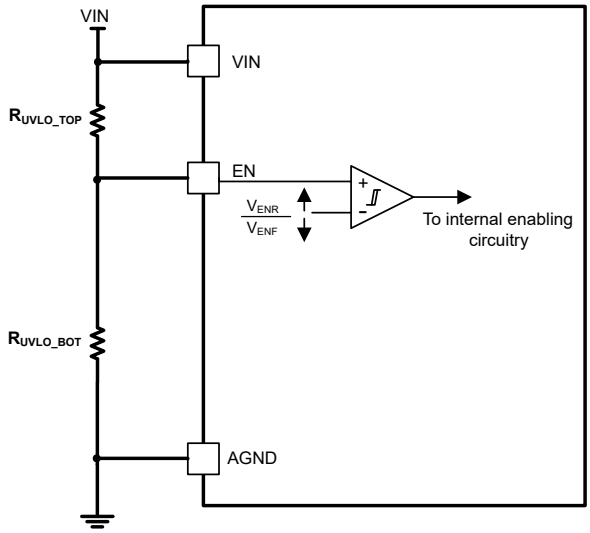



**图 7-6. 使用两个外部电阻器的使能引脚配置**

使用 方程式 3 时，用户可以根据器件所需的最大启动电压，为所选的 $R_{UVLO_BOT}$ 值计算 $R_{UVLO_TOP}$ 的值。通过这些选择的电阻器，方程式 4 可用于确定最小启动电压。

$$R_{UVLO_TOP} = R_{UVLO_BOT} \times \left[\frac{V_{START_MAX}}{V_{ENR_MAX}} - 1\right] \quad (3)$$

$$V_{START_MIN} = V_{ENR_MIN} \times \left[\frac{R_{UVLO_TOP}}{R_{UVLO_BOT}} + 1\right] \quad (4)$$

在图 7-6 的双电阻配置中，当输入电压低于特定阈值时，控制器还会因欠压锁定而关断。这是因为 EN 引脚存在磁滞。要确定预计导致关断的电压，请使用方程式 5 和方程式 6。

$$V_{STOP_MAX} = V_{ENF_MAX} \times \left[\frac{R_{UVLO_TOP}}{R_{UVLO_BOT}} + 1\right] \quad (5)$$

$$V_{STOP_MIN} = V_{ENF_MIN} \times \left[\frac{R_{UVLO_TOP}}{R_{UVLO_BOT}} + 1\right] \quad (6)$$

需要注意的是，用户在为 $R_{UVLO_TOP}$ 和 $R_{UVLO_BOT}$ 选择值时，务必要小心。建议优化这些电阻器的选择，以确保正常启动和运行。为确保器件在所有情况下都按预期导通，UVLO 值必须约为输入电压的 75% 或更低。将 UVLO 设置为任何较高值均可能导致器件导通出现问题。图 7-7 显示了 12V 电源轨上的预期启动电压和 UVLO 电压，其中最大启动电压为标称输入电压的 90%。在这种情况下，当输入电压降至标称值的 75% 和 65% 之间时，会发生关断。

Copyright © 2026 Texas Instruments Incorporated

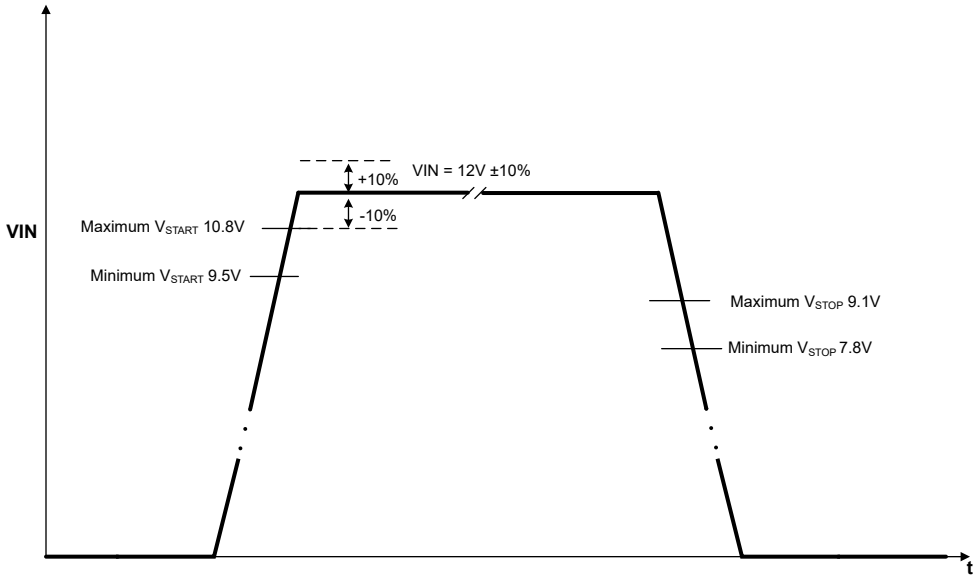



**图 7-7. VIN = 12V 时双电阻配置的启动值和 UVLO 值**

### *7.3.5 电压基准*

此控制器生成一个内部 1.2V 带隙基准，这个基准被用于不同的控制逻辑块。这是稳态运行期间 REFCAP 引脚上存在的电压。该电压分压至 0.6V，为误差放大器产生基准电压。误差放大器基准在 COMP 引脚上测量，以考虑误差放大器中的偏移并将调节保持在 ±1% 以内，如*规范*所示。这种严格的基准容差使得用户能够设计出高精度的电源转换器。REFCAP 引脚需要 470nF 接地电容，以确保器件的电气运行正常且单粒子瞬态 (SET) 性能稳健。

### *7.3.6 误差放大器*

TPS7H502x 和 TPS7H503x 控制器使用跨导误差放大器。误差放大器将 VSENSE 引脚电压与 SS 引脚电压或内部 0.6V 电压基准二者中的较小者进行比较。在正常运行过程中，误差放大器的跨导为 1500µA/V。频率补偿网络连接在 COMP 引脚和 AGND 之间。误差放大器直流增益通常为 14,500V/V。

### *7.3.7 输出电压编程*

通过使用转换器 $V_{OUT}$ 到 VSENSE 引脚的电阻分压器来设置电源转换器的输出电压。输出电压必须分压至 0.6V 的标称电压基准。方程式 7 可用于选择 $R_{BOTTOM}$。

$$R_{BOTTOM} = \frac{V_{REF}}{V_{OUT} - V_{REF}} \times R_{TOP} \quad (7)$$

其中：

- $V_{REF}$ 为 0.6V（典型值）
- $V_{OUT}$ 是所需的输出电压
- $R_{TOP}$ 是用户选择的顶部电阻的值（例如 10kΩ）

建议对 $R_{BOTTOM}$ 和 $R_{TOP}$ 使用低容差电阻（1% 或更低）来提高输出电压设定点的精度。

### *7.3.8 软启动 (SS)*

软启动电路会逐渐增加转换器的输出电压，直至达到稳态编程的输出。在软启动期间，误差放大器使用软启动引脚上的电压作为基准，直至 SS 引脚电压上升到 $V_{REF}$ 以上。一旦 SS 引脚电压高于 $V_{REF}$，软启动周期即完成。

SS 引脚和 AGND 之间的电容器用于控制制 PWM 控制器的软启动时间。可根据以下公式，为所需的软启动时间选择合适的电容器：


Copyright © 2026 Texas Instruments Incorporated

$$t_{SS} = \frac{C_{SS} \times V_{REF}}{I_{SS}} \quad (8)$$

其中：

- $t_{SS}$ 是所需的软启动时间
- $V_{REF}$ 为基准电压，等于 0.6V（典型值）
- $I_{SS}$ 是 2.8µA 的软启动充电电流（典型值）

### *7.3.9 开关频率和外部同步*

TPS7H502x 和 TPS7H503x 控制器具有两种设置器件开关频率的模式：内部振荡器和外部同步。根据 RT 和 SYNC 引脚的状态，将器件置于两种模式之一。如果在 SYNC 上检测到时钟输入，则器件在外部同步模式下运行。否则，器件在内部振荡器上运行，频率由 RT 和 AGND 之间的电阻器确定。两种运行模式下都必须安装 RT。

**表 7-1. 振荡器模式和配置**

| 模式 | RT | SYNC | 开关频率 |
|---|---|---|---|
| 内部振荡器 | 安装了连接到 AGND 的电阻器。 | 悬空 | 对于 TPS7H502x，可配置为 100kHz 至 1MHz；对于 TPS7H503x，可配置为 100kHz 至 500kHz，具体取决于 RT 值。 |
| 外部同步 | 安装了连接到 AGND 的电阻器。必须选中以匹配 SYNC 上的输入时钟频率。(1) | 对于 TPS7H502x，外部时钟的输入为 100kHz 至 1MHz。对于 TPS7H503x，请使用 100kHz 至 500kHz 的时钟。 | 与 SYNC 输入时钟同步。开关与外部时钟以 1:1 的频率同相切换。 |

(1) 有关在使用占空比限制为 50% 的器件（TPS7H5021 和 TPS7H5031）时，在外部同步模式下选择 RT 电阻器的具体指南，请参阅“*TPS7H5021 和 TPS7H5031 的外部同步*”。

#### 7.3.9.1 内部振荡器模式

RT 引脚和 AGND 之间的电阻器可用于设置器件的开关频率。TPS7H502x 控制器的标称开关频率范围为 100kHz 至 1MHz，而 TPS7H503x 的最大标称频率为 500kHz。在内部振荡器模式下，必须安装 RT 引脚。方程式 9 展示了基于所需开关频率计算 RT 值的方法。图 7-8 中的曲线展示了与 TPS7H502x 和 TPS7H503x 的给定开关频率相对应的 RT 值。请注意，对于 TPS7H503x，公式和曲线适用于开关频率不超过 500kHz 的情况。

$$RT = \frac{112390}{f_{SW}} - 14.2 \quad (9)$$

其中：

- RT 以 kΩ 为单位
- $f_{sw}$ 以 kHz 为单位

Copyright © 2026 Texas Instruments Incorporated

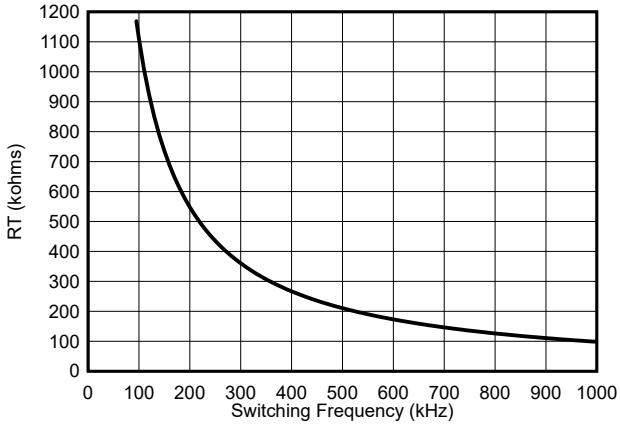



**图 7-8. RT 与开关频率间的关系**

#### 7.3.9.2 外部同步模式

通过向 SYNC 引脚施加时钟，该控制器可用于外部同步模式。所施加的外部时钟必须设置为所需的开关频率。对于 TPS7H502x，外部时钟必须在 100kHz 至 1MHz 的范围内；对于 TPS7H503x，外部时钟必须在 100kHz 至 500kHz 的范围内。建议使用占空比为 50% 的外部时钟。在此模式期间，控制器将与施加于 SYNC 引脚的时钟信号同相切换。请注意，SYNC 引脚仅作为控制器的输入运行。

在外部同步模式下运行时，必须在 RT 引脚上安装一个连接到 AGND 的电阻器。对于 TPS7H5020 和 TPS7H5030，RT 电阻设置的开关频率应在外部时钟频率的 ±10% 范围内。开关频率与外部时钟频率之比为 1:1。如果在 SYNC 引脚上施加时钟之前，控制器在内部振荡器模式下运行，则在施加时钟之后大约需要 2-5 个周期，才能进行检测和切换。如果在外部同步模式下运行并且时钟丢失，则需要大约 2-5 个周期进行检测，之后将切换到内部振荡器。


Copyright © 2026 Texas Instruments Incorporated

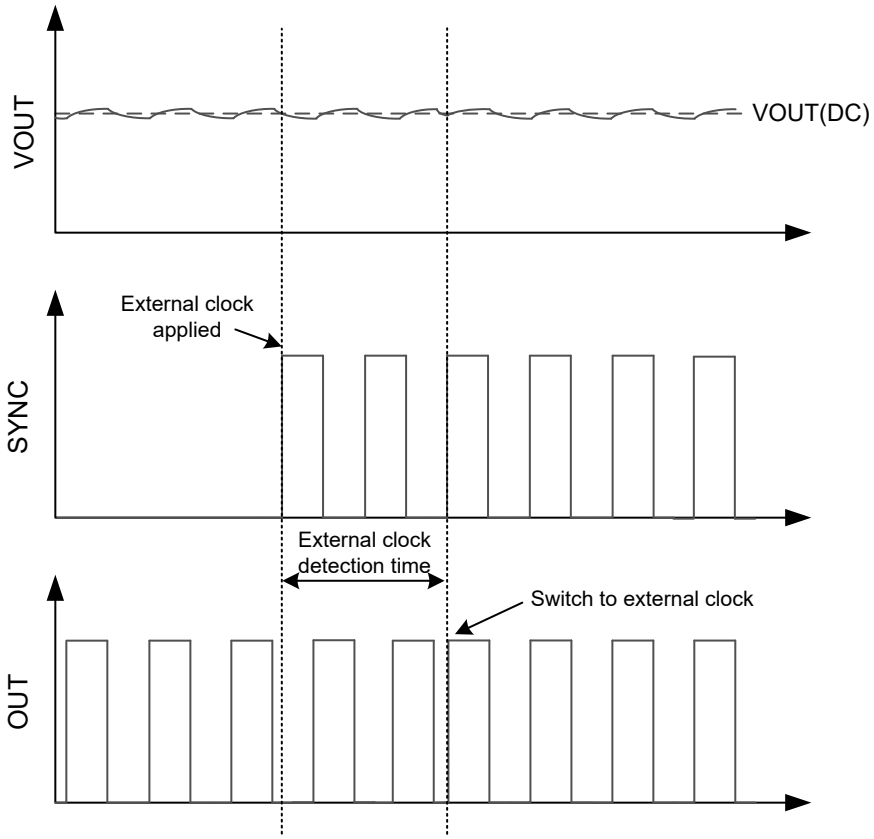



**图 7-9. 内部至外部时钟转换**

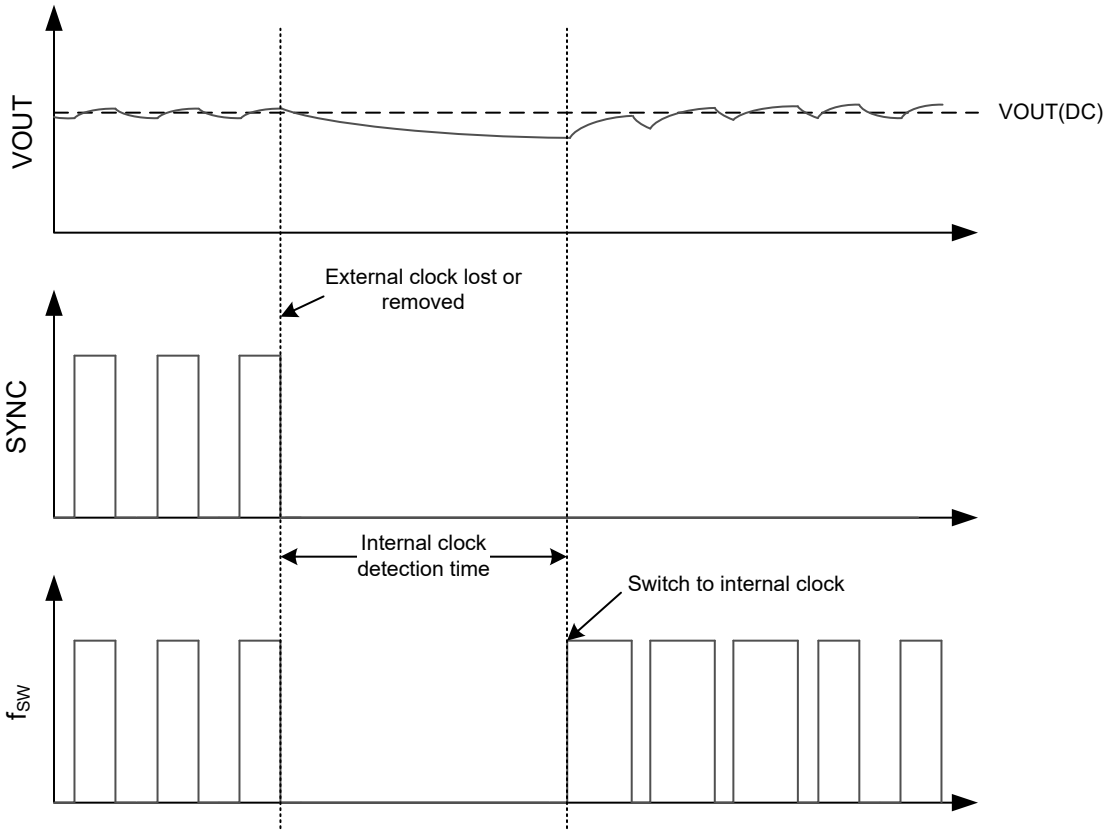



**图 7-10. 外部至内部时钟转换**

#### *7.3.9.2.1 TPS7H5021 和 TPS7H5031 的外部同步*

在外部同步模式下使用 TPS7H5021 或 TPS7H5031 时，需要实现部分关键操作差异，以维持最大 50% 的占空比限制 (DCL)。如“*外部同步模式*”中所示，外部时钟需要 50% 的占空比才能在所有应用中实现最佳性能。然而，虽然 TPS7H5020 和 TPS7H5030 对此占空比的允许容差为 ±10%，但在 TPS7H5021 和 TPS7H5031 中必须更精确地控制此时钟的占空比。具体而言，在 100kHz 至 200kHz 的频率下使用 TPS7H5021 或 TPS7H5031 时，外部时钟的占空比需要保持在 49% 到 51%之间，以维持最大 50% 的 DCL。在 200kHz 以上时，占空比范围可为 48% 到 52%。

此外，在所有外部同步用例中，必须在 RT 引脚上安装一个连接到 AGND 的电阻器。这样，转换器就可以在应用时钟之前或在时钟信号丢失的情况下保持开关动作。但是，如果用户计划开关频率大于 200kHz，则 RT 电阻器的阻值与典型的 RT 电阻器选择相比略有变化，详见“*内部振荡器模式*”。用户需要选择一个电阻器，其阻值需比通过方程式 9 计算得出的结果高大约 30%。

$$RT \approx 1.3 \times \left[\frac{112390}{f_{SW}} - 14.2\right] \quad (10)$$

表 7-2 中展示了不同外部同步频率的 RT 选择示例值。

**表 7-2. TPS7H5021 外部同步模式下的 RT 建议值**

| 外部同步频率 | RT 建议值 |
|---|---|
| 100kHz | 1.18MΩ – 与 TPS7H5020 和 TPS7H5030 相同 |
| 200kHz | 732kΩ |
| 500kHz | 274kΩ |
| 1MHz ( 仅适用于 TPS7H5021 ) | 130kΩ |


Copyright © 2026 Texas Instruments Incorporated

请注意，更新电阻器选择后的主要影响是，当不应用时钟时，控制器以此新 RT 值指示的较低频率进行开关操作。如果在未应用外部时钟的情况下运行需要花费大量时间，用户需要评估此较低开关频率对整体系统设计的影响。表 7-3 中显示了 TPS7H5021 和 TPS7H5031 外部同步的要求摘要。

**表 7-3. TPS7H5021 和 TPS7H5031 的外部同步指南**

| 目标频率 | 允许的时钟占空比范围 | RT 电阻器选择 |
|---|---|---|
| < 200kHz | 49% 至 51% | 根据 方程式 9 – 与 TPS7H5020 和 TPS7H5030 相同 |
| ⩾ 200kHz | 48% 至 52% | 根据方程式 10 |

### *7.3.10 占空比限制*

TPS7H5020 和 TPS7H5030 控制器的最大占空比可达标称的 100%。在此控制器中，输出能够实现 100% 占空比，但建议用户根据“*最短导通时间和关断时间*”中所述的控制器最短关断时间，施加最大占空比。

TPS7H5021 和 TPS7H5031 控制器的最大占空比可达标称的 50%。有关与此占空比限制相关的规范，请参阅*规范*。请注意，如果此器件使用外部同步振荡器模式，建议用户提供一个占空比精确为 50% 的外部时钟，以确保满足器件规范。如果使用占空比超出建议范围的外部时钟，可能导致最大占空比限制性能欠佳。有关更多详细信息，请参阅“*TPS7H5021 和 TPS7H5031 的外部同步*”。

**表 7-4. TPS7H502x 和 TPS7H503x 最大占空比**

| 器件 | 最大占空比（标称） |
|---|---|
| TPS7H5020 和 TPS7H5030 | 100% |
| TPS7H5021 和 TPS7H5031 | 50% |

### *7.3.11 最小导通时间和关断时间*

TPS7H502x 和 TPS7H503x 输出的最短导通时间约为 135ns（典型值）。最短导通时间是指输出保持导通状态的最短时间。因此，最短导通时间会限制电源转换器设计的输入至输出转换比。为了克服最短导通时间限制，需要仔细选择转换器开关频率和变压器匝数比（如果适用）。对于处于连续导通模式的单开关正激式、反激式和升压转换器，可使用以下公式来检查主电源开关的导通时间是否足以满足所需设计的要求。

对于正激式转换器：

$$t_{on_min} < \frac{V_{OUT} + V_D}{V_{IN} \times N_{SP} \times f_{SW}} \tag{11}$$

其中：

- $t_{on_min}$ 是控制器的最短导通时间
- $V_{OUT}$ 是转换器所需的输出电压
- $V_{IN}$ 是转换器的输入电压
- $V_D$ 是整流器二极管的正向电压
- $N_{PS}$ 为变压器的初级与次级匝数比
- $N_{SP}$ 是变压器的次级与初级匝数比（$N_{PS}$ 的倒数）
- $f_{SW}$ 是转换器所需的开关频率

对于反激式转换器：

$$t_{on_min} < \frac{[V_{OUT} + V_f] \times \frac{N_P}{N_S}}{\left[V_{IN} + (V_{OUT} + V_f) \times \frac{N_P}{N_S}\right] \times f_{SW}} \tag{12}$$

对于升压转换器：

$$t_{on_min} < \frac{V_{OUT} + V_D - V_{IN}}{[V_{OUT} + V_D] \times f_{SW}} \quad (13)$$

同样，最短关断时间也会限制转换器的运行。最短关断时间是指输出在再次导通之前必须保持关断的最短时间。如果输出在开关周期内由于 PWM 正常运行而关断，则输出保持关断状态至少 40ns（典型值）。在大多数应用中，转换器在稳态期间的占空比远低于 100%，并允许输出的关断时间远远超过此持续时间。对于 TPS7H5021 和 TPS7H5031，控制器的最短关断时间不是问题，其中占空比限制为标称最大值的 50%。

在某些情况下，在电源转换器设计中使用 TPS7H5020 或 TPS7H5030 时必须考虑最短关断时间。具体而言，此类情况发生在占空比接近 100% 并且关断发生在下一个开关周期即将开始时。在这些应用中，由转换器反馈环路决定的预期关断时间小于控制器的最短关断时间。因此，控制器的最短关断时间会延迟下一开关周期中的输出导通。虽然必须在所有工作频率下都考虑到这一点，但该影响在较高的频率下更加明显，其中最短关断时间占开关周期的比例更高。例如，在 1MHz 开关频率下，如果占空比超过 96%（标称值），下一个周期的导通将延迟。为了在稳态条件下保持转换器的预期工作状态，用户可以对转换器设计施加最大占空比，如 方程式 14 所示。

$$D_{MAX} < 1 - t_{off_min} \times f_{SW} \quad (14)$$

其中：

- $D_{MAX}$ 是建议的最大转换器占空比，可避免在下一个周期中出现延迟导通
- $t_{off_min}$ 是控制器的最短关断时间
- $f_{SW}$ 是转换器的开关频率

### 7.3.12 脉冲跳跃

在启动和瞬态期间（特别是在高频运行期间），为了防止与控制器的最短导通时间相关的转换器运行问题，TPS7H502x 和 TPS7H503x 控制器采用了脉冲跳跃模式。在此模式期间，输出将定期停止开关。在高频运行期间，具有持续时间过长的最短导通时间可能会导致问题，例如软启动期间的电流失控。脉冲跳跃可通过降低启动期间的峰值电流来克服这一问题。在高频转换器设计中，转换器的 $V_{IN}$ 与 $V_{OUT}$ 之比可能导致所需的占空比小于最短导通时间，因此控制器输出将跳过脉冲，以保持所需的输出电压。当满足以下两个条件时，将发生脉冲跳跃：

- COMP 引脚电压在系统时钟的上升沿低于 0.3V
- 之前的占空比小于 50%

请注意，对于 TPS7H5021 和 TPS7H5031，占空比始终小于 50%，因此只需满足第一个条件即可启动脉冲跳跃。

### 7.3.13 前沿消隐时间

OUT 变为高电平后，实施了前沿消隐时间，以防止在主电源开关初始导通后电流检测环路检测到感应电流波形上的瞬态和噪声。前沿消隐时间固定为 30ns（典型值）。也可以在 CS_ILIM 引脚上使用 RC 滤波器进一步消除噪声，前提是截止频率远大于转换器的开关频率。一般的经验法则是，目标截止频率为开关频率的 10 倍。

### 7.3.14 电流传感和 PWM 生成 (CS_ILIM)

CS_ILIM 引脚由代表电源转换器主开关电流的信号驱动。电流信号必须与 COMP 引脚的输入范围兼容。如 图 7-11 所示，COMP 引脚电压用作峰值电流的基准。控制器的输出 OUT 由内部时钟信号导通，并在检测到的电流信号的峰值达到 COMP/CCSR 引脚电压（大约为 COMP/2）时关断。请注意，这个峰值检测电流信号会与 PWM 比较器上的 COMP/CCSR 进行比较，包含 150mV 的偏移电压。CS_ILIM 引脚也用于配置控制器的电流限制。如果使用 RSC 引脚实现斜率补偿，则从 COMP/CCSR 信号中减去斜率补偿，当峰值检测电流与斜率补偿 COMP/CCSR 电压相交时，会关断 OUT。在用户希望绕过内部误差放大器并从外部驱动 COMP 的情况下，该引脚的可用电压范围约为 2.3V。由于用于激活电流限制的 CS_ILIM 阈值为 1V 并且 COMP 会按 CCSR 降低，因此施加到 COMP 的任何大于 2.3V 的外部电压都将超出 PWM 比较器和反馈环路作出反应的电压。


Copyright © 2026 Texas Instruments Incorporated

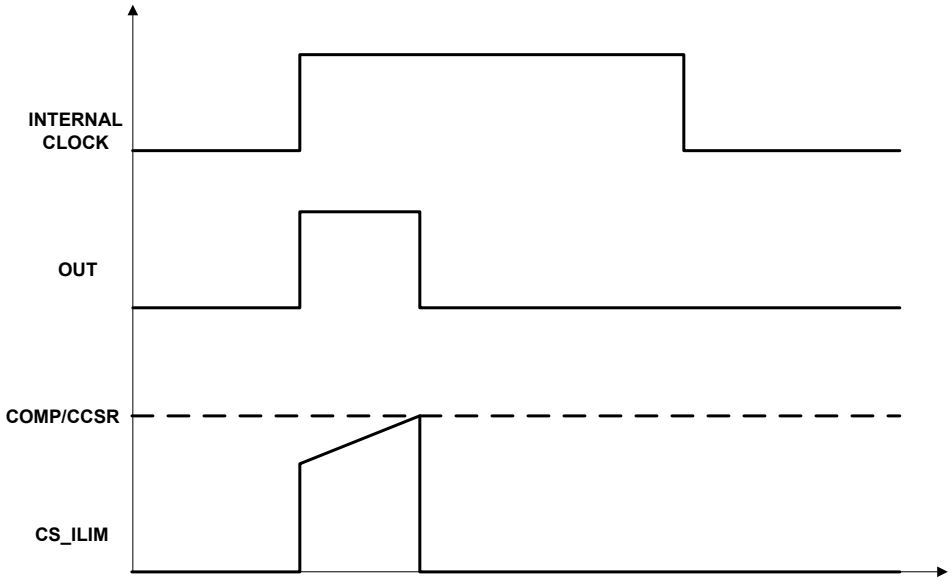



**图 7-11. 峰值电流模式控制和 PWM 生成**

CS_ILIM 到 AGND 之间的电阻器用于检测电流，以确保 PWM 正常运行并提供过流保护。电流限制阈值 $V_{CS_ILIM}$ 在电气规范中被指定为 1V（标称值）。这表明当此引脚上的电压达到此阈值时，器件将进入电流限制状态并关断输出 (OUT)。方程式 15 展示了用于确定所选电流限制的感应电阻器值的计算方法。

$$R_{CS} = \frac{V_{CS_ILIM}}{I_{LIM}} \quad (15)$$

请注意，$I_{LIM}$ 的值必须考虑检测电流的位置和方式。如果隔离式转换器使用初级侧控制并且在初级 FET 源极与 AGND 之间有感应电阻器，则必须根据负载电流适当计算 $I_{LIM}$。无论采用何种拓扑，用户在确定 $R_{CS}$ 值时，均可确保正常运行期间的峰值电流与过流跳闸点之间有足够的裕度。

### *7.3.15 栅极驱动器输出*

TPS7H502x 可用于驱动需要 4.5V 至 14V 栅极电压的功率半导体器件，因而可用于硅 MOSFET 和基于 GaN FET 的电源转换器。TPS7H503x 设计用于驱动栅极电压为 8V 至 14V 的器件。每个控制器的栅极驱动器级具有分离的输出。这些输出是 OUTH 和 OUTL，分别是拉电流输出和灌电流输出。这些分离输出通过在驱动的电源器件的导通或关断路径上放置额外的电阻，提供了独立调节导通和关断速度的灵活性。在 PVIN 输入为 12V 时，这些输出能够提供 1.2A（典型值）的拉电流和灌电流。

### *7.3.16 未上电的电压钳位*

TPS7H502x 和 TPS7H503x 在栅极驱动器输出端有一个电压钳位。该钳位仅在 VIN 低于约 2V 时才有效。当 VIN 为低电压时，内部 OUTL 驱动器未充分通电，因此无法主动将驱动器输出拉至低电平。这可能会使驱动器输出处于高阻抗状态，因此添加了未上电的电压钳位以缓解此问题。此未上电的钳位仅在控制器被禁用时才起作用。

当控制器输入 VIN 为低电平时，转换器的总线电压 VBUS 可能开始上升。如果 OUTL 和 PGND 之间的阻抗不够低，总线电压的转换率 (dV/dt) 可能会通过栅漏电容 $C_{GD}$ 导致 FET 意外导通。通过 $C_{GD}$ 的感应电流可以将栅极-源极电容 $C_{GS}$ 充电至高于 FET 的栅源阈值，从而使不需要的电流从 VBUS 流向 PGND。未上电的电压钳位会限制 FET 栅极上的电压，直到驱动器具有足够的电压且控制器启用后。电压钳位值可以在*规范*表中查看。控制器启用后，电压钳位将停用，不会干扰控制器和驱动器的正常运行。请注意，停用钳位的标准与启动器件所需的标准相同，如*启动*部分中所述。可在 OUT 到 PGND 之间使用一个外部下拉电阻器来补充未上电的电压钳位，以进一步缓解与意外导通相关的问题。如果使用，建议使用 10kΩ 至 50kΩ 范围内的下拉电阻器。请注意，添加外部电阻器会略微增加器件的静态电流和工作电流，而电阻器越小，这些电流的增加幅度就越大。

Copyright © 2026 Texas Instruments Incorporated

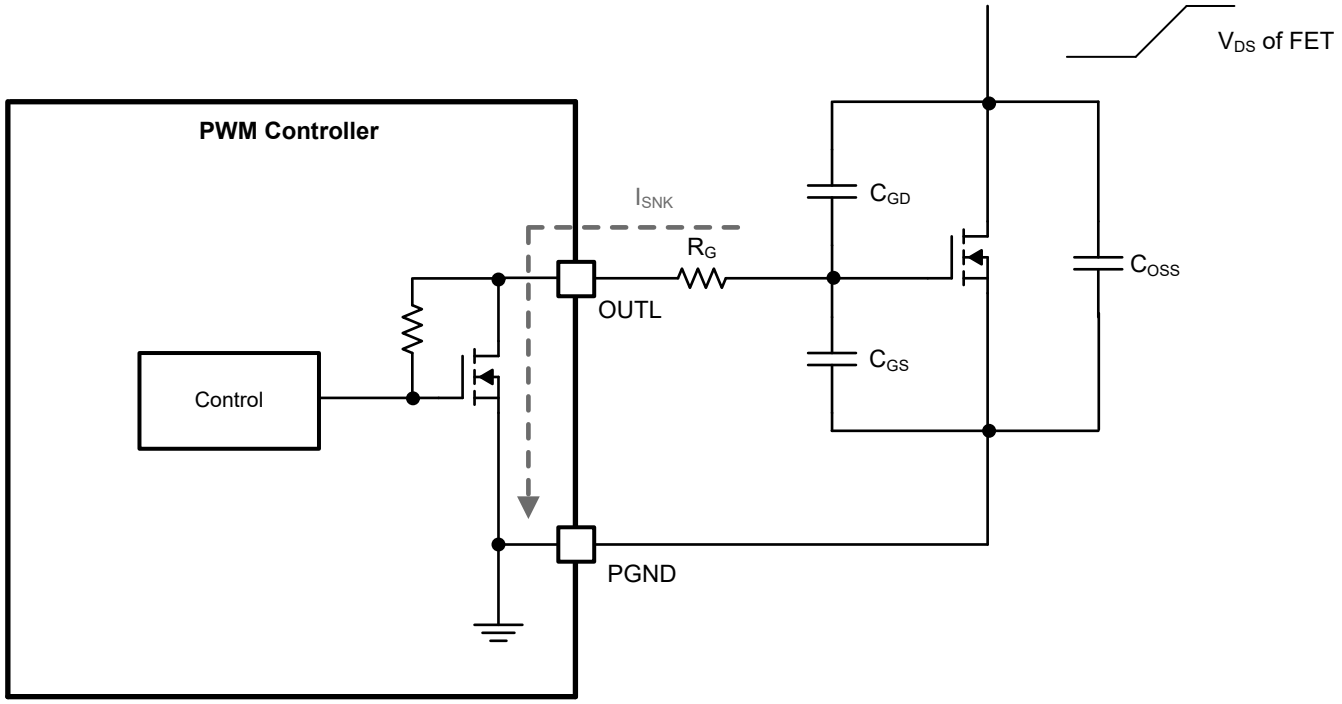



**图 7-12. 未上电的电压钳位**

### *7.3.17 拉电流驱动器回路 (OUTH_REF)*

将驱动器的源极驱动器 (OUTH) 级的回路引出至 OUTH_REF 引脚，以便在特定工作条件下可以连接 220nF 的外部电容器。OUTH_REF 的电压标称值比 PVIN 的电压低 6V。允许在该引脚和 PVIN 之间连接外部电容器，不仅可以提高驱动器的瞬态性能，还可以降低辐射引起的单粒子瞬态 (SET)。请注意，仅当施加到 PVIN 上的外部电压大于或等于 6V 时，才需要 OUTH_REF 电容器。当 PVIN 低于 6V 时，OUTH_REF 可以直接连接到 PGND。请注意，对于 TPS7H503x 器件（PVIN 的最低建议运行条件为 8V），始终需要在 OUTH_REF 和 PVIN 之间使用 220nF 的电容器。

**表 7-5. OUTH_REF 连接**

| 驱动器输入电压 | 配置 |
|---|---|
| PVIN < 6V | 将 OUTH_REF 连接到 PGND |
| PVIN ⩾ 6V | 在 OUTH_REF 和 PVIN 引脚间连接一个 220nF 电容器 |

### *7.3.18 斜率补偿 (RSC)*

在开关功率转换器设计中采用峰值电流模式控制时，当主功率开关的占空比上升到 50% 以上时，转换器会进入不稳定状态。基本上，转换器将处于这样一种状态：峰值电流和平均电流之间的误差随着每个后续开关周期的推移而增加。这种不稳定情况称为次谐波振荡，可通过添加斜率补偿来缓解。对于 TPS7H502x 和 TPS7H503x，斜率补偿采用电压斜率的形式，该电压斜率由误差放大器输出除以参数 CCSR（COMP 与 CS_ILIM 之比）后减去。在整个占空比范围内，稳定性的最小斜率补偿等于 0.5 × *m*，其中 *m* 是电感器下降电流斜率。建议的斜率补偿为 1 × *m*，因为超齿此值并不会提高稳定性。

对于正激式转换器和升压转换器，可以将斜率补偿设置为等于输出电感器电流的下降斜率。对于反激式转换器，使用反激式变压器中的电流向下斜率来计算斜率补偿。在隔离式拓扑中，请注意检测到的电流波形也需要考虑变压器的匝数比。

对于正激式转换器：


Copyright © 2026 Texas Instruments Incorporated

$$SC = \frac{V_{OUT} \times R_{CS} \times A_{CS}}{L_{OUT} \times N_{PS}} \quad (16)$$

对于反激式转换器：

$$SC = \frac{V_{OUT} \times R_{CS} \times A_{CS}}{L_{PRI} \times N_{PS}} \quad (17)$$

对于升压转换器：

$$SC = \frac{[V_{OUT} - V_{IN}] \times R_{CS} \times A_{CS}}{L} \quad (18)$$

其中：

- SC 是以 V/μs 为单位的斜率补偿值
- $L_{OUT}$ 是输出电感值，单位为 μH（正激式）
- $L_{PRI}$ 是初级电感值，单位为 μH（反激式）
- L 是电感值，单位为 μH（升压）
- $N_{PS}$ 是初级/次级匝数比
- $R_{CS}$ 是电流感应电阻器的电阻值（单位为 Ω）。
- $A_{CS}$ 是与电流传感级相关的增益，包括电流传感放大器和变压器（如果使用）
- $V_{OUT}$ 是转换器输出电压
- $V_{IN}$ 是转换器输入电压

对于 TPS7H502x 和 TPS7H503x 控制器，可以使用 RSC 引脚和 AGND 之间的电阻器来设置所需的斜率补偿。方程式 19 展示了用于为 RSC 确定合适电阻值的计算方法。

$$RSC = \frac{29.5}{SC^{1.07}} \quad (19)$$

其中：

- SC 是所需的斜率补偿（单位为 V/μs）
- RSC 以 kΩ 为单位

### *7.3.19 频率补偿*

由于 TPS7H502x 和 TPS7H503x 使用跨导误差放大器 (OTA)，因此可以应用 2A 型或 2B 型频率补偿。两种补偿方案之间的主要区别在于，2A 型有一个与 $R_{COMP}$ 和 $C_{COMP}$ 并联的附加电容器 $C_{HF}$，用于提供高频噪声衰减。这些元件连接在控制器的 COMP 引脚（OTA 输出）和 AGND 之间。

Copyright © 2026 Texas Instruments Incorporated

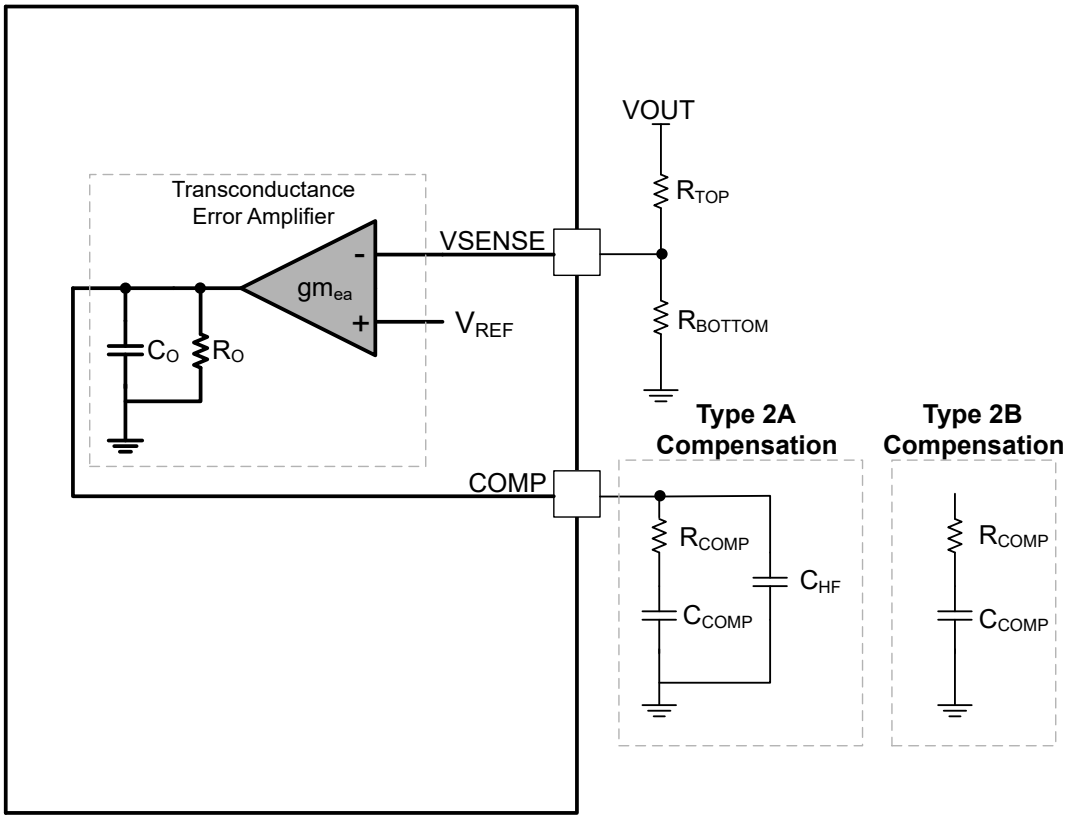



**图 7-13. TPS7H502x 和 TPS7H503x 频率补偿选项**

对于 TPS7H502x 和 TPS7H503x 支持的拓扑，可使用以下过程和公式来选择补偿元件。除非另有说明，否则公式中的所有参数均为标准单位（即 H 表示电感，F 表示电容，Hz 表示频率，等等）。

1. 选择转换器所需的交叉频率 ($f_c$)。请注意，对于升压转换器和反激式转换器，存在一个右半平面 (RHP) 零点，这会限制转换器的目标交叉频率。对于这些拓扑，交叉频率建议介于 RHP 零点频率的四分之一至十分之一之间。对于正激式转换器，交叉频率建议不超过开关频率的十分之一。
2. 计算功率级的跨导 $G_M$。
   - 对于正激式转换器：

$$G_M = \frac{N_{PS}}{A_{CS} \times R_{CS}} \quad (20)$$

   - 对于反激式转换器：

$$G_M = \frac{[1 - D_{MAX}] \times N_{PS}}{A_{CS} \times R_{CS}} \quad (21)$$

   - 对于升压转换器：

$$G_M = \frac{1 - D_{MAX}}{A_{CS} \times R_{CS}} \quad (22)$$

   其中：
   - $N_{PS}$ 为变压器的初级与次级匝数比
   - $A_{CS}$ 是与电流传感级相关的增益。
   - $R_{CS}$ 是电流感应电阻器的电阻值（单位为 Ω）
   - $D_{MAX}$ 是应用的最大占空比。
3. 计算误差放大器网络的增益 $A_{VM}$，以实现目标交叉频率：


Copyright © 2026 Texas Instruments Incorporated

$$A_{VM} = \frac{2\pi \times f_C \times C_{OUT}}{G_M} \quad (23)$$

其中：

- $f_C$ 是目标交叉频率
- $C_{OUT}$ 是转换器输出电容
- $G_M$ 是功率级跨导

4. 根据所需的增益 $A_{VM}$、误差放大器跨导 $g_{mea}$ 和反馈电阻值，计算 $R_{COMP}$：

$$R_{COMP} = \frac{A_{VM}}{g_{mea} \times K_{FB}} \quad (24)$$

其中：

$$K_{FB} = \frac{R_{BOTTOM}}{R_{BOTTOM} + R_{TOP}} \quad (25)$$

5. 误差放大器网络的零点建议设置为约等于目标交叉频率的十分之一：

$$f_{ZEA} = \frac{1}{2\pi \times R_{COMP} \times C_{COMP}} = \frac{f_C}{10} \quad (26)$$

因此：

$$C_{COMP} = \frac{1}{2\pi \times 0.1 \times f_C \times R_{COMP}} \quad (27)$$

6. 设置补偿器的高频率极点。对于正激式转换器，可以将其设置为等于转换器的 ESR 零点的频率。对于升压和反激式转换器，可以将其设置为 ESR 零点和 RHP 零点中的较低者。

$$f_{HF} = \frac{1}{2\pi \times R_{COMP} \times C_{HF}} = f_{Z_ESR} \text{ or } f_{RHPZ} \quad (28)$$

因此：

$$C_{HF} = \frac{1}{2\pi \times f_{Z_ESR} \times R_{COMP}} \quad (29)$$

或者：

$$C_{HF} = \frac{1}{2\pi \times f_{RHPZ} \times R_{COMP}} \quad (30)$$

请注意，此处概述的过程旨在作为元件选型的起点。频率补偿通常是一个反复迭代的过程，通常需要通过对转换器进行硬件测试才能获得理想值。

#### *7.3.20 热关断*

如果结温超过 185°C（典型值），内部热关断电路会强制器件停止开关。而当结温降至 170°C（典型值）以下时，器件会重新启动上电序列。

### 7.4 器件功能模式

TPS7H502x 和 TPS7H503x 采用固定频率峰值电流模式控制。此控制器可以调节转换器的峰值电流和占空比。内部振荡器会启动电源开关的栅极驱动器输出的导通操作。外部电源开关电流通过外部电阻器进行检测，并通过内部比较器进行比较。COMP 引脚上生成的电压通过内部电阻器进行降压。当检测到的电流达到降压 COMP 电压时，电源开关随即断开。

Copyright © 2026 Texas Instruments Incorporated

# 8 应用和实施

**备注**

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

## 8.1 应用信息

TPS7H502x 和 TPS7H503x 是耐辐射的 PWM 控制器，包含集成的栅极驱动器。对于 TPS7H502x，驱动器的输入电压范围为 4.5V 至 14V；对于 TPS7H503x，输入电压范围为 8V 至 14V。TPS7H502x 可提供高达 1MHz 的可编程开关频率，而 TPS7H503x 可提供高达 500kHz 的可编程开关频率。此外，通过利用控制器的可编程 LDO 并在输出端与 PVIN 之间建立连接，TPS7H502x 的集成驱动器可以配置为使用 GaN FET 运行。为了将驱动器与硅 MOSFET 结合使用，可以在 TPS7H502x 和 TPS7H503x 的 PVIN 上使用高达 14V 的更高电压输入。该控制器可支持多种不同的电源拓扑，包括但不限于：反激式、正激式和升压。

## 8.2 典型应用

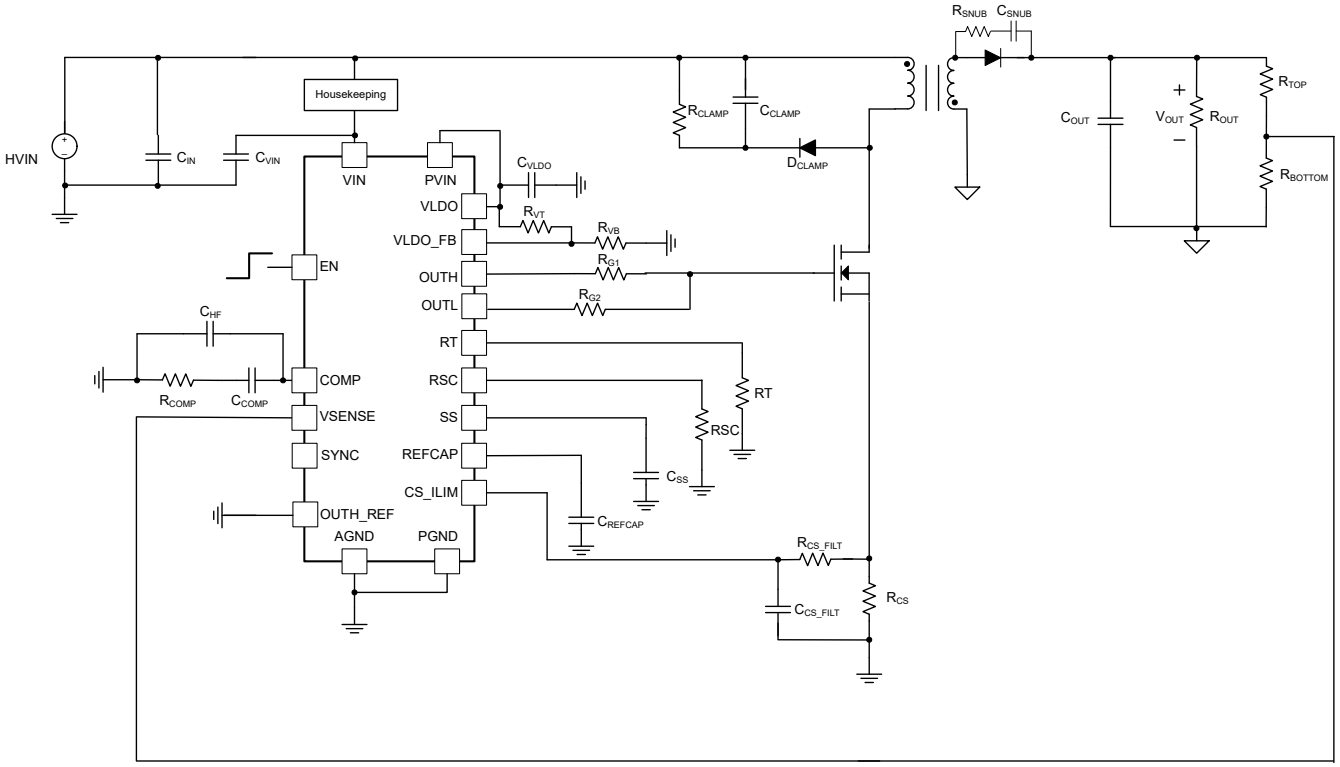



**图 8-1. TPS7H5020 的典型应用原理图**

### *8.2.1 设计要求*

所提供的示例详细说明了使用 GaN 功率半导体器件作为初级开关 FET 的反激式转换器的设计。目的是展示如何确定 TPS7H5020 的元件选型及转换器功率级的关键元件。


Copyright © 2026 Texas Instruments Incorporated

表 8-1. 设计参数

| 设计参数 | 值 |
|---|---|
| 输入电压范围 | 22V 至 36V，标称值为 28V |
| 输出电压 | 5V ±10% |
| 最大输出电流 | 4A |
| 开关频率 | 500kHz |
| 目标带宽 | ≅4kHz |
| 满负载阶跃 (4A) 瞬态响应 | ≤ 375mV |

### *8.2.2 详细设计过程*

#### 8.2.2.1 开关频率

反激式转换器设计为在 500kHz 的开关频率下运行。对于航天级转换器设计，在此开关频率下，GaN 功率器件相对于硅功率器件的优势显而易见。使用 方程式 31，可以确定所需频率需要的 RT 电阻。注意，$f_{SW}$ 的值以 kHz 为单位，RT 的值以 kΩ 为单位。

$$RT = \frac{112390}{f_{SW}} - 14.2 \tag{31}$$

$$RT = \frac{112390}{500} - 14.2 = 210.5k\Omega \tag{32}$$

该设计适合选择 210kΩ 的标准电阻值。由于供货情况，使用了略低的 205kΩ 电阻值。

#### 8.2.2.2 输出电压编程电阻器选型

该转换器的输出电压为 5V。选择连接到 VSENSE 的反馈电阻分压器，以对应于所需的 $V_{OUT}$。使用为 $R_{TOP}$ 选择的 10kΩ 电阻器，可以计算分压器底部电阻器的值。

$$R_{BOTTOM} = \frac{V_{REF}}{V_{OUT} - V_{REF}} \times R_{TOP} \tag{33}$$

$$R_{BOTTOM} = \frac{0.6V}{5V - 0.6V} \times 10k\Omega = 1.36k\Omega \tag{34}$$

所需的 $R_{TOP}$ 和 $R_{BOTTOM}$ 的值分别为 10kΩ 和 1.37kΩ。

#### 8.2.2.3 驱动器 PVIN 配置

对于此设计示例，预期的功率半导体器件是 GaN FET。因此，VLDO 将连接到驱动器的 PVIN。VLDO 可在 4.5V 至 5.5V 的范围内进行编程，在这种情况下，选择了标称 5V 的驱动电压。为了对 VLDO 进行编程以实现 5V 运行，使用 方程式 35 在 VLDO_FB 和 GND 之间选择适当的电阻。

$$R_{VB} = \frac{V_{REFCAP}}{V_{LDO} - V_{REFCAP}} \times R_{VT} \tag{35}$$

$$R_{VB} = \frac{1.225V}{5V - 1.225V} \times 10k\Omega = 3245\Omega \tag{36}$$

所选择的 $R_{VB}$ 值为 3.24kΩ。由于 PVIN 连接到 VLDO 且电压低于 6V，因此 OUTH_REF 应根据 表 7-5 直接连接到 GND。

请注意，可使用可编程 VLDO 输出根据所用的特定 GaN FET 来调整栅极电压。此外，如果由于电路板寄生效应或布局不当而观察到有问题的栅极电压过冲，使用可编程 VLDO 输出降低栅极电压可能是一种缓解措施。但请注

Copyright © 2026 Texas Instruments Incorporated

意，因此原因而调整栅极电压也会对整个系统产生其他影响，例如 GaN FET 的导通电阻增加，进而可能导致转换器效率降低。

#### 8.2.2.4 软启动电容器选型

所选的软启动时间足够长，从而限制本设计的浪涌电流。所选软启动电容器的值为 33nF。根据该值，可以计算软启动时间。

$$t_{SS} = \frac{C_{SS} \times V_{REF}}{I_{SS}} \tag{37}$$

$$t_{SS} = \frac{33nF \times 0.6V}{2.8\mu A} = 7.07ms \tag{38}$$

该设计的软启动时间大约为 7.1ms。

#### 8.2.2.5 变压器设计

变压器的匝数比和初级电感是根据转换器的目标技术规范来确定的。匝数比是根据该设计目标的 35% 最大占空比计算得出的。

$$N_{PS_MAX} = \frac{V_{IN_MIN} \times D_{MAX}}{[V_{OUT} + V_D] \times [1 - D_{MAX}]} \tag{39}$$

$$N_{PS_MAX} = \frac{22V \times 0.35}{[5V + 0.7] \times [1 - 0.35]} = 2.08 \tag{40}$$

此设计选择的匝数比为 2。根据实际匝数比，可计算最小和最大占空比。

$$D_{MIN} = \frac{[V_{OUT} + V_D] \times N_{PS}}{[V_{OUT} + V_D] \times N_{PS} + V_{IN_MAX}} \tag{41}$$

$$D_{MIN} = \frac{[5V + 0.7V] \times 2}{[5V + 0.7V] \times 2 + 22V} = 0.241 \tag{42}$$

$$D_{MAX} = \frac{[V_{OUT} + V_D] \times N_{PS}}{[V_{OUT} + V_D] \times N_{PS} + V_{IN_MIN}} \tag{43}$$

$$D_{MAX} = \frac{[5V + 0.7V] \times 2}{[5V + 0.7V] \times 2 + 22V} = 0.341 \tag{44}$$

初级电感是根据 20% 的电流纹波计算得出的。

$$L_P = \frac{V_{IN_MAX}^2 \times D_{MIN}^2}{V_{OUT} \times I_{OUT} \times f_{SW} \times \%_{RIPPLE}} \tag{45}$$

$$L_P = \frac{36V^2 \times 0.24^2}{5V \times 4A \times 500kHz \times 0.2} = 37.3\mu H \tag{46}$$

为实际设计选择的初级电感为 30µH，产生了大约 25% 的实际纹波。以下公式详细说明了如何计算变压器的初级和次级电流，这对于正确设计变压器至关重要。这些公式对于定义变压器的物理结构非常有用。

$$I_{RIPPLE} = \frac{V_{OUT} \times I_{OUT} \times \%_{RIPPLE}}{V_{IN_MAX} \times D_{MIN}} \tag{47}$$

$$I_{RIPPLE} = \frac{5V \times 4A \times 0.25}{36V \times 0.24} = 0.58A \tag{48}$$

$$I_{PRI_PEAK} = \frac{V_{OUT} \times I_{OUT}}{V_{IN_MIN} \times D_{MAX} \times \eta} + \frac{I_{RIPPLE}}{2} \tag{49}$$


Copyright © 2026 Texas Instruments Incorporated

$$I_{PRI_PEAK} = \frac{5V \times 4A}{22V \times 0.35 \times 0.85} + \frac{0.58A}{2} = 3.35A \quad (50)$$

$$I_{PRI_RMS} = \sqrt{D_{MAX} \times \left[\frac{V_{OUT} \times I_{OUT}}{V_{IN_MIN} \times D_{MAX}}\right]^2 + \frac{I_{RIPPLE}^2}{3}} \quad (51)$$

$$I_{PRI_RMS} = \sqrt{0.35 \times \left[\frac{5V \times 4A}{22V \times 0.35}\right]^2 + \frac{0.58A^2}{3}} = 1.57A \quad (52)$$

$$I_{SEC_RMS} = \sqrt{[1 - D_{MAX}] \times I_{OUT}^2 + \frac{[I_{RIPPLE} \times N_{PS}]^2}{3}} \quad (53)$$

$$I_{SEC_RMS} = \sqrt{[1 - 0.35] \times 4A^2 + \frac{[0.58A \times 2]^2}{3}} = 3.29A \quad (54)$$

#### 8.2.2.6 初级电源开关选型

在反激式拓扑中，可施加到 FET 漏极的最大电压根据 方程式 55 计算得出。

$$V_{DS} = [V_{IN_MAX} + V_L] + N_{PS} \times [V_{OUT} + V_D] \quad (55)$$

$$V_{DS} = [36V + 12V] + 2 \times [5V + 0.7V] = 59.4V \quad (56)$$

此应用需要额定电压至少为 60V 的 FET。实际上，需要选择具有较高额定电压的 FET，以允许瞬态尖峰和振铃。此外，FET 的额定电流需要高于*变压器设计*中计算出的初级电流。所选 GaN 器件的额定电压为 200V，额定电流为 22A。

#### 8.2.2.7 输出二极管选型

次级侧二极管承受的最大电压应力可以使用 方程式 57 进行计算。

$$V_{D_STRESS} = V_{OUT} + \frac{V_{IN_MAX}}{N_{PS}} \quad (57)$$

$$V_{D_STRESS} = 5V + \frac{36V}{2} = 23V \quad (58)$$

预计最大电压为 23V，但为了留出裕量以应对可能出现的瞬态电压峰值，需要选择更高的额定值。请注意，根据关断时功率二极管上振铃的程度和幅度，可能需要在输出二极管上使用 RC 缓冲器。二极管的额定电流需要足够大，以处理转换器的最大负载电流。所选二极管的额定值为 80V 和 15A，可在最大工作条件基础上留出足够的裕量。

#### 8.2.2.8 RCD 钳位

由于转换器和印刷电路板中的漏电感和寄生电容会在 FET 的漏极产生过度的振铃，最终可能会出现问题，因此使用 RCD 钳位来充分抑制振铃的幅度和频率，使其完全处于 FET 选定的额定电压范围内。

通常，这些值在测试期间进行了优化，因为振铃现象很大程度上取决于印刷电路板寄生效应。但是，作为起点，可使用以下公式，根据所需的允许过冲值，分别确定钳位电阻器 $R_{CLAMP}$ 和电容器 $C_{CLAMP}$ 的值。

$$V_{CLAMP} = K_{CLAMP} \times N_{PS} \times [V_{OUT} + V_D] \quad (59)$$

参数 $K_{CLAMP}$ 定义了目标过冲值。例如，对于 50% 的允许过冲值，将 $K_{CLAMP}$ 设置为 1.5。

接下来，可以使用变压器的漏电感 $L_{LEAKAGE}$ 和峰值初级电流 $I_{PRI_PEAK}$ 来近似计算钳位电阻器。之后可以确定钳位电容器的值。请注意，$\Delta V_{CLAMP}$ 以所需钳位电压的百分比形式，定义了钳位电容器允许的纹波。例如，对于 2% 的纹波，将 $\Delta V_{CLAMP}$ 设置为 0.02。

Copyright © 2026 Texas Instruments Incorporated

$$R_{CLAMP} = \frac{V_{CLAMP}^2}{0.5 \times L_{LEAKAGE} \times I_{PRI_PEAK}^2 \times \frac{V_{CLAMP}}{V_{CLAMP} - N_{PS} \times [V_{OUT} + V_D]} \times f_{SW}} \quad (60)$$

$$C_{CLAMP} = \frac{1}{\Delta V_{CLAMP} \times V_{CLAMP} \times R_{CLAMP} \times f_{SW}} \quad (61)$$

#### 8.2.2.9 输出电容选型

通常，可以通过两种不同的计算方法来确定转换器所需的输出电容。第一种计算方法（如方程式 62 所示）确定了满足设计的输出电压纹波要求所需的输出电容量。第一种计算方法确定了满足输出端响应最坏负载瞬态所允许的最大电压偏差所需的电容量，如 方程式 64 所示。执行两项计算后，应选择其中的最大值作为设计中的输出电容。计算结果基于以下条件：输出电压的目标电压纹波为 2%，输出电压的最大允许电压偏差为 7.5%。

$$C_{OUT} > \frac{I_{OUT} \times D_{MAX}}{V_{RIPPLE} \times f_{SW}} \quad (62)$$

$$C_{OUT} > \frac{4A \times 0.35}{100mV \times 500kHz} = 28\mu F \quad (63)$$

$$C_{OUT} > \frac{\Delta I_{STEP}}{2\pi \times \Delta V_{OUT} \times f_C} \quad (64)$$

$$C_{OUT} > \frac{4A}{2\pi \times 375mV \times 4kHz} = 424.4\mu F \quad (65)$$

根据计算结果，需要至少 425 µ F 的输出电容。在选择电容器时，需考虑因老化、温度和直流偏置而导致的电容值降额。

对于航天级转换器的设计，选择输出电容时还有另一个考虑因素。即辐射引起的单粒子瞬态的影响 (SET)。单个高能粒子冲击可能会导致控制器的 PWM 变化出现瞬时差异，进而导致转换器中的输出电压瞬变。因此，即使上面的值提供了将电压纹波和/或负载瞬变考虑在内的最小值，也可能需要额外的电容来充分缓解 SET。此设计示例使用了约 470 µ F 的总输出电容。

如有必要，还可以使用额外的输出滤波器来进一步降低输出级的噪声。该输出滤波器包含一个额外的电感器和一小部分陶瓷电容。然后，将滤波电感器放置在所添加的陶瓷电容与为满足设计要求而确定的大容量输出电容之间。这种方法可以显著降低输出电压纹波，而无需显著增加所需元件的尺寸和/或数量。次级滤波器设计的关键是选择谐振频率，使其高于目标交叉频率，但远低于大容量输出电容的开关频率和 ESR 零点。方程式 66、方程式 67 和 方程式 68 可用于确定 ESR 零点及附加输出滤波器的谐振频率和衰减。

$$f_{resonant} = \frac{1}{2\pi \times L_f \times C_{OUT_BULK}} \quad (66)$$

$$f_{zero} = \frac{1}{2\pi \times C_{OUT_BULK} \times ESR_{BULK}} \quad (67)$$

$$Att_{fsw} = 40 \times \log_{10}\left[\frac{f_{SW}}{f_{resonant}}\right] - 20 \times \log 10 \times \frac{f_{SW}}{f_{zero}} \quad (68)$$

如果由于输出滤波器而在高频下出现峰值，则可以使用电阻器来抑制这种峰值效应。方程式 69 和 方程式 70 可用于确定峰值频率和为了提供足够的阻尼而需要的电阻值。

$$\omega_o = \frac{2 \times [C_{OUT_CER} + C_{OUT_BULK}]}{L_f \times C_{OUT_CER} \times C_{OUT_BULK}} \quad (69)$$


Copyright © 2026 Texas Instruments Incorporated

$$R_f = \frac{R_{OUT} \times L_f \times \left[C_{OUT_CER} + C_{OUT_BULK}\right] - \frac{L_f}{\omega_o}}{\frac{R_{OUT} \times \left[C_{OUT_CER} + C_{OUT_BULK}\right]}{\omega_o} - \left[L_f \times C_{OUT_CER}\right]} \quad (70)$$

#### 8.2.2.10 电流感应电阻器

在选择 CS_ILIM 和 GND 之间所连接的电流感应电阻器时，需要留意一些注意事项和权衡。通常，电阻器的选择应确保转换器在达到设定的最大电流时进入逐周期限制模式。例如，如果选择感应电阻器使得过流保护在最大负载电流的 125% 时激活，则在此特定设计中，这相当于 5A。使用方程式 49 时，相应的峰值初级电流约为 4.1A。可根据以下公式得到 $R_{CS}$ 的相应值，其中 $V_{CS_ILIM}$ 是控制器的电流限制阈值：

$$R_{CS} = \frac{V_{CS_ILIM}}{I_{LIM}} \quad (71)$$

建议用户注意的是，如果感应电阻器连接在初级 FET 源极和接地端之间，则感应电阻器两端的电压可以从施加到 FET 的总栅极-源极电压中减去。当驱动器也以接地端为基准而不是以 FET 的源极为基准时，就会出现这种情况。因此，在驱动 GaN FET 时，用户必须注意感应电阻器上的压降。在 PVIN 连接到 VLDO 的情况下，当使用控制器驱动 GaN 器件时，可编程 VLDO 输出可设置为更高的电压，从而使施加到 FET 的 $V_{GS}$ 更大，以补偿感应电阻器电压。如果过流风险较低，则也可以减小感应电阻器的阻值，以尽可能地减小 $R_{CS}$ 电压。在此设计中，所选的感应电阻器为 100mΩ。这对应于初级 GaN FET 中约 10A 的 $I_{LIM}$ 值。

当将感应电阻器插入栅极驱动电流环路时，有一些注意事项需要考虑：

- 选择尽可能小的感应电阻器，以减轻电阻器产生的电压偏移
- 遵循 GaN FET 布局的最佳实践。向栅极电流环路添加感应电阻器会增加整个环路的面积，并且必须尽可能减小环路的寄生电感。
- 如前文所述，如果需要，可使用可编程 VLDO 输出来补偿感应电阻器两端的压降。
- 在较高的电流和频率下，在栅极环路中安装感应电阻器所带来的挑战会变得更加明显。

尽管控制器确实具有前沿消隐功能，可降低由于 FET 导通时的噪声尖峰而导致 PWM 或电流运行错误的可能性，但仍需要一个低通 RC 滤波器来进一步去除检测到的电流信号中的噪声。建议将滤波器的截止频率设置为所选开关频率的至少 10 倍以上。

#### 8.2.2.11 频率补偿元件选型

可以使用以下公式，确定反激式转换器的极点和零点。请注意，反激式转换器还有一个右半平面零点。

$$f_{Z_ESR} = \frac{1 + D_{MAX}}{2\pi \times C_{OUT} \times R_{ESR}} \quad (72)$$

$$f_{Z_ESR} = \frac{1 + 0.35}{2\pi \times 470\mu F \times 4m\Omega} = 114.3kHz \quad (73)$$

$$f_P = \frac{1}{2\pi \times C_{OUT} \times \frac{V_{OUT}}{I_{OUT}}} \quad (74)$$

$$f_P = \frac{1}{2\pi \times 470\mu F \times \frac{5V}{4A}} = 270.9Hz \quad (75)$$

$$f_{RHPZ} = \frac{\frac{V_{OUT}}{I_{OUT}} \times \left[1 - D_{MAX}\right]^2}{2\pi \times \frac{L_{PRI}}{N_{PS}^2} \times D_{MAX}} \quad (76)$$

Copyright © 2026 Texas Instruments Incorporated

$$f_{RHPZ} = \frac{\frac{5V}{4A} \times [1 - 0.35]^2}{2\pi \times \frac{30\mu H}{2^2} \times 0.35} = 32.0kHz \quad (77)$$

为了正确放置误差放大器的极点和零点，可以使用 2A 型补偿网络来实现稳定性。请注意，此补偿技术适用于在连续导通模式下运行的反激式转换器。交叉频率通常位于 RHP 零点频率的四分之一到整个十倍频范围内。此设计的目标交叉频率为 4kHz。误差放大器网络增益被设置为达到目标交叉频率，该值取决于 $R_{COMP}$。如 方程式 78 所示，$R_{COMP}$ 的方程式由 方程式 21、方程式 23 和 方程式 24 推算出。方程式 25 展示了 $K_{FB}$ 的计算方法。

$$R_{COMP} = \frac{2\pi \times f_C \times C_{OUT} \times A_{CS} \times R_{CS}}{[1 - D_{MAX}] \times N_{PS} \times K_{FB} \times g_m} \quad (78)$$

$$R_{COMP} = \frac{2\pi \times 4kHz \times 470\mu F \times 1 \times 0.1\Omega}{[1 - 0.35] \times 2 \times 0.12 \times 1750\frac{\mu A}{V}} = 4326.88\Omega \quad (79)$$

误差放大器零点被设置为交叉频率的十分之一，这样就可以选择 $C_{COMP}$ 的值。

$$C_{COMP} = \frac{1}{2\pi \times 0.1 \times f_C \times R_{COMP}} \quad (80)$$

$$C_{COMP} = \frac{1}{2\pi \times 0.1 \times 4kHz \times 4.32k\Omega} = 91.96nF \quad (81)$$

最后，高频极点被设置为 ESR 零点和 RHP 零点中的较低者。在这个特例中，RHP 零点较低。

$$C_{HF} = \frac{1}{2\pi \times f_{RHPZ} \times R_{COMP}} \quad (82)$$

$$C_{HF} = \frac{1}{2\pi \times 32kHz \times 4.32k\Omega} = 1.15nF \quad (83)$$

使用标准组件值时，$R_{COMP}$、$C_{COMP}$ 和 $C_{HF}$ 的初始所选值分别为 4.32kΩ、100nF 和 1nF。请注意，这些计算的值会提供一个起点。在模拟和测试过程中，通常会对频率补偿进行调优，以在设计的最终补偿值上趋稳。

### *8.2.3 应用曲线*

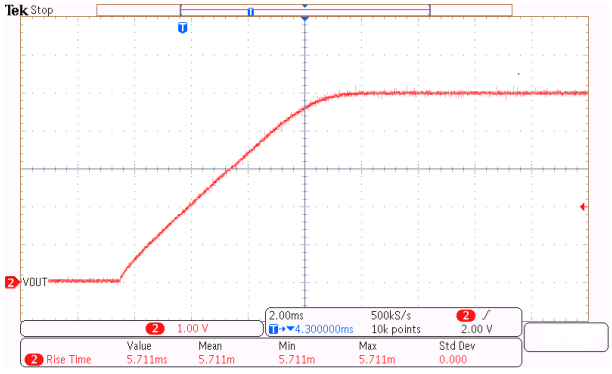



图 8-2. 反激式转换器的 $V_{OUT}$ 启动

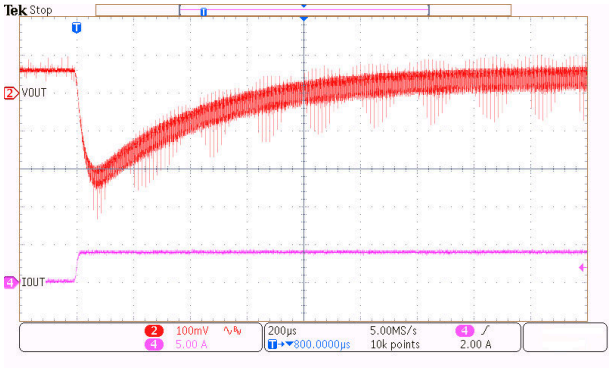



图 8-3. 反激式转换器的 4A 负载阶跃响应


Copyright © 2026 Texas Instruments Incorporated

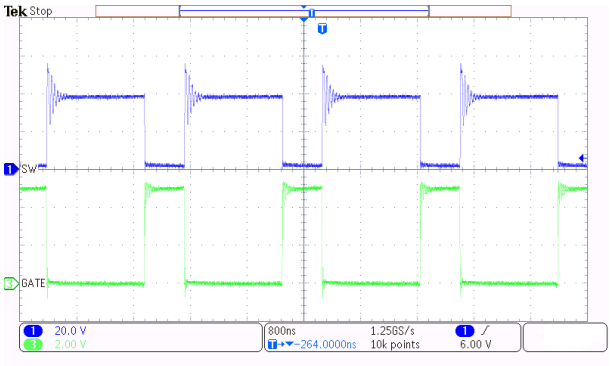



**图 8-4. 栅极和开关节点信号**

### *8.2.4 升压转换器*

TPS7H502x 和 TPS7H503x 可用于非同步升压配置。TPS7H5020 的升压配置如图 8-5 中的简化原理图所示。

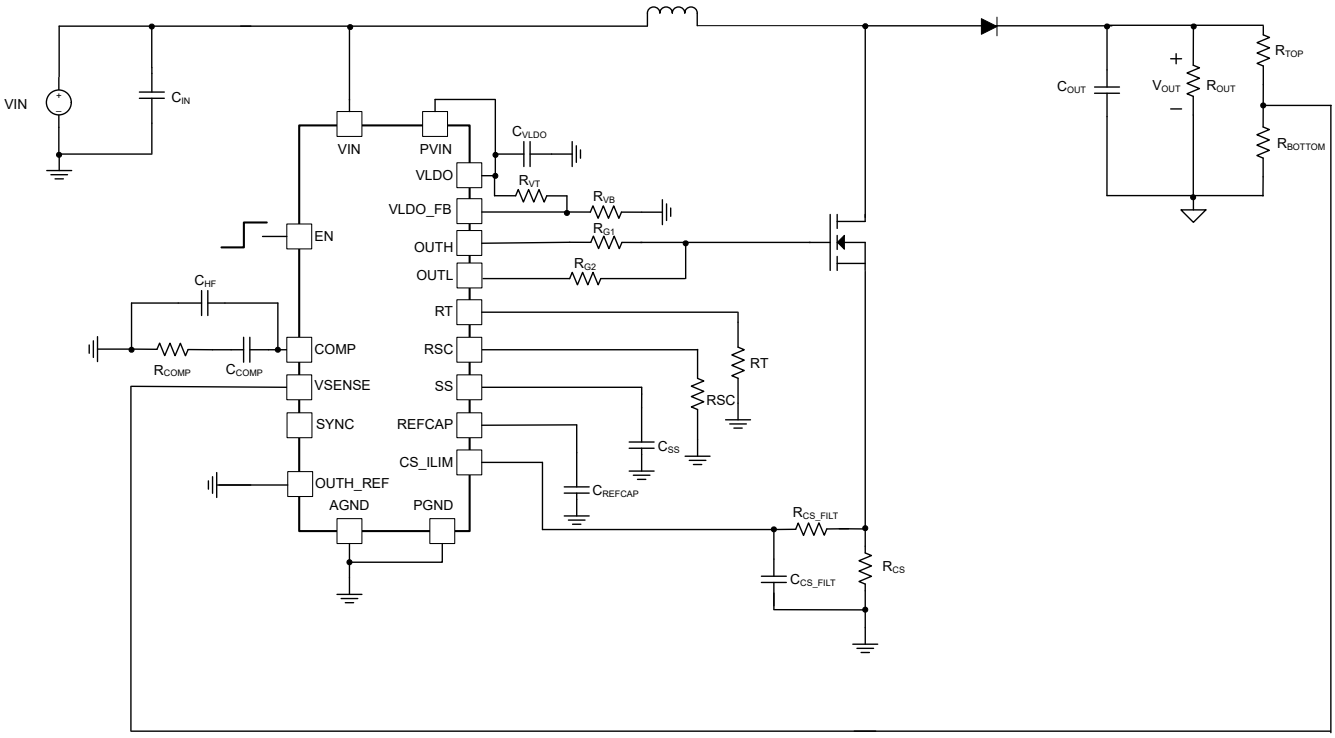



**图 8-5. 采用 TPS7H5020 的升压转换器的简化原理图**

在升压配置中，特定于 TPS7H502x 或 TPS7H503x 控制器的元件选型指南与“*详细设计过程*”中详述的指南类似。主要区别在于功率级元件选型，这可以按照“*升压转换器功率级计算*”中的详细说明来确定。此外，“*频率补偿*”中详细介绍了升压转换器的补偿元件选型。升压转换器的部分关键注意事项包括：

- 升压转换器的峰值 FET 电流等于输入电流，而不是负载电流。适当调整 FET 的尺寸，以处理应用的输入电流，该电流高于负载处的电流。
- 输入电源和负载之间存在直接路径。负载短路会导致大电流从输入端流向输出端，并导致输出电压下拉至输入电压或更低。如果转换器必须能够承受短路，请考虑在输入端和输出端之间添加一个可在故障情况下断开的断路开关。该开关在正常运行期间会对系统造成额外压降，从而降低整体效率。
- 在确定转换器的补偿时，需要考虑升压转换器 RHP 零点的影响，如“*频率补偿*”中所述。

Copyright © 2026 Texas Instruments Incorporated

采用 TPS7H5020 的升压配置评估模块的设计参数如表 8-2 所示。

**表 8-2. TPS7H5020EVM 的设计参数**

| 设计参数 | 值 |
|---|---|
| 输入电压范围 | 5V 至 12V |
| 输出电压 | 15V±10% |
| 最大输出电流 | 1A |
| 开关频率 | 1MHz |
| 目标带宽 | 4.5kHz |
| 满负载阶跃 (1A) 瞬态响应 | ≤450mV |

请参阅“TPS7H5020EVM 用户指南”，详细查看升压转换器原理图和测试结果。

### *8.2.5 通过 ISOS510 实现反馈隔离*

采用 TPS7H5021 器件的隔离式正激式转换器的简化原理图如图 8-6 所示。此正激式转换器实现方案利用 ISOS510 和并联电压基准（如 TL1431-SP）来提供转换器的隔离式反馈。ISOS510 是一款电流驱动型模拟隔离器，具有晶体管输出，是一种耐辐射的光耦合器替代方案，可在航天级转换器设计中提供隔离式反馈。该器件在输入端和输出端之间配备 $SiO_2$ 隔离栅，可在不同温度、寿命和辐射条件下实现稳定的电流传输比 (CTR)。有关详细信息，请参阅 ISOS510 数据表。

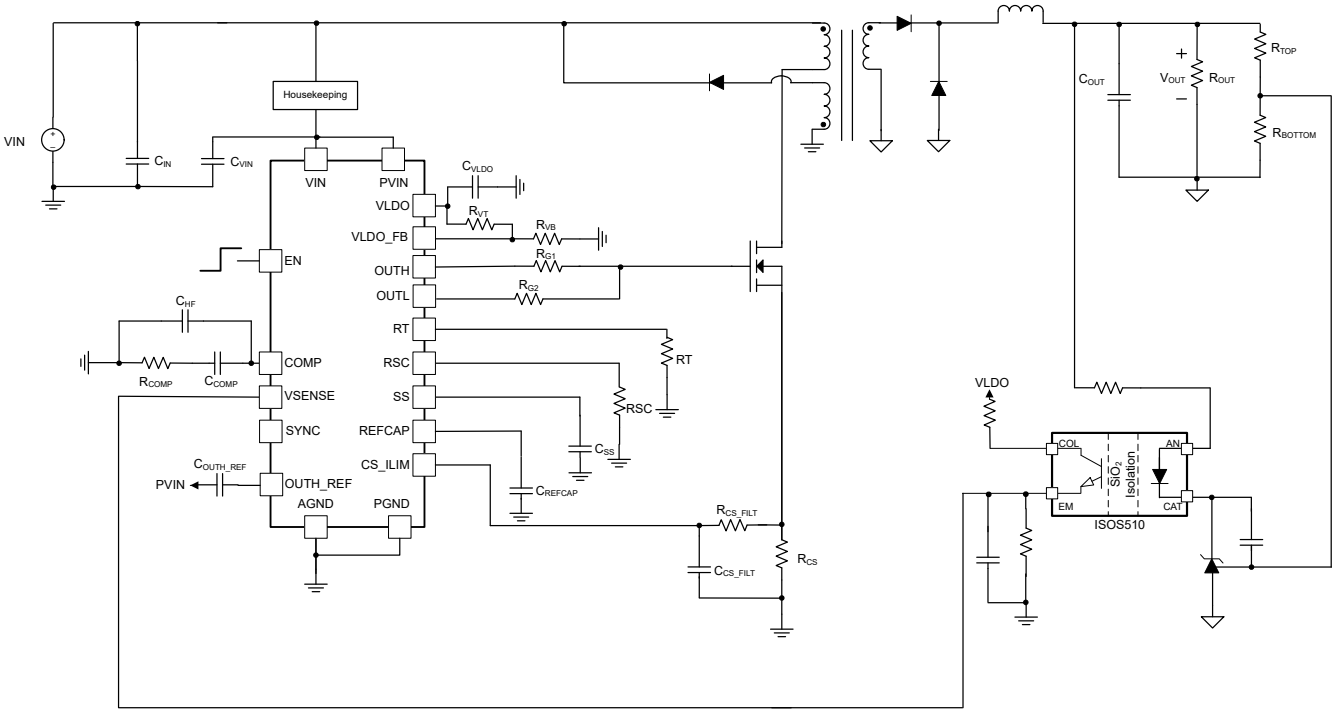



**图 8-6. 使用 TPS7H502x 控制器和 ISOS510 实现反馈的正激式转换器**

输出端的分压器用于为并联稳压器提供基准输入。此输入将与内部并联基准进行比较，并联基准所需的电流会根据转换器输出电压而变化，从而调节基准输出。并联基准电流设定了 ISOS510 输入的正向电流。ISOS510 的输出电流与此输入电流成正比，并与无源器件配合使用，为 VSENSE 引脚上的控制器提供反馈。由于 ISOS510 具有低电流要求，所以只要用户遵守“*规范*”中详述的 VLDO 输出电流要求，即可使用 TPS7H502x 控制器的 VLDO 输出为输出晶体管供电。


Copyright © 2026 Texas Instruments Incorporated

## 8.3 电源相关建议

TPS7H502x 控制器设计为在 4.5V 至 14V 的输入电源电压范围内运行。TPS7H503x 控制器接受的工作输入电压范围为 8V 至 14V。控制器的输入电压电源应经过良好调节和正确旁通，以实现出色的电气性能。VIN 到 GND 之间需要一个最小 0.1μF 的输入旁路电容器，但可以使用额外的电容来帮助优化控制器的噪声和辐射性能。建议使用陶瓷电容器（X7R 或更高级别）进行旁路，并且这些电容器应尽可能靠近控制器放置，并具有到 GND 的低阻抗路径。如果输入电源距离 TPS7H502x 或 TPS7H503x 控制器超过几英寸，则应使用额外的大容量电容器。

PVIN 电源输入范围设计为：对于 TPS7H502x 为 4.5V 至 14V，对于 TPS7H503x 为 8V 至 14V。对于 TPS7H502x，PVIN 可连接至 VIN、VLDO，或连接至另一个用户生成的电压轨。此处建议使用最小为 1μF 的旁路电容器。对于 TPS7H502x，在 PVIN 连接到 VLDO 的情况下，总旁路电容不得超过 4.7μF。

## 8.4 布局

### *8.4.1 布局指南*

为了提高基于 TPS7H502x 和 TPS7H503x 系列的转换器设计的可靠性，建议遵循以下布局指南。

- 将反馈布线尽可能远离功率磁性元件（电感器和/或电源变压器）和印刷电路板 (PCB) 上的其他噪声电感布线（例如开关节点）。如果反馈布线布置在电源磁性元件下方，请确保该布线位于 PCB 的另一层上，并且至少有一个接地层将布线与电感器或变压器隔离。
- 尽可能地减小转换器开关节点的铜面积，以实现出色的噪声性能并降低寄生电容，从而减少开关损耗。确保将任何噪声敏感信号（例如反馈布线）远离该节点布置，因为它包含高 dv/dt 开关信号。
- 建议尽可能地缩短功率级中的所有高 di/dt 和 dv/dt 开关环路的路径。这有助于减少 EMI、降低功率器件上的应力并减少耦合到控制环路中的任何噪声。
- 将控制器的模拟地与包含高频率、高 di/dt 电流的功率级的电源接地端分离。这两个接地端可连接在 PCB 布局中的同一点上。功率半导体开关的源极、功率级大容量输入电容器的回路以及输出电容器的回路均可连接到 PCB 电源接地端。
- 建议保持 PCB 上的所有高电流布线尽可能地短、直、宽。建议使布线的最小值为每安培 15mil (0.381mm)。
- 将 VIN、PVIN、REFCAP 和 VLDO 的所有滤波电容器和旁路电容器尽可能靠近控制器放置。建议使用具有较低 ESR 和 ESL 的表面贴装陶瓷电容器，因为与穿孔电容器相比，这可以降低噪声耦合的可能性。必须尽可能地减少由旁路电容器连接、相应引脚和 GND 所形成的环路面积。建议每个旁路电容器均具有到 GND 的良好低阻抗连接。
- 外部补偿元件建议放置在控制器的 COMP 引脚附近。此处也建议使用表面贴装元件。
- 尝试将用于在 VSENSE 处生成电压的电阻分压器靠近器件，以减少噪声耦合。尽可能地减小 VSENSE 引脚上的杂散电容。
- OUTH 和 OUTL 用于驱动功率半导体器件的栅极。连接到这些引脚的 PCB 布线承载高 dv/dt 信号。将这些 PCB 布线远离连接到 VSENSE、COMP、RT 和 CS_ILIM 的任何布线，从而减少噪声耦合。
- 使用短的低电感布线来连接 OUTH、OUTL、栅极电阻器和要驱动的功率半导体器件的栅极。FET 建议尽量靠近控制器放置。
- 为了防止输入电源总线上出现过多的振铃，需要采取良好的去耦合做法，就是在 MOSFET 或 GaN FET 附近放置低 ESR 电容器。
- 除了利用控制器的前沿消隐时间外，还可能需要对 CS_ILIM 的检测电流信号输入进行 RC 滤波。使电阻器和电容器靠近 CS_ILIM，以滤除检测到的电流信号上可能出现的任何振铃和/或峰值。
- 使用多个通孔将散热焊盘连接到 PCB 的接地平面。建议避免将焊料膏直接放置在过孔上，除非对这些过孔进行包覆或填充。

Copyright © 2026 Texas Instruments Incorporated

### 8.4.2 布局示例

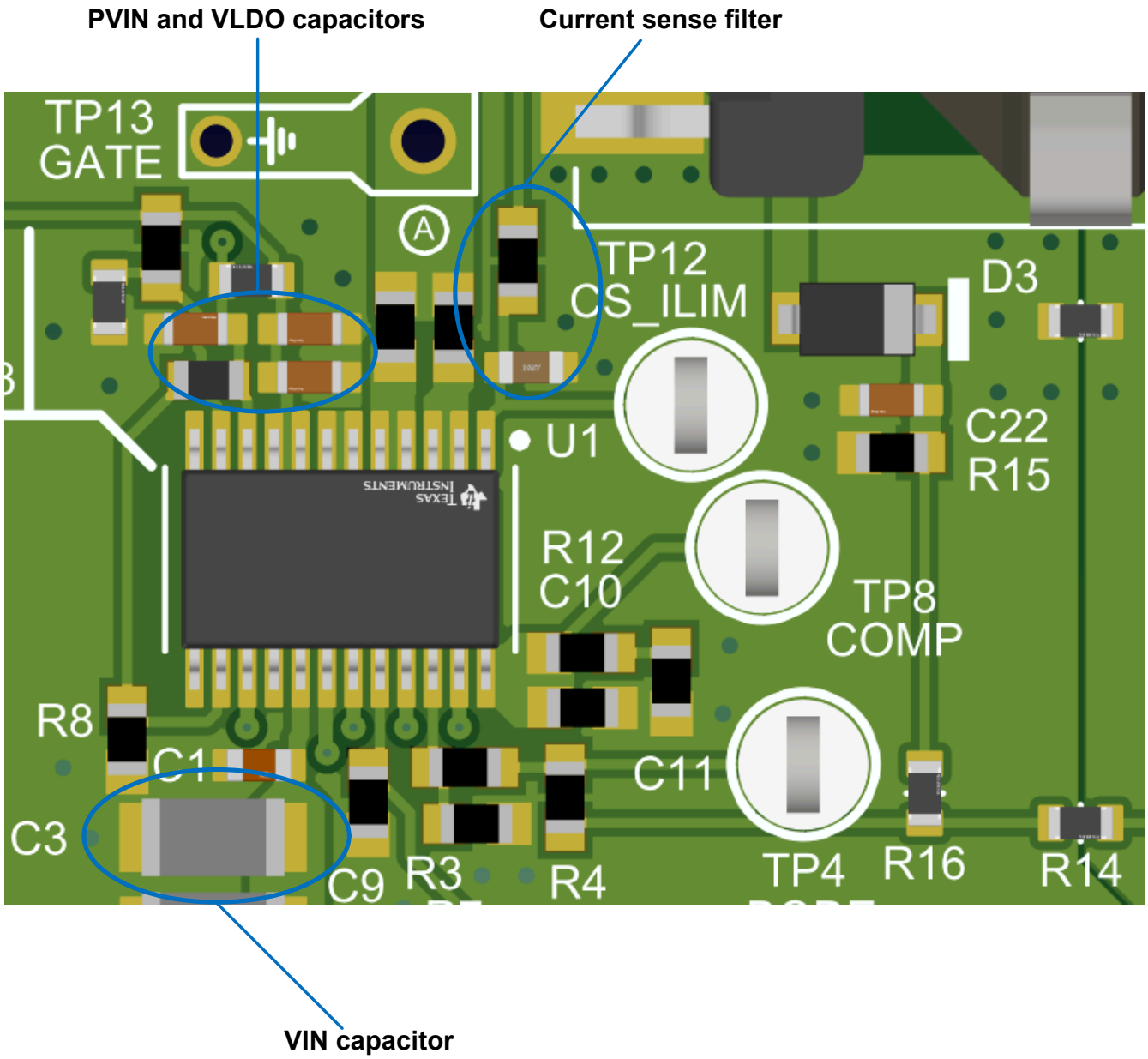



图 8-7. TPS7H5020FLYEVM 的 3D 布局视图


Copyright © 2026 Texas Instruments Incorporated

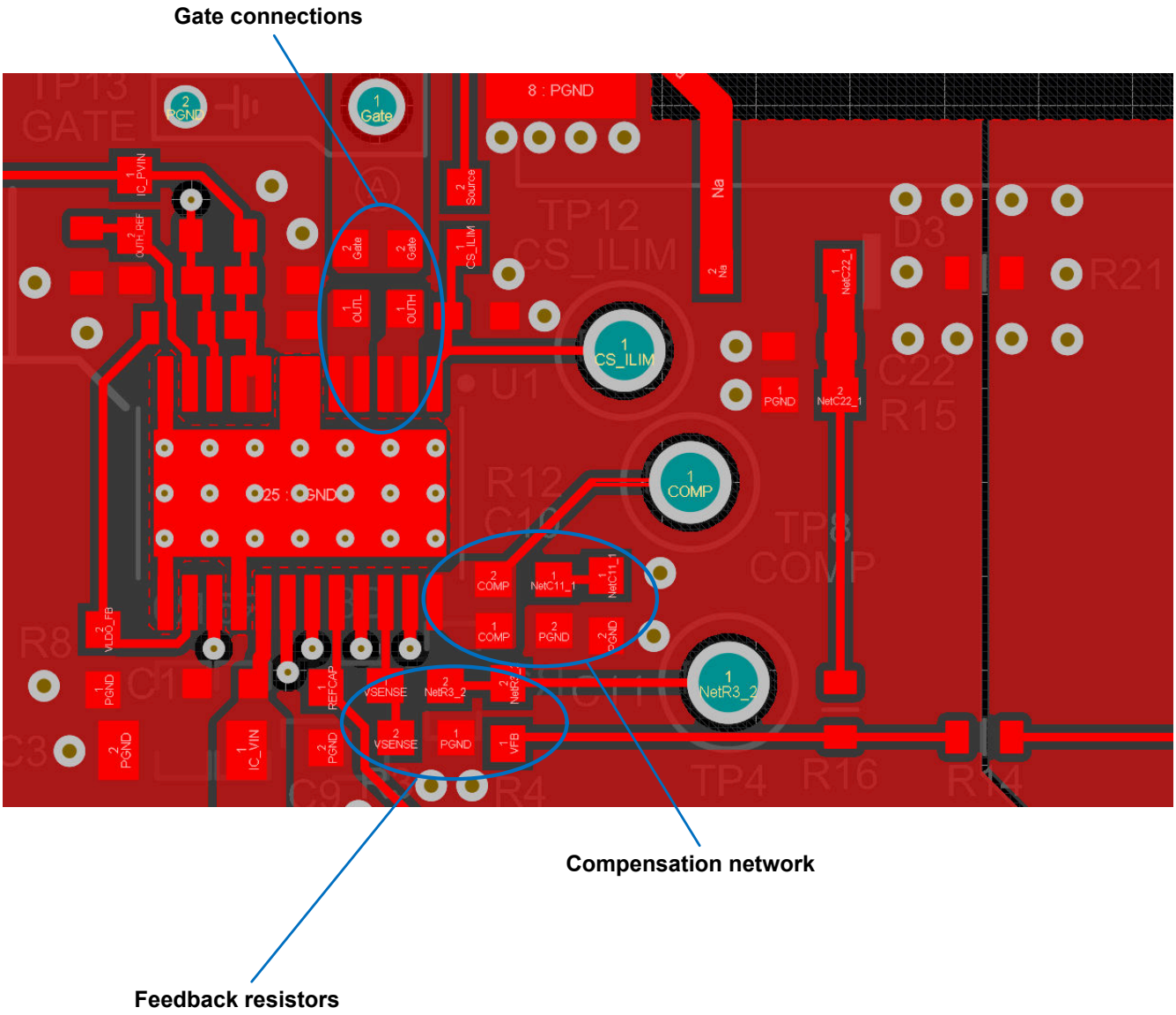



图 8-8. TPS7H5020FLYEVM 的顶层布局视图

# 9 器件和文档支持

## 9.1 文档支持

### 9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*TPS7H5020EVM 评估模块* 用户指南
- 德州仪器 (TI)，*TPS7H5020FLYEVM 评估模块* 用户指南
- 德州仪器 (TI)，*TPS7H5020-SEP 总电离剂量*辐射报告
- 德州仪器 (TI)，*TPS7H5020-SP 总电离剂量*辐射报告
- 德州仪器 (TI)，*TPS7H502x-SP 单粒子效应*辐射报告
- 德州仪器 (TI)，*TPS7H5020 中子位移损伤*辐射报告
- 德州仪器 (TI)，*TPS7H5030EVM 评估模块* 用户指南
- 德州仪器 (TI)，*TPS7H5030-SEP 单粒子效应* 辐射报告
- 德州仪器 (TI)，*TPS7H5030-SEP 总电离剂量*辐射报告

## 9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

## 9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

## 9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

## 9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

## 9.6 术语表

| | |
|---|---|
| TI 术语表 | 本术语表列出并解释了术语、首字母缩略词和定义。 |

# 10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

| Changes from Revision D (March 2026) to Revision E (April 2026) | Page |
|---|---|
| • 将 TPS7H5031-SEP 和 TPS7H5031-SP 器件状态从*产品预发布* 更改为*量产数据*。 | 1 |
| • 更新了*驱动器 PVIN 配置*部分，添加了更多指导信息 | 47 |
| • 更新了*电流感应电阻器*部分以提供更多指导信息 | 51 |


Copyright © 2026 Texas Instruments Incorporated

**Changes from Revision C (February 2026) to Revision D (March 2026)** **Page**

- 删除了 TPS7H5030-SP 量产数据器件的产品预览版标签 ..... 1
- 删除了 TPS7H5021-SP 量产数据器件的产品预览版标签 ..... 4

**Changes from Revision B (February 2026) to Revision C (February 2026)** **Page**

- 将 TPS7H5030-SEP 和 TPS7H5030-SP 器件状态从*产品预发布*更改为*量产数据*。 ..... 1
- 更正了 TPS7H5030-SP 的 SMD 编号 ..... 4
- 更新了参考 TPS7H503x 报告的*相关文档* ..... 58

**Changes from Revision A (September 2025) to Revision B (February 2026)** **Page**

- 将 TPS7H5021-SEP 和 TPS7H5021-SP 器件状态从*产品预发布*更改为*量产数据*。 ..... 1
- 更新了数据表以包含 TPS7H5030-SEP、TPS7H5030-SP、TPS7H5031-SEP 和 TPS7H5031-SP，并将其标注为*产品预发布*状态。 ..... 1
- 更新了数据表标题以包含 TPS7H503x 器件。 ..... 1
- 更新了*特性*、*应用*、*说明*、*引脚配置与功能*、*规范*、*详细说明*以及*应用与实现*等章节内容以包含 TPS7H503x 器件的相关信息，并对其与 TPS7H502x 器件进行了区分。 ..... 1
- 更新了*器件比较表*，以说明 TPS7H502x 和 TPS7H503x 器件之间的电气特性比较。 ..... 4

**Changes from Revision * (March 2025) to Revision A (September 2025)** **Page**

- 将 TPS7H5020-SP 器件状态从“*产品预发布*”更改为“*量产数据*”，并将 TPS7H5020-SEP 器件状态从“*预告信息*”更改为“*量产数据*”。 ..... 1

Copyright © 2026 Texas Instruments Incorporated

# 11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。


Copyright © 2026 Texas Instruments Incorporated

## PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| 5962R2420101PYE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | R2420101PY |
| 5962R2420102PYE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | R2420102PY |
| 5962R2420103PYE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | R2420103PY |
| 5962R2420104PYE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | R2420104PY |
| TPS7H5020MPWPTSEP | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5020PWP |
| TPS7H5021MPWPTSEP | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5021PWP |
| TPS7H5030MPWPTSEP | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5030PWP |
| TPS7H5031MPWPTSEP | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5031PWP |
| V62/25651-01XE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5020PWP |
| V62/25651-02XE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5021PWP |
| V62/25651-04XE | Active | Production | HTSSOP (PWP) \| 24 | 250 \| SMALL T&R | Yes | NIPDAU | Level-3-260C-168 HR | -55 to 125 | 7H5031PWP |

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF TPS7H5020-SEP, TPS7H5020-SP, TPS7H5021-SEP, TPS7H5021-SP, TPS7H5030-SEP, TPS7H5030-SP, TPS7H5031-SEP, TPS7H5031-SP :**

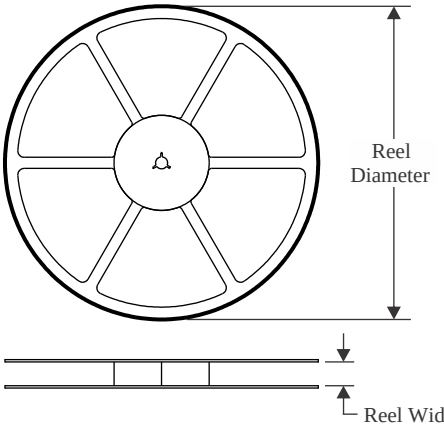
- Catalog : TPS7H5020-SEP, TPS7H5021-SEP, TPS7H5030-SEP, TPS7H5031-SEP
- Space : TPS7H5020-SP, TPS7H5021-SP, TPS7H5030-SP, TPS7H5031-SP

NOTE: Qualified Version Definitions:

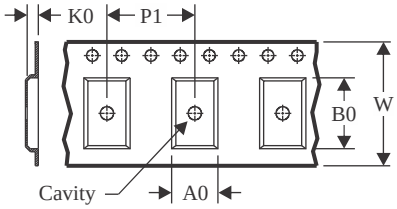
- Catalog - TI's standard catalog product
- Space - Radiation tolerant, ceramic packaging and qualified for use in Space-based application

## TAPE AND REEL INFORMATION

**REEL DIMENSIONS**

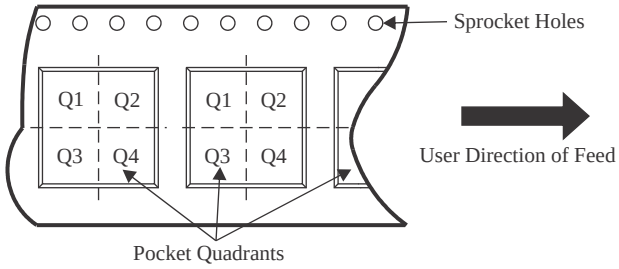



**TAPE DIMENSIONS**




| | |
|---|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

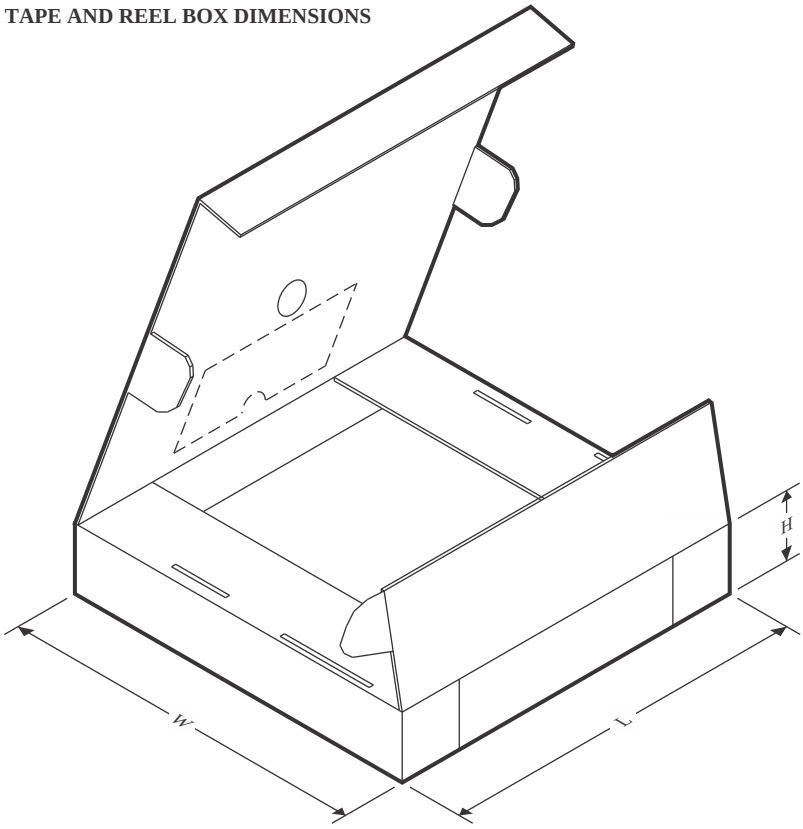
**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**




*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 5962R2420101PYE | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| 5962R2420102PYE | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| 5962R2420103PYE | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| 5962R2420104PYE | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| TPS7H5020MPWPTSEP | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| TPS7H5021MPWPTSEP | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| TPS7H5030MPWPTSEP | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |
| TPS7H5031MPWPTSEP | HTSSOP | PWP | 24 | 250 | 178.0 | 16.4 | 6.95 | 8.3 | 1.6 | 8.0 | 16.0 | Q1 |

TAPE AND REEL BOX DIMENSIONS




*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| 5962R2420101PYE | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| 5962R2420102PYE | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| 5962R2420103PYE | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| 5962R2420104PYE | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| TPS7H5020MPWPTSEP | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| TPS7H5021MPWPTSEP | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| TPS7H5030MPWPTSEP | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |
| TPS7H5031MPWPTSEP | HTSSOP | PWP | 24 | 250 | 208.0 | 191.0 | 35.0 |

# GENERIC PACKAGE VIEW

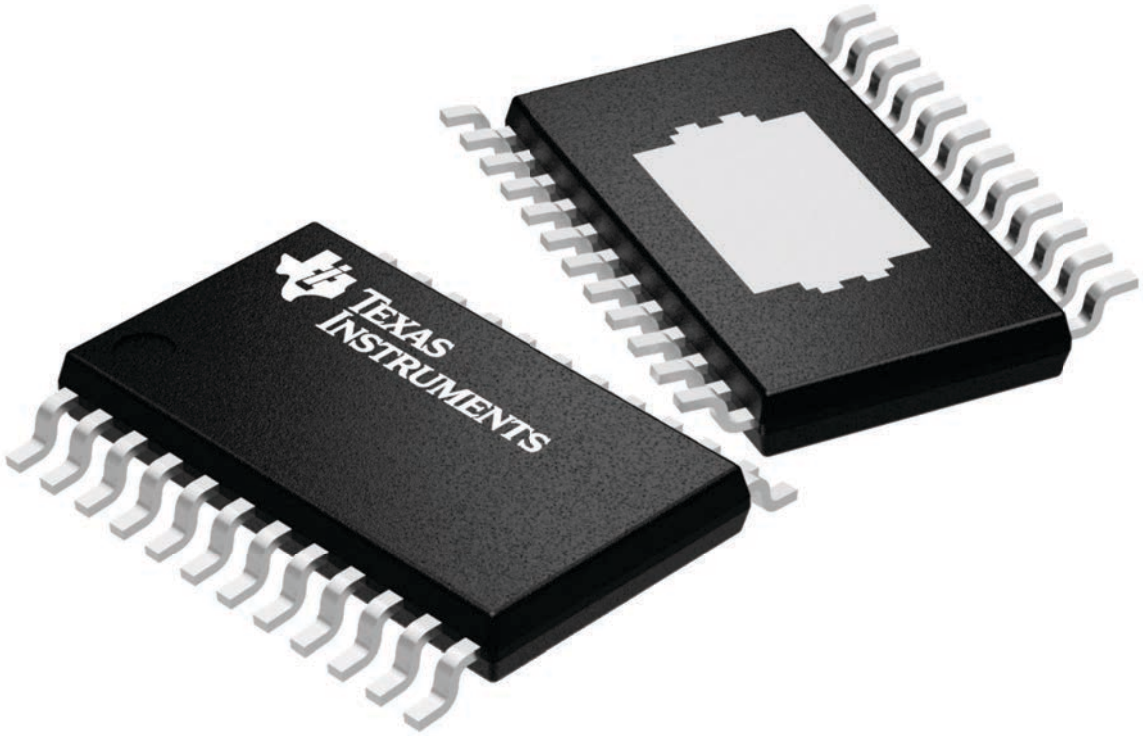
## PWP 24

## PowerPAD™ TSSOP - 1.2 mm max height

**4.4 x 7.6, 0.65 mm pitch**

PLASTIC SMALL OUTLINE

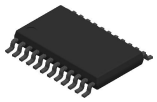
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.




4224742/B

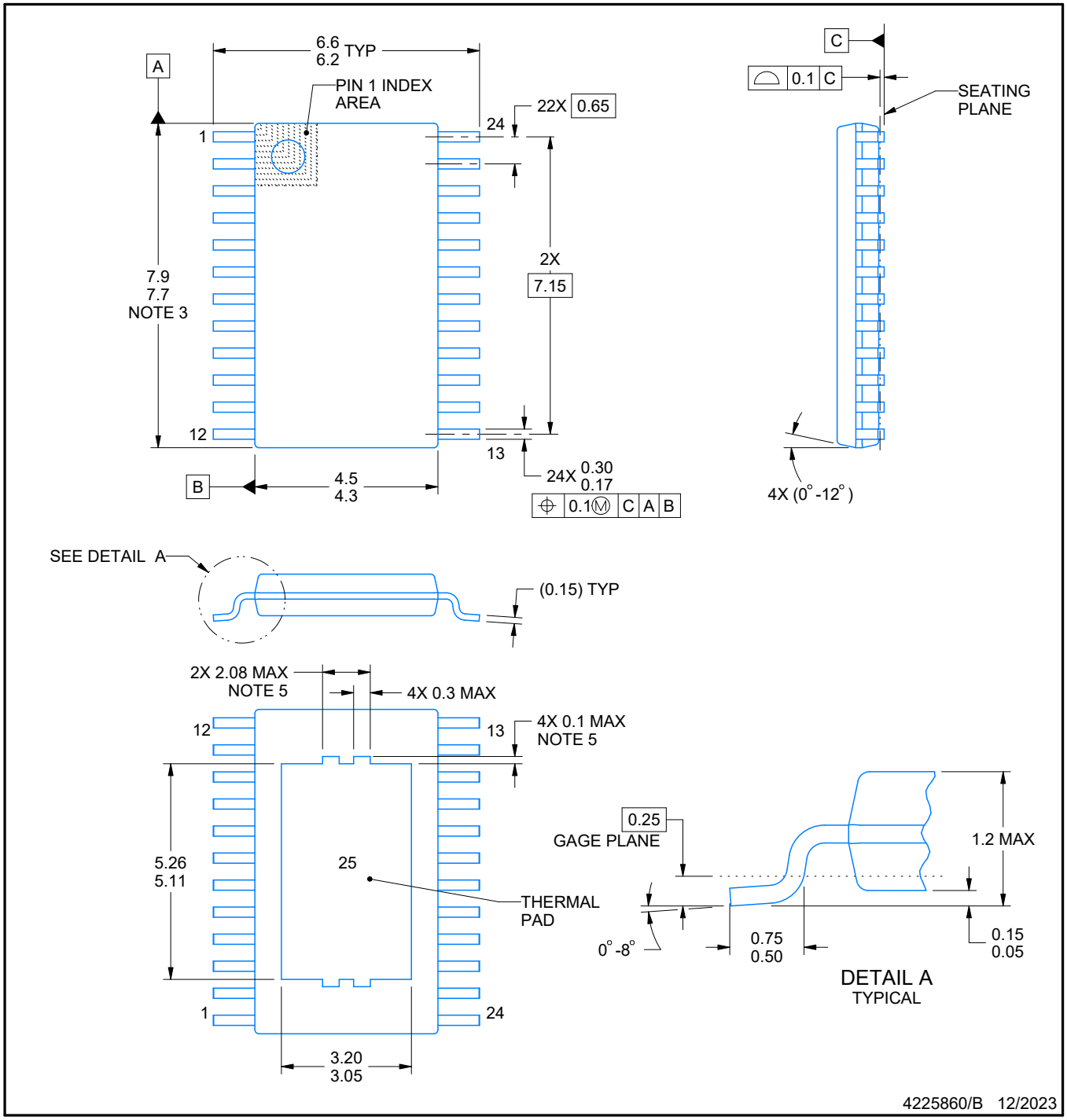
# PACKAGE OUTLINE

## PWP0024J



## PowerPAD™ TSSOP - 1.2 mm max height

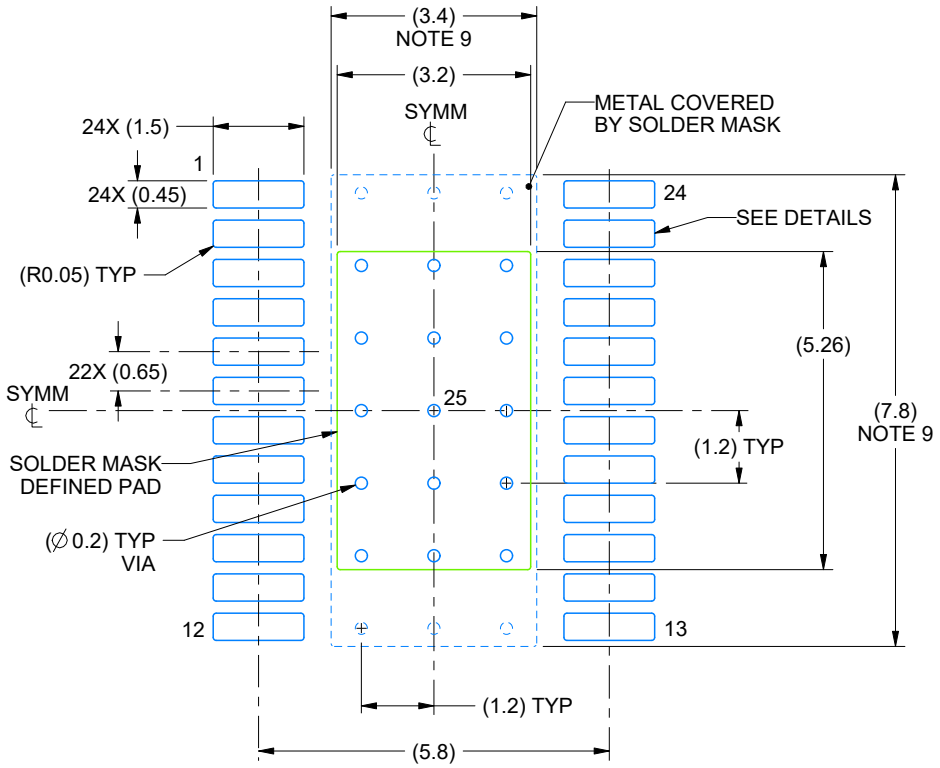
SMALL OUTLINE PACKAGE



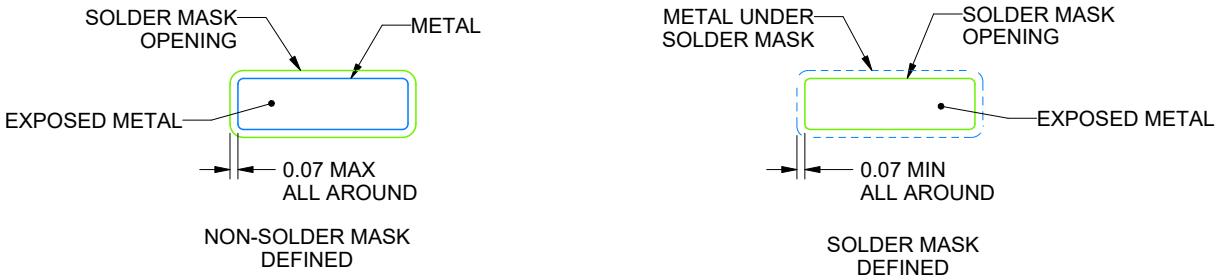

PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 8X

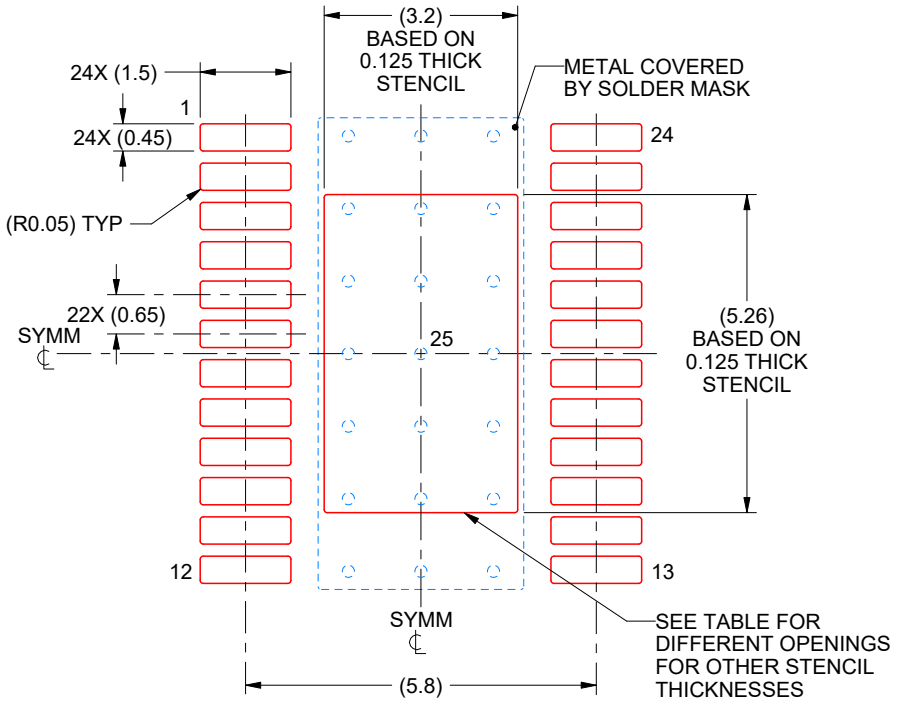



SOLDER MASK DETAILS

4225860/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 8X

| STENCIL THICKNESS | SOLDER STENCIL OPENING |
|---|---|
| 0.1 | 3.58 X 5.88 |
| 0.125 | 3.20 X 5.26 (SHOWN) |
| 0.15 | 2.92 X 4.80 |
| 0.175 | 2.70 X 4.45 |

4225860/B 12/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

# 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月