带看门狗计时器的 TPS7H3xx4-SP 和 耐辐射、14V、4 通道监控器

1 特性

- 辐射性能：
  - 耐辐射加固保障 (RHA) 高达 100krad(Si) 总电离剂量 (TID)
  - 单粒子锁定 (SEL)、单粒子烧毁 (SEB) 和单粒子栅穿 (SEGR) 对于线性能量传递 (LET) 的抗扰度高达 75MeV-cm^2/mg
  - 单粒子功能中断 (SEFI) 和单粒子瞬变 (SET) 对于 LET 的额定值高达 75MeV-cm^2/mg
- 宽电源输入电压范围 (V_{IN})：3V 至 14V
- 高精度监控最多 4 个电压轨：
  - TPS7H3024：2 个 OV + 2 个 UV 或 2 个窗口（带推挽 $\overline{\text{RESETx}}$）
  - TPS7H3124：2 个 OV + 2 个 UV 或 2 个窗口（带开漏 $\overline{\text{RESETx}}$）
  - TPS7H3034：4 个 UV 或 4 个 OV（带推挽 $\overline{\text{RESETx}}$）
  - TPS7H3134：4 个 UV 或 4 个 OV（带开漏 $\overline{\text{RESETx}}$）
- 使用看门狗计时器监控一致的处理器执行
- 单电阻器可编程全局延迟计时器
- 可编程看门狗超时
- 高精度阈值电压和迟滞电流：
  - 电压、温度和辐射 (TID) 范围内的 V_{TH_SENSEx} 为 599.7mV ± 1%
  - 电压、温度和辐射 (TID) 范围内的 I_{HYS_SENSEx} 为 24 µA ± 3%
- 具有 1.6V 至 7V 可编程上拉电压的推挽输出
  - 全局 $\overline{\text{RESETx}}$ 上拉域 (V_{PULL_UP1})
  - 通用 PWRGD 和 $\overline{\text{WDO}}$ 上拉域 (V_{PULL_UP2})
- SR_$\overline{\text{UVLO}}$ 输入，用于复位所有输出
  - 也可通过外部电阻分压器用作可配置的欠压锁定
- 支持军用（–55°C 至 125°C）温度范围

2 应用

- 卫星电力系统 (EPS)
- 监控复杂数字处理器的电压轨，例如：适用于航天应用的 FPGA、SoC、AFE 和电源系统
- 监控相干处理器的执行

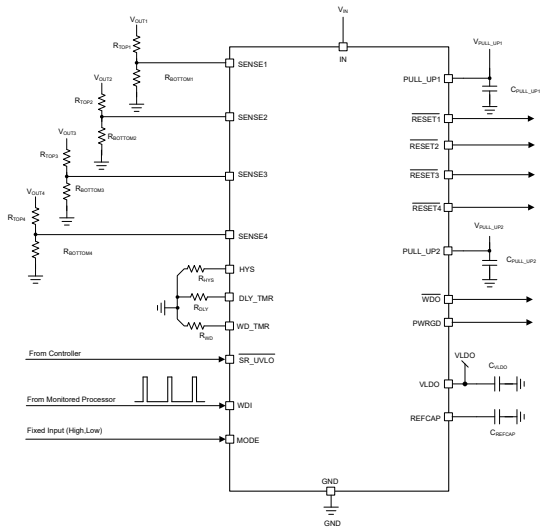
3 说明

TPS7H3xx4-SP 是一款带看门狗计时器的集成式 3V 至 14V 四通道耐辐射电源监控器。精确的 599.7mV ± 1% 阈值电压和 24 µA ± 3% 迟滞电流能够提供可编程监控电压。通过单个电阻器对全局可编程延迟计时器进行编程。此外，还提供 PWRGD 输出来监控全局电源树状态。该器件还包含一个正边缘检测看门狗计时器，可通过监控外部处理器来确保执行一致性。外部控制器可利用 SR_$\overline{\text{UVLO}}$ 输入来检测和缓解故障。该器件提供推挽和漏极开路两种输出类型。

封装信息

器件型号(1)	等级	封装(2)
5962R2420601VXC	QMLV-RHA	22 引脚陶瓷 (CFP) 6.21mm × 7.69mm 质量 = 415.6mg
5962R2420602VXC		
5962R2420603VXC		
5962R2420604VXC		
TPS7H3024HFT/EM	工程样片	
TPS7H3124HFT/EM		
TPS7H3034HFT/EM		
TPS7H3134HFT/EM		

(1) 更多详细信息，请参阅节 4。
(2) 质量为标称值，本体尺寸（长 × 宽）为标称值，不包括引脚。



注意：此处显示的输出为推挽输出

典型应用

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 3
5 引脚配置和功能 4
6 规格 6
6.1 绝对最大额定值 6
6.2 ESD 等级 6
6.3 建议运行条件 6
6.4 热性能信息 7
6.5 电气特性 7
6.6 时序要求 10
6.7 质量合格检验 11
6.8 典型特性 12
7 参数测量信息 19
8 详细说明 30
8.1 概述 30
8.2 功能方框图 32
8.3 特性说明 35
8.4 器件功能模式 50
9 应用和实施 53
9.1 应用信息 53
9.2 典型应用 53
9.3 电源相关建议 60
9.4 布局 60
10 器件和文档支持 65
10.1 文档支持 65
10.2 接收文档更新通知 65
10.3 支持资源 65
10.4 商标 65
10.5 静电放电警告 65
10.6 术语表 65
11 修订历史记录 65
12 机械、封装和可订购信息 67

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

通用器件型号	输出类型	功能	辐射等级(1)	等级(2)	封装	可订购器件型号
TPS7H3024-SP	推挽	2 UV + 2 OV（或 2 个窗口）	TID 为 100krad(Si) RLAT，不考虑 DSEE 的影响为 75MeV-cm^2/mg	QMLV-RHA	22 引脚 CFP HFT	5962R2420601VXC
			无	工程模型(3)		TPS7H3024HFT/EM
TPS7H3124-SP	漏极开路		TID 为 100krad(Si) RLAT，不考虑 DSEE 的影响为 75MeV-cm^2/mg	QMLV-RHA		5962R2420602VXC
			无	工程模型(3)		TPS7H3124HFT/EM
TPS7H3034-SP	推挽	4 UV（或 4 OV）	TID 为 100krad(Si) RLAT，不考虑 DSEE 的影响为 75MeV-cm^2/mg	QMLV-RHA		5962R2420603VXC
			无	工程模型(3)		TPS7H3034HFT/EM
TPS7H3134-SP	漏极开路		TID 为 100krad(Si) RLAT，不考虑 DSEE 的影响为 75MeV-cm^2/mg	QMLV-RHA		5962R2420604VXC
			无	工程模型(3)		TPS7H3134HFT/EM

(1) TID 是总电离剂量，DSEE 是破坏性单粒子效应。每个产品的关联 TID 报告和 SEE 报告中提供了额外信息。
(2) 有关器件等级的其他信息，请查看 TI 器件等级。
(3) 这些器件仅适用于工程评估。器件是按照非合规流程处理的（例如：未进行老化处理，仅在 25°C 下测试）。该等器件并非设计用于鉴定、量产、辐射测试或飞行。器件在温度范围以外或超过使用寿命时的性能未指定。

Copyright © 2026 Texas Instruments Incorporated

5 引脚配置和功能

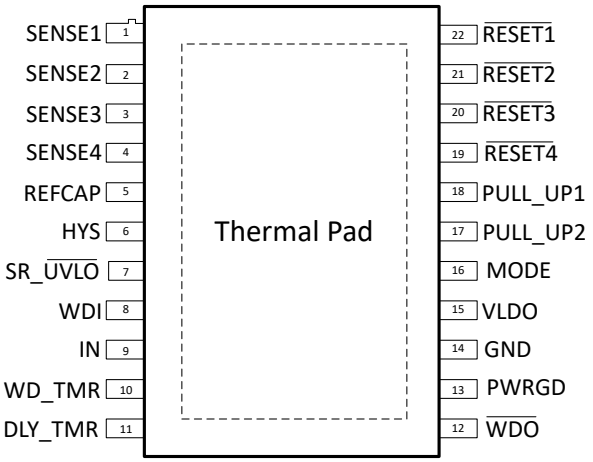


图 5-1. TPS7H30x4 HFT 封装 22 引脚 CFP（顶视图）

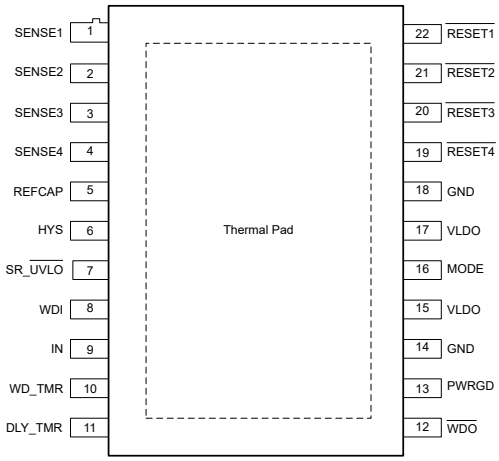


图 5-2. TPS7H31x4 HFT 封装 22 引脚 CFP（顶视图）

表 5-1. 引脚功能

引脚			类型[1]	说明
名称	TPS7H30x4	TPS7H31x4		
SENSE1	1	1	I	比较器的同相输入用于监控所需的电压轨。要设置 V_{ON1} 和 V_{OFF1} 电压，请在要监控的电源轨和 GND 之间连接一个外部电阻分压器，并将中间点连接到 SENSE1 引脚。如果此引脚上的电压大于 V_{TH_SENSEx}（典型值为 599.7mV），则视为稳压电压轨 (V_{ON1})。V_{OFF1} 是 I_{HYS} 电流、电阻分压器和 V_{TH_SENSEx} 的函数。请参阅顶部和底部电阻分压器设计公式。
SENSE2	2	2	I	比较器的同相输入用于监控所需的电压轨。要设置 V_{ON2} 和 V_{OFF2} 电压，请在要监控的电源轨和 GND 之间连接一个外部电阻分压器，并将中间点连接到 SENSE2 引脚。如果此引脚上的电压大于 V_{TH_SENSEx}（典型值为 599.7mV），则视为稳压电压轨 (V_{ON2})。V_{OFF2} 是 I_{HYS} 电流、电阻分压器和 V_{TH_SENSEx} 的函数。请参阅顶部和底部电阻分压器设计公式。
SENSE3	3	3	I	比较器的同相输入用于监控所需的电压轨。要设置 V_{ON3} 和 V_{OFF3} 电压，请在要监控的电源轨和 GND 之间连接一个外部电阻分压器，并将中间点连接到 SENSE3 引脚。如果此引脚上的电压大于 V_{TH_SENSEx}（典型值为 599.7mV），则视为稳压电压轨 (V_{ON2})。V_{OFF2} 是 I_{HYS} 电流、电阻分压器和 V_{TH_SENSEx} 的函数。请参阅顶部和底部电阻分压器设计公式。
SENSE4	4	4	I	比较器的同相输入用于监控所需的电压轨。要设置 V_{ON4} 和 V_{OFF4} 电压，请在要监控的电源轨和 GND 之间连接一个外部电阻分压器，并将中间点连接到 SENSE4 引脚。如果此引脚上的电压大于 V_{TH_SENSEx}（典型值为 599.7mV），则视为稳压电压轨 (V_{ON4})。V_{OFF4} 是 I_{HYS} 电流、电阻分压器和 V_{TH_SENSEx} 的函数。请参阅顶部和底部电阻分压器设计公式。
REFCAP	5	5	O	1.2V 内部基准。该引脚需要将 470nF 的外部电容器连接到 GND。 不要在此引脚上加载任何额外的外部电路
HYS	6	6	O	迟滞。在此引脚和 GND 之间连接一个 49.9kΩ 电阻器，以对 SENSE1 至 SENSE4 的迟滞电流（典型值为 24 μA）进行编程。建议用户使用容差为 0.1% 或更高精度的电阻器。
SR_UVLO	7	7	O	系统复位和 UVLO 输入。强制将此输入置为低电平以将所有输出置为低电平。 V_{IN} 和 GND 之间的电阻分压器可用于设置器件导通电平。

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

引脚			类型(1)	说明
名称	TPS7H30x4	TPS7H31x4		
WDI	8	8	I	看门狗输入。将此信号从低电平切换到高电平以清零看门狗计时器。如果此输入在看门狗计时器到期之前从低电平切换到高电平，则 $\overline{WDO}$ 会保持高电平，否则会被置为低电平。
IN	9	9	I	器件的输入电源。输入电压范围为 3V 至 14V。将至少一个 0.1 µF 陶瓷电容器连接到尽可能靠近引脚的位置。
WD_TMR	10	10	I/O	看门狗计时器。将一个介于 56.2kΩ 到 174kΩ 之间的电阻连接到 GND，以设置看门狗超时。延迟可在 0.52s 至 1.5s 的范围内进行调节。将此引脚留为悬空可停用看门狗计时器。
DLY_TMR	11	11	I/O	延迟计时器。将一个介于 10.5kΩ 到 1.18MΩ 之间的电阻连接到 GND，以设置故障解除延迟。可在 0.25ms 至 25ms 范围内调整延迟。将该引脚悬空以实现无延迟。
$\overline{WDO}$	12	12	O	看门狗输出。推挽或漏极开路输出。对于推挽输出，V_{OH} 电平由 PULL_UP2 输入电源电压设置。对于漏极开路输出，需要从外部上拉至所需的逻辑电平。建议使用 10kΩ 上拉电阻器。
PWRGD	13	13	O	电源正常指示。此输出指示所有电压轨（SENSE1 至 SENS4）何时均处于稳压状态。推挽或漏极开路输出。对于推挽输出，V_{OH} 电平由 PULL_UP2 输入电源电压设置。对于漏极开路输出，需要从外部上拉至所需的逻辑电平。建议使用 10kΩ 上拉电阻器。
GND	14	14、18	—	接地。
VLDO	15	15、17	O	内部稳压器的输出。该引脚需要将至少 1 µF 的外部陶瓷电容器连接到 GND。监控负电压时，此电压可用于产生正偏移。对于 TPS7H31x4，请通过一个 10kΩ 电阻器在外部连接引脚 15 和 17。该 LDO 的最大负载为 5mA。此引脚不受过流事件保护。
模式	16	16	I	用于控制输出级行为的逻辑输入（窗口或 UV + OV）。有关更多详细信息，请参阅节 8.3.4。不得动态更改此输入。MODE = 0 对应于 2 UV + 2 OV，而 MODE = 1 对应于 2 窗口。
PULL_UP2	17	—	I	用于对 PWRGD 和 $\overline{WDO}$ 上推挽输出的上拉电压进行编程的输入电源电压。将至少一个 1 µF 陶瓷电容器连接到尽可能靠近引脚的位置。
PULL_UP1	18	—	I	用于对 $\overline{RESET1}$ 至 $\overline{RESET4}$ 上推挽输出的全局上拉电压进行编程的输入电源电压。将至少一个 1 µF 陶瓷电容器连接到尽可能靠近引脚的位置。
$\overline{RESET4}$	19	19	O	复位 4。当 SENSE4 出现故障时，$\overline{RESET4}$ 被置为低电平。推挽或漏极开路输出。对于推挽输出，V_{OH} 电平由 PULL_UP1 输入电源电压设置。对于漏极开路输出，需要从外部上拉至所需的逻辑电平。建议使用 10kΩ 上拉电阻器。
$\overline{RESET3}$	20	20	O	复位 3。当 SENSE3 出现故障时，$\overline{RESET3}$ 被置为低电平。推挽或漏极开路输出。对于推挽输出，V_{OH} 电平由 PULL_UP1 输入电源电压设置。对于漏极开路输出，需要从外部上拉至所需的逻辑电平。建议使用 10kΩ 上拉电阻器。
$\overline{RESET2}$	21	21	O	复位 2。当 SENSE2 出现故障时，$\overline{RESET2}$ 被置为低电平。推挽或漏极开路输出。对于推挽输出，V_{OH} 电平由 PULL_UP1 输入电源电压设置。对于漏极开路输出，需要从外部上拉至所需的逻辑电平。建议使用 10kΩ 上拉电阻器。
$\overline{RESET1}$	22	22	O	复位 1。当 SENSE1 出现故障时，$\overline{RESET1}$ 被置为低电平。推挽或漏极开路输出。对于推挽输出，V_{OH} 电平由 PULL_UP1 输入电源电压设置。对于漏极开路输出，需要从外部上拉至所需的逻辑电平。建议使用 10kΩ 上拉电阻器。
散热焊盘	—	—	—	内部接地。建议将该金属散热焊盘连接到一个较大的接地层上，以便实现有效散热。
金属盖	Lid	Lid	—	盖子从内部通过密封圈连接到散热焊盘和 GND。

(1) I = 输入；O = 输出；I/O = 输入或输出；— = 其他

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) 2

		最小值	最大值	单位
输入电压	IN	-0.3	16	V
	WDI、MODE	-0.3	7.5	
	SENSE1、SENSE2、SENSE3、SENSE4	-0.3	3.6	
	PULL_UP1、PULL_UP2	-0.3	7.5	
	SR_$\overline{UVLO}$	-0.3	7.5	
	DLY_TMR、WD_TMR	-0.3	3.6	
输出电压	REFCAP	-0.3	2	V
	VLDO	-0.3	3.6	
	HYS	-0.3	3.6	
	$\overline{RESET1}$、$\overline{RESET2}$、$\overline{RESET3}$、$\overline{RESET4}$	-0.3	7.5	
	PWRGD、$\overline{WDO}$	-0.3	7.5	
输出电流	$\overline{RESET1}$、$\overline{RESET2}$、$\overline{RESET3}$、$\overline{RESET4}$	-20	20	mA
	PWRGD、$\overline{WDO}$	-20	20	
结温	T_J	-55	150	°C
贮存温度	T_{stg}	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值均以 GND 为基准。

6.2 ESD 等级

			值	单位
V_{ESD}	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，所有引脚 (1)	±1000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚 (2)	±250	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在工作温度范围内（除非另有说明）(1)

		最小值	标称值	最大值	单位
输入电压	IN	3		14	V
	WDI、MODE	0		7	
	SENSE1、SENSE2、SENSE3、SENSE4	0		3.5	
	PULL_UP1、PULL_UP2	1.6		7	
	SR_$\overline{UVLO}$	0		7	
输出电压	$\overline{RESET1}$、$\overline{RESET2}$、$\overline{RESET3}$、$\overline{RESET4}$	0		7	V
	PWRGD、$\overline{WDO}$	0		7	
输出电流	$\overline{RESET1}$、$\overline{RESET2}$、$\overline{RESET3}$、$\overline{RESET4}$	-10		10	mA
	PWRGD、$\overline{WDO}$	-10		10	

Copyright © 2026 Texas Instruments Incorporated

在工作温度范围内（除非另有说明）(1)

		最小值	标称值	最大值	单位
结温	T_J	-55		125	°C
输入电压压摆率	SR_{IN}	0.001		10	V/µs

(1) 所有电压值均以 GND 为基准。

6.4 热性能信息

热指标(1)		TPS7H3xx4-SP HFT (CFP) 22 引脚	单位
$R_{\theta JA}$	结至环境热阻	34.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	7.7	°C/W
$R_{\theta JB}$	结至电路板热阻	17.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	16.9	°C/W
Ψ_{JT}	结至顶部特征参数	8.6	°C/W
Ψ_{JB}	结至电路板特征参数	17	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

6.5 电气特性

在 3V ≤ V_{IN} ≤ 14V、R_{DLY_TMR} = 10kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、温度范围（T_A= –55°C 至 125°C），除非另有说明；包括 T_A = 25°C 时对 QML RHA 器件进行的 E 组辐射测试 (1) (2)

参数		测试条件	子组 (3)	最小值	典型值	最大值	单位
电源电压和电流							
I_{Q_IN}	V_{IN} 静态电流	$V_{SR_\overline{UVLO}}$ > $V_{TH_SR_\overline{UVLO}_RISING\ (MAX)}$	1、2、3		1.5	2.5	mA
I_{SD_IN}	V_{IN} 关断电流	$V_{SR_\overline{UVLO}}$ = 0V	1、2、3		1.5	2.1	
$UVLO_{RISE}$	V_{IN} 上升欠压锁定		1、2、3	2.73	2.80	2.88	V
$UVLO_{FALL}$	V_{IN} 下降欠压锁定		1、2、3	2.58	2.65	2.72	
V_{LDO}	内部线性稳压器输出电压	4V ≤ V_{IN} ≤ 14V	1、2、3	3.23	3.29	3.37	V
		V_{IN} = 3V	1、2、3	98%	99%		× V_{IN}
$VLDO_{I_MAX}$	VLDO 最大电流	3.65V ≤ V_{IN} ≤ 14V，VLDO= 98.5% x $VLDO_{(NOM)}$	1、2、3			5	mA
REFCAP	内部带隙电压		1、2、3	1.188	1.2	1.212	V
V_{POR_IN}	IN 上电复位电压 (4)	1.6V ≤ V_{PULL_UPx} ≤ 7V，V_{OL} ≤ 320mV 且 $I_{\overline{RESETx}}$ = –1mA	1、2、3		1.42	2	
$V_{POR_PULL_UPx}$	PULL_UPx 上电复位电压 (5)	V_{IN} = 0V，V_{OL} ≤ 320mV，$I_{\overline{RESETx}}$ = –100µA	1、2、3		0.85	1.1	
V_{HYS}	HYS 引脚内部电压	R_{HYS} = 49.9kΩ	1、2、3	1.164	1.2	1.236	
SENSE1 至 SENSE4、SR_UVLO、WDI 和 MODE 比较器输入							
V_{TH_SENSEx}	SENSEx 的阈值电压		1、2、3	593.1	599.7	604.9	mV
I_{HYS_SENSEx}	SENSEx 迟滞电流	V_{SENSEx} = 700mV	1、2、3	23.28	24	24.72	µA
I_{LKG_SENSEx}	SENSEx 上的输入漏电流	V_{SENSEx} = 500mV	1、2、3		1	100	nA
$V_{TH_SR_\overline{UVLO}_RISING}$	SR_$\overline{UVLO}$ 的上升阈值电压		1、2、3	580	602	618	mV
$V_{TH_SR_\overline{UVLO}_FALLING}$	SR_$\overline{UVLO}$ 的下降阈值电压		1、2、3	475	499	517	

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

在 3V ≤ V_{IN} ≤ 14V、R_{DLY_TMR} = 10kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、温度范围（T_A= –55°C 至 125°C），除非另有说明；包括 T_A = 25°C 时对 QML RHA 器件进行的 E 组辐射测试 (1) (2)

参数		测试条件		子组 (3)	最小值	典型值	最大值	单位
$I_{LKG_SR_\overline{UVLO}}$	SR_$\overline{UVLO}$ 的输入漏电流	$V_{SR_\overline{UVLO}}$ = 7V		1、2、3		2	100	nA
$V_{TH_WDI_RISING}$	WDI 上的上升阈值电压			1、2、3	578	602	624	mV
$V_{TH_WDI_FALLING}$	WDI 的下降阈值电压			1、2、3	473	498	521	mV
I_{LKG_WDI}	WDI 的输入漏电流	V_{WDI} = 7V		1、2、3		1.4	100	nA
$V_{TH_MODE_RISING}$	MODE 上的上升阈值电压			1、2、3 7、8	576	600	623	mV
$V_{TH_MODE_FALLING}$	MODE 的下降阈值电压			1、2、3 7、8	475	498	520	mV
I_{LKG_MODE}	MODE 的输入漏电流	V_{MODE} = 7V		1、2、3		1	100	nA
$\overline{RESET1}$ 至 $\overline{RESET4}$、PWRGD 和 $\overline{WDO}$ 推挽输出（TPS7H3024 和 TPS7H3034）								
$PULL_UPx_{LKG}$	PULL_UPx 漏电流	V_{PULL_UPx} = 7V，$\overline{RESETx}$= 低电平		1、2、3		48	100	μA
$V_{OL_\overline{RESETx}}$	低电平 $\overline{RESETx}$ 输出电压	1.6V ≤ V_{PULL_UP1} ≤ 7V	I_{LOAD} = -2mA	1、2、3			5%	x V_{PULL_UP1}
			I_{LOAD} = -10mA	1、2、3			23%	
$V_{OH_\overline{RESETx}}$	高电平 $\overline{RESETx}$ 输出电压	1.6V ≤ V_{PULL_UP1} ≤ 7V	I_{LOAD} = 2mA	1、2、3	95%			
			I_{LOAD} = 10mA	1、2、3	75%			
V_{OL_PWRGD}	低电平 PWRGD 输出电压	1.6V ≤ V_{PULL_UP2} ≤ 7V	I_{LOAD} = -2mA	1、2、3			5%	x V_{PULL_UP2}
			I_{LOAD} = -10mA	1、2、3			23%	
V_{OH_PWRGD}	高电平 PWRGD 输出电压	1.6V ≤ V_{PULL_UP2} ≤ 7V	I_{LOAD} = 2mA	1、2、3	95%			
			I_{LOAD} = 10mA	1、2、3	75%			
$V_{OL_\overline{WDO}}$	低电平 $\overline{WDO}$ 输出电压	1.6V ≤ V_{PULL_UP2} ≤ 7V	I_{LOAD} = -2mA	1、2、3			5%	
			I_{LOAD} = -10mA	1、2、3			23%	
$V_{OH_\overline{WDO}}$	高电平 $\overline{WDO}$ 输出电压	1.6V ≤ V_{PULL_UP2} ≤ 7V	I_{LOAD} = 2mA	1、2、3	95%			
			I_{LOAD} = 10mA	1、2、3	75%			
$SR_{\overline{RESETx}_RISE}$	$\overline{RESETx}$ 上升输出电压压摆率	V_{PULL_UP1} 的 10% 至 90%，R_{LOAD} = 50kΩ，C_{LOAD} = 100pF	1.6V ≤ V_{PULL_UP1} ≤ 7V	7、8 9、10、11	17	298		V/μs
SR_{PWRGD_RISE}	PWRGD 上升输出电压压摆率			7、8 9、10、11	17	298		
$SR_{\overline{WDO}_RISE}$	$\overline{WDO}$ 上升输出电压压摆率			7、8 9、10、11	17	298		
$SR_{\overline{RESETx}_FALL}$	$\overline{RESETx}$ 下降输出电压压摆率	V_{PULL_UP1} 的 90% 至 10%，R_{LOAD} = 50kΩ，C_{LOAD} = 100pF	1.6V ≤ V_{PULL_UP1} ≤ 7V	7、8 9、10、11	44	186		
SR_{PWRGD_FALL}	PWRGD 下降输出电压压摆率			7、8 9、10、11	44	186		
$SR_{\overline{WDO}_FALL}$	$\overline{WDO}$ 下降输出电压压摆率			7、8 9、10、11	44	186		

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

在 3V ≤ V_{IN} ≤ 14V、R_{DLY_TMR} = 10kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、温度范围（T_A= –55°C 至 125°C），除非另有说明；包括 T_A = 25°C 时对 QML RHA 器件进行的 E 组辐射测试 (1) (2)

参数		测试条件		子组 (3)	最小值	典型值	最大值	单位
$R_{\overline{RESETx}_PULL_UP}$	$\overline{RESET}$ PMOS 拉电流输出电阻	I_{LOAD} = 2mA	1.6V ≤ V_{PULL_UP1} < 3.3V	1、2、3		20	40	Ω
			3.3V ≤ V_{PULL_UP1} ≤ 7V	1、2、3		9	20	
$R_{PWRGD_PULL_UP}$	PWRGD PMOS 源输出电阻	I_{LOAD} = 2mA	1.6V ≤ V_{PULL_UP2} < 3.3V	1、2、3		20	40	
			3.3V ≤ V_{PULL_UP2} ≤ 7V	1、2、3		9	20	
$R_{\overline{WDO}_PULL_UP}$	$\overline{WDO}$ PMOS 拉电流输出电阻	I_{LOAD} = 2mA	1.6V ≤ V_{PULL_UP2} < 3.3V	1、2、3		20	40	
			3.3V ≤ V_{PULL_UP2} ≤ 7V	1、2、3		9	20	
$R_{\overline{RESETx}_PULL_DOWN}$	$\overline{RESET}$ NMOS 灌电流输出电阻	I_{LOAD} = –2mA，1.6V ≤ V_{PULL_UP1} ≤ 7V		1、2、3		16	36	
$R_{PWRGD_PULL_DOWN}$	PWRGD NMOS 灌电流输出电阻	I_{LOAD} = –2mA，1.6V ≤ V_{PULL_UP1} ≤ 7V		1、2、3		16	36	
$R_{\overline{WDO}_PULL_DOWN}$	$\overline{WDO}$ NMOS 灌电流输出电阻	I_{LOAD} = –2mA，1.6V ≤ V_{PULL_UP1} ≤ 7V		1、2、3		16	36	
RESET1 至 RESET4、PWRGD 和 WDO 开漏（TPS7H3124 和 TPS7H3134）								
$\overline{RESETx}_{LKG}$	$\overline{RESETx}$ 漏电流	$V_{\overline{RESETx}}$ = 7V		1、2、3		23	600	nA
$PWRGD_{LKG}$	PWRGD 漏电流	V_{PWRGD} = 7V		1、2、3		23	600	
$\overline{WDO}_{LKG}$	WDO 漏电流	$V_{\overline{WDO}}$ = 7V		1、2、3		23	600	
$R_{\overline{RESETx}_PULL_DOWN}$	RESET NMOS 灌电流输出电阻	I_{LOAD} = –2mA，1.6V ≤ V_{PULL_UP} ≤ 7V		1、2、3		131	200	Ω
$R_{PWRGD_PULL_DOWN}$	PWRGD NMOS 灌电流输出电阻			1、2、3		131	200	
$R_{\overline{WDO}_PULL_DOWN}$	$\overline{WDO}$ NMOS 灌电流输出电阻			1、2、3		131	200	
$V_{OL_\overline{RESETx}}$	低电平 $\overline{RESETx}$ 输出电压	1.6V ≤ V_{PULL_UP} ≤ 7V	I_{LOAD} = -2mA	1、2、3		0.262	0.4	V
			I_{LOAD} = -10mA	1、2、3		1.31	2	
V_{OL_PWRGD}	低电平 PWRGD 输出电压	1.6V ≤ V_{PULL_UP} ≤ 7V	I_{LOAD} = -2mA	1、2、3		0.262	0.4	
			I_{LOAD} = -10mA	1、2、3		1.31	2	
$V_{OL_\overline{WDO}}$	低电平 $\overline{WDO}$ 输出电压	1.6V ≤ V_{PULL_UP} ≤ 7V	I_{LOAD} = -2mA	1、2、3		0.262	0.4	
			I_{LOAD} = -10mA	1、2、3		1.31	2	
热保护								
T_{SD_ENTER}	热关断进入温度					185		°C
T_{SD_EXIT}	热关断退出温度					171		
延迟和看门狗计时器								
t_{DLY_TMR}	延迟时间	R_{DLY_TMR} = 10.5kΩ		1、2、3	0.22	0.26	0.33	ms
		R_{DLY_TMR} = 619kΩ		1、2、3	11.3	12.5	13.7	
		R_{DLY_TMR} = 1.18MΩ		1、2、3	21.3	23.7	26.2	

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

在 3V ≤ V_{IN} ≤ 14V、R_{DLY_TMR} = 10kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、温度范围（T_A= –55°C 至 125°C），除非另有说明；包括 T_A = 25°C 时对 QML RHA 器件进行的 E 组辐射测试 (1) (2)

参数		测试条件	子组 (3)	最小值	典型值	最大值	单位
t_{WD_TMR}	看门狗超时	R_{WD_TMR} = 56.2kΩ	1、2、3	0.43	0.52	0.57	s
		R_{WD_TMR} = 118kΩ	1、2、3	0.8	1	1.2	
		R_{WD_TMR} = 174kΩ	1、2、3	1.34	1.5	1.7	

(1) 有关 RHA 器件的更多信息，请参阅 5962R24206 SMD（标准微电路图）。
(2) 所有电压值均以 GND 为基准。
(3) 有关子组定义，请参阅质量合格检验表。
(4) 当 1.6V ≤ V_{PULL_UPx} ≤ 7V 时，V_{POR_IN} 是受控输出状态下的最小 V_{IN} 电压。低于 V_{POR_IN} 时，无法确定输出状态。
(5) 当 V_{IN} ≤ 3V 时，$V_{POR_PULL_UPx}$ 是受控输出状态下的最小 V_{PULL_UPx} 电压。低于 $V_{POR_PULL_UPx}$ 时，无法确定输出状态。

6.6 时序要求

在 3V ≤ V_{IN} ≤ 14V、R_{DLY_TMR} = 10kΩ、R_{REG_TMR} = 10kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、温度范围（T_A = –55°C 至 125°C）的条件下测得，除非另有说明；包括 T_A = 25°C 时对 RHA 器件进行的 E 组辐射测试 (1)

参数		测试条件		子组 (2)	最小值	典型值	最大值	单位
$t_{START_UP_DLY}$	启动延迟时间 (3)	V_{REFCAP} ≥ 1.1V，请参阅 图 7-1		1、2、3		0.3	2.8	ms
$t_{pd_\overline{RESETx}}$	$\overline{RESET}$ 传播延迟	DLY_TMR = 开路，请参阅图 7-2 和图 7-3	TPS7H3024 和 TPS7H3034（推挽）	1、2、3		0.62	4.3	µs
t_{pd_PWRGD}	PWRGD 传播延迟	DLY_TMR = 开路，请参阅图 7-4				0.51	4.3	
$t_{pd_\overline{RESETx}}$	$\overline{RESET}$ 传播延迟	DLY_TMR = 开路，请参阅图 7-5 和图 7-6	TPS7H3124 和 TPS7H3134（漏极开路）R_{PULL_UP} = 10kΩ 且 C_{LOAD} = 100pF	1、2、3		2.6	4.9	µs
t_{pd_PWRGD}	PWRGD 传播延迟	DLY_TMR = 开路，请参阅图 7-7				2.6	4.9	
$t_{pd_SR_\overline{UVLO}}$	SR_$\overline{UVLO}$ 传播延迟	请参阅 图 7-8		1、2、3		0.92	2	µs
t_{pd_WDI}	WDI 传播延迟	请参阅 图 7-9 TPS7H3024 和 TPS7H3034（推挽）	t_{WD_TMR} = 0.52s	1、2、3		23	40	µs
			t_{WD_TMR} = 1s			47	80	
			t_{WD_TMR} = 1.5s			68	116	
t_{pd_WDI}	WDI 传播延迟	请参阅 图 7-10 TPS7H3124 和 TPS7H3134（漏极开路）R_{PULL_UP} = 10kΩ 且 C_{LOAD} = 100pF	t_{WD_TMR} = 0.52s	1、2、3		30	48	µs
			t_{WD_TMR} = 1s			54	94	µs
			t_{WD_TMR} = 1.5s			76	131	µs
t_{PW_WDI}	WDI 最小脉冲宽度	请参阅 图 7-11		4、5、6	2			× t_{WD_OSC}
$t_{PW_SR_\overline{UVLO}}$	有效复位的 SR_UVLO 最小脉冲宽度	请参阅 图 7-12		4、5、6		0.61	1.1	µs
$t_{h_VENSEx_FAULT}$	有效故障检测的 VSENSEx 保持时间	C_{LOAD} = 100pF，请参阅图 7-13 和图 7-14		4、5、6		0.56	2.2	µs
$t_{h_VENSEx_RISE}$	VSENSEx 保持时间的上升阈值	请参阅图 7-15 和图 7-16		4、5、6			3.7	µs

(1) 有关 RHA 器件的其他信息，请参阅 5962R24206 SMD（标准微电路图）。
(2) 有关子组定义，请参阅质量合格检验表。
(3) 在上电期间，V_{IN} 必须等于或高于 $UVLO_{RISE(MAX)}$ 至少 $t_{Start_up_delay}$ 的时间，以使所有内部基准都在规格范围内。

Copyright © 2026 Texas Instruments Incorporated

6.7 质量合格检验

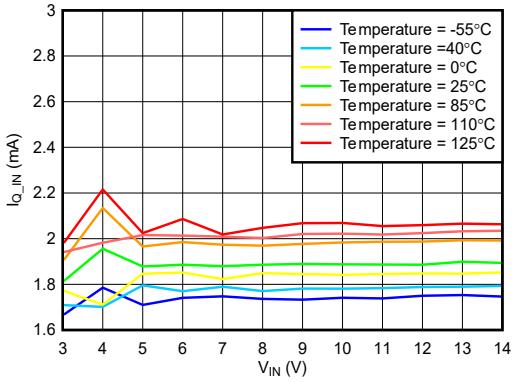
MIL-STD-883，方法 5005 - 组 A

子组	说明	温度 (°C)
1	静态测试	25
2	静态测试	125
3	静态测试	-55
4	动态测试	25
5	动态测试	125
6	动态测试	-55
7	功能测试	25
8A	功能测试	125
8B	功能测试	-55
9	开关测试	25
10	开关测试	125
11	开关测试	-55

Copyright © 2026 Texas Instruments Incorporated

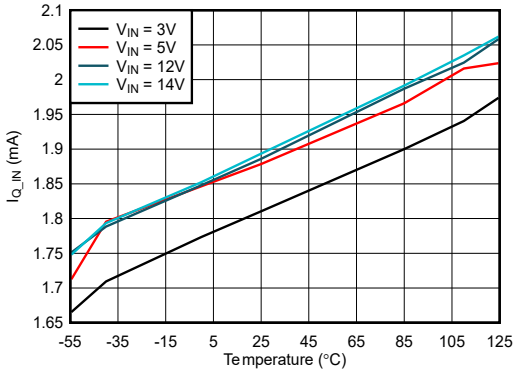
6.8 典型特性

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。



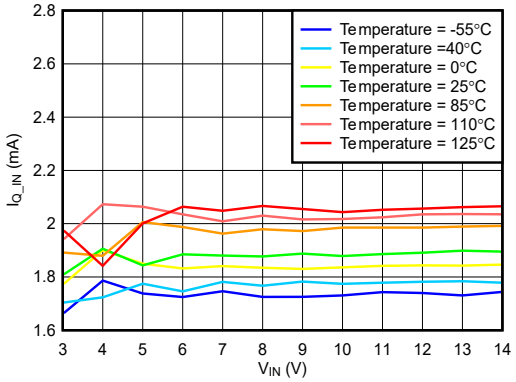
RESETx = 低电平　　V_{PULL_UPx} = 7V

图 6-1. RESETx = 低电平时在温度范围内 I_{Q_IN} 与 V_{IN} 间的关系



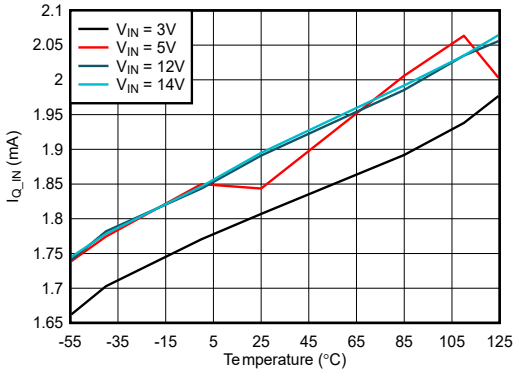
RESETx = 低电平　　V_{RESETx} = 7V

图 6-2. RESETx = 低电平时在 V_{IN} 范围内 I_{Q_IN} 与温度间的关系



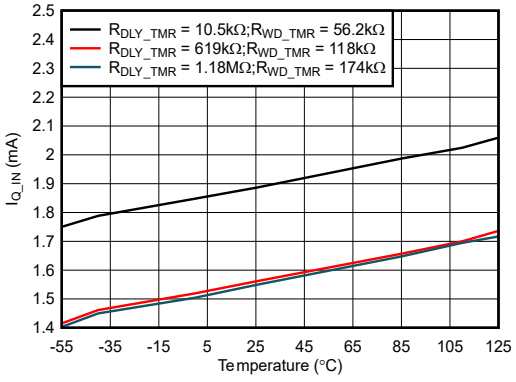
RESETx = 高电平　　V_{PULL_UPx} = 7V

图 6-3. RESETx = 高电平时在温度范围内 I_{Q_IN} 与 V_{IN} 间的关系



RESETx = 高电平　　V_{RESETx} = 7V

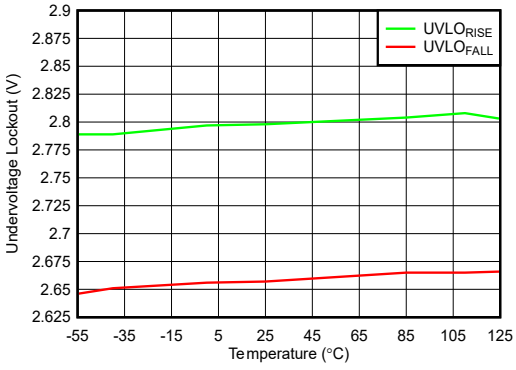
图 6-4. RESETx = 高电平时在 V_{IN} 范围内 I_{Q_IN} 与温度间的关系



V_{IN} = 12V　　RESETx = 低电平

V_{PULL_UPx} = 7V

图 6-5. 在 DLY_TMR 和 WD_TMR 电阻范围内 IQ_IN 与温度间的关系



R_{DLY_TMR} = 悬空　　R_{WD_TMR} = 悬空

图 6-6. 欠压锁定与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.8 典型特性（续）

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。

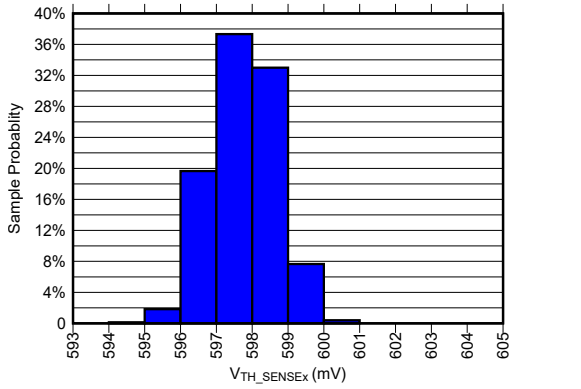


图 6-7. 温度为 –55°C 时的 V_{TH_SENSEx} 电压分布

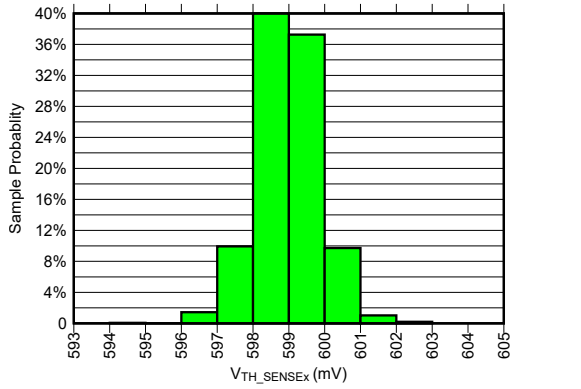


图 6-8. 温度为 +25°C 时的 V_{TH_SENSEx} 电压分布

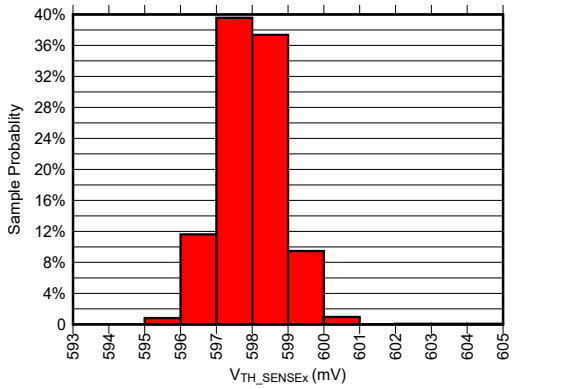


图 6-9. 温度为 125°C 时的 V_{TH_SENSEx} 电压分布

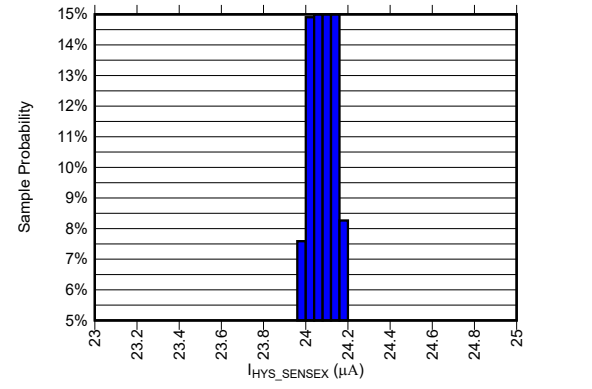


图 6-10. 温度为 –55°C 时的 I_{HYS_SENSEx} 电流分布

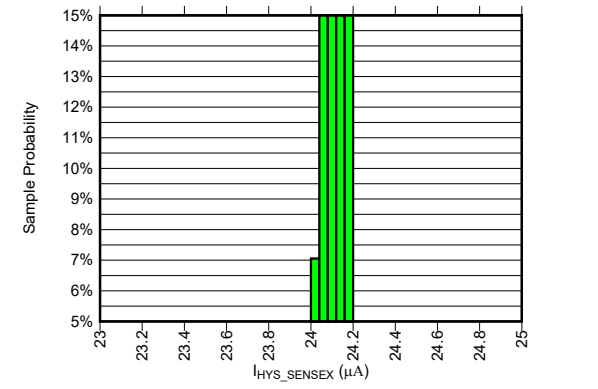


图 6-11. 温度为 25°C 时的 I_{HYS_SENSEx} 电流分布

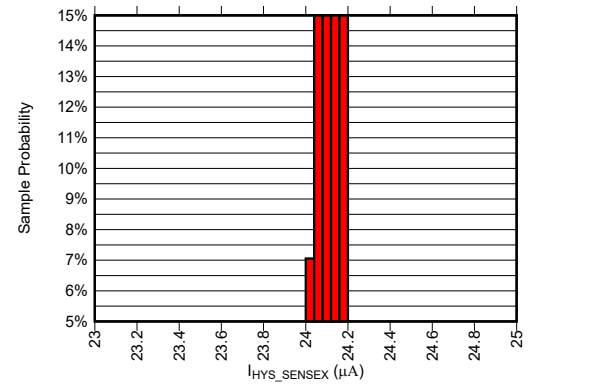
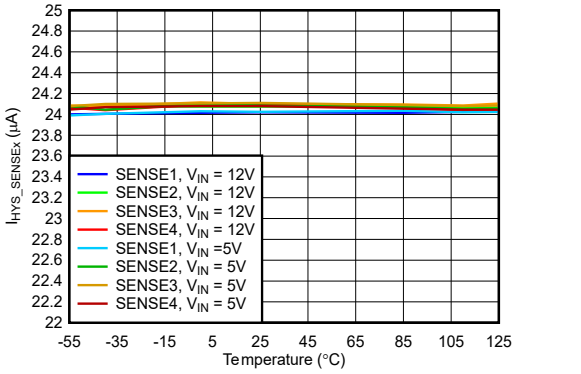


图 6-12. 温度为 125°C 时的 I_{HYS_SENSEx} 电流分布

Copyright © 2026 Texas Instruments Incorporated

6.8 典型特性（续）

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。

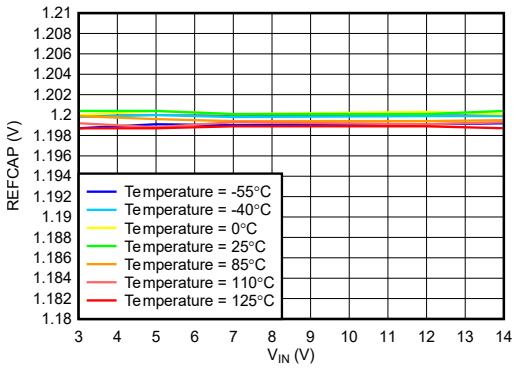


V_{SENSEx} = 700mV

R_{DLY_TMR} = 悬空

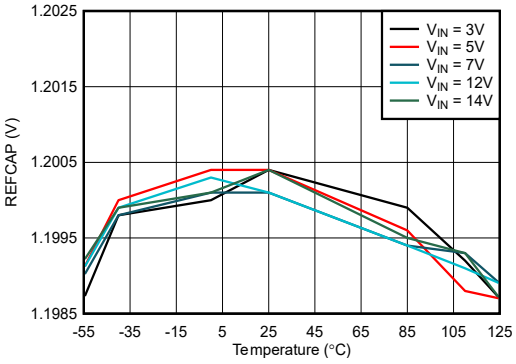
R_{WD_TMR} = 悬空

图 6-13. 不同 V_{IN} 和 SENSEx 通道时 I_{HYS_SENSEx} 与温度间的关系



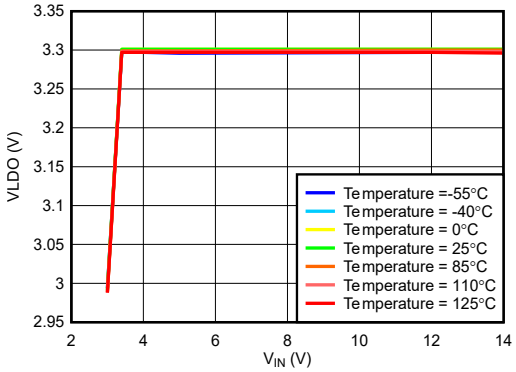
$V_{SR_\overline{UVLO}}$ = 1V

图 6-14. 不同温度下 REFCAP 与 V_{IN} 间的关系



$V_{SR_\overline{UVLO}}$ = 1V

图 6-15. 不同 V_{IN} 时 REFCAP 与温度间的关系



R_{DLY_TMR} = 悬空

MODE = 低电平

R_{WD_TMR} = 悬空

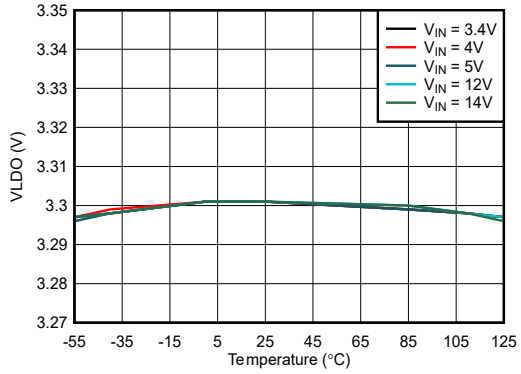
$V_{SENSE1,3}$ = 0.3V 且 $V_{SENSE2,4}$ = 1V

图 6-16. 不同温度下 VLDO 与 V_{IN} 间的关系

Copyright © 2026 Texas Instruments Incorporated

6.8 典型特性（续）

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。



R_{DLY_TMR} = 悬空
MODE = 低电平
R_{WD_TMR} = 悬空
$V_{SENSE1,3}$ = 0.3V 且 $V_{SENSE2,4}$ = 1V

图 6-17. 不同 V_{IN} 时 VLDO 与温度间的关系

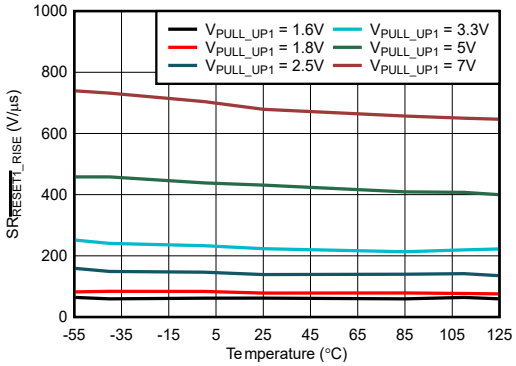


图 6-18. 不同 V_{PULL_UP1} 下 $SR_{\overline{RESET1}_RISE}$ 与温度间的关系

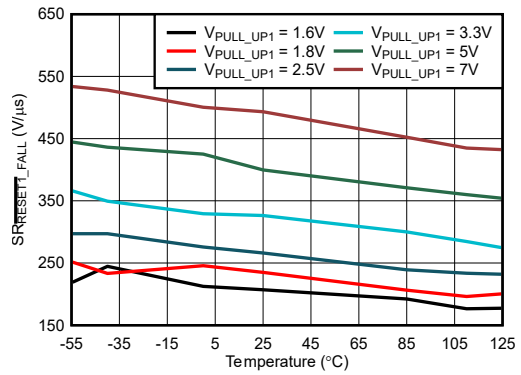


图 6-19. 不同 V_{PULL_UP1} 下 $SR_{\overline{RESET1}_FALL}$ 与温度间的关系

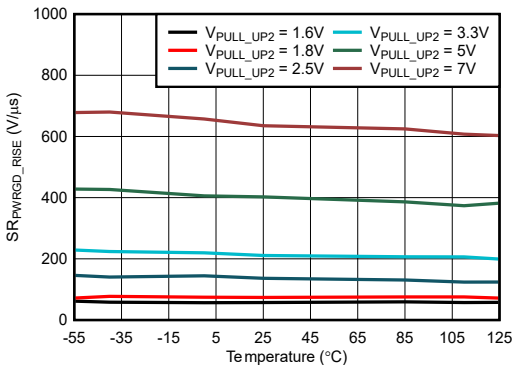


图 6-20. 不同 V_{PULL_UP2} 下 SR_{PWRGD_RISE} 与温度间的关系

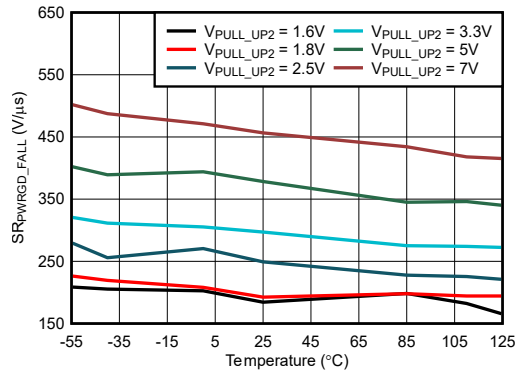


图 6-21. 不同 V_{PULL_UP2} 下 SR_{PWRGD_FALL} 与温度间的关系

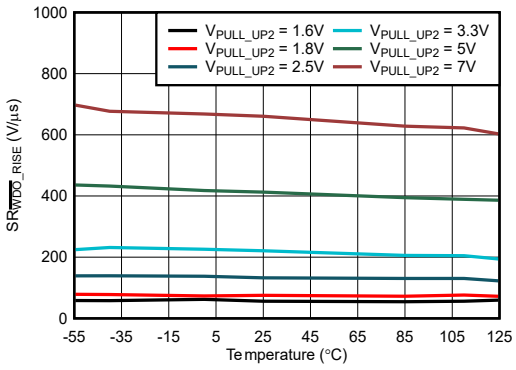


图 6-22. 不同 V_{PULL_UP2} 下 $SR_{\overline{WDO}_RISE}$ 与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.8 典型特性（续）

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。

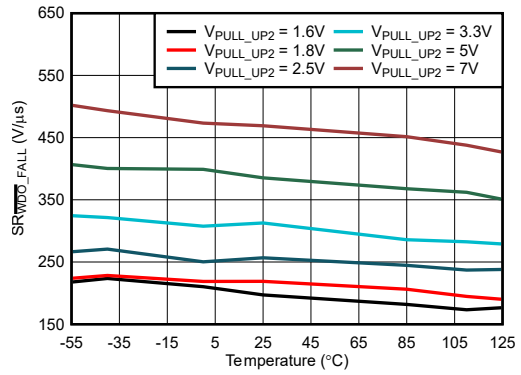


图 6-23. 不同 V_{PULL_UP2} 下 $SR_{\overline{WDO}_FALL}$ 与温度间的关系

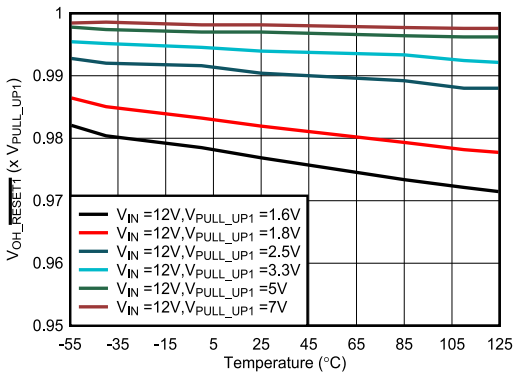


图 6-24. I_{LOAD} = 2mA 时，不同 V_{PULL_UP1} 下作为 V_{PULL_UP1} 百分比的 $\overline{RESET1}$ VOH 电压与温度间的关系

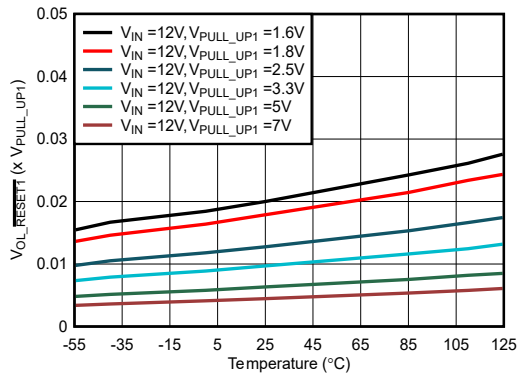


图 6-25. I_{LOAD} = 2mA 时，不同 V_{PULL_UP1} 下作为 V_{PULL_UP1} 百分比的 $\overline{RESET1}$ VOL 电压与温度间的关系

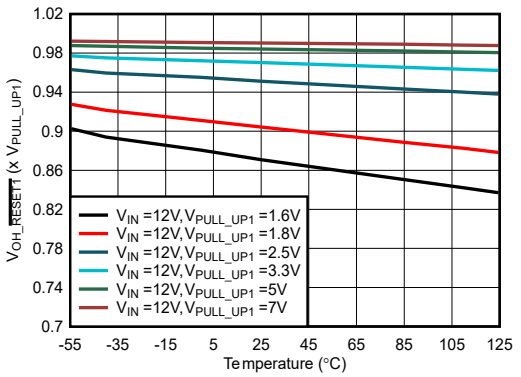


图 6-26. I_{LOAD} = 10mA 时，不同 V_{PULL_UP1} 下作为 V_{PULL_UP1} 百分比的 $\overline{RESET1}$ VOH 电压与温度间的关系

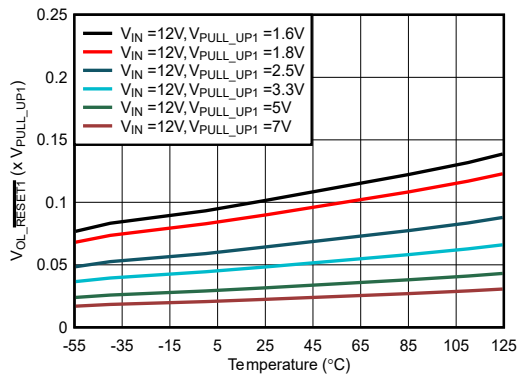


图 6-27. I_{LOAD} = 10mA 时，不同 V_{PULL_UP1} 下作为 V_{PULL_UP1} 百分比的 $\overline{RESET1}$ VOL 电压与温度间的关系

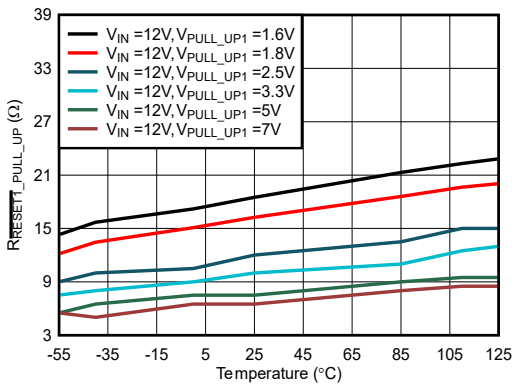


图 6-28. I_{LOAD} = 2mA 时，不同 V_{PULL_UP1} 下 $\overline{RESET1}$ 上拉电阻与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.8 典型特性（续）

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。

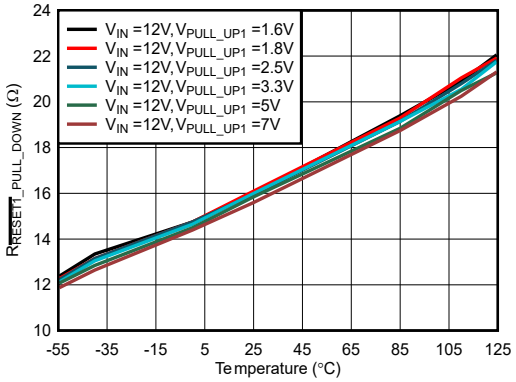


图 6-29. I_{LOAD} = 2mA 时，不同 V_{PULL_UP1} 下 $\overline{RESET1}$ 下拉电阻与温度间的关系

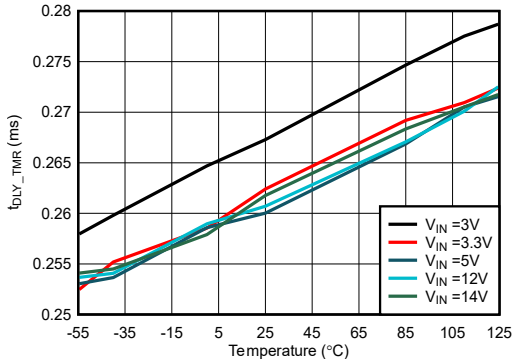


图 6-30. R_{DLY_TMR} = 10.5kΩ，不同 V_{IN} 下延迟时间与温度间的关系

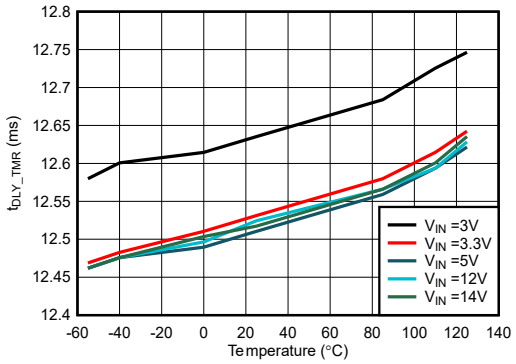


图 6-31. R_{DLY_TMR} = 619kΩ，不同 V_{IN} 下延迟时间与温度间的关系

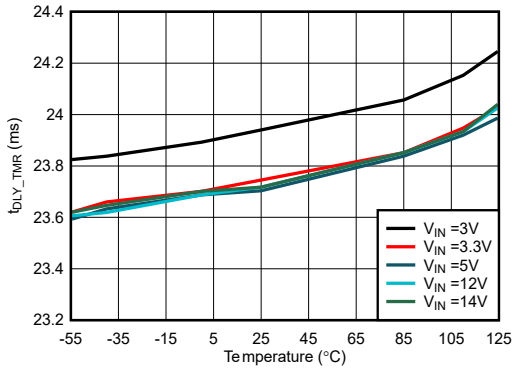
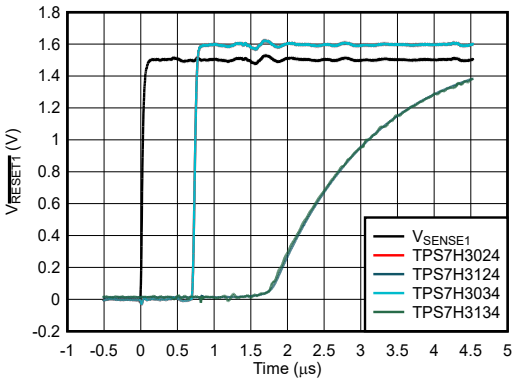


图 6-32. R_{DLY_TMR} = 1.18MΩ，不同 V_{IN} 下延迟时间与温度间的关系



R_{DLY_TMR} = 悬空　　R_{WD_TMR} = 悬空

MODE = 低电平　　V_{PULL_UPx} = 1.6V

图 6-33. TPS7H3xx4 的时间域 SENSE1 至 RESET1 传播延迟

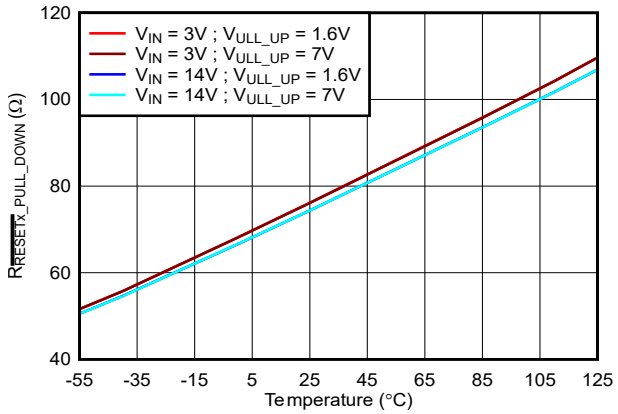


图 6-34. 对于 TPS7H3124，I_{LOAD} = 2mA 时，不同 V_{PULL_UP} 和 V_{IN} 下 $\overline{RESET1}$ 下拉电阻与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.8 典型特性（续）

对于 TPS7H3024，R_{DLY_TMR} = 10.5kΩ、R_{WD_TMR} = 56.2kΩ、V_{PULL_UP1} = 3.3V、V_{PULL_UP2} = 3.3V、R_{HYS} = 49.9kΩ、MODE = 逻辑低电平，除非另有说明。

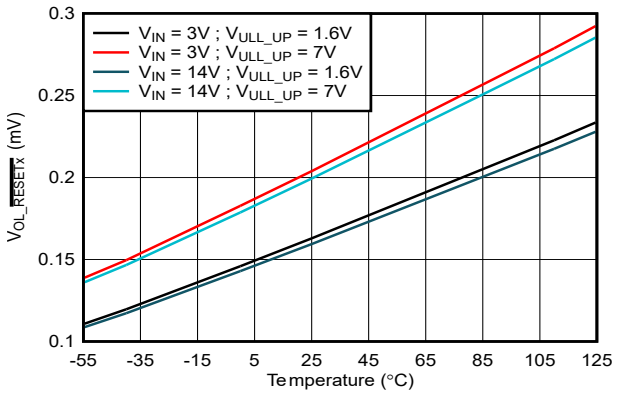


图 6-35. 对于 TPS7H3124，I_{LOAD} = 2mA 时，不同 V_{PULL_UP} 和 V_{IN} 下 $\overline{RESET1}$ VOL 电压与温度间的关系

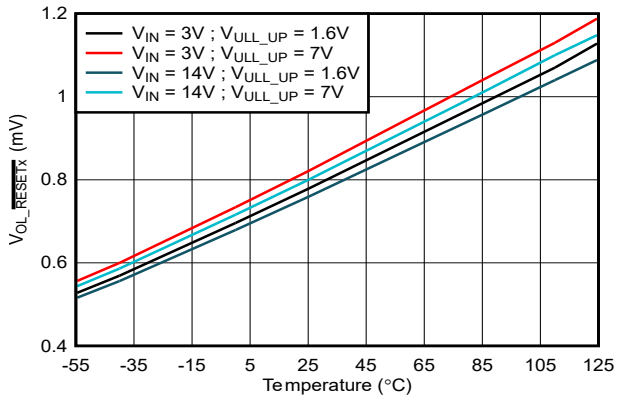
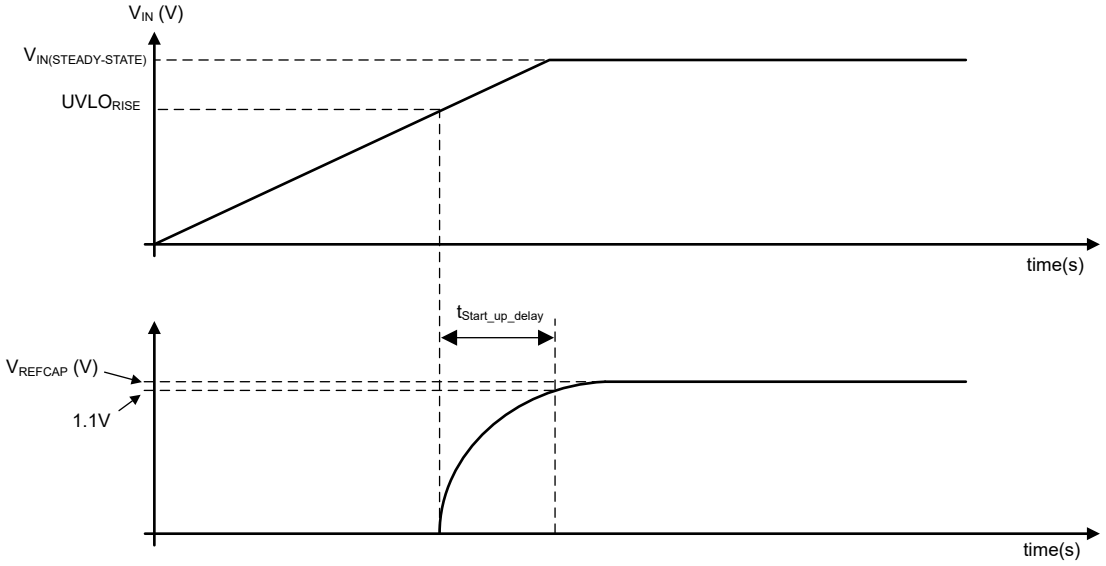


图 6-36. 对于 TPS7H3124，I_{LOAD} = 10mA 时，不同 V_{PULL_UP} 和 V_{IN} 下 $\overline{RESET1}$ VOL 电压与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

7 参数测量信息

当 MODE=0 时，对于所有以 PWRGD 电压为基准的测量，SENSEx 电压被强制处于非故障状态，除非另有规定。



A. $V_{IN(STEADY-STATE)}$ 是介于 3V 和 14V 之间的有效工作电压

图 7-1. $t_{Start_up_delay}$ 时间测量

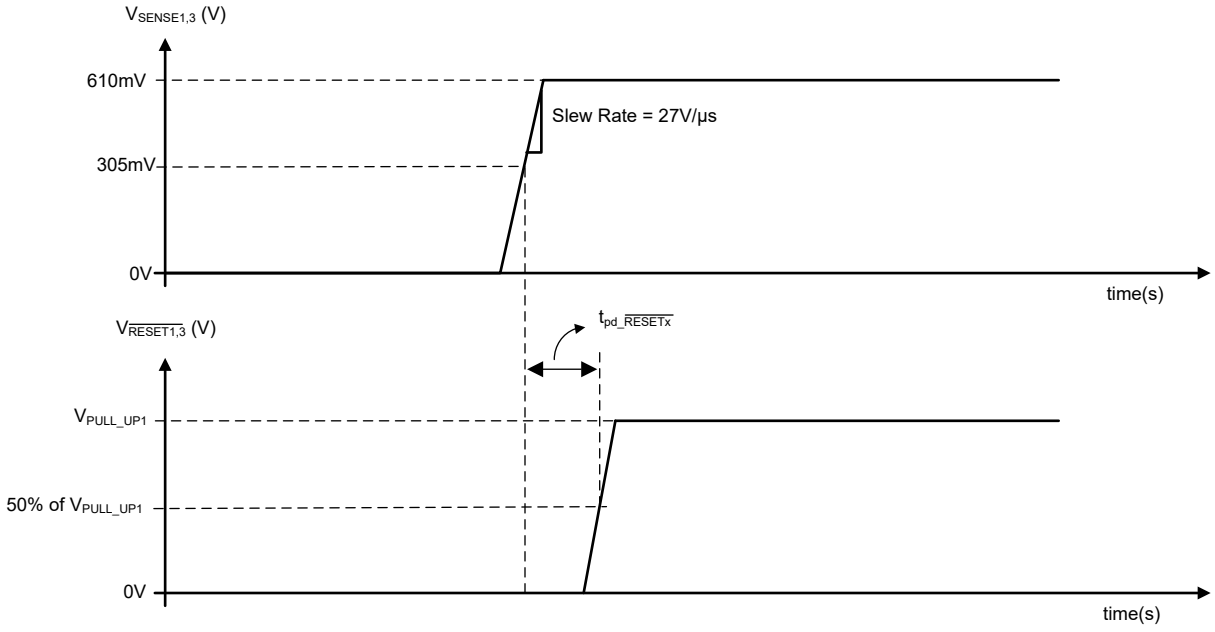
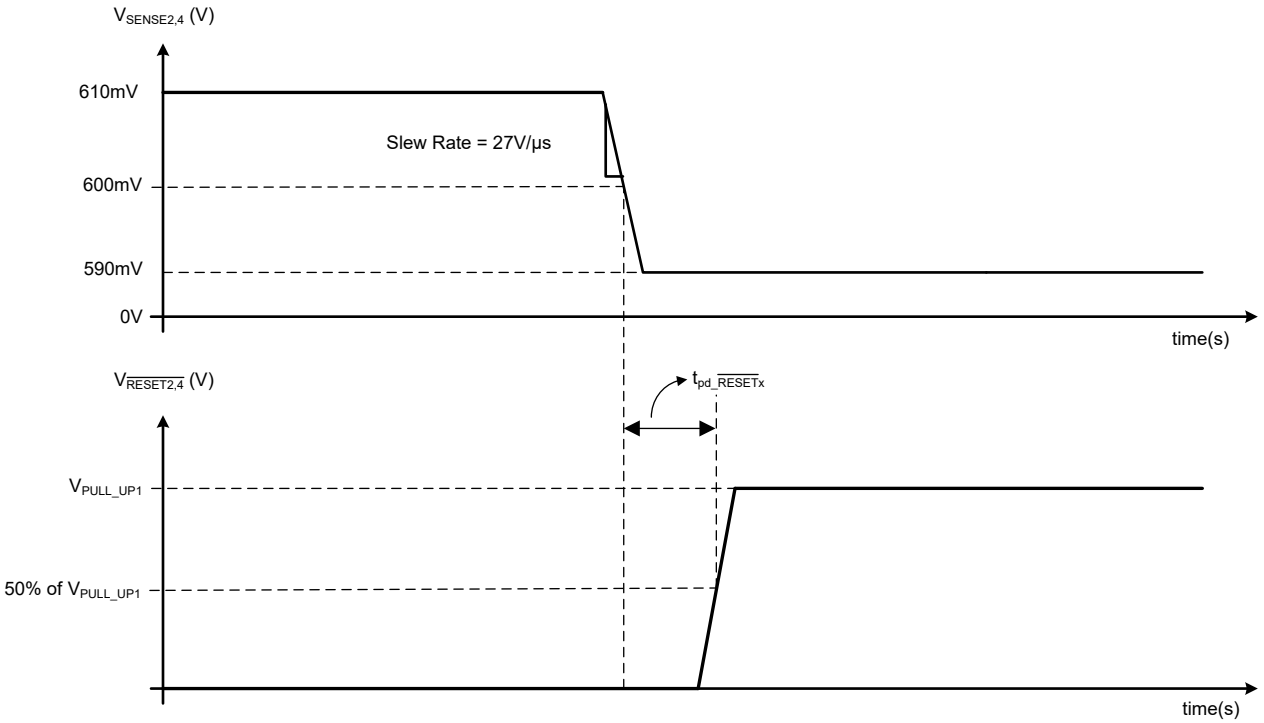


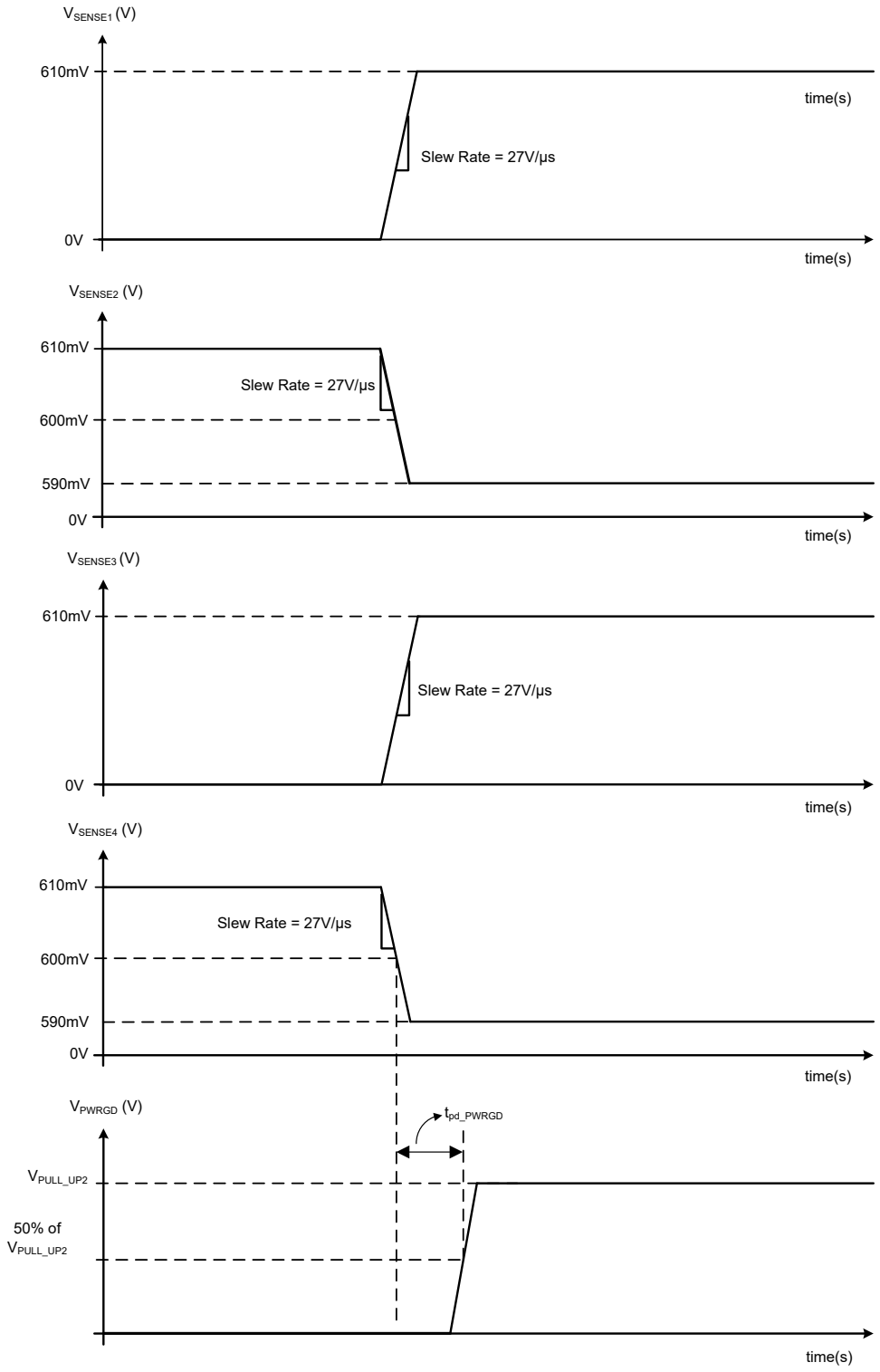
图 7-2. TPS7H30x4（推挽）的 $\overline{RESET1}$ 和 $\overline{RESET3}$ 传播延迟 ($t_{pd_\overline{RESETx}}$) 时间测量



A. 对于 $t_{pd_\overline{RESETx}}$，每个 SENSEx 传播延迟都是独立测量的。

图 7-3. TPS7H30x4（推挽）的 $\overline{RESET2}$ 和 $\overline{RESET4}$ 传播延迟 ($t_{pd_\overline{RESETx}}$) 时间测量

Copyright © 2026 Texas Instruments Incorporated



A. 在 MODE=0 的 TPS7H3034 中，所有 V_{SENSEx} 均会如此图中的 $V_{SENSE1,3}$ 所示斜升。

图 7-4. TPS7H3024（推挽）的 PWRGD 传播延迟的 (t_{PD_PWRGD})

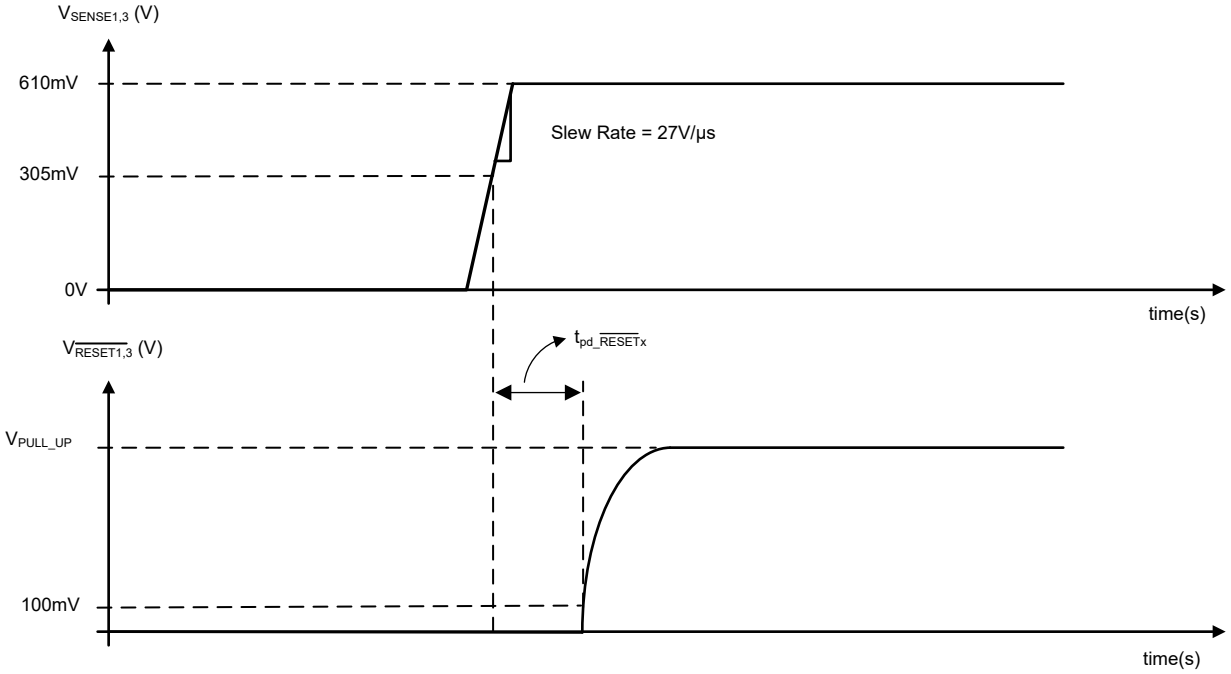


图 7-5. TPS7H31x4（漏极开路）的 $\overline{\text{RESET1}}$ 和 $\overline{\text{RESET3}}$ 传播延迟 ($t_{pd_\overline{RESETx}}$) 时间测量

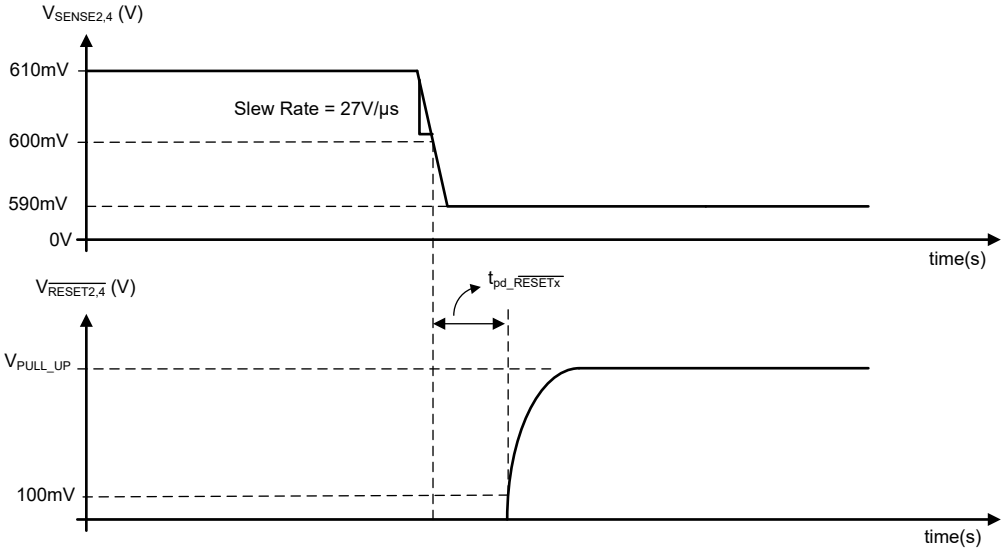
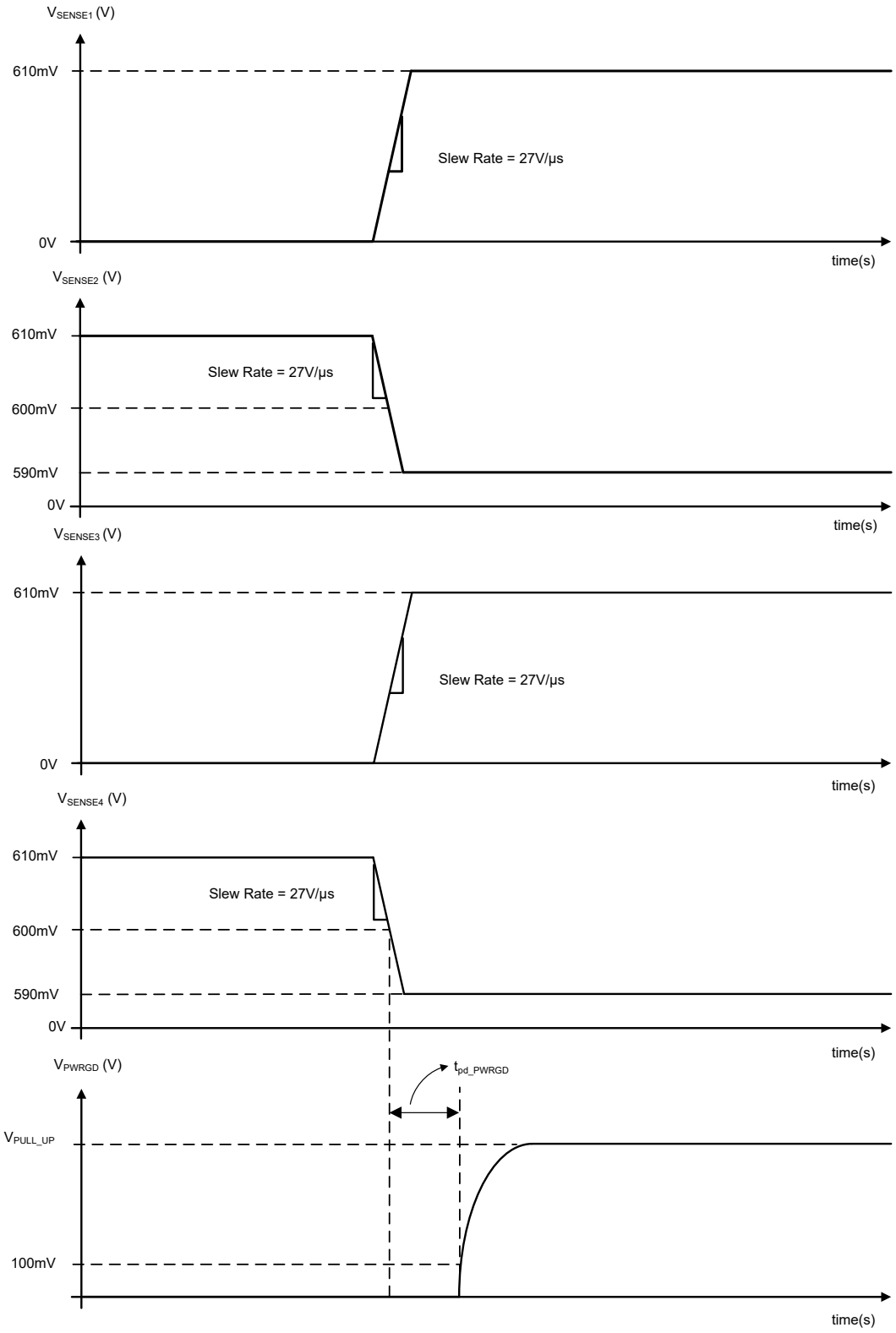


图 7-6. TPS7H31x4（漏极开路）的 $\overline{\text{RESET2}}$ 和 $\overline{\text{RESET4}}$ 传播延迟 ($t_{pd_\overline{RESETx}}$) 时间测量

Copyright © 2026 Texas Instruments Incorporated



A. 在 MODE=0 的 TPS7H3134 中，所有 V_{SENSEx} 均会如此图中的 $V_{SENSE1,3}$ 所示斜升。

图 7-7. TPS7H3124（漏极开路）的 PWRGD 传播延迟 (t_{pd_PWRGD})

Copyright © 2026 Texas Instruments Incorporated

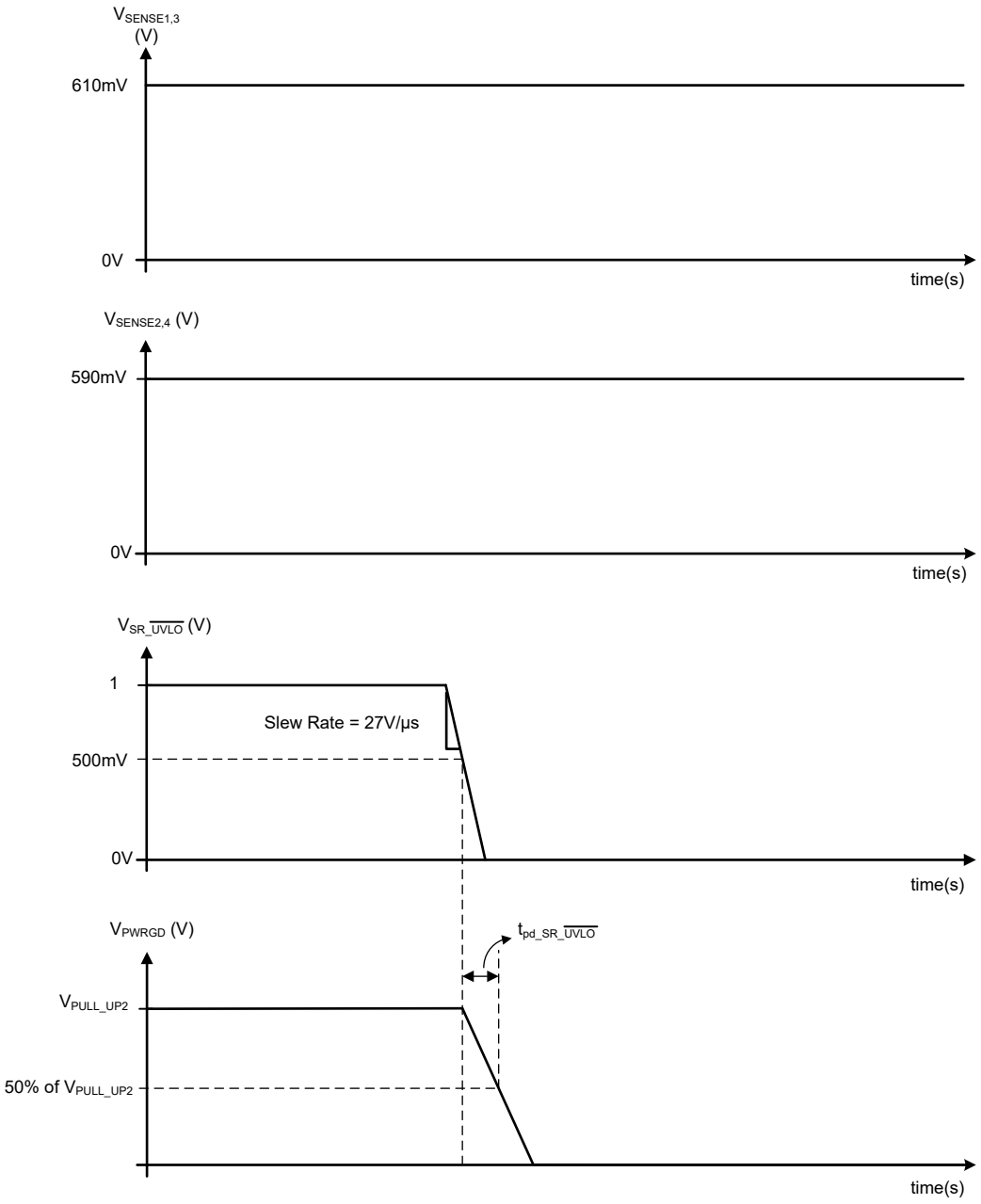
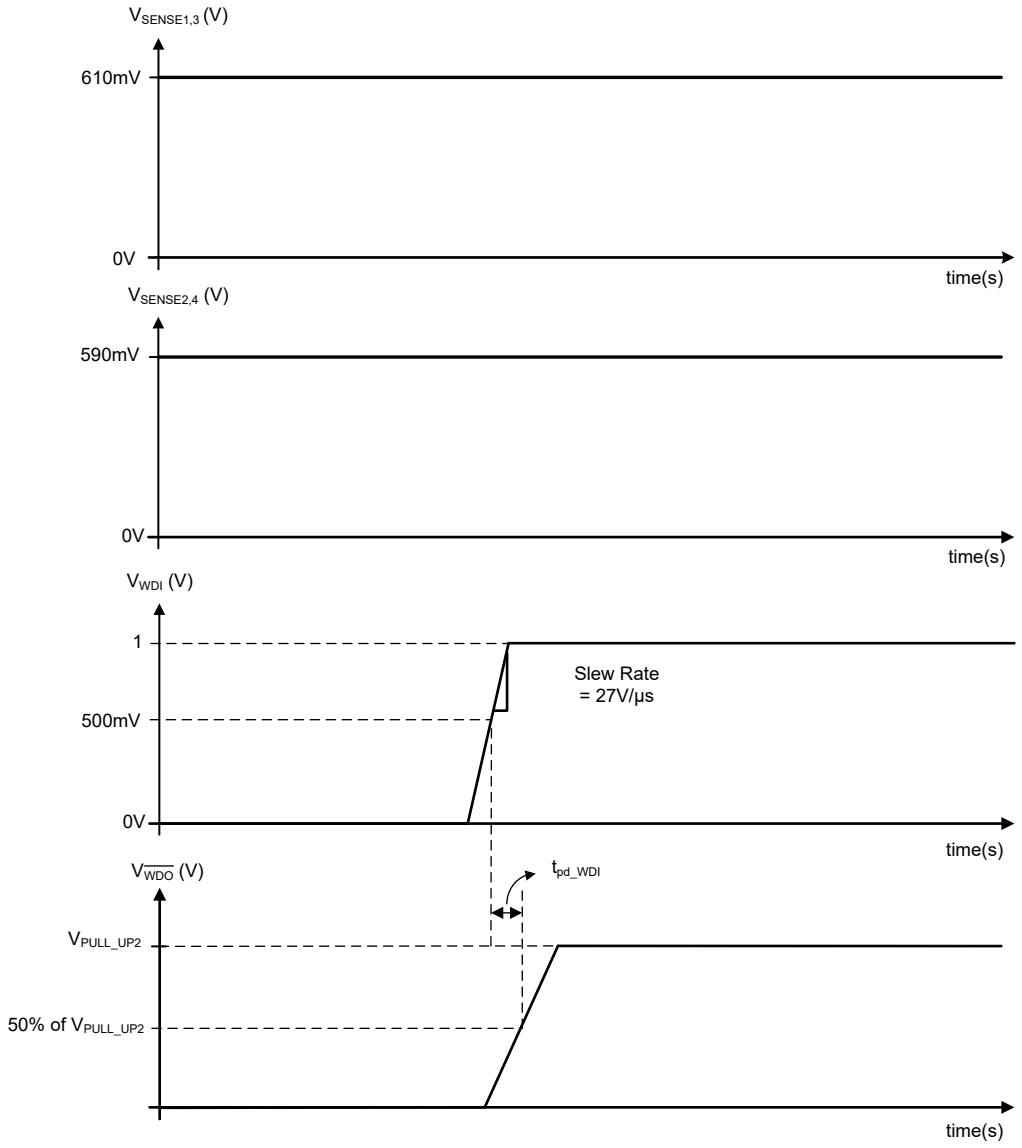


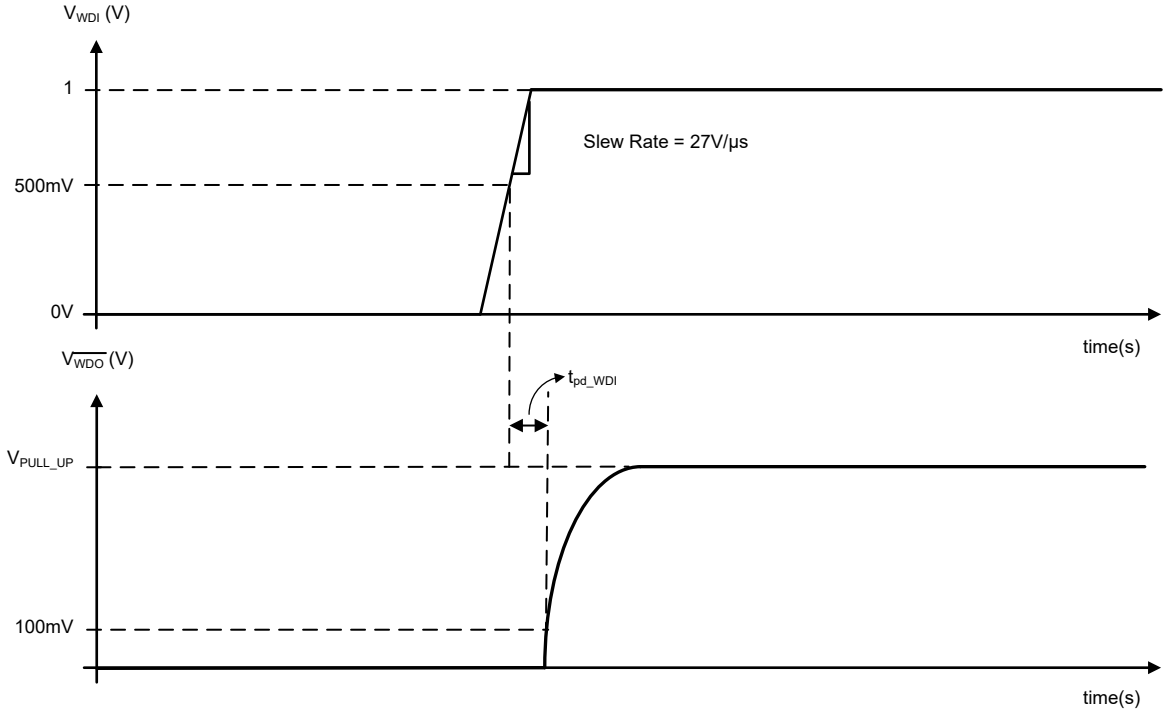
图 7-8. SR_$\overline{\text{UVLO}}$ 传播延迟 ($t_{pd_SR_\overline{UVLO}}$)

Copyright © 2026 Texas Instruments Incorporated



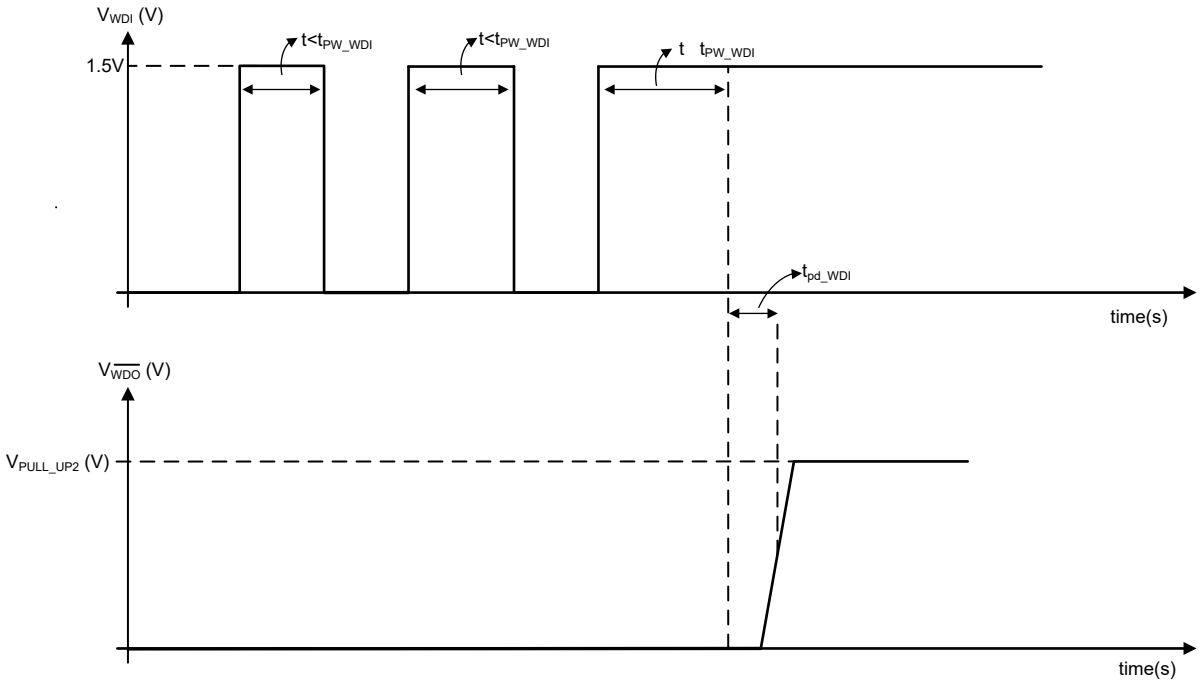
A. 对于 MODE=0 的 TPS7H3024。在 MODE=0 的 TPS7H3034 中，所有 V_{SENSEx} 均会如此图中的 $V_{SENSE1,3}$ 所示被强制拉高。

图 7-9. TPS7H3024（推挽）的 WDI 传播延迟 (t_{pd_WDI})



A. 在 TPS7H31x4（漏极开路）中，WDO 不会被 PWRGD 屏蔽。

图 7-10. TPS7H31x4（漏极开路）的 WDI 传播延迟 (t_{pd_WDI})



A. 对于 TPS7H30x4（推挽），$V_{SENSE1,3}$ = 1.5V；$V_{SENSE2,4}$ = 0V 时。在 TPS7H31x4 中，WDO 不会被 PWRDG 屏蔽。

图 7-11. WDI 脉冲宽度 (t_{PW_WDI})

Copyright © 2026 Texas Instruments Incorporated

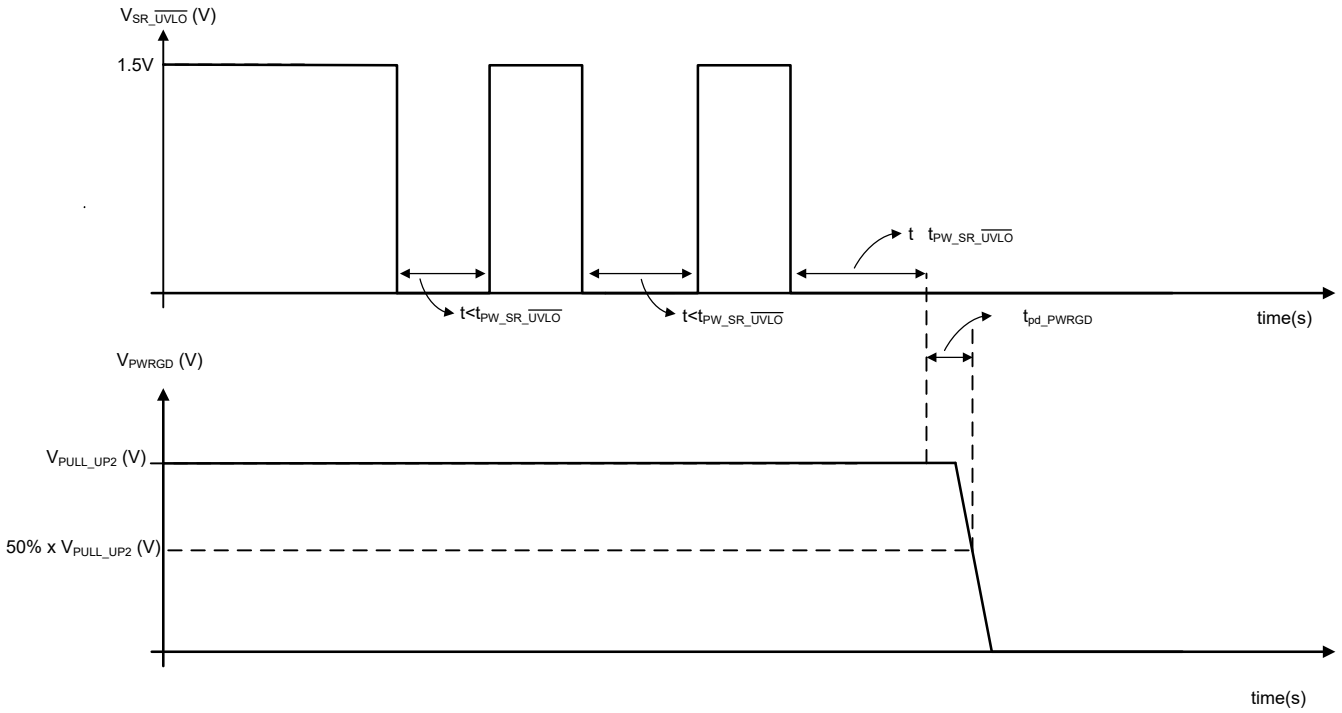
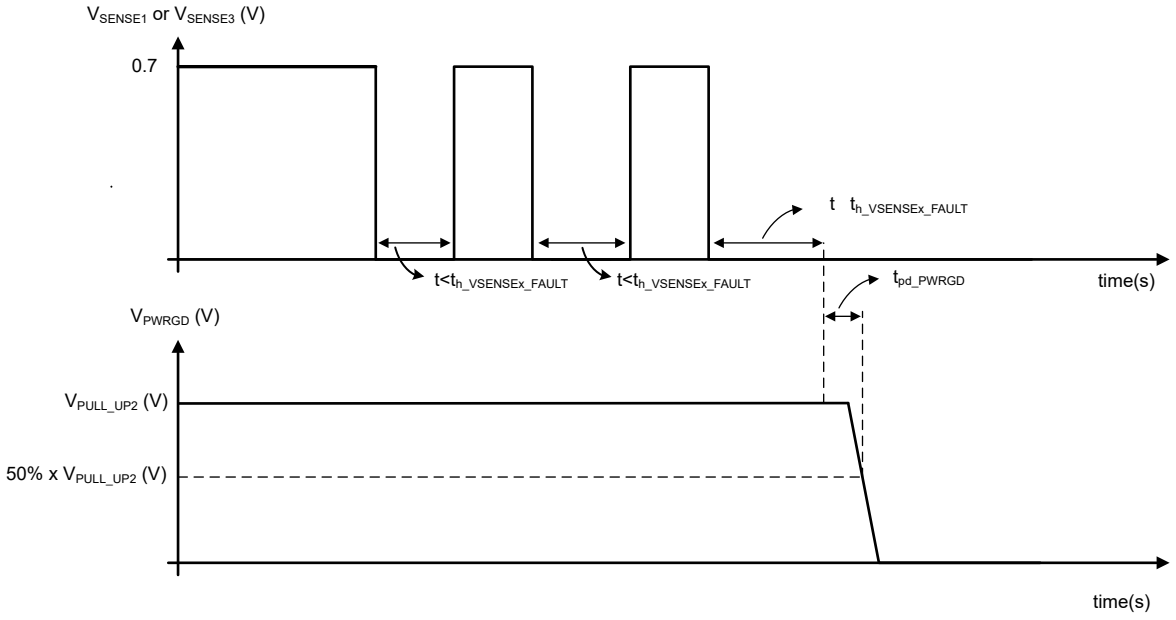
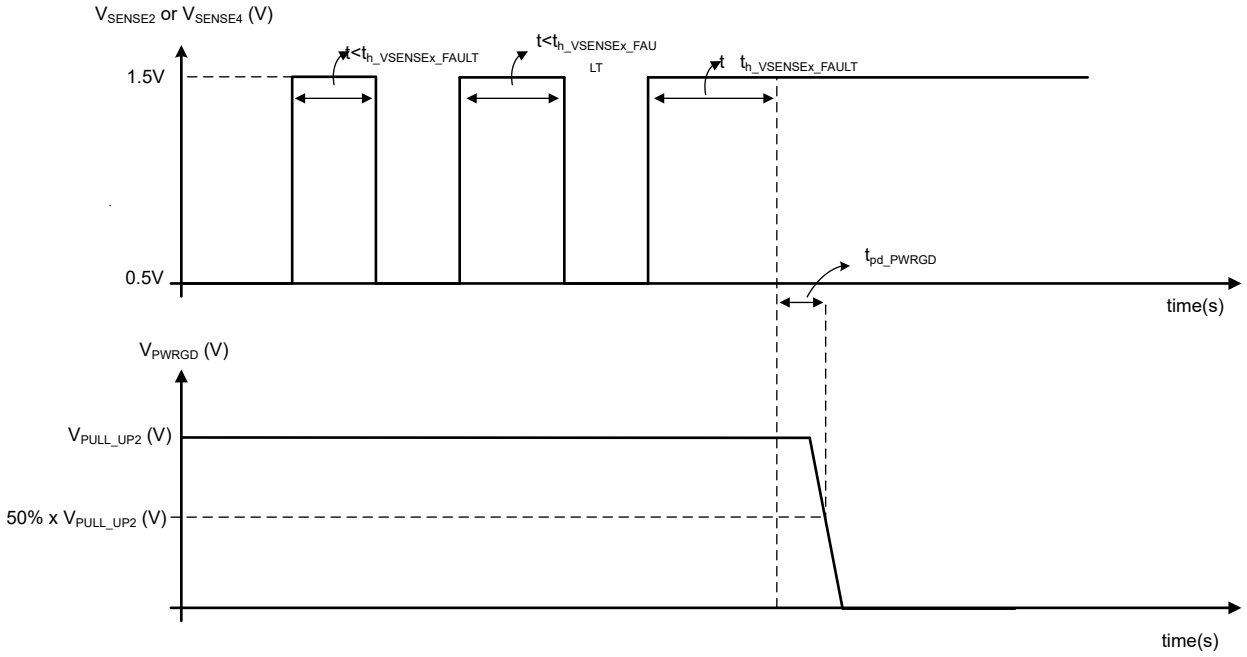


图 7-12. SR_UVLO 脉冲宽度 ($t_{PW_SR_\overline{UVLO}}$)



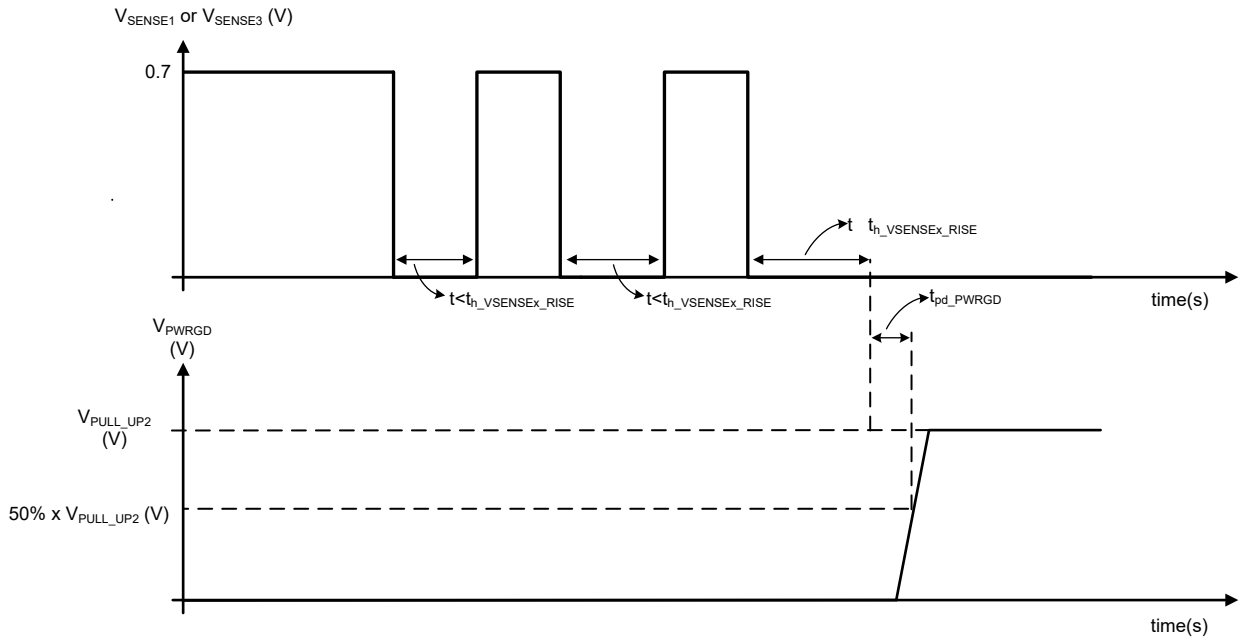
A. 对于 $t_{h_VSENSEx_FAULT}$，每个 SENSEx 均独立测量。

图 7-13. 有效故障检测的 VSENSE1 和 VSENSE3 保持时间 ($t_{h_VSENSEx_FAULT}$)



A. 对于 $t_{h_VSENSEx_FAULT}$，每个 SENSEx 均独立测量。

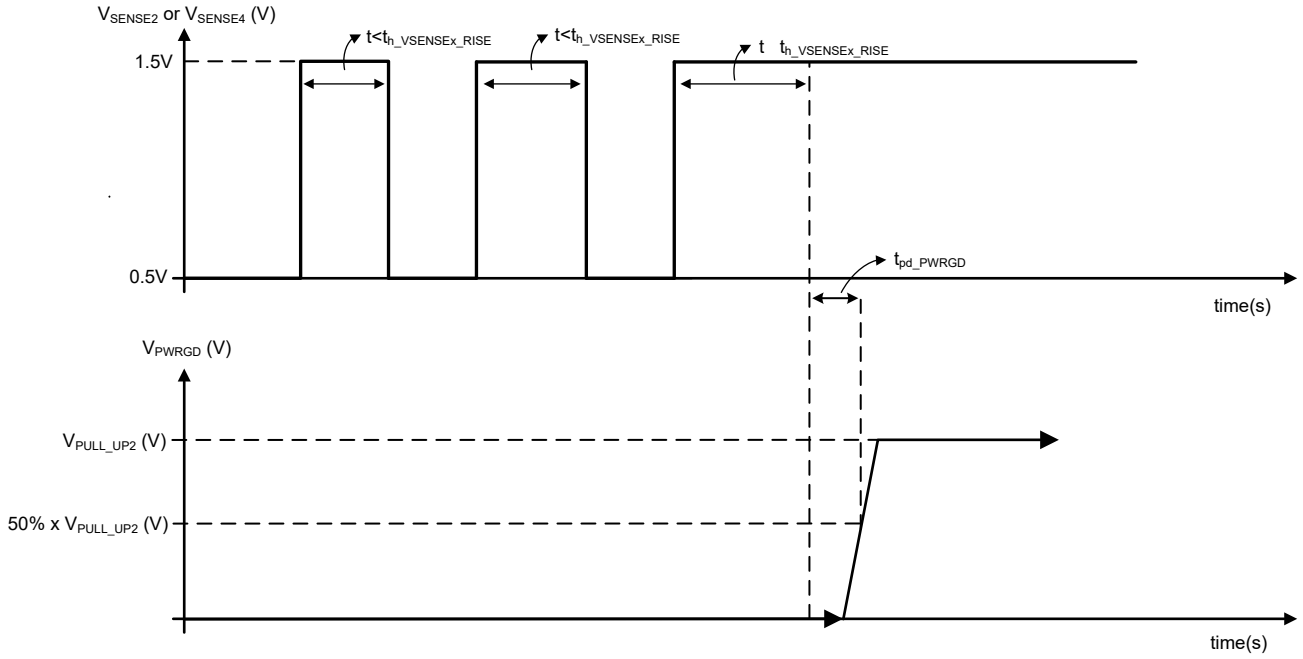
图 7-14. 有效故障检测的 VSENSE2 和 VSENSE4 保持时间 ($t_{h_VSENSEx_FAULT}$)



A. 对于 $t_{h_VSENSEx_FAULT}$，每个 SENSEx 均独立测量。

图 7-15. VSENSE1 和 VSENSE3 上升阈值保持时间 ($t_{h_VENSEx_RISE}$)

Copyright © 2026 Texas Instruments Incorporated



A. 对于 $t_{h_VSENSEx_FAULT}$，每个 SENSEx 均独立测量。

图 7-16. VSENSE2 和 VSENSE4 上升阈值保持时间 ($t_{h_VENSEx_RISE}$)

8 详细说明

8.1 概述

TPS7H3xx4 是一款具有集成看门狗计时器的四通道、3V 至 14V 电压监控器，适用于航天应用。低电平有效 $\overline{\text{RESETx}}$ 输出很容易支持对具有禁用低电平输入的器件进行监测。表 8-1 描述提供的 GPN 的监控功能（欠压、过压或窗口）和输出类型（推挽或漏极开路）。前端的此行为由 MODE 引脚的逻辑值控制。

表 8-1. TPS7H3xx4 功能模式

GPN	输出拓扑	功能	模式(1) (2) (3)
TPS7H3024	推挽	2 个 UV + 2 个 OV	0
		2 个窗口	1
TPS7H3124	漏极开路	2 个 UV + 2 个 OV	0
		2 个窗口	1
TPS7H3034	推挽	4 UV	0
		4 OV	1
TPS7H3134	漏极开路	4 UV	0
		4 OV	1

(1) 模式为静态输入，用户不得动态更改逻辑值。器件上电后，该值不得更改。
(2) 0 = V_{MODE} < $V_{TH_MODE_FALLING(min)}$
(3) 1 = V_{MODE} > $V_{TH_MODE_RISING(max)}$

$\overline{\text{RESETx}}$、PWRGD 和 $\overline{\text{WDO}}$ 的逻辑高电平通过 PULL_UPx 输入电压电源从外部控制。用户需要连接一个至少 1μF 的电容器，尽可能靠近 PULL_UPx 引脚。所有 $\overline{\text{RESETx}}$ 输出的逻辑高电平均通过 PULL_UP1 输入进行编程，而 PWRGD 和 $\overline{\text{WDO}}$ 则通过 PULL_UP2 进行编程。PULL_UPx 输入的电压范围为 1.6V 至 7V。

对于漏极开路输出，用户必须通过一个电阻器（典型值为 10kΩ）将输出上拉至所需的逻辑电压。最大上拉电压为 7V。

SENSEx 输入连接至比较器的同相输入，用于将监控的电压分类为：

1. 稳压状态。
2. 未在稳压范围内。

有关欠压和过压比较器行为的更多详细信息，请参阅节 8.3.3.3。每个输入的阈值电平为 599.7mV（典型值），在电压、温度和辐射 (TID) 范围内的精度为 ±1%。迟滞电压阈值电平可由用户进行调节，并由 R_{TOPx} 电阻和迟滞电流 (I_{HYS_SENSEx}) 确定。SENSEx 的上升电压超出 V_{TH_SENSEx} 阈值（典型值为 599.7mV）后，I_{HYS_SENSEx} 就会生效。I_{HYS} 为 24μA，在电压、温度和辐射 (TID) 范围内的精度为 ±3%。此外，该器件还提供称为 PWRGD 的输出，用于监控电源树（完整系统）的状态。

备注

对于过压比较器，$\overline{\text{RESETx}}$ 输出与前端比较器输出在逻辑上是反相的。有关详细信息，请参阅图 8-16 和图 8-18。

除了电压监控之外，TPS7H3xx4 还集成了一个上升沿看门狗计时器。看门狗输入 (WDI) 会检测上升沿电压变化。当看门狗计时器逻辑检测到 WDI 引脚上的上升电压时，如果看门狗计时器已生效，则计时器清零；或者如果是第一个检测到的脉冲，则开始计数。在 WDI 引脚上检测到上升脉冲后，系统可运行长达编程的超时时间（标称值为 0.5ms 至 1.5ms），然后再次清零计时器。如果计时器在超时之前清零，则看门狗输出 ($\overline{\text{WDO}}$) 保持高电平，否则 WDO 将被置为低电平。通常，看门狗计时器用于监控一致的处理器执行。通常，处理器会使用输出通道在 WDI 上感应上升沿电压，并且 $\overline{\text{WDO}}$ 连接到不可屏蔽的中断。如果处理器卡住，则不会切换 WDI 引脚，然后 $\overline{\text{WDO}}$ 将变为低电平，将处理器复位为已知状态。

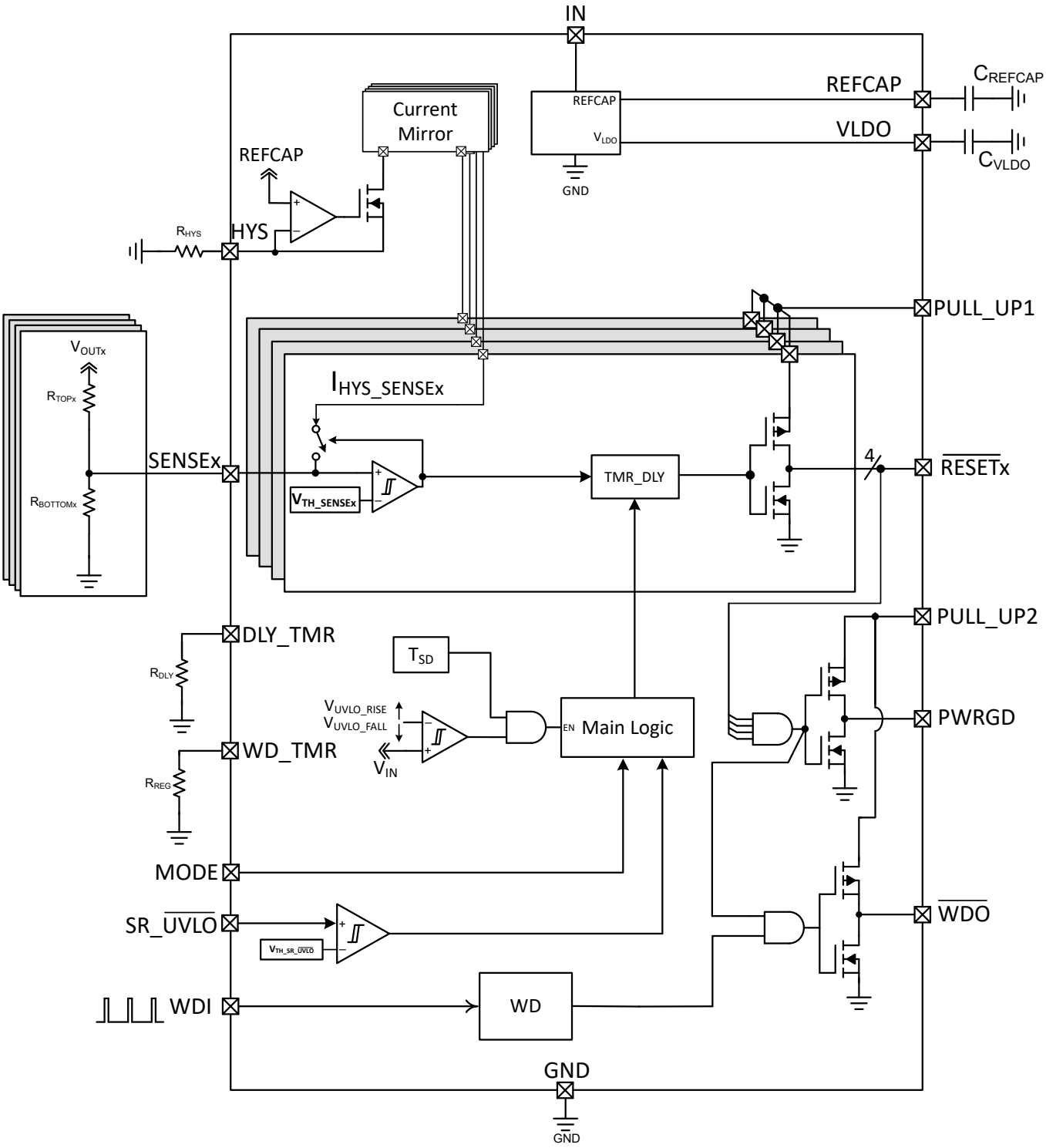
该器件集成了两个可编程计时器：

Copyright © 2026 Texas Instruments Incorporated

1. **DLY_TMR**：设置故障解除延迟。监控到的电压状态从未稳压状态变为稳压状态后，一旦用户编程的延迟（使用 DLY_TMR）到期，$\overline{\text{RESETx}}$ 就会置为高电平。通过使用 10.5kΩ 至 1.18MΩ 的电阻，此计时器可分别编程为 0.25ms 至 25ms。当输入（“受监控的电压”）状态从稳压状态变为未稳压状态时，此延迟无效，以尽快传播故障。
2. **WD_TMR**：设置看门狗计时器的超时。当看门狗输入在输入端 (WDI) 监测到上升电压时，受监控的进程必须在编程的超时时间内提供另一个上升电压，以使输出 ($\overline{\text{WDO}}$) 保持高电平，否则输出将变为低电平。

Copyright © 2026 Texas Instruments Incorporated

8.2 功能方框图

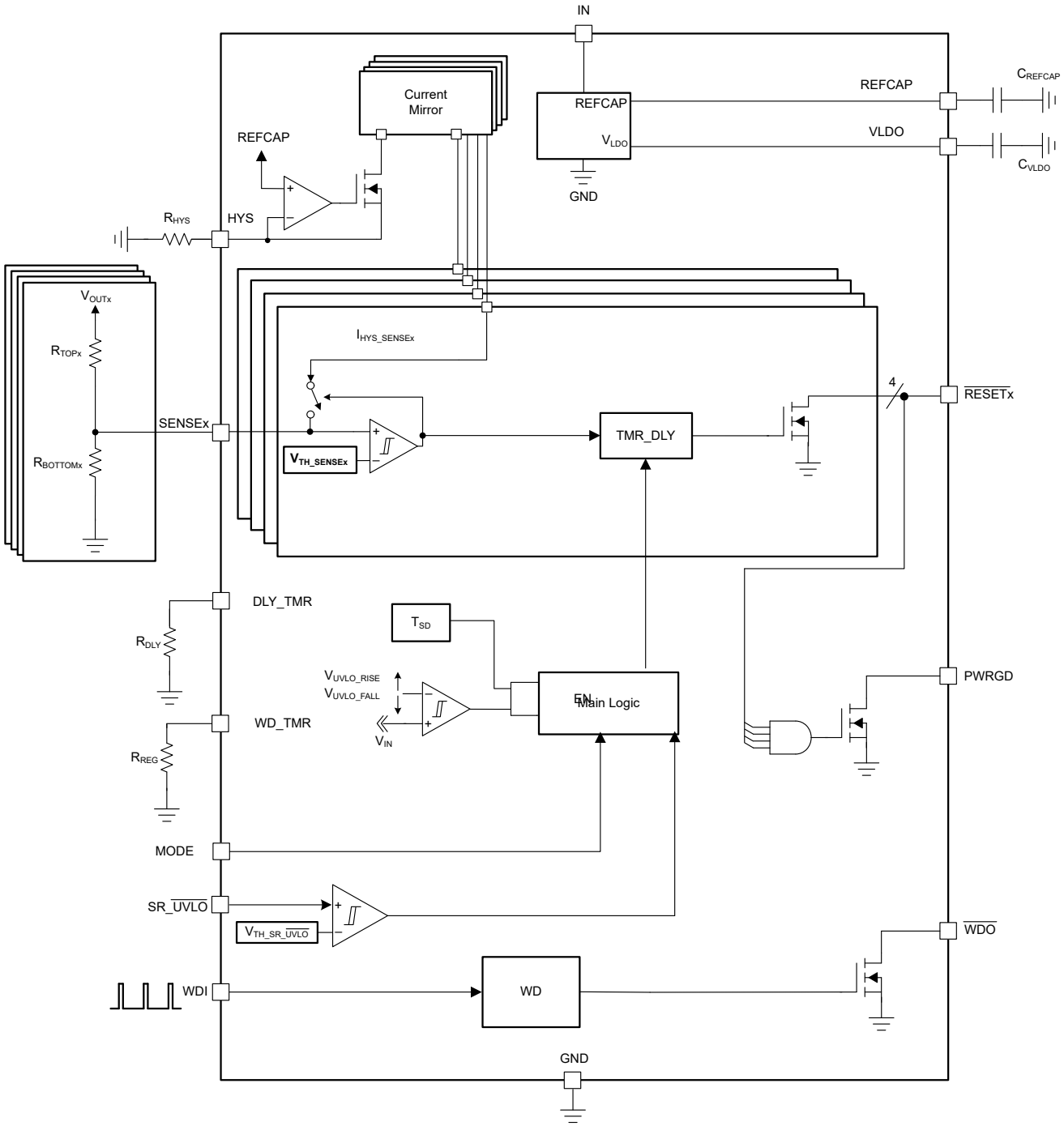


A. 在 TPS7H3024 中，RESET2 和 RESET4 输出级由输入比较器的输出逻辑反相驱动，以检测过压事件。当 MODE=1 时，此行为也适用于 TPS7H3034。有关更多详细信息，请参阅图 8-16

Copyright © 2026 Texas Instruments Incorporated

B. 在 TPS7H3024 中，当 MODE=1 时，RESET1 和 RESET3 输出为窗口比较器类型。有关更多详细信息，请参阅图 8-11。RESET2 和 RESET4 是过压比较器标志。

图 8-1. TPS7H30x4（推挽输出）方框图



A. 在 TPS7H3124 中，RESET2 和 RESET4 输出级由输入比较器的输出逻辑反相驱动，以检测过压事件。当 MODE=1 时，此行为也适用于 TPS7H3134。有关更多详细信息，请参阅图 8-18

B. 在 TPS7H3024 中，当 MODE=1 时，RESET1 和 RESET3 输出为窗口比较器类型。有关更多详细信息，请参阅图 8-12。RESET2 和 RESET4 是过压比较器标志。

Copyright © 2026 Texas Instruments Incorporated

C. SR_$\overline{\text{UVLO}}$ 强制所有输出为低电平，包括 $\overline{\text{WDO}}$。

图 8-2. TPS7H31x4（漏极开路输出）方框图

Copyright © 2026 Texas Instruments Incorporated

8.3 特性说明

8.3.1 输入电压 (IN)、VLDO 和 REFCAP

在稳态运行期间，TPS7H3024 的输入电压必须介于 3V 和 14V 之间。V_{IN} 和 GND 之间需要 0.1 µF 的最小旁路电容。建议将输入旁路电容器尽量靠近器件放置。必须将 V_{IN} 压摆率控制在 10V/µs 至 1mV/µs 之间，以确保 IC 正常运行。

施加在 V_{IN} 上的电压用作内部稳压器的输入，用于生成 VLDO 电压（典型值为 3.29V）。当输入电压低于 3.65 时，VLDO 稳压器可处于压降状态。VLDO 的建议电容为 1 µF 陶瓷型。VLDO 可加载最高 5mA 的电流。

备注

VLDO 输出没有短路保护。

在上电期间，建议用户在 V_{IN} > $UVLO_{RISE}$ 之后至少等待 2.8ms ($t_{Start_up_delay}$)。这是为了确保超出所有内部时间常数，否则基准可能会超出 ±1% 精度。

每个器件生成一个内部 1.2V 带隙基准，这个基准被用于不同的内部控制逻辑块。这是稳态运行期间 REFCAP 引脚上存在的电压。此电压将分压，产生以下比较器输入的基准电压：

1. SENSEx = 599.7mV（典型值）
2. 在上升电压期间，SR_$\overline{UVLO}$ 为 602mV（典型值）；在下降电压期间为 489mV。
3. 在上升电压期间，WDI 为 602mV（典型值）；在下降电压期间为 498mV。
4. 在上升电压期间，MODE 为 600mV（典型值）；在下降电压期间为 498mV。

V_{TH_SENSEx} 基准电压在 $\overline{RESETx}$ 输出端进行测量，以补偿误差放大器中的失调电压，并将电压、温度和辐射 TID 范围内的调节保持在 ±1% 以内（硅片中最高可达 100krad）。这种严格的基准容差可让用户精确地监控电压轨。

REFCAP 引脚需要 470nF GND 电容，以确保器件的电气运行正常以及 SET 性能稳健。

8.3.1.1 欠压锁定 (V_{POR_IN} < V_{IN} < UVLO)

当 V_{IN} 上的电压小于 UVLO（典型值为 2.79V）电压，但大于上电复位电压（V_{POR_IN}，典型值为 1.42V）时，输出引脚（$\overline{RESETx}$、PWRGD 和 $\overline{WDO}$）都将处于逻辑低电平状态，无论以下器件输入引脚的电压如何：

- SENSEx
- SR_$\overline{UVLO}$
- WDI
- 模式

8.3.1.2 上电复位 (V_{IN} < V_{POR_IN})

当 V_{IN} 上的电压低于上电复位电压 (V_{POR_IN}) 时，输出信号未定义，不可用于将外部器件设置为正确的逻辑电平。

图 8-3 显示 $\overline{RESETx}$ 输出与上升输入电压 (V_{IN}) 的关系。可以看出，当 V_{IN} 低于 V_{POR_IN}（典型值为 1.42V）时，$\overline{RESETx}$ 不确定。在此期间，输出可以是 0V 到 V_{IN} 之间的任意值。

在本例中，所有输入比较器 (SENSEx) 的输入电压均低于 V_{TH_SENSEx}（典型值为 599.7mV）。因此，即使 V_{IN} 上升至高于 $UVLO_{RISE}$（典型值为 2.79V）后，$\overline{RESETx}$、PWRGD 和 $\overline{WDO}$ 仍保持低电平。

Copyright © 2026 Texas Instruments Incorporated

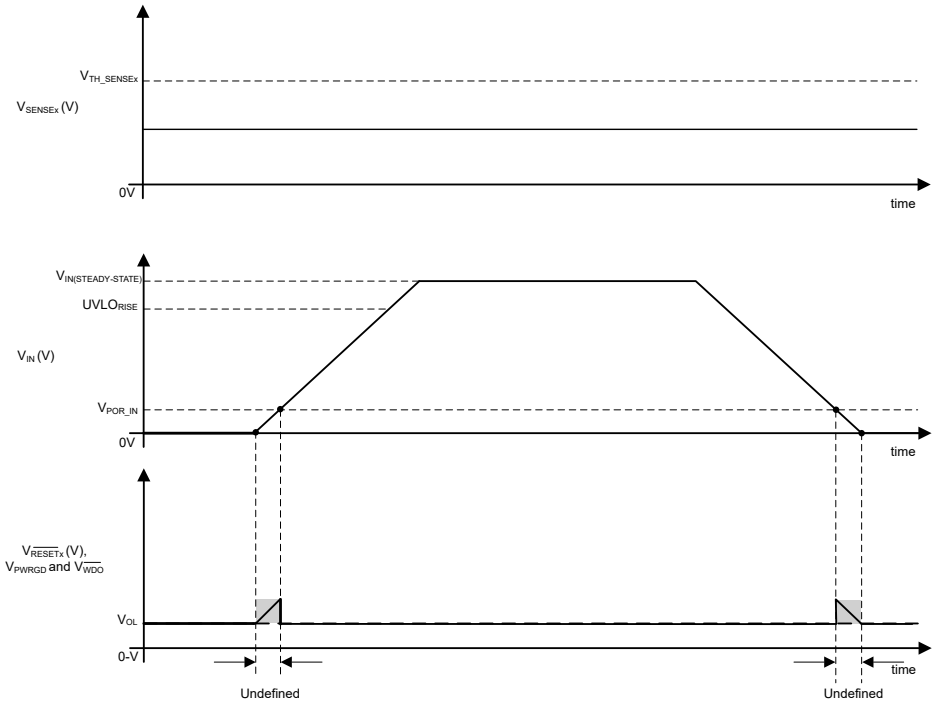


图 8-3. V_{IN} > V_{POR_IN} 后输出仍处于有效低电平状态

A. 此图假定：
1. 将有效的外部上拉电压连接到 PULL_UPx 输入 (1.6V ≤ V_{PULL_UPx} ≤ 7V)。
2. $V_{IN(STEADY-SATE)}$ 是介于 3V 至 14V 之间的有效 V_{IN} 电压。
3. 此图假定所有输入均为欠压 (UV) 类型。
4. V_{OL} 表示：$V_{OL_\overline{RESETx}}$、V_{OL_PWRGD} 和 $V_{OL_\overline{WDO}}$ 或所有输出的低电平逻辑输出电压。

8.3.2 SR_UVLO

SR_UVLO（系统复位和欠压锁定）输入引脚允许外部控制器通过将所有输出一次性置为有效（或强制置为低电平）来传播外部故障。当 SR_UVLO 为低电平 (< $V_{TH_SR_\overline{UVLO}_FALLING}$) 时，器件会进入关断模式，并且所有输出都将强制置为逻辑低电平。由于 SR_UVLO 是精确 (± 3.17%) 比较器的输入，且上升阈值电压 $V_{TH_SR_\overline{UVLO}_RISING}$ = 602mV，因此设计人员可根据需要使用此引脚来设置外部欠压锁定（请参阅图 8-4）。比较器中整合了 103mV 的固定迟滞。

通常，设计人员知道启用 TPS7H3024 所需的电压。利用这些信息，可以使用方程式 1 计算电阻分压器值。通常，顶部电阻器固定为 10kΩ 的值，但也可以使用其他值。采用较大电阻值的电阻器能够更大限度地降低功耗，但是，由于上拉电阻“较弱”，噪声可能耦合到输出信号中。

$$R_{BOTTOM_SR_\overline{UVLO}} = R_{TOP_SR_\overline{UVLO}} \times \frac{V_{TH_SR_\overline{UVLO}_RISING}}{V_{IN_UVLO_DESIRED} - V_{TH_SR_\overline{UVLO}_RISING}} \quad (1)$$

其中：

- $V_{TH_SR_\overline{UVLO}_RISING}$ 是 SR_UVLO 上的上升电压期间的内部基准（典型值为 602mV）。
  - 设计人员可以不使用典型值，而是使用中间值，以尽可能减小电压、温度和辐射的误差，如下所示：

$$\frac{V_{TH_SR_\overline{UVLO}_RISING(MIN)} + V_{TH_SR_\overline{UVLO}_RISING(MAX)}}{2} = \frac{0.580V + 0.618\,V}{2} = 0.599V \quad (2)$$

- $V_{IN_UVLO_DESIRED}$ 是在 V_{IN} 上的上升电压期间启用器件所需的外部电压。
- $R_{TOP_SR_\overline{UVLO}}$ 是分压器所选的顶部电阻器。

Copyright © 2026 Texas Instruments Incorporated

设计人员了解实际（真实）的电阻分压器值后，可以使用方程式 3 和方程式 4 计算标称上升和下降外部欠压锁定，如下所示：

$$V_{IN_UVLO_RISING_NOMINAL}(V) = \left(1 + \frac{R_{TOP_SR_\overline{UVLO}}}{R_{BOTTOM_SR_\overline{UVLO}}}\right) \times V_{TH_SR_\overline{UVLO}_RISING} \quad (3)$$

$$V_{IN_UVLO_FALLING_NOMINAL}(V) = \left(1 + \frac{R_{TOP_SR_\overline{UVLO}}}{R_{BOTTOM_SR_\overline{UVLO}}}\right) \times V_{TH_SR_\overline{UVLO}_FALLING} \quad (4)$$

在方程式 4 中，设计人员可以使用在温度、电压和辐射 (TID) 范围内的中间值，如下所示：

$$\frac{V_{TH_SR_\overline{UVLO}_FALLING(MIN)} + V_{TH_SR_\overline{UVLO}_FALLING(MAX)} +}{2} = \frac{0.475V + 0.517\,V}{2} = 0.496V \quad (5)$$

在启动期间，器件需要稳定的输入电压 ($UVLO_{RISE} \leqslant V_{IN} \leqslant 14$) 持续至少 2.8ms ($t_{START_UP_DELAY}$)。这是为了确保超出所有内部时间常数。这还能确保 V_{TH_SENSEx} 基准稳定下来，且精度在规格范围内 (1%)。当 V_{IN} 是快速上升电压时，可以向电阻分压器添加外部延迟电容，以在超出 $t_{START_UP_DELAY}$ 后启用器件，如图 8-4 所示。要选择 SR_$\overline{UVLO}$ 引脚的电容 (C_{DELAY})，我们可以使用方程式 6。

$$C_{DELAY}(F) > \frac{t_{DELAY}(s)}{R_{TH}(\Omega) \times \ln\left(-\frac{V_{TH}(V)}{V(t) - V_{TH}(V)}\right)} \quad (6)$$

其中：

- t_{DELAY} (s) 是所需的延迟时间，单位为秒（在 $V_{IN} > UVLO_{RISE}$ 后至少为 2.8ms）。
- R_{TH} 是戴维南等效电阻，它是 $R_{TOP_SR_\overline{UVLO}}$ 和 $R_{BOTTOM_SR_\overline{UVLO}}$ 之间的并联电阻，单位为欧姆。
  - $$R_{TH}(\Omega) = \frac{R_{TOP_SR_\overline{UVLO}}(\Omega) \times R_{BOTTOM_SR_\overline{UVLO}}(\Omega)}{R_{TOP_SR_\overline{UVLO}}(\Omega) + R_{BOTTOM_SR_\overline{UVLO}}(\Omega)} \quad (7)$$
- V_{TH} 是戴维南等效电压，它是稳态运行期间 $V_{SR_\overline{UVLO}}$ 的电压，单位为伏特。
  - $$V_{TH}(V) = \left(\frac{R_{BOTTOM_SR_\overline{UVLO}}(\Omega)}{R_{TOP_SR_\overline{UVLO}}(\Omega) + R_{BOTTOM_SR_\overline{UVLO}}(\Omega)}\right) \times V_{IN}(V) \quad (8)$$
- V(t) 是将启动序列 SR_$\overline{UVLO}$ 的电压 ($V_{SR_\overline{UVLO}}$)。在本例中为 0.602V。
  - 我们可以使用方程式 2 中指定的温度和电压的中间值。

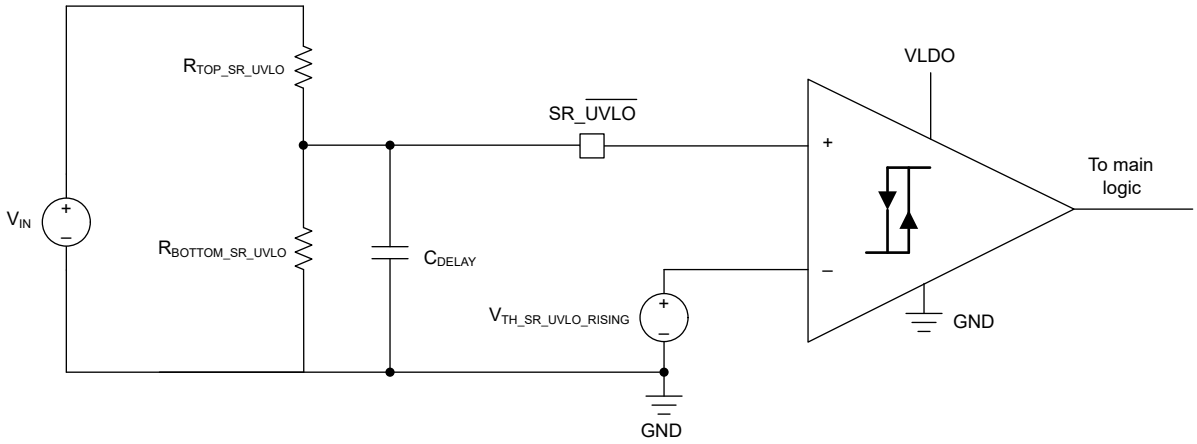
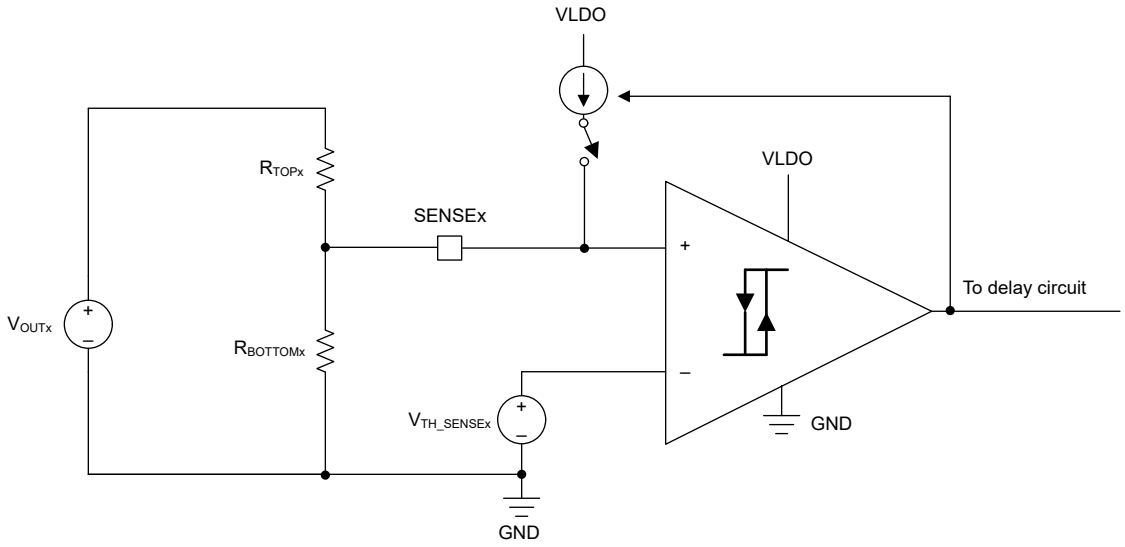


图 8-4. 监控主电源轨以自动启动定序上电和下电

8.3.3 SENSEx 输入

8.3.3.1 V_{TH_SENSEX} 和 V_{OUTx_RISE}

TPS7H3024 电压监控器集成了四个输入比较器，其典型精确 (±1%) 阈值电压为 599.7mV (V_{TH_SENSEx})。V_{TH_SENSEx} 在 $\overline{RESETx}$ 输出端测量，以考虑阈值中的比较器偏移。由于可以调节外部电阻分压器以感测所需的电压轨 (V_{OUTx})，因此提供了最大的灵活性。图 8-5 展示了连接到 SENSEx 输入的比较器的概念图。可以观察到，检测到的电压轨 (V_{OUTx}) 已衰减（使用外部电阻分压器 R_{TOPx} 和 $R_{BOTTOMx}$），并与 V_{TH_SENSEx} 电压进行比较。建议将稳态 SENSEx 电压保持在 1.6V 以下，以在整个使用寿命期间保持良好的阈值 (V_{TH_SENSEx}) 精度。



备注

比较器本身没有内置电压迟滞。迟滞通过迟滞电流 (I_{HYS_SENSEx}) 和顶部电阻 (R_{TOPx}) 从外部进行控制。有关更多详细信息，请参阅节 8.3.3.4。输入比较器不会因欠压或过压类型而改变。通过将驱动输出级的信号反相可实现过压。

图 8-5. SENSEx 比较器输入

当受监控电源轨上的电压 (V_{OUTx}) 上升时，迟滞电流 (I_{HYS_SENSEx}) 不会连接到 SENSEx 输入。SENSEx（衰减的 V_{OUTx}）电压将与内部基准 (V_{TH_SENSEx}) 进行比较。当 $V_{SENSEx} > V_{TH_SENSEx}$ 时，电压被视为：

1. 稳压状态：针对欠压通道 (UV)。
2. 未稳压状态：针对过压通道 (OV)

通过使用如下简单的分压器来计算 V_{OUTx} 的上升电压阈值电压：

$$V_{OUTx_RISE_NOMINAL}(V) = \left(1 + \frac{R_{TOPx}}{R_{BOTTOMx}}\right) \times V_{TH_SENSEx} \quad (9)$$

其中：

- V_{TH_SENSEx} 是 599.7mV 的典型检测阈值电压。
  - 如果需要最大限度减小受监控电压在温度范围内的误差，可以使用中间值代替典型值，如下所示：

$$V_{TH_SENSEx} = \frac{V_{TH_SENSEx(MIN)} + V_{TH_SENSEx(MAX)}}{2} = 599mV \quad (10)$$

- R_{TOPx} 是顶部电阻，单位为 Ω。
- $R_{BOTTOMx}$ 是底部电阻，单位为 Ω。

Copyright © 2026 Texas Instruments Incorporated

与任何系统一样，设计变量会有一些变化（或误差），在本例中为顶部电阻、底部电阻和 SENSEx 阈值电压 (V_{TH_SENSEx})。使用导数方法计算总误差（假设所有变量互不相关，且两个电阻的容差值相同），可通过以下公式计算 $V_{TH_RISEx_NOMINAL}$ 误差：

$$V_{OUTx_RISE_ERROR}\left(V\right) = \pm\sqrt{\frac{V_{TH_SENSEx}{}^2 \times \left[\left(2 \times R_{TOL}{}^2 \times R_{TOPx}{}^2\right) + \left(V_{TH_SENSEx_ACC}{}^2 \times \left(R_{TOPx} + R_{BOTTOMx}\right)^2\right)\right]}{R_{BOTTOMx}{}^2}} \quad (11)$$

其中：

- R_{TOL} 是以数值表示的电阻器容差（顶部与底部电阻器的容差相同）。例如，对于容差为 0.1% 的电阻器，可使用 0.001。
- $V_{TH_SENSEx_ACC}$ 是 SENSEx 阈值精度的数值（在本例中为 0.01）。
- R_{TOPx} 和 $R_{BOTTOMx}$ 的单位为 Ω。
- V_{TH_SENSEx} 为 0.599 V（温度范围内的中间值）。

使用方程式 9 和方程式 11，计算上升电压阈值范围：

$$V_{OUTx_RISE} = V_{OUTx_RISE_NOMINAL} \pm V_{OUTx_RISE_ERROR} \quad (12)$$

备注

请记住，V_{TH_SENSEx} 是考虑比较器偏移 $V_{TH_SENSEx} = V_{REF} + V_{IOx}$ 时的基准电压。

尽管在大多数情况下并非必需，但对于噪声应用，良好的模拟设计实践是在 SENSEx 输入端放置一个小型旁路电容器，以便降低对受监控信号上瞬态电压的敏感度。

8.3.3.2 I_{HYS_SENSEx} 和 V_{OUTx_FALL}

TPS7H3024 具有 24 µA 的内置迟滞电流，精度为 ±3% (R_{HYS} = 49.9kΩ)。迟滞电流约等于 V_{HYS}/R_{HYS}。建议 R_{HYS} 电阻器的容差为 0.1%，因为容差最终会影响迟滞电流的精度。此电流在所有 SENSEx 输入下于内部镜像。当 SENSEx 电压大于阈值电压 (599.7mV ± 1%) 时，此迟滞电流将生效（请参阅方程式 12 和图 8-5）。此电流 (I_{HYS_SENSEx}) 乘以 R_{TOPx} 电阻会产生一个电压 (V_{HYS_SENSEx})，该电压将添加到 SENSEx 节点。这可以有效提高（或增加）节点电压（在本例中为 V_{SENSEx}）。

当 V_{OUTx} 电压下降并低于 V_{OUT_FALLx} 时，该电压将被视为：

1. 未稳压状态：针对欠压通道 (UV)。
2. 稳压状态：针对过压通道 (OV)。

迟滞电压定义如下：

$$V_{HYS_SENSEx_NOMINAL}(V) = I_{HYS_SENSEx} \times R_{TOPx} \quad (13)$$

其中：

- $I_{HYS_SENSEx} = 24 \times 10^{-6}$ 安培（或 24 µA）
- R_{TOPx} 的单位为欧姆 (Ω)

可通过以下公式计算下降电压阈值：

$$V_{OUTx_FALL_NOMINAL}(V) = V_{OUTx_RISE_NOMINAL} - V_{HYS_SENSEx_NOMINAL} \quad (14)$$

使用方程式 9 和方程式 14

$$V_{OUTx_FALL_NOMINAL}\left(V\right) = \left[\left(1 + \frac{R_{TOPx}}{R_{BOTTOMx}}\right) \times V_{TH_SENSEx}\right] - \left(I_{HYS_SENSEx} \times R_{TOPx}\right) \quad (15)$$

Copyright © 2026 Texas Instruments Incorporated

其中：

- V_{TH_SENSEx} 是 0.599V 的标称感测阈值电压
- I_{HYS_SENSEx} = 24 × 10^{-6} 安培（或 24 µA）
- R_{TOPx} 和 $R_{BOTTOMx}$ 的单位为欧姆（Ω）

可通过以下公式计算 V_{OUTx_FALL} 误差：

$$V_{TH_FALLx_ERROR}\left(V\right) = \pm\sqrt{\frac{A+B+C+D}{R_{BOTTOMx}^{2}}} \quad (16)$$

方程式 16 使用导数方法计算得出：假设所有变量互不相关，且两个电阻的容差相同

其中的等式项为：

$$A = I_{HYS_SENSEx}^{2} \times I_{HYS_SENSEx_ACC}^{2} \times R_{TOPx}^{2} \times R_{BOTTOMx}^{2} \quad (17)$$

$$B = R_{TOL}^{2} \times R_{TOPx}^{2} \times V_{TH_SENSEx}^{2} \quad (18)$$

$$C = R_{TOL}^{2} \times R_{TOPx}^{2} \times \left[\left(I_{HYS_SENSEx} \times R_{BOTTOMx}\right) - V_{TH_SENSEx}\right]^{2} \quad (19)$$

$$D = V_{TH_SENSEx}^{2} \times V_{TH_SENSEx_ACC}^{2} \times \left(R_{TOPx} + R_{BOTTOMx}\right)^{2} \quad (20)$$

其中：

- R_{TOL} 是以数值表示的电阻器容差（顶部与底部电阻器的容差相同）。例如，对于容差为 0.1% 的电阻器，可使用 0.001。
- $V_{TH_SENSEx_ACC}$ 是 SENSEx 阈值精度的数值（在本例中为 0.01）。
- $I_{HYS_SENSEx_ACC}$ 是以数值表示的迟滞电流精度（在本例中为 0.03）。
- V_{TH_SENSEx} 是 0.599V 的标称感测阈值电压。
- I_{HYS_SENSEx} = 24 × 10^{-6} 安培（或 24 µA）。
- R_{TOPx} 和 $R_{BOTTOMx}$ 的单位为欧姆（Ω）。

使用方程式 15 和方程式 16，我们可以计算下降电压范围：

$$V_{OUTx_FALL} = V_{OUTx_FALL_NOMINAL} \pm V_{OUTx_FALL_ERROR} \quad (21)$$

图 8-6 显示了上升和下降电压的概念图，还显示了由于 V_{TH} 精度、I_{HYS} 精度和电阻分压器容差而导致的此电压的误差。在系统级别，要考虑误差以确保实现可靠设计。

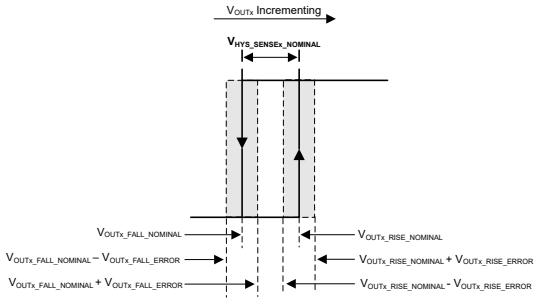
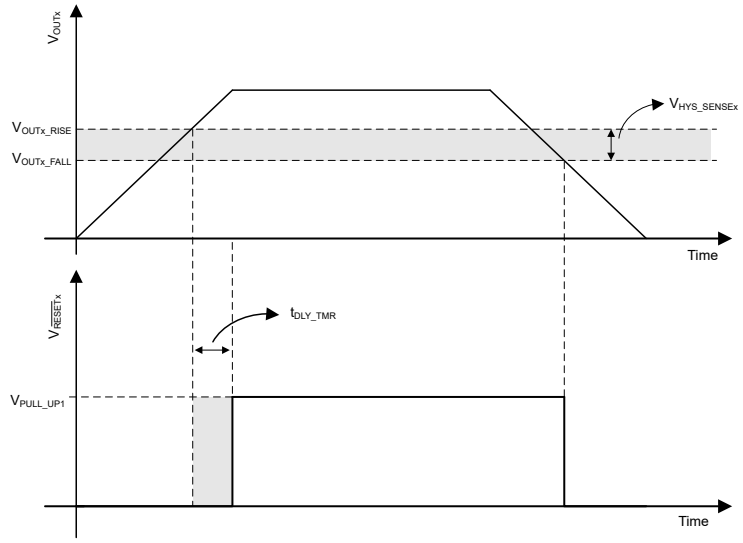


图 8-6. SENSE$_x$ 比较器的上升和下降阈值电压

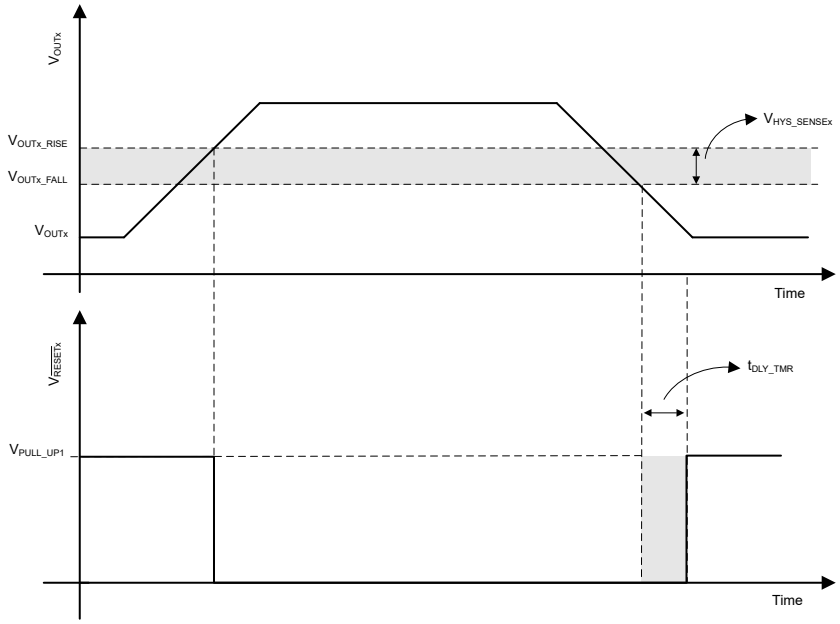
Copyright © 2026 Texas Instruments Incorporated

8.3.3.3 输入到输出时序图



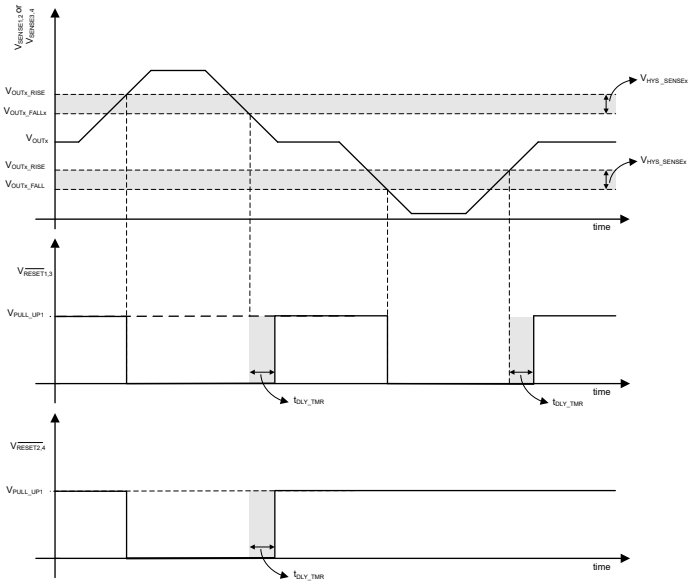
A. 在 TPS7H3024 和 TPS7H3124 中，当 MODE=0 时，通道 1（引脚 1）和通道 3（引脚 3）为欠压类型。

图 8-7. 欠压通道 (UV) 时序图



A. 中，当 MODE=1 时，通道 2（引脚 2）和通道 4（引脚 4）为过压类型。

图 8-8. 过压通道 (OV) 时序图



A. 中，当 MODE=1 时，通道 1（引脚 1）和通道 2（引脚 2）通过内部或运算创建窗口通道，而通道 3（引脚 3）和通道 4（引脚 4）通过或运算创建第二个窗口通道

B. 欠压和过压的 V_{OUTx_RISE}、V_{OUTx_FALL} 和 V_{HYS_SENSEx} 可能是不同的值。

图 8-9. 窗口通道时序图

Copyright © 2026 Texas Instruments Incorporated

8.3.3.4 顶部和底部电阻分压器设计公式

在系统级，设计人员知道（或选择）V_{OUTx_RISE} 和 V_{OUTx_FALL} 电平。通常，这些电压被选择为受监控的标称电源轨电压 (V_{OUTx}) 的百分比。了解这些信息后，我们可以计算出所需目标电平的标称电阻分压器元件值（R_{TOPx} 和 $R_{BOTTOMx}$）。使用方程式 13 和方程式 14 可以如下计算顶部电阻器：

$$R_{TOPx} = \frac{V_{OUTx_RISE} - V_{OUTx_FALL}}{I_{HYS_SENSEx}} \quad (22)$$

根据方程式 9，我们可以如下计算底部电阻器：

$$R_{BOTTOMx} = \frac{R_{TOPx} \times V_{TH_SENSEx}}{V_{OUTx_RISE} - V_{TH_SENSEx}} \quad (23)$$

请注意，V_{OUTx_RISE} 和 V_{OUTx_FALL} 之间的间隔（称为 V_{HYS_SENSEx}）越大，下降电压的误差就越大。图 8-10 显示了不同检测迟滞电压 (V_{HYS_SENSEx} = V_{OUTx_RISE} – V_{OUTx_FALL}) 下 V_{OUTx_FALL} 中的误差图。该图针对三种不同的 V_{OUTx_RISE} 电压（或标称输出电压的百分比为 90%、95% 和 97%）和两种不同的输出电压（0.8V 和 28V）创建。可以观察到，输出电压对下降电压误差的影响很小（从图中无法看出差异）。误差（以百分比表示）可以从大约 1%（V_{HYS_SENSEx} = 3% 时）到大约 2.6%（V_{HYS_SENSEx} = 80% 时）。

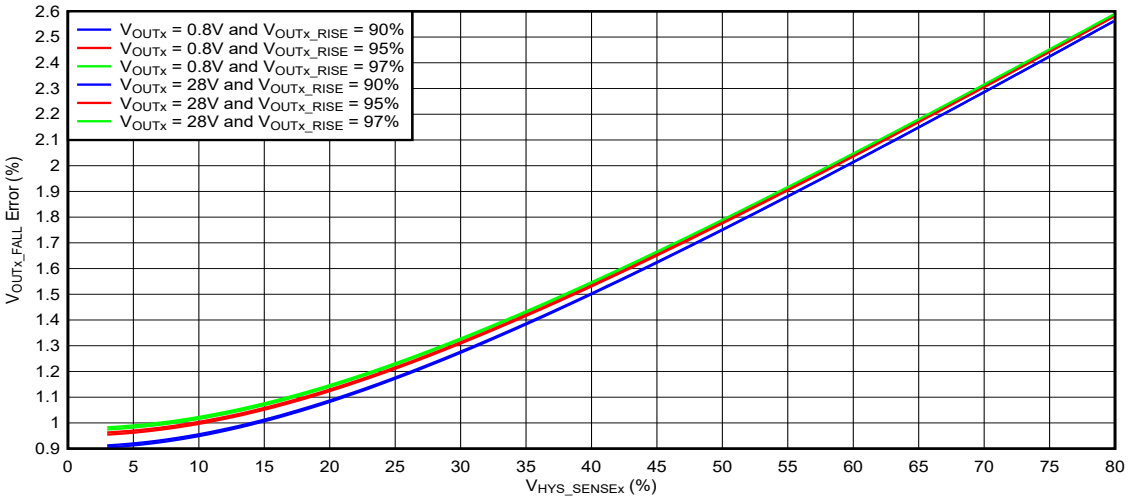


图 8-10. V_{OUTx_FALL} 绝对误差与 V_{HYS_SENSEx} 间的关系

A. 此图不包括 V_{OUTx_FALL} 的误差，这是由于使用方程式 22 和方程式 23 计算的顶部和底部电阻与设计人员可以获得的实际电阻值之间存在差异。
B. 用于计算的电阻器容差为 0.1%，V_{TH_SENSEx} 精度为 1%，I_{HYS_SENSEx} 精度为 3%。
C. 在此图中，V_{HYS_SENSEx} (%) 以标称输出电压 (V_{OUTx}) 的百分比表示分离。
D. 在此图中，以百分比表示的 V_{OUTx_FALL} 误差相对于满量程电压（或 V_{OUTx}）进行了标准化。

8.3.4 模式

模式引脚是一个输入，它改变输出级的行为以检测：

1. 欠压 (UV)
2. 过压 (OV)
3. 窗口

如需了解更多详细信息，请参阅 表 8-1 和 节 8.3.5。

Copyright © 2026 Texas Instruments Incorporated

备注

MODE 可以连接到 VLDO 以实现逻辑高电平。使用串联电阻进行保护。

8.3.5 输出级（RESETx、PWRGD、WDO、PULL_UP1 和 PULL_UP2）

输出级（RESET1 至 RESET4）、PWRGD 和 WDO 提供推挽和漏极开路类型。有关 GPN 输出类型的更多详细信息，请参见表 8-1。当输出为过压类型时，RESETx 将从 SENSEx 比较器的输出逻辑反相驱动，如图 8-11 中所示（另请参阅图 8-16 和图 8-18）。

对于 MODE=1 的 TPS7H3024（推挽输出）和 TPS7H3124（开漏输出），SENSE1 (UV) 和 SENSE2 (OV) 进行内部与运算，输出用于驱动 RESET1 输出。在这种情况下，RESET1 是窗口比较器的输出。RESET2 保持不变，是 SENSE2 的 OV 标志。由于窗口和 OV 标志均可用，因此系统可以读取输出，以了解系统中所发生故障的类型（UV 或 OV）。构成第二个窗口比较器的 SENSE3 和 SENSE4 也是如此。

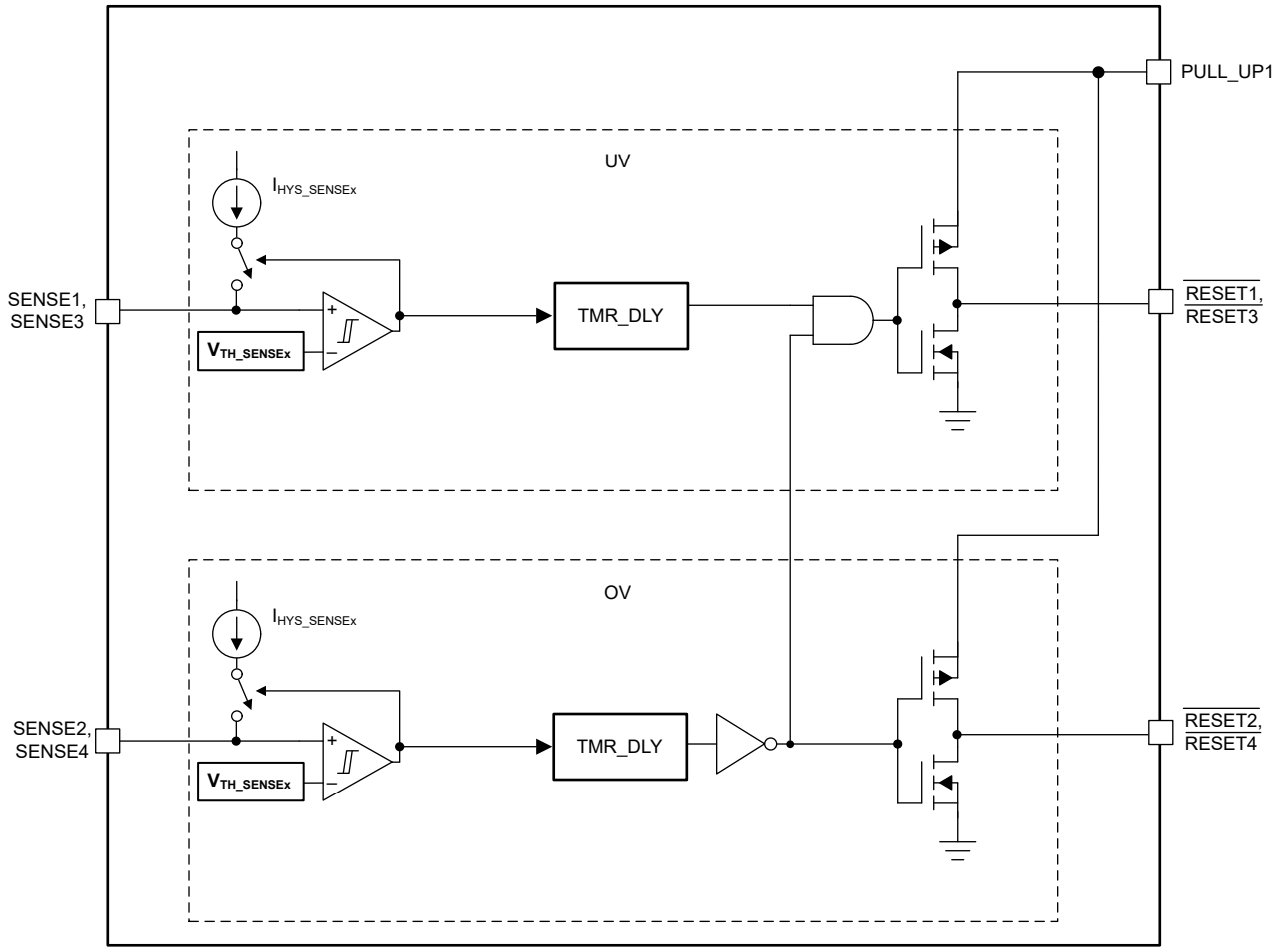


图 8-11. 当 MODE=1 时 TPS7H3024 的窗口比较器

Copyright © 2026 Texas Instruments Incorporated

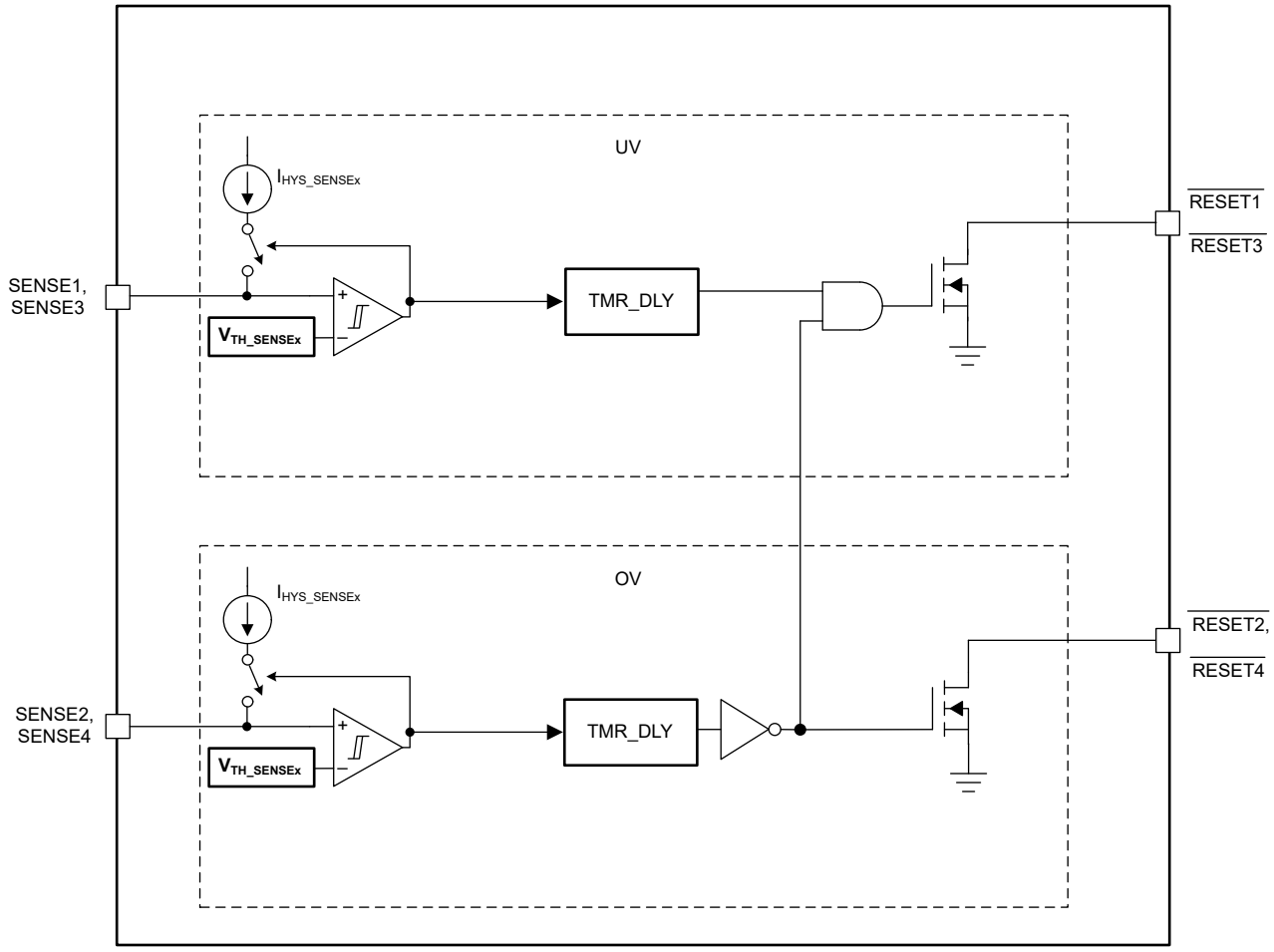


图 8-12. 当 MODE=1 时 TPS7H3124 的窗口比较器

SENSE1 和 SENSE2 是一个窗口比较器通道，而 SENSE3 和 SENSE4 构成第二个窗口比较器通道。

8.3.5.1 推挽输出

推挽输出的上拉电压由用户从外部提供。PULL_UP1（输入）是所有 $\overline{\text{RESETx}}$ 输出（$\overline{\text{RESET1}}$ 至 $\overline{\text{RESET4}}$）的上拉电压域，而 PULL_UP2（输入）是 PWRGD 和 $\overline{\text{WDO}}$ 输出的上拉电压域。请参阅图 8-13 至图 8-16。

备注

IN、PULL_UP1 和 PULL_UP2 没有时序要求。

每个输出级由一个高侧 PMOS 和低侧 NMOS (CMOS) 对组成。当 $V_{PULL_UPx} \geq 3.3V$ 时，PMOS 电阻典型值为 9Ω（最大值为 20Ω），而 NMOS 电阻典型值为 16Ω（最大值为 36Ω）。PULL_UP1 和 PULL_UP2 的电压范围为 1.6V 至 7V，可以独立偏置或连接到同一电压轨，但两者必须同时偏置。PMOS 桥臂的输出电阻与 PULL_UPx 电压相关。PULL_UPx 电压越低，PMOS 电阻越高。

Copyright © 2026 Texas Instruments Incorporated

当 V_{IN} < V_{POR_IN}（最大值为 2V）或 V_{PULL_UPx} > $V_{POR_PULL_UPx}$（最大值为 1.1V）时，输出处于已知的下拉状态。在这种情况下，当器件将 100μA 的电流灌入输出时，输出的灌电流能力会下降，且 V_{OL} ≤ 320mV：

- $\overline{\text{RESETx}}$
- PWRGD
- $\overline{\text{WDO}}$

一旦输入电压范围处于 3V 至 14V 的建议输入电压范围内，每个输出都有 ±10mA 的最大电流输出能力。

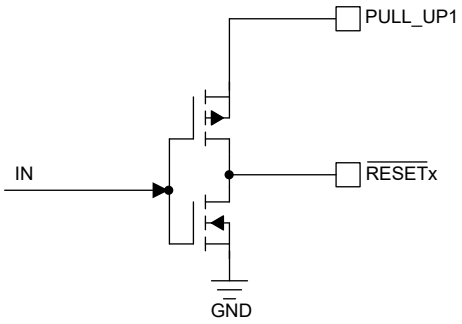


图 8-13. UV 通道类型的 $\overline{\text{RESETx}}$ 推挽输出级

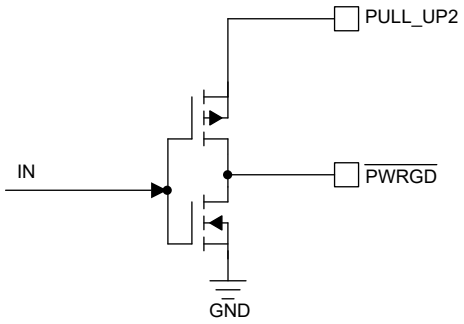


图 8-14. UV 通道类型的 PWRGD 推挽输出级

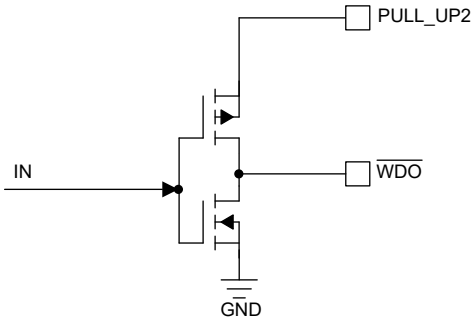
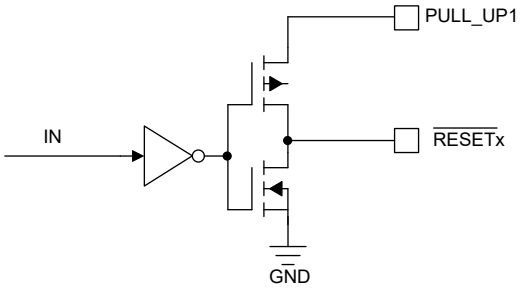


图 8-15. UV 通道类型的 $\overline{\text{WDO}}$ 推挽输出级



A. 只有 $\overline{\text{RESETx}}$ 依赖于通道类型：UV 或 OV。这取决于 MODE 输入引脚的逻辑值。

图 8-16. OV 通道类型的 $\overline{\text{RESETx}}$ 推挽输出级

8.3.5.2 开漏输出（TPS7H3124 和 TPS7H3134）

在开漏型号 (TPS7H31x4) 中，这些引脚通过一个电阻器从外部上拉至具有所需逻辑电平的电压源。输出的最大上拉电压（$\overline{\text{RESETx}}$、PWRGD 和 $\overline{\text{WDO}}$）为 7V。选择上拉电阻值时，可将输出灌入的最大电流保持在建议运行条件下的最大电流 2mA。通常，10kΩ 的上拉电阻就足够了。采用较大电阻值的电阻器，能够更大限度地降低功耗，但是，由于上拉电阻“较弱”，噪声可能耦合到输出信号中。请参阅图 8-17 和图 8-18。

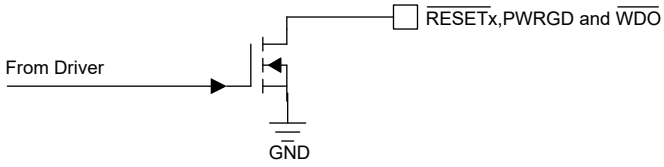
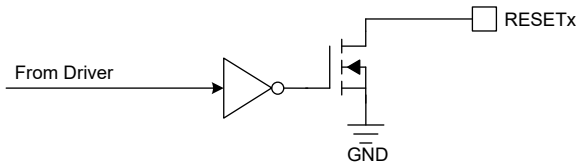


图 8-17. 漏极开路中的 $\overline{\text{RESETx}}$、PWRGD 和 $\overline{\text{WDO}}$ 输出

Copyright © 2026 Texas Instruments Incorporated



A. 只有 $\overline{\text{RESETx}}$ 依赖于通道类型：UV 或 OV。这取决于 MODE 输入引脚的逻辑值。

图 8-18. 漏极开路中的 $\overline{\text{RESETx}}$ 过压 (OV) 输出

8.3.6 WDI

看门狗输入 (WDI) 引脚是比较器的同相输入，具有 602mV 电压基准 ($V_{TH_WDI_RISING}$)。该比较器具有内置的 104mV（固定）迟滞电压，用于提升防噪性能。每次在 WDI 引脚上检测到上升电压时，看门狗状态机会清零（或复位看门狗计数器）。为了考虑看门狗超时的变化，建议在确定处理器发送 WDI 信号的频率时，使用 WD_TMR 的最小值。例如，如果 WD_TMR 编程为 1s，则实际超时将在 0.8s 和 1.2s 之间。因此，建议处理器至少每 0.8s 发送一次 WDI 信号，以应对最坏情况的变化。用户可以使用 WD_TMR 输入对 WD_TMR（或超时）进行编程。该计时器的可编程范围为 520ms 至 1.5s。有关更多详细信息，请参阅节 8.3.7.2。

8.3.7 用户可编程 TIMERS

TPS7H3024 有两个可调计时器：

1. DLY_TMR 的典型范围为 260 µs 至 23.37ms。
2. WD_TMR 的典型范围为 520ms 至 1.5s。

两个计时器都通过从 DLY_TMR 和 WD_TMR 引脚到 GND 的单个电阻器进行编程。这些电阻器用于对计时器的内部振荡器频率进行编程。将 DLY_TMR 或 WD_TMR 引脚悬空会分别禁用各自的计时器。禁用计时器会降低器件的静态电流 (I_{Q_IN})。有关更多详细信息，请参阅图 6-5。

备注

计时器引脚的电阻配置必须在上电时有效且不得动态更改。

8.3.7.1 DLY_TMR

TPS7H3024 包含可调节延时。DLY_TMR 引脚和 GND 之间连接的单个电阻器会对延迟进行编程。对于介于 260 µs 至 23.7ms 之间的延迟，可能的电阻 (R_{DLY}) 值分别介于 10.5kΩ 和 1.18MΩ 之间。该延迟仅在无故障条件下有效，如下所示：

1. UV：在欠压通道 (UV) 中，当 V_{OUTx} 电压上升并超过 V_{OUTx_RISE} 时延迟有效。
2. Ov：在过压通道 (OV) 中，当 V_{OUTx} 电压下降并低于 V_{OUTx_FALL} 时延迟有效。

如需了解更多详细信息，请参阅 图 8-7 和 图 8-8。

如果系统首选无延迟，则可以将引脚 (DLY_TMR) 保持悬空。禁用计时器会降低器件的电流消耗 (I_{Q_IN})。当没有首选延迟时，在 V_{OUTx} 超过 V_{OUTx_RISE} 和低于 V_{OUTx_FALL} 之间会观察到 4.3 µs（最大值）的固有传播延迟。

DLY_TMR 电阻器可以使用方程式 24 选择。图 8-19 显示了 DLY_TMR 电阻器和延迟时间之间的线性趋势。

$$R_{DLY_TMR}(k\Omega) = \left[49.71 \times t_{DLY_TMR}(ms)\right] - 2.5 \quad (24)$$

表 8-2 显示了不同延迟时间的标称电阻器值。

表 8-2. 典型 DLY_TMR 电阻器

延迟 (ms)	R_{DLY_TMR} (kΩ)
0.260	10.5
12.5	619

Copyright © 2026 Texas Instruments Incorporated

表 8-2. 典型 DLY_TMR 电阻器（续）

延迟 (ms)	R_{DLY_TMR} (kΩ)
23.7	1180

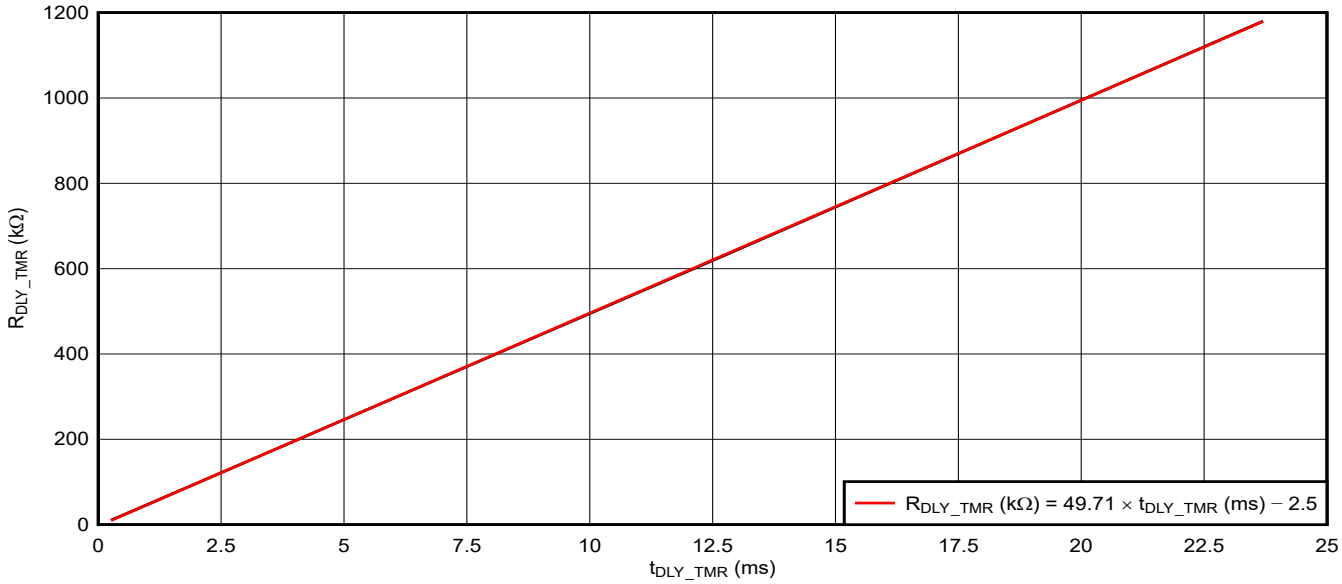


图 8-19. 整个振荡器范围内 R_{DLY_TMR} 与 t_{DLY_TMR} 间的关系

8.3.7.2 WD_TMR

WD_TMR 是一个可调计时器，用于编程内部看门狗计时器的超时。看门狗计时器通常用于监控一致的处理器执行。如果受监控的处理器由于故障而停止，WDI 引脚就无法检测到上升沿，导致 $\overline{WDO}$ 置为低电平，进而使处理器复位为已知状态。受监控的处理器与 TPS7H3024 之间的典型连接如图 8-20 中所示。图 8-21 显示 TPS7H3024 中处理器与看门狗之间正确和错误（延迟脉冲）的握手。

用户可以使用 WD_TMR 引脚和 GND 之间的单个电阻器对 WD_TMR 进行编程。电阻 (R_{WD}) 的范围介于 56.2kΩ 到 174kΩ 之间，分别对应 520ms 至 1.5s 的延迟时间。如果用户不想使用看门狗计时器，可以将该引脚留为悬空。禁用看门狗计时器可降低器件的静态电流 (I_{Q_IN})。

备注

在 TPS7H3xx4 中，将 WD_TMR 引脚悬空会禁用看门狗计时器并强制 $\overline{WDO}$ 信号为高电平。对于 TPS7H30x4 等推挽输出类型器件，$\overline{WDO}$ 会被 PWRGD 状态屏蔽。这意味着，当 WD_TMR 悬空时，对于 TPS7H30x4，$\overline{WDO}$ 等于 PWRGD。在漏极开路的情况下，$\overline{WDO}$ 不是 PWRGD 的功能（或屏蔽）。在 WD_TMR 上存在有效电阻器时，$\overline{WDO}$ 保持低电平，直到在 WDI 上检测到有效上升沿。

可以使用方程式 25 选择 REG_TMR 电阻。图 8-22 显示 WD_TMR 电阻与允许的看门狗计时器清零时间（或超时）之间的线性趋势。

$$R_{WD_TMR}(k\Omega) = [114.5 \times t_{WD_TMR}(s)] - 3.5 \quad (25)$$

表 8-3 显示了不同允许稳压时间对应的典型电阻器值。WDI 引脚最小脉冲宽度被指定为看门狗振荡器周期的两倍。振荡器周期可以使用方程式 26 计算。

$$t_{WD_OSC}(s) = \frac{t_{WD_TMR}(s)}{57{,}344} \quad (26)$$

Copyright © 2026 Texas Instruments Incorporated

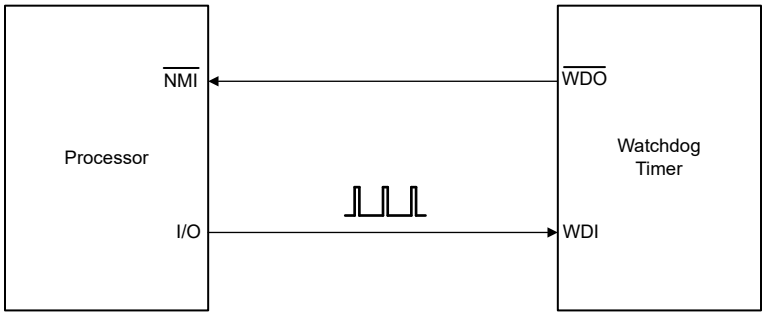


图 8-20. TPS7H3024 与受监控处理器之间的看门狗计时器典型握手

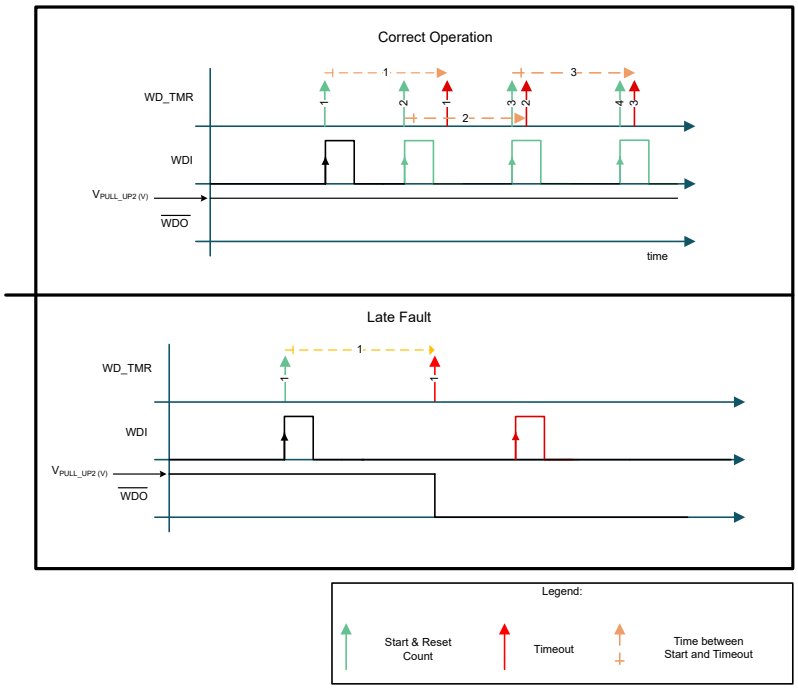


图 8-21. 看门狗时序图

表 8-3. 典型 REG_TMR 电阻器

允许的调节时间 (s)	R_{REG_TMR} (kΩ)
0.52	56.2
1	118
1.5	174

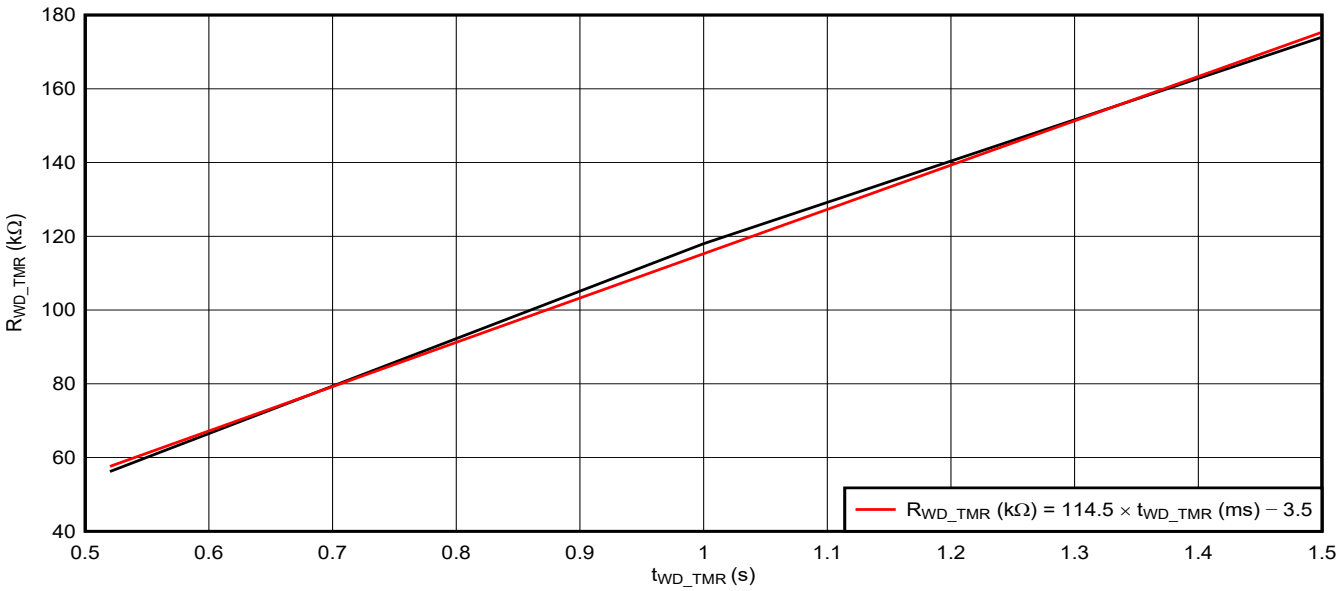


图 8-22. 整个振荡器范围内的 R_{WD_TMR} 与 t_{WD_TMR}

8.4 器件功能模式

表 8-4. 当 V_{IN} 和 V_{PULL_UPx} 低于 TPS7H3xx4 的建议最小电压时的 $\overline{RESETx}$、PWRGD 和 $\overline{WDO}$ 真值表。

SR_UVLO (1) (2)	SENSEx (3) (4)	$\overline{RESETx}$	PWRGD	$\overline{WDO}$	IN	PULL_UPx
0 或 1	0 或 1	不确定	不确定	不确定	$V_{IN} < V_{POR_IN}$	$V_{PULL_UPx} < V_{POR_PULL_UPx}$
		L	L	L	$V_{IN} < V_{POR_IN}$	$V_{POR_PULL_UPx} < V_{PULL_UPx} < 1.6V$
		L	L	L	$V_{POR_IN} < V_{IN} < 3V$	$V_{PULL_UPx} < V_{POR_PULL_UPx}$
		L	L	L	$V_{POR_IN} < V_{IN} < 3V$	$1.6V < V_{PULL_UPx} < 7V$

Copyright © 2026 Texas Instruments Incorporated

表 8-5. 当 V_{IN} 和 V_{PULL_UPx} 处于 TPS7H3024 和 TPS7H3124 的建议工作电压范围内时的 $\overline{\text{RESETx}}$、PWRGD 和 WDO 真值表

SR_UVLO (1) (2)	模式 (5) (6)	SENSE1 (3) (4)	SENSE2 (3) (4)	SENSE3 (3) (4)	SENSE4 (3) (4)	RESET1	RESET2	RESET3	RESET4	PWRGD	WDO (7) (8)
0	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	L	L	L	L	L	L
1	0	0	0	0	0	L	H	L	H	L	L
		0	0	0	1	L	H	L	L	L	L
		0	0	1	0	L	H	H	H	L	L
		0	0	1	1	L	H	H	L	L	L
		0	1	0	0	L	L	L	H	L	L
		0	1	0	1	L	L	L	L	L	L
		0	1	1	0	L	L	H	H	L	L
		0	1	1	1	L	L	H	L	L	L
		1	0	0	0	H	H	L	H	L	L
		1	0	0	1	H	H	L	L	L	L
		1	0	1	0	H	H	H	H	H	H
		1	0	1	1	H	H	H	L	L	L
		1	1	0	0	H	L	L	H	L	L
		1	1	0	1	H	L	L	L	L	L
		1	1	1	0	H	L	H	H	L	L
		1	1	1	1	H	L	H	L	L	L
	1	0	0	0	0	L	H	L	H	L	L
		0	0	0	1	L	H	L	L	L	L
		0	0	1	0	L	H	H	H	L	L
		0	0	1	1	L	H	L	L	L	L
		0	1	0	0	L	L	L	H	L	L
		0	1	0	1	L	L	L	L	L	L
		0	1	1	0	L	L	H	H	L	L
		0	1	1	1	L	L	L	L	L	L
		1	0	0	0	H	H	L	H	L	L
		1	0	0	1	H	H	L	L	L	L
		1	0	1	0	H	H	H	H	H	H
		1	0	1	1	H	H	L	L	L	L
		1	1	0	0	L	L	L	H	L	L
		1	1	0	1	L	L	L	L	L	L
		1	1	1	0	L	L	H	H	L	L
		1	1	1	1	L	L	L	L	L	L

表 8-6. 当 V_{IN} 和 V_{PULL_UPx} 处于 TPS7H3034 和 TPS7H3134 的建议工作电压范围内时的 $\overline{\text{RESETx}}$、PWRGD 和 $\overline{\text{WDO}}$ 真值表

$\overline{\text{SR_UVLO}}$ (1) (2)	模式 (5) (6)	SENSE1 (3) (4)	SENSE2 (3) (4)	SENSE3 (3) (4)	SENSE4 (3) (4)	$\overline{\text{RESET1}}$	$\overline{\text{RESET2}}$	$\overline{\text{RESET3}}$	$\overline{\text{RESET4}}$	PWRGD	$\overline{\text{WDO}}$ (7) (8)
0	0 或 1	0 或 1	0 或 1	0 或 1	0 或 1	L	L	L	L	L	L
1	0	0	0	0	0	L	L	L	L	L	L
		0	0	0	1	L	L	L	H	L	L
		0	0	1	0	L	L	H	L	L	L
		0	0	1	1	L	L	H	H	L	L
		0	1	0	0	L	H	L	L	L	L
		0	1	0	1	L	H	L	H	L	L
		0	1	1	0	L	H	H	L	L	L
		0	1	1	1	L	H	H	H	L	L
		1	0	0	0	H	L	L	L	L	L
		1	0	0	1	H	L	L	H	L	L
		1	0	1	0	H	L	H	L	L	L
		1	0	1	1	H	L	H	H	L	L
		1	1	0	0	H	H	L	L	L	L
		1	1	0	1	H	H	L	H	L	L
		1	1	1	0	H	H	H	L	L	L
		1	1	1	1	H	H	H	H	H	H
	1	0	0	0	0	H	H	H	H	H	H
		0	0	0	1	H	H	H	L	L	L
		0	0	1	0	H	H	L	H	L	L
		0	0	1	1	H	H	L	L	L	L
		0	1	0	0	H	L	H	H	L	L
		0	1	0	1	H	L	H	L	L	L
		0	1	1	0	H	L	L	H	L	L
		0	1	1	1	H	L	L	L	L	L
		1	0	0	0	L	H	H	H	L	L
		1	0	0	1	L	H	H	L	L	L
		1	0	1	0	L	H	L	H	L	L
		1	0	1	1	L	H	L	L	L	L
		1	1	0	0	L	L	H	H	L	L
		1	1	0	1	L	L	H	L	L	L
		1	1	1	0	L	L	L	H	L	L
		1	1	1	1	L	L	L	L	L	L

(1) 0 = $V_{SR_\overline{UVLO}} < V_{TH_SR_\overline{UVLO}_FALLING}$
(2) 1 = $V_{SR_\overline{UVLO}} > V_{TH_SR_\overline{UVLO}_RISING}$
(3) 0 = $V_{SENSEx} < V_{TH_SENSEx}$
(4) 1 = $V_{SENSEx} > V_{TH_SENSEx}$
(5) 0 = $V_{MODE} < V_{TH_MODE_FALLING}$
(6) 1 = $V_{MODE} > V_{TH_MODE_RISING}$
(7) 假设在看门狗计时器到期之前 WDI 中有一个有效的上升沿脉冲。
(8) 在 TPS7H31x4 中，$\overline{\text{WDO}}$ 不会被 PWRDG 屏蔽，只要 WDI 中提供有效脉冲，$\overline{\text{WDO}}$ 就会保持高电平；否则，它会变为低电平。

Copyright © 2026 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TPS7H3024 是一款带有看门狗计时器的耐辐射四通道电压监控器。它可用于监控 FPGA、ASIC、AFE 和各种电源系统电压轨以及处理器相干执行。

9.2 典型应用

9.2.1 窗口电压监控

在许多现代系统（或子系统）中，通常需要多个电压轨（我们将其称为电源树）。通常，这些电源树具有严格的电压规格以实现可靠运行。如果不满足这些规格，则可能导致运行不可靠或发生永久故障。为帮助确保可靠运行，需要对电压轨进行实时监控，并在系统中传播纠正措施（例如断电、禁用本地稳压器等）。

在本例中，使用窗口触发器监控两个电压轨，以确保电压轨在规格范围内运行。下面详细说明了设计过程和元件选择。图 9-1 中对设计进行了总结。

备注

本例中所示的所有计算数字均四舍五入到小数点后两位，但感测分压器的底部电阻除外，其四舍五入到小数点后三位。

Copyright © 2026 Texas Instruments Incorporated

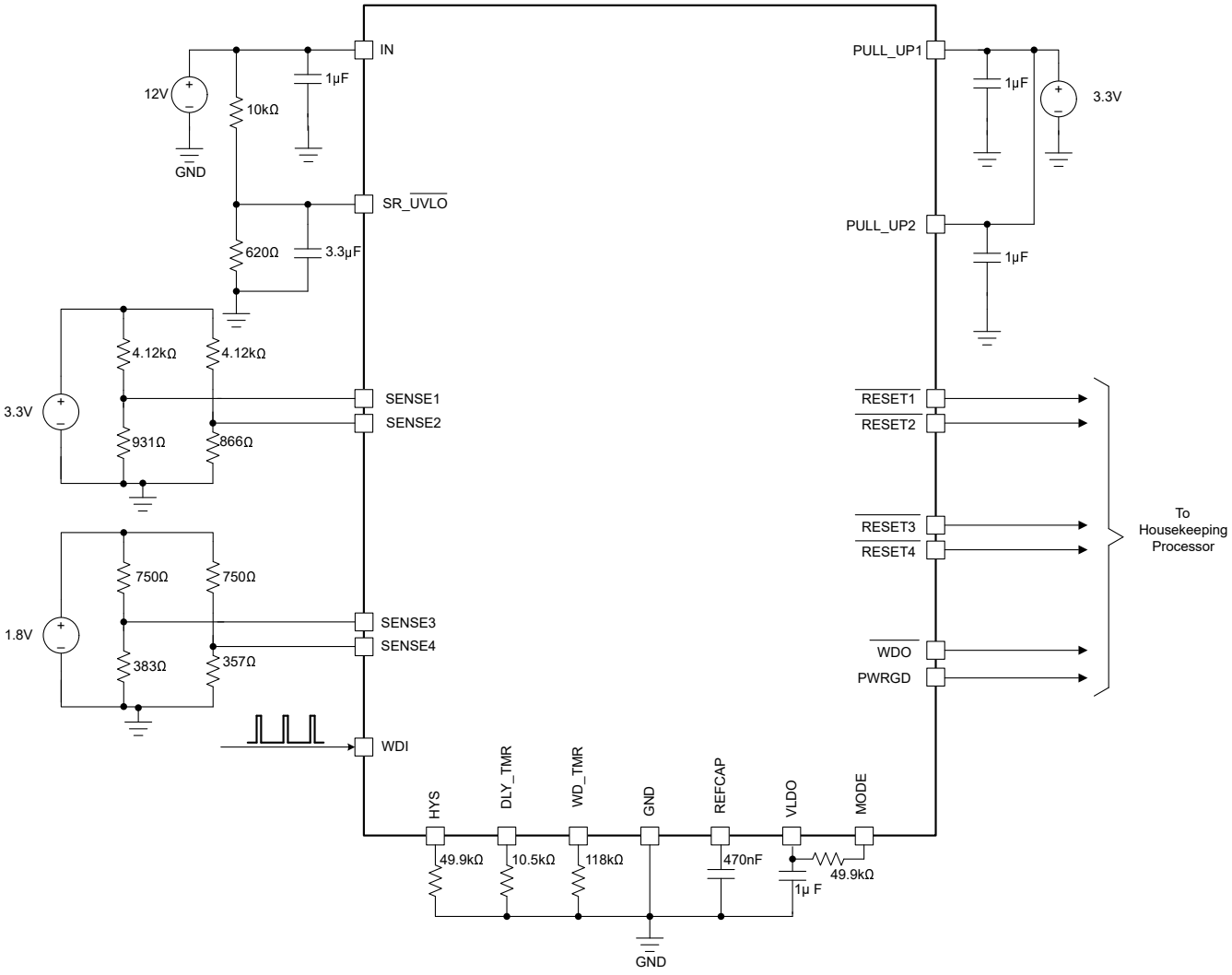


图 9-1. 带看门狗的窗口电压监控

9.2.1.1 设计要求

此设计需要使用窗口比较器来监控两个电压轨，以确保可靠运行。由于使用了窗口监控，可以监控系统规格的上限和下限。此外，还使用看门狗计时器来监控相干处理器执行。使用驱动 SR_$\overline{\text{UVLO}}$ 引脚的外部电阻分压器，将监控器 IC 设置为从标称 12V 轨的 86% 左右（或 10.31V）开始。

所有标志都假设由内务处理器监控，且 $\overline{\text{WDO}}$ 用于驱动处理器的非屏蔽中断。表 9-1 中定义了所有设计条件。

表 9-1. 设计条件

参数	设计要求	设计结果
系统标称电压	监控到监控器的 12V 输入电压，并在电压高于 10.3V (86%) 至少 2.8ms 时启用 IC。当电压递减至 8.5V（或 71%）以下时，系统会被禁用。	TPS7H3024 可通过使用 SR_$\overline{\text{UVLO}}$ 精确地从外部启用。在温度、电压和 TID 范围内，内部基准精度达 3.1%。为了实现最小误差，建议用户使用容差为 0.1% 的电阻器。

Copyright © 2026 Texas Instruments Incorporated

表 9-1. 设计条件（续）

参数	设计要求	设计结果
V_{OUT1} = 3.3V（标称）	欠压，具有： $V_{OUT1_RISE_UV}$ = 98% 且 $V_{OUT1_FALL_UV}$ = 95%	$V_{OUT1_RISE_UV}$ = 3.25V $V_{OUT1_FALL_UV}$ = 3.15V
	过压，具有： $V_{OUT1_RISE_OV}$ = 105% 且 $V_{OUT1_FALL_OV}$ = 102%	$V_{OUT1_RISE_OV}$ = 3.45V $V_{OUT1_FALL_OV}$ = 3.35V
V_{OUT2} = 1.8V（标称）	欠压，具有： $V_{OUT2_RISE_UV}$ = 98% 且 $V_{OUT2_FALL_UV}$ = 97%	$V_{OUT2_RISE_UV}$ = 1.77V $V_{OUT2_FALL_UV}$ = 1.75V
	过压，具有： $V_{OUT2_RISE_OV}$ = 103% 且 $V_{OUTx_FALL_OV}$ = 102%	$V_{OUT2_RISE_OV}$ = 1.86V $V_{OUT2_FALL_OV}$ = 1.84V
无故障状态期间的 $\overline{\text{RESETx}}$ 延迟	260 µs 标称延迟	R_{DLY_TMR} = 10.5kΩ
看门狗计时器超时	1 秒标称	R_{WD_TMR} = 118kΩ

9.2.1.2 详细设计过程

9.2.1.2.1 输入电源和去耦电容器

TPS7H3024 具有三个输入电源：

1. IN，用于为 TPS7H3024 IC 供电的输入电源。此电源必须使用至少 1 µF 或更大的电容去耦，并尽可能靠近引脚。在该应用中，V_{IN} = 12V：
2. PULL_UP1，即对 $\overline{\text{RESETx}}$ 输出电压高电平 (V_{OH}) 进行编程的输入电源。这些输出会连接到内务处理器。此电源必须使用至少 1 µF 或更大的电容去耦，并尽可能靠近引脚。在此应用中，V_{PULL_UP1} = 3.3V。
3. PULL_UP2，即对 PWRGD 和 $\overline{\text{WDO}}$ 输出的输出电压高电平 (V_{OH}) 进行编程的输入电源。这些输出会连接到内务处理器，尤其是 $\overline{\text{WDO}}$ 通常会连接到生成 WDI 脉冲的处理器的非屏蔽 ($\overline{\text{NMO}}$) 输入。此电源必须使用至少 1 µF 或更大的电容去耦，并尽可能靠近引脚。在此应用中，V_{PULL_UP1} = 3.3V。

TPS7H3024 还具有两个调节电压输出，需要对其进行去耦，以实现良好的电气和辐射性能。分别是：

1. REFCAP，1.2V 基准，在器件内部用于生成所有辐射电压基准，例如：
   - V_{TH_SENSEx}
   - I_{HYS_SENSEx}
   - $V_{TH_SR_\overline{UVLO}}$
   - V_{TH_WDI}
   - V_{TH_MODE}

   使用尽可能靠近引脚的 470nF 陶瓷电容器将此基准去耦。请勿从外部加载此引脚。
2. VLDO，这是内部稳压器的输出，用于为 TPS7H3024 上的内部电路供电。使用至少 1 µF 的电容器对此稳压器进行去耦，并尽可能靠近引脚。此 LDO 可加载最高 5mA 的电流。需要注意的是，此 LDO 不具备短路保护功能。

9.2.1.2.2 SR_$\overline{\text{UVLO}}$ 阈值

在此应用中，SR_$\overline{\text{UVLO}}$ 引脚用于监控 12V 的输入电压电源，并在达到所需电压时启用器件。

当电源轨电压大于 10.26V（典型值为标称电压的 85.5%）时，将启用 IC。由于 SR_$\overline{\text{UVLO}}$ 上的迟滞电压由内部控制，因此不控制下降电压。但计算得出的电压为 8.55V（典型值为标称电压的 71.2%）。由于 TPS7H3024 的内部时间常数 ($t_{Start_up_delay}$) 为 2.8ms（最大值），因此在 SR_$\overline{\text{UVLO}}$ 引脚上添加了一个 3.3 µF 的延迟电容。添

Copyright © 2026 Texas Instruments Incorporated

加该电容器是为了在 V_{IN} 上升时在 SR_$\overline{UVLO}$ 引脚中引入延迟。该电容增加了启动序列的第二个条件，如果 V_{IN} ≥ 10.26V（典型值）持续至少 2.8ms，则启用 IC。

在 SR_$\overline{UVLO}$ 中固定电阻分压器的上电阻，我们可以根据设计要求计算下电阻。上电阻固定为 10kΩ。使用方程式 1 中的公式，下电阻计算如下：

$$V_{BOTTOM_SR_\overline{UVLO}} = 10k\Omega \times \frac{0.599V}{10.26V - 0.599V} = 620\Omega \quad (27)$$

既然已计算出基准电阻，我们就可以选择实际（或真实）电阻。在这种情况下，使用容差为 0.1% 的电阻来选择最接近的值（在此特定情况下，基准电阻和实际电阻相同）

- $R_{BOTTOM_SR_\overline{UVLO}}$ = 620Ω

使用实际的电阻值，我们可以分别反向计算出启用和禁用监控器的上升电压和下降电压。如下使用方程式 3 和方程式 4：

$$V_{IN_UVLO_RISING_NOMINAL}(V) = \left(1 + \frac{10k\Omega}{620\Omega}\right) \times 0.599V \cong 10.26V \quad (28)$$

$$V_{IN_UVLO_FALLING_NOMINAL}(V) = \left(1 + \frac{10k\Omega}{620\Omega}\right) \times 0.496V \cong 8.50V \quad (29)$$

使用 方程式 7、方程式 8 和 方程式 6，如下计算延迟电容器：

$$R_{TH}(\Omega) = \frac{10k\Omega \times 620\Omega}{10k\Omega + 620\Omega} = 583.80\Omega \quad (30)$$

$$V_{TH}(\Omega) = \left(\frac{620\Omega}{10k\Omega + 620\Omega}\right) \times 12V = 0.70V \quad (31)$$

$$C_{DELAY}(F) \geq \frac{0.0028s}{582.8\Omega \times \ln\left(-\frac{0.7V}{0.599V - 0.7V}\right)} = 2.48\mu F \quad (32)$$

将延迟电容器选择为 3.3 μF。

9.2.1.2.3 SENSEx 阈值

SENSEx 输入用于根据系统级界限（或限制）监控电压轨。对于此设计，要监控的输出电压为：

1. V_{OUT1} = 3.3V
2. V_{OUT2} = 1.8V

表 9-2 中指定了每个电源轨的设计 V_{OUTx_RISE} 和 V_{OUTx_FALL}

表 9-2. 按通道的上升和下降设计要求

通道编号	通道类型	V_{OUTx_NOM} (V)	V_{ONx_RISE} (%)	V_{ONx_RISE} (V)	V_{ONx_FALL} (%)	V_{ONx_FALL} (V)
1	UV	3.3	98	3.23	95	3.14
2	OV		105	3.47	102	3.37
3	UV	1.8	98	1.76	97	1.75
4	OV		103	1.85	102	1.84

使用 方程式 22 和 方程式 23，我们可以计算顶部和底部基准电阻器，并使用 0.1% 的电阻器值选择最接近的电阻器值。表 9-3 显示了顶部和底部基准（或计算得出的）电阻器。表 9-4 显示了为应用选择的电阻器。

表 9-3. SENSEx 基准标称电阻器

通道编号	R_{TOP} (kΩ)	R_{BOTTOM} (kΩ)
1	4.13	0.94
2		0.86

Copyright © 2026 Texas Instruments Incorporated

表 9-3. SENSEx 基准标称电阻器（续）

通道编号	R_{TOP} (kΩ)	R_{BOTTOM} (kΩ)
3	0.75	0.39
4		0.36

通道 1（或 SENSE1）顶部和底部电阻的计算示例如下：

$$\frac{3.23\ \text{V} - 3.14\ \text{V}}{24\ \mu\text{A}} = 4.13\text{k}\Omega \quad (33)$$

$$\frac{4.13\ \text{k}\Omega \times 0.60\ \text{V}}{3.23\ \text{V} - 0.60\ \text{V}} = 0.94\text{k}\Omega \quad (34)$$

表 9-4. SENSEx 选择 0.1% 容差的电阻器

通道编号	R_{TOP} (kΩ)	R_{BOTTOM} (kΩ)
1	4.12	0.931
2		0.866
3	0.75	0.383
4		0.357

现在实际电阻器是已知的，我们可以使用 方程式 9、方程式 11、方程式 12、方程式 15、方程式 16 和 方程式 21 计算实际的导通和关断标称电压以及误差电压。使用此误差，我们可以计算上下电压并相对于标称输出电压对值进行归一化。

表 9-5. V_{OUTx_RISE} 标称值及统计数据（单位为伏特和百分比）

通道编号	$V_{OUTx_RISE_NOMINAL}$ (V)	$V_{OUTx_RISE_NOMINAL}$ (1) (%)
1	3.25	98.48
2	3.45	104.51
3	1.77	98.44
4	1.86	103.19

(1) 值将标准化为该电源轨的标称输出电压。

表 9-6. V_{OUTx_FALL} 标称值及统计数据（单位为伏特和百分比）

通道编号	$V_{OUTx_FALL_NOMINAL}$ (V)	$V_{OUTx_FALL_NOMINAL}$ (%)(1)
1	3.15	95.48
2	3.35	104.51
3	1.75	98.88
4	1.84	103.19

(1) 值将标准化为该电源轨的标称输出电压。

Copyright © 2026 Texas Instruments Incorporated

9.2.1.3 应用曲线

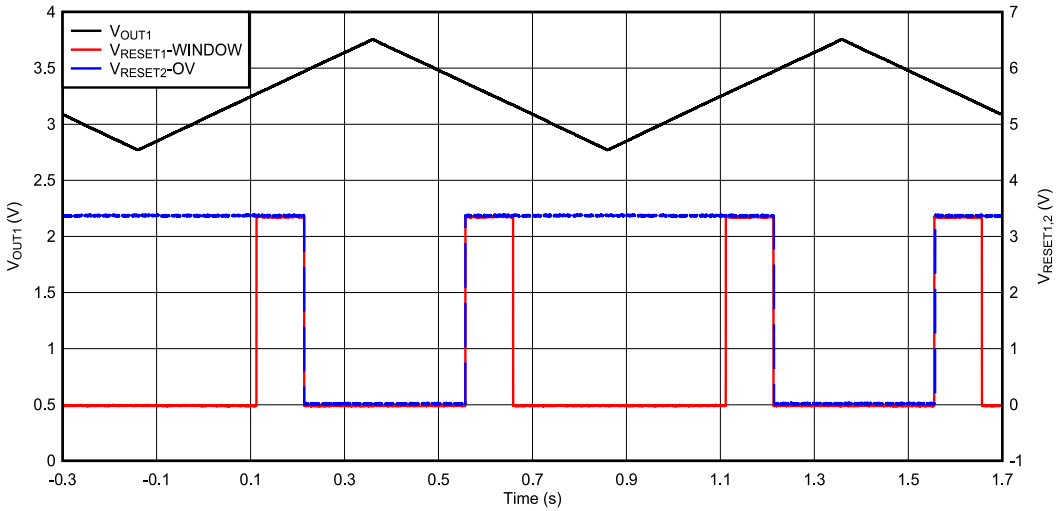


图 9-2. V_{OUT1}、$V_{\overline{RESET1}}$ 和 $V_{\overline{RESET2}}$ 与时间之间的关系

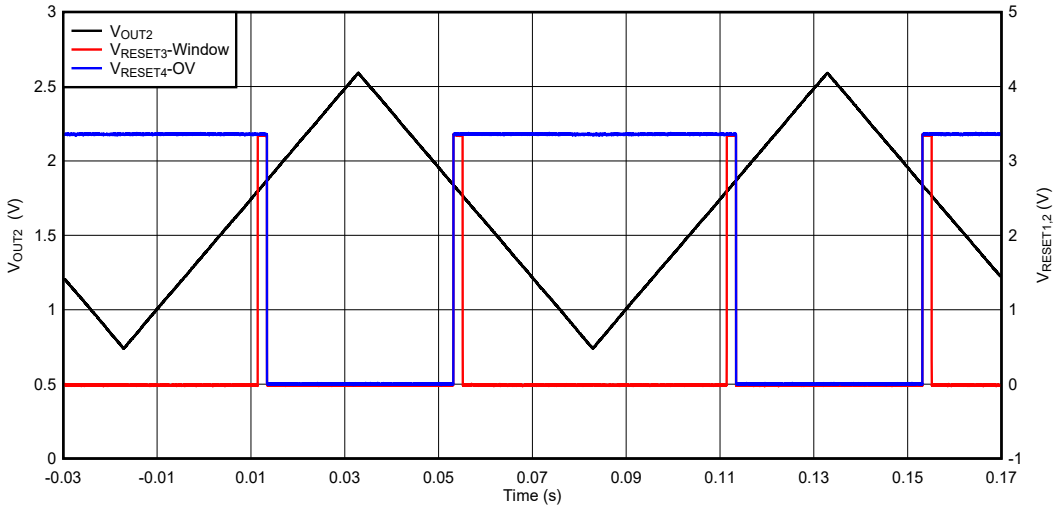


图 9-3. V_{OUT2}、$V_{\overline{RESET3}}$ 和 $V_{\overline{RESET4}}$ 与时间之间的关系

9.2.2 负电压轨监控

TPS7H3xx4 可用于通过对衰减的检测电压进行电平转换来监控负电压。由于 SENSEx 输入以 GND 为基准，因此我们可以使用稳定的正基准电压对 SENSEx 输入进行电平转换。对于 TPS7H30xx4，VLDO 引脚可用作稳定的正基准电压、请参阅图 9-4。当 $-V_{OUTx}$ 为零伏时，由于失调电压，SENSEx 上的电压高于阈值，由于 $-V_{OUTx}$ 开始调节，SENSEx 节点被拉至较低的电压。因此，当需要监控 V_{OUTx} 电源轨是否发生欠压事件 (UV) 时，需要使用过压 (OV) 通道，反之亦然。

Copyright © 2026 Texas Instruments Incorporated

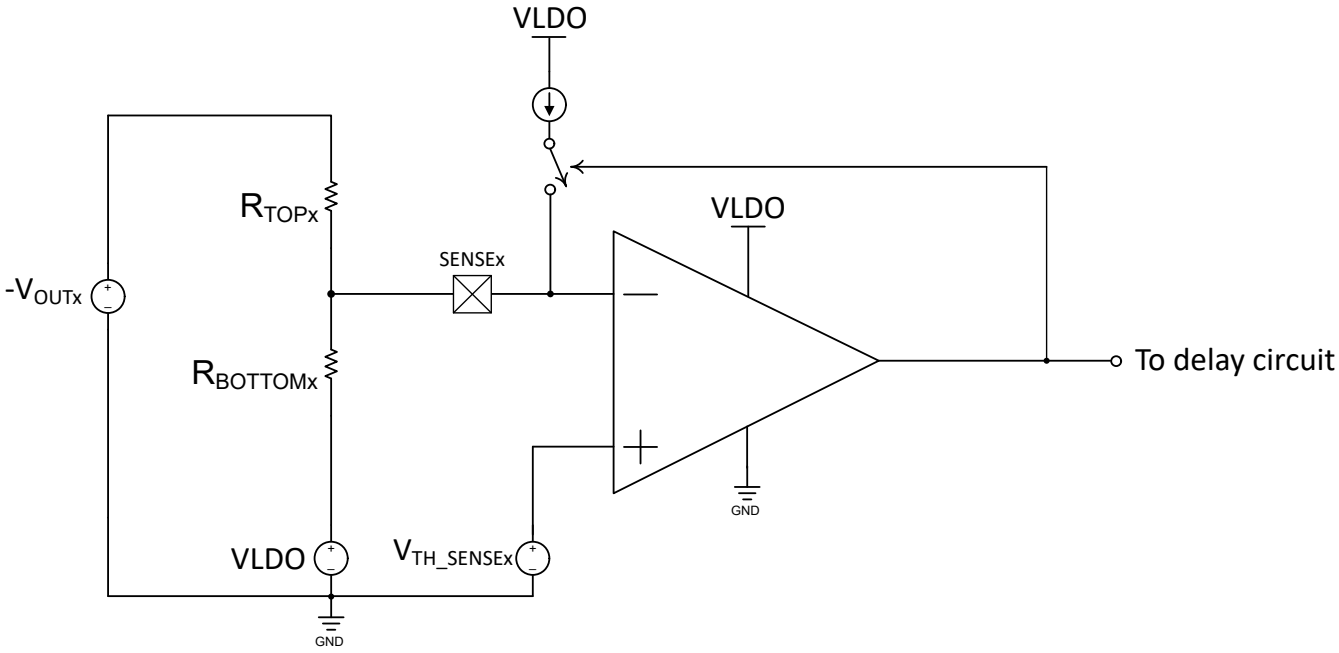


图 9-4. 使用 VLDO 对 TPS7H3xx4 进行负电压监控

用于在稳压或不处于稳压状态下为所需（或考虑的）电压选择顶部和底部电阻器的设计公式为：方程式 35 和方程式 36。

$$R_{TOPx} = \frac{V_{NOT_IN_REGULATION} - V_{IN_REGULATION}}{I_{HYS_SENSEx}} \quad (35)$$

$$R_{BOTTOMx} = R_{TOPx} \times \frac{V_{TH_SENSEx} - VLDO}{V_{IN_REGULATION} - V_{TH_SENSEx}} \quad (36)$$

9.2.2.1 负电压监控示例

为了进行相关讨论，我们做出了以下假设：

1. 在稳态下，要监视（或监控）的负电压为 -1.8V。
2. VLDO 用于偏移 SENSEx 输入。
3. 需要监测负电源轨是否欠压 (UV)。
4. 电源轨在其最终值 97% 时被视为处于稳压状态。
   a. $V_{IN_REGULATION}$ = -1.8V 的 97% = -1.746V
5. 如果电压大于最终值的 95%，则认为轨道未处于调节稳压状态。
   a. $V_{NOT_IN_REGULATION}$ = -1.8V 的 95% = -1.71V

由于需要监控 -1.8V 是否欠压，因此需要使用过压通道。对于 MODE = 0（逻辑值）的 TPS7H3x24，SENSE2 或 SENSE4 可用于此应用。对于 MODE = 1（逻辑值）的 TPS7H3x34，任何 SENSEx 通道均可用于此应用。

为了计算分压器的顶部和底部电阻，我们使用方程式 35 和方程式 36，如下所示：

$$R_{TOPx} = \frac{-1.71 - (-1.746)}{24 \times 10^{-6}} = \frac{0.036V}{24 \times 10^{-6}} = 1{,}500\Omega \text{ or } 1.5k\Omega \quad (37)$$

$$R_{BOTTOMx} = 1.5k\Omega \times \frac{0.5997 - 3.29}{-1.746 - 0.5997} = 1.5k\Omega \times \frac{-2.69}{-2.345} = 1720\Omega \text{ or } 1.72k\Omega \quad (38)$$

Copyright © 2026 Texas Instruments Incorporated

使用 0.1% 容差电阻器的最接近电阻器值，分别选择顶部和底部电阻器为：1.5kΩ 和 1.75kΩ。使用选择的电阻，我们可以计算稳压下的预期值，而不是稳压电压下的预期值。利用方程式 39 和方程式 40 计算这些电压。使用所选电阻器时稳压而不是稳压电压中的标称预期值分别为：-1.742V 和 -1.706V。

$$V_{IN_REGULATION} = \left(\left(1 + \frac{R_{TOPx}}{R_{BOTTOMx}}\right) \times V_{TH_SENSEx}\right) - \left(\frac{R_{TOPx}}{R_{BOTTOMx}} \times VLDO\right) - \left(R_{TOPx} \times I_{HYS_SENSEx}\right) \quad (39)$$

$$V_{NOT_IN_REGULATION} = \left(\left(1 + \frac{R_{TOPx}}{R_{BOTTOMx}}\right) \times V_{TH_SENSEx}\right) - \left(\frac{R_{TOPx}}{R_{BOTTOMx}} \times VLDO\right) \quad (40)$$

9.3 电源相关建议

TPS7H3024 设计为由电压范围为 3V 至 14V 的输入电源 (V_{IN}) 供电。V_{IN} 需要使用至少一个 0.1 µ F 陶瓷电容器从 V_{IN} 到 GND 进行去耦，电容器应尽可能靠近引脚

在 TPS7H3024 中，PULL_UP1 和 PULL_UP2 也被视为电源输入，在这种情况下用于推挽输出。这些输入的电压范围为 1.6V 至 7V。从 PULL_UP1 到 GND 以及从 PULL_UP2 到 GND 应分别连接至少一个 1 µ F 陶瓷电容器。这些电容器必须尽可能靠近引脚放置。

9.4 布局

9.4.1 布局指南

- 尽可能靠近引脚连接一个优质陶瓷电容器（例如 X7R）。信号和电容值为：
  - $V_{IN} \geqslant 0.1\mu F$
  - REFCAP = 470nF
  - VLDO = 1µF
  - PULL_UPx ⩾ 1µF
- 避免在 VLDO 和 REFCAP 引脚附近穿过噪声较大的布线，因为这些引脚是器件的内部基准电压。
- 如果需要，可在 SENSEx 引脚和 GND 之间放置一个小型电容器，以降低对受监控信号上瞬态电压的敏感度。
- 用户通常将监控器与开关模式电源结合使用，因此使 SENSEx 布线必须远离噪声源至关重要。应避免将该布线直接布置在噪声源下方。如果做不到，请确保将布线布置在另一层上，并使用接地层隔离布线和噪声源。

Copyright © 2026 Texas Instruments Incorporated

9.4.2 布局示例

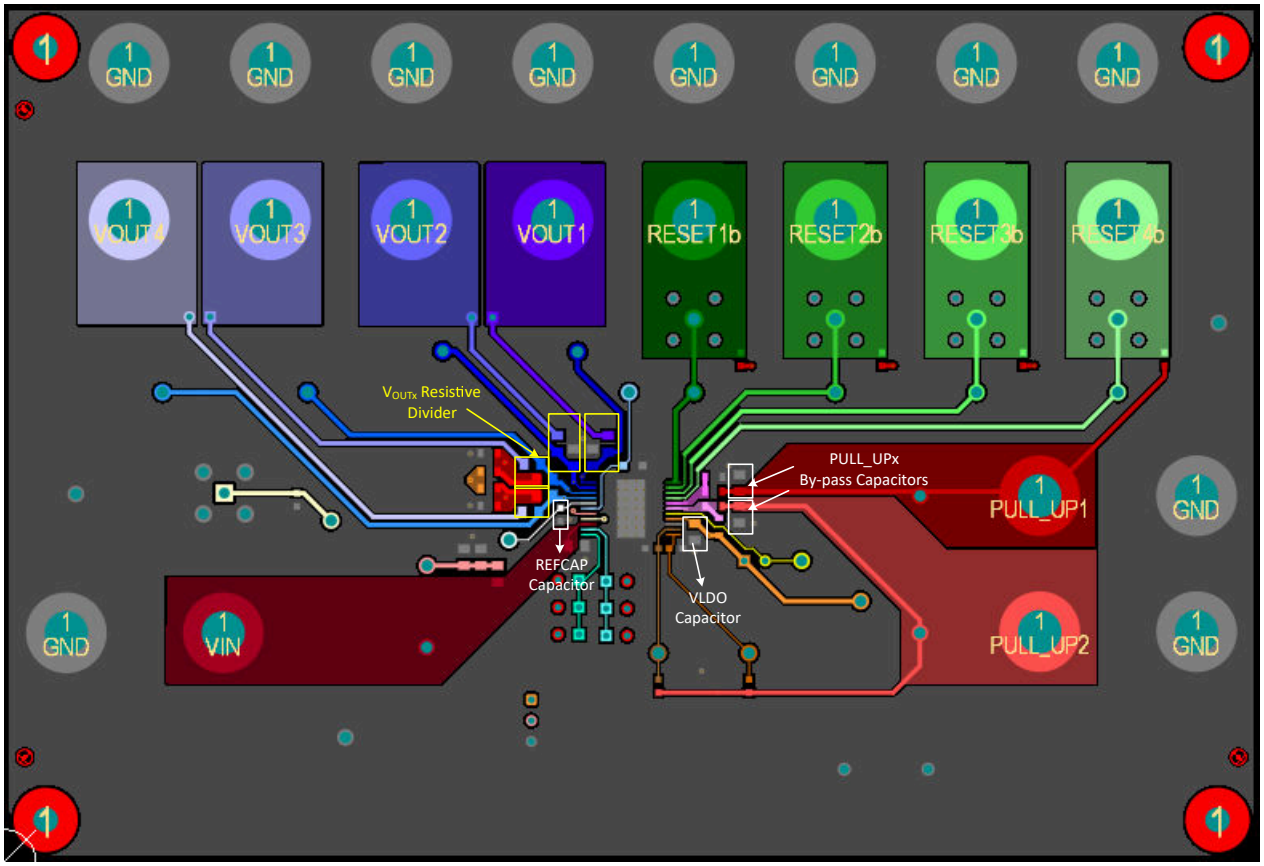


图 9-5. 印刷电路板布局布线示例：顶层

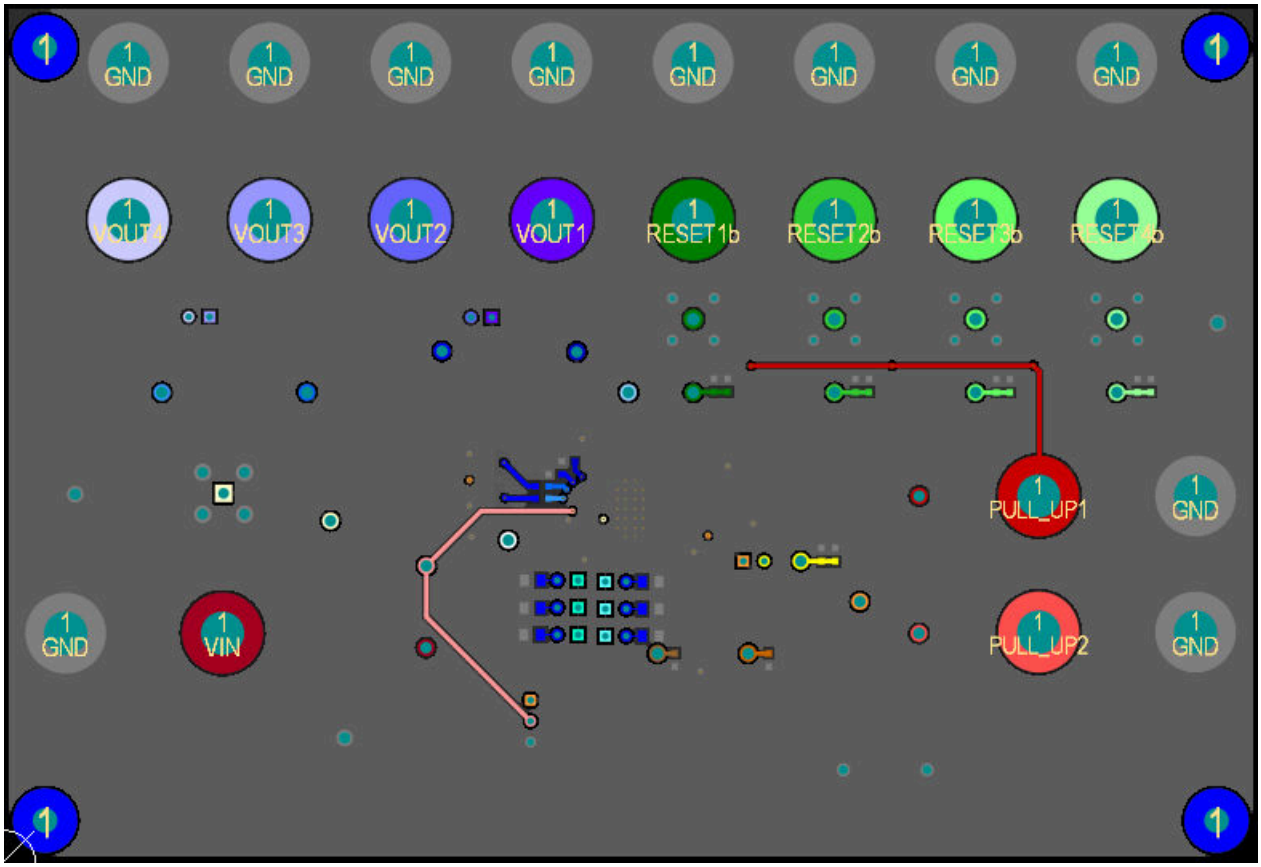


图 9-6. 印刷电路板布局布线示例：底层

Copyright © 2026 Texas Instruments Incorporated

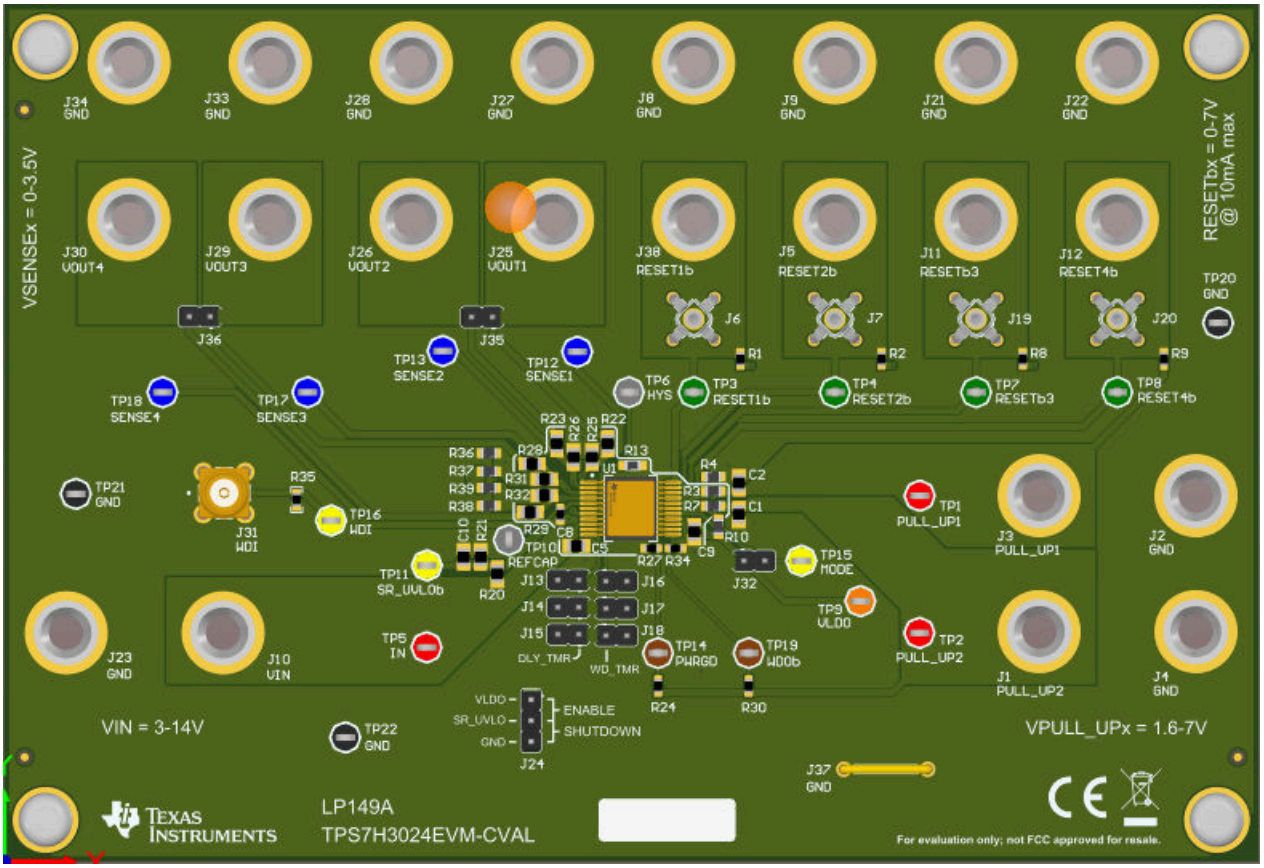


图 9-7. 印刷电路板布局布线示例：顶层 3D 视图

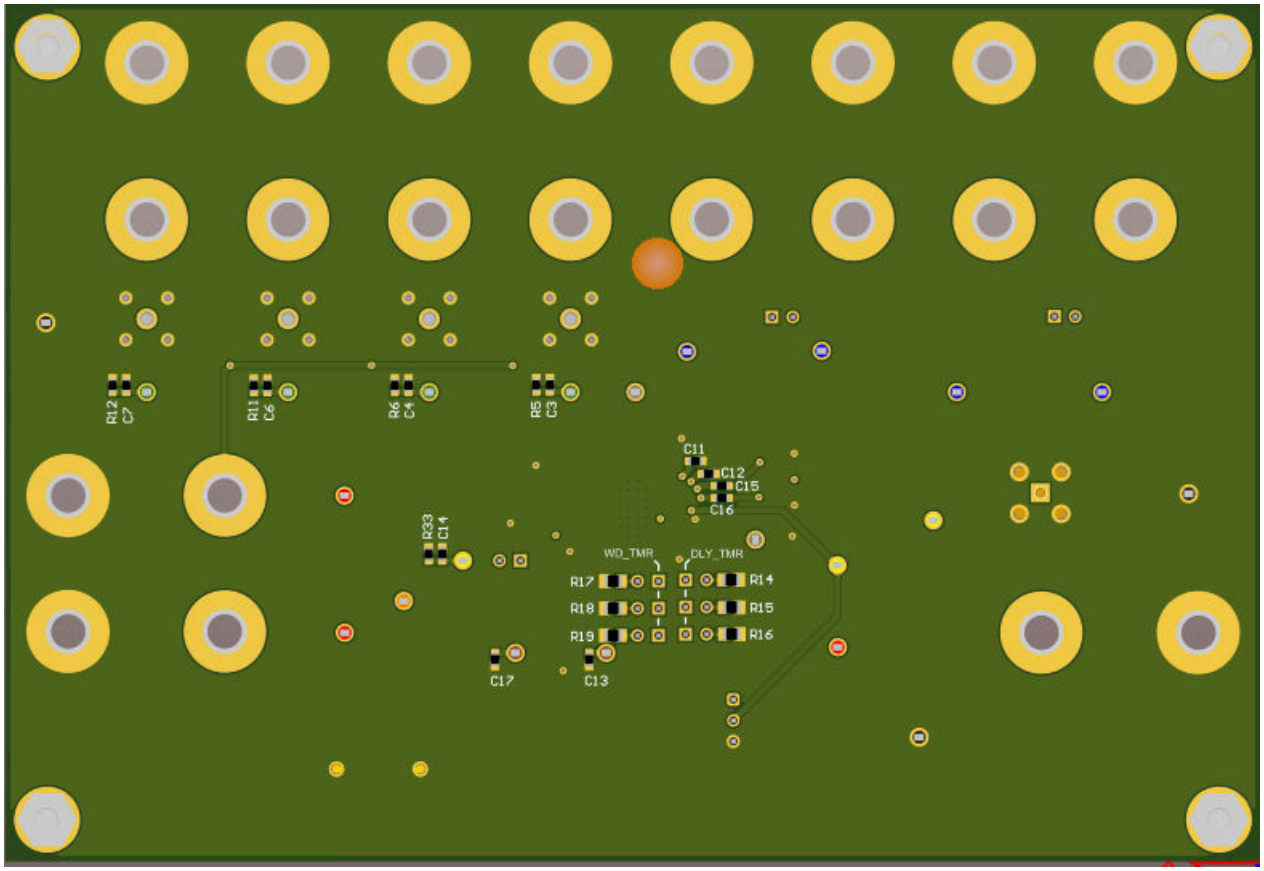


图 9-8. 印刷电路板布局布线示例：底层 3D 视图

Copyright © 2026 Texas Instruments Incorporated

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

以下相关文档可从 www.ti.com 下载：

- 德州仪器 (TI)，*优化比较器的电阻分压器* 应用手册
- 德州仪器 (TI)，*TPS7H3024EVM-CVAL 评估模块* 用户指南
- 德州仪器 (TI)，*TPS7H3024-SP 中子位移损伤 (NDD) 表征* 辐射报告
- 德州仪器 (TI)，*TPS7H3024-SP 单粒子效应 (SEE)* 辐射报告
- 德州仪器 (TI)，*TPS7H3024-SP 电离辐射总剂量 (TID)* 辐射报告
- DLA 陆地和海洋，标准微电路图

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (May 2026) to Revision C (August 2026)	Page
• 将 TPS7H3034-SP、TPS7H3124-SP 和 TPS7H3134-SP 的器件状态从“预告信息”更改为“量产数据”	1
• 更新了窗口中带有漏极开路的 GPN 拼写错误，从 TPS7H3134 更新为 TPS7H3124	1
• 为 TPS7H31x4（开漏）添加了脚注，以阐明 $\overline{\text{WDO}}$ 由 SR_$\overline{\text{UVLO}}$ 控制。	32
• 增加了推挽和漏极开路输出类型的 $\overline{\text{WDO}}$ 说明	48
• 将脚注 8 从 TPS7H3124 更新为 TPS7H31x4 以涵盖两个漏极开路版本	50
• 添加了负电压轨监控	58
• 添加了有关检测负电压轨的信息	58
• 添加了负电压监控示例	59
• 添加了负电压监控的数值计算示例	59

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision A (August 2025) to Revision B (May 2026)	Page
• 通篇添加了 TPS7H3034-SP、TPS7H3124-SP 和 TPS7H3134-SP QMLV 作为*预告信息*	1
• 更新了文档，通篇对 TPS7H30x4 和 TPS7H31x4 进行了区分	1
• 添加了 SENSE1、RESET1、$\overline{\text{RESET1}}$ 典型特性图	12
• 更新了 TPS7H3xx4 功能模式	30

Changes from Revision * (April 2025) to Revision A (August 2025)	Page
• 将 TPS7H3024-SP QMLV 从*预告信息*更改为*量产数据*	1

Copyright © 2026 Texas Instruments Incorporated

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
5962R2420601VXC	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	5962R2420601VXC TPS7H3024MHFTV
5962R2420602VXC	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	5962R2420602VXC TPS7H3124MHFTV
5962R2420603VXC	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	5962R2420603VXC TPS7H3034MHFTV
5962R2420604VXC	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	5962R2420604VXC TPS7H3134MHFTV
PTPS7H3034HFT/EM	Active	Preproduction	CFP (HFT) | 22	15 | TUBE	-	Call TI	Call TI	-55 to 125	
PTPS7H3124HFT/EM	Active	Preproduction	CFP (HFT) | 22	15 | TUBE	-	Call TI	Call TI	-55 to 125	
PTPS7H3134HFT/EM	Active	Preproduction	CFP (HFT) | 22	15 | TUBE	-	Call TI	Call TI	-55 to 125	
TPS7H3024HFT/EM	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	25 to 25	TPS7H3024HFTEM EVAL ONLY
TPS7H3034HFT/EM	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	TPS7H3034HFTEM EVAL ONLY
TPS7H3124HFT/EM	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	TPS7H3124HFTEM EVAL ONLY
TPS7H3134HFT/EM	Active	Production	CFP (HFT) | 22	15 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	TPS7H3134HFTEM EVAL ONLY

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

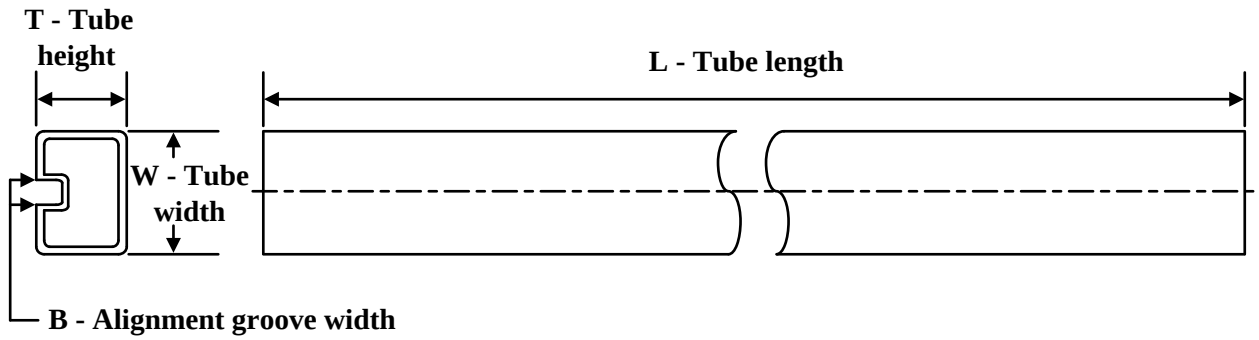
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TUBE



*All dimensions are nominal

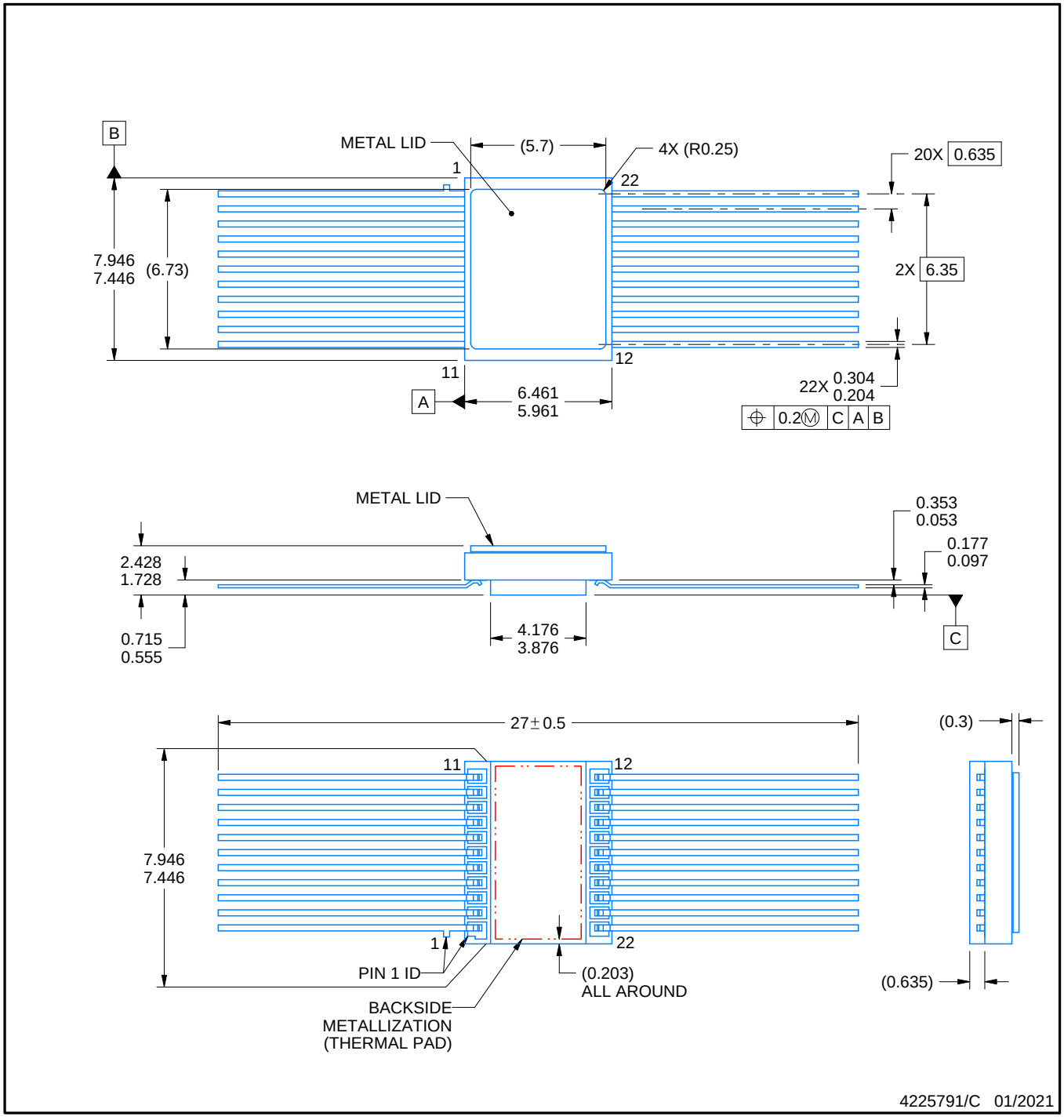
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
5962R2420601VXC	HFT	CFP	22	15	506.98	32.77	9910	NA
5962R2420602VXC	HFT	CFP	22	15	506.98	32.77	9910	NA
5962R2420603VXC	HFT	CFP	22	15	506.98	32.77	9910	NA
5962R2420604VXC	HFT	CFP	22	15	506.98	32.77	9910	NA
TPS7H3024HFT/EM	HFT	CFP	22	15	506.98	32.77	9910	NA
TPS7H3034HFT/EM	HFT	CFP	22	15	506.98	32.77	9910	NA
TPS7H3124HFT/EM	HFT	CFP	22	15	506.98	32.77	9910	NA
TPS7H3134HFT/EM	HFT	CFP	22	15	506.98	32.77	9910	NA

PACKAGE OUTLINE

HFT0022A

CFP - 2.428mm max height

CERAMIC FLATPACK



NOTES:

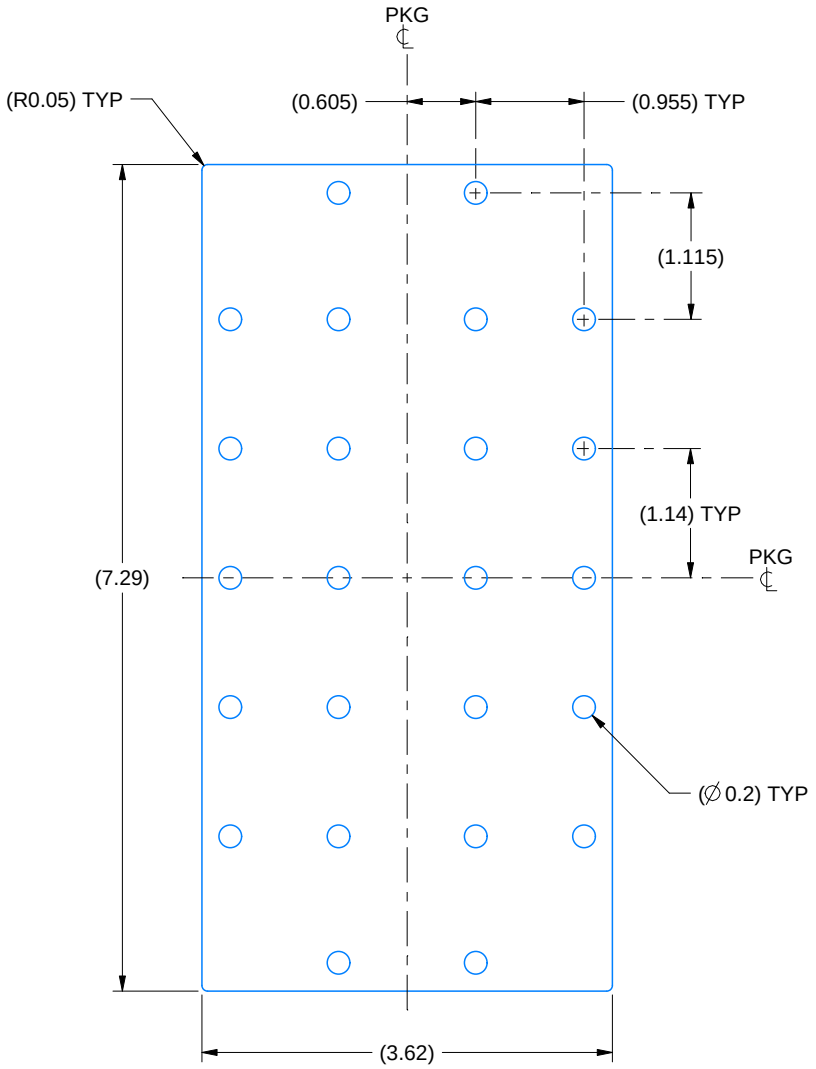
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package is hermetically sealed with a metal lid. The lid is not connected to any lead.
4. The leads are gold plated.
5. Metal lid is connected to backside metalization

EXAMPLE BOARD LAYOUT

HFT0022A

CFP - 2.428mm max height

CERAMIC FLATPACK



HEATSINK LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

4225791/C 01/2021

REVISIONS

REV	DESCRIPTION	ECR	DATE	ENGINEER / DRAFTER
A	RELEASE NEW DRAWING	2186323	03/13/2020	R. RAZAK / ANIS FAUZI
B	ADD LAND PATTERN VIEW / SHEET	2190485	10/22/2020	R. RAZAK / ANIS FAUZI
C	UPDATE TOTAL LEAD LENGTH TO 27± 0.5	2192775	01/28/2021	R. RAZAK / ANIS FAUZI

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月