

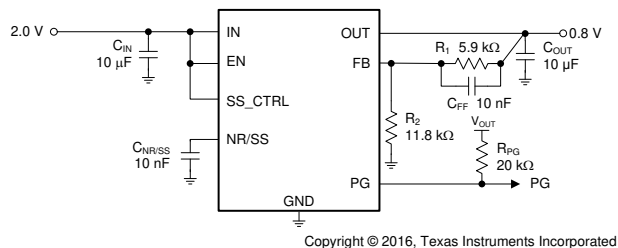
TPS7A90 500mA, 高精度, 低噪声 LDO 稳压器

1 特性

- 线路、负载和温度范围内的精度为 1.0%
- 低输出噪声：4.7 μ V_{RMS} (10Hz - 100kHz)
- 低压降：0.5A 时为 100mV (最大值)
- 宽输入电压范围：1.4V 至 6.5V
- 宽输出电压范围：0.8V 至 5.7V
- 高电源抑制比 (PSRR)：
 - 在直流时为 60dB
 - 100kHz 时为 50dB
 - 1MHz 时为 30dB
- 快速瞬态响应
- 可调启动浪涌控制，具有可选的软启动充电电流
- 开漏电源正常状态 (PG) 输出
- $R_{\theta JC} = 3.2^{\circ}\text{C/W}$
- 2.5mm × 2.5mm, 10 引脚 WSON 封装

2 应用

- 宏远程无线电单元 (RRU)
- 室外回程单元
- 有源天线系统 mMIMO (AAS)
- 超声波扫描仪
- 实验室和现场仪表
- 传感器、成像和雷达



典型应用电路

3 说明

TPS7A90 是一款低噪声 (4.7 μ V_{RMS})、低压降 (LDO) 稳压器，能够提供 500mA 电流，最大压降仅为 100mV 至 5V，以及从 200mV 至 5.7V。

TPS7A90 输出可通过外部电阻器进行调节，电压范围为 0.8V 至 5.7V。TPS7A90 宽输入电压范围支持低至 1.4V 和高达 6.5V 的操作。

TPS7A90 具有 1% 的输出电压精度 (过线、负载和温度) 和软启动能力，可减少涌入电流，专为敏感的模拟低压设备 (如压控振荡器 (VCO)、模数转换器 (ADC) 和数模转换器 [DAC])。

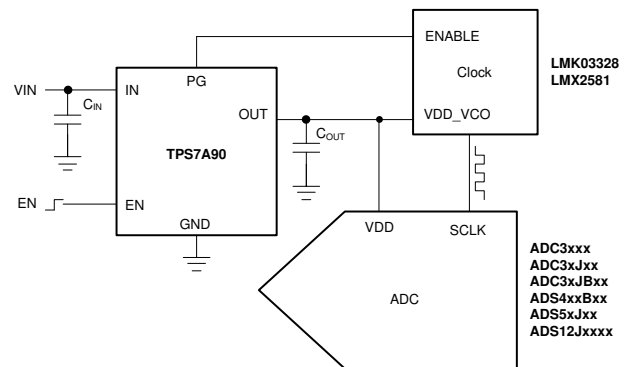
该 TPS7A90 旨在为高速通信、视频、医疗或测试和测量应用等噪声敏感类元件供电。该器件具有极低的 4.7 μ V_{RMS} 输出噪声和宽带 PSRR (1MHz 时为 30dB)，可更大限度地减少相位噪声和时钟抖动。这些特性更大限度提升了计时器件、ADC 和 DAC 的性能。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS7A90	DSK (WSON, 10)	2.5mm × 2.5mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



典型应用图



内容

1 特性	1	7 应用和实施	17
2 应用	1	7.1 应用信息.....	17
3 说明	1	7.2 典型应用.....	20
4 引脚配置和功能	3	7.3 电源相关建议.....	21
5 规格	4	7.4 布局.....	21
5.1 绝对最大额定值.....	4	8 器件和文档支持	23
5.2 ESD 等级.....	4	8.1 器件支持.....	23
5.3 建议运行条件.....	4	8.2 文档支持.....	23
5.4 热性能信息.....	4	8.3 接收文档更新通知.....	23
5.5 电气特性.....	5	8.4 支持资源.....	23
5.6 典型特性.....	7	8.5 商标.....	23
6 详细说明	13	8.6 静电放电警告.....	23
6.1 概述.....	13	8.7 术语表.....	23
6.2 功能方框图.....	13	9 修订历史记录	24
6.3 特性说明.....	13	10 机械、封装和可订购信息	24
6.4 器件功能模式.....	16		

4 引脚配置和功能

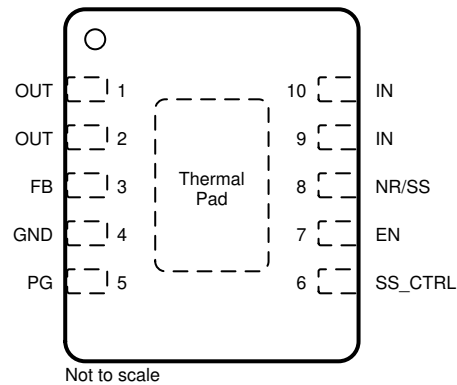


图 4-1. DSK 封装，2.5mm × 2.5mm，10 引脚 WSON (顶视图)

表 4-1. 引脚功能

引脚			说明
名称	编号	类型 ⁽¹⁾	
EN	7	I	使能引脚。该引脚可以打开和关闭 LDO。如果 $V_{EN} \geq V_{IH(EN)}$ ，则启用稳压器。如果 $V_{EN} \leq V_{IL(EN)}$ ，则稳压器被禁用。如果未使用使能功能，则 EN 引脚必须连接到 IN。
FB	3	I	反馈引脚。 该引脚为控制环路误差放大器的输入，并用于设定器件的输出电压。
GND	4	—	器件 GND。连接至器件热焊盘。
IN	9、10	I	输入引脚。需要 10μF 或更大的输入电容器。
NR/SS	8	—	降噪引脚。 将此引脚连接到外部电容器，以绕过内部带隙基准产生的噪声。电容器可将输出噪声降低到极低的水平，并设置输出斜坡率以限制浪涌电流。
OUT	1、2	O	经调节的输出。为了实现稳定性，必须在该引脚和 GND 之间连接一个 10μF 或更高的电容器。
PG	5	O	用于 LDO 输出电压的开漏电源正常状态指示引脚。需要一个 10kΩ 到 100kΩ 的外部上拉电阻器。该引脚可以在不使用时保持悬空或连接到 GND。
SS_CTRL	6	I	软启动控制引脚。将此引脚连接到 GND 或 IN 以更改 NR/SS 电容器充电电流。 如果未使用 C _{NR/SS} 电容器，则 SS_CTRL 必须连接至 GND，以避免输出过冲。
散热焊盘	焊盘	—	将散热焊盘连接至印刷电路板 (PCB) 接地平面。有关示例布局，请参阅图 7-5。

(1) I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在工作结温范围内，并且所有电压都以 GND 为基准（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电压	IN、PG、EN	-0.3	7.0	V
	IN、PG、EN（5% 占空比，脉冲持续时间 ≤200μs）	-0.3	7.5	
	OUT	-0.3	$V_{IN} + 0.3$	
	SS_CTRL	-0.3	$V_{IN} + 0.3$	
	NR/SS、FB	-0.3	3.6	
电流	OUT	受内部限制		A
	PG（向器件灌入电流）	5		mA
温度	工作结温， T_J	-55	150	°C
	贮存温度， T_{stg}	-55	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在工作结温范围内测得（除非另有说明）

		最小值	最大值	单位
V_{IN}	输入电源电压范围	1.4	6.5	V
V_{OUT}	输出电压范围	0.8	5.7	V
I_{OUT}	输出电流	0	0.5	A
C_{IN}	输入电容器	10		μF
C_{OUT}	输出电容器	10		μF
$C_{NR/SS}$	降噪电容器	0	10	μF
C_{FF}	前馈电容器	0	100	nF
R_{PG}	电源正常拉升电阻	10	100	kΩ
T_J	结温	-40	125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS7A90	单位
		DSK (WSON)	
		10 引脚	
$R_{\theta JA}$	结至环境热阻	62.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	59.7	°C/W
$R_{\theta JB}$	结至电路板热阻	30.6	°C/W

5.4 热性能信息 (续)

热指标 ⁽¹⁾		TPS7A90	单位
		DSK (WSON)	
		10 引脚	
ψ_{JT}	结至顶部特征参数	1.7	°C/W
ψ_{JB}	结至电路板特征参数	30.7	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	7.8	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

在工作温度范围内 ($T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$), $1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$, $V_{OUT(NOM)} = 0.8\text{V}$, $I_{OUT} = 5\text{mA}$, $V_{EN} = 1.4\text{V}$, $C_{IN} = C_{OUT} = 10\text{ }\mu\text{F}$, $C_{NR/SS} = C_{FF} = 0\text{nF}$, $SS_CTRL = \text{GND}$, PG 引脚通过 $100\text{k}\Omega$ 电阻上拉至 V_{IN} (除非另有说明); 典型值在 $T_J = 25^{\circ}\text{C}$ 条件下测得

参数		测试条件	最小值	典型值	最大值	单位
V_{IN}	输入电源电压范围		1.4		6.5	V
V_{REF}	基准电压			0.8		V
V_{UVLO}	输入电源 UVLO	V_{IN} 上升		1.31	1.39	V
$V_{HYS(UVLO)}$	输入电源 UVLO 迟滞			290		mV
V_{OUT}	输出电压范围		0.8		5.7	V
	输出电压精度 ⁽¹⁾	$1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$, $5\text{mA} \leq I_{OUT} \leq 0.5\text{A}$	-1.0%		1.0%	
$\Delta V_{OUT(\Delta V_{IN})}$	线路调整			0.005		%/V
$\Delta V_{OUT(\Delta I_{OUT})}$	负载调整率 ⁽²⁾	$5\text{mA} \leq I_{OUT} \leq 0.5\text{A}$		0.02		%/A
V_{DO}	压降电压	$1.4\text{V} \leq V_{IN} \leq 5.0\text{V}$, $I_{OUT} = 0.5\text{A}$, $V_{FB} = 0.8\text{V} - 3\%$			100	mV
		$5.0\text{V} < V_{IN} \leq 5.7\text{V}$, $I_{OUT} = 0.5\text{A}$, $V_{FB} = 0.8\text{V} - 3\%$			200	
I_{LIM}	输出电流限制	V_{OUT} 强制为 $0.9 \times V_{OUT(nom)}$, $V_{IN} = V_{OUT(NOM)} + 300\text{mV}$	0.8	1.1	1.5	A
I_{GND}	GND 引脚电流	$V_{IN} = 6.5\text{V}$, $I_{OUT} = 5\text{mA}$		2.1	3.5	mA
		$V_{IN} = 1.4\text{V}$, $I_{OUT} = 0.5\text{A}$			4	
I_{SDN}	关断 GND 引脚电流	PG = (开路), $V_{IN} = 6.5\text{V}$, $V_{EN} = 0.4\text{V}$		0.1	15	μA
I_{EN}	EN 引脚电流	$V_{IN} = 6.5\text{V}$, $0\text{V} \leq V_{EN} \leq 6.5\text{V}$	-0.2		0.2	μA
$V_{IL(EN)}$	EN 引脚低电平输入电压 (已禁用器件)		0		0.4	V
$V_{IH(EN)}$	EN 引脚高电平输入电压 (已启用器件)		1.1		6.5	V
I_{SS_CTRL}	SS_CTRL 引脚电流	$V_{IN} = 6.5\text{V}$, $0\text{V} \leq V_{SS_CTRL} \leq 6.5\text{V}$	-0.2		0.2	μA
$V_{IT(PG+)}$	PG 引脚阈值上升	对于 PG 随着 V_{OUT} 上升而转换为低电平的情况, 表示为 $V_{OUT(NOM)}$ 的百分比	84%	90.9%	95%	
$V_{IT(PG-)}$	PG 引脚阈值下降	对于 PG 随着 V_{OUT} 下降而转换为低电平的情况, 表示为 $V_{OUT(NOM)}$ 的百分比	82%	88.9%	93%	
$V_{HYS(PG)}$	PG 引脚滞后	对于 PG 随着 V_{OUT} 上升转换为高电平的情况, 表示为 $V_{OUT(NOM)}$ 的百分比		1%		
$V_{OL(PG)}$	PG 引脚低电平输出电压	$V_{OUT} < V_{IT(PG)}$, $I_{PG} = -1\text{mA}$ (流入器件的电流)			0.4	V
$I_{LKG(PG)}$	PG 引脚漏电流	$V_{OUT} > V_{IT(PG)}$, $V_{PG} = 6.5\text{V}$			1	μA
$I_{NR/SS}$	NR/SS 引脚充电电流	$V_{NR/SS} = \text{GND}$, $V_{SS_CTRL} = \text{GND}$	4.0	6.2	9.0	μA
		$V_{NR/SS} = \text{GND}$, $V_{SS_CTRL} = V_{IN}$	65	100	150	

5.5 电气特性 (续)

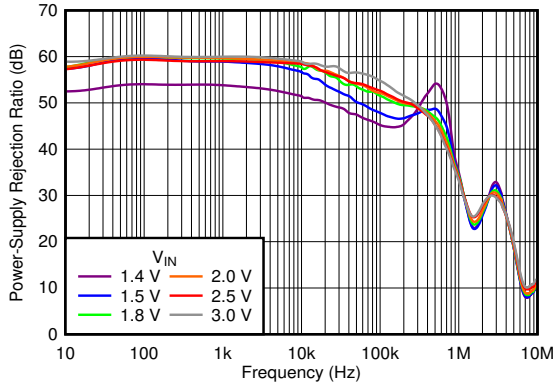
在工作温度范围内 ($T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$) , $1.4\text{V} \leq V_{\text{IN}} \leq 6.5\text{V}$, $V_{\text{OUT(NOM)}} = 0.8\text{V}$, $I_{\text{OUT}} = 5\text{mA}$, $V_{\text{EN}} = 1.4\text{V}$, $C_{\text{IN}} = C_{\text{OUT}} = 10\text{ }\mu\text{F}$, $C_{\text{NR/SS}} = C_{\text{FF}} = 0\text{nF}$, $\text{SS_CTRL} = \text{GND}$, PG 引脚通过 $100\text{k }\Omega$ 电阻上拉至 V_{IN} (除非另有说明) ; 典型值在 $T_J = 25^{\circ}\text{C}$ 条件下测得

参数		测试条件	最小值	典型值	最大值	单位
I_{FB}	FB 引脚漏电流	$V_{\text{IN}} = 6.5\text{V}$, $V_{\text{FB}} = 0.8\text{V}$	-100		100	nA
PSRR	电源纹波抑制	$f = 500\text{kHz}$, $V_{\text{IN}} = 3.8\text{V}$, $V_{\text{OUT(NOM)}} = 3.3\text{V}$, $I_{\text{OUT}} = 250\text{mA}$, $C_{\text{NR/SS}} = 10\text{nF}$, $C_{\text{FF}} = 10\text{nF}$		39		dB
V_{n}	输出噪声电压	$\text{BW} = 10\text{Hz}$ 至 100kHz , $V_{\text{IN}} = 1.8\text{V}$, $V_{\text{OUT(NOM)}} = 0.8\text{V}$, $I_{\text{OUT}} = 0.5\text{A}$, $C_{\text{NR/SS}} = 10\text{nF}$, $C_{\text{FF}} = 10\text{nF}$		4.7		μV_{RMS}
	噪声频谱密度	$f = 10\text{kHz}$, $V_{\text{IN}} = 1.8\text{V}$, $V_{\text{OUT(NOM)}} = 0.8\text{V}$, $I_{\text{OUT}} = 0.5\text{A}$, $C_{\text{NR/SS}} = 10\text{nF}$, $C_{\text{FF}} = 10\text{nF}$		13		$\text{nV}/\sqrt{\text{Hz}}$
R_{diss}	输出主动放电电阻	$V_{\text{EN}} = \text{GND}$		250		Ω
T_{sd}	热关断温度	关断, 温度升高		160		$^{\circ}\text{C}$
		复位, 温度降低		140		

- 当该器件连接到 FB 引脚上的外部反馈电阻器时, 不包括外部电阻容差。
- 由于功率耗散高于封装的最大额定值, 未在 $V_{\text{IN}} > V_{\text{OUT}} + 2.5\text{V}$ 且 $I_{\text{OUT}} = 0.5\text{A}$ 的条件下测试该器件。此外, 此精度规格不适用于超过受测封装功率耗散限制的任何应用条件。

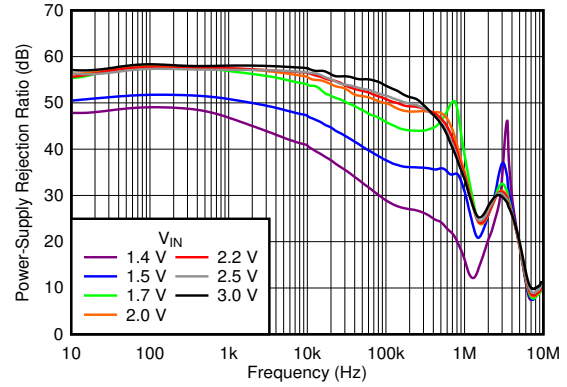
5.6 典型特性

在 $T_J = 25^\circ\text{C}$ 、 $1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$ 、 $V_{IN} \geq V_{OUT(NOM)} + 0.3\text{V}$ 、 $V_{OUT} = 0.8\text{V}$ 、 $SS_CTRL = \text{GND}$ 、 $I_{OUT} = 5\text{mA}$ 、 $V_{EN} = 1.1\text{V}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $C_{NR/SS} = C_{FF} = 0\text{nF}$ ，PG 引脚上拉至 $100\text{k}\Omega$ 的 V_{OUT} ，并且 $SS_CTRL = \text{GND}$ （除非另有说明）



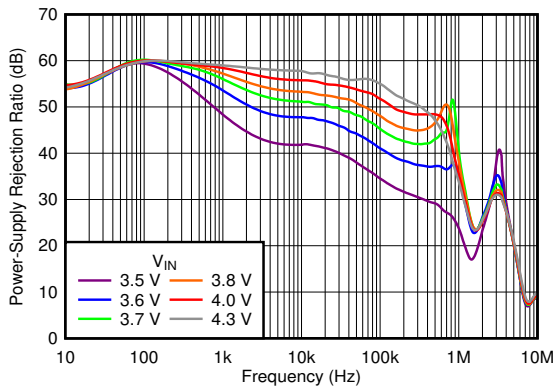
$V_{OUT} = 0.8\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$

图 5-1. PSRR 与频率和输入电压间的关系



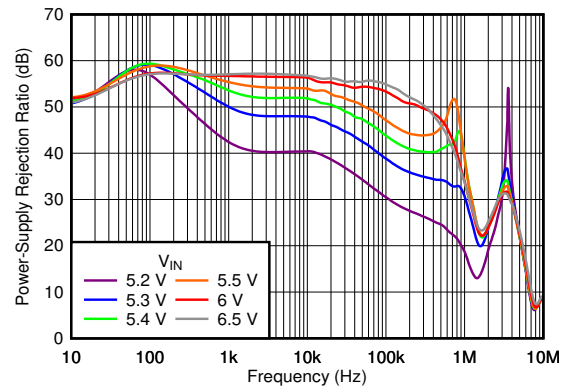
$V_{OUT} = 1.2\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$

图 5-2. PSRR 与频率和输入电压间的关系



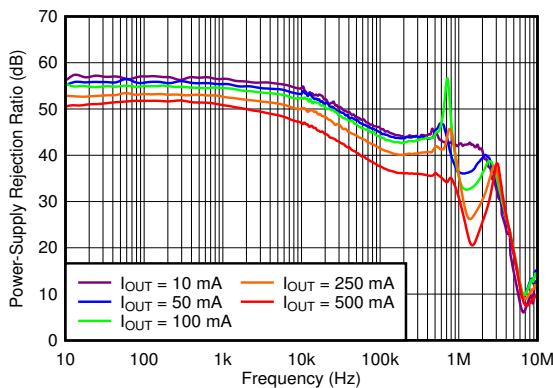
$V_{OUT} = 3.3\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$

图 5-3. PSRR 与频率和输入电压间的关系



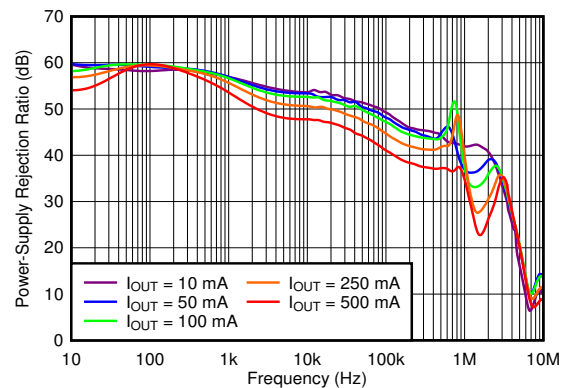
$V_{OUT} = 5\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$

图 5-4. PSRR 与频率和输入电压间的关系



$V_{OUT} = 1.2\text{V}$, $V_{IN} = V_{EN} = 1.5\text{V}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$

图 5-5. PSRR 与频率和输出电流间的关系

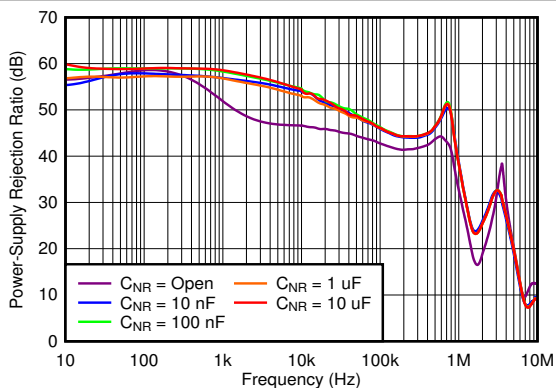


$V_{OUT} = 3.3\text{V}$, $V_{IN} = V_{EN} = 3.6\text{V}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$

图 5-6. PSRR 与频率和输出电流间的关系

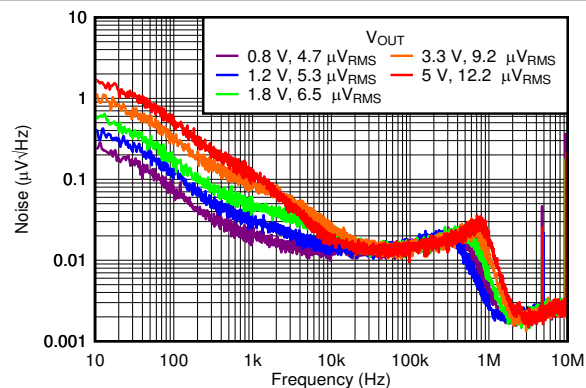
5.6 典型特性 (续)

在 $T_J = 25^\circ\text{C}$ 、 $1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$ 、 $V_{IN} \geq V_{OUT(NOM)} + 0.3\text{V}$ 、 $V_{OUT} = 0.8\text{V}$ 、 $SS_CTRL = \text{GND}$ 、 $I_{OUT} = 5\text{mA}$ 、 $V_{EN} = 1.1\text{V}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $C_{NR/SS} = C_{FF} = 0\text{nF}$ ，PG 引脚上拉至 $100\text{k}\Omega$ 的 V_{OUT} ，并且 $SS_CTRL = \text{GND}$ （除非另有说明）



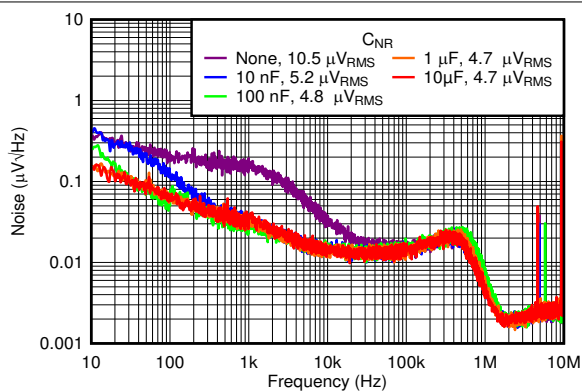
$V_{OUT} = 1.2\text{V}$, $V_{IN} = V_{EN} = 1.7\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{FF} = 10\text{nF}$

图 5-7. PSRR 与频率和 $C_{NR/SS}$ 间的关系



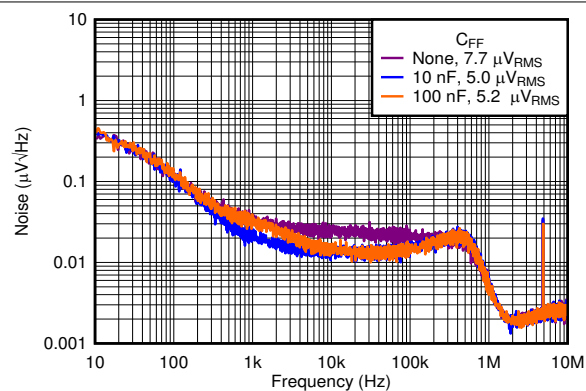
$V_{IN} = V_{OUT} + 1.0\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{IN} = C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$, $V_{RMS} \text{ BW} = 10\text{Hz}$ 至 100kHz

图 5-8. 频谱噪声密度与频率和输出电压



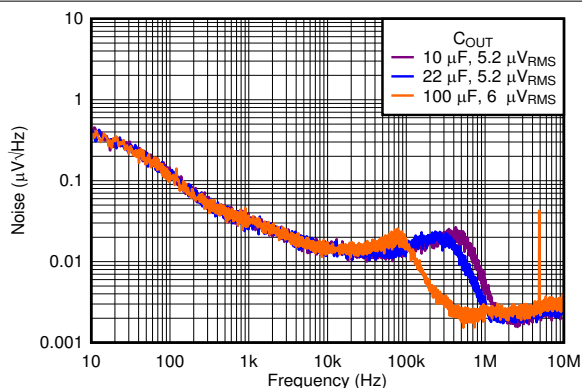
$V_{IN} = 2.2\text{V}$, $V_{OUT} = 1.2\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{IN} = C_{OUT} = 10\mu\text{F}$, $C_{FF} = 10\text{nF}$, $V_{RMS} \text{ BW} = 10\text{Hz}$ 至 100kHz

图 5-9. 频谱噪声密度与频率和 $C_{NR/SS}$ 间的关系



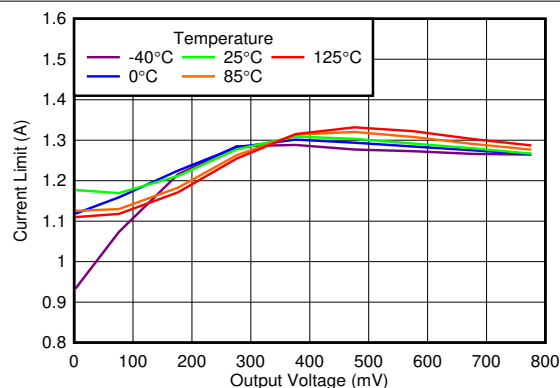
$V_{IN} = 2.2\text{V}$, $V_{OUT} = 1.2\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{IN} = C_{OUT} = 10\mu\text{F}$, $C_{NR/SS} = 10\text{nF}$, $V_{RMS} \text{ BW} = 10\text{Hz}$ 至 100kHz

图 5-10. 频谱噪声密度与频率和 C_{FF} 间的关系



$V_{IN} = 2.2\text{V}$, $V_{OUT} = 1.2\text{V}$, $I_{OUT} = 500\text{mA}$, $C_{IN} = 10\mu\text{F}$, $C_{NR/SS} = C_{FF} = 10\text{nF}$, $V_{RMS} \text{ BW} = 10\text{Hz}$ 至 100kHz

图 5-11. 频谱噪声密度与频率和 C_{OUT} 间的关系



$V_{IN} = 1.4\text{V}$, $V_{OUT} = 0.8\text{V}$

图 5-12. 电流限制折返

5.6 典型特性 (续)

在 $T_J = 25^\circ\text{C}$ 、 $1.4\text{V} \leq V_{\text{IN}} \leq 6.5\text{V}$ 、 $V_{\text{IN}} \geq V_{\text{OUT(NOM)}} + 0.3\text{V}$ 、 $V_{\text{OUT}} = 0.8\text{V}$ 、 $\text{SS_CTRL} = \text{GND}$ 、 $I_{\text{OUT}} = 5\text{mA}$ 、 $V_{\text{EN}} = 1.1\text{V}$ 、 $C_{\text{OUT}} = 10\mu\text{F}$ 、 $C_{\text{NR/SS}} = C_{\text{FF}} = 0\text{nF}$ ，PG 引脚上拉至 $100\text{k}\Omega$ 的 V_{OUT} ，并且 $\text{SS_CTRL} = \text{GND}$ （除非另有说明）

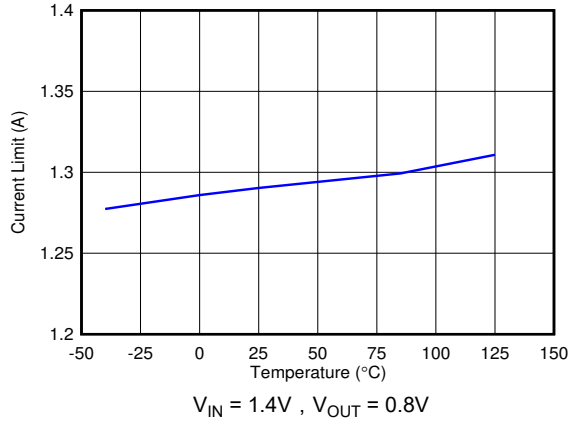


图 5-13. 电流限制与温度间的关系

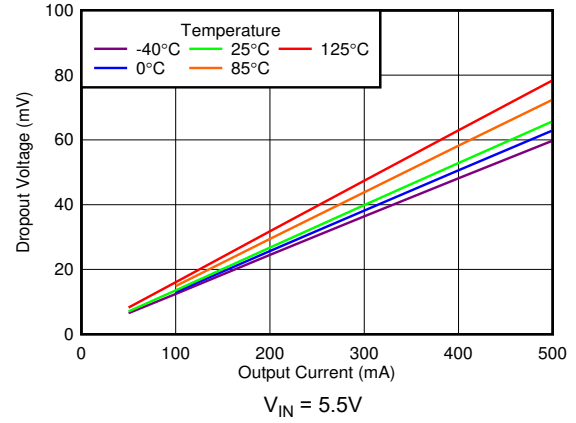


图 5-14. 压降电压与输出电流间的关系

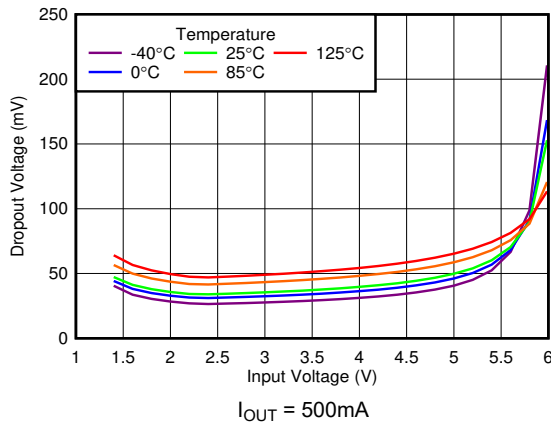


图 5-15. 压降电压与输入电压间的关系

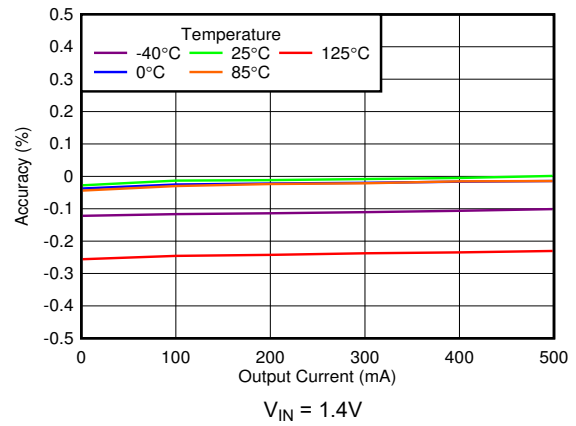


图 5-16. 负载调整率

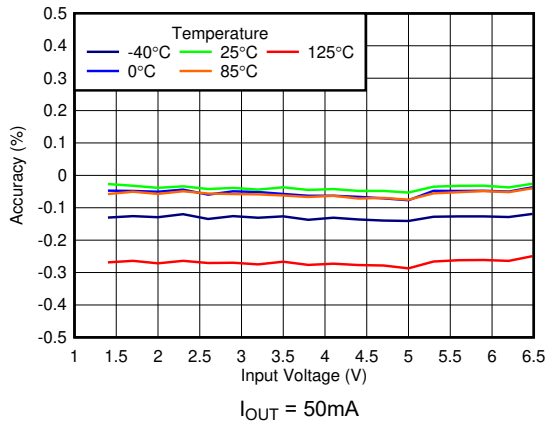


图 5-17. 线路调整

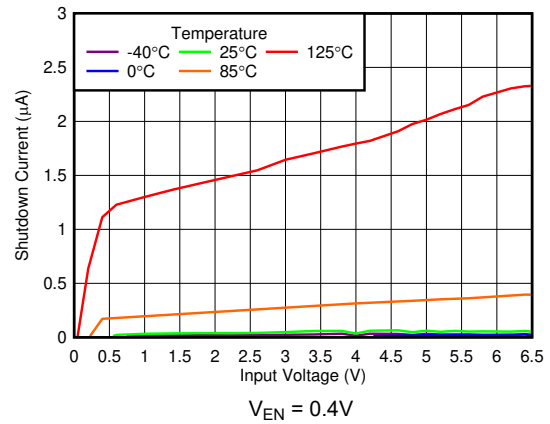


图 5-18. 关断电流与输入电压间的关系

5.6 典型特性 (续)

在 $T_J = 25^\circ\text{C}$ 、 $1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$ 、 $V_{IN} \geq V_{OUT(NOM)} + 0.3\text{V}$ 、 $V_{OUT} = 0.8\text{V}$ 、 $SS_CTRL = \text{GND}$ 、 $I_{OUT} = 5\text{mA}$ 、 $V_{EN} = 1.1\text{V}$ 、 $C_{OUT} = 10\text{ }\mu\text{F}$ 、 $C_{NR/SS} = C_{FF} = 0\text{nF}$ ，PG 引脚上拉至 $100\text{k}\Omega$ 的 V_{OUT} ，并且 $SS_CTRL = \text{GND}$ （除非另有说明）

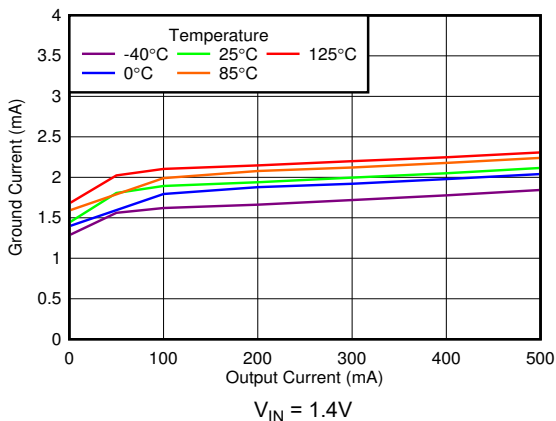


图 5-19. 接地电流与输出电流间的关系

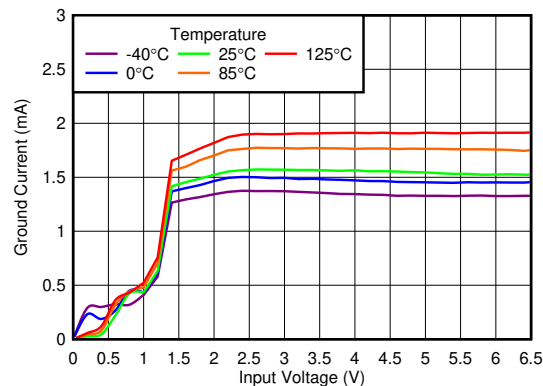


图 5-20. 接地电流与输入电压间的关系

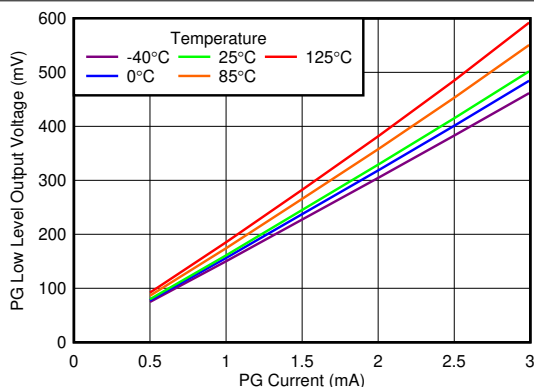


图 5-21. PG 低电平电压与 PG 电流 ($V_{IN} = 1.4\text{V}$)

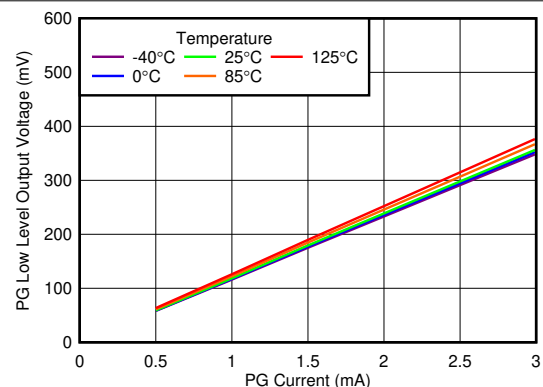


图 5-22. PG 低电平电压与 PG 电流 ($V_{IN} = 6.5\text{V}$)

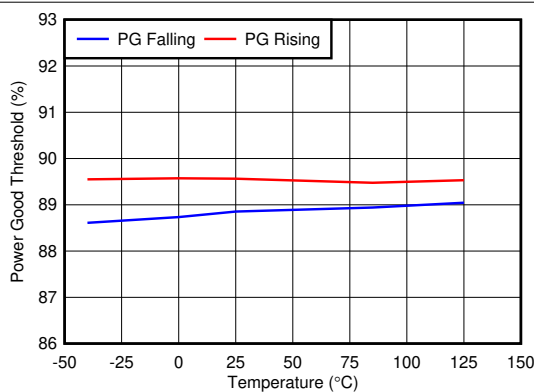


图 5-23. PG 阈值与温度间的关系

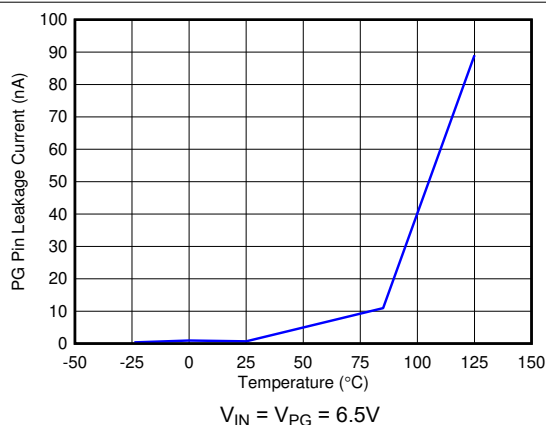


图 5-24. PG 漏电流与温度间的关系

5.6 典型特性 (续)

在 $T_J = 25^\circ\text{C}$ 、 $1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$ 、 $V_{IN} \geq V_{OUT(NOM)} + 0.3\text{V}$ 、 $V_{OUT} = 0.8\text{V}$ 、 $SS_CTRL = \text{GND}$ 、 $I_{OUT} = 5\text{mA}$ 、 $V_{EN} = 1.1\text{V}$ 、 $C_{OUT} = 10\mu\text{F}$ 、 $C_{NR/SS} = C_{FF} = 0\text{nF}$ ，PG 引脚上拉至 $100\text{k}\Omega$ 的 V_{OUT} ，并且 $SS_CTRL = \text{GND}$ （除非另有说明）

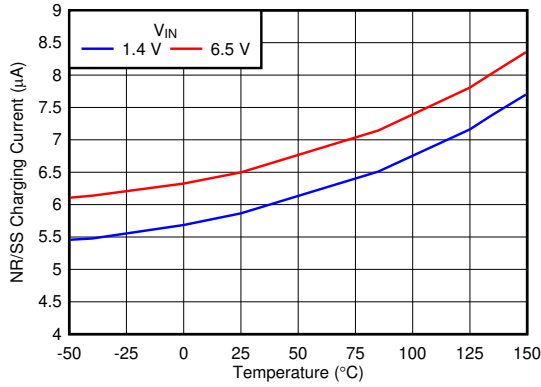


图 5-25. 软启动电流与温度 ($SS_CTRL = \text{GND}$)

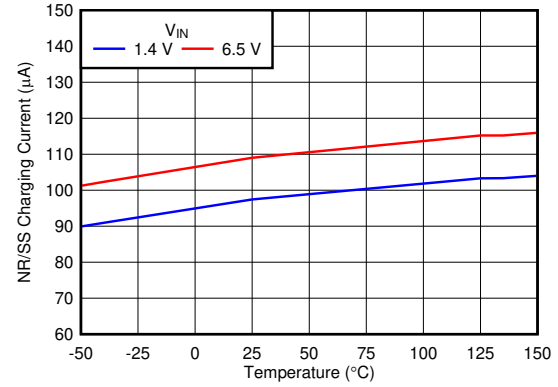


图 5-26. 软启动电流与温度间的关系 ($SS_CTRL = V_{IN}$)

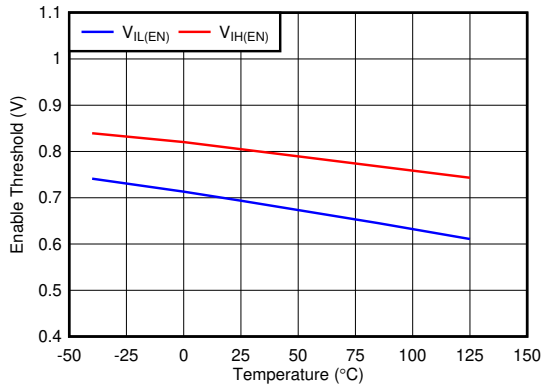


图 5-27. 使能阈值与温度间的关系

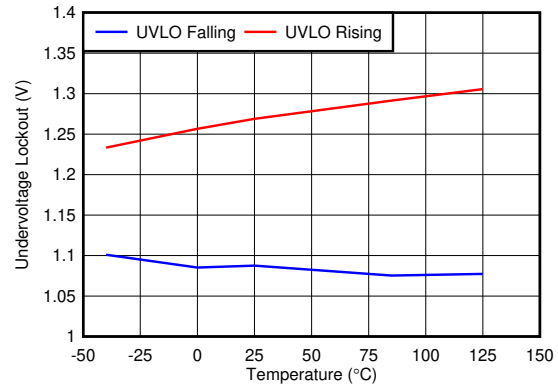
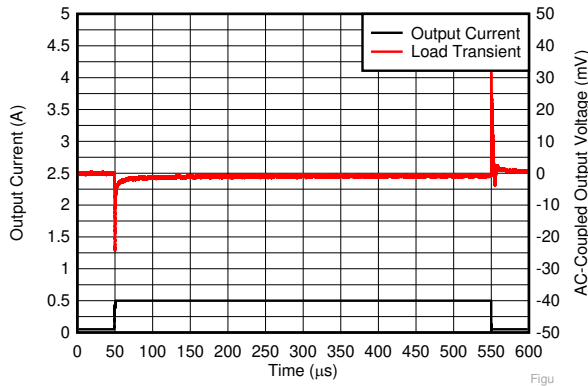
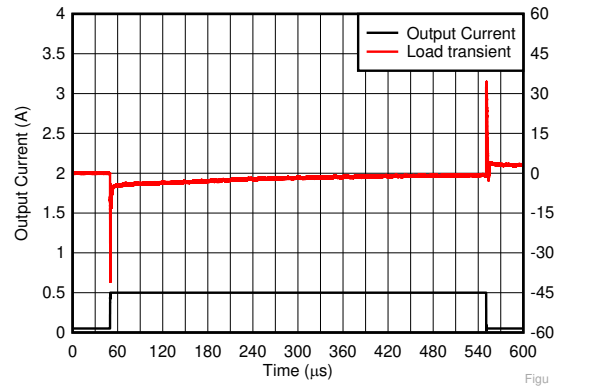


图 5-28. 输入 UVLO 阈值与温度间的关系



$V_{IN} = 1.4\text{V}$, $I_{OUT} = 50\text{mA}$ 至 500mA 至 50mA ($1\text{A}/\mu\text{s}$ 时),
 $C_{OUT} = 10\mu\text{F}$, $V_{PG} = V_{OUT}$

图 5-29. 负载瞬态响应 ($V_{OUT} = 0.8\text{V}$)

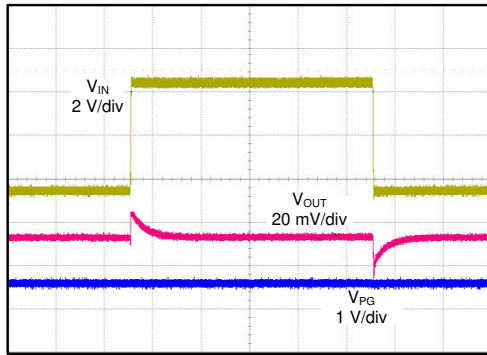


$V_{IN} = 5.5\text{V}$, $I_{OUT} = 50\text{mA}$ 至 500mA 至 50mA ($1\text{A}/\mu\text{s}$ 时),
 $C_{OUT} = 10\mu\text{F}$, $V_{PG} = V_{OUT}$

图 5-30. 负载瞬态响应 ($V_{OUT} = 5.0\text{V}$)

5.6 典型特性 (续)

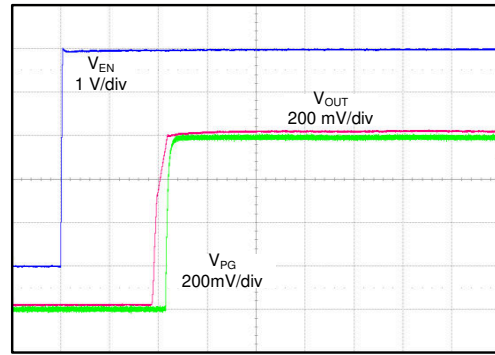
在 $T_J = 25^\circ\text{C}$ 、 $1.4\text{V} \leq V_{IN} \leq 6.5\text{V}$ 、 $V_{IN} \geq V_{OUT(NOM)} + 0.3\text{V}$ 、 $V_{OUT} = 0.8\text{V}$ 、 $SS_CTRL = \text{GND}$ 、 $I_{OUT} = 5\text{mA}$ 、 $V_{EN} = 1.1\text{V}$ 、 $C_{OUT} = 10\text{ }\mu\text{F}$ 、 $C_{NR/SS} = C_{FF} = 0\text{nF}$ ，PG 引脚上拉至 $100\text{k}\Omega$ 的 V_{OUT} ，并且 $SS_CTRL = \text{GND}$ （除非另有说明）



Time (200 $\mu\text{s}/\text{div}$)

$V_{IN} = 1.4\text{V}$ 至 6.5V 至 1.4V (2A/ μs 时)， $V_{OUT} = 0.8\text{V}$ ， $I_{OUT} = 500\text{mA}$ ， $C_{NR/SS} = C_{FF} = 10\text{nF}$ ， $V_{PG} = V_{OUT}$

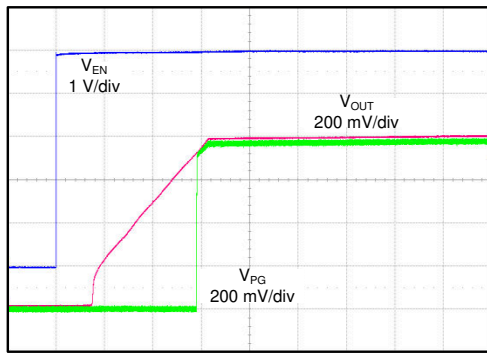
图 5-31. 线路瞬态



Time (50 $\mu\text{s}/\text{div}$)

$V_{IN} = 1.4\text{V}$ ， $V_{PG} = V_{OUT}$

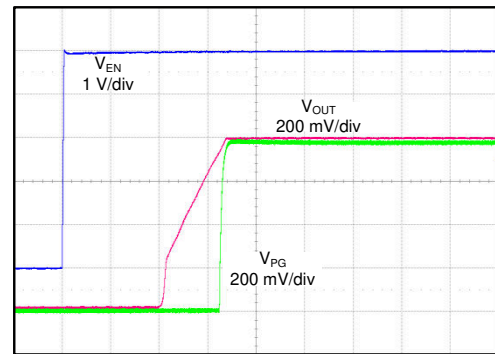
图 5-32. 启动 ($SS_CTRL = \text{GND}$ ， $C_{NR/SS} = 0\text{nF}$)



Time (500 $\mu\text{s}/\text{div}$)

$V_{IN} = 1.4\text{V}$ ， $V_{PG} = V_{OUT}$

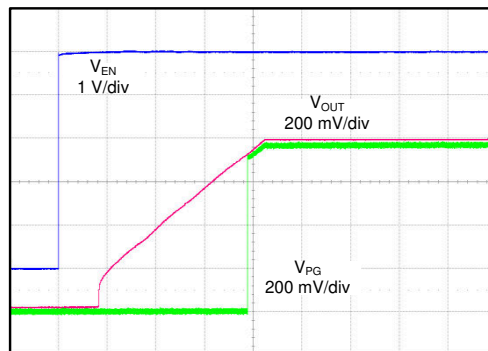
图 5-33. 启动 ($SS_CTRL = \text{GND}$ ， $C_{NR/SS} = 10\text{nF}$)



Time (50 $\mu\text{s}/\text{div}$)

$V_{IN} = 1.4\text{V}$ ， $V_{PG} = V_{OUT}$

图 5-34. 启动 ($SS_CTRL = V_{IN}$ ， $C_{NR/SS} = 10\text{nF}$)



Time (2 ms/div)

$V_{IN} = 1.4\text{V}$ ， $V_{PG} = V_{OUT}$

图 5-35. 启动 ($SS_CTRL = V_{IN}$ ， $C_{NR/SS} = 1\text{ }\mu\text{F}$)

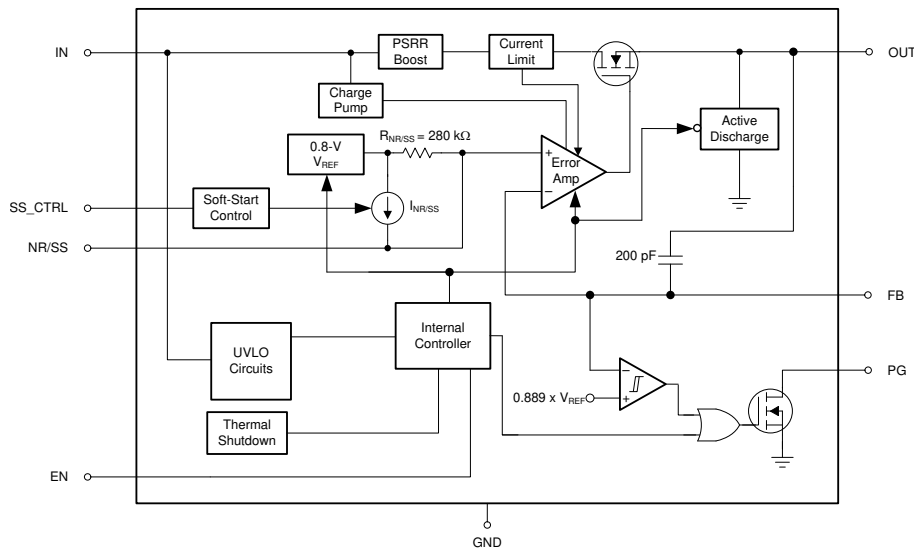
6 详细说明

6.1 概述

TPS7A90 是一款低噪声、高 PSRR、低压降 (LDO) 稳压器，能够提供 500mA 负载，最大压降仅为 200mV。TPS7A90 可在低至 1.4V 的输入电压及 0.8V 的输出电压下运行。得益于这种低噪声、高 PSRR 和低压降电压的组合，该器件非常适合用作 LDO，为从高速通信应用中的噪声敏感型通信元件到高端微处理器或现场可编程门阵列 (FPGA) 的多个负载供电。

如 [功能方框图](#) 所示，TPS7A90 线性稳压器具有一个低噪声、0.8V 内部基准，可从外部进行滤波，从而获得更低的输出噪声。内部保护电路（例如欠压锁定）可防止器件在输入足够高以建立精确调节之前导通。还包括折返电流限制，允许输出在输出电压处于稳压状态时提供额定的输出电流，但会降低短路情况下允许的输出电流。内部电源正常检测电路允许对下游电源进行定序，并在输出电压低于调节阈值时发出警报。

6.2 功能方框图



6.3 特性说明

6.3.1 输出使能

TPS7A90 的使能引脚 (EN) 为高电平。当使能引脚电压高于 $V_{IH(EN)}$ 时，输出电压被启用；当使能引脚电压低于 $V_{IL(EN)}$ 时，输出电压被禁用。如果不需要独立控制输出电压，则将使能引脚连接至输入端。

TPS7A90 具有一个内部下拉 MOSFET，当器件被禁用以主动放电输出电压时，它将放电电阻器从 V_{OUT} 连接到地。

6.3.2 压降电压 (V_{DO})

压降电压 (V_{DO}) 定义为 500mA 的额定电流 (I_{RATED}) 下的 $V_{IN} - V_{OUT}$ 电压，其中导通 FET 完全导通并处于欧姆运行区域。 V_{DO} 间接指定了一个高于额定编程输出电压的最小输入电压，在此电压下，预计输出电压将保持在调节范围内。如果输入低于标称输出调节，则输出跟随输入。

导通 FET 的 $R_{DS(ON)}$ 决定压降电压。因此，如果 LDO 在额定电流以下运行，则该电流的 V_{DO} 会相应地缩放。使用 [方程式 1](#) 计算 TPS7A90 的 $R_{DS(ON)}$ ：

$$R_{DS(ON)} = \frac{V_{DO}}{I_{RATED}} \quad (1)$$

6.3.3 输出电压精度

输出电压精度指定了相对于预期额定输出电压的最小和最大输出电压误差，以百分比表示。TPS7A90 的输出电压精度为 1%，包括内部基准引入的误差、负载调整率以及在整个额定负载范围内和线路工作条件过热时的线路调节变化，具体按照 [电气特性](#) 规定进行调整。输出电压精度还考虑了不同制造批次之间的所有差异。

6.3.4 高电源抑制比 (PSRR)

PSRR 用于衡量 LDO 控制环路对输入源噪声的抑制能力，从而使直流输出电压在整个频谱（通常测量为 10Hz 至 10MHz）内尽可能不含噪声。尽管 PSRR 是噪声信号幅度的损失，但为了方便起见，[节 5.6](#) 中的 PSRR 曲线以分贝 (dB) 为单位显示为正值。[方程式 2](#) 示出了 PSRR 计算作为频率的函数，其中输入噪声电压 ($V_{IN}(f)$) 和输出噪声电压 ($V_{OUT}(f)$) 是各个正弦信号的振幅。

$$PSRR (dB) = 20 \log_{10} \left(\frac{V_{IN}(f)}{V_{OUT}(f)} \right) \quad (2)$$

从输入端耦合到内部参考电压的噪声是降低 PSRR 性能的主要因素。TI 建议使用降噪电容器来滤除输入电压中不必要的噪声，从而与内部电阻器形成一个低通滤波器，以提高低频下的 PSRR 性能。

LDO 通常不仅用作降压稳压器，还用于为噪声敏感型元件提供非常干净的电源轨。TPS7A90 尤其如此，因为它有一个出色的电路来将 PSRR 从 200kHz 升至 1MHz。该升压电路有助于进一步滤除在该区域中运行的开关稳压器的开关噪声；请参阅 [节 5.6](#)。为了实现该 PSRR 升压电路的最大优势，TI 建议使用在 100kHz 至 1MHz 频带内具有最小阻抗的电容器。

6.3.5 低输出噪声

LDO 噪声定义为由半导体电路产生的内部固有噪声。TPS7A90 专为系统应用而设计，在这些应用中，电源轨上的噪声最小化对系统性能至关重要。基于锁相环 (PLL) 的时钟电路就会出现这种情况，其中最小相位噪声至关重要；或者在测试和测量系统中，即使是很小的电源噪声波动也会使瞬时测量精度产生失真。

TPS7A90 包括一个低噪声基准，用于在正常运行时建立最小的输出噪声。通过添加降噪电容器 ($C_{NR/SS}$)、前馈电容器 (C_{FF}) 或者两者的组合来进一步改进。请参阅 [降噪和软启动电容器 \(\$C_{NR/SS}\$ \)](#) 和 [前馈电容器 \(\$C_{FF}\$ \)](#) 部分，了解详情。

有关噪声和噪声测量的更多信息，请参阅 [如何测量 LDO 噪声](#) 白皮书。

6.3.6 输出软启动控制

软启动是指 EN 和 UVLO 超出阈值后 LDO 导通期间输出电压的斜升特性。降噪电容器 ($C_{NR/SS}$) 具有两个用途，即降低输出噪声以及在开启期间设置软启动斜坡。较大的降噪电容器值可降低噪声，但也会导致输出开启斜坡速率变慢。

TPS7A90 具有 SS_CTRL 引脚。当 SS_CTRL 引脚接地时，NR/SS 引脚的充电电流为 6.2μA（典型值）；当此引脚连接到 IN 时，NR/SS 引脚的充电电流会增加至 100μA（典型值）。更高的电流允许使用更大的降噪电容器，并保持合理的启动时间。[图 6-1](#) 显示了软启动电路的简化方框图。开关 SW 断开以在 V_{FB} 达到 V_{REF} 的约 97% 后，关闭 $I_{NR/SS}$ 电流源。 $V_{NR/SS}$ 的最终 3% 通过降噪电阻器 (R_{NR}) 充电，这会产生 RC 延迟。 R_{NR} 约为 280kΩ，在使用较大值 $C_{NR/SS}$ 时需要超高精度的应用必须考虑此 RC 延迟。

如果未在 NR/SS 引脚上使用降噪电容器，则将 SS_CTRL 引脚连接到 IN 引脚可能会导致输出电压过冲约 10%。通过将 SS_CTRL 引脚连接到 GND 或在 NR/SS 引脚上使用电容器来更最大限度地减少此过冲。

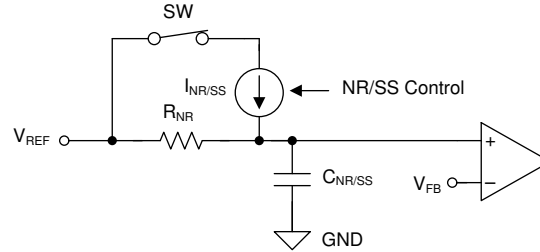


图 6-1. 简化的软启动电路

6.3.7 电源正常功能

电源正常电路通过监测反馈引脚电压来指示输出电压状态。当反馈引脚电压降至 $V_{IT(PG)}$ 以下时，PG 引脚开漏输出将接合并将 PG 引脚拉至接近 GND。当反馈电压超出 $V_{IT(PG)}$ 阈值的量大于 $V_{HYS(PG)}$ 时，PG 引脚变为高阻抗。通过将上拉电阻器连接至外部电源，任何下游器件都可以接收电源正常作为可用于时序控制的逻辑信号。确保外部上拉电源电压使接收器件获得有效的逻辑信号。TI 建议使用 $10k\Omega$ 至 $100k\Omega$ 的上拉电阻器。TI 还建议在需要高精度的应用或需要微处理器引起复位的应用中使用外部复位器件，例如 [TPS3890](#)。

当使用前馈电容器 (C_{FF}) 时，LDO 启动的时间常数会增加，而电源正常输出时间常数保持不变，这可能导致电源正常输出的状态无效。为避免此问题并接收有效的 PG 输出，请确保 LDO 启动和电源正常输出的时间常数相匹配，这可以通过添加一个与电源正常上拉电阻器并联的电容器来完成。另请参阅 [使用前馈电容器和低压降稳压器的优缺点应用手册](#)。

仅当器件在高于器件最小输入电压的情况下工作时，PG 的状态才有效，并且当输入电压降至低于 UVLO 阈值减去 UVLO 迟滞时，无论输出电压状态如何，电源正常状态都会被置为有效。[图 6-2](#) 显示了电源正常电路的简化方框图。当输入电压降至大约 $0.8V$ 以下时，没有足够的栅极驱动电压来使开漏电源正常器件保持导通状态，并且电源正常输出被拉至高电平。将电源正常状态上拉电阻连接至输出电压有助于最大程度地减小此影响。

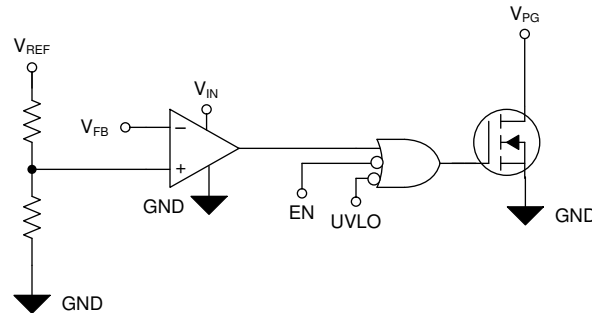


图 6-2. 简化的 PG 电路

6.3.8 内部保护电路

6.3.8.1 欠压锁定 (UVLO)

TPS7A90 具有一个独立的欠压锁定 (UVLO) 电路，可监控输入电压，从而以可控且一致的方式导通和关断输出电压。为了防止在开启过程中输入下降时器件关闭，UVLO 具有约 $290mV$ 的滞后。

UVLO 电路会快速响应 V_{IN} 上的干扰，并在该电源轨开始过早崩溃时禁用器件的输出。使用一个足够大的输入电容器，以将输入瞬变减慢到每微秒两伏以下。

6.3.8.2 内部电流限制 (I_{CL})

内部电流限制电路用于保护 LDO 免受瞬态高负载电流故障或短路事件的影响。LDO 的设计不是为了在稳态条件下在电流限制下运行。在输出电压被拉至低于稳压输出电压 10% 的过流事件期间，LDO 会提供 [电气特性](#)表中指定的恒定电流。当输出电压下降时，输出电流会减小，以便更好地保护器件。在硬短路事件期间，电流会降低至

大约 1.45A。有关当前限制折返行为的更多信息，请参阅 [典型特性](#) 中的图 5-12。但是，当发生电流限制事件时，由于功率耗散增加，LDO 开始发热。热量的增加会触发集成式热关断保护电路。

6.3.8.3 过热保护

TPS7A90 包含热关断保护电路，可在 LDO 耗散过多热量时关闭输出电流。当导通 FET 的结温 (T_J) 超过 160°C (典型值) 时，会发生热关断。热关断迟滞可确保当温度降至 140°C (典型值) 时，LDO 再次复位 (导通)。半导体芯片的热时间常数相当短，因此当达到热关断点时，输出会以高频率循环开关，直到功率耗散降低。

TPS7A90 的内部保护电路旨在防止出现热过载状况。该电路并不是为了取代适当的散热装置。TPS7A90 持续不断地运行至热关断状态会降低器件的可靠性。

为了实现可靠运行，结温必须限制在最高 125°C 。要估算给定布局中的热裕度，请在最坏情况负载和最高输入电压条件下增加环境温度，直到触发热保护关断。为了实现良好的可靠性，热关断的触发温度必须比应用预期的最高环境温度至少高出 35°C 。该配置可在最高预计环境温度和最差负载情况下产生 125°C 最差情况结温。

6.4 器件功能模式

表 6-1 提供了正常模式、压降模式和禁用模式之间的快速比较情况。

表 6-1. 器件功能模式比较

工作模式	参数			
	V_{IN}	EN	I_{OUT}	T_J
正常 ⁽¹⁾	$V_{IN} > V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{IH(EN)}$	$I_{OUT} < I_{CL}$	$T_J < T_{sd}$
压降 ⁽¹⁾	$V_{IN} < V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{IH(EN)}$	$I_{OUT} < I_{CL}$	$T_J < T_{sd}$
被禁用 ⁽²⁾	$V_{IN} < V_{UVLO}$	$V_{EN} < V_{IL(EN)}$	—	$T_J > T_{sd}$

(1) 必须满足表格所有条件。

(2) 当满足任何条件时，该器件被禁用。

6.4.1 正常运行

当满足下列条件时，器件的输出电压会稳定在标称值：

- 输入电压大于标称输出电压加上压降电压 ($V_{OUT(nom)} + V_{DO}$)
- 使能电压先前已超过使能上升阈值电压，但尚未降至低于使能下降阈值
- 输出电流小于电流限制 ($I_{OUT} < I_{CL}$)
- 器件结温低于热关断温度 ($T_J < T_{sd}$)

6.4.2 压降运行

如果输入电压低于标称输出电压与指定压降电压之和，但仍满足正常工作模式的所有其他条件，则器件将工作在压降模式。在此模式下，输出电压会跟踪输入电压。在该模式下器件的瞬态性能会显著下降，因为导通器件处于三极管状态，不再控制流过 LDO 的电流。压降过程中的线路或负载瞬态可能会导致输出电压偏差较大。

当器件处于稳定压降状态 (是指器件处于压降状态时， $V_{IN} < V_{OUT(NOM)} + V_{DO}$ ，紧随正常稳压状态，但不包括启动期间) 时，尽可能硬性地驱动导通 FET。当输入电压恢复到 $V_{IN} \geq V_{OUT(NOM)} + V_{DO}$ 时，如果输入电压转换速率大于 $0.1\text{V}/\mu\text{s}$ ， V_{OUT} 可能会在短时间内过冲。

6.4.3 禁用

通过将使能引脚压到 0.4V 以下，可以关闭 TPS7A90 的输出。当被禁用时，导通器件被关闭，内部电路被关断，并且输出电压由一个从输出到接地的内部电阻器主动放电至接地。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TPS7A90 是一款线性稳压器，在输入端的工作电压范围为 1.4V 至 6.5V，该稳压器的电压范围为 0.8V 至 5.0V，精度为 1%，最大输出电流为 500mA。效率由输出电压与输入电压之比定义，因为 TPS7A90 是线性稳压器。为了实现高效率，压降电压 ($V_{IN} - V_{OUT}$) 必须尽可能小，因此需要超低压降 LDO。能否在应用中成功实现 LDO 取决于应用要求。本部分将说明主要器件特性，以及如何出色地实现特性，从而获得可靠的设计。

7.1.1 可调输出

如图 7-1 所示，可以使用电阻分压器网络在 0.8V 至 5.2V 范围内调节 TPS7A90 的输出电压。

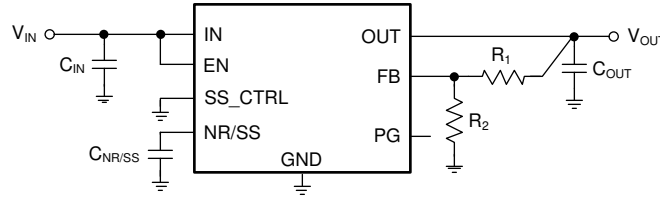


图 7-1. 可调节运行

可以使用 [方程式 3](#) 来计算任意输出电压范围的 R_1 和 R_2 。为了获得出色的噪声性能，此电阻网络提供的电流必须大于或等于 $5\ \mu\text{A}$ 。

$$R_1 = R_2 \left(\frac{V_{OUT}}{V_{REF}} - 1 \right) \quad (3)$$

其中

$$\frac{|V_{REF(max)}|}{R_2} > 5\ \mu\text{A} \quad (4)$$

如果需要更高的电压精度，请考虑反馈引脚电流 (I_{FB}) 产生的输出电压失调影响并使用容差为 0.1% 的电阻器。

[表 7-1](#) 列出了使用市售、容差为 0.1% 的电阻器实现几个最常见电压轨所需的电阻器组合，以更大限度地提高标称电压精度，并遵循 [方程式 3](#) 和 [方程式 4](#) 中给出的公式。

表 7-1. 推荐反馈电阻器值

$V_{OUT(TARGET)}$ (V)	反馈电阻器值 ⁽¹⁾		计算出的输出电压 (V)
	R_1 (k Ω)	R_2 (k Ω)	
0.8	短路	开路	0.800
1.00	2.55	10.2	1.000
1.20	5.9	11.8	1.200
1.50	9.31	10.7	1.496
1.80	1.87	1.5	1.797
1.90	15.8	11.5	1.899
2.50	2.43	1.15	2.490
3.00	3.16	1.15	2.998
3.30	3.57	1.15	3.283

表 7-1. 推荐反馈电阻器值 (续)

V _{OUT(TARGET)} (V)	反馈电阻器值 ⁽¹⁾		计算出的输出电压 (V)
	R ₁ (kΩ)	R ₂ (kΩ)	
5.00	10.5	2	5.00

(1) R₁ 从 OUT 连接到 FB；R₂ 从 FB 连接到 GND；请参阅图 7-1。

7.1.2 启动

7.1.2.1 使能 (EN) 和欠压锁定 (UVLO)

只有当 EN 和 UVLO 高于各自的电压阈值时，TPS7A90 才会导通。TPS7A90 具有一个独立的 UVLO 电路，该电路监测输入电压，以实现受控和一致的开启和关闭。UVLO 具有约 290mV 的滞后，以防止在开启过程中输入下降时器件关闭。当存在输入电压时，EN 信号可实现 LDO 的独立逻辑电平导通和关断。如果不需要独立导通，建议将 EN 直接连接到 IN。

TPS7A90 具有一个内部下拉 MOSFET，当器件被禁用以主动放电输出电压时，它将放电电阻器从 V_{OUT} 连接到地。

7.1.2.2 降噪和软启动电容器 (C_{NR/SS})

C_{NR/SS} 电容器具有两个用途，即降低输出噪声以及在开启期间设置软启动斜坡。

7.1.2.2.1 噪声降低

对于低噪声应用，C_{NR/SS} 电容器构成了一个 RC 滤波器，用于滤除输出噪声，该噪声在其他情况下被控制环路放大。对于低噪声应用，建议将 C_{NR/SS} 从 10nF 设置为 10μF。可以使用更大的 C_{NR/SS} 值；但是，在 1μF 之上，降低 10Hz 以上频率的输出电压噪声几乎没有好处。

7.1.2.2.2 软启动和涌流

软启动是指超过 EN 和 UVLO 阈值后输出电压的逐渐上升特性。降低启动期间输出电压升高的速度也会降低输出电容器充电所需的电流量，这称为浪涌电流。浪涌电流定义为启动期间进入 LDO 的电流。浪涌电流由负载电流、用于对输出电容器充电的电流和接地引脚电流（对浪涌电流的影响很小）组成。此电流很难测量，因为必须移除输入电容器，因此不建议这样做。但是，使用方程式 5 来估算浪涌电流：

$$I_{OUT}(t) = \left(\frac{C_{OUT} \times d V_{OUT}(t)}{d t} \right) + \left(\frac{V_{OUT}(t)}{R_{LOAD}} \right) \quad (5)$$

其中：

- V_{OUT}(t) 是导通斜坡的瞬时输出电压
- dV_{OUT}(t) / dt 是 V_{OUT} 斜坡的斜率
- R_{LOAD} 是输出电阻负载阻抗

TPS7A90 具有单调、电压受控的软启动功能，通过外部电容器 (C_{NR/SS}) 进行设置。该软启动有助于减小浪涌电流，并更大限度地减少输入电源总线的负载瞬变，在为 FPGA、数字信号处理器 (DSP) 或其他高电流负载供电时，这些瞬变可能会导致潜在的启动初始化问题。

为了实现单调启动，TPS7A90 误差放大器跟踪外部软启动电容器的电压斜坡，直到电压超过内部参考的约 97%。V_{NR/SS} 的最终 3% 通过降噪电阻器 (R_{NR}) 充电，从而产生 RC 延迟。R_{NR} 约为 280kΩ，在使用较大值 C_{NR/SS} 时需要超高精度的应用必须考虑此 RC 延迟。

软启动斜坡时间取决于软启动充电电流 (I_{NR/SS})、软启动电容 (C_{NR/SS}) 和内部基准 (V_{REF})。使用方程式 6 计算近似软启动斜坡时间 (t_{SS})：

$$t_{SS} = (V_{REF} \times C_{NR/SS}) / I_{NR/SS} \quad (6)$$

$I_{NR/SS}$ 的值由 SS_CTRL 引脚的状态决定。当 SS_CTRL 引脚连接至 GND 时, $I_{NR/SS}$ 电流的典型值为 6.2μA。将 SS_CTRL 引脚连接至 IN 会增加 100μA 的典型软启动充电电流。如果需要更短的启动时间 (例如使用大型降噪电容器时), 则 $I_{NR/SS}$ 的较大充电电流很有用。

7.1.3 电容器推荐

TPS7A90 设计为在输入、输出和降噪引脚使用低等效串联电阻 (ESR) 陶瓷电容器来实现稳定。多层陶瓷电容器是这类应用的行业标准, 建议使用, 但必须充分了解其局限性。采用 X7R 额定、X5R 额定和 COG 额定电介质材料的陶瓷电容器可在整个温度范围内提供相对良好的电容稳定性。正是因为电容变化如此之大, 才不鼓励使用 Y5V 额定电容器。在所有情况下, 陶瓷电容器都会随着工作电压和温度的变化而变化很大, 设计工程师必须意识到这些特性。通用指南建议陶瓷电容器降额 50%。本文中推荐的输入和输出电容器考虑了 50% 的电容降额。

7.1.3.1 输入和输出电容器要求 (C_{IN} 和 C_{OUT})

TPS7A90 的设计和特点是需要在输入端使用 10μF 的陶瓷电容器, 并在输出端使用陶瓷电容器。为了最大限度减轻电容器与器件之间的布线电感, 请将输入和输出电容器尽可能靠近输入和输出引脚放置。

必须注意输入电容, 以更大限度地减少启动期间和负载电流阶跃的瞬态输入压降。如果输入电容器 (与引线电感相结合) 在瞬态期间产生高 Q 值峰值效应, 则仅使用非常大的陶瓷输入电容就可能导致输出端出现不必要的振铃, 因此需要将设计良好的短互连布线连接到上游电源以更大限度地减少振铃。通过将具有几百毫欧 ESR 的钽电容器与陶瓷输入电容器并联, 可以实现对不必要振铃的阻尼。UVLO 电路会快速响应 V_{IN} 上的干扰, 并在该电源轨开始过早崩溃时禁用器件的输出。使用一个足够大的输入电容器, 以将输入瞬变减慢到每微秒两伏以下。

7.1.3.1.1 负载阶跃瞬态响应

负载阶跃瞬态响应是 LDO 对负载电流阶跃变化的输出电压响应。负载阶跃后立即耗尽的电荷深度与输出电容大小成正比。然而, 尽管较大的输出电容可降低负载阶跃期间出现的任何电压骤降或峰值, 但控制环路带宽也会降低, 从而缩短响应时间。

LDO 无法灌入电荷, 因此当输出负载移除或大幅降低时, 控制环路必须关闭导通 FET 并等待任何多余的电荷耗尽。

7.1.3.2 前馈电容器 (C_{FF})

虽然从 FB 引脚到 OUT 引脚不需要前馈电容器 (C_{FF}) 来实现稳定性, 但 10nF 的前馈电容器可以提高噪声和 PSRR 性能。当使用更高的电容 C_{FF} 时, 启动时间更长, 电源正常信号可能会错误地指示输出电压已稳定。有关详细说明, 请参阅应用手册 [使用前馈电容器和低压降稳压器的优缺点](#)。

7.1.4 功率耗散 (P_D)

电路可靠性需要适当考虑器件功率耗散、印刷电路板 (PCB) 上的电路位置以及正确的热平面尺寸。稳压器周围的 PCB 区域必须尽量消除其他会导致热应力增加的发热器件。

对于一阶近似, 稳压器中的功率耗散取决于输入到输出电压差和负载条件。[方程式 7](#) 可计算 P_D :

$$P_D = (V_{IN} - V_{OUT}) \times I_{OUT} \quad (7)$$

通过适当选择系统电压轨, 可更大限度地降低功率耗散, 从而实现更高的效率。为了实现更低功率耗散, 请使用正确输出调节所必需的最小输入电压。

DSK 封装的主要热传导路径是通过连接到 PCB 的散热焊盘。将散热焊盘焊接到器件下方的铜焊盘区域。此焊盘区域必须包含一组镀通孔, 这些通孔会将热量传导至额外的铜平面以增加散热。

最大功耗决定了该器件允许的最高环境温度 (T_A)。根据[方程式 8](#), 功率耗散和结温通常与 PCB 和器件封装组合的结至环境热阻 ($R_{\theta JA}$) 和环境空气温度 (T_A) 有关。

$$T_J = T_A + (\theta_{JA} \times P_D) \quad (8)$$

遗憾的是，热阻 ($R_{\theta JA}$) 在很大程度上取决于特定 PCB 设计中内置的散热能力，因此会因铜总面积、铜重量和平面位置而异。节 5.4 表中记录的 $R_{\theta JA}$ 由 JEDEC 标准 PCB 和铜扩散面积决定，仅用作封装热性能的相对测量。

7.1.5 估算结温

JEDEC 标准建议使用 ψ (Ψ) 热指标来估算 LDO 在典型 PCB 板应用电路中的结温。严格来说，此类指标不是热阻参数，但提供了一种估算结温的相对实用方法。已确定这些 ψ 指标与覆铜面积明显无关。关键热指标 (Ψ_{JT} 和 Ψ_{JB}) 的使用符合方程式 9 并在节 5.4 表中给出。

$$\Psi_{JT}:T_J = T_T + \Psi_{JT} \times P_D$$
$$\Psi_{JB}:T_J = T_B + \Psi_{JB} \times P_D$$

(9)

其中：

- P_D 是耗散功率，如方程式 7 中所述
- T_T 器件封装顶部中间位置的温度
- T_B 是在距器件封装 1mm 且位于封装边缘中心位置测得的 PCB 表面温度

有关如何使用热度的更详细讨论，请参阅应用手册 [半导体和 IC 封装热指标](#)。

7.2 典型应用

本部分介绍了如何实施 TPS7A90，以便针对噪声敏感的负载实现从 2V 输入电压调节到 1.2V 输出电压。图 7-2 显示了此应用电路的示意图。

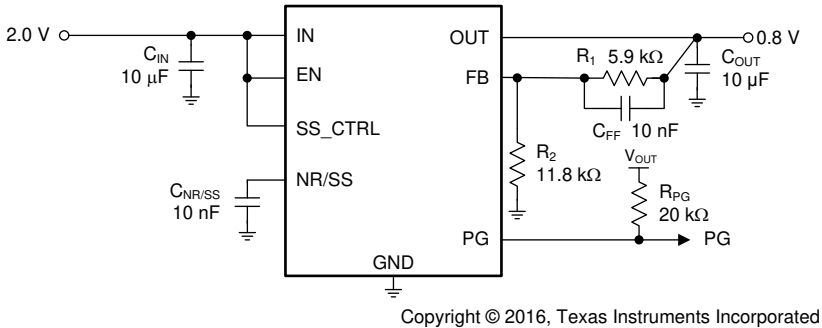


图 7-2. 应用示例

7.2.1 设计要求

图 7-2 中所示的设计示例使用表 7-2 中所列的参数作为输入参数。

表 7-2. 设计参数

参数	应用要求	设计结果
输入电压 (V_{IN})	2V, $\pm 3\%$, 由开关频率为 750kHz 的直流/直流转换器提供	1.4V 至 6.5V
最高环境工作温度	85°C	108°C 结温范围
输出电压 (V_{OUT})	1.2V, $\pm 1\%$	1.2V, $\pm 1\%$
输出电流 (I_{OUT})	500mA (最大值), 10mA (最小值)	500mA (最大值), 5mA (最小值)
RMS 噪声	< 6 μ V _{RMS} , 带宽 = 10Hz 至 100kHz	5.2 μ V _{RMS} , 带宽 = 10Hz 至 100kHz
500kHz 时的 PSRR	> 40dB	47dB
启动时间	< 2ms	80 μ s (典型值) 148 μ s (最大值)

7.2.2 详细设计过程

通过为 R_1 和 R_2 选择正确的值，将输出电压设置为 1.2V；请参阅[方程式 3](#)。

输入和输出电容需根据[电容器推荐](#)推荐电容器类型选择。输入和输出端的 10 μ F 陶瓷电容有助于在对输出电容器充电时平衡启动期间所需的电荷，从而降低输入压降。

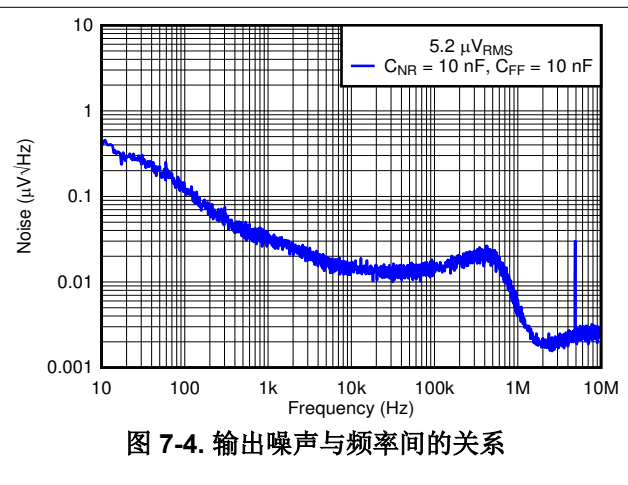
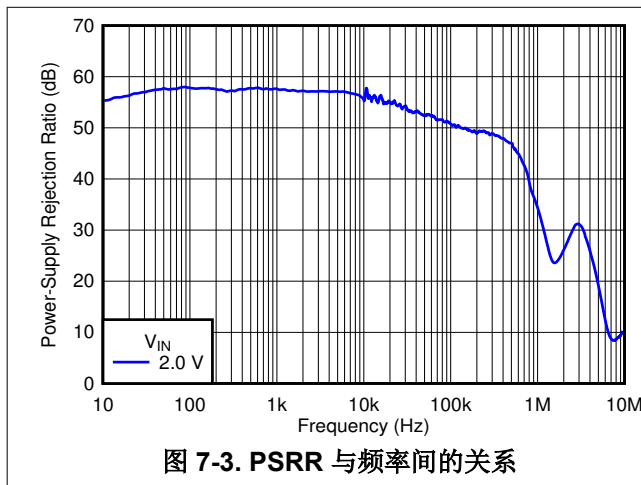
为了满足所需的启动时间 (t_{SS}) 并保持低噪声性能，选择了 0.01 μ F $C_{NR/SS}$ 并将 SS_CTRL 连接到 V_{IN} 。[方程式 10](#) 用于计算该值。使用 $I_{NR/SS(MAX)}$ 和制造差异导致的最小 $C_{NR/SS}$ 电容 (通常为 $\pm 20\%$) 可实现最短的启动时间，而使用 $I_{NR/SS(MIN)}$ 和制造差异导致的最大 $C_{NR/SS}$ 电容可实现最长的启动时间。

$$t_{SS} = (V_{REF} \times C_{NR/SS}) / I_{NR/SS} \quad (10)$$

在 500mA 最大负载下，内部功率耗散为 800mW，对应于 23°C 结温上升。在 85°C 最高环境温度下，结温处于 108°C 为了尽可能降低噪声，请使用 10nF 的前馈电容 (C_{FF})。

有关如何对 TPS7A90 进行布局以实现理想 PSRR 和噪声的示例，请参阅[布局](#)。

7.2.3 应用曲线



7.3 电源相关建议

TPS7A90 的输入设计为在 1.4V 至 6.5V 的输入电压范围内工作，输入电容器为 10 μ F。输入电压范围必须为器件提供足够的余量，以实现稳定的输出。该输入电源必须经过良好调节。如果输入电源存在噪声，则添加输入电容器用于提高输出噪声性能。

7.4 布局

7.4.1 布局指南

线性稳压器设计的一般准则是将所有电路元件放置在电路板的同一侧，并尽可能靠近相应的 LDO 引脚连接。将输入和输出电容器的接地回路连接以及 LDO 接地引脚的接地回路连接放置得尽可能彼此靠近，并通过较宽的元件侧铜表面进行连接。强烈建议不要使用过孔和长走线来建立 LDO 电路连接，否则会对系统性能产生负面影响。

7.4.1.1 电路板布局

为了更大限度地提高 TPS7A90 的交流性能，建议遵循[图 7-5](#) 中所示的布局示例。该布局将模拟地 (AGND) 与噪声电源地端隔离开来。必须连接到安静模拟接地端的元件是降噪电容器 ($C_{NR/SS}$) 及下部反馈电阻器 (R_2)。这些元件必须与器件的散热焊盘具有单独的连接，以实现峰值输出噪声性能。将 GND 引脚直接连接到散热焊盘，而不是连接到任何外部平面。

为了尽可能提高输出电压精度，从输出电压回到顶部输出分压器电阻器 (R_1) 的连接必须尽可能靠近负载。这种连接反馈布线的方法消除了从器件输出至负载的压降。

为了提高热性能，请使用一组散热过孔将散热焊盘连接到接地平面。更大的接地平面可提高器件的热性能并降低器件的工作温度。

7.4.2 布局示例

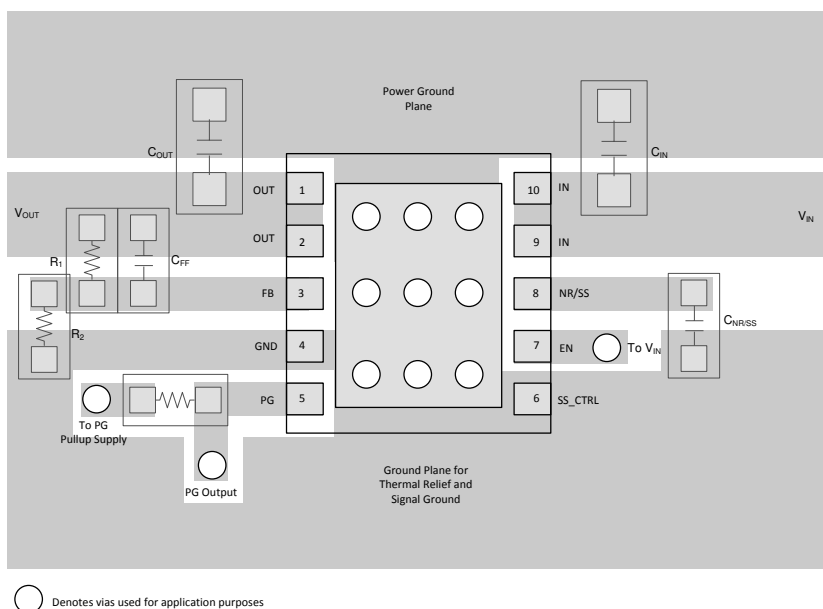


图 7-5. TPS7A90 示例布局

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 SPICE 模型

分析模拟电路和系统的性能时，使用 SPICE 模型通常有利于对电路性能进行计算机仿真。您可以从 TPS7A90 产品文件夹中的仿真模型下获取 TPS7A90 的 SPICE 模型。

8.1.2 器件命名规则

表 8-1. 订购信息

产品 ⁽¹⁾	说明
TPS7A90XXYYZ	XX 表示输出电压。01 是可调输出版本。 YYY 是封装指示符。 Z 为封装数量。

(1) 有关最新的封装和订货信息，请参阅本文档末尾的封装选项附录，或访问 www.ti.com.cn，查看 *器件产品文件夹*。

8.2 文档支持

8.2.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[TPS3890 具有可编程延迟的低静态电流、1% 精度监控器 数据表](#)
- 德州仪器 (TI)，[TPS7A91EVM-831 评估模块 用户指南](#)
- 德州仪器 (TI)，[如何测量 LDO 噪声 白皮书](#)
- 德州仪器 (TI)，[使用前馈电容器和低压降稳压器的优缺点 应用手册](#)
- 德州仪器 (TI)，[半导体和 IC 封装热指标 应用手册](#)

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (June 2020) to Revision B (September 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更新了热性能信息 部分中的所有值.....	4

Changes from Revision * (June 2017) to Revision A (June 2020)	Page
• 更改了应用部分.....	1
• 将 $V_{IT(PG)}$ 参数更改为 $V_{IT(PG-)}$ ，在电气特性表中添加了 $V_{IT(PG+)}$ 参数行.....	5

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS7A9001DSKR	Active	Production	SON (DSK) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CEP
TPS7A9001DSKR.A	Active	Production	SON (DSK) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CEP
TPS7A9001DSKT	Active	Production	SON (DSK) 10	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CEP
TPS7A9001DSKT.A	Active	Production	SON (DSK) 10	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CEP
TPS7A9001DSKTG4	Active	Production	SON (DSK) 10	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CEP
TPS7A9001DSKTG4.A	Active	Production	SON (DSK) 10	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1CEP

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

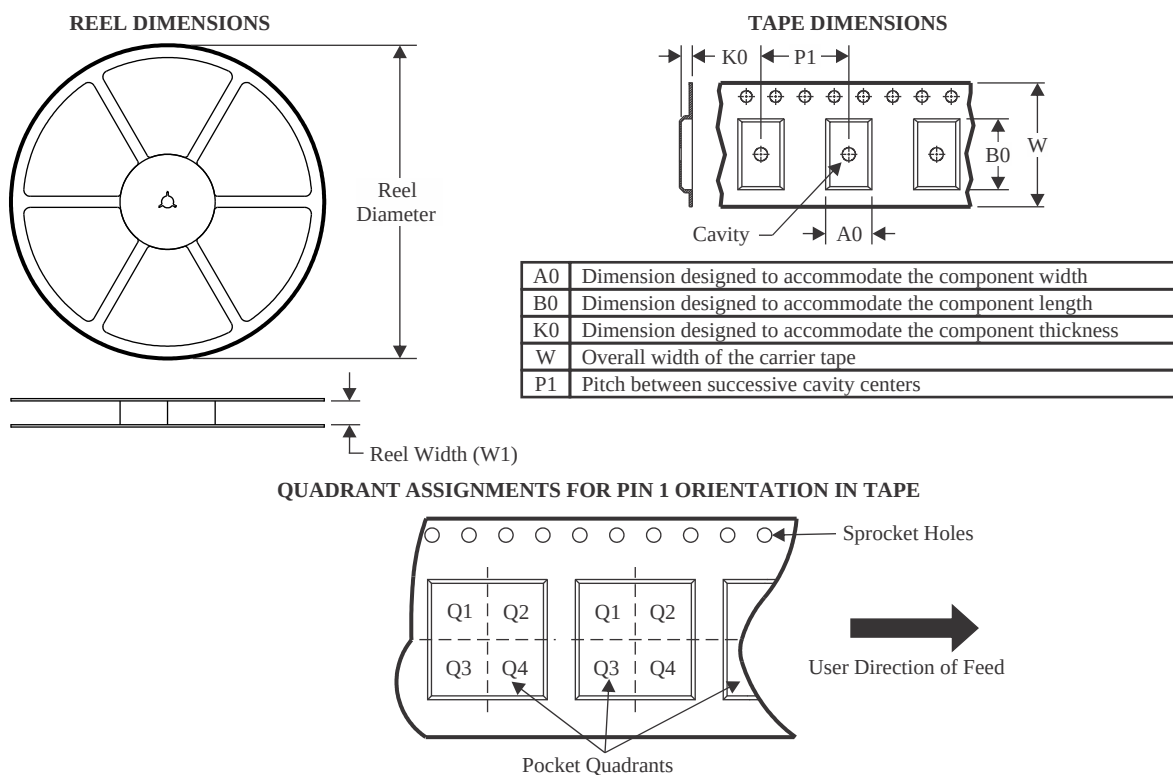
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

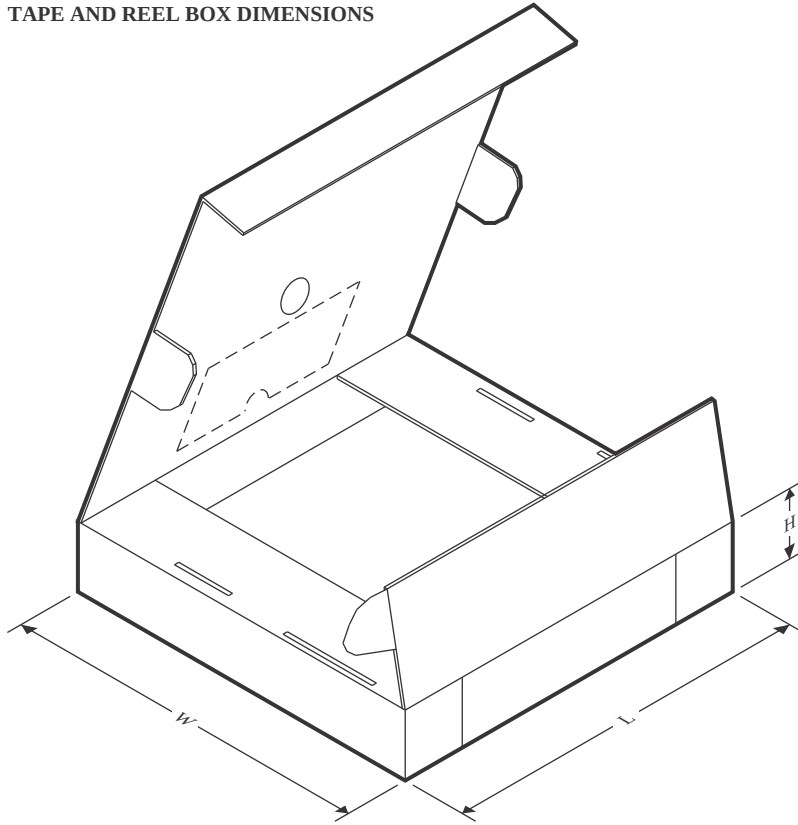
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS7A9001DSKR	SON	DSK	10	3000	178.0	8.4	2.75	2.75	0.95	4.0	8.0	Q2
TPS7A9001DSKT	SON	DSK	10	250	178.0	8.4	2.75	2.75	0.95	4.0	8.0	Q2
TPS7A9001DSKTG4	SON	DSK	10	250	178.0	8.4	2.75	2.75	0.95	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

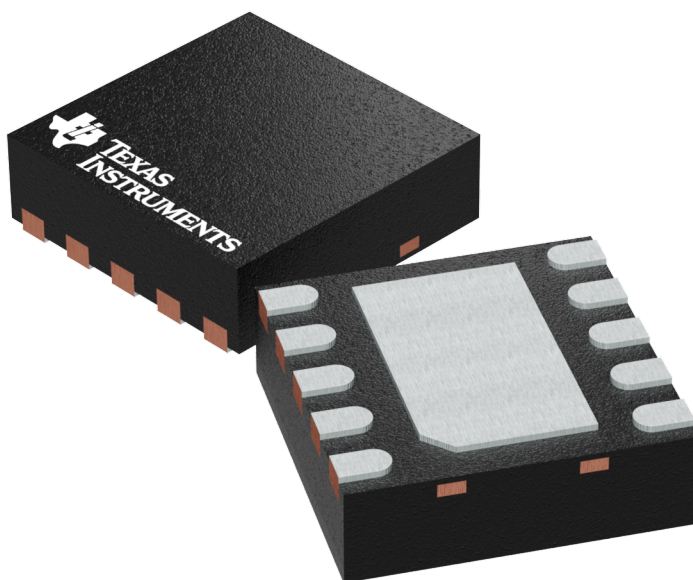
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS7A9001DSKR	SON	DSK	10	3000	205.0	200.0	33.0
TPS7A9001DSKT	SON	DSK	10	250	205.0	200.0	33.0
TPS7A9001DSKTG4	SON	DSK	10	250	205.0	200.0	33.0

DSK 10

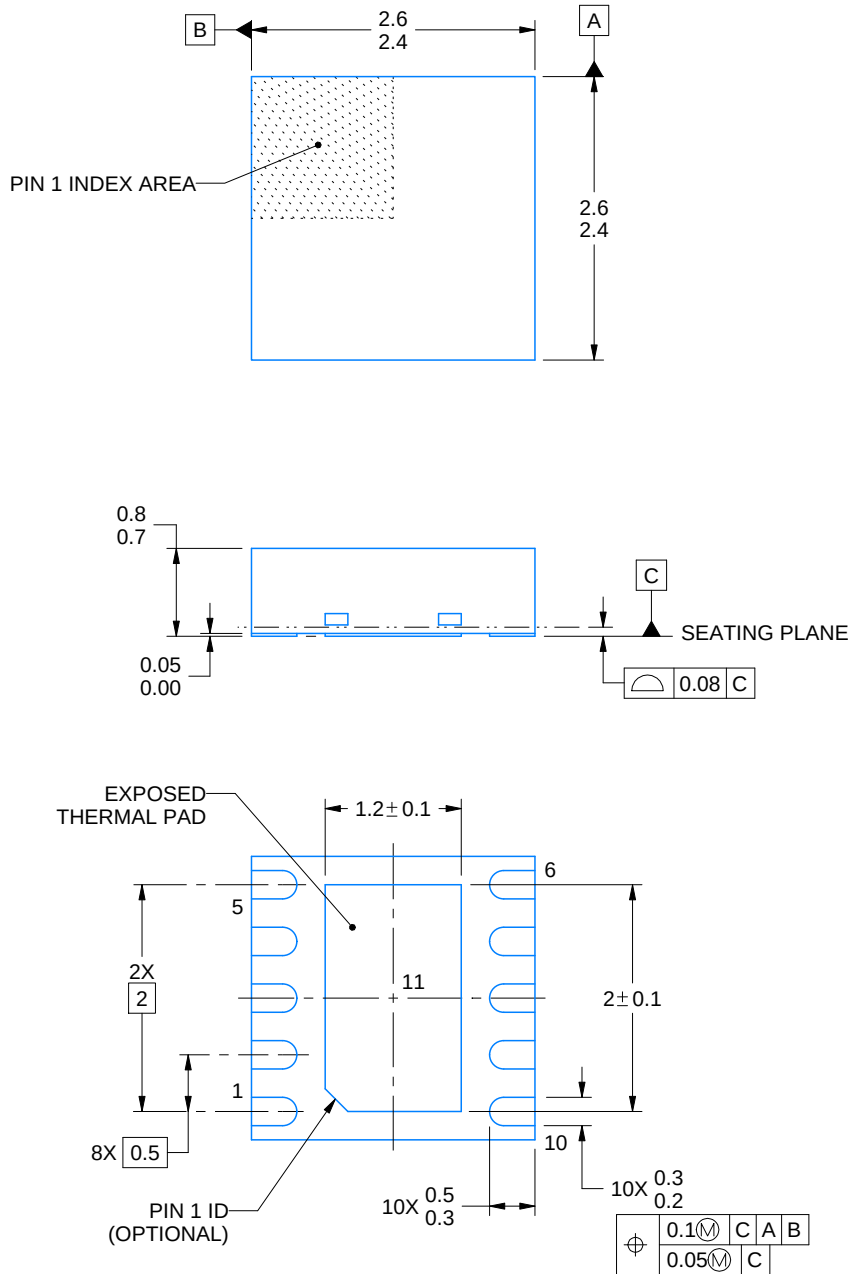
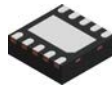
WSON - 0.8 mm max height

2.5 x 2.5 mm, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4218903/C 09/2025

NOTES:

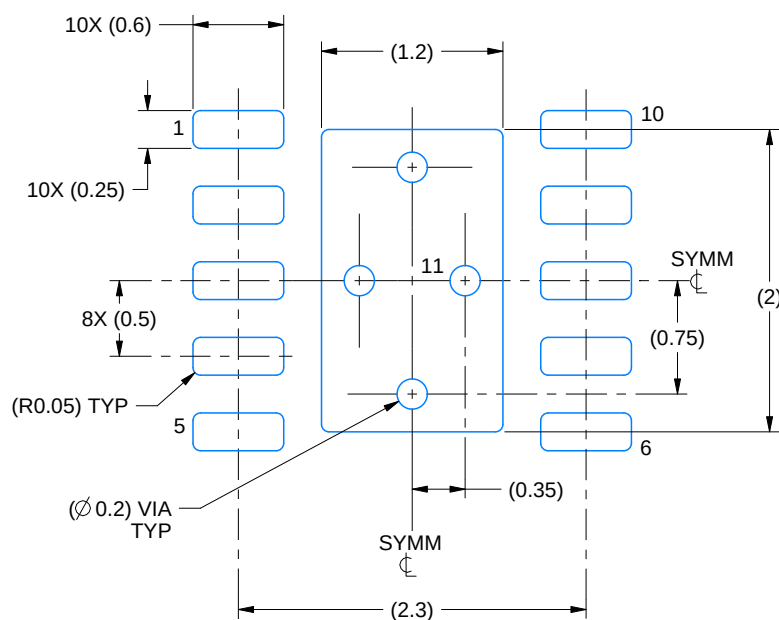
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

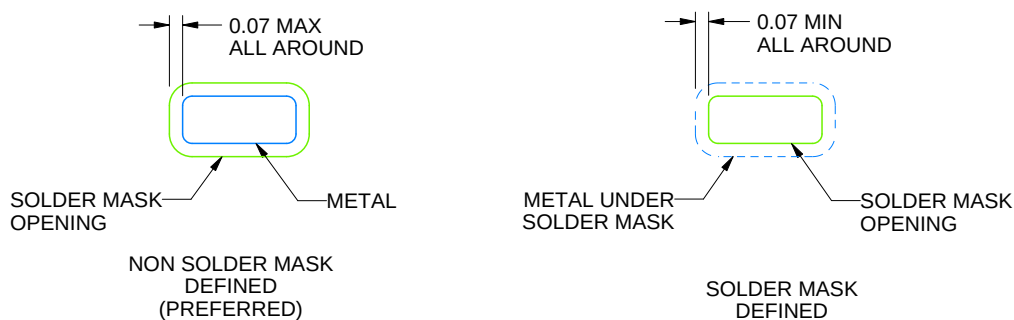
DSK0010A

WSN - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SCALE:20X



SOLDER MASK DETAILS

4218903/C 09/2025

NOTES: (continued)

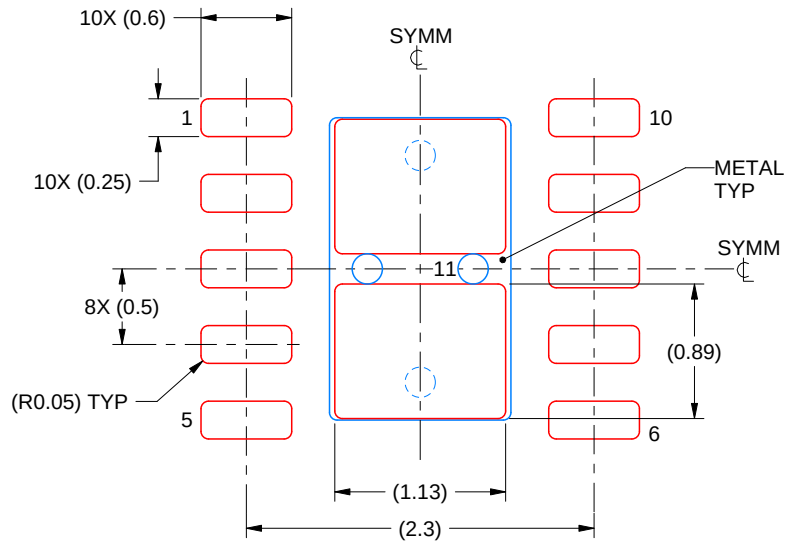
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.

EXAMPLE STENCIL DESIGN

DSK0010A

WSN - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 11
84% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4218903/C 09/2025

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月