TEXAS INSTRUMENTS
TPS7A43-Q1
ZHDS109A – MARCH 2026 – REVISED JUNE 2026

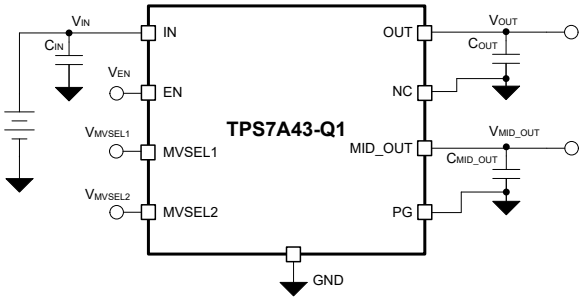
TPS7A43-Q1 具有电源正常状态指示功能、精密使能功能和可选中间输出轨的汽车级 50mA 85V 超低 I_Q 低压降稳压器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 温度等级 1：–40°C 至 +125°C，T_A
  - 结温：–40°C 至 +150°C，T_J
- 宽输入电压范围：4V 至 85V
  - 支持直接连接到 48V、24V 或 12V 汽车电池
- 宽输出电压范围 (V_{OUT})：
  - 可调节：1.24V 至 14.5V
  - 固定：3.3V、5.0V
- 可选中间输出 (V_{MID_OUT})：
  - 10 V、12 V、15 V
- 输出电流：
  - 50mA（在 OUT 和 MID_OUT 之间共享）
- 在整个温度范围内 V_{OUT} 精度为 ±0.85%
- 超低 I_Q：5.5 µA（典型值）
- 精密使能端
- 电源正常 (PG) 输出
- 100kHz 下的高 PSRR：
  - 73dB (OUT)
  - 47dB (MID_OUT)
- 热关断和过流保护
- 封装：
  - 10 引脚 HVSSOP (DGQ) [$R_{\theta JA}$ = 51.5°C/W]
  - 满足 IPC-2221B 关于电气间隙和爬电距离的要求

2 应用

- 汽车车身电机
- 区域和车身域控制器
- 热管理
- 汽车门禁和安全系统
- 混合动力汽车/电动汽车电池管理系统 (BMS)



典型应用电路

3 说明

TPS7A43-Q1 是一种宽输入、低压降 (LDO) 线性稳压器，具有 4V 至 85V 的输入电压范围和超低静态电流。该器件支持宽输入电压范围，并能承受高达 90V (200ms) 的线路线瞬态电压，非常适合直接连接 48V、24V 或 12V 汽车电池。超低 I_Q（典型值为 5.5 µA、最大值为 9 µA）有助于满足严格的系统要求，并延长电池连接应用的电池寿命。

TPS7A43-Q1 输出 (OUT) 可提供固定输出电压和可调输出电压版本，稳压范围为 1.24V 至 14.5V，且在全温度范围内精度可达 ±0.85%。该器件适用于一系列汽车应用，包括为微控制器等常开负载供电以及各种 IC（例如 CAN）的唤醒功能。该器件是在系统睡眠条件下为关键元件供电的高效选项。TPS7A43-Q1 还具有中间输出 (MID_OUT)，可通过 MVSEL 引脚设置为 10V、12V 或 15V。MID_OUT 可为 LIN 供电或用于偏置放大器，通过消除对额外稳压器的需求来尽可能降低系统复杂性。

TPS7A43-Q1 具有精密使能输入，可使用来自输入端的电阻分压器在固定和准确的阈值电压下启用或禁用 LDO。

电源正常状态 (PG) 输出用于监测反馈引脚电压，从而指示输出电压的状态。使用 EN 输入和 PG 输出对系统中的多个电源进行上电时序控制。

封装信息

器件型号	封装(1)	封装尺寸(2)
TPS7A43-Q1	DGQ (HVSSOP, 10)	3.0mm × 4.90mm

(1) 有关所有可用封装，请参阅*机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 5
5.1 绝对最大额定值 5
5.2 ESD 等级 5
5.3 建议运行条件 5
5.4 热性能信息 6
5.5 电气特性 6
5.6 典型特性 9
6 详细说明 16
6.1 概述 16
6.2 功能方框图 16
6.3 特性说明 17
6.4 器件功能模式 20
7 应用和实施 22
7.1 应用信息 22
7.2 典型应用 24
7.3 电源相关建议 26
7.4 布局 26
8 器件和文档支持 28
8.1 器件支持 28
8.2 文档支持 28
8.3 接收文档更新通知 28
8.4 支持资源 28
8.5 商标 28
8.6 静电放电警告 28
8.7 术语表 29
9 修订历史记录 29
10 机械、封装和可订购信息 29

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

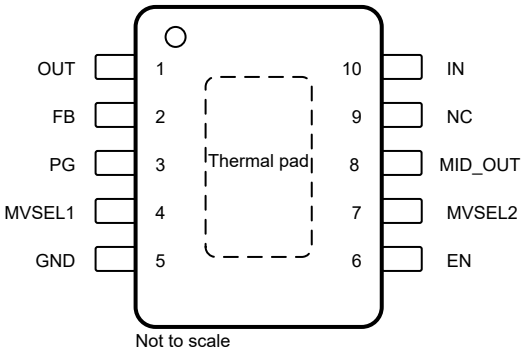


图 4-1. DGQ 封装（可调），10 引脚 HVSSOP（顶视图）

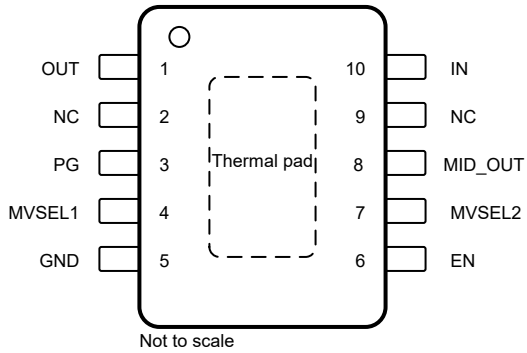


图 4-2. DGQ 封装（固定），10 引脚 HVSSOP（顶视图）

表 4-1. 引脚功能

引脚			类型	说明
名称	DGQ（可调）	DGQ（固定）		
EN	6	6	输入	精密使能引脚。将此引脚驱动至高于 $V_{EN(HI)}$ 会启用器件。将此引脚驱动至低于 $V_{EN(LOW)}$ 会禁用器件。在某些条件下，此引脚可以保留悬空以启用器件；有关详细信息，请参阅*精密使能端*部分。如果此 EN 引脚直接连接到 IN 引脚，则输入电压不得超过 18V；请参阅*建议运行条件*表。
FB	2	—	输入	仅限可调版本。反馈引脚。(OUT) 输出的控制环路误差放大器的输入，用于通过外部电阻器设置器件的输出电压。更多详细信息，请参阅*可调器件反馈电阻器*部分。该引脚不得悬空。
GND	5	5	—	接地引脚。
IN	10	10	输入	输入引脚。为获得出色的瞬态响应并尽可能减小输入阻抗，请在 IN 到接地端之间使用推荐值或更大的陶瓷电容器；请参阅*建议运行条件*表。将输入电容器放置在尽可能靠近器件的 IN 引脚和 GND 引脚的位置上。
MID_OUT	8	8	输出	稳压 MID 输出引脚。需要在 MID_OUT 到接地端之间连接一个电容器以确保稳定性。在 MID_OUT 至接地端之间使用最小推荐值或更大的电容器；请参阅*建议运行条件*表以及*输入和输出电容器要求*章节部分。如果 MID_OUT 未驱动负载，请参阅*仅 OUT 工作模式（不使用 MID_OUT）*部分。将 MID 输出电容器放置在尽可能靠近器件 MID_OUT 和 GND 引脚的位置。
MVSEL1	4	4	输入	MID_OUT 电压选择引脚。MVSEL1 引脚和 MVSEL2 引脚用于设置 MID_OUT 电压；有关如何使用这些引脚设置 MID_OUT 电压的详细信息，请参阅 *MID_OUT 电压设置*部分。切勿使该引脚悬空，而应在不用于设置 V_{MID_OUT} 时将其连接到 GND。
MVSEL2	7	7	输入	MID_OUT 电压选择引脚。MVSEL2 引脚和 MVSEL1 引脚用于设置 MID_OUT 电压；有关如何使用这些引脚设置 MID_OUT 电压的详细信息，请参阅 *MID_OUT 电压设置*部分。切勿使该引脚悬空，而应在不用于设置 V_{MID_OUT} 时将其连接到 GND。
NC	9	9	—	无内部连接。该引脚可保持悬空或连接至 GND 平面以提高热性能。根据 IPC-2221B，如果应用需要高电压间隙，则该引脚必须保持悬空。
NC	—	2	—	无内部连接。该引脚可保持悬空或连接至 GND 平面以提高热性能。
OUT	1	1	输出	稳压输出引脚。需要在 OUT 到接地端之间连接一个电容器以确保稳定性。为获得出色的瞬态响应，请使用标称推荐值或从 OUT 到接地端的更大电容器。遵循*建议运行条件*表中列出的推荐电容值。将输出电容器放置在尽可能靠近器件的 OUT 引脚和 GND 引脚的位置上。
PG	3	3	输出	电源正常引脚。开漏输出指示输出电压何时达到 $V_{IT(PG,RISING)}$；请参阅*电气特性*表。如果不使用，此引脚可保持悬空或连接至 GND 平面以提高热性能。

Copyright © 2026 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚			类型	说明
名称	DGQ（可调）	DGQ（固定）		
散热焊盘	Pad	Pad	—	封装的裸露焊盘。将此焊盘接地或保持悬空。将散热焊盘连接到大面积 GND 平面，以提升热性能。

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（另有说明者除外）(1)

		最小值	最大值	单位
电压(2)	IN	-0.3	90(3)	V
	OUT（可调版本）	-0.3	V_{MID} + 0.3(4)	
	OUT（固定版本）	-0.3	5.5	
	MID_OUT	-0.3	V_{IN} + 0.3(5)	
	FB	-0.3	5.5	
	EN	-0.3	20	
	MVSEL1	-0.3	20	
	MVSEL2	-0.3	20	
	PG	-0.3	20	
电流	最大输出 ($I_{OUT(max)}$)	受内部限制		A
	最大 MID 输出 ($I_{MID_OUT(max)}$)	受内部限制		
温度	工作结温，T_J	-50	150	°C
	贮存温度，T_{stg}	-65	150	

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件*之外但在*绝对最大额定值*范围内短暂运行，器件可能不会受到损坏，但可能不会完全正常运行。这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 所有电压均以 GND 为基准。
(3) 绝对最大电压，可承受 90V 电压达 200ms。
(4) V_{MID_OUT} + 0.3V 或 20V（以较低者为准）。
(5) V_{IN} + 0.3V 或 20V（以较低者为准）。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准(1)	±2000	V
		充电设备模型 (CDM)，符合 AEC Q100-011 标准	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

		最小值	标称值	最大值	单位
V_{IN}	输入电压	4		85	V
V_{MID_OUT}	MID 输出电压	10		15	V
V_{OUT}	输出电压（可调版本）	1.24		V_{MID_OUT} – $V_{DO(OUT)}$	V
	输出电压（固定版本）	1.25		5.5	V
I_{OUT}	输出电流	0		50 – I_{MID_OUT}	mA
I_{MID_OUT}	MID 电源轨输出电流	0		50	mA
V_{MVSEL1}	MID 电压选择输入电压 1	0		18	V
V_{MVSEL2}	MID 电压选择输入电压 2	0		18	V
V_{EN}	启用电压	0		18	V
V_{PG} (1)	电源正常状态电压	0		18	V
C_{IN} (2)	输入电容器		0.1		µF

Copyright © 2026 Texas Instruments Incorporated

5.3 建议运行条件（续）

		最小值	标称值	最大值	单位
C_{OUT} (2)	输出电容器	1	2.2	100	µF
C_{MID_OUT} (2) (3)	MID 输出电容器	3 × C_{OUT}			µF
T_A	环境温度范围	-40		125	°C
T_J	工作结温	-40		150	°C

(1) 当 PG 输出被驱动为低电平时，选择上拉电阻以限制 PG 引脚灌电流。有关详细信息，请参阅*电源正常*部分。
(2) 表中指定的电容是标称电容值。假设所列的值降额 50% 以达到有效电容。
(3) 应保持 C_{MID_OUT} 与 C_{OUT} 的比率 ≥ 3:1 以实现稳定性。

5.4 热性能信息

热指标(1)		TPS7A43-Q1 HVSSOP (DGQ) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	51.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	78.3	°C/W
$R_{\theta JB}$	结至电路板热阻	24.0	°C/W
Ψ_{JT}	结至顶部特征参数	3.8	°C/W
Ψ_{JB}	结至电路板特征参数	23.9	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	5.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 电气特性

指定条件：T_J = –40°C 至 +150°C，V_{IN} = $V_{OUT(nom)}$ + 1.5V 或 4V（以较大者为准），FB 连接至 OUT（仅限可调版本），I_{OUT} = 1mA，I_{MID_OUT} = 0mA，V_{EN} = 2V，V_{MVSEL1} = 0.9V，V_{MVSEL2} = 0.9V，C_{IN} = 1 µF，C_{MID_OUT} = 4.7 µF，且 C_{OUT} = 1 µF（除非另有说明）；典型值在 T_J = 25°C 下测得

参数		测试条件		最小值	典型值	最大值	单位
ΔV_{OUT}	输出电压精度	可调版本，V_{OUT} = V_{FB}		1.23	1.24	1.25	V
		固定输出版本	T_J = 25°C	-0.5		0.5	%
			T_J = -40°C 至 +125°C	-0.75		0.75	
			T_J = -40°C 至 +150°C	-0.85		0.85	
V_{FB}	反馈电压	仅限可调版本			1.24		V
$\Delta V_{OUT(\Delta VIN)}$	线性调整率(1)	（$V_{OUT(nom)}$ + 1V 或 4V）≤ V_{IN} ≤ 85V		-0.05		0.05	%
		$V_{MID_OUT(nom)}$ + 1.5V ≤ V_{IN} ≤ 85V		-0.05		0.05	
$\Delta V_{OUT(\Delta IOUT)}$	负载调整	1mA ≤ I_{OUT} ≤ 50mA，I_{MID_OUT} = 0mA		-0.15		0.10	%
ΔV_{MID_OUT}	MID 输出电压精度	V_{IN} = V_{MID_OUT} + 1.5V	V_{MVSEL1} ≤ $V_{MVSEL1(LOW)}$，V_{MVSEL2} ≤ $V_{MVSEL2(LOW)}$	14.4	15	15.6	V
			V_{MVSEL1} ≤ $V_{MVSEL1(LOW)}$ 或 V_{MVSEL1} ≥ $V_{MVSEL1(HIGH)}$，V_{MVSEL2} ≥ $V_{MVSEL2(HIGH)}$	11.5	12	12.5	
			V_{MVSEL1} ≥ $V_{MVSEL1(HIGH)}$，V_{MVSEL2} ≤ $V_{MVSEL2(LOW)}$	9.6	10	10.4	

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性（续）

指定条件：T_J = –40°C 至 +150°C，V_{IN} = $V_{OUT(nom)}$ + 1.5V 或 4V（以较大者为准），FB 连接至 OUT（仅限可调版本），I_{OUT} = 1mA，I_{MID_OUT} = 0mA，V_{EN} = 2V，V_{MVSEL1} = 0.9V，V_{MVSEL2} = 0.9V，C_{IN} = 1 µF，C_{MID_OUT} = 4.7 µF，且 C_{OUT} = 1 µF（除非另有说明）；典型值在 T_J = 25°C 下测得

参数		测试条件		最小值	典型值	最大值	单位
$\Delta V_{MID_OUT}(\Delta VIN)$	在 MID 输出下的线路调节(1)	($V_{MID_OUT(nom)}$) + 1.5V ≤ V_{IN} ≤ 85V，I_{MID_OUT} = 1mA，I_{OUT} = 0mA		-0.1		0.1	%
$\Delta V_{MID_OUT}(\Delta IOUT)$	在 MID 输出下的负载调节	1mA ≤ I_{MID_OUT} ≤ 50mA V_{IN} = V_{MID_OUT} + 1.5V I_{OUT} = 0mA		-0.2		0.1	%
$V_{DO(OUT)}$	V_{IN} 至 V_{OUT} (2) 的压降电压	I_{OUT} = 50mA				800	mV
	V_{MID_OUT} 至 V_{OUT} (2) 的压降电压	I_{OUT} = 50mA				200	mV
$V_{DO(MID_OUT)}$	V_{IN} 至 V_{MID_OUT} (3) 的压降电压	I_{MID_OUT} = 50mA				600	mV
$I_{CL(OUT)}$	输出电流限制	V_{OUT} = 0.9 × $V_{OUT(nom)}$		100	125	145	mA
$I_{CL(MID_OUT)}$	MID 输出电流限制	V_{OUT} = 0.9 × $V_{MID_OUT(nom)}$， V_{IN} = V_{MID_OUT} + 1.5V		118	145	165	mA
I_{GND}	接地引脚电流	I_{OUT} = I_{MID_OUT} = 0mA， V_{IN} = V_{MID_OUT} + 1.5V	T_J = 25°C		5.5	7	µA
			T_J = -40°C 至 +125°C			9	
			T_J = -40°C 至 +150°C			10.5	
		I_{OUT} = 50mA， V_{IN} = V_{MID_OUT} + 1.5V			185		
$I_{SHUTDOWN}$	关断电流	V_{EN} ≤ $V_{EN(LOW)}$， V_{IN} = $V_{MID_OUT(nom)}$ + 1.5V I_{OUT} = I_{MID_OUT} = 0mA	T_J = -40°C 至 +85°C		710	1600	nA
			T_J = -40°C 至 +125°C			2100	
			T_J = -40°C 至 +150°C			2300	
		V_{EN} ≤ $V_{EN(LOW)}$， V_{IN} =85V I_{OUT} = I_{MID_OUT} = 0mA	T_J = -40°C 至 +85°C		710	1900	
			T_J = -40°C 至 +150°C			2500	
I_{FB}	FB 引脚电流				10		nA
I_{MVSEL1}	MVSEL1 引脚电流	V_{MVSEL1} = 18V			10		nA
I_{MVSEL2}	MVSEL2 引脚电流	V_{MVSEL2} = 18V			10		nA
I_{EN}	EN 引脚电流	V_{EN} = 18V			10		nA
$V_{MVSEL1(HIGH)}$	MVSEL1 引脚高电平输入电压			0.9			V
$V_{MVSEL1(LOW)}$	MVSEL1 引脚低电平输入电压					0.3	V
$V_{MVSEL2(HIGH)}$	MVSEL2 引脚高电平输入电压			0.9			V
$V_{MVSEL2(LOW)}$	MVSEL2 引脚低电平输入电压					0.3	V
$V_{EN(HI)}$	使能上升阈值	器件启用		1.15	1.24	1.35	V
$V_{EN(LOW)}$	使能下降阈值	器件被禁用		1.11	1.19	1.28	V
$V_{EN(HYST)}$	使能引脚迟滞				50		mV

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性（续）

指定条件：T_J = –40°C 至 +150°C，V_{IN} = $V_{OUT(nom)}$ + 1.5V 或 4V（以较大者为准），FB 连接至 OUT（仅限可调版本），I_{OUT} = 1mA，I_{MID_OUT} = 0mA，V_{EN} = 2V，V_{MVSEL1} = 0.9V，V_{MVSEL2} = 0.9V，C_{IN} = 1 µF，C_{MID_OUT} = 4.7 µF，且 C_{OUT} = 1 µF（除非另有说明）；典型值在 T_J = 25°C 下测得

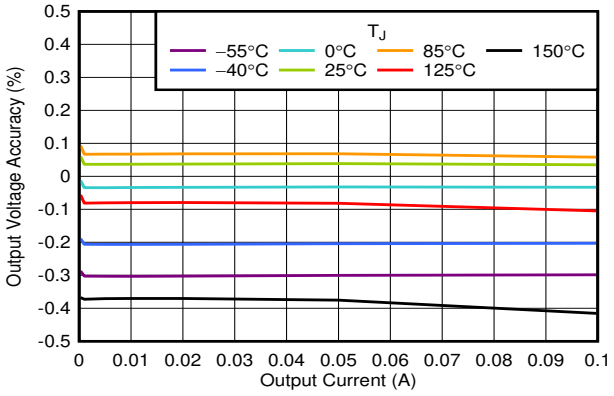
参数		测试条件		最小值	典型值	最大值	单位
$V_{IT(PG,RISING)}$	PG 引脚阈值上升	R_{PULLUP} = 10kΩ，V_{OUT} 上升，V_{IN} ≥ $V_{UVLO(RISING)}$		88	93	96.5	%V_{OUT}
$V_{HYS(PG)}$	PG 引脚滞后	R_{PULLUP} = 10kΩ，V_{OUT} 下降，V_{IN} ≥ $V_{UVLO(RISING)}$			3		
$V_{IT(PG,FALLING)}$	PG 引脚阈值下降	R_{PULLUP} = 10kΩ，V_{OUT} 下降，V_{IN} ≥ $V_{UVLO(RISING)}$		84	90	94.5	
$V_{OL(PG)}$	PG 引脚低电平输出电压	V_{OUT} < $V_{IT(PG,FALLING)}$，$I_{PG-SINK}$ = 500µA				0.4	V
$I_{LKG(PG)}$	PG 引脚漏电流	V_{OUT} > $V_{IT(PG,RISING)}$，V_{PG} = 18V			5	130	nA
$PSRR_{(OUT)}$	OUT 电源轨的电源抑制比	I_{OUT} = 20mA	f = 10Hz		76		dB
			f = 100Hz		67		
			f = 1kHz		82		
			f = 100kHz		73		
$PSRR_{(MID_OUT)}$	MID_OUT 电源轨的电源抑制比	I_{MID_OUT} = 20mA	f = 10Hz		61		
			f = 100Hz		64		
			f = 1kHz		55		
			f = 100kHz		47		
V_n	输出噪声电压	BW = 10Hz 至 100kHz，V_{OUT} = 1.24V			124		µV_{RMS}
$T_{SD(shutdown)}$	热关断温度	关断，温度升高			170		°C
$T_{SD(reset)}$	热关断复位温度	复位，温度降低			155		°C
t_{TSD}	热关断响应时间				60		µs
$t_{TSD(reset)}$	热关断复位时间				5		ms

(1) 从 LDO 输入到 LDO 最终输出的线路调节。
(2) 对于固定输出电压版本，V_{DO} 在 V_{IN} = 0.95 x $V_{OUT(nom)}$ 下测得。当 V_{OUT} ≤ 3.1V 时，对于固定输出电压版本，不会测量 V_{DO}。对于可调输出器件，V_{DO} 在 V_{FB} = 0.95 x $V_{FB(nom)}$ 下测得。
(3) 对于中间输出电压，$V_{DO(MID_OUT)}$ 在 V_{IN} = 0.95 x $V_{MID_OUT(nom)}$ 下测得。

Copyright © 2026 Texas Instruments Incorporated

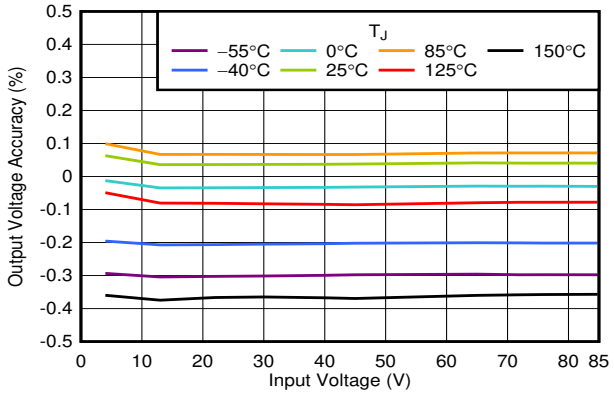
5.6 典型特性

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 µF、C_{MID_OUT} = 4.7 µF、C_{OUT} = 1 µF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



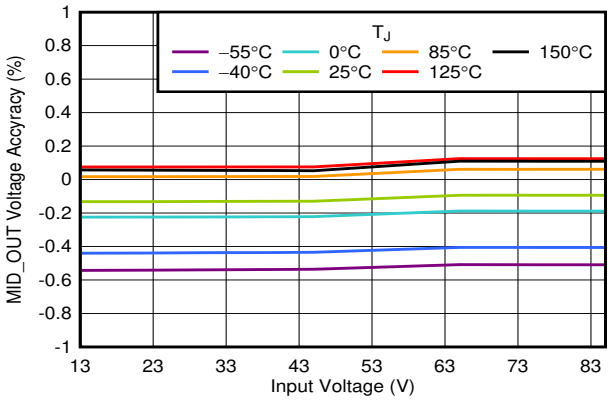
V_{OUT} = 1.24V（可调）

图 5-1. V_{OUT} 精度与 I_{OUT} 间的关系



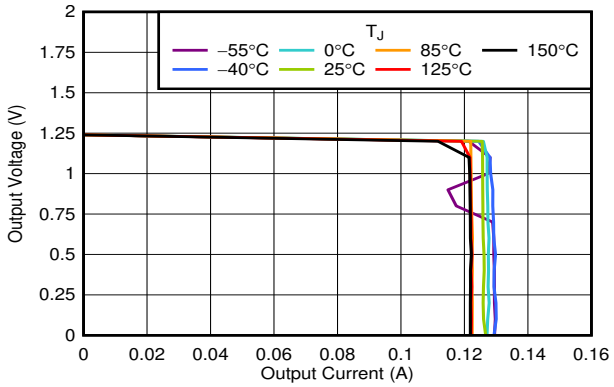
V_{OUT} = 1.24V（可调）

图 5-2. V_{OUT} 精度与 V_{IN} 间的关系



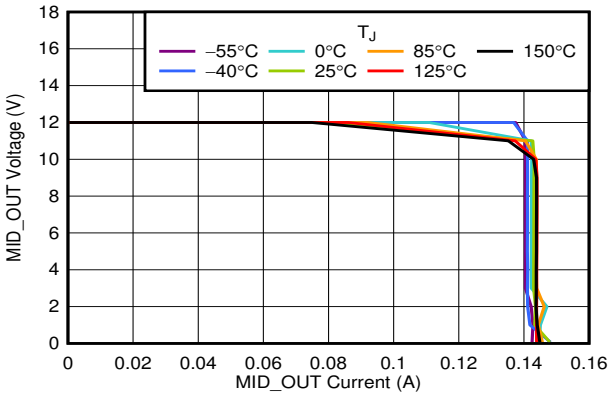
V_{MID_OUT} = 12V

图 5-3. V_{MID_OUT} 精度与 V_{IN} 间的关系



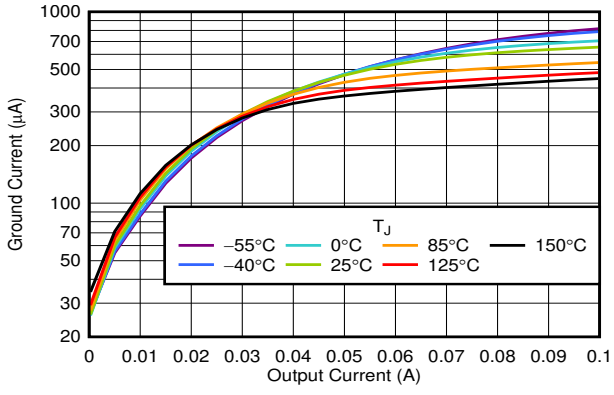
V_{OUT} = 1.24V（可调）

图 5-4. V_{OUT} 与 I_{OUT} 间的关系



V_{MID_OUT} = 12V

图 5-5. V_{MID_OUT} 与 I_{MID_OUT} 间的关系



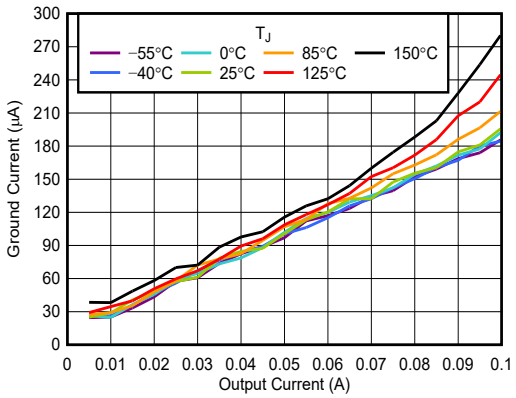
V_{IN} = 11V，V_{OUT} = 1.24V（可调）

图 5-6. I_{GND} 与 I_{OUT} 间的关系（压降中的 MID_OUT）

Copyright © 2026 Texas Instruments Incorporated

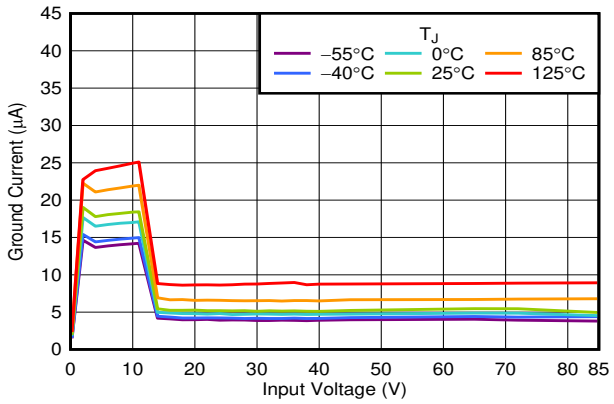
5.6 典型特性（续）

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 µF、C_{MID_OUT} = 4.7 µF、C_{OUT} = 1 µF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



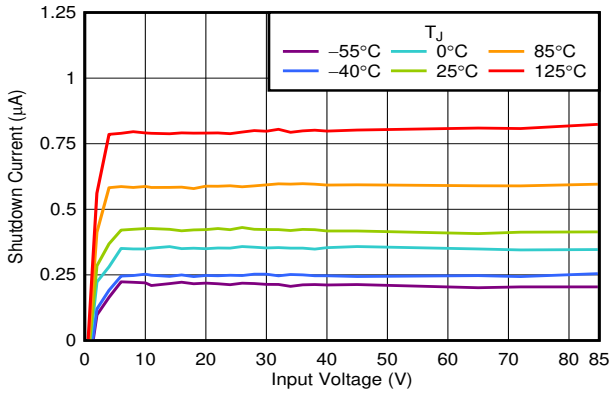
V_{IN} = 16.5V，V_{MID_OUT} = 15V，V_{MVSEL1} = V_{MVSEL2} = 0V，V_{OUT} = 1.24V（可调）

图 5-7. I_{GND} 与 I_{OUT} 间的关系



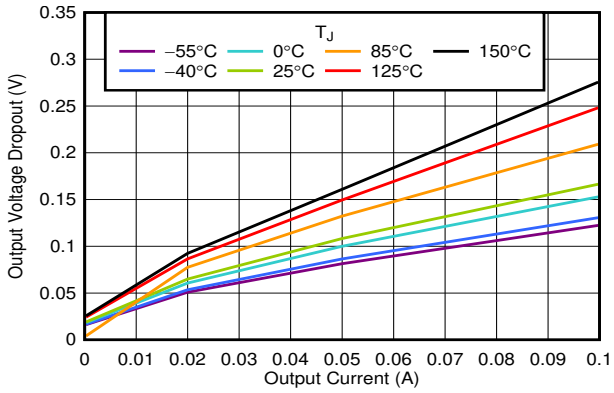
I_{OUT} = 0mA

图 5-8. I_{GND} 与 V_{IN} 间的关系



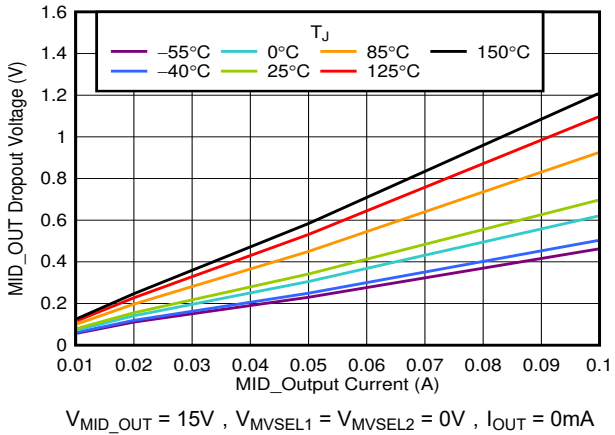
V_{EN} = 1V

图 5-9. $I_{SHUTDOWN}$ 与 V_{IN} 间的关系



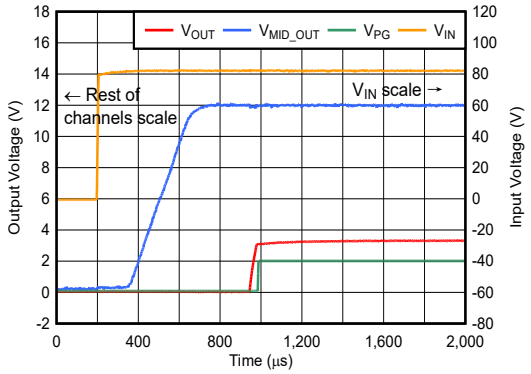
V_{OUT} = 1.24V（可调）

图 5-10. $V_{DO(OUT)}$ 与 I_{OUT} 间的关系



V_{MID_OUT} = 15V，V_{MVSEL1} = V_{MVSEL2} = 0V，I_{OUT} = 0mA

图 5-11. $V_{DO(MID_OUT)}$ 与 I_{MID_OUT} 间的关系



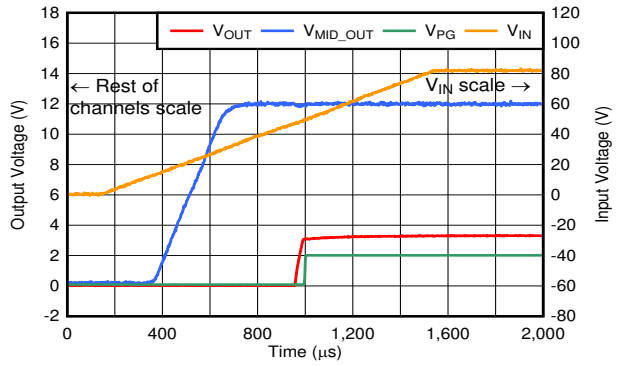
C_{IN} = 0 µF，V_{IN} 斜坡速率 = 10V/µs，V_{OUT} = 3.3V，I_{OUT} = 10mA

图 5-12. 快速启动

Copyright © 2026 Texas Instruments Incorporated

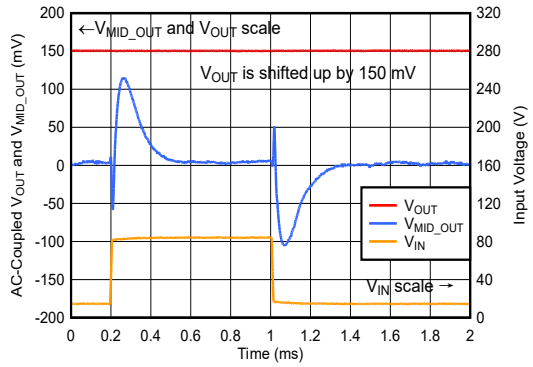
5.6 典型特性（续）

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 μF、C_{MID_OUT} = 4.7 μF、C_{OUT} = 1 μF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



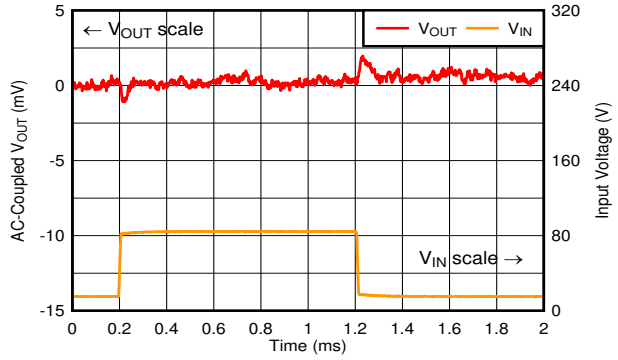
C_{IN} = 0 μF，V_{IN} 斜坡速率 = 45V/ms，V_{OUT} = 3.3V，I_{OUT} = 10mA

图 5-13. 缓慢启动



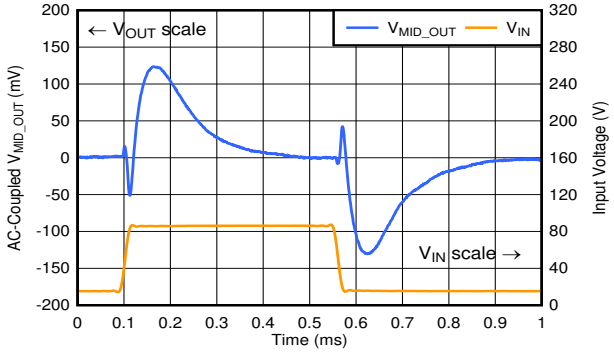
V_{IN} = 15V 至 85V，V_{IN} 斜坡速率 = 10V/μs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-14. 线路瞬态



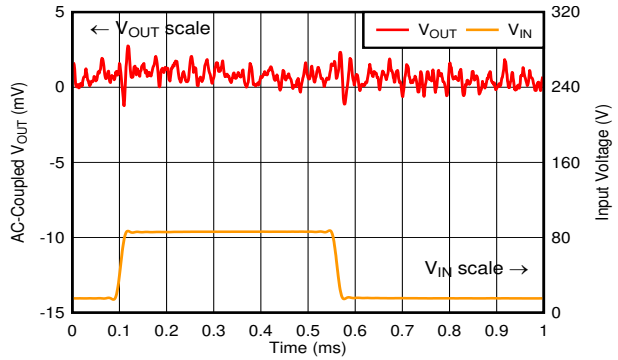
V_{IN} = 15V 至 85V，V_{IN} 斜坡速率 = 10V/μs，V_{OUT} = 3.3V，I_{OUT} = 10mA

图 5-15. 线路瞬态



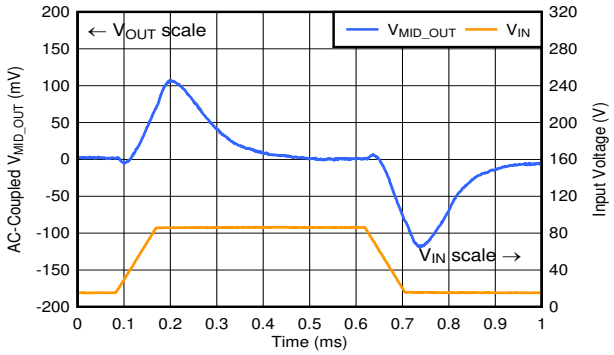
V_{IN} = 15V 至 85V，V_{IN} 斜坡速率 = 10V/μs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-16. 线路瞬态



V_{IN} = 15V 至 85V，V_{IN} 斜坡速率 = 10V/μs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-17. 线路瞬态



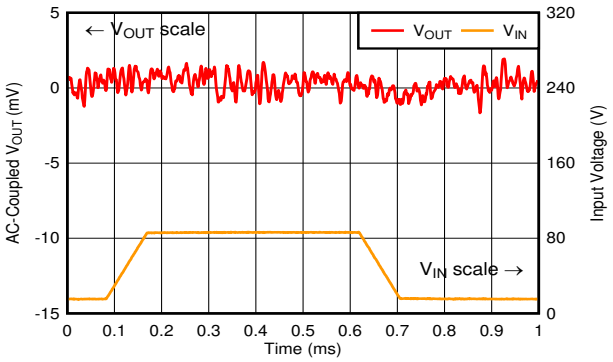
V_{IN} = 4V 至 85V，V_{IN} 斜坡速率 = 1V/μs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-18. 线路瞬态（压降中的 V_{MID_OUT}）

Copyright © 2026 Texas Instruments Incorporated

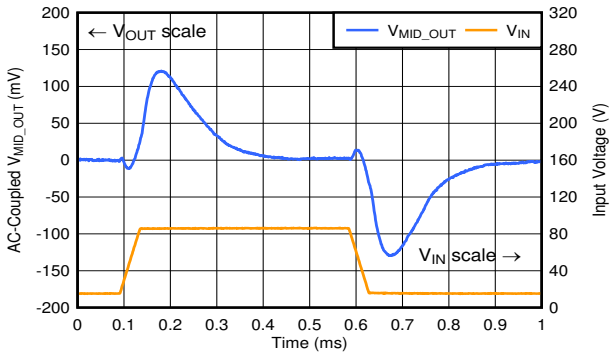
5.6 典型特性（续）

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 µF、C_{MID_OUT} = 4.7 µF、C_{OUT} = 1 µF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



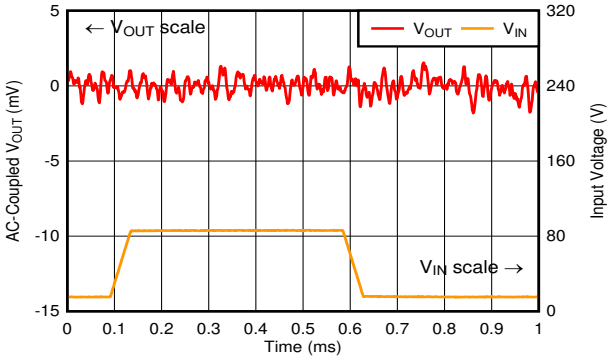
V_{IN} = 4V 至 85V，V_{IN} 斜坡速率 = 1V/µs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-19. 线路瞬态（压降中的 V_{MID_OUT}）



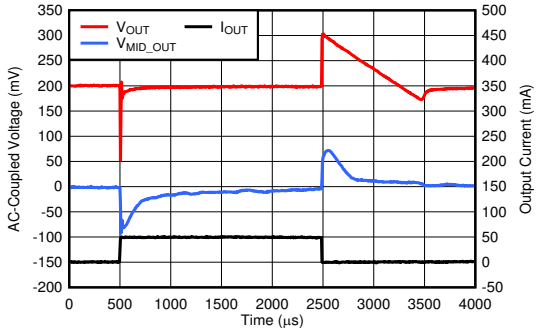
V_{IN} = 4V 至 85V，V_{IN} 斜坡速率 = 5V/µs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-20. 线路瞬态（压降中的 V_{MID_OUT}）



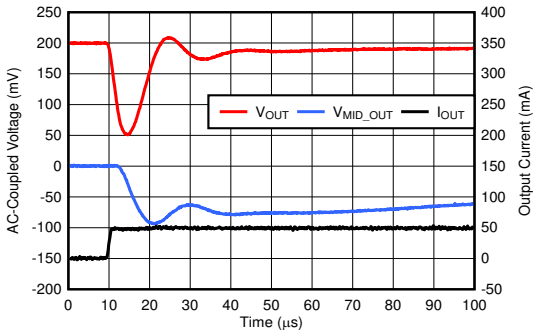
V_{IN} = 4V 至 85V，V_{IN} 斜坡速率 = 5V/µs，V_{OUT} = 3.3V，I_{OUT} = 50mA

图 5-21. 线路瞬态（压降中的 V_{MID_OUT}）



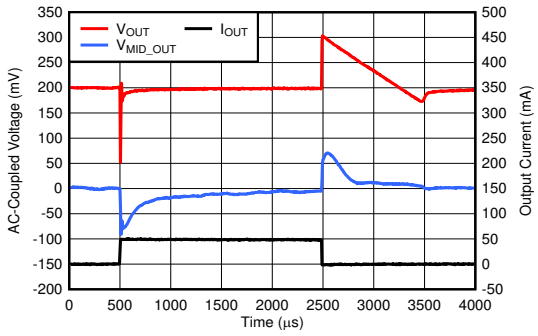
V_{IN} = 65V，V_{OUT} = 3.3V，I_{OUT} = 0mA 至 50mA 至 0mA，I_{OUT} 压摆率 = 1A/µs

图 5-22. 负载瞬态



V_{IN} = 65V，V_{OUT} = 3.3V，I_{OUT} = 0mA 至 50mA 至 0mA，I_{OUT} 压摆率 = 1A/µs

图 5-23. 负载瞬态（上升沿）



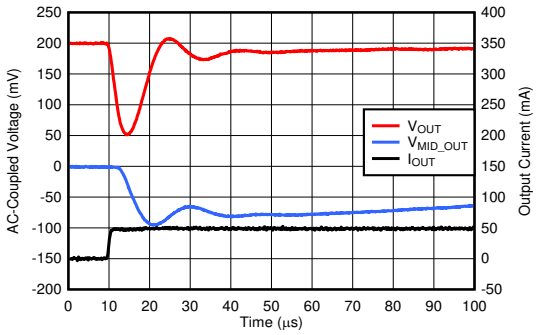
V_{IN} = 65V，V_{OUT} = 3.3V，I_{OUT} = 1mA 至 50mA 至 1mA，I_{OUT} 压摆率 = 1A/µs

图 5-24. 负载瞬态

Copyright © 2026 Texas Instruments Incorporated

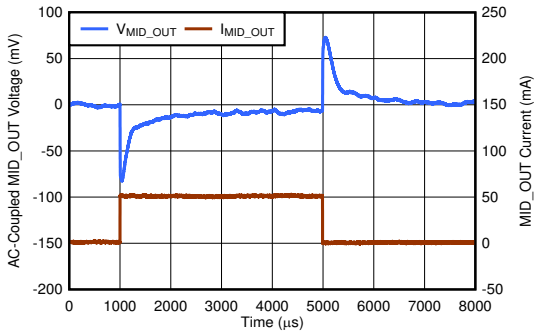
5.6 典型特性（续）

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 µF、C_{MID_OUT} = 4.7 µF、C_{OUT} = 1 µF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



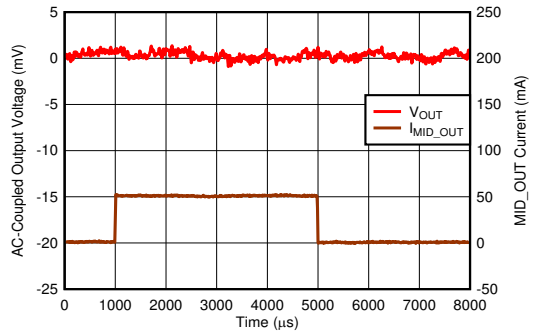
V_{IN} = 65V，V_{OUT} = 3.3V，I_{OUT} = 1mA 至 50mA 至 1mA，I_{OUT} 压摆率 = 1A/µs

图 5-25. 负载瞬态（上升沿）



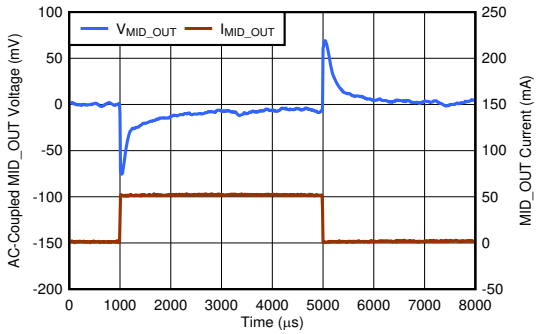
V_{IN} = 65V，V_{MID_OUT} = 12V，I_{MID_OUT} = 0mA 至 50mA 至 0mA，I_{MID_OUT} 压摆率 = 1A/µs，I_{OUT} = 0mA

图 5-26. 负载瞬态 (MID_OUT)



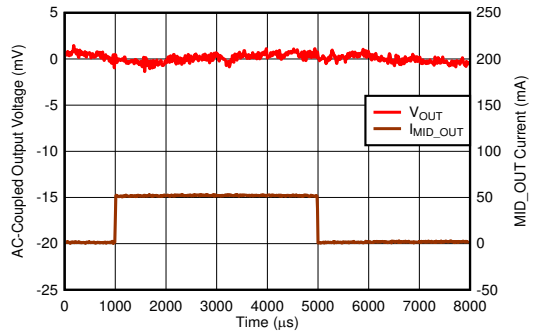
V_{IN} = 65V，V_{OUT} = 3.3V，I_{MID_OUT} = 0mA 至 50mA 至 0mA，I_{MID_OUT} 压摆率 = 1A/µs，I_{OUT} = 0mA

图 5-27. 负载瞬态 (MID_OUT)



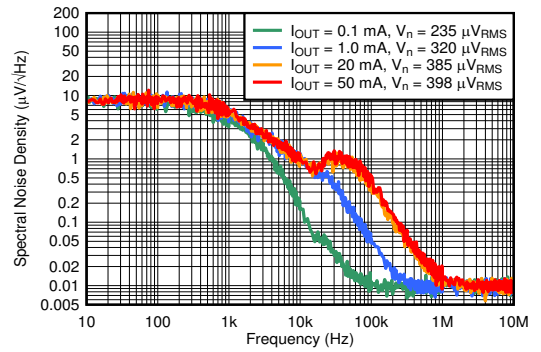
V_{IN} = 65V，V_{MID_OUT} = 12V，I_{MID_OUT} = 1mA 至 50mA 至 1mA，I_{MID_OUT} 压摆率 = 1A/µs，I_{OUT} = 0mA

图 5-28. 负载瞬态 (MID_OUT)



V_{IN} = 65V，V_{OUT} = 3.3V，I_{MID_OUT} = 1mA 至 50mA 至 1mA，I_{MID_OUT} 压摆率 = 1A/µs，I_{OUT} = 0mA

图 5-29. 负载瞬态 (MID_OUT)



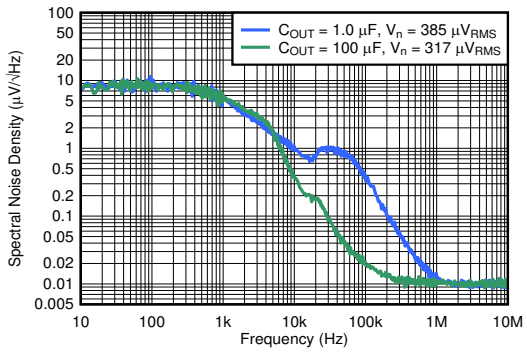
V_{IN} = 13V，V_{OUT} = 3.3V，V_{RMS} 带宽 = 10Hz 至 100kHz

图 5-30. 频谱噪声密度与频率和 I_{OUT} 间的关系

Copyright © 2026 Texas Instruments Incorporated

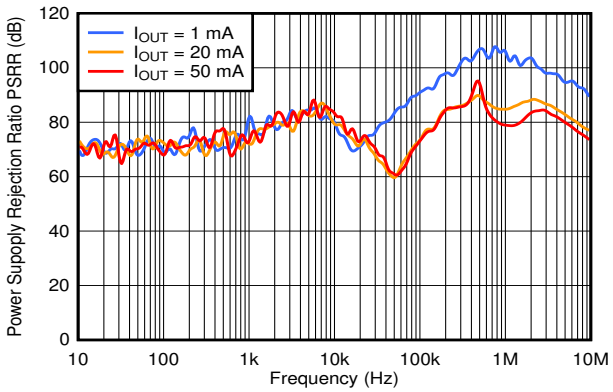
5.6 典型特性（续）

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 µF、C_{MID_OUT} = 4.7 µF、C_{OUT} = 1 µF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



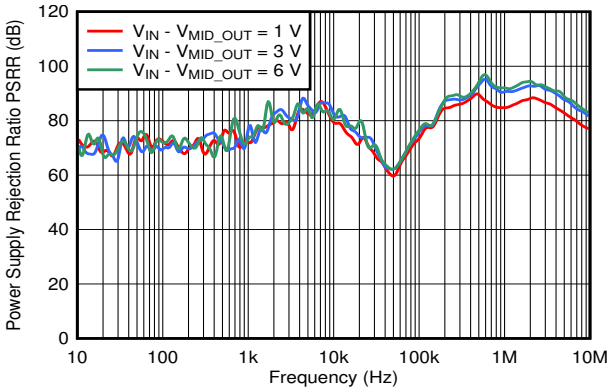
V_{IN} = 13V，V_{OUT} = 3.3V，I_{OUT} = 20mA，V_{RMS} 带宽 = 10Hz 至 100kHz

图 5-31. 频谱噪声密度与频率和 C_{OUT} 间的关系



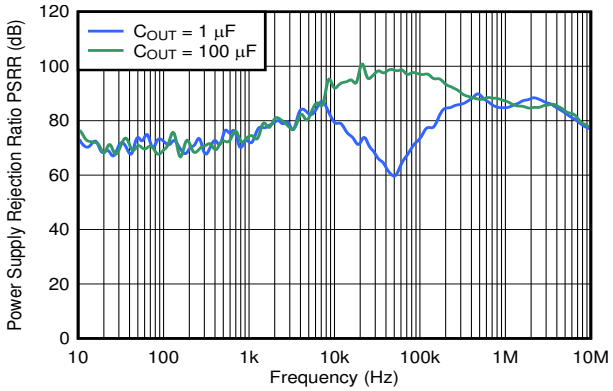
V_{IN} = 13V，C_{IN} = 0 µF，V_{OUT} = 3.3V

图 5-32. OUT PSRR 与频率和 I_{OUT} 间的关系



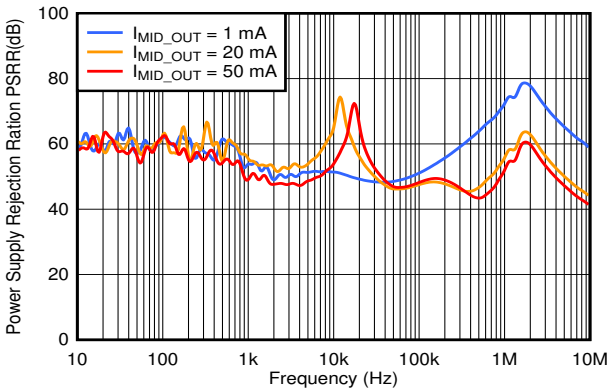
C_{IN} = 0 µF，V_{OUT} = 3.3V，I_{OUT} = 20mA

图 5-33. OUT PSRR 与频率和 V_{IN} 间的关系



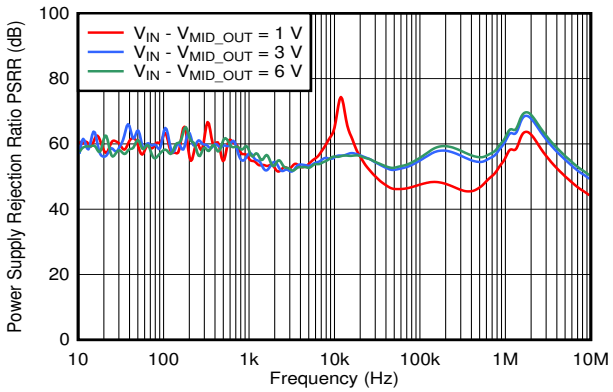
V_{IN} = 13V，C_{IN} = 0 µF，V_{OUT} = 3.3V，I_{OUT} = 20mA

图 5-34. OUT PSRR 与频率和 C_{OUT} 间的关系



V_{IN} = 13V，C_{IN} = 0 µF，V_{OUT} = 3.3V，I_{OUT} = 0mA

图 5-35. MID_OUT PSRR 与频率和 I_{MID_OUT} 间的关系



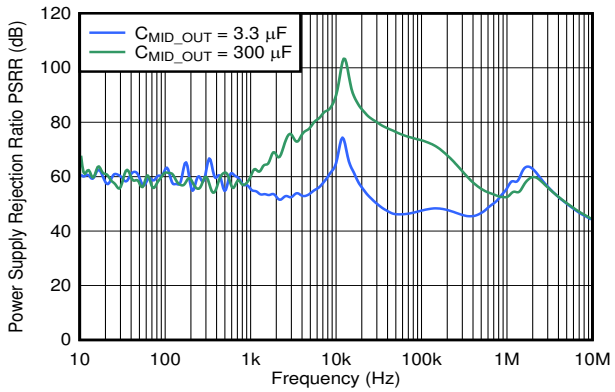
C_{IN} = 0 µF，V_{OUT} = 3.3V，I_{MID_OUT} = 20mA，I_{OUT} = 0mA

图 5-36. MID_OUT PSRR 与频率和 V_{IN} 间的关系

Copyright © 2026 Texas Instruments Incorporated

5.6 典型特性（续）

在工作温度 T_J = 25°C、I_{OUT} = 1mA、I_{MID_OUT} = 0mA、V_{EN} = 2V、V_{MVSEL1} = 0.9V、V_{MVSEL2} = 0.9V、C_{IN} = 1 µF、C_{MID_OUT} = 4.7 µF、C_{OUT} = 1 µF 且 V_{IN} = V_{MID_OUT} + 1.5V 条件下测得（除非另有说明）



V_{IN} = 13V，C_{IN} = 0 µF，V_{OUT} = 3.3V，I_{MID_OUT} = 20mA，I_{OUT} = 0mA

图 5-37. MID_OUT PSRR 与频率和 C_{MID_OUT} 间的关系

备注

*典型特性*图表显示了超出额定输出电流的一些数据。这些数据并不旨在建议用户在超出额定规范的情况下使用 TPS7A43-Q1。如果在*建议运行条件*以外使用器件，则无法保证其性能。有关更多详细信息，请参阅 *超出额定输出电流的工作模式*。

Copyright © 2026 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPS7A43-Q1 是一款 85V、低静态电流、低压降 (LDO) 线性稳压器。极低 I_Q 性能使该器件成为电池供电使用案例（例如 48V 汽车应用）的理想选择，这些应用有望于满足日益严格的待机功耗标准。

在温度范围内的高精度以及电源正常指示功能，使得该器件非常适合满足微控制器和其他敏感负载的各种电源要求。该器件具有可选的 MID_OUT 电压引脚，可用于提供次级电压轨，例如为 LIN 供电或用于放大器偏置。

为了提高稳健性，TPS7A43-Q1 还集成了精密使能、输出电流限制、有源放电和热关断保护功能。

6.2 功能方框图

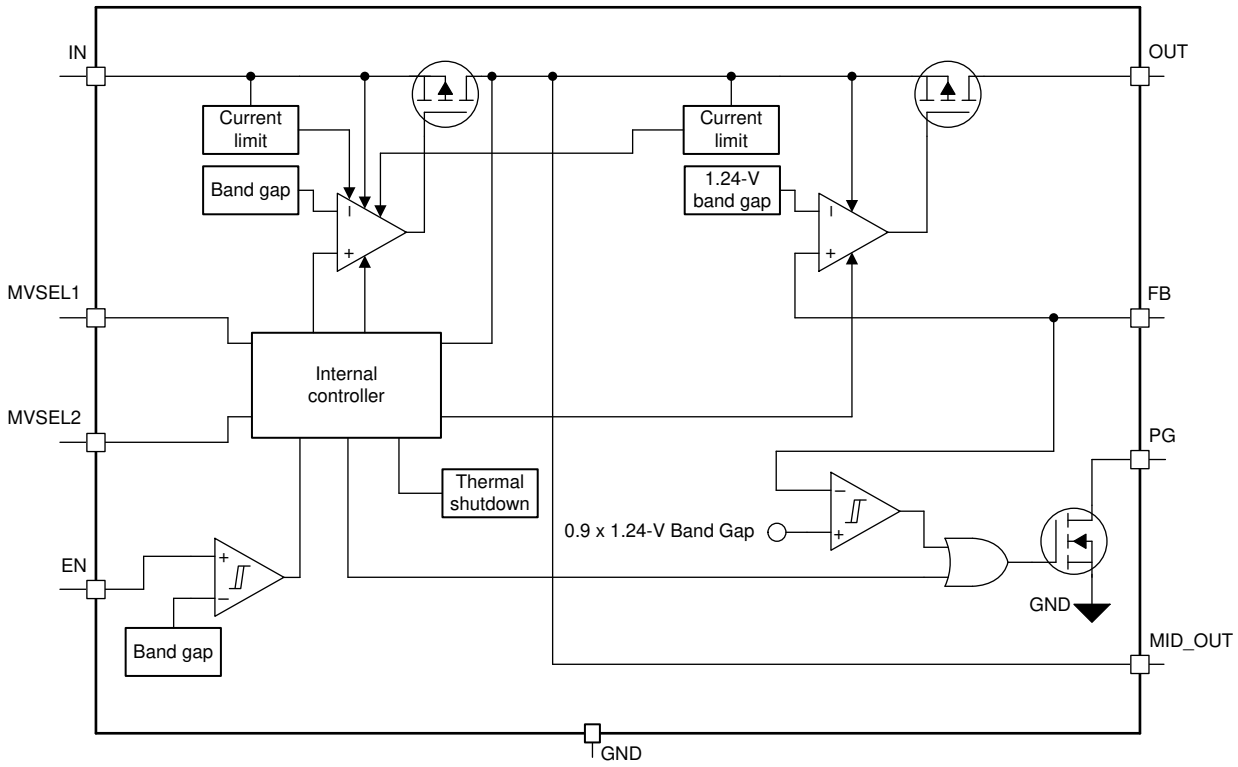


图 6-1. 可调节版本

Copyright © 2026 Texas Instruments Incorporated

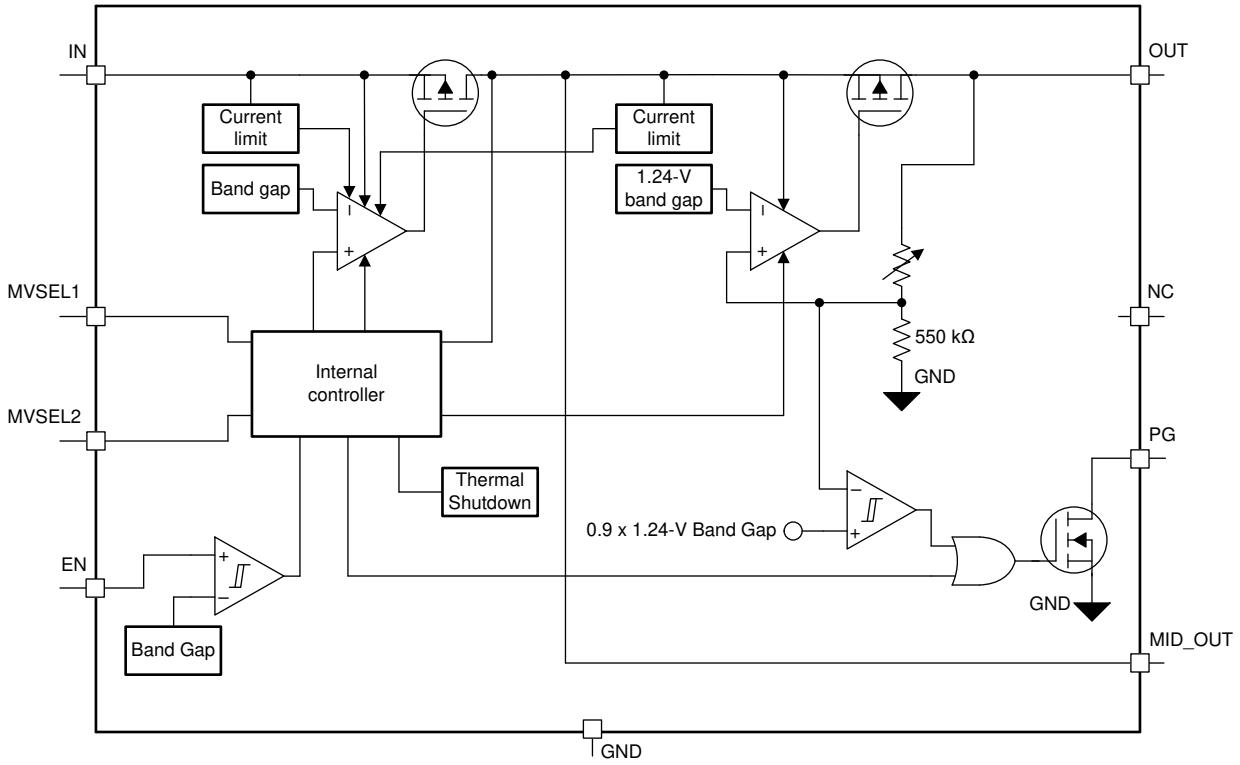


图 6-2. 固定版本

6.3 特性说明

6.3.1 MID_OUT 电压选择

TPS7A43-Q1 具有一个 MID_OUT 电压引脚，除了器件的主输出电压电源 (OUT) 外，它还提供辅助输出电压电源。MID_OUT 电压使用 MVSEL1 和 MVSEL2 引脚设置；有关详细信息，请参阅 *MID_OUT 电压设置*部分。

虽然同时使用 OUT 和 MID_OUT 导轨可为各种应用带来好处，但如果需要，TPS7A43-Q1 也可用作单通道输出稳压器。请参阅章节 *仅 OUT 工作模式（不使用 MID_OUT）*和 *仅 MID_OUT 工作模式（不使用 OUT）*，具体因目标实现方式而异。

6.3.2 精密使能端

TPS7A43-Q1 具有精密使能电路。使能引脚 (EN) 为高电平有效。因此，可通过强制将使能引脚的电压升至 $V_{EN(HI)}$ 电压以上来使能器件，并通过强制将使能引脚的电压降至 $V_{EN(LOW)}$ 电压以下来关闭器件；请参阅 *电气特性*表。

EN 由弱电流源拉高（请参阅 *电气特性*表）。因此，EN 引脚可以保持悬空以使能器件。但是，在使用悬空 EN 功能时必须注意，因为当 EN 保持悬空时，数十纳安级别的板级漏电流就可能会导致 EN 引脚被拉低。

如果此引脚连接到 IN 引脚，则输入电压不得超过 18V；请参阅 *建议运行条件*表。如图 6-3 所示，可使用外部电阻分压器电路，借助输入电压使能器件。

Copyright © 2026 Texas Instruments Incorporated

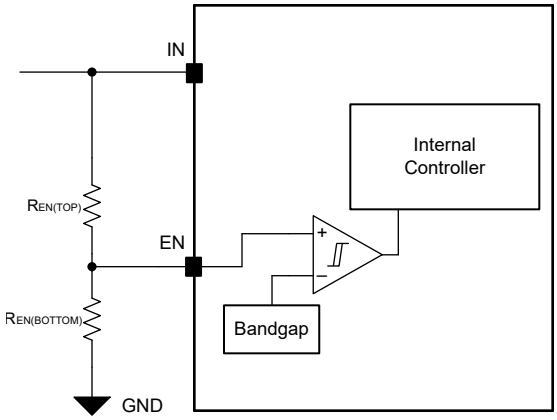


图 6-3. 使用输入电压使能器件

$V_{EN(HI)}$（最大值）和 $V_{EN(LOW)}$（最小值）阈值以及应用输入电压用于设置 $R_{EN(TOP)}$ 与 $R_{EN(BOTTOM)}$ 电阻分压器分压比。优化 $R_{EN(BOTTOM)}$ 和 $R_{EN(TOP)}$ 电阻器的值，以尽可能减小流经分压器的漏电流。请参阅*详细设计过程*部分，查看展示精密使能电阻器选择的示例。

6.3.3 压降电压

压降电压 (V_{DO}) 被定义为在额定输出电流 (I_{RATED}) 下输入电压减去输出电压 (V_{IN} – V_{OUT})，在这种情形下，导通晶体管完全导通。I_{RATED} 是*建议运行条件*表中列出的最大 I_{OUT}。导通晶体管处于欧姆区域或三极管区域并充当开关。压降电压间接指定了一个最小输入电压，该电压大于输出电压预计保持稳定的标称编程输出电压。如果输入电压降至低于标称输出调节，输出电压也会下降。

对于 CMOS 稳压器，压降电压由导通晶体管的漏源导通状态电阻 ($R_{DS(ON)}$) 决定。因此，如果线性稳压器的工作电流小于额定电流，该电流的压降电压会相应地变化。以下公式用于计算器件的 $R_{DS(ON)}$。

$$R_{DS(ON)} = \frac{V_{DO}}{I_{RATED}} \tag{1}$$

6.3.4 电限制流

该器件具有适用于 MID_OUT 和 OUT 电源轨的内部电流限制电路。这些电路可在高电流负载瞬态故障或任一电源轨上的短路事件期间保护稳压器。两个电流限制电路都是砖墙式方案，其中 $I_{CL(MID_OUT)}$ 高于 $I_{CL(out)}$。在高电流负载瞬态故障中，砖墙式方案将输出电流限制为相应的电流限值（$I_{CL(MID_OUT)}$ 或 $I_{CL(OUT)}$），两者都在*电气特性*表中列出。

当器件处于任一电流限制状态时，都不会调节输出电压。当发生电流限制事件时，由于功率耗散增加，器件开始发热。当器件处于任一电流限制时，相应的导通晶体管会耗散功率。例如，当 OUT 导轨处于电流限制状态时，按以下公式计算功率耗散：

$$(V_{IN} - V_{OUT}) \times I_{CL(OUT)} \tag{2}$$

如果触发热关断，器件将关闭。器件冷却后，内部热关断电路将器件重新接通。如果产生故障的输出电流情况继续存在，器件会以大约 5ms 的时间常数在电流限制和热关断之间循环。更多有关电流限制的信息，请参阅*了解限制*应用手册。

Copyright © 2026 Texas Instruments Incorporated

图 6-4 展示了电流限制图。

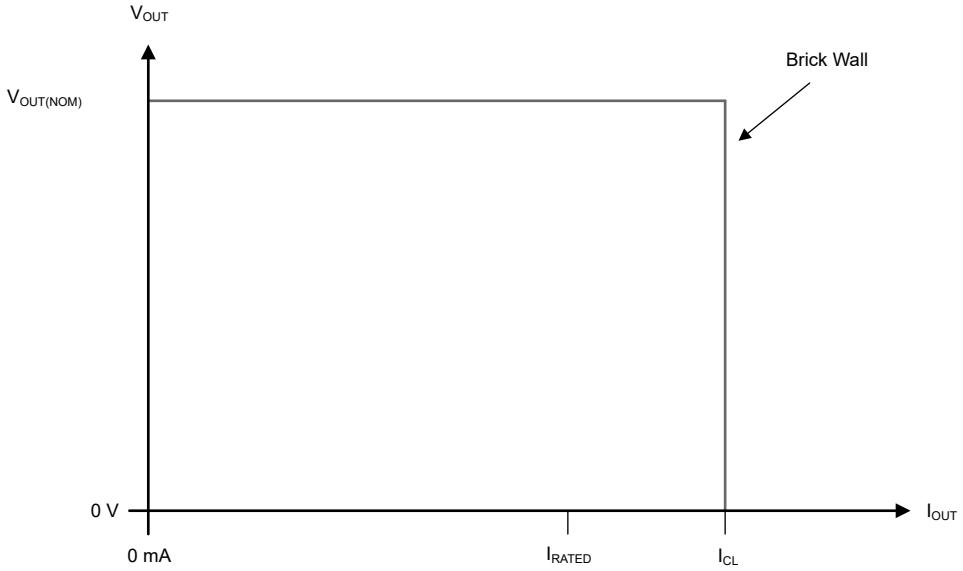


图 6-4. 电流限制：砖墙式方案

6.3.5 热关断

该器件包含一个热关断保护电路，用于在导通晶体管的结温 (T_J) 上升到 $T_{SD(shutdown)}$（典型值）时禁用器件。热关断迟滞可确认在温度降至 $T_{SD(reset)}$（典型值）时器件复位（导通）。

半导体芯片的热时间常数相当短，因此当达到热关断时，器件可以循环开关，直到功率耗散降低。由于器件上的 V_{IN} – V_{OUT} 压降较大，或为大型输出电容器充电的浪涌电流较高，启动期间的功率耗散可能较高。在某些情况下，热关断保护功能会在启动完成之前禁用器件。

当负载电流接近电流限制值而触发热限制时，输出可能会在输出关闭之前振荡。

为了实现可靠运行，请将结温限制在*建议运行条件*表中列出的最大值。在超过这个最高温度的情况下运行会导致器件超出运行规格。虽然器件的内部保护电路旨在防止热过载情况，但此电路并不用于替代适当的散热。使器件持续进入热关断状态或在超过建议的最高结温下运行会降低长期可靠性。

Copyright © 2026 Texas Instruments Incorporated

6.3.6 电源正常

电源正常 (PG) 引脚为开漏输出，可以通过外部上拉电阻器连接到稳压电源。在*建议运行条件*表中，最大上拉电压作为 V_{PG} 列出。要使 PG 引脚具有有效输出，IN 引脚上的电压必须大于 4V（建议最低运行输入电压）。如果未满足建议最低输入电压，则 PG 行为未定义。

当 V_{OUT} 超过 $V_{IT(PG,RISING)}$ 时，PG 输出为高阻抗，PG 引脚电压上拉至连接的稳压电源。当稳压输出降至 $V_{IT(PG,FALLING)}$ 以下时，开漏输出开启，并在短暂的抗尖峰时间后将 PG 输出拉至低电平。如果不需要输出电压监控，将 PG 引脚保持悬空或将其接地。

*电气特性*表中列出了建议的最大 PG 引脚灌电流 ($I_{PG-SINK}$) 为 500µA，以及流入 PG 引脚的泄漏电流 ($I_{LKG(PG)}$)。

PG 上拉电压 (V_{PG_PULLUP})、所需的最小电源正常输出电压 ($V_{PG(MIN)}$) 和 $I_{LKG(PG)}$ 限制了最大 PG 引脚上拉电阻值 (R_{PG_PULLUP})。V_{PG_PULLUP}、PG 引脚低电平输出电压 ($V_{OL(PG)}$) 和 $I_{PG-SINK}$ 限制最小 R_{PG_PULLUP}。可通过以下公式计算 R_{PG_PULLUP} 的最大值和最小值：

$$R_{PG_PULLUP(MAX)} = \frac{\left[V_{PG_PULLUP} - V_{GP(MIN)}\right]}{I_{LKG(PG)_MAX}} \quad (3)$$

$$R_{PG_PULLUP(MIN)} = \frac{\left[V_{PG_PULLUP} - V_{OL(PG)}\right]}{I_{PG-SINK}} \quad (4)$$

例如，如果 PG 引脚通过 3.3V 外部电源连接到上拉电阻器，则从*电气特性*表中可以看出，$R_{PG_PULLUP(MAX)}$ 为 25MΩ。从*电气特性*表中可以看出，$R_{PG_PULLUP(MIN)}$ 为 6.6kΩ。

请注意，$V_{PG(MIN)}$ 是用户定义的电压。对于给定的应用，根据要监测的欠压阈值选择 $V_{PG(MIN)}$。

6.4 器件功能模式

6.4.1 器件功能模式比较

表 6-1 给出了不同工作模式的参数条件。有关参数值，请参阅*电气特性*表。

表 6-1. 器件功能模式比较

工作模式	参数				
	V_{IN}	V_{EN}	I_{MID_OUT}	I_{OUT}	T_J
正常运行	$V_{IN} > V_{OUT(nom)} + V_{DO}$ 和 $V_{IN} > V_{IN(min)}$	$V_{EN} > V_{EN(HI)}$	$I_{MID_OUT} < I_{MID_OUT(max)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
MID_OUT 上的压降运行	$V_{IN(min)} < V_{IN} < V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$	$V_{EN} > V_{EN(HI)}$	$I_{MID_OUT} < I_{MID_OUT(max)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
OUT 上的压降运行	$V_{IN(min)} < V_{IN} < V_{OUT(nom)} + V_{DO(OUT)}$	$V_{EN} > V_{EN(HI)}$	$I_{MID_OUT} < I_{MID_OUT(max)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
禁用（任何真条件都会禁用该器件）	$V_{IN} < 4V$	$V_{EN} < V_{EN(LOW)}$	不适用	不适用	$T_J > T_{SD(reset)}$

6.4.2 正常运行

当满足下列条件时，器件的输出电压会稳定在标称值：

- 输入电压大于标称输出电压加任一电源轨上的压降电压 ($V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$ 和 $V_{OUT(nom)} + V_{DO(OUT)}$)
- 从 MID_OUT 和 OUT 获得的电流小于*电气特性*表中为每个电源轨指定的相应电流限制
- 器件结温低于热关断温度 ($T_J < T_{SD(shutdown)}$)
- 使能电压先前已超过 $V_{EN(HI)}$（最大值）阈值，但尚未降至低于 $V_{EN(LOW)}$（最小值）阈值
- V_{IN} 超过 4V 的 $V_{IN(min)}$。

器件欠压锁定 (UVLO) 阈值的典型值为 2.25V。

Copyright © 2026 Texas Instruments Incorporated

6.4.3 压降运行

由于 TPS7A43-Q1 有两个输出轨 (MID_OUT 和 OUT)，因此器件可以处于 $V_{DO(MID_OUT)}$ 或 $V_{DO(OUT)}$ 状态，也可以同时处于两种状态，具体取决于输入电压电平，同时满足所有其他条件才能正常运行。当输入电压降至低于 $V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$ 时，器件处于 $V_{DO(MID_OUT)}$ 压降状态。在此电源轨压降期间，由于导通晶体管位于欧姆或三极管区域并充当开关，因此 V_{MID_OUT} 跟踪 V_{IN}，并且 V_{MID_OUT} 的瞬态性能显著降低。$V_{DO(MID_OUT)}$ 压降中的 MID_OUT 电源轨线路或负载瞬态可能会导致较大的 V_{MID_OUT} 偏差。当器件仍处于 $V_{DO(MID_OUT)}$ 状态且 V_{IN} 高于 $V_{OUT(nom)} + V_{DO(OUT)}$ 时，V_{OUT} 处于稳压状态，不处于 $V_{DO(OUT)}$ 压降状态。当 V_{IN} 降至 $V_{OUT(nom)} + V_{DO(OUT)}$ 以下时，V_{OUT} 不再处于稳压状态，瞬态性能会显著下降。

当器件处于稳定压降状态（器件处于 $V_{DO(MID_OUT)}$ 和 $V_{DO(OUT)}$ 压降状态，紧随正常稳压状态，但*不*在启动期间）时，导通晶体管被驱动到欧姆区或三极管区域。当输入电压恢复到大于或等于 $V_{MID_OUT(nom)} + V_{DO(MID_OUT)}$ 和大于 $V_{OUT(NOM)} + V_{DO}$ 时，输出电压 (OUT) 可能会过冲很短的时间，而器件会将导通晶体管拉回到线性区域。

6.4.4 禁用

通过强制使能引脚的电压低于 $V_{EN(LOW)}$（最小值），可以关断器件输出；请参阅*电气特性*表。

当 $V_{IN} < V_{IN(min)}$ (4V) 时，器件被禁用。

禁用时，导通晶体管关断，内部电路关断。

Copyright © 2026 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

7.1.1 MID_OUT 电压设置

MID_OUT 电压有三种不同的输出电压电平（10V、12V 和 15V），如表 7-1 所示，具体取决于 MVSEL1 和 MVSEL2 引脚电压设置。

表 7-1. MID_OUT 电压设置

设置 V_{MVSEL1}	设置 V_{MVSEL2}	MID_OUT
$V_{MVSEL1} \leqslant V_{MVSEL1(LOW)}$	$V_{MVSEL2} \leqslant V_{MVSEL2(LOW)}$	15V
$V_{MVSEL1} \leqslant V_{MVSEL1(LOW)}$	$V_{MVSEL2} \geqslant V_{MVSEL2(HIGH)}$	12V
$V_{MVSEL1} \geqslant V_{MVSEL1(HIGH)}$	$V_{MVSEL2} \leqslant V_{MVSEL2(LOW)}$	10V
$V_{MVSEL1} \geqslant V_{MVSEL1(HIGH)}$	$V_{MVSEL2} \geqslant V_{MVSEL2(HIGH)}$	12V

对于 TPS7A43-Q1 的可调电压选项，以及为了在 MID_OUT 和 OUT 引脚上保持稳压，输入电压必须保持为 ≥ MID_OUT + $V_{DO(MID_OUT)}$。此外，为了在 OUT 引脚上保持稳压，MID_OUT 电压必须设置为 ≥ $V_{OUT(nom)}$ + $V_{DO(OUT)}$。

要设置 MID_OUT 电压电平，请在使能器件之前设置 MVSEL1 和 MVSEL2 电压。但是，在器件上电后，可以将 MID_OUT 电压设置更改为不同的电平。

请勿将这些引脚悬空。如果不用于设置 V_{MID_OUT}，则应将两者都连接至 GND。如果在这些引脚中的任何一个悬空时为器件供电，则 MID_OUT 电压无法正确设置，并且可能会切换电平并导致器件损坏。

7.1.2 仅 OUT 工作模式（不使用 MID_OUT）

如果用户的系统不要求，则不需要使用 MID_OUT 电源轨。如果 TPS7A43-Q1 仅用于驱动连接至 OUT 的负载，则仍必须在 MID_OUT 和接地之间连接一个电容器以实现稳定性。遵循*建议运行条件*表中列出的 C_{MID_OUT} 推荐电容值。

例如，如果用户系统需要高达 14.5V 的单通道输出，则仅 OUT 工作模式会非常有用。

7.1.3 仅 MID_OUT 工作模式（不使用 OUT）

TPS7A43-Q1 还可以单独驱动 MID_OUT 轨上的负载；无需使用 OUT。如果器件仅用于驱动连接至 MID_OUT 的负载，则仍必须在 OUT 和接地之间连接一个电容器以实现稳定性。请遵循*建议运行条件*表中列出的 C_{OUT} 推荐电容器值。

例如，当用户系统需要 15V 输出，或者希望在不使用反馈电阻器的情况下实现固定的 10V 或 12V 输出时，仅 MID_OUT 工作模式将非常有用。

7.1.4 可调器件反馈电阻器

可调版本的器件需要外部反馈分压电阻器来设置输出电压。V_{OUT} 根据以下公式使用反馈分压电阻 $R_{FB(TOP)}$ 和 $R_{FB(BOTTOM)}$ 进行设置：

$$V_{OUT} = V_{FB} \times \left[\frac{1 + R_{FB(TOP)}}{R_{FB(BOTTOM)}}\right] \quad (5)$$

Copyright © 2026 Texas Instruments Incorporated

为了忽略 V_{OUT} 公式中的 FB 引脚电流误差项，请将反馈分压器电流设置为 *电气特性* 表中所列 FB 引脚电流的 100 倍。该设置提供了最大反馈分压器串联电阻，如方程式 6 所示。

$$R_{FB(TOP)} + R_{FB(BOTTOM)} \leq \frac{V_{OUT}}{(I_{FB} \times 100)} \quad (6)$$

图 7-1 显示了包含 $R_{FB(TOP)}$ 和 $R_{FB(BOTTOM)}$ 的电路图。

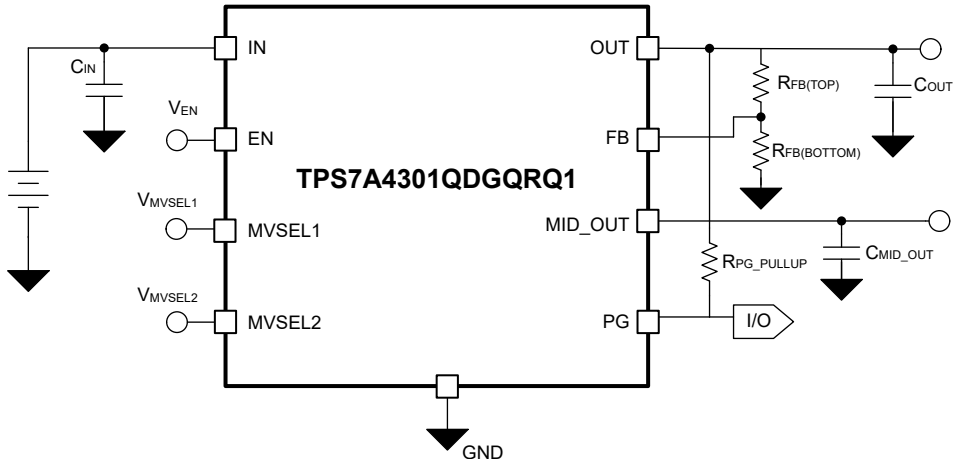


图 7-1. 可调输出版本的典型应用电路

7.1.5 建议的电容器类型

该器件设计为在输入和输出端使用低等效串联电阻 (ESR) 电容器实现稳定。多层陶瓷电容器已成为这些类型应用的业界标准并推荐使用，但必须结合良好的判断力使用。采用 X7R、X5R 和 C0G 额定电介质材料的陶瓷电容器可在整个温度范围内提供相对良好的电容稳定性，而由于电容变化较大，因此建议不要使用 Y5V 额定电容器。

无论选择哪种陶瓷电容器类型，有效电容都会随工作电压和温度的变化而变化。通常，预计有效电容会降低多达 50%。*建议运行条件* 表中建议的输入和输出电容器是电容值，产生的有效电容大约为标称值的 50%。

7.1.6 输入和输出电容器要求

除非从 MID_OUT 引脚获得器件最大电流，否则不需要输入电容器即可实现稳定性。但是，添加输入电容器始终是良好的模拟设计实践，可以抵消无功输入源，并改善瞬态响应、输入纹波和 PSRR。如果预计在 MID_OUT 引脚上会发生较大的快速瞬态负载或线路瞬态，或者器件位于输入电源几英寸内，则必须从标称输入电容值开始。

C_{MID_OUT} 和 C_{OUT} 之间至少需要 3:1 电容比才能使 TPS7A43-Q1 LDO 正常工作，此时可在 MID_OUT 引脚与 GND 之间连接一个 4.7 µF 电容器。

为确保 V_{OUT} 稳定性，需要一个最小 1 µF 的输出电容器。只要在 C_{MID_OUT} 和 C_{OUT} 之间保持 3:1 的电容比，即可使用最大 100 µF 的输出电容器。请参阅 *建议运行条件* 表。

7.1.7 功率耗散 (P_D)

电路可靠性需要考虑器件功率耗散、印刷电路板 (PCB) 上的电路位置以及正确的热平面尺寸。稳压器周围的 PCB 区域必须具有少量或没有其他会导致热应力增加的发热器件。

对于一阶近似，稳压器中的功率耗散取决于输入到输出电压差和负载条件。以下公式可计算功率耗散 (P_D)。

$$P_D = (V_{IN} - V_{OUT}) \times I_{(OUT)} \quad (7)$$

Copyright © 2026 Texas Instruments Incorporated

备注

通过选择正确的系统电压导轨，可更大限度地降低功率耗散，从而提高效率。为了实现更低功率耗散，请使用正确输出调节所需的最小输入电压。

对于带有散热焊盘的器件，器件封装的主要热传导路径是通过散热焊盘到 PCB。将散热焊盘焊接到器件下方的铜焊盘区域。此焊盘区域必须包含一组镀通孔，这些通孔会将热量传导至额外的铜平面以增加散热。

最大功耗决定了该器件允许的最高环境温度 (T_A)。根据以下公式，功率耗散和结温通常与 PCB 和器件封装组合的结至环境热阻 ($R_{\theta JA}$) 和环境空气温度 (T_A) 有关。

$$T_J = T_A + \left(R_{\theta JA} \times P_D\right) \tag{8}$$

热阻 ($R_{\theta JA}$) 在很大程度上取决于特定 PCB 设计中内置的散热能力，因此会因铜总面积、铜重量和平面位置而异。*热性能信息* 表中列出的结至环境热阻由 JEDEC 标准 PCB 和铜扩散面积决定，并用作封装热性能的相对测量。

7.1.8 估算结温

JEDEC 标准现在建议使用 psi (Ψ) 热指标来估算线性稳压器在典型 PCB 板应用电路中的结温。此类指标不是热阻参数，但提供了一种估算结温的相对实用方法。已确定这些 psi 指标与可用于散热的铜面积明显无关。*热性能信息* 表列出了主要的热指标，即结至顶部特征参数 (ψ_{JT}) 和结至电路板特征参数 (ψ_{JB})。如方程式 9 和方程式 10 中所述，这些参数提供了两种计算结温 (T_J) 的方法。结合使用结至顶部特征参数 (ψ_{JT}) 和器件封装顶部中间位置的温度 (T_T) 来计算结温。结合使用结至电路板特征参数 (ψ_{JB}) 和距器件封装 1mm PCB 表面温度 (T_B) 来计算结温。

$$T_J = T_T + \Psi_{JT} \times P_D \tag{9}$$

其中：

- P_D 是耗散功率
- T_T 器件封装顶部中间位置的温度

$$T_J = T_B + \Psi_{JB} \times P_D \tag{10}$$

其中：

- T_B 是在距器件封装 1mm 且位于封装边缘中心位置测得的 PCB 表面温度

有关热指标及其使用方法的详细信息，请参阅*半导体和 IC 封装热指标* 应用手册。

7.1.9 超出额定输出电流的工作模式

TPS7A43-Q1 的额定累积输出电流为 50mA，由 MID_OUT 和 OUT 共享；请参阅*建议运行条件*。

但是，*典型特性*一节包含的某些图表展示了超出 50mA 额定值（最高达 100mA）的数据。这些数据应视为标称准确值。但是，如果工作状态接近电流限制，器件可能会进入限流状态，或者导致稳压性能下降。

如果在*建议运行条件*以外使用器件，则无法保证其性能。是否在超出器件额定值的情况下使用 TPS7A43-Q1 完全由用户自行决定，并由其承担相应责任。有关更多详细信息，请联系您的 TI 代表。

7.2 典型应用

本节介绍了 TPS7A43-Q1 在汽车车身电机应用中的实现方式。图 7-2 显示了一种此类应用的典型电路图。

Copyright © 2026 Texas Instruments Incorporated

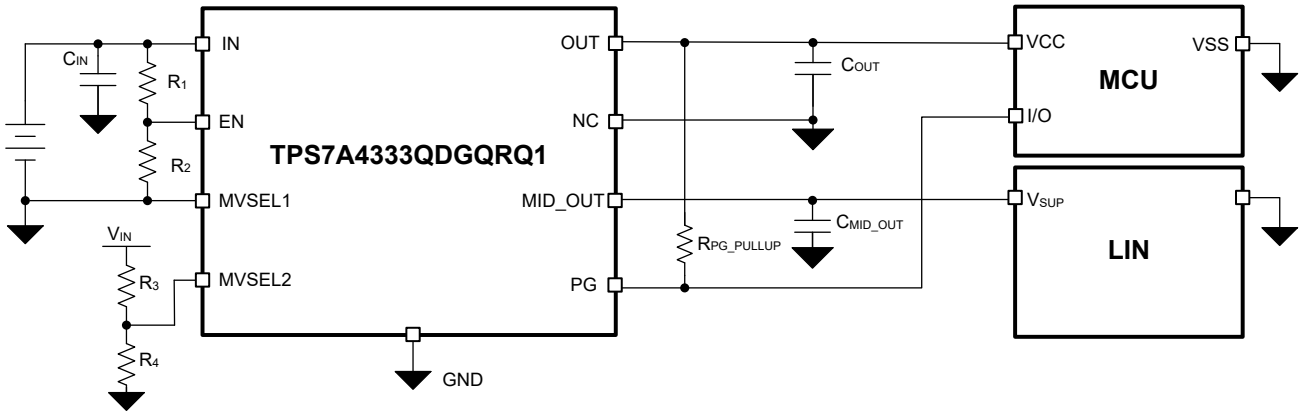


图 7-2. 车门模块的电源

7.2.1 设计要求

表 7-2 总结了车门模块示例应用的设计要求。

表 7-2. 设计参数

参数	设计值
V_{IN}	48V（典型值），85V（瞬态最大值）
V_{IN}（系统欠压）	24V
V_{OUT}	3.3V ± 1%
V_{MVSEL1}	0V
V_{MVSEL2}	⩾0.9V
V_{MID_OUT}	12V ± 5%
$I_{(IN)}$（无负载）	< 9 µA
I_{OUT}（典型值），（最大值）	20mA，40mA
I_{MID_OUT}（典型值），（最大值）	1mA，5mA
T_A	85°C（最大值）

7.2.2 详细设计过程

此应用使用一个固定输出电压为 3.3V 的器件。

通过将 V_{MVSEL1} 引脚连接到 GND 并使用 R3 和 R4 电阻分压器将 V_{MVSEL2} 设置为 ⩾ 0.9V，来将 MID_OUT 电压设置为 12V。R3 和 R4 的分压比必须确保：当输入电压超过应用的系统欠压最小值（V_{IN} ⩾ 24V）时，V_{MVSEL2} 被设定为 ⩾ 0.9V。要将通过该分压器消耗的电流限制为 5 µA 以内，可以使用方程式 11 计算 R3，然后将计算出的值舍入为最接近的标准电阻器值。

$$R3 = \frac{24V - 0.9V}{5\mu A} = 4.62M\Omega \quad (11)$$

使用相同电流下的 V_{MVSEL2} 值，通过方程式 12 计算 R4。

$$R4 = \frac{0.9V}{5\mu A} = 180k\Omega \quad (12)$$

对于计算出的 R3 和 R4 值，当 V_{IN} 在瞬态期间一直上升至 85V 时，V_{MVSEL2} 电压上升至 3.188V（仍低于*建议运行条件*表中规定的该引脚最大建议值）。

在此应用中，精密使能电路用于在 V_{IN} 降至 24V 以下时关断器件。

Copyright © 2026 Texas Instruments Incorporated

R1 和 R2 电阻分压器用于在 V_{IN} ≤ 24V 时将 V_{EN} 设置为低于 1.11V 的 $V_{EN(LOW)}$。与上述分压器类似，使用方程式 13 计算 R1，以将通过该分压器消耗的电流限制在 5 µA 以内。

$$R1 = \frac{24V - 1.11V}{5\mu A} = 4.578M\Omega \quad (13)$$

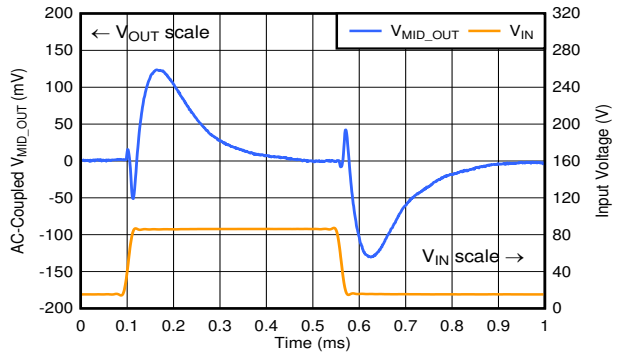
使用方程式 14 来计算 R2。然后，可以将计算出的 R1 和 R2 值舍入为最接近的标准值。

$$R2 = \frac{1.11V}{5\mu A} = 222k\Omega \quad (14)$$

根据上面使用的 R1 和 R2 值，当 V_{EN} 降至最小值 1.11V (V_{IN} = 24V) 以下时，LDO 将关断。当 V_{EN} 超过典型值 1.24V (V_{IN} = 26.8V) 时，LDO 导通。

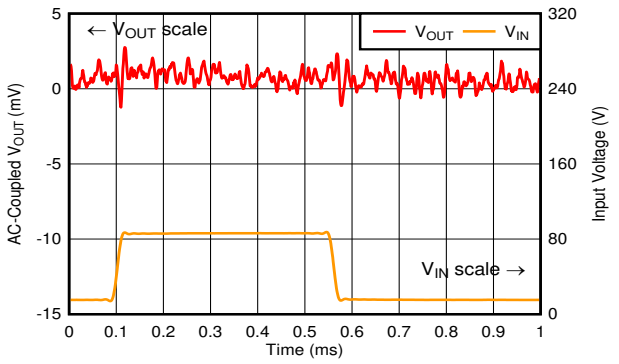
相反，如果用户系统更看重通过 V_{IN} 上升来使能 LDO 的条件，则还可以选择 R1 和 R2 以达到特定的上升电压阈值。在这种情况下，则根据所需目标的 V_{IN} 阈值和 1.35V 的 $V_{EN(HI)}$ 来选择 R1。

7.2.3 应用曲线



V_{IN} = 15V 至 85V，V_{IN} 斜坡速率 = 10V/µs，V_{MVSEL1} = 0V，V_{MVSEL2} = 0.9V，I_{OUT} = 50mA，I_{MID_OUT} = 开路

图 7-3. TPS7A43-Q1 线路瞬态：15V 至 85V



V_{IN} = 15V 至 85V，V_{IN} 斜坡速率 = 10V/µs，V_{MVSEL1} = 0V，V_{MVSEL2} = 0.9V，I_{OUT} = 50mA，I_{MID_OUT} = 开路

图 7-4. TPS7A43-Q1 线路瞬态：15V 至 85V（放大 V_{OUT}）

7.3 电源相关建议

该器件设计为可在 4V 至 85V 的输入电源电压范围内运行。为验证输出电压得到良好调节且动态性能处于理想状态，输入电源必须至少为 $V_{MID_OUT(nom)}$ + 1.5V。将低输出阻抗电源直接连接到 TPS7A43-Q1 的输入引脚。

7.4 布局

7.4.1 布局指南

- 输入和输出电容器尽可能地靠近器件引脚放置。
- 使用铜平面进行器件连接以优化热性能。
- 在器件周围和散热焊盘下方布置散热过孔以散发热量。
- 仅在 DGQ 封装的散热焊盘正下方放置覆盖阻焊膜的散热过孔。在焊接过程中，未覆盖阻焊膜的过孔会将焊料或焊膏从散热焊盘接头引走，导致散热焊盘上的焊点质量下降。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 布局示例

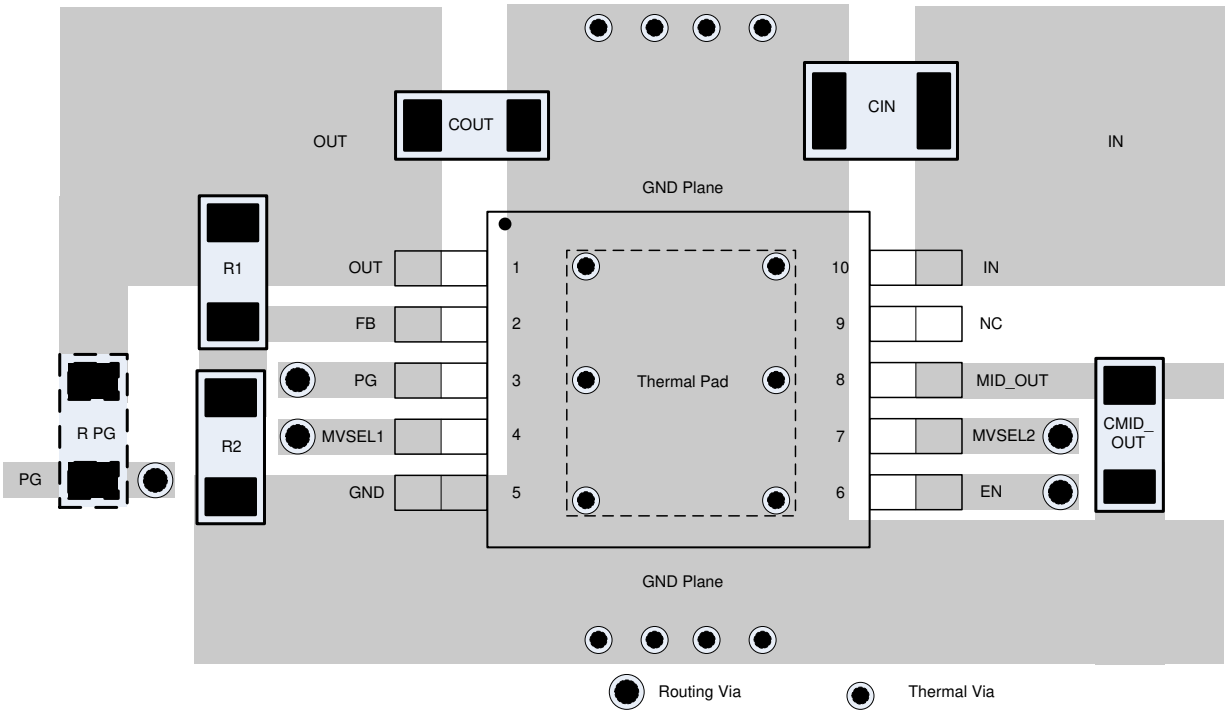


图 7-5. 可调版本布局示例

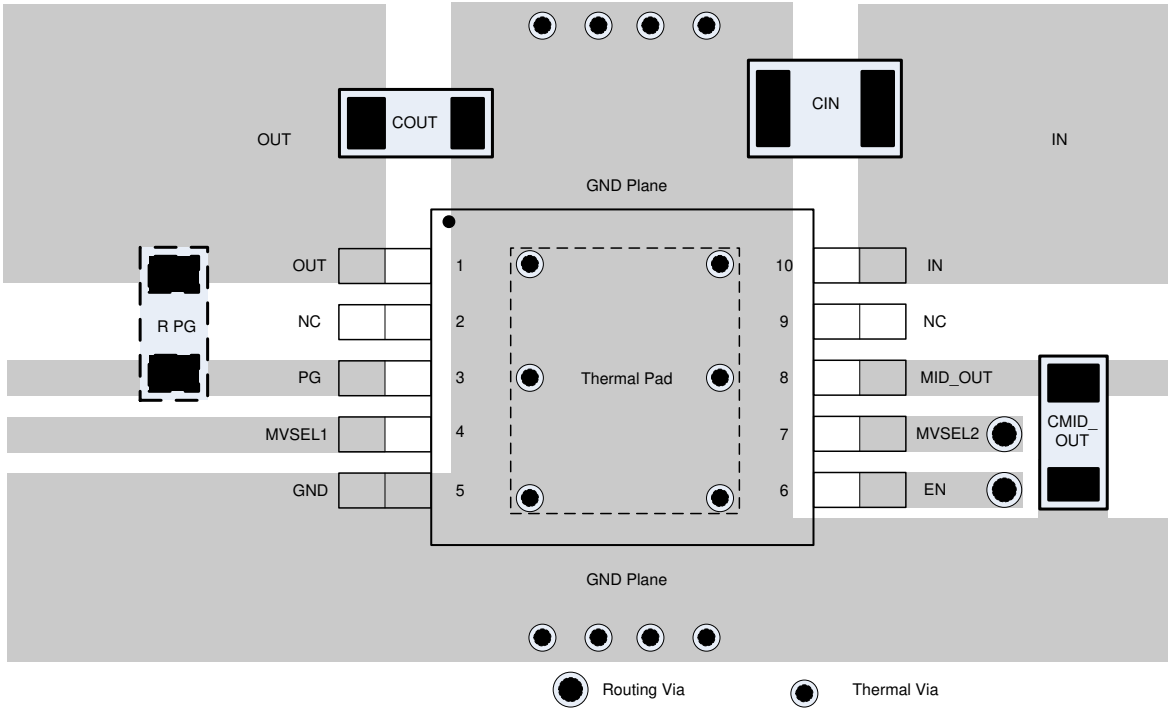


图 7-6. 固定版本布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 评估模块

提供了一个适用于类似引脚对引脚器件的评估模块 (EVM) TPS7A43，可帮助评估 TPS7A43-Q1 的初始电路性能。*TPS7A43EVM-047 评估模块用户指南*可在德州仪器 (TI) 网站上的产品文件夹中获取，也可直接从 TI Store 购买。

8.1.1.2 Spice 模型

您可以从产品文件夹中的*工具与软件*下获取 TPS7A43-Q1 的 SPICE 模型。

8.1.2 器件命名规则

表 8-1. 器件命名规则 (1)

产品	V_{OUT}
TPS7A43**xx** *Q* **yyy R** *Q1*	**xx** 为标称输出电压。例如，33 = 3.3V，50 = 5V，01 = 可调节。 **Q** 表示器件是一款符合 AEC-Q100 标准的 1 级器件。 **yyy** 为封装标识符。例如，DGQ = HVSSOP-10。 **R** 是大数量卷带包装的标识符。 **Q1** 表示此器件是一款汽车级 (AEC-Q100) 器件。

(1) 如需了解最新的封装及订购信息，请参阅本文档末尾的封装选项附录，或访问 www.ti.com 查看器件产品文件夹。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*TPS7A43EVM-047 评估模块用户指南*
- 德州仪器 (TI)，*LDO 基础知识：防止反向电流*博客
- 德州仪器 (TI)，*LDO 基础知识：电容器与电容*博客

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

Copyright © 2026 Texas Instruments Incorporated

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2026) to Revision A (June 2026)	Page
• 将文件状态从*预告信息*更改为*量产数据*	1
• 已更新*特性*、*说明*、*引脚功能*表、*电气特性*表、*典型特性*、*MID_OUT 电压选择*、*精密使能*、*电源良好*、*器件功能模式对比*表、*正常工作*、*已禁用*、*MID_OUT 电压设置*、*仅 OUT 工作模式（不使用 MID_OUT）*、*典型应用*图、*设计参数*表、*详细设计步骤*以及*器件命名规则*表，以反映量产数据规格	1
• 将 V_{OUT} 精度从 ±0.8% 更改为了 ±0.85%	1
• 添加了“*仅 MID_OUT 工作模式（不使用 OUT）*”部分	22
• 添加了“*超出额定输出电流的工作模式*”一节	24

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS7A4301QDGQRQ1	Active	Production	HVSSOP (DGQ) | 10	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	3ZRS
TPS7A4333QDGQRQ1	Active	Production	HVSSOP (DGQ) | 10	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	3ZSS
TPS7A4350QDGQRQ1	Active	Production	HVSSOP (DGQ) | 10	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	3ZTS

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS7A43-Q1 :

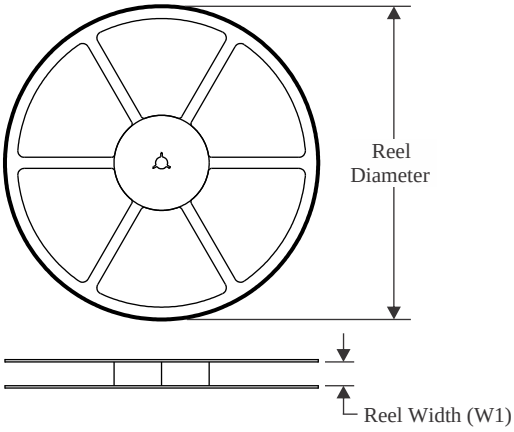
- Catalog : TPS7A43

NOTE: Qualified Version Definitions:

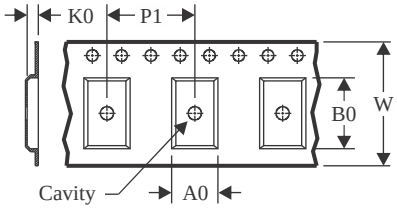
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

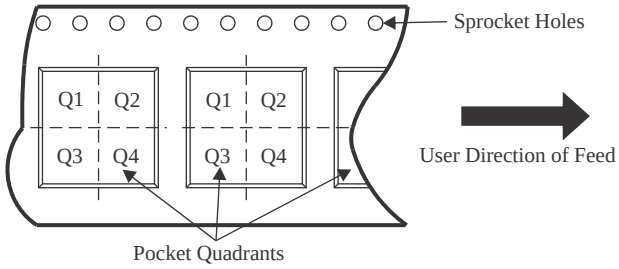


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

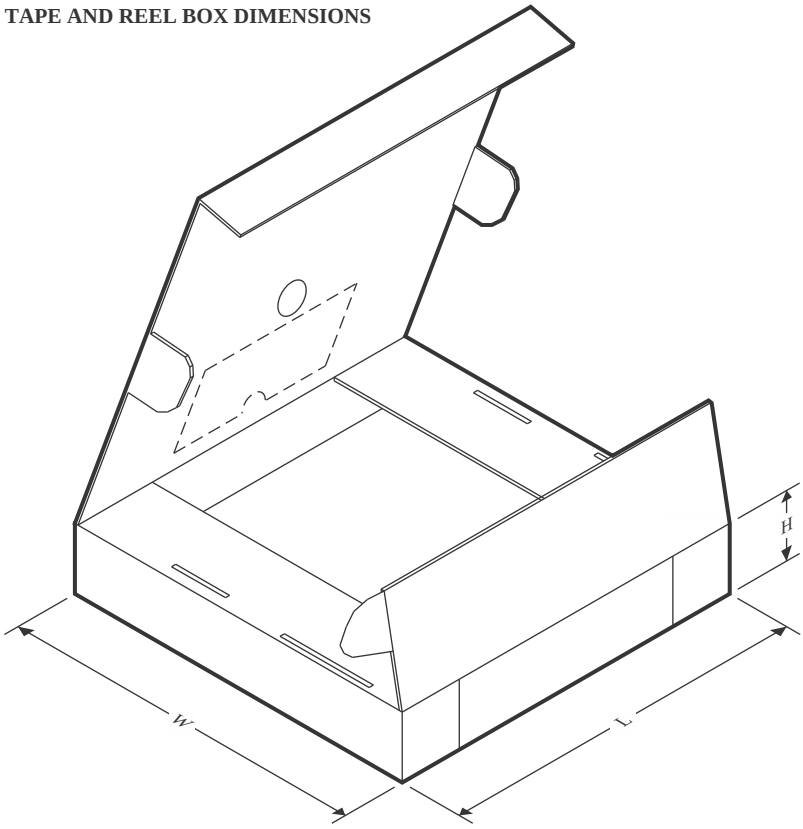
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS7A4301QDGQRQ1	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS7A4333QDGQRQ1	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS7A4350QDGQRQ1	HVSSOP	DGQ	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS7A4301QDGQRQ1	HVSSOP	DGQ	10	2500	353.0	353.0	32.0
TPS7A4333QDGQRQ1	HVSSOP	DGQ	10	2500	353.0	353.0	32.0
TPS7A4350QDGQRQ1	HVSSOP	DGQ	10	2500	353.0	353.0	32.0

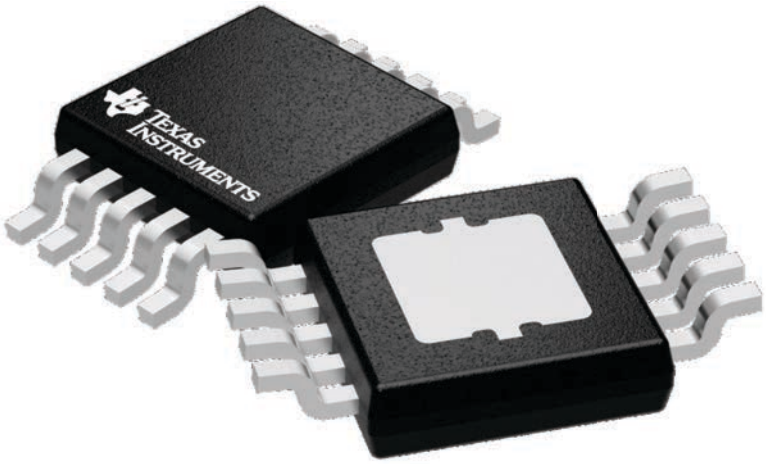
GENERIC PACKAGE VIEW

DGQ 10

PowerPAD™ HVSSOP - 1.1 mm max height

3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

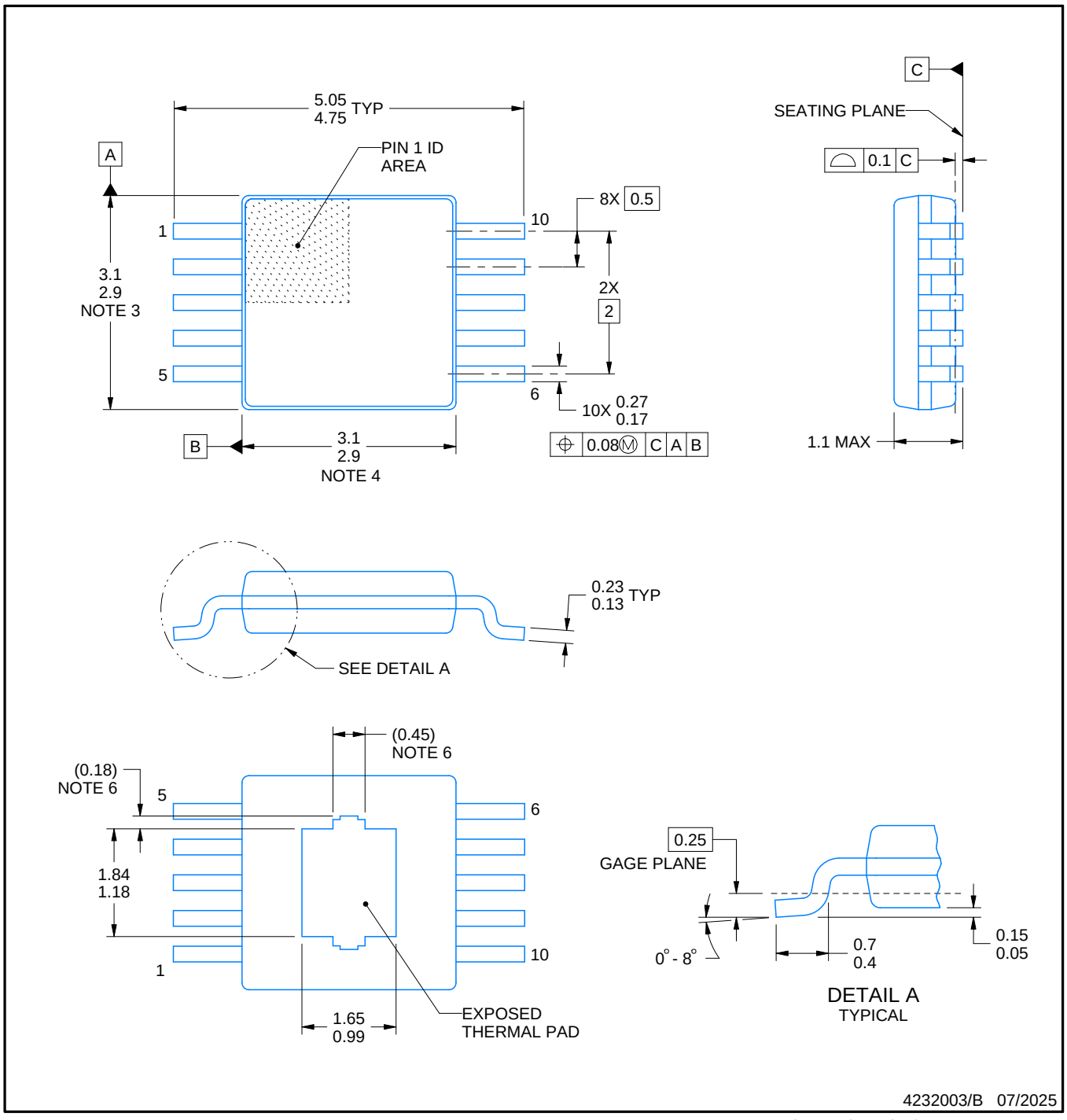
4224775/A

PACKAGE OUTLINE

DGQ0010K

PowerPAD™ - 1.1 mm max height

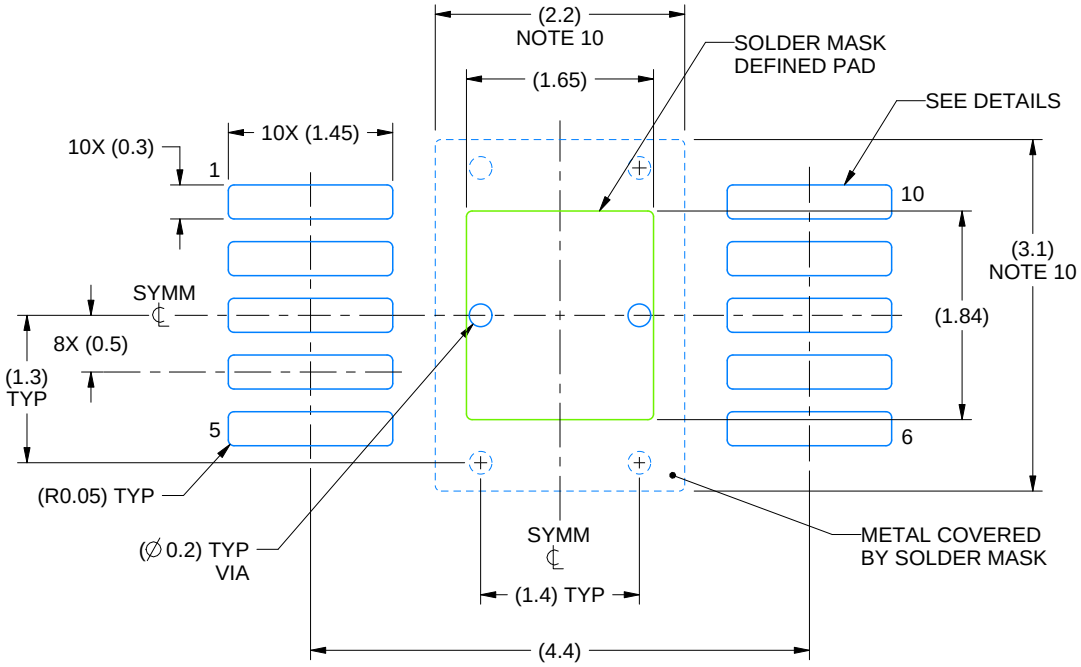
PLASTIC SMALL OUTLINE



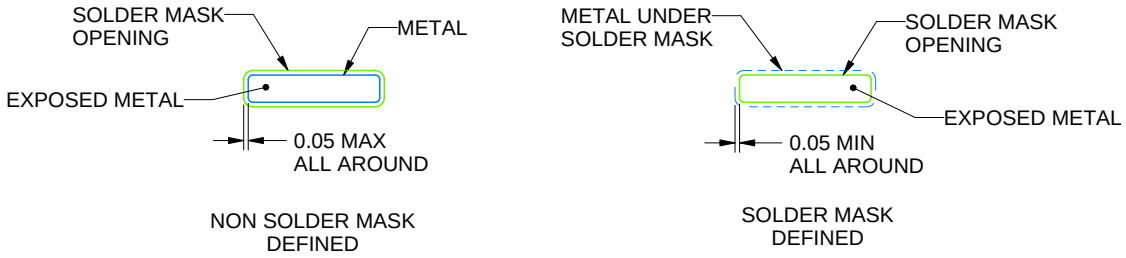
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA-T.
6. Features may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

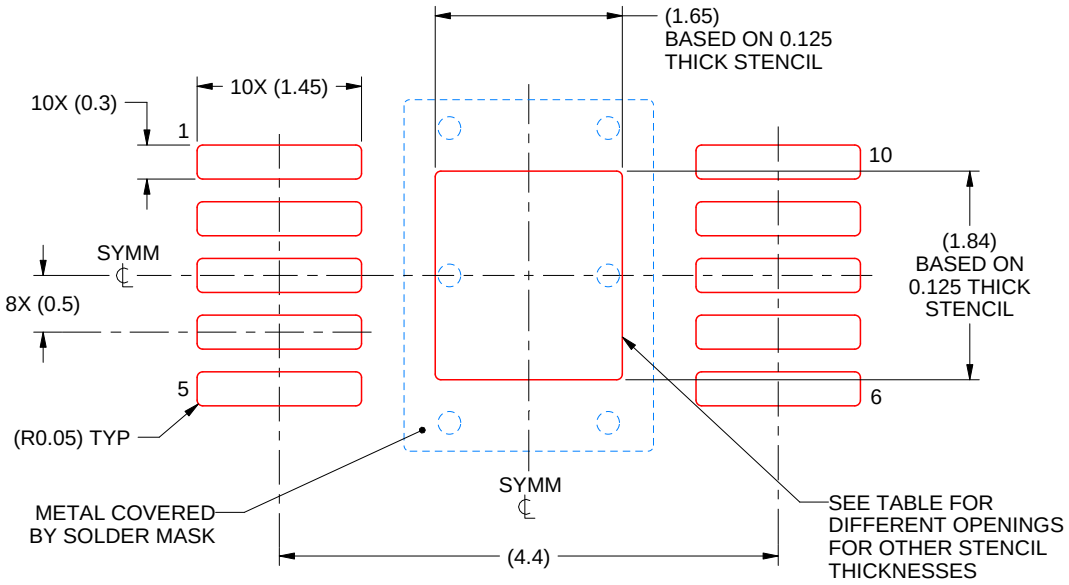


SOLDER MASK DETAILS

4232003/B 07/2025

NOTES: (continued)

7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
9. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
10. Size of metal pad may vary due to creepage requirement.



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:15X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.100	1.84 X 2.06
0.125	1.65 X 1.84 (SHOWN)
0.150	1.51 X 1.68
0.175	1.39 X 1.56

4232003/B 07/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月