TPS65214 配备 3 个降压转化器与 2 个 LDO 的电源管理 IC（适用于工业应用）

1 特性

- 3 个高达 2.3MHz 开关频率的降压转换器：
  - 3 个 VIN：2.5V 至 5.5V；I_{OUT}：2A；V_{OUT} 0.6V 至 3.4V
- 2 个线性稳压器：
  - 1 个 VIN：1.4V 至 5.5V；I_{OUT}：300mA；V_{OUT}：0.6V 至 3.3V（可配置为负载开关）
  - 1 个 VIN：1.4V 至 5.5V；I_{OUT}：500mA；V_{OUT}：0.6V 至 3.3V（可配置为负载开关）
- 所有 3 降压转换器均支持动态电压调节
- 低 IQ/PFM 的 PWM 模式（准固定频率）
- 可编程电源时序和默认电压
- I^2C 接口，支持标准模式、快速模式和快速+ 模式
- 3 个多功能引脚
- 一次性可编程 (OTP) 非易失性存储器 (NVM)

2 应用

- 低功耗工业 MPU，例如 AM62L
- 低功耗工业 MCU，例如 AM261
- 电器
- 楼宇安全
- 电动汽车充电基础设施
- 防火安全系统
- HMI
- HVAC
- 工业 PC
- 光学模块
- 患者监护和诊断
- PLC
- 智能仪表
- 测试和测量
- 视频监控

3 说明

TPS65214 是一款电源管理集成电路 (PMIC)，设计用于便携式与固定式应用的各种 SoC 供电。该器件的额定环境温度范围为 --40°C 至 +105°C，也正因此，PMIC 成为了各种工业应用的理想选择。该器件包括 3 个同步直流/直流降压转换器与 2 个线性稳压器。

DC-DC 转换器能够提供 3 x 2A 的电流。这些转换器需要一个 470nH 的小型电感器、4.7 µ F 输入电容以及每个电源轨至少 10 µ F 输出电容。

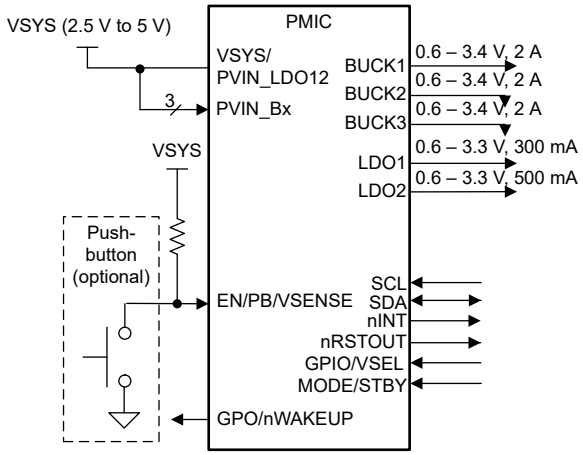
一个 LDO 支持 300mA 的最大输出电流，另一个支持 500mA 最大输出电流。两个 LDO 均具有 0.6V 至 3.3V 的稳压输出电压范围，也可以在负载开关模式下工作。

I2C 接口、IO、GPIO 和多功能引脚 (MFP) 可实现与各种 SoC 的无缝连接。

封装信息

器件型号	封装(1)	封装尺寸（标称值）
TPS65214	24 引脚 QFN	3.50mm × 3.50mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版应用

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较.....3
5 引脚配置和功能.....4
6 规格.....7
6.1 绝对最大额定值.....7
6.2 ESD 等级.....7
6.3 建议运行条件.....7
6.4 热性能信息.....8
6.5 系统控制阈值.....9
6.6 BUCK1、BUCK2、BUCK3 转换器.....10
6.7 通用 LDO（LDO1、LDO2）.....13
6.8 GPIO 和多功能引脚（EN/PB/VSENSE、nRSTOUT、nINT、GPO/nWAKEUP、GPIO/VSEL、MODE/STBY）.....14
6.9 电压和温度监测器.....16
6.10 I^2C 接口.....17
6.11 典型特性.....19
7 详细说明.....21
7.1 概述.....21
7.2 功能方框图.....22
7.3 特性说明.....22
7.4 器件功能模式.....47
8 用户寄存器.....56
8.1 器件寄存器.....57
9 应用和实施.....125
9.1 应用信息.....125
9.2 典型应用.....125
9.3 电源相关建议.....129
9.4 布局.....129
10 器件和文档支持.....132
10.1 接收文档更新通知.....132
10.2 支持资源.....132
10.3 商标.....132
10.4 静电放电警告.....132
10.5 术语表.....132
11 修订历史记录.....132
12 机械、封装和可订购信息.....132

Copyright © 2025 Texas Instruments Incorporated

4 器件比较

表 4-1 列出了预配置的可订购器件型号 (OPN) 和推荐的应用用例的汇总。此表还包含可用于支持新设计的配套资料资源。应用手册介绍了如何使用 TPS65214 PMIC 的电源和数字资源来满足特定处理器和 MCU 的要求。有关每个可订购产品的默认非易失性存储器 (NVM) 寄存器设置的完整摘要，请参阅技术参考手册 (TRM)。

表 4-1. TI 处理器和 MCU 的器件比较表

器件名称	处理器/MCU	应用用例		
		Vin	存储器	BUCK1_VSET
TPS6521401(1)	AM62L	3.3V 或 5V	LPDDR4	0.75V
TPS6521402	AM62L	3.3V 或 5V	LPDDR4 或 DDR4	0.75V

(1) AM62L 评估模块默认配备 TPS6521401，支持 LPDDR4。

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

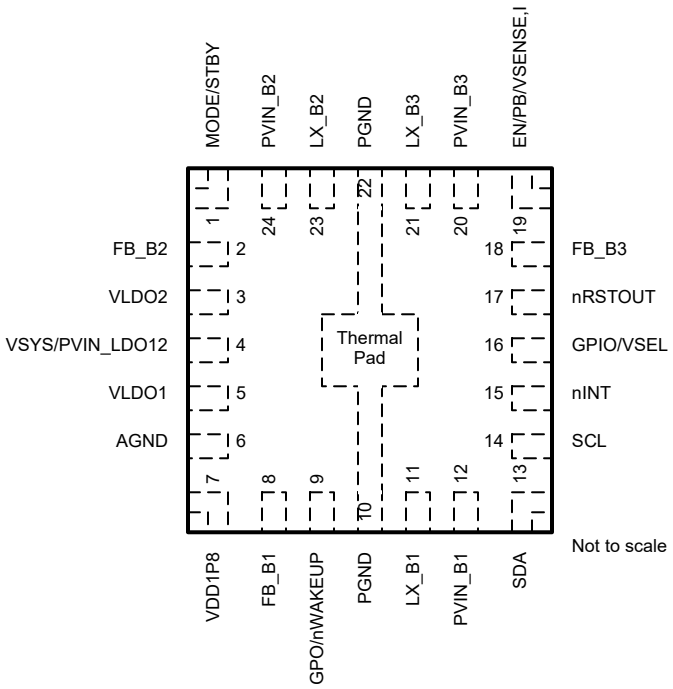


图 5-1. TPS65214 VAF 封装 24 引脚 QFN（顶视图）

表 5-1. 引脚功能

引脚		类型(1)	说明	未使用情况下的连接
名称	编号			
MODE/STBY	1	I	配置为 MODE：连接到 SoC 或硬接线上拉/下拉。强制降压转换器进入 PWM 或允许自动进入 PFM 模式。	不适用（根据配置连接高电平或低电平，参阅 PWM/PFM 和低功耗模式 (MODE/STBY)）
		I	配置为 STBY：低功耗模式命令，关闭所选电源轨。MODE 和 STBY 这两种功能可以组合。该引脚对电平敏感。	
FB_B2	2	I	Buck2 的反馈输入。连接到 Buck2 输出滤波器。标称输出电压通过 NVM 配置。	连接到 GND
VLDO2	3	PWR	LDO2 的输出电压。标称输出电压通过 NVM 配置。使用 2.2μF 或更大的陶瓷电容器将此引脚旁路至地。	保持悬空
VSYS/PVIN_LDO12	4	PWR	基准系统的输入电源以及 LDO1 与 LDO2 的电源输入。使用 4.7 μ F 或更大的陶瓷电容器将此引脚旁路至地。	不适用
VLDO1	5	PWR	LDO1 的输出电压。标称输出电压通过 NVM 配置。使用 2.2μF 或更大的陶瓷电容器将此引脚旁路至地。	保持悬空
AGND	6	GND	模拟 GND 的接地引脚	不适用
VDD1P8	7	PWR	内部基准电压：仅供器件内部使用。不要连接外部负载。使用 2.2μF 陶瓷电容器，将该引脚旁路至地。	不适用
FB_B1	8	I	Buck1 的反馈输入。连接到 Buck1 输出滤波器。标称输出电压通过 NVM 配置。	连接到 GND

Copyright © 2025 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

引脚		类型(1)	说明	未使用情况下的连接
名称	编号			
GPO/nWAKEUP	9	O	配置为 GPO：通用开漏输出。可在上电和断电序列中进行配置，从而启用外部电源轨。	保持悬空
		O	配置为 nWAKEUP：向主机发送信号，以便指示上电事件。该引脚为低电平有效的开漏输出。	
PGND	10	GND	电源地。该接地连接必须在 PCB 上从两侧（引脚 10 与引脚 22）布线。通过直接位于 TPS65214 下方的多个互连过孔，将外露焊盘连接至连续接地层，以便最大限度提高电气与热传导性能。	不适用
LX_B1	11	PWR	Buck1 的开关引脚。将 Buck1 电感器的一侧连接到此引脚。	保持悬空
PVIN_B1	12	PWR	BUCK1 的电源输入。使用 4.7 µF 或更大的陶瓷电容器将此引脚旁路至地。PVIN_B1 引脚上的电压不得超过 VSYS 引脚上的电压。	连接到 VSYS
SDA	13	I/O	I2C 串行端口的数据引脚。I2C 逻辑电平取决于外部上拉电压。	连接到 VIO
SCL	14	I	I2C 串行端口的时钟引脚。I2C 逻辑电平取决于外部上拉电压。	连接到 VIO
nINT	15	O	中断请求输出。在故障条件下，开漏驱动器拉至低电平。位清零时释放。	保持悬空
GPIO/VSEL	16	O	配置为 GPO：通用开漏输出。可在上电和断电序列中进行配置，从而启用外部电源轨。	不适用（根据配置悬空或连接高电平或低电平，参阅 通用输入/输出和电压选择引脚 (GPIO/VSEL)）
		I	配置为 GPI：可在上电与断电序列中配置，以便启用一个或多个器件电源轨。	
		I	配置为 VSEL_BUCK：Buck1 或 Buck3 VOUT 选择。通过外部电阻器硬接线上拉、下拉或浮动。	
nRSTOUT	17	O	复位输出至 SoC。由序列发生器控制。ACTIVE 状态下为高电平。STBY 状态下为可配置电平。	保持悬空
FB_B3	18	I	Buck3 的反馈输入。连接到 Buck3 输出滤波器。标称输出电压通过 NVM 配置。	连接到 GND
EN/PB/VSENSE	19	I	配置为 EN：器件使能引脚，高电平为 ON 请求，低电平为 OFF 请求。	不适用（配置为 EN 并连接至 VSYS）
		I	配置为 PB：按钮监视器输入。600ms 低电平是一个 ON 请求，8s 低电平是一个 OFF 请求。	
		I	配置为 VSENSE：电源故障比较器输入。使用从输入端连接到前置稳压器并将该引脚接地的电阻分压器来设置检测电压。检测前置稳压器上的上升/下降电压并触发 ON/OFF 请求。在 PB 配置中，该引脚对边沿变化敏感，并有等待时间；而在 EN 和 VSENSE 配置中，该引脚有抗尖峰脉冲时间。	
PVIN_B3	20	PWR	BUCK3 的电源输入。使用 4.7 µF 或更大的陶瓷电容器将此引脚旁路至地。PVIN_B3 引脚上的电压不得超过 VSYS 引脚上的电压。	连接到 VSYS
LX_B3	21	PWR	Buck3 的开关引脚。将 Buck3 电感器的一侧连接到此引脚。	保持悬空
PGND	22	GND	电源地。该接地连接必须在 PCB 上从两侧（引脚 10 与引脚 22）布线。通过直接位于 TPS65214 下方的多个互连过孔，将外露焊盘连接至连续接地层，以便最大限度提高电气与热传导性能。	不适用
LX_B2	23	PWR	Buck2 的开关引脚。将 Buck2 电感器的一侧连接到此引脚。	保持悬空

Copyright © 2025 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

引脚		类型(1)	说明	未使用情况下的连接
名称	编号			
PVIN_B2	24	PWR	BUCK2 的电源输入。使用 4.7 µF 或更大的陶瓷电容器将此引脚旁路至地。PVIN_B2 引脚上的电压不得超过 VSYS 引脚上的电压。	连接到 VSYS

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。(1)

POS			最小值	最大值	单位
1.1.1	输入电压	VSYS/PVIN_LDO12	-0.3	6	V
1.1.2	输入电压	PVIN_B1、PVIN_B2、PVIN_B3	-0.3	6	V
1.1.3	降压转换器的输入电压与 VSYS 间的关系	PVIN_B1、PVIN_B2、PVIN_B3 最大电压超过 VSYS		200	mV
1.1.5	输入电压	FB_B1、FB_B2、FB_B3	-0.3	6	V
1.1.6	输入电压	EN/PB/VSENSE、MODE/STBY、GPIO/VSEL	-0.3	6	V
1.1.7	输入电压	PGND	-0.3	0.3	V
1.2.1	输出电压	LX_B1、LX_B2、LX_B3	-0.3	PVIN_Bx + 0.3V，高达 6V	V
1.2.2	输出电压	LX_B1、LX_B2、LX_B3 尖峰最长 10ns	-2	10	V
1.2.3	输出电压	GPO/nWAKEUP、GPIO/VSEL	-0.3	6	V
1.2.4	输出电压	VLDO1、VLDO2	-0.3	PVIN_LDOx + 0.3V，高达 6V	V
1.2.5	输出电压	VDD1P8	-0.3	2	V
1.2.6	输出电压	SDA、SCL	-0.3	6	V
1.2.7	输出电压	nINT、nRSTOUT	-0.3	6	V
1.4.1	工作结温，T_J			125	°C
1.4.2	贮存温度，T_{stg}		-65	150	°C

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在*建议的工作条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在 *绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

POS				值	单位
2.1	$V_{(ESD)}$	静电放电，人体放电模型	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±2000	V
2.2	$V_{(ESD)}$	静电放电，充电器件模型	充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±500	V

(1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS			最小值	标称值	最大值	单位
3.1.1a	$V_{VSYS/PVIN_LDO12}$	LDO 模式下的 LDOx 的输入电压	2.5		5.5	V
3.1.1b	$V_{VSYS/PVIN_LDO12}$	负载开关模式下 LDO1 和/或 LDO2 的输入电压	2.5		3.3	V
3.1.2	V_{PVIN_B1}、V_{PVIN_B2}、V_{PVIN_B3} V_{LX_B1}、V_{LX_B2}、V_{LX_B3}	BUCKx 引脚	2.5		5.5 (1)	V
3.1.3	$\Delta V_{VSYS_PVIN_Bx}$	达到此电压时，V_{PVIN_Bx} 可能超过 V_{VSYS}			0	mV

Copyright © 2025 Texas Instruments Incorporated

6.3 建议运行条件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS				最小值	标称值	最大值	单位
3.1.7	C_{PVIN_B1}、C_{PVIN_B2}、C_{PVIN_B3}	BUCKx 输入电容		3.9	4.7		µF
3.1.8	L_{B1}、L_{B2}、L_{B3}	BUCKx 输出电感		330	470	611	nH
3.1.9a	C_{OUT_B1}、C_{OUT_B2}、C_{OUT_B3}	BUCKx 输出电容	低带宽情况	10		75	µF
3.1.10a			高带宽情况	30		220	µF
3.1.11	V_{FB_B1}、V_{FB_B2}、V_{FB_B3}	BUCKx FB 引脚		0		5.5 (1)	V
3.1.14	V_{PVIN_LDO12}	在负载开关模式下 V_{PVIN_LDOx} 与配置的 V_{VLDOx} 之间允许的增量		-400		400	mV
3.1.15	V_{VLDO1}、V_{VLDO2}	LDO 输出电压范围		0.6		3.3	V
3.1.16	$C_{VSYS/PVIN_LDO12}$	VSYS 和 LDOx 输入电容		2.2	4.7		µF
3.1.17	C_{VLDO1}、C_{VLDO2}	LDO 输出电容		1.2	2.2	40	µF
3.1.22	V_{VDD1P8}	VDD1P8 引脚		0		1.8	V
3.1.23	C_{VDD1P8}	内部稳压器去耦电容		1	2.2	4	µF
3.1.25	V_{nINT}、$V_{nRSTOUT}$	数字输出		0		3.4	V
3.1.26b	$V_{GPO/nWAKEUP}$	数字输出		0		5.5	V
3.1.26a	$V_{GPIO/VSEL}$	数字输出		0		5.5 (1)	V
3.1.27	V_{SCL}、V_{SDA}	I2C 接口		0		3.4	V
3.1.28a	$V_{EN/PB/VSENSE}$	数字输入		0		5.5	V
3.1.28b	$V_{GPIO/VSEL}$	数字输入		0		5.5 (1)	V
3.1.28c	$V_{MODE/STBY}$	数字输入		0		3.4	V
3.1.29	V_{PGND}	PGND Pin Voltage			0		V
3.2.1	$t_{VSYS_RAMP_RISE}$	输入电压斜升时间、输入电压由前置稳压器控制。 V_{VSYS} = V_{PVIN_Bx} = V_{PVIN_LDOx} = 0V 至 5V		0.1		600000	ms
3.2.2	$t_{VSYS_RAMP_FALL}$	输入电压斜降时间，V_{VSYS} = V_{PVIN_Bx} = V_{PVIN_LDOx} = 5V 至 2.5V		0.4		600000	ms
3.2.3	$t_{MODE/STBY_PROG_SLEW}$	MODE/STBY 编程电压上升和下降压摆率，$V_{MODE/STBY}$ = 0V 至 8V 和 8V 至 0V				25	mV/µs
3.3.1	T_A	自然通风条件下的工作温度		-40		105	°C
3.3.2	T_J	工作结温		-40		125	°C

(1) 不得超过 VSYS

6.4 热性能信息

热指标(1)		TPS65214 VAF (QFN) 24 引脚，3.5x3.5mm²	单位
$R_{\Theta JA}$	结至环境热阻	45.5	°C/W
$R_{\Theta JC(top)}$	结至外壳（顶部）热阻	30.0	°C/W
$R_{\Theta JB}$	结至电路板热阻	14.2	°C/W
Ψ_{JT}	结至顶部特征参数	0.8	°C/W
Ψ_{JB}	结至电路板特征参数	14.1	°C/W

Copyright © 2025 Texas Instruments Incorporated

6.4 热性能信息（续）

热指标(1)		TPS65214 VAF (QFN) 24 引脚，3.5x3.5mm²	单位
$R_{\Theta JC(bot)}$	结至外壳（底部）热阻	22.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅“半导体和 IC 封装热指标”应用报告 (SPRA953)。

6.5 系统控制阈值

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
电气特性							
4.1.1	VSYS	工作输入电压		2.5		5.5	V
4.1.2	$VSYS_{UVLO_Rising}$	VSYS UVLO 上升阈值	在 VSYS 引脚上测得，未修整	2.2		2.5	V
4.1.2.2	$VSYS_{POR_Rising}$	VSYS POR 上升阈值	在 VSYS 引脚上测得，未修整	1.8		2.275	V
4.1.3	$VSYS_{UVLO_Falling}$	VSYS UVLO 下降阈值	在 VSYS 引脚上测得，已修整	2.175		2.25	V
4.1.3.2	$VSYS_{POR_Falling}$	VSYS POR 下降阈值	在 VSYS 引脚上测得，已修整	1.6		2.15	V
4.1.4	$VSYS_{UVLO_Hyst}$	VSYS UVLO 迟滞	$VSYS_{UVLO_Rising_untrimmed}$ - $VSYS_{UVLO_Falling_trimmed}$		130		mV
4.1.5	$V_{VSYS_OVP_Rise}$	VSYS OVP 上升阈值，已修整	在 VSYS 引脚上测得，已修整	5.8		6.1	V
4.1.6	$V_{VSYS_OVP_Fall}$	VSYS OVP 下降阈值，已修整	在 VSYS 引脚上测得，已修整	5.7		5.95	V
4.1.7	$V_{VSYS_OVP_Hyst}$	VSYS OVP 迟滞	$VSYS_{OVP_Rising_trimmed}$ - $VSYS_{OVP_falling_trimmed}$	100	140	180	mV
4.1.8	V_{VDD1P8}	VDD1P8 电压		1.7	1.8	1.9	V
4.2.1a	$I_{INITIALIZE}$	INITIALIZE 状态下的电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。所有监控器均关闭。 T_A = 25°C		13	20	µA
4.2.1b	$I_{INITIALIZE}$	INITIALIZE 状态下的电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。所有监控器均关闭。 T_A = -40°C 至 105°C		13	30	µA
4.2.2a	I_{ACTIVE}	所有电源轨打开时的 ACTIVE 状态电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。所有输出均开启，所有 LDO 处于 LDO 模式，降压稳压器处于 PFM 模式。空载。 T_A = 25°C		230	270	µA
4.2.2b	I_{ACTIVE}	所有电源轨打开时的 ACTIVE 状态电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。所有输出均开启，所有 LDO 处于 LDO 模式，降压稳压器处于 PFM 模式。空载。 T_A = –40°C 至 105℃		230	310	µA
4.2.3a	I_{STBY}	STBY 状态电流消耗，BUCK2、BUCK3 和 LDO2 打开	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。LDO 模式下 BUCK2、BUCK3 和 LDO2 打开，PFM 模式下的降压稳压器。空载。 T_A = 25°C		130	155	µA

Copyright © 2025 Texas Instruments Incorporated

6.5 系统控制阈值（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
4.2.3b	I_{STBY}	STBY 状态电流消耗，BUCK2、BUCK3 和 LDO2 打开	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。LDO 模式下 BUCK2、BUCK3 和 LDO2 打开，PFM 模式下的降压稳压器。空载。T_A = -40°C 至 105°C		155	170	µA
4.2.4a	I_{STBY}	所有电源轨均开启，的 STBY 状态电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。所有输出均开启，所有 LDO 处于 LDO 模式，降压稳压器处于 PFM 模式。空载。T_A = 25°C		230	270	µA
4.2.4b	I_{STBY}	所有电源轨均开启，的 STBY 状态电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。所有输出均开启，所有 LDO 处于 LDO 模式，降压稳压器处于 PFM 模式。空载。T_A = -40°C 至 105°C		230	310	µA
4.2.6a	I_{SLEEP}	SLEEP 状态电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。大多数块关闭。T_A = 25°C		3	5	µA
4.2.6b	I_{SLEEP}	SLEEP 状态电流消耗	来自 VSYS 和 PVIN_x 引脚的总电流。VSYS = PVIN_Bx = PVIN_LDOx = 3.6V。大多数块关闭。T_A =-40°C 至 105°C		3	15	µA
时序要求							
4.3.1	$t_{OFF_TO_INIT}$	从 VSYS 超过 VSYS_UVLO，直至进入 INITIALIZE 状态（包括 NVM 读取，为 ON 请求做好准备）的时间	从 VSYS 超过 VSYS_UVLO，直至进入 INITIALIZE 状态的时间。由 HOT 控制 ON 请求执行			6.2	ms
4.3.2a	$t_{TIMEOUT_UV_BUCK}$	在斜升过程中，如果某个降压转换器电源轨未达到 UV 阈值，则进行 UV 检测				1.8	ms
4.3.2b	$t_{TIMEOUT_UV_LDO}$	在斜升过程中，如果某个 LDO 电源轨未达到 UV 阈值，则进行 UV 检测				1.4	ms
4.3.3	t_{ON_DLY}	从接收到有效 ON 请求到第一个序列时隙的时间	所有降压转换器输出都低于 $V_{BUCKx_SCG_TH}$。所有 LDO 输出均低于 $V_{LDOx_SCG_TH}$。			280	µs
4.10.7b	t_{NVM_LOAD}	从 VDD1P8 > VDD1P8_POR 直至进入 INITIALIZE 状态并为 ON 请求做好准备的时间				4.95	ms

6.6 BUCK1、BUCK2、BUCK3 转换器

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
电气特性							
5.1.1a	V_{IN_BUCKx}	输入电压(1)	降压转换器电源电压，最大为 VSYS	2.5		5.5	V

Copyright © 2025 Texas Instruments Incorporated

6.6 BUCK1、BUCK2、BUCK3 转换器（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
5.1.1b	V_{OUT_BUCKx}	降压输出电压可配置范围	输出电压可在 0.6V ≤ V_{OUT} ≤ 1.4V 时以 25mV 阶跃配置，在 1.4V < V_{OUT} ≤ 3.4V 时以 100mV 阶跃配置	0.6		3.4	V
5.1.2a	I_{Q_BUCKx}	静态电流	PFM，BUCKx 启用，无负载，V_{IN} = 3.6V，V_{OUT} = 0.75V，T_J=25°C		8	11	µA
5.1.3a	$V_{HEADROOM_PWM}$	输入到输出电压余量(2)	对于最大负载 I_{OUT} = 1.7A 下的转角引脚	500			mV
5.1.3b	$V_{HEADROOM_PWM}$	输入到输出电压余量(2)	对于 I_{OUT} = I_{OUT_MAX} 下的转角引脚	700			mV
5.1.4	$V_{OUT_STEP_LOW}$	Buck1 的输出电压阶跃	0.6V ≤ V_{OUT} ≤ 1.4V		25		mV
5.1.5	$V_{OUT_STEP_HIGH}$	Buck1 的输出电压阶跃	1.5V ≤ V_{OUT} ≤ 3.4V		100		mV
5.1.6a	$V_{OUT_ACC_DC_PWM}$	直流输出电压精度	强制 PWM，低和高带宽情况，I_{OUT} = I_{OUT_MAX}，0.7V≤V_{OUT} ≤ 3.4V，V_{IN} - V_{OUT} > 700mV，C_{OUT} = 40µF	-1.5%		1.5%	
5.1.6b	$V_{OUT_ACC_DC_PWM}$	直流输出电压精度	强制 PWM，低和高带宽情况，I_{OUT} = I_{OUT_MAX}，0.6V≤V_{OUT} < 0.7V，V_{IN} - V_{OUT} > 700mV，C_{OUT} = 40µF	-10		10	mV
5.1.6c	$V_{OUT_ACC_DC_PFM}$	直流输出电压精度	自动 PFM，低和高宽带情况，I_{OUT} = 1mA，V_{OUT} = 0.6V 至 3.4V，V_{IN} - V_{OUT} > 500 mV，C_{OUT} = 40µF	-3.0%		3.5%	
5.1.9	R_{FB_INPUT}	反馈输入阻抗	转换器已启用	2.3	3.75	5.0	MΩ
5.2.1a	$V_{LOAD_REG_PWM}$	DC 负载调节	强制 PWM，低带宽情况，V_{IN} = 5.0V，V_{OUT} = 1.2V，I_{OUT} = 0 至 I_{OUT_MAX}，C_{OUT} = 40µF		0.1	0.16	%/A
5.2.2a	V_{LINE_REG}	DC 线性调整率	强制 PWM，低带宽情况，V_{IN} = 3.3V 至 5.5V，V_{OUT} = 1.2V，I_{OUT} = 1mA 和 I_{OUT_MAX} C_{OUT} = 40µF		0.1	0.16	%/V
5.2.3a	$V_{LOAD_TRANSIENT}$	负载瞬态	自动 PFM，高宽带情况，V_{IN} = 5.0V，V_{OUT} = 0.75V，I_{OUT} = 100mA 至 1100mA 至 100mA，t_R = t_F = 500ns，C_{OUT} = 80µF	-27.5		27.5	mV
5.2.3b	$V_{LOAD_TRANSIENT}$	负载瞬态，	强制 PWM，高带宽情况，V_{IN} = 5.0V，V_{OUT} = 0.75V，I_{OUT} = 100mA 至 1100mA 至 100mA, t_R = t_F = 500ns，C_{OUT} = 80µF	-27.5		27.5	mV
5.2.4a	$V_{LOAD_TRANSIENT}$	负载瞬态	自动 PFM，低带宽情况，V_{IN} = 5.0V，V_{OUT} = 0.75V，I_{OUT} = 100mA 至 600mA 至 100mA, t_R = t_F = 500ns，C_{OUT} = 40µF	-30		30	mV

Copyright © 2025 Texas Instruments Incorporated

6.6 BUCK1、BUCK2、BUCK3 转换器（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
5.2.4b	$V_{LOAD_TRANSIENT}$	负载瞬态	强制 PWM，低带宽情况， V_{IN} = 5.0V，V_{OUT} = 0.75V， I_{OUT} = 100mA 至 600mA 至 100mA， t_R = t_F = 500ns， C_{OUT} = 40µF	-30		30	mV
5.2.5a	$V_{LINE_TRANSIENT}$	线路瞬态	强制 PWM，低带宽情况， V_{IN} = 3.3V 至 5.5V，50µs V_{OUT} = 0.75V，I_{OUT} = 1mA 和 I_{OUT_MAX} C_{OUT} = 40µF	-50		50	mV
5.2.6a	$V_{RIPPLE_PP_PWM}$	强制 PWM 下的输出电压纹波	低带宽情况， V_{IN} = 5.0V，V_{OUT} = 2.5V， I_{OUT} = 1A， L = 470nH，DCR = 50mΩ， C_{OUT} = 40uF，X5R，ESR = 10mOhm		10	20	mV_{PP}
5.2.6b	$V_{RIPPLE_PP_PFM}$	自动 PFM 中的输出电压纹波	低带宽情况， V_{IN} = 5.0V，V_{OUT} = 2.5V， I_{OUT} = 20mA， L = 470nH，DCR = 50mΩ， C_{OUT} = 40uF，X5R，ESR = 10mOhm		20	40	mV_{PP}
5.3.1	I_{OUT_MAX}	最大工作电流				2.0	A
5.3.2	$I_{CURRENT_LIMIT}$	峰值电流限制	V_{IN} = 2.5V 至 5.5V	3.1	3.9	4.7	A
5.3.3	$I_{REV_CUR_LIMIT}$	反向峰值电流限制	V_{IN} = 2.5V 至 5.5V	-2.0	-1.5	-1.0	A
5.3.4a	R_{DSON_HS}	高侧 MOSFET 导通电阻	测量的引脚对引脚，V_{IN} = 5V			105	mΩ
5.3.4b	R_{DSON_HS}	高侧 MOSFET 导通电阻	测量的引脚对引脚，V_{IN} = 3.3V			170	mΩ
5.3.5a	R_{DSON_LS}	低侧 MOSFET 导通电阻	测量的引脚对引脚，V_{IN} = 5V			100	mΩ
5.3.5b	R_{DSON_LS}	低侧 MOSFET 导通电阻	测量的引脚对引脚，V_{IN} = 3.3V			140	mΩ
5.3.6	$R_{DISCHARGE}$	输出放电电阻	仅在未启用转换器时有效	60	125	200	Ω
5.4.1	L_{SW}	输出电感	DCR = 50mΩ（最大值）	330	470	611	nH
5.4.2a	C_{OUT}	输出电容， 自动 PFM 和强制 PWM， ESR = 10mΩ 最大值	低带宽情况	10		75	µF
5.4.3a			高带宽情况	30		220	µF
时序要求							
5.5.1	t_{RAMP}	斜坡时间	从启用到达到目标值 98% 的时间（假设没有残余电压）	0.3		1.65	ms
5.5.1.1	T_{START}	开始时间	从 I2C 使能信号到降压转换器、直至降压转换器启用 (ENABLE_BUCK) 的时间，假设没有残余电压，单独启用			150	µs
5.5.1.2	t_{RAMP_QFF}	斜坡时间	强制 PWM，低带宽情况， 从 ENABLE_BUCK 到目标值 98% 时测得			1.3	ms
5.5.1.4	$t_{SAMPLE_DEGLITCH}$	释放 UV 之前的采样和抗尖峰脉冲时间				100	µs
5.5.2a	DVFS_SLOPE	DVFS 上升转换率	强制 PWM，低 BW 情况， 在 DVFS 期间，电压从 0.6V 调整到 1.4V 的阶跃持续时间	2.9	3.2	3.5	mV/µs

Copyright © 2025 Texas Instruments Incorporated

6.6 BUCK1、BUCK2、BUCK3 转换器（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
5.5.2c	DVFS_FALL	DVFS 下降压摆率	强制 PWM，低 BW 情况，在 DVFS 期间，电压从 1.4V 调整到 0.6V 的阶跃持续时间	0.45	0.53	0.61	mV/µs
开关特性							
5.6.1a	f_{SW}	开关频率	强制 PWM，高和低带宽情况，V_{IN} = 3.3V 至 5V，V_{OUT} = 0.8V 至 1.8V，I_{OUT} = 1A 至 1.8A		2.3		MHz

(1) PVIN_Bx 不得超过 VSYS
(2) 仅指直流调节。瞬态响应可能需要更多余量。余量低时，准固定频率的频率变化会增加。

6.7 通用 LDO（LDO1、LDO2）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件		最小值	典型值	最大值	单位
电气特性								
7.8.1	V_{IN}	输入电压			2.5		5.5	V
7.8.3	V_{OUT}	输出电压	V_{IN} = 2.5V 至 5.5V		0.6		3.3	V
7.8.4	V_{OUT_STEP}	输出电压阶跃	0.6V ≤ V_{OUT} ≤ 3.3V			50		mV
7.8.5	R_{BYPASS}	旁路电阻	V_{IN} = 3.3V，I_{OUT} = 100mA，LDO 处于负载开关模式				0.8	Ω
7.8.6	$V_{OUT_DC_ACCURACY}$	总直流精度，包括所有有效输出电压的直流负载和线性调整率	LDO 模式，V_{IN} - V_{OUT} > $V_{DROPOUT}$		-2.5		2.5	%
7.8.9	$V_{LOAD_REGULATION}$	DC 负载调节	V_{IN} = 3.8V，V_{OUT} = 3.3V，I_{OUT} = 0 至 I_{OUT_MAX}			20	35	µV/mA
7.8.10	$V_{LINE_REGULATION}$	DC 线性调整率	V_{IN} = V_{OUT} + $V_{DROPOUT}$ 至 5.5V，V_{OUT} = 1.2V、1.8V 和 3.3V，I_{OUT} = 1mA			0.01	0.1	%/V
7.8.11a	$V_{LOAD_TRANSIENT}$	负载瞬态 (LDO1)	V_{IN} = 3.3V，V_{OUT} = 1.8V，I_{OUT} = I_{OUT_MAX} 的 20% 至 I_{OUT_MAX} 的 80%，在 1us 内，		-35		35	mV
7.8.11b	$V_{LOAD_TRANSIENT}$	负载瞬态 (LDO2)	VIN = 3.8V，VOUT = 3.3V，IOUT = IOUT_MAX 的 20% 至 IOUT_MAX 的 80%，在 1us 内		-45		70	mV
7.8.12	$V_{LINE_TRANSIENT}$	线路瞬态	VIN 阶跃 = 600 mVPP，T_R = T_F = 10 µs，LDO 不在压降条件		-25		25	mV
7.8.13c	$V_{DROPOUT1}$	LDO1 压降电压	I_{OUT} = I_{OUT_MAX}，V_{OUT} = 95% × $V_{OUT(NOM)}$	1.8V ≤ V_{OUT} < 3.3V			330	mV
7.8.13d				V_{OUT} = 3.3V			250	mV
7.8.13g	$V_{DROPOUT2}$	LDO2 压降电压	I_{OUT} = I_{OUT_MAX}，V_{OUT} = 95% × $V_{OUT(NOM)}$	1.8V ≤ V_{OUT} < 3.3V			530	mV
7.8.13h				V_{OUT} = 3.3V			400	mV
7.8.14	PSRR	电源纹波抑制	V_{IN} = 2.8V，V_{OUT} = 1.8V，I_{OUT} = 50mA	f = 1kHz		60		db
7.8.15				f = 10kHz		47		db
7.8.16				f = 100kHz		55		db
7.8.17				f = 1MHz		45		db
7.8.18	$NOISE_{RMS}$	RMS 噪声	f=100Hz 至 100KHz，V_{IN} = 3.8V，I_{OUT} = 300mA，V_{OUT} = 3.3V 和 1.8V			105 × V_{OUT}		uV_{RMS}
7.8.19	I_{OUT_MAX1}	最大工作电流 (LDO1)					300	mA
7.8.20	I_{OUT_MAX2}	最大工作电流 (LDO2)					500	mA

Copyright © 2025 Texas Instruments Incorporated

6.7 通用 LDO（LDO1、LDO2）（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
7.8.21	$I_{CURRENT_LIMIT1}$	短路电流限制 (LDO1)	V_{IN} = 3.6V，V_{OUT} = 0V	400		900	mA
7.8.22	$I_{CURRENT_LIMIT2}$	短路电流限制 (LDO2)	V_{IN} = 3.6V，V_{OUT} = 0V	600		1600	mA
7.8.23	I_{IN_RUSH}	LDO 或 LSW 浪涌电流	VIN = 3.3V，然后启用 LDO，C_{OUT} = 40uF			1400	mA
7.8.25	$R_{DISCHARGE}$	输出放电电阻	仅当未启用转换器时有效，$R_{DISCHARGE}$ ="1"	100	200	300	Ω
7.8.29	I_{Qon}	静态电流开启模式	V_{IN} = 3.6V，V_{OUT} = 1.8V，I_{OUT} = 0mA，T_J=-40°C 至 125°C		70	93	µA
7.8.32	C_{OUT}	输出滤波电容		1.2	2.2	4	µF
7.8.34	C_{ESR}	滤波电容 ESR 最大值	1 至 10 MHz		10	20	mΩ
7.8.37	C_{OUT_TOTAL}	输出端的总电容（本地 + POL）				40	µF
时序特性							
7.8.50	t_{START}	开始时间	从完成 I2C 命令到以 0.3V 输出电压的时间			425	µs
7.8.51	t_{RAMP}	LDO 和 LSW 模式下的斜坡时间	从 0.3V 到达到目标值 90% 时测得			850	µs
7.8.52	t_{RAMP_SLEW}	LDO 和 LSW 模式下的斜升压摆率	VOUT 范围从 0.3V 到目标值的 90%	2		12	mV/µs
7.8.53	$t_{TRANS_1P8_3P3}$	转换时间 1.8V - 3.3V	V_{IN} = 4.0V，I_{OUT} = 300mA		2		ms
7.8.54	$t_{TRANS_3P3_1P8}$	转换时间 3.3V - 1.8V	V_{IN} = 4.0V，I_{OUT} = 300mA		2		ms

6.8 GPIO 和多功能引脚（EN/PB/VSENSE、nRSTOUT、nINT、GPO/nWAKEUP、GPIO/VSEL、MODE/STBY）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
电气特性							
9.1.1	V_{OL}	低电平输出电压（开漏）	VIO = 3.6V，I_{OL} = 2mA，GPO/nWAKEUP，GPIO/VSEL，nRSTOUT，nINT			0.40	V
9.1.2	V_{IL}	低电平输入电压	EN/PB、MODE/STBY 和 GPIO/VSEL，处于 INITIALIZE、ACTIVE 或 STBY 模式			0.4	V
			EN/PB，处于 SLEEP 模式			0.3×VSYS	V
9.1.3	V_{IH}	高电平输入电压	EN/PB、MODE/STBY 和 GPIO/VSEL，处于 INITIALIZE、ACTIVE 或 STBY 模式	1.26			V
			EN/PB，处于 SLEEP 模式	0.7×VSYS			V
9.1.4	V_{VSENSE}	VSENSE 比较器阈值 (EN/PB/VSENSE)		1.08	1.20	1.32	V
9.1.5	V_{VSENSE_HYS}	VSENSE 比较器迟滞 (EN/PB/VSENSE)		8	30	55	mV
9.1.6	I_{LKG}	输入漏电流（GPIO/VSEL、EN/PB/VSENSE、MODE/STBY）	V_{IN} = 3.3V			1.0	µA

Copyright © 2025 Texas Instruments Incorporated

6.8 GPIO 和多功能引脚（EN/PB/VSENSE、nRSTOUT、nINT、GPO/nWAKEUP、GPIO/VSEL、MODE/STBY）（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。指定的电压电平以器件的 AGND 地为基准。

POS	参数		测试条件	最小值	典型值	最大值	单位
9.1.7	C_{IN}	内部输入引脚电容 (GPIO/VSEL、EN/PB/VSENSE、MODE/STBY)				10	pF
9.1.8	I_{PD}	下拉电流，在施加 VSYS 后 100µs 可用	在 GPO/nWAKEUP、GPIO/VSEL、MODE/STBY、nINT、nRSTOUT 引脚上	18	25	35	nA
9.1.9	$I_{LKG_VSYS_ONLY}$	当 VSYS 存在但数字电源不存在时的引脚漏电流	SDA、nINT			1	µA
9.1.10	$V_{PIN_VSYS_ONLY}$	当 VSYS 存在但数字电源不存在时的引脚电压	GPO、GPIO、nRSTOUT、I_{OL} = 2mA			0.4	V
时序要求							
9.2.1a	t_{FALL}	输出缓冲器下降时间（90% 至 10%）	GPO/nWAKEUP，GPIO，nRSTOUT，nINT，C_{OUT} = 10pF			50	ns
9.2.1b	t_{RISE}	GPIO 输出缓冲器上升时间（10% 至 90%）	GPIO			5	µs
9.2.2a	$t_{PB_ON_SLOW}$	EN/PB/VSENSE，等待时间 PB，ON 请求，慢速	PB，下降沿	540	600	660	ms
9.2.2b	$t_{PB_ON_FAST}$	EN/PB/VSENSE，等待时间 PB，ON 请求，快速	PB，下降沿	180	200	220	ms
9.2.2c	$t_{EN_PB_WAKEUP}$	EN/PB/VSENSE，等待时间 EN/PB，SLEEP 退出请求	PB 下降沿或者 EN 上升沿	3.5	4.0	4.5	s
9.2.3	t_{PB_OFF}	EN/PB/VSENSE，等待时间 PB，OFF 请求	PB，下降沿	7.2	8.0	8.8	s
9.2.4	$t_{DEGL_PB_RISE}$	EN/PB/VSENSE，抗尖峰脉冲时间 PB，上升沿	PB，上升沿，长按 OFF 请求成功后适用	115	200	275	ms
9.2.5	$t_{DEGL_PB_INT}$	EN/PB/VSENSE，抗尖峰脉冲时间 PB，上升沿或下降沿	PB，上升沿或下降沿	59	100	137	ms
9.2.6	$t_{DEGL_EN_Rise_Slow}$	EN/PB/VSENSE，抗尖峰脉冲时间 EN 慢速，上升	EN，上升沿	45	50	55	ms
9.2.7	$t_{DEGL_EN_Rise_Fast}$	EN/PB/VSENSE，抗尖峰脉冲时间 EN 快速，上升	EN，上升沿	60	120	185	µs
9.2.8	$t_{DEGL_EN_Fall}$	EN/PB/VSENSE，抗尖峰脉冲时间 EN，下降	EN，下降沿	50	70	93	µs
9.2.9	$t_{DEGL_VSENSE_Rise}$	VSENSE 上升：仅由 $VSYS_{POR_Rising}$ 和 VSENSE 电压选通	VSENSE，上升沿	不适用			
9.2.10	$t_{DEGL_VSENSE_Fall}$	EN/PB/VSENSE，抗尖峰脉冲时间 VSENSE，下降，与快速/慢速设置无关	VSENSE，下降沿	50	70	93	µs
9.2.11	$t_{DEGL_EN/VSENSE_I2C}$	I2C 触发关断后的 EN/VSENSE 下降沿抗尖峰脉冲时间	I2C 先前发出关断请求后的 EN/VSENSE 下降沿（短于 9.2.8）	12.5	25	37.5	µs
9.2.13	t_{DEGL_MFP}	抗尖峰脉冲时间 MODE/STBY	上升沿和下降沿	90	120	150	µs
9.2.14	t_{DEGL_GPIO}	抗尖峰脉冲时间 GPIO	上升沿和下降沿	6.6	15.6	18	µs

Copyright © 2025 Texas Instruments Incorporated

6.9 电压和温度监测器

在自然通风条件下的工作温度范围内测得（除非另有说明）

POS	参数		测试条件	最小值	典型值	最大值	单位
电气特性							
10.1.1	$V_{BUCKx_UV_TH_5}$、$V_{LDOx_UV_TH_5}$	降压输出的欠压监控，可编程的低阈值精度	UV_THR = 0x0		-5%		
10.1.2	$V_{BUCKx_UV_TH_10}$、$V_{LDOx_UV_TH_10}$	降压输出和 LDO 输出的欠压监控，可编程的低阈值精度	UV_THR = 0x1		-10%		
10.1.3	$V_{BUCKx_UV_H_ACC}$、$V_{LDOx_UV_H_ACC}$	欠压阈值精度，V_{OUT} ≥ 1V	V_{OUT} ≥ 1V	-1%		+1%	
10.1.4	$V_{BUCKx_UV_L_ACC}$, $V_{LDOx_UV_L_ACC}$	欠压阈值精度，V_{OUT} < 1V	V_{OUT} < 1V	-10		+10	mV
10.1.5	$V_{BUCKx_UV_HYS}$、$V_{LDOx_UV_HYS}$	欠压迟滞		0.5%	1%	1.5%	
10.1.6	$V_{BUCKx_SCG_TH}$、$V_{LDOx_SCG_TH}$	短路 (SCG) 和残余电压 (RV) 检测下降阈值		220	260	300	mV
10.1.7	$V_{BUCKx_SCG_HYS}$、$V_{LDOx_SCG_HYS}$	短路 (SCG) 和残余电压 (RV) 检测阈值迟滞			75		mV
10.2.1a	T_{WARM_Rising}	温度上升警告阈值 (WARM)	对于三个传感器中的每一个	110	120	130	°C
10.2.1b	$T_{WARM_Falling}$	温度下降警告阈值 (WARM)	对于三个传感器中的每一个	105	115	125	°C
10.2.2a	T_{HOT_Rising}	温度上升关断阈值（TSD、HOT）	对于三个传感器中的每一个	130	140	150	°C
10.2.2b	$T_{HOT_Falling}$	温度下降关断阈值（TSD、HOT）	对于三个传感器中的每一个	125	135	145	°C
10.2.3	T_{HYS}	WARM 的温度迟滞	对于三个传感器中的每一个		-5		°C
时序要求							
10.3.1a	$t_{DEGLITCH}$	降压转换器和 LDO 欠压 (UV) 和接地短路 (SCG) 故障检测抗尖峰脉冲时间	从 UV/SCG 事件测得	13	20	27	µs
10.3.1b	$t_{DEGLITCH_OC_short}$	降压转换器过流 (OC) 故障检测抗尖峰脉冲时间，上升沿，短	从 OC 事件上升沿测量	26	35	45	µs
10.3.1c	$t_{DEGLITCH_OC_long}$	降压转换器过流 (OC) 故障检测抗尖峰脉冲时间，上升沿，长	从 OC 事件上升沿测量	1.6	2	2.2	ms
10.3.1d	$t_{DEGLITCH_OC_LDO}$	LDO 过流 (OC) 的故障检测抗尖峰脉冲时间，上升沿	从 OC 事件上升沿测量	10	12	14	µs
10.3.2a	$t_{REACTION}$	降压转换器和 LDO 欠压 (UV) 和接地短路 (SCG) 的故障反应时间（包括抗尖峰脉冲时间）	从 UV/SCG 事件到 nINT 拉至低电平测得	26	40	54	µs
10.3.2b	$t_{REACTION_OC_short}$	降压转换器过流 (OC) 的故障反应时间（包括抗尖峰脉冲时间）	从 UV/OC/SCG 事件到 nINT 拉至低电平测得	45	65	81	µs
10.3.2c	$t_{REACTION_OC_long}$	降压转换器过流 (OC) 故障检测抗尖峰脉冲时间，上升沿，长	从 OC 事件上升沿测量	1.6	2	2.2	ms
10.3.2d	$t_{REACTION_OC_LDO}$	LDO 过流 (OC) 的故障反应时间（包括抗尖峰脉冲时间）	从 UV/OC/SCG 事件到 nINT 拉至低电平测得	12	18	24	µs
10.3.2e	$t_{REACTION_WARM}$	温度警告 (WARM)、热关断 (TSD/HOT) 的故障反应时间	从 WARM/HOT 事件到 nINT 拉至低电平测得			525	µs

Copyright © 2025 Texas Instruments Incorporated

6.10 I²C 接口

在自然通风条件下的工作温度范围内测得（除非另有说明）。当 VIO 为 3.3V 或 1.8V 时，器件支持标准模式 (100kHz)、快速模式 (400kHz) 和超快速模式 (1MHz)。

POS	参数		测试条件	最小值	典型值	最大值	单位
电气特性							
11.1.1	V_{OL}	低电平输出电压	对于标准模式和快速模式，VIO = 3.6V、I_{OL} = 3mA；对于超快模式、SDA，I_{OL} = 20mA			0.40	V
11.1.2	V_{IL}	低电平输入电压	SDA、SCL			0.40	V
11.1.3	V_{IH}	高电平输入电压	SDA、SCL	1.26			V
11.1.4	V_{HYST}	输入缓冲器迟滞	EN_BP/VSENSE、MODE_RESET、MODE_STBY、SDA、SCL、GPIO	100		500	mV
11.1.5	C_B	SDA 和 SCL 的容性负载				400	pF
时序要求							
11.2.1	f_{SCL}	串行时钟频率	标准模式			100	kHz
11.2.2			快速模式			400	
11.2.3			超快速模式			1	MHz
11.3.1	t_{LOW}	SCL 低电平时间	标准模式	4.7			µs
11.3.2			快速模式	1.3			
11.3.3			超快速模式	0.50			
11.4.1	t_{HIGH}	SCL 高电平时间	标准模式	4.0			µs
11.4.2			快速模式	0.60			
11.4.3			超快速模式	0.26			
11.5.1	$t_{SU;DAT}$	数据设置时间	标准模式	250			ns
11.5.2			快速模式	100			
11.5.3			超快速模式	50			
11.6.1	$t_{HD;DAT}$	数据保持时间	标准模式	10		3450	ns
11.6.2			快速模式	10		900	
11.6.6			超快速模式	10			
11.7.1	$t_{SU;STA}$	启动或重复启动条件的建立时间	标准模式	4.7			µs
11.7.2			快速模式	0.60			
11.7.3			超快速模式	0.26			
11.8.1	$t_{HD;STA}$	启动或重复启动条件的保持时间	标准模式	4.7			µs
11.8.2			快速模式	0.60			
11.8.3			超快速模式	0.26			
11.9.1	t_{BUF}	停止与启动条件之间的总线空闲时间	标准模式	4.7			µs
11.9.2			快速模式	1.3			
11.9.3			超快速模式	0.50			
11.10.1	$t_{SU;STO}$	STOP 条件的建立时间	标准模式	0.60			µs
11.10.2			快速模式	0.60			
11.10.3			超快速模式	0.26			
11.10.1	t_{rDA}	SDA 信号的上升时间	标准模式，VIO = 1.8V，R_{PU} = 10kΩ，C_B = 400pF			1000	ns
11.10.2			快速模式，VIO = 1.8V，R_{PU} = 1kΩ，C_B = 400pF	20		300	
11.10.3			超快速模式，VIO = 1.8V，R_{PU} = 330Ω，C_B = 400pF			120	

Copyright © 2025 Texas Instruments Incorporated

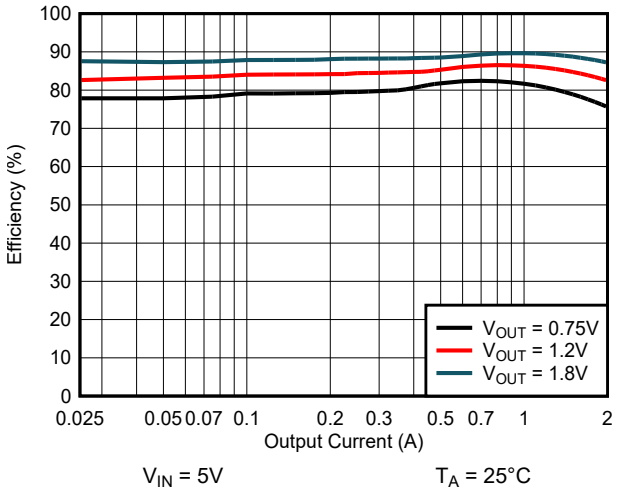
6.10 I²C 接口（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）。当 VIO 为 3.3V 或 1.8V 时，器件支持标准模式 (100kHz)、快速模式 (400kHz) 和超快速模式 (1MHz)。

POS	参数		测试条件	最小值	典型值	最大值	单位
11.12.1	t_{fDA}	SDA 信号的下降时间	标准模式，VIO = 1.8V，R_{PU} = 10kΩ，C_B = 400pF			300	ns
11.12.2			快速模式，VIO = 1.8V，R_{PU} = 1kΩ，C_B = 400pF	6.5		300	
11.12.3			超快速模式，VIO = 1.8V，R_{PU} = 330Ω，C_B = 400pF	6.5		120	
11.13.1	t_{rCL}	SCL 信号的上升时间	标准模式，VIO = 1.8V，R_{PU} = 10kΩ，C_B = 400pF			1000	ns
11.13.2			快速模式，VIO = 1.8V，R_{PU} = 1kΩ，C_B = 400pF	20		300	
11.13.3			超快速模式，VIO = 1.8V，R_{PU} = 330Ω，C_B = 400pF			120	
11.14.1	t_{fCL}	SCL 信号的下降时间	标准模式，VIO = 1.8V，R_{PU} = 10kΩ，C_B = 400pF			300	ns
11.14.2			快速模式，VIO = 1.8V，R_{PU} = 1kΩ，C_B = 400pF	6.5		300	
11.14.3			超快速模式，VIO = 1.8V，R_{PU} = 330Ω，C_B = 400pF	6.5		120	
11.15.1	t_{SP}	被抑制的尖峰的脉冲宽度（抑制小于指示宽度的 SCL 和 SDA 尖峰）	快速模式和超快速模式			50	ns

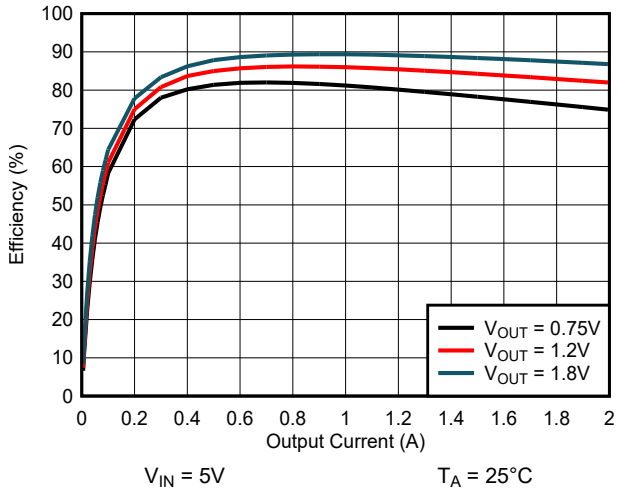
Copyright © 2025 Texas Instruments Incorporated

6.11 典型特性



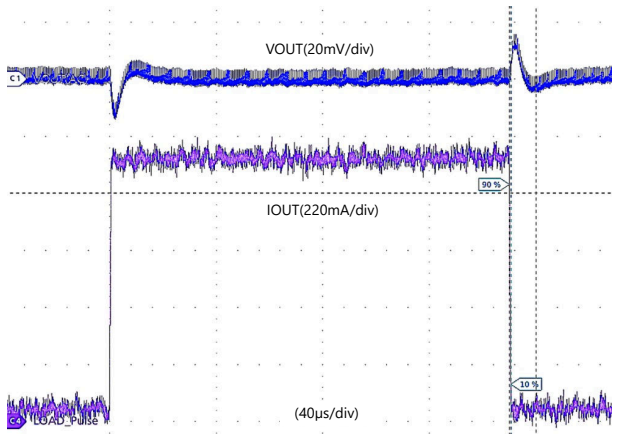
V_{IN} = 5V T_A = 25°C

图 6-1. 降压效率，自动 PFM



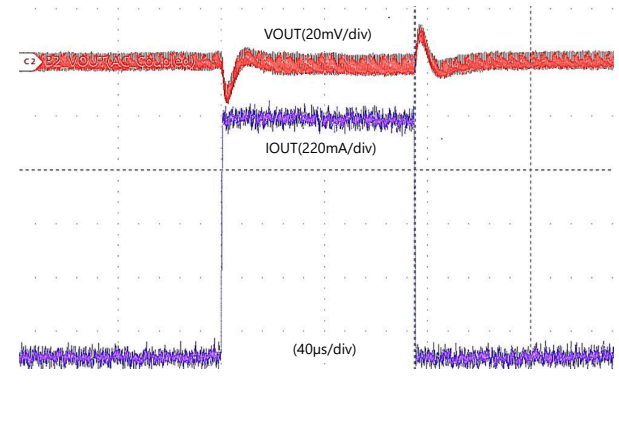
V_{IN} = 5V T_A = 25°C

图 6-2. 降压效率，强制 PWM



V_{IN} = 5.0V V_{OUT} = 0.75V T_A = 25°C
I_{OUT} = 100mA 至 1.1A 至 100mA， C_{OUT_total} = 57 µF
t_{rise} = t_{fall}= 500ns

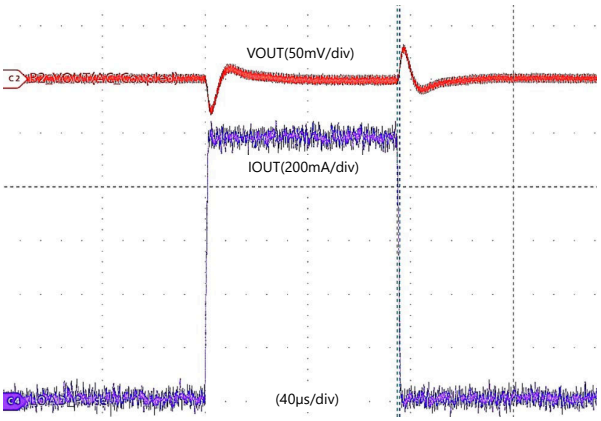
图 6-3. BUCK 负载阶跃响应 - 高带宽，强制 PWM



V_{IN} = 5.0V V_{OUT} = 1.2V T_A = 25°C
I_{OUT} = 1mA 至 1A 至 1mA， C_{OUT_total} = 57 µF
t_{rise}=t_{fall}=1 µs

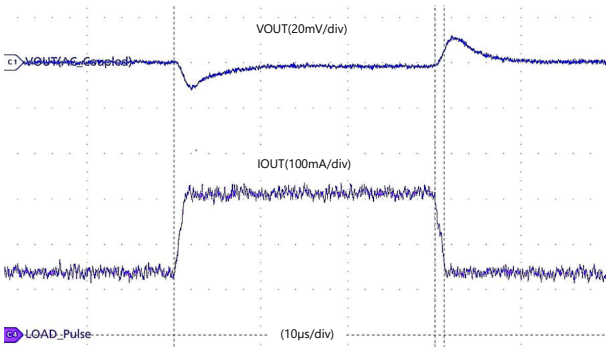
图 6-4. BUCK 负载阶跃响应 - 高带宽，强制 PWM

Copyright © 2025 Texas Instruments Incorporated



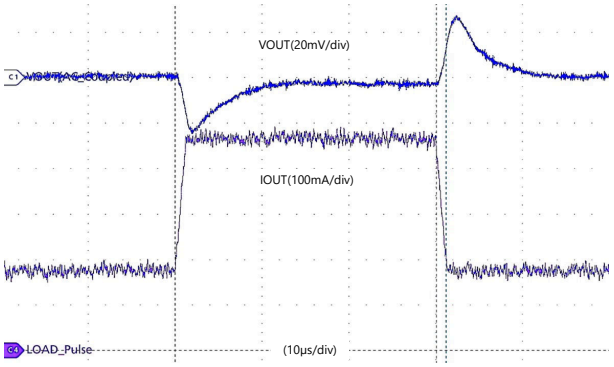
V_{IN} = 5.0V V_{OUT} = 1.8V T_A = 25°C
I_{OUT} = 1mA 至 1A 至 1mA，C_{OUT_total} = 28 µF
t_{rise} = t_{fall} = 1 µs

图 6-5. BUCK 负载阶跃响应 - 低带宽，强制 PWM



V_{IN} = 3.3V V_{OUT} = 1.8V T_A = 25°C
I_{OUT} = 60mA 至 240mA 至 60mA，C_{OUT} = 10 µF
t_{rise} = t_{fall} = 1 µs

图 6-6. LDO1 负载阶跃响应



V_{IN} = 3.8V V_{OUT} = 3.3V T_A = 25°C
I_{OUT} = 100mA 至 400mA 至 100mA，C_{OUT} = 10 µF
t_{rise} = t_{fall} = 1 µs

图 6-7. LDO2 负载阶跃响应

Copyright © 2025 Texas Instruments Incorporated

7 详细说明

7.1 概述

TPS65214 提供三个降压转换器、两个 LDO、两个通用 I/O 和三个多功能引脚。该系统可以使用单节锂离子电池、两节原电池或稳压电源来供电。该器件的额定运行温度范围为 -40°C 至 +105°C，使 PMIC 成为各种工业应用的理想选择。

I2C 接口提供使用 TPS65214 所需的全面特性。通过该接口可以控制所有电源轨、GPO 和 GPIO 的状态。同时，还可以自定义欠压监测的电压阈值。

集成的电压监控器会对 Buck1-3 以及 LDO1-2 进行欠压监测。监控器有两种灵敏度设置。当五条电源轨和 GPO 成功完成上电斜坡过程后，会有一条电源正常信号。nRSTOUT 引脚拉至低电平，直至器件进入 ACTIVE 状态。当从 ACTIVE 或 STBY 状态断电时，nRSTOUT 会再次拉至低电平。nRSTOUT 引脚有一个开漏输出。故障引脚 nINT 会将故障信息传递给 SoC。

Buck1 可在 0.6V 至 3.4V 的输出电压范围内提供高达 2A 的电流。Buck2 和 Buck3 降压转换器可在 0.6V 至 3.4V 输出电压范围内提供高达 2A 的电流。每个转换器的默认输出电压可通过 I2C 接口进行调节。所有三个降压转换器都具有动态电压调节功能。对于噪声敏感型应用，降压转换器在轻负载时以低功耗模式运行，或者可以强制在 PWM 模式下运行。

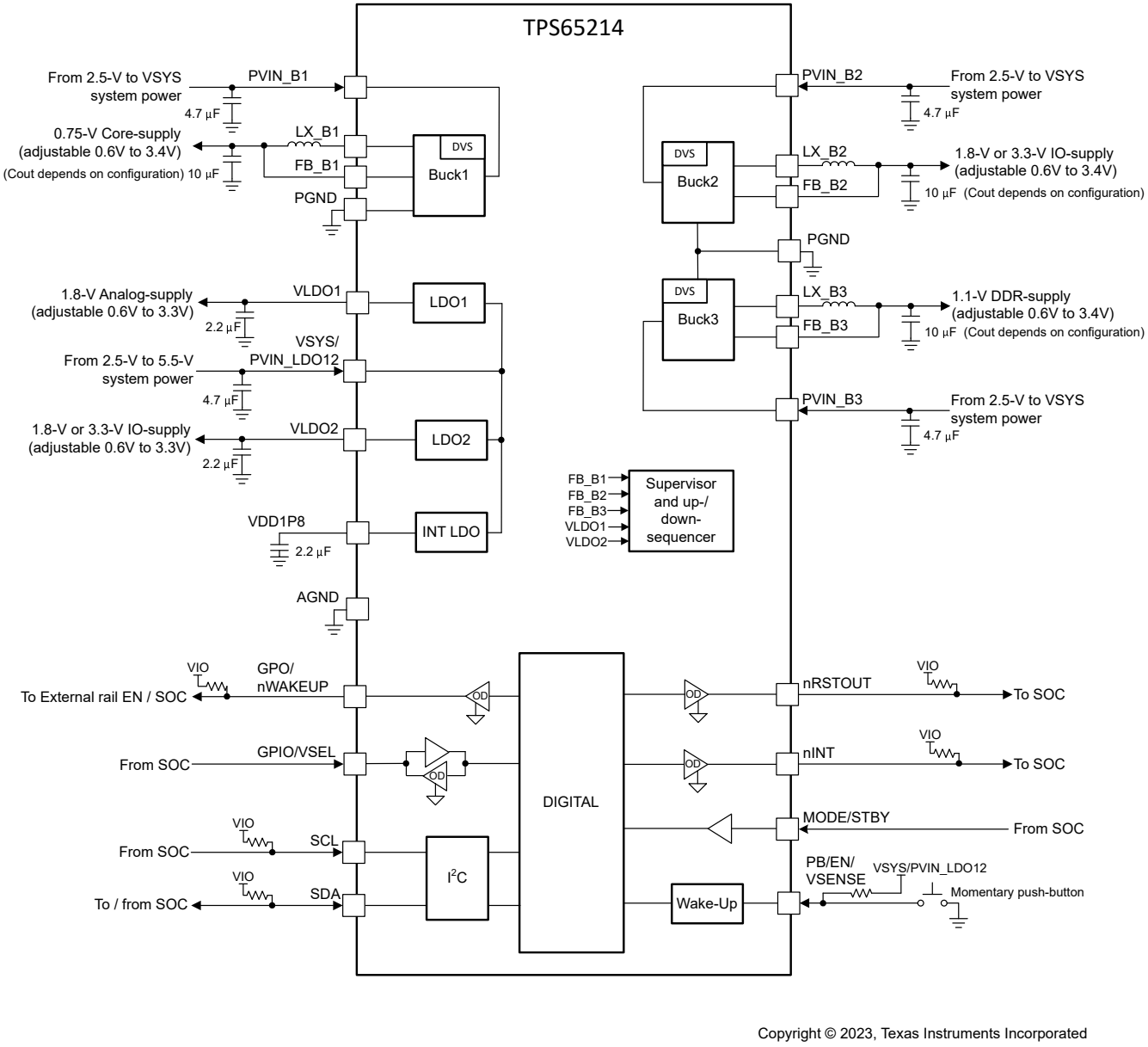
LDO1 可以支持 300mA 的输出电流，LDO2 则支持 500mA。两款 LDO 均支持 0.6V 至 3.3V 稳压输出电压范围，也可支持负载开关操作。

I2C 接口、IO、GPIO 和多功能引脚 (MFP) 可实现与各种 SoC 的无缝连接。

电源轨的所有配置（例如输出电压、时序控制）都由 NVM 备份。请参阅所选配置的技术参考手册 (TRM)。

Copyright © 2025 Texas Instruments Incorporated

7.2 功能方框图



Copyright © 2023, Texas Instruments Incorporated

图 7-1. 功能方框图

7.3 特性说明

7.3.1 上电时序

TPS65214 能够实现灵活的电源轨时序控制。电源轨（包括：用于外部电源轨的 GPO 与 GPIO 以及 nRSTOUT 引脚）的顺序由 NVM 定义。在启动上电序列之前，该器件会检查是否所有电源轨上的电压都降至 SCG 阈值以下，从而避免启动到预偏置电源轨。该序列基于时序。此外，前一个电源轨必须已超过 UV 阈值，否则不会启用后一个电源轨。如果已屏蔽 UV，则即使未达到 UV 阈值，也会继续执行序列。对于配置为 LSW 模式的 GPO、GPIO 以及 LDO，不受欠压监控，因此它们的输出不会限制后续电源轨。

如果由于电源轨上未屏蔽的故障而导致序列中断，则器件会断电。TPS65214 会尝试再上电两次。如果这两次重试均未能进入 ACTIVE 状态，则器件会保持 INITIALIZE 状态，直至 VSYS 下电后重新上电。建议让该重试计数

Copyright © 2025 Texas Instruments Incorporated

器保持激活状态，但可通过设置 INT_MASK_UV 寄存器中 MASK_RETRY_COUNT 位的方式禁用。设置后，器件会尝试无限次重试。

TPS65214 允许配置独立于上电顺序的断电序列。在非易失性存储器中配置这些序列。

初始上电时，器件会监控 VSYS 电源电压，仅当 VSYS 超过 $VSYS_{POR_Rising}$ 阈值时才允许上电并转换到 INITIALIZE 状态。

上电序列配置如下：

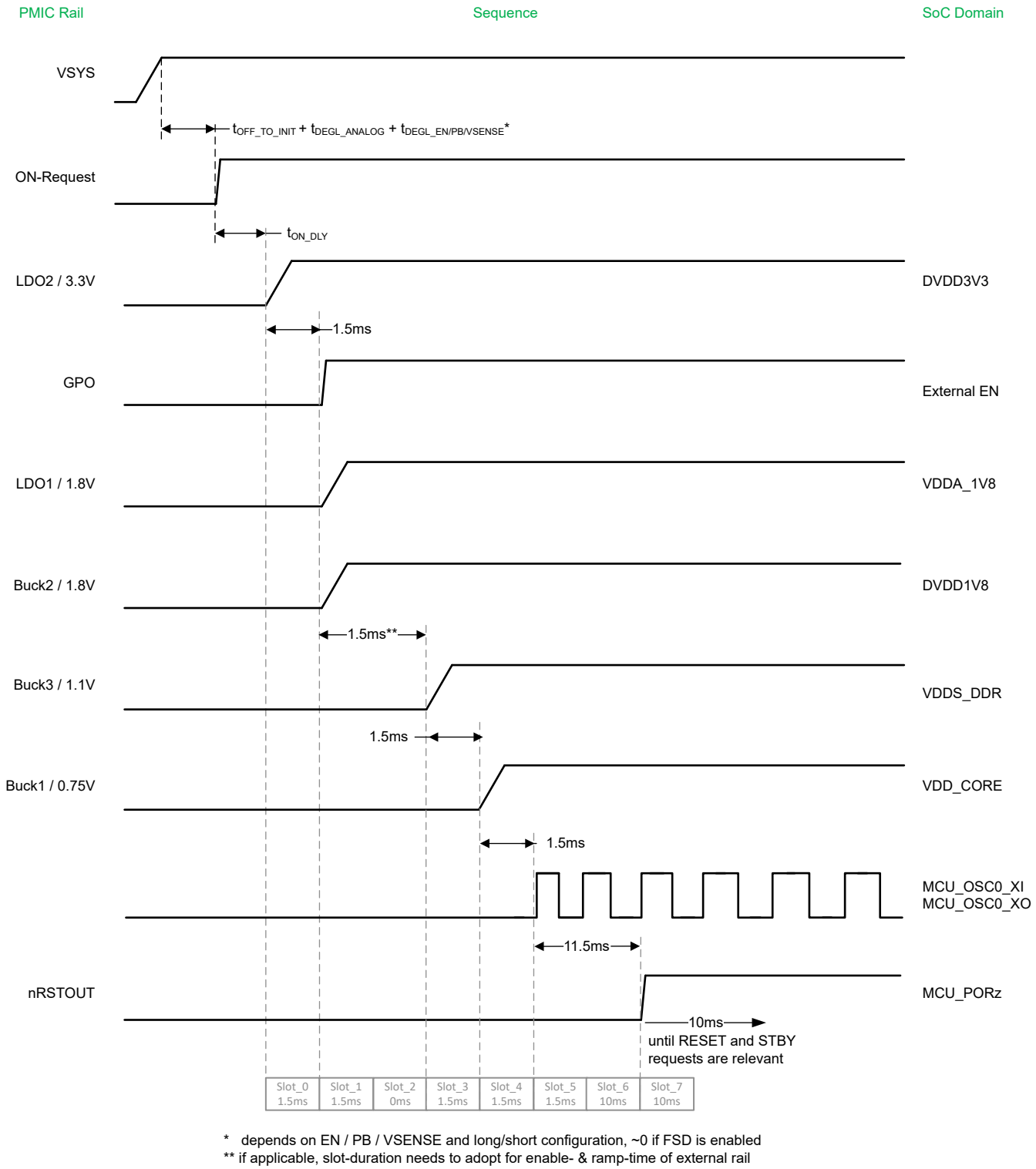
- 对于每个电源轨的时隙（即：在序列中的位置）以及 GPO、GPIO 与 nRSTOUT，利用相应的 *_SEQUENCE_SLOT 寄存器、适用于上电序列的四个 MSB 以及适用于断电序列的四个 LSB 进行定义。
- 每个时隙的持续时间在 POWER_UP_SLOT_DURATION_x 寄存器中定义，可以配置为 0ms、1.5ms、3ms 或 10ms。总共可以配置 8 个时隙。
- 除了上面定义的时序之外，上电序列还由 UV 监视器进行控制：只有在前一个电源轨超过欠压阈值后，才会启用后续电源轨（除非已屏蔽 UV）。如果一个电源轨在 t_{RAMP}（即，t_{RAMP_LSW}、t_{RAMP_SLOW} 和 t_{RAMP_FAST}）结束时未达到 UV 阈值，则序列会中止，且器件在时隙持续时间结束时定序关闭。对于相应的电源轨，器件将在 INT_SOURCE 寄存器中设置 INT_BUCK_x_y_IS_SET 或 INT_LDO_x_y_IS_SET 位，在 INT_BUCK_x_y 或 INT_LDO_x_y 寄存器中设置 BUCKx_UV 或 LDOx_UV 位，以及在 INT_TIMEOUT_RV_SD 寄存器中设置 TIMEOUT 位。
- 序列的启动受到内核温度的限制：如果任何一个热检测未屏蔽，那么当由于热事件而进入 INITIALIZE 状态时，在所有传感器上的温度降至低于 $T_{WARM_falling}$ 阈值之前，或者从 OFF 状态进入 INITIALIZE 状态时，在所有传感器上的温度低于 T_{WARM_rising} 阈值之前，器件不会上电。如果屏蔽了所有热传感器（热检测不会导致断电），则在所有传感器上的温度低于 $T_{HOT_falling}$ 阈值之前，器件不会上电

备注

启用前，所有电源轨都会放电（无论是否已禁用放电功能）。

ON 请求会进行抗尖峰脉冲处理，避免在噪声情况下触发。对于从抗尖峰脉冲到序列第一个时隙所需时间，通过 t_{ON_DLY} 给出。图 7-2 为一个上电序列示例。

Copyright © 2025 Texas Instruments Incorporated



* depends on EN / PB / VSENSE and long/short configuration, ~0 if FSD is enabled
** if applicable, slot-duration needs to adopt for enable- & ramp-time of external rail

图 7-2. 上电时序（示例）

如需了解导通请求相关更多详情，可参阅 按钮和使能输入 (EN/PB/VSENSE)。

Copyright © 2025 Texas Instruments Incorporated

小心

时序图中显示的时间反映了 POWER_UP_SLOT_DURATION_x 寄存器。编程的时间有 ±10% 的容差。在应用中进行测量时，将降压转换器和 LDO 的启动时间 (t_{START}) 添加到编程的时隙时间中。

小心

I2C 命令必须在 NVM 加载完成后发出。

7.3.2 下电时序

OFF 请求或关断故障会触发断电序列。如果配置为 EN 或 VSENSE，则可以通过 EN/PB/VSENSE 上的下降沿触发 OFF 请求；如果配置为 PB，则可以通过长按按钮触发 OFF 请求；也可以通过向 MFP_CTRL 寄存器中的 I2C_OFF_REQ 发送 I2C 命令指令来触发 OFF 请求。该位会自我清除。

I2C 触发关断需要在 EN/PB/VSENSE 引脚上重新发出 ON 请求。在 EN 或 VSENSE 配置中，需要在 EN/PB/VSENSE 引脚上产生一个下降沿，接着是一个上升沿。EN 或 VSENSE 配置的下降沿抗尖峰脉冲时间 $t_{DEGL_EN/VSENSE_I2C}$ 短于由引脚触发的关闭请求的抗尖峰脉冲时间（$t_{DEGL_EN_Fall}$ 和 $t_{DEGL_VSENSE_Fall}$）。PB 配置的抗尖峰脉冲时间保持不变。

在许多情况下，断电序列遵循与上电序列相反的顺序。在某些应用中，需要同时关断所有电源轨，电源轨之间没有延迟，或者需要等待一段时间以确保电源轨放电。

断电序列配置如下：

- 每个电源轨、GPO、GPIO 和 nRSTOUT 的时隙（即，在序列中的位置）是通过相应的 *_SEQUENCE_SLOT 寄存器来定义的，其中，寄存器的四个 MSB 用于设置上电序列，四个 LSB 用于设置断电序列。
- 每个时隙的持续时间在 POWER_DOWN_SLOT_DURATION_x 寄存器中定义，可以配置为 0ms、1.5ms、3ms 或 10ms。总共可以配置 8 个时隙。
- 除了时隙持续时间外，除非在前一个电源轨上已禁用有源放电，否则前一个电源轨是否已经放电至 SCG 阈值以下也是断电序列的一个限制因素。如果没有发生这种情况，则暂停后续电源轨的断电。为了在电源轨偏置或短路的情况下断电，在前一个电源轨经过八倍的时隙持续时间（或者在时隙持续时间为 0ms 情况下达到 12ms）后，即使前一个电源轨未完全放电，关断序列仍将继续。
- 要绕过放电检查，请将 GENERAL_CONFIG 寄存器中的 BYPASS_RV_FOR_RAIL_ENABLE 位设置为“1”。

备注

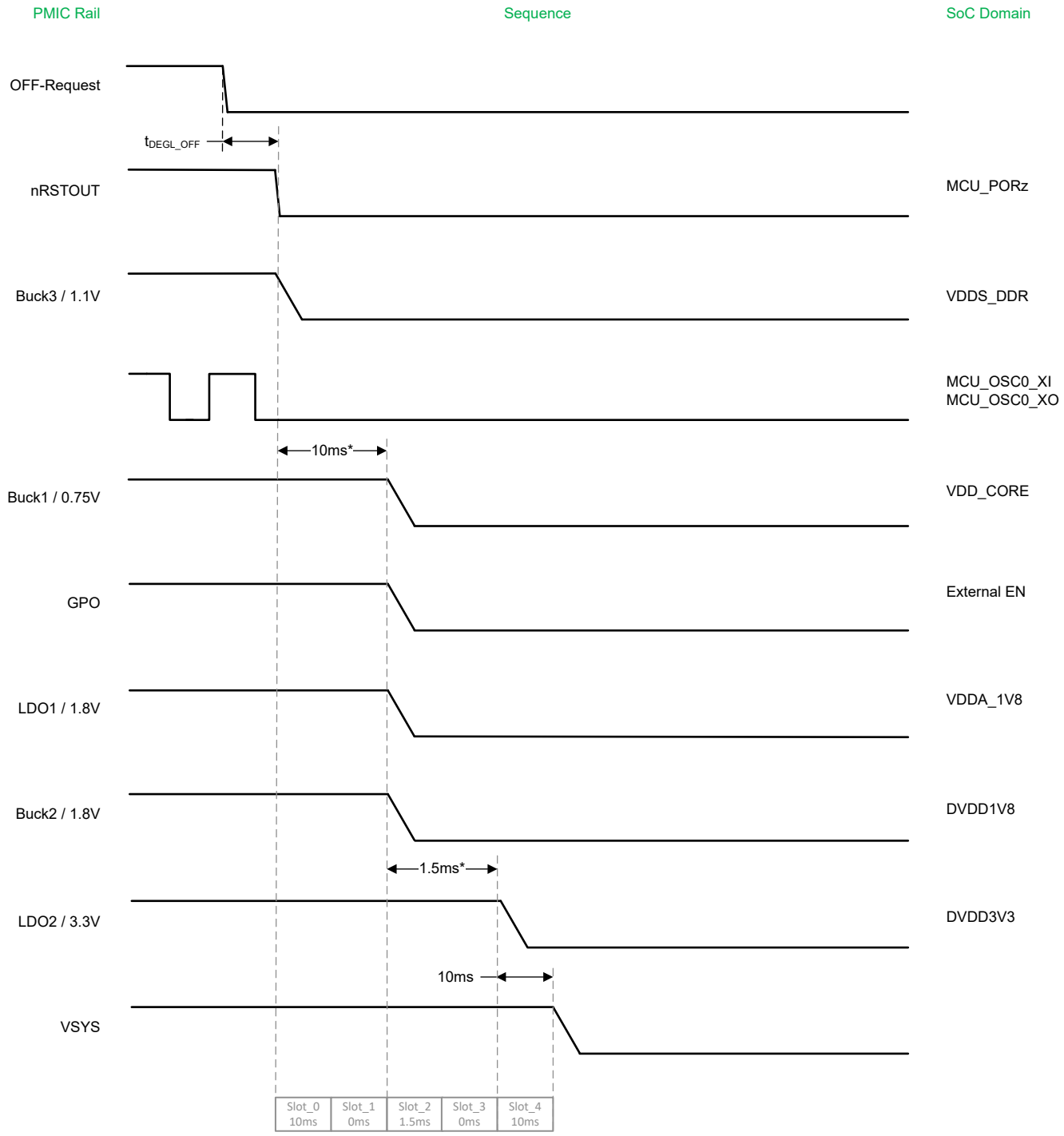
如果禁用了某个电源轨的有源放电功能，该电源轨在时隙持续时间内未能成功放电不会限制后续电源轨的禁用操作，但时序完全按照预定的时间间隔进行。如果存在残余电压，则不管怎样都会设置 RV 位。

默认情况下会启用有源放电，而不基于 NVM。因此，如果需要，在每次 VSYS 下电上电后都需要禁用放电。在 RESET 或 OFF 请求期间，只要存在 VSYS，就不会复位放电配置。不过，在 INITIALIZE 状态下以及在上电序列之前，无论设置如何，所有电源轨都会放电。

在断电序列期间，除了 *_DISCHARGE_EN 位和某些中断位之外，不受 NVM 支持的位会复位。有关详细信息，请参阅 表 7-8。

下图以 NVM-ID 0x01、版本 0x2 为例，展示了断电序列：

Copyright © 2025 Texas Instruments Incorporated



* discharge-duration depends on Vout, Cout and load. Slot-duration needs to adopt. Slot-duration extends up to 8x its configured value.

图 7-3. 断电时序（示例）

Copyright © 2025 Texas Instruments Incorporated

小心

不要通过 I2C 命令更改与正在进行的序列相关的寄存器！

开始切换到 INITIALIZE 状态后的大约 80 µs 以内，无法访问非 NVM 位。

7.3.3 按钮和使能输入 (EN/PB/VSENSE)

EN/PB/VSENSE 引脚用于启用 PMIC。可以通过三种方式配置该引脚：

器件使能 (EN)

当配置为 EN 时，需要将该引脚拉高以生成 ON 请求。将该引脚拉至低电平则会产生 OFF 请求。

- EN 引脚的抗尖峰脉冲时间由 MFP_2_CONFIG 寄存器中的 EN_PB_VSENSE_DEGL 位来配置。
- 如果 EN 输入在配置的 $t_{DEGL_EN_RISE}$ 时间内高于 V_{IL} 低阈值，则上电序列开始。
- 为了表示 EN/PB/VSENSE 引脚的上电事件，器件会在 POWER_UP_STATUS_REG 寄存器中设置 POWER_UP_FROM_EN_PB_VSENSE 位。此位不会将 nINT 引脚置为有效。写入 W1C 将该位清零。
- 如果 EN 输入在 $t_{DEGL_EN_FALL}$ 内低于 V_{IH} 阈值，则断电序列开始。
- 如果出现关断故障，则无需更新 ON 请求。如果 EN 输入仍高于 V_{IH} 阈值，器件会自动执行上电序列。（EN 视为对电平敏感）
- 如果发生冷复位（无论是通过 RESET 引脚还是 I2C 请求），无需更新 ON 请求。如果 EN 输入仍高于 V_{IH} 阈值，器件会自动执行上电序列。（EN 视为对电平敏感）
- 如果在进入 SLEEP 状态后 EN 被拉至低电平，则必须再次将该引脚拉至高电平才能进入 INITIALIZE 状态。EN 必须保持高电平 $t_{EN_PB_WAKEUP}$ 才能继续进入 ACTIVE 状态。如果在 $t_{EN_PB_WAKEUP}$ 过去之前将 EN 拉至低电平，则器件会重新进入 SLEEP 状态。

按钮 (PB)

当配置为 PB 时，引脚为用于为 PMIC 上电的 CMOS 类型输入。通常情况下，PB 引脚连接到一个接地的瞬时开关和一个外部上拉电阻器。

- 按钮的保持时间由 MFP_2_CONFIG 寄存器中的 EN_PB_VSENSE_DEGL 位来配置。
- 如果 PB 输入在配置的 t_{PB_ON} 低于 V_{IL} 阈值低电平，则上电序列开始。
- 为了表示 EN/PB/VSENSE 引脚的上电事件，器件会在 POWER_UP_STATUS_REG 寄存器中设置 POWER_UP_FROM_EN_PB_VSENSE 位。此位不会将 nINT 引脚置为有效。写入 W1C 将该位清零。
- PB 引脚有一个上升沿抗尖峰脉冲 $t_{DEGL_PB_RISE}$ 来过滤开关抖动
- 如果 PB 输入保持低电平的时间达到 t_{PB_OFF}（不可配置），则断电序列开始。
- 如果出现关断故障，则无需更新 ON 请求。该器件在不按下按钮按钮的情况下自动执行上电序列。
- 如果发生冷复位（无论是通过 RESET 引脚还是 I2C 请求），无需更新 ON 请求。该器件在不按下按钮按钮的情况下自动执行上电序列。
- 如果器件处于 SLEEP 状态，PB 上的下降沿会转换为 INITIALIZE 状态。PB 必须保持低电平的时间达到 $t_{EN_PB_WAKEUP}$ 才能继续进入 ACTIVE 状态。如果在 $t_{EN_PB_WAKEUP}$ 过去之前释放 PB，则器件会重新进入 SLEEP 状态。
- 仅当 VSYS 高于 VSYS_POR 阈值时，才会识别按钮按下操作，或者在 VSYS 高于 VSYS_POR 阈值后，必须将按钮按下足够长的时间。
- 以下位表示按下按钮事件：
  - PB_FALLING_EDGE_DETECTED：自从上次将此位清零以来，按下 PB 的时间间隔长于 $t_{DEGL_PB_INT}$。设置此位后，将 nINT 引脚置为有效（如果将 MASK_INT_FOR_PB 位配置为“0”）。写入 W1C 以清零。
  - PB_RISING_EDGE_DETECTED：自从上次将此位清零以来，释放 PB 的时间间隔长于 $t_{DEGL_PB_INT}$。设置此位后，将 nINT 引脚置为有效（如果将 MASK_INT_FOR_PB 位配置为“0”）。写入 W1C 以清零。
  - PB_REAL_TIME_STATUS：PB 引脚的抗尖峰脉冲 ($t_{DEGL_PB_INT}$) 实时状态。仅当 EN/PB/VSENSE 引脚配置为 PB 时有效。此位不会将 nINT 引脚置为有效。

Copyright © 2025 Texas Instruments Incorporated

电源故障比较器输入 (VSENSE)

当配置为 VSENSE 时，该引脚可用于检测前置稳压器的电源电压。从前置稳压器输出连接电阻分压器以配置检测电压。

- VSENSE 引脚的抗尖峰脉冲时间可通过 MFP_2_CONFIG 寄存器中的 EN_PB_VSENSE_DEGL 位来配置。
- 通过使 VSYS 高于 $VSYS_{POR_Rising}$ 阈值，且 VSENSE 输入高于 V_{VSENSE} 阈值（非抗尖峰脉冲）来控制上电。
- 如果 VSENSE 输入上升至高于 V_{VSENSE}，则上电序列开始。
- 为了表示 EN/PB/VSENSE 引脚的上电事件，器件会在 POWER_UP_STATUS_REG 寄存器中设置 POWER_UP_FROM_EN_PB_VSENSE 位。此位不会将 nINT 引脚置为有效。写入 W1C 将该位清零。
- 如果 VSENSE 输入在 $t_{DEGL_VSENSE_FALL}$ 降至低于 V_{VSENSE} 阈值，则断电序列开始，以便避免由于 VSYS 电源电压损耗而导致不按正常顺序断电。
- 如果出现关断故障，则无需更新 ON 请求。如果 VSENSE 输入仍高于 V_{VSENSE} 阈值，器件会自动执行上电序列。
- 如果发生冷复位（无论是通过 RESET 引脚还是 I2C 请求），无需更新 ON 请求。如果 VSENSE 输入仍高于 V_{VSENSE} 阈值，器件会自动执行上电序列。
- 如果器件处于 SLEEP 状态，则 VSENSE 不能直接转换至 INITIALIZE 状态。器件仅可在 OFF 状态后进入 INITIALIZE 状态。

7.3.4 通过 I2C 命令发出的关断请求

也可以通过向 MFP_CTRL 寄存器中的 I2C_OFF_REQ 位发送 I2C 命令来触发 OFF 请求。发出该等关断请求后，需要发出新的导通请求：

- 对于 EN 配置，EN 输入需要一个上升沿（EN 视为边沿敏感型）
- 对于 PB 配置，需要按下按钮才能发出有效的 ON 请求
- 对于 VSENSE 配置，VSENSE 输入需要一个上升沿（VSENSE 视为边沿敏感型）。通过对前置稳压器断电重启，可实现 VSENSE 输入的上升沿。
- EN 或 VSENSE 配置的下降沿抗尖峰脉冲时间 $t_{DEGL_EN/VSENSE_I2C}$ 短于由引脚触发的关闭请求的抗尖峰脉冲时间（$t_{DEGL_EN_Fall}$ 和 $t_{DEGL_VSENSE_Fall}$）。PB 配置的抗尖峰脉冲时间保持不变。

7.3.5 首次电源检测 (FSD)

即使 EN/PB/VSENSE 引脚处于 OFF_REQ 状态，首次电源检测 (FSD) 也支持在施加电源电压后就上电。FSD 可与任何 ON 请求配置（EN、PB 或 VSENSE）结合使用，并可通过设置寄存器 MFP_2_CONFIG 中的 PU_ON_FSD 位来启用。首次上电时，将 EN/PB/VSENSE 引脚视为具有有效的 ON 请求。VSYS 高于 $VSYS_{POR_Rising}$ 阈值之后，PMIC 就会

- 加载 NVM
- 进入 INITIALIZE 状态
- 启动上电序列，而不管 EN/PB/VSENSE 引脚状态如何

为了表示基于 FSD 的上电，器件会在 POWER_UP_STATUS_REG 寄存器中设置 POWER_UP_FROM_FSD 位。nINT 引脚不会基于此位进行切换。写入 W1C 将该位清零。

EN/PB/VSENSE 引脚视为具有有效的 ON 请求，直至我们进入 ACTIVE 状态（上电序列的最后一个时隙到期）。在进入 ACTIVE 状态后，器件保持抗尖峰脉冲后的 EN/PB/VSENSE 引脚状态：如果在进入 ACTIVE 状态之前或处于 ACTIVE 状态时引脚状态发生了变化，则器件会保持该引脚状态。例如，如果 EN/PB/VSENSE 引脚配置为 EN，则在器件进入 ACTIVE 状态时，如果 EN 引脚处于低电平（持续时间超过抗尖峰脉冲时间），器件会断电。因为 PMIC 仅在序列的最后一个时隙到期后才会进入 ACTIVE 状态，所以无论引脚状态如何，ON 请求被视为有效的持续时间都可以通过 nRSTOUT 时隙（以及之后的空时隙）的长度进行控制。

Copyright © 2025 Texas Instruments Incorporated

7.3.6 具有自动上电功能时的输入电压压摆率

备注

为了实现稳定加电，当电源序列中启用电源轨时，每个输出电源轨都需要足够的输入到输出电压余量。对于降压稳压器，所需的电压余量设定为 $V_{HEADROOM_PWM}$，对于 LDO，所需的电压余量设定为 $V_{DROPOUT}$。

在 PMIC 随系统输入电压自动上电的应用中（例如，当 FSD 启用或 EN 在外部上拉至 VSYS/PVIN_LDO12 时），器件会在输入电压达到 $VSYS_{POR_Rising}$ 且 t_{NVM_LOAD} 过去后启动电源序列。支持每个稳压器所需的输入电压压摆率是根据余量要求和电源序列中分配的时隙 *y* 计算所得。对于分配给 SLOT_0 的输出电源轨，计算只需包含 t_{NVM_LOAD}。不需要考虑 SR_{VIN} 为零或负的情况，因为在 $VSYS_{POR_Rising}$ 阈值时已经满足调节所需的最小输入电压。对于所有其他情况，产生系统输入电压的前置稳压器必须满足所需的最高压摆率。

$$SR_{VSYS} \geq \frac{V_{OUT} + V_{HEADROOM} - VSYS_{POR_Rising}}{t_{NVM_LOAD} + t_{SLOT_0} + t_{SLOT_1} + \cdots + t_{SLOT_(y-1)}} \left(V/ms\right) \quad (1)$$

如果不支持所需的最高压摆率，则当在电源序列中启用时，输出电源轨的余量不足会生成 UV 故障。设备会递增 RETRY_COUNT 并尝试再上电 2 次，如 图 7-4 中所示。如果输入电压仍然无法为输出电源轨提供足够的余量，则器件会进入 INITIALIZE 状态直到循环 VSYS/PVIN_LDO12，以更新 ON 请求。

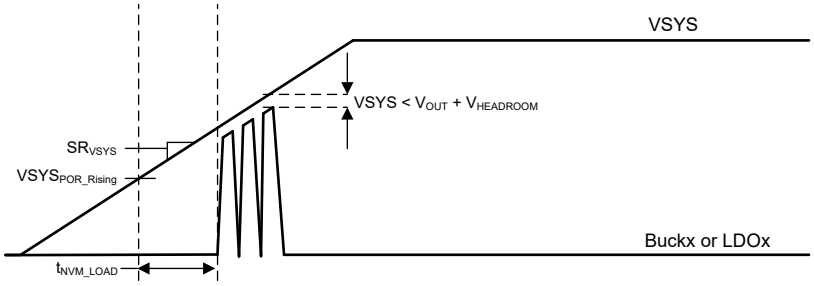


图 7-4. 具有 FSD 和 MASK_RETRY_COUNT_ON_FIRST_PU ="0" 的 VSYS 慢速斜坡

对于需要自动上电但无法满足压摆率要求的应用，可以在第一次上电时通过寄存器 MFP_2_CONFIG 中的位 MASK_RETRY_COUNT_ON_FIRST_PU 屏蔽 RETRY_COUNT。设置此位后，设备将屏蔽 RETRY_COUNT，直到上电序列完成后，如 图 7-5 中所示。上电后，RETRY_COUNT 会取消屏蔽，以便在发生永久故障时使器件关断。

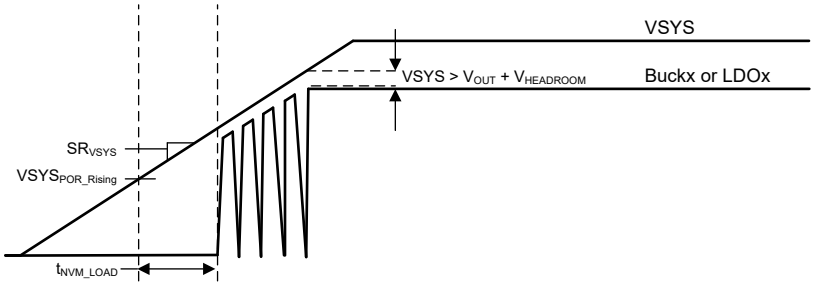


图 7-5. 具有 FSD 和 MASK_RETRY_COUNT_ON_FIRST_PU ="1" 的 VSYS 慢速斜坡

7.3.7 降压转换器（Buck1、Buck2 和 Buck3）

TPS65214 提供了三个降压转换器。Buck1 能够处理高达 2A 的负载电流。Buck2 和 Buck3 能够支持高达 2A 的负载电流。这些降压转换器的输入电压范围为 2.5V 至 5.5V，可以直接连接到系统电源或另一个降压转换器的输出。输出电压可在 0.6V 至 3.4V 的范围内进行编程：在 1.4V 以下为 25mV 阶跃，1.4V 和 3.4V 之间为 100mV 阶跃。

Copyright © 2025 Texas Instruments Incorporated

- 处于 ACTIVE 状态的降压转换器的开/关状态由 ENABLE_CTRL 寄存器中的相应 BUCKx_EN 位控制。
- STBY 状态下的降压转换器的开/关状态由 STBY_1_CONFIG 寄存器中的相应 BUCKx_STBY_EN 位控制。
- 在 INITIALIZE 和 SLEEP 状态下，无论位如何设置，降压转换器都会关闭。

小心
如果根本不使用降压稳压器，则 FB_Bx 引脚必须连接到 GND，并且 Lx_Bx 引脚必须保持悬空。

- 转换器活动可由序列发生器或通过 I2C 通信控制。

降压开关模式：准固定频率模式

无论负载电流如何，这些转换器都可以在强制 PWM 模式下运行，也可以进入脉冲频率调制 (PFM) 模式以实现低负载电流。当配置为“MODE”或“MODE&STBY”时，MODE/STBY 引脚可控制该模式。向 MFP_1_CONFIG 寄存器中的 MODE_I2C_CTRL 位发送 I2C 命令也可以将降压转换器配置为强制 PWM 或 PFM 模式运行。有关详细信息，请参阅 引脚配置和功能 和 PWM/PFM 和低功耗模式 (MODE/STBY)。

- 在转换至 ACTIVE 状态或 INITIALIZE 状态期间，无论引脚状态如何，都会将降压转换器配置为强制 PWM 模式运行。当器件在完成序列且最后一个上电时隙到期时进入 ACTIVE 状态，才允许进入 PFM。
- 如果是 DVFS 引起的输出电压变化，TPS65214 会暂时强制降压稳压器进入 PWM，直到电压变化完成。如果允许 PFM，则进入和退出 PFM 取决于负载电流。当电感电流达到 0A 时启动 PFM，这时负载电流约计算为：

$$I_{LOAD} = \frac{1}{2} \times \frac{V_{PVIN_Bx} - V_{BUCKx}}{L} \times \frac{V_{BUCKx}}{V_{PVIN_Bx}} \times \frac{1}{f_{SW}} \quad (2)$$

可配置转换器带宽

这些转换器可以单独进一步配置为高带宽模式，以实现最优瞬态响应或更低的带宽，从而更大限度地减小输出滤波电容。该选择由 GENERAL_CONFIG 寄存器中的 BUCKx_BW_SEL 位完成。仅当未启用此稳压器时，才能更改此位。请注意，高带宽使用案例对输出电容的要求更高。

外部可配置输出电压

如果 GPIO/VSEL 通过 MFP_1_CONFIG 寄存器中的 GPIO_VSEL_CONFIG 位配置为“VSEL”，则可通过将 GPIO/VSEL 引脚拉至高电平、低电平或将引脚保持悬空来控制 Buck1 或 Buck3 的输出电压。这些设置支持多种内核电源电压或 DDR3LV、DDR4 和 DDR4LV 电源电压，无需更改 NVM。有关详细信息，请参阅通用输入/输出和电压选择引脚 (GPIO/VSEL)。

小心
当 GPIO/VSEL 配置为 VSEL 运行时，该引脚需要硬接线、并且在运行期间不得更改。

有源放电

降压转换器具有有源放电功能。可以在 DISCHARGE_CONFIG 寄存器中为每个电源轨单独禁用放电功能。如果启用了放电，只要禁用电源轨，该器件就会将输出放电至地电位。

- 启用电源序列电源轨以前，该器件会对电源轨放电，避免出现预偏置输出的情况。
- 如果通过 I2C 命令启用了电源轨，则不会强制执行有源放电，但仅当输出电压低于 SCG 阈值时才会启用电源轨。
- 该寄存器不受 NVM 支持，并且在器件进入 OFF 状态时复位。
- 处于 INITIALIZE 状态（在复位期间或 I2C-OFF 请求期间）时，不会复位放电配置。注：如果未启用放电功能，则可能违反断电序列。

Copyright © 2025 Texas Instruments Incorporated

动态电压调节

所有降压转换器均支持动态电压频率调节 (DVFS)。在运行期间可以更改输出电压，以便在 0.6V 至 1.375V 的较低输出电压范围内优化 SoC 工作点的工作电压。可通过向相应的 BUCKx_VOUT 寄存器中的 BUCKx_VSET 写入数据的方式控制电压变化。在 DVFS 引起的电压转换期间，无论放电配置如何，有源放电功能都会暂时启用。

可以根据 STBY 请求通过 MODE/STBY 引脚或 I2C 将降压转换器配置为 DVFS。当接收到 STBY 请求时，在 STBY_1_CONFIG 寄存器中启用并通过 BUCKx_DVS_STBY 位配置为 DVFS 的所有 BUCK 都将更改为相应 BUCKx_VOUT_STBY 寄存器中由 BUCKx_VSET_STBY 指定的输出电压。如果在 STBY 状态下清除 BUCKx_DVS_STBY，则输出电压会恢复为 BUCKx_VSET。如果 BUCKx_DVS_STBY 未设置，则在从 ACTIVE 转换到 STBY 状态时，相应的 BUCKx 输出电压不会更改。当转换回 ACTIVE 状态时，输出电压恢复为 BUCKx_VSET。

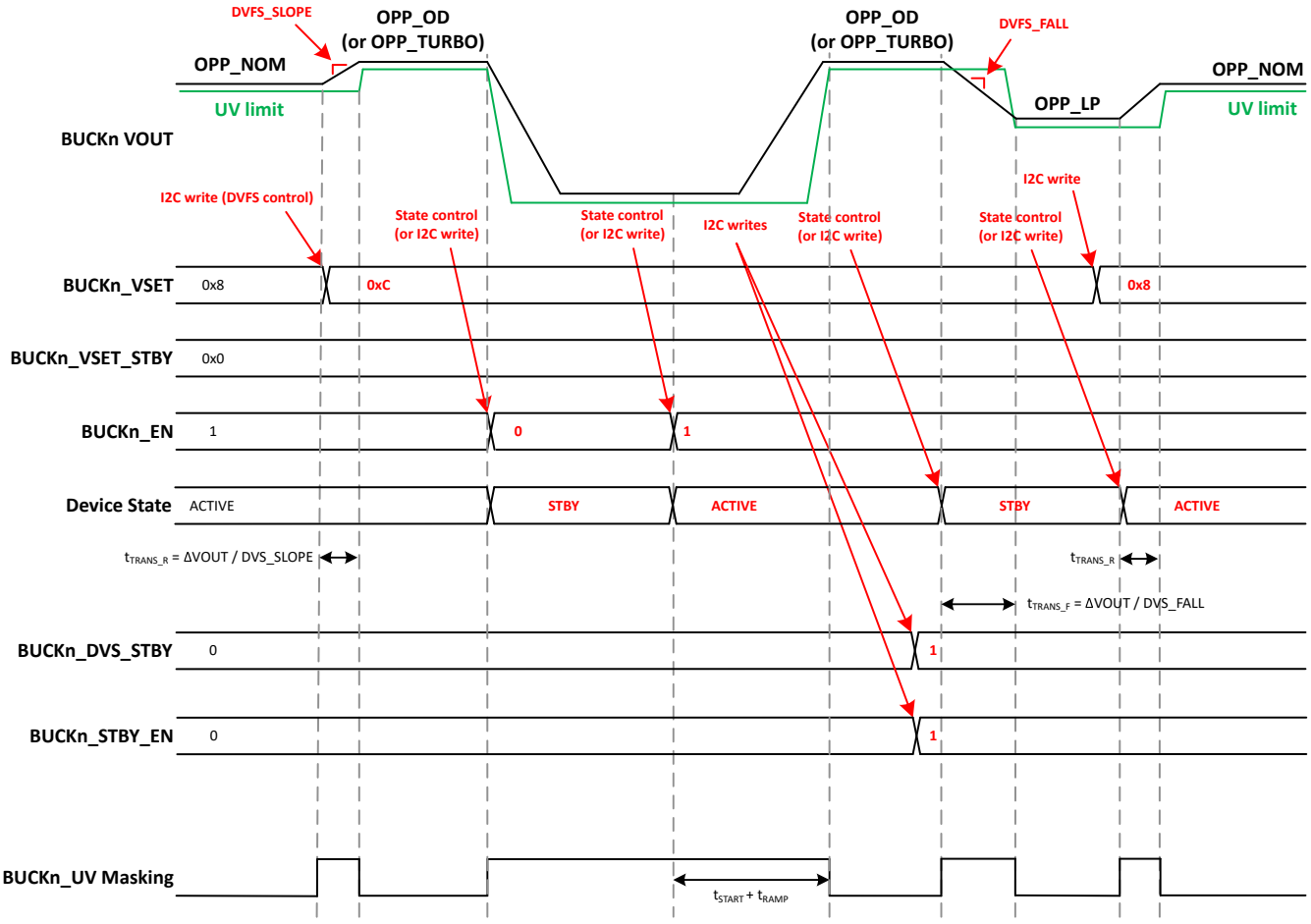


图 7-6. 降压 DVS 时序图

输出电容要求

降压转换器需要足够的输出电容来实现稳定性。所需的最小和支持的最大电容取决于配置：

- 对于低带宽配置，需要最小 10µF 的电容，支持的最大总电容为 75µF
- 对于高带宽配置，需要最小 30µF 的电容，支持的最大总电容为 220µF

降压故障处理

欠压 (UV) 监控

TPS65214 会检测降压转换器输出上的欠压。欠压阈值通过 BUCKx_VOUT 寄存器中的 BUCKx_UV_THR 位进行配置。对欠压检测的反应取决于 MASK_CONFIG 寄存器中相应的 BUCKx_UV_MASK 位和 MASK_EFFECT 位的配置。如果未屏蔽，器件会设置 INT_SOURCE 寄存器中相应的 INT_BUCK_1_2_IS_SET 或 INT_BUCK_3_IS_SET 位。该器件还在 INT_BUCK_1_2 或 INT_BUCK_3 寄存器中设置相应的 BUCKx_UV 位。

在电压转换（例如，当由 DVFS 引起的电压变化触发时）期间，该器件默认会将欠压检测消隐，并在电压转换完成时激活欠压检测。如果器件在（从 INITIALIZE 或 STBY 状态）进入 ACTIVE 状态的序列期间检测到欠压且 UV 未被屏蔽，则断电序列会在当前时隙结束时开始。

如果器件在 ACTIVE 状态或 STBY 状态下检测到欠压且 UV 未被 INT_MASK_UV 寄存器中的 BUCKx_UV_MASK 位屏蔽，则断电序列会立即启动。OC 检测不可屏蔽。

过流限制 (OC)

TPS65214 针对降压转换器输出提供逐周期电流限制。如果器件检测到过流持续 $t_{DEGLITCH_OC_short}$ 或 $t_{DEGLITCH_OC_long}$（可通过 OC_DEGL_CONFIG 寄存器中的 EN_LONG_DEGL_FOR_OC_BUCKx 对每个电源轨分别配置；仅适用于上升沿），器件会在 INT_SOURCE 寄存器中设置 INT_BUCK_1_2_IS_SET 或 INT_BUCK_3_IS_SET 位，并在 INT_BUCK_1_2 或 INT_BUCK_3 寄存器中设置 BUCKx_OC 位（对于正过流）或 BUCKx_NEG_OC 位（对于负过流）。

在电压转换（例如，当由 DVFS 引发电压变化触发时）期间，过流检测被消隐，仅在电压转换完成时激活。

如果在（从 INITIALIZE 状态或 STBY 状态）进入 ACTIVE 状态的序列期间发生过流，器件会立即禁用受影响的电源轨，并且在当前时隙结束之时启动断电序列。

如果在 ACTIVE 状态或 STBY 状态下发生过流，器件会立即禁用受影响的电源轨，并且启动断电序列。

OC 检测不可屏蔽，但抗尖峰脉冲时间是可配置的。TI 建议配置最短抗尖峰脉冲时间，$t_{DEGLITCH_OC_short}$。长时间过流可能会加剧老化或增大恢复时过冲。

接地短路 (SCG) 监控

TPS65214 会检测降压输出上的接地短路 (SCG) 故障。对 SCG 事件检测的反应是在 INT_SOURCE 寄存器中设置 INT_BUCK_1_2_IS_SET 位或 INT_BUCK_3_IS_SET 位，以及在 INT_BUCK_1_2 或 INT_BUCK_3 寄存器中设置 BUCKx_SCG 位。受影响的电源轨会立即被禁用。该器件会定序关闭所有输出并转换至 INITIALIZE 状态。

SCG 检测不可屏蔽。

如果启用了某个电源轨，器件最初会消隐 SCG 检测，以允许该电源轨斜升到 SCG 阈值以上。

残余电压 (RV) 监控

TPS65214 会检测降压输出上的残余电压 (RV) 故障。对 RV 事件检测的反应是在 INT_SOURCE 寄存器中设置 INT_RV_IS_SET 位以及在 INT_RV 寄存器中设置 BUCKx_RV 位。RV 检测不可屏蔽，但可以通过 INT_MASK_WARM 寄存器中的 MASK_INT_FOR_RV 为所有电源轨全局配置 nINT 反应。不管屏蔽与否，都会设置 BUCKx_RV 标志，仅当 nINT 置为有效时才会设置 INT_RV_IS_SET 位。故障反应时间和潜在的状态转换取决于检测到残余电压时的情况：

- 如果器件在上电、ACTIVE_TO_STANDBY 或 STANDBY_TO_ACTIVE 序列期间检测到残余电压，则序列会中止，器件会断电。对于关断故障反应，可通过寄存器 GENERAL_CONFIG 的 BYPASS_RV_FOR_RAIL_ENABLE 位进行屏蔽。
- 如果在请求退出 STBY 状态期间，器件检测到 STBY 状态下被禁用的任何电源轨的残余电压超过 80ms，器件会转换至 INITIALIZE 状态。如果该情况持续 4ms 至 5ms 但小于 80ms，则器件会设置 BUCKx_RV 位。
- 如果在 I2C 执行电源轨 EN 命令期间检测到残余电压，则会立即设置 BUCKx_RV 标志，但不会发生状态转换。

温度监测

Copyright © 2025 Texas Instruments Incorporated

降压转换器有一个本地过热传感器。对温度警告的反应取决于 MASK_CONFIG 寄存器中相应 SENSOR_x_WARM_MASK 位以及 INT_MASK_BUCK 寄存器中 MASK_EFFECT 位的配置。如果传感器上的温度超过 T_{WARM_Rising} 且未被屏蔽，器件会在 INT_SOURCE 寄存器中设置 INT_SYSTEM_IS_SET 位并在 INT_SYSTEM 寄存器中设置 SENSOR_x_WARM 位。如果传感器检测到温度超过 T_{HOT_Rising}，则转换器功率耗散和结温将超出安全工作值。器件会立即将所有有效输出断电，并在 INT_SOURCE 寄存器中设置 INT_SYSTEM_IS_SET 位并在 INT_SYSTEM 寄存器中设置 SENSOR_x_HOT 位。一旦温度降至 $T_{WARM_Falling}$ 阈值以下（或在 T_WARM 被屏蔽的情况下低于 $T_{HOT_Falling}$ 阈值），TPS65214 便会自动恢复。_HOT 位保持设置状态并需要通过写入“1”来清零。HOT 检测不可屏蔽。

小心

降压转换器只能提供高达相应电流限制的输出电流，包括在启动期间。根据流入滤波器和负载电容的充电电流，器件可能无法在斜坡期间将全部输出电流驱动至负载。根据经验，对于超过 50 µF 的总负载电容，负载电流不得超过额定输出电流的 25%。该限制同样适用于输出电压的动态变化。

小心

TPS65214 不会提供差分反馈引脚。该器件不支持遥感。由于单端布线易受噪声影响，必须尽可能短，从而直接连接到输出滤波器。

表 7-1. BUCK 输出电压设置

BUCKx_VSET [十进制]	BUCKx_VSET [二进制]	BUCKx_VSET [十六进制]	VOUT（Buck1、Buck2 和 Buck3）[V]
0	000000	00	0.600
1	000001	01	0.625
2	000010	02	0.650
3	000011	03	0.675
4	000100	04	0.700
5	000101	05	0.725
6	000110	06	0.750
7	000111	07	0.775
8	001000	08	0.800
9	001001	09	0.825
10	001010	0A	0.850
11	001011	0B	0.875
12	001100	0C	0.900
13	001101	0D	0.925
14	001110	0E	0.950
15	001111	0F	0.975
16	010000	10	1.000
17	010001	11	1.025
18	010010	12	1.050
19	010011	13	1.075
20	010100	14	1.100
21	010101	15	1.125
22	010110	16	1.150
23	010111	17	1.175
24	011000	18	1.200
25	011001	19	1.225

Copyright © 2025 Texas Instruments Incorporated

表 7-1. BUCK 输出电压设置（续）

BUCKx_VSET [十进制]	BUCKx_VSET [二进制]	BUCKx_VSET [十六进制]	VOUT（Buck1、Buck2 和 Buck3）[V]
26	011010	1A	1.250
27	011011	1B	1.275
28	011100	1C	1.300
29	011101	1D	1.325
30	011110	1E	1.350
31	011111	1F	1.375
32	100000	20	1.400
33	100001	21	1.500
34	100010	22	1.600
35	100011	23	1.700
36	100100	24	1.800
37	100101	25	1.900
38	100110	26	2.000
39	100111	27	2.100
40	101000	28	2.200
41	101001	29	2.300
42	101010	2A	2.400
43	101011	2B	2.500
44	101100	2C	2.600
45	101101	2D	2.700
46	101110	2E	2.800
47	101111	2F	2.900
48	110000	30	3.000
49	110001	31	3.100
50	110010	32	3.200
51	110011	33	3.300
52	110100	34	3.400
53	110101	35	3.400
54	110110	36	3.400
55	110111	37	3.400
56	111000	38	3.400
57	111001	39	3.400
58	111010	3A	3.400
59	111011	3B	3.400
60	111100	3C	3.400
61	111101	3D	3.400
62	111110	3E	3.400
63	111111	3F	3.400

7.3.8 线性稳压器（LDO1 和 LDO2）

TPS65214 总共能提供两个线性稳压器。LDO1 是一款用于为 SOC 或外设上的模拟电路供电的通用型 LDO。LDO 可支持 300mA 的输出电流。LDO2 是一款为 SOC 与外设上的数字电路供电的通用型 LDO。LDO 可支持 500mA 的输出电流。

Copyright © 2025 Texas Instruments Incorporated

工作模式

LDO1 与 LDO2 的输入电压范围均为 2.5V 至 5.5V，必须直接连接到系统电源。输出电压可在 0.6V 至 3.3V 范围内以 50mV 阶跃进行编程。LDO 支持负载开关模式 (LSW_mode)：这种情况下，支持 2.5V 至 3.4V 的输出电压。在 LSW_mode 下，不需要在 LDOx_VOUT 寄存器中配置所需电压。

- LDO 可以配置为线性稳压器，也可以配置为负载开关（LSW 模式）。该模式可通过 LDOx_VOUT 寄存器的 LSW_BYP_CONFIG 位进行配置。

小心
LSW 模式下，LDO 充当开关，其中，VOUT 为 VIN 减去 FET 电阻上的压降（R_{LSW}）。

- 处于 ACTIVE 状态的 LDO 的开/关状态由 ENABLE_CTRL 寄存器中相应的 LDOx_EN 位控制。
- 处于 STBY 状态的 LDO 的开/关状态由 STBY_1_CONFIG 寄存器中相应的 LDOx_STBY_EN 位控制。
- “初始化”状态下，无论位设置如何，LDO 均处于关断状态。

小心
如果根本不使用线性稳压器，VLDOx 引脚必须悬空。

有源放电

LDO 具有有源放电功能。只要 LDOx 未启用，输出就会对地放电。可以在 DISCHARGE_CONFIG 寄存器中为每个电源轨单独禁用放电功能。

- 启用电源序列电源轨以前，该器件会对电源轨放电，避免出现预偏置输出的情况。
- 如果通过 I2C 命令启用了电源轨，则不会强制执行有源放电，但仅当输出电压低于 SCG 阈值时才会启用电源轨。
- 该寄存器不受 EEPROM 支持，并且会在器件进入 OFF 状态时复位。
- 处于 INITIALIZE 状态（在复位期间或 I2C-OFF 请求期间）时，不会复位放电配置。注：如果未启用放电功能，则可能违反断电序列。

动态电压调节

所有 LDO 均支持动态电压调节 (DVS)。运行期间，可改变输出电压，以便优化负载运行点的工作电压。可通过写入相应 LDO1_VOUT 或 LDO2_VOUT 寄存器的 LDO1_VSET 或 LDO2_VSET 的方式，控制电压变化。在 DVS 引起的电压转换期间，无论放电配置如何，有源放电功能都会暂时启用。

可根据 STBY 请求，通过 MODE/STBY 引脚或 I2C，将 LDO 配置为 DVS。收到 STBY 请求时，对于在 STBY_1_CONFIG 寄存器中启用并且通过 LDOx_DVS_STBY 位配置为 DVFS 的所有 LDO，都会更改为 LDOx_VOUT_STBY 寄存器中 LDOx_VSET_STBY 指定的输出电压。如果在 STBY 状态下清除 LDOx_DVS_STBY，输出电压将恢复为 LDOx_VSET。如果并未设置 LDOx_DVS_STBY，那么在从 ACTIVE 状态过渡到 STBY 状态时，相应的 LDOx 输出电压不会发生变化。

小心
STBY 状态下，当 LDO 配置为 DVS 时，相应上电时隙的持续时间必须足够长，以便支持从 STBY 至 ACTIVE 的电源序列期间的完整电压斜坡。如果时隙持续时间不够长，器件会记录一个“超时”故障。

Copyright © 2025 Texas Instruments Incorporated

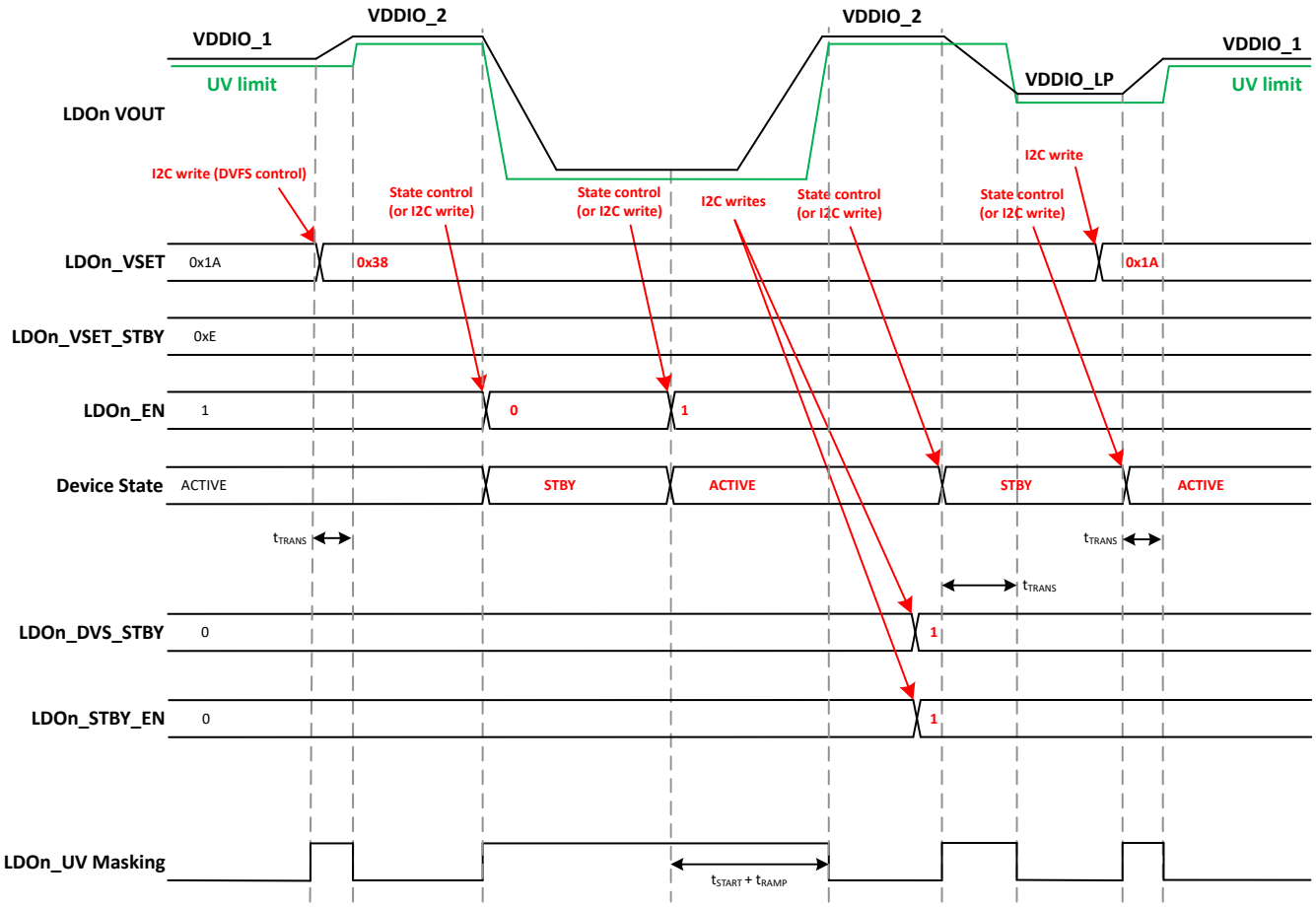


图 7-7. LDO DVS 时序图

输出电容要求

LDO 稳压器需要足够的输出电容才能保持稳定性。所需的最小和支持的最大电容取决于配置：

- 在 LDO 模式下，需要 1.2uF 的最小电容，并且支持 40uF 的最大总负载电容（输出滤波器和负载点组合）
- 在 LSW 或旁路模式下，需要 1.2uF 的最小电容，并且支持 50uF 的最大总电容（输出滤波器和负载点组合）

LDO 故障处理

欠压 (UV) 监控

TPS65214 会检测 LDO 输出上的欠压。对于欠压阈值，可通过 LDOx_VOUT 寄存器中的 LDOx_UV_THR 位进行配置。对欠压检测的反应取决于 INT_MASK_LDO 寄存器中 LDOx_UV_MASK 位的配置以及 INT_MASK_BUCKS 寄存器中 MASK_EFFECT 位的配置。如果未屏蔽，器件会在 INT_SOURCE 寄存器中设置 INT_LDO_1_2_IS_SET 或，在 INT_LDO_1_2 寄存器中设置 LDOx_UV 位。

电压转换（例如，上电时）期间，该器件会默认将欠压检测功能置空，并且在电压转换完成之时激活欠压检测。如果器件在（从 INITIALIZE 或 STBY 状态）进入 ACTIVE 状态的序列期间检测到欠压并且未屏蔽 UV，那么断电序列会在当前时隙结束时开始。

如果器件在（从 INITIALIZE 或 STBY 状态）进入 ACTIVE 状态的序列期间检测到欠压且 UV 未被屏蔽，则断电序列会在当前时隙结束时开始。

Copyright © 2025 Texas Instruments Incorporated

如果器件在 ACTIVE 状态或 STBY 状态下检测到欠压且 UV 未被屏蔽，则断电序列会立即启动。OC 检测不可屏蔽。

小心

如果 LDO 配置为 LSW 模式，则不支持 UV 检测。

过流限制 (OC)

TPS65214 在 LDO 输出上提供电流限制。如果 PMIC 在 $t_{DEGLITCH_OC_short}$ 或 $t_{DEGLITCH_OC_long}$ 时分别检测到过流（可通过 OC_DEGL_CONFIG 寄存器的 EN_LONG_DEGL_FOR_OC_LDOx 对每个电源轨单独配置；仅适用于上升沿），该器件会在 INT_SOURCE 寄存器中设置 INT_LDO_1_2_IS_SET 位，在 INT_LDO_1_2 寄存器中设置 LDOx_OC 位。受影响的电源轨会立即被禁用。

电压转换期间（例如：上电时），过流检测会被消隐，并且在电压转换完成时激活。

如果在（从 INITIALIZE 状态或 STBY 状态）进入 ACTIVE 状态的序列期间发生过流，器件会立即禁用受影响的电源轨，并且在当前时隙结束之时启动断电序列。

如果在 ACTIVE 状态或 STBY 状态下发生过流，器件会立即禁用受影响的电源轨，并且启动断电序列。

OC 检测不可屏蔽，但抗尖峰脉冲时间是可配置的。德州仪器 (TI) 建议使用 $t_{DEGLITCH_OC_short}$。长时间过流可能会加剧老化或增大恢复时过冲。

接地短路 (SCG) 监测器

TPS65214 会检测 LDO 输出上的接地短路 (SCG) 故障。对 SCG 事件检测的反应是设置 INT_SOURCE 寄存器 INT_LDO_1_2_IS_SET 位与 INT_LDO_1_2 寄存器 LDOx_SCG 位。受影响的电源轨会立即被禁用。该器件会定序关闭所有输出并转换至 INITIALIZE 状态。

SCG 检测不可屏蔽。

如果启用了某个电源轨，器件最初会消隐 SCG 检测，以允许该电源轨斜升到 SCG 阈值以上。

残余电压 (RV) 监测器

TPS65214 会检测 LDO 输出上的残余电压 (RV) 故障。对 RV 事件检测的反应是在 INT_SOURCE 寄存器中设置 INT_RV_IS_SET 位以及在 INT_RV 寄存器中设置 LDOx_RV 位。RV 检测不可屏蔽，但可以通过 INT_MASK_WARM 寄存器中的 MASK_INT_FOR_RV 为所有电源轨全局配置 nINT 反应。无论是否屏蔽，器件都会设置 LDOx_RV 标志，只有在断言 nINT 时才设置 INT_RV_IS_SET 位。故障反应时间和潜在的状态转换取决于检测到故障时的情况：

- 如果器件在上电、ACTIVE_TO_STANDBY 或 STANDBY_TO_ACTIVE 序列期间检测到残余电压，则序列会中止，器件会断电。对于关断故障反应，可通过寄存器 GENERAL_CONFIG 的 BYPASS_RV_FOR_RAIL_ENABLE 位进行屏蔽。
- 如果在请求退出 STBY 状态期间，器件检测到 STBY 状态下被禁用的任何电源轨的残余电压超过 80ms，器件会转换至 INITIALIZE 状态。如果该情况持续 4ms 至 5ms 但少于 80ms，器件会设置 LDOx_RV 位。
- 如果在通过 I2C 执行电源轨 EN 命令期间检测到残余电压，就会立即设置 LDOx_RV-bit 标志，但不会发生状态转换。

Copyright © 2025 Texas Instruments Incorporated

温度监测

LDO 有一个局部过热传感器。对温度警告的反应取决于 INT_MASK_BUCKS 寄存器中相应 SENSOR_x_WARM_MASK 位和 MASK_EFFECT 位的配置。如果传感器上的温度超过 T_{WARM_Rising} 且未被屏蔽，器件会在 INT_SOURCE 寄存器中设置 INT_SYSTEM_IS_SET 位并在 INT_SYSTEM 寄存器中设置 SENSOR_x_WARM 位。如果传感器检测到温度超过 T_{HOT_Rising}，则转换器功率耗散和结温将超出安全工作值。器件会立即将所有有效输出断电，并在 INT_SOURCE 寄存器中设置 INT_SYSTEM_IS_SET 位并在 INT_SYSTEM 寄存器中设置 SENSOR_x_HOT 位。一旦温度降至 $T_{WARM_FAlling}$ 阈值以下（或在 T_WARM 被屏蔽的情况下低于 $T_{HOT_FAlling}$ 阈值），TPS65214 便会自动恢复。_HOT 位保持设置状态并需要通过写入“1”来清零。HOT 检测不可屏蔽。

表 7-2. LDO 输出电压设置

LDOx_ VSET [十进制]	LDOx_VSET [二进制]	LDOx_ VSET [十六进制]	VOUT（LDO1 和 LDO2、LDO 模式）[V]
0	000000	00	0.60
1	000001	01	0.60
2	000010	02	0.60
3	000011	03	0.65
4	000100	04	0.70
5	000101	05	0.75
6	000110	06	0.80
7	000111	07	0.85
8	001000	08	0.90
9	001001	09	0.95
10	001010	0A	1.00
11	001011	0B	1.05
12	001100	0C	1.10
13	001101	0D	1.15
14	001110	0E	1.20
15	001111	0F	1.25
16	010000	10	1.30
17	010001	11	1.35
18	010010	12	1.40
19	010011	13	1.45
20	010100	14	1.50
21	010101	15	1.55
22	010110	16	1.60
23	010111	17	1.65
24	011000	18	1.70
25	011001	19	1.75
26	011010	1A	1.80
27	011011	1B	1.85
28	011100	1C	1.90

Copyright © 2025 Texas Instruments Incorporated

表 7-2. LDO 输出电压设置（续）

LDOx_ VSET [十进制]	LDOx_VSET [二进制]	LDOx_ VSET [十六进制]	VOUT（LDO1 和 LDO2、LDO 模式）[V]
29	011101	1D	1.95
30	011110	1E	2.00
31	011111	1F	2.05
32	100000	20	2.10
33	100001	21	2.15
34	100010	22	2.20
35	100011	23	2.25
36	100100	24	2.30
37	100101	25	2.35
38	100110	26	2.40
39	100111	27	2.45
40	101000	28	2.50
41	101001	29	2.55
42	101010	2A	2.60
43	101011	2B	2.65
44	101100	2C	2.70
45	101101	2D	2.75
46	101110	2E	2.80
47	101111	2F	2.85
48	110000	30	2.90
49	110001	31	2.95
50	110010	32	3.00
51	110011	33	3.05
52	110100	34	3.10
53	110101	35	3.15
54	110110	36	3.20
55	110111	37	3.25
56	111000	38	3.30
57	111001	39	3.30
58	111010	3A	3.30
59	111011	3B	3.30
60	111100	3C	3.30
61	111101	3D	3.30
62	111110	3E	3.30
63	111111	3F	3.30

Copyright © 2025 Texas Instruments Incorporated

7.3.9 复位到 SoC (nRSTOUT)

复位输出 (nRSTOUT) 是一个开漏输出，用于在上电序列结束时将复位释放到 SoC 或 FPGA。按顺序配置 nRSTOUT 的时序。nRSTOUT 会驱动为低电平，直至器件进入 ACTIVE 状态，或从 ACTIVE 状态或 STBY 状态断电。在 ACTIVE 状态期间，此引脚驱动至高电平。在 STBY 状态下，引脚驱动为高电平或低电平取决于寄存器 STBY_2_CONFIG 中的 nRSTOUT_STBY_CONFIG 位。

7.3.10 中断引脚 (nINT)

上电期间，nINT 引脚的输出取决于是否设置了任何 INT_SOURCE 标志，以及 INT_MASK_BUCKS 寄存器中 MASK_EFFECT 位的配置。如果设置了一个或多个标志，nINT 引脚会被拉低，并且仅在通过向这些标志写入“1”来清除这些标志后才被释放为高电平。请注意，仅当用于上拉的 VIO 电压可用时，nINT 引脚才能转换为“高”电平。

在 SLEEP 状态下，nINT 引脚始终释放为高电平。在 ACTIVE 或 STBY 状态下，nINT 引脚可以被拉低，从而向主机处理器发出事件或故障状况的信号。每当 IC 中发生故障或事件时，就会在 INT 寄存器中设置相应的中断位，并且开漏输出被驱动为低电平。如果器件转换到 INITIALIZE 状态，nINT 引脚也会被拉低，无论转换是由 OFF 请求触发的，还是由故障触发的都是如此。

如果故障不再存在，需要对故障位执行 W1C（写入“1”以清除）。此命令还允许 nINT 引脚释放（返回到高阻态状态）。如果故障仍然存在，相应的位将保持设置状态，并且 INT 引脚将保持低电平。

可以在 INT_MASK_UV 寄存器中单独屏蔽每个电源轨的 UV 故障。热传感器可以通过 MASK_CONFIG 寄存器中的 SENSOR_x_WARM_MASK 单独屏蔽。UV 和 WARM 的屏蔽效果由 MASK_CONFIG 寄存器中的 MASK_EFFECT 位全局定义。

RV 故障的 nINT 反应由 MASK_CONFIG 寄存器中的 MASK_INT_FOR_RV 位全局定义。

- 00b = 无状态变化，无 nINT 反应，未设置位
- 01b = 无状态变化，无 nINT 反应，设置了位
- 10b = 无状态变化，nINT 反应，设置了位（与 11b 相同）
- 11b = 无状态变化，nINT 反应，设置了位（与 10b 相同）

小心

屏蔽会给器件或系统带来风险。如果通过 I2C 命令执行屏蔽，在转换到 INITIALIZE 状态后，屏蔽位会重置为基于 NVM 的默认值。不会清除与通过 I2C 新配置为 SD 故障的故障相对应的位。

TI 建议不要在同一电源轨上屏蔽 OC 和 UV 检测。

7.3.11 PWM/PFM 和低功耗模式 (MODE/STBY)

TPS65214 通过 I2C 控制或通过 MODE/STBY 引脚支持低功耗模式。通过 MFP_2_CONFIG 寄存器中的 MODE_STBY_CONFIG 位选择引脚的配置。可以通过写入 MFP_1_CONFIG 寄存器中的 MODE_STBY_POLARITY 位来配置此引脚的极性。上电后，不得更改极性配置。

MODE/STBY 配置为“MODE”

如果配置为“MODE”，则引脚状态决定降压转换器的开关模式。强制此引脚的持续时间超过 $t_{DEGLITCH_MFP}$ 会强制降压稳压器进入 PWM 模式（与负载电流无关）。将此引脚置为低电平无效可让降压稳压器进入 PFM 模式。进入 PFM 和从 PFM 退出由负载电流控制。

- 也可以通过写入 MFP_1_CONFIG 寄存器中的 MODE_I2C_CTRL 位来控制自动 PFM/强制 PWM 的选择。
- MODE 的改变不会导致状态转换。
- 在三个降压转换器之一上电期间，屏蔽此电源轨上的 MODE 更改，仅在斜坡完成后更改才会生效。

Copyright © 2025 Texas Instruments Incorporated

表 7-3. MODE 配置

引脚	引脚设置	极性	引脚状态	MODE_I2C_CTRL 位	器件模式
MODE/STBY	模式	x	x	1	强制 PWM
MODE/STBY	模式	0	L	0	自动 PFM
MODE/STBY	模式	0	H	0	强制 PWM
MODE/STBY	模式	1	L	0	强制 PWM
MODE/STBY	模式	1	H	0	自动 PFM

MODE/STBY 配置为“STBY”

如果配置为“STBY”，当强制该引脚的时长超过 $t_{DEGLITCH_MFP}$ 时，会将器件定序进入 STBY 或 SLEEP 状态，具体根据寄存器 STBY_2_CONFIG 中的 STBY_SLEEP_CONFIG 位设置而定。

- 如果配置为 STBY 状态，器件会定序关断 STBY_1_CONFIG 和 STBY_2_CONFIG 寄存器中所选的电源轨。将此引脚置为无效会再次对所选的电源轨进行定序开启。
- 如果配置为 SLEEP 状态，则器件会定序关断电源轨并忽略 MODE/STBY 引脚状态。

如果在 STBY 或 SLEEP 状态期间支持 I2C 通信，则还可以通过写入 MFP_CTRL 寄存器中的 STBY_I2C_CTRL 位来控制进入和退出 STBY 状态的转换。

- 根据定义，配置为“STBY”的 MODE/STBY 引脚的变化确实会导致状态转换。
- 无论引脚设置如何，器件始终会上电以进入 ACTIVE 状态。器件仅在进入 ACTIVE 状态后才会对 STBY 引脚状态或 I2C 命令作出反应。

表 7-4. STBY 配置

引脚	引脚设置	极性	引脚状态	STBY_I2C_CTRL 位	器件状态
MODE/STBY	STBY	x	x	1	STBY 或 SLEEP
MODE/STBY	STBY	0	L	0	STBY 或 SLEEP
MODE/STBY	STBY	0	H	0	运行
MODE/STBY	STBY	1	L	0	运行
MODE/STBY	STBY	1	H	0	STBY 或 SLEEP

MODE/STBY 配置为“MODE 和 STBY”

该引脚可配置为同时执行 MODE 和 STBY 功能。仅当 STBY_SLEEP_CONFIG 配置为 STBY 状态时，才会实现双重功能。

强制此引脚持续时间超过 $t_{DEGLITCH_MFP}$ 会定序关断在 STBY_1_CONFIG 和 STBY_2_CONFIG 寄存器中选择关闭的电源轨（STBY 功能）。任何配置为在 STBY 状态下仍保持开启的任何降压稳压器都以自动 PFM 模式（MODE 功能）运行。将此引脚置为无效会再次对所选的电源轨进行定序开启，并强制降压稳压器进入强制 PWM 模式。此配置需要协调极性设置。

- 如果通过写入 MFP_CTRL 寄存器中的 STBY_I2C_CTRL 位来命令进入和退出 STBY 状态的转换（前提是在 STBY 状态期间支持 I2C 通信），则需要通过写入 MFP_1_CONFIG 寄存器中的 MODE_I2C_CTRL 位来单独执行 MODE 更改命令。
- 根据定义，配置为“MODE 和 STBY”的 MODE/MODE 引脚的变化确实会导致状态转换。
- 默认情况下，STBY 会置为无效且忽略该引脚，直至器件完成上电序列。在三个降压转换器之一上电期间，屏蔽此电源轨上的 MODE 更改，仅在斜坡完成后更改才会生效。即使在电源轨斜坡期间（INITIALIZE 转换到 ACTIVE 期间除外），系统也会对 STBY 引脚发出的状态更改命令作出反应。

Copyright © 2025 Texas Instruments Incorporated

请查看下面的引脚和 I2C 命令真值表。

表 7-5. MODE 和 STBY 配置

引脚	引脚设置	极性	引脚状态	STBY_I2C_CTRL 位	MODE_I2C_CTRL 位	器件状态	器件模式
MODE/STBY	MODE 和 STBY	0	L	x	0	STBY 或 SLEEP	自动 PFM
MODE/STBY	MODE 和 STBY	0	L	x	1	STBY 或 SLEEP	强制 PWM
MODE/STBY	MODE 和 STBY	0	H	0	x	运行	强制 PWM
MODE/STBY	MODE 和 STBY	0	H	1	x	STBY 或 SLEEP	强制 PWM
MODE/STBY	MODE 和 STBY	1	L	0	x	运行	强制 PWM
MODE/STBY	MODE 和 STBY	1	L	1	x	STBY 或 SLEEP	强制 PWM
MODE/STBY	MODE 和 STBY	1	H	x	0	STBY 或 SLEEP	自动 PFM
MODE/STBY	MODE 和 STBY	1	H	x	1	STBY 或 SLEEP	强制 PWM

7.3.12 通用输入/输出和电压选择引脚 (GPIO/VSEL)

TPS65214 GPIO/VSEL 引脚功能可以通过 MFP_1_CONFIG 寄存器中的 GPIO_VSEL_CONFIG 位进行配置。

> **小心**
> GPIO_VSEL_CONFIG 在运行期间不得更改。

GPIO/VSEL 配置为“GPIO”：

如果配置为“GPIO”，则该引脚可通过 GENERAL_CONFIG 寄存器中的 GPIO_CONFIG 位配置为输入或输出。GPIO 配置位在器件运行期间可更改。

- 当配置为输入时，引脚电平可用作序列输入，并由 GPIO_SEQUENCE_SLOT 寄存器分配时隙，并具有相应的时隙持续时间。内部序列发生器等待 GPIO/VSEL 引脚达到 GPIO_SEQUENCE_POLARITY 位配置的开启状态，然后再继续执行电源序列。如果该引脚未在 80ms 内达到 ON 状态，器件会设置 TIMEOUT 位并转换到 INITIALIZE 状态。
- 当配置为输出时，该引脚可用于对外部电源轨排序。该引脚可以包含在序列中，或者在 GENERAL_CONFIG 寄存器中写入 GPIO_EN 位通过 I2C 接口进行控制。如果激活，GPIO 将释放为高电平。极性无法更改。

GPIO/VSEL 配置为“VSEL”：

如果配置为“VSEL”，则引脚电平会用于通过 MFP_1_CONFIG 寄存器中的 VSEL_RAIL 位来设置 Buck1 或 Buck3 的输出电压。下表显示了各种组合。

> **小心**
> VSEL 功能需要进行硬接线，并且在运行期间不得更改。

表 7-6. GPIO/VSEL 配置选项

GPIO_VSEL_CONFIG	GPIO_CONFIG	VSEL_RAIL	PIN 状态	输出 (V)	电源轨
0:GPIO	0 = output	X	GPIO_EN	VIO	GPIO
0:GPIO	1 = input	X	外部驱动	不适用	GPIO
1:VSEL	X	0 = Buck1	0	BUCK1_VOUT	BUCK1

Copyright © 2025 Texas Instruments Incorporated

表 7-6. GPIO/VSEL 配置选项（续）

GPIO_VSEL_CONFIG	GPIO_CONFIG	VSEL_RAIL	PIN 状态	输出 (V)	电源轨
1:VSEL	X	0 = Buck1	开路	0.75V	BUCK1
1:VSEL	X	0 = Buck1	1	1.1V	BUCK1
1:VSEL	X	1 = Buck3	0	BUCK3_VOUT	BUCK3
1:VSEL	X	1 = Buck3	开路	1.1V	BUCK3
1:VSEL	X	1 = Buck3	1	1.2V	BUCK3

7.3.13 通用输出和 nWAKEUP (GPO/nWAKEUP)

TPS65214 GPO/nWAKEUP 功能可通过 MFP_2_CONFIG 寄存器中的 GPO_nWAKEUP_CONFIG 位进行配置。此函数在运行期间可更改。

GPO/nWAKEUP 配置为“GPO”

如果配置为“GPO”，则引脚可用于对外部电源轨排序。GPO 可以包含在序列中，或者在 GENERAL_CONFIG 寄存器中写入 GPO_EN 位通过 I2C 接口进行控制。如果激活，GPO 将释放为高电平。极性无法更改。

GPO/nWAKEUP 配置为“nWAKEUP”

如果配置为“nWAKEUP”，则该引脚是向主机指示上电事件的信号。nWAKEUP 在器件进入 INITIALIZE 状态之前驱动为低电平并保持低电平，直到器件退出 INITIALIZE 状态。在所有其他状态和状态转换中，nWAKEUP 被释放为高电平。极性无法更改。有关详细信息，请参阅 器件功能模式。

7.3.14 通过 I2C 命令发出 RESET 请求

也可以通过在 MFP_CTRL 寄存器中写入 WARM_RESET_I2C_CTRL 或 COLD_RESET_I2C_CTRL 位来触发器件的复位。仅当器件处于 ACTIVE 状态、STBY 状态或在这两种状态之间转换时，才会通过引脚或 I2C 发送 RESET 请求。

COLD 复位

如果请求冷复位，则器件执行断电序列并转换到 INITIALIZE 状态。然后，重新加载 NVM，电源轨在正常上电序列中再次上电，前提是没有故障且没有 OFF 请求。冷复位会将所有由 NVM 支持的寄存器位恢复为其启动值。不受 NVM 支持的寄存器位会保持其值，但 STBY_I2C_CTRL、POWER_UP_FROM_OFF、POWER_UP_FROM_EN_PB_VSENSE、POWER_UP_FROM_FSD、CUST_PROG_DONE、CUST_NVM_VERIFY_DONE 和 CUST_NVM_VERIFY_ERR 除外。有关由 NVM 支持的寄存器的详细信息，请参阅 节 8。

执行冷复位会在 POWER_UP_STATUS_REG 寄存器中设置 COLD_RESET_ISSUED 位。读出此位的值，可以使主机追踪是否执行了冷复位。nINT 引脚不会基于此位进行切换。写入 W1C 将该位清零。

Copyright © 2025 Texas Instruments Incorporated

WARM 复位

如果请求热复位，则所有启用的电源轨都保持开启状态，但支持动态电压变化的电源轨的输出电压会复位为启动电压。具体而言，以下配置会复位为其启动值：BUCK1_VSET、BUCK2_VSET、BUCK3_VSET、LDO1_VSET 和 LDO2_VSET。甚至是同一寄存器中的所有其他位，也会保持其当前状态。例如，LDOx_LSW_CONFIG、BUCKx_BW_SEL、BUCKx_UV_THR_SEL 和 MFP_1_CONFIG 寄存器位在热复位期间不会复位。

备注

关断故障和 OFF 请求优先于 RESET 请求。如果一个 RESET 请求与其中一个关断故障或 OFF 请求同时发生，器件会进入 INITIALIZE 状态，且需要一个新的 ON 请求来启动。

7.3.15 寄存器访问控制

通过 REG_LOCK 寄存器限制对器件寄存器的写入访问，以防止意外更改。任何包含 R/W 访问类型的寄存器都受 REG_LOCK 保护。必须将 5Ah 的 REG_ACCESS_CMD 写入 REG_LOCK 寄存器，才能解锁受保护的寄存器进行修改。更改完成后，将除 5Ah 以外的任何值写入 REG_LOCK 寄存器来锁定受保护的寄存器。

表 7-7. TPS65214 可写寄存器不受 REG_LOCK 保护

寄存器地址	寄存器名称
0x29	MFP_CTRL
0x34	USER_NVM_CMD_REG

7.3.16 与 I²C 兼容的接口

TPS65214 的默认 I²C1 7 位器件地址设置为 0x30（二进制 0b0110000），但可以根据需要进行更改。

可通过与 I²C 兼容的同步串行接口来访问器件上的可配置功能和寄存器。该协议使用两线制接口在连接到总线的器件之间进行双向通信。两条接口线是串行数据线 (SDA) 和串行时钟线 (SCL)。总线上的每个器件都分配有一个唯一的地址，并根据它是产生还是接收串行时钟 SCL 来充当控制器或目标。SCL 和 SDA 线必须各自在线路上的某处放置一个上拉电阻器，即使在总线空闲时也保持高电平。当 VIO 为 3.3V 或 1.8V 时，TPS65214 支持标准模式 (100kHz)、快速模式 (400kHz) 和超快速模式 (1MHz)。

小心

在以下时间段内，对部分或全部寄存器的 I2C 事务操作可能无效：

- 当进入 INITIALIZE 状态时，在 t_{NVM_LOAD} 时间段内，对所有寄存器的 I2C 事务操作均无效
- 当启动热复位时，在 60us 的时间内，对由 NVM 支持的寄存器的 I2C 事务操作无效
- 当开始向 INITIALIZE 状态转换时，在 80us 的时间内，对非 NVM 支持的寄存器的 I2C 事务操作无效

有关哪些寄存器由 NVM 支持的详细信息，请参阅 节 8。

Copyright © 2025 Texas Instruments Incorporated

7.3.16.1 数据有效性

在时钟信号 (SCL) 的高电平期间，SDA 线上的数据必须保持稳定。换句话说，只有在时钟信号为低电平时才能改变数据线的状态。

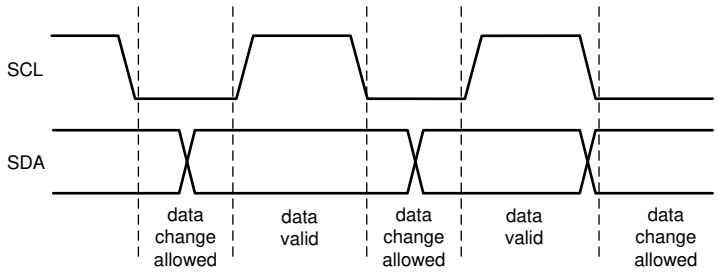


图 7-8. 数据有效性图

7.3.16.2 启动和停止条件

通过兼容 I²C 的接口控制该器件。启动和停止条件对 I²C 会话的开始和结束进行分类。启动条件定义为当 SCL 信号为高电平时 SDA 信号从高电平转换到低电平。停止条件定义为当 SCL 信号为高电平时 SDA 信号从低电平转换到高电平。I²C 控制器器件始终生成启动和停止条件。

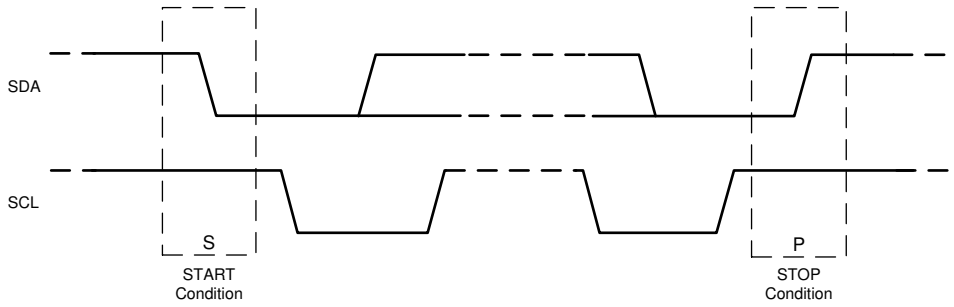


图 7-9. 启动和停止序列

I²C 总线在启动条件之后被视为处于忙状态，在停止条件之后别视为处于空闲状态。I²C 控制器器件可以在数据传输期间生成重复的启动条件。启动和重复启动条件在功能上是等效的。图 7-10 显示了 I²C 兼容总线的 SDA 和 SCL 信号时序。有关时序值，请参阅*规格* 部分。

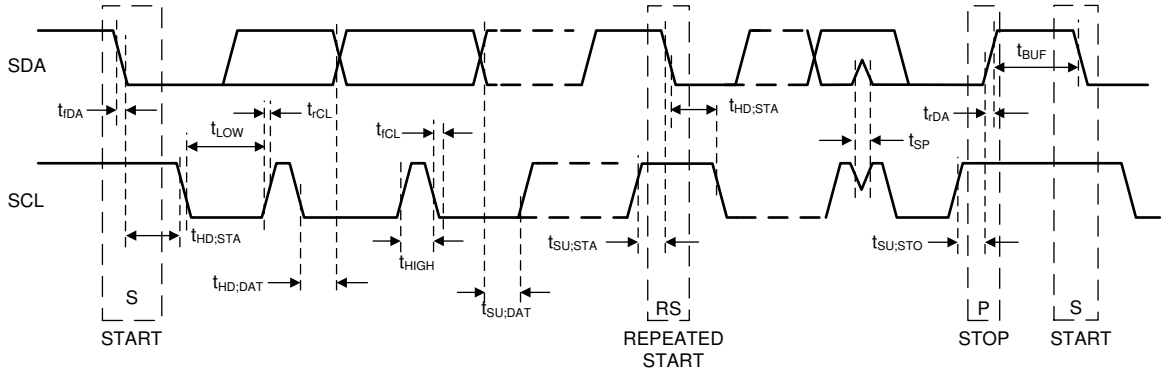


图 7-10. 与 I²C 兼容的时序

7.3.16.3 传送数据

放置在 SDA 线上的每个字节必须具有 8 位的长度，首先传输最高有效位 (MSB)。每个数据字节必须后跟一个确认位。控制器器件生成与确认相关的时钟脉冲。控制器器件会在确认时钟脉冲期间释放 SDA 线（高电平）。该器件在第 9 个时钟脉冲期间将 SDA 线拉低，表示确认。该器件在收到每个字节后生成确认。

在*每个字节后确认*的规则有一个例外。当控制器器件是接收器时，它必须通过不确认（*否定确认*）从目标器件输出的最后一个字节来向发送器指示数据结束。此*否定确认*仍包含确认时钟脉冲（由控制器器件产生），但未下拉 SDA 线。

在启动条件之后，总线控制器器件会发送一个芯片地址。该地址为 7 位长地址，后跟第 8 位，作为数据方向位（读取或写入）。对于第 8 位，0 表示写入操作， 1 表示读取操作。第 2 个字节选择要向其中写入数据的寄存器。第 3 个字节包含要写入所选寄存器的数据。图 7-11 显示了器件地址 110000-Bin = 60Hex 的示例位格式。

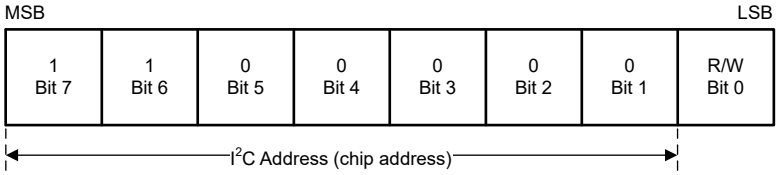


图 7-11. 器件地址示例

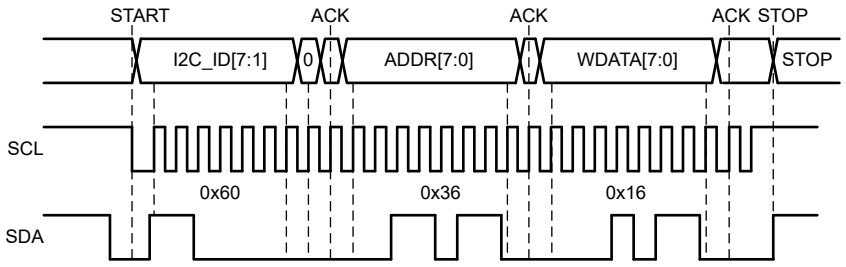
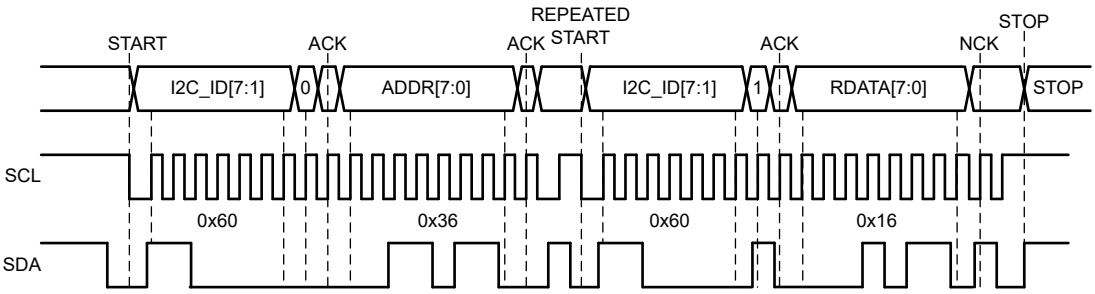


图 7-12. 的 I²C 写入周期

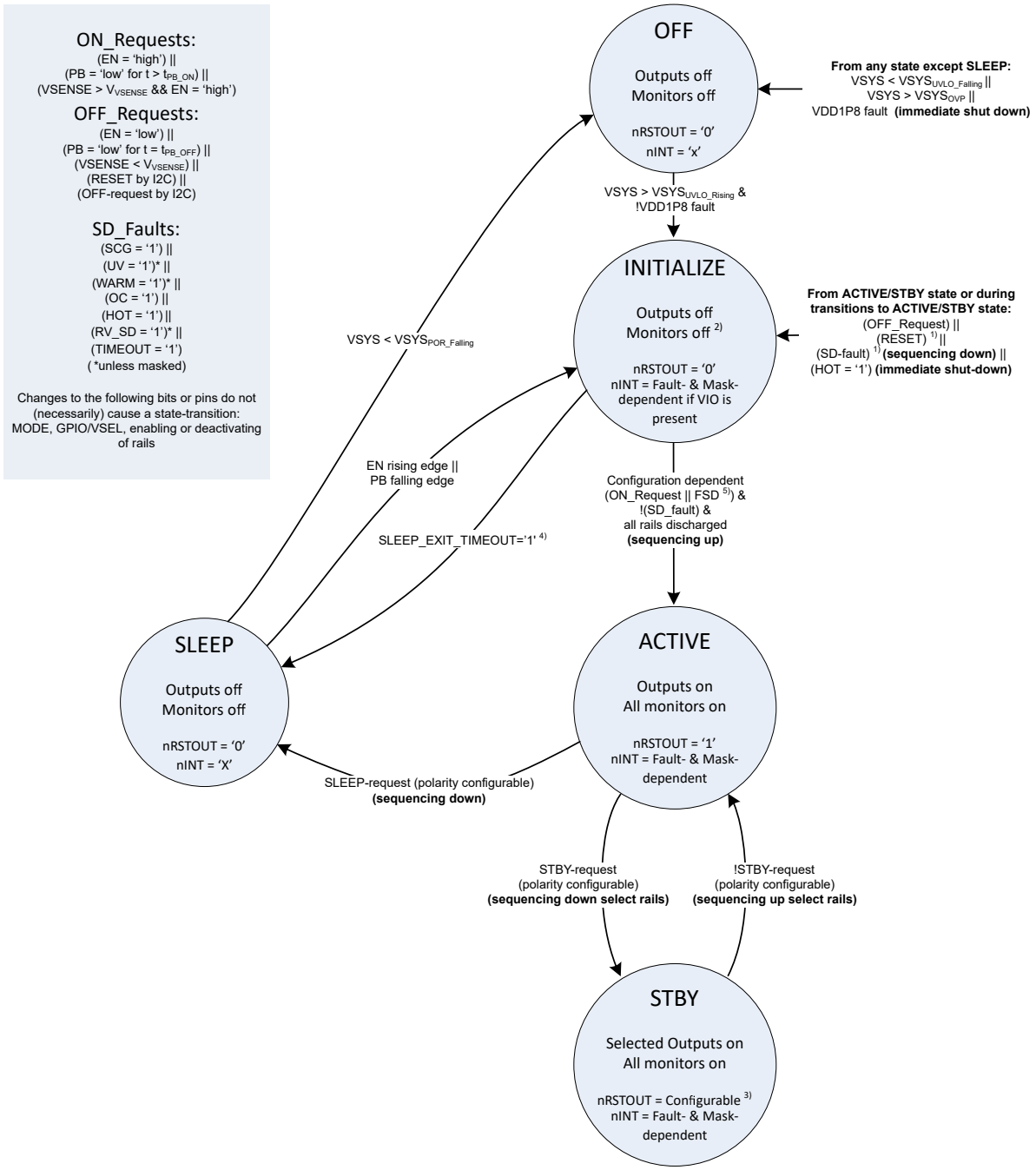


要完成读取功能，必须在进行读取功能以前先执行写入功能，如上所示。

图 7-13. 的 I²C 读取周期

Copyright © 2025 Texas Instruments Incorporated

7.4 器件功能模式



1) In case of a RESET or a SD-fault, the device transitions from INITIALIZE state to the ACTIVE state without a new Push-button-ON_Request. In EN or VSENSE configuration, the ON-request must still be valid to transition to ACTIVE state.

2) If INITIALIZE state was entered due to a Thermal-Shut-Down, the temperature monitors remain active until the temperature on all sensors fell below T_{WARM} threshold. Thermal-Shut-Down causes immediate shut-down, no sequencing down.

3) State of nRSTOUT driver is determined by nRSTOUT_STBY_CONFIG bit.

4) SLEEP can only be entered from INITIALIZE via SLEEP_EXIT_TIMEOUT.

5) First Supply Detection (FSD) only applicable when VSYS is applied.

图 7-14. 状态图

Copyright © 2025 Texas Instruments Incorporated

7.4.1 运行模式

7.4.1.1 关断状态

在 OFF 状态下，PMIC 供电不足。内部逻辑电源或外部电源轨均不可用。如果 VSYS 超过 $VSYS_{UVLO_Rising}$ 电压且内部 1.8V 电源轨 (VDD1P8) 保持稳压状态，则器件进入 INITIALIZE 状态。

7.4.1.2 INITIALIZE 状态

在 INITIALIZE 状态下，除了几个用于监控 EN/PB/VSENSE 输入的电路外，器件完全关闭。每当进入 INITIALIZE 状态时，PMIC 都会读取存储器，并将寄存器加载到其 NVM 默认值。I^2C 通信接口关闭。

如果任何一个热传感器高于 T_{WARM_Rising} 阈值，并且未屏蔽 WARM 检测，则进入 INITIALIZE 状态。

NVM 加载时间由 t_{NVM_LOAD} 确定。仅当 NVM 加载完成之后，

如果从 OFF 状态进入 INITIALIZE 状态，将设置 POWER_UP_STATUS_REG 寄存器中的位 POWER_UP_FROM_OFF，并保持设置状态，直到发出 write-1-clear 为止。读出此位可以确定 INITIALIZE 状态是从 OFF 状态进入的，还是由于关闭故障或 OFF 请求而进入的。

在 INITIALIZE 状态下，nINT 引脚状态取决于是否存在故障，以及是否屏蔽了故障的 nINT 反应。如果不存在故障或屏蔽了故障的 nINT 反应，并且用于上拉的 VIO 电压可用，nINT 引脚将被拉高。

要从 INITIALIZE 状态转换到 ACTIVE 状态，必须发生以下 ON 请求之一：

- EN 输入为“高电平”（如果 EN/PB/VSENSE 配置为“EN”或“VSENSE”）
- PB 输入被拉至低电平的时间至少为 $t_{PB_ON_SLOW}$ 或 $t_{PB_ON_FAST}$（如果 EN/PB/VSENSE 配置为“PB”）

备注

当从 ACTIVE 或 STBY 状态进入 INITIALIZE 状态时，DISCHARGE_CONFIG 寄存器被有意从复位中忽略。当从 OFF 状态进入 INITIALIZE 状态时，会加载 NVM 内容。如果上电后放电配置发生变化，可能会发生不同的启动行为，具体取决于 INITIALIZE 状态是从 OFF 状态进入的，还是从 ACTIVE/STBY 状态进入的。

7.4.1.3 运行状态

ACTIVE 状态是系统启动并运行时的正常工作模式。所有已启用的降压转换器和 LDO 均可正常运行并可通过 I2C 接口进行控制。通过将 STBY 引脚置为高电平无效或通过 I2C 命令，也可以直接从 STBY 状态进入 ACTIVE 状态。如需了解更多详细信息，可参阅 STBY 状态。要转换到 STBY，必须强制设置 STBY 引脚，或者必须向 MFP_CTRL 寄存器中的 STBY_I2C_CTRL 发出 I2C 命令。

若要转换到 INITIALIZE 状态，必须发生以下 OFF_Request 之一：

- EN 输入为“低电平”（如果 EN/PB/VSENSE 配置为“EN”或“VSENSE”）
- PB 输入被拉低至少 t_{PB_OFF}（如果 EN/PB/VSENSE 配置为“PB”）
- 发出了 I2C OFF 请求

如果在 ACTIVE 状态下发生关断故障 (SD_Fault)，TPS65214 会定序关闭有效输出并转换到 INITIALIZE 状态。在没有新的 Push-button-ON_Request 的情况下，器件会转换至 ACTIVE 状态。在 EN 或 VSENSE 配置中，ON 请求仍必须有效才能转换为 ACTIVE 状态。

7.4.1.4 STBY 状态

STBY 状态是一种低功耗运行模式，用于支持系统的待机功能。如果配置为“STBY”，则可以通过 MODE/STBY 引脚进入该模式，也可以通过向 MFP_CTRL 寄存器中的 STBY_I2C_CTRL 位发送 I2C 命令来进入该模式。通常，除了此状态下 SoC 所需的电源轨外，大部分电源轨都处于 OFF 状态。可以在 STBY_1_CONFIG 和 STBY_2_CONFIG 寄存器中配置哪些电源轨在 STBY 状态下断电。

监控功能全都可用：欠压 (UV)、接地短路 (SCG) 和过流 (OC) 检测、热警告 (WARM) 和热关断 (TSD/HOT) 保持运行状态。

Copyright © 2025 Texas Instruments Incorporated

如果 STBY 置为无效或接收到 I2C 命令，器件会进入 ACTIVE 状态（前提是 VIO 电源保持运行状态）。进入和退出 STBY 状态的序列与断电或上电序列相同。STBY 状态下，会跳过保持导通状态的电源轨，但仍会执行相应的时隙。

小心
切换至 ACTIVE 状态以前，器件必须先进入 STBY 状态。

小心
只有在 ACTIVE 状态下启用的电源轨才能在 STBY 状态下保持启用。STBY 状态下，无法开启先前禁用的电源轨。STBY 状态下的活动要求对 LDOx_EN/BUCKx_EN 和 LDOx_STBY_EN/BUCKx_STBY_EN 进行 AND 逻辑运算。

小心
不要通过 I2C 命令更改与正在进行的序列相关的寄存器！

开始切换到 INITIALIZE 状态后的大约 80us 以内，无法访问非 NVM 位。

7.4.1.5 休眠状态

SLEEP 状态是一种旨在最超低功大限度降低功耗的耗运行模式。设置 STBY_SLEEP_CONFIG 位后，可通过 MODE/STBY 引脚（如果配置为 “STBY”）或 MFP_CTRL 寄存器中 STBY_I2C_CTRL 的 I2C 命令进入 SLEEP 模式。该状态下，所有电源轨与大多数功能块（包括：所有监控器）都处于关断状态。唯一激活的 I/O 是 EN/PB/VSENSE，必须配置为 EN 或 Pb，才能从 SLEEP 状态直接转换至 INITIALIZE 状态。如果 EN/PB/VSENSE 配置为 VSENSE，器件只能通过进入关断状态的方式退出 SLEEP 状态。

当 EN/PB/VSENSE 通过 “EN_PB_VSENSE_CONFIG” 配置为 EN 或 PB 时，器件会在检测到 EN 上升沿或 PB 下降沿与相关的抗尖峰脉冲（$t_{DEGL_ANALOG_EN}$ 之后为 $t_{OFF_TO_INIT}$）时，从 SLEEP 状态转换至 INITIALIZE 状态。PMIC 读取 NVM 内容，并且将 NVM 默认值加载至寄存器。随后，PMIC 等待 $t_{EN_PB_WAKEUP}$ 与相关抗尖峰脉冲计时结束。计时器计时结束后，会设置 POWER_UP_STATUS_REG 寄存器 POWER_UP_FROM_EN_PB_VSENSE 位，器件转换至 ACTIVE 状态，在不存在其他故障的情况下，开始上电序列。如果 EN/PB/VSENSE 引脚的状态发生变化，并且在 $t_{EN_PB_WAKEUP}$ 结束以前超过相关抗尖峰脉冲（$t_{DEGL_EN_RISE_Fall}$ 或 $t_{DEGL_PB_RISE}$），那么会检测到 PB_EN_SLEEP_EXIT_TIMEOUT，器件也会转回 SLEEP 状态。

进入 SLEEP 状态的序列与断电序列相同。有关更多详细信息，请参阅图 7-15。

小心
器件只能从 ACTIVE 状态（通过“STBY”或 STBY_I2C_CTRL）或从 INITIALIZE 状态（通过 SLEEP_EXIT_TIMEOUT）转换至 SLEEP 状态。

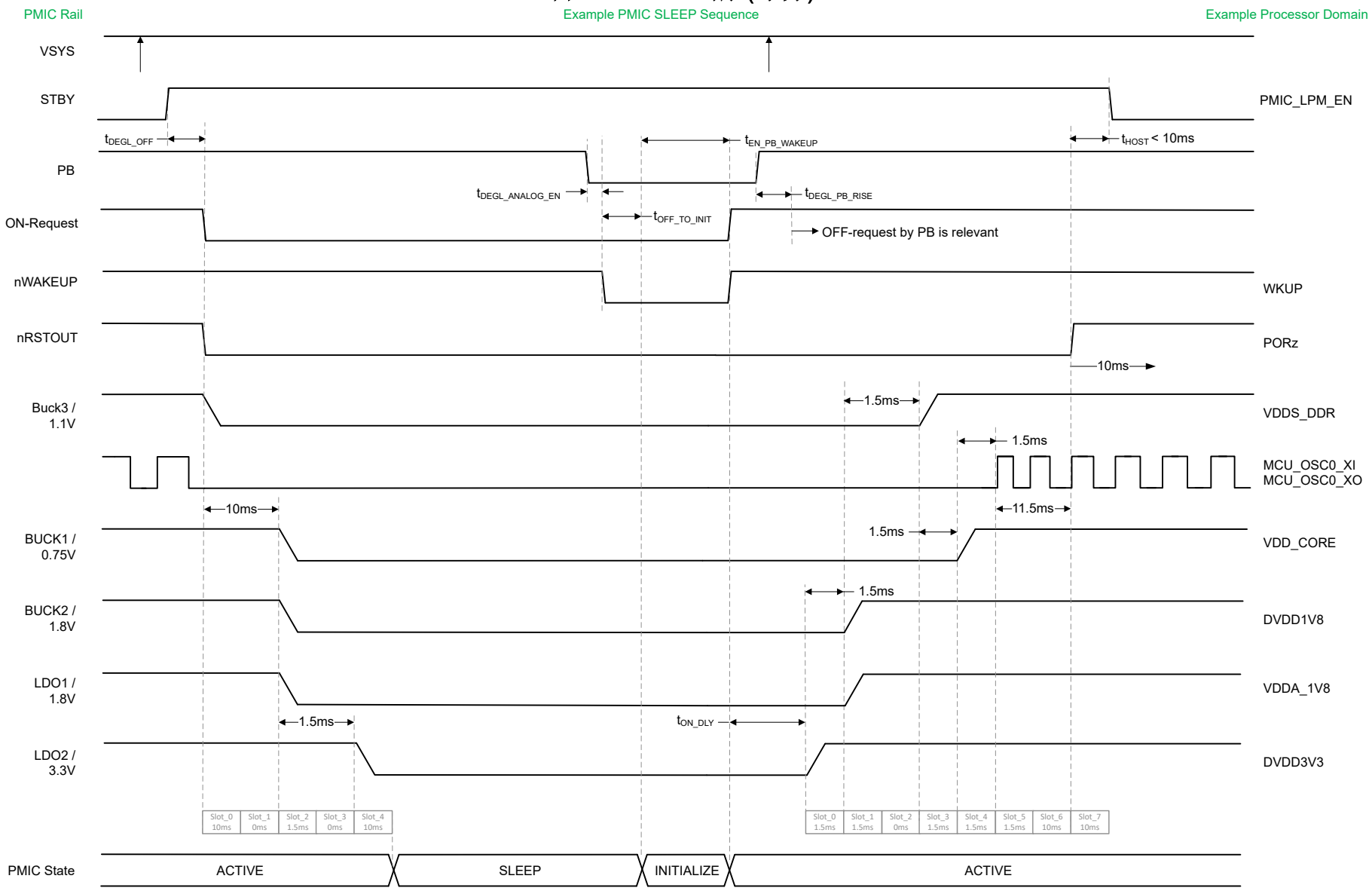
小心
运行期间，可更改“EN_PB_VSENSE_CONFIG”设置。对于唤醒检测，该器件在进入 SLEEP 状态时，可参考“EN_PB_VSENSE_CONFIG”设置。

小心
不要通过 I2C 命令更改与正在进行的序列相关的寄存器！

开始切换到 INITIALIZE 状态后的大约 80us 以内，无法访问非 NVM 位。

Copyright © 2025 Texas Instruments Incorporated

图 7-15. SLEEP 时序（示例）



Copyright © 2025 Texas Instruments Incorporated

7.4.1.6 故障处理

TPS65214 能够提供各种故障检测。默认情况下，所有这些故障都会导致定序关断。其中一些是可屏蔽的，并且对已屏蔽故障的反应是可配置的。

电源电压监控

该器件能够对电源电压 (VSYS) 与内部电源电压 (VDD1P8) 提供以下故障检测。这些故障均不可屏蔽。

- VSYS 上的欠压，导致转换到 OFF 状态或门控启动
- VSYS 上的过压保护，导致转换到 OFF 状态
- 内部 1.8V 电源 (VDD1P8) 上的欠压或过压，导致转换到 OFF 状态或门控启动。

稳压器输出监控

TPS65214 能够对降压输出端与 LDO 输出端进行以下故障检测：

- 欠压检测 (UV)
- 过流检测 (OC)，达到正电流限值和（对于降压转换器）负电流限值时触发
- 接地短路检测 (SCG)
- 温度警告 (WARM) 和热关断 (TSD / HOT)
- 残余电压 (RV) 和残余电压 - 关断 (RV_SD)
- 超时 (TO)

SCG、OC、HOT、 与 TO 不可屏蔽。如果出现以上任一情况，器件会断电。每个稳压器的正负电流限值共用同一掩码位。

对 UV、RV 和 WARM 故障的反应是可配置的。如果未屏蔽，故障会触发定序关断。可以在 INT_MASK_BUCKS、INT_MASK_LDOS 和 INT_MASK_WARM 寄存器中为每个稳压器单独屏蔽 UV、RV 和 WARM。在发生屏蔽故障的情况下不会进行状态转换。可以通过 MASK_CONFIG 寄存器中的 MASK_EFFECT 位全局配置是否设置了位以及 nINT 是否拉至低电平。每个稳压器的正负电流限值共用同一掩码位。

- 00b = 无状态变化，无 nINT 反应，未设置位
- 01b = 无状态变化，无 nINT 反应，设置了位
- 10b = 无状态变化，nINT 反应，设置了位（与 11b 相同）
- 11b = 无状态变化，nINT 反应，设置了位（与 10b 相同）

对于任何与关断条件对应的故障，故障位将保持有效状态，直到通过 I2C 执行 W1C（写 1 清除）操作（假设故障不再存在）。如果出现关断故障，则无需更新 ON 请求。如果只要 EN/VSENSE 仍为高电平并且无需按下按钮即可重新启动，故障就不再存在，那么该器件会自动执行上电序列。

对于任何非关断条件的故障（例如，因为故障被屏蔽），该位在进入 INITIALIZE 状态时被清除。

热警告和热关断

有两个热阈值：热警告 (WARM) 和热关断 (TSD / HOT)。

热警告，WARM 阈值

如果温度超过 T_{WARM_Rising} 阈值，则会设置 SENSOR_x_WARM 位并且 PMIC 会定序关闭（除非已屏蔽）。如果温度降至 $T_{WARM_Falling}$ 阈值以下，无需发出新的 Push-button-ON_Request，器件会再次上电。在 EN 或 VSENSE 配置中，ON 请求仍必须有效才能转换为 ACTIVE 状态。

如果温度超过 T_{WARM_Rising} 阈值，但设置了 SENSOR_x_WARM_MASK 位，PMIC 仍会处于 ACTIVE 状态。故障报告由 MASK_EFFECT 位配置。处理器决定是定序关断还是控制正在运行的应用程序，从而降低功耗并有望避免热关断情况。

热关断，HOT 阈值

Copyright © 2025 Texas Instruments Incorporated

如果温度超过 T_{HOT_Rising} 阈值，则会设置 SENSOR_x_HOT 位，并且 PMIC 会立即关断所有电源轨。这种关断是同时进行，而不是按时序进行。

- 如果所有传感器都屏蔽了 WARM 检测（设置了所有 SENSOR_x_WARM_MASK 位），那么一旦温度降至 $T_{HOT_Falling}$ 阈值以下，PMIC 会重新上电，但前提条件是：存在有效的导通请求。
- 如果其中任一传感器未能屏蔽 WARM 检测，那么一旦温度降至 $T_{WARM_Falling}$ 阈值以下，那么无需发出新的 Push-button-ON_Request，PMIC 会重新上电。在 EN 或 VSENSE 配置中，ON 请求仍必须有效才能转换为 ACTIVE 状态。

残余电压

无论是在序列期间还是通过 I2C 命令，在启用每条电源轨以前，都会进行残余电压检查。RV 故障的处理取决于故障发生时的情况。说明残余电压检查的简化状态图如 图 7-16 所示。

Copyright © 2025 Texas Instruments Incorporated

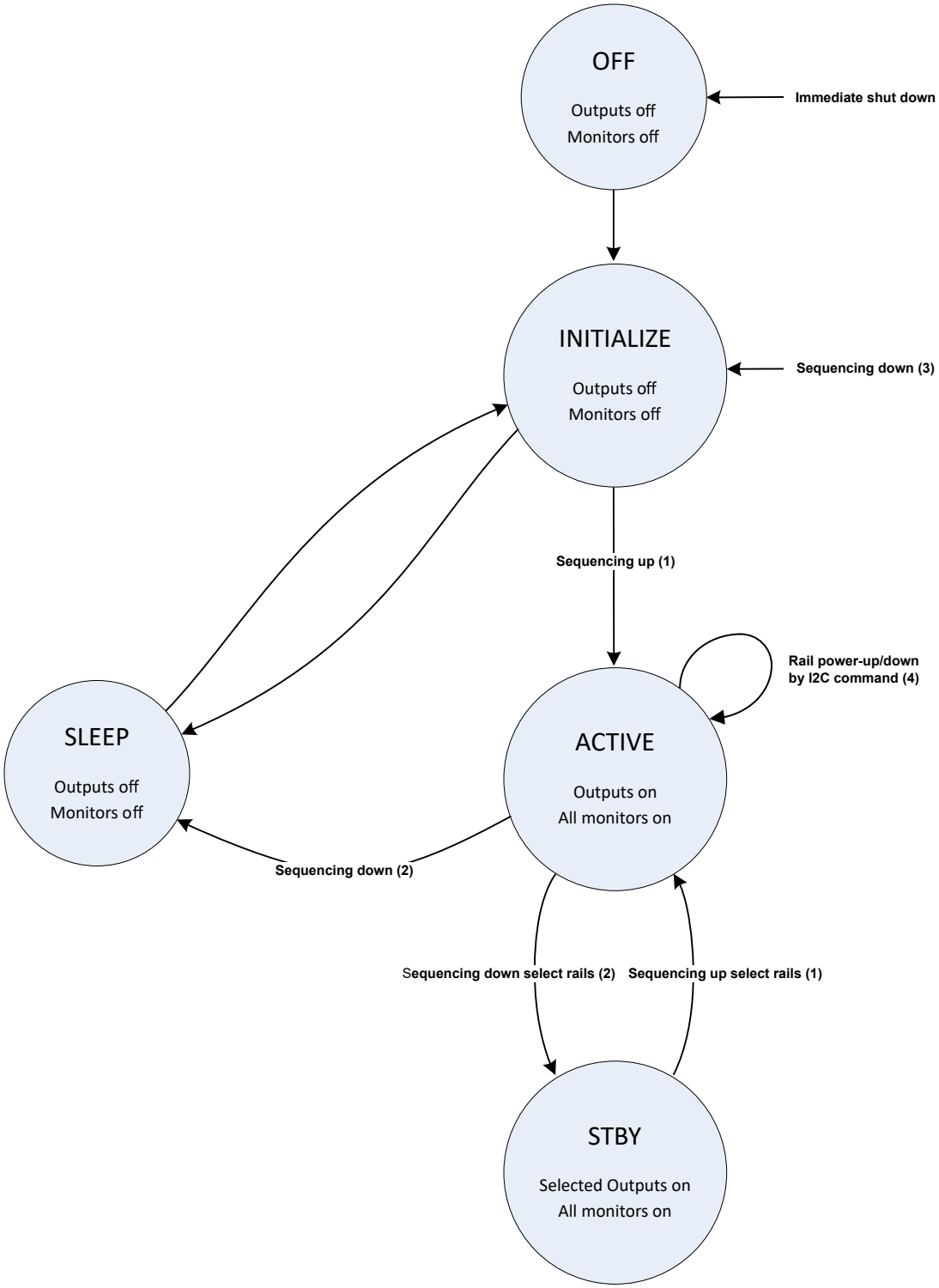


图 7-16. 残余电压检查

1. 如果升序时存在残余电压，器件会在 INT_SOURCE 寄存器中设置相应的 INT_TIMEOUT_RV_SD_IS_SET 位，在 INT_TIMEOUT_RV_SD 寄存器中设置 LDOx_RV_SD 或 BUCKx_RV_SD 位和 TIMEOUT 位，并且会在时隙结束时启动断电序列。

Copyright © 2025 Texas Instruments Incorporated

2. 如果降序至 STBY 或 SLEEP 状态时存在残余电压，器件会在断电时隙持续时间的八倍时间以内，对后续电源轨进行门控断电。如果残余电压仍然存在，器件会设置以下位，并且启动断电序列。
   a. 寄存器 INT_SOURCE 中的 INT_TIMEOUT_RV_SD_IS_SET 位
   b. 寄存器 INT_TIMEOUT_RV_SD 中的相应位 LDOx_RV_SD 或 BUCKx_RV_SD
   c. 寄存器 INT_TIMEOUT_RV_SD 中的位超时
3. 如果降序至 INITIALIZE 状态时存在残余电压，不会设置任何状态位，并且断电序列会在断电时隙持续时间的八倍时间以后继续执行。
4. 如果通过 I2C 命令对电源轨上电或断电期间存在残余电压，器件会设置相应的 LDOx_RV 或 BUCKx_RV 位。如果未设置 MASK_INT_FOR_RV 位（RV 未屏蔽），器件会将 nINT 引脚拉至低电平。

备注

如果禁用了电源轨上的有源放电，那么即使该电源轨未能在时隙持续时间内成功放电，也不会触发后续电源轨断电。此外，断电期间，该器件不会设置 RV 位或 RV_SD 位。

如果在升序或降序时检测到残余电压，可通过 GENERAL_CONFIG 寄存器的 BYPASS_RV_FOR_RAIL_ENABLE 位屏蔽关断故障反应。如果通过 I2C 命令检测到残余电压，可通过 MASK_CONFIG 寄存器的 MASK_INT_FOR_RV 位屏蔽 nINT 引脚的反应。

如果在上电时隙持续时间以后或在断电时隙持续时间八倍时间以后未能释放残余电压，则会发生超时。器件会设置 INT_TIMEOUT_RV_SD 寄存器的 TIMEOUT 位。

重试计数器

每检测到一次关断故障，重试计数器（POWER_UP_STATUS_REG 寄存器的 RETRY_COUNT）都会递增。器件会尝试两次重试上电。如果两次都失败，则需要在 VSYS 上进行一次电源循环，以便重置重试计数器。任何成功的上电都会重置重试计数器。屏蔽故障不会导致关断，也不会导致重试计数器递增。

可通过 MFP_2_CONFIG 寄存器的 MASK_RETRY_COUNT_ON_FIRST_PU 位，在首次上电时停用重试计数器。设置后，在完成首次上电序列以前，器件会无限重试。

也可以通过 INT_MASK_UV 寄存器的 MASK_RETRY_COUNT 位，永久禁用重试计数器。设置后，器件会在发生任何关断故障以后无限重试。

故障反应概述

下表概述了在 ACTIVE 和 STBY 状态下的故障行为（如果未屏蔽）以及故障是否可屏蔽。

小心

屏蔽故障可能会给器件或系统带来风险（包括但不限于：启动进入预偏置输出）。

德州仪器 (TI) 不建议在同一电源轨上屏蔽 OC 检测与 UV 检测。

表 7-8. 中断与故障处理

块	事件	状态转换（未屏蔽时）	可屏蔽	中断状态位（根据 MASK_EFFECT 设置）	中断状态位清除
PB/EN/VSENSE	按钮上升沿	无状态转换	否	PB_RISING_EDGE_DETECTED	W1C、INITIALIZE 状态或 VSYS UVLO
PB/EN/VSENSE	按钮下降沿	无状态转换	否	PB_FALLING_EDGE_DETECTED	W1C、INITIALIZE 状态或 VSYS UVLO

Copyright © 2025 Texas Instruments Incorporated

表 7-8. 中断与故障处理（续）

块	事件	状态转换（未屏蔽时）	可屏蔽	中断状态位（根据 MASK_EFFECT 设置）	中断状态位清除
PB/EN/VSENSE	睡眠退出超时	转换至 SLEEP 状态	否	PB_EN_SLEEP_EXIT_TIMEOUT	W1C 或 VSYS UVLO
BUCK 与 LDO	残余电压 - RV	无状态转换	是	*_RV	W1C、INITIALIZE 状态或 VSYS UVLO
BUCK 与 LDO	残余电压 - 关断故障 - RV_SD(1)	有序关断至 INITIALIZE 状态	是	*_RV_SD	W1C 或 VSYS UVLO
BUCK 与 LDO	超时 - TO (1)	有序关断至 INITIALIZE 状态	部分 (MASK_UV)	TIMEOUT	W1C 或 VSYS UVLO
BUCK 与 LDO	欠压 - UV	有序关断至 INITIALIZE 状态	是	*_UV	W1C、INITIALIZE 状态（如果屏蔽）或 VSYS UVLO
BUCK 与 LDO	过流 - OC	有序关断至 INITIALIZE 状态	否	*_OC	W1C 或 VSYS UVLO
BUCK 与 LDO	接地短路 - SCG	有序关断至 INITIALIZE 状态	否	*_ SCG	W1C 或 VSYS UVLO
BUCK 与 LDO	温度警告 - WARM	有序关断至 INITIALIZE 状态	是	SENSOR_x_WARM	W1C、INITIALIZE 状态（如果屏蔽）或 VSYS UVLO
BUCK 与 LDO	温度关断 - HOT	立即关断至 INITIALIZE 状态（未定序）	否	SENSOR_x_HOT	W1C 或 VSYS UVLO
VSYS	欠压 - UV	立即关断至关断状态（未定序）	否	无	不适用
VSYS	过压保护 (OVP)	立即关断至关断状态（未定序）	否	无	不适用
VDD1P8	欠压或过压 (UV 或 OV)	立即关断至关断状态（未定序）	否	无	不适用

(1) RV_SD 和 TIMEOUT 故障只能在序列期间发生

Copyright © 2025 Texas Instruments Incorporated

8 用户寄存器

对于早于寄存器 USER_GENERAL_NVM_STORAGE_REG （地址 27h）的寄存器，可通过 NVM 提供支持。复位值与可订购部件号的配置相对应，用“X”表示。请参阅相应可订购器件型号的技术参考手册 (TRM)。

对于寄存器 MANUFACTURING_VER (28h) 至 SPARE_3 (37h)，无法通过 NVM 支持，可复位至寄存器映射所示数值。

用户无法更改寄存器 TI_DEV_ID (00h)、NVM_ID (01h)、MANUFACTURING_VER (28h) 与 FACTORY_CONFIG_2 (41h)。

Copyright © 2025 Texas Instruments Incorporated

8.1 器件寄存器

表 8-1 列出了器件寄存器的存储器映射寄存器。表 8-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-1. 器件寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	TI_DEV_ID	器件 ID	转到
1h	NVM_ID	NVM 配置 ID	转到
2h	ENABLE_CTRL	启用/按钮/Vsense 控制	转到
3h	REG_LOCK	锁定/解锁命令寄存器	转到
4h	LDO1_VOUT_STBY	STBY 模式下的 LDO1 配置	转到
5h	LDO1_VOUT	LDO1 配置	转到
6h	LDO2_VOUT	LDO2 配置	转到
7h	LDO2_VOUT_STBY	STBY 模式下的 LDO2 配置	转到
8h	BUCK3_VOUT	Buck3 配置	转到
9h	BUCK2_VOUT	Buck2 配置	转到
Ah	BUCK1_VOUT	Buck1 配置	转到
Ch	LDO1_SEQUENCE_SLOT	LDO1 的上电和断电时隙	转到
Dh	LDO2_SEQUENCE_SLOT	LDO2 的上电和断电时隙	转到
Fh	BUCK3_SEQUENCE_SLOT	Buck3 的上电和断电时隙	转到
10h	BUCK2_SEQUENCE_SLOT	Buck2 的上电和断电时隙	转到
11h	BUCK1_SEQUENCE_SLOT	Buck1 的上电和断电时隙	转到
12h	nRST_SEQUENCE_SLOT	nRSTOUT 的上电和断电时隙	转到
13h	GPIO_SEQUENCE_SLOT	GPIO 的上电和断电时隙	转到
15h	GPO_SEQUENCE_SLOT	GPO 的上电和断电时隙	转到
16h	POWER_UP_SLOT_DURATION_1	slot0-3 上电时的时隙持续时间	转到
17h	POWER_UP_SLOT_DURATION_2	slot4-7 上电时的时隙持续时间	转到
19h	BUCK3_VOUT_STBY	STBY 模式下的 Buck3 配置	转到
1Ah	POWER_DOWN_SLOT_DURATION_1	slot0-3 断电时的时隙持续时间	转到
1Bh	POWER_DOWN_SLOT_DURATION_2	slot4-7 断电时的时隙持续时间	转到
1Ch	BUCK2_VOUT_STBY	STBY 模式下的 Buck2 配置	转到
1Dh	BUCK1_VOUT_STBY	STBY 模式下的 Buck1 配置	转到
1Eh	GENERAL_CONFIG	LDO 欠压和 GPO 使能	转到
1Fh	MFP_1_CONFIG	多功能引脚配置 1	转到
20h	MFP_2_CONFIG	多功能引脚配置 2	转到
21h	STBY_1_CONFIG	STBY 配置 LDO 和降压	转到
22h	STBY_2_CONFIG	STBY 配置 GPIO 和 GPO	转到
23h	OC_DEGL_CONFIG	每个电源轨的过流抗尖峰脉冲时间	转到
24h	INT_MASK_UV	欠压故障屏蔽	转到
25h	MASK_CONFIG	WARM 屏蔽和屏蔽效果	转到
26h	I2C_ADDRESS_REG	I2C 地址	转到
27h	USER_GENERAL_NVM_STORAGE_REG	用户可配置寄存器（由 NVM 支持）	转到
28h	MANUFACTURING_VER	器件修订版（只读）	转到
29h	MFP_CTRL	针对 RESET、STBY、OFF 的 I2C 控制	转到
2Ah	DISCHARGE_CONFIG	每个电源轨的放电配置	转到

Copyright © 2025 Texas Instruments Incorporated

表 8-1. 器件寄存器（续）

偏移	首字母缩写词	寄存器名称	部分
2Bh	INT_SOURCE	中断源	转到
2Dh	INT_LDO_1_2	LDO1 和 LDO2 的 OC、UV、SCG	转到
2Eh	INT_BUCK_3	Buck3 的 OC、UV、SCG	转到
2Fh	INT_BUCK_1_2	Buck1 和 Buck2 的 OC、UV、SCG	转到
30h	INT_SYSTEM	WARM 和 HOT 故障标志	转到
31h	INT_RV	每个电源轨的 RV（残余电压）	转到
32h	INT_TIMEOUT_RV_SD	导致关断的每个电源轨的 RV（残余电压）	转到
33h	INT_PB	按钮状态和边沿检测	转到
34h	USER_NVM_CMD_REG	DIY - 用户编程命令	转到
35h	POWER_UP_STATUS_REG	上电状态和 STATE	转到
36h	SPARE_2	备用寄存器（不由 NVM 提供支持）	转到
37h	SPARE_3	备用寄存器（不由 NVM 提供支持）	转到

复杂的位访问类型经过编码可适应小型表单元。表 8-2 展示了适用于此部分中访问类型的代码。

表 8-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
复位或默认值		
-n		复位后的值或默认值

Copyright © 2025 Texas Instruments Incorporated

8.1.1 TI_DEV_ID 寄存器（偏移 = 0h）[复位 = XXh]

图 8-1 展示了 TI_DEV_ID，表 8-3 中对此进行了介绍。

返回到汇总表。

图 8-1. TI_DEV_ID 寄存器

7	6	5	4	3	2	1	0
TI_NVM_REV			TI_DEVICE_ID				
R/W-Xh			R/W-Xh				

表 8-3. TI_DEV_ID 寄存器字段说明

位	字段	类型	复位	说明
7-5	TI_NVM_REV	R/W	X	器件 NVM 版本 说明：该寄存器只能由制造商编程！ 如需了解具体编号与相关配置相关信息，可参阅技术参考手册/用户指南。 （来自 NVM 存储器的默认值） 0h = V0 1h = V1.。
4-0	TI_DEVICE_ID	R/W	X	器件 GPN 注意：该寄存器只能由制造商编程！ 如需了解具体编号与相关配置相关信息，可参阅技术参考手册/用户指南。 （来自 NVM 存储器的默认值）

Copyright © 2025 Texas Instruments Incorporated

8.1.2 NVM_ID 寄存器（偏移 = 1h）[复位 = XXh]

图 8-2 展示了 NVM_ID，表 8-4 中对此进行了介绍。

返回到汇总表。

图 8-2. NVM_ID 寄存器

7	6	5	4	3	2	1	0
TI_NVM_ID							
R/W-XXh							

表 8-4. NVM_ID 寄存器字段说明

位	字段	类型	复位	说明
7-0	TI_NVM_ID	R/W	X	IC 的 NVM ID 注意：该寄存器只能由制造商编程！ 有关具体编号和相关配置，请参阅技术参考手册/用户指南。 （来自 NVM 存储器的默认值）

Copyright © 2025 Texas Instruments Incorporated

8.1.3 ENABLE_CTRL 寄存器（偏移 = 2h）[复位 = XXh]

图 8-3 展示了 ENABLE_CTRL，表 8-5 中对此进行了介绍。

返回到汇总表。

图 8-3. ENABLE_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	LDO1_EN	LDO2_EN	RESERVED	BUCK3_EN	BUCK2_EN	BUCK1_EN
R-0h	R-0h	R/W-Xh	R/W-Xh	R-0h	R/W-Xh	R/W-Xh	R/W-Xh

表 8-5. ENABLE_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	LDO1_EN	R/W	X	启用 LDO1 稳压器（来自 NVM 存储器的默认值） 0h = 未启用 1h = 启用
4	LDO2_EN	R/W	X	启用 LDO2 稳压器（来自 NVM 存储器的默认值） 0h = 未启用 1h = 启用
3	RESERVED	R	0h	保留
2	BUCK3_EN	R/W	X	启用 BUCK3 稳压器（来自 NVM 存储器的默认值） 0h = 未启用 1h = 启用
1	BUCK2_EN	R/W	X	启用 BUCK2 稳压器（来自 NVM 存储器的默认值） 0h = 未启用 1h = 启用
0	BUCK1_EN	R/W	X	启用 BUCK1 稳压器（来自 NVM 存储器的默认值） 0h = 未启用 1h = 启用

Copyright © 2025 Texas Instruments Incorporated

8.1.4 REG_LOCK 寄存器（偏移 = 3h）[复位 = 00h]

REG_LOCK 如 图 8-4 所示，相应说明如 表 8-6 所述。

返回到汇总表。

图 8-4. REG_LOCK 寄存器

7	6	5	4	3	2	1	0
REG_ACCESS_CMD							
R-0h							

表 8-6. REG_LOCK 寄存器字段说明

位	字段	类型	复位	说明
7-0	REG_ACCESS_CMD	R	0h	对该寄存器执行写操作，可锁定或解锁受保护寄存器。该寄存器回读会导致“0h”。任何不可接受的写操作（即：除 5Ah 以外的其他）都会锁定受保护寄存器。 5Ah = 解锁受保护寄存器

Copyright © 2025 Texas Instruments Incorporated

8.1.5 LDO1_VOUT_STBY 寄存器（偏移 = 4h）[复位 = XXh]

图 8-5 示出了 LDO1_VOUT_STBY，表 8-7 中对此进行了介绍。

返回到汇总表。

图 8-5. LDO1_VOUT_STBY 寄存器

7	6	5	4	3	2	1	0
RESERVED	LDO1_DVS_STBY	LDO1_VSET_STBY					
R-0h	R/W-Xh	R/W-Xh					

表 8-7. LDO1_VOUT_STBY 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	LDO1_DVS_STBY	R/W	X	STANDBY 模式下的 LDO1 DVS 转换。 0h = STBY 状态下不进行 DVS 转换 1h = STBY 状态下通过 LDO1_VSET_STBY 配置的输出电压进行 DVS 转换

Copyright © 2025 Texas Instruments Incorporated

表 8-7. LDO1_VOUT_STBY 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	LDO1_VSET_STBY	R/W	X	STANDBY 状态下 LDO1 的电压选择。输出电压范围为 0.6V 至 3.3V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.600V 2h = 0.600V 3h = 0.650V 4h = 0.700V 5h = 0.750V 6h = 0.800V 7h = 0.850V 8h = 0.900V 9h = 0.950V Ah = 1.000V Bh = 1.050V Ch = 1.100V Dh = 1.150V Eh = 1.200V Fh = 1.250V 10h = 1.300V 11h = 1.350V 12h = 1.400V 13h = 1.450V 14h = 1.500V 15h = 1.550V 16h = 1.600V 17h = 1.650V 18h = 1.700V 19h = 1.750V 1Ah = 1.800V 1Bh = 1.850V 1Ch = 1.900V 1Dh = 1.950V 1Eh = 2.000V 1Fh = 2.050V 20h = 2.100V 21h = 2.150V 22h = 2.200V 23h = 2.250V 24h = 2.300V 25h = 2.350V 26h = 2.400V 27h = 2.450V 28h = 2.500V 29h = 2.550V 2Ah = 2.600V 2Bh = 2.650V 2Ch = 2.700V 2Dh = 2.750V 2Eh = 2.800V 2Fh = 2.850V 30h = 2.900V 31h = 2.950V 32h = 3.000V 33h = 3.050V 34h = 3.100V 35h = 3.150V 36h = 3.200V 37h = 3.250V 38h = 3.300V 39h = 3.300V 3Ah = 3.300V 3Bh = 3.300V 3Ch = 3.300V 3Dh = 3.300V 3Eh = 3.300V

Copyright © 2025 Texas Instruments Incorporated

表 8-7. LDO1_VOUT_STBY 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.300V

8.1.6 LDO1_VOUT 寄存器（偏移 = 5h）[复位 = XXh]

图 8-6 示出了 LDO1_VOUT，表 8-8 中对此进行了介绍。

返回到汇总表。

图 8-6. LDO1_VOUT 寄存器

7	6	5	4	3	2	1	0
RESERVED	LDO1_LSW_CONFIG	LDO1_VSET					
R-0h	R/W-Xh	R/W-Xh					

表 8-8. LDO1_VOUT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	LDO1_LSW_CONFIG	R/W	X	LDO1 LDO 或 LSW 模式。注意：仅可在电源轨启用时更改！（来自 NVM 存储器的默认值） 0h = LDO 模式 1h = LSW 模式

Copyright © 2025 Texas Instruments Incorporated

表 8-8. LDO1_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	LDO1_VSET	R/W	X	LDO1 的电压选择。输出电压范围为 0.6V 至 3.3V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.600V 2h = 0.600V 3h = 0.650V 4h = 0.700V 5h = 0.750V 6h = 0.800V 7h = 0.850V 8h = 0.900V 9h = 0.950V Ah = 1.000V Bh = 1.050V Ch = 1.100V Dh = 1.150V Eh = 1.200V Fh = 1.250V 10h = 1.300V 11h = 1.350V 12h = 1.400V 13h = 1.450V 14h = 1.500V 15h = 1.550V 16h = 1.600V 17h = 1.650V 18h = 1.700V 19h = 1.750V 1Ah = 1.800V 1Bh = 1.850V 1Ch = 1.900V 1Dh = 1.950V 1Eh = 2.000V 1Fh = 2.050V 20h = 2.100V 21h = 2.150V 22h = 2.200V 23h = 2.250V 24h = 2.300V 25h = 2.350V 26h = 2.400V 27h = 2.450V 28h = 2.500V 29h = 2.550V 2Ah = 2.600V 2Bh = 2.650V 2Ch = 2.700V 2Dh = 2.750V 2Eh = 2.800V 2Fh = 2.850V 30h = 2.900V 31h = 2.950V 32h = 3.000V 33h = 3.050V 34h = 3.100V 35h = 3.150V 36h = 3.200V 37h = 3.250V 38h = 3.300V 39h = 3.300V 3Ah = 3.300V 3Bh = 3.300V 3Ch = 3.300V 3Dh = 3.300V 3Eh = 3.300V

Copyright © 2025 Texas Instruments Incorporated

表 8-8. LDO1_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.300V

Copyright © 2025 Texas Instruments Incorporated

8.1.7 LDO2_VOUT 寄存器（偏移 = 6h）[复位 = XXh]

图 8-7 示出了 LDO2_VOUT，表 8-9 中对此进行了介绍。

返回到汇总表。

图 8-7. LDO2_VOUT 寄存器

7	6	5	4	3	2	1	0
LDO2_LSW_CONFIG	RESERVED	LDO2_VSET					
R/W-Xh	R-0h	R/W-Xh					

表 8-9. LDO2_VOUT 寄存器字段说明

位	字段	类型	复位	说明
7	LDO2_LSW_CONFIG	R/W	X	LDO2 LDO 或 LSW 模式。注意：仅可在电源轨启用时更改！（来自 NVM 存储器的默认值） 0h = LDO 模式 1h = LSW 模式
6	RESERVED	R	0h	保留

Copyright © 2025 Texas Instruments Incorporated

表 8-9. LDO2_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	LDO2_VSET	R/W	X	LDO2 的电压选择。LDO 模式下，输出电压范围为 0.6V 至 3.3V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.600V 2h = 0.600V 3h = 0.650V 4h = 0.700V 5h = 0.750V 6h = 0.800V 7h = 0.850V 8h = 0.900V 9h = 0.950V Ah = 1.000V Bh = 1.050V Ch = 1.100V Dh = 1.150V Eh = 1.200V Fh = 1.250V 10h = 1.300V 11h = 1.350V 12h = 1.400V 13h = 1.450V 14h = 1.500V 15h = 1.550V 16h = 1.600V 17h = 1.650V 18h = 1.700V 19h = 1.750V 1Ah = 1.800V 1Bh = 1.850V 1Ch = 1.900V 1Dh = 1.950V 1Eh = 2.000V 1Fh = 2.050V 20h = 2.100V 21h = 2.150V 22h = 2.200V 23h = 2.250V 24h = 2.300V 25h = 2.350V 26h = 2.400V 27h = 2.450V 28h = 2.500V 29h = 2.550V 2Ah = 2.600V 2Bh = 2.650V 2Ch = 2.700V 2Dh = 2.750V 2Eh = 2.800V 2Fh = 2.850V 30h = 2.900V 31h = 2.950V 32h = 3.000V 33h = 3.050V 34h = 3.100V 35h = 3.150V 36h = 3.200V 37h = 3.250V 38h = 3.300V 39h = 3.300V 3Ah = 3.300V 3Bh = 3.300V 3Ch = 3.300V 3Dh = 3.300V 3Eh = 3.300V

Copyright © 2025 Texas Instruments Incorporated

表 8-9. LDO2_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.300V

8.1.8 LDO2_VOUT_STBY 寄存器（偏移 = 7h）[复位 = XXh]

图 8-8 示出了 LDO2_VOUT_STBY，表 8-10 中对此进行了介绍。

返回到汇总表。

图 8-8. LDO2_VOUT_STBY 寄存器

7	6	5	4	3	2	1	0
RESERVED	LDO2_DVS_STBY	LDO2_VSET_STBY					
R-0h	R/W-Xh	R/W-Xh					

表 8-10. LDO2_VOUT_STBY 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	LDO2_DVS_STBY	R/W	X	STANDBY 模式下的 LDO2 DVS 转换。 0h = STBY 状态下不进行 DVS 转换 1h = STBY 状态下通过 LDO2_VSET_STBY 配置的输出电压进行 DVS 转换

Copyright © 2025 Texas Instruments Incorporated

表 8-10. LDO2_VOUT_STBY 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	LDO2_VSET_STBY	R/W	X	STANDBY 状态下 LDO2 的电压选择。输出电压范围为 0.6V 至 3.3V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.600V 2h = 0.600V 3h = 0.650V 4h = 0.700V 5h = 0.750V 6h = 0.800V 7h = 0.850V 8h = 0.900V 9h = 0.950V Ah = 1.000V Bh = 1.050V Ch = 1.100V Dh = 1.150V Eh = 1.200V Fh = 1.250V 10h = 1.300V 11h = 1.350V 12h = 1.400V 13h = 1.450V 14h = 1.500V 15h = 1.550V 16h = 1.600V 17h = 1.650V 18h = 1.700V 19h = 1.750V 1Ah = 1.800V 1Bh = 1.850V 1Ch = 1.900V 1Dh = 1.950V 1Eh = 2.000V 1Fh = 2.050V 20h = 2.100V 21h = 2.150V 22h = 2.200V 23h = 2.250V 24h = 2.300V 25h = 2.350V 26h = 2.400V 27h = 2.450V 28h = 2.500V 29h = 2.550V 2Ah = 2.600V 2Bh = 2.650V 2Ch = 2.700V 2Dh = 2.750V 2Eh = 2.800V 2Fh = 2.850V 30h = 2.900V 31h = 2.950V 32h = 3.000V 33h = 3.050V 34h = 3.100V 35h = 3.150V 36h = 3.200V 37h = 3.250V 38h = 3.300V 39h = 3.300V 3Ah = 3.300V 3Bh = 3.300V 3Ch = 3.300V 3Dh = 3.300V 3Eh = 3.300V

Copyright © 2025 Texas Instruments Incorporated

表 8-10. LDO2_VOUT_STBY 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.300V

Copyright © 2025 Texas Instruments Incorporated

8.1.9 BUCK3_VOUT 寄存器（偏移 = 8h）[复位 = XXh]

图 8-9 示出了 BUCK3_VOUT，表 8-11 中对此进行了介绍。

返回到汇总表。

图 8-9. BUCK3_VOUT 寄存器

7	6	5	4	3	2	1	0
BUCK3_BW_SEL	BUCK3_UV_THR_SEL	BUCK3_VSET					
R/W-Xh	R/W-Xh	R/W-Xh					

表 8-11. BUCK3_VOUT 寄存器字段说明

位	字段	类型	复位	说明
7	BUCK3_BW_SEL	R/W	X	BUCK3 带宽选择。注意：仅可在电源轨启用时更改！（来自 NVM 存储器的默认值） 0h = 低带宽 1h = 高带宽
6	BUCK3_UV_THR_SEL	R/W	X	BUCK3 的 UV 阈值选择。（来自 NVM 存储器的默认值） 0h = -5% UV 检测 1h = -10% UV 检测

Copyright © 2025 Texas Instruments Incorporated

表 8-11. BUCK3_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	BUCK3_VSET	R/W	X	BUCK3 的电压选择。输出电压范围为 0.6V 至 3.4V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.625V 2h = 0.650V 3h = 0.675V 4h = 0.700V 5h = 0.725V 6h = 0.750V 7h = 0.775V 8h = 0.800V 9h = 0.825V Ah = 0.850V Bh = 0.875V Ch = 0.900V Dh = 0.925V Eh = 0.950V Fh = 0.975V 10h = 1.000V 11h = 1.025V 12h = 1.050V 13h = 1.075V 14h = 1.100V 15h = 1.125V 16h = 1.150V 17h = 1.175V 18h = 1.200V 19h = 1.225V 1Ah = 1.250V 1Bh = 1.275V 1Ch = 1.300V 1Dh = 1.325V 1Eh = 1.350V 1Fh = 1.375V 20h = 1.400V 21h = 1.500V 22h = 1.600V 23h = 1.700V 24h = 1.800V 25h = 1.900V 26h = 2.000V 27h = 2.100V 28h = 2.200V 29h = 2.300V 2Ah = 2.400V 2Bh = 2.500V 2Ch = 2.600V 2Dh = 2.700V 2Eh = 2.800V 2Fh = 2.900V 30h = 3.000V 31h = 3.100V 32h = 3.200V 33h = 3.300V 34h = 3.400V 35h = 3.400V 36h = 3.400V 37h = 3.400V 38h = 3.400V 39h = 3.400V 3Ah = 3.400V 3Bh = 3.400V 3Ch = 3.400V 3Dh = 3.400V 3Eh = 3.400V

Copyright © 2025 Texas Instruments Incorporated

表 8-11. BUCK3_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.400V

8.1.10 BUCK2_VOUT 寄存器（偏移 = 9h）[复位 = XXh]

图 8-10 示出了 BUCK2_VOUT，表 8-12 中对此进行了介绍。

返回到汇总表。

图 8-10. BUCK2_VOUT 寄存器

7	6	5	4	3	2	1	0
BUCK2_BW_SEL	BUCK2_UV_THR_SEL	BUCK2_VSET					
R/W-Xh	R/W-Xh	R/W-Xh					

表 8-12. BUCK2_VOUT 寄存器字段说明

位	字段	类型	复位	说明
7	BUCK2_BW_SEL	R/W	X	BUCK2 带宽选择。注意：仅可在电源轨启用时更改！（来自 NVM 存储器的默认值） 0h = 低带宽 1h = 高带宽
6	BUCK2_UV_THR_SEL	R/W	X	BUCK2 的 UV 阈值选择。（来自 NVM 存储器的默认值） 0h = -5% UV 检测 1h = -10% UV 检测

Copyright © 2025 Texas Instruments Incorporated

表 8-12. BUCK2_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	BUCK2_VSET	R/W	X	BUCK2 的电压选择。输出电压范围为 0.6V 至 3.4V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.625V 2h = 0.650V 3h = 0.675V 4h = 0.700V 5h = 0.725V 6h = 0.750V 7h = 0.775V 8h = 0.800V 9h = 0.825V Ah = 0.850V Bh = 0.875V Ch = 0.900V Dh = 0.925V Eh = 0.950V Fh = 0.975V 10h = 1.000V 11h = 1.025V 12h = 1.050V 13h = 1.075V 14h = 1.100V 15h = 1.125V 16h = 1.150V 17h = 1.175V 18h = 1.200V 19h = 1.225V 1Ah = 1.250V 1Bh = 1.275V 1Ch = 1.300V 1Dh = 1.325V 1Eh = 1.350V 1Fh = 1.375V 20h = 1.400V 21h = 1.500V 22h = 1.600V 23h = 1.700V 24h = 1.800V 25h = 1.900V 26h = 2.000V 27h = 2.100V 28h = 2.200V 29h = 2.300V 2Ah = 2.400V 2Bh = 2.500V 2Ch = 2.600V 2Dh = 2.700V 2Eh = 2.800V 2Fh = 2.900V 30h = 3.000V 31h = 3.100V 32h = 3.200V 33h = 3.300V 34h = 3.400V 35h = 3.400V 36h = 3.400V 37h = 3.400V 38h = 3.400V 39h = 3.400V 3Ah = 3.400V 3Bh = 3.400V 3Ch = 3.400V 3Dh = 3.400V 3Eh = 3.400V

Copyright © 2025 Texas Instruments Incorporated

表 8-12. BUCK2_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.400V

Copyright © 2025 Texas Instruments Incorporated

8.1.11 BUCK1_VOUT 寄存器（偏移 = Ah）[复位 = XXh]

图 8-11 示出了 BUCK1_VOUT，表 8-13 中对此进行了介绍。

返回到汇总表。

图 8-11. BUCK1_VOUT 寄存器

7	6	5	4	3	2	1	0
BUCK1_BW_SEL	BUCK1_UV_THR_SEL	BUCK1_VSET					
R/W-Xh	R/W-Xh	R/W-Xh					

表 8-13. BUCK1_VOUT 寄存器字段说明

位	字段	类型	复位	说明
7	BUCK1_BW_SEL	R/W	X	BUCK1 带宽选择。注意：仅可在电源轨启用时更改！（来自 NVM 存储器的默认值） 0h = 低带宽 1h = 高带宽
6	BUCK1_UV_THR_SEL	R/W	X	BUCK1 的 UV 阈值选择。（来自 NVM 存储器的默认值） 0h = -5% UV 检测 1h = -10% UV 检测

Copyright © 2025 Texas Instruments Incorporated

表 8-13. BUCK1_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
5-0	BUCK1_VSET	R/W	X	BUCK1 的电压选择。输出电压范围为 0.6V 至 3.4V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.625V 2h = 0.650V 3h = 0.675V 4h = 0.700V 5h = 0.725V 6h = 0.750V 7h = 0.775V 8h = 0.800V 9h = 0.825V Ah = 0.850V Bh = 0.875V Ch = 0.900V Dh = 0.925V Eh = 0.950V Fh = 0.975V 10h = 1.000V 11h = 1.025V 12h = 1.050V 13h = 1.075V 14h = 1.100V 15h = 1.125V 16h = 1.150V 17h = 1.175V 18h = 1.200V 19h = 1.225V 1Ah = 1.250V 1Bh = 1.275V 1Ch = 1.300V 1Dh = 1.325V 1Eh = 1.350V 1Fh = 1.375V 20h = 1.400V 21h = 1.500V 22h = 1.600V 23h = 1.700V 24h = 1.800V 25h = 1.900V 26h = 2.000V 27h = 2.100V 28h = 2.200V 29h = 2.300V 2Ah = 2.400V 2Bh = 2.500V 2Ch = 2.600V 2Dh = 2.700V 2Eh = 2.800V 2Fh = 2.900V 30h = 3.000V 31h = 3.100V 32h = 3.200V 33h = 3.300V 34h = 3.400V 35h = 3.400V 36h = 3.400V 37h = 3.400V 38h = 3.400V 39h = 3.400V 3Ah = 3.400V 3Bh = 3.400V 3Ch = 3.400V 3Dh = 3.400V 3Eh = 3.400V

Copyright © 2025 Texas Instruments Incorporated

表 8-13. BUCK1_VOUT 寄存器字段说明（续）

位	字段	类型	复位	说明
				3Fh = 3.400V

8.1.12 LDO1_SEQUENCE_SLOT 寄存器（偏移 = Ch）[复位 = XXh]

图 8-12 示出了 LDO1_SEQUENCE_SLOT，表 8-14 中对此进行了介绍。

返回到汇总表。

图 8-12. LDO1_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	LDO1_SEQUENCE_ON_SLOT			RESERVED	LDO1_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-14. LDO1_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	LDO1_SEQUENCE_ON_SLOT	R/W	X	上电时的 LDO1 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	LDO1_SEQUENCE_OFF_SLOT	R/W	X	断电时的 LDO1 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.13 LDO2_SEQUENCE_SLOT 寄存器（偏移 = Dh）[复位 = XXh]

图 8-13 示出了 LDO2_SEQUENCE_SLOT，表 8-15 中对此进行了介绍。

返回到汇总表。

图 8-13. LDO2_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	LDO2_SEQUENCE_ON_SLOT			RESERVED	LDO2_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-15. LDO2_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	LDO2_SEQUENCE_ON_SLOT	R/W	X	上电时的 LDO2 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	LDO2_SEQUENCE_OFF_SLOT	R/W	X	断电时的 LDO2 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.14 BUCK3_SEQUENCE_SLOT 寄存器（偏移 = Fh）[复位 = XXh]

图 8-14 示出了 BUCK3_SEQUENCE_SLOT，表 8-16 中对此进行了介绍。

返回到汇总表。

图 8-14. BUCK3_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	BUCK3_SEQUENCE_ON_SLOT			RESERVED	BUCK3_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-16. BUCK3_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	BUCK3_SEQUENCE_ON_SLOT	R/W	X	上电时的 BUCK3 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	BUCK3_SEQUENCE_OFF_SLOT	R/W	X	断电时的 BUCK3 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.15 BUCK2_SEQUENCE_SLOT 寄存器（偏移 = 10h）[复位 = XXh]

图 8-15 示出了 BUCK2_SEQUENCE_SLOT，表 8-17 中对此进行了介绍。

返回到汇总表。

图 8-15. BUCK2_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	BUCK2_SEQUENCE_ON_SLOT			RESERVED	BUCK2_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-17. BUCK2_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	BUCK2_SEQUENCE_ON_SLOT	R/W	X	上电时的 BUCK2 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	BUCK2_SEQUENCE_OFF_SLOT	R/W	X	断电时的 BUCK2 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.16 BUCK1_SEQUENCE_SLOT 寄存器（偏移 = 11h）[复位 = XXh]

图 8-16 示出了 BUCK1_SEQUENCE_SLOT，表 8-18 中对此进行了介绍。

返回到汇总表。

图 8-16. BUCK1_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	BUCK1_SEQUENCE_ON_SLOT			RESERVED	BUCK1_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-18. BUCK1_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	BUCK1_SEQUENCE_ON_SLOT	R/W	X	上电时的 BUCK1 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	BUCK1_SEQUENCE_OFF_SLOT	R/W	X	断电时的 BUCK1 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.17 nRST_SEQUENCE_SLOT 寄存器（偏移 = 12h）[复位 = XXh]

图 8-17 展示了 nRST_SEQUENCE_SLOT，表 8-19 中对此进行了介绍。

返回到汇总表。

图 8-17. nRST_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	nRST_SEQUENCE_ON_SLOT			RESERVED	nRST_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-19. nRST_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	nRST_SEQUENCE_ON_SLOT	R/W	X	上电时的 nRST 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	nRST_SEQUENCE_OFF_SLOT	R/W	X	断电时的 nRST 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.18 GPIO_SEQUENCE_SLOT 寄存器（偏移 = 13h）[复位 = XXh]

图 8-18 展示了 GPIO_SEQUENCE_SLOT，表 8-20 中对此进行了介绍。

返回到汇总表。

图 8-18. GPIO_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
GPIO_SEQUENCE_POLARITY	GPIO_SEQUENCE_ON_SLOT			RESERVED	GPIO_SEQUENCE_OFF_SLOT		
R/W-Xh	R/W-Xh			R-0h	R/W-Xh		

表 8-20. GPIO_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	GPIO_SEQUENCE_POLARITY	R/W	X	GPIO 作为序列输入的导通/关断极性 0h = 低电平-关断/高电平-导通 1h = 高电平-关断/低电平-导通
6-4	GPIO_SEQUENCE_ON_SLOT	R/W	X	上电时的 GPIO 时隙编号。配置为输出时，引脚会根据时隙按顺序导通。配置为输入时，定序器会等待引脚达到导通状态。（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	GPIO_SEQUENCE_OFF_SLOT	R/W	X	断电的 GPIO 时隙编号。配置为输出时，引脚会根据时隙按顺序关断。配置为输入时，定序器会等待引脚达到关断状态。（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.19 GPO_SEQUENCE_SLOT 寄存器（偏移 = 15h）[复位 = XXh]

图 8-19 展示了 GPO_SEQUENCE_SLOT，表 8-21 中对此进行了介绍。

返回到汇总表。

图 8-19. GPO_SEQUENCE_SLOT 寄存器

7	6	5	4	3	2	1	0
RESERVED	GPO_SEQUENCE_ON_SLOT			RESERVED	GPO_SEQUENCE_OFF_SLOT		
R-0h	R/W-Xh			R-0h	R/W-Xh		

表 8-21. GPO_SEQUENCE_SLOT 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-4	GPO_SEQUENCE_ON_SLOT	R/W	X	上电的 GPO 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7
3	RESERVED	R	0h	保留
2-0	GPO_SEQUENCE_OFF_SLOT	R/W	X	断电的 GPO 时隙编号（来自 NVM 存储器的默认值） 0h = 时隙 0 1h = 时隙 1 2h = 时隙 2 3h = 时隙 3 4h = 时隙 4 5h = 时隙 5 6h = 时隙 6 7h = 时隙 7

Copyright © 2025 Texas Instruments Incorporated

8.1.20 POWER_UP_SLOT_DURATION_1 寄存器（偏移 = 16h）[复位 = XXh]

图 8-20 示出了 POWER_UP_SLOT_DURATION_1，表 8-22 中对此进行了介绍。

返回到汇总表。

图 8-20. POWER_UP_SLOT_DURATION_1 寄存器

7	6	5	4	3	2	1	0
POWER_UP_SLOT_0_DURATION		POWER_UP_SLOT_1_DURATION		POWER_UP_SLOT_2_DURATION		POWER_UP_SLOT_3_DURATION	
R/W-Xh		R/W-Xh		R/W-Xh		R/W-Xh	

表 8-22. POWER_UP_SLOT_DURATION_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	POWER_UP_SLOT_0_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 0 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
5-4	POWER_UP_SLOT_1_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 1 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
3-2	POWER_UP_SLOT_2_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 2 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
1-0	POWER_UP_SLOT_3_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 3 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms

Copyright © 2025 Texas Instruments Incorporated

8.1.21 POWER_UP_SLOT_DURATION_2 寄存器（偏移 = 17h）[复位 = XXh]

图 8-21 示出了 POWER_UP_SLOT_DURATION_2，表 8-23 中对此进行了介绍。

返回到汇总表。

图 8-21. POWER_UP_SLOT_DURATION_2 寄存器

7	6	5	4	3	2	1	0
POWER_UP_SLOT_4_DURATION		POWER_UP_SLOT_5_DURATION		POWER_UP_SLOT_6_DURATION		POWER_UP_SLOT_7_DURATION	
R/W-Xh		R/W-Xh		R/W-Xh		R/W-Xh	

表 8-23. POWER_UP_SLOT_DURATION_2 寄存器字段说明

位	字段	类型	复位	说明
7-6	POWER_UP_SLOT_4_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 4 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
5-4	POWER_UP_SLOT_5_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 5 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
3-2	POWER_UP_SLOT_6_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 6 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
1-0	POWER_UP_SLOT_7_DURATION	R/W	X	上电以及从待机切换到运行状态序列期间时隙 7 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms

Copyright © 2025 Texas Instruments Incorporated

8.1.22 BUCK3_VOUT_STBY 寄存器（偏移 = 19h）[复位 = XXh]

图 8-22 示出了 BUCK3_VOUT_STBY，表 8-24 中对此进行了介绍。

返回到汇总表。

图 8-22. BUCK3_VOUT_STBY 寄存器

7	6	5	4	3	2	1	0
RESERVED	BUCK3_DVS_STBY	RESERVED	BUCK3_VSET_STBY				
R-0h	R/W-Xh	R-0h	R/W-Xh				

表 8-24. BUCK3_VOUT_STBY 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	BUCK3_DVS_STBY	R/W	X	STANDBY 模式下的 BUCK3 DVS 转换。 0h = STBY 状态下不进行 DVS 转换 1h = STBY 状态下通过 BUCK3_VSET_STBY 配置的输出电压进行 DVS 转换
5	RESERVED	R	0h	保留
4-0	BUCK3_VSET_STBY	R/W	X	STANDBY 状态下的 BUCK3 电压选择。输出电压范围为 0.6V 至 1.375V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.625V 2h = 0.650V 3h = 0.675V 4h = 0.700V 5h = 0.725V 6h = 0.750V 7h = 0.775V 8h = 0.800V 9h = 0.825V Ah = 0.850V Bh = 0.875V Ch = 0.900V Dh = 0.925V Eh = 0.950V Fh = 0.975V 10h = 1.000V 11h = 1.025V 12h = 1.050V 13h = 1.075V 14h = 1.100V 15h = 1.125V 16h = 1.150V 17h = 1.175V 18h = 1.200V 19h = 1.225V 1Ah = 1.250V 1Bh = 1.275V 1Ch = 1.300V 1Dh = 1.325V 1Eh = 1.350V 1Fh = 1.375V

Copyright © 2025 Texas Instruments Incorporated

8.1.23 POWER_DOWN_SLOT_DURATION_1 寄存器（偏移 = 1Ah）[复位 = XXh]

图 8-23 示出了 POWER_DOWN_SLOT_DURATION_1，表 8-25 中对此进行了介绍。

返回到汇总表。

图 8-23. POWER_DOWN_SLOT_DURATION_1 寄存器

7	6	5	4	3	2	1	0
POWER_DOWN_SLOT_0_DURATION		POWER_DOWN_SLOT_1_DURATION		POWER_DOWN_SLOT_2_DURATION		POWER_DOWN_SLOT_3_DURATION	
R/W-Xh		R/W-Xh		R/W-Xh		R/W-Xh	

表 8-25. POWER_DOWN_SLOT_DURATION_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	POWER_DOWN_SLOT_0_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 0 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
5-4	POWER_DOWN_SLOT_1_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 1 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
3-2	POWER_DOWN_SLOT_2_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 2 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
1-0	POWER_DOWN_SLOT_3_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 3 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms

Copyright © 2025 Texas Instruments Incorporated

8.1.24 POWER_DOWN_SLOT_DURATION_2 寄存器（偏移 = 1Bh）[复位 = XXh]

图 8-24 示出了 POWER_DOWN_SLOT_DURATION_2，表 8-26 中对此进行了介绍。

返回到汇总表。

图 8-24. POWER_DOWN_SLOT_DURATION_2 寄存器

7	6	5	4	3	2	1	0
POWER_DOWN_SLOT_4_DURATION		POWER_DOWN_SLOT_5_DURATION		POWER_DOWN_SLOT_6_DURATION		POWER_DOWN_SLOT_7_DURATION	
R/W-Xh		R/W-Xh		R/W-Xh		R/W-Xh	

表 8-26. POWER_DOWN_SLOT_DURATION_2 寄存器字段说明

位	字段	类型	复位	说明
7-6	POWER_DOWN_SLOT_4_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 4 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
5-4	POWER_DOWN_SLOT_5_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 5 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
3-2	POWER_DOWN_SLOT_6_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 6 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms
1-0	POWER_DOWN_SLOT_7_DURATION	R/W	X	断电以及从运行状态切换到待机序列期间时隙 7 的持续时间。（来自 NVM 存储器的默认值） 0h = 0ms 1h = 1.5ms 2h = 3ms 3h = 10ms

Copyright © 2025 Texas Instruments Incorporated

8.1.25 BUCK2_VOUT_STBY 寄存器（偏移 = 1Ch）[复位 = XXh]

图 8-25 示出了 BUCK2_VOUT_STBY，表 8-27 中对此进行了介绍。

返回到汇总表。

图 8-25. BUCK2_VOUT_STBY 寄存器

7	6	5	4	3	2	1	0
RESERVED	BUCK2_DVS_STBY	RESERVED	BUCK2_VSET_STBY				
R-0h	R/W-Xh	R-0h	R/W-Xh				

表 8-27. BUCK2_VOUT_STBY 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	BUCK2_DVS_STBY	R/W	X	STANDBY 模式下的 BUCK2 DVS 转换。 0h = STBY 状态下不进行 DVS 转换 1h = STBY 状态下通过 BUCK2_VSET_STBY 配置的输出电压进行 DVS 转换
5	RESERVED	R	0h	保留
4-0	BUCK2_VSET_STBY	R/W	X	STANDBY 状态下的 BUCK2 电压选择。输出电压范围为 0.6V 至 1.375V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.625V 2h = 0.650V 3h = 0.675V 4h = 0.700V 5h = 0.725V 6h = 0.750V 7h = 0.775V 8h = 0.800V 9h = 0.825V Ah = 0.850V Bh = 0.875V Ch = 0.900V Dh = 0.925V Eh = 0.950V Fh = 0.975V 10h = 1.000V 11h = 1.025V 12h = 1.050V 13h = 1.075V 14h = 1.100V 15h = 1.125V 16h = 1.150V 17h = 1.175V 18h = 1.200V 19h = 1.225V 1Ah = 1.250V 1Bh = 1.275V 1Ch = 1.300V 1Dh = 1.325V 1Eh = 1.350V 1Fh = 1.375V

Copyright © 2025 Texas Instruments Incorporated

8.1.26 BUCK1_VOUT_STBY 寄存器（偏移 = 1Dh）[复位 = XXh]

图 8-26 示出了 BUCK1_VOUT_STBY，表 8-28 中对此进行了介绍。

返回到汇总表。

图 8-26. BUCK1_VOUT_STBY 寄存器

7	6	5	4	3	2	1	0
RESERVED	BUCK1_DVS_STBY	RESERVED	BUCK1_VSET_STBY				
R-0h	R/W-Xh	R-0h	R/W-Xh				

表 8-28. BUCK1_VOUT_STBY 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	BUCK1_DVS_STBY	R/W	X	STANDBY 模式下的 BUCK1 DVS 转换。 0h = STBY 状态下不进行 DVS 转换 1h = STBY 状态下通过 BUCK1_VSET_STBY 配置的输出电压进行 DVS 转换
5	RESERVED	R	0h	保留
4-0	BUCK1_VSET_STBY	R/W	X	STANDBY 状态下的 BUCK1 电压选择。输出电压范围为 0.6V 至 1.375V。（来自 NVM 存储器的默认值） 0h = 0.600V 1h = 0.625V 2h = 0.650V 3h = 0.675V 4h = 0.700V 5h = 0.725V 6h = 0.750V 7h = 0.775V 8h = 0.800V 9h = 0.825V Ah = 0.850V Bh = 0.875V Ch = 0.900V Dh = 0.925V Eh = 0.950V Fh = 0.975V 10h = 1.000V 11h = 1.025V 12h = 1.050V 13h = 1.075V 14h = 1.100V 15h = 1.125V 16h = 1.150V 17h = 1.175V 18h = 1.200V 19h = 1.225V 1Ah = 1.250V 1Bh = 1.275V 1Ch = 1.300V 1Dh = 1.325V 1Eh = 1.350V 1Fh = 1.375V

Copyright © 2025 Texas Instruments Incorporated

8.1.27 GENERAL_CONFIG 寄存器（偏移 = 1Eh）[复位 = XXh]

图 8-27 展示了 GENERAL_CONFIG，表 8-29 中对此进行了介绍。

返回到汇总表。

图 8-27. GENERAL_CONFIG 寄存器

7	6	5	4	3	2	1	0
BYPASS_RV_FOR_RAIL_ENABLE	RESERVED	LDO1_UV_THR	LDO2_UV_THR	RESERVED	GPIO_EN	GPIO_CONFIG	GPO_EN
R/W-Xh	R-0h	R/W-Xh	R/W-Xh	R-0h	R/W-Xh	R/W-Xh	R/W-Xh

表 8-29. GENERAL_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	BYPASS_RV_FOR_RAIL_ENABLE	R/W	X	启用稳压器以前，绕过 RV（预偏置）条件检查。（来自 NVM 存储器的默认值） 0h = 强制执行放电检查 1h = 绕过放电检查
6	RESERVED	R	0h	保留
5	LDO1_UV_THR	R/W	X	LDO1 的 UV 阈值选择位。仅在配置为 LDO 时适用。（来自 NVM 存储器的默认值） 0h = -5% UV 检测 1h = -10% UV 检测
4	LDO2_UV_THR	R/W	X	LDO2 的 UV 阈值选择位。仅在配置为 LDO 时适用。（来自 NVM 存储器的默认值） 0h = -5% UV 检测 1h = -10% UV 检测
3	RESERVED	R	0h	保留
2	GPIO_EN	R/W	X	GPIO 的启用和状态控制。该位启用 GPIO 功能并控制 GPIO 引脚的状态。（来自 NVM 存储器的默认值） 0h = 不启用 GPIO 功能。输出状态为低电平。 1h = 启用 GPIO 功能。输出状态为高电平。
1	GPIO_CONFIG	R/W	X	GPIO 引脚配置。（来自 NVM 存储器的默认值） 0h = 配置为输入 1h = 配置为输出
0	GPO_EN	R/W	X	GPO 的启用和状态控制。该位启用 GPO 功能并控制 GPO 引脚的状态。（来自 NVM 存储器的默认值） 0h = 启用 GPO。输出状态为低电平。 1h = 启用 GPO。输出状态为高阻态。

Copyright © 2025 Texas Instruments Incorporated

8.1.28 MFP_1_CONFIG 寄存器（偏移 = 1Fh）[复位 = XXh]

图 8-28 示出了 MFP_1_CONFIG，表 8-30 中对此进行了介绍。

返回到汇总表。

图 8-28. MFP_1_CONFIG 寄存器

7	6	5	4	3	2	1	0
MODE_I2C_CTRL	RESERVED	RESERVED	MODE_STBY_POLARITY	GPIO_VSEL_CONFIG	VSEL_RAIL	RESERVED	RESERVED
R/W-Xh	R-0h	R-0h	R/W-Xh	R/W-Xh	R/W-Xh	R-0h	R-0h

表 8-30. MFP_1_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	MODE_I2C_CTRL	R/W	X	使用 I2C. 进行 MODE 控制。通过 MODE/STBY 引脚与 STBY 控制合并。请参阅数据表中的表格。（来自 NVM 存储器的默认值） 0h = 自动 PFM 1h = 强制 PWM
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	MODE_STBY_POLARITY	R/W	X	MODE_STBY 引脚极性配置。注意：可以在操作期间更改，但请考虑即时反应：模式更改或状态更改！（来自 NVM 存储器的默认值） 0h = [如果配置为 MODE] 低电平 - 自动 PFM/高电平 - 强制 PWM。 [如果配置为 STBY] 低电平 - STBY 状态/高电平 - ACTIVE 状态。 1h = [如果配置为 MODE] 高电平 - 自动 PFM/低电平 - 强制 PWM。 [如果配置为 STBY] 高电平 - STBY 状态/低电平 - ACTIVE 状态。
3	GPIO_VSEL_CONFIG	R/W	X	GPIO_VSEL 引脚配置。注意：仅在 INITIALIZE 状态下更改！（来自 NVM 存储器的默认值） 0h =配置为 GPIO 1h =配置为 VSEL
2	VSEL_RAIL	R/W	X	配置为 VSEL 时，通过 GPIO/VSEL 控制降压。注意：仅在 INITIALIZE 状态下更改！（来自 NVM 存储器的默认值） 0h = BUCK1 1h = BUCK3
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

Copyright © 2025 Texas Instruments Incorporated

8.1.29 MFP_2_CONFIG 寄存器（偏移 = 20h）[复位 = XXh]

图 8-29 示出了 MFP_2_CONFIG，表 8-31 中对此进行了介绍。

返回到汇总表。

图 8-29. MFP_2_CONFIG 寄存器

7	6	5	4	3	2	1	0
PU_ON_FSD	MASK_RETRY_COUNT_ON_FIRST_PU	EN_PB_VSENSE_CONFIG		EN_PB_VSENSE_DEGL	GPO_nWAKEUP_CONFIG	MODE_STBY_CONFIG	
R/W-Xh	R/W-Xh	R/W-Xh		R/W-Xh	R/W-Xh	R/W-Xh	

表 8-31. MFP_2_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	PU_ON_FSD	R/W	X	首次电源检测 (FSD) 时上电。因此，当应用 VSYS 时，即使 EN/PB/VSENSE 引脚处于 OFF_REQ 状态，器件也会上电至 ACTIVE 状态。（来自 NVM 存储器的默认值） 0h = 未启用首次电源检测 (FSD)。 1h = 启用首次电源检测 (FSD)。
6	MASK_RETRY_COUNT_ON_FIRST_PU	R/W	X	首次上电期间屏蔽 RETRY_COUNT。器件进入 ACTIVE 状态后，RETRY_COUNT 就会解除屏蔽。 0h = 首次上电时，未屏蔽 RETRY_COUNT。 1h = 首次上电时，屏蔽 RETRY_COUNT。
5-4	EN_PB_VSENSE_CONFIG	R/W	X	启用/按钮/VSENSE 配置。加载 NVM 后，请勿通过 I2C 进行更改（除非作为编程 NVM 前的预备步骤）（来自 NVM 存储器的默认值） 0h = 按钮配置 1h = 器件启用配置 2h = VSENSE 配置 3h = 器件启用配置
3	EN_PB_VSENSE_DEGL	R/W	X	使能/按钮/VSENSE 抗尖峰脉冲。注意：仅在 INITIALIZE 状态下更改！考虑从 EN/VSENSE 更改为 PB 或反向更改时的即时反应：上电！（来自 NVM 存储器的默认值） 0h = 短时型（典型值：EN/VSENSE 为 120ms，PB 为 200ms） 1h = 长时型（典型值：EN/VSENSE 为 50ms，PB 为 600ms）
2	GPO_nWAKEUP_CONFIG	R/W	X	GPO/nWAKEUP 配置（来自 NVM 存储器的默认值） 0h = GPO 1h = nWAKEUP
1-0	MODE_STBY_CONFIG	R/W	X	MODE_STBY 配置（来自 NVM 存储器的默认值） 0h = MODE 1h = STBY 2h = MODE 和 STBY 3h = MODE

Copyright © 2025 Texas Instruments Incorporated

8.1.30 STBY_1_CONFIG 寄存器（偏移 = 21h）[复位 = XXh]

图 8-30 示出了 STBY_1_CONFIG，表 8-32 中对此进行了介绍。

返回到汇总表。

图 8-30. STBY_1_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	LDO1_STBY_EN	LDO2_STBY_EN	RESERVED	BUCK3_STBY_EN	BUCK2_STBY_EN	BUCK1_STBY_EN
R-0h	R-0h	R/W-Xh	R/W-Xh	R-0h	R/W-Xh	R/W-Xh	R/W-Xh

表 8-32. STBY_1_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	LDO1_STBY_EN	R/W	X	在 STANDBY 状态下启用 LDO1。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用
4	LDO2_STBY_EN	R/W	X	在 STANDBY 状态下启用 LDO2。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用
3	RESERVED	R	0h	保留
2	BUCK3_STBY_EN	R/W	X	在 STANDBY 状态下启用 BUCK3。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用
1	BUCK2_STBY_EN	R/W	X	在 STANDBY 状态下启用 BUCK2。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用
0	BUCK1_STBY_EN	R/W	X	在 STANDBY 状态下启用 BUCK1。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用

Copyright © 2025 Texas Instruments Incorporated

8.1.31 STBY_2_CONFIG 寄存器（偏移 = 22h）[复位 = XXh]

图 8-31 示出了 STBY_2_CONFIG，表 8-33 中对此进行了介绍。

返回到汇总表。

图 8-31. STBY_2_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	STBY_SLEEP_CONFIG	nRSTOUT_STBY_CONFIG	GPIO_STBY_EN	RESERVED	GPO_STBY_EN
R-0h	R-0h	R-0h	R/W-Xh	R/W-Xh	R/W-Xh	R-0h	R/W-Xh

表 8-33. STBY_2_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	STBY_SLEEP_CONFIG	R/W	X	通过 STBY 请求实现器件运行。（来自 NVM 存储器的默认值） 0h = STBY 模式 1h = SLEEP 模式
3	nRSTOUT_STBY_CONFIG	R/W	X	STANDBY 状态下的 nRSTOUT 配置。（来自 NVM 存储器的默认值） 0h = STBY 状态下 nRSTOUT 置为有效 1h = STBY 状态下 nRSTOUT 变为失效状态
2	GPIO_STBY_EN	R/W	X	在 STANDBY 状态下启用 GPIO。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用
1	RESERVED	R	0h	保留
0	GPO_STBY_EN	R/W	X	在 STANDBY 状态下启用 GPO。（来自 NVM 存储器的默认值） 0h = STBY 模式下未启用 1h = STBY 模式下启用

Copyright © 2025 Texas Instruments Incorporated

8.1.32 OC_DEGL_CONFIG 寄存器（偏移 = 23h）[复位 = 0Xh]

图 8-32 展示了 OC_DEGL_CONFIG，表 8-34 中对此进行了介绍。

返回到汇总表。

图 8-32. OC_DEGL_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	EN_LONG_DEGL_FOR_OC_BUCK3	EN_LONG_DEGL_FOR_OC_BUCK2	EN_LONG_DEGL_FOR_OC_BUCK1
R-0h	R-0h	R-0h	R-0h	R-0h	R/W-Xh	R/W-Xh	R/W-Xh

表 8-34. OC_DEGL_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	EN_LONG_DEGL_FOR_OC_BUCK3	R/W	X	该位置位时，启用 BUCK3 过流信号的长抗尖峰脉冲选项。清除时，启用 BUCK3 过流信号的短抗尖峰脉冲选项。（来自 NVM 存储器的默认值） 0h = BUCK3 过流信号（高压侧过流、低压侧过流以及低压侧反向/负向过流）的抗尖峰脉冲持续时间约为 20us 1h = BUCK3 过流信号（高压侧过流、低压侧过流以及低压侧反向/负向过流）的抗尖峰脉冲持续时间约为 2ms
1	EN_LONG_DEGL_FOR_OC_BUCK2	R/W	X	该位置位时，启用 BUCK2 过流信号的长抗尖峰脉冲选项。清除时，启用 BUCK2 过流信号的短抗尖峰脉冲选项。（来自 NVM 存储器的默认值） 0h = BUCK2 过流信号（高压侧过流、低压侧过流以及低压侧反向/负向过流）的抗尖峰脉冲持续时间约为 20us 1h = BUCK2 过流信号（高压侧过流、低压侧过流以及低压侧反向/负向过流）的抗尖峰脉冲持续时间约为 2ms
0	EN_LONG_DEGL_FOR_OC_BUCK1	R/W	X	该位置位时，启用 BUCK1 过流信号的长抗尖峰脉冲选项。清除时，启用 BUCK1 过流信号的短抗尖峰脉冲选项。（来自 NVM 存储器的默认值） 0h = BUCK1 过流信号（高压侧过流、低压侧过流以及低压侧反向/负向过流）的抗尖峰脉冲持续时间约为 20us 1h = BUCK1 过流信号（高压侧过流、低压侧过流以及低压侧反向/负向过流）的抗尖峰脉冲持续时间约为 2ms

Copyright © 2025 Texas Instruments Incorporated

8.1.33 INT_MASK_UV 寄存器（偏移 = 24h）[复位 = XXh]

图 8-33 展示了 INT_MASK_UV，表 8-35 中对此进行了介绍。

返回到汇总表。

图 8-33. INT_MASK_UV 寄存器

7	6	5	4	3	2	1	0
MASK_RETRY_COUNT	BUCK3_UV_MASK	BUCK2_UV_MASK	BUCK1_UV_MASK	RESERVED	LDO1_UV_MASK	LDO2_UV_MASK	RESERVED
R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R-0h	R/W-Xh	R/W-Xh	R-0h

表 8-35. INT_MASK_UV 寄存器字段说明

位	字段	类型	复位	说明
7	MASK_RETRY_COUNT	R/W	X	该位置位时，器件甚至可以在重试两次后上电。（来自 NVM 存储器的默认值） 0h = 器件最多重试 2 次，然后保持关闭状态 1h = 器件无限重试
6	BUCK3_UV_MASK	R/W	X	BUCK3 欠压屏蔽。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
5	BUCK2_UV_MASK	R/W	X	BUCK2 欠压屏蔽。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
4	BUCK1_UV_MASK	R/W	X	BUCK1 欠压屏蔽。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
3	RESERVED	R	0h	保留
2	LDO1_UV_MASK	R/W	X	LDO1 欠压屏蔽 - 在 BYP 或 LSW 模式下始终屏蔽。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
1	LDO2_UV_MASK	R/W	X	LDO2 欠压屏蔽 - 在 BYP 或 LSW 模式下始终屏蔽。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
0	RESERVED	R	0h	保留

Copyright © 2025 Texas Instruments Incorporated

8.1.34 MASK_CONFIG 寄存器（偏移 = 25h）[复位 = XXh]

图 8-34 展示了 MASK_CONFIG，表 8-36 中对此进行了介绍。

返回到汇总表。

图 8-34. MASK_CONFIG 寄存器

7	6	5	4	3	2	1	0
MASK_INT_FOR_PB	MASK_EFFECT		MASK_INT_FOR_RV	SENSOR_0_WARM_MASK	SENSOR_1_WARM_MASK	SENSOR_2_WARM_MASK	RESERVED
R/W-Xh	R/W-Xh		R/W-Xh	R/W-Xh	R/W-Xh	R/W-Xh	R-0h

表 8-36. MASK_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	MASK_INT_FOR_PB	R/W	X	用于控制 nINT 引脚是否对按钮 (PB) 按下/释放事件敏感的屏蔽位。（来自 NVM 存储器的默认值） 0h = 未屏蔽（对于任何 PB 事件，nINT 均拉至低电平） 1h = 已屏蔽（nINT 对任何 PB 事件均不敏感）
6-5	MASK_EFFECT	R/W	X	屏蔽影响（全局）（来自 NVM 存储器的默认值） 0h = 无状态变化，无 nINT 反应，未设置故障位 1h = 无状态变化，无 nINT 反应，已设置故障位 2h = 无状态变化，有 nINT 反应，已设置故障位（与 11b 相同） 3h = 无状态变化，有 nINT 反应，已设置故障位（与 10b 相同）
4	MASK_INT_FOR_RV	R/W	X	用于控制 nINT 引脚是否对 RV（残余电压）事件敏感的屏蔽位。（来自 NVM 存储器的默认值） 0h = 未屏蔽（对于任何 RV 事件，nINT 在过渡到 ACTIVE 状态期间或在启用电源轨期间被拉低） 1h = 已屏蔽（nINT 对任何 RV 事件均不敏感）
3	SENSOR_0_WARM_MASK	R/W	X	芯片温度热故障屏蔽，传感器 0。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
2	SENSOR_1_WARM_MASK	R/W	X	芯片温度热故障屏蔽，传感器 1。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
1	SENSOR_2_WARM_MASK	R/W	X	芯片温度热故障屏蔽，传感器 2。（来自 NVM 存储器的默认值） 0h = 未屏蔽（报告故障） 1h = 已屏蔽（未报告故障）
0	RESERVED	R	0h	保留

Copyright © 2025 Texas Instruments Incorporated

8.1.35 I2C_ADDRESS_REG 寄存器（偏移 = 26h）[复位 = XXh]

图 8-35 示出了 I2C_ADDRESS_REG，表 8-37 中对此进行了介绍。

返回到汇总表。

图 8-35. I2C_ADDRESS_REG 寄存器

7	6	5	4	3	2	1	0
DIY_NVM_PROGRAM_CMD_ISSUED	I2C_ADDRESS						
R/W-Xh	R/W-Xh						

表 8-37. I2C_ADDRESS_REG 寄存器字段说明

位	字段	类型	复位	说明
7	DIY_NVM_PROGRAM_CMD_ISSUED	R/W	X	指示是否尝试了 DIY 编程命令的位。一旦置位，将始终保持置位状态。（来自 NVM 存储器的默认值） 0h = NVM 数据未更改 1h = 尝试通过 DIY 程序命令更改 NVM 数据
6-0	I2C_ADDRESS	R/W	X	I2C 从地址。注意：可以在操作期间更改，但请考虑即时反应：新的读/写地址！（来自 NVM 存储器的默认值）

Copyright © 2025 Texas Instruments Incorporated

8.1.36 USER_GENERAL_NVM_STORAGE_REG 寄存器（偏移 = 27h）[复位 = XXh]

图 8-36 展示了 USER_GENERAL_NVM_STORAGE_REG，表 8-38 中对此进行了介绍。

返回到汇总表。

图 8-36. USER_GENERAL_NVM_STORAGE_REG 寄存器

7	6	5	4	3	2	1	0
USER_CONFIG_PROG	USER_GENERAL_NVM_STORAGE						
R/W-Xh	R/W-Xh						

表 8-38. USER_GENERAL_NVM_STORAGE_REG 寄存器字段说明

位	字段	类型	复位	说明
7	USER_CONFIG_PROG	R/W	X	指示已编程 NVM 用户配置区域。（来自 NVM 存储器的默认值） 0h = 未编程用户区域 1h = 已编程用户区域
6-0	USER_GENERAL_NVM_STORAGE	R/W	X	基于 8 位 NVM 的寄存器可供用户用来存储用户数据（例如客户修改的 NVM 版本的 NVM-ID），或者用于其他用途。（来自 NVM 存储器的默认值）

Copyright © 2025 Texas Instruments Incorporated

8.1.37 MANUFACTURING_VER 寄存器（偏移 = 28h）[复位 = 00h]

图 8-37 展示了 MANUFACTURING_VER，表 8-39 中对此进行了介绍。

返回到汇总表。

图 8-37. MANUFACTURING_VER 寄存器

7	6	5	4	3	2	1	0
SILICON_REV							
R-0h							

表 8-39. MANUFACTURING_VER 寄存器字段说明

位	字段	类型	复位	说明
7-0	SILICON_REV	R	0h	SILICON_REV[7:6] - 保留 SILICON_REV[5:3] - ALR SILICON_REV[2:0] - 金属器件修订版 - 硬接线（不受 NVM 控制）

Copyright © 2025 Texas Instruments Incorporated

8.1.38 MFP_CTRL 寄存器（偏移 = 29h）[复位 = 00h]

图 8-38 展示了 MFP_CTRL，表 8-40 中对此进行了介绍。

返回到汇总表。

图 8-38. MFP_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	GPIO_STATUS	WARM_RESET_I2C_CTRL	COLD_RESET_I2C_CTRL	STBY_I2C_CTRL	I2C_OFF_REQ
R-0h	R-0h	R-0h	R-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

表 8-40. MFP_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	GPIO_STATUS	R	0h	指示 GPIO 引脚的实时值 0h = GPIO 引脚当前为“0” 1h = GPIO 引脚当前为“1”
3	WARM_RESET_I2C_CTRL	R/W	0h	当写为“1”时，触发 WARM RESET。注意：该位会自动清除，因此写入后不能读为“1”。 0h = 正常运行 1h = WARM_RESET
2	COLD_RESET_I2C_CTRL	R/W	0h	当设置为高电平时触发 COLD RESET。进入 INITIALIZE 状态时清除。 0h = 正常运行 1h = COLD_RESET
1	STBY_I2C_CTRL	R/W	0h	使用 I2C. 进行 STBY 控制。通过 MODE/STBY 引脚与 STBY 控制合并。参阅 MODE 与 STBY 配置表以及 STBY_SLEEP_CONFIG 位。 0h = 正常运行 1h = STBY 模式或睡眠模式
0	I2C_OFF_REQ	R/W	0h	将“1”写入此位时：触发 OFF 请求。设置为“0”时：没有影响。可自行清除。 0h = 无影响 1h = 触发关断请求

Copyright © 2025 Texas Instruments Incorporated

8.1.39 DISCHARGE_CONFIG 寄存器（偏移 = 2Ah）[复位 = 37h]

图 8-39 展示了 DISCHARGE_CONFIG，表 8-41 中对此进行了介绍。

返回到汇总表。

图 8-39. DISCHARGE_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	LDO1_DISCHARGE_EN	LDO2_DISCHARGE_EN	RESERVED	BUCK3_DISCHARGE_EN	BUCK2_DISCHARGE_EN	BUCK1_DISCHARGE_EN
R-0h	R-0h	R/W-1h	R/W-1h	R-0h	R/W-1h	R/W-1h	R/W-1h

表 8-41. DISCHARGE_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	LDO1_DISCHARGE_EN	R/W	1h	LDO1 的放电设置 0h = 无放电 1h = 250W
4	LDO2_DISCHARGE_EN	R/W	1h	LDO2 的放电设置 0h = 无放电 1h = 200W
3	RESERVED	R	0h	保留
2	BUCK3_DISCHARGE_EN	R/W	1h	BUCK3 的放电设置 0h = 无放电 1h = 125W
1	BUCK2_DISCHARGE_EN	R/W	1h	BUCK2 的放电设置 0h = 无放电 1h = 125W
0	BUCK1_DISCHARGE_EN	R/W	1h	BUCK1 的放电设置 0h = 无放电 1h = 125W

Copyright © 2025 Texas Instruments Incorporated

8.1.40 INT_SOURCE 寄存器（偏移 = 2Bh）[复位 = 00h]

图 8-40 展示了 INT_SOURCE，表 8-42 中对此进行了介绍。

返回到汇总表。

图 8-40. INT_SOURCE 寄存器

7	6	5	4	3	2	1	0
INT_PB_IS_SET	RESERVED	INT_LDO_1_2_IS_SET	INT_BUCK_3_IS_SET	INT_BUCK_1_2_IS_SET	INT_SYSTEM_IS_SET	INT_RV_IS_SET	INT_TIMEOUT_RV_SD_IS_SET
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 8-42. INT_SOURCE 寄存器字段说明

位	字段	类型	复位	说明
7	INT_PB_IS_SET	R	0h	寄存器 INT_PB 中存在一个或多个 INT 源 0h = 未设置 INT_PB 任何位 1h = 已设置 INT_PB 一个或多个位
6	RESERVED	R	0h	保留
5	INT_LDO_1_2_IS_SET	R	0h	寄存器 INT_LDO_1_2 中存在一个或多个 INT 源 0h = 未设置 INT_LDO_1_2 任何位 1h = 已设置 INT_LDO_1_2 一个或多个位
4	INT_BUCK_3_IS_SET	R	0h	寄存器 INT_BUCK_3 中存在一个或多个 INT 源 0h = 未设置 INT_BUCK_3 任何位 1h = 已设置 INT_BUCK_3 一个或多个位
3	INT_BUCK_1_2_IS_SET	R	0h	寄存器 INT_BUCK_1_2 中存在一个或多个 INT 源 0h = 未设置 INT_BUCK_1_2 任何位 1h = 已设置 INT_BUCK_1_2 一个或多个位
2	INT_SYSTEM_IS_SET	R	0h	寄存器 INT_SYSTEM 中存在一个或多个 INT 源 0h = 未设置 INT_SYSTEM 任何位 1h = 已设置 INT_SYSTEM 一个或多个位
1	INT_RV_IS_SET	R	0h	寄存器 INT_RV 中存在一个或多个 INT 源 0h = 未设置 INT_RV 任何位 1h = 已设置 INT_RV 一个或多个位
0	INT_TIMEOUT_RV_SD_IS_SET	R	0h	寄存器 INT_TIMEOUT_RV_SD 中存在一个或多个 INT 源 0h = 未设置 INT_TIMEOUT_RV_SD 任何位 1h = 已设置 INT_TIMEOUT_RV_SD 一个或多个位

Copyright © 2025 Texas Instruments Incorporated

8.1.41 INT_LDO_1_2 寄存器（偏移 = 2Dh）[复位 = 00h]

图 8-41 示出了 INT_LDO_1_2，表 8-43 中对此进行了介绍。

返回到汇总表。

图 8-41. INT_LDO_1_2 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	LDO2_UV	LDO2_OC	LDO2_SCG	LDO1_UV	LDO1_OC	LDO1_SCG
R-0h	R-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h

表 8-43. INT_LDO_1_2 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	LDO2_UV	R/W1C	0h	LDO2 欠压故障。如果寄存器 INT_MASK_UV 相应的 *_UV_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
4	LDO2_OC	R/W1C	0h	LDO2 过流故障 0h = 未检测到故障 1h = 检测到故障
3	LDO2_SCG	R/W1C	0h	LDO2 接地短路故障 0h = 未检测到故障 1h = 检测到故障
2	LDO1_UV	R/W1C	0h	LDO1 欠压故障。如果寄存器 INT_MASK_UV 相应的 *_UV_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
1	LDO1_OC	R/W1C	0h	LDO1 过流故障 0h = 未检测到故障 1h = 检测到故障
0	LDO1_SCG	R/W1C	0h	LDO1 接地短路故障 0h = 未检测到故障 1h = 检测到故障

Copyright © 2025 Texas Instruments Incorporated

8.1.42 INT_BUCK_3 寄存器（偏移 = 2Eh）[复位 = 00h]

图 8-42 示出了 INT_BUCK_3，表 8-44 中对此进行了介绍。

返回到汇总表。

图 8-42. INT_BUCK_3 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	RESERVED	BUCK3_UV	BUCK3_NEG_OC	BUCK3_OC	BUCK3_SCG
R-0h	R-0h	R-0h	R-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h

表 8-44. INT_BUCK_3 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	BUCK3_UV	R/W1C	0h	BUCK3 欠压故障。如果寄存器 INT_MASK_UV 相应的 *_UV_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
2	BUCK3_NEG_OC	R/W1C	0h	BUCK3 负向过流故障 0h = 未检测到故障 1h = 检测到故障
1	BUCK3_OC	R/W1C	0h	BUCK3 正向过流故障 0h = 未检测到故障 1h = 检测到故障
0	BUCK3_SCG	R/W1C	0h	BUCK3 接地短路故障 0h = 未检测到故障 1h = 检测到故障

Copyright © 2025 Texas Instruments Incorporated

8.1.43 INT_BUCK_1_2 寄存器（偏移 = 2Fh）[复位 = 00h]

图 8-43 示出了 INT_BUCK_1_2，表 8-45 中对此进行了介绍。

返回到汇总表。

图 8-43. INT_BUCK_1_2 寄存器

7	6	5	4	3	2	1	0
BUCK2_UV	BUCK2_NEG_OC	BUCK2_OC	BUCK2_SCG	BUCK1_UV	BUCK1_NEG_OC	BUCK1_OC	BUCK1_SCG
R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h

表 8-45. INT_BUCK_1_2 寄存器字段说明

位	字段	类型	复位	说明
7	BUCK2_UV	R/W1C	0h	BUCK2 欠压故障。如果寄存器 INT_MASK_UV 相应的 *_UV_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
6	BUCK2_NEG_OC	R/W1C	0h	BUCK2 负向过流故障 0h = 未检测到故障 1h = 检测到故障
5	BUCK2_OC	R/W1C	0h	BUCK2 正向过流故障 0h = 未检测到故障 1h = 检测到故障
4	BUCK2_SCG	R/W1C	0h	BUCK2 接地短路故障 0h = 未检测到故障 1h = 检测到故障
3	BUCK1_UV	R/W1C	0h	BUCK1 欠压故障。如果寄存器 INT_MASK_UV 相应的 *_UV_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
2	BUCK1_NEG_OC	R/W1C	0h	BUCK1 负向过流故障 0h = 未检测到故障 1h = 检测到故障
1	BUCK1_OC	R/W1C	0h	BUCK1 正向过流故障 0h = 未检测到故障 1h = 检测到故障
0	BUCK1_SCG	R/W1C	0h	BUCK1 接地短路故障 0h = 未检测到故障 1h = 检测到故障

Copyright © 2025 Texas Instruments Incorporated

8.1.44 INT_SYSTEM 寄存器（偏移 = 30h）[复位 = 00h]

图 8-44 展示了 INT_SYSTEM，表 8-46 中对此进行了介绍。

返回到汇总表。

图 8-44. INT_SYSTEM 寄存器

7	6	5	4	3	2	1	0
SENSOR_0_HOT	SENSOR_1_HOT	SENSOR_2_HOT	RESERVED	SENSOR_0_WARM	SENSOR_1_WARM	SENSOR_2_WARM	RESERVED
R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h

表 8-46. INT_SYSTEM 寄存器字段说明

位	字段	类型	复位	说明
7	SENSOR_0_HOT	R/W1C	0h	传感器 0 的 TSD 热检测 0h = 未检测到故障 1h = 检测到故障
6	SENSOR_1_HOT	R/W1C	0h	传感器 1 的 TSD 热检测 0h = 未检测到故障 1h = 检测到故障
5	SENSOR_2_HOT	R/W1C	0h	传感器 2 的 TSD 热检测 0h = 未检测到故障 1h = 检测到故障
4	RESERVED	R	0h	保留
3	SENSOR_0_WARM	R/W1C	0h	TSD 传感器 0 的温检测。如果寄存器 MASK_CONFIG 相应的 *_WARM_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
2	SENSOR_1_WARM	R/W1C	0h	TSD 传感器 1 的温检测。如果寄存器 MASK_CONFIG 相应的 *_WARM_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
1	SENSOR_2_WARM	R/W1C	0h	TSD 传感器 2 的温检测。如果寄存器 MASK_CONFIG 相应的 *_WARM_MASK 位为“1”，那么在转为 INITIALIZE 状态时是否自动清除 0h = 未检测到故障 1h = 检测到故障
0	RESERVED	R	0h	保留

Copyright © 2025 Texas Instruments Incorporated

8.1.45 INT_RV 寄存器（偏移 = 31h）[复位 = 00h]

图 8-45 展示了 INT_RV，表 8-47 中对此进行了介绍。

返回到汇总表。

图 8-45. INT_RV 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	LDO2_RV	RESERVED	LDO1_RV	BUCK3_RV	BUCK2_RV	BUCK1_RV
R-0h	R-0h	R/W1C-0h	R-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h

表 8-47. INT_RV 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	LDO2_RV	R/W1C	0h	在电源轨启动阶段，或在进入 ACTIVE 状态电源序列前执行放电检查的 4-5ms 期间，检测到 LDO2 RV 事件 0h = 未检测到 RV 1h = 检测到 RV
4	RESERVED	R	0h	保留
3	LDO1_RV	R/W1C	0h	在电源轨启动阶段，或在进入 ACTIVE 状态电源序列前执行放电检查的 4-5ms 期间，检测到 LDO1 RV 事件 0h = 未检测到 RV 1h = 检测到 RV
2	BUCK3_RV	R/W1C	0h	在电源轨启动阶段，或在进入 ACTIVE 状态电源序列前执行放电检查的 4-5ms 期间，检测到 BUCK3 RV 事件 0h = 未检测到 RV 1h = 检测到 RV
1	BUCK2_RV	R/W1C	0h	在电源轨启动阶段，或在进入 ACTIVE 状态电源序列前执行放电检查的 4-5ms 期间，检测到 BUCK2 RV 事件 0h = 未检测到 RV 1h = 检测到 RV
0	BUCK1_RV	R/W1C	0h	在电源轨启动阶段，或在进入 ACTIVE 状态电源序列前执行放电检查的 4-5ms 期间，检测到 BUCK1 RV 事件 0h = 未检测到 RV 1h = 检测到 RV

Copyright © 2025 Texas Instruments Incorporated

8.1.46 INT_TIMEOUT_RV_SD 寄存器（偏移 = 32h）[复位 = 00h]

图 8-46 展示了 INT_TIMEOUT_RV_SD，表 8-48 中对此进行了介绍。

返回到汇总表。

图 8-46. INT_TIMEOUT_RV_SD 寄存器

7	6	5	4	3	2	1	0
TIMEOUT	RESERVED	LDO1_RV_SD	LDO2_RV_SD	RESERVED	BUCK3_RV_SD	BUCK2_RV_SD	BUCK1_RV_SD
R/W1C-0h	R-0h	R/W1C-0h	R/W1C-0h	R-0h	R/W1C-0h	R/W1C-0h	R/W1C-0h

表 8-48. INT_TIMEOUT_RV_SD 寄存器字段说明

位	字段	类型	复位	说明
7	TIMEOUT	R/W1C	0h	在以下情况下，如果超时导致关闭，是否设置该位：1.转换到 ACTIVE 状态，并且一个或多个电源轨在指定时隙结束时未上升到超过 UV 电平（且该电源轨上的 UV 被配置为 SD 故障）。哪个/些电源轨由 INT_* 寄存器中的 *_UV 位指示。2.转换到 STANDBY 状态，并且一个或多个电源轨在指定时隙结束时未降至 SCG 电平以下，且为该电源轨启用了放电（哪个/些电源轨由该寄存器中相应的 RV_SD 位指示）。 0h = 未发生超时导致的 SD 1h = 发生超时导致的 SD
6	RESERVED	R	0h	保留
5	LDO1_RV_SD	R/W1C	0h	在以下情况下，LDO1 电源轨上的 RV 导致关断：1.转换到 STANDBY 状态，该电源轨在指定时隙结束时未放电，且该电源轨已启用放电功能。2.转换到 STANDBY 状态，当关断该电源轨并且启用放电功能以后，该电源轨检测到 RV 事件。3.转换到 ACTIVE 状态，转换过程中当该电源轨处于 OFF 状态时，在该电源轨上观察到 RV（预计电源轨将在时序进入 ACTIVE 状态之前放电）。4.该电源轨未放电，因此在开始从 STANDBY 状态转换为 ACTIVE 状态期间尝试对所有电源轨放电时，导致超时 SD（这种情况下，也会设置 TIMEOUT 位） 0h = LDO1 未发生 RV/DISCHARGE_TIMEOUT 导致的 SD 1h = LDO1 发生 RV/DISCHARGE_TIMEOUT 导致的 SD
4	LDO2_RV_SD	R/W1C	0h	在以下情况下，LDO2 电源轨上的 RV 导致关断：1.转换到 STANDBY 状态，该电源轨在指定时隙结束时未放电，且该电源轨已启用放电功能。2.转换到 STANDBY 状态，当关断该电源轨并且启用放电功能以后，该电源轨检测到 RV 事件。3.转换到 ACTIVE 状态，转换过程中当该电源轨处于 OFF 状态时，在该电源轨上观察到 RV（预计电源轨将在时序进入 ACTIVE 状态之前放电）。4.该电源轨未放电，因此在开始从 STANDBY 状态转换为 ACTIVE 状态期间尝试对所有电源轨放电时，导致超时 SD（这种情况下，也会设置 TIMEOUT 位） 0h = LDO2 未发生 RV/DISCHARGE_TIMEOUT 导致的 SD 1h = LDO2 发生 RV/DISCHARGE_TIMEOUT 导致的 SD
3	RESERVED	R	0h	保留
2	BUCK3_RV_SD	R/W1C	0h	在以下情况下，BUCK3 电源轨上的 RV 导致关断：1.转换到 STANDBY 状态，该电源轨在指定时隙结束时未放电，且该电源轨已启用放电功能。2.转换到 STANDBY 状态，当关断该电源轨并且启用放电功能以后，该电源轨检测到 RV 事件。3.转换到 ACTIVE 状态，转换过程中当该电源轨处于 OFF 状态时，在该电源轨上观察到 RV（预计电源轨将在时序进入 ACTIVE 状态之前放电）。4.该电源轨未放电，因此在开始从 STANDBY 状态转换为 ACTIVE 状态期间尝试对所有电源轨放电时，导致超时 SD（这种情况下，也会设置 TIMEOUT 位） 0h = BUCK3 未发生 RV/DISCHARGE_TIMEOUT 导致的 SD 1h = BUCK3 发生 RV/DISCHARGE_TIMEOUT 导致的 SD

Copyright © 2025 Texas Instruments Incorporated

表 8-48. INT_TIMEOUT_RV_SD 寄存器字段说明（续）

位	字段	类型	复位	说明
1	BUCK2_RV_SD	R/W1C	0h	在以下情况下，BUCK2 电源轨上的 RV 导致关断：1.转换到 STANDBY 状态，该电源轨在指定时隙结束时未放电，且该电源轨已启用放电功能。2.转换到 STANDBY 状态，当关断该电源轨并且启用放电功能以后，该电源轨检测到 RV 事件。3.转换到 ACTIVE 状态，转换过程中当该电源轨处于 OFF 状态时，在该电源轨上观察到 RV（预计电源轨将在时序进入 ACTIVE 状态之前放电）。4.该电源轨未放电，因此在开始从 STANDBY 状态转换为 ACTIVE 状态期间尝试对所有电源轨放电时，导致超时 SD（这种情况下，也会设置 TIMEOUT 位） 0h = BUCK2 未发生 RV/DISCHARGE_TIMEOUT 导致的 SD 1h = BUCK2 发生 RV/DISCHARGE_TIMEOUT 导致的 SD
0	BUCK1_RV_SD	R/W1C	0h	在以下情况下，BUCK2 电源轨上的 RV 导致关断：1.转换到 STANDBY 状态，该电源轨在指定时隙结束时未放电，且该电源轨已启用放电功能。2.转换到 STANDBY 状态，当关断该电源轨并且启用放电功能以后，该电源轨检测到 RV 事件。3.转换到 ACTIVE 状态，转换过程中当该电源轨处于 OFF 状态时，在该电源轨上观察到 RV（预计电源轨将在时序进入 ACTIVE 状态之前放电）。4.该电源轨未放电，因此在开始从 STANDBY 状态转换为 ACTIVE 状态期间尝试对所有电源轨放电时，导致超时 SD（这种情况下，也会设置 TIMEOUT 位） 0h = BUCK1 未发生 RV/DISCHARGE_TIMEOUT 导致的 SD 1h = BUCK1 发生 RV/DISCHARGE_TIMEOUT 导致的 SD

Copyright © 2025 Texas Instruments Incorporated

8.1.47 INT_PB 寄存器（偏移 = 33h）[复位 = 04h]

图 8-47 展示了 INT_PB，表 8-49 中对此进行了介绍。

返回到汇总表。

图 8-47. INT_PB 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	RESERVED	PB_EN_SLEEP_EXIT_TIMEOUT	PB_REAL_TIME_STATUS	PB_RISING_EDGE_DETECTED	PB_FALLING_EDGE_DETECTED
R-0h	R-0h	R-0h	R-0h	R/W1C-0h	R-1h	R/W1C-0h	R/W1C-0h

表 8-49. INT_PB 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	PB_EN_SLEEP_EXIT_TIMEOUT	R/W1C	0h	唤醒超时后，器件会重新进入睡眠状态。仅当 EN/PB/VSENSE 引脚配置为 PB 或 EN 时有效。 0h = 未检测到睡眠模式退出超时 1h = 检测到睡眠模式退出超时
2	PB_REAL_TIME_STATUS	R	1h	PB 引脚的抗尖峰脉冲 (64ms - 128ms) 实时状态。仅当 EN/PB/VSENSE 引脚配置为 PB 时有效。 0h = PB 的当前抗尖峰脉冲状态：按下 1h = PB 的当前抗尖峰脉冲状态：释放
1	PB_RISING_EDGE_DETECTED	R/W1C	0h	自上次清除该位以来，PB 释放的时间超过了抗尖峰脉冲周期 (64ms - 128ms)。设置此位后，将 nINT 引脚置为有效（如果将 MASK_INT_FOR_PB 位配置为“0”）。 0h = 未检测到 PB 释放 1h = 检测到 PB 释放
0	PB_FALLING_EDGE_DETECTED	R/W1C	0h	自上次清除该位以来，PB 按下的时间超过了抗尖峰脉冲周期 (64ms - 128ms)。设置此位后，将 nINT 引脚置为有效（如果将 MASK_INT_FOR_PB 位配置为“0”）。 0h = 未检测到 PB 按下 1h = 检测到 PB 按下

Copyright © 2025 Texas Instruments Incorporated

8.1.48 USER_NVM_CMD_REG 寄存器（偏移 = 34h）[复位 = 00h]

图 8-48 展示了 USER_NVM_CMD_REG，表 8-50 中对此进行了介绍。

返回到汇总表。

图 8-48. USER_NVM_CMD_REG 寄存器

7	6	5	4	3	2	1	0
CUST_NVM_VERIFY_ERR	CUST_NVM_VERIFY_DONE	CUST_PROG_DONE	I2C_OSC_ON	USER_NVM_CMD			
R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h	R-0h			

表 8-50. USER_NVM_CMD_REG 寄存器字段说明

位	字段	类型	复位	说明
7	CUST_NVM_VERIFY_ERR	R/W1C	0h	指示 NVM 验证错误的标志，在 NVM 验证功能运行后立即设置。 0h = PASS 1h = FAIL
6	CUST_NVM_VERIFY_DONE	R/W1C	0h	执行 CUST_NVM_VERIFY_CMD 后是否设置为“1”。在用户 W1C 之前保持为“1”。 0h = 尚未完成/未在进行中 1h = 完成
5	CUST_PROG_DONE	R/W1C	0h	执行 CUST_PROG_CMD 后是否设置为“1”。在用户 W1C 之前保持为“1”。 0h = 尚未完成/未在进行中 1h = 完成
4	I2C_OSC_ON	R	0h	如果收到 EN_OSC_DIY，则该寄存器字段设置为“1”。 0h = OSC 不通过 I2C 控制 1h = 因 I2C 命令 EN_OSC_DIY 导致 OSC 无条件导通
3-0	USER_NVM_CMD	R	0h	用于进入 DIY 编程模式并对用户 NVM 空间进行编程的命令。始终读为 0。 6h = DIS_OSC_DIY 7h = CUST_NVM_VERIFY_CMD 9h = EN_OSC_DIY Ah = CUST_PROG_CMD

Copyright © 2025 Texas Instruments Incorporated

8.1.49 POWER_UP_STATUS_REG 寄存器（偏移 = 35h）[复位 = 00h]

图 8-49 展示了 POWER_UP_STATUS_REG，表 8-51 中对此进行了介绍。

返回到汇总表。

图 8-49. POWER_UP_STATUS_REG 寄存器

7	6	5	4	3	2	1	0
POWER_UP_FROM_FSD	POWER_UP_FROM_EN_PB_VSENSE	COLD_RESET_ISSUED	状态		RETRY_COUNT		POWER_UP_FROM_OFF
R/W1C-0h	R/W1C-0h	R/W1C-0h	R-0h		R-0h		R/W1C-0h

表 8-51. POWER_UP_STATUS_REG 寄存器字段说明

位	字段	类型	复位	说明
7	POWER_UP_FROM_FSD	R/W1C	0h	如果因 FSD 触发 ON_REQ，则设置 0h = 未检测到通过 FSD 上电 1h = 检测到通过 FSD 上电
6	POWER_UP_FROM_EN_PB_VSENSE	R/W1C	0h	如果因 EN/PB/VSENSE 引脚触发 ON_REQ，则设置 0h = 未检测到通过引脚上电 1h = 检测到通过引脚上电
5	COLD_RESET_ISSUED	R/W1C	0h	如果通过 I2C 收到 COLD_RESET，则设置 0h = 未收到 COLD RESET 1h = 通过 I2C 收到 COLD RESET
4-3	状态	R	0h	指示当前器件状态 0h = 转换状态 1h = INITIALIZE 2h = STANDBY 3h = ACTIVE
2-1	RETRY_COUNT	R	0h	读取状态机中的当前重试计数。如果 RETRY_COUNT = 3 并且未屏蔽，则器件不会上电。
0	POWER_UP_FROM_OFF	R/W1C	0h	指示是否从关断状态（UVLO 置为有效）上电 0h = 自该位上次清除后未进入关断状态 1h = 自该位上次清除后进入关断状态

Copyright © 2025 Texas Instruments Incorporated

8.1.50 SPARE_2 寄存器（偏移 = 36h）[复位 = 00h]

图 8-50 示出了 SPARE_2，表 8-52 中对此进行了介绍。

返回到汇总表。

图 8-50. SPARE_2 寄存器

7	6	5	4	3	2	1	0
SPARE_2_1							
R/W-0h							

表 8-52. SPARE_2 寄存器字段说明

位	字段	类型	复位	说明
7-0	SPARE_2_1	R/W	0h	用户非 NVM 空间中的备用位

Copyright © 2025 Texas Instruments Incorporated

8.1.51 SPARE_3 寄存器（偏移 = 37h）[复位 = 01h]

图 8-51 示出了 SPARE_3，表 8-53 中对此进行了介绍。

返回到汇总表。

图 8-51. SPARE_3 寄存器

7	6	5	4	3	2	1	0
SPARE_3_1							REG_LOCK_STATUS
R/W-0h							R-1h

表 8-53. SPARE_3 寄存器字段说明

位	字段	类型	复位	说明
7-1	SPARE_3_1	R/W	0h	用户非 NVM 空间中的备用位
0	REG_LOCK_STATUS	R	1h	寄存器锁定状态 0h = 允许根据 REG_LOCK 寄存器进行写入访问 1h = 不允许根据 REG_LOCK 寄存器进行写入访问

Copyright © 2025 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

以下各节提供了有关正确使用 PMIC 的详细信息。每个可订购器件型号都具有唯一的默认非易失性存储器 (NVM) 设置，并且该可订购器件的相关技术参考手册 (TRM) 可在产品文件夹中的技术文档下找到。有关特定应用的信息，请参阅这些 TRM。此处概述了更多通用主题和一些示例。

为了协助您进行新设计，产品文件夹中提供了各种工具和文档。一些示例为：

- 评估模块和用户指南。
- GUI 与 PMIC 通信
- 原理图和布局检查清单
- 用户指南介绍了如何使用 PMIC 为特定处理器和 SoC 供电。
- 技术参考手册 (TRM) 介绍了每个可订购产品上的默认寄存器设置。

9.2 典型应用

TPS65214 PMIC 包含 5 个稳压器：3 个降压稳压器与 2 个低压降稳压器 (LDO)。除了电源资源以外，它还集成了 3 个可配置的多功能引脚以及 1 个 GPO 与 I2C 通信，也正因此，该电源管理 IC 成为了为多个处理器、微控制器与 SoC 供电的成本与尺寸优化解决方案。设计为处理器与外设供电的 TPS65214 时，需要考虑若干因素。在确定电源轨的数量以及与之一起使用的外部组件数量时，所需的稳压器数量、期望的时序控制、负载电流要求和电压特性都是很重要的因素。下一部分说明了一般情况。对于特定情况，请参阅相关的用户指南和可订购器件型号对应的 TRM。

9.2.1 典型应用示例

在此示例中，使用单个 TPS65214 PMIC 为通用处理器供电。此配电网络 (PDN) 显示了一个为降压稳压器和 LDO 供电的 3.3V 输入电源。由于 Buck1 是具有最高电流能力的稳压器，因此将它分配去为处理器的 CORE 电源轨供电。Buck3 被分配为应用 DRAM 的 VDDQ 供电。GPIO/VSEL 多功能引脚配置为 GPIO，用于控制进行 3.3V 供电的分立式电源开关的供电顺序。Buck2 为系统提供 1.8V IO 电压，以支持配套 WiFi 器件等外设的电流要求。低噪声 LDO1 为 SoC 模拟电路供电，LDO2 为 2.5V 的外设电源轨供电。

Copyright © 2025 Texas Instruments Incorporated

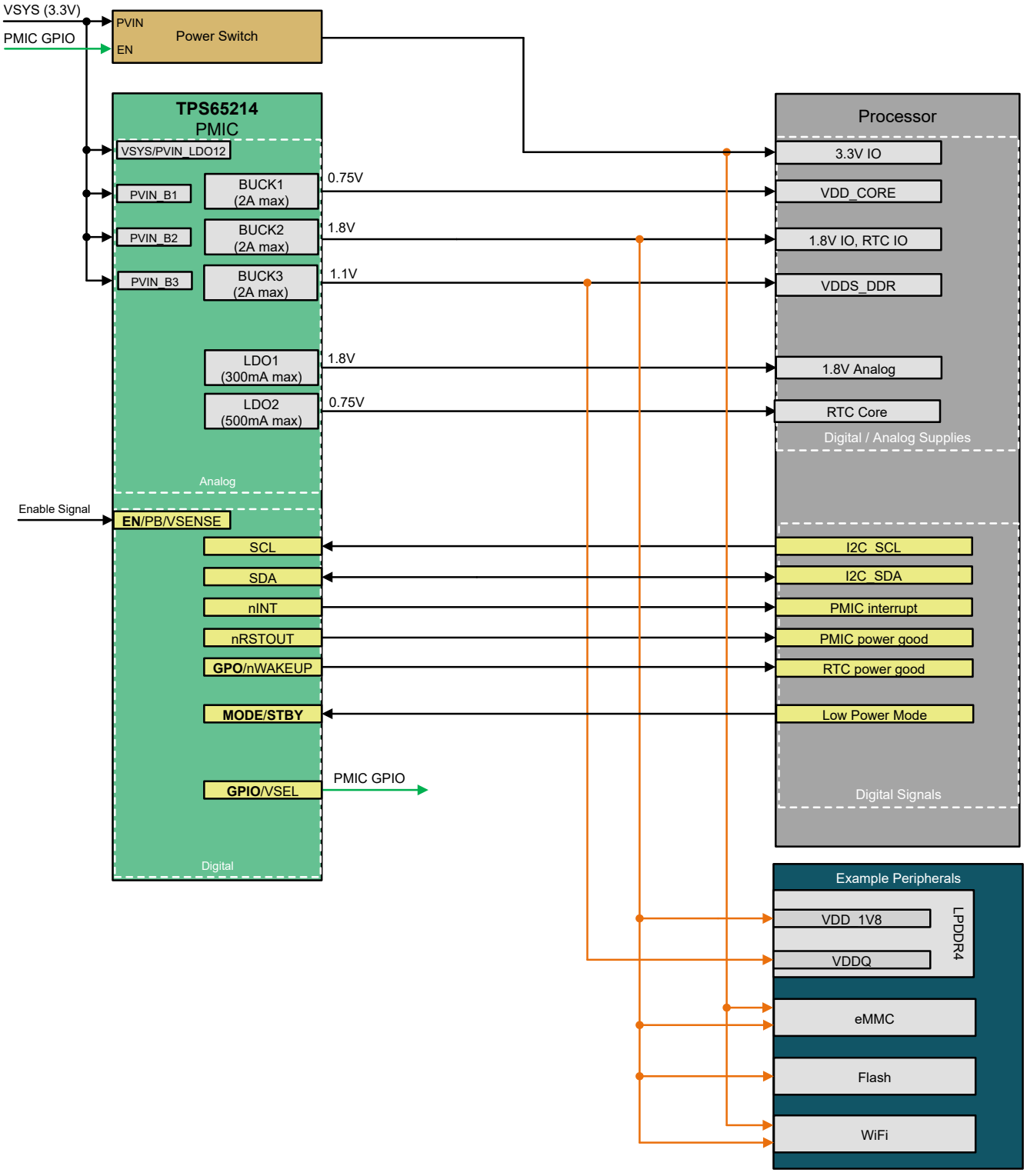


图 9-1. 示例电源图

Copyright © 2025 Texas Instruments Incorporated

9.2.2 设计要求

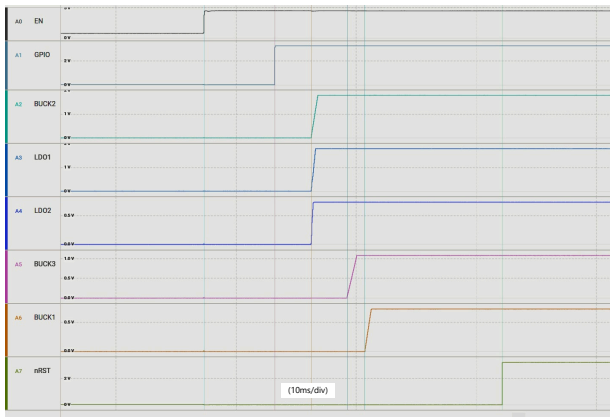
本节介绍的典型应用的设计要求概述如下：

- VDD CORE 电源轨需要 0.75V 电源轨以及高负载瞬态响应。
- 模拟域需要低噪声 1.8V 电源。
- 处理器 IO 域和外设需要 3.3V 和 1.8V 电源。
- LPDDR4 需要 1.1V 电源轨。

9.2.3 详细设计过程

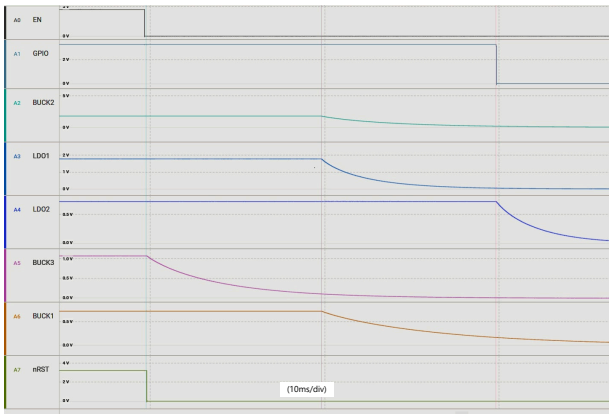
本部分介绍了 TPS65214 PMIC 中集成的每个电源模块的设计过程。请注意，本节中提到的大多数外部元件值都基于典型规格。有关最小值和最大值，请参阅“规格”部分中的相应参数。

9.2.3.1 应用曲线



时隙编号	持续时间	分配的电源轨
0	3ms	GPIO
1	0ms	
2	3ms	BUCK2/LDO1/LDO2
3	0ms	
4	1.5ms	BUCK3
5	1.5ms	BUCK1
6	10ms	nRSTOUT
7	10ms	

图 9-2. 可配置上电序列 - 示例



时隙编号	持续时间	分配的电源轨
0	10ms	nRSTOUT / BUCK3
1	0ms	
2	10ms	BUCK1/BUCK2/LDO1
3	0ms	
4	10ms	LDO2/GPIO
5	0ms	
6	0ms	
7	0ms	

图 9-3. 可配置断电序列 - 示例

9.2.3.2 Buck1、Buck2、Buck3 设计过程

输入电容 - Buck1、Buck2、Buck3

每个降压转换器要求在相应的 PVIN_Bx 引脚上有一个输入电容器。选择电容值时必须考虑电压和温度降额。由于开关转换器的性质，需要使用低 ESR 陶瓷电容器来实现出色的输入电压滤波。推荐的典型电容为 4.7µF 10V 电容器。如果 PCB 尺寸允许更大的占用空间，则可以使用更高的输入电容。

输出电容 - Buck1、Buck2、Buck3

每个降压输出都需要一个本地输出电容器来构成 LC 输出滤波器的电容部分。建议使用具有 X7 温度系数的陶瓷电容器。非汽车应用可以根据工作温度使用 X6 或更低系数。降压转换器具有两个能够影响输出电容器选择的带宽配置。带宽选择是每个降压转换器的一个独立寄存器字段。请参阅技术参考手册 (TRM) 以了解具体的可订购器件型号，确定 NVM 配置和相应的输出电容要求。表 9-1 展示了每种开关模式和带宽配置所需的最小和最大电容（降额后）。必须考虑陶瓷电容器的直流偏置电压特性、容差、老化和温度影响。ESR 必须为 10mΩ 或更低。

Copyright © 2025 Texas Instruments Incorporated

表 9-1. 降压输出电容

开关模式	带宽选择	规格参数	电容	
	寄存器字段：BUCK1_BW_SEL、BUCK2_BW_SEL、BUCK3_BW_SEL		最小值	最大值（包括本地 + 负载点）
准固定频率（自动 PFM 或强制 PWM）	低带宽	COUT	10µF	75uF
	高带宽	COUT_HIGH_BW	30uF	220uF

电感器选型 - Buck1、Buck2、Buck3

降压转换器的内部参数针对 470nH 电感器进行了优化。DCR 必须为 50mΩ 或更低。选择额定值支持至少 5.4A 饱和电流的电感器。

9.2.3.3 LDO1、LDO2 设计过程

输入电容 - LDO1、LDO2

LDO1 和 LDO2 的输入电源引脚需要一个输入去耦电容器，以尽可能降低输入纹波电压。这两个 LDO 与 VSYS 共享同一个输入电源引脚。建议使用至少 4.7µF 的输入电容。根据 LDO 的输入电压，可以使用 6.3V 或更高额定值的电容器。当 LDO 配置为 LDO 或“负载开关”时，相同的输入电容要求适用。

输出电容 - LDO1、LDO2

LDO 输出需要一个输出电容器，以在负载阶跃或输入电压变化期间保持输出电压。建议对每个 LDO 输出使用 2.2µF 本地电容，ESR 为 100mOhm 或更小。每个 LDO 可支持的总电容（本地 + 负载点）取决于 NVM 配置。LDOx 输出电容 显示了允许的最大总输出电容。请参阅具体可订购器件型号的技术参考手册 (TRM)，以根据寄存器设置和适用的最大总电容来确定 LDO 配置。

表 9-2. LDOx 输出电容

寄存器设置	LDO 配置	最大总电容（2.2µF 本地 + 负载点）
LDOx_LSW_CONFIG		
0	LDO	40uF
1	负载开关	50uF

9.2.3.4 VSYS、VDD1P8

VSYS 引脚为 LDO1、LDO2、内部 VDD1P8 LDO 和其他内部功能供电。此引脚需要一个典型值为 4.7uF 的陶瓷电容器。为了实现更好的输入电压滤波，可以无任何限制地增大输入电容器。在典型应用中，此引脚连接到为 PVIN_Bx 引脚供电的同一前置稳压器。

VDD1P8 是内部基准 LDO，不得有任何负载。此引脚需要一个 2.2µF 的陶瓷电容器。

9.2.3.5 数字信号设计过程

此部分介绍了数字引脚所需的外部连接。3.3V 或 1.8V 的 VIO 电源通常用作需要外部上拉电阻的数字信号的电压电平。不过，也可以使用更高电压（最高不超过最大规格）。PMIC 上数字引脚的 VIO 电源必须与连接到处理器上的数字信号的 IO 域相同。EN/PB/VSENSE 推荐使用 100kΩ 上拉电阻。可以根据系统要求计算 I2C 引脚的上拉电阻。所有其他数字引脚均可使用 10kΩ 上拉电阻。

如果将 GPO 或 GPIO 分配给上电序列第一个时隙，以便启用外部分立元件，那么可以将它们上拉至 VSYS。

可通过外部驱动 EN/PB/VSENSE 引脚来启用 PMIC。但是，如果应用没有专门用于驱动该引脚的外部信号，则可以将其上拉至 VSYS。

Copyright © 2025 Texas Instruments Incorporated

备注

在 I2C 发送 I2C OFF 请求 (I2C_OFF_REQ) 后，需要使用外部信号驱动 EN/PB/VSENSE 引脚以唤醒 PMIC。如果 I2C 发送 OFF 请求并且 EN/PB/VSENSE 不是由外部信号驱动，则必须对 VSYS 执行下电上电，以将 PMIC 从 INITIALIZE 状态转换为 ACTIVE 状态。

表 9-3. 数字信号要求

数字引脚	外部连接
nINT	开漏输出。需要外部上拉。
nRSTOUT	开漏输出。需要外部上拉。
EN/PB/VSENSE	配置为 EN 时，该信号可通过外部逻辑驱动，以便启用 PMIC。 当配置为 PB 时，该信号需要将一个上拉电阻连接到 VSYS 引脚。按钮是可选的。 当配置为 VSENSE 时，该信号需要一个外部电阻分压器来监控前置稳压器。
SDA	I2C 时钟信号。需要外部上拉。
SCL	I2C 数据信号。需要外部上拉。
GPIO/VSEL	配置为 GPIO 时，该引脚需要外部上拉。 配置为 VSEL 时，必须在指定的 PMIC 电源轨斜升以前设置初始状态（上拉或下拉）。例如，如果该引脚用于设置 BUCK3 上的电压，则必须在 BUCK3 上电之前设置状态。
GPO/nWAKEUP	主机的开漏通用输出或上电事件信号。需要外部上拉。
MODE/STBY	输入数字引脚。必须在上电序列完成之前设置初始状态（上拉或下拉）。

9.3 电源相关建议

该器件设计为在 2.5V 至 5.5V 的输入电源电压范围内运行。该输入电源可以由单节锂离子电池、两节原电池或一个可调节的前置稳压器来提供。在定义和选择电源电压时，必须考虑每个 PMIC 稳压器所需的电压余量。对于降压转换器，建议输入电源至少超出输出电压 $V_{HEADROOM_PWM}$。对于 LDO，建议输入电源至少比输出电压高出 $V_{DROPOUTx}$。输入电源轨的电阻必须很低，以防止在输入电流瞬变期间发生 UVLO 故障。如果输入电源距离器件超过几英寸，那么除了陶瓷旁路电容器之外，还可能需要额外的大容量电容。通常，选择电容值为 47 µF 的电解电容器。当使用前置稳压器为 PMIC 供电时，TI 建议选择不带有源放电的前置稳压器，以便在不受控制断电期间尽可能长时间地保持 PMIC 输入端的电压。

小心

时序控制和电压要求：PVIN_Bx 和 上的电压不得超过 VSYS。用于数字信号的上拉电源在任何时候都不得超过 VSYS。

9.4 布局

9.4.1 布局指南

对于所有开关电源来说，布局都是设计中的一个重要步骤。如果布局不仔细，稳压器可能会出现稳定性和 EMI 问题。因此，对于主电流路径和电源地路径，应使用宽而短的布线。输入电容器、输出电容器和电感器必须放置在尽可能靠近器件的位置。输出电容器必须具有低接地阻抗。直接在电容器的接地着陆焊盘上使用多个 VIAS（至少三个）。以下是一些布局指南：

- **PVIN_Bx**：在布局 DRC 规则允许的范围内，将输入电容器放置在尽可能靠近 IC 的位置。输入电容器和 PVIN_Bx 引脚之间的任何额外寄生电感都会产生电压尖峰。请使用宽而短的布线或多边形，以帮助尽可能减少布线电感。请勿将任何敏感信号路由到靠近输入电容器和器件引脚的位置，因为该节点具有高频开关电流。在每个直流/直流的 GND 焊盘上为每安培电流添加 3-4 个过孔。如果空间有限，不允许将输入电容器与 PMIC 放置在同一层，则将输入电容器放置在与 VIAS 相反的一层上。

Copyright © 2025 Texas Instruments Incorporated

- **LX_Bx**：将电感器放置在靠近 PMIC 的位置，而不影响 PVIN 输入电容器，并使用短而宽的布线或多边形将引脚连接到电感器。请勿将任何敏感信号路由到靠近该节点的位置。电感器必须放置在与 IC 相同的层中，以防止不得不在 SW 节点中使用 VIAS。由于电压会从输入电压摆动到接地，有着极快的上升和下降时间，因此 SW 节点是磁干扰 (EMI) 的主要来源。为了降低 EMI，如果需要，可以在 SW 节点添加 RC 缓冲器。
- **FB_Bx**：将每个 FB_Bx 引脚作为布线连接到输出电容器。请勿将输出电压多边形延伸到 FB_Bx 引脚，因为该引脚需要作为布线进行连接。从输出电容器到 FB_Bx 引脚的布线电阻必须小于 1Ω。由于 TPS65214 不支持遥感，因此 FB_Bx 引脚必须连接到 PMIC 的本地电容器。避免将 FB_Bx 布线至靠近任何噪声信号（例如开关节点）或电感器下方以避免耦合。如果空间有限，FB_Bx 引脚可以通过内层布线。请查看布局示例。
- **降压稳压器计数**：本地输出电容器必须放置在尽可能靠近电感器的位置，以尽可能减少电磁辐射。
- **VSYS/PVIN_LDO12**：将输入电容器放置在尽可能靠近 VSYS/PVIN_LDO12 引脚的位置。将此输入布线远离 PVIN_Bx，以大幅减少噪声耦合。如果空间有限，不允许将输入电容器与 PMIC 放置在同一层，而是将输入电容器放置在与 VIAS 相反的一层上靠近 IC 的位置。
- **VLDOx**：将输出电容器放置在靠近 VLDOx 引脚的位置。对于 LDO 稳压器，反馈连接为内部连接。因此，请务必将 LDO 输出和目标负载之间的 PCB 电阻控制在 LDO 可接受的 IR 压降范围内。
- **VDD1P8**：将 2.2µF 电容器放置在尽可能靠近 VDD1P8 引脚的位置。需要将该电容器放置在与 IC 同一层上。可以使用两到三个 VIAS 将电容器的 GND 侧连接到 PCB 的 GND 平面。
- **电源板**：散热焊盘必须通过至少两个 VIAS 连接到 PCB 接地层。
- **AGND**：请勿将 AGND 连接到电源板（或散热焊盘）。AGND 引脚必须通过 VIA 连接到 PCB 接地层。使 AGND 引脚与 VIA 之间的布线较短。

Copyright © 2025 Texas Instruments Incorporated

9.4.2 布局示例

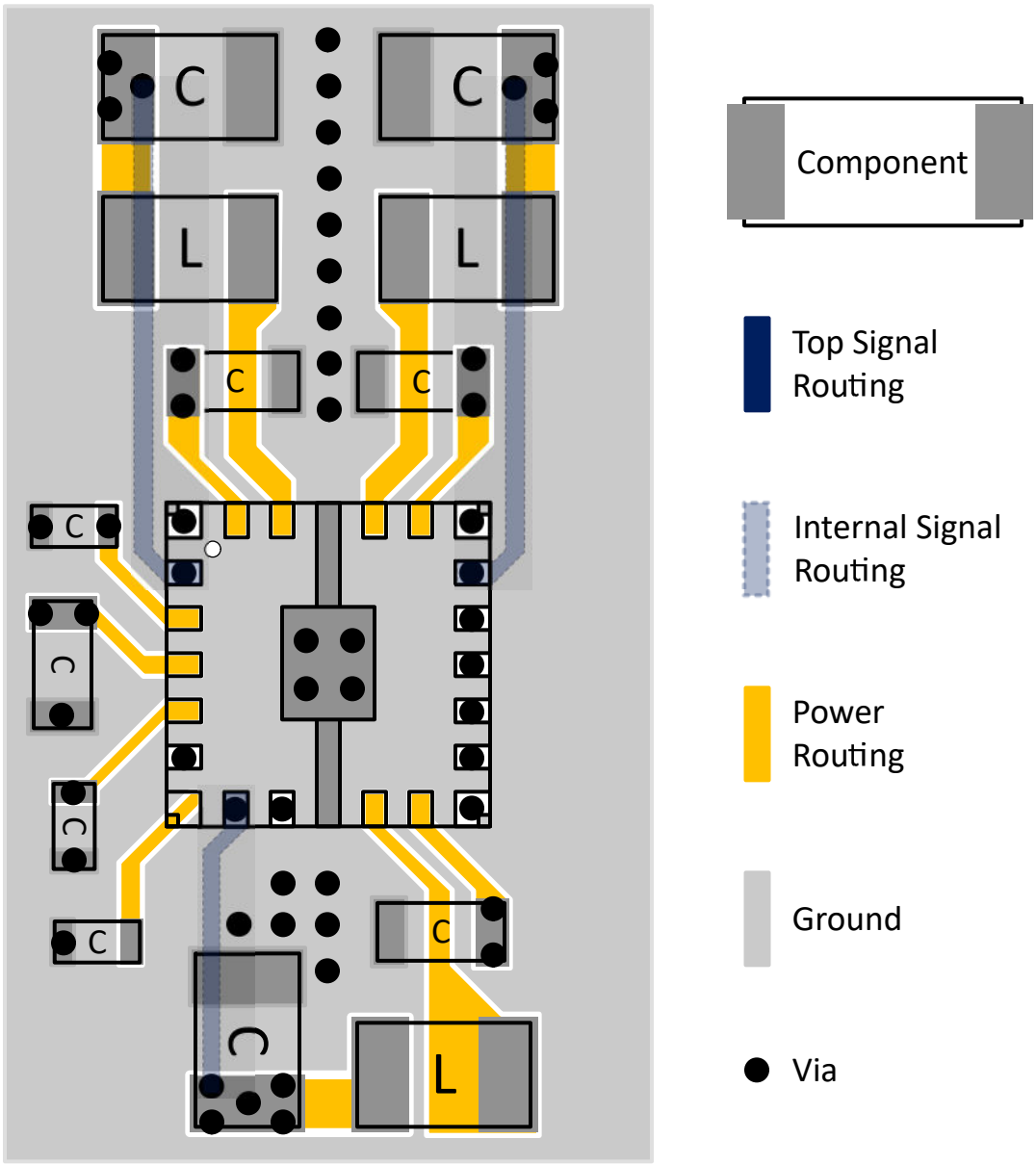


图 9-4. 示例 PMIC 布局

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2025) to Revision A (November 2025)	Page
• 将器件状态从“预告信息”更改为“量产数据”	1
• 已为量产数据发布更新了特性概述、器件比较、电气特性表、典型特性图、功能说明、寄存器配置、应用信息、设计要求和布局建议。	1

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS6521401VAFR	Active	Production	WQFN-HR (VAF) | 24	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 105	O21401
TPS6521402VAFR	Active	Production	WQFN-HR (VAF) | 24	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 105	O21402
TPS6521403VAFR	Active	Production	WQFN-HR (VAF) | 24	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 105	O21403
TPS6521405VAFR	Active	Production	null (null) |	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-	O21405
TPS6521431VAFR	Active	Production	WQFN-HR (VAF) | 24	3000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-	O21431

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

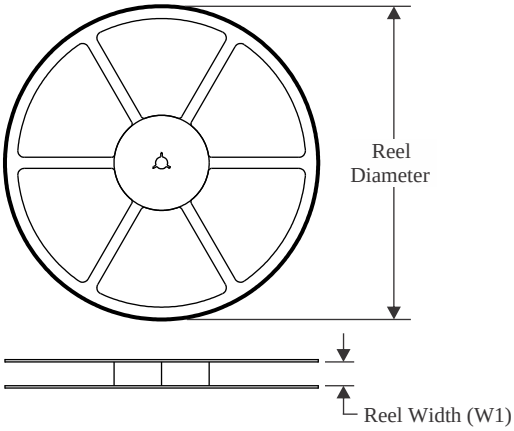
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

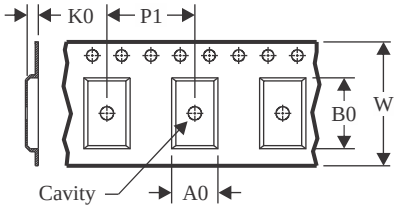
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

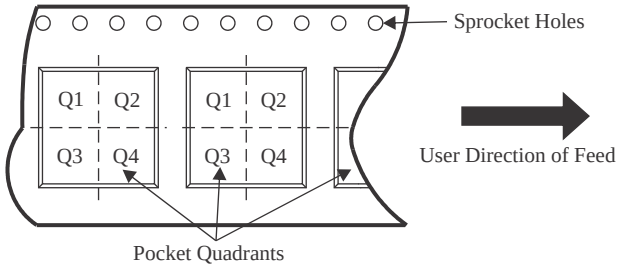


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

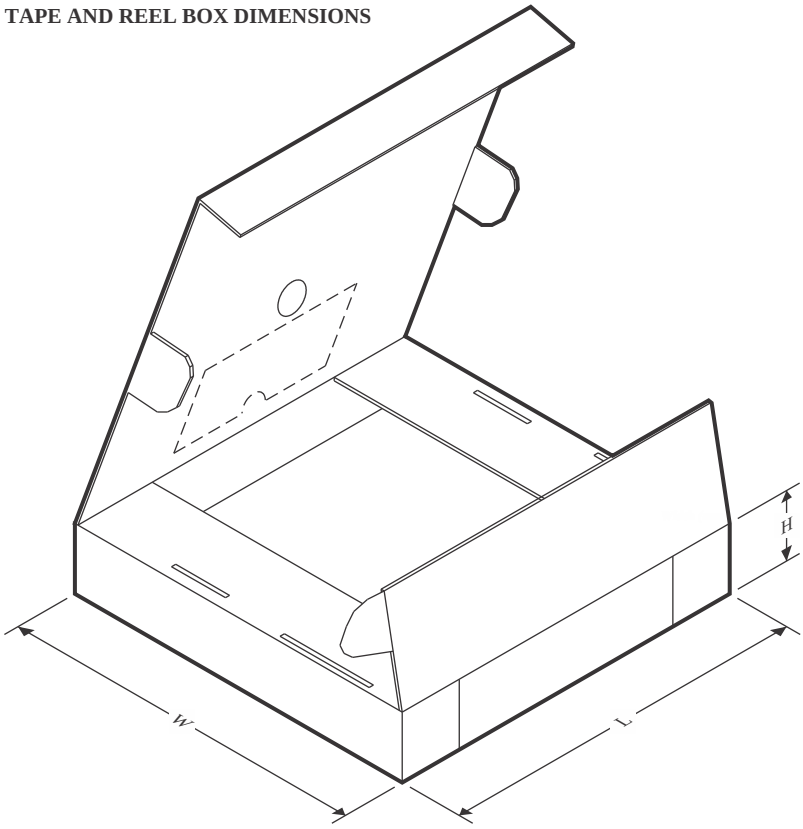
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS6521401VAFR	WQFN-HR	VAF	24	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q2
TPS6521402VAFR	WQFN-HR	VAF	24	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q2
TPS6521403VAFR	WQFN-HR	VAF	24	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q2
TPS6521431VAFR	WQFN-HR	VAF	24	3000	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

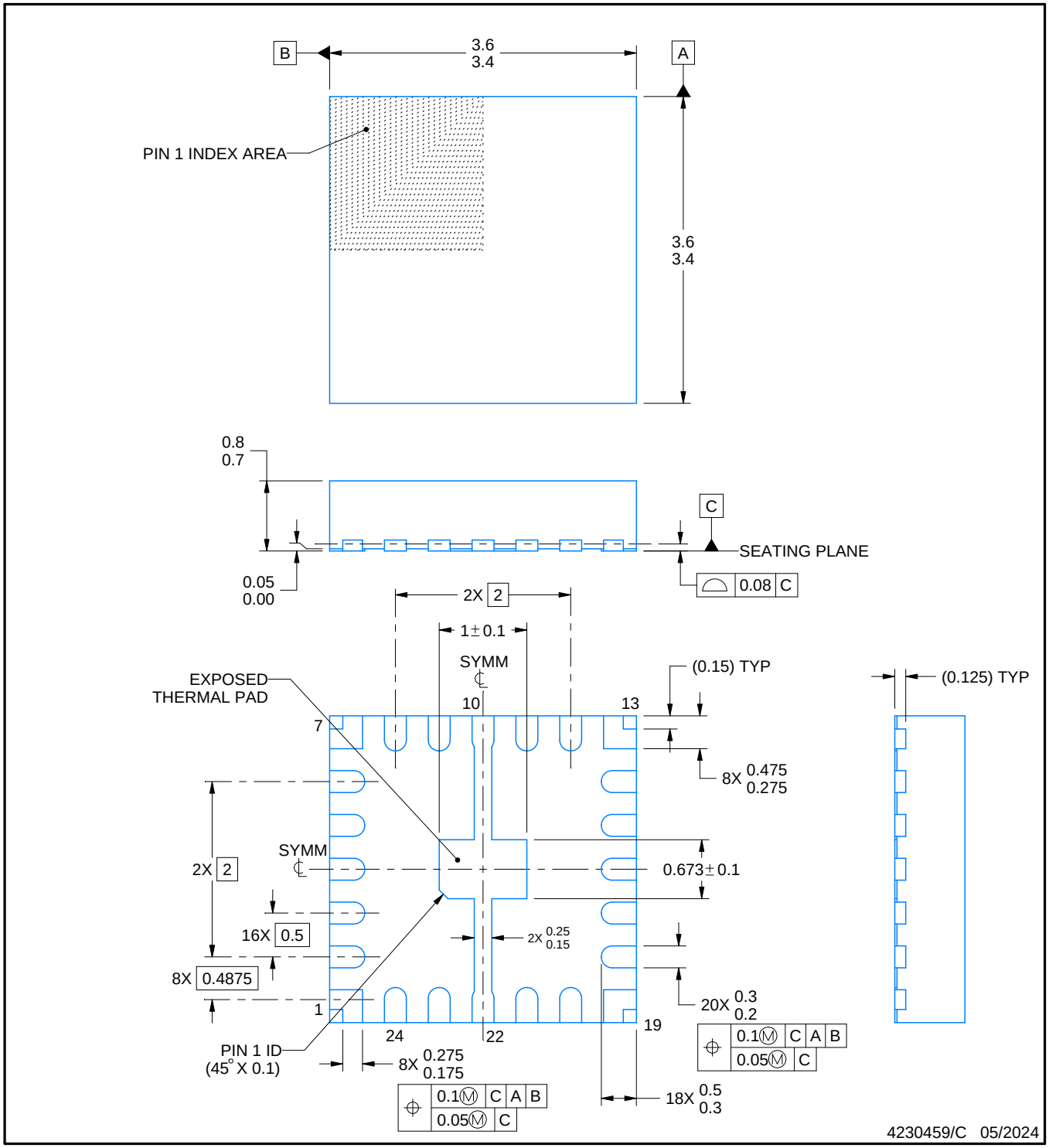
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS6521401VAFR	WQFN-HR	VAF	24	3000	360.0	360.0	36.0
TPS6521402VAFR	WQFN-HR	VAF	24	3000	360.0	360.0	36.0
TPS6521403VAFR	WQFN-HR	VAF	24	3000	360.0	360.0	36.0
TPS6521431VAFR	WQFN-HR	VAF	24	3000	360.0	360.0	36.0

PACKAGE OUTLINE

VAF0024A

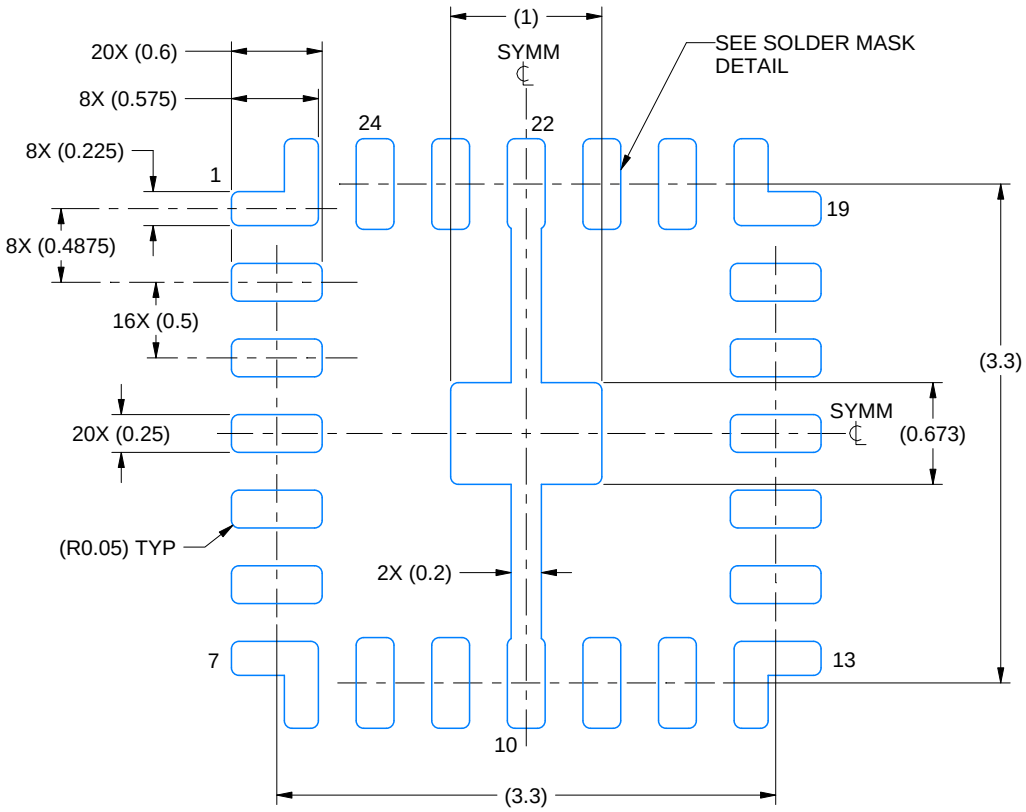
WQFN-HR - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

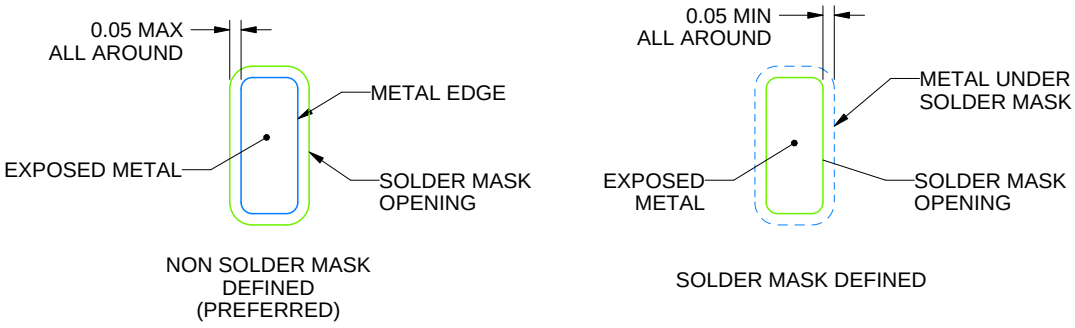


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

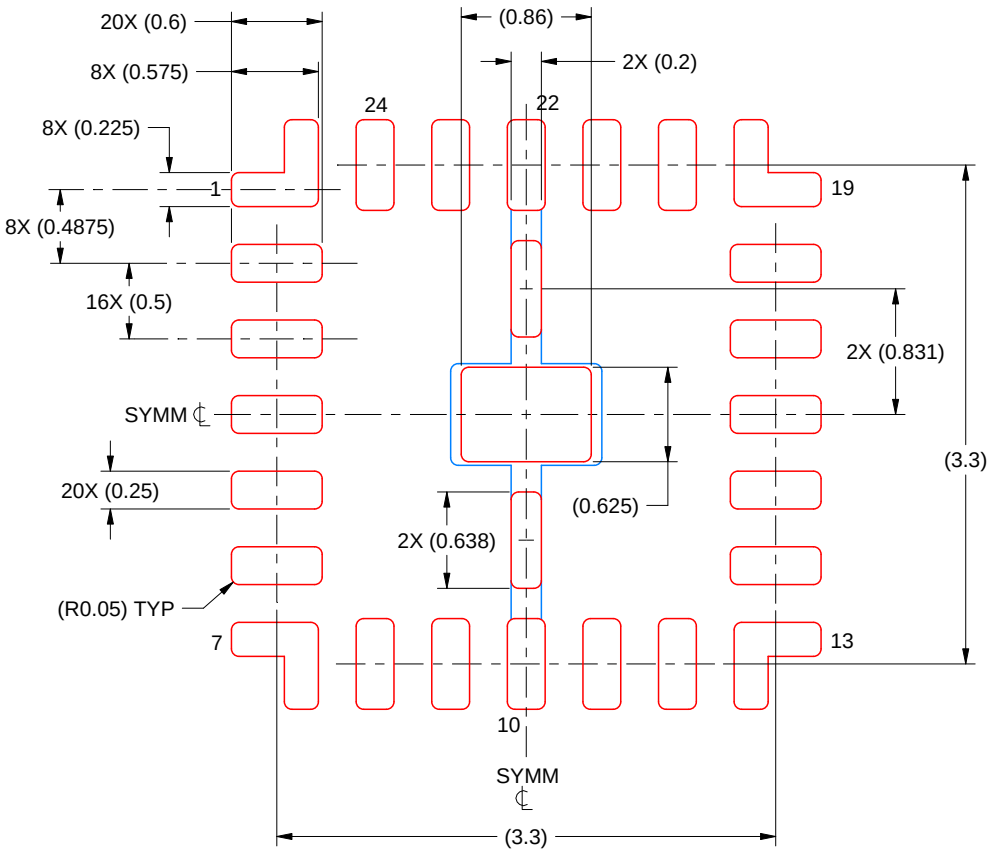


SOLDER MASK DETAILS

4230459/C 05/2024

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 20X

EXPOSED PAD CONNECTED TO PINS 10 & 22
80% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4230459/C 05/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月