TPS560200-Q1 具有高级 Eco-mode 的 4.5V 至 17V 输入、500mA 汽车同步降压转换器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
  - 温度范围：1 级 -40°C 至 125°C
  - HBM ESD 分类等级：H2
  - CDM ESD 分类等级：C4B
- 集成单片式 0.95Ω 高侧和 0.33Ω 低侧 MOSFET
- 500mA 持续输出电流
- 输出电压范围：0.8V 至 6.5V
- 0.8V 电压基准，在整个温度范围内精度为 ±1.3%
- 可在轻负载下实现高效率的自动跳跃高级 Eco-mode
- D-CAP2™ 控制方案可提供快速瞬态响应
- 无需外部补偿
- 600kHz 开关频率
- 2ms 内部软启动
- 安全启动至预偏置 VOUT
- 热关断
- -40°C 至 125°C 的工作结温范围
- 采用 8 引脚 MSOP 封装

2 应用

- 电动汽车 (EV) 充电站
- 信息娱乐系统

3 说明

TPS560200-Q1 是一款 17V、500mA、低 Iq、自适应导通时间 D-CAP2 控制方案模式同步单片降压转换器，具有集成式 MOSFET，采用易于使用的 8 引脚 MSOP 封装。

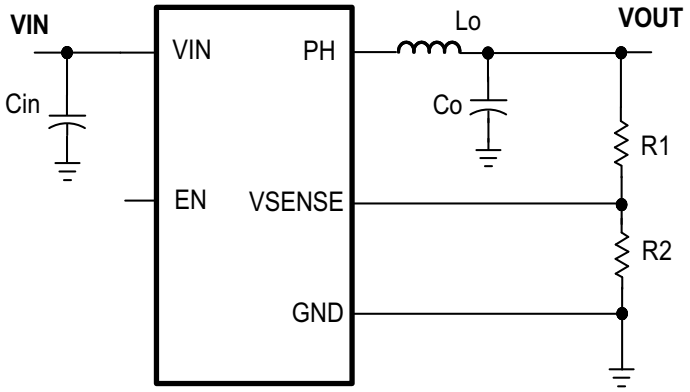
TPS560200-Q1 可助力系统设计人员通过经济高效、元件数量少且待机电流低的设计方案，完善各类终端设备电源总线调节器的整套配置。该器件的主控制环路采用 D-CAP2 控制方案，无需外部补偿元件即可实现快速瞬态响应。自适应导通时间控制可支持在重负载条件下的 PWM 模式与轻负载条件下的高级 Eco-mode 之间无缝切换。

TPS560200-Q1 的专有电路还使该器件可采用诸如高分子有机半导体固体电容器 (POSCAP) 或高分子聚合物电容器 (SP-CAP) 等低等效串联电阻 (ESR) 输出电容器以及超低 ESR 陶瓷电容器。该器件的工作 VIN 范围为 4.5V 至 17V。输出电压可在 0.8V 至 6.5V 之间进行编程。该器件还具有固定的 2ms 软启动时间。该器件采用 8 引脚 MSOP 封装。

封装信息

器件型号	封装(1)	封装尺寸(2)
TPS560200-Q1	DGK（VSSOP、8）	3mm × 4.9mm

(1) 有关更多信息，请参阅 节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



Copyright © 2016, Texas Instruments Incorporated

简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 建议运行条件 4
5.4 热性能信息 4
5.5 电气特性 5
5.6 典型特性 6
6 详细说明 7
6.1 概述 7
6.2 功能方框图 7
6.3 特性说明 7
6.4 器件功能模式 8
7 应用和实施 10
7.1 应用信息 10
7.2 典型应用 10
7.3 电源相关建议 14
7.4 布局 15
8 器件和文档支持 16
8.1 接收文档更新通知 16
8.2 支持资源 16
8.3 商标 16
8.4 静电放电警告 16
8.5 术语表 16
9 修订历史记录 16
10 机械、封装和可订购信息 17

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

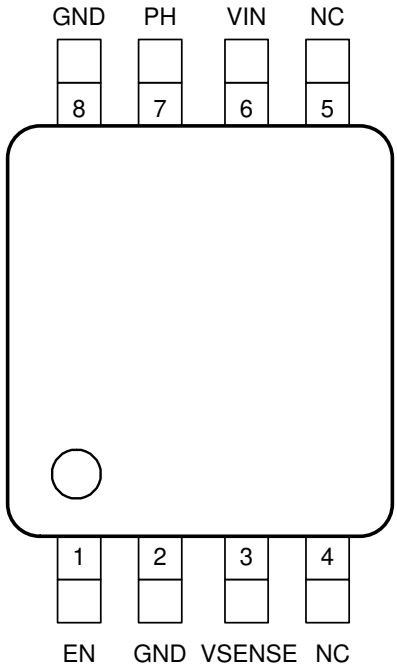


图 4-1. DGK 封装 8 引脚 VSSOP（俯视图）

表 4-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
EN	1	I	使能引脚。悬空以使能
GND	2、8	—	控制电路和低侧功率 MOSFET 的回路
VSENSE	3	I	转换器反馈输入。通过反馈电阻分压器连接到输出电压
NC	4、5	—	内部无连接，可以连接到任何节点或可以悬空
VIN	6	I	为电源转换器的控制电路供电
PH	7	O	开关模式

(1) I = 输入，O = 输出

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

请参阅 (1)

		最小值	最大值	单位
输入电压	VIN	-0.3	19	V
	EN	-0.3	7	V
	VSENSE	-0.3	3	V
输出电压	PH	-0.6	19	V
	PH 10ns 瞬态	-2	21	V
拉电流	EN		±100	μA
	PH	电流限制		A
灌电流	PH	电流限制		A
工作结温		-40	150	°C
贮存温度，T_{stg}		-65	150	

(1) 应力超出*绝对最大额定值*中列出的值时，可能会对器件造成永久损坏。这些列出的值仅是应力额定值，并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 AEC Q100-002，全部 –2,000、2,000 引脚(1)	±2000	V
	充电器件模型 (CDM)，符合 AEC Q100-011，所有引脚	±500	

(1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_I	输入电压范围	4.5	17	V
T_J	工作结温	-40	125	°C

5.4 热性能信息

热指标(1)		TPS560200-Q1 DGK (VSSOP) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	184.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	76.8	°C/W
$R_{\theta JB}$	结至电路板热阻	106.0	°C/W
ψ_{JT}	结至顶部特征参数	14.4	°C/W
ψ_{JB}	结至电路板特征参数	104.3	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性

T_J = –40°C 至 125°C，VIN = 4.5V 至 17V（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
电源电压（VIN 引脚）					
VIN 工作输入电压		4.5		17	V
VIN 内部 UVLO 唤醒	VIN 上升		4.35	4.5	V
VIN 内部 UVLO 关断	VIN 下降	3.9	4.15		V
VIN 关断电源电流	EN = 0V，V_{IN} = 12V	2.0	3.7	9	μA
VIN 工作非开关电源电流	VSENSE = 850mV，V_{IN} = 12V	35	60	95	μA
使能（EN 引脚）					
启用阈值	上升		1.16	1.29	V
	下降	1.05	1.13		V
内部软启动	VSENSE 从 0V 斜升至 0.8V		2		ms
输出电压					
电压基准	25°C，V_{IN} = 12V，V_{OUT} = 1.05V，I_{OUT} = 5mA，脉冲跳跃	0.796	0.804	0.812	V
	25°C，V_{IN} = 12V，V_{OUT} = 1.05V，I_{OUT} = 100mA，连续电流模式	0.792	0.800	0.808	V
	V_{IN} = 12V，V_{OUT} = 1.05V，I_{OUT} = 100mA，连续电流模式	0.789	0.800	0.811	V
MOSFET					
高侧开关电阻(1)	V_{IN} = 12V	0.50	0.95	1.50	Ω
低侧开关电阻(1)	V_{IN} = 12V	0.20	0.33	0.55	Ω
电流限值					
低侧开关源电流限制	L_{OUT} = 10μH，谷值电流，V_{OUT} = 1.05V	570	670	795	mA
热关断					
热关断			160		°C
热关断迟滞			10		°C
导通计时器控制					
导通时间	V_{IN} = 12V(1)	130	165	200	ns
最短关断时间	25°C，VSENSE = 0.5V		250	400	ns
输出欠压保护					
输出 UVP 阈值	下降	56	63	69	%VREF
断续时间			15		ms

(1) 未经生产测试

Copyright © 2026 Texas Instruments Incorporated

5.6 典型特性

V_{IN} = 12V，T_A = 25℃（除非另有说明）。

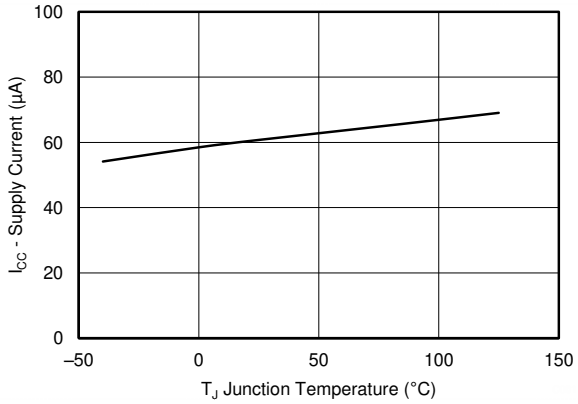


图 5-1. 电源电流与结温间的关系

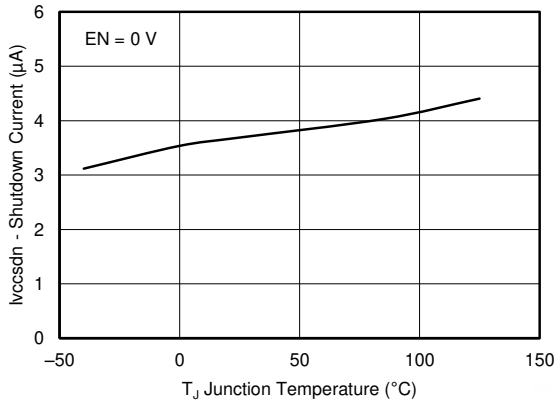


图 5-2. 关断电流与结温间的关系

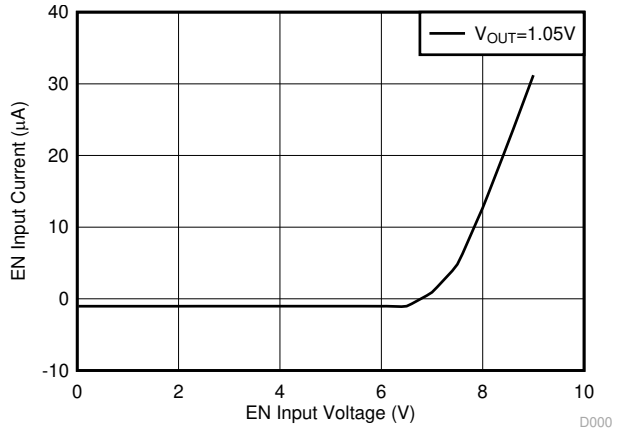


图 5-3. EN 输入电流与 EN 输入电压间的关系

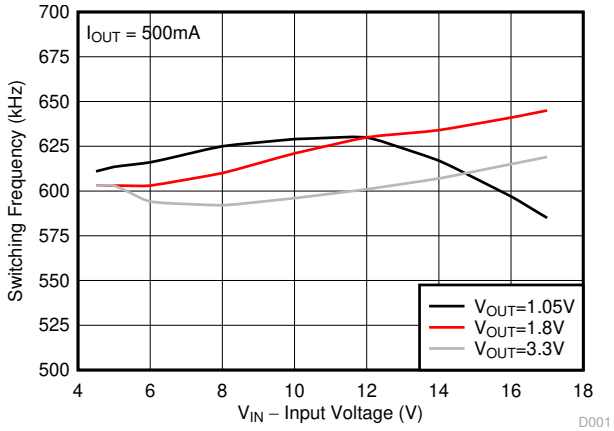


图 5-4. 开关频率与输入电压间的关系

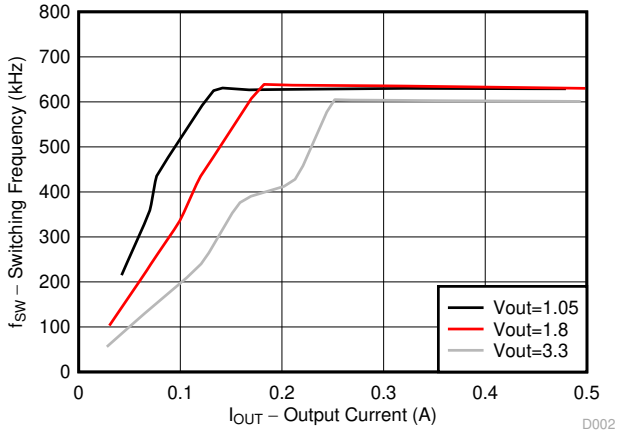


图 5-5. 开关频率与输出电流间的关系

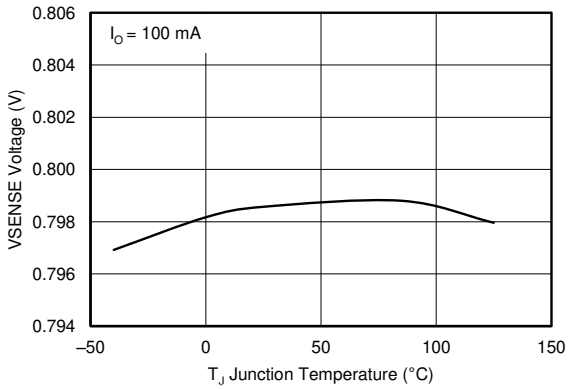


图 5-6. VSENSE 电压与结温间的关系

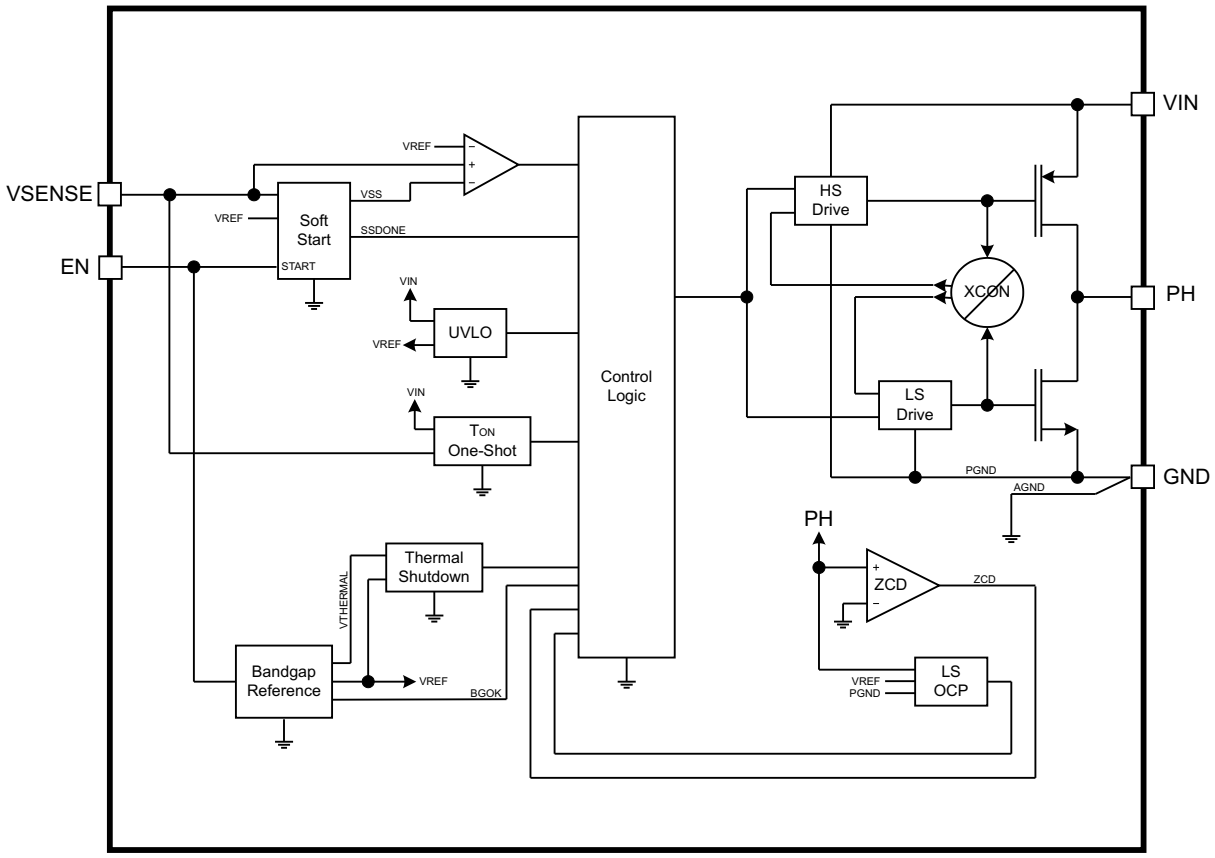
Copyright © 2026 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPS560200-Q1 是一款具有两个集成式 N 沟道 MOSFET 的 500mA 同步降压转换器。该器件采用 D-CAP2 控制方案运行。D-CAP2 控制方案的快速瞬态响应可降低达到特定性能水平所需的输出电容。专有内部电路允许使用低 ESR 输出电容器，包括陶瓷和特殊聚合物类型。

6.2 功能方框图



Copyright © 2016, Texas Instruments Incorporated

6.3 特性说明

6.3.1 PWM 操作

TPS560200-Q1 的主控制环路是自适应导通时间脉宽调制 (PWM) 控制器，支持专有 D-CAP2 控制方案。D-CAP2 控制方案将自适应导通时间控制与内部补偿电路相结合，在使用低 ESR 和陶瓷输出电容器时，实现伪固定频率和外部元件较少的配置。即使输出端几乎没有纹波，D-CAP2 控制方案也很稳定。

在每个周期的开始，高侧 MOSFET 将开启。内部一次性计时器到时后，此 MOSFET 将关闭。这个一次性计时器通过转换器输入电压 VIN 和输出电压 VOUT 进行设置，以便在输入电压范围内保持伪固定频率，因此称为自适应导通时间控制。当反馈电压降至基准电压之下时，该一次性计时器将复位，高侧 MOSFET 将再次导通。基准电压将增加内部斜坡，以刺激输出纹波，不再需要 D-CAP2 控制方案提供的 ESR 感应输出纹波。

6.3.2 PWM 频率和自适应导通时间控制

TPS560200-Q1 使用自适应导通时间控制方案，没有专用的板载振荡器。TPS560200-Q1 使用输入电压和输出电压来设置导通时间一次性计时器，以 600kHz 的伪恒定频率运行。导通时间与输入电压成反比并与输出电压成正比；因此，当占空比为 VOUT/VIN 时，频率保持恒定。

6.3.3 高级自动跳跃 Eco-mode 控制

TPS560200-Q1 采用高级自动跳跃 Eco-mode 设计，可在轻负载下提高效率。当输出电流在重负载条件下降低时，电感器电流也会降低。如果输出电流减到足够小，电感器电流纹波谷值将达到零电平，这是连续导通模式和不连续导通模式之间的边界。当检测到电感器电流为零时，整流低侧 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式。导通时间与连续导通模式下的导通时间大致相同。关断时间会增加，因为在负载电流较小时，将输出电容器放电到基准电压电平需要更长时间。轻负载运行 $I_{OUT(LL)}$ 电流的过渡点计算方法为方程式 1。

$$I_{OUT(LL)}=\frac{1}{2\times L_{OUT}\times fsw}\times\frac{(V_{IN}-V_{OUT})\times V_{OUT}}{V_{IN}} \quad (1)$$

6.3.4 软启动和预偏置软启动

TPS560200-Q1 具有 2ms 的内部软启动时间。EN 引脚变为高电平时，内部软启动功能开始斜升 PWM 比较器的基准电压。

TPS560200-Q1 包含一个独特电路，可在输出端存在预偏置的情况下，防止启动期间从输出端汲取电流。当软启动要求高于预偏置电平的电压（内部软启动电压超过反馈电压 V_{VSENSE}）时，控制器通过输出窄导通时间的首个低侧 FET 栅极驱动脉冲，缓慢激活同步整流功能。随后，控制器逐周期增加导通时间，直至其与由 (1D) 决定的时长一致（其中 D 为转换器占空比）。该方案可防止预偏置输出端初始灌电流，确保输出电压 (V_{OUT}) 平稳启动并斜升至稳压状态，同时为控制环路提供从预偏置启动模式向正常工作模式切换所需的过渡时间。

6.3.5 电流保护

使用逐周期谷值检测控制电路来实现输出过流保护 (OCP)。通过测量 PH 引脚和 GND 之间的低侧 FET 开关电压来监测开关电流。此电压与开关电流成正比。为了提升精确度，对电压感测进行了温度补偿。

在高侧 FET 开关导通期间，开关电流以线性速率增加，该速率由 V_{IN}、V_{OUT}、导通时间和输出电感器值决定。在低侧 FET 开关的导通阶段，此电流以线性方式下降。开关电流的平均值是负载电流 Iout。TPS560200-Q1 持续监测低侧 FET 开关电压，该电压在低侧导通期间与开关电流成正比。如果测得的电压高于与电流限制成正比的电压，则内部计数器在每个开关周期递增，并且转换器将保持低侧开关导通，直到测得的电压低于与电流限制对应的电压，此时该开关周期终止，新开关周期开始。在后续的开关周期中，导通时间将设为固定值，电流也将以相同的方式监控。

对于此类过流保护，有一些重要的注意事项。峰值电流为平均负载电流加上峰值间电感器电流的一半。谷值电流为平均负载电流减去峰值间电感器电流的一半。由于谷值电流用于检测过流阈值，因此负载电流高于过流阈值。另外，如果电流受限，输出电压往往会降低，因为要求的负载电流可能高于转换器的可用电流。这是非闩锁保护。当 VSENSE 电压低于目标电压的 63% 时，UVP 比较器会检测到 VSENSE 电压。检测到 UVP 电压 7µs 后，器件会关断，并在断续时间后重新启动。

过流状况消除后，输出电压将恢复为调节值。

6.3.6 热关断

TPS560200-Q1 监测 TPS560200-Q1 的温度。如果温度超出阈值（通常为 160°C），器件会关断。这属于非闩锁保护。

6.4 器件功能模式

6.4.1 正常运行

当输入电压高于 UVLO 阈值、EN 电压高于使能阈值时，TPS560200-Q1 可在正常开关模式下运行。当最小开关电流高于 0A 时，会出现正常连续导通模式 (CCM)。在 CCM 下，TPS560200-Q1 以 600kHz 的准固定频率运行。

Copyright © 2026 Texas Instruments Incorporated

6.4.2 Eco-mode 运行

TPS560200-Q1 在正常 CCM 工作模式下时，如果开关电流降至 0A，TPS560200-Q1 开始进入脉冲跳跃 Eco-mode 运行。每个开关周期之后，都会有一段节能睡眠时间。VFB 电压降至低于 Eco-mode 阈值电压后，睡眠时间结束。随着输出电流下降，开关脉冲之间的感知时间增加。

6.4.3 待机运行

TPS560200-Q1 在正常 CCM 或 Eco-mode 下运行时，可通过将 EN 引脚置为低电平让 TPS560200-Q1 进入待机状态。

Copyright © 2026 Texas Instruments Incorporated

7 应用和实施

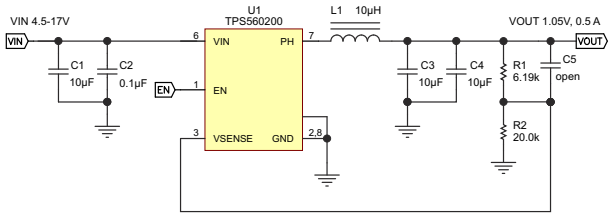
备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TPS560200-Q1 通常用作降压转换器，可将 4.5V 至 17V 的电压转换为较低的电压。

7.2 典型应用



Copyright © 2016, Texas Instruments Incorporated

图 7-1. 典型应用原理图

7.2.1 设计要求

对于这个设计示例，请使用表 7-1 中所示的输入参数。

表 7-1. 设计参数

参数	值
输入电压范围	4.5V 至 17V
输出电压	1.05V
输出电流	500mA
输出电压纹波	30mV/pp

7.2.2 详细设计过程

7.2.2.1 输出电压电阻器选型

输出电压可通过输出节点和 VFB 引脚间的电阻分压器进行设置。TI 建议采用容差为 1% 或更优的分压电阻器。首先使用 方程式 2 计算 V_{OUT}。

为了提高轻负载时的效率，请考虑使用具有更大阻值的电阻器。高电阻更容易受到噪声的影响，并且 VSENSE 输入电流产生的电压误差也将更明显。

$$R2 = \frac{R1 \times 0.8\ V}{V_{OUT} - 0.8V} \quad (2)$$

7.2.2.2 输出滤波器选型

与 TPS560200-Q1 搭配使用的输出滤波器是一个 LC 电路。此 LC 滤波器具有双极点：

$$F_P = \frac{1}{2\pi\sqrt{L_{OUT} \times C_{OUT}}} \quad (3)$$

Copyright © 2026 Texas Instruments Incorporated

在低频率下，整体环路增益是由输出设定点电阻分压器网络和 TPS560200-Q1 的内部增益设定的。低频相位是 180 度。在输出滤波器极点频率下，增益以每十倍频程 –40dB 的速率滚降，且相位快速下降。D-CAP2 控制方案引入了高频零点，将增益滚降的速率降至每十倍频程 –20dB，并在零点频率之上将相位增加到每十倍频程 90 度。为输出滤波器所选的电感和电容必须满足以下条件：方程式 3 的双极点应位于高频零点下方，同时二者间距需足够近，以确保高频零点提供的相位提升量能够为电路提供充足的相位裕度，从而保障电路稳定性。若要满足此要求，请使用 表 7-2 中推荐的值。

表 7-2. 建议的元件值

输出电压 (V)	R1 (kΩ)	R2 (kΩ)	C5 (pF)	L1 (µH)			C3 + C4 (µF)
				最小值	典型值	最大值	
1.0	4.99	20.0			10		10 + 10
1.05	6.19	20.0			10		10 + 10
1.2	10.0	20.0			10		10 + 10
1.5	17.4	20.0			10		10 + 10
1.8	24.9	20.0	可选）		10		10 + 10
2.5	42.2	20.0	可选）		10		10 + 10
3.3	61.9	20.0	可选）		10		10 + 10
5.0	105	20.0	可选）		10		10 + 10

由于直流增益取决于输出电压，因此所需的电感值会随着输出电压的增加而增加。通过添加一个与 R1 并联的前馈电容器 (C5)，可以进一步提升相位。前馈电容器对于 1.8V 或以上的输出电压最有效。

电感器峰峰值纹波电流、峰值电流和 RMS 电流使用 方程式 4、方程式 5 和 方程式 6 计算。额定电感器饱和电流必须大于计算出的峰值电流，RMS 或额定加热电流必须大于计算出的 RMS 电流。对 f_{SW} 使用 600kHz。

对 f_{SW} 使用 600kHz。确保所选电感器的电流额定值为方程式 5 的峰值电流和方程式 6 的 RMS 电流。

$$I_{LPP} = \frac{V_{OUT}}{V_{IN(max)}} \times \frac{V_{IN(max)} - V_{OUT}}{L_{OUT} \times fsw} \tag{4}$$

$$I_{LPEAK} = I_{OUT} + \frac{I_{LPP}}{2} \tag{5}$$

$$I_{L_{OUT}(RMS)} = \sqrt{I_{OUT}^2 + \frac{1}{12} I_{LPP}^2} \tag{6}$$

对于本设计示例，计算出的峰值电流为 0.582A，计算出的 RMS 电流为 0.502A。所用电感器为 Würth 744777910，峰值电流额定值为 2.6A，RMS 电流额定值为 2A。

电容器值和 ESR 决定输出电压纹波量。TPS560200-Q1 旨在与陶瓷或其他低 ESR 电容器配合使用。表 7-2 中提供了推荐值。使用 方程式 7 确定输出电容器所需的额定 RMS 电流。

$$I_{C_{OUT}(RMS)} = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{\sqrt{12} \times V_{IN} \times L_{OUT} \times fsw} \tag{7}$$

在此设计中，使用了 2 个 10µF MuRata GRM32DR61E106KA12L 输出电容器。每个电容器的典型 ESR 为 2mΩ。计算出的 RMS 电流为 0.047A，每个输出电容器的额定电流为 3A。

Copyright © 2026 Texas Instruments Incorporated

7.2.2.3 输入电容器选型

TPS560200-Q1 需要一个输入去耦电容器，并且根据应用需要一个大容量电容器。去耦电容器建议使用超过 10µF 的陶瓷电容器。从引脚 6 到地的额外 0.1µF 电容器 (C2) 是可选的，可用于提供额外的高频滤波。额定电容器电压必须大于最大输入电压。

Copyright © 2026 Texas Instruments Incorporated

7.2.3 应用曲线

V_{IN} = 12V，V_{OUT} = 1.05V，T_A = 25°C（除非另有说明）。

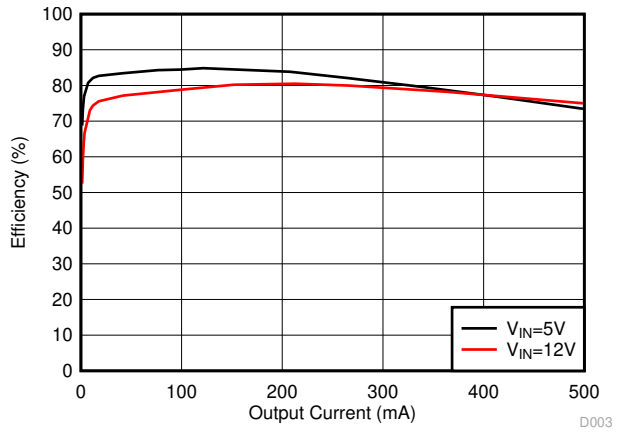


图 7-2. 效率

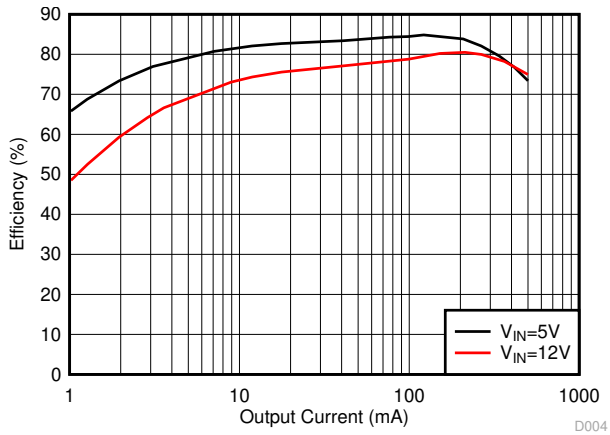


图 7-3. 轻负载效率

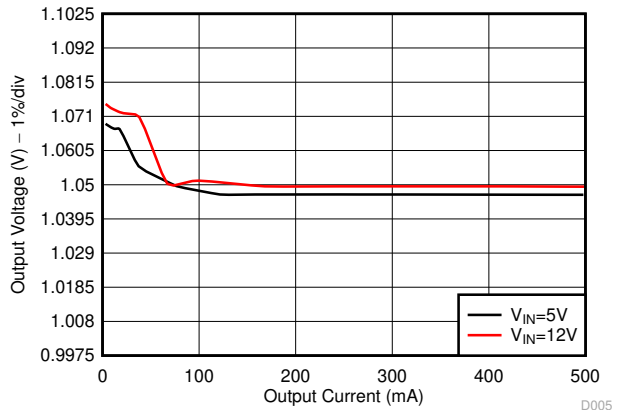


图 7-4. 负载调整率

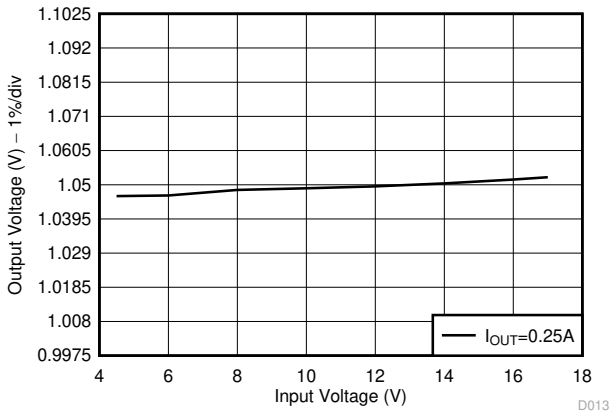


图 7-5. 线性调整率

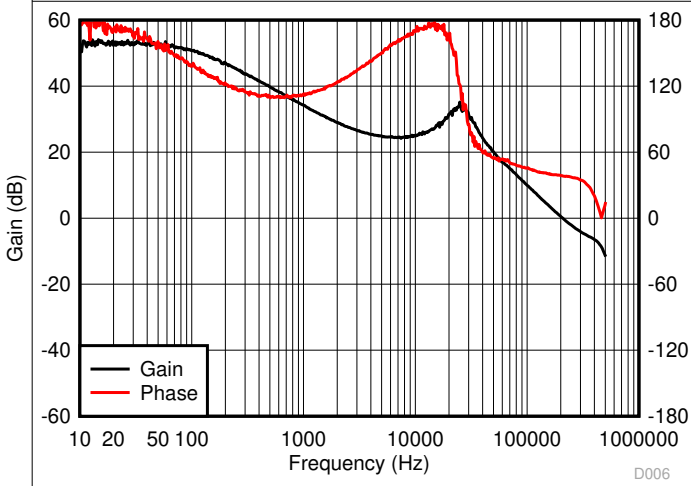


图 7-6. 环路响应，I_{OUT} = 0.25A

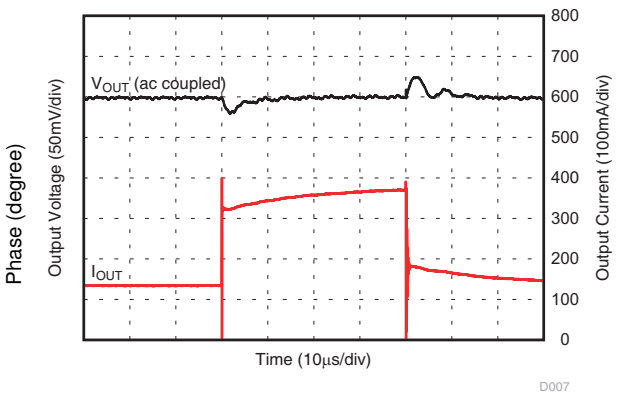


图 7-7. 瞬态响应，25% 至 75% 负载阶跃

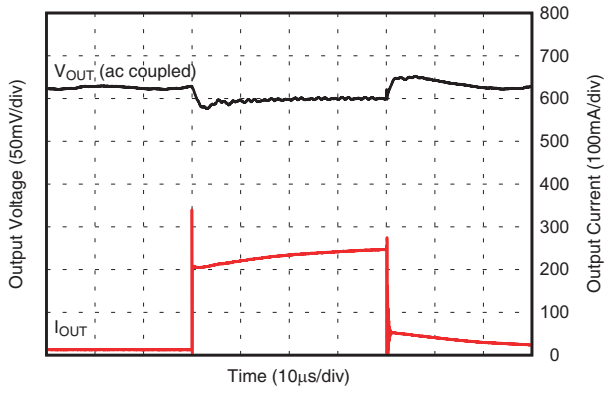


图 7-8. 瞬态响应，2% 至 50% 负载阶跃

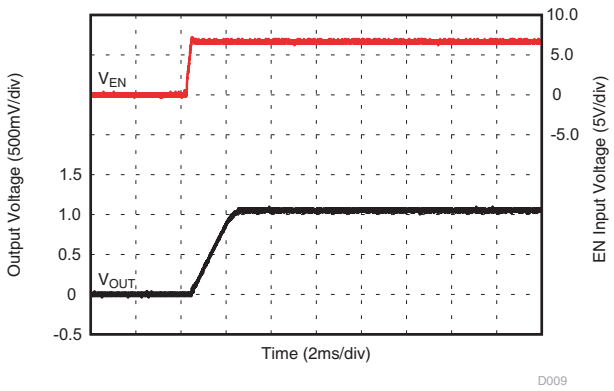


图 7-9. 相对于 EN 的启动

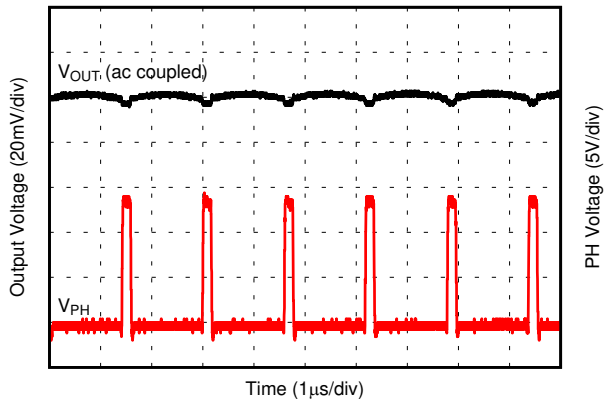


图 7-10. 输出纹波，I_{OUT} = 500mA

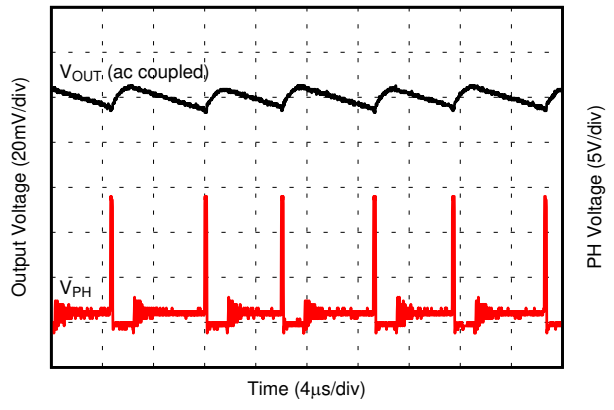


图 7-11. 输出纹波，I_{OUT} = 30mA

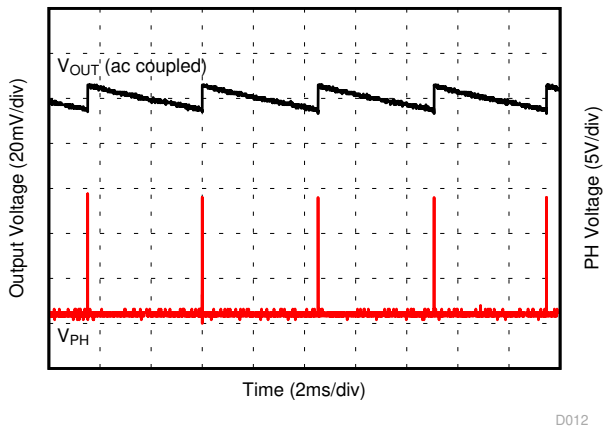


图 7-12. 输出纹波，I_{OUT} = 0mA

7.3 电源相关建议

TPS560200-Q1 设计为在 4.5V 至 17V 范围内的输入电源电压下运行。降压转换器要求输入电压高于输出电压才能正常工作。最大建议运行占空比为 75%。使用此标准，最小建议输入电压为 VO/0.75。

Copyright © 2026 Texas Instruments Incorporated

7.4 布局

7.4.1 布局指南

必须使用低 ESR 陶瓷旁路电容器将 VIN 引脚旁路至接地。请注意，应尽可能缩减由旁路电容器连接、VIN 引脚和 IC 的 GND 引脚组成的环路面积。推荐的典型旁路电容是带有 X5R 或 X7R 电介质的 10 µ F 陶瓷，理想情况下应尽量靠近器件的 VIN 和 GND 引脚放置。可以添加一个额外的高频旁路电容器。有关 PCB 布局示例，请参阅图 7-13。必须将 GND 引脚连接至 PCB 接地平面的 IC 引脚。PH 引脚必须布线至与该引脚直接相邻的小覆铜区。将从 PH 到输出电感器和输出电容器然后再回到 GND 的循环环路尽可能拉紧，同时保留足够的蚀刻宽度来减少铜的传导损耗。使用靠近 IC 的过孔将顶层接地铜平面连接到内部或底层接地平面。可以大致按如图所示方式放置附加外部元件。使用替代布局方案可能会获得可接受的性能；不过，该布局效果良好，可用作指南。

7.4.2 布局示例

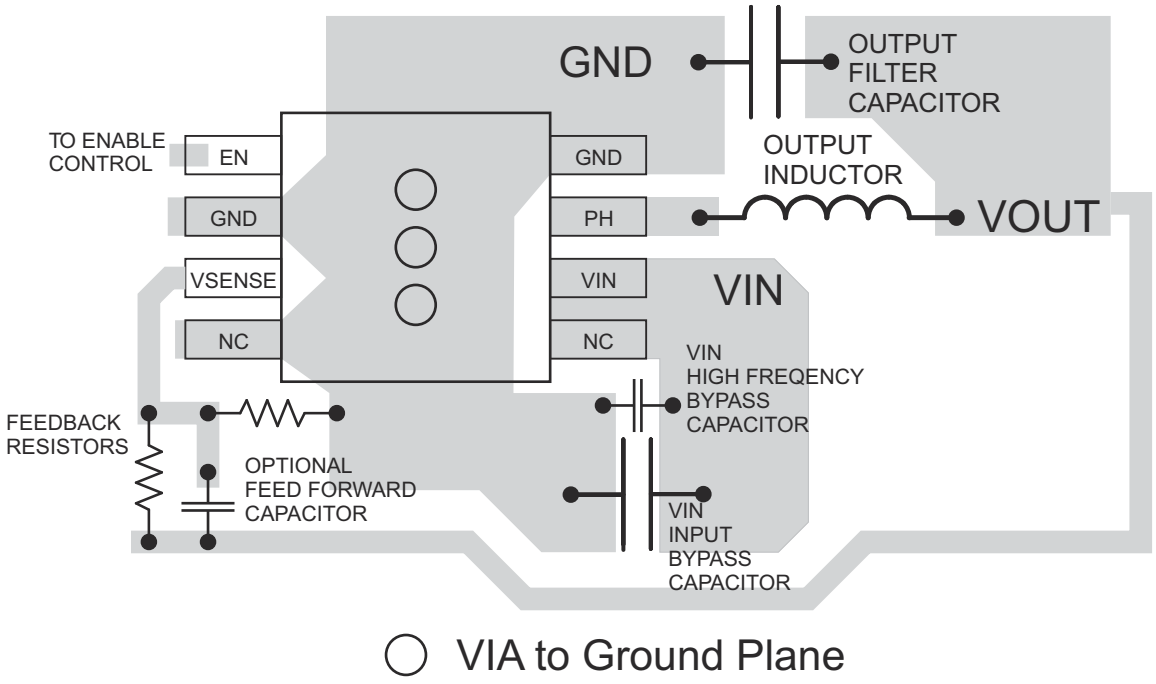


图 7-13. 布局原理图

8 器件和文档支持

8.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.3 商标

D-CAP2™ and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

8.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.5 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (May 2019) to Revision C (June 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 向数据表标题中添加了*汽车*	1
• 通篇删除了 Eco-mode 中的商标符号	1
• 通篇在 D-CAP2 商标后面添加了*控制方案*	1
• 在 *ESD 等级*表中将 ANSI/ESDA/JEDEC JS-001 更改为 AEC Q100-002	4
• 更新了 *ESD 等级*表中的表注 1，以符合汽车标准	4
• 向*电气特性*表中“导通时间”规格的表注 1 添加了链接	5
• 删除了*应用信息*中提及 WEBENCH 的内容	10

Changes from Revision A (May 2016) to Revision B (May 2019)	Page
• 仅进行编辑性更新；无技术更改	1

Changes from Revision * (April 2016) to Revision A (May 2016)	Page
• 将器件状态从“预发布”更改为量产	1

Copyright © 2026 Texas Instruments Incorporated

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS560200QDGKRQ1	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	NIPDAU | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	ZDNK
TPS560200QDGKRQ1.A	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	ZDNK
TPS560200QDGKRQ1.B	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	ZDNK
TPS560200QDGKTQ1	Active	Production	VSSOP (DGK) | 8	250 | SMALL T&R	Yes	NIPDAU | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	ZDNK
TPS560200QDGKTQ1.A	Active	Production	VSSOP (DGK) | 8	250 | SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	ZDNK
TPS560200QDGKTQ1.B	Active	Production	VSSOP (DGK) | 8	250 | SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	ZDNK

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS560200-Q1 :

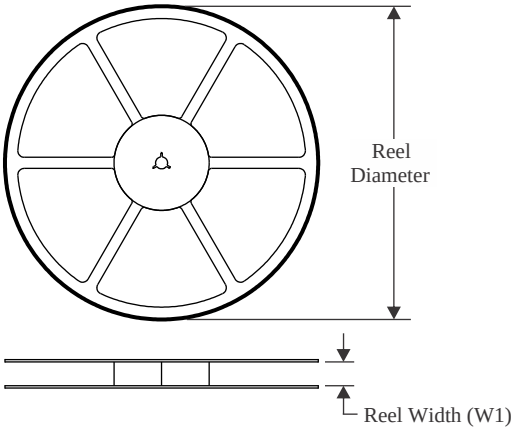
- Catalog : TPS560200

NOTE: Qualified Version Definitions:

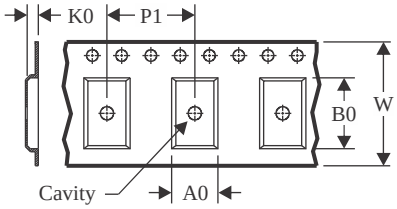
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

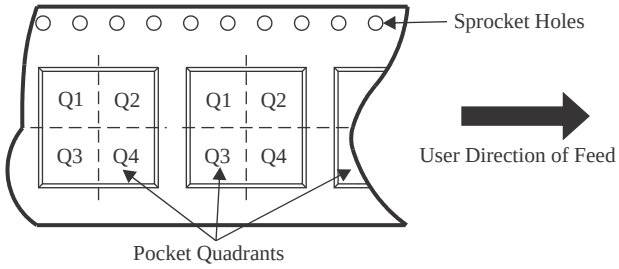


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

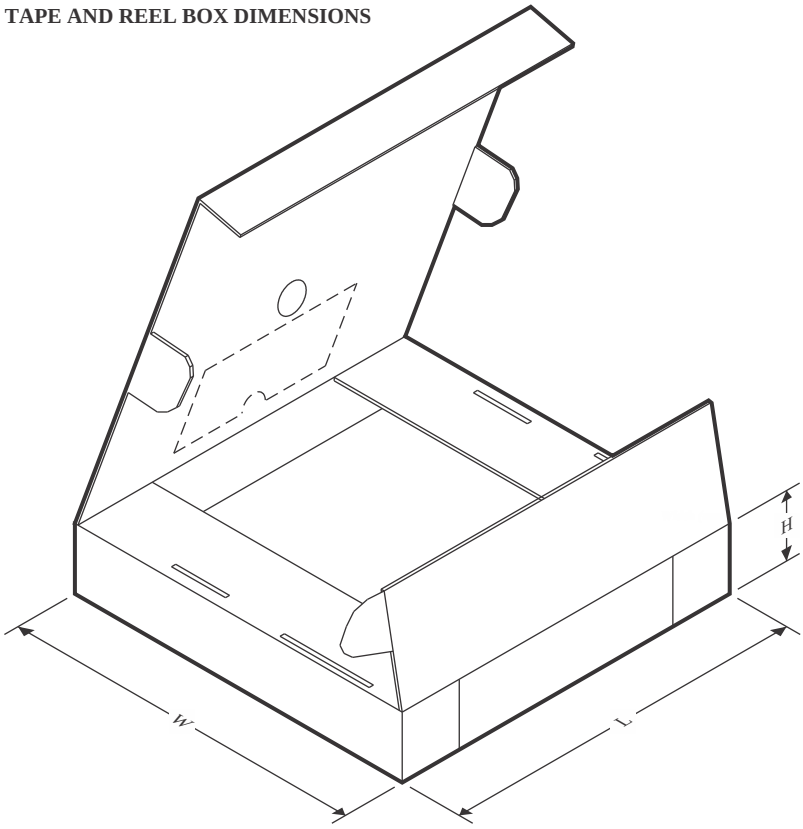
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS560200QDGKRQ1	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS560200QDGKRQ1	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS560200QDGKTQ1	VSSOP	DGK	8	250	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
TPS560200QDGKTQ1	VSSOP	DGK	8	250	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

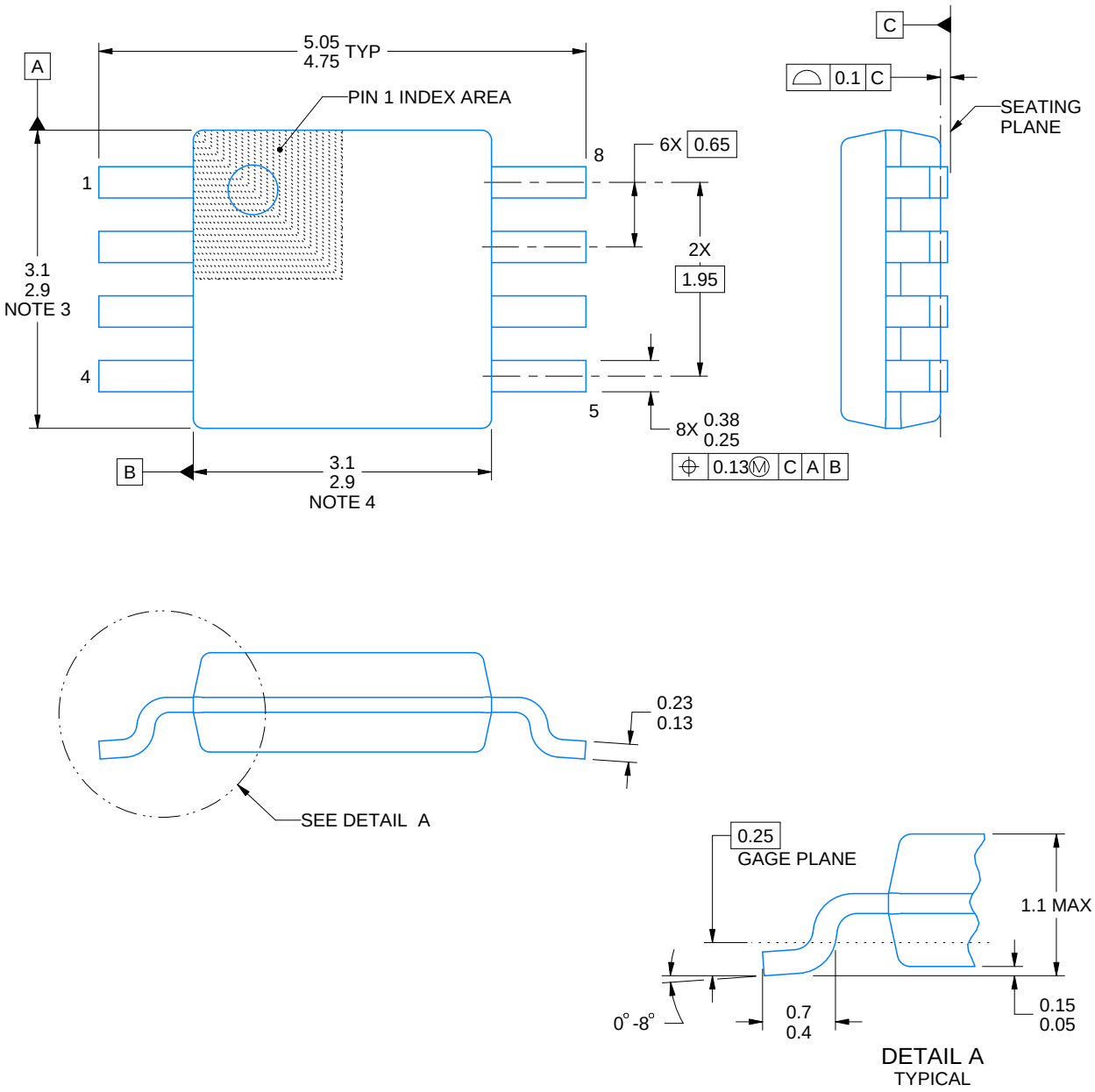
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS560200QDGKRQ1	VSSOP	DGK	8	2500	353.0	353.0	32.0
TPS560200QDGKRQ1	VSSOP	DGK	8	2500	366.0	364.0	50.0
TPS560200QDGKTQ1	VSSOP	DGK	8	250	366.0	364.0	50.0
TPS560200QDGKTQ1	VSSOP	DGK	8	250	353.0	353.0	32.0

PACKAGE OUTLINE

DGK0008A

VSSOP - 1.1 mm max height

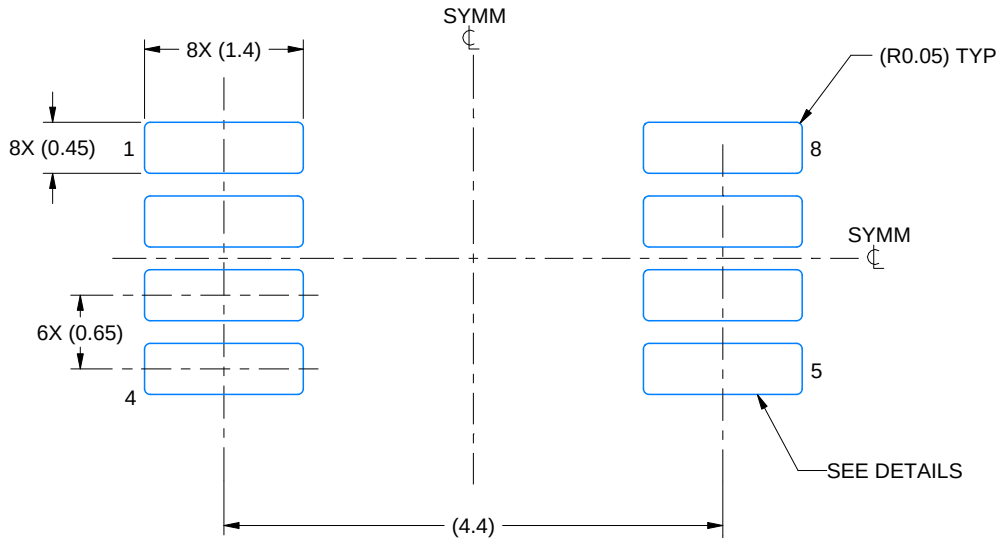
SMALL OUTLINE PACKAGE



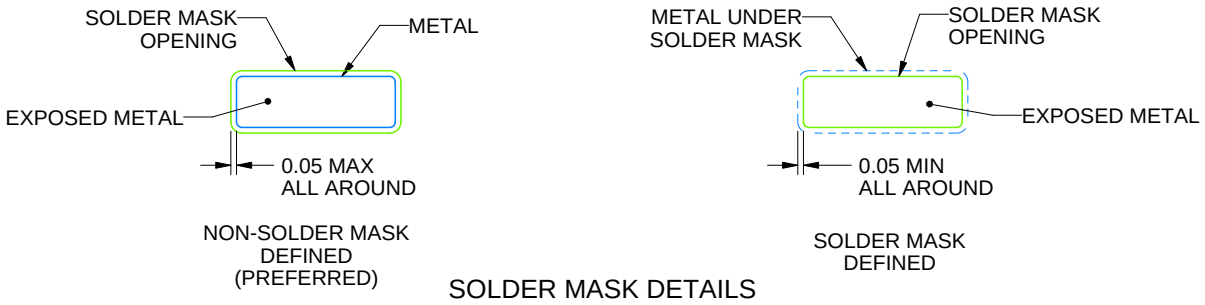
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X

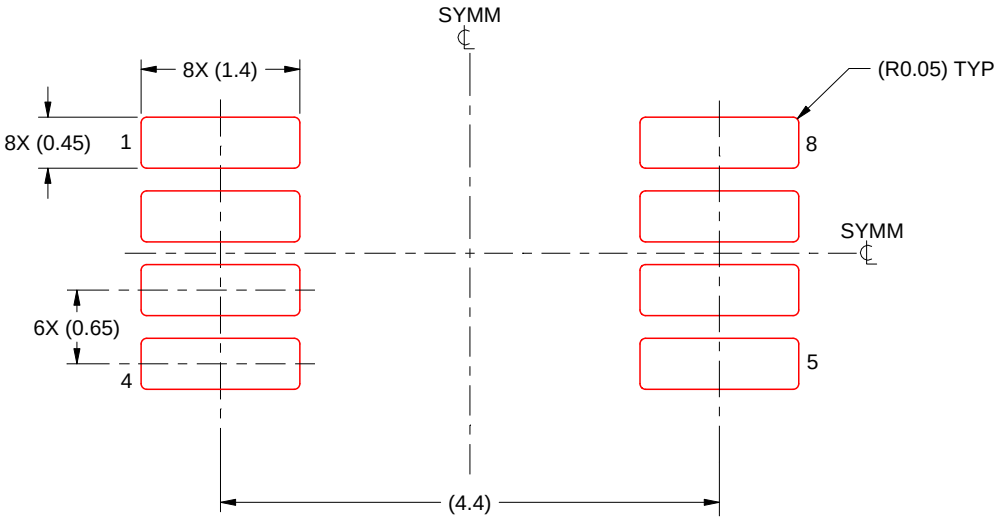


SOLDER MASK DETAILS

4214862/A 04/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.



SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月