

TPS53015 具有 PGOOD 的 4.5V 至 28V 输入 D-CAP2™ 同步降压转换器

1 特性

- D-CAP2™ 控制拓扑
 - 快速瞬态响应
 - 循环补偿无需外部器件
 - 与陶瓷输出电容器兼容
- 高初始基准精度 ($\pm 1\%$)
- 宽输入电压范围 4.5V 至 28V
- 输出电压范围为 0.77V 至 7V
- 低侧 $R_{DS(on)}$ 无损电流检测
- 固定软启动时间: 1.4ms
- 非灌电流预偏置软启动
- 开关频率: 500kHz
- 逐周期过流限制控制
- 轻负载下实现高效率的自动跳跃 Eco-mode
- 电源正常状态输出
- OCL/OVP/UVP/UVLO/TSD 保护
- 具有集成升压 PMOS 开关的自适应栅极驱动器
- 热补偿 OCP、4000ppm/°C
- 10 引脚 VSSOP

2 应用

- 适用于各种应用的低功耗系统负载点调节
 - 数字电视电源
 - 网络家庭终端设备
 - 数字机顶盒 (STB)
 - DVD 播放器/录像机
 - 游戏机等

3 说明

TPS53015 器件是一款采用自适应导通时间 D-CAP2 控制拓扑的单路同步降压控制器。该器件可帮助系统设计人员通过经济高效、外部元件数量少且待机电流低的设计方案，完善各种终端设备电源总线稳压器系列。TPS53015 的主控制环路采用 D-CAP2 模式控制，无需外部补偿元件便可实现快速瞬态响应。自适应导通时间控制可支持在重负载条件下的 PWM 模式与轻负载条件下的 Eco-mode 之间无缝切换。Eco-mode 运行可使器件在轻负载条件下保持高效率。该器件还能够适应诸如 POSCAP 或 SP-CAP 的低等效串联电阻 (ESR) 输出电容器，也能够适应超低 ESR 陶瓷电容器。该器件支持 4.5V 至 28V 的输入电压和 0.77V 至 7V 的输出电压，可实现便捷高效运行。

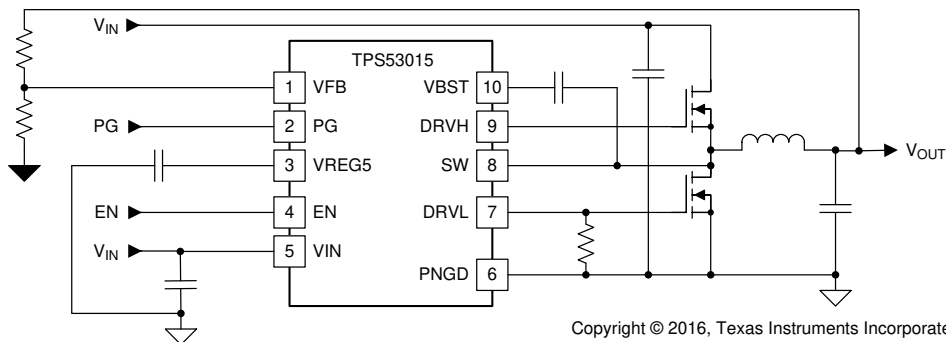
TPS53015 采用 3mm × 3mm 10 引脚 VSSOP (DGS) 封装，规定工作环境温度范围为 -40°C 至 85°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS53015	DGS (VSSOP , 10)	3mm × 4.9mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



Copyright © 2016, Texas Instruments Incorporated

简化版应用



内容

1 特性	1	6.4 器件功能模式	12
2 应用	1	7 应用和实施	13
3 说明	1	7.1 应用信息.....	13
4 引脚配置和功能	3	7.2 典型应用.....	14
5 规格	4	7.3 电源相关建议.....	17
5.1 绝对最大额定值.....	4	7.4 布局.....	17
5.2 ESD 等级.....	4	8 器件和文档支持	19
5.3 建议运行条件.....	4	8.1 文档支持.....	19
5.4 热性能信息.....	5	8.2 接收文档更新通知.....	19
5.5 电气特性.....	5	8.3 支持资源.....	19
5.6 典型特性.....	7	8.4 商标.....	19
6 详细说明	10	8.5 静电放电警告.....	19
6.1 概述.....	10	8.6 术语表.....	19
6.2 功能方框图.....	10	9 修订历史记录	19
6.3 特性说明.....	10	10 机械、封装和可订购信息	21

4 引脚配置和功能

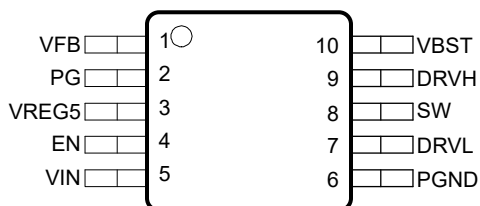


图 4-1. DGS 封装，10 引脚 VSSOP (俯视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
DRVH	9	O	高侧 N 通道 MOSFET 栅极驱动器输出。以 SW 为参考的驱动器在 SW(OFF) 与 VBST(ON) 之间切换。
DRVL	7	O	低侧 N 通道 MOSFET 栅极驱动器输出。以 PGND 为参考的驱动器在 PGND(OFF) 与 VREG5(ON) 之间切换。
EN	4	I	使能。上拉该引脚可使转换器使能。
PG	2	O	开漏电源正常状态输出。
PGND	6	I	系统地。
SW	8	I/O	高侧驱动器和过流比较器的开关节点连接。
VBST	10	I	高侧 MOSFET 栅极驱动器自举电压输入。在 VBST 和 SW 之间连接电容器。VREG5 和 VBST 之间连接有一个内部二极管
VFB	1	I	D-CAP2 控制拓扑反馈输入。通过电阻分压器连接至输出电压。
VIN	5	I	5V 线性稳压器电源输入。使用容值至少为 0.1 μ F 的高质量陶瓷电容器旁路至 GND。
VREG5	3	O	5V 线性稳压器输出，同时为 MOSFET 驱动器供电。使用容值至少为 4.7 μ F 的高质量陶瓷电容器旁路至 GND。当 EN 置为高电平时，VREG5 激活。

(1) I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）^{(1) (2)}

		最小值	最大值	单位
输入电压范围	VIN、EN、SW	-0.3	30	V
	VBST	-0.3	36	
	(VBST - SW)、VFB	-0.3	6	
	SW (10ns 瞬态值)	-3.0	30	
输出电压范围	DRVH	-2	36	V
	DRVH - SW	-0.3	6	
	DRVL、VREG5、PG	-0.3	6	
	PGND	-0.3	0.3	
结温范围, T_J		-40	150	°C
贮存温度, T_{stg}		-55	150	°C

(1) 应力超出绝对最大额定值中列出的值时，可能会对器件造成永久损坏。这些值仅为应力额定值，并不意味着器件在这些条件下、或是在超出建议运行条件的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 所有电压均以器件 GND 终端为参考。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22C101 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
输入电源电压范围	VIN	4.5	28	V
输入电压范围	VBST	-0.1	33.5	V
	VBST - SW	-0.1	5.5	
	VFB	-0.1	5.5	
	EN	-0.1	28	
	SW	-1.0	28	
	DRVH	-1.0	33.5	
输出电压范围	DRVH - SW	-0.1	5.5	V
	DRVL、VREG5、PG	-0.1	5.5	
	PGND	-0.1	0.1	
	自然通风工作温度范围, T_A	-40	85	°C
工作结温, T_J		-40	125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPS53015	单位
		DGS (VSSOP)	
		10 引脚	
$R_{\theta JA}$	结至环境热阻	109.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	31.2	°C/W
$R_{\theta JB}$	结至电路板热阻	54.7	°C/W
ψ_{JT}	结至顶部特征参数	0.9	°C/W
ψ_{JB}	结至电路板特征参数	54.1	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标 应用手册](#)。

5.5 电气特性

在工作环境温度范围内, $V_{IN} = 12V$ (除非另有说明)

参数		条件	最小值	典型值	最大值	单位
电源电流						
I _{IN}	电源电流	V _{IN} 电流, EN = 5V, V _{VFB} = 0.8V, V _{SW} = 0V, T _A = 25°C		660		μ A
I _{VINSDN}	关断电流	V _{IN} 电流, T _A = 25°C, 无负载, V _{EN} = 0V, V _{REG5} = OFF		6.0		μ A
VFB 电压和放电电阻						
V _{VFBTHL}	阈值电压	V _{OUT} = 1.05V, T _A = 25°C	765.3	773.0	780.7	mV
TC _{VFB}	温度系数 ⁽¹⁾	T _A = 25°C	-140		140	ppm/°C
I _{VFB}	输入电流	VFB = 0.8V, T _A = 25°C	-150	-10	100	nA
VREG5 OUTPUT						
V _{VREG5}	输出电压	T _A =25°C, 6V < V _{IN} < 28V, I _{VREG5} = 5mA		5.1		V
I _{VREG5}	输出电流	V _{VIN} = 5.5V, V _{VREG5} = 4.0V, T _A = 25°C		120		mA
输出：N 通道 MOSFET 栅极驱动器						
R _{DRVH}	电阻	源电流, I _{DRVH} = - 50mA, T _A = 25°C		3.2	4.7	Ω
		灌电流, I _{DRVH} = 50mA, T _A = 25°C		1.4	2.4	
R _{DRVL}	电阻	源电流, I _{DRVL} = - 50mA, T _A = 25°C		6.9	8.2	Ω
		灌电流, I _{DRVL} = 50mA, T _A = 25°C		0.8	1.7	
t _D	死区时间 ⁽¹⁾	DRVH-low 至 DRVL-on		15		ns
		DRVL-low 至 DRVH-on		20		
内部自举二极管						
V _{FBST}	正向电压	V _{VREG5-VBST} , I _F = 10mA, T _A = 25°C		0.1	0.2	V
软启动时间						
t _{ss}	内部软启动时间			1.4		ms
电源正常						
V _{PGTH}	PGOOD 阈值	PGOOD 低电平		84		%
		PGOOD 高电平		116		%
I _{PG}	PGOOD 灌电流	V _{PG} = 0.5V		5		mA

5.5 电气特性 (续)

在工作环境温度范围内, $V_{IN} = 12V$ (除非另有说明)

参数		条件	最小值	典型值	最大值	单位
t _{PGDLY}	PGOOD 延迟时间	PGOOD 输入的延迟	1.2			ms
		PGOOD 输出延迟	2			μs
t _{PGCOMPSS}	PGODD 比较器启动延迟	PGOOD 比较器唤醒延迟	2.3			ms
UVLO						
V _{UVVREG5}	VREG5 UVLO 阈值	VREG5 上升	4.0			V
		迟滞	0.3			
逻辑阈值						
V _{ENH}	高电平阈值电压		1.6			V
V _{ENL}	低电平阈值电压		0.5			V
R _{EN}	EN 引脚到 GND 电阻	V _{EN} = 12V	225	450	900	k Ω
电流检测						
I _{TRIP}	拉电流	V _{DRV L} = 0.1V , T _A = 25°C	14.3	15	15.8	μ A
TC _{VTRIP}	V _{TRIP} 温度系数	相对于 T _A = 25°C	4000			ppm/°C
V _{OCL}	电流限制阈值	R _{TRIP} = 75k Ω , T _A = 25°C	234	336	424	mV
		R _{TRIP} = 27k Ω , T _A = 25°C	121	174	220	
		R _{TRIP} = 6.8k Ω , T _A = 25°C	35	50	63	
导通计时器控制						
t _{ON}	导通时间 ⁽¹⁾	V _{OUT} = 1.05V	250			ns
t _{OFF(min)}	最短关断时间	V _{IN} = 4.5V , V _{VFB} = 0.7V , T _A = 25°C	230			ns
输出欠压和过压保护						
V _{OVP}	输出 OVP 跳变阈值	OVP 检测电压	115%	120%	125%	
t _{OVPDEL}	输出 OVP 传播延迟		10			μ s
V _{UVP}	输出 UVP 跳变阈值	UVP 检测电压	63%	68%	73%	
t _{UVPDEL}	输出 UVP 延迟		1			ms
t _{UVPEN}	输出 UVP 启用延迟		1.7	2.2	2.7	ms
热关断						
T _{SDN}	热关断阈值	关断温度 ⁽¹⁾	150			°C
		迟滞 ⁽¹⁾	25			

(1) 根据设计指定。未经生产测试。

5.6 典型特性

$V_{IN} = 12V$, $T_A = 25^{\circ}C$ (除非另有说明)

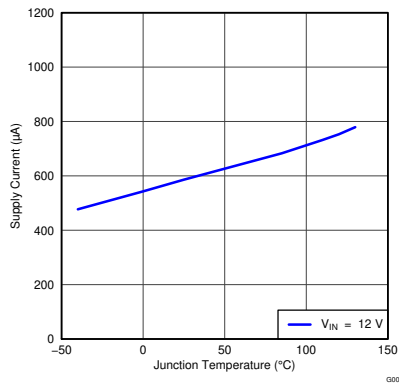


图 5-1. VIN 电源电流与结温间的关系

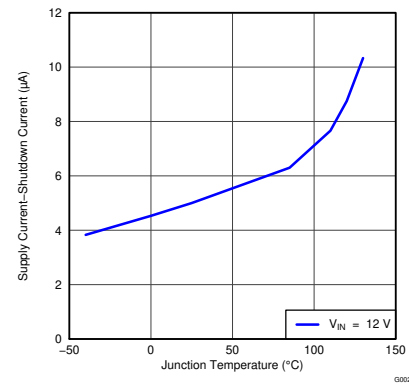


图 5-2. VIN 关断电流与结温之间的关系

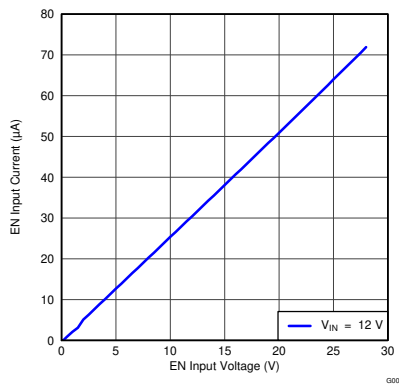


图 5-3. EN 输入电流与 EN 输入电压间的关系

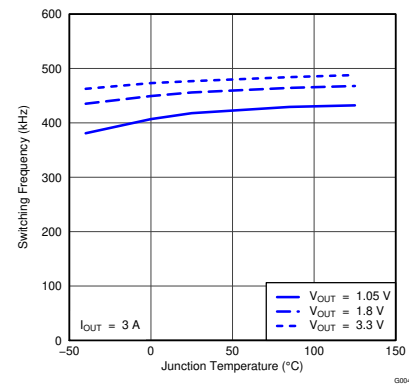


图 5-4. 开关频率与结温的关系

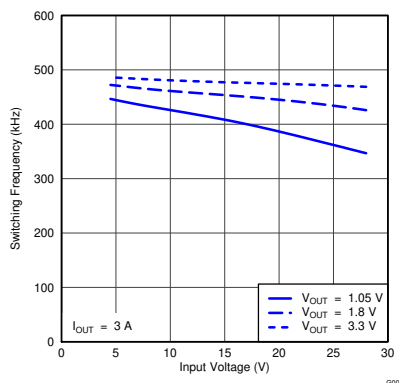


图 5-5. 开关频率与输入电压间的关系

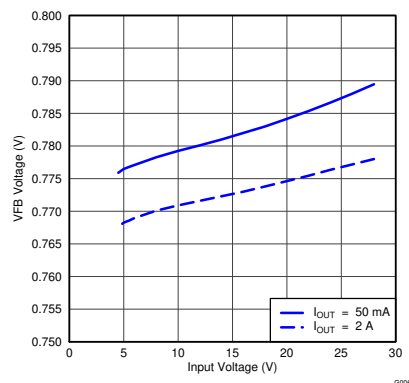


图 5-6. VFB 电压与输入电压之间的关系

5.6 典型特性 (续)

$V_{IN} = 12V$, $T_A = 25^\circ C$ (除非另有说明)

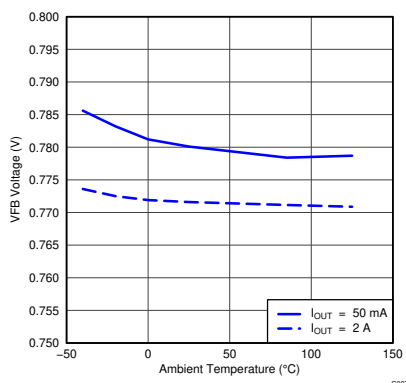


图 5-7. VFB 电压与环境温度间的关系

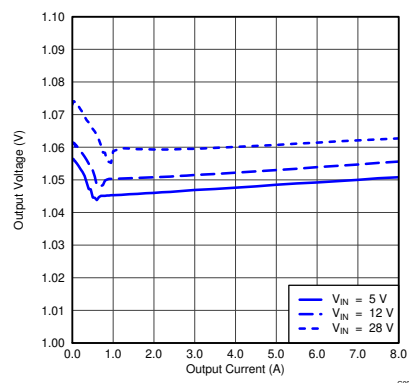


图 5-8. 负载调整率

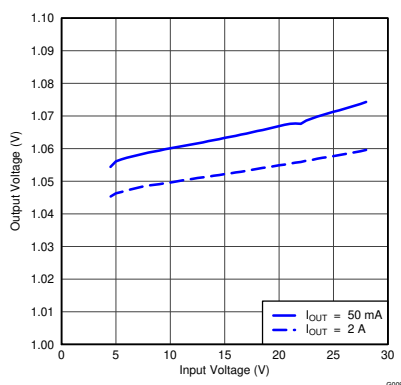


图 5-9. 线性调整率

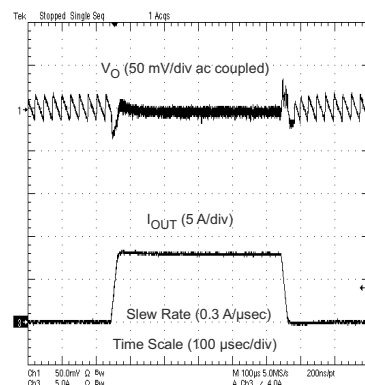


图 5-10. 瞬态响应

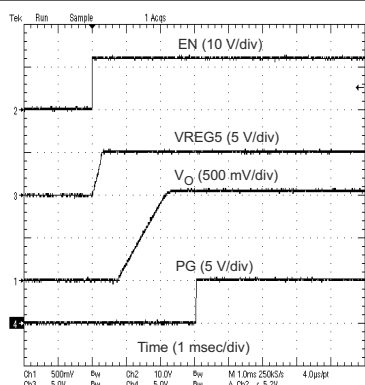


图 5-11. 启动波形

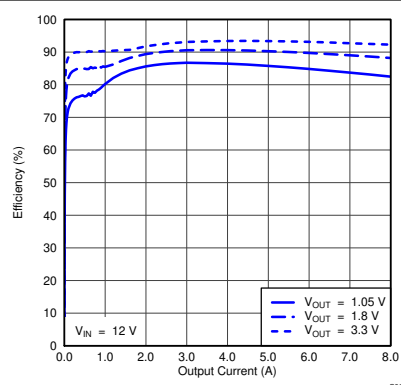


图 5-12. 效率与输出电流的关系

5.6 典型特性 (续)

$V_{IN} = 12V$, $T_A = 25^\circ C$ (除非另有说明)

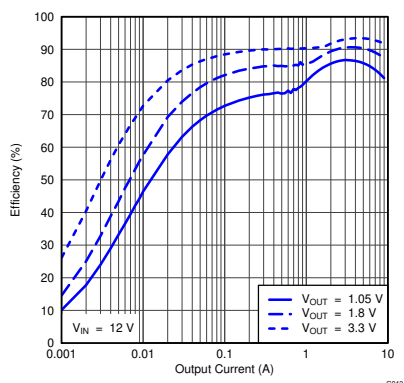


图 5-13. 轻负载效率与输出电流之间的关系

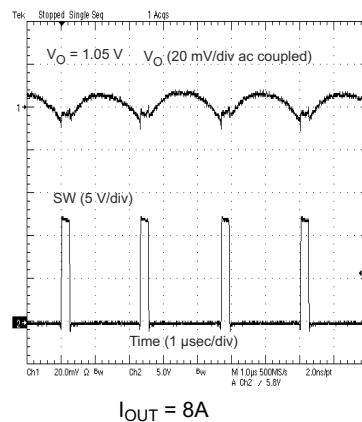


图 5-14. 输出电压纹波

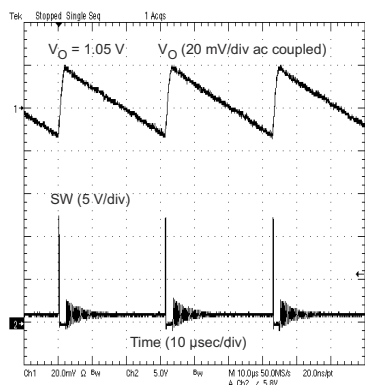


图 5-15. 输出电压纹波

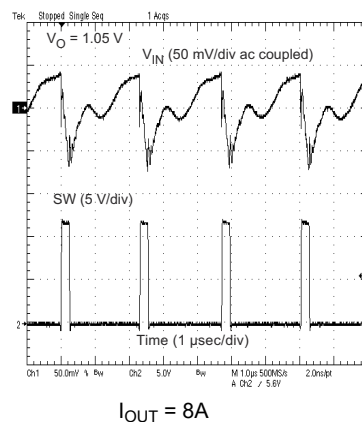


图 5-16. 输入电压纹波

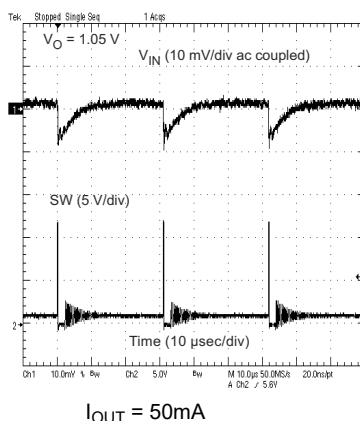


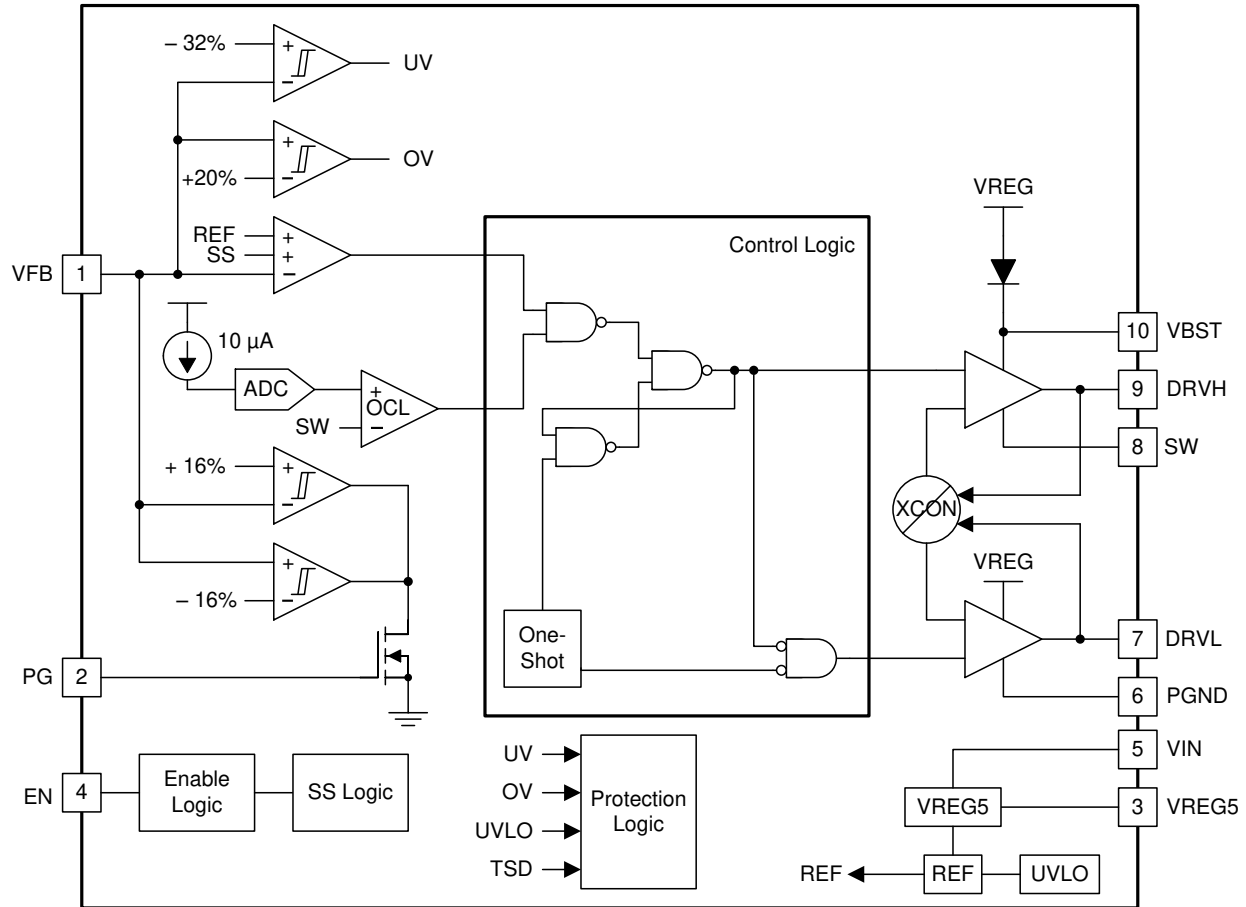
图 5-17. 输入电压纹波

6 详细说明

6.1 概述

TPS53015 是一款单路同步降压控制器。该器件采用 D-CAP2 控制拓扑运行。D-CAP2 控制拓扑具有快速瞬态响应，可减少满足特定性能要求所需的输出电容。专有内部电路允许使用低 ESR 输出电容器，包括陶瓷和特殊聚合物类型。

6.2 功能方框图



Copyright © 2016, Texas Instruments Incorporated

6.3 特性说明

6.3.1 驱动器

TPS53015 器件包含两个高电流电阻式 MOSFET 栅极驱动器。低侧驱动器是一款以 PGND 为参考、由 VREG5 供电的驱动器，旨在驱动高电流、低 $R_{DS(on)}$ N 通道 MOSFET 的栅极，其源极连接至 PGND。高侧驱动器是一款以浮动的 SW 为参考的 VBST 供电驱动器，旨在驱动高电流、低 $R_{DS(on)}$ N 通道 MOSFET 的栅极。为了在高侧驱动器导通期间维持 VBST 电压，需要在 SW 和 VBST 之间放置一个电容器。每个驱动器消耗的平均电流等于栅极电荷 (Q_g 和 $V_{gs} = 5V$) 乘以开关频率 (f_{sw})。为了防止直通，在每次驱动器切换之间，高侧和低侧驱动器均关闭时会存在一个较短的死区时间。在此期间，电感器电流由其中一个 MOSFET 的体二极管承载。

6.3.2 5V 稳压器

TPS53015 具有一个内部 5V 低压降 (LDO) 稳压器，可为两个所有驱动器和器件内部逻辑提供稳定电压。需要在 VREG5 和 GND 之间连接一个优质 $4.7 \mu F$ 或更大的陶瓷电容器，以稳定内部稳压器。

6.3.3 软启动和预偏置软启动时间

TPS53015 采用内部固定的 1.4ms 软启动时间。当 EN 引脚变为高电平且 VREG5 电压高于 UVLO 阈值时，内部 DAC 会将 PWM 比较器的参考电压逐步提升。在启动期间保持对输出电压的平滑控制。

该器件包含一种独特的电路，可在输出端存在预偏置时，防止启动期间从输出端汲取电流。当软启动要求高于预偏置电平的电压（内部软启动时间超过内部反馈电压 VFB）时，控制器通过输出窄导通时间的首个低侧 FET 栅极驱动脉冲，缓慢激活同步整流功能。随后，控制器逐周期增加导通时间，直至达到由 (1D) 决定的导通时间，其中 D 为转换器的占空比。该方案可防止预偏置输出端在启动初期灌电流，并确保输出电压 (V_{OUT}) 从预偏置启动到正常工作模式期间平稳启动并逐步进入稳压状态。

6.3.4 过流保护

TPS53015 器件具有逐周期过流限制功能。过流通过在低侧驱动器导通期间监测低侧 MOSFET R_{DS(on)} 上的压降来限制电感器谷值电流。如果电感器电流大于过流限制 (OCL)，该器件会延迟下一个开关周期的启动，直到检测到的电感器电流降至 OCL 电流以下。MOSFET R_{DS(on)} 电流检测用于提供无需外部器件的高精度且具有成本效益的设计。为了对 OCL 进行编程，必须在 DRV1 和 PGND 之间连接一个电阻器。推荐值如表 6-1 所示。

表 6-1. OCL 电阻值

电阻器值 (kΩ)	V _{TRIP} (V)
6.8	0.050
11	0.087
18	0.125
27	0.174
39	0.224
56	0.274
75	0.336

使用方程式 1 计算 I_{OCL}。

$$I_{OCL} = \left(\frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{2 \times L \times f_{SW} \times V_{IN}} \right) + \frac{V_{TRIP}}{R_{DS(ON)}} \quad (1)$$

在整个工作温度范围内，跳变电压设置在 0.05V 到 0.336V 之间，其中包括针对 R_{DS(on)} 温度依赖性的 4000ppm/°C 温度斜率补偿。如果负载电流超过过流限制，则电压开始下降。如果过流条件持续存在，输出电压会降至欠压保护阈值以下，器件会关断。

6.3.5 过压和欠压保护

TPS53015 器件监测经过电阻器分压的反馈电压，以检测过压或欠压状态。如果反馈电压高于参考电压的 120%，则 OVP 比较器输出变为高电平，电路将锁存关断高侧 MOSFET 驱动器，并锁存导通低侧 MOSFET 驱动器。

当反馈电压低于参考电压的 68% 时，UVP 比较器输出变为高电平，且内部 UVP 延迟计数器开始计数。1ms 后，器件会锁存关断高侧和低侧 MOSFET 驱动器。该功能在上电约 2.2ms 后启用。当 EN 变为低电平时，OVP 和 UVP 锁存关断状态将被复位。

6.3.6 UVLO 保护

TPS53015 通过监测 VREG5 引脚的电压来提供欠压锁定保护 (UVLO)。如果 VREG5 引脚电压低于 UVLO 阈值电压，器件将关断。所有输出驱动器均关闭。UVLO 是一种非锁存保护机制。

6.3.7 热关断

在正常运行期间，当 TPS53015 器件温度超过阈值（通常为 150°C）时，器件会关闭。当温度降至阈值以下时，器件会再次启动。在 VIN 启动期间，如果 VREG5 输出电压低于标称值，器件会将热关断阈值保持在低于 150°C 的水平。在 VIN 上升期间，结温 (T_J) 必须保持低于 110°C。

6.3.8 电源正常

VFB 引脚测量电源正常输出，该功能在软启动周期完成后激活。如果输出电压在目标电压的 ±16% 范围内，则内部比较器会检测到电源正常状态，并且电源正常信号会在 1.2ms 延迟后变为高电平。在启动期间，该内部延迟在软启动时间的 2.2 倍之后开始，以避免电源正常信号出现毛刺。如果反馈电压超出目标值的 ±16% 范围，则电源正常信号会在 2μs 延迟后变为低电平。

6.4 器件功能模式

6.4.1 PWM 操作

TPS53015 器件的主控制环路是自适应导通时间脉宽调制 (PWM) 控制器，支持专有 D-CAP2 控制拓扑。D-CAP2 控制拓扑将自适应导通时间控制与内部补偿电路相结合，在使用低 ESR 和陶瓷输出电容器时，实现伪固定频率和外部元件较少的配置。即使输出端几乎没有纹波，D-CAP2 控制拓扑也能保持稳定。在每个周期开始时，高侧 MOSFET 导通。当内部计时器到期时，该 MOSFET 关断。该计时器由转换器输入电压 VIN 和输出电压 (V_{OUT}) 决定，以便在整个输入电压范围内保持伪固定频率，因此称为自适应导通时间控制。当反馈电压降至额定电压之下时，导通时间计时器将重置，高侧 MOSFET 将再次开启。参考电压中加入了内部斜坡以模拟输出纹波，从而使 D-CAP2 控制拓扑不再需要由 ESR 引起的输出纹波。

6.4.2 自动跳跃 Eco-mode 控制

TPS53015 器件采用 Auto-Skip Eco-mode 运行，以提高轻负载效率。随着输出电流从重负载状态下降，电感器电流也会降低，最终降至纹波谷值达到零电平时的点，此时即为连续导通模式和不连续导通模式之间的边界。当器件检测到电感器电流为零时，整流 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式。导通时间保持在连续导通模式运行期间的大约一半，因为在较小的负载电流下，需要更长时间才能将输出电容器放电至基准电压电平。使用 500kHz 开关频率，利用方程式 2 计算过渡到轻负载运行电流 (I_{OX(LL)}) 的转换点。

$$I_{OUT(LL)} = \frac{1}{2 \times L \times f_{SW}} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (2)$$

7 应用和实施

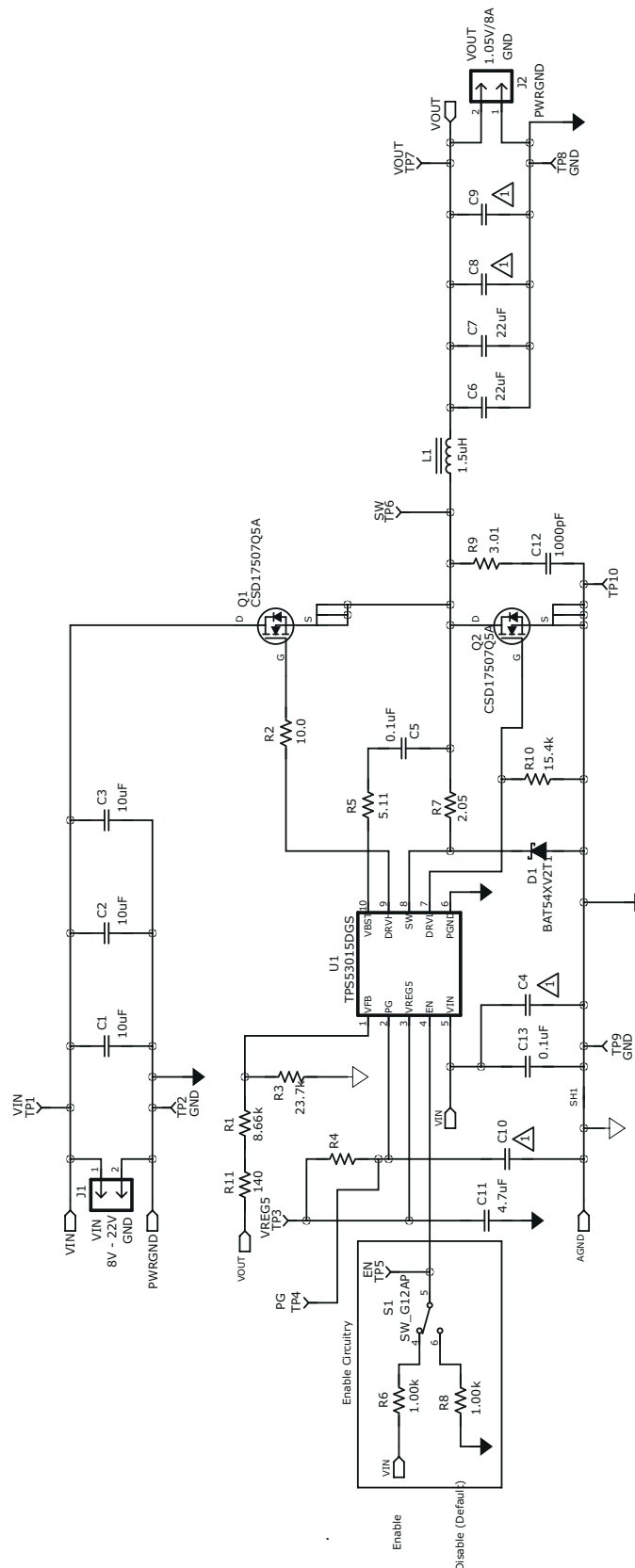
备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

此设计示例介绍了成本受限应用中的 D-CAP2 控制拓扑。此设计在松散稳压的 12V (8V-22V) 电源输入下提供高达 8A 的 1.05V 输出，展示了 TPS53015 在典型负载点应用中的使用方式。

7.2 典型应用



Notes:  NOT POPULATED

7.2.1 设计要求

表 7-1. TPS53015 设计要求

参数	测试条件	最小值	典型值	最大值	单位
输入特性					
电压范围		8.0	12	22	V
最大输入电流	$V_{IN} = 12V, I_{OUT} = 8A$		0.9		A
空载输入电流	$V_{IN} = 12V, I_{OUT} = 0A$		0.6		mA
输出特性					
输出电压			1.05		V
输出电压调节	设定点精度 ($V_{IN} = 12V, I_{OUT} = 8A$)	-2%		2%	
	线路调整 ($V_{IN} = 8.0V-22V, I_{OUT} = 8A$)		1%		
	负载调整 ($V_{IN} = 12V, I_{OUT} = 0A-8A$)		1.5%		
输出电压纹波	$V_{IN} = 12V, I_{OUT} = 8A$		20		mVpp
输出负载电流		0		8.0	A
过流限值	$V_{IN} = 12V$		11		
系统特性					
开关频率			500		kHz
峰值效率	$V_{IN} = 12V, I_{OUT} = 3.2A$		86.5%		
满负载效率	$V_{IN} = 12V, I_{OUT} = 8.0A$		81.4%		
工作温度			25		°C

7.2.2 详细设计过程

7.2.2.1 确定电感值

选择电感值时，应使最大负载下的峰值间纹波电流约为 30%。较大的纹波电流会增加输出纹波电压、改善信噪比，并有助于系统稳定运行。使用[方程式 3](#) 计算 L_{OUT} 的值。

$$L_{OUT} = \frac{V_{IN(MAX)} - V_{OUT}}{I_{L(RIPPLE)} \times f_{SW}} \times \frac{V_{OUT}}{V_{IN(MAX)}} \quad (3)$$

电感器电流额定值必须同时满足 RMS (热) 电流和峰值 (饱和) 电流要求。RMS 电流和峰值电感电流可按[方程式 4](#) 所示进行估算。

$$I_{L(RIPPLE)} = \frac{V_{IN(MAX)} - V_{OUT}}{L_{OUT} \times f_{SW}} \times \frac{V_{OUT}}{V_{IN(MAX)}} \quad (4)$$

$$I_{L(PEAK)} = \frac{V_{TRIP}}{R_{DS(ON)}} + I_{L(RIPPLE)} \quad (5)$$

$$I_{L(RMS)} = \sqrt{I_{OUT}^2 + \frac{1}{12} \times I_{L(RIPPLE)}^2} \quad (6)$$

备注

方程式 6 用作一般参考。为了进一步改善瞬态响应，可以进一步减小输出电感，但必须结合输出电容器的选择综合考虑。

7.2.2.2 输出电容器

电容器容值和 ESR 决定了输出电压纹波和负载瞬态响应。建议使用具有 X5R 电介质或更高等级电介质的陶瓷输出电容器。

$$C_{OUT} = \frac{I_{L(RIPPLE)}}{8 \times V_{OUT(RIPPLE)}} \times \frac{1}{f_{SW}} \quad (7)$$

$$C_{OUT} = \frac{\Delta I_{LOAD}^2}{2 \times V_{OUT} \times \Delta V_{OS}} \times L_{OUT} \quad (8)$$

其中

- ΔV_{OS} 是负载转换过程中允许的过冲电压量

$$C_{OUT} = \frac{\Delta I_{LOAD}^2}{2 \times K \times \Delta V_{US}} \times L_{OUT} \quad (9)$$

其中

- ΔV_{US} 是负载转换过程中允许的下冲电压量

$$K = (V_{IN} - V_{OUT}) \times \left(\frac{t_{ON}}{t_{ON} - t_{OFF(min)}} \right) \quad (10)$$

其中

- $t_{OFF(min)}$ 是最短关断时间

选择大于根据方程式 7、方程式 8 和方程式 9 计算得出的最大值的电容值。建议的最小输出电容值为 44 μF 。

7.2.2.3 输入电容器

TPS53015 器件需要输入去耦电容器，并且根据应用需求可能需要大容量电容器。建议输入电容器采用最小值为 10 μF 的高质量陶瓷电容器。额定电容器电压必须大于最大输入电压。

7.2.2.4 自举电容器

TPS53015 器件需要在 SW 和 VBST 之间连接一个自举电容器，为高侧驱动器提供浮动电源。建议使用电容值至少为 0.1 μF 的高质量陶瓷电容器。电容器的额定电压必须大于 10V。

7.2.2.5 VREG5 电容器

该 TPS53015 器件要求绕过 VREG5 稳压器。必须在 VREG5 和 PGND 之间连接一个最小值为 4.7 μF 的高质量陶瓷电容器，以确保正常运行。电容器的额定电压必须大于 10V。

7.2.2.6 选择输出电压电阻器

输出电压通过输出电压节点至 VFB 引脚之间的电阻分压器进行设置。TI 建议使用容差为 1% 或更高精度的电阻器。选择 10k Ω 至 100k Ω 之间的 R2 值，并使用方程式 11 计算 R1。

$$R1 = \left(\frac{V_{OUT}}{V_{VFB}} - 1 \right) \times R2 \quad (11)$$

7.2.3 应用曲线

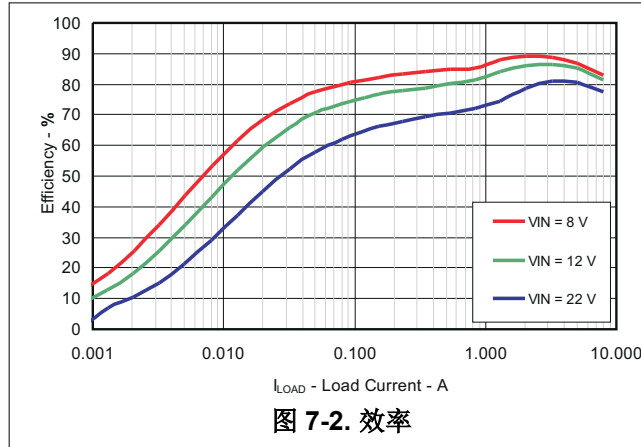


图 7-2. 效率

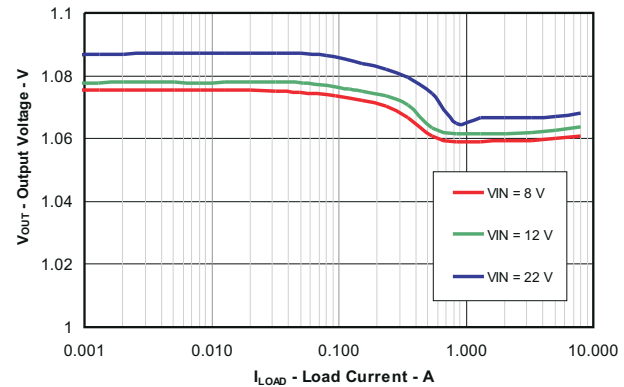


图 7-3. 负载调整率

备注

如需查看更多性能曲线，请参阅 [TPS53015 降压控制器评估模块用户指南](#)。

7.3 电源相关建议

TPS53015 器件可在 4.5V 至 28V 的输入电源电压范围内运行。该输入电源必须经过良好调节。与 PCB 布局和接地方案一样，对输入电源和内部稳压器进行正确旁路对于噪声性能也至关重要。

7.4 布局

7.4.1 布局指南

开始应用布局之前，请考虑以下设计指南。

- 输入开关电流环路应尽可能小。
- 将输入电容器尽量靠近高侧开关 FET 放置。
- 输出开关电流环路应尽可能小。
- SW 节点的布线面积应尽可能小、长度应尽可能短，以最大限度地减小寄生电容和寄生电感，并降低辐射放电。
- 从输出端到器件反馈引脚 (VFB) 采用开尔文连接。
- 模拟元件和非开关元件应远离开关元件放置。
- 信号地与电源地之间应采用单点连接。
- 不可使开关电流在器件下流过。

7.4.2 布局示例

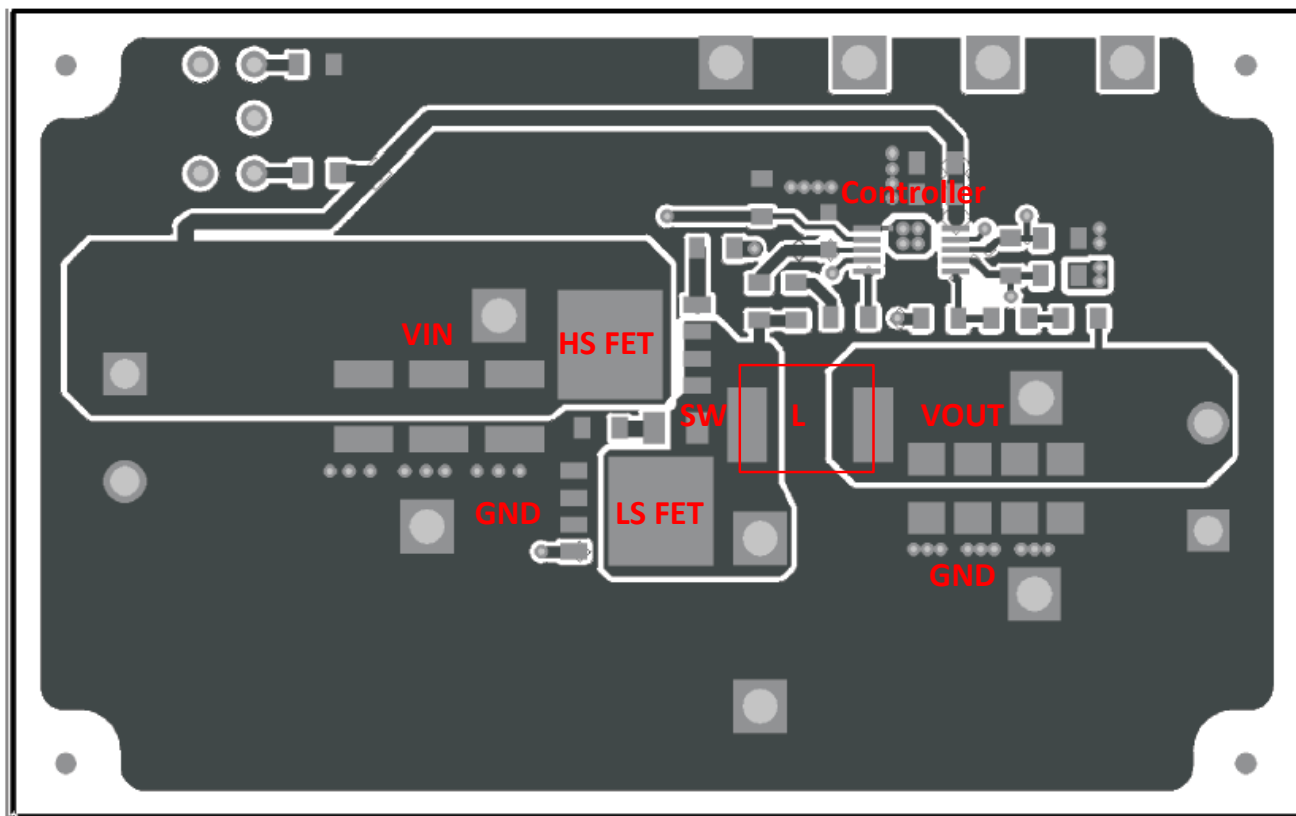


图 7-4. TPS53015 布局

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

如要查看相关文件，请参阅以下内容：

德州仪器 (TI)，[TPS53015 降压控制器评估模块用户指南](#)

8.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

8.4 商标

D-CAP2™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (April 2019) to Revision D (July 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 通篇删除了 Eco-mode 中的商标符号.....	1
• 将引脚 9 的名称更新为了 DRVH.....	3

Changes from Revision B (August 2012) to Revision C (April 2019)	Page
• 更新至最新 TI 文档标准.....	1

Changes from Revision A (July 2012) to Revision B (August 2012)	Page
• 将“特性”列表中的“可调软启动”更改为了“1.4ms 固定软启动”.....	1
• 向“特性”列表中添加了“电源良好输出”.....	1
• 将文献编号从修订版 A 更改为了修订版 B.....	1
• 在“绝对最大额定值”表中，将“SS”更改为了“PG”.....	4

• 在“建议运行条件”表中将“SS”更改为了“PG”	4
• 将 T_{SS} 规范的值从“1.0ms”更改为了“1.4ms”	5
• 将 T_{PGDLY} 规范的值从“1.5ms”更改为了“1.2ms”	5
• 将 $T_{PGCOMPSS}$ 的值从“2.2ms”更改为了“2.3ms”	5
• 将 $MIN\ t_{UVPEN}$ 规范的值从“1.4ms”更改为了“1.7ms”	5
• 将 $TYP\ t_{UVPEN}$ 规范的值从“1.7ms”更改为了“2.2ms”	5
• 将 $MAX\ t_{UVPEN}$ 规范的值从“2.0ms”更改为了“2.7ms”	5
• 在“软启动和预偏置软启动时间”中，将软启动时间从“1.0ms”更改为了“1.4ms”	11
• 在“过压和欠压保护”部分中，将 UVP 延迟时间的引用从“1.7ms”更改为了“2.2ms”	11
• 添加了说明 POWER GOOD 操作的部分	12

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS53015DGS	Obsolete	Production	VSSOP (DGS) 10	-	-	Call TI	Call TI	-40 to 85	53015
TPS53015DGSR	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG SN	Level-2-260C-1 YEAR	-40 to 85	53015
TPS53015DGSR.A	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 85	53015

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

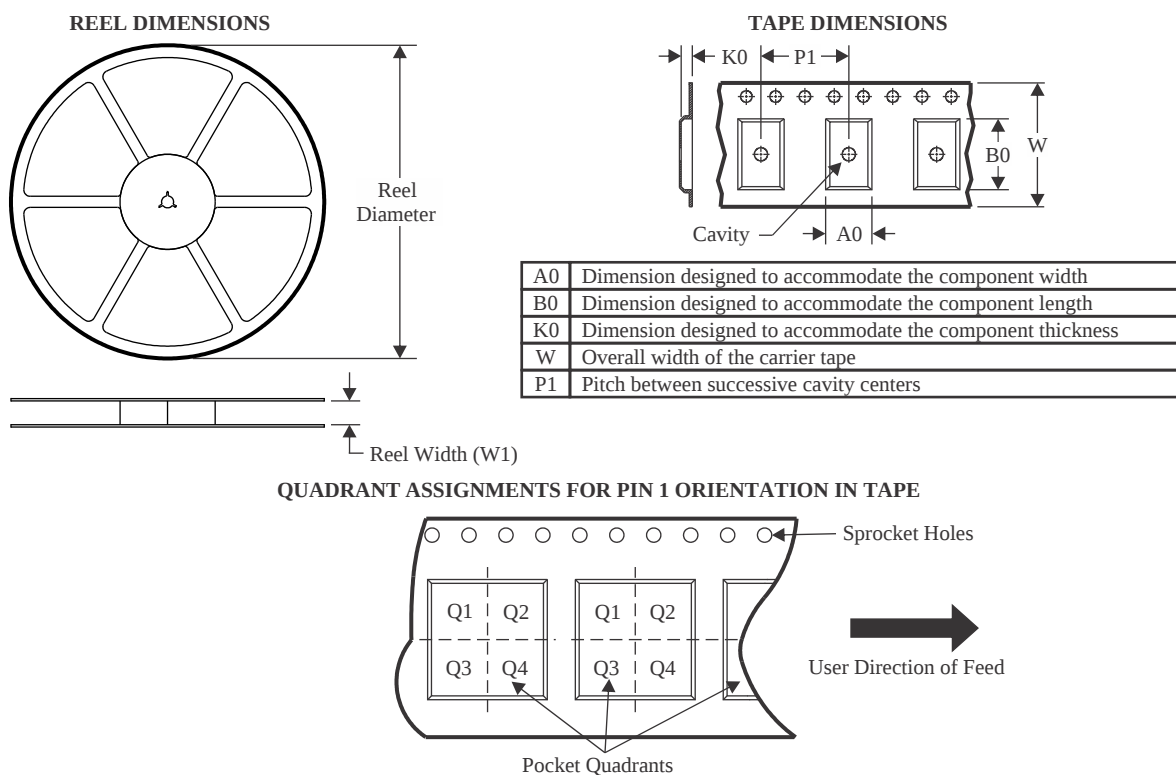
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

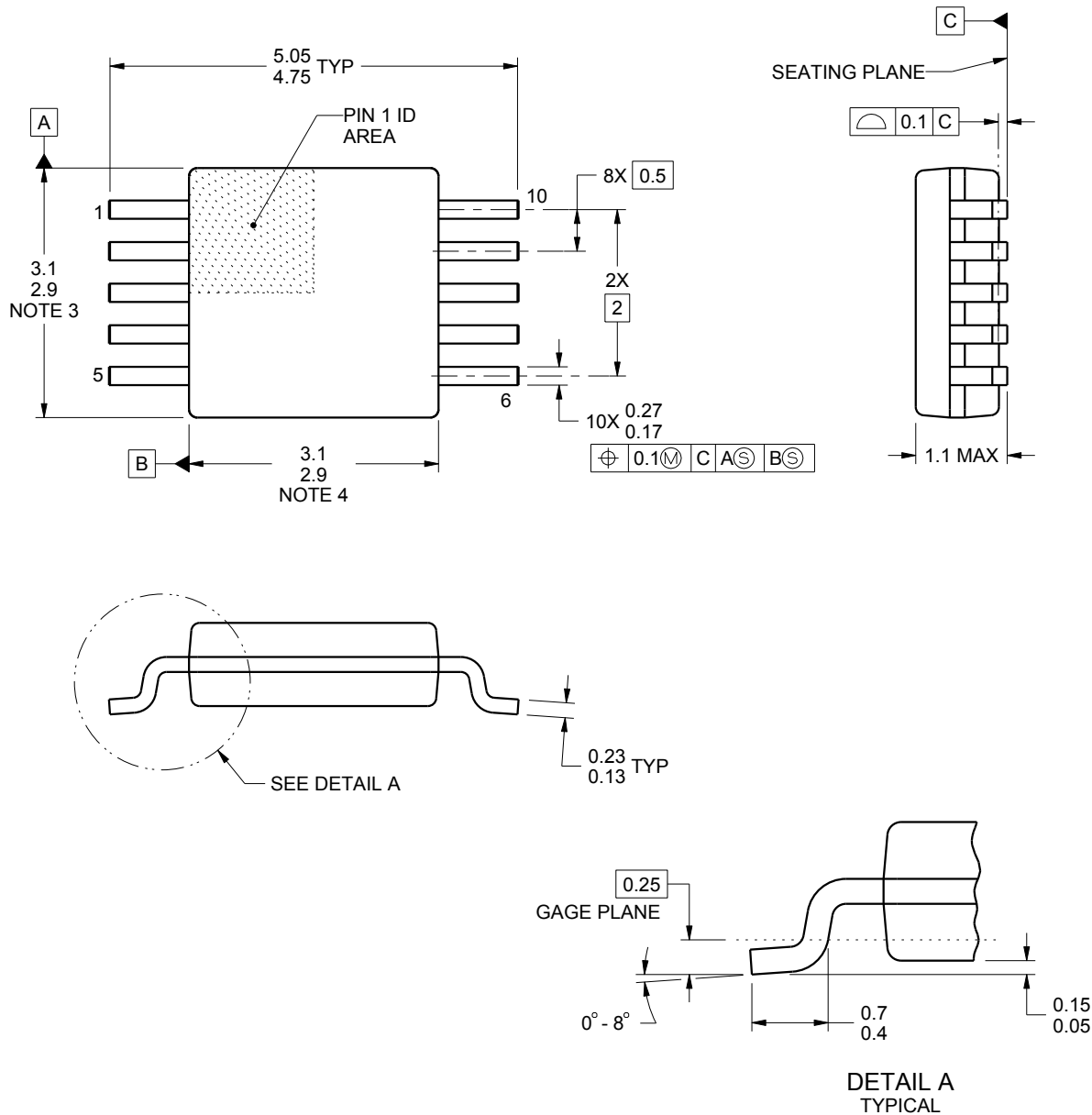
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS53015DGSR	VSSOP	DGS	10	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS53015DGSR	VSSOP	DGS	10	2500	366.0	364.0	50.0



4221984/A 05/2015

NOTES:

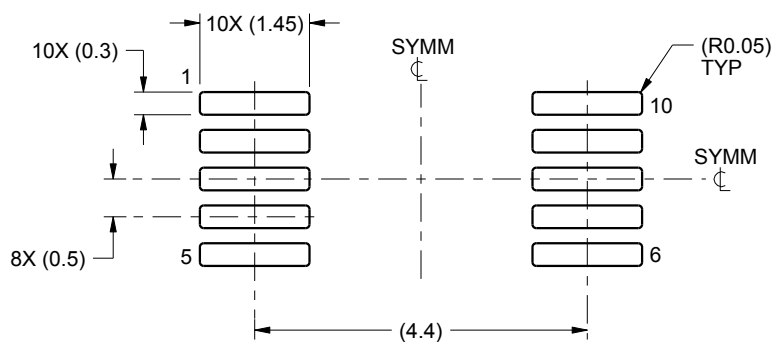
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA.

EXAMPLE BOARD LAYOUT

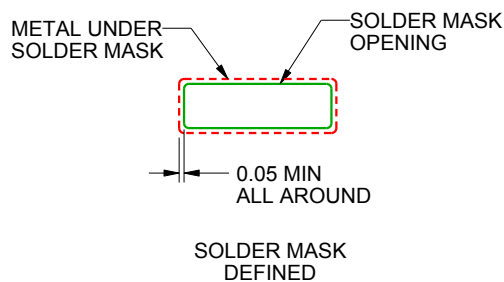
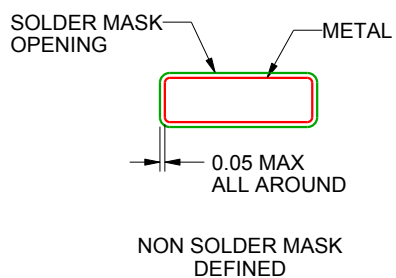
DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221984/A 05/2015

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

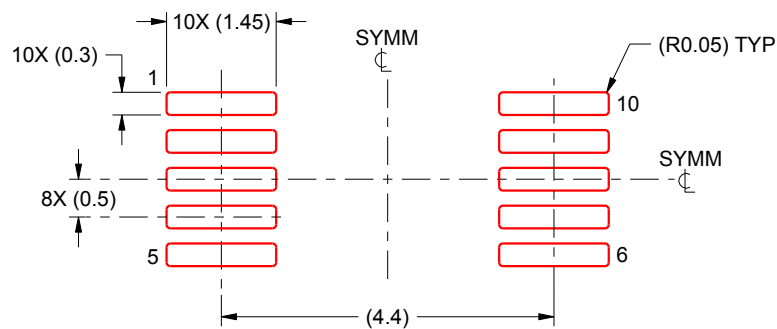
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221984/A 05/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月