

具有集成 I²t 线保护和低功耗模式的 TPS481HS04-Q1 4mΩ 汽车级单通道 SPI 控制型高侧开关

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 温度等级 1：-40°C 至 125°C
 - 可承受 70V 负载突降
- 具有集成式 nFET 的单通道 SPI 受控智能高侧开关。
- 集成线束保护，无需 MCU 参与且采用 SPI 可编程熔断器曲线
 - 针对持续过载情况提供保护
- 用户可编程的 EEPROM
- 通过 SPI 可编程可调节过流保护提高系统级可靠性
- SPI 可配置电容充电模式，可满足各种容性输入 ECU 负载电流需求。
- 低静态电流，低功耗导通状态，可在负载电流增大时为具备自动唤醒功能的常开负载提供 MCU 的唤醒信号
- 强大的集成式输出保护：
 - 集成热保护
 - 针对对地短路提供保护
 - 反向电池事件保护包括 FET 通过反向电源电压自动开启
 - 电池电量耗尽和接地失效时自动关闭
 - 集成输出钳位对电感负载进行消磁
- 通过 SPI 的数字检测输出可配置为：
 - 使用集成式 ADC 准确地测量负载电流
 - 测量输出或电源电压、FET 温度
- 通过 SPI 接口提供全面的故障诊断，并通过 FLT 引脚进行指示
 - 开路负载和电池短路检测

2 应用

- 汽车区域 ECU
- 配电模块
- 车身控制模块

3 说明

TPS481HS04-Q1 器件是一款通过串行外设接口 (SPI) 控制的单通道智能高侧开关，适用于配电和执行器驱动应用。该器件集成了强大的保护功能，可确保在短路或过载情况下提供输出线路和负载保护。该器件具有可通过 SPI 配置的过流保护功能，以及足够的灵活性，可支持需要大浪涌电流的负载并提供更好的保护。此外，该器件还集成了可编程熔断器曲线（电流与时间的关系），可在持续过载条件下关闭开关。

该器件支持 SPI 可配置电容充电模式，适用于配电开关应用中的 ECU 负载。该器件还包括两种低功耗模式 (LPM) 状态：自动进入模式或手动进入模式，这使器件能够向负载 ECU 提供电流，同时仅消耗约 10-20 μA 的电流。

通过向系统 MCU 报告负载电流、通道输出电压和输出 FET 温度，该器件可实现开关和负载故障诊断。

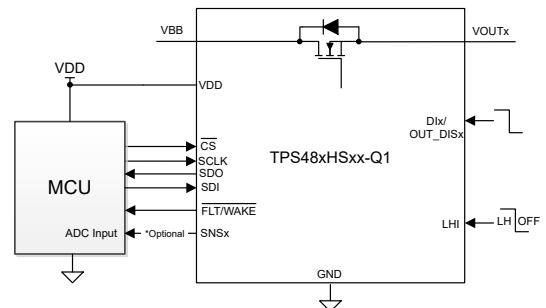
TPS481HS04-Q1 器件采用 QFN 封装方式，以减小 PCB 占用空间。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS481HS04-Q1	RBL (QFN , 21)	5.75mm x 5.5mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



应用电路



内容

1 特性	1	8 寄存器映射	45
2 应用	1	8.1 TPS481HS04-Q1 寄存器.....	46
3 说明	1	8.2 EEPROM (NVM) 概述.....	81
4 引脚配置和功能	3	9 应用和实施	84
5 规格	5	9.1 应用信息.....	84
5.1 绝对最大额定值.....	5	9.2 典型应用.....	85
5.2 ESD 等级.....	5	9.3 电源相关建议.....	91
5.3 建议运行条件.....	5	9.4 布局.....	91
5.4 热性能信息.....	6	10 器件和文档支持	93
5.5 电气特性.....	6	10.1 文档支持.....	93
5.6 SPI 时序要求.....	11	10.2 接收文档更新通知.....	93
5.7 开关特性.....	12	10.3 支持资源.....	93
6 参数测量信息	14	10.4 商标.....	93
7 详细说明	15	10.5 静电放电警告.....	93
7.1 概述.....	15	10.6 术语表.....	93
7.2 功能方框图.....	16	11 修订历史记录	93
7.3 特性说明.....	17	12 机械、封装和可订购信息	93
7.4 器件功能模式.....	37	12.1 卷带包装信息.....	94
7.5 TPS481HS04-Q1 预量产器件限制.....	43	12.2 机械数据.....	96

4 引脚配置和功能

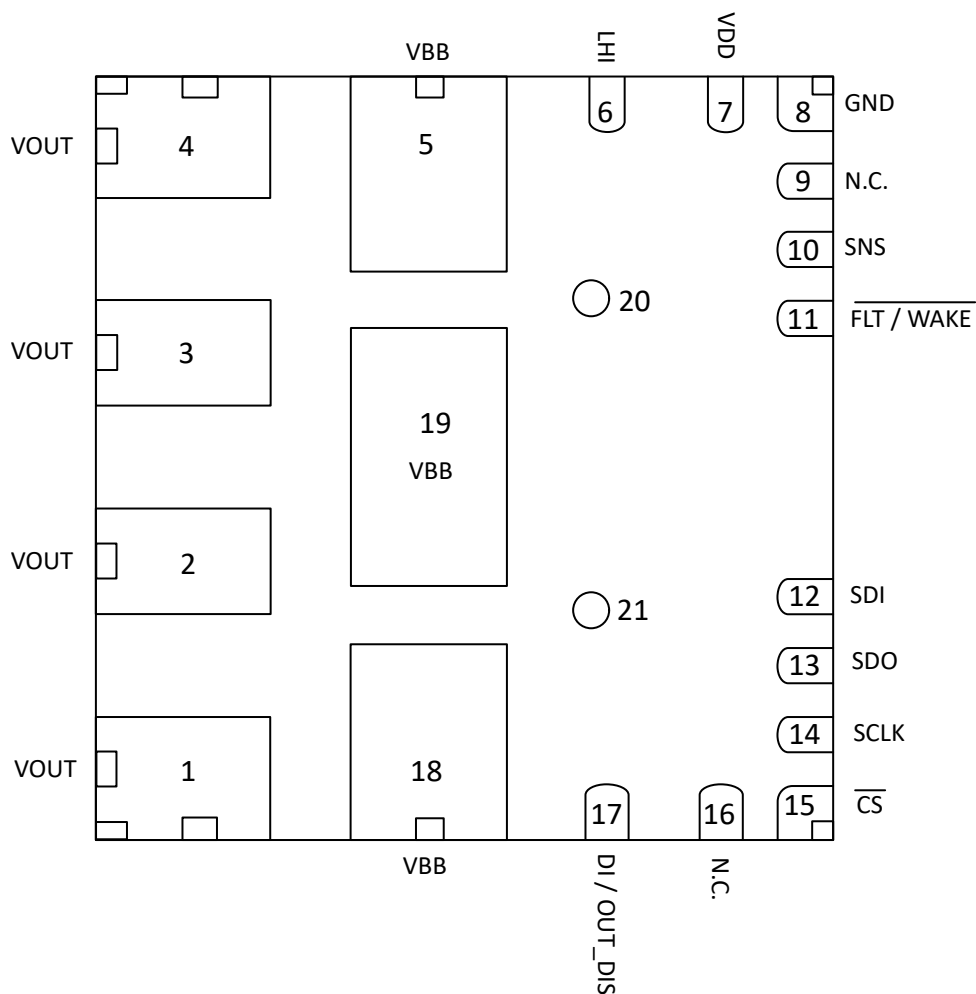


图 4-1. RBL 封装，21 引脚 QFN-HR (底视图) - TPS481HS04-Q1

表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1, 2, 3, 4	VOUT	O	高侧开关输出, 连接至负载
5, 18, 19	VBB	电源	电源
6	LHI	I	从外部启用 limp home 模式。
7	VDD	电源	逻辑电源输入
8	GND	GND	器件接地
9, 16, 20, 21	NC	O	无连接
10	SNS	O	SNS 电流输出, 使用并联 RC 网络连接到 IC 的 GND 引脚

表 4-1. 引脚功能 (续)

引脚		类型	说明
编号	名称		
11	FLT/WAKE	O	故障输出 — 在任何 (一个或多个) 通道上: 开漏, 使用 4.7K 电阻器上拉至 VDD 引脚。在钥匙关闭模式下, 还可在满足负载电流需求时用作 MCU 的唤醒信号。
12	SDI	I	SPI 器件 (辅助) 数据输入
13	SDO	O	来自器件的 SPI 数据输出。内部上拉至 VDD。
14	SCLK	I	SPI 时钟输入
15	CSN	I	芯片选择。内部上拉至 VDD
17	DI / OUT_DIS	I	可通过 EEPROM 通过 DI_OUT_DIS_FN 位进行配置。 如果编程为 DI : 如果通过 CHx_LH_IN 位配置为 OUT_DIS , 则设置 LIMP HOME 模式下的输出行为: 如果 OUT_DIS_MASK_CHx = 0, 若置为高电平, 则禁用 VOUTx。 该引脚需要通过 10K 电阻器连接到 MCU 或其他 HI/LO 源极, 以实现保护并使能反极性 FET 导通功能。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V _{BB} 引脚上的最大瞬变电压 V _{BBt}			70	V
负载突降电压			70	V
V _{OUT} 电压		-60	V _{BB} +0.7	V
V _{BB} 引脚上的持续反极性电压		-36		V
低压电源引脚电压 V _{DD}		-0.3	7	V
SPI 数字输入引脚电压 V _{SPI}	SDI、SCLK、CS	-0.3	7	V
串行数据输出引脚电压 V _{SDO}	SDO	-0.3	7	V
检测引脚电压, V _{SNS}		-0.3	7	V
FLT / WAKE 引脚电压		-0.3	7	V
Limp Home 激活引脚电压 V _{LHI}			V _{BB}	V
Limp Home 直接输入引脚电压/输出禁用 V _{DI_OUT_DIS}		-0.3	7	V
最大结温, T _J			150	°C
存储温度, T _{stg}		-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电 ⁽¹⁾	人体放电模型 (HBM), 符合 AEC Q100-002 分类等级 H2	±2000	V
		人体放电模型 (HBM), 符合 AEC Q100-002 分类等级 H3A ⁽²⁾	±4000	
		充电器件模型 (CDM), 符合 AEC Q100-011 分类等级 C5	±750	

- (1) AEC-Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。
(2) ESD 冲击均以上述引脚到地 (GND) 为基准

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	最大值	单位
V _{BB_NOM}	标称电源电压	6	60	V
V _{BB_EXT}	扩展电源电压	3	70	V
V _{DD}	低电压电源电压	3.0	5.5	V
V _{SPI}	SPI 数字输入引脚电压 (SCLK、SDI、CSN)	-0.3	5.5	V
V _{SDO}	SDO 引脚电压	-0.3	5.5	V
V _{FLT7} WAKE_SIG	FLT / WAKE_SIG 引脚电压	-0.3	5.5	V
V _{SNS}	SNS 引脚电压	-0.3	5.5	V
V _{LHI}	Limp Home 激活引脚电压, LHI	-0.3	V _{BB}	V

5.3 建议运行条件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V _{DI_OUT_DIS}	Limp Home 直接引脚输入电压 (DI)/输出禁用引脚输入电压 (OUT_DIS)	-0.3	5.5	V
T _A	自然通风条件下的工作温度	-40	125	°C

5.4 热性能信息

热指标 ⁽¹⁾⁽²⁾		TPS481HS04-Q1	单位
		RBL	
		21 引脚	
R _{θJA}	结至环境热阻	24 (估算值)	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	待定	°C/W
R _{θJB}	结至电路板热阻	待定	°C/W
ψ _{JT}	结至顶部特征参数	待定	°C/W
ψ _{JB}	结至电路板特征参数	待定	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	待定	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)报告。

(2) 热参数基于符合 JESD51-5 和 JESD51-7 标准的 4 层 PCB。

5.5 电气特性

V_{BB} = 8V 至 60V @ V_{DD} = 3.0V 至 5.5V、T_J = -40°C 至 150°C（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输入电压和电流							
V _(VBB_UVLO)	V _{BB} 欠压锁定	UVLO_SET = 0x1	V _{BB} 上升阈值		5.5		V
			V _{BB} 下降阈值		4.5		V
		UVLO_SET = 0x7	V _{BB} 上升阈值		17		V
			V _{BB} 下降阈值		16		V
		UVLO_SET = 0xC	V _{BB} 上升阈值		27		V
			V _{BB} 下降阈值		26		V
		UVLO_SET = 0xF	V _{BB} 上升阈值		33		V
			V _{BB} 下降阈值		32		V
V _(VDD_UVLOR)	VDD 欠压锁定上升				2.9		V
V _(VDD_UVLOF)	VDD 欠压锁定下降				2.6		V
I _{SLEEP,VBB}	SLEEP 模式下的电流（包括所有 MOSFET 通道在内的器件总漏电流）	器件处于 SLEEP 模式，V _{OUT} = 0V	T _J = 25°C		1		μA
I _{SLEEP,VDD}	VDD 引脚的 SLEEP 模式下电流	V _{VDD} [char_not_recognized] 5.5V，器件处于 SLEEP 模式，V _{OUT} = 0V	T _J = 25°C		0.3		μA
I _{OUT(OFF),SLEEP}	每个通道的输出漏电流	V _{OUT} = 0V、通道已禁用、SLEEP 状态	T _J = 25°C		0.1		μA
I _{Q,VDD}	VDD 静态电流	ACTIVE 状态、SCLK 关闭	V _{DD} = 5.5V		1.65		mA
			V _{DD} = 3.0V		70		μA

5.5 电气特性 (续)

V_{BB} = 8V 至 60V @ V_{DD} = 3.0V 至 5.5V、T_J = -40°C 至 150°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
I _{Q,VBB,ACTIVE}	ACTIVE 状态下的 V _{BB} 静态电流	通道启用、I _{OUTx} = 0A、ADC 禁用、ACTIVE 状态	V _{DD} = 5.5V		3.2		mA
		通道启用、I _{OUTx} = 0A、ADC 启用、ACTIVE 状态	V _{DD} = 5.5V		3.3		mA
			V _{DD} = 3.0V		3.3		mA
		通道启用、I _{OUTx} = 0A、ADC 启用、ACTIVE 状态	V _{DD} = 0V		3.3		mA
I _{L,CONT}	每个通道的持续负载电流	启用一个通道时, T _{AMB} = 85°C	T _{AMB} = 85°C		18.5		A
RON 特性							
R _{ON_OL}	导通电阻、OL 导通模式	8V ≤ V _{BB} ≤ 60V、I _{OUTx} = 200mA、OL_ON_EN_CHx = 1	T _J = 25°C		215		mΩ
R _{ON}	导通电阻	8V ≤ V _{BB} ≤ 60V、I _{OUTx} = 2A、OL_ON_EN_CHx = 0	T _J = 25°C		4.9		mΩ
电流检测特性							
I _{ENTRY_OL_ON}	进入 OL_ON 模式的 I _{OUT} 电流 (OL_ON_EN_CHx = 1)	进入 OL_ON 模式的 I _{OUT} 电流 (OL_ON_EN_CHx = 1)			1		A
I _{EXIT_OL_ON}	退出 OL_ON 模式的 I _{OUT} 电流 (OL_ON_EN_CHx = 1)	退出 OL_ON 模式的 I _{OUT} 电流 (OL_ON_EN_CHx = 1)			1.36		A
K _{SNS1}	电流检测比 I _{OUTx} / I _{SNS}	OL_ON_EN_CHx = 0			11450		
K _{SNS2}	电流检测比 I _{OUTx} / I _{SNS}	OL_ON_EN_CHx = 1			267		
ADC 特性							
K _{DIG1}	电流检测比 I _{OUTx} / I _{SNS} (对于 ADC)	OL_ON_EN_CHx = 0			25.88		
K _{DIG2}	电流检测比 I _{OUTx} / I _{SNS} (对于 ADC)	OL_ON_EN_CHx = 1			0.6		
V _{ADC_REF}	ADC 基准电压				2.8		V
I _{ADC}	ADC 电流消耗				0.5		mA
SNS 特性							
V _{BB_SNS_RANGE}	V _{BB} SNS 电压检测范围			8		65	V
V _{OUT_SNS_RANGE}	V _{OUT} SNS 电压检测范围			0		65	V
过流保护特性							
I _{OCP_RANGE}	过流保护阈值, 立即关断模式 - 范围			18.5		74	A

5.5 电气特性 (续)

VBB = 8V 至 60V @ VDD = 3.0V 至 5.5V、TJ = -40°C 至 150°C (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
I _{OC} P	过流保护阈值，立即关断模式	ILIMIT_SET_CHx = 0x0		18.5		A
		ILIMIT_SET_CHx = 0x1		22.2		A
		ILIMIT_SET_CHx = 0x2		25.9		A
		ILIMIT_SET_CHx = 0x3		29.6		A
		ILIMIT_SET_CHx = 0x4		33.3		A
		ILIMIT_SET_CHx = 0x5		37		A
		ILIMIT_SET_CHx = 0x6		40.7		A
		ILIMIT_SET_CHx = 0x7		44.4		A
		ILIMIT_SET_CHx = 0x8		48.1		A
		ILIMIT_SET_CHx = 0x9		51.8		A
		ILIMIT_SET_CHx = 0xA		55.5		A
		ILIMIT_SET_CHx = 0xB		59.2		A
		ILIMIT_SET_CHx = 0xC		62.9		A
		ILIMIT_SET_CHx = 0xD		66.6		A
		ILIMIT_SET_CHx = 0xE		70.3		A
		ILIMIT_SET_CHx = 0xF		74		A
t _{OC} P_DETECT	立即关断检测时间	从 I _{OUT} = I _{OC} P 到 I _{OC} P 检测 R _{OUT} = I _{OC} P 的 150%，L _{IN} = 0nH，L _{OUT} = 0nH		1		us
t _{OC} P_TOFF	立即关断关闭时间	从 I _{OC} P 检测到 V _{OUTx} 的 10% R _{OUT} = I _{OC} P 的 150%，L _{IN} = 0nH，L _{OUT} = 0nH		3		us
电容充电						
t _{INRUSH_RANGE}	浪涌持续时间设置范围	INRUSH_DURATION_CHx 范围	0		100	ms

5.5 电气特性 (续)

VBB = 8V 至 60V @ VDD = 3.0V 至 5.5V、TJ = -40°C 至 150°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
I _{CL_Reg}	电流限制调节模式		INRUSH_LIMIT_CHx = 0x0		1.75		A
			INRUSH_LIMIT_CHx = 0x1		2.38		A
			INRUSH_LIMIT_CHx = 0x2		2.75		A
			INRUSH_LIMIT_CHx = 0x3		3.13		A
			INRUSH_LIMIT_CHx = 0x4		3.50		A
			INRUSH_LIMIT_CHx = 0x5		3.88		A
			INRUSH_LIMIT_CHx = 0x6		4.25		A
			INRUSH_LIMIT_CHx = 0x7		4.63		A
			INRUSH_LIMIT_CHx = 0x8		5.00		A
			INRUSH_LIMIT_CHx = 0x9		5.38		A
			INRUSH_LIMIT_CHx = 0xA		6.35		A
			INRUSH_LIMIT_CHx = 0xB		6.8		A
			INRUSH_LIMIT_CHx = 0xC		7.25		A
			INRUSH_LIMIT_CHx = 0xD		7.7		A
			INRUSH_LIMIT_CHx = 0xE		8.1		A
			INRUSH_LIMIT_CHx = 0xF		8.6		A
电容充电							
故障特性							
I _{CHx(OL_PU)}	关断状态开路负载 (OL) 检测内部上拉电流	开关已禁用、 OL_OFF_EN_CHx = 已启用	OL_PULLUP_STR = 00		25		μA
			OL_PULLUP_STR = 01		57		μA
			OL_PULLUP_STR = 10		121		μA
			OL_PULLUP_STR = 11		256		μA
I _{CHx(SHRT_VBB)}	关断状态短接至 VBB 检测下拉电流	通道已禁用、关断状态、short_VBB 诊断已启用			6		mA
V _{DS_LT_2V}	浪涌持续时间内的 VDS 阈值				2		V
V _{CHx(STB_OL_TH)}	关断状态开路负载 (OL) 和电池短路检测电压	通道禁用、启用关断状态开路负载或电池短路诊断，VOUTx			2		V
T _{ABS}	热关断				188		°C
T _{OTW}	热关断警告				135		°C
T _{REL}	相对热关断温度				60		°C

5.5 电气特性 (续)

VBB = 8V 至 60V @ VDD = 3.0V 至 5.5V、TJ = -40°C 至 150°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
T _{HYS}	热关断迟滞			25			°C
t _{RETRY}	重试时间	从故障关断到开关重新启用的时间（热关断或 I _{OCP} ）在 RETRY_TIME 位上进行恢复		1		ms	
				10			
				0.15			
				100			
t _{LPM_WAKE_DEGLITCH}	AUTO LPM 退出后向 FLT/WAKE 发出信号的抗尖峰脉冲时间			1		ms	
				10			
				20			
				100			
时序特性							
PWM _{FREQ}	PWM 频率	PWM_EN_CHx = 1	PWM_FREQ_CHx = 000	0.8		Hz	
			PWM_FREQ_CHx = 001	3.2		Hz	
			PWM_FREQ_CHx = 010	12.7		Hz	
			PWM_FREQ_CHx = 011	100		Hz	
			PWM_FREQ_CHx = 100	200		Hz	
			PWM_FREQ_CHx = 101	400		Hz	
			PWM_FREQ_CHx = 110	816		Hz	
			PWM_FREQ_CHx = 111	1650		Hz	
低功耗模式特征							
I _{CHx(LWUX)}	退出 LPM 的 IOUTx 电流，LPM_MODE = 0		LPM_EXIT_CURR_C Hx = 00	0.23		A	
			LPM_EXIT_CURR_C Hx = 01	0.47		A	
			LPM_EXIT_CURR_C Hx = 10	0.7		A	
			LPM_EXIT_CURR_C Hx = 11	0.93		A	
I _{EXIT_LPM_AUTO}	退出 LPM 的 IOUTx 电流，LPM_MODE = 1		LPM_EXIT_CURR_C Hx = 00	1.66		A	
			LPM_EXIT_CURR_C Hx = 01	2.77		A	
			LPM_EXIT_CURR_C Hx = 10	3.88		A	
			LPM_EXIT_CURR_C Hx = 11	5		A	
I _Q 、V _{DD} 、LPM	进入 MANUAL_LPM 状态时的 VDD 静态电流	V _{DD} = 5.0V、I _{OUTx} = 0A、LPM_MODE = 0	通道关断	10		μA	
			通道 ON	10			
		V _{DD} = 5.0V、I _{OUTx} = 0A、LPM_MODE = 1	通道关断	15		μA	
			通道 ON	15			

5.5 电气特性 (续)

VBB = 8V 至 60V @ VDD = 3.0V 至 5.5V、TJ = -40°C 至 150°C (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
I _{Q,VBB,LPM}	进入 LPM 状态时的 VBB 静态电流	V _{DD} = 5.0V、I _{OUTx} = 0A、LPM_MODE = 0	通道关断	10		μA	
			通道 ON	10			
		V _{DD} = 5.0V、I _{OUTx} = 0A、LPM_MODE = 1	通道关断	15		μA	
			通道 ON	15			
数字输入引脚特性							
V _{IH,SPI}	输入电压高电平 (SCLK、SDI、CSN)	3.0V ≤ VDD ≤ 5.5V	3.0V ≤ VDD ≤ 5.5V	0.7 x V _{VDD}		V	
V _{IL,SPI}	输入电压低电平 (SCLK、SDI、CSN)	3.0V ≤ VDD ≤ 5.5V	3.0V ≤ VDD ≤ 5.5V	0.3 x V _{VDD}		V	
R _{PD,SCLK}	SCLK 内部下拉电阻			2		M Ω	
I _{IH,SCLK}	输入电流高电平	SCLK V _{SCLK} = 5V	V _{SCLK} = 5V	2.5		μA	
I _{IL,SCLK}	输入电流低电平	V _{SCLK} = 0.8V	V _{SCLK} = 0.8V	0.4		μA	
R _{PD,SDI}	SDI 内部下拉电阻			2		M Ω	
I _{IH,SDI}	输入电流高电平	SDI	V _{SDI} = 5V	2.5		μA	
I _{IL,SDI}	输入电流低电平	V _{SDI} = 0.8V	V _{SDI} = 0.8V	0.4		μA	
R _{PU,CSN}	CSN 内部上拉电阻			100		k Ω	
V _{IH,DI_OUT_DISx} , V _{IH,LHI}	LHI 和 DI/OUT_DISx 输入电压高电平			1		V	
V _{IL,DI_OUT_DISx} , V _{IL,LHI}	LHI 和 DI/OUT_DISx 输入电压低电平			1.5		V	
R _{PD,DI_OUT_DISx} , R _{PD,LHI}	LHI 和 DI/OUT_DISx 内部下拉电阻器			10		M Ω	
数字输出引脚特性							
V _{OH,SDO}	输出逻辑高压降	SDO 引脚电流 = -2mA	SDO 引脚电流 = -2mA	0.2		V	
V _{OL,SDO}	输出逻辑低电平电压	SDO 引脚电流 = 2mA	SDO 引脚电流 = 2mA	0.2		V	
V _{OL_FLT}	输出逻辑低压降	FLT 引脚电流 = 4mA	FLT 引脚电流 = 4mA	0.4		V	

5.6 SPI 时序要求

在工作结温 (TJ = -40°C 至 150°C) 范围内

参数		测试条件	最小值	标称值	最大值	单位
fSPI	SPI 时钟 (SCLK) 频率	CSDO = 30 pF, RSDO = 768Ω			8	MHz
tSPI	SPI 时钟 (SCLK) 周期	CSDO = 30 pF, RSDO = 768Ω	125			ns
t _{high}	高电平时间: SCLK 逻辑高电平持续时间		45			ns
t _{low}	低电平时间: SCLK 逻辑低电平持续时间		45			ns
t _{sucs}	CS 建立时间: CS 下降沿与 SCLK 上升沿之间的延迟时间		45			ns
t _{su_SDI}	SDI 建立时间: SCLK 下降沿之前的 SDI 建立时间		15			ns
t _{h_SDI}	SDI 保持时间: SCLK 下降沿之前的 SDI 保持时间		30			ns
t _{d_SDO}	延时时间: 从 SCLK 上升沿到 SDO 上的数据有效的延时时间				30	ns
t _{hcs}	保持时间: SCLK 下降沿与 CS 上升沿之间的时间		45			ns
t _{dis_cs}	CS 禁用时间, 从 CS 高电平到 SDO 高阻抗			10		ns
t _{hics}	SPI 传输非活动时间 (两次传输之间的时间), 在此期间, CS 必须保持高电平		500			ns

5.7 开关特性

VBB = 48V , RL = 8.4 Ω , (除非另有说明) @ TJ = -40°C 至 150°C

参数		测试条件	最小值	典型值	最大值	单位
t _{SLEEP}	从 SLEEP 状态到 CONFIG 状态的延迟时间	$\overline{CS}$ 下降沿的 50% 或 LHI 上升沿的 50%		200		μs
t _{DR}	通道导通延迟时间 (从 CONFIG 状态)	$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 10%、SLRT_CHx = 0x0		27		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 10%、SLRT_CHx = 0x1		20		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 10%、SLRT_CHx = 0x2		15.6		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 10%、SLRT_CHx = 0x3		13		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 10%、SLRT_CHx = 0x4		130		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 10%、SLRT_CHx = 0x7		6		μs
t _{DF}	通道关断延迟时间	$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 90%、SLRT_CHx = 0x0		217		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 90%、SLRT_CHx = 0x1		156		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 90%、SLRT_CHx = 0x2		122		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 90%、SLRT_CHx = 0x3		100		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 90%、SLRT_CHx = 0x4		930		μs
		$\overline{CS}$ 的 50% 或 Dlx 至 VOUT 的 90%、SLRT_CHx = 0x7		43		μs
SR _R	VOUT 上升转换率	VOUT 的 20% 至 80%、SLRT_CHx = 0x0		0.27		V/μs
		VOUT 的 20% 至 80%、SLRT_CHx = 0x1		0.36		V/μs
		VOUT 的 20% 至 80%、SLRT_CHx = 0x2		0.43		V/μs
		VOUT 的 20% 至 80%、SLRT_CHx = 0x3		0.5		V/μs
		VOUT 的 20% 至 80%、SLRT_CHx = 0x4		0.057		V/μs
		VOUT 的 20% 至 80%、SLRT_CHx = 0x7		0.8		V/μs
SR _F	VOUT 下降压摆率	VOUT 的 80% 至 20%、SLRT_CHx = 0x0		0.29		V/μs
		VOUT 的 80% 至 20%、SLRT_CHx = 0x1		0.41		V/μs
		VOUT 的 80% 至 20%、SLRT_CHx = 0x2		0.53		V/μs
		VOUT 的 80% 至 20%、SLRT_CHx = 0x3		0.65		V/μs
		VOUT 的 80% 至 20%、SLRT_CHx = 0x4		0.13		V/μs
		VOUT 的 80% 至 20%、SLRT_CHx = 0x7		1.5		V/μs

5.7 开关特性 (续)

VBB = 48V, RL = 8.4 Ω, (除非另有说明) @ TJ = -40°C 至 150°C

参数		测试条件	最小值	典型值	最大值	单位
t _{ON}	通道导通时间	$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 80%、 SLRT_CHx = 0x0		144		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 80%、 SLRT_CHx = 0x1		108		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 80%、 SLRT_CHx = 0x2		89		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 80%、 SLRT_CHx = 0x3		76		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 80%、 SLRT_CHx = 0x4		698		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 80%、 SLRT_CHx = 0x7		45		μs
t _{OFF}	通道关断时间	$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 20%、 SLRT_CHx = 0x0		344		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 20%、 SLRT_CHx = 0x1		246		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 20%、 SLRT_CHx = 0x2		191		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 20%、 SLRT_CHx = 0x3		157		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 20%、 SLRT_CHx = 0x4		946		μs
		$\overline{\text{CS}}$ 的 50% 或 DIx 至 VOUT 的 20%、 SLRT_CHx = 0x7		67		μs
t _{OFF_OUT_DIS}	OUT_DIS 通道关断时间	OUT_DIS 的 50% 至 VOUT 的 10%、 DI_OUT_DIS_FN_CHx = 1		10		μs

6 参数测量信息

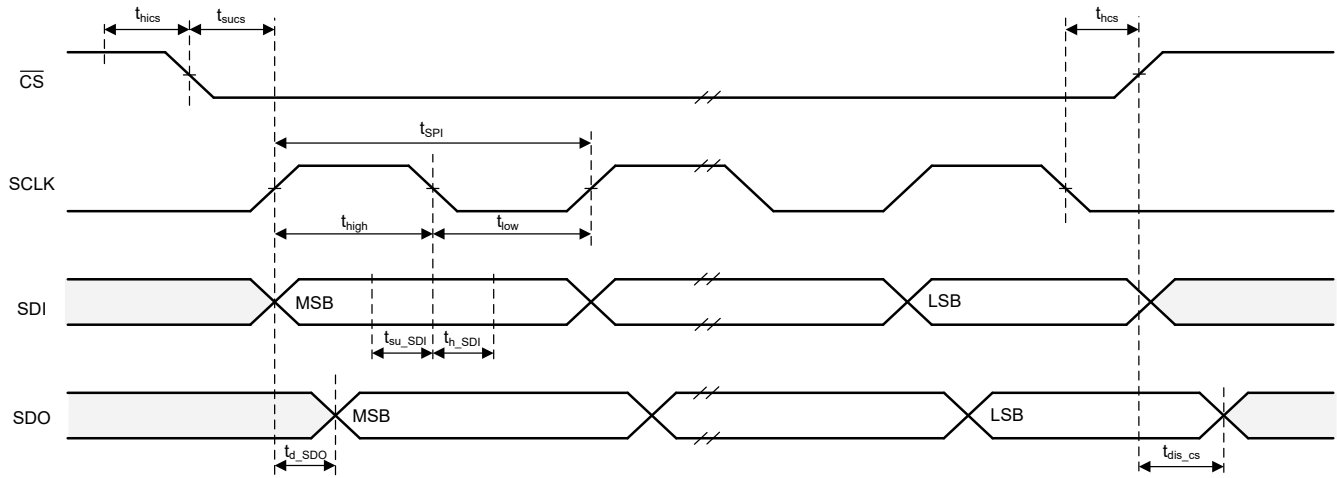


图 6-1. SPI 时序特性定义

7 详细说明

7.1 概述

TPS481HS04-Q1 器件是一款适用于 12V 汽车电池的单通道智能高侧开关。TPS481HS04-Q1 器件集成了 SPI 控制和配置，以及具有关键器件和负载诊断功能的 ADC 数字读数。该器件集成了配电开关所需的所有特定功能，以及用于执行器驱动应用的高侧开关中的传统保护和诊断功能。

诊断功能包括可通过 SPI 串行接口读取的数字电流、输出电压和 FET 温度检测输出。高精度负载电流检测可用于诊断复杂负载。器件中的输出电压检测和 FET 温度检测功能支持诊断开关和负载故障。

该器件通过热关断、过流保护、瞬态耐受和反接电池操作提供保护。此外，该器件还通过一个定义的保险丝或时间-电流曲线提供 SPI 可配置线束保护功能。该保护功能与即时关断过流保护功能配合使用，后者具有 SPI 可配置阈值，可全面防止过载和短路故障。

TPS481HS04-Q1 器件还集成了低静态电流模式；在该模式下，器件可以提供数百毫安范围的电流，同时仅消耗数微安的电流。负载电流增加时，该器件自动切换到高电流模式，并向 MCU 发出唤醒信号。此外，该器件还包含电容充电模式，可降低电源上的峰值电流负载。这两项功能共同支持适用于非板载 ECU 应用的配电开关。

有关诊断、配电和保护功能的更多详细信息，请参阅该文档的[特性说明](#)和[应用信息](#)部分。

TPS481HS04-Q1 是 TI 高侧开关系列中的一款器件。对于每个器件，器件型号均指示器件行为元素。图 7-1 给出了器件命名规则示例。

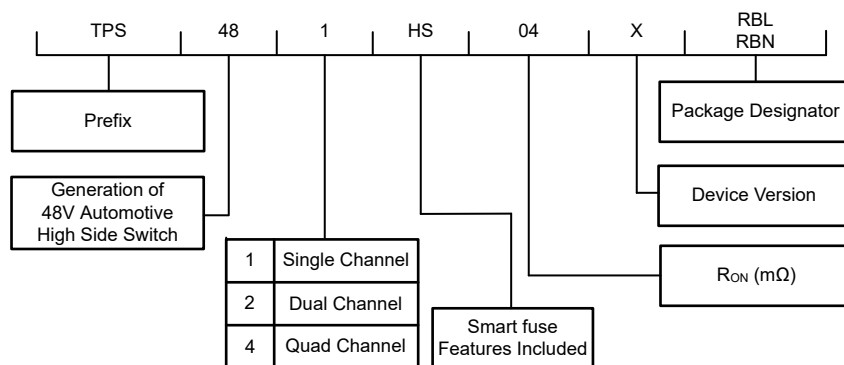
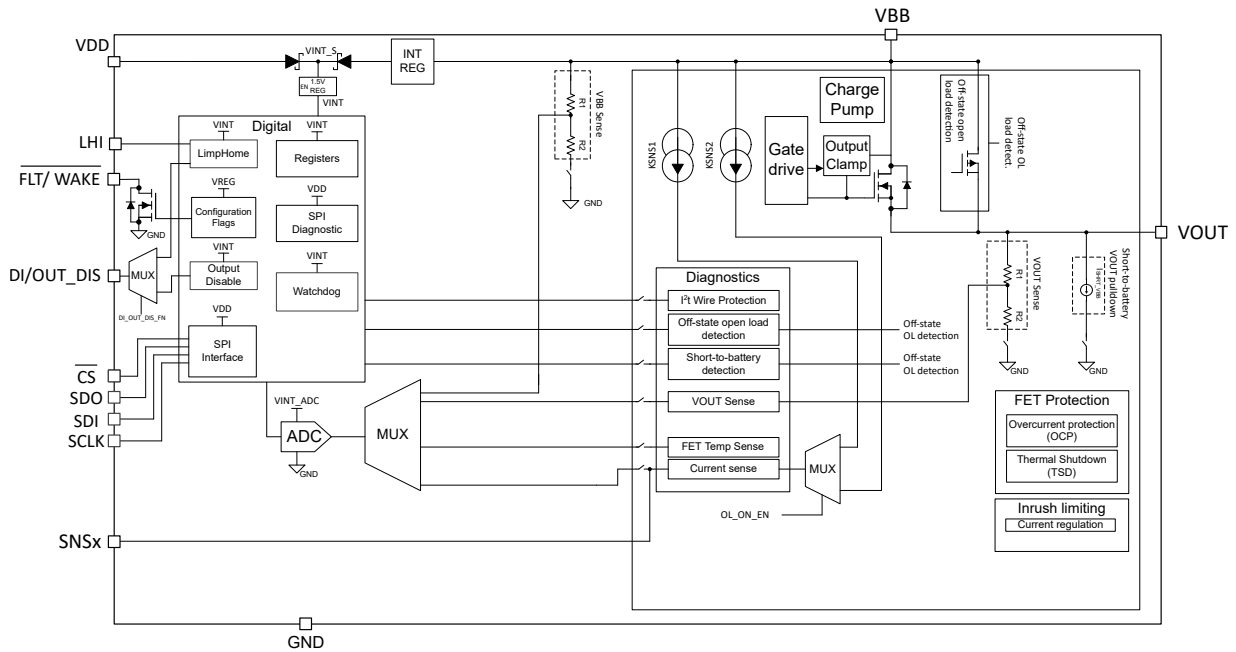


图 7-1. 命名约定

7.2 功能方框图

TPS481HS04-Q1 的功能方框图如下所示。



7.3 特性说明

7.3.1 驱动电容、电阻和电感负载

所有非板载负载都具有不同的类型。对于每种负载曲线，智能高侧开关或控制器的作用不同，需要考虑不同的因素来确保提供强大的保护。无论负载是电阻性、电容性、电感性还是不完全属于这些类别之一（例如 LED），都将改变负载的驱动方式和设计方式。为了实现合理的输出功率保护，设计人员需要了解预期的负载曲线，然后了解这种负载曲线如何影响输出级设计。

表 7-1. 使用 TPS48xHSxx-Q1 进行负载驱动

负载类型	负载驱动方法	寄存器设置
容性负载、CAP_CHRG_CHx = 0x0、0x2 或 0x3	立即关断 (IOCP)	CAP_CHRG_CHx = 0x0 ILIMIT_SET_CHx INRUSH_DURATION_CHx (仅用于 VOUT_ERR_CHx 指示)
	电流限制调节 (ICL_REG)	CAP_CHRG_CHx = 0x2、 INRUSH_LIMIT_CHx、 INRUSH_DURATION_CHx (仅用于 VOUT_ERR_CHx 指示)
	使用主路径 PWM 模式	CAP_CHRG_CHx = 0x3、PWM_DTY_CHx 和 PWM_FREQ_CHx INRUSH_DURATION_CHx
电阻或电感负载	使用主路径 PWM 方法	CAP_CHRG_CHx = 0x0 PWM_EN_CHx = 0x1、PWM_DTY_CHx 和 PWM_FREQ_CHx

7.3.2 保护机制

7.3.2.1 过流保护

TPS481HS04-Q1 器件提供以下功能，以确保器件免受不同过流事件的影响：

- 电容负载在浪涌期间充电
- 立即关断过流保护 (IOCP)
- 稳定状态下的可编程熔断保护（或 I2T 保护）
- 热关断 (T_{REL} 和 T_{ABS})
- LPM 下的短路保护 (I_{SCP_LPM_MAN} 或 I_{SCP_LPM_AUTO})

关于过流保护，器件有两种工作模式：通道启动时和稳态运行期间的可选浪涌期。可以配置可选浪涌期，使器件能够在通道初始开启时处理不同的浪涌电流（例如灯泡、电机失速电流或电容负载）。ILIM_CONFIG_CHx 寄存器中的 CAP_CHRG_CHx、INRUSH_DURATION_CHx 和 INRUSH_LIMIT_CHx 位控制器件在浪涌期内的运行。如果 CAP_CHRG_CHx = 00 且 V_{DS} < V_{DS_LT_2V}，则 I2T 保护仅在浪涌期间有效。浪涌期结束后，将进入稳态运行状态。在稳态运行期间，过流保护 (IOCP) 处于活动状态，I2T 保护功能也处于活动状态（如果已启用）。

在浪涌期间，可以使用所有电压检测 (VBB、VOUT) 和 FET 温度检测功能（如果已启用）。当 V_{DS} < V_{DS_LT_2V} 或浪涌期完成且器件处于稳态运行状态后，仅在 CAP_CHRG_CHx = 00 时进行电流检测。所有电压检测、FET 温度检测和电流检测功能均在稳定运行模式下提供。

图 7-2 概述了可选浪涌周期和稳定状态运行中的过流保护。

有关浪涌期和稳态下可用的不同保护功能的更多详细信息，请参阅以下部分。LPM 部分介绍了 LPM 下的过流保护。

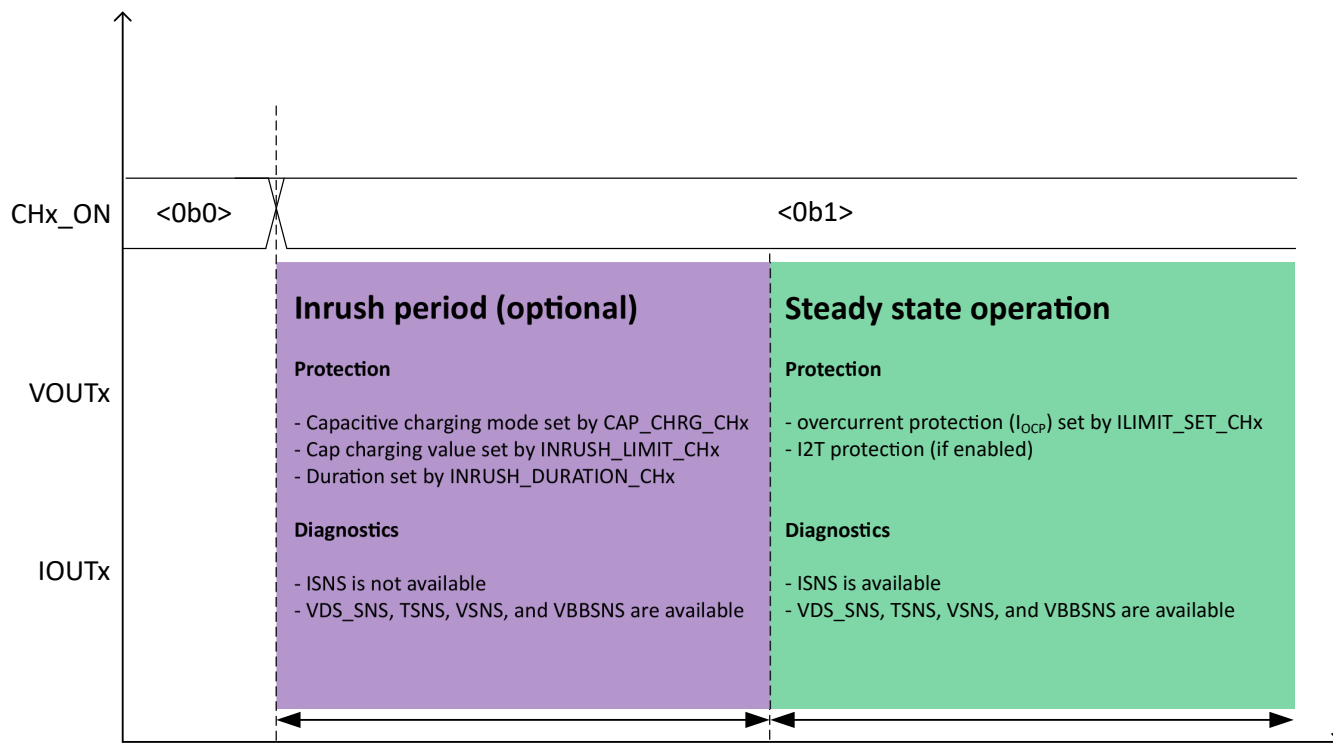


图 7-2. 过流保护模式概述

7.3.2.1.1 浪涌期间 - 过流保护

浪涌期间是器件的一种可选模式，可将其配置为允许器件在通道初始开启时处理不同的浪涌电流，例如灯泡、电机失速电流或电容负载。可通过 ILIM_CONFIG_CHx 寄存器中的 CAP_CHRG_CHx、INRUSH_DURATION_CHx 和 INRUSH_LIMIT_CHx 位配置浪涌期间。如果启用了浪涌期，并且在 ACTIVE 状态或 LIMPHOME 模式下启用了通道，它将在其中任何一种状态下生效。

该器件在浪涌期间提供两种不同的过流保护设置，可通过 CAP_CHRG_CHx 位进行设置：

- 无电容充电 - 仅立即关断过流保护 (I_{OCP})
- 电流限制调节 (I_{CL_REG})

在无电容充电设置中，器件在浪涌期间与稳态状态相比具有不同的过流保护 (I_{OCP}) 值，从而允许灯泡电流浪涌或电机失速电流。此外，在无电容充电设置中，如果 $V_{DS} < V_{DS_LT_2V}$ ，I2T 保护（如果已启用）将处于活动状态。在电流限制调节模式下，该器件可为大型电容（例如下游 ECU 上的输入电容器）充电。根据 CAP_CHRG_CHx 位设置，INRUSH_LIMIT_CHx 的值将改变。每个通道的过流保护是独立的，可针对每个通道进行设置。

无电容充电 - CAP_CHRG_CHx = 00

在无电容充电设置中，器件在浪涌期间与稳态运行相比具有不同的即时关断过流保护 (I_{OCP}) 值，从而允许在启动时发生不同的浪涌事件，例如灯泡电流浪涌或电机失速电流。

如果 CAP_CHRG_CHx [1:0] = 00，则浪涌期内的立即关断过流保护 (I_{OCP}) 值由 INRUSH_LIMIT_CHx [3:0] 位设置，持续时间由 INRUSH_DURATION_CHx [2:0] 位设置。当到达浪涌持续时间计时器时间后，在稳态运行中，立即关断过流保护 (I_{OCP}) 值将由 ILIMIT_SET_CHx [3:0] 位设置。

如果 CAP_CHRG_CHx [1:0] = 00，则 I2T 保护（如果已启用）和电流检测在 $V_{DS} < V_{DS_LT_2V}$ 时可用。

这种情况的一个示例如图 7-3 所示。

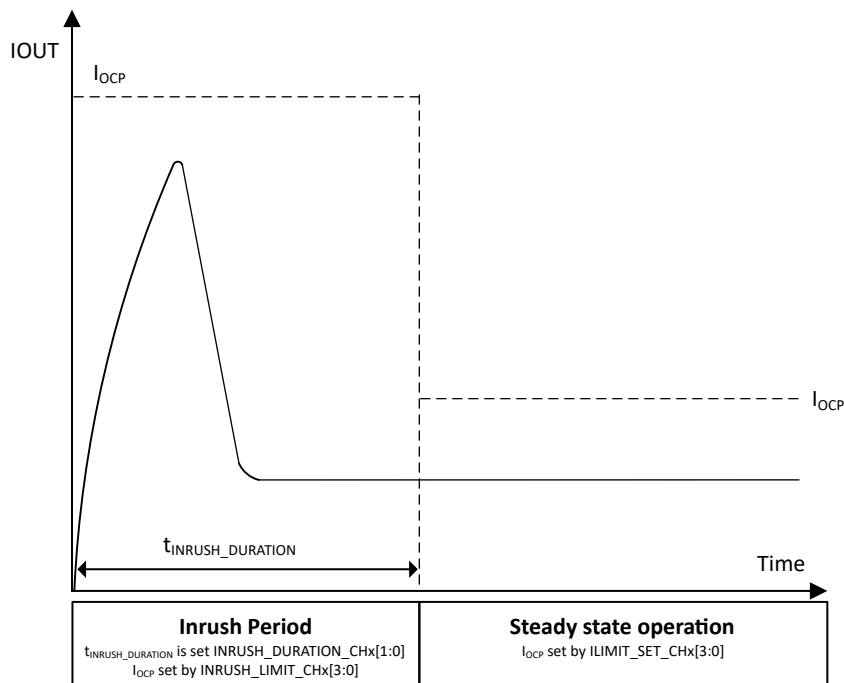


图 7-3. 无电容充电 (CAP_CHRG_CHx [1:0] = 00) - 灯泡驱动示例

电流限制调节电容充电模式 - CAP_CHRG_CHx [1:0] = 10

该器件提供电流限制调节电容充电模式来为大型下游容性负载（例如 ECU 上的大容量输入电容器）充电。如果 CAP_CHRG_CHx [1:0] = 10，则电流限制调节模式会在通道最初启用时，将输出电流钳位至 INRUSH_LIMIT_CHx [3:0] 设定的值。该器件将持续限制电流，直到容性负载完成充电、浪涌期结束或发生热关断。可通过 INRUSH_LIMIT_CHx [3:0] 进行编程的设置范围，在电气特性表中指定为 I_{CL_REG} 。如果 VOUT 电压大于 $V_{BB} - 2V$ 并且尚未到达浪涌期计时器时间，则器件能够缓慢退出电流限制调节模式，而不会出现较大的峰值。电流限制调节电容充电模式和到达浪涌期计时器时间前缓慢退出的示例如图 7-4 所示。

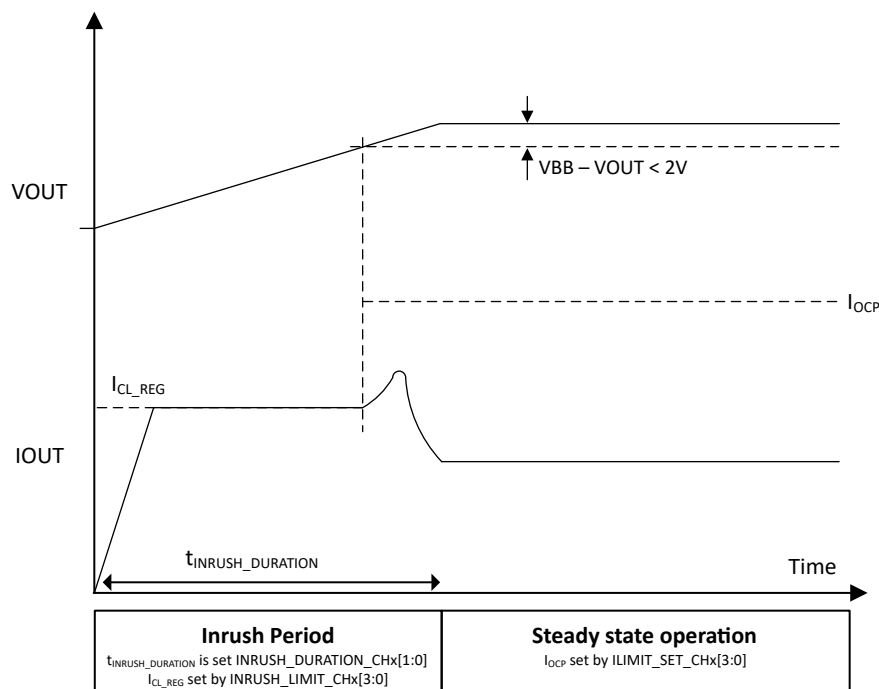


图 7-4. 电流限制调节电容充电 (CAP_CHRG_CHx[1:0] = 10) - ECU 输入大容量电容驱动示例

7.3.2.1.2 过流保护 - 稳态运行

器件完成可选浪涌期 (如果启用) 后, 将进入稳定运行状态。在此运行状态, 过流保护由立即关断过流保护 (I_{OCP}) 和 I2T 保护功能 (如果已启用) 提供。I_{OCP} 是一种过流保护功能, 如果输出电流超过由 ILIMIT_SET_CHx[3:0] 位设置的 I_{OCP} 阈值, 该功能会立即关闭通道。启用器件时, I_{OCP} 功能无法禁用并且在稳态运行期间始终有效。I2T 保护功能可提供基于定义的时间电流曲线的可编程熔断保护。I2T 保护的目的是匹配熔断型保险丝的行为。I2T 保护的时间电流曲线可通过 NOM_CUR_CHx[2:0] 位和 I2T_TRIP_CHx[3:0] 位设置。ISWCL_CHx[1:0] 和 I_{OCP} 还有助于定义 I2T 保护的时间电流曲线。如果通道在浪涌期后处于稳态运行状态, 则 I_{OCP} 和 I2T 保护功能 (如果启用) 将在 ACTIVE 状态和 LIMPHOME 模式下处于有效状态。

接下来的几节将介绍 I2T 保护和 I_{OCP} 保护功能。

7.3.2.1.3 可编程保险丝保护装置

器件为每条通道提供可编程保险丝保护, 该功能基于定义的时间-电流曲线, 通常在熔断型保险丝数据表中称为 I2t 保护。其目的是匹配熔断型保险丝的开关关断行为。NOM_CUR_CHx[2:0] 位和 I2T_TRIP_CHx[3:0] 位设置时间-电流曲线, 但该器件还使用固定延迟关断 (ISWCL) 和即时关断保护 (I_{OCP}) 为器件建立全面的 I2T 保护。TPS481HS04-Q1 的 I2T 保护包含四个区域:

1. 标称电流
2. 保险丝关断
3. 固定延迟关断
4. 即时关断保护 (I_{OCP})

I2T 保护的这些运行区域如图 7-5 所示。

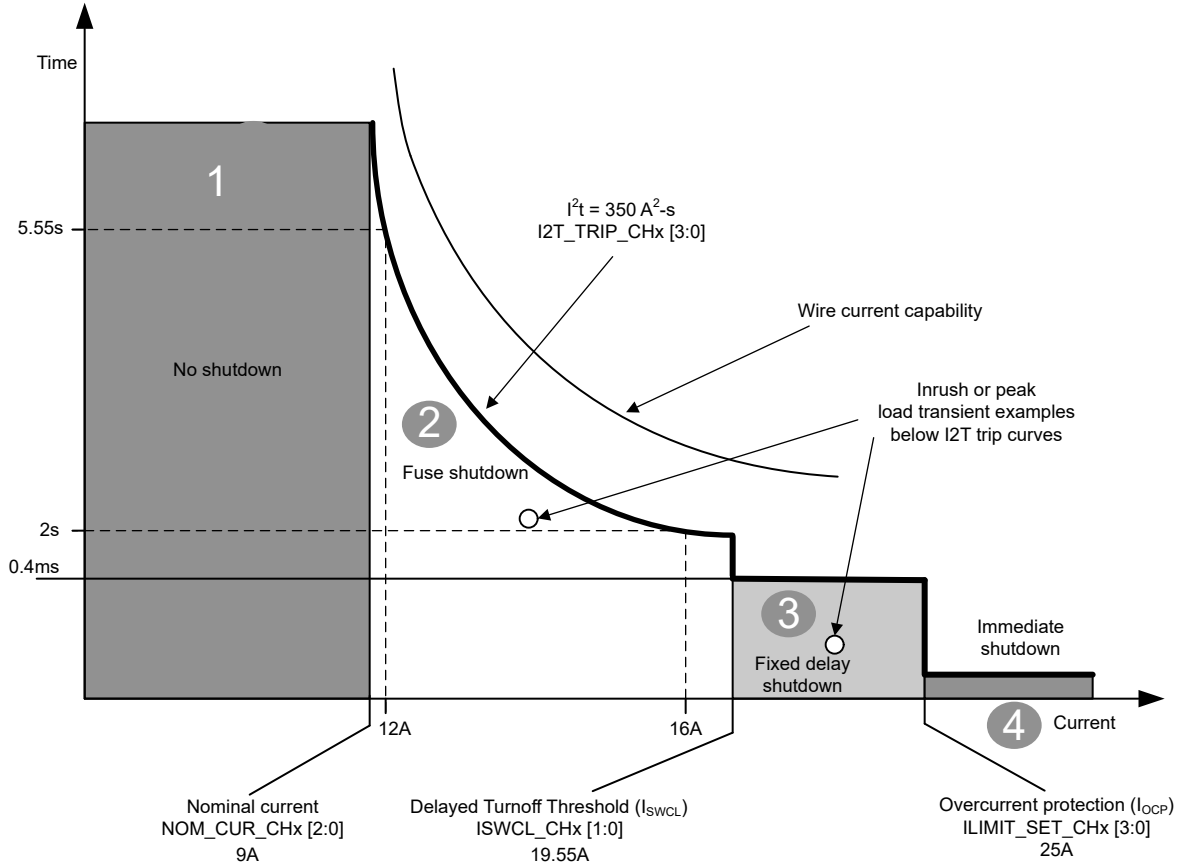


图 7-5. 基于保险丝关断的运行区域

标称电流区域 (1) 定义了器件在不关断的情况下可以无限期提供电流的区域。这大致相当于熔断型保险丝的额定电流。该区域通过 `NOM_CUR_CHx [2:0]` 位设置，如果输出电流小于 `NOM_CUR_CHx` 设置，则器件可以如前所述无限期提供电流，而不会开始 I2T 累加。如果输出电流大于或等于 `NOM_CUR_CHx` 设置，则器件将进入 I2T 累加循环并开始累加，直到满足 `I2T_TRIP_CHx [3:0]` 阈值。如果输出电流在达到 `I2T_TRIP_CHx` 值之前回落到 `NOM_CUR_CHx` 以下，则器件将停止 I2T 累加，但只要向器件供电，就会继续累加能量。

高于标称电流区域的是保险丝关断区域 (2)，该区域通过 `I2T_TRIP_CHx [3:0]` 位设置。该区域定义了时间-电流曲线的曲率以及器件 I2T 累加有效的区域。根据输出电流电平和 `NOM_CUR_CHx` 设置，器件将以不同的时间间隔跳闸，具体视设置的 `I2T_TRIP` 值而定。

DCR_CHx = '1' 设置的累加和去累加：

器件的时间-电流曲线通过以下公式定义。

$$I2T_TRIP = (I_{LOAD}^2 - I_{NOM}^2) * t \text{ (Equation 1)}$$

如果累加未超过 `I2T_TRIP` 值且电流降至低于 `NOM_CUR_CH`，则使用公式 1 基于 `ISNS` 值递减累加的能量，直到其降至零。在器件继续递减至零期间，`I2T_MOD` 位将保持为 1，直到累加的能量恢复为零，然后 `I2T_MOD` 位将重置为零。如果由于通道进入 I2T 循环而禁用任何转换，则当 `I2T_MOD = 0` 时，这些转换将重新启用。

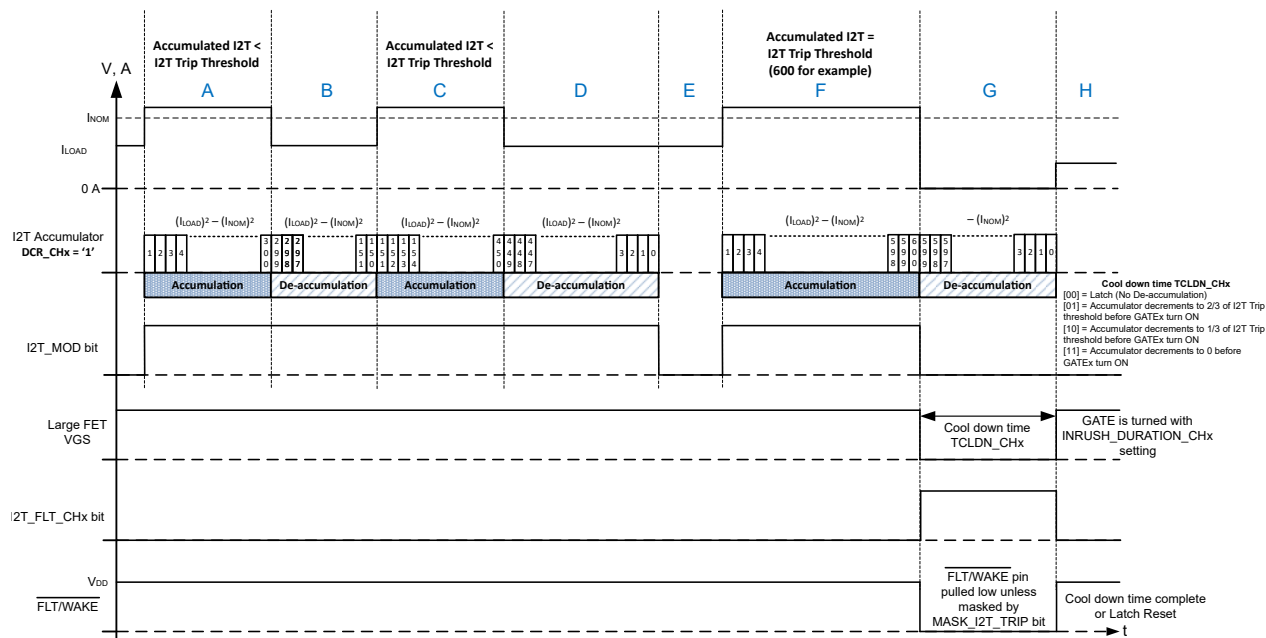


图 7-6. DCR_CHx = '1' 设置下的 I2T 累加和去累加

DCR_CHx = '0' 设置的累加和去累加：

$$I2T_TRIP = (I_{LOAD}^2) * t \quad (\text{公式 2})$$

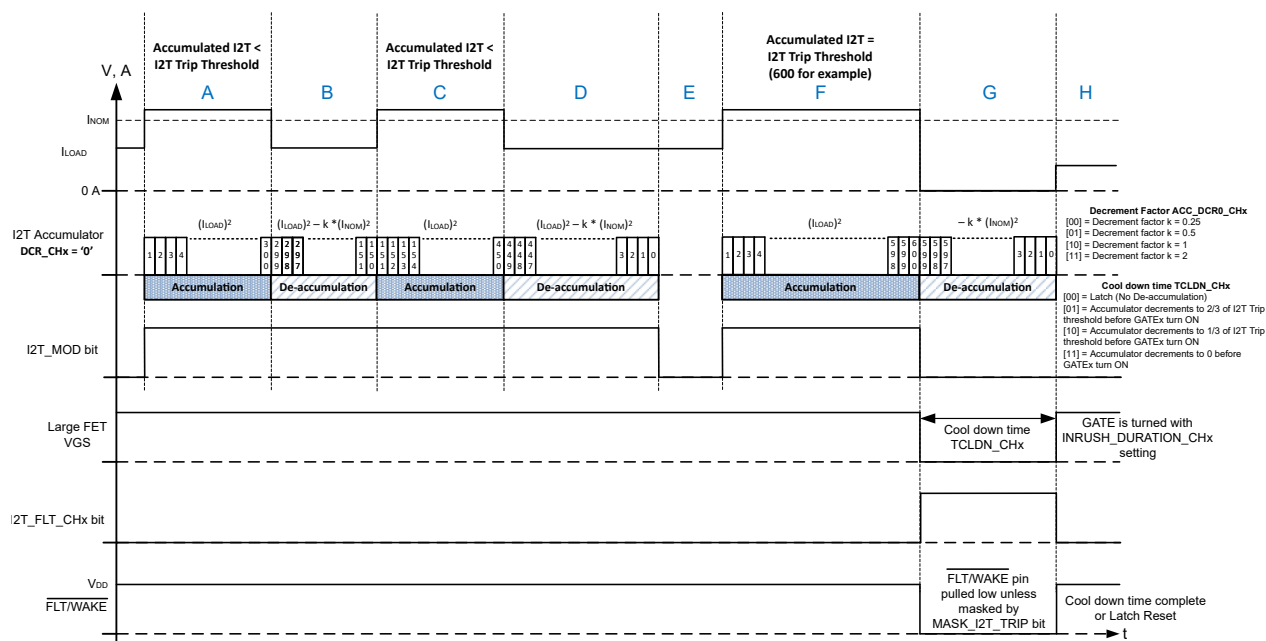


图 7-7. DCR_CHx = '0' 设置下的 I2T 累加和去累加

高于保险丝关断区域的是固定延迟关断区域 (3)，其中器件提供通过 ISWCL_CHx [1:0] 和 SWCL_DLY_TMR_CHx [1:0] 位设置的固定延迟关断。ISWCL_CHx [1:0] 设置输出电流值，SWCL_DLY_TMR_CHx 设置时间。如果输出电流持续超过 ISWCL_CHx 电平的时间达到 SWCL_DLY_TMR_CHx，则通道将立即关断。

如果由于超过 I2T_TRIP_CHx 值或由于 ISWCL_CHx 功能而发生关断，则器件将在通过 TCLDN_CHx [1:0] 设置的时段内保持关断状态。如果 TCLDN_CHx [1:0] = 00，则器件将保持关闭状态而不会重试。要在此设置中重试，需要将 TCLDN_CHx [1:0] 位更改为其他设置。设置更改后，器件将在经过新设置定义的冷却时间后重试。请注意，当通道进入 I2T 关断状态时，累加器值将复位为 0，因此应调整重试时间，以确保经过足够的时间，让线束冷却下来。另请注意，当通道进入 I2T 关断状态时，不能更改 NOM_CUR_CHx、I2T_TRIP_CHx 和 ISWCL_CHx 的值。

高于固定延迟关断区域的是即时关断过流保护 (I_{OC}P) 区域 (4)。该区域通过 ILIMIT_SET_CHx [3:0] 位设置。如果输出电流超过 I_{OC}P 电平，则该器件将立即关断。I_{OC}P 的重试或锁存行为通过 LATCH_CHx 位设置，将在下一节中介绍。

7.3.2.1.4 立即关断过流保护 (I_{OC}P)

在稳态运行时，器件提供即时关断过流保护 (I_{OC}P)，这是一种过流保护功能，如果输出电流超过由 ILIMIT_SET_CHx [3:0] 位设置的 I_{OC}P 阈值，该功能会立即关闭通道。ILIMIT_SET_CHx [3:0] 位使 I_{OC}P 功能能够基于每个通道进行设置。启用器件时，I_{OC}P 功能无法禁用并且在稳态运行期间始终有效。

如果超过 I_{OC}P 电平，通道将立即关闭，并且通道将根据 LATCH_CHx 位的设置进行重试或闭锁。如果 LATCH_CHx = 0，设备将在 t_{RETRY,INT} 后重试。到达重试时间后，通道将启动并进入浪涌期（如果已配置）。如果短路情况仍然存在，通道将继续在重试之间通过 t_{RETRY,INT} 重试最多 7 次。如果短路情况仍然存在，则通道将在通道锁闭之前将在重试之间通过 t_{RETRY,EXTD} 再重试 7 次。要在 LATCH_CHx = 0 的情况下使器件退出闭锁状态，需要切换 CHx_ON 位，或者需要切换 DIx/OUT_DISx 或 LHI 引脚。如果 LATCH_CHx = 1 并且超过 I_{OC}P 电平，器件将闭锁，并且在切换 CHx_ON 位、切换 DIx/OUT_DISx 引脚或 LHI 位，或切换 LATCH_CHx 位之前不会重试。有关重试和闭锁如何针对不同器件设置工作的更多详细信息，请参阅下面的重试和闭锁行为部分。

7.3.2.2 输出禁用功能 (OUT_DIS)

TPS481HS04-Q1 器件提供了一项功能，能够在 OUT_DISx 引脚变为高电平时，在 t_{OFF_OUT_DIS} 中快速禁用输出通道 x。输出禁用 (OUT_DIS) 功能用于在需要快速关闭输出的紧急情况下快速关闭输出。

此 OUT_DIS 功能将在每个通道上与直接输入 (DI) 功能进行多路复用。如果 DIAG_CONFIG_CHx 寄存器中的 DI_OUT_DIS_FN_CHx 设置为 '1'，则 DIx/OUT_DISx 引脚将配置为该通道的 OUT_DIS。如果器件中存在任何接地反弹问题，可以使用 CONFIG_DI_MASK 位对屏蔽时间进行编程。

下表显示了基于 OUT_DIS 功能的不同引脚和寄存器配置的 GATEx 状态（当 DI_OUT_DIS_FN_CHx = '1' 时，OUT_DIS 逻辑表）。

表 7-2. OUT_DIS 逻辑表

OUT_DIS	LHI	VOUTx 状态
L	L	跟随 CHx_ON
L	H	跟随 CHx_LH_IN
H	L	关断
H	H	关断

如果在输出通道关断的情况下 OUT_DISx 引脚为高电平，并且 OUT_DISx 引脚随后被置为低电平，则如果处于 ACTIVE 模式，输出通道将跟随 CHx_ON 位，或在 LIMPHOME 模式下跟随 CHx_LH_IN 位。在这种情况下，如果为启用通道配置了 CHx_ON 位或 CHx_LH_IN 位，通道将经历浪涌周期（如果已配置）。

7.3.2.3 热关断

该器件在功率 FET 上和器件的控制器部分内包含一个温度传感器，用于监测 FET 的温度 ($T_{J,FET}$) 和控制器的温度 ($T_{J,CONTROLLER}$)。在两种情况下，器件将被视为出现热关断故障：

- **相对热关断 (T_{REL})** : $T_{J,FET} - T_{J,CONTROLLER} > T_{REL}$
- **绝对热关断 (T_{ABS})** : $T_{J,FET} > T_{ABS}$

如果发生上述任一故障，开关将关闭。器件将通过 $\overline{FLT/WAKE}$ 引脚发出故障信号。

相对热关断 (T_{REL})

当存在较大峰值功率事件时，例如，FET 温度 ($T_{J,FET}$) 相对于控制器温度 ($T_{J,CONTROLLER}$) 迅速上升的接地短路事件，则可能会发生相对热关断事件。一旦相对温度 ($T_{J,FET} - T_{J,CONTROLLER}$) 超过 T_{REL} ，该通道将会关闭。

绝对热关断 (T_{ABS})

当 FET 温度 ($T_{J,FET}$) 上升到高于 T_{ABS} 时，会发生绝对热关断。当通道长时间过流时（例如永久短路用例），可能会发生这种情况。一旦 FET 温度 ($T_{J,FET}$) 超过 T_{ABS} ，该通道将会关闭。

7.3.2.4 电池反向

在电池反向条件下，无论输出状态如何（由 SW_STATE 寄存器设置），开关都将自动启用，以防止 MOSFET 体二极管内部产生过多功率耗散。在许多应用（例如电阻负载）中，电池反向期间可能存在满载电流。

7.3.3 诊断机制

7.3.3.1 集成 ADC

TPS481HS04-Q1 提供一个集成式逐次逼近型 10 位 ADC，能够将不同的模拟信号转换为可通过 SPI 读取的数字信号。ADC 可转换以下模拟信号：

- 电流检测 (ISNSx)
- MOSFET 温度检测 (TSNSx)
- VBB 电压检测 (VBB)
- VOUT 电压检测 (VOUTx)

图 7-8 提供了集成式 ADC 的功能方框图以及 ADC 的模拟信号输入。

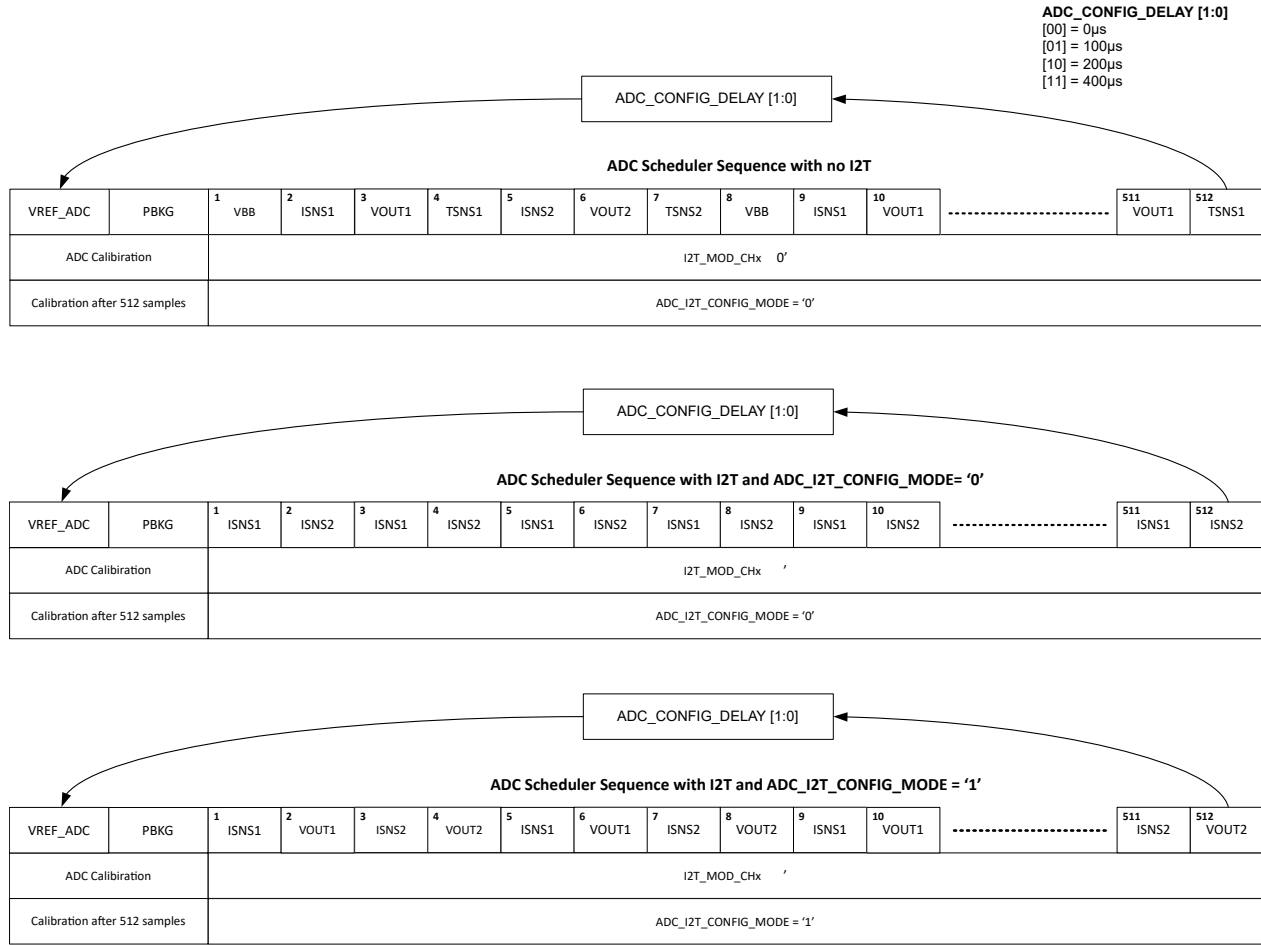


图 7-9. ADC 转换序列

7.3.3.2 模拟和数字电流检测输出

器件的集成电流检测电路提供与每个通道的负载电流 (I_{OUTx}) 成正比的检测电流 (I_{SNS})。每个通道的电流检测在内部多路复用，并提供给 ADC 调度器。每个通道的 ADC 转换检测到的电流结果存储在 **ADC_RESULT_CHx_I** 中。如果自上次读取寄存器以来存在新的 ADC 转换结果，**ISNS_RDY_CHx** 位将设置为 1。

为确保 **SNS** 引脚进行精确的检测测量，检测电阻应连接到 **IC GND**。

不同 **OL_ON_EN_CHx** 设置下电流检测的 ADC 转换公式如下：

OL_ON_EN_CHx = 0 时，仅适用于大 FET 电流检测

$$ADC_RESULT_CHx_I = \frac{1023}{V_{(ADC_REF)}} \times \frac{I_{LOADx}}{KDIG1} \quad (1)$$

OL_ON_EN_CHx = 1 时，仅适用于小 FET 电流检测

$$ADC_RESULT_CHx_I = \frac{1023}{V_{(ADC_REF)}} \times \frac{I_{LOADx}}{KDIG2} \quad (2)$$

SNSx 引脚上的电压基于 **RSNSx** 电阻器，可根据以下公式推导得出

OL_ON_EN_CHx = 0 时，仅适用于大 FET 电流检测

$$VSNSx = \frac{ILOADx}{KSNS1} \times R_{SNSx} \quad (3)$$

OL_ON_EN_CHx = 1 时，仅适用于小 FET 电流检测

$$VSNSx = \frac{ILOADx}{KSNS2} \times R_{SNSx} \quad (4)$$

默认情况下会为每个通道启用电流检测功能。可以通过 ADC_CONFIG 寄存器中的 ADC_ISNS_DIS 位全局启用或禁用电流检测功能。

如果使用 I2T 保护，则必须先启用电流检测功能，然后才能使用 I2T 保护。电流检测功能仅在通道启用并处于稳态运行时可用。电流检测功能在浪涌期间不可用。

7.3.3.3 输出电压测量

TPS481HS04-Q1 通过集成式 10 位 ADC 为每个通道提供输出电压测量。

默认情况下启用输出电压测量功能。若要启用输出电压检测功能，需要通过 ADC_VSNS_DIS 位在 ADC_CONFIG 寄存器中全局启用该功能。如果启用了全局位，器件将根据相应 CHx_CONFIG 寄存器中的 VSNS_DIS_CHx 位，在每个通道上启用输出电压测量功能。

输出电压测量的转换公式如下所示。ADC 测量结果将在 ADC_RESULT_CHx_VOUT 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 转换结果，VSNS_RDY_CHx 位将设置为 1。

$$ADC_RESULT_CHx_V = \frac{1023}{V_{(ADC_REF)}} \times 0.043 \times VOUTx \quad (5)$$

7.3.3.4 MOSFET 温度测量

TPS481HS04-Q1 通过 10 位 ADC 为每个功率 MOSFET 提供温度测量。

默认情况下，FET 温度检测功能处于禁用状态。若要为每个通道启用 FET 温度检测功能，需要通过 ADC_TSNS_DIS 位在 ADC_CONFIG 寄存器中全局启用该功能。

FET 温度测量的转换公式详见 [方程式 6](#)。

$$ADC_RESULT_T = 507.42 - 1.33 \times T \quad (6)$$

ADC 测量结果将在 ADC_RESULT_CHx_T 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 切换结果，则 TSNS_RDY_CHx 位设置为 1。如果任何通道位于 I2T 环路中 (I2T_MOD_CHx = 1)，则会为所有通道禁用 FET 温度测量 (如果已启用)，并且 TSNS_RDY_CHx 位将设置为 0。当通道退出 I2T 环路 (I2T_MOD_CHx = 0) 后，如果之前在发生 I2T 事件之前已启用，则 FET 温度测量功能将自动重新启用。

7.3.3.5 VBB 电压测量

TPS481HS04-Q1 通过 10 位 ADC 提供 VBB 电压测量。

默认情况下，VBB 电压测量功能处于禁用状态。可以通过 ADC_CONFIG 寄存器中的 ADC_VBB_DIS 位启用 VBB 电压检测功能。

VBB 电压测量的转换公式详见 [方程式 7](#)。ADC 测量结果将在 ADC_RESULT_VBB 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 转换结果，则 VBB_RDY 位设置为 1。

$$ADC_RESULT_VBB = \frac{1023}{V_{(ADC_REF)}} \times 0.045 \times VBB \quad (7)$$

7.3.3.6 VOUT 电池短路和开路负载

无论通道输出是开启还是关闭，TPS481HS04-Q1 都能够检测电池短路和开路负载事件，但这两种情况会采用不同的方法。

7.3.3.6.1 启用通道输出 (FET) 时的测量

当启用通道输出且 FET 导通时，可以通过电流检测功能测量 VOUT 电池短路和开路负载情况。在这两种情况下，可使用电流检测电路和 ADC (在 ADC_RESULT_CHx_I 寄存器中提供) 测量负载电流。通过关断大型 FET 并导通小型 FET，可以在低电流水平下提高电流检测精度。这是通过将各个 CHx_CONFIG 寄存器中的 OL_ON_EN_CHx 位设置为 1 来实现的。但是，负载电流必须低于 I_ENTRY_OL_ON，此位才能生效。这使得 ADC 能够以更高的精度测量低负载电流。

启用 OL_ON_EN_CHx 设置时电流检测的 ADC 转换公式如下：

OL_ON_EN_CHx = 1 时，

$$\text{ADC_RESULT_CHx_I} = \frac{1023}{V_{(\text{ADC_REF})}} \times \frac{I_{\text{LOADx}}}{\text{KDIG2}} \quad (8)$$

建议仅在 I2T 已禁用 (I2T_EN = 0) 时使用 OL_ON_EN_CHx = 1 模式。如果在启用 I2T (I2T_EN = 1) 的情况下使用 OL_ON_EN_CHx = 1，则可能会导致通道在意外较低的 I2T 阈值下关断。

7.3.3.6.2 在禁用通道输出的情况下进行检测

当通道输出被禁用 (FET 关断) 时，器件能够检测开路负载或电池短路事件。这些功能在下面称为关断状态开路负载检测和关断状态电池短路检测。当通道输出被禁用时，器件能够通过下面将讨论的定义顺序区分开路负载事件和电池短路事件。关断状态开路负载和关断状态电池短路检测的方框图如图 7-10 所示。

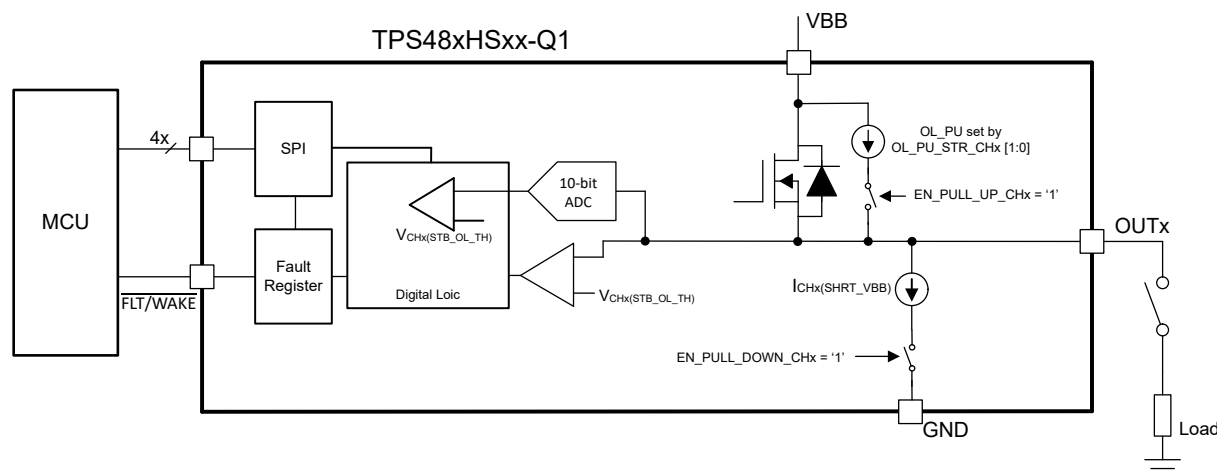


图 7-10. 开路负载和电池短路检测

备注

该图假设器件接地和负载接地处于相同电位。在实际系统中，可能存在 1V 量级的接地漂移电压。

关断状态电池短路检测

该器件还为每个通道集成了一个下拉电流 (I_{SHRT_VBB})，可用于在通道被禁用时帮助区分开路负载和电池短路故障。设置 EN_PULL_DOWN_CHx 位时会启用下拉电阻器。

在根据输出线束电感、输出电容器和负载经过一段时间的延迟后，MCU 可以启用 SVBB_DIAG_EN_CHx 位，以启用内部比较器，该比较器用于检测 VDS 是高于还是低于 V_{CHx(SHRT_VBB)}

关断状态开路负载检测

一旦电池短路检测完成且没有任何故障，就可以禁用下拉电阻器并运行开路负载检测。该器件为每个通道集成了一个上拉电流源 OL_PU，可用于上拉输出，以确定是否存在开路负载故障。通过 EN_PULL_UP_CHx 位启用上拉电流源。

内部上拉的强度可通过 DIAG_CONFIG_CHx 寄存器中每个通道的 OL_PU_STR_CHx 位进行编程。

在根据输出线束电感、输出电容器和负载经过一段时间的延迟后，MCU 可以启用 OL_DIAG_EN_CHx 位，以启用内部比较器，该比较器用于检测输出电压是高于还是低于 $V_{CHx}(SHRT_VBB)$ 。

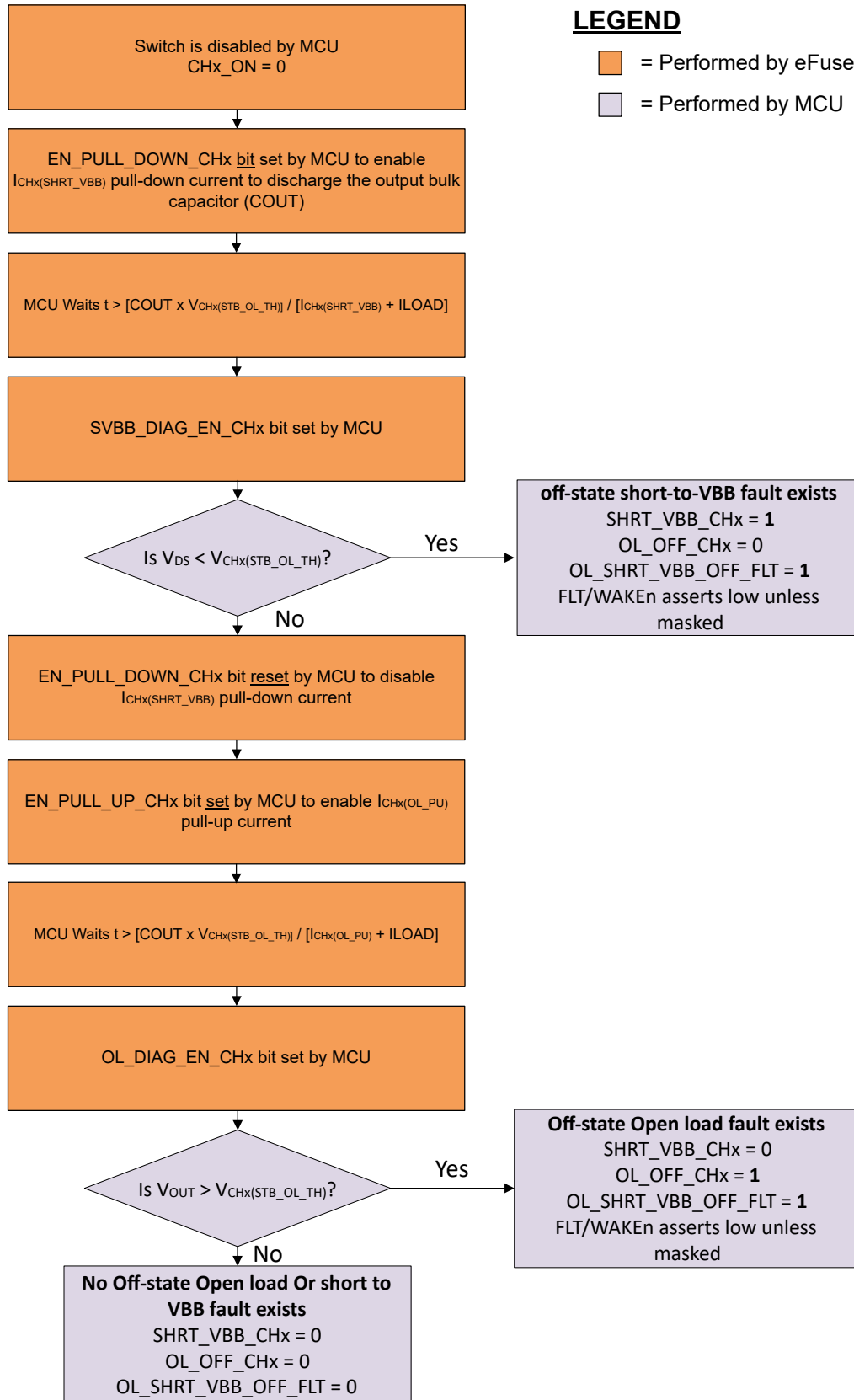


图 7-11. 禁用通道时 VOUT 短接至 VBB 或 FET 短路和开路负载检测的流程图

7.3.3.7 常电 (PAAT) 负载下的 VOUT 对电池短路或 FET 短路检测

该器件为每个通道集成了一个下拉电流，可用于在通道禁用时检测 VOUT 对电池短路或 FET 短路故障。请参阅下方的检测机制流程图

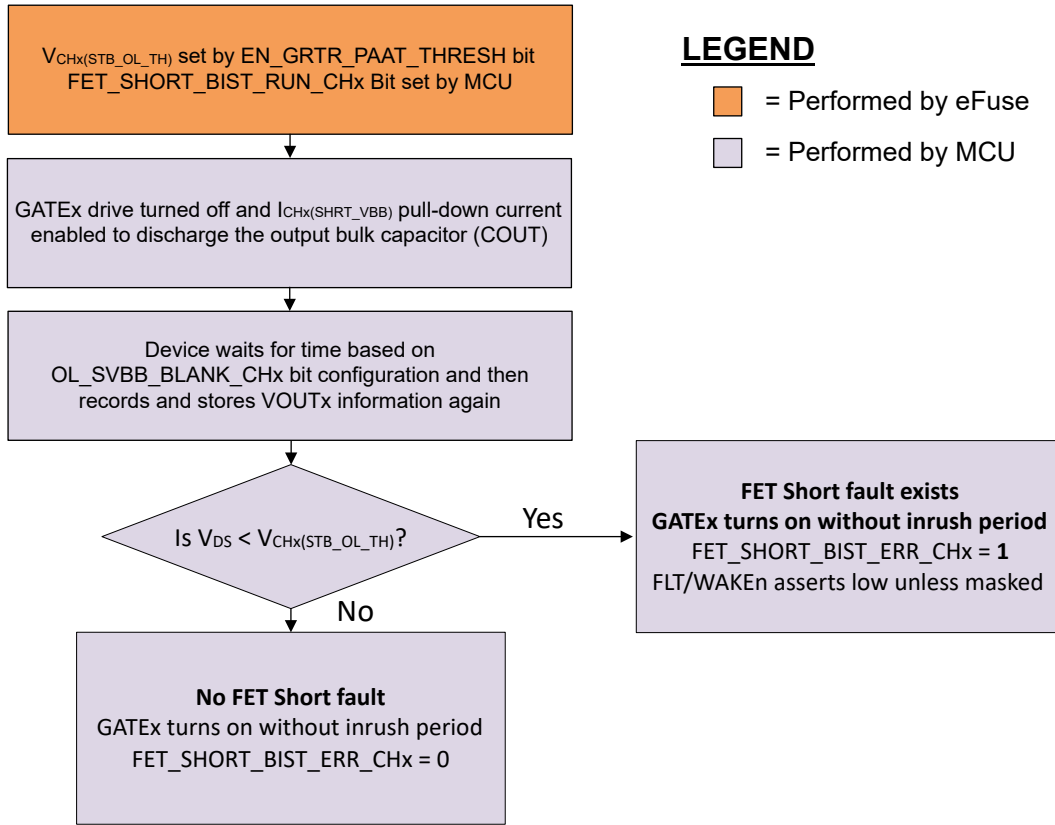


图 7-12. PAAT 负载的 FET 短路诊断流程图

7.3.4 故障指示 (FLT/WAKE)

该器件通过 $\overline{\text{FLT/WAKE}}$ 状态引脚提供增强的故障报告，并通过 SPI 提供故障状态位。

$\overline{\text{FLT/WAKE}}$ 状态引脚允许器件在器件发生故障时中断系统。 $\overline{\text{FLT/WAKE}}$ 状态引脚是一个开漏输出，当器件发生故障时，该引脚将置为低电平。对于读取清除的故障，如果故障不再存在，并且读取了用于清除故障的特定寄存器， $\overline{\text{FLT/WAKE}}$ 引脚将变为高电平。可以通过 FAULT_MASK 寄存器屏蔽 $\overline{\text{FLT/WAKE}}$ 引脚上的某些故障指示。有关更多详细信息，请参阅 FAULT_MASK 寄存器。

该器件还通过 SPI 以及全局故障寄存器 (FAULT_GLOBAL) 和特定于通道的故障寄存器 (FLT_STAT_CHx) 来提供故障信息，使系统能够快速诊断器件中发生故障的原因。该器件在 SDO 标头上输出 FAULT_GLOBAL [15:8] 位，以便为每个 SPI 事务连续读取这些状态位。

有关每个单独故障状态位的更多详细信息，请参阅寄存器映射中的 FAULT_GLOBAL 和 FLT_STAT_CHx 寄存器。

表 7-3 突出显示了该器件如何通过 $\overline{\text{FLT/WAKE}}$ 引脚和故障状态位发出不同事件信号。

表 7-3. 故障报告表

事件/故障		检测	保护	FAULT_GLOBAL 报告	FLT_STAT_CHx 报告	FLT/WAKE 指示
FET - 过热警告		Y	N	CHx_FLT	THERMAL_WRN_CHx	N
FET - 温度关断 (TSD)		Y	Y	CHx_FLT 和 CHAN_OCP_I2T_TSD	THERMAL_WRN_CHx	Y
I _{OCP} - 立即关断		Y	Y	CHx_FLT 和 CHAN_OCP_I2T_TSD	ILIMIT_CHx	Y
I _{CL_REG} - 电流限制调节		Y	Y	不适用	不适用	N
I _{CL_REG} - 电流限制调节 - 到达浪涌期		Y	Y	CHx_FLT 和 CHAN_OCP_I2T_TSD	ILIMIT_CHx	Y
I _{CL_REG} - 电流限制调节 - TSD		Y	Y	CHx_FLT 和 CHAN_OCP_I2T_TSD	ILIMIT_CHx 和 THERMAL_SD_CHx	Y
T _{RETRY} 中的通道 (LATCH_CHx = 0)		Y	不适用	不适用	FLT_CHx	Y
通道锁存 (LATCH_CHx = 1)		Y	不适用	不适用	LATCH_STAT_CHx 和 FLT_CHx	Y
进入 Limp Home 模式 (LHI = 1)		Y	不适用	GLOBAL_ERR_WRN 和 LIMPHOME_STAT	不适用	N
活动 I2T 累积或递减		Y	不适用	不适用	I2T_MOD_CHx	N
I2T 关断		Y	Y	CHx_FLT 和 CHAN_OCP_I2T_TSD	I2T_FLT_CHx 和 FLT_CHx	Y
VOUT 短路至 VBB		Y	N	CHx_FLT 和 OL_SHRT_VBB_OFF_FLT ¹ (如果 OL_SVBB_EN_CHx = 01)	OL_OFF_CHx (如果 OL_SVBB_EN_CHx = 01)	Y (除非被屏蔽)
负载开路	关断状态	Y	N	CHx_FLT 和 OL_SHRT_VBB_OFF_FLT (如果 OL_SVBB_EN_CHx=10)	OL_OFF_CHx (如果 OL_SVBB_EN_CHx=10)	Y (除非被屏蔽)
	导通状态	Y	N	不适用	不适用	N
电池反向		Y	Y, 外部组件	不适用	不适用	N
VBB UV 警告		Y	N	GLOBAL_ERR_WRN 和 VBB_UV_WRN	不适用	N
VBB_UVLO		Y	Y	GLOBAL_ERR_WRN 和 VBB_UVLO	不适用	Y
VDD_UVLO		Y	Y	GLOBAL_ERR_WRN 和 VDD_UVLO	不适用	N
上电复位 (POR)		Y	Y	GLOBAL_ERR_WRN 和 POR	不适用	Y
接地失效		Y	Y、R _{SDO} ≥ 768 Ω	不适用	不适用	N
SPI 看门狗错误		Y	不适用	GLOBAL_ERR_WRN 和 WD_ERR (如果 WD_EN = 1)	不适用	Y (除非被屏蔽)
SPI 帧错误		Y	不适用	GLOBAL_ERR_WRN 和 SPI_ERR	不适用	Y (除非被屏蔽)
SPI CRC 错误		Y	不适用	GLOBAL_ERR_WRN 和 SPI_ERR (如果 CRC_EN = 1)	不适用	Y (除非被屏蔽)

7.3.5 SPI 模式运行

TPS481HS04-Q1 通过高速 SPI 串行接口与主机控制器进行通信。该接口具有三个逻辑输入：时钟 (SCLK)、芯片选择 ($\overline{\text{CS}}$)、串行数据输入 (SDI)，以及一个数据输出 (SDO)。当 $\overline{\text{CS}}$ 引脚为高电平时，SDO 引脚处于三态。最大 SPI 时钟速率为 8MHz，但在实践中受到串联保护电阻器的限制。

该器件支持简单菊花链 SPI。该模式可以使用或不使用 CRC。

TPS481HS04-Q1 IC 与控制器或 MCU 之间的通信通过采用主-辅配置的 SPI 总线实现。外部 MCU 始终是 SPI 主器件，它在 TPS481HS04-Q1 IC 的 SDI 引脚上发送命令请求，并在该 IC 的 SDO 引脚上接收器件响应。TPS481HS04-Q1 器件始终是 SPI 辅助器件，它通过 SDI 线路接收命令请求并通过 SDO 线路向外部 MCU 发送响应（例如状态和测量值）。

TPS481HS04-Q1 器件可以按照以下形式连接到主 MCU：

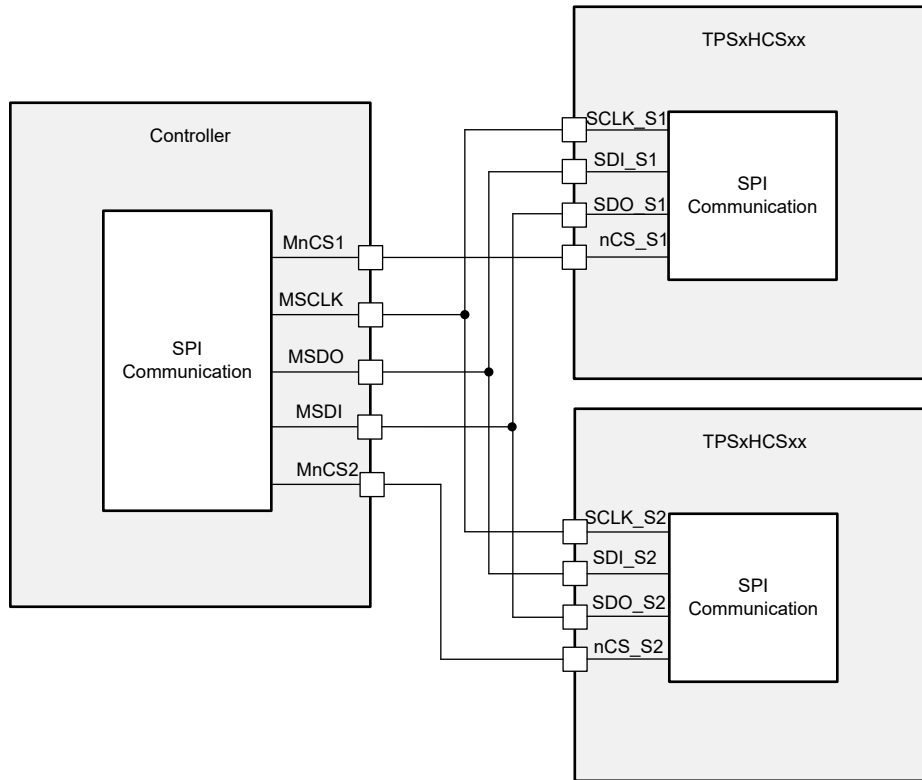


图 7-13. 独立辅助配置 (独立 $\overline{\text{CS}}$ 信号)

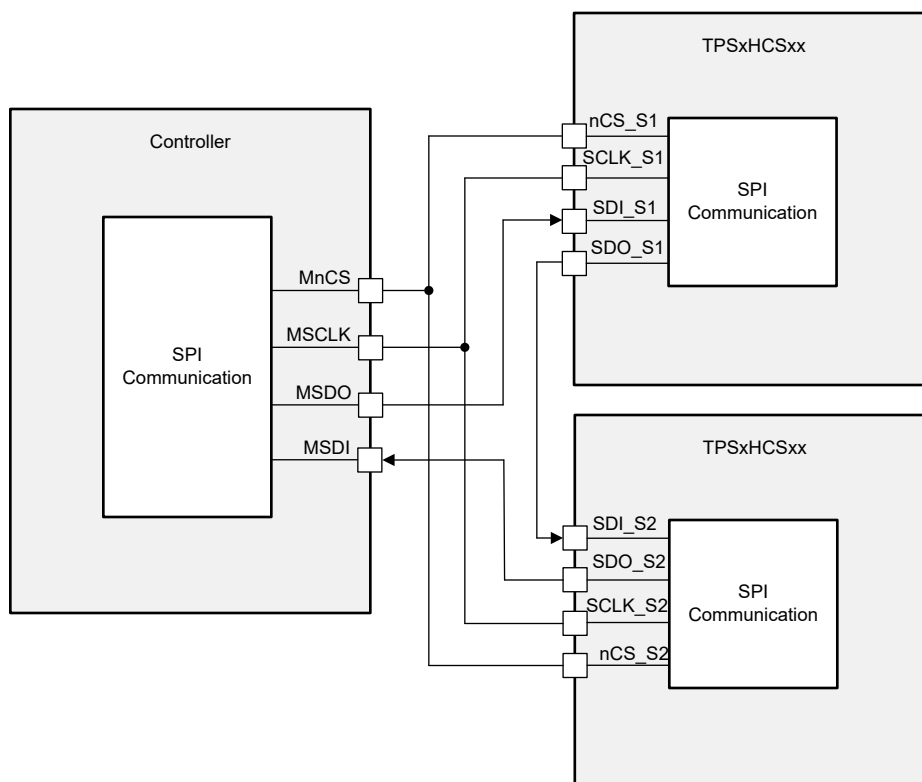


图 7-14. 菊花链配置

SPI 接口

本节介绍 SPI 接口引脚行为

片选 ($\overline{\text{CS}}$ 或 nCS)

系统微控制器选择 TPS481HS04-Q1，以使用 $\overline{\text{CS}}$ 引脚接收通信。当 $\overline{\text{CS}}$ 引脚处于逻辑低电平状态时，命令/配置字能够通过串行输入 (SDI) 引脚发送至 TPS481HS04-Q1，并且微控制器可以通过串行输出 (SDO) 引脚检索器件信息。 $\overline{\text{CS}}$ 的下降沿启用 SDO 输出并锁存将在 SDO 上发送的 FAULT_GLOBAL 寄存器的内容。微控制器可以发出 READ 命令以检索存储在寄存器中的信息。 $\overline{\text{CS}}$ 引脚的上升沿发起以下操作：

1. 如果没有 SPI 通信错误并且是 SPI 写入命令，则会更新已寻址的寄存器。
2. 如果在 $\text{CS} = \text{LOW}$ 期间向该寄存器发出读取命令，则读取清除寄存器将被清除。

为了避免任何数据损坏， $\overline{\text{CS}}$ 信号的高电平到低电平和低电平到高电平转换只能在 SCLK 处于逻辑低电平状态时发生。需要干净的 $\overline{\text{CS}}$ 信号来验证是否未向器件发送不完整的 SPI 字。此引脚在内部上拉至 VDD 电源轨。

时钟源

系统时钟 (SCLK) 引脚为 TPS481HS04-Q1 的内部移位寄存器计时。在 SCLK 信号的下降沿，SDI 数据锁存到输入移位寄存器中。在 SCLK 的上升沿，SDO 引脚移出器件存储的信息。在 SCLK 的下降沿，SDO 数据可供微控制器读取。

必须避免移位寄存器的时钟故障以确保数据的有效性。每当 $\overline{\text{CS}}$ 引脚进行任何转换时，SCLK 引脚都必须处于逻辑低电平状态。因此，建议只要未访问器件且 $\overline{\text{CS}}$ 引脚处于逻辑高电平状态，就将 SCLK 引脚拉至逻辑低电平状态。当 $\overline{\text{CS}}$ 处于逻辑高电平状态时，将忽略 SCLK 和 SDI 引脚上的任何信号，并且 SDO 引脚将保持高阻抗输出。

串行数据输入 (SDI) 和串行数据输出 (SDO)

SDI 引脚用于串行指令数据输入。当 $\overline{CS}$ 为低电平时，SDI 信息在 SCLK 的下降沿会锁存到输入移位寄存器中。

SDO 引脚是内部移位寄存器的输出。此引脚在内部上拉至 VDD 电源轨。当 $\overline{CS}$ 引脚为高电平时，SDO 引脚处于 HiZ 状态。每个连续的 SCLK 上升沿都使下一个数据位可供微控制器在 SCLK 的下降沿读取。当 $\overline{CS}$ 为高电平时，SDO 将恢复为高阻抗。

CRC 错误检测和时钟检查

将 CRC_EN 位设置为高电平将启用 CRC 错误检测。然后会随每个串行事务一起发送 CRC-4-ITU-Normal Check Sequence (FCS)。4 位 CRC 基于普通发生器多项式 X^4+X+1 ，CRC 起始值为 1111。启用 CRC 后，TPS481HS04-Q1 要求在其接收的 SDI 编程/配置数据末尾附加一个校验字节。

要对一个完整的字进行编程，必须在器件中输入确切的信息位（如下表所示）。禁用 CRC 后，仅当恰好有位在时钟沿输入时，IC 才会启用寄存器写入。启用 CRC 后，仅当恰好有位在时钟沿输入且没有 CRC 错误时，IC 才会启用寄存器写入。如果字长超过或不满足所需的长度要求或存在 CRC 错误，则 FAULT_GLOBAL 寄存器中的 SPI_ERR 位将置为逻辑“1”，接收到的数据被视为无效。请注意，如果 SCLK 不存在，则不会标记 SPI_ERR 位。在下次芯片访问期间，SPI_ERR 将发送回 SDO 上的 SPI 主器件。请注意，仅当读取寄存器时没有 SPI 错误时，才会应用“读取时清除”。

SPI 帧格式

该器件使用 24 位帧宽度（未使用 CRC 时），格式如图 7-15 中所示。请注意，SDO 输出中的 16 位宽“数据输出”始终适用于前一个 SPI 命令帧（读取或写入）。

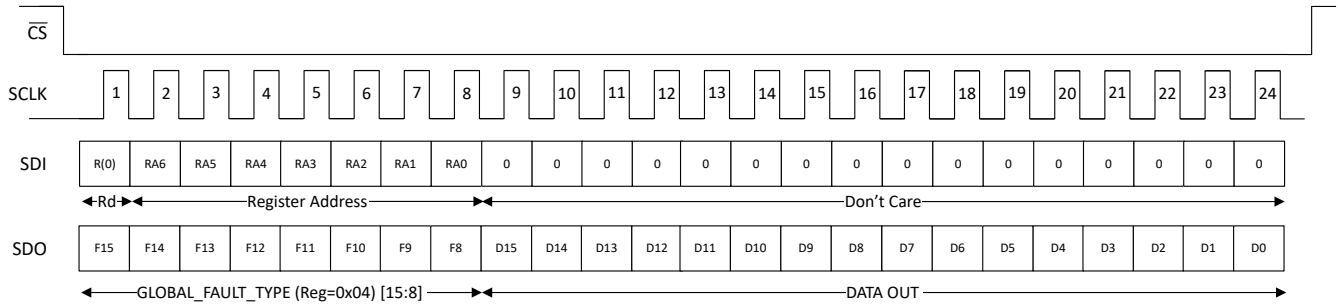


图 7-15. 24 位读取、禁用 CRC (CRC_EN=0)

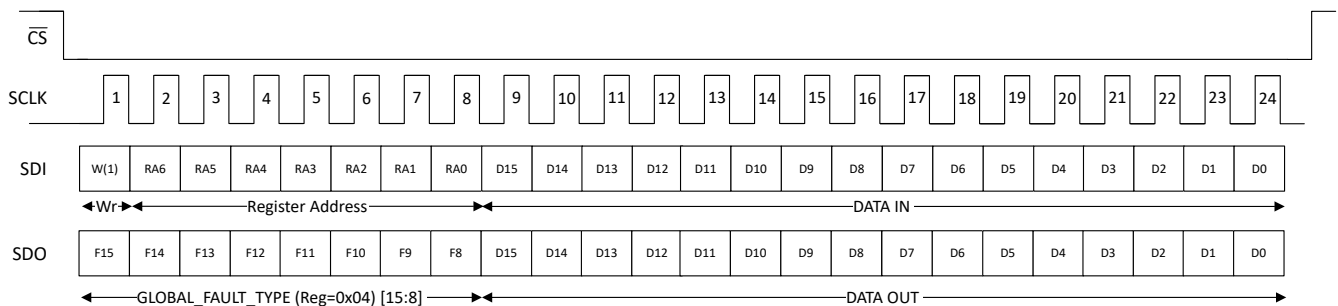


图 7-16. 24 位写入、禁用 CRC (CRC_EN=0)

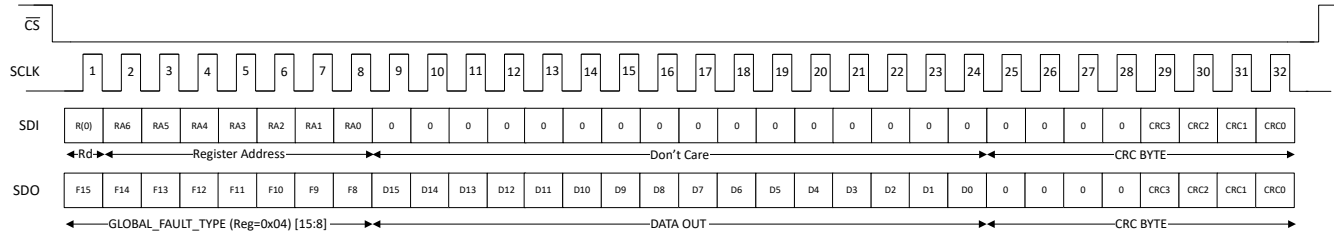


图 7-17. 32 位读取、启用 CRC (CRC_EN=1)

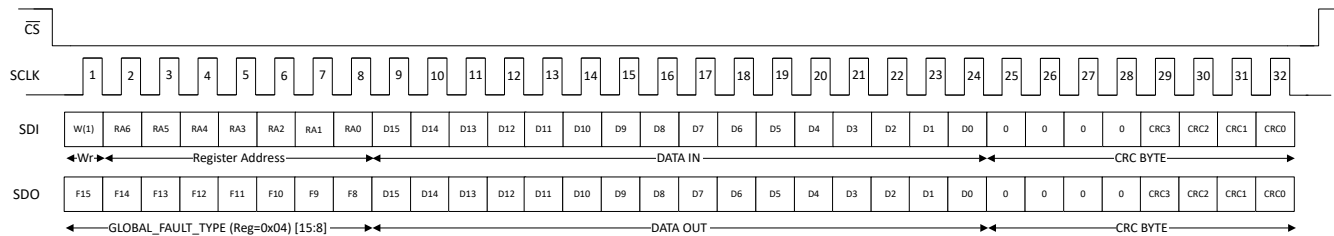


图 7-18. 32 位写入、启用 CRC (CRC_EN=1)

FAULT_GLOBAL [15:8] 位

xx 器件在 SDO 接头上输出 FAULT_GLOBAL [15:8] 位，因此这些状态位可以在每次 SPI 事务期间持续读取 THR。可以根据 DEV_CONFIG 寄存器中的 FLT_LTCH_DIS 位设置，将 FAULT_GLOBAL [15:8] 位配置为读取清除或实时状态位。但是，FLT_LTCH_DIS 位不适用于 LPM_STATUS 位。

如果 FLT_LTCH_DIS = 0，则故障位将锁存，并且仅在读取位说明中的相关寄存器并且故障不再存在时才会清除。下面的表 7-4 重点介绍了在故障不再存在时需要读取哪些寄存器以便清除每个不同的故障位。寄存器映射中的每个位说明也详细说明了这一点。

表 7-4. FAULT_GLOBAL [15:8] 在 FLT_LTCH_DIS = 0 时的位行为

位	位名称	如果故障不再存在，则需要读取该寄存器以清除故障位
15	保留	不适用
14	保留	不适用
13	CH2_FLT	FLT_STAT_CH2
12	CH1_FLT	FLT_STAT_CH1
10	CHAN_OCP_I2T_TSD	FLT_STAT_CHx
9	OL_SHRT_VBB_OFF_FLT	FLT_STAT_CHx
8	GLOBAL_ERR_WRN	FAULT_GLOBAL

如果 FLT_LTCH_DIS = 1，则在故障不再存在时清除故障位。

SPI 看门狗功能

TPS481HS04-Q1 器件提供可选的 SPI 看门狗功能，以监控主机控制器的有效 SPI 事务和 VDD 电源丢失情况。如果在可配置的超时周期 WD_TO 内没有发生有效的 SPI 事务，FLT 引脚将变为低电平（除非屏蔽），FAULT_GLOBAL 寄存器中的 WD_ERR 位将设置为 1。有效的 SPI 事务包括没有 SPI 错误和/或 CRC 错误（如果启用）的 SPI 事务。如果器件的 VDD 电源降至 VDD_UVLO 阈值以下，则器件上的 SPI 不工作。如果 VDD 电源保持低于 VDD_UVLO 的时间长于看门狗时间周期，器件将发出看门狗错误，其中 WD_ERR 位将设置为 1，FLT 引脚将变为低电平（除非屏蔽）。

可通过 DEV_CONFIG 寄存器中的 WD_EN 位启用看门狗功能。下面的表 7-5 展示了不同的可配置看门狗超时窗口 WD_TO。

表 7-5. 看门狗超时设置

WD_TO 设置	看门狗超时周期
00	400μs
01	400ms
10	800ms
11	1200ms

如果启用看门狗功能 (WD_EN = 1) 并且发生看门狗错误, 则由于看门狗超时窗口中没有有效的 SPI 事务, 或由于 VDD 电源丢失, WD_ERR 将设置为 1, FLT 引脚将变为低电平 (除非屏蔽), 并且器件将转换到 LIMPHOME 模式, 在该状态下, 通道的输出控制将由 DEV_CONFIG_CHx 寄存器中的 CHx_LH_IN 位进行设置。请注意, 由于出现看门狗错误, LIMPHOME_STAT 位会设置为 1。检测到有效的 SPI 事务后, FLT/WAKE 引脚将变为高电平, 并且器件将自动退出 LIMPHOME 模式, 并将通道的输出控制恢复到 CHx_ON 位。由于出现 SPI 看门狗超时错误, FAULT_GLOBAL 寄存器中的 WD_ERR 位将锁存为 1, 并且只有在读取且该错误不再存在后才会被清除。

7.4 器件功能模式

7.4.1 状态图

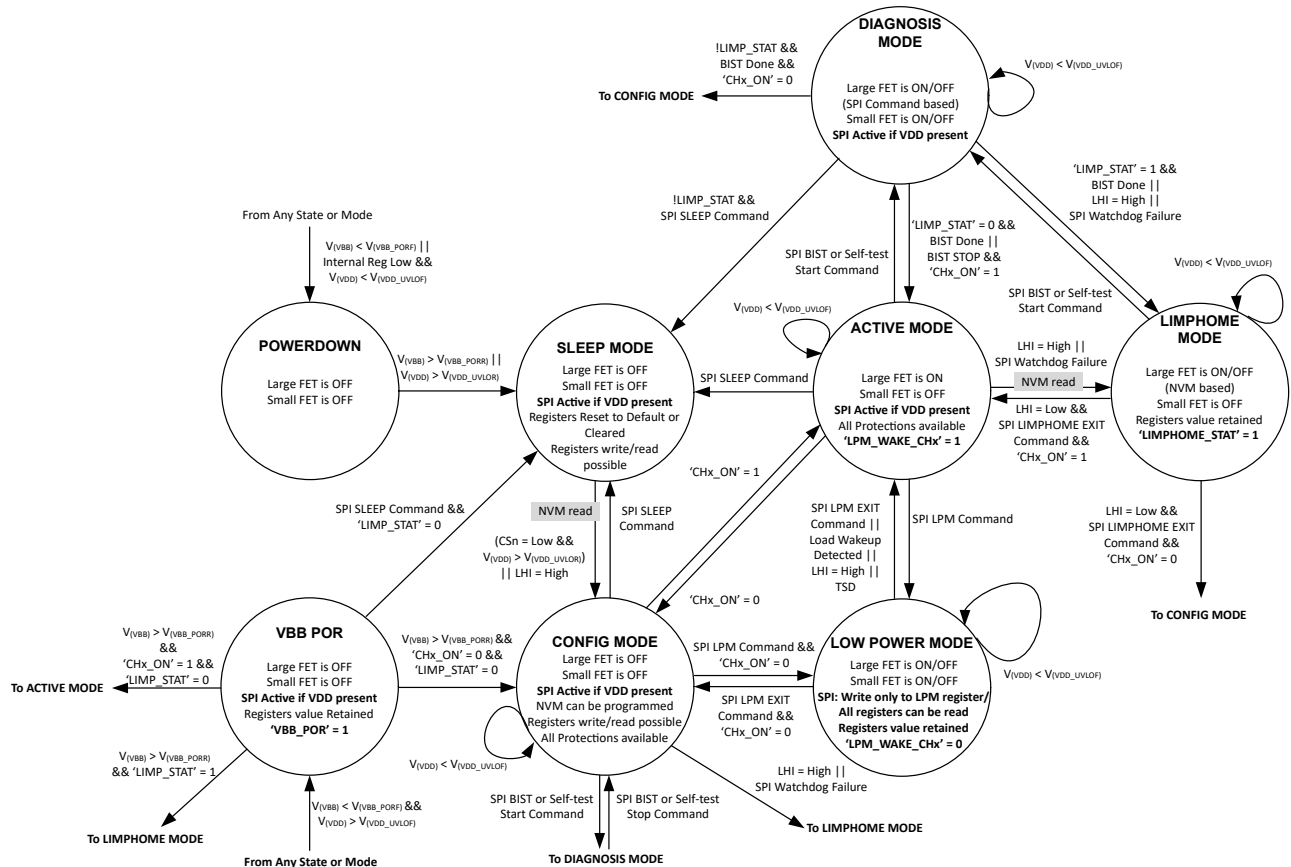


图 7-19. 状态图

7.4.2 断电

如果施加的 VBB 电压低于 $V_{(VBB_PORF)}$ 且 VDD 低于 $V_{(VDD_PORF)}$, 则器件处于禁用状态。在该模式下, 电荷泵和所有保护特性都被禁用。输出关闭。

7.4.3 SLEEP

TPS481HS04-Q1 器件提供 SLEEP 模式，在该模式下，该器件将被置于超低电流消耗状态。当器件处于 SLEEP 模式时，两个通道都将关闭，寄存器清零并且所有数字电路都将断电。如果 $V_{BB} < V_{BB_UVLO}$ 且 $V_{DD} < V_{DD_UVLO}$ ，则器件将转换到此状态。通过向 SLEEP 寄存器中的 SLEEP 位写入 1，可以手动将器件置于 SLEEP 模式。

通过将 $\overline{CS}$ 引脚变为低电平，可以将器件从 SLEEP 模式唤醒。可以采用两种方法，来通过 $\overline{CS}$ 引脚将器件从 SLEEP 模式唤醒：

1. 将 $\overline{CS}$ 引脚拉至低电平，持续时间 $t < t_{\text{READY}}$
2. 将 $\overline{CS}$ 引脚保持为低电平至少 t_{READY} ，并继续通过第一个 SPI 事务将 $\overline{CS}$ 引脚保持为低电平

上述两种方法都会导致器件在没有 SPI_ERR 故障的情况下唤醒。如果虚拟 SPI 事务在 $t < t_{\text{READY}}$ 内完成，则可以使用虚拟 SPI 事务来对方法 1 进行标准化。下面的图 7-20 显示了两个将导致没有 SPI_ERR 故障的正确的唤醒场景示例，以及一个将导致 SPI_ERR 故障的不正确的唤醒场景。

从 SLEEP 模式唤醒后，寄存器中的值将设置为其复位值，详见下面的寄存器映射。此外， $\overline{FLT/WAKE}$ 引脚将被置为低电平，POR、VDD_UVLO 和 VBB_UVLO 故障位将被置为有效，并且如果读取时这些故障当前不存在，则读取 FAULT_GLOBAL 寄存器时其将被清除。

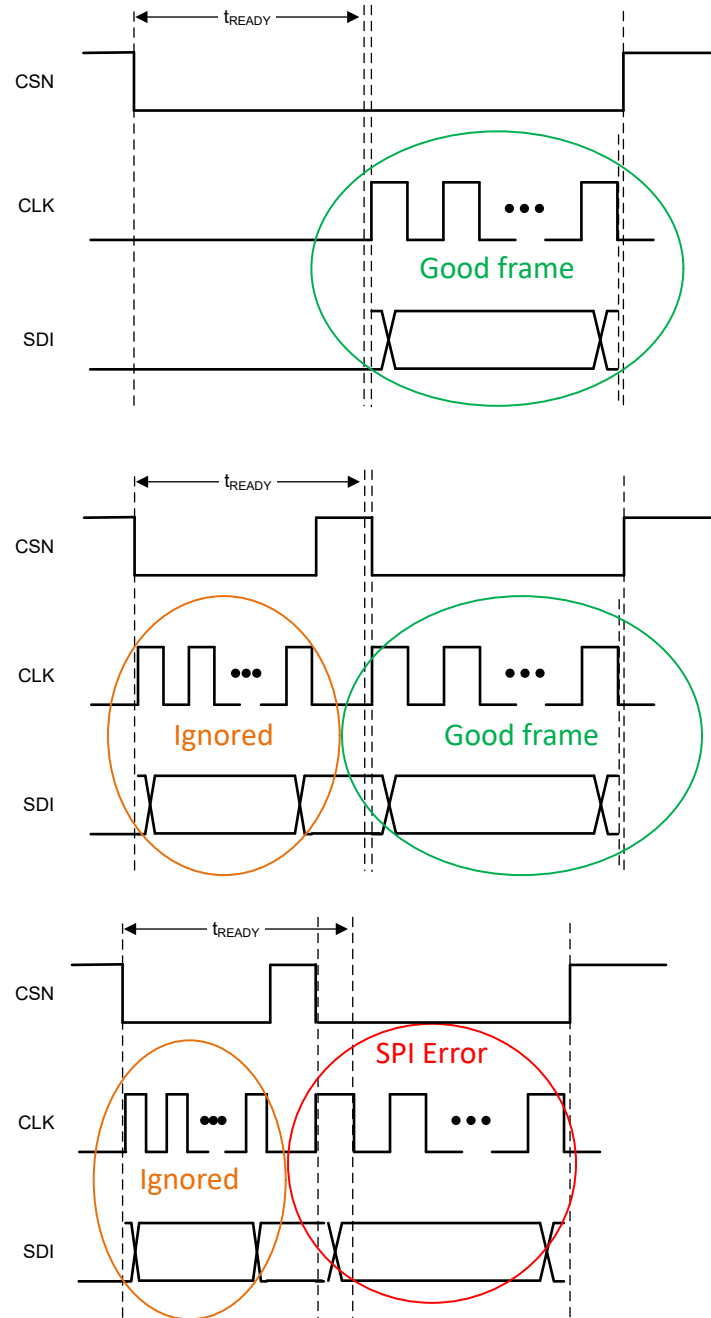


图 7-20. 启动通信时序

7.4.4 低功耗模式 (LPM)

只要 LPM_ENTRY 位设置为 '1'，器件就会从 ACTIVE 状态转换为低功耗模式 (LPM)。在 LPM 下，电荷泵通过基于 LPM 寄存器中的 LPM_MODE 位在大型或小 FET 导通的情况下启用，并且在该模式下将 $\overline{FLT/WAKE}$ 引脚置为高电平。

该器件具有后续章节中介绍的两种类型的负载唤醒机制

自动低功耗模式 (LPM) 到活动模式 (AUTO_LPM_ENTRY = '0') :

当器件处于低功耗模式 (LPM) 时, LPM_STATUS 位设置为 '1'。只要负载电流 ($I_{CHx(LOAD)}$) 超过在 LPM_EXIT_CURR_CHx 中配置的负载唤醒触发阈值 ($I_{CHx(LWUX)}$) 设置, 器件就会自动从 LPM 转换到活动模式。当负载电流超过负载唤醒阈值后, 器件会自动将 $\overline{FLT/WAKE}$ 引脚置为低电平, 指示退出 LPM。寄存器映射中的 LPM_WAKE_CHx 位也设置为 '1', LPM_STATUS 位也会复位为 '0'。

必须通过将 AUTO_LPM_ENTRY 位复位为 '0' 来禁用 AUTO LPM 功能。

用于 ECU 轮询 (AUTO_LPM_ENTRY = '1') 的自动低功耗模式 (LPM) 到活动模式的 LPM (AUTO LPM) :

TPS481HS04-Q1 具有集成的 AUTO LPM 功能, 可通过 DEV_CONFIG_CHx 寄存器中的 AUTO_LPM_ENTRY 位启用。AUTO LPM 功能为器件提供了灵活性, 可以自动从活动状态转换到低 IQ LPM, 同时始终保持电源可供输出。

如果 AUTO_LPM_ENTRY 位设置为 '1' 且器件检测到负载唤醒 ($I_{CHx(LOAD)} > I_{CHx(LWUX)}$), 则器件会根据 LPM 寄存器中的 LPM_WAKE_DEGLITCH 计时器设置启动内部计时器 ($t_{LPM_WAKE_DEGLITCH}$)。

EVENT1 : 如果 ILOADx 在 LPM_WAKE_DEGLITCH 计时器内 低于 $I_{EXIT_LPM_AUTO}$, 并且 ILOADx 在 AUTO_LPM_FILTER 设置中保持低于 $I_{EXIT_LPM_AUTO}$ 阈值, 则器件会自动转换至 LPM。 $\overline{FLT/WAKE}$ 不会置为有效并保持高电平。

注意 : 建议将 LPM_WAKE_DEGLITCH 时间设置为超过负载唤醒电流脉冲时间 + AUTO_LPM_FILTER 设置, 否则器件将保持在活动模式, 不会自动转换到 LPM。

EVENT2 : 如果检测到的 ILOADx 在 LPM_WAKE_DEGLITCH 计时器设置内保持 高于 $I_{EXIT_LPM_AUTO}$, 则器件保持在活动模式。 $\overline{FLT/WAKE}$ 置为低电平, 以向 MCU 指示唤醒。MCU 可以将 LPM_ENTRY 位复位为 '0', 以便将 $\overline{FLT/WAKE}$ 引脚置为高电平无效。

EVENT3 : 仅当检测到负载唤醒时, 才会启用 LPM_WAKE_DEGLITCH 和 AUTO_LPM_FILTER 设置。当 $\overline{FLT/WAKE}$ 置为低电平一次时, 这些设置被禁用。

备注

AUTO LPM 功能仅在 LPM_MODE 位设置为 1 (大型 FET LPM) 时可用。

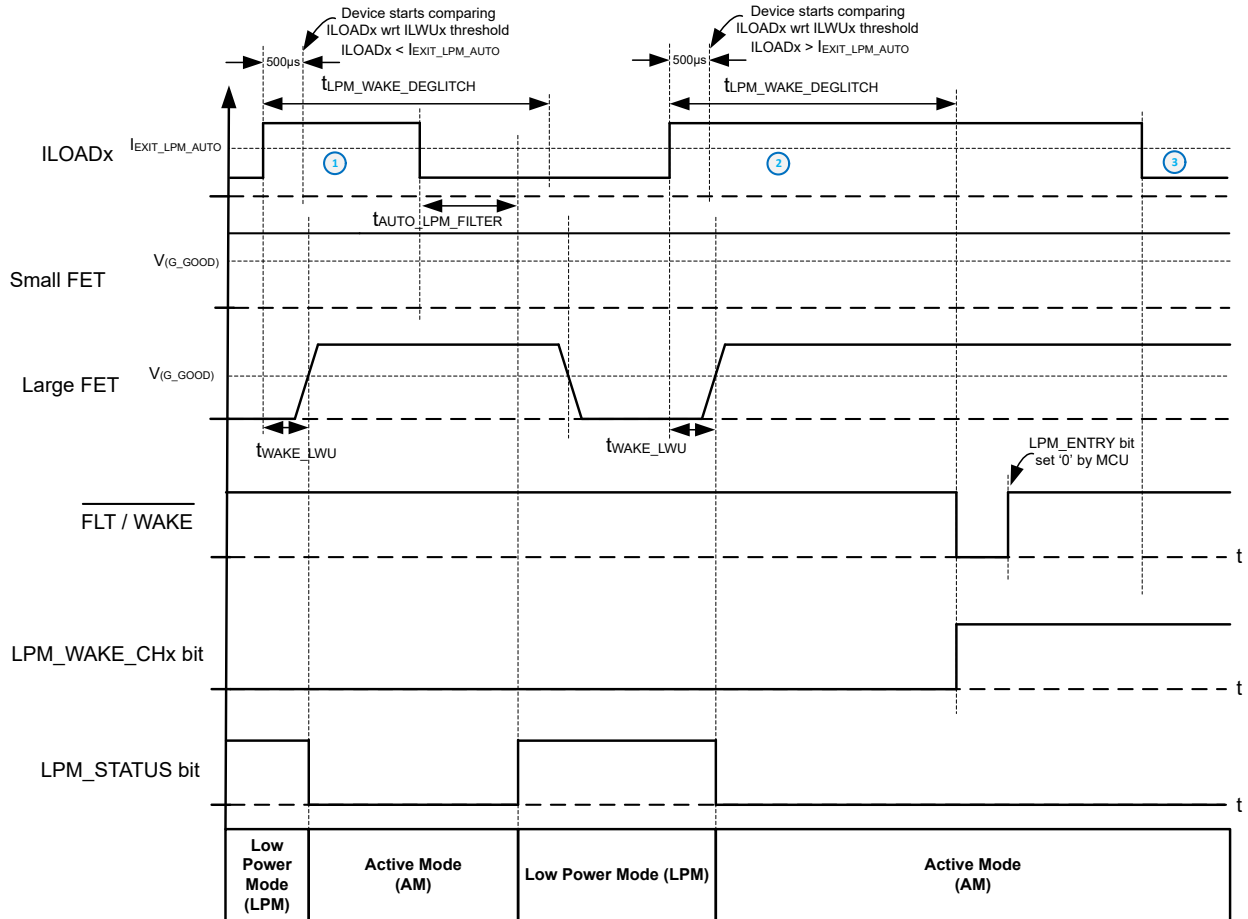


图 7-21. 在 ECU 轮询中进入 AUTO LPM 时的负载唤醒时序图

7.4.5 CONFIG 模式或 ACTIVE 模式

在 **CONFIG/ACTIVE** 状态下，当输出关闭 (**CONFIG**) 或开启 (**ACTIVE**) 时，器件会在正常运行期间保持不变。两者之间的区别在于，在 **CONFIG** 状态（输出关闭）下，所有寄存器都可以配置。从 **SLEEP** 模式转换时（并且所有寄存器都丢失），预计会在导通输出之前写入配置寄存器（尤其是成功启用通道所需的寄存器）。但是，配置寄存器在 **LPM** 状态下会保留，因此在从 **LPM** 状态切换到 **ACTIVE** 状态时无需重新配置器件。**VBB** (I_{QVBB}) 和 **VDD** (I_{QVDD}) 的静态电流消耗高于其他状态的静态电流消耗，以支持负载和器件诊断。在此状态下完全支持 **SPI** 通信和诊断检查。

7.4.6 LIMPHOME 模式

该器件提供 **LIMPHOME** 模式，可在发生 **SPI** 通信故障、系统级故障（即汽车碰撞）或 **MCU** 故障（软件或硬件）时将输出设置为所需的安全状态（高电平、低电平、保持状态或根据 **Dlx**）。可以通过以下方式将器件置于 **LIMPHOME** 模式：

- LHI 被拉高
- 看门狗超时错误

LIMPHOME 中输出的状态由 CHx_LH_IN 位决定。根据 DI_OUT_DIS_FN_CHx 位设置, CHx_LH_IN 设置可能会有所不同。请参阅下表了解更多相关详情。有关 DI_OUT_DIS_FN_CHx 位和 OUT_DIS 功能的更多详细信息, 请参阅输出禁用 (OUT_DIS) 功能部分。

表 7-6. DI_OUT_DIS_FN = 0 时的 CHx_LH_IN 位设置

设置	设置说明
00	处于 LIMPHOME 模式时，输出状态由 DI 引脚设置 - 如果 DI = HI，则在 LIMPHOME 模式下 CHx = ON - 如果 DI = LO，则在 LIMPHOME 模式下 CHx = OFF
01	进入 LIMPHOME 模式时，从 CHx_ON 位保持相同的输出状态
10	输出将在 LIMPHOME 模式下关闭
11	输出将在 LIMPHOME 模式下导通

表 7-7. DI_OUT_DIS_FN = 1 时的 CHx_LH_IN 位设置

设置	设置说明
00	输出将在 LIMPHOME 模式下关闭
01	进入 LIMPHOME 模式时，从 CHx_ON 位保持相同的输出状态
10	输出将在 LIMPHOME 模式下关闭
11	输出将在 LIMPHOME 模式下导通

寄存器值会在 LIMPHOME 模式下保留。当器件进入 LIMPHOME 模式时，FAULT_GLOBAL 寄存器中的 LIMPHOME_STAT 位设置为高电平。在 LIMPHOME 模式下，可以读取寄存器，但不会发生写入事务，除非清除 FAULT_GLOBAL 寄存器中的 LIMPHOME_STAT 位以退出 LIMPHOME 模式。要清除 LIMPHOME_STAT 位、LHI 引脚必须为低电平，并且必须向 LIMPHOME_STAT 位写入 '1'，以清除该位并允许器件退出 LIMPHOME 模式。一旦器件退出 LIMPHOME 模式进入 ACTIVE 模式，器件就具有完全读取/写入访问权限。

7.5 TPS481HS04-Q1 预量产器件限制

参数	测试条件/说明	在预量产器件中观察到	预期行为/将在量产器件中改进
热短路	输出接地短路, $L_{in} = 5\mu H$ 且 $L_{out} = 5\mu H$	器件受损。	有源钳位应正常对电感进行退磁, 并且开关应关断。 不建议在预量产器件上执行热接地短路测试。
SDO 引脚状态	CSn 被拉低至高电平	SDO 保留最后一个数据值的 LSB。无法支持并行 SPI 接口。	当 CSn 被拉低至高电平时, SDO 应处于三态。
GND 损耗检测	器件 GND 悬空或高压摆率瞬态 (10V/us), 提升 GND 引脚 > 2V 阈值	开关关断。数字器件会卡住 (SPI 写入无法正常工作), 因为内部振荡器容易受到 GND 上高压摆率的影响, GND 上的压摆率可能是由于接地不良或热插拔而发生	开关应关闭。当 GND 恢复并且 SPI 写入/读取正常工作时, 开关应自动开启。

7.5.1 SDO 引脚三态分立式解决方法 (仅适用于并行 SPI 配置, 不适用于菊花链)

图 7-22 展示了在并联 SPI 配置中使用多个 TPS481HS04-Q1 器件时, 每个从器件的 SDO 引脚上所需的基于离散 NPN-PNP 的电路。

- $\overline{CS}$ 变为低电平, Q1 导通以使用相应的从器件 SDO 引脚连接主 MCU
- $\overline{CS}$ 变为高电平, Q1 关断以断开从器件的 SDO 引脚与主 MCU 和其他从器件的 SDO 引脚的连接

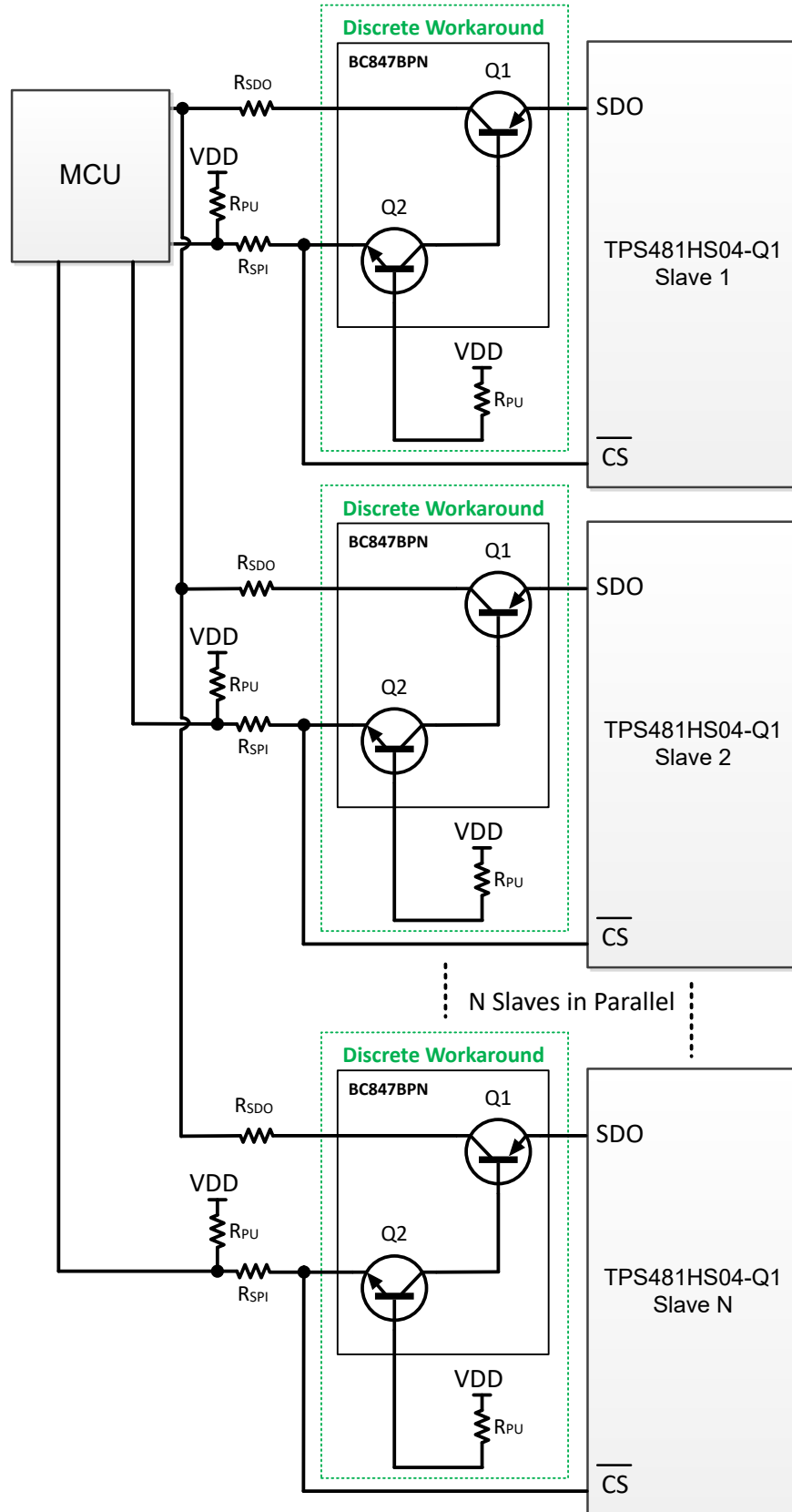


图 7-22. SDO 三态散解决方法

8 寄存器映射

表 8-1. 寄存器段/块访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RC	R C	读取 即清零
R-0	R -0	读取 返回 0s
写入类型		
W	W	写入
W0CP	W 0C P	W 0 即清零 需要特权访问
复位或默认值		
-n		复位后的值或默认值

8.1 TPS481HS04-Q1 寄存器

表 8-2 列出了 TPS481HS04-Q1 寄存器的存储器映射寄存器。表 8-2 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-2. TPS481HS04-Q1 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	DEV_ID	从 NVM 读取器件 ID	节 8.1.1
1h	SLEEP	设置为从 ACTIVE 或 STANDBY 状态进入 SLEEP 状态	节 8.1.2
2h	LPM	设置为进入或退出低功耗模式 (LPM STATE)	节 8.1.3
3h	FAULT_GLOBAL	任意通道的故障和全局故障	节 8.1.4
4h	FAULT_MASK	屏蔽故障引脚上的故障报告	节 8.1.5
5h	BIST_RESULT_CH1	BIST 诊断状态结果	节 8.1.6
6h	SW_STATE	开/关 OUTx	节 8.1.7
7h	DEVICE_TEST_CH1	器件 BIST 设置	节 8.1.8
8h	DEV_CONFIG	设备可配置的设置寄存器	节 8.1.9
9h	ADC_CONFIG	ADC 配置 — 禁用 ADC 转换或完全禁用 ADC	节 8.1.10
Ah	ADC_RESULT_VBB	ADC 转换结果 VBB	节 8.1.11
Bh	ADC_RESULT_BIST	ADC 和 ISNS BIST 转换结果	节 8.1.12
Ch	FLT_STAT_CH1	通道状态和通道故障	节 8.1.13
Dh	PWM_CH1	设置通道 1 的所有 PWM 配置	节 8.1.14
Eh	ILIM_CONFIG_CH1	设置通道 1 的所有电流限制配置	节 8.1.15
Fh	DIAG_CONFIG_CH1	通道 1 的配置寄存器	节 8.1.16
10h	ADC_RESULT_CH1_I	ADC 转换结果负载电流检测 CH1	节 8.1.17
11h	ADC_RESULT_CH1_T	ADC 转换结果 TJ 检测 CH1	节 8.1.18
12h	ADC_RESULT_CH1_V	ADC 转换结果 VOUT 检测 CH1	节 8.1.19
14h	I2T_CONFIG_CH1	设置所有 I2T 配置位	节 8.1.20
1Eh	I2T_TRIP_CONFIG_CH1	通道 1 的 I2T_TRIP 配置寄存器	节 8.1.21
1Fh	I2T_ACC_RD_CH1	与 I2T_TRIP 相关的 I2T_ACCUM %	节 8.1.22
35h	IOCP_CONFIG_CH1	通道 1 的 IOCP 配置	节 8.1.23
37h	UV_CONFIG	器件的 UVLO 配置	节 8.1.24
3Dh	DEV_CONFIG_2	其他器件配置寄存器	节 8.1.25
3Fh	EEPROM_PROG	客户 EEPROM 编程控制和状态寄存器	节 8.1.26

复杂的位访问类型经过编码可适应小型表单元。表 8-3 展示了适用于此部分中访问类型的代码。

表 8-3. TPS481HS04-Q1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RC	R C	读取 以清零
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.1.1 DEV_ID 寄存器 (偏移 = 0h) [复位 = 0000h]

DEV_ID 如表 8-4 所示。

返回到[汇总表](#)。

表 8-4. DEV_ID 寄存器字段说明

位	字段	类型	复位	说明
15-0	DEVICE_ID	R	0h	器件型号 这些位不可通过 EEPROM 重复编程 1h = TPS481HS04-Q1 预量产器件

8.1.2 SLEEP 寄存器 (偏移 = 1h) [复位 = FFFEh]

表 8-5 中显示了 SLEEP。

返回到[汇总表](#)。

表 8-5. SLEEP 寄存器字段说明

位	字段	类型	复位	说明
15-1	RESERVED	R	7FFFh	保留
0	SLEEP	R/W	0h	将该位设置为 1 可将器件置于 SLEEP 状态 0h = 无变化 1h = 将器件置于 SLEEP 状态

8.1.3 LPM 寄存器 (偏移 = 2h) [复位 = 3FCCh]

表 8-6 中显示了 LPM。

返回到[汇总表](#)。

表 8-6. LPM 寄存器字段说明

位	字段	类型	复位	说明
15-14	LPM_WAKE_DEGLITCH	R/W	0h	设置从负载唤醒状态 AUTO LPM 退出到 FLT/WAKEn 信号置位的抗尖峰脉冲时间 0h = 1ms 1h = 10ms 2h = 20ms 3h = 100ms
13-12	RESERVED	R	3h	保留
11-10	RESERVED	R	3h	保留
9-8	RESERVED	R	3h	保留
7-6	RESERVED	R	3h	保留
5-4	LPM_EXIT_CURR_CH1	R/W	0h	设置因负载电流增加而退出 LPM 的阈值 - CH1 根据 LPM_MODE 设置, 退出的阈值会有所不同。如果 LPM_MODE = 0, 则阈值为: 0h = 0.23A 1h = 0.47A 2h = 0.7A 3h = 0.93A 如果 LPM_MODE = 1, 则阈值为: 0b00 = 1.66A 0b01 = 2.77A 0b10 = 3.88A 0b11 = 5A
3-2	RESERVED	R	3h	保留
1	LPM_MODE	R/W	0h	该位决定当器件处于 LPM 模式时, 两条通道应使用较大还是较小的 FET 注释: 对于 AUTO LPM 进入, 必须将该位设置为 1 0h = LPM 小型 FET 模式 - 较高的 Rdson, 较低的退出阈值电流 1h = LPM 大型 FET 模式 - 较低的 Rdson, 较高的退出阈值电流
0	LPM_ENTRY	R/W	0h	将该位设置为 1 会将器件置于 LPM 0h = 无变化 1h = 从 ACTIVE / CONFIG 模式进入 LPM

8.1.4 FAULT_GLOBAL 寄存器 (偏移 = 3h) [复位 = E147h]

FAULT_GLOBAL 如表 8-7 所示。

返回到[汇总表](#)。

表 8-7. FAULT_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	1h	保留
14	RESERVED	R	1h	保留
13	RESERVED	R	1h	保留
12	CH1_FLT	R	0h	通道 1 的故障状态。 如果 FLT_LTCH_DIS = 0，则故障位将被锁存，仅当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时才会被清除 如果 FLT_LTCH_DIS = 1，则在故障条件不再存在时清除故障位 0h = CH1 上未发生故障 1h = CH1 上发生了故障
11	LPM_STATUS	R	0h	该位用于指示器件是否处于 LPM 模式；当器件不处于 LPM 模式时，该位被清零。 0h = 器件未处于 LPM 模式 1h = 器件已进入 LPM 模式
10	CHAN_OCP_I2T_TSD	R	0h	该位指示任何一条通道中是否发生了过流保护、I2T 保护或热关断故障。 如果 FLT_LTCH_DIS = 0，则故障位将被锁存，仅当读取 FLT_STAT_CHx 寄存器且故障条件不再存在时才会被清除 如果 FLT_LTCH_DIS = 1，则在故障条件不再存在时清除故障位 0h = 任何通道中均无过流保护、I2T 保护或热关断故障 1h = 一条或多条通道中存在过流保护、I2T 保护或热关断故障
9	I2T_MOD	R	0h	该位指示是否有任何通道当前处于 I2T 模式 (I2T_MOD_CHx = 1) 0h = 没有通道处于 I2T 模式 (I2T_MOD_CHx = 0) 1h = 通道处于 I2T 模式 (I2T_MOD_CHx = 1)
8	GLOBAL_ERR_WRN	R	1h	该位指示 FAULT_GLOBAL[7:0] 位中是否报告了全局故障。 通过该位报告的故障包括 LIMPHOME_STATE、POR、SPI_ERR、WD_ERR、VDD_UVLO、VBB_UV_WRN 或 VBB_UVLO。 如果 FLT_LTCH_DIS = 0，则故障位将被锁存，仅当读取 FAULT_GLOBAL 寄存器且故障条件不再存在时才会被清除 如果 FLT_LTCH_DIS = 1，则在故障条件不再存在时清除故障位 0h = 未发生全局故障 1h = 发生了以下事件之一：LIMPHOME_STATE、POR、SPI_ERR、WD_ERR、VDD_UVLO、VBB_UV_WRN 或 VBB_UVLO
7	LIMPHOME_STAT	R	0h	该位指示器件是否由于 LHI 引脚变为高电平而处于 LIMPHOME 模式。 写入 1 以清除并退出 LIMPHOME 模式。当该位设置为 1 时，LHI 引脚必须为低电平才能退出 LIMPHOME 模式。 0h = 器件未处于 LIMPHOME 模式 1h = 器件由于 LHI 引脚变为高电平或 WD_ERR 而处于 LIMPHOME 模式

表 8-7. FAULT_GLOBAL 寄存器字段说明 (续)

位	字段	类型	复位	说明
6	POR	RC	1h	该位指示自上次读取后是否发生了上电复位 (POR) 该位在读取时清除, 因此如果再次读取且该位为 0, 则表示自上次读取后未发生上电复位。 0h = 自上次读取寄存器后未发生上电复位 (POR) 1h = 自上次读取寄存器后发生了上电复位。
5	LPM_STATUS_LATCH	RC	0h	该位指示器件是否处于 LPM 模式。 0h = 器件未处于 LPM 模式 1h = 器件已进入 LPM 模式
4	SPI_ERR	RC	0h	该位指示是否发生了来自格式、时钟或 CRC 的 SPI 通信错误。故障位将被锁存, 仅当读取后且错误不再存在时才会被清除。 0h = 未发生 SPI 通信错误故障 1h = 发生了格式、时钟或 CRC 导致的 SPI 通信错误
3	WD_ERR	RC	0h	如果 WD_EN = 1, 则该位指示看门狗超时窗口中是否未收到可接受的 SPI 命令。 故障位将被锁存, 仅当读取后且错误不再存在时才会被清除 0h = 无 SPI 接口看门狗错误 1h = 发生了 SPI 看门狗超时错误
2	VDD_UVLO	RC	1h	该位指示 VDD 电源是否在任何时间低于 VDD_UVLOF。 如果已读取 FAULT_GLOBAL 寄存器且已消除 UVLO 条件, 则故障位将被清除 0h = 未发生 VDD_UVLO 故障 1h = 发生了 VDD_UVLO 故障
1	VBB_UV_WRN	RC	1h	该位指示 VBB 电源是否在任何时间低于 VBB_UV_WRN。如果 VBB 低于 VBB_UV_WRN, 则器件中的诊断会关闭 如果已读取 FAULT_GLOBAL 寄存器且 UV 条件不再存在, 则故障位将被清除 0h = 未发生 VBB_UV_WRN 故障 1h = 发生了 VBB_UV_WRN 故障
0	VBB_UVLO	RC	1h	该位指示 VBB 电源是否在任何时间低于 VBB_UVLOF。 如果已读取 FAULT_GLOBAL 寄存器且已消除 UVLO 条件, 则故障位将被清除 0h = 未发生 VBB_UVLO 故障 1h = 发生了 VBB_UVLO 故障

8.1.5 FAULT_MASK 寄存器 (偏移 = 4h) [复位 = C000h]

FAULT_MASK 如表 8-8 所示。

返回到[汇总表](#)。

表 8-8. FAULT_MASK 寄存器字段说明

位	字段	类型	复位	说明
15-14	RESERVED	R	3h	保留
13	MASK_CPUMP_UVLO	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的 CPUMP UVLO 故障的信号 0h = 当发生故障时, FLT 引脚会发出 CPUMP UVLO 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) CPUMP UVLO 故障信号
12	MASK_FET_SHORT	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的 FET 短路 BIST 故障信号 0h = 发生故障时, FLT 引脚上会发出 FET 短路故障信号 1h = FLT 引脚上不会发出 (已屏蔽) FET 短路故障信号
11	MASK_LPM_HS	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的 LPM 硬短路保护故障信号 0h = 发生故障时, FLT 引脚上会发出 LPM 硬短路故障信号 1h = FLT 引脚上不会发出 (已屏蔽) LPM 硬短路故障信号
10	MASK_NVM_CRC_ERR	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的 NVM_CRC_ERR 故障信号 0h = 发生故障时, FLT 引脚上会发出 NVM_CRC_ERR 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) NVM_CRC_ERR 故障信号
9	MASK_I2T_TRIP	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的 I2T 故障信号 0h = 发生 I2T 跳变保护故障时, 在 FLT 引脚上发出 I2T 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) I2T 跳变保护故障信号
8	MASK_VDD_UVLO	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的电源电压 VDD UVLO 故障 0h = 通过诊断检测到故障时, FLT 引脚上会发出 VDD UV 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VDD UV 故障信号
7	MASK_IOCP	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的直接关断过流保护 (I _{OCP}) 故障信号 0h = 发生 IOCP 保护故障时, 在 FLT 引脚上发出故障信号 1h = FLT 引脚上不会发出 (已屏蔽) SCP / CB 保护故障信号
6	MASK_ILIM	R/W	0h	该位确定当使用 CAP_CHRG_CHx = 10 时, 器件是否应屏蔽 FLT 引脚上的电流限制调节 (I _{CL_REG}) 信号 0h = 发生 ILIM 故障时, 在 FLT 引脚上发出故障信号 1h = FLT 引脚上不会发出 (已屏蔽) ILIM 故障信号
5	MASK_SHRT_VBB	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的关断状态电池短路故障信号 0h = 通过诊断检测到故障时, FLT 引脚上会发出短接至 VBB 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VBB 短路故障信号
4	MASK_OL_OFF	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的关断状态开路负载故障信号 0h = 通过诊断检测到故障时, FLT 引脚上会发出关断状态断线故障信号 1h = FLT 引脚上不会发出 (已屏蔽) 关断状态断线故障信号
3	MASK_TSD	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的 TSD 故障信号 0h = 发生 TSD 保护故障时, 在 FLT 引脚上发出故障信号 1h = FLT 引脚上不会发出 (已屏蔽) TSD 保护故障信号
2	MASK_SPI_ERR	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上和 FAULT_GLOBAL 寄存器中的 SPI 错误 (SPI_ERR) 0h = 在 FAULT_TYPE_STAT 寄存器和 FLT 引脚中发出 SPI 错误信号 1h = FAULT_TYPE_STAT 寄存器和 FLT 引脚不受 SPI 错误的影响

表 8-8. FAULT_MASK 寄存器字段说明 (续)

位	字段	类型	复位	说明
1	MASK_WD_ERR	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上和 FAULT_GLOBAL 寄存器中的 SPI 看门狗错误 (WD_ERR) 0h = 在 FAULT_TYPE_STAT 寄存器和 FLT 引脚中发出 SPI 看门狗错误信号 1h = FAULT_TYPE_STAT 寄存器和 FLT 引脚不受 SPI 看门狗错误的影响
0	MASK_VBB_UVLO	R/W	0h	该位决定器件是否应屏蔽 FLT 引脚上的电源电压 VBB UVLO 故障 0h = 通过诊断检测到故障时, FLT 引脚上会发出 VBB UV 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VBB UV 故障信号

8.1.6 BIST_RESULT_CH1 寄存器 (偏移 = 5h) [复位 = 7D88h]

BIST_RESULT_CH1 如表 8-9 所示。

返回到[汇总表](#)。

表 8-9. BIST_RESULT_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	BIST_FORCED_EXIT	RC	0h	如果任何 BIST 由于异常强制条件退出，该位设置为 1，一旦读取 BIST_RESULT 寄存器并且不再发生异常退出，该位就会被清除 0h = BIST 未提前退出 1h = 一个或多个 BIST 提前退出
14	RESERVED	R	1h	保留
13	RESERVED	R	1h	保留
12	RESERVED	R	1h	保留
11	RESERVED	R	1h	保留
10	RESERVED	R	1h	保留
9	UV_BIST_ERR	RC	0h	该位指示 UVLO BIST 是通过还是失败 0h = UVLO 的 BIST 通过 1h = UVLO 的 BIST 失败
8	RESERVED	R	1h	保留
7	RESERVED	RC	1h	保留
6	TSD_BIST_ERR_CH1	RC	0h	该位指示 CH1 的 TSD BIST 是通过还是失败 0h = TSD CH1 的 BIST 通过 1h = TSD CH1 的 BIST 失败
5	IOCP_BIST_ERR_CH1	RC	0h	该位指示 CH1 的 IOCP BIST 是通过还是失败 0h = IOCP CH1 的 BIST 通过 1h = IOCP CH1 的 BIST 失败
4	OTP_CRC_ERR	R	0h	该位指示 NVM CRC 是通过还是失败 0h = EEPROM NVM 的 CRC 校验通过 1h = EEPROM NVM 的 CRC 校验失败
3	RESERVED	R	1h	保留
2	FET_SHORT_BIST_ERR_CH1	RC	0h	该位指示 CH1 的 FET 短路 BIST 是通过还是失败 0h = CH1 的 FET 短路 BIST 通过 1h = CH1 的 FET 短路 BIST 失败
1	ADC_BIST_ERR	RC	0h	该位指示 ADC BIST 是通过还是失败 0h = ADC 的 BIST 通过 1h = ADC 的 BIST 失败
0	BG_BIST_ERR	RC	0h	该位指示 BG BIST 是通过还是失败 0h = BG 的 BIST 通过 1h = BG 的 BIST 失败

8.1.7 SW_STATE 寄存器 (偏移 = 6h) [复位 = EEEh]

SW_STATE 如表 8-10 所示。

返回到[汇总表](#)。

表 8-10. SW_STATE 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	1h	保留
14	RESERVED	R	1h	保留
13	RESERVED	R	1h	保留
12	SWEN_S_CH1	R	0h	该位指示 CH1 小型 FET 的 SWEN 状态 0h = CH1 SFET SWEN 为低电平 1h = CH1 SFET SWEN 为高电平
11	RESERVED	R	1h	保留
10	RESERVED	R	1h	保留
9	RESERVED	R	1h	保留
8	SW_STATE_M_CH1	R	0h	该位指示 CH1 大型 FET 的 VGS 状态 0h = CH1 LFET VGS 比较器为低电平 1h = CH1 LFET VGS 比较器为高电平
7	RESERVED	R	1h	保留
6	RESERVED	R	1h	保留
5	RESERVED	R	1h	保留
4	SWEN_M_CH1	R	0h	该位指示 CH1 大型 FET 的 SWEN 状态。 0h = CH1 LFET SWEN 为低电平 1h = CH1 LFET SWEN 为高电平
3	RESERVED	R	1h	保留
2	RESERVED	R	1h	保留
1	RESERVED	R	1h	保留
0	CH1_ON	R/W	0h	该位决定通道 1 的输出状态 0h = CH1 输出设置为 OFF (FET 为 OFF) 1h = CH1 输出设置为 ON (FET 为 ON)

8.1.8 DEVICE_TEST_CH1 寄存器 (偏移 = 7h) [复位 = 7D18h]

DEVICE_TEST_CH1 如表 8-11 所示。

返回到[汇总表](#)。

表 8-11. DEVICE_TEST_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	BIST_CTRL_CHECK	R/W	0h	该位确定当 I2T、IOCP、UV 和 TSD BIST 的 BIST 通过以测试逻辑和栅极驱动器电路时，FET 是否应关断 0h = 如果相关 BIST 通过，FET 不会关断 1h = 如果相关 BIST 通过，FET 关断
14-13	RESERVED	R/W	3h	保留
12	RESERVED	R	1h	保留
11	RESERVED	R	1h	保留
10	RESERVED	R	1h	保留
9	UV_BIST_RUN	R/W	0h	该位运行 UVLO_BIST，并将通过或失败结果更新至 BIST_RESULT 寄存器中的 UV_BIST_ERR 位。运行 BIST 后，该位重置为 0 0h = UV BIST 未运行 1h = UV BIST 正在运行
8	RESERVED	R	1h	保留
7	TSD_BIST_RUN	R/W	0h	该位运行 TSD BIST，并将通过或失败结果更新至 BIST_RESULT 寄存器中的 TSD_BIST_ERR_CH1 位。运行 BIST 后，该位重置为 0 0h = TSD BIST 未运行 1h = TSD BIST 正在运行
6	I2T_BIST_RUN_CH1	R/W	0h	该位运行通道 1 的 I2T BIST，并将通过或失败结果更新至 BIST_RESULT 寄存器中的 I2T_BIST_ERR_CH1 位。运行 BIST 后，该位重置为 0 0h = CH1 I2T BIST 未运行 1h = CH1 I2T BIST 正在运行
5	SCP_BIST_RUN_CH1	R/W	0h	该位运行通道 1 的 IOCP BIST，并将通过或失败结果更新至 BIST_RESULT 寄存器中的 IOCP_BIST_ERR_CH1 位。运行 BIST 后，该位重置为 0 0h = CH1 IOCP BIST 未运行 1h = CH1 IOCP BIST 正在运行
4	ISNS_BIST_RUN	R/W	1h	该位运行通道 1 的 ISNS BIST，并更新 ADC_RESULT_BIST 寄存器中的结果。运行 BIST 后，该位重置为 0。 注意：当器件处于 I2T 循环中 (I2T_MOD_CHx = 1) 或存在活动的过流或热故障情况时，ISNS BIST 无法运行。 。0h = ISNS BIST 未运行 1h = ISNS BIST 正在运行
3	RESERVED	R	1h	保留
2	FET_SHORT_BIST_RUN_CH1	R/W	0h	对 CH1 FET 短路故障运行 BIST 诊断，并将结果更新至 BIST_RESULT 寄存器。运行 BIST 后，该位重置为 0 0h = CH1 FET 短路检测的 BIST 未运行 1h = CH1 FET 短路检测的 BIST 正在运行

表 8-11. DEVICE_TEST_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
1	ADC_BIST_RUN	R/W	0h	该位运行通道 1 的 ADC BIST，并更新 ADC_RESULT_BIST 寄存器中的结果。运行 BIST 后，该位重置为 0。 注意：当器件处于 I2T 循环中 (I2T_MOD_CHx = 1) 或存在活动的过流或热故障情况时，ADC BIST 无法运行。 0h = ADC BIST 未运行 1h = ADC BIST 正在运行
0	BG_BIST_RUN	R/W	0h	该位运行带隙 BIST 诊断，并将通过或失败结果更新至 BIST_RESULT 寄存器中的 BG_BIST_ERR 位。运行 BIST 后，该位重置为 0 0h = 带隙 BIST 未运行 1h = 带隙 BIST 正在运行

8.1.9 DEV_CONFIG 寄存器 (偏移 = 8h) [复位 = 7E00h]

DEV_CONFIG 如表 8-12 所示。

返回到[汇总表](#)。

表 8-12. DEV_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15	CRC_EN	R/W	0h	将该位设置为 1 以启用 SPI 命令帧的 CRC 校验。 0h = 不对 SPI 命令帧进行 CRC 校验 1h = 启用 SPI 命令帧的 CRC 校验
14-13	RESERVED	R	3h	保留
12-11	RESERVED	R	3h	保留
10-9	RESERVED	R	3h	保留
8-7	CH1_LH_IN	R/W	0h	这些位决定了通道 1 输出在 LIMPHOME 模式下应如何响应。 如果 DI_OUT_DIS_FN_CH1 = 0, 则值为 : 0h = 当处于 LIMPHOME 模式时, DI 引脚控制输出 1h = 进入 LIMPHOME 模式时, CH1_ON 位的输出状态保持不变 2h = 在 LIMPHOME 模式下的输出为 OFF 3h = 在 LIMPHOME 模式下的输出为 ON 如果 DI_OUT_DIS_FN_CH1 = 1, 则值为 : 0h = 在 LIMPHOME 模式下的输出将为 OFF 1h = 进入 LIMPHOME 模式时, CH1_ON 位的输出状态保持不变 2h = 在 LIMPHOME 模式下的输出将为 OFF 3h = 在 LIMPHOME 模式下的输出将为 ON
6	LIMPHOME_CONFIG	R/W	0h	设置该位可以在进入 LIMPHOME 模式配置时将 NVM 值重新加载到寄存器中。 0h = 保留 LIMPHOME 模式下的寄存器值 1h = 在 LIMPHOME 模式转换期间从 NVM 重新加载寄存器值
5	AUTO_LPM_ENTRY	R/W	0h	当 LPM_ENTRY 位设置为 1 时, 将该位设置为 1 可启用 AUTO LPM 模式。 0h = 禁用进入 AUTO LPM 模式 1h = 启用进入 AUTO LPM 模式, 如果 LPM_ENTRY 位设置为 1, 器件会进入该模式
4	AUTO_LPM_FILTER	R/W	0h	如果满足进入 AUTO LPM 的所有条件, 该位设置器件将重新进入 AUTO LPM 的抗尖峰脉冲时间 0h = 1ms 1h = 100µs
3	WD_EN	R/W	0h	该位决定是否启用 SPI 看门狗功能。如果启用, 当看门狗超时窗口中没有收到有效的 SPI 命令时, 会触发看门狗超时 0h = 看门狗已禁用 1h = 看门狗功能已启用
2-1	WD_TO	R/W	0h	该位决定 SPI 看门狗功能 (如果已启用) 的超时周期。当看门狗超时窗口中没有收到有效的 SPI 命令时, 会触发看门狗超时。 0h = 看门狗超时周期为 400µs 1h = 看门狗超时周期为 400ms 2h = 看门狗超时周期为 800ms 3h = 看门狗超时周期为 1200ms

表 8-12. DEV_CONFIG 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	FLT_LTCH_DIS	R/W	0h	该位决定发生故障时，是否应该锁存 FAULT_GLOBAL [13:8] 中的故障位。 0h = FAULT_GLOBAL 寄存器中的故障位 [13:8] 将被锁存，仅当读取相关寄存器时才能清除 1h = FAULT_GLOBAL 寄存器中的故障位 [13:8] 不会被锁存，当故障不再存在时将被清除 注释：有关如何在 FLT_LTCH_DIS = 0 时清除各个故障位的更多详细信息，请参阅每个故障位的说明。LPM_STATUS 为只读。

8.1.10 ADC_CONFIG 寄存器 (偏移 = 9h) [复位 = FD3Ah]

ADC_CONFIG 如表 8-13 所示。

返回到[汇总表](#)。

表 8-13. ADC_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15-10	RESERVED	R	3Fh	保留
9	ADC_I2T_CONFIG_MODE	R/W	0h	如果任何通道处于 I2T 累积模式 (I2T_MOD_CHx = 1), 该位决定 VSNS 是否仍被转换。 0h = 在 I2T 模式下, 每个通道仅对 ISNS 进行采样 1h = 在 I2T 模式下针对每个通道对 ISNS 和 VOUT 进行采样
8	RESERVED	R	1h	保留
7-6	ADC_CONFIG_DELAY	R/W	0h	这些位设置连续循环之间的延迟时间, 以降低由于 ADC 运行而导致的器件 IQ。 0h = 0 μ s 1h = 100 μ s 2h = 200 μ s 3h = 400 μ s
5	RESERVED	R	1h	保留
4	ADC_VSNS_DIS	R/W	1h	该位决定是否禁用所有通道的 VOUT 检测 (VSNS) 功能。如果禁用, 则 ADC 转换序列中不包含所有通道的 VOUT 转换。 注意: 也可以通过 CHx_CONFIG 寄存器中的 VSNS_DIS_CHx 位使能或禁用每条通道的 VSNS 功能。该位必须设置为 0 才能基于通道使能/禁用该功能。 0h = VSNS ADC 功能已使能 1h = 禁用所有通道的 VSNS ADC 功能, 所有通道的 ADC 转换序列中不包含 VSNS ADC 转换
3	ADC_TSNS_DIS	R/W	1h	该位决定是否禁用所有通道的温度检测功能。如果禁用, 则 ADC 转换序列中不包含所有通道的温度检测转换。 注意: 温度检测功能只能全局使能或禁用 0h = TSNS ADC 功能已使能 1h = 禁用所有通道的 TSNS ADC 功能, 所有通道的 ADC 转换序列中不包含 TSNS ADC 转换
2	ADC_ISNS_DIS	R/W	0h	该位决定是否禁用所有通道的电流检测 (ISNS) 功能。如果禁用, 则 ADC 转换序列中不包含所有通道的 ISNS 转换 注意: 也可以通过 CHx_CONFIG 寄存器中的 ISNS_DIS_CHx 位使能或禁用每条通道的 ISNS 功能。该位必须设置为 0 才能基于通道使能/禁用该功能。 0h = ISNS ADC 功能已使能 1h = 禁用所有通道的 ISNS ADC 功能, 所有通道的 ADC 转换序列中不包含 ISNS ADC 转换
1	ADC_VBB_DIS	R/W	1h	该位决定是否禁用 VBB_SNS 功能。如果禁用, 则 ADC 转换序列中不包含电源电压 VBB 转换。 0h = VBB_SNS ADC 功能已使能, ADC 转换序列中包含 VBB_SNS ADC 转换 1h = VBB_SNS ADC 功能已禁用, ADC 转换序列中不包含 VBB_SNS ADC 转换

表 8-13. ADC_CONFIG 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	ADC_DIS	R/W	0h	该位决定是否应禁用 ADC 功能。如果禁用，则无法使用 VDS_SNS、VSNS、TSNS 或 ISNS。 ADC 默认已使能。 0h = 启用 ADC 功能 1h = 禁用所有 ADC 功能

8.1.11 ADC_RESULT_VBB 寄存器 (偏移 = Ah) [复位 = F800h]

ADC_RESULT_VBB 如表 8-14 所示。

返回到[汇总表](#)。

表 8-14. ADC_RESULT_VBB 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VBB_RDY	R	0h	该位指示自上次读取后是否有 VBB 电压转换的新 ADC 结果可用 0h = VBB ADC 值未更新 1h = 自上次读取后新的 VBB ADC 值已就绪
9-0	ADC_RESULT_VBB	R	0h	转换 VBB 电压得到的 10 位 ADC 结果

8.1.12 ADC_RESULT_BIST 寄存器 (偏移 = Bh) [复位 = F000h]

ADC_RESULT_BIST 如表 8-15 所示。

返回到[汇总表](#)。

表 8-15. ADC_RESULT_BIST 寄存器字段说明

位	字段	类型	复位	说明
15-14	RESERVED	R	3h	保留
13-12	RESERVED	R	3h	保留
11	ADC_ISNS_BIST	RC	0h	该位将指示 ISNS 还是 ADC BIST 结果在 ADC_RESULT_BIST 寄存器中重新运行 0h = 报告 ADC BIST 值 1h = 报告 ISNS BIST 值
10	BIST_RESULT_RDY	R	0h	该位指示自上次读取后是否有新的 BIST 结果转换可用 0h = BIST ADC 值未更新 1h = 自上次读取后新的 BIST ADC 值已就绪
9-0	ADC_RESULT_BIST	R	0h	转换 BIST 得到的 10 位 ADC 结果

8.1.13 FLT_STAT_CH1 寄存器 (偏移 = Ch) [复位 = C000h]

FLT_STAT_CH1 如表 8-16 所示。

返回到[汇总表](#)。

表 8-16. FLT_STAT_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-14	RESERVED	R	3h	保留
13	IOCP_CH1	RC	0h	该位指示通道 1 上是否发生了直接关断过流保护 (IOCP) 故障 该故障将被锁存, 当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 0h = 该通道上未发生直接关断过流保护故障 1h = 该通道上发生直接关断过流保护故障
12	I2T_MOD_CH1	R	0h	该位指示通道 1 是否处于 I2T 循环中且正在累加。当通道 1 不在 I2T 循环中时, 该值将为 0 0h = I2T 关断或该通道不在 I2T 循环中 1h = 通道在 I2T 循环中且正在累加
11	LATCH_STAT_CH1	RC	0h	该位指示通道 1 是否由于过流保护、热关断或 I2T 故障而被锁存。 当通道关闭再重新开启时, 该位将被清除。 0h = 通道不会被锁存 1h = 通道当前已被锁存
10	FLT_CH1	R	0h	该位指示通道上是否仍然发生有效故障, 或者器件是否处于重试时间间隔或因 I2T、IOCP 或热关断故障而处于锁存状态。 0h = 该通道当前没有有效故障, 并且未处于自动重试等待时间、锁存状态或 I2T 冷却状态 1h = 该通道当前存在有效故障, 或处于自动重试等待时间、锁存状态或 I2T 冷却状态
9	LPM_HS_CH1	RC	0h	该位指示是否已触发 I _{SCP_LPM_x} 。 该故障将被锁存, 当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 0h = 未触发 LPM 短路保护
8	VOUT_ERR_CH1	R	0h	该位指示在通道使能且超出浪涌周期 (如果已配置) 的时间 t > t _{VDS_DEGL} 后, 通道 1 的漏源电压 (V _{DS}) 是否小于 V _{DS_LT_2V} 。 0h = 该通道使能后, V _{DS} 电压正确 (< 2V) 1h = 该通道应已使能时, V _{DS} 电压不正确 (> 2V)
7	I2T_FLT_CH1	RC	0h	该位指示通道 1 上是否发生了 I2T 故障。I2T_EN 必须设置为 1, 才能使该位指示 I2T 故障。 该故障将被锁存, 当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 注意: 该位不指示过流保护或热关断故障 0h = 未发生 I2T 故障或 I2T 未使能 1h = 该通道上发生了 I2T 故障
6	LPM_WAKE_CH1	R	0h	该位指示通道 1 是否是器件退出 LPM 的原因, 无论原因是什么 (负载阶跃、短路) 0h = 器件未处于 LPM 或该通道并非器件退出 LPM 模式的原因 1h = 该通道是器件退出 LPM 的原因
5	THERMAL_SD_CH1	RC	0h	该位指示通道 1 上是否发生了热关断故障。 该故障将被锁存, 当读取 FLT_STAT_CH1 寄存器、重试计时器已到期且通道温度降低至低于热关断迟滞阈值时将被清除 0h = 该通道上未发生热关断故障 1h = 该通道上发生了热关断故障

表 8-16. FLT_STAT_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	ILIMIT_CH1	RC	0h	该位指示通道 1 上是否发生了过流保护故障 该故障将被锁存，当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 0h = 该通道上未发生过流保护故障 1h = 该通道上发生了过流保护故障
3	SHRT_VBB_CH1	RC	0h	该位指示通道 1 在关断状态下是否发生了 VBB 短路。 该故障将被锁存，当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 注意：必须使能 SVBB_EN_CH1，该位才能在关断状态下发出 VBB 短路的信号。 0h = 该通道在关断状态下未发生 VBB 短路故障，或未使能关断状态下的 VBB 短路 1h = 该通道上发生了关断状态下的 VBB 短路故障
2	OL_OFF_CH1	R	0h	该位指示通道 1 在关断状态下是否存在开路负载。 通道 1 的输出通过 OL_PULLUP_STR 设置上拉。 注意：必须使能 OL_OFF_EN_CH1，该位才能在关断状态下发出开路负载的信号。 0h = 该通道上未发生关断状态开路负载故障，或未使能关断状态开路负载检测 1h = 该通道上发生了关断状态开路负载故障
1	CPUMP_UVLO_CH1	RC	0h	该位指示通道 1 上是否发生电荷泵 UVLO (CP_UVLO) 故障。 该故障将被锁存，当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 0h = 该通道上未发生 CPUMP UVLO 1h = 该通道上发生了 CPUMP UVLO
0	THERMAL_WRN_CH1	RC	0h	该位指示通道 1 的 FET 温度是否高于过热警告阈值。 该故障将被锁存，当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时将被清除 0h = 该通道中的 FET 温度低于过热警告阈值 1h = 该通道中的 FET 温度高于过热警告阈值

8.1.14 PWM_CH1 寄存器 (偏移 = Dh) [复位 = F000h]

PWM_CH1 如表 8-17 所示。

返回到[汇总表](#)。

表 8-17. PWM_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	RESERVED	R	Fh	保留
11-9	PWM_FREQ_CH1	R/W	0h	设置 PWM 频率 0h = 0.8Hz 1h = 3.2Hz 2h = 12.7Hz 3h = 100Hz 4h = 200Hz 5h = 400Hz 6h = 816Hz 7h = 1650Hz
8-1	PWM_DTY_CH1	R/W	0h	8 位，用于设置 CH1 的 PWM 操作的占空比。每个位的占空比约为 0.39%，线性上升至 100% 占空比。0x0 = GATEx 始终开启 0x1 = 保留 0x2 = 2 x 0.39% 0x3 = 3 x 0.39% 0x4 = 5 x 0.39% 0x5 = 6 x 0.39%
0	PWM_EN_CH1	R/W	0h	启用 CH1 的 PWM 0h = 输出跟随 CH1_ON 设置 1h = 如果 CH1_ON 为高电平，则输出为根据占空比和频率设置的 PWM

8.1.15 ILIM_CONFIG_CH1 寄存器 (偏移 = Eh) [复位 = 0010h]

ILIM_CONFIG_CH1 如表 8-18 所示。

返回到[汇总表](#)。

表 8-18. ILIM_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	LATCH_CH1	R/W	0h	如果发生 OCP 或 TSD 故障，则该通道会关闭，该位会设置通道自动重试或锁存 0h = tRETRY 后自动重试 1h = 锁存，直到再次写入 SW_STATE 寄存器
14	DI_OUT_DIS_FN_CH1	R/W	0h	将该位设置为 1 可将 DI_OUT_DIS 引脚用作 Output_Disable 0h = LH 状态通过 DI_OUT_DIS 引脚决定 (DI 引脚功能) 1h = 当 DI_OUT_DIS 引脚设置为 HI 时，禁用输出 (OUT_DIS 功能)
13-12	CAP_CHRG_CH1	R/W	0h	这些位将在开启后的浪涌周期内设置电容充电模式。 当 CAP_CHRG_CH1 = 00 时，这些位在 INRUSH_DURATION_CH1 周期内编程为过流保护阈值。如果达到阈值，通道将立即关断。 当 CAP_CHRG_CH1 = 10 时，这些位编程为电流限制调节阈值。通道将开启进入电流限制状态，并持续调节电流，直到输出充满电或出现热关断事件。 当 CAP_CHRG_CH1 = 11 时，这些位编程为脉冲模式电容充电。器件将根据 PWM_CH1 寄存器中的 PWM 设置开启输出。过流保护由 IOCP_SET_CH1 位设置 注释：在 INRUSH_DURATION 期间未使能 I2T。 0h = 无电容充电模式，IOCP 值通过 IOCP_SET_CH1 位设置 1h = 保留 2h = 电流限制调节模式，值通过 INRUSH_LIMIT_CH1 位设置 3h = 脉冲模式电容模式，值由 PWM_CH1 寄存器设置进行设置
11	I2T_EN_CH1	R/W	0h	使能通道 1 的 I2T 功能。I2T 可在使能通道之前或使能通道期间使能，但 I2T 计算仅在浪涌周期结束后开始。 0h = I2T 功能未使能 1h = I2T 功能已使能
10-8	INRUSH_DURATION_CH1	R/W	0h	这些位决定浪涌周期持续时间，在此期间 INRUSH_LIMIT_CH1 电平有效。 0h = 0ms 1h = 2ms 2h = 4ms 3h = 6ms 4h = 10ms 5h = 20ms 6h = 50ms 7h = 100ms
7-6	AUTO_RETRY_DURATION_CH1	R/W	0h	设置通道被设置为自动重试器件且故障消失时的自动重试时间 0h = 1ms 1h = 10ms 2h = 0.15ms 3h = 100ms
5	FOLDBACK_LOCK_DIS_CH1	R/W	0h	设置该位可在出现 OCP 或 TSD 故障后进行无限自动重试。 0h = 有限 (13) 自动重试，然后将通道锁存到折返锁定状态。自动重试时间在每第七个周期后变为 10 倍。仅当 CHx_ON 位、LHI 或 DIx/OUT_DISx 引脚切换时，重试计数器才会复位。 1h = 无限自动重试。自动重试时间在无限周期内保持不变。
4	RESERVED	R	1h	保留

表 8-18. ILIM_CONFIG_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
3-0	INRUSH_LIMIT_CH1	R/W	0h	如果使用电流限制调节 (ICL_REG) 模式 (CAP_CHRG_CH1 = 10), 则这些位将确定通道 1 上的浪涌电流限制。对于任何其他电容充电模式, 这些设置将被忽略。 0h = 1.75A 1h = 2.38A 2h = 2.75A 3h = 3.13A 4h = 3.5A 5h = 3.88A 6h = 4.25A 7h = 4.63A 8h = 5A 9h = 5.38A Ah = 6.35A Bh = 6.8A Ch = 7.25A Dh = 7.7A Eh = 8.1A Fh = 8.6A

8.1.16 DIAG_CONFIG_CH1 寄存器 (偏移 = Fh) [复位 = 4000h]

DIAG_CONFIG_CH1 如表 8-19 所示。

返回到[汇总表](#)。

表 8-19. DIAG_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	VSNS_DIS_CH1	R/W	0h	将该位设置为 1 可禁用该通道的 VOUT SNS ADC 功能 0h = VOUT SNS ADC 功能已启用 1h = VOUT SNS ADC 功能已禁用
14	RESERVED	R	1h	保留
13	ISNS_DIS_CH1	R/W	0h	将该位设置为 1 可禁用该通道的 ISNS ADC 功能 0h = ISNS ADC 功能已启用 1h = ISNS ADC 功能已禁用
12-10	SLRT_CH1	R/W	0h	为 CH1 的输出设置压摆率。根据电气特性表, 可调压摆率具有 6 种不同的压摆率设定值。默认值从 NVM 加载。 0h = 0.27 V/ μ s 1h = 0.36 V/ μ s 2h = 0.43 V/ μ s 3h = 0.5 V/ μ s 4h = 0.057 V/ μ s
9	OL_ON_ENTRY_CH1	R/W	0h	该位决定通道 1 是否应进入具有小型 FET 的模式, 以更准确地检测较低的输出电流。 注意: 仅当通道上没有现有故障且输出电流低于 $I_{ENTRY_OL_ON}$ 时, 器件才能进入此模式。 0h = KSNS1、KD1G1 比率且 RON = 大型 FET 1h = KSNS2、KD1G2 比率且 RON = 小型 FET
8-7	FET_SHORT_BIST_BLANK	R/W	0h	这些位确定通道 1 的 FET_SHORT BIST 的消隐时间 0h = 50 μ s 1h = 250 μ s 2h = 500 μ s 3h = 2ms
6-5	OL_PU_STR_CH1	R/W	0h	这些位决定关断状态开路负载检测电路在 VOUT1 处的上拉电流 (I_{pu})。 0h = 25 μ A 1h = 57 μ A 2h = 121 μ A 3h = 256 μ A
4	PD_EN_CH1	R/W	0h	该位将在关断状态下使能下拉电阻, 以进行电池短路检测。将该位强制设为 0 将禁用下拉电阻。SVBB 算法完成后, 该位将自动清除 0h = 下拉电阻未启用 1h = 下拉电阻已启用
3	PU_EN_CH1	R/W	0h	该位将在关断状态下使能上拉电阻, 以进行开路负载检测。将该位强制设为 0 将禁用上拉电阻。OL 算法完成后, 该位将自动清零 0h = 上拉电阻未启用 1h = 上拉电阻已启用
2	SVBB_EN_CH1	R/W	0h	该位将在关断状态下启用电池短路算法。将该位强制设为 0 将导致异常退出。算法完成后, 该位将自动清除。状态会在 FLT_STAT_CH1 寄存器中更新。 0h = 在 OFF 状态下无 SVBB 运行 1h = SVBB 在 OFF 状态下运行

表 8-19. DIAG_CONFIG_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
1	OL_EN_CH1	R/W	0h	该位将在关断状态下启用开路负载算法。将该位强制设为 0 将导致异常退出。算法完成后，该位将自动清除。在 FLT_STAT_CH1 寄存器中更新状态。 0h = 在 OFF 状态下无 OL 运行 1h = OL 在 OFF 状态下运行
0	TSNS_DIS_CH1	R/W	0h	将该位设置为 1 可禁用该通道的 ADC TSNS 功能 0h = TSNS ADC 功能已启用 1h = TSNS ADC 功能已禁用

8.1.17 ADC_RESULT_CH1_I 寄存器 (偏移 = 10h) [复位 = E800h]

ADC_RESULT_CH1_I 如表 8-20 所示。

返回到[汇总表](#)。

表 8-20. ADC_RESULT_CH1_I 寄存器字段说明

位	字段	类型	复位	说明
15-13	RESERVED	R	7h	保留
12	ISNS_CH1_ONOFF_STAT	R	0h	如果通道为 ON 时完成 ISNS 的 ADC 转换，则该位设置为 1 0h = 在 CH1 FET 状态为 OFF 时完成 ISNS 读取 1h = 在 CH1 FET 状态为 ON 时完成 ISNS 读取
11	RESERVED	R	1h	保留
10	ISNS_RDY_CH1	R	0h	该位指示自上次读取后是否有通道 1 输出电流 (ISNS) 转换的新 ADC 结果可用 0h = ADC 值未更新 1h = 自上次读取后 ADC 值已就绪
9-0	ADC_RESULT_CH1_I	R	0h	CH1 中电流转换的 ADC 结果 (10 位)

8.1.18 ADC_RESULT_CH1_T 寄存器 (偏移 = 11h) [复位 = F800h]

ADC_RESULT_CH1_T 如表 8-21 所示。

返回到[汇总表](#)。

表 8-21. ADC_RESULT_CH1_T 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	TSNS_RDY_CH1	R	0h	该位指示自上次读取后是否有通道 1 TSNS 转换的新 ADC 结果可用 0h = ADC 值未更新 1h = 自上次读取后 ADC 值已就绪
9-0	ADC_RESULT_CH1_T	R	0h	CH1 中温度转换的 ADC 结果 (10 位)

8.1.19 ADC_RESULT_CH1_V 寄存器 (偏移 = 12h) [复位 = F800h]

ADC_RESULT_CH1_V 如表 8-22 所示。

返回到[汇总表](#)。

表 8-22. ADC_RESULT_CH1_V 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VSNS_RDY_CH1	R	0h	该位指示自上次读取后是否有通道 1 VOUT 电压 (VSNS) 转换的新 ADC 结果可用 0h = ADC 值未更新 1h = 自上次读取后 ADC 值已就绪
9-0	ADC_RESULT_CH1_V	R	0h	CH1 中输出电压转换的 ADC 结果 (10 位)

8.1.20 I2T_CONFIG_CH1 寄存器 (偏移 = 14h) [复位 = 00XXh]

I2T_CONFIG_CH1 如表 8-23 所示。

返回到[汇总表](#)。

表 8-23. I2T_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-14	TCLDN_CH1	R/W	0h	这些位根据通道 1 上 I2T 关断后的累加器值确定冷却时间 (或重试时间)。 注意：如果使用设置 0h，则通道将在 I2T 关断后保持关断状态而不会重试。要在此设置中重试，请将这些位更改为 1h、2h 或 3h，以允许器件在累加器达到定义的值后重试。 0h = 锁存模式 (或无重试) 1h = 累加器递减至 I2T 跳变阈值的 2/3 2h = 累加器递减至 I2T 跳变阈值的 1/3 3h = 累加器递减至 0
13	DCR_CH1	R/W	0h	设置工作模式 0h = I2t 模式 DCR0_x000D_ 1h = I2t 模式 DCR1
12-11	ACC_DCR0_CH1	R/W	0h	当 DCR_CHx = 0 时，IADC 小于 NOM_CUR 则 IACC 递减。 0h = 递减系数 k = 0.25 1h = 递减系数 k = 0.5 2h = 递减系数 k = 1 3h = 递减系数 k = 2
10-9	SWCL_DLY_TMR_CH1	R/W	0h	2 位，用于设置通道 1 的延迟关断计时器。设置电流超过 ISWCL 时通道关断经过的时间。 0h = 0.05ms 1h = 1.0ms 2h = 2.0ms 3h = 无基于 SWCL 的关断
8-7	ISWCL_CH1	R/W	1h	用于为通道 1 的 I2T 功能设置延迟关断电流阈值的 2 位。阈值应设置为低于所选检测电阻检测到的最大电流。
6-5	RESERVED	R	3h	保留

表 8-23. I2T_CONFIG_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
4-0	NOM_CUR_CH1	R/W	X	这些位设置 I2T 功能通道 1 的标称电流值。如果为通道 1 使能 I2T 功能，则高于该值时，器件将进入 I2T 累加模式。 注意：器件处于冷却周期时，无法修改 NOM_CUR_CH1 值。 00h = 3.6A 01h = 4.3A 02h = 5A 03h = 5.7A 04h = 6.4A 05h = 7.1A 06h = 7.8A 07h = 8.5A 08h = 9.2A 09h = 9.9A 0Ah = 10.6A 0Bh = 11.3A 0Ch = 12A 0Dh = 12.7A 0Eh = 13.4A 0Fh = 14.1A 10h = 14.8A 11h = 15.5A 12h = 16.2A 13h = 16.9A 14h = 17.6A 15h = 18.3A 16h = 18.9A 17h = 19.6A 18h = 20.3A 19h = 21A 1Ah = 21.7A 1Bh = 22.4A 1Ch = 23.1A 1Dh = 23.8A 1Eh = 24.5A 1Fh = 25.2A

8.1.21 I2T_TRIP_CONFIG_CH1 寄存器 (偏移 = 1Eh) [复位 = F8F8h]

I2T_TRIP_CONFIG_CH1 如表 8-24 所示。

返回到[汇总表](#)。

表 8-24. I2T_TRIP_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	RESERVED	R	Fh	保留
11-8	RESERVED	R	8h	保留
7-4	RESERVED	R	Fh	保留
3-0	I2T_TRIP_CH1	R/W	8h	这些位设置通道 1 的 I2T 跳闸值。 注意：I2T 跳闸值的参考公式如下 如果 DCR_CH1 = 0： $I2T_TRIP = I_{OUT1}^2 \times t$ 如果 DCR_CH1 = 1： $I2T = (I_{OUT1}^2 - NOM_CUR_CH1^2) \times t$ 注释：器件处于冷却周期时，无法修改 I2T_TRIP_CH1 值。 DCR = 0 时的 I2T 设置： 0x0 = 256.3 A2s 0x1 = 384.4 A2s 0x2 = 768.7 A2s 0x3 = 1153 A2s 0x4 = 1537.3 A2s 0x5 = 1921.5 A2s 0x6 = 2305.8 A2s 0x7 = 2690.1 A2s 0x8 = 3202.5 A2s 0x9 = 3714.9 A2s 0xA = 4227.2 A2s 0xB = 4867.7 A2s 0xC = 5636.3 A2s 0xD = 6404.9 A2s 0xE = 7685.8 A2s 0xF = 10247.7 A2s DCR = 1 时的 I2T 设置： 0h = 112.9 A2s 1h = 169.3 A2s 2h = 338.5 A2s 3h = 507.7 A2s 4h = 677 A2s 5h = 846.2 A2s 6h = 1015.4 A2s 7h = 1184.6 A2s 8h = 1410.3 A2s 9h = 1635.9 A2s Ah = 1861.5 A2s Bh = 2143.6 A2s Ch = 2482 A2s Dh = 2820.5 A2s Eh = 3384.5 A2s Fh = 4512.7 A2s

8.1.22 I2T_ACC_RD_CH1 寄存器 (偏移 = 1Fh) [复位 = 0000h]

I2T_ACC_RD_CH1 如表 8-25 所示。

返回到[汇总表](#)。

表 8-25. I2T_ACC_RD_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-0	I2T_ACC_RD_CH1	R	0h	CH1 的 16 个 MSB 位 I2T 累加器

8.1.23 IOCP_CONFIG_CH1 寄存器 (偏移 = 35h) [复位 = FFFXh]

IOCP_CONFIG_CH1 如表 8-26 所示。

返回到[汇总表](#)。

表 8-26. IOCP_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	RESERVED	R/W	Fh	保留
11-8	RESERVED	R/W	Fh	保留
7-4	RESERVED	R/W	Fh	保留
3-0	IOCP_SET_CH1	R/W	X	这些位决定通道 1 的过流保护 (I _{OCP}) 阈值。 0h = 18.5A 1h = 22.2A 2h = 25.9A 3h = 29.6A 4h = 33.3A 5h = 37A 6h = 40.7A 7h = 44.4A 8h = 48.1A 9h = 51.8A Ah = 55.5A Bh = 59.2A Ch = 62.9A Dh = 66.6A Eh = 70.3A Fh = 74A

8.1.24 UV_CONFIG 寄存器 (偏移 = 37h) [复位 = 0XFXh]

UV_CONFIG 如表 8-27 所示。

返回到[汇总表](#)。

表 8-27. UV_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15-12	UVLO_SET	R/W	0h	这些位设置器件的 UVLO 下降阈值 00h = UVLO 已禁用 01h = 4.5 V 02h = 5V 03h = 6V 04h = 7V 05h = 8V 06h = 9V 07h = 16V 08h = 18V 09h = 20V 0Ah = 22V 0Bh = 24V 0Ch = 26V 0Dh = 28V 0Eh = 30V 0Fh = 32V
11-10	RESERVED	R/W	3h	保留
9-8	UVLO_MASK	R/W	X	这些位设置 UVLO 屏蔽时间设置 0h = 0 μ s 1h = 10 μ s 2h = 50 μ s 3h = 200 μ s
7-4	RESERVED	R	Fh	保留
3-2	RESERVED	R	3h	保留
1	UVLO_LPM_EN	R/W	X	如果在 LPM 下启用了 UVLO，则会设置该位 0h = 在 LPM 下禁用 UVLO 功能 1h = 在 LPM 下启用 UVLO 功能
0	RESERVED	R	1h	保留

8.1.25 DEV_CONFIG_2 寄存器 (偏移 = 3Dh) [复位 = FFE0h]

DEV_CONFIG_2 如表 8-28 所示。

返回到[汇总表](#)。

表 8-28. DEV_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
15-5	RESERVED	R	7FFh	保留
4	LIMPHOME_STAT_FLT_EN	R/W	0h	该位在 FLT 引脚上启用 LIMPHOME_STAT 位。 0h = FLT 引脚上不会发出 LIMPHOME_STAT 位的信号 1h = FLT 引脚上发出 LIMPHOME_STAT 位的信号
3-2	CONFIG_DI_MASK	R/W	0h	该位设置 DIx/OUT_DISx 引脚上的屏蔽时间 0h = 0 μ s 1h = 6.5 μ s 2h = 10 μ s 3h = 20 μ s
1-0	CONFIG_LHI_MASK	R/W	0h	该位设置 LHI 引脚上的屏蔽时间 0h = 0 μ s 1h = 6.5 μ s 2h = 10 μ s 3h = 20 μ s

8.1.26 EEPROM_PROG 寄存器 (偏移 = 3Fh) [复位 = FFFCh]

EEPROM_PROG 如表 8-29 所示。

返回到[汇总表](#)。

表 8-29. EEPROM_PROG 寄存器字段说明

位	字段	类型	复位	说明
15-2	RESERVED	R	3FFFh	保留
1	EEPROM_BUSY	R	0h	EEPROM 编程状态 0h = 器件未处于 EEPROM 编程过程中 1h = 器件当前处于 EEPROM 编程过程中
0	PROG_NVM	R	0h	EEPROM 编程控制状态位。EEPROM 编程完成时，该位将自动清除为 0。 1h = 器件正在对 EEPROM 进行编程

8.2 EEPROM (NVM) 概述

TPS48xHSxx-Q1 能够为某些配置寄存器和一些客户定义的可编程寄存器提供用户可编程的电可擦除可编程只读存储器 (EEPROM)。这使用户能够对这些寄存器的默认值重新编程。下面的表格展示了可以通过 EEPROM 编程程序对哪些寄存器进行编程。

表 8-30. 寄存器概述

偏移	寄存器名称	EEPROM 用户可编程
00h	DEV_ID	N
01h	SLEEP	N
02h	LPM	N
03h	FAULT_GLOBAL	N
04h	FAULT_MASK	Y
05h	BIST_RESULT_CH1	N
06h	SW_STATE	N
07h	DEVICE_TEST_CH1	N
08h	DEV_CONFIG	Y
09h	ADC_CONFIG	N
0Ah	ADC_RESULT_VBB	N
0Bh	ADC_RESULT_BIST	N
0Ch	FLT_STAT_CH1	N
0Dh	PWM_CH1	Y
0Eh	ILIM_CONFIG_CH1	Y
0Fh	DIAG_CONFIG_CH1	Y
10h	ADC_RESULT_CH1_I	N
11h	ADC_RESULT_CH1_T	N
12h	ADC_RESULT_CH1_V	N
14h	I2T_CONFIG_CH1	Y
1Eh	I2T_TRIP_CH1	Y
1Fh	I2T_ACC_RD_CH1	N
35h	IOCP_CONFIG_CH1	Y
37h	UV_CONFIG	Y
3Dh	DEV_CONFIG_2	Y

表 8-30. 寄存器概述 (续)

偏移	寄存器名称	EEPROM 用户可编程
3Fh	EEPROM_PROGRAM_CONTROL_STATUS	Y

EEPROM 编程程序

可通过以下程序对用户可编程寄存器的默认值进行重新编程。若要正确地对 EEPROM 重新编程，需要满足以下条件

- VBB 电压 $\geq 6V$ ，以器件 GND 为基准
- VDD 电压 $> VDD_UVLO$ ，以器件 GND 为基准

图片展示了对默认值进行编程的程序。

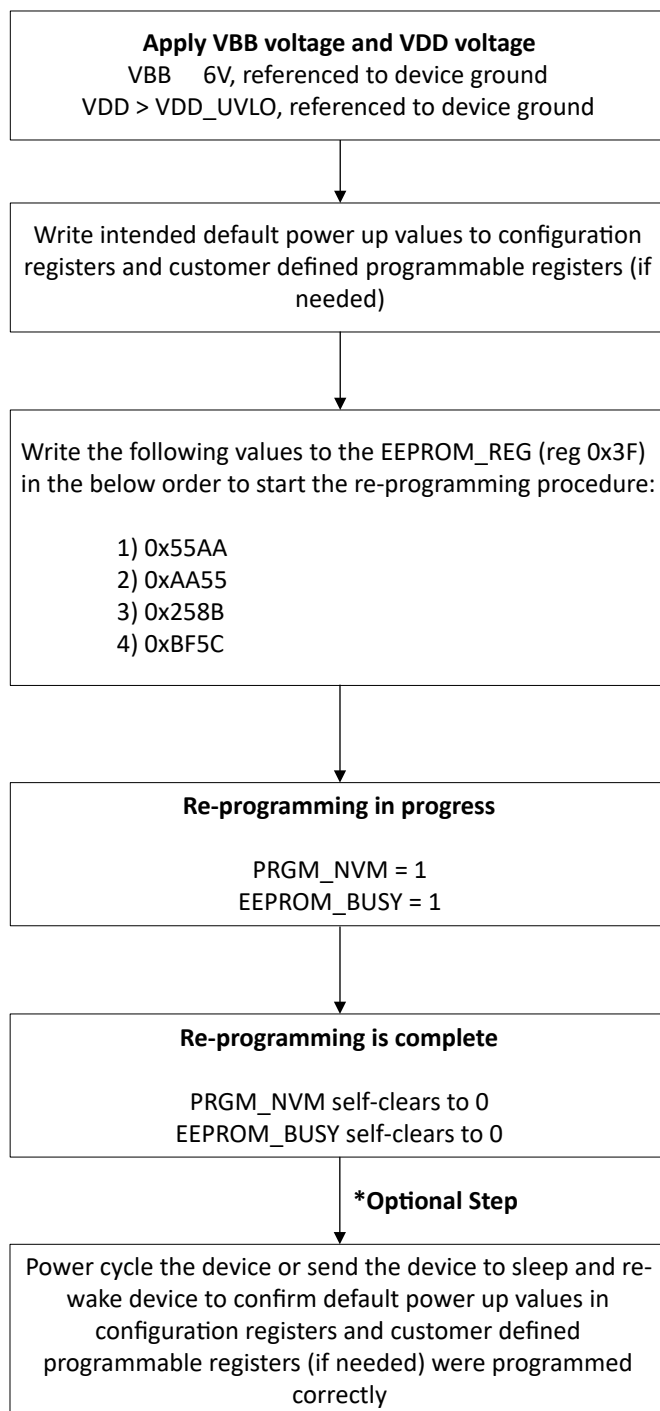


图 8-1. EEPROM 重新编程程序

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

图 9-1 展示了 TPS481HS04-Q1 的典型应用原理图。其包含所有标准外部元件。数据表的这一部分讨论了实现常用应用功能时的注意事项。该电路假定输入电源上没有反极性保护，因此需要额外的保护元件。

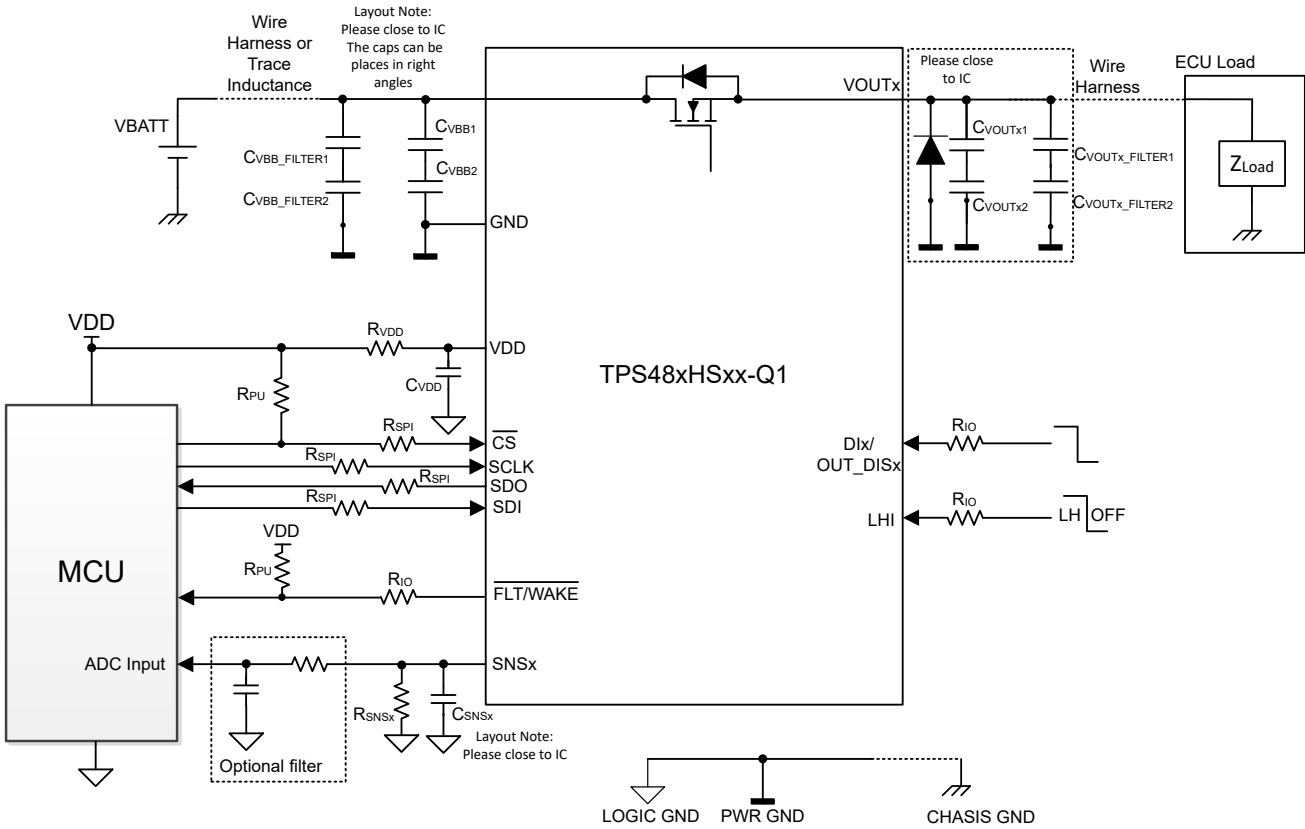


图 9-1. 系统图

表 9-1. 推荐的外部元件

元件	典型值	用途
R_{SPI}	10 至 1000 Ω	适用于 SPI 引脚上的 EMI 或其他瞬态限制。
R_{IO}	0.01 到 10k Ω	保护微控制器和器件 GPIO 引脚
R_{PU}	4.7k Ω	
R_{SNSx}	0.5 - 1.5k Ω	将检测电流转换为 ADC 输入的检测电压
C_{SNSx}	1 到 10nF	ADC 输入的低通滤波器。
输出二极管	对于输出线电感 > 5 μ H 为可选	在开关关闭期间因输出电线束而产生的钳制瞬变电压
R_{VDD}	1 Ω 至 10 Ω	限制到 IC 的 VDD 电源输入的上升/下降速率。
C_{VDD}	470 到 1000nF	系统接地的 VDD 电源电压稳定性。

表 9-1. 推荐的外部元件 (续)

元件	典型值	用途
C_{VBB1} 、 C_{VBB2}	220 - 4700nF	防止在硬接地短路故障事件期间欠压
C_{VBB_FILTER}	220 - 4700nF	稳定输入电源并滤除低频噪声。
C_{OUTx_FILTER}	22 到 100nF	滤除电压瞬变 (例如, ESD、ISO7637-2)。
C_{VOUTx1} 、 C_{VOUTx2}	22 到 100nF	滤除电压瞬态

9.2 典型应用

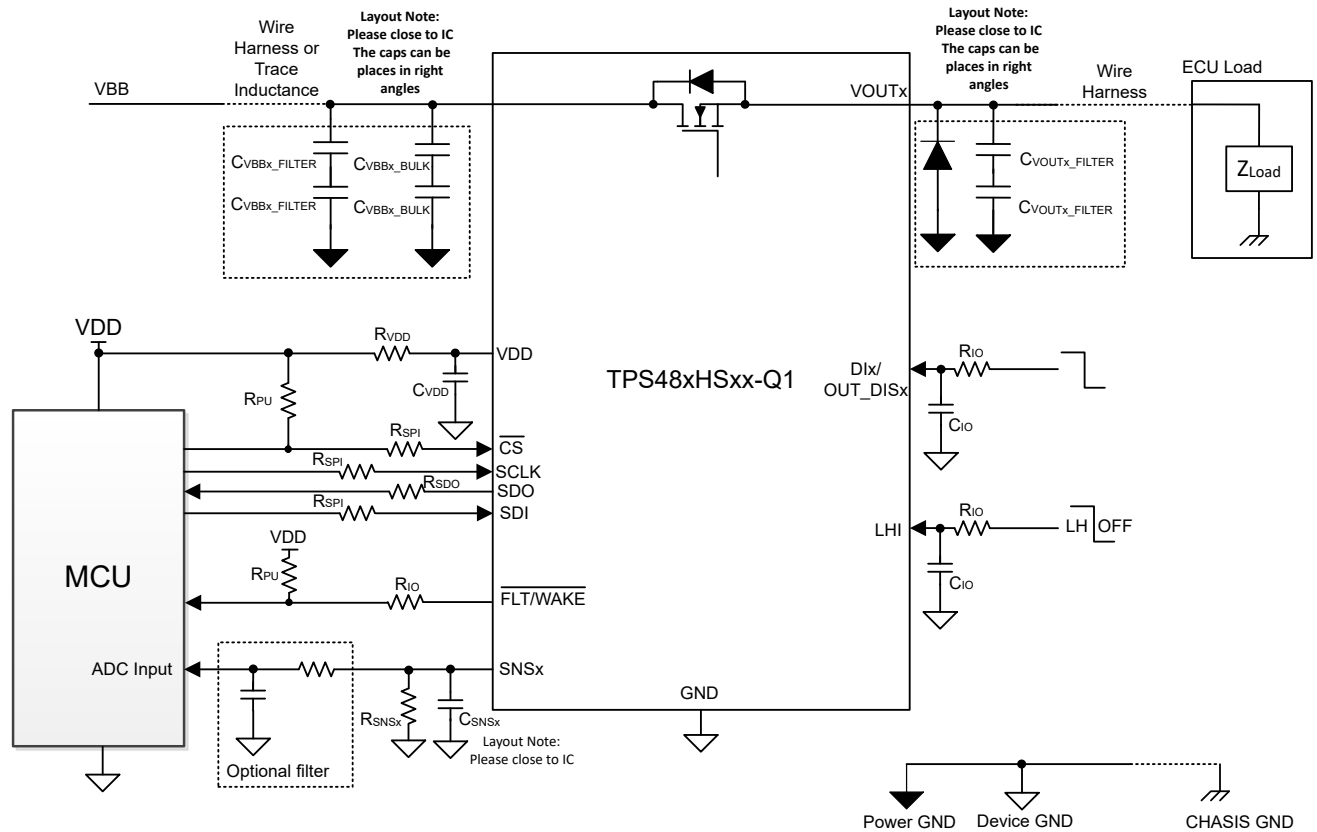


图 9-2. 为具有输入电容的 ECU 负载供电的方框图

示例编程过程

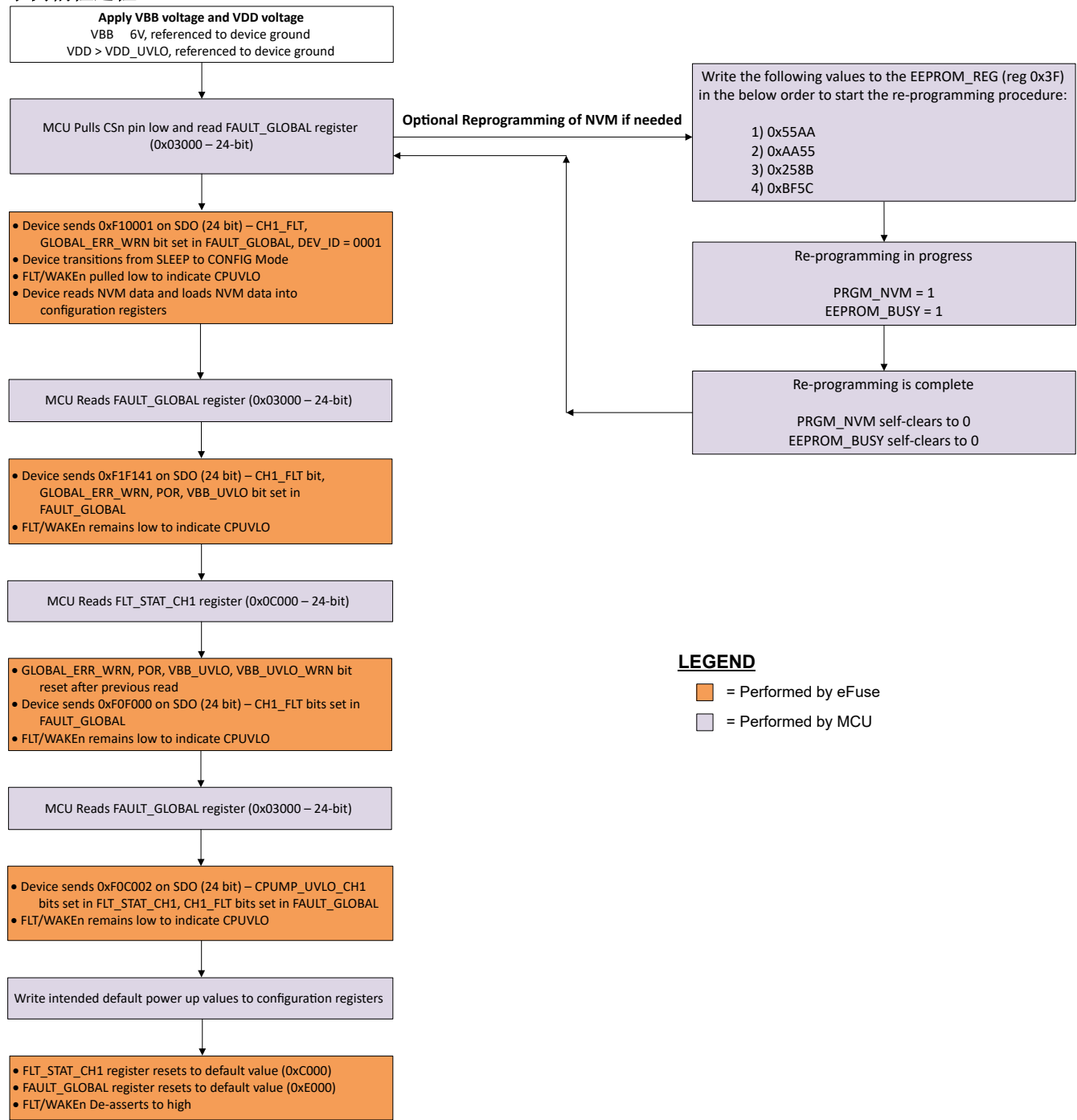


图 9-3. TPS481HS04-Q1 示例编程过程

9.2.1 设计要求

对于这个设计示例，请使用表 9-2 中显示的输入参数。

表 9-2. 设计参数

设计参数	示例值
V _{BB}	48V

表 9-2. 设计参数 (续)

设计参数	示例值
欠压锁定设定点, $V_{(VBB_UVLOF)}$	24V
负载唤醒阈值, I_{LWU}	小 FET, 0.23A
电流限制, I_{CL_REG}	8.1A
输出大容量电容器, C_{BULK}	680 μ A
I2t 启动阈值, I_{NOM}	15.5A
过流阈值, I_{OCP}	62.9A

9.2.2 详细设计过程

表 9-3. 配置寄存器设置

位字段名称	设置
CAP_CHRG_CHx	设置电容器充电方法
INRUSH_LIMIT_CHx	设置浪涌电流限制
INRUSH_DURATION_CHx	设置浪涌持续时间
LPM_EXIT_CURR_CHx	设置负载唤醒电流
UV_CONFIG_CHx	设置 VBB UVLO 阈值、磁滞和屏蔽时间
I2T_CONFIG_CHx	设置 I2t 启动阈值、冷却计时器
I2T_TRIP_CHx	设置 I2t 跳变阈值
SCP_CONFIG_CHx	设置 SCP 阈值、屏蔽时间
LATCH_CHx	自动重试或锁存

9.2.3 应用曲线

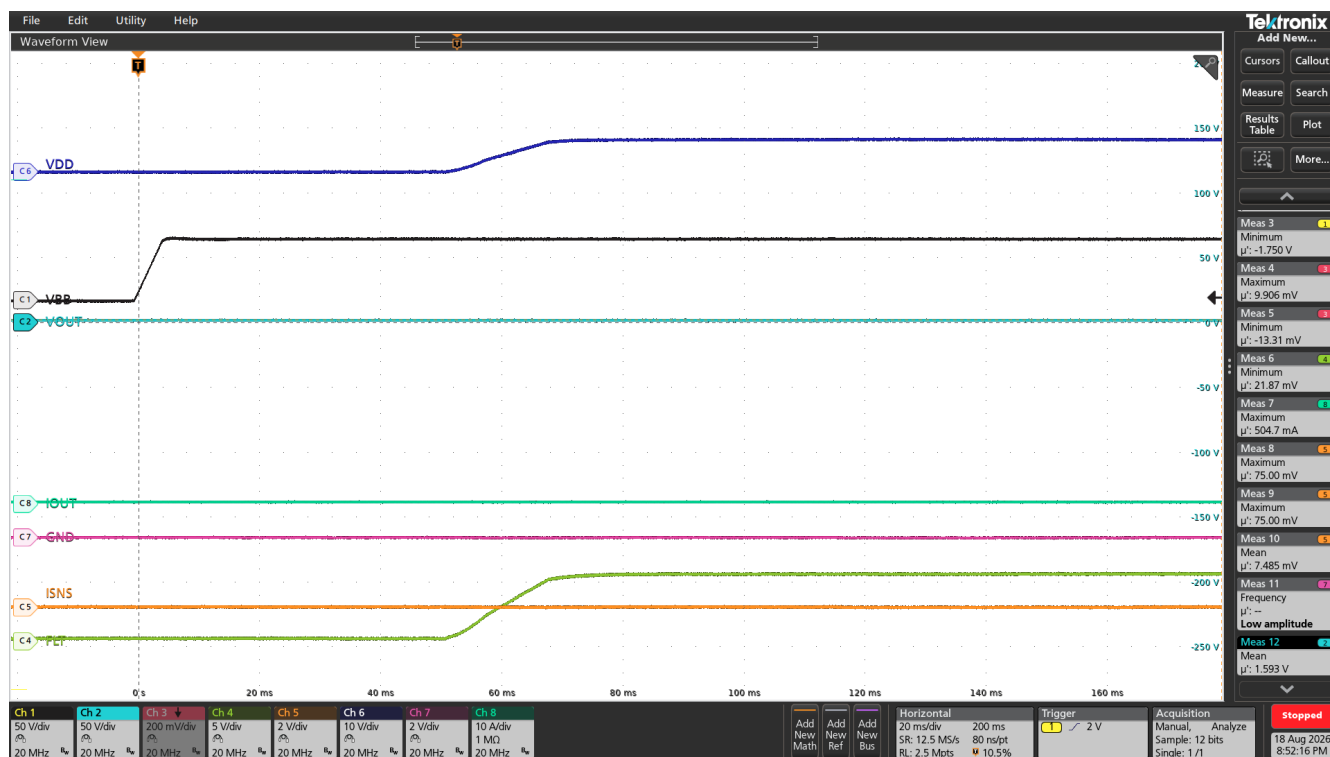


图 9-4. 启动配置文件

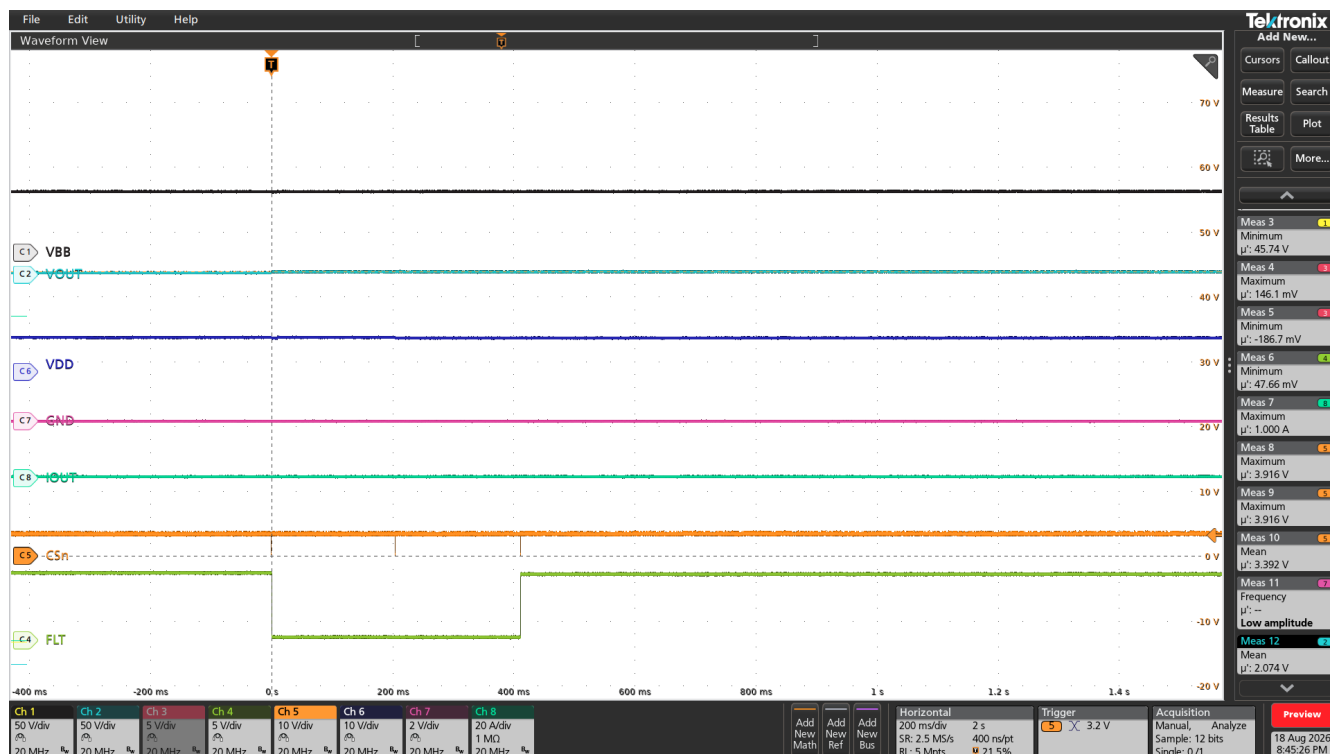


图 9-5. CS 从高电平拉至低电平以实现器件从 SLEEP 模式转换到 CONFIG 模式，首先读取 FLT_STAT_CHx，然后读取 FAULT_GLOBAL 寄存器，以清除这些寄存器并将 FLT/WAKE 引脚置为无效

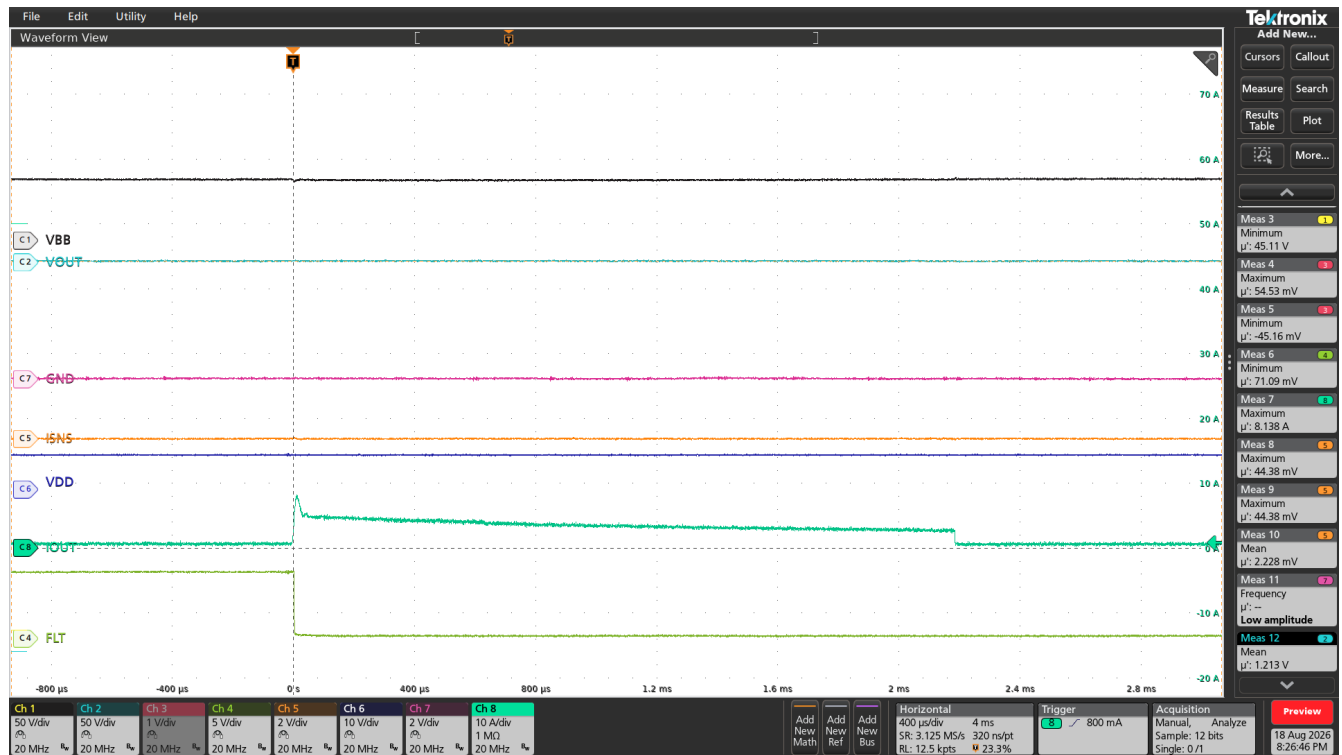


图 9-6. CHx_ON 位通过 CAP_CHRG_CHx = 0x2 (电流限制调节模式) 且 COUT = 680 μ F 设置为从 “0” 到 “1”

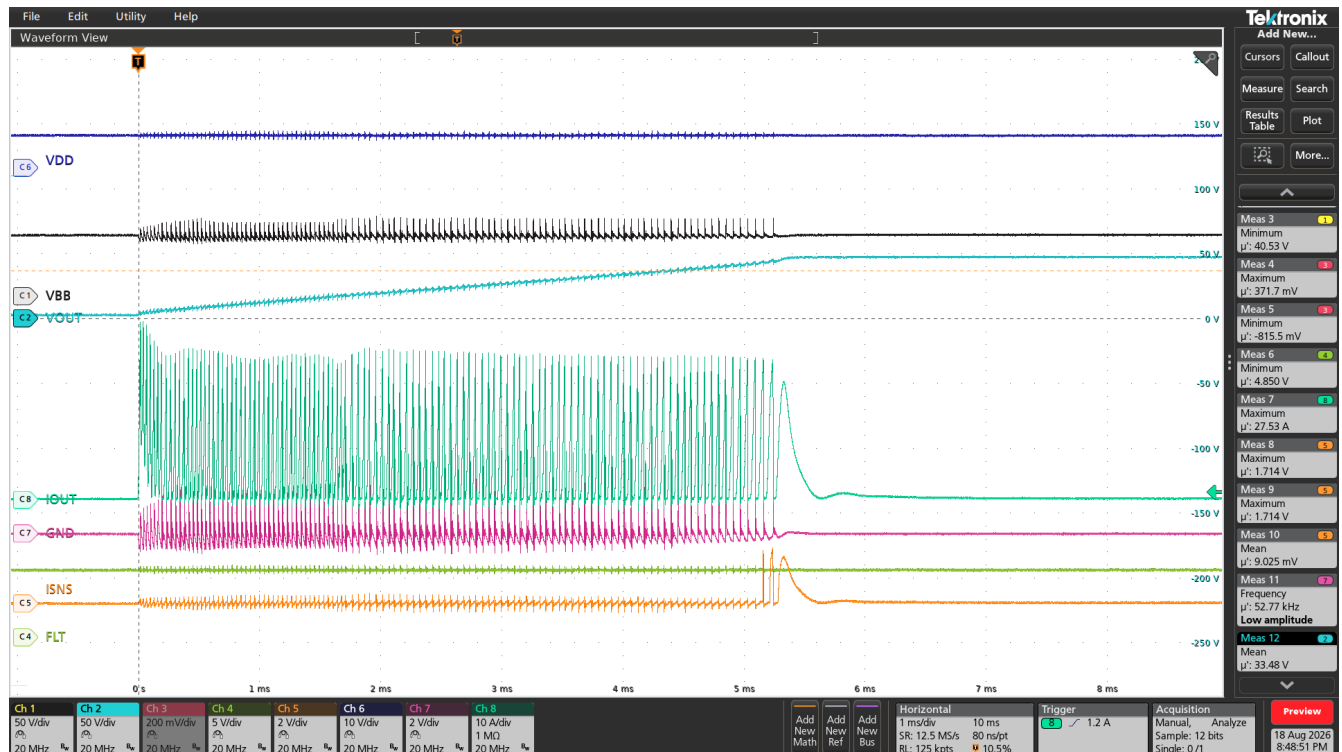


图 9-7. CHx_ON 位通过 CAP_CHRG_CHx = 0x3 (PWM 方法) 且 COUT = 680 μ F、LIN = 0.5 μ H、LOUT = 0.5 μ H 设置为从 “0” 到 “1”

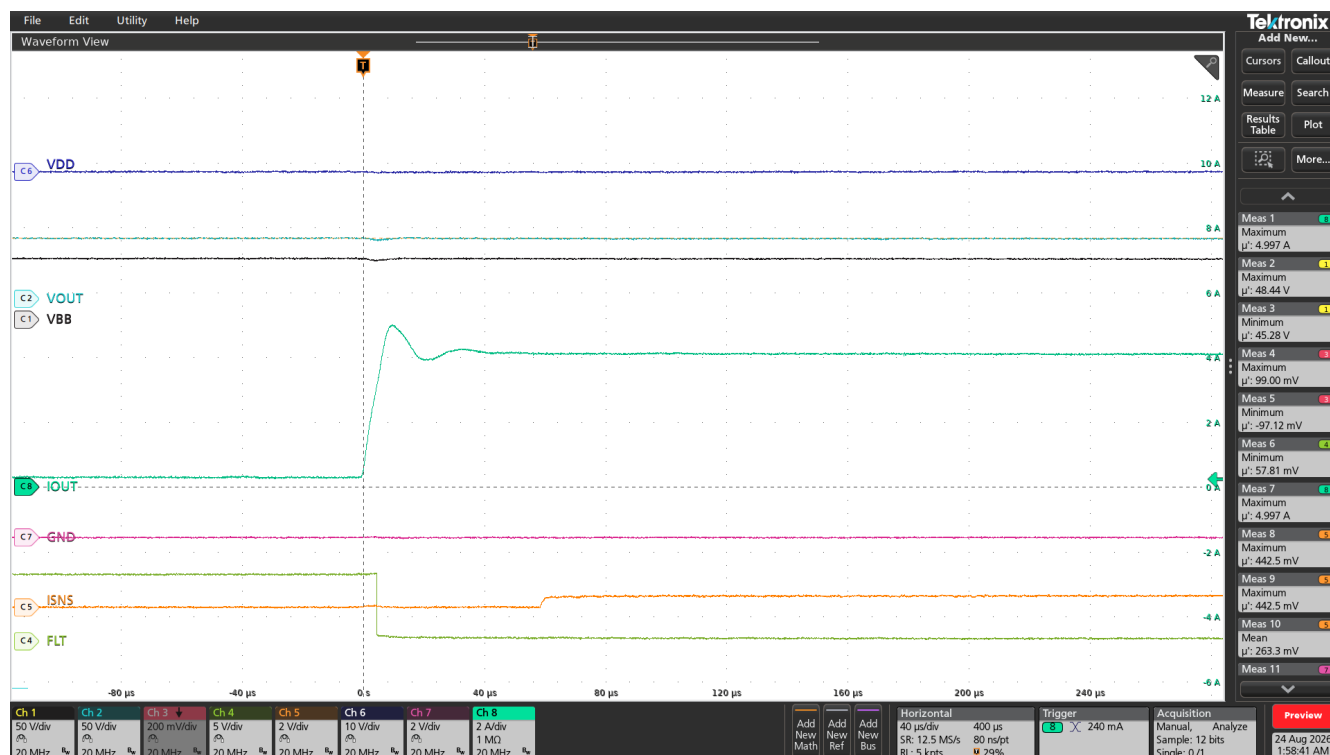


图 9-8. 通过增加负载电流，从 LPM 转换到工作模式

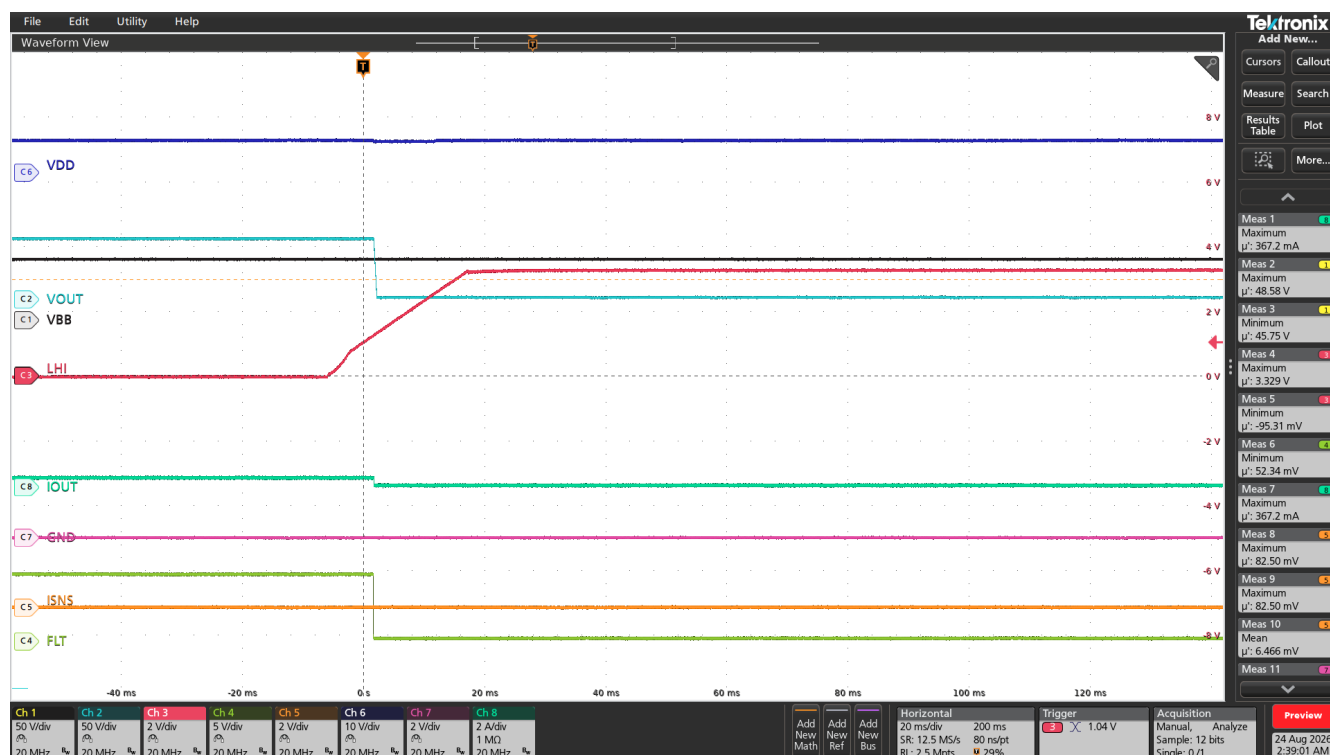


图 9-9. 当 LHI 从低电平拉至高电平时，从 LPM 转换到 LIMPHOME 模式

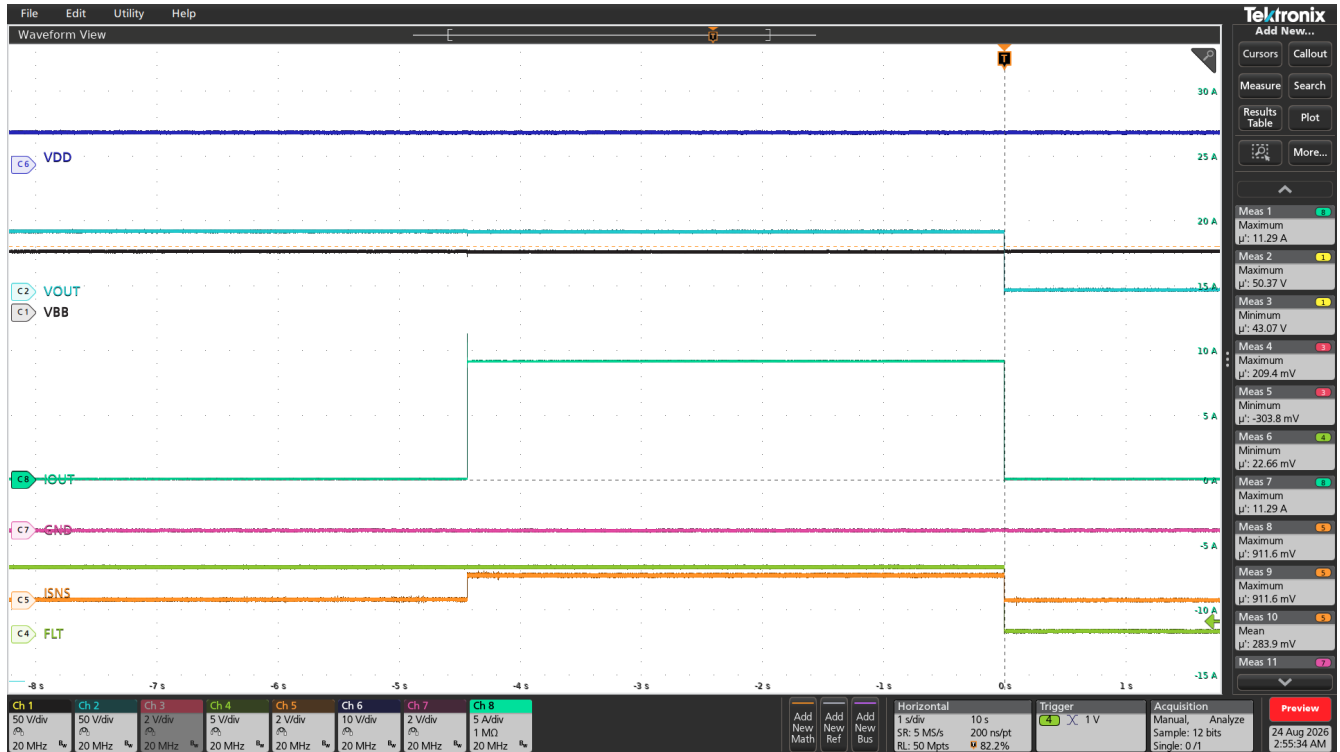


图 9-10. ACTIVE 模式下的 I2T 保护行为

9.3 电源相关建议

该器件设计为在 24V 或 48V 汽车系统中运行。该器件使用两个电源输入 — 一个电池输入和一个低压电源输入 (5V 或 3.3V)，后者通常使用 DC-DC 转换器 (建议使用以减少电池的静态电流消耗) 生成或由电池通过 IC 外部 LDO 生成。

标称电源电压范围为 8V 至 60V (在 V_{BB} 引脚处以器件的 GND 引脚为基准测得)。在此范围内，器件满足 [电气特性](#) 表中列出的完整参数规格。该器件还设计为承受超出该范围的电压瞬变，如负载突降。在超出标称电压范围但仍在工作电压范围内运行时，器件将表现出正常的功能行为。

9.4 布局

9.4.1 布局指南

为了获得出色的热性能，请将外露热焊盘 (连接到 V_{BB} 引脚) 连接到大面积破碎覆铜。在顶部 PCB 层，覆铜可以延伸至封装尺寸之外，如下例所示。除此之外，TI 建议还在某个内部 PCB 层或底层上布置一个 V_{BB} 平面。

过孔必须将此平面连接到顶部 V_{BB} 覆铜。TI 建议将连接到控制器的 IO 引脚布线到过孔，然后穿过内部或底部 PCB 层。

9.4.2 布局示例

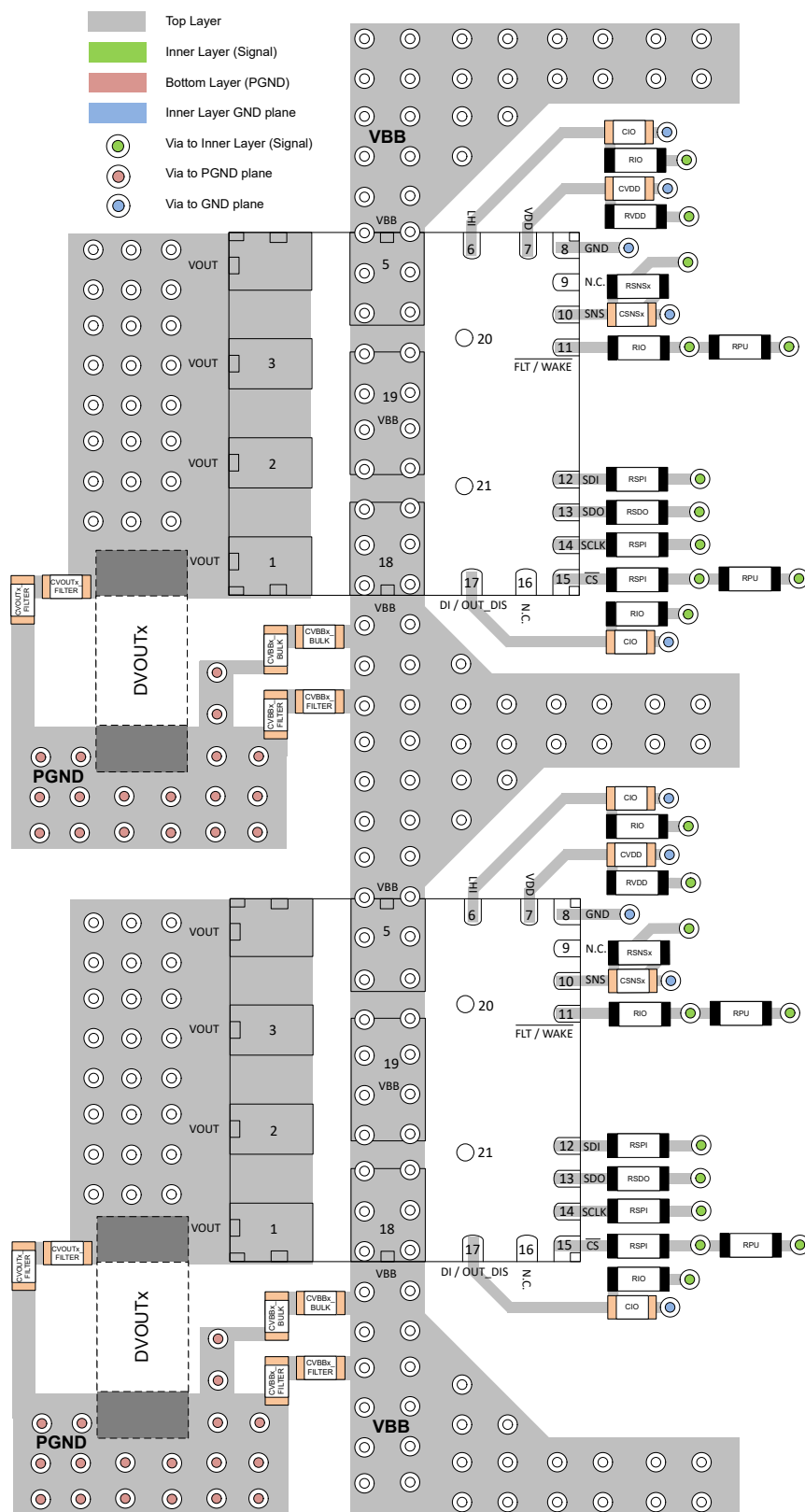


图 9-11. TPS481HS04-Q1 的典型 PCB 布局布线示例

10 器件和文档支持

10.1 文档支持

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

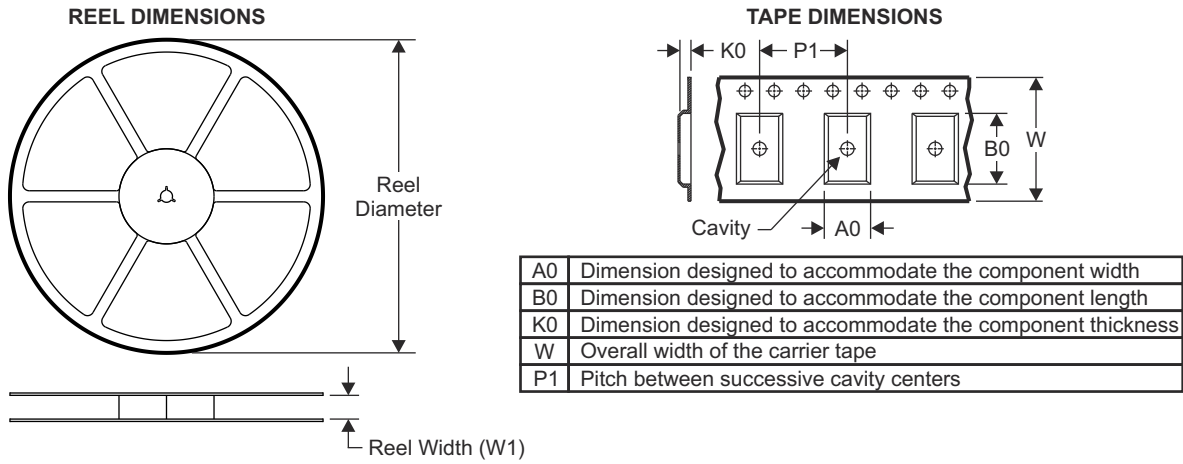
注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
September 2026	*	初始发行版

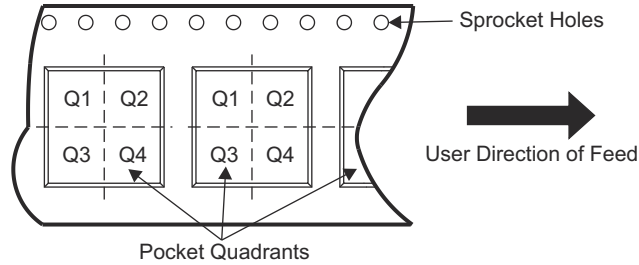
12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

12.1 卷带包装信息

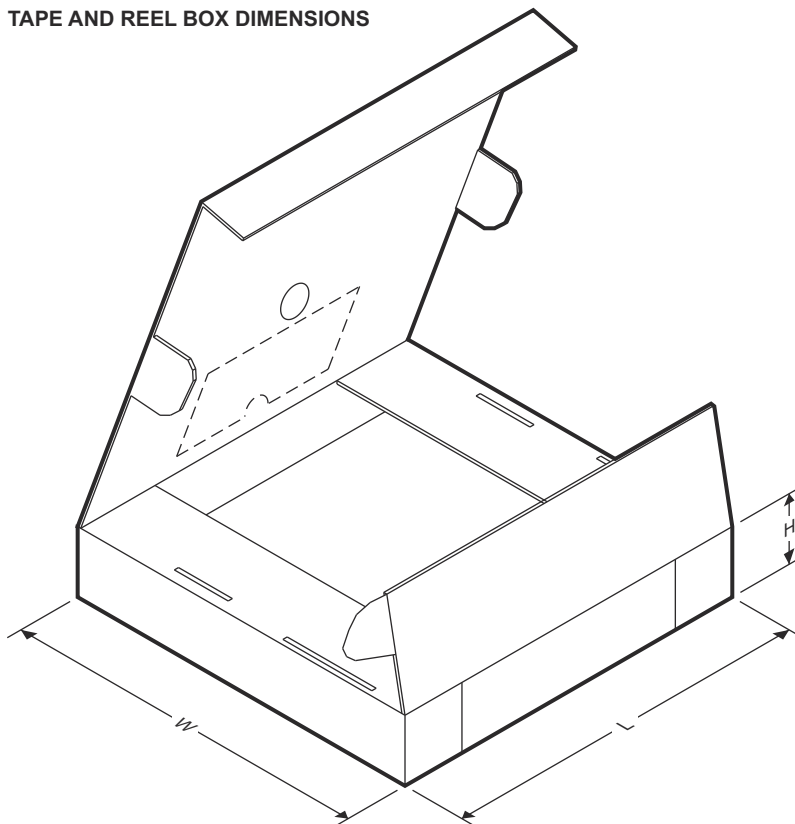


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PTPS481HS04QRBLR Q1	QFN	RBL	21	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PTPS481HS04QRBLRQ1	QFN	RBL	21	3000	367.0	367.0	38.0

ADVANCE INFORMATION

12.2 机械数据

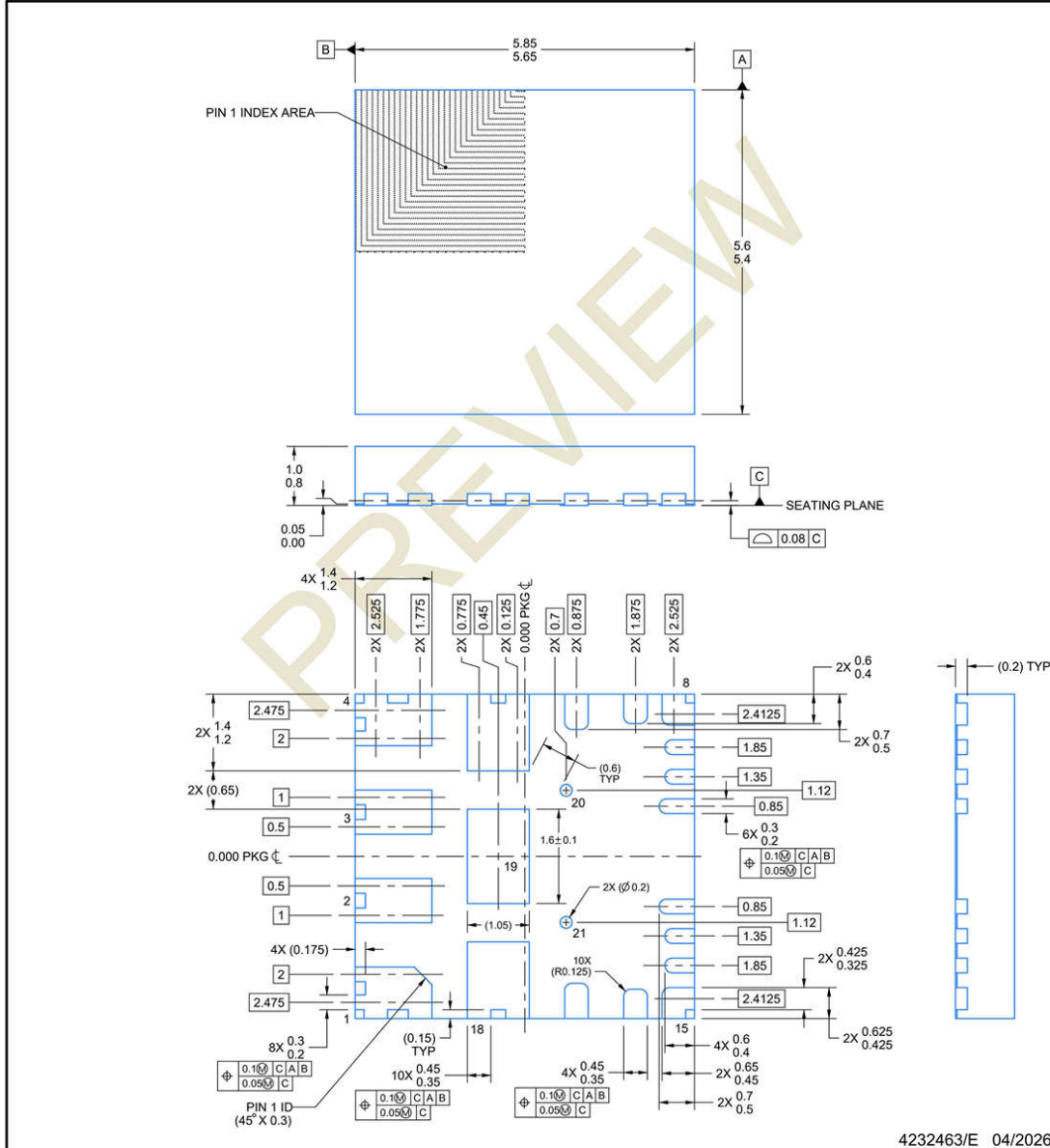
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。



RBL0021A

PACKAGE OUTLINE
VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

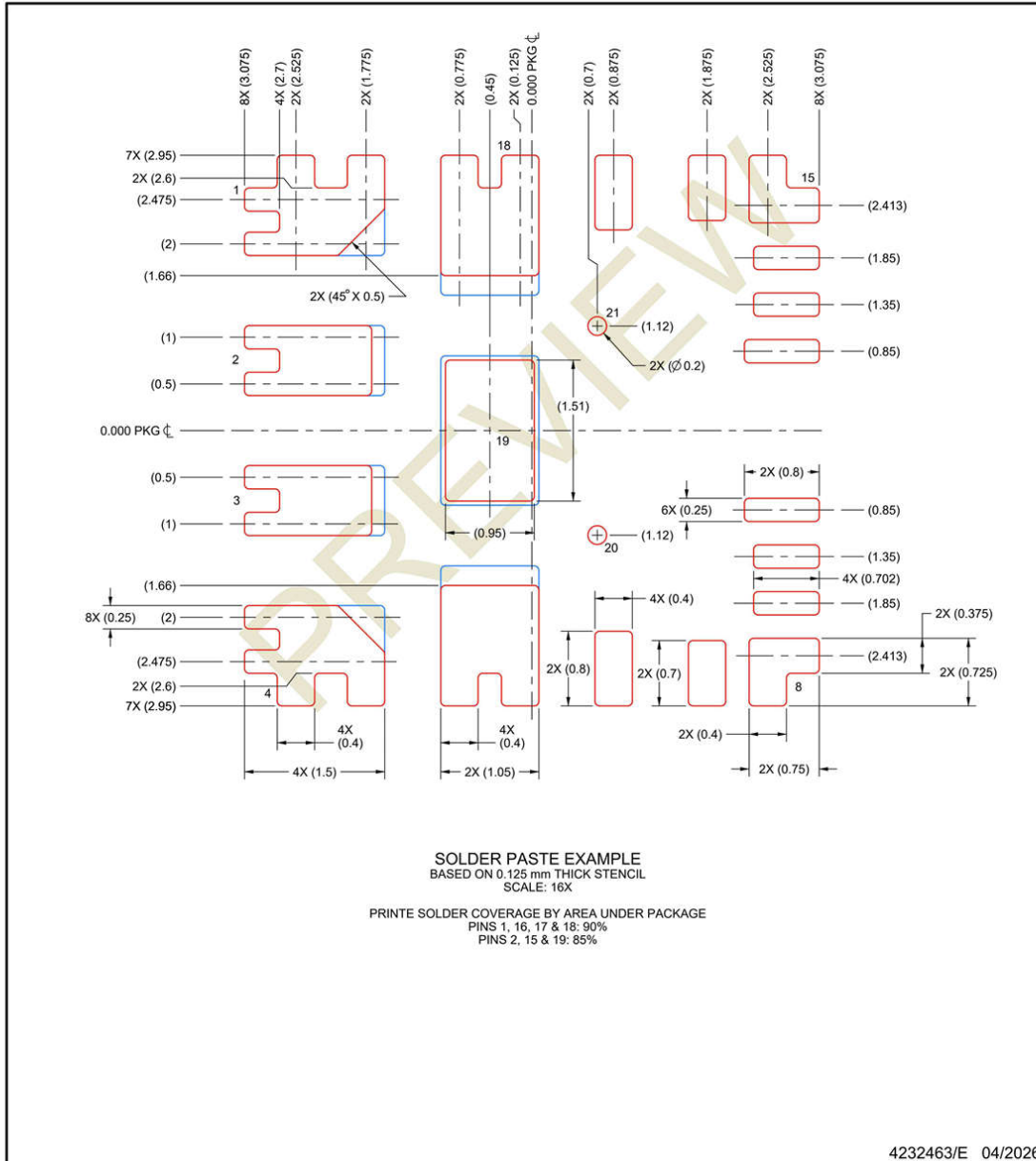
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE STENCIL DESIGN

RBL0021A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS481HS04QRBLRQ1	Active	Preproduction	VQFN-HR (RBL) 21	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月