TPS25751A
ZHDS207 – MAY 2026

TPS25751A 针对 DRP 电源应用进行了优化且具有集成电源开关的 USB Type-C® 和 USB PD 控制器

1 特性

- 该器件由 USB-IF 进行了 PD3.2 认证
  - TPS25751A TID# : 15341
  - 有关 PD2.0 与 PD3.0 的文章
- 针对 USB Type-C PD 接收端 (UFP) 和双角色电源 (DRP) 电源应用进行了优化
  - 为 TI 电池充电器内置了 I2C 控制
  - 基于网络的 GUI 和预配置固件
  - 有关更详尽的选择指南和入门信息，请参阅 www.ti.com/usb-c
- 可编程电源 (PPS) 和可调电压电源 (AVS)
  - 支持 PPS 供电端和受电端
  - 独立 PPS 供电端控制 TI 电池充电器
  - 用于 PPS 受电端的可编程接口
  - 支持 AVS 供电端
- 液体检测
  - 直接在 Type-C 连接器上测量
  - 集成错误处理和保护
- 完全管理的集成电源路径
  - 集成 5V、3A 和 36mΩ 供电开关（TPS25751AD 和 TPS25751AS）
  - 集成 20V、5A、15mΩ 双向负载开关（仅 TPS25751AD）
- 集成强大的电源路径保护
  - 20V、5A 双向开关：反向电流保护 (RCP)、欠压保护 (UVP)、过压保护 (OVP) 和压摆率控制
  - 5V、3A 源极开关：OVP、UVP 和电流限制 (ILIM) 用于浪涌电流保护
  - 连接到不兼容的器件时，26V 耐压 CC 引脚可提供强大的保护
- 其他特性
  - 11 个可配置 GPIO
  - 支持 BC1.2 充电
  - 3.3V LDO 输出，在电池电量耗尽时提供支持
  - 通过 3.3V 或 VBUS 源供电
  - 1 个 I2C 控制器端口
  - 1 个 I2C 目标端口

2 应用

- 电动工具、移动电源、零售和支付
- 无线扬声器、无线真空吸尘器
- 个人电子产品和工业应用
- 家庭医疗保健和个人健康与健身

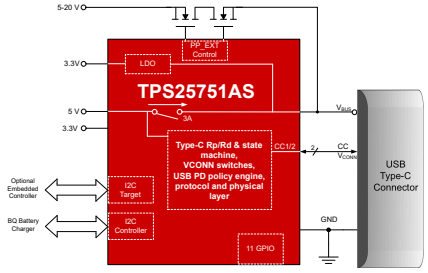
3 说明

TPS25751A 是一款高度集成的独立式 USB Type-C 和电力输送 (PD) 控制器，针对支持 USB-C PD 电源的应用进行了优化。TPS25751A 集成了全面托管的电源路径与强大的保护功能，可提供完整的 USB-C PD 应用。 TPS25751A 还集成了对外部电池充电器 IC 的控制功能，从而提高了易用性并缩短了产品上市时间。基于网络的直观 GUI 会使用清晰的方框图和简单的多选题，通过一些简单问题了解用户的应用需求。最后，GUI 会为用户的应用创建配置映像，大幅降低 USB PD 应用的复杂度。

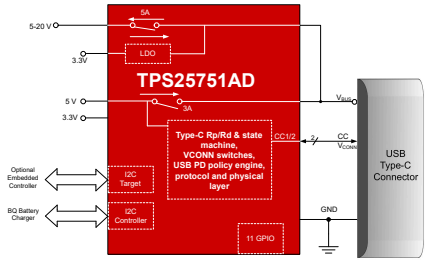
封装信息

器件型号	封装(1)	封装尺寸(2)
TPS25751AD	38-WQFN (REF)	4.00mm x 6.00mm
TPS25751AS	32-VQFN (RSM)	4.00mm x 4.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



TPS25751AS 原理图



TPS25751AD 原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 3
5 引脚配置和功能 4
6 规格 7
6.1 绝对最大额定值 7
6.2 ESD 等级 8
6.3 建议运行条件 8
6.4 推荐电容 9
6.5 热性能信息 9
6.6 电源特性 10
6.7 功耗 11
6.8 PP_5V 电源开关特性 11
6.9 PPHV 电源开关特性 — TPS25751AD 12
6.10 PP_EXT 特性 - TPS25751AS 13
6.11 电源路径监控 15
6.12 CC 电缆检测参数 15
6.13 CC VCONN 参数 17
6.14 CC PHY 参数 17
6.15 热关断特性 18
6.16 ADC 特性 18
6.17 输入/输出 (I/O) 特性 19
6.18 BC1.2 特性 19
6.19 I2C 要求和特性 19
6.20 典型特性 21
7 参数测量信息 23
8 详细说明 24
8.1 概述 24
8.2 功能方框图 25
8.3 特性说明 27
8.4 器件功能模式 48
9 应用和实施 52
9.1 应用信息 52
9.2 典型应用 52
9.3 电源相关建议 61
9.4 布局 61
10 器件和文档支持 76
10.1 器件支持 76
10.2 文档支持 76
10.3 接收文档更新通知 76
10.4 支持资源 76
10.5 商标 76
10.6 静电放电警告 76
10.7 术语表 76
11 修订历史记录 76
12 机械、封装和可订购信息 76

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

器件型号	5V 供电端负载开关	集成式高电压双向负载开关 (PPHV)	双向外部路径 (PP_EXT) 的高压栅极驱动器
TPS25751AD	是	是	否
TPS25751AS	是	否	是

Copyright © 2026 Texas Instruments Incorporated

5 引脚配置和功能

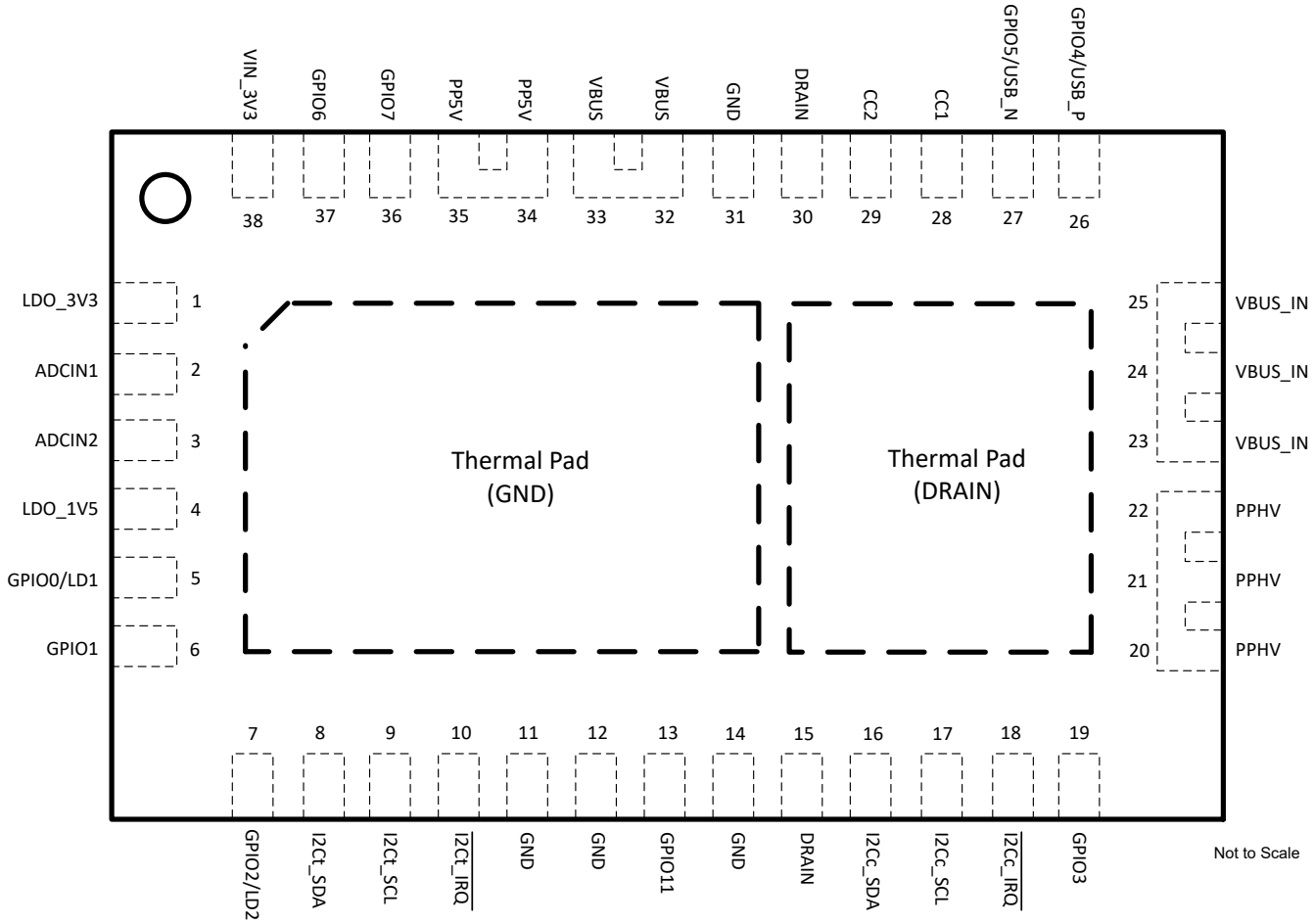


图 5-1. TPS25751AD QFN 封装，38 引脚（顶视图）

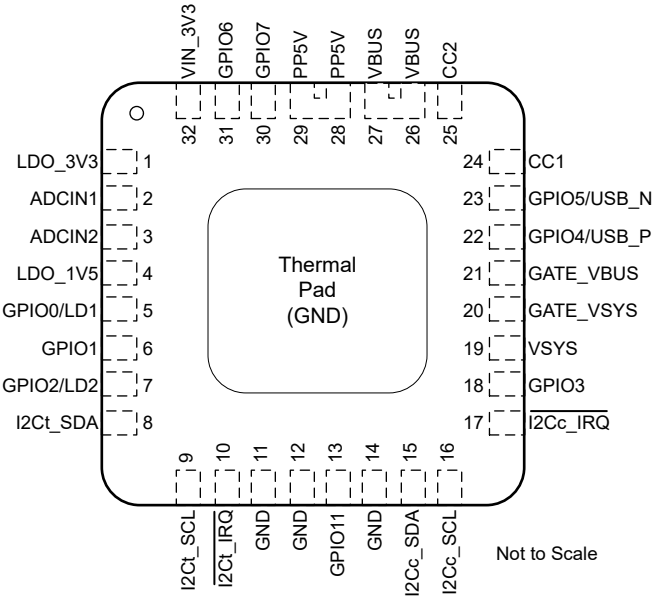


图 5-2. TPS25751AS QFN 封装，32 引脚（顶视图）

Copyright © 2026 Texas Instruments Incorporated

表 5-1. TPS25751AD 引脚功能

引脚		类型(1)	复位	说明
名称	编号			
ADCIN1	2	I	高阻态	配置输入。将电阻分压器连接到 LDO_3V3。
ADCIN2	3	I	高阻态	配置输入。将电阻分压器连接到 LDO_3V3。
CC1	28	I/O	高阻态	USB Type-C 的 I/O。使用建议的电容器连接至 GND (C_{CC}) 来滤除噪声。
CC2	29	I/O	高阻态	USB Type-C 的 I/O。使用建议的电容器连接至 GND (C_{CC}) 来滤除噪声。
GND	11、12、14、31	—	—	接地。连接地平面。
GPIO0/LD1	5	GPIO	高阻态	通用数字 I/O。可连接引脚，以在 Type-C 连接器上进行液体检测。不使用时接地。
GPIO1	6	GPIO	高阻态	通用数字 I/O。不使用时接地。
GPIO2/LD2	7	GPIO	高阻态	通用数字 I/O。可连接引脚，以在 Type-C 连接器上进行液体检测。不使用时接地。
GPIO3	19	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
GPIO5/USB_N	27	I/O	高阻态	通用数字 I/O。不使用时接地。引脚可以连接到 D- 以支持 BC1.2。
GPIO4/USB_P	26	I/O	高阻态	通用数字 I/O。不使用时接地。引脚可以连接到 D+ 以支持 BC1.2。
GPIO6	37	GPIO	高阻态	通用数字 I/O。不使用时接地。
GPIO7	36	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
I2Ct_SCL	9	I	高阻态	I2C 目标串行时钟输入。通过一个电阻器连接到上拉电压。引脚不使用时接地。
I2Ct_SDA	8	I/O	高阻态	I2C 目标串行数据。开漏输入/输出。通过一个电阻器连接到上拉电压。引脚不使用时接地。
$\overline{\text{I2Ct_IRQ}}$	10	O	高阻态	I2C 目标中断。低电平有效。通过一个上拉电阻器连接到外部电压。引脚可以重新配置为 GPIO10。不使用时接地。
I2Cc_SCL	17	O	高阻态	I2C 控制器串行时钟。开漏输出。通过一个电阻器连接到上拉电压。引脚不使用时接地。
GPIO11	13	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
I2Cc_SDA	16	I/O	高阻态	I2C 控制器串行数据。开漏输入/输出。通过一个电阻器连接到上拉电压。引脚不使用时接地。
$\overline{\text{I2Cc_IRQ}}$	18	I	高阻态	I2C 控制器中断。低电平有效。通过一个上拉电阻器连接到外部电压。不使用时请勿连接到 GND。引脚可以重新配置为 GPIO12。
LDO_1V5	4	O	—	CORE LDO 的输出。使用电容 C_{LDO_1V5} 旁路至 GND。该引脚无法向外部电路提供电流。
LDO_3V3	1	O	—	从 VIN_3V3 或 VBUS LDO 切换的电源输出。使用电容 C_{LDO_3V3} 旁路至 GND。
DRAIN	15、30	不适用	—	连接至内部 FET 的漏极。
PP5V	34、35	I	—	为 VBUS 提供 5V 系统电源，为 CC_y 引脚提供 VCONN 电源。
PPHV	20、21、22	I/O		系统中的高压受电节点。
VBUS_IN	23、24、25	I/O		5V 至 20V 输入。
VBUS	32、33	O		VBUS 输入至 LDO。使用电容 C_{VBUS} 旁路至 GND。
VIN_3V3	38	I	—	用于内核电路和 I/O 的电源。使用电容 C_{VIN_3V3} 旁路至 GND。如果器件仅由 VBUS 供电，则连接至 GND。

(1) I = 输入，O = 输出，I/O = 输入和输出，GPIO = 通用数字输入和输出

Copyright © 2026 Texas Instruments Incorporated

表 5-2. TPS25751A S 引脚功能

引脚		类型(1)	复位	说明
名称	编号			
ADCIN1	2	I	高阻态	配置输入。将电阻分压器连接到 LDO_3V3。
ADCIN2	3	I	高阻态	配置输入。将电阻分压器连接到 LDO_3V3。
CC1	24	I/O	高阻态	USB Type-C 的 I/O。使用建议的电容器连接至 GND (C_{CC}) 来滤除噪声。
CC2	25	I/O	高阻态	USB Type-C 的 I/O。使用建议的电容器连接至 GND (C_{CC}) 来滤除噪声。
GATE_VSYS	20	O	高阻态	连接至供电端连接到 VSYS 的 N 沟道 MOSFET
GATE_VBUS	21	O	高阻态	连接至供电端连接到 VBUS 的 N 沟道 MOSFET
GND	11、12、14	—	—	接地。连接地平面。
GPIO0/LD1	5	GPIO	高阻态	通用数字 I/O。可连接引脚，以在 Type-C 连接器上进行液体检测。引脚不使用时接地。
GPIO1	6	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
GPIO2/LD2	7	GPIO	高阻态	通用数字 I/O。可连接引脚，以在 Type-C 连接器上进行液体检测。引脚不使用时接地。
GPIO3	18	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
GPIO4/USB_P	22	GPIO	高阻态	通用数字 I/O。引脚可以连接到 D+ 以支持 BC1.2。引脚不使用时接地。
GPIO5/USB_N	23	GPIO	高阻态	通用数字 I/O。引脚可以连接到 D- 以支持 BC1.2。引脚不使用时接地。
GPIO6	31	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
GPIO7	30	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
I2Ct_SCL	9	I	高阻态	I2C 目标串行时钟输入。通过一个电阻器连接到上拉电压。不使用时接地。
I2Ct_SDA	8	I/O	高阻态	I2C 目标串行数据。开漏输入/输出。通过一个电阻器连接到上拉电压。不使用时接地。
$\overline{\text{I2Ct_IRQ}}$	10	O	高阻态	I2C 目标中断。低电平有效。通过一个上拉电阻器连接到外部电压。引脚可以重新配置为 GPIO10。不使用时接地。
I2Cc_SCL	16	O	高阻态	I2C 控制器串行时钟。开漏输出。通过一个电阻器连接到上拉电压。
GPIO11	13	GPIO	高阻态	通用数字 I/O。引脚不使用时接地。
I2Cc_SDA	15	I/O	高阻态	I2C 控制器串行数据。开漏输入/输出。通过一个电阻器连接到上拉电压。
$\overline{\text{I2Cc_IRQ}}$	17	I	高阻态	I2C 控制器中断。低电平有效。通过一个上拉电阻器连接到外部电压。引脚可以重新配置为 GPIO12。
LDO_1V5	4	O	—	CORE LDO 的输出。使用电容 C_{LDO_1V5} 旁路至 GND。该引脚无法向外部电路提供电流。
LDO_3V3	1	O	—	从 VIN_3V3 或 VBUS LDO 切换的电源输出。使用电容 C_{LDO_3V3} 旁路至 GND。
PP5V	28、29	I	—	为 VBUS 提供 5V 系统电源，为 CC_y 引脚提供 VCONN 电源。
VSYS	19	I	—	系统侧高压检测节点。系统中的高压受电节点。用于为由 GATE_VSYS 控制的外部受电路径实现反向电流保护 (RCP)。
VBUS	26、27	I/O		5V 至 20V 输入。使用电容 C_{VBUS} 旁路至 GND。
VIN_3V3	32	I	—	用于内核电路和 I/O 的电源。使用电容 C_{VIN_3V3} 旁路至 GND。如果器件仅由 VBUS 供电，则连接至 GND。

(1) I = 输入，O = 输出，I/O = 输入和输出，GPIO = 通用数字输入和输出

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

6.1.1 TPS25751AD 和 TPS25751AS – 绝对最大额定值

在工作自由空气温度范围内（除非另有说明）[1]

参数		最小值	最大值	单位
输入电压范围 [2]	VIN_3V3	-0.3	4	V
	PP5V	-0.3	6	V
	ADCINx	-0.3	4	V
	VBUS_IN、VBUS[4]	-0.3	28	V
	CC1、CC2 [4]	-0.5	26	V
	GPIOx	-0.3	6	V
	I2Ct_SCL、I2Ct_SDA	-0.3	4	V
输出电压范围 [2]	LDO_1V5[3]	-0.3	2	V
	LDO_3V3[3]	-0.3	4	
拉电流	拉电流或灌电流 VBUS		受内部限制	A
	LDO_3V3、LDO_1V5 的正拉电流		受内部限制	
拉电流	GPIOx		0.005	A
T_J 工作结温		-40	175	°C
T_{STG} 贮存温度		-55	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 所有电压值均以网络 GND 为基准。将 GND 引脚直接连接到电路板的 GND 平面。
(3) 不要对这些引脚施加电压。
(4) 建议使用击穿电压介于建议最大值和绝对最大值之间的 TVS，例如 TVS2200。

6.1.2 TPS25751AD — 绝对最大额定值

参数		最小值	最大值	单位
输入电压范围 [1]	PPHV	-0.3	28	V
$V_{PPHV_VBUS_IN}$	供电端到供电端电压		28	V
灌电流	出/入 VBUS_IN 至 PPHV 的连续电流		7	A
	出/入 VBUS_IN 至 PPHV 的脉冲电流 [2]		10	
T_{J_PPHV} 工作结温	PP_HV 开关	-40	175	°C

(1) 所有电压值均以网络 GND 为基准。将 GND 引脚直接连接到电路板的 GND 平面。
(2) 脉冲持续时间 ≤ 100 µs，占空比 ≤ 1%。

6.1.3 TPS25751AS – 绝对最大额定值

参数		最小值	最大值	单位
输出电压范围 [1]	GATE_VBUS、GATE_VSYS [2]	-0.3	40	V
V_{GS}	V_{GATE_VBUS} - V_{VBUS}、V_{GATE_SYS} - V_{VSYS}	-0.5	12	V

(1) 所有电压值均以网络 GND 为基准。将 GND 引脚直接连接到电路板的 GND 平面。
(2) 不要对这些引脚施加电压。

Copyright © 2026 Texas Instruments Incorporated

6.2 ESD 等级

参数		测试条件	值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±1000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3.1 TPS25751AD — 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

参数			最小值	最大值	单位
V_I	输入电压范围(1)	VIN_3V3	3.0	3.6	V
		PP5V	4.9	5.5	V
		ADCIN1、ADCIN2、VBUS_IN、VBUS	4	22	V
		PPHV	0	22	V
V_{IO}	I/O 电压范围(1)	I2Cx_SDA、I2Cx_SCL、$\overline{\text{I2Cx_IRQ}}$ 、ADCIN1、ADCIN2	0	3.6	V
		GPIOx	0	5.5	
		CC1、CC2	0	5.5	
I_{PP_HV}	从 VBUS_IN 到 PPHV 的电流			7	A
I_O	输出电流（来自 LDO_3V3）	GPIOx		1	mA
I_O	输出电流（来自 VBUS LDO）	来自 LDO_3V3 和 GPIOx 的电流之和		5	mA
T_A	环境工作温度	I_{PP_5V} = 0、I_{PP_HV} ≤ 7A、I_{PP_CABLE} = 0	-40	45	°C
		I_{PP_5V} = 0、I_{PP_HV} ≤ 6A、I_{PP_CABLE} = 0	-40	65	
T_{J_PPHV}	工作结温	PP_HV 开关	-40	150	°C
T_J	工作结温		-40	125	°C

(1) 所有电压值均以网络 GND 为基准。所有 GND 引脚都必须直接连接到电路板的 GND 平面。

Copyright © 2026 Texas Instruments Incorporated

6.3.2 TPS25751AS - 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

参数			最小值	最大值	单位
V_I	输入电压范围(1)	VIN_3V3	3.0	3.6	V
V_I	输入电压范围(1)	PP5V	4.9	5.5	V
V_I	输入电压范围(1)	VBUS(2)	4	22	V
V_I	输入电压范围(1)	VSYS	0	22	V
V_{IO}	I/O 电压范围(1)	I2Cx_SDA、I2Cx_SCL、I2Cx_IRQ ADCINx	0	3.6	V
		GPIOx	0	5.5	
		CC1、CC2	0	5.5	
I_O	输出电流（来自 PP5V）	VBUS		3	A
		CC1、CC2		315	mA
I_O	输出电流（来自 LDO_3V3）	GPIOx		1	mA
I_O	输出电流（来自 VBUS LDO）	来自 LDO_3V3 和 GPIOx 的电流之和		5	mA
T_J	工作结温		-40	125	°C

(1) 所有电压值均以网络 GND 为基准。所有 GND 引脚都必须直接连接到电路板的 GND 平面。
(2) 将所有 VBUS 和 VBUS_IN 引脚短接在一起。

6.4 推荐电容

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数 (1)		电压额定值	最小值	标称值	最大值	单位
C_{VIN_3V3}	VIN_3V3 上的电容	6.3V	5	10		µF
C_{LDO_3V3}	LDO_3V3 上的电容	6.3V	5	10	25	µF
C_{LDO_1V5}	LDO_1V5 上的电容	4V	4.5		12	µF
C_{VBUS}	VBUS 上的电容(4)	25V	1	4.7	10	µF
C_{PP5V}	PP5V 上的电容	10V	120(2)			µF
C_{VSYS} TPS25751A	VSYS 受电端上来自 VBUS 的电容 (5)	25V		47	100	µF
C_{PPHV} TPS25751AD	PPHV 受电端上来自 VBUS 的电容 (5)	25V		47	100	µF
C_{CCy}	CCy 引脚上的电容(3)	6.3V	200	400	480	pF

(1) 电容值不包括任何降额因子。例如，如果需要 5µF 并且在所需工作电压下外部电容值减少 50%，则需要的外部电容值为 10µF。
(2) 最小电容是 USB PD (cSrcBulkShared) 的要求。至少将 120µF 直接连接到 PP5V。
(3) 电容包括 Type-C 插座的所有外部电容。
(4) 该器件可配置为在发生某些事件时快速禁用灌电流电源路径。当使用此类配置时，建议在此范围的较高侧使用电容。
(5) cSnkBulkPd (100µF) 的 USB PD 规范是在签订 PD 合约后 VBUS 受电端上允许的最大大容量电容。该电容足以满足从 PD 控制器受电路径获取电力的所有电源转换器件的需求。对于需要高于 100µF 的系统，可以按照 USB3.2 规范中所述实现 VBUS 浪涌电流限制。

6.5.1 TPS25751AD — 热性能信息

热指标 1		TPS25751AD QFN (REF) 38 引脚	单位
$R_{\theta JA}$	结至环境热阻（通过 PP_HV 受电）	57.4	°C/W
$R_{\theta JA}$	结至环境热阻（通过 PP_5V 供电）	46.5	°C/W

Copyright © 2026 Texas Instruments Incorporated

6.5.1 TPS25751AD — 热性能信息（续）

热指标 [1]		TPS25751AD QFN (REF) 38 引脚	单位
$R_{\theta JC}$（顶部）	结至外壳（顶部）热阻（通过 PP_HV 受电）	30.5	°C/W
$R_{\theta JC}$（顶部）	结至外壳（顶部）热阻（通过 PP_5V 供电）	20.3	°C/W
$R_{\theta JB}$	结至电路板热阻（通过 PP_HV 受电）	21.1	°C/W
$R_{\theta JB}$	结至电路板热阻（通过 PP_5V 供电）	11.1	°C/W
Ψ_{JT}	结至顶部特征参数（通过 PP_HV 受电）	18.2	°C/W
Ψ_{JT}	结至顶部特征参数（通过 PP_5V 供电）	1.0	°C/W
Ψ_{JB}	结至电路板特征参数（通过 PP_HV 受电）	21.1	°C/W
Ψ_{JB}	结至电路板特征参数（通过 PP_5V 供电）	11.1	°C/W
$R_{\theta JC}$(bot_GND)	结至电路板（底部 GND 焊盘）热阻	1.8	°C/W
$R_{\theta JC}$(bot_DRAIN)	结至电路板（底部 DRAIN 焊盘）热阻	4.6	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

6.5.2 热性能信息

热指标(1)		TPS25751AS QFN (RSM) 32 引脚	单位
$R_{\theta JA}$	结至环境热阻	30.5	°C/W
$R_{\theta JC}$（顶部）	结至外壳（顶部）热阻	24.5	°C/W
$R_{\theta JC}$	结至电路板（底部）热阻	2	°C/W
$R_{\theta JB}$	结至电路板热阻	9.8	°C/W
Ψ_{JT}	结至顶部特征参数	0.2	°C/W
Ψ_{JB}	结至电路板特征参数	9.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

6.6 电源特性

在这些条件下运行（除非另有说明）：3.0V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
VIN_3V3，VBUS						
V_{VBUS_UVLO}	VBUS UVLO 阈值	上升	3.6		3.9	V
		下降	3.5		3.8	
		迟滞		0.1		
V_{VIN3V3_UVLO}	VIN_3V3 上电所需的电压	上升，V_{VBUS} = 0	2.56	2.66	2.76	V
		下降，V_{VBUS} = 0	2.44	2.54	2.64	
		迟滞		0.12		
LDO_3V3、LDO_1V5						
V_{LDO_3V3}	LDO_3V3 上的电压	V_{VIN_3V3} = 0V，10μA ≤ I_{LOAD} ≤ 18mA，V_{VBUS} ≥ 3.9V	3.0	3.4	3.6	V
R_{LDO_3V3}	VIN_3V3 至 LDO_3V3 的 Rdson	I_{LDO_3V3} = 50mA			1.4	Ω

Copyright © 2026 Texas Instruments Incorporated

6.6 电源特性（续）

在这些条件下运行（除非另有说明）：3.0V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
V_{LDO_1V5}	LDO_1V5 上的电压	直到最大内部负载条件	1.49	1.5	1.65	V

6.7 功耗

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V，无 GPIO 负载

参数		测试条件	最小值	典型值	最大值	单位
$I_{VIN_3V3,ActSrc}$	流入 VIN_3V3 的电流	工作拉电流模式：V_{VBUS} = 5V，V_{VIN_3V3} = 3.3V		3		mA
$I_{VIN_3V3,ActSnk}$	流入 VIN_3V3 的电流	工作 PPHV 模式：22V ≥ V_{VBUS} ≥ 4V，V_{VIN_3V3} = 3.3V		3	6	mA
$I_{VIN_3V3,IdlSrc}$	流入 VIN_3V3 的电流	空闲拉电流模式：V_{VBUS} = 5V，V_{VIN_3V3} = 3.3V		1.0		mA
$I_{VIN_3V3,IdlSnk}$	流入 VIN_3V3 的电流	空闲 PPHV 模式：22V ≥ V_{VBUS} ≥ 4V，V_{VIN_3V3} = 3.3V		1.0		mA
$I_{PP5V,Sleep}$	流入 PP5V 的电流	睡眠模式：V_{PA_VBUS} = 0V，V_{VIN_3V3} = 3.3V		2		µA
$I_{VIN_3V3,Sleep}$	流入 VIN_3V3 的电流	睡眠 DRP 模式：V_{VBUS} = 0V，V_{VIN_3V3} = 3.3V		56		µA

6.8 PP_5V 电源开关特性

在这些条件下运行（除非另有说明）：3.0V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
R_{PP_5V}	从 PP5V 到 VBUS 的电阻	I_{LOAD} = 3A，T_J = 25°C		36	38	mΩ
R_{PP_5V}	从 PP5V 到 VBUS 的电阻	I_{LOAD} = 3A，T_J = 125°C		36	53	mΩ
I_{PP5V_REV}	VBUS 至 PP5V 漏电流	V_{PP5V} = 0V，V_{VBUS} = 5.5V，禁用 PP_5V，T_J ≤ 85°C，测量 I_{PP5V}			5	µA
I_{PP5V_FWD}	PP5V 至 VBUS 漏电流	V_{PP5V} = 5.5V，V_{VBUS} = 0V，禁用 PP_5V，T_J ≤ 85°C，测量 I_{VBUS}			15	µA
I_{LIM5V}	电流限制设置	配置为设置 0	1.15		1.36	A
I_{LIM5V}	电流限制设置	配置为设置 1	1.61		1.90	A
I_{LIM5V}	电流限制设置	配置为设置 2	2.3		2.70	A
I_{LIM5V}	电流限制设置	配置为设置 3	3.04		3.58	A
I_{LIM5V}	电流限制设置	配置为设置 4	3.22		3.78	A
I_{VBUS}	PP5V 至 VBUS 电流检测精度	3.64A ≥ I_{VBUS} ≥ 1A	3.05	3.5	3.75	A/V
$V_{PP_5V_RCP}$	当 V_{VBUS} – V_{PP5V} < $V_{PP_5V_RCP}$ 时，RCP 清除，PP_5V 开始开启。测量 V_{VBUS} – V_{PP5V}		10		20	mV
$t_{iOS_PP_5V}$	对 VBUS 短路的响应时间	VBUS 通过 10mΩ 连接到 GND，C_{VBUS} = 0		1.15		µs
$t_{PP_5V_ovp}$	对 V_{VBUS} > $V_{OVP4RCP}$ 的响应时间	启用 PP_5V，从 PP5V 获取 I_{RpDef}，将 $V_{OVP4RCP}$ 配置为设置 2，以 100V/ms 将 V_{VBUS} 从 4V 斜升至 20V，C_{PP5V} = 2.5µF，测量从 OVP 检测到反向电流 < 100mA 的时间		4.5		µs
$t_{PP_5V_uvlo}$	当 V_{VBUS} < 0.8V 时，对 V_{PP5V} < V_{PP5V_UVLO}，PP_VBUS 的响应时间被视为关闭	R_L = 100Ω，VBUS 上无外部电容		4		µs

Copyright © 2026 Texas Instruments Incorporated

6.8 PP_5V 电源开关特性（续）

在这些条件下运行（除非另有说明）：3.0V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
$t_{PP_5V_rcp}$	对 V_{PP5V} < V_{VBUS} + $V_{PP_5V_RCP}$ 的响应时间	V_{PP5V} = 5.5V，从 PP5V 获取 I_{RpDef}，启用 PP_5V，将 $V_{OVP4RCP}$ 配置为设置 2，以 10V/μs 将 V_{VBUS} 从 4V 斜升至 21.5V，测量 V_{PP5V}。C_{PP5V} = 104μF，C_{VBUS} = 10μF，测量从 RCP 检测到反向电流 < 100mA 的时间		0.7		μs
t_{ILIM}	电流钳位抗尖峰脉冲时间			5.1		ms
t_{ON}	从启用信号到 VBUS 处于最终值的 90%	R_L = 100Ω，V_{PP5V} = 5V，C_L = 0	2.3	3.3	4.3	ms
t_{OFF}	从禁用信号到 VBUS 处于最终值的 10%	R_L = 100Ω，V_{PP5V} = 5V，C_L = 0	0.30	0.45	0.6	ms
t_{RISE}	VBUS 从最终值的 10% 到 90%	R_L = 100Ω，V_{PP5V} = 5V，C_L = 0	1.2	1.7	2.2	ms
t_{FALL}	VBUS 从初始值的 90% 到 10%	R_L = 100Ω，V_{PP5V} = 5V，C_L = 0	0.06	0.1	0.14	ms

6.9 PPHV 电源开关特性 — TPS25751AD

在这些条件下运行（除非另有说明）：3.0V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
R_{PPHV}	从 VBUS_IN 到 PPHV 电源开关的电阻	T_{J_PPHV} = 25°C，I_{PPHV} = 6.5A		16	19	mΩ
		T_{J_PPHV} = 125°C，I_{PPHV} = 6.5A		24	29	
		T_{J_PPHV} = 150°C，I_{PPHV} = 6.5A		27	32	mΩ
V_{RCP}	比较器模式 RCP 阈值，V_{PPHV} - V_{VBUS}	设置 0，4V ≤ V_{VBUS} ≤ 22V，V_{VIN_3V3} ≤ 3.63V	2	6	10	mV
V_{RCP}	比较器模式 RCP 阈值，V_{PPHV} - V_{VBUS}	设置 1，4V ≤ V_{VBUS} ≤ 22V，V_{VIN_3V3} ≤ 3.63V	4	8	12	mV
V_{RCP}	比较器模式 RCP 阈值，V_{PPHV} - V_{VBUS}	设置 2，4V ≤ V_{VBUS} ≤ 22V，V_{VIN_3V3} ≤ 3.63V	6	10	14	mV
V_{RCP}	比较器模式 RCP 阈值，V_{PPHV} - V_{VBUS}	设置 3，4V ≤ V_{VBUS} ≤ 22V，V_{VIN_3V3} ≤ 3.63V	8	12	16	mV
SS	GATE_VSYS 的软启动压摆率，设置 0	4V ≤ V_{VBUS} ≤ 22V，I_{LOAD} = 100mA，500pF < C_{GATE_VSYS} < 16nF，测量最终 VSYS 值 10% 至 90% 的斜率	0.35	0.41	0.47	V/ms
SS	GATE_VSYS 的软启动压摆率，设置 1	4V ≤ V_{VBUS} ≤ 22V，I_{LOAD} = 100mA，500pF < C_{GATE_VSYS} < 16nF，测量最终 VSYS 值 10% 至 90% 的斜率	0.67	0.81	0.95	V/ms
SS	GATE_VSYS 的软启动压摆率，设置 2	4V ≤ V_{VBUS} ≤ 22V，I_{LOAD} = 100mA，500pF < C_{GATE_VSYS} < 16nF，测量最终 VSYS 值 10% 至 90% 的斜率	1.33	1.7	2.0	V/ms

Copyright © 2026 Texas Instruments Incorporated

6.9 PPHV 电源开关特性 — TPS25751AD （续）

在这些条件下运行（除非另有说明）：3.0V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
SS	GATE_VSYS 的软启动压摆率，设置 3	4V ≤ V_{VBUS} ≤ 22V，I_{LOAD} = 100mA，500pF < C_{GATE_VSYS} < 16nF，测量最终 VSYS 值 10% 至 90% 的斜率	2.8	3.3	3.80	V/ms
t_{PPHV_OFF}	在正常关断模式下禁用内部 PPHV 开关允许的时间	V_{VBUS} = 20V，V_{PPHV} = 20V（初始值），C_{PPHV}< 1nF，I_{PPHV} = 0.1A，V_{VBUS_IN} – V_{PPHV} > 1V 时开关关断		400	1000	µs
t_{PPHV_OVP}	在快速关断模式下（超出 $V_{OVP4RCP}$）禁用内部 PPHV 开关允许的时间，其中包括比较器的响应时间	OVP：$V_{OVP4RCP}$ = 设置 57，V_{VBUS} = 20V 初始值，然后在 50ns 内升高到 23V，V_{PPHV} = V_{VBUS_IN}（初始值），C_{PPHV}< 1nF，I_{PPHV} = 0.1 A，V_{VBUS_IN} – V_{PPHV} > 0.1V 时开关关断		2	4	µs
t_{PPHV_RCP}	在快速关断模式下（超出 V_{RCP}）禁用内部 PPHV 开关允许的时间，其中包括比较器的响应时间	RCP：V_{RCP}= 设置 0，V_{VBUS} = 5V，V_{VSYS} = 5V 初始值，然后在 dV/dt = 0.1V/µs 时升高到 6V，C_{VBUS}=10µF，测量从 V_{VSYS} > V_{BUS} + V_{RCP} 的时间到 VBUS 上峰值电压的时间		1	2	µs
t_{PPHV_FSD}	在快速关断模式下 (OVP) 禁用内部 PPHV 开关允许的时间	V_{PPHV} = 20V（初始值），V_{VBUS}=20V 然后在 50ns 内升高到 23V，r_{OVP} = 1，C_{PPHV} < 1nF，I_{PPHV} = 0.1A，V_{VBUS_IN} – V_{PPHV} > 0.5V 时开关关断		0.25	20	µs
t_{PPHV_ON}	启用内部 PPHV 开关的时间	V_{VBUS_IN} = 5V，C_{PPHV} = 0，I_{PPHV} = 0，测量从寄存器写入以启用 PPHV 直到 V_{VBUS_IN} - V_{PPHV} < 0.1V 的时间，软启动设置 3	1500	1800	2100	µs

6.10 PP_EXT 特性 - TPS25751AS

在这些条件下运行（除非另有说明）：，3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
I_{GATE_ON}	栅极驱动器拉电流	0V ≤ V_{GATE_VSYS} - V_{VSYS} ≤ 6V，V_{VSYS} ≤ 22V，V_{VBUS} > 4V，测量 I_{GATE_VSYS}	8.5		11.5	µA
		0V ≤ V_{GATE_VBUS} - V_{VBUS} ≤ 6V，4V ≤ V_{VBUS} ≤ 22V，测量 I_{GATE_VBUS}	8.5		11.5	µA
V_{GATE_ON}	源极电压 (ON)	0V ≤ V_{VSYS} ≤ 22V，I_{GATE_VSYS} < 4µA，测量 V_{GATE_VSYS} – V_{VSYS}，V_{VBUS} > 4V	6		12	V
		4V ≤ V_{VBUS} ≤ 22V，I_{GATE_VBUS} < 4µA，测量 V_{GATE_VBUS} – V_{VBUS}	6		12	V

Copyright © 2026 Texas Instruments Incorporated

6.10 PP_EXT 特性 - TPS25751AS（续）

在这些条件下运行（除非另有说明）：，3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
V_{RCP}	比较器模式 RCP 阈值 V_{VSYS} - V_{VBUS}	4V ≤ V_{VBUS} ≤ 22V，V_{VIN_3V3} ≤ 3.63V	2	6	10	mV
I_{GATE_OFF}	灌电流强度	正常关断：V_{VSYS} = 5V，V_{GATE_VSYS} = 6V，测量 I_{GATE_VSYS}	13			µA
		正常关断：V_{VBUS} = V_{VSYS} = 5V，V_{GATE_VBUS} = 6V，测量 I_{GATE_VBUS}	13			µA
R_{GATE_FSD}	灌电流强度	快速关断：V_{VSYS} = 5V，V_{GATE_VSYS} = 6V，将 PPHV1_FAST_DISABLE 置为有效，测量 R_{GATE_VSYS}			85	Ω
		快速关断：V_{VBUS} = V_{VSYS} = 5V，V_{GATE_VBUS} = 6V，将 PPHV1_FAST_DISABLE 置为有效，测量 R_{GATE_VBUS}			85	Ω
$R_{GATE_OFF_UVLO}$	UVLO 中的受电强度（安全）	V_{VIN_3V3} = 0V，V_{VBUS} = 3V，V_{GATE_VSYS} = 0.1V，测量从 GATE_VSYS 到 GND 的电阻			1.5	MΩ
SS	GATE_VSYS 的软启动压摆率	4V ≤ V_{VBUS} ≤ 22V，I_{LOAD} = 100mA，500pF < C_{GATE_VSYS} < 16nF，测量最终 VSYS 值 10% 至 90% 的斜率	2.8	3.3	3.80	V/ms
$t_{GATE_VBUS_OFF}$	在正常关断模式下通过 GATE_VBUS 禁用外部 FET 允许的时间。(1)	V_{VBUS} = 20V，外部 FET 的 Q_G = 40nC 或 C_{GATE_VBUS} < 3nF，V_{GATE_VBUS} – V_{VBUS} < 1V 时栅极关闭		450	4000	µs
$t_{GATE_VBUS_OVP}$	在快速关断模式下（超出 $V_{OVP4RCP}$）通过 GATE_VBUS 禁用外部 FET 允许的时间，其中包括比较器的响应时间(1)	OVP：$V_{OVP4RCP}$ = setting 57，V_{VBUS} = 20V 初始值，然后在 50ns 内升高到 23V，外部 FET 的 Q_G = 40nC 或 C_{GATE_VBUS} < 3nF，V_{GATE_VBUS} – V_{VBUS} < 1V 时栅极关闭		3	5	µs
$t_{GATE_VBUS_RCP}$	在快速关断模式下（超出 V_{RCP}）通过 GATE_VBUS 禁用外部 FET 允许的时间，其中包括比较器的响应时间(1)	RCP：V_{RCP} = 设置 0，V_{VBUS} = 5V，V_{VSYS} = 5V 初始值，然后在 50ns 内升高到 5.5V，外部 FET 的 Q_G = 40nC 或 C_{GATE_VBUS} < 3nF，V_{GATE_VBUS} – V_{VBUS} < 1V 时栅极关闭		1	2	µs
$t_{GATE_VSYS_OFF}$	在正常关断模式下通过 GATE_VSYS 禁用外部 FET 允许的时间(1)	V_{VSYS}= 20V，外部 FET 的 Q_G = 40nC 或 C_{GATE_VBUS} < 3nF，V_{GATE_VSYS} – V_{VSYS} < 1V 时栅极关闭		450	4000	µs

Copyright © 2026 Texas Instruments Incorporated

6.10 PP_EXT 特性 - TPS25751AS （续）

在这些条件下运行（除非另有说明）：，3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
$t_{GATE_VSYS_FSD}$	在快速关断模式下 (OVP) 通过 GATE_VSYS 禁用外部 FET 允许的时间(1)	V_{VBUS} = 20V 初始值，然后在 50ns 内升高到 23V，外部 FET 的 Q_G = 40 nC 或 C_{GATE_VBUS} < 3nF，V_{GATE_VSYS} – V_{VSYS} < 1V 时栅极关闭，r_{OVP} = 1		0.25	20	µs
$t_{GATE_VBUS_ON}$	启用 GATE_VBUS 所需的时间(1)	测量从 V_{GS} = 0V 直到 V_{GS} > 3V（其中 V_{GS} = V_{GATE_VBUS} – V_{VBUS}）的时间		0.25	2	ms

(1) 这些值取决于外部 N 沟道 MOSFET 的特性。典型值在使用 Px_GATE_VSYS 和 Px_GATE_VBUS 驱动共漏极背对背配置中两个 CSD17571Q2 时测得。

6.11 电源路径监控

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
V_{PP5V_UVLO}	PP5V 上所需的电压	上升	3.9	4.1	4.3	V
		下降	3.8	4.0	4.2	
		迟滞		0.1		
$V_{OVP4RCP}$	RCP 可编程范围的 VBUS 过压保护	V_{VBUS} > $V_{OVP4RCP}$ 时检测到 OVP	5.0		24	V
$V_{OVP4RCPH}$	迟滞		1.75	2	2.25	%
r_{OVP}	用于 OVP4VSYS 比较器的 OVP4RCP 输入比率。r_{OVP} × $V_{OVP4VSYS}$ = $V_{OVP4RCP}$	设置 0		1		V/V
		设置 1		0.95		
		设置 2		0.9		
		设置 3		0.875		
$V_{OVP4VSYS}$	用于 VSYS 保护的 VBUS 过压保护范围	r_{OVP} × V_{VBUS} > $V_{OVP4RCP}$ 时检测到 OVP	5		27.5	V
$V_{OVP4VSYS}$	迟滞	VBUS 下降，$V_{OVP4VSYS}$ 的百分比，r_{OVP} 设为 0	1.75	2	2.25	%
		VBUS 下降，$V_{OVP4VSYS}$ 的百分比，r_{OVP} 设为 1	1.8	2.1	2.4	
		VBUS 下降，$V_{OVP4VSYS}$ 的百分比，r_{OVP} 设为 2	1.9	2.2	2.5	
		VBUS 下降，$V_{OVP4VSYS}$ 的百分比，r_{OVP} 设为 3	2	2.3	2.6	
I_{DSCH}	VBUS 放电电流	V_{VBUS} = 22V，测量 I_{VBUS}	4		15	mA

6.12 CC 电缆检测参数

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
Type-C 源端（Rp 上拉电阻）						
$V_{OC_3.3}$	在启用 Rp、空载时的未连接 CCy 开路电压	V_{LDO_3V3} > 2.302V，R_{CC} = 47kΩ	1.85			V

Copyright © 2026 Texas Instruments Incorporated

6.12 CC 电缆检测参数（续）

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
V_{OC_5}	在启用 Rp、空载时的已连接 CCy 开路电压	V_{PP5V} > 3.802V，R_{CC} = 47kΩ	2.95			V
I_{Rev}	CCy 上的未连接反向电流	V_{CCy} = 5.5V，V_{CCx} = 0V，$V_{LDO_3V3_UVLO}$ < V_{LDO_3V3} < 3.6V，V_{PP5V} = 3.8V，测量进入 CCy 的电流			10	μA
		V_{CCy} = 5.5V，V_{CCx} = 0V，$V_{LDO_3V3_UVLO}$ < V_{LDO_3V3} < 3.6V，V_{PP5V} = 0V，T_J ≤ 85°C，测量进入 CCy 的电流			10	
I_{RpDef}	电流源 - USB 默认设置	0 < V_{CCy} < 1V，测量 I_{CCy}	64	80	96	μA
$I_{Rp1.5}$	电流源 - 1.5A	4.75V < V_{PP5V} < 5.5V，0V < V_{CCy} < 1.5V，测量 I_{CCy}	166	180	194	μA
$I_{Rp3.0}$	电流源 - 3.0A	4.75V < V_{PP5V} < 5.5V，0 < V_{CCy} < 2.45V，测量 I_{CCy}	304	330	356	μA
Type-C 接收端（Rd 下拉电阻）						
V_{SNK1}	当 Rd 施加到 CCy 时的开路/默认检测阈值	上升	0.2		0.24	V
	当 Rd 施加到 CCy 时的开路/默认检测阈值	下降	0.16		0.20	V
	迟滞			0.04		V
V_{SNK2}	默认/1.5A 检测阈值	下降	0.62		0.68	V
	默认/1.5A 检测阈值	上升	0.63	0.66	0.69	V
	迟滞			0.01		V
V_{SNK3}	当 Rd 应用于 CCy 时检测阈值为 1.5A/3.0A	下降	1.17		1.25	V
	当 Rd 应用于 CCy 时检测阈值为 1.5A/3.0A	上升	1.22		1.3	V
	迟滞			0.05		V
R_{SNK}	Rd 下拉电阻	0.25V ≤ V_{CCy} ≤ 2.1V，使用 trim_cd_rd 进行修整后测量 CCy 上的电阻，$V_{LDO_3V3_UVLO}$ < V_{LDO_3V3} < 3.6V，	4.6		5.6	kΩ
R_{VCONN_DIS}	VCONN 放电电阻	0V ≤ V_{CCy} ≤ 5.5V，使用 trim_cd_rd 进行修整后测量 CCy 上的电阻	4.0		6.12	kΩ
V_{CLAMP}	无电电池 Rd 钳位	V_{VIN_3V3} = 0V，64μA < I_{CCy} < 96μA	0.25		1.32	V
		V_{VIN_3V3} = 0V，166μA < I_{CCy} < 194μA	0.65		1.32	
		V_{VIN_3V3} = 0V，304μA < I_{CCy} < 356μA	1.20		2.18	
R_{Open}	配置为开路时从 CCy 到 GND 的电阻	V_{VBUS} = 0V，V_{VIN_3V3} = 3.3V，V_{CCy} = 5V，测量 CCy 上的电阻	500			kΩ
		V_{VBUS} = 5V，V_{VIN_3V3} = 0V，V_{CCy} = 5V，测量 CCy 上的电阻	500			kΩ
通用比较器						
t_{CC}	Px_CCy 上比较器的抗尖峰脉冲时间			3.2		ms

Copyright © 2026 Texas Instruments Incorporated

6.13 CC VCONN 参数

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
R_{PP_CABLE}	VCONN 路径的 Rdson	V_{PP5V} = 5V，I_L = 250mA，测量 PP5V 到 CCy 的电阻			1.2	Ω
I_{LIMVC}	短路电流限值	设置 0，V_{PP5V} = 5V，R_L= 10mΩ，测量 I_{CCy}	350	410	470	mA
I_{LIMVC}	短路电流限值	设置 1，V_{PP5V} = 5V，R_L= 10mΩ，测量 I_{CCy}	540	600	660	mA
$I_{CC2PP5V}$	流经 VCONN FET 的反向漏电流	VCONN 禁用，T_J ≤ 85°C，V_{CCy} = 5.5V，V_{PP5V} = 0V，V_{VBUS} = 5V，LDO 强制从 VBUS 汲取电流，测量 I_{CCy}			10	µA
V_{VC_OVP}	PP_CABLE 的过压保护阈值	V_{PP5V} 上升	5.6	5.9	6.2	V
V_{VC_RCP}	PP_CABLE 的反向电流保护阈值，通过 CCx 提供 VCONN	V_{PP5V} ≥ 4.9V，V_{CCy} = V_{PP5V}，V_{CCx} 上升	60	200	340	mV
		V_{PP5V} ≥ 4.9V，V_{CCy} ≤ 4V，V_{CCx} 上升	210	340	470	mV
t_{VCILIM}	电流钳位抗尖峰脉冲时间			1.3		ms
$t_{PP_CABLE_FSD}$	在 V_{PP5V} > V_{VC_OVP} 或 V_{CCx} - V_{PP5V} > V_{VC_RCP} 之后禁用 PP_CABLE 的时间	C_L = 0		0.5		µs
$t_{PP_CABLE_off}$	从禁用信号到 CCy 处于最终值的 10%	I_L = 250mA，V_{PP5V} = 5V，C_L = 0	100	200	300	µs
$t_{iOS_PP_CABLE}$	对短路的响应时间	V_{PP5V} = 5V，对于短路 R_L = 10mΩ		2		µs

6.14 CC PHY 参数

在这些条件下运行（除非另有说明）：且（3V ≤ V_{VIN_3V3} ≤ 3.6V 或 V_{VBUS} ≥ 3.9V）

参数		测试条件	最小值	典型值	最大值	单位
发送器						
V_{TXHI}	CCy 上的发送高电压	标准外部负载	1.05	1.125	1.2	V
V_{TXLO}	CCy 上的发送低电压	标准外部负载	-75		75	mV
Z_{DRIVER}	使用 CCy 驱动 CC 线路时的发送输出阻抗	在 750kHz 时测得	33	54	75	Ω
t_{Rise}	上升时间。CCy 上的 10% 至 90% 振幅点，最小值是空载条件下的值。最大值由 TX 掩码进行设置	C_{CCy} = 520pF	300			ns
t_{Fall}	下降时间。CCy 上的 90% 至 10% 振幅点，最小值是空载条件下的值。最大值由 TX 掩码进行设置	C_{CCy} = 520pF	300			ns
V_{PHY_OVP}	USB PD PHY 的 OVP 检测阈值	0V ≤ V_{VIN_3V3} ≤ 3.6V，0V ≤ V_{PP5V} ≤ 5.5V，V_{VBUS} ≥ 4V。最初 V_{CC1} ≤ 5.5V 且 V_{CC2} ≤ 5.5V，然后 V_{CCx} 上升	5.5		8.5	V
接收器						
Z_{BMCRX}	CCy 上的接收器输入阻抗	不包括电缆检测中的上拉或下拉电阻。发送器为高阻抗	1			MΩ
C_{CC}	CCy 上的接收器电容 [1]	处于接收器模式时向 CC 引脚输入的电容			120	pF

Copyright © 2026 Texas Instruments Incorporated

6.14 CC PHY 参数（续）

在这些条件下运行（除非另有说明）：且（3V ≤ V_{VIN_3V3} ≤ 3.6V 或 V_{VBUS} ≥ 3.9V）

参数		测试条件	最小值	典型值	最大值	单位
$V_{RX_SNK_R}$	CCy 上用于接收器比较器的上升阈值	接收端模式（上升）	499	525	551	mV
$V_{RX_SRC_R}$	CCy 上用于接收器比较器的上升阈值	源端模式（上升）	784	825	866	mV
$V_{RX_SNK_F}$	CCy 上用于接收器比较器的下降阈值	接收端模式（下降）	230	250	270	mV
$V_{RX_SRC_F}$	CCy 上用于接收器比较器的下降阈值	源端模式（下降）	523	550	578	mV

(1) 仅当 CCy 引脚配置为接收 BMC 数据时，C_{CC} 才包括该引脚上的内部电容。需要使用外部电容来满足 USB-PD 规范 (cReceiver) 要求的最小电容。因此，TI 建议在外部添加 C_{CCy}。

6.15 热关断特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
T_{SD_MAIN}	关断温度阈值	温度上升	145	160	175	°C
		迟滞		15		°C
T_{SD_PP5V}	温度控制的关断阈值。每个端口的电源路径均由 PP5V 和 PP_CABLE 电源路径供电，其本地传感器会在超过温度时禁用这些路径	温度上升	135	150	165	°C
		迟滞		10		°C

6.16 ADC 特性

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
LSB	最低有效位	3.6V 最大缩放，分压比为 3		14		mV
		25.2V 最大缩放，分压比为 21		98		mV
		4.07A 最大缩放		16.5		mA
GAIN_ERR	增益误差	0.05V ≤ V_{ADCINx} ≤ 3.6V，V_{ADCINx} ≤ V_{LDO_3V3}	-2.7		2.7	%
		0.05V ≤ V_{GPIOx} ≤ 3.6V，V_{GPIOx} ≤ V_{LDO_3V3}				
		2.7V ≤ V_{LDO_3V3} ≤ 3.6V	-2.4		2.4	
		0.6V ≤ V_{VBUS} ≤ 22V	-2.1		2.1	
		1A ≤ I_{VBUS} ≤ 3A	-2.1		2.1	
VOS_ERR	偏移误差 [1]	0.05V ≤ V_{ADCINx} ≤ 3.6V，V_{ADCINx} ≤ V_{LDO_3V3}	-4.1		4.1	mV
		0.05V ≤ V_{GPIOx} ≤ 3.6V，V_{GPIOx} ≤ V_{LDO_3V3}				
		2.7V ≤ V_{LDO_3V3} ≤ 3.6V	-4.5		4.5	
		0.6V ≤ V_{VBUS} ≤ 22V	-4.1		4.1	
		1A ≤ I_{VBUS} ≤ 3A	-4.5		4.5	mA

(1) 失调电压误差的定义在分压器之后。

Copyright © 2026 Texas Instruments Incorporated

6.17 输入/输出 (I/O) 特性

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
GPIO0-7（输入）						
GPIO_VIH	GPIOx 高电平输入电压	V_{LDO_3V3} = 3.3V	1.3			V
GPIO_VIL	GPIOx 低电平输入电压	V_{LDO_3V3} = 3.3V			0.54	V
GPIO_HYS	GPIOx 输入迟滞电压	V_{LDO_3V3} = 3.3V	0.09			V
GPIO_ILKG	GPIOx 漏电流	V_{GPIOx} = 3.45V	-1		1	μA
GPIO_RPU	GPIOx 内部上拉	启用上拉	50	100	150	kΩ
GPIO_RPD	GPIOx 内部下拉电阻	启用下拉	50	100	150	kΩ
GPIO_DG	GPIOx 输入抗尖峰脉冲			20	50	ns
GPIO0-7（输出）						
GPIO_VOH	GPIOx 输出高电压	V_{LDO_3V3} = 3.3V，I_{GPIOx}= -2mA	2.9			V
GPIO_VOL	GPIOx 输出低电压	V_{LDO_3V3} = 3.3V，I_{GPIOx} = 2mA			0.4	V
ADCIN1、ADCIN2						
ADCIN_ILKG	ADCINx 漏电流	V_{ADCINx} ≤ V_{LDO_3V3}	-1		1	μA
t_{BOOT}	从 LDO_3V3 变为高电平到读取 ADCINx 以进行配置的时间			10		ms

6.18 BC1.2 特性

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
数据接触检测						
I_{DP_SRC}	DCD 源电流	V_{LDO_3V3} = 3.3V	7	10	13	μA
R_{DM_DWN}	DCD 下拉电阻	V_{USB_N} = 3.6V	14.25	20	24.8	kΩ
R_{DP_DWN}	DCD 下拉电阻	V_{USB_P} = 3.6V	14.25	20	24.8	kΩ
V_{LGC_HI}	无连接时的阈值	V_{USB_P} ≥ V_{LGC_HI}，V_{LDO_3V3} = 3.3V，R_{USB_P} = 300kΩ	2		3.6	V
V_{LGC_LO}	连接时的阈值	V_{USB_N} ≤ V_{LGC_LO}，V_{LDO_3V3} = 3.3V，R_{USB_P} = 24.8kΩ	0		0.8	V
广播和检测						
V_{DX_SRC}	源极电压	C_{GPIO4} ≤ 600pF	0.55	0.6	0.65	V
V_{DX_ILIM}	VDX_SRC 电流限制		250		400	μA
I_{DX_SNK}	灌电流	V_{USB_P} ≥ 250mV	25	75	125	μA
I_{DX_SNK}	灌电流	V_{USB_N} ≥ 250mV	25	75	125	μA
R_{DCP_DAT}	专用充电端口电阻	0.5V ≤ V_{USB_P} ≤ 0.7V，25μA ≤ I_{USB_N} ≤ 175μA			200	Ω

6.19 I2C 要求和特性

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
$\overline{I2Ct_IRQ}$						
OD_VOL_IRQ	低电平输出电压	I_{OL} = 2mA			0.4	V
OD_LKG_IRQ	漏电流	输出为高阻态，V_{I2Cx_IRQ} = 3.45V	-1		1	μA
$\overline{I2Cc_IRQ}$						

Copyright © 2026 Texas Instruments Incorporated

6.19 I2C 要求和特性（续）

在这些条件下运行（除非另有说明）：3V ≤ V_{LDO_3V3} ≤ 3.6V

参数		测试条件	最小值	典型值	最大值	单位
IRQ_VIH	高电平输入电压	V_{LDO_3V3} = 3.3V	1.3			V
IRQ_VIH_THRESH	高电平输入电压阈值	V_{LDO_3V3} = 3.3V	0.72		1.3	V
IRQ_VIL	低电平输入电压	V_{LDO_3V3} = 3.3V			0.54	V
IRQ_VIL_THRESH	低电平输入电压阈值	V_{LDO_3V3} = 3.3V	0.54		1.08	V
IRQ_HYS	输入迟滞电压	V_{LDO_3V3} = 3.3V	0.09			V
IRQ_DEG	输入抗尖峰脉冲			20		ns
IRQ_ILKG	$\overline{\text{I2Cc_IRQ}}$ 漏电流	V_{I2Cc_IRQ} = 3.45V	-1		1	µA
SDA 和 SCL 常见特性（常见特性）						
V_{IL}	输入低电平信号	V_{LDO_3V3} = 3.3V			0.54	V
V_{IH}	输入高电平信号	V_{LDO_3V3} = 3.3V	1.3			V
V_{HYS}	输入迟滞	V_{LDO_3V3} = 3.3V	0.165			V
V_{OL}	输出低电压	I_{OL} = 3mA			0.36	V
I_{LEAK}	输入漏电流	引脚上的电压 = V_{LDO_3V3}	-3		3	µA
I_{OL}	最大输出低电平电流	V_{OL} = 0.4V	15			mA
I_{OL}	最大输出低电平电流	V_{OL} = 0.6V	20			mA
t_f	从 0.7 × V_{DD} 到 0.3 × V_{DD} 的下降时间	V_{DD} = 1.8V，10pF ≤ C_b ≤ 400pF	12		80	ns
		V_{DD} = 3.3V，10pF ≤ C_b ≤ 400pF	12		150	ns
t_{SP}	I^2C 脉宽被抑制				50	ns
C_I	引脚电容（内部）				10	pF
C_b	每个总线的容性负载（外部）				400	pF
SDA 和 SCL 标准模式特性（目标）						
f_{SCLS}	目标的时钟频率	V_{DD} = 1.8V 或 3.3V			100	kHz
$t_{VD;DAT}$	有效数据时间	发送数据，V_{DD} = 1.8V 或 3.3V，SCL 低电平至 SDA 输出有效			3.45	µs
$t_{VD;ACK}$	ACK 条件的有效数据时间	发送数据，V_{DD} = 1.8V 或 3.3V，ACK 信号从 SCL 低电平至 SDA（输出）低电平			3.45	µs
SDA 和 SCL 快速模式特性（目标）						
f_{SCLS}	目标的时钟频率	V_{DD} = 1.8V 或 3.3V	100		400	kHz
$t_{VD;DAT}$	有效数据时间	发送数据，V_{DD} = 1.8V，SCL 低电平至 SDA 输出有效			0.9	µs
$t_{VD;ACK}$	ACK 条件的有效数据时间	发送数据，V_{DD} = 1.8V 或 3.3V，ACK 信号从 SCL 低电平至 SDA（输出）低电平			0.9	µs
SDA 和 SCL 快速+ 模式特性（目标）						
f_{SCLS}	快速模式增强版的时钟频率 [1]	V_{DD} = 1.8V 或 3.3V	400		800	kHz
$t_{VD;DAT}$	有效数据时间	发送数据，V_{DD} = 1.8V 或 3.3V，SCL 低电平至 SDA 输出有效			0.55	µs
$t_{VD;ACK}$	ACK 条件的有效数据时间	发送数据，V_{DD} = 1.8V 或 3.3V，ACK 信号从 SCL 低电平至 SDA（输出）低电平			0.55	µs

(1) 控制器必须控制 fSCLS 以确保 tLOW > tVD；ACK。

Copyright © 2026 Texas Instruments Incorporated

6.20 典型特性

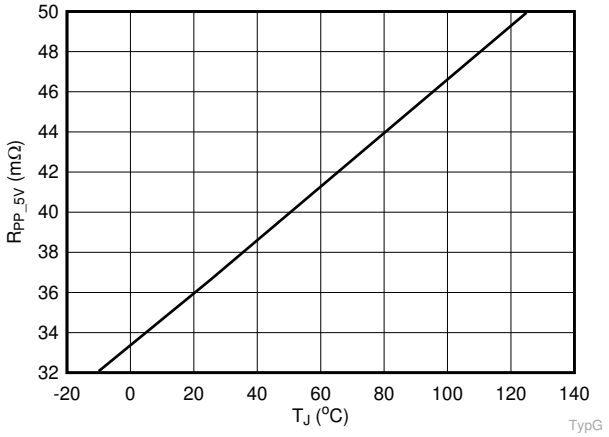


图 6-1. PP_5V Rdson 与温度间的关系

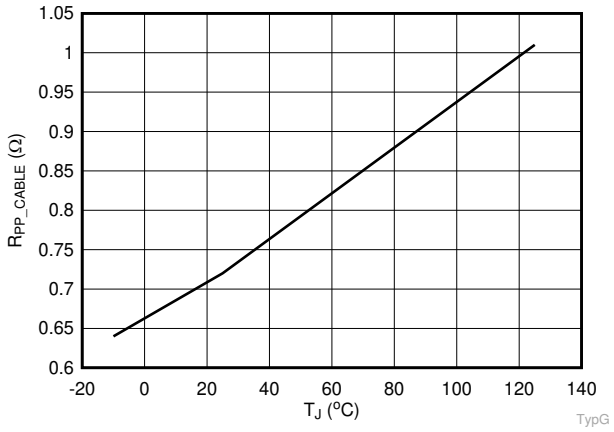


图 6-2. PP_CABLE Rdson 与温度间的关系

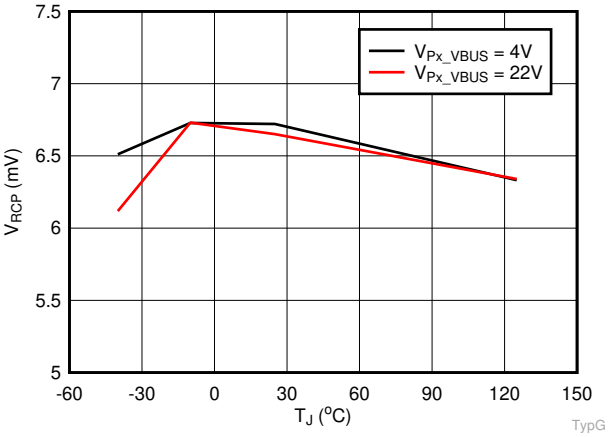


图 6-3. V_{RCP} 与温度间的关系

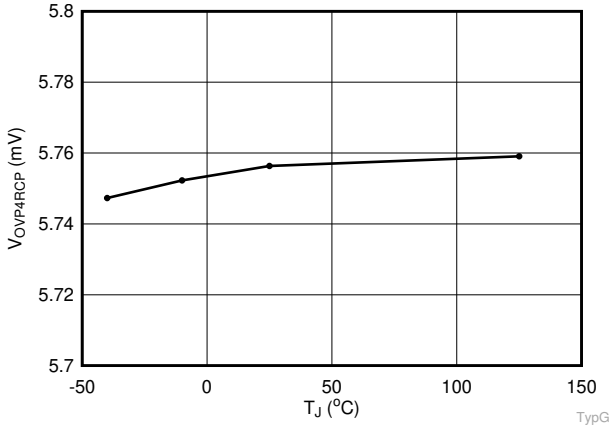


图 6-4. $V_{OVP4RCP}$（设置 2）与温度间的关系

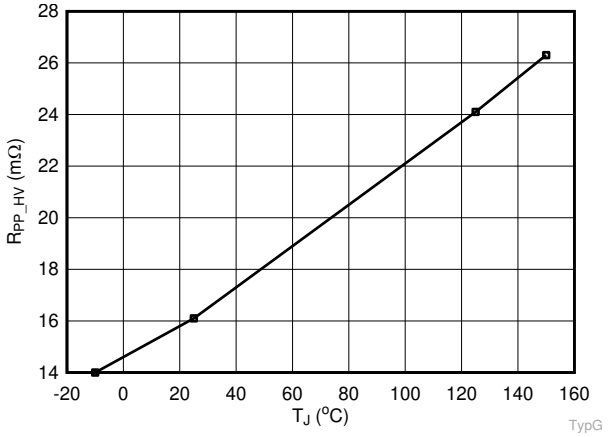


图 6-5. TPS25751AD 的 R_{PPHV} 与温度间的关系

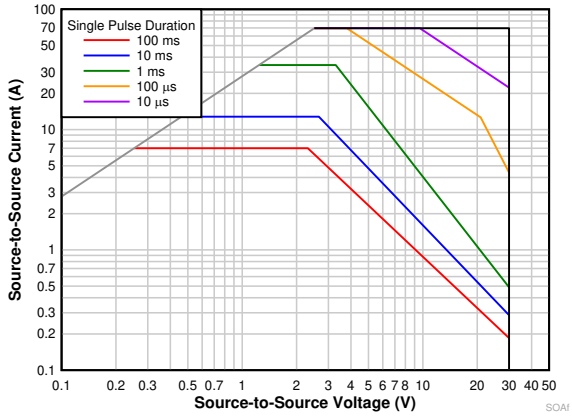


图 6-6. TPS25751AD 的 PPHV 安全工作区 (SOA)

Copyright © 2026 Texas Instruments Incorporated

6.20 典型特性（续）

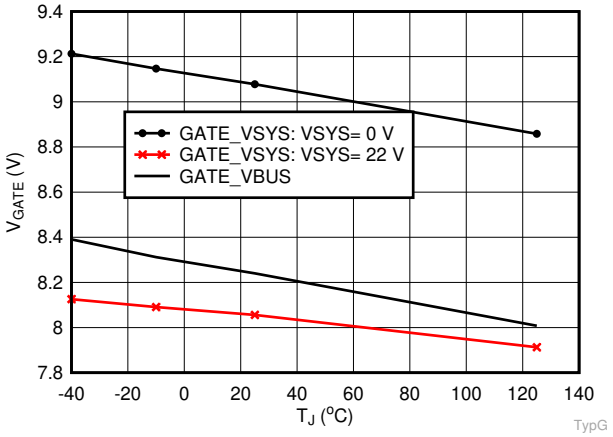


图 6-7. TPS25751AS 的 $V_{GATE_VBUS_ON}$ 与温度间的关系

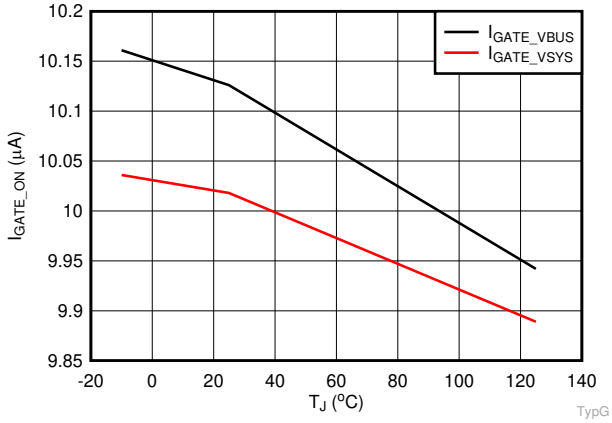


图 6-8. TPS25751AS 的 I_{GATE_ON} 与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

7 参数测量信息

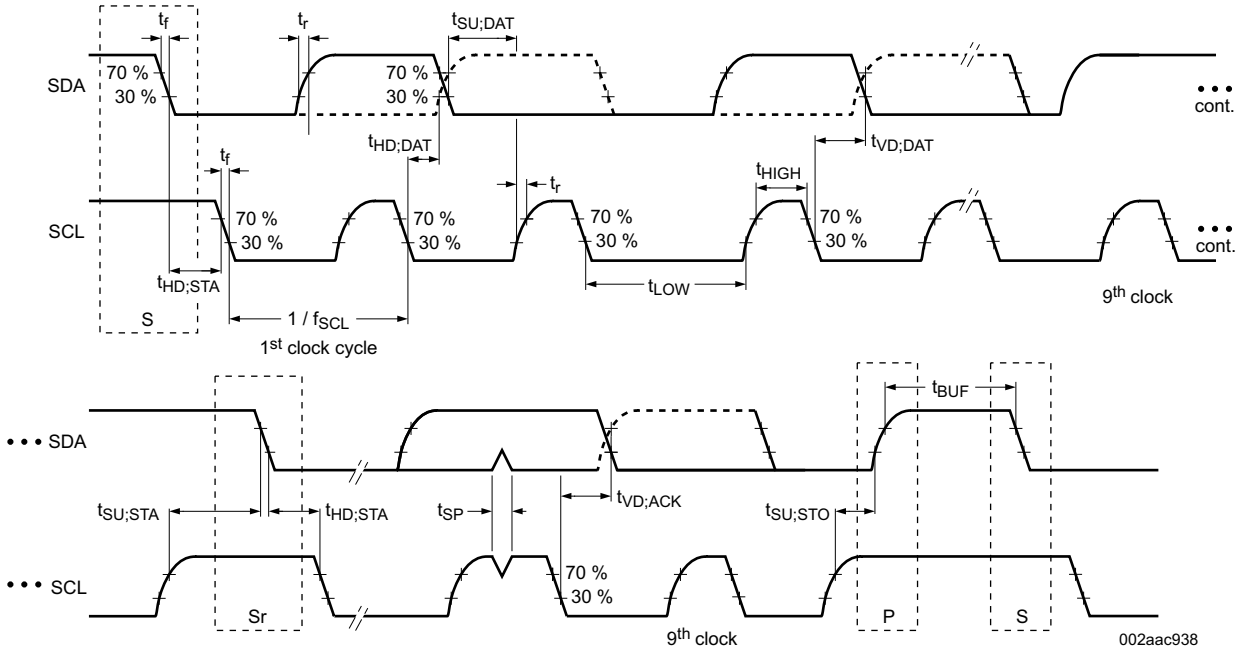


图 7-1. I²C 目标接口时序

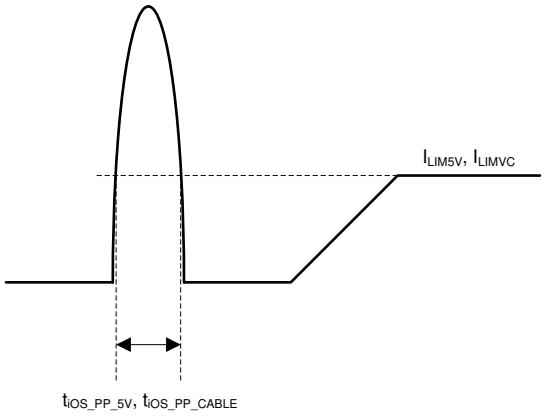


图 7-2. 内部电源路径 PP_5V 和 PP_CABLE 的短路响应时间

8 详细说明

8.1 概述

TPS25751A 是一款完全集成的 USB 电力输送 (USB-USB) 管理器件，可为 USB Type-C 和 PD 插座提供电缆插拔和方向检测。TPS25751A 与电缆另一端的另一个 USB Type-C 和 PD 端口伙伴进行通信。 TPS25751AS 还支持用于供电和受电的高压端口电源开关。 TPS25751AD 还支持用于供电和受电的集成端口电源开关。

TPS25751A 分为几个主要部分：

- USB-PD 控制器
- 电缆插拔和方向检测电路
- 端口电源开关
- 电源管理电路
- 数字内核

USB-PD 控制器提供 USB-PD 协议的物理层 (PHY) 功能。USB-PD 数据通过 CC1 引脚或 CC2 引脚输出，具体取决于可逆 USB Type-C 电缆的方向。如需了解 USB-PD 物理层的简要方框图、功能说明和更详细的电路，请参阅 *USB-PD 物理层*。

电缆插拔和方向检测模拟电路会自动检测 USB Type-C 电缆插头插入情况和电缆方向。如需了解电缆插拔和方向检测的简要方框图、功能说明和更详细的电路，请参阅 *电缆插拔和方向检测*。

端口电源开关为 VBUS 引脚供电，并根据检测到的插头方向为 CC1 或 CC2 引脚供电。如需了解端口电源开关的简要方框图、功能说明和更详细的电路，请参阅 *电源路径*。

电源管理电路接收电源并向 TPS25751A 内部电路和 LDO_3V3 输出供电。有关更多信息，请参阅 *电源管理*。

数字内核提供了一个引擎来接收、处理和发送所有 USB-PD 数据包，以及负责控制所有其他 TPS25751A 功能。数字内核的一部分包含 ROM 存储器，其中包含执行 Type-C 和 PD 应用所需的所有固件。此外，ROM 的一个部分（称为启动代码）能够初始化 TPS25751A、加载器件配置信息以及将所有代码补丁加载到数字内核的易失性存储器中。如需了解数字内核的简要方框图、功能说明和更详细的电路，请参阅 *数字内核*。

TPS25751A 具有一个 I^2C 控制器，可对电池充电器或可选外部 EEPROM 存储器等外部目标器件进行写入和读取（请参阅 *I2C 接口*）。

TPS25751A 还集成了热关断机制，并由集成振荡器提供的精确时钟运行。

Copyright © 2026 Texas Instruments Incorporated

8.2 功能方框图

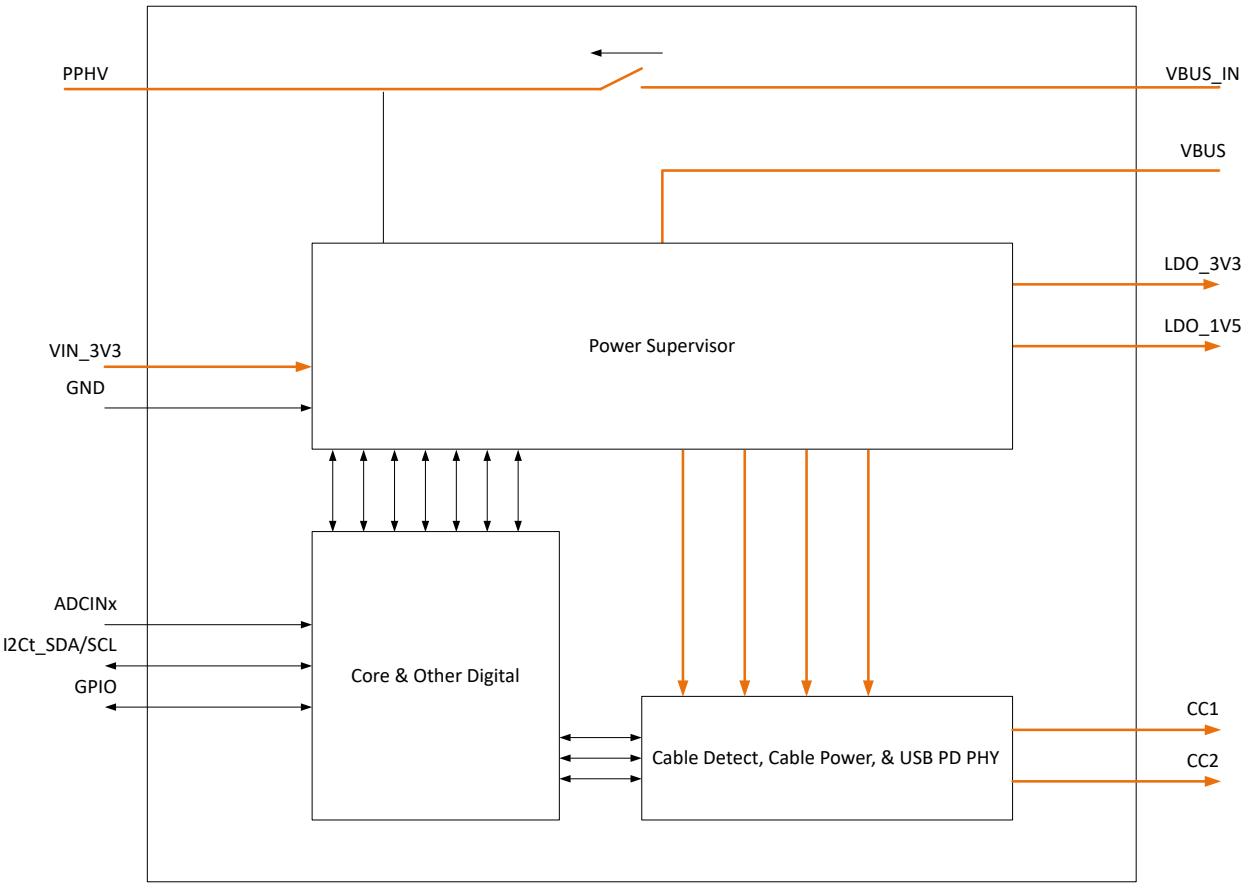


图 8-1. TPS25751AD

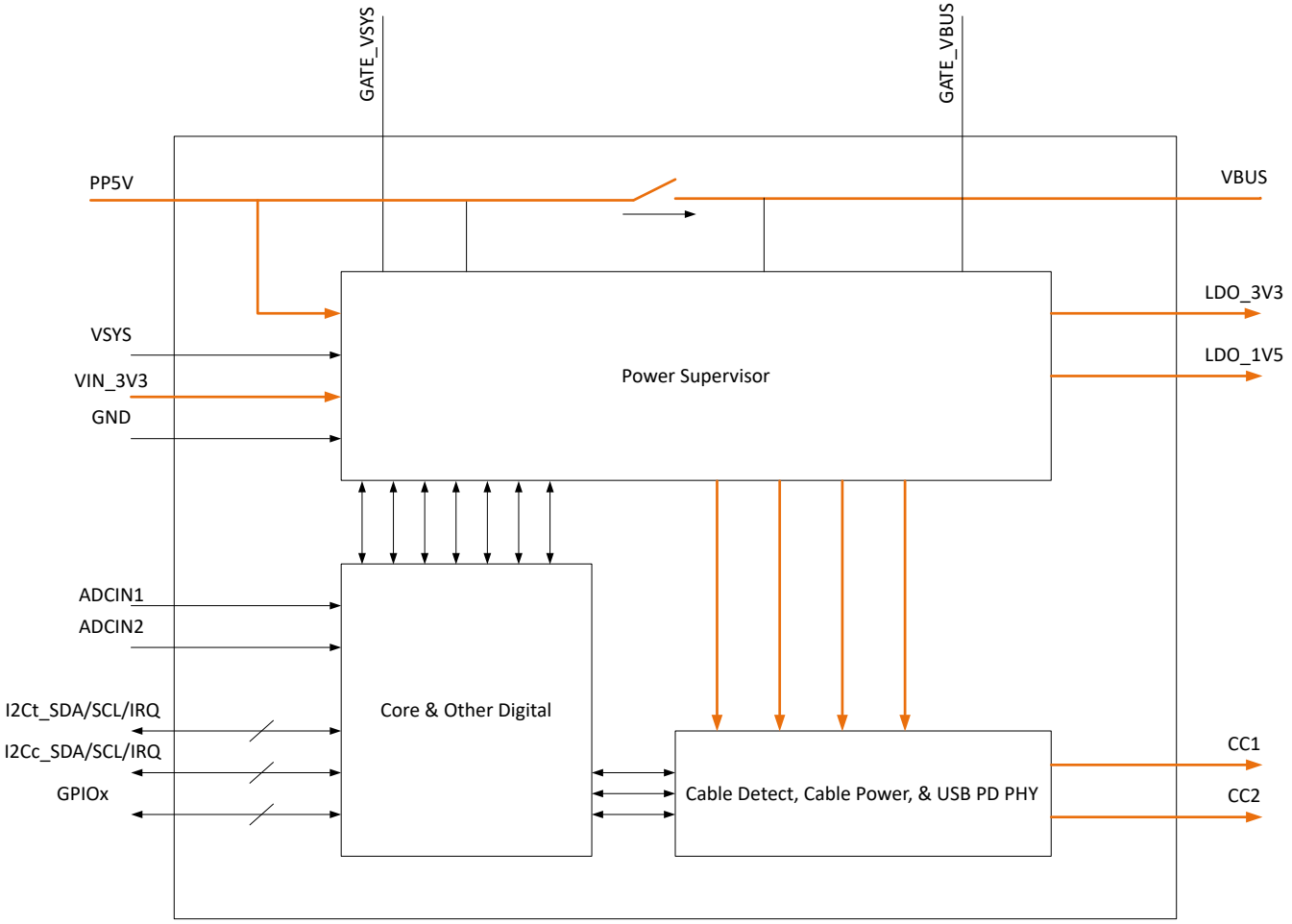


图 8-2. TPS25751AS

Copyright © 2026 Texas Instruments Incorporated

8.3 特性说明

8.3.1 USB-PD 物理层

图 8-3 展示了 USB PD 物理层块，周围是简化版模拟插拔和方向检测块。

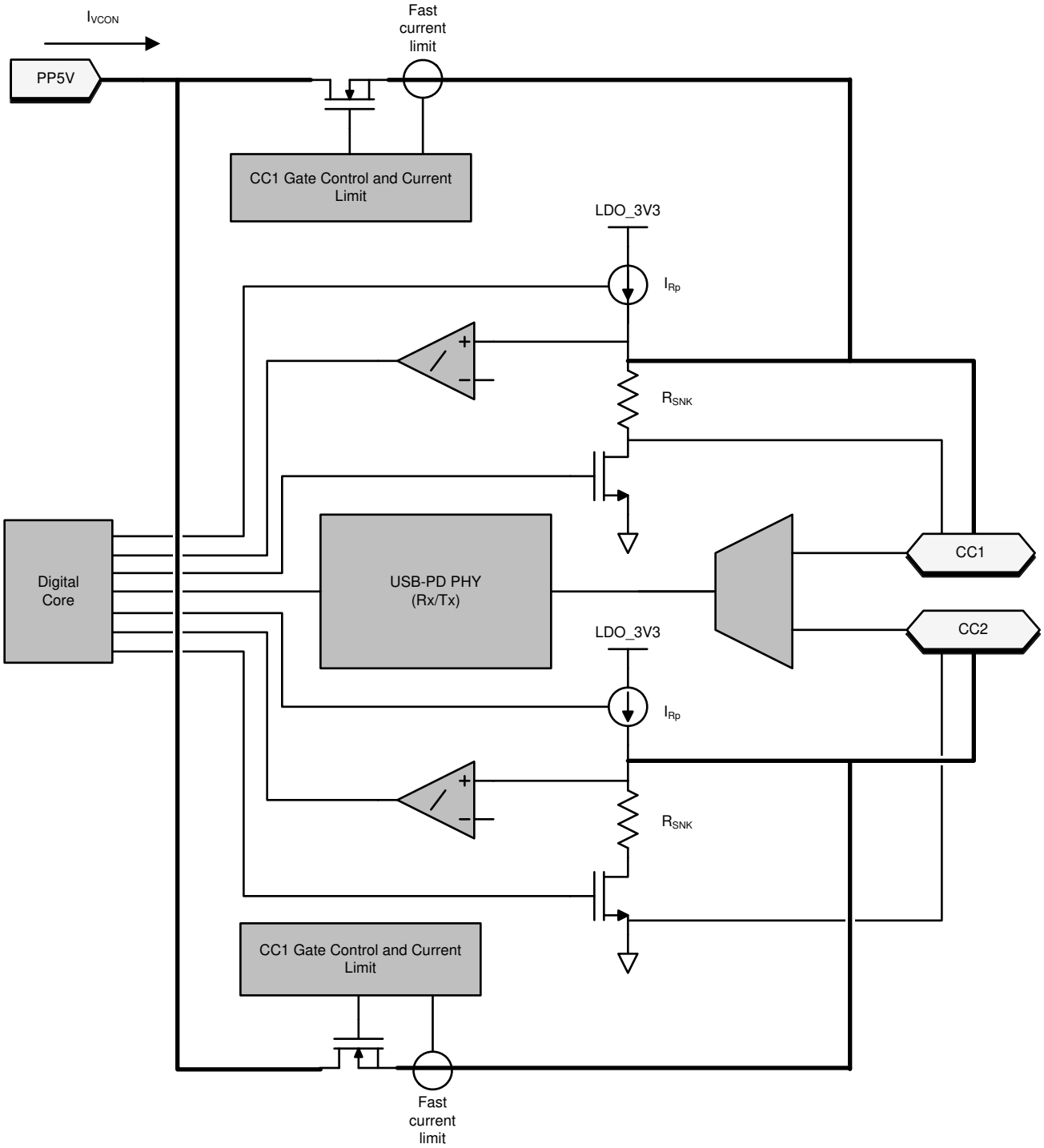


图 8-3. USB-PD 物理层和简化版插拔和方向检测电路

Copyright © 2026 Texas Instruments Incorporated

USB-PD 消息在 USB Type-C 系统内用 BMC 信令发送。BMC 信号将在由于 Rp（或 Rd）电缆连接机制而发生直流偏置的同一引脚（CC1 或 CC2）上输出。

8.3.1.1 USB-PD 编码和信令

图 8-4 所示为基带 USB-PD 发送器的简要方框图。图 8-5 所示为基带 USB-PD 接收器的简要方框图。

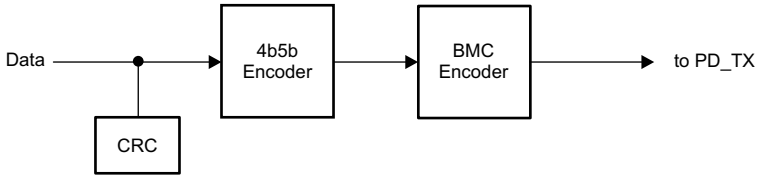


图 8-4. USB-PD 基带发送器方框图

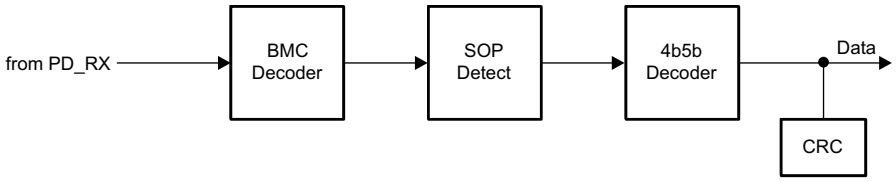


图 8-5. USB-PD 基带接收器方框图

8.3.1.2 USB-PD 双相标记编码

TPS25751A 中实现的 USB-PD 物理层符合 *USB-PD 规范*。用于基带 PD 信号的编码方案是一种称为双相标记编码 (BMC) 的曼彻斯特编码版本。在该编码中，每个位时间开始时都会有一次转换，当发送 1 时，位单元中间会有第二次转换。这种编码方案几乎是直流平衡的，具有有限的视差（限制为任意数据包的 1/2 位，因此直流电平非常低）。双相标记编码示例展示了双相标记编码。

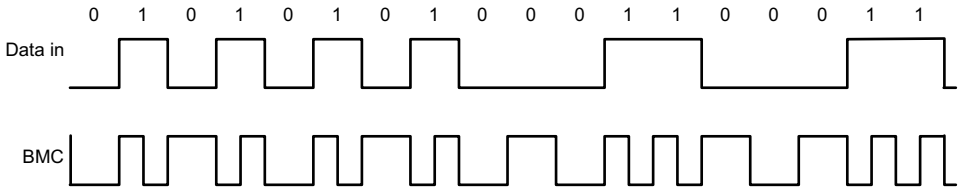


图 8-6. 双相标记编码示例

USB PD 基带信号由三态驱动器驱动至 CC1 或 CC2 引脚。三态驱动器可通过压摆率来限制与 D+/D- 以及 Type-C 全功能电缆中其他信号线的耦合。发送 USB-PD 前导码时，发送器首先发送低电平。另一端的接收器可承受第一个边沿的损耗。发送器以一个边沿终止最后一位，以确保接收器对 EOP 的最后一位进行计时。

8.3.1.3 USB-PD 发送 (TX) 和接收 (Rx) 掩码

USB-PD 驱动器符合定义的 USB-PD BMC TX 掩码。由于编码为“1”的 BMC 在 UI 的开头和中间包含一个信号边沿，而编码为“0”的 BMC 仅在开头包含一个边沿，因此每个 BMC 的掩码不同。USB-PD 接收器符合定义的 USB-PD BMC Rx 掩码。Rx 外部掩码的边界可用于适应由电缆中的接地偏移引起的信号振幅变化。因此，Rx 掩码大于 TX 外部掩码的边界。同样，Rx 内部掩码的边界小于 TX 内部掩码的边界。三角时间掩码叠加在 TX 外部掩码上，在信号转换时进行定义，旨在要求最小边沿速率对相邻高速通道的影响最小。TX 内部掩码强制执行上升和下降时间的最大限制。如需了解更多详细信息，请参阅 *USB-PD 规范*。

8.3.1.4 USB-PD BMC 发送器

TPS25751A 通过给定 CC 引脚对（每个 USB Type-C 端口有一对）的一个 CCy 引脚发送和接收 USB-PD 数据。CCy 引脚还用于确定电缆方向并维持电缆/器件连接检测。因此，CCy 引脚上存在直流偏置。发送器驱动器在发送期间会过驱 CCy 直流偏置，但在不发送时会恢复到高阻态，允许直流电压返回到 CCy 引脚。虽然 CC1 和 CC2

Copyright © 2026 Texas Instruments Incorporated

都可以用于发送和接收，但在给定的连接期间，仅使用与插头的 CC 引脚配对的引脚；因此不会在 CC1 和 CC2 之间动态切换。USB-BMC TX/RX 方框图显示 USB-BMC PD BMC TX 和 RX 驱动器方框图。

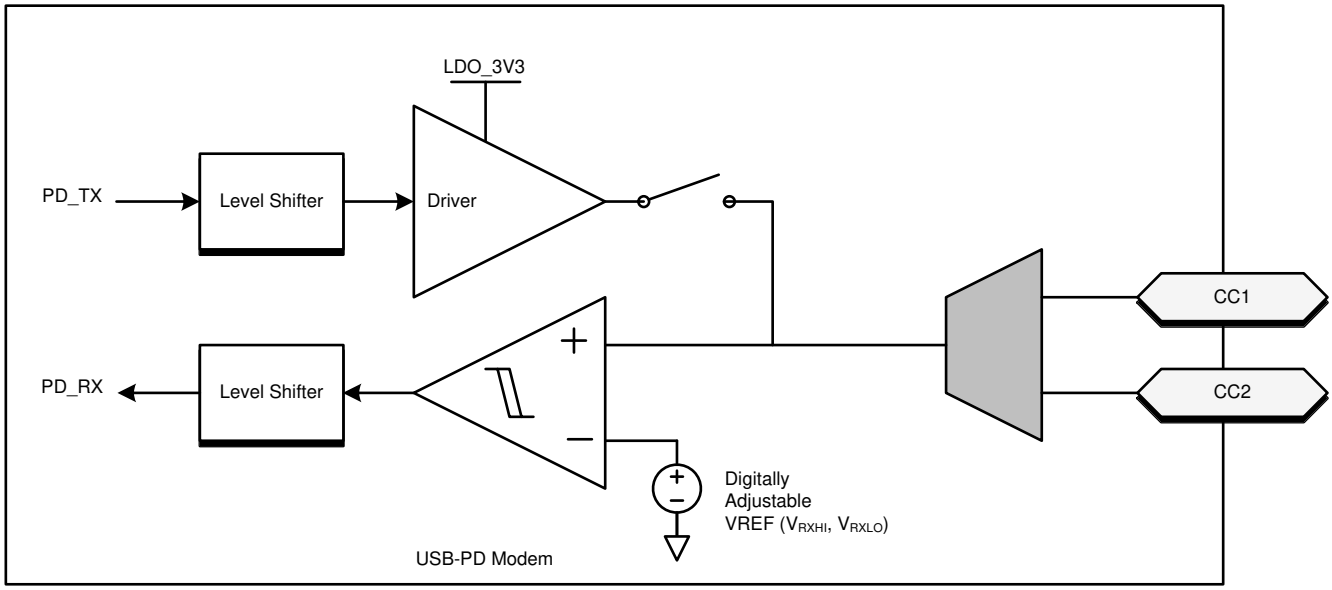


图 8-7. USB-PD BMC TX/RX 方框图

图 8-8 显示了在直流偏置之上发送 BMC 数据的情况。请注意，直流偏置可以是检测灌接收端连接的最小和最大阈值之间的任何值。此注意事项意味着直流偏置可以高于或低于变送器驱动器的 VOH。

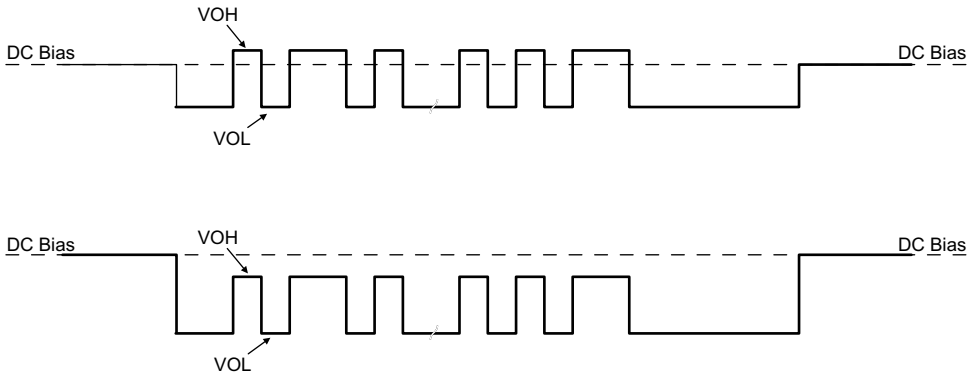


图 8-8. TX 驱动器发送和直流偏置

发送器将数字信号驱动到 CCy 线路上。信号峰值 V_{TXHI} 设置为符合 *USB-PD 规范* 中定义的 TX 掩码。请注意，TX 掩码是在电缆的远端测量的。

驱动线路时，发送器驱动器的输出阻抗为 Z_{DRIVER}。Z_{DRIVER} 由驱动器电阻和源并联电容决定，与频率有关。Z_{DRIVER} 会影响电缆中的噪声输入。

ZDRIVER 电路显示了确定 Z_{DRIVER} 的简化版电路。该电路符合设计规定，因此接收器上的噪声受限。

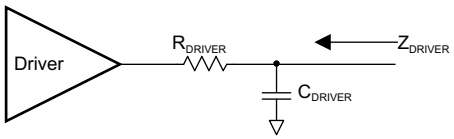


图 8-9. ZDRIVER 电路

Copyright © 2026 Texas Instruments Incorporated

8.3.1.5 USB-PD BMC 接收器

TPS25751A 的接收器块可以接收符合 USB PD 规范中允许的 Rx 掩码范围的信号。接收阈值和迟滞来自该掩码。

USB-PD 多点配置示例显示了多点 USB-PD 连接（仅 CC 线）的示例。该连接具有典型的接收端（器件）至源端（主机）连接，但也包含电缆 USB-PD Tx/Rx 块。每次只能有一个系统进行发送。所有其他系统都是高阻态 (Z_{BMCRX})。*USB-PD 规范* 中还规定了电线上可能存在的电容以及用于连接检测的典型直流偏置设置电路。

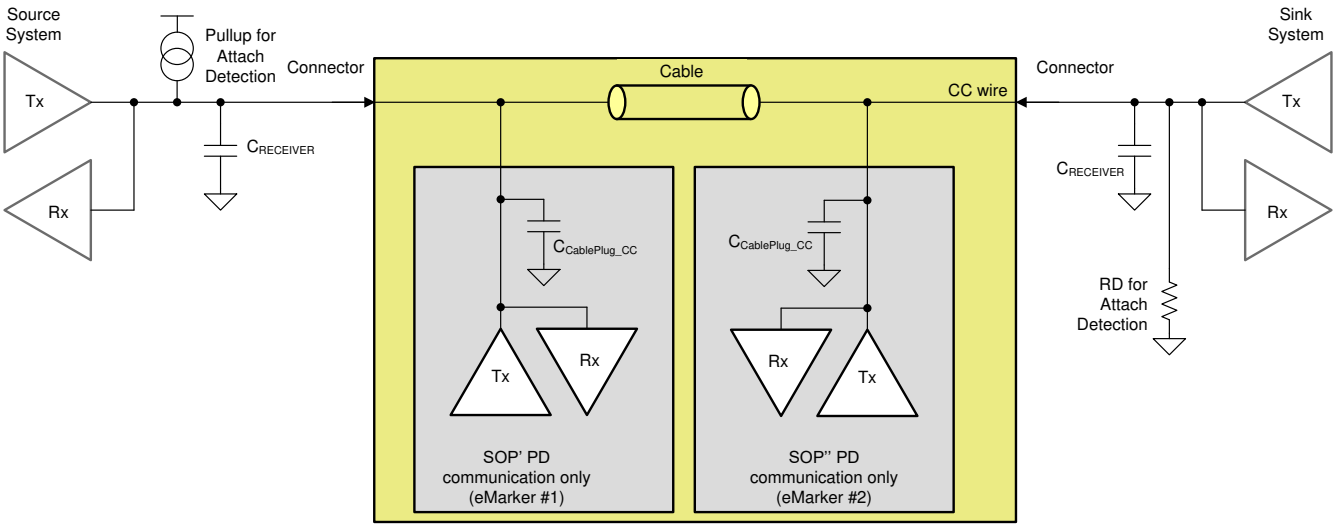


图 8-10. USB-PD 多点配置示例

8.3.1.6 静噪接收器

TPS25751A 有一个静噪接收器可用于监控 USB PD 规范定义的总线空闲状态。

8.3.2 电源管理

TPS25751A 电源管理模块可接收电力并生成电压来为 TPS25751A 内部电路供电。这些生成的电源轨为 LDO_3V3 和 LDO_1V5。LDO_3V3 也可用作外部 EEPROM 存储器的低功耗输出。电源路径如 图 8-11 所示。

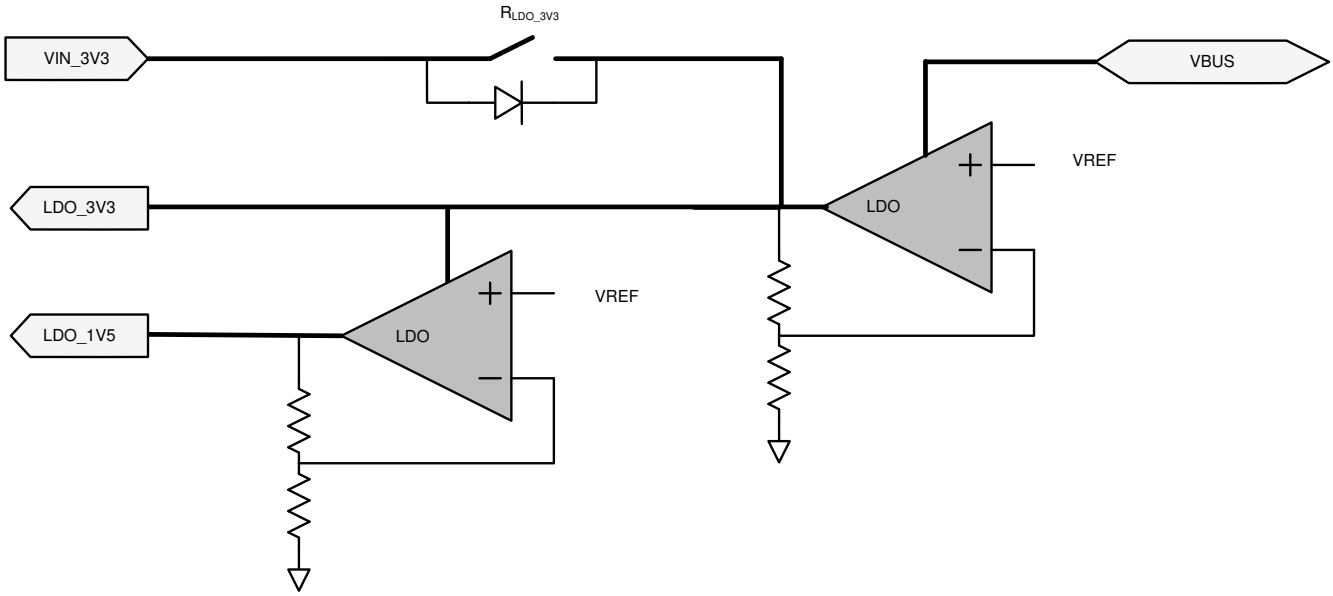


图 8-11. 电源

Copyright © 2026 Texas Instruments Incorporated

TPS25751A 由 VIN_3V3 或 VBUS 供电。正常电源输入为 VIN_3V3。从 VIN_3V3 供电时，电流从 VIN_3V3 流向 LDO_3V3，为内核 3.3V 电路和 I/O 供电。第二个 LDO 将电压从 LDO_3V3 降至 LDO_1V5，为 1.5V 内核数字电路供电。当 VIN_3V3 电源不可用且 VBUS 供电时，器件被视为处于电池电量耗尽启动条件。在电池电量耗尽启动情况下，TPS25751A 会打开 VIN_3V3 开关，直到主机通过 I^2C 清除电池电量耗尽标志。因此，在电池电量耗尽启动条件下以及电池电量耗尽标志被清除之前，TPS25751A 由 VBUS 输入以更高的电压供电。从 VBUS 输入供电时，VBUS 上的电压通过 LDO 降压至 LDO_3V3。

8.3.2.1 上电和监控功能

上电复位 (POR) 电路会监控每个电源。该 POR 允许工作电路仅在电源正常时导通。

8.3.2.2 VBUS LDO

TPS25751A 包含一个内部高压 LDO，该 LDO 能够将 VBUS 转换为 3.3V，从而为内部器件电路供电。VBUS LDO 在电池电量耗尽情况下使用。（VIN_3V3 为低电平且电池电量耗尽标志已激活）。VBUS LDO 由 VBUS 供电。

8.3.3 电源路径

TPS25751A 具有内部拉电流电源路径：PP_5V 和 PP_CABLE。TPS25751AD 具有一个用于灌电流电源路径的集成式双向高压负载开关：PPHV。

TPS25751AS 具有一个用于电源路径控制的高压栅极驱动器：PP_EXT。本节将详细介绍每条电源路径。

8.3.3.1 内部拉电流电源路径

图 8-12 展示了 TPS25751AD 和 TPS25751AS 两款器件中提供的 TPS25751A 内部供电电源路径。TPS25751A 具有两个内部 5V 供电电源路径。从 PP5V 到 VBUS 的路径称为 PP_5V。从 PP5V 到 CCx 的路径称为 PP_CABLE。每个路径都包含两个背对背公共漏极 N-FET，具有电流钳位保护、过压保护、UVLO 保护和温度检测电路。PP_5V 可持续传导高达 3A 的电流，而 PP_CABLE 可持续传导高达 315mA 的电流。禁用后，阻断 FET 可保护 PP5V 电源轨免受 VBUS 上可能出现的高压影响。

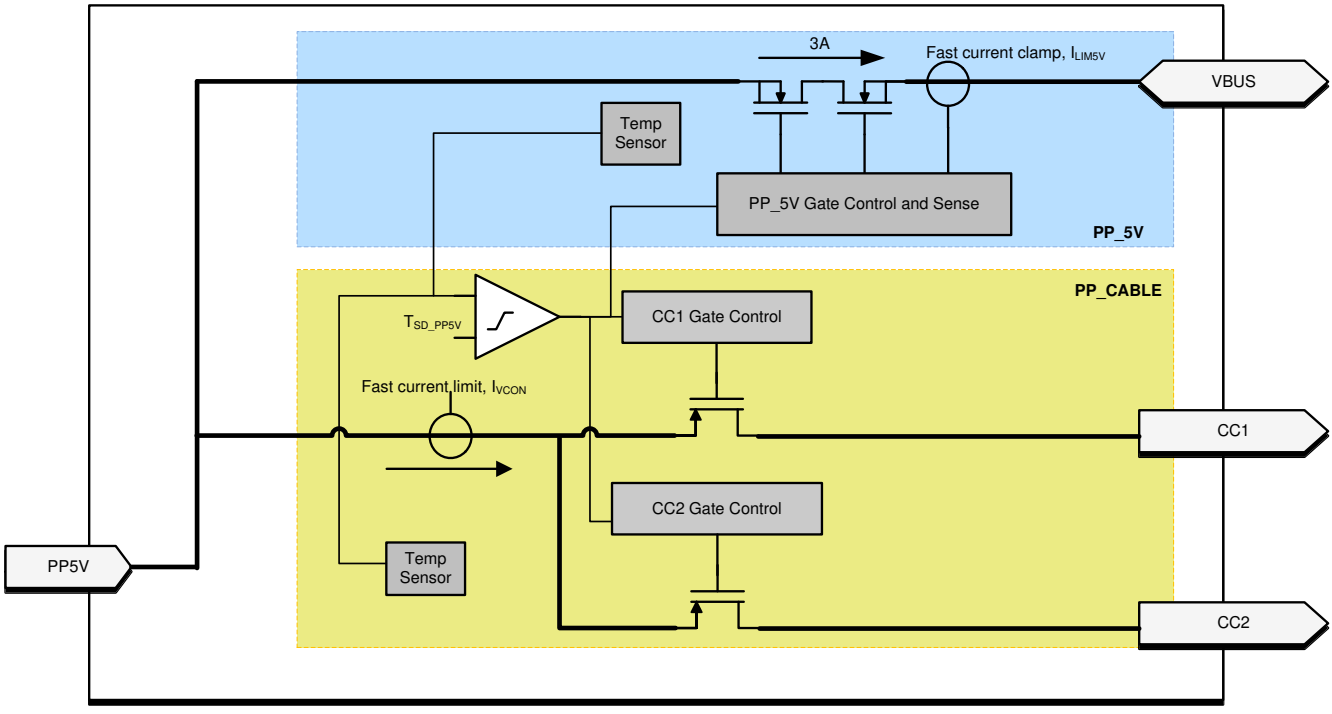


图 8-12. 端口电源开关

8.3.3.1.1 PP_5V 电流钳位

通过内部 PP_5V 路径的电流限制为 I_{LIM5V}。I_{LIM5V} 值由应用固件配置。当流经开关的电流超过 I_{LIM5V} 时，电流限制电路会在 $t_{iOS_PP_5V}$ 内激活，路径充当恒流源。如果过流事件的持续时间超过 t_{ILIM}，PP_5V 开关将被禁用。

8.3.3.1.2 PP_5V 本地过热关断 (OTSD)

当 PP_5V 钳制电流时，开关的温度开始升高。当 PP_5V 或 PP_CABLE 的本地温度传感器检测到 $T_J > T_{SD_PP5V}$ 时，PP_5V 开关被禁用，受影响的端口进入 USB Type-C ErrorRecovery 状态。

8.3.3.1.3 PP_5V OVP

过压保护电平根据预期的最大 V_{BUS} 电压自动配置，具体取决于 USB PD 合约。当端口的 VBUS 引脚上的电压超过配置值 ($V_{OVP4RCP}$) 且 PP_5V 已启用时，PP_5V 将在 $t_{PP_5V_OVP}$ 内被禁用，端口进入 Type-C ErrorRecovery 状态。

8.3.3.1.4 PP_5V UVLO

如果 PP5V 引脚电压低于其欠压锁定阈值 (V_{PP5V_UVLO}) 且启用了 PP_5V，则 PP_5V 将在 $t_{PP_5V_uvlo}$ 内被禁用，并且启用了 PP_5V 的端口将进入 Type-C ErrorRecovery 状态。

8.3.3.1.5 PP_5V 反向电流保护

如果 $V_{VBUS} - V_{PP5V} > V_{PP_5V_RCP}$，则 PP_5V 路径会在 $t_{PP_5V_rcp}$ 内自动禁用。如果 RCP 条件清除，则 PP_5V 路径将在 t_{ON} 内自动启用。

8.3.3.1.6 PP_CABLE 电流钳位

启用并提供 VCONN 电源后，TPS25751A PP_CABLE 电源开关会将电流钳制到 I_{VCON}。当流经 PP_CABLE 开关的电流超过 I_{VCON} 时，电流钳位电路会在 $t_{iOS_PP_CABLE}$ 内激活，开关充当恒流源。

8.3.3.1.7 PP_CABLE 本地过热关断 (OTSD)

当 PP_CABLE 钳制电流时，开关的温度开始升高。当 PP_5V 或 PP_CABLE 的本地温度传感器检测到 $T_J > T_{SD_PP5V}$ 时，PP_CABLE 开关将在 $t_{PP_CABLE_off}$ 内被禁用并锁闭。然后，该端口进入 USB Type-C ErrorRecovery 状态。

8.3.3.1.8 PP_CABLE UVLO

如果 PP5V 引脚电压低于欠压锁定阈值 (V_{PP5V_UVLO})，则 PP_CABLE 开关将在 $t_{PP_CABLE_off}$ 内自动禁用。

8.3.3.2 TPS25751AD 内部 PowerPath

TPS25751AD 对内部 FET (GATE_VSYS 和 GATE_VBUS，如内部 PowerPath 中所示) 具有内部控制功能，这些 FET 要求 VBUS_IN 在启用 PowerPath 之前高于 V_{VBUS_UVLO}。内部 PowerPath 显示了 PowerPath 的图表。当 PowerPath 启用后，该电路包括一个转换率控制环路，以确保外部开关不会过快导通 (SS)。TPS25751AD 会检测 PPHV 和 VBUS 电压以控制栅极电压，从而启用或禁用 FET。

PowerPath 控制包括过压保护 (OVP) 和反向电流保护 (RCP)。

Copyright © 2026 Texas Instruments Incorporated

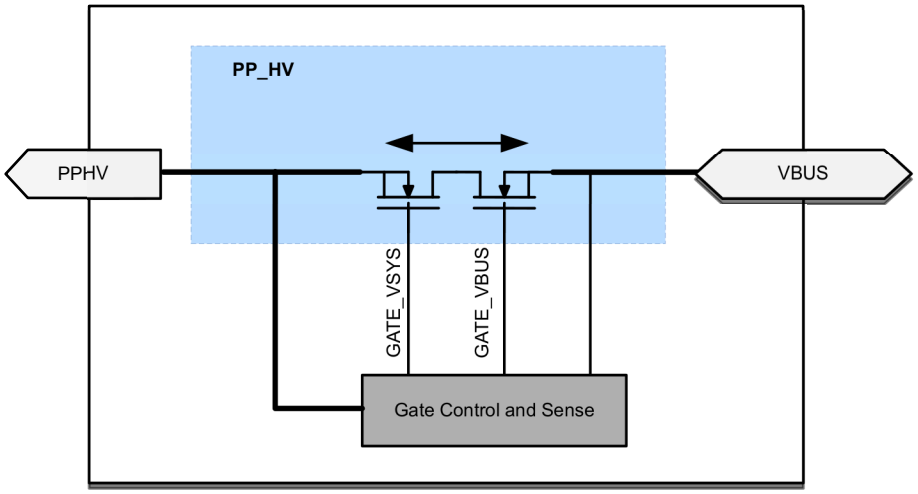


图 8-13. 内部 PowerPath

8.3.3.2.1 过压保护 (OVP)

应用固件会启用 OVP 并根据预期的 VBUS 电压配置器件。当 VBUS 电压超出过压保护参数时，外部电源路径将禁用。如果 VBUS 上的电压超过配置的阈值 $V_{OVP4VSYS}$ = $V_{OVP4RCP}/r_{OVP}$，则会在 t_{PPHV_FSD} 内自动禁用 GATE_VSYS 以保护系统。 如果 VBUS 上的电压超过配置的阈值 $V_{OVP4RCP}$，则会在 t_{PPHV_OVP} 内自动禁用 GATE_VBUS。当 V_{VBUS} 降至低于 $V_{OVP4RCP}$ - $V_{OVP4RCPH}$ 时，由于 OVP 条件已清除，会在 t_{PPHV_ON} 内自动重新启用 GATE_VBUS。 此操作允许同时启用两个受电电源路径，并在必要时禁用 GATE_VBUS，以确保 V_{VBUS} 一直低于 $V_{OVP4RCP}$。

当 TPS25751A 在电池电量耗尽的情况下（即 VIN_3V3 处于低电平）处于 BOOT 模式时，器件对 OVP 情况的处理方式略有不同。只要存在 OVP 条件，GATE_VBUS 和 GATE_VSYS 就会被禁用。一旦 OVP 条件清除，GATE_VBUS 和 GATE_VSYS 都将重新启用。由于此模式是电池电量耗尽的情况，TPS25751A 在此期间从 VBUS 汲取大约 $I_{VIN_3V3,\ ActSnk}$，以帮助对其放电。

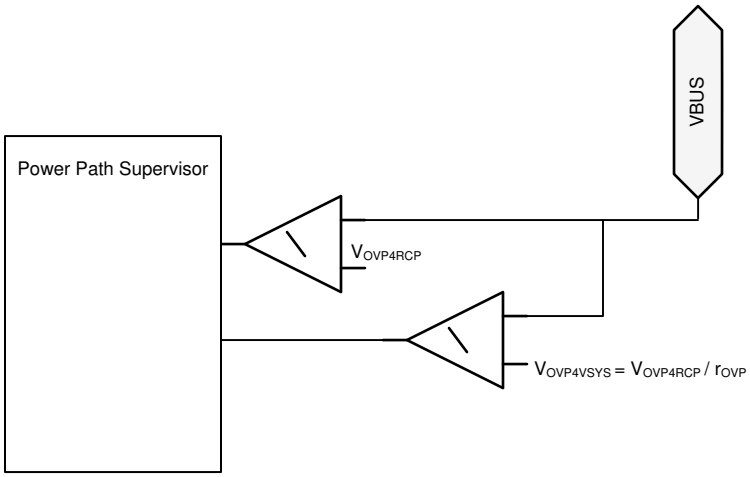


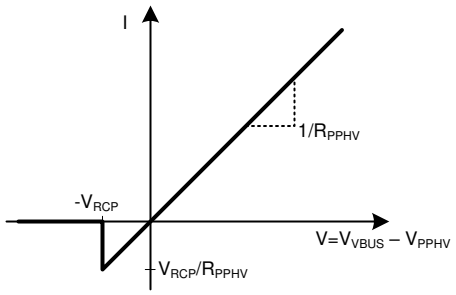
图 8-14. OVP 比较器示意图

8.3.3.2.2 反向电流保护 (RCP)

VSYS 栅极控制电路监控 PPHV 和 VBUS 电压，并在 V_{VSYS} 超过 V_{VBUS} 的幅度大于 V_{RCP} 时检测反向电流。当检测到反向电流条件时，GATE_VBUS 将在 t_{PPHV_RCP} 内禁用。当反向电流条件被清除时，GATE_VBUS 将在 t_{PPHV_ON} 内重新启用。该操作限制了通过外部 N 沟道 MOSFET 从 PPHV 流向 VBUS 的反向电流。在反向电流保

Copyright © 2026 Texas Instruments Incorporated

护模式下，允许由 GATE_VBUS 控制的电源开关以电阻方式运行，直到电流达到 V_{RCP}/ R_{PPHV}，然后阻止从 PPHV 到 VBUS 的反向电流。



Copyright © 2018, Texas Instruments Incorporated

图 8-15. 电源路径开关上 RCP 的开关 I-V 曲线

8.3.3.2.3 VBUS UVLO

TPS25751A 会监测 VBUS 电压并检测该电压何时降至低于 V_{VBUS_UVLO}。当检测到 UVLO 条件时，GATE_VBUS 将在 t_{PPHV_RCP} 内禁用。当 UVLO 条件被清除后，GATE_VBUS 将在 t_{PPHV_ON} 内重新启用。

8.3.3.2.4 将 VBUS 放电至安全电压

TPS25751A 在 VBUS 上具有集成有源下拉电阻 (I_{DSCH})，可从高电压放电至 VSAFE0V (0.8V)。器件处于 Type-C 未连接状态时会进行这种放电。

8.3.3.3 外部电源路径控制 PP_EXT

TPS25751AS 具有两个 N 沟道栅极驱动器，旨在控制从 VBUS 到 VSYS 的受电路径和 从 VSYS 到 VBUS 的供电路径。这些栅极驱动器的电荷泵要求 VBUS 高于 V_{VBUS_UVLO}。当受电路径启用后，该电路包括一个转换率控制环路，以确保外部开关不会过快导通 (SS)。 TPS25751AS 会检测 VSYS 和 VBUS 电压以控制栅极电压，从而启用或禁用外部 FET。

高压电源路径控制包括过压保护 (OVP) 和反向电流保护 (RCP)。添加与 TPS25751AS 的栅极引脚和 N 沟道 MOSFET 的栅极引脚串联的电阻可延长发生 OVP 或 RCP 时的关断时间。任何此类电阻都必须尽可能小，不得超过 3 Ω。

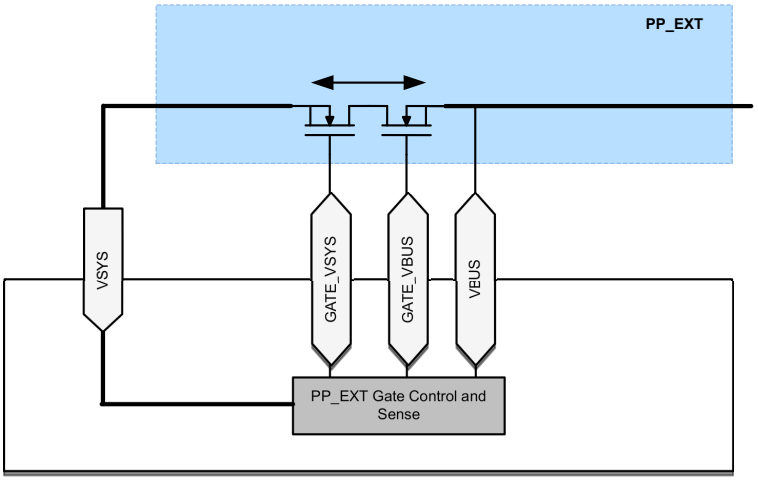


图 8-16. PP_EXT 外部电源路径控制

VSYS 栅极驱动器的详细信息显示了 GATE_VSYS 栅极驱动器的更多详细信息。

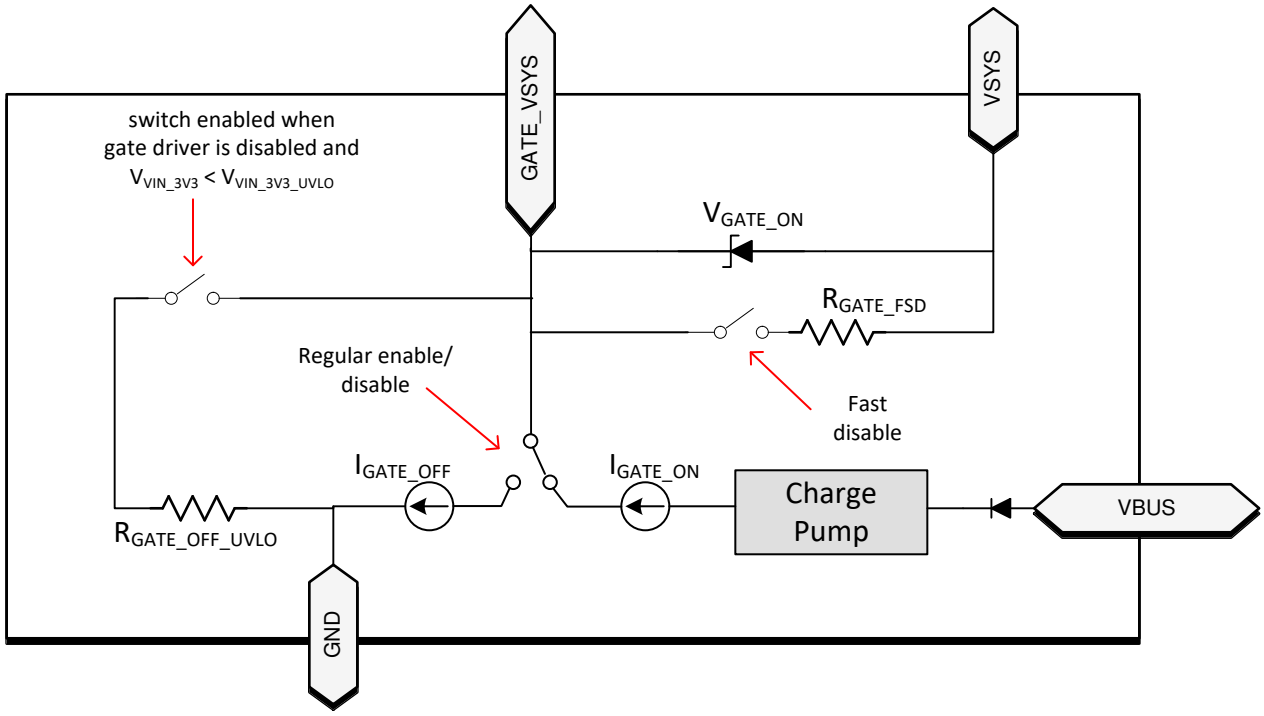


图 8-17. VSYS 栅极驱动器的详细信息

8.3.3.3.1 过压保护 (OVP)

应用固件会启用 OVP 并根据预期的 VBUS 电压配置器件。当 VBUS 电压超出过压保护参数时，外部电源路径将禁用。如果 VBUS 上的电压超过配置的阈值 $V_{OVP4VSYS}$ = $V_{OVP4RCP}/r_{OVP}$，则会在 t_{PPHV_FSD} 内自动禁用 GATE_VSYS 以保护系统。 如果 VBUS 上的电压超过配置的阈值 $V_{OVP4RCP}$，则会在 t_{PPHV_OVP} 内自动禁用 GATE_VBUS。当 V_{VBUS} 降至低于 $V_{OVP4RCP}$ - $V_{OVP4RCPH}$ 时，由于 OVP 条件已清除，会在 t_{PPHV_ON} 内自动重新启用 GATE_VBUS。 此操作允许同时启用两个受电电源路径，并在必要时禁用 GATE_VBUS，以确保 V_{VBUS} 一直低于 $V_{OVP4RCP}$。

当 TPS25751A 在电池电量耗尽的情况下（即 VIN_3V3 处于低电平）处于 BOOT 模式时，器件对 OVP 情况的处理方式略有不同。只要存在 OVP 条件，GATE_VBUS 和 GATE_VSYS 就会被禁用。一旦 OVP 条件清除，GATE_VBUS 和 GATE_VSYS 都将重新启用。由于此模式是电池电量耗尽的情况，TPS25751A 在此期间从 VBUS 汲取大约 $I_{VIN_3V3,\ ActSnk}$，以帮助对其放电。

Copyright © 2026 Texas Instruments Incorporated

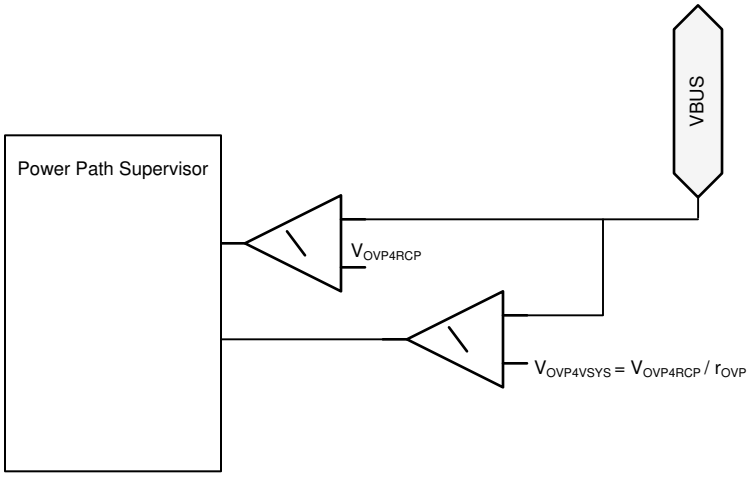
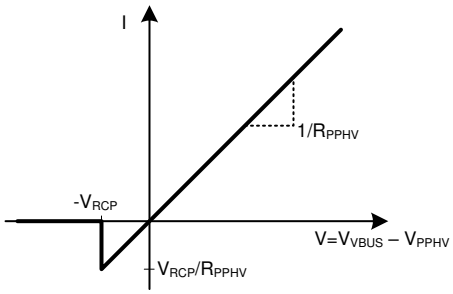


图 8-18. OVP 比较器示意图

8.3.3.3.2 反向电流保护 (RCP)

VSYS 栅极控制电路监控 PPHV 和 VBUS 电压，并在 V_{VSYS} 超过 V_{VBUS} 的幅度大于 V_{RCP} 时检测反向电流。当检测到反向电流条件时，GATE_VBUS 将在 t_{PPHV_RCP} 内禁用。当反向电流条件被清除时，GATE_VBUS 将在 t_{PPHV_ON} 内重新启用。该操作限制了通过外部 N 沟道 MOSFET 从 PPHV 流向 VBUS 的反向电流。在反向电流保护模式下，允许由 GATE_VBUS 控制的电源开关以电阻方式运行，直到电流达到 V_{RCP}/ R_{PPHV}，然后阻止从 PPHV 到 VBUS 的反向电流。



Copyright © 2018, Texas Instruments Incorporated

图 8-19. 电源路径开关上 RCP 的开关 I-V 曲线

8.3.3.3.3 VBUS UVLO

TPS25751A 会监测 VBUS 电压并检测该电压何时降至低于 V_{VBUS_UVLO}。当检测到 UVLO 条件时，GATE_VBUS 将在 t_{PPHV_RCP} 内禁用。当 UVLO 条件被清除后，GATE_VBUS 将在 t_{PPHV_ON} 内重新启用。

8.3.3.3.4 将 VBUS 放电至安全电压

TPS25751A 在 VBUS 上具有集成有源下拉电阻 (I_{DSCH})，可从高电压放电至 VSAFE0V (0.8V)。器件处于 Type-C 未连接状态时会进行这种放电。

8.3.4 电缆插拔和方向检测

图 8-20 展示了插头和方向检测块的每个 CCy 引脚（CC1、CC2）。每个引脚都具有相同的检测电路。

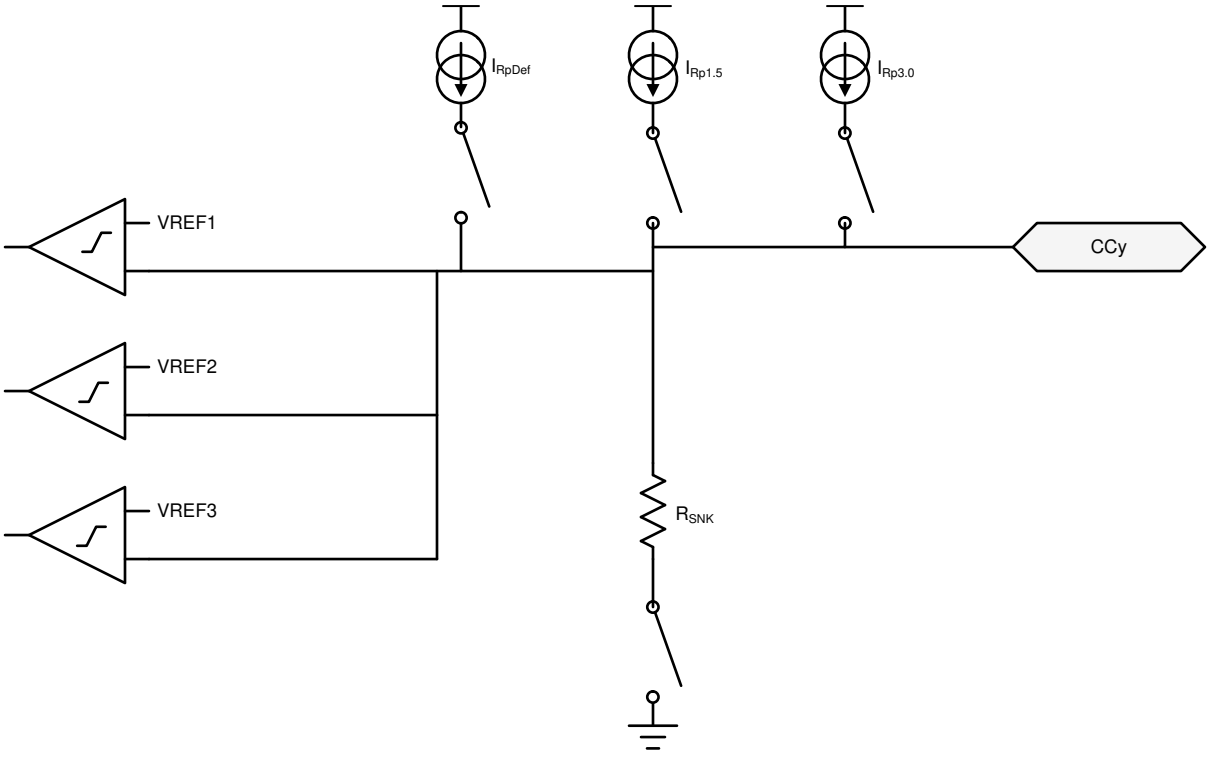


图 8-20. 插头和方向检测块

8.3.4.1 配置为源端

当配置为源端时，TPS25751A 会使用 CC1 和 CC2 引脚检测是否连接了电缆或接收端。当处于断开状态时，TPS25751A 会监测这些引脚上的电压，以确定连接了哪些目标（如果有）。有关更多信息，请参阅 *USB Type-C 规范*。

供电端的电缆检测状态显示供电端的电缆检测状态。

表 8-1. 源端的电缆检测状态

CC1	CC2	连接状态	后续操作
开路	开路	未连接任何目标	继续监控两个 CCy 引脚是否连接。不为 VBUS 或 VCONN 供电。
Rd	开路	已连接接收端	监控 CC1 是否分离。为 VBUS 供电，但不为 VCONN (CC2) 供电。
开路	Rd	已连接接收端	监控 CC2 是否分离。为 VBUS 供电，但不为 VCONN (CC1) 供电。
Ra	开路	电缆通电 - 未连接 UFP	监控 CC2 是否存在接收端连接，监控 CC1 是否存在电缆分离。不为 VBUS 或 VCONN (CC1) 供电。

Copyright © 2026 Texas Instruments Incorporated

表 8-1. 源端的电缆检测状态（续）

CC1	CC2	连接状态	后续操作
开路	Ra	电缆通电 - 未连接 UFP	监控 CC1 是否存在接收端连接，监控 CC2 是否存在电缆分离。不为 VBUS 或 VCONN (CC1) 供电。
Ra	Rd	电缆通电 - 已连接 UFP	为 VBUS 和 VCONN (CC1) 供电，然后监控 CC2 是否存在接收端分离。不监控 CC1 是否存在分离。
Rd	Ra	电缆通电 - 已连接 UFP	为 VBUS 和 VCONN (CC2) 供电，然后监控 CC1 是否存在接收端分离。不监控 CC2 是否存在分离。
Rd	Rd	已连接调试附件模式	检测任一 CCy 引脚是否存在分离。
Ra	Ra	腐蚀缓解	检测任一 CCy 引脚是否存在分离。

当 TPS25751A 端口配置为源端时，每个 CCy 引脚中会驱动一个电流 I_{RpDef}，并会监控每个引脚的不同状态。当接收端连接到引脚时，存在一个连接到 GND 的下拉电阻 Rd。然后会强制电流 I_{RpDef} 流过电阻 Rd，从而在 CCy 引脚上产生电压。TPS25751A 会应用 I_{RpDef}，直到该器件关闭从 PP5V 到 VBUS 的开关，此时应用固件可以更改为 $I_{Rp1.5A}$ 或 $I_{Rp3.0A}$。

当 CCy 引脚连接到有源电缆 VCONN 输入时，下拉电阻会不同 (Ra)。在这种情况下，CCy 引脚上的电压会降低，PD 控制器将下拉电阻识别为有源电缆。

CCy 上的电压将受到监控，以便根据哪个 Rp 电流源处于工作状态来检测断开情况。当识别到连接并且 CCy 上的电压随后上升到高于断开阈值且持续时间达到 t_{CC} 时，系统会记录断开连接。

8.3.4.2 配置为接收端

当 TPS25751A 端口配置为接收端时，TPS25751A 会在每个 CCy 引脚上提供下拉电阻 R_{SNK}，并等待源端连接并上拉该引脚上的电压。接收端根据 VBUS 是否存在检测连接，并根据 CCy 引脚上的电压确定来自源端的广播电流。

8.3.4.3 配置为 DRP

当 TPS25751A 端口配置为 DRP 时，TPS25751A 会在下拉电阻 R_{SNK} 和上拉电流源 I_{Rp} 之间交替使用端口的 CCy 引脚。

8.3.4.4 电池电量耗尽通知

TPS25751A 支持从 VBUS 接收电源，从而在无电池或电池电量耗尽的情况下启动。Type-C USB 端口要求先让接收端在 CC 引脚上提供 Rd，然后再让 USB Type-C 源端在 VBUS 上提供电压。TPS25751A 硬件配置为在电池电量耗尽或无电池情况下提供此 Rd。附加电路提供了一种机制，可在器件不再需要 VBUS 供电时关闭此 Rd。

8.3.5 过压保护（CC1，CC2）

TPS25751A 会检测 CC1 或 CC2 引脚上的电压是否过高或 PP5V 引脚中是否存在反向电流，并采取措施来保护系统。相应的保护措施是在 $t_{PP_CABLE_FSD}$ 内禁用 PP_CABLE 并禁用 USB PD 发送器。

Copyright © 2026 Texas Instruments Incorporated

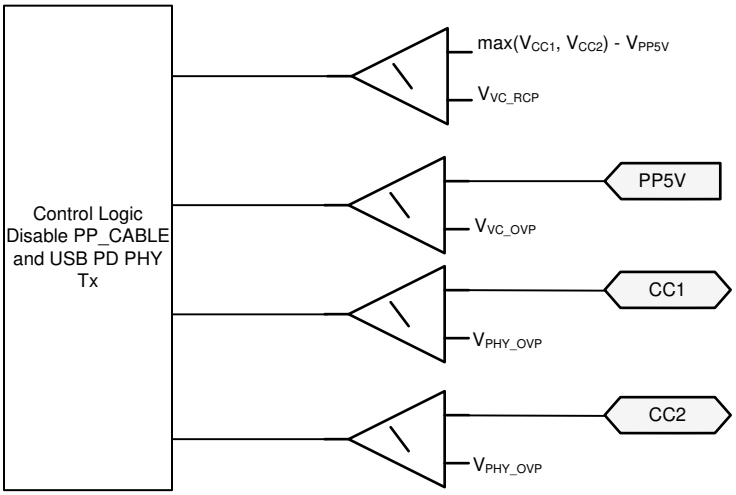


图 8-21. CC1 和 CC2 的过压和反向电流保护

8.3.6 默认行为配置（ADCIN1、ADCIN2）

备注

此功能由固件控制，可能会发生变更。

当 VIN_3V3 为低电平时（这是电池电量耗尽的情况），内部 ADC 的 ADCINx 输入控制 TPS25751A 的行为，以响应所提供的 VBUS。ADCINx 引脚必须在外部通过电阻分压器连接到 LDO_3V3 引脚，如下图所示。上电时，ADC 转换 ADCINx 电压，数字内核使用这两个值来确定启动行为。可用的启动配置包括 I2Ct_SCL/SDA 的 I^2C 目标地址、电池电量耗尽时的受电路径控制和默认配置选项。

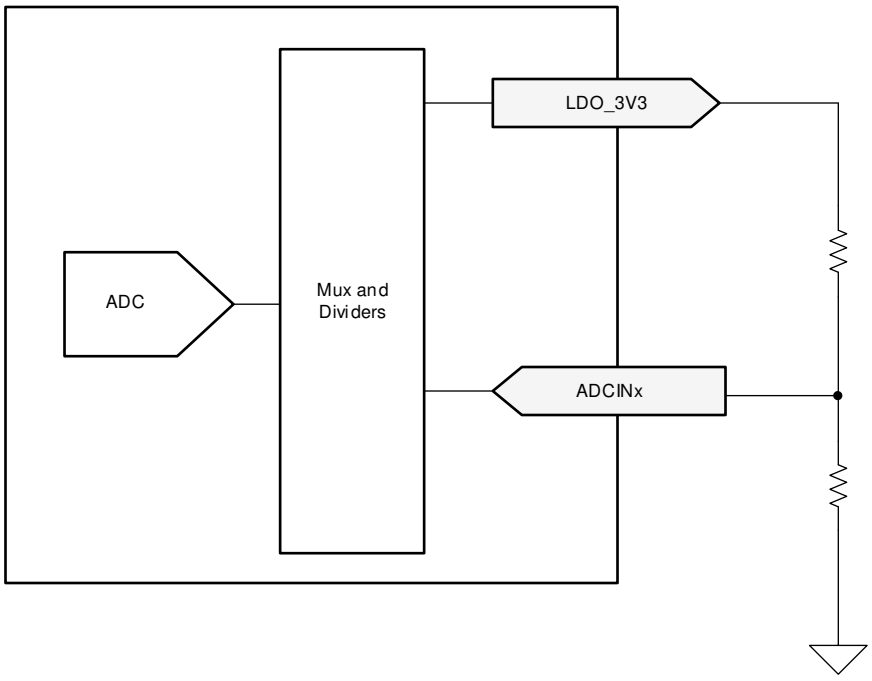


图 8-22. ADCINx 电阻分压器

Copyright © 2026 Texas Instruments Incorporated

根据 ADCIN1 和 ADCIN2 引脚的解码值，使用多种方法确定器件行为。下表显示了不同电阻分压器分压比的解码值。有关 ADCINx 配置如何确定默认器件行为的详细信息，请参阅通过搭接引脚配置默认行为。有关 ADCINx 解码值如何影响默认 I²C 目标地址的详细信息，请参阅 *I²C 地址设置*。

表 8-2. ADCIN1 和 ADCIN2 引脚的解码

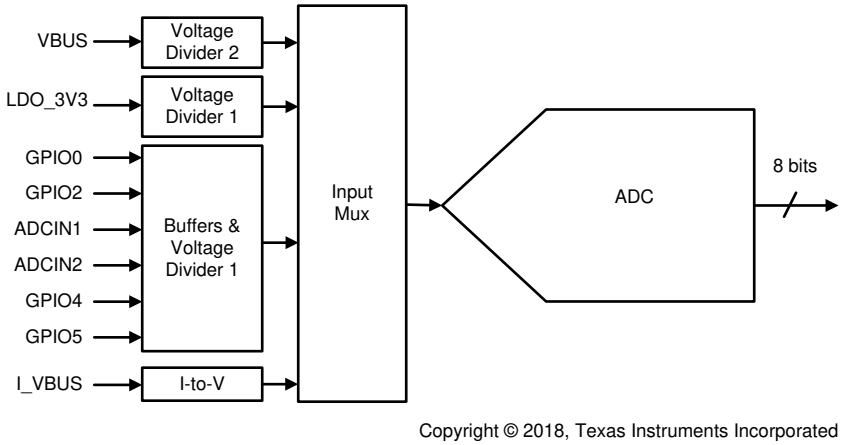
DIV = R_{DOWN} / (R_{UP} + R_{DOWN})(1)			不使用 R_{UP} 或 R_{DOWN}	ADCINx 解码值(2)
最小值	目标	最大值		
0	0.0114	0.0228	连接至 GND	0
0.0229	0.0475	0.0722	不适用	1
0.0723	0.1074	0.1425	不适用	2
0.1425	0.1899	0.2372	不适用	3
0.2373	0.3022	0.3671	不适用	4
0.3672	0.5368	0.7064	连接至 LDO_1V5	5
0.7065	0.8062	0.9060	不适用	6
0.9061	0.9530	1.0	连接至 LDO_3V3	7

(1) 有关 I²C 地址索引的确切含义，请参阅 *I²C 地址设置*。
(2) 有关如何配置给定 ADCINx 解码值的信息，请参阅*通过搭接引脚配置默认行为*。

Copyright © 2026 Texas Instruments Incorporated

8.3.7 ADC

TPS25751A ADC 如图 8-23 所示。该 ADC 是一款 8 位逐次逼近 ADC。该 ADC 的输入是一个模拟输入多路复用器，支持器件中各种电压和电流的多个输入。该 ADC 的输出可供应用程序固件读取和使用。



Copyright © 2018, Texas Instruments Incorporated

图 8-23. SAR ADC

8.3.8 液体检测

TPS25751A 通过监测连接器引脚上的电压可实现液体检测和腐蚀缓解。该器件定期监测引脚，检查引脚电压的变化，以判断是否存在短路。配置为腐蚀缓解时，PD 控制器会与远端器件断开连接，并监测指示液体不再存在的电压读数。

有关其他信息，请参阅节 9 部分。

Copyright © 2026 Texas Instruments Incorporated

8.3.9 BC 1.2（USB_P，USB_N）

TPS25751A 使用图 8-24 中所示的硬件支持 BC 1.2 作为便携式设备 或 下行端口。

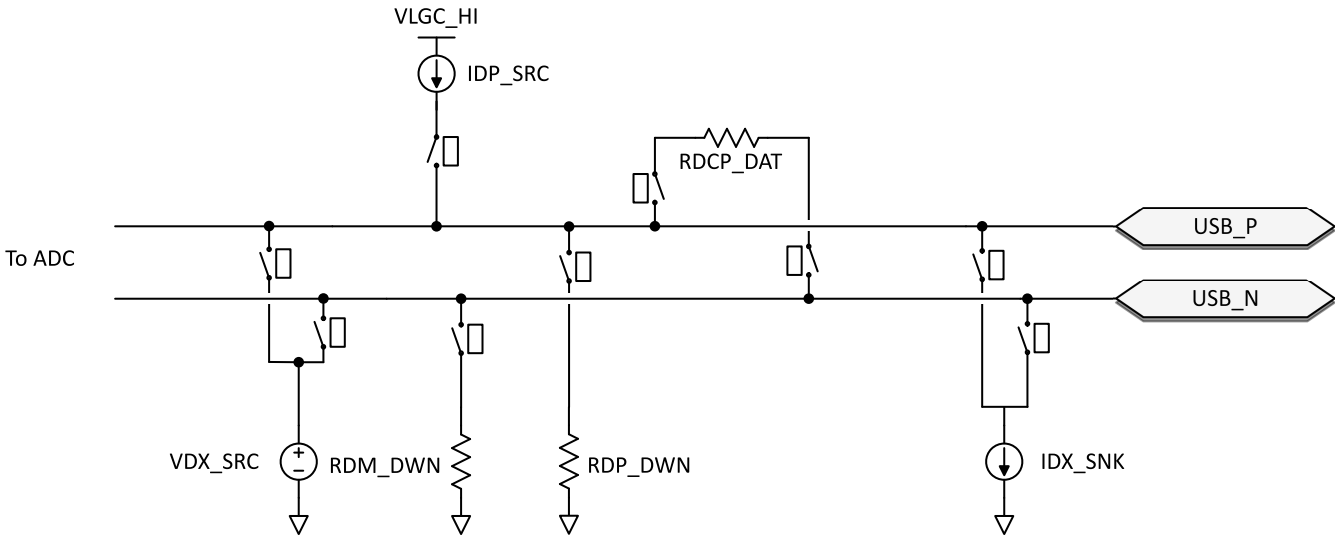


图 8-24. BC1.2 硬件元件

8.3.10 数字接口

TPS25751A 包含多个不同的数字接口，可用于与其他器件通信。可用的接口包括一个 I²C 控制器、一个 I²C 目标器件和额外的 GPIO。

8.3.10.1 常规 GPIO

GPIOx 引脚可映射到 USB Type-C、USB PD 和应用特定事件，以控制其他 IC、中断主机处理器或接收来自其他 IC 的输入。该缓冲器可配置为推挽输出、弱推挽或开漏输出。当配置为输入时，信号可以是抗尖峰脉冲数字输入。推挽输出是一个具有独立下拉控制功能的简单 CMOS 输出，该下拉控制功能允许开漏连接。弱推挽也是 CMOS 输出，但 GPIO_RPU 电阻与漏极串联。输出缓冲器的电源电压为 LDO_3V3，输入缓冲器的电源电压为 LDO_1V5。与非 3.3V I/O 器件连接时，输出缓冲器可配置为开漏输出，并在 GPIO 引脚上连接到一个外部上拉电阻器。上拉和下拉输出驱动器与输入独立控制，并通过数字内核中的应用代码启用或禁用。

表 8-3. GPIO 功能表

引脚名称	类型	特殊功能
GPIO0	I/O	通用输入或输出，或用于液体检测的 LD1
GPIO1	I/O	通用输入或输出
GPIO2	I/O	通用输入或输出，或用于液体检测的 LD2
GPIO3	I/O	通用输入或输出
GPIO4	I/O	D+，通用输入或输出
GPIO5	I/O	D-，通用输入或输出
GPIO6	I/O	通用输入或输出
GPIO7	I/O	通用输入或输出
$\overline{\text{I2Ct_IRQ}}$(GPIO10)	O	可选 I2Ct 的 IRQ，或用作通用输出
GPIO11	O	通用输出
$\overline{\text{I2Cc_IRQ}}$(GPIO12)	I	I2Cc 的 IRQ，或用作通用输入

Copyright © 2026 Texas Instruments Incorporated

8.3.10.2 I²C 接口

TPS25751A 具有两个 I²C 接口，每个接口都使用 I²C I/O 驱动器，如图 8-25 所示。该 I/O 由一个开漏输出和一个具有抗尖峰脉冲功能的输入比较器组成。

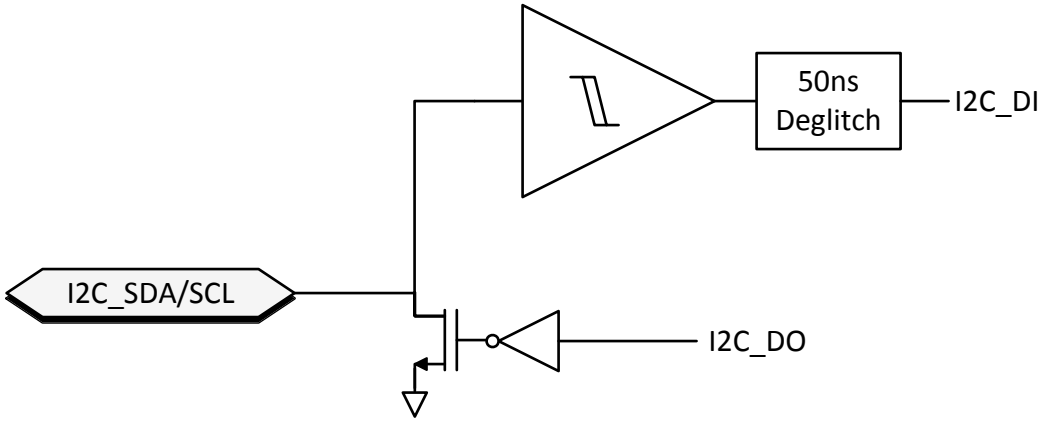


图 8-25. I²C 缓冲器

TPS25751A 具有一个 I2C 目标接口端口：I2Ct。I2C 端口 I2Ct 由 I2Ct_SDA、I2Ct_SCL 和 $\overline{\text{I2Ct_IRQ}}$ 引脚组成。此接口提供有关 TPS25751A 的一般状态信息以及控制 TPS25751A 行为的能力，支持与连接的器件和/或支持 BMC USB-USB PD 的电缆进行通信，并提供有关 USB-C 插座上检测到的连接的信息。

当 TPS25751A 处于“APP”模式时，TI 建议使用标准模式或快速模式（即时钟速度不高于 400kHz）。但是，在加载补丁捆绑包的引导模式下，可以使用快速+ 模式（请参阅 f_{SCLS}）。

TPS25751A 具有一个 I²C 控制器接口端口。I²C 由 I2Cc_SDA、I2Cc_SCL 和 $\overline{\text{I2Cc_IRQ}}$ 引脚组成。该接口可用于对外部目标器件进行读取或写入。

在启动期间，TPS25751A 尝试从 7 位目标地址为 0x50 的外部 EEPROM 读取补丁和应用程序配置数据。EEPROM 必须至少为 32kb。

表 8-4. I²C 摘要

I²C 总线	类型	典型用法
I2Ct	目标	可以选择连接到外部 MCU。还用于加载补丁和应用程序配置。
I2Cc	控制器	连接到 I²C EEPROM、电池充电器。使用 LDO_3V3 引脚作为上拉电压。不支持多控制器配置。

8.3.10.2.1 I²C 接口说明

TPS25751A 支持标准模式和快速模式 I²C 接口。双向 I²C 总线由串行时钟 (SCL) 线和串行数据 (SDA) 线组成。这两种线都必须通过上拉电阻器连接至电源。只有当总线处于不忙状态时，才能启动数据传输。

当 SCL 输入为高电平时，控制器将发送启动条件（SDA 输入和输出端由高电平到低电平转换）以启动 I²C 通信。在发送启动条件之后，会发送器件地址字节，首先发送最高有效位 (MSB)，包括数据方向位 (R/W)。

接收到有效地址字节后，该器件以确认 (ACK) 响应，在 ACK 相关时钟脉冲的高电平期间，SDA 输入/输出为低电平。在 I²C 总线上，在每个时钟脉冲期间仅传输一个数据位。在时钟周期的高脉冲期间，SDA 线上的数据必须保持稳定，因为此时数据线上的变化会被解释为控制命令（启动或停止）。控制器会发送停止条件，即当 SCL 输入为高电平时，SDA 输入和输出由低电平到高电平转换。

在开始和停止条件之间，可以将任意数量的数据字节从发送器传输到接收器。每个八位字节后跟一个 ACK 位。发送器必须先释放 SDA 线，接收器才能发送 ACK 位。做出应答的器件必须在 ACK 时钟脉冲期间下拉 SDA 线路，这样，在 ACK 相关时钟周期的高脉冲期间，SDA 线路稳定为低电平。当目标接收器被寻址时，它必须在接收到

Copyright © 2026 Texas Instruments Incorporated

每个字节后生成一个 ACK。类似地，控制器必须在从目标发送器接收到每个字节之后生成一个 ACK。必须满足设置和保持时间才能正常运行。

控制器接收器在目标发送器将最后一个字节时钟输出后，通过将 SDA 线拉高不产生应答信号 (NACK)，以此向目标发送器指示数据结束。在这种情况下，发送器必须释放数据线，才能使控制器生成停止条件。

图 8-26 展示了传输的启动和停止条件。图 8-27 展示了用于传输一个位的 SDA 和 SCL 信号。图 8-28 展示了在最后一个时钟脉冲具有 ACK 或 NACK 的数据传输序列。

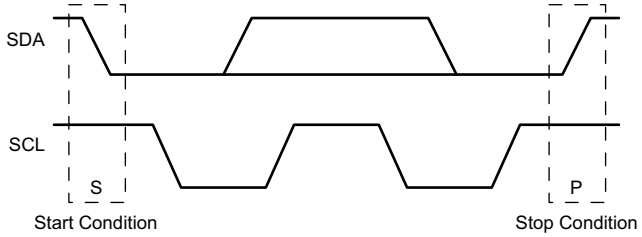


图 8-26. 启动和停止条件的 I²C 定义

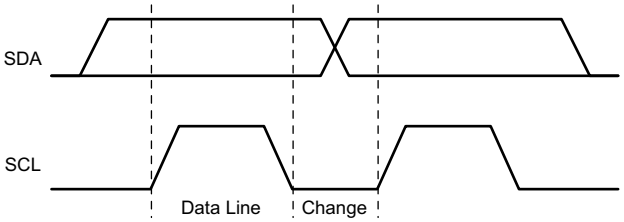


图 8-27. I²C 位传输

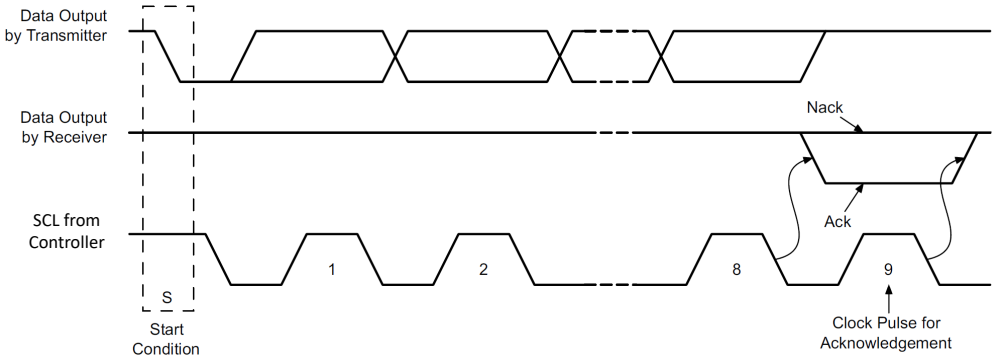


图 8-28. I²C 确认

8.3.10.2.1.1 I²C 时钟延展

TPS25751A 具有适用于 I²C 协议的时钟延展。TPS25751A 目标 I²C 端口可能会在接收（或发送）一个字节后将时钟线 (SCL) 保持为低电平，表示总线尚未准备好处理更多数据。与目标通信的控制器不得完成当前位的发送，必须等待时钟线实际变为高电平。当目标进行时钟延展时，时钟线保持低电平。

控制器需要等待时钟线转换为高电平加上额外的最短时间（在标准 100kbps I²C 中，此时间为 4 µs）后才再次将时钟拉至低电平。

任何时钟脉冲都可以延展，通常延展的是确认位之前或之后的时钟脉冲。

8.3.10.2.1.2 I²C 地址设置

I2C 控制器只能使用 I2Ct_SCL/SDA 加载补丁捆绑包。

Copyright © 2026 Texas Instruments Incorporated

一旦启动过程完成，该端口在 I2Ct_SCL/SDA 总线上具有一个由 ADCINx 引脚选择的唯一目标地址。

表 8-5. I2Ct_SCL/SDA 的 I²C 默认目标地址。

I²C 地址索引（从 ADCIN1 和 ADCIN2 解码）(1)	目标地址								启动期间可用
	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0	
#1	0	1	0	0	0	0	0	R/W	是
#2	0	1	0	0	0	0	1	R/W	是
#3	0	1	0	0	0	1	0	R/W	是
#4	0	1	0	0	0	1	1	R/W	是

(1) 有关 ADCIN1 和 ADCIN2 解码的详细信息，请参阅*通过搭接引脚配置默认行为*。

8.3.10.2.1.3 唯一地址接口

唯一地址接口允许 I²C 控制器和单个 TPS25751A 之间进行复杂的交互。I²C 目标子地址用于接收或响应主机接口协议命令。图 8-29 和图 8-30 显示了 I²C 目标接口的写入和读取协议，而图 8-31 中列出了相应的关键字来解释使用的术语。协议图的关键字信息位于 SMBus 规范中，并在此处进行了部分复述。

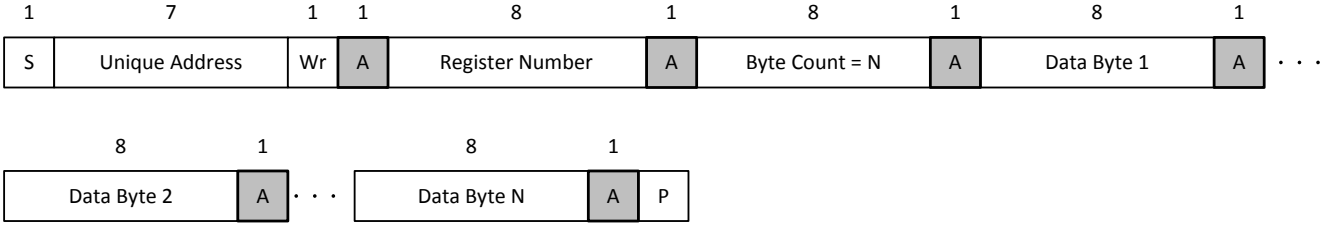


图 8-29. I²C 唯一地址写入寄存器协议

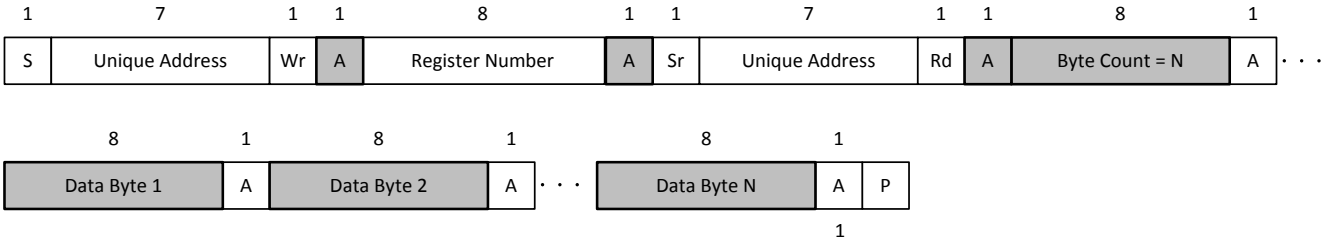
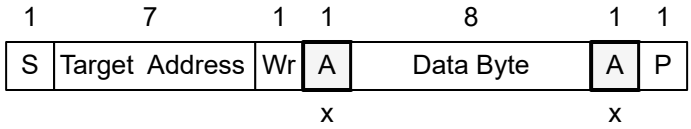


图 8-30. I²C 唯一地址读取寄存器协议

Copyright © 2026 Texas Instruments Incorporated



S Start condition
SR Repeated start condition
Rd Read (bit value of 1)
Wr Write (bit value of 0
X Field is required to have the value x
A Acknowledge (this bit position is either 0 for an ACK or 1 for a NACK)
P Stop condition

Controller-to-target

Target-to-controller

• • • Continuation of protocol

图 8-31. I²C 读取/写入协议关键字

8.3.10.2.1.4 通过搭接引脚配置默认行为

在引导过程中，器件会读取 ADCINx 引脚，并根据下表设置配置。然后，该器件尝试从 I2Cc 总线上的外部 EEPROM 加载配置。如果未检测到 EEPROM，则该器件等待外部主机加载配置。

当使用外部 EEPROM 时，每个器件连接到一个唯一的 EEPROM，不能由多个器件共享。外部 EEPROM 设置为 7 位目标地址 0x50。

表 8-6. 采用 ADCIN1 和 ADCIN2 的器件配置

ADCIN1 解码值(2)	ADCIN2 解码值(2)	I²C 地址索引(1)	电池电量耗尽引导配置
7	5	#1	AlwaysEnableSink：无论连接的电源提供多少电流，该器件始终启用灌电流路径。在加载配置之前，USB PD 保持禁用状态。该配置与外部嵌入式控制器一起使用。当存在电池充电器时，嵌入式控制器负责管理系统中的电池充电器。
5	5	#2	
2	0	#3	
1	7	#4	
7	0	#1	SafeMode：该器件未启用灌电流路径。在加载配置之前，USB PD 保持禁用状态。请注意，该配置可以将器件置于仅供电模式。当应用从 EEPROM 加载补丁时，建议使用此配置。当 PD 控制器负责管理电池充电器时，建议使用 SafeMode。
0	0	#2	
6	0	#3	
5	7	#4	

(1) 有关 I²C 地址索引的确切含义，请参阅表 8-5。
(2) 有关如何配置给定 ADCINx 解码值的信息，请参阅“ADCIN1 和 ADCIN2 的解码”。

Copyright © 2026 Texas Instruments Incorporated

8.3.11 数字内核

图 8-32 展示了数字内核的简化版方框图。

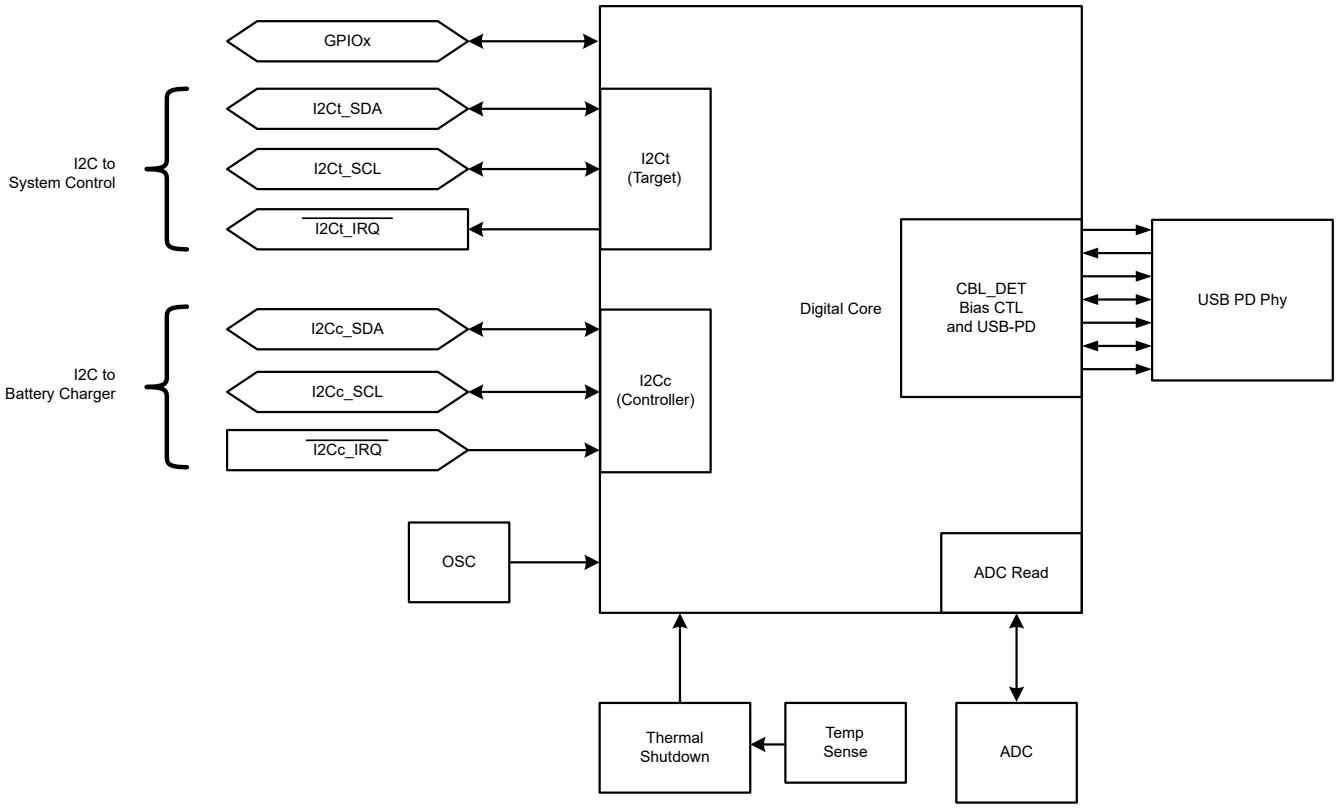


图 8-32. 数字内核方框图

8.4 器件功能模式

8.4.1 电源状态

TPS25751A 可在三种不同的电源状态之一下运行：工作、空闲或睡眠。现代待机模式是空闲模式的一个特殊情况。节 6.7 中总结了每个状态下可用的功能。该器件会根据处于运行状态和需要的电路在三种电源状态之间自动转换。请参阅图 8-33。在睡眠状态下，TPS25751A 会检测 Type-C 连接。在工作模式与空闲模式之间转换需要一段时间 (T)，而不执行以下任何活动：

- 传入的 USB PD 消息
- CC 状态变化
- GPIO 输入事件
- I^2C 事务
- 电压警报
- 故障警报

Copyright © 2026 Texas Instruments Incorporated

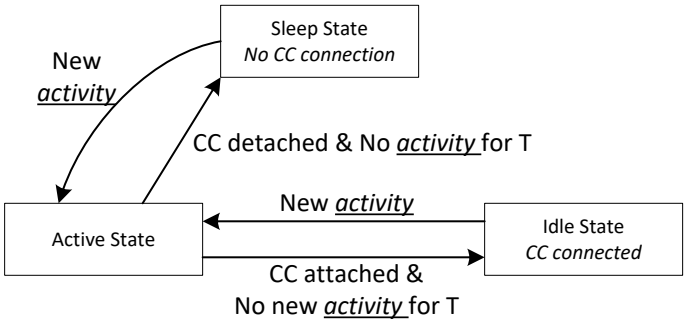


图 8-33. 电源状态的流程图

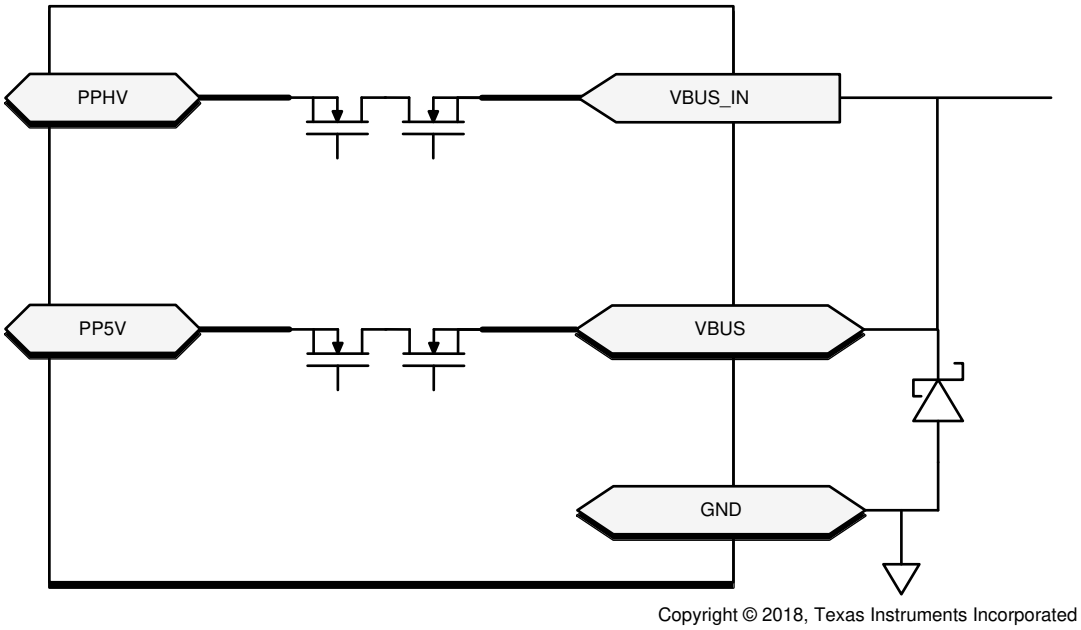
表 8-7. 功耗状态

	工作 PP_5V 拉电流模式(1)	工作 PP_HV 拉电流模式 3	工作灌电流模式 3	空闲 PP_5V 拉电流模式	空闲 PP_HV 拉电流模式	空闲灌电流模式	睡眠模式 2
PP_5V	启用	禁用	禁用	启用	禁用	禁用	禁用
PP_HV (TPS25751AD)	禁用	启用	启用	禁用	启用	启用	禁用
PP_EXT (TPS25751AS)	禁用	启用	启用	禁用	启用	启用	禁用
PP_CABLE	启用	启用	启用	启用	启用	启用	禁用
外部 CC1 端接	Rd	Rd	Rp 3.0A	Rd	Rd	Rp 3.0A	开路
外部 CC2 端接	开路	开路	开路	开路	开路	开路	开路

(1) 该模式用于：$I_{VIN_3V3,ActSrc}$
(2) 该模式用于：$I_{VIN_3V3,Sleep}$
(3) 该模式用于：$I_{VIN_3V3,ActSnk}$

8.4.2 肖特基器件可提供电流浪涌保护

为了防止因电缆中的电感效应而导致突然断开时有较大接地电流流入 TPS25751A，TI 建议在 VBUS 和接地之间放置一个肖特基二极管。



Copyright © 2018, Texas Instruments Incorporated

图 8-34. TPS25751AD 肖特基器件可提供电流浪涌保护

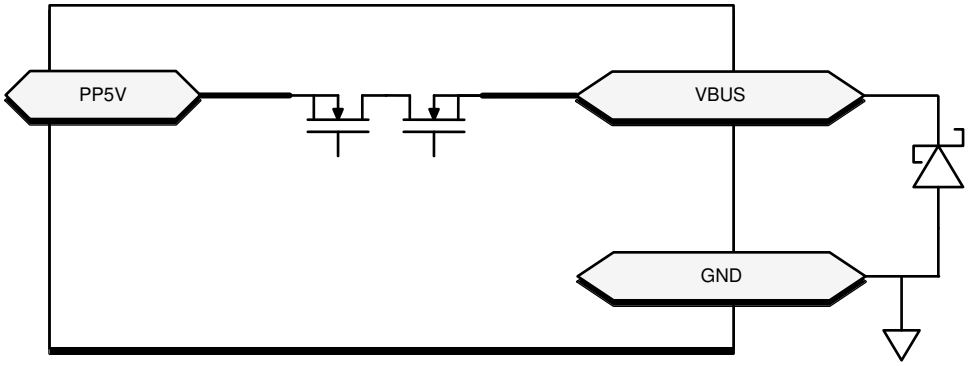


图 8-35. TPS25751AS 肖特基器件可提供电流浪涌保护

Copyright © 2026 Texas Instruments Incorporated

8.4.3 热关断

TPS25751A 在每个内部电源路径中都具有中央热关断功能以及独立热传感器。中央热关断功能会监测芯片的整体温度，并在芯片温度超过 T_{SD_MAIN} 的上升温度时禁用除监控电路之外的所有功能。温度关断具有的迟滞为 T_{SD_MAIN}，当温度降至低于该值时，器件会恢复正常运行。

电源路径热关断会监测每个内部 PP5V 到 VBUS 电源路径的温度，并在任何一个超过 T_{SD_PP5V} 时禁用电源路径和 VCONN 电源路径。温度关断具有 T_{SD_PP5V} 的磁滞，当温度回落到低于该值时，路径可以配置为恢复运行或保持禁用状态，直到通过固件重新启用。

Copyright © 2026 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TPS25751A 是一款独立式 Type-C PD 控制器，适用于仅电源的 USB PD 应用。USBCPD 应用程序自定义工具提供用于配置 TPS25751A 的图形界面，包括电源角色、数据角色、电池充电器集成、GPIO 和液体检测。Web 工具会生成一个二进制映像，该映像在引导期间编程到器件上。PD 控制器通过 I^2C 接口从外部 EEPROM 或 MCU 加载器件配置。

TPS25751A 适用于支持以下 PD 架构的单端口电源应用。

- 供电器件（源端）和耗电器件（接收端）设计
- 耗电器件（接收端）设计

9.2 典型应用

下面的方框图提供了完整系统架构的示例；某些模块可能并不适用于所有设计。

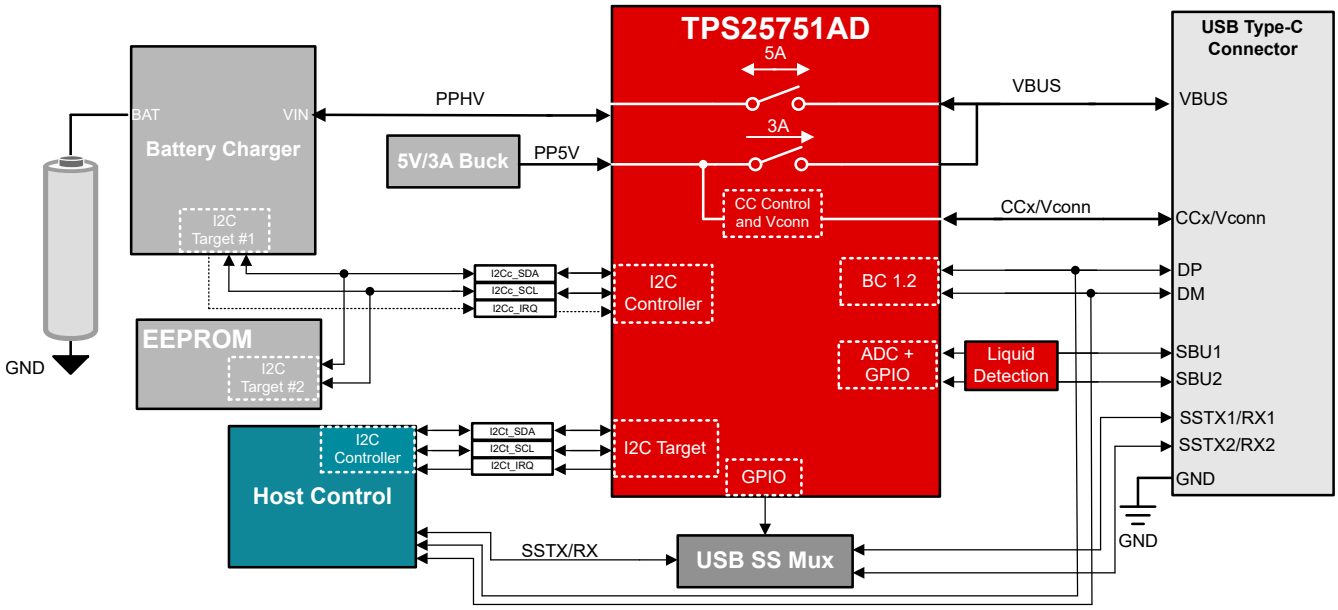


图 9-1. TPS25751AD 电池充电器和完整系统方框图

Copyright © 2026 Texas Instruments Incorporated

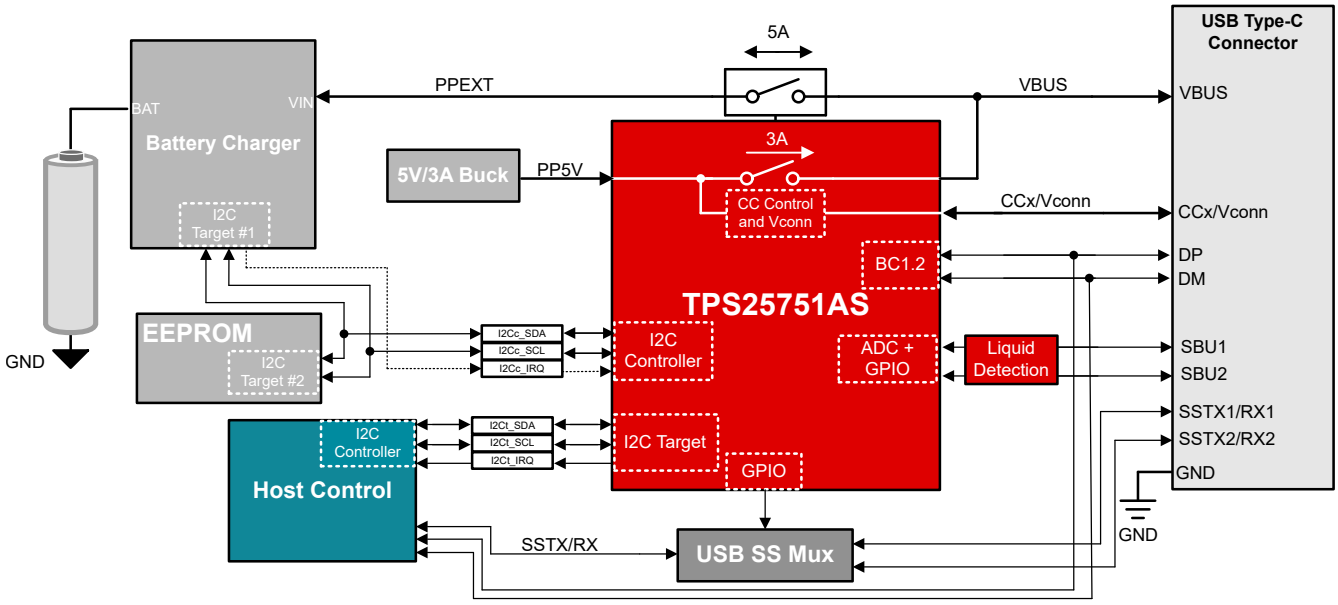


图 9-2. TPS25751AS 电池充电器和完整系统方框图

9.2.1 设计要求

9.2.1.1 液体检测设计要求

液体检测是 USB Type-C 端口中用于检测是否存在水分或碎屑的一种安全保护机制。TPS25751A 支持使用专用内部 ADC 引脚测量 Type-C 连接器上引脚之间的漏电压，从而检测液体。表 9-1 展示了在连接和未连接状态下可能发生的各种短路示例。

表 9-1. 液体检测电阻短路示例

电阻器	说明
RSaV	电阻短接至 VBUS
RSaCC	电阻短接至 CC
RSaG	电阻短接至 GND

Copyright © 2026 Texas Instruments Incorporated

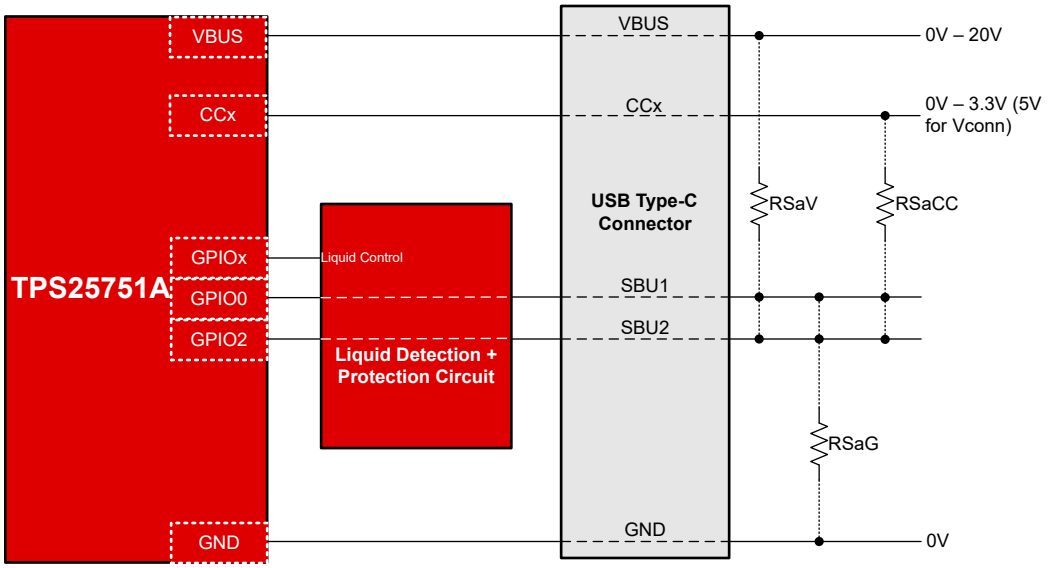


图 9-3. 液体检测案例

9.2.1.2 BC1.2 应用设计要求

PD 控制器使用 USB D+ 和 D- 引脚来提供 BC1.2 检测和广播。USB D+ 和 D- 通过 Type-C 连接器连接到 USB 主机 (DFP) 或 USB 器件 (UFP)，用于为数据端口应用充电。

9.2.1.3 USB 数据支持设计要求

对于 USB3 运行，SSTX/RX 多路复用至 Type-C 连接器。SuperSpeed 多路复用器通常具有两个控制信号：使能和插头方向。PD 控制器确定何时检测到连接并驱动所需的 GPIO 以控制 SuperSpeed 多路复用器。

9.2.2 详细设计过程

9.2.2.1 液体检测

TPS25751A 支持使用内置的内部 ADC 和带有外部电路的 GPIO 进行液体检测。 TPS25751A 液体检测方框图 — CC1 和 CC2 监测引脚 和 TPS25751A 液体检测方框图 — SBU1 和 SBU2 监测引脚 展示了使用 CC1/2 和 SBU1/2 引脚通过 TPS25751A 进行液体检测的硬件实现。当 VBUS 与监测引脚因液体发生短路时，TPD4S201 用于保护 ADC 引脚免受过压情况的影响。当检测到液体时，TPS25751A 会采取措施保护 Type-C 端口。使用嵌入式主机控制器的系统可利用主机接口进行额外的通知和控制。

表 9-2. 液体检测 GPIO 引脚功能

引脚	功能
GPIO0 和 GPIO2	内部 ADC，用于测量监控引脚上的偏置电压。
GPIOx	控制偏置电压以驱动监控引脚为高电平和低电平的输出 GPIO。
GPIOy	在保护器件检测到故障时启动 Type-C 错误恢复的输入 GPIO。

Copyright © 2026 Texas Instruments Incorporated

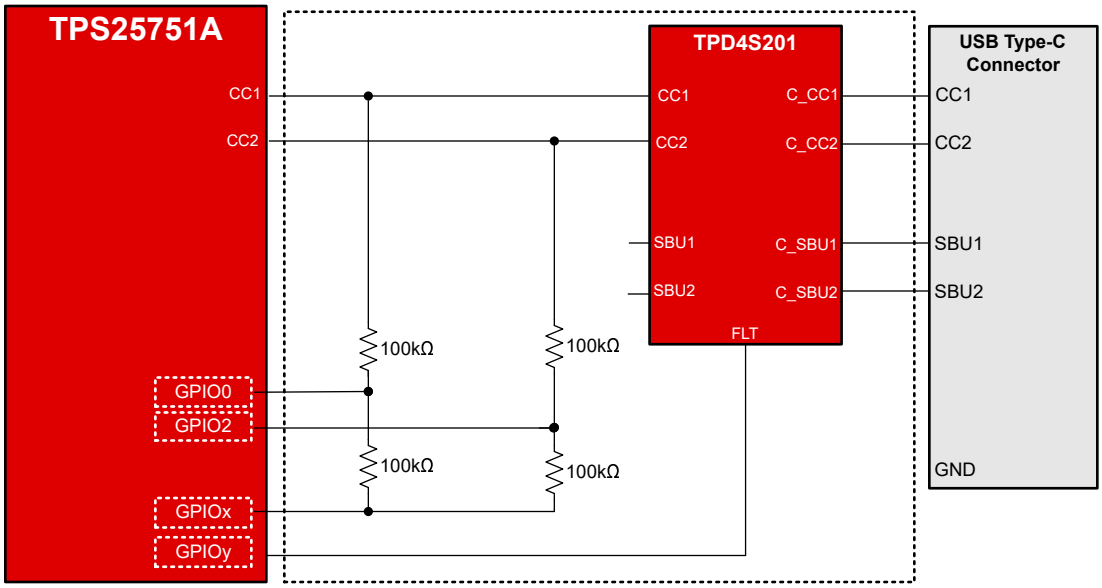


图 9-4. TPS25751A 液体检测方框图 — CC1 和 CC2 监测引脚

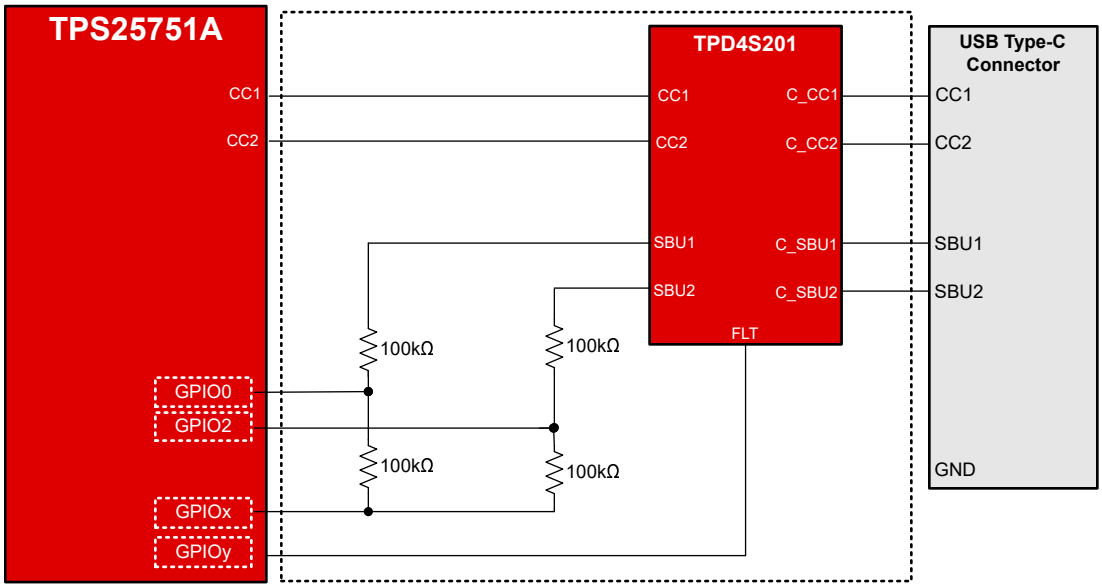


图 9-5. TPS25751A 液体检测方框图 — SBU1 和 SBU2 监测引脚

Copyright © 2026 Texas Instruments Incorporated

9.2.2.2 BC1.2 应用

TPS25751A 支持 BC1.2 检测和广播模式，可通过 Web 工具进行配置。

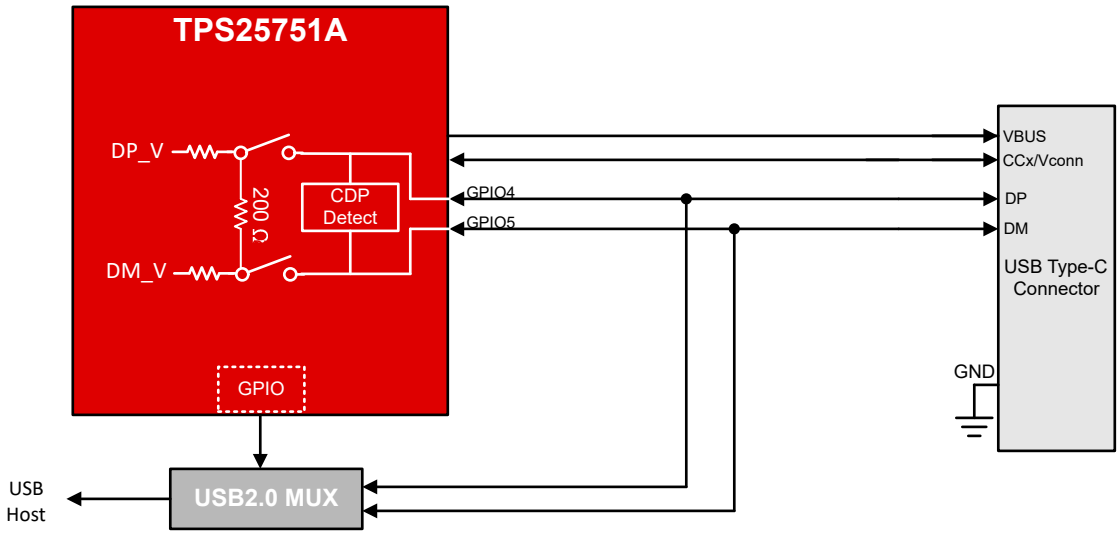


图 9-6. BC1.2 应用方框图

9.2.2.3 USB 数据支持

TPS25751A 支持高达 USB 3.2 第 2 代的 USB 数据速度。进入 USB 枚举时，TPS25751A 使用 GPIO 控制来控制 USB SuperSpeed 多路复用器 (TUSB1142)。GPIO 控制是使用应用程序自定义工具进行配置的，GPIO 事件可在技术参考手册中找到。

9.2.3 应用曲线

9.2.3.1 液体检测应用曲线

下图展示了禁用和启用腐蚀缓解功能时的液体检测行为。在 SBU2 引脚上的液体检测行为 - 无腐蚀缓解 和液体检测行为 - 腐蚀缓解 均检测到液体。液体检测的样本数量、时间和磁滞电压范围可通过 Web 工具进行配置。

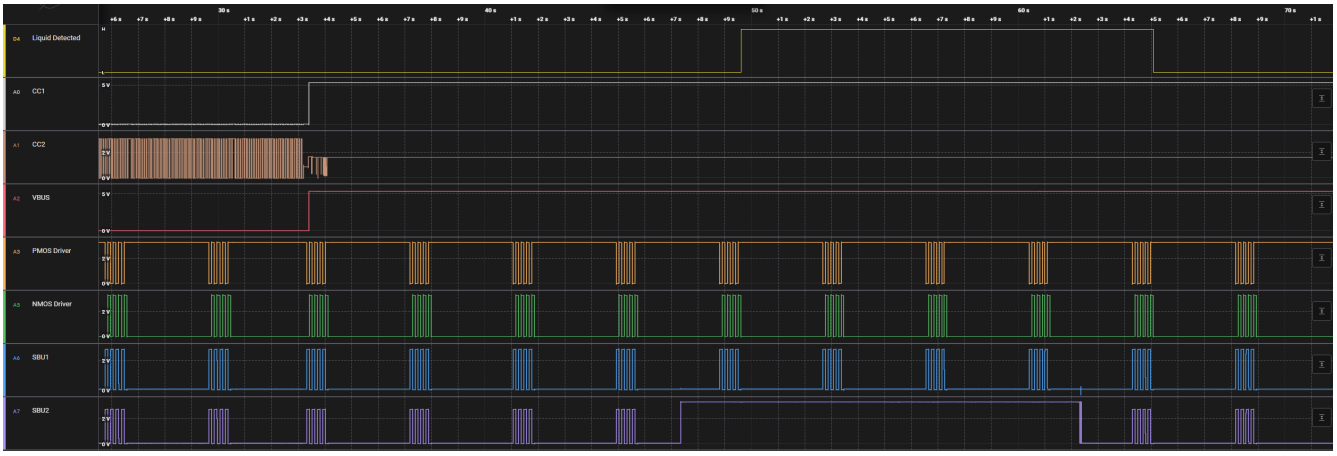


图 9-7. 液体检测行为 - 无腐蚀缓解

Copyright © 2026 Texas Instruments Incorporated

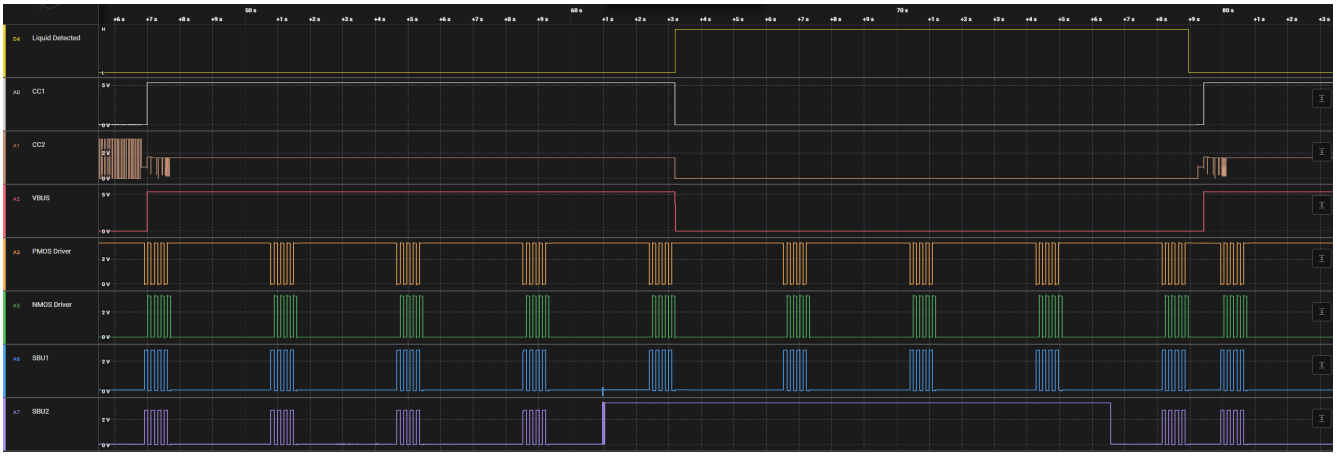


图 9-8. 液体检测行为 - 腐蚀缓解

9.2.3.2 BC1.2 应用曲线

下图展示了使用 TPS25751A 时的 BC1.2 广播和检测。

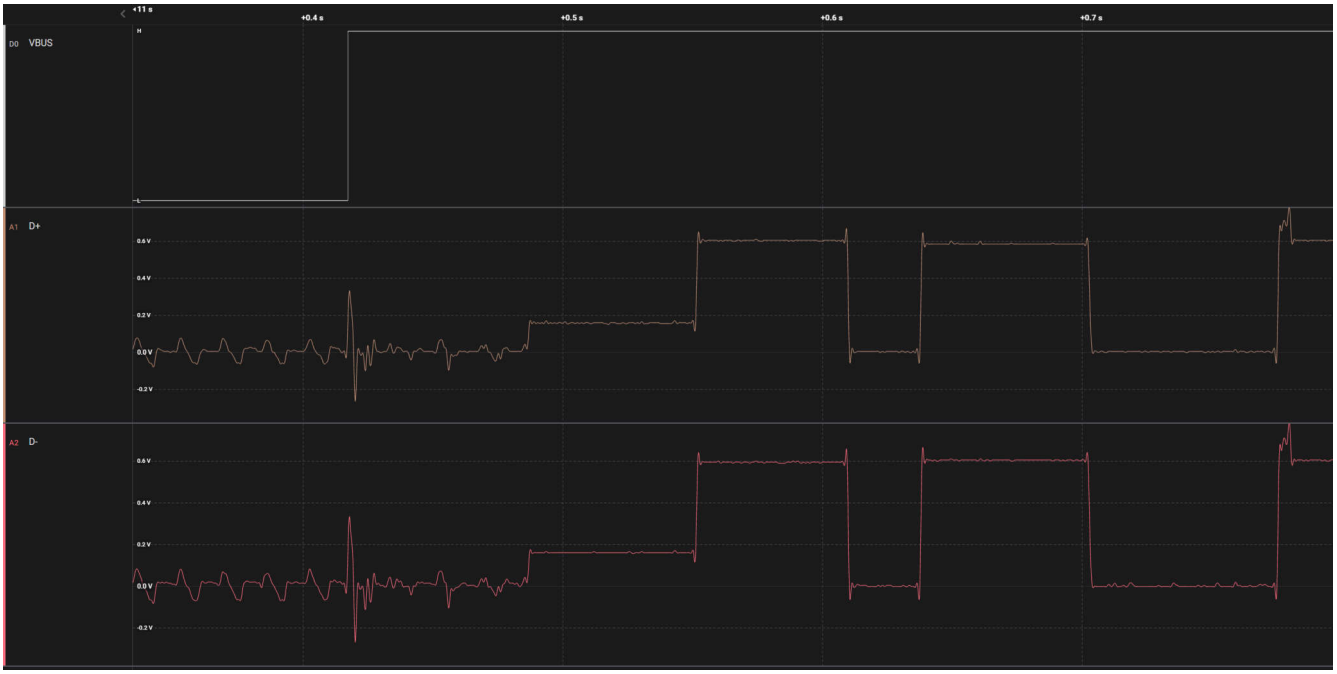


图 9-9. BC1.2 DCP 广播

Copyright © 2026 Texas Instruments Incorporated

9.2.3.2 BC1.2 应用曲线（续）

下图展示了使用 TPS25751A 时的 BC1.2 广播和检测。

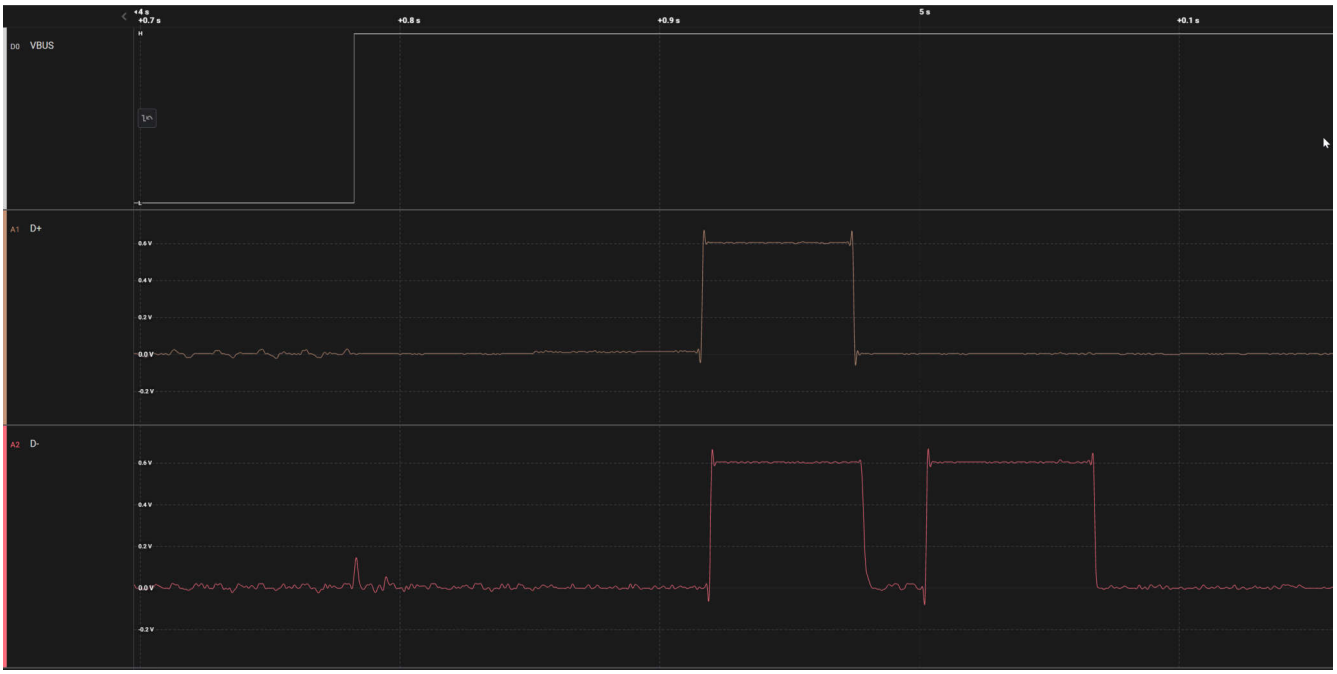


图 9-10. BC1.2 CDP 广播

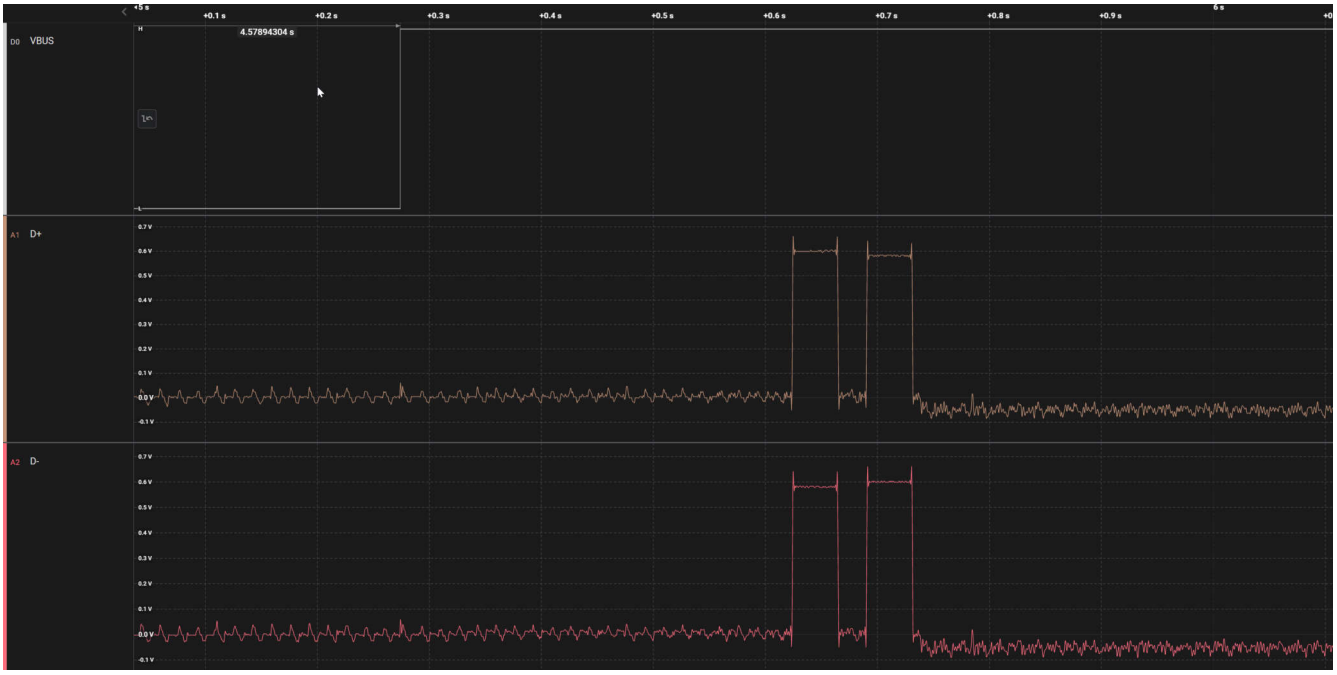


图 9-11. BC1.2 DCP 检测

Copyright © 2026 Texas Instruments Incorporated

9.2.3.2 BC1.2 应用曲线（续）

下图展示了使用 TPS25751A 时的 BC1.2 广播和检测。



图 9-12. BC1.2 CDP 检测

9.2.3.3 USB 数据支持应用曲线

下面展示了 USB SuperSpeed 多路复用器使用的控制信号。对于正常方向，CC1 引脚处于连接状态。对于翻转方向，CC2 引脚已连接。

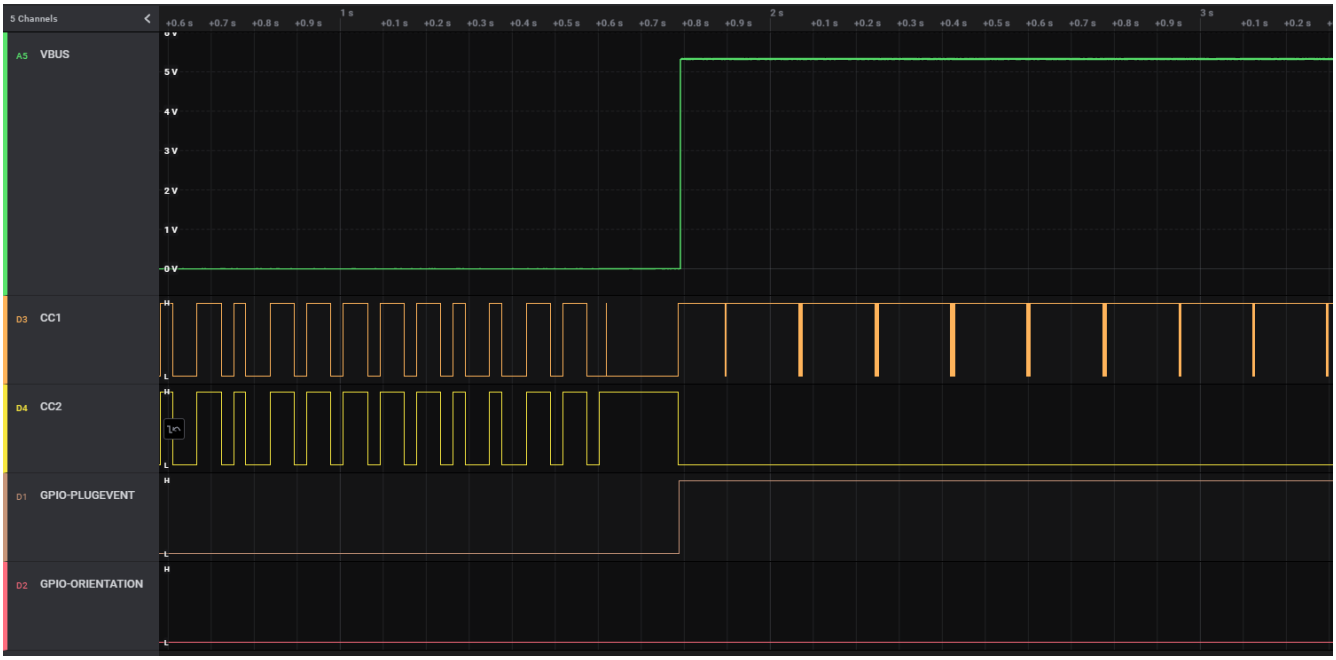


图 9-13. USB SuperSpeed 多路复用器控制 - 正常方向



图 9-14. USB SuperSpeed 多路复用器控制 - 翻转方向

Copyright © 2026 Texas Instruments Incorporated

9.3 电源相关建议

9.3.1 3.3V 电源

9.3.1.1 VIN_3V3 输入开关

VIN_3V3 输入是 TPS25751A 器件的主电源。VIN_3V3 开关（请参阅 *节 8.3.2*）是从 VIN_3V3 到 LDO_3V3 的单向开关，不允许电流从 LDO_3V3 回流到 VIN_3V3。当 3.3V 电源可用并且电池电量耗尽标志被清除时，此开关接通。建议电容 C_{VIN_3V3}（请参阅 *节 6.4*）必须从 VIN_3V3 引脚连接到 GND 引脚。请勿通过 VBUS 为 VIN_3V3 供电。

9.3.2 1.5V 电源

内部电路由 1.5V 电源供电。1.5V LDO 将电压从 LDO_3V3 降至 1.5V。1.5V LDO 为包括数字内核和存储器在内的所有内部低压数字电路供电。1.5V LDO 还可为所有内部低压模拟电路供电。将建议电容 C_{LDO_1V5}（请参阅 *节 6.4*）从 LDO_1V5 引脚连接到 GND 引脚。

9.3.3 建议的电源负载电容

节 6.4 列出了各种电源的建议电路板电容。典型电容是标称额定电容，必须将其放置在电路板上尽可能靠近引脚的位置。不得超过指定的引脚的最大电容。最小电容是在确保正常运行的情况下，容差和电压降额允许的最小电容。

9.4 布局

9.4.1 TPS25751AD – 布局

9.4.1.1 布局指南

适当的布线和放置可保持高速信号的完整性并改善电源路径的散热。如果遵循以下指南，则可轻松实现电源和高速数据信号的组合。最佳实践是咨询电路板制造部门以验证制造能力。

9.4.1.1.1 建议的过孔尺寸

建议使用适当的过孔拼接来为 VBUS 电源路径和接地承载电流。建议的最小过孔尺寸如下所示，但对于低密度 PCB 设计而言，更大的过孔是一个选项。单个过孔能够承载 1A 电流，通过电路板制造验证容差。建议在靠近 PD 控制器时包覆过孔。

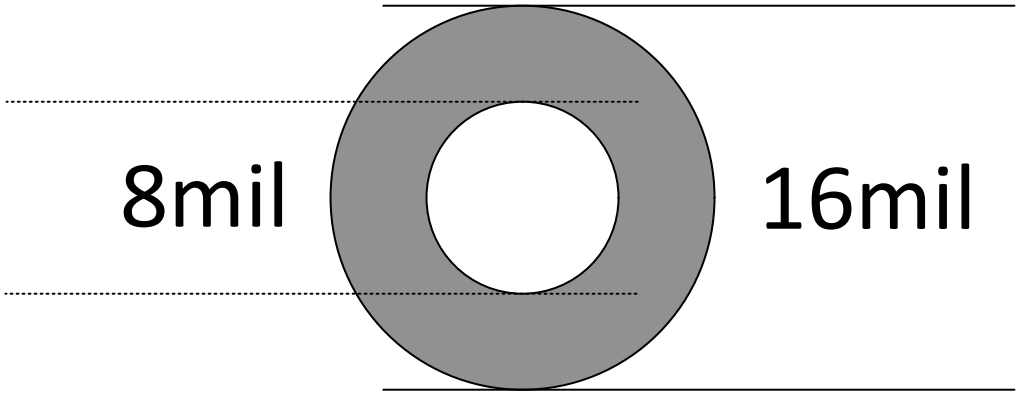


图 9-15. 建议的最小过孔尺寸

9.4.1.1.2 最小布线宽度

以下是模拟和数字引脚的最小布线宽度。布线宽度限制也由所用的电路板制造工艺定义。请咨询制造部门以确定最小布线宽度和容差。

表 9-3. 最小布线宽度

布线	最小宽度 (mil)
CC1、CC2	10
VIN_3V3，LDO	10
元件 GND	16
GPIO	4

Copyright © 2026 Texas Instruments Incorporated

9.4.1.2 布局示例

9.4.1.2.1 TPS25751AD 原理图布局示例

请遵循由其规格定义的超高速/高速信号的差分阻抗 (USB2.0)。所有 I/O 均被扇出以提供一个布线输出所有引脚的示例，并非所有设计都利用 TPS25751AD 上的所有 I/O。

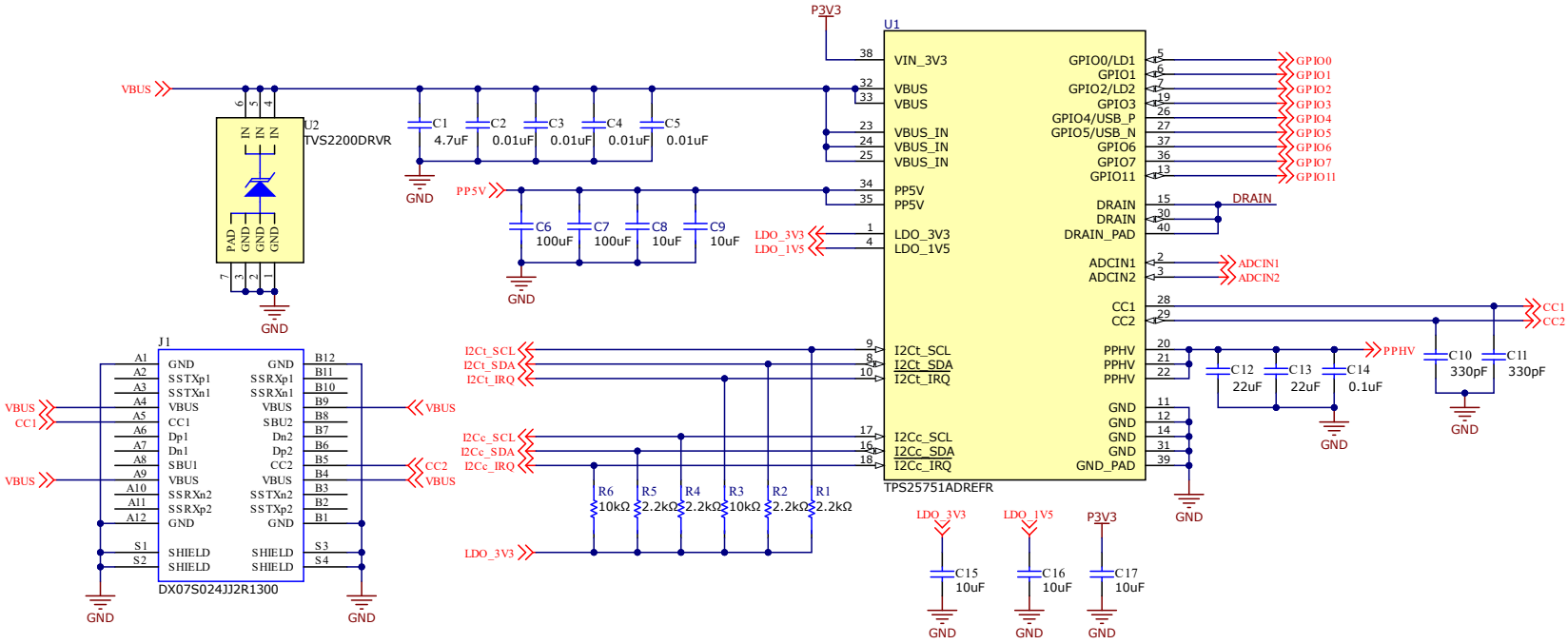


图 9-16. TPS25751AD 示例原理图

9.4.1.2.2 TPS25751AD 布局示例 – PCB 图

以下 TPS25751AD PCB 布局图展示了建议的布局、放置和布线。

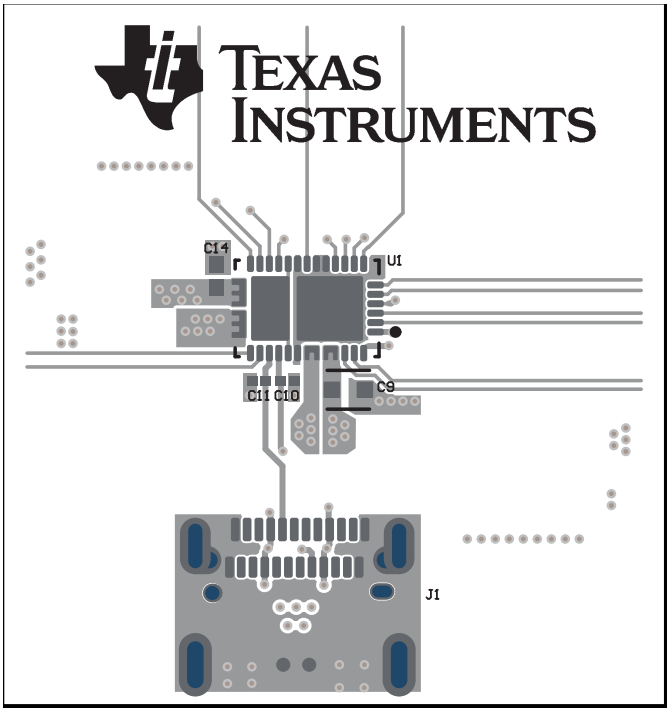


图 9-17. TPS25751AD PCB 布局 – 顶部复合图

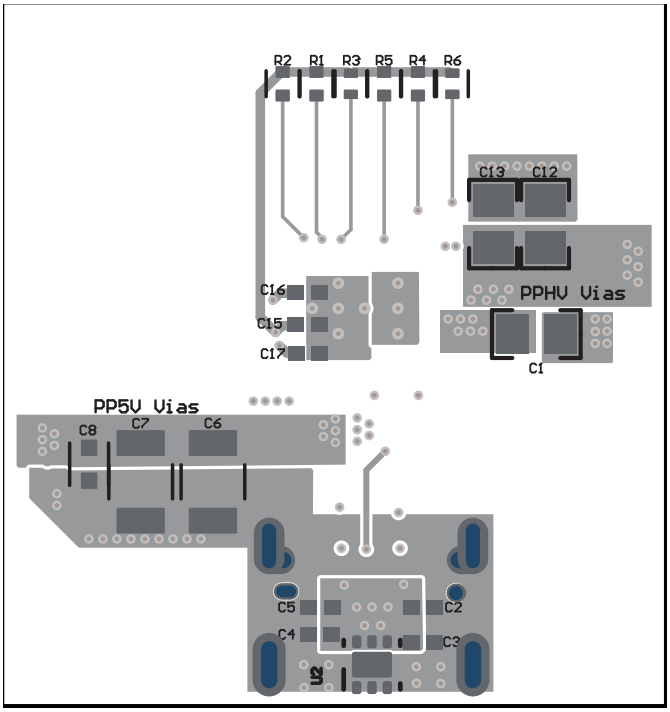


图 9-18. TPS25751AD PCB 布局 – 底部复合图

Copyright © 2026 Texas Instruments Incorporated

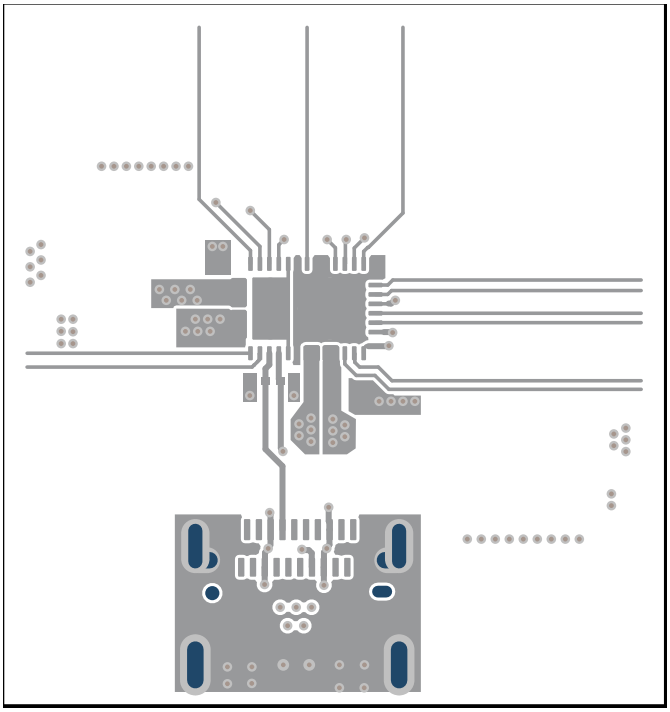


图 9-19. TPS25751AD PCB 布局 – 顶层布线

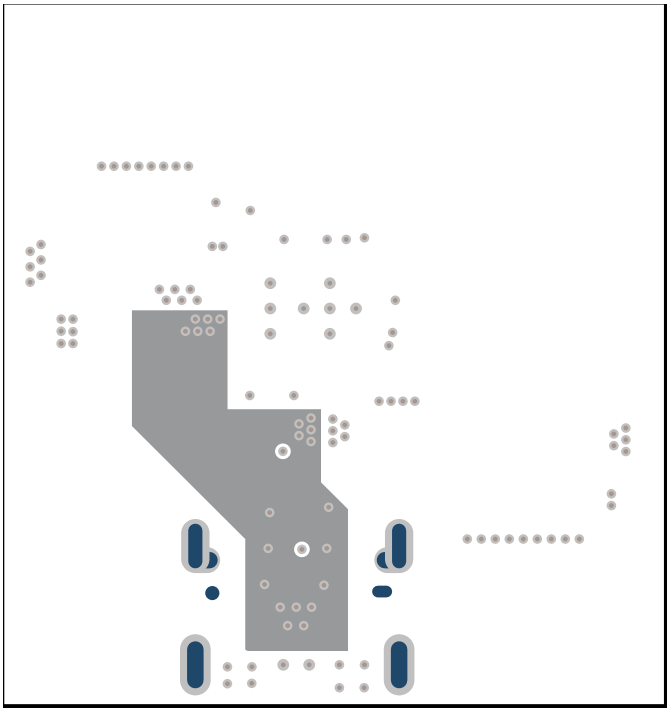


图 9-20. TPS25751AD PCB 布局 – 内部电源层

Copyright © 2026 Texas Instruments Incorporated

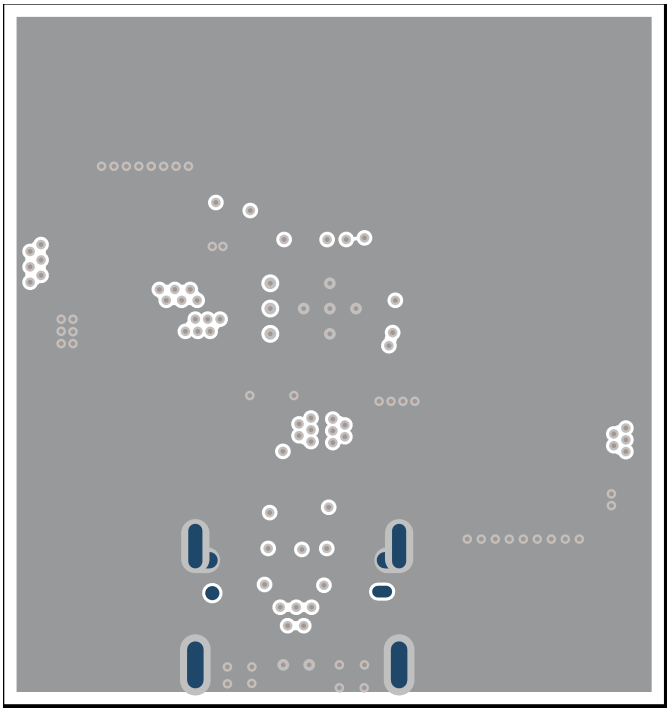


图 9-21. TPS25751AD PCB 布局 – GND 层

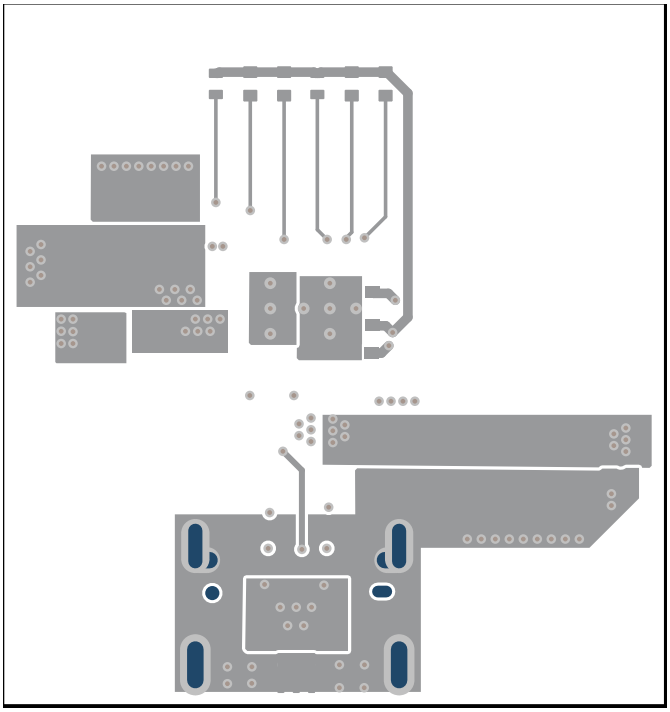


图 9-22. TPS25751AD PCB 布局 – 底层

Copyright © 2026 Texas Instruments Incorporated

9.4.1.2.2.1 TPS25751AD 元件放置

LDO_1V5（引脚 4）、LDO_3V3（引脚 1）和 VIN_3V3（引脚 38）

LDO_3V3、LDO_1V5 和 VIN_3V3 的去耦电容器（分别为 C15、C16 和 C17）需要尽可能靠近 TPS25751AD 器件放置，以实现卓越性能。为了更大限度地减小解决方案尺寸，将去耦电容器放置在底层，其接地焊盘位于 TPS25751AD 接地焊盘的正下方。如果放置在不同的层，则从 TPS25751AD 到去耦电容器的每个引脚最多可使用一个过孔。至少使用 10mil 的布线宽度来布置这三个布线，如果可能，最好使用 16mil 的布线宽度。

CC1（引脚 28）和 CC2（引脚 29）

CC1 (C11) 和 CC2 (C10) 电容需要尽可能靠近各自的引脚放置，并与 TPS25751AD 器件位于同一层。进行 CCx 布线时，请勿用过孔连接到 TPS25751AD 的 CCx 引脚与 CCx 电容器之间的另一层。检查以确保 CCx 电容器不会放置在构成天线的 CC 布线之外，而是使布线直接穿过 CCx 电容器焊盘，如示例布局中所示（请参阅“TPS25751AD PCB 布局 – 顶部复合图”）。至少使用 10mil 的布线宽度以支持 Vconn (5V/0.6A)。

9.4.1.2.2.2 TPS25751AD PP5V

10uF 去耦电容 (C9) 需要尽可能靠近 TPS25751AD 的 PP5V 引脚放置。请勿对 PP5V 使用布线。PP5V 电源平面的尺寸需要调整为支持高达 3.6A（提供拉电流时高达 3A，提供 Vconn 时为 600mA）。将 PP5V 引脚（引脚 34 和 35）连接到 5V 电源平面时，在靠近器件的位置并联至少使用 4 个过孔，以改善电流共享。尽量减少其他过孔或布线导致的颈项，较大颈项会降低电源平面的效率。

大容量电容器（C6、C7 和 C8）表示来自系统 5V 电源轨的电容，它们放置在同一 PP5V 电源平面上离 TPS25751AD 更远的位置。请参阅图 9-17 和图 9-18 查看放置位置和布线参考。

9.4.1.2.2.3 TPS25751AD PPHV

将 PPHV 去耦电容器（C12、C13 和 C14）尽可能靠近 TPS25751AD 放置，这些电容器不需要与器件位于同一层。PPHV 电源平面的大小需要支持高达 5A 的电流。将 PPHV 平面连接到不同的层时，每层更改至少要使用 6 个并联过孔。如果可能，强烈建议使用超过 6 个过孔来进行层更改，从而改善电流共享和效率。

9.4.1.2.2.4 TPS25751AD VBUS

VBUS（引脚 32 和 33）和 VBUS_IN（引脚 23、24 和 25）

将 VBUS 去耦电容器 (C1) 尽可能靠近 TPS25751AD 放置，该电容器不需要与器件位于同一层。如果需要 100W 应用，则 VBUS 电源平面的尺寸需要能够支持高达 5A 的电流。将 VBUS 引脚（引脚 32 和 33）平面连接到不同的层时，每层更改至少要使用 3 个过孔。将 VBUS_IN 引脚（引脚 23、24 和 25）平面连接到不同的层时，每层更改至少要使用 6 个过孔。请参阅图 9-17 和图 9-18 了解有关电容器和过孔的放置。

在 Type-C 端口/连接器上，建议从连接器 VBUS 引脚至少使用 6 个过孔来实现层更改。将 10nF 电容（C2、C3、C4 和 C5）和 22V TVS 二极管 (U2) 尽可能靠近连接器 VBUS 引脚放置，如图 9-18 所示。

从 Type-C 连接器到 TPS25751AD VBUS 引脚的 VBUS 电源平面布线时，尽量减少其他过孔和布线导致的电流瓶颈，以改善电流流动。图 9-20 使用一个内部层布线从连接器到 TPS25751AD 的 VBUS 平面。

9.4.1.2.2.5 TPS25751AD I/O（I2C、ADCIN、GPIO）

I2C、ADCIN1/2 和 GPIO 引脚

将这些布线从 TPS25751AD 扇出，如果需要，使用过孔将网连接到布线层。对于这些网，请使用 4mil 至 10mil 的布线宽度。

I2Cc_SDA/SCL/IRQ（引脚 8、9 和 10）和 I2Ct_SCL/SDA/IRQ（引脚 16、17 和 18）

尽量减小布线宽度变化以避免 I2C 通信问题。

ADCIN1 和 ADCIN2（引脚 2 和 3）

使 ADCINx 布线远离开关元件。如果使用电阻分压器，请将分压器靠近 LDO_3V3 或 LDO_1V5 放置。

Copyright © 2026 Texas Instruments Incorporated

GPIO (引脚 5、6、7、19、26、27、37、36 和 13)

以布线宽度并行连接的独立 GPIO 布线。使 GPIOx 布线远离开关元件。

9.4.1.2.2.6 TPS25751AD DRAIN

DRAIN 焊盘用于内部高压电源路径 (PPHV) 的散热。将漏极引脚 (引脚 15 和 30) 连接到 TPS25751AD 器件下方的漏极焊盘。将穿孔过孔从顶层的漏极焊盘连接到底层的覆铜，以帮助散热。可以添加额外的过孔以改善散热。

9.4.1.2.2.7 TPS25751AD GND

GND 焊盘用于 TPS25751AD 器件的散热。将 GND 引脚 (引脚 11、12、14 和 31) 连接到 TPS25751AD 器件下方的接地焊盘。将穿孔过孔从顶层的接地焊盘连接到底层的覆铜，以帮助散热。可以添加额外的过孔以改善散热。

9.4.2 TPS25751AS – 布局

9.4.2.1 布局指南

适当的布线和放置可保持高速信号的完整性并改善电源路径的散热。如果遵循以下指南，则可轻松实现电源和高速数据信号的组合。最佳实践是咨询电路板制造部门以验证制造能力。

9.4.2.1.1 建议的过孔尺寸

建议使用适当的过孔拼接来为 VBUS 电源路径和接地承载电流。建议的最小过孔尺寸如下所示，但对于低密度 PCB 设计而言，更大的过孔是一个选项。单个过孔能够承载 1A 电流，通过电路板制造验证容差。建议在靠近 PD 控制器时包覆过孔。

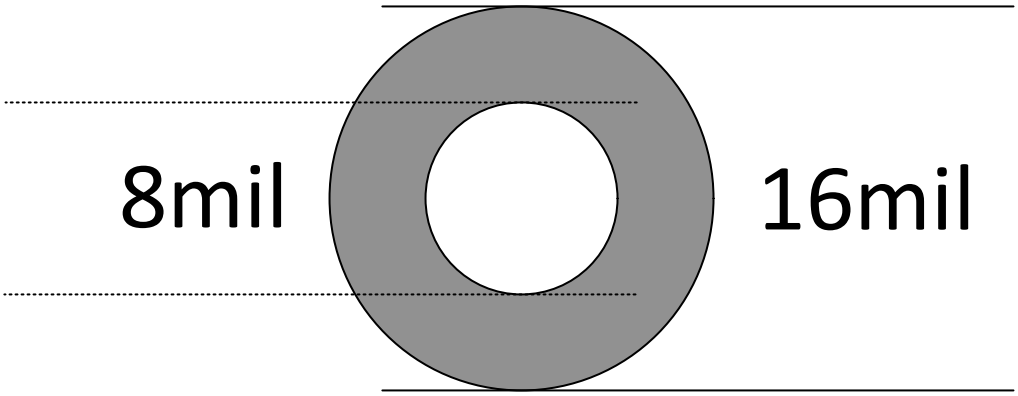


图 9-23. 建议的最小过孔尺寸

Copyright © 2026 Texas Instruments Incorporated

9.4.2.1.2 最小布线宽度

以下是模拟和数字引脚的最小布线宽度。布线宽度限制也由所用的电路板制造工艺定义。请咨询制造部门以确定最小布线宽度和容差。

表 9-4. 最小布线宽度

布线	最小宽度 (mil)
CC1、CC2	10
VIN_3V3，LDO	10
元件 GND	16
GPIO	4

9.4.2.2 布局示例

9.4.2.2.1 TPS25751AS 原理图布局示例

请遵循由其规格定义的超高速/高速信号的差分阻抗 (USB2.0)。所有 I/O 均被扇出以提供一个布线输出所有引脚的示例，并非所有设计都利用 TPS25751AS 上的所有 I/O。

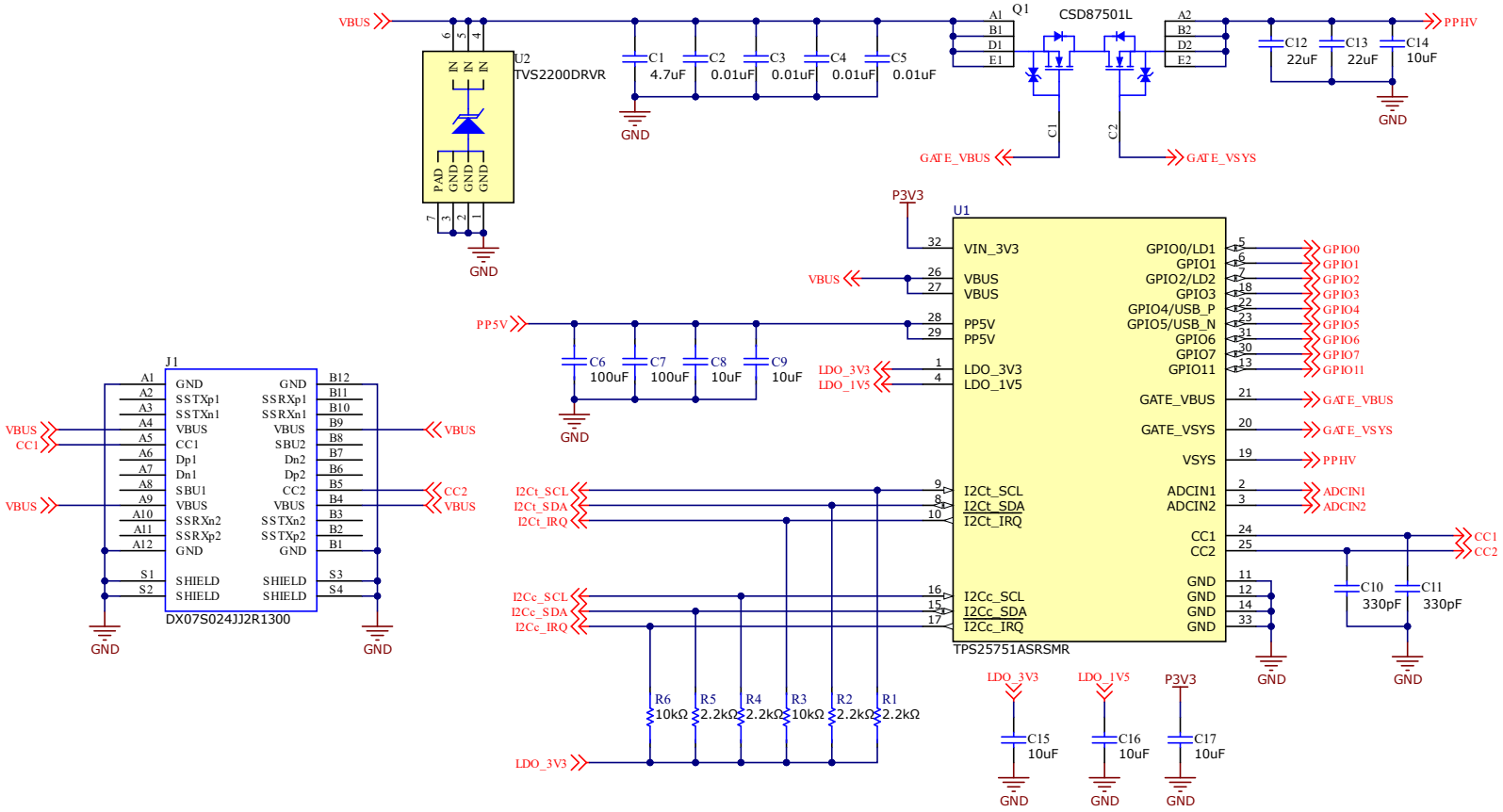


图 9-24. TPS25751AS 示例原理图

Copyright © 2026 Texas Instruments Incorporated

9.4.2.2.2 TPS25751AS 布局示例 – PCB 图

以下 TPS25751AS PCB 布局图展示了建议的布局、放置和布线。

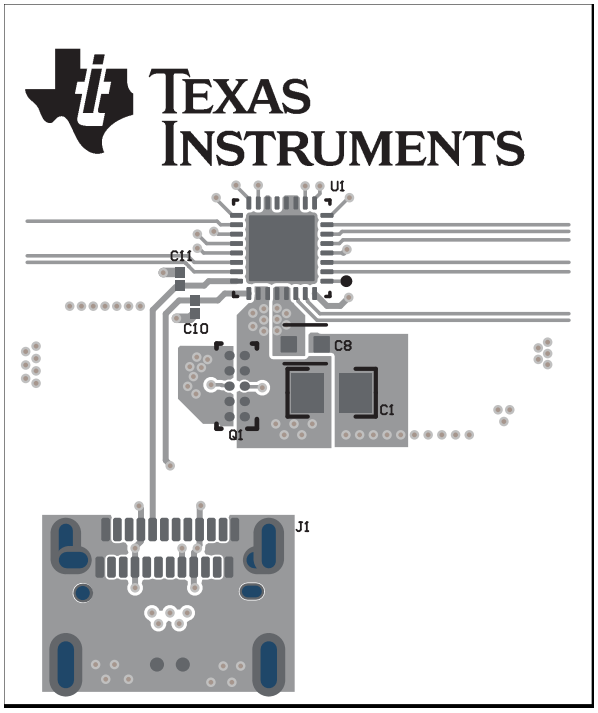


图 9-25. TPS25751AS PCB 布局 – 顶部复合图

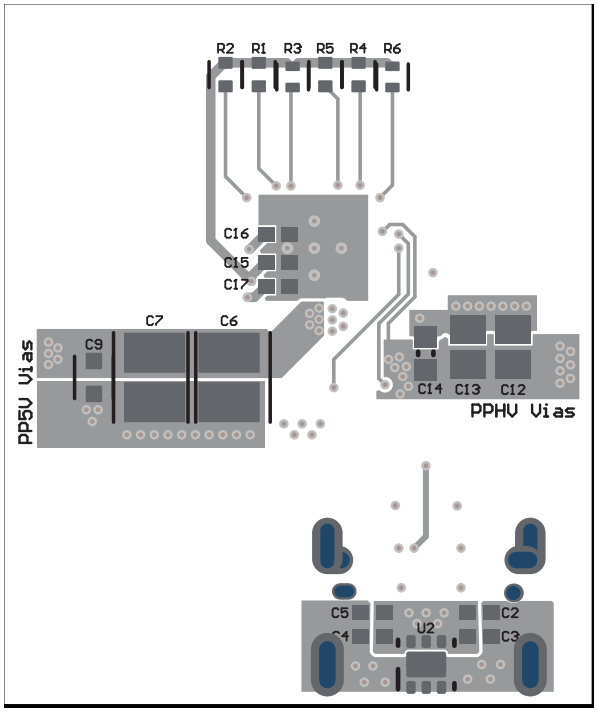


图 9-26. TPS25751AS PCB 布局 – 底部复合图

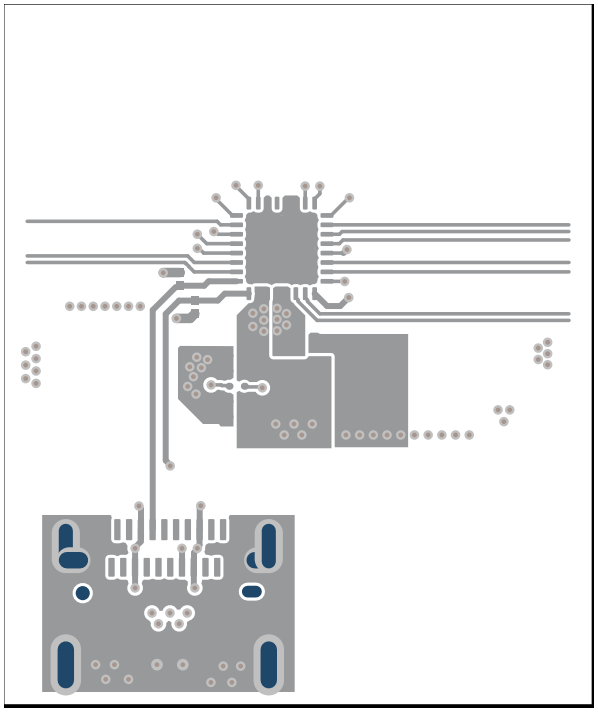


图 9-27. TPS25751AS PCB 布局 – 顶层布线

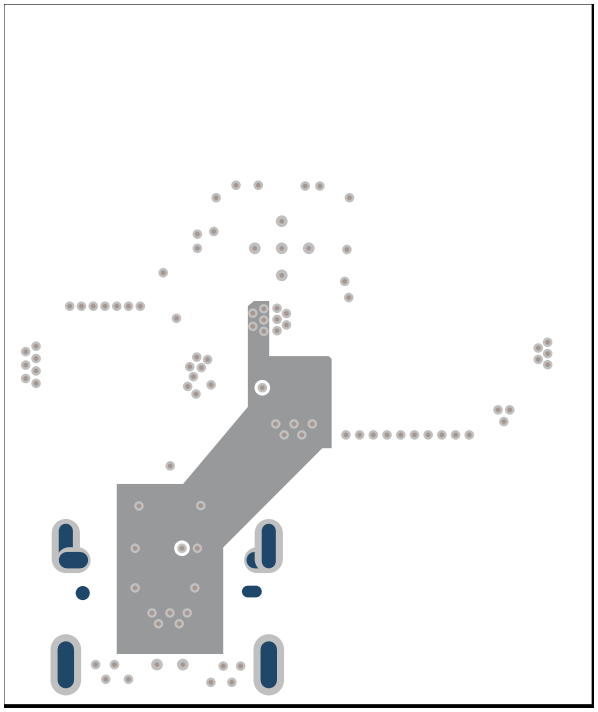


图 9-28. TPS25751AS PCB 布局 – 内部电源层

Copyright © 2026 Texas Instruments Incorporated

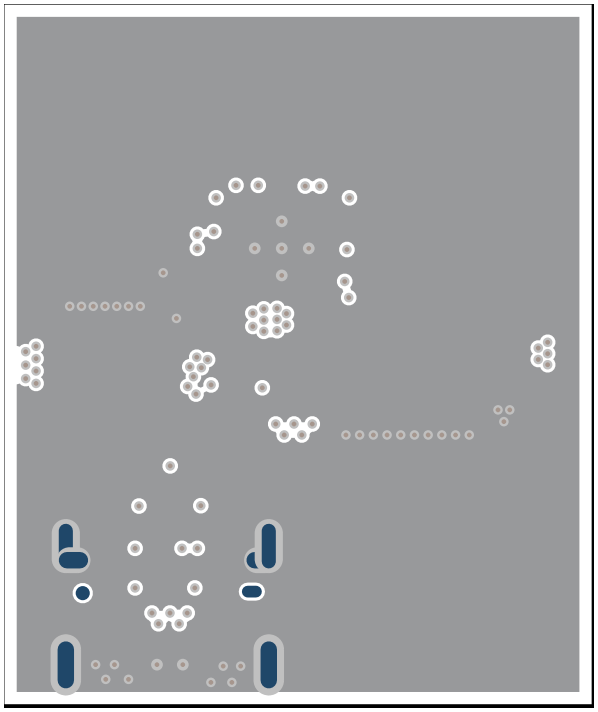


图 9-29. TPS25751AS PCB 布局 – GND 层

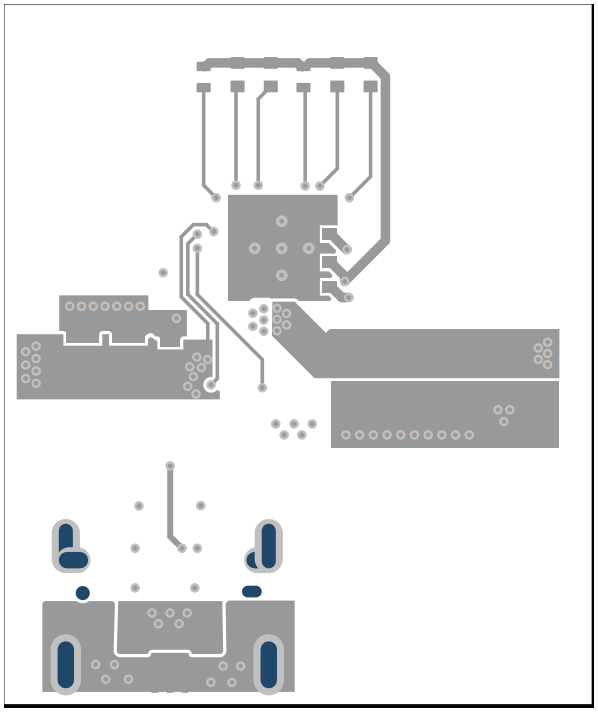


图 9-30. TPS25751AS PCB 布局 – 底层

Copyright © 2026 Texas Instruments Incorporated

9.4.2.2.2.1 TPS25751AS 元件放置

LDO_1V5（引脚 4）、LDO_3V3（引脚 1）和 VIN_3V3（引脚 32）

LDO_3V3、LDO_1V5 和 VIN_3V3 的去耦电容器（分别为 C15、C16 和 C17）需要尽可能靠近 TPS25751AS 器件放置，以实现卓越性能。为了更大限度地减小解决方案尺寸，将去耦电容器放置在底层，其接地焊盘位于 TPS25751AS 接地焊盘的正下方。如果放置在不同的层，则从 TPS25751AS 到去耦电容器的每个引脚最多可使用一个过孔。至少使用 10mil 的布线宽度来布置这三个布线，如果可能，最好使用 16mil 的布线宽度。

CC1（引脚 24）和 CC2（引脚 25）

CC1 (C11) 和 CC2 (C10) 电容需要尽可能靠近各自的引脚放置，并与 TPS25751AS 器件位于同一层。进行 CCx 布线时，请勿用过孔连接到 TPS25751AS 的 CCx 引脚与 CCx 电容器之间的另一层。检查以确保 CCx 电容器不会放置在 CC 走线外侧以免形成天线，而是应使走线直接穿过 CCx 电容器焊盘，如示例布局中所示（请参阅图 9-25）。至少使用 10mil 的布线宽度以支持 Vconn (5V/0.6A)。

9.4.2.2.2.2 TPS25751AS PP5V

10uF 去耦电容 (C8) 需要尽可能靠近 TPS25751AS 的 PP5V 引脚放置。请勿对 PP5V 使用布线。PP5V 电源平面的尺寸需要调整为支持高达 3.6A（提供拉电流时高达 3A，提供 Vconn 时为 600mA）。将 PP5V 引脚（引脚 28 和 29）连接到 5V 电源平面时，在靠近器件的位置并联至少使用 4 个过孔，以改善电流共享。尽量减少其他过孔或布线导致的颈项，较大颈项会降低电源平面的效率。大容量电容器（C6、C7 和 C9）表示来自系统 5V 电源轨的电容，它们放置在同一 PP5V 电源平面上离 TPS25751AS 更远的位置。请参阅图 9-25 和图 9-26 查看放置位置和布线参考。

9.4.2.2.2.3 TPS25751AS PP_EXT

将 PP_EXT 去耦电容器（C12、C13 和 C14）尽可能靠近 TPS25751AS 放置。这些电容器不需要与器件位于同一层。PP_EXT 电源平面的大小需要支持高达 5A 的电流。将 PP_EXT 平面连接到不同的层时，每层更改至少要使用 6 个并联过孔。如果可能，强烈建议使用超过 6 个过孔来进行层更改，从而改善电流共享和效率。

VSYS（引脚 19）

VSYS 引脚（引脚 19）可以使用布线（建议 6mil 布线宽度）连接到 PPHV 平面上的任何过孔。建议连接到靠近 VSYS N 沟道 MOSFET 源极引脚的过孔（示例原理图中 Q1 FET 的引脚 A2、B2、D2 和 E2），以提升反向电流检测保护功能。有关 RCP 的其他信息，请参阅 RCP 的详细说明。

9.4.2.2.2.4 TPS25751AS VBUS

VBUS（引脚 26 和 27）

将 VBUS 去耦电容器 (C1) 尽可能靠近 TPS25751AS 放置，该电容器不需要与器件位于同一层。如果需要 100W 应用，则 VBUS 电源平面的尺寸需要能够支持高达 5A 的电流。将 VBUS 引脚（引脚 26 和 27）平面连接到不同的层时，每层更改至少要使用 3 个过孔。将 VBUS 电源平面连接到不同的层时，每层更改至少要使用 6 个过孔。请参阅图 9-25 和图 9-26 了解有关电容器和过孔的放置。

在 Type-C 端口/连接器上，建议从连接器 VBUS 引脚至少使用 6 个过孔来实现层更改。将 10nF 电容（C2、C3、C4 和 C5）和 22V TVS 二极管 (U2) 尽可能靠近连接器 VBUS 引脚放置，如图 9-26 所示。

从 Type-C 连接器到 TPS25751AS VBUS 引脚的 VBUS 电源平面布线时，尽量减少其他过孔和布线导致的颈项，以改善电流流动。图 9-28 中所示的示例布局将 VBUS 平面从连接器布线到 TPS25751AS。

9.4.2.2.2.5 TPS25751AS I/O

I2C、ADCIN1/2 和 GPIO 引脚

将这些布线从 TPS25751AS 扇出，如果需要，使用过孔将网连接到布线层。对于这些网，请使用 4mil 至 10mil 的布线宽度。

I2Cc_SDA/SCL/IRQ（引脚 8、9 和 10）和 I2Ct_SCL/SDA/IRQ（引脚 15、16 和 17）

Copyright © 2026 Texas Instruments Incorporated

尽量减小布线宽度变化以避免 I2C 通信问题。

ADCIN1 和 ADCIN2（引脚 2 和 3）

使 ADCINx 布线远离开关元件。如果使用电阻分压器，请将分压器靠近 LDO_3V3 或 LDO_1V5 放置。

GPIO（引脚 5、6、7、13、18、22、23、30 和 31）

以布线宽度并行连接的独立 GPIO 布线。使 GPIOx 布线远离开关元件。

9.4.2.2.2.6 TPS25751AS PPEXT 栅极驱动器

GATE_VSYS（引脚 20）

GATE_VSYS 引脚（引脚 20）可以使用布线（建议 6mil 布线宽度）连接到源极接 PPHV 的 N 沟道 MOSFET 的栅极引脚。建议**不要**布置过孔直接连接到 N 沟道 MOSFET 的栅极引脚，而是使用过孔将 GATE_VSYS 引脚从 TPS25751AS 连接到 N 沟道 MOSFET 的栅极引脚。请参阅图 9-25 和图 9-26 查看有关如何连接布线的示例。

GATE_VBUS（引脚 21）

GATE_VBUS 引脚（引脚 21）可以使用布线（建议 6mil 布线宽度）连接到源极接 VBUS 的 N 沟道 MOSFET 的栅极引脚。建议**不要**布置过孔直接连接到 N 沟道 MOSFET 的栅极引脚，而是使用过孔将 GATE_VBUS 引脚从 TPS25751AS 连接到 N 沟道 MOSFET 的栅极引脚。请参阅图 9-25 和图 9-26 查看有关如何连接布线的示例。

9.4.2.2.2.7 TPS25751AS GND

GND 焊盘用于 TPS25751AS 器件的散热。将 GND 引脚（11、12 和 14）连接到 TPS25751AS 器件下方的接地焊盘。将穿孔过孔从顶层的接地焊盘连接到底层的覆铜，以帮助散热。可以添加额外的过孔以改善散热。

Copyright © 2026 Texas Instruments Incorporated

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.2 文档支持

10.2.1 相关文档

- *USB-PD 规格*
- *USB 电力输送规格*

10.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
May 2026	*	初始发行版

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS25751ADREFR	Active	Production	WQFN (REF) | 38	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	25751A D
TPS25751ASRSMR	Active	Production	VQFN (RSM) | 32	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	25751A S

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

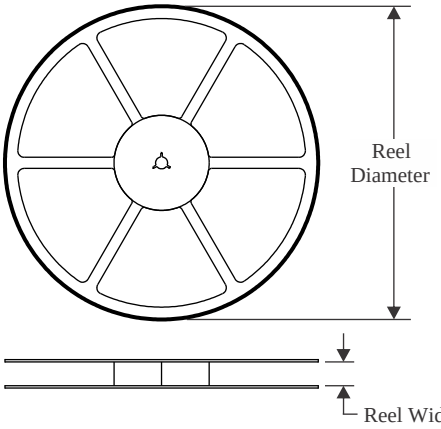
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

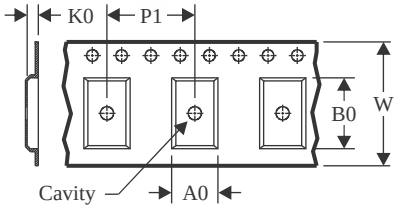
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

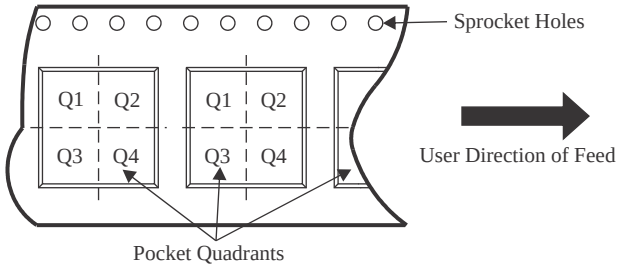


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

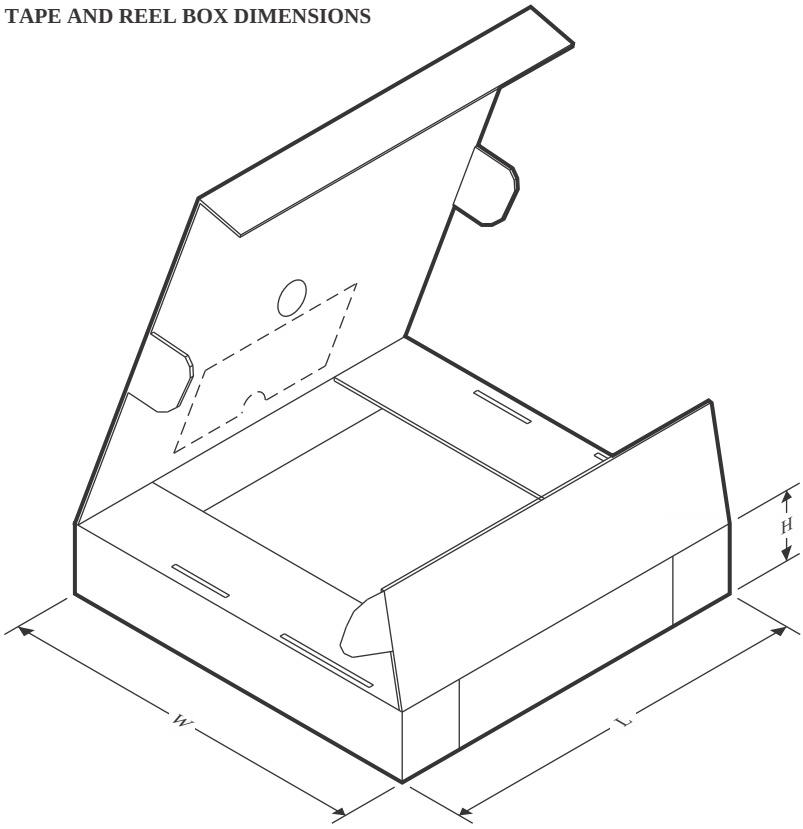
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS25751ADREFR	WQFN	REF	38	3000	330.0	12.4	4.3	6.3	1.1	8.0	12.0	Q2
TPS25751ASRSMR	VQFN	RSM	32	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

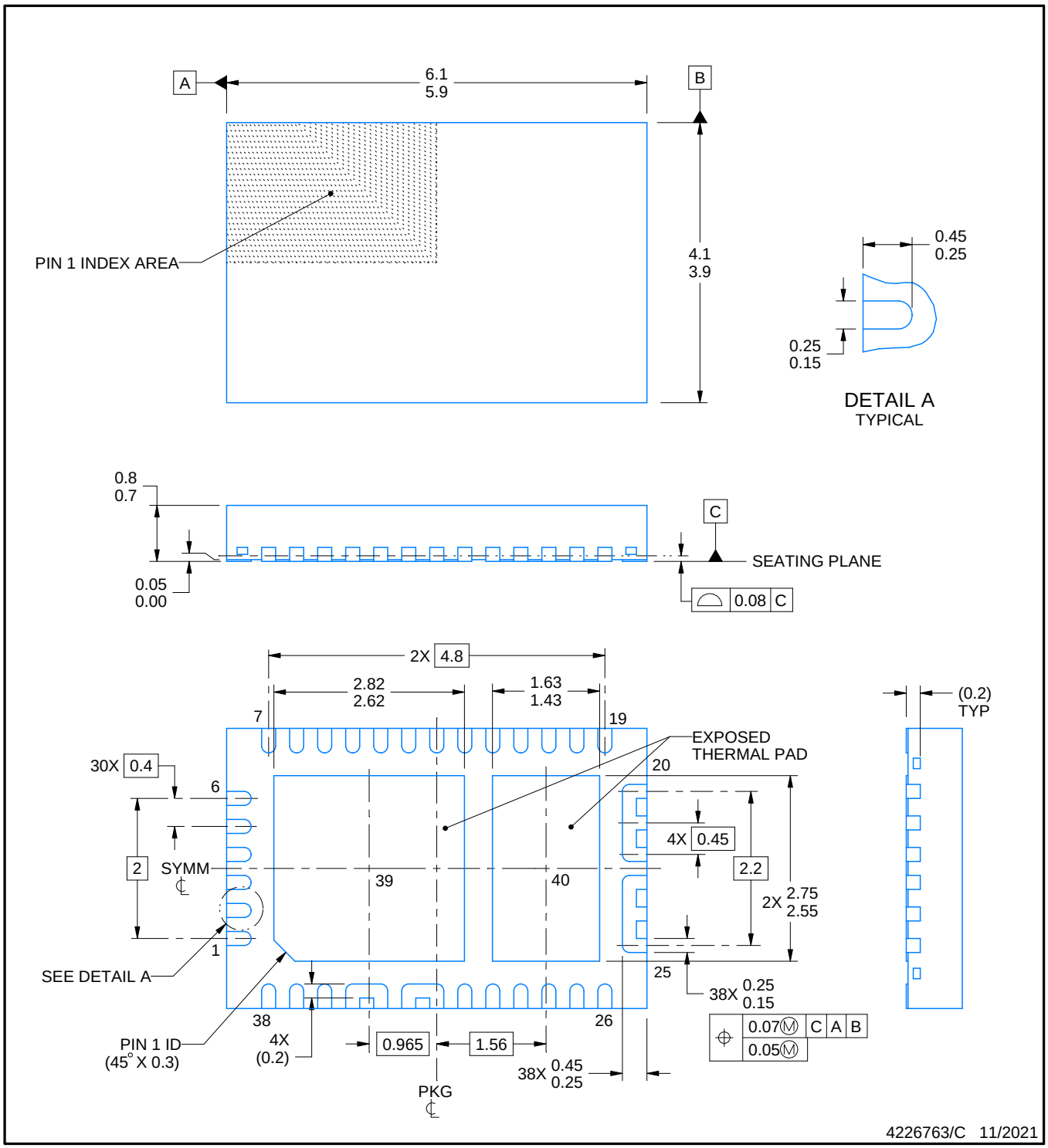
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS25751ADREFR	WQFN	REF	38	3000	360.0	360.0	36.0
TPS25751ASRSMR	VQFN	RSM	32	3000	360.0	360.0	36.0

REF0038A

PACKAGE OUTLINE

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

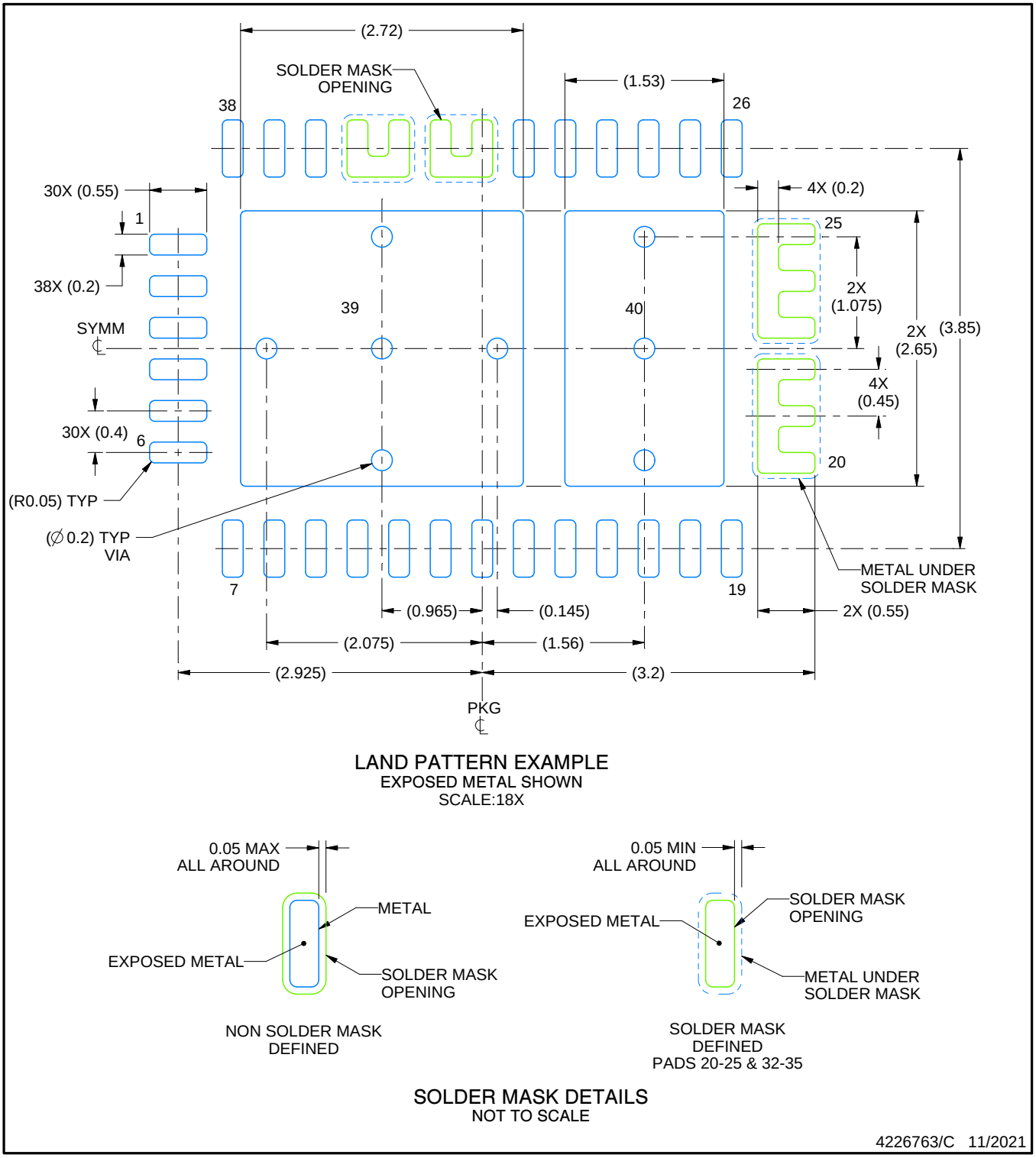
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pads must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

REF0038A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

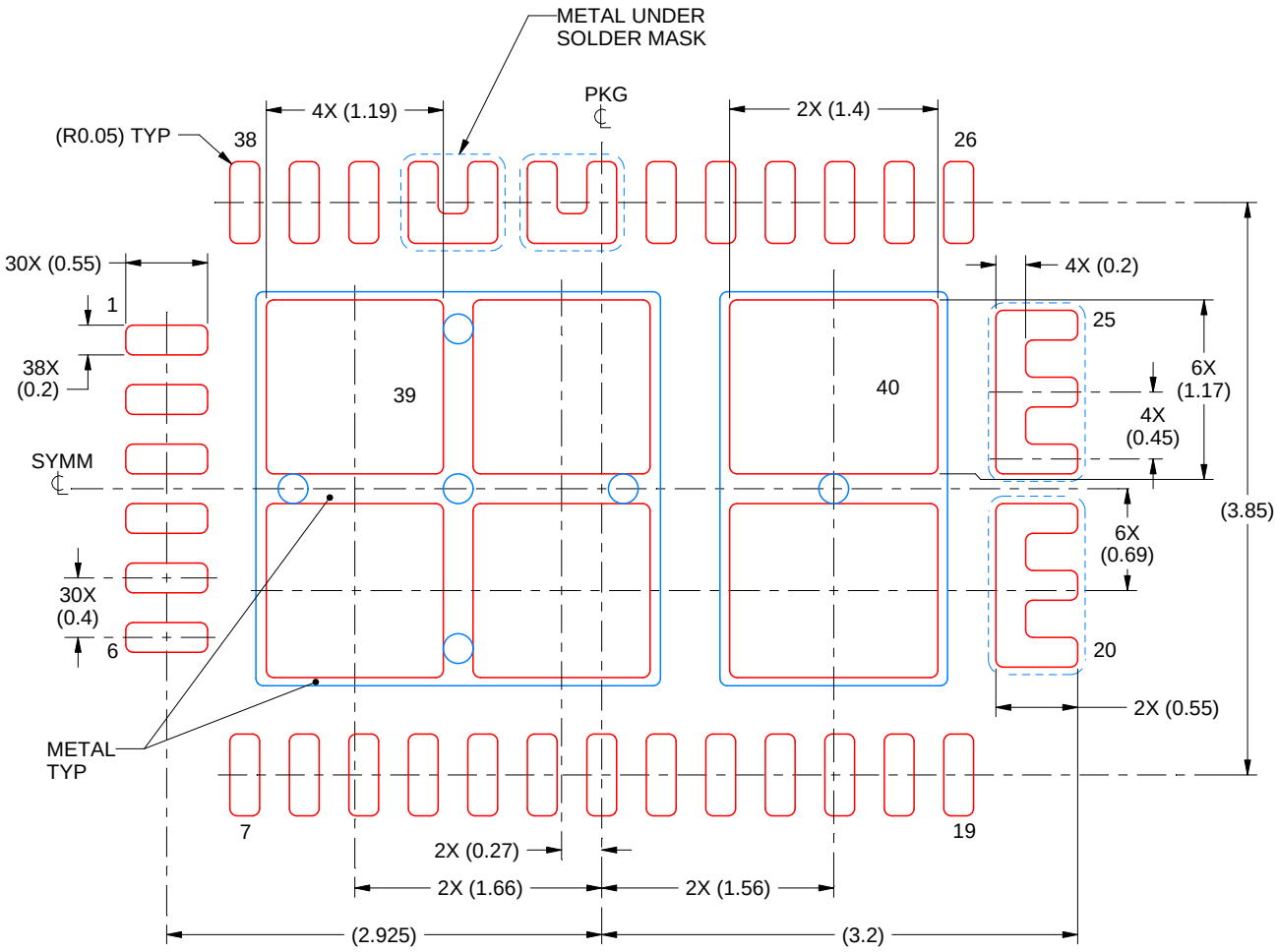
4. This package is designed to be soldered to thermal pads on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

REF0038A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PADS 39
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

EXPOSED PADS 40
80% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

SCALE:20X

4226763/C 11/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

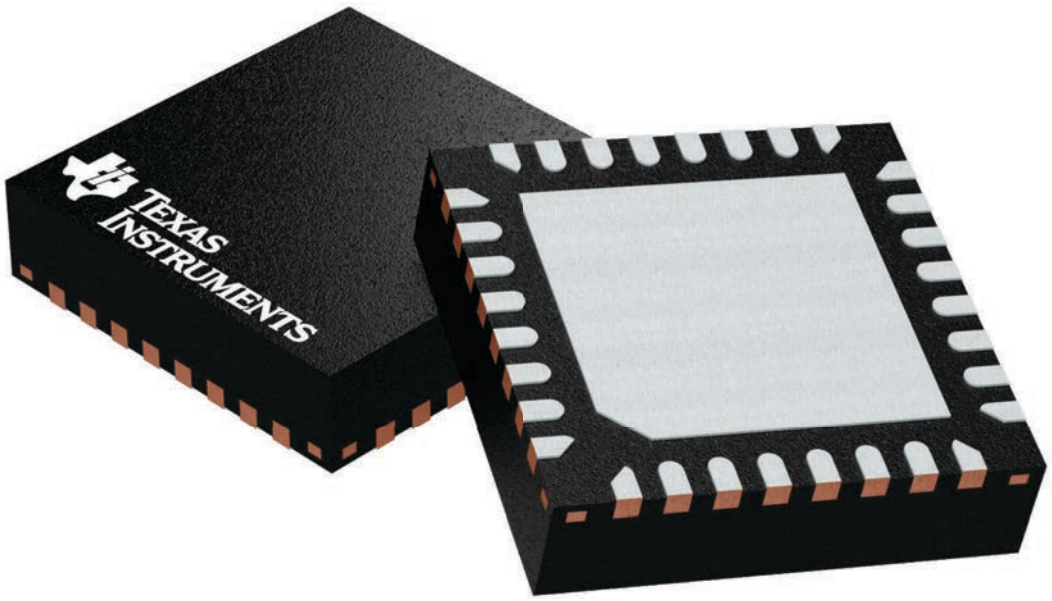
RSM 32

VQFN - 1 mm max height

4 x 4, 0.4 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



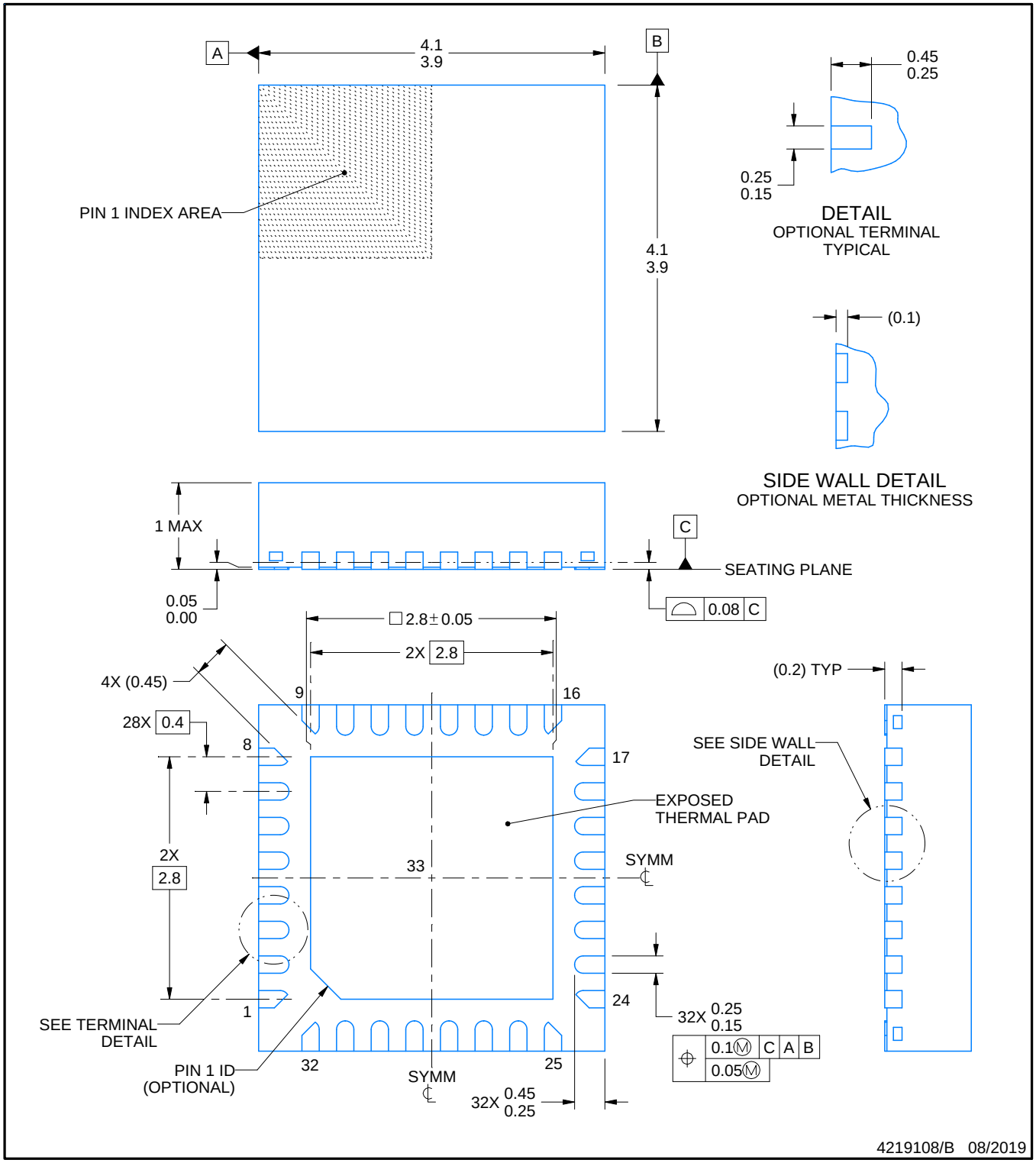
4224982/A

PACKAGE OUTLINE

RSM0032B

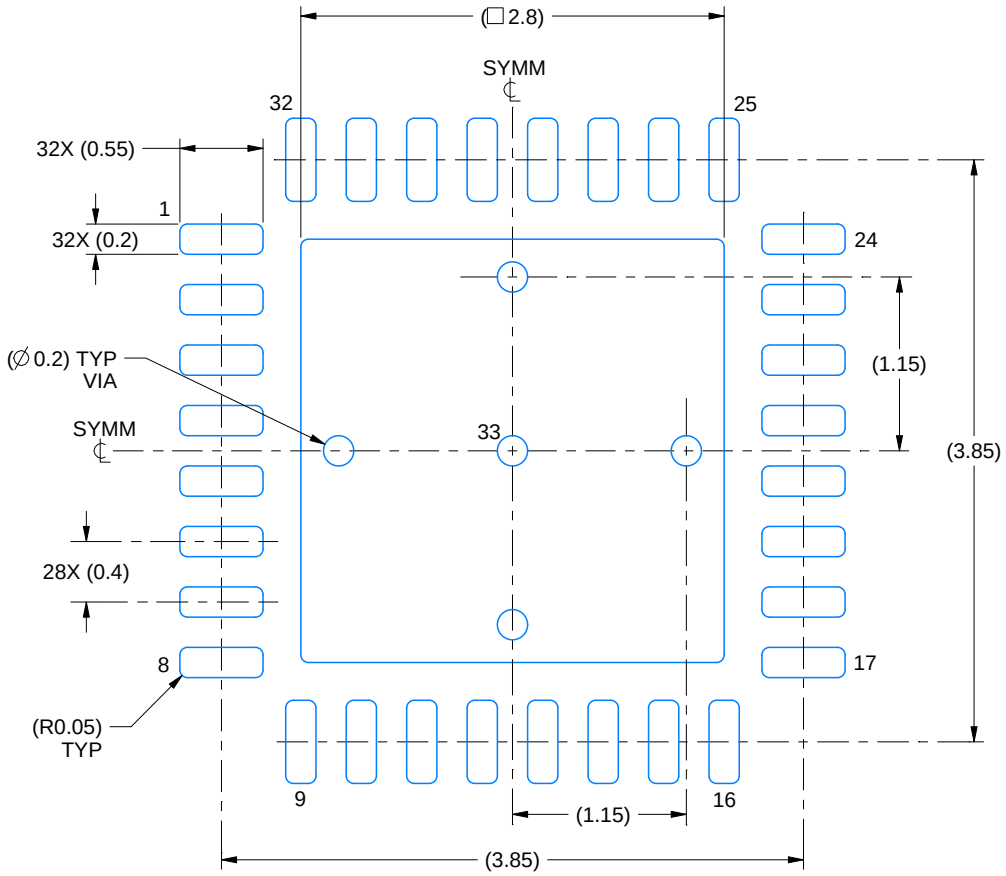
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

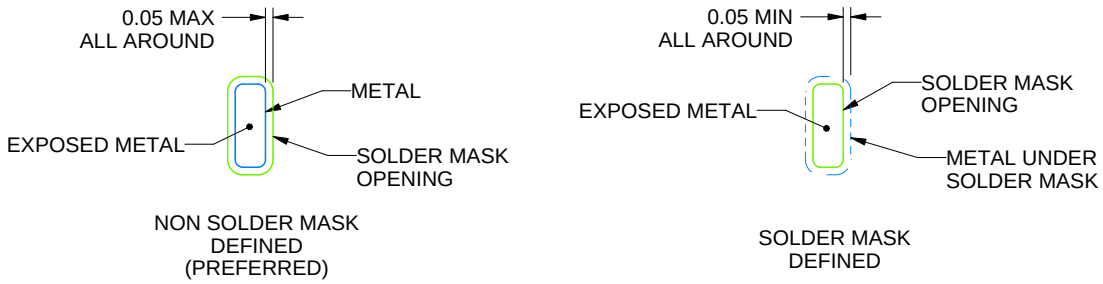


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X

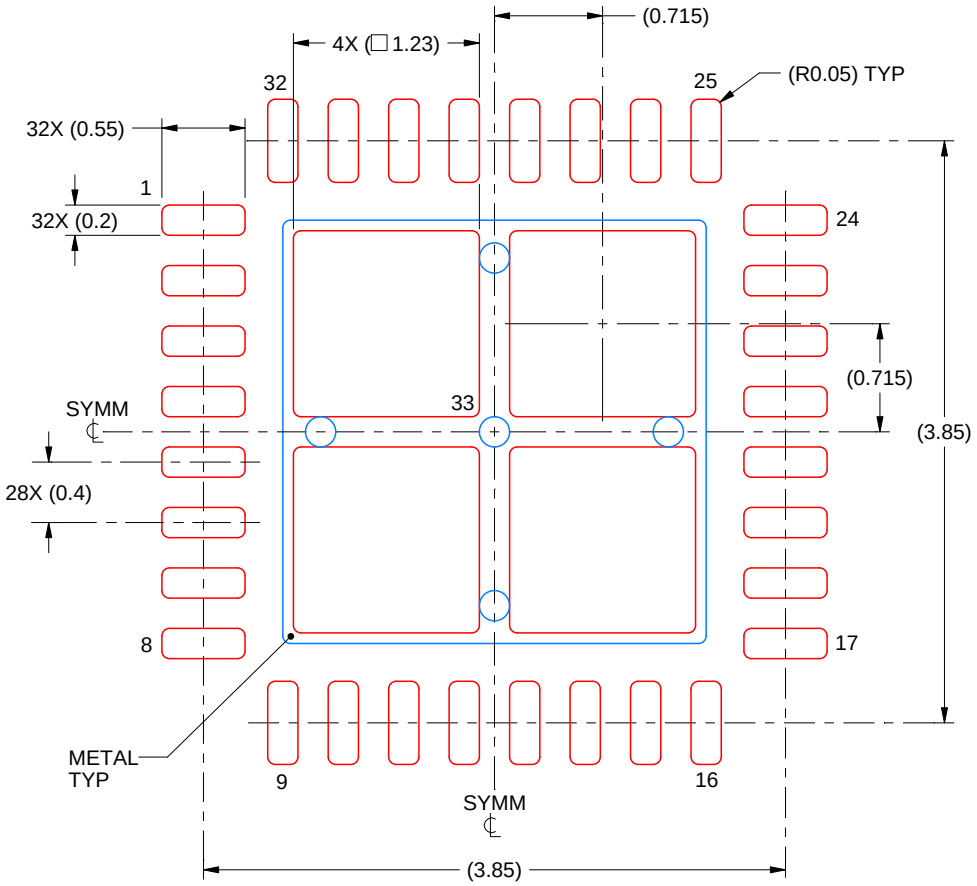


SOLDER MASK DETAILS

4219108/B 08/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 33:
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4219108/B 08/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月