TPS1641
ZHCSO95C – JUNE 2022 – REVISED JUNE 2026

具有 IN 到 OUT 短路检测功能的 TPS1641x 40V、1.8A 功率和电流限制型电子保险丝

1 特性

- 工作电压范围 (IN)：
  - 4.5V 至 40V（功率限制器件）
  - 2.7V 至 40V（电流限制器件）
- 输出端可耐受高达 -1V 的负电压
- 超低导通电阻：R_{ON} = 152mΩ（典型值）
- 2W 至 64W 功率限制
- 0.03A 至 1.8A 电流限制
- $\overline{FLT}$ 引脚上的 IN 到 OUT 短路检测和指示
- 用于诊断和驱动外部 PFET 的 $\overline{FLT}$ 输出
- 15W 时 ±5% 精确功率限制（功率限制器件）
- 1A 时 ±6% 精确电流限制（电流限制器件）
- 可配置的过压保护
- 可配置过流保护 (I_{OCP})
- 可针对瞬态电流配置消隐时间
- 通过外部 FET 提供高达 60V 的过压保护
- 可调节输出压摆率控制 (dVdt)，用于提供浪涌电流保护
- 使能和关断控制
- IOCP 引脚上的输出负载电流监控
- 具有热关断功能的过热保护 (OTP)
- 小尺寸：QFN 3 × 3mm，0.5mm 间距
- UL 2367 认证
  - 文件编号 E169910
  - R_{ILM} ≥ 5.1kΩ
- 获得 IEC 62368-1 CB 认证

2 应用

- 冰箱和冷冻柜
- 烤箱
- 洗碗机
- HVAC 阀门和传动器控制
- 呼吸机
- 麻醉给药系统

3 说明

TPS1641x 系列是具有精确功率限值或电流限值的集成电子保险丝器件。该器件系列通过集成的过流保护、过压保护、IN 到 OUT 短路检测和过热保护提供强大的保护功能。

TPS16410、TPS16411、TPS16414 和 TPS16415 器件在 15W 下为负载提供 ±5% 的功率限制，并且还针对瞬态过载或过流事件提供可配置的消隐时间。将 TPS16410、TPS16411、TPS16414 和 TPS16415 用于低功耗电路 (LPC)，从而实现符合 IEC60335 和 UL60730 标准的 15W 功率限制。TPS1641x 器件可针对相邻引脚短路和引脚短路到 GND 故障提供保护。

PLC 和 DCS 模块中的背板电源保护等应用通过 ILIM 引脚上的电阻器配置电流限制。TPS16412、TPS16413、TPS16416 和 TPS16417 器件在 1A 时为负载提供 ±6% 的电流限制，而且还通过 dVdT 引脚提供输出压摆率控制，以便在上电时为大容性负载充电。

TPS1641x 具有 IN 到 OUT 短路检测功能，并会在 $\overline{FLT}$ 引脚上指示 IN 到 OUT 短路。$\overline{FLT}$ 引脚可作为数字输入提供给 MCU，也可用于驱动外部 PFET。

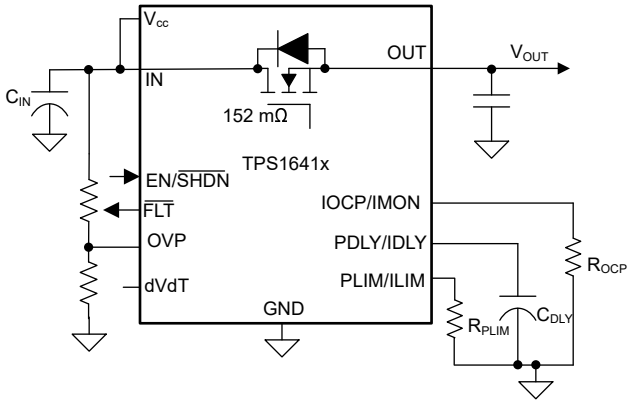
此类器件的额定工作结温范围为 -40°C 至 +125°C。

封装信息

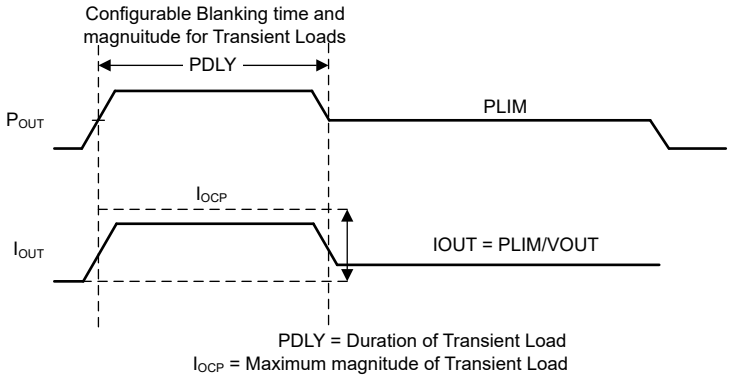
器件型号	封装(1)	封装尺寸(2)
TPS1641x	VSON (10)	3.00mm × 3.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



简化版原理图



可针对瞬态负载配置消隐时间

Copyright © 2026 Texas Instruments Incorporated

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....4
5 引脚配置和功能.....5
6 规格.....6
6.1 绝对最大额定值.....6
6.2 ESD 等级.....6
6.3 建议运行条件.....6
6.4 热性能信息.....7
6.5 电气特性.....7
6.6 时序要求.....9
6.7 典型特性.....10
7 详细说明.....13
7.1 概述.....13
7.2 功能方框图.....13
7.3 特性说明.....14
7.4 器件功能模式.....22
8 应用和实施.....23
8.1 应用信息.....23
8.2 典型应用：低功耗电路 (LPC) 的 15W 功率限制.....23
8.3 系统示例.....26
8.4 最佳设计实践.....27
8.5 电源相关建议.....27
8.6 布局.....27
9 器件和文档支持.....30
9.1 接收文档更新通知.....30
9.2 支持资源.....30
9.3 商标.....30
9.4 静电放电警告.....30
9.5 术语表.....30
10 修订历史记录.....30
11 机械、封装和可订购信息.....30

Copyright © 2026 Texas Instruments Incorporated

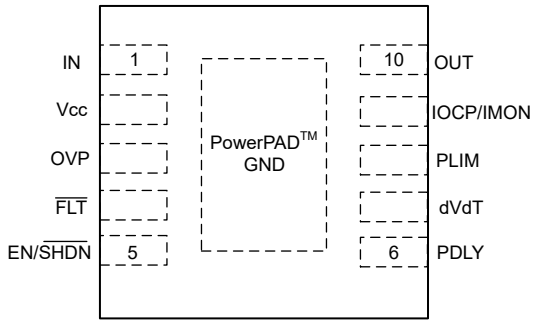
4 器件比较表

器件型号	电源或电流限制	故障行为	IN-OUT 短路检测
TPS16410	功率限制	自动重试	Y
TPS16411	功率限制	闭锁	Y
TPS16412	电流限制	自动重试	Y
TPS16413	电流限制	闭锁	Y
TPS16414	功率限制	自动重试	N
TPS16415	功率限制	闭锁	N
TPS16416	电流限制	自动重试	N
TPS16417	电流限制	闭锁	N

有关推荐的器件型号，请参阅节 7.3.9。

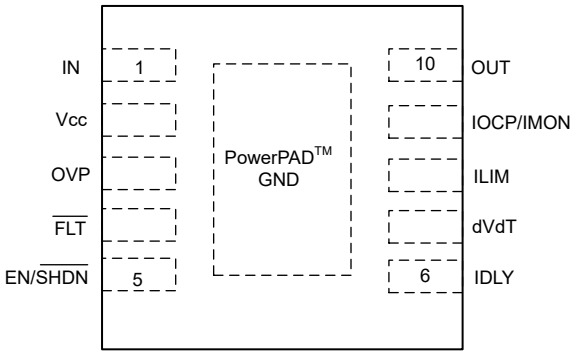
Copyright © 2026 Texas Instruments Incorporated

5 引脚配置和功能



TPS16410, TPS16411,
TPS16414, TPS16415

图 5-1. TPS16410、TPS16411、TPS16414 和 TPS16415 10 引脚 DRC VSON 封装（顶视图）



TPS16412, TPS16413,
TPS16416, TPS16417

图 5-2. TPS16412、TPS16413、TPS16416 和 TPS16417 10 引脚 DRC VSON 封装（顶视图）

表 5-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
IN	1	P	内部 FET 的电源输入。
V_{cc}	2	P	器件内部电路的电源输入。
OVP	3	I	过压保护输入。将此引脚连接至 GND，以禁用 OVP。
$\overline{FLT}$	4	O	低电平有效故障输出。有关不同的 $\overline{FLT}$ 引脚指示，请参阅节 7.3.11。
EN/$\overline{SHDN}$	5	I	使能或关断输入。
PDLY	6	I/O	TPS16410、TPS16411：功率限制的消隐时间输入。连接电容器以设置 PDLY 消隐时间。
IDLY			TPS16412、TPS16413：电流限制的消隐时间输入。连接电容器以设置 IDLY 消隐时间。
dVdT	7	I/O	输出压摆率控制输入。连接电容器以设置输出压摆率。如果没有被使用，该引脚可以保持开路。
PLIM	8	I/O	TPS16410、TPS16411：功率限制输入。连接一个电阻器以设置 PLIM 设定点。
ILIM			TPS16412、TPS16413：电流限制输入。连接一个电阻器以设置 ILIM 设定点。
IOCP/IMON	9	I/O	过流保护输入和输出电流的监测输出。可以通过读取此引脚上的电压来检测输出电流。连接一个电阻器以设置 IOCP 设定点并读取输出电流。
OUT	10	P	内部 FET 的电源输出。
PowerPAD/GND	—	G	器件的 GND 连接。 PowerPAD™ 必须连接到输入电源的 GND。 使用多个过孔将 PowerPAD 连接到 PCB 上的 GND 平面，以增强热性能。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 地，P = 电源

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
V_{cc}、$\overline{FLT}$	输入电压	-0.3	67	V
OVP	输入电压	-0.3	62	V
IN、IN-OUT、IOCP	输入电压	-0.3	42	V
OUT	输入电压	-1	42	V
EN/$\overline{SHDN}$、PDLY/IDLY	输入电压	-0.3	5.5	V
dVdT、PLIM/ILIM	输入电压	-0.3	5.5	V
I_{IOCP}、I_{PDLY}、I_{PLIM}、I_{dVdT}、I_{ILIM}	拉电流	内部受限制		
T_J	结温	-40	150	°C
	瞬态结温	-40	T_{TSD}	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±1500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JS-002，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
Vcc	电源电压	V_{IN}		60	V
$\overline{FLT}$	输入电压	0		60	V
IN	输入电压（TPS16410、TPS16411、TPS16414、TPS16415）	4.5		40	V
IN	输入电压（TPS16412、TPS16413、TPS16416、TPS16417）	2.7		40	V
OUT	输入电压	0		40	V
EN/$\overline{SHDN}$、OVP	输入电压	0		5.5	V
PDLY/IDLY	外部电容器	0.012		10	µF
dVdT	外部电容器	0.01		5	µF
IOCP	外部电阻器	6.34		80.6	kΩ
PLIM	外部电阻器	12.4		412	kΩ

Copyright © 2026 Texas Instruments Incorporated

6.3 建议运行条件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
ILIM	外部电阻器	5.1		348	kΩ
T_J	结温	-40		125	°C

6.4 热性能信息

热指标(1)		TPS1641 DRC (VSON) 10 引脚	单位
$R_{\theta JA}$	结至环境热阻	43.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	50.0	°C/W
$R_{\theta JB}$	结至电路板热阻	15.8	°C/W
Ψ_{JT}	结至顶部特征参数	1.1	°C/W
Ψ_{JB}	结至电路板特征参数	15.8	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	2.1	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

6.5 电气特性

–40°C ≤ T_A = T_J ≤ +125°C，V_{IN} = 3V 至 40V（TPS16412、TPS16413、TPS16416、TPS16417），V_{IN} = 4.5V 至 40V（TPS16410、TPS16411、TPS16414、TPS16415），Vcc = V_{IN}，R_{ILIM} = 5.49kΩ R_{PLIM} = 255kΩ R_{IOCP} = 7.32kΩ，$\overline{FLT}$ = 开路，C_{OUT} = 100nF，C_{IN} = 10nF C_{dVdT} = 开路，PDLY/IDLY = 开路。，EN/$\overline{SHDN}$ = 开路（所有电压均以 GND 为基准（除非另有说明））

参数		测试条件	最小值	典型值	最大值	单位
工作输入和电源电压						
V_{cc}	工作电源电压		V_{IN}		60	V
V_{IN}	工作输入电压	TPS16410、TPS16411、TPS16414、TPS16415	4.5		40	V
V_{IN}	工作输入电压	TPS16412、TPS16413、TPS16416、TPS16417	2.7		40	V
I_Q	工作电源电流 (Vcc)	EN/$\overline{SHDN}$ = 2V，V_{cc} = 40V，V_{IN} = 开路，R_{ILIM} 或 R_{PLIM} = 开路		1.2	2.1	mA
I_{QSD}	关断电源电流 (Vcc)	EN/$\overline{SHDN}$ = GND，V_{cc} = 40V，V_{IN} = 开路，R_{ILIM} 或 R_{PLIM} = 开路，R_{IOCP} = 开路		14	36	μA
I_{INLKG}	导通状态下的 IN 泄漏电流	EN/$\overline{SHDN}$ = 2V，V_{IN} = V_{cc} = 40V，开路，R_{ILIM} 或 R_{PLIM} = 开路		0.025	0.52	mA
$I_{INLKG-SD}$	关断状态下的 IN 泄漏电流	EN/$\overline{SHDN}$ = GND，V_{IN} = V_{cc} = 40V，R_{ILIM} 或 R_{PLIM} =开路，R_{IOCP} = 开路		0.7	2.8	μA
过压保护 (OVP) 输入						
V_{OVPR}	OVP 上升阈值		1.48	1.53	1.58	V
V_{OVPF}	OVP 下降阈值		1.34	1.40	1.46	V
I_{OVP}	OVP 漏电流	0V ≤ V_{OVP} ≤ 4V	-350	-265	-200	nA
EN/SHDN 输入						
V_{ENR}	使能上升阈值				1.2	V
V_{ENF}	使能下降阈值		0.59			V
I_{EN}	使能漏电流	0V ≤ V_{EN} ≤ 4V	-10			μA

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性（续）

–40°C ≤ T_A = T_J ≤ +125°C，V_{IN} = 3V 至 40V（TPS16412、TPS16413、TPS16416、TPS16417），V_{IN} = 4.5V 至 40V（TPS16410、TPS16411、TPS16414、TPS16415），Vcc = V_{IN}，R_{ILIM} = 5.49kΩ R_{PLIM} = 255kΩ R_{IOCP} = 7.32kΩ，$\overline{FLT}$ = 开路，C_{OUT} = 100nF，C_{IN} = 10nF C_{dVdT} = 开路，PDLY/IDLY = 开路。，EN/$\overline{SHDN}$ = 开路（所有电压均以 GND 为基准（除非另有说明））

参数		测试条件	最小值	典型值	最大值	单位
$V_{EN-Open}$	开路检测使能电压	I_{EN} = 0.1 µA，V_{CC} ≥ 5V		4.9		V
输出功率限制 (PLIM)						
P_{OUT}	输出功率限制	R_{PLIM} = 26.7kΩ	3	3.66	4.5	W
P_{OUT}	输出功率限制	R_{PLIM} = 95.3kΩ，–40°C ≤ T_A ≤ +85°C	12.94	13.69	14.44	W
P_{OUT}	输出功率限制	R_{PLIM} = 255kΩ，–40°C ≤ T_A ≤ +85°C	34	37	39.8	W
输出电流限制 (ILIM)						
I_{OUT}	输出电流限制	R_{ILIM} = 332kΩ	0.024	0.032	0.039	A
I_{OUT}	输出电流限制	R_{ILIM} = 10kΩ，–40°C ≤ T_A ≤ +85°C	0.918	0.987	1.035	A
I_{OUT}	输出电流限制	R_{ILIM} = 5.49kΩ，–40°C ≤ T_A ≤ +85°C	1.671	1.77	1.881	A
电源输出 (OUT)						
R_{ON}	IN 到 OUT 导通电阻	–40°C ≤ T_J ≤ 125°C	96	153	260	mΩ
R_{ON}	IN 到 OUT 导通电阻	0°C ≤ T_J ≤ 85°C		153	215	mΩ
R_{ON}	IN 到 OUT 导通电阻	T_J = 25°C		153	160	mΩ
$I_{LKG-OUT}$	关断状态下的输出泄漏电流	V_{IN} = 40V，V_{OUT} = 0V，EN = Low	-15	-1.2		µA
电流监测输出 (IMON)						
G_{IMON}	增益： I_{MON}/I_{OUT}	I_{OUT} = 0.05 至 1.8A	45	50	55	µA/A
OS_{IMON}	I_{MON} 偏移电流	I_{OUT} = 0.3 至 0.8A	-0.8	0.05	0.8	µA
过流保护 (IOCP) 和短路保护 (ISCP)						
I_{OCP}	过流保护设定点	R_{IOCP} = 7.32kΩ	2.11	2.23	2.35	A
I_{OCP}	过流保护设定点	R_{IOCP} = 16.2kΩ	0.95	1.01	1.07	A
$I_{Fasttrip}$	快速跳变保护阈值			1.9 × I_{OCP}		A
I_{SCP}	短路保护阈值			6.7		A
$I_{LIM-Internal}$	内部电流限制	TPS16410、TPS16411、TPS16414、TPS16415		0.81 × I_{OCP}		A
热保护和关断 (TTSD)						
T_{TSD}	热关断温度			155		°C
$T_{TSD-hyst}$	热关断温度迟滞			12		°C
输出压摆率控制 (dVdT)						
I_{dVdT}	dVdT 充电电流		1.78	2	2.23	µA
G_{dVdT}	dVdT 增益			50		V/V
FLT 输出 (FLTb)（开漏输出）						
R_{FLTb}	故障引脚下拉电阻			73		Ω
$I_{FLTb-LKG}$	故障引脚泄漏电流	$\overline{FLT}$ 为高电平，$V_{\overline{FLT}}$ ≤ 25V	-1	0.005	1	µA
IN 到 OUT 短路检测（TPS16410、TPS16411、TPS16412、TPS16413）						
R_{short}	IN 到 OUT 短路检测电阻				30	mΩ

Copyright © 2026 Texas Instruments Incorporated

6.6 时序要求

–40°C ≤ T_A = T_J ≤ +125°C，V_{IN} = 3V 至 40V（TPS16412、TPS16413），V_{IN} = 4.5V 至 40V（TPS16410、TPS16411），V_{CC} = V_{IN}，V_{EN} = 2V，R_{ILIM} = 5.49kΩ R_{PLIM} = 255kΩ R_{IOCP} = 7.32kΩ，FLT = 开路，C_{OUT} = 100nF，C_{IN} = 10nF C_{dVdT} = 开路，PDLY = 开路。
（所有电压均以 GND 为基准（除非另有说明））

参数		测试条件	最小值	典型值	最大值	单位
启用/SHDN 和 Vcc 输入						
t_{ON_DLY}	V_{CC} 导通延迟	V_{EN} = V_{ENR} + 0.1V，R_{LOAD} = 开路		500		µs
$t_{EN_ON_DLY}$	使能导通延迟	当器件未处于关断状态时，通过使能快速导通，V_{EN} = V_{ENR} + 0.1V，R_{LOAD} = 开路		270		µs
$t_{EN_OFF_DLY}$	启用关闭延迟	V_{EN} < V_{ENF} 至 V_{OUT} = 0.9 × V_{IN}，R_{LOAD} = 100		1.2		µs
t_{LOW_SHDN}	用于进入关断的最小低电平脉冲	R_{LOAD} = 100	24			ms
OVP 输入						
$t_{OVP_ENTRY_DLY}$	OVP 进入延迟	V_{OVP} = V_{OVPR} + 25mV 至 $\overline{FLT}$ 低电平		0.75		µs
$t_{OVP_EXIT_DLY}$	OVP 退出延迟	V_{OVP} = V_{OVPF} - 25mV 至 $\overline{FLT}$ 高电平		0.6		µs
过流保护和短路保护						
$t_{FASTTRIP_DLY}$	快速跳变保护延迟	$I_{FASTTRIP}$ < I_{OUT} < I_{SCP} 至 FET 关断		5.65		µs
t_{SCP_DLY}	短路保护延迟	I_{OUT} = I_{SCP} + 500mA 至 FET 关断		280		ns
功率限制						
t_{PDLY}	功率限制前的消隐时间	I_{OUT} < I_{OCP}，P_{OUT} = 1.2 × PLIM，CDLY = 12nF		6.5		ms
$t_{PLIM-RES}$	功率电流限制响应时间	I_{OUT} < I_{OCP}，I_{OUT} = 1.2 × ILIM，CDLY = 开路		215		µs
$t_{PLIM-DUR}$	PowerLimit 持续时间			2 × t_{PDLY}		s
电流限制						
t_{IDLY}	电流限制前的消隐时间	I_{OUT} < I_{OCP}，I_{OUT} = 1.2 × ILIM，CDLY = 12nF		6.5		ms
$t_{ILIM-RES}$	电流限制响应时间	I_{OUT} < I_{OCP}，I_{OUT} = 1.2 × ILIM，CDLY = 开路		280		µs
$t_{ILIM-DUR}$	电流限制持续时间			2 × t_{PDLY}		s
自动重试和热关断						
t_{RETRY}	Retry Delay			8 × t_{PDLY}		s
输出斜坡控制 (dVdT)						
t_{dVdT}	输出斜坡时间	C_{dVdT} = 开路，V_{IN} = V_{CC} = 24V		105		µs
IN 到 OUT 短路（TPS16410、TPS16411、TPS16412、TPS16413）和 FLT 输出						
$t_{IN_OUT_Short_Detect}$	FET 导通时 IN 到 OUT 短路检测时间	IN-OUT 短接至 FLT 低电平		135		ms
$t_{IN_OUT_Short_Detect}$	FET 关断时，IN 到 OUT 短路检测时间	IN-OUT 短接至 FLT 低电平		20		ms

Copyright © 2026 Texas Instruments Incorporated

6.7 典型特性

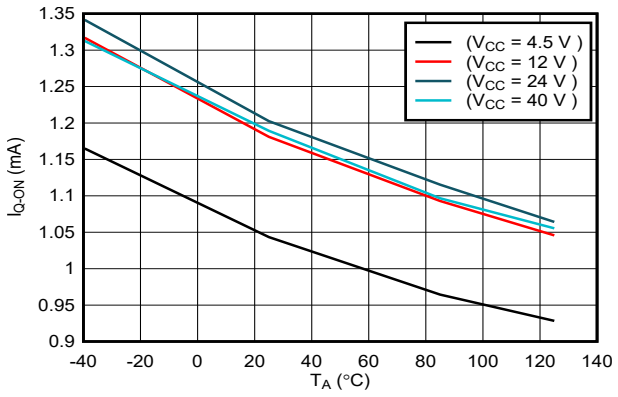


图 6-1. I_{Q-ON} 与温度间的关系

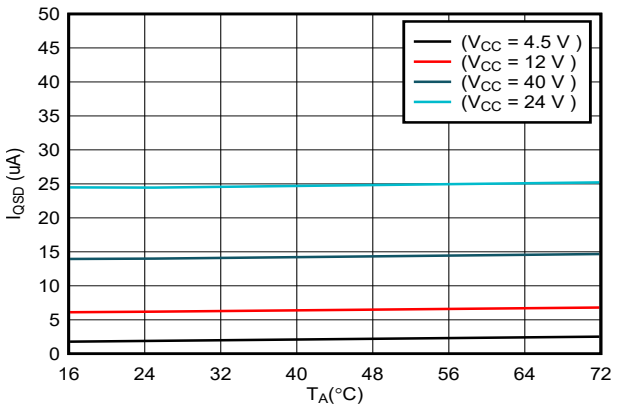


图 6-2. I_{QSD} 与温度间的关系

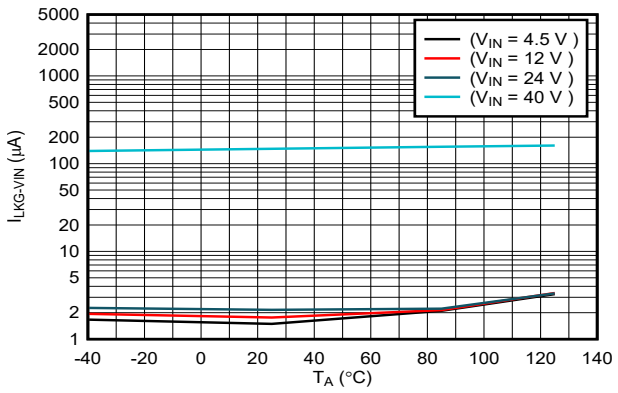


图 6-3. $I_{LKG-VIN}$ 与温度间的关系

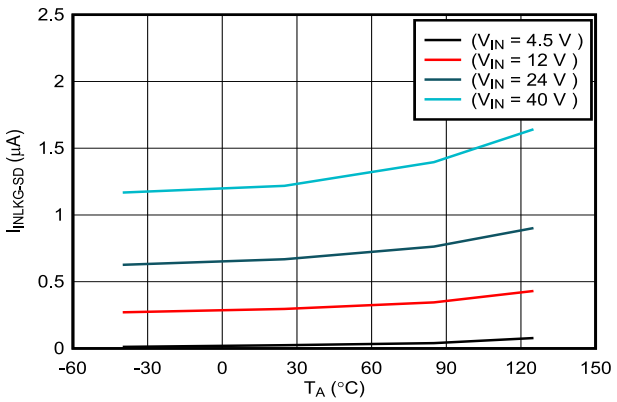


图 6-4. $I_{LKG-VIN-SD}$ 与结温间的关系

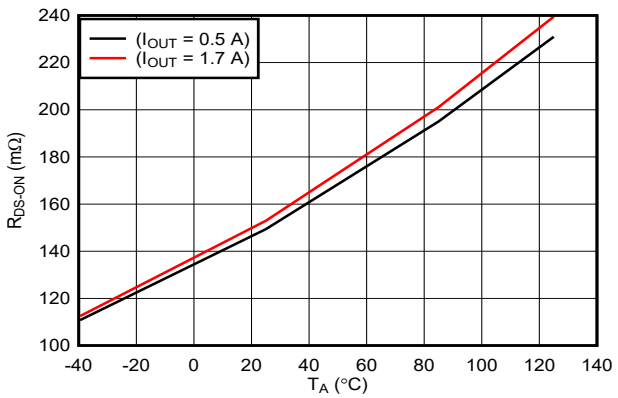


图 6-5. R_{DS-ON} 与温度间的关系

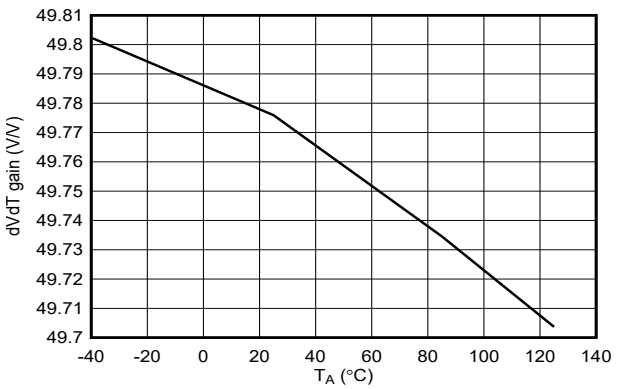


图 6-6. G_{dVdT} 与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.7 典型特性（续）

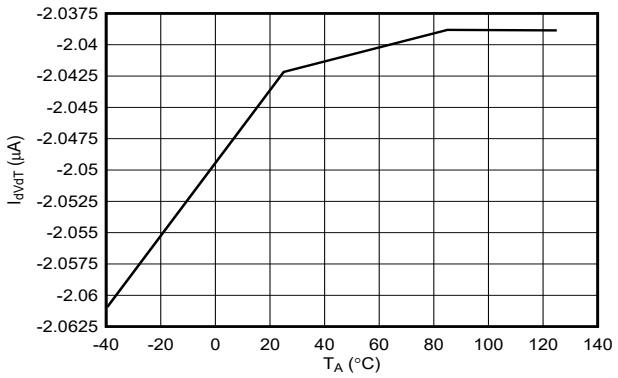


图 6-7. I_{dVdT} 与温度间的关系

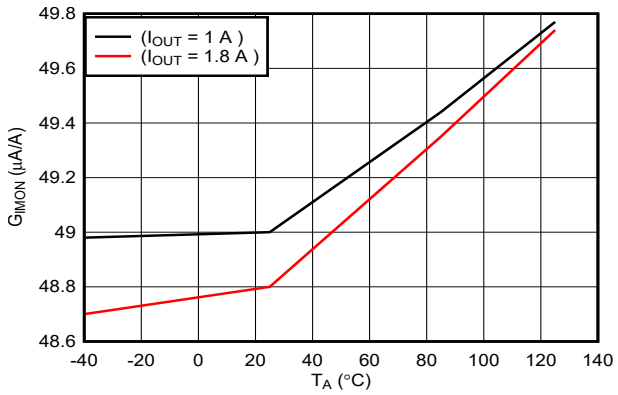


图 6-8. G_{IMON} 与温度间的关系

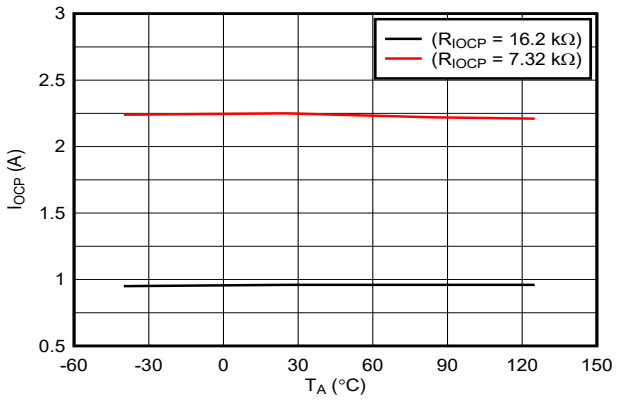


图 6-9. I_{OCP} 与温度间的关系

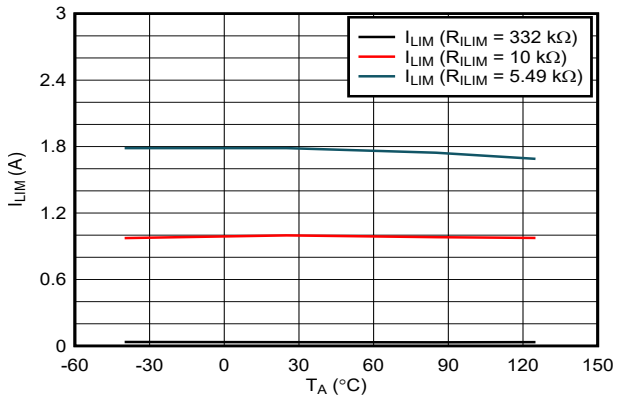


图 6-10. TPS16412 和 TPS16413 的输出电流限制与温度的关系

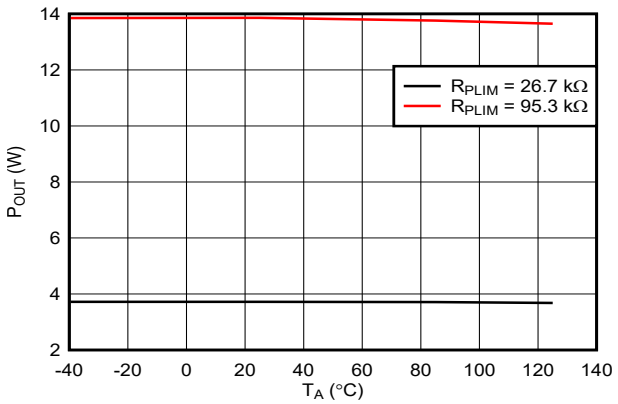


图 6-11. TPS16410 和 TPS16411 在 V_{IN} = 12V 时的输出电流限制与温度的关系

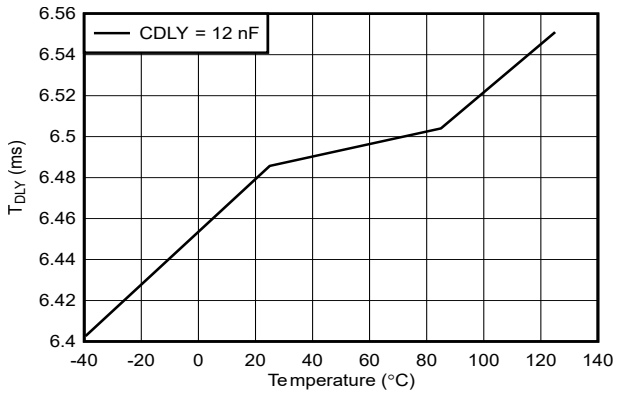


图 6-12. TDLY 与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.7 典型特性（续）

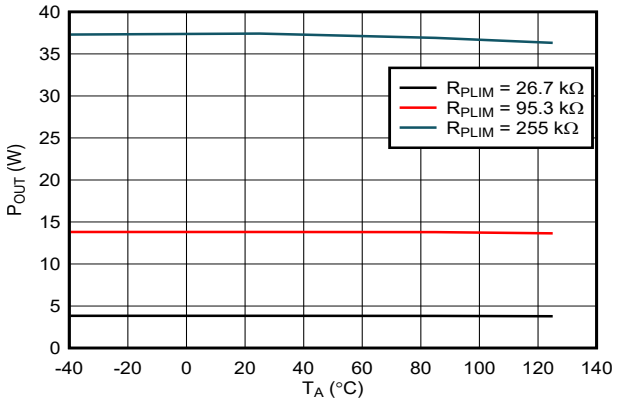


图 6-13. TPS16410 和 TPS16411 在 V_{IN} = 24V 时的输出电流限制与温度的关系

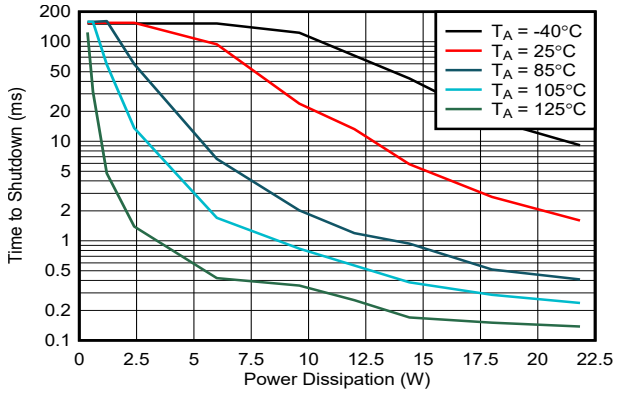


图 6-14. V_{IN} = 12V 时热关断时间与功率耗散的关系

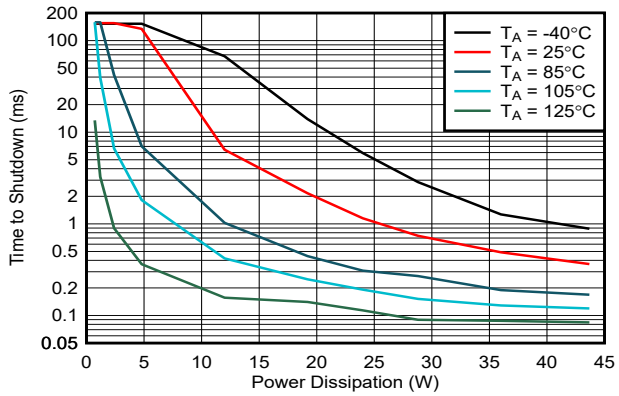


图 6-15. V_{IN} = 24V 时热关断时间与功率耗散的关系

Copyright © 2026 Texas Instruments Incorporated

7 详细说明

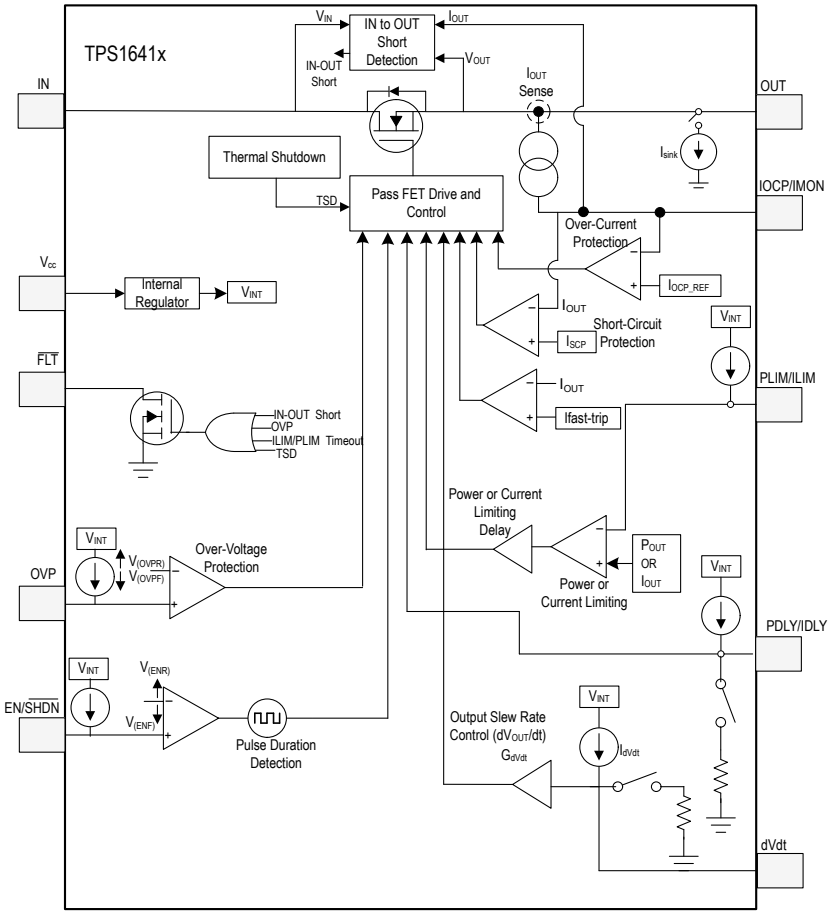
7.1 概述

TPS1641x 是具有精确功率限制或电流限制的集成电子保险丝。该器件集成了一个 NFET，具有 152mΩ R_{ON}。TPS16410、TPS16411、TPS16414 和 TPS16415 提供功率限制，而 TPS16412、TPS16413、TPS16416 和 TPS16417 提供电流限制。TPS16410、TPS16411、TPS16414 和 TPS16415 可为低功耗电路 (LPC) 提供 15W 精确功率限制，符合 IEC60335 和 UL60730 标准。TPS16410、TPS16411、TPS16412 和 TPS16413 还在 $\overline{FLT}$ 输出上提供 IN 到 OUT 短路检测和指示。借助输入至输出短路检测功能，在 IEC60335、UL60730 和类似标准的输入至输出短路测试中，无需额外的电子保险丝或功率限制电路。使用 $\overline{FLT}$ 作为 MCU 的输入或用于驱动外部 PFET。TPS1641x 器件还可针对相邻引脚短路和引脚短接至 GND 故障提供保护。

TPS1641x 器件还为瞬态负载提供可配置的消隐时间（IDLY 或 PDLY）和过流保护 (IOCP)。电机等负载需要更高电流才能启动。消隐时间可用于为电机等负载的启动提供更高电流。

TPS1641x 器件具有过压保护 (OVP)、过热保护以及可调节的输出压摆率控制 (dVdt)。Vcc 和 $\overline{FLT}$ 的额定电压高达 60V，可通过外部 PFET 提供高达 60V 的保护。

7.2 功能方框图



7.3 特性说明

7.3.1 使能和关断输入 (EN/$\overline{SHDN}$)

TPS1641x 器件包含使能和关断输入。将 EN/SHDN 保持低电平的时间超过 t_{Low_SHDN} 会使器件进入低功耗关断模式，器件内部块会关闭，并且器件的静态电流会从 V_{cc} 电源降至 I_{QSD}。

在使 EN/SHDN 保持低电平的时间小于 t_{Low_SHDN} 的同时，器件仅关闭内部 FET 并且 FET 可以快速重新导通。当使能引脚变为低电平时，该器件会以 $t_{EN_OFF_dly}$ 的延迟关闭内部 FET。当器件未处于关断状态时，快速启用内部 FET，并延迟 $t_{EN_ON_dly}$。有关 V_{ENR} 和 V_{ENF} 阈值，请参阅 节 6.5；有关 t_{Low_SHDN}、$t_{EN_OFF_dly}$ 和 $t_{EN_ON_dly}$ 时序，请参阅 节 6.6。可以在器件的 EN/SHDN 引脚上提供低电平周期小于 t_{Low_SHDN} 的 PWM 信号，以实现内部 FET 的快速导通和关闭。图 7-1 展示了 TPS1641x 器件中的 EN/$\overline{SHDN}$ 输入。图 7-2 显示了使用使能输入时器件的启动情况。

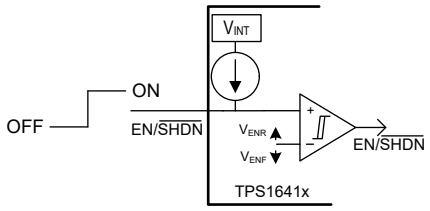
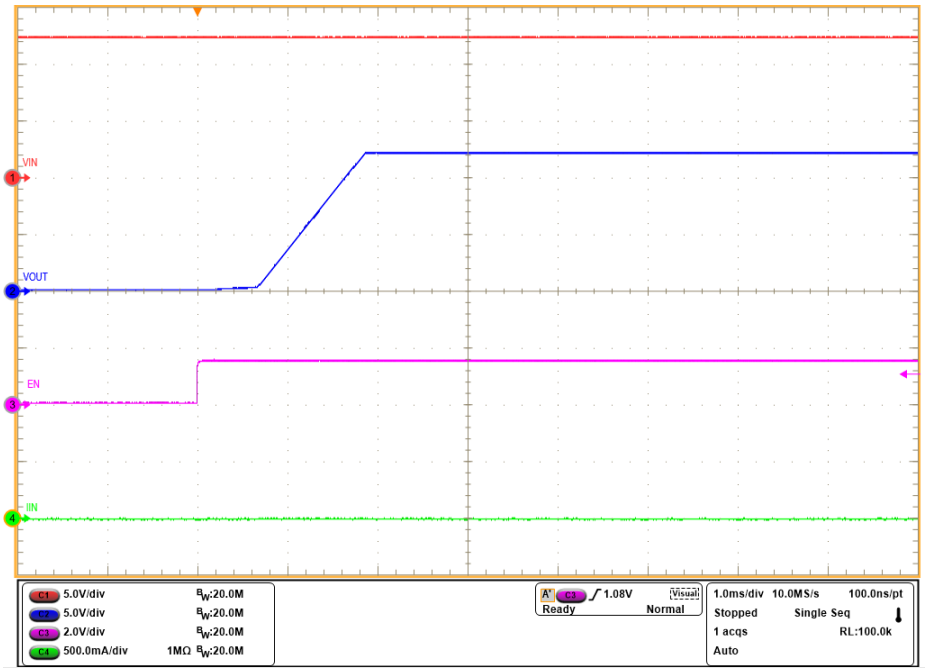


图 7-1. TPS1641x 器件中的 EN/$\overline{SHDN}$



V_{IN} = 12V

图 7-2. 通过使能导通

7.3.2 过压保护 (OVP)

TPS1641x 实施过压保护，以保护负载免受输入过压条件的影响。可以从器件的 IN 引脚连接一个电阻分压器来配置过压保护设定点。器件会关闭内部 FET 并在 OVP 引脚上的电压高于 V_{OVPR} 时，将 $\overline{FLT}$ 引脚置为有效，当 OVP 引脚电压降至低于 V_{OVPF} 时，内部 FET 将导通，$\overline{FLT}$ 引脚将置为无效。请参阅 节 6.5 表，了解 V_{OVPF} 和

Copyright © 2026 Texas Instruments Incorporated

V_{OVPR}，以及 *节 6.6* 过压保护输入的 $t_{OVP_entry_dly}$ 和 $t_{OVP_exit_dly}$ 时序。图 7-3 展示了 TPS1641x 器件中的 OVP 输入。图 7-4 显示了过压响应。

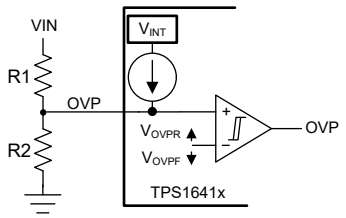


图 7-3. TPS1641x 中的 OVP 输入

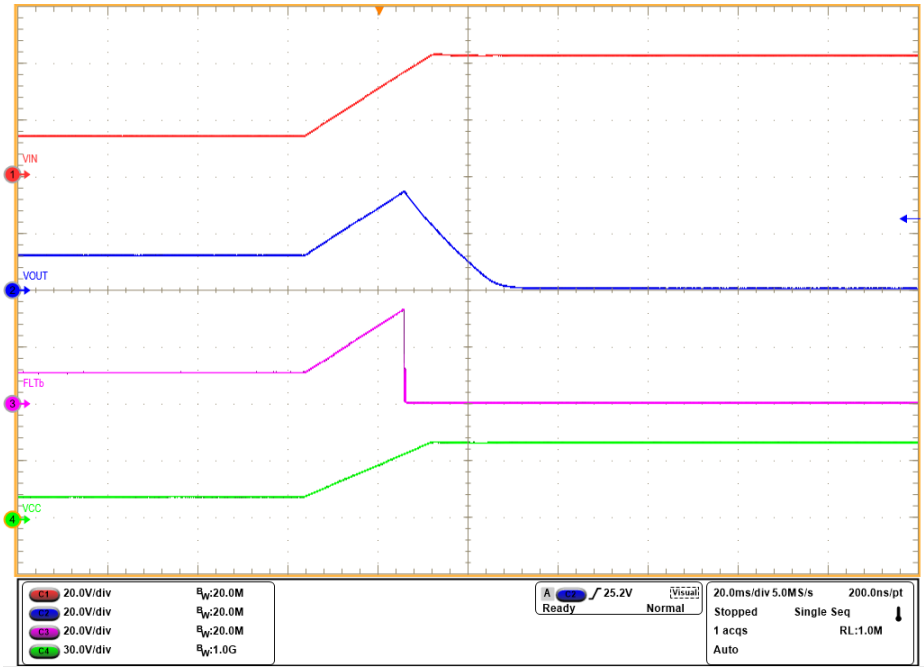


图 7-4. IN 电压 12V 至 40V 的过压保护响应

该器件的 V_{cc} 和 $\overline{FLT}$ 引脚额定电压高达 60V，而 $\overline{FLT}$ 引脚可用于驱动外部 PFET 晶体管并在输入端提供 60V 过压保护，如图 7-5 所示。

Copyright © 2026 Texas Instruments Incorporated

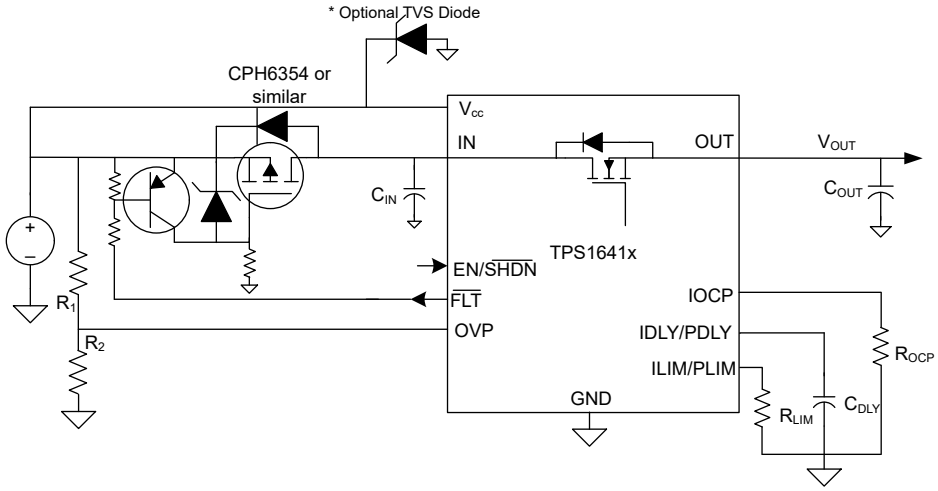


图 7-5. 具有外部 PFET 的过压（高达 60V）保护

要禁用过压输入，请将 OVP 连接到 GND。如果 OVP 引脚保持开路，器件将关闭内部 FET。

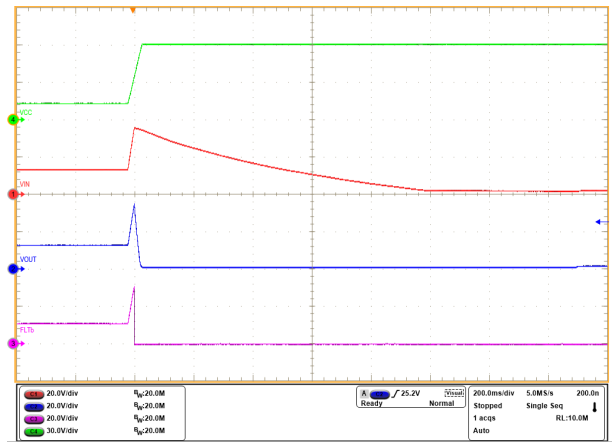


图 7-6. 使用外部 PFET 对 12V 至 60V 的 IN 电压进行过压响应

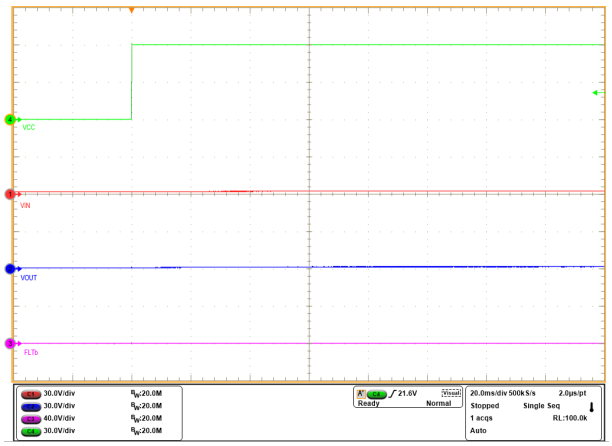


图 7-7. 使用外部 PFET 进行 60V 输入的热插拔

7.3.3 输出压摆率和浪涌电流控制 (dVdt)

在热插拔事件期间或尝试为大输出电容充电时，可能会存在较大的浪涌电流。如果浪涌电流未受合理管控，可能会损坏输入连接器和/或导致系统电源下降，从而导致系统中其他地方意外重启。导通期间的浪涌电流与负载电容和上升压摆率成正比。可以使用方程式 1 来确定在给定输出电容 (C_{OUT}) 下限制浪涌电流 (I_{INRUSH}) 所需的输出压摆率 (SR)。

$$SR = \frac{I_{INRUSH}}{C_{OUT}} \quad (1)$$

可以在 dVdt 引脚上添加一个电容，以控制导通期间的上升压摆率并降低浪涌电流。可使用方程式 2 计算产生给定压摆率所需的 C_{dVdt} 电容。

$$C_{dVdt} = \frac{I_{dVdt} \times G_{dVdt}}{SR} \quad (2)$$

Copyright © 2026 Texas Instruments Incorporated

通过使 dVdt 引脚保持开路，可以实现最快的输出压摆率。如果 dVdt 引脚连接到 GND，则器件不会为输出加电。图 7-8 显示了 TPS1641x 器件中的输出压摆率控制。图 7-9 显示展示了器件的输出压摆率控制响应。

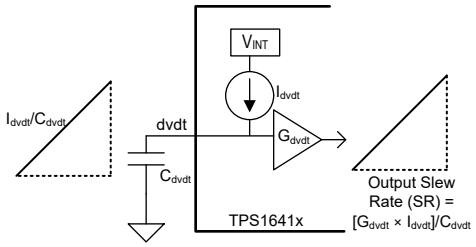


图 7-8. TPS1641x 中的输出压摆率控制

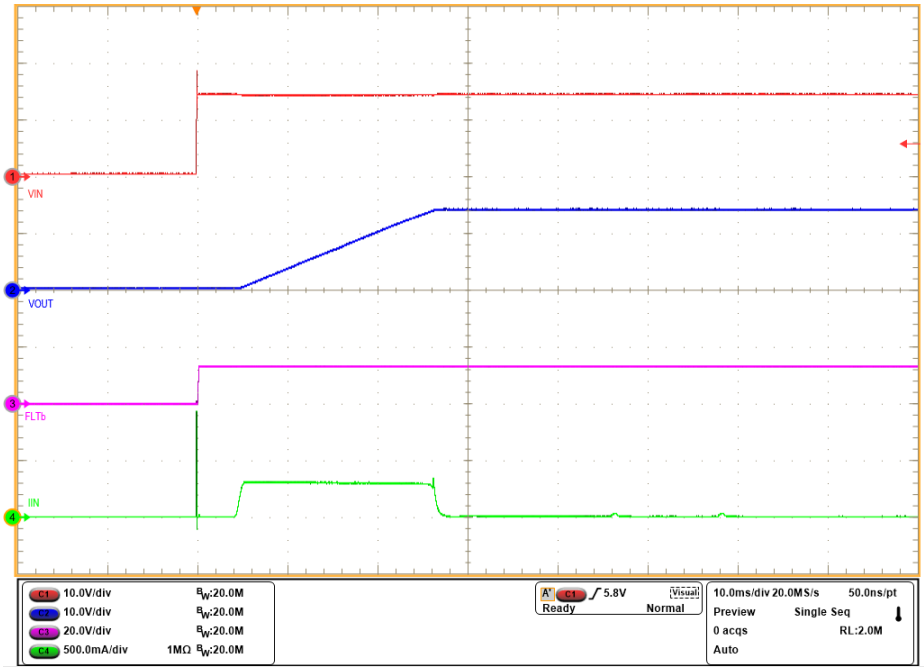


图 7-9. V_{IN} = 12V，C_{dVdt} = 150nF 且 C_{OUT} = 470 µ F 时的输出压摆率控制

7.3.4 TPS16412、TPS16413、TPS16416 和 TPS16417 具有有源电流限制 (ILIM)

TPS16412、TPS16413、TPS16416 和 TPS16417 器件通过主动限制电流来响应输出过流或过载情况。这些器件首先提供由 IDLY 引脚上的电容配置的消隐时间。在此消隐时间内，该器件可以提供高达 I_{OCP} 值的电流。在此消隐时间结束后，器件将电流限制为 ILIM 值。可以通过在 ILIM 引脚上连接电阻来设置 ILIM。使用方程式 3 计算 R_{ILIM}。

$$I_{LIM} = \frac{0.984A}{R_{ILIM}} \times 10k\Omega \quad (3)$$

如果输出电流超过 I_{OCP}，器件将进入电流限制状态。在电流限制期间，如果输出电流低于 ILIM (I_{OUT} < ILIM)，则器件会复位 IDLY 计时器并在 I_{OUT} > ILIM 时，重新启动 IDLY 计时器。图 7-10 显示了 I_{OUT} < I_{OCP} 和 I_{OCP} ≤ I_{OUT} < $I_{fast-trip}$ 的电流限制行为。

Copyright © 2026 Texas Instruments Incorporated

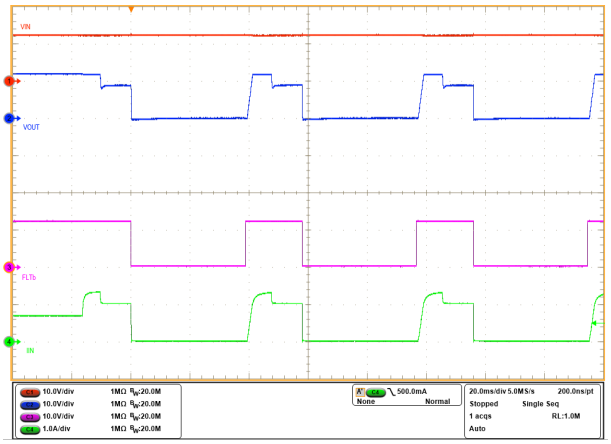


图 7-10. I_{OUT} < I_{OCP} 时的电流限制

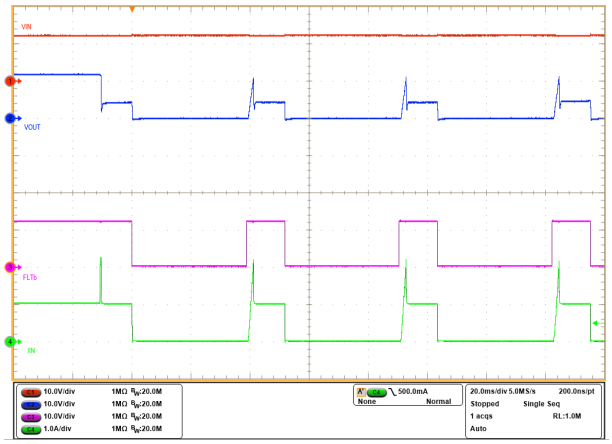


图 7-11. I_{OCP} ≤ I_{OUT} < $I_{fast-trip}$

在电流限制期间，器件会耗散 (V_{IN} – V_{OUT}) × I_{OUT} 的功率，并且器件会发热。如果器件的结温达到热关断温度 (T_{TSD})，器件将关闭内部 FET。如果器件未进入热关断状态，内部 FET 将在 $t_{ILIM-DUR}$ 的持续时间后关闭。内部 FET 关闭后，TPS16412 和 TPS16416 会自动重试，而 TPS16413 和 TPS16417 会闭锁。如果 ILIM 引脚连接到 GND 或保持开路，器件将关闭内部 FET。如果 IDLY 引脚保持开路或连接到 GND，则器件会提供 $t_{ILIM-DUR}$ = 155ms，除非器件进入热关断状态。表 7-1 总结了不同输出电流下的器件行为。

表 7-1. 采用 TPS16412、TPS16413、TPS16416 和 TPS16417 实现电流限制和过载保护

输出电流 (I_{OUT})	器件响应
I_{OUT} < I_{LIM}	该器件提供高达 I_{LIM} 的电流。
I_{LIM} ≤ I_{OUT} < I_{OCP}	该器件在 IDLY 持续时间内提供高达 I_{OCP} 的电流，然后在最长 $t_{ILIM-DUR}$ 持续时间内将电流限制为 ILIM。
I_{OCP} ≤ I_{OUT} < $I_{fast-trip}$	器件将电流限制为 ILIM 对应的值，最长持续时间为 $t_{ILIM-DUR}$。
$I_{fast-trip}$ ≤ I_{OUT} < I_{SCP}	该器件会在 $t_{fast-trip}$ 延迟后关闭内部 FET。
I_{SCP} ≤ I_{OUT}	该器件会在 t_{SCP_dly} 延迟后关闭内部 FET。

7.3.5 使用 TPS16410、TPS16411、TPS16414 和 TPS16415 的有源功率限制 (PLIM)

TPS16410、TPS16411、TPS16414 和 TPS16415 器件通过主动限制输出功率来响应输出过流或过载情况。器件首先提供通过 PDLY 引脚上的电容配置的消隐时间。在此消隐时间内，该器件可以提供高达 I_{OCP} 值的电流。在此消隐时间结束后，器件会将功率限制为 PLIM 值。通过在 PLIM 引脚上连接一个电阻器来设置功率限制。在功率限制期间，如果输出功率低于 PLIM (P_{OUT} < PLIM)，则器件会复位 PDLY 计时器，并在 P_{OUT} > PLIM 时重新启动 PDLY 计时器。可以使用方程式 4 来计算用于功率限制的电阻值。该器件的额定持续电流为 1.8A，TI 建议设置 PLIM < V_{IN} × 1.8A 且 PLIM < 0.9 × V_{OUT} × I_{OCP}

$$P_{LIM} = \frac{13.82W}{95.3k\Omega} \times R_{PLIM} \quad (4)$$

图 7-12 显示了 TPS16410 和 TPS16411 器件中 I_{OUT} < I_{OCP} 和 I_{OCP}≤I_{OUT} < $I_{fast-trip}$ 的功率限制。

Copyright © 2026 Texas Instruments Incorporated

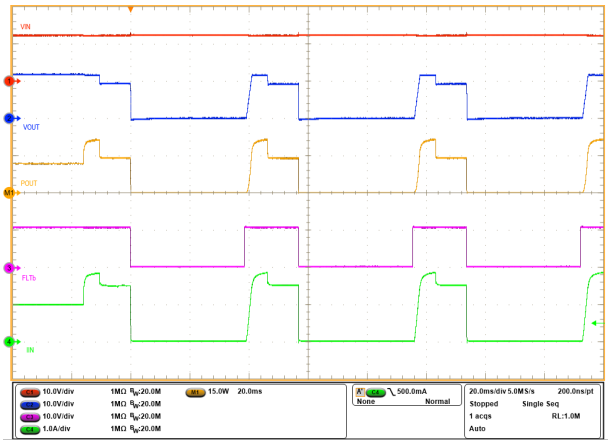


图 7-12. 功率限制 (I_{OUT} < I_{OCP})

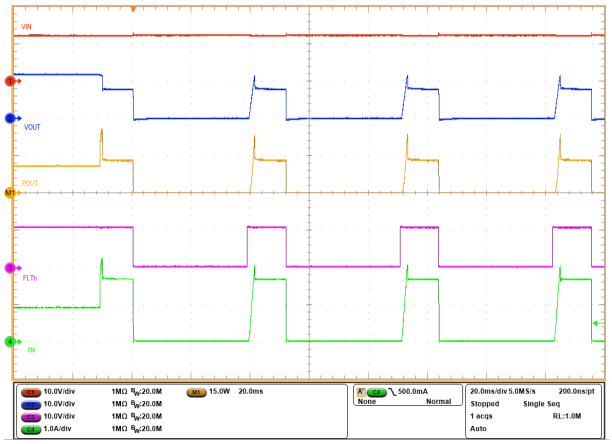


图 7-13. 功率限制 (I_{OCP} ≤ I_{OUT} < $I_{fast-trip}$)

在功率限制期间，器件会耗散 (V_{IN} – V_{OUT} × I_{OUT}) 的功率，并且器件会发热。如果器件的结温达到热关断温度 (T_{TSD})，器件将关闭内部 FET。如果器件未进入热关断状态，内部 FET 将在 $t_{PLIM-DUR}$ 的持续时间后关闭。内部 FET 关闭后，TPS16410 和 TPS16414 器件会自动重试，而 TPS16411 和 TPS16415 器件会闭锁。如果 PLIM 连接到 GND 或保持开路，器件将关闭内部 FET。如果 PDLY 引脚保持开路或连接到 GND，则器件会提供 $t_{PLIM-DUR}$ = 155ms，除非器件进入热关断状态。表 7-2 总结了不同输出功率和电流下的器件行为。

表 7-2. TPS16410、TPS16411、TPS16414 和 TPS16415 器件的功率限制与过载响应

输出功率 (P_{OUT}) 或输出电流 (I_{OUT})	器件响应
P_{OUT} < PLIM	该器件提供高达 PLIM 的功率。
PLIM ≤ P_{OUT} 以及 I_{OUT} < I_{OCP}	该器件在 PDLY 持续时间内提供高达 IOCP 的电流，然后在 $t_{PLIM-DUR}$ 的最长持续时间内将功率限制为 PLIM。
I_{OCP} ≤ I_{OUT} < $I_{fast-trip}$	器件将电流限制为 PLIM 对应的值，最长持续时间为 $t_{PLIM-DUR}$。
$I_{fast-trip}$ ≤ I_{OUT} < I_{SCP}	该器件会在 $t_{fast-trip}$ 延迟后关闭内部 FET。
I_{SCP} ≤ I_{OUT}	该器件会在 t_{SCP_dly} 延迟后关闭内部 FET。

7.3.5.1 TPS16410 和 TPS16411 的内部电流限制

在功率限制器件中，存在内部电流限制。如果在上电期间输出电流超过过流保护设定点 (I_{OCP})，这些设备会将电流限制为 0.81 × I_{OCP}。

如果 PLIM 设置为大于 (V_{OUT} × I_{OCP}) 且 I_{OUT} 超过 I_{OCP}，TPS16410、TPS16411、TPS16414 和 TPS16415 器件也会限制输出电流。

7.3.6 针对瞬态负载的过流保护 (I_{OCP}) 和消隐时间 (IDLY 或 PDLY)

在 TPS1641x 器件中，通过在 I_{OCP} 引脚上连接一个电阻器，来配置过流保护设定点。使用方程式 5 计算过流保护的电阻值。

$$I_{OCP} = \frac{2.25A}{R_{IOCP}} \times 7.32k\Omega \quad (5)$$

如果 IOCP 引脚保持开路或连接到 GND，器件将关闭内部 FET。

器件还针对过载或过流事件提供消隐时间。通过在 IDLY 或 PDLY 上连接电容器来配置该消隐时间。使用方程式 6 计算消隐时间。

如果 IDLY/PDLY 引脚保持开路或连接到 GND，则器件会禁用消隐时间，并直接进入功率或电流限制状态。

Copyright © 2026 Texas Instruments Incorporated

$$\text{Blanking Time (IDLY or PDLY)} = \frac{6.5\text{ms}}{12\text{nF}} \times \text{CDLY} \quad (6)$$

7.3.7 快速跳变和短路保护

在输出短路事件期间，流过器件的电流会迅速增大。当检测到输出短路且输出电流达到 I_{SCP} 水平时，器件经过 t_{SCP_dly} 延迟后关闭内部 FET。

在输入快速瞬变的情况下，流过内部 FET 的电流会迅速上升，但这些瞬变可能导致内部 FET 因电流过大而误关闭。为防止在这些输入瞬变期间发生误跳变，该器件包含快速跳变比较器，如果输出电流超过 $I_{fast\text{-}trip}$ 并持续 $t_{fast\text{-}trip}$ 时间，比较器将关闭内部 FET。图 7-14 显示了器件的短路响应。

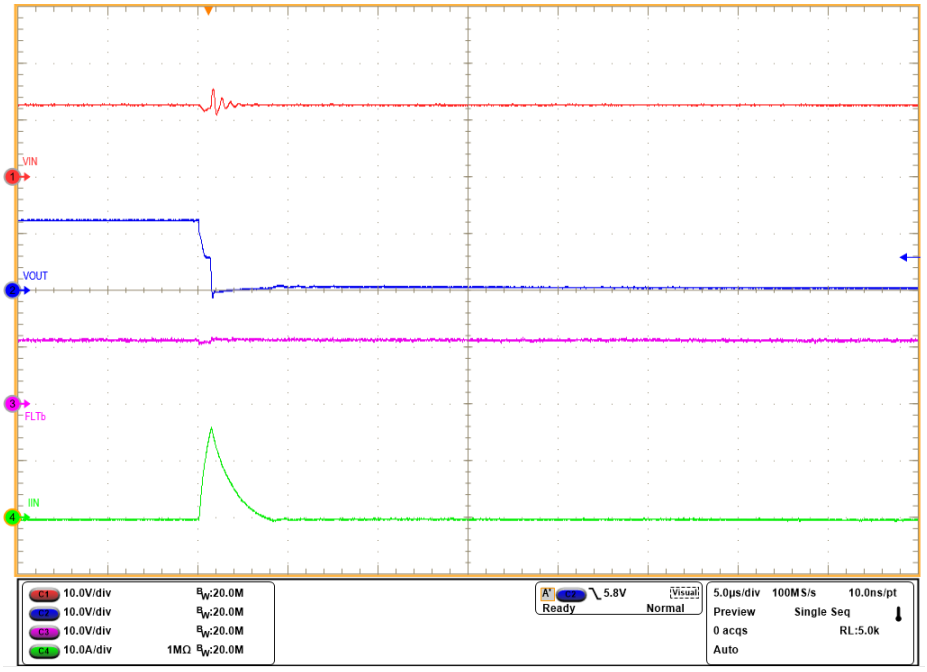


图 7-14. V_{IN} = 12V 时的短路响应

7.3.8 IOCP 引脚上的模拟负载电流监测器 (IMON)

该器件通过在 IOCP/IMON 引脚上提供一个与流过 FET 的电流成比例的模拟电流，使系统能够精确监测输出负载电流。IOCP/IMON 引脚上的电阻器将此电流转换为电压，使用此电压监测输出电流。使用方程式 7 计算 IOCP/IMON 引脚电压的输出电流。

$$I_{OUT} = \frac{V_{IOCP} - (OS_{IMON} \times R_{IOCP})}{G_{IMON} \times R_{IOCP}} \quad (7)$$

7.3.9 IN 到 OUT 短路检测（TPS16410、TPS16411、TPS16412、TPS16413）

TPS16410、TPS16411、TPS16412 和 TPS16413 器件包括 IN 和 OUT 引脚间的短路检测。如果器件在 IN 和 OUT 引脚上检测到小于 R_{short} 的电阻，则器件会将 $\overline{FLT}$ 引脚置为低电平。有关 R_{short} 请参阅节 6.5，有关 $t_{IN_OUT_Short_Detect}$ 请参阅节 6.6。

启动时，器件使 $\overline{FLT}$ 保持低电平，内部 FET 保持关断状态。在导通内部 FET 之前，器件会检测 IN 到 OUT 之间的短路。如果器件未检测到 IN 与 OUT 之间的任何短路，则器件会将 $\overline{FLT}$ 置为无效并启用内部 FET。启动后，器件定期检测 IN 到 OUT 是否短路，并在延迟 $t_{IN_OUT_Short_Detect}$ 后将 $\overline{FLT}$ 引脚置为有效。器件检测到 IN 到 OUT 短路后，会锁存关断。要复位锁存，请切换 EN/SHDN 或对 Vcc 电源循环。要复位锁存，请将 EN/SHDN 引脚保持为低电平的持续时间超过 t_{Low_SHDN}。图 7-15 显示了器件在 IN 到 OUT 短路情况下的响应。如果器件输出端有

Copyright © 2026 Texas Instruments Incorporated

开关负载，请参阅表 7-3 了解基于开关负载频率 f_{SW}（单位 kHz）和纹波负载电流 I_{Ripple}（单位 mAp-p）的推荐器件变体。

表 7-3. 建议的器件型号

开关负载频率	$(I_{Ripple} / f_{SW}) \geq 2$	$(I_{Ripple} / f_{SW}) < 2$
0 至 5 Hz	TPS16410、TPS16411、TPS16412、TPS16413、TPS16414、TPS16415、TPS16416 或 TPS16417	
> 5Hz	TPS16414、TPS16415、TPS16416 或 TPS16417	TPS16410、TPS16411、TPS16412、TPS16413、TPS16414、TPS16415、TPS16416 或 TPS16417

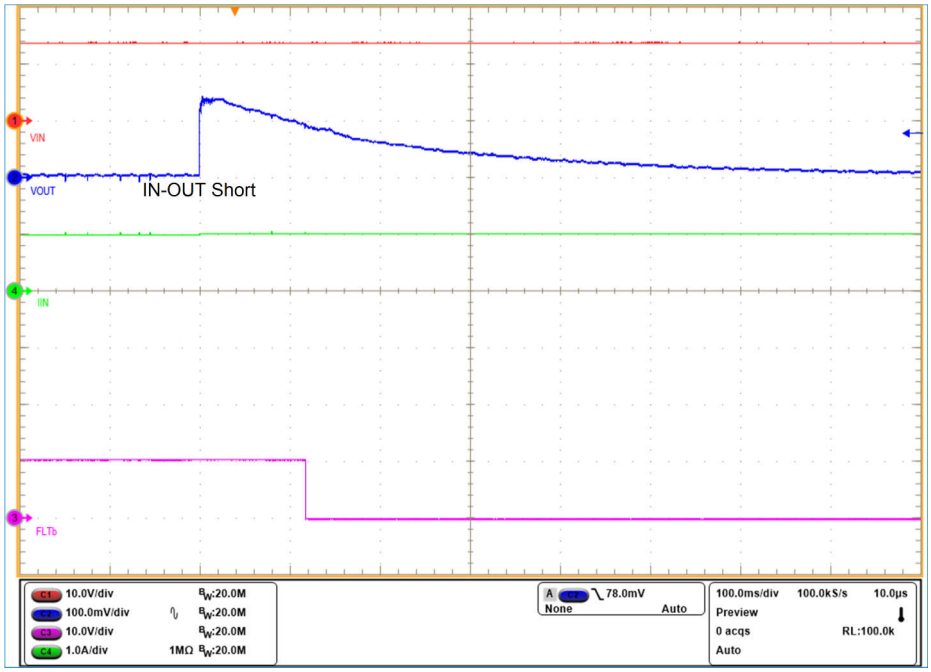


图 7-15. V_{IN} = 12V 时的 IN 到 OUT 短路检测

7.3.10 热关断和过热保护

在功率或电流限制期间，器件的内部 FET 中存在功耗 $[(V_{IN} - V_{OUT}) \times I_{OUT}]$。由于这种功率耗散，器件的温度 ($T_J$) 会升高。当器件温度升高到 T_{TSD} 以上时，它会关断。在热关断后，TPS16411、TPS16413、TPS16415 和 TPS16417 保持锁存状态。要复位锁存，请切换 EN/$\overline{SHDN}$ 或对 Vcc 电源循环。要复位锁存，请将 EN/$\overline{SHDN}$ 引脚保持为低电平的持续时间超过 t_{Low_SHDN}。

热关断后，TPS16410、TPS16412、TPS16414 和 TPS16416 器件会等待温度低于 $[T_{TSD} - T_{TSD\text{-}hyst}]$，然后器件会在 t_{retry} 延迟后重新启动。

7.3.11 故障响应和指示 ($\overline{FLT}$)

$\overline{FLT}$ 是一个开漏输出，用于指示过压、IN 到 OUT 短路、过热、电流限制和功率限制事件。表 7-4 总结了不同事件下 $\overline{FLT}$ 引脚的状态。为防止在相邻引脚短路测试（$\overline{FLT}$ 与 EN/$\overline{SHDN}$）期间器件功耗过大，请使用电阻器 ($R_{\overline{FLT}}$) 上拉 $\overline{FLT}$ 引脚，使得流入 $\overline{FLT}$ 引脚的灌电流小于 3mA。图 7-16 显示了具有上拉电阻器的 $\overline{FLT}$ 引脚连接图。

Copyright © 2026 Texas Instruments Incorporated

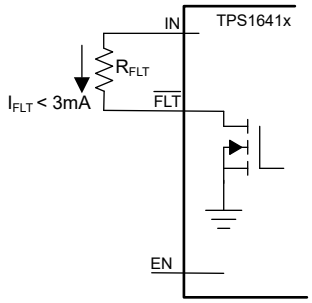


图 7-16. TPS1641x 中的 $\overline{\text{FLT}}$ 输出

表 7-4. 不同事件的 $\overline{\text{FLT}}$ 引脚指示

事件，条件	$\overline{\text{FLT}}$ 引脚	对于 TPS16410、TPS16412、TPS16414 和 TPS16416，当 IDLY/PDLY = 开路或 GND 时的重试延迟	对于 TPS16410、TPS16412、TPS16414 和 TPS16416，在 IDLY/PDLY 引脚上连接电容时的重试延迟
过压保护 (V_{OVP} > V_{OVPR})(1)	低	不适用	不适用
输入到短路检测（TPS16410、TPS16411、TPS16412 和 TPS16413）	低	无重试，闭锁	无重试，闭锁
热关断 (T_J > T_{TSD})	低	620ms	8 × $t_{PDLY/IDLY}$
电流或功率限制超时后	低	620ms	8 × $t_{PDLY/IDLY}$

(1) 为了实现过压保护，当 V_{OVP} 降至低于 V_{OVPF} 时，器件会导通 FET

7.4 器件功能模式

通过将 EN/$\overline{\text{SHDN}}$ 引脚拉低，可以使器件进入低功耗关断模式。在低功耗关断模式下，器件的内部模块被关闭，并从 V_{CC} 电源汲取 I_{QSD} 电流。有关详细信息，请参阅*使能和关断输入 (EN/$\overline{\text{SHDN}}$)*部分。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPS1641x 器件为家电、HVAC 执行器和医疗设备中的低功耗电路（符合 IEC60335 和 UL60730 标准）提供功率限制或电流限制。在 IEC60335 或 UL60730 认证期间，TPS1641x 器件还具有针对内部 FET 的 IN 到 OUT 短路检测功能，以进行 IN 到 OUT 短路测试。TPS16410 和 TPS16411 具有精确的功率限制功能，而 TPS16412 和 TPS16413 具有精确的电流限制功能。对于电机或执行器启动所需的瞬态电流，TPS1641x 器件具有可配置的过流保护阈值 (IOCP) 和可配置的消隐时间 (IDLY/PDLY)。当启动时输出端具有大电容 (< 1mF) 时，TPS1641x 会包含 dVdT 功能来控制输出压摆率，并限制上电期间的浪涌电流。通过检测该引脚上的电压，监测 IOCP 或 IMON 引脚的输出电流。

8.2 典型应用：低功耗电路 (LPC) 的 15W 功率限制

使用 TPS16410 和 TPS16411 实现符合 IEC60335 和 UL60730 标准的低功耗电路的 15W 功率限制。使用 PLIM 引脚上的电阻器以配置输出功率限制。图 8-1 提供了 15W 功率限制的典型应用电路。

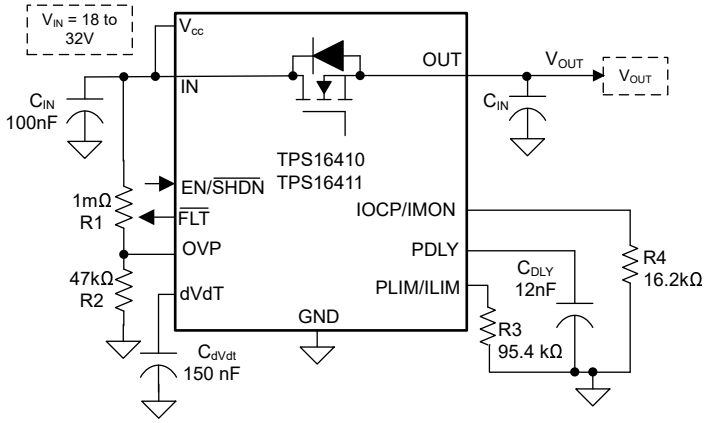


图 8-1. 用于低功耗电路的 15W 功率限制

8.2.1 设计要求

表 8-1. 设计参数

参数	值
V_{IN}	18V 至 32V
P_{OUT}	⩽ 15W
过流保护	1A
输出电容 (C_{OUT})	470 µ F
I_{INRUSH}	⩽350mA
瞬态消隐时间 (PDLY)	6.5ms

8.2.2 详细设计过程

8.2.2.1 设置过压设定点

通过在 IN 引脚和 OVP 引脚之间连接电阻器（R1、R2），设置输入过压保护设定点。使用方程式 8 和方程式 9 计算电阻值。为将 OVP 上升设定点设置为 32V，选择 R1 = 1MΩ，R2 = 47kΩ。

$$\text{OVP Rising Setpoint} = \frac{V_{OVPR} \times (R1 + R2)}{R2} \tag{8}$$

$$\text{OVP Falling Setpoint} = \frac{V_{OVPF} \times (R1 + R2)}{R2} \tag{9}$$

8.2.2.2 设置输出过流设定点 (IOCP)

要设置输出过流设定点，IOCP 引脚上需要一个电阻器 (R4)。要计算此电阻 (R4) 的值，请使用方程式 5。对于当 I_{OCP} = 1A 时，选择 R4 为 16.2kΩ。

8.2.2.3 设置输出功率限制

为了设置输出功率限值，PLIM 引脚上需要一个电阻器 (R3)。要计算功率限制的值，请使用方程式 4。为了保持输出功率限制 ≤15W，选择 R3 为 95.3kΩ。

8.2.2.4 监控输出电流

通过读取该引脚上的电压来监测 IOCP 或 IMON 上的输出电流。使用方程式 7 计算输出电流。

8.2.2.5 限制浪涌电流和设置输出压摆率

要给输出端的大电容器充电，可以在 dVdt 引脚上使用电容器来控制输出压摆率。可以通过方程式 10 来估算浪涌电流的值。为保持浪涌电流低于 350mA，选择 C_{dVdt} 为 150nF。

$$I_{INRUSH} = \frac{I_{dVdt} \times G_{dVdt} \times C_{OUT}}{C_{dVdt}} \tag{10}$$

Copyright © 2026 Texas Instruments Incorporated

8.2.3 应用曲线

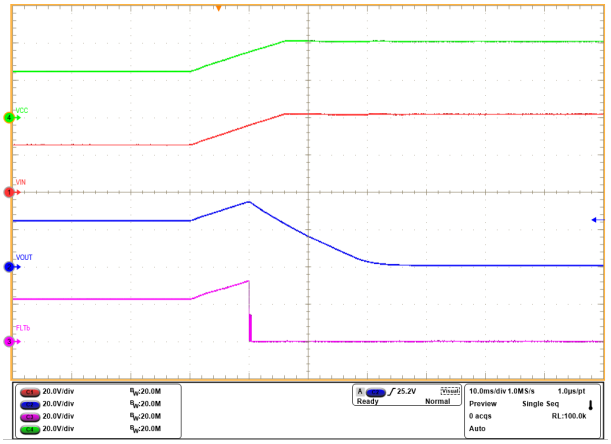


图 8-2. 过压保护高达 40V

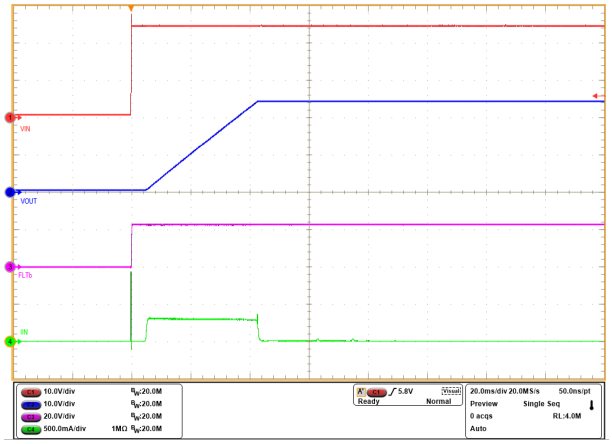


图 8-3. 输入端热插拔的浪涌电流控制

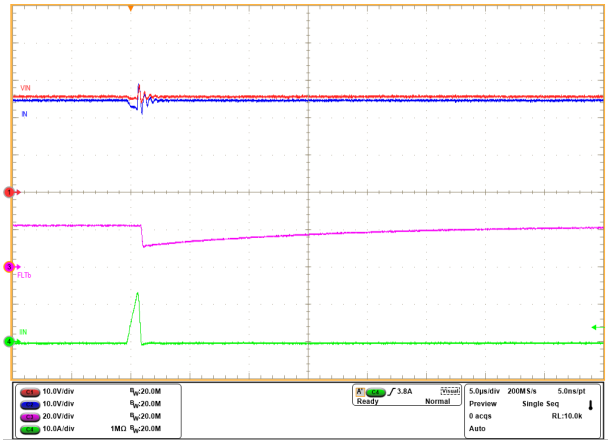


图 8-4. 输出短路保护

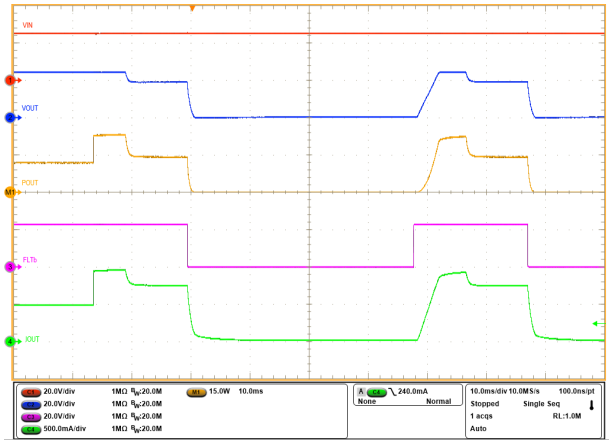


图 8-5. 采用 TPS16410 实现 15W 功率限制 (I_{OUT} < I_{OCP})

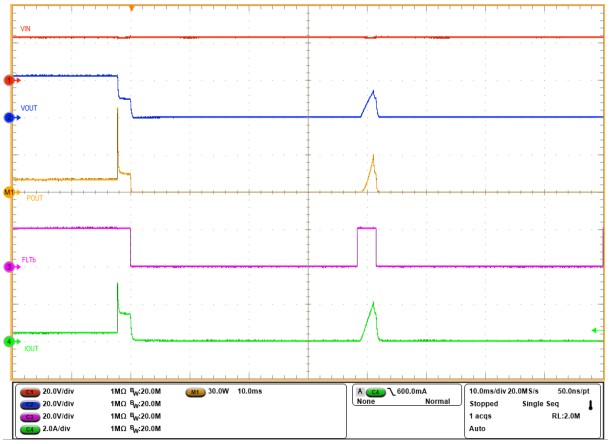


图 8-6. 采用 TPS16410 实现 15W 功率限制 (I_{OCP} ≤ I_{OUT} < $I_{fast-trip}$)

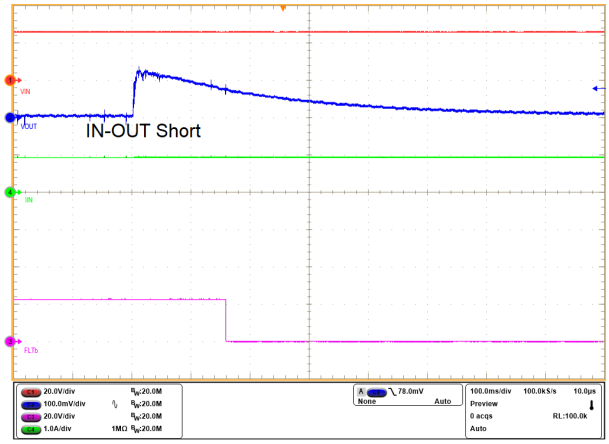


图 8-7. V_{IN} = 24V 时的 IN 到 OUT 短路检测

Copyright © 2026 Texas Instruments Incorporated

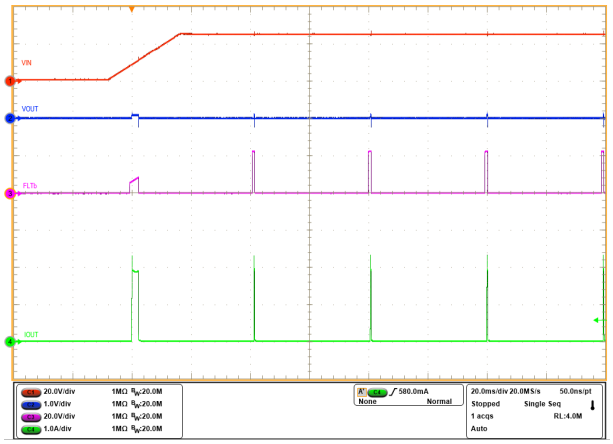


图 8-8. 加电进入短路

8.3 系统示例

8.3.1 DC/DC 或反激式转换器输出端的精确功率或电流限制

对于使用 DC/DC 转换器或反激式转换器的系统，请使用器件在输出端实现精确的功率或电流限制 (±5%)。为了提供额外保护，该器件具有故障引脚，在发生过压、过流或过功率、输入短路检测和热关断事件时，该引脚会被置为有效。利用故障信号关闭为 TPS1641 输入端供电的 DC/DC 转换器或反激式转换器，从而切断负载电源。该器件有独立的 Vcc 引脚为其自身供电，且可在 Vcc 电源下保持导通状态。图 8-9 显示了 DC/DC 或反激式转换器输出端的应用。

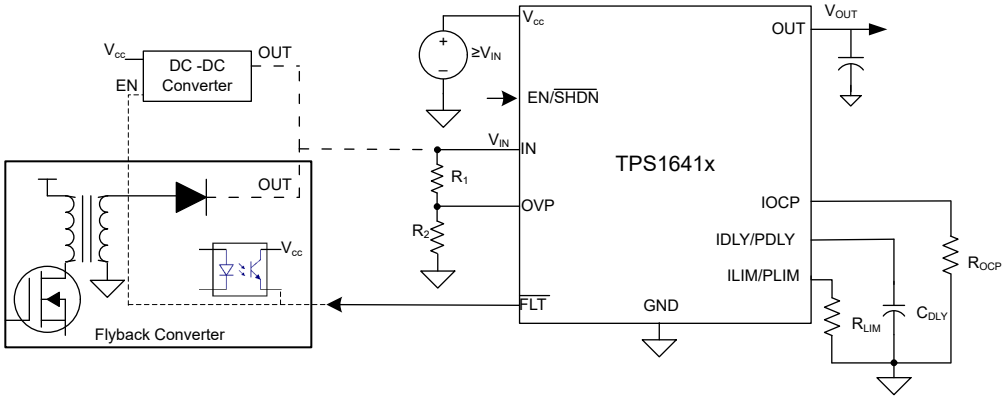


图 8-9. DC/DC 或反激式转换器输出端的精确功率或电流限制

Copyright © 2026 Texas Instruments Incorporated

8.4 最佳设计实践

- 使用 C_{IN} ≥ 10nF 对 V_{cc} 和 IN 引脚进行去耦。
- 请勿使 OVP、PLIM/ILIM 和 IOCP/IMON 引脚保持开路或悬空。
- 将器件的 PowerPAD 连接到 PCB 上的 GND。
- 请勿将 EN/$\overline{SHDN}$ 引脚连接到超过 5V 的电压。

8.5 电源相关建议

- 对于 TPS16410 和 TPS16411，使用 4.5V ≤ V_{IN} ≤ 40V。
- 对于 TPS16412 和 TPS16413，使用 2.7V ≤ V_{IN} ≤ 40V。
- 使用 V_{IN} ≤ V_{CC} ≤ 60V。
- 使用 ≤ 60V 的电压上拉 $\overline{FLT}$。使用上拉电阻器将流入 $\overline{FLT}$ 引脚的电流保持在 < 3mA。

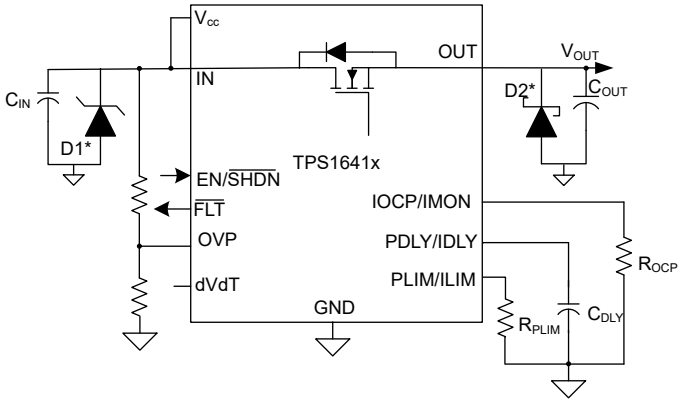
8.5.1 瞬态保护

在短路和过载电流限制情况下，当器件中断电流时，输入电感在输入端产生正电压尖峰，输出电感在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决此问题，此类瞬变可能会超过器件的绝对最大额定值。图 8-10 显示了瞬态保护电路。解决瞬变的典型方法包括：

- 更大限度减少进出器件的引线长度和电感。
- 使用较大的 PCB GND 平面。
- 在 OUT 引脚和接地端之间连接一个肖特基二极管 (D2) 来吸收负尖峰。对于输出端的负向瞬态尖峰，OUT 引脚的绝对最大额定值为 –1V。
- 在非常靠近器件的 OUT 引脚上连接一个大于 1 µ F 的低 ESR 电容器。
- 使用低值陶瓷电容器 C_{IN} = 0.1 µ F 来吸收能量并抑制瞬变。使用方程式 11 估算输入电容的近似值。

$$V_{IN-SPIKE} = V_{IN} + I_{LOAD} \times \sqrt{\frac{L_{IN}}{C_{IN}}} \quad (11)$$

- 某些应用需要额外的瞬态电压抑制器 (TVS)，以将瞬态电压保持在器件的绝对最大额定值以下。TVS 有助于吸收过多的能量转储，并防止其在器件输入端产生极快的瞬态电压。使用合适的 TVS 将瞬态电压钳位在器件的绝对最大额定值以下。



TVS D1* 和肖特基二极管 D2* 是用于输入和输出瞬态保护的可选二极管。

图 8-10. 使用 TPS1641x 的瞬态保护

8.6 布局

8.6.1 布局指南

- 确保高电流电源路径连接尽可能短，并且其大小必须能够承载至少两倍的满负载电流。

Copyright © 2026 Texas Instruments Incorporated

- 必须在 IC 的终端处，将 GND (PowerPAD) 引脚连接至 PCB 接地平面，且迹线尽可能短。PCB 接地必须是电路板上的一个铜层或铜岛。TI 建议为电子保险丝留出一个单独的接地平面岛。该平面不承载任何高电流，并用作电子保险丝的所有关键模拟信号的静态接地基准。使用星型连接将器件接地平面连接至系统电源接地平面。
- 去耦电容器 (C_{IN}) 的最优放置位置是紧靠器件的 IN 引脚和 GND 引脚的位置。请注意，应尽可能缩减由旁路电容器连接、IN 引脚和 IC 的 GND 引脚组成的环路面积。
- 将以下支持元件放置在靠近连接引脚的位置：
  - R_{ILM} 或 R_{PLM}
  - R_{IOCP}
  - C_{DLY}
  - C_{dVdT}
  - OVP 的电阻器
- 采用最短的走线将元件另一端连接至器件的 GND 引脚。为了减少对电流限制、过流消隐间隔和软启动时间的寄生效应，应使将这些元件连接该器件的布线尽可能短。
- 由于 ILM 引脚上的偏置电流直接控制器件的过流保护行为，因此这些节点的 PCB 布线必须远离任何噪声（开关）信号。
- 将保护器件（如 TVS、缓冲器、电容器或二极管）放置在紧靠保护器件要保护的器件的物理位置。使用短走线布线这些保护器件以减小电感。例如，TI 建议使用保护肖特基二极管来解决由于电感负载切换引起的负瞬变。TI 建议在 OUT 和 GND 之间添加一个 1 µ F 或更大的陶瓷去耦电容器 (C_{OUT})。这些元件必须放置在靠近 OUT 引脚的位置。请注意，应尽可能缩减由肖特基二极管和旁路电容器连接、OUT 引脚和 IC 的 GND 引脚组成的环路面积。

Copyright © 2026 Texas Instruments Incorporated

8.6.2 布局示例

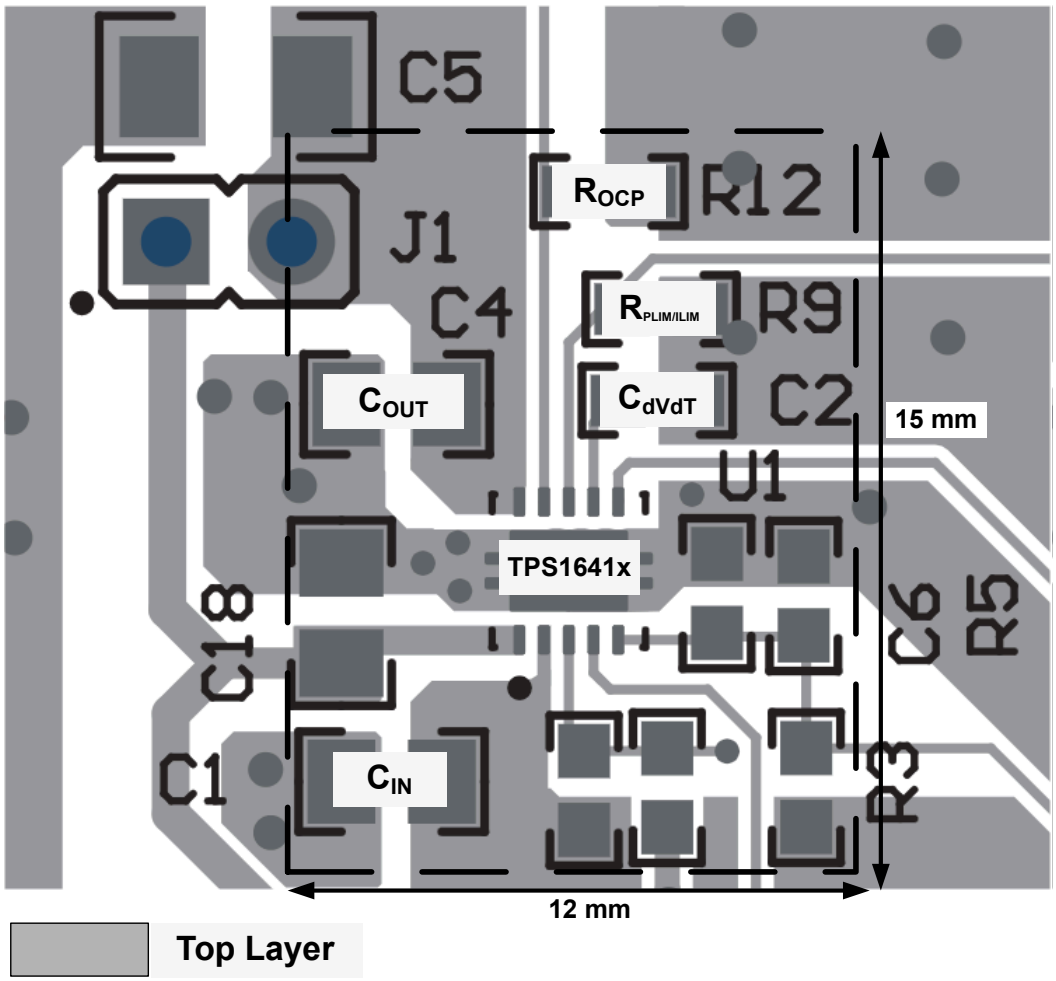


图 8-11. 布局示例

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.3 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

9.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (April 2023) to Revision C (June 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 添加了 UL 2367 认证状态	1
• 添加了 IEC 62368-1 CB 认证	1

Changes from Revision A (December 2022) to Revision B (April 2023)	Page
• 在整个文档中添加了有关新器件型号的信息	1
• 添加了针对新器件型号的建议	20

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS16410DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16410
TPS16410DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16410
TPS16411DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16411
TPS16411DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16411
TPS16412DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16412
TPS16412DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16412
TPS16413DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16413
TPS16413DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16413
TPS16413DRCRG4	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16413
TPS16413DRCRG4.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16413
TPS16414DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16414
TPS16414DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16414
TPS16415DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16415
TPS16415DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16415
TPS16416DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16416
TPS16416DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16416
TPS16417DRCR	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16417
TPS16417DRCR.A	Active	Production	VSON (DRC) | 10	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T16417

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

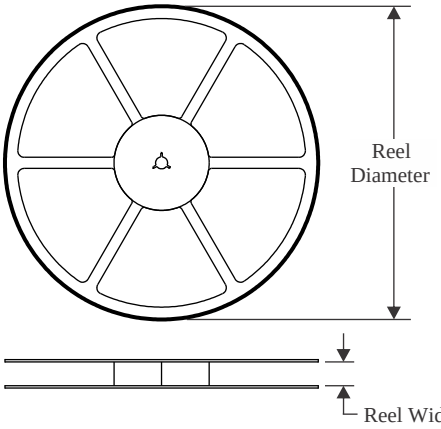
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

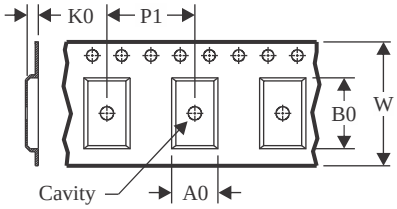
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

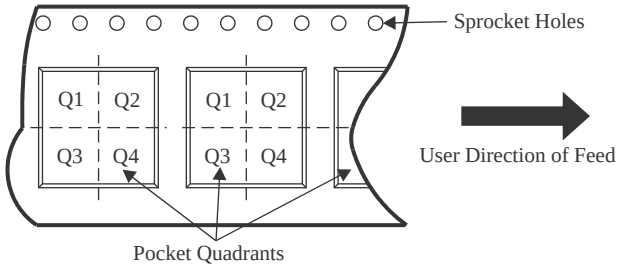


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

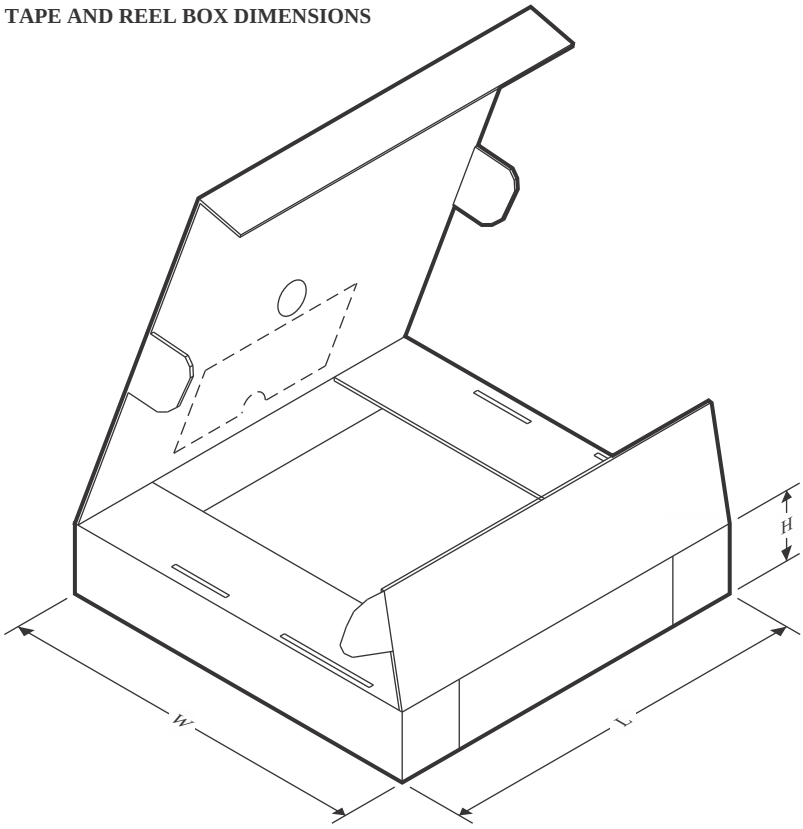
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS16410DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16411DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16412DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16413DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16413DRCRG4	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16414DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16415DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16416DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS16417DRCR	VSON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS16410DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16411DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16412DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16413DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16413DRCRG4	VSON	DRC	10	3000	367.0	367.0	35.0
TPS16414DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16415DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16416DRCR	VSON	DRC	10	3000	360.0	360.0	36.0
TPS16417DRCR	VSON	DRC	10	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

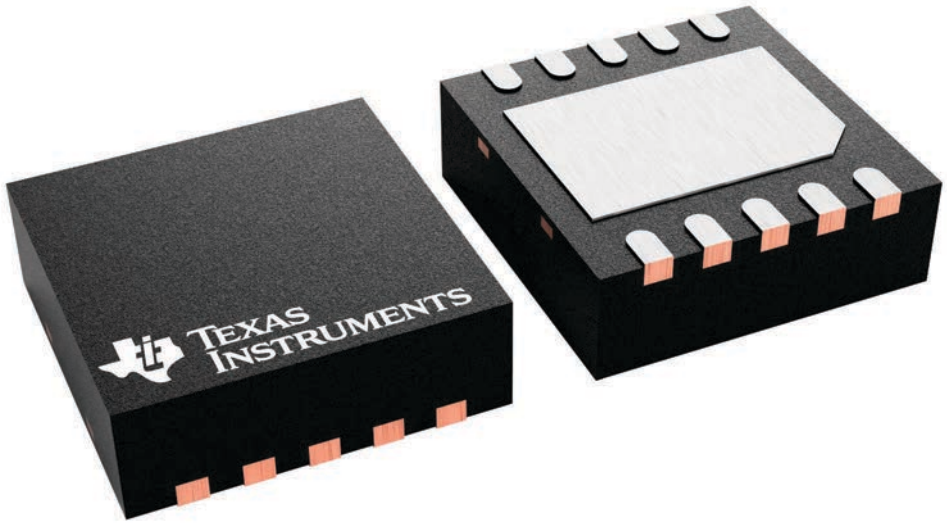
DRC 10

VSON - 1 mm max height

3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



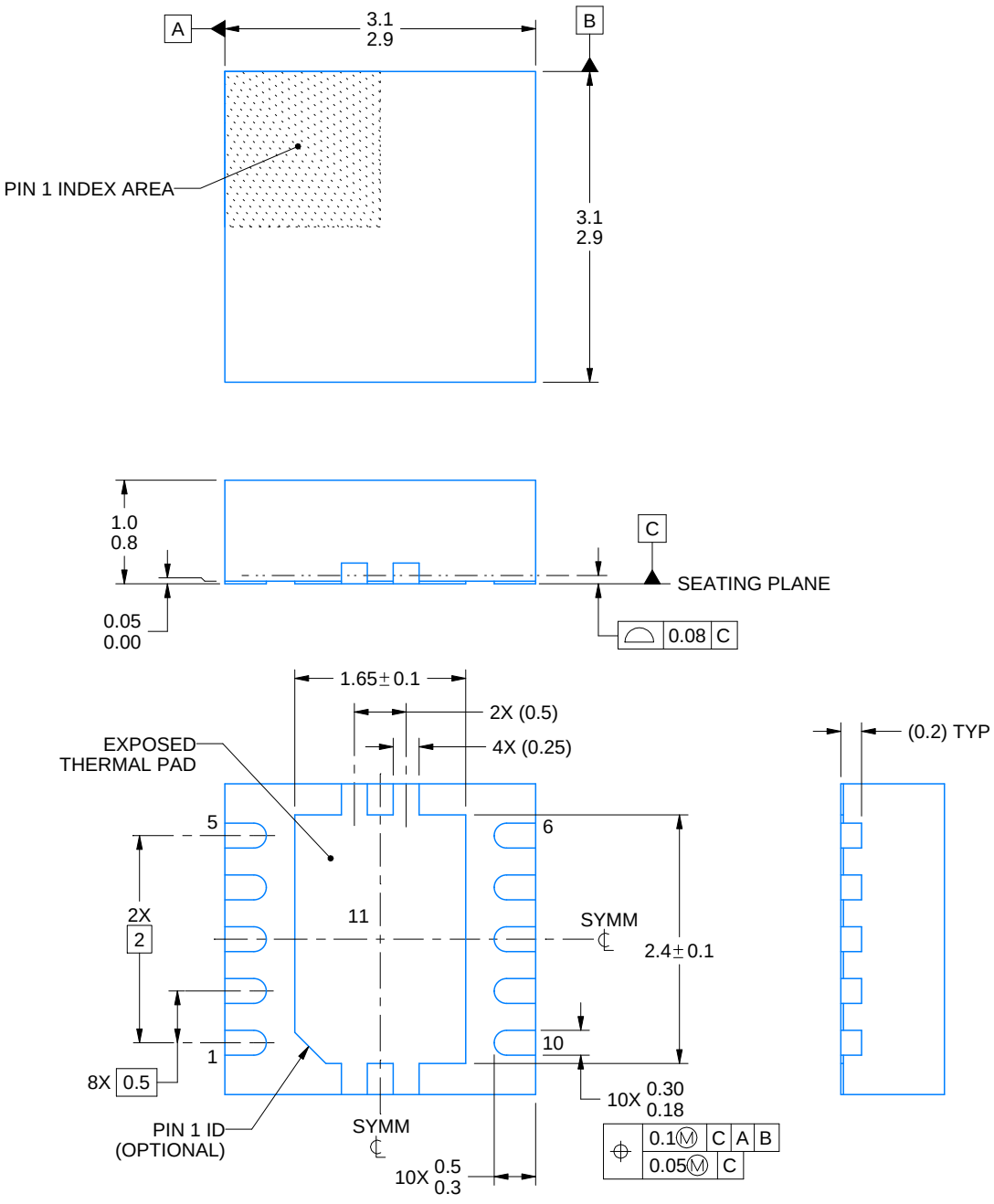
4226193/A

DRC0010J

PACKAGE OUTLINE

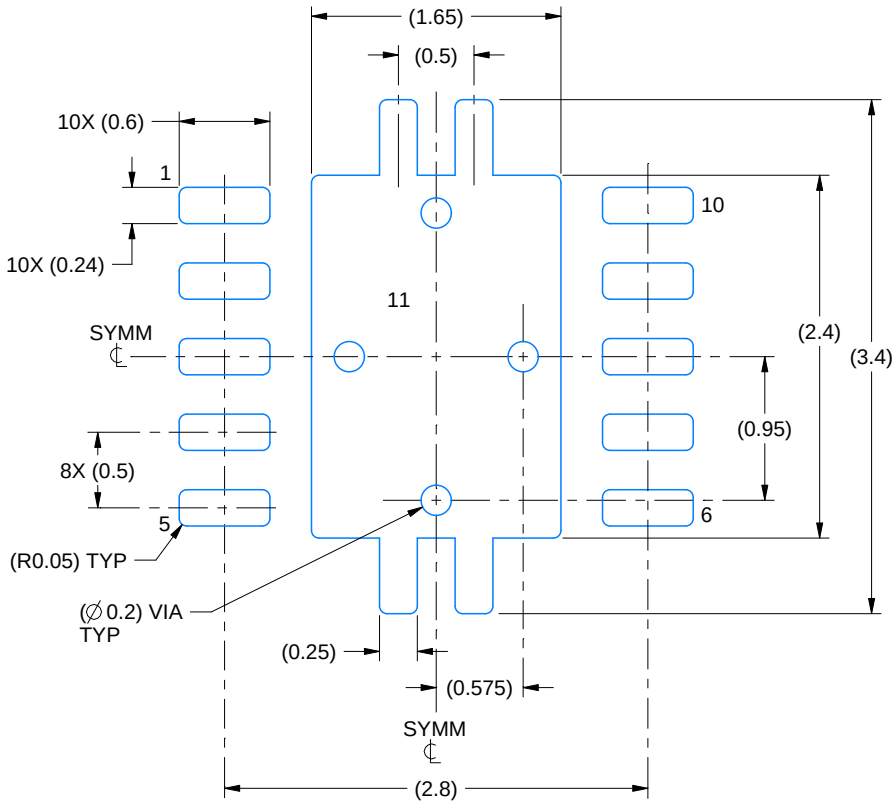
VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

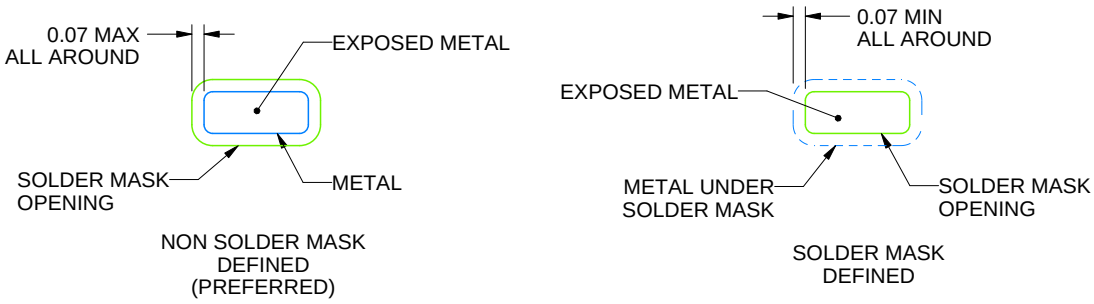


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



SOLDER MASK DETAILS

4218878/B 07/2018

NOTES: (continued)

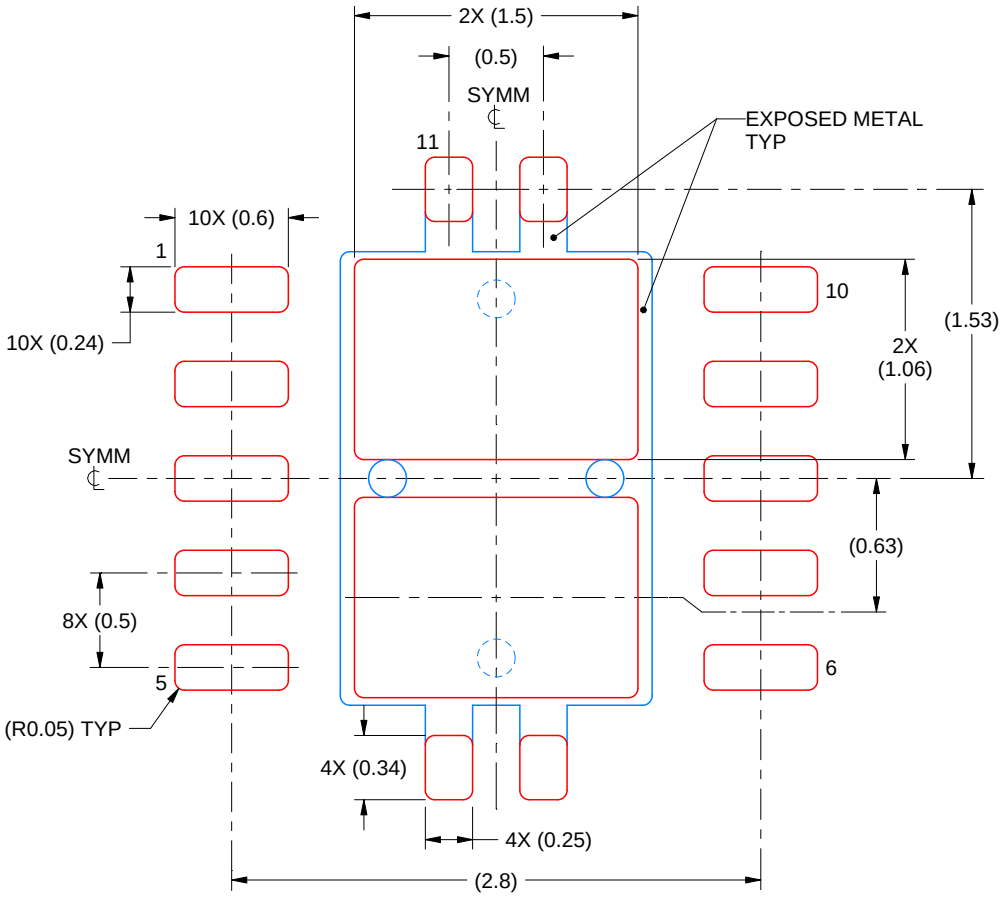
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DRC0010J

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 11:
80% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

4218878/B 07/2018

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月