

TPS12S24F-Q1 具有低功耗模式、负载唤醒、I2T、SPI 和诊断功能的 80V 低 I_Q 汽车级双路高侧开关控制器

1 特性

- 符合 AEC-Q100 汽车标准，温度等级为 1 级
- 3.5V 至 70V 输入范围（绝对最大值为 80V）
- 双通道 SPI 受控智能高侧开关控制器
- 低功耗模式下低 $I_Q = 40\mu A$
- 双栅极驱动器：GATEx：0.5A 拉电流和 2A 灌电流
- 集成式旁路开关，能够支持 780mA 持续负载电流
- 具有 Limphome 模式的用户可编程 EEPROM
- SPI 可配置模式，用于驱动电容负载
- 使用可调节负载唤醒阈值从低功耗模式快速切换 (7.5 μs) 到工作模式，带 $\overline{FLT}/WAKE$ 指示
- 精确的模拟电流监测输出 (VIMONx)：30mV V_{SNS} 下为 $\pm 2\%$
- 强大的集成式保护：
 - 可编程双向 I2T 线束保护
 - 可调节双向 SCP（短路）保护
 - 基于 NTC 的外部 FET 过热保护
 - 外部 FET 可调节 VDS 过压保护
 - 控制器过热警告
 - 针对低至 -65V 的反向电池事件的保护
 - 电池电量耗尽和接地失效时自动关闭
 - 可调节欠压锁定和过压保护
- 可配置集成式 ADC 的数字检测输出来测量以下参数：
 - 双向负载电流检测
 - 输入和输出电源电压
 - 外部 FET 温度
 - 控制器温度
 - 外部 FET 漏源电压
- 通过 SPI 接口提供故障诊断，并通过 $\overline{FLT}/WAKE$ 进行指示
 - 开路负载和电池短路或 FET 短路检测

2 应用

- 配电盒
- 车身控制模块
- 直流/直流转换器
- 电池管理系统

3 说明

TPS12S24F-Q1 是具有保护和诊断功能的低 I_Q 智能双路高侧驱动器系列。该器件具有 3.5V 至 70V 的宽工作电压范围，以及 80V 绝对最大额定值，适用于 12V、24V 和 48V 汽车系统设计。

它具有两个集成的栅极驱动器，具有 0.5A 拉电流和 2A 灌电流 (GATEx)。在低功耗模式下，集成的低功耗路径保持导通，主 FET 关断， I_Q 为 35 μA （典型值）。当负载电流超过可配置的负载唤醒阈值时，器件自动切换到主 FET (GATEx) 导通的工作模式，并将 $\overline{FLT}/WAKE$ 置为低电平以作为 MCU 的唤醒指示。此外，该器件还包括可通过 SPI 配置的各种电容充电模式。

诊断功能包括使用外部 R_{SNS} 电阻器的数字双向电流，基于双向 I2T 的可调节过流和双向短路保护，以及可通过 SPI 串行接口读取的输出电压、输入电压、FET 温度、控制器温度和 FET VDS 检测数据，用于诊断外部 FET 和负载故障。

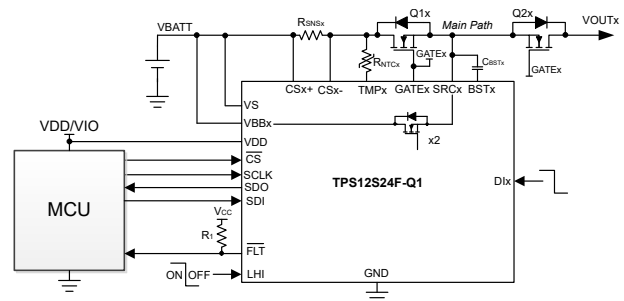
TPS12S24F-Q1 采用 30 引脚 VQFN 封装。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS12S24F-Q1	RHB (VQFN、30)	5.00mm × 5.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



驱动 PAAT 负载、B2B FET 的 TPS12S24F-Q1 应用电路



内容

1 特性	1	8 寄存器映射	58
2 应用	1	8.1 TPS12S24F-Q1 寄存器.....	58
3 说明	1	8.2 EEPROM (NVM) 概述.....	116
4 引脚配置和功能	3	9 应用和实施	119
5 规格	6	9.1 应用信息.....	119
5.1 绝对最大额定值.....	6	9.2 典型应用.....	119
5.2 ESD 等级.....	6	9.3 系统示例.....	124
5.3 建议运行条件.....	6	9.4 电源相关建议.....	126
5.4 热性能信息.....	7	9.5 布局.....	128
5.5 电气特性.....	7	10 器件和文档支持	130
5.6 开关特性.....	9	10.1 接收文档更新通知.....	130
5.7 SPI 时序要求.....	13	10.2 支持资源.....	130
6 参数测量信息	14	10.3 商标.....	130
7 详细说明	15	10.4 静电放电警告.....	130
7.1 概述.....	15	10.5 术语表.....	130
7.2 功能方框图.....	16	11 修订历史记录	130
7.3 特性说明.....	17	12 机械、封装和可订购信息	131
7.4 器件功能模式.....	50	12.1 卷带包装信息.....	131
7.5 TPS12S24F-Q1 预量产器件限制.....	56	12.2 机械数据.....	133

4 引脚配置和功能

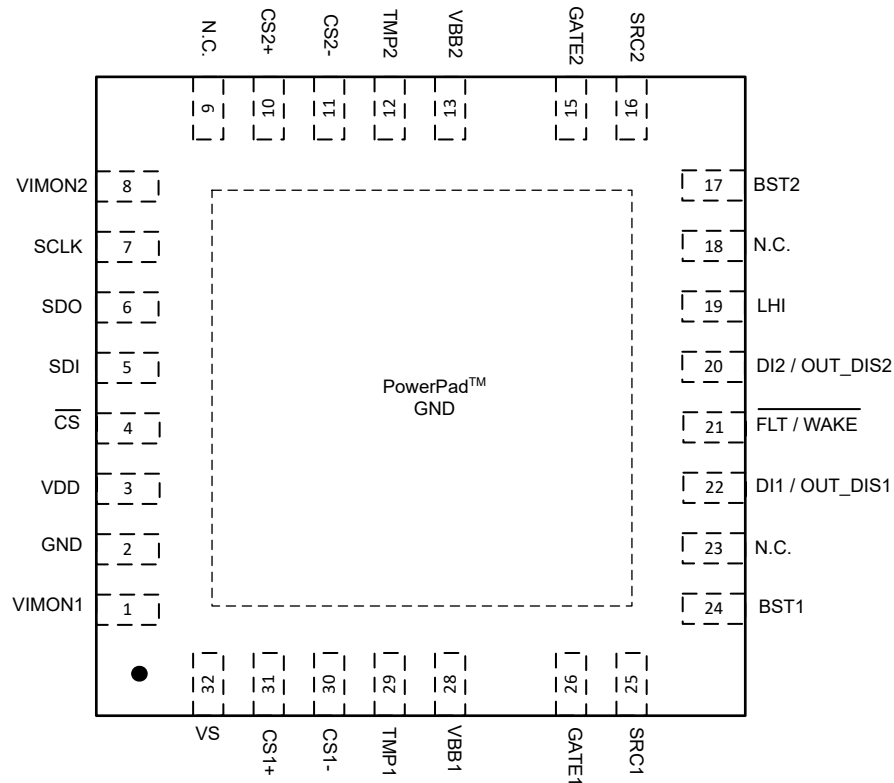


图 4-1. RHB 封装，30 引脚 VQFN (底视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
VIMON1	1	O	通道 1 的模拟电流监测输出电压。 如果未使用，保持悬空或连接电容器。
GND	2	G	将 GND 连接到系统地。
VDD	3	P	逻辑输入电源。 将 1 μ F 电容器连接至 GND。
CS	4	I	SPI 接口片选 (低电平有效)。内部上拉至 VDD。
SDI	5	I	器件的 SPI 数据输入。
SDO	6	O	器件的 SPI 数据输出。内部上拉至 VDD。
SCLK	7	I	器件的 SPI 接口时钟输入。
VIMON2	8	O	通道 2 的模拟电流监测输出电压。 如果未使用，保持悬空或连接电容器。

表 4-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
N.C.	9	—	无连接。 保持悬空或连接到输入电源。
CS2+	10	I	通道 2 的主路径电流检测正输入。如果未使用, 连接到输入电源。
CS2 -	11	I	通道 2 的主路径电流检测负输入。如果未使用, 连接到输入电源。
TMP2	12	I	通道 2 的温度输入。 与外部 NTC 热敏电阻的模拟连接。 如果未使用, 保持悬空。
VBB2	13	I	通道 2 的集成旁路 FET 的漏极。 如果未使用, 连接到输入电源。
GATE2	15	O	通道 2 的高电流栅极驱动器上拉和下拉。 0.5A 峰值拉电流和 2A 灌电流容量。 该引脚会将 GATE2 上拉至 BST2 并下拉至 SRC2。为了实现最快导通和关断, 请将该引脚直接连接到主路径中外部高侧 MOSFET 的栅极。 如果未使用, 保持悬空。
SRC2	16	O	通道 2 的外部 FET 的源极连接。
BST2	17	O	通道 2 的高侧自举电源。 应该在此引脚和 SRC2 之间连接一个最小值为 0.1μF 的外部电容器。此引脚上的电压摆幅为 12V 至 (VS + 12V)。
N.C.	18	—	无连接。 保持悬空或连接到输入电源。
LHI	19	I	从外部使能 LIMPHOME 模式。 如果未使用, 保持悬空或接地。
DI2/ OUT_DIS2	20	I	控制通道 2 的 GATE2 可通过 EEPROM 中的 DI_OUT_DIS_FN 位进行配置。 如果编程为 DI: 设置 LIMPHOME 模式下的输出行为 (如果已通过 CHx_LH_IN 位进行配置) 如果编程为 OUT_DIS: 如果置为高电平, 则将 GATE2 拉至 SRC2 如果未使用, 保持悬空或接地。
FLT/WAKE	21	O	漏极开路故障或 WAKE 输出。 当器件进入工作模式时 (当 LPM_ENTRY 位为低电平或当发生负载唤醒事件时), 器件会将此引脚置为低电平有效。
DI1/ OUT_DIS1	22	I	控制通道 1 的 GATE1 可通过 EEPROM 中的 DI_OUT_DIS_FN 位进行配置。 如果编程为 DI: 设置 LIMPHOME 模式下的输出行为 (如果已通过 CHx_LH_IN 位进行配置) 如果编程为 OUT_DIS: 如果置为高电平, 则将 GATE1 拉至 SRC1。 如果未使用, 保持悬空或接地。
N.C.	23	—	无连接。 保持悬空或连接到输入电源。
BST1	24	O	通道 1 的高侧自举电源。 应该在此引脚和 SRC1 之间连接一个最小值为 0.1μF 的外部电容器。此引脚上的电压摆幅为 12V 至 (VS + 12V)。
SRC1	25	O	通道 1 的外部 FET 的源极连接。

表 4-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
GATE1	26	O	通道 1 的高电流栅极驱动器上拉和下拉。 0.5A 峰值拉电流和 2A 灌电流容量。 该引脚会将 GATE1 上拉至 BST1 并下拉至 SRC1。为了实现最快导通和关断，请将该引脚直接连接到主路径中外部高侧 MOSFET 的栅极
VBB1	28	I	通道 1 的集成旁路 FET 的漏极。 如果未使用，连接到输入电源。
TMP1	29	I	通道 1 的温度输入。 与外部 NTC 热敏电阻的模拟连接。 如果未使用，保持悬空。
CS1 -	30	I	通道 1 的主路径电流检测负输入。如果未使用，连接到输入电源。
CS1+	31	I	通道 1 的主路径电流检测正输入。如果未使用，连接到输入电源。
VS	32	P	控制器的电源引脚。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 接地，P = 电源。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入引脚	CSx+, CSx-, TMPx, SRCx, LHI, DIx/OUT_DISx 至 GND	-65	80	V
输入引脚	VBBx, VS 至 GND	-0.3	80	V
输入引脚	漏极侧输入引脚 (VBBx, VS, CSx+, CSx-, TMPx) 上的最大电压转换率		60	V/μs
输入引脚	SRCx 上的最大电压转换率		200	V/μs
输入引脚	VBBx, VS, CSx+, CSx-, TMPx 至 SRCx	-2	80	V
输入引脚	GATEx, BSTx 至 SRCx	-0.3	19	V
输入引脚	CSx+ 至 CSx-	-0.3	0.3	V
输入引脚	CSx+ 至 CSx- (对于 100μs)	-0.6	0.6	V
输入引脚	CS1+ 至 CS2+, CS1- 至 CS2-	-0.3	0.3	V
输入引脚	CSx- 至 TMPx	-0.3	0.3	V
输入引脚	VDD, CS, SCLK, SDI 至 GND	-0.3	5.5	V
输出引脚	FLT/WAKE 至 GND	-0.3	80	V
输出引脚	SDO, VIMONx 至 GND	-0.3	5.5	V
输出引脚	GATEx, BSTx 至 GND	-65	100	V
灌电流	I(CSx+) 至 I(CSx-), 1ms		100	mA
工作结温, T _j ⁽²⁾		-40	150	°C
存储温度, T _{stg}		-55	150	

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用,器件可能不会完全正常运行,这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 高结温会缩短工作寿命。结温高于 125°C 时,工作寿命会缩短。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011 标准	±750	
		边角引脚 () 其他引脚	±500	

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	标称值	最大值	单位
输入引脚	CSx+, CSx-, TMPx, SRCx, LHI, DIx/OUT_DISx 至 GND	-60		70	V
输入引脚	VBBx VS 至 GND	0		70	V
输入引脚	VDD	3		5.5	V
输入引脚	CS, SCLK, SDI 至 GND	0		5.5	V
输出引脚	SDO, VIMONx 至 GND	0		5.5	V
输出引脚	FLT/WAKE 至 GND	0		70	V

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	标称值	最大值	单位
T _J	工作结温 ⁽²⁾	-40		150	°C

- (1) 建议运行条件是器件可正常运行的条件。有关规格和测试条件，请参阅“电气特性”。
(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

5.4 热性能信息

热指标 ⁽¹⁾		TPS12S24F-Q1	单位
		RHB	
		30 引脚	
R _{θJA}	结至环境热阻	34.7	°C/W
R _{θJC(top)}	结至外壳（顶部）热阻	23.2	°C/W
R _{θJB}	结至电路板热阻	14.6	°C/W
Ψ _{JT}	结至顶部特征参数	4.3	°C/W
Ψ _{JB}	结至电路板特征参数	14.8	°C/W

- (1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

5.5 电气特性

T_J = -40°C 至 +150°C。V_(VBBx) = V_(VS) = 6 至 70V，V_(BSTx - SRCx) = 12V

参数		测试条件	最小值	典型值	最大值	单位
电源电压 (VS) 和数字电源电压 (VDD)						
VBB、VS	工作输入电压		3.5		70	V
V _(VS_PORR)	输入电源 POR 阈值，上升			3		V
V _(VS_PORF)	输入电源 POR 阈值，下降			2.5		V
V _(VDD_PORR)	VDD 电源 POR 阈值，上升			2		V
V _(VDD_PORF)	VDD 电源 POR 阈值，下降			1.45		V
I _(GND)	两个通道的总系统静态电流	V _(VDD) = 5.5V，工作模式		3.5		mA
		V _(VDD) = 3V，工作模式		3.5		mA
I _(VDD)	VDD 电源电流	V _(VDD) = 5.5V，工作模式		1		mA
		V _(VDD) = 3V，工作模式		50		μA
I _(GND)	两个通道的总系统静态电流	V _(VDD) = 0V，低功耗模式		35		μA
I _(GND)	睡眠模式接地电流	睡眠模式 V _(SRCx) = 0V，V _(VDD) = 0V		2		μA
欠压锁定 (UVLO) 和过压 (OV) 保护						
V _{CHx(UVLOF)}	VBB UVLO (CS1+ 引脚) 下降阈值电压范围	用于设置 VBB UVLO 下降阈值的 UVLO_SET_CHx 位	4.5		32	V
V _{CHx(OVR)}	VBB OVLO (CS1+ 引脚) 上升阈值电压范围	用于设置 VBB OVLO 上升阈值的 OVLO_SET_CHx 位	16		72	V
电荷泵 (BSTx - SRCx)						
I _{CHx(BST_AM)}	运行模式下的电荷泵电源电流	V _(BSTx - SRCx) = 10V，工作模式		600		μA
V _{CHx(BST_UVLOR)}	V _(BSTx - SRCx) UVLO 电压阈值，上升	工作模式		12.5		V
V _{CHx(BST_UVLOF)}	V _(BSTx - SRCx) UVLO 电压阈值，下降	工作模式		13.5		V
V _{CPCHx(LOW_AM)}	工作模式下的电荷泵导通电压	工作模式		11		V
V _{CPCHx(HIGH_AM)}	工作模式下的电荷泵关断电压	工作模式		12		V
V _{CPCHx(AM_VS_3V)}	V _(VS) = 3V 时的电荷泵电压	低功耗和工作模式		8		V

5.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(VBBx)} = V_{(VS)} = 6$ 至 70V ， $V_{(BSTx - SRCx)} = 12\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
V _{CHx} (GATE_GOOD)	GATE _x 驱动正常上升阈值		7.5			V
栅极驱动器输出 (GATE _x 、G _x)						
I _{CHx} (GATE_PU)	峰值拉电流		0.5			A
I _{CHx} (GATE_PD)	峰值灌电流		2			A
I _{CHx} (GATE_PU_INRUS H)	电容充电期间的栅极充电 (拉) 电流	CAP_CHRG_CH _x = 0x1	100			μA
电流检测和电流监测器 (CS _x +、CS _x -、VIMON _x)						
V _{CHx} (VSNS_Range)	外部电流检测电阻器 R _{SNSx} 两端的电压范围		0		200	mV
V _{CHx} (ISNS_GAIN _x)	电流检测增益设置	ISNS_GAIN_CH _x = 0x0	15			V/V
		ISNS_GAIN_CH _x = 0x1	30			V/V
		ISNS_GAIN_CH _x = 0x2	50			V/V
		ISNS_GAIN_CH _x = 0x3	65			V/V
		ISNS_GAIN_CH _x = 0x4	85			V/V
		ISNS_GAIN_CH _x = 0x5	100			V/V
		ISNS_GAIN_CH _x = 0x6	120			V/V
		ISNS_GAIN_CH _x = 0x7	135			V/V
V _{CHx} (ISNS_Acc)	量产样片中的目标 VIMON _x 精度	±6mV ≤ V _{SNSx} < ±15mV	-5		5	%
		±15mV ≤ V _{SNSx} ≤ ±200mV	-2		2	%
V _{CHx} (ISNS_ADC_Acc)	量产样片中的目标数字电流检测精度	±6mV ≤ V _{SNSx} < ±15mV	-7		7	%
		±15mV ≤ V _{SNSx} ≤ ±200mV	-2.5		2.5	%
VDS 监测和保护 (CS _x -、SRC _x)						
V _{CHx} (VDS_SNS)	通过 ADC 实现的 VDS 检测监测范围		±50		±1850	mV
V _{CHx} (IVDS_GAIN _x)	VDS 检测和保护增益设置	VDS_GAIN_CH _x = 0x1	30			V/V
		VDS_GAIN_CH _x = 0x2	8			V/V
		VDS_GAIN_CH _x = 0x3	1.5			V/V
V _{CHx} (VDS_OVP)	VDS 保护阈值范围 (阶跃为 50mV)	用于设置 VDS 保护阈值的 VDS_SET_CH _x 位	±300		±1400	mV
输入电压 (CS _x +) 和输出电压 (SRC _x) 检测监测						
V _{CH1} (VBB_SNS) V _{CHx} (VOUT_SNS)	数字输入 (CS1+) 与输出电压 (SRC _x) 检测范围		6		60	V
基于 I2T 的过流和短路保护						
V _{CHx} (VNOM)	I2T 启动 VNOM 阈值范围	用于设置 VNOM 阈值的 NOM_CUR_CH _x 位	3		75	mV
V _{CHx} (SCP)	SCP 阈值精度	FWD_SCP_SET_CH _x 和 REV_SCP_SET_CH _x 位	±10		±140	mV
ADC 特性 (ISNS、TSNS、VDS、VBB、VOUT、TCONT)						
	ADC 信号	ISNS1、ISNS2、TSNS1、TSNS2、 VBB、VDS1、VDS2、VOUT1、 VOUT2、TCONT				
V _{ADC_REF}	ADC 基准电压		2.8			V
I _{ADC}	ADC 电流消耗		0.5			mA
负载唤醒路径特性 (VBB _x 、SRC _x)						

5.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(\text{VBBx})} = V_{(\text{VS})} = 6$ 至 70V ， $V_{(\text{BSTx} - \text{SRCx})} = 12\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
$V_{\text{CHx(LPM_SCP)}}$	LPM 下的短路阈值 (VBBx 至 SRCx 电压)			2.5		V
$I_{\text{CHx(LWUx)}}$	负载唤醒电流阈值 1			100		mA
	负载唤醒电流阈值 2			200		mA
	负载唤醒电流阈值 3			400		mA
	负载唤醒电流阈值 4			780		mA
温度监测器 (CSx - 、 TMPx)						
$V_{\text{CHx(SCP)}}$	NTC 阈值设置	用于设置 TSD 保护阈值的 TSNS_TSD_SET_CHx 位	45		160	$^{\circ}\text{C}$
输入控制 (LHI、 Dlx) 和故障标志 (FLT)						
$V_{\text{LHI_H}}、$ $V_{\text{Dlx/OUT_DISx_H}}$	LHI、 Dlx/OUT_DISx 引脚上升阈值电压			1.5		V
$V_{\text{LHI_L}}、$ $V_{\text{Dlx/OUT_DISx_L}}$	LHI、 Dlx/OUT_DISx 引脚下降阈值电压			1.15		V
$R_{(\text{FLT}/\text{WAKE})}$	FLT / WAKE 下拉电阻			100		Ω
$V_{\text{CHx(STB_OL_TH)}}$	关断状态开路负载 (OL) 检测电压			0.8		V
$I_{\text{CHx(OL_OFF)}}$	关断状态开路负载 (OL) 检测内部上拉 电流设置 1			33		μA
	关断状态开路负载 (OL) 检测内部上拉 电流设置 2			54		μA
	关断状态开路负载 (OL) 检测内部上拉 电流设置 3			130		μA
	关断状态开路负载 (OL) 检测内部上拉 电流设置 4			254		μA
$I_{\text{CHx(SHRT_VBB)}}$	关断状态 SRCx 下拉电流			4		mA
$T_{\text{CHx(TSDR_BYP_FET)}}$	旁路 FET 热关断, 上升			165		$^{\circ}\text{C}$
$T_{\text{CHx(TSDF_BYP_FET)}}$	旁路 FET 热关断, 下降			140		$^{\circ}\text{C}$
$T_{(\text{CONT_TSD_WRN})}$	控制器过热警告阈值			135		$^{\circ}\text{C}$
数字输入引脚特性 (CS、 SCLK、 SDI)						
$V_{\text{IH, DIG}}$	DIG 引脚输入电压高电平	$3.0\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$		$0.7 \times V_{\text{DD}}$		V
$V_{\text{IL, DIG}}$	DIG 引脚输入电压低电平	$3.0\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$			$0.3 \times V_{\text{DD}}$	V
R_{DIGx}	内部下拉电阻器			1.0		M Ω
$I_{\text{IH, DIG}}$	输入电流高电平	$V_{\text{DIG}} = 5\text{V}$		5		μA
数字输出引脚特性 (SDO)						
$V_{\text{OH_SDO}}$	输出逻辑高电平压降	SDO 引脚电流 = 2mA		0.2		V

5.6 开关特性

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(\text{VBBx})} = V_{(\text{VS})} = 6$ 至 70V ， $V_{(\text{BSTx} - \text{SRCx})} = 12\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
$t_{\text{GATEx(DIX_H)}}$	Dlx 导通传播延迟	Dlx $\uparrow$ 至 GATEx $\uparrow$, $C_{\text{L(GATEx)}} = 47\text{nF}$		4		μs

5.6 开关特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(VBBx)} = V_{(VS)} = 6$ 至 70V ， $V_{(BSTx - SRCx)} = 12\text{V}$

参数	测试条件	最小值	典型值	最大值	单位
$t_{\text{GATEx(DIx_L)}}$	DIx 关断传播延迟 $\text{DIx} \downarrow$ 至 $\text{GATEx} \downarrow$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$		4		μs
$t_{\text{GATEx(DIx_H)}}$	OUT_DISx 关断传播延迟 $\text{OUT_DISx} \uparrow$ 至 $\text{GATEx} \downarrow$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$		2		μs
$t_{\text{GATEx(DIx_L)}}$	OUT_DISx 导通传播延迟 $\text{OUT_DISx} \downarrow$ 至 $\text{GATEx} \uparrow$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$		4		μs
$t_{\text{DIx_MASK}}$	DIx/OUT_DISx 屏蔽时间设置 $\text{CONFIG_DI_MASK} = 0\text{x}1$		8.5		μs
			12		μs
			23		μs
$t_{\text{(LHI_H)}}$	LHI 变为高电平到 Limphone 模式的传播延迟 $\text{LHI} \uparrow$ 至 $\text{GATEx} \downarrow$ ， $C_{\text{L}} = 47\text{nF}$ $\text{CHx_LH_IN} = 0\text{x}2$ $\text{CONFIG_LHI_MASK} = 0\text{x}0$		4		μs
$t_{\text{(LHI_L)}}$	LHI 变为低电平到工作模式的传播延迟 LIMP_STAT 位 $\downarrow$ 至 $\text{GATEx} \uparrow$ ， $C_{\text{L}} = 47\text{nF}$ $\text{CHx_LH_IN} = 0\text{x}2$ $\text{CONFIG_LHI_MASK} = 0\text{x}0$		4		μs
$t_{\text{LHI_MASK}}$	LHI 屏蔽时间设置 $\text{CONFIG_LHI_MASK} = 0\text{x}1$		10		μs
			12		μs
			23		μs
$t_{\text{Gx_ON(LPMx)}}$	工作模式到 LPM 模式转换延迟 $\text{LPM_ENTRY} = "0"$ 至 $"1"$ 至 $V_{(\text{Gx})} > V_{(\text{Gx_GOOD})}$ $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		10		μs
$t_{\text{GATEx_OFF(LPMx)}}$	工作模式到 LPM 模式转换延迟 $\text{LPM_ENTRY} = "0"$ 至 $"1"$ $V_{(\text{Gx})} > V_{(\text{Gx_GOOD})}$ 至 $V_{(\text{GATEx})} < V_{(\text{GATEx_GOOD})}$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$ $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		200		μs
$t_{\text{GATEx(WAKE_LPMx)}}$	LPM 模式到工作模式切换延迟，使用 LPM 位 $\text{LPM} = "0"$ 至 $"1"$ 至 $V_{(\text{GATEx})} > V_{(\text{GATEx_GOOD})}$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$ $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		50		μs
$t_{\text{Gx(WAKE_LPMx)}}$	LPM 模式到工作模式切换延迟，使用 LPM 位 $V_{(\text{GATEx})} > V_{(\text{GATEx_GOOD})}$ 至 $V_{(\text{Gx})} < V_{(\text{Gx_GOOD})}$ $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		30		μs
$t_{\text{GATEx(WAKE_LWUx)}}$	负载唤醒期间的 GATEx 导通传播延迟 $I_{\text{CHx(Load)}} \uparrow$ $I_{\text{CHx(LWUx)}}$ 至 $\text{GATEx} \uparrow$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$ $\text{LPM_EXIT_CURR_CHx} = 0\text{x}0$ LOAD_WAKE_DEGLITCH = 0x0 $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		7.5		μs
$t_{\text{GATEx(WAKE_LWUx_MASK)}}$	负载唤醒屏蔽时间 LOAD_WAKE_DEGLITCH = 0x1 $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		50		μs
$t_{\text{Gx(WAKE_LWUx)}}$	负载唤醒期间的 Gx 关断传播延迟 $\text{ILOADx} \uparrow$ $I_{\text{(LWU)}}$ ， $\text{GATE} \uparrow$ (高于 $V_{(\text{G_GOOD})}$) 至 $V_{(\text{Gx})} < V_{(\text{Gx_GOOD})}$ ， $C_{\text{L(G)}} = 1\text{nF}$ $\text{LPM_EXIT_CURR_CHx} = 0\text{x}0$ LOAD_WAKE_DEGLITCH = 0x0 $\text{AUTO_LPM_ENTRY} = 0\text{x}0$ (禁用)		30		μs
$t_{\text{GATEx(UVLOx_OFF)}}$	UVLO 关断传播延迟 $V_{(\text{CSx+})} < V_{\text{CHx(UVLOF)}}$ 至 $\text{GATEx} \downarrow$ ， $C_{\text{L(GATEx)}} = 47\text{nF}$ $\text{UVLO_MASK_CHx} = 0\text{x}0$		5		μs

5.6 开关特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(VBBx)} = V_{(VS)} = 6$ 至 70V , $V_{(BSTx - SRCx)} = 12\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
$t_{CHx}(UVLO_MASK)$	UVLO 屏蔽时间设置	UVLO_MASK_CHx = 0x1		6		μs
		UVLO_MASK_CHx = 0x2		45		μs
		UVLO_MASK_CHx = 0x3		175		μs
$t_{GATEx}(OVx_OFF)$	OV 关断传播延迟	$V_{(CSx+)} > V_{CHx}(OVR)$ 至 $GATEx \downarrow$, $C_L(GATEx) = 47\text{nF}$ OVLO_MASK_CHx = 0x0		5		μs
$t_{CHx}(OV_MASK)$	OV 屏蔽时间设置	OVLO_MASK_CHx = 0x1		6		μs
		OVLO_MASK_CHx = 0x2		45		μs
		OVLO_MASK_CHx = 0x3		175		μs
$t_{CHx}(VDS_DELAY)$	VDS 保护传播延迟	VDS_MASK_CHx = 0x0 VDS_GAIN_CHx = 0x1		15		μs
$t_{CHx}(VDS_MASK)$	VDS 保护屏蔽时间设置	VDS_MASK_CHx = 0x1		5		μs
		VDS_MASK_CHx = 0x2		45		μs
		VDS_MASK_CHx = 0x3		245		μs
$t_{CHx}(TSNS_DELAY)$	外部 FET 过热 (TSD) 保护传播延迟	TSNS_TSD_MASK_CHx = 0x0		1		μs
$t_{CHx}(TSNS_MASK)$	TSD 保护屏蔽时间设置	TSNS_TSD_MASK_CHx = 0x1		7.5		μs
		TSNS_TSD_MASK_CHx = 0x2		50		μs
		TSNS_TSD_MASK_CHx = 0x3		500		μs
$t_{GATEx}(VS_OFF)$	VS 下降至小于 $V_{(VS_PORF)}$ 时的 $GATEx$ 关断传播延迟	$V_{(VS)} \downarrow < V_{(VS_PORF)}$ 至 $GATEx \downarrow$, $C_L(GATEx) = 47\text{nF}$		50		μs
t_{OC}	量产样片的 I2T 保护延迟精度		-15		15	%
t_{SC}	短路保护传播延迟	$V_{(CSx+ - CSx-)} \uparrow V_{CHx}(SCPx)$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{(SCP)} = 20\text{mV}$ FWD_SCP_MASK_CHx = 0x0 REV_SCP_MASK_CHx = 0x0		1.1		μs

5.6 开关特性 (续)

 $T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(VBBx)} = V_{(VS)} = 6$ 至 70V ， $V_{(BSTx - SRCx)} = 12\text{V}$

参数	测试条件	最小值	典型值	最大值	单位
t_{SC_MASK}	短路保护屏蔽时间设置 $V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x1$ $REV_SCP_MASK_CHx = 0x1$		4		μs
	$V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x2$ $REV_SCP_MASK_CHx = 0x2$		9		μs
	$V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x3$ $REV_SCP_MASK_CHx = 0x3$		24		μs
	$V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x4$ $REV_SCP_MASK_CHx = 0x4$		44		μs
	$V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x5$ $REV_SCP_MASK_CHx = 0x5$		89		μs
	$V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x6$ $REV_SCP_MASK_CHx = 0x6$		134		μs
	$V_{(CSx+ - CSx-)} \uparrow V_{CHx(SCP)}$ 至 $GATEx \downarrow$, $C_L = 47\text{nF}$ $V_{CHx(SCP)} = 20\text{mV}$ $FWD_SCP_MASK_CHx = 0x7$ $REV_SCP_MASK_CHx = 0x7$		179		μs
t_{LPM_SC}	LPM 下的短路保护传播延迟 (LPM 下短路) $V_{(VBBx - SRCx)} \uparrow V_{(Hx(LPM_SCP))}$ 至 $GATEx \uparrow$, $C_L(GATEx) = 47\text{nF}$		10		μs
$t_{GATEx_OFF(RPP)}$	当 $V_{(BSTx)} > V_{(BSTx_UVLOF)}$ 时, 反极性事件期间的 $GATEx$ 关断延迟 $V_{(CSx+)} = 12$ 至 -14V 至 $GATEx \downarrow$, $C_L(GATEx) = 47\text{nF}$, $C_{BST} = 470\text{nF}$		10		μs
t_{AUTO_RETRY}	自动重试时间设置 $TCLDN_CHx = 00$		1.2		ms
	$TCLDN_CHx = 01$		10		ms
	$TCLDN_CHx = 10$		100		μs
$t_{AUTO_RETRY_TSD}$	旁路 FET TSD 复位后的自动重试时间 $TCLDN_CHx = 11$		100		ms
f_{CHx_PWM}	PWM 频率设置 $PWM_EN = 1$, $PWM_FREQ_CHx = 000$		1		Hz
	$PWM_EN = 1$, $PWM_FREQ_CHx = 111$		1770		Hz
$t_{WATCHDOG}$	看门狗超时配置 $WD_EN = 1$, $WD_TO = 00$		520		μs
	$WD_EN = 1$, $WD_TO = 01$		400		ms
	$WD_EN = 1$, $WD_TO = 10$		800		ms
	$WD_EN = 1$, $WD_TO = 11$		1200		ms

5.6 开关特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$ 。 $V_{(VBBx)} = V_{(VS)} = 6$ 至 70V ， $V_{(BSTx - SRCx)} = 12\text{V}$

参数	测试条件	最小值	典型值	最大值	单位
$t_{\text{GATEx(FLT}_x\text{_ASSERT)}}$	FLT 置为有效延迟		1		μs
$t_{(\text{ISNS_POL_DELAY})}$	ISNS_POLARITY 位上的电流方向指示延迟 $V_{(\text{SNS}_x)} \uparrow$ 或 $\downarrow$ 至 ISNS_POLARITY_CHx $\uparrow$ 或 $\downarrow$ $V_{(\text{SNS}_x)} = 30$ 至 -30mV		10		μs

5.7 SPI 时序要求

工作结温 $T_J = -40^{\circ}\text{C}$ 至 125°C

参数	测试条件	最小值	标称值	最大值	单位
t_{READY}	数字初始化时间			65	μs
f_{SPI}	SPI 时钟 (SCLK) 频率 $C_{\text{SDO}} = 30\text{pF}$ ，IO 保护电阻器 $k\Omega$			10	MHz
t_{high}	高电平时间：SCLK 逻辑高电平持续时间	45			ns
t_{low}	低电平时间：SCLK 逻辑低电平持续时间	45			ns
t_{sucs}	$\overline{\text{CS}}$ 建立时间： $\overline{\text{CS}}$ 下降沿与 SCLK 上升沿之间的延迟时间	45			ns
$t_{\text{su_SDI}}$	SDI 建立时间：SCLK 下降沿之前的 SDI 建立时间	15			ns
$t_{\text{h_SDI}}$	SDI 保持时间：SCLK 下降沿之前的 SDI 保持时间	30			ns
$t_{\text{d_SDO}}$	延时时间：从 SCLK 上升沿到 SDO 上的数据有效的延时时间			30	ns
t_{hcs}	保持时间：SCLK 下降沿与 $\overline{\text{CS}}$ 上升沿之间的时间	45			ns
$t_{\text{dis_cs}}$	$\overline{\text{CS}}$ 禁用时间，从 $\overline{\text{CS}}$ 高电平到 SDO 高阻抗		10		ns
t_{hics}	SPI 传输非活动时间（两次传输之间的时间），在此期间， $\overline{\text{CS}}$ 必须保持高电平	500			ns

6 参数测量信息

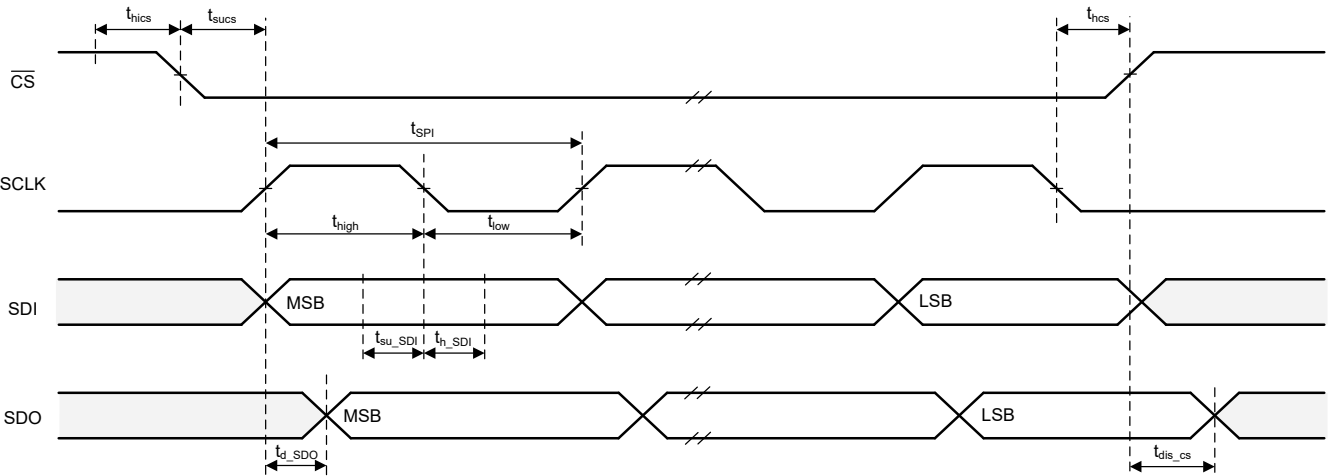


图 6-1. SPI 时序特性定义

7 详细说明

7.1 概述

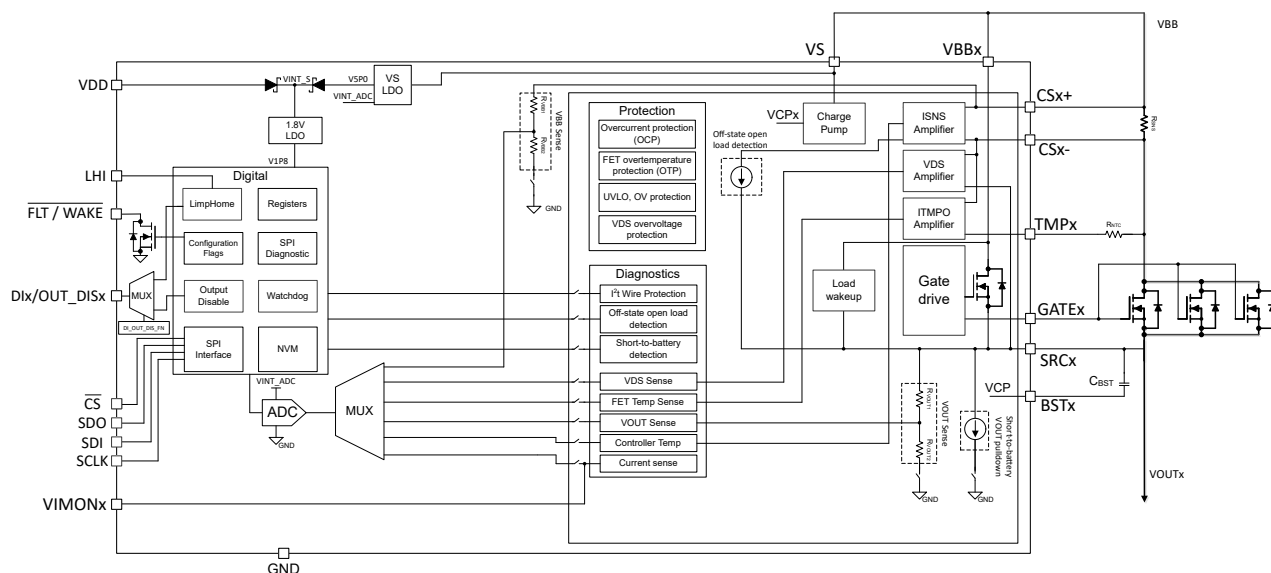
TPS12S24F-Q1 是具有保护和诊断功能的低 I_Q 智能双路高侧驱动器系列。该器件具有 3.5V 至 70V 的宽工作电压范围，以及 80V 绝对最大额定值，适用于 12V、24V 和 48V 汽车系统设计。

它具有两个集成的栅极驱动器，具有 0.5A 拉电流和 2A 灌电流 (GATEx)。在低功耗模式下，集成的低功耗路径保持导通，支持高达 780mA 的负载电流，主 FET 关断， I_Q 为 35 μ A (典型值)。当负载电流超过可配置的负载唤醒阈值时，器件自动切换到主 FET (GATEx) 导通的工作模式，并将 $\overline{\text{FLT/WAKE}}$ 置为低电平以作为 MCU 的唤醒指示。此外，该器件还包括可通过 SPI 配置的各种电容充电模式。

保护和诊断功能包括使用外部 R_{SNS} 电阻器的数字双向电流，基于 I2T 的可调节过流和短路保护，以及可通过 SPI 串行接口读取的输出电压、输入电压、FET 温度、控制器温度和 FET VDS 检测数据，用于诊断外部 FET 和负载故障。可以配置自动重试和锁存故障行为。

TPS12S24F-Q1 采用 30 引脚 VQFN 封装。

7.2 功能方框图



ADVANCE INFORMATION

7.3 特性说明

7.3.1 电源输入

该器件使用两个电源输入 — 芯片电源输入 (VS) 和通常由器件外部 DC-DC 转换器或 LDO 生成的低压数字电源输入 (VDD)。低压数字电源输入 (5V 或 3.3V) 用于与 MCU I/O 电源匹配的 SPI 接口电源。

7.3.2 电荷泵和栅极驱动器输出 (VS、GATE_x、BST_x、SRC_x)

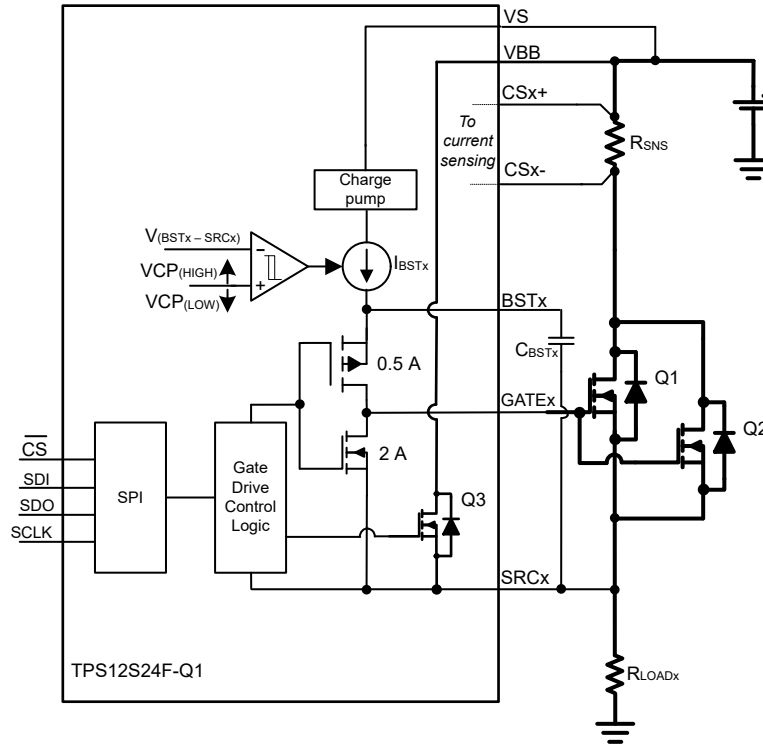


图 7-1. 栅极驱动器

图 7-1 显示了电荷泵和栅极驱动器电路实施方案的简化图。该器件具有强大的 0.5A 峰值拉电流和 2A 峰值灌电流栅极驱动器 (GATE_x)，用于主 FET Q1、Q2。旁路 FET (Q3) 集成在 TPS12Sx4F-Q1 中。主路径的强大栅极驱动器可在大功率系统设计中支持 FET 并联，从而确保在饱和区实现最短的切换时间。一个 12V、600μA 电荷泵源自 VS 终端，能够为放置在栅极驱动器 (BST_x 和 SRC_x) 上的外部自举电容器 C_{BSTx} 充电。

VS 是连接到控制器的电源引脚。在施加 VS 且 VDD 高于 V_(VDD_PORR) 时，只要 $\overline{\text{CS}}$ 被拉至低电平，电荷泵就会导通并为 C_{BSTx} 电容器充电。当 C_{BSTx} 上的电压超过 V_(BST_UVLOR) 后，栅极驱动器模块将被激活。该器件具有 1V (典型值) 的 UVLO 磁滞，可在初始 GATE_x 导通期间确保实现低振荡性能。根据外部 FET Q_G 和 FET 导通期间允许的骤降，选择 C_{BSTx}。在工作模式下，电荷泵保持使能状态，直到 BST_x 至 SRC_x 的电压达到 V_{CPCHx(HIGH_AM)}，此时电荷泵通常处于禁用状态，从而减少 VS 引脚上的电流消耗。电荷泵会保持禁用状态，直到 BST_x 至 SRC_x 的电压放电至 V_{CPCHx(LOW_AM)}，此时电荷泵通常处于使能状态。

在工作模式下，BST_x 和 SRC_x 间的电压会持续在 V_{CPCHx(HIGH_AM)} 与 V_{CPCHx(LOW_AM)} 之间充电和放电，如图 7-2 所示。

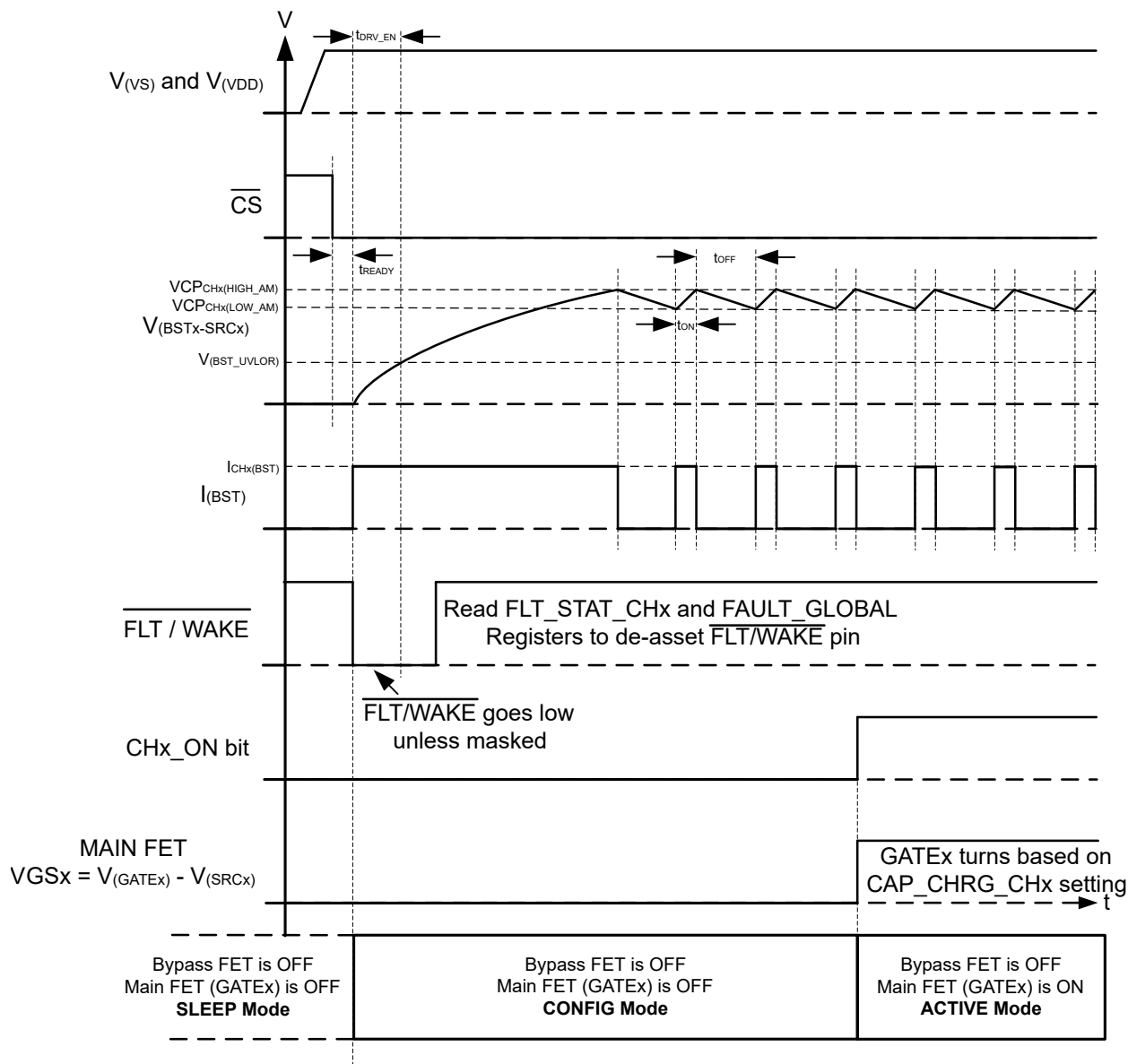


图 7-2. 电荷泵运行情况

使用以下公式可以计算初始栅极驱动器使能延迟：

$$t_{DRV_ENx} = \frac{C_{BSTx} \times V_{CHx(BST_UVLOR)}}{I_{CHx(BST)}} \quad (1)$$

其中，

C_{BSTx} 是 $BSTx$ 和 $SRCx$ 引脚上的电荷泵电容。

$V_{CHx(BST_UVLOR)} = 9V$ (典型)。

$I_{CHx(BST)}$ 为电荷泵电流 (典型值为 $600 \mu A$)。

在开关应用中，如果电荷泵电源需求高于 $I_{CHx(BST)}$ ，则可使用低漏电二极管 ($D1x$) 和 $VAUX$ 电源从外部为电源 $BSTx$ 供电，如图所示。

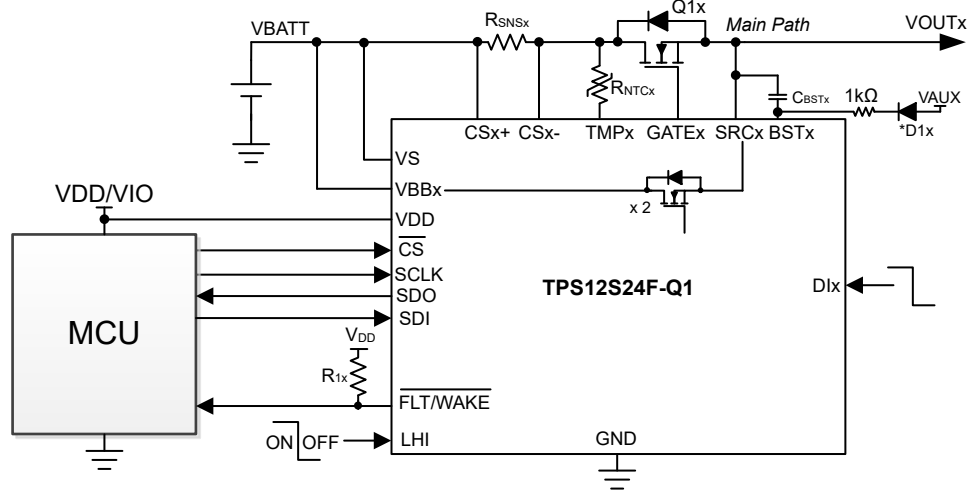


图 7-3. 采用 BSTx 外部供电的 TPS12SxxF-Q1 应用电路

备注

V_{AUX} 可通过 8.1V 至 15V 的外部电源供电。输入电源 V_{BB} 或 V_S 也可以通过 D1 二极管连接到 BSTx，从而降低 T_{DRV_EN} 。

7.3.3 驱动电容、电阻和电感负载

所有非板载负载都存在不同的类型。对于每种负载曲线，智能高侧开关或控制器的作用不同，需要考虑不同的因素来确保提供强大的保护。无论负载是电阻性、电容性、电感性还是不完全属于这些类别之一（例如 LED），都将改变负载的驱动方式和设计方式。为了实现合理的输出功率保护，设计人员需要了解预期的负载曲线，然后了解这种负载曲线如何影响输出级设计。

表 7-1. 使用 TPS12SxxF-Q1 驱动负载

负载类型	负载驱动方法	寄存器设置
电容，CAP_CHRG_CHx = 0x0、0x1 或 0x3	使用基于短路保护 (SCP) 的自动重试方法	CAP_CHRG_CHx = 0x0 INRUSH_DURATION_CHx = 0x0 至 0x7 (仅用于 VOUT_ERR_CHx 指示) FWD_SCP_SET_CHx = 0x0 至 0xF AUTO_RETRY_DURATION_CHx = 0x0 至 0x3 LATCH_CHx = 0x0 FOLDBACK_LOCK_DIS_CHx = 0x1
	使用主路径栅极转换控制	CAP_CHRG_CHx = 0x1 INRUSH_DURATION_CHx = 0x0 至 0x7 (仅用于 VOUT_ERR_CHx 指示)
	使用主路径 PWM 模式	CAP_CHRG_CHx = 0x3, PWM_DTY_CHx = 0x00 至 0xFF, PWM_FREQ_CHx = 0x0 至 0xF INRUSH_DURATION_CHx = 0x0 至 0x7
电阻或电感负载	使用主路径 PWM 方法	CAP_CHRG_CHx = 0x0 PWM_EN_CHx = 0x1, PWM_DTY_CHx = 0x00 至 0xFF, PWM_FREQ_CHx = 0x0 至 0xF

7.3.3.1 电容负载驱动

诸如汽车配电单元和区域控制器等某些终端设备会为不同的负载供电，包括其他 ECU。这些 ECU 可能具有很大的输入电容。如果 ECU 的电源以不受控制的方式导通，则可能产生大浪涌电流并可能损坏功率 FET。表 7-1 重点展示了 TPS12SxxF-Q1 系列支持的不同电容器充电方法。

7.3.3.1.1 使用基于 SCP 的自动重试方法 (GATEx) :

TPS12SxxF-Q1 通过 FWD_SCP_SET_CHx 位集成了短路保护 (SCP) 阈值设置功能，并通过 AUTO_RETRY_DURATION_CHx 位集成了自动重试时间设置功能，用于在电容负载驱动期间控制 GATEx。图 7-7 展示了使用基于 SCP 的自动重试方法驱动电容负载的应用电路。有关此模式下的所有可配置参数，请参阅表 7-1。

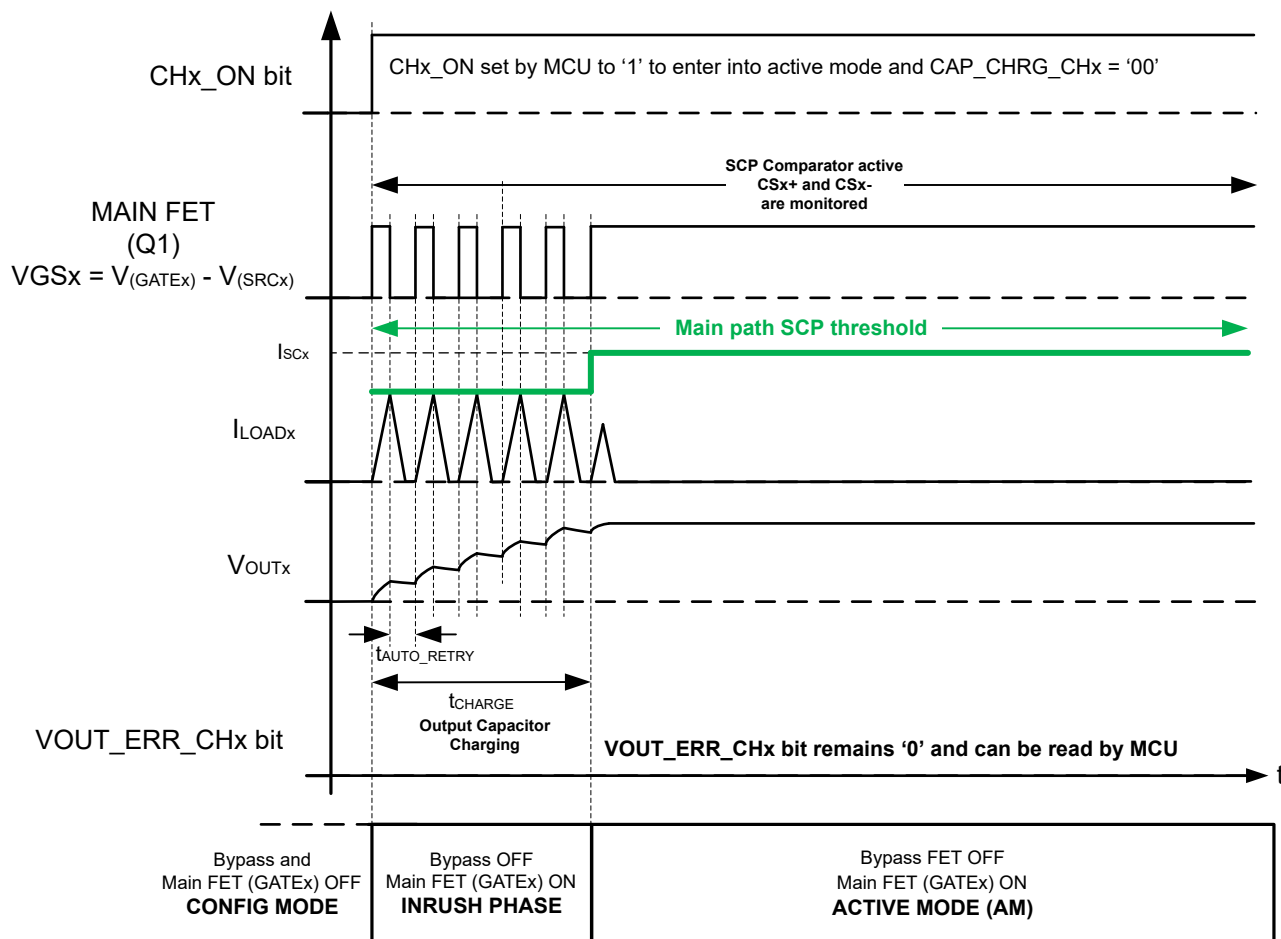


图 7-4. 使用基于 SCP 的自动重试方法进行大容量电容器充电的计时示意图

VOUT_ERR_CHx 位是在设定的 INRUSH_DURATION_CHx 之后 GATEx 导通/关断的指示位。器件不会根据该位执行任何操作。如果大容量电容器预充电到期望输出电压所需的时间超过 100ms (最大浪涌持续时间设置)，则器件即使在 100ms 浪涌持续时间之后仍会继续对大容量电容器充电。在设定的浪涌持续时间之后，VOUT_ERR_bit 将置为“1”，微控制器可以忽略该位。

7.3.3.1.2 使用主路径栅极转换率控制方法 (GATEx、SRCx) :

在不使用低功耗旁路路径的应用中，可以使用主 FET GATE 驱动控制来进行电容充电。

为了在具有电容负载的主 FET 开通期间限制浪涌电流，请使用 R_{GATEx} 和 C_{GATEx} ，如 图 7-5 所示。 R_{GATEx} 和 C_{GATEx} 元件会减慢主 FET 栅极的电压斜率。FET 源极跟随栅极电压，从而在输出电容器上实现受控电压斜坡。

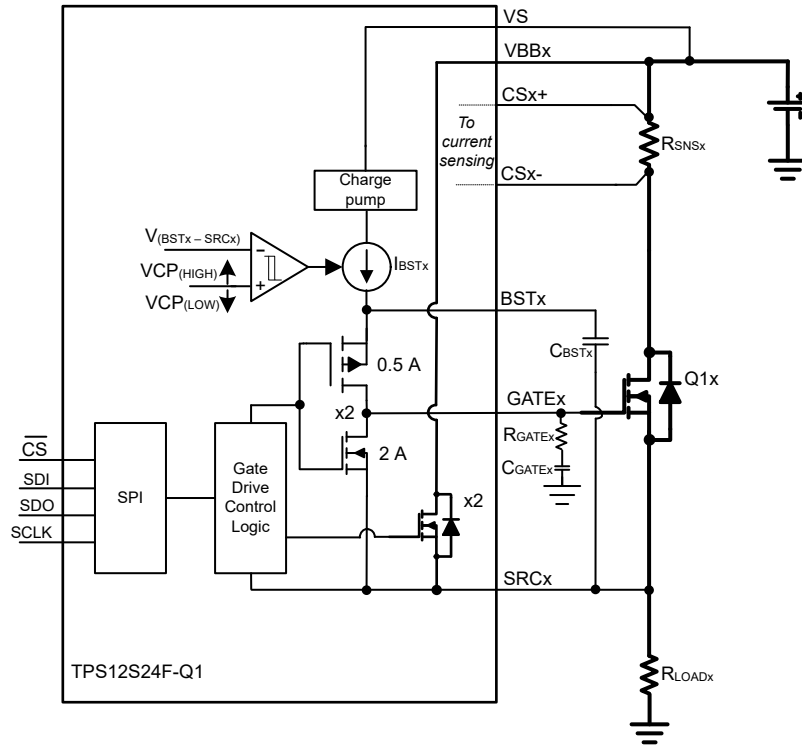


图 7-5. 主路径中的栅极转换率控制

在配置模式下，当 CHx_ON 被置为“1”且 CAP_CHRG_CHx 位设为“10”时，器件通过以 $I_{CHx}(GATE_PU_INRUSH)$ 的拉电流将 $GATEx$ 拉高来导通主 FET ($GATEx$)，旁路 FET 保持关断。在 V_{GS} 达到 $V_{CHx}(GATE_GOOD)$ 阈值后， $GATEx$ 驱动电流将增加到 $I_{CHx}(GATE_PU)$ 。如果在 $GATEx$ 和 $SRCx$ 引脚之间检测到的 V_{GS} 小于 $V_{CHx}(GATE_GOOD)$ 阈值，则在 $INRUSH_DURATION_CHx$ 位设置的浪涌持续时间之后，器件将 $VOUT_ERR_CHx$ 位置为“1”，并且 MCU 可通过 SPI 读取该值。

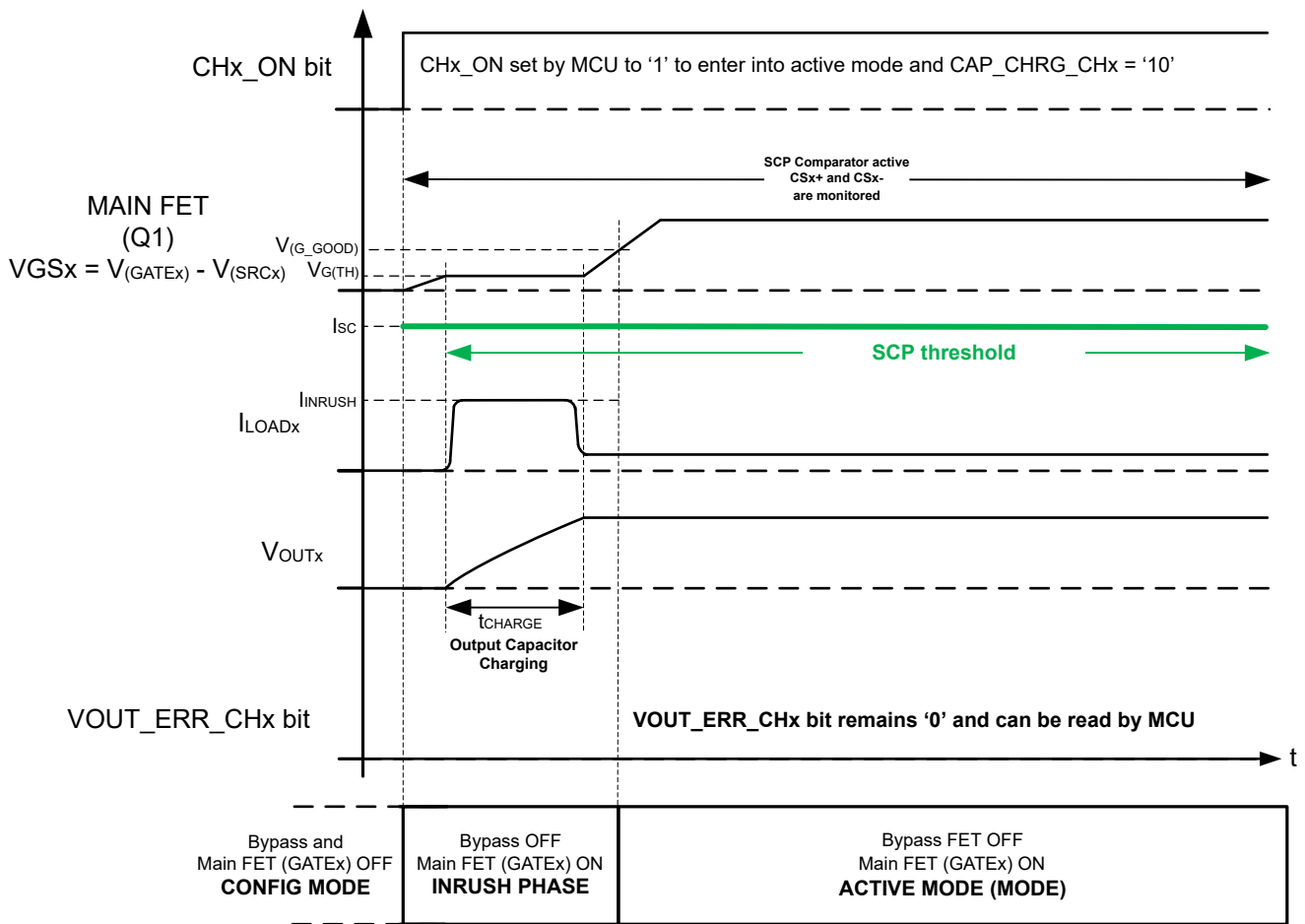


图 7-6. 使用主路径栅极转换率控制进行大容量电容器充电的计时示意图

VOUT_ERR_CHx 位是在设定的 INRUSH_DURATION_CHx 之后 GATEx 导通/关断的指示位。器件不会根据该位执行任何操作。如果大容量电容器预充电到期望输出电压所需的时间超过 100ms (最大浪涌持续时间设置), 则器件即使在 100ms 浪涌持续时间之后仍会继续对大容量电容器充电。在设定的浪涌持续时间之后, VOUT_ERR_bit 将置为“1”, 微控制器可以忽略该位。

设置 INRUSH 电流：

使用以下公式计算 I_{INRUSH} ：

$$I_{INRUSHx} = C_{LOADx} \times \frac{V_{BATT}}{t_{CHARGE}} \quad (2)$$

其中，

C_{LOADx} 是负载电容。

V_{BATT} 是输入电压, t_{charge} 是充电时间。

使用以下公式计算所需的 C_{GATEx} 值。

$$C_{GATEx} = \frac{C_{LOADx} \times I_{CHx}(GATE_PU_INRUSH)}{I_{INRUSHx}} \quad (3)$$

其中,

$I_{CHx}(GATE_PU_INRUSH)$ 为 $100\ \mu A$ (典型值),

C_{LOADx} 是负载电容,

V_{BATT} 是输入电压, $t_{CHARGEx}$ 是充电时间。

串联电阻器 R_{GATEx} 必须与 C_{GATEx} 一起用于限制关断期间来自 C_{GATEx} 的放电电流。 R_{GATEx} 的建议值为 220Ω 至 470Ω 。

确定 C_{BSTx} 电容器的大小:

C_{GATEx} 会在导通期间在 C_{BSTx} 上产生额外的充电负载。使用以下公式可计算所需的 C_{BSTx} 值:

$$C_{BSTx} = 10 \times \left[\frac{Q_{gx}(total)}{\Delta V_{BST}} + C_{GATEx} \right] \quad (4)$$

其中,

$Q_{gx}(total)$ 是 FET 的总栅极电荷,

ΔV_{BST} (典型值为 $1V$) 是 $BSTx$ 到 $SRCx$ 引脚上的磁滞。

7.3.3.1.3 使用 PWM 控制方法 (GATEx):

TPS12SxxF-Q1 集成了 PWM 发生器, 用于在电容负载驱动期间控制 GATEx。图 7-7 展示了使用 PWM 控制方法驱动电容负载的应用电路。

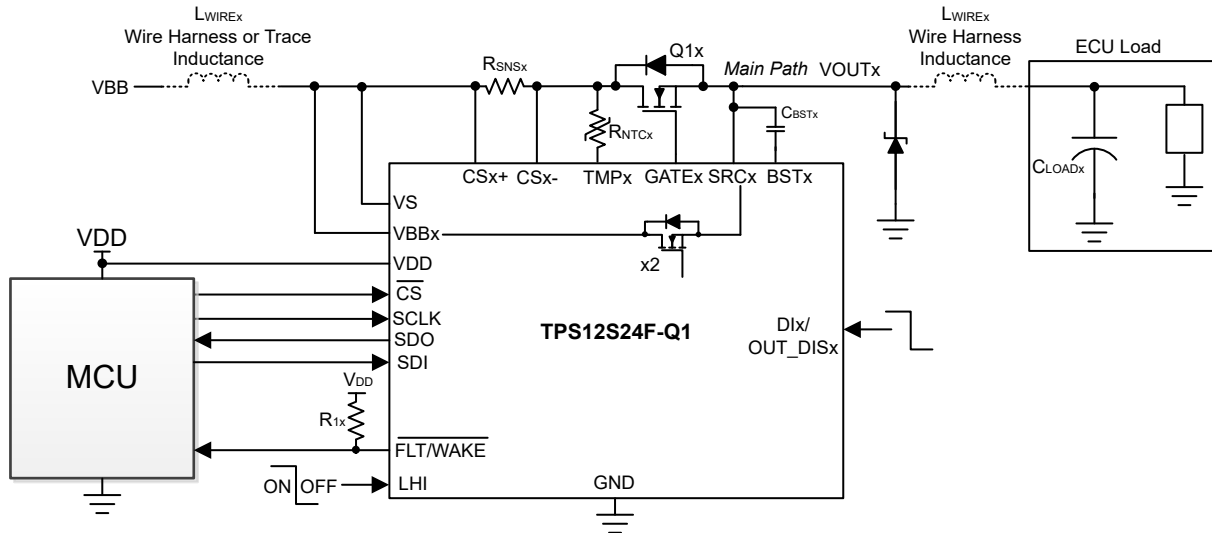


图 7-7. 使用 PWM 或基于 SCP 的自动重试方法驱动电容负载的 TPS12SxxF-Q1 应用电路

L_{WIREx} 是从器件输出到电容负载的线束电感。

PWM 占空比和频率可根据 C_{LOADx} 、 L_{WIREx} 和 t_{CHARGE} 规格通过 SPI 进行选择。电容器充电或浪涌持续时间可由 INRUSH_DURATION_CHx 位设置。有关此模式下的所有可配置参数, 请参阅表 7-1。

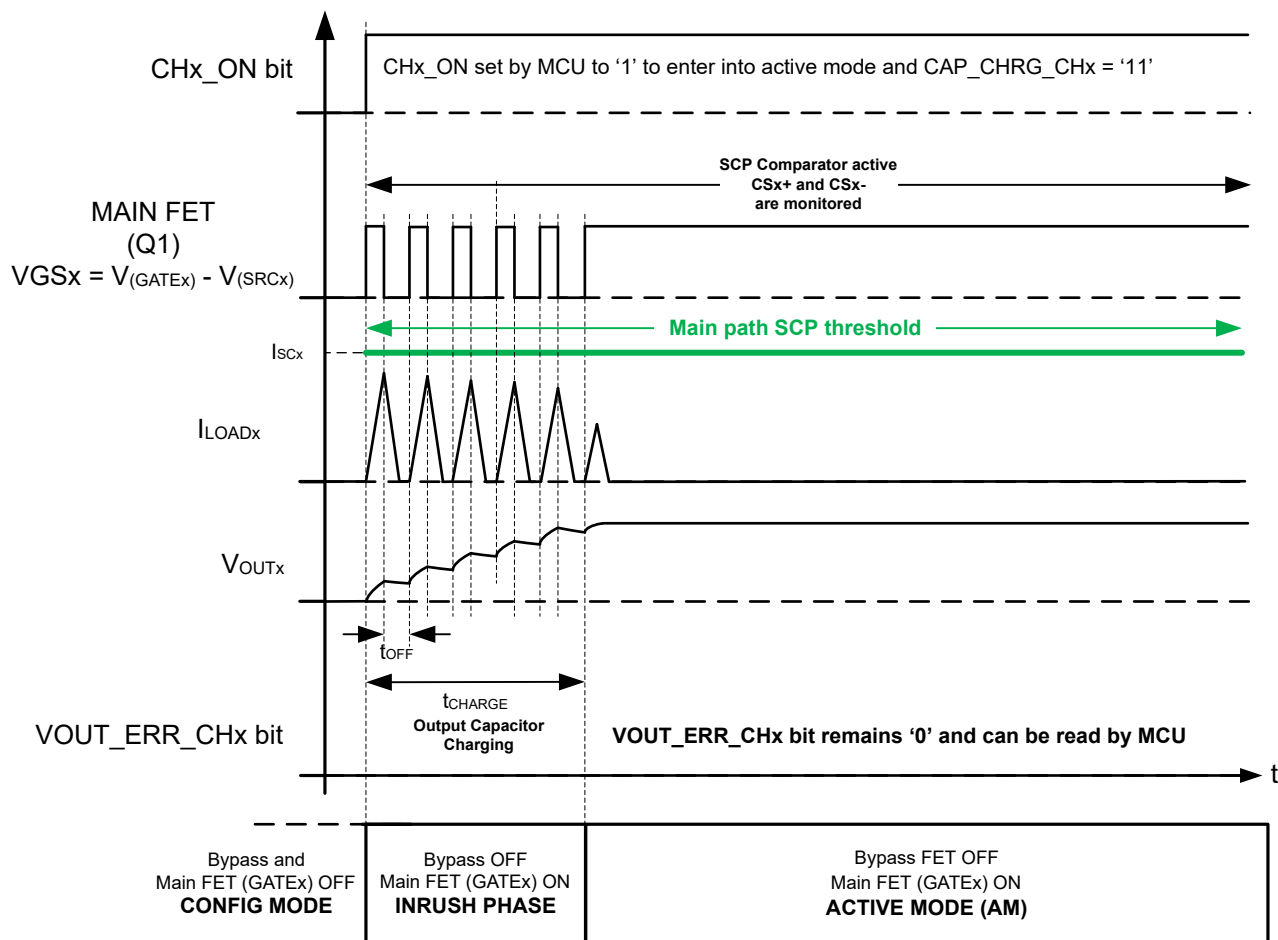


图 7-8. 使用 PWM 方法进行大容量电容器充电的计时示意图

PWM 仅在设定的 INRUSH_DURATION_CHx 内使能。

VOUT_ERR_CHx 位是在设定的 INRUSH_DURATION_CHx 之后 GATEx 导通/关断的指示位。器件不会根据该位执行任何操作。

7.3.3.2 电阻或电感负载驱动

电阻负载是最简单的驱动负载，因为此类负载遵循欧姆定律 ($V = I * R$)。

之所以说简单，是因为设计人员知晓电压（汽车电池通常为 13.5V 或 52V）和负载电阻（用欧姆表进行测量）。通过这两个参数，他们可计算出将通过电路的最大电流。在典型应用中，需要改变通过负载的电流以提供预期的输出。若要改变通过负载的电流，最基本的方法是进行脉宽调制 (PWM)。

电感性负载是指连接到电源电压时存储磁能的任何负载。电感性负载阻抗由串联的电阻和电感组成。当关断时，由于电感中存储磁能，电感性负载会产生数百伏的瞬态负电压。这种瞬态电压会对驱动电路造成严重损害。为防止任何潜在损害，在关断期间必须钳制电感性负载上的电压以将存储的磁能耗散掉。外部 TVS 或标准二极管从输出连接到接地（或 TVS 二极管跨接在漏源之间），通过将开关上的电压钳制到设定电压并使电流通过钳位回流来保护电路。这样就能够安全地耗散掉存储的能量。有了这样的大钳位电压，退磁时间就会减少，从而使电感性负载能够安全快速的关断。

下图显示了用于驱动电阻或电感负载的应用电路。有关此模式下的所有可配置参数，请参阅表 7-1。

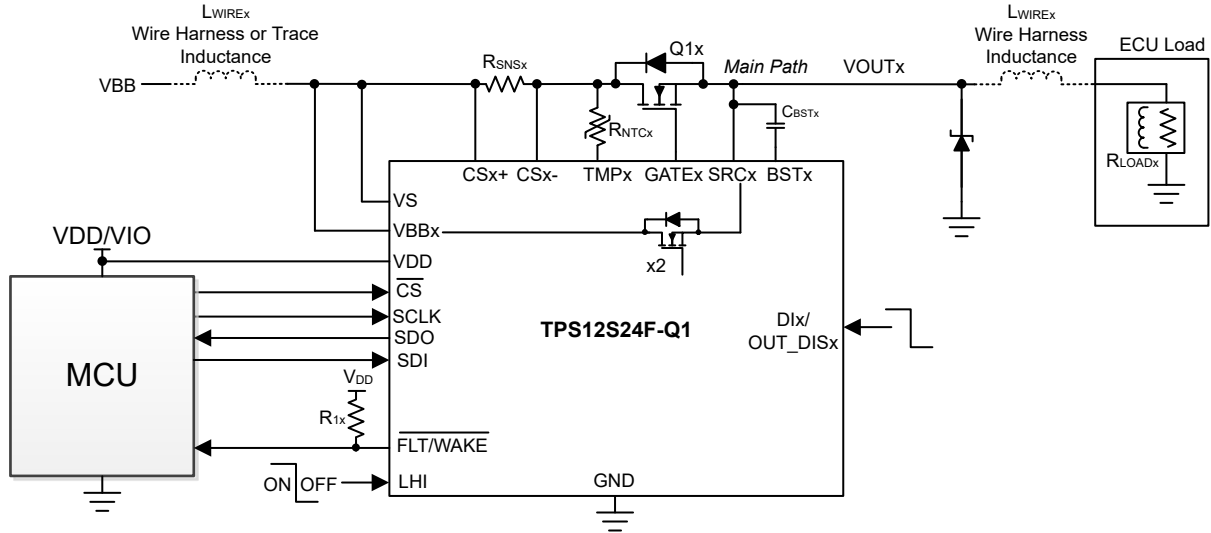


图 7-9. 用于驱动电感或电阻负载的 TPS12SxxF-Q1 应用电路

7.3.4 保护机制

SPI 控制器系列设计为在汽车环境中运行。提供故障检测功能，以实现对外部 MOSFET 的保护，并最终对负载进行保护。借助这些保护机制，器件能够稳健地抵御多种系统级事件，例如负载突降、电池反向、输出接地短路、过载等。

7.3.4.1 基于 I2T 的过流和短路保护

器件为每条通道提供可编程保险丝保护，该功能基于定义的时间-电流曲线，通常在熔断型保险丝数据表中称为 I2T 保护。其目的是匹配熔断型保险丝的开关关断行为。NOM_CUR_CHx 位和 I2T_TRIP_CHx 位可设置时间-电流曲线和立即关断保护 (Isc)，以构成器件的完整 I2T 保护。器件的 I2T 保护包含三个区域：

器件的 I2T 保护包含三个区域：

1. 标称电流
2. 基于 I2T 的保险丝关断
3. 即时关断保护 (SCP)

下图显示了基于保险丝的关断的工作区域。图中包含了界定工作区域的示例电流值。

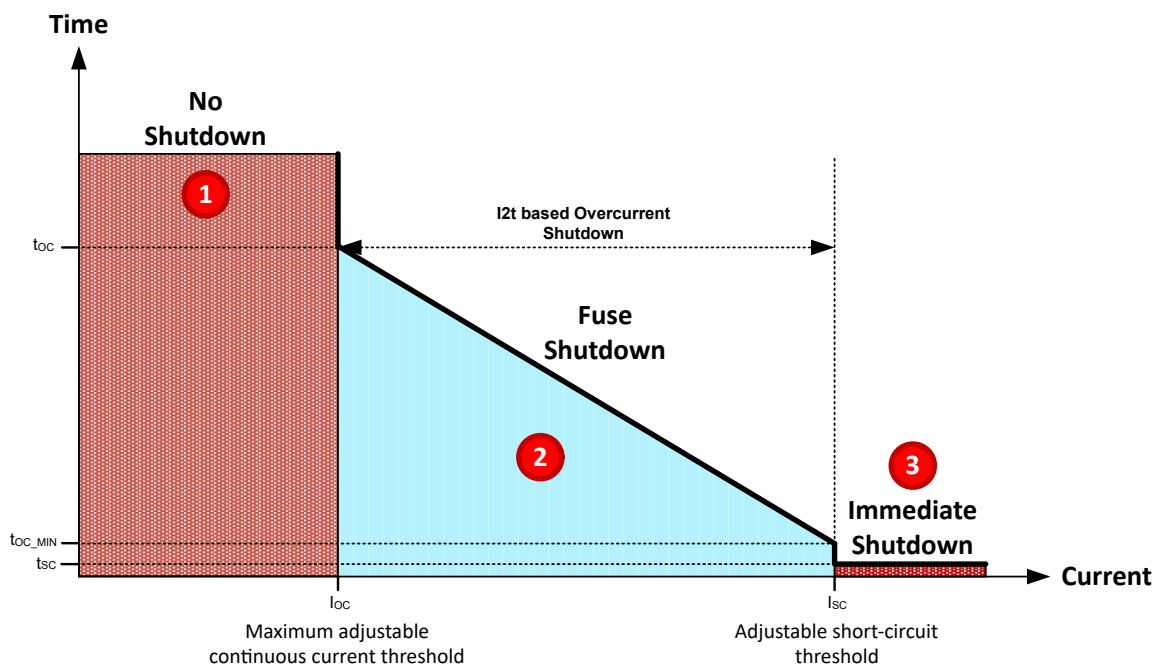


图 7-10. TPS12SxxF-Q1 的可配置电流与时间特性曲线

标称电流区域 (1) 定义了器件在不关断的情况下可以无限期提供电流的区域。这大致相当于熔断型保险丝的额定电流。该区域通过 `NOM_CUR_CHx` 位设置，如果输出电流小于 `NOM_CUR_CHx` 设置，则器件可以如前所述无限期提供电流，而不会开始 I2T 累加。如果输出电流大于或等于 `NOM_CUR_CHx` 设置，则器件将进入 I2T 累加环路并开始累加，直到满足 `I2T_TRIP_CHx` 阈值。如果输出电流在达到 `I2T_TRIP_CHx` 值之前回落到 `NOM_CUR_CHx` 以下，则器件将开始 I2T 去累加。

高于额定电流区域的是保险丝关断区域 (2)，该区域通过 `I2T_TRIP_CHx` 位设置。该区域定义了时间-电流曲线的曲率，以及器件 I2T 累加有效且 `I2T_MOD_CHx` 设置为 1 的区域。根据输出电流电平和 `NOM_CUR_CHx` 设置，器件将以不同的时间间隔跳闸，具体视设置的 `I2T_TRIP_CHx` 值而定。根据 `I2T_CONFIG_CHx` 寄存器中的 `DCR_CHx` 位，器件的时间-电流曲线由以下公式定义：

DCR_CHx = “0” 设置的 I2T 累加和去累加：

$$I2T_TRIP = (I_{LOAD}^2) * t \quad (\text{公式 1})$$

对于 `DCR_CHx = 0`，器件还通过 `I2T_CONFIG_CHx` 寄存器中的 `ACC_DCR0_CHx` 位提供可配置的递减因子，可以改变 `DCR_CHx = 0` 时的递减时间。

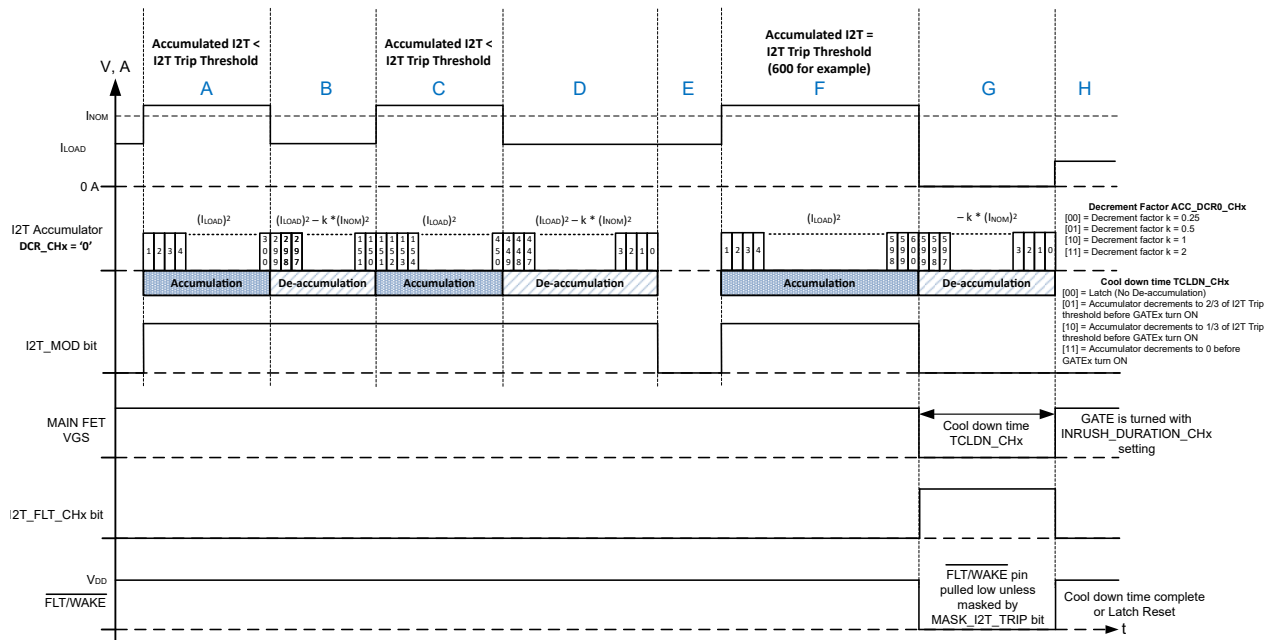


图 7-11. DCR_CHx = “0” 设置下的 I2T 累加和去累加

DCR_CHx = “1” 设置的 I2T 累加和去累加：

$$I2T_TRIP = (I_{LOAD}^2 - I_{NOM}^2) * t \text{ (公式 2)}$$

根据 DCR_CHx 设置，I2T_CONFIG_CHx 中的 I2T_TRIP_CHx 位将具有不同的阈值。有关 I2T 跳变阈值的更多信息，请参阅 I2T_CONFIG_CHx 寄存器。

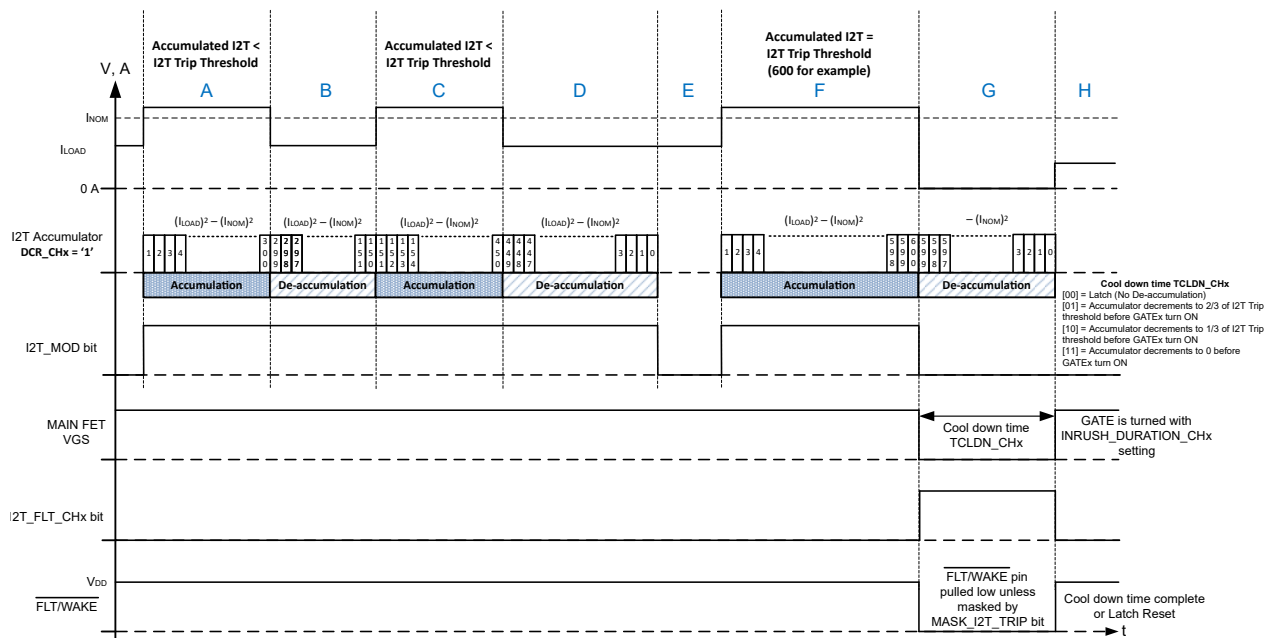


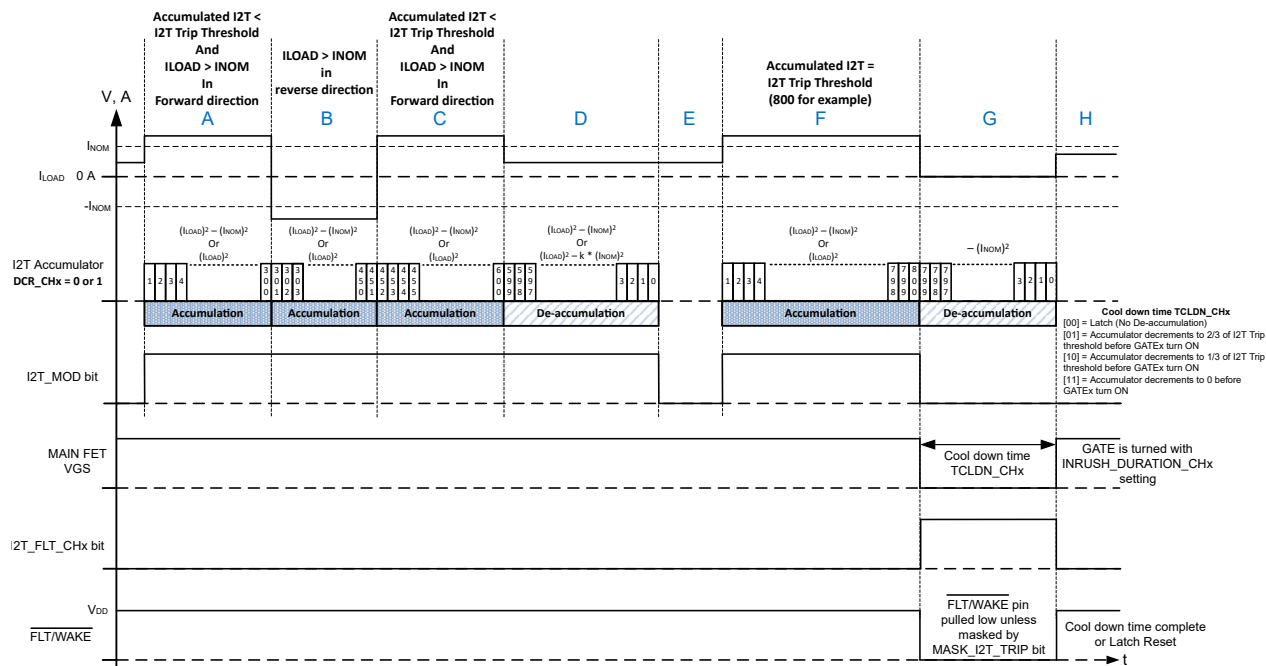
图 7-12. DCR_CHx = “1” 设置下的 I2T 累加和去累加

如果累加未超过 I2T_TRIP_CHx 值且电流降低至低于 NOM_CUR_CHx，则使用公式 1 或公式 2 (具体视 DCR_CHx 设置而定) 基于 ISNSx 值递减累加的能量，直到其降至零。在器件继续递减至零期间，I2T_MOD_CHx 位将保持为 1，直到累加的能量恢复为零，然后 I2T_MOD_CHx 位将重置为零。如果由于通道进入 I2T 循环而禁用任何转换，则当 I2T_MOD_CHx = 0 时，这些转换将重新启用。

如果由于 I2T_TRIP_CHx 值而发生关断，则器件将在通过 TCLDN_CHx 设置的时段内保持关断状态。如果 TCLDN_CHx = 00，则器件将保持锁存状态而不会重试。

立即关断过流保护 (SCP) 区域 (3) 由 FWD_SCP_SET_CHx 和 REV_SCP_SET_CHx 位设置。如果输出电流超过 I_{SC} 电平，则该器件将立即关断。SCP 的重试或锁存行为通过 LATCH_CHx 位设置，将在“自动重试和锁存运行”一节中介绍。

该器件还支持反向 I2T 累加，如下图所示。只要负载电流从一个方向流向另一个方向并保持在 INOM 电流阈值以上，累加值就不会在交叉点 (零负载电流) 复位。

图 7-13. 正向和反向负载电流期间的 I²T 累加和去累加

7.3.4.2 基于 NTC 的外部 FET 过热保护

TPS12SxxF-Q1 具有外部 FET 温度监测放大器和过热保护功能。该温度监测功能通过差分放大器实现，输入引脚为 TMPx，内部输出信号为 TSNSx。温度放大器的输出用作集成 ADC 的输入之一。该器件还在内部集成了 TSNSx 输出比较器，以检测外部主 FET 过热故障。当内部 TSNSx 信号上的电压超过 TSNS_TSD_SET_CHx 阈值的时间长于 TSNS_TSD_MASK_CHx 屏蔽时间时，主 FET (GATEx) 关断，器件根据 LATCH_CHx 位的设置进入自动重试或锁存关断，并且 FLT/WAKE 引脚被拉至低电平（除非被屏蔽）。

可通过 SPI，使用 TSNS TSD SET CHx 位在 45°C 至 160°C 范围内以 5°C 步长设置过热阈值。

R_{NTC_x} 是热敏电阻（此处为 NTC 热敏电阻）阻值，而 R_{TMP_x} 是普通电阻器，用于将热敏电阻行为与温度之间的关系线性化，其放置方式如图 7-14 所示。

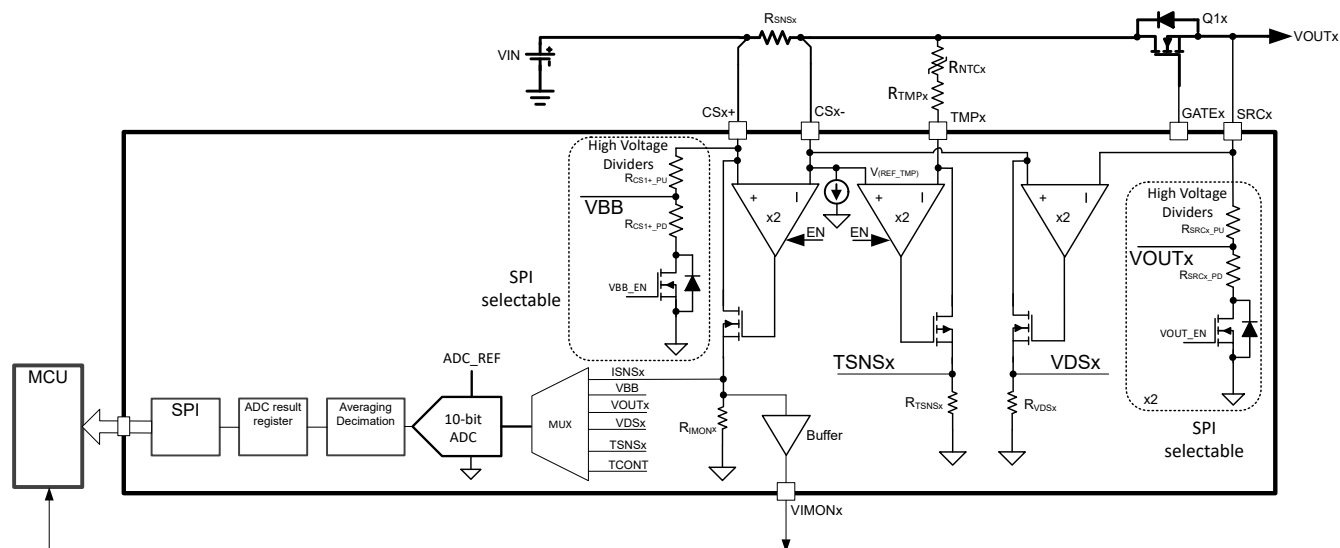


图 7-14. 基于 NTC 的温度检测和保护

7.3.4.3 器件结过热警告

器件温度在内部监测，检测到的温度存储在 `ADC_RESULT_TCONT` 中。如果检测到的控制器温度超过 `T(CONT_TSD_WRN)` 阈值，则 `CHAN_OCP_I2T_TSD_OV` 和 `THERMAL_WRN_CHx` 被置为“1”，MCU 可通过 SPI 读取该值。

7.3.4.4 输入欠压和过压保护

TPS12SxxF-Q1 为两个通道集成了欠压 (UVLO) 和过压 (OVLO) 保护。该器件使用 CS1+ 引脚检测输入电压, 并与设置的 UVLO 或 OV 阈值进行比较。如果检测到的 CS1+ 电压低于使用 UVLO_SET_CHx 设置的 $V_{CHx(UVLOF)}$ 或高于使用 OVLO_SET_CHx 设置的 $V_{CHx(OVR)}$ 的时间分别超过使用 UVLO_MASK_CHx 设置的 $t_{CHx(UVLO_MASK)}$ 或使用 OV_MASK_CHx 设置的 $t_{CHx(OV_MASK)}$ 延迟, 则主路径栅极驱动 (GATEx) 将被关断。

VBB 欠压由 FAULT_GLOBAL 寄存器中的 GLOBAL_ERR_WRN 和 VBB_UVLO 位指示。VBB 过压由 FAULT_GLOBAL 寄存器中的 CHAN_OCP_I2T_TSD_OV 位指示。

如果在 **FAULT_MASK** 寄存器中使用 **MASK_VBB_UVLO** 或 **MASK_VBB_OVLO** 位进行了配置，**FLT/WAKE** 也会置为低电平。只要 **CS1+** 电压高于 $V_{CHx(UVLOR)}$ 或低于 $V_{CHx(OVF)}$ ，主 FET (**GATEx**) 就会再次导通。 $V_{CHx(UVLO_HYS)}$ 或 $V_{CHx(OV_HYS)}$ 可使用 **UVLO_HYS_CHx** 或 **OVLO_HYS_CHx** 位进行编程。

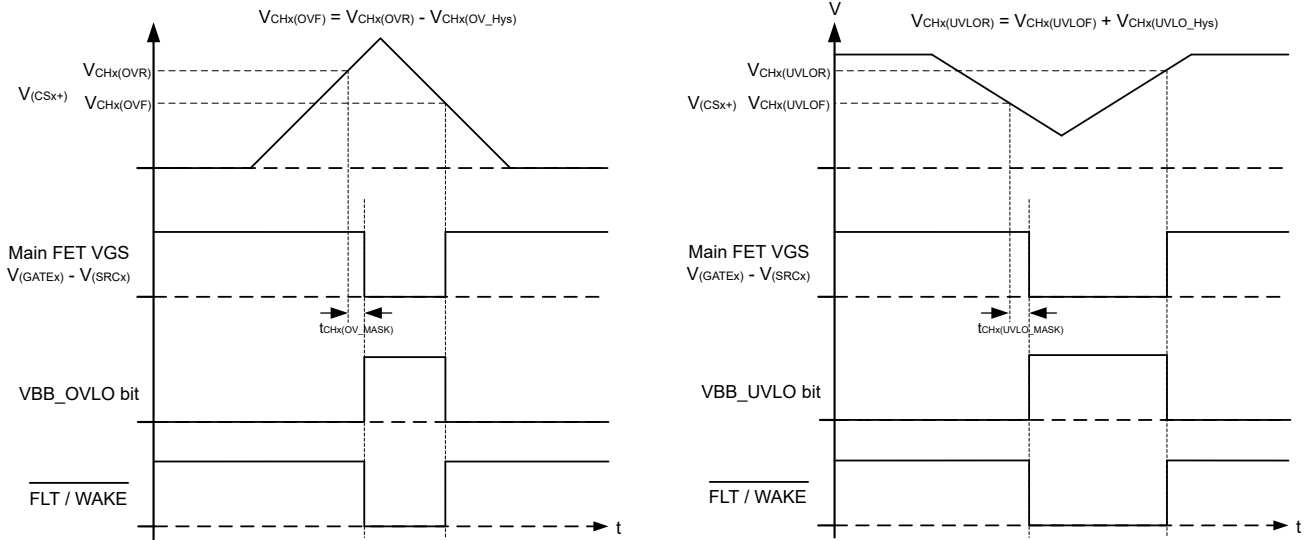


图 7-15. 输入电源过压和欠压保护的计时示意图

7.3.4.5 外部 FET 漏源电压 (VDS) 过压保护

已激活通道的漏源电压受到持续监测，以防止外部 FET 进入线性导通模式。CSx-到 SRCx 的电压始终受到内部监测。

VDS 过压保护在正向和反向都可用，可通过 VDS_PROT_EN_CHx 使能，并通过 VDS_OVP_SET_CHx 位设置阈值。每个通道独立提供使用 VDS_OVP_MASK_CHx 设置的可配置滤波时间，用于设置屏蔽或抗尖峰脉冲时间，避免因噪声信号测量而导致误跳变。

7.3.4.6 基于双向 VDS 的短路保护

已激活通道的漏源电压受到持续监测，该电压也可用于基于 VDS 的短路保护 (SCP)。基于 VDS 的 SCP 保护在两个方向上都可用，可通过 VDS_PROT_EN_CHx 位使能，并通过 VDS_OVP_SET_CHx 和 VDS_GAIN_CHx 位的组合来设置阈值。每个通道独立提供使用 VDS_OVP_MASK_CHx 设置的可配置滤波时间，用于设置屏蔽或抗尖峰脉冲时间，以避免因噪声信号测量而导致误跳变。图 7-16 展示了无电流检测电阻器 (R_{SNSx}) 的基于 VDS 的 SCP 保护应用电路，可在系统层面实现尺寸缩小与成本降低。

当通过 CHx_ON 位使 GATEx 导通时，通过监测 GATEx 到 SRCx 引脚之间的电压来检测外部 FET 的第一个 VGS。GATEx 到 SRCx 的电压升高到 $V_{CHx(GATE_GOOD)}$ (典型值 7.5V) 阈值以上时，可确保外部 FET 得到增强，然后基于 VDS 的保护被激活。

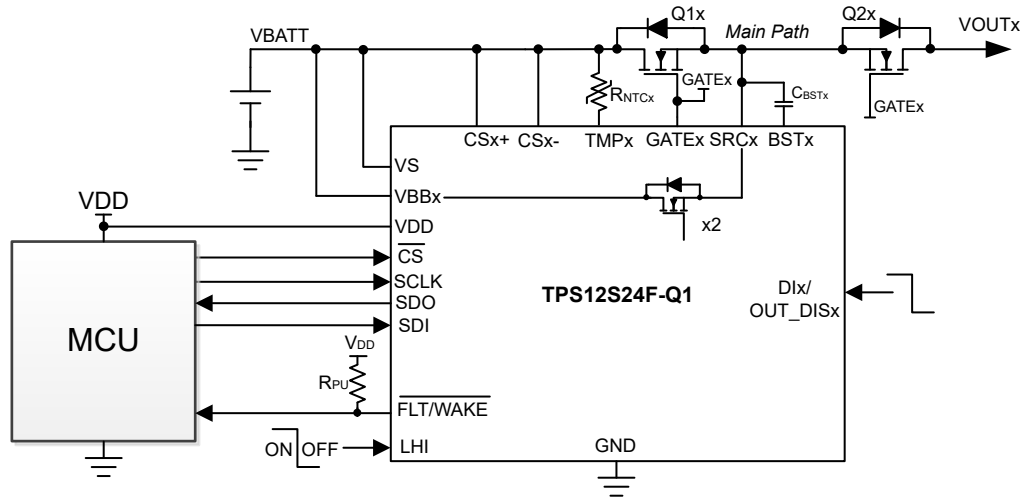


图 7-16. TPS12SxxF-Q1 基于 VDS 的 SCP 保护应用电路

表 7-2 展示了基于 VDS_OVP_SET_CHx 和 VDS_GAIN_CHx[1:0] 位组合的基于 VDS 的 SCP 保护阈值设置。

表 7-2. 基于 VDS 的 SCP 保护阈值设置

VDS_OVP_SET_CHx[4:0]	VDS OVP 阈值 (mV)		
VDS_GAIN_CHx[1:0] =	"01"	"10"	"11"
0	300	56	15
1	340	64	17
2	380	72	19
3	425	80	21
4	465	87.5	24
5	510	95	26
6	550	105	28
7	590	110	30
8	635	120	32
9	675	126.5	34
10	715	135	36
11	760	142.5	38
12	800	150	40
13	840	158	42
14	880	165	44
15	925	175	46
16	965	182	48
17	1010	190	50
18	1050	197	52
19	1090	205	54
20	1130	212.5	56
21	1175	220	58

表 7-2. 基于 VDS 的 SCP 保护阈值设置 (续)

VDS_OVP_SET_CHx[4:0]	VDS OVP 阈值 (mV)		
VDS_GAIN_CHx[1:0] =	"01"	"10"	"11"
22	1215	230	61
23	1260	236	63
24	1300	245	65
25	1340	252	67
26	1385	260	69
27	保留	267.5	71
28	保留	275	73.5
29	保留	283	75
30	保留	290	77.5
31	保留	300	80

7.3.4.7 反极性保护

TPS12SxxF-Q1 器件具有集成反极性保护功能，可防止器件在输入和输出反极性故障期间失效。在终端设备的安装和维护过程中容易发生反极性故障。该器件可在输入和输出侧承受低至 -65V 的反极性电压。当检测到输入电池反向事件时，器件会关断背靠背 FET 以保护负载。图 7-17 展示了在 VS (D_{VS}) 和 VBBx (D_{VBBx}) 引脚上使用串联二极管进行输入极性保护的应用电路。

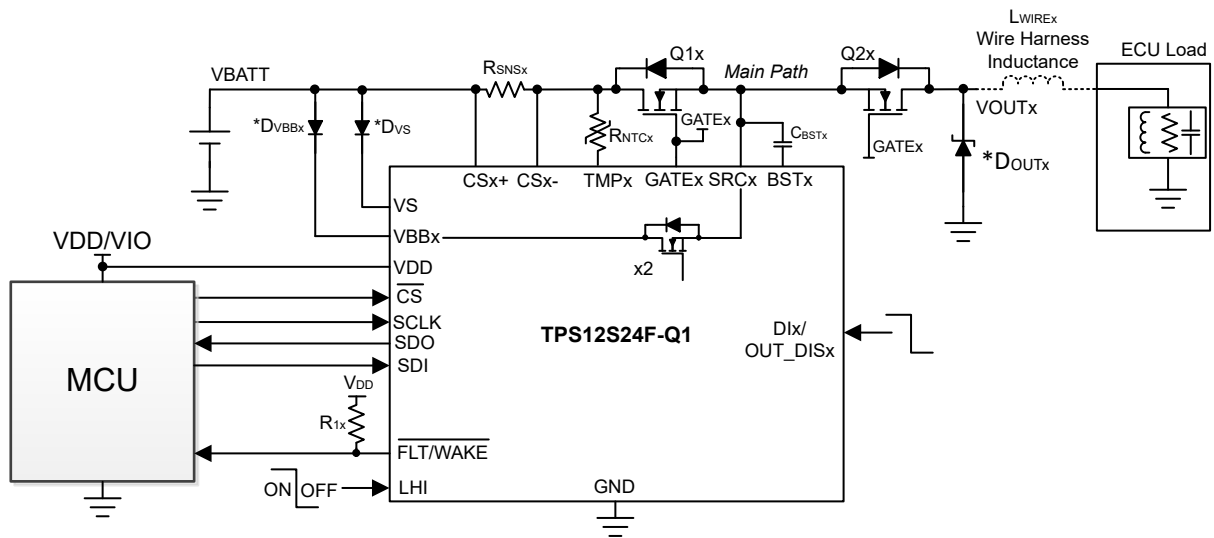


图 7-17. 用于输入反极性保护的 TPS12SxxF-Q1 应用电路

在输出侧，该器件会在正常运行期间由于开关关断时的输出电缆线束电感反冲而出现瞬态负电压。在此类系统中，输出负电压电平受输出侧 TVS 或二极管 (D_{OUTx}) 限制。

7.3.4.8 接地丢失

如果器件 GND 引脚与 MCU 接地断开连接，而 MCU 接地仍连接到 ECU 接地，则当相对于 MCU 接地的器件 GND 电压超过 2V 阈值时，器件就会检测到接地丢失，无论控制信号状态如何（配置模式、工作模式或 LIMPHOME 模式），GATEx 驱动都将被禁用。如果在接地连接丢失时 GATEx 驱动已禁用，则 GATEx 驱动将保持禁用状态。在器件接地丢失期间，器件的总 IQ 可以通过以下任何引脚传导：CS、SDI、SCLK、LHI 或 Dix/OUT_DISx，利用阻抗最低（电流流动阻力最小）的路径，如下图所示。

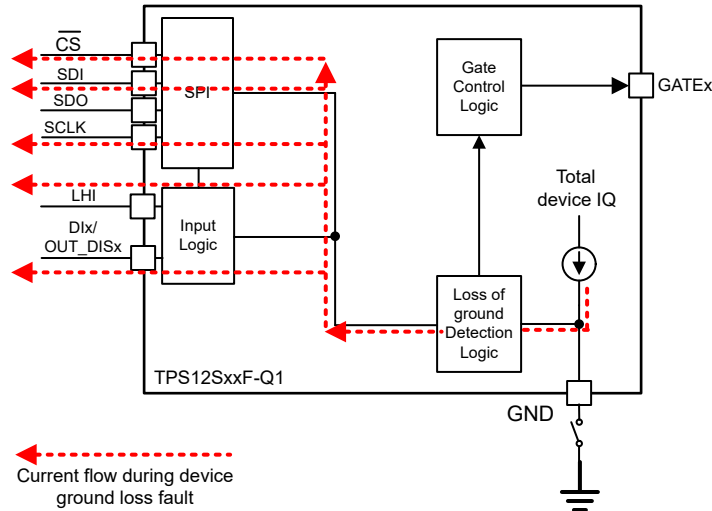


图 7-18. 器件接地丢失故障期间的电流流动

下表列出了接地丢失故障在不同状态下对栅极驱动的影响。

表 7-3. 接地故障

状态/模式	器件接地丢失故障后的栅极驱动状态
低功耗模式	旁路 FET 保持导通，器件保持在 LPM 状态。 器件还能够在器件接地丢失故障状态下检测负载唤醒。 LPM IQ 沿下图所示路径流动。
配置模式、工作模式或 LIMPHOME 模式	GATEx 保持关断或从导通变为关断。 工作模式 IQ 沿下图所示路径流动

7.3.5 诊断机制

7.3.5.1 ADC 检测信号

TPS12SxxF-Q1 提供一个集成式逐次逼近型 10 位 ADC，能够将不同的模拟信号转换为可通过 SPI 读取的数字信号。ADC 可转换以下模拟信号：

- 可从 ADC_RESULT_VBB 寄存器进行通道输入电压检测
- 可从 ADC_RESULT_CHx_V 寄存器进行通道输出电压检测
- 可从 ADC_RESULT_CHx_T 寄存器进行外部 FET 温度检测
- 可从 ADC_RESULT_TCONT 寄存器进行控制器结温检测
- 可从 ADC_RESULT_CHx_VDS 寄存器进行通道漏源电压检测

图 7-19 提供了集成式 ADC 的功能方框图以及 ADC 的模拟信号输入。可通过 ADC_CONFIG 寄存器全局禁用任何模拟信号的转换。

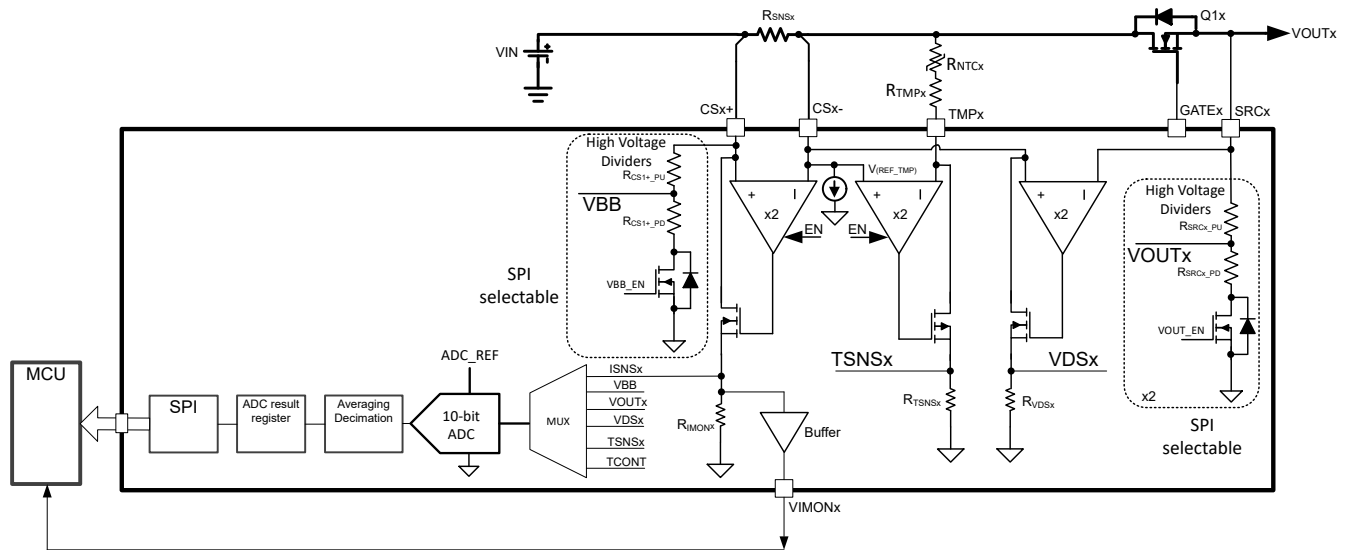


图 7-19. TPS12SxxF-Q1 ADC 方框图

该器件还提供可配置的延迟，还有助于通过降低 ADC 的采样率来进一步降低器件的静态电流。可配置的延迟通过 ADC_CONFIG 寄存器中的 ADC_CONFIG_DELAY 位设置。

如果 I2T 保护已使能 (I2T_EN_CHx = 1) 且任一通道未处于 I2T 模式 (I2T_MOD_CHx = 0)，则器件将以循环顺序转换每个模拟信号，并使用可配置的延迟。下面的图 7-20 显示了没有任何通道处于 I2T 模式 (I2T_MOD_CHx = 0) 且所有模拟信号转换均已使能时的 ADC 调度。如果已禁用 I2T 保护，则以下循环顺序同样适用。

如果 I2T 保护已使能 (I2T_EN_CHx = 1) 且一条或两条通道处于 I2T 模式 (I2T_MOD_CHx = 1)，则器件会禁用所有转换，用于内部 I2T 保护的 ISNSx 转换除外。该器件还禁用可配置的延迟功能。下面的图 7-20 显示了一条或两条通道处于 I2T 模式 (I2T_MOD_CHx = 1) 时的 ADC 调度。

如果任何通道位于 I2T 环路中 (I2T_MOD_CHx = 1)，则会为所有通道禁用 VBB、TCONT、TSNSx、VDSx 测量 (如果已使能)，并且 VSNS_RDY_CHx 位将为 0。当通道退出 I2T 环路 (I2T_MOD_CHx = 0) 后，如果在发生 I2T 事件之前已使能，则所有这些测量功能将自动重新使能。

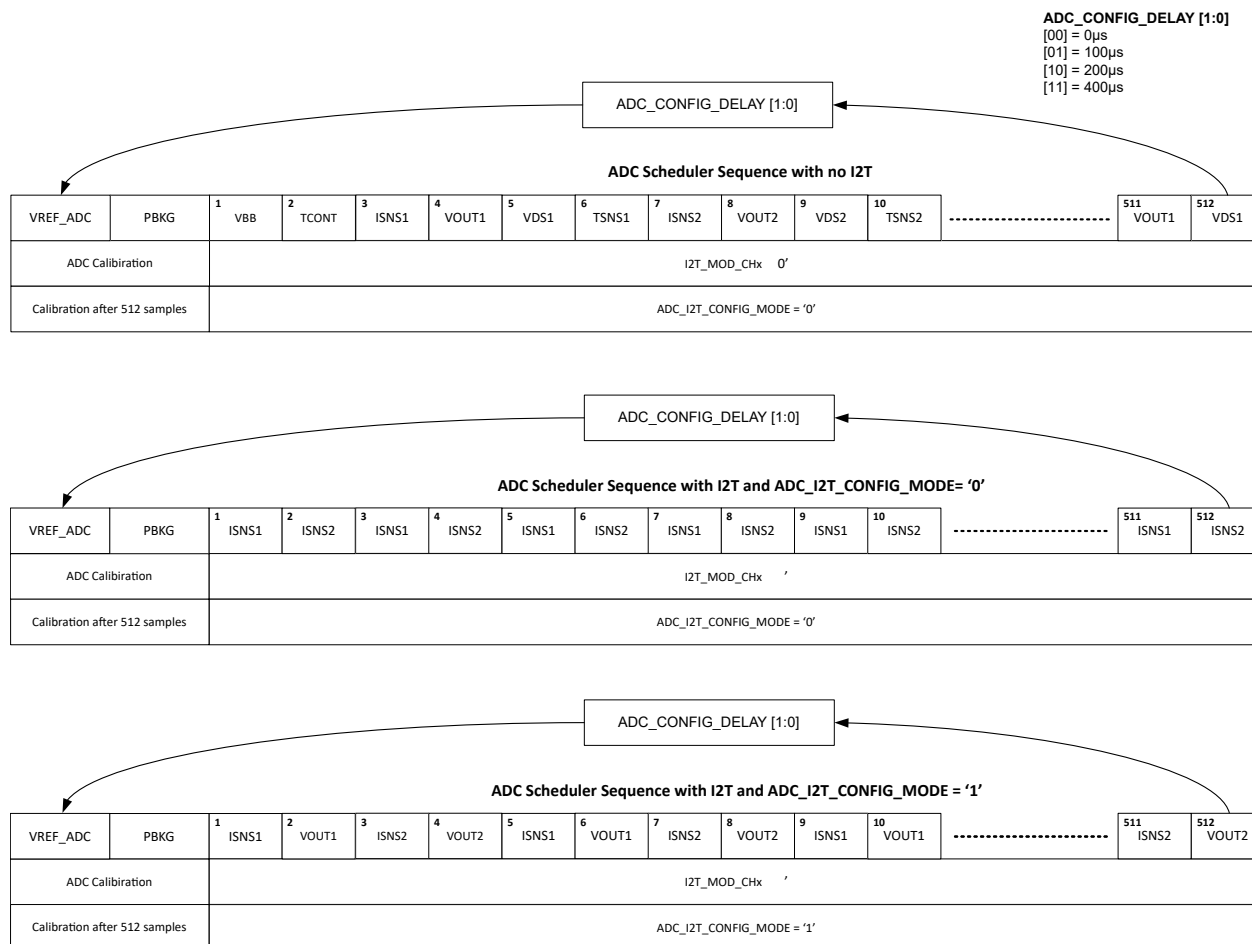


图 7-20. TPS12SxxF-Q1 ADC 转换序列

ADC 的基准电压在内部是固定的，可通过 V_{ADC_REF} 参数在电气特性表中指定。ADC 的接地基准在内部连接至器件的 GND。

可以在下面的各个部分中找到每个模拟信号的转换公式。

7.3.5.2 模拟和数字电流监测器 (VIMONx)

该器件集成了电流检测放大器，用于监测外部分流电阻器上的压降，作为正向和反向负载电流的传感信号。双向电流检测电路提供一个与开关输出电流成正比的电压信号，需要在集成式 ADC 的输入端对该电压信号进行采样，电流方向信息存储在 `ADC_RESULT_CHx_I` 寄存器的 `ISNS_POLARITY_CHx` 位中。基于电压的转换为经 ADC 转换的其他信号 (`CSx+/SRCx/TSNSx/TCONT/VDSx`) 提供了一个公共检测电压。

请注意，客户需要适当选择电流检测电阻器和 GAIN 设置，以使到达 ADC 输入端的电压在 ADC 范围内。

10 位数字电流检测输出可从 `ADC_RESULT_CHx_I` 寄存器读取。如果从上次读取寄存器以来已在寄存器中更新了 ADC 转换结果，则会置位 `ISNS_RDY_CHx` 位。

选择 `RSNS` 值时，应考虑以下因素：

- 电流检测放大器增益 (GAIN)
- 应用运行所需的最大和最小可诊断负载电流
- ADC 的满量程电压
- 所使用 `RSNS` 电阻器的容差

电流检测放大器的差动增益可通过 DIAG_CONFIG_CHx 寄存器中的配置位 ISNS_GAIN_CHx 进行配置。

表 7-4. ISNS 放大器 GAIN 设置

ISNS_GAIN_CHx	电流检测放大器增益 (V/V)
0x0	15
0x1	30
0x2	50
0x3	65
0x4	85
0x5	100
0x6	120
0x7	135

备注

无论主 FET (GATEx) 导通还是关断，都可以在 VIMONx 引脚和 ADC_RESULT_CHx_I 寄存器上读取电流检测信息，因为电流检测信息与主 FET (GATEx) 状态无关。

下面的 方程式 5 展示了电流检测的 ADC 转换公式

$$\text{ADC_RESULT_CHx_I} = \frac{1023}{V_{\text{ADC_REF}}} \times V_{\text{CHx(ISNS_GAINx)}} \times I_{\text{CHx(LOAD)}} \times R_{\text{SNSx}} \quad (5)$$

7.3.5.3 输入电源电压测量

TPS12SxxF-Q1 器件会检测 CS1+ 引脚电压并通过 10 位 ADC 提供 VBB 电压测量值。默认情况下，VBB 电压测量功能处于禁用状态。可以通过 ADC_CONFIG 寄存器中的 ADC_VBB_DIS 位启用 VBB 电压检测功能。

VBB 电压测量的转换公式详见以下公式。ADC 测量结果将在 ADC_RESULT_VBB 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 转换结果，则 VBB_RDY 位设置为 1。

$$\text{ADC_RESULT_VBB} = \frac{1023}{V_{(\text{ADC_REF})}} \times \frac{3}{76} \times V_{\text{BB}} \quad (6)$$

7.3.5.4 输出电压测量

TPS12SxxF-Q1 器件检测 SRCx 引脚电压，并通过集成的 10 位 ADC 提供每个通道的输出电压测量结果。默认情况下启用输出电压测量功能。若要启用输出电压检测功能，需要通过 ADC_VSNS_DIS 位在 ADC_CONFIG 寄存器中全局启用该功能。如果启用了全局位，器件将根据相应 CHx_CONFIG 寄存器中的 VSNS_DIS_CHx 位，在每个通道上启用输出电压测量功能。

输出电压测量的转换公式详见以下公式。ADC 测量结果将在 ADC_RESULT_CHx_V 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 转换结果，VSNS_RDY_CHx 位将设置为 1。

$$\text{ADC_RESULT_CHx_V} = \frac{1023}{V_{(\text{ADC_REF})}} \times \frac{3}{80} \times V_{\text{SRCx}} \quad (7)$$

7.3.5.5 外部 FET 温度测量

TPS12SxxF-Q1 可通过 NTC 电阻器检测外部 FET 温度，并通过 10 位 ADC 提供每个功率 MOSFET 的温度测量结果。默认情况下，FET 温度检测功能处于禁用状态。要启用每个通道的 FET 温度检测功能，需在 ADC_CONFIG 寄存器中通过 ADC_TSNS_DIS 位进行全局使能。FET 温度测量的转换公式详见以下公式。ADC

测量结果将在 ADC_RESULT_CHx_T 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 切换结果，则 TSNS_RDY_CHx 位设置为 1。

$$\text{ADC_RESULT_CHx_T} = \frac{1023}{V_{(\text{ADC_REF})}} \times \frac{(V_{(\text{REF_TMP})} \times R_{\text{TSNSx}})}{(R_{\text{NTCx}} + R_{\text{TMPx}})} \quad (8)$$

其中

$$V_{(\text{REF_TMP})} = 50\text{mV}$$

对于标准 10kΩ NTC，集成的 $R_{\text{TSNSx}} = 45\text{k}\Omega$ ；对于标准 47kΩ NTC，则为 90kΩ

对于标准 10kΩ NTC，建议的 $R_{\text{TMPx}} = 700\Omega$ ；对于标准 47kΩ NTC，则为 1,500Ω

7.3.5.6 外部 FET 双向漏源 (双向 VDS) 测量

TPS12SxxF-Q1 器件在 CSx- 到 SRC 之间进行检测，并利用集成的 10 位 ADC 为每个通道提供正向和反向的漏源电压 (VDS) 测量，以防止外部 FET 进入线性导通模式。可以使用 ADC_VDS_DIS 位使能 VDS 电压测量功能。如果使能，器件将根据相应 CHx_CONFIG 寄存器中的 VDS_SNS_DIS_CHx 位，在每个通道上使能 VDS 电压测量功能。

VDS 电压测量的转换公式如下所示。VDS 转换公式仅对 ±15mV 至 ±1.4V 之间的 VDS 电压有效。ADC 测量结果将在 ADC_RESULT_CHx_VDS 寄存器中提供。如果自上次读取寄存器以来存在新的 ADC 转换结果，则 VDSSNS_RDY_CHx 位设置为 1。

当通过 CHx_ON 位使 GATEx 导通时，通过监测 GATEx 到 SRCx 引脚之间的电压来检测外部 FET 的第一个 VGS。GATEx 到 SRCx 的电压升高到 $V(\text{G_GOOD})$ (典型值 7V) 阈值以上时，可确保外部 FET 得到增强，然后基于 VDS 的监测被激活。

$$\text{ADC_RESULT_CHx_VDS} = \frac{1023}{V_{(\text{ADC_REF})}} \times V_{\text{CHx}}(V_{\text{DS_GAINx}}) \times V_{\text{DSx}} \quad (9)$$

其中 VDS_SCP_GAIN_VDSx 可通过 VDS_SCP_GAIN_CHx 位在 1.5、8 和 30 之间选择。

7.3.5.7 控制器温度测量

TPS12SxxF-Q1 器件通过集成的 10 位 ADC 按照公式实现控制器温度测量。

$$\text{ADC_RESULT_TCONT} = \frac{1023}{V_{(\text{ADC_REF})}} \times (2.1 - 0.00643 \times T) \quad (10)$$

7.3.5.8 VOUT 电池短路或 FET 短路和开路负载检测

无论通道输出导通还是关断，TPS12SxxF-Q1 都能够检测输出电池短路或外部 FET 漏源短路和开路负载事件，但这两种情况会采用不同的方法。

7.3.5.8.1 在使能主 FET (GATEx) 的情况下进行测量

当主 FET (GATEx) 导通时，可以利用电流检测功能测量 VOUT 对电池短路、外部 FET 漏源短路和开路负载情况。在这两种情况下，可使用电流检测电路和 ADC (在 ADC_RESULT_CHx_I 寄存器中提供) 测量负载电流。通过 DIAG_CONFIG_CHx 寄存器中的配置位 ISNS_GAIN_CHx 将增益从额定值提高到更高的增益设置，可以提高低电流水平下的电流检测精度。这使得 ADC 能够以更高的精度测量低负载电流。

7.3.5.8.2 在禁用主 FET (GATEx) 的情况下进行检测

当主 FET (GATEx) 关断时，器件能够检测开路负载或电池短路事件。这些功能在下文称为关断状态开路负载 (OL) 检测和关断状态电池短路 (SVBB) 检测。当主 FET (GATEx) 关断时，器件能够通过下面将讨论的定义顺序区分开路负载事件和电池短路事件。

关断状态开路负载和关断状态电池短路检测的方框图如图 7-21 所示。

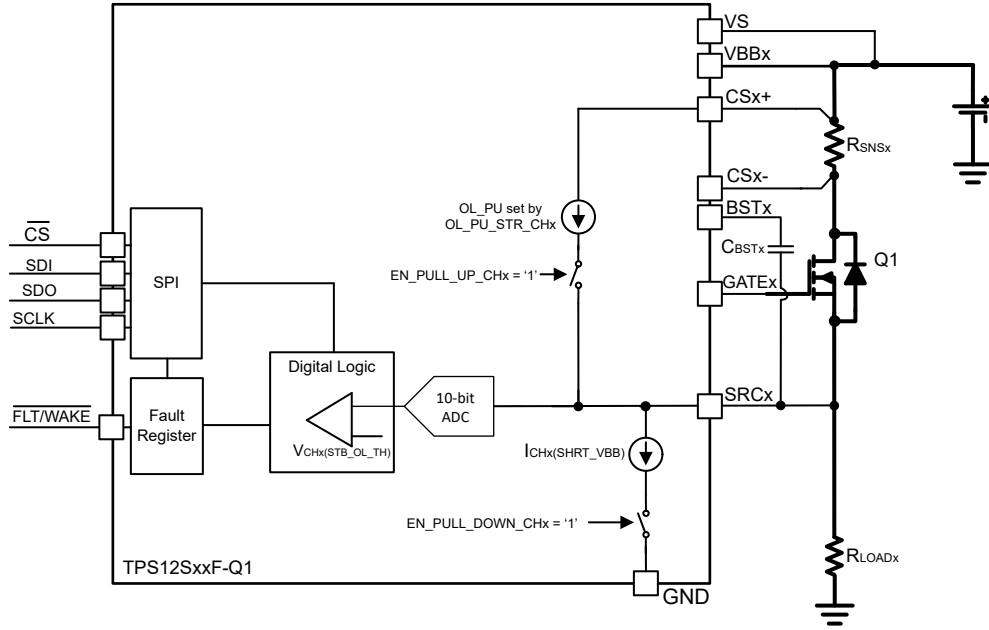


图 7-21. TPS12SxxF-Q1 关断状态 FET 短路和开路负载检测方框图

关断状态电池短路检测

该器件还为每个通道集成了下拉电流 ($I_{CHx(SHRT_VBB)}$)，可用于在通道被禁用时帮助区分开路负载和电池短路故障。首先通过 CHx_ON 位关断 $GATEx$ ，然后可通过 $EN_PULL_DOWN_CHx$ 位使能下拉电流 ($I_{CHx(SHRT_VBB)}$)，同时记录 $VOUTx$ 信息并存储在内部。

根据输出线束电感、输出电容器和负载，经过一段时间延迟后，MCU 可以使能 $SVBB_DIAG_EN_CHx$ 位以再次记录 $VOUTx$ 。如果当前 $VOUTx$ 与之前存储的 $VOUTx$ 信息之差高于 $V_{CHx(STB_OL_TH)}$ ，则不存在电池短路故障；否则会在 FLT_STAT_CHx 寄存器中指示该故障，并且 $FLT/WAKE$ 引脚被拉至低电平（除非被屏蔽）。

关断状态开路负载检测

一旦电池短路检测完成且没有故障，则可以禁用下拉电流，并运行开路负载检测。该器件为每个通道集成了一个上拉电流源 ($I_{CHx(OL_PU)}$)，可用于上拉输出以判断是否存在开路负载故障。通过 $EN_PULL_UP_CHx$ 位使能上拉电流源，同时记录 $VOUTx$ 信息并存储在内部。

内部上拉的强度可通过 $DIAG_CONFIG_CHx$ 寄存器中每个通道的 $OL_PU_STR_CHx$ 位进行编程。

根据输出线束电感、输出电容器和负载，经过一段时间延迟后，MCU 可以使能 $OL_DIAG_EN_CHx$ 位以再次记录 $VOUTx$ 。如果当前 $VOUTx$ 与之前存储的 $VOUTx$ 信息之差低于 $V_{CHx(STB_OL_TH)}$ ，则不存在开路负载故障；否则会在 FLT_STAT_CHx 寄存器中指示该故障，并且 $FLT/WAKE$ 引脚被拉至低电平（除非被屏蔽）。

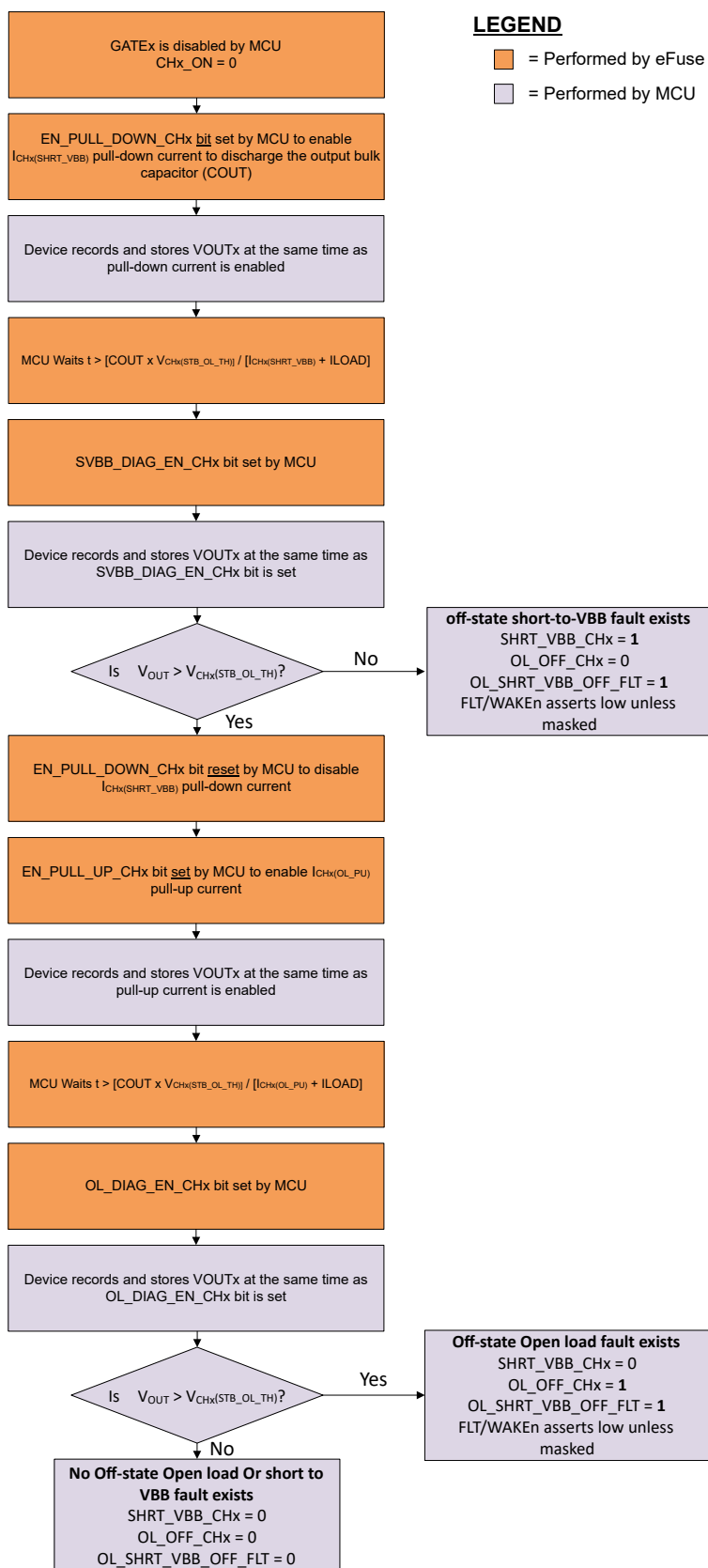


图 7-22. 禁用栅极驱动时的 FET 短路和开路负载检测流程图

7.3.5.9 对于全时供电 (PAAT) 负载的 VOUT 对电池短路或 FET 短路检测

该器件为每个通道集成了下拉电流 ($I_{CHx(SHRT_VBB)}$)，可用于在通道禁用时检测 VOUT 对电池短路或 FET 短路故障。检测机制请参阅下面的流程图

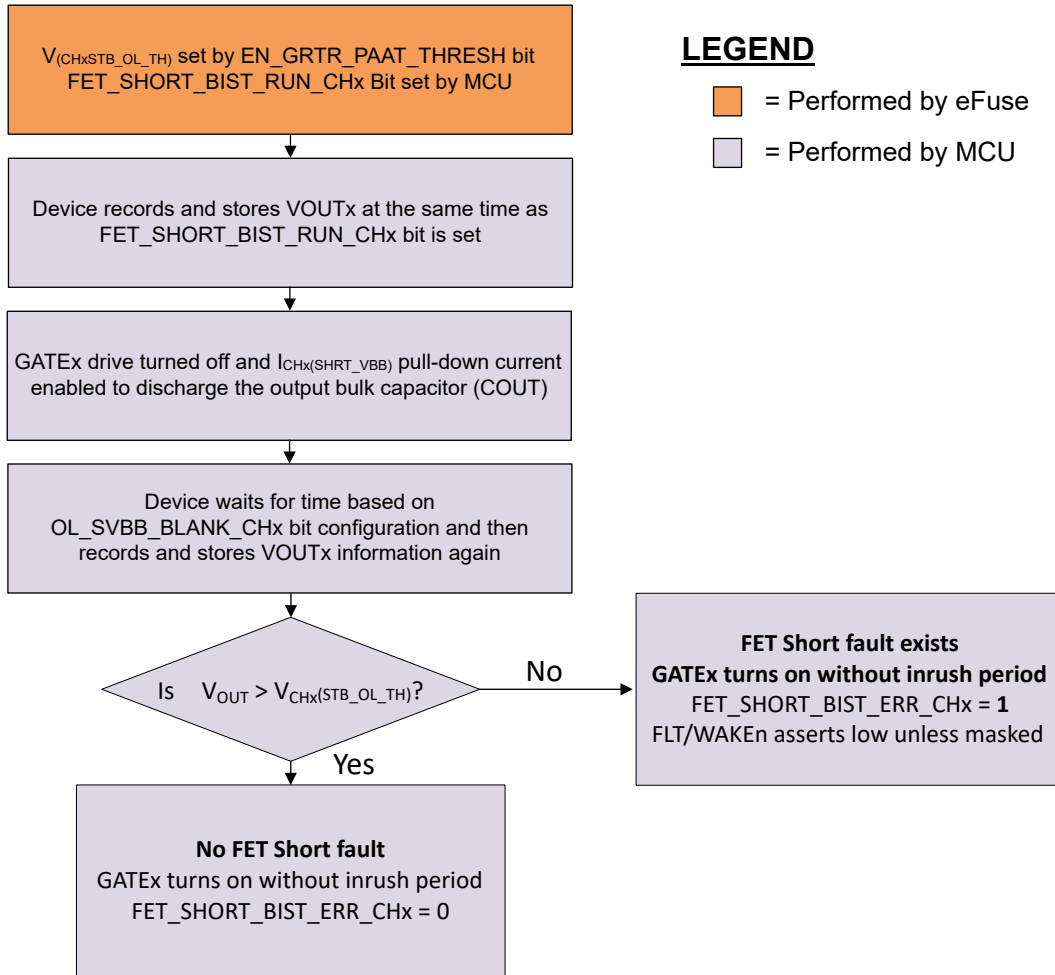


图 7-23. PAAT 负载的 FET 短路诊断流程图

7.3.6 故障指示 (FLT/WAKE)

该器件通过 $\overline{\text{FLT/WAKE}}$ 状态引脚提供增强的故障报告，并通过 SPI 提供故障状态位。 $\overline{\text{FLT/WAKE}}$ 状态引脚允许器件在器件发生故障时中断系统。 $\overline{\text{FLT/WAKE}}$ 状态引脚是一个漏极开路输出，当器件发生故障时，该引脚将置为低电平。对于读取清除的故障，如果故障不再存在，并且读取了用于清除故障的特定寄存器， $\overline{\text{FLT/WAKE}}$ 引脚将变为高电平。可以通过 FAULT_MASK 寄存器屏蔽 $\overline{\text{FLT/WAKE}}$ 引脚上的某些故障指示。有关更多详细信息，请参阅 FAULT_MASK 寄存器。

该器件还通过 SPI 以及全局故障寄存器 (FAULT_GLOBAL) 和特定于通道的故障寄存器 (FLT_STAT_CHx) 来提供故障信息，使系统能够快速诊断器件中发生故障的原因。该器件在 SDO 标头中输出 FAULT_GLOBAL[15:8] 位，因此可在每次 SPI 事务中连续读取这些状态位。有关各个故障状态位的更多详细信息，请参阅寄存器映射中的 FAULT_GLOBAL 和 FLT_STAT_CHx 寄存器。

当器件处于低功耗模式时，无法通过 $\overline{\text{FLT/WAKE}}$ 引脚提供故障信息。如果在 LPM 模式下发生短路，该器件将保护自身，然后切换到 ACTIVE 模式，再在 $\overline{\text{FLT/WAKE}}$ 引脚和故障状态寄存器中发出故障信号。

下表突出显示了该器件如何通过 $\overline{\text{FLT/WAKE}}$ 引脚和故障状态位发出不同事件信号。

表 7-5. 故障报告

事件/故障	检测	保护 (栅极驱动器关断)	FAULT_GLOB AL 寄存器中的 位字段名称	FLT_STAT_CH x 寄存器中的位 字段名称	FLT/WAKE 引 脚上的可选指示	FAULT_MASK 寄存器 中的位字段名称
输入电源 (VBB) UVLO	是	是	VBB_UVLO 和 GLOBAL_ERR_ WRN		是, 除非被屏蔽	MASK_VBB_U VLO
输入电源 (VBB) UVLO 警告 ($V_{(CSx+)} < 6V$)	是	否	VBB_UV_WRN 和 GLOBAL_ERR_ WRN		否	-
VDD UVLO	是	否	VDD_UVLO	-	是, 除非被屏蔽	MASK_VDD_U VLO
SPI 看门狗错误	是	切换到 Limphone 模式	WD_ERR		是, 除非被屏蔽	MASK_WD_ER R
SPI CRC/帧错误	是	否	SPI_ERR		是, 除非被屏蔽	MASK_SPI_ER R
NVM CRC 错误	是	是	BIST_RESULT 寄存器中的 NVM_CRC_ER R		是, 除非被屏蔽	MASK_NVM_C RC_ERR
POR	是	是	POR		是	
关断状态开路负载故障	是	否	OL_SHRT_VBB _OFF_FLT 和 CHx_FLT	OL_OFF_CHx	是, 除非被屏蔽	MASK_OL_OF F
VOUT 短接至 VBB 故障	是	否	OL_SHRT_VBB _OFF_FLT 和 CHx_FLT	SHRT_VBB_C Hx	是, 除非被屏蔽	MASK_SHRT_ VBB
外部 FET 过热 (TSD) 关断	是	是	CHAN_OCP_I2 T_TSD_OV 和 CHx_FLT	THERMAL_SD _CHx	是, 除非被屏蔽	MASK_TSD
旁路 FET 过热关断	是	旁路 FET 关断 主 FET 导通	CHx_FLT	THERMAL_SD _BYP_CHx	是	-
芯片 (控制器) 过热警告	是	否		THERMAL_WR N_CHx	是, 除非被屏蔽	DEV_CONFIG_ 2 寄存器中的 TSD_CONT_FL T_EN 位
VBB 上出现过压	是	是	CHAN_OCP_I2 T_TSD_OV		是, 除非被屏蔽	MASK_VBB_O VLO
VOUT 接地短路 (SCP)	是	是	CHAN_OCP_I2 T_TSD_OV 和 CHx_FLT	OCP_CHx	是, 除非被屏蔽	MASK_OCP
I2T 保护	是	是	CHAN_OCP_I2 T_TSD_OV 和 CHx_FLT	I2T_FLT_CHx	是, 除非被屏蔽	MASK_I2T_TRI P
反向电池 (反极性)	是	是			是, 除非被屏蔽	MASK_REV_P OL_FLT

表 7-5. 故障报告 (续)

事件/故障	检测	保护 (栅极驱动器关断)	FAULT_GLOB AL 寄存器中的 位字段名称	FLT_STAT_CH x 寄存器中的位 字段名称	FLT/WAKE 引 脚上的可选指示	FAULT_MASK 寄存器 中的位字段名称
电荷泵欠压	是	是	CHx_FLT	CPUMP_UVLO _CHx	是, 除非被屏蔽	MASK_CPUMP _UVLO
器件 GND 失效	是	是	否		否	-
浪涌持续时间后主 FET (GATEx) 导通/关断	是	否	-	VOUT_ERR_C Hx	否	-
负载唤醒	是	否	CHx_FLT	LPM_WAKE_C Hx	是 (始终可用)	
LPM 下的 VOUT 接地短路	是	旁路 FET 关断 主 FET 导通	CHx_FLT	LPM_HS_CHx	是, 除非被屏蔽	MASK_LPM_H S
VDS 过压故障	是	是	CHx_FLT	VDS_FLT_CHx	是, 除非被屏蔽	MASK_VDS_FA ULT
主 FET (GATEx) 导通/关断状态	是	否	SW_STATE 寄 存器中的 SW_STATE_M_ CH1		否	
Limphone 指示	是	切换到 Limphone 模式	LIMPHOME_ST AT		是, 除非被屏蔽	DEV_CONFIG_ 3 寄存器中的 LIMPHOME_ST AT_FLT_EN 位
OUT_DISx 指示	是	是	SW_STATE 寄 存器中的 SW_STATE_M_ CH1		是	
负载电流从正向指示变为反向指示	是	否	ADC_RESULT_ CHx_I 中的 ISNS_POLARIT Y_CHx 位		是, 除非被屏蔽	DEV_CONFIG_ 2 寄存器中的 ISNS_POLARIT Y_FLT_EN 位

FAULT_GLOBAL [15:8] 位 :

TPS12SxxF-Q1 器件在 SDO 标头上输出 FAULT_GLOBAL [15:8] 位, 因此这些状态位可以在每次 SPI 事务期间持续读取。可以根据 DEV_CONFIG 寄存器中的 FLT_LTCH_DIS 位设置, 将 FAULT_GLOBAL [15:8] 位配置为读取清除或实时状态位。但是, FLT_LTCH_DIS 位不适用于 LPM_STATUS 位。

如果 FLT_LTCH_DIS = 0, 则故障位将锁存, 并且仅在读取位说明中的相关寄存器并且故障不再存在时才会清除。下表重点介绍了在故障不再存在时需要读取哪些寄存器以便清除每个不同的故障位。寄存器映射中的每个位说明也详细说明了这一点。

表 7-6. FAULT_GLOBAL[15:8] 位

位	位名称	如果故障不再存在, 则需要读取该寄存器以清除故障位
15	保留	不适用
14	VS_POR	FAULT_GLOBAL
13	CH2_FLT	FLT_STAT_CH2
12	CH1_FLT	FLT_STAT_CH1

表 7-6. FAULT_GLOBAL[15:8] 位 (续)

位	位名称	如果故障不再存在,则需要读取该寄存器以清除故障位
11	LPM_STATUS	-
10	CHAN_OCP_I2T_TSD_OV	FLT_STAT_CHx
9	I2T_MOD	FLT_STAT_CHx
8	GLOBAL_ERR_WRN	FAULT_GLOBAL

如果 FLT_LTCH_DIS = 1, 则不会锁存故障位, 并在故障不再存在时清除。

7.3.7 输出禁用 (OUT_DISx) 功能

TPS12SxxF-Q1 器件能够在 OUT_DISx 引脚变为高电平时, 在 tOFF_OUT_DIS 时间内快速禁用输出通道 x。输出禁用 (OUT_DIS) 功能用于在需要快速关断输出的紧急情况下快速关断输出。

此 OUT_DIS 功能将在每个通道上与直接输入 (DI) 功能进行多路复用。如果 DIAG_CONFIG_CHx 寄存器中的 DI_OUT_DIS_FN_CHx 置为“1”, 则该通道的 Dlx/OUT_DISx 引脚将配置为 OUT_DIS。如果器件中存在任何接地反弹问题, 可以使用 CONFIG_DI_MASK[1:0] 位对屏蔽时间进行编程。

下表显示了 OUT_DIS 功能在不同引脚和寄存器配置下的 GATEx 状态 (当 DI_OUT_DIS_FN_CHx = “1” 时的 OUT_DIS 逻辑表)。

表 7-7. GATEx 状态

DI_OUT_DIS_FN_CHx	OUT_DISx	LHI	GATEx - SRCx 电压
1	低	低	跟随 CHx_ON
	低	高	跟随 CHx_LH_IN
	高	低	低
	高	高	低

如果 OUT_DISx 引脚为高电平且输出通道关断, 然后 OUT_DISx 引脚被置为低电平, 则输出通道在 ACTIVE 模式下将由 CHx_ON 位控制, 在 LIMPHOME 模式下将由 CHx_LH_IN 位控制。在这种情况下, 如果 CHx_ON 位或 CHx_LH_IN 位配置为使能该通道, 则该通道将根据 CAP_CHRG_CHx 位经历浪涌周期。

7.3.8 短暂的电源中断行为

该器件集成了电源中断检测功能, 可满足 12V 系统设计的 LV124 标准 E10 脉冲要求和 48V 系统设计的 LV148 标准 E9 脉冲要求。

EVENT1: 每当输入电源电压低于 $V_{(CSx+_{POR})}$ 阈值时, GATEx 驱动输入就会关断。如果电源在可使用 E10_CONFIG_CHx 位编程的 t_{CSx_MASK} 时间内再次超过 $V_{(CSx+_{POR})}$ 阈值, 则 GATEx 会导通 t_{GATEx_DlxH} 的持续时间, 以最小化输出电压跌落, 防止下游负载欠压。该器件未遵循 CAP_CHRG_CHx 位中的电容器充电配置。

EVENT2: 每当输入电源电压低于 $V_{(CSx+_{POR})}$ 阈值时, GATEx 驱动输入就会关断。如果电源在可使用 E10_CONFIG_CHx 位编程的 t_{CSx_MASK} 时间之后再次超过 $V_{(CSx+_{POR})}$ 阈值, 则 GATEx 通过遵循 CAP_CHRG_CHx 位中的电容器充电配置而导通。

请注意, 必须在 VS 引脚上使用 RC 或二极管 + 电容器滤波器, 以便在电源中断期间, VS 电压保持在 $V_{(VS_PORF)}$ 阈值以上。该滤波器确保在电源中断期间 BSTx 到 SRCx 的电压或电荷泵处于工作状态。

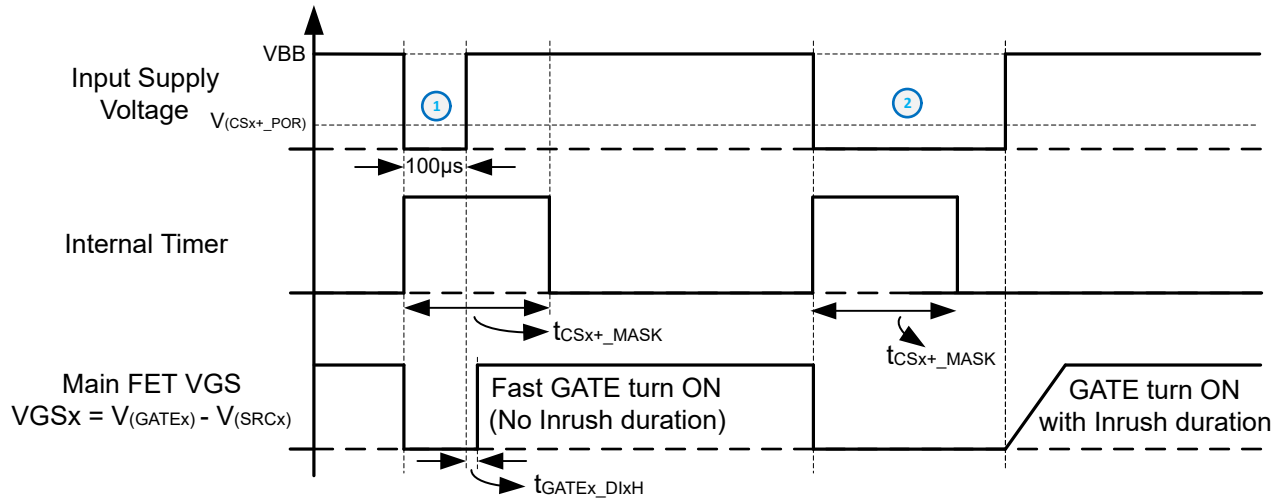


图 7-24. 短暂电源中断期间的 TPS12SxxF-Q1 配置

7.3.9 SPI 模式运行

TPS12SxxF-Q1 通过高速 SPI 串行接口与主机控制器进行通信。该接口具有三个逻辑输入：时钟 (SCLK)、片选 (CS)、串行数据输入 (SDI)，以及一个数据输出 (SDO)。当 CS 引脚为高电平时，SDO 引脚处于三态。最大 SPI 时钟速率为 10MHz，但在实践中受到串联保护电阻器的限制。该器件支持简单菊花链 SPI。该模式可以使用或不使用 CRC。TPS12SxxF-Q1 与控制器或 MCU 之间的通信通过采用主辅配置的 SPI 总线实现。外部 MCU 始终是 SPI 主器件，它在 TPS12SxxF-Q1 的 SDI 引脚上发送命令请求，并在该器件的 SDO 引脚上接收器件响应。TPS12SxxF-Q1 器件始终是 SPI 辅助器件，它通过 SDI 线路接收命令请求并通过 SDO 线路向外部 MCU 发送响应（例如状态和测量值）。TPS12SxxF-Q1 器件可以按照以下形式连接到主 MCU：

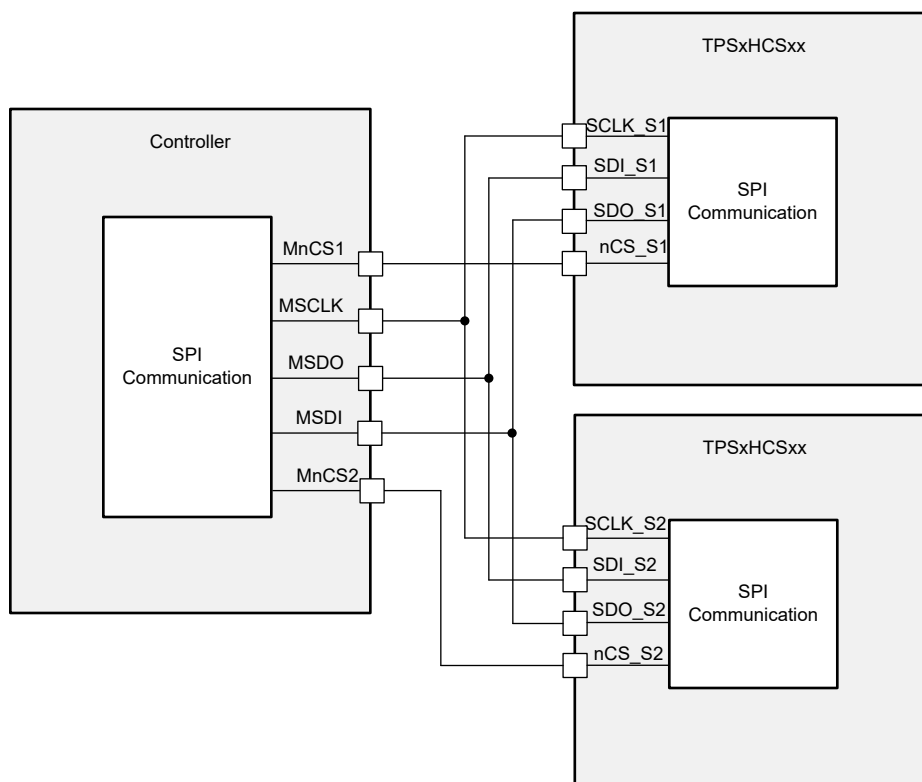


图 7-25. 独立辅助配置 (独立 nCS 信号)

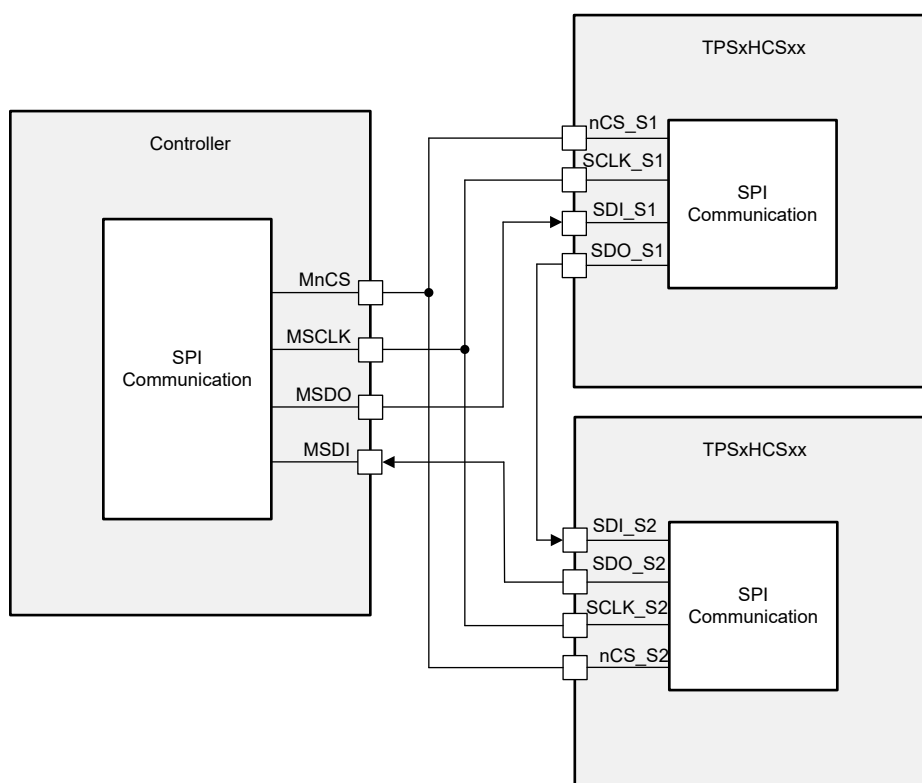


图 7-26. 菊花链配置

SPI 接口：

本节介绍 SPI 接口引脚行为。

片选 ($\overline{CS}$)：

系统微控制器选择 TPS12SxxF-Q1，以使用 $\overline{CS}$ 引脚接收通信。当 $\overline{CS}$ 引脚处于逻辑低电平状态时，命令/配置字能够通过串行输入 (SDI) 引脚发送至 TPS12SxxF-Q1，并且微控制器可以通过串行输出 (SDO) 引脚检索器件信息。 $\overline{CS}$ 的下降沿使能 SDO 输出并锁存将在 SDO 上发送的 FAULT_GLOBAL 寄存器的内容。微控制器可以发出 READ 命令以检索存储在寄存器中的信息。 $\overline{CS}$ 引脚的上升沿发起以下操作：1. 如果没有 SPI 通信错误并且是 SPI 写入命令，则会更新已寻址的寄存器。2. 如果在 $\overline{CS} = \text{LOW}$ 期间向该寄存器发出 READ 命令，则读取清除寄存器将被清除。为了避免任何数据损坏， $\overline{CS}$ 信号的高电平到低电平和低电平到高电平切换只能在 SCLK 处于逻辑低电平状态时发生。需要干净的 $\overline{CS}$ 信号来验证是否未向器件发送不完整的 SPI 字。此引脚在内部上拉至 VDD 电源轨。

系统时钟 (SCLK)：

系统时钟 (SCLK) 引脚为 TPS12SxxF-Q1 的内部移位寄存器计时。在 SCLK 信号的下降沿，SDI 数据锁存到输入移位寄存器中。在 SCLK 的上升沿，SDO 引脚移出器件存储的信息。在 SCLK 的下降沿，SDO 数据可供微控制器读取。必须避免移位寄存器的时钟故障以确保数据的有效性。每当 $\overline{CS}$ 引脚进行任何切换时，SCLK 引脚都必须处于逻辑低电平状态。因此，建议只要未访问器件且 $\overline{CS}$ 引脚处于逻辑高电平状态，就将 SCLK 引脚拉至逻辑低电平状态。当 $\overline{CS}$ 处于逻辑高电平状态时，将忽略 SCLK 和 SDI 引脚上的任何信号，并且 SDO 引脚将保持高阻抗输出。

串行数据输入 (SDI) 和串行数据输出 (SDO)：

SDI 引脚用于串行指令数据输入。当 $\overline{CS}$ 为低电平时，SDI 信息在 SCLK 的下降沿会锁存到输入移位寄存器中。SDO 引脚是内部移位寄存器的输出。此引脚在内部上拉至 VDD 电源轨。当 $\overline{CS}$ 引脚为高电平时，SDO 引脚处于高阻抗状态。每个连续的 SCLK 上升沿都使下一个数据位可供微控制器在 SCLK 的下降沿读取。当 $\overline{CS}$ 为高电平时，SDO 将恢复为高阻抗。

CRC 错误检测和时钟检查：

将 CRC_EN 位设置为高电平将启用 CRC 错误检测。然后会随每个串行事务一起发送 CRC-4-ITU-Normal Check Sequence (FCS)。4 位 CRC 基于普通发生器多项式 X^4+X+1 ，CRC 起始值为 1111。启用 CRC 后，TPS12SxxF-Q1 要求在其接收的 SDI 编程/配置数据末尾附加一个校验字节。要对一个完整的字进行编程，必须在器件中输入确切的信息位（如下表所示）。禁用 CRC 后，仅当恰好有位在时钟沿输入时，IC 才会启用寄存器写入。启用 CRC 后，仅当恰好有位在时钟沿输入且没有 CRC 错误时，IC 才会启用寄存器写入。如果字长超过或不满足所需的长度要求或存在 CRC 错误，则 FAULT_GLOBAL 寄存器中的 SPI_ERR 位将置为逻辑“1”，接收到的数据被视为无效。请注意，如果 SCLK 不存在，则不会标记 SPI_ERR 位。在下一次芯片访问期间，SPI_ERR 将发送回 SDO 上的 SPI 主器件。请注意，仅当读取寄存器时没有 SPI 错误时，才会应用“读取时清除”。

SPI 帧格式

该器件使用 24 位帧宽度（未使用 CRC 时），格式如 图 7-27 中所示。请注意，SDO 输出中的 16 位宽“数据输出”始终适用于前一个 SPI 命令帧（读取或写入）。

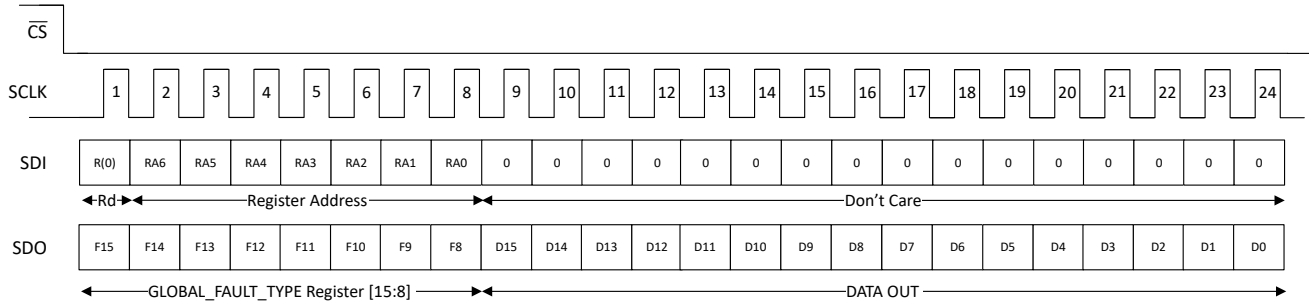


图 7-27. 24 位读取、禁用 CRC (CRC_EN=0)

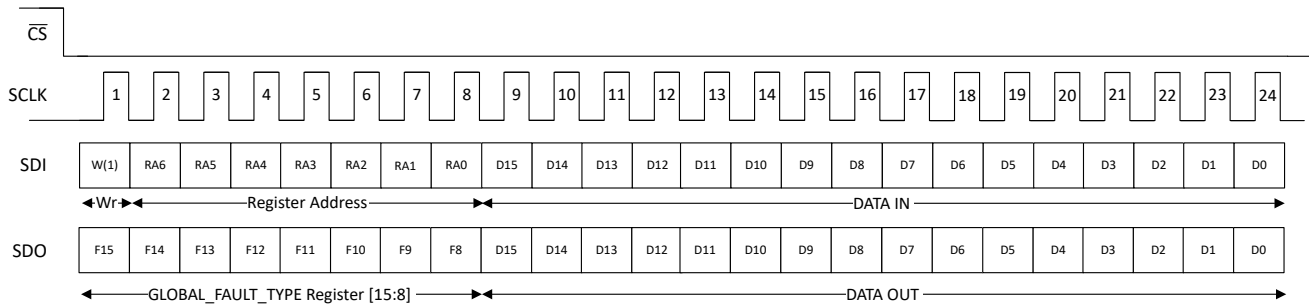


图 7-28. 24 位写入、禁用 CRC (CRC_EN=0)

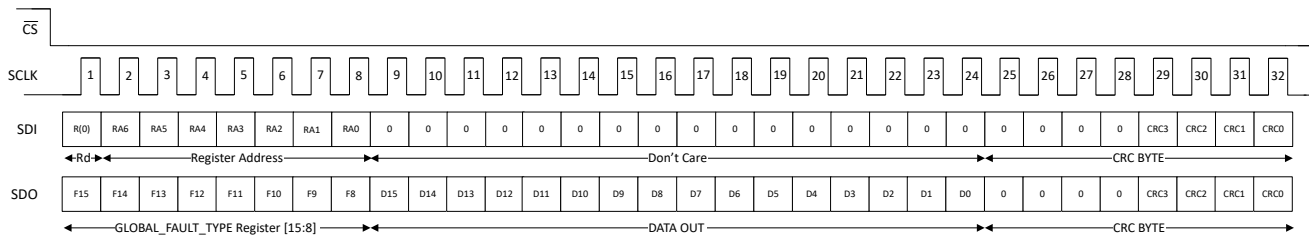


图 7-29. 32 位读取、启用 CRC (CRC_EN=1)

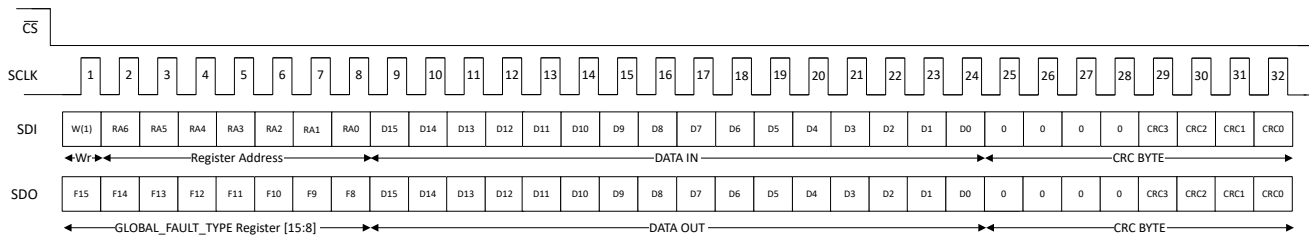


图 7-30. 32 位写入、启用 CRC (CRC_EN=1)

SPI 看门狗功能：

TPS12SxxF-Q1 器件提供可选的 SPI 看门狗功能，以监控主机控制器的有效 SPI 事务和 VDD 电源丢失情况。如果在可配置的超时周期 WD_TO 内没有发生有效的 SPI 事务，FLT/WAKE 引脚将变为低电平，FAULT_GLOBAL 寄存器中的 WD_ERR 位将置为“1”。有效的 SPI 事务包括没有 SPI 错误和/或 CRC 错误（如果启用）的 SPI 事务。如果器件的 VDD 电源降至 VDD_UVLO 阈值以下，则器件上的 SPI 不工作。如果 VDD 电源保持低于 VDD_UVLO 的时间长于看门狗时间周期，器件将发出看门狗错误，其中 WD_ERR 位将置为 1，FLT/WAKE 引脚将变为低电平（除非被屏蔽）。

可通过 DEV_CONFIG 寄存器中的 WD_EN 位启用看门狗功能。下表展示了不同的可配置看门狗超时窗口 WD_TO。

表 7-8. 看门狗计时器设置

WD_TO[1:0] 设置	看门狗超时周期
0x0	400μs
0x1	400ms
0x2	800ms
0x3	1200ms

7.4 器件功能模式

7.4.1 状态图

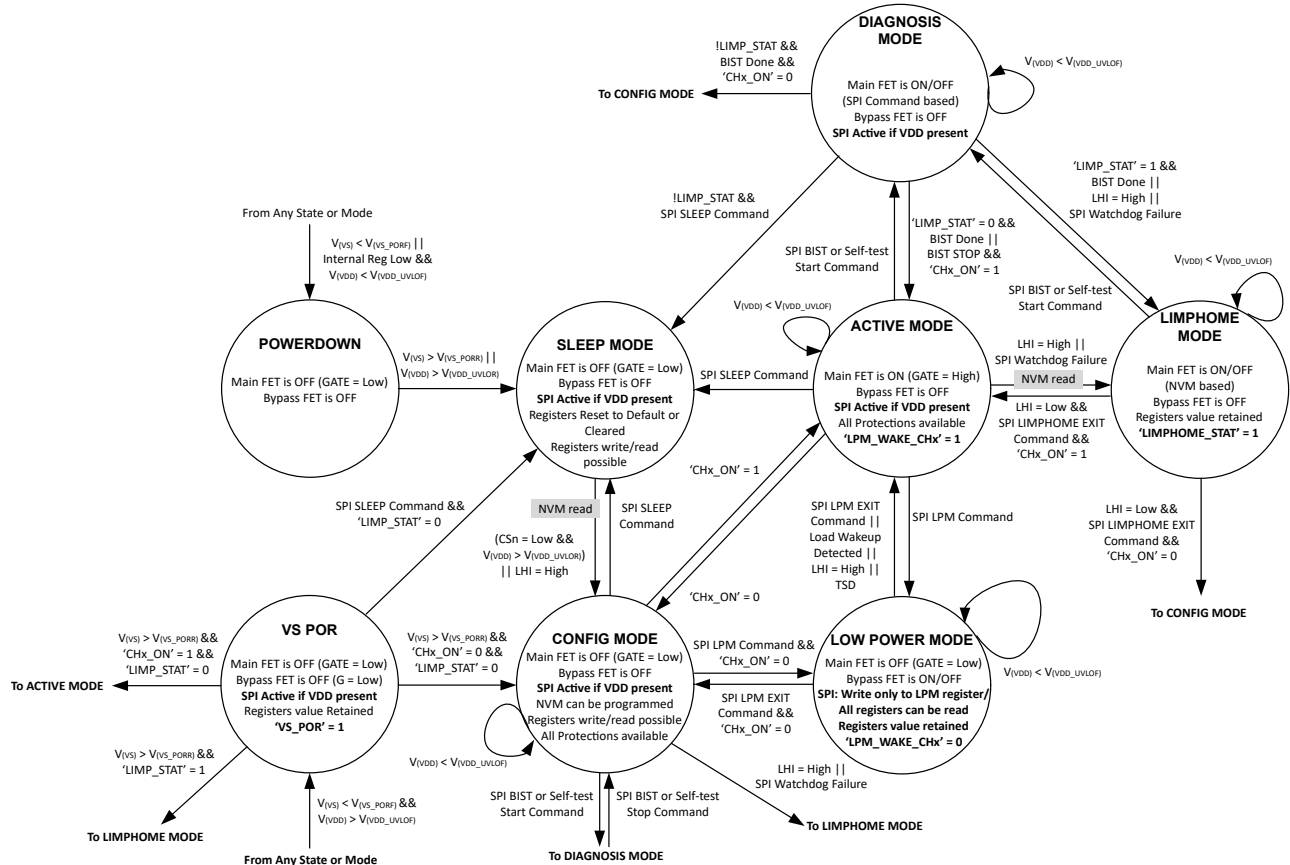


图 7-31. 状态图

7.4.2 断电

如果施加的 VS 电压低于 $V_{(VS_PORF)}$ 且 VDD 低于 $V_{(VDD_PORF)}$ ，则器件处于禁用状态。在该模式下，电荷泵和所有保护特性都被禁用。两个栅极驱动输出 (GATEx 和旁路 FET) 均关断。

7.4.3 睡眠模式

TPS12SxxF-Q1 器件提供 SLEEP 模式，在该模式下，该器件将被置于超低电流消耗状态。当器件处于 SLEEP 模式时，两个栅极驱动器 (GATEx 和旁路 FET) 都将关断，寄存器清零并且所有数字电路都将断电。如果 $V_{(VS)} < V_{(VS_PORF)}$ 且 $V_{(VDD)} < V_{(VDD_PORF)}$ ，器件将切换到此模式。通过向 SLEEP 寄存器中的 SLEEP 位写入“1”，可以手动将器件置于 SLEEP 模式。通过将 CS 引脚变为低电平，可以将器件从 SLEEP 模式唤醒。可以采用两种方法，通过 CS 引脚将器件从 SLEEP 模式唤醒：1. 将 CS 引脚拉至低电平，持续时间 $t < t_{\text{READY}}$ 。将 CS 引脚保持低电平至少 t_{READY} ，以及在第一个 SPI 事务期间继续将 CS 引脚保持低电平。上述两种方法都会使器件唤醒且不会产生 SPI_ERR 故障。如果虚拟 SPI 事务在 $t < t_{\text{READY}}$ 内完成，则可以使用虚拟 SPI 事务来对方法 1 进行标准化。下图显示了两个将导致没有 SPI_ERR 故障的正确的唤醒场景示例，以及一个将导致 SPI_ERR 故障的不正确的唤醒场景。从 SLEEP 模式唤醒后，寄存器中的值将设置为其复位值，详见下面的寄存器映射。此外，FLT/WAKE 引脚将被置为低电平，POR、VDD_UVLO 和 VBB_UVLO 故障位将被置为有效，并且如果读取时这些故障当前不存在，则读取 FAULT_GLOBAL 寄存器时其将被清除。

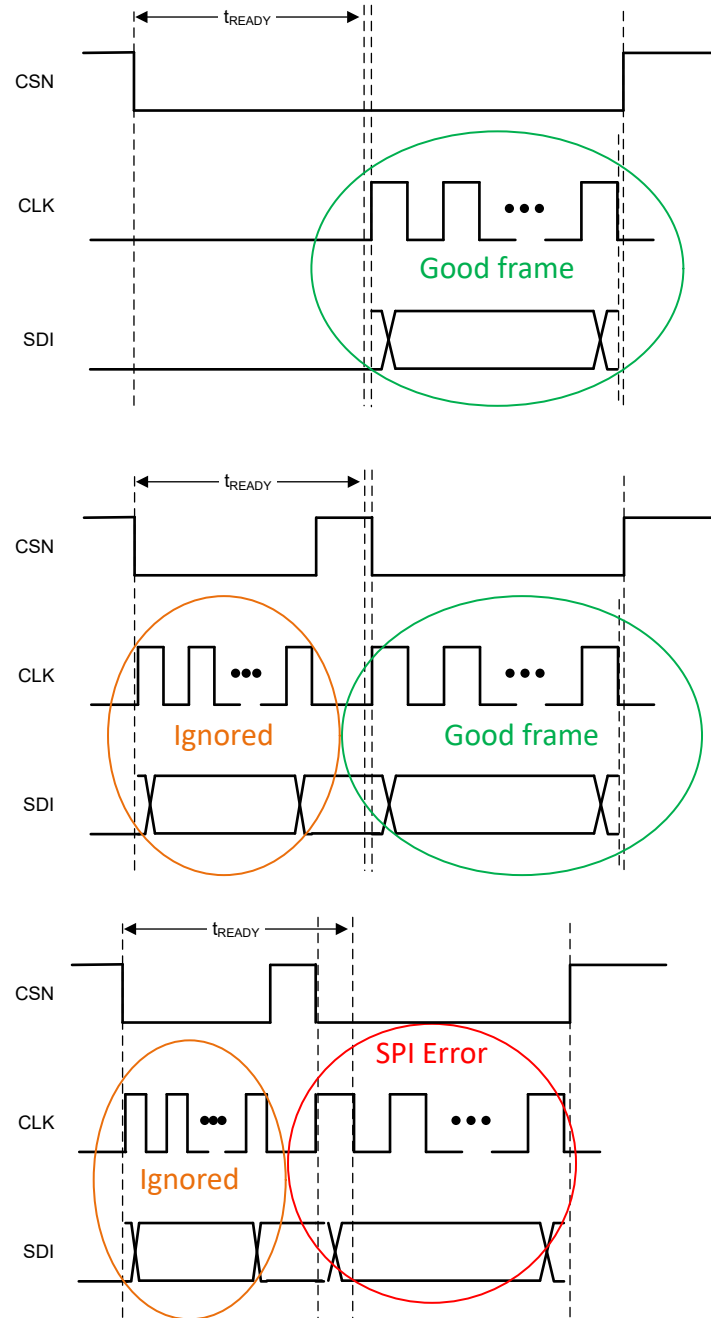


图 7-32. 启动通信时序

7.4.4 配置模式或工作模式 (AM)

CONFIG/ACTIVE 模式是器件在正常运行时，当栅极驱动器关断 (CONFIG) 或导通 (ACTIVE) 时所处的模式。两者的区别在于，在 CONFIG 模式下 (GATE_x 关断且旁路 FET 关断)，所有寄存器都可进行配置。从 SLEEP 模式转换 (且所有寄存器自动从 NVM 数据加载) 时，预计会在导通栅极驱动器之前写入配置寄存器 (尤其是成功使能通道所需的寄存器)。但是，配置寄存器在 LPM 模式下会保留，因此在从 LPM 模式切换到 ACTIVE 模式时无需重新配置器件。

在此模式下完全支持 SPI 通信和诊断检查。

通过使 $\overline{\text{CS}}$ 引脚变为低电平，可以将器件从 SLEEP 模式转换到 CONFIG 模式（虚拟 SPI 命令用于此目的）。该器件会通过所有初始化和功能安全检查完成此转换。器件会根据内部 SPI 看门狗监控器和 LHI 输入引脚的状态，从 LIMPHOME 模式切换或切换为该模式。通过 LPM 寄存器中的 LPM_ENTRY 位，器件可以进入和退出 LPM 模式。

7.4.5 低功耗模式 (LPM)

只要 LPM_ENTRY 位置为“1”，器件就会从 ACTIVE 切换到低功耗模式 (LPM)。在 LPM 下，电荷泵使能，主 FET (GATE_x) 关断，旁路 FET 导通，此模式下 $\overline{\text{FLT/WAKE}}$ 引脚被置为高电平。

该器件具有两种类型的负载唤醒机制，后续章节将会介绍

自动低功耗模式 (LPM) 到工作模式 (AUTO_LPM_ENTRY = “0”) :

当器件处于低功耗模式 (LPM) 时，LPM_STATUS 位置为“1”。只要负载电流 ($I_{\text{CHx(LOAD)}}$) 超过 LPM_EXIT_CURR_CH_x 中配置的负载唤醒触发阈值 ($I_{\text{CHx(LWUx)}}$) 设置，器件就会自动从 LPM 切换到工作模式。负载电流超过负载唤醒阈值后，器件首先会自动导通主 FET (GATE_x)，主 FET (GATE_x) 完全导通后关断旁路 FET，并且 $\overline{\text{FLT/WAKE}}$ 引脚置为低电平，指示退出 LPM。寄存器映射中的 LPM_WAKE_CH_x 位也置为“1”，LPM_STATUS 位复位为“0”。

可以在 LOAD_WAKE_DEGLITCH 设置中选择负载唤醒抗尖峰脉冲时间。必须通过将 AUTO_LPM_ENTRY 位复位为“0”才能禁用 AUTO LPM 功能。

该器件在 LPM 下具有短路电流保护功能。如果 VBB_x 到 SRC_x 之间的电压超过 $V_{\text{CHx(LPM_SCP)}}$ 阈值，则旁路 FET 将在纳秒级时间内关断，主 FET (GATE_x) 在 $t_{\text{LPM_SC}}$ 时间内导通，同时 $\overline{\text{FLT/WAKE}}$ 引脚置为低电平。LPM_HS_CH_x 位置为“1”，以指示低功耗模式下发生短路，MCU 可通过 SPI 读取该值。

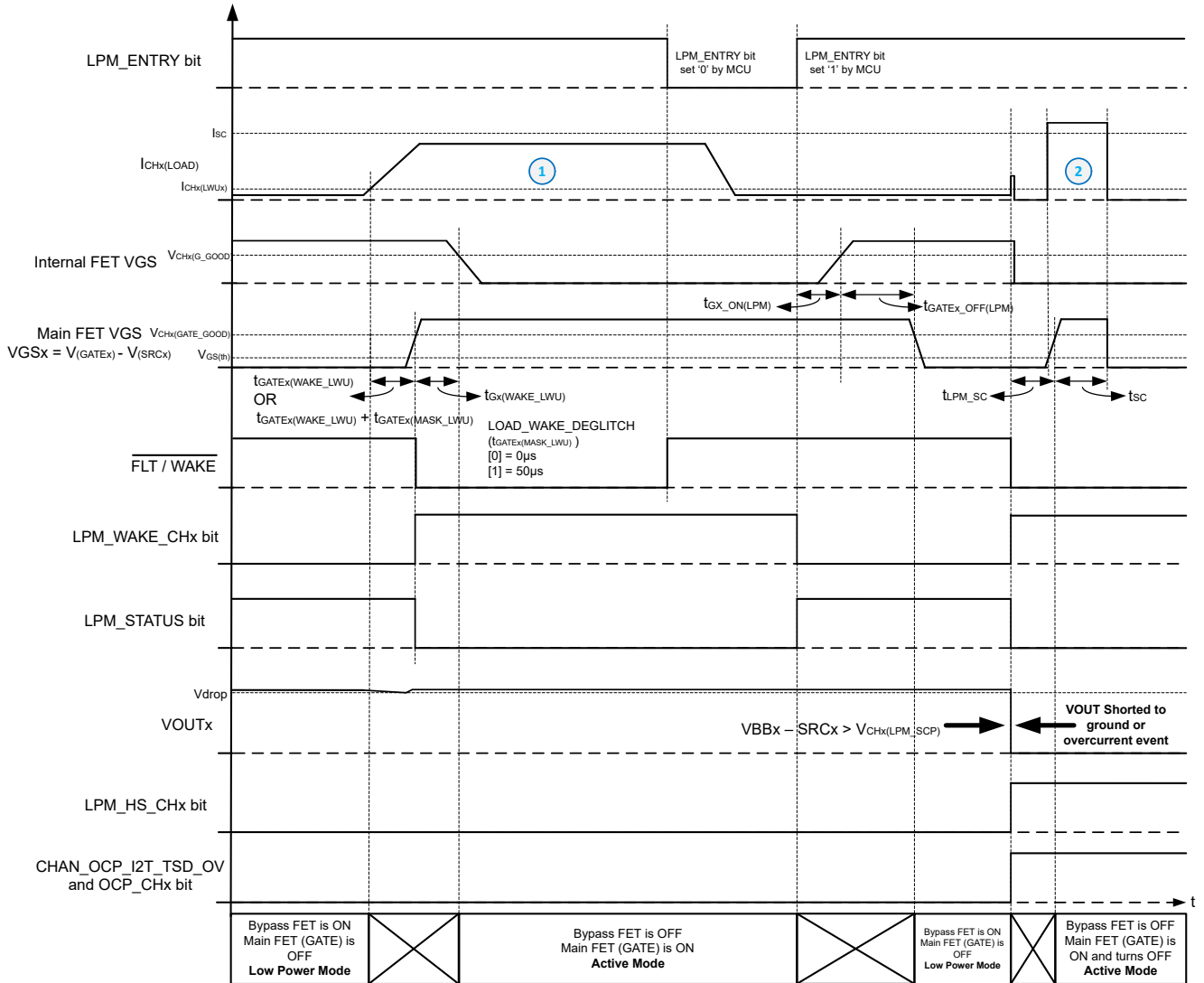


图 7-33. LPM 下负载唤醒和 VOUT 接地短路故障的计时示意图

用于 ECU 轮询的自动低功耗模式 (LPM) 到工作模式再到 LPM (AUTO LPM) (AUTO_LPM_ENTRY = “1”) :

TPS12SxxF-Q1 集成了 AUTO LPM 功能, 可通过 DEV_CONFIG 寄存器中的 AUTO_LPM_ENTRY 位使能。AUTO LPM 功能使器件能够自动从工作模式切换到低 IQ LPM, 同时始终保持输出供电。

如果 AUTO_LPM_ENTRY 位置为 “1”, 并且器件检测到负载唤醒 ($I_{CHx(LOAD)} > I_{CHx(LWUX)}$), 则器件根据 LPM 寄存器中的 LPM_WAKE_DEGLITCH 计时器设置来启动内部计时器 ($t_{LPM_WAKE_DEGLITCH}$)。经过 500µs (电流检测放大器启动和趋稳时间) 后, 器件通过 CSx+ 和 CSx- 引脚检测 V_{SNSx} ($I_{CHx(LOAD)} \times R_{SNSx}$) 电压, 并开始将 V_{SNSx} 与固定 $V_{CHx(AUTO_LPM_THS)}$ (典型值 1mV) 阈值进行比较。

EVENT1 : 如果在 LPM_WAKE_DEGLITCH 计时器内检测到的 V_{SNSx} 低于 $V_{CHx(AUTO_LPM_THS)}$, 并且 V_{SNSx} 在 AUTO_LPM_FILTER 设置的时间内保持在 $V_{CHx(AUTO_LPM_THS)}$ 阈值以下, 则器件通过导通旁路 FET 然后关断主路径 (GATEx 驱动) 而自动切换到 LPM。FLT/WAKE 不会置为有效并保持高电平。

注意 : 建议将 LPM_WAKE_DEGLITCH 时间设置为大于负载唤醒电流脉冲时间 + AUTO_LPM_FILTER 设置, 否则器件将保持在工作模式, 不会自动切换到 LPM。

EVENT2 : 如果在 LPM_WAKE_DEGLITCH 计时器设置内检测到的 $VSNSx$ 保持高于 $V_{CHx(AUTO_LPM_THS)}$, 则器件保持工作模式, 主路径导通 (GATE_x 驱动)。FLT/WAKE 置为低电平, 以向 MCU 指示唤醒。MCU 可以将 LPM_ENTRY 位复位为“0”, 以将 FLT/WAKE 引脚释放为高电平。

EVENT3 : LPM_WAKE_DEGLITCH 和 AUTO_LPM_FILTER 设置仅在检测到负载唤醒时使能。一旦 FLT/WAKE 置为低电平一次, 这些设置就会被禁用。

该器件在 LPM 下具有短路电流保护功能。如果 VBB_x 到 SRC_x 之间的电压超过 $V_{CHx(LPM_SCP)}$ 阈值, 则旁路 FET 将在纳秒级时间内关断, 主 FET (GATE_x) 在 t_{LPM_SC} 时间内导通, 同时 FLT/WAKE 引脚置为低电平, 如上图中的事件 2 所示。LPM_HS_CH_x 位置为“1”, 以指示低功耗模式下发生短路, MCU 可通过 SPI 读取该值。

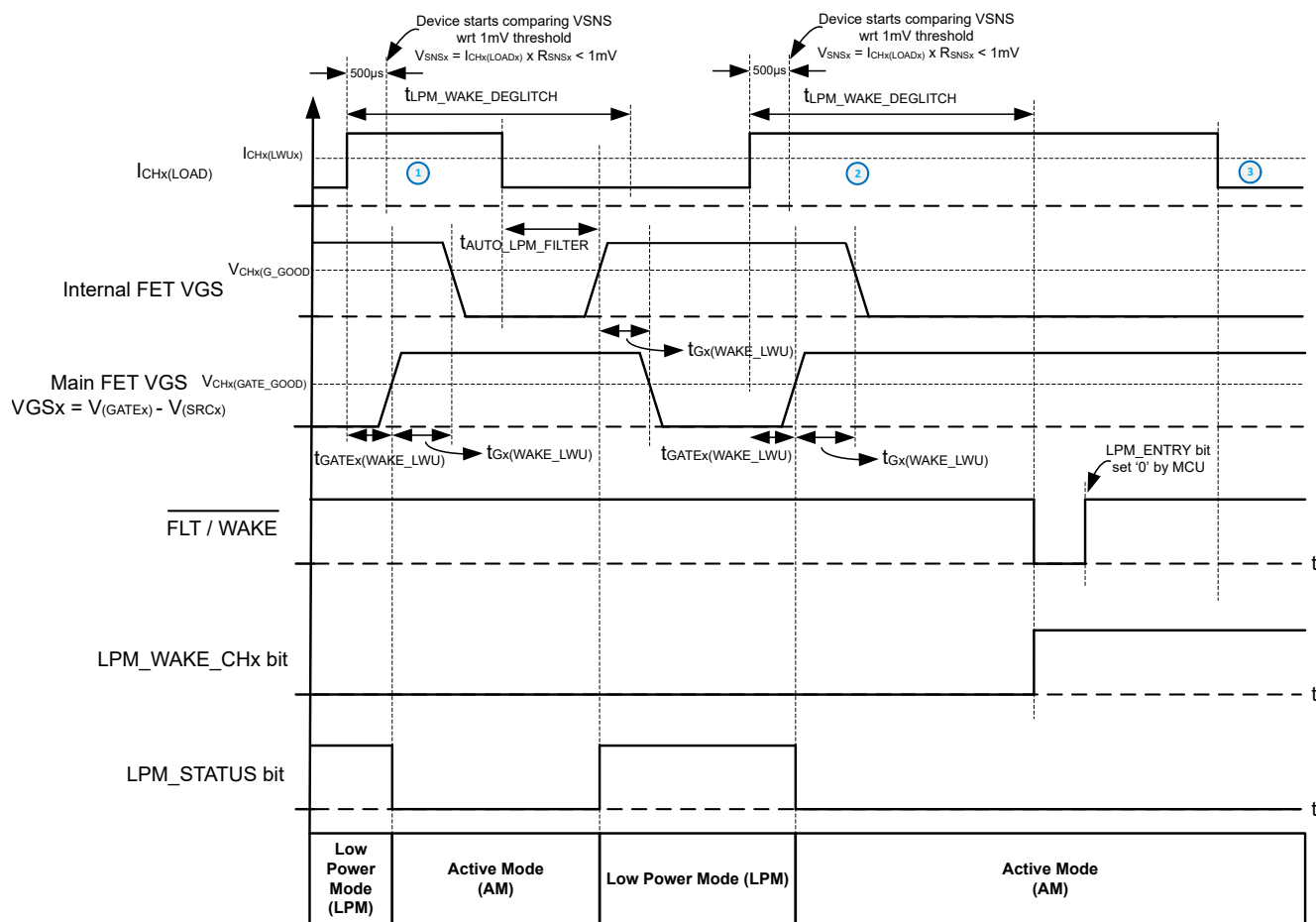


图 7-34. 用于 ECU 轮询的包含自动 LPM 进入的负载唤醒计时示意图

7.4.6 Limphome 模式

该器件提供 LIMPHOME 模式, 以便在 SPI 通信故障、系统级故障 (如汽车碰撞) 或 MCU 故障 (软件或硬件) 情况下, 将输出设置为所需的安全状态 (高电平、低电平、保持状态或根据 DI_x 而定)。可以通过以下方式使器件进入 LIMPHOME 模式:

- LHI 被拉高
- 看门狗超时错误

LIMPHOME 中输出状态由 CH_xLH_IN 位决定。根据 DI_OUT_DIS_FN_CH_x 位设置, CH_xLH_IN 的设置会有所不同。更多详细信息请参阅下表。有关 DI_OUT_DIS_FN_CH_x 位和 OUT_DIS 功能的更多信息, 请参阅输出禁用 (OUT_DIS) 功能部分。

Limp Home 通道控制选项 - DI_OUT_DIS_FN_CHx = “0”

DEV_CONFIG	10:9	CHx_LH_IN	R/W	2b00	这些位决定了通道 x 输出在 LIMPHOME 模式下的响应方式。	0b00 = 当处于 LIMPHOME 模式时，DI 引脚控制输出 0b01 = 进入 LIMPHOME 模式时，CHx_ON 位的输出状态保持不变 0b10 = 在 LIMPHOME 模式下的输出将为关断 0b11 = 在 LIMPHOME 模式下的输出将为导通
------------	------	-----------	-----	------	-----------------------------------	---

Limp Home 通道控制选项 - DI_OUT_DIS_FN_CHx = “1”

DEV_CONFIG	10:9	CHx_LH_IN	R/W	2b00	这些位决定了通道 x 输出在 LIMPHOME 模式下的响应方式。	0b00 = 在 LIMPHOME 模式下的输出将为关断 0b01 = 进入 LIMPHOME 模式时，CHx_ON 位的输出状态保持不变 0b10 = 在 LIMPHOME 模式下的输出将为关断 0b11 = 在 LIMPHOME 模式下的输出将为导通
------------	------	-----------	-----	------	-----------------------------------	--

寄存器值在 LIMPHOME 模式下会得到保持。当器件进入 LIMPHOME 模式时，会将 FAULT_GLOBAL 寄存器中的 LIMPHOME_STAT 位置为高电平。在 LIMPHOME 模式下，可以读取寄存器，但不能执行写入事务，除非清除 FAULT_GLOBAL 寄存器中的 LIMPHOME_STAT 位以退出 LIMPHOME 模式。

要清除 LIMPHOME_STAT 位，必须将 LHI 引脚拉至低电平并向 LIMPHOME_STAT 位写入“1”，以清除该位并允许器件退出 LIMPHOME 模式。一旦器件从 LIMPHOME 模式退出到 ACTIVE 模式，器件就具有完全的读写访问权限。

7.5 TPS12S24F-Q1 预量产器件限制

表 7-9. 预量产器件限制汇总

参数	测试条件/说明	预量产器件中的观测值	要在量产器件中修复的预期行为
电流检测精度	VSNSx = 6mV , GAINx 设置 = 50V/V	VIMONx 引脚电压 = 243.5mV ISNS 寄存器值 : ADC_RESULT_CHx_I = 87 ISNS 精度为 12%	VIMONx 引脚电压 = 275mV ISNS 寄存器值 : ADC_RESULT_CHx_I = 101 ISNS 数字检测精度应为 (7%)。 I2T 精度直接受 ISNS 精度影响。
LPM 下的 SCP	LPM 下输出接地短路。旁路 FET 立即关断，主 FET 导通	LPM 旁路 FET 热关断位变为 “1” LPM_HS_CHx 位保持为 “0”	LPM 旁路 FET 热关断保持为 “0” LPM_HS_CHx 位应变为 “1” 功能正常，但指示错误
WAKE 指示	•	栅极在负载唤醒检测后 7.5 μ s 内变为高电平，但 $\overline{\text{FLT/WAKE}}$ 引脚在 50 μ s 后变为低电平	$\overline{\text{FLT/WAKE}}$ 引脚在 5 μ s 后变为低电平。 在系统级别没有重大影响
GLOBAL_ERR_FLT 寄存器读数	仅在 LPM 退出后观测 在工作模式下正常工作	VBB_UV_WRN = “1” GLOBAL_ERR = “1”	VBB_UV_WRN = “0” GLOBAL_ERR = “0” 在系统级别没有重大影响。
SDO 引脚状态	CSn 被拉低至高电平	SDO 保留最后数据值的 LSB。无法支持并行 SPI 接口。	当 CSn 被从低电平拉至高电平时，SDO 应处于三态。
GND 损耗检测	器件 GND 悬空或高转换率瞬态 (10V/ μ s) 使 GND 引脚被抬高超过 2V 阈值	栅极关断。数字部分卡滞 (SPI 写入不起作用)，因为内部振荡器易受 GND 上高转换率的影响，这可能由接地不良或热插拔引起	GATEx 应关断。当 GND 恢复且 SPI 写入/读取正常工作时，GATEx 应自动导通。
电荷泵 UVLO	CPUVLO 下降阈值	8V。如果 CBSTx 的大小不正确，器件可能会在 FET 关断期间检测到 CPUVLO。	应为 6.5V。 使用 CBST > 10 x [Ciss (外部 FET) + CGATEx]
FET 短路 BIST	在 CH1 和 CH2 上运行 FET 短路 BIST	FET 短路 BIST 指示仅适用于 CH2。	FET 短路 BIST 指示应该适用于 CH1 和 CH2。

7.5.1 SDO 引脚三态分立电路变通方案 (仅适用于并行 SPI 配置，不适用于菊花链)

图 7-35 展示了当使用多个 TPS12S24F-Q1 器件进行并行 SPI 配置时，每个从器件的 SDO 引脚上所需的基于分立式 NPN-PNP 的电路。

- $\overline{\text{CS}}$ 变为低电平，Q1 导通，将主 MCU 与相应的从器件 SDO 引脚连接
- $\overline{\text{CS}}$ 变为高电平，Q1 关断，断开从器件的 SDO 引脚与主 MCU 以及其他从器件的 SDO 引脚的连接

8 寄存器映射

8.1 TPS12S24F-Q1 寄存器

表 8-1 列出了 TPS12S24F-Q1 寄存器的存储器映射寄存器。表 8-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-1. TPS12S24F-Q1 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	DEV_ID	从 NVM 读取器件 ID	节 8.1.1
1h	SLEEP	设置为从 ACTIVE 或 STANDBY 状态进入 SLEEP 状态	节 8.1.2
2h	LPM	设置为进入或退出低功耗模式 (LPM STATE)	节 8.1.3
3h	FAULT_GLOBAL	任意通道的故障和全局故障	节 8.1.4
4h	FAULT_MASK	屏蔽故障引脚上的故障报告	节 8.1.5
5h	BIST_RESULT	BIST 诊断结果	节 8.1.6
6h	SW_STATE	导通/关断 GATEx	节 8.1.7
7h	DEVICE_TEST	器件状态、限制波形和由 SPI 设置的锁定	节 8.1.8
8h	DEV_CONFIG	设备可配置的设置寄存器	节 8.1.9
9h	ADC_CONFIG	ADC 配置 — 禁用 ADC 转换或完全禁用 ADC	节 8.1.10
Ah	ADC_RESULT_VBB	ADC 转换结果 VBB	节 8.1.11
Bh	ADC_RESULT_BIST	ADC 转换结果 BIST	节 8.1.12
Ch	FLT_STAT_CH1	通道状态和通道故障	节 8.1.13
Dh	PWM_CH1	设置通道 1 的所有 PWM 配置	节 8.1.14
Eh	ILIM_CONFIG_CH1	设置通道 1 的所有电流限制配置	节 8.1.15
Fh	DIAG_CONFIG_CH1	通道 1 的配置寄存器	节 8.1.16
10h	ADC_RESULT_CH1_I	ADC 转换结果负载电流检测 CH1	节 8.1.17
11h	ADC_RESULT_CH1_T	ADC 转换结果 TJ 检测 CH1	节 8.1.18
12h	ADC_RESULT_CH1_V	ADC 转换结果 VOUT 检测 CH1	节 8.1.19
13h	ADC_RESULT_CH1_VDS	ADC 转换结果 VDS 检测 CH1	节 8.1.20
14h	I2T_CONFIG_CH1	设置所有 I2T 配置位	节 8.1.21
15h	FLT_STAT_CH2	通道状态和通道故障	节 8.1.22
16h	PWM_CH2	设置通道 2 的所有 PWM 配置	节 8.1.23
17h	ILIM_CONFIG_CH2	设置通道 2 的所有电流限制配置	节 8.1.24
18h	DIAG_CONFIG_CH2	通道 2 的配置寄存器	节 8.1.25
19h	ADC_RESULT_CH2_I	ADC 转换结果负载电流检测 CH2	节 8.1.26
1Ah	ADC_RESULT_CH2_T	ADC 转换结果 TJ 检测 CH2	节 8.1.27
1Bh	ADC_RESULT_CH2_V	ADC 转换结果 VOUT 检测 CH2	节 8.1.28
1Ch	ADC_RESULT_CH2_VDS	ADC 转换结果 VDS 检测 CH2	节 8.1.29
1Dh	I2T_CONFIG_CH2	设置所有 I2T 配置位	节 8.1.30
1Eh	I2T_TRIP_CH1	I2T_TRIP 配置位，每通道 8 位	节 8.1.31
1Fh	I2T_ACC_RD_CH1	I2T_ACCUM 相对于 I2T_TRIP 的百分比	节 8.1.32
20h	I2T_ACC_RD_CH2	I2T_ACCUM 相对于 I2T_TRIP 的百分比	节 8.1.33
33h	I2T_TRIP_CH2	I2T_TRIP 配置位，每通道 8 位	节 8.1.34
34h	ADC_RESULT_TCONT	TCONT 读出	节 8.1.35
35h	SCP_CONFIG_CH1	器件的 SCP 配置	节 8.1.36
36h	SCP_CONFIG_CH2	器件的 SCP 配置	节 8.1.37

表 8-1. TPS12S24F-Q1 寄存器 (续)

偏移	首字母缩写词	寄存器名称	部分
37h	UV_CONFIG_CH1	器件 CH1 欠压	节 8.1.38
38h	UV_CONFIG_CH2	器件 CH2 欠压	节 8.1.39
39h	OV_CONFIG_CH1	器件 CH1 过压	节 8.1.40
3Ah	OV_CONFIG_CH2	器件 CH2 过压	节 8.1.41
3Bh	VDS_CONFIG	器件的 VDS 检测	节 8.1.42
3Ch	TEMP_CONFIG	温度设置	节 8.1.43
3Dh	DEV_CONFIG_2	设备可配置的设置寄存器	节 8.1.44
3Eh	DEV_CONFIG_3	设备可配置的设置寄存器	节 8.1.45
3Fh	EEPROM_PROGRAM_CONTROL_STAT US	客户 EEPROM 编程控制/状态寄存器	节 8.1.46

复杂的位访问类型经过编码可适应小型表单元。表 8-2 展示了适用于此部分中访问类型的代码。

表 8-2. TPS12S24F-Q1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RC	R C	读取 以清零
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
复位或默认值		
-n		复位后的值或默认值

8.1.1 DEV_ID 寄存器 (偏移 = 0h) [复位 = 0000h]

DEV_ID 如表 8-3 所示。

返回到[汇总表](#)。

表 8-3. DEV_ID 寄存器字段说明

位	字段	类型	复位	说明
15-0	DEV_ID	R	0h	读取唯一器件 ID A123h = TPS12S24F_预量产器件

8.1.2 SLEEP 寄存器 (偏移 = 1h) [复位 = FFFEh]

表 8-4 中显示了 SLEEP。

返回到[汇总表](#)。

表 8-4. SLEEP 寄存器字段说明

位	字段	类型	复位	说明
15-1	RESERVED	R	7FFFh	保留
0	SLEEP	R/W	0h	将此位设置为 1 会使器件进入 SLEEP 模式，此时一切都将关闭

8.1.3 LPM 寄存器 (偏移 = 2h) [复位 = 3F0Eh]

表 8-5 中显示了 LPM。

返回到[汇总表](#)。

表 8-5. LPM 寄存器字段说明

位	字段	类型	复位	说明
15-14	LPM_WAKE_DEGLITCH	R/W	0h	设置从负载唤醒到 FLT/WAKEn 信号置为有效的 AUTO LPM 退出抗尖峰脉冲时间 0h = 1ms 1h = 10ms 2h = 20ms 3h = 100ms
13-8	RESERVED	R	3Fh	保留
7-6	LPM_EXIT_CURR_CH2	R/W	0h	设置因负载电流增大而退出 LPM 的阈值 - CH2。 0h = 100mA 1h = 200mA 2h = 400mA 3h = 780mA
5-4	LPM_EXIT_CURR_CH1	R/W	0h	设置因负载电流增大而退出 LPM 的阈值 - CH1。 0h = 100mA 1h = 200mA 2h = 400mA 3h = 780mA
3-1	RESERVED	R	7h	保留
0	LPM_ENTRY	R/W	0h	将此位置为 1 会使器件进入 LPM 0h = 无变化 1h = 器件从 ACTIVE/CONFIG 模式进入 LPM

8.1.4 FAULT_GLOBAL 寄存器 (偏移 = 3h) [复位 = 8147h]

FAULT_GLOBAL 如 表 8-6 所示。

返回到[汇总表](#)。

表 8-6. FAULT_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	1h	保留
14	VS_POR	R	0h	如果 VS 电源在任何时候低于 POR 阈值, 则设置该位。如果已读取 FAULT_GLOBAL 寄存器且已消除 POR 条件, 则故障位将被清除 0h = 无 VS POR 故障 1h = 出现 VS POR 故障
13	CH2_FLT	R	0h	如果通道 2 出现故障 (导通或关断状态故障), 该位将置位。若 FLT_LTCH_DIS 位被置位, 则故障位将锁存, 仅当读取 FLT_STAT_CH2 寄存器且故障状态不再存在时清除。 0h = CH2 无导通或关断状态故障 1h = CH2 出现导通或关断状态故障
12	CH1_FLT	R	0h	如果通道 1 出现故障 (导通或关断状态故障), 该位将置位。若 FLT_LTCH_DIS 位被置位, 则故障位将锁存, 仅当读取 FLT_STAT_CH1 寄存器且故障条件不再存在时清除。 0h = CH1 无导通或关断状态故障 1h = CH1 出现导通或关断状态故障
11	LPM_STATUS	R	0h	如果器件处于低功耗模式 (LPM) 状态, 则置位该位, 仅当器件处于 ACTIVE 状态时清除该位。 0h = 器件未处于 LPM 模式 1h = 器件进入 LPM 模式
10	CHAN_OCP_I2T_TSD_OV	R	0h	如果任一通道发生过流保护、I2T 保护、外部 FET 热关断或过压保护故障, 该位将置位。若 FLT_LTCH_DIS 位为 0, 则故障位将锁存, 仅当读取 FLT_STAT_CHx 寄存器且故障条件不再存在时清除。 0h = 任何通道中均无过流保护、I2T 保护、外部 FET 热关断或过压保护故障 1h = 某一通道发生过流保护、I2T 保护、外部 FET 热关断或过压保护故障
9	I2T_MOD	R	0h	如果任一通道进入 I2T 模式, 该位将置为 1
8	GLOBAL_ERR_WRN	R	1h	如果在 FAULT_GLOBAL 寄存器中报告了全局故障, 该位将置位: SPI 错误、看门狗错误、VBB_UVLO、VBB_UV_WRN、VDD_UVLO、POR 故障或 LIMPHOME_STAT 位置位, 或 VBB_OVLO。若 FLT_LTCH_DIS 位为 0, 则故障位将锁存, 仅当读取 FAULT_GLOBAL 寄存器且故障条件不再存在时清除。 0h = 无全局故障 1h = 发生了以下错误之一: SPI 错误、看门狗错误、VBB_UVLO、VBB_UV_WRN、VDD_UVLO、POR 故障或 LIMPHOME_STAT 位置位、VBB_OVLO
7	LIMPHOME_STAT	W1C	0h	如果器件当前处于 LIMPHOME 模式, 该位将置为高电平。
6	POR	RC	1h	该位指示是否发生了上电复位。 0h = 自上次寄存器读取以来, 一直没有上电复位。该寄存器位在读取时清除, 因此如果再次读取且该位为 0, 则表示自读取以来未发生过上电复位。 1h = 自上次读取寄存器后发生了上电复位。
5	LPM_STATUS_LATCH	RC	0h	如果器件处于低功耗模式 (LPM), 该位将置位。仅在读取 FAULT_GLOBAL 寄存器且器件处于 ACTIVE 状态时, 才会清除该位。 0h = 器件未处于 LPM 状态 1h = 器件已进入 LPM 状态

表 8-6. FAULT_GLOBAL 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	SPI_ERR	RC	0h	如果因格式、时钟或 CRC 错误导致 SPI 通信错误, 该位将置位。该故障位锁存, 仅在 FAULT_GLOBAL 读取后且错误消除时才会清除。 0h = 无 SPI 通信错误故障 1h = 发生了格式、时钟或 CRC 导致的 SPI 通信错误
3	WD_ERR	RC	0h	如果使能了看门狗计时器, 并且在看门狗超时窗口内没有可接受的 SPI 命令, 该位将置位。故障位将锁存, 仅当读取 FAULT_GLOBAL 且错误消除后才会清除。 0h = 无 SPI 接口看门狗错误 1h = 发生了 SPI 看门狗超时错误
2	VDD_UVLO	RC	1h	如果 VDD 电源在任何时候低于 UVLO 阈值, 则设置该位。如果已读取 FAULT_GLOBAL 寄存器且已消除 UVLO 条件, 则故障位将被清除 0h = 无 VDD UVLO 故障 1h = 出现 VDD UVLO 故障
1	VBB_UV_WRN	RC	1h	如果 VBB 电源随时低于 UV 警告 (UV_WRN) 阈值, 则设置该位。如果已读取 FAULT_GLOBAL 寄存器且已消除 UV 条件, 则故障位将被清除 0h = 无 VBB UV_WRN 故障 1h = 出现 VBB UV_WRN 故障
0	VBB_UVLO	RC	1h	如果 VBB 电源在任何时候低于 UV 阈值, 则设置该位。如果已读取 FAULT_GLOBAL 寄存器且已消除 UV 条件, 则故障位将被清除 0h = 无 VBB UVLO 故障 1h = 出现 VBB UVLO 故障

8.1.5 FAULT_MASK 寄存器 (偏移 = 4h) [复位 = 0000h]

FAULT_MASK 如表 8-7 所示。

返回到[汇总表](#)。

表 8-7. FAULT_MASK 寄存器字段说明

位	字段	类型	复位	说明
15	MASK_REV_POL_FLT	R/W	0h	置位该位可屏蔽 FLT 引脚输出上的输入反极性故障信号。 0h = FLT 引脚上发出输入反极性故障信号 1h = FLT 引脚上不会发出 (已屏蔽) 输入反极性故障信号
14	MASK_VBB_OVLO	R/W	0h	设置该位, 屏蔽 FLT 引脚输出上的电源电压 VBB OVLO 故障信号。 0h = FLT 引脚上发出 VBB OVLO 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VBB OV 故障信号
13	MASK_CPUVLO	R/W	0h	置位该位可屏蔽 FLT 引脚上的 CPUMP UVLO 故障信号 0h = FLT 引脚上发出 CPUVLO 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) CPUVLO 故障信号
12	MASK_VDS_FAULT	R/W	0h	置位该位可屏蔽 FLT 引脚上的 VDS 保护故障信号 0h = FLT 引脚上发出 VDS 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VDS 故障信号
11	MASK_LPM_HS	R/W	0h	置位该位可屏蔽 FLT 引脚上的 LPM 硬短路保护故障信号 0h = FLT 引脚上发出 LPM 硬短路故障信号 1h = FLT 引脚上不会发出 (已屏蔽) LPM 硬短路故障信号
10	MASK_NVM_CRC_ERR	R/W	0h	置位该位可屏蔽 FLT 引脚上的 NVM_CRC_ERR 故障信号 0h = FLT 引脚上发出 NVM_CRC_ERR 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) NVM_CRC_ERR 故障信号
9	MASK_I2T_TRIP	R/W	0h	置位该位可屏蔽 FLT 引脚上的 I2T 保护故障信号 0h = FLT 引脚上发出 I2T 跳变保护故障信号 1h = FLT 引脚上不会发出 (已屏蔽) I2T 跳变保护故障信号
8	MASK_VDD_UVLO	R/W	0h	设置该位, 屏蔽 FLT 引脚输出上的电源电压 VDD UVLO 故障信号。 0h = FLT 引脚上发出 VDD UVLO 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VDD UVLO 故障信号
7	MASK_OCP	R/W	0h	置位该位可屏蔽 FLT 引脚上的短路保护 (CB_CHx/SCP_CHx) 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) SCP 保护故障信号
6	MASK_FET_SHRT	R/W	0h	置位该位可屏蔽 FLT 引脚上的 FET 短路故障信号 0h = FLT 引脚上发出 FET 短路故障信号 1h = FLT 引脚上不会发出 (已屏蔽) FET 短路故障信号
5	MASK_SHRT_VBB	R/W	0h	置位该位可屏蔽 FLT 引脚上的关断状态 VBB 短路故障信号 0h = FLT 引脚上发出 VBB 短路故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VBB 短路故障信号
4	MASK_OL_OFF	R/W	0h	置位该位可屏蔽 FLT 引脚上的关断状态开路负载故障信号 0h = FLT 引脚上发出关断状态断线故障信号 1h = FLT 引脚上不会发出 (已屏蔽) 关断状态断线故障信号
3	MASK_TSD	R/W	0h	置位该位可屏蔽 FLT 引脚上的 TSD (外部 FET 过热保护) 故障信号 1h = FLT 引脚上发出 TSD 故障信号
2	MASK_SPI_ERR	R/W	0h	置位该位可屏蔽 FLT 引脚上的 SPI 错误 (SPI_ERR) 信号 0h = FLT 引脚上发出 SPI 错误信号 1h = FLT 引脚不受 SPI 错误的影响
1	MASK_WD_ERR	R/W	0h	置位该位可屏蔽 FLT 引脚上的 SPI 看门狗错误 (WD_ERR) 信号 0h = FLT 引脚上发出 SPI 看门狗错误信号 1h = FLT 引脚不受 SPI 看门狗错误的影响
0	MASK_VBB_UVLO	R/W	0h	设置该位, 屏蔽 FLT 引脚输出上的电源电压 VBB UVLO 故障信号。 0h = FLT 引脚上发出 VBB UVLO 故障信号 1h = FLT 引脚上不会发出 (已屏蔽) VBB UVLO 故障信号

8.1.6 BIST_RESULT 寄存器 (偏移 = 5h) [复位 = 0000h]

BIST_RESULT 如表 8-8 所示。

返回到[汇总表](#)。

表 8-8. BIST_RESULT 寄存器字段说明

位	字段	类型	复位	说明
15	BIST_FORCED_EXIT	RC	0h	如果任何 BIST 因异常强制条件而退出，该位将置为 1；一旦 BIST_RESULT 寄存器被读取且不再发生异常退出，该位就会清除 0h = BIST 未强制退出 1h = 一个或多个 BIST 强制退出
14	UV_BIST_ERR_CH2	RC	0h	如果 UV BIST 检查检测到 CH2 出现错误，该位将置为 1 0h = CH2 的 UV BIST 通过 1h = CH2 的 UV BIST 失败
13	OV_BIST_ERR_CH2	RC	0h	如果 OV BIST 检查检测到 CH2 出现错误，该位将置为 1 0h = CH2 的 OV BIST 通过 1h = CH2 的 OV BIST 失败
12	VDS_BIST_ERR_CH2	RC	0h	如果 VDS BIST 检查检测到 CH1 出现错误，该位将置为 1 0h = CH1 的 VDS BIST 通过 1h = CH1 的 VDS BIST 失败
11	TSNS_BIST_ERR_CH2	RC	0h	如果 TSNS BIST 检查检测到 CH1 出现错误，该位将置为 1 0h = CH1 的 TSNS BIST 通过 1h = CH1 的 TSNS BIST 失败
10	SCP_BIST_ERR_CH2	RC	0h	如果 SCP BIST 检查检测到 CH1 出现错误，该位将置为 1 0h = CH1 的 SCP BIST 通过 1h = CH1 的 SCP BIST 通过
9	UV_BIST_ERR_CH1	RC	0h	如果 UV BIST 检查检测到错误，该位将置为 1 0h = UV BIST 通过 1h = UV BIST 失败
8	OV_BIST_ERR_CH1	RC	0h	如果 OV BIST 检查检测到错误，该位将置为 1 0h = OV BIST 通过 1h = OV BIST 失败
7	VDS_BIST_ERR_CH1	RC	0h	如果 VDS BIST 检查检测到 CH1 出现错误，该位将置为 1 0h = CH1 的 VDS BIST 通过 1h = CH1 的 VDS BIST 失败
6	TSNS_BIST_ERR_CH1	RC	0h	如果 TSNS BIST 检查检测到 CH1 出现错误，该位将置为 1 0h = CH1 的 TSNS BIST 通过 1h = CH1 的 TSNS BIST 失败
5	SCP_BIST_ERR_CH1	RC	0h	如果 SCP BIST 检查检测到 CH1 出现错误，该位将置为 1 0h = CH1 的 SCP BIST 通过 1h = CH1 的 SCP BIST 通过
4	NVM_CRC_ERR	R	0h	如果 NVM CRC 检查检测到错误，该位将置为 1。 0h = NVM 的 CRC 校验通过 1h = NVM 的 CRC 检查失败
3	FET_SHORT_BIST_ERR_CH2	RC	0h	该位指示 CH2 FET 短路的 BIST 是否通过 0h = CH2 FET 短路的 BIST 通过 1h = CH2 FET 短路的 BIST 失败
2	FET_SHORT_BIST_ERR_CH1	RC	0h	该位指示 CH1 FET 短路的 BIST 是否通过 0h = CH1 FET 短路的 BIST 通过 1h = CH1 FET 短路的 BIST 失败
1	ADC_BIST_ERR	RC	0h	该位指示 ADC 的 BIST 是否通过 0h = ADC 的 BIST 通过 1h = ADC 的 BIST 失败

表 8-8. BIST_RESULT 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	BG_BIST_ERR	RC	0h	该位指示带隙的 BIST 是否通过 0h = BG 的 BIST 通过 1h = BG 的 BIST 失败

8.1.7 SW_STATE 寄存器 (偏移 = 6h) [复位 = C0CCh]

SW_STATE 如表 8-9 所示。

返回到[汇总表](#)。

表 8-9. SW_STATE 寄存器字段说明

位	字段	类型	复位	说明
15-14	RESERVED	R	3h	保留
13	SWEN_S_CH2	R	0h	该位指示 CH2 旁路 FET 的内部 SWEN 信号状态 0h = CH2 旁路 FET SWEN 为低电平 1h = CH2 旁路 FET SWEN 为高电平
12	SWEN_S_CH1	R	0h	该位指示 CH1 旁路 FET 的内部 SWEN 信号状态 0h = CH1 旁路 FET SWEN 为低电平 1h = CH1 旁路 FET SWEN 为高电平
11	SW_STATE_S_CH2	R	0h	该位指示 CH2 旁路 FET 的 VGS 状态 0h = CH2 旁路 FET VGS 比较器为低电平 1h = CH2 旁路 FET VGS 比较器为高电平
10	SW_STATE_S_CH1	R	0h	该位指示 CH1 旁路 FET 的 VGS 状态 0h = CH1 旁路 FET VGS 比较器为低电平 1h = CH1 旁路 FET VGS 比较器为高电平
9	SW_STATE_M_CH2	R	0h	该位指示 CH2 主 FET 的 VGS 状态 0h = CH2 主 FET VGS 比较器为低电平 1h = CH2 主 FET VGS 比较器为高电平
8	SW_STATE_M_CH1	R	0h	该位指示 CH1 主 FET 的 VGS 状态 0h = CH1 主 FET VGS 比较器为低电平 1h = CH1 主 FET VGS 比较器为高电平
7-6	RESERVED	R	3h	保留
5	SWEN_M_CH2	R	0h	该位指示 CH2 主 FET 的内部 SWEN 状态 0h = CH2 主 FET SWEN 为低电平 1h = CH2 主 FET SWEN 为高电平
4	SWEN_M_CH1	R	0h	该位指示 CH1 主 FET 的内部 SWEN 状态 0h = CH1 主 FET SWEN 为低电平 1h = CH1 主 FET SWEN 为高电平
3-2	RESERVED	R	3h	保留
1	CH2_ON	R/W	0h	将该位置为 1 可导通 FET 和 CH2 输出 0h = CH2 输出设置为关断 1h = CH2 输出设置为导通
0	CH1_ON	R/W	0h	将该位置为 1 可导通 FET 和 CH1 输出 0h = CH1 输出设置为关断 1h = CH1 输出设置为导通

8.1.8 DEVICE_TEST 寄存器 (偏移 = 7h) [复位 = 0010h]

DEVICE_TEST 如表 8-10 所示。

返回到[汇总表](#)。

表 8-10. DEVICE_TEST 寄存器字段说明

位	字段	类型	复位	说明
15	BIST_CTRL_CHECK	R/W	0h	将该位置为 1 可在 BIST 期间关断 FET。 0h = FET 在 BIST 期间保持导通 1h = FET 在 BIST 期间保持关断
14	VDS_BIST_DIRECTION	R/W	0h	根据所选方向, 为 BIST 选择特定的比较器。 0h = 反向 1h = 正向
13	BIST_CH_SEL	R/W	0h	置位该位可选择要为其使能 BIST (ISNS、VDS、UV、OV、TSNS) 的通道。BIST_CH_SEL 将锁存, 直到该通道的所有 BIST 都完成。 0h = 选择通道 1 1h = 选择通道 2
12	I2T_BIST_RUN_CH2	R/W	0h	对 I2T 保护通道 2 良好信号运行 BIST 诊断, 并根据结果将故障置为有效。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = I2T BIST 正在运行
11	SCP_BIST_RUN_CH2	R/W	0h	对 SCP 保护通道 2 良好信号运行 BIST 诊断, 并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = SCP BIST 正在运行
10	OV_BIST_RUN	R/W	0h	基于 BIST_CH_SEL 位对 OV 保护运行 BIST 诊断以获取良好信号, 并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = 所选通道的 OV BIST 正在运行
9	UV_BIST_RUN	R/W	0h	基于 BIST_CH_SEL 位对 UV 保护运行 BIST 诊断以获取良好信号, 并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = 所选通道的 UV BIST 正在运行
8	VDS_BIST_RUN	R/W	0h	基于 BIST_CH_SEL 位对 VDS 保护 (外部 (主) FET) 运行 BIST 诊断以获取良好信号, 并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = 所选通道的 VDS BIST 正在运行
7	TSNS_BIST_RUN	R/W	0h	基于 BIST_CH_SEL 位对温度保护 (外部 (主) FET) 运行 BIST 诊断以获取良好信号, 并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = 所选通道的 TSNS BIST 正在运行
6	I2T_BIST_RUN_CH1	R/W	0h	对 I2T 保护通道 1 良好信号运行 BIST 诊断, 并根据结果将故障置为有效。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = I2T BIST 正在运行
5	SCP_BIST_RUN_CH1	R/W	0h	对 SCP 保护通道 1 良好信号运行 BIST 诊断, 并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后, 将位复位为 0 0h = BIST 未运行 1h = SCP BIST 正在运行

表 8-10. DEVICE_TEST 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	ISNS_BIST_RUN	R/W	1h	基于 BIST_CH_SEL 位对 ISNS 运行 BIST 诊断以获取良好信号，并根据结果更新 BIST_RESULT 寄存器。处于 I2T 环路或过流或热故障条件下时不可用。成功运行 BIST 后，将该位复位为 0。 0h = BIST 未运行 1h = 所选通道的 ISNS BIST 正在运行
3	FET_SHORT_BIST_RUN_CH2	R/W	0h	对 CH2 FET 短路故障运行 BIST 诊断，并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后，将位复位为 0 0h = 对 CH2 FET 短路故障的 BIST 未运行 1h = 对 CH2 FET 短路故障的 BIST 正在运行
2	FET_SHORT_BIST_RUN_CH1	R/W	0h	对 CH1 FET 短路故障运行 BIST 诊断，并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后，将位复位为 0 0h = 对 CH1 FET 短路故障的 BIST 未运行 1h = 对 CH1 FET 短路故障的 BIST 正在运行
1	ADC_BIST_RUN	R/W	0h	对 ADC 良好信号运行 BIST 诊断，并根据结果更新 BIST_RESULT 寄存器。处于 I2T 环路或过流或热故障条件下时不可用。运行 BIST 后，将位复位为 0。 0h = BIST 未运行 1h = ADC BIST 正在运行
0	BG_BIST_RUN	R/W	0h	对带隙良好信号运行 BIST 诊断，并根据结果更新 BIST_RESULT 寄存器。运行 BIST 后，将位复位为 0 0h = BIST 未运行 1h = BG BIST 正在运行

8.1.9 DEV_CONFIG 寄存器 (偏移 = 8h) [复位 = 7800h]

DEV_CONFIG 如表 8-11 所示。

返回到[汇总表](#)。

表 8-11. DEV_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14-11	RESERVED	R	Fh	保留
10-9	CH2_LH_IN	R/W	0h	决定 LIMPHOME 模式下通道 2 输出的处理方式。 0h = 在 Limphome 模式下由 DI 控制输出 1h = 保持进入 Limphome 模式时的输出 2h = 在 Limphome 模式下关断输出 3h = 在 Limphome 模式下导通输出
8-7	CH1_LH_IN	R/W	0h	决定 LIMPHOME 模式下通道 1 输出的处理方式。 0h = 在 Limphome 模式下由 DI 控制输出 1h = 保持进入 Limphome 模式时的输出 2h = 在 Limphome 模式下关断输出 3h = 在 Limphome 模式下导通输出
6	LIMPHOME_CONFIG	R/W	0h	置位该位可能使在进入 LIMPHOME 模式配置时将 NVM 值重新加载到寄存器。 0h = 保留 LIMPHOME 模式下的寄存器值 1h = 在 Limphome 模式切换期间从 NVM 重新加载寄存器值
5	AUTO_LPM_ENTRY	R/W	0h	将该位置为 1 可能使在电流低于 AUTO LPM 阈值时自动进入低功耗模式。 0h = 负载电流低于 AUTO LPM 阈值时不自动进入低功耗模式 1h = 负载电流低于 AUTO LPM 阈值时器件自动进入低功耗模式
4	AUTO_LPM_FILTER	R/W	0h	该位设置达到 AUTO LPM 条件时的 AUTO LPM 滤波时间 0h = AUTO LPM 滤波时间为 1ms 1h = AUTO LPM 滤波时间为 100μs
3	WD_EN	R/W	0h	设置该位以启用看门狗功能。在看门狗超时窗口内没有收到有效的 SPI 命令时，会触发看门狗。 0h = 看门狗已禁用 1h = 看门狗功能已使能
2-1	WD_TO	R/W	0h	设置 SPI 看门狗监控器的超时周期。在看门狗超时窗口内没有收到有效的 SPI 命令时，会触发看门狗超时。 0h = 看门狗超时为 520 μs 1h = 看门狗超时为 400ms 2h = 看门狗超时为 800ms 3h = 看门狗超时为 1,200ms
0	FLT_LTCH_DIS	R/W	0h	将该位设置为 1，表示不会锁存寄存器中的故障位并在读取时清除。 0h = FLT_STAT_CHx 寄存器中的故障位锁存，仅在读取时清除 1h = FLT_STAT_CHx 寄存器中的故障位未锁存，在故障消失时清除

8.1.10 ADC_CONFIG 寄存器 (偏移 = 9h) [复位 = FD3Ah]

ADC_CONFIG 如表 8-12 所示。

返回到[汇总表](#)。

表 8-12. ADC_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15-10	RESERVED	R	3Fh	保留
9	ADC_I2T_CONFIG_MODE	R/W	0h	将该位置为 1 可使能每个通道的 VOUT 和 ISNS 转换，否则在 I2T 模式下仅转换 ISNS。 0h = 在 I2T 模式下每个通道仅采样 ISNS 1h = 在 I2T 模式下每个通道同时采样 ISNS 和 VOUT，以满足功率计算要求
8	ADC_TCONT_SNS_DIS	R/W	1h	将该位置为 1 可禁用控制器温度检测功能，并在 ADC 转换序列中排除 TCONT_SNS 转换。 0h = 使能 TSNS ADC 功能，在序列中包含 TSNS ADC 转换 1h = 禁用 TSNS ADC 功能
7-6	ADC_CONFIG_DELAY	R/W	0h	设置电流检测以及电流检测转换的采样率。使用这些设置可降低电流检测测量速率以及电流消耗。所有转换（无论是否使能）的总时间对于 0x2 和 0x3 设置分别增加到 2 倍和 4 倍。 0h = 0us 1h = 100us 2h = 200us 3h = 400us
5	ADC_VDS_DIS	R/W	1h	将该位置为 1 可禁用 VDS 检测功能，并在 ADC 转换序列中排除 VDS 转换。 0h = 使能 VDS ADC 功能，在序列中包含 VDS ADC 转换 1h = 禁用 VDS SNS ADC 功能
4	ADC_VSNS_DIS	R/W	1h	将该位置为 1 可禁用 VOUT 检测功能，并在 ADC 转换序列中排除 VOUT 转换。 0h = 使能 VOUTSNS ADC 功能，在序列中包含 VOUT_SNS ADC 转换 1h = 禁用 VOUTSNS ADC 功能
3	ADC_TSNS_DIS	R/W	1h	将该位置为 1 可禁用外部 FET 温度检测功能，并在 ADC 转换序列中排除 TSNS 转换。 0h = 使能 TSNS ADC 功能，在序列中包含 TSNS ADC 转换 1h = 禁用 TSNS ADC 功能
2	ADC_ISNS_DIS	R/W	0h	将该位置为 1 可禁用 ISNS 功能，并在 ADC 转换序列中排除 ISNS 转换。默认启用。 0h = 使能 ISNS ADC 功能，在序列中包含 ISNS ADC 转换 1h = 禁用 ISNS ADC 功能
1	ADC_VBB_DIS	R/W	1h	将该位置为 1 可禁用 VBB_SNS 功能，并在 ADC 转换序列中排除电源电压 VBB_SNS 转换。 0h = 使能 VBB_SNS ADC 功能，在序列中包含电源电压 VBB_SNS ADC 转换 1h = 禁用 VBB_SNS ADC 功能
0	ADC_DIS	R/W	0h	将该位置为 1 可禁用所有 ADC 功能（默认使能） 0h = 启用 ADC 功能 1h = 禁用所有 ADC 功能

8.1.11 ADC_RESULT_VBB 寄存器 (偏移 = Ah) [复位 = F800h]

ADC_RESULT_VBB 如表 8-13 所示。

返回到[汇总表](#)。

表 8-13. ADC_RESULT_VBB 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VBB_RDY	RC	0h	确保自上次读取此项后 ADC 转换为新值 0h = VBB ADC 值未更新 1h = VBB ADC 新值已就绪
9-0	ADC_RESULT_VBB	R	0h	VBB 电压转换得到的 ADC 结果 (10 位)

8.1.12 ADC_RESULT_BIST 寄存器 (偏移 = Bh) [复位 = E000h]

ADC_RESULT_BIST 如表 8-14 所示。

返回到[汇总表](#)。

表 8-14. ADC_RESULT_BIST 寄存器字段说明

位	字段	类型	复位	说明
15-13	RESERVED	R	7h	保留
12	ISNS_BIST_CH_INFO	RC	0h	该位将指示为其启动 ISNS BIST 的通道信息。 0h = 为 CH0 使能 ISNS BIST 1h = 为 CH1 使能 ISNS BIST
11	ADC_ISNS_BIST	RC	0h	该位指示更新的是 ISNS 还是 ADC BIST 结果。 0h = 更新了 ISNS BIST 值 1h = 更新了 ADC BIST 值
10	BIST_RESULT_RDY	RC	0h	确保自上次读取此项后 ADC 转换为新值 0h = BIST ADC 值未更新 1h = BIST ADC 新值已就绪
9-0	ADC_RESULT_BIST	RC	0h	BIST 电压转换得到的 ADC 结果 (10 位)

8.1.13 FLT_STAT_CH1 寄存器 (偏移 = Ch) [复位 = 0010h]

FLT_STAT_CH1 如表 8-15 所示。

返回到[汇总表](#)。

表 8-15. FLT_STAT_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	VDS_FLT_CH1	RC	0h	若 CH1 在任何时刻触发 VDS 保护, 该位将置位。在读取 FLT_STAT_CH1 寄存器且故障条件不再存在时, 该故障将锁存并清除 0h = CH1 中无 VDS 保护故障 1h = CH1 中出现 VDS 保护故障
14	THERMAL_SD_BYP_CH1	RC	0h	若旁路 FET CH1 在任何时刻发生热关断, 该位将置位。在读取 FLT_STAT_CH1 寄存器且通道温度降至低于热关断复位阈值时, 故障将锁存并清除。 0h = CH1 中无旁路 FET 热关断故障 1h = CH1 中发生了旁路 FET 热关断
13	OCP_CH1	RC	0h	若 CH1 在任何时刻触发 SCP, 该位将置位。在读取 FLT_STAT_CH1 寄存器且故障条件不再存在时, 该故障将锁存并清除 0h = CH1 中无短路保护 (SCP) 故障 1h = CH1 中发生了短路保护 (SCP) 故障
12	I2T_MOD_CH1	R	0h	如果器件处于 I2T 环路并正在累加, 该位将为 1; 当器件离开环路时将为 0 且为只读 0h = I2T 关断/未工作 1h = I2T 当前正在运行
11	LATCH_STAT_CH1	R	0h	如果在发生故障导致通道关闭后通道已锁闭, 则该位为高电平。当通道重新导通时清除 0h = CH1 不会锁存 1h = CH1 当前已锁存
10	FLT_CH1	R	0h	如果 CH1 中发生任何故障, 该位将置位。这是实时故障指示。它还包括影响 CH1 栅极控制的所有故障。该位在自动重试期间也保持有效。 0h = CH1 中无故障 1h = CH1 中发生一个或多个故障
9	LPM_HS_CH1	RC	0h	LPM 期间发生了 LPM HS。在读取 FLT_STAT_CH1 寄存器且 LPM HS 消失时, 该故障将锁存并清除。 0h = CH1 未遇到 LPM HS 1h = CH1 遇到 LPM HS
8	VOUT_ERR_CH1	RC	0h	在 INRUSH_DURATION_CHx 周期后通道使能且未达到栅极高电平时, 如果通道输出不是高电平, 该位将置位。在读取 FLT_STAT_CH1 寄存器且故障条件不再存在时清除。 0h = 使能 CH1 时输出电压正确 1h = 应使能或禁用该通道时, CH1 中的输出电压不正确
7	I2T_FLT_CH1	RC	0h	如果因 I2T 设置 (过流) 产生故障, 该位将置位。只有当 I2T_EN 为高电平且该通道上发生相关故障时, 才能变为高电平。在读取 FLT_STAT_CH1 寄存器且故障条件不再存在时清除 0h = 无 I2T 故障或 I2T 未使能 1h = CH1 上发生了 I2T 故障
6	LPM_WAKE_CH1	RC	0h	如果 CH1 上发生此负载唤醒, 该位将置位。在读取 FLT_STAT_CH1 寄存器且故障条件不再存在时清除 0h = CH1 上无负载唤醒 1h = CH1 上触发了负载唤醒
5	TSD_CH1	RC	0h	若 CH1 在任何时刻发生外部 FET 热关断, 该位将置位。在读取 FLT_STAT_CH1 寄存器且通道温度降至低于热关断复位阈值时, 故障将锁存并清除。 0h = CH1 中无 TSD 故障 1h = CH1 中发生了 TSD
4	RESERVED	R	1h	保留

表 8-15. FLT_STAT_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	SHRT_VBB_CH1	RC	0h	若 CH1 在任何时刻发生了输出 VBB 短路, 该位将置位。在读取 FLT_STAT_CH1 寄存器且故障条件不再存在时, 该故障将锁存并清除。 0h = CH1 无 VBB 短路故障, 或关断状态下未使能 VBB 短路 1h = 存在输出 VBB 短路故障
2	OL_OFF_CH1	RC	0h	如果触发了开路负载关断状态阈值, 该位将置位。仅当 OL_OFF_EN_CH1 处于工作状态时有效。 0h = CH1 中无关断状态开路故障或未使能关断状态 OL 检测 1h = 存在关断状态开路负载故障
1	CPUMP_UVLO_CH1	RC	0h	如果触发了电荷泵 UVLO, 该位将置位。在读取 FLT_STAT_CH1 寄存器且 CP UVLO 故障消失时, 该故障将锁存并清除。 0h = CH1 上无 CPUVLO 1h = CH1 发生了 CPUVLO 故障
0	THERMAL_WRN_CH1	RC	0h	如果控制器温度高于过热警告阈值, 该位将置位。当过热警告条件不再存在时, 该位将清除。 0h = 控制器温度低于过热警告阈值 1h = 控制器温度高于过热警告阈值

8.1.14 PWM_CH1 寄存器 (偏移 = Dh) [复位 = F000h]

PWM_CH1 如表 8-16 所示。

返回到[汇总表](#)。

表 8-16. PWM_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	RESERVED	R	Fh	保留
11-9	PWM_FREQ_CH1	R/W	0h	设置 PWM 频率 0h = 0.8Hz 1h = 3.4Hz 2h = 13.8Hz 3h = 111Hz 4h = 221Hz 5h = 425Hz 6h = 885Hz 7h = 1770Hz
8-1	PWM_DTY_CH1	R/W	0h	8 位，用于设置 CH1 PWM 操作的占空比。每位的占空比约为 0.39%，线性上升至 100% 占空比。0x0 = GATEx 始终导通 0x1 = 保留 0x2 = 2 × 0.39% 0x3 = 3 × 0.39% 0x4 = 5 × 0.39% 0x5 = 6 × 0.39%，以此类推
0	PWM_EN_CH1	R/W	0h	使能 CH1 的 PWM 0h = 输出遵循 SW_STATE 行为 (导通/关断) 1h = 如果 SW_STATE CH1 导通，则输出为根据占空比和频率设置的 PWM

8.1.15 ILIM_CONFIG_CH1 寄存器 (偏移 = Eh) [复位 = 001Fh]

ILIM_CONFIG_CH1 如表 8-17 所示。

返回到[汇总表](#)。

表 8-17. ILIM_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	LATCH_CH1	R/W	0h	如果发生导致该通道关断的故障，可通过该位设置该通道将自动重试还是锁存 0h = GATEx 在设定的重试持续时间后导通 1h = 锁存，直到再次写入 SW_STATE 寄存器或切换 LHI 或 Dlx/OUT_DISx。
14	DI_OUT_DIS_FN_CH1	R/W	0h	将该位置为 1 可将 DI1/OUT_DIS1 引脚用作 Output_Disable 0h = Limphone 模式由 DI1/OUT_DIS1 引脚决定 (DI 引脚功能) 1h = 当 DI1/OUT_DIS1 引脚设置为高电平时，禁用输出 (OUT_DIS 功能)
13-12	CAP_CHRG_CH1	R/W	0h	将器件置于电容负载驱动模式。 0h = 使用基于 SCP 的自动重试方法 1h = 使用主路径栅极转换控制 2h = 使用旁路路径栅极转换率控制 (仅适用于 TPS12Sx3F-Q1) 3h = 使用主路径 PWM 模式
11	I2T_EN_CH1	R/W	0h	使能通道 1 的 I2T 功能。 0h = I2T 功能未使能 1h = I2T 功能已使能
10-8	INRUSH_DURATION_CH1	R/W	0h	设置 GATEx 导通期间的延迟周期。 0h = 0 1h = 2 2h = 4 3h = 6 4h = 10 5h = 20 6h = 50 7h = 100ms
7-6	AUTO_RETRY_DURATION_CH1	R/W	0h	设置当通道被设置为自动重试且故障消失时的自动重试时间。自动重试持续时间适用于发生 SCP、VDS 过压或外部 FET 温度关断 (TSD) 故障之后。00 - 1ms 01 - 10ms 10 - 100 μ s 11 - 100ms
5	FOLDBACK_LOCK_DIS_CH1	R/W	0h	置位该位会在发生 SCP、VDS 过压或外部 FET 温度关断 (TSD) 故障之后自动重试无限次数。 0h = 有限 (13 次) 自动重试，然后将通道锁存到折返锁定状态。每 7 个周期后自动重试时间变为 10 倍。重试计数器仅在 CHx_ON 位、LHI 或 Dlx/OUT_DISx 引脚切换时复位。 1h = 无限自动重试。自动重试时间在无限个周期中保持相同。
4-0	RESERVED	R	1Fh	保留

8.1.16 DIAG_CONFIG_CH1 寄存器 (偏移 = Fh) [复位 = 0200h]

DIAG_CONFIG_CH1 如表 8-18 所示。

返回到[汇总表](#)。

表 8-18. DIAG_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15	VSNS_DIS_CH1	R/W	0h	将该位置为 1 可禁用该通道的 VOUT SNS ADC 功能 0h = 使能 VOUT SNS ADC 功能 1h = 禁用 VOUT SNS ADC 功能
14	VDSSNS_DIS_CH1	R/W	0h	将该位置为 1 可禁用该通道的 ADC VDSSNS 功能 0h = 使能 VDSSNS ADC 功能 1h = 禁用 VDSSNS ADC 功能
13	ISNS_DIS_CH1	R/W	0h	将该位置为 1 可禁用该通道的 ISNS ADC 功能 0h = 使能 ISNS ADC 功能 1h = 禁用 ISNS ADC 功能
12-10	ISNS_GAIN_CH1	R/W	0h	设置 CH1 的 ISNS 增益 0h = 15 1h = 30 2h = 50 3h = 65 4h = 85 5h = 100 6h = 120 7h = 135
9	RESERVED	R	1h	保留
8-7	OL_SVBB_BLANK_CH1	R/W	0h	设置开路负载 (导通状态和关断状态) 和 short_to_VBB 故障在记录故障之前的消隐时间。 0h = 50us 1h = 250us 2h = 500us 3h = 2ms
6-5	OL_PU_STR_CH1	R/W	0h	通过关断状态开路负载检测电路, 设置上拉电流值 (在 OUTx 引脚处)。 0h = 33uA 1h = 54uA 2h = 130uA 3h = 254uA
4	EN_PULL_DOWN_CH1	R/W	0h	该位使能 CH1 的下拉电流源。一旦 SVBB 算法完成或异常退出, 该位将自动清除。 0h = 使能 CH1 的下拉电流源 1h = 禁用 CH1 的下拉电流源
3	EN_PULL_UP_CH1	R/W	0h	该位使能 CH1 的上拉电流源。一旦 OL 算法完成或异常退出, 该位将自动清除。 0h = 使能 CH1 的上拉电流源 1h = 禁用 CH1 的上拉电流源
2	SVBB_DIAG_EN_CH1	R/W	0h	该位将使能 CH1 在关断状态下对电池短路的算法。在诊断期间强制将该位设置为 0 会导致异常退出。算法完成后, 该位将自动清除。在 FLT_STAT_CH1 寄存器中更新状态 0h = CH1 未运行 SVBB 1h = CH1 在关断状态下运行 SVBB
1	OL_DIAG_EN_CH1	R/W	0h	该位将使能 CH1 在关断状态下对开路负载的算法。在诊断期间强制将该位设置为 0 会导致异常退出。算法完成后, 该位将自动清除。在 FLT_STAT_CH1 寄存器中更新状态 0h = CH1 未运行 OL 1h = CH1 在关断状态下运行 OL

表 8-18. DIAG_CONFIG_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	TSNS_DIS_CH1	R/W	0h	将该位置为 1 可禁用该通道的 ADC TSNS 功能 0h = 使能 TSNS ADC 功能 1h = 禁用 TSNS ADC 功能

8.1.17 ADC_RESULT_CH1_I 寄存器 (偏移 = 10h) [复位 = E800h]

ADC_RESULT_CH1_I 如表 8-19 所示。

返回到[汇总表](#)。

表 8-19. ADC_RESULT_CH1_I 寄存器字段说明

位	字段	类型	复位	说明
15-14	RESERVED	R	3h	保留
13	ISNS_POLARITY_CH1	R	1h	如果通过检测电阻器的电流为反向，该位将置为 1 0h = ISNS 读取在电流为正向时完成 1h = ISNS 读取在电流为反向时完成
12	ISNS_CH1_ONOFF_STAT	R	0h	如果通道为 OFF 时完成 ISNS 的 ADC 转换，则该位设置为 0 0h = 在 CH1 FET 为关断时完成 ISNS 转换 1h = 在 CH1 FET 为导通时完成 ISNS 转换
11	RESERVED	R	1h	保留
10	ISNS_RDY_CH1	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH1_I	R	0h	CH1 中电流转换的 ADC 结果 (10 位)

8.1.18 ADC_RESULT_CH1_T 寄存器 (偏移 = 11h) [复位 = F800h]

ADC_RESULT_CH1_T 如表 8-20 所示。

返回到[汇总表](#)。

表 8-20. ADC_RESULT_CH1_T 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	TSNS_RDY_CH1	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH1_T	R	0h	CH1 中的温度转换得到的 ADC 结果 (10 位)

8.1.19 ADC_RESULT_CH1_V 寄存器 (偏移 = 12h) [复位 = F800h]

ADC_RESULT_CH1_V 如表 8-21 所示。

返回到[汇总表](#)。

表 8-21. ADC_RESULT_CH1_V 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VSNS_RDY_CH1	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH1_V	R	0h	CH1 中的输出电压转换得到的 ADC 结果 (10 位)

8.1.20 ADC_RESULT_CH1_VDS 寄存器 (偏移 = 13h) [复位 = F800h]

ADC_RESULT_CH1_VDS 如表 8-22 所示。

返回到[汇总表](#)。

表 8-22. ADC_RESULT_CH1_VDS 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VDSSNS_RDY_CH1	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH1_VDS	R	0h	CH2 中的 VDS 转换得到的 ADC 结果 (10 位)

8.1.21 I2T_CONFIG_CH1 寄存器 (偏移 = 14h) [复位 = 07E0h]

I2T_CONFIG_CH1 如表 8-23 所示。

返回到[汇总表](#)。

表 8-23. I2T_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-14	TCLDN_CH1	R/W	0h	2 位, 用于设置通道 1 I2T 功能的冷却阈值 (I2T 关断后重试的阈值)。 0h = 锁存模式 (或不重试) 1h = 累加器递减至 I2T TRIP 阈值的 2/3 2h = 累加器递减至 I2T TRIP 阈值的 1/3 3h = 累加器递减至 0
13	DCR_CH1	R/W	0h	设置运行模式 0h = I2T 模式 DCR0 1h = I2T 模式 DCR1
12-11	ACC_DCR0_CH1	R/W	0h	当 DCR_CHx = 0 且 IADC < NOM_CUR 时 IACC 的递减。
10-5	RESERVED	R	3Fh	保留
4-0	NOM_CUR_CH1	R/W	0h	5 位, 用于设置通道 1 额定电流值。00h = 3mV 01h = 4.5mV 02h = 6mV 03h = 7.5mV 04h = 9mV 05h = 10.5mV 06h = 12mV 07h = 13.5mV 08h = 15mV 09h = 16.5mV 0Ah = 18mV 0Bh = 19.5mV 0Ch = 21mV 0Dh = 22.5mV 0Eh = 24mV 0Fh = 25.5mV 10h = 27mV 11h = 28.5mV 12h = 30mV 13h = 31.5mV 14h = 33mV 15h = 34.5mV 16h = 36mV 17h = 37.5mV 18h = 39mV 19h = 41.5mV 1Ah = 44mV 1Bh = 48mV 1Ch = 62mV 1Dh = 66mV 1Eh = 70mV 1Fh = 75mV

8.1.22 FLT_STAT_CH2 寄存器 (偏移 = 15h) [复位 = 0010h]

FLT_STAT_CH2 如表 8-24 所示。

返回到[汇总表](#)。

表 8-24. FLT_STAT_CH2 寄存器字段说明

位	字段	类型	复位	说明
15	VDS_FLT_CH2	RC	0h	若 CH2 在任何时刻触发 VDS 保护, 该位将置位。在读取 FLT_STAT_CH2 寄存器且故障条件不再存在时, 该故障将锁存并清除 0h = CH2 中无 VDS 保护故障 1h = CH2 中发生了 VDS 保护故障 (由于过流故障而导致的 SCP/CB)
14	THERMAL_SD_BYP_CH2	RC	0h	若旁路 FET CH2 在任何时刻发生热关断, 该位将置位。在读取 FLT_STAT_CH2 寄存器且通道温度降至低于热关断复位阈值时, 故障将锁存并清除。 0h = CH2 中无旁路 FET 热关断故障 1h = CH2 中发生了旁路 FET 热关断
13	OCP_CH2	RC	0h	若 CH2 在任何时刻触发 SCP 保护, 该位将置位。在读取 FLT_STAT_CH2 寄存器且故障条件不再存在时, 该故障将锁存并清除 0h = CH2 中无短路保护 (SCP) 故障 1h = CH2 中发生了短路保护 (SCP) 故障
12	I2T_MOD_CH2	R	0h	如果器件处于 I2T 环路并正在累加, 该位将为 1; 当器件离开环路时将为 0 且为只读 0h = I2T 关断/未工作 1h = I2T 当前正在运行
11	LATCH_STAT_CH2	R	0h	如果在发生故障导致通道关闭后通道已锁闭, 则该位为高电平。当通道重新导通时清除 0h = CH2 不会锁存 1h = CH2 当前已锁存
10	FLT_CH2	R	0h	如果 CH2 中发生任何故障, 该位将置位。这是实时故障指示。它还包括影响 CH2 栅极控制的所有故障。该位在自动重试期间也保持有效。 0h = CH2 中无故障 1h = CH2 中发生一个或多个故障
9	LPM_HS_CH2	RC	0h	LPM 期间发生了 LPM HS。在读取 FLT_STAT_CH2 寄存器且 LPM HS 消失时, 该故障将锁存并清除。 0h = CH2 未遇到 LPM HS 1h = CH2 遇到 LPM HS
8	VOUT_ERR_CH2	RC	0h	在 INRUSH_DURATION 周期后通道使能且未达到栅极高电平时, 如果通道输出不是高电平, 该位将置位。在读取 FLT_STAT_CH2 寄存器且故障条件不再存在时清除。 0h = 使能 CH2 时输出电压正确 1h = 应使能或禁用该通道时, CH2 中的输出电压不正确
7	I2T_FLT_CH2	RC	0h	如果因 I2T 设置 (过流) 产生故障, 该位将置位。只有当 I2T_EN 为高电平且该通道上发生相关故障时, 才能变为高电平。在读取 FLT_STAT_CH2 寄存器且故障条件不再存在时清除 0h = 无 I2T 故障或 I2T 未使能 1h = CH2 上发生了 I2T 故障
6	LPM_WAKE_CH2	RC	0h	如果 CH2 上发生此负载唤醒, 该位将置位。在读取 FLT_STAT_CH2 寄存器且故障条件不再存在时清除 0h = CH2 上无负载唤醒 1h = CH2 上触发了负载唤醒
5	THERMAL_SD_CH2	RC	0h	若 CH2 在任何时刻发生外部 FET 热关断, 该位将置位。在读取 FLT_STAT_CH2 寄存器且通道温度降至低于热关断复位阈值时, 故障将锁存并清除。 0h = CH2 中无 TSD 故障 1h = CH2 中发生了 TSD

表 8-24. FLT_STAT_CH2 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	RESERVED	R	1h	保留
3	SHRT_VBB_CH2	RC	0h	若 CH2 在任何时刻发生了 VBB 短路, 该位将置位。在读取 FLT_STAT_CH2 寄存器且故障条件不再存在时, 该故障将锁存并清除。 0h = CH2 无 VBB 短路故障, 或关断状态下 VBB 短路检测未使能 1h = 存在 VBB 短路故障
2	OL_OFF_CH2	RC	0h	如果触发了开路负载关断状态阈值, 该位将置位。仅当 OL_OFF_EN_CH2 处于工作状态时有效。 0h = CH2 中无关断状态开路故障或未使能关断状态 OL 检测 1h = 存在关断状态开路负载故障
1	CPUMP_UVLO_CH2	RC	0h	如果发生 CPUVLO, 该位将置位。在读取 FLT_STAT_CH2 寄存器且 CP UVLO 故障消失时, 该故障将锁存并清除。 0h = CH2 上无 CPUVLO 1h = CH2 发生了 CPUVLO 故障
0	THERMAL_WRN_CH2	RC	0h	如果控制器温度高于过热警告阈值, 该位将置位。当过热警告条件不再存在时, 该位将清除。 0h = 控制器温度低于过热警告阈值 1h = 控制器温度高于过热警告阈值

8.1.23 PWM_CH2 寄存器 (偏移 = 16h) [复位 = F000h]

PWM_CH2 如表 8-25 所示。

返回到[汇总表](#)。

表 8-25. PWM_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-12	RESERVED	R	Fh	保留
11-9	PWM_FREQ_CH2	R/W	0h	设置 CH2 的 PWM 频率 0h = 0.8Hz 1h = 3.4Hz 2h = 13.8Hz 3h = 111Hz 4h = 221Hz 5h = 425Hz 6h = 885Hz 7h = 1770Hz
8-1	PWM_DTY_CH2	R/W	0h	8 位，用于设置 CH2 PWM 操作的占空比。每位的占空比约为 0.39%，线性上升至 100% 占空比。0x0 = GATEx 始终导通 0x1 = 保留 0x2 = $2 \times 0.39\%$ 0x3 = $3 \times 0.39\%$ 0x4 = $5 \times 0.39\%$ 0x5 = $6 \times 0.39\%$ ，以此类推
0	PWM_EN_CH2	R/W	0h	使能 CH2 的 PWM 0h = 输出遵循 SW_STATE 行为 (导通/关断) 1h = 如果 SW_STATE CH2 导通，则输出为根据占空比和频率设置的 PWM

8.1.24 ILIM_CONFIG_CH2 寄存器 (偏移 = 17h) [复位 = 001Fh]

ILIM_CONFIG_CH2 如表 8-26 所示。

返回到[汇总表](#)。

表 8-26. ILIM_CONFIG_CH2 寄存器字段说明

位	字段	类型	复位	说明
15	LATCH_CH2	R/W	0h	如果发生导致该通道关断的故障，可通过该位设置该通道将自动重试还是锁存 0h = GATEx 在设定的重试持续时间后导通 1h = 锁存，直到再次写入 SW_STATE 寄存器或切换 LHI 或 DIx/OUT_DISx。
14	DI_OUT_DIS_FN_CH2	R/W	0h	将该位置为 1 可将 DI2/OUT_DIS2 引脚用作 Output_Disable 0h = Limphone 模式由 DI2/OUT_DIS2 引脚决定 (DI 引脚功能) 1h = 当 DI2/OUT_DIS2 引脚设置为高电平时，禁用输出 (OUT_DIS 功能)
13-12	CAP_CHRG_CH2	R/W	0h	将器件置于电容负载驱动模式。 0h = 使用基于 SCP 的自动重试方法 1h = 使用主路径栅极转换控制 2h = 使用旁路路径栅极转换率控制 (仅适用于 TPS12Sx3F-Q1) 3h = 使用主路径 PWM 模式
11	I2T_EN_CH2	R/W	0h	使能通道 2 的 I2T 功能。 0h = I2T 功能未使能 1h = I2T 功能已使能
10-8	INRUSH_DURATION_CH2	R/W	0h	设置延迟时间段，在此期间内浪涌电流限值适用。 0h = 0 1h = 2 2h = 4 3h = 6 4h = 10 5h = 20 6h = 50 7h = 100ms
7-6	AUTO_RETRY_DURATION_CH2	R/W	0h	设置当通道被设置为自动重试且故障消失时的自动重试时间。自动重试持续时间适用于发生 SCP、VDS 过压或外部 FET 温度关断 (TSD) 故障之后。00 - 1ms 01 - 10ms 10 - 100 μ s 11 - 100ms
5	FOLDBACK_LOCK_DIS_CH2	R/W	0h	置位该位会在发生 SCP、VDS 过压或外部 FET 温度关断 (TSD) 故障之后自动重试无限次数。 0h = 有限 (13 次) 自动重试，然后将通道锁存到折返锁定状态。每 7 个周期后自动重试时间变为 10 倍。重试计数器仅在 CHx_ON 位、LHI 或 DIx/OUT_DISx 引脚切换时复位。 1h = 无限自动重试。自动重试时间在无限个周期中保持相同。
4-0	RESERVED	R	1Fh	保留

8.1.25 DIAG_CONFIG_CH2 寄存器 (偏移 = 18h) [复位 = 0200h]

DIAG_CONFIG_CH2 如表 8-27 所示。

返回到[汇总表](#)。

表 8-27. DIAG_CONFIG_CH2 寄存器字段说明

位	字段	类型	复位	说明
15	VSNS_DIS_CH2	R/W	0h	将该位置为 1 可禁用该通道的 VOUT SNS ADC 功能 0h = 使能 VOUT SNS ADC 功能 1h = 禁用 VOUT SNS ADC 功能
14	VDSSNS_DIS_CH2	R/W	0h	将该位置为 1 可禁用该通道的 ADC VDSSNS 功能 0h = 使能 VDSSNS ADC 功能 1h = 禁用 VDSSNS ADC 功能
13	ISNS_DIS_CH2	R/W	0h	将该位置为 1 可禁用该通道的 ISNS ADC 功能 0h = 使能 ISNS ADC 功能 1h = 禁用 ISNS ADC 功能
12-10	ISNS_GAIN_CH2	R/W	0h	设置 CH2 的 ISNS 增益 0h = 15 1h = 30 2h = 50 3h = 65 4h = 85 5h = 100 6h = 120 7h = 135
9	RESERVED	R	1h	保留
8-7	OL_SVBB_BLANK_CH2	R/W	0h	设置开路负载 (导通状态和关断状态) 和 short_to_VBB 故障在记录故障之前的消隐时间。 0h = 50us 1h = 250us 2h = 500us 3h = 2ms
6-5	OL_PU_STR_CH2	R/W	0h	通过关断状态开路负载检测电路, 设置上拉电流值 (在 OUTx 引脚处)。 0h = 33uA 1h = 54uA 2h = 130uA 3h = 254uA
4	EN_PULL_DOWN_CH2	R/W	0h	该位使能 CH2 的下拉电流源。一旦 SVBB 算法完成或异常退出, 该位将自动清除。 0h = 使能 CH2 的下拉电流源 1h = 禁用 CH2 的下拉电流源
3	EN_PULL_UP_CH2	R/W	0h	该位使能 CH2 的上拉电流源。一旦 OL 算法完成或异常退出, 该位将自动清除。 0h = 使能 CH2 的上拉电流源 1h = 禁用 CH2 的上拉电流源
2	SVBB_DIAG_EN_CH2	R/W	0h	该位将使能 CH2 在关断状态下对电池短路的诊断算法。在诊断期间强制将该位设置为 0 会导致异常退出。算法完成后, 该位将自动清除。在 FLT_STAT_CH2 寄存器中更新状态 0h = CH2 未运行 SVBB 1h = CH2 在关断状态下运行 SVBB
1	OL_DIAG_EN_CH2	R/W	0h	该位将使能 CH2 在关断状态下对开路负载的诊断算法。在诊断期间强制将该位设置为 0 会导致异常退出。算法完成后, 该位将自动清除。在 FLT_STAT_CH2 寄存器中更新状态 0h = CH2 未运行 OL 1h = CH2 在关断状态下运行 OL

表 8-27. DIAG_CONFIG_CH2 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	TSNS_DIS_CH2	R/W	0h	将该位置为 1 可禁用该通道的 ADC TSNS 功能 0h = 使能 TSNS ADC 功能 1h = 禁用 TSNS ADC 功能

8.1.26 ADC_RESULT_CH2_I 寄存器 (偏移 = 19h) [复位 = E800h]

ADC_RESULT_CH2_I 如表 8-28 所示。

返回到[汇总表](#)。

表 8-28. ADC_RESULT_CH2_I 寄存器字段说明

位	字段	类型	复位	说明
15-14	RESERVED	R	3h	保留
13	ISNS_POLARITY_CH2	R	1h	如果通过检测电阻器的电流为反向, 该位将置为 1 0h = ISNS 读取在电流为正向时完成 1h = ISNS 读取在电流为反向时完成
12	ISNS_CH2_ONOFF_STAT	R	0h	如果通道为 OFF 时完成 ISNS 的 ADC 转换, 则该位设置为 0 0h = 在 CH2 FET 为 OFF 时完成 ISNS 转换 1h = 在 CH2 FET 为 ON 时完成 ISNS 转换
11	RESERVED	R	1h	保留
10	ISNS_RDY_CH2	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH2_I	R	0h	CH2 中电流转换的 ADC 结果 (10 位)

8.1.27 ADC_RESULT_CH2_T 寄存器 (偏移 = 1Ah) [复位 = F800h]

ADC_RESULT_CH2_T 如表 8-29 所示。

返回到[汇总表](#)。

表 8-29. ADC_RESULT_CH2_T 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	TSNS_RDY_CH2	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH2_T	R	0h	CH2 中的温度转换得到的 ADC 结果 (10 位)

8.1.28 ADC_RESULT_CH2_V 寄存器 (偏移 = 1Bh) [复位 = F800h]

ADC_RESULT_CH2_V 如表 8-30 所示。

返回到[汇总表](#)。

表 8-30. ADC_RESULT_CH2_V 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VSNS_RDY_CH2	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH2_V	R	0h	CH2 中的输出电压转换得到的 ADC 结果 (10 位)

8.1.29 ADC_RESULT_CH2_VDS 寄存器 (偏移 = 1Ch) [复位 = F800h]

ADC_RESULT_CH2_VDS 如表 8-31 所示。

返回到[汇总表](#)。

表 8-31. ADC_RESULT_CH2_VDS 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	VDSSNS_RDY_CH2	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_CH2_VDS	R	0h	CH2 中的 VDS 转换得到的 ADC 结果 (10 位)

8.1.30 I2T_CONFIG_CH2 寄存器 (偏移 = 1Dh) [复位 = 07E0h]

I2T_CONFIG_CH2 如表 8-32 所示。

返回到[汇总表](#)。

表 8-32. I2T_CONFIG_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-14	TCLDN_CH2	R/W	0h	2 位, 用于设置 CH2 I2T 功能的冷却阈值 (I2T 关断后重试的阈值)。 0h = 锁存模式 (或不重试) 1h = 累加器递减至 I2T TRIP 阈值的 2/3 2h = 累加器递减至 I2T TRIP 阈值的 1/3 3h = 累加器递减至 0
13	DCR_CH2	R/W	0h	设置运行模式 0h = I2t 模式 DCR0 1h = I2t 模式 DCR1
12-11	ACC_DCR0_CH2	R/W	0h	当 DCR_CHx = 0 且 IADC < NOM_CUR 时 IACC 的递减。
10-5	RESERVED	R	3Fh	保留
4-0	NOM_CUR_CH2	R/W	0h	5 位, 用于设置通道 2 额定电流值。00h = 3mV 01h = 4.5mV 02h = 6mV 03h = 7.5mV 04h = 9mV 05h = 10.5mV 06h = 12mV 07h = 13.5mV 08h = 15mV 09h = 16.5mV 0Ah = 18mV 0Bh = 19.5mV 0Ch = 212V 0Dh = 22.5mV 0Eh = 24mV 0Fh = 25.5mV 10h = 27mV 11h = 28.5mV 12h = 30mV 13h = 31.5mV 14h = 33mV 15h = 34.5mV 16h = 36mV 17h = 37.5mV 18h = 39mV 19h = 41.5mV 1Ah = 44mV 1Bh = 48mV 1Ch = 62mV 1Dh = 66mV 1Eh = 70mV 1Fh = 75mV

8.1.31 I2T_TRIP_CH1 寄存器 (偏移 = 1Eh) [复位 = FF80h]

I2T_TRIP_CH1 如表 8-33 所示。

返回到[汇总表](#)。

表 8-33. I2T_TRIP_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-8	RESERVED	R	FFh	保留
7-0	I2T_TRIP_CH1	R/W	80h	8 位，用于设置 CH1 的 I2T_TRIP

8.1.32 I2T_ACC_RD_CH1 寄存器 (偏移 = 1Fh) [复位 = 0000h]

I2T_ACC_RD_CH1 如表 8-34 所示。

返回到[汇总表](#)。

给出相对于 I2T 跳变设置的相对累加值。10 位

表 8-34. I2T_ACC_RD_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-0	I2T_ACC_RD_CH1	R	0h	CH1 I2T 累加器的 16 个 MSB

8.1.33 I2T_ACC_RD_CH2 寄存器 (偏移 = 20h) [复位 = 0000h]

I2T_ACC_RD_CH2 如表 8-35 所示。

返回到[汇总表](#)。

给出相对于 I2T 跳变设置的相对累加值。10 位

表 8-35. I2T_ACC_RD_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-0	I2T_ACC_RD_CH2	R	0h	CH2 I2T 累加器的 16 个 MSB

8.1.34 I2T_TRIP_CH2 寄存器 (偏移 = 33h) [复位 = FF80h]

I2T_TRIP_CH2 如表 8-36 所示。

返回到[汇总表](#)。

表 8-36. I2T_TRIP_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-8	RESERVED	R	FFh	保留
7-0	I2T_TRIP_CH2	R/W	80h	8 位，用于设置 CH2 的 I2T_TRIP

8.1.35 ADC_RESULT_TCONT 寄存器 (偏移 = 34h) [复位 = F800h]

ADC_RESULT_TCONT 如 表 8-37 所示。

返回到[汇总表](#)。

表 8-37. ADC_RESULT_TCONT 寄存器字段说明

位	字段	类型	复位	说明
15-11	RESERVED	R	1Fh	保留
10	TCONT_SNS_RDY	RC	0h	确保自上次读取此项后 ADC 转换为新值
9-0	ADC_RESULT_TCONT	R	0h	控制器中的温度转换得到的 ADC 结果 (10 位)

8.1.36 SCP_CONFIG_CH1 寄存器 (偏移 = 35h) [复位 = 8890h]

SCP_CONFIG_CH1 如表 8-38 所示。

返回到[汇总表](#)。

表 8-38. SCP_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	FWD_SCP_SET_CH1	R/W	8h	CH1 的正向 SCP 设置 00h = 10mV 01h = 12mV 02h = 14.35mV 03h = 17.2mV 04h = 20mV 05h = 24.17mV 06h = 28.7mV 07h = 35mV 08h = 43.32mV 09h = 51.68mV 0Ah = 63.3mV 0Bh = 75.81mV 0Ch = 93.37mV 0Dh = 110mV 0Eh = 133.3mV 0Fh = 158.2mV
11-8	REV_SCP_SET_CH1	R/W	8h	CH1 的反向 SCP 设置 00h = 10mV 01h = 12mV 02h = 14.35mV 03h = 17.2mV 04h = 20mV 05h = 24.17mV 06h = 28.7mV 07h = 35mV 08h = 43.32mV 09h = 51.68mV 0Ah = 63.3mV 0Bh = 75.81mV 0Ch = 93.37mV 0Dh = 110mV 0Eh = 133.3mV 0Fh = 158.2mV
7-5	FWD_SCP_MASK_CH1	R/W	4h	CH1 的正向 SCP 屏蔽设置 0h = 0us 1h = 4us 2h = 9us 3h = 24us 4h = 44us 5h = 89us 6h = 134us 7h = 179us
4-2	REV_SCP_MASK_CH1	R/W	4h	CH1 的反向 SCP 屏蔽设置 0h = 0us 1h = 4us 2h = 9us 3h = 24us 4h = 44us 5h = 89us 6h = 134us 7h = 179us
1	FWD_SCP_DIS_CH1	R/W	0h	禁用 CH1 的正向 SCP 保护 0h = 为 CH1 使能 SCP 功能 1h = 为 CH1 禁用 SCP 功能

表 8-38. SCP_CONFIG_CH1 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	REV_SCP_DIS_CH1	R/W	0h	禁用 CH1 的反向 SCP 保护 0h = 为 CH1 使能 SCP 功能 1h = 为 CH1 禁用 SCP 功能

8.1.37 SCP_CONFIG_CH2 寄存器 (偏移 = 36h) [复位 = 8890h]

SCP_CONFIG_CH2 如表 8-39 所示。

返回到[汇总表](#)。

表 8-39. SCP_CONFIG_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-12	FWD_SCP_SET_CH2	R/W	8h	CH2 的正向 SCP 设置 00h = 10mV 01h = 12mV 02h = 14.35mV 03h = 17.2mV 04h = 20mV 05h = 24.17mV 06h = 28.7mV 07h = 35mV 08h = 43.32mV 09h = 51.68mV 0Ah = 63.3mV 0Bh = 75.81mV 0Ch = 93.37mV 0Dh = 110mV 0Eh = 133.3mV 0Fh = 158.2mV
11-8	REV_SCP_SET_CH2	R/W	8h	CH2 的反向 SCP 设置 00h = 10mV 01h = 12mV 02h = 14.35mV 03h = 17.2mV 04h = 20mV 05h = 24.17mV 06h = 28.7mV 07h = 35mV 08h = 43.32mV 09h = 51.68mV 0Ah = 63.3mV 0Bh = 75.81mV 0Ch = 93.37mV 0Dh = 110mV 0Eh = 133.3mV 0Fh = 158.2mV
7-5	FWD_SCP_MASK_CH2	R/W	4h	CH2 的正向 SCP 屏蔽设置 0h = 0us 1h = 4us 2h = 9us 3h = 24us 4h = 44us 5h = 89us 6h = 134us 7h = 179us
4-2	REV_SCP_MASK_CH2	R/W	4h	CH2 的反向 SCP 屏蔽设置 0h = 0us 1h = 4us 2h = 9us 3h = 24us 4h = 44us 5h = 89us 6h = 134us 7h = 179us
1	FWD_SCP_DIS_CH2	R/W	0h	禁用 CH2 的正向 SCP 保护 0h = 为 CH2 使能 SCP 功能 1h = 为 CH2 禁用 SCP 功能

表 8-39. SCP_CONFIG_CH2 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	REV_SCP_DIS_CH2	R/W	0h	禁用 CH2 的反向 SCP 保护 0h = 为 CH2 使能 SCP 功能 1h = 为 CH2 禁用 SCP 功能

8.1.38 UV_CONFIG_CH1 寄存器 (偏移 = 37h) [复位 = 8AF0h]

UV_CONFIG_CH1 如表 8-40 所示。

返回到[汇总表](#)。

表 8-40. UV_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	UVLO_SET_CH1	R/W	8h	UVLO 下降保护阈值设置 00h = UVLO 已禁用 01h = 4.5 V 02h = 5V 03h = 6V 04h = 7V 05h = 8V 06h = 9V 07h = 16V 08h = 18V 09h = 20V 0Ah = 22V 0Bh = 24V 0Ch = 26V 0Dh = 28V 0Eh = 30V 0Fh = 32V
11-10	UVLO_HYST_CH1	R/W	2h	UVLO CH1 磁滞设置 0h = 0.57V 1h = 1V 2h = 2V 3h = 4V
9-8	UVLO_MASK_CH1	R/W	2h	CH1 的 UVLO 屏蔽延迟 0h = 0us 1h = 6us 2h = 45us 3h = 175us
7-4	RESERVED	R	Fh	保留
3-2	E10_CONFIG_CH1	R/W	0h	E10 配置屏蔽时间
1	UVLO_LPM_EN_CH1	R/W	0h	在 LPM 期间使能 UVLO CH1 0h = 在 LPM 下禁用 UVLO 功能 1h = 在 LPM 下使能 UVLO 功能
0	UVLO_EN_CH1	R/W	0h	UVLO CH1 使能 0h = 禁用 UVLO 功能 1h = 使能 UVLO 功能

8.1.39 UV_CONFIG_CH2 寄存器 (偏移 = 38h) [复位 = 8AF0h]

UV_CONFIG_CH2 如表 8-41 所示。

返回到[汇总表](#)。

表 8-41. UV_CONFIG_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-12	UVLO_SET_CH2	R/W	8h	UVLO 下降保护阈值设置 00h = UVLO 已禁用 01h = 4.5 V 02h = 5V 03h = 6V 04h = 7V 05h = 8V 06h = 9V 07h = 16V 08h = 18V 09h = 20V 0Ah = 22V 0Bh = 24V 0Ch = 26V 0Dh = 28V 0Eh = 30V 0Fh = 32V
11-10	UVLO_HYST_CH2	R/W	2h	UVLO CH2 磁滞设置 0h = 0.57V 1h = 1V 2h = 2V 3h = 4V
9-8	UVLO_MASK_CH2	R/W	2h	CH2 的 UVLO 屏蔽延迟 0h = 0us 1h = 6us 2h = 45us 3h = 175us
7-4	RESERVED	R	Fh	保留
3-2	E10_CONFIG_CH2	R/W	0h	E10 配置屏蔽时间
1	UVLO_LPM_EN_CH2	R/W	0h	在 LPM 期间使能 UVLO CH2 0h = 在 LPM 下禁用 UVLO 功能 1h = 在 LPM 下使能 UVLO 功能
0	UVLO_EN_CH2	R/W	0h	UVLO CH2 使能 0h = 禁用 UVLO 功能 1h = 使能 UVLO 功能

8.1.40 OV_CONFIG_CH1 寄存器 (偏移 = 39h) [复位 = 8AFCh]

OV_CONFIG_CH1 如表 8-42 所示。

返回到[汇总表](#)。

表 8-42. OV_CONFIG_CH1 寄存器字段说明

位	字段	类型	复位	说明
15-12	OVLO_SET_CH1	R/W	8h	OVLO 上升保护阈值设置 00h = OV 已禁用 01h = 16V 02h = 18V 03h = 36V 04h = 38V 05h = 40V 06h = 42V 07h = 44V 08h = 54V 09h = 56V 0Ah = 58V 0Bh = 60V 0Ch = 66V 0Dh = 68V 0Eh = 70V 0Fh = 72V
11-10	OVLO_HYST_CH1	R/W	2h	OVLO CH1 磁滞设置 0h = 2V 1h = 4V 2h = 6V 3h = 8V
9-8	OVLO_MASK_CH1	R/W	2h	CH2 的 OVLO 屏蔽延迟 0h = 0us 1h = 6us 2h = 45us 3h = 175us
7-2	RESERVED	R	3Fh	保留
1	OVLO_LPM_EN_CH1	R/W	0h	在 LPM 期间使能 OVLO CH1 0h = 在 LPM 下禁用 OVLO 功能 1h = 在 LPM 下使能 OVLO 功能
0	OVLO_EN_CH1	R/W	0h	OVLO CH1 使能 0h = 禁用 OVLO 功能 1h = 使能 OVLO 功能

8.1.41 OV_CONFIG_CH2 寄存器 (偏移 = 3Ah) [复位 = 8AFCh]

OV_CONFIG_CH2 如表 8-43 所示。

返回到[汇总表](#)。

表 8-43. OV_CONFIG_CH2 寄存器字段说明

位	字段	类型	复位	说明
15-12	OVLO_SET_CH2	R/W	8h	OVLO 上升保护阈值设置 00h = OV 已禁用 01h = 16V 02h = 18V 03h = 36V 04h = 38V 05h = 40V 06h = 42V 07h = 44V 08h = 54V 09h = 56V 0Ah = 58V 0Bh = 60V 0Ch = 66V 0Dh = 68V 0Eh = 70V 0Fh = 72V
11-10	OVLO_HYST_CH2	R/W	2h	OVLO CH2 磁滞设置 0h = 2V 1h = 4V 2h = 6V 3h = 8V
9-8	OVLO_MASK_CH2	R/W	2h	CH2 的 OVLO 屏蔽延迟 0h = 0us 1h = 6us 2h = 45us 3h = 175us
7-2	RESERVED	R	3Fh	保留
1	OVLO_LPM_EN_CH2	R/W	0h	在 LPM 期间使能 OVLO CH2 0h = 在 LPM 下禁用 OVLO 功能 1h = 在 LPM 下使能 OVLO 功能
0	OVLO_EN_CH2	R/W	0h	OVLO CH2 使能 0h = 禁用 OVLO 功能 1h = 使能 OVLO 功能

8.1.42 VDS_CONFIG 寄存器 (偏移 = 3Bh) [复位 = 2142h]

VDS_CONFIG 如 表 8-44 所示。

返回到[汇总表](#)。

表 8-44. VDS_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15	VDS_PROT_EN_CH2	R/W	0h	为通道 2 使能 VDS 保护
14	VDS_PROT_EN_CH1	R/W	0h	为通道 1 使能 VDS 保护
13-9	VDS_OVP_SET_CH2	R/W	10h	为 CH2 设置的 VDS 保护阈值 1A 至 0X1Fh = 保留 00h = 56mV 01h = 17mV 02h = 19mV 03h = 79.6mV 04h = 87.5mV 05h = 550mV 06h = 590mV 07h = 630mV 08h = 675mV 09h = 34mV 0Ah = 760mV 0Bh = 142mV 0Ch = 40mV 0Dh = 158mV 0Eh = 925mV 0Fh = 970mV 10h = 48mV 11h = 50mV 12h = 197mV 13h = 1130mV 14h = 57mV 15h = 220mV 16h = 1260mV 17h = 63mV 18h = 65mV 19h = 67mV 1Ah = 69mV 1Bh = 267mV 1Ch = 275mV 1Dh = 283mV 1Eh = 290.6mV 1Fh = 79.5mV
8-7	VDS_OVP_MASK_CH2	R/W	2h	CH2 的 VDS 屏蔽延迟设置 0h = 0us 1h = 5us 2h = 45us 3h = 245us

表 8-44. VDS_CONFIG 寄存器字段说明 (续)

位	字段	类型	复位	说明
6-2	VDS_OVP_SET_CH1	R/W	10h	为 CH1 设置的 VDS 保护阈值 1A 至 0X1Fh = 保留 00h = 15mV 01h = 380mV 02h = 19mV 03h = 465mV 04h = 87.5mV 05h = 95mV 06h = 590mV 07h = 30mV 08h = 31.5mV 09h = 720mV 0Ah = 36mV 0Bh = 142mV 0Ch = 150mV 0Dh = 880mV 0Eh = 44mV 0Fh = 173mV 10h = 1010mV 11h = 50mV 12h = 52.5mV 13h = 205mV 14h = 1175mV 15h = 59mV 16h = 228mV 17h = 236mV 18h = 65mV 19h = 1380mV 1Ah = 260mV 1Bh = 71.25mV 1Ch = 73.3mV 1Dh = 283mV 1Eh = 290.6mV 1Fh = 298mV
1-0	VDS_OVP_MASK_CH1	R/W	2h	CH1 的 VDS 屏蔽延迟设置 0h = 0us 1h = 5us 2h = 45us 3h = 245us

8.1.43 TEMP_CONFIG 寄存器 (偏移 = 3Ch) [复位 = 8403h]

TEMP_CONFIG 如 表 8-45 所示。

返回到[汇总表](#)。

表 8-45. TEMP_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
15-11	TSNS_TSD_SET_CH2	R/W	10h	CH2 的外部 FET 过热 (TSD) 阈值 00h = 45°C 1B 至 0XFFh = 保留 01h = 50°C 02h = 55°C 03h = 60°C 04h = 65°C 05h = 70°C 06h = 75°C 07h = 80°C 08h = 85°C 09h = 保留 0Ah = 90°C 0Bh = 95°C 0Ch = 100°C 0Dh = 保留 0Eh = 105°C 0Fh = 110°C 10h = 保留 11h = 115°C 12h = 120°C 13h = 125°C 14h = 130°C 15h = 135°C 16h = 140°C 17h = 145°C 18h = 150°C 19h = 155°C 1Ah = 160°C
10-6	TSNS_TSD_SET_CH1	R/W	10h	CH1 的外部 FET 过热 (TSD) 阈值 1B 至 0XFFh = 保留 00h = 45°C 01h = 50°C 02h = 55°C 03h = 60°C 04h = 65°C 05h = 70°C 06h = 75°C 07h = 80°C 08h = 85°C 09h = 保留 0Ah = 90°C 0Bh = 95°C 0Ch = 100°C 0Dh = 保留 0Eh = 105°C 0Fh = 110°C 10h = 保留 11h = 115°C 12h = 120°C 13h = 125°C 14h = 130°C 15h = 135°C 16h = 140°C 17h = 145°C 18h = 150°C 19h = 155°C 1Ah = 160°C

表 8-45. TEMP_CONFIG 寄存器字段说明 (续)

位	字段	类型	复位	说明
5-4	TSNS_TSD_MASK_CH2	R/W	0h	2 位, 用于设置 TSD CH2 的屏蔽时间 0h = 0us 1h = 7.5us Ah = 50us Bh = 500us
3-2	TSNS_TSD_MASK_CH1	R/W	0h	2 位, 用于设置 TSD CH1 的屏蔽时间 0h = 0us 1h = 7.5us Ah = 50us Bh = 500us
1	TSD_EN_CH2	R/W	1h	1 位, 用于使能/禁用 TSD CH2 0h = 为 CH2 禁用 TSD 功能 1h = 为 CH2 使能 TSD 功能
0	TSD_EN_CH1	R/W	1h	1 位, 用于使能/禁用 TSD CH1 0h = 为 CH1 禁用 TSD 功能 1h = 为 CH1 使能 TSD 功能

8.1.44 DEV_CONFIG_2 寄存器 (偏移 = 3Dh) [复位 = 0000h]

DEV_CONFIG_2 如表 8-46 所示。

返回到[汇总表](#)。

表 8-46. DEV_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
15	AUTOLPM_COMP_ACTIV E_SD_EN	R/W	0h	该位用于在工作模式下, 当 AUTOLPM 比较器检测到高电平时, 控制 GATEx 引脚的关断 0h = AUTOLPM 比较器在工作模式下对栅极控制无影响。 1h = 当 AUTOLPM 比较器在工作模式下跳变时, GATEx 关断。
14	TSD_CONT_FLT_EN	R/W	0h	当控制器过热警告位变为高电平时, 该位将发出故障信号。 0h = 不会在 FLT 引脚上发出控制器过热警告信号。 1h = 在 FLT 引脚上发出控制器过热警告信号。
13	ISNS_POLARITY_FLT_E N	R/W	0h	当 ISNS_POLARITY 位变为 1 时, 该位将置为高电平 0h = 不会在 FLT 引脚上发出基于 ISNS_POLARITY_CHx 的 FLT 信号。 1h = 在 FLT 引脚上发出基于 ISNS_POLARITY_CHx 的 FLT 信号
12	RNTC_TYPE_CH2	R/W	0h	该位设置 TSNS CH2 的 RNTC 类型 0h = 25°C 时为 10k NTC 1h = 25°C 时为 47k NTC
11	RNTC_TYPE_CH1	R/W	0h	该位设置 TSNS CH1 的 RNTC 类型 0h = 25°C 时为 10k NTC 1h = 25°C 时为 47k NTC
10	LOAD_WAKE_DEGLITCH	R/W	0h	该位设置负载唤醒时的抗尖峰脉冲 0h = 不对负载唤醒进行抗尖峰脉冲处理 1h = 对负载唤醒进行 50μs 的抗尖峰脉冲处理
9-8	SAMPLING_FREQ_CH2	R/W	0h	置位 EN_SAMPLING_CH2 后, 设置 CH2 在 LPM 下的采样频率 0h = 10Hz 1h = 20Hz Ah = 40Hz Bh = 80Hz
7-6	SAMPLING_FREQ_CH1	R/W	0h	置位 EN_SAMPLING_CH1 后, 设置 CH1 在 LPM 下的采样频率 0h = 10Hz 1h = 20Hz Ah = 40Hz Bh = 80Hz
5	EN_SAMPLING_CH2	R/W	0h	该位设置 CH2 在 LPM 期间的 CP 采样 0h = 为 CH2 禁用 LPM 下的 CP 采样功能 1h = 为 CH2 使能 LPM 下的 CP 采样功能
4	EN_SAMPLING_CH1	R/W	0h	该位设置 CH1 在 LPM 期间的 CP 采样 0h = 为 CH1 禁用 LPM 期间的 CP 采样功能 1h = 为 CH1 使能 LPM 期间的 CP 采样功能
3-2	CONFIG_DI_MASK	R/W	0h	该位设置 DIx/OUT_DISx 引脚上的屏蔽时间 0h = 0us 1h = 8.5us Ah = 12us Bh = 23us
1-0	CONFIG_LHI_MASK	R/W	0h	该位设置 LHI 引脚上的屏蔽时间 0h = 0us 1h = 10us Ah = 12us Bh = 23us

8.1.45 DEV_CONFIG_3 寄存器 (偏移 = 3Eh) [复位 = FF00h]

DEV_CONFIG_3 如表 8-47 所示。

返回到[汇总表](#)。

表 8-47. DEV_CONFIG_3 寄存器字段说明

位	字段	类型	复位	说明
15-8	RESERVED	R	FFh	保留
7	EN_GRTR_PAAT_THRES H	R/W	0h	在电源可能存在一定瞬态的用例中，该位可为所有处于导通状态的通道使能 FET_SHRT_BIST 的高阈值 0h = PAAT 阈值为 0.8V 1h = PAAT 阈值为 7V
6	LIMPHOME_STAT_FLT_E N	R/W	0h	该位使能 FLT 引脚上的 LIMPHOME_STAT 位。 0h = 不在 FLT 引脚上提供 LIMPHOME_STAT 位信号 1h = 在 FLT 引脚上提供 LIMPHOME_STAT 位信号
5	CNFG_ISNS_DLY_CH2	R/W	0h	该位用于选择 CH2 的 ISNS 延迟
4	CNFG_ISNS_DLY_CH1	R/W	0h	该位用于选择 CH1 的 ISNS 延迟
3-2	VDS_GAIN_CH2	R/W	0h	该位设置 CH2 的 VDS 放大器增益 00 = 禁用 VDS 检测和保护 01 = 30V/V 10 = 8V/V 11 = 1.5V/V
1-0	VDS_GAIN_CH1	R/W	0h	该位设置 CH1 的 VDS 放大器增益 00 = 禁用 VDS 检测和保护 01 = 30V/V 10 = 8V/V 11 = 1.5V/V

8.1.46 EEPROM_PROGRAM_CONTROL_STATUS 寄存器 (偏移 = 3Fh) [复位 = FFFCh]

EEPROM_PROGRAM_CONTROL_STATUS 如 表 8-48 所示。

返回到[汇总表](#)。

表 8-48. EEPROM_PROGRAM_CONTROL_STATUS 寄存器字段说明

位	字段	类型	复位	说明
15-2	RESERVED	R	3FFFh	保留
1	RESERVED	R	0h	该位指示 EEPROM 是否忙于执行 NVM 读取或重新编程序列。 0h = 无 EEPROM 相关操作 1h = EEPROM 忙碌
0	RESERVED	R	0h	该位指示 EEPROM 是否正在执行重新编程序列。操作完成后该位将自动清零。 0h = 无 EEPROM 相关操作 1h = EEPROM 正在执行重新编程序列

8.2 EEPROM (NVM) 概述

TPS12S24F-Q1 能够为某些配置寄存器和一些客户定义的可编程寄存器提供用户可编程的电可擦除可编程只读存储器 (EEPROM)。这使用户能够对这些寄存器的默认值重新编程。下表展示了可以通过 EEPROM 编程过程对哪些寄存器进行编程。

表 8-49. 寄存器概述

偏移	寄存器名称	EEPROM 用户可编程
00h	DEV_ID	N
01h	SLEEP	N
02h	LPM	N
03h	FAULT_GLOBAL	N
04h	FAULT_MASK	Y
05h	BIST_RESULT	N
06h	SW_STATE	N
07h	DEVICE_TEST	N
08h	DEV_CONFIG	Y
09h	ADC_CONFIG	N
0Ah	ADC_RESULT_VBB	N
0Bh	ADC_RESULT_BIST	N
0Ch	FLT_STAT_CH1	N
0Dh	PWM_CH1	Y
0Eh	ILIM_CONFIG_CH1	Y
0Fh	DIAG_CONFIG_CH1	Y
10h	ADC_RESULT_CH1_I	N
11h	ADC_RESULT_CH1_T	N
12h	ADC_RESULT_CH1_V	N
13h	ADC_RESULT_CH1_VDS	N
14h	I2T_CONFIG_CH1	Y
15h	FLT_STAT_CH2	N
16h	PWM_CH2	Y
17h	ILIM_CONFIG_CH2	Y

表 8-49. 寄存器概述 (续)

偏移	寄存器名称	EEPROM 用户可编程
18h	DIAG_CONFIG_CH2	Y
19h	ADC_RESULT_CH2_I	N
1Ah	ADC_RESULT_CH2_T	N
1Bh	ADC_RESULT_CH2_V	N
1Ch	ADC_RESULT_CH2_VDS	N
1Dh	I2T_CONFIG_CH2	Y
1Eh	I2T_TRIP_CH1	Y
1Fh	I2T_ACC_RD_CH1	N
20h	I2T_ACC_RD_CH2	N
32h	DEVICE_DIAGNOSTIC	N
33h	I2T_TRIP_CH2	Y
34h	ADC_RESULT_TCONT	N
35h	SCP_CONFIG_CH1	Y
36h	SCP_CONFIG_CH2	Y
37h	UV_CONFIG_CH1	Y
38h	UV_CONFIG_CH2	Y
39h	OV_CONFIG_CH1	Y
3Ah	OV_CONFIG_CH2	Y
3Bh	VDS_CONFIG	Y
3Ch	TEMP_CONFIG	Y
3Dh	DEV_CONFIG_2	Y
3Eh	DEV_CONFIG_2	Y
3Fh	EEPROM_PROGRAM_CONTROL_STATUS	Y

EEPROM 编程过程

可通过以下程序对用户可编程寄存器的默认值进行重新编程。若要正确地对 EEPROM 重新编程，需要满足以下条件

- VS 电压 $\geq 6V$ ，以器件 GND 为基准
- VDD 电压 $> VDD_{UVLO}$ ，以器件 GND 为基准

下图展示了对默认值重新进行编程的过程。

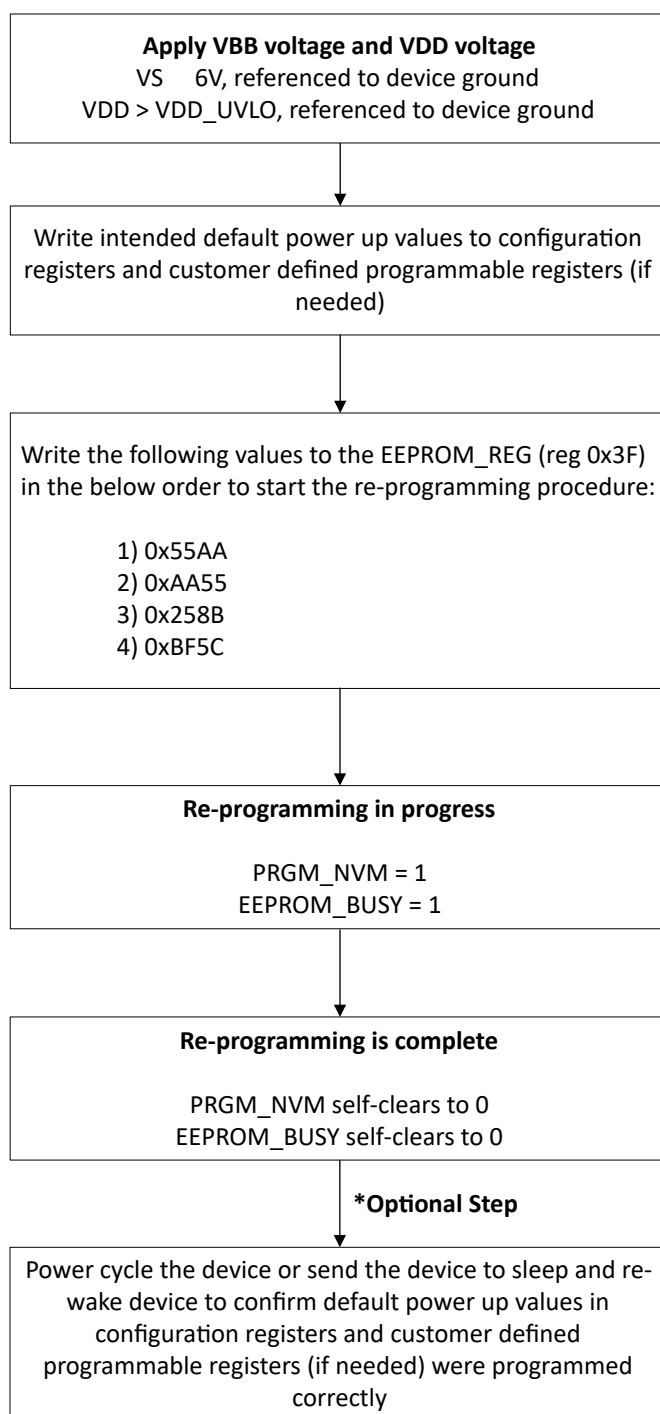


图 8-1. EEPROM 重新编程过程

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

9.2 典型应用

9.2.1 使用自动负载唤醒和输出大容量电容器充电功能来驱动全时供电 (PAAT) 负载

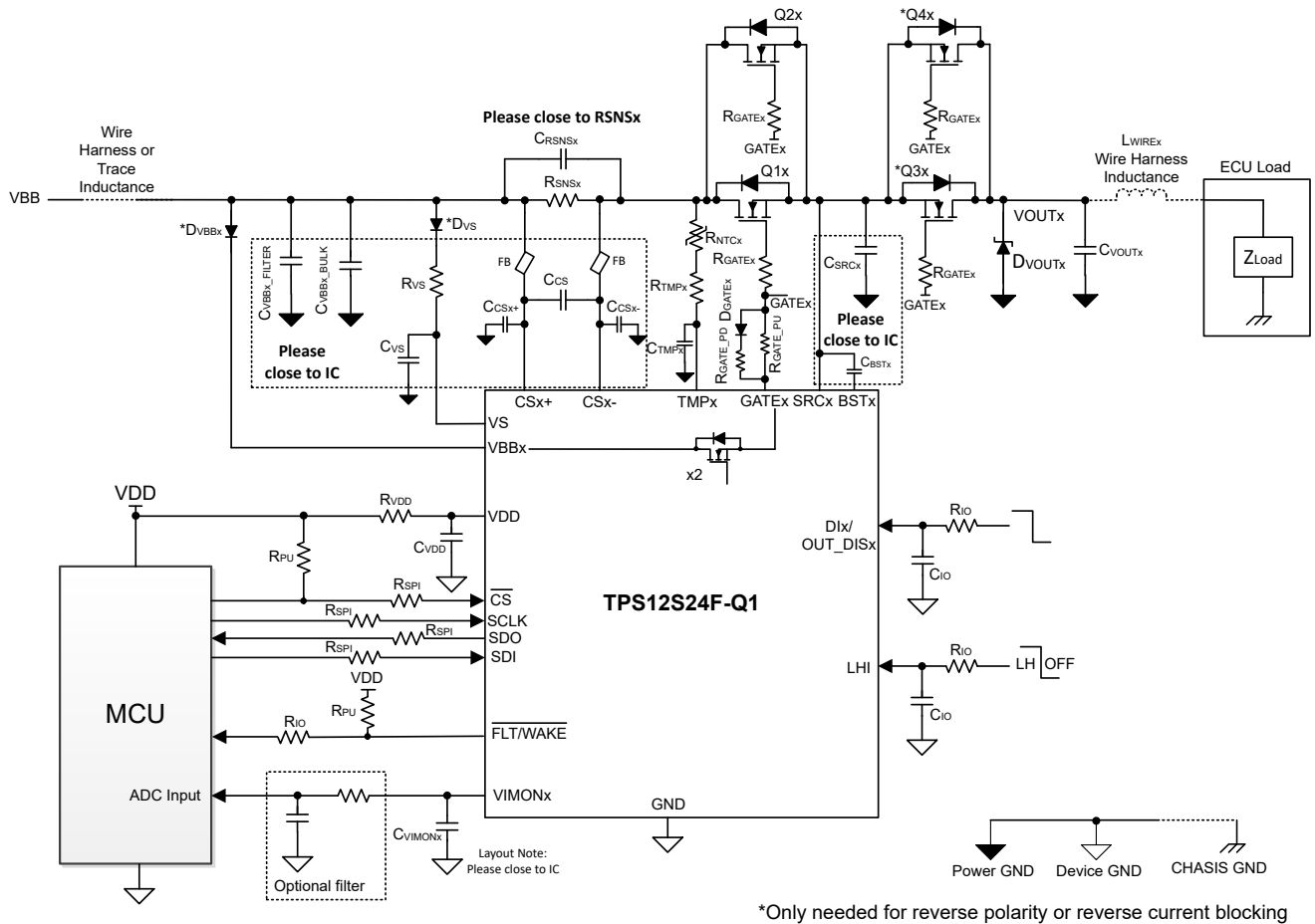


图 9-1. 典型应用

示例编程过程

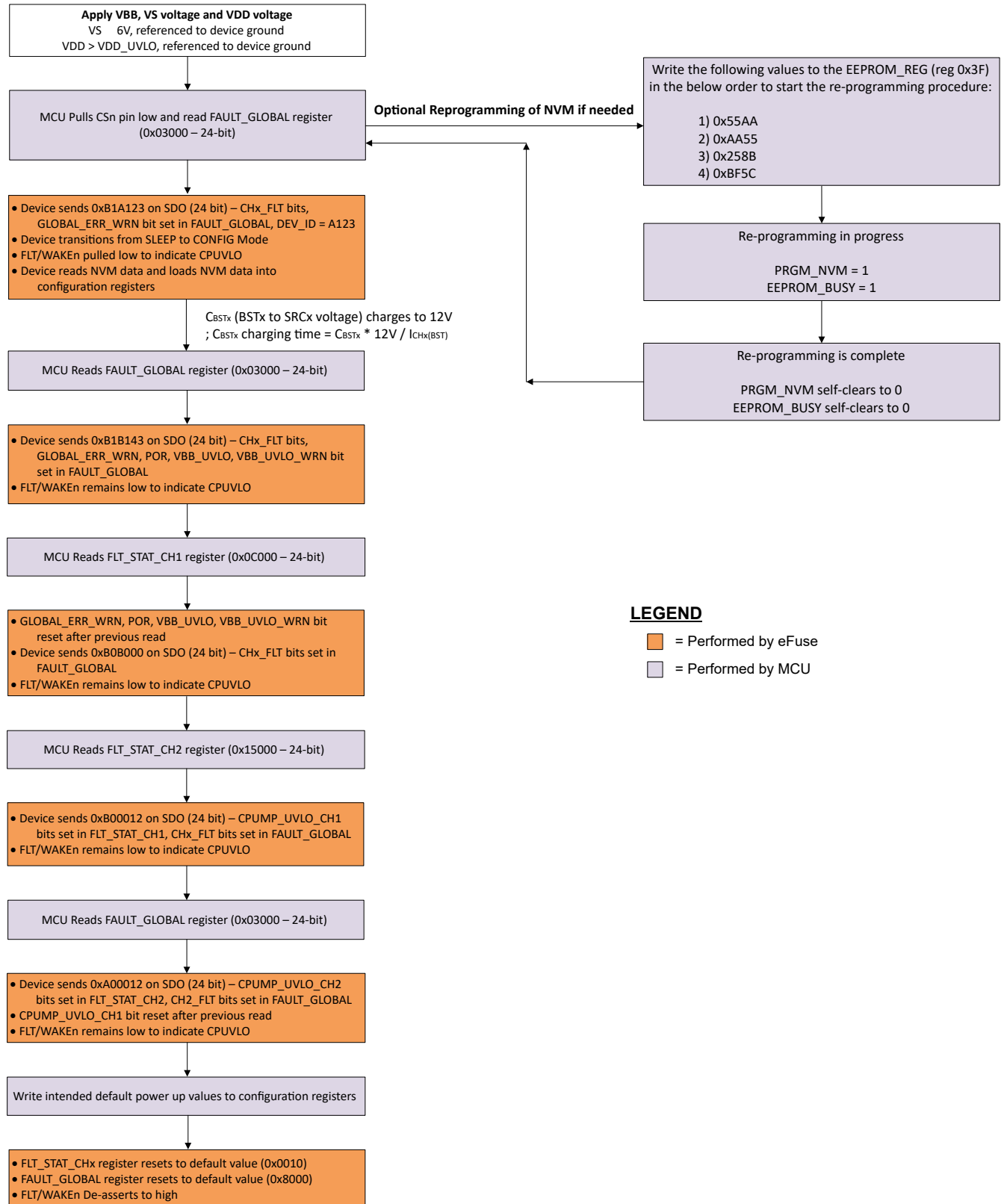


图 9-2. TPS12S24F-Q1 示例编程过程

9.2.1.1 设计要求

表 9-1. 设计参数

参数	值
典型输入电压, V_{BATT_MIN} 至 V_{BATT_MAX}	16V 至 60V, 适用于 48V 系统设计 或 6V 至 35V, 适用于 12V 系统设计
欠压锁定设定点, $V_{(VBB_UVLOF)}$	16V, 适用于 48V 系统设计 6V, 适用于 48V 系统设计
最大负载电流, I_{OUT}	50A
I^2t 启动阈值, I_{NOM}	60A
短路保护阈值, I_{SC}	150A
故障响应	锁存
负载唤醒阈值, I_{LWU}	100mA
输出大容量电容器, C_{BULK}	3mF

9.2.1.2 详细设计过程

选择主路径 MOSFET

选择主路径 MOSFET 时, 重要的电气参数为最大持续漏极电流 ID 、最大漏源电压 $V_{DS(MAX)}$ 、最大栅源电压 $V_{GS(MAX)}$ 以及漏源导通电阻 $R_{DS(ON)}$ 。最大持续漏极电流 (ID) 等级必须超过最大持续负载电流。最大漏源电压 $V_{DS(MAX)}$ 必须足够高, 以便承受应用中所见的最高电压。

选择自举电容器 C_{BSTx}

内部电荷泵以 $I_{CHx(BST)}$ 为外部自举电容器 (连接在 $BSTx$ 和 $SRCx$ 引脚之间) 充电。使用以下公式, 计算驱动多个并联 FET 所需的自举电容最小值。

$$C_{BSTx} = 10 \times \left[\frac{Q_{gx(total)}}{\Delta V_{BST}} + C_{GATEx} \right] \quad (11)$$

仅在使用主 FET 栅极转换率控制方法对大容量电容器充电时, 才需要 C_{GATEx} 。

配置寄存器设置

位字段名称	设置
CAP_CHRG_CHx	设置电容器充电方法
INRUSH_DURATION_CHx	设置浪涌持续时间
LPM_EXIT_CURR_CHx	设置负载唤醒电流
UV_CONFIG_CHx	设置 VBB UVLO 阈值、磁滞和屏蔽时间
I2T_CONFIG_CHx	设置 I2T 启动阈值、冷却计时器
I2T_TRIP_CHx	设置 I2T 跳变阈值
SCP_CONFIG_CHx	设置 SCP 阈值、屏蔽时间
LATCH_CHx	自动重试或锁存

9.2.1.3 应用曲线

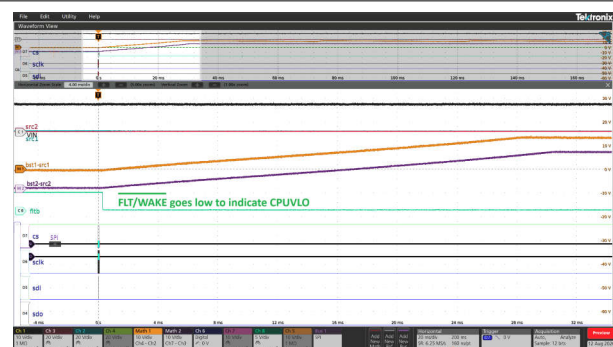


图 9-3. $\overline{CS}$ 从高电平拉至低电平，使器件从 SLEEP 模式切换到 CONFIG 模式

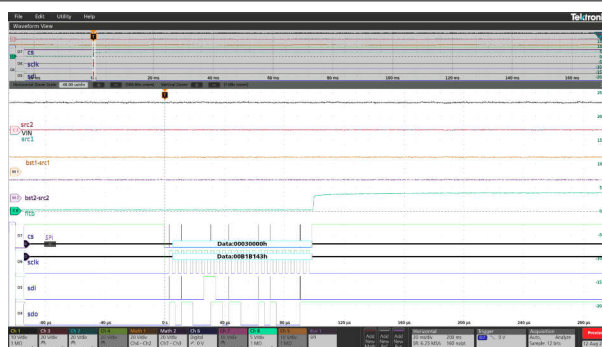


图 9-4. 先读取 FLT_STAT_CHx，再读取 FAULT_GLOBAL 寄存器，以清除这些寄存器并将 FLT/WAKE 引脚置为无效

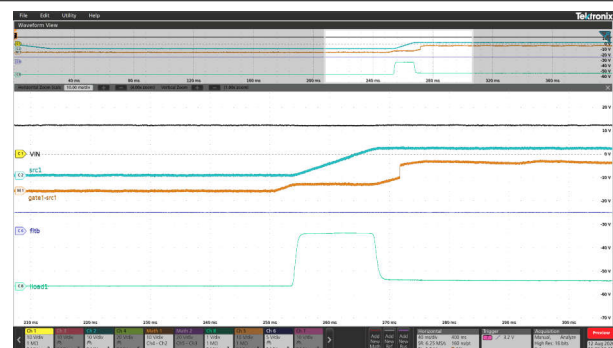


图 9-5. CHx_ON 位从“0”置为“1”，CAP_CHRG_CHx = 0x1 (主路径 GATE 转换率控制)， $C_{OUT} = 3.3\text{mF}$ ， $C_{GATE} = 100\text{nF}$ ， $C_{BST} = 2\text{ }\mu\text{F}$

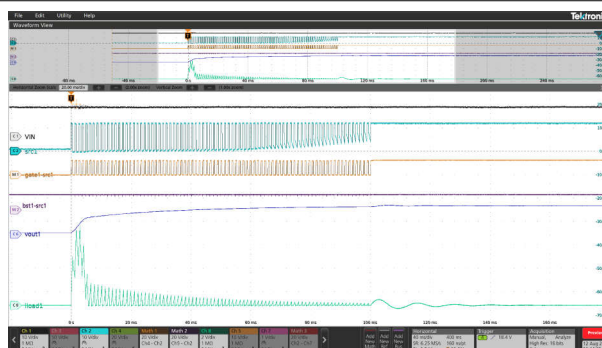


图 9-6. CHx_ON 位从“0”置为“1”，CAP_CHRG_CHx = 0x3 (PWM 方法)， $C_{OUT} = 3.3\text{mF}$ ， $C_{GATE} = 100\text{nF}$ ， $C_{BST} = 2\text{ }\mu\text{F}$ ， $L_{IN} = 5\text{ }\mu\text{H}$ ， $L_{OUT} = 1\text{mH}$ ，PWM 频率 = 885Hz

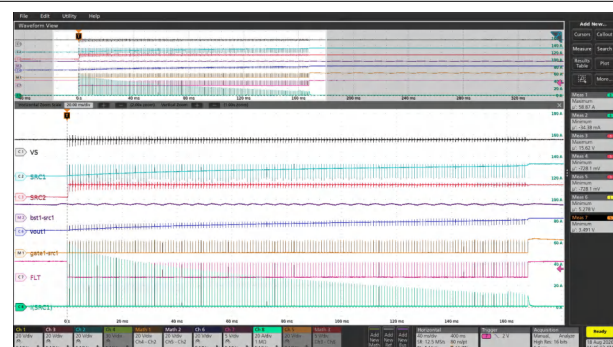


图 9-7. CHx_ON 位从“0”置为“1”，CAP_CHRG_CHx = 0x0 (基于 SCP 的自动重试)， $C_{OUT} = 3.3\text{mF}$ ， $C_{BST} = 2\text{ }\mu\text{F}$ ， $L_{IN} = 2\text{ }\mu\text{H}$ ， $L_{OUT} = 1\text{ }\mu\text{H}$ ，SCP 阈值 = 10mV，SCP 延迟 = 5.2 μs ，自动重试时间 = 1ms，FOLDBACK_LATCH_DIS = 0x1 (无限自动重试周期)

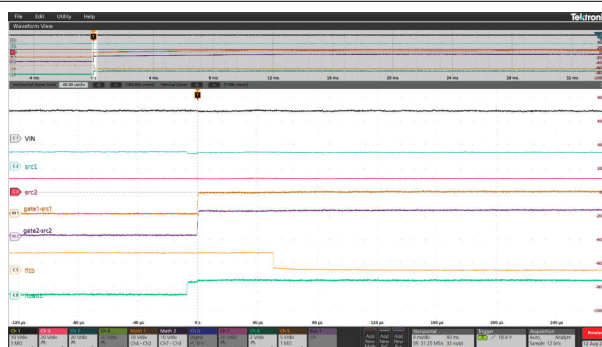


图 9-8. 通过增加负载电流从 LPM 切换到工作模式

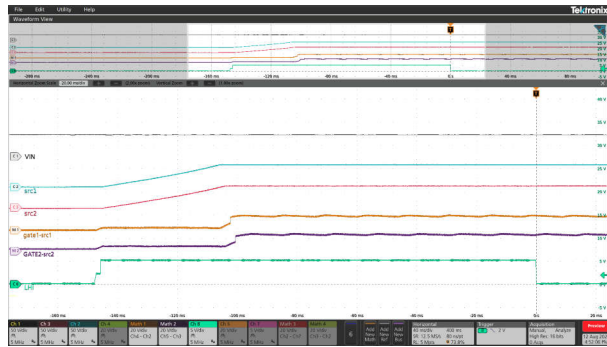


图 9-9. 当 LHI 从低电平拉至高电平时, 从 CONFIG 切换到 LIMPHOME 模式, $CAP_CHRG_CHx = 0x1$ (主路径 GATE 转换率控制), $C_{OUT} = 3.3mF$, $C_{GATE} = 100nF$, $C_{BST} = 2\mu F$

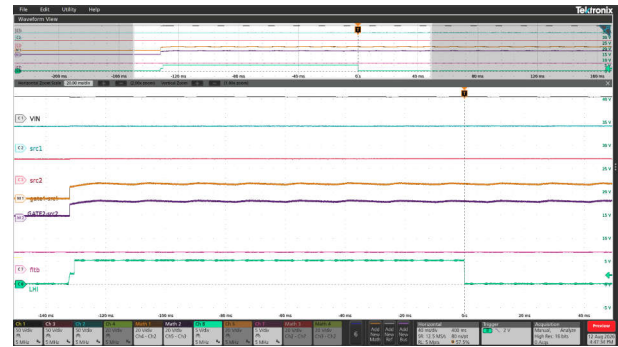


图 9-10. 当 LHI 从低电平拉至高电平时, 从 LPM 切换到 LIMPHOME 模式

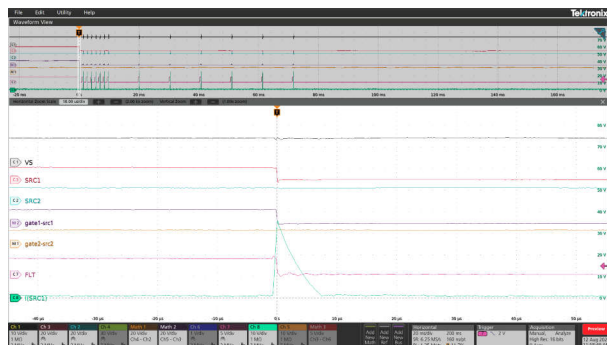


图 9-11. ACTIVE 模式下 CH1 输出接地短路故障行为, $RSNS = 1m\Omega$, SCP 阈值 = 20mV, SCP 延迟 = $1.1\mu s$, $FOLDBACK_LATCH_DIS = 0x0$ (有限自动重试周期)

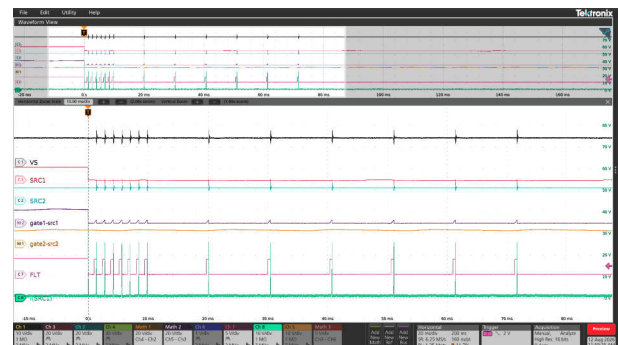


图 9-12. 缩放后的 ACTIVE 模式下 CH1 输出接地短路故障行为, $RSNS = 1m\Omega$, SCP 阈值 = 20mV, SCP 延迟 = $1.1\mu s$, 自动重试持续时间 = 1ms, $FOLDBACK_LOCK_DIS = 0x0$ (有限自动重试周期)

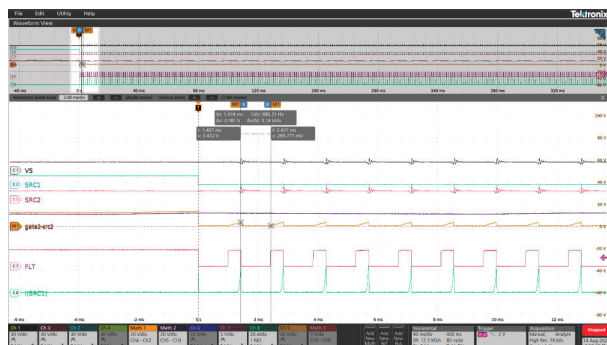


图 9-13. 缩放后的 ACTIVE 模式下 CH1 输出接地短路故障行为, $RSNS = 1m\Omega$, SCP 阈值 = 20mV, SCP 延迟 = $1.1\mu s$, 自动重试持续时间 = 1ms, $FOLDBACK_LOCK_DIS = 0x1$ (无限自动重试周期)

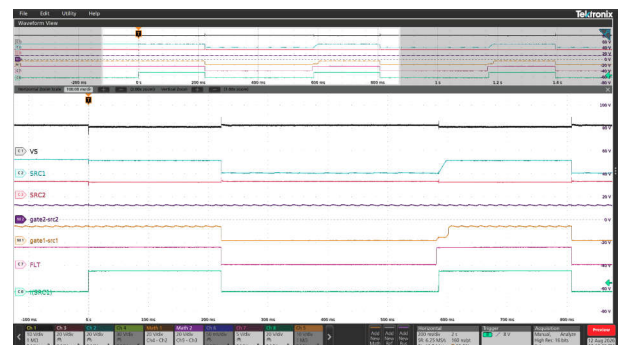


图 9-14. ACTIVE 模式下 CH1 的 I2T 保护行为

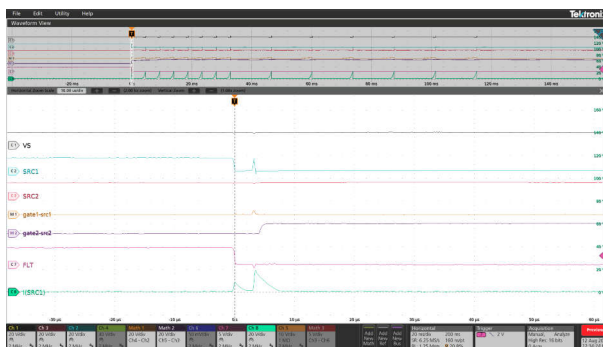


图 9-15. 低功耗模式 (LPM) 下 CH1 输出接地短路故障行为, $RSNS = 1\text{m}\Omega$, SCP 阈值 = 20mV, SCP 延迟 = $1.1\mu\text{s}$, FOLDBACK_LATCH_DIS = 0x0 (有限自动重试周期)

9.3 系统示例

9.3.1 TPS12S24F-Q1 系统级配置

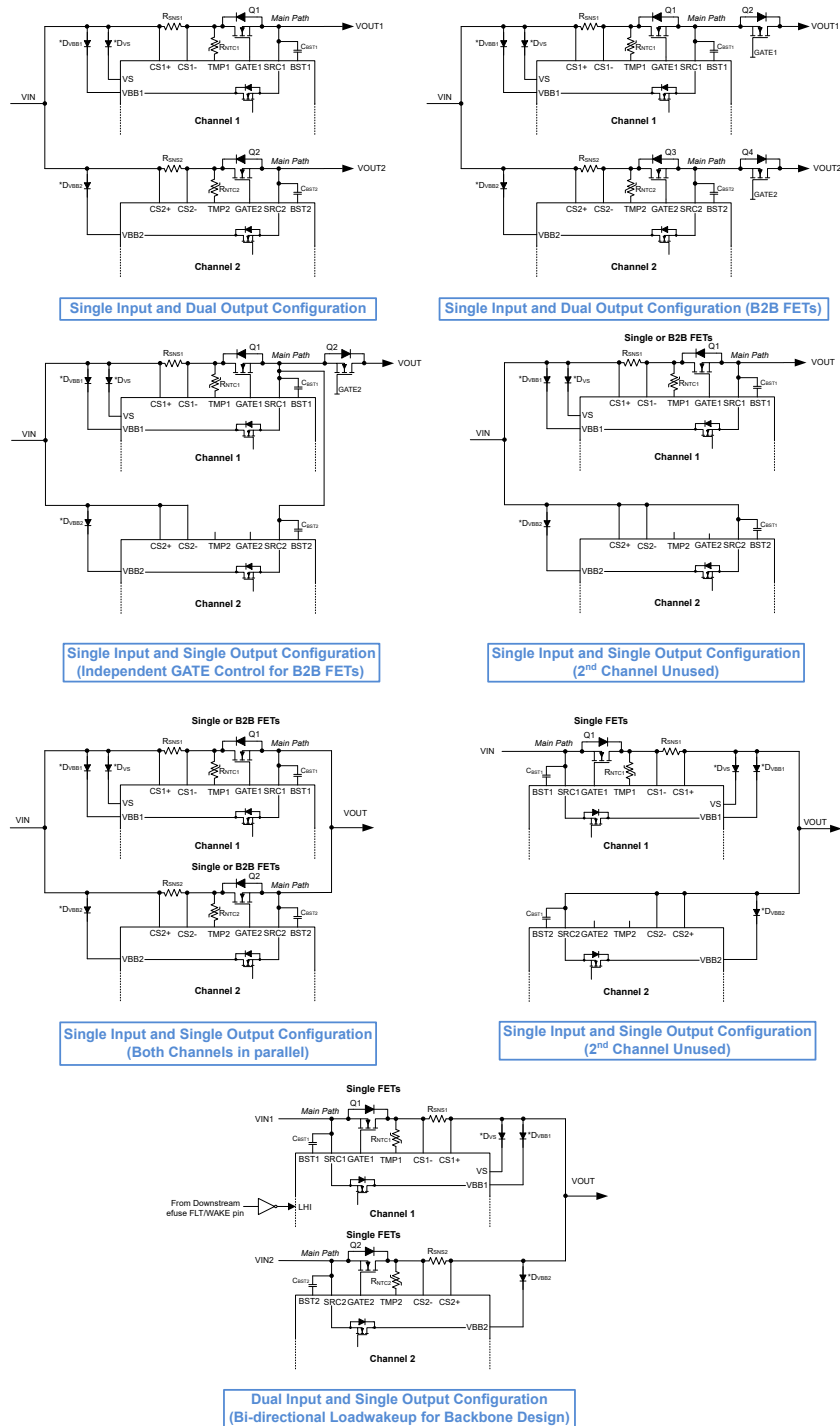


图 9-16. TPS12S24F-Q1 支持的系统级配置

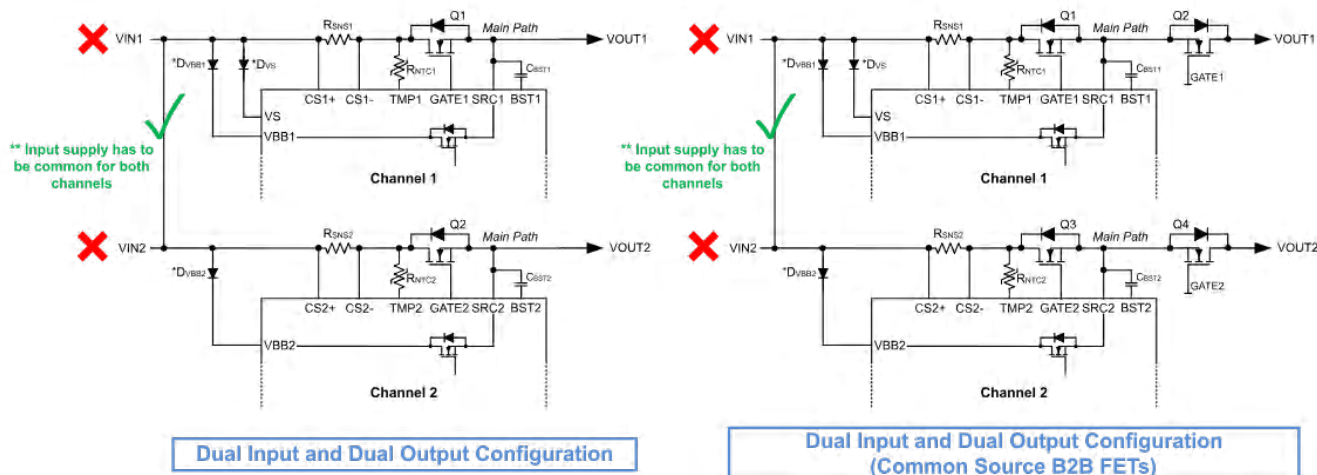


图 9-17. TPS12S24F-Q1 不支持的系统级配置

9.4 电源相关建议

9.4.1 瞬态和 EMI/EMC 建议

当外部 MOSFET 在某些情况（比如会导致电流中断的 GATEx 控制、过流、短路或 FET 过热保护）下关断时，输入寄生线路电感会在输入端产生正电压尖峰，而输出寄生电感会在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决问题，这些瞬态可能会超过器件的绝对最大额定值。解决瞬变的典型方法包括：

- 在输入端和 GND 之间使用 TVS 二极管和输入电容器组合来吸收能量并抑制正瞬态。
- 在输出端和 GND 之间使用二极管或 TVS 二极管来吸收负尖峰。

图 9-18 展示了具有可选保护元件的电路实施方案。

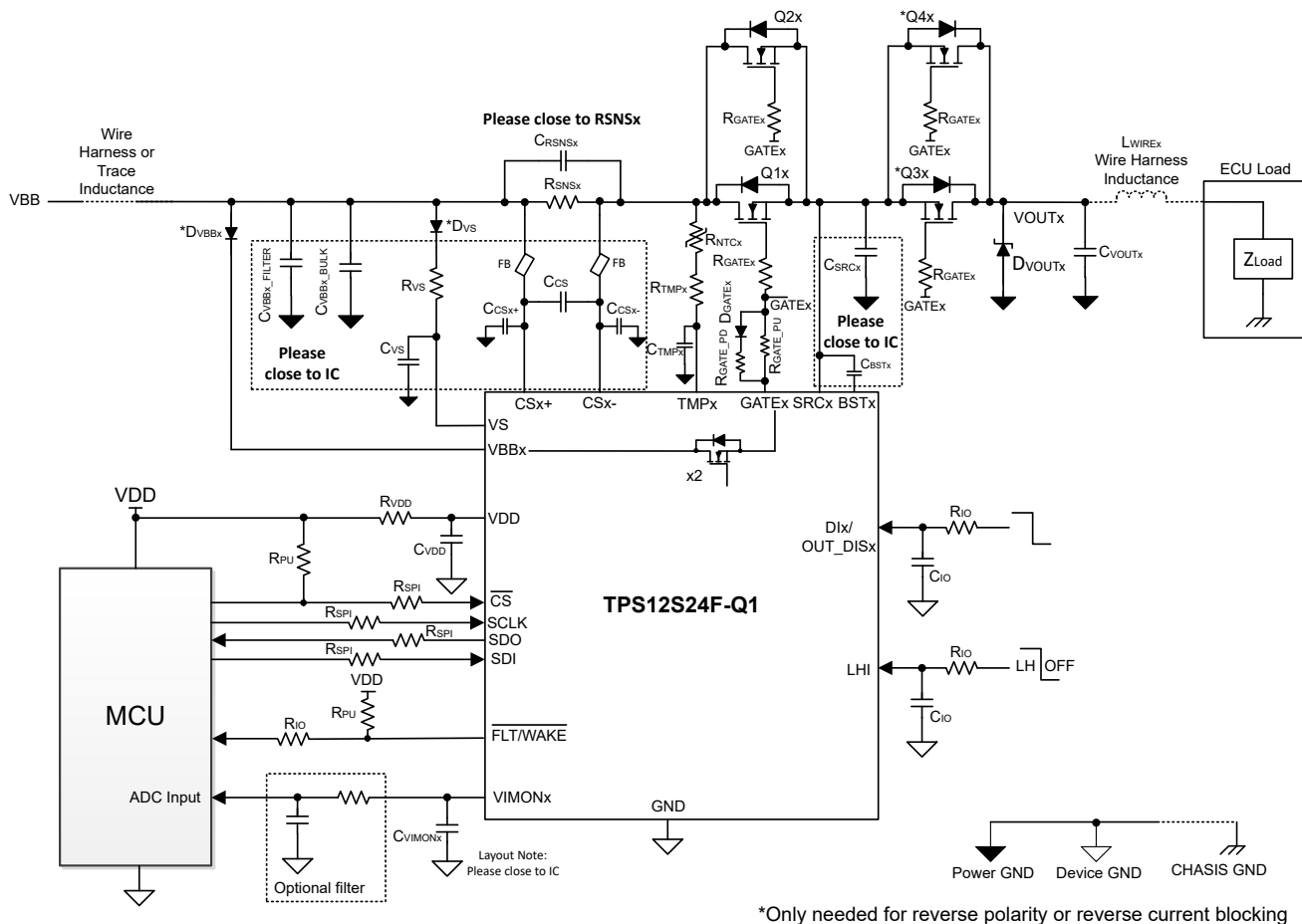


图 9-18. TPS12SxxF-Q1 电路实施方案保护元件

表 9-2. 电源和 EMI 建议元件

元件标识符	说明	建议值
R_{VS} 、 C_{VS}	器件由 VS 引脚供电。该引脚上的电压必须保持在 $V_{(VS_PORR)}$ 电平以上，以确保在嘈杂的线路瞬态期间正常工作。	$100\ \Omega$ 、 $1\text{-}10\mu\text{F}$
R_{VDD} 、 C_{VDD}	该引脚上的电压必须保持在 $V_{(VDD_PORR)}$ 电平以上，以确保在嘈杂的线路瞬态期间正常工作。	4.7 至 $10\ \Omega$ 、 $1\text{-}10\mu\text{F}$
C_{VBBx_BULK}	需要防止器件在快速输出硬接地短路故障期间发生欠压。靠近器件 $CSx+$ 引脚放置。	$10\text{-}100\mu\text{F}$
C_{VBBx_FILTER}	需要滤除电源瞬态。靠近器件 $CSx+$ 引脚放置。	$0.01\text{-}1\mu\text{F}$
$*D_{VBBx}$ 、 $*D_{VS}$ 、 $*Q3_x$ 、 $*Q4_x$	实现输入反极性保护时需要	VS 和 VBBx 上的肖特基二极管
$FB1$ 、 $FB2$ 、 C_{CS} 、 C_{CSx+} 、 C_{CSx-} 、 C_{VIMONx} 、 C_{TMPx}	为了在 EMI/EMC 测试期间获得更好的抗扰度性能， $CSx+$ 和 $CSx-$ 引脚上可能需要铁氧体磁珠 (FB1、FB2)。根据抗扰度测试类型和频段，还需要通过 C_{CS} 、 C_{CSx+} 、 C_{CSx-} 、 C_{TMPx} 和 C_{VIMONx} 进行一些其他滤波，以实现稳健的抗扰性能。铁氧体磁珠的选择应确保 $CSx+$ 和 $CSx-$ 引脚上的直流电阻非常低，以避免显著影响 ISNS、I2T 和 SCP 精度。	MMZ1608B102CTA00， C_{TMPx} 为 10pF ，其他为 10pF - 100nF
R_{GATE_PU} 、 R_{GATE_PD} 、 D_{GATEx} 、 R_{GATEx}	GATE 引脚上的电阻可用于控制外部 FET 的上升和下降时间。必须对并联连接的各个外部 FET 使用单独的 R_{GATE_PU} 。	任意值

表 9-2. 电源和 EMI 建议元件 (续)

元件标识符	说明	建议值
C _{SRCx} 、C _{VOUTx}	在快速输出硬接地短路故障期间, 将 SRCx 引脚上的转换率限制在 < 200V/μs。 使用 $I = C \times dV/dt$ 计算 C _{SRCx} , 其中 I = 峰值电流, dV = 最大输入电压, dt = GATEx 的关断时间	0.1-10μF
R _{SPI}	所有 SPI 或 I/O 引脚都需要通过电阻器连接到 MCU 或其他高/低电平电源, 以实现瞬态事件防护。 *更高阻值的串联电阻器会限制 SPI 通信频率, 因此应根据 SPI 线路上的等效寄生电容谨慎选择串联电阻器。	100 - 500 Ω
R _{SDO}	SDO 引脚需要通过电阻器连接到 MCU 或其他高/低电平电源, 以实现瞬态事件防护。	100 - 1000 Ω
R _{IO} 、C _{IO}	滤除 LHI 和 DIx/OUT_DISx 引脚上的瞬态	0.01-10k Ω、1-10nF
R _{PU}	上拉电阻器	1 - 10k Ω

9.5 布局

9.5.1 布局指南

- 检测电阻器 (R_{SNSx}) 必须靠近 TPS12S24F-Q1 放置, 然后使用开尔文方法连接 R_{SNSx}。更多有关开尔文技术的信息, 请参阅[选择合适的检测电阻布局](#)。
- 对于所有应用, TI 建议在 VS 终端和 GND 之间并联一个 1μF 或更高容值和一个 0.1μF 的陶瓷去耦电容器。为改善去耦以应对电源线路干扰, 可考虑在控制器的电源引脚 (VS) 处添加 RC 网络。
- 对于所有应用, TI 建议在 SRCx 终端和 GND 之间使用 0.1μF 陶瓷去耦电容器, 以限制 GATEx 关断期间 SRCx 上的转换率。
- 为最大限度减小环路电感, 从板输入到负载的大电流路径以及返回路径必须相互平行且彼此靠近。
- 外部 MOSFET 必须靠近控制器放置, 以便 MOSFET 的栅极靠近 GATEx 引脚, 从而形成较短的 GATE 环路。考虑添加一个占位电阻与每个外部 MOSFET 的栅极串联, 以便在需要时抑制高频振荡。
- 在输入端放置一个 TVS 二极管以用于在热插拔和快速关断事件期间钳制电压瞬态。
- 外部自举电容器必须靠近 BSTx 和 SRCx 引脚放置, 以形成极短的环路。
- TPS12S24F-Q1 周围各种元件的接地连接必须直接相互连接, 并连接至 TPS12S24F-Q1 的 GND, 然后在某处连接至系统接地。请勿通过大电流接地线将各种元件接地相互连接。

9.5.2 布局示例

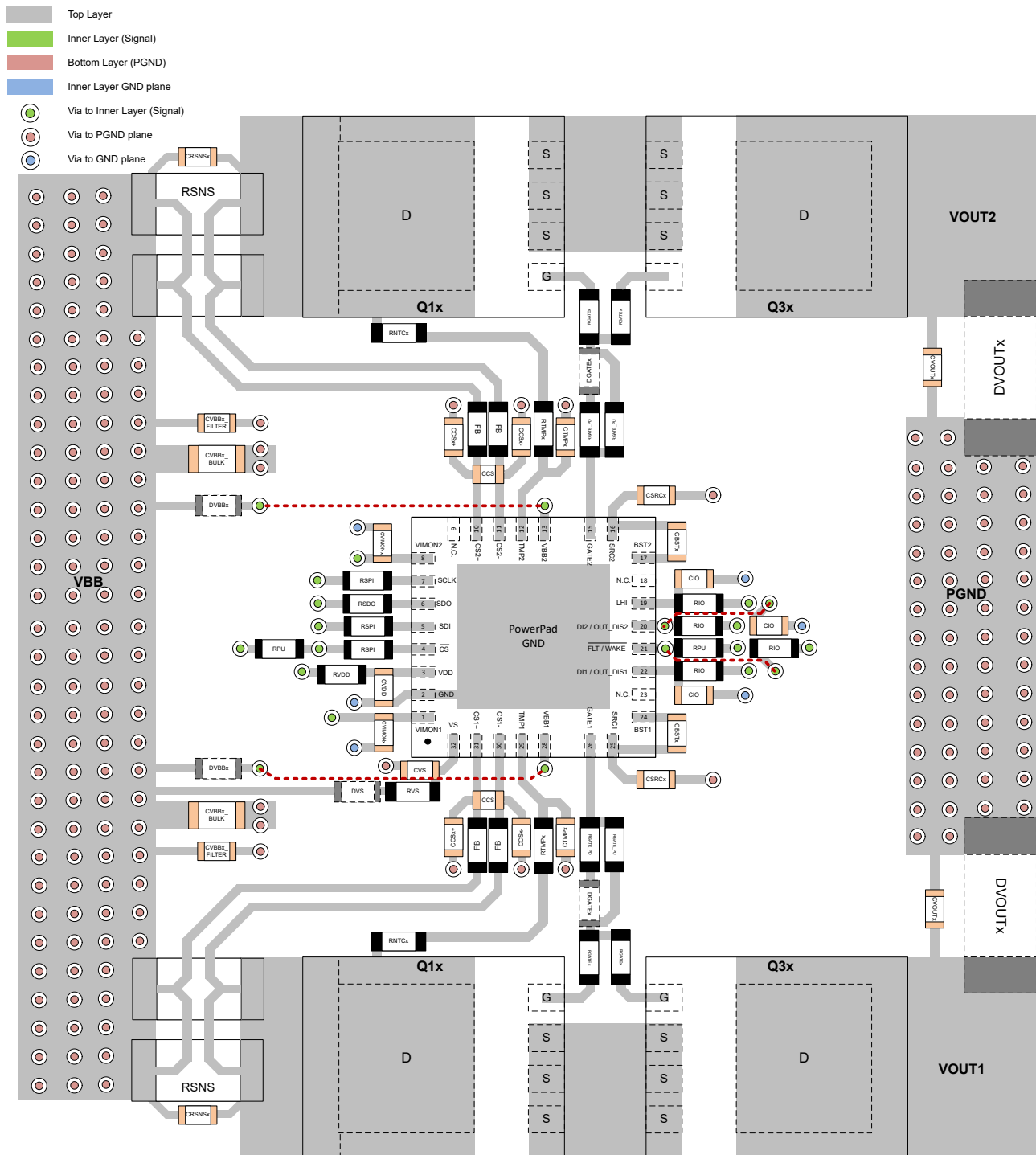


图 9-19. TPS12S24F-Q1 的典型 PCB 布局布线示例

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

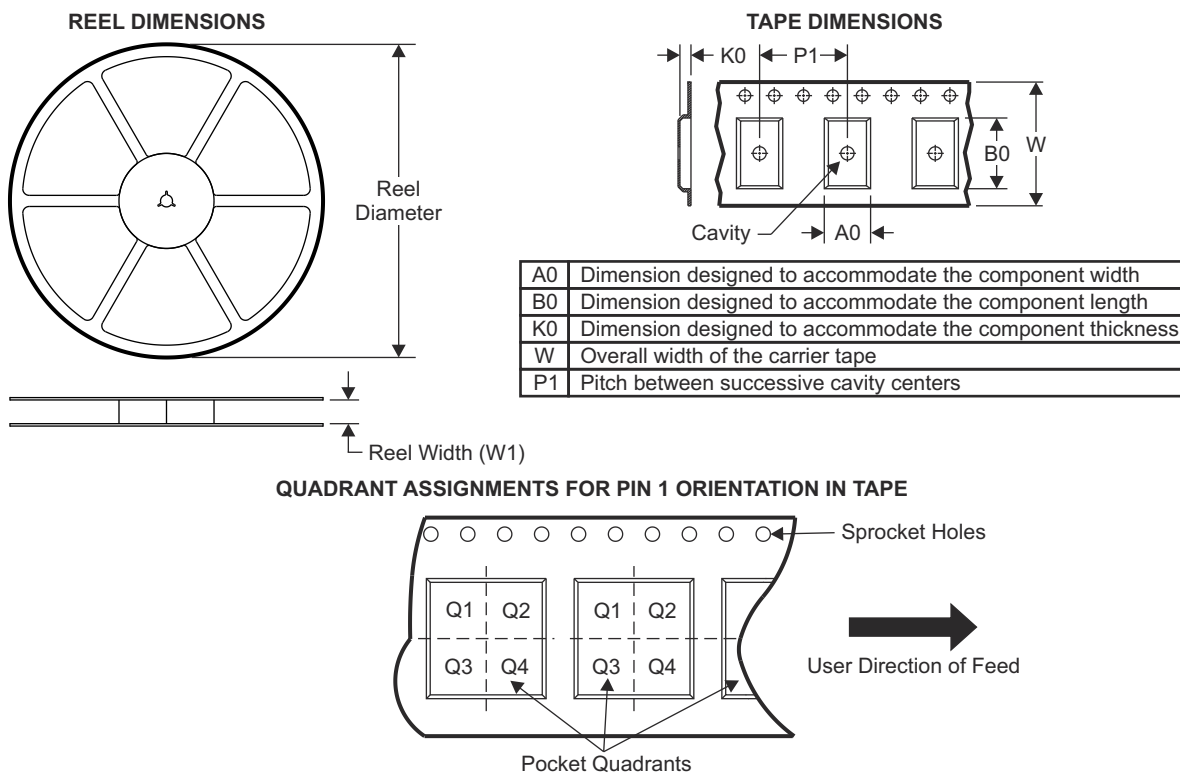
11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
August 2026	*	初始发行版

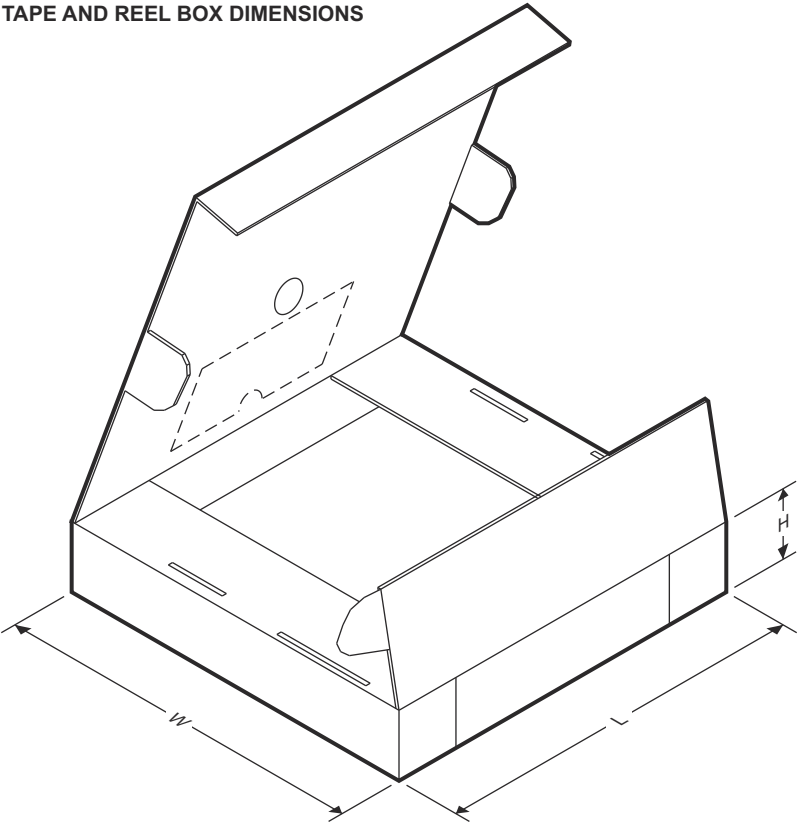
12 机械、封装和可订购信息

12.1 卷带包装信息



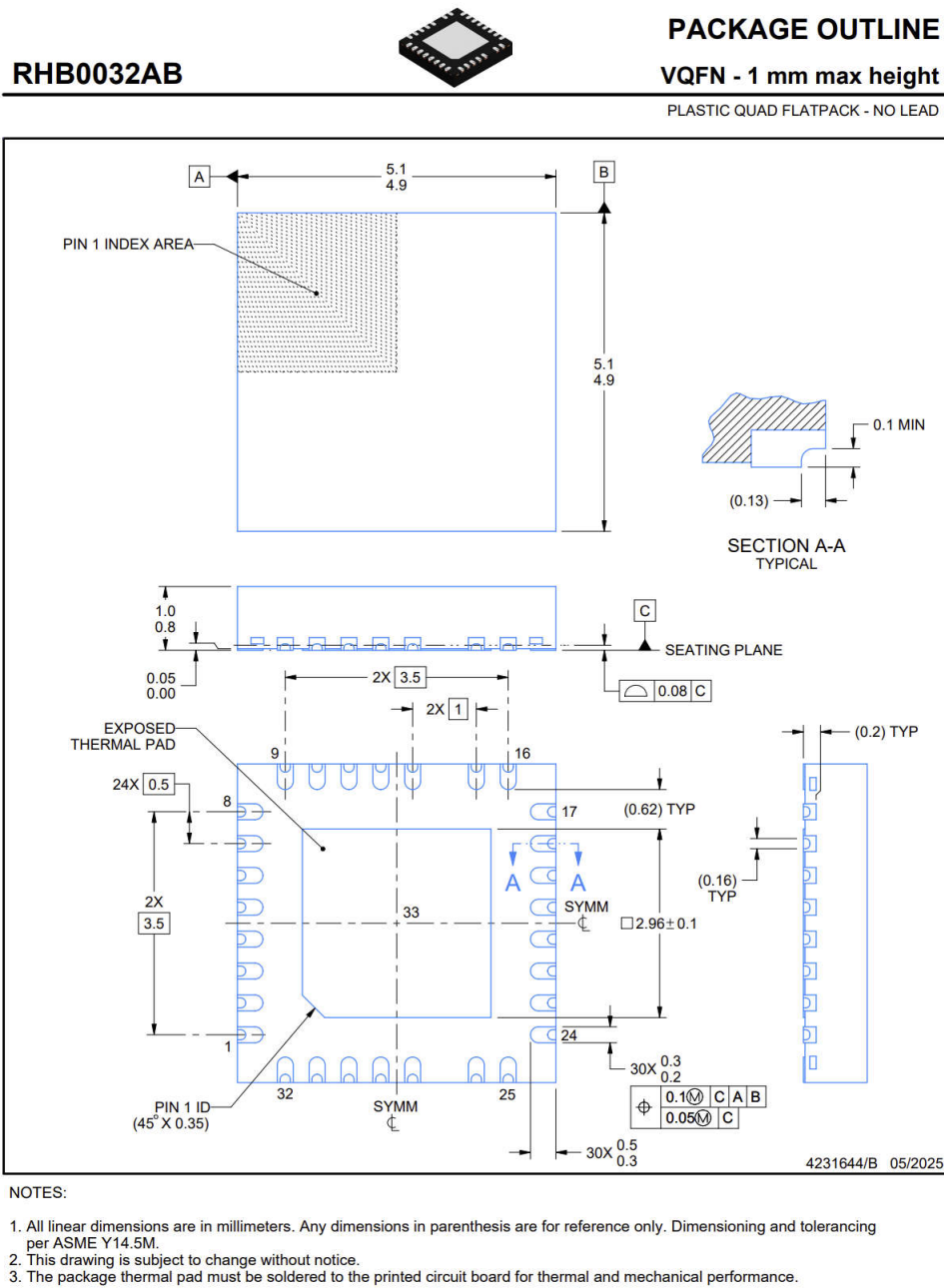
器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PTPS12S24FQRHBRQ 1	VQFN	RHB	30	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



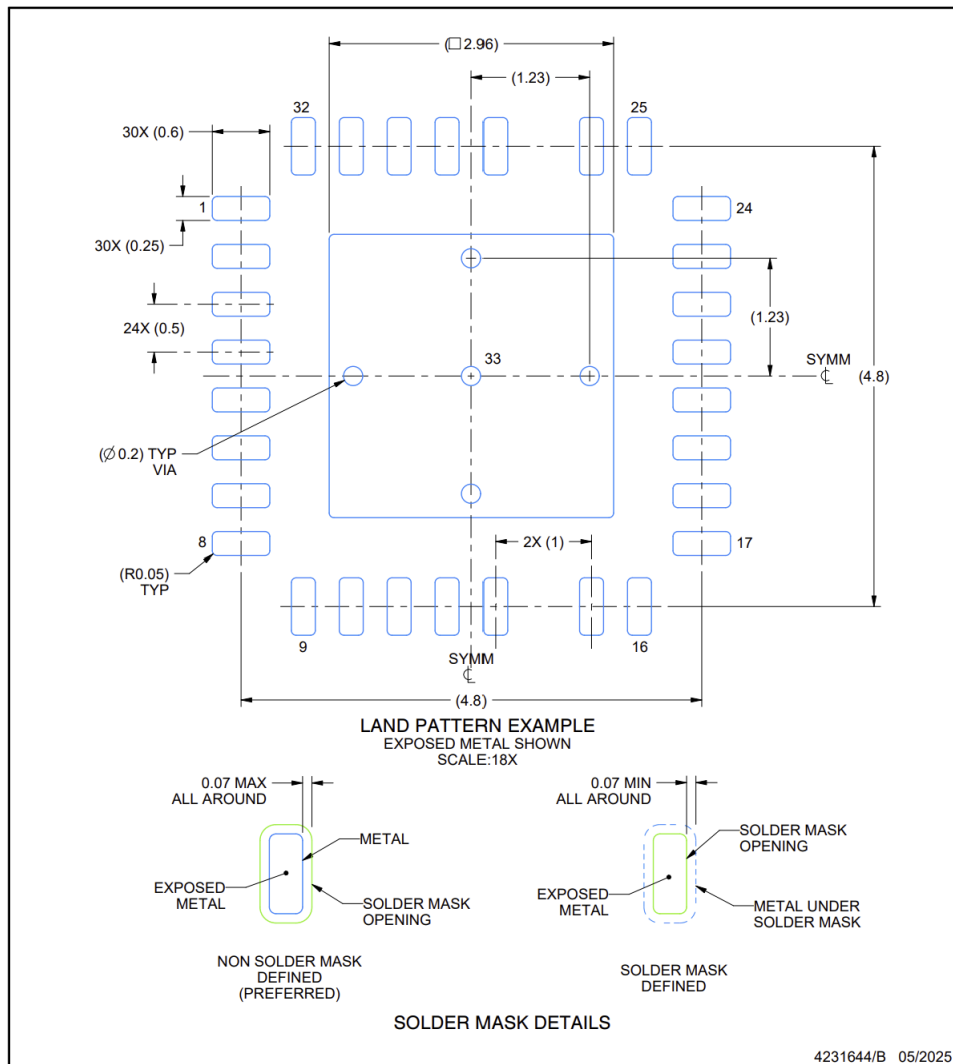
器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PTPS12S24FQRHBRQ1	VQFN	RHB	30	3000	367.0	367.0	35.0

12.2 机械数据



EXAMPLE BOARD LAYOUT**RHB0032AB****VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

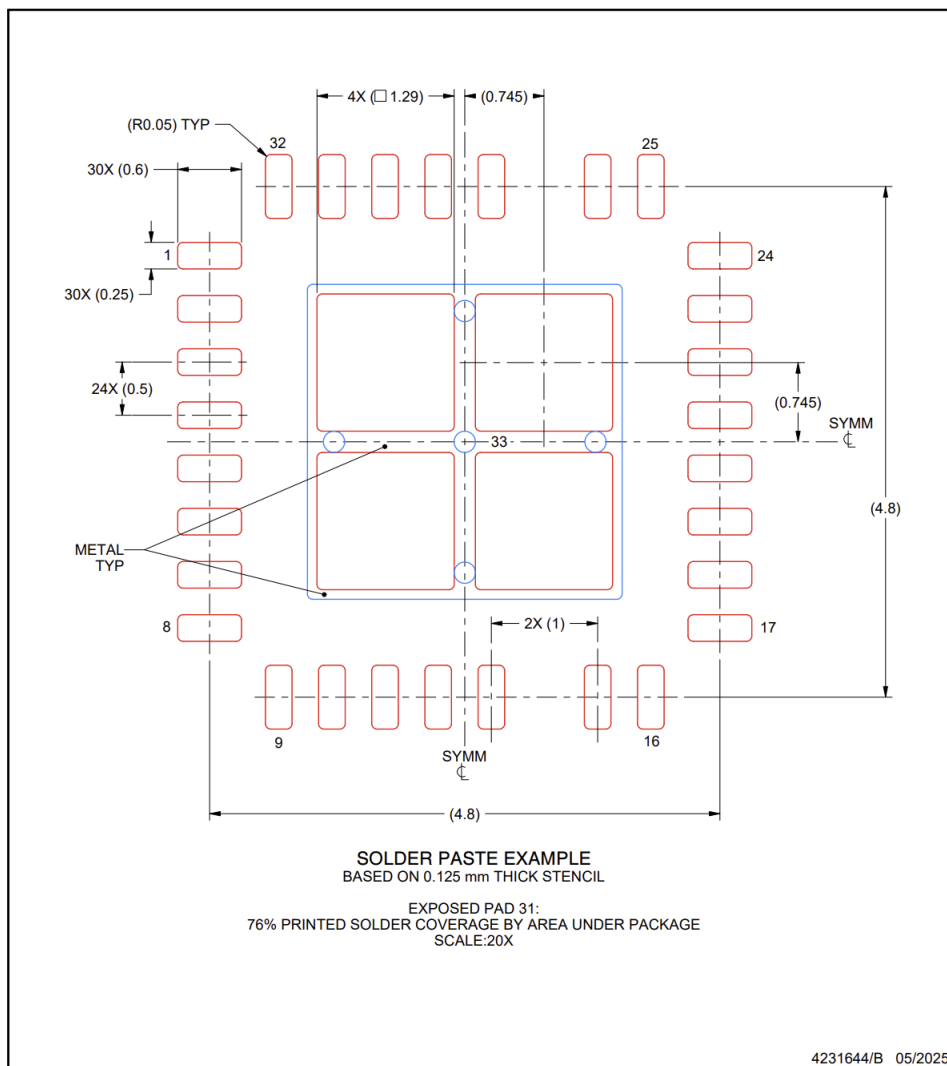
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHB0032AB

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS12S24FQRHBRQ1	Active	Preproduction	VQFN (RHB) 30	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月