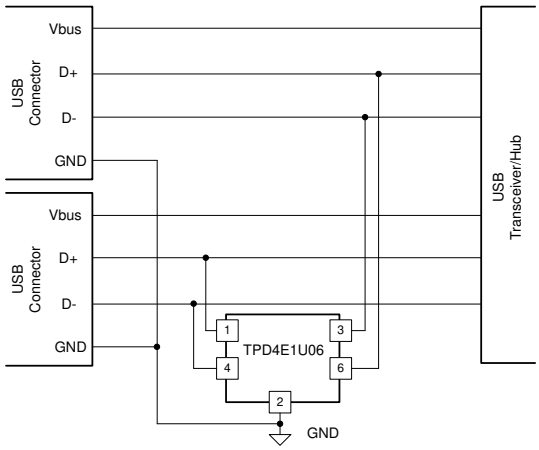
TPD4E1U06 四通道高速 ESD 保护器件

1 特性

- IEC 61000-4-2 4 级 ESD 保护
  - ±15kV 接触放电
  - ±15kV 气隙放电
- IEC 61000-4-4 瞬态放电 (EFT) 保护
  - 80A (5/50ns)
- IEC 61000-4-5 浪涌保护
  - 3A (8/20 μ s)
- IO 电容 0.8pF (典型值)
- 直流击穿电压为 6.5V (最小值)
- 超低漏电流为 10nA (最大值)
- 低 ESD 钳位电压
- 工业温度范围：–40°C 至 +125°C
- 易于布线的小型 DCK 和 DBV 封装

2 应用

- USB 2.0
- 以太网
- HDMI 控制线
- MIPI 总线
- LVDS
- SATA



简化版原理图

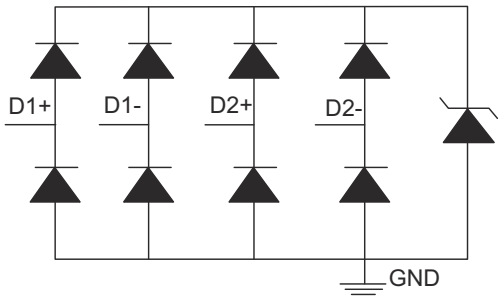
3 说明

TPD4E1U06 是一款基于四通道单向瞬态电压抑制器 (TVS) 的静电放电 (ESD) 保护二极管，具有超低电容。该器件能够消散高于 IEC 61000-4-2 国际标准规定最高水平的 ESD 冲击。0.8pF 线路电容使其成为各种应用的理想选择。典型的应用领域包括 HDMI、USB2.0、MHL 和 DisplayPort。

封装信息

器件型号	封装(1)	封装尺寸 (标称值)
TPD4E1U06DCK	SC70	2.00mm × 1.25mm
TPD4E1U06DBV	SOT-23	2.90mm × 1.60mm

(1) 有关所有可用封装，请参阅节 10。



电路原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档)。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 ESD 等级 - IEC 规格 4
5.4 建议运行条件 4
5.5 热性能信息 4
5.6 电气特性 5
5.7 典型特性 6
6 详细说明 8
6.1 概述 8
6.2 功能方框图 8
6.3 特性说明 8
6.4 器件功能模式 9
7 应用和实施 9
7.1 应用信息 9
7.2 典型应用 9
7.3 电源相关建议 10
7.4 布局 10
8 器件和文档支持 12
8.1 文档支持 12
8.2 接收文档更新通知 12
8.3 社区资源 12
8.4 商标 12
9 修订历史记录 12
10 机械、封装和可订购信息 12

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

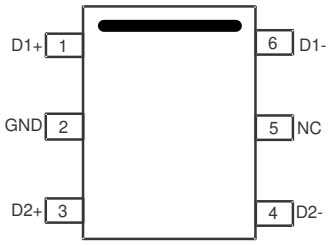


图 4-1. DCK 封装 6 引脚 SC70 顶视图

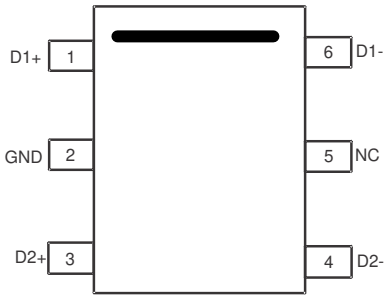


图 4-2. DBV 封装 6 引脚 SOT-23 顶视图

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号		
D1+	1	I/O	ESD 保护通道。连接到数据线，并尽可能靠近连接器
D1 –	6	I/O	
D2 –	4	I/O	
D2+	3	I/O	
GND	2	GND	接地。接地
NC	5	I/O	无连接。可以悬空、接地或连接到 VCC

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
	IEC 61000-4-4 EFT 保护 (5/50ns)		80	A
I_{PP}	IEC 61000-4-5 浪涌保护 (8/20μs) 峰值脉冲电流		3	A
P_{PP}	IEC 61000-4-5 浪涌保护 (8/20μs) 峰值脉冲功率		45	W
	工作温度	-40	125	°C
T_{stg}	贮存温度	-65	115	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±4000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚(2)	±1500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 ESD 等级 - IEC 规格

			值	单位
$V_{(ESD)}$	静电放电	IEC 61000-4-2 接触 ESD	±15000	V
		IEC 61000-4-2 空气间隙 ESD	±15000	

5.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_{IO}	输入引脚电压	0	5.5	V
T_A	自然通风条件下的工作温度	-40	125	°C

5.5 热性能信息

热指标(1)		TPD4E1U06		单位
		DBV (SOT-23)	DCK (SC-70)	
		6 引脚	6 引脚	
$R_{\theta JA}$	结至环境热阻	224.3	274.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	166.1	113.8	°C/W
$R_{\theta JB}$	结至电路板热阻	68.4	76.7	°C/W
ψ_{JT}	结至顶部特征参数	57.3	3.6	°C/W
ψ_{JB}	结至电路板特征参数	67.9	75.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

Copyright © 2026 Texas Instruments Incorporated

5.6 电气特性

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
V_{RWM}	反向关断电压	I_{IO} = 10μA				5.5	V
V_{CLAMP}	ESD 冲击下的钳位电压	I_{PP} = 1A，tp = 8/20μs，从 I/O 到 GND(1)			11		V
		I_{PP} = 3A，tp = 8/20μs，从 I/O 到 GND(1)			15		V
R_{DYN}	动态电阻	引脚 x 至 GND 引脚(2)			1.0		Ω
		GND 至引脚 x			0.6		
C_L	线路电容	f = 1MHz，V_{BIAS} = 2.5V，25°C			0.8	1	pF
C_{CROSS}	通道间输入电容	引脚 2 = 0V，f = 1MHz，V_{BIAS} = 2.5V，通道引脚之间	DCK 封装		0.006	0.015	pF
			DBV 封装		0.01	0.025	
$\Delta C_{IO-TO-GND}$	通道输入电容变化	引脚 2 = 0V，f = 1MHz，V_{BIAS} = 2.5V，channel_x 引脚接地 — channel_y 引脚接地			0.025	0.07	pF
V_{BR}	IO 至 GND 击穿电压	I_{IO} = 1mA		6.5		8.5	V
I_{LEAK}	漏电流	V_{IO} = 2.5V			1	10	nA

(1) 符合 IEC61000-4-5 标准的非重复电流脉冲 8/20μs 指数衰减波形。
(2) 在 I = 10A 和 I = 20A 之间使用 TLP 特性的最小二乘拟合来提取 R_{DYN}。

Copyright © 2026 Texas Instruments Incorporated

5.7 典型特性

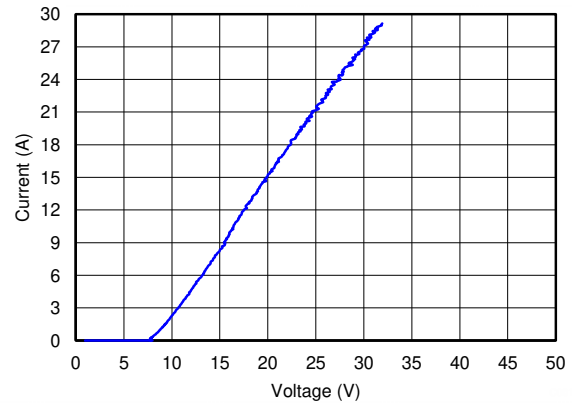


图 5-1. TLP，数据至 GND

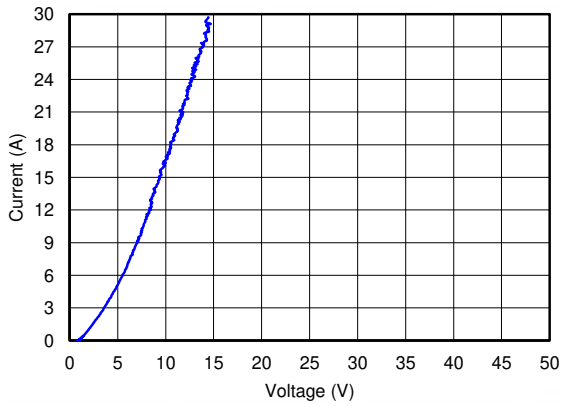


图 5-2. TLP，GND 至数据

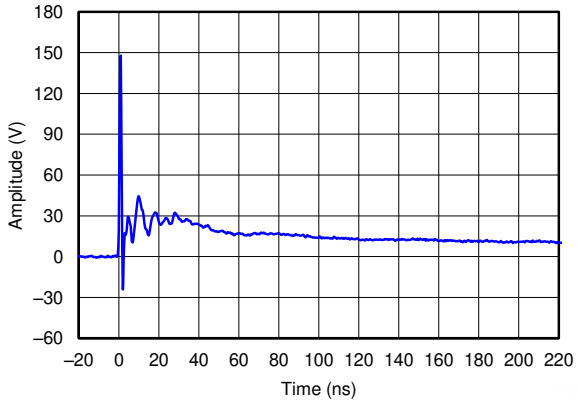


图 5-3. IEC 61000-4-2 接触放电 8kV 钳位电压

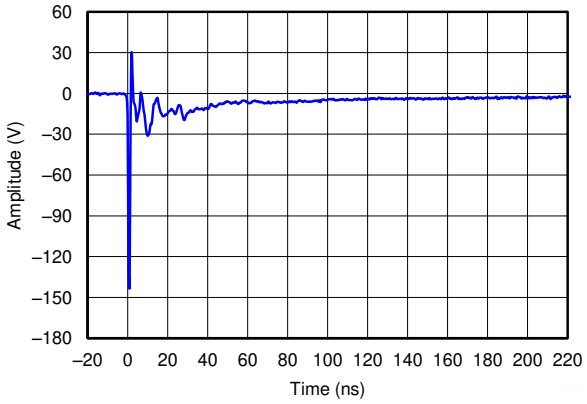


图 5-4. IEC 61000-4-2 接触放电 -8kV 钳位电压

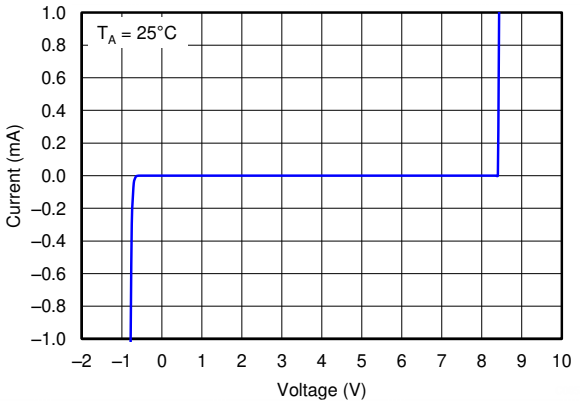


图 5-5. 二极管曲线

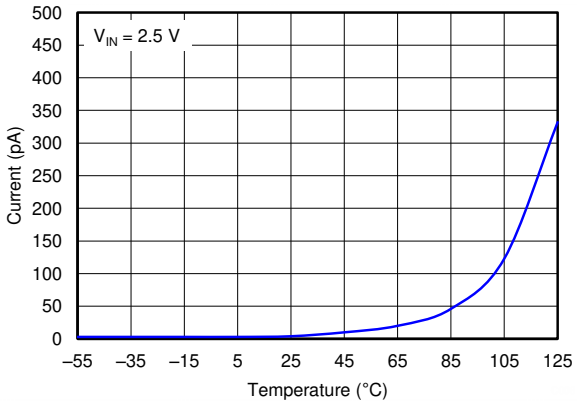


图 5-6. I_{LEAK} 与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

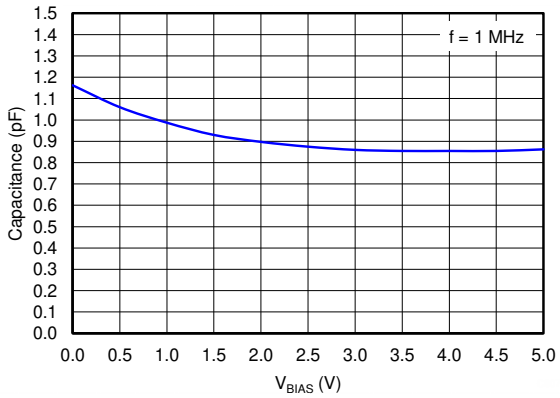


图 5-7. V_{BIAS} 两端电容

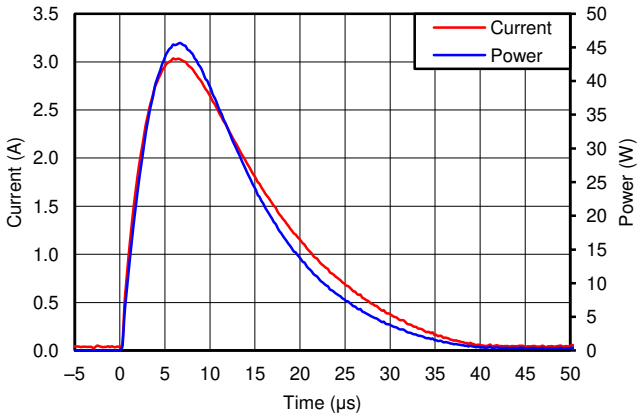


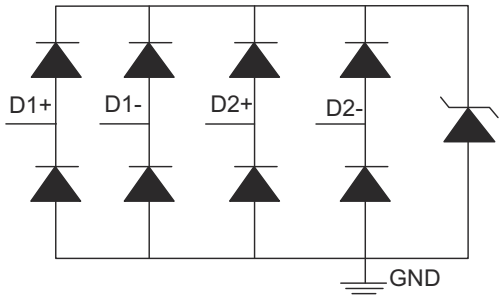
图 5-8. 浪涌曲线 (tp = 8/20µs)，引脚 IO 至 GND

6 详细说明

6.1 概述

TPD4E1U06 是一款四通道单向 TVS ESD 保护二极管，具有超低电容。该器件能够消散高于 IEC 61000-4-2 国际标准规定最高水平的 ESD 冲击。典型的应用领域包括 HDMI、USB2.0、MHL 和 DisplayPort。0.8pF 线路电容使其成为各种应用的理想选择。

6.2 功能方框图



6.3 特性说明

6.3.1 IEC 61000-4-2 4 级 ESD 保护

I/O 引脚可承受高达 ±15kV 接触放电和空气放电的 ESD 事件。ESD 浪涌钳位会将电流转移到大地。

6.3.2 IEC 61000-4-5 浪涌保护

I/O 引脚可承受高达 3A 和 45W（8/20μs 波形）的浪涌事件。ESD 浪涌钳位会将此电流转移到大地。

6.3.3 IEC 61000-4-4 瞬态放电 (EFT) 保护

I/O 引脚可承受高达 80A（5/50ns 波形、4kV、50Ω 阻抗）的电气快速瞬态突发。ESD 浪涌钳位会将电流转移到大地。

6.3.4 IO 电容

每个 I/O 引脚与接地之间的电容为 0.8pF。

6.3.5 直流击穿电压

每个 I/O 引脚的直流击穿电压最小值为 6.5V。由此可保护敏感设备，避免遭受高于 5.5V 反向关断电压的浪涌影响。

6.3.6 超低漏电流

I/O 引脚具有 10nA（最大值）的超低泄漏电流，偏置电压为 2.5V。

6.3.7 低 ESD 钳位电压

I/O 引脚具有一个 ESD 钳位，能够将电压限制至 11V (I_{PP} = 1A)。

6.3.8 工业温度范围

该器件的工业工作范围为 –40°C 至 +125°C。

6.3.9 易于布线的小型封装

该器件的布局便于在产品设计中增加保护功能。行业标准封装便于在电路板上轻松添加元件，且布局简便。

Copyright © 2026 Texas Instruments Incorporated

6.4 器件功能模式

TPD4E1U06 是一个无源集成电路，当电压高于 V_{BR} 或低于二极管正向压降时触发。在 ESD 事件期间，可通过内部二极管网络将高达 ±15kV 的电压引导至接地端。一旦受保护线路上的电压低于 TPD4E1U06 的触发电平时，（通常在数十纳秒内）器件会恢复到无源状态。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

TPD4E1U06 属于 TVS 二极管阵列，通常用于提供一条接地路径来消除人机界面连接器和系统之间高速信号线路上的 ESD 事件。当 ESD 电流流经 TVS 时，二极管上只会出现小压降。这便是提供给受保护 IC 的电压。触发的 TVS 的低 R_{DYN} 可将此电压 (V_{CLAMP}) 保持在受保护 IC 的安全水平。

7.2 典型应用

对于本设计示例，双路 USB 2.0 应用中使用了一个 TPD4E1U06 器件。这样提供了一个完整的端口保护方案。

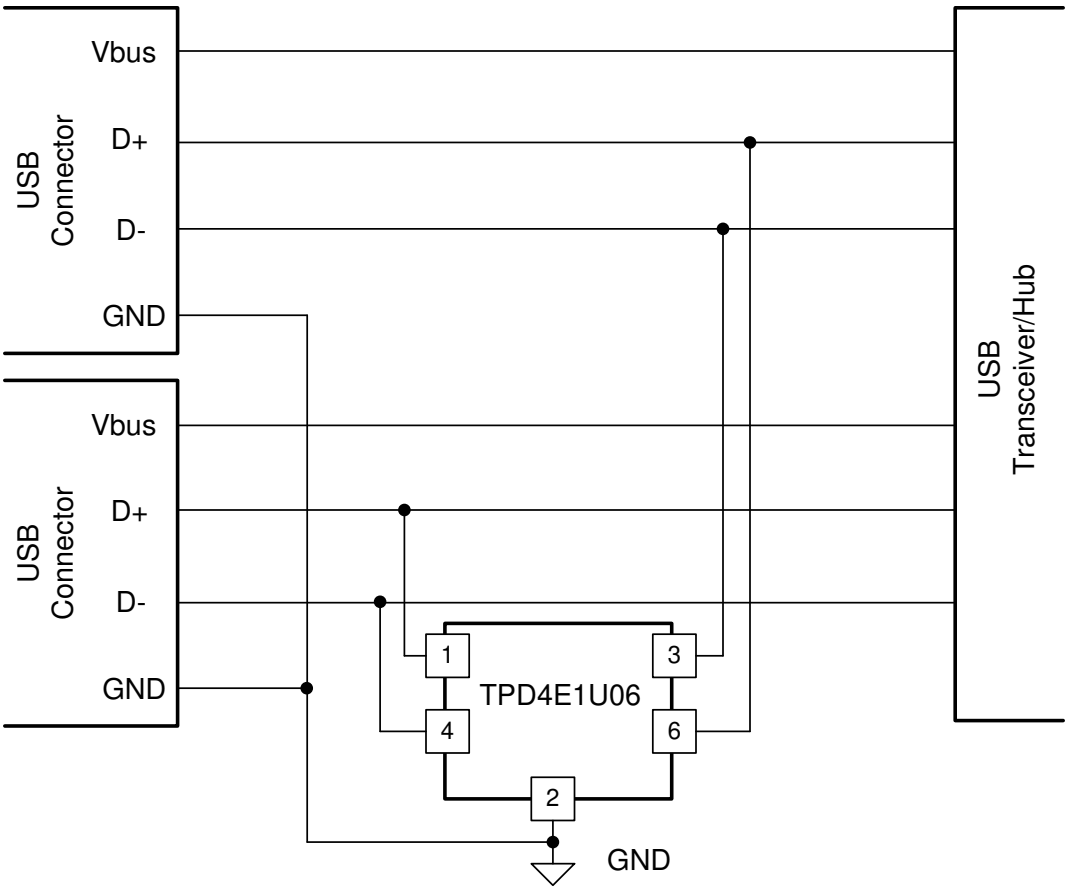


图 7-1. 双路 USB 2.0 应用

7.2.1 设计要求

对于给定的 USB 2.0 应用，表 7-1 中参数为已知。

表 7-1. 设计参数

设计参数	值
引脚 1、3、4 或 6 上的信号范围	0V 至 5V
工作频率	240MHz

7.2.2 详细设计过程

7.2.2.1 引脚 1、3、4 或 6 上的信号范围

TPD4E1U06 具有 4 路完全相同的信号线保护通道。在选择 4 个 I/O 通道中的哪一个来保护哪些信号线时，器件的对称性提供了灵活性。任何 I/O 均支持 0 至 5.5V 的信号范围。

7.2.2.2 运行频率

TPD4E1U06 具有 0.8pF（典型值）的电容值，可满足 USB 2.0 数据传输速率需求。

7.2.3 应用曲线

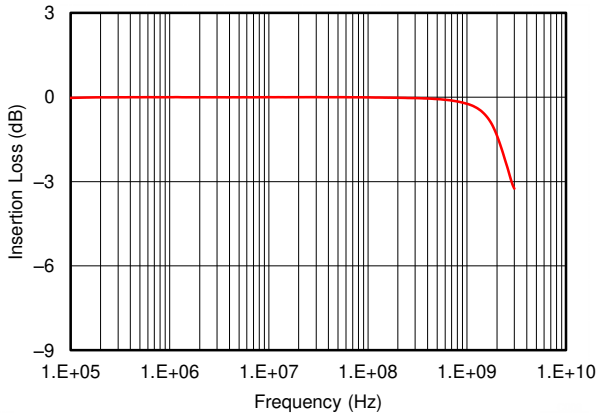


图 7-2. 插入损耗图

7.3 电源相关建议

该器件是一款无源 ESD 器件，无需为其供电。切勿超出推荐 I/O 规范（0V 至 5.5V），保证器件正常工作。

7.4 布局

7.4.1 布局指南

- 最佳位置是尽可能靠近连接器。
  - ESD 事件期间的 EMI 可能会从受到冲击的布线耦合到附近其他未受保护的布线，从而导致早期系统故障。
  - PCB 设计人员需要使任何未受保护的布线远离 TVS 和连接器之间受保护的布线，以更大限度地降低 EMI 耦合的可能性。
- 受保护的布线应尽可能直线布置。
- 使用半径尽可能大的圆角，消除 TVS 和连接器之间受保护布线上的任何尖角。
  - 电场往往会积聚在拐角上，从而增加 EMI 耦合。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 布局示例

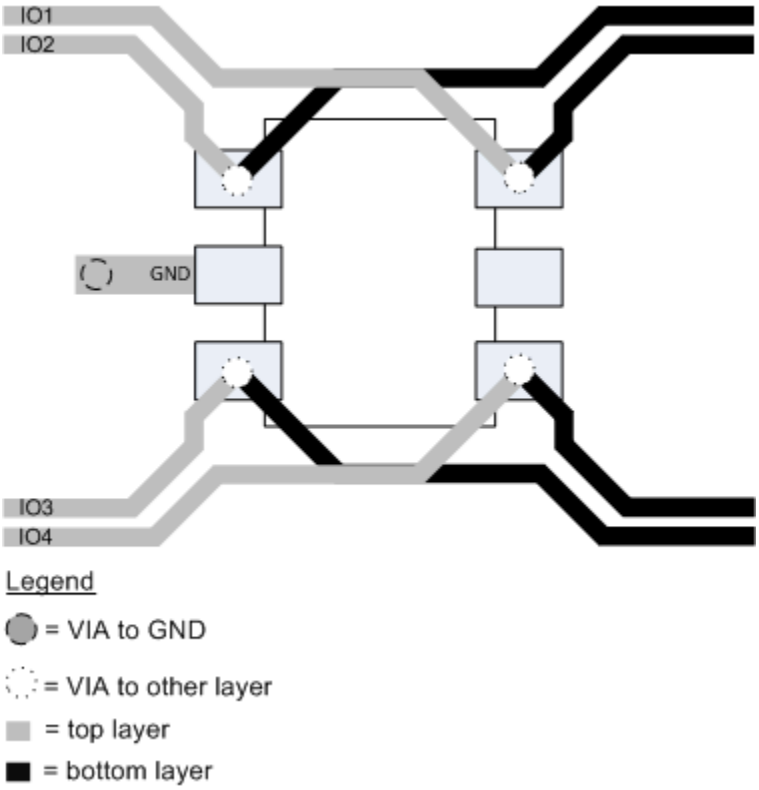


图 7-3. PCB 布局建议

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*阅读并了解 ESD 保护数据表*
- 德州仪器 (TI)，*ESD 布局指南*
- 德州仪器 (TI)，*TTPD4E1U06DCK EVM 用户指南*
- 德州仪器 (TI)，*TPD4E1U06DBV EVM 用户指南*

8.2 接收文档更新通知

要接收文档更新通知（包括器件勘误表），请转至 ti.com 上您的器件对应的产品文件夹。单击右上角的*提醒我* 按钮。完成注册后，即可收到包含任何产品信息更改内容（如有）的每周摘要。有关更改的详细信息，请查阅已修订文档的修订历史记录。

8.3 社区资源

8.4 商标

所有商标均为其各自所有者的财产。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (April 2017) to Revision E (October 2026)	Page
• 向数据表添加了 TPD4E1U06-G4	1

Changes from Revision C (October 2014) to Revision D (April 2017)	Page
• 更新了 DCK 和 DBV 引脚排列图	3
• 在*绝对最大额定值* 表中添加了 61000-4-5 规范	4
• 添加了 *节 6.3.2* 部分	8
• 添加了 *节 6.3.3* 部分	8

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPD4E1U06DBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	(NG4, NG4P)
TPD4E1U06DBVR.B	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	(NG4, NG4P)
TPD4E1U06DCKR	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	(BP6, BP8, BPI) (BPP, BPP, BPS)
TPD4E1U06DCKR.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(BP6, BP8, BPI) (BPP, BPP, BPS)
TPD4E1U06DCKRG4	Active	Production	SC70 (DCK) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-	BPP

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

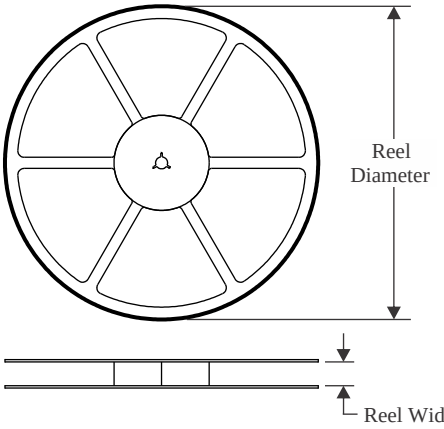
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

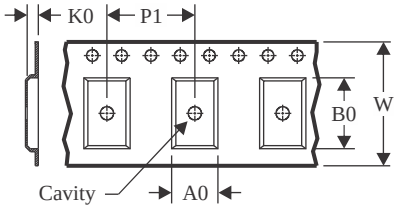
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

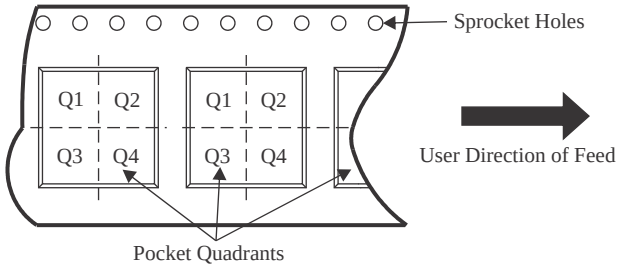


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

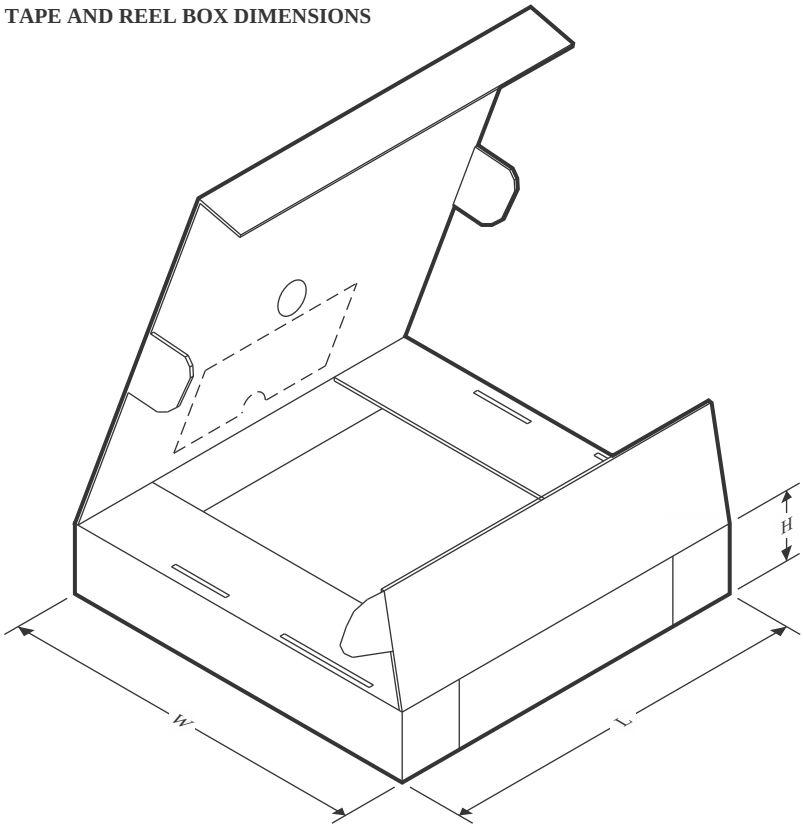
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPD4E1U06DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPD4E1U06DCKR	SC70	DCK	6	3000	180.0	8.4	2.3	2.55	1.2	4.0	8.0	Q3
TPD4E1U06DCKRG4	SC70	DCK	3	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

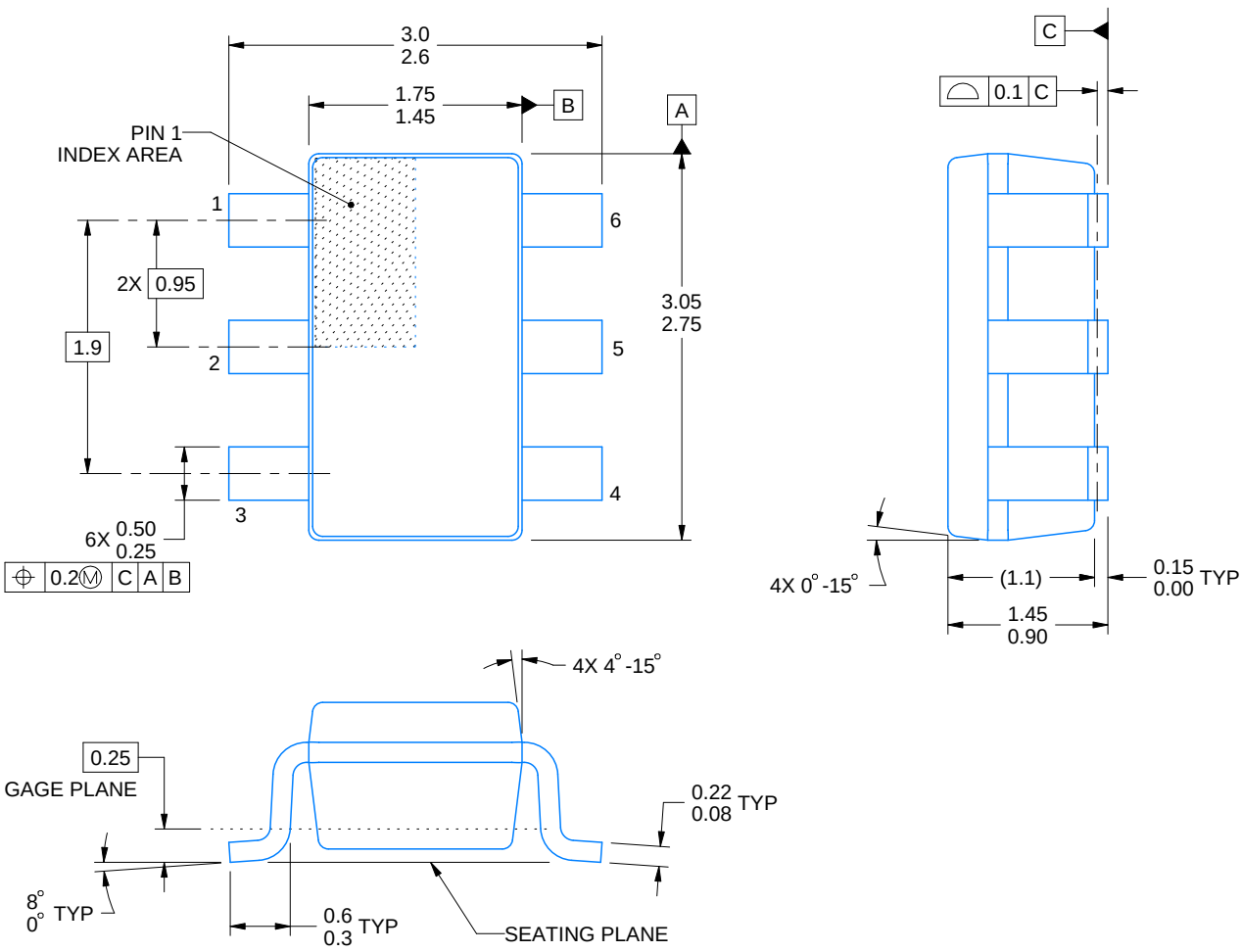
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPD4E1U06DBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
TPD4E1U06DCKR	SC70	DCK	6	3000	210.0	185.0	35.0
TPD4E1U06DCKRG4	SC70	DCK	3	3000	180.0	180.0	18.0

PACKAGE OUTLINE

DBV0006A

SOT-23 - 1.45 mm max height

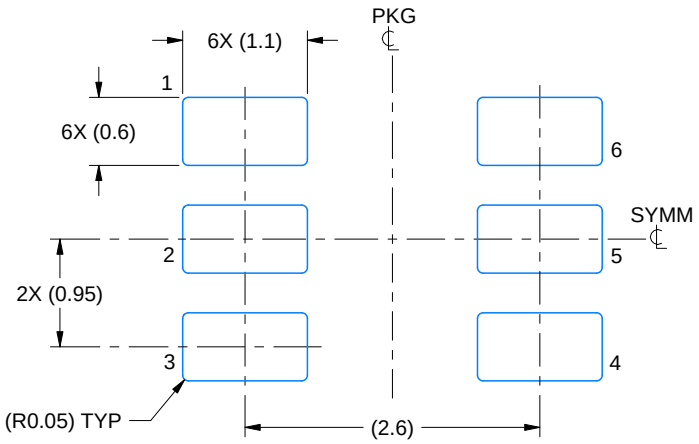
SMALL OUTLINE TRANSISTOR



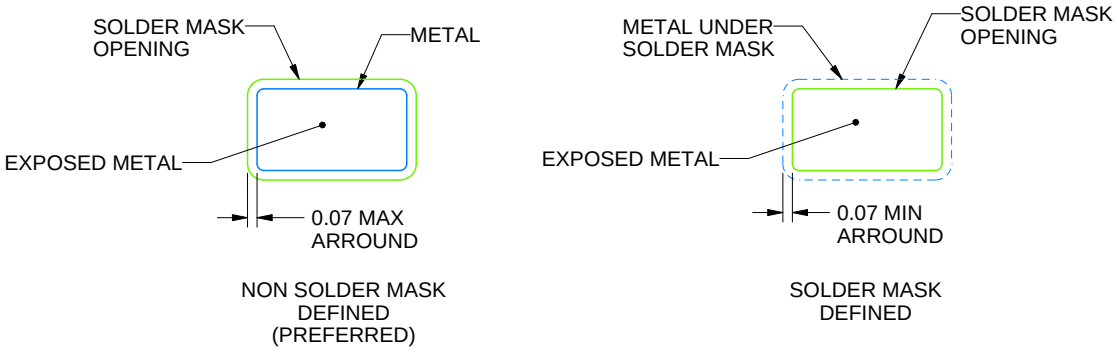
4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

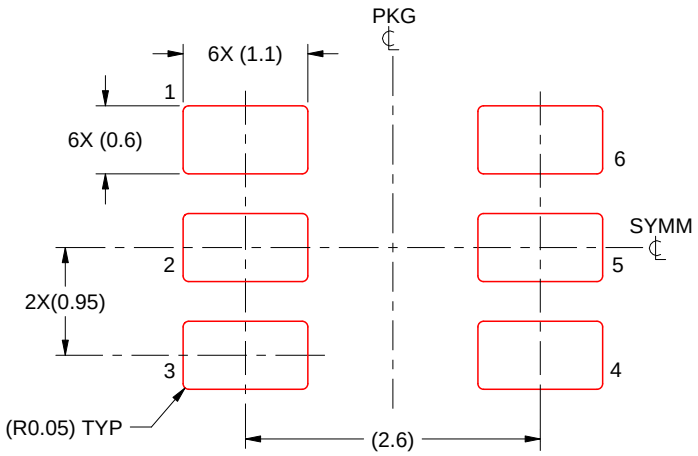


SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

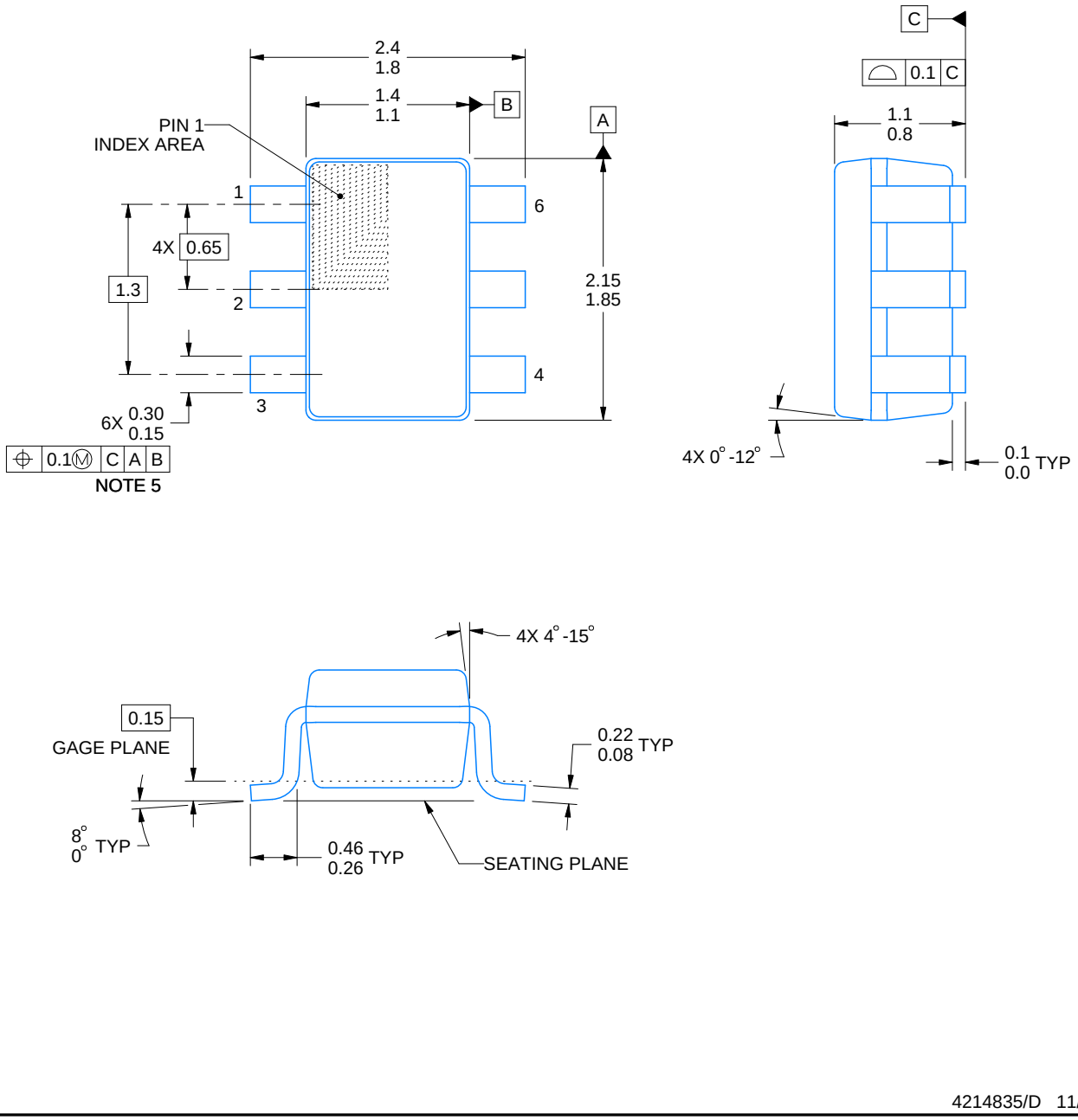
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DCK0006A

SOT - 1.1 max height

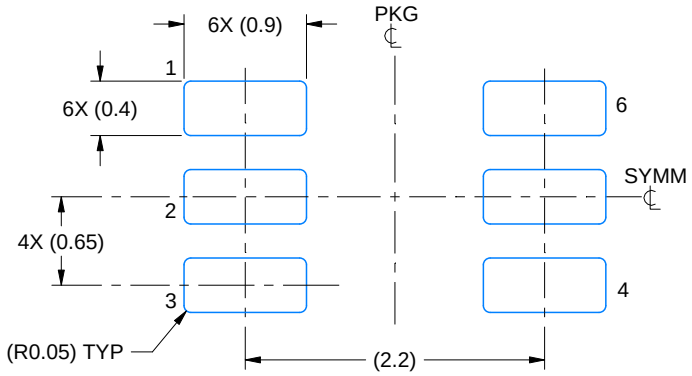
SMALL OUTLINE TRANSISTOR



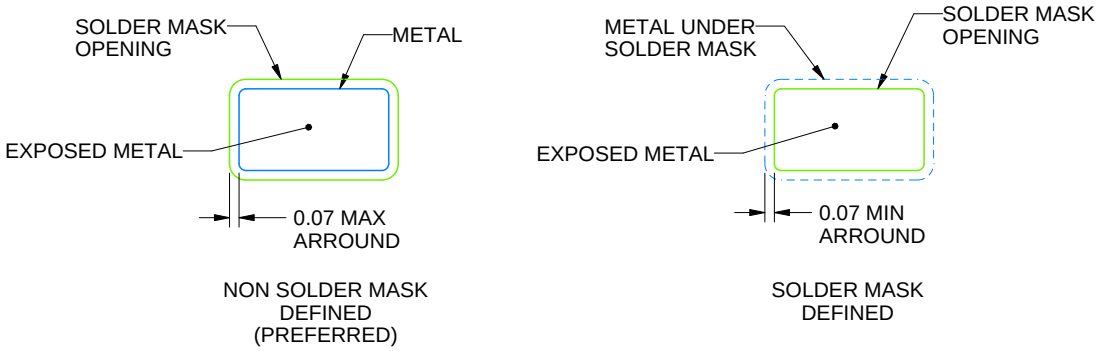
4214835/D 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
4. Falls within JEDEC MO-203 variation AB.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

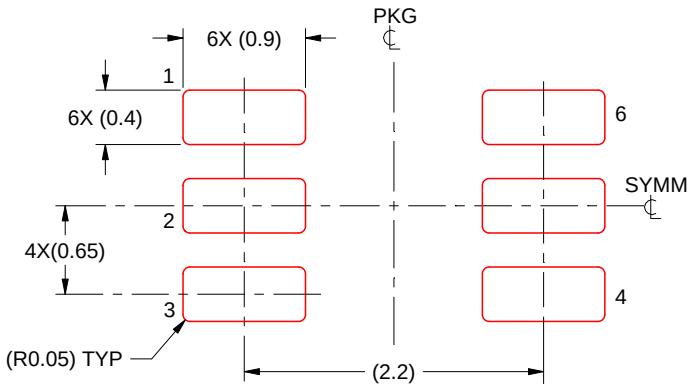


SOLDER MASK DETAILS

4214835/D 11/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214835/D 11/2024

NOTES: (continued)

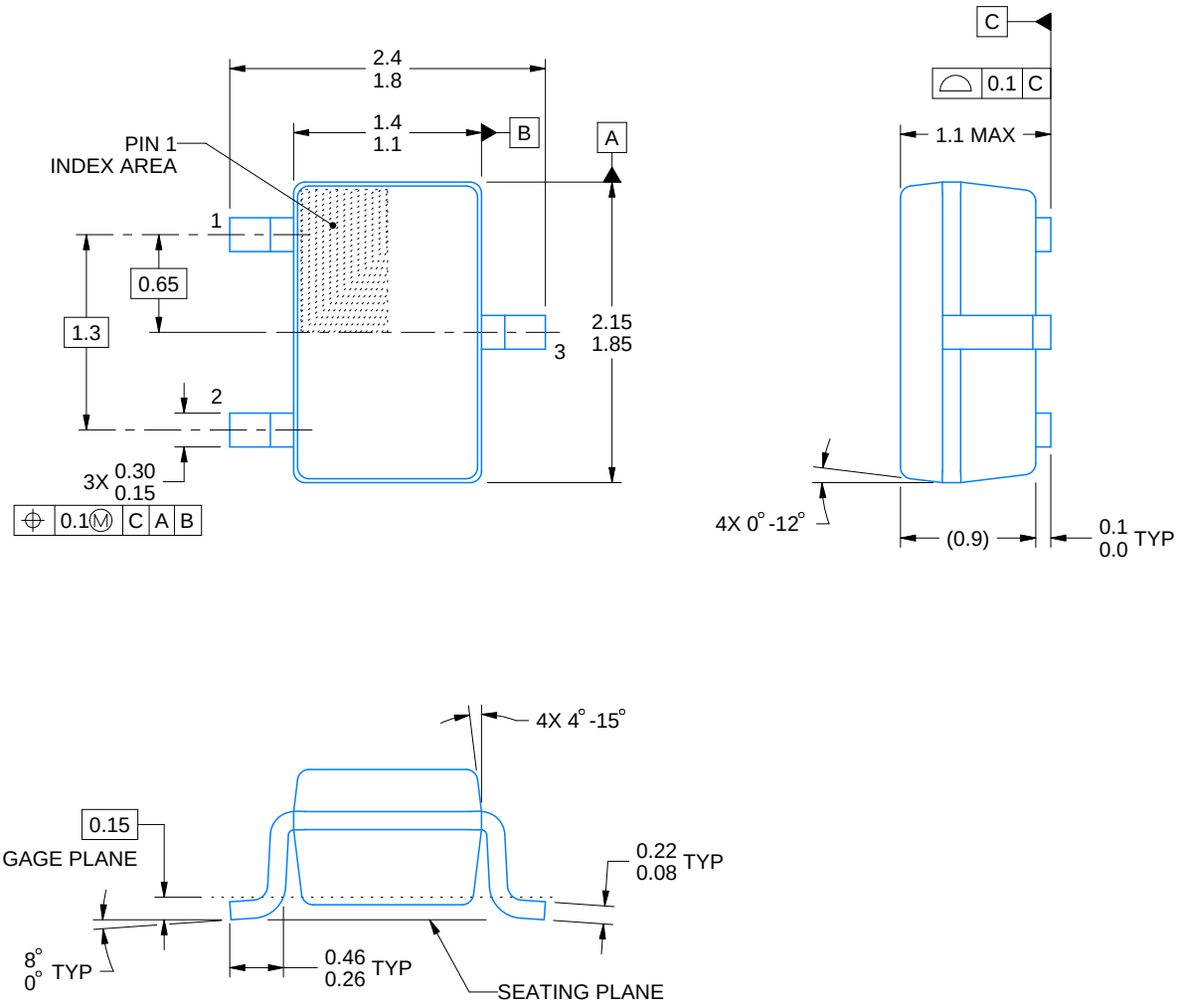
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DCK0003A

SOT-SC70 - 1.1 max height

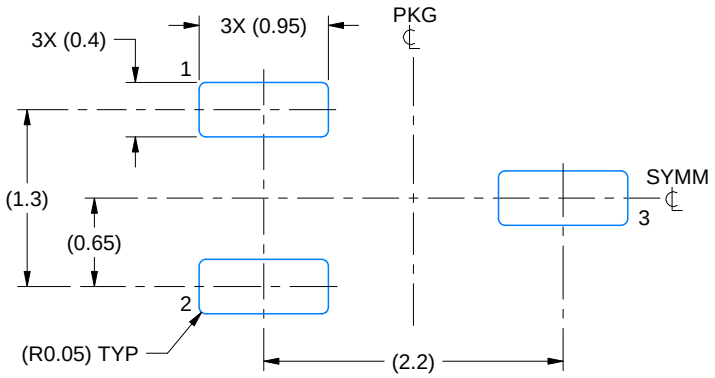
SMALL OUTLINE TRANSISTOR SC70



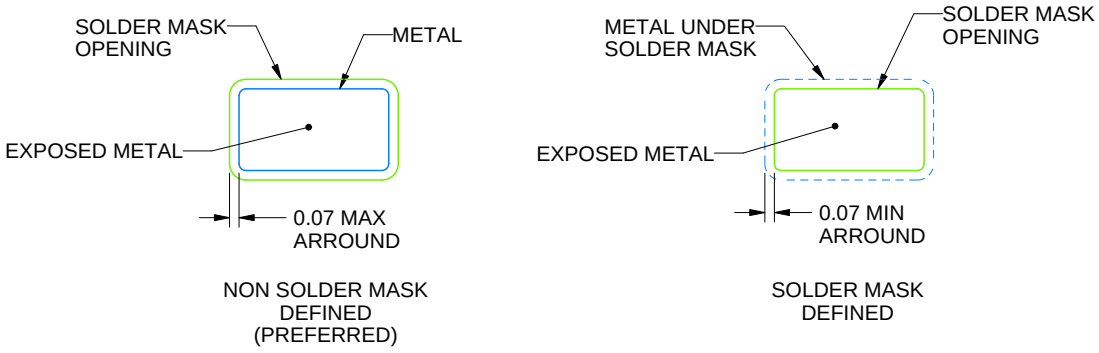
4220745/F 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

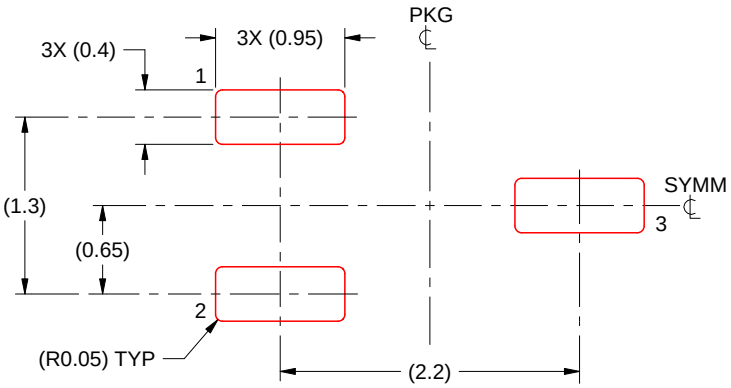


SOLDER MASK DETAILS

4220745/F 11/2024

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4220745/F 11/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月