

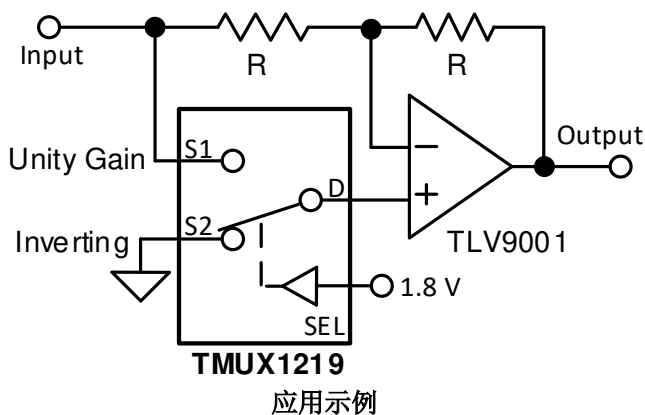
TMUX1219-Q1 5V 双向、2:1 通用开关

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 器件温度等级 1：-40°C 至 125°C 环境温度
 - 器件 HBM 分类等级 H1C
 - 器件 CDM 分类等级 C3
- 轨到轨运行
- 双向信号路径
- 兼容 1.8V 逻辑电平
- 失效防护逻辑
- 低导通电阻：3 Ω
- 宽电源电压范围：1.08V 至 5.5V
- 40°C 至 +125°C 工作温度
- 低电源电流：4nA
- 转换时间：14ns
- 先断后合开关
- ESD 保护 HBM：2000V

2 应用

- 模拟和数字开关
- I2C 和 SPI 总线多路复用
- 高级驾驶辅助系统 (ADAS)
- 车身电子装置和照明
- 信息娱乐系统与仪表组
- 区域架构
- 车身控制模块
- 电池管理系统
- 远程信息处理
- 汽车音响主机



3 说明

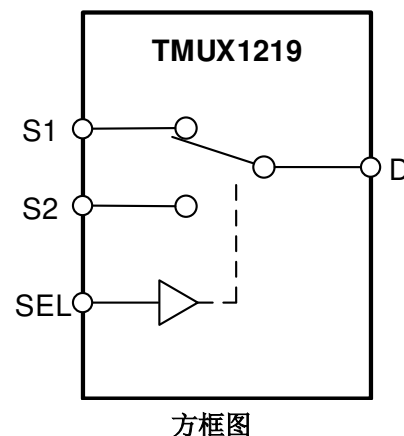
TMUX1219-Q1 是一款通用互补金属氧化物半导体 (CMOS) 单极双投 (SPDT) 开关。TMUX1219-Q1 可根据 SEL 引脚的状态在两个电源输入之间切换。1.08V 至 5.5V 的宽工作电源电压范围支持用于广泛的汽车应用。该器件可在源极 (Sx) 和漏极 (D) 引脚上支持从 GND 到 V_{DD} 范围的双向模拟和数字信号。4nA 的低电源电流使其可用于便携式应用。

所有逻辑输入均具有兼容 1.8V 逻辑的阈值，当器件在有效电源电压范围内运行时，这些阈值可确保 TTL 和 CMOS 逻辑兼容性。失效防护逻辑电路允许先在控制引脚上施加电压，然后在电源引脚上施加电压，从而保护器件免受潜在的损害。

器件信息

器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
TMUX1219-Q1	SOT-23 (6)	2.90mm x 1.60mm

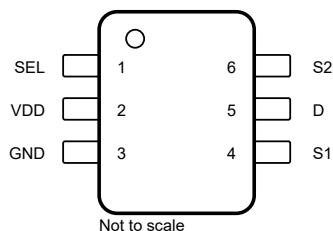
(1) 如需了解所有可用封装，请参阅数据表末尾的封装选项附录。



内容

1 特性.....	1	6.9 带宽.....	18
2 应用.....	1	7 详细说明.....	19
3 说明.....	1	7.1 功能方框图.....	19
4 引脚配置和功能.....	3	7.2 特性说明.....	19
5 规格.....	4	7.3 器件功能模式.....	19
5.1 绝对最大额定值.....	4	7.4 真值表.....	19
5.2 ESD 等级.....	4	8 应用和实施.....	20
5.3 建议运行条件.....	4	8.1 应用信息.....	20
5.4 热性能信息.....	4	8.2 典型应用.....	20
5.5 电气特性 ($V_{DD} = 5V \pm 10\%$).....	5	9 电源相关建议.....	22
5.6 电气特性 ($V_{DD} = 3.3V \pm 10\%$).....	7	10 布局.....	23
5.7 电气特性 ($V_{DD} = 1.8V \pm 10\%$).....	9	10.1 布局指南.....	23
5.8 电气特性 ($V_{DD} = 1.2V \pm 10\%$).....	11	10.2 布局示例.....	23
5.9 典型特性.....	13	11 器件和文档支持.....	24
6 参数测量信息.....	14	11.1 文档支持.....	24
6.1 导通电阻.....	14	11.2 接收文档更新通知.....	24
6.2 关断漏电流.....	14	11.3 支持资源.....	24
6.3 导通漏电流.....	15	11.4 商标.....	24
6.4 转换时间.....	15	11.5 静电放电警告.....	24
6.5 先断后合.....	16	11.6 术语表.....	24
6.6 电荷注入.....	16	12 修订历史记录.....	24
6.7 关断隔离.....	17	13 机械、封装和可订购信息.....	24
6.8 串扰.....	17		

4 引脚配置和功能



产品预发布

图 4-1. DBV 封装 6 引脚 SOT-23 顶视图

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
SEL	1	I	选择引脚：根据表 7-1 控制开关的状态。（逻辑低电平 = S1 至 D，逻辑高电平 = S2 至 D）
VDD	2	P	正电源。该引脚是正电源电势最高的引脚。为了可靠运行，在 V _{DD} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
GND	3	P	接地 (0V) 基准
S1	4	I/O	源极引脚 1。可以是输入或输出。
D	5	I/O	漏极引脚。可以是输入或输出。
S2	6	I/O	源极引脚 2。可以是输入或输出。

(1) I = 输入，O = 输出，I/O = 输入和输出，P = 电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ^{(1) (2)}

		最小值	最大值	单位
V_{DD}	电源电压	-0.5	6	V
V_{SEL}	逻辑控制输入引脚电压 (SEL)	-0.5	6	V
I_{SEL}	逻辑控制输入引脚电流 (SEL)	-30	30	mA
V_S 或 V_D	源极或漏极电压 (S_x 、 D)	-0.5	$V_{DD}+0.5$	V
I_S 或 I_D (CONT)	源极或漏极连续电流 (S_x 、 D)	-30	30	mA
T_{stg}	贮存温度	-65	150	°C
T_J	结温		150	°C

- (1) 超出绝对最大额定值下列出的应力可能会对器件造成永久性损坏。这些仅为应力等级，并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 代数约定，其中绝对值最大的负值为最小值，绝对值最大的正值为最大值。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 或 ANSI/ESDA/JEDEC JS-002, 所有引脚 ⁽²⁾	±750	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V_{DD}	电源电压	1.08		5.5	V
V_S 或 V_D	信号路径输入/输出电压 (源极或漏极引脚) (S_x 、 D)	0		V_{DD}	V
V_{SEL}	逻辑控制输入引脚电压 (SEL)	0		5.5	V
T_A	环境温度	-40		125	°C

5.4 热性能信息

热性能指标 ⁽¹⁾		TMUX1219-Q1	单位
		DBV (SOT-23)	
		6 引脚	
$R_{\theta JA}$	结至环境热阻	212.3	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	156.7	°C/W
$R_{\theta JB}$	结至电路板热阻	96.5	°C/W
Ψ_{JT}	结至顶部特征参数	80.7	°C/W
Ψ_{JB}	结至电路板特征参数	96.2	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

- (1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标应用报告](#)。

5.5 电气特性 ($V_{DD} = 5V \pm 10\%$)

在 $T_A = 25^\circ C$, $V_{DD} = 5V$ 时 (除非另有说明)

参数		测试条件	TA	最小值	典型值	最大值	单位
模拟开关							
R _{ON}	导通电阻	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C		3		Ω
			-40°C 至 +85°C			5	Ω
			-40°C 至 +125°C			6	Ω
Δ R _{ON}	通道间的导通电阻匹配	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C		0.15		Ω
			-40°C 至 +85°C			0.4	Ω
			-40°C 至 +125°C			1	Ω
R _{ON} FLAT	导通电阻平坦度	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C		1.5		Ω
			-40°C 至 +85°C			2	Ω
			-40°C 至 +125°C			3	Ω
I _{S(OFF)}	源极关断漏电流 ⁽¹⁾	V _{DD} = 5V 开关处于关断状态 V _D = 4.5V/1.5V V _S = 1.5V/4.5V 请参阅 ⁽¹⁾	25°C		±5		nA
			-40°C 至 +85°C	-25		25	nA
			-40°C 至 +125°C	-40		40	nA
I _{D(ON)} I _{S(ON)}	通道导通漏电流	V _{DD} = 5V 开关处于导通状态 V _D = V _S = 4.5V/1.5V 请参阅 ⁽¹⁾	25°C		±15		nA
			-40°C 至 +85°C	-50		50	nA
			-40°C 至 +125°C	-80		80	nA
逻辑输入 (SEL)							
V _{IH}	输入逻辑高电平		-40°C 至 +125°C	1.49		5.5	V
V _{IL}	输入逻辑低电平		-40°C 至 +125°C	0		0.87	V
I _{IH} I _{IL}	输入漏电流		25°C		±0.005		μA
I _{IH} I _{IL}	输入漏电流		-40°C 至 +125°C			±0.05	μA
C _{IN}	逻辑输入电容		25°C		1		pF
C _{IN}	逻辑输入电容		-40°C 至 +125°C			2	pF
电源							
I _{DD}	V _{DD} 电源电流	逻辑输入 = 0V 或 5.5V	25°C		0.003		μA
			-40°C 至 +125°C			1.5	μA

在 $T_A = 25^\circ\text{C}$, $V_{DD} = 5\text{V}$ 时 (除非另有说明)

参数	测试条件	TA	最小值	典型值	最大值	单位
动态特性						
t_{TRAN}	通道间的切换时间	$V_S = 3\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	12		ns
			-40°C 至 +85°C		18	ns
			-40°C 至 +125°C		19	ns
t_{OPEN} (BBM)	先断后合时间	$V_S = 3\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	8		ns
			-40°C 至 +85°C	1		ns
			-40°C 至 +125°C	1		ns
Q_C	电荷注入	$V_D = 1\text{V}$, $R_S = 0\Omega$, $C_L = 1\text{nF}$, 请参阅(1)	25°C	-10		pC
O_{ISO}	关断隔离	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
X_{TALK}	串扰	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
BW	带宽	$R_L = 50\Omega$, $C_L = 5\text{pF}$ 请参阅(1)	25°C	250		MHz
C_{SOFF}	源极关断电容	$f = 1\text{MHz}$	25°C	7		pF
C_{SON} C_{DON}	导通电容	$f = 1\text{MHz}$	25°C	23		pF

(1) 当 V_S 为 4.5V 时 , V_D 为 1.5V。或者 , 当 V_S 为 1.5V , V_D 为 4.5V。

5.6 电气特性 ($V_{DD} = 3.3V \pm 10\%$)

在 $T_A = 25^\circ C$, $V_{DD} = 3.3V$ 时 (除非另有说明)

参数		测试条件	TA	最小值	典型值	最大值	单位
模拟开关							
R _{ON}	导通电阻	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C		5		Ω
			-40°C 至 +85°C			10	Ω
			-40°C 至 +125°C			12	Ω
Δ R _{ON}	通道间的导通电阻匹配	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C		0.15		Ω
			-40°C 至 +85°C			1	Ω
			-40°C 至 +125°C			1	Ω
R _{ON} FLAT	导通电阻平坦度	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C		3.5		Ω
			-40°C 至 +85°C			4	Ω
			-40°C 至 +125°C			5	Ω
I _{S(OFF)}	源极关断漏电流 ⁽¹⁾	V _{DD} = 3.3V 开关处于关断状态 V _D = 3V/1V V _S = 1V/3V 请参阅 ⁽¹⁾	25°C		±5		nA
			-40°C 至 +85°C	-25		25	nA
			-40°C 至 +125°C	-40		40	nA
I _{D(ON)} I _{S(ON)}	通道导通漏电流	V _{DD} = 3.3V 开关处于导通状态 V _D = V _S = 3V/1V 请参阅 ⁽¹⁾	25°C		±15		nA
			-40°C 至 +85°C	-50		50	nA
			-40°C 至 +125°C	-80		80	nA
逻辑输入 (SEL)							
V _{IH}	输入逻辑高电平		-40°C 至 +125°C	1.35		5.5	V
V _{IL}	输入逻辑低电平		-40°C 至 +125°C	0		0.8	V
I _{IH} I _{IL}	输入漏电流		25°C		±0.005		μA
I _{IH} I _{IL}	输入漏电流		-40°C 至 125°C			±0.05	μA
C _{IN}	逻辑输入电容		25°C		1		pF
C _{IN}	逻辑输入电容		-40°C 至 +125°C			2	pF
电源							
I _{DD}	V _{DD} 电源电流	逻辑输入 = 0V 或 5.5V	25°C		0.003		μA
			-40°C 至 +125°C			0.8	μA

在 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$ 时 (除非另有说明)

参数	测试条件	TA	最小值	典型值	最大值	单位
动态特性						
t_{TRAN}	通道间的切换时间	$V_S = 2\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	14		ns
			-40°C 至 +85°C	20		ns
			-40°C 至 +125°C	21		ns
t_{OPEN} (BBM)	先断后合时间	$V_S = 2\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	9		ns
			-40°C 至 +85°C	1		ns
			-40°C 至 +125°C	1		ns
Q_C	电荷注入	$V_D = 1\text{V}$, $R_S = 0\Omega$, $C_L = 1\text{nF}$, 请参阅(1)	25°C	-6		pC
O_{ISO}	关断隔离	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
X_{TALK}	串扰	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
BW	带宽	$R_L = 50\Omega$, $C_L = 5\text{pF}$ 请参阅(1)	25°C	250		MHz
C_{SOFF}	源极关断电容	$f = 1\text{MHz}$	25°C	7		pF
C_{SON} C_{DON}	导通电容	$f = 1\text{MHz}$	25°C	23		pF

(1) 当 V_S 为 3V 时, V_D 为 1V。或者, 当 V_S 为 1V, V_D 为 3V。

5.7 电气特性 ($V_{DD} = 1.8V \pm 10\%$)

在 $T_A = 25^\circ C$, $V_{DD} = 1.8V$ 时 (除非另有说明)

参数		测试条件	TA	最小值	典型值	最大值	单位
模拟开关							
R _{ON}	导通电阻	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C	40			Ω
			-40°C 至 +85°C	80		Ω	
			-40°C 至 +125°C	80		Ω	
Δ R _{ON}	通道间的导通电阻匹配	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C	0.4			Ω
			-40°C 至 +85°C	1.5		Ω	
			-40°C 至 +125°C	1.5		Ω	
I _{S(OFF)}	源极关断漏电流 ⁽¹⁾	V _{DD} = 1.98V 开关处于关断状态 V _D = 1.62V/1V V _S = 1V/1.62V 请参阅 ⁽¹⁾	25°C	±5			nA
			-40°C 至 +85°C	-25	25	nA	
			-40°C 至 +125°C	-40	40	nA	
I _{D(ON)} I _{S(ON)}	通道导通漏电流	V _{DD} = 1.98V 开关处于导通状态 V _D = V _S = 1.62V/1V 请参阅 ⁽¹⁾	25°C	±15			nA
			-40°C 至 +85°C	-50	50	nA	
			-40°C 至 +125°C	-80	80	nA	
逻辑输入 (SEL)							
V _{IH}	输入逻辑高电平		-40°C 至 +125°C	1.07		5.5	V
V _{IL}	输入逻辑低电平		-40°C 至 +125°C	0		0.68	V
I _{IH} I _{IL}	输入漏电流		25°C	±0.005			μA
I _{IH} I _{IL}	输入漏电流		-40°C 至 +125°C	±0.05			μA
C _{IN}	逻辑输入电容		25°C	1			pF
C _{IN}	逻辑输入电容		-40°C 至 +125°C			2	pF
电源							
I _{DD}	V _{DD} 电源电流	逻辑输入 = 0V 或 5.5V	25°C	0.001			μA
			-40°C 至 +125°C	0.6		μA	

在 $T_A = 25^\circ\text{C}$, $V_{DD} = 1.8\text{V}$ 时 (除非另有说明)

参数	测试条件	TA	最小值	典型值	最大值	单位
动态特性						
t_{TRAN}	通道间的转换时间	$V_S = 1\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	28		ns
			-40°C 至 +85°C	44		ns
			-40°C 至 +125°C	44		ns
t_{OPEN} (BBM)	先断后合时间	$V_S = 1\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	16		ns
			-40°C 至 +85°C	1		ns
			-40°C 至 +125°C	1		ns
Q_C	电荷注入	$V_D = 1\text{V}$, $R_S = 0\Omega$, $C_L = 1\text{nF}$, 请参阅(1)	25°C	-3		pC
O_{ISO}	关断隔离	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
X_{TALK}	串扰	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
BW	带宽	$R_L = 50\Omega$, $C_L = 5\text{pF}$	25°C	250		MHz
C_{SOFF}	源极关断电容	$f = 1\text{MHz}$	25°C	7		pF
C_{SON} C_{DON}	导通电容	$f = 1\text{MHz}$	25°C	23		pF

(1) 当 V_S 为 1.62V 时 , V_D 为 1V。或者 , 当 V_S 为 1V , V_D 为 1.62V。

5.8 电气特性 ($V_{DD} = 1.2V \pm 10\%$)

在 $T_A = 25^\circ C$, $V_{DD} = 1.2V$ 时 (除非另有说明)

参数		测试条件	TA	最小值	典型值	最大值	单位
模拟开关							
R _{ON}	导通电阻	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C	70			Ω
			-40°C 至 +85°C	105		Ω	
			-40°C 至 +125°C	105		Ω	
Δ R _{ON}	通道间的导通电阻匹配	V _S = 0V 至 V _{DD} I _{SD} = 10mA 请参阅 ⁽¹⁾	25°C	0.4			Ω
			-40°C 至 +85°C	1.5		Ω	
			-40°C 至 +125°C	1.5		Ω	
I _{S(OFF)}	源极关断漏电流 ⁽¹⁾	V _{DD} = 1.32V 开关处于关断状态 V _D = 1V/0.8V V _S = 0.8V/1V 请参阅 ⁽¹⁾	25°C	±5			nA
			-40°C 至 +85°C	-25	25	nA	
			-40°C 至 +125°C	-40	40	nA	
I _{D(ON)} I _{S(ON)}	通道导通漏电流	V _{DD} = 1.32V 开关处于导通状态 V _D = V _S = 1V/0.8V 请参阅 ⁽¹⁾	25°C	±15			nA
			-40°C 至 +85°C	-50	50	nA	
			-40°C 至 +125°C	-80	80	nA	
逻辑输入 (SEL)							
V _{IH}	输入逻辑高电平		-40°C 至 +125°C	0.96		5.5	V
V _{IL}	输入逻辑低电平		-40°C 至 +125°C	0		0.36	V
I _{IH} I _{IL}	输入漏电流		25°C	±0.005			μA
I _{IH} I _{IL}	输入漏电流		-40°C 至 +125°C	±0.05			μA
C _{IN}	逻辑输入电容		25°C	1			pF
C _{IN}	逻辑输入电容		-40°C 至 +125°C			2	pF
电源							
I _{DD}	V _{DD} 电源电流	逻辑输入 = 0V 或 5.5V	25°C	0.003			μA
			-40°C 至 +125°C	0.5		μA	

在 $T_A = 25^\circ\text{C}$, $V_{DD} = 1.2\text{V}$ 时 (除非另有说明)

参数	测试条件	TA	最小值	典型值	最大值	单位
动态特性						
t_{TRAN}	通道间的转换时间	$V_S = 1\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	55		ns
			-40°C 至 +85°C		190	ns
			-40°C 至 +125°C		190	ns
t_{OPEN} (BBM)	先断后合时间	$V_S = 1\text{V}$, $R_L = 200\Omega$, $C_L = 15\text{pF}$, 请参阅(1)	25°C	28		ns
			-40°C 至 +85°C	1		ns
			-40°C 至 +125°C	1		ns
Q_C	电荷注入	$V_D = 1\text{V}$, $R_S = 0\Omega$, $C_L = 1\text{nF}$, 请参阅(1)	25°C	-2		pC
O_{ISO}	关断隔离	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
X_{TALK}	串扰	$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 1\text{MHz}$ 请参阅(1)	25°C	-65		dB
		$R_L = 50\Omega$, $C_L = 5\text{pF}$ $f = 10\text{MHz}$ 请参阅(1)	25°C	-45		dB
BW	带宽	$R_L = 50\Omega$, $C_L = 5\text{pF}$	25°C	250		MHz
C_{SOFF}	源极关断电容	$f = 1\text{MHz}$	25°C	7		pF
C_{SON} C_{DON}	导通电容	$f = 1\text{MHz}$	25°C	23		pF

(1) 当 V_S 为 1V 时 , V_D 为 0.8V。或者 , 当 V_S 为 0.8V , V_D 为 1V。

5.9 典型特性

在 $T_A = 25^\circ\text{C}$, $V_{DD} = 5\text{V}$ 时 (除非另有说明)

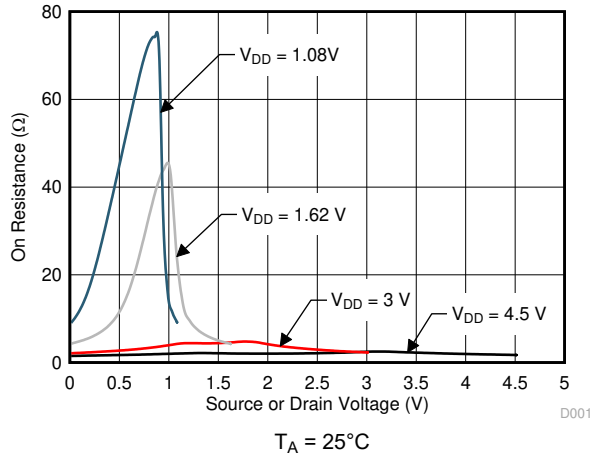


图 5-1. 导通电阻与源极或漏极电压之间的关系

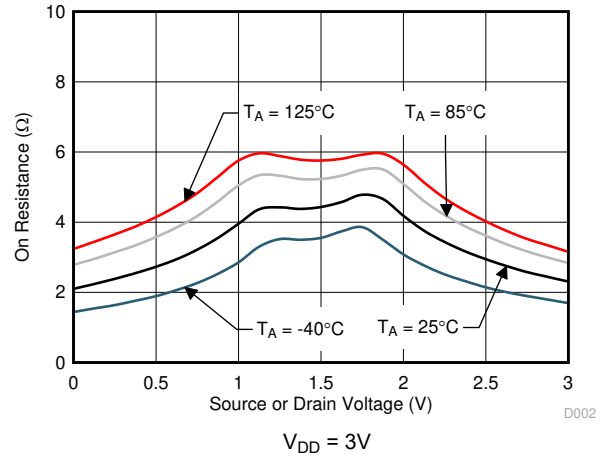


图 5-2. 导通电阻与源极或漏极电压之间的关系

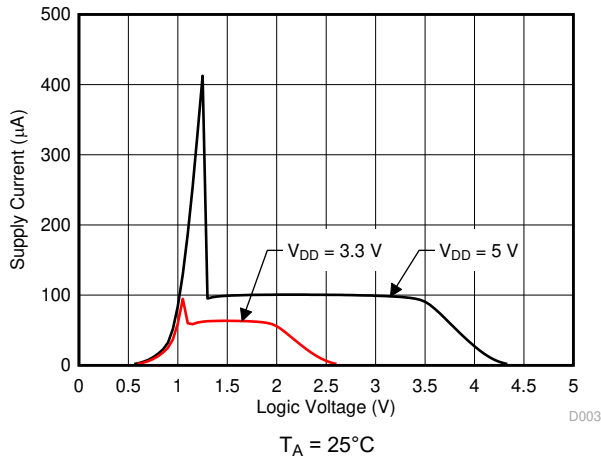


图 5-3. 电源电流与逻辑电压间的关系

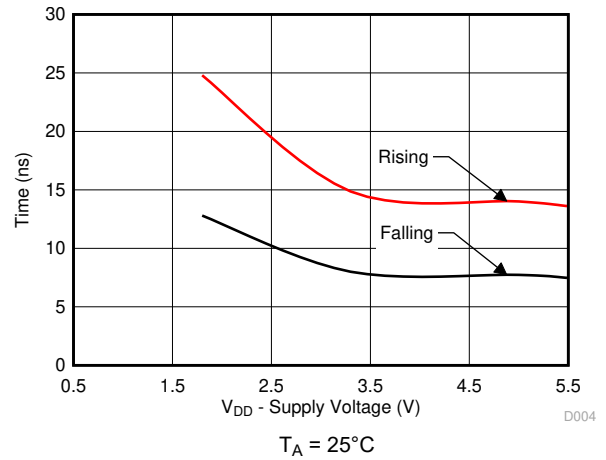


图 5-4. $T_{\text{transition}}$ 与电源电压之间的关系

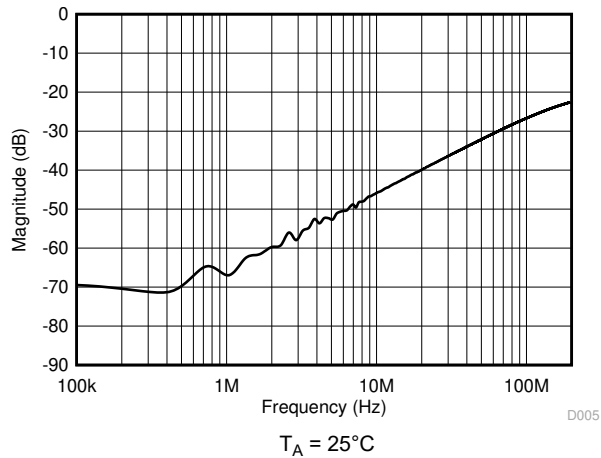


图 5-5. 串扰和关断隔离与频率之间的关系

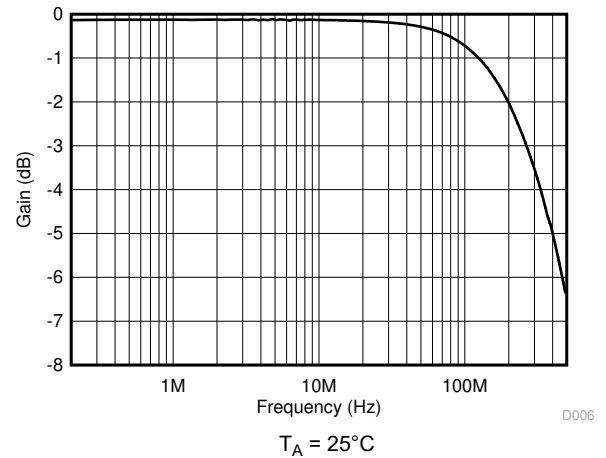


图 5-6. 频率响应

6 参数测量信息

6.1 导通电阻

器件的导通电阻是器件源极 (Sx) 和漏极 (D) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。符号 R_{ON} 用于表示导通电阻。图 6-1 展示了用于测量 R_{ON} 的测量设置。电压 (V) 和电流 (I_{SD}) 可通过此设置进行测量，而 R_{ON} 可通过 $R_{ON} = V/I_{SD}$ 来计算：

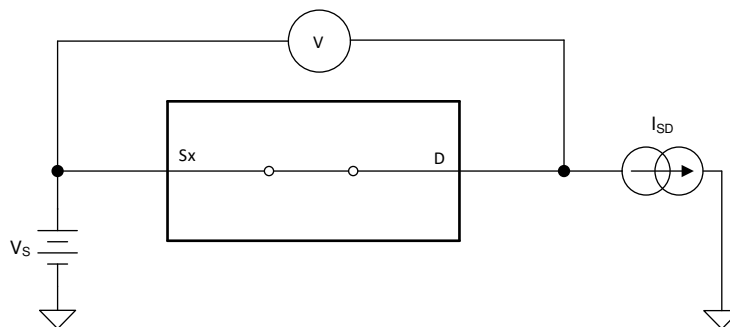


图 6-1. 导通电阻测量设置

6.2 关断漏电流

源极漏电流定义为开关断开时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(OFF)}$ 表示。

图 6-2 展示了用于测量关断漏电流的设置。

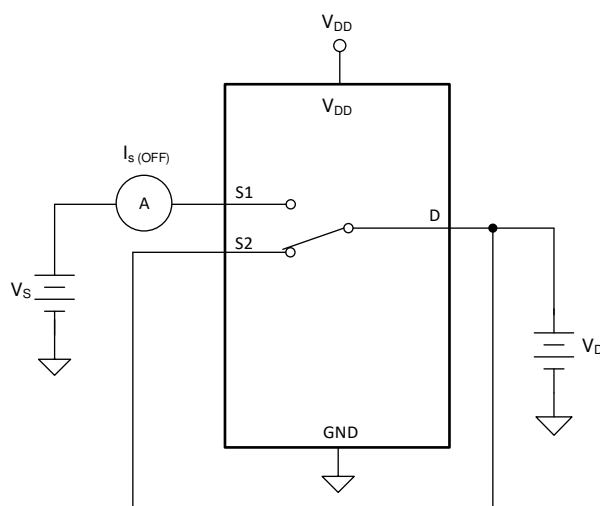


图 6-2. 关断漏电流测量设置

6.3 导通漏电流

源极导通漏电流定义为开关闭合时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(ON)}$ 表示。

漏极导通漏电流定义为开关闭合时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(ON)}$ 表示。

在测量期间，源极引脚或漏极引脚均保持悬空。图 6-3 展示了用于测量导通漏电流（用 $I_{S(ON)}$ 或 $I_{D(ON)}$ 表示）的电路。

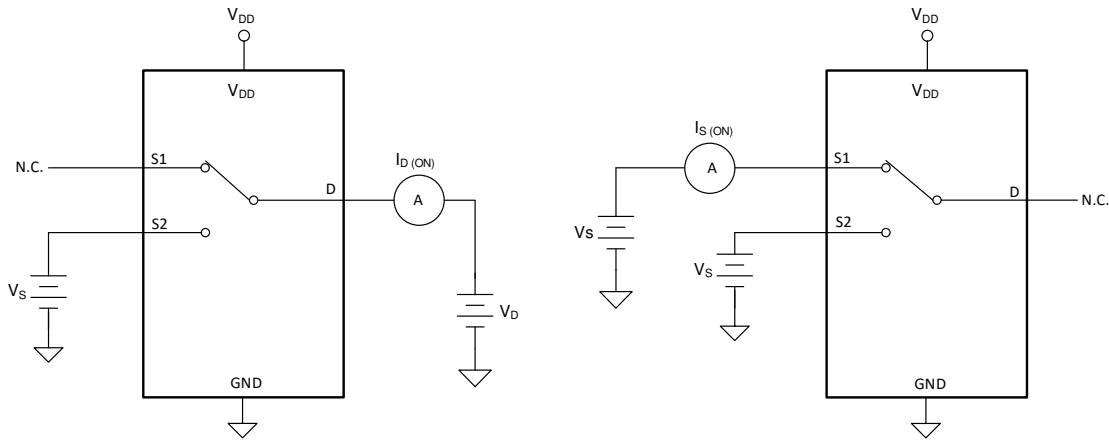


图 6-3. 导通漏电流测量设置

6.4 转换时间

转换时间定义为在逻辑控制信号上升或下降至超过逻辑阈值后器件输出上升或下降 10% 所需的时间。10% 转换测量值用于提供器件的时序。然后，系统级时序可以考虑到由负载电阻和负载电容所增加的时间常数。图 6-4 展示了用于测量转换时间（用符号 $t_{\text{TRANSITION}}$ 表示）的设置。

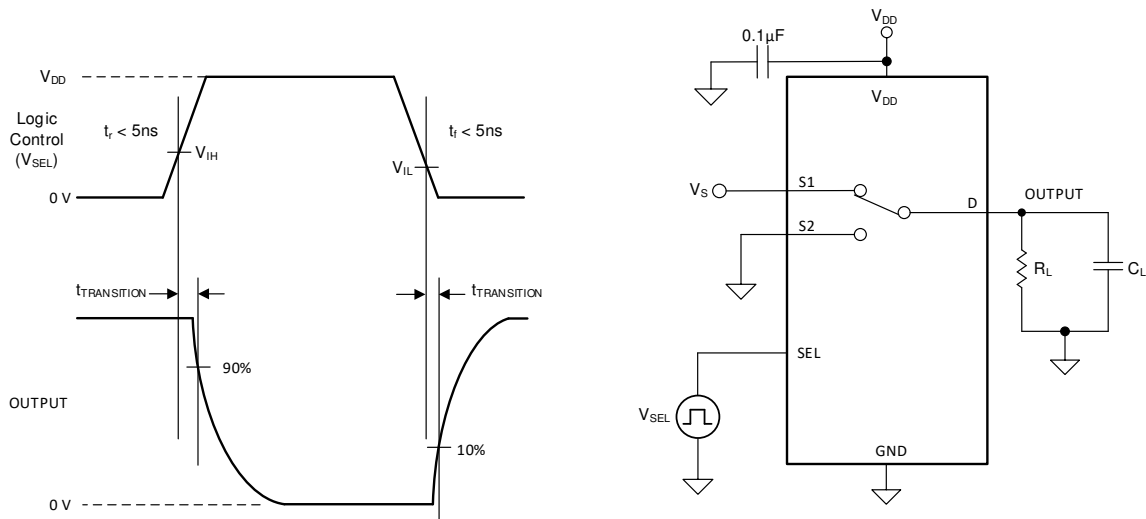


图 6-4. 转换时间测量设置

6.5 先断后合

先断后合延迟是一项安全功能，可防止在开关器件时连接两个输入。输出首先断开与导通状态开关的连接，然后与下一个导通状态开关建立连接。*断开* 和 *闭合* 之间的延时时间称为先断后合延迟。图 6-5 展示了用于测量先断后合延迟（用符号 $t_{\text{OPEN(BBM)}}$ 表示）的设置。

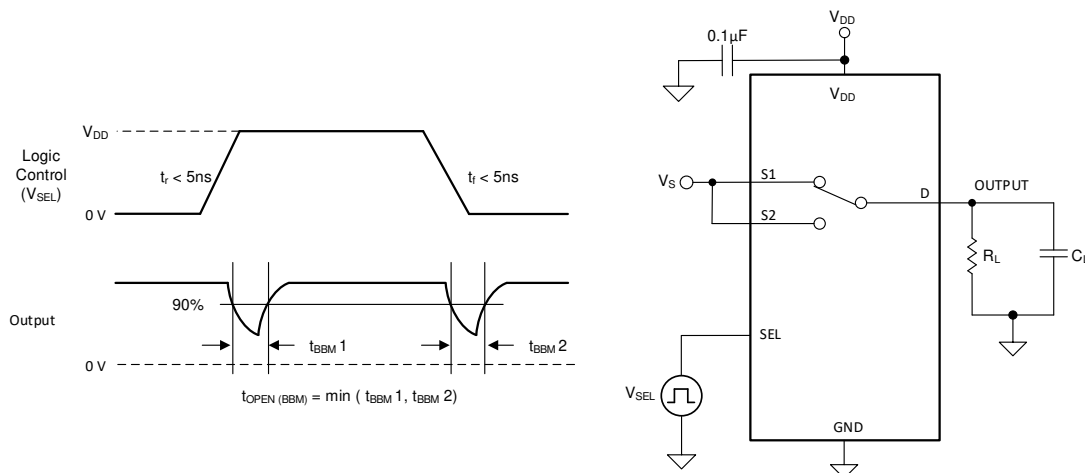


图 6-5. 先断后合延迟测量设置

6.6 电荷注入

TMUX1219-Q1 具有传输门拓扑。NMOS 和 PMOS 晶体管之间电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_C 表示。图 6-6 展示了用于测量从漏极 (D) 到源极 (Sx) 的电荷注入的设置。

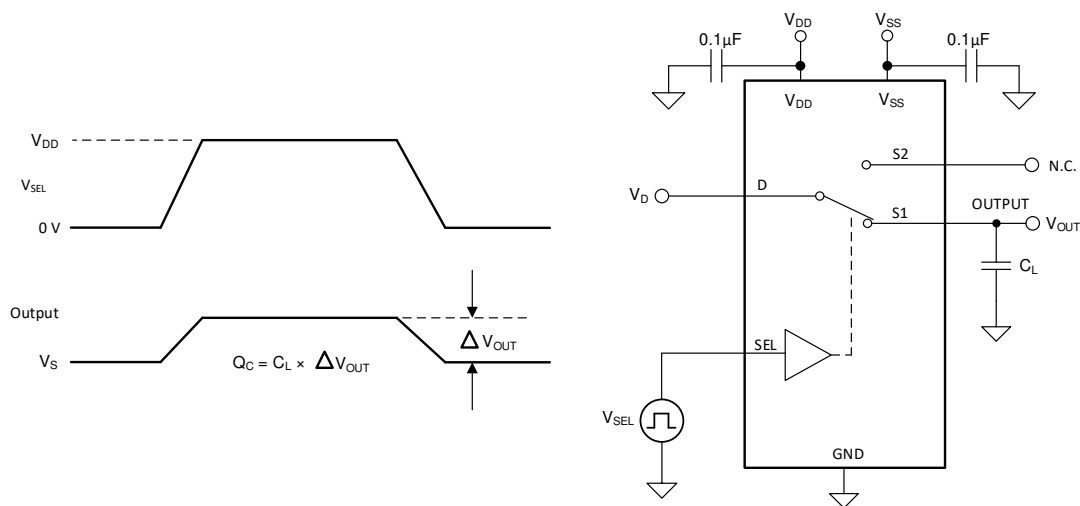


图 6-6. 电荷注入测量设置

6.7 关断隔离

关断隔离定义为器件的漏极引脚 (D) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。图 6-7 展示了用于测量关断隔离的设置和用于计算关断隔离的公式。

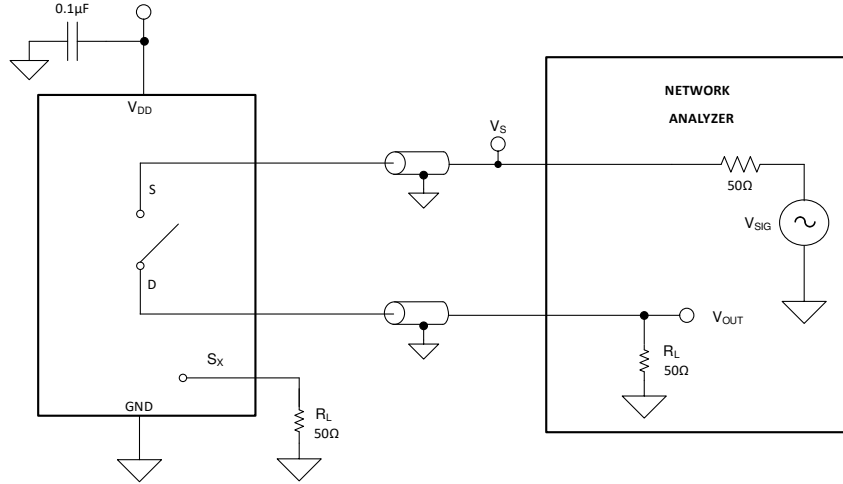


图 6-7. 关断隔离测量设置

$$\text{Off Isolation} = 20 \cdot \text{Log} \left(\frac{V_{\text{OUT}}}{V_S} \right) \quad (1)$$

6.8 串扰

串扰定义为另一通道的漏极引脚 (D) 处的信号与开启通道的源极引脚 (Sx) 上施加的信号之比。图 6-8 展示了用于测量串扰的设置和用于计算串扰的公式。

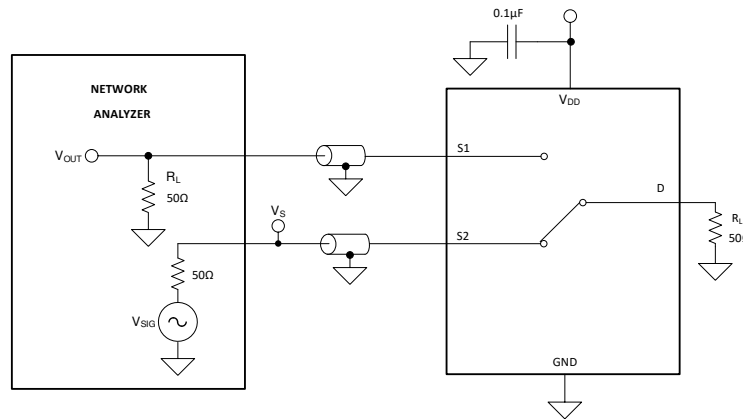


图 6-8. 串扰测量设置

$$\text{Channel-to-Channel Crosstalk} = 20 \cdot \text{Log} \left(\frac{V_{\text{OUT}}}{V_S} \right) \quad (2)$$

6.9 带宽

带宽定义为当输入施加到开启通道的源极引脚 (Sx) 且输出在器件的漏极引脚 (D) 处测量时衰减小于 3dB 的频率范围。图 6-9 展示了用于测量带宽的设置。

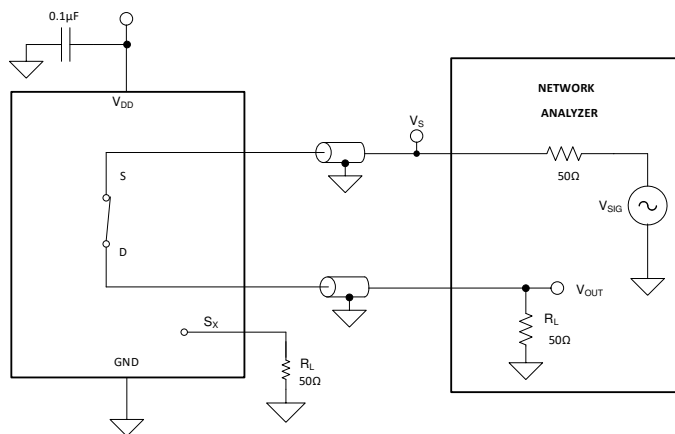


图 6-9. 带宽测量设置

7 详细说明

7.1 功能方框图

TMUX1219-Q1 是一款 2:1 (SPDT) 单通道开关，其输入由单选 (SEL) 控制引脚进行控制。

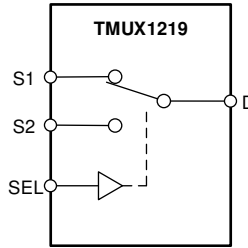


图 7-1. TMUX1219-Q1 功能方框图

7.2 特性说明

7.2.1 双向运行

TMUX1219-Q1 从源极 (Sx) 到漏极 (D) 或从漏极 (D) 到源极 (Sx) 的导电性能同样出色。该器件在两个方向上都有非常相似的特性，并支持模拟和数字信号。

7.2.2 轨到轨运行

TMUX1219-Q1 的有效信号路径输入/输出电压范围为 GND 至 V_{DD} 。

7.2.3 1.8V 逻辑兼容输入

对于逻辑控制输入 (SEL)，TMUX1219-Q1 具备 1.8V 逻辑兼容控制。逻辑输入阈值随电源而变化，但在 5.5V 电源电压下工作时仍提供 1.8V 逻辑控制。1.8V 逻辑电平输入支持 TMUX1219-Q1 连接具有较低逻辑 I/O 电源轨的处理器，并且无需外部转换器，从而节省了空间和 BOM 成本。有关 1.8V 逻辑实现的更多信息，请参阅[使用 1.8V 逻辑多路复用器和开关简化设计](#)。

7.2.4 失效防护逻辑

TMUX1219-Q1 在控制输入引脚 (SEL) 上支持失效防护逻辑，因此无论电源引脚的状态如何，均支持高达 5.5V 的工作电压。此特性允许在电源引脚之前对控制引脚施加电压，从而保护器件免受潜在的损坏。失效防护逻辑无需在逻辑控制引脚上进行电源时序控制，从而更大幅度地降低了系统复杂性。例如，失效防护逻辑特性允许在 $V_{DD} = 0V$ 时将 TMUX1219-Q1 的选择引脚斜升至 5.5V。此外，该特性可在 $V_{DD} = 1.2V$ 的条件下运行 TMUX1219-Q1，同时允许这些选择引脚接受另一个器件高达 5.5V 的逻辑电平。

7.3 器件功能模式

TMUX1219-Q1 的选择 (SEL) 引脚控制哪个源极通道连接到器件的漏极。未选择信号路径时，该源极引脚处于高阻抗模式 (高阻态)。控制引脚可高达 5.5V。

7.4 真值表

表 7-1. TMUX1219-Q1 真值表

控制逻辑 (SEL)	所选择的连接到漏极 (D) 引脚的源极 (Sx)
0	S1
1	S2

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TMUX12xx 系列可在宽工作电源电压范围 (1.08V 至 5.5V) 内提供良好的系统性能。这些器件包括 1.8V 逻辑兼容控制输入引脚，支持在具有 1.8V I/O 电源轨的系统中运行。此外，控制输入引脚还支持失效防护逻辑，无论电源引脚的状态如何，该逻辑都支持在高达 5.5V 的电压下运行。该保护可以防止逻辑引脚对电源轨反向供电。TMUX12xx 通用多路复用器和开关系列的这些特性可以减少系统复杂性、缩小电路板尺寸并降低总体系统成本。

8.2 典型应用

8.2.1 可切换的运算放大器增益设置

TMUX1219-Q1 的一个示例应用是将运算放大器从单位增益设置更改为反相放大器配置。利用开关，可使系统具有可配置的增益，并允许在整个电路板上使用相同的架构来适应系统的各种输入。图 8-1 显示了为增益设置应用配置的 TMUX1219-Q1。

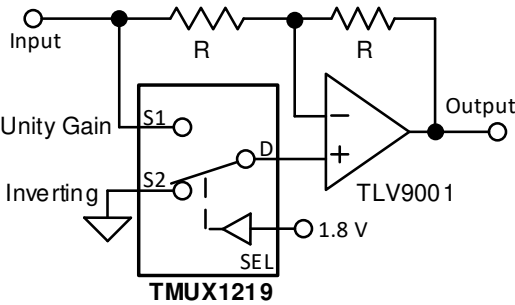


图 8-1. 可切换的运算放大器增益设置

8.2.1.1 设计要求

该设计示例使用表 8-1 中列出的参数。

表 8-1. 设计参数

参数	值
输入信号	0V 至 2.75V
多路复用器电源 (V _{DD})	2.75V
运算放大器电源 (V ₊ /V ₋)	±2.75V
多路复用器 I/O 信号范围	0V 至 V _{DD} (轨至轨)
控制逻辑阈值	1.8V 兼容, 高达 5.5V

8.2.1.2 详细设计过程

图 8-1 中显示的应用演示了如何使用单个控制输入在增益设置 -1 和 +1 之间进行切换。如果不需要在反相和单位增益之间进行切换，则可以在反馈路径中使用 TMUX1219-Q1 来选择不同的反馈电阻器并提供可扩展的增益设置，以实现可配置信号调节。

TMUX1219-Q1 无需任何外部元件（电源去耦电容器除外）即可运行。建议选择引脚使用弱下拉或上拉电阻器，从而使选择引脚的输入处于已知状态。开关的所有输入必须处于 TMUX1219-Q1 的建议运行条件范围内，包括信号范围和持续电流。对于该电源电压为 2.75V 的设计，信号范围可以为 0V 至 2.75V，最大持续电流可以为 30mA。

8.2.1.3 应用曲线

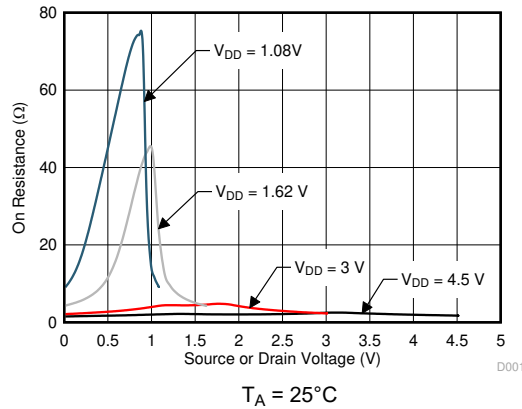


图 8-2. 导通电阻与源极或漏极电压之间的关系

8.2.2 功率放大器输入控制

TMUX1219-Q1 的另一个应用是功率放大器输入控制。利用开关，系统可以控制 DAC 何时连接到功率放大器，并且可以通过将栅极切换至 GND 来停止偏置功率放大器。图 8-3 显示了为功率放大器控制配置的 TMUX1219-Q1。

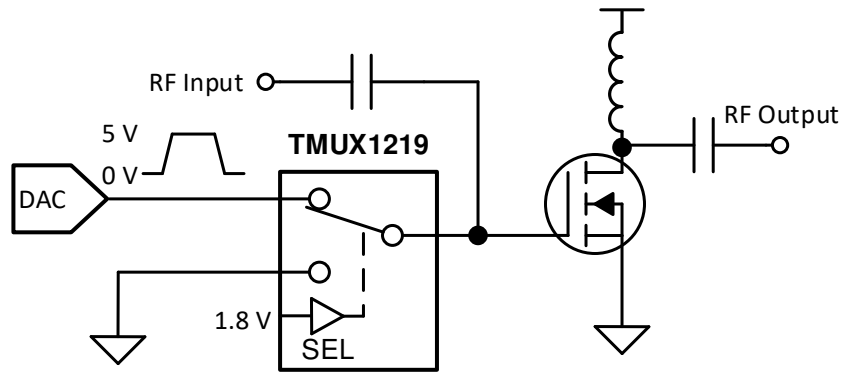


图 8-3. 功率放大器输入控制

8.2.2.1 设计要求

该设计示例使用表 8-1 中列出的参数。

表 8-2. 设计参数

参数	值
电源 (V_{DD})	5V
多路复用器 I/O 信号范围	0V 至 V_{DD} (轨至轨)
控制逻辑阈值	1.8V 兼容, 高达 5.5V

8.2.2.2 详细设计过程

图 8-3 中显示的应用演示了如何使用单个控制输入在 DAC 输出和 GND 之间进行切换以控制功率放大器。DAC 输出用于偏置功率放大器的栅极, 可以使用开关的选择引脚从电路上断开该输出。TMUX1219-Q1 可在控制输入端支持 1.8V 逻辑信号, 从而实现该器件与 FPGA 或 MCU 的低逻辑控制相连接。TMUX1219-Q1 无需任何外部元件 (电源去耦电容器除外) 即可运行。建议选择引脚使用弱下拉或上拉电阻器, 从而使选择引脚的输入处于已知状态。开关的所有输入必须处于 TMUX1219-Q1 的建议运行条件范围内, 包括信号范围和持续电流。对于该电源电压为 5V 的设计, 信号范围可以为 0V 至 5V, 最大持续电流可以为 30mA。

8.2.2.3 应用曲线

该应用的一个关键参数是器件的转换时间。更快的转换时间使系统能够以更快的速率在输入源之间切换, 并使输出稳定至最终值。TMUX1219-Q1 具有随电源电压变化的转换时间, 如图 8-4 所示

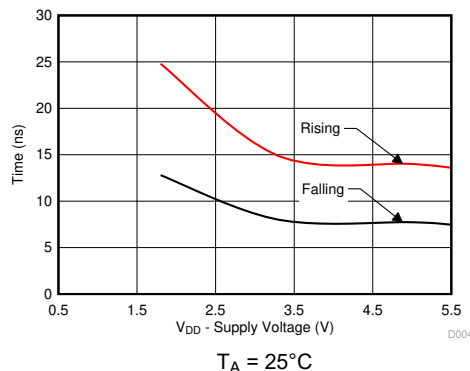


图 8-4. $T_{\text{transition}}$ 与电源电压之间的关系

9 电源相关建议

TMUX1219-Q1 在 1.08V 到 5.5V 的宽电源电压范围内运行。请勿超过绝对最大额定值, 因为应力超出列出的额定值可能会对器件造成永久损坏。

电源旁路可提高噪声容限并防止开关噪声从 V_{DD} 电源传播到其他元件。良好的电源去耦对于实现卓越性能至关重要。为提高电源噪声抗扰度, 请在 V_{DD} 和地之间使用 0.1 μF 至 10 μF 的电源去耦电容器。使用低阻抗接头将旁路电容器放置在尽可能靠近器件电源引脚的位置。TI 建议使用多层陶瓷贴片电容 (MLCC) 提供等效串联电阻 (ESR) 和电感 (ESL) 特性, 从而实现电源去耦。对于敏感度较高或在恶劣噪声环境中使用的系统, 避免使用过孔将电容与器件引脚相连, 以获得出色的噪声抗扰度。并行使用多个过孔可降低总电感值并且有利于与接地层相连。

10 布局

10.1 布局指南

10.1.1 布局信息

当 PCB 布线以 90° 角拐角时，会发生反射。反射的主要原因是布线宽度发生了变化。在拐角的顶点，布线宽度增加到原来宽度的 1.414 倍。这种增加会影响传输线特性，尤其是导致反射的布线的分布式电容和自感特性。并非所有 PCB 布线都是直线，因此某些布线必须拐角。图 10-1 展示了渐入佳境的圆角技术。只有最后一个示例（理想）保持恒定的布线宽度并能够更大限度地减少反射。

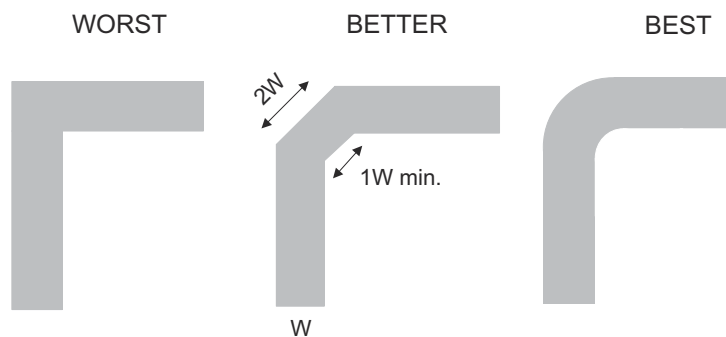


图 10-1. 布线示例

使用较少的过孔和拐角路由高速信号可减少信号反射和阻抗变化。当必须使用过孔时，增加其周边的间隙尺寸以降低其电容。每一过孔均为信号传输线引入了非连续性，并增加了电路板其他层的干扰几率。设计测试点时要小心，不建议在高频下使用穿孔引脚。

图 10-2 显示了采用 TMUX1219-Q1 的 PCB 布局示例。一些重要注意事项有：

- 使用一个 0.1μF 电容器对 V_{DD} 引脚进行去耦，该电容器尽可能靠近引脚放置。确保电容器额定电压足以满足 V_{DD} 电源的要求。
- 尽可能缩短输入线路。
- 使用实心接地平面有助于降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线 with 模拟引线交叉，仅在必要时以垂直交叉方式布线。

10.2 布局示例

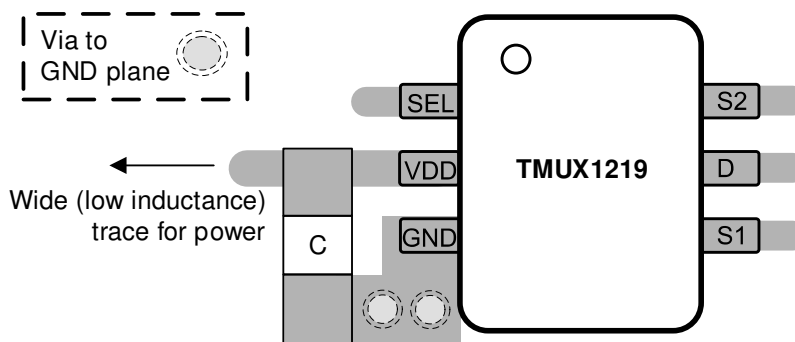


图 10-2. TMUX1219-Q1 布局示例

11 器件和文档支持

11.1 文档支持

11.1.1 相关文档

德州仪器 (TI)，[使用低 CON 多路复用器改善稳定性问题](#)。

德州仪器 (TI)，[使用 1.8V 逻辑多路复用器和开关简化设计](#)。

德州仪器 (TI)，[利用关断保护信号开关消除电源时序](#)。

德州仪器 (TI)，[高电压模拟多路复用器的系统级保护](#)。

11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

11.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
September 2024	*	初始发行版

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMUX1219DBVRQ1	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3GUT
TMUX1219DBVRQ1.A	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3GUT

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TMUX1219-Q1 :

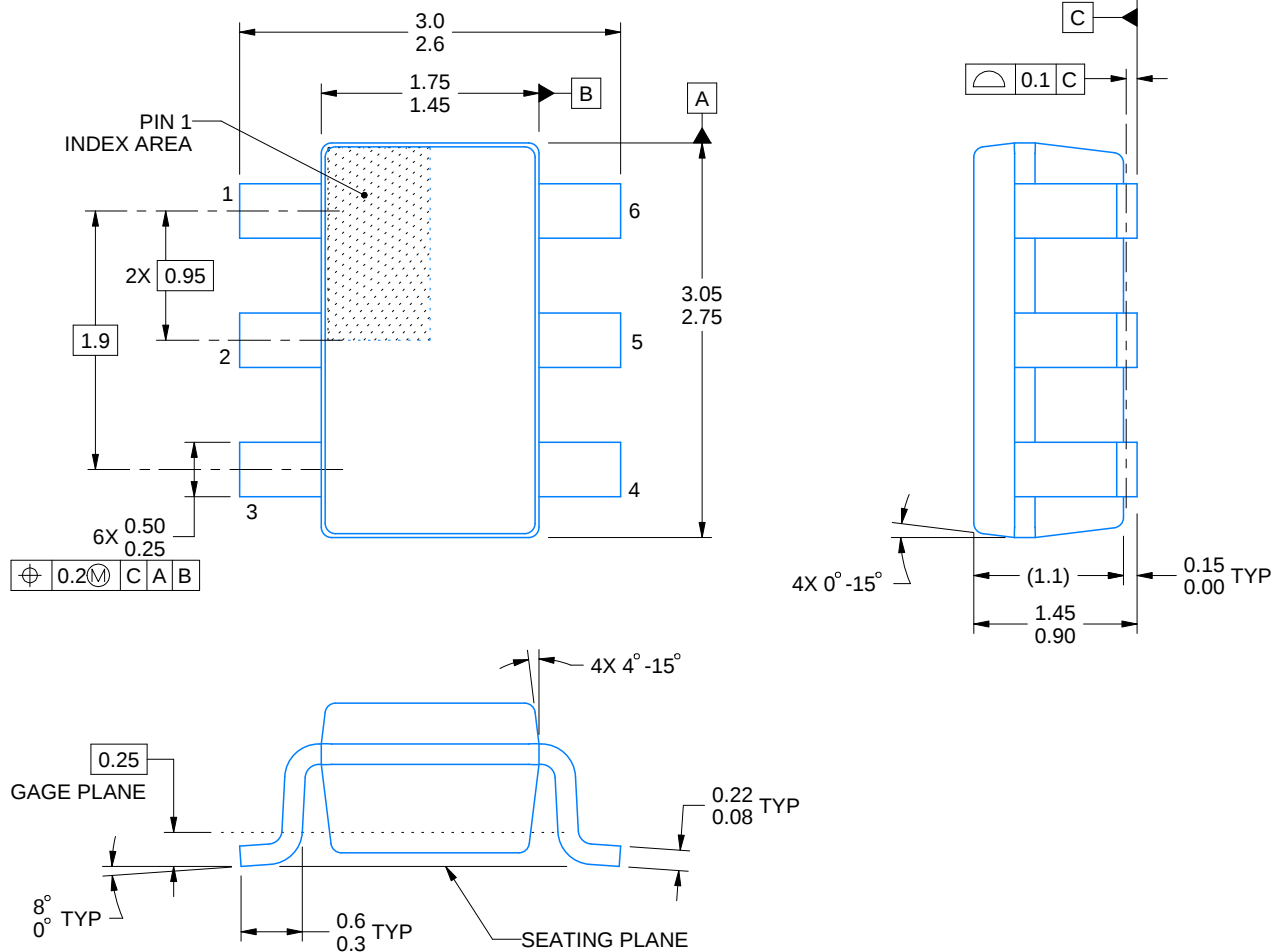
- Catalog : [TMUX1219](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

DBV0006A**PACKAGE OUTLINE****SOT-23 - 1.45 mm max height**

SMALL OUTLINE TRANSISTOR



4214840/G 08/2024

NOTES:

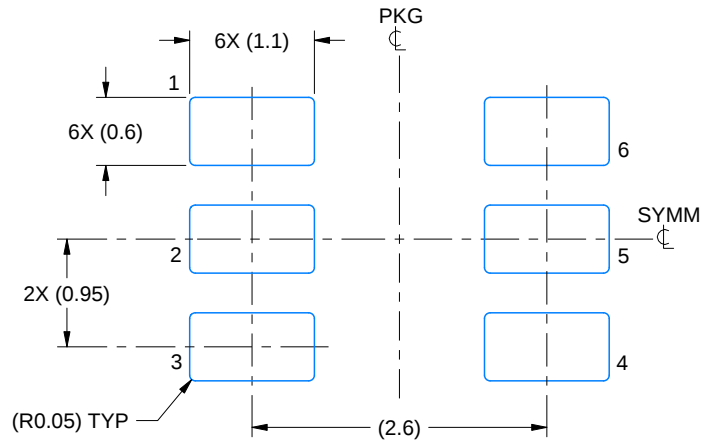
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Reference JEDEC MO-178.

EXAMPLE BOARD LAYOUT

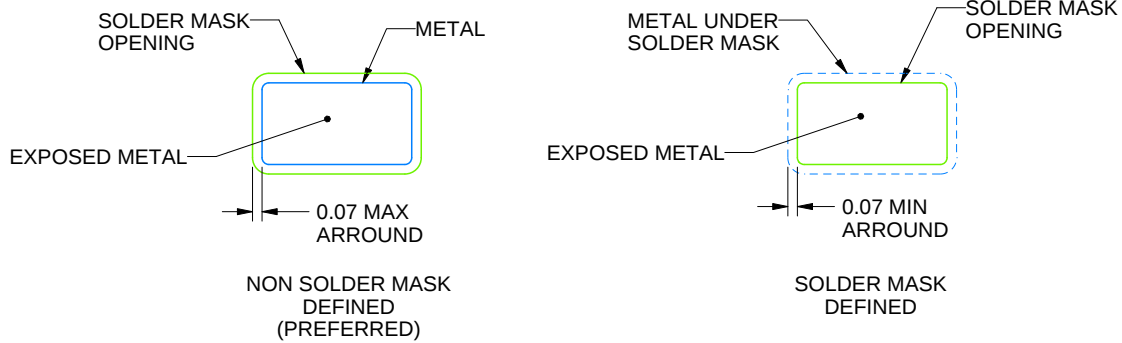
DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

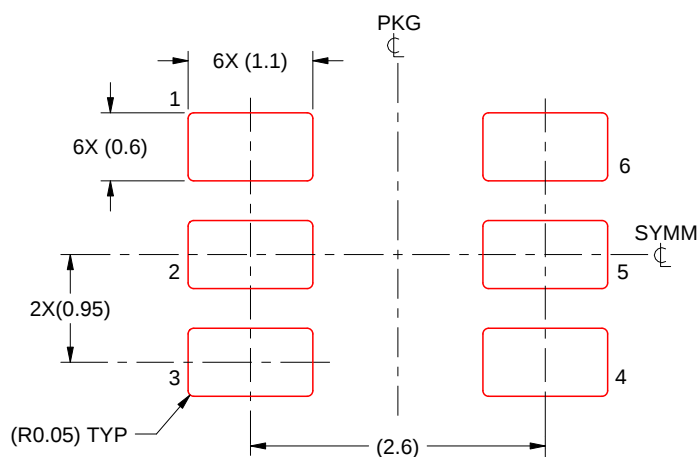
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](https://www.ti.com) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月