TEXAS INSTRUMENTS
TLVM13660
ZHCSOX9 – APRIL 2022

TLVM13660 高密度、3V 至 36V 输入、1V 至 6V 输出、6A 同步降压直流/直流电源模块采用增强型 HotRod™ QFN 封装

1 特性

- 多功能 同步降压直流/直流电源模块
  - 集成 MOSFET、电感器和控制器
  - 3 V 至 36 V 的宽输入电压范围
  - 可调节输出电压范围为 1V 至 6V，在整个温度范围具有 1% 的设定点精度
  - 5.0mm × 5.5mm × 4mm 超模压塑料封装
  - 具有 –40°C 至 125°C 的结温范围
  - 可在 200 kHz 至 2.2 MHz 范围内调节频率
  - 负输出电压应用功能
- 在整个负载范围内具有超高效率
  - 95%+ 峰值效率
  - 具有用于提升效率的外部偏置选项
  - 关断时的静态电流为 0.6 µA（典型值）
  - 6A 负载下的典型压降为 0.8V
- 超低的传导和辐射 EMI 信号
  - 具有双输入路径和集成电容器的低噪声封装可降低开关振铃
  - 电阻器可调开关节点压摆率
  - 恒定频率 FPWM 运行模式
  - 符合 CISPR 11 和 32 B 类发射要求
- 适用于可扩展电源
  - 与 TLVM13640（36V、4A）引脚兼容
- 固有保护特性，可实现稳健设计
  - 精密使能输入和漏极开路 PGOOD 指示器（用于时序、控制和 V_{IN} UVLO）
  - 过流和热关断保护
- 使用 TLVM13660 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 测试和测量以及航天和国防
- 工厂自动化和控制
- 降压和反相降压/升压电源

3 说明

TLVM13660 源自同步降压模块系列，是一款高度集成的 36V、6A 直流/直流解决方案，集成了多个功率 MOSFET、一个屏蔽式电感器和多个无源器件，并采用增强型 HotRod™ QFN 封装。该模块的 VIN 和 VOUT 引脚位于封装的边角处，可优化输入和输出电容器的放置。模块下方具有四个较大的散热焊盘，可在制造过程中实现简单布局和轻松处理。

TLVM13660 具有 1V 到 6V 的输出电压，旨在快速、轻松实现小尺寸 PCB 的低 EMI 设计。总体解决方案仅需四个外部元件，并且省去了设计流程中的磁性和补偿元件选择过程。

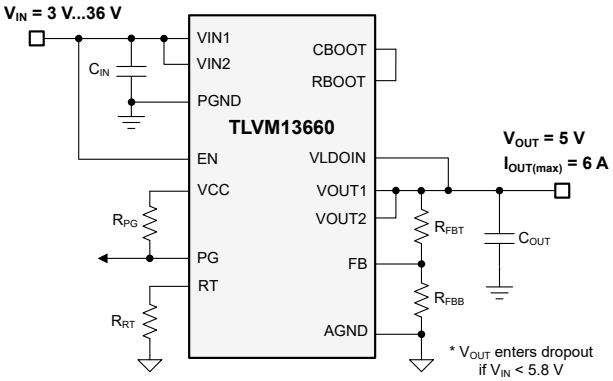
尽管针对空间受限型应用采用了简易的小尺寸设计，TLVM13660 模块提供了许多特性，可实现稳健的性能：具有迟滞功能的精密使能端可实现输入电压 UVLO 调节、电阻可编程开关节点压摆率以改善 EMI、集成 VCC、自举和输入电容器以提高可靠性和密度、全负载电流范围内恒定开关频率、负输出电压能力以及 PGOOD 指示器可实现时序控制、故障保护和输出电压监控。

器件信息

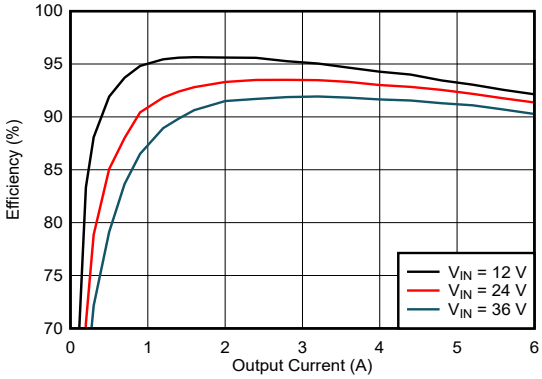
器件型号	封装(1)	封装尺寸（标称值）
TLVM13660	B3QFN (20)	5.0mm × 5.5mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



典型电路原理图



典型效率（ V_{OUT} = 5V, F_{SW} = 1MHz ）

Copyright © 2023 Texas Instruments Incorporated

内容

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 3
5 器件比较表 4
6 引脚配置和功能 4
7 规格 6
7.1 绝对最大额定值 6
7.2 ESD 等级 6
7.3 建议运行条件 7
7.4 热性能信息 7
7.5 电气特性 8
7.6 系统特性 9
7.7 典型特性 10
7.8 典型特性 (V_{IN} = 12V) 12
7.9 典型特性 (V_{IN} = 24V) 13
8 详细说明 14
8.1 概述 14
8.2 功能方框图 14
8.3 特性说明 15
8.4 器件功能模式 20
9 应用和实施 21
9.1 应用信息 21
9.2 典型应用 21
10 电源相关建议 29
11 布局 30
11.1 布局指南 30
11.2 布局示例 31
12 器件和文档支持 32
12.1 器件支持 32
12.2 文档支持 33
12.3 接收文档更新通知 33
12.4 支持资源 33
12.5 商标 33
12.6 静电放电警告 33
12.7 术语表 33
13 机械、封装和可订购信息 33

4 修订历史记录

日期	修订版本	说明
April 2022	*	初始发行版

Copyright © 2023 Texas Instruments Incorporated

5 器件比较表

器件	可订购器件型号	额定输出电流	结温范围	外部同步(1)
TLVM13620	TLVM13620RDHR	2A	–40°C 至 125°C	否
TLVM13630	TLVM13630RDHR	3A	–40°C 至 125°C	否
TLVM13640	TLVM13640RDLR	4A	–40°C 至 125°C	否
TLVM13660	TLVM13660RDLR	6A	–40°C 至 125°C	否

(1) 如果应用需要时钟同步、输出电压高于 6V 和/或用于降低 EMI 的展频调制功能，请参阅 TPSM63602、TPSM63603、TPSM63604 和 TPSM63606。

6 引脚配置和功能

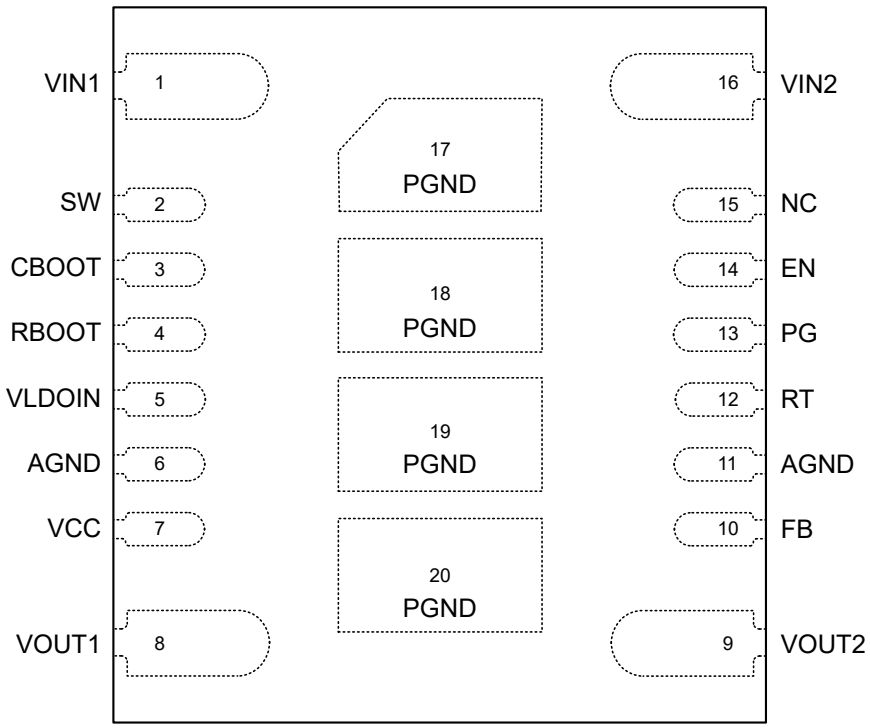


图 6-1. 20 引脚 QFN RDL 封装（顶视图）

表 6-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
VIN1、VIN2	1、16	P	输入电源电压。将输入电源连接到这些引脚。连接这些引脚和 PGND 层之间靠近器件的输入电容器。
SW	2	O	开关节点。请勿在此引脚上放置任何外部元件或连接到任何信号。必须将此引脚上的覆铜量保持在最小，以防止出现噪声和 EMI 问题。
CBOOT	3	I/O	内部高侧栅极驱动器的自动加载 (bootstrap) 引脚。一个 100nF 自举电容器在内部从此引脚连接至模块内的 SW，以提供自举电压。CBOOT 与 RBOOT 结合使用可有效降低内部串联自举电阻值，从而在必要时调整开关节点压摆率。
RBOOT	4	I/O	外部自举电阻器连接。在器件内部，RBOOT 和 CBOOT 之间连接一个 100Ω 自举电阻器。RBOOT 与 CBOOT 结合使用可有效降低内部串联自举电阻值，从而在必要时调整开关节点压摆率。
VLDOIN	5	P	输入偏置电压。为内部控制电路供电的内部 LDO 的输入。连接到输出电压点以提高效率。将一个可选的优质 0.1μF 至 1μF 电容器从该引脚接地，以提高抗噪性。如果输出电压高于 12V，则将该引脚接地。
AGND	6、11	G	模拟接地。内部基准和逻辑的零电压基准。所有电气参数都是相对于这个引脚测量的。*这些引脚必须连接到 PGND*。有关推荐的布局，请参阅节 11.2。

Copyright © 2023 Texas Instruments Incorporated

表 6-1. 引脚功能（续）

引脚		类型(1)	说明
名称	编号		
VCC	7	O	内部 LDO 输出。用作内部控制电路的电源。不要连接至任何外部负载。一个 1 µ F 电容器在内部从 VCC 连接到 AGND。
VOUT1、VOUT2	8, 9	P	输出电压。这些引脚连接到内部降压电感器。将这些引脚连接到输出负载，并在这些引脚和 PGND 之间连接外部输出电容器。
FB	10	I	反馈输入。将反馈电阻分压器的中点连接到此引脚。将反馈分压器的上部电阻器 (R_{FBT}) 连接到所需调节点的 V_{OUT}。将反馈分压器的下部电阻器 (R_{FBB}) 连接至 AGND。请勿保持悬空或接地。
RT	12	I	频率设置引脚，用于通过在 RT 至 AGND 之间放置一个外部电阻器来在 200kHz 和 2.2MHz 之间设置开关频率。请勿保持悬空或接地。
PG	13	O	开漏电源正常状态监控器输出，如果 FB 电压不在指定窗口阈值范围内，该输出将置为低电平。需要一个 10kΩ 至 100kΩ 的上拉电阻来上拉至合适的电压。如不使用，则 PG 既可以保持悬空状态，也可以连接到 GND。
EN	14	I	精密使能输入引脚。高电平 = 开启，低电平 = 关闭。可连接至 VIN。精密使能允许将引脚用作可调节输入电压 UVLO。通过使用一个漏极开路/集电极器件将此引脚连接到 AGND，可将该模块关闭。在此引脚、VIN 和 AGND 之间连接一个外部电阻分压器，实现外部 UVLO。
NC	15	—	无连接。连接到 GND 或保持悬空。
PGND	17、18、19、20	G	电源接地。这是此器件功率级的电流回流路径。将这些焊盘连接到输入电源回路、负载回路以及与 VIN 和 VOUT 引脚关联的电容器。有关推荐的布局，请参阅节 11.2。

(1) P = 电源，G = 接地，I = 输入，O = 输出

Copyright © 2023 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

限值适用于 T_J = –40°C 至 150°C（除非另有说明）。(1)

		最小值	最大值	单位
输入电压	VIN1、VIN2 至 AGND、PGND	–0.3	42	V
	RBOOT 至 SW	–0.3	5.5	V
	CBOOT 至 SW	–0.3	5.5	V
	VLDOIN 至 AGND、PGND	–0.3	最小值（V_{VIN} + 0.3，16）	V
	EN 至 AGND、PGND	–0.3	42	V
	RT 至 AGND、PGND	–0.3	5.5	V
	FB 至 AGND、PGND	-0.3	16	V
	PG 至 AGND、PGND	0	20	V
	PGND 至 AGND	-1	2	V
输出电压	VCC 至 AGND、PGND	–0.3	5.5	V
	SW 至 AGND、PGND(2)	–0.3	42	V
	VOUT1、VOUT2 至 AGND、PGND	–0.3	6	V
输入电流	PG		10	mA
T_J	结温	-40	150	°C
T_A	环境温度	-40	125	°C
T_{stg}	贮存温度	-55	150	°C
峰值回流焊外壳温度			250	°C
允许的最大回流焊数			3	
机械振动	Mil-STD-883D，方法 2007.2，20Hz 至 2kHz		20	G
机械冲击	MIL-STD-883D，方法 2002.3，1ms，1/2 正弦，已安装		500	G

(1) 超出*绝对最大额定值*的运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议的工作条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件之外*但又在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。

(2) 此引脚上可能出现比 PGND 低 2V、比 VIN 高 2V 的电压，持续时间 ≤ 200ns，占空比 ≤ 0.01%。

7.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±1500	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±500	

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。

(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

Copyright © 2023 Texas Instruments Incorporated

7.3 建议运行条件

限值适用于 T_J = –40°C 至 125°C（除非另有说明）。

		最小值	标称值	最大值	单位
输入电压	VIN（启动后输入电压范围）	3		36	V
输入电压	VLDOIN			最小值（V_{VIN}，12）	V
输出电压	VOUT(1)	1		6	V
输出电流	IOUT(2)	0		6	A
频率	f_{SW} 由 RT 设置	200		2200	kHz
输入电流	PG			2	mA
输出电压	PG			16	V
T_J	工作结温	-40		125	°C
T_A	工作环境温度	-40		105	°C

(1) 在任何情况下，输出电压都不应降至零伏以下。
(2) 在高开关频率和/或高环境温度下运行时，最大持续直流电流可能会降低。有关详细信息，请参阅*典型特性*部分。

7.4 热性能信息

热指标(1)		RDL (QFN)	单位
		20 个引脚	
$R_{\theta JA}$	结至环境热阻 (TLVM13660 EVM)	22.6	°C/W
$R_{\theta JA}$	结至环境热阻 (2)	33.1	°C/W
ψ_{JT}	结至顶部特征参数 (3)	1	°C/W
ψ_{JB}	结至电路板特征参数(4)	12.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。
(2) 结至环境热阻 $R_{\theta JA}$ 适用于直接焊接到具有 2oz 覆铜和自然对流冷却功能的 75mm × 75mm 四层 PCB 的器件。额外的气流和 PCB 覆铜区可降低 $R_{\theta JA}$。
(3) 使用 JESD51-2A（第 6 章和第 7 章）中所述的步骤，可利用结至顶层板特性参数（ψ_{JT}）来估算真实系统中器件的结温（T_J）。$T_J = \psi_{JT} \times P_{DIS} + T_T$；其中 P_{DIS} 是器件中耗散的功率，T_T 是器件顶部的温度。
(4) 使用 JESD51-2A（第 6 章和第 7 章）中所述的步骤，可利用结至板特性参数（ψ_{JB}）来估算真实系统中器件的结温（T_J）。$T_J = \psi_{JB} \times P_{DIS} + T_B$；其中 P_{DIS} 是器件中耗散的功率，T_B 是距器件 1mm 的电路板的温度。

Copyright © 2023 Texas Instruments Incorporated

7.5 电气特性

限值适用于 T_J = –40°C 至 125°C、V_{IN} = 24V、V_{OUT} = 3.3V、V_{LDOIN} = 5V、F_{SW} = 800kHz（除非另有说明）。最小值和最大值限值是经过生产测试或设计而确定的。典型值表示最有可能达到的参数标准，仅供参考。

参数		测试条件	最小值	典型值	最大值	单位
电源电压						
V_{IN}	输入工作电压范围	启动需要（在 I_{OUT} 范围内）	3.95		36	V
		运行后（在 I_{OUT} 范围内）	3		36	V
V_{IN_HYS}	迟滞(1)			1		V
I_{Q_VIN}	输入静态工作电流（非开关）	T_A = 25°C，V_{EN} = 3.3V，V_{FB} = 1.5V		7		μA
I_{SDN_VIN}	VIN 关断静态电流	V_{EN} = 0V，T_A = 25°C		1		μA
使能						
V_{EN_RISE}	EN 电压上升阈值		1.161	1.263	1.365	V
V_{EN_FALL}	EN 电压下降阈值			0.91		V
V_{EN_HYS}	EN 电压迟滞		0.303	0.353	0.404	V
V_{EN_WAKE}	EN 唤醒阈值		0.4			V
I_{EN}	EN 的输入电流（非开关）	V_{EN} = 3.3V，V_{FB} = 1.5V		10		nA
t_{EN}	EN 高电平到开关延迟开始(1)			0.7		ms
VCC 内部 LDO						
V_{CC}	内部 LDO VCC 电压	3.4V ≤ V_{VLDOIN} ≤ 12.5V		3.3		V
		V_{VLDOIN} = 3.1V，非开关		3.1		V
V_{CC_UVLO}	VCC UVLO 上升阈值	V_{VLDOIN} < 3.1V(1)		3.6		V
		V_{IN} < 3.6V(2)		3.6		V
$V_{CC_UVLO_HYS}$	VCC UVLO 迟滞(2)	迟滞低于 V_{CC_UVLO}		1.1		V
I_{VLDOIN}	VLDOIN 引脚的输入电流（非开关）(3)	V_{EN} = 3.3V，V_{FB} = 1.5V		25	31	μA
反馈						
V_{OUT}	可调输出电压范围	在 I_{OUT} 范围内	1		6	V
V_{FB}	反馈电压	T_A=25°C，I_{OUT}=0A		1.0		V
V_{FB_ACC}	反馈电压精度	在 V_{IN} 范围内，V_{OUT} = 1V，I_{OUT} = 0A，F_{SW} = 200kHz	-1%		+1%	
V_{FB}	负载调整率	T_A = 25°C，0A ≤ I_{OUT} ≤ 6A		0.1%		
V_{FB}	线性调整率	T_A = 25°C，I_{OUT} = 0A，4V ≤ V_{IN} ≤ 36V		0.1%		
I_{FB}	FB 的输入电流	V_{FB} = 1V		10		nA
CURRENT						
I_{OUT}	输出电流	T_A = 25°C	0		6	A
I_{OCL}	输出过流 (DC) 限制阈值			8.3		A
I_{L_HS}	高侧开关电流限值	占空比接近 0%	8.3	9.3	10.3	A
I_{L_LS}	低侧开关电流限值		6.5	7.1	7.7	A)
I_{L_NEG}	负电流限值			–3		A
V_{HICCUP}	进入断续模式之前，FB 电压与待调节 FB 电压之比	不是在软启动期间		40%		
t_W	短路等待时间（软启动前的“断续”时间）(1)			80		ms
软启动						
t_{SS}	从第一个 SW 脉冲到 90% V_{FB} 的时间	V_{IN} ≥ 4.2V	3.5	5	7	ms
t_{SS2}	从第一个 SW 脉冲到 FPWM 锁定释放的时间（如果输出未处于稳压状态）(1)	V_{IN} ≥ 4.2V	9.5	13	17	ms
电源正常						
PG_{OV}	PG 上限阈值 – 上升	V_{OUT} 百分比设置	105%	107%	110%	
PG_{UV}	PG 下限阈值 – 下降	V_{OUT} 百分比设置	92%	94%	96.5%	
PG_{HYS}	PG 阈值迟滞（上升和下降）	V_{OUT} 百分比设置		1.3%		
$V_{IN_PG_VALID}$	有效 PG 输出的输入电压	46 μA 上拉，V_{EN} = 0V	1.0			V
V_{PG_LOW}	PG 低电平输出电压	2mA 上拉至 PG 引脚，V_{EN} = 3.3V			0.4	V

Copyright © 2023 Texas Instruments Incorporated

限值适用于 T_J = –40°C 至 125°C、V_{IN} = 24V、V_{OUT} = 3.3V、V_{LDOIN} = 5V、F_{SW} = 800kHz（除非另有说明）。最小值和最大值限值是经过生产测试或设计而确定的。典型值表示最有可能达到的参数标准，仅供参考。

参数		测试条件	最小值	典型值	最大值	单位
I_{PG}	漏极开路输出为高电平时 PG 引脚的输入电流	V_{PG} = 3.3V		10		nA
I_{OV}	过压条件下 SW 节点上的下拉电流			0.5		mA
$t_{PG_FLT_RISE}$	PG 高电平信号的延迟时间		1.5	2.0	2.5	ms
$t_{PG_FLT_FALL}$	PG 功能的干扰滤波器时间常数			120		µs
开关频率						
f_{SW_RANGE}	开关频率范围由 RT 或 SYNC 决定		200		2200	kHz
f_{SW_RT1}	默认开关频率由 R_{RT} 决定	R_{RT} = 66.5kΩ	180	200	220	kHz
f_{SW_RT2}	默认开关频率由 R_{RT} 决定	R_{RT} = 5.76kΩ	1980	2200	2420	kHz
同步						
t_B	上升沿或下降沿后 EN 消隐(1)		4		28	µs
功率级						
V_{BOOT_UVLO}	CBOOT 引脚上相对于 SW 且将关闭高侧开关的电压			2.1		V
$t_{ON(min)}$	最小 ON 脉冲宽度(1)	V_{OUT} = 1V，I_{OUT} = 1A，RBOOT 短接至 CBOOT		55	70	ns
$t_{ON(max)}$	最大 ON 脉冲宽度(1)			9		µs
$t_{OFF(min)}$	最小 OFF 脉冲宽度	V_{IN} = 4V，I_{OUT} = 1A，RBOOT 短接至 CBOOT		65	85	ns
热关断						
T_{SHD}	热关断阈值(1)	温度上升	158	168	180	°C
$T_{SHD-HYS}$	热关断迟滞 (1)			10		°C

(1) 参数由相关参数的设计、统计分析和生产测试指定。未经生产测试。
(2) 在 V_{IN} = 3V 条件下经过生产测试。
(3) 这是器件在开环条件下不发生切换时使用的电流，FB 拉至标称值的 +5%。并不代表系统在调节时的总输入电流。

7.6 系统特性

以下规格仅适用于具有标称元件值的典型应用电路。典型值列中的规格仅适用于 T_J = 25°C 的情况。量产测试无法保证这些规格。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_{IN}	稳压时的输入电源电流	V_{IN} = V_{EN} = 24V，V_{OUT} = V_{VLDOIN} = 3.3V，F_{SW} = 750kHz，I_{OUT} = 0A		15		mA
输出电压						
ΔV_{OUT1}	负载调整率	V_{IN} = 24V，V_{OUT} = 3.3V，I_{OUT} = 0.1A 至 6A		1		mV
ΔV_{OUT2}	线性调整率	V_{IN} = 4V 至 36V，V_{OUT} = 3.3V，I_{OUT} = 6A		1		mV
ΔV_{OUT3}	负载瞬变	V_{IN} = 24V，V_{OUT} = 3.3V，在 1A/µs 下 I_{OUT} = 1A 至 4A，$C_{OUT(derated)}$ = 50 µF		100		mV
效率						
η	效率	V_{IN} = 12V，V_{OUT} = V_{VLDOIN} = 3.3V，I_{OUT} = 5A，F_{SW} = 750kHz		91%		
		V_{IN} = 24V，V_{OUT} = V_{VLDOIN} = 3.3V，I_{OUT} = 5A，F_{SW} = 750kHz		90%		
		V_{IN} = 12V，V_{OUT} = V_{VLDOIN} = 5V，I_{OUT} = 5A，F_{SW} = 1MHz		93.2%		
		V_{IN} = 24V，V_{OUT} = V_{VLDOIN} = 5V，I_{OUT} = 5A，F_{SW} = 1MHz		92.2%		
		V_{IN} = 24V，V_{OUT} = V_{VLDOIN} = 12V，I_{OUT} = 4A，F_{SW} = 2MHz		95.6%		

Copyright © 2023 Texas Instruments Incorporated

7.7 典型特性

除非另有说明，否则 V_{IN} = 24V。

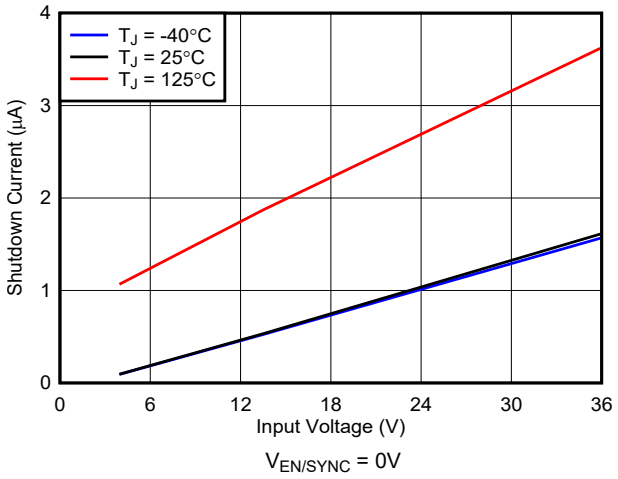


图 7-1. 关断电源电流

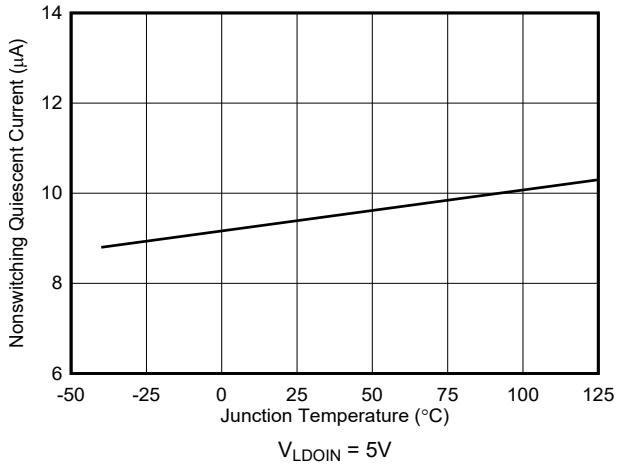


图 7-2. 非开关输入电源电流

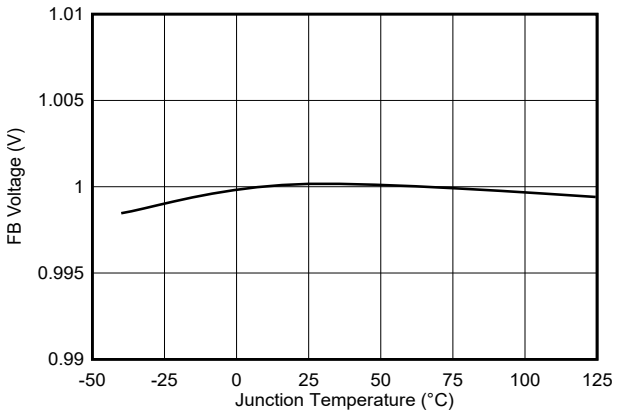


图 7-3. 反馈电压

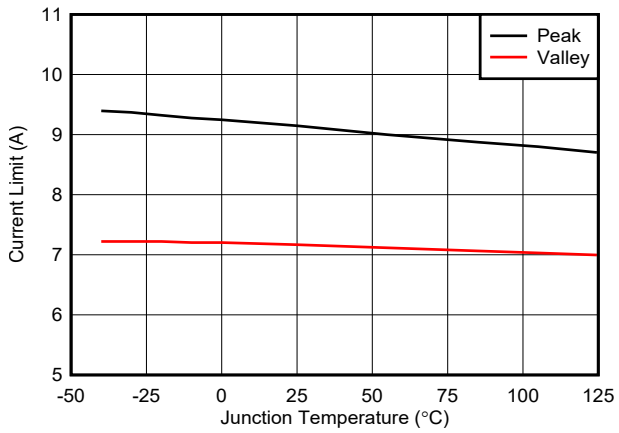


图 7-4. 高侧（峰值）和低侧（谷值）电流限制

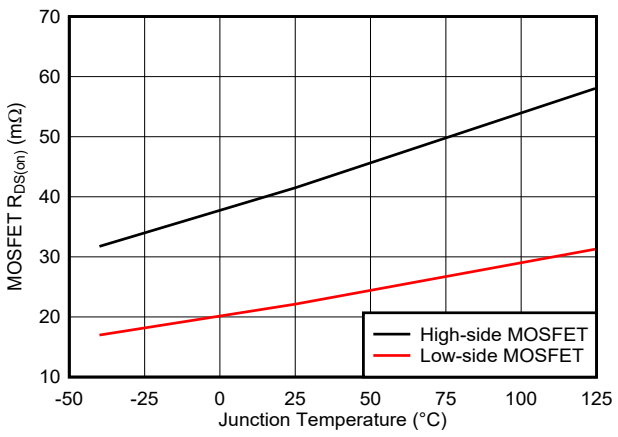


图 7-5. 高侧与低侧 MOSFET $R_{DS(on)}$

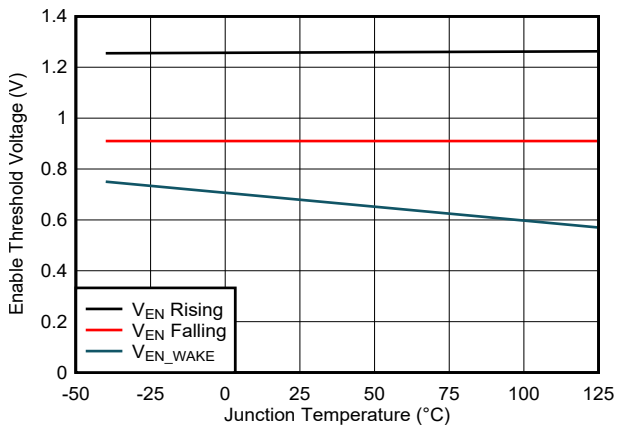


图 7-6. 使能阈值

Copyright © 2023 Texas Instruments Incorporated

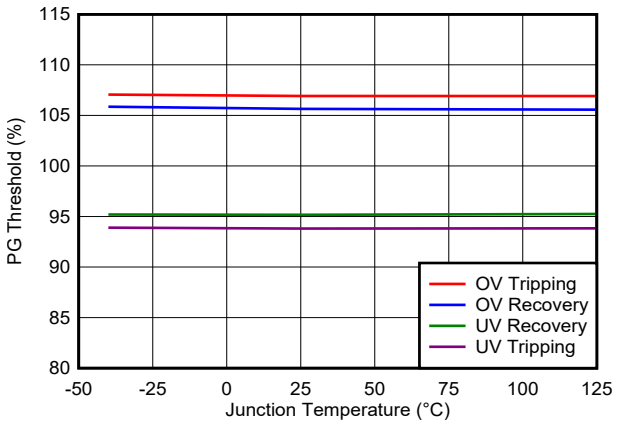


图 7-7. 电源正常 (PG) 阈值

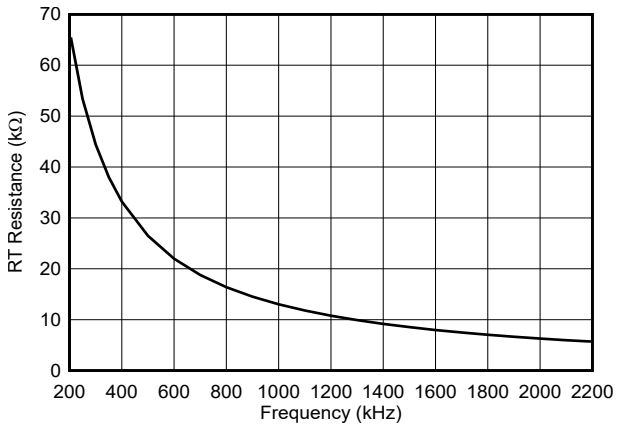


图 7-8. 通过 RT 电阻设置的开关频率

Copyright © 2023 Texas Instruments Incorporated

7.8 典型特性 (V_{IN} = 12V)

除非另有说明，否则 T_A = 25°C，VLDOIN 连接到 VOUT（V_{OUT} = 2.5V 除外），并且模块焊接到 76mm × 63mm、4 层 PCB 上。SOA 曲线是在 $T_{J(max)}$ = 125° 和 $T_{A(max)}$ = 105°C 的条件下得出的。有关电路设计，请参阅节 9.2。

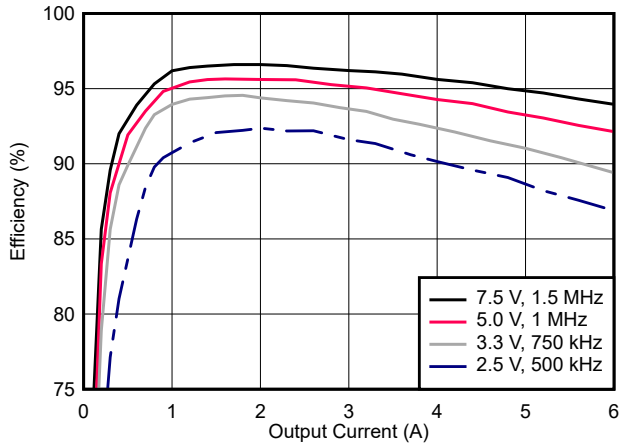


图 7-9. 效率

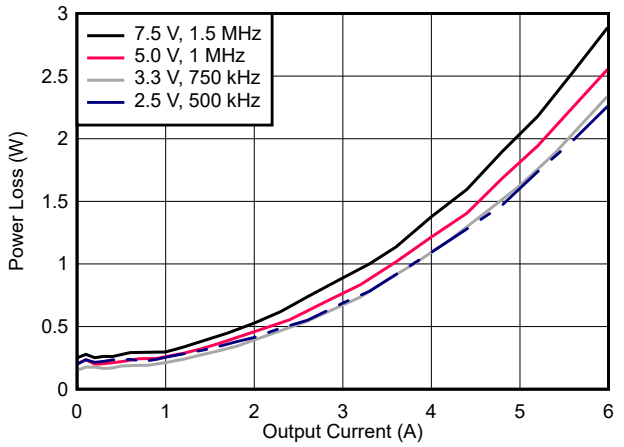


图 7-10. 功率损耗

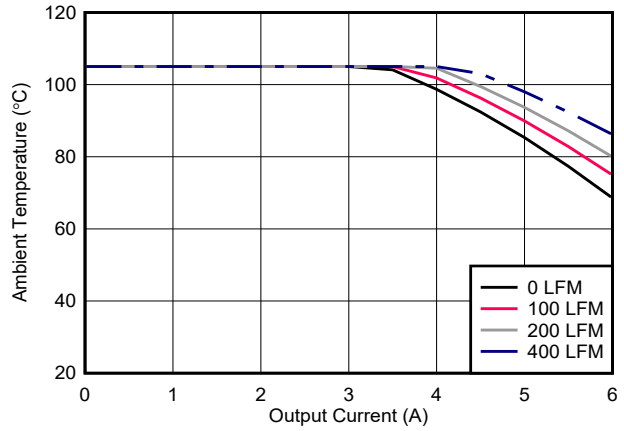


图 7-11. 安全工作区
（V_{OUT} = 2.5V，F_{SW} = 500kHz）

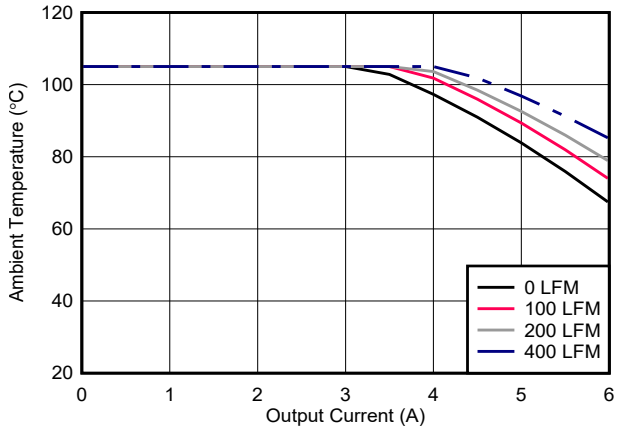


图 7-12. 安全工作区
（V_{OUT} = 3.3V，F_{SW} = 750kHz）

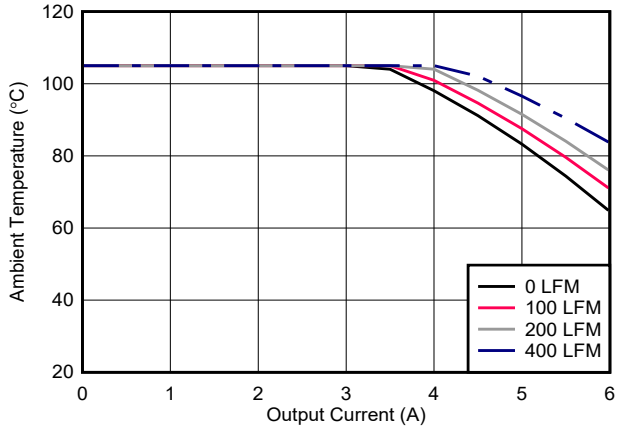


图 7-13. 安全工作区
（V_{OUT} = 5V，F_{SW} = 1MHz）

Copyright © 2023 Texas Instruments Incorporated

7.9 典型特性 (V_{IN} = 24V)

除非另有说明，否则 T_A = 25°C，VLDOIN 连接到 VOUT（V_{OUT} = 2.5V 除外），并且模块焊接到 76mm × 63mm、4 层 PCB 上。SOA 曲线是在 $T_{J(max)}$ = 125° 和 $T_{A(max)}$ = 105°C 的条件下得出的。有关电路设计，请参阅节 9.2。

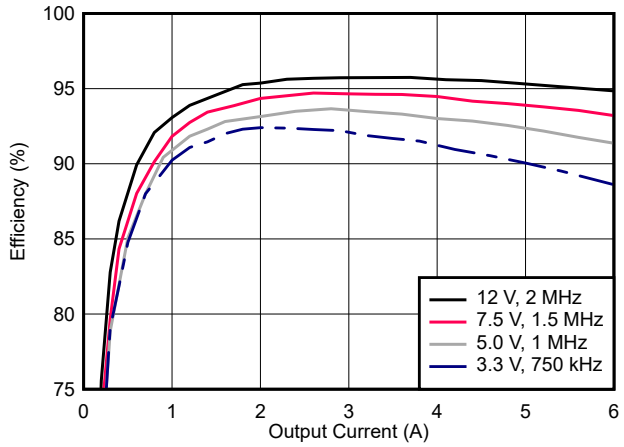


图 7-14. 效率

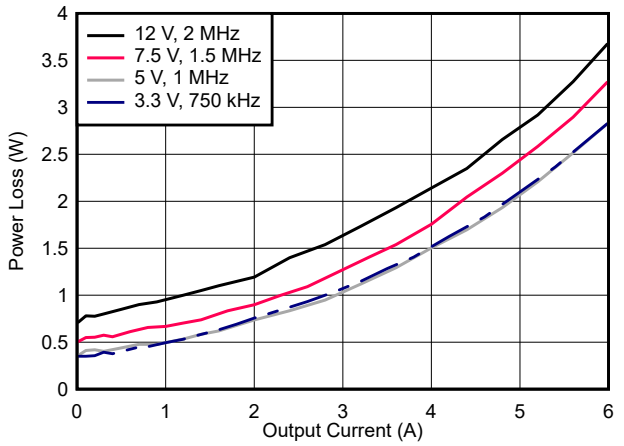


图 7-15. 功率损耗

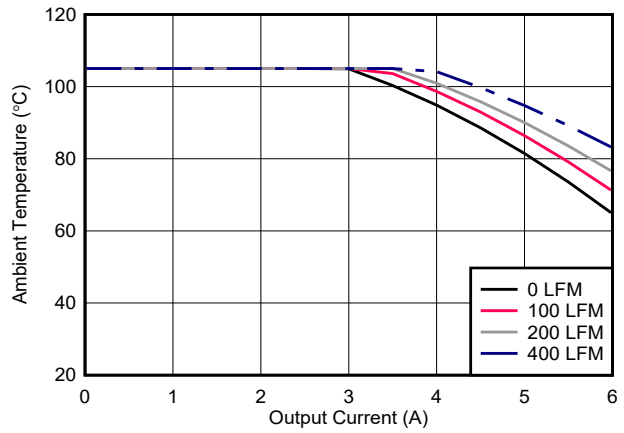


图 7-16. 安全工作区
（V_{OUT} = 2.5V，F_{SW} = 500kHz）

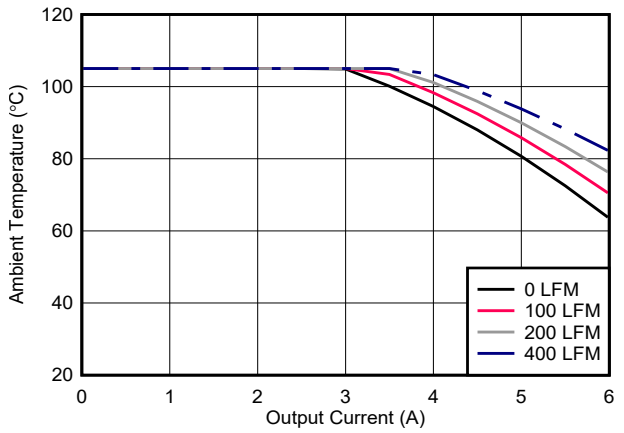


图 7-17. 安全工作区
（V_{OUT} = 3.3V，F_{SW} = 750kHz）

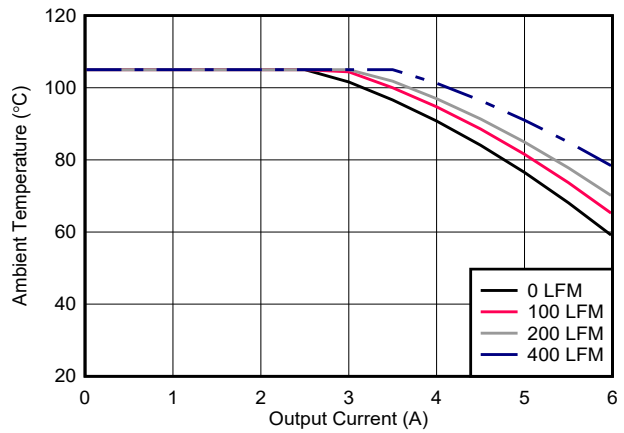


图 7-18. 安全工作区
（V_{OUT} = 5V，F_{SW} = 1MHz）

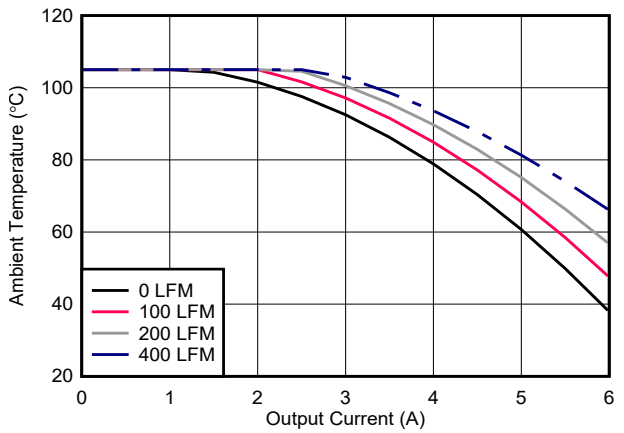


图 7-19. 安全工作区
（V_{OUT} = 12V，F_{SW} = 2MHz）

Copyright © 2023 Texas Instruments Incorporated

8 详细说明

8.1 概述

TLVM13660 是一款易于使用的同步降压直流/直流电源模块，专为注重可靠性、小解决方案尺寸和低 EMI 特性的各种应用而设计。TLVM13660 具有集成功率 MOSFET、降压电感器和 PWM 控制器，可在 3V 至 36V 的输入电压范围内工作，瞬态电压高达 42V。该模块以极小的解决方案尺寸提供高达 6A 的直流负载电流，并具有高转换效率和超低输入静态电流。该模块不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

TLVM13660 可以使用其 RT 引脚实现 200kHz 至 2.2MHz 的可编程开关频率范围，并整合了多项特定功能，可提高噪声敏感型应用中的 EMI 性能：

- 经过优化的封装和引脚排列设计能实现屏蔽式开关节点布局，可降低辐射 EMI。
- 具有对称电容器布局的并行输入和输出路径可更大限度地减少寄生电感、开关电压振铃和辐射场耦合
- 电阻器可编程开关节点压摆率
- 时钟同步和 FPWM 模式可在整个负载电流范围内提供恒定的开关频率
- 具有增强型栅极驱动控制的集成功率 MOSFET 可实现低噪声 PWM 开关。

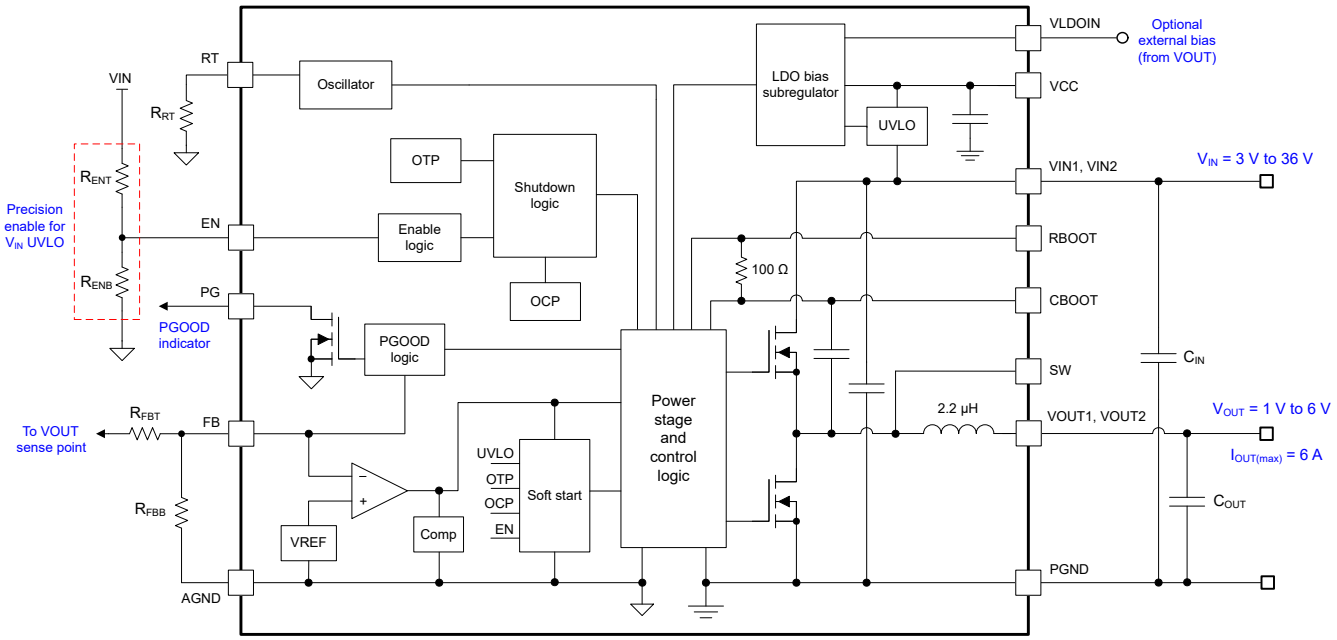
这些特性共同显著降低了 EMI 滤波要求，同时有助于满足传导和辐射发射的 CISPR 11 和 CISPR 32 B 类 EMI 限制。

TLVM13660 模块还包括固有保护功能，可满足稳健的系统要求：

- 用于电源轨时序控制和故障报告的开漏 PGOOD 指示器
- 具有迟滞功能的精密使能输入，可提供：
  - 可编程线路欠压锁定 (UVLO)
  - 远程开关功能
- 内部固定输出电压软启动，可单调启动至预偏置负载
- 具有逐周期峰值和谷值电流限制的断续过流保护
- 具有自动恢复功能的热关断。

TLVM13660 采用专为简单布局而设计的引脚排列，只需少量外部元件，规定的最大环境温度和结温分别为 105°C 和 125°C。

8.2 功能方框图



Copyright © 2023 Texas Instruments Incorporated

8.3 特性说明

8.3.1 输入电压范围（VIN1、VIN2）

TLVM13660 模块的稳态输入电压范围为 3V 至 36V，适用于典型 12V、24V 和 28V 输入电源轨中的降压转换。图 8-1 中的原理图电路展示了实现基于 TLVM13660 且采用单输入电源的降压稳压器所需的所有元件。

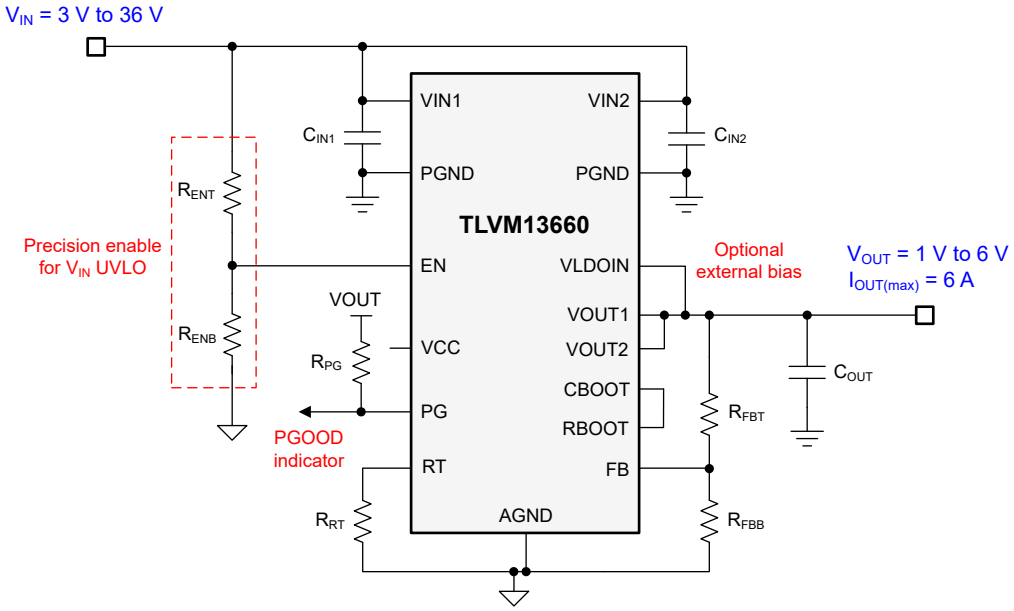


图 8-1. 输入工作电压范围为 3V 至 36V 的 TLVM13660 原理图

启动所需的最小输入电压为 3.95V。请格外小心，确保模块 VIN 引脚（VIN1 和 VIN2）上的电压在线路或负载瞬态事件期间不超过 42V 的绝对最大额定电压。如果 VIN 引脚上的电压振铃超过绝对最大额定值，则可能会损坏 IC。

8.3.2 可调输出电压 (FB)

TLVM13660 的可调输出电压范围为 1V 至最高 6V 或略低于 V_{IN}（以较低者为准）。设置输出电压需要两个反馈电阻器，在 图 8-1 中被指定为 R_{FBT} 和 R_{FBB}。FB 引脚上的基准电压设置为 1V，整个结温范围内的反馈系统精度为 ±1%。该器件的结温范围为 –40°C 至 125°C。

可以使用下面的方程式 1，根据 R_{FBT} 的建议值 10kΩ 来计算 R_{FBB} 的阻值。

$$R_{FBT}\left[k\Omega\right] = R_{FBB}\left[k\Omega\right] \cdot \left(\frac{V_{OUT}\left[V\right]}{1V} - 1 \right) \quad (1)$$

表 8-1 列出了多个输出电压的标准电阻器值，以及保持合理峰峰值电感器纹波电流的建议开关频率范围。该表还包括每个输出电压设置保持稳定性所需的最小输出电容。列出的电容代表直流偏置电压和温度下陶瓷电容降额的*有效*值。此外，当输出电容接近最小建议值时，应将前馈电容 C_{FF} 与 R_{FBT} 并联，以增加相位裕度。

Copyright © 2023 Texas Instruments Incorporated

表 8-1. 标准 R_{FBT} 值、建议的 F_{SW} 范围和最小 C_{OUT}

V_{OUT} (V)	R_{FBT} (kΩ) (1)	建议的 F_{SW} 范围 (kHz)	$C_{OUT(min)}$ (µF) (有效)	C_{FF} (pF)		V_{OUT} (V)	R_{FBT} (kΩ) (1)	建议的 F_{SW} 范围 (MHz)	$C_{OUT(min)}$ (µF) (有效)	C_{FF} (pF)
1	短路	300 至 500	300	-		2.5	15	650 至 900	65	68
1.2	2	400 至 600	200	-		3.3	23.2	700 至 950	40	47
1.8	8.06	500 至 700	120	100		5	40.2	0.8 至 1.2	25	22

(1) R_{FBB} = 10kΩ

请注意，反馈电阻越高，消耗的直流电流越小。但是，如果上 R_{FBT} 电阻值大于 1MΩ，则反馈路径更容易受到噪声的影响。反馈电阻越大，通常需要更仔细地考虑反馈路径布局。务必要将反馈电阻器放置在靠近 FB 和 AGND 引脚的位置，使反馈布线尽可能短 (并远离 PCB 的噪声区域)。有关更多详细信息，请参阅节 11.2。

8.3.3 输入电容器

需要输入电容器来限制该模块中因开关频率交流电流而导致的输入纹波电压。TI 推荐使用陶瓷电容器来在宽温度范围内提供低阻抗和高 RMS 电流等级。方程式 2 给出了输入电容器 RMS 电流。最大输入电容器 RMS 电流会出现在 D = 0.5 时，这时电容器的 RMS 电流额定值应大于输出电流的一半。

$$I_{CIN,rms} = \sqrt{D \cdot \left({I_{OUT}}^2 \cdot (1-D) + \frac{\Delta I_L^2}{12} \right)} \tag{2}$$

其中

- $D = V_{OUT}/V_{IN}$ 是模块占空比。

理想情况下，降压级输入电流的直流和交流分量分别由输入电压源和输入电容器提供。在忽略电感器纹波电流的情况下，输入电容器会在 D 间隔期间拉出幅值为 (I_{OUT} – I_{IN}) 的电流，并在 1 – D 期间灌入幅值为 I_{IN} 的电流。因此，输入电容器会传导峰-峰值幅度等于输出电流的方波电流。因此，交流纹波电压的相应容性分量为三角波形。通过与 ESR 相关纹波分量相结合，方程式 3 可以给出峰峰值纹波电压幅值：

$$\Delta V_{IN} = \frac{I_{OUT} \cdot D \cdot (1-D)}{F_{SW} \cdot C_{IN}} + I_{OUT} \cdot R_{ESR} \tag{3}$$

方程式 4 给出了特定负载电流所需的输入电容：

$$C_{IN} \geq \frac{D \cdot (1-D) \cdot I_{OUT}}{F_{SW} \cdot (\Delta V_{IN} - R_{ESR} \cdot I_{OUT})} \tag{4}$$

其中

- ΔV_{IN} 是输入纹波电压规格。

TLVM13660 需要至少两个 10µF 陶瓷输入电容器，最好使用 X7R 或 X7S 电介质并采用 1206 或 1210 尺寸。为了满足传导 EMI 规格，例如 CISPR 11 或 CISPR 32，应用可能需要额外的电容。

表 8-2 包含按供应商分类的首选电容器列表。为了更大限度地减小开关环路中的寄生电感，请将陶瓷输入电容器放置在靠近 VIN1 和 VIN2 引脚的对称布局中，并使用模块下方的铜接地平面将电容器返回端子连接到 PGND 引脚。

表 8-2. 推荐的陶瓷输入电容器

供应商(1)	电介质	器件型号	外壳尺寸	电容 (µF)(2)	额定电压 (V)
TDK	X7R	C3216X7R1H106K160AC	1206	10	50
Murata	X7S	GCM32EC71H106KA03K	1210	10	50

Copyright © 2023 Texas Instruments Incorporated

表 8-2. 推荐的陶瓷输入电容器（续）

供应商(1)	电介质	器件型号	外壳尺寸	电容 (µF)(2)	额定电压 (V)
AVX	X7R	12105C106MAT2A	1210	10	50
Murata	X7R	GRM32ER71H106KA12L	1210	10	50

(1) 有关供应情况、材料成分、RoHS 和无铅状态以及本表中所列电容器的制造工艺要求，请咨询电容器供应商。请参阅*第三方产品免责声明*。
(2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）。

如节 10 中所述，大容量电解电容（68µF 至 100µF）提供低频滤波和并联阻尼，以减轻与低 ESR、高 Q 陶瓷输入电容器共振的输入寄生电感影响。

8.3.4 输出电容器

表 8-1 列出了 TLVM13660 所需的最小输出电容值。使用陶瓷电容时，必须考虑直流偏置和温度变化的影响。特别是对于陶瓷电容器，封装尺寸、额定电压和电介质材料会导致标准额定值与电容的实际有效值之间存在差异。

当包含高于 $C_{OUT(min)}$ 的附加电容时，电容可以是陶瓷型、低 ESR 聚合物型或两者的组合。有关按供应商分类的优选输出电容器列表，请参阅表 8-3。

表 8-3. 推荐的陶瓷输出电容器

供应商(1)	电介质	器件型号	外壳尺寸	电容 (µF)(2)	电压 (V)
Murata	X7R	GRM31CZ71C226ME15L	1206	22	16
TDK	X7R	C3225X7R1C226M250AC	1210	22	16
Murata	X7R	GRM32ER71C226KEA8K	1210	22	16
TDK	X6S	C3216X6S1E226M160AC	1206	22	25
AVX	X7R	12103C226KAT4A	1210	22	25
Murata	X7R	GRM32ER71E226ME15L	1210	22	25
AVX	X7R	1210ZC476MAT2A	1210	47	10
Murata	X7R	GRM32ER71A476ME15L	1210	47	10
Murata	X6S	GRM32EC81C476ME15L	1210	47	16
TDK	X6S	C3216X6S0G107M160AC	1206	100	4
Murata	X6T	GRM31CD80J107MEA8L	1206	100	6.3
Murata	X7S	GRM32EC70J107ME15L	1210	100	6.3

(1) 有关表中所列任何电容器的供应情况、材料成分、RoHS 和无铅状态以及制造工艺要求，请咨询电容器供应商。请参阅*第三方产品免责声明*。
(2) 铭牌电容值（根据施加的直流电压和温度，有效值较小）

8.3.5 开关频率 (RT)

在 RT 和 AGND 之间连接一个指定为 R_{RT} 的电阻器（如图 8-1 所示），以在 200kHz 至 2.2MHz 范围内设置开关频率。请使用方程式 5 或参阅图 7-8 来计算所需频率对应的 R_{RT}。

$$R_{RT}\left[k\Omega\right] = \frac{13.46}{F_{SW}\left[MHz\right]} - 0.44 \tag{5}$$

请参阅表 8-1 或使用方程式 6 中的简化表达式，以查找在标称输入电压下将电感器纹波电流设置为 6A 模块电流额定值的 25% 至 40% 的开关频率：

$$F_{SW}\left[MHz\right] \simeq 0.25 \cdot V_{OUT}\left[V\right] \cdot \left(1 - V_{OUT}\left[V\right] / V_{IN(nom)}\left[V\right]\right) \tag{6}$$

其中

- $V_{IN(nom)}$ 和 V_{OUT} 分别是应用的标称输入电压（通常为 12V 或 24V）和输出电压。

Copyright © 2023 Texas Instruments Incorporated

请注意，超出建议范围的电阻器阻值可能会导致模块关断。这可防止在 RT 引脚对地短路或保持开路时发生意外运行。

8.3.6 精密使能和输入电压 UVLO (EN)

EN 引脚为 TLVM13660 提供精密开关控制功能。EN 引脚电压超过上升阈值，并且 V_{IN} 高于其最小导通阈值后，器件开始运行。使能 TLVM13660 的最简单方式是将 EN 引脚直接连接至 VIN。此操作允许 TLVM13660 在 V_{IN} 处于其有效工作范围内时启动。但是，许多应用都受益于图 8-1 中所示的使能分压器网络，该网络可建立精密输入欠压锁定 (UVLO)。这可用于时序控制，防止与长输入电缆配合使用时重新触发器件，或减少电池电源深度放电的发生。也可以使用外部逻辑信号来驱动使能输入，从而开启和关闭输出，以及实现系统时序控制或保护。

可以使用方程式 7 来计算 R_{ENB}：

$$R_{ENB}\left[k\Omega\right] = R_{ENT}\left[k\Omega\right] \cdot \left(\frac{V_{EN_RISE}\left[V\right]}{V_{IN(on)}\left[V\right] - V_{EN_RISE}\left[V\right]} \right) \tag{7}$$

其中

- R_{ENT} 的典型值为 100kΩ。
- V_{EN_RISE} 是使能上升阈值电压，为 1.263V（典型值）。
- $V_{IN(on)}$ 是所需的启动输入电压。

8.3.7 电源正常监视器 (PG)

TLVM13660 提供电源正常状态信号，以指示输出电压何时处于 94% 至 107% 的调节窗口内。当反馈 (FB) 电压超出指定的 PGOOD 阈值时，PG 电压变为低电平（请参阅图 7-7）。此操作可能发生在电流限制和热关断期间，以及处于禁用状态和正常启动期间。

PG 是一个开漏输出，需要一个外部上拉电阻器连接到直流电源，如 VCC 或 V_{OUT}。为限制 VCC 提供的电流，上拉电阻的推荐范围为 20kΩ 至 100kΩ。120µs 抗尖峰脉冲滤波器可防止在输出电压的短时偏移（例如在线路和负载瞬态期间）时出现错误标志。当 EN 被拉低时，PG 被强制为低电平，并且只要输入电压高于 1V（典型值），PG 就保持有效。使用 PG 信号对下游稳压器进行启动时序控制（如图 8-2 所示）或进行故障保护和输出监控。

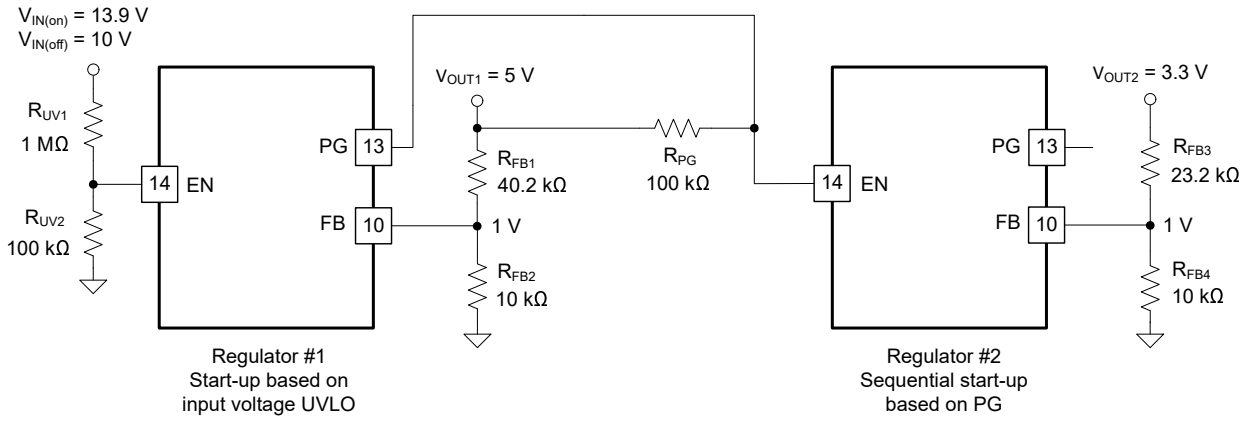


图 8-2. 使用 PG 和 EN 的 TLVM13660 时序控制实现

8.3.8 可调开关节点压摆率（RBOOT、CBOOT）

调节 TLVM13660 的开关节点压摆率，用于缩短开关节点电压上升时间并改善高频下的 EMI 性能。但是，延长上升时间会降低效率。必须注意在改善 EMI 性能与降低效率之间取得平衡。

在该模块内部，RBOOT 和 CBOOT 引脚之间连接了一个 100Ω 的自举电阻器，如图 8-3 所示。将这些引脚保持开路会在自举电路中包含 100Ω 电阻，从而降低开关电压压摆率并优化 EMI。但是，如果不需要改善 EMI，则将

Copyright © 2023 Texas Instruments Incorporated

RBOOT 连接到 CBOOT，以短接内部电阻器，从而实现更高的效率。在 RBOOT 和 CBOOT 上放置一个电阻器，以便调节内部电阻，从而平衡 EMI 和效率性能。

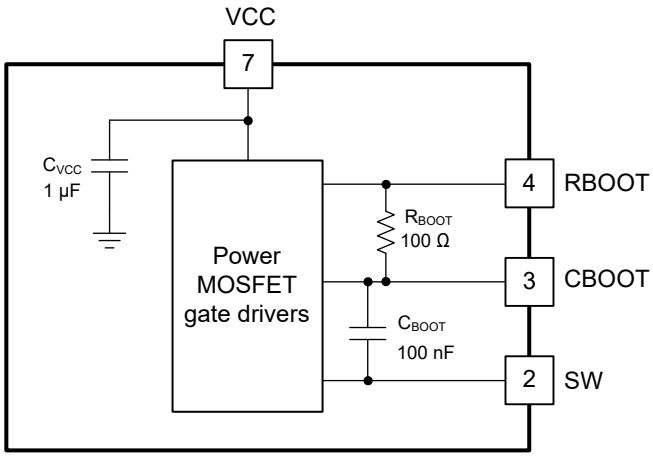


图 8-3. 内部 BOOT 电阻器

8.3.9 辅助电源稳压器（VCC、VLDOIN）

VCC 是内部 LDO 子稳压器的输出，用于为 TLVM13660 的控制电路供电。标称 VCC 电压为 3.3V。VLDOIN 引脚是内部 LDO 的输入端。该输入端可连接到 V_{OUT} 以提供尽可能低的输入电源电流。如果 VLDOIN 电压低于 3.1V，则 VIN1 和 VIN2 直接为内部 LDO 供电。

为了防止不安全运行，VCC 具有 UVLO 保护，可在内部电压过低时防止进行开关操作。请参阅*电气特性* 中的 V_{CC_UVLO} 和 $V_{CC_UVLO_HYS}$。

VCC 不得用于为外部电路供电。请勿加载 VCC 或将其短接至地。VLDOIN 是内部 LDO 的可选输入。将一个可选的优质 0.1µF 至 1µF 电容器从 VLDOIN 连接到 AGND，以提高抗噪性。

LDO 通过以下两个输入之一提供 VCC 电压：V_{IN} 或 VLDOIN。当 VLDOIN 接地或低于 3.1V 时，LDO 从 V_{IN} 获取电源。当 VLDOIN 连接到高于 3.1V 的电压时，LDO 输入变为 VLDOIN。VLDOIN 电压不得超过 V_{IN} 和 12V。

方程式 8 将 LDO 降低的功率损耗指定为：

$$P_{LDO\text{-}LOSS} = I_{LDO} \times (V_{IN\text{-}LDO} - V_{VCC}) \quad (8)$$

VLDOIN 输入提供了一个选项，可为 LDO 提供低于 V_{IN} 的电压，从而更大程度地降低 LDO 输入电压（相对于 VCC）并降低功率损耗。例如，如果 LDO 电流在 1MHz、V_{IN} = 24V 且 V_{OUT} = 5V 时为 10mA，则 VLDOIN 接地时的 LDO 功率损耗为 10mA × (24V – 3.3V) = 207mW，而当 VLDOIN 连接至 V_{OUT} 时，损耗等于 10mA × (5V – 3.3V) = 17mW，减少了 190mW。

图 8-4 和图 8-5 展示了 VLDOIN 连接到 VOUT 时和未连接 VOUT 时的典型效率图。

Copyright © 2023 Texas Instruments Incorporated

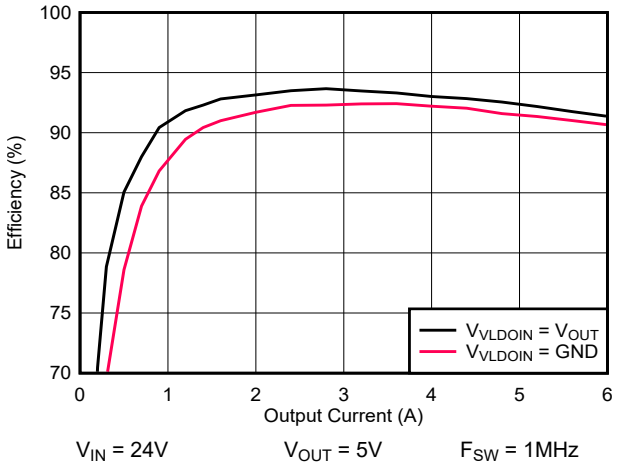


图 8-4. 通过外部偏置提高效率

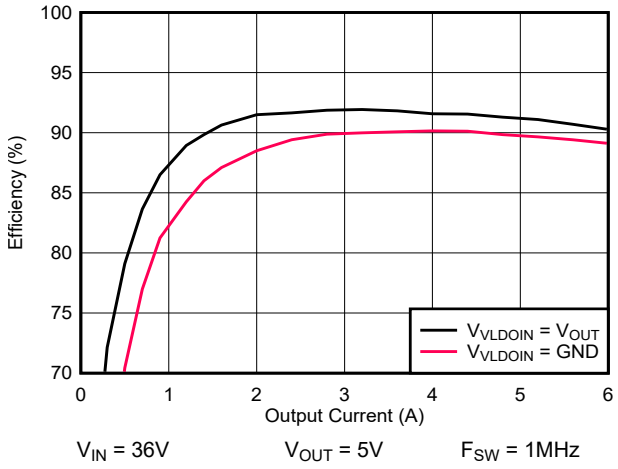


图 8-5. 通过外部偏置提高效率

8.3.10 过流保护 (OCP)

TLVM13660 使用峰值电感电流的逐周期电流限制保护来防止出现过流情况。每个开关周期都会将电流与电流限制阈值进行比较。在过流情况下，输出电压会降低。

TLVM13660 会在发生极端过载时采用断续过流保护。在断续模式下，TLVM13660 模块会关断并保持关断 80ms（典型值），然后会尝试重新启动。如果过流或短路故障情况仍然存在，则断续模式会重复，直到故障情况消失。断续模式会降低严重过流条件下的功耗，从而防止器件过热和受到潜在的损害。故障排除后，该模块会自动恢复正常运行。

8.3.11 热关断

热关断是一种集成式自保护功能，用于限制结温并防止因过热而造成损坏。当结温超过 168°C（典型值）时，热关断功能会关断器件，以防止进一步的功率耗散和温升。关断后，结温会降低，当结温降至 158°C（典型值）时，TLVM13660 会尝试重新启动。

8.4 器件功能模式

8.4.1 关断模式

EN 引脚为 TLVM13660 提供开关控制功能。当 V_{EN} 低于约 0.4V 时，该器件处于关断模式。内部 LDO 和开关稳压器均关闭。关断模式下的静态电流降至 0.6 μA（典型值）。TLVM13660 还采用内部欠压保护。如果输入电压低于其 UV 阈值，则稳压器将保持关闭状态。

8.4.2 待机模式

VCC 辅助电源的内部 LDO 具有比稳压器本身更低的使能阈值。当 V_{EN} 高于 1.1V（最大值）并且低于 1.263V（典型值）的精密使能阈值时，内部 LDO 将导通并进行调节。内部 V_{CC} 高于其 UVLO 阈值后，精密使能电路会导通。在 V_{EN} 升至精密使能阈值以上之前，不会启用开关操作和电压调节。

8.4.3 运行模式

当 V_{VCC} 和 V_{EN} 高于相关阈值且不存在故障条件时，TLVM13660 处于运行模式。使之运行的最简单方法是将 EN 连接到 V_{IN}，这样可以在施加的输入电压超过最小启动电压时实现自启动。

Copyright © 2023 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TLVM13660 同步降压模块只需几个外部元件，即可在高达 6A 的输出电流下将宽范围电源电压转换为固定输出电压。为了加快并简化基于 TLVM13660 的稳压器的设计过程，TI 提供了一个全面的 TLVM13660 快速入门计算器，下载后可协助系统设计人员为给定应用选择元件。

9.2 典型应用

有关 TLVM13660 相关实现的电路原理图、物料清单、PCB 布局文件和测试结果，请参阅 TLVM13660 EVM。

9.2.1 设计 1 – 用于工业应用的高效 6A 同步降压稳压器

图 9-1 展示了开关频率为 1MHz 的 5V、6A 降压稳压器的原理图。在本例中，根据 9V 至 36V 范围内的 24V 标称输入电压，半负载和满负载时的目标效率分别为 93.5% 和 91.4%。13kΩ 的电阻器 R_{RT} 将自由运行开关频率设定为 1MHz。一个可选的 SYNC 输入信号支持针对这个特定应用在 700kHz 至 1.4MHz 范围内调整开关频率。

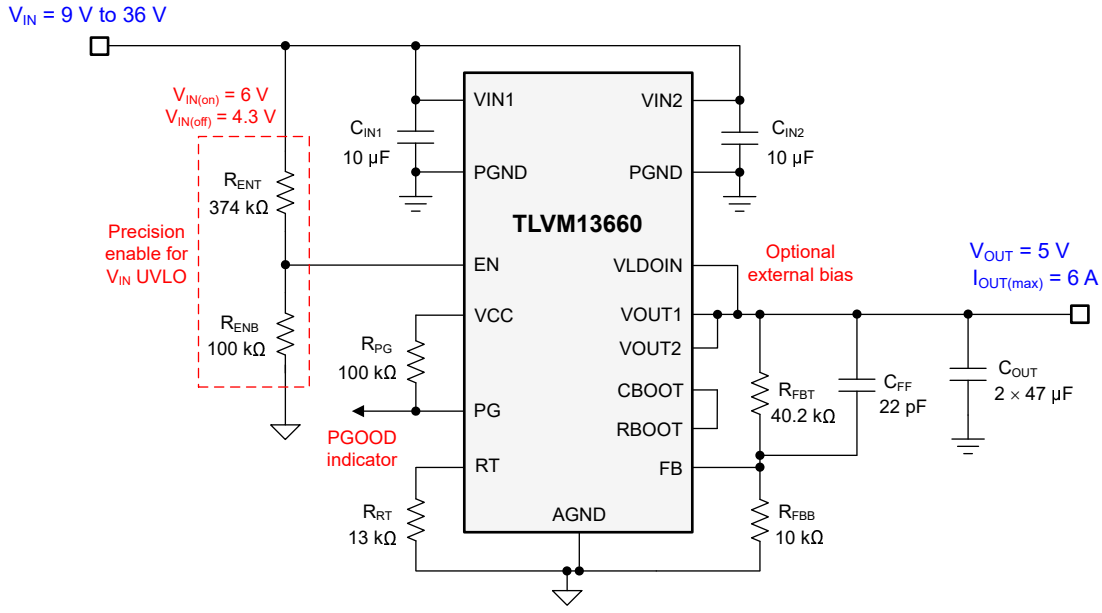


图 9-1. 电路原理图

9.2.1.1 设计要求

表 9-1 展示了此应用设计示例的预期输入、输出和性能参数。请注意，如果输入电压降至低于大约 5.8V，则稳压器会在压降下运行且输出电压低于其 5V 设定点。

表 9-1. 设计参数

设计参数	值
输入电压范围	9V 至 36V
输入电压 UVLO 导通/关断	6V 和 4.3V
输出电压	5V
最大输出电流	6A
开关频率	1MHz
输出电压调节	±1%
模块关断电流	< 1μA

表 9-2 提供了所选降压模块功率级元件以及多个供应商处的提供情况。此设计使用全陶瓷输出电容器实现。

表 9-2. 应用电路 1 的物料清单

参考位号	数量	规格	制造商(1)	器件型号
C_{IN1}、C_{IN2}	2	10μF，50V，X7R，1210，陶瓷	Taiyo Yuden（太阳诱电）	UMJ325KB7106KMHT
			TDK	CNA6P1X7R1H106K
		10μF，50V，X7R，1210，陶瓷	Murata	GCM32EC71H106KA03
			TDK	CGA6P3X7S1H106M
C_{OUT1}、C_{OUT2}	2	47μF，6.3V，X7R，1210，陶瓷	Murata	GRM32ER70J476ME20K
			AVX	12106C476MAT2A
		47μF，10V，X7R，1210，陶瓷	Murata	GRM32ER71A476ME15L
			AVX	1210ZC476MAT2A
		100μF，6.3V，X7R，1210，陶瓷	Murata	GRM32EC70J107ME15L
U_1	1	TLVM13660 36V、6A 同步降压模块	德州仪器 (TI)	TLVM13660RDLR

(1) 请参阅*第三方产品免责声明*。

更笼统地说，TLVM13660 模块旨在于各种外部元件和系统参数下正常运行。但是，集成环路补偿针对一定范围的输出电容进行了优化。

9.2.1.2 详细设计过程

9.2.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处来通过 WEBENCH® Power Designer 使用 TLVM13660 器件创建定制设计。

1. 首先键入输入电压（V_{IN}）、输出电压（V_{OUT}）和输出电流（I_{OUT}）要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

9.2.1.2.2 输出电压设定点

TLVM13660 模块的输出电压可以通过一个电阻分压器从外部调节。R_{FBB} 的建议值为 10kΩ，可建立 0.1mA 的分压器电流。R_{FBT} 的值可以从表 8-1 中选择或使用方程式 9 计算：

Copyright © 2023 Texas Instruments Incorporated

$$R_{FBT}\left[k\Omega\right] = R_{FBB}\left[k\Omega\right] \cdot \left(\frac{V_{OUT}\left[V\right]}{1V} - 1 \right) = 10k\Omega \cdot \left(\frac{5V}{1V} - 1 \right) = 40k\Omega \quad (9)$$

为 R_{FBT} 选择最接近的标准值 40.2kΩ。

9.2.1.2.3 开关频率选择

将一个 13kΩ 电阻器从 RT 连接到 AGND，以设置 1MHz 的开关频率，该开关频率非常适合 5V 输出，因为它可以在 24V 的标称输入电压下将电感器峰峰值纹波电流建立到 6A 额定输出电流的 20% 至 40% 范围内。

9.2.1.2.4 输入电容器选择

TLVM13660 需要至少 2 个 10µF 陶瓷输入电容，最好使用 X7R 电介质。输入电容器的电压等级必须大于最大输入电压。对于此设计，请选择两个 10µF、X7R、50V、1210 外壳尺寸陶瓷电容器，从 VIN1 和 VIN2 连接到 PGND 并尽可能靠近模块。有关推荐的布局放置，请参阅图 11-2。

9.2.1.2.5 输出电容器选型

根据表 8-1，TLVM13660 需要最低 25µF 的有效输出电容，才能在 5V 的输出电压下正常运行。请使用具有足够额定电压和温度的高品质陶瓷型电容器。如果需要，连接额外的输出电容以降低纹波电压或用于具有特定负载瞬态要求的应用。

对于此设计示例，请在靠近模块位置使用两个 47mΩ、6.3V 或 10V、X7R、1210 陶瓷电容器从 VOUT1 和 VOUT2 引脚连接到 PGND。在 25°C 和 –40°C 时，5V 时的总有效电容分别约为 52µF 和 38µF。

9.2.1.2.6 其他连接

将 VLDOIN 连接至 5V 输出，以实现最佳效率。当使用的输出电容接近表 8-1 中建议的最小值时，要增加相位裕度，可以在上部反馈电阻器上放置一个图 9-1 指定为 C_{FF} 的前馈电容器。根据该应用中的反馈电阻值，22pF 的电容器会将零点极点对分别设置在 180kHz 和 900kHz 处。

Copyright © 2023 Texas Instruments Incorporated

9.2.1.3 应用曲线

除非另有说明，否则 V_{IN} = 24V、V_{OUT} = 5V、I_{OUT} = 6A（0.83Ω 电阻负载）且 F_{SW} = 1MHz。

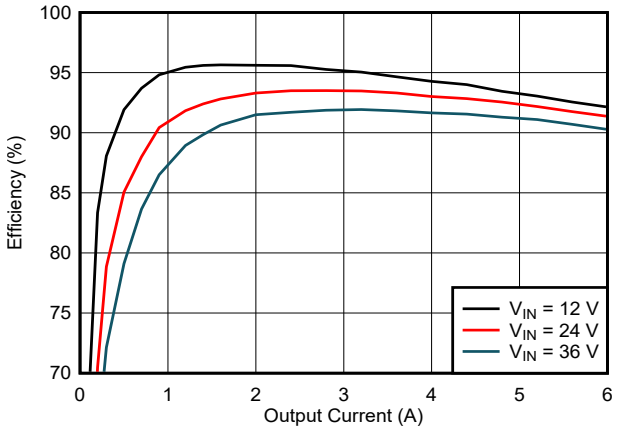


图 9-2. 效率

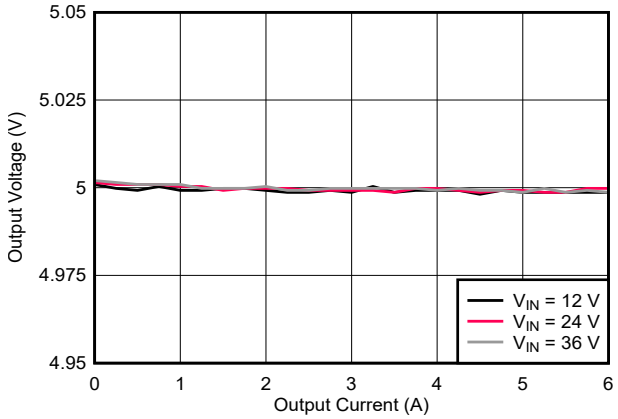


图 9-3. 负载调整率

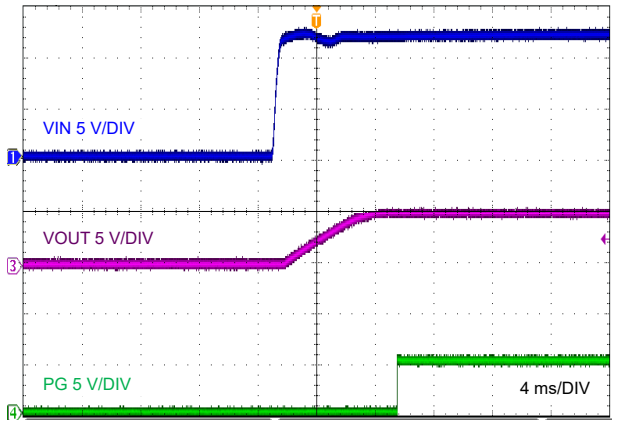


图 9-4. 启动，V_{IN} 步进至 12V

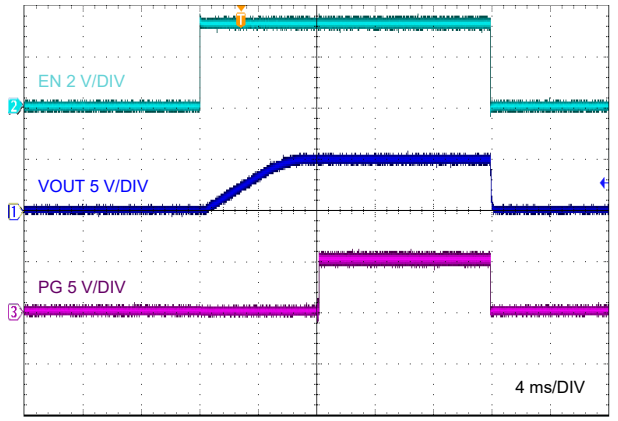


图 9-5. 使能开/关，V_{IN} = 12V

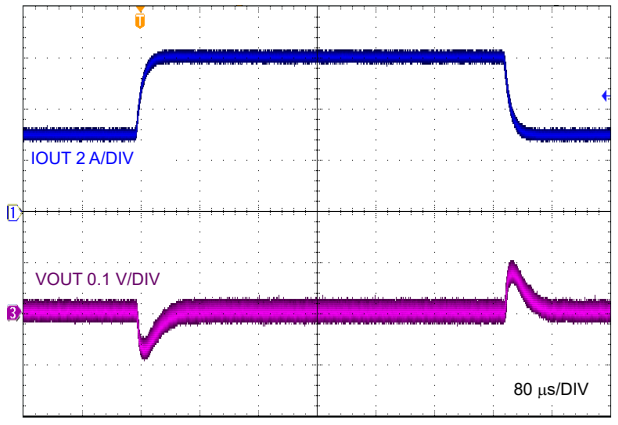


图 9-6. 瞬态负载，在 1A/µs 下为 3A 至 6A

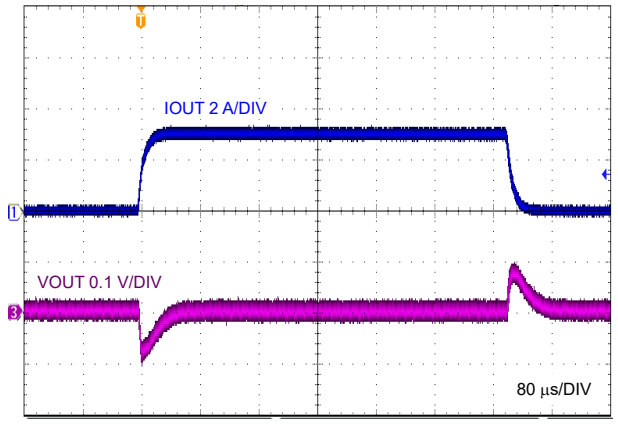


图 9-7. 瞬态负载，在 1A/µs 下为 0A 至 3A

Copyright © 2023 Texas Instruments Incorporated

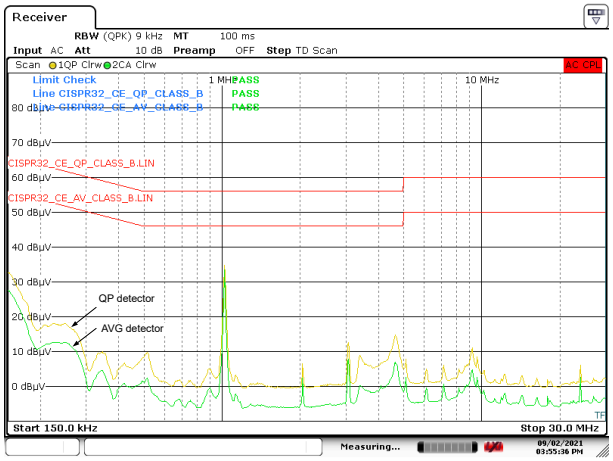


图 9-8. CISPR 32 B 类传导发射：V_{IN} = 12V

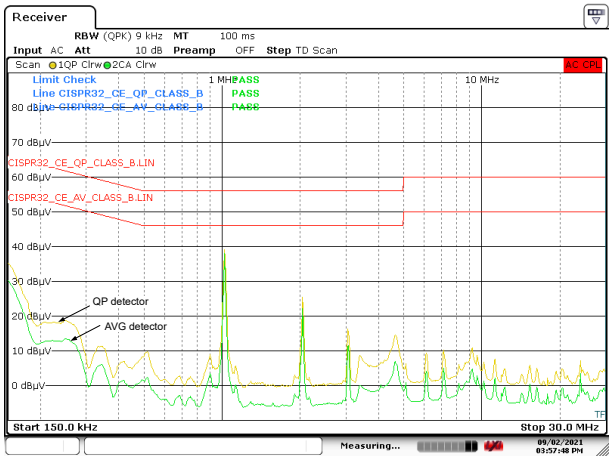


图 9-9. CISPR 32 B 类传导发射：V_{IN} = 24V

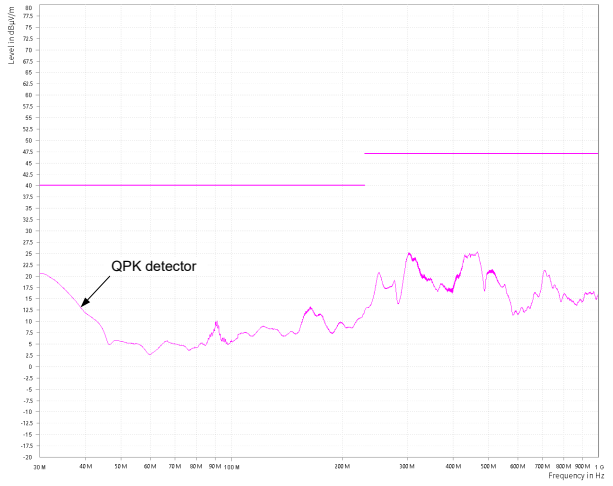


图 9-10. 符合 CISPR 32 B 类辐射发射限制：水平极性

图 9-11. 符合 CISPR 32 B 类辐射发射限制：垂直极化

Copyright © 2023 Texas Instruments Incorporated

9.2.2 设计 2 – 具有负输出电压的反相降压/升压稳压器

图 9-12 显示反相降压/升压 (IBB) 稳压器的原理图，其中输出电压为 –5V，输出电流为 –4A 且开关频率为 1.2MHz。在本例中，根据 10V 至 31V 范围内的 24V 标称输入电压，半负载和满负载时的目标效率分别为 91% 和 89.5%。

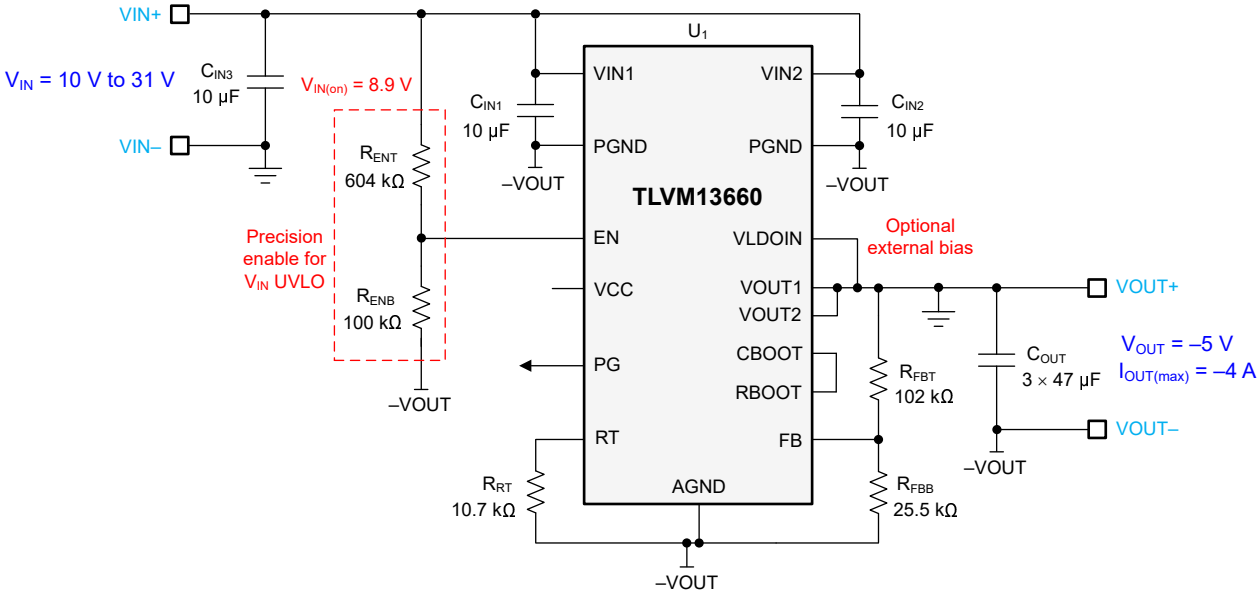


图 9-12. 电路原理图

9.2.2.1 设计要求

表 9-3 展示了此应用设计示例的预期输入、输出和性能参数。采用 IBB 拓扑时，模块的总电流为 $I_{IN} + |-I_{OUT}|$，并在最小输入电压时最高。

表 9-3. 设计参数

设计参数	值
输入电压范围	10V 至 31V
输入电压 UVLO 导通	8.9V
输出电压	-5V
满负载电流	-4A
开关频率	1.2MHz
输出电压调节	±1%

表 9-4 提供了所选降压模块功率级元件以及多个供应商处的提供情况。此设计使用全陶瓷输出电容器实现。

表 9-4. 应用电路 2 的物料清单

参考标识符	数量	规格	制造商(1)	器件型号
C_{IN1}、C_{IN2}、C_{IN3}	3	10µF，50V，X7R，1210，陶瓷	Kemet	C1210C106K5RACTU
			TDK	CNA6P1X7R1H106K
C_{OUT1}、C_{OUT2}	2	47µF，10V，X7R，1210，陶瓷	Murata	GRM32ER71A476ME15L
		100µF，6.3V，X7R，1210，陶瓷	Murata	GRT32EC70J107ME13L
U_1	1	TLVM13660 36V、6A 同步降压模块	德州仪器 (TI)	TLVM13660RDLR

(1) 请参阅*第三方产品免责声明*。

Copyright © 2023 Texas Instruments Incorporated

9.2.2.2 详细设计过程

9.2.2.2.1 输出电压设定点

对于 –5V 的输出电压，根据方程式 1，应选择的上部反馈电阻和下部反馈电阻分别为 102kΩ 和 25.5kΩ。

9.2.2.2.2 IBB 最大输出电流

使用 TLVM13660 并采用 *IBB 拓扑*时，可实现的输出电流为 $I_{OUT(max)} = I_{LDC(max)} \times (1 - D)$，其中 $I_{LDC(max)}$ = 6A 是该模块的额定电流，而 $D = |V_{OUT}| / (V_{IN} + |V_{OUT}|)$ 是 IBB 占空比。图 9-13 提供了在 –3.3V 和 –5V 的输出电压设定点条件下，最大输出电流能力与输入电压之间的关系。

9.2.2.2.3 开关频率选择

将一个 10.7kΩ 电阻器从 RT 连接到 AGND，以设置 1.2MHz 的开关频率，该开关频率非常适合 –5V 输出，因为它可以在 12V 的标称输入电压下降电感器峰峰值纹波电流建立到约 6A 额定模块电流的 40%。

9.2.2.2.4 输入电容器选择

使用两个外壳尺寸为 1210 的 10µF、50V、X7R 电介质陶瓷电容器，从 VIN1 和 VIN2 引脚对称连接到 PGND 并尽可能靠近模块。更具体地说，这些电容器从内部高侧 MOSFET 的漏极连接到低侧 MOSFET 的源极，从而有效地从正输入电压端子连接到负输出电压端子。

输入电压和输出电压之和 ($V_{IN} + |-V_{OUT}|$) 是在电容器上施加的有效电压。在 25°C 且输入电压为 12V 和 24V（对应的施加电压为 17V 和 29V）时，总有效电容分别约为 15µF 和 10µF。查看电容器数据表中的电容与电压降额关系曲线。

在输入端上直接连接一个额外的 10µF、50V 电容器。此电容器被指定为 C_{IN3}，并连接在 VIN+ 和 VIN-端子上，如图 9-12 所示。

9.2.2.2.5 输出电容器选型

此 IBB 设计示例使用两个外壳尺寸为 1210 的 47µF、10V、X7R 电介质陶瓷电容器，从 VOUT1 和 VOUT2 引脚对称连接到 PGND 并尽可能靠近模块。总有效电容约为 52µF，直流偏置以为 5V。

9.2.2.2.6 其他注意事项

将 RBOOT 短接至 CBOOT 并将 VLDOIN 连接到功率级 GND 端子（对应于模块的 VOUT1、VOUT2），以实现最佳效率。

IBB 拓扑的右半平面零点在最小输入电压和最大负载电流下位于最低频率处。使用 TLVM13660 快速入门计算器来选择输出电容，以便针对给定应用将环路交叉频率设置为小于最低右半平面零点频率的三分之一。

Copyright © 2023 Texas Instruments Incorporated

9.2.2.3 应用曲线

除非另有说明，否则 V_{IN} = 24V、V_{OUT} = –5V、I_{OUT} = –4A（1.25Ω 电阻负载）且 F_{SW} = 1.2MHz。

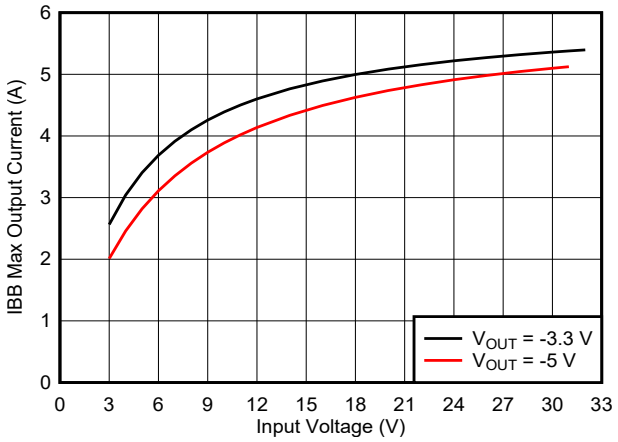


图 9-13. IBB 最大输出电流

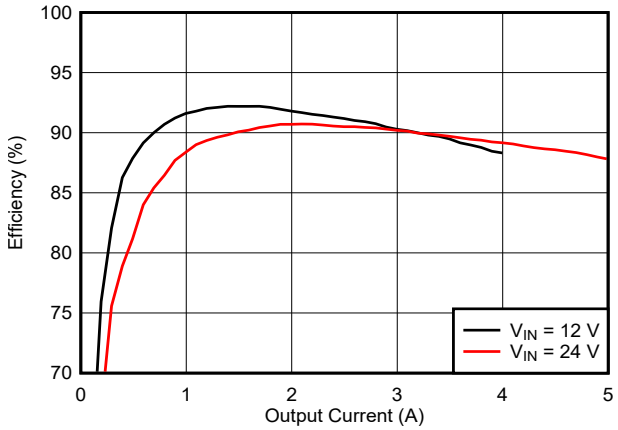


图 9-14. 效率

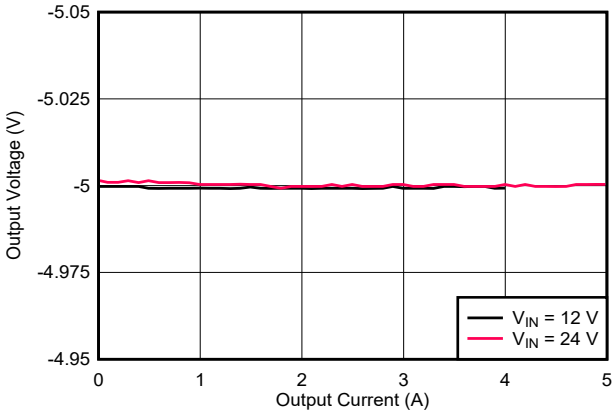


图 9-15. 负载调整率

Copyright © 2023 Texas Instruments Incorporated

10 电源相关建议

TLVM13660 降压模块设计为可在 3V 至 36V 的宽输入电压范围内工作。输入电源的特性必须符合本数据表中的*绝对最大额定值* 和*建议运行条件*。此外，输入电源必须能够向负载稳压器电路提供所需的输入电流。可以使用方程式 10 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \cdot I_{OUT}}{V_{IN} \cdot \eta} \quad (10)$$

其中

- η 为效率。

如果该模块通过长导线或具有大阻抗的 PCB 迹线连接到输入电源，则需要特别谨慎才能实现稳定的性能。输入电缆的寄生电感和电阻可能会对该模块的运行造成不良影响。更具体地说，寄生电感与低 ESR 陶瓷输入电容器组合形成一个欠阻尼谐振电路，这有可能在每次输入电源打开和关闭时导致不稳定和/或电压瞬变。寄生电阻会在负载瞬变期间导致输入电压下降。如果该模块的工作电压接近最小输入电压，此下降可能导致错误的 UVLO 故障触发和系统复位。

若要解决此类问题，最佳做法是缩短输入电源与该模块之间的距离，并将电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路，并减少输入端的任何过冲或下冲。47µF 至 100µF 范围内的电容通常足以提供输入并联抑制，并有助于在大负载瞬变期间保持输入电压稳定。0.1Ω 至 0.4Ω 的典型 ESR 可为大多数输入电路配置提供足够的阻尼。

Copyright © 2023 Texas Instruments Incorporated

11 布局

在高电流、快速开关模块电路（具有高内部电压和电流压摆率）中，为了实现可靠的器件运行和设计稳健性，正确的 PCB 设计和布局非常重要。此外，模块的 EMI 性能在很大程度上取决于 PCB 布局。

11.1 布局指南

以下列表总结了用于优化直流/直流模块性能（包括热特性和 EMI 特性）的 PCB 布局和元件放置基本指南。图 11-1 和图 11-2 展示了 TLVM13660 的推荐 PCB 布局，并优化了功率级和小信号元件的布局和布线。

- *将输入电容器尽可能靠近 VIN 引脚放置。*请注意，输入电容器基于模块封装每一侧的 VIN1 和 VIN2 引脚的双对称排列。高频电流分为两个部分并有效地反向流动，使相关磁场相互抵消，从而提高 EMI 性能。
  - 使用具有 X7R 或 X7S 电介质的低 ESR 1206 或 1210 陶瓷电容器。该模块集成了两个 0402 输入电容器，用于高频旁路。
  - 输入电容器的接地返回路径应包含连接到模块下方 PGND 焊盘的局部顶层平面。
  - 即使 VIN 引脚在内部连接，也要在较低的 PCB 层上使用宽多边形平面将这些引脚连接在一起并连接到输入电源。
- *将输出电容器尽可能靠近 VOUT 引脚放置。*输出电容器采用类似的双路对称布置，可消除磁场并降低 EMI。
  - 输出电容器的接地返回路径应包含连接到模块下方 PGND 焊盘的局部顶层平面。
  - 即使 VOUT 引脚在内部连接，也要在较低的 PCB 层上使用宽多边形平面将这些引脚连接在一起并连接到负载，从而减少传导损耗和热应力。
- *通过将反馈电阻器靠近 FB 引脚放置，使 FB 走线尽可能短。*通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。FB 是电压环路误差放大器的输入，并代表对噪声敏感的高阻抗节点。将上部反馈电阻器布线到所需的输出电压调节点。
- *在模块顶层正下方的 PCB 层上使用实心接地层。*该平面可以充当噪声屏蔽层，尽可能地减小与开关环路中的电流相关的磁场。将 AGND 引脚 6 和 11 直接连接到模块下方的 PGND 引脚 19。
- *提供足够大的 PCB 面积，以实现适当的散热。*使用足够的覆铜区实现与最大负载电流和环境温度条件相称的低热阻抗。为 TLVM13660 提供足够的散热，以将结温保持在 150°C 以下。对于满额定负载运行，顶部接地层是一个重要的散热区域。使用矩阵式散热过孔将封装的外露焊盘 (PGND) 连接到 PCB 接地层。如果 PCB 具有多个铜层，请将这些散热过孔连接到内层接地层。最好使用 2 盎司（不少于 1 盎司）的铜制作 PCB 顶层和底层。

11.1.1 热设计和布局

为了使直流/直流模块在特定的温度范围内发挥作用，封装必须允许有效地散发所产生的热量，同时使结温保持在额定限值以内。TLVM13660 模块采用小型 5.5mm × 5mm 20 引脚 QFN (RDL) 封装，可满足一系列应用要求。*热性能信息* 表总结了此封装的热指标，其中相关详情可在*半导体和 IC 封装热指标应用报告* 中找到。

20 引脚 QFN 封装提供了一种通过封装底部外露散热焊盘实现散热的方式。这可以显著改善散热，并且 PCB 设计必须采用导热焊盘、散热通孔和一个或多个接地平面，以构成完整的散热子系统。TLVM13660 的外露焊盘焊接在器件封装正下方 PCB 的接地铜层上，从而将热阻降至一个很小的值。

最好所有层都使用 2oz 铜厚的四层电路板，以提供低阻抗、适当的屏蔽和更低的热阻。导热焊盘与内部和焊接面接地平面之间连接着多个直径为 0.3mm 的过孔，这些过孔有助于热传递非常重要。在多层 PCB 堆叠中，通常会在功率级元件下方的 PCB 层上放置一个实心接地平面。这不仅为功率级电流提供了一个平面，而且还为发热器件提供了一个热传导路径。

Copyright © 2023 Texas Instruments Incorporated

11.2 布局示例

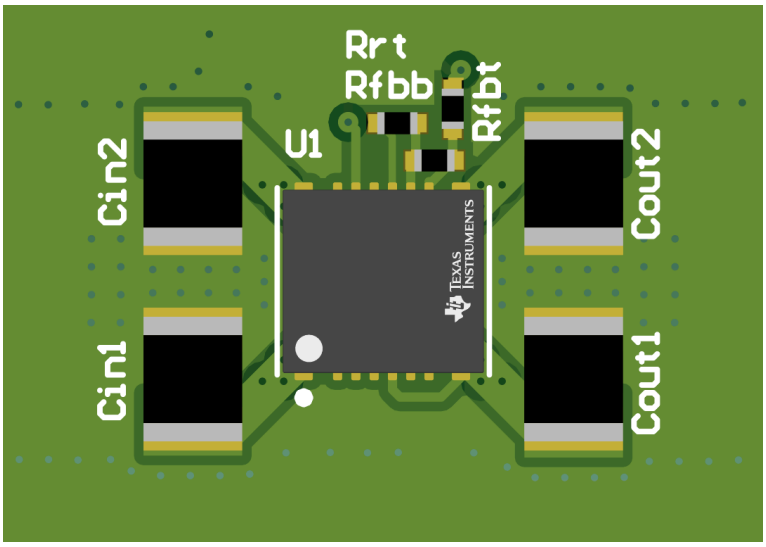


图 11-1. 典型布局

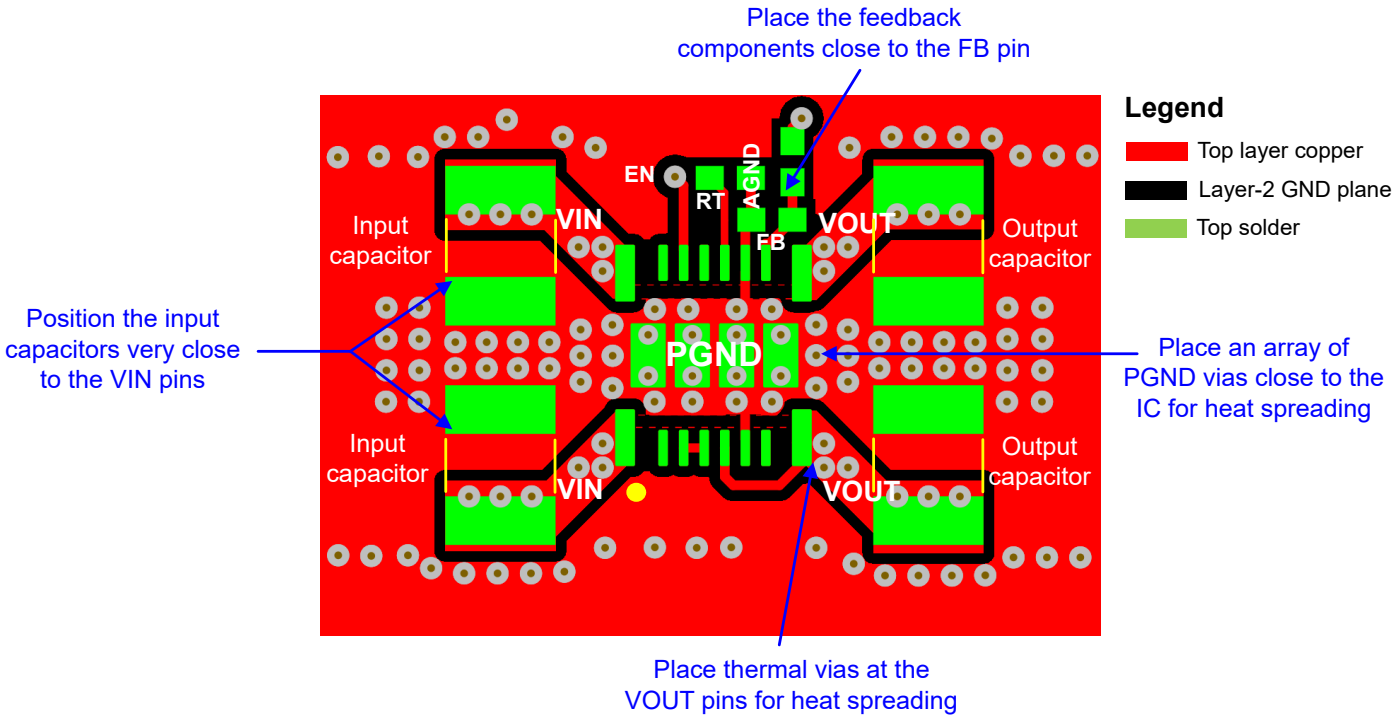


图 11-2. 典型顶层设计

11.2.1 封装规格

表 11-1. 封装规格表

TLVM13660		值	单位
重量		748	mg
易燃性	符合 UL 94 V-0		
MTBF 计算出的可靠性	按照 Bellcore TR-332，50% 压力，T_A = 40°C，接地良好	2580	MHrs

Copyright © 2023 Texas Instruments Incorporated

12 器件和文档支持

12.1 器件支持

12.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

12.1.2 开发支持

表 12-1 中指定的 TLVM13620/30/40/60 系列同步降压电源模块具有 3V 至 36V 的输入工作电压范围和 2A 至 6A 的额定输出电流，可为各种应用提供灵活性、可扩展性和优化的解决方案尺寸。这些模块可实现具有高密度、低 EMI 和更高灵活性的直流/直流解决方案。可用的 EMI 缓解功能包括 RBOOT 配置的开关节点压摆率控制、固定开关频率和集成输入旁路电容器。所有模块均在高达 105°C 的环境温度下指定额定值。

表 12-1. 同步降压直流/直流电源模块系列

直流/直流模块	额定值 I_{OUT}	封装	尺寸	特性	降低 EMI
TLVM13620	2A	B0QFN (30)	6.0mm × 4.0mm × 1.8mm	RT 可调 F_{SW}，精密使能	集成输入、VCC 和 BOOT 电容器
TLVM13630	3A				
TLVM13640	4A	B3QFN (20)	5.5mm × 5.0mm × 4.0mm		
TLVM13660	6A				

相关开发支持请参阅以下资源：

- TLVM13660 *快速入门计算器*
- TLVM13660 *仿真模型*
- *TLVM13660 EVM 用户指南*
- *TLVM13660 EVM 布局文件 (Altium)*
- 有关 TI 的参考设计库，请访问 *TI 参考设计库*。
- 有关 TI WEBENCH 设计环境，请访问 *WEBENCH® 设计中心*。
- 要设计低 EMI 电源，请查看 TI 全面的 *EMI 培训系列*。
- 要设计反相降压/升压 (IBB) 稳压器，请访问*直流/直流反相降压/升压模块*。
- TI 参考设计：
  - *适用于 Kintex 7 应用的多输出电源解决方案*
  - *Arria V 电源参考设计*
  - *Altera Cyclone V SoC 电源参考设计*
  - *具有超低 BOM 数量的空间优化型直流/直流反相电源模块参考设计*
  - *适用于小型低噪声系统的 3V 至 11.5V V_{IN}、–5V V_{OUT}、1.5A 反相电源模块参考设计*
- 技术文章：
  - *使用直流/直流降压转换器为医学成像应用供电*
  - *如何构建可编程输出反相降压/升压稳压器*
- 要查看本产品的相关器件，请参阅 LM61460 36V、6A 同步降压转换器。

12.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处来通过 WEBENCH® Power Designer 使用 TLVM13660 器件创建定制设计。

1. 首先键入输入电压（V_{IN}）、输出电压（V_{OUT}）和输出电流（I_{OUT}）要求。
2. 使用优化器表盘优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

Copyright © 2023 Texas Instruments Incorporated

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

12.2 文档支持

12.2.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI)，*创新型直流/直流电源模块* 选择指南
- 德州仪器 (TI)，*使用增强型 HotRod™ QFN 封装技术实现具有出色热性能的小型低噪电源模块* 白皮书
- 德州仪器 (TI)，*各种电源模块封装选项的优缺点* 白皮书
- 德州仪器 (TI)，*借助电源模块简化低 EMI 设计* 白皮书
- 德州仪器 (TI)，*适用于实验室仪表的电源模块* 白皮书
- 德州仪器 (TI)，*有关直流/直流稳压器 EMI 的工程师指南* 电子书
- 德州仪器 (TI)，*电源模块的焊接注意事项* 应用报告
- 德州仪器 (TI)，*采用直流/直流电源模块的实用性热设计* 应用报告
- 德州仪器 (TI)，*使用新的热指标* 应用报告
- 德州仪器 (TI)，*AN-2020 热设计：学会洞察先机，不做事后诸葛* 应用报告
- 德州仪器 (TI)，*采用 TPSM53602/3/4 实现负输出反相降压/升压应用* 应用报告

12.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.4 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

12.5 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

12.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLVM13660RDLR	Active	Production	B3QFN (RDL) | 20	1000 | LARGE T&R	-			-40 to 125	TLVM13660 B1
TLVM13660RDLR.A	Active	Production	B3QFN (RDL) | 20	1000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	TLVM13660 B1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

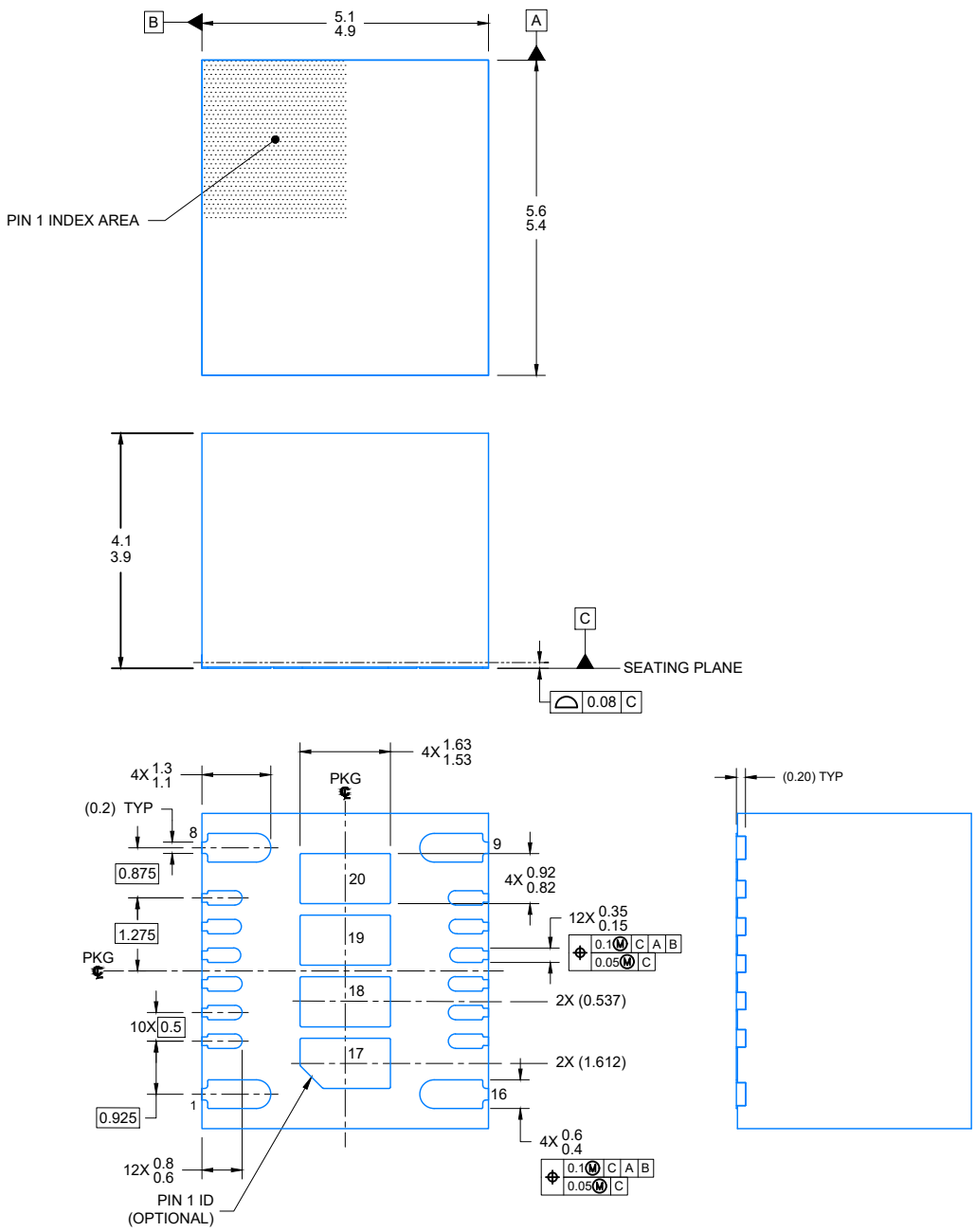
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

RDL0020A

B3QFN - 4.1 mm max height

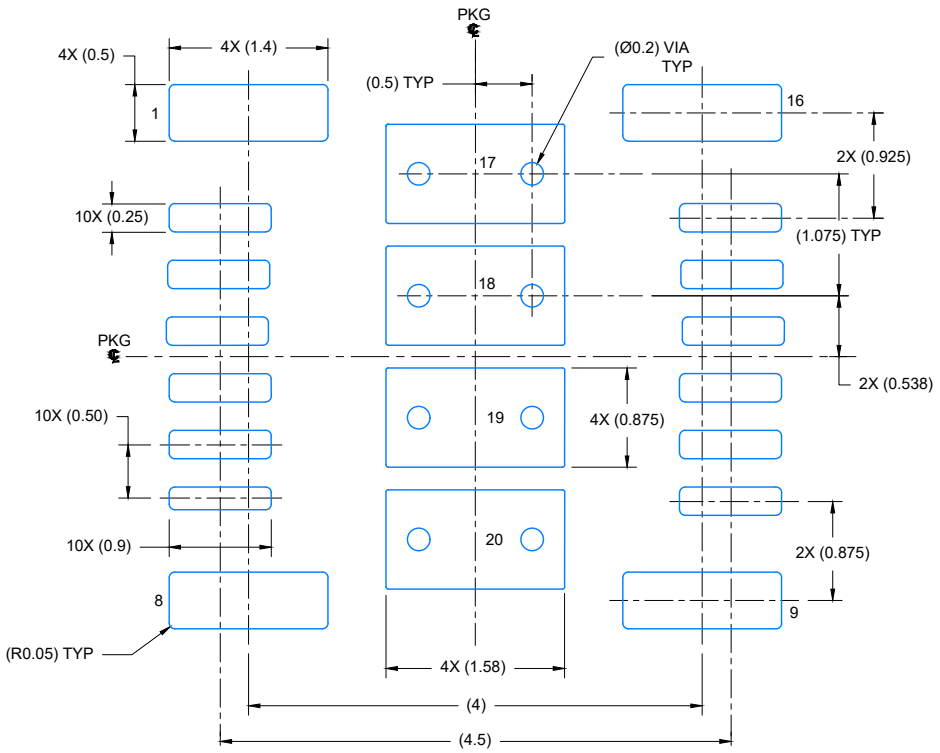
PLASTIC QUAD FLAT PACK- NO LEAD



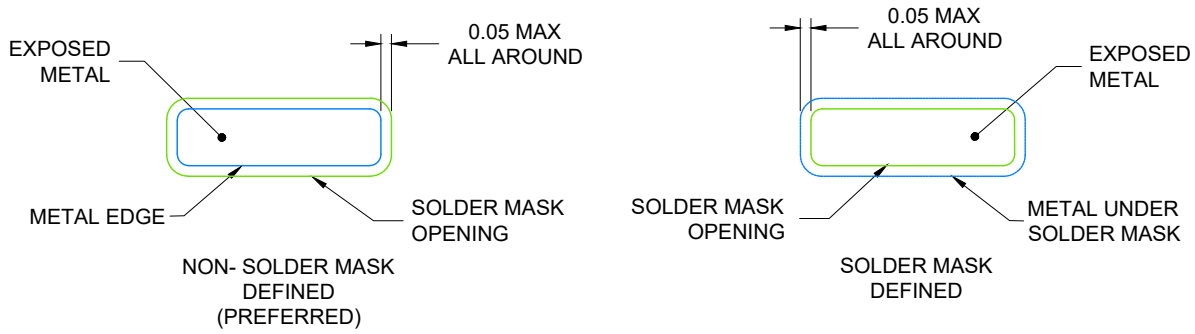
4226416/B 04/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X

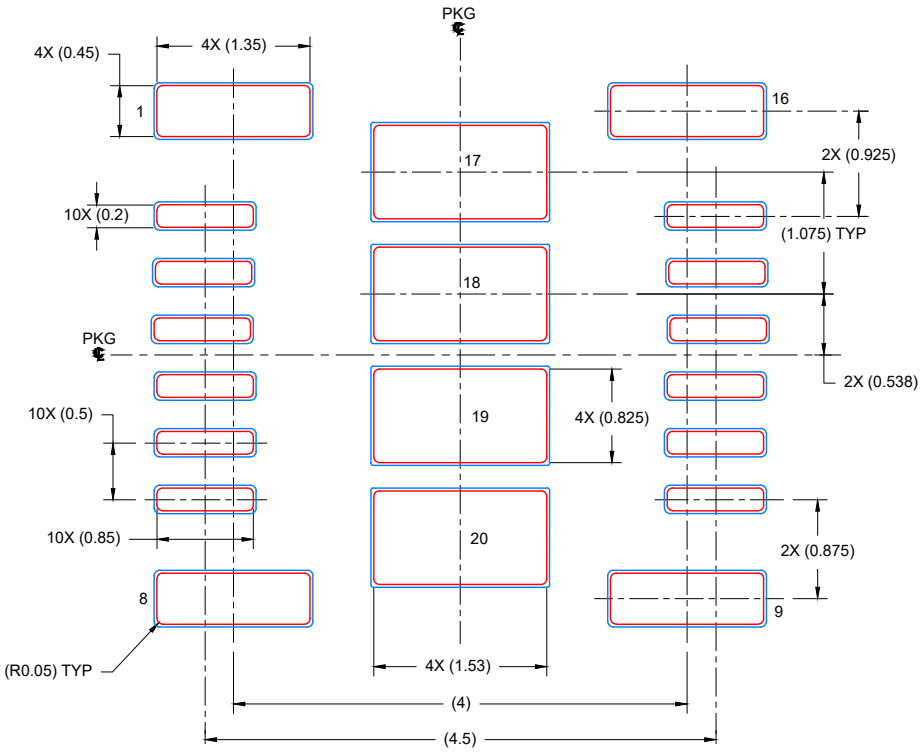


SOLDER MASK DETAILS

4226416/B 04/2021

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17,18, 19 & 20 :
91% PRINTED SOLDER COVERAGE BY AREA
SCALE: 15X

4226416/B 04/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月