

TLV3901、125ps 具有 CML 输出的高速 RRI 比较器

1 特性

- 低传播延迟：125ps
- 低过驱动分散：5ps
- 静态电流：53mA
- 高切换频率：10GHz / 20Gbps
- 窄脉宽检测功能：60ps
- CML 输出
- 独立输入和输出电源
- 单电源电压：3.1V 至 5.25V
- 低输入失调电压：±1mV
- 两个输入引脚上的片上终端
- 电阻可编程迟滞
- 差速器锁存控制

2 应用

- 激光雷达中的距离感测
- 飞行时间传感器
- 示波器和逻辑分析仪中的高速触发器功能
- 高速差分线路接收器
- 无人机视觉

3 说明

TLV3901 是一款 125ps 高速比较器，具有宽电源范围和 10GHz 的高切换频率。TLV3901 的工作电源电压范

围为 3.1V 至 5.25V，采用业界通用的小型封装，因此非常适合飞行时间 (ToF) 应用，例如激光雷达、差分线路接收器以及测试和测量系统。

TLV3901 具有 5ps 的强输入过驱动性能和仅 60ps 的窄脉冲宽度能力。除了出色的性能规格之外，TLV3901 还在两个输入端提供了可选的 50Ω 片上端接电阻，以及锁存功能和可编程迟滞功能。

TLV3901 的电流模式逻辑 (CML) 输出有助于提高数据吞吐量并优化功耗。同样，互补输出有助于通过抑制每个输出上的共模噪声来降低 EMI。CML 输出旨在驱动和直接连接可接受标准 CML 输入 (例如大多数 FPGA 和 CPU) 的其他应用下游器件。

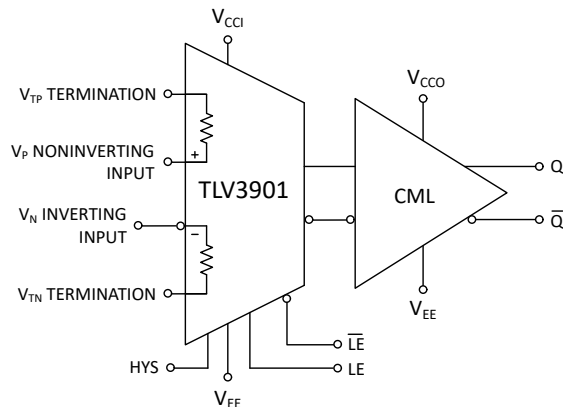
TLV3901 采用 16 引脚 WQFN 封装，因而非常适合空间敏感型应用，例如光学传感器模块。

封装信息

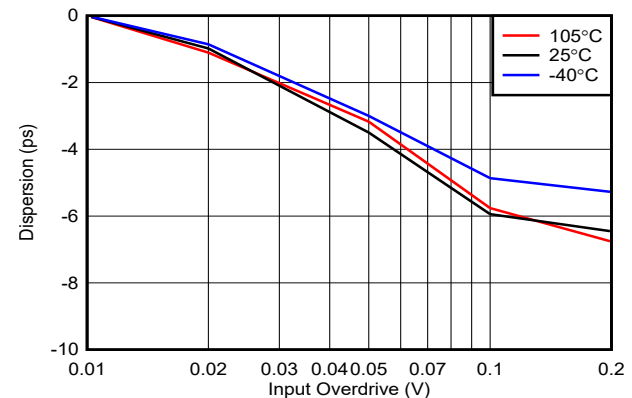
器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TLV3901	RTE (WQFN , 16)	3.00mm × 3.00mm

(1) 有关更多信息，请参阅节 10。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



功能方框图



分散与过驱间的关系



内容

1 特性	1	6.3 特性说明.....	14
2 应用	1	6.4 器件功能模式.....	14
3 说明	1	7 应用和实施	19
4 引脚配置和功能	3	7.1 应用信息.....	19
5 规格	4	7.2 典型应用.....	19
5.1 绝对最大额定值.....	4	7.3 电源相关建议.....	22
5.2 ESD 等级.....	4	7.4 布局.....	23
5.3 建议运行条件.....	4	8 器件和文档支持	24
5.4 热性能信息.....	5	8.1 器件支持.....	24
5.5 电气特性.....	6	8.2 接收文档更新通知.....	24
5.6 开关特性.....	6	8.3 支持资源.....	24
5.7 锁存/可调迟滞.....	7	8.4 商标.....	24
5.8 时序图.....	8	8.5 静电放电警告.....	24
5.9 典型特性.....	9	8.6 术语表.....	24
6 详细说明	14	9 修订历史记录	24
6.1 概述.....	14	10 机械、封装和可订购信息	24
6.2 功能方框图.....	14		

4 引脚配置和功能

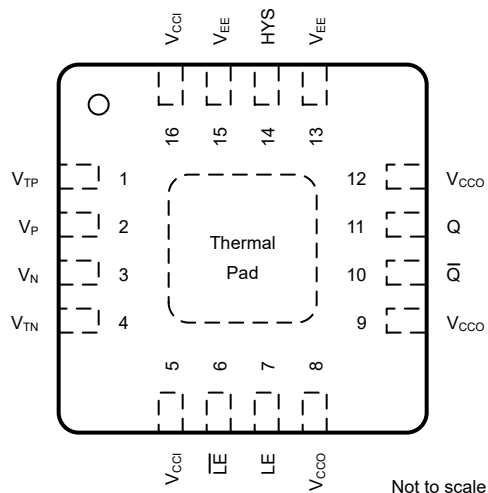


图 4-1. RTE 封装，
16 引脚 WQFN (带有外露散热焊盘)
顶视图

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	TLV3901		
V _{TP}	1	-	V _P 的端接电阻回路引脚
V _P	2	I	同相模拟输入
V _N	3	I	反相模拟输入
V _{TN}	4	-	V _N 输入的端接电阻回路引脚
V _{CCI}	5、16	-	输入级的正电源电压
$\overline{\text{LE}}$	6	I	锁存使能引脚，反相侧
LE	7	I	锁存使能引脚
V _{CCO}	8	-	端接回路引脚 LE/ $\overline{\text{LE}}$ 输入引脚
V _{CCO}	9、12	-	CML 输出级的正电源电压
$\overline{\text{Q}}$	10	O	反相输出
Q	11	O	同相输出
V _{EE}	13、15	-	负电源 (如果使用单电源，则连接到 GND)
HYS	14	I	迟滞控制引脚
散热焊盘	-	-	直接连接到 VEE

(1) I = 输入 ; O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

	最小值	最大值	单位
输入电源电压 $V_S = V_{CCI} - V_{EE}$	-0.3	5.5	V
输出电源电压 $V_S = V_{CCO} - V_{EE}$	-0.3	5.5	V
从 V_{CCI} 到 V_{CCO} 的差异	-0.2	2.4	V
差分输入电压 V_{ID}	-2.5	+2.5	V
(V-) 的输入引脚 (IN+、IN-) ⁽²⁾	$V_{EE} - 0.3$	$V_{CCI} + 0.3$	V
进入输入引脚 (IN+、IN-) 的电流 ^{(2) (3)}	-10	10	mA
V_P 至 V_{TP} , V_N 至 V_{TN} 引脚	-1.25	1.25	V
$LE/\overline{LE}$ 至 V_{CCO}		1.5	V
输出电流	-20	+20	mA
结温, T_J		150	°C
贮存温度, T_{stg}	-65	150	°C

(1) 应力超出绝对最大额定值中列出的值时可能会对器件造成永久损坏。这些列出的值仅为应力等级，并不表示器件在这些条件下以及在建议工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 输入端子被二极管钳制至 V_{EE} 和 V_{CC}

(3) V_{TP} 和 V_{TN} 引脚保持悬空时

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
$V_{(ESD)}$	静电放电	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±1000	V

(1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

	最小值	最大值	单位
输入电源电压 $V_{CCI} - V_{EE}$	3.1	5.25	V
输出电源电压 $V_{CCO} - V_{EE}$	3.1	5.25	V
从 V_{CCI} 到 V_{CCO} 的差异	-0.2	2.15	V
输入电压范围	$V_{EE} - 0.2$	$V_{CCI} + 0.2$	V
差分输入电压范围	-1.5	1.5	V
环境温度, T_A	-40	105	°C
结温, T_J	-40	125	°C

5.4 热性能信息

热指标 ⁽¹⁾		TLV3901	单位
		RTE (WQFN)	
		16 引脚	
$R_{\theta JA}$	结至环境热阻	60.9	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	65.1	°C/W
$R_{\theta JB}$	结至电路板热阻	36	°C/W
Ψ_{JT}	结至顶部特征参数	3.9	°C/W
Ψ_{JB}	结至电路板特征参数	35.8	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	19.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体](#)和[IC 封装热指标](#)应用手册。

5.5 电气特性

在 $T_A = 25^\circ\text{C}$ 时, $V_S = 3.3\text{V}$ 至 5V , $V_{CM} = V_S/2$ (除非另有说明)。

典型值在 $T_A = 25^\circ\text{C}$ 时测得。

参数		测试条件	最小值	典型值	最大值	单位
直流输入特性						
V_{IO}	输入失调电压	$V_S = 5\text{V}$, $V_{CM} = V_S/2$		± 1	± 4	mV
V_{IO}	输入失调电压	$V_S = 5\text{V}$, $V_{CM} = V_S/2$, $T_A = -40^\circ\text{C}$ 至 105°C			± 5	mV
dV_{OS}/dT	输入失调电压漂移	$V_{CM} = V_S/2$, $T_A = -40$ 至 105°C		± 10		$\mu\text{V}/^\circ\text{C}$
V_{CM}	共模电压范围		$V_{EE} - 0.1$		$V_{CC1} + 0.1$	V
I_B	输入偏置电流	$V_S = 5\text{V}$, $V_{CM} = V_S/2$	-10	-5		μA
I_B	输入偏置电流	$V_S = 5\text{V}$, $V_{CM} = V_S/2$, $T_A = -40^\circ\text{C}$ 至 105°C	-15			μA
I_{OS}	输入失调电流	$V_S = 5\text{V}$, $V_{CM} = V_S/2$		± 1		μA
C_{IN}	输入电容			2		pF
R_{DM}	输入差分模式电阻			1		M Ω
R_{CM}	输入共模电阻			5		M Ω
CMRR	共模抑制比	$V_{CM} = V_{EE} - 0.1\text{V}$ 至 $V_{CC1} + 0.1\text{V}$		76		dB
DC 输出特性						
V_{OH}	来自 V_{CCO} 的输出电压摆幅高电平	50 Ω 端接至 V_{CCO}	100	50	0	mV
V_{OL}	来自 V_{CCO} 的输出电压摆幅低电平	50 Ω 端接至 V_{CCO}	575	425	275	mV
V_{ODIFF}	输出电压差分	50 Ω 端接至 V_{CCO}	275	375	475	mV
电源						
I_{CC}	每通道电源电流 (1)	$V_S = 3.3\text{V}$ 和 5V , 无负载		53		mA
I_{CC}	每通道电源电流 (1)	$V_S = 3.3\text{V}$ 和 5V , 无负载, $T_A = -40^\circ\text{C}$ 至 105°C			65	mA
PSRR	电源抑制比	$V_S = 3.3\text{V}$ 至 5V , 无负载, $T_A = -40^\circ\text{C}$ 至 105°C		74		dB

(1) 不包括 I_{TT}

5.6 开关特性

针对 $T_A = 25^\circ\text{C}$ 时 $V_S = 5\text{V}$ 、 $V_{CM} = V_S/2$ (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{PHL}	传播延迟时间, 高电平到低电平	输入中点至输出中点, $V_{OD} = 50\text{mV}$		125		ps
dt_{PHL}/dT	传播延迟时间 (高电平至低电平) 与温度间的关系	输入中点至输出中点, $V_{OD} = 50\text{mV}$, -40 至 105°C		0.08		ps/ $^\circ\text{C}$
t_{PLH}	传播延迟时间, 低电平到高电平	输入中点至输出中点, $V_{OD} = 50\text{mV}$		125		ps
dt_{PLH}/dT	传播延迟时间 (低电平到高电平) 与温度间的关系	输入中点至输出中点, $V_{OD} = 50\text{mV}$, -40 至 105°C		0.08		ps/ $^\circ\text{C}$
t_{PD} 偏斜	t_{PLH} 和 t_{PHL} 之间的偏斜	$V_{CM} = V_{CC1}/2$, $V_{OD} = V_{UD} = 50\text{mV}$, 5MHz 方波		7		ps
$t_{OD_DISPERSION}$	过驱分散	过驱动电压在 20mV 至 100mV 之间变动, 600mV V_{pp}		5		ps
$t_{OD_DISPERSION}$	过驱分散	过驱动电压在 10mV 至 200mV 之间变动, 600mV V_{pp}		7		ps
R_{Jitter}	随机抖动 (RMS)	$V_{OD} = V_{UD} = 200\text{mV}$, 5V/ns, 1.25GHz		2		ps
D_{Jitter}	确定性抖动	$V_{OD} = V_{UD} = 200\text{mV}$, 5V/ns, 1.25GHz		15		ps

针对 $T_A = 25^\circ\text{C}$ 时 $V_S = 5\text{V}$ 、 $V_{CM} = V_S / 2$ (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
Min_Pulse	允许的最小输入脉冲宽度 $V_{OVERDRIVE} = V_{UNDERDRIVE} = 50\text{mV}$ $PW_{OUT} = PW_{IN}$ 的 90%		60		ps
f_{TOGGLE}	输入切换频率 $V_{IN} = 200\text{mV}_{PP}$ 正弦波, 50% 输出摆幅		10		GHz
TR	切换速度 $V_{IN} = 200\text{mV}_{PP}$ 正弦波, 50% 输出摆幅		20		Gbps
t_R	上升时间 在 20% 至 80% 时测量		40		ps
t_F	下降时间 在 20% 至 80% 时测量		40		ps
t_{ON}	上电时间 上电期间, (V+) 必须超过 2V 且持续 3 μs , 输出才能反应出输入的情况。		3		μs

5.7 锁存/可调迟滞

在 $T_A = 25^\circ\text{C}$ 时, $V_S = 3.3\text{V}$ 至 5V , $V_{CM} = V_S/2$ (除非另有说明)。

典型值在 $T_A = 25^\circ\text{C}$ 时测得。

参数	测试条件	最小值	典型值	最大值	单位
锁存/可调迟滞					
V_{HYST}	输入迟滞电压 $V_S = 5\text{V}$, $R_{HYST} \geq 4\text{k}\Omega$		1		mV
V_{HYST}	输入迟滞电压 $V_S = 5\text{V}$, $R_{HYST} = 0.8\text{k}\Omega$		16.5		mV
V_{HYST}	输入迟滞电压 $V_S = 5\text{V}$, $R_{HYST} = 0\text{k}\Omega$		47.5		mV
V_{LE}	LE 引脚输入电压范围 $V_{CCI} = V_{CCO} = 3.1\text{V}$ 和 5.25V $T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$	$V_{CCO} - 1$		V_{CCO}	V
V_{LE_DIFF}	LE 引脚输入差分 $V_{CCI} = V_{CCO} = 3.1\text{V}$ 和 5.25V $T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$	0.2		1	V
t_{SETUP}	锁存建立时间		55		ps
t_{HOLD}	锁存保持时间		12		ps
t_{PL}	锁存至输出延迟		155		ps
t_{PW}	锁存最小脉冲宽度		60		ps

5.8 时序图

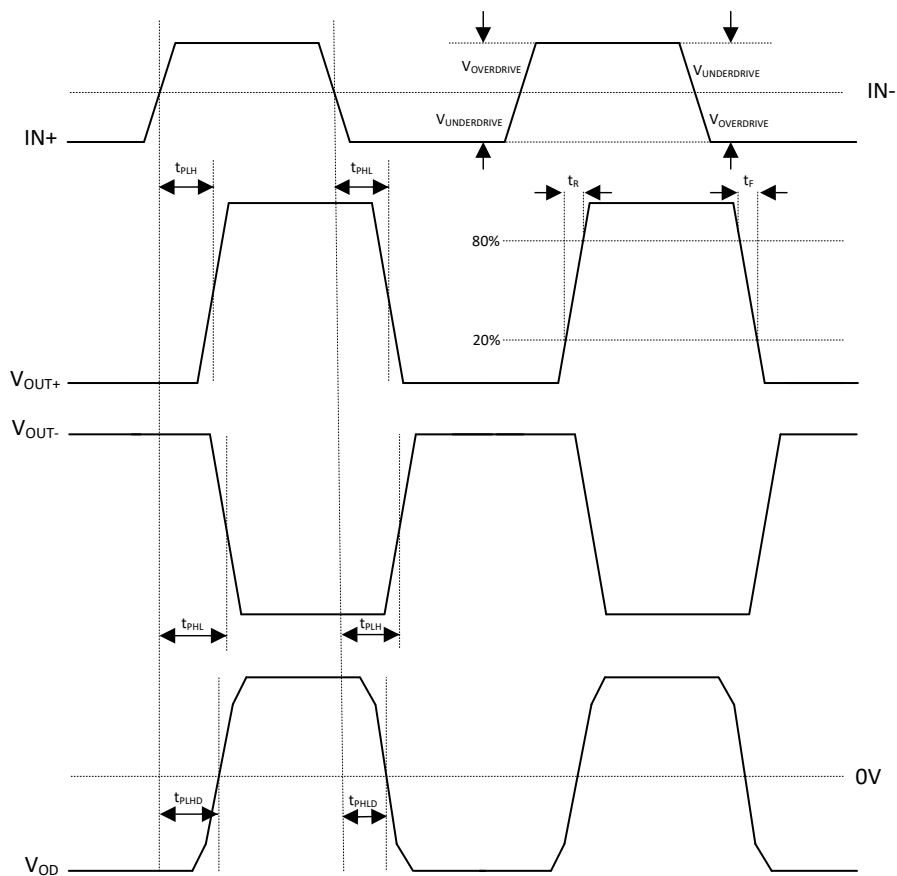


图 5-1. 一般时序图

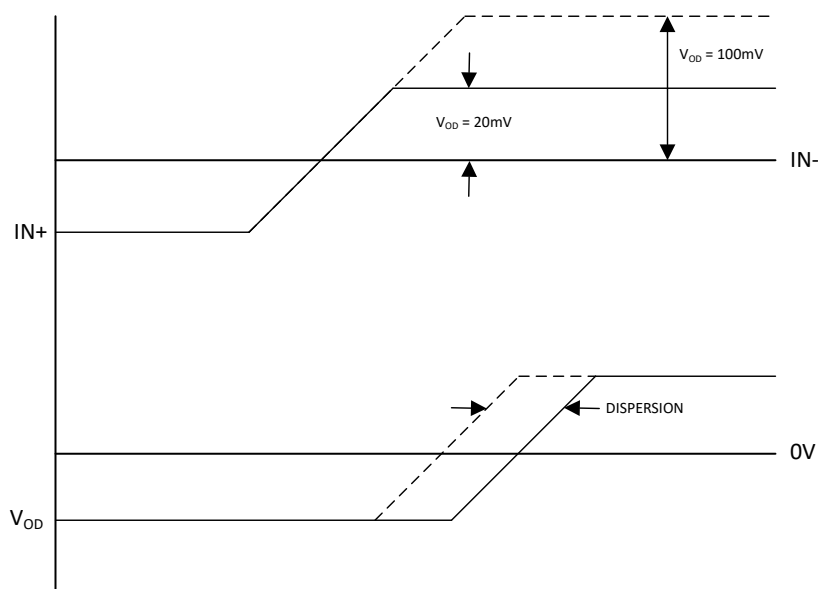


图 5-2. 过驱分散

5.9 典型特性

除非另有说明, 否则 $T_A = 25^{\circ}\text{C}$ 、 $V_{CCI} = V_{CCO} = 3.3\text{V}$ 至 5V (当 $V_{EE} = \text{GND} = 0$ 时), $V_{CM} = 0.5 \times V_{CCI}$, $R_{HYS} = 4000\ \Omega$, 并且输入过驱/欠驱 = 50mV 。

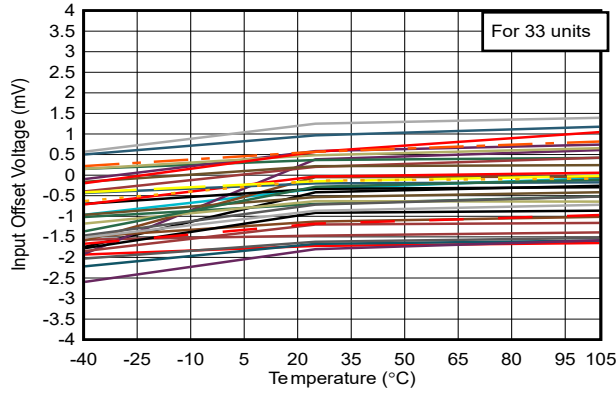


图 5-3. 3.3V 时失调与温度之间的关系

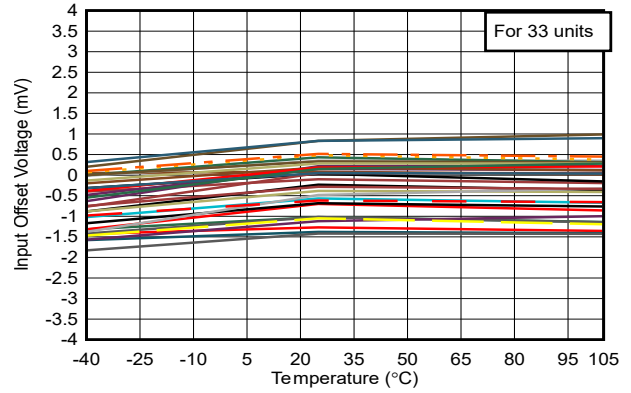


图 5-4. 5V 时失调与温度之间的关系

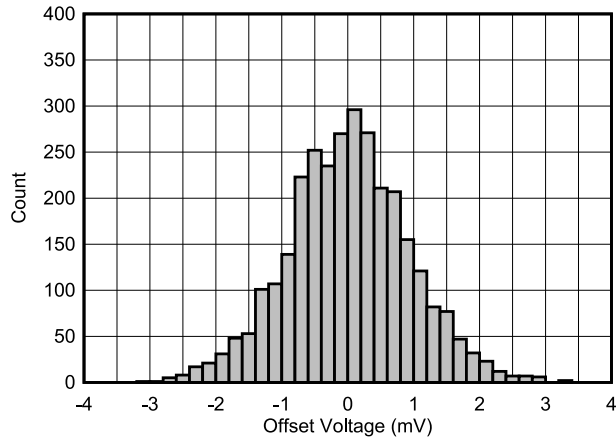


图 5-5. 3.3V 时的失调直方图

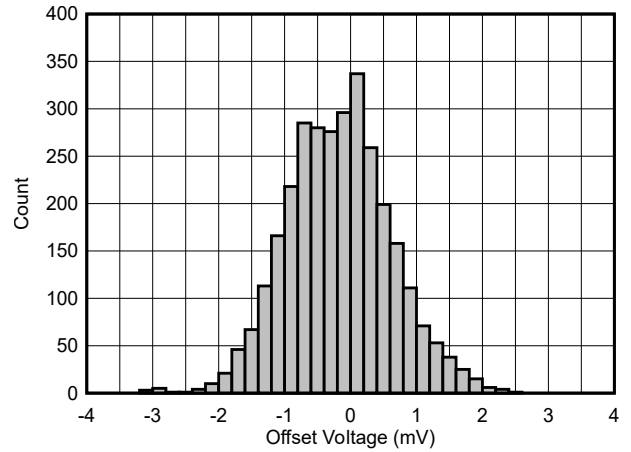


图 5-6. 5V 时的失调直方图

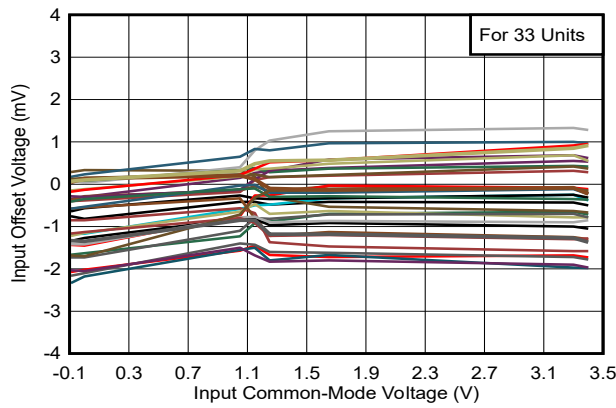


图 5-7. 3.3V 时失调电压与共模电压间的关系

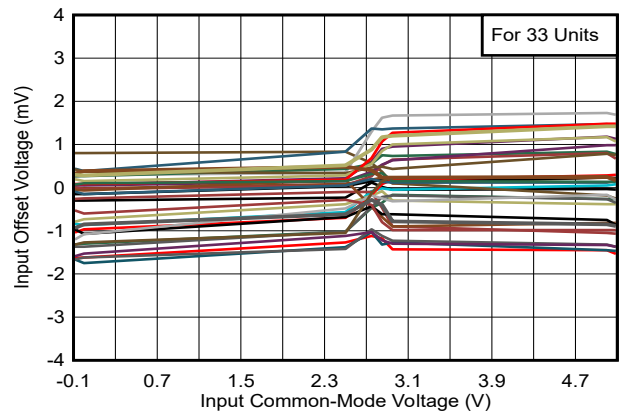


图 5-8. 5V 时失调电压与共模电压间的关系

5.9 典型特性 (续)

除非另有说明, 否则 $T_A = 25^\circ\text{C}$ 、 $V_{CCI} = V_{CCO} = 3.3\text{V}$ 至 5V (当 $V_{EE} = \text{GND} = 0$ 时), $V_{CM} = 0.5 \times V_{CCI}$, $R_{HYS} = 4000\ \Omega$, 并且输入过驱/欠驱 = 50mV 。

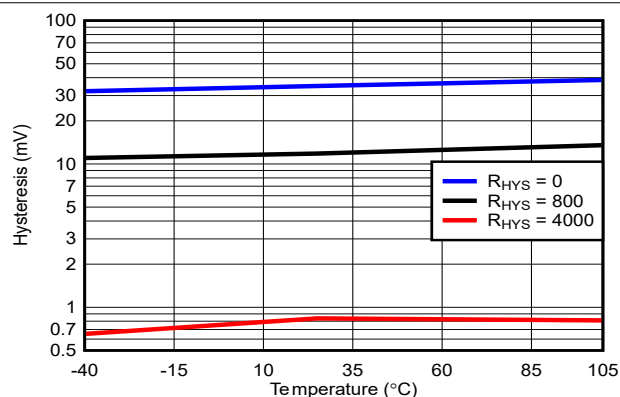


图 5-9. 3.3V 时迟滞与温度间的关系

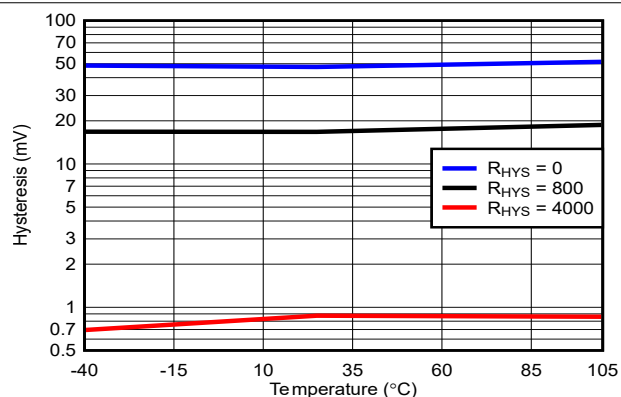


图 5-10. 5V 时迟滞与温度间的关系

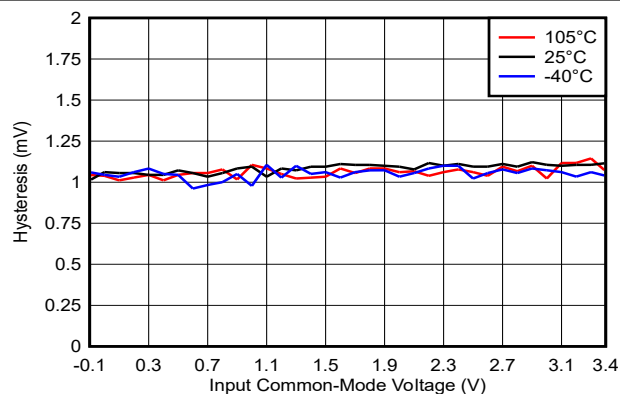


图 5-11. RHYS = 4000、3.3V 时迟滞与 VCM 间的关系

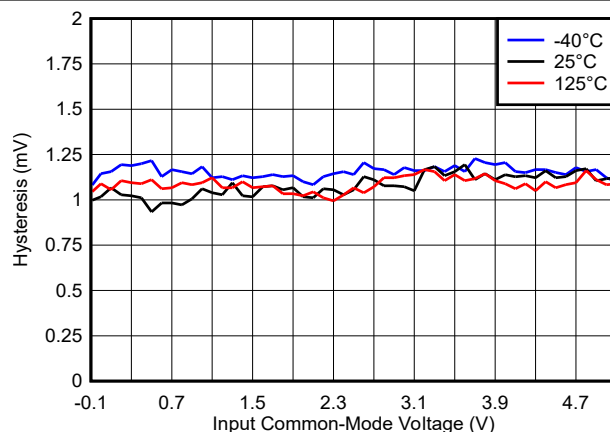


图 5-12. RHYS = 4000、5V 时迟滞与 VCM 间的关系

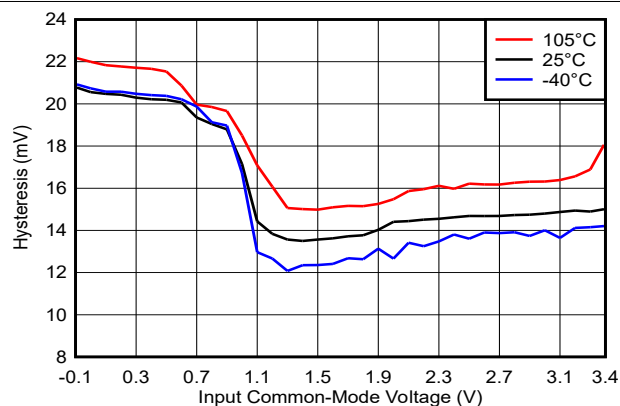


图 5-13. RHYS = 800、3.3V 时迟滞与 VCM 间的关系

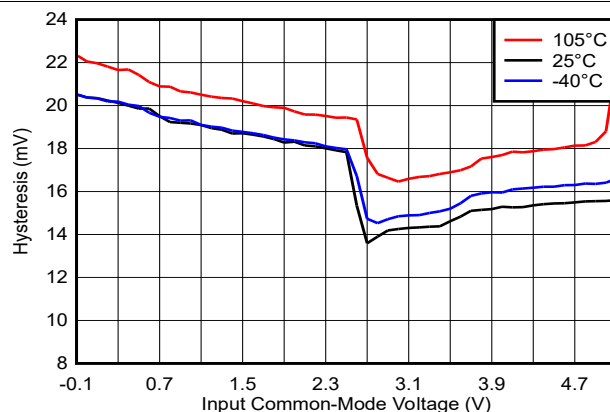


图 5-14. RHYS = 800、5V 时迟滞与 VCM 间的关系

5.9 典型特性 (续)

除非另有说明, 否则 $T_A = 25^\circ\text{C}$ 、 $V_{CCI} = V_{CCO} = 3.3\text{V}$ 至 5V (当 $V_{EE} = \text{GND} = 0$ 时), $V_{CM} = 0.5 \times V_{CCI}$, $R_{HYS} = 4000\ \Omega$, 并且输入过驱/欠驱 = 50mV 。

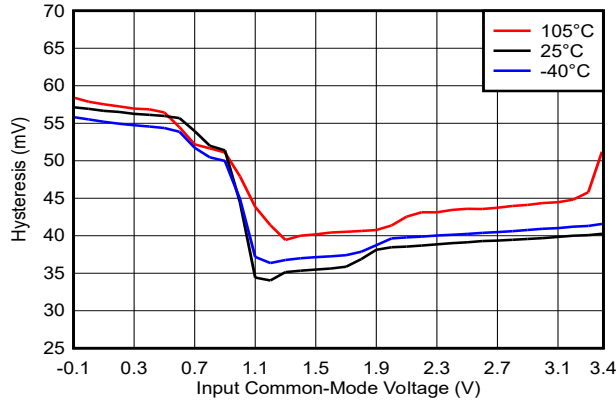


图 5-15. RHYS = 0、3.3V 时迟滞与 VCM 间的关系

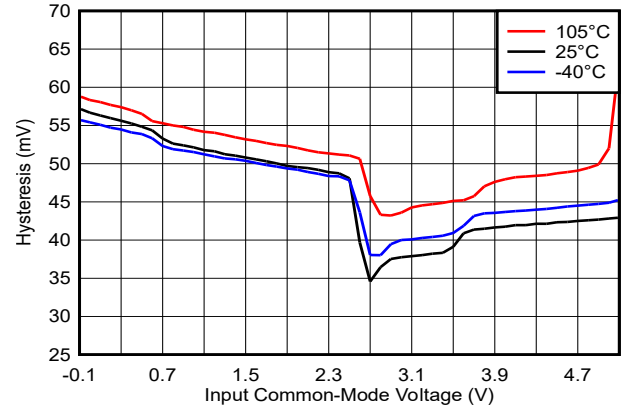


图 5-16. RHYS = 0、5V 时迟滞与 VCM 间的关系

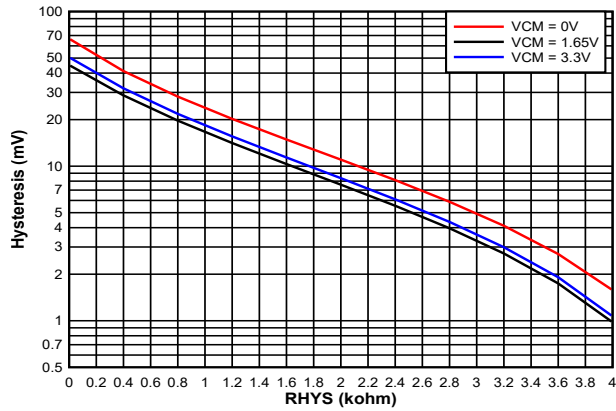


图 5-17. 3.3V 时迟滞与 RHYS 间的关系

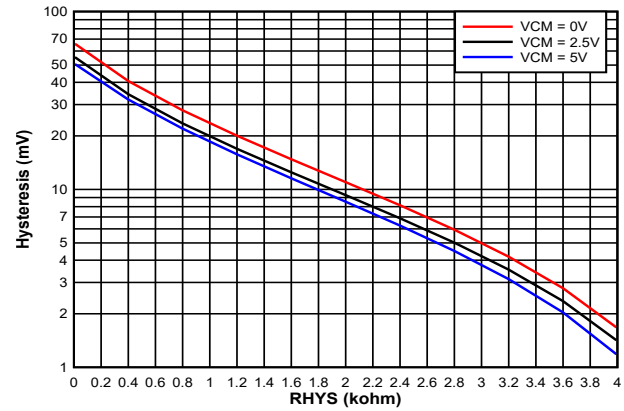


图 5-18. 5V 时迟滞与 RHYS 间的关系

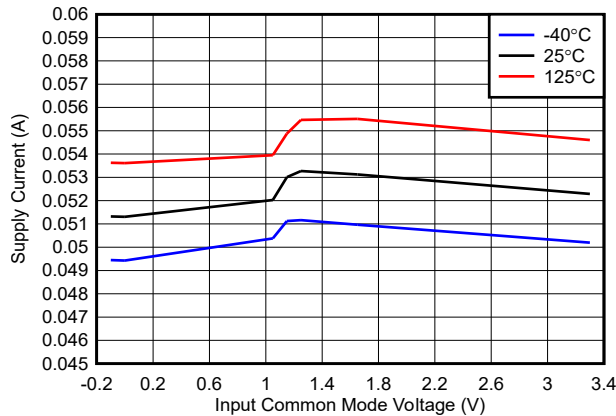


图 5-19. 电源电流与共模电压、输出高电平电间的关系, 3.3V

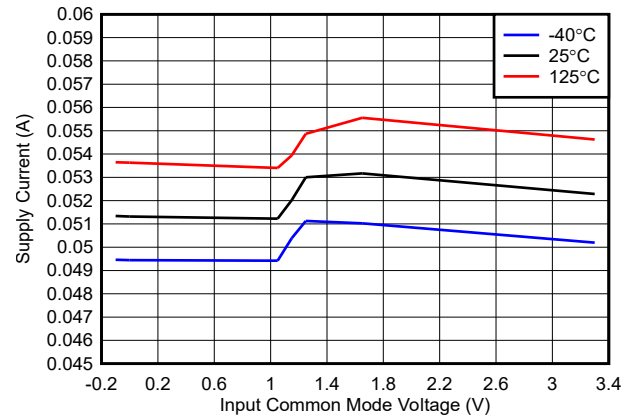


图 5-20. 电源电流与共模电压、输出低电平电间的关系, 3.3V

5.9 典型特性 (续)

除非另有说明, 否则 $T_A = 25^\circ\text{C}$ 、 $V_{CCI} = V_{CCO} = 3.3\text{V}$ 至 5V (当 $V_{EE} = \text{GND} = 0$ 时), $V_{CM} = 0.5 \times V_{CCI}$, $R_{HYS} = 4000\ \Omega$, 并且输入过驱/欠驱 = 50mV 。

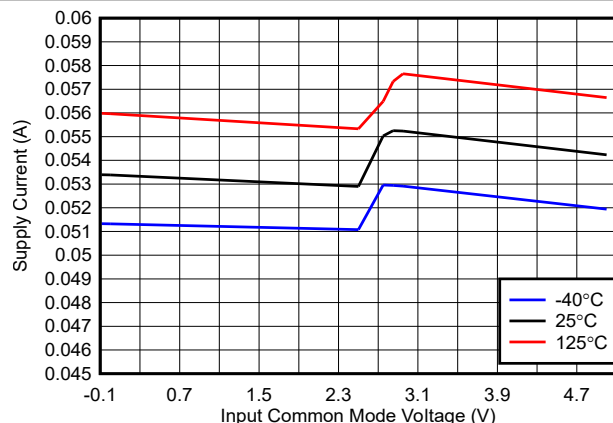


图 5-21. 电源电流与共模电压、输出高电平电间的关系, 5V

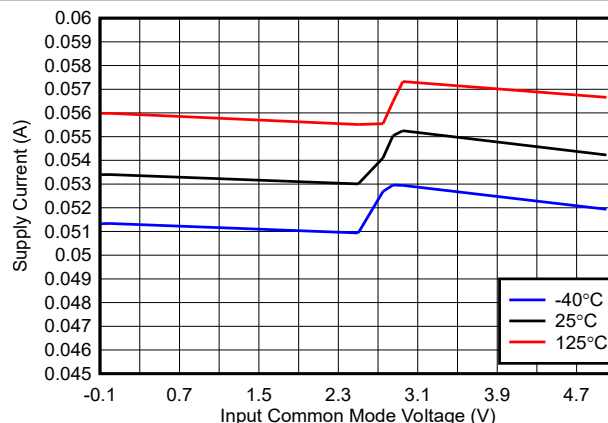


图 5-22. 电源电流与共模电压、输出低电平电间的关系, 5V

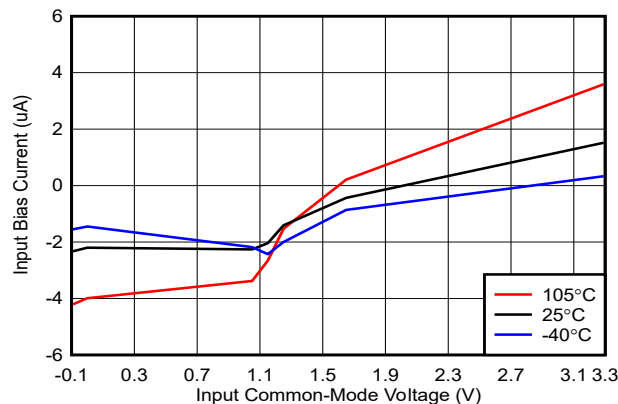


图 5-23. 偏置电流与共模电压间的关系, 3.3V

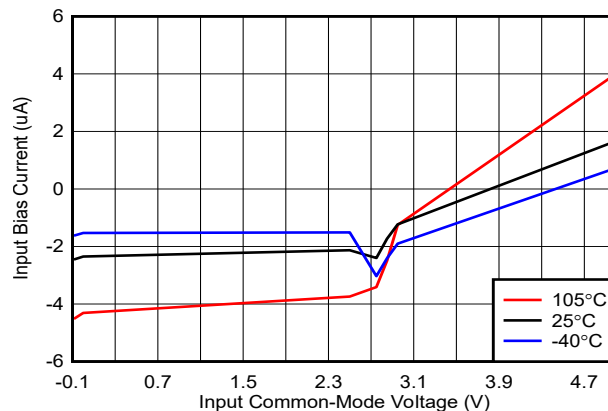


图 5-24. 偏置电流与共模电压间的关系, 5V

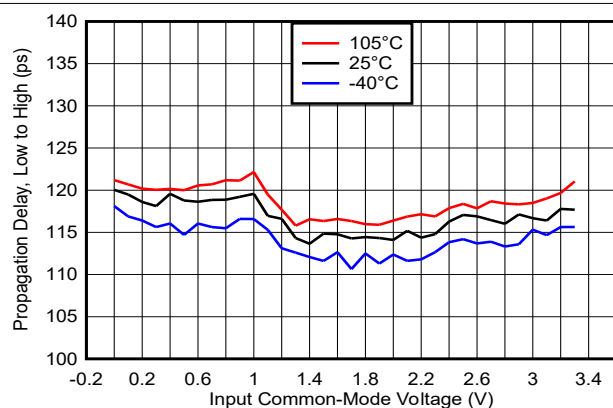


图 5-25. 传播延迟与共模电压间的关系, 3.3V

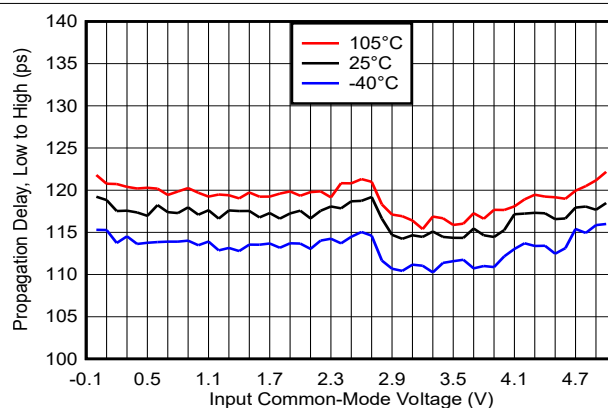


图 5-26. 传播延迟与共模电压间的关系, 5V

5.9 典型特性 (续)

除非另有说明, 否则 $T_A = 25^\circ\text{C}$ 、 $V_{CCI} = V_{CCO} = 3.3\text{V}$ 至 5V (当 $V_{EE} = \text{GND} = 0$ 时), $V_{CM} = 0.5 \times V_{CCI}$, $R_{HYS} = 4000\ \Omega$, 并且输入过驱/欠驱 = 50mV 。

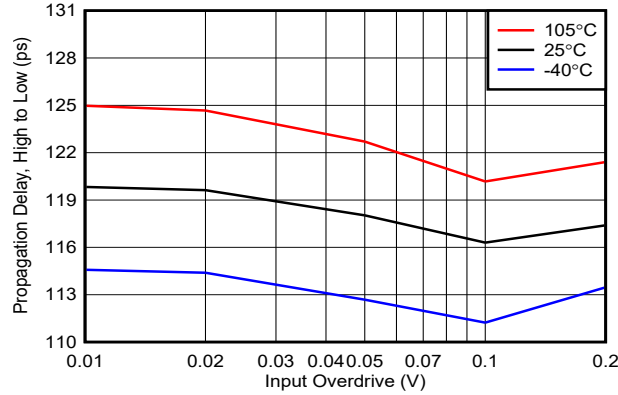


图 5-27. 传播延迟高电平到低电平与过驱间的关系, 3.3V

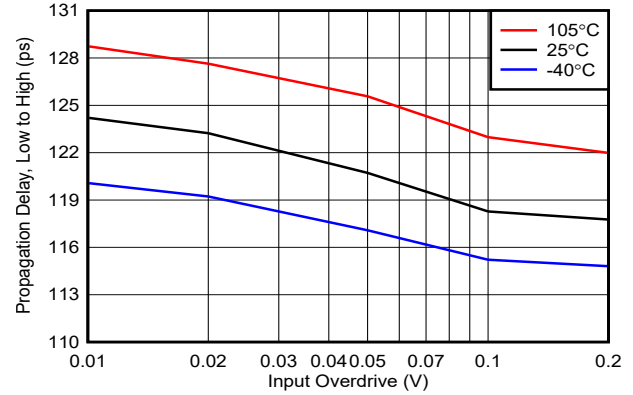


图 5-28. 传播延迟低电平到高电平与过驱间的关系, 3.3V

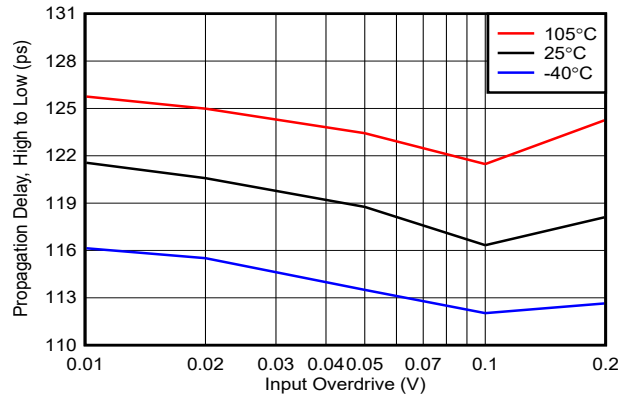


图 5-29. 传播延迟高电平到低电平与过驱间的关系, 5V

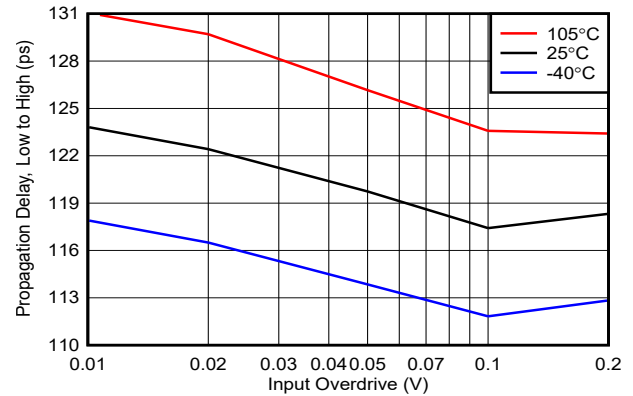


图 5-30. 传播延迟低电平到高电平与过驱间的关系, 5V

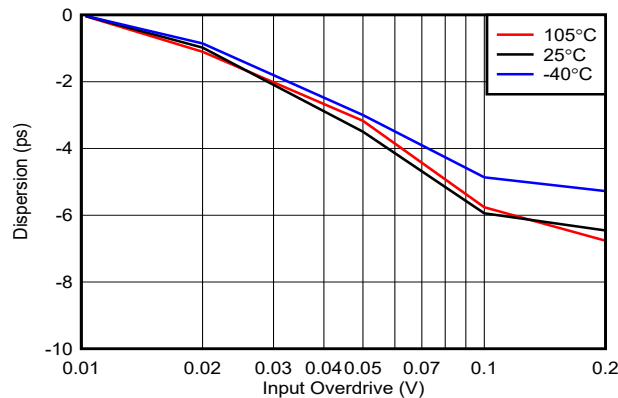


图 5-31. 分散与过驱间的关系, 3.3V

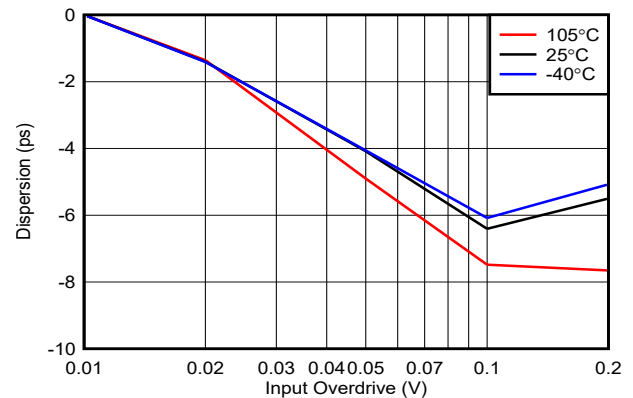


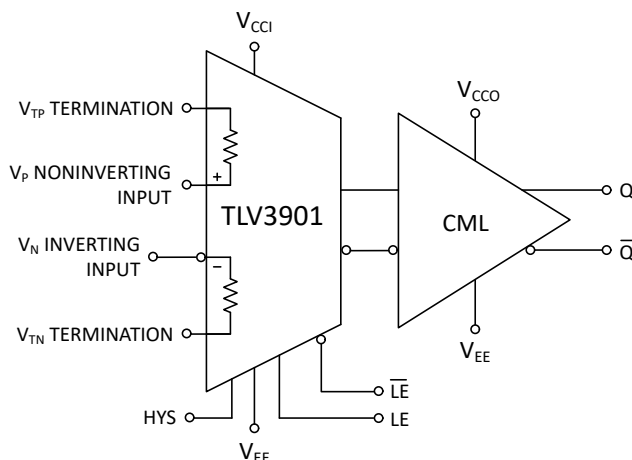
图 5-32. 分散与过驱间的关系, 5V

6 详细说明

6.1 概述

TLV3901 是一款具有 CML 输出的高速比较器。该比较器具有快速响应时间，因而非常适合需要窄脉冲宽度检测或高切换频率的应用。TLV3901 采用 16 引脚 WQFN 封装。

6.2 功能方框图



6.3 特性说明

TLV3901 比较器具有 125ps 的典型传播延迟及 CML 输出。最小脉宽检测能力为 60ps，典型切换速率为 10GHz (20Gbps)。TLV3901 拥有两个分别适用于输入和输出块的独立电源轨。这允许输入以单电源或双电源 (V_{CCI} 和 V_{EE}) 为基准，而输出以 V_{CCO} 和 V_{EE} 为基准。

6.4 器件功能模式

TLV3901 可由单电源或者双 (双极) 电源供电，并具有两项可改变比较器功能的特性。第一种是锁存功能，另一种是可调迟滞功能。

6.4.1 输入

TLV3901 具有差分输入级，能够在 V_{EE} 以下的 0.1V 至 V_{CCI} 以上的 0.1V 范围内工作，从而使比较器在输入端完全轨到轨。输入端集成了一个保护电路，其中包括 V_P 和 V_N 之间的两对前向背二极管以及两个 25Ω 电阻器，如图 6-1 所示。通过将输入差分电压限制在 1.5V 以下，可以防止输入差分输入对损坏。

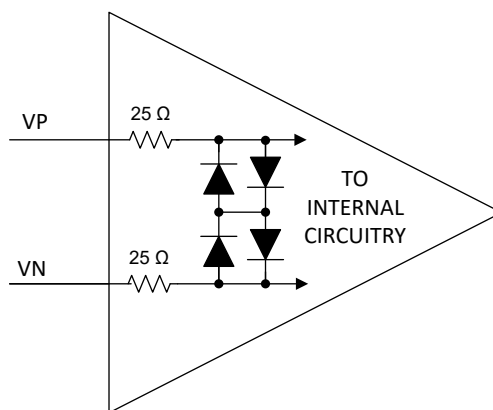


图 6-1. 输入保护电路

TLV3901 等双极技术比较器的偏置电流高于 CMOS 比较器，通常在低 μA 范围内，而不是在 pA 范围内。在电气特性表中，IBIAS 指定为中点电压过热时的值，其中差分输入信号接近 0V ($V_P = V_N$)。由于 IBIAS 也会因输入共模电压而异，因此典型性能图中提供了 IBIAS 与输入共模数据之间的关系。在 V_N 和 V_P 引脚分开的工作情况下，IBIAS 主要在 $V_P \gg V_N$ 时转换到 V_P 引脚，在 $V_N \gg V_P$ 时转换到 V_N 引脚。这是由于一半的输入差分对完全打开，而另一个完全关闭，导致偏置输入差分对的尾电流不均匀共享。

除了输入保护电路外，TLV3901 还具有可选的内部 50Ω 端接电阻器（请参阅下图）。当 V_P 和 V_N 由 50Ω 源驱动时，将端接电阻返回引脚（ V_{TP} 和 V_{TN} ）连接到系统接地端或上游器件的共模电压。但是，当不由 50Ω 源驱动时，不需要端接电阻器，并且 V_{TP} 或 V_{TN} 保持未连接（悬空）状态。同样，当 TLV3901 用作 CML 中继器时， V_{TP} 和 V_{TN} 连接到上游器件的 V_{CCO} （请注意， V_{CCO} 必须小于 TLV3901 的 V_{CCI} ）。

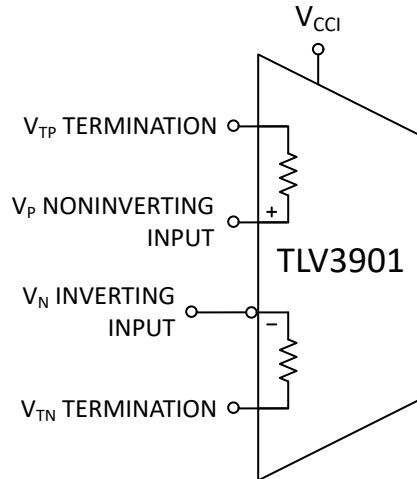


图 6-2. 输入端接电阻器

6.4.2 CML 输出

TLV3901 输出符合 CML 标准。每个比较器输出都使用一个 50Ω 电阻器端接至输出电压 (V_{CCO})，从而从 V_{CCO} 产生 375mV 的摆幅。与单端输出标准相比，CML 输出的全差分特性可实现快速数字切换并降低 EMI。

6.4.3 锁存器功能

TLV3901 具有集成锁存功能，可将 CML 输出保持在固定状态。CML 输入引脚锁存使能 (LE) 和锁存使能条 (LEB) 控制锁存功能，并且这些引脚通过 50Ω 电阻器在内部端接至 V_{CCO} 。当 LE 为高电平 (V_{CCO}) 且 LEB 为低电平时 ($V_{CCO}-1$)，比较器输出被锁存。

锁存功能的一个重要考虑因素是锁存保持时间。锁存保持时间是锁存模式置为有效后用于正确锁存比较器输出的最短时间。同样，锁存建立时间定义为在锁存模式置为有效之前输入必须保持稳定的时间。下图展示了 LE 及 LEB 何时可以转换，从而实现有效锁存。

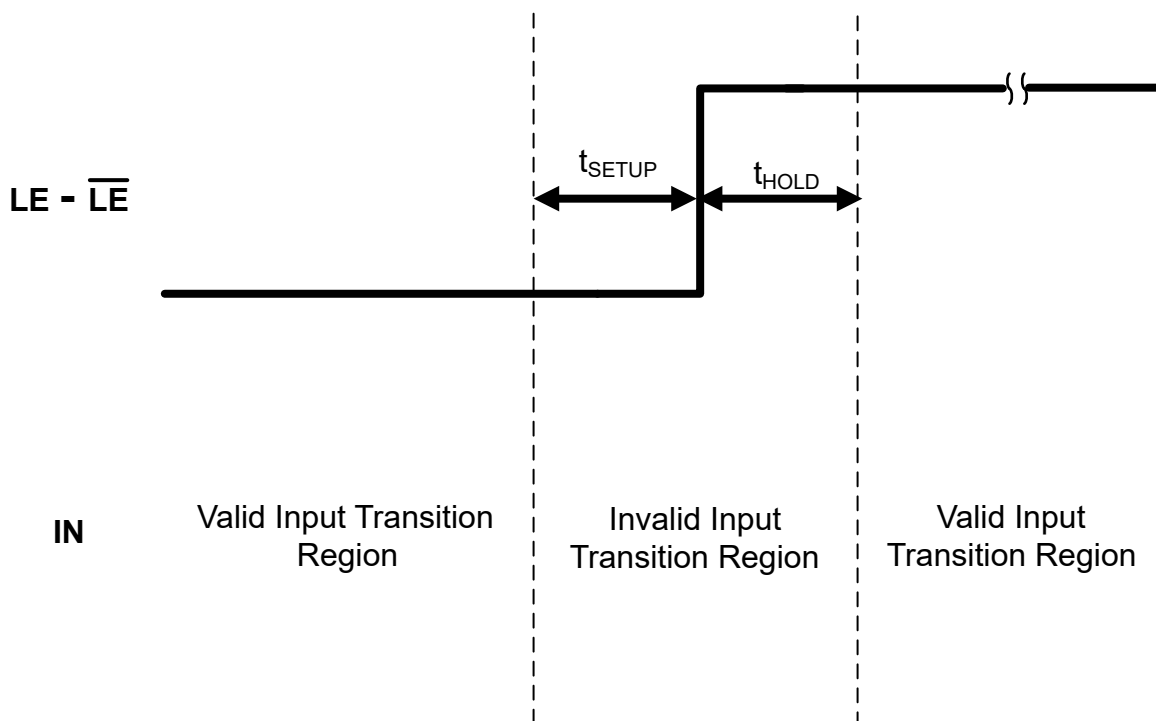


图 6-3. 有效锁存图

下面显示了当 TLV3901 退出锁存输出状态时输出响应中的一个小延迟 (t_{PL})。

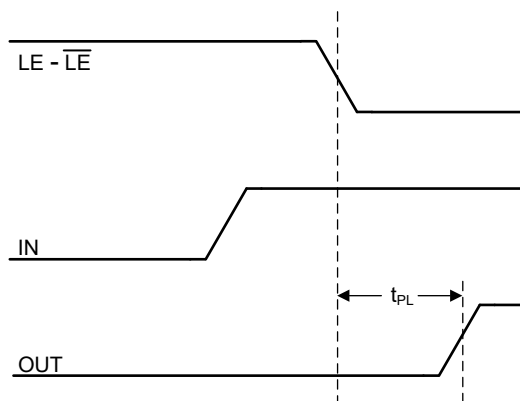


图 6-4. 输入变化时锁存禁用

通过将 LE 连接到比 VCCO 低至少 200mV 的电压，而将 LEB 保持未连接（悬空），可以禁用锁存模式。请注意，LE 或 LEB 的可接受范围为 VCCO 至 VCCO - 1V，最小差分电压为 200mV。

6.4.4 可调迟滞

由于比较器的高开环增益，存在很小的输入差分电压带，在该电压带中，输出可以在“逻辑高电平”和“逻辑低电平”状态之间来回切换。对于上升和下降时间较慢的输入或噪声过大的系统，这可能会导致设计难题。通过向比较器添加迟滞，可以克服这些挑战。

TLV3901 具有磁滞控制引脚 (HYS)，用于增加比较器的内部磁滞。要更改 TLV3901 的内部迟滞，请按图 6-5 所示在 HYS 引脚和 VEE 之间连接单个电阻器。在 3.3V 和 5V 的 VCCI 下，磁滞与电阻的曲线为设置所需的磁滞量提供了指导。如果系统需要对迟滞进行微调或在应用期间变化，则使用数模转换器直接驱动 HYS 引脚。

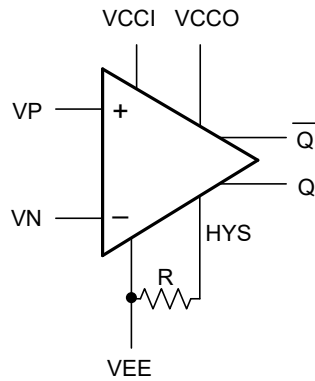


图 6-5. 通过外部电阻器 (R) 来调整迟滞

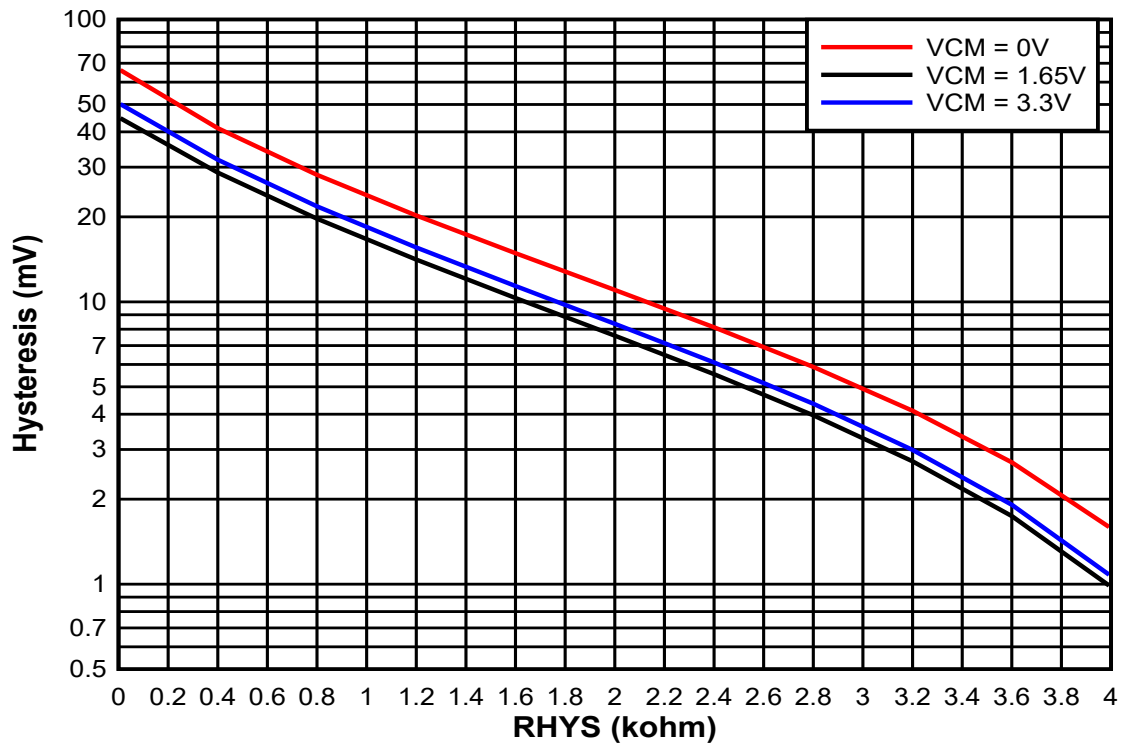


图 6-6. VCC = 3.3V 时，迟滞与 RHYS 的关系

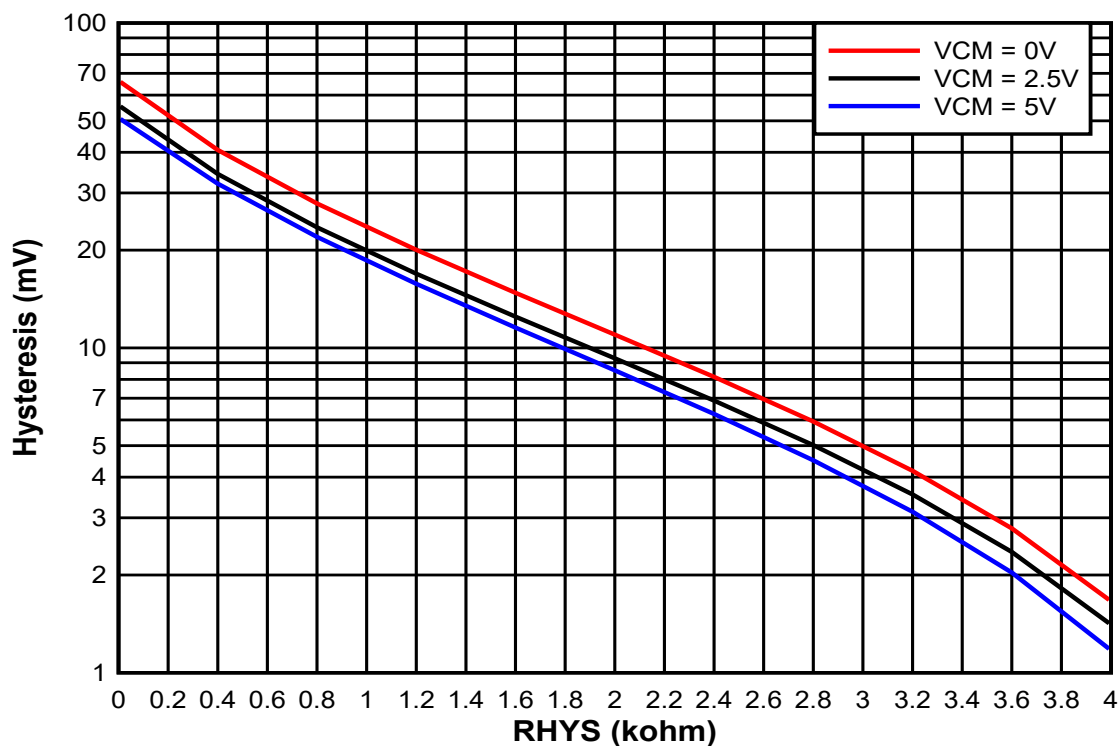


图 6-7. VCC = 5V 时，迟滞与 RHYS 的关系

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

7.1.1 应用概述

TLV3901 比较器具备轨到轨输入、独立输入和输出电源引脚、锁存功能、外部迟滞控制以及适用于高速应用的 CML 输出级。比较器的 125ps 传播延迟提高了性能，并扩展了涉及光学接收（接近传感和激光雷达）、测试和测量系统触发器以及需要在一定距离内传输高速信号的收发器的应用的范围。

7.2 典型应用

7.2.1 光学接收器

TLV3901 可以与 OPA858 等高速放大器配合使用，以构建光学接收器，如图 7-1 所示。光电二极管在光电导模式下工作，此时受到光照会导致光电二极管中产生反向电流。该操作会向运算放大器的同相输入端施加偏置电压以防止负电源饱和，同时还用作光电二极管的负偏置，从而有效地降低寄生电容。OPA858 将流经二极管的电流转换为电压，供高速比较器检测。TLV3901 根据由 V_{REF} 设定的阈值输出正确的 CML 信号。

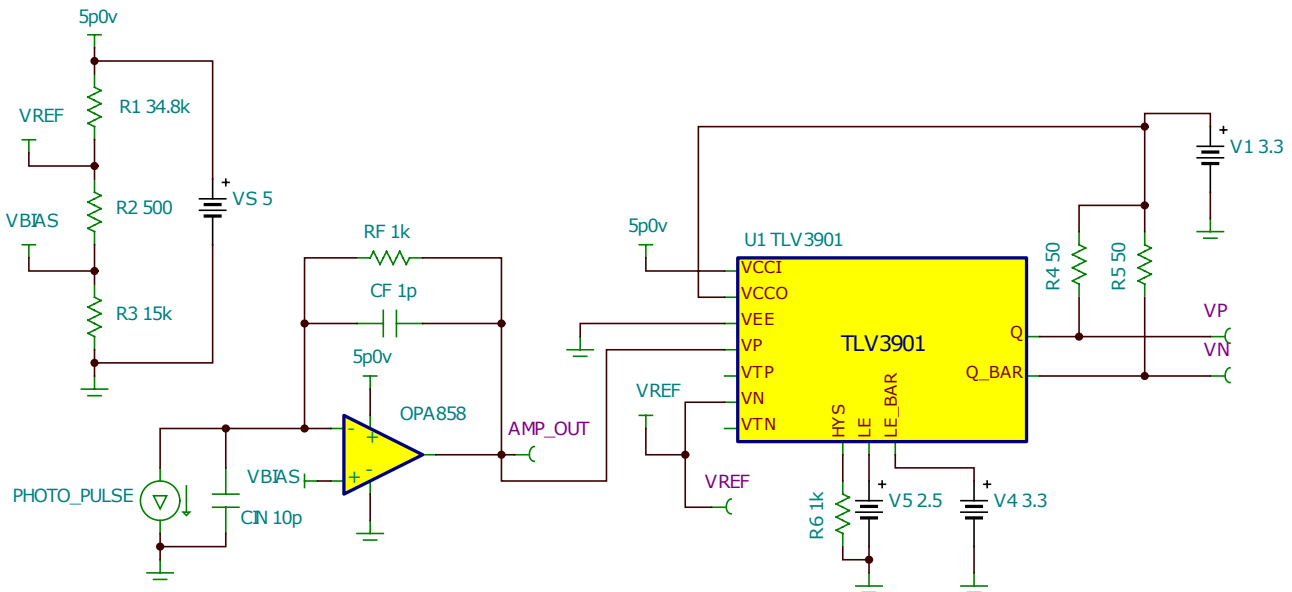


图 7-1. 光学接收器

7.2.1.1 设计要求

表 7-1. 设计参数

参数	值
V_{CC}	+5V
V_{EE}	0V
$V_{OUT, SWING}$	100mV
I_{DIODE}	100μA
f_p	159MHz

7.2.1.2 详细设计过程

将 V_{BIAS} 设置成 OPA858 建议的共模电压范围。这也是运算放大器尝试在施加到同相输入的电压下稳定时的最小输出电压 $V_{OUT, MIN}$ 。

运算放大器的最大输出电压 $V_{OUT, MAX}$ 可以根据所需的输出电压摆幅 $V_{OUT, SWING}$ 和 $V_{OUT, MIN}$ 来计算，如方程式 1 所示

$$V_{OUT, MAX} = V_{OUT, SWING} + V_{OUT, MIN} \quad (1)$$

增益电阻器 R_F 由所需的 $V_{OUT, MAX}$ 和 $V_{OUT, MIN}$ 以及通过二极管的最大电流 I_{DIODE} 确定，如方程式 2 所示。

$$R_F = (V_{OUT, MAX} - V_{OUT, MIN}) / I_{DIODE} \quad (2)$$

反馈电容器与增益电阻器一同形成放大器频率响应中的一个极点。反馈电容可以由增益电阻器和所需的极点频率 f_p 确定，如方程式 3 所示。

$$C_F = 1 / (2 \times \pi \times R_F \times f_p) \quad (3)$$

将 V_{REF} 设置为 $V_{OUT, MAX}$ 和 $V_{OUT, MIN}$ 之间的开关阈值电压。

选择 V_{BIAS} 和 V_{REF} 的值。插入给定的 $V_{OUT, MAX}$ 、 I_{DIODE} 和 f_p 的值。在示例中， $V_{BIAS} = 1.5V$ 、 $V_{REF} = 1.55V$ ， R_F 、 C_F 分别求解为 $1k\Omega$ 和 $1pF$ 。

如需更多信息，请参考运算放大器教程中有关跨阻放大器 [Spice 稳定性分析](#)和[运算放大器稳定性](#)的稳定性分析。有关更详细的过程，请参阅应用手册[跨阻放大器电路](#)。

7.2.1.3 应用性能曲线图

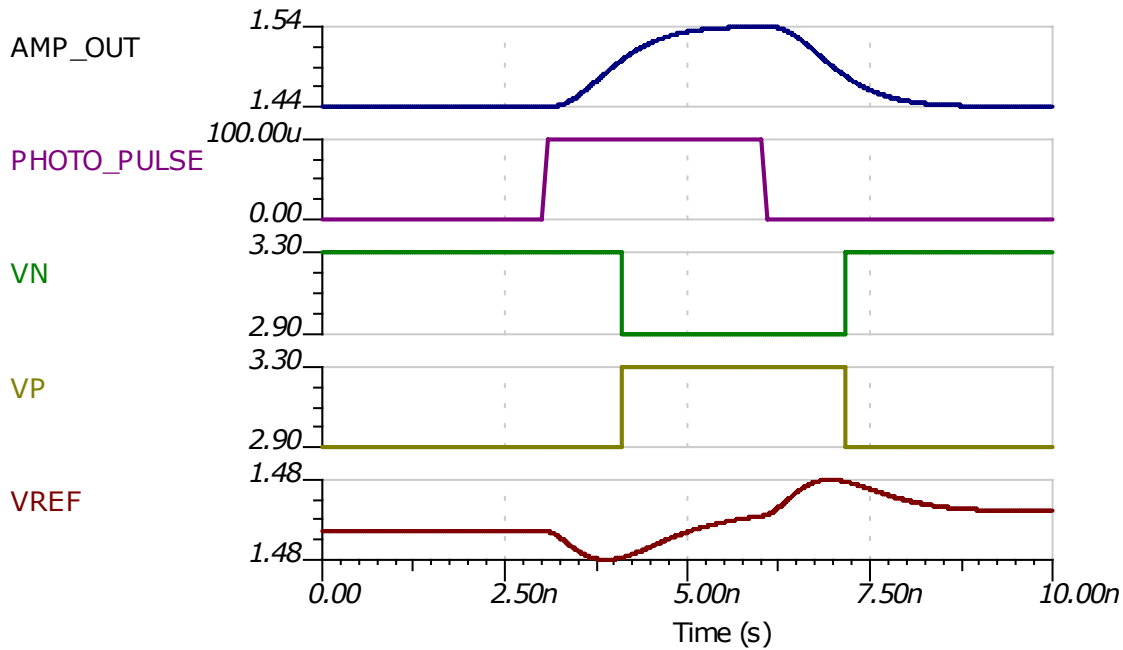


图 7-2. 光学接收器输出波形

7.2.2 用于示波器的外部触发器功能

图 7-3 是在示波器上创建外部触发器的典型配置。用户调节触发电平，DAC 将该触发电平转换为 TLV3901 可用作参考的电压。然后，将来自示波器通道的输入电压与触发参考电压进行比较，TLV3901 向下游 FPGA 发送 CML 信号以开始采集。由于双极输入在示波器等测试和测量系统中很常见，因此 TLV3901 可配置为双电源，从而使输入处于允许的输入电压范围内。由于输出为 CML，因此使用了 50Ω 上拉电阻。请注意，上拉电压需要小于或等于 V_{CCI} 。

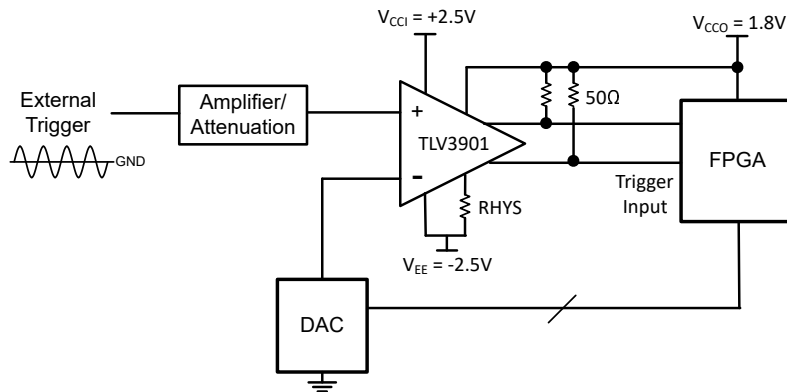


图 7-3. 外部触发功能

7.2.3 逻辑时钟源到 CML 收发器

图 7-4 展示了一个逻辑时钟源，该逻辑时钟源通过 CAT6 电缆端接并通过 TLV3901 驱动，从而在接收器端接收等效的 CML 时钟信号。与单通道 CML 缓冲器相比，利用在输入端实现模拟差分放大器的比较器可对衰减（失真）的信号具有更高的灵敏度。

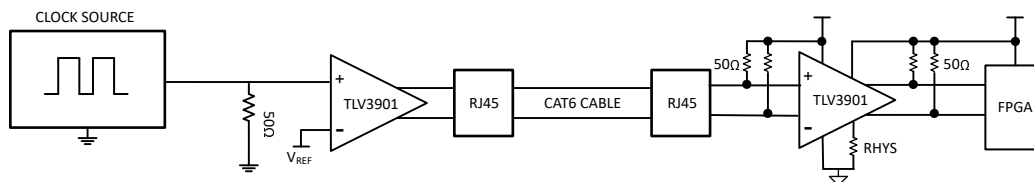


图 7-4. CML 时钟收发器

7.3 电源相关建议

TLV3901 有两个独立的电源轨：输入级使用 $V_{CCI} - V_{EE}$ ，输出级使用 $V_{CCO} - V_{EE}$ 。这允许输入级的单和双电源供电。双电源供电可以让用户将正负（双极）电压施加到轨到轨输入级。同样， V_{CCO} 具有专用引脚，通过使 V_{CCO} 和接收器提供相同的电压，可以使 CML 输出级与下游接收器兼容。请注意，CML 输出 50Ω 上拉电阻器连接到 V_{CCO} ，以满足数据表规格。

无论采用单电源还是双电源供电，都需要适当的去耦电容器。为了实现出色性能，可采用在电源引脚到接地平面之间连接多个低 ESR 陶瓷电容器的方案。一个很好的组合是 100pF 、 10nF 和 $1\mu\text{F}$ ，其中容值最小的电容器应放置在离比较器最近的位置。

7.4 布局

7.4.1 布局指南

比较器对输入噪声非常敏感。为获得出色效果，请遵循以下布局布线指南。

1. 使用具有良好不间断低电感接地平面的印刷电路板 (PCB)。正确接地（使用接地平面）有助于保持指定的器件性能。
2. 为了尽可能降低单电源和双电源的电源噪声，请将去耦电容器阵列尽可能靠近 V_{CC} 放置。
3. 在输入端和输出端，尽可能缩短引线长度，以避免比较器周围出现不必要的反馈（使输入布线远离输出），并通过消除输入和输出端周围的接地覆铜来更大限度地减小寄生电容。
4. 直接将器件焊接到 PCB 上，而不是使用插座。
5. 每个输出都需要一个连接至 V_{CCO} 的 $50\ \Omega$ 终端。
6. 使用性能更高的基板材料，例如 Rogers。

7.4.2 布局示例

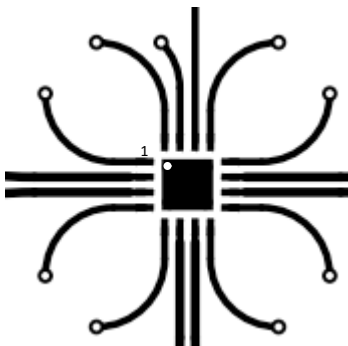


图 7-5. TLV3901EVM 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 相关文档

德州仪器 (TI), [激光雷达脉冲飞行时间参考设计](#)

8.2 接收文档更新通知

要接收文档更新通知, 请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册, 即可每周接收产品信息更改摘要。有关更改的详细信息, 请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料, 可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题, 获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范, 并且不一定反映 TI 的观点; 请参阅 TI 的 [使用条款](#)。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序, 可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级, 大至整个器件故障。精密的集成电路可能更容易受到损坏, 这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注: 以前版本的页码可能与当前版本的页码不同

Changes from Revision * (October 2025) to Revision A (December 2025)	Page
• 将 TLV3811 的预发布状态更改为 RTM.....	1
• 将器件状态从“预告”更改为“量产”.....	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更, 恕不另行通知, 且不会对此文档进行修订。有关此数据表的浏览器版本, 请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLV3901RTER	Active	Production	WQFN (RTE) 16	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TL3901

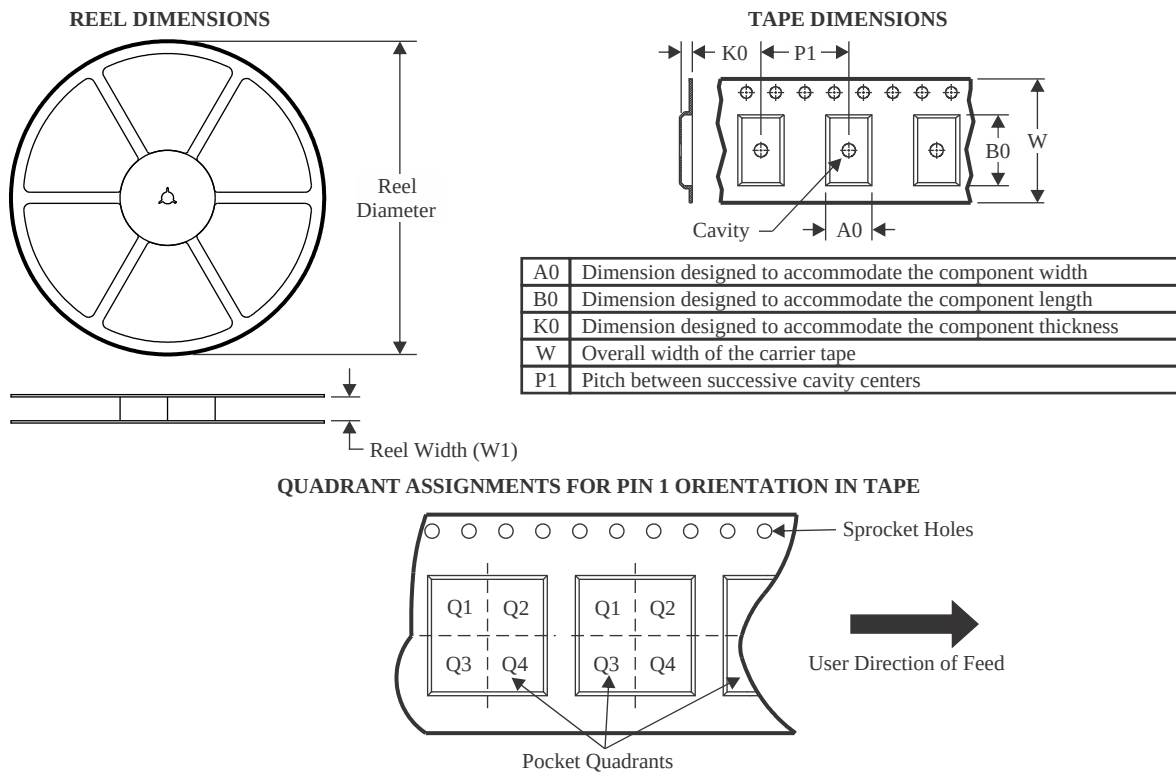
- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

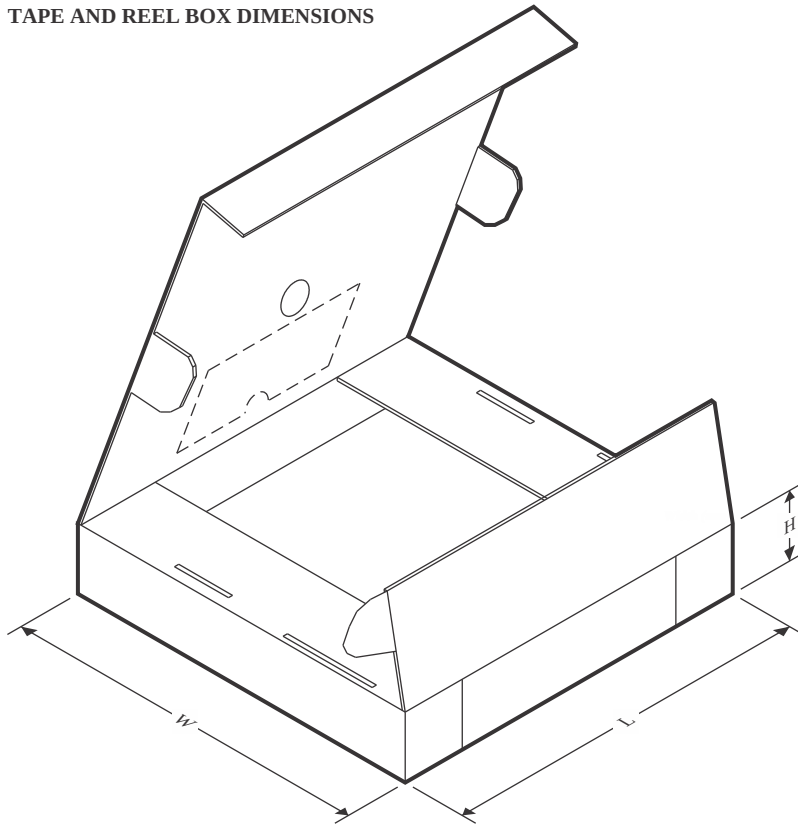
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLV3901RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLV3901RTER	WQFN	RTE	16	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

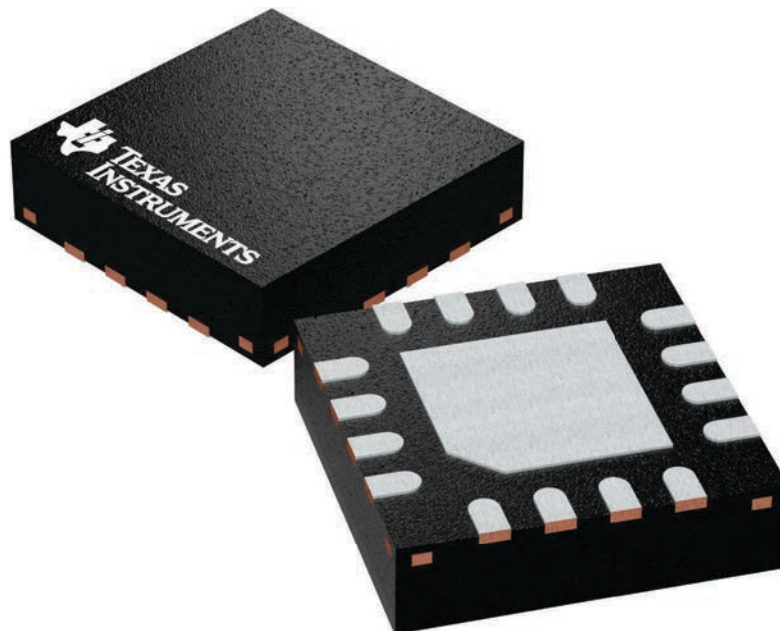
RTE 16

WQFN - 0.8 mm max height

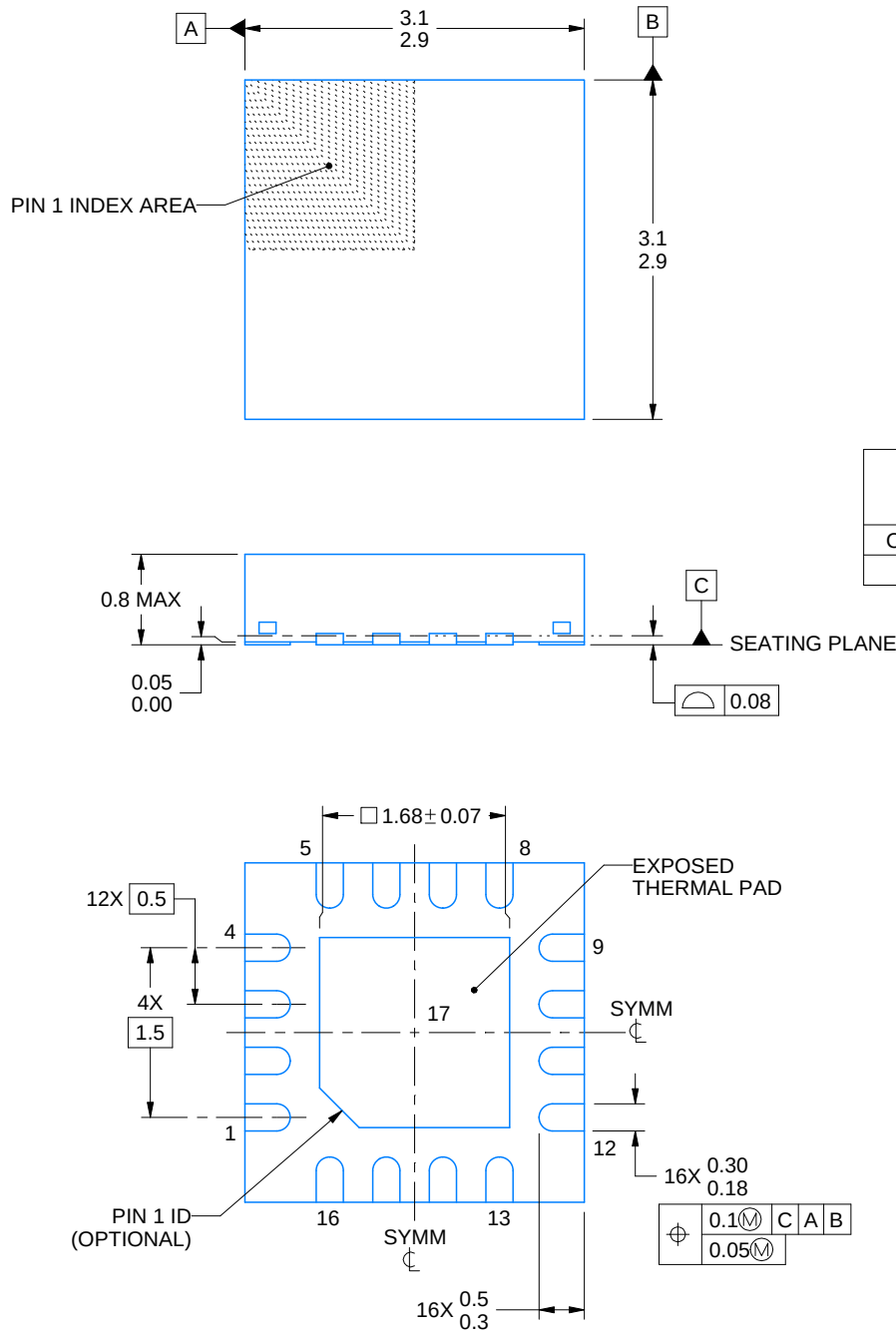
3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225944/A



4219117/B 04/2022

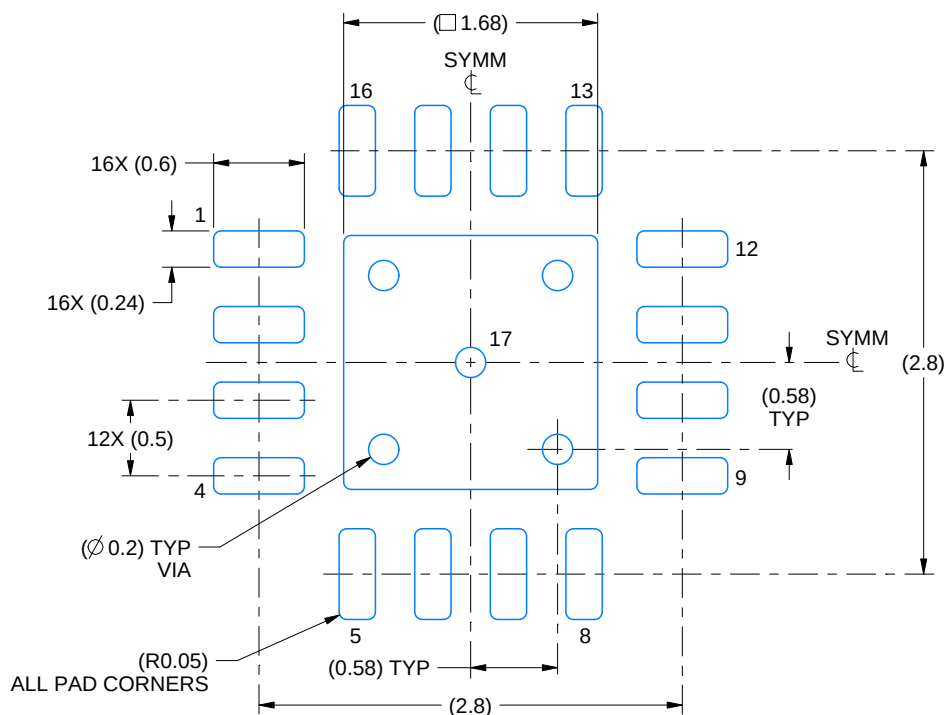
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

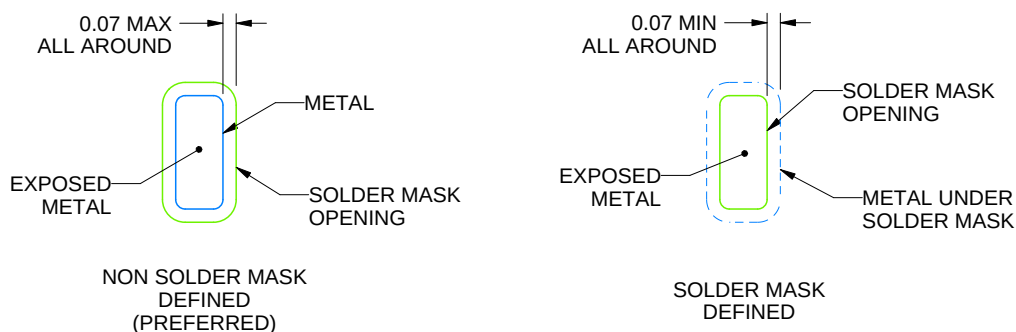
RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



SOLDER MASK DETAILS

4219117/B 04/2022

NOTES: (continued)

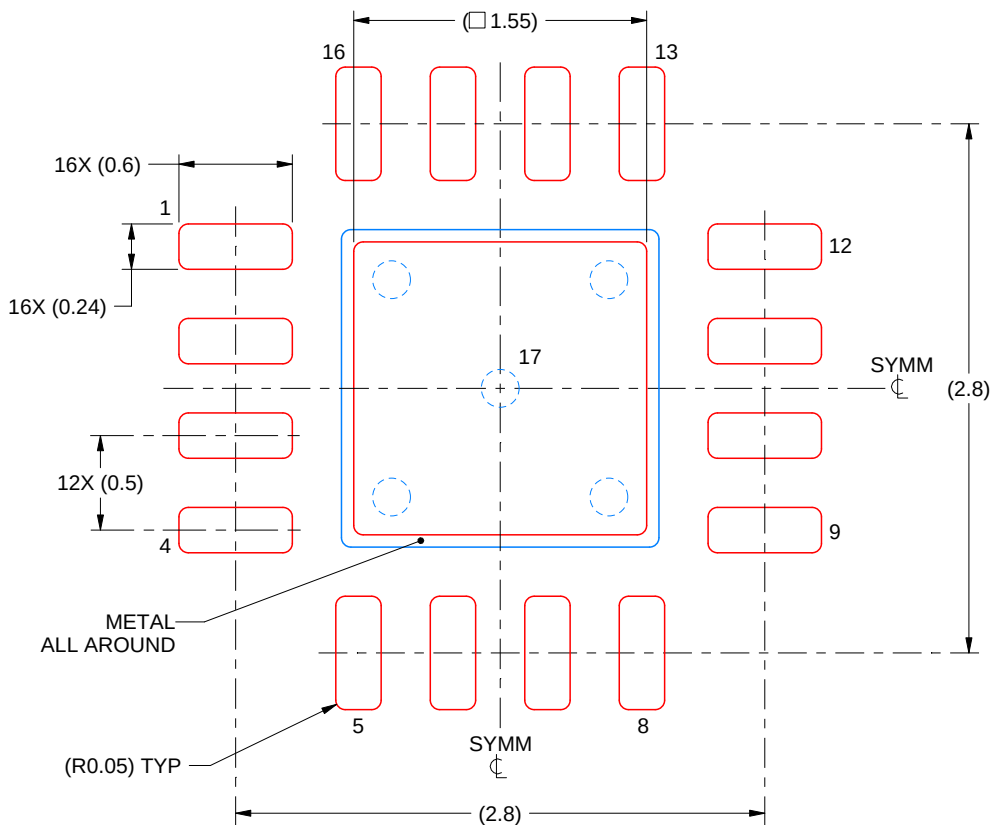
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RTE0016C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4219117/B 04/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月