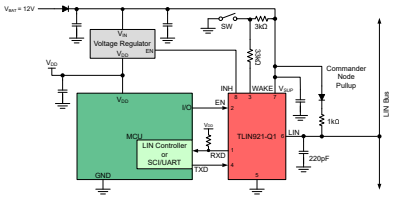
TLIN921-Q1 具有抑制和唤醒功能的汽车级故障保护 LIN 收发器

1 特性

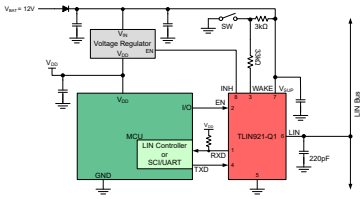
- 符合面向汽车应用的 AEC-Q100 标准
- 符合 LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A 和 ISO 17987 – 4 电气物理层 (EPL) 规格标准
- 符合 SAE J2602-1 面向汽车应用的 LIN 网络标准
- 功能安全型
  - 器件发布时时将提供相关文档来协助进行功能安全系统设计
- 宽工作输入电压范围：
  - V_{SUP} 范围为 5.5V 至 28V
- LIN 传输数据速率高达 20kbps
- LIN 接收数据速率高达 100kbps
- 运行模式：正常、待机和睡眠
- 通过源识别提供低功耗模式唤醒支持：
  - 通过 LIN 总线实现远程唤醒
  - 通过 WAKE 引脚实现本地唤醒
  - 通过 EN 引脚实现本地唤醒
- 集成 37kΩ LIN 上拉电阻器
- 使用 INH 引脚控制系统级功耗
- 在 LIN 总线和 RXD 输出上实现上电和断电无干扰运行
- 保护特性：
  - ±40V LIN 总线容错
  - V_{SUP} 欠压保护
  - TXD 显性状态超时，热关断
  - 系统级未供电节点或接地断开失效防护
- 结温范围为 –40°C 至 150°C
- 8 引脚 SOIC 和无引线 VSON-8 封装，提高了自动光学检测 (AOI) 能力

2 应用

- 车身电子装置和照明
- 汽车信息娱乐系统与仪表组
- 混合动力电动汽车和 PowerTrain™ 系统
- 工业运输



简化版指挥官节点原理图



简化版响应者节点原理图

3 说明

TLIN921-Q1 是一款本地互连网络 (LIN) 物理层收发器。LIN 是支持汽车车载网络的低速通用异步接收器发送器 (UART) 通信协议。

TLIN921-Q1 发送器支持高达 20kbps 的数据速率。收发器通过 TXD 引脚控制 LIN 总线的状态，并通过其开漏 RXD 输出引脚报告总线的状态。该器件具有限流波形整形驱动器，用于降低电磁辐射 (EME)。

TLIN921-Q1 旨在为 12V 应用提供支持，具有宽输入工作电压范围。该器件支持低功耗睡眠模式，并可通过 LIN、WAKE 引脚或 EN 引脚唤醒功能从低功耗模式唤醒。该器件可以通过器件 INH 输出引脚选择性地启用节点上会存在的各种电源，从而在整个系统级别减少电池电流消耗。

该器件集成了一个用于 LIN 响应器节点应用并能实现 ESD 保护和故障保护的电阻器，可减少应用中的外部组件数量。一旦发生接地移位或电源电压断开的情况，该器件可防止反馈电流经 LIN 流向电源输入。

封装信息

器件型号	封装(1)	封装尺寸(2)
TLIN921-Q1	SOIC (D , 8)	4.9mm × 6mm
	VSON (DRB , 8)	3mm × 3mm

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用) 。

ADVANCE INFORMATION

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本 (控制文档) 。

ADVANCE INFORMATION

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 ESD 等级 - IEC 规格 4
5.4 热性能信息 5
5.5 建议运行条件 5
5.6 电气特性 6
5.7 电源特性 8
5.8 AC 开关特性 9
5.9 典型特性 10
6 参数测量信息 11
7 详细说明 14
7.1 概述 14
7.2 功能方框图 14
7.3 特性说明 15
7.4 器件功能模式 18
8 应用信息免责声明 21
8.1 应用信息 21
8.2 典型应用 21
8.3 电源相关建议 22
8.4 布局 22
9 器件和文档支持 24
9.1 文档支持 24
9.2 接收文档更新通知 24
9.3 支持资源 24
9.4 商标 24
9.5 静电放电警告 24
9.6 术语表 24
10 修订历史记录 24
11 机械、封装和可订购信息 24

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

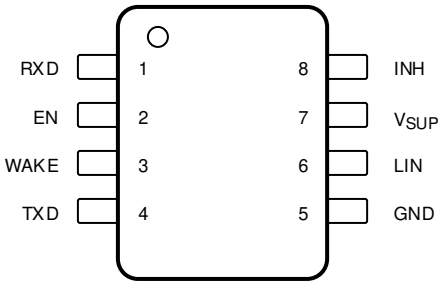


图 4-1. D 封装，8 引脚 (SOIC)
顶视图

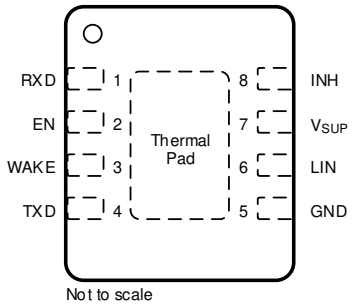


图 4-2. DRB 封装，8 引脚 (VSON)
(顶视图)

表 4-1. 引脚功能

引脚		类型	说明
名称	编号		
EN	2	数字	睡眠模式控制输入，集成下拉电阻
GND	5	GND	接地连接
INH	8	高压	抑制输出，用于控制系统电压稳压器和电源，高压
LIN	6	总线 IO	LIN 总线输入/输出线路
RXD	1	数字	LIN 接收数据输出，漏极开路
散热焊盘	—		电气连接至 GND，将散热焊盘连接至印刷电路板 (PCB) 接地平面以实现散热
TXD	4	数字	LIN 传输数据输入，集成下拉 - 本地唤醒事件后低电平有效
V_{SUP}	7	电源	来自电池的高压电源
WAKE	3	高压	本地唤醒输入，高压

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

5 规格

5.1 绝对最大额定值

(1)(2)

		最小值	最大值	单位
V_{SUP}	电源电压范围 (ISO 17987)	-0.3	40	V
V_{LIN}	LIN 总线输入电压 (ISO 17987)	-40	40	V
V_{WAKE}	WAKE 引脚输入电压	-0.3	40 且 $V_I \leq V_{SUP}+0.3$	V
V_{INH}	INH 引脚输出电压	-0.3	40 且 $V_O \leq V_{SUP}+0.3$	V
V_{LOGIC_INPUT}	逻辑输入电压	-0.3	6	V
V_{LOGIC_OUTPUT}	逻辑输出电压	-0.3	6	V
I_O	数字引脚输出电流		8	mA
$I_{O(INH)}$	抑制输出电流		6	mA
$I_{O(WAKE)}$	接地漂移导致的 WAKE 输出电流 $V_{WAKE} \leq (V_{GND} - 0.3V)$		3	mA
T_J	结温	-40	150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 所有电压值都是以接地端子为基准。

5.2 ESD 等级

				值	单位
V_{ESD}	静电放电	人体放电模型 (HBM) 等级为 3A：LIN 对地		±6000	V
		人体放电模型 (HBM) 等级为 3A：以接地为基准的 WAKE、VSUP		±4000	V
		根据 AEC Q100-002，人体放电模型 (HBM) 等级为 2：RXD、EN、TXD、INH(1)		±2000	V
		充电器件模型 (CDM) 分级等级 C5，符合 AEC Q100-011 标准	所有引脚	±500	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 ESD 等级 - IEC 规格

				值	单位
V_{ESD}	静电放电	LIN，V_{SUP}，WAKE 端子至 GND(1)	符合 ISO 10605 标准的 IEC 62228-2 规范 接触放电 R = 330 Ω，C = 150pF (IEC 61000-4-2)	±6000	V
		LIN 端子对地(1)	符合 ISO 10605 标准的 IEC 62228-2 间接接触放电 R = 330 Ω，C = 150pF (IEC 61000-4-2)	±8000	

Copyright © 2026 Texas Instruments Incorporated

5.3 ESD 等级 - IEC 规格（续）

				值	单位
V_{ESD}	静电放电	LIN 端子对地(2)	符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 330pF 未供电接触放电	±4000	V
			符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 330pF 供电接触放电	±8000	V
			符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 330pF 空气放电	±15000	V
			符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 150pF 空气放电	±25000	V
V_{TRAN}	非同步瞬态注入	LIN，V_{SUP}，WAKE 端子至 GND(1)	符合 IEC 62215-3 标准的 IEC 62228-2 规范 12V 电气系统 脉冲 1	-100	V
			符合 IEC 62215-3 标准的 IEC 62228-2 规范 12V 电气系统 脉冲 2	75	
			符合 IEC 62215-3 标准的 IEC 62228-2 规范 12V 电气系统 脉冲 3a	-150	
			符合 IEC 62215-3 标准的 IEC 62228-2 规范 12V 电气系统 脉冲 3b	100	
	直接电容器耦合	LIN 端子对地(2)	符合 ISO 7637-3 标准的 SAE J2962-1 DCC - 慢速瞬态脉冲	±30	

(1) 此处给出的结果特定于 IEC 62228-2 集成电路 – 收发器的 EMC 评估 – 第 2 部分：LIN 收发器。测试由经 OEM 认可的独立第三方执行，可应要求提供 EMC 报告。
(2) 此处给出的结果特定于 SAE J2962-1 通信收发器认证要求 - LIN。测试由经 OEM 认可的独立第三方执行，可应要求提供 EMC 报告。

5.4 热性能信息

热指标(1)		TLIN921-Q1		单位
		SOIC (D)	VSON (DRB)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	135.2	72.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	73.2	82.8	°C/W
$R_{\theta JB}$	结至电路板热阻	79.3	45.3	°C/W
Ψ_{JT}	结至顶部特征参数	23.4	10.8	°C/W
Ψ_{JB}	结至电路板特征参数	78.6	41.6	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	-	28.0	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 建议运行条件

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

		最小值	标称值	最大值	单位
V_{SUP}	电源电压	5.5		28	V
V_{LIN}	LIN 总线输入电压	0		28	V
V_{LOGIC}	逻辑引脚电压	0		5.25	V

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5.5 建议运行条件（续）

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

		最小值	标称值	最大值	单位
T_J	工作等效结温范围	-40		150	°C
T_{SDR}	热关断上升	160			°C
T_{SDF}	热关断下降			150	°C
$T_{SD(HYS)}$	热关断迟滞		10		°C

5.6 电气特性

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
RXD 输出端						
V_{OL}	低电平电压	基于外部上拉至 V_{CC}(4)			0.6	V
I_{OL}	低电平输出电流，漏极开路	LIN = 0V，RXD = 0.4V	1.5			mA
I_{LKG}	漏电流，高电平	LIN = V_{SUP}，RXD = V_{LOGIC}(4)	-5		5	µA
TXD 输入终端						
V_{IL}	低电平输入电压				0.8	V
V_{IH}	高电平输入电压		2			V
V_{HYS}	输入电压迟滞		30		500	mV
I_{LKG}	低电平输入漏电流	TXD = 0V	-5		5	µA
$I_{TXD(WAKE)}$	本地唤醒源识别 TXD	本地唤醒事件后的待机模式 LIN = V_{SUP}，WAKE = 0V 或 V_{SUP}，TXD = 1V	1.3		8	mA
R_{TXD}	内部下拉电阻器		140	500	1200	kΩ
EN 输入终端						
V_{IL}	低电平输入电压		-0.3		0.8	V
V_{IH}	高电平输入电压		2		5.25	V
V_{HYS}	迟滞电压	根据设计和表征而定	30		500	mV
I_{IL}	低电平输入电流	EN = 0V	-5		5	µA
R_{EN}	内部下拉电阻器		140	500	1200	kΩ
LIN 端子（以 V_{SUP} 为基准）						
V_{OH}	LIN 隐性高电平输出电压(1)(2)(3)	TXD = V_{CC}，I_O = 0mA 7V ≤ V_{SUP} ≤ 28V	0.80			V_{SUP}
V_{OH}	LIN 隐性高电平输出电压(1)(2)(3)	TXD = V_{CC}，I_O = 0mA 5.5V ≤ V_{SUP} ≤ 7V	3			V
V_{OL}	LIN 显性低电平输出电压(1)(2)(3)	TXD = 0V 7V ≤ V_{SUP} = 28V			0.2	V_{SUP}
V_{OL}	LIN 显性低电平输出电压(1)(2)(3)	TXD = 0V 5.5V ≤ V_{SUP} = 7V			1.2	V
V_{BUSdom}	低电平输入电压(3)	LIN 显性（包括用于唤醒的 LIN 显性）			0.4	V_{SUP}
V_{BUSrec}	高电平输入电压(3)	LIN 隐性	0.6			V_{SUP}
V_{IH}	LIN 隐性高电平输入电压(1)(2)	7V ≤ V_{SUP} ≤ 18V	0.47		0.6	V_{SUP}
V_{IL}	LIN 显性低电平输入电压(1)(2)	7V ≤ V_{SUP} ≤ 18V	0.4		0.53	V_{SUP}
$V_{SUP_NON_OP}$	V_{SUP}，其中隐性 LIN 总线的影响 < 5%(3)	TXD 和 RXD 开路 5.5V ≤ V_{LIN} ≤ 40V	-0.3		40	V
V_{BUS_CNT}	接收器中心阈值(3)	V_{BUS_CNT} = (V_{BUSrec} + V_{BUSdom})/2	0.475	0.5	0.525	V_{SUP}
V_{HYS}	磁滞电压 (ISO 17987)	V_{HYS} = V_{BUSrec} - V_{BUSdom}			0.175	V_{SUP}
V_{HYS}	磁滞电压 (SAE J2602)	V_{HYS} = V_{IH} - V_{IL}	0.07		0.175	V_{SUP}
V_{SERIAL_DIODE}	串联二极管 LIN 端接上拉路径	I_{SERIAL_DIODE} = 10µA	0.4	0.7	1.0	V
$I_{BUS(LIM)}$	限制电流 ISO 17987 参数 12	TXD = 0V，V_{LIN} = 18V，V_{SUP} = 18V	40	90	200	mA

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5.6 电气特性（续）

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$I_{BUS_PAS_dom}$	接收器漏电流，显性	驱动器关闭/隐性，LIN = 0V V_{SUP} = 12V	-1			mA
$I_{BUS_PAS_rec1}$	接收器漏电流，隐性	驱动器关闭/隐性，LIN ≥ V_{SUP} 5.5V ≤ V_{SUP} ≤ 28V			20	μA
$I_{BUS_PAS_rec2}$	接收器漏电流，隐性	驱动器关闭/隐性，LIN = V_{SUP}	-5		5	μA
$I_{BUS_NO_GND}$	泄漏电流，接地失效	GND_{Device} = V_{SUP} = 18V R_{Meas} = 1kΩ 0V < V_{LIN} < 18V	-1		1	mA
$I_{leak\ gnd(dom)}$	泄漏电流，接地失效(5)	V_{SUP} = 8V，GND = 开路，V_{SUP} = 18V，GND = 开路 $R_{Commander}$ = 1kΩ，C_L = 1nF $R_{Responder}$ = 20kΩ，C_L = 1nF LIN = 显性	-1		1	mA
$I_{leak\ gnd(rec)}$	泄漏电流，接地失效(5)	V_{SUP} = 8V，GND = 开路，V_{SUP} = 18V，GND = 开路 $R_{Commander}$ = 1kΩ，C_L = 1nF $R_{Responder}$ = 20kΩ，C_L = 1nF LIN = 隐性	-100		100	μA
$I_{BUS_NO_BAT}$	泄漏电流，电源失效	V_{SUP} = GND 0V ≤ V_{LIN} ≤ 18V			5	μA
I_{RSLEEP}	连接至 V_{SUP} 睡眠模式的上拉电流源	V_{SUP} = 14V，LIN = GND	-20		-1.5	μA
R_{PU_SLP}	睡眠模式期间连接到 V_{SUP} 的内部上拉电阻器	EN = 0V	1000	1700	2500	kΩ
R_{PU}	连接到 V_{SUP} 的内部上拉电阻器	正常模式和待机模式	27.66	37	48	kΩ
C_{LIN}	LIN 引脚的电容	V_{SUP} = 14V			25	pF
INH 输出端						
ΔV_H	相对于 V_{SUP} 的高电平压降 INH	I_{INH} = –0.5mA		0.5	1	V
$I_{LKG(INH)}$	睡眠模式下的漏电流	INH = 0V	-0.5		0.5	μA
WAKE 输入终端						
V_{IH}	高电平输入电压	待机模式和睡眠模式	2.6			V
V_{IL}	低电平输入电压				1.8	V
I_{IH}	高电平输入漏电流(7)	WAKE = V_{SUP}			2.5	μA
I_{IH}		WAKE = 4V	-3			μA
I_{IL}	低电平输入漏电流 (7)	WAKE = 1V			3	μA
R_{WAKE}	上拉/下拉电阻(7)			600		kΩ
t_{WAKE}	WAKE 保持时间	从睡眠状态唤醒的时间	5		50	μs
占空比特性						
D1	占空比 1(3) ISO 17987 参数 27/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.744 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.581 × V_{SUP}， V_{SUP} = 7V 至 18V，t_{BIT} = 50μs/52μs D1 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.396			
$D1_{LB}$	占空比 1(1)(2)(3)(6) ISO 17987 低电池参数 88/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.665 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.499 × V_{SUP} V_{SUP} = 5.5V 至 7V，t_{BIT} = 50μs/52μs D1 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.396			
D2	占空比 2(3) ISO 17987 参数 28/SAE J2602 响应器/命令器	$TH_{REC(MIN)}$ = 0.422 × V_{SUP}， $TH_{DOM(MIN)}$ = 0.284 × V_{SUP}， V_{SUP} = 7.6V 至 18V，t_{BIT} = 50μs/52μs D2 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.581	
$D2_{LB}$	占空比 2(1)(2)(3)(6) ISO 17987 低电池参数 89/SAE J2602 响应器/命令器	$TH_{REC(MIN)}$ = 0.496 × V_{SUP}， $TH_{DOM(MIN)}$ = 0.361 × V_{SUP}， V_{SUP} = 6.1V 至 7.6V，t_{BIT} = 50μs/52μs D2 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.581	

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

5.6 电气特性（续）

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
D3	占空比 3(3) ISO 17987 参数 29/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.778 × V_{SUP} $TH_{DOM(MAX)}$ = 0.616 × V_{SUP} V_{SUP} = 7V 至 18V，t_{BIT} = 96µs D3 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.417			
$D3_{LB}$	占空比 3(1)(2)(3)(6) ISO 17987 低电池参数 90/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.665 × V_{SUP} $TH_{DOM(MAX)}$ = 0.499 × V_{SUP} V_{SUP} = 5.5V 至 7V，t_{BIT} = 96µs D3 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.417			
D4	占空比 4(3) ISO 17987 参数 30/SAE J2602 响应器/命令器	$TH_{REC(MIN)}$ = 0.389 × V_{SUP} $TH_{DOM(MIN)}$ = 0.251 × V_{SUP} V_{SUP} = 7.6V 至 18V，t_{BIT} = 96µs D4 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.59	
$D4_{LB}$	占空比 4(1)(2)(3)(6) ISO 17987 低电池参数 91/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.496 × V_{SUP} $TH_{DOM(MAX)}$ = 0.361 × V_{SUP} V_{SUP} = 6.1V 至 7.6V，t_{BIT} = 96µs D4 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.59	
$T_{r\text{-}d\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 隐性状态至显性状态	$TH_{REC(MAX)}$ = 0.744 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.581 × V_{SUP} 7V ≤ V_{SUP} ≤ 18V，t_{BIT} = 52µs $t_{REC(MAX)_D1}$ - $t_{DOM(MIN)_D1}$			10.8	µs
$T_{d\text{-}r\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 显性状态至隐性显性状态	$TH_{REC(MAX)}$ = 0.422 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.284 × V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V，t_{BIT} = 52µs $t_{DOM(MAX)_D2}$ - $t_{REC(MIN)_D2}$			8.4	µs
$T_{r\text{-}d\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 隐性状态至显性状态	$TH_{REC(MAX)}$ = 0.778 × V_{SUP} $TH_{DOM(MAX)}$ = 0.616 × V_{SUP} 7V ≤ V_{SUP} ≤ 18V，t_{BIT} = 96µs $t_{REC(MAX)_D3}$ - $t_{DOM(MIN)_D3}$			15.9	µs
$T_{d\text{-}r\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 显性状态至隐性显性状态	$TH_{REC(MIN)}$ = 0.389 × V_{SUP} $TH_{DOM(MIN)}$ = 0.251 × V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V，t_{BIT} = 96µs $t_{DOM(MAX)_D4}$ - $t_{REC(MIN)_D4}$			17.28	µs
$T_{r\text{-}d\ max_low}$	占空比的低电量发送器传播延迟时序(1)(2)(6) 隐性状态至显性状态	$TH_{REC(MAX)}$ = 0.665 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.499 × V_{SUP} 5.5V ≤ V_{SUP} ≤ 7V，t_{BIT} = 52µs $t_{REC(MAX)_low}$ - $t_{DOM(MIN)_low}$			10.8	µs
$T_{d\text{-}r\ max_low}$	占空比的低电量发送器传播延迟时序(1)(2)(6) 显性状态至隐性状态	$TH_{REC(MAX)}$ = 0.496 × V_{SUP} $TH_{DOM(MAX)}$ = 0.361 × V_{SUP} 6.1V ≤ V_{SUP} ≤ 7.6V，t_{BIT} = 52µs $t_{DOM(MAX)_low}$ - $t_{REC(MIN)_low}$			8.4	µs

(1) SAE 2602 命令器节点负载条件：5.5nF/4kΩ 和 899pF/20kΩ；t_{BIT} = 52µs 和 96µs
(2) SAE 2602 响应器节点负载条件：5.5nF/875Ω 和 899pF/900Ω；t_{BIT} = 52µs 和 96µs
(3) ISO 17987 总线负载条件（C_{LINBUS}、R_{LINBUS}）包括 1nF/1kΩ；6.8nF/660Ω；10nF/500Ω；t_{BIT} = 50µs 和 96µs
(4) RXD 使用漏极开路输出结构，因此 V_{OL} 电平基于微控制器电源电压。
(5) $I_{leak\ gnd}$ = (V_{BAT} - V_{LIN})/R_{Load}
(6) 根据设计指定
(7) 为了更大限度地降低系统级电流消耗，WAKE 引脚会根据施加的电压自动配置为内部上拉或下拉电流源。高电平输入会产生内部上拉电阻，低电平输入会产生内部下拉电阻。

5.7 电源特性

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源电压和电流						
V_{SUP}	电源电压	器件在 LIN 定义的标称电源电压范围之外可正常工作	5.5		28	V

Copyright © 2026 Texas Instruments Incorporated

5.7 电源特性（续）

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{SUP}	电源电流 总线显性	正常模式 EN = 高电平，R_{LIN} ≥ 500Ω，C_{LIN} ≤ 10nF，INH = WAKE = V_{SUP}，V_{SUP} = 12V		1.2	3	mA
		待机模式 EN = 0V，R_{LIN} ≥ 500Ω，C_{LIN} ≤ 10nF，INH =WAKE = V_{SUP}，V_{SUP} = 12V		0.7	1.2	mA
	电源电流 总线隐性	正常模式 EN =高电平，INH = WAKE = V_{SUP}，V_{SUP} = 12V		300	700	μA
		待机模式 EN = 0V，INH = WAKE = V_{SUP}，V_{SUP} = 12V		20	55	μA
	电源电流 睡眠模式	V_{SUP} = 12V， EN = 0V，LIN = WAKE = V_{SUP}，TXD 和 RXD 浮动		9	18	μA
		5.5V < V_{SUP} ≤ 28V，T_J = 150℃ EN = 0V，LIN = WAKE = V_{SUP}，TXD 和 RXD 浮动			22	μA
UV_{SUPR}	V_{SUP} 欠压阈值	斜升		4.65	4.9	V
UV_{SUPF}	V_{SUP} 欠压阈值	斜降	4.1	4.35		V
U_{VHYS}	V_{SUP} 欠压阈值下的迟滞电压差值			0.3		V

5.8 AC 开关特性

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
器件开关特性						
t_{rx_pdf}	接收器下降传播延迟时间 ISO 17987 参数 31	5.5V ≤ VSUP，R_{RXD} = 2.4kΩ，C_{RXD} = 20pF			6	μs
t_{rx_pdr}	接收器上升传播延迟时间 ISO 17987 参数 31				6	μs
t_{rs_sym}	接收器传播延迟时间对称性 ISO 17987 参数 32	上升沿与下降沿的相对关系 t_{rx_sym} = t_{rx_pdf} – t_{rx_pdr})， R_{RXD} = 2.4kΩ，C_{RXD} = 20pF	-2		2	μs
t_{LINBUS}	LIN 总线唤醒所需最小显性时间		25	65	150	μs
t_{CLEAR}	在 LIN 总线出现卡滞显性故障时清除错误唤醒预防逻辑所需的时间（LIN 总线清除总线卡滞显性故障的隐性时间）		8	25	50	μs
t_{MODE_CHANGE}	模式更改延迟时间	通过 EN 引脚从正常模式更改为睡眠模式所需的时间	2		15	μs
t_{NOMINT}	正常模式的初始化时间(1)	正常模式初始化且 RXD 引脚上的数据变为有效所需的时间（包括从待机时间切换至正常模式的时间 t_{MODE_CHANGE}）。			15	μs
t_{PWR}	上电时间	开始上电时，RXD 上的数据变为有效所需的时间			1.5	ms
t_{TXD_DTO}	显性状态超时		20	50	80	ms

(1) 从睡眠模式到正常模式的转换时间包括 t_{MODE_CHANGE} 和 t_{NOMINT}。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5.9 典型特性

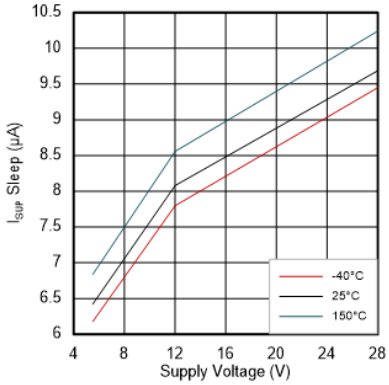


图 5-1. 睡眠模式下 I_{SUP} 与 V_{SUP} 和温度间的关系

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

6 参数测量信息

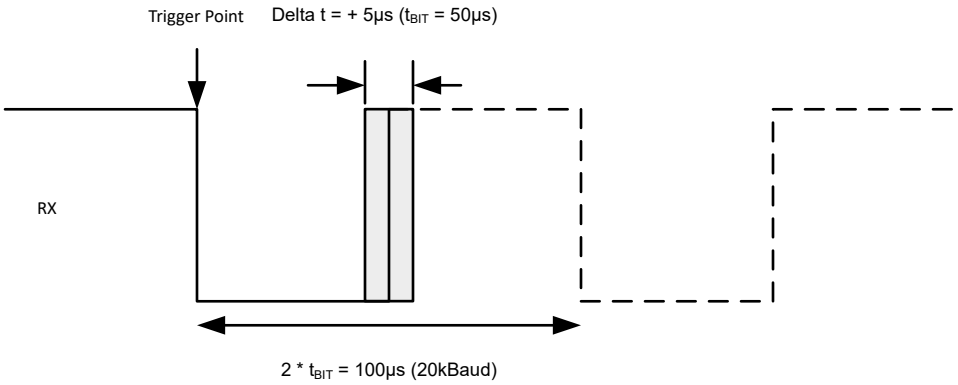


图 6-1. RX 响应：工作电压范围

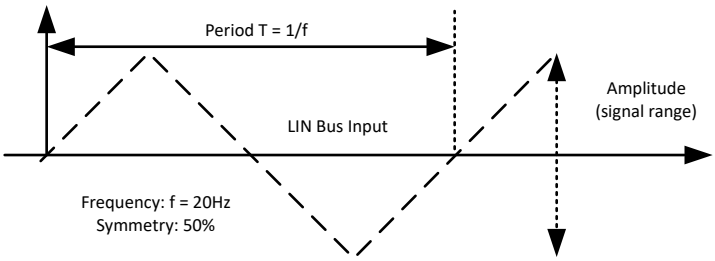


图 6-2. LIN 总线输入信号

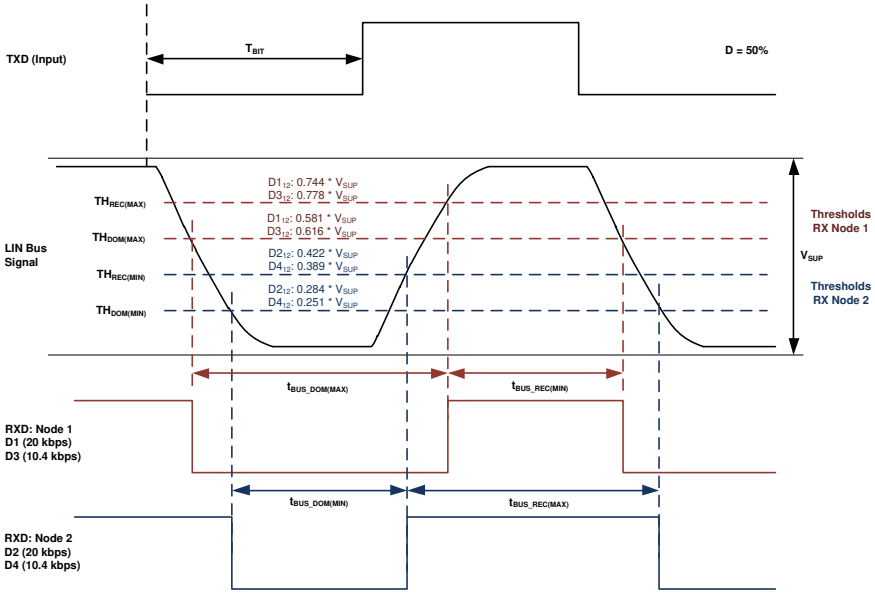


图 6-3. 总线时序参数的定义

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

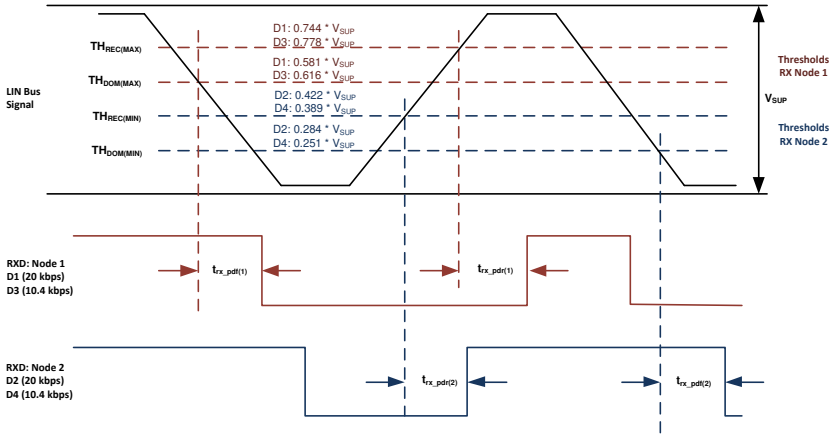


图 6-4. 传播延迟

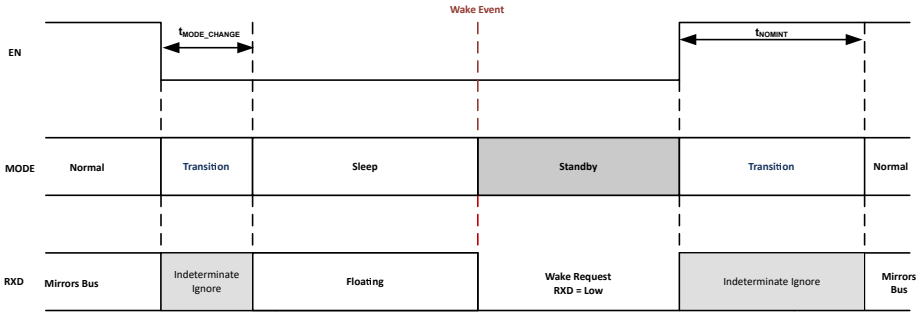


图 6-5. 代码转换

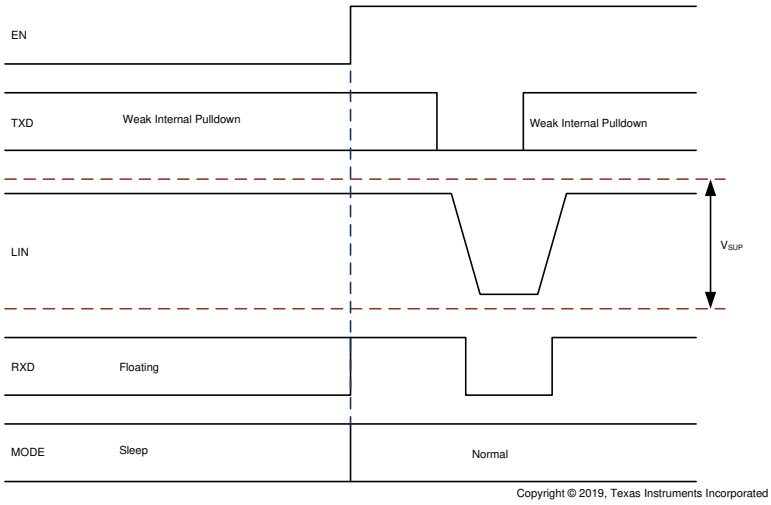


图 6-6. 通过 EN 唤醒

Copyright © 2026 Texas Instruments Incorporated

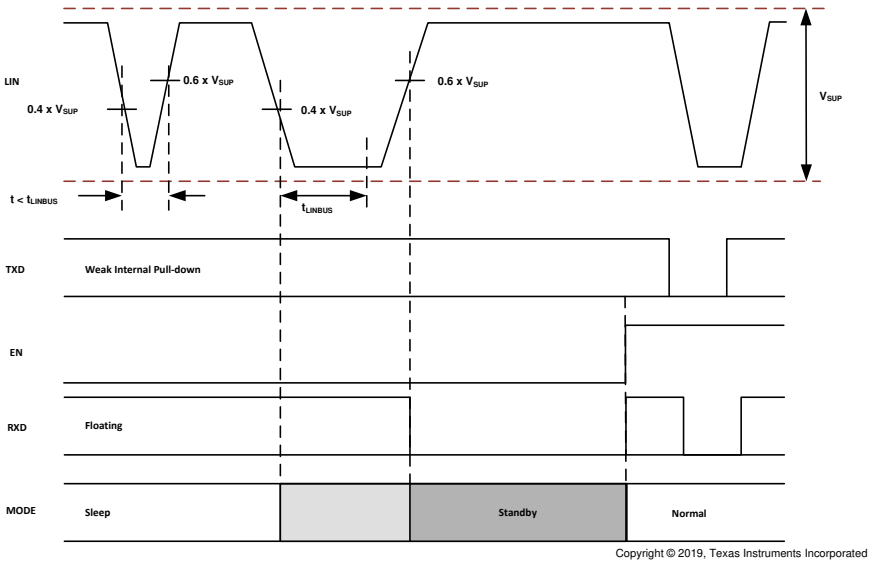


图 6-7. 通过 LIN 唤醒

ADVANCE INFORMATION

ADVANCE INFORMATION

7 详细说明

7.1 概述

TLIN921-Q1 是一款本地互连网络 (LIN) 物理层收发器，集成了唤醒和保护功能，符合 LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A、SAE J2602-1、SAE J2602-2、ISO 17987 – 4 和 ISO 17987 – 7 标准。LIN 是专注于汽车车载网络的低速通用异步接收器发送器 (UART) 通信协议。

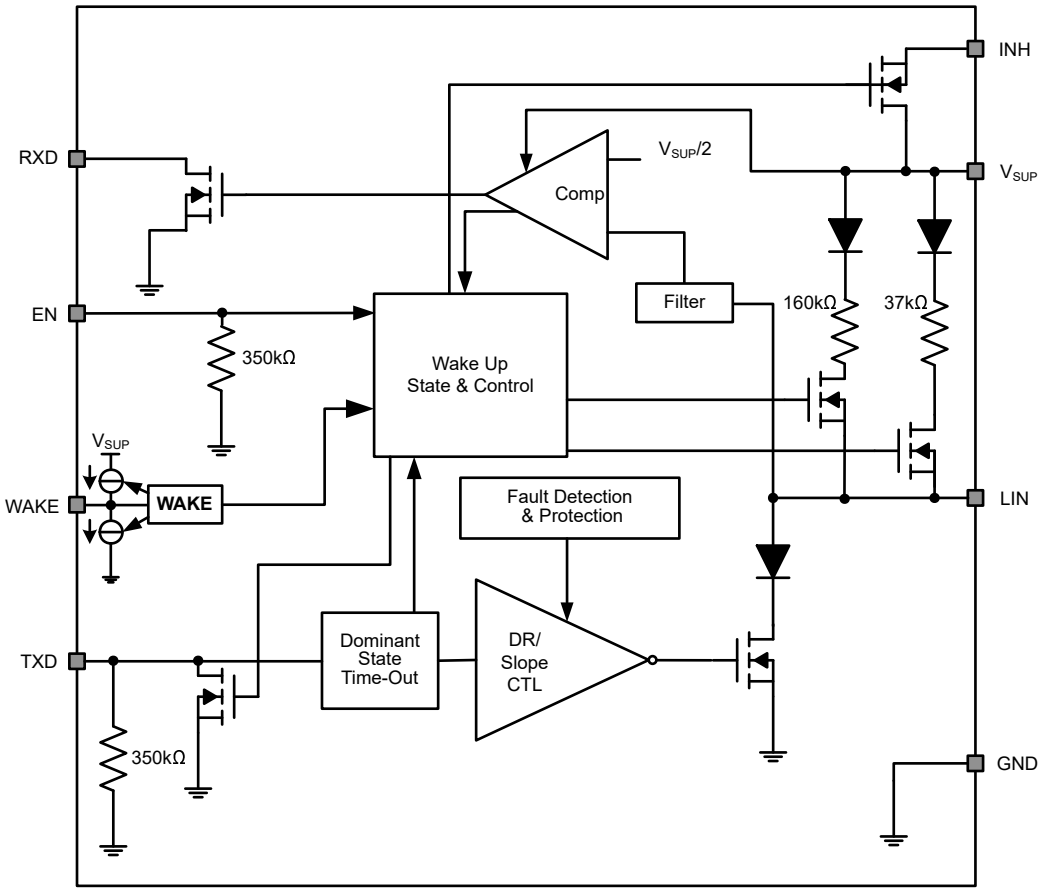
该器件发送器支持 2.4kbps 至 20kbps 的数据速率，接收器支持高达 100kbps 的速率，用于内联编程。此器件通过 TXD 引脚控制 LIN 总线的状态，并通过其漏极开路 RXD 输出引脚报告总线的状态。通过 LIN 物理层规范中概要介绍的，经过优化的电磁散发限流波形整型驱动器，将 TXD 输入上的 LIN 协议数据流转换为 LIN 总线信号。接收器将数据流转化为逻辑电平信号，此信号通过开漏 RXD 引脚发送到微控制器。LIN 总线共有两种状态：显性状态（电压接近接地）和隐性状态（电压接近电池）。在隐性状态下，LIN 总线由收发器内部上拉电阻器 (37kΩ) 和串联二极管拉至高电平。所以响应者节点应用无需外部上拉组件。按照 LIN 规范，命令器节点应用需要一个外部上拉电阻器 (1kΩ) 和一个串联二极管。

该器件旨在为 12V 应用提供支持，具有宽输入工作电压范围，还支持低功耗睡眠模式。该器件支持通过从 LIN、WAKE 引脚或 EN 引脚唤醒的功能从低功耗模式唤醒。该器件可以通过 INH 输出引脚选择性地启用节点上可能存在的各种电源，从而在整个系统级别减少电池电流消耗。

TLIN921-Q1 集成了 ESD 保护和故障保护功能，从而可以减少应用中需要的外部元件。发生接地漂移或电源电压断开时，该器件可防止反馈电流经 LIN 流向电源输入。

TLIN921-Q1 还包含欠压保护、过热关断保护和接地失效保护功能。一旦发生故障，此发送器便会立即关闭并在故障被排除之前一直保持关闭状态。

7.2 功能方框图



Copyright © 2026 Texas Instruments Incorporated

7.3 特性说明

7.3.1 LIN

此高压输入/输出引脚是一个单线 LIN 总线发送器和接收器。LIN 引脚可承受高达 40V 的瞬态电压。通过阻断二极管可以更大程度降低从 LIN 到电源 (V_{SUP}) 的反向电流，即使在接地漂移或电源失效 (V_{SUP}) 的情况下也是如此。

7.3.1.1 LIN 发送器特性

根据 LIN 规范，LIN 发送器具有阈值和交流开关参数。发送器是具有内部电流限制和热关断功能的低侧晶体管。在热关断情况下，会禁用发送器来保护器件。器件有一个连接到 V_{SUP} 的内部上拉电阻器和串联二极管结构，所以 LIN 响应者节点模式应用不需要外部上拉元件。根据 LIN 规范，当该器件用于命令器节点应用时，必须将外部上拉电阻器和串联二极管连接到 V_{SUP}。

7.3.1.2 LIN 接收器特性

根据 LIN 规范，接收器的特性阈值与器件电源引脚成正比。

接收器可以接收比 LIN 或 SAEJ2602 规范所支持的速率更高的数据速率 (> 100kbps)。这样就可以使用 TLIN921-Q1 在末端生产环节或其他应用中进行高速下载。可实现的实际数据速率取决于系统时间常数（总线电容和上拉电阻）以及系统中使用的驱动器特性。

7.3.1.2.1 终止

器件有一个连接到 V_{SUP} 的内部上拉电阻器和串联二极管结构，所以 LIN 响应者节点模式应用不需要外部上拉元件。根据 LIN 规范将器件用于指挥官节点应用时，必须添加一个外部上拉电阻器 (1kΩ) 和一个连接至 V_{SUP} 的串联二极管。

图 7-1 展示了指挥官节点配置以及如何定义电压电平

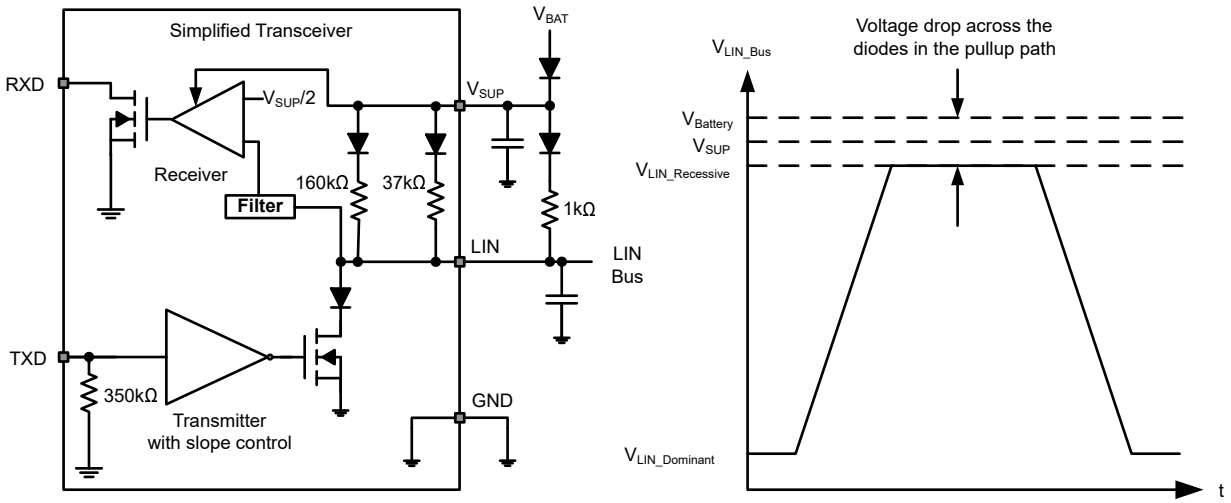


图 7-1. 指挥官节点配置和电压电平

7.3.2 TXD

TXD 是连接 MCU LIN 协议控制器或 SCI 和 UART 的接口，用于控制 LIN 输出的状态。当 TXD 为低电平时，LIN 输出为显性输出（接近接地）；当 TXD 为高电平时，LIN 输出为隐性输出（接近 V_{SUP}），请参阅图 7-1。

TXD 输入结构与 3.3V 和 5V 微控制器兼容，并集成了弱下拉电阻器。LIN 总线会受到保护，避免因系统故障，无法通过显性状态超时计时器将 TXD 驱动为低电平，而导致卡滞在显性状态。当 WAKE 引脚的状态变化启动本地唤醒事件时，TXD 引脚会硬拉至接地，提示发生了本地唤醒事件。在 EN 引脚的上升沿释放硬下拉至接地。如果在 TXD 引脚上添加一个外部上拉电阻到微控制器 IO 电压，则 TXD 会被拉至高电平，以指示远程唤醒事件。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7.3.3 RXD

RXD 是连接 MCU LIN 协议控制器或 SCI 和 UART 的接口，用于报告 LIN 总线电压的状态。LIN 隐性状态（接近 V_{SUP}）由 RXD 上的高电平表示，LIN 显性状态（接近地电平）由 RXD 引脚上的低电平表示。RXD 输出结构是开漏输出级。可让器件与 3.3V 和 5V 微控制器一起使用。如果微控制器的 RXD 引脚没有集成上拉电阻器，则需要连接到微控制器 IO 电源电压的外部上拉电阻器。在待机模式下，RXD 引脚驱动为低电平，表示唤醒请求。

7.3.4 V_{SUP}

V_{sup} 是电源电压引脚。V_{SUP} 通过外部反向阻断二极管连接到电池（请参阅图 7-1）。如果在 ECU 电平发生功率损耗，器件 LIN 引脚的漏电流超低，不会使总线负载下降。这非常适合 LIN 系统，在这种系统中，某些节点未供电（点火供电），而网络的其余部分仍保持供电（电池供电）。

7.3.5 GND

GND 是器件接地连接。只要接地偏移不会使 V_{SUP} 降低到最低工作电压以下，该器件就可以在存在接地偏移的情况下运行。如果在 ECU 电平下发生接地失效，器件 LIN 引脚的漏电流超低，不会使总线负载下降。这非常适合 LIN 系统，在这种系统中，某些节点未供电（点火供电），而网络的其余部分仍保持供电（电池供电）。

7.3.6 EN

EN 控制器件的工作模式。当 EN 为高电平时，器件处于正常工作模式，允许从 TXD 到 LIN 以及从 LIN 到 RXD 的传输路径。当 EN 为低电平时，器件进入睡眠模式且没有可用的传输路径。器件仅在唤醒后才能进入正常模式。EN 有一个内部下拉电阻器，用来确保器件保持低功耗模式，即使 EN 浮动时也是如此。

7.3.7 WAKE

WAKE 引脚是一个高电压输入，用于本地唤醒 (LWU) 功能。节 7.4.4.1 部分对该功能进行了进一步说明。该引脚默认为双向边沿触发器，这意味着它可以在 WAKE 引脚转换的上升沿或下降沿识别本地唤醒 (LWU)。

7.3.8 INH

TLIN921-Q1 抑制 (INH) 输出引脚可用于控制系统电源管理器件的启用，使得应用处于睡眠模式时显著降低电池静态电流消耗。INH 引脚具有两种状态：驱动为高电平和高阻抗。INH 引脚驱动为高电平时，端子上的电压为 V_{SUP} 减去二极管压降。在高阻抗状态下，输出处于悬空。INH 引脚在正常和待机模式下为高电平，在睡眠模式下为低电平。可以向 INH 输出添加一个 100kΩ 负载，确保可以快速从驱动的高电平状态转换到低电平状态，并在引脚悬空时强制该引脚保持低电平。

INH 端子必须被视为高电压逻辑端子，而不是电源输出。因此，必须将其用于驱动系统电源管理器件的 EN 端子，而不用作电源管理供电的开关。该端子不受电池反向保护，因此不得连接到系统模块外部。

7.3.9 局部故障

TLIN921-Q1 具有多种保护功能，如下所述。

7.3.10 TXD 显性超时 (DTO)

当 LIN 驱动器处于活动模式时，TXD DTO 电路可防止本地节点在发生硬件或软件故障（TXD 保持显性状态的时间超过超时周期 t_{TXD_DTO}）时阻塞网络通信。TXD DTO 电路由 TXD 上的下降沿触发。如果在该电路的超时常数 t_{TXD_DTO} 结束之前未出现上升沿，则禁用 LIN 驱动器，从而将总线释放为隐性电平。这样可释放总线，供网络上的其他节点进行通信。LIN 驱动器会在 TXD 端子上的下一次显性到隐性转换时重新激活，从而清除显性超时。该故障期间，收发器保持正常模式，集成 LIN 总线上拉终端保持开启，并且 LIN 接收器和 RXD 端子保持活动状态，以反映 LIN 总线数据。

TXD 引脚有一个内部下拉电阻，用于确保在 TXD 断开连接时器件可以进入已知状态。如果 EN 引脚在加电时为高电平，则 TLIN921-Q1 进入正常模式。当内部 TXD 连接至低电平时，DTO 计时器启动。为避免 t_{TXD_DTO} 故障，必须在 t_{TXD_DTO} 计时器到期之前，向 TXD 引脚施加隐性信号，或者必须通过将 EN 引脚连接为低电平，使器件进入睡眠模式。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7.3.11 总线卡滞显性系统故障：错误唤醒锁定

TLIN921-Q1 包含用于检测总线卡滞显性系统故障的逻辑，防止在系统故障期间错误唤醒器件。进入睡眠模式后，器件会检测 LIN 总线的状态。如果总线处于显性状态，则锁定唤醒逻辑，直至总线上的有效隐性状态“清除”总线卡滞显性故障，从而防止过多的电流使用。请参阅图 7-2 和图 7-3。

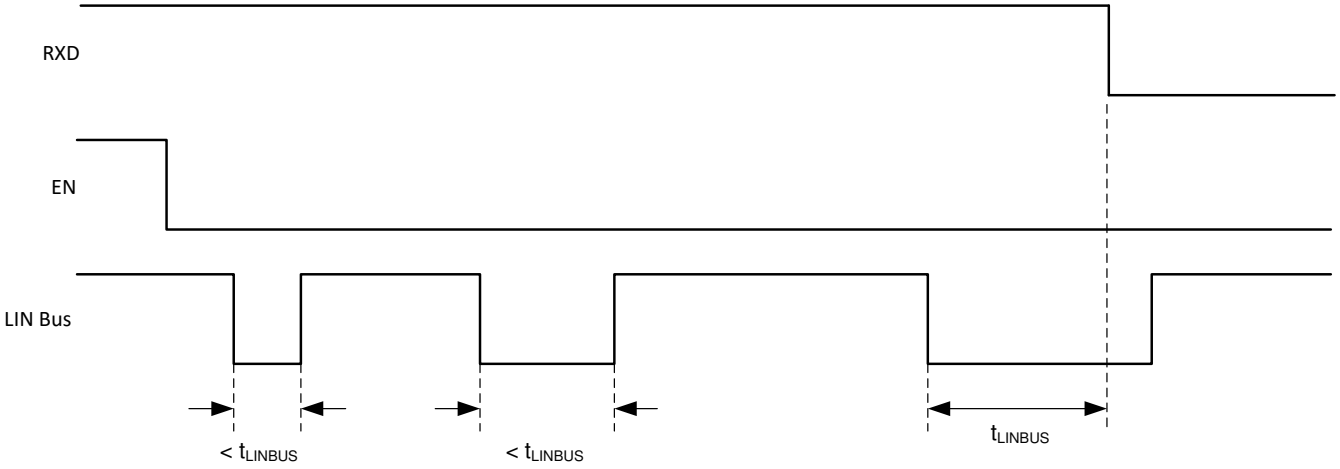


图 7-2. 无总线故障：在总线隐性状态和唤醒的情况下进入睡眠模式

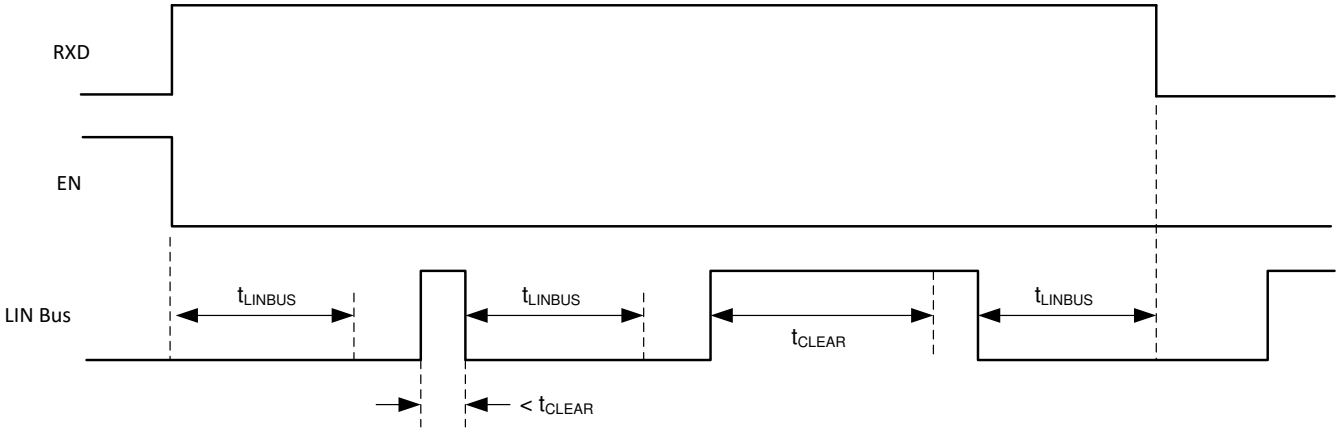


图 7-3. 总线故障：在发生总线卡滞显性故障、清除和唤醒的情况下进入睡眠模式

7.3.12 热关断

通过限制电流来保护 TLIN921-Q1 发送器。如果器件的结温 T_J 超过热关断阈值 $T_J > T_{SDR}$，则器件会将 LIN 发送器置于隐性状态。在过热故障条件消失且结温冷却至超过磁滞温度后，发送器重新启用。在该故障期间，收发器保持正常模式，集成 LIN 总线上拉终端保持开启，LIN 接收器和 RXD 端子保持活动状态以反映 LIN 总线数据。

7.3.13 V_{SUP} 上的欠压

器件包含一个上电复位电路，可以避免 V_{SUP} 小于 UV_{SUP} 时在欠压条件下出现错误的总线消息。

7.3.14 未供电设备

在汽车应用中，系统中的某些 LIN 节点可能未供电（点火供电），而网络中的其他节点仍由电池供电。该器件具有较低的总线未供电泄漏电流，因此未供电的节点不会影响网络或使其负载下降。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7.4 器件功能模式

TLIN921-Q1 有三种工作模式：正常、睡眠和待机。接下来的章节将介绍这些模式以及器件如何在不同模式之间切换。图 7-4 以图形方式展示了不同模式之间的关系，而表 7-1 展示了引脚的状态。

表 7-1. 工作模式

模式	EN	TXD	RXD	INH	LIN 总线端接	发送器	注释
睡眠	低	弱下拉	悬空	悬空	弱电流上拉	关闭	
待机	低	如果 LIN 总线被唤醒，则为弱下拉；如果是本地唤醒事件（WAKE 引脚），则为强下拉	低	高	37kΩ	关闭	检测到唤醒事件，等待 MCU 设置 EN
正常	高	高电平：隐性状态 低电平：主要状态	LIN 总线数据	高	37kΩ	开启	LIN 传输速率高达 20kbps

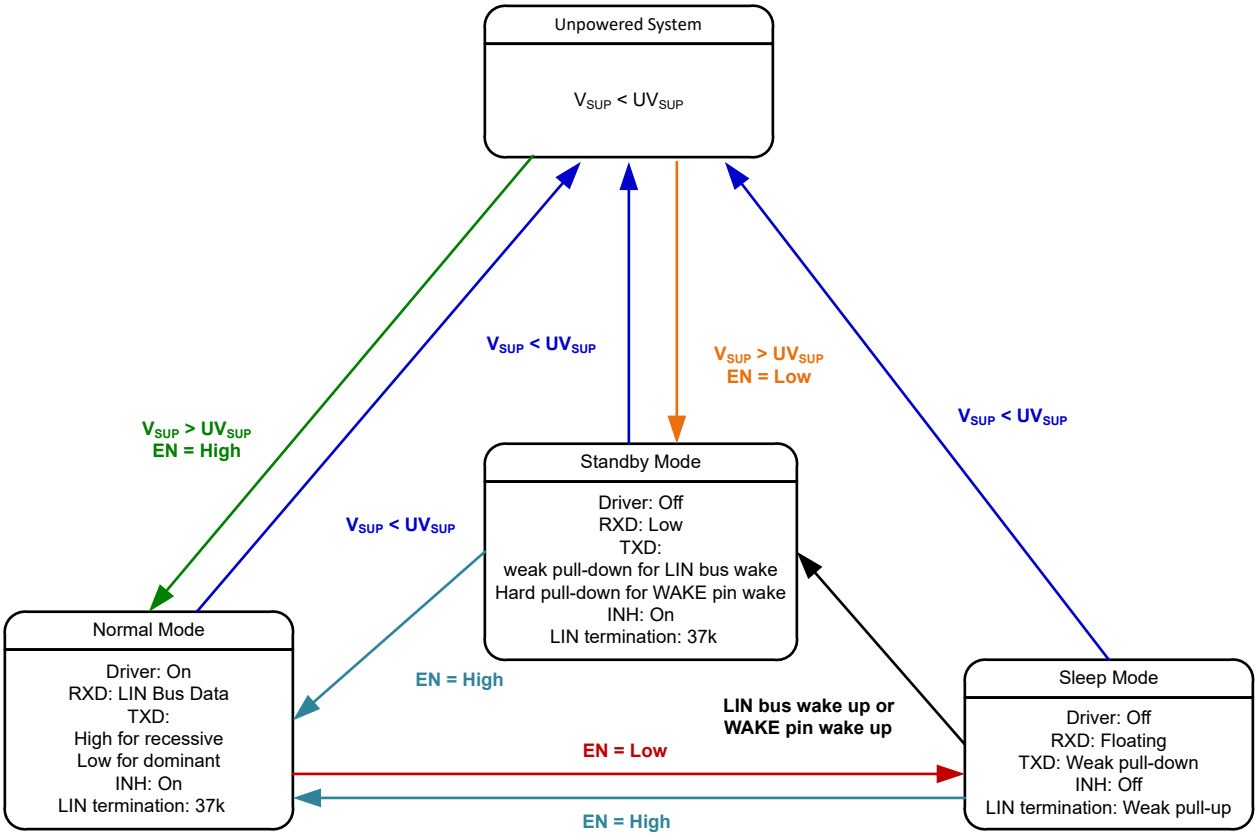


图 7-4. 运行状态图

7.4.1 正常模式

EN 引脚控制器件的模式。如果 EN 引脚在加电时为高电平，则器件在正常模式下加电。如果 EN 引脚在加电时为低电平，则器件在待机模式下加电。在正常模式下，接收器和发送器处于完全活动状态。LIN 发送器最高可达 LIN 指定的 20kbps 最大数据速率，将数据从 LIN 控制器传输到 LIN 总线。LIN 接收器可检测 LIN 总线上的数据流，数据速率最高可达 100kbps，并在 LIN 控制器的 RXD 输出端输出数据。当 EN 引脚从低电平转换为高电平时，TLIN921-Q1 会在 $t \geq t_{NOMINT}$ 内从睡眠模式转换为正常模式。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

7.4.2 睡眠模式

睡眠模式是 TLIN921-Q1 的最低功耗模式，仅当 EN 引脚从高电平转换为低电平的时间为 $t > t_{MODE_CHANGE}$ 时，才会从正常模式进入。在睡眠模式下，LIN 驱动器和接收器关闭，LIN 总线引脚略微拉高，收发器无法发送或接收数据。在睡眠模式下将 INH 引脚切换至浮动输出，从而导致由 INH 引脚控制的所有系统元件都关闭，因而可降低系统功耗。当器件处于睡眠模式时，存在以下状况：

- 禁用 LIN 总线驱动器，关闭内部 LIN 总线终端（从而在 LIN 对地短路时更大限度地减少功率损耗）。
- 弱电流上拉处于活动状态，防止在与 LIN 总线的外部连接丢失时出现错误的唤醒事件。
- 禁用正常接收器。
- EN 输入、WAKE 引脚和 LIN 唤醒接收器处于活动状态。

TLIN921-Q1 支持三种从睡眠模式唤醒的方法：

- 使用 LIN 唤醒接收器通过 LIN 总线唤醒。
- 通过 WAKE 引脚实现本地唤醒。
- 通过 EN 引脚实现本地唤醒。EN 引脚必须设置为高电平且持续时间为 $t > t_{NOMINT}$ 才能唤醒器件。

7.4.3 待机模式

当器件处于睡眠模式时，只要通过 LIN 总线或 WAKE 引脚发生唤醒事件，就会进入待机模式。在待机模式下，LIN 总线响应器端接电路 (37kΩ) 处于导通状态。当发生唤醒事件并且 TLIN921-Q1 进入待机模式时，RXD 引脚被驱动为低电平，向 LIN 控制器发送唤醒事件的信号。

当 EN 引脚设置为高电平的时间超过 t_{MODE_CHANGE} 时，器件会退出待机模式并转换到正常模式。正常的 LIN 发送器和接收器均可完全正常运行，并且可以进行双向通信。

7.4.4 唤醒事件

有三种方法可用于从睡眠模式唤醒 TLIN921-Q1：

1. 由 LIN 总线上隐性到显性状态转换的下降沿启动远程唤醒，其中显性状态将保持时长比 t_{LINBUS} 的滤波时间更长的时间。在满足 t_{LINBUS} 滤波时间后，LIN 总线上从显性状态变为隐性的上升沿会启动远程唤醒事件。用于 LIN 唤醒的模式和 t_{LINBUS} 滤波时间可防止噪声和总线卡在显性状态故障，导致错误的唤醒请求。
2. 本地唤醒事件因为 EN 引脚设置为高电平的时间达到 $t > t_{MODE_CHANGE}$ 而发生。
3. 本地唤醒事件（由于 WAKE 引脚上的电压电平变化的时间 $t > t_{WAKE}$）。

7.4.4.1 使用 WAKE 输入端子进行本地唤醒 (LWU)

WAKE 端子是一个双向高压输入，可用于通过电压转换发出本地唤醒 (LWU) 请求。由于该端子具有双向输入阈值，因此可以在低电平到高电平或高电平到低电平转换时触发 LWU 事件。WAKE 引脚可与 V_{SUP} 或接地开关配合使用。如果未使用该端子，则应将其拉至 V_{SUP} 或接地，以避免不必要的寄生唤醒事件。发生 LWU 事件时，TXD 引脚会强行被拉至 GND，让 LIN 控制器了解唤醒事件是由 WAKE 引脚引起，而不是通过 LIN 事件唤醒。

LWU 电路在待机模式睡眠模式下保持活动。如果在待机模式下发生有效的 LWU 事件，则器件将保持待机模式并将 RXD 输出驱动为低电平。如果在睡眠模式下发生有效的 LWU 事件，器件将转换为待机模式并将 RXD 输出驱动为低电平。LWU 电路在正常模式下未激活。为了最大限度地降低系统级电流消耗，端子的内部偏置电压会跟随端子上的状态，延迟为 $t_{WAKE(MIN)}$。WAKE 引脚上的恒定高电平有一个到 V_{SUP} 的内部上拉电阻，而 WAKE 引脚上的恒定低电平有一个到 GND 的内部下拉电阻。

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

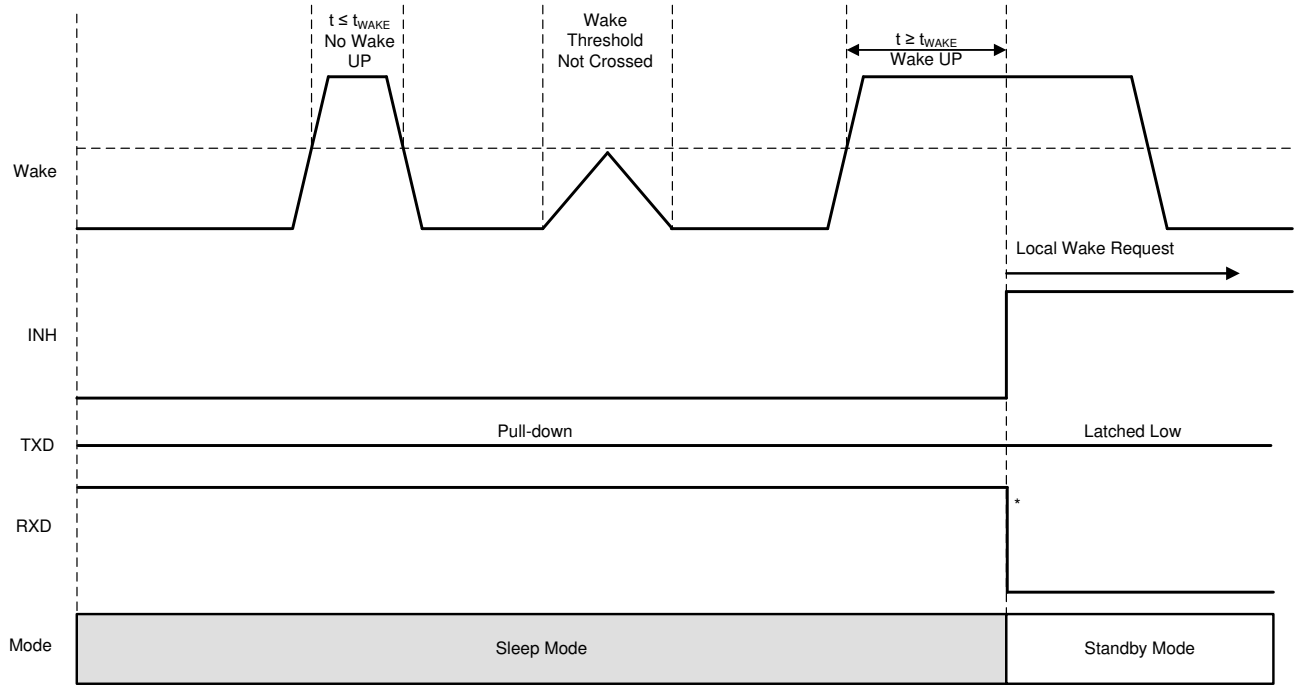
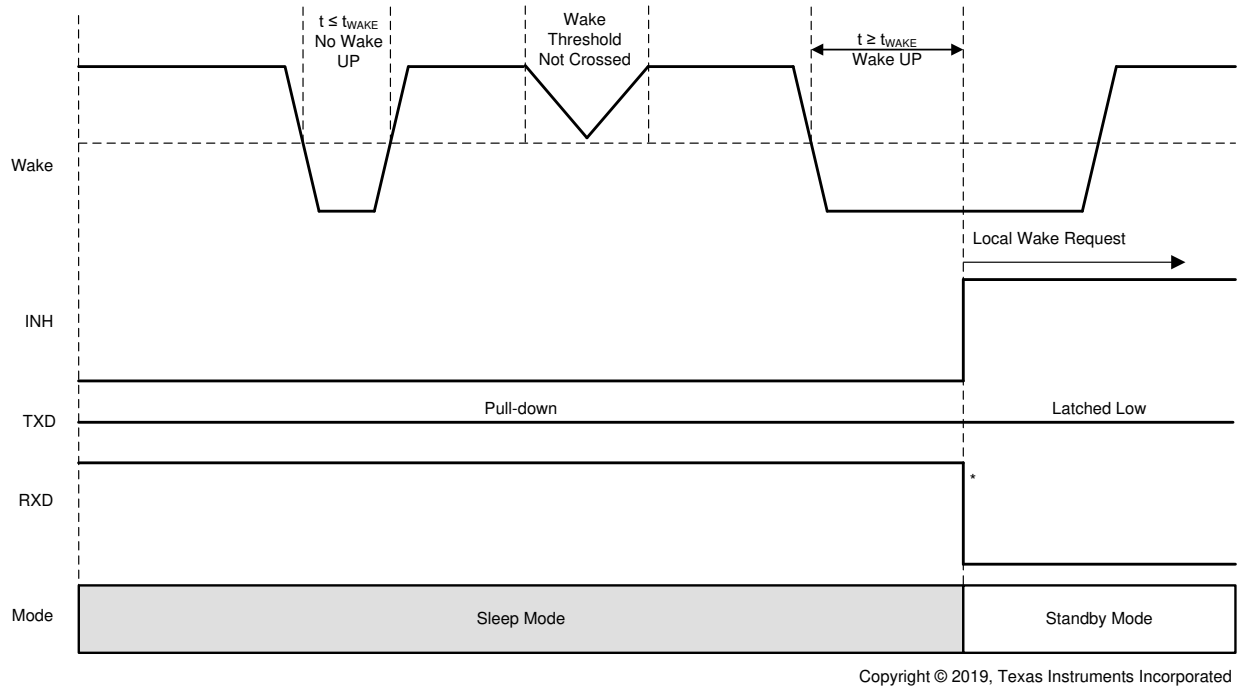


图 7-5. 本地唤醒 – 上升沿



Copyright © 2019, Texas Instruments Incorporated

图 7-6. 本地唤醒 – 下降沿

7.4.4.2 唤醒请求 (RXD)

当 TLIN921-Q1 遇到来自 WAKE 引脚或 LIN 总线的唤醒事件时，RXD 输出会驱动为低电平，直到 EN 被置为高电平为止。器件进入正常模式。器件进入正常模式后，唤醒事件将被清除，RXD 输出将被释放。RXD 输出完全运行，反映来自 LIN 总线的接收器输出。

Copyright © 2026 Texas Instruments Incorporated

8 应用信息免责声明

备注

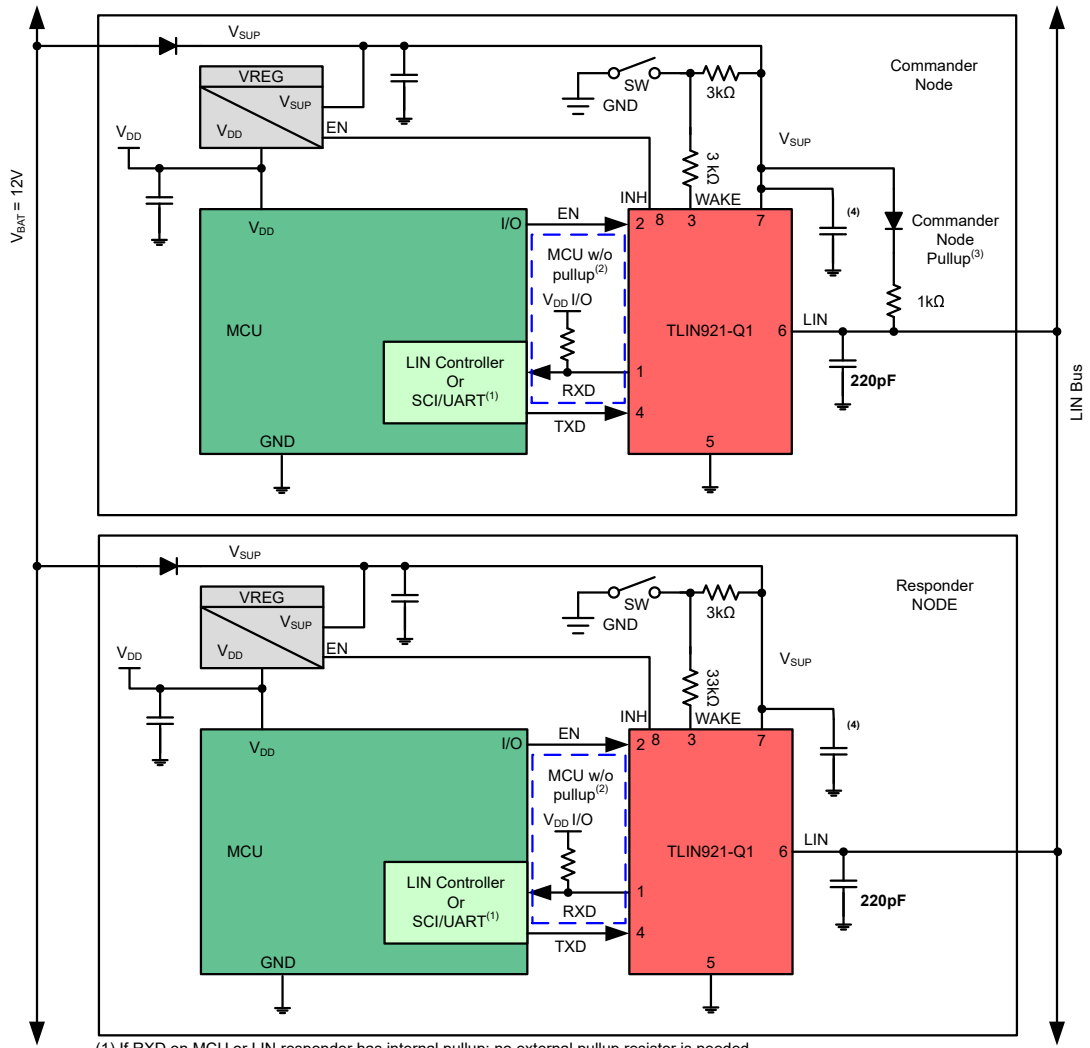
以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TLIN921-Q1 可在 LIN 网络中用作响应者节点应用和命令器节点应用件。

8.2 典型应用

该器件针对响应者节点应用而集成了一个 37kΩ 上拉电阻器和串联二极管。对于命令器节点应用，可以使用外部 1kΩ 上拉电阻器和串联阻断二极管。图 8-1 展示了命令器节点和响应者节点应用中都使用的器件。



(1) If RXD on MCU or LIN responder has internal pullup; no external pullup resistor is needed.
(2) If RXD on MCU or LIN responder does not have an internal pullup requires external pullup resistor.
(3) Commander node applications require and external 1kΩ pullup resistor and serial diode.
(4) Decoupling capacitor values are system dependent but usually have 100nF, 1µF and ≥10µF

图 8-1. 典型 LIN 总线

ADVANCE INFORMATION

ADVANCE INFORMATION

8.2.1 设计要求

RXD 输出结构是漏极开路输出级，允许将 TLIN921-Q1 和 3.3V 与 5V 控制器一起使用。如果控制器的 RXD 引脚没有集成上拉电阻器，则需要连接到控制器 IO 电压的外部上拉电阻器。外部上拉电阻值必须在 1kΩ 到 10kΩ 之间。器件的 V_{SUP} 引脚必须通过一个 100nF 电容器进行去耦合，该电容器应靠近 V_{SUP} 电源引脚放置。根据应用要求，系统应在 V_{SUP} 线路上包含额外的去耦电容器。

8.2.2 详细设计过程

8.2.2.1 正常模式应用手册

当在监控 RXD 引脚的唤醒请求的系统中使用 TLIN921-Q1 时，在模式转换期间应非常谨慎。当切换接收器时，RXD 引脚的输出在状态之间的转换周期是不确定的。在超过 t_{MODE_CHANGE} 之前，应用软件不得在 RXD 引脚上寻找指示唤醒请求的边沿。图 6-5 展示了这种情况

8.2.2.2 TXD 显性状态超时应用手册

TXD 显性状态超时所允许的最长显性 TXD 时间限制了器件可能的最低数据速率。LIN 协议对于命令器节点和响应者节点应用具有不同的限制，因此每个应用场景都有不同的最大连续显性位，因而最小数据速率也不同。

8.2.2.3 待机模式应用手册

如果 TLIN921-Q1 在 V_{SUP} 上检测到欠压，RXD 引脚会转换为低电平，向控制器发出信号，指明 TLIN921-Q1 处于待机模式。收发器必须恢复睡眠模式才能实现超低功耗状态。

8.2.3 应用曲线

图 8-2 和图 8-3 展示了从 TXD 引脚到 LIN 引脚的显性至隐性以及隐性至显性的传播延迟。该器件配置为命令器模式，具有外部上拉电阻器 (1kΩ) 和 680pF 总线电容。

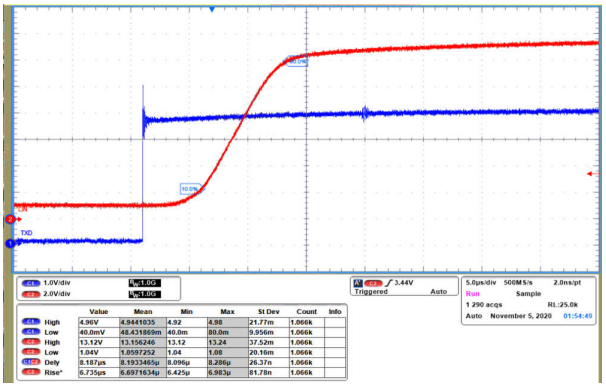


图 8-2. 显性至隐性传播延迟

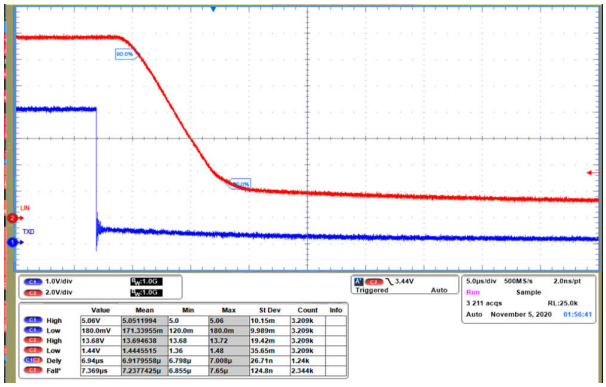


图 8-3. 隐性至显性传播延迟

8.3 电源相关建议

TLIN921-Q1 设计为直接使用汽车电池或 5.5V 至 28V 范围内的任何其他直流电源供电。器件的 V_{SUP} 引脚必须通过一个 100nF 电容器进行去耦合，该电容器应靠近 V_{SUP} 电源引脚放置。根据应用要求，系统必须在 V_{SUP} 线路上包含额外的去耦合电容器。

8.4 布局

为确保 PCB 设计成功，应首先从保护和滤波电路的设计入手。因为 ESD 瞬变的频率带宽较宽（大约 3MHz 至 3GHz），因此在 PCB 设计过程中必须应用高频布局技术。在连接器上放置保护器件还能防止这类噪声事件进一步传送至 PCB 和系统。

Copyright © 2026 Texas Instruments Incorporated

8.4.1 布局指南

- **引脚 1 (RXD)：**RXD 引脚为漏极开路输出，且需要使用一个 1kΩ 至 10kΩ 范围内的外部上拉电阻器才能正常运行。如果与收发器配对的控制器没有集成上拉电阻器，则应在 RXD 和控制器的稳压电源之间放置一个外部电阻器。
- **引脚 2 (EN)：**EN 是一个输入引脚，用于将器件置于低功耗睡眠模式。如果不使用此功能，则使用 1kΩ 和 10kΩ 之间的上拉电阻值，通过串联电阻器将该引脚连接到控制器的电源电压。此外，可以在引脚上放置一个串联电阻，以便在发生过压故障时限制数字线路上的电流。
- **引脚 3 (WAKE)：**SW1 采用低侧配置，用于实现本地 WAKE 事件。需要使用串联电阻 R5 来防止出现过流情况，因为它会在 ECU 失去接地连接时限制流入 WAKE 引脚的电流。在刺激 WAKE 事件期间，需要使用上拉电阻 R4 来提供足够的电流。在此布局示例中，R4 设置为 3kΩ，R5 设置为 33kΩ。
- **引脚 4 (TXD)：**TXD 引脚是控制器到器件的发送输入信号。要应对此引脚上发生过压的情况，可以放置一个串联电阻器，限制流向器件的输入电流。可以在靠近器件输入引脚的位置放置一个接地电容器，帮助滤除噪声。
- **引脚 5 (GND)：**这是器件的接地连接。此引脚必须通过短布线连接至接地平面，并使用两个过孔来限制总返回电感。
- **引脚 6 (LIN)：**LIN 引脚连接至 TLIN921-Q1 以连接 LIN 总线。对于响应者节点应用，实施 220pF 电容器接地。对于命令器模式应用，必须在 LIN 引脚和 V_{SUP} 引脚之间放置一个额外的串联电阻器和阻断二极管，请参阅图 8-1。
- **引脚 7 (V_{SUP})：**这是器件的电源引脚。必须在靠近 V_{SUP} 电源引脚的位置放置一个 100nF 电容器，以进行本地电源去耦合。
- **引脚 8 (INH)：**INH 引脚用于系统电源管理。可以向 INH 输出添加一个 100kΩ 负载，确保可以快速从驱动为高电平状态转换到低电平状态，并且在引脚悬空时强制该引脚保持低电平。

备注

尽可能缩短所有接地和电源连接，并至少使用两个过孔来更大限度地减小总环路电感。

8.4.2 布局示例

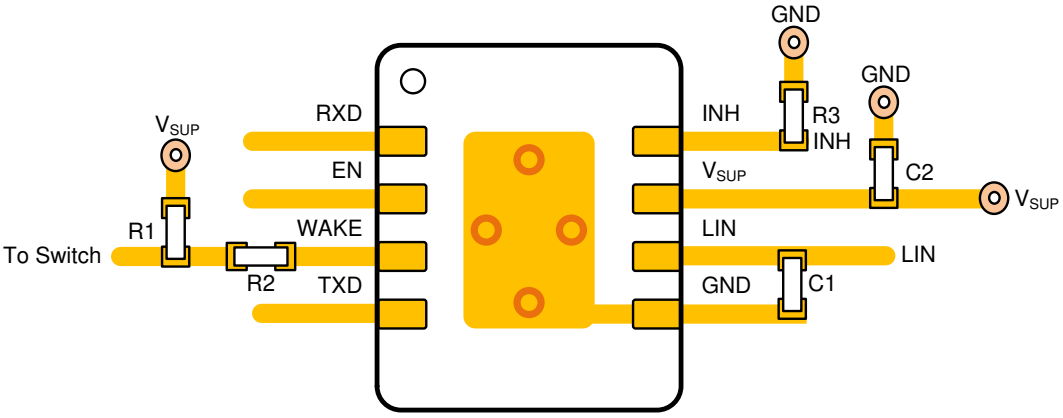


图 8-4. 布局示例

ADVANCE INFORMATION

ADVANCE INFORMATION

9 器件和文档支持

9.1 文档支持

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

PowerTrain™ and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
October 2026	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTLIN921DRBRQ1	Active	Preproduction	SON (DRB) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTLIN921DRQ1	Active	Preproduction	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

DRB 8

VSON - 1 mm max height

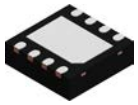
PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4203482/L

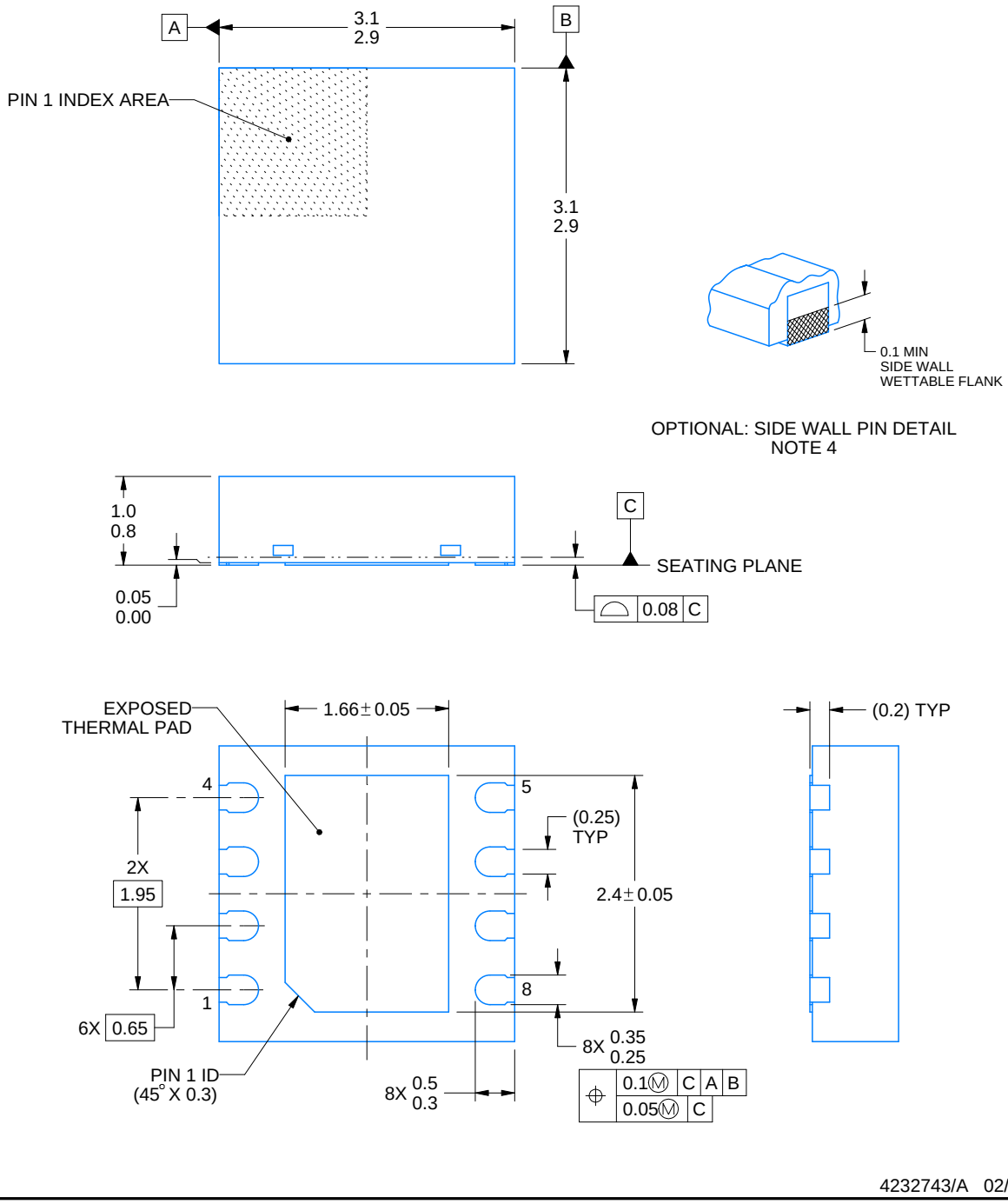
DRB0008M



PACKAGE OUTLINE

VSON - 1 mm max height

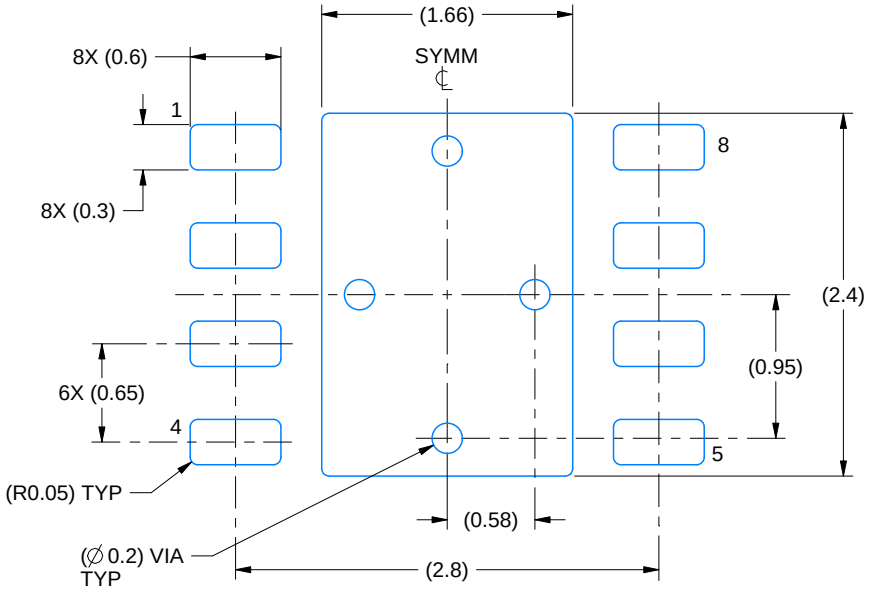
PLASTIC SMALL OUTLINE - NO LEAD



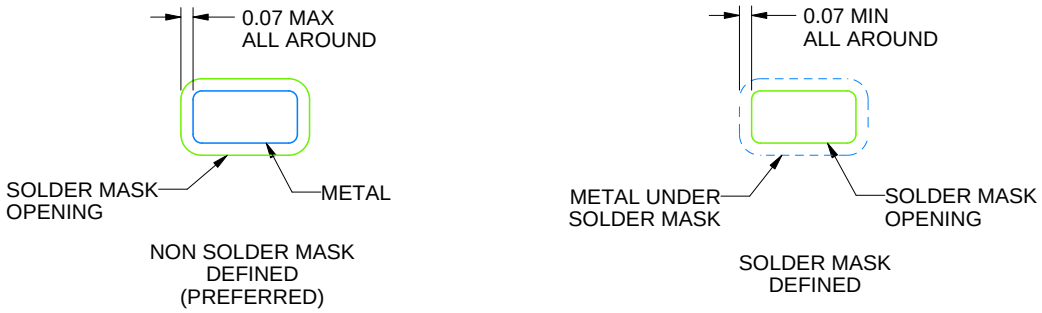
4232743/A 02/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
SCALE:20X

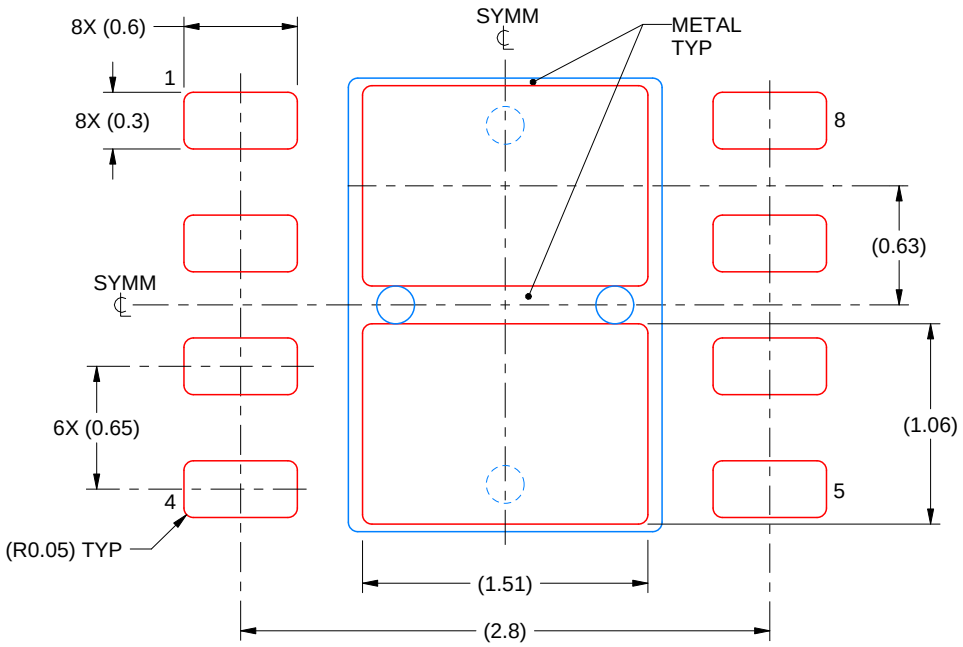


SOLDER MASK DETAILS

4232743/A 02/2026

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



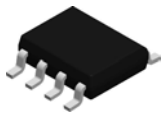
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
81% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

4232743/A 02/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

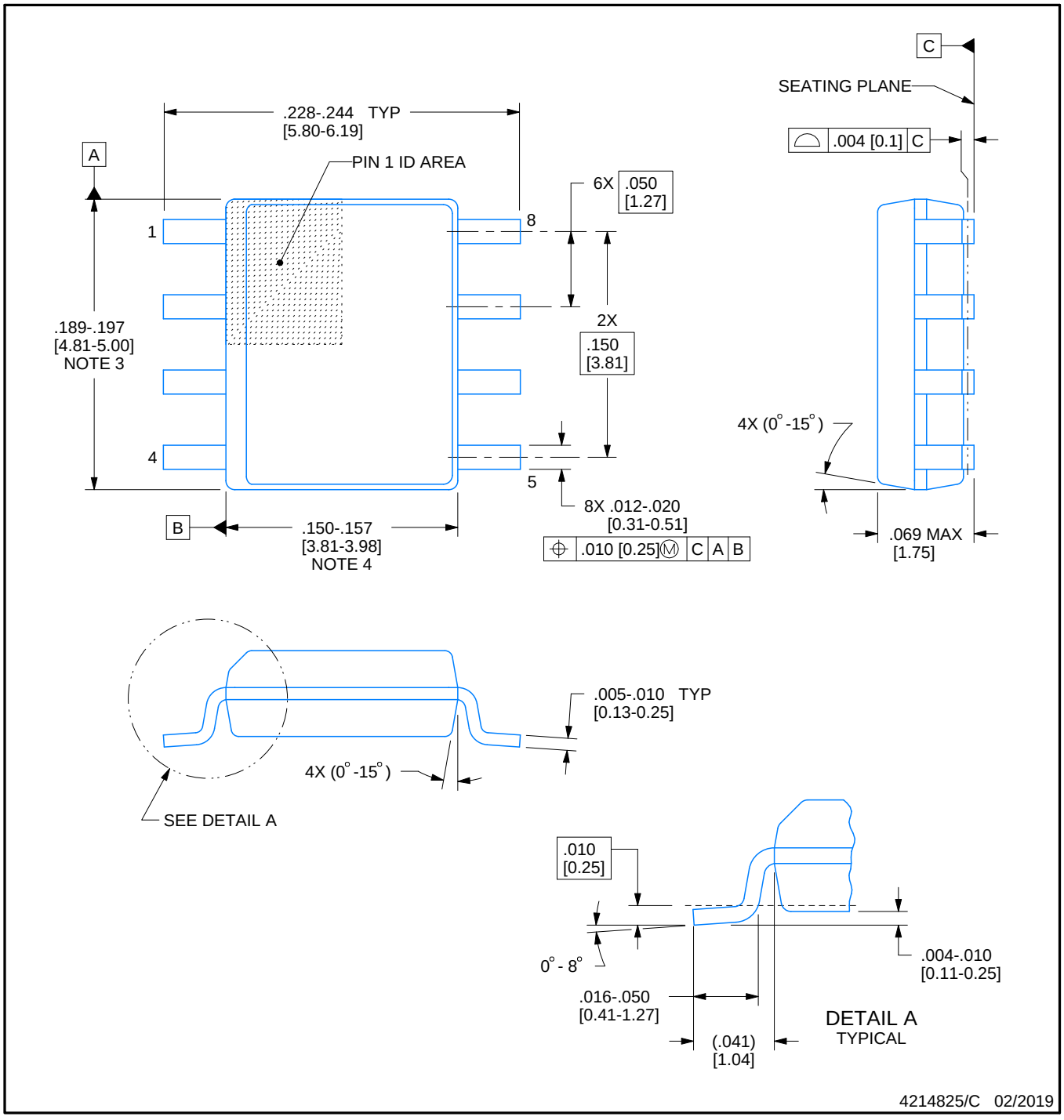


PACKAGE OUTLINE

D0008A

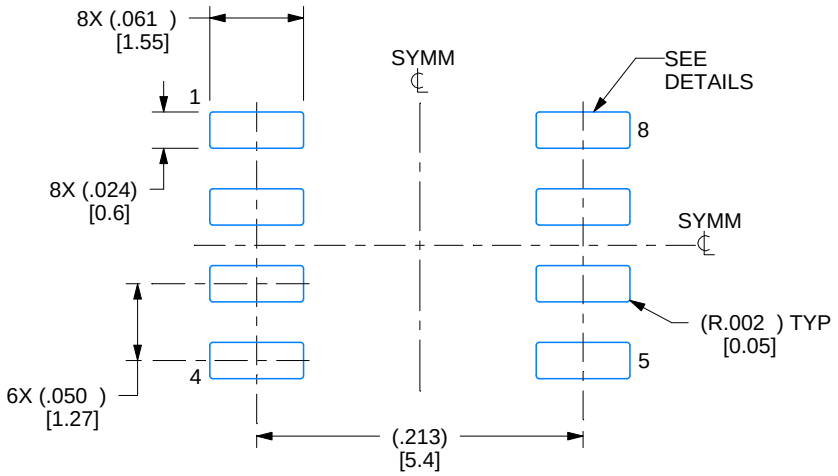
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

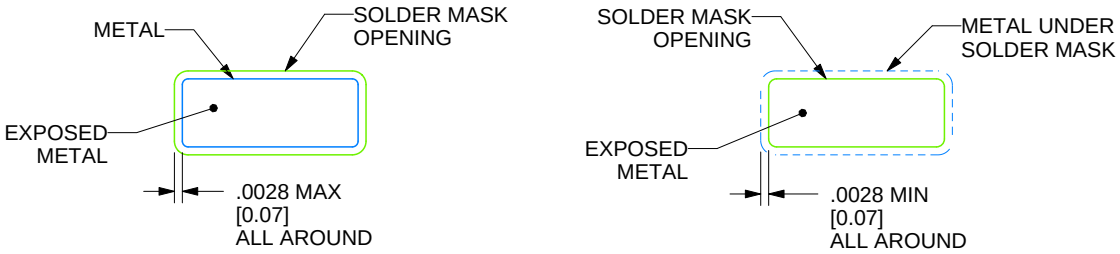


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

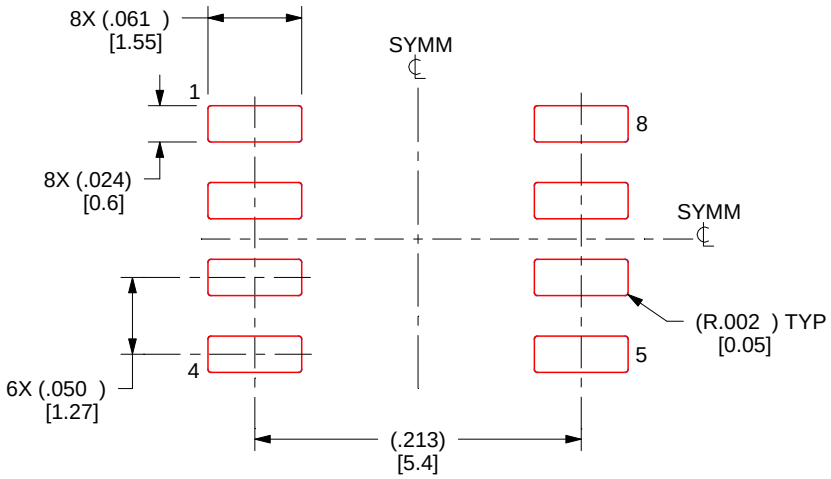
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月