TLIN829-Q1 具有显性状态超时的汽车故障保护 LIN 收发器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
- 符合 LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A 和 ISO 17987 – 4 电气物理层 (EPL) 规格标准
- 符合面向汽车应用的 SAE J2602-1 LIN 网络标准
- 功能安全型
  - 可提供用于功能安全系统设计的文档
- 支持 12V 应用
- LIN 传输数据速率高达 20kbps
- LIN 接收数据速率高达 100kbps
- 宽工作电源电压范围：5.5V 至 28V
- 休眠模式：超低电流消耗支持以下类型的唤醒事件：
  - LIN 总线
  - 通过 EN 引脚实施的本地唤醒
- 在 LIN 总线和 RXD 输出上实现上电和断电无干扰运行
- 保护特性：
  - ±40V LIN 总线容错
  - V_{SUP} 欠压保护
  - TXD 显性超时 (DTO) 保护
  - 热关断保护
  - 系统级未供电节点或接地断开失效防护。
- 可提供具有可润湿侧翼的 SOIC (8) 和无引线 VSON (8)

2 应用

- 车身电子装置和照明
- 信息娱乐系统与仪表组
- 混合动力电动汽车和动力总成系统
- 被动安全
- 电器

3 说明

TLIN829-Q1 是一款本地互连网络 (LIN) 物理层收发器，集成了唤醒和保护功能，符合 LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2 A 和 ISO/DIS 17987 – 4 标准。LIN 是一种单线双向总线，通常用于数据传输速率高达 20kbps 的车载网络。TLIN829-Q1 旨在为 12V 应用提供支持，具有更宽的工作电压范围和额外的总线故障保护。

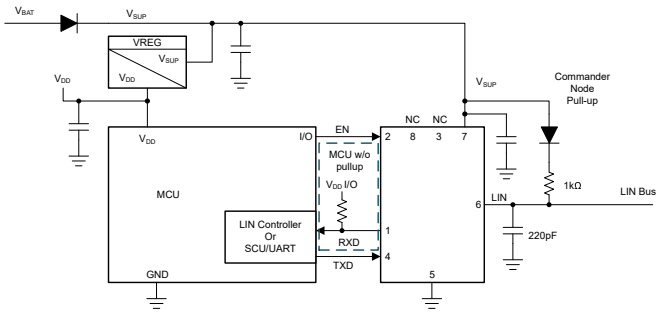
LIN 接收器支持高达 100kbps 的数据传输速率，从而更快速地执行内联编程。TLIN829-Q1 使用一个可降低电磁辐射 (EME) 的限流波形整形驱动器将 TXD 输入上的数据流转化为 LIN 总线信号。接收器将数据流转化为逻辑电平信号，此信号通过开漏 RXD 引脚发送到微处理器。睡眠模式可实现超低电流消耗，该模式允许通过 LIN 总线或 EN 引脚实现唤醒。

TLIN829-Q1 集成了一个用于 LIN 响应器节点应用、ESD 保护和故障保护的电阻器，可减少应用中的外部元件数量。一旦发生接地漂移或电源电压断开的情况，该器件可防止反馈电流经 LIN 流向电源输入。器件还包含欠压保护、过热关断保护和接地失效保护功能。

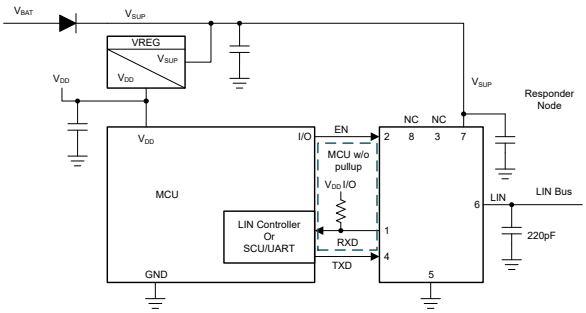
封装信息

器件型号	封装(1)	封装尺寸(2)
TLIN829-Q1	SOIC (D) (8)	4.9mm × 6mm
	VSON (DRB) (8)	3mm × 3mm

(1) 有关更多信息，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图，指挥官模式



简化版原理图，响应者模式

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 ESD 等级 - IEC 规格 4
5.4 热性能信息 5
5.5 建议运行条件 5
5.6 电源特性 5
5.7 电气特性 6
5.8 AC 开关特性 8
6 参数测量信息 9
7 详细说明 12
7.1 概述 12
7.2 功能方框图 12
7.3 特性说明 12
7.4 器件功能模式 16
8 应用信息免责声明 18
8.1 应用信息 18
8.2 典型应用 18
8.3 电源相关建议 19
8.4 布局 19
9 器件和文档支持 21
9.1 文档支持 21
9.2 接收文档更新通知 21
9.3 支持资源 21
9.4 商标 21
9.5 静电放电警告 21
9.6 术语表 21
10 修订历史记录 21
11 机械、封装和可订购信息 21

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

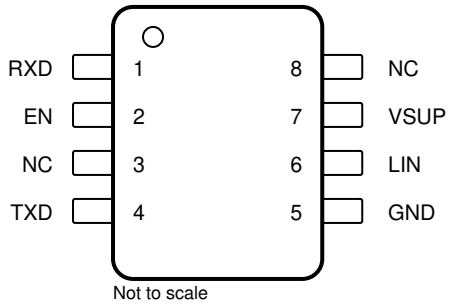


图 4-1. D 封装，8 引脚 (SOIC)，顶视图

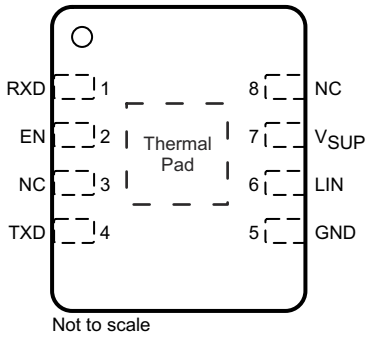


图 4-2. DRB 封装，8 引脚 (VSON)，顶视图

表 4-1. 引脚功能

引脚		类型	说明
名称	编号		
RXD	1	DO	报告 LIN 总线电压状态的 RXD 输出（开漏）接口
EN	2	DI	使能输入 - 高电平将器件置于正常运行模式，低电平将器件置于睡眠模式
NC	3	–	未连接
TXD	4	DI	TXD 输入接口用于控制 LIN 输出的状态 - 内部下拉至地
GND	5	GND	接地
LIN	6	HV I/O	LIN 总线单线发送器和接收器
V_{SUP}	7	HV 电源	器件电源电压（连接至与外部反向阻断二极管串联的电池）
NC	8	–	未连接
散热焊盘		-	可连接到 PCB 接地平面来改善热耦合（仅限 DRB 封装）

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

(1)(2)

		最小值	最大值	单位
V_{SUP}	电源电压范围 (ISO 17987)	-0.3	40	V
V_{LIN}	LIN 总线输入电压 (ISO 17987)	-40	40	V
V_{LOGIC_INPUT}	逻辑输入电压	-0.3	6	V
V_{LOGIC_OUTPUT}	逻辑输出电压	-0.3	6	V
I_O	数字引脚输出电流		8	mA
T_J	结温	-40	165	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件*之外但又在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。
(2) 所有电压值都是以接地端子为基准。

5.2 ESD 等级

				值	单位
V_{ESD}	静电放电	人体放电模型 (HBM) 等级为 3A：LIN 对地		±6000	V
		人体放电模型 (HBM) 等级为 3A：VSUP 对地		±4000	V
		根据 AEC Q100-002，人体放电模型 (HBM) 等级为 2：RXD、EN、TXD(1)		±2000	V
		充电器件模型 (CDM) 分级等级 C5，符合 AEC Q100-011 标准	所有引脚	±500	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 ESD 等级 - IEC 规格

				值	单位
V_{ESD}	静电放电	LIN，V_{SUP} 终端至 GND(1)	符合 ISO 10605 标准的 IEC 62228-2 规范 接触放电 R = 330Ω，C = 150pF (IEC 61000-4-2)	±6000	V
		LIN 端子对地(1)	符合 ISO 10605 标准的 IEC 62228-2 间接接触放电 R = 330Ω，C = 150pF (IEC 61000-4-2)	±8000	
V_{ESD}	静电放电	LIN 端子对地(2)	符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 330pF 未供电接触放电	±4000	V
			符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 330pF 供电接触放电	±8000	V
			符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 330pF 空气放电	±15000	V
			符合 ISO 10605 标准的 SAE J2962-1 R = 2kΩ，C = 150pF 空气放电	±25000	V

(1) 此处给出的结果特定于 IEC 62228-2 集成电路 – 收发器的 EMC 评估 – 第 2 部分：LIN 收发器。
(2) 此处给出的结果特定于 SAE J2962-1 通信收发器认证要求 - LIN。

Copyright © 2026 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		TLIN829-Q1		单位
		SOIC (D)	VSON (DRB)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	135.2	72.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	73.2	82.8	°C/W
$R_{\theta JB}$	结至电路板热阻	79.3	45.3	°C/W
Ψ_{JT}	结至顶部特征参数	23.4	10.8	°C/W
Ψ_{JB}	结至电路板特征参数	78.6	41.6	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	–	28.0	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

5.5 建议运行条件

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

		最小值	标称值	最大值	单位
V_{SUP}	电源电压	5.5		28	V
V_{LIN}	LIN 总线输入电压	0		28	V
V_{LOGIC}	逻辑引脚电压	0		5.25	V
T_J	工作等效结温范围	-40		150	°C
T_{SDR}	热关断上升	160			°C
T_{SDF}	热关断下降			150	°C
$T_{SD(HYS)}$	热关断迟滞		10		°C

5.6 电源特性

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源电压和电流						
V_{SUP}	运行电源电压	器件在 LIN 定义的标称电源电压范围之外可正常工作	5.5		28	V
	标称电源电压	正常模式和待机模式(1)	5.5		24	V
		睡眠模式	5.5		24	V
I_{SUP}	电源电流 总线显性	正常模式 EN = 高电平，R_{LIN} ≥ 500Ω，C_{LIN} ≤ 10nF，INH = WAKE = V_{SUP}，V_{SUP} = 12V		1.2	3	mA
		待机模式 EN = 0V，R_{LIN} ≥ 500Ω，C_{LIN} ≤ 10nF，INH =WAKE = V_{SUP}，V_{SUP} = 12V		0.7	1.2	mA
	电源电流 总线隐性	正常模式 EN =高电平，INH = WAKE = V_{SUP}，V_{SUP} = 12V		300	700	µA
		待机模式 EN = 0V，INH = WAKE = V_{SUP}，V_{SUP} = 12V		20	55	µA
	电源电流 睡眠模式	V_{SUP} = 12V， EN = 0V，LIN = WAKE = V_{SUP}，TXD 和 RXD 浮动		9	18	µA
		5.5V < V_{SUP} ≤ 24V，T_J = 150℃ EN = 0V，LIN = WAKE = V_{SUP}，TXD 和 RXD 浮动			22	µA
UV_{SUPR}	V_{SUP} 欠压阈值	斜升		4.6	4.9	V
UV_{SUPF}	V_{SUP} 欠压阈值	斜降	4.1	4.45		V

Copyright © 2026 Texas Instruments Incorporated

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
U_{VHYS}	V_{SUP} 欠压阈值下的迟滞电压差值			0.15		V

(1) 正常模式：LIN 信号为 10kHz 方波、占空比为 50%、摆幅为 28V 时的斜坡 V_{SUP}。

5.7 电气特性

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
RXD 输出端						
V_{OL}	低电平电压	基于外部上拉至 V_{CC}(4)			0.6	V
I_{OL}	低电平输出电流，漏极开路	LIN = 0V，RXD = 0.4V	1.5			mA
I_{LKG}	漏电流，高电平	LIN = V_{SUP}，RXD = V_{CC}	-5		5	μA
TXD 输入终端						
V_{IL}	低电平输入电压				0.8	V
V_{IH}	高电平输入电压		2			V
I_{LKG}	低电平输入漏电流	TXD = 0V	-5		5	μA
R_{TXD}	内部下拉电阻器值		140	50	1200	kΩ
EN 输入终端						
V_{IL}	低电平输入电压		-0.3		0.8	V
V_{IH}	高电平输入电压		2		5.25	V
V_{HYS}	迟滞电压	根据设计和表征而定	30		500	mV
I_{IL}	低电平输入电流	EN = 0V	-5		5	μA
R_{EN}	内部下拉电阻器		140	500	1200	kΩ
LIN 端子（以 V_{SUP} 为基准）						
V_{OH}	LIN 隐性高电平输出电压(1)(2)(3)	TXD = 高电平，I_O = 0mA 7V ≤ V_{SUP} ≤ 28V	0.8			V_{SUP}
V_{OH}	LIN 隐性高电平输出电压(1)(2)(3)	TXD = 高电平，I_O = 0mA 5.5V ≤ V_{SUP} ≤ 7V	3			V
V_{OL}	LIN 显性低电平输出电压(1)(2)(3)	TXD = 0V 7V ≤ V_{SUP} = 28V			0.2	V_{SUP}
V_{OL}	LIN 显性低电平输出电压(1)(2)(3)	TXD = 0V 5.5V ≤ V_{SUP} = 7V			1.2	V
V_{BUSdom}	低电平输入电压(3)	LIN 显性（包括用于唤醒的 LIN 显性）			0.4	V_{SUP}
V_{BUSrec}	高电平输入电压(3)	LIN 隐性	0.6			V_{SUP}
V_{IH}	LIN 隐性高电平输入电压(1)(2)	7V ≤ V_{SUP} ≤ 18V	0.47		0.6	V_{SUP}
V_{IL}	LIN 显性低电平输入电压(1)(2)	7V ≤ V_{SUP} ≤ 18V	0.4		0.53	V_{SUP}
$V_{SUP_NON_OP}$	V_{SUP}，其中隐性 LIN 总线的影响 < 5%(3)	TXD 和 RXD 开路 5.5V ≤ V_{LIN} ≤ 40V	-0.3		40	V
V_{BUS_CNT}	接收器中心阈值(3)	V_{BUS_CNT} = (V_{BUSrec} + V_{BUSdom})/2	0.475	0.5	0.525	V_{SUP}
V_{HYS}	磁滞电压 (ISO 17987)	V_{HYS} = V_{BUSrec} - V_{BUSdom}			0.175	V_{SUP}
V_{HYS}	磁滞电压 (SAE J2602)	V_{HYS} = V_{IH} - V_{IL}	0.07		0.175	V_{SUP}
V_{SERIAL_DIODE}	串联二极管 LIN 端接上拉路径	I_{SERIAL_DIODE} = 10μA	0.4	0.7	1.0	V
$I_{BUS(LIM)}$	限制电流 ISO 17987 参数 12	TXD = 0V，V_{LIN} = 18V，V_{SUP} = 18V	40	90	200	mA
$I_{BUS_PAS_dom}$	接收器漏电流，显性	驱动器关闭/隐性，LIN = 0V V_{SUP} = 12V	-1			mA
$I_{BUS_PAS_rec1}$	接收器漏电流，隐性	驱动器关闭/隐性，LIN ≥ V_{SUP} 5.5V ≤ V_{SUP} ≤ 28V			20	μA

Copyright © 2026 Texas Instruments Incorporated

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$I_{BUS_PAS_rec2}$	接收器漏电流，隐性	驱动器关闭/隐性，LIN = V_{SUP}	-5		5	μA
$I_{BUS_NO_GND}$	泄漏电流，接地失效	GND_{Device} = V_{SUP} = 18V R_{Meas} = 1kΩ 0V < V_{LIN} < 18V	-1		1	mA
$I_{leak\ gnd(dom)}$	泄漏电流，接地失效(5)	V_{SUP} = 8V，GND = 开路，V_{SUP} = 18V，GND = 开路 $R_{Commander}$ = 1kΩ，C_L = 1nF $R_{Responder}$ = 20kΩ，C_L = 1nF LIN = 显性	-1		1	mA
$I_{leak\ gnd(rec)}$	泄漏电流，接地失效(5)	V_{SUP} = 8V，GND = 开路，V_{SUP} = 18V，GND = 开路 $R_{Commander}$ = 1kΩ，C_L = 1nF $R_{Responder}$ = 20kΩ，C_L = 1nF LIN = 隐性	-100		100	μA
$I_{BUS_NO_BAT}$	泄漏电流，电源失效	V_{SUP} = GND 0V ≤ V_{LIN} ≤ 18V			5	μA
I_{RSLEEP}	连接至 V_{SUP} 睡眠模式的上拉电流源	V_{SUP} = 14V，LIN = GND	-20		-1.5	μA
R_{PU_SLP}	连接至 V_{SUP} 睡眠模式的内部上拉电阻器	EN = 0V	1000	1700	2500	kΩ
R_{PU}	连接到 V_{SUP} 的内部上拉电阻器		27.66	37	48	kΩ
C_{LIN}	LIN 引脚的电容	V_{SUP} = 14V			25	pF
占空比特性						
D1	占空比 1(3) ISO 17987 参数 27/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.744 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.581 × V_{SUP}， V_{SUP} = 7V 至 18V，t_{BIT} = 50μs/52μs D1 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.396			
$D1_{LB}$	占空比 1(1)(2)(3)(6) ISO 17987 低电池参数 88/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.665 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.499 × V_{SUP} V_{SUP} = 5.5V 至 7V，t_{BIT} = 50μs/52μs D1 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.396			
D2	占空比 2(3) ISO 17987 参数 28/SAE J2602 响应器/命令器	$TH_{REC(MIN)}$ = 0.422 × V_{SUP}， $TH_{DOM(MIN)}$ = 0.284 × V_{SUP}， V_{SUP} = 7.6V 至 18V，t_{BIT} = 50μs/52μs D2 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.581	
$D2_{LB}$	占空比 2(1)(2)(3)(6) ISO 17987 低电池参数 89/SAE J2602 响应器/命令器	$TH_{REC(MIN)}$ = 0.496 × V_{SUP}， $TH_{DOM(MIN)}$ = 0.361 × V_{SUP}， V_{SUP} = 6.1V 至 7.6V，t_{BIT} = 50μs/52μs D2 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.581	
D3	占空比 3(3) ISO 17987 参数 29/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.778 × V_{SUP} $TH_{DOM(MAX)}$ = 0.616 × V_{SUP} V_{SUP} = 7V 至 18V，t_{BIT} = 96μs D3 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.417			
$D3_{LB}$	占空比 3(1)(2)(3)(6) ISO 17987 低电池参数 90/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.665 × V_{SUP} $TH_{DOM(MAX)}$ = 0.499 × V_{SUP} V_{SUP} = 5.5V 至 7V，t_{BIT} = 96μs D3 = $t_{BUS_rec(min)}$/(2 × t_{BIT})	0.417			
D4	占空比 4(3) ISO 17987 参数 30/SAE J2602 响应器/命令器	$TH_{REC(MIN)}$ = 0.389 × V_{SUP} $TH_{DOM(MIN)}$ = 0.251 × V_{SUP} V_{SUP} = 7.6V 至 18V，t_{BIT} = 96μs D4 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.59	
$D4_{LB}$	占空比 4(1)(2)(3)(6) ISO 17987 低电池参数 91/SAE J2602 响应器/命令器	$TH_{REC(MAX)}$ = 0.496 × V_{SUP} $TH_{DOM(MAX)}$ = 0.361 × V_{SUP} V_{SUP} = 6.1V 至 7.6V，t_{BIT} = 96μs D4 = $t_{BUS_rec(MAX)}$/(2 × t_{BIT})			0.59	
$T_{r\text{-}d\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 隐性状态至显性状态	$TH_{REC(MAX)}$ = 0.744 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.581 × V_{SUP} 7V ≤ V_{SUP} ≤ 18V，t_{BIT} = 52μs $t_{REC(MAX)_D1}$ - $t_{DOM(MIN)_D1}$			10.8	μs
$T_{d\text{-}r\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 显性状态至隐性显性状态	$TH_{REC(MAX)}$ = 0.422 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.284 × V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V，t_{BIT} = 52μs $t_{DOM(MAX)_D2}$ - $t_{REC(MIN)_D2}$			8.4	μs

Copyright © 2026 Texas Instruments Incorporated

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$T_{r\text{-}d\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 隐性状态至显性状态	$TH_{REC(MAX)}$ = 0.778 × V_{SUP} $TH_{DOM(MAX)}$ = 0.616 × V_{SUP} 7V ≤ V_{SUP} ≤ 18V，t_{BIT} = 96µs $t_{REC(MAX)_D3}$ - $t_{DOM(MIN)_D3}$			15.9	µs
$T_{d\text{-}r\ max}$	占空比的发送器传播延迟时序(1)(2)(6) 显性状态至隐性显性状态	$TH_{REC(MIN)}$ = 0.389 × V_{SUP} $TH_{DOM(MIN)}$ = 0.251 × V_{SUP} 7.6V ≤ V_{SUP} ≤ 18V，t_{BIT} = 96µs $t_{DOM(MAX)_D4}$ - $t_{REC(MIN)_D4}$			17.28	µs
$T_{r\text{-}d\ max_low}$	占空比的低电量发送器传播延迟时序(1)(2)(6) 隐性状态至显性状态	$TH_{REC(MAX)}$ = 0.665 × V_{SUP}， $TH_{DOM(MAX)}$ = 0.499 × V_{SUP} 5.5V ≤ V_{SUP} ≤ 7V，t_{BIT} = 52µs $t_{REC(MAX)_low}$ - $t_{DOM(MIN)_low}$			10.8	µs
$T_{d\text{-}r\ max_low}$	占空比的低电量发送器传播延迟时序(1)(2)(6) 显性状态至隐性状态	$TH_{REC(MAX)}$ = 0.496 × V_{SUP} $TH_{DOM(MAX)}$ = 0.361 × V_{SUP} 6.1V ≤ V_{SUP} ≤ 7.6V，t_{BIT} = 52µs $t_{DOM(MAX)_low}$ - $t_{REC(MIN)_low}$			8.4	µs

(1) SAE 2602 命令器节点负载条件：5.5nF/4kΩ 和 899pF/20kΩ；t_{BIT} = 52µs 和 96µs
(2) SAE 2602 响应器节点负载条件：5.5nF/875Ω 和 899pF/900Ω；t_{BIT} = 52µs 和 96µs
(3) ISO 17987 总线负载条件（C_{LINBUS}、R_{LINBUS}）包括 1nF/1kΩ；6.8nF/660Ω；10nF/500Ω；t_{BIT} = 50µs 和 96µs
(4) RXD 使用漏极开路输出结构，因此 V_{OL} 电平基于微控制器电源电压。
(5) $I_{leak\ gnd}$ = (V_{BAT} - V_{LIN})/R_{Load}
(6) 根据设计指定

5.8 AC 开关特性

参数在 -40℃ ≤ T_J ≤ 150℃ 范围内有效（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
器件开关特性						
t_{rx_pdf}	接收器下降传播延迟时间 ISO 17987 参数 31	5.5V ≤ VSUP，R_{RXD} = 2.4kΩ，C_{RXD} = 20pF			6	µs
t_{rx_pdf}	接收器下降传播延迟时间 ISO 17987 参数 31				6	µs
t_{rs_sym}	接收器传播对称性延迟时间 接收器上升传播延迟时间 ISO 17987 参数 32	上升沿与下降沿的相对关系 t_{rx_sym} = (t_{rx_pdf} – t_{rx_pdr})， R_{RXD} = 2.4kΩ，C_{RXD} = 20pF	-2		2	µs
t_{LINBUS}	LIN 总线唤醒所需最小显性时间		25	65	150	µs
t_{CLEAR}	在 LIN 总线出现卡滞显性故障时清除错误唤醒预防逻辑所需的时间（LIN 总线清除总线卡滞显性故障的隐性时间）		8	25	50	µs
t_{MODE_CHANGE}	模式更改延迟时间	通过 EN 引脚从正常模式更改成睡眠模式所需的时间	2		15	µs
t_{NOMINT}	正常模式的初始化时间(1)	正常模式初始化和 RXD 引脚上的数据有效的时间，包括待机到正常模式的 t_{MODE_CHANGE}。			45	µs
t_{PWR}	上电时间	开始上电时，RXD 上的数据变为有效所需的时间			1.5	ms
t_{TXD_DTO}	显性状态超时		20	50	80	ms

(1) 从睡眠模式到正常模式的转换时间包括 t_{MODE_CHANGE} 和 t_{NOMINT}。

Copyright © 2026 Texas Instruments Incorporated

6 参数测量信息

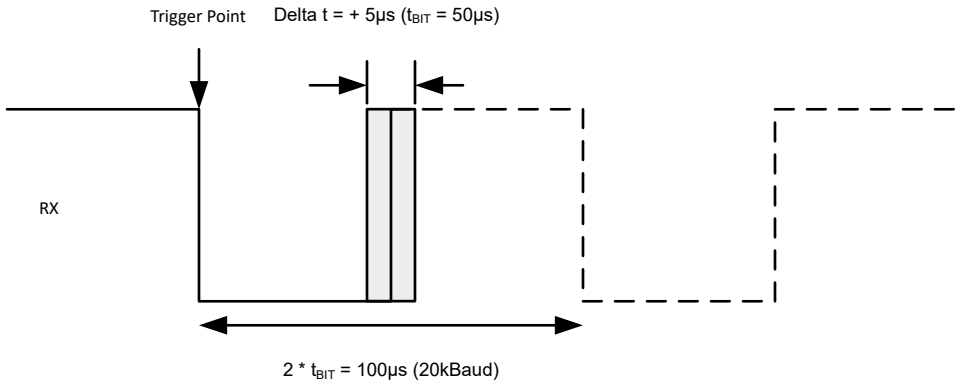


图 6-1. RX 响应：工作电压范围

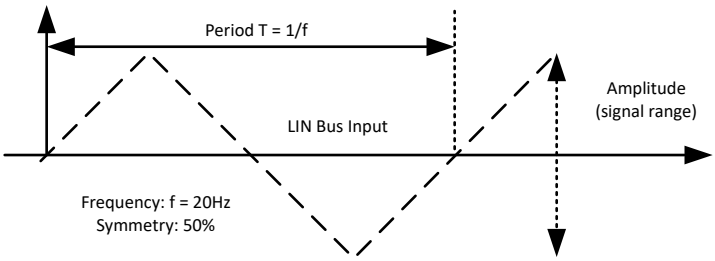


图 6-2. LIN 总线输入信号

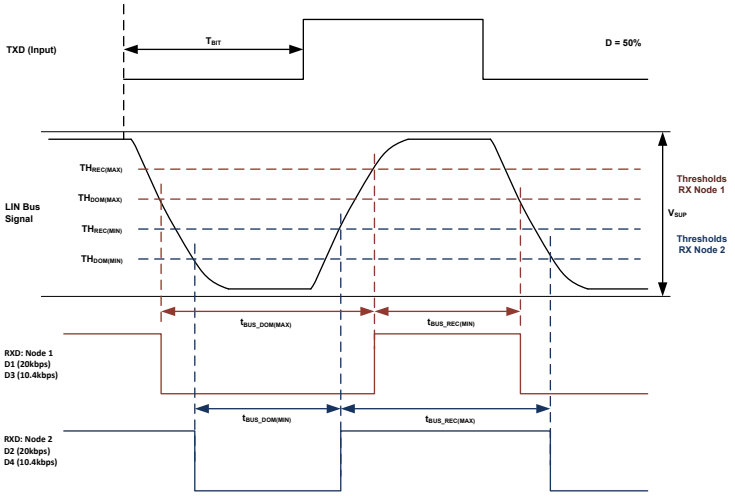


图 6-3. 总线时序参数的定义

Copyright © 2026 Texas Instruments Incorporated

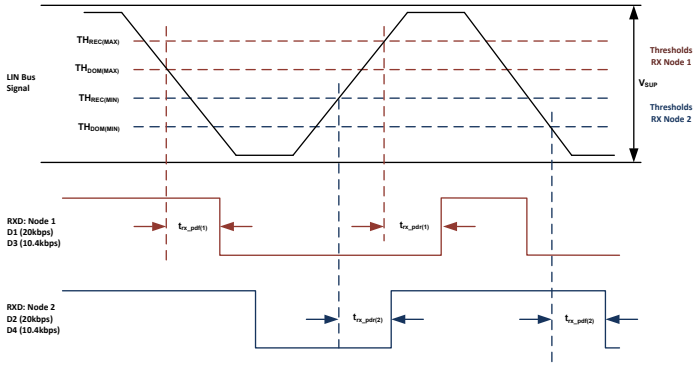


图 6-4. 传播延迟

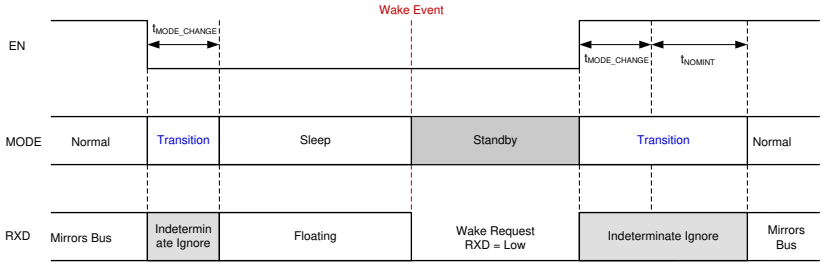


图 6-5. 代码转换

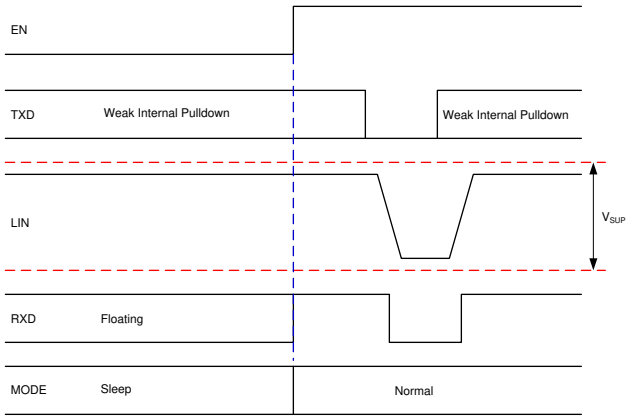


图 6-6. 通过 EN 唤醒

Copyright © 2026 Texas Instruments Incorporated

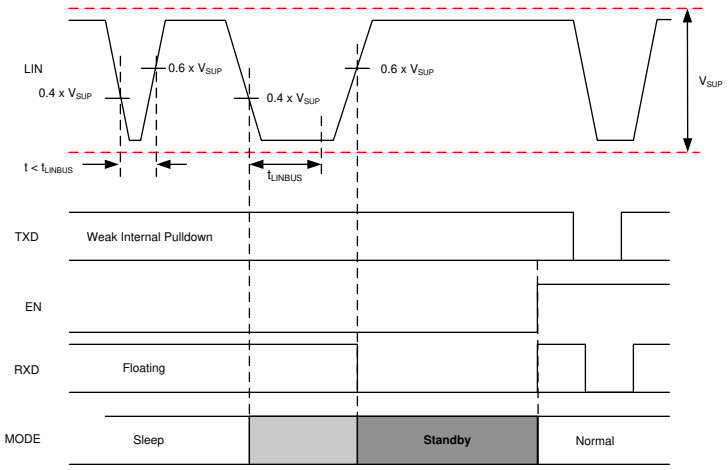

LIN
0.4 x VSUP
0.6 x VSUP
0.4 x VSUP
0.6 x VSUP
VSUP
t < tLINBUS
tLINBUS
TXD
Weak Internal Pulldown
EN
RXD
Floating
MODE
Sleep
Standby
Normal

图 6-7. 通过 LIN 唤醒

7 详细说明

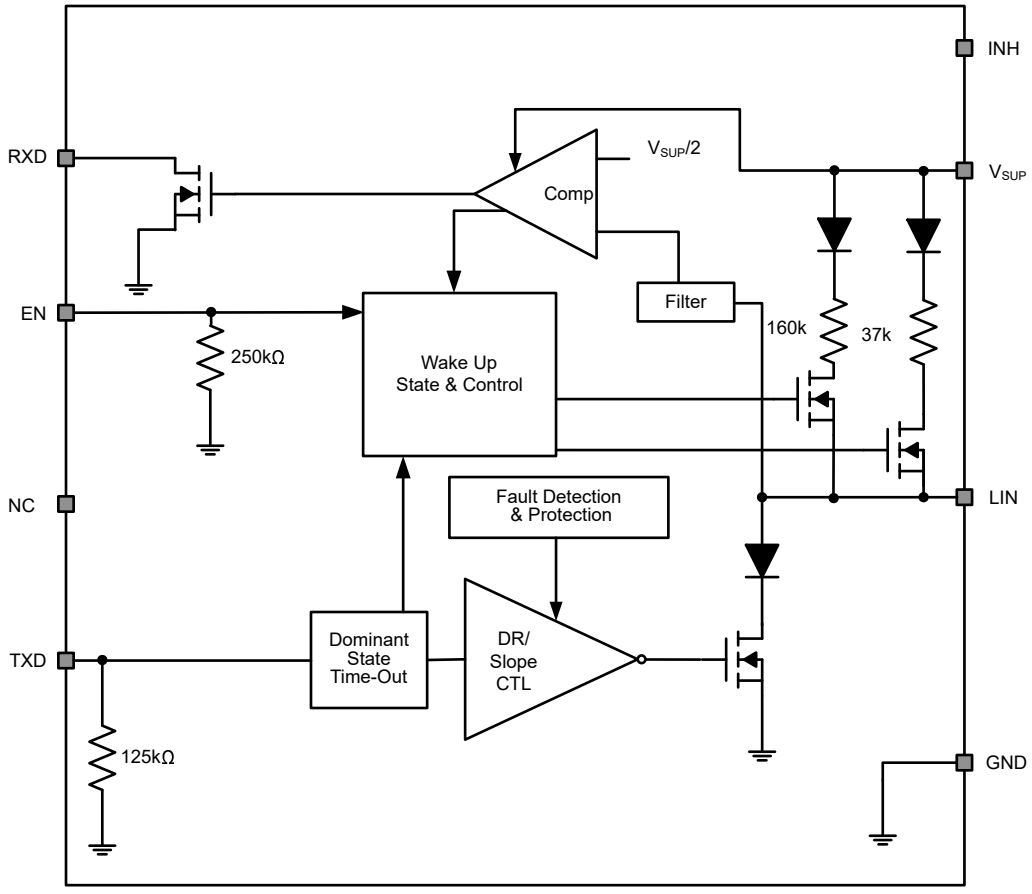
7.1 概述

TLIN829-Q1 是一款本地互连网络 (LIN) 物理层收发器，集成了唤醒和保护功能，符合 LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A 和 ISO/DIS 17987 – 4 标准。LIN 总线是一种单线双向总线，通常用于低速车载网络。该器件发送器支持 2.4kbps 至 20kbps 的数据速率，接收器以高达 100kbps 的速率运行，支持内联编程。TLIN829-Q1 通过 LIN 物理层规范中概要介绍的限流波形整型驱动器，将 TXD 输入上的 LIN 协议数据流转换为 LIN 总线信号。接收器将数据流转化为逻辑电平信号，此信号通过开漏 RXD 引脚发送到微处理器。LIN 总线共有两种状态：显性状态（电压接近接地）和隐性状态（电压接近电池）。在隐性状态下，LIN 总线由内部上拉电阻器 (37kΩ) 和串联二极管拉至高电平。响应者节点应用无需外部上拉组件。根据 LIN 规范，指挥官节点应用需要一个外部上拉电阻器 (1kΩ) 加上一个串联二极管。

该器件旨在为 12V 应用提供支持，具有宽输入工作电压范围，还支持低功耗睡眠模式。该器件还提供两种唤醒方法：EN 引脚和 LIN 总线唤醒。

TLIN829-Q1 集成了 ESD 保护和故障保护功能，从而可以减少应用中需要的外部元件。发生接地漂移或电源电压断开时，该器件可防止反馈电流经 LIN 流向电源输入。器件还包含欠压保护、过热关断保护和接地失效保护功能。

7.2 功能方框图



7.3 特性说明

7.3.1 LIN（本地互连网络）总线

此高压输入/输出引脚是一个单线 LIN 总线发送器和接收器。LIN 引脚可承受高达 40V 的瞬态电压。通过阻断二极管可以更大程度降低从 LIN 到电源 (V_{SUP}) 的反向电流，即使在接地漂移或电源失效 (V_{SUP}) 的情况下也是如此。

Copyright © 2026 Texas Instruments Incorporated

7.3.1.1 LIN 发送器特性

根据 LIN 规范，发送器具有阈值和交流参数。发送器是具有内部电流限制和热关断功能的低侧晶体管。在热关断情况下，会禁用发送器来保护器件。器件有一个连接到 V_{SUP} 的内部上拉电阻器和串联二极管结构，所以 LIN 响应者节点模式应用不需要外部上拉元件。当该器件用于指挥官节点应用时，必须将外部上拉电阻器和串联二极管连接到 V_{SUP}。

7.3.1.2 LIN 接收器特性

根据 LIN 规范，接收器的特性阈值与器件电源引脚成正比。

接收器可以接收比 LIN 或 SAEJ2602 规范所支持的速率更高的数据速率 (> 100kbps)。这样就可以使用 TLIN829-Q1 在末端生产环节或其他应用中进行高速下载。可实现的实际数据速率取决于系统时间常数（总线电容和上拉电阻）以及系统中使用的驱动器特性。

7.3.1.2.1 终止

器件有一个连接到 V_{SUP} 的内部上拉电阻器和串联二极管结构，所以 LIN 响应者节点模式应用不需要外部上拉元件。根据 LIN 规范将器件用于指挥官节点应用时，必须添加一个外部上拉电阻器 (1kΩ) 和一个连接至 V_{SUP} 的串联二极管。

图 7-1 展示了指挥官节点配置以及如何定义电压电平

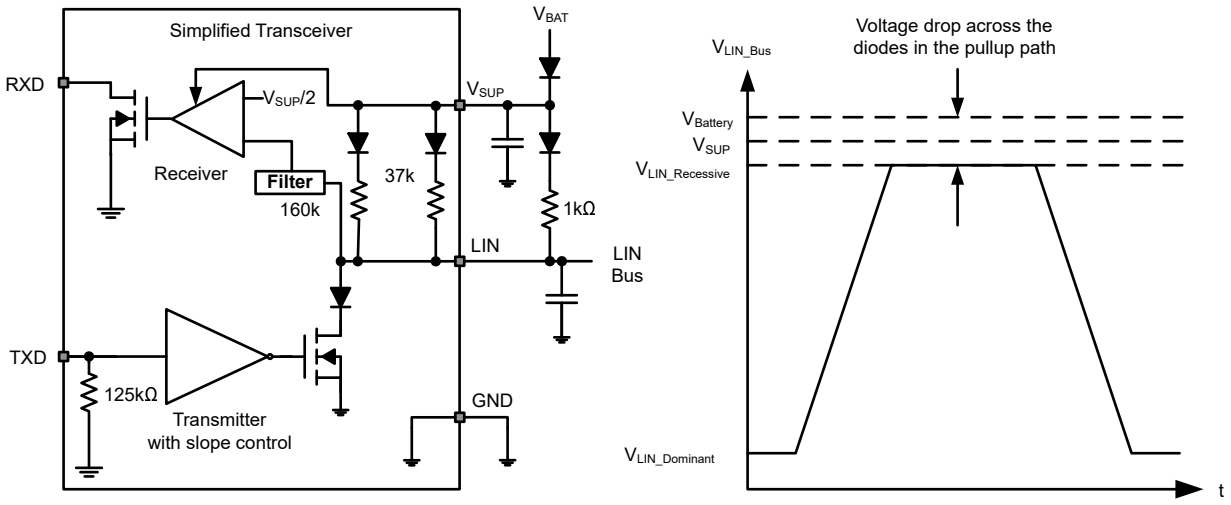


图 7-1. 指挥官节点配置和电压电平

7.3.2 TXD（发送输入和输出）

TXD 是连接 MCU LIN 协议控制器或 SCI 和 UART 的接口，用于控制 LIN 输出的状态。当 TXD 为低电平时，LIN 输出为显性（接近地电平）。当 TXD 为高电平时，LIN 输出为隐性（接近 $V_{Battery}$）。请参阅图 7-1。TXD 输入结构与具有 3.3V 和 5V I/O 接口的微控制器兼容。

7.3.3 RXD（接收输出）

RXD 是连接 MCU LIN 协议控制器或 SCI 和 UART 的接口，用于报告 LIN 总线电压的状态。LIN 隐性状态（接近 $V_{Battery}$）由 RXD 上的高电平表示，LIN 显性状态（接近地电平）由 RXD 引脚上的低电平表示。RXD 输出结构是开漏输出级。这样就可让器件与 3.3V 和 5V I/O 微控制器一起使用。如果微控制器的 RXD 引脚没有集成上拉电阻器，则需要连接到微控制器 I/O 电源电压的外部上拉电阻器。在待机模式下，RXD 引脚驱动为低电平，表示唤醒请求来自 LIN 总线。

Copyright © 2026 Texas Instruments Incorporated

7.3.4 V_{SUP}（电源电压）

V_{sup} 是电源电压引脚。V_{SUP} 通过外部反向阻断二极管连接到电池（图 7-1）。如果在 ECU 电平发生功率损耗，器件 LIN 引脚的漏电流低，不会使总线负载下降。这适合 LIN 系统，在这种系统中，某些节点未供电（点火供电），而网络的其余部分仍保持供电（电池供电）。

7.3.5 GND（接地）

GND 是器件接地连接。只要接地漂移不会将 V_{SUP} 降低到最低工作电压以下以及确保输入和输出电压在其适当阈值内，该器件就可以在存在接地漂移的情况下运行。如果在 ECU 电平下发生接地失效，器件 LIN 引脚的漏电流超低，不会使总线负载下降。这非常适合 LIN 系统，在这种系统中，某些节点未供电（点火供电），而网络的其余部分仍保持供电（电池供电）。

7.3.6 EN（使能输入）

EN 控制器件的工作模式。当 EN 为高电平时，器件处于正常工作模式，允许从 TXD 到 LIN 以及从 LIN 到 RXD 的传输路径。当 EN 为低电平时，器件进入睡眠模式且没有可用的传输路径。器件仅在唤醒后才能进入正常工作模式。EN 有一个内部下拉电阻器，用来确保器件保持低功耗模式，即使 EN 悬空时也是如此。

7.3.7 保护特性

TLIN829-Q1 具有几种保护功能，如下所述。

7.3.8 TXD 显性超时 (DTO)

在正常模式下，如果 TXD 因硬件或软件应用程序故障而意外地永久驱动为低电平，则 LIN 总线受显性状态超时计时器保护。此计时器由 TXD 引脚上的下降沿触发。如果 TXD 上的低电平信号持续时间超过 t_{DST}，则禁用发送器，从而使 LIN 总线恢复到隐性状态，并在总线上恢复通信。清除保护且通过 TXD 上的上升沿复位 t_{DST} 计时器。TXD 引脚有一个内部下拉电阻，用于确保在 TXD 断开连接时器件可以进入已知状态。此故障期间，收发器保持正常模式（假设 EN 上的指定请求没有变化），禁用发送器、RXD 引脚反映 LIN 总线上的状态，LIN 总线上拉终端保持开启。

7.3.9 总线卡滞显性系统故障：错误唤醒锁定

TLIN829-Q1 包含用于检测总线卡滞显性系统故障的逻辑，防止在系统故障期间错误唤醒器件。进入睡眠模式后，器件会检测 LIN 总线的状态。如果总线处于显性状态，则锁定唤醒逻辑，直至总线上的有效隐性状态*清除* 总线卡滞显性状态，从而防止过多的电流使用。图 7-2 和 图 7-3 展示了这种保护行为。

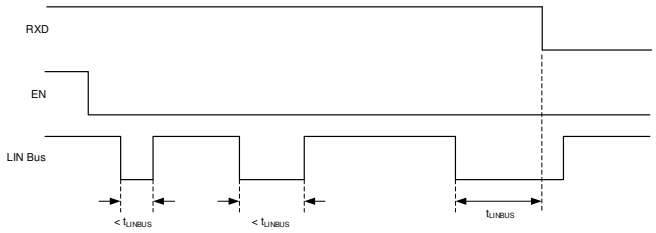


图 7-2. 无总线故障：在总线隐性状态和唤醒的情况下进入睡眠模式

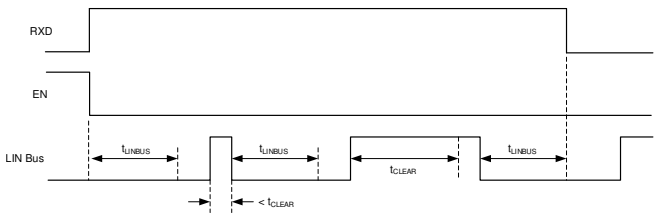


图 7-3. 总线故障：在发生总线卡滞显性故障、清除和唤醒的情况下进入睡眠模式

Copyright © 2026 Texas Instruments Incorporated

7.3.10 热关断

LIN 发送器受限流电路保护；但是，如果器件的结温超过热关断阈值，则器件会将 LIN 发送器置于隐性状态。在解除过热故障状况且结温冷却至超过迟滞温度后，假定器件保持正常工作模式，则重新启用发送器。此故障期间，收发器保持正常模式（假设 EN 上的指定请求没有变化）、发送器处于隐性状态、RXD 引脚反映 LIN 总线上的状态，且 LIN 总线上拉终端保持开启。

7.3.11 V_{SUP} 上的欠压

TLIN829-Q1 包含一个上电复位电路，可以避免 V_{SUP} 小于 UV_{SUP} 时在欠压条件下出现错误的总线消息。

7.3.12 未供电器件和 LIN 总线

在汽车应用中，系统中的某些 LIN 节点可能未供电（点火供电），而网络中的其他节点仍由电池供电。TLIN829-Q1 具有较低的总线未供电泄漏电流，因此未供电的节点不会影响网络或使其负载下降。

Copyright © 2026 Texas Instruments Incorporated

7.4 器件功能模式

TLIN829-Q1 有三种工作模式：正常、睡眠和待机。接下来的几节介绍了这些模式以及器件如何在不同模式之间切换。图 7-4 以图形方式展示了不同模式之间的关系，而表 7-1 展示了引脚的状态。

表 7-1. 工作模式

模式	EN	RXD	LIN 总线端接	发送器	注释
睡眠	低	悬空	弱电流上拉	关闭	
待机	低	低	37kΩ（典型值）	关闭	检测到唤醒事件，等待 MCU 设置 EN
正常	高	LIN 总线数据	37kΩ（典型值）	开启	LIN 传输速率高达 20kbps

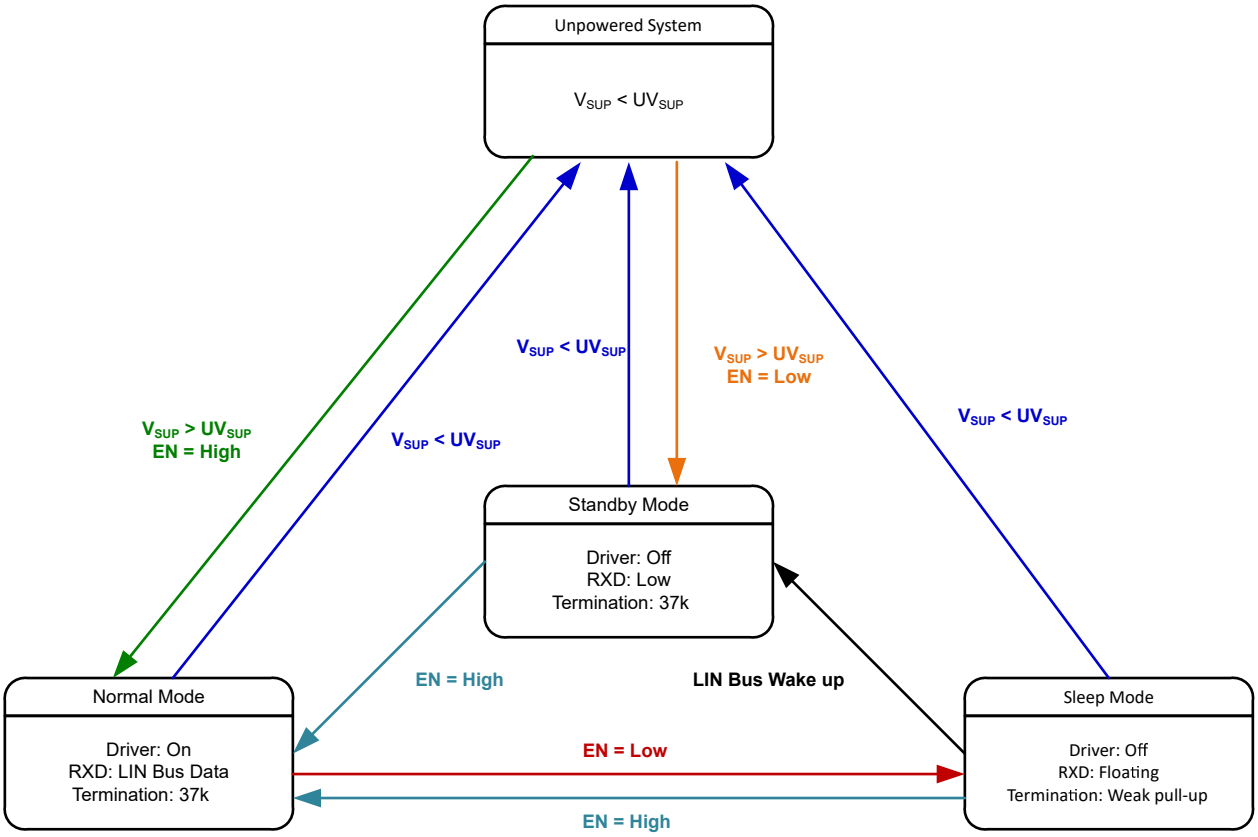


图 7-4. 运行状态图

7.4.1 正常模式

如果 EN 引脚在加电时为高电平，则器件将在正常模式下加电。如果 EN 引脚为低电平，则器件将在待机模式下加电。EN 引脚控制器件的模式。在正常运行模式下，接收器和发送器处于活动状态，并且支持以高达 20kbps 的 LIN 指定最大速率进行 LIN 发送。接收器检测 LIN 总线上的数据流，然后在 LIN 控制器的 RXD 上输出数据流。LIN 总线上的隐性信号是逻辑高电平，而 LIN 总线上的显性信号是逻辑低电平。驱动器将输入数据从 TXD 发送到 LIN 总线。当 TLIN829-Q1 处于睡眠或待机模式时 EN 转换为高电平的时间达到 > t_{MODE_CHANGE} + t_{NOMINT}，则器件会进入正常模式。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 睡眠模式

睡眠模式是 TLIN829-Q1 的省电模式。仅当 EN 引脚为低电平时才会从正常模式进入睡眠模式。即使此模式下电流消耗超低，TLIN829-Q1 仍可以通过唤醒信号或在 EN 设置为高电平的持续时间 ≥ t_{MODE_CHANGE} 时从 LIN 总线唤醒。对 LIN 总线进行滤波，以防止出现错误的唤醒事件。唤醒事件必须在相应的时间周期 (t_{LINBUS}) 内处于活动状态。

将 EN 设置为低电平且持续时间超过 t_{MODE_CHANGE} 可进入睡眠模式。

当器件处于睡眠模式时，存在以下状况：

- 禁用 LIN 总线驱动器，关闭内部 LIN 总线终端（从而在 LIN 对地短路时更大限度地减少功率损耗）。但是，弱电流上拉处于活动状态，防止在与 LIN 总线的外部连接丢失时出现错误的唤醒事件。
- 禁用正常接收器。
- EN 输入和 LIN 唤醒接收器处于活动状态。

7.4.3 待机模式

当器件处于睡眠模式时，只要通过 LIN 总线发生唤醒事件，就会进入此模式。当进入待机模式时，LIN 总线响应者模式端接电路会打开。待机模式通过 RXD 上的低电平来指示或触发。有关应用的更多信息，请参阅*待机模式应用手册*。

如果在器件处于待机模式时 EN 设置为高电平的时间超过 t_{MODE_CHANGE}，则器件会返回正常模式。启用从 TXD 到 LIN 总线和 LIN 总线到 RXD 的正常传输路径。

7.4.4 唤醒事件

有两种方法可用于从睡眠模式唤醒：

- 由 LIN 总线上从隐性（高电平）到显性（低电平）状态转换的下降沿启动远程唤醒，其中显性状态将保持时长为 t_{LINBUS} 的滤波时间。在满足此 t_{LINBUS} 滤波时间之后，LIN 总线上从显性状态到隐性状态转换的上升沿会启动远程唤醒事件，从而消除由 LIN 总线上的干扰或总线接地短路导致的错误唤醒。
- 通过将 EN 设置为高电平且持续时间超过 t_{MODE_CHANGE} 来启动本地唤醒。

7.4.4.1 唤醒请求 (RXD)

当 TLIN829-Q1 遇到来自 LIN 总线的唤醒事件时，RXD 会变为低电平，器件转换至待机模式，直至 EN 重新置为高电平且器件进入正常模式。器件进入正常模式后，RXD 引脚就会释放唤醒请求信号，然后 RXD 引脚会反映来自 LIN 总线的接收器输出。

7.4.4.2 代码转换

当 TLIN829-Q1 从正常模式转换到睡眠模式或待机模式时，器件需要时间 t_{MODE_CHANGE}，以便确保从 EN 引脚开始的状态变化能够完全传播到整个器件，使其进入新的状态。器件需要 t_{MODE_CHANGE} 加 t_{NOMINT} 的时间才能从睡眠或待机模式转换到正常模式。

Copyright © 2026 Texas Instruments Incorporated

8 应用信息免责声明

备注

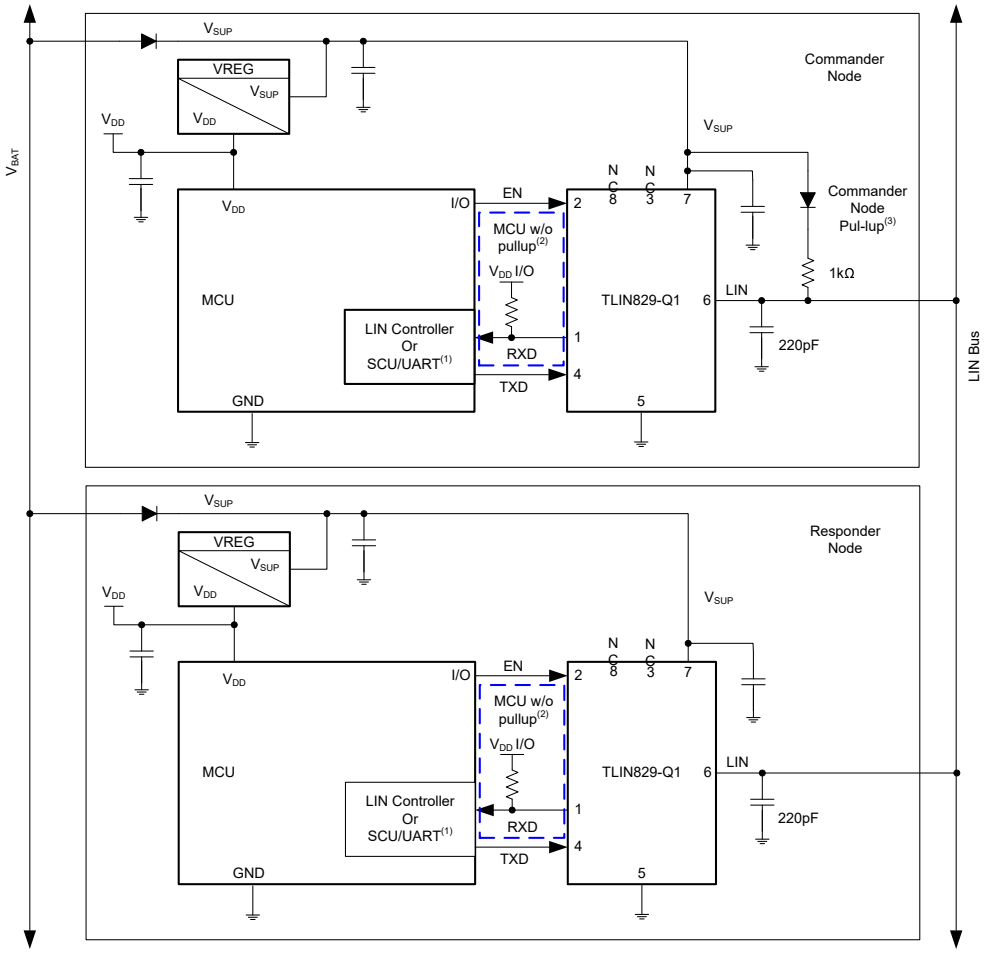
以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TLIN829-Q1 可在 LIN 网络中用作响应者节点器件和指挥官节点器件。该器件可同时支持远程唤醒请求和本地唤醒请求。

8.2 典型应用

该器件针对响应者节点应用而集成了一个 37kΩ 上拉电阻器和串联二极管。对于指挥官应用，可以使用外部 1kΩ 上拉电阻器和串联阻断二极管。图 8-1 展示了指挥官模式和响应者模式应用中都使用的器件。



A. 如果 LIN 响应者节点的 MCU 上的 RXD 有内部上拉电阻器，则无需外部上拉电阻器。

B. 如果 MCU 或 LIN 响应者节点上的 RXD 没有内部上拉电阻器，则需要外部上拉电阻器。

C. 指挥官节点应用需要外部 1kΩ 上拉电阻器和串联二极管。

D. V_{SUP} 上的去耦电容器值取决于系统，但通常为 100nF、1μF 和 ≥ 10μF。

图 8-1. 典型 LIN 总线

Copyright © 2026 Texas Instruments Incorporated

8.2.1 设计要求

RXD 输出结构是开漏输出级。这样就可让 TLIN829-Q1 与 3.3V 和 5V I/O 处理器一起使用。如果处理器的 RXD 引脚没有集成上拉电阻器，则需要连接到处理器 I/O 电源电压的外部上拉电阻器。所选外部上拉电阻器值必须介于 1kΩ 至 10kΩ 之间，具体取决于所使用的电源（请参阅*电气特性* 中的 I_{OL}）。器件的 V_{SUP} 引脚必须通过一个 100nF 电容器进行去耦，该电容器应靠近 V_{SUP} 电源引脚放置。根据应用要求，系统应在 V_{SUP} 线路上包含额外的去耦电容器。

8.2.2 详细设计过程

8.2.2.1 正常模式应用手册

当在监控 RXD 引脚的唤醒请求的系统中使用 TLIN829-Q1 时，在模式转换期间必须特别小心。当切换接收器时，RXD 引脚的输出在状态之间的转换周期是不确定的。在 t_{MODE_CHANGE} 之前，应用软件不得在 RXD 引脚上寻找指示唤醒请求的边沿。图 6-5 展示了这种情况

8.2.2.2 待机模式应用手册

如果 TLIN829-Q1 在 V_{SUP} 上检测到欠压，RXD 引脚会转换为低电平并将向软件发出信号，表明 TLIN829-Q1 处于待机模式并必须返回睡眠模式以实现最低功耗状态。

8.3 电源相关建议

TLIN829-Q1 设计为直接使用汽车电池或 4V 至 36V 范围内的任何其他直流电源供电。100nF 去耦电容器必须尽可能靠近器件的 V_{SUP} 引脚放置。在一些电源噪声较大的应用中，一种很好的做法还包括使用 1μF 和 10μF 去耦电容器。

8.4 布局

为确保 PCB 设计成功，应首先从保护和滤波电路的设计入手。因为 ESD 瞬变的频率带宽较宽（大约 3MHz 至 3GHz），因此在 PCB 设计过程中必须应用高频布局技术。在连接器上放置保护器件还能防止这类噪声事件进一步传送至 PCB 和系统。

8.4.1 布局指南

- **引脚 1 (RXD)：**该引脚为开漏输出，需要使用一个 1kΩ 至 10kΩ 范围内的外部上拉电阻器才能正常运行。请注意，最小值取决于使用的 VIO 电源。请参阅电气规格中的 I_{OL}。如果与收发器配对的微处理器没有集成上拉电阻器，则必须在 RXD 和微处理器的稳压电源之间放置一个外部电阻器。
- **引脚 2 (EN)：**EN 是一个输入引脚，用于将器件置于低功耗睡眠模式。如果不使用此功能，则必须使用 1kΩ 至 10kΩ 串联电阻器将该引脚拉高至微处理器的稳压电源。此外，可在引脚上放置一个串联电阻，以便在发生过压故障时限制数字线路上的电流。
- **引脚 3 (NC)：**未连接。
- **引脚 4 (TXD)：**TXD 引脚用于从微控制器发送输入信号。可以放置一个串联电阻，以便在此引脚上发生过压的情况下限制流向器件的输入电流。可以在靠近器件输入引脚的位置放置一个接地电容器，以滤除噪声。
- **引脚 5 (GND)：**这是器件的接地连接。此引脚必须通过短布线连接至接地平面，并使用两个过孔来限制总返回电感。
- **引脚 6 (LIN)：**此引脚连接至 LIN 总线。对于响应者模式应用，实施 220pF 电容器接地。对于指挥官模式应用，必须在 LIN 引脚和 V_{SUP} 引脚之间放置一个额外的串联电阻器和阻断二极管。请参阅图 8-1。
- **引脚 7 (VSUP)：**这是器件的电源引脚。必须尽可能靠近器件放置一个 100nF 的去耦电容器。
- **引脚 8 (NC)：**未连接。

备注

所有接地和电源连接都必须尽可能短，并至少使用两个过孔来更大限度地减小总环路电感。

Copyright © 2026 Texas Instruments Incorporated

8.4.2 布局示例

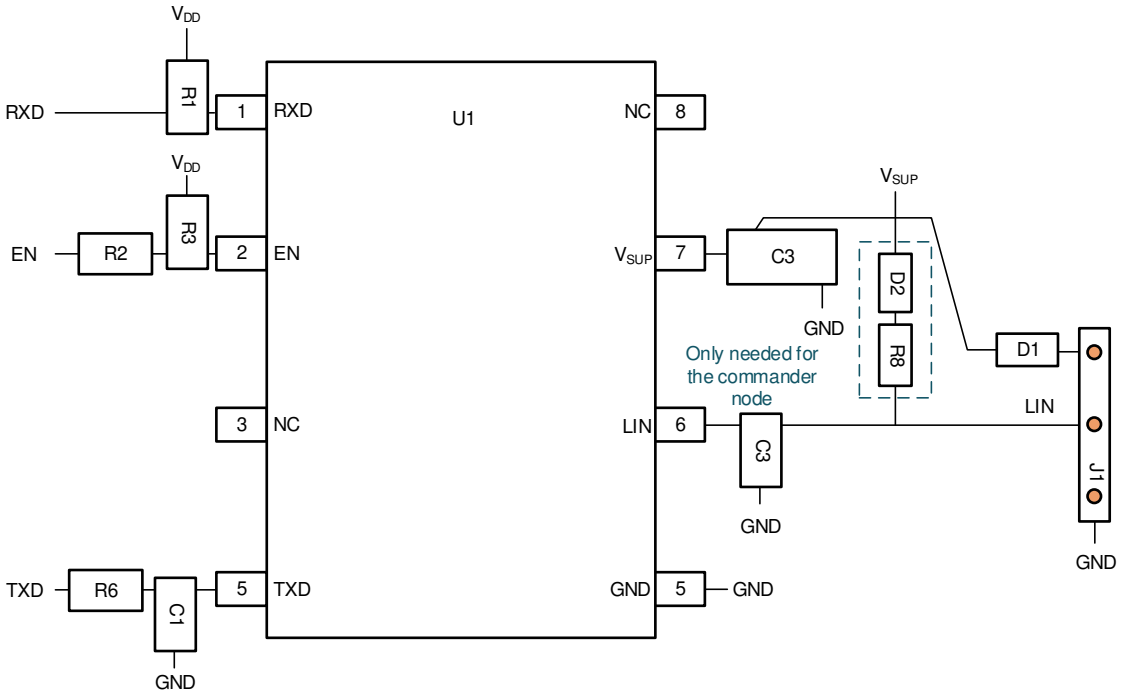


图 8-2. 布局示例

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

9.1 文档支持

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的*提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2026) to Revision A (October 2026)	Page
• 将数据表状态从*预告信息*更新为*量产数据*	1
• 添加了“热性能信息”	5

日期	修订版本	注释
March 2026	*	初始发行版。

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTLIN829DRBRQ1	Active	Preproduction	SON (DRB) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTLIN829DRQ1	Active	Preproduction	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
TLIN829DRBRQ1	Active	Production	SON (DRB) | 8	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TL829
TLIN829DRQ1	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TL829

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

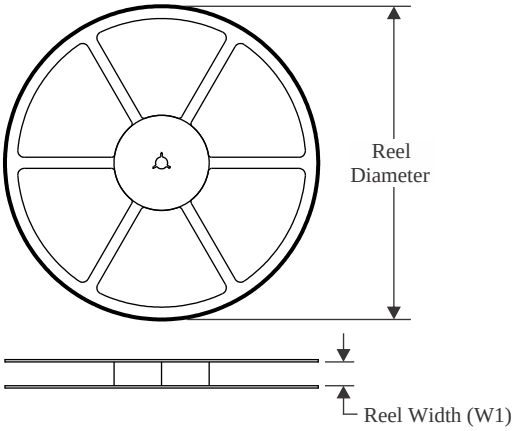
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

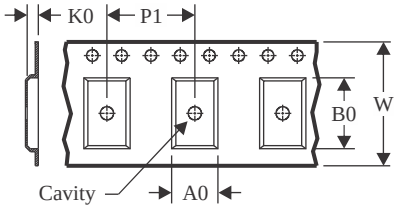
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

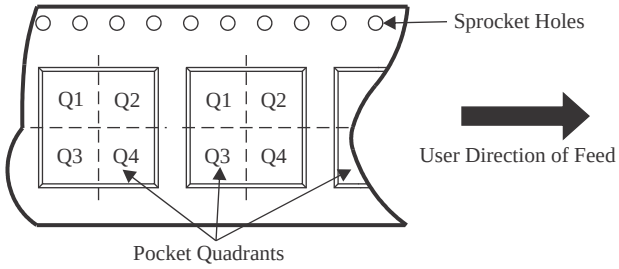


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

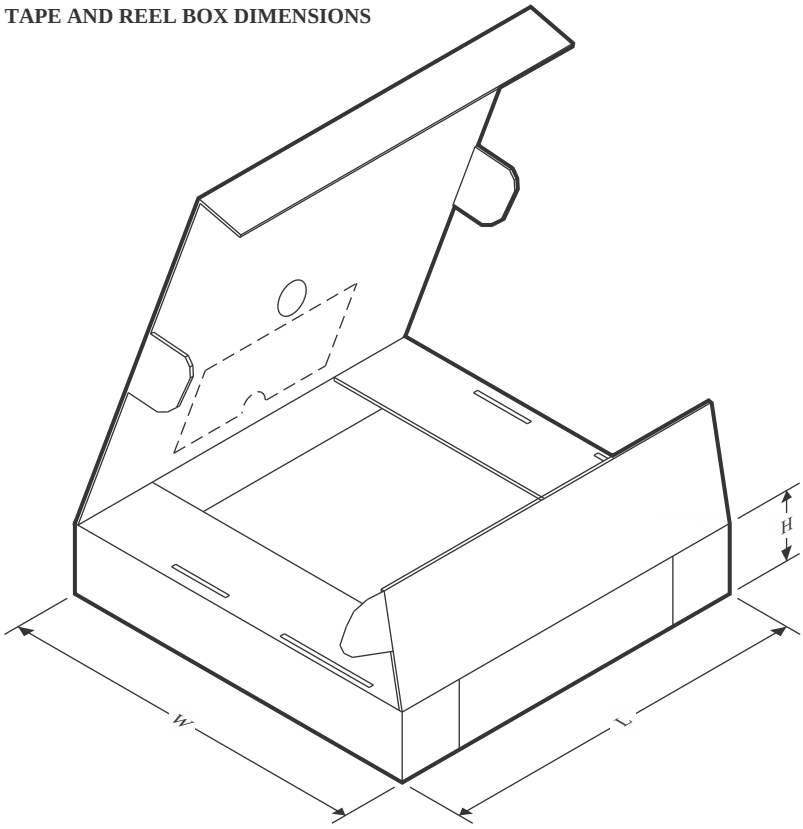
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLIN829DRBRQ1	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q1
TLIN829DRQ1	SOIC	D	8	2500	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLIN829DRBRQ1	SON	DRB	8	3000	367.0	367.0	35.0
TLIN829DRQ1	SOIC	D	8	2500	340.5	338.1	20.6

GENERIC PACKAGE VIEW

DRB 8

VSON - 1 mm max height

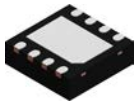
PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4203482/L

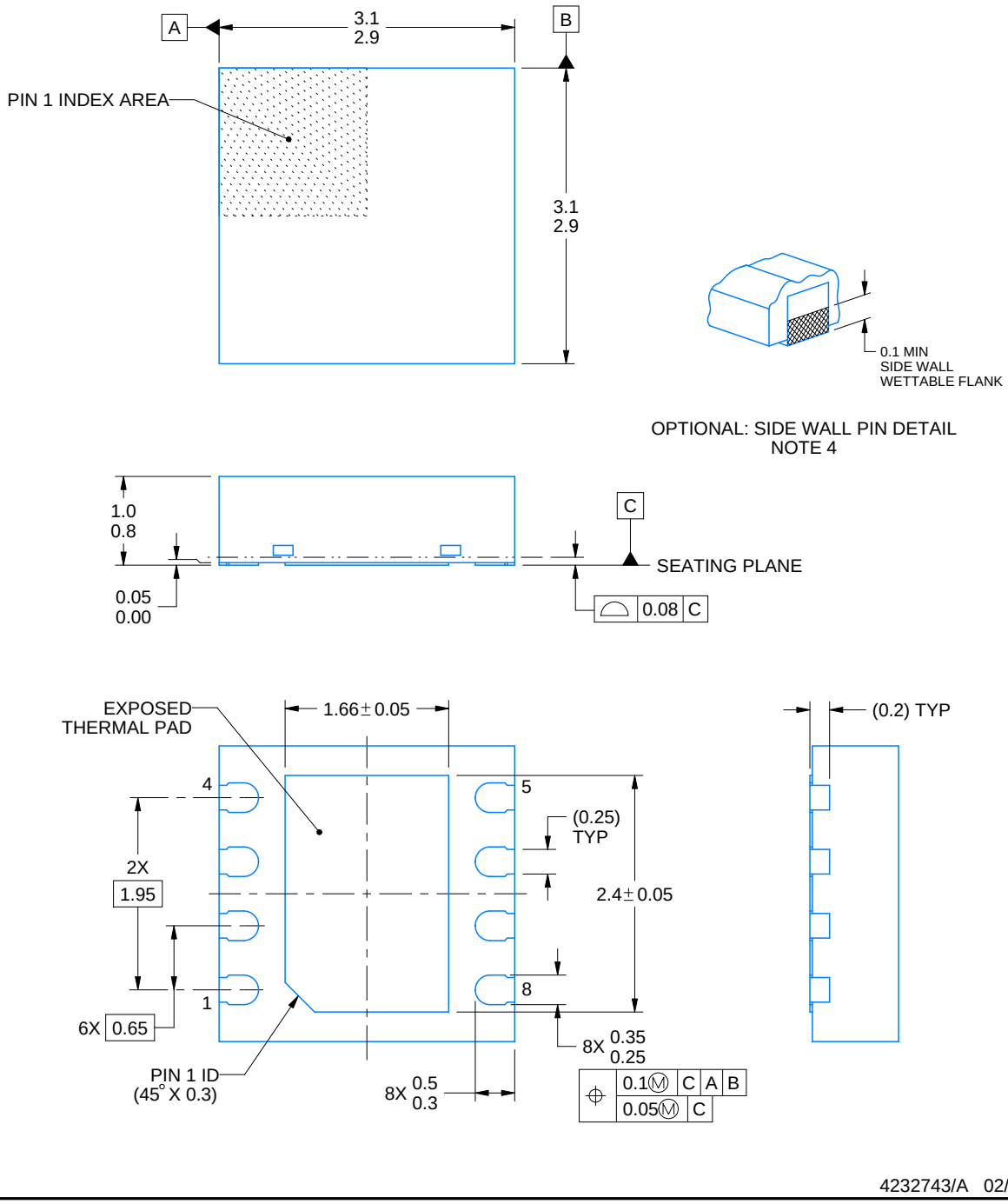
DRB0008M



PACKAGE OUTLINE

VSON - 1 mm max height

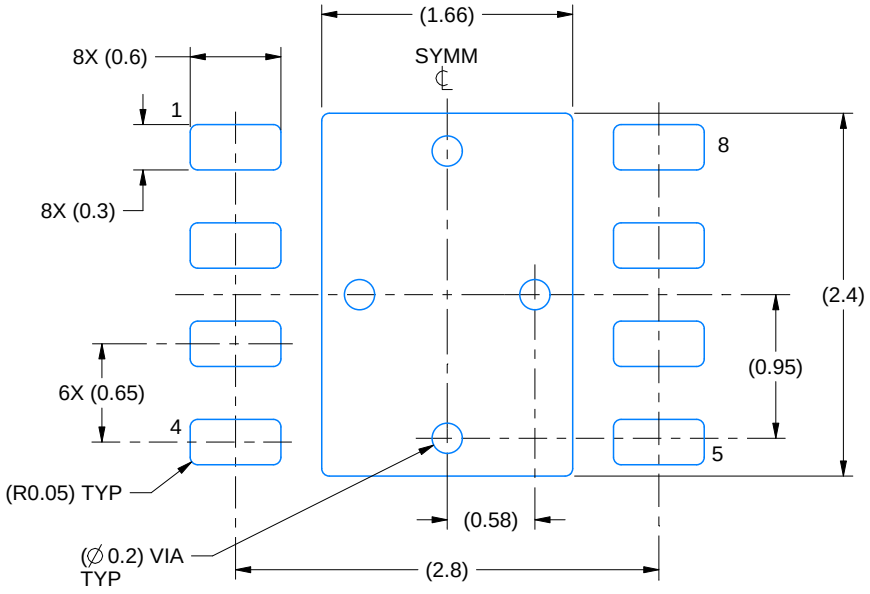
PLASTIC SMALL OUTLINE - NO LEAD



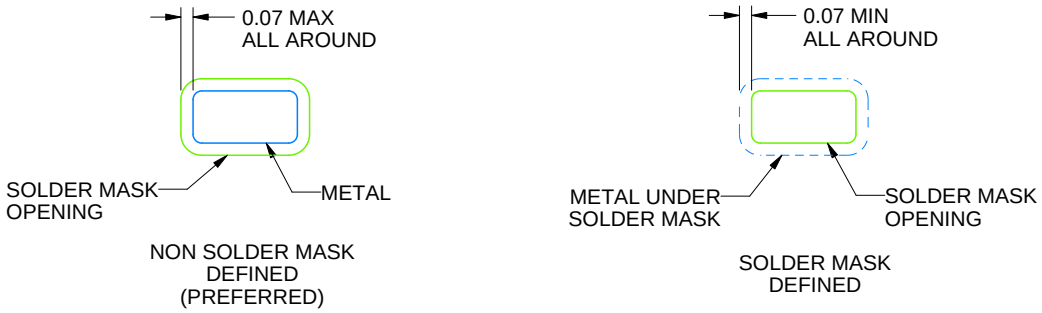
4232743/A 02/2026

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
SCALE:20X

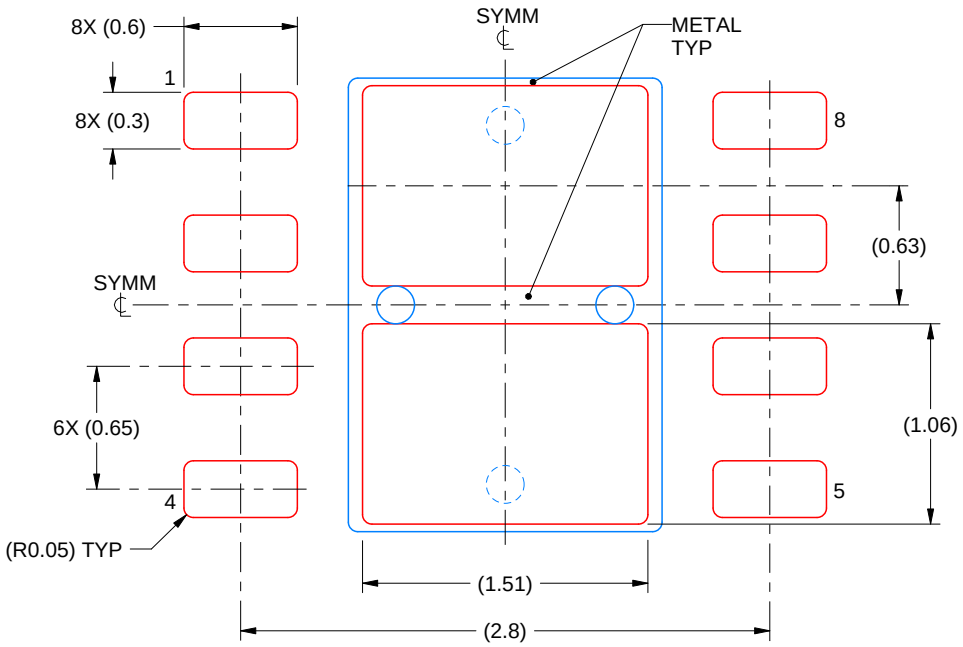


SOLDER MASK DETAILS

4232743/A 02/2026

NOTES: (continued)

5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



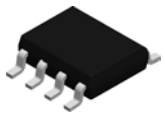
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
81% PRINTED SOLDER COVERAGE BY AREA
SCALE:25X

4232743/A 02/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

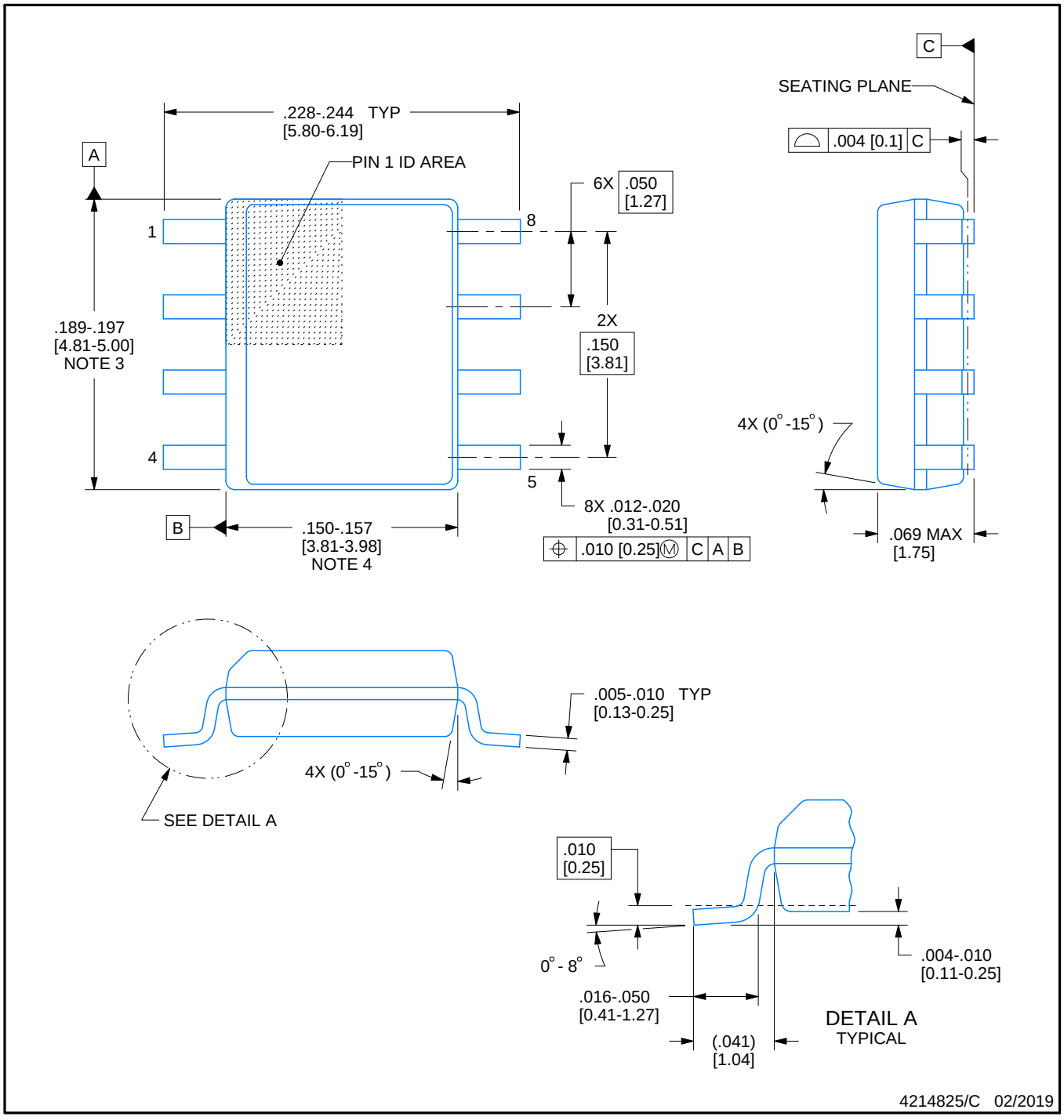


PACKAGE OUTLINE

D0008A

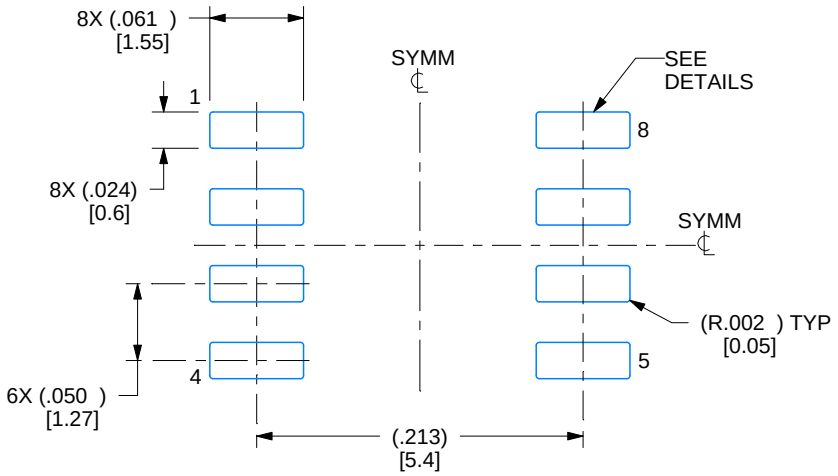
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

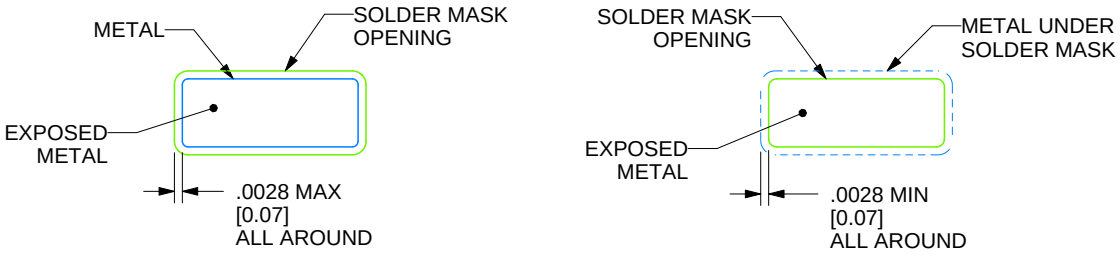


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

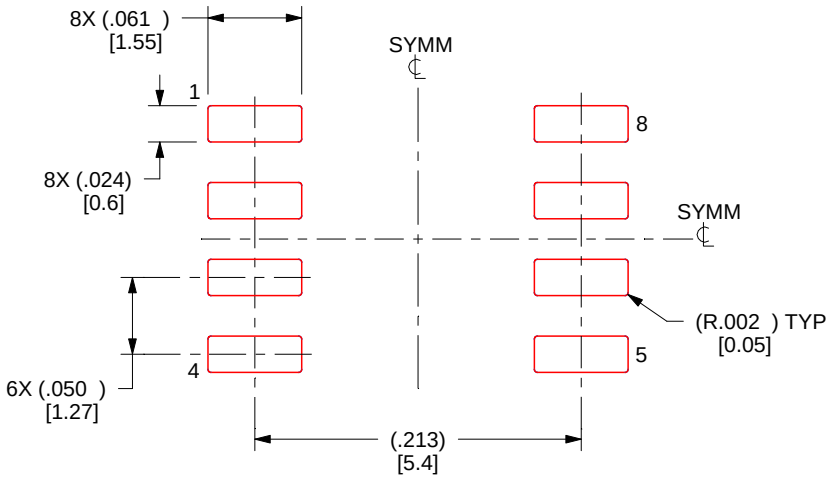
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月