TL494 脉宽调制控制电路

1 特性

- 完整的 PWM 电源控制电路
- 200mA 灌电流或拉电流的非限定输出
- 输出控制选择单端或推挽模式
- 内部电路禁止在任一输出端出现双脉冲
- 可变死区时间可在整个范围内提供控制
- 内部稳压器提供具有 5% 容差的稳定 5V 基准电源
- 电路架构允许轻松同步

2 应用

- 台式计算机
- 微波炉
- 电源：具有或不具有 PFC 的隔离式交流/直流电源
- 服务器 PSU
- 光伏微型逆变器
- 洗衣机：低端和高端
- 电动自行车
- 电源：电信/服务器交流/直流电源：
  双控制器：模拟
- 烟雾探测器
- 太阳能逆变器

3 说明

TL494 器件在单个芯片上集成了构建脉宽调制 (PWM) 控制电路所需的所有功能。该器件主要设计用于电源控制，可灵活地根据具体应用来定制电源控制电路。

TL494 器件包含两个误差放大器、一个片上可调节振荡器、一个死区时间控制 (DTC) 比较器、一个脉冲转向控制触发器、一个 5V、5% 精度的稳压器以及一些输出控制电路。

误差放大器的共模电压范围为 –0.3V 至 V_{CC} – 2V。死区时间控制比较器具有固定失调电压，可提供大约 5% 的死区时间。片上振荡器可以通过将 RT 端接到基准输出端并为 CT 提供锯齿输入来旁路掉，或者它可以驱动同步多轨电源中的公共电路。

非限定的输出晶体管提供共发射极或发射极跟随器输出能力。TL494 器件提供推挽或单端输出模式，可通过输出控制功能进行选择。该器件的架构杜绝了在推挽工作模式期间让任一个输出发生两次脉冲的可能性。

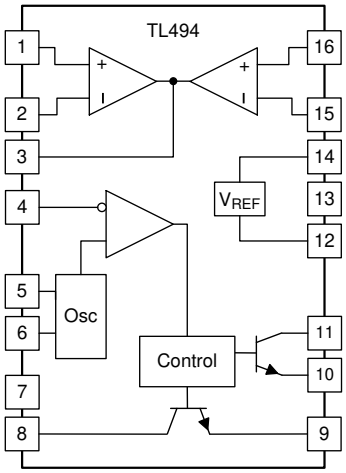
TL494 器件的额定工作温度范围为 0°C 至 70°C。TL494I 器件的额定工作温度范围为 –40°C 至 85°C。

器件信息(1)

器件型号	封装（引脚）	封装尺寸
TL494	SOIC (16)	9.90mm x 3.91mm
	PDIP (16)	19.30mm x 6.35mm
	SOP (16)	10.30mm × 5.30mm
	TSSOP (16)	5.00mm × 4.40mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

4 简化版方框图



本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 简化版方框图.....1
5 修订历史记录.....2
6 引脚配置和功能.....3
7 规格.....4
7.1 绝对最大额定值.....4
7.2 ESD 等级.....4
7.3 建议运行条件.....4
7.4 热性能信息.....4
7.5 电气特性，基准部分.....5
7.6 电气特性，振荡器部分.....5
7.7 电气特性，误差放大器部分.....5
7.8 电气特性，输出部分.....6
7.9 电气特性，死区时间控制部分.....6
7.10 电气特性，PWM 比较器部分.....6
7.11 电气特性，整个器件.....6
7.12 开关特性.....6
7.13 典型特性.....7
8 参数测量信息.....8
9 详细说明.....10
9.1 概述.....10
9.2 功能方框图.....10
9.3 特性说明.....10
9.4 器件功能模式.....12
10 应用和实现.....13
10.1 应用信息.....13
10.2 典型应用.....13
11 电源相关建议.....20
12 布局.....20
12.1 布局指南.....20
12.2 布局示例.....21
13 器件和文档支持.....21
13.1 商标.....21
13.2 Electrostatic Discharge Caution.....21
13.3 术语表.....21
14 机械、封装和可订购信息.....21

5 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision H (March 2017) to Revision I (July 2022) — **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式.....1

Changes from Revision G (January 2015) to Revision H (March 2017) — **Page**

- 更新了封装图示.....1
- 更正了*限流放大器*部分中的电阻极性基准。.....15
- 更新了图 12。.....15

Changes from Revision F (January 2014) to Revision G (January 2015) — **Page**

- 添加了*应用*、*器件信息* 表、*引脚功能* 表、*ESD 等级* 表、*热性能信息* 表、*特性说明* 部分、*器件功能模式*、*应用和实现* 部分、*电源相关建议* 部分、*布局* 部分、*器件和文档支持* 部分以及*机械、封装和可订购信息* 部分.....1

Changes from Revision E (February 2005) to Revision F (January 2014) — **Page**

- 将文档更新为新的 TI 数据表格式 - 无规格变化.....1
- 删除了*订购信息表*.....1
- 添加了 ESD 警告.....1

Copyright © 2022 Texas Instruments Incorporated

6 引脚配置和功能

D, DB, N, NS, OR PW PACKAGE
(TOP VIEW)

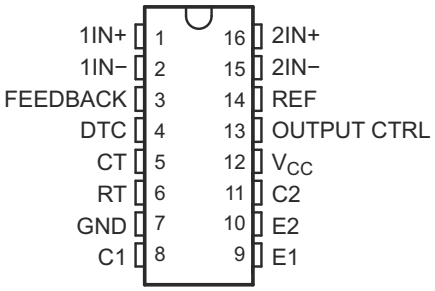


表 6-1. 引脚功能

引脚		类型	说明
名称	编号		
1IN+	1	I	误差放大器 1 的非反相输入
1IN-	2	I	误差放大器 1 的反相输入
2IN+	16	I	误差放大器 2 的非反相输入
2IN-	15	I	误差放大器 2 的反相输入
C1	8	O	BJT 输出 1 的集电极端子
C2	11	O	BJT 输出 2 的集电极端子
CT	5	—	用于设置振荡器频率的电容器端子
DTC	4	I	死区时间控制比较器输入
E1	9	O	BJT 输出 1 的发射极端子
E2	10	O	BJT 输出 2 的发射极端子
FEEDBACK	3	I	反馈输入引脚
GND	7	—	接地
OUTPUT CTRL	13	I	选择单端/并行输出或推挽模式
REF	14	O	5V 基准稳压器输出
RT	6	—	用于设置振荡器频率的电阻端子
V_{CC}	12	—	正电源

Copyright © 2022 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

		最小值	最大值	单位
V_{CC}	电源电压[(2)]		41	V
V_I	放大器输入电压		V_{CC} + 0.3	V
V_O	集电极输出电压		41	V
I_O	集电极输出电流		250	mA
	10 秒内距离外壳 1.6mm（1/16 英寸）的引线温度		260	°C
T_{stg}	贮存温度范围	-65	150	°C

(1) 超出“绝对最大额定值”下列出的压力可能会对器件造成永久损坏。这些仅为压力额定值，并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 所有电压都是相对于网络接地端的电压。

7.2 ESD 等级

			最大值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，所有引脚	500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚	200	

7.3 建议运行条件

			最小值	最大值	单位
V_{CC}	电源电压		7	40	V
V_I	放大器输入电压		-0.3	V_{CC} – 2	V
V_O	集电极输出电压			40	V
	集电极输出电流（每个晶体管）			200	mA
	进入反馈端子的电流			0.3	mA
f_{OSC}	振荡器频率		1	300	kHz
C_T	计时电容器		0.47	10000	nF
R_T	计时电阻器		1.8	500	kΩ
T_A	自然通风条件下的工作温度范围	TL494C	0	70	°C
		TL494I	–40	85	

7.4 热性能信息

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		TL494					单位
		D	DB	N	NS	PW	
$R_{\theta JA}$	封装热阻抗[(1) (2)]	73	82	67	64	108	°C/W

(1) 最大功耗是与 T_J(max)、θ_{JA} 和 T_A 相关的函数。在任何允许的环境温度下，最大允许功耗为 $P_D = (T_J(max) - T_A) / \theta_{JA}$。在 150°C 的绝对最大 T_J 下运行可能会影响可靠性。
(2) 封装热阻抗根据 JESD 51-7 计算。

Copyright © 2022 Texas Instruments Incorporated

7.5 电气特性，基准部分

在推荐的自然通风条件下的工作温度范围内测得，V_{CC} = 15V，f = 10kHz（除非另有说明）

参数	测试条件[1]	TL494C、TL494I			单位
		最小值	典型值[2]	最大值	
输出电压 (REF)	I_O = 1mA	4.75	5	5.25	V
输入调节	V_{CC} = 7V 至 40V		2	25	mV
输出调节	I_O = 1mA 至 10mA		1	15	mV
输出电压随温度的变化	ΔT_A = 最小值至最大值		2	10	mV/V
短路输出电流[3]	REF = 0V		25		mA

(1) 对于显示为“最小值”或“最大值”的条件，请使用在建议运行条件下指定的相应值。
(2) 除参数随温度的变化外，所有典型值均为 T_A = 25°C 时测得的值。
(3) 短路持续时间不应超过一秒。

7.6 电气特性，振荡器部分

C_T = 0.01μF，R_T = 12kΩ（请参阅图 8-1）

参数	测试条件[1]	TL494C、TL494I			单位
		最小值	典型值[2]	最大值	
频率			10		kHz
频率的标准差[3]	所有 V_{CC}、C_T、R_T 和 T_A 常数值		100		Hz/kHz
频率随电压的变化	V_{CC} = 7V 至 40V，T_A = 25°C		1		Hz/kHz
频率随温度的变化[4]	ΔT_A = 最小值至最大值			10	Hz/kHz

(1) 对于显示为“最小值”或“最大值”的条件，请使用在建议运行条件下指定的相应值。
(2) 除参数随温度的变化外，所有典型值均为 T_A = 25°C 时测得的值。
(3) 标准差可以衡量关于平均值的统计分布情况，由以下公式得出：

$$\sigma = \sqrt{\frac{\sum_{n=1}^{N}\left(x_n - \overline{x}\right)^2}{N-1}}$$

(4) 不考虑计时电容器和计时电阻器的温度系数。

7.7 电气特性，误差放大器部分

请参阅图 8-2

参数	测试条件	TL494C、TL494I			单位
		最小值	典型值[1]	最大值	
输入失调电压	V_O (FEEDBACK) = 2.5V		2	10	mV
输入失调电流	V_O (FEEDBACK) = 2.5V		25	250	nA
输入偏置电流	V_O (FEEDBACK) = 2.5V		0.2	1	μA
共模输入电压范围	V_{CC} = 7V 至 40V	–0.3 至 V_{CC} – 2			V
开环电压放大	ΔV_O = 3V，V_O = 0.5V 至 3.5V，R_L = 2kΩ	70	95		dB
单位增益带宽	V_O = 0.5V 至 3.5V，R_L = 2kΩ		800		kHz
共模抑制比	ΔV_O = 40V，T_A = 25°C	65	80		dB
输出灌电流 (FEEDBACK)	V_{ID} = –15mV 至 –5V，V (FEEDBACK) = 0.7V	0.3	0.7		mA
输出拉电流 (FEEDBACK)	V_{ID} = 15mV 至 5V，V (FEEDBACK) = 3.5V	–2			mA

(1) 除参数随温度的变化外，所有典型值均为 T_A = 25°C 时测得的值。

7.8 电气特性，输出部分

参数		测试条件	最小值	典型值(1)	最大值	单位
集电极关断状态电流		V_{CE} = 40V，V_{CC} = 40V		2	100	μA
发射极关断状态电流		V_{CC} = V_C = 40V，V_E = 0			–100	μA
集电极 - 发射极饱和电压	共发射极	V_E = 0，I_C = 200mA		1.1	1.3	V
	发射极跟随器	$V_{O(C1/C2)}$ = 15V，I_E = –200mA		1.5	2.5	
输出控制输入电流		V_I = V_{ref}			3.5	mA

(1) 除温度系数外，所有典型值均为 T_A = 25°C 时测得的值。

7.9 电气特性，死区时间控制部分

请参阅图 8-1

参数	测试条件	最小值	典型值(1)	最大值	单位
输入偏置电流 (DEAD-TIME CTRL)	V_I = 0 至 5.25V		-2	–10	μA
最大占空比，每个输出	V_I (DEAD-TIME CTRL) = 0，C_T = 0.01 μF，R_T = 12kΩ		45%		—
输入阈值电压 (DEAD-TIME CTRL)	零占空比		3	3.3	V
	最大占空比	0			

(1) 除温度系数外，所有典型值均为 T_A = 25°C 时测得的值。

7.10 电气特性，PWM 比较器部分

请参阅图 8-1

参数	测试条件	最小值	典型值(1)	最大值	单位
输入阈值电压 (FEEDBACK)	零占空比		4	4.5	V
输入灌电流 (FEEDBACK)	V (FEEDBACK) = 0.7V	0.3	0.7		mA

(1) 除温度系数外，所有典型值均为 T_A = 25°C 时测得的值。

7.11 电气特性，整个器件

参数	测试条件		最小值	典型值(1)	最大值	单位
待机电源电流	R_T = V_{ref}，所有其他输入和输出均为开路	V_{CC} = 15V		6	10	mA
		V_{CC} = 40V		9	15	
平均电源电流	V_I (DEAD-TIME CTRL) = 2V，请参阅图 8-1			7.5		mA

(1) 除温度系数外，所有典型值均为 T_A = 25°C 时测得的值。

7.12 开关特性

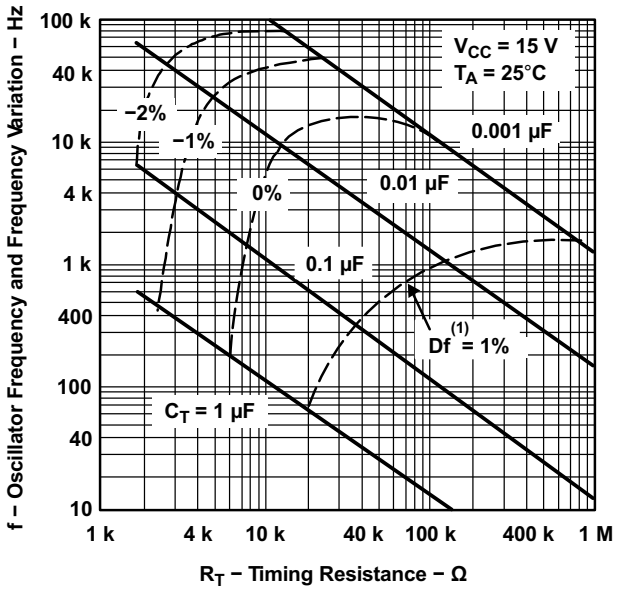
T_A = 25°C

参数	测试条件	最小值	典型值(1)	最大值	单位
上升时间	共发射极配置，请参阅图 8-3		100	200	ns
下降时间			25	100	ns
上升时间	发射极跟随器配置，请参阅图 8-4		100	200	ns
下降时间			40	100	ns

(1) 除温度系数外，所有典型值均为 T_A = 25°C 时测得的值。

Copyright © 2022 Texas Instruments Incorporated

7.13 典型特性



频率变化 (Δf) 是在整个温度范围内发生的振荡器频率变化。

图 7-1. 振荡器频率和频率变化与计时电阻间的关系

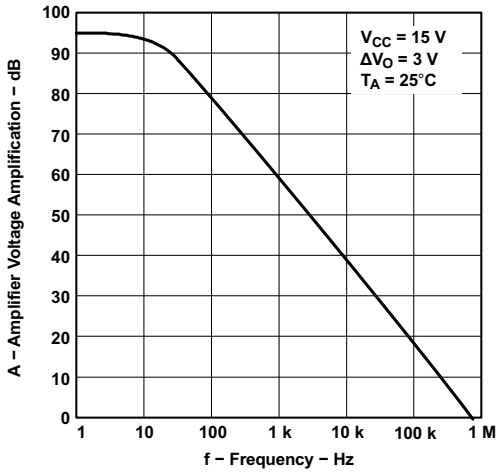


图 7-2. 放大器电压放大倍数与频率间的关系

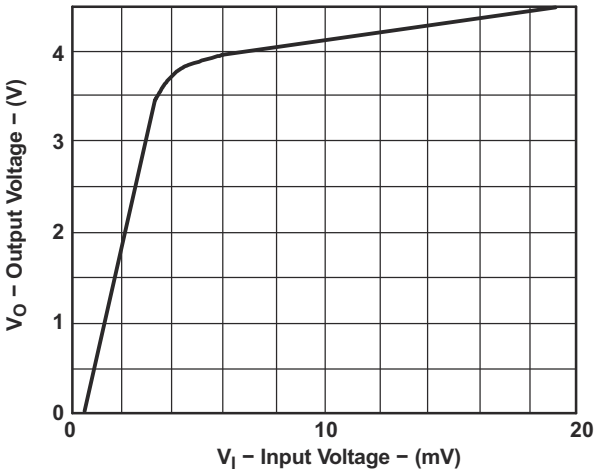


图 7-3. 误差放大器传输特性

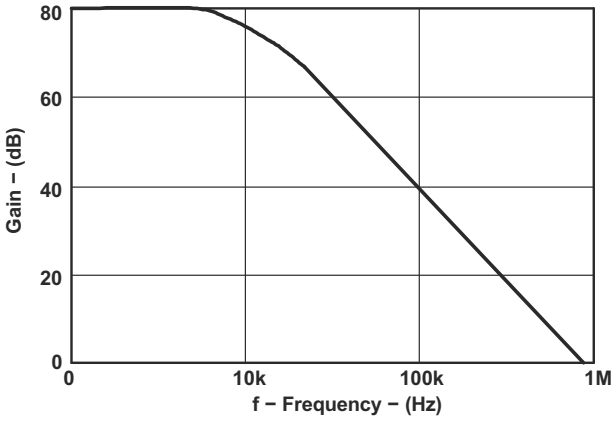
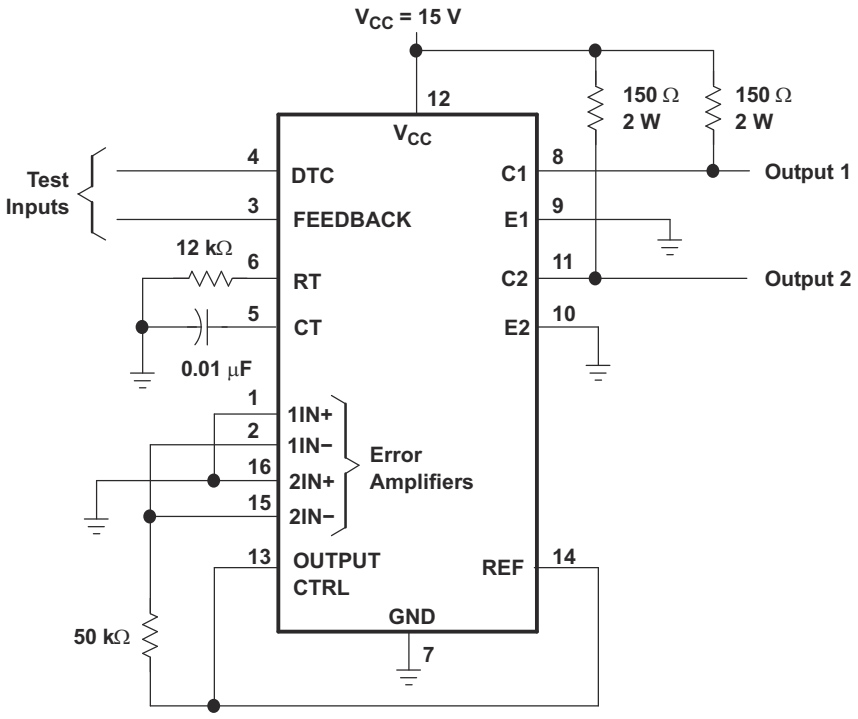
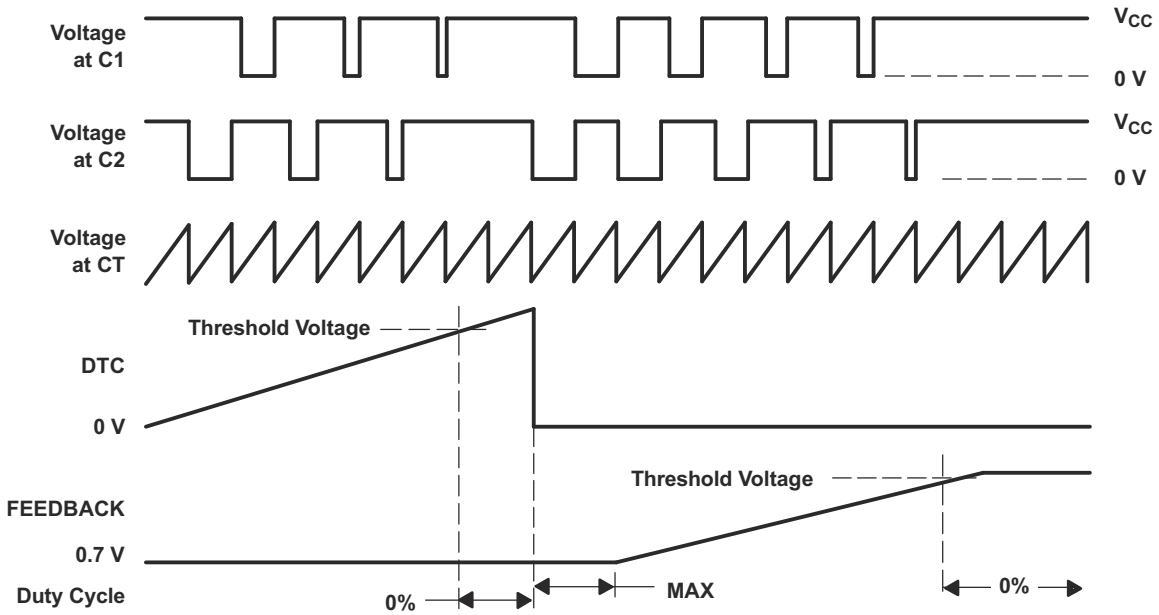


图 7-4. 误差放大器波特图

8 参数测量信息



TEST CIRCUIT



VOLTAGE WAVEFORMS

图 8-1. 运行测试电路和波形

Copyright © 2022 Texas Instruments Incorporated

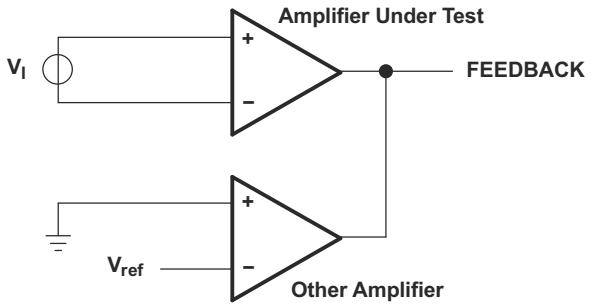
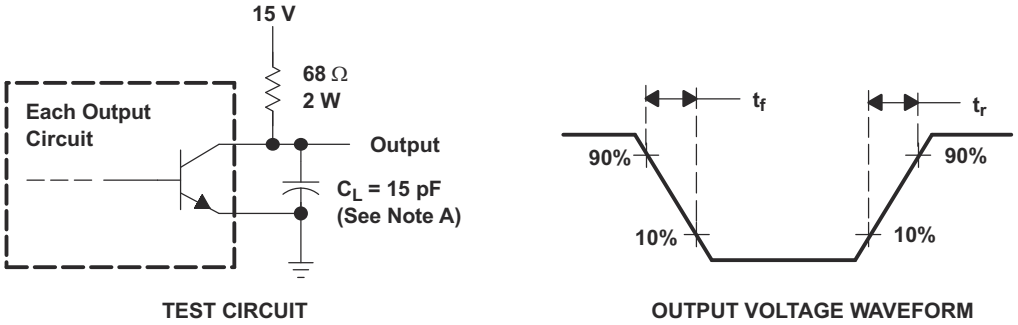
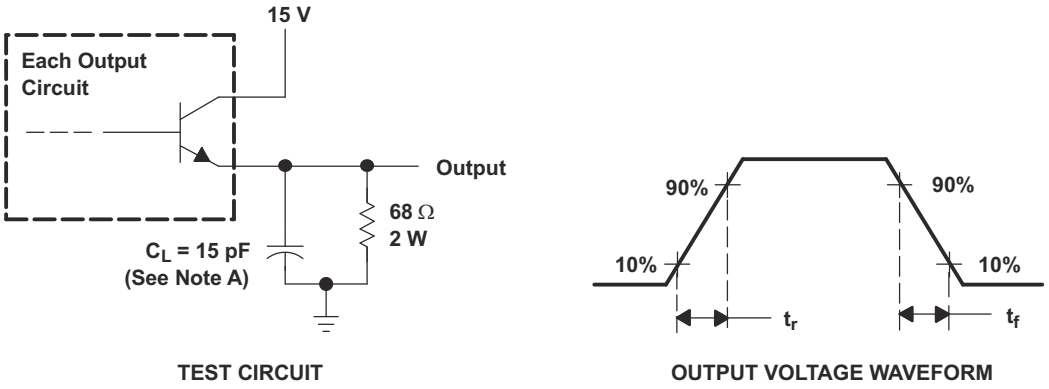


图 8-2. 放大器特性



NOTE A: C_L includes probe and jig capacitance.

图 8-3. 共发射极配置



NOTE A: C_L includes probe and jig capacitance.

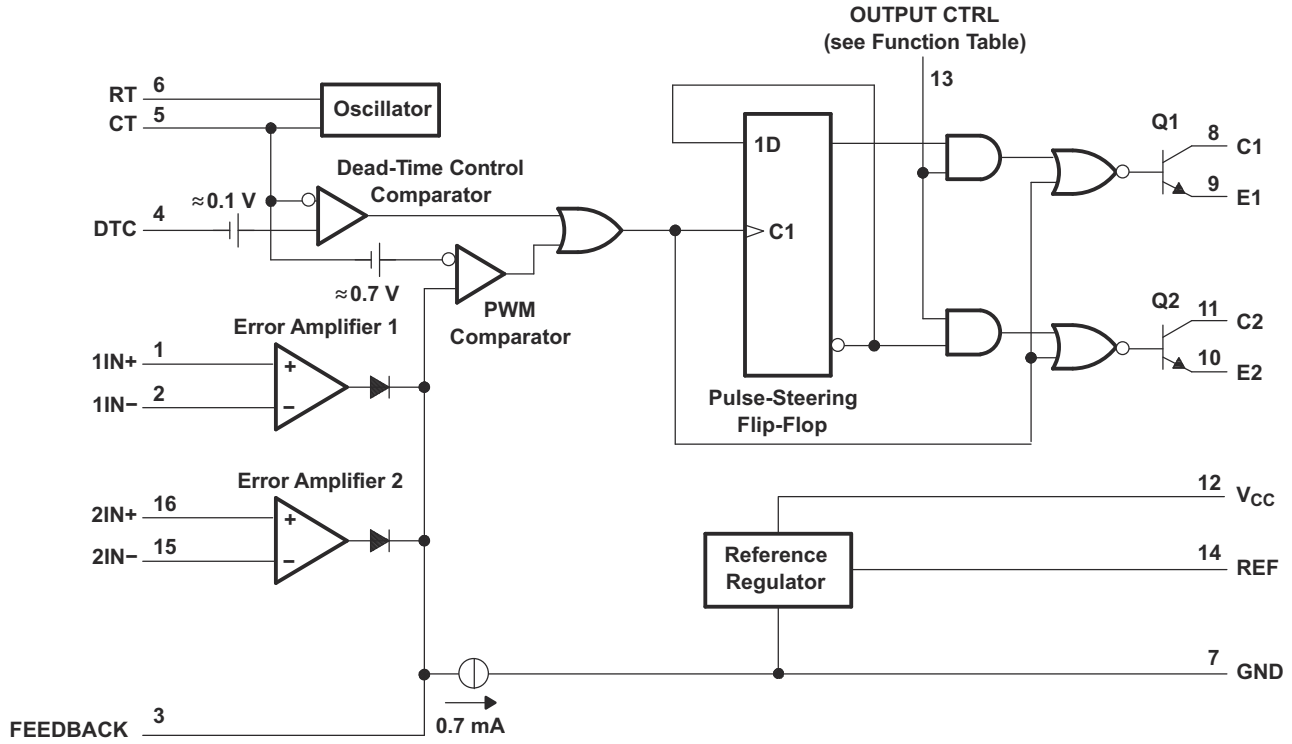
图 8-4. 发射极跟随器配置

9 详细说明

9.1 概述

TL494 的设计不仅包含了控制开关电源所需的主要构成模块，而且还可以解决许多基本问题并减少整个设计中所需的额外电路数量。TL494 是一种固定频率的脉宽调制 (PWM) 控制电路。输出脉冲的调制方法是将计时电容器 (CT) 上的内部振荡器产生的锯齿波形与两个控制信号中的任一个信号进行比较。当锯齿电压大于电压控制信号时，输出级将启用。随着控制信号的增加，锯齿输入处于较大状态的时间减少；因此，输出脉冲持续时间缩短。一个脉冲转向触发器会交替地将调制的脉冲引导至两个输出晶体管中的每一个。更多有关 TL494 工作原理的信息，请参阅 ti.com 上的相关应用手册。

9.2 功能方框图



9.3 特性说明

9.3.1 5V 基准稳压器

TL494 内部 5V 基准稳压器输出端为 REF 引脚。除了提供稳定的基准之外，还充当前置稳压器，并建立稳定的电源，为输出控制逻辑、脉冲转向触发器、振荡器、死区时间控制比较器和 PWM 比较器供电。该稳压器采用带隙电路作为其主要基准，可在 0°C 至 70°C 的自然通风工作温度范围内保持热稳定性（变化小于 100mV）。短路保护功能可以保护内部基准和前置稳压器；10mA 的负载电流可用于附加偏置电路。该基准在内部编程为 ±5% 的初始精度，并在 7V 至 40V 的输入电压范围内保持变化小于 25mV 的稳定性。对于低于 7V 的输入电压，该稳压器会在输入的 1V 范围内饱和并对其进行跟踪。

9.3.2 振荡器

振荡器为死区时间和 PWM 比较器提供正锯齿波形，以便与各种控制信号进行比较。

振荡器的频率通过选择计时组件 R_T 和 C_T 进行设定。振荡器以恒定电流为外部计时电容器 C_T 充电（该电流值由外部计时电阻器 R_T 决定）。这种情况下会产生线性斜坡电压波形。当 C_T 上的电压达到 3V 时，振荡器电路会将其放电，并重新开始充电周期。充电电流由以下公式确定：

Copyright © 2022 Texas Instruments Incorporated

$$I_{CHARGE} = \frac{3\,V}{R_T} \tag{1}$$

锯齿波形的周期为：

$$T = \frac{3\,V \times C_T}{I_{CHARGE}} \tag{2}$$

振荡器的频率变为：

$$f_{OSC} = \frac{1}{R_T \times C_T} \tag{3}$$

但是，振荡器频率仅在单端应用中等于输出频率。对于推挽应用，输出频率是振荡器频率的二分之一。

单端应用：

$$f = \frac{1}{R_T \times C_T} \tag{4}$$

推挽应用：

$$f = \frac{1}{2R_T \times C_T} \tag{5}$$

9.3.3 死区时间控制

死区时间控制输入可提供对最小死区时间（关断时间）的控制。当输入电压大于振荡器的斜坡电压时，比较器的输出将禁止开关晶体管 Q1 和 Q2。110mV 的内部失调电压可确保在死区时间控制输入端接地时的最小死区时间约为 3%。向死区时间控制输入端施加电压会增加死区时间。因此，当输入电压从 0V 变化到 3.3V 时，可对死区时间（分别对应最小值 3% 到 100%）进行线性控制。借助全范围控制能力，可通过外部源控制输出，而不会中断误差放大器。死区时间控制输入是一个相对高阻抗的输入 (I_I < 10 μA)，应在需要对输出占空比进行额外控制的情况下使用。但是，为了进行正确控制，必须终止输入。开路是一种未定义的条件。

9.3.4 比较器

比较器从 5V 基准稳压器进行偏置。这样可以实现与输入电源的隔离，从而提高稳定性。比较器的输入没有迟滞现象，因此必须防止阈值附近的误触发。比较器从任一控制信号输入到输出晶体管的响应时间为 400ns，过驱只有 100mV。这样可确保在半个周期内对输出进行正向控制，从而在建议的 300kHz 范围内运行。

9.3.5 脉宽调制 (PWM)

比较器还提供对输出脉宽的调制控制。为此，要将计时电容器 C_T 上的斜坡电压与误差放大器输出端的控制信号进行比较。计时电容器输入端包含一个串联二极管，但控制信号输入端省略了该二极管。这就要求控制信号（误差放大器输出）比 C_T 上的电压高 0.7V 以禁止输出逻辑，并确保以最大占空比运行，而无需控制电压降至真正的接地电位。随着误差放大器输出端的电压从 0.5V 变化到 3.5V，输出脉宽分别从周期的 97% 变化到 0。

9.3.6 误差放大器

两个高增益误差放大器都从 V_I 电源轨接收偏置。这样可让共模输入电压处于 –0.3V 至 2V 范围内，低于 V_I。两个放大器都具有单端单电源放大器的特性：每个输出仅高电平有效。因此，每个放大器可独立上拉以降低输出脉冲宽度需求。当两个输出在 PWM 比较器的反相输入节点上进行“或”运算时，需要最小脉冲输出的放大器将占主导地位。放大器输出由电流接收器偏置为低电平，以便在两个放大器都偏置为关断时提供最大脉宽输出。

9.3.7 输出控制输入

输出控制输入决定了输出晶体管是以并行模式还是推挽式模式运行。此输入是脉冲转向触发器的电源。输出控制输入是异步的，可以直接控制输出，与振荡器或脉冲转向触发器无关。根据设计，输入条件是由应用定义的固定条件。在并行模式下，输出控制输入必须接地。这样做将禁用脉冲转向触发器并禁止输出。在这种模式下，死区时间控制/PWM 比较器输出端的脉冲由两个输出晶体管并行传输。在推挽模式下，输出控制输入必须连接到内部 5V 基准稳压器。在这种情况下，每个输出晶体管由脉冲转向触发器进行交替启用。

9.3.8 输出晶体管

TL494 上有两个输出晶体管。两个晶体管都配置为集电极开路/发射极开路，每个都能够灌入或拉出高达 200mA 的电流。这些晶体管的饱和电压在共发射极配置中小于 1.3V，在发射极跟随器配置中小于 2.5V。输出具有可防止损坏的过度功耗保护功能，但对电流的限制不足够，因此无法用作电流源输出。

9.4 器件功能模式

当 OUTPUT CTRL 引脚连接到接地端时，TL494 以单端或并行模式运行。当 OUTPUT CTRL 引脚连接到 V_{REF} 时，TL494 以正常的推挽模式运行。

Copyright © 2022 Texas Instruments Incorporated

10 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

10.1 应用信息

以下设计示例使用 TL494 来创建 5V/10A 电源。此应用取自应用手册 SLVA001。

10.2 典型应用

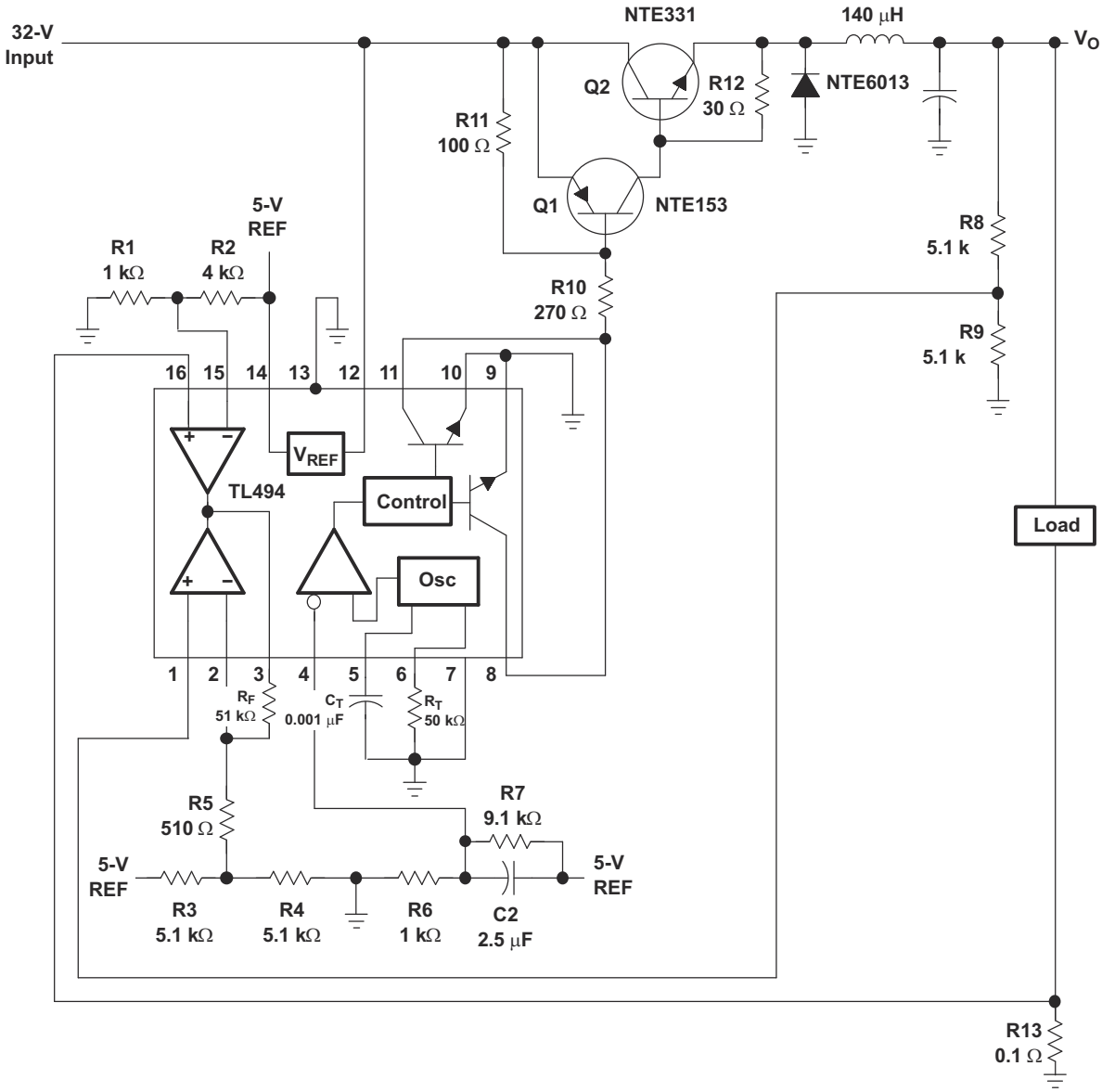


图 10-1. 开关和控制部分

10.2.1 设计要求

- V_I = 32V
- V_O = 5V

- I_O = 10A
- f_{OSC} = 20kHz 开关频率
- V_R = 20mV 峰-峰值 (V_{RIPPLE})
- ΔI_L = 1.5A 电感器电流变化

10.2.2 详细设计过程

10.2.2.1 输入电源

此电源的 32V 直流电源使用额定功率为 75VA 的 120V 输入、24V 输出变压器。24V 次级绕组依次向一个全波桥式整流器、一个限流电阻器 (0.3Ω) 和两个滤波电容器供电（请参阅图 10-2）。

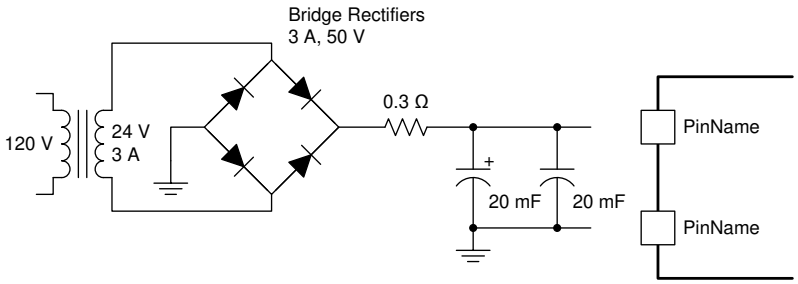


图 10-2. 输入电源

输出电流和电压由方程式 6 和方程式 7 确定：

$$V_{RECTIFIER} = V_{SECONDARY} \times \sqrt{2} = 24\,V \times \sqrt{2} = 34\,V \tag{6}$$

$$I_{RECTIFIER(AVG)} \approx \frac{V_O}{V_I} \times I_O \approx \frac{5\,V}{32\,V} \times 10\,A = 1.6\,A \tag{7}$$

3A/50V 全波桥式整流器满足这些计算条件。图 10-1 所示为开关和控制部分。

10.2.2.2 控制电路

10.2.2.2.1 振荡器

将外部电容器和电阻器连接到引脚 5 和 6 可控制 TL494 振荡器频率。振荡器设置为在 20kHz 下运行，并会使用由方程式 8 和方程式 9 计算出的元件值：

$$f_{OSC} = \frac{1}{R_T \times C_T} \tag{8}$$

选择 C_T = 0.001 μF 并计算 R_T：

$$R_T = \frac{1}{f_{OSC} \times C_T} = \frac{1}{(20 \times 10^3) \times (0.001 \times 10^{-6})} = 50\ k\Omega \tag{9}$$

10.2.2.2.2 误差放大器

误差放大器将 5V 输出的样本与基准进行比较，并调节 PWM 以保持恒定的输出电流（请参阅图 10-3）。

Copyright © 2022 Texas Instruments Incorporated

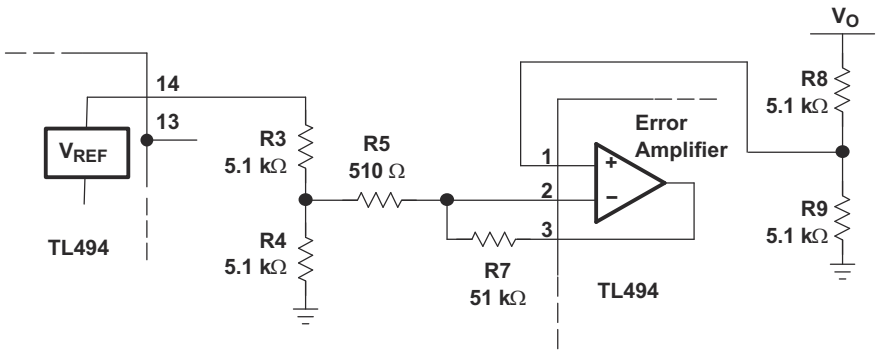


图 10-3. 误差放大器部分

TL494 内部 5V 基准电压由 R3 和 R4 分压为 2.5V。输出电压误差信号也由 R8 和 R9 分压为 2.5V。如果必须将输出电压精确调节到 5.0V，则可以使用 10kΩ 电位器代替 R8 进行调节。

为了增加误差放大器电路的稳定性，误差放大器的输出通过 R_T 反馈到反相输入端，从而将增益降低到 101。

10.2.2.2.3 限流放大器

该电源设计为具有 10A 负载电流和 1.5A 的 I_L 摆幅，因此，短路电流应为：

$$I_{SC} = I_O + \frac{I_L}{2} = 10.75\,A \tag{10}$$

图 10-4 所示为限流电路。

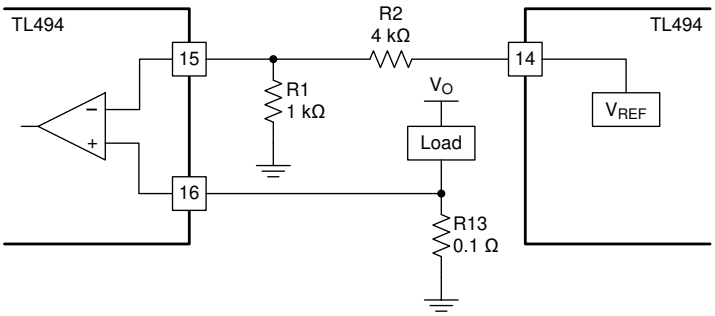


图 10-4. 限流电路

电阻 R1 和 R2 在限流放大器的反相输入端设置大约 1V 的基准电压。电阻 R13 与负载串联，当负载电流达到 10A 时，会给限流放大器的非反相端子施加 1V 电压。输出脉宽会相应减小。使用方程式 11 可计算出 R13 的值。

$$R13 = \frac{1V}{10\,A} = 0.1\Omega \tag{11}$$

10.2.2.2.4 软启动和死区时间

为了减轻启动时开关晶体管上的应力，必须降低输出滤波电容器充电时出现的启动浪涌。由于可以进行死区时间控制，软启动电路的实现相对简单（请参阅图 10-5）。

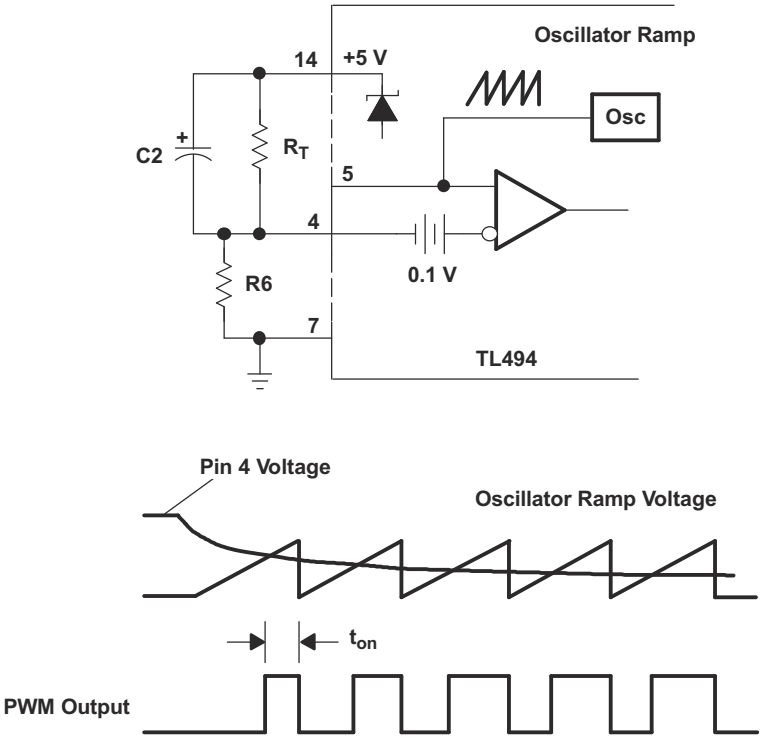


图 10-5. 软启动电路

软启动电路通过将负斜率波形施加到死区时间控制输入端（引脚 4），可让输出端的脉宽缓慢增加（请参阅图 10-5）。

最初，电容器 C2 强制死区时间控制输入跟随 5V 稳压器，从而禁用输出（100% 死区时间）。随着电容器通过 R6 进行充电，输出脉宽会缓慢增加，直到控制环路接受指令为止。当 R6 和 R7 的电阻比为 1:10 时，启动后引脚 4 的电压为 0.1 × 5V，即 0.5V。

软启动时间通常在 25 到 100 个时钟周期的范围内。如果选择 20kHz 开关速率下的 50 个时钟周期，则软启动时间为：

$$t = \frac{1}{f} = \frac{1}{20\,\text{kHz}} = 50\,\mu\text{s per clock cycle} \tag{12}$$

然后，通过以下公式计算电容器的容值：

$$C2 = \frac{\text{soft} - \text{start time}}{R6} = \frac{50\,\mu\text{s} \times 50\,\text{cycles}}{1\,\text{k}\Omega} = 2.5\,\mu\text{F} \tag{13}$$

这有助于消除控制电路在通电时可能产生的任何错误信号。

Copyright © 2022 Texas Instruments Incorporated

10.2.2.3 电感器计算

使用的开关电路如图 39 所示。

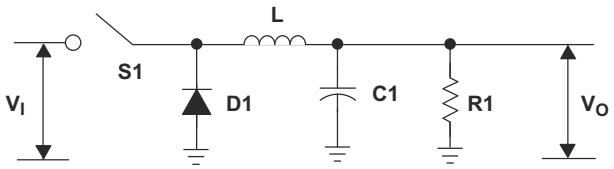


图 10-6. 开关电路

所需电感器 (L) 尺寸为：

d = duty cycle = V_O/V_I = 5V/32V = 0.156

f = 20kHz (design objective)

t_{on} = time on (S1 closed) = (1/f) × d = 7.8 μs

t_{off} = time off (S1 open) = (1/f) – ton = 42.2 μs

L ≥ $(V_I - V_O) \times t_{on}/\Delta I_L$

≥ [(32V – 5V) × 7.8 μs]/1.5A

≥ 140.4 μH

10.2.2.4 输出电容计算

计算出滤波电感后，应计算输出滤波电容的值以满足输出纹波要求。电解电容可以建模为电感、电阻和电容的串联结果。为了提供良好的滤波，纹波频率必须远低于让串联电感变得重要的频率。因此，两个相关组件是电容和有效串联电阻 (ESR)。根据指定的峰-峰值纹波电压和峰-峰值纹波电流之间的关系可计算得出最大 ESR。

$$ESR(max) = \frac{\Delta V_{O(ripple)}}{\Delta I_L} = \frac{V}{1.5\,A} \approx 0.067\,\Omega \tag{14}$$

若要计算将 V_O 纹波电压保持在低于 100mV 设计目标所需的 C3 最小电容，需使用方程式 15：

$$C3 = \frac{\Delta I_L}{8f\,\Delta V_O} = \frac{1.5\,A}{8 \times 20 \times 10^3 \times 0.1\,V} = 94\,\mu F \tag{15}$$

这种情况下可选择 220mF、60V 电容器，因为它的最大 ESR 为 0.074Ω，最大纹波电流为 2.8A。

10.2.2.5 晶体管电源开关计算

晶体管电源开关由 NTE153 pnp 驱动晶体管和 NTE331 npn 输出晶体管构成。这两个电源器件以 pnp 混合达林顿电路配置进行连接（请参阅图 10-7）。

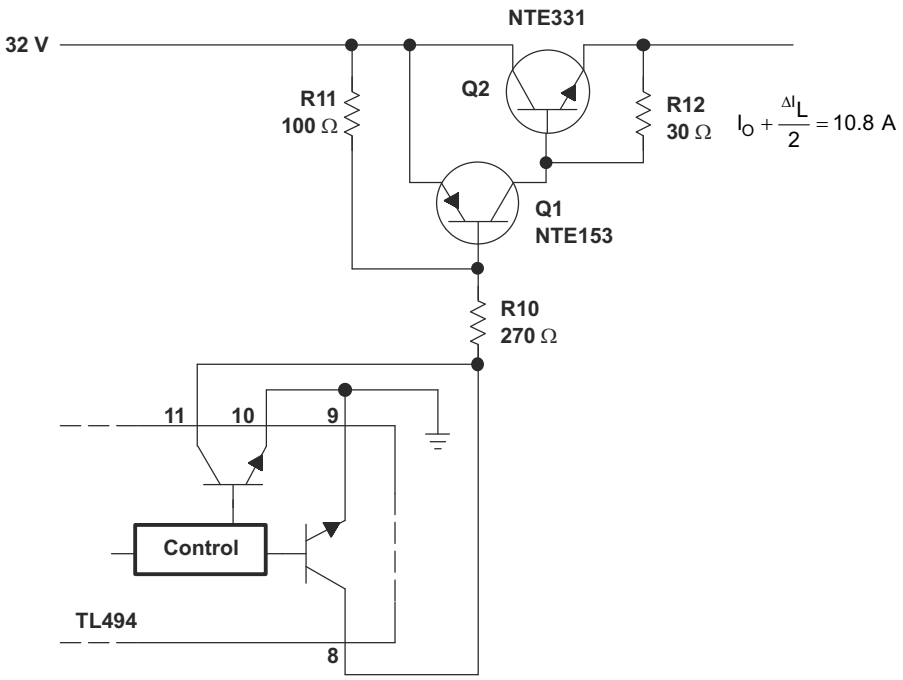


图 10-7. 电源开关部分

混合达林顿电路必须在最大输出电流 $I_O + \Delta I_L/2$（即 10.8A）下达到饱和。10.8A 时的达林顿 h_{FE} 必须足够高，不能超过 TL494 的 250mA 最大输出集电极电流。根据已发布的 NTE153 和 NTE331 规格，通过方程式 16 到方程式 18 计算出所需的电源开关最小驱动电流为 144mA：

$$h_{FE}(Q1) \text{ at } I_C \text{ of } 3\,A = 15 \tag{16}$$

$$h_{FE}(Q2) \text{ at } I_C \text{ of } 10.0\,A = 5 \tag{17}$$

$$i_B \geq \frac{I_O + \frac{I_L}{2}}{h_{FE}(Q2) \times h_{FE}(Q1)} \geq 144\,mA \tag{18}$$

R10 的值由下式计算：

$$R10 \leq \frac{V_I - \left[V_{BE}(Q1) + V_{CE}(TL494)\right]}{i_B} = \frac{32 - (1.5 + 0.7)}{0.144}$$

$$R10 \leq 207\,\Omega \tag{19}$$

根据这些计算的结果，为 R10 选择的是最接近的标准电阻值 220Ω。电阻 R11 和 R12 在关闭时允许开关晶体管中的载流子放电。

此处说明的电源展示了 TL494 PWM 控制电路的灵活性。这个电源设计演示了 TL494 提供的许多电源控制方法，以及控制电路的多功能性。

Copyright © 2022 Texas Instruments Incorporated

10.2.3 应用输出特性曲线

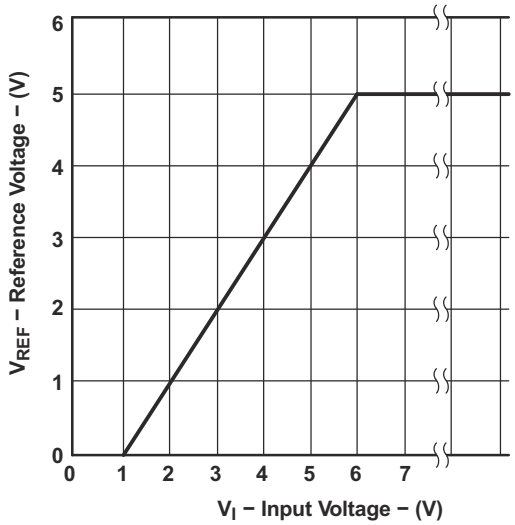


图 10-8. 基准电压与输入电压间的关系

11 电源相关建议

TL494 可在 7V 至 40V 的输入电源电压范围内工作，该输入电源必须经过良好调节。如果输入电源距离这个器件超过几英寸，那么除了陶瓷旁路电容器之外可能还需要额外的大容量电容。典型的选择是容值为 47 μF 的钽电容器，但是这可能会因输出功率的不同而有所不同。

12 布局

12.1 布局指南

始终尝试使用具有铁氧体型闭合磁芯的低 EMI 电感器。例如，可使用环形和封装的 E 磁芯电感器。如果这些器件具有低 EMI 特性并且远离低功率迹线和组件，则可使用开放磁芯。如果使用开放磁芯，也要使磁极垂直于 PCB。棒状磁芯通常会发出极不理想的噪声。

12.1.1 反馈布线

尽量使反馈迹线远离电感器和噪声电源迹线。还应让反馈迹线尽可能直且稍宽一些。这两者之间有时需要权衡，但两者中更关键的是要使其远离电感器 EMI 和其他噪声源。在 PCB 与电感器相对的一侧铺设反馈迹线，并使用接地平面将两者分开。

12.1.2 输入/输出电容器

当使用低值陶瓷输入滤波电容器时，应将其放在尽可能靠近 IC VCC 引脚的位置。这样将尽可能多地消除迹线电感效应，并为内部 IC 轨提供更齐整的电压电源。一些设计还需要使用从输出端连接到反馈引脚的前馈电容器，这通常是为了确保稳定性。因此，该器件也应尽可能靠近 IC 放置。使用表面贴装电容器还可以减少引线长度，并尽量避免通孔器件产生的噪声耦合到有效天线中。

12.1.3 补偿元件

用于提高稳定性的外部补偿元件也应靠近 IC 放置。出于对滤波电容器的相同原因，此处也建议使用表面贴装元件。这些元件也不应放在非常靠近电感器的位置。

12.1.4 迹线和接地平面

- 使所有电源（大电流）迹线尽可能短、直且宽。在标准 PCB 板上，最佳做法是使迹线的绝对最小值为每安培 15mil (0.381mm)。
- 电感器、输出电容器和输出二极管应尽可能彼此靠近。这有助于减少通过电源迹线的大开关电流而产生的 EMI。 这也减少了引线电感和电阻，从而减少了产生电压误差的噪声尖峰、振铃和电阻损耗。
- IC、输入电容器、输出电容器和输出二极管（如适用）的接地应紧密相连，直接连接到接地平面。在 PCB 的两侧都布置一个接地平面也是一个好主意。这样也会通过减少接地环路误差以及吸收更多由电感器辐射的 EMI 来降低噪声。
- 对于超过两层的多层板，可以使用接地平面来将电源平面（电源迹线和元件所在的位置）和信号平面（反馈和补偿以及元件所在的位置）分开，以提高性能。
- 在多层板上，需要使用过孔来连接迹线和不同的平面。
- 如果迹线需要将大量电流从一个平面传导到另一平面，则建议每 200mA 的电流使用一个标准通孔。
- 排列组件，使得开关电流环路以同一方向旋转回流。由于开关稳压器的工作方式，有两种电源状态。一种是开关打开时的状态，另一种是开关关闭时的状态。在每个状态期间，都会有一个由当前正在传导的电源组件构成的电流环路。放置电源组件时确保在两种状态中的每一种状态下，电流环路都会以相同的方向导通。这可以防止两个半周期之间的迹线引起的磁场反转，并减少辐射的 EMI。

Copyright © 2022 Texas Instruments Incorporated

12.2 布局示例

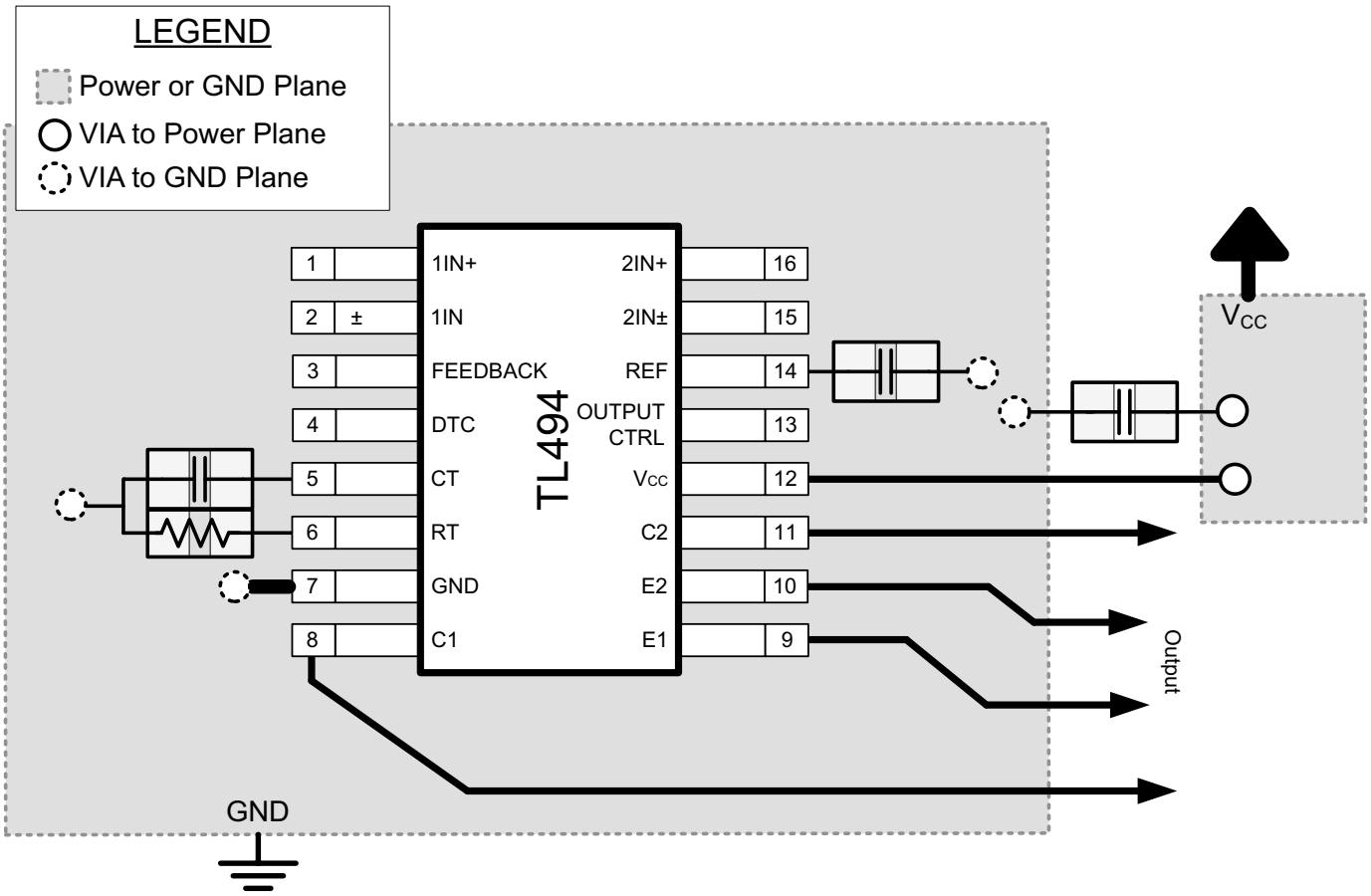


图 12-1. 非反相配置的运算放大器电路板布局

13 器件和文档支持

13.1 商标

所有商标均为其各自所有者的财产。

13.2 Electrostatic Discharge Caution

This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

13.3 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

14 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TL494CD	Obsolete	Production	SOIC (D) | 16	-	-	Call TI	Call TI	0 to 70	TL494C
TL494CDR	Active	Production	SOIC (D) | 16	2500 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	0 to 70	TL494C
TL494CDR.A	Active	Production	SOIC (D) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL494C
TL494CDRG4	Obsolete	Production	SOIC (D) | 16	-	-	Call TI	Call TI	0 to 70	TL494C
TL494CN	Active	Production	PDIP (N) | 16	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL494CN
TL494CN.A	Active	Production	PDIP (N) | 16	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL494CN
TL494CNE4	Active	Production	PDIP (N) | 16	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TL494CN
TL494CNSR	Active	Production	SOP (NS) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL494
TL494CNSR.A	Active	Production	SOP (NS) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL494
TL494CNSRG4	Active	Production	SOP (NS) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TL494
TL494CPW	Obsolete	Production	TSSOP (PW) | 16	-	-	Call TI	Call TI	0 to 70	T494
TL494CPWR	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	T494
TL494CPWR.A	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	T494
TL494ID	Obsolete	Production	SOIC (D) | 16	-	-	Call TI	Call TI	-40 to 85	TL494I
TL494IDR	Active	Production	SOIC (D) | 16	2500 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	TL494I
TL494IDR.A	Active	Production	SOIC (D) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TL494I
TL494IDRG4	Obsolete	Production	SOIC (D) | 16	-	-	Call TI	Call TI	-40 to 85	TL494I
TL494IN	NRND	Production	PDIP (N) | 16	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TL494IN
TL494IN.A	NRND	Production	PDIP (N) | 16	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TL494IN
TL494INE4	NRND	Production	PDIP (N) | 16	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TL494IN

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

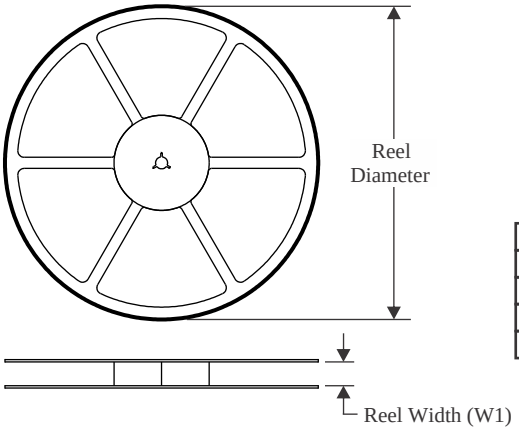
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

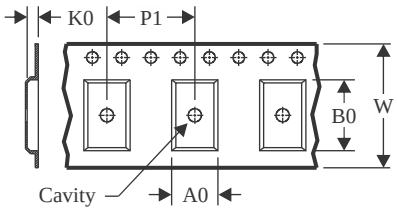
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

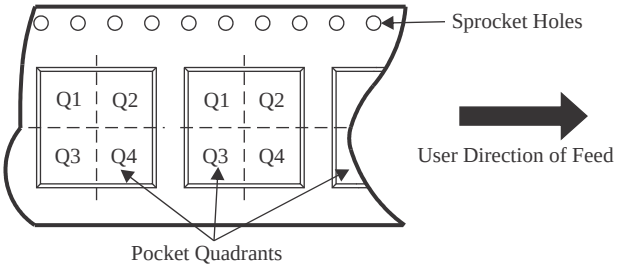


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

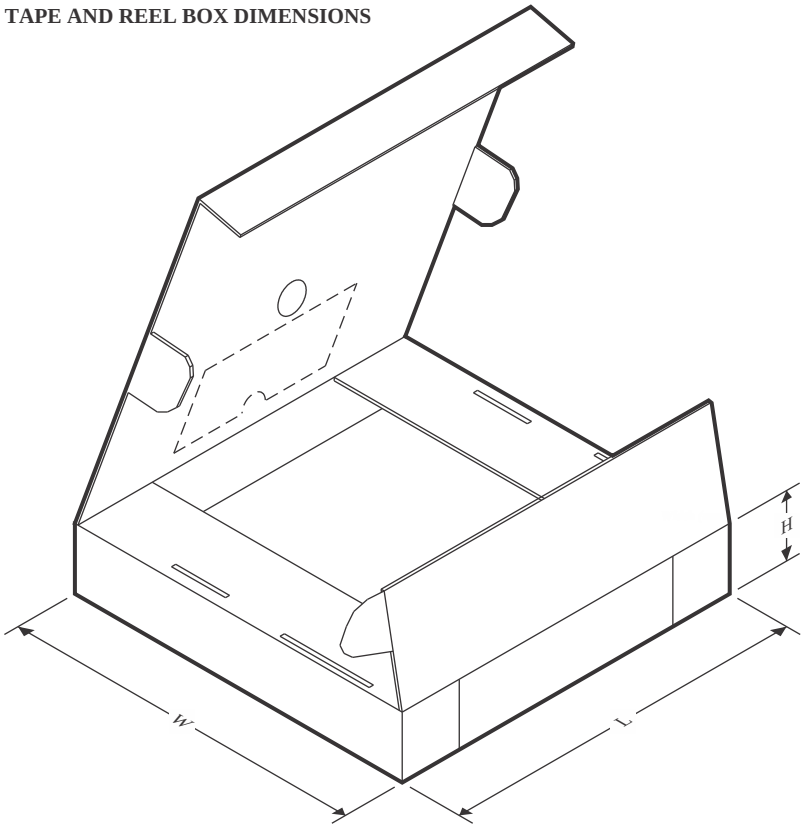
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TL494CDR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
TL494CNSR	SOP	NS	16	2000	330.0	16.4	8.45	10.55	2.5	12.0	16.2	Q1
TL494CPWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TL494IDR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1

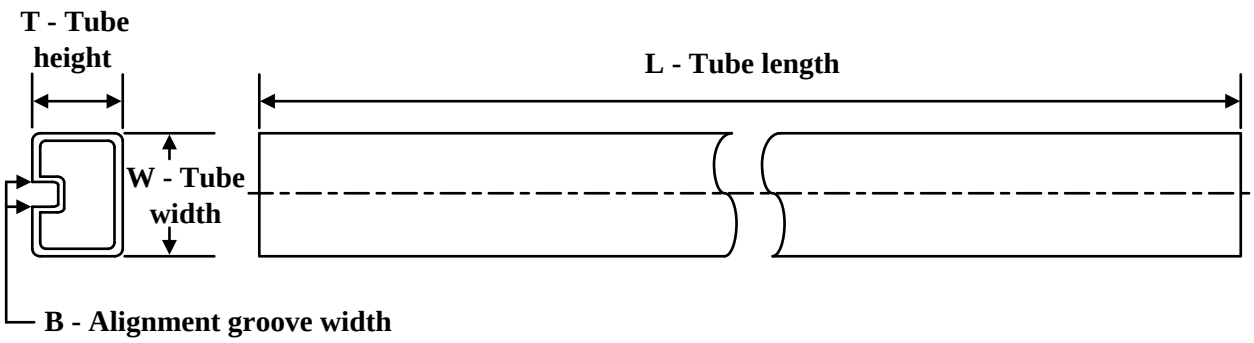
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

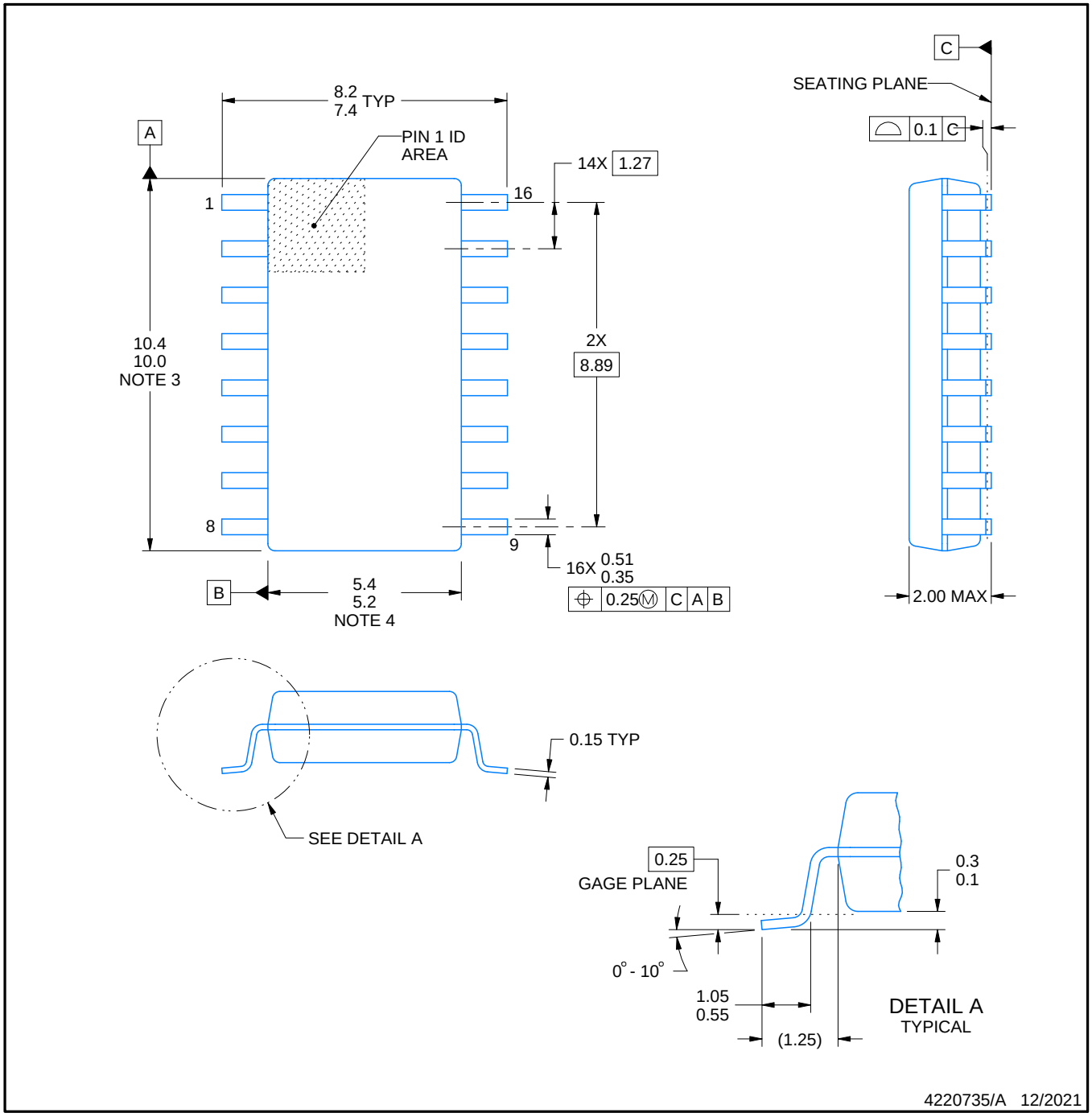
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TL494CDR	SOIC	D	16	2500	353.0	353.0	32.0
TL494CNSR	SOP	NS	16	2000	353.0	353.0	32.0
TL494CPWR	TSSOP	PW	16	2000	353.0	353.0	32.0
TL494IDR	SOIC	D	16	2500	353.0	353.0	32.0

TUBE



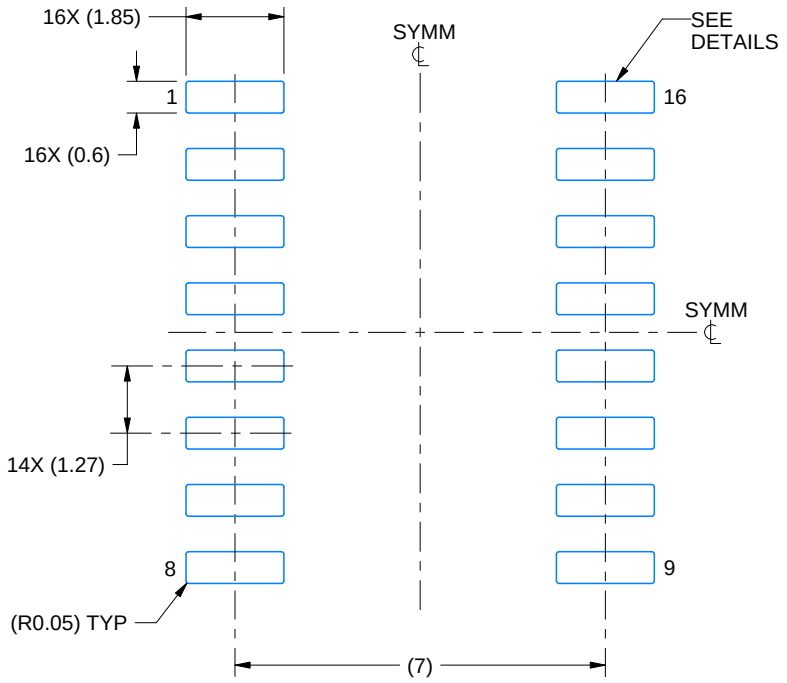
*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
TL494CN	N	PDIP	16	25	506	13.97	11230	4.32
TL494CN	N	PDIP	16	25	506	13.97	11230	4.32
TL494CN.A	N	PDIP	16	25	506	13.97	11230	4.32
TL494CN.A	N	PDIP	16	25	506	13.97	11230	4.32
TL494CNE4	N	PDIP	16	25	506	13.97	11230	4.32
TL494CNE4	N	PDIP	16	25	506	13.97	11230	4.32
TL494IN	N	PDIP	16	25	506	13.97	11230	4.32
TL494IN	N	PDIP	16	25	506	13.97	11230	4.32
TL494IN.A	N	PDIP	16	25	506	13.97	11230	4.32
TL494IN.A	N	PDIP	16	25	506	13.97	11230	4.32
TL494INE4	N	PDIP	16	25	506	13.97	11230	4.32
TL494INE4	N	PDIP	16	25	506	13.97	11230	4.32

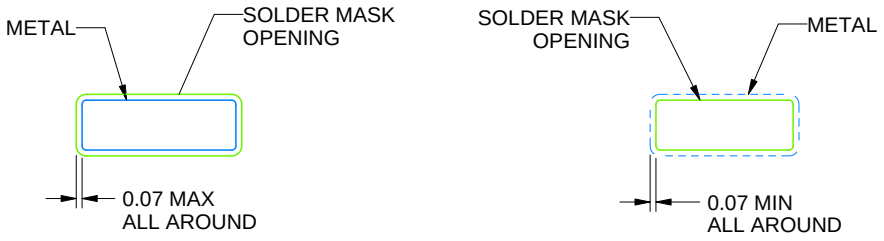


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.



LAND PATTERN EXAMPLE
SCALE:7X



NON SOLDER MASK DEFINED

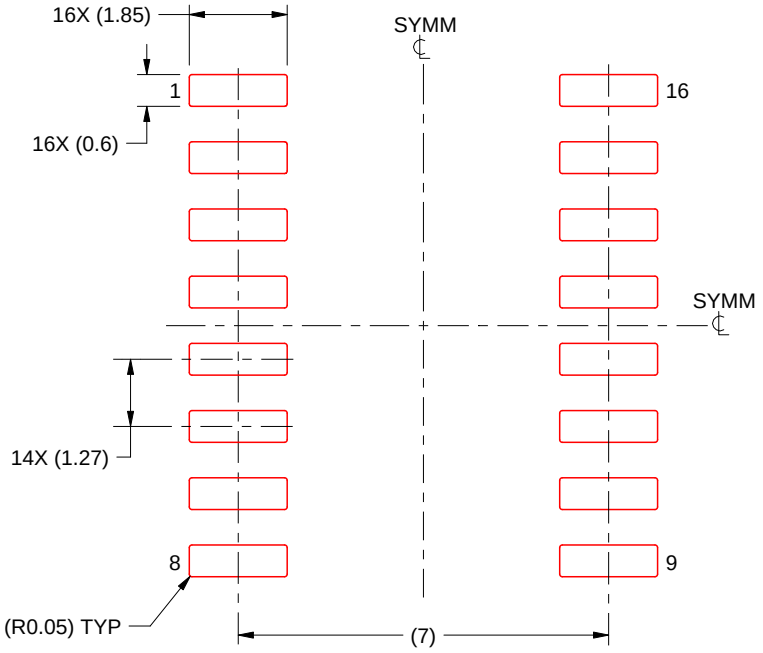
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4220735/A 12/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



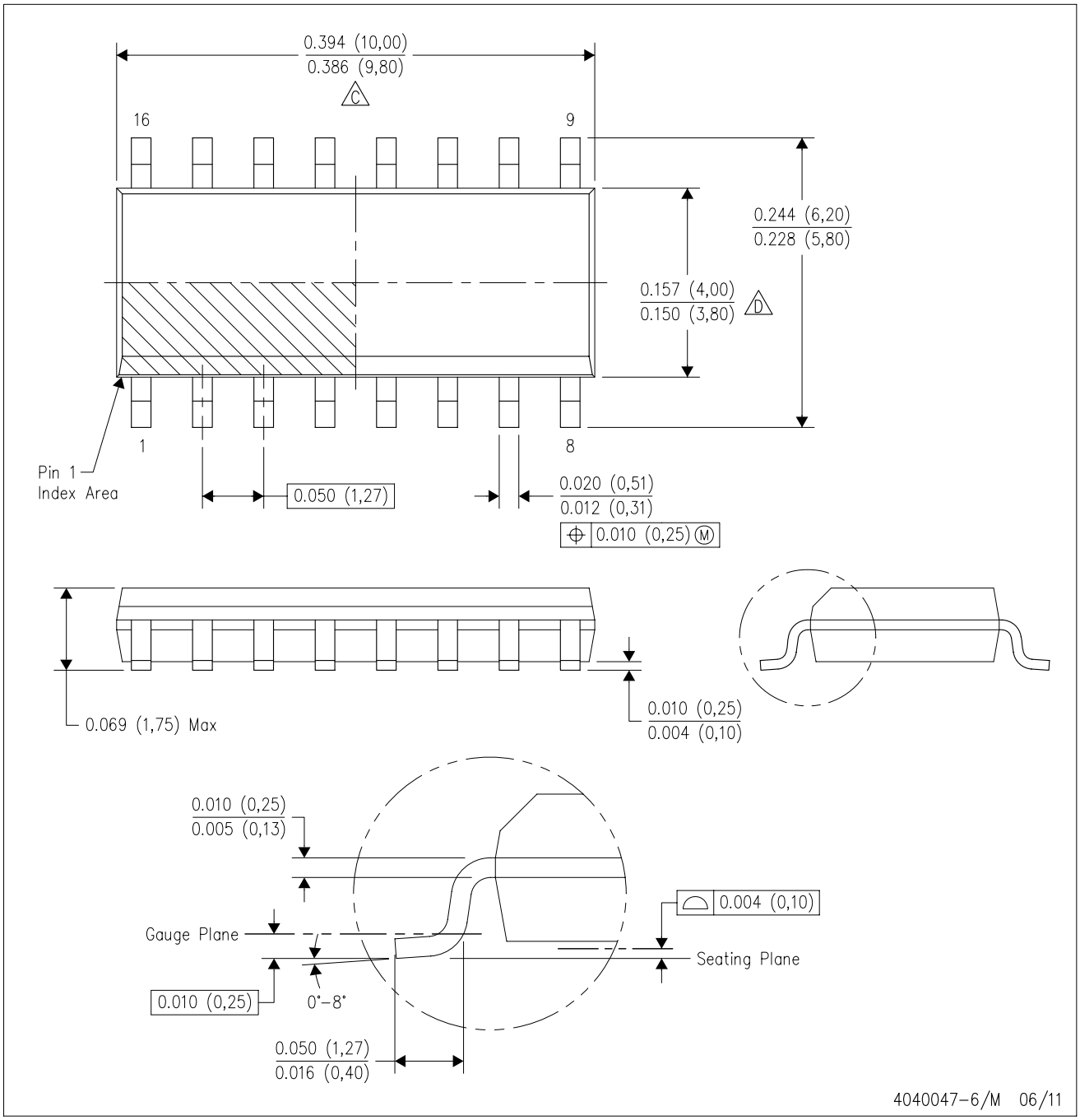
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:7X

4220735/A 12/2021

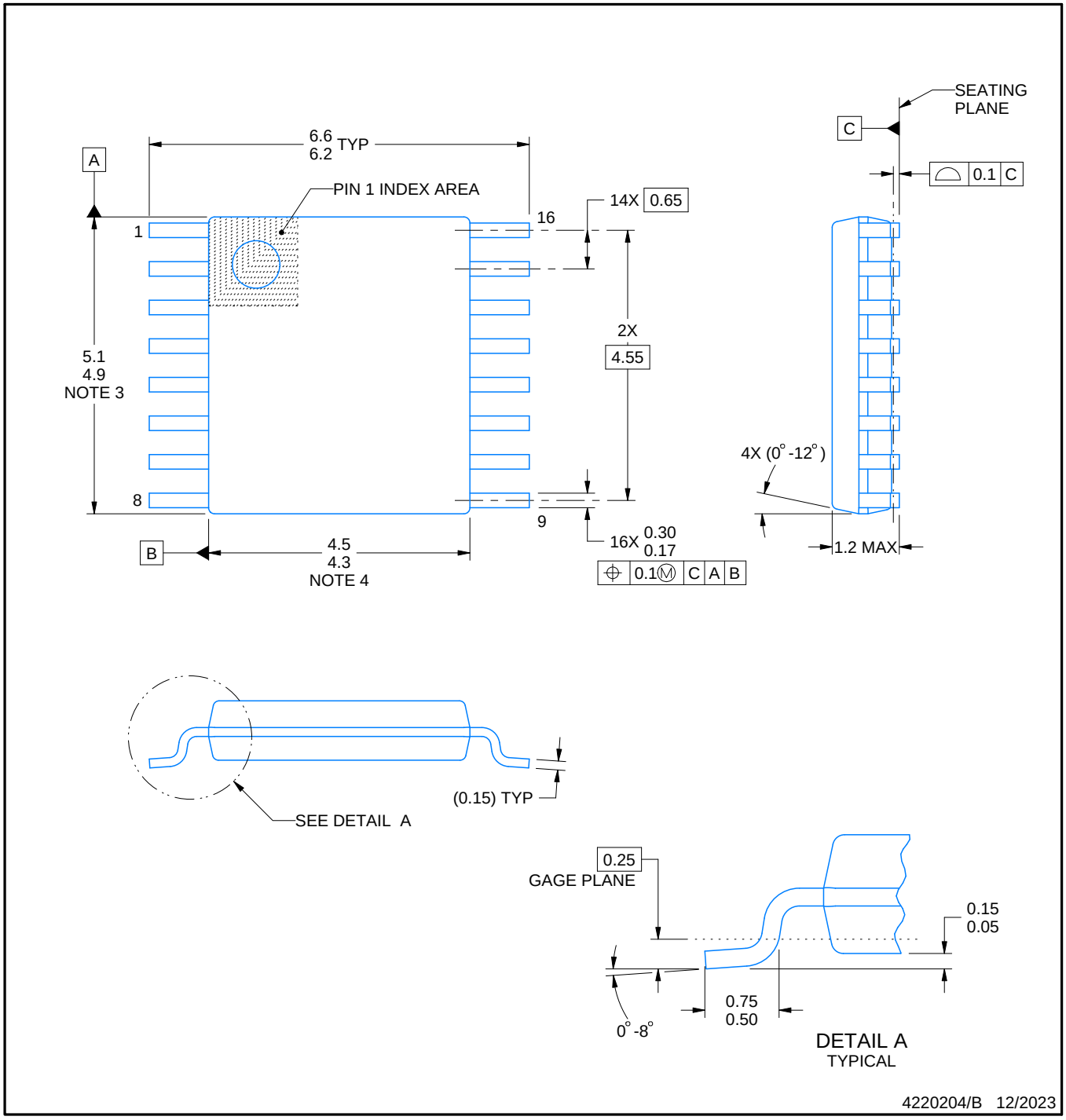
NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

D (R–PDSO–G16) PLASTIC SMALL OUTLINE

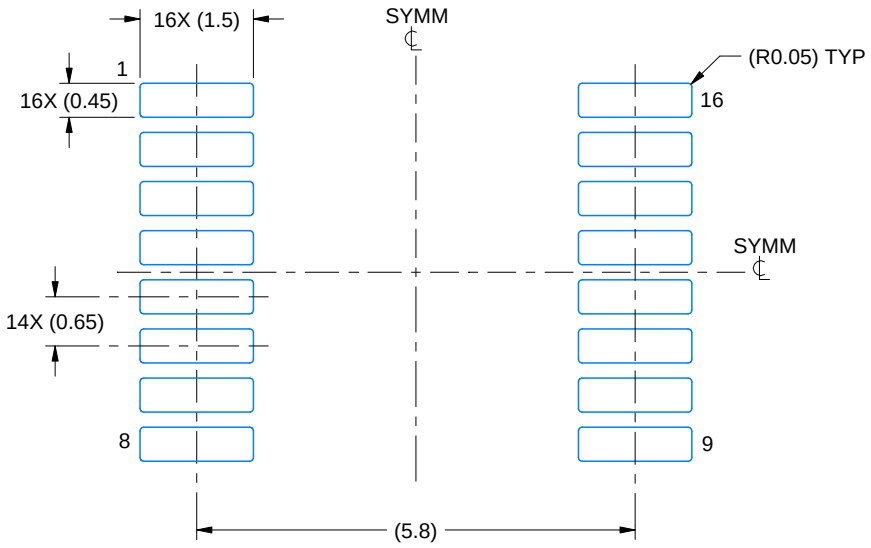


NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
E. Reference JEDEC MS–012 variation AC.



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

NON-SOLDER MASK DEFINED (PREFERRED)

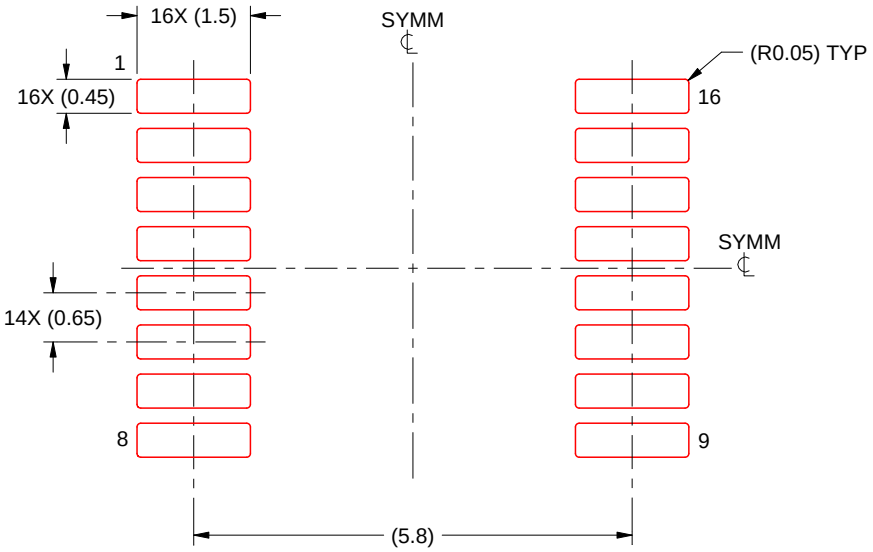
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

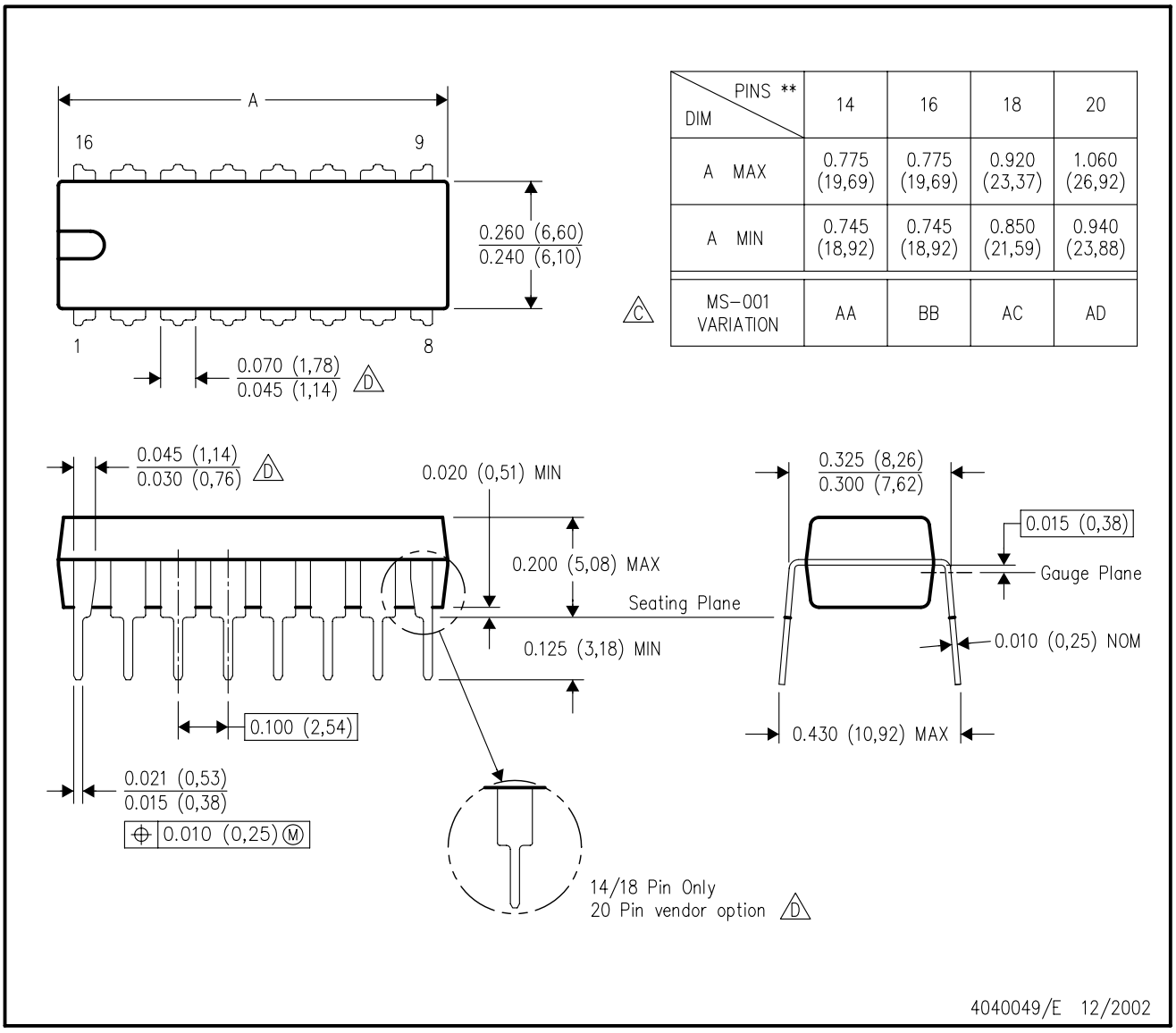
4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

N (R–PDIP–T**) PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN



DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION (C)	AA	BB	AC	AD

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月