

TL1431 精密可编程基准

1 特性

- 0.4% 初始电压容差
- $0.2\ \Omega$ 输出阻抗典型值
- 快速导通 (500ns)
- 灌电流能力 (1mA 至 100mA)
- 低基准电流 (REF)
- 可调节输出电压 ($V_{I(\text{ref})}$ 至 36V)

2 应用

- 可调节电压和电流基准
- 反激式开关模式电源 (SMPS) 中的二次侧稳压
- 齐纳二极管替代产品
- 电压监控
- 具有集成基准的比较器

3 说明

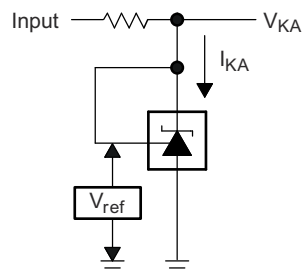
TL1431 器件是精密可编程基准，在汽车级、商用级和军事级温度范围内均可满足规定的热稳定性要求。借助两个外部电阻器，输出电压可在 $V_{I(\text{ref})}$ (约 2.5V) 和 36V 之间任意调节 (请参阅图 8-3)。该器件的输出阻抗典型值为 $0.2\ \Omega$ 。有源输出电路提供一个非常明显的接通特性，这使得此器件成为诸如板载调节、可调节电源和开关电源等应用中齐纳二极管和其它类型基准的出色替代产品。

TL1431C 可在 0°C 至 70°C 的商用级温度范围内运行。TL1431Q 可在 -40°C 至 125°C 的整个汽车级温度范围内运行。TL1431M 则可在 -55°C 至 125°C 的整个军事级温度范围内运行。

器件信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
TL1431D	SOIC (8)	3.90mm × 4.90mm
TL1431PW	TSSOP (8)	4.40mm × 3.00mm
TL1431LP	TO-92 (3)	4.83mm × 3.68mm
TL1431MJG	CDIP (8)	9.58mm × 6.67mm
TL1431MFK	LCCC (20)	8.89mm × 8.89mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



Copyright © 2016, Texas Instruments Incorporated

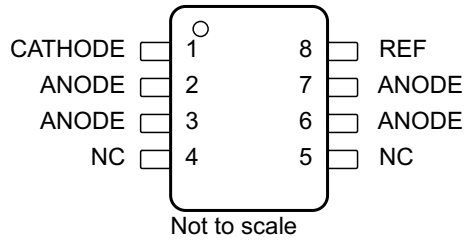
简化版原理图



内容

1 特性	1	8 应用和实施	15
2 应用	1	8.1 应用信息.....	15
3 说明	1	8.2 典型应用.....	15
4 引脚配置和功能	3	8.3 系统示例.....	17
5 规格	4	9 电源相关建议	20
5.1 绝对最大额定值.....	4	10 布局	20
5.2 TL1431C/TL1431Q 的 ESD 等级.....	4	10.1 布局指南.....	20
5.3 建议运行条件.....	4	10.2 布局示例.....	20
5.4 热性能信息.....	4	11 器件和文档支持	21
5.5 电气特性 - TL1431C.....	5	11.1 第三方产品免责声明.....	21
5.6 电气特性 - TL1431Q.....	6	11.2 文档支持.....	21
5.7 电气特性 - TL1431M.....	7	11.3 接收文档更新通知.....	21
5.8 典型特性.....	8	11.4 支持资源.....	21
6 参数测量信息	10	11.5 商标.....	21
7 详细说明	12	11.6 静电放电警告.....	21
7.1 概述.....	12	11.7 术语表.....	21
7.2 功能方框图.....	12	12 修订历史记录	22
7.3 特性说明.....	13	13 机械、封装和可订购信息	22
7.4 器件功能模式.....	14		

4 引脚配置和功能



阳极端子在内部连接

图 4-1. D 封装 8 引脚 SOIC 顶视图

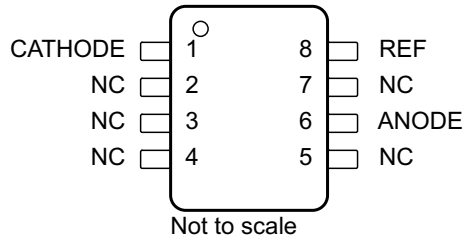


图 4-3. JG 或 PW 封装 8 引脚 CDIP 或 TSSOP 顶视图



图 4-2. LP 封装 3 引脚 TO-92 顶视图

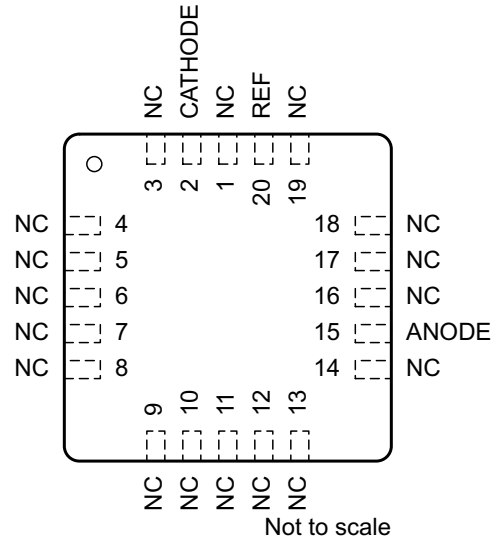


图 4-4. FK 封装 20 引脚 LCCC 顶视图

表 4-1. 引脚功能

名称	引脚				I/O	说明
	SOIC	CDIP, TSSOP	TO-92	LCCC		
ANODE	2、3、6、7	6	2	15	O	通用引脚，通常接地
CATHODE	1	1	1	2	I/O	并联电流/电压输入
REF	8	8	3	20	I	相对于公共接地的阈值
NC	4、5	2、3、4、5、7	—	1、3、4、5、6、7、8、9、10、11、12、13、14、16、17、18、19	—	无内部连接

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

	最小值	最大值	单位
阴极电压, V_{KA} ⁽²⁾		37	V
连续阴极电流, I_{KA}	-100	150	mA
基准输入电流, $I_{I(ref)}$	-0.05	10	mA
10s 内距离外壳 1.6mm (1/16 英寸) 的引线温度		260	°C
结温, T_J		150	°C
贮存温度, T_{stg}	-65	150	°C

(1) 应力超出绝对最大额定值中列出的值时可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下的器件的功能性操作以及在超出推荐的运行条件下标明的任何其它条件下的操作，在此并未说明。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 除非另有说明，否则所有电压值均以 ANODE 为基准。

5.2 TL1431C/TL1431Q 的 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

		最小值	最大值	单位
V_{KA} 阴极电压		$V_{I(ref)}$	36	V
I_{KA} 阴极电流		1	100	mA
T_A 自然通风条件下的工作温度	TL1431C	0	70	°C
	TL1431Q	-40	125	
	TL1431M	-55	125	

5.4 热性能信息

热指标 ⁽¹⁾		TL1431			TL1431M ⁽²⁾		单位
		LP (TO-92)	D (SOIC)	PW (TSSOP)	JG (CDIP)	FK (LCCC)	
		3 引脚	8 引脚	8 引脚	8 引脚	20 引脚	
$R_{\theta JA}$	结至环境热阻	157	114.7	172.4	—	—	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	80.7	59	55.2	69.7	55.5	°C/W
$R_{\theta JB}$	结至电路板热阻	—	55.4	100.8	99	54.2	°C/W
ψ_{JT}	结至顶部特征参数	24.6	12	5	—	—	°C/W
ψ_{JB}	结至电路板特征参数	136.4	54.8	99	—	—	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	—	—	—	21	9.5	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

(2) $R_{\theta JC}$ 基于 MIL-STD-883， $R_{\theta JB}$ 基于 JESD51。

5.5 电气特性 - TL1431C

在指定自然通风温度和 $I_{KA} = 10\text{mA}$ 条件下 (除非另有说明)

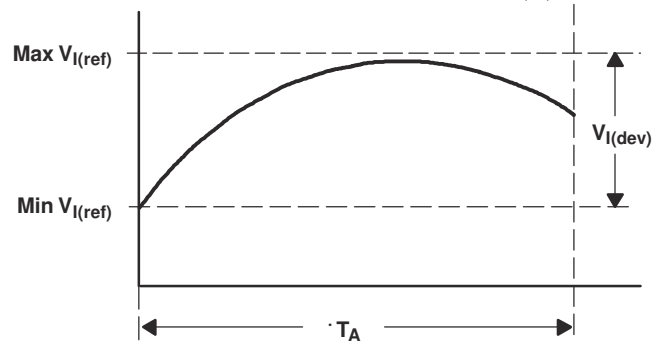
参数	测试条件	最小值	典型值	最大值	单位
$V_{I(\text{ref})}$ 基准输入电压	$V_{KA} = V_{I(\text{ref})}$ (请参阅图 6-1)	$T_A = 25^\circ\text{C}$ 2490	2500	2510	mV
		$T_A = 0^\circ\text{C}$ 至 70°C 2480		2520	
$V_{I(\text{dev})}$ 整个温度范围内的基准输入电压偏差 ⁽¹⁾	$V_{KA} = V_{I(\text{ref})}$, $T_A = 0^\circ\text{C}$ 至 70°C (请参阅图 6-1)		4	20	mV
$\frac{\Delta V_{I(\text{ref})}}{\Delta V_{KA}}$ 基准输入电压变化量与阴极电压变化量之比	$\Delta V_{KA} = 3\text{V}$ 至 36V , $T_A = 0^\circ\text{C}$ 至 70°C (请参阅图 6-2)		-1.1	-2	mV/V
$I_{I(\text{ref})}$ 基准输入电流	$R1 = 10\text{k}\Omega$, $R2 = \infty$ (请参阅图 6-2)	$T_A = 25^\circ\text{C}$ 1.5	1.5	2.5	μA
		$T_A = 0^\circ\text{C}$ 至 70°C 3			
$I_{I(\text{dev})}$ 整个温度范围内的基准输入电流偏差 ⁽¹⁾	$R1 = 10\text{k}\Omega$, $R2 = \infty$, $T_A = 0^\circ\text{C}$ 至 70°C (请参阅图 6-2)		0.2	1.2	μA
I_{min} 调节的最小阴极电流	$V_{KA} = V_{I(\text{ref})}$, $T_A = 25^\circ\text{C}$ (请参阅图 6-1)		0.45	1	mA
I_{off} 关闭状态阴极电流	$V_{KA} = 36\text{V}$, $V_{I(\text{ref})} = 0$ (请参阅图 6-3)	$T_A = 25^\circ\text{C}$ 0.18	0.18	0.5	μA
		$T_A = 0^\circ\text{C}$ 至 70°C 2			
$ z_{KA} $ 输出阻抗 ⁽²⁾	$V_{KA} = V_{I(\text{ref})}$, $f \leq 1\text{kHz}$, $I_{KA} = 1\text{mA}$ 至 100mA , $T_A = 25^\circ\text{C}$ (请参阅图 6-1)		0.2	0.4	Ω

(1) 偏差参数 $V_{I(\text{dev})}$ 和 $I_{I(\text{dev})}$ 是指在额定温度范围内获得的最大和最小值之间的差异。基准输入电压的平均全范围温度系数 $\alpha_{V_{I(\text{ref})}}$ 定义为：

$$\left| \alpha_{V_{I(\text{ref})}} \right| \left(\frac{\text{ppm}}{^\circ\text{C}} \right) = \frac{\left(\frac{V_{I(\text{dev})}}{V_{I(\text{ref})} \text{ at } 25^\circ\text{C}} \right) \times 10^6}{T_A}$$

where:

ΔT_A is the rated operating temperature range of the device.



$\alpha_{V_{I(\text{ref})}}$ 可能是正数，也可能是负数，具体取决于较低温度条件下出现的是最小 $V_{I(\text{ref})}$ 还是最大 $V_{I(\text{ref})}$ 。

(2) 输出阻抗定义如下： $|z_{KA}| = \frac{\Delta V_{KA}}{\Delta I_{KA}}$

当器件在配备两个外部电阻器的情况下运行时 (请参阅图 2)，电路的总动态阻抗为： $|z'| = \frac{\Delta V}{\Delta I}$ ，约等于 $|z_{KA}| \left(1 + \frac{R1}{R2} \right)$ 。

5.6 电气特性 - TL1431Q

在指定自然通风温度和 $I_{KA} = 10\text{mA}$ 条件下 (除非另有说明)

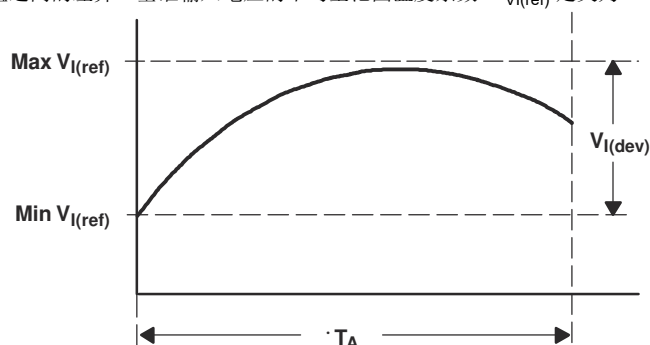
参数		测试条件		最小值	典型值	最大值	单位
V _{I(ref)}	基准输入电压	V _{KA} = V _{I(ref)} (请参阅图 6-1)	T _A = 25°C	2490	2500	2510	mV
			T _A = -40°C 至 125°C	2470		2530	
V _{I(dev)}	整个温度范围内的基准输入电压偏差 (1)	V _{KA} = V _{I(ref)} , T _A = - 40°C 至 125°C (请参阅图 6-1)			17	55	mV
$\frac{\Delta V_{I(ref)}}{\Delta V_{KA}}$	基准输入电压变化量与阴极电压变化量之比	ΔV_{KA} = 3V 至 36V, T _A = - 40°C 至 125°C (请参阅图 6-2)			-1.1	-2	mV/V
I _{I(ref)}	基准输入电流	R1 = 10k Ω , R2 = ∞ (请参阅图 6-2)	T _A = 25°C		1.5	2.5	μA
			T _A = -40°C 至 125°C			4	
I _{I(dev)}	整个温度范围内的基准输入电流偏差 (1)	R1 = 10k Ω , R2 = ∞ , T _A = - 40°C 至 125°C (请参阅图 6-2)			0.5	2	μA
I _{min}	调节的最小阴极电流	V _{KA} = V _{I(ref)} , T _A = 25°C (请参阅图 6-1)			0.45	1	mA
I _{off}	关闭状态阴极电流	V _{KA} = 36V, V _{I(ref)} = 0 (请参阅图 6-3)	T _A = 25°C		0.18	0.5	μA
			T _A = -40°C 至 125°C			2	
z _{KA}	输出阻抗(2)	V _{KA} = V _{I(ref)} , f ≤ 1kHz , I _{KA} = 1mA 至 100mA, T _A = 25°C (请参阅图 6-1)			0.2	0.4	Ω

(1) 偏差参数 $V_{I(\text{dev})}$ 和 $I_{I(\text{dev})}$ 是指在额定温度范围内获得的最大和最小值之间的差异。基准输入电压的平均全范围温度系数 $\alpha_{V_{I(\text{ref})}}$ 定义为：

$$\left| \alpha_{V_{I(\text{ref})}} \right| \left(\frac{\text{ppm}}{^\circ\text{C}} \right) = \frac{\left(\frac{V_{I(\text{dev})}}{V_{I(\text{ref})} \text{ at } 25^\circ\text{C}} \right) \times 10^6}{T_A}$$

where:

ΔT_A is the rated operating temperature range of the device.



$\alpha_{V_{I(\text{ref})}}$ 可能是正数，也可能是负数，具体取决于较低温度条件下出现的是最小 $V_{I(\text{ref})}$ 还是最大 $V_{I(\text{ref})}$ 。

(2) 输出阻抗定义如下： $|z_{KA}| = \frac{\Delta V_{KA}}{\Delta I_{KA}}$

当器件在配备两个外部电阻器的情况下运行时 (请参阅图 2)，电路的总动态阻抗为： $|z'| = \frac{\Delta V}{\Delta I}$ ，约等于 $|z_{KA}| \left(1 + \frac{R1}{R2} \right)$ 。

5.7 电气特性 - TL1431M

在指定自然通风温度和 $I_{KA} = 10\text{mA}$ 条件下 (除非另有说明)

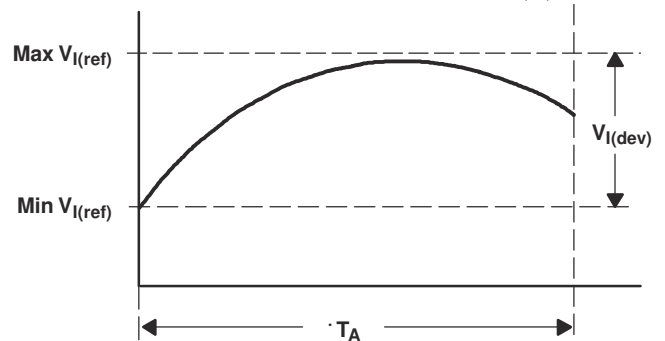
参数	测试条件	最小值	典型值	最大值	单位
$V_{I(\text{ref})}$ 基准输入电压	$V_{KA} = V_{I(\text{ref})}$ (请参阅图 6-1)	$T_A = 25^\circ\text{C}$ 2475	2500	$T_A = 25^\circ\text{C}$ 2540	mV
		$T_A = -55^\circ\text{C}$ 至 125°C 2460		2550	
$V_{I(\text{dev})}$ 整个温度范围内的基准输入电压偏差 (1)	$V_{KA} = V_{I(\text{ref})}$, $T_A = -55^\circ\text{C}$ 至 125°C (请参阅图 6-1)		17	55 ⁽²⁾	mV
$\frac{\Delta V_{I(\text{ref})}}{\Delta V_{KA}}$ 基准输入电压变化量与阴极电压变化量之比	$\Delta V_{KA} = 3\text{V}$ 至 36V , $T_A = -55^\circ\text{C}$ 至 125°C (请参阅图 6-2)		-1.1	-2	mV/V
$I_{I(\text{ref})}$ 基准输入电流	$R1 = 10\text{k}\Omega$, $R2 = \infty$ (请参阅图 6-2)	$T_A = 25^\circ\text{C}$ 1.5	2.5	$T_A = 25^\circ\text{C}$ 5	μA
		$T_A = -55^\circ\text{C}$ 至 125°C			
$I_{I(\text{dev})}$ 整个温度范围内的基准输入电流偏差 (1)	$R1 = 10\text{k}\Omega$, $R2 = \infty$, $T_A = -55^\circ\text{C}$ 至 125°C (请参阅图 6-2)		0.5	3 ⁽²⁾	μA
I_{min} 调节的最小阴极电流	$V_{KA} = V_{I(\text{ref})}$, $T_A = 25^\circ\text{C}$ (请参阅图 6-1)		0.45	1	mA
I_{off} 关闭状态阴极电流	$V_{KA} = 36\text{V}$, $V_{I(\text{ref})} = 0$ (请参阅图 6-3)	$T_A = 25^\circ\text{C}$ 0.18	0.5	$T_A = 25^\circ\text{C}$ 2	μA
		$T_A = -55^\circ\text{C}$ 至 125°C			
$ z_{KA} $ 输出阻抗 ⁽³⁾	$V_{KA} = V_{I(\text{ref})}$, $f \leq 1\text{kHz}$, $I_{KA} = 1\text{mA}$ 至 100mA , $T_A = 25^\circ\text{C}$ (请参阅图 6-1)		0.2	0.4	Ω

(1) 偏差参数 $V_{I(\text{dev})}$ 和 $I_{I(\text{dev})}$ 是指在额定温度范围内获得的最大和最小值之间的差异。基准输入电压的平均全范围温度系数 $\alpha_{V_{I(\text{ref})}}$ 定义为：

$$\left| \alpha_{V_{I(\text{ref})}} \right| \left(\frac{\text{ppm}}{^\circ\text{C}} \right) = \frac{\left(\frac{V_{I(\text{dev})}}{V_{I(\text{ref})} \text{ at } 25^\circ\text{C}} \right) \times 10^6}{T_A}$$

where:

ΔT_A is the rated operating temperature range of the device.



$\alpha_{V_{I(\text{ref})}}$ 可能是正数，也可能是负数，具体取决于较低温度条件下出现的是最小 $V_{I(\text{ref})}$ 还是最大 $V_{I(\text{ref})}$ 。

(2) 对于符合 MIL-PRF-38535 标准的产品，此参数未经量产测试。

(3) 输出阻抗定义如下： $|z_{KA}| = \frac{\Delta V_{KA}}{\Delta I_{KA}}$

当器件在配备两个外部电阻器的情况下运行时 (请参阅图 2)，电路的总动态阻抗为： $|z'| = \frac{\Delta V}{\Delta I}$ ，约等于 $|z_{KA}| \left(1 + \frac{R1}{R2} \right)$ 。

5.8 典型特性

高温和低温下的数据仅适用于各种器件在自然通风条件下的推荐工作温度范围内。

表 5-1. 图形表

图形	图表
基准电压与自然通风温度之间的关系	图 5-1
基准电流与自然通风条件下温度之间的关系	图 5-2
阴极电流与阴极电压之间的关系	图 5-3、图 5-4
关闭状态阴极电流与自然通风条件下的温度之间的关系	图 5-5
基准电压变化量与阴极电压变化量之比与自然通风条件下的温度之间的关系	图 5-6
等效输入噪声电压与频率之间的关系	图 5-7
10 秒周期内的等效输入噪声电压	图 5-8
小信号电压放大与频率之间的关系	图 5-9
基准阻抗与频率之间的关系	图 5-10
脉冲响应	图 5-11
稳定性边界条件	图 5-12

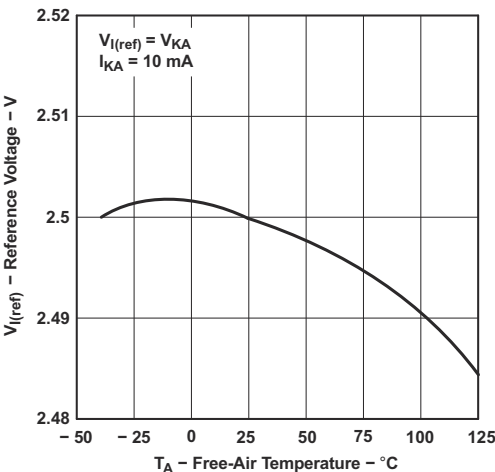


图 5-1. 基准电压与自然通风温度之间的关系

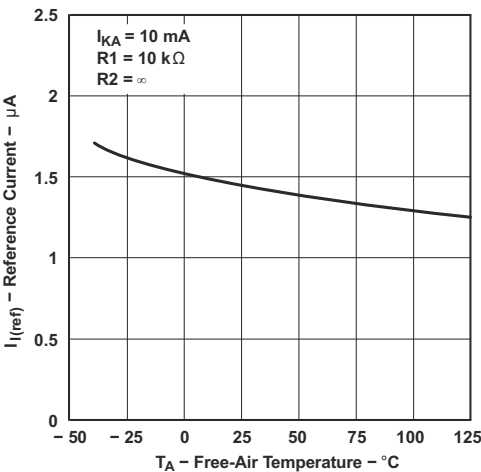


图 5-2. 基准电流与自然通风温度之间的关系

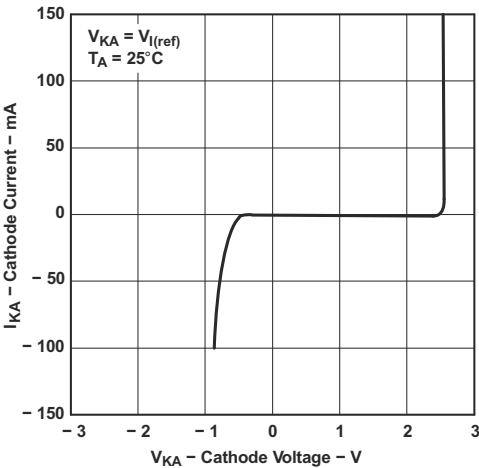


图 5-3. 阴极电流与阴极电压之间的关系

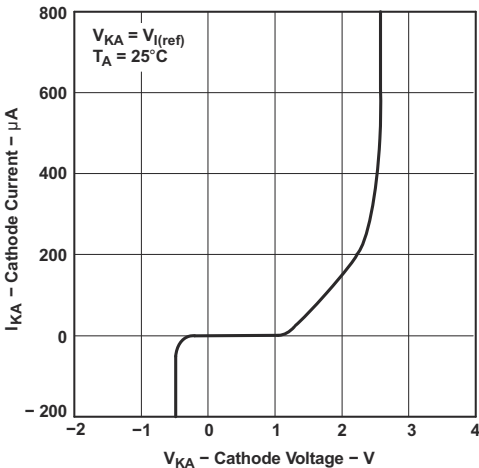


图 5-4. 阴极电流与阴极电压之间的关系

5.8 典型特性 (续)

高温和低温下的数据仅适用于各种器件在自然通风条件下的推荐工作温度范围内。

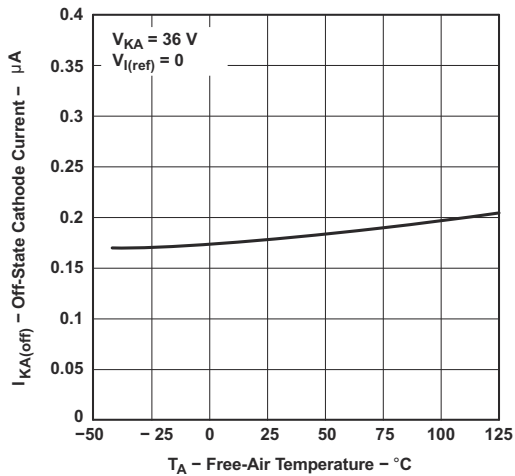


图 5-5. 关闭状态阴极电流与自然通风条件下的温度之间的关系

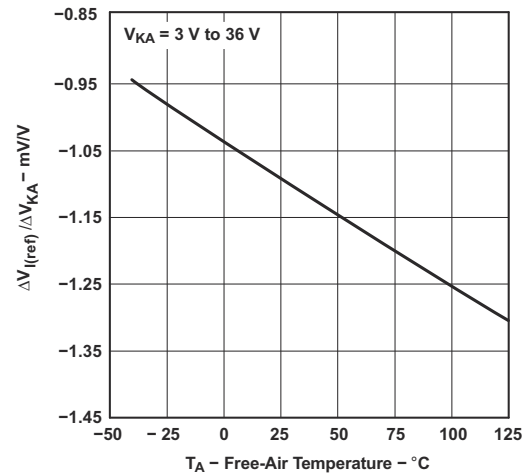


图 5-6. 基准电压变化量与阴极电压变化量之比与自然通风条件下的温度之间的关系

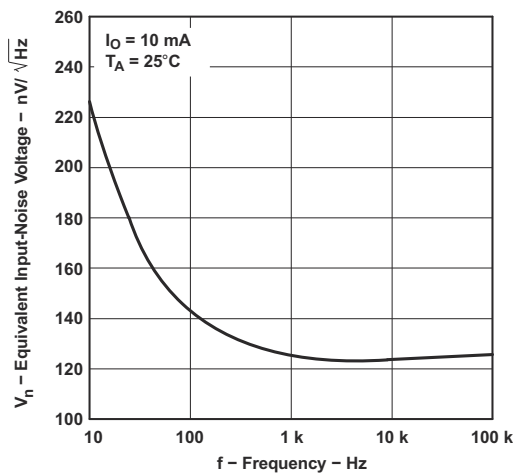


图 5-7. 等效输入噪声电压与频率之间的关系

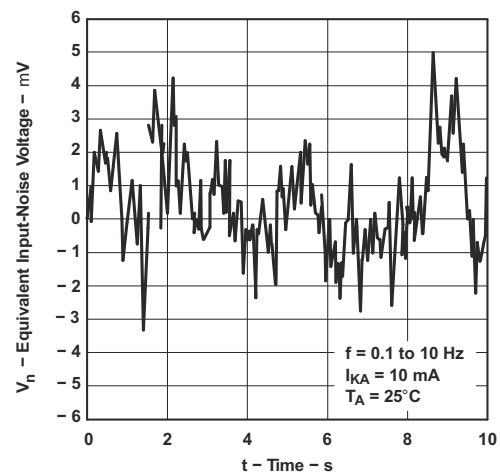


图 5-8. 10S 周期内的等效输入噪声电压

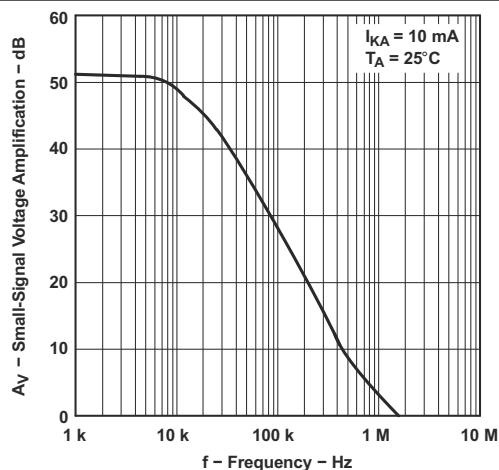


图 5-9. 小信号电压放大与频率之间的关系

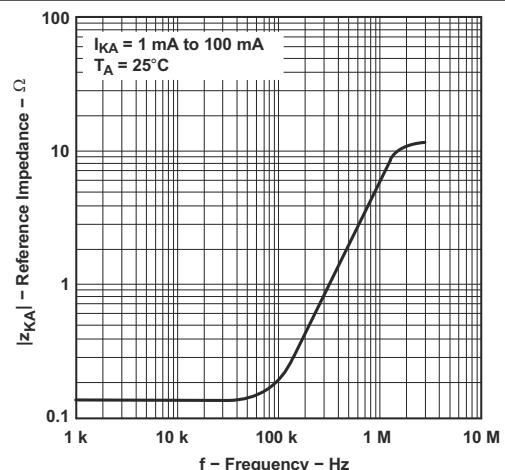


图 5-10. 基准阻抗与频率之间的关系

5.8 典型特性 (续)

高温和低温下的数据仅适用于各种器件在自然通风条件下的推荐工作温度范围内。

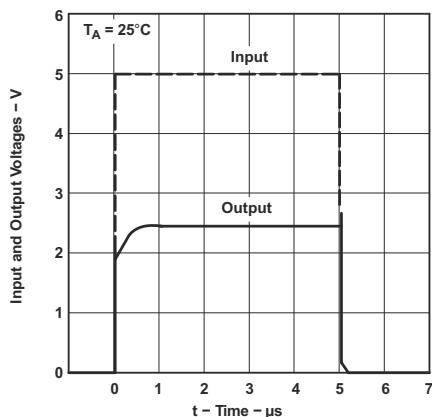
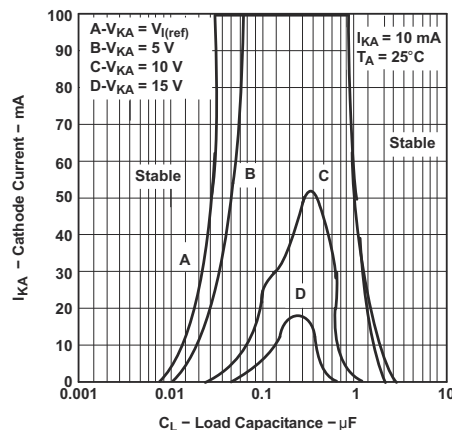


图 5-11. 脉冲响应



曲线下方的区域表示可能导致器件振荡的条件。针对曲线 B、C 和 D，对 R2 和 V+ 进行了调整，以建立初始 V_{KA} 和 I_{KA} 条件，且 C_L = 0。然后，对 V_{BATT} 和 C_L 进行了调整，以确定稳定范围。

图 5-12. 稳定性边界条件

6 参数测量信息

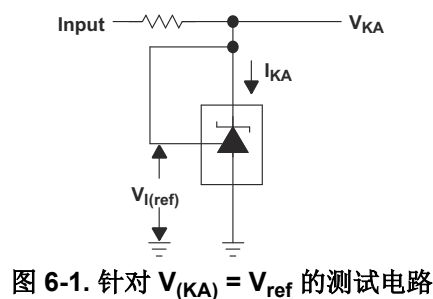


图 6-1. 针对 $V_{(KA)} = V_{ref}$ 的测试电路

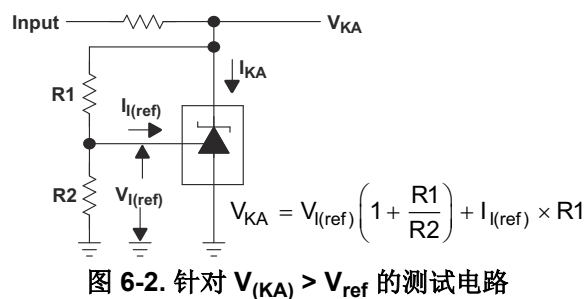


图 6-2. 针对 $V_{(KA)} > V_{ref}$ 的测试电路

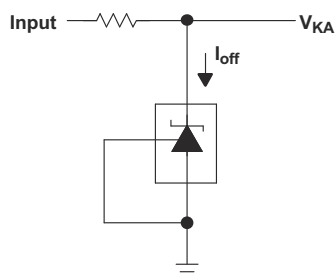


图 6-3. 针对 I_{off} 的测试电路

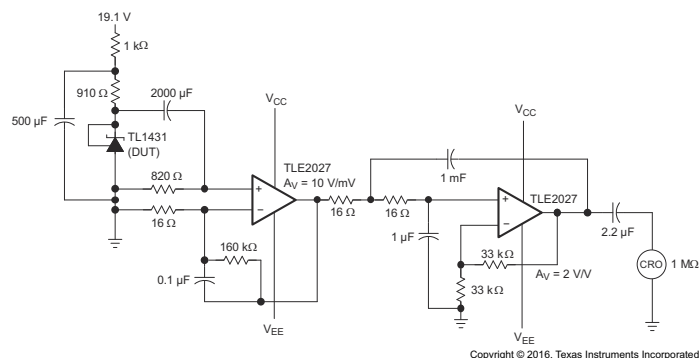


图 6-4. 针对 0.1Hz 至 10Hz 等效输入噪声电压的测试电路

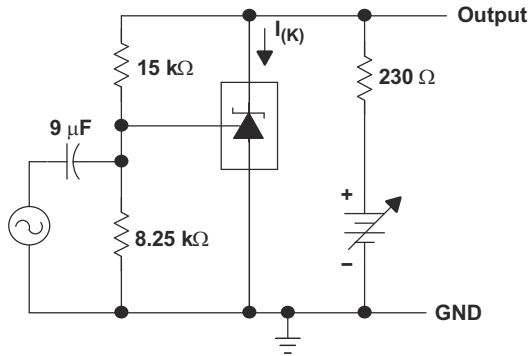


图 6-5. 电压放大测试电路

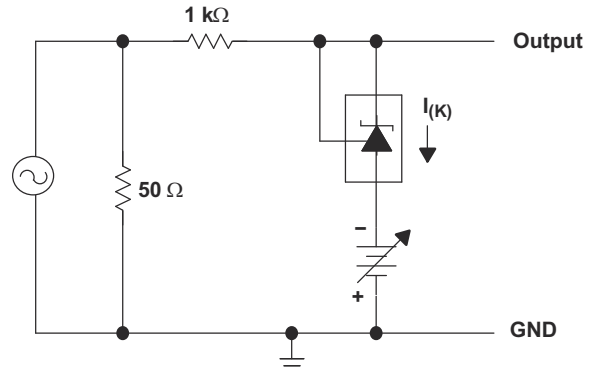


图 6-6. 基准阻抗测试电路

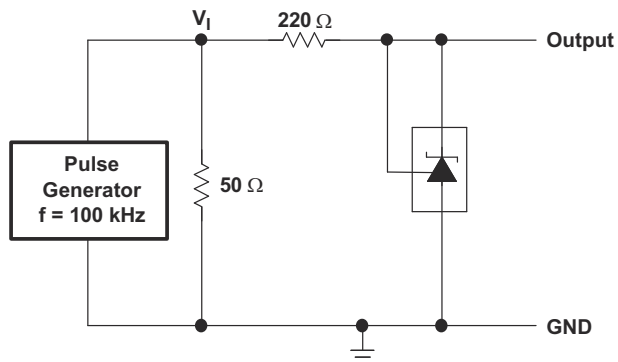
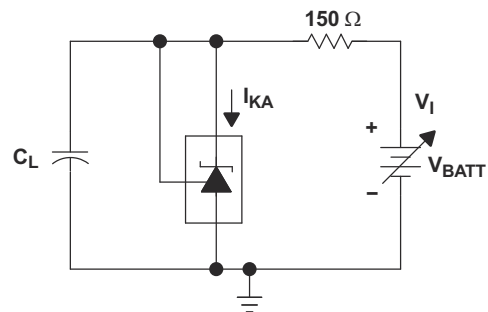
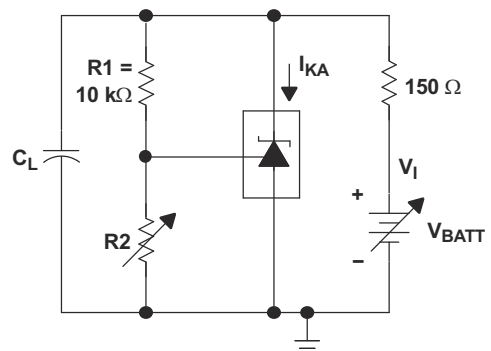


图 6-7. 脉冲响应测试电路



Test Circuit for Curve A



Test Circuit for Curves B, C, and D

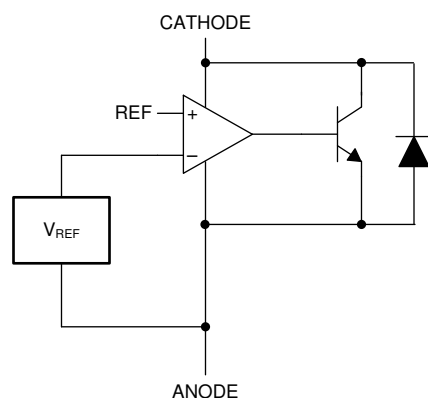
图 6-8. 曲线 A 至 D 的测试电路

7 详细说明

7.1 概述

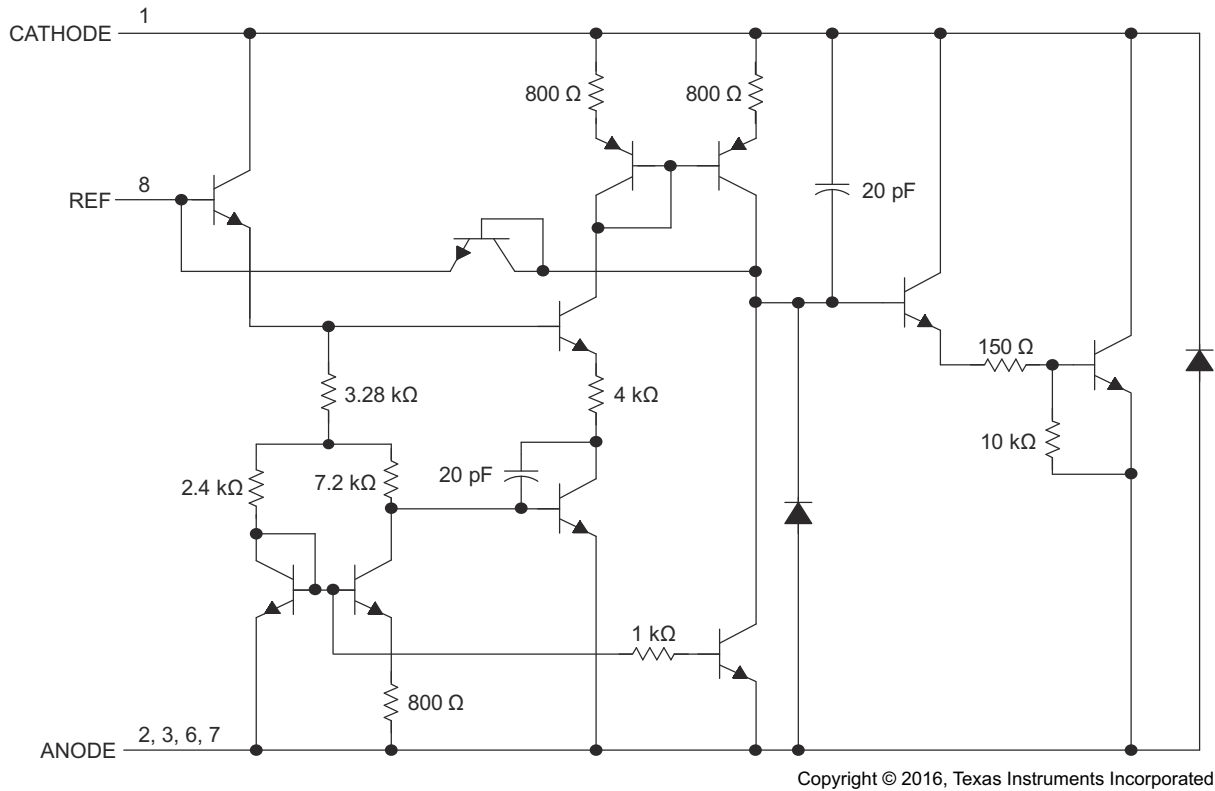
TL1431 器件已经证明可广泛应用于从电源到信号路径的各种应用。这是由于它的关键元器件包含精确的电压基准和运算放大器，这些是非常基础的模拟构建块。TL1431 与其关键元器件搭配使用，可用作单个电压基准、误差放大器、电压钳位或具有集成基准的比较器。TL1431 能够在 2.5V 至 36V 的阴极电压范围内运行和调整，这使得该器件成为了工业、汽车、电信和计算领域中各种终端设备的理想选择。若要将该器件用作并联稳压器或误差放大器，必须为阴极引脚提供 $>1\text{mA}$ ($I_{\min(\max)}$) 的电流。在这种情况下，可以从阴极引脚和基准引脚施加反馈，以创建内部基准电压的副本。您可以购买初始容差为 0.4% 和 1% (在 25°C 条件下) 的各种基准电压选件。TL1431C 器件的运行温度范围为 0°C 至 70°C；TL1431Q 器件的运行温度范围为 -40°C 至 125°C；TL1431M 器件的运行温度范围为 -55°C 至 125°C。

7.2 功能方框图



Copyright © 2016, Texas Instruments Incorporated

图 7-1. 等效原理图



- A. 所有元器件值均为标称值。
B. 所示引脚编号适用于 D 封装。

图 7-2. 详细的原理图

7.3 特性说明

TL1431 由内部基准和根据基准引脚和虚拟内部引脚之间的差异输出灌电流的放大器组成。该灌电流由内部达林顿对产生，如图 7-2 所示。使用达林顿对是为了使该器件能够吸收最高 100mA 的电流。在具有足够电压余量 ($\geq 2.5V$) 和阴极电流 (I_{KA}) 的情况下运行时，TL1431 会将基准引脚电压强制为 2.5V。不过，基准引脚不能悬空，因为基准引脚需要 $I_{REF} \geq 5\mu A$ (请参阅“[电气特性 - TL1431M](#)”)。这是因为基准引脚会被驱动到 npn 中，后者要有基极电流才能正常工作。当从阴极引脚和基准引脚施加反馈时，TL1431 将作为齐纳二极管，根据向阴极提供的电流将输出电压调节至恒定电压。这是由于内部放大器和基准进入了适当的运行区域。在开环、伺服或误差放大实现中，为了使该器件保持在合适的线性区域，必须向其施加与在上述反馈情况下所需电流的大小相同的电流，从而使 TL1431 具有足够的增益。与许多线性稳压器不同的是，TL1431 通过内部补偿来达到稳定，无需在阴极和阳极之间使用输出电容器。但是，如果需要使用输出电容器，则可将其用作一个指导，来帮助选择用于保持稳定性的合适电容器。

7.4 器件功能模式

7.4.1 开环 (比较器)

当 TL1431 的阴极或输出电压或电流未以任何形式馈送回基准或输入引脚时，该器件便是处于开环状态。在向该器件施加合适的阴极电流 (I_{KA}) 后，TL1431 将具有图 7-2 中所示的特性。这种配置具有如此高的增益，因此 TL1431 通常用作比较器。TL1431 具有集成的内部基准，因此，当用户想要监控单个信号的某个电平时，该器件便成为了他们的理想选择。

7.4.2 闭环

当 TL1431 的阴极或输出电压或电流以任何形式馈送回基准或输入引脚时，该器件便是处于闭环状态。涉及 TL1431 的多数应用都是采用这种模式，从而实现调节至固定电压或电流的目的。反馈使得该器件能够作为误差放大器，计算输出电压的一部分，并对其进行调整以保持期望的调节。实现该目标的途径是：将输出电压以某种方式关联回基准引脚，从而使其等于内部基准电压（这可以通过电阻反馈或直接反馈来实现）。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

TL1431 器件具有很多应用和设置，因此许多情况无法在本数据表中详述。链接的应用手册可帮助设计人员在使用此器件时作出理想的选择。“[了解 TL431/TL432 数据表中的稳定性边界条件图](#)” (SLVA482) 可帮助用户更深入地了解此类器件的稳定性特征和选择合适的负载电容器。“[在可调节并联稳压器上设置并联电压](#)” (SLVA445) 可协助设计人员设置并联电压，以达到该器件的理想精度。

8.2 典型应用

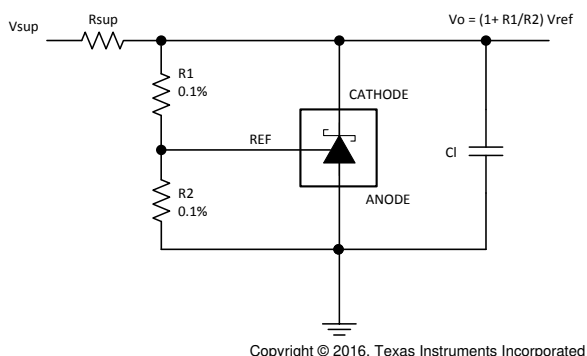


图 8-1. 比较器应用原理图

8.2.1 设计要求

本设计示例使用表 8-1 中所列的参数作为输入参数。

表 8-1. 设计参数

参数	值
基准初始精度	0.4%
电源电压	48V
阴极电流 (I_K)	50μA
输出电压电平	2.5V 至 36V
负载电容	1nF
反馈电阻器值和精度 (R1 和 R2)	10k Ω

8.2.2 详细设计过程

在将 TL1431 用作并联稳压器时，需要确定以下参数：

- 输入电压范围
- 温度范围
- 总精度
- 阴极电流
- 基准初始精度
- 输出电容

8.2.2.1 可编程输出/阴极电压

为了将阴极电压编程至调节电压，必须对阴极和阳极引脚之间的电阻桥进行分流，即将中点处连接至基准引脚。相关信息可以参阅图 8-1，其中 R1 和 R2 组成电阻桥。您可以使用图 8-1 中所示的公式计算出并联稳压器配置中的阴极/输出电压近似值。可以通过考虑基准电流，更精确地确定阴极电压：

$$V_O = \left(1 + \frac{R_1}{R_2}\right) \times V_{REF} + I_{REF} \times R_1 \quad (1)$$

为了使上述公式有效，TL1431 必须完全偏置，以便其具有足够的开环增益来减小任何增益误差。这可以通过满足节 5 中指示的 I_{min} 规格来实现。

8.2.2.2 总精度

当对高于单位增益 ($V_{KA}=V_{REF}$) 的输出进行编程时，除 V_{REF} 之外，TL1431 还容易受其他误差的影响，这些误差可能会影响整体精度。这些误差包括：

- R1 和 R2 的精度
- $V_{I(dev)}$ - 基准电压随温度的变化
- $\Delta V_{REF} / \Delta V_{KA}$ - 基准电压变化量与阴极电压变化量之比
- $|z_{KA}|$ - 动态阻抗，通过阴极电流导致阴极电压的变化

将所有这些变量考虑在内，便可确定最坏情况下的阴极电压。

8.2.2.3 稳定性

虽然 TL1431 在没有容性负载的情况下是稳定的，但是接收并联稳压器输出电压的器件可能会产生 TL1431 稳定区域 (如图 5-12 中所示) 内的容性负载。此外，设计人员可以使用容性负载来改进瞬态响应或进行电源去耦。在阴极和阳极之间使用额外电容时，请参阅图 5-12。

8.2.2.4 启动时间

如图 8-2 中所示，TL1431 具有高达约 2V 的快速响应，然后会缓慢充电至其编程值。这得益于 TL1431 为满足其稳定性标准而具备的补偿电容。尽管存在二次延迟，TL1431 的快速响应仍然能够满足许多钳位应用的需要。

8.2.3 应用曲线

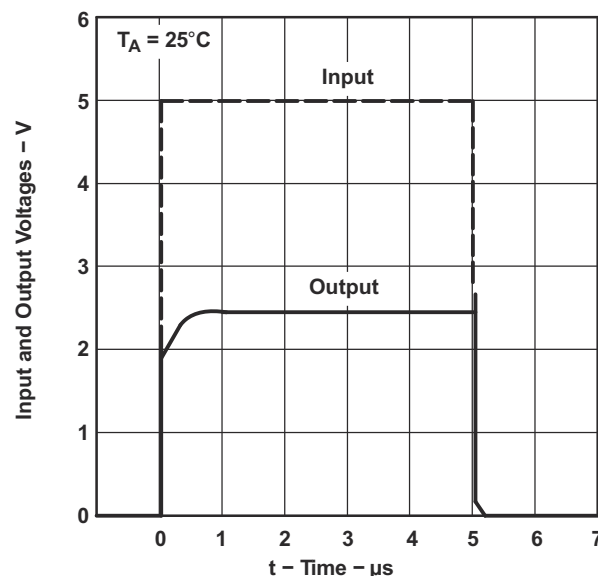


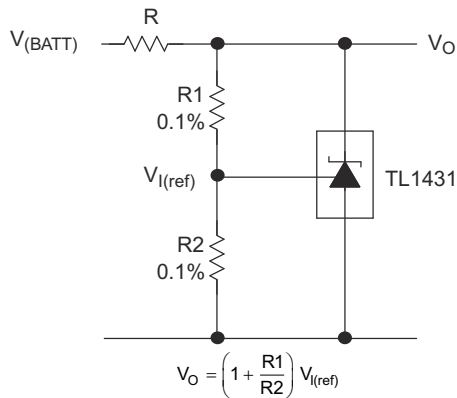
图 8-2. TL1431 启动响应

8.3 系统示例

表 8-2 列出了 TL1431 的示例电路。

表 8-2. 示例电路表

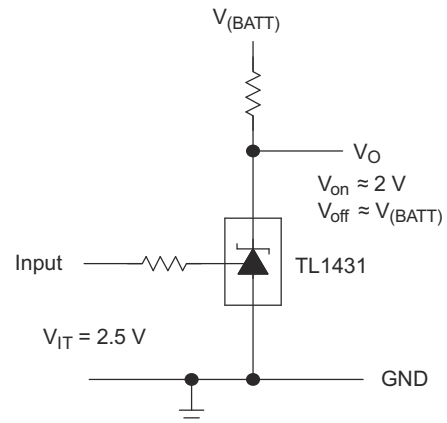
应用	图表
并联稳压器	图 8-3
具有温度补偿阈值的单电源比较器	图 8-4
精密大电流串联稳压器	图 8-5
三端固定稳压器的输出控制	图 8-6
大电流并联稳压器	图 8-7
撬棍电路	图 8-8
精密 5V、1.5A、0.5% 稳压器	图 8-9
5V 精密稳压器	图 8-10
具有 0.5% 基准的 PWM 转换器	图 8-11
电压监控器	图 8-12
延迟计时器	图 8-13
精密限流器	图 8-14
精密恒定电流吸收器	图 8-15



Copyright © 2016, Texas Instruments Incorporated

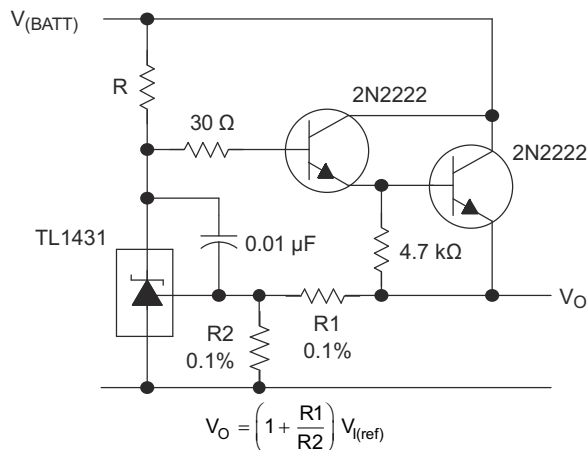
在最低 $V_{(BATT)}$ 下, R 必须向 TL1431 提供 $\geq 1\text{mA}$ 的阴极电流。

图 8-3. 并联稳压器



Copyright © 2016, Texas Instruments Incorporated

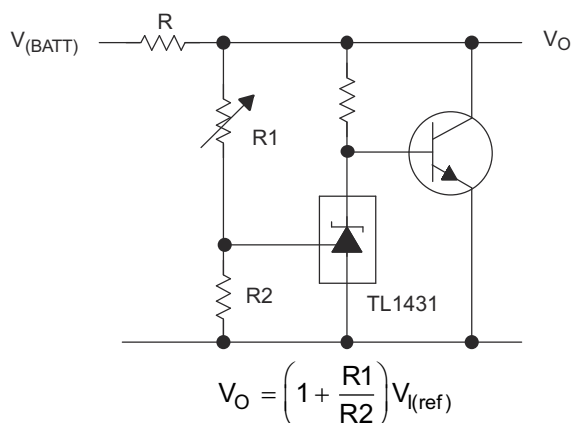
图 8-4. 具有温度补偿阈值的单电源比较器



Copyright © 2016, Texas Instruments Incorporated

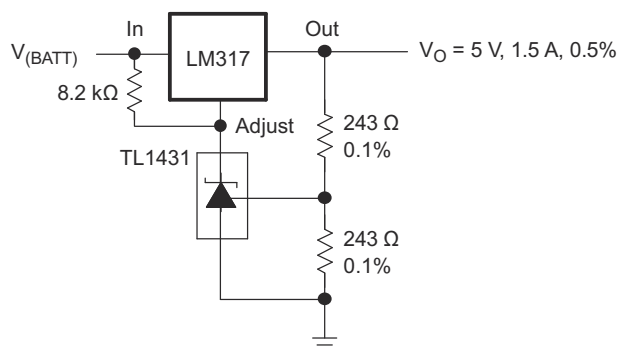
在最低 $V_{(BATT)}$ 下, R 必须向 TL1431 提供 $\geq 1\text{mA}$ 的阴极电流。

图 8-5. 精密大电流串联稳压器



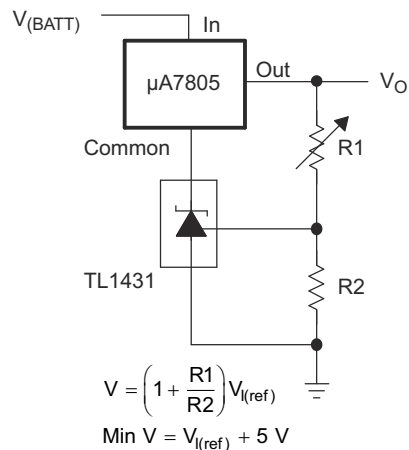
Copyright © 2016, Texas Instruments Incorporated

图 8-7. 大电流并联稳压器



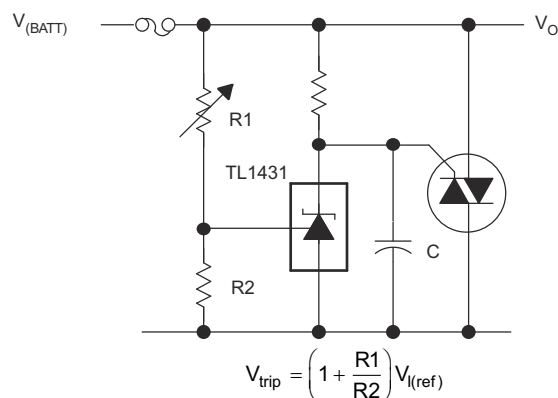
Copyright © 2016, Texas Instruments Incorporated

图 8-9. 精密 5V、1.5A、0.5% 稳压器



Copyright © 2016, Texas Instruments Incorporated

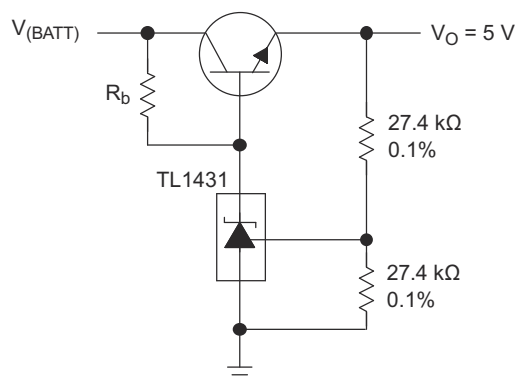
图 8-6. 三端固定稳压器的输出控制



Copyright © 2016, Texas Instruments Incorporated

请参阅图 5-12 中的稳定性边界条件, 以确定 C 的允许值。

图 8-8. 撬棍电路



Copyright © 2016, Texas Instruments Incorporated

 R_b 必须向 TL1431 提供 $\geq 1\text{mA}$ 的阴极电流。

图 8-10. 5V 精密稳压器

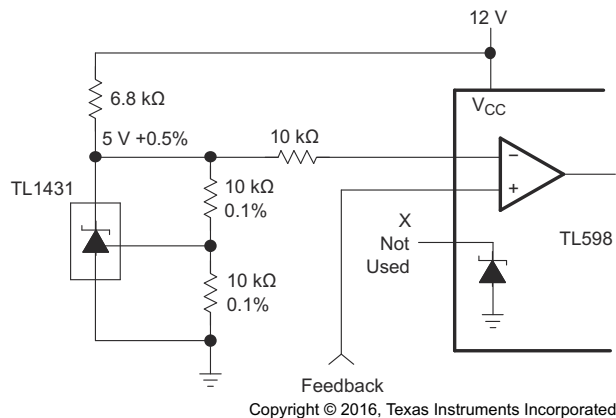
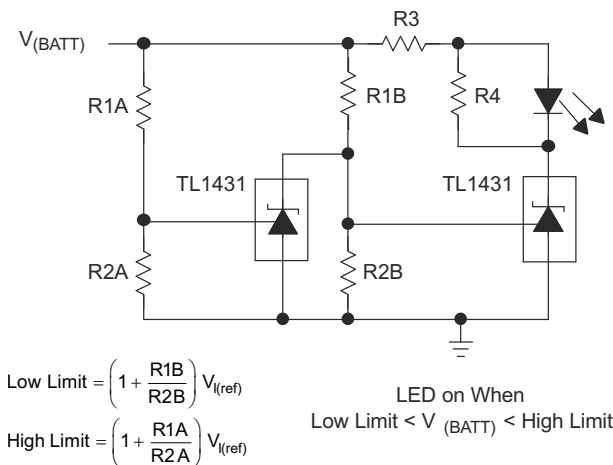


图 8-11. 具有 0.5% 基准的 PWM 转换器



选择 R3 和 R4，以提供所需的 LED 强度并为 TL1431 提供 ≥1mA 的阴极电流。

图 8-12. 电压监控器

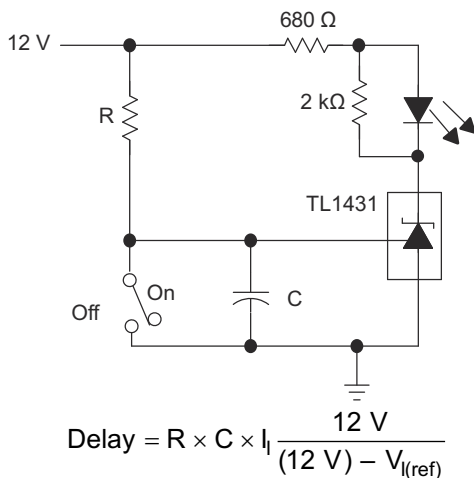


图 8-13. 延迟计时器

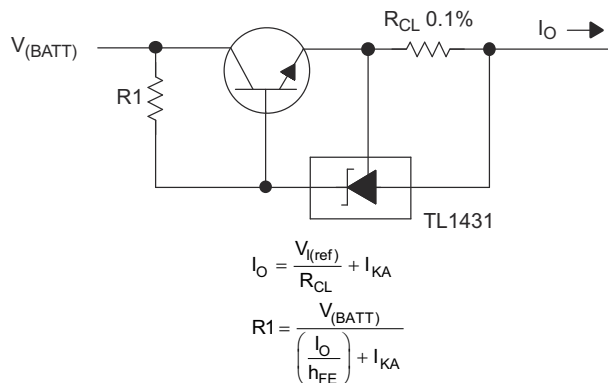


图 8-14. 精密限流器

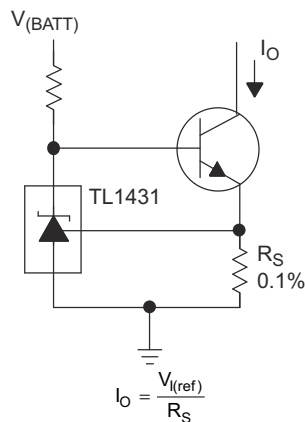


图 8-15. 精密恒定电流吸收器

9 电源相关建议

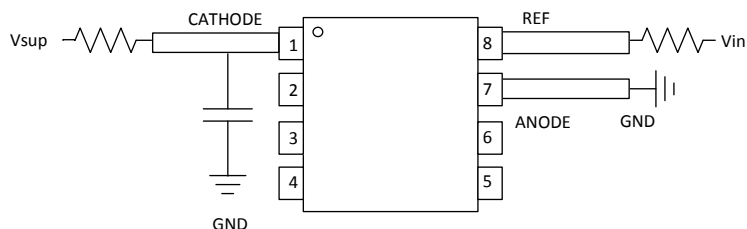
当使用 TL1431 作为线性稳压器来为负载供电时，设计人员通常会在输出/阴极引脚上使用旁路电容器。这样做时，请确保电容符合图 5-12 中所示的稳定性标准。为了避免超出最大阴极电流，请确保电源电压经过限流。另外，请务必限制流入基准引脚的电流，以免其超过绝对最大额定值。对于分流高电流的应用，请注意阴极和阳极迹线的长度，从而调整迹线宽度以获得适当的电流密度。

10 布局

10.1 布局指南

旁路电容器必须尽可能靠近器件放置。载流迹线需要具有适合其所承载的电流量的宽度；对于 TL1431，这些电流很低。

10.2 布局示例



Copyright © 2016, Texas Instruments Incorporated

图 10-1. PW 封装布局示例

11 器件和文档支持

11.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

11.2 文档支持

11.2.1 相关文档

请参阅以下相关文档：

- [了解 TL431/TL432 数据表中的稳定性边界条件图 \(SLVA482\)](#)
- [在可调节并联稳压器上设置并联电压 \(SLVA445\)](#)

11.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

11.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

11.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision N (October 2016) to Revision O (October 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更新了节 8.2.2.1	16

Changes from Revision M (April 2012) to Revision N (October 2016)	Page
• 添加了器件信息表、ESD 等级表、特性说明部分、器件功能模式、应用和实施部分、电源相关建议部分、布局部分、器件和文档支持部分以及机械、封装和可订购信息部分.....	1
• 删除了“订购信息”表；请参阅数据表末尾的 POA.....	1
• 将 D、LP 和 PW 封装的 $R_{\theta JA}$ ：从 97°C/W 更改为 114.7°C/W (D)，从 140°C/W 更改为 157°C/W (LP)，以及从 149°C/W 更改为 172.4°C/W (PW) (更改发生在“热性能信息”表中).....	4
• 将 FK 和 JG 封装的 $R_{\theta JC(bot)}$ ：从 5.61°C/W 更改为 9.5°C/W (FK)，以及从 14.5°C/W 更改为 9.5°C/W (JG) (更改发生在“热性能信息”表中).....	4

Changes from Revision L (October 2007) to Revision M (April 2012)	Page
• 在“订购信息”表中，为 LP 封装添加了 Ammo 选项。.....	0

13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
5962-9962001Q2A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 9962001Q2A TL1431MFKB
5962-9962001QPA	Active	Production	CDIP (JG) 8	50 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	9962001QPA TL1431M
TL1431CD	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	1431C
TL1431CD.A	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	1431C
TL1431CDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	1431C
TL1431CDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	1431C
TL1431CLP	Active	Production	TO-92 (LP) 3	1000 BULK	Yes	SN	N/A for Pkg Type	0 to 70	TL1431C
TL1431CLP.A	Active	Production	TO-92 (LP) 3	1000 BULK	Yes	SN	N/A for Pkg Type	0 to 70	TL1431C
TL1431CLPME3	Active	Production	TO-92 (LP) 3	2000 LARGE T&R	Yes	SN	N/A for Pkg Type	0 to 70	TL1431C
TL1431CLPME3.A	Active	Production	TO-92 (LP) 3	2000 LARGE T&R	Yes	SN	N/A for Pkg Type	0 to 70	TL1431C
TL1431CLPR	Active	Production	TO-92 (LP) 3	2000 LARGE T&R	Yes	SN	N/A for Pkg Type	0 to 70	TL1431C
TL1431CLPR.A	Active	Production	TO-92 (LP) 3	2000 LARGE T&R	Yes	SN	N/A for Pkg Type	0 to 70	TL1431C
TL1431CPWR	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	0 to 70	T1431
TL1431CPWR.A	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	T1431
TL1431MFK	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	TL1431MFK
TL1431MFK.A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	TL1431MFK
TL1431MFKB	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 9962001Q2A TL1431MFKB
TL1431MFKB.A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 9962001Q2A TL1431MFKB
TL1431MJG	Active	Production	CDIP (JG) 8	50 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	TL1431MJG
TL1431MJG.A	Active	Production	CDIP (JG) 8	50 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	TL1431MJG
TL1431MJGB	Active	Production	CDIP (JG) 8	50 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	9962001QPA TL1431M
TL1431MJGB.A	Active	Production	CDIP (JG) 8	50 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	9962001QPA TL1431M

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TL1431QD	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QD.A	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QDG4	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QDG4.A	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q
TL1431QDRG4.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	1431Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TL1431, TL1431M :

- Catalog : [TL1431](#)
- Automotive : [TL1431-Q1](#), [TL1431-Q1](#)
- Enhanced Product : [TL1431-EP](#), [TL1431-EP](#)
- Military : [TL1431M](#)
- Space : [TL1431-SP](#), [TL1431-SP](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects
- Enhanced Product - Supports Defense, Aerospace and Medical Applications
- Military - QML certified for Military and Defense Applications
- Space - Radiation tolerant, ceramic packaging and qualified for use in Space-based application

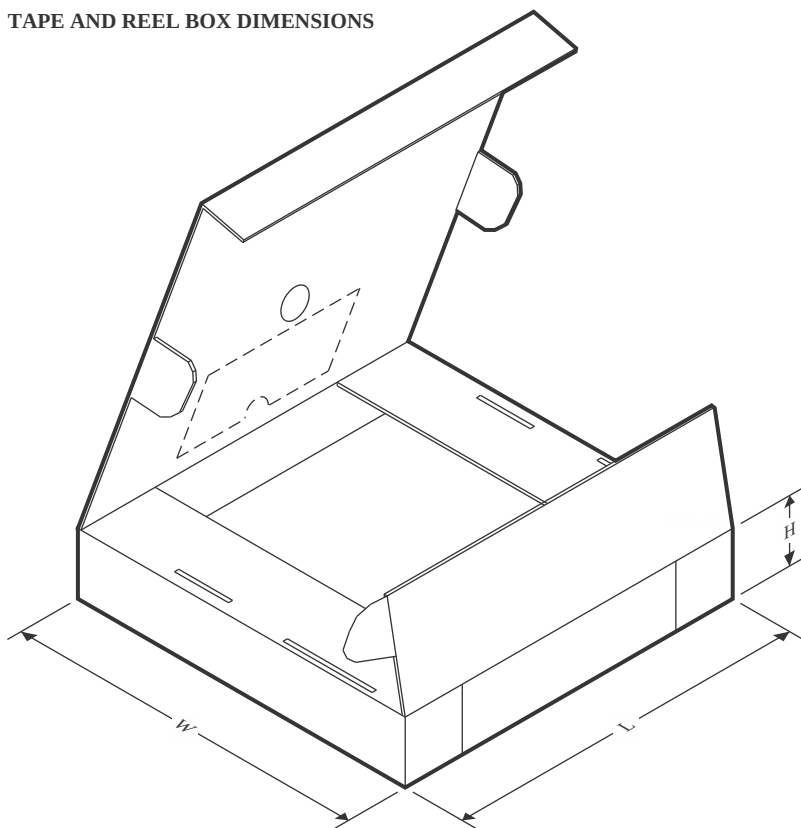
TAPE AND REEL INFORMATION



*All dimensions are nominal

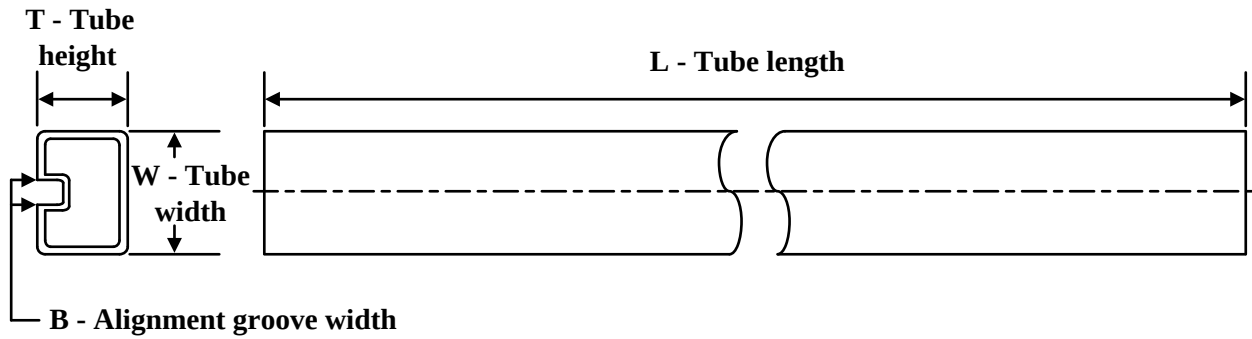
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TL1431CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TL1431CPWR	TSSOP	PW	8	2000	330.0	12.4	7.0	3.6	1.6	8.0	12.0	Q1
TL1431QDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TL1431QDRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TL1431CDR	SOIC	D	8	2500	353.0	353.0	32.0
TL1431CPWR	TSSOP	PW	8	2000	353.0	353.0	32.0
TL1431QDR	SOIC	D	8	2500	353.0	353.0	32.0
TL1431QDRG4	SOIC	D	8	2500	350.0	350.0	43.0

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
5962-9962001Q2A	FK	LCCC	20	55	506.98	12.06	2030	NA
TL1431CD	D	SOIC	8	75	507	8	3940	4.32
TL1431CD.A	D	SOIC	8	75	507	8	3940	4.32
TL1431MFK	FK	LCCC	20	55	506.98	12.06	2030	NA
TL1431MFK.A	FK	LCCC	20	55	506.98	12.06	2030	NA
TL1431MFKB	FK	LCCC	20	55	506.98	12.06	2030	NA
TL1431MFKB.A	FK	LCCC	20	55	506.98	12.06	2030	NA
TL1431QD	D	SOIC	8	75	505.46	6.76	3810	4
TL1431QD.A	D	SOIC	8	75	505.46	6.76	3810	4
TL1431QDG4	D	SOIC	8	75	505.46	6.76	3810	4
TL1431QDG4.A	D	SOIC	8	75	505.46	6.76	3810	4

GENERIC PACKAGE VIEW

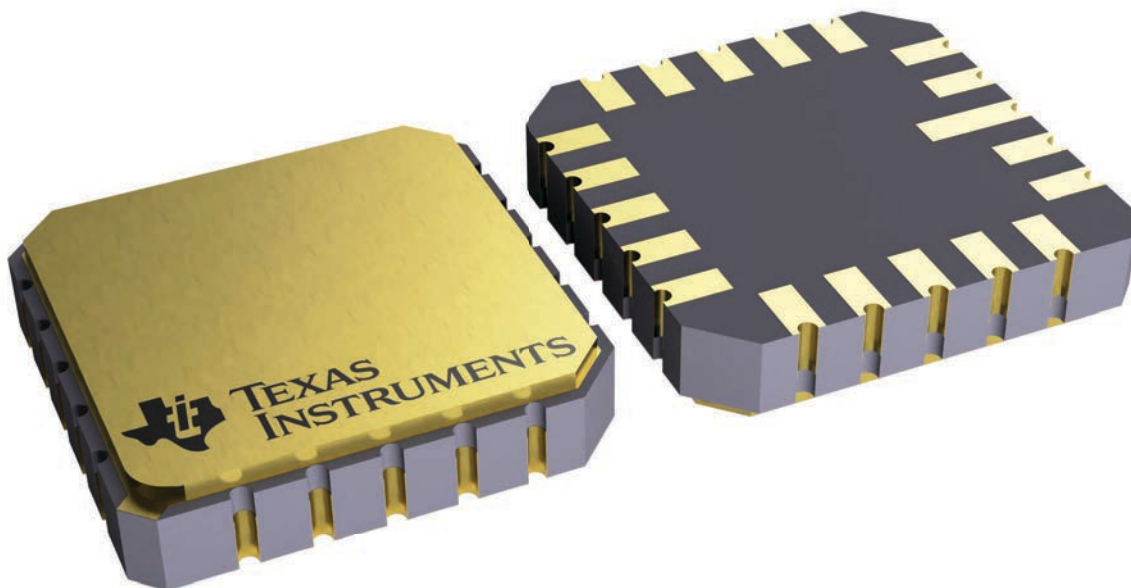
FK 20

LCCC - 2.03 mm max height

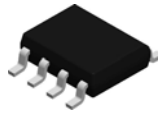
8.89 x 8.89, 1.27 mm pitch

LEADLESS CERAMIC CHIP CARRIER

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4229370VA\

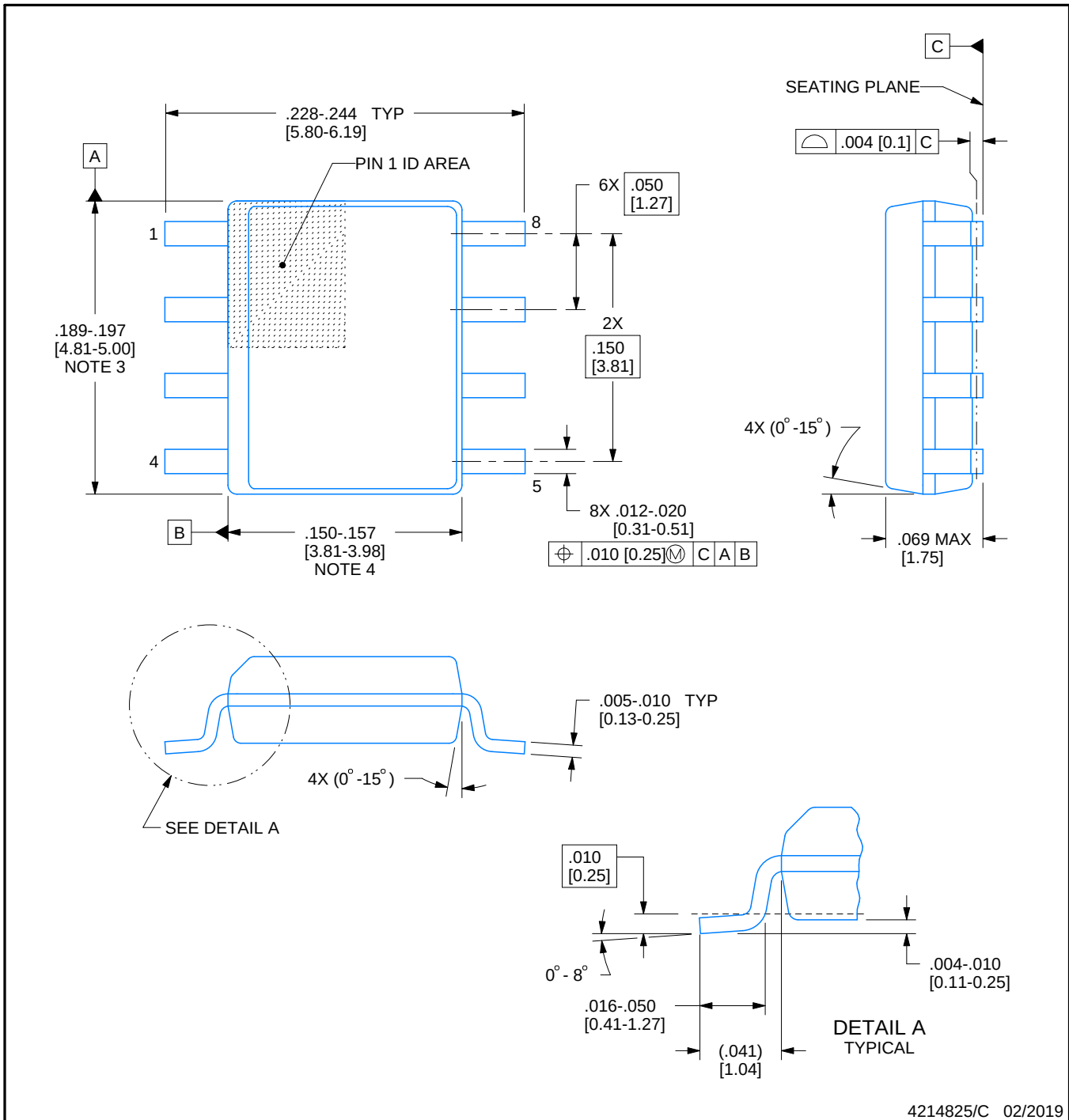


D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

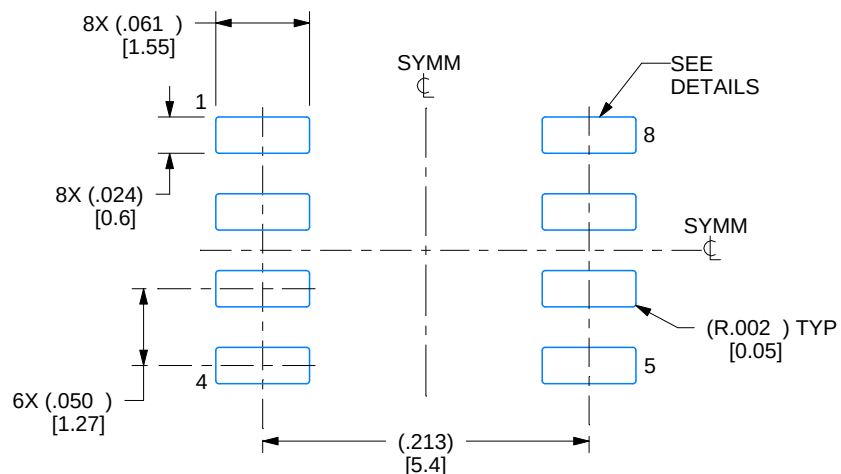
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

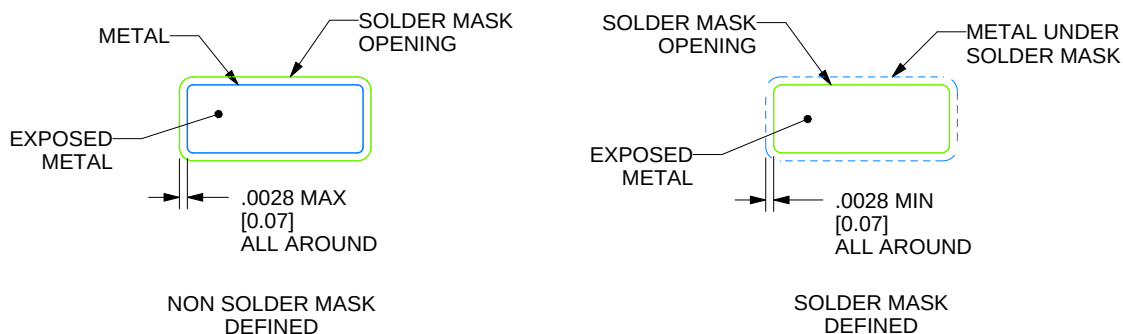
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

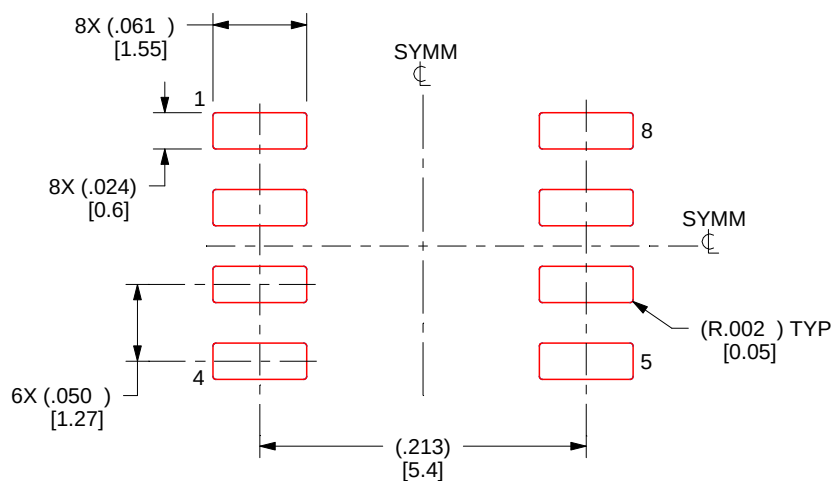
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

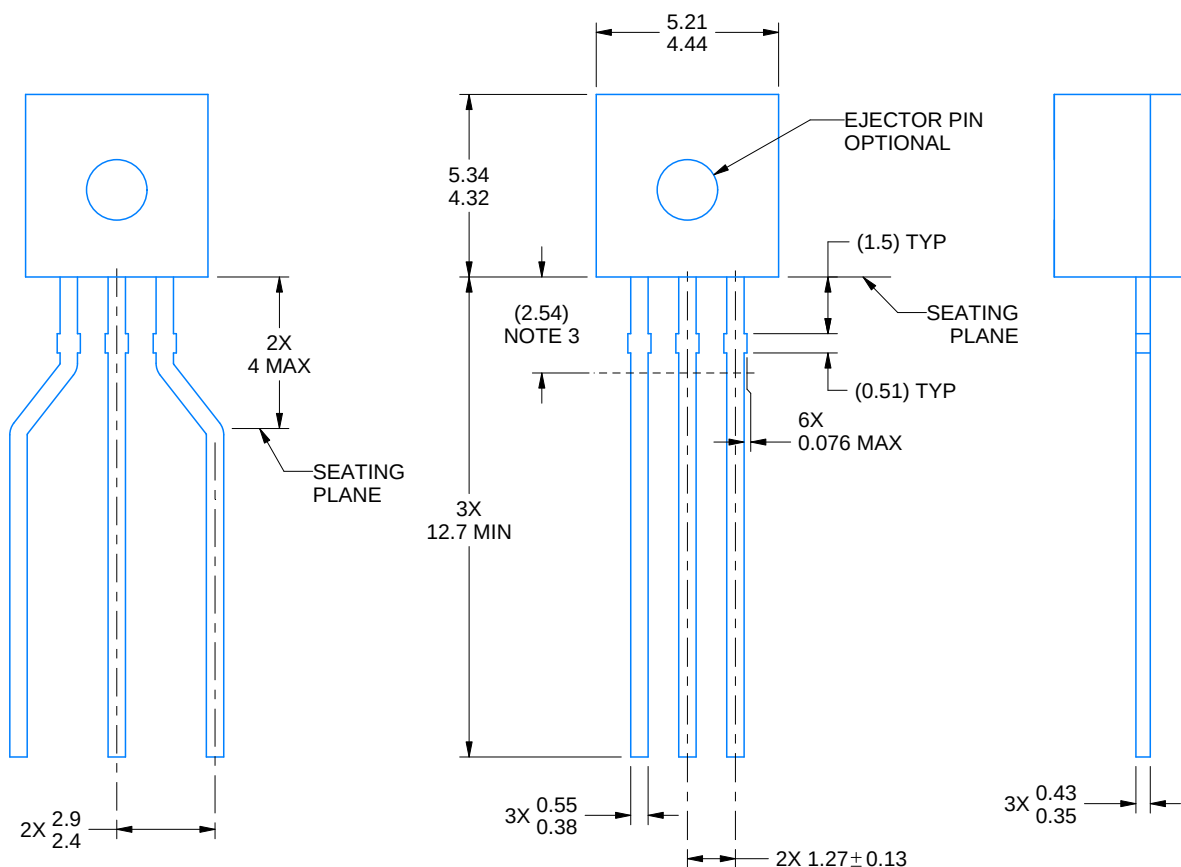
LP0003A



PACKAGE OUTLINE

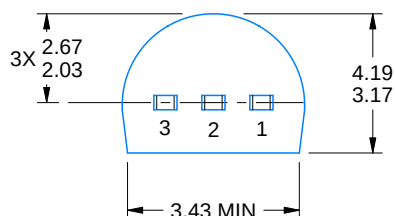
TO-92 - 5.34 mm max height

TO-92



FORMED LEAD OPTION
 OTHER DIMENSIONS IDENTICAL
 TO STRAIGHT LEAD OPTION

STRAIGHT LEAD OPTION



4215214/C 04/2025

NOTES:

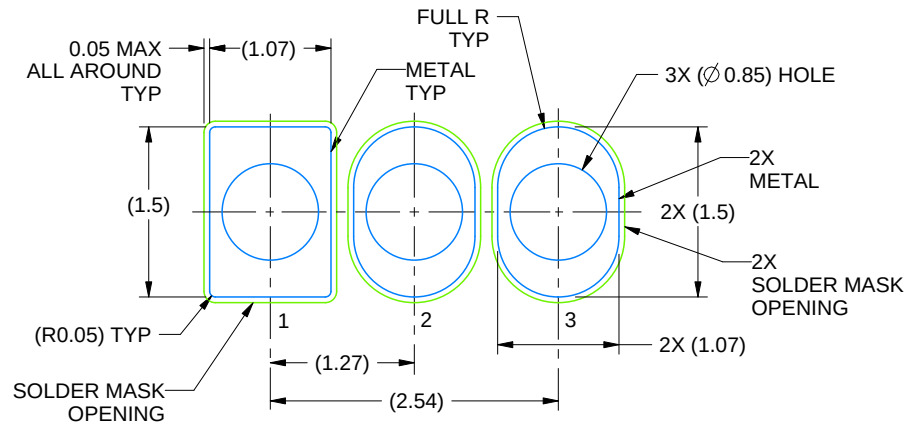
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Lead dimensions are not controlled within this area.
4. Reference JEDEC TO-226, variation AA.
5. Shipping method:
 - a. Straight lead option available in bulk pack only.
 - b. Formed lead option available in tape and reel or ammo pack.
 - c. Specific products can be offered in limited combinations of shipping medium and lead options.
 - d. Consult product folder for more information on available options.

EXAMPLE BOARD LAYOUT

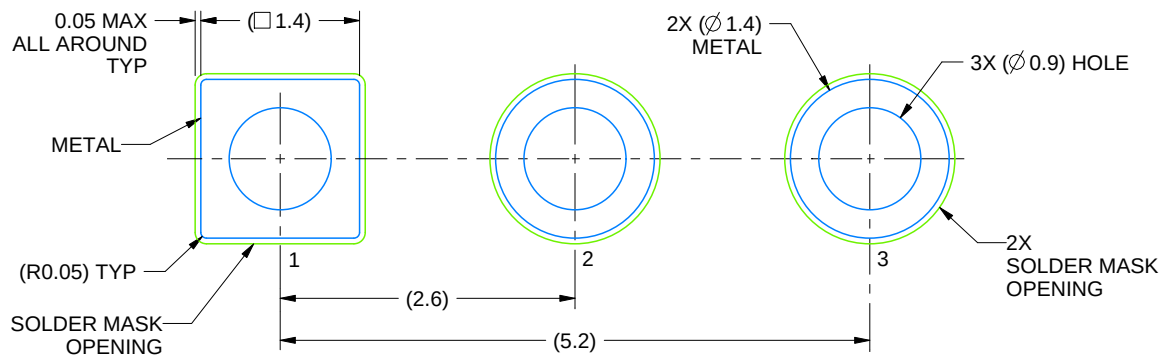
LP0003A

TO-92 - 5.34 mm max height

TO-92



LAND PATTERN EXAMPLE
STRAIGHT LEAD OPTION
NON-SOLDER MASK DEFINED
SCALE:15X



LAND PATTERN EXAMPLE
FORMED LEAD OPTION
NON-SOLDER MASK DEFINED
SCALE:15X

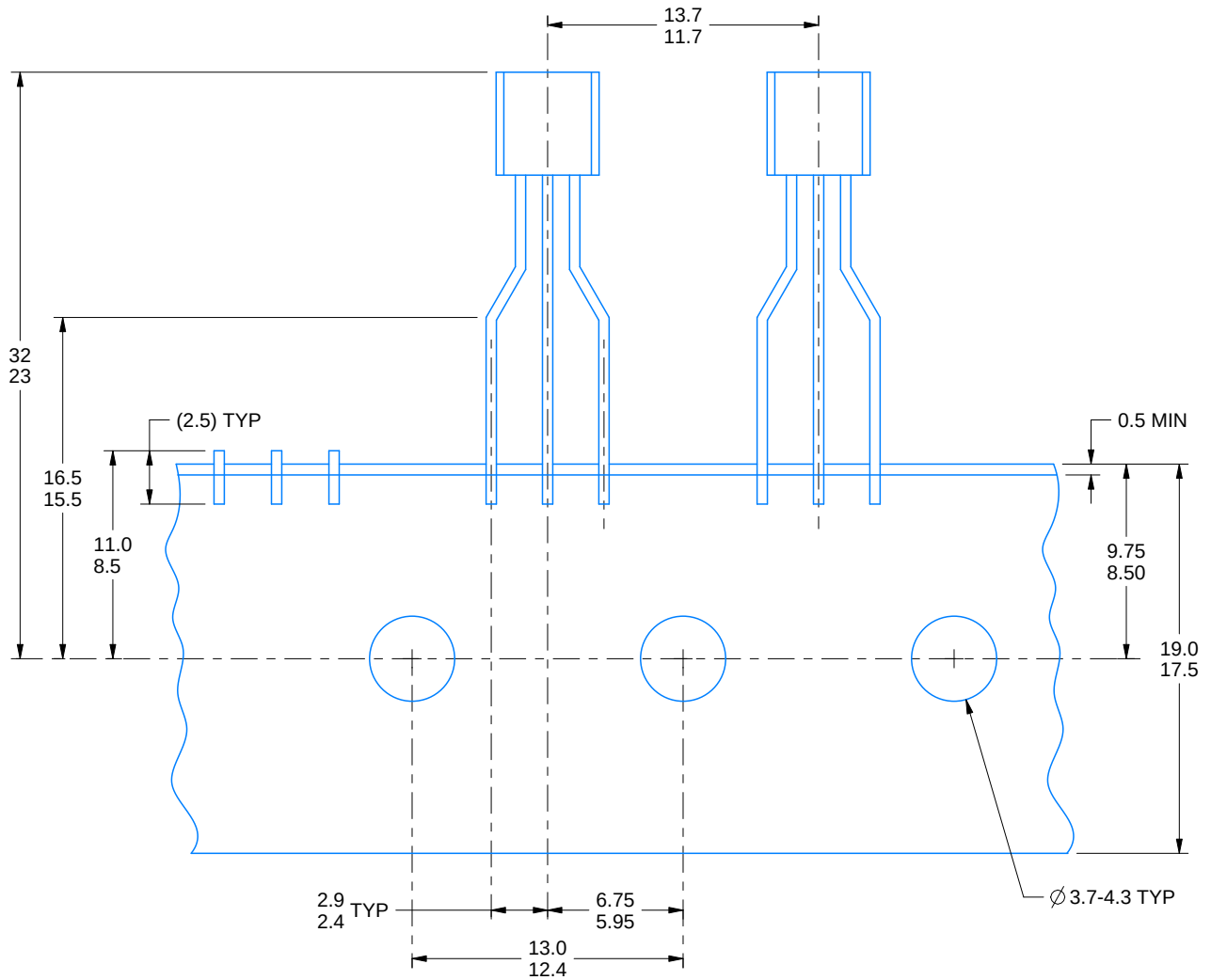
4215214/C 04/2025

TAPE SPECIFICATIONS

LP0003A

TO-92 - 5.34 mm max height

TO-92



FOR FORMED LEAD OPTION PACKAGE

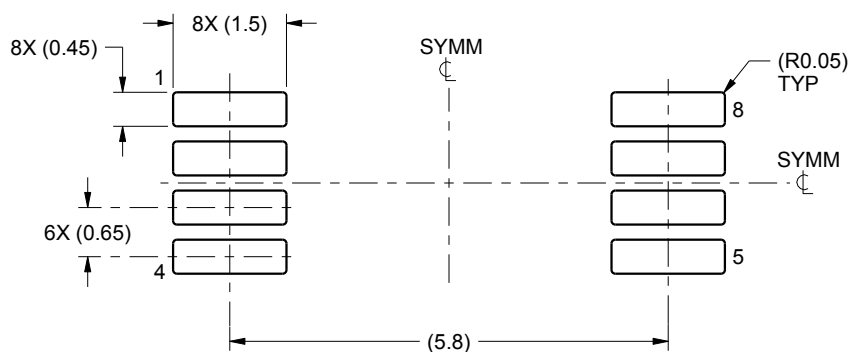
4215214/C 04/2025

EXAMPLE BOARD LAYOUT

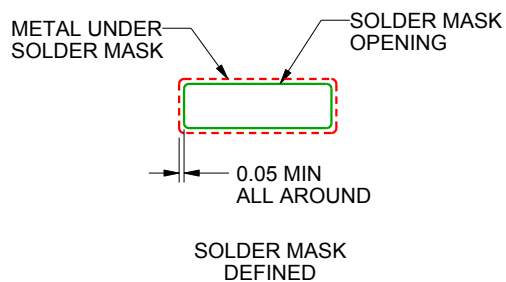
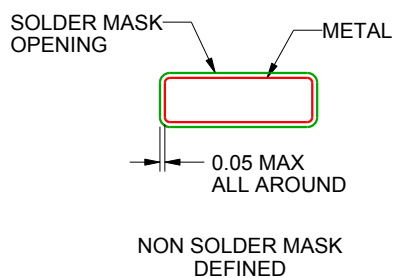
PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221848/A 02/2015

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

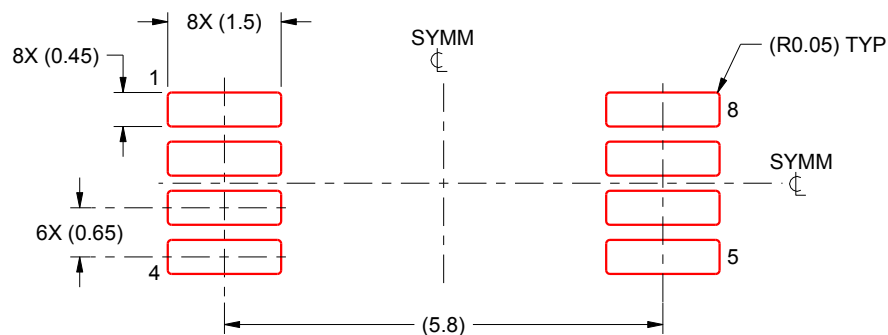
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

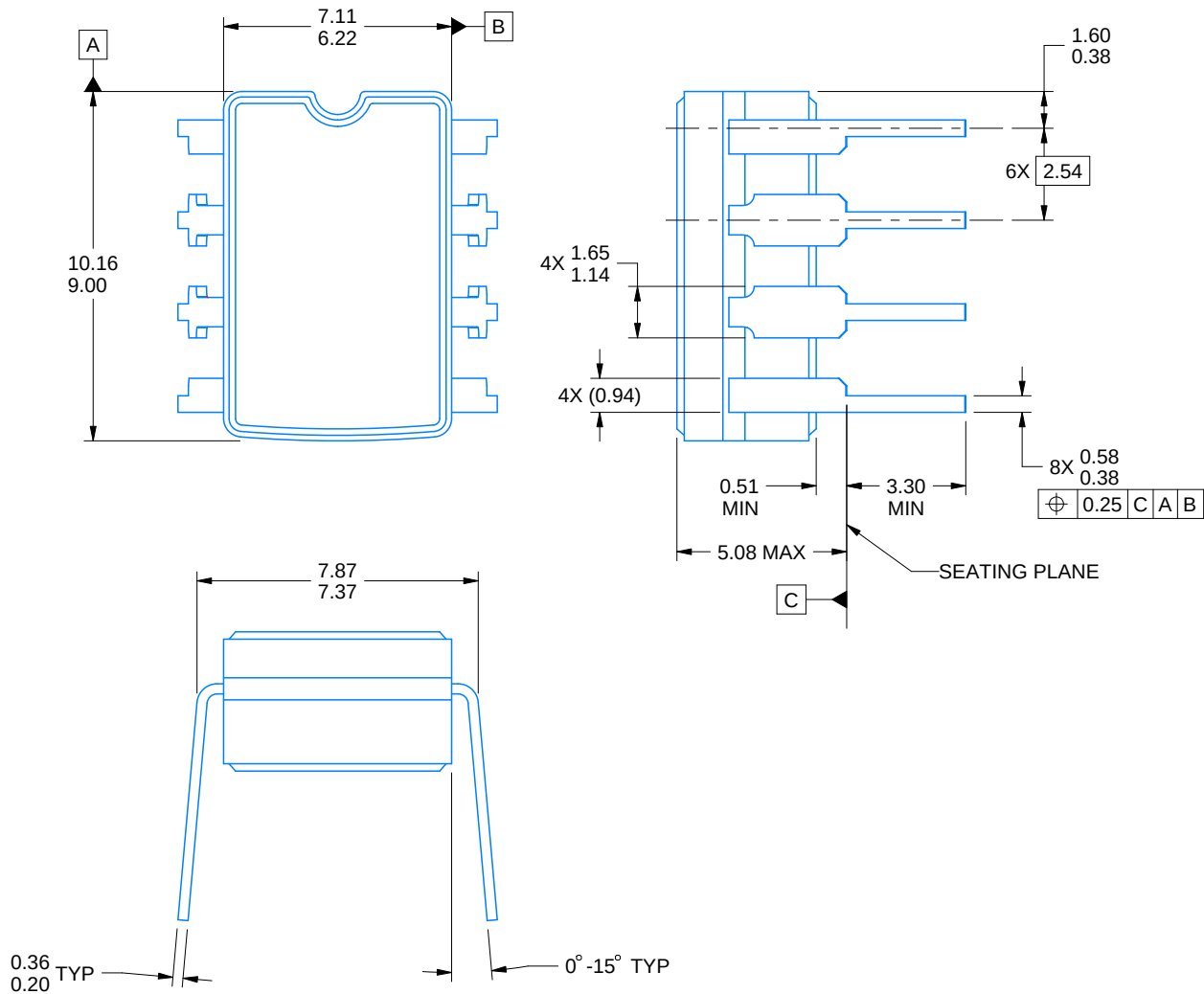
4221848/A 02/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

JG0008A**PACKAGE OUTLINE****CDIP - 5.08 mm max height**

CERAMIC DUAL IN-LINE PACKAGE



4230036/A 09/2023

NOTES:

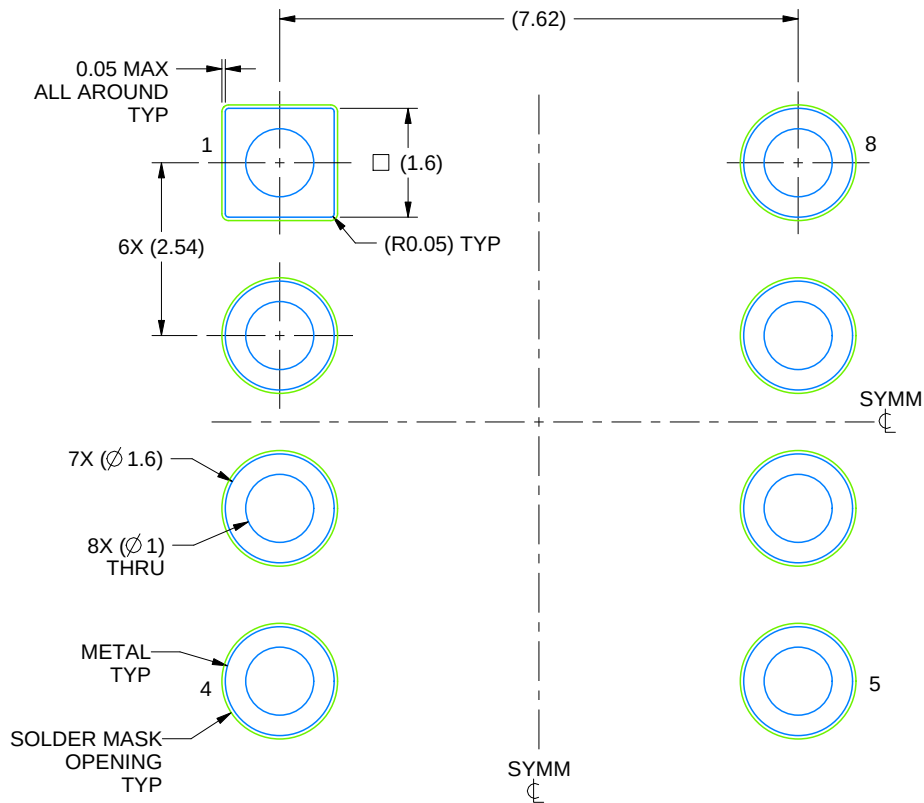
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package can be hermetically sealed with a ceramic lid using glass frit.
4. Index point is provided on cap for terminal identification.
5. Falls within MIL STD 1835 GDIP1-T8

EXAMPLE BOARD LAYOUT

JG0008A

CDIP - 5.08 mm max height

CERAMIC DUAL IN-LINE PACKAGE



LAND PATTERN EXAMPLE
NON SOLDER MASK DEFINED
SCALE: 9X

4230036/A 09/2023

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月