

TIOM2212 具有集成帧处理程序、电源控制器和诊断功能的双通道 IO-Link 主站

1 特性

- 两个独立的 IO-Link PHY 通道
 - 高性能 C/Q 驱动器：1 Ω $R_{DS(on)}$ ，高达直流 700mA
 - 可配置的 PNP、NPN、推挽或 IO-Link 1.1.5 兼容输出，支持 IEC 61131-9 COM1、COM2 和 COM3
- 集成的 IO-Link 帧处理程序简化了板级信号路由，减少了对 UART 的需求
 - 减轻微控制器/处理器的协议相关处理负载
 - 最高支持 25MHz 高速 SPI，并具有可选的 UART 支持
 - 1.8V 至 5.5V I/O 兼容性
 - 集成式诊断功能：过热、过压和欠压、C/Q 和 L+ 过流、反极性
 - 硬件中断和复位引脚
 - 集成式唤醒脉冲生成和通信序列发生器
 - 就绪脉冲检测，可实现 OSSDe 兼容性
- 用于外部 NFET 的集成栅极驱动器，同时支持 L+ 和 C/Q
 - 能够驱动大于 4A 的 NFET 以支持执行器
 - 能够向外部 ADC 提供 L+ 和 C/Q 电流检测反馈
- 可配置为 IEC61131-2 数字输入通道 (1 类或 3 类) 的两个输出
- 所有接口引脚 (C/Q、DI、L+、VCC、S、G、C/QG、C/QS)
 - $\pm 65V$ 直流保护和 $\pm 70V$ 瞬态保护
 - 反极性保护 (C/Q 和 L+)
 - 反向电流阻断 (C/Q 和 L+)
- 12 个 LED 寄存器控制的 PWM 驱动器 (每通道 6 个)

2 应用

- 高级和标准 IO-Link 模块
- 远程 IO 中的 IO-Link PHY
- OSSDe 光幕
- 独立远程 IO
- 工厂自动化
- 过程自动化

3 说明

TIOM2212 双通道 IO-Link 控制器采用两个独立的 IO-Link 接口，通过集成的帧处理程序实现工业双向点对点通信。该器件可通过一个三线制接口连接到两个 IO-Link 器件，并且集成了自动唤醒脉冲生成、通信序列发生器和就绪脉冲检测功能，可简化与 IO-Link 器件的通信。可通过 SPI 控制集成帧处理程序，从而无需外部 UART，但对于传统系统或非标准帧大小，可使用 UART 接口以实现更大灵活性。

TIOM2212 旨在为工业自动化提供高度灵活性及系统级集成。该器件支持高级状态指示，具有集成 LED 驱动器，用于大功率 L+ 电源和 C/Q 器件驱动的外部 NFET 栅极驱动器，以及用于端口同步和系统监控的可配置数字功能。该器件架构还实现了高效的高速 SPI 通信，以实现快速数据更新和更大的系统集成度。

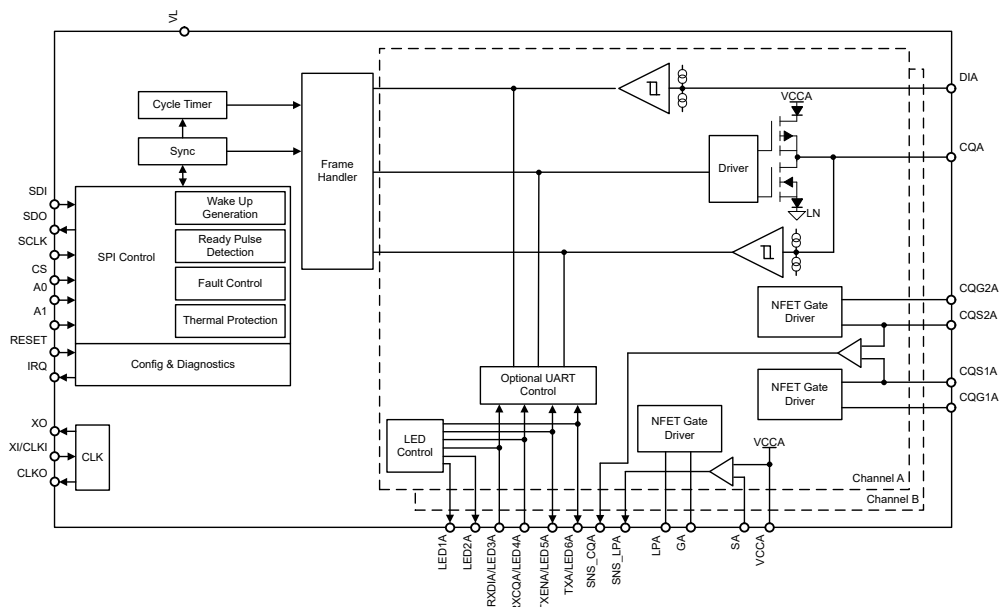
封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TIOM2212	48, VQFN	7mm x 7mm

(1) 有关所有可用封装，请参阅节 11。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。





器件方框图

内容

1 特性	1	7.3 特性说明	20
2 应用	1	8 应用和实施	110
3 说明	1	8.1 应用信息.....	110
4 引脚配置和功能	4	8.2 典型应用.....	110
5 规格	7	8.3 电源相关建议.....	110
5.1 绝对最大额定值.....	7	9 器件和文档支持	111
5.2 ESD 等级.....	7	9.1 接收文档更新通知.....	111
5.3 建议运行条件.....	8	9.2 支持资源.....	111
5.4 热性能信息.....	8	9.3 商标.....	111
5.5 电气特性.....	8	9.4 静电放电警告.....	111
5.6 开关特性.....	15	9.5 术语表.....	111
6 参数测量信息	19	10 修订历史记录	111
7 详细说明	20	11 机械、封装和可订购信息	111
7.1 概述.....	20	11.1 卷带包装信息.....	112
7.2 功能方框图.....	20	11.2 机械数据.....	114

4 引脚配置和功能

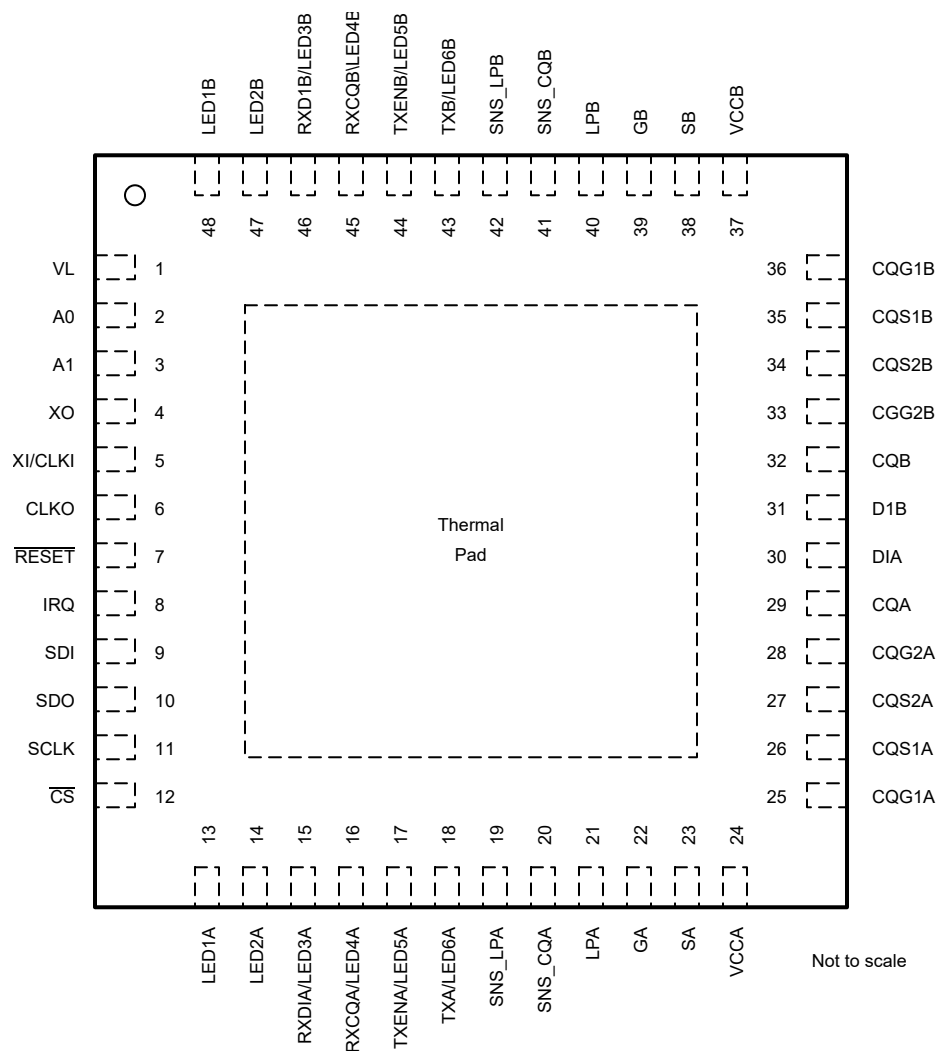


图 4-1. RGZ (VQFN) 封装, 48 引脚 (俯视图)

表 4-1. 引脚功能

引脚编号	引脚名称	类型	说明
1	VL	电源	1.71V-5.5V，逻辑电源。
2	A0	I	地址输入 0。直接连接至 VL 或接地。
3	A1	I	地址输入 1。直接连接至 VL 或接地。
4	XO	O	晶体振荡器输入。在 XI 和 XO 之间连接一个晶体以使用晶体时钟。如果使用内部时钟，则保持未连接状态。
5	XI/CLKI	I	晶体振荡器输入。在 XI 和 XO 之间连接一个晶体以使用晶体时钟。，在启动时配置为来自相邻器件的时钟输入。
6	CLKO	O	内部时钟输出，在使用多个时连接到下一个器件的 CLKI。，减少对多个晶体振荡器的需求。
7	RESET	I	低电平有效硬件复位输入。通过上拉电阻器连接到 VL。
8	IRQ	O	低电平有效硬件中断输出。通过上拉电阻器连接到 VL。
9	SDI	I	SPI 串行数据输入。在 SCLK 的正边沿捕捉数据。
10	SDO	O	SPI 串行数据输出。在 SCLK 的负边沿移出数据。
11	SCLK	I	SPI 时钟输入。
12	$\overline{CS}$	I	SPI 片选引脚（低电平有效）。
13	LED1A	O	通道 A LED 驱动器。串联一个限流电阻器。
14	LED2A	O	通道 A LED 驱动器。串联一个限流电阻器。
15	RXDIA/LED3A	O	通道 A DI 接收器输出/可配置 LED 驱动器。当用作 RX 时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
16	RXCQA/LED4A	O	通道 A C/Q 接收器输出/可配置 LED 驱动器。当用作 RX 时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
17	TXENA/LED5A	I	通道 A 可选的 UART C/Q 发送使能/可配置 LED 驱动器。当用作 TX 使能时，连接到微控制器作为可选 UART 控制的一部分，。当用作 LED 驱动器时，串联一个限流电阻，如。
18	TXA/LED6A	I	通道 A 可选的 UART C/Q 发送输入/可配置 LED 驱动器。当用作 TX 输入时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
19	SNS_LPA	O	通道 A L+ 电流检测输出。将电阻器接地。
20	SNS_CQA	O	通道 A C/Q 电流检测输出。将电阻器接地。
21	LPA	电源	器件的电源输入（标称值 24V）。将 100 Ω 与 L+ 串联。将 1 μ F 电容器连接到 LM（接地），尽可能靠近器件。
22	GA	O	L+ 的通道 A 外部栅极驱动器控制。连接到外部 NMOS 的栅极以实现反向电流阻断和 L+ 控制，如。
23	SA	I	用于 L+ 上外部栅极驱动器控制的通道 A 检测输入。，将分流电阻器与 VCCA 连接起来。
24	VCCA	电源	通道 A VCC 电源输入。将 1 μ F 电容器连接到 LM（接地），尽可能靠近器件。内部短接至 VCCB。
25	CQG1A	O	C/Q HSS 的通道 A 外部栅极驱动器控制。连接到外部 NMOS FET 的栅极以启用高电流 C/Q 驱动，。
26	CQS1A	I	用于 C/Q 高侧开关 (HSS) 上外部栅极驱动器控制的通道 A 检测输入。，用 CQS2 跨分流电阻器连接。
27	CQS2A	I	用于 C/Q 高侧开关上外部栅极驱动器控制的通道 A 检测输入。，用 CQS1 跨分流电阻器连接。
28	CQG2A	O	C/Q HSS 的通道 A 外部栅极驱动器控制。连接到外部 NMOS 的栅极以启用高电流 C/Q 驱动，。
29	CQA	I/O	通道 A 收发器输入/输出
30	DIA	I	通道 A 数字输入，串联一个 100 Ω 电阻。
31	D1B	I	通道 B 数字输入，串联一个 100 Ω 电阻。
32	CQB	I/O	通道 B 收发器输入/输出
33	CGG2B	O	C/Q HSS 的通道 B 外部栅极驱动器控制。连接到外部 NMOS 的栅极以启用高电流 C/Q 驱动，。
34	CQS2B	I	用于 C/Q HSS 上外部栅极驱动器控制的通道 B 检测输入。，用 CQS1 跨分流电阻器连接。
35	CQS1B	O	用于 C/Q HSS 上外部栅极驱动器控制的通道 B 检测输入。，用 CQS2 跨分流电阻器连接。
36	CQG1B	I	C/Q HSS 的通道 B 外部栅极驱动器控制。连接到外部 NMOS 的栅极以启用高电流 C/Q 驱动，。
37	VCCB	电源	通道 B VCC 电源输入。将 1 μ F 电容器连接到 LM（接地），尽可能靠近器件。内部短接至 VCCA
38	SB	I	用于 L+ 上外部栅极驱动器控制的通道 B 检测输入。，将分流电阻器与 VCCA 连接起来。
39	GB	O	L+ 的通道 B 外部栅极驱动器控制。连接到外部 NMOS 的栅极以实现反向电流阻断和 L+ 控制，如。
40	LPB	电源	器件的电源输入（标称值 24V）。将 100 Ω 与 L+ 串联。将 1 μ F 电容器连接到 LM（接地），尽可能靠近器件。
41	SNS_CQB	O	通道 B C/Q 电流检测输出。将电阻器接地。
42	SNS_LPB	O	通道 B L+ 电流检测输出。将电阻器接地。

表 4-1. 引脚功能（续）

引脚编号	引脚名称	类型	说明
43	TXB/LED6B	I	通道 B 可选的 UART C/Q 发送输入/可配置 LED 驱动器。当用作 TX 输入时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
44	TXENB/LED5B	I	通道 B 可选的 UART C/Q 发送使能/可配置 LED 驱动器。当用作 TX 使能时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
45	RXCQB/LED4B	O	通道 B C/Q 接收器输出/可配置 LED 驱动器。当用作 RX 时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
46	RXD1B/LED3B	O	通道 B DI 接收器输出/可配置 LED 驱动器。当用作 RX 时，连接到微控制器作为可选 UART 控制的一部分，如。当用作 LED 驱动器时，串联一个限流电阻，如。
47	LED2B	O	通道 B LED 驱动器。串联一个限流电阻器。
48	LED1B	O	通道 B LED 驱动器。串联一个限流电阻器。
-	散热焊盘	GND	连接至 L- 以实现最高热性能和电气性能。

ADVANCE INFORMATION

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
LPA、CQA、DIA、LPB、CQB、DIB	总线引脚稳态电压	-65	65	V
	总线引脚瞬态脉冲宽度 < 100μs	-70	70	V
VCCA、VCCB、SA、SB	电源引脚稳态电压	-0.3	65	V
	电源引脚瞬态脉冲宽度 < 100μs	-0.3	70	V
$V_{(SA)} - V_{(VCCA)}$ 、 $V_{(SB)} - V_{(VCCB)}$	感应电阻器上的电压	-0.3	0.3	V
GA、GB、CQG1A、CQG1B、CQG2A、CQG2B	栅极驱动器输出电压	-65	65	V
CQS1A、CQS1B、CQS2A、CQS2B	HSS 检测引脚	-65	65	V
$ V_{(BUS1)} - V_{(BUS2)} $	总线引脚任意组合之间的压降		65	V
$V_{(VCCA,B)} - V_{(BUS)}$	电源和任何总线引脚之间的压降	-65	65	V
$ V_{(GA)} - V_{(LPA)} $ 、 $ V_{(GB)} - V_{(LPB)} $	NFET 栅 — 源电压	-0.3	14	V
$ V_{(CQG1A)} - V_{(CQS1A)} $ 、 $ V_{(CQG2A)} - V_{(CQS2A)} $ 、 $ V_{(CQG1B)} - V_{(CQS1B)} $ 、 $ V_{(CQG2B)} - V_{(CQS2B)} $	NFET 栅 — 源电压	-0.3	14	V
$V_{(CQA)} - V_{(CQS1A)}$ 、 $V_{(CQA)} - V_{(CQS2A)}$ 、 $V_{(CQB)} - V_{(CQS1B)}$ 、 $V_{(CQB)} - V_{(CQS2B)}$	CQ 到 HSS 检测引脚电压	-1	65	V
V_L	逻辑电源电压	-0.3	6	V
TXA、TXB、TXENA、TXENB、RXDIA、RXCQA、RXDIB、RXCQB、SDI、SDO、SCK、 $\overline{CS}$ 、XO、XI、CLKI、CLKO、IRQ、A0、A1、LED*	逻辑引脚电压	-0.3	$\min(V_L + 0.3, 6)$	V
输出电流	RXCQA、RXDIA、RXCQB、RXDIB、SDO、CLKO、IRQ	-5	5	mA
输出电流	SNS_CQA、SNS_CQB、SNS_LPA、SNS_LPB	-10	2	mA
连续电流	LM、VCCA、B	-2	2	A
连续电流	CQA、CQB	-1	1	A
存储温度, T_{stg}		-55	170	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。除非另有说明，否则所有电压都是相对于 L- 引脚的测量值。

5.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	所有引脚	±2000	V
$V_{(ESD)}$	静电放电	充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	所有引脚	±750	V

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
$V_{(VCCA,B)}$	24V 输入电源电压	7	24	36	V
$V_{(VL)}$	逻辑电源电压	1.71	3.3	5.5	V
$V_{(I)}$	TXA、TXB、TXENA、TXENB、SDI、 $\overline{CS}$ 、CLKI 上的逻辑电平输入电压			VL	V
t_{RESETB}	RESETB 上的最小脉冲宽度		300		μs
$1/t_{BIT}$	数据速率 (通信模式)			250	kbps
T_A	工作环境温度	-40		125	$^{\circ}C$
T_{J-ET}	支持扩展结温, 可满足 -ET/-EP 要求	-55		150	$^{\circ}C$
T_J	结温	-40		150	$^{\circ}C$

5.4 热性能信息

热指标 ⁽¹⁾		TIOL1221	单位
		RGZ (48 引脚)	
$R_{\theta JA}$	结至环境热阻	32.2	$^{\circ}C/W$
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	27.2	$^{\circ}C/W$
$R_{\theta JB}$	结至电路板热阻	11.4	$^{\circ}C/W$
ψ_{JT}	结至顶部特征参数	0.3	$^{\circ}C/W$
ψ_{JB}	结至电路板特征参数	11.4	$^{\circ}C/W$
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	2.7	$^{\circ}C/W$

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用手册。

5.5 电气特性

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $VCC = 24V$ 、 $VL = 5V$ 且 $T_A = 25^{\circ}C$ 的条件下测得 (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位
电源 (VCCA、B)					
$I_{(VCC-SHDN)}$	关断模式下的电源静态电流	所有 TX、RX、栅极驱动器 HiZ。未为 LP 和 HSS 安装 FET。CQ 或 LP 上无负载。灌电流/拉电流已禁用。		2.5	4.7 mA
$I_{(VCC-RX-ONLY)}$	仅启用输入时的电源电流	TX 禁用、RX 启用、栅极驱动器 HiZ。未为 LP 和 HSS 安装 FET。CQ 或 LP 上无负载。灌电流/拉电流已禁用。		2.5	4.7 mA
$I_{(VCC-SHDN)}$	关断模式下的电源静态电流	所有 TX、RX、栅极驱动器禁用。为 LP 和 HSS 安装了 FET。CQ 或 LP 上无负载。灌电流/拉电流已禁用。		3.6	6 mA
$I_{(VCC-CQ)}$	启用条件下的静态电源电流	所有 TX、RX 和 LP 栅极驱动器启用。HSS 栅极驱动器禁用。为 LP 和 HSS 安装了 FET。CQ 或 LP 上无负载。灌电流/拉电流已禁用。		1.5	2 mA
$V_{(VCC-OVLO,R)}$	VCC 过压警告	VCC 上升	VCC 上升	48	V

5.5 电气特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 5V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
$V_{(VCC-OVLO,F)}$	VCC 过压警告	VCC 下降	VCC 下降	40			V
$V_{(VCC-OVLO,HYS)}$	VCC 过压迟滞	上升至下降阈值	上升至下降阈值		550		mV
$V_{(VCC-UVLO)}$	VCC 欠压锁定	VCC 下降		5.6	6		V
$V_{(VCC-UVLO)}$	VCC 欠压锁定	VCC 上升			6.2	6.8	V
$V_{(VCC-UVLO,HYS)}$	VCC 欠压迟滞	上升至下降阈值		150	210		mV
$V_{(VCCW)}$	VCC 欠压警告	VCC 下降		16		18	V
$V_{(VCCW-HYS)}$	VCC 欠压警告迟滞	上升至下降阈值			530		mV
VL							
$V_{(VL-UVLO,F)}$	VL 的 UVLO 下降电平	VL 下降		1.3			V
$V_{(VL-UVLO,R)}$	VL 的 UVLO 上升电平	VL 上升				1.6	V
$V_{(VL-UVLO,HYS)}$	VL UVLO 迟滞				0.1		V
$I_{(VL)}$	VL 的输入电源电流	全部启用			2.7		mA
电源 (LPA、B)							
$V_{(G1-LP)}$	栅源 (LP) 电压			7.5		13	V
V_{ILP_DET}	过电流检测阈值	上升阈值	LP_CFG0[4:3]=3h	100	120	140	mV
			LP_CFG0[4:3]=2h	50	60	70	mV
			LP_CFG0[4:3]=1h	25	30	35	mV
			LP_CFG0[4:3]=0h	12.5	15	17.5	mV
$GM_{SNS,LP}$	电流检测输出的跨导		LP_CFG0[4:3]=0h		300		mS
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 10mV			3		mA
A_{SNS}	电流检测的精度			-20		20	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 5mV			1.5		mA
A_{SNS}	电流检测的精度			-40		40	%
$GM_{SNS,LP}$	电流检测输出的跨导		LP_CFG0[4:3]=1h		150		mS
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 20mV			3		mA
A_{SNS}	电流检测的精度			-10		10	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 10mV			1.5		mA
A_{SNS}	电流检测的精度			-20		20	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 5mV			0.75		mA
A_{SNS}	电流检测的精度			-40		40	%

5.5 电气特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 5V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
$GM_{SNS,LP}$	电流检测输出的跨导		LP_CFG0[4:3] = 2h		75		mS
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 40mV			3		mA
A_{SNS}	电流检测的精度			-5		5	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 20mV			1.5		mA
A_{SNS}	电流检测的精度			-10		10	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 10mV			0.75		mA
A_{SNS}	电流检测的精度			-20		20	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 5mV			0.375		mA
A_{SNS}	电流检测的精度			-40		40	%
$GM_{SNS,LP}$	电流检测输出的跨导		LP_CFG0[4:3] = 3h		37.5		mS
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 80mV			3		mA
A_{SNS}	电流检测的精度			-5		5	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 40mV			1.5		mA
A_{SNS}	电流检测的精度			-5		5	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 20mV			0.75		mA
A_{SNS}	电流检测的精度			-10		10	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 10mV			0.375		mA
A_{SNS}	电流检测的精度			-20		20	%
I_{SNS}	电流检测电流	$V_{(VCCA)} - V_{(SA)}, V_{(VCCB)} - V_{(SB)}$ = 5mV			0.1875		mA
A_{SNS}	电流检测的精度			-40		40	%
$I_{SNS,HR}$	电流检测功能所需的余量	$V_{(VL)} - V_{(VSNS,LP)}, I_{SNS} = 3mA$		0.6			V
$I_{SNS,HIZ}$	流经 SNS_LPA、B 引脚的漏电流	$V_{(VSNS,LP)} = V_{(VL)}, 0$				20	μA
I_{SN}	SN 输入电流					50	μA
I_{LP}	LP 输入电流					30	μA
$V_{(LP-WARN)}$	LP 欠压警告	LP 下降		18			V
$V_{(LP-WARN)}$	LP 欠压警告	LP 上升				20	V
$V_{(LP-UVLO,HYS)}$	LP 欠压迟滞	上升至下降阈值			540		mV
$V_{(LP_BLK_VTH)}$	LP 动态消隐阈值	$V_{(VCC)} > 18V$	LP_DYBL_EN = 0b1		6.2		V
C_{GATE}	外部 NFET 栅极电容				1		nF
DRIVER OUTPUT (CQA、CQB)							
$R_{DS(on)-HS}$	高侧驱动器导通电阻	$I_{LOAD} = 200mA$, 电流限制 = 500mA			1	2	Ω
$R_{DS(on)-LS}$	低侧驱动器导通电阻	$I_{LOAD} = 200mA$, 电流限制 = 500mA			1	2	Ω

5.5 电气特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 5V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
$I_{O(LIM)}$	驱动器输出电流限制	$V_{(DRIVER)} = (V_{VCC} - 3)V$ 或 $3V$,	CQ_DRV_CFG[4:3] = 3h	100	150	195	mA
			CQ_DRV_CFG[4:3] = 2h	200	230	330	mA
			CQ_DRV_CFG[4:3] = 1h	300	350	485	mA
			CQ_DRV_CFG[4:3] = 0h	500	600		mA
$I_{OZ(CQ)}$	CQ 漏电流	$0 \leq V_{(CQ)} \leq (V_{VCC} - 0.1V)$	禁用驱动器, 禁用上拉/下拉, 启用 RX	-115		2	μA
I_{IN-CQ}	CQ 输入电流	驱动器禁用, 上拉/下拉禁用	$-5V \leq V_{CQ} \leq V_{CC} + 5V$	-150		10	μA
$I_{LLM(CQ)}$	CQ 灌电流	$V_{(CQ)} \geq 5V$, CQ_SNK_EN = 0b1, CQ_SCR_EN = 0b0	5mA 灌电流 (CQ_SRC_SNK = 0b00)	5	7.5	10	mA
$I_{LLM(CQ)}$			2mA 灌电流 (CQ_SRC_SNK = 0b01)	2	3	4	mA
$I_{LLM(CQ)}$	CQ 电流源	$V_{(VCC-CQ)} \geq 5V$, CQ_SRC_EN = 0b1, CQ_SNK_EN = 0b0	5mA 灌电流 (CQ_SRC_SNK = 0b00)	-10	-7.5	-5	mA
$I_{LLM(CQ)}$			2mA 灌电流 (CQ_SRC_SNK = 0b01)	-4	-3	-2	mA
I_{PU-CQ}	CQ 驱动器弱上拉电流	禁用驱动器, 启用弱上拉, CQ_SRC_EN = 0b1, CQ_SNK_EN = 0b0	$0 \leq V_{(CQ)} \leq (V_{VCC} - 5V)$, CQ_SRC_SNK = 0b10	-310		-150	μA
I_{PD-CQ}	CQ 驱动器弱下拉电流	禁用驱动器, 启用弱下拉, CQ_SNK_EN = 0b1, CQ_SCR_EN = 0b0	$5 \leq V_{(CQ)} \leq V_{VCC}$, CQ_SRC_SNK = 0b10	150		300	μA
C_{IN-CQ}	CQ 输入电容	禁用 CQ 驱动器, 禁用上拉/下拉, $f = 100kHz$			130		pF
接收器输入 (CQA、DIA、CQB、DIB)							
$V_{(THH)}$	输入阈值 “H”	$V_{(LP)} > 18V$, RX 启用, RX 配置 - IOLINK_standard, 1 型	CQ_CFG[2:1] = 0h; CQ_DRV_DI_CFG[2:1] = 0h	10.5		13	V
$V_{(THL)}$	输入阈值 “L”			8		11.5	V
$V_{(HYS)}$	接收器迟滞 ($V_{(THH)} - V_{(THL)}$)				2.5		V

5.5 电气特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 5V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位	
V _(THH)	输入阈值“H”	V _(LP) > 18V, RX 启用, RX 配置 — 比例式	CQ_CFG[2:1] = 1h; CQ_DRV_DI_CFG[2:1] = 1h	10.5		13	V	
V _(THL)	输入阈值“L”			8		11.5	V	
V _(HYS)	接收器迟滞 (V _(THH) - V _(THL))			2.5			V	
V _(THH)	输入阈值“H”	V _(LP) = 17V, RX 启用, RX 配置 — 比例式		10.5		13	V	
V _(THH)	输入阈值“H”	V _(LP) = 12V, RX 启用, RX 配置 — 比例式		7.5		9.4	V	
V _(THH)	输入阈值“H”	V _(LP) = 7V, RX 启用, RX 配置 — 比例式		4.4		5.8	V	
V _(THH)	输入阈值“H”	V _(LP) < 18V, RX 启用, RX 配置 — 比例式		请参阅注释(1)		请参阅注释(2)	V	
V _(THL)	输入阈值“L”	V _(LP) = 17V, RX 启用, RX 配置 — 比例式		8		11.5	V	
V _(THL)	输入阈值“L”	V _(LP) = 12V, RX 启用, RX 配置 — 比例式		5.8		8.5	V	
V _(THL)	输入阈值“L”	V _(LP) = 7V, RX 启用, RX 配置 — 比例式		3.6		5.4	V	
V _(THL)	输入阈值“L”	V _(LP) < 18V, RX 启用, RX 配置 — 比例式		请参阅注释(3)		请参阅注释(4)	V	
V _(HYS)	接收器迟滞 (V _(THH) - V _(THL))			1.8			V	
V _(THH)	输入阈值“H”	V _(LP) > 18V, RX 启用, RX 配置 — 2/3 型		CQ_CFG[2:1] = 2h; CQ_DRV_DI_CFG[2:1] = 2h	7.5		11	V
V _(THL)	输入阈值“L”			6		8	V	
V _(HYS)	接收器迟滞 (V _(THH) - V _(THL))			1.8			V	
C _{IN-DI}	DI 输入电容	f = 100kHz		14			pF	
I _{LLM(DI)}	DI 灌电流	V _(DI) >= 5V	DI_SNK_EN = 0b1, DI_SRC_EN = 0b0	2	3	4	mA	
I _{LLM(DI)}	DI 电流源	V _(DI) >= 5V	DI_SNK_EN = 0b0, DI_SRC_EN = 0b1	-4	-3	-2	mA	
I _{IN-DI}	DI 输入电流	启用 DI 接收器, 禁用上拉/下拉	-1V <= V _{DI} <= V _(LP) +1V	-5		50	μA	
逻辑电平输入 (CS、SCK、SDI、TXENA、TXA、TXENA、ENB、TXB、TXENB、CLKI)								
V _{IH}	输入逻辑高电平电压			0.7*VL			V	
V _{IL}	输入逻辑低电平电压					0.3*VL	V	
I _{IN}	输入漏电流	V _I = 0V 或 VL		-6		6	μA	
逻辑电平输出 (IRQ、SDO、RXCQA、RXCQB、CLKO、RXDIA、RXDIB)								
V _{OH}	输出逻辑高电压	I _O = 4mA	I _O = 4mA	VL - 0.4			V	
V _{OL}	输出逻辑低电平电压	I _O = 4mA				0.4	V	
I _{OZ}	输出高阻抗泄漏	Hi-Z 下的输出, V _O = 0V 或 VL		-1		1	μA	
保护电路								

5.5 电气特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 5V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件		最小值	典型值	最大值	单位
T(WRN)	热警告	裸片温度 T _J		125			°C
T(SDN)	热关断			150	180		°C
T(HYS)	用于关断的热迟滞			8			°C
T(WRN)	用于警告的热迟滞	裸片温度 T _J		8.5			°C
I _{REV}	反极性下的 CQ、DI 漏电流 (禁用驱动器, 禁用上拉/下拉, 禁用 HSS G1/G2 — 电路板上未安装 FET)	VCC= 24V V _(CQ/DI) = (V _(VCC) -36V) 或 V _(CQ/DI) = (V _(VCC) +36V)		-115		185	μA
		VCC= 24V V _(CQ/DI) = (V _(VCC) -65V) 或 V _(CQ/DI) = 65V		-300		200	μA
	CQ (启用驱动器, 禁用上拉/下拉, 禁用 HSS G1/G2 — 电路板上未安装 FET)	V _(CQ to VCC) > 0V , NSIDE OFF , PSIDE ON				310	μA
		V _(CQ to LM) < 0V , PSIDE OFF , NSIDE ON		-350		-160	μA
晶体振荡器							
F(XTAL)	晶振频率			14.7456			MHz
I(XTAL)	晶体振荡器电流	如果使用晶体振荡器, 则 VL 电流会增加	XTAL_EN=0b1	400		675	μA
ESR(XTAL)	等效晶体振荡器电阻	f _{XTAL} = 14.7456MHz				100	Ω
CS(XTAL)	晶体并联电容	f _{XTAL} = 14.7456MHz				8	pF
CIN(XO,XI)	引脚输入电容			10			pF
内部振荡器							
I(OSC)	内部振荡器电流	如果使用内部振荡器, VL 电流会增加				320	μA
外部时钟							
D(EXT)	外部时钟占空比			42		58	%
F(EXT)	外部时钟频率			3.686			MHz
LED							
F(PWM)	PWM 频率			225			Hz
DU_CY	占空比			1		100	%
I _{OUT}	LED 输出电流			2		20	mA
I _{OUT_ACC}	LED 输出电流精度			-25		25	%
HSS 驱动器 (CQA、B)							
V _(CQG1-CQS1) 、 V _(CQG2-CQS2)	栅源电压, NFET 模式			7.5		13	V
V _{IHSS_REG_G2}	稳压正向阈值	V _(CQA,B) - V _(CQS2A,B)		2	30	58	mV
V _{IHSS_REV_G2}	反向电流阻断阈值	V _(CQS2A,B) - V _(CQA,B)		-58	-30	-2	mV
V _{IHSS_DET}	过电流检测阈值	上升阈值	HSS_CFG0[4:3]]= 3h	100	120	140	mV
			HSS_CFG0[4:3]]= 2h	50	60	70	mV
			HSS_CFG0[4:3]]= 1h	25	30	35	mV
			HSS_CFG0[4:3]]= 0h	12.5	15	17.5	mV

5.5 电气特性 (续)

超过建议的操作温度和推荐的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 5V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数	测试条件	最小值	典型值	最大值	单位
$GM_{SNS,HSS}$	HSS 电流检测输出的跨导		300		mS
I_{SNS}	电流检测电流		3		mA
A_{SNS}	电流检测的精度	-20		20	%
I_{SNS}	电流检测电流		1.5		mA
A_{SNS}	电流检测的精度	-40		40	%
$GM_{SNS,HSS}$	电流检测输出的跨导		150		mS
I_{SNS}	电流检测电流		3		mA
A_{SNS}	电流检测的精度	-10		10	%
I_{SNS}	电流检测电流		1.5		mA
A_{SNS}	电流检测的精度	-20		20	%
I_{SNS}	电流检测电流		0.75		mA
A_{SNS}	电流检测的精度	-40		40	%
$GM_{SNS,HSS}$	电流检测输出的跨导		75		mS
I_{SNS}	电流检测电流		3		mA
A_{SNS}	电流检测的精度	-5		5	%
I_{SNS}	电流检测电流		1.5		mA
A_{SNS}	电流检测的精度	-10		10	%
I_{SNS}	电流检测电流		0.75		mA
A_{SNS}	电流检测的精度	-20		20	%
I_{SNS}	电流检测电流		0.375		mA
A_{SNS}	电流检测的精度	-40		40	%
$GM_{SNS,HSS}$	电流检测输出的跨导		37.5		mS
I_{SNS}	电流检测电流		3		mA
A_{SNS}	电流检测的精度	-5		5	%
I_{SNS}	电流检测电流		1.5		mA
A_{SNS}	电流检测的精度	-5		5	%
I_{SNS}	电流检测电流		0.75		mA
A_{SNS}	电流检测的精度	-10		10	%
I_{SNS}	电流检测电流		0.375		mA
A_{SNS}	电流检测的精度	-20		20	%
I_{SNS}	电流检测电流		0.1875		mA
A_{SNS}	电流检测的精度	-40		40	%
$I_{SNS,HR}$	电流检测功能所需的余量	$V_{(VL)} - V_{(VSNS,HSS)}$, $I_{SNS} = 3mA$	0.6		V
$I_{SNS,HIZ}$	流经 SNS_CQA、B 引脚的漏电流	$V_{(VSNS,HSS)} = V_{(VL)}$, 0		20	μA
I_{CQS1} 、 I_{CQS2}	CQS1、CQS2 输入电流	HSS 驱动器已启用; $V_{(CQS1)} = V_{(CQS2)}$	HSS_GATE_DR $V_{EN} = 0b1$	100	μA
I_{CQ}	CQ 输入电流	启用 HSS 驱动器	HSS_GATE_DR $V_{EN} = 0b1$	30	μA
$V_{(HSS_BLK_VTH)}$	HSS 动态消隐阈值		HSS_DYBL_EN $= 0b1$	6.8	V
C_{GATE}	外部 NFET 栅极电容			1	nF

(1) $V_{THH}(\min) = 5V + (11/18) [V_{(LP)} - 8V]$

- (2) $V_{THH}(\max) = 6.5V + (13/18) [V_{(LP)} - 8V]$
 (3) $V_{THL}(\min) = 4V + (8/18) [V_{(LP)} - 8V]$
 (4) $V_{THL}(\max) = 6V + (11/18) [V_{(LP)} - 8V]$

5.6 开关特性

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明) 。典型值是在 $VCC = 24V$ 、 $VL = 3.3V$ 且 $TA = 25^{\circ}C$ 的条件下测得 (除非另有说明) 。

参数		测试条件	最小值	典型值	最大值	单位
CQ 驱动器						
t_{PLH}	驱动器传播延迟, 低电平到高电平转换	请参阅 驱动器输出测量的测试电路 和 驱动器输出开关波形 $R_L = 2k\Omega$ $C_L = 5nF$ 推挽和 PNP 配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$		800	1200	ns
t_{PHL}	驱动器传播延迟, 高电平到低电平转换	请参阅 驱动器输出测量的测试电路 和 驱动器输出开关波形 $R_L = 2k\Omega$ $C_L = 5nF$ 推挽和 NPN 配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$		800	1200	ns
$t_{p(skew)}$	驱动器传播延迟偏斜。 $t_{PLH} - t_{PHL}$	请参阅 驱动器输出测量的测试电路 和 驱动器输出开关波形 $R_L = 2k\Omega$ $C_L = 5nF$ 推挽配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$		120		ns
t_{PZH}	驱动器启用延迟高电平	请参阅 驱动器输出测量的测试电路 和 驱动器启用/禁用时序图 $R_L = 2k\Omega$ $C_L = 5nF$ 仅推挽和 PNP 配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$			4	μs
t_{PZL}	驱动器启用延迟低电平	请参阅 驱动器输出测量的测试电路 和 驱动器启用/禁用时序图 $R_L = 2k\Omega$ $C_L = 5nF$ 仅推挽和 NPN 配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$			4	μs
t_{PHZ}	驱动器禁用延迟高电平	请参阅 驱动器输出测量的测试电路 和 驱动器启用/禁用时序图 $R_L = 2k\Omega$ $C_L = 5nF$ 仅推挽和 PNP 配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$			4	μs
t_{PLZ}	驱动器禁用延迟低电平	请参阅 驱动器输出测量的测试电路 和 驱动器启用/禁用时序图 $R_L = 2k\Omega$ $C_L = 5nF$ 仅推挽和 NPN 配置 $CQ_DRV_DI_CFG[7:6] = 2b'00$ $CQ_DRV_CFG[4:3] = 2b'00$			4	μs

5.6 开关特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 3.3V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
t _r	驱动器输出上升时间	请参阅 驱动器输出测量的测试电路 和 驱动器输出开关波形 R _L = 2k Ω C _L = 5nF 推挽和 PNP 配置 CQ_DRV_DI_CFG[7:6] = 2b'00 CQ_DRV_CFG[4:3] = 2b'00	0.25	0.55	0.86	μs
t _f	驱动器输出下降时间	请参阅 驱动器输出测量的测试电路 和 驱动器输出开关波形 R _L = 2k Ω C _L = 5nF 推挽和 NPN 配置 CQ_DRV_DI_CFG[7:6] = 2b'00 CQ_DRV_CFG[4:3] = 2b'00	0.25	0.55	0.86	μs
t _r - t _f	上升时间和下降时间的差异	请参阅 驱动器输出测量的测试电路 和 驱动器输出开关波形 R _L = 2k Ω C _L = 5nF 仅推挽配置 CQ_DRV_DI_CFG[7:6] = 2b'00 CQ_DRV_CFG[4:3] = 2b'00		50		ns
t _{AR}	电流限制后的自动重试时间	CQ_DRV_CFG[2:1] = 0h		50		ms
t _{AR}	电流限制后的自动重试时间	CQ_DRV_CFG[2:1] = 1h		0.5		s
t _{AR}	电流限制后的自动重试时间	CQ_DRV_CFG[2:1] = 2h		4		s
t _{AR}	电流限制后的自动重试时间	CQ_DRV_CFG[2:1] = 3h		10		s
t _{SC}	电流限制消隐时间	CQ_DRV_CFG[6:5] = 0h	5	5.5		ms
t _{SC}	电流限制消隐时间	CQ_DRV_CFG[6:5] = 1h	15	16.5		ms
t _{SC}	电流限制消隐时间	CQ_DRV_CFG[6:5] = 2h	50	55		ms
t _{SC}	电流限制消隐时间	CQ_DRV_CFG[6:5] = 3h	150	165		ms
t _(UVLO)	VCC UVLO 后的 CQ 重新启用延迟 (1)	VL 已通电。VCC 上电。			0.05	ms
CQ、DI 接收器						
t _{PLH_CQ} , t _{PHL_CQ}	CQ 接收器传播延迟	C _L =15pF	CQ_GFILT_EN=1b0	0.3	0.8	μs
			CQ_GFILT_EN=1b1	1.5	2.4	μs
t _{P(skew)}	接收器传播延迟偏移。 t _{PLH_CQ} — t _{PHL_CQ}				300	ns
t _{PLH_DI} , t _{PHL_DI}	DI 接收器传播延迟		DI_GFILT_EN=1b0	1.3	2	μs
			DI_GFILT_EN=1b1	2.3	3.8	μs
t _{P(skew)}	接收器传播延迟偏移。 t _{PLH_DI} — t _{PHL_DI}				800	ns
唤醒时间						
t _{WU-DEL}	唤醒脉冲的延迟时间				80	μs
t _{WU}	唤醒脉冲持续时间		75	80	85	μs
t _{WU-DIS}	唤醒脉冲后关闭驱动器的延迟			2		μs

5.6 开关特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 3.3V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
LP TIMING						
t _{ON}	导通 NFET 的时间	C _{GATE} =1nF	0.17			ms
t _{OFF}	关断 NFET 的时间	C _{GATE} =1nF	10			μs
t _{SC}	电流限制消隐时间	LP_CFG0[6:5] = 0h	5	5.5		ms
		LP_CFG0[6:5] = 1h	15	16.5		ms
		LP_CFG0[6:5] = 2h	50	55		ms
		LP_CFG0[6:5] = 3h	150	165		ms
t _{AR}	电流限制后的自动重试时间	LP_CFG0[2:1] = 0h	50			ms
		LP_CFG0[2:1] = 1h	0.5			s
		LP_CFG0[2:1] = 2h	4			s
		LP_CFG0[2:1] = 3h	10			s
CQ HSS TIMING						
t _{OFF}	关断 NFET 的时间	C _{GATE} =1nF	4			μs
t _{ON}	导通 NFET 的时间	C _{GATE} =1nF	0.15			ms
t _{SC}	电流限制消隐时间	HSS_CFG0[6:5] = 0h	5	5.5		ms
		HSS_CFG0[6:5] = 1h	15	16.5		ms
		HSS_CFG0[6:5] = 2h	50	55		ms
		HSS_CFG0[6:5] = 3h	150	165		ms
t _{AR}	电流限制后的自动重试时间	HSS_CFG0[2:1] = 0h	50			ms
		HSS_CFG0[2:1] = 1h	0.5			s
		HSS_CFG0[2:1] = 2h	4			s
		HSS_CFG0[2:1] = 3h	10			s
SPI 时序 (CS、SCK、SDI、SDO)						
f _{SCK_BURST}	最大 SPI 时钟频率	突发模式；V _(VL) < 3V			15	MHz
t _{SCK}	SCK 周期	突发模式；V _(VL) < 3V	66			ns
t _{SCKH}	SCK 脉冲宽度高电平	突发模式；V _(VL) < 3V	33			ns
t _{SCKL}	SCK 脉冲宽度低电平	突发模式；V _(VL) < 3V	33			ns
f _{SCK_BURST}	最大 SPI 时钟频率	突发模式；V _(VL) ≥ 3V			25	MHz
t _{SCK}	SCK 周期		40			ns
t _{SCKH}	SCK 脉冲宽度高电平		20			ns
t _{SCKL}	SCK 脉冲宽度低电平		20			ns
f _{SCK}	最大 SPI 时钟频率	非突发模式；V _(VL) < 3V			15	MHz
t _{SCK}	SCK 周期	非突发模式；V _(VL) < 3V	66			ns
t _{SCKH}	SCK 脉冲宽度高电平	非突发模式；V _(VL) < 3V	33			ns
t _{SCKL}	SCK 脉冲宽度低电平	非突发模式；V _(VL) < 3V	33			ns
f _{SCK}	最大 SPI 时钟频率	非突发模式；V _(VL) ≥ 3V			25	MHz
t _{SCK}	SCK 周期		40			ns
t _{SCKH}	SCK 脉冲宽度高电平		20			ns
t _{SCKL}	SCK 脉冲宽度低电平		20			ns

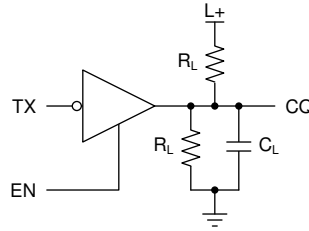
5.6 开关特性 (续)

超过建议的操作温度和建议的自由空气温度范围 (除非另有说明)。典型值是在 $V_{CC} = 24V$ 、 $V_L = 3.3V$ 且 $T_A = 25^\circ C$ 的条件下测得 (除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
t_{CSS}	$\overline{CS}$ 下降沿至 SCK 上升时间	$V_{(VL)} < 3V$	66			ns
t_{CSS}	$\overline{CS}$ 下降沿至 SCK 上升时间	$V_{(VL)} \geq 3V$	40			ns
t_{CSH}	$\overline{SCK}$ 上升至 CS 上升保持时间	$V_{(VL)} < 3V$	66			ns
t_{CSH}	$\overline{SCK}$ 上升至 CS 上升保持时间	$V_{(VL)} \geq 3V$	40			ns
t_{DH}	SDI 保持时间		5			ns
t_{DS}	SDI 设置时间				5	ns
t_{DO}	SDO 数据传播延迟	$C_{OUT} = 10pF$; $V_{(VL)} < 3V$			28	ns
t_{DO}	SDO 数据传播延迟	$C_{OUT} = 10pF$; $V_{(VL)} \geq 3V$			15	ns
t_{DORF}	SDO 上升和下降时间	$C_{OUT} = 10pF$			4	ns
t_{CSPW}	最小 $\overline{CS}$ 脉冲宽度 (SPI 事务之间的空闲时间)		10			ns

(1) 此时 CQ/DO 输出保持高阻态

6 参数测量信息



Copyright © 2016, Texas Instruments Incorporated

图 6-1. 驱动器开关的测试电路

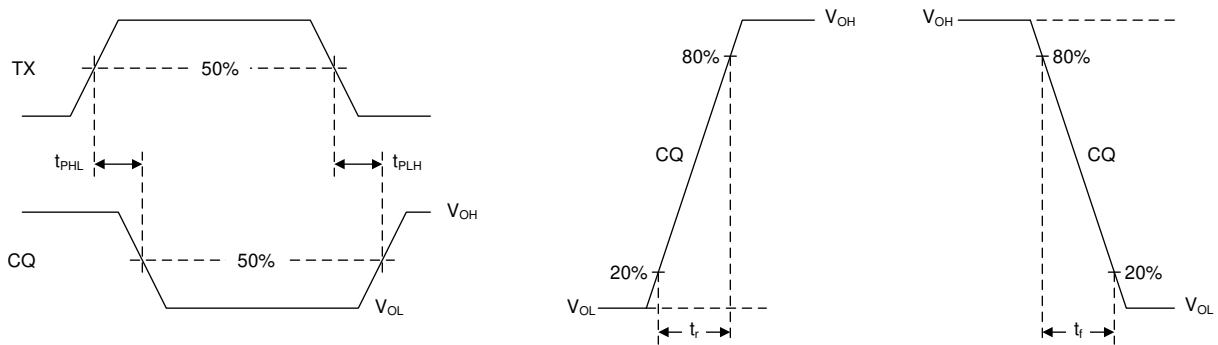


图 6-2. 驱动器输出开关测量的波形

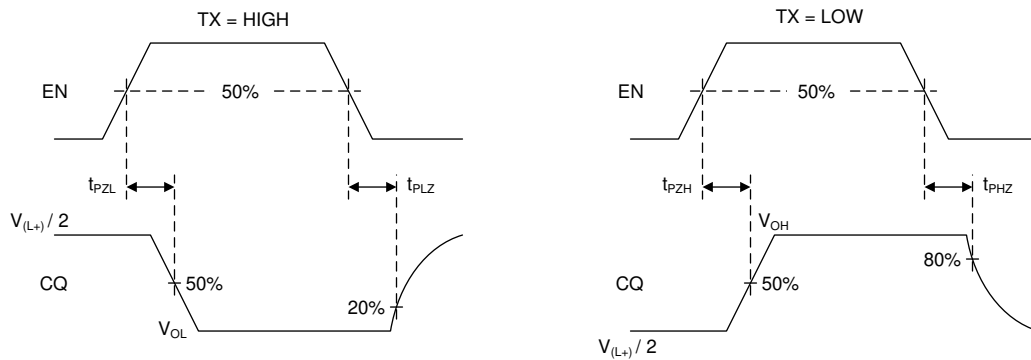


图 6-3. 驱动器启用或禁用时间测量的波形

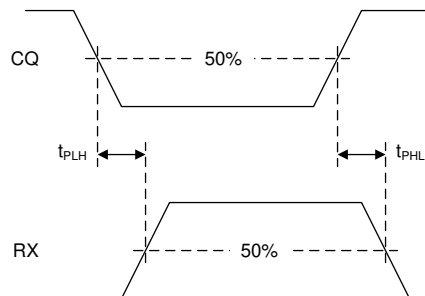


图 6-4. 接收器开关测量

7 详细说明

7.1 概述

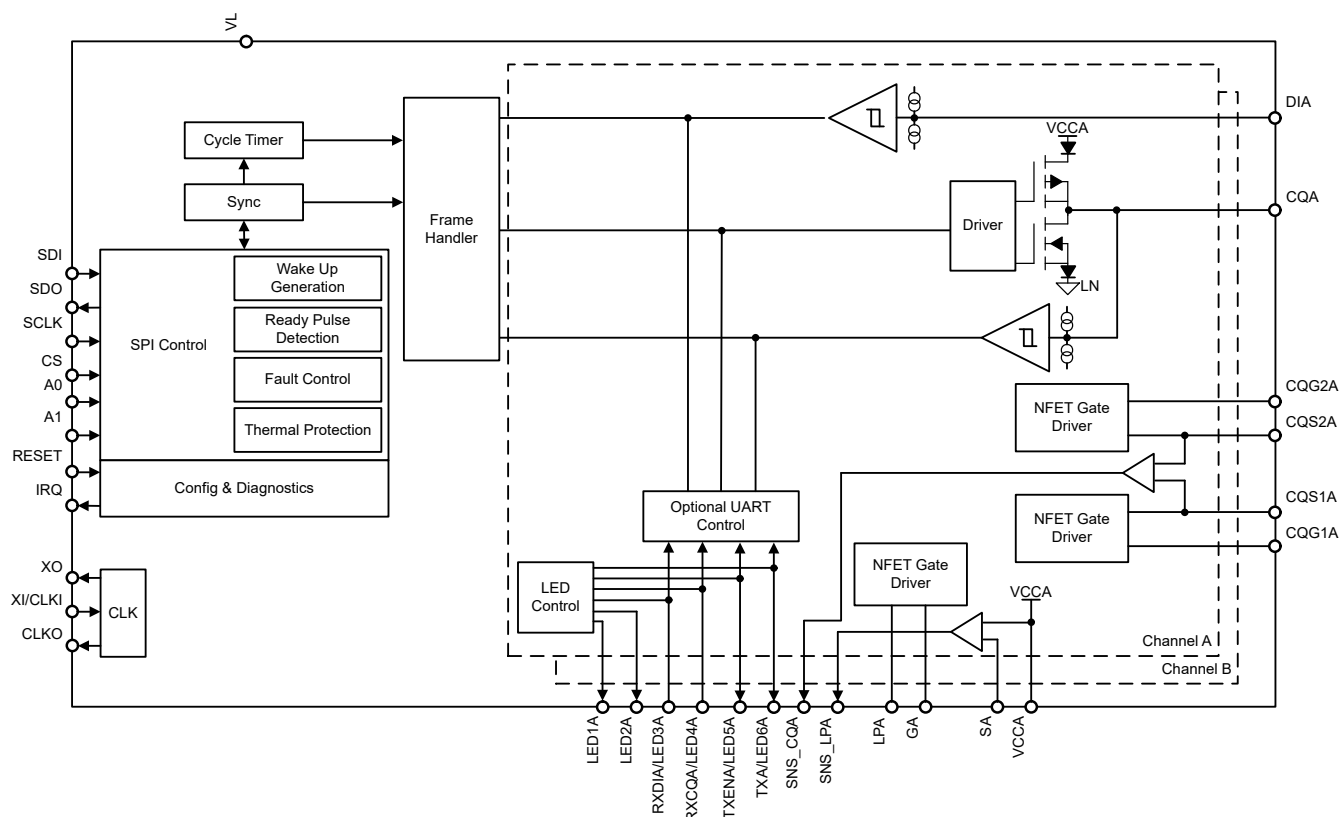
TIOM221x 功能方框图演示了器件中的可用功能。该器件的 C/Q 驱动器可用于推挽、高侧或低侧配置，使用的是使能 (TXEN) 和发送数据 (TX) 输入引脚。内部接收器将 CQ 线路上的 24V 信号转换为接收数据 (RXD) 引脚上的标准逻辑电平。使用一个简单的并行接口在器件与本地控制器之间接收/发送数据以及状态信息。

这些器件集成了 IEC 61000-4-4/5 EFT 和浪涌保护。此外，如果应用需要更高级别的保护，该器件可耐受 $\pm 65V$ 静态和 $\pm 70V$ 瞬态，从而能够灵活地从更广泛的 TVS 二极管中进行选择。这些集成的稳健性功能通过减少外部保护电路来简化系统级设计。

该器件还实现了针对过流、过压和过热情况的保护功能，并且可以使用外部电阻对驱动器输出进行电流限制。

内部低压电源通过集成线性稳压器从 IO-Link L+ 电压 (标称 24V) 获得，为本地控制器和传感器电路供电。

7.2 功能方框图



7.3 特性说明

7.3.1 L+ 电源控制器

TIOM2212 提供两个 L+ 电源控制器 - 每个通道一个。每个 L+ 电源都使用单个 NFET 晶体管生成。外部 NFET 的栅极被主动控制，以提供电流限制、自动重试功能和 L+ 欠压检测功能。L+ 电源可耐受反向电压，支持高达 $\pm 65V$ 的直流电压和高达 $\pm 70V$ 的瞬态电压。

可以在 Sx 和 VCCx 引脚之间连接检测电阻器 R_{SENSE} ，使器件能够检测通过 L+ 路径的电流。流经检测电阻的电流被主动控制为 $I_{LIM} = V_{TH}/R_{SENSE}$ 。检测电阻上设置了 $V_{TH} = 15mV$ 的默认阈值。可以使用 LP_CFG0 寄存器 (LP_CLIM 位) 将此阈值配置成以下值之一：15mV、30mV、60mV 或 120mV。

每个通道的 L+ 电源控制器可以使用相应通道 LP_CFG1 寄存器中的 LP_GATE_DRV_EN 位单独启用。如果需要单独使用电源控制器，则可以将 LP_GATE_HIZ 位设置为高电平。该位禁用与电流检测相关的所有功能，但器件仍将检测并处理 L+ 节点上的 UVLO 事件。

7.3.1.1 自动重试功能

LP_CFG0 寄存器设置可用于配置 L+ 电源电流限制。LP_TSC 和 LP_TAR 分别设置电流故障消隐时间及自动恢复时间。LP_AR_DIS 控制自动恢复行为。如果流经 L+ 路径的电流超过 LP_CLIM 位设置的 I_{LIM} ，则会生成过流故障。控制器会定期重新检查输出是否仍处于限流状态。在这种情况下，器件针对 LP_TSC 打开，针对 LP_TAR 关闭。

为了进一步降低需要大浪涌电流（例如容性负载）的负载导通期间 NFET 晶体管中耗散的功率，限流器包含一个动态消隐时间模式，该模式可以在 NFET 上的电压为高电平时缩短消隐时间，从而限制初始导通阶段的脉冲能量。当 L+ 输出电压低于 7V 时，动态消隐时间模式可以运行，必须通过设置 LP_CFG1 寄存器中的 LP_DYBL_EN 位来启用。

7.3.1.2 电流检测功能

TIOM2212 为 LP 电源控制器提供电流检测功能。检测电阻两端的电压使用 GMSNS、LP 转换为电流，并提供到引脚 SNS_LPA/B。GMSNS、LP 与 VTH（15mV、30mV、60mV、120mV）设置成比例调整。可以在 SNS_LPA/B 和 LM 引脚之间连接一个电阻器，将电流转换为微控制器 ADC 可以检测的电压。可以通过设置 LP_CFG1 寄存器中的 LP_SNS_EN 位来启用电流检测功能。

7.3.2 C/Q 收发器

TIOM2212 提供两个通道，每个通道在 CQA 和 CQB 处具有两个符合 IOLINK 标准的驱动器。这些引脚可配置为推挽、NPN 和 PNP 模式。对此设置使用 IOLINK_PHY 寄存器。该寄存器还可用于启用或禁用 CQ 驱动器并将 CQ 输出设置为高电平或者低电平。

可在 CQ_DRV_CFG 寄存器中的 100mA 至 500mA 典型值（700mA 最大值）之间设置 CQ 电流限制。CQ 驱动器使用热传感器进行热保护，此传感器会关闭温度超过 160°C 的 CQ 驱动器。

7.3.2.1 CQ 驱动器故障检测

当 C/Q 驱动器超过 CQ_ILIM 的持续时间超过消隐持续时间时，TIOM2212 会发出故障信号。可以在 CQ_DRV_CFG 寄存器中设置电流限制、消隐时间及自动重试时间。发生 C/Q 过流故障时，将在 CPIREQ 寄存器中设置 CQ_OC 位。可以通过使用 CPIMASK 寄存器屏蔽该位来忽略此条件。当 C/Q 驱动器超过 CQ_ILIM 时，该器件支持两种模式（由 CQ_DRV_AR_DIS 设置）。该器件可以继续无限期地提供电流，直到达到热关断阈值，也可以在自动重试模式下运行。在自动重试模式下，器件在等于电流消隐时间的持续时间内提供等于 CQ_ILIM 的电流，然后在等于自动重试时间的持续时间内禁用输出。只要 C/Q 驱动器继续超过 CQ_ILIM，此例程就会重复多次，直到达到 CQ_DRV_MAX_AR 字段中设置的值（如果该字段的值为 0000b，它将重复无限次）。

7.3.2.2 CQ 反极性保护

CQ 驱动器通过 LM 及 VCC 提供反极性保护。CQ 驱动器主动限制电流，并在 CQ 电压低于 LM 或高于 VCC 时禁用。

7.3.2.3 CQ 拉电流或灌电流

每个 CQ 驱动器均支持内部上拉/下拉可编程内部电流源。

可以使用 CQ_CFG 寄存器来设置电流值及方向。当驱动器处于启用状态时，内部上拉/下拉被自动禁用。CQ_SNK_SRC 位可用于将灌电流/拉电流设置为 150uA/2mA/5mA。CQ_SRC_EN/CQ_SNK_EN 位用于启用拉电流或者灌电流源。

7.3.2.4 CQ 接收器输出

CQA/B 接收器输出为 RXA/B。这些引脚与 LED 驱动器进行多路复用。

可以通过将 CQ_RX_VTH_EN 位 (在 CQ_CFG 中) 设置为 11 来禁用 RX。在此模式下, RxA/B 将处于高阻抗状态。

7.3.2.5 CQ 接收器阈值

默认情况下, CQ 接收器阈值符合 IOLINK 标准。但是, 要启用对较低 LP 值的操作, 可以将阈值设置为相对于 LP 的比率矩阵。这可以通过将 CQ_RX_VTH_EN 位 (在 CQ_CFG 中) 设置为 01 来实现。对于 LP $\geq 18V$ 的情况, 阈值现在将与 IOLINK 标准兼容, 对于 LP $< 18V$ 的情况, 阈值将是比例值 (图 X)。

通过将 CQ_RX_VTH_EN 位 (在 CQ_CFG 中) 设置为 10, 还可以将阈值设置为与 IEC 61131-2 2/3 类型兼容。

7.3.2.6 CQ/RX 接收器干扰滤波器

通过设置 CQ_CFG 寄存器中的 CQ_GFILT_EN 位, 可以改善 CQ 接收器的抗噪性能。启用干扰滤波器后, RX 会忽略任何小于 $1.15\mu s$ (典型值) 的干扰。

7.3.3 高侧 N 开关 (HSS) 栅极驱动器

该器件具有高侧开关 (HSS) 栅极驱动器，可在 C/Q 输出端提供额外的驱动。栅极驱动器可控制引脚 CQG1x 和 CQG2x，为 HSS 提供有源电流限制、反极性保护和自动重试功能。使用放置在 CQS1x 与 CQS2x 之间的检测电阻器来检测流经 HSS 的电流。流经检测电阻的电流被主动控制为 $I_{LIM} = V_{TH}/R_{SENSE}$ 。检测电阻上设置了 $V_{TH} = 15mV$ 的默认阈值。可以使用 HSS_CFG0 寄存器 (HSS_CLIM 位) 将此阈值配置为以下值之一：15mV、30mV、60mV 和 120mV。

可以使用相应通道的 HSS_CFG1 寄存器中的 HSS_GATE_DRV_EN 位来单独启用 CQx HSS 控制器。

连接到 CQG1x 的 FET 控制 HSS 电流值和状态 (ON/OFF)，而连接到 CQG2x 的 FET 提供反极性保护。反极性阈值在检测电阻器上设置为 100mV。这两个 FET 的状态都可以使用 HSS_CFG1 中的 HSS_CQG1_EN 及 HSS_CQG2_EN 位单独控制。

所有栅极驱动器都支持 NFET，从而降低总体系统成本。这些驱动器能够以 >10kHz 的速度开关外部 NFET。

自动重试功能

HSS_CFG0 寄存器可用于配置 HSS 电流限制。HSS_TSC 和 HSS_TAR 分别设置电流消隐时间及自动重试时间。如果 HSS 电流超过由 HSS_CLIM 位设置的 I_{LIM} ，则会生成过流故障。当 HSS 超过 HSS_CLIM 时，该器件支持两种模式 (由 HSS_AR_DIS 设置)。该器件可以继续无限期地提供电流，直到达到热关断阈值，也可以在自动重试模式下运行。在自动重试模式下，器件在等于电流消隐时间的持续时间内提供等于 HSS_CLIM 的电流，然后在等于自动重试时间的持续时间内禁用输出。只要 HSS 继续超过 HSS_CLIM，此例程就会重复多次，直到达到 HSS_MAX_AR 字段中设置的值 (如果该字段的值为 0000b，它将重复无限次)。

为了进一步降低需要大浪涌电流 (例如容性负载) 的负载导通期间外部 NFET 中耗散的功率，限流器包含一个动态消隐时间模式，该模式可以在 FET 上的电压为高电平时缩短消隐时间，从而限制初始导通阶段的脉冲能量。当 HSS 输出电压低于 7V 时，动态消隐时间模式可运行，必须通过设置 HSS_CFG1 寄存器中的 HSS_DYBL_EN 位来启用该模式。

电流检测功能

TIOM2212 为 HSS 提供电流检测功能。检测电阻两端的电压使用 GMSNS、HSS 转换为电流，并提供给引脚 SNS_CQA/B。GMSNS、HSS 与 V_{TH} (15mV、30mV、60mV、120mV) 设置成正比。可以在 SNS_CQA/B 和 LM 引脚之间连接一个电阻器，将电流转换为可由微控制器 ADC 检测的电压。可以通过设置 HSS_CFG1 寄存器中的 HSS_SNS_EN 位来启用电流检测功能。

7.3.4 DI 接收器

该器件包括两个辅助接收器 DIA 及 DIB。这些接收器可以通过设置每个通道特定寄存器 CQ_DRV_DI_CFG 中 DI_RX_VTH_EN = 0b11 的位来启用。

这些输入相对于 LP、CQ、LM 及 VCC 进行反极性保护。

每个 DI 接收器都实现了 2mA 的内部上拉/下拉内部电流源。可以使用 CQ_DRV_DI_CFG 寄存器来设置方向。CQ_SRC_EN/CQ_SNK_EN 位用于启用拉电流或者灌电流源。

默认情况下，DI 接收器阈值符合 IO-Link 标准。但是，要启用对较低 LP 值的操作，可以通过将 DI_RX_VTH_EN 位（在 CQ_DRV_DI_CFG 中）设置为 01b 来使阈值与 LP 成比例。这使得当 $L \geq 18V$ 时，器件的阈值与 IO-Link 标准兼容，并且当 $L < 18V$ 时，这些阈值将是比例式的。通过将 DI_RX_VTH_EN 位（在 CQ_DRV_DI_CFG 中）设置为 10b，还可以将阈值设置为与 IEC 61131-2 2/3 类型兼容。

通过设置 CQ_DRV_DI_CFG 寄存器中的 DI_GFILT_EN 位，可以改善 DI 接收器的抗噪性能。启用干扰滤波器后，RX 会忽略任何 $< 1.8\mu s$ （典型值）的干扰。

7.3.5 反极性保护

反极性保护电路可保护器件，防止器件意外地与 L+、CQ 和 L- 引脚进行反极性连接。在任何时候，任意引脚之间的最大电压都不应超过 65V 直流电压。

图 7-1 和图 7-2 显示了所有可能的连接组合。

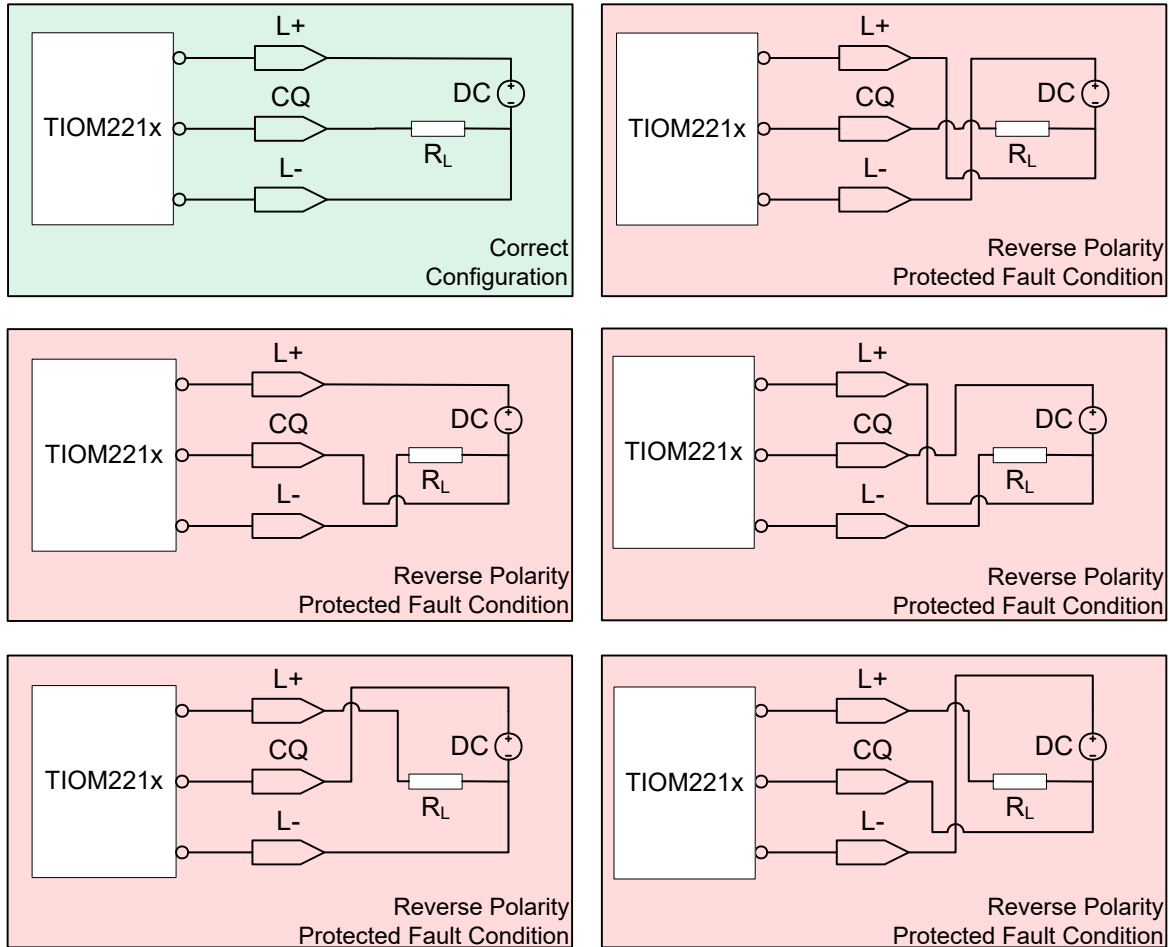


图 7-1. 高侧驱动器配置

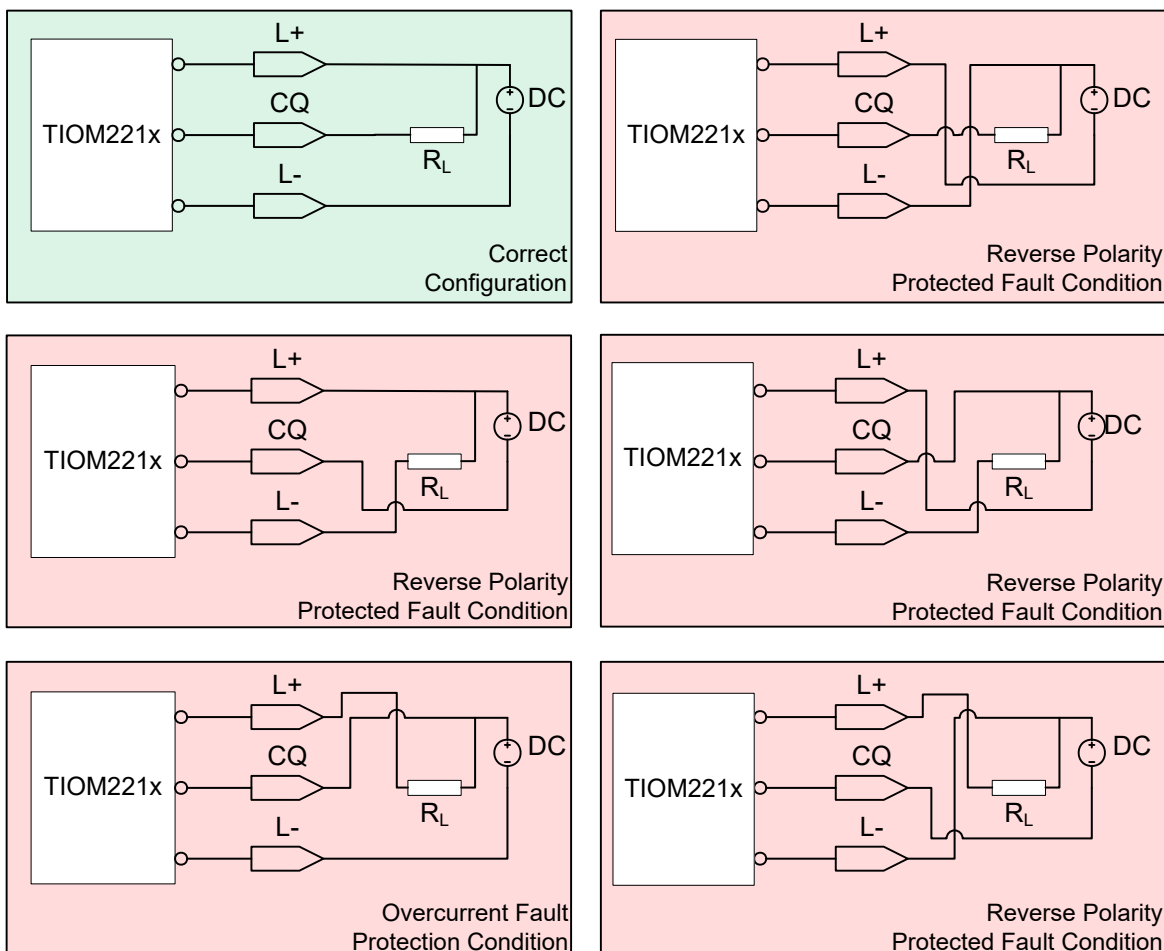


图 7-2. 低侧驱动器配置

7.3.6 热警告和热关断

如果裸片温度超过 $T_{(WRN)}$ ，则会通过设置 CPSTAT 寄存器的 OT_WARN 位中的位来生成过热故障，但不会禁用输出。如果温度继续上升至超过 $T_{(FAULT)}$ ，则会设置 CPSTAT 位的 OT_FAULT 位并禁用输出。一旦温度下降到低于温度阈值（且在 $T_{(HYS)}$ 之后），内部过热保护电路将重新启用驱动器。

7.3.7 时钟

XO 和 XI 用于晶体振荡器。使用在这些引脚之间连接的 14.747MHz 晶体。14.747MHz 在内部分频到 3.686MHz，以便用于 IOLINK 帧处理程序。可以通过将 XTAL_EN 位设置为 1 来启用晶体振荡器。该输出也可在 CLKO 引脚上使用，并可供同一电路板上的其他 TIOM2212 器件使用。通过将 CLKO_EN 设置为 1，可以将 CLKO 引脚配置为输出晶体振荡器时钟。从外部接收时钟的器件必须将 CLKIN_EN 位设置成 1。

XO 和 XI 内部提供了 10pF 的电容。选择 CL1 和 CL2，为晶体在目标频率下共振提供所需的 CL。

如果使用 UART 而不是内部帧处理程序，则内部振荡器精度就足够了，必须通过将 INT_OSC_EN 设置为 1 来启用。

7.3.8 上电序列 (TIOM2212)

VCC 和 L+ 域可以按任何顺序上电。如果 L+ 通电且 VCC 未通电，则 CQ 引脚保持高阻抗状态。

如果 VL 电压降至 1.3V (VL UVLO 阈值) 以下，即使 VCC 或 L+ 仍然存在，数字模块也会复位，必须再次重新配置器件。

7.3.9 器件功能模式

给定通道有四种工作模式。每个通道都可以独立配置成在这四种模式中的任何一种模式下运行。可以使用 LCFG 寄存器中的 CLMD 字段配置此通道模式：

1. IOLINK PHY 模式
2. UART 模式
3. 帧处理程序模式
4. 扩展帧处理程序模式

7.3.9.1 IO-Link PHY 模式

IO-Link PHY 模式是基本 PHY 驱动器模式，在该模式下，使用 TX 和 TXEN 引脚直接控制 CQ。在该模式下，C/Q 驱动器可以配置为根据相应通道寄存器中的 PHY 模式配置寄存器 CQSRC 选择 TX 和 TXEN 的源。

CQSRC	TXD 源	TXEN 源
0 (SPI 模式)	IOLINK_PHY 寄存器中的 CQ_TXD 字段	IOLINK_PHY 寄存器中的 CQ_MD 字段
1 (引脚模式)	TXD 引脚	TXEN 引脚

在该模式的 SPI 和 PIN 子模式下，如果使用 HSS_ALT_FUNC_SEL 寄存器中的 LED4_SEL 字段则将 RXCQ 引脚用作该通道的 RXD。

在 PIN 子模式下，IOLINK_PHY 寄存器中的 CQ_MD 字段用于配置 CQ 驱动器的工作模式。在 SPI 子模式下，IOLINK_PHY 寄存器中的 CQ_MD 字段用于配置驱动器。

引脚模式

在 PIN 子模式下，将忽略 IOLINK_PHY 寄存器中 CQ_TXD 字段的值。

CQ_MD	TXEN 引脚	TXD 引脚	CQ	RXCQ 引脚 CQ_RXD 寄存器字段 ~CQ [LED4_SEL = 0 以及 CQ_RX_VTH_DIS != 11]
00	X	X	HiZ	~CQ
01 (NPN)	0	0	HiZ	~CQ
01 (NPN)	0	1	HiZ	~CQ
01 (NPN)	1	0	HiZ	~CQ
01 (NPN)	1	1	低	~CQ
10 (PNP)	0	0	HiZ	~CQ
10 (PNP)	0	1	HiZ	~CQ
10 (PNP)	1	0	高	~CQ
10 (PNP)	1	1	HiZ	~CQ
11 (推挽)	0	0	HiZ	~CQ
11 (推挽)	0	1	HiZ	~CQ
11 (推挽)	1	0	高	~CQ
11 (推挽)	1	1	低	~CQ

注意：当 LED4_SEL = 0 且 CQ_RX_VTH_DIS = 11 时，则 RXCQ 未定义。

SPI 模式

在 SPI 子模式下，将忽略 TX 和 TXEN 引脚的值。

CQ_MD	CQ_TXD	CQ	RXCQ 引脚 CQ_RXD 寄存器字段 [LED4_SEL = 0 以及 CQ_RX_VTH_DIS != 11]
00	X	HiZ	~CQ
01 (NPN)	0	HiZ	~CQ
01 (NPN)	1	低	~CQ
10 (PNP)	0	高	~CQ
10 (PNP)	1	HiZ	~CQ
11 (推挽)	0	高	~CQ
11 (推挽)	1	低	~CQ

注意：当 LED4_SEL = 0 且 CQ_RX_VTH_DIS = 11 时，则 RXCQ 未定义。

7.3.9.1.1 集成的自动序列

IO-Link PHY 模式集成了多个自动序列，以便在 IO-Link 协议的启动序列期间减少 MCU 上的负载：

1. 存在超时的就绪脉冲检测 (RPD)
2. 唤醒脉冲生成 (WPG)
3. 具有超时且随后生成唤醒脉冲的就绪脉冲检测 (RPDWPG)
4. 建立通信序列 (ECS)
5. 具有超时和建立通信序列的就绪脉冲检测 (RPDECS)

存在超时的就绪脉冲检测 (RPD)

就绪脉冲检测从将 IOLINK_PHY 寄存器中的 AUTO_START 字段设置成 3b010 开始。该序列首先在内部设置 Lplus 电源使能，启用 Lplus 电源并等待 Lplus UVLO 状态变为低电平。超时计时器在 RPD_OFST_TMR 中配置的周期内并行运行。在计时器到期之前，它将尝试根据 IOLINK 标准检测具有周期 tRP 的有效就绪脉冲。

如果检测到有效的就绪脉冲，则 CLIREQ 中的 ASEQ_OK 中断将被记录并根据 CLIMASK 在 IRQ 引脚上指示。否则，在脉冲长度检测无效或没有脉冲检测的情况下，在检测期间，CLIREQ 中的 RPD_ERR 中断将在超时触发。

用户可发出中止命令 (AUTO_START = 0x7) 来停止就绪脉冲检测序列

唤醒脉冲生成 (WPG)

TIOM2212 能够根据 IO-Link 标准生成长度为 t_{WU} (80μs) 的唤醒脉冲。唤醒脉冲通过反转长度为 t_{WU} 的 CQ 状态并再次反转长度为 t_{WU} 的 CQ 状态来生成。

生成唤醒脉冲时，应遵循以下过程：

1. 将 C/Q 驱动程序设置成接收模式：
 - a. 如果器件处于 UART 模式，则将 TXEN 和 TX 引脚驱动为低电平。
 - b. 如果器件处于 SPI 控制模式，请将相应通道寄存器中的 TXEN 和 TX 位设置为低电平。
2. 将值 0x1 写入相应通道寄存器的 AUTO_START 字段。
3. 等待执行唤醒脉冲例程。

如果生成有效的唤醒脉冲，将设置 CLIREQ 寄存器中的 ASEQ_OK 中断位。如果发生任何总线故障，CLIREQ 寄存器中的 WPG_ERR 中断位将被设置。

具有超时且随后生成唤醒脉冲的就绪脉冲检测 (RPDWPG)

在该组合序列中，唤醒脉冲在 RPD 计时器到期和 t_{RW} 计时器到期后生成。

如果序列成功，则设置 ASEQ_OK 中断标志。否则，在 RPD 或 WPG 失败的情况下，将设置相应的 RPD_ERR 或 WPG_ERR 标志。

建立通信序列 (ECS)

通过在相应通道寄存器中将 AUTO_START 寄存器设为值 0x4 来启动建立通信序列 (ECS)。此自动序列遵循标准，配置覆盖 T₂ 和 T_A。在此序列中，会生成一个唤醒脉冲，然后以每个 COM_x 速率在 C/Q 线上发送一条“读取最小周期时间”消息，从 COM3 开始，逐渐向较慢的速率移动。

如果接收到有效响应，将设置 CLIREQ 寄存器中的 ASEQ_OK 中断位，用户可以从 LCFG 寄存器中的 COM 字段读取成功的 COM 速率，并从 FH_CYCT 寄存器读取最短周期时间。如果发生故障，CLIREQ 寄存器中的 ECS_ERR 中断位将被设置。

具有超时和建立通信序列的就绪脉冲检测 (RPDECS)

具有超时和建立通信序列的就绪脉冲检测 (RPDECS) 结合了 RPD 和 ECS 序列，可通过将相应通道寄存器中的 AUTO-START 寄存器设置为 0x5 值来启动。一旦 RPD 序列完成，在长度为 t_{RW} 之后，将执行 ECS 序列。有关更多信息，请参阅 RPD 和 ECS 说明。

如果整个序列成功，将设置 CLIREQ 寄存器中的 ASEQ_OK 中断位。如果序列的任何部分出现故障，CLIREQ 寄存器中相应的 RPD_ERR 或 ECS_ERR 中断位将被设置。

7.3.9.2 UART 模式

在 UART 模式下，通道将充当具有单字节缓冲器的基本 UART 发送器。从根本上说，它是一种采用 IO-Link 基本 UART 格式的 UART。此模式可以用于逐字节发送和接收 IO-Link 帧。在此模式下，除 T_A、T₂、PHYMD 和 CQ_TXD 之外，所有 IO-Link PHY 配置均适用。

传输和接收

要在 UART 模式下发送，请在设置 TX_RDY 以传输消息时将数据字节写入 UART 寄存器。要在 UART 模式下接收，请在设置 RX_RDY 以读取接收到的消息时，从 UART 寄存器读取数据字节。

如果微控制器未读数据字节，并且 UART 接收到下一个字节，则会生成溢出中断 (OR_ERR)。在接收期间检测到帧错误或奇偶校验错误时，会生成接收器错误 (RX_ERR) 中断。当传输的数据未反映在 CQ 通道上时，会生成传输错误 (TX_ERR) 中断。

7.3.9.3 帧处理程序模式

在帧处理程序模式下，PHY 能够发送和接收符合标准的 IO-Link 帧。配置寄存器还允许 PHY 在某些关键时序规格（如 t₁、t_A 和 t₂）中在 IO-Link 标准之外运行。

消息序列配置

IO-Link 消息由主器件发送的消息中的 MC、CKT、MPD 和 OD 以及器件消息响应中的 OD、DPD 和 CKS 组成，具体取决于 IO-Link 消息的类型。

每个消息的长度随 M 序列类型、读取/写入操作、使用的 IO-Link 通信通道、主站过程数据长度、器件过程数据长度及按需数据长度而变化。要配置 IO-Link 帧，请在 FH_MPDLEN 寄存器中提供主处理数据长度，在

FH_DPDLEN 寄存器中提供器件处理数据长度，在 FH_ODLEN 寄存器中提供按需数据长度。从待传输消息的前两个字节中解析其他必需信息（如帧类型、读取或写入状态以及使用的 IO-Link 通道）。

FH_ODLEN、FH_MPDLEN 和 FH_DPDLEN SPI 可访问寄存器用于配置数据字段的长度。

从写入发送缓冲器的前两个字节开始解析访问类型、通道和 M 序列类型信息。

如果在 FH_ODLEN、FH_MPDLEN 和 FH_DPDLEN 寄存器中进行非标准消息长度配置，对于给定的 TX 和 RX 数据长度计算，则在接收器上发送和预期一条非标准消息。

表 7-1. TX 消息长度计算

帧类型	R/W	通道	TX 数据长度
0	R	X	0
0	W	X	1
1	R	X	0
1	W	处理	2
1	W	! 处理	FH_ODLEN
2	R	X	FH_MPDLEN
2	W	X	FH_MPDLEN + FH_ODLEN
3	R	X	0
3	W	X	1
默认	R	X	FH_MPDLEN
默认	W	X	FH_MPDLEN + FH_ODLEN

表 7-2. RX 消息长度计算

帧类型	R/W	通道	RX 数据长度
0	W	X	0
0	R	X	1
1	W	X	0
1	R	处理	2
1	R	! 处理	FH_ODLEN
2	W	X	FH_DPDLEN
2	R	X	FH_ODLEN + FH_DPDLEN
3	W	X	0
3	R	X	1
默认	W	X	FH_DPDLEN
默认	R	X	FH_ODLEN + FH_DPDLEN

帧缓冲器

帧处理程序附带集成的 128 字节帧缓冲器，用于在接收期间对数据进行分级以发送并存储接收到的数据。

校验和

该器件具有集成的硬件校验和发生器，可通过设置 FH 寄存器中的 CKSM 字段来启用。当启用此位时，加载到要传输数据中的校验和字段将被忽略，而是将计算出的校验和附加为要传输的消息的一部分。若要使用自动校验和，必须在触发发送事件之前将要传输的整个消息填充到发送缓冲器中。如果校验和发生器被禁用，则在内部计算 TX 校验和以与数据帧进行比较。当 TX 缓冲器中接收到最后一条消息并且器件将该内部校验和与加载的校验和进行比较时，如果该比较失败，器件将设置 CKSM_ERR 中断。

在所有接收消息事件中，根据接收到的消息的校验和部分计算接收到的消息校验和并进行验证。

收发器模式

当可以启动 M 序列时，帧处理程序根据以下标准决定：

启用自动校验和 (FH 寄存器中的 CKSM 位)：

- 如果启用，则在发送开始之前的帧缓冲器中必须有完整的主器件消息。
- 如果禁用，一旦帧缓冲器中至少有一个主器件消息字节可用，传输就可以开始。

启用同步 (FH 寄存器中的 SYNC_INT_EN 或 SYNC_EXT_EN 位)：

- 如果启用，同步事件将启动偏移计时器。在偏移计时器结束后，会发送主消息 (如果在帧缓冲器中可用)。如果在偏移计时器结束时帧缓冲器中可用的数据不足，则不会开始传输。

启用周期计时器 (FH_CYCT 寄存器)：

- 如果启用 (FH_CYCT 寄存器不为零)，则如果帧缓冲器中有主消息可用，或者如果启用了同步、则接收到同步请求，则周期计时器将启动。
- 如果周期计时器已结束，则可以发送下一条主消息。

如果要启动 M 序列 (周期计时器到期或偏移计时器到期) 并且帧缓冲器中没有可用的主消息数据，则帧处理程序将忽略此事件而不触发错误。

自动校验和关闭、同步关闭、循环计时器关闭

写入 FHD 寄存器的一个字节立即在 CQ 引脚上发送。发送主器件消息的最后一个字节后，帧处理程序等待器件消息。从帧缓冲器中读取器件消息后，可以发送新的主器件消息。

注意：IO-Link 规范要求 UART “主端口的帧传输延迟” (IO-Link 接口和系统规范) 最大为 1 T_{BIT}。在 CQ 引脚传输一个字节后，帧缓冲器中必须至少在 1 T_{BIT} 延迟内提供下一个字节，否则会发生 T₁ 超时，这会有效地设置 T1_TA_T2_TO_ERR 位。

自动校验和关闭、同步关闭、循环计时器打开

写入 FHD 寄存器的一个字节立即在 CQ 引脚上发送。周期计时器同时启动。发送主器件消息的最后一个字节后，帧处理程序等待器件消息。

如果周期计时器到期，并且帧缓冲器中至少有一个主消息字节可用，则周期计时器将重新启动，帧缓冲器中可用的数据将在 CQ 引脚上发送。

如果周期计时器到期，并且帧缓冲器中没有可用的主消息数据，则周期计时器将停止，直到通过 FHD 寄存器将新字节写入帧缓冲器。然后，周期计时器重新启动，并通过 CQ 引脚发送主器件消息字节。

自动校验和关闭、同步打开、循环计时器关闭

收到同步请求时，偏移计时器启动。经过偏移计时器后，帧缓冲器中的主器件消息通过 CQ 引脚发送。如果在偏移计时器结束时帧缓冲器中没有可用数据，则不会发送数据。

当收到后续的同步请求且偏移时间未过去时，同步请求将被忽略。如果主器件消息的发送开始，则会忽略同步请求，直到完全从帧缓冲器中获取器件消息。

自动校验和关闭、同步打开、循环计时器打开

收到初始同步请求后，偏移计时器和周期计时器将启动。当偏移计时器到期时，帧缓冲器中可用的主器件消息通过 CQ 引脚发送。如果帧缓冲器中至少有一个主器件消息字节可用，则传输开始。由用户以足够快的速度写入主

站消息的其余字节，以使帧缓冲器不违反主站端口的 UART 帧传输延迟。如果在偏移计时器结束时帧缓冲器中没有可用的主器件消息数据，则在该周期内不会发送 UART 帧。发送主器件消息的最后一个字节后，帧处理程序等待器件消息。

在循环计时器结束后，通过启动偏移计时器并重新启动循环计时器重新启动过程。

备注

偏移计时器超时不得超过周期计时器超时，否则帧处理程序的行为未定义。

当周期计时器运行时，其他同步事件将被忽略。周期计时器会继续运行，直到帧处理程序复位或周期计时器被禁用。帧处理程序 SKIP 不会禁用或复位周期计时器。

自动校验和打开，同步关闭，循环计时器关闭

一旦通过 FHD 寄存器将完整的主器件消息写入帧缓冲器，就会通过 CQ 引脚发送该消息。发送主器件消息的最后一个字节后，帧处理程序等待器件消息。从帧缓冲器中读取器件消息后，可以发送新的主器件消息。

自动校验和打开，同步关闭，循环计时器打开

通过 FHD 寄存器将一条完整的主器件消息写入帧缓冲器后，该消息会立即在 CQ 引脚上发送，并启动周期计时器。发送主器件消息的最后一个字节后，帧处理程序等待器件消息。

如果周期计时器到期且帧缓冲器中有完整的主消息可用，则周期计时器重新启动，并在 CQ 引脚上发送主消息。

如果周期计时器超时且帧缓冲器中没有完整的主消息，则周期计时器将停止，直到将完整的主消息写入帧缓冲器。之后立即重新启动周期计时器，并通过 CQ 引脚发送主器件消息。

自动校验和打开，同步打开，循环计时器关闭

如果收到同步请求，则偏移计时器启动。经过偏移计时器后，帧缓冲器中的主器件消息通过 CQ 引脚发送。如果在偏移计时器结束时帧缓冲器中没有完整的主消息可用，则不会发送数据。

如果收到后续的同步请求且偏移时间未过去时，同步请求将被忽略。如果主器件消息的发送开始，则会忽略同步请求，直到完全从帧缓冲器中获取器件消息。

自动校验和打开，同步打开，循环计时器打开

收到初始同步请求后，偏移计时器和周期计时器将启动。经过偏移计时器后，帧缓冲器中可用的主器件消息通过 CQ 引脚发送。如果在偏移计时器结束时帧缓冲器中没有完整的主器件消息可用，则在该周期中不会发送数据。发送主器件消息的最后一个字节后，帧处理程序等待器件消息。

在周期计时器结束后，通过启动偏移计时器并重新启动周期计时器重新开始该过程。注意：偏移计时器超时不得超过周期计时器超时，否则帧处理程序的行为未定义。

当周期计时器运行时，其他同步事件将被忽略。周期计时器会继续运行，直到帧处理程序复位或周期计时器被禁用。帧处理程序 SKIP 不会禁用或复位周期计时器。

M 序列处理

中断可配置为在接收到器件消息的任一部分或完整器件消息后触发。可以使用 CLIMASK 和 FH_BTLVL 寄存器修改中断行为。

接收到的器件消息中的奇偶校验或校验和错误由 CLSTAT.STATE 寄存器指示。错误的器件消息存储在帧缓冲器中。

帧处理程序检查 IO-Link 接口和系统规范 的以下时序限制：

- 主端口的 UART 帧传输延迟 (附件 A.3.3) , t_1
- 器件的 UART 帧传输延迟 (附件 A.3.4) , t_2
- 器件的响应时间 (附件 A.3.5) , t_A

如果 M 序列 (主器件和/或器件消息) 违反了这些时序限制中的任何一个, 则会标记超时。

根据 IO-Link 接口和系统规范 [1] (附件 A.3.5, 器件的响应时间) , 器件应在发送主消息后的 $1 T_{BIT} \leq t_A \leq 10 T_{BIT}$ 内响应。但是, 该字段中的某些 IO-Link 总线违反了此约束。为了能够支持此类器件, LCFG 寄存器中的 T_A 位可用于延长超时时间。

为了支持违反 UART 帧传输延迟 (t_2) 的器件, 可以使用 LCFG 寄存器中的 T2 位放宽帧处理程序用于检查此超时的阈值。

状态、跳过及复位功能

帧处理程序实现为有限状态机 (FSM), 它要么空闲, 要么发送主消息, 要么接收设备消息。

在 IDLE 模式下, 帧处理程序根据收发器模式等待主消息数据在帧缓冲器中可用、偏移到期或周期计时器到期在 TRANSMIT 模式下, 帧处理程序仅在 CQ 处发送数据。在 RECEIVE 模式下, 帧处理程序仅等待或接收器件消息数据并将其存储到帧缓冲器中。

通过中止主器件消息的发送或器件消息的接收, 设置 FH 寄存器的 RST 或 SKIP 位会立即将 FSM 复位为空闲状态。帧缓冲器中存在的数据被拒绝, 但保留帧处理程序配置 (FH、FH_MPDLEN、FH_ODLEN、FH_DPDLEN)。如果 RST 位已设置, 则忽略 SKIP 位。如果 RST 被设置为一, 周期计时器也被复位。如果只设置了 SKIP 位, 则周期计时器保持不变。

帧处理程序未处于空闲状态时也会复位, 并且至少满足以下条件之一:

- 对 FH 寄存器进行写入并且未设置 SKIP 位, 或者
- 循环计时器已启用或已禁用, 或
- 会写入 FH_ODLEN、FH_MPDLEN 和 FH_DPDLEN 寄存器中的任一个。

状态	FH SKIP	FH RST
通信速度 (COM)	保持	保持
帧缓冲器	数据无效, 已准备好通过 SPI 接收新的主器件消息	数据无效, 已准备好通过 SPI 接收新的主器件消息
FH_MPDLEN、FH_ODLEN、FH_DPDLEN 寄存器	保持	保持
周期计时器	连续运行	重置并需要重新启动
FH_CYCT 寄存器	保持	保持
偏移计时器	复位	复位
偏移计时器寄存器	保持	保持

周期计时器

周期计时器适用于帧处理程序模式下配置的通道。它使用户能够遵守配置的 IO-Link 周期时间, 而无需进一步操作。周期时间在 FH_CYCT 寄存器中设置。此寄存器的格式类似于 IO-Link 接口和系统规范中定义的结构。

TI 不建议配置比 $400 \mu s$ (标准规定的最短周期时间) 短的周期时间 (IO-Link 接口和系统规格)。要禁用周期计时器, 请将寄存器设置为零。

通过设置 FH 寄存器中的 SKIP 位, 帧处理程序可以在不影响周期计时器的情况下复位。循环计时器停止, 其内部计数器重置为零。CYCT 寄存器内容不会由于帧处理程序复位而更改。

如果禁用周期计时器 (FH_CYCT 设置为 0), 则对 FH_CYCT 寄存器的写入不会启动周期计时器。启动循环计时器需要启动主信息传输的触发器。

如果周期计时器已在运行并且向 **FH_CYCT** 寄存器写入新值，则周期计时器会在当前超时周期结束后使用新值。

如果周期计时器已启动，则在配置的周期时间（以及偏移计时器（如果已启用））结束之前，不会发送新的主器件消息。

同步

可通过外部信号或写入 **SYNC** 寄存器的 **SYNC** 位来触发传输开始。

可通过设置 **FH** 寄存器中的 **SYNC_EXT_EN** 位来启用与外部信号的同步。每个通道都可以通过 **SYNC_SRC_SEL** 位选择其中一个 **TXA**、**TXB** 引脚作为同步源。如果启用，上升沿或下降沿启动发送开始。**SYNC_EDGE** 位选择同步信号的有效边沿。同步脉冲必须至少为 **1μs** 宽度才能正确检测到。

如果设置了 **FHC** 寄存器中的 **SYNC_INT_EN** 位，则可以通过写入 **SYNC** 寄存器的 **SYNC** 位来触发传输开始。向相应通道的 **SYNC** 位写入“1”将开始消息的传输。

偏移计时器

要延迟主器件消息的传输开始，可以使用偏移计时器 (**RPD_OFST_PSC_TMR**)。这允许器件跨多个通道对齐器件消息的开始。这要知道主器件消息开始和器件消息开始之间的延迟。注意：这是一个实验特性，所述的延迟取决于器件，而不是 **IO-Link IODD** 规范的一部分。

偏移计时器超时可以通过 **RPD_OFST_PSC_TMR** 寄存器中的 **PSC** 字段和 **TMR** 字段设置。

保留 TX 缓冲器

设置 **FH** 寄存器中的 **TKEEP** 位将启用此功能，该功能会将消息保留在 **TX** 缓冲器中以进行重新传输。这可以与周期计时器结合使用，来定期传输特定消息，而无需重新填充 **TX** 缓冲器。

一旦传输结束且帧处理程序变为空闲状态，则将重新加载 **TX** 缓冲器，等待根据使用自动校验和、同步和周期计时器定义的收发器模式触发下一个消息开始。如果出现 **TX** 校验和错误和 **t₁** 超时错误，用户无法在 **t₁** 超时之前填充缓冲器，则会刷新 **TX** 缓冲器。

7.3.9.4 扩展帧处理程序模式

在扩展帧处理程序模式下，器件可以发送和接收 **IO-Link** 标准定义的 **UART** 帧。此模式为用户提供了实现扩展消息功能的灵活性。它附带一个 **128** 字节集成缓冲器，可用于在提供的中断帮助下发送和接收任何长度的消息。

运行

通过在 **LCFG** 寄存器中设置 **CLMD = 11**，将通道配置为扩展帧处理程序模式。要发送消息，请通过向 **FH_DATA** 寄存器写入要传输的消息字节来填充 **TX** 缓冲器。发送完整个消息后，扩展帧处理程序将更改为接收模式，并为接收到的消息填充 **RX** 缓冲器。在给定的时间，**TX** 缓冲器和 **RX** 缓冲器可以保存 **128** 字节的数据。

用户可使用小于或等于值 **128** 的有效值配置 **TX_BTLVL** 和 **RX_BTLVL** 寄存器，以启用 **TX_BTLVL_FBTL** 和 **RX_BTLVL_RATL** 中断。当 **TX** 缓冲器电平降至配置的触发电平以下时，会设置 **TX_BTLVL_FBTL** 中断，当 **RX** 缓冲器电平上升到配置的触发电平时，会设置 **RX_BTLVL_RATL** 中断。**TX_BEMPTY** 中断表示 **TX** 缓冲器为空，**RX_BFULL** 中断表示 **RX** 缓冲器已满。如果 **RX** 缓冲器已满且 **CQ** 接口中仍然接收到数据，则会设置 **OR_ERR** 来指示存在 **UART** 溢出错误。如果传输的消息未反映在 **CQ** 线路上，则会设置 **TX_ERR** 中断，以指示存在传输错误。如果 **RX** 帧包含奇偶校验或帧错误，则设置 **RX_ERR** 中断。

注意：在此扩展帧处理程序模式下，所有帧处理程序特性都不会启用，以便为用户提供充分的灵活性。

CQ OC、LP OC、HSS OC 和反极性自动恢复

借助禁用和重新启用周期，自动恢复功能有助于器件从临时故障中恢复。在所有 CQ、LP、HSS 过流和 HSS 反极性故障条件下，如果故障条件存在 $t > t_{SC}$ （消隐时间），该器件将检测到故障。如果禁用了自动恢复功能，状态和中断寄存器将反映故障状态，但在发生 TSD 故障之前，器件不会禁用驱动器。启用自动恢复后，将根据 CQ_DRV_MAX_AR、LP_MAX_AR、HSS_MAX_AR 寄存器中的计数值尝试自动恢复。如果计数值为 0，则将无限期尝试自动恢复，否则将为计数值尝试自动恢复。

一旦自动恢复在这些寄存器中的尝试次数失败，必须通过配置 CQ_DRV_AR_DIS、LP_AR_DIS 和 HSS_AR_DIS 位来禁用和重新启用此功能。只有在配置这些位后，才会重新启用相应的驱动器。

LED 驱动器

该器件集成了 NPN LED 驱动器，适用于广泛使用的共阳极 RGB LED。该器件具有 PWM（脉冲宽度）和 I_{DRV} （最大电流）可配置性，可控制输出平均电流，从而实现所需的颜色。

PWM 频率 = 225Hz

配置	指数 DC 缩放百分比	导通时间 (S)	关断时间 (S)	平均电流 (mA) $I_{DRV} = 2mA$	平均电流 (mA) $I_{DRV} = 8mA$	平均电流 (mA) $I_{DRV} = 14mA$	平均电流 (mA) $I_{DRV} = 20mA$
0	0	0.00E+00	4.44E-03	0	0	0	0
1	1.4	6.21E-05	4.38E-03	0.027954102	0.111816406	0.195678711	0.279541016
2	1.8	7.98E-05	4.36E-03	0.035888672	0.143554688	0.251220703	0.358886719
3	2.5	1.11E-04	4.33E-03	0.049926758	0.199707031	0.349487305	0.499267578
4	3.4	1.51E-04	4.29E-03	0.067993164	0.271972656	0.475952148	0.679931641
5	4.6	2.04E-04	4.24E-03	0.091918945	0.367675781	0.643432617	0.919189453
6	6.3	2.80E-04	4.16E-03	0.125976563	0.50390625	0.881835938	1.259765625
7	8.6	3.82E-04	4.06E-03	0.17199707	0.687988281	1.203979492	1.719970703
8	11	4.89E-04	3.96E-03	0.219970703	0.879882813	1.539794922	2.199707031
9	16	7.11E-04	3.73E-03	0.319946289	1.279785156	2.239624023	3.199462891
10	22	9.78E-04	3.47E-03	0.439941406	1.759765625	3.079589844	4.399414063
11	29	1.29E-03	3.16E-03	0.579956055	2.319824219	4.059692383	5.799560547
12	40	1.78E-03	2.67E-03	0.799926758	3.199707031	5.599487305	7.999267578
13	54	2.40E-03	2.04E-03	1.079956055	4.319824219	7.559692383	10.79956055
14	74	3.29E-03	1.16E-03	1.479980469	5.919921875	10.35986328	14.79980469
15	100	4.44E-03	0.00E+00	2	8	14	20

故障/中断/状态处理

所有中断都默认记录在事件上升沿的相应 IREQ 寄存器中。IREQ 寄存器对 IRQ 引脚的影响由相应 IMASK 寄存器控制。例如，CLIREQ 记录所有列出的中断，但它对 IRQ 引脚的影响可以使用 CLIMASK 寄存器来启用和禁用。

S 编号	类别	子类别	缩写	说明	中断清除方法
1	器件故障	故障	VCC_OV	VCC 过压	读取时清零
2		故障	VCC_WARN	VCC 警告	读取时清零
3		故障	VCC_UVLO	VCC 欠压	读取时清零
4	通道故障	故障	OT_FAULT	通道级过热故障	读取时清零
5		状态	OT_WARN	通道级过热警告	读取时清零
6		故障	CQ_OC	CQ 驱动器过流	读取时清零
7		故障	LP_OC	Lplus 电源过流	读取时清零

S 编号	类别	子类别	缩写	说明	中断清除方法
8		故障	LP_UVLO	Lplus 电源欠压锁定	读取时清零
9		故障	CQx_AR	CQ 过流自动恢复在最大重试次数后失败	读取时清零
10		故障	LPx_AR	LP 过流自动恢复在最大重试次数后失败	读取时清零
11		故障	HSSx_AR	HSS 过流或反极性自动恢复在重试次数达到最大后失败	读取时清零
12	通道中断 — PHY	中断	CQ_F	CQ 下降	读取时清零
13		中断	CQ_R	CQ 上升	读取时清零
14		中断	DI_F	DI 下降	读取时清零
15		中断	DI_R	DI 上升	读取时清零
16		中断	ASEQ_OK	已生成唤醒脉冲	读取时清零
17		错误	RPD_ERR	建立通信序列错误	读取时清零
18		错误	WPG_ERR	建立通信序列完成	读取时清零
19		错误	ECS_ERR	建立通信序列错误 * ECS 无响应	读取时清零
20		状态	CQ_RXD	CQ RXD 电平	
21		状态	DI_RXD	DI RXD 电平	
22		状态	TXD	TXD 电平	
23		状态	TXEN	TXEN 电平	
24	通道中断 — UART	中断	RX_RDY	接收到的字节就绪	如果 RX 缓冲器为空则清零或者 读取时清零
25		中断	TX_RDY	发送器就绪	如果 TX 未就绪则 清零或 读取时清零
26		错误	OR_ERR	超限错误	读取时清零
27		错误	RX_ERR	奇偶校验或帧错误	读取时清零
28		错误	TX_ERR	传输错误 (Tx 字节 != CQ 字节)	读取时清零

S 编号	类别	子类别	缩写	说明	中断清除方法
29	通道中断 — FH	中断	MSG_RDY	IOLINK 消息已准备好供读取	如果 RX 缓冲器为空则清零或者读取时清零
30		中断	BLVL_RT	缓冲器电平达到所配置的触发器电平 (组合的 TX 和 RX 缓冲器电平触发器) 注意：要禁用特定的 tx 或 rx 触发器，请使用大于 128 的触发器值	如果 rx 缓冲器低于配置的电平则清零或者 如果 tx 缓冲器电平高于配置的电平则清零或者读取时清零
31		中断	SOR	开始接收	读取时清零
32		中断	SOT	开始传输	读取时清零
33		中断	TBUF_EMPTY_AT_CT_EXP	周期计时器到期时发送缓冲器为空	读取时清零
34		错误	CKSM_ERR	校验和错误	读取时清零
35		错误	T1_TA_T2_TO_ERR	响应时间 tA 或帧延迟 t1 或 t2 超时错误	读取时清零
36		错误	TRX_ERR	传输或接收错误 * TX 字节 != CQ 字节 * 奇偶校验或帧错误	读取时清零
37		状态	STATE	FSM 状态 * IDLE * TXING * RXING	
38	通道中断 — EFH	错误	TX_ERR	传输错误 (Tx 字节 != CQ 字节)	读取时清零
39		错误	RX_ERR	奇偶校验或帧错误	读取时清零
40		错误	OR_ERR	溢出错误 (当 RX 缓冲器已满时接收到 CQ 消息)	读取时清零
41		中断	RX_BFULL	RX 缓冲器已满	读取时清零
42		中断	TX_BEMPTY	TX 缓冲器为空	读取时清零
43		中断	RX_BLVL_RATL	RX 缓冲器上升到触发器电平以上	如果 rx 缓冲器低于配置的触发电平则清零或者 读取时清零
44		中断	TX_BLVL_FBTl	TX 缓冲器降至触发器电平以下	如果 tx 缓冲器上升至所配置的触发器电平以上则清除或者 读取时清零

7.3.10 SPI 通信

通过 SPI 对器件进行控制可以通过正常的 SPI 模式来处理，该模式包括一个目标和一个寄存器的读写，但为了实现灵活性并更大限度地提高 SPI 总线上的吞吐量，该器件还支持替代模式。支持广播和突发模式，以更大限度地减少主机 MCU 的开销。

在正常单播模式下，可以根据硬件地址和寄存器地址对一个器件和一个寄存器进行读写。

全局广播会忽略硬件地址位，并在共享 CS 线路的所有器件上实现写入命令。这样用户就可以使用一条命令为整个系统快速写入默认值。

突发模式会递增字节或存储体地址（具体取决于模式），以便使用单个命令写入或读取多个寄存器。字节突发模式将寄存器地址递增 1，而组突发模式递增到下一组（器件组、通道 A 组、通道 B 组）。

突发模式和广播模式可一起使用，使用一条 SPI 命令跨多个寄存器将配置写入系统中的所有器件。在写入期间会返回 SDI 字节，以验证写入的数据。

注意：在广播中，不能使用 SPI SDO 环回来验证写入的数据。

7.3.11 SPI 模式和帧格式

SDI	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
BYTE0	全球广播	HW ADDR		R/W	寄存器地址 (MSB 半字节)			
BYTE1	寄存器地址 (LSB 半字节)				保留	广播模式	突发模式	
BYTE2	写入数据或读取填充							
.	写入数据或读取填充							
.	写入数据或读取填充							
BYTEN	写入数据或读取填充							

SDI 字段

全球广播

- 0 - 单播（目标硬件地址器件将收到消息）
- 1 - 广播（a;; 硬件寻址的器件将收到消息）

硬件地址 (HW ADDR)

2 位器件地址（使用通用芯片选择识别多个器件）

R/W

- 0 - 写入
- 1 - 读取

寄存器地址

用于对寄存器空间进行寻址的 8 位地址

广播模式

- 0 - 器件 - 向所有连接的器件广播

写入通道 A 将影响所有连接的通道，因为写入 B 将影响所有连接的通道 B

- 1 - 通道 - 向所有连接的器件通道广播

在通道 A 上写入将影响两个通道，而在通道 B 上写入将影响两个通道

突发模式

00 - 无突发 (单个目标地址 R/W , 无地址递增)

01 - 1 字节地址递增突发模式 (每次写入时都会使寄存器地址递增 + 1 , 并在 0xFF 时翻转)

10 - 1 组地址递增突发模式 (每次写入都会使寄存器地址递增 + 32 , 并在 0x5F 时翻转)

11 - 保留

SPI 模式选择

全球广播	R/W	突发模式	SPI 模式
0	1/0	00	单播非突发读取/写入
0	1/0	01	单播字节突发读取/写入 (+1 地址)
0	1/0	10	单播组突发读取/写入 (+32 地址)
1	0	00	广播非突发写入
1	0	01	广播字节突发写入 (+1 地址)
1	0	10	广播组突发写入 (+32 地址)

SDO 单播读取帧格式

SDO	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
BYTE0	HiZ			器件故障	通道 A OK	通道 A ERR	通道 B OK	通道 B ERR
BYTE1	通道 A CQ_RXD	通道 A DI_RXD	通道 A 故障	通道 A 中断	通道 B CQ_RXD	通道 B DI_RXD	通道 B 故障	通道 B 中断
BYTE2	DATA 0							
.	...							
.	...							
BYTEN	DATA N							

SDO 单播写入帧格式

SDO	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
BYTE0	HiZ			器件故障	通道 A OK	通道 A ERR	通道 B OK	通道 B ERR
BYTE1	SDI RETURN BYTE 0 - CMD 0							
BYTE2	SDI RETURN BYTE 1 - CMD 1							
.	SDI RETURN BYTE 2 - DATA 0							
.	...							
BYTEN	SDI RETURN BYTE N - DATA N-1							

SDO 广播读取/写入帧格式

SDO	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
BYTE0	HiZ							
.								
.								
BYTEN								

SDO 字段

器件故障

器件故障 = VCC_OV | VCC_UVLO

通道 X OK

通道 X OK = ASEQ_OK | RX_RDY | (MSG_RDY | BLVL_RT) | (RX_BLVL_RATL | TX_BLVL_FBTL)

通道 X ERR

通道 X ERR =

(ECS_ERR | WPG_ERR | RPD_ERR) |

(TX_ERR | RX_ERR | OR_ERR) |

(TRX_ERR | TA_T2_TO_ERR | CKSM_ERR) |

(TX_ERR | RX_ERR | OR_ERR)

通道 X CQ_RXD

CQ_RXD 值

通道 X DI_RXD

DI_RXD 值

通道 X 故障

通道 X 故障 = OT_FAULT | EXT_CQ_OC | CQ_OC | LP_OC | LP_UVLO | CQ_AR | LP_AR | HSS_AR

通道 X 中断

通道 X 中断 =

(CQ_R | CQ_F | DI_R | DI_F) |

(TBUF_EMPTY_AT_CT_EXP | SOT | SOR) |

(RX_BFULL | TX_BEMPTY)

7.3.12 存储器 and 注册表映射

存储器映射

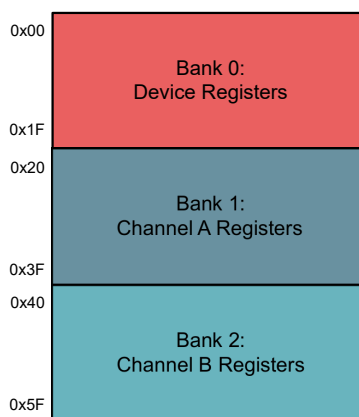


图 7-3. TIOM221x 存储器映射

7.3.12.1 器件寄存器

表 7-3 列出了器件寄存器的存储器映射寄存器。表 7-3 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-3. DEVICE 寄存器

偏移	缩写	寄存器名称	部分
0h	修订标识符	器件修订标识符	节 7.3.12.1.1
1h	时钟配置	系统时钟配置	节 7.3.12.1.2
2h	器件逻辑中断屏蔽		节 7.3.12.1.3
3h	器件 Phy 中断屏蔽		节 7.3.12.1.4
4h	器件控制		节 7.3.12.1.5
5h	同步	器件通道软触发器同步器	节 7.3.12.1.6
6h	DEV6		节 7.3.12.1.7
7h	DEV7		节 7.3.12.1.8
8h	DEV8		节 7.3.12.1.9
9h	DEV9		节 7.3.12.1.10
Ah	DEV10		节 7.3.12.1.11
Bh	DEV11		节 7.3.12.1.12
Ch	DEV12		节 7.3.12.1.13
Dh	DEV13		节 7.3.12.1.14
Eh	DEV14		节 7.3.12.1.15
Fh	DEV15		节 7.3.12.1.16
10h	DEV16		节 7.3.12.1.17
11h	DEV17		节 7.3.12.1.18
12h	DEV18		节 7.3.12.1.19
13h	DEV19		节 7.3.12.1.20
14h	DEV20		节 7.3.12.1.21
15h	DEV21		节 7.3.12.1.22
16h	器件逻辑状态		节 7.3.12.1.23
17h	器件 Phy 状态		节 7.3.12.1.24
18h	器件逻辑中断请求		节 7.3.12.1.25
19h	器件 Phy 中断请求		节 7.3.12.1.26
1Ah	DEV26		节 7.3.12.1.27
1Bh	扩展功能支持 0		节 7.3.12.1.28
1Ch	扩展功能支持 1		节 7.3.12.1.29
1Dh	CQ 驱动器最大自动恢复		节 7.3.12.1.30
1Eh	LP 最大自动恢复		节 7.3.12.1.31
1Fh	HSS 最大自动恢复		节 7.3.12.1.32

复杂的位访问类型经过编码可适应小型表单元。表 7-4 展示了适用于此部分中访问类型的代码。

表 7-4. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取

表 7-4. 器件访问类型代码 (续)

访问类型	代码	说明
RC	R C	读取 以清零
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.3.12.1.1 修订标识符寄存器 (偏移 = 0h) [复位 = 00h]

修订标识符如表 7-5 所示。

返回到[汇总表](#)。

表 7-5. 修订标识符寄存器字段说明

位	字段	类型	复位	说明
7-4	MAJOR	R	0h	主要器件修订版本标识符用于标识全层裸片修订版本 0h = 修订版本 0 (原始版本) 1h = 修订版本 1 2h = 修订版本 2 3h = 修订版本 3 4h = 修订版本 4 5h = 修订版本 5 6h = 修订版本 6 7h = 修订版本 7 8h = 修订版本 8 9h = 修订版本 9 Ah = 修订版本 10 Bh = 修订版本 11 Ch = 修订版本 12 Dh = 修订版本 13 Eh = 修订版本 14 Fh = 修订版本 15
3-0	MINOR	R	0h	次要器件修订版本标识符用于标识全层裸片修订版本 0h = 修订版本 0 (原始版本) 1h = 修订版本 1 2h = 修订版本 2 3h = 修订版本 3 4h = 修订版本 4 5h = 修订版本 5 6h = 修订版本 6 7h = 修订版本 7 8h = 修订版本 8 9h = 修订版本 9 Ah = 修订版本 10 Bh = 修订版本 11 Ch = 修订版本 12 Dh = 修订版本 13 Eh = 修订版本 14 Fh = 修订版本 15

7.3.12.1.2 时钟配置寄存器 (偏移 = 1h) [复位 = 00h]

时钟配置如表 7-6 所示。

返回到[汇总表](#)。

表 7-6. 时钟配置寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5-4	ESR	R/W	0h	有效串联电阻选择可设置 L+ 电源驱动器电流检测中使用的有效串联电阻；有关更多信息，请参阅 [第 X.Y 节] 0h = 200 andx3A9;# 1h = 100 andx3A9;# 2h = 75 andx3A9;# 3h = 50 andx3A9;#
3	CLKO_EN	R/W	0h	时钟输出使能启用 CLKO 引脚上的内部振荡器输出 0h = CLKO 引脚具有高阻抗 1h = CLKO 引脚上的内部晶体振荡器时钟输出
2	CLKIN_EN	R/W	0h	时钟输入使能使外部时钟能够依赖 CLKIN 引脚 0h = CLKIN 输入被忽略 1h = CLKIN 引脚上的预期外部时钟输入
1	RESERVED	R	0h	保留
0	XTAL_EN	R/W	0h	晶体振荡器启用 将内部振荡器启用 0h = 晶体振荡器禁用 1h = 晶体振荡器启用

7.3.12.1.3 器件逻辑中断屏蔽寄存器 (偏移 = 2h) [复位 = 00h]

器件逻辑中断屏蔽如表 7-7 所示。

返回到[汇总表](#)。

表 7-7. 器件逻辑中断屏蔽寄存器字段说明

位	字段	类型	复位	说明
7-0	MASK	R/W	0h	器件逻辑中断屏蔽设置屏蔽以忽略中断事件；有关更多详细信息，、 请参阅 [部分] 0h = 中断未被屏蔽 1h = 中断已被屏蔽

7.3.12.1.4 器件 Phy 中断屏蔽寄存器 (偏移 = 3h) [复位 = 00h]

器件 Phy 中断屏蔽如表 7-8 所示。

返回到[汇总表](#)。

表 7-8. 器件 Phy 中断屏蔽寄存器字段说明

位	字段	类型	复位	说明
7-0	MASK	R/W	0h	器件物理中断屏蔽设置屏蔽以忽略中断事件；有关更多详细信息，请参阅 [部分] 0h = 中断未被屏蔽 1h = 中断已被屏蔽

7.3.12.1.5 器件控制寄存器 (偏移 = 4h) [复位 = 00h]

器件控制如表 7-9 中所示。

返回到[汇总表](#)。

表 7-9. 器件控制寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	0h	保留
1	EN	R/W	0h	器件启用 将器件启用 0h = 禁用器件 1h = 启用器件
0	RST	W	0h	器件数字软复位 复位器件 0h = 正常运行 1h = 数字复位

7.3.12.1.6 同步寄存器 (偏移 = 5h) [复位 = 00h]

同步如表 7-10 所示。

返回到[汇总表](#)。

表 7-10. 同步寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0h	保留
4	LED_SYNC	W	0h	同步所有 LED 将所有 LED 同步 0h = LED 未同步 1h = LED 同步
3-2	RESERVED	R	0h	保留
1	SYNCB	W	0h	通道 B 同步控制触发 TX 缓冲器中的数据立即传输 0h = 无发送 1h = 发送数据
0	SYNCA	W	0h	通道 A 同步控制触发 TX 缓冲器中的数据立即传输 0h = 无发送 1h = 发送数据

7.3.12.1.7 DEV6 寄存器 (偏移 = 6h) [复位 = 00h]

DEV6 如表 7-11 所示。

返回到[汇总表](#)。

表 7-11. DEV6 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.8 DEV7 寄存器 (偏移 = 7h) [复位 = 00h]

DEV7 如表 7-12 所示。

返回到[汇总表](#)。

表 7-12. DEV7 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.9 DEV8 寄存器 (偏移 = 8h) [复位 = 00h]

DEV8 如表 7-13 所示。

返回到[汇总表](#)。

表 7-13. DEV8 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.10 DEV9 寄存器 (偏移 = 9h) [复位 = 00h]

DEV9 如表 7-14 所示。

返回到[汇总表](#)。

表 7-14. DEV9 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.11 DEV10 寄存器 (偏移 = Ah) [复位 = 00h]

DEV10 如表 7-15 所示。

返回到[汇总表](#)。

表 7-15. DEV10 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.12 DEV11 寄存器 (偏移 = Bh) [复位 = 00h]

DEV11 如表 7-16 所示。

返回到[汇总表](#)。

表 7-16. DEV11 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.13 DEV12 寄存器 (偏移 = Ch) [复位 = 00h]

DEV12 如表 7-17 所示。

返回到[汇总表](#)。

表 7-17. DEV12 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.14 DEV13 寄存器 (偏移 = Dh) [复位 = 00h]

DEV13 如表 7-18 所示。

返回到[汇总表](#)。

表 7-18. DEV13 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.15 DEV14 寄存器 (偏移 = Eh) [复位 = 00h]

DEV14 如表 7-19 所示。

返回到[汇总表](#)。

表 7-19. DEV14 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.16 DEV15 寄存器 (偏移 = Fh) [复位 = 00h]

DEV15 如表 7-20 所示。

返回到[汇总表](#)。

表 7-20. DEV15 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.17 DEV16 寄存器 (偏移 = 10h) [复位 = 00h]

DEV16 如表 7-21 所示。

返回到[汇总表](#)。

表 7-21. DEV16 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.18 DEV17 寄存器 (偏移 = 11h) [复位 = 00h]

DEV17 如表 7-22 所示。

返回到[汇总表](#)。

表 7-22. DEV17 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.19 DEV18 寄存器 (偏移 = 12h) [复位 = 00h]

DEV18 如表 7-23 所示。

返回到[汇总表](#)。

表 7-23. DEV18 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.20 DEV19 寄存器 (偏移 = 13h) [复位 = 00h]

DEV19 如表 7-24 所示。

返回到[汇总表](#)。

表 7-24. DEV19 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.21 DEV20 寄存器 (偏移 = 14h) [复位 = 00h]

DEV20 如表 7-25 所示。

返回到[汇总表](#)。

表 7-25. DEV20 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.22 DEV21 寄存器 (偏移 = 15h) [复位 = 00h]

DEV21 如表 7-26 所示。

返回到[汇总表](#)。

表 7-26. DEV21 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.23 器件逻辑状态寄存器 (偏移 = 16h) [复位 = 00h]

器件逻辑状态如表 7-27 所示。

返回到[汇总表](#)。

表 7-27. 器件逻辑状态寄存器字段说明

位	字段	类型	复位	说明
7	CQB_AR	R	0h	达到 C/Q 通道 B 过流恢复重试限制表示驱动器已经从字段 CQB_DRV_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
6	CQA_AR	R	0h	达到 C/Q 通道 A 过流恢复重试限制表示驱动器已经从字段 CQA_DRV_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
5	LPB_AR	R	0h	已达到 L+ 通道 B 过流恢复重试限制 指示驱动器已从字段 LPB_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
4	LPA_AR	R	0h	已达到 L+ 通道 A 过流恢复重试限制 指示驱动器已从字段 LPA_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
3	HSSB_AR	R	0h	达到高侧开关 (HSS) 通道 B 过流/反极性恢复重试限制 表示驱动器已从字段 HSSB_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
2	HSSA_AR	R	0h	达到高侧开关 (HSS) 通道 A 过流/反极性恢复重试限制 表示驱动器已从字段 HSSA_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
1	XTAL_OR_EXT_GOOD	R	0h	内部晶体或外部时钟正常表示内部晶体或外部时钟已实现初始化 0h = 初始化未完成 1h = 初始化完成
0	INIT_DONE	R	0h	器件初始化完成指示器件已完成启动并且准备好开始通信 0h = 初始化未完成 1h = 初始化完成

7.3.12.1.24 器件 Phy 状态寄存器 (偏移 = 17h) [复位 = 00h]

器件 Phy 状态如表 7-28 所示。

返回到[汇总表](#)。

表 7-28. 器件 Phy 状态寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	LPB_WARN	R	0h	LPB 警告 LPB 警告 0h = 无 LPB 警告 1h = LPB 警告
4	LPA_WARN	R	0h	LPA 警告 LPA 警告 0h = 无 LPA 警告 1h = LPA 警告
3	RESERVED	R	0h	保留
2	VCC_OV	R	0h	VCC 过压状态指示 VCC 引脚上的电压已超过过压限制 [有关 OV 限制的更多详细信息] 0h = 未达到限制 1h = 已达到限制
1	VCC_WARN	R	0h	VCC 欠压警告指示 VCC 引脚上的电压已降至欠压警告限制以下 [有关 UV 限制的更多详细信息] 0h = 未达到限制 1h = 已达到限制
0	VCC_UVLO	R	0h	VCC UVLO 状态指示 VCC 引脚上的电压已降至 UVLO 限制以下 [有关 UV 限制的更多详细信息] 0h = 未达到限制 1h = 已达到限制

7.3.12.1.25 器件逻辑中断请求寄存器 (偏移 = 18h) [复位 = 00h]

表 7-29 中显示了器件逻辑中断请求。

返回到[汇总表](#)。

表 7-29. 器件逻辑中断请求寄存器字段说明

位	字段	类型	复位	说明
7	CQB_AR	RC	0h	达到 C/Q 通道 B 过流恢复重试限制表示驱动器已经从字段 CQB_DRV_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
6	CQA_AR	RC	0h	达到 C/Q 通道 A 过流恢复重试限制表示驱动器已经从字段 CQA_DRV_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
5	LPB_AR	RC	0h	已达到 L+ 通道 B 过流恢复重试限制 指示驱动器已从字段 LPB_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
4	LPA_AR	RC	0h	已达到 L+ 通道 A 过流恢复重试限制 指示驱动器已从字段 LPA_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
3	HSSB_AR	RC	0h	达到高侧开关 (HSS) 通道 B 过流/反极性恢复重试限制 表示驱动器已从字段 HSSB_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
2	HSSA_AR	RC	0h	达到高侧开关 (HSS) 通道 A 过流/反极性恢复重试限制 表示驱动器已从字段 HSSA_MAX_AR 达到最大重试次数 0h = 未达到限制 1h = 已达到限制
1	XTAL_OR_EXT_GOOD_CHANGE	RC	0h	内部晶体或外部时钟正常的变化表示内部晶体或外部时钟已经发生变化 0h = 时钟无变化 1h = 时钟变化
0	INIT_DONE	RC	0h	器件初始化完成指示器件已完成启动并且准备好开始通信 0h = 初始化未完成 1h = 初始化完成

7.3.12.1.26 器件 Phy 中断请求寄存器 (偏移 = 19h) [复位 = 00h]

表 7-30 中显示了器件 Phy 中断请求。

返回到[汇总表](#)。

表 7-30. 器件 Phy 中断请求寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	RC	0h	保留
6	RESERVED	RC	0h	保留
5	LPB_WARN	RC	0h	LPB 警告 LPB 警告 0h = 无 LPB 警告 1h = LPB 警告
4	LPA_WARN	RC	0h	LPA 警告 LPA 警告 0h = 无 LPA 警告 1h = LPA 警告
3	RESERVED	RC	0h	保留
2	VCC_OV	RC	0h	VCC 过压状态指示 VCC 引脚上的电压已超过过压限制 [有关 OV 限制的更多详细信息] 0h = 未达到限制 1h = 已达到限制
1	VCC_WARN	RC	0h	VCC 欠压警告指示 VCC 引脚上的电压已降至欠压警告限制以下 [有关 UV 限制的更多详细信息] 0h = 未达到限制 1h = 已达到限制
0	VCC_UVLO	RC	0h	VCC UVLO 状态指示 VCC 引脚上的电压已降至 UVLO 限制以下 [有关 UV 限制的更多详细信息] 0h = 未达到限制 1h = 已达到限制

7.3.12.1.27 DEV26 寄存器 (偏移 = 1Ah) [复位 = 00h]

DEV26 如表 7-31 所示。

返回到[汇总表](#)。

表 7-31. DEV26 寄存器字段说明

位	字段	类型	复位	说明
7-0	RESERVED	R	0h	保留

7.3.12.1.28 扩展特性支持 0 寄存器 (偏移 = 1Bh) [复位 = 00h]

表 7-32 示出了扩展特性支持 0。

返回到[汇总表](#)。

表 7-32. 扩展特性支持 0 寄存器字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R	0h	保留
2	FH_TX_CKSM_ERR_DIS	R/W	0h	禁用帧处理程序 TX 校验和错误 0h = 校验和错误检测已启用 1h = 校验和错误检测禁用
1	FH_T1_TA_T2_DIS	R/W	0h	禁用帧处理程序 T1、TA 及 T2 超时 0h = 超时检测启用 1h = 超时检测禁用
0	TRX_ERR_DIS	R/W	0h	禁用发送错误检查 0h = 发送错误检测启用 1h = 发送错误检测禁用

7.3.12.1.29 扩展特性支持 1 寄存器 (偏移 = 1Ch) [复位 = 00h]

表 7-33 示出了扩展特性支持 1。

返回到[汇总表](#)。

表 7-33. 扩展特性支持 1 寄存器字段说明

位	字段	类型	复位	说明
7	HSSB_TSC_DIS	R/W	0h	HSSB 消隐时间禁用 0h = 消隐时间启用 1h = 消隐时间禁用
6	LPB_TSC_DIS	R/W	0h	LPB 消隐时间禁用 0h = 消隐时间启用 1h = 消隐时间禁用
5	CQB_TSC_DIS	R/W	0h	CQB 消隐时间禁用 0h = 消隐时间启用 1h = 消隐时间禁用
4	EXTD_COM_B	R/W	0h	通道 B 扩展 COM 速率支持启用 0h = 扩展 COM 速率支持启用 1h = 扩展 COM 速率支持禁用
3	HSSA_TSC_DIS	R/W	0h	HSSA 消隐时间禁用 0h = 消隐时间启用 1h = 消隐时间禁用
2	LPA_TSC_DIS	R/W	0h	LPA 消隐时间禁用 0h = 消隐时间启用 1h = 消隐时间禁用
1	CQA_TSC_DIS	R/W	0h	CQA 消隐时间禁用 0h = 消隐时间启用 1h = 消隐时间禁用
0	EXTD_COM_A	R/W	0h	通道 A 扩展 COM 速率支持启用 0h = 扩展 COM 速率支持启用 1h = 扩展 COM 速率支持禁用

7.3.12.1.30 CQ 驱动器最大自动恢复寄存器 (偏移 = 1Dh) [复位 = 00h]

表 7-34 显示了 CQ 驱动器最大自动恢复。

返回到[汇总表](#)。

表 7-34. CQ 驱动器最大自动恢复寄存器字段说明

位	字段	类型	复位	说明
7-4	CQB_DRV_MAX_AR	R/W	0h	C/Q 通道 B 驱动器最大自动恢复 设置驱动器尝试从过电流故障中恢复的最大次数 0h = 无限重试 1h = 1 次重试 2h = 2 次重试 3h = 3 次重试 4h = 4 次重试 5h = 5 次重试 6h = 6 次重试 7h = 7 次重试 8h = 8 次重试 9h = 9 次重试 Ah = 10 次重试 Bh = 11 次重试 Ch = 12 次重试 Dh = 13 次重试 Eh = 14 次重试 Fh = 15 次重试
3-0	CQA_DRV_MAX_AR	R/W	0h	C/Q 通道 A 驱动器最大自动恢复 设置驱动器尝试从过电流故障中恢复的最大次数 0h = 无限重试 1h = 1 次重试 2h = 2 次重试 3h = 3 次重试 4h = 4 次重试 5h = 5 次重试 6h = 6 次重试 7h = 7 次重试 8h = 8 次重试 9h = 9 次重试 Ah = 10 次重试 Bh = 11 次重试 Ch = 12 次重试 Dh = 13 次重试 Eh = 14 次重试 Fh = 15 次重试

7.3.12.1.31 LP 最大自动恢复寄存器 (偏移 = 1Eh) [复位 = 00h]

表 7-35 显示了 LP 最大自动恢复。

返回到[汇总表](#)。

表 7-35. LP 最大自动恢复寄存器字段说明

位	字段	类型	复位	说明
7-4	LPB_MAX_AR	R/W	0h	L+ 通道 B 驱动器最大自动恢复 设置驱动器尝试从过电流故障中恢复的最大次数 0h = 无限重试 1h = 1 次重试 2h = 2 次重试 3h = 3 次重试 4h = 4 次重试 5h = 5 次重试 6h = 6 次重试 7h = 7 次重试 8h = 8 次重试 9h = 9 次重试 Ah = 10 次重试 Bh = 11 次重试 Ch = 12 次重试 Dh = 13 次重试 Eh = 14 次重试 Fh = 15 次重试
3-0	LPA_MAX_AR	R/W	0h	L+ 通道 A 驱动器最大自动恢复 设置驱动器尝试从过电流故障中恢复的最大次数 0h = 无限重试 1h = 1 次重试 2h = 2 次重试 3h = 3 次重试 4h = 4 次重试 5h = 5 次重试 6h = 6 次重试 7h = 7 次重试 8h = 8 次重试 9h = 9 次重试 Ah = 10 次重试 Bh = 11 次重试 Ch = 12 次重试 Dh = 13 次重试 Eh = 14 次重试 Fh = 15 次重试

7.3.12.1.32 HSS 最大自动恢复寄存器 (偏移 = 1Fh) [复位 = 00h]

表 7-36 显示了 HSS 最大自动恢复。

返回到[汇总表](#)。

表 7-36. HSS 最大自动恢复寄存器字段说明

位	字段	类型	复位	说明
7-4	HSSB_MAX_AR	R/W	0h	高侧开关通道 B 驱动器最大自动恢复 设置驱动器尝试从过电流故障中恢复的最大次数 0h = 无限重试 1h = 1 次重试 2h = 2 次重试 3h = 3 次重试 4h = 4 次重试 5h = 5 次重试 6h = 6 次重试 7h = 7 次重试 8h = 8 次重试 9h = 9 次重试 Ah = 10 次重试 Bh = 11 次重试 Ch = 12 次重试 Dh = 13 次重试 Eh = 14 次重试 Fh = 15 次重试
3-0	HSSA_MAX_AR	R/W	0h	高侧开关通道 A 驱动器最大自动恢复 设置驱动器尝试从过电流故障中恢复的最大次数 0h = 无限重试 1h = 1 次重试 2h = 2 次重试 3h = 3 次重试 4h = 4 次重试 5h = 5 次重试 6h = 6 次重试 7h = 7 次重试 8h = 8 次重试 9h = 9 次重试 Ah = 10 次重试 Bh = 11 次重试 Ch = 12 次重试 Dh = 13 次重试 Eh = 14 次重试 Fh = 15 次重试

7.3.12.2 通道寄存器

表 7-37 列出了通道寄存器的存储器映射寄存器。表 7-37 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 7-37. 通道寄存器

偏移	缩写	寄存器名称	部分
0h	CQ 驱动器配置	Phy 配置	节 7.3.12.2.1
1h	CQ 驱动器，接收器配置	Phy 配置	节 7.3.12.2.2
2h	CQ 驱动器，DI 接收器配置	Phy 配置	节 7.3.12.2.3
3h	CQ 驱动器，Lplus 电源配置	Phy 配置	节 7.3.12.2.4
4h	Lplus 电源配置	Phy 配置	节 7.3.12.2.5
5h	高侧开关配置 0	Phy 配置	节 7.3.12.2.6
6h	高侧开关配置 1	Phy 配置	节 7.3.12.2.7
7h	备用功能选择配置	Phy 配置	节 7.3.12.2.8
8h	通道逻辑中断屏蔽	逻辑配置	节 7.3.12.2.9
9h	通道 Phy 中断屏蔽	逻辑配置	节 7.3.12.2.10
Ah	RPD、偏移计时器配置	逻辑配置	节 7.3.12.2.11
Bh	常见逻辑配置	逻辑配置	节 7.3.12.2.12
Ch	IOLink Phy 模式控制	逻辑控制	节 7.3.12.2.13
Dh	UART 模式控制	Uart 数据	节 7.3.12.2.14
Eh	帧处理程序模式控制	帧处理程序配置和控制	节 7.3.12.2.15
Fh	FH + EFH 模式 RX 缓冲器触发器电平	触发器缓冲器电平	节 7.3.12.2.16
10h	FH + EFH 模式 TX 缓冲器触发器电平	周期计时器	节 7.3.12.2.17
11h	按需数据长度	逻辑控制	节 7.3.12.2.18
12h	主处理数据长度	逻辑控制	节 7.3.12.2.19
13h	器件处理数据长度	逻辑控制	节 7.3.12.2.20
14h	FH 模式周期计时器控制	逻辑控制	节 7.3.12.2.21
15h	FH 模式数据	逻辑控制	节 7.3.12.2.22
16h	通道逻辑状态	多路复用状态 (PHY、UART、FH)	节 7.3.12.2.23
17h	通道 Phy 状态	Phy 状态 (Ext CQ、CQ、LP)	节 7.3.12.2.24
18h	通道逻辑中断请求	多路复用中断请求 (PHY、UART、FH)	节 7.3.12.2.25
19h	通道物理中断请求	中断请求 (Ext CQ、CQ、LP)	节 7.3.12.2.26
1Ah	LED 配置 1	LED 配置/控制	节 7.3.12.2.27
1Bh	LED 配置 2	LED 配置/控制	节 7.3.12.2.28
1Ch	LED 配置 3	LED 配置/控制	节 7.3.12.2.29
1Dh	LED 配置 4	LED 配置/控制	节 7.3.12.2.30
1Eh	LED 配置 5	LED 配置/控制	节 7.3.12.2.31
1Fh	LED 配置 6	LED 配置/控制	节 7.3.12.2.32

复杂的位访问类型经过编码可适应小型表单元。表 7-38 展示了适用于此部分中访问类型的代码。

表 7-38. 通道访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取

表 7-38. 通道访问类型代码 (续)

访问类型	代码	说明
RC	R C	读取 以清零
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

7.3.12.2.1 CQ 驱动器配置寄存器 (偏移 = 0h) [复位 = 00h]

CQ 驱动程序配置如表 7-39 所示。

返回到[汇总表](#)。

Phy 配置

表 7-39. CQ 驱动器配置寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0h	保留
6-5	CQ_DRV_TSC	R/W	0h	驱动器电流消隐时间 设置 C/Q 驱动器的消隐持续时间。有关更多信息，请参阅 [部分]。 0h = 5ms 1h = 15ms 2h = 50ms 3h = 150ms
4-3	CQ_DRV_CLIM	R/W	0h	驱动器电流限制 设置 C/Q 驱动器的输出电流限制。 0h = 500mA 1h = 300mA 2h = 200mA 3h = 100mA
2-1	CQ_DRV_TAR	R/W	0h	驱动器电流自动重试时间将 C/Q 驱动器的持续时间设置成在故障后重试之前等待。有关更多信息，请参阅 [部分]。 0h = 50ms 1h = 500ms 2h = 4s 3h = 10s
0	CQ_DRV_AR_DIS	R/W	0h	驱动器自动重试禁用 将 C/Q 驱动器自动重试的尝试禁用。 0h = 驱动器自动重试启用 1h = 驱动器自动重试禁用

7.3.12.2.2 CQ 驱动器，接收器配置寄存器 (偏移 = 1h) [复位 = 00h]

表 7-40 显示了 CQ 驱动程序、接收器配置。

返回到[汇总表](#)。

Phy 配置

表 7-40. CQ 驱动器，接收器配置寄存器字段说明

位	字段	类型	复位	说明
7	CQ_NO_INV	R/W	0h	禁用 TX 到 C/Q 和 C/Q 到 RX 反转 0h = 反转启用 1h = 反转禁用
6-5	CQ_SNK_SRC	R/W	0h	驱动器灌电流或拉电流值 在接收模式下设置 C/Q 驱动器的拉电流和灌电流值。 0h = 5mA 1h = 2mA 2h = 150uA 3h = 保留
4	CQ_SRC_EN	R/W	0h	驱动器电流源启用 将 C/Q 驱动器的高侧电流源启用。 0h = 电流源禁用 1h = 电流源启用
3	CQ_SNK_DIS	R/W	0h	驱动器灌电流启用 将 C/Q 驱动器的低侧电流源启用。 0h = 灌电流启用 1h = 灌电流禁用
2-1	CQ_RX_VTH_DIS	R/W	0h	C/Q RX 阈值选择和禁用 在接收时设置 C/Q 引脚的逻辑类型。有关更多信息，请参阅 [部分]。 0h = 对于所有 LP 范围固定阈值符合 IO-Link 标准 1h = LP 小于 18V 时的比例式 阈值，LP 大于或等于 18V 时的固定阈值 2h = 2/3 型阈值 3h = RX 已禁用
0	CQ_GFILT_EN	R/W	0h	C/Q RX 干扰滤波器启用 将 C/Q 引脚的接收尖峰脉冲滤波启用。有关更多信息，请参阅 [部分]。 0h = 禁用 CQ RX 干扰滤波器 1h = 启用 CQ RX 干扰滤波器

7.3.12.2.3 CQ 驱动器，DI 接收器配置寄存器 (偏移 = 2h) [复位 = 00h]

CQ 驱动器，DI 接收器配置如表 7-41 中所示。

返回到[汇总表](#)。

Phy 配置

表 7-41. CQ 驱动器，DI 接收器配置寄存器字段说明

位	字段	类型	复位	说明
7-6	CQ_DRV_RISE_FALL	R/W	0h	驱动器上升/下降时间设置 设置 C/Q 驱动器的上升和下降时间。 0h = 上升/下降时间设置为标称值 400ns 1h = 上升/下降时间设置为标称值 800ns 2h = 上升/下降时间设置为标称值 1.6µs 3h = 上升/下降时间设置为标称值 3.2µs
5	DI_NO_INV	R/W	0h	禁用 DI 到 RX 反转 0h = 反转启用 1h = 反转禁用
4	DI_SRC_EN	R/W	0h	DI RX 电流源启用 将 DI 引脚的高侧电流源启用。 0h = 2mA 源禁用 1h = 2mA 源启用
3	DI_SNK_EN	R/W	0h	DI RX 灌电流启用 将 DI 引脚的低侧电流源启用。 0h = 2mA 灌电流禁用 1h = 2mA 灌电流启用
2-1	DI_RX_VTH_DIS	R/W	0h	DI RX 阈值选择和禁用 在接收时设置 DI 引脚的逻辑类型。有关更多信息，请参阅 [部分]。 0h = 对于所有 LP 范围固定阈值符合 IO-Link 标准 1h = LP 小于 18V 时的比例式 阈值，LP 大于或等于 18V 时的固定阈值 2h = 2/3 型阈值 3h = RX 已禁用
0	DI_GFILT_EN	R/W	0h	DI RX 干扰滤波器启用 将 DI 引脚的接收尖峰脉冲滤波启用。有关更多信息，请参阅 [部分]。 0h =禁用 DI RX 干扰滤波器 1h =启用 DI RX 干扰滤波器

7.3.12.2.4 CQ 驱动器，Lplus 电源配置寄存器 (偏移 = 3h) [复位 = 00h]

CQ 驱动器，Lplus 电源配置如表 7-42 所示。

返回到[汇总表](#)。

Phy 配置

表 7-42. CQ 驱动器，Lplus 电源配置寄存器字段说明

位	字段	类型	复位	说明
7	N_DIODE_MD	R/W	0h	N 侧阻断二极管模式启用 0h = Nside 处于开关二极管模式 1h = Nside 处于阻断二极管模式
6-5	LP_TSC	R/W	0h	L+ 流消隐时间 设置 L+ 驱动器的消隐持续时间。有关更多信息，请参阅 [部分]。 0h = 5ms 1h = 15ms 2h = 50ms 3h = 150ms
4-3	LP_CLIM	R/W	0h	L+ 电流限制 设置 L+ 驱动器的输出电流限制。 0h = 15mV 1h = 30mV 2h = 60mV 3h = 120mV
2-1	LP_TAR	R/W	0h	L+ 电流自动重试时间将 L+ 驱动器的持续时间设置为在故障后重试之前等待。有关更多信息，请参阅 [部分]。 0h = 50ms 1h = 500ms 2h = 4s 3h = 10s
0	LP_AR_DIS	R/W	0h	L+ 自动重试禁用 将 L+驱动器自动重试的尝试会禁用。 0h = LP 自动重试启用 1h = LP 自动重试禁用

7.3.12.2.5 Lplus 电源配置寄存器 (偏移 = 4h) [复位 = 00h]

Lplus 电源配置如表 7-43 所示。

返回到[汇总表](#)。

Phy 配置

表 7-43. Lplus 电源配置寄存器字段说明

位	字段	类型	复位	说明
7	P_DIODE_MD	R/W	0h	Pside 阻断二极管模式启用 0h = Pside 处于开关二极管模式 1h = Pside 处于阻断二极管模式
6-5	RESERVED	R	0h	保留
4	LP_GATE_DRV_EN	R/W	0h	L+ 栅极驱动器启用 将外部 L+ 栅极驱动器启用。有关更多信息，请参阅 [部分]。 0h = LP 栅极驱动器禁用 1h = LP 栅极驱动器启用
3	LP_SNS_EN	R/W	0h	L+ 建议启用 将外部 L+栅极驱动器的检测功能启用。有关更多信息，请参阅 [部分]。 0h = LP 检测禁用 1h = LP 检测启用
2	LP_DYBL_EN	R/W	0h	L+ 动态消隐启用 为外部 L+ 驱动器启用动态消隐。有关更多信息，请参阅 [部分]。 0h = LP 动态消隐禁用 1h = LP 动态消隐启用
1	LP_REG_EN	R/W	0h	L+ 电流稳压环路启用 为外部 L+驱动器启用电流稳压环路。有关更多信息，请参阅 [部分]。 0h = LP 电流稳压环路禁用 1h = LP 电流稳压环路启用
0	LP_GATE_HIZ	R/W	0h	L+ 栅极驱动器输出三态 将外部 L+ 栅极驱动器的输出设置为三态。 0h = LP 栅极驱动器输出驱动 1h = LP 栅极驱动器输出设置为三态

7.3.12.2.6 高侧开关配置 0 寄存器 (偏移 = 5h) [复位 = 00h]

高侧开关配置 0 如表 7-44 所示。

返回到[汇总表](#)。

Phy 配置

表 7-44. 高侧开关配置 0 寄存器字段说明

位	字段	类型	复位	说明
7	HSS_RP_PROT_EN	R/W	0h	HSS 反极性保护启用 将高侧开关反极性保护启用。 0h = HSS 反极性保护禁用 1h = HSS 反极性保护启用
6-5	HSS_TSC	R/W	0h	HSS 电流消隐时间 设置外部 HSS 驱动器的消隐持续时间。有关更多信息，请参阅 [部分]。 0h = 5ms 1h = 15ms 2h = 50ms 3h = 150ms
4-3	HSS_CLIM	R/W	0h	HSS 电流限制 设置外部 HSS 驱动器的输出电流限制。 0h = 15mV 1h = 30mV 2h = 60mV 3h = 120mV
2-1	HSS_TAR	R/W	0h	HSS 电流自动重试时间 将外部 HSS 驱动器的持续时间设置为在故障后重试之前等待。有关更多信息，请参阅 [部分]。 0h = 50ms 1h = 500ms 2h = 4s 3h = 10s
0	HSS_AR_DIS	R/W	0h	禁用 HSS 自动重试会禁用外部 HSS 驱动器自动重试的尝试。 0h = HSS 自动重试启用 1h = HSS 自动重试禁用

7.3.12.2.7 高侧开关配置 1 寄存器 (偏移 = 6h) [复位 = 01h]

高侧开关配置 1 如表 7-45 所示。

返回到[汇总表](#)。

Phy 配置

表 7-45. 高侧开关配置 1 寄存器字段说明

位	字段	类型	复位	说明
7	HSS_CQG1_STATE	R/W	0h	HSS 顶部 FET 状态启用 将外部 HSS 顶部 FET 状态启用。 0h = HSS 顶部 FET 状态为 OFF 1h = HSS 顶部 FET 状态为 ON
6	HSS_CQG2_STATE	R/W	0h	HSS 底部 FET 状态 启用外部 HSS 底部 FET 状态。 0h = HSS 底部 FET 状态为 OFF 1h = HSS 底部 FET 状态为 ON
5-4	HSS_SLEW	R/W	0h	HSS 开关速率控制 设置外部 HSS 驱动器的开关速率。 0h = 100 KHz 开关速率 1h = 10 KHz 开关速率 2h = 慢速开关 3h = 保留
3	HSS_SNS_EN	R/W	0h	HSS 检测启用 将外部 HSS 栅极驱动器的检测功能启用。有关更多信息，请参阅 [部分]。 0h = HSS 检测禁用 1h = HSS 检测启用
2	HSS_DYBL_EN	R/W	0h	HSS 动态消隐启用 为外部 HSS 驱动器启用动态消隐。有关更多信息，请参阅 [部分]。 0h = HSS 动态消隐禁用 1h = HSS 动态消隐启用
1	HSS_REG_EN	R/W	0h	HSS c 电流稳压环路启用 为外部 HSS 驱动器启用电流稳压环路。有关更多信息，请参阅 [部分]。 0h = HSS 电流稳压禁用 1h = HSS 电流稳压启用
0	HSS_GATE_HIZ	R/W	1h	HSS 栅极驱动器输出三态 将外部 HSS 栅极驱动器的输出设置为三态。 0h = HSS 栅极驱动器输出驱动 1h = HSS 栅极驱动器输出三态

7.3.12.2.8 备用功能选择配置寄存器 (偏移 = 7h) [复位 = 00h]

备用功能选择配置如表 7-46 所示。

返回到[汇总表](#)。

Phy 配置

表 7-46. 备用功能选择配置寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0h	保留
3	LED6_SEL	R/W	0h	LED 6 选择 0h = 默认功能 1h = LED 功能
2	LED5_SEL	R/W	0h	LED 5 选择 0h = 默认功能 1h = LED 功能
1	LED4_SEL	R/W	0h	LED 4 选择 0h = 默认功能 1h = LED 功能
0	LED3_SEL	R/W	0h	LED 3 选择 0h = 默认功能 1h = LED 功能

7.3.12.2.9 通道逻辑中断屏蔽寄存器 (偏移 = 8h) [复位 = 00h]

通道逻辑中断屏蔽如表 7-47 所示。

返回到[汇总表](#)。

逻辑配置

表 7-47. 通道逻辑中断屏蔽寄存器字段说明

位	字段	类型	复位	说明
7-0	MASK	R/W	0h	通道逻辑中断屏蔽 0h = 不屏蔽中断 1h = 屏蔽中断

7.3.12.2.10 通道 Phy 中断屏蔽寄存器 (偏移 = 9h) [复位 = 00h]

通道 Phy 中断屏蔽如表 7-48 所示。

返回到[汇总表](#)。

逻辑配置

表 7-48. 通道 P hy 中断屏蔽寄存器字段说明

位	字段	类型	复位	说明
7-0	MASK	R/W	0h	通道物理中断屏蔽 0h = 不屏蔽中断 1h = 屏蔽中断

7.3.12.2.11 RPD，偏移计时器配置寄存器（偏移 = Ah）[复位 = 00h]

RPD，偏移计时器配置如表 7-49 所示。

返回到[汇总表](#)。

逻辑配置

表 7-49. RPD，偏移计时器配置寄存器字段说明

位	字段	类型	复位	说明
7-6	PSC	R/W	0h	就绪脉冲检测器或偏移预分频 设置偏移预分频和就绪脉冲检测。 0h = OFST — 1 μ s；RPD — 1ms 1h = OFST — 4.34 μ s；RPD — 10ms 2h = OFST — 10 μ s；RPD — 100ms 3h = OFST — 47.74 μ s；RPD — 1S
5-0	数量	R/W	0h	就绪脉冲检测器或偏移计时器超时的就绪脉冲 = (COUNT + 1) * PSC 时间单位偏移时间 = COUNT * PSC 时间单位

7.3.12.2.12 常见逻辑配置寄存器 (偏移 = Bh) [复位 = 00h]

常见逻辑配置如表 7-50 中所示。

返回到[汇总表](#)。

逻辑配置

表 7-50. 常见逻辑配置寄存器字段说明

位	字段	类型	复位	说明
7-6	COM	R/W	0h	通道 COM 速率 设置通道 COM 速率。适用于 UART 和帧处理程序模式。 0h = 禁用 1h = COM5 2h = COM2 3h = COM3
5-4	TA	R/W	0h	响应时间 (tA) 选择 设置主 PHY 等待器件第一次响应直至引发通信错误的持续时间。适用于 IOLINK PHY 自动启动和帧处理程序模式。 0h = 10tBIT 1h = 20tBIT 2h = 40tBIT 3h = 80tBIT
3	T2	R/W	0h	器件帧延迟 (t2) 选择 设置主 PHY 在器件帧之间等待直至引发通信错误的持续时间。适用于 IOLINK PHY 自动启动和帧处理程序模式。 0h = 3tBIT 1h = 6tBIT
2	T1	R/W	0h	主器件帧延迟 (t1) 选择 设置主器件 PHY 在主器件帧传输之间的等待时间。适用于 IOLINK PHY 自动启动和帧处理程序模式。 0h = 1tBIT 1h = 2tBIT
1-0	CLMD	R/W	0h	通道逻辑模式选择 设置通道的逻辑模式。有关更多信息，请参阅 [部分]。 0h = phy 模式 1h = UART 模式 2h = 帧处理程序模式 3h = 扩展帧处理程序模式

7.3.12.2.13 IOLink Phy 模式控制寄存器 (偏移 = Ch) [复位 = 00h]

表 7-51 中显示了 IOLink Phy 模式控制。

返回到[汇总表](#)。

逻辑控制

表 7-51. IOLink Phy 模式控制寄存器字段说明

位	字段	类型	复位	说明
7-5	AUTO_START	R/W	0h	自动启动序列选择 设置器件初始化完成后执行的序列。有关更多信息，请参阅 [部分]。 0h = 无操作 1h = 唤醒脉冲发生 2h = 就绪脉冲检测 3h = 就绪脉冲检测，然后生成唤醒脉冲 4h = 建立通信序列 5h = 就绪脉冲检测，然后建立通信序列 6h = 无操作 7h = 中止
4	CQSRC	R/W	0h	CQ 源选择 IOLINK PHY 模式下的 C/Q 驱动程序源选择。 0h = SPI 寄存器字段控制 1h = PIN 控制
3-2	CQ_MD	R/W	0h	具有禁用功能的 CQ 模式选择 在选择了内部驱动器时选择 C/Q 模式。 0h = 禁用 CQ 驱动器 1h = NPN 模式 2h = PNP 模式 3h = 推挽模式
1	CQ_TXD	R/W	0h	当同时处于 IOLINK PHY 模式且 CQSRC 位均设置为 SPI 寄存器字段控制时，CQ TXD 设置 C/Q 驱动器状态 0h = CQ 高电平 1h = CQ 低电平
0	CQ_TXEN	R/W	0h	当同时处于 IOLINK PHY 模式且 CQSRC 位均设置为 SPI 寄存器字段控制时，CQ TXEN 设置 C/Q 驱动器启用状态 0h = CQ 禁用 1h = CQ 启用

7.3.12.2.14 UART 模式控制寄存器 (偏移 = Dh) [复位 = 00h]

UART 模式控制如表 7-52 所示。

返回到[汇总表](#)。

逻辑控制

表 7-52. UART 模式控制寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA	R/W	0h	UART 数据原始 UART 数据读写寄存器

7.3.12.2.15 帧处理程序模式控制寄存器 (偏移 = Eh) [复位 = 00h]

表 7-53 中显示了帧处理程序模式控制。

返回到[汇总表](#)。

逻辑控制

表 7-53. 帧处理程序模式控制寄存器字段说明

位	字段	类型	复位	说明
7	FH_RST	R/W	0h	帧处理程序复位 将帧处理程序逻辑和寄存器复位 0h = 无复位 1h = 复位帧处理程序
6	SKIP_CT	R/W	0h	帧处理程序复位期间忽略周期计时器复位 在复位帧处理程序逻辑时忽略周期计时器复位 0h = 帧处理程序复位期间的复位周期计时器 1h = 无复位
5	CKSM	R/W	0h	启用自动校验和 为每个传输的消息启用自动 CRC 计算 0h = 禁用自动校验和 1h = 启用自动校验和
4	TKEEP	R/W	0h	TX 缓冲器保持功能 启用发送缓冲器保留和重新传输功能 0h = 禁用 TX 保持和重新传输 1h = 启用 TX 保持并重新发送
3	INT_SYNC_EN	R/W	0h	内部帧处理程序同步启用 0h = 内部同步禁用 1h = 内部同步启用
2	EXT_SYNC_EN	R/W	0h	外部帧处理程序同步启用 0h = 外部同步禁用 1h = 外部同步启用
1	SYNC_SRC_SEL	R/W	0h	外部同步源选择 0h = TXD[0] 用作外部同步 1h = TXD[1] 用作外部同步
0	SYNC_SRC_EDGE	R/W	0h	外部同步源边沿选择 0h = 源信号的下降沿开始同步 1h = 源信号的上升沿开始同步

7.3.12.2.16 FH + EFH 模式 RX 缓冲器触发电平寄存器 (偏移 = Fh) [复位= 00h]

FH + EFH 模式 RX 缓冲器触发电平如表 7-54 所示。

返回到[汇总表](#)。

逻辑控制

表 7-54. FH + EFH 模式 RX 缓冲器触发电平寄存器字段说明

位	字段	类型	复位	说明
7-0	RX_BTLVL	R/W	0h	RX 缓冲器触发电平 FH：在什么 RX 缓冲器级别，将记录 BLVLRT 中断请求 (上升到触发器以上) EFH：在什么 RX 缓冲器级别，将记录 RX_BLVL_RATL 中断请求

7.3.12.2.17 FH + EFH 模式 TX 缓冲器触发电平寄存器 (偏移 = 10h) [复位= 00h]

FH + EFH 模式 TX 缓冲器触发电平如表 7-55 所示。

返回到[汇总表](#)。

逻辑控制

表 7-55. FH + EFH 模式 TX 缓冲器触发电平寄存器字段说明

位	字段	类型	复位	说明
7-0	TX_BTLVL	R/W	0h	TX 缓冲器触发电平 FH：在什么 TX 缓冲器级别，将记录 BLVLRT 中断请求 (降至触发值以下) EFH：在什么 TX 缓冲器级别，将记录 TX_BLVL_FBTl 中断请求

7.3.12.2.18 按需数据长度寄存器 (偏移 = 11h) [复位 = 00h]

按需数据长度如表 7-56 所示。

返回到[汇总表](#)。

逻辑控制

表 7-56. 按需数据长度寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5-0	LEN	R/W	0h	按需数据长度

7.3.12.2.19 主处理数据长度寄存器 (偏移 = 12h) [复位 = 00h]

主处理数据长度如表 7-57 所示。

返回到[汇总表](#)。

逻辑控制

表 7-57. 主处理数据长度寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5-0	LEN	R/W	0h	主处理数据长度

7.3.12.2.20 器件处理数据长度寄存器 (偏移 = 13h) [复位 = 00h]

器件处理数据长度如表 7-58 所示。

返回到[汇总表](#)。

逻辑控制

表 7-58. 器件处理数据长度寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0h	保留
5-0	LEN	R/W	0h	器件处理数据长度

7.3.12.2.21 FH 模式周期计时器控制寄存器 (偏移 = 14h) [复位 = 00h]

FH 模式循环计时器控制如表 7-59 所示。

返回到[汇总表](#)。

逻辑控制

表 7-59. FH 模式周期计时器控制寄存器字段说明

位	字段	类型	复位	说明
7-6	BASE	R/W	0h	周期计时器基准 0h = 100 μ s + 无偏移 1h = 400 μ s + 6.4ms 偏移 2h = 1.6ms + 32ms 3h = 保留
5-0	MULT	R/W	0h	周期计时器乘法器周期计时器乘法器 0..63 (有效值) tCYC = 偏移 + (BASE * MULT)

7.3.12.2.22 FH 模式数据寄存器 (偏移 = 15h) [复位 = 00h]

FH 模式数据如表 7-60 所示。

返回到[汇总表](#)。

逻辑控制

表 7-60. FH 模式数据寄存器字段说明

位	字段	类型	复位	说明
7-0	DATA	R/W	0h	帧处理程序数据读取和写入寄存器帧处理程序数据读取和写入寄存器

7.3.12.2.23 通道逻辑状态寄存器 (偏移 = 16h) [复位 = 00h]

通道逻辑状态如表 7-61 所示。

返回到[汇总表](#)。

逻辑状态

表 7-61. 通道逻辑状态寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0h	保留
3	DI_RXD	R	0h	DI 接收引脚的 DI_RXD 瞬时值 0h = DI 低电平 1h = DI 高电平
2-0	CLSTAT	R	0h	基于通道逻辑模式 phy_mode 的通道逻辑状态 : CLSTAT[2] — TXEN ; CLSTAT[1] — TXD ; CLSTAT[0] — RXD uart_mode : N/A fh_mode 和 extended fh_mode : CLSTAT — 帧处理程序状态 0h = IDLE 1h = TX 2h = RX 3h = 保留 4h = 保留 5h = 保留 6h = 保留 7h = 保留

7.3.12.2.24 通道 Phy 状态寄存器 (偏移 = 17h) [复位 = 00h]

通道 Phy 状态如表 7-62 所示。

返回到[汇总表](#)。

物理状态

表 7-62. 通道 Phy 状态寄存器字段说明

位	字段	类型	复位	说明
7	OT_FAULT	R	0h	过热故障的瞬时值 0h = 无过热故障 1h = 过热故障
6	OT_WARN	R	0h	过热警告 过热警告的瞬时值 0h = 无过热警告 1h = 过热警告
5	EXT_CQ_OC	R	0h	外部 CQ 过流 外部 CQ 过流瞬时值 0h = 无外部 CQ 过流 1h = 外部 CQ 过流
4	CQ_OC	R	0h	CQ 过流 CQ 过流的瞬时值 0h = 无 CQ 过流 1h = CQ 过流
3	LP_OC	R	0h	L+ 过流 L+ 过流的瞬时值 0h = 无 L+ 过流 1h = L+ 过流
2	LP_UVLO	R	0h	L+ 欠压锁定 L+ 欠压锁定的瞬时值 0h = 无 L+ 欠压锁定 1h = L+ 欠压锁定
1-0	RESERVED	R	0h	保留

7.3.12.2.25 通道逻辑中断请求寄存器 (偏移 = 18h) [复位 = 00h]

通道逻辑中断请求如表 7-63 所示。

返回到[汇总表](#)。

逻辑中断

表 7-63. 通道逻辑中断请求寄存器字段说明

位	字段	类型	复位	说明
7	CLIREQ7	RC	0h	通道逻辑中断请求 7 值取决于通道模式：iolink_phy_mode： ECS_ERR — 建立通信序列错误 uart_mode：TX_ERR — 发送错误 fh_mode：TRX_ERR — 发送 (传输) 或接收错误 (奇偶校验，帧) ext_fh_mode：TX_ERR — 发送错误 0h = 无注册的中断事件 1h = 注册的中断事件
6	CLIREQ6	RC	0h	通道逻辑中断请求 6 值取决于通道模式：iolink_phy_mode： WPG_ERR — 唤醒脉冲生成错误 uart_mode：RX_ERR — 接收错误 (奇偶校验或帧) fh_mode：T1_TA_T2_TO_ERR — t1、tA 或 t2 超时错误 ext_fh_mode：RX_ERR — 接收错误 (奇偶校验或帧错误) 0h = 无注册的中断事件 1h = 注册的中断事件
5	CLIREQ5	RC	0h	通道逻辑中断请求 5 值取决于通道模式：iolink_phy_mode： RPD_ERR — 就绪脉冲检测错误 uart_mode：OR_ERR — 超限运行错误 fh_mode：CKSM_ERR — 校验和错误 (发送或接收校验和) ext_fh_mode：不适用 0h = 无注册的中断事件 1h = 注册的中断事件
4	CLIREQ4	RC	0h	通道逻辑中断请求 4 值取决于通道模式：iolink_phy_mode： ASEQ_OK — 自动启动序列已完成且没有错误 uart_mode：不适用 fh_mode：TBUF_EMPTY_AT_CT_EXP — 周期计时器到期时 Tx 缓冲器为空 ext_fh_mode：不适用 0h = 无注册的中断事件 1h = 注册的中断事件
3	CLIREQ3	RC	0h	通道逻辑中断请求 3 值取决于通道模式：iolink_phy_mode：不适用 uart_mode：不适用 fh_mode：SOT — iolink 消息传输开始 ext_fh_mode：RX_BFULL — Rx 缓冲器已满 0h = 无注册的中断事件 1h = 注册的中断事件
2	CLIREQ2	RC	0h	通道逻辑中断请求 2 值取决于通道模式：iolink_phy_mode：不适用 uart_mode：不适用 fh_mode：SOR — iolink 消息接收的开始 ext_fh_mode：TX_BEMPTY — Tx 缓冲器为空 0h = 无注册的中断事件 1h = 注册的中断事件
1	CLIREQ1	RC	0h	通道逻辑中断请求 1 值取决于通道模式：iolink_phy_mode：CQ_R — CQ 上升 uart_mode：TX_RDY — 发送器就绪 fh_mode：BLVL_RT — 缓冲器电平达到触发器电平 (TX 和 RX 二者) ext_fh_mode：RX_BLVL_RATL — Rx 缓冲器电平上升至触发器电平以上 0h = 无注册的中断事件 1h = 注册的中断事件
0	CLIREQ0	RC	0h	通道逻辑中断请求 0 值取决于通道模式：iolink_phy_mode：CQ_F — CQ 下降 uart_mode：RX_RDY — 接收器就绪 (接收到的字节可用于读取) fh_mode：MSG_RDY — 消息就绪 (接收到没有错误的 IO-Link 消息) ext_fh_mode：TX_BLVL_FBTl — Tx 缓冲器电平降至触发器电平以下 0h = 无注册的中断事件 1h = 注册的中断事件

7.3.12.2.26 通道物理中断请求寄存器 (偏移 = 19h) [复位 = 00h]

通道物理中断请求如表 7-64 所示。

返回到[汇总表](#)。

物理中断

表 7-64. 通道物理中断请求寄存器字段说明

位	字段	类型	复位	说明
7	OT_FAULT	RC	0h	过热故障锁存 (读取以清除) 过热故障的值 0h = 无注册的中断事件 1h = 注册的中断事件
6	OT_WARN	RC	0h	过热警告锁存 (读取以清除) 过热警告的值 0h = 无注册的中断事件 1h = 注册的中断事件
5	EXT_CQ_OC	RC	0h	外部 CQ 过流锁存 (读取以清除) 外部 CQ 过流的值 0h = 无注册的中断事件 1h = 注册的中断事件
4	CQ_OC	RC	0h	CQ 过流锁存 (读取以清除) CQ 过流的值 0h = 无注册的中断事件 1h = 注册的中断事件
3	LP_OC	RC	0h	L+ 过流锁存 (读取以清除) L+ 过流的值 0h = 无注册的中断事件 1h = 注册的中断事件
2	LP_UVLO	RC	0h	L+ 欠压锁定锁存 (读取以清除) L+ 欠压锁定的值 0h = 无注册的中断事件 1h = 注册的中断事件
1	DI_R	RC	0h	DI 上升锁存 (读取以清除) 检测到 DI 上升沿 0h = 无注册的中断事件 1h = 注册的中断事件
0	DI_F	RC	0h	DI 下降锁存 (读取以清除) 检测到 DI 下降沿 0h = 无注册的中断事件 1h = 注册的中断事件

7.3.12.2.27 LED 配置 1 寄存器 (偏移 = 1Ah) [复位 = 00h]

LED 配置 1 如表 7-65 所示。

返回到[汇总表](#)。

LED 配置/控制

表 7-65. LED 配置 1 寄存器字段说明

位	字段	类型	复位	说明
7-6	BLINK	R/W	0h	LED 闪烁配置 设置 LED1 的闪烁模式。 0h = 禁用闪烁 1h = 100ms 高电平 — 100ms 低电平 (1:1) 闪烁 2h = 100ms 高电平 — 300ms 低电平 (1:3) 闪烁 3h = 100ms 高电平 — 1100ms 低电平 (1:11) 闪烁
5-4	IDRV	R/W	0h	LED 驱动器电流配置 设置 LED1 的电流源。 0h = 2mA 1h = 8mA 2h = 14mA 3h = 20mA
3-0	PWM	R/W	0h	PWM 占空比配置 设置 LED1 的 PWM 占空比。 0h = 0% (LED 熄灭) 1h = 1.4% 2h = 1.8% 3h = 2.5% 4h = 3.4% 5h = 4.6% 6h = 6.3% 7h = 8.6% 8h = 11% 9h = 16% Ah = 22% Bh = 29% Ch = 40% Dh = 54% Eh = 74% Fh = 100% (LED 亮起)

7.3.12.2.28 LED 配置 2 寄存器 (偏移 = 1Bh) [复位 = 00h]

LED 配置 2 如表 7-66 所示。

返回到[汇总表](#)。

LED 配置/控制

表 7-66. LED 配置 2 寄存器字段说明

位	字段	类型	复位	说明
7-6	BLINK	R/W	0h	LED 闪烁配置 设置 LED2 的闪烁模式。 0h = 禁用闪烁 1h = 100ms 高电平 — 100ms 低电平 (1:1) 闪烁 2h = 100ms 高电平 — 300ms 低电平 (1:3) 闪烁 3h = 100ms 高电平 — 1100ms 低电平 (1:11) 闪烁
5-4	IDRV	R/W	0h	LED 驱动器电流配置 设置 LED2 的电流源。 0h = 2mA 1h = 8mA 2h = 14mA 3h = 20mA
3-0	PWM	R/W	0h	PWM 占空比配置 设置 LED2 的 PWM 占空比。 0h = 0% (LED 熄灭) 1h = 1.4% 2h = 1.8% 3h = 2.5% 4h = 3.4% 5h = 4.6% 6h = 6.3% 7h = 8.6% 8h = 11% 9h = 16% Ah = 22% Bh = 29% Ch = 40% Dh = 54% Eh = 74% Fh = 100% (LED 亮起)

7.3.12.2.29 LED 配置 3 寄存器 (偏移 = 1Ch) [复位 = 00h]

LED 配置 3 如表 7-67 所示。

返回到[汇总表](#)。

LED 配置/控制

表 7-67. LED 配置 3 寄存器字段说明

位	字段	类型	复位	说明
7-6	BLINK	R/W	0h	LED 闪烁配置 设置 LED3 的闪烁模式。 0h = 禁用闪烁 1h = 100ms 高电平 — 100ms 低电平 (1:1) 闪烁 2h = 100ms 高电平 — 300ms 低电平 (1:3) 闪烁 3h = 100ms 高电平 — 1100ms 低电平 (1:11) 闪烁
5-4	IDRV	R/W	0h	LED 驱动器电流配置 设置 LED3 的电流源。 0h = 2mA 1h = 8mA 2h = 14mA 3h = 20mA
3-0	PWM	R/W	0h	PWM 占空比配置 设置 LED3 的 PWM 占空比。 0h = 0% (LED 熄灭) 1h = 1.4% 2h = 1.8% 3h = 2.5% 4h = 3.4% 5h = 4.6% 6h = 6.3% 7h = 8.6% 8h = 11% 9h = 16% Ah = 22% Bh = 29% Ch = 40% Dh = 54% Eh = 74% Fh = 100% (LED 亮起)

7.3.12.2.30 LED 配置 4 寄存器 (偏移 = 1Dh) [复位 = 00h]

LED 配置 4 如表 7-68 所示。

返回到[汇总表](#)。

LED 配置/控制

表 7-68. LED 配置 4 寄存器字段说明

位	字段	类型	复位	说明
7-6	BLINK	R/W	0h	LED 闪烁配置 设置 LED4 的闪烁模式。 0h = 禁用闪烁 1h = 100ms 高电平 — 100ms 低电平 (1:1) 闪烁 2h = 100ms 高电平 — 300ms 低电平 (1:3) 闪烁 3h = 100ms 高电平 — 1100ms 低电平 (1:11) 闪烁
5-4	IDRV	R/W	0h	LED 驱动器电流配置 设置 LED4 的电流源。 0h = 2mA 1h = 8mA 2h = 14mA 3h = 20mA
3-0	PWM	R/W	0h	PWM 占空比配置 设置 LED4 的 PWM 占空比。 0h = 0% (LED 熄灭) 1h = 1.4% 2h = 1.8% 3h = 2.5% 4h = 3.4% 5h = 4.6% 6h = 6.3% 7h = 8.6% 8h = 11% 9h = 16% Ah = 22% Bh = 29% Ch = 40% Dh = 54% Eh = 74% Fh = 100% (LED 亮起)

7.3.12.2.31 LED 配置 5 寄存器 (偏移 = 1Eh) [复位 = 00h]

LED 配置 5 如表 7-69 所示。

返回到[汇总表](#)。

LED 配置/控制

表 7-69. LED 配置 5 寄存器字段说明

位	字段	类型	复位	说明
7-6	BLINK	R/W	0h	LED 闪烁配置 设置 LED5 的闪烁模式。 0h = 禁用闪烁 1h = 100ms 高电平 — 100ms 低电平 (1:1) 闪烁 2h = 100ms 高电平 — 300ms 低电平 (1:3) 闪烁 3h = 100ms 高电平 — 1100ms 低电平 (1:11) 闪烁
5-4	IDRV	R/W	0h	LED 驱动器电流配置 设置 LED5 的电流源。 0h = 2mA 1h = 8mA 2h = 14mA 3h = 20mA
3-0	PWM	R/W	0h	PWM 占空比配置 设置 LED5 的 PWM 占空比。 0h = 0% (LED 熄灭) 1h = 1.4% 2h = 1.8% 3h = 2.5% 4h = 3.4% 5h = 4.6% 6h = 6.3% 7h = 8.6% 8h = 11% 9h = 16% Ah = 22% Bh = 29% Ch = 40% Dh = 54% Eh = 74% Fh = 100% (LED 亮起)

7.3.12.2.32 LED 配置 6 寄存器 (偏移 = 1Fh) [复位 = 00h]

LED 配置 6 如表 7-70 所示。

返回到[汇总表](#)。

LED 配置/控制

表 7-70. LED 配置 6 寄存器字段说明

位	字段	类型	复位	说明
7-6	BLINK	R/W	0h	LED 闪烁配置 设置 LED6 的闪烁模式。 0h = 禁用闪烁 1h = 100ms 高电平 — 100ms 低电平 (1:1) 闪烁 2h = 100ms 高电平 — 300ms 低电平 (1:3) 闪烁 3h = 100ms 高电平 — 1100ms 低电平 (1:11) 闪烁
5-4	IDRV	R/W	0h	LED 驱动器电流配置 设置 LED6 的电流源。 0h = 2mA 1h = 8mA 2h = 14mA 3h = 20mA
3-0	PWM	R/W	0h	PWM 占空比配置 设置 LED6 的 PWM 占空比。 0h = 0% (LED 熄灭) 1h = 1.4% 2h = 1.8% 3h = 2.5% 4h = 3.4% 5h = 4.6% 6h = 6.3% 7h = 8.6% 8h = 11% 9h = 16% Ah = 22% Bh = 29% Ch = 40% Dh = 54% Eh = 74% Fh = 100% (LED 亮起)

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

当 TIOM2212 通过三线制接口 (图 8-1) 连接至一个或多个 IO-Link 器件时，应用程序能够发起通信并与远程节点交换数据，而此时 TIOM2212 IO-Link 收发器则用作一个完整的通信物理层。

8.2 典型应用

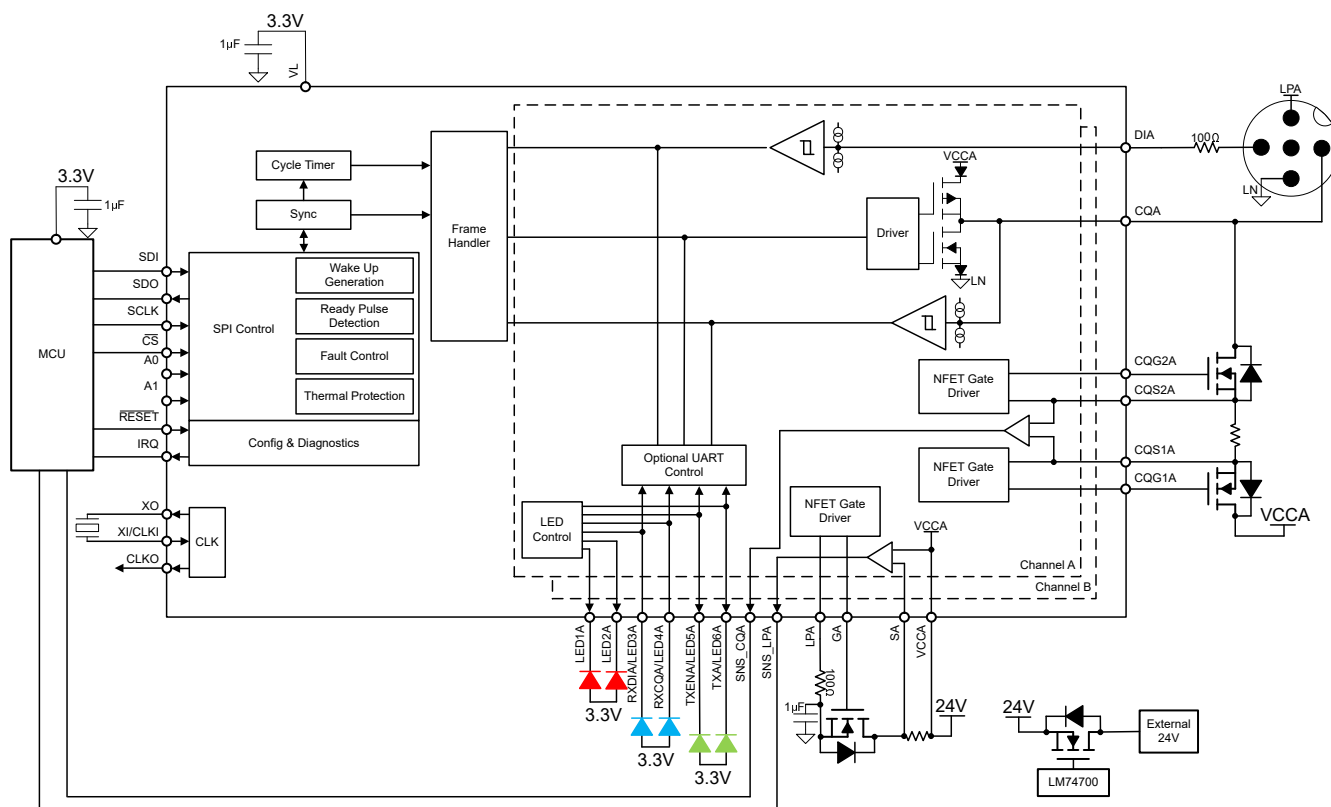


图 8-1. 典型应用原理图

8.3 电源相关建议

TIOM2212 设计为在 L+ 以 24V 标称电源运行，该电源相对于标称值上下浮动 +12V 和 -17V，从而保持在 7V 至 36V 的器件建议电源电压范围内。该电源应使用至少为 100nF/100V 的电容器进行缓冲。

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的 *提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

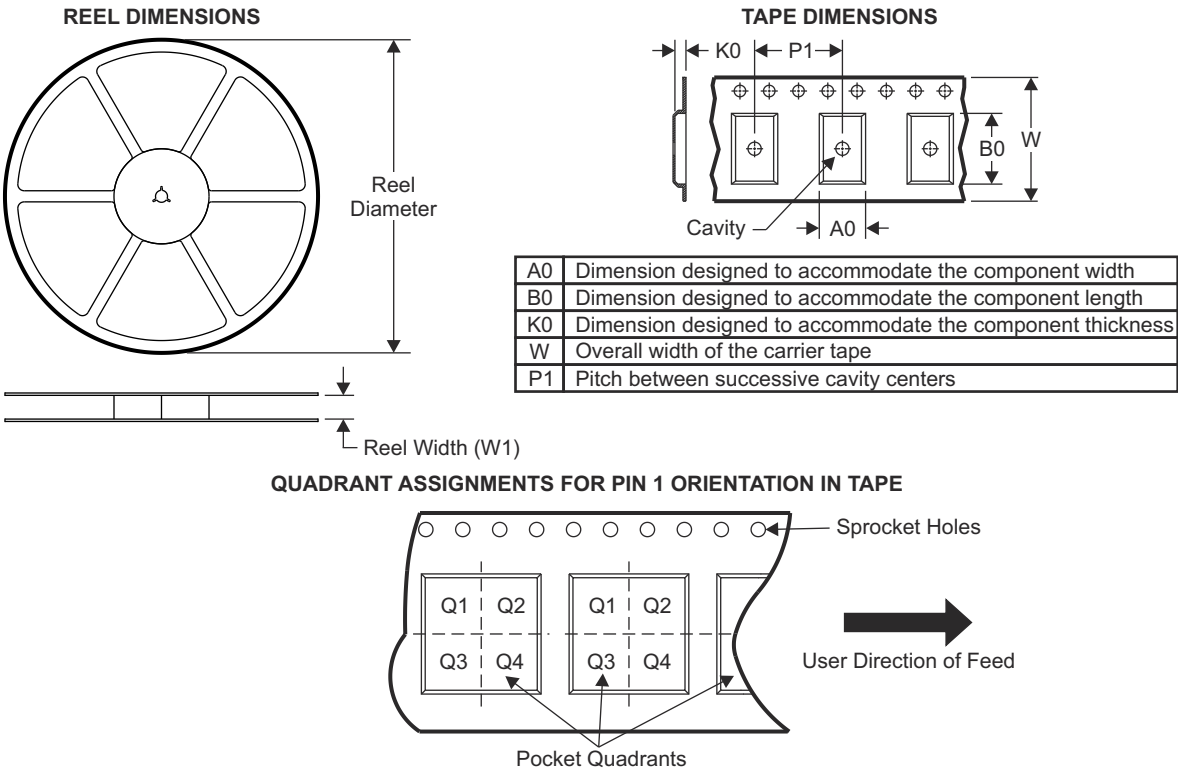
10 修订历史记录

日期	修订版本	注释
October 2026	*	初始发行版

11 机械、封装和可订购信息

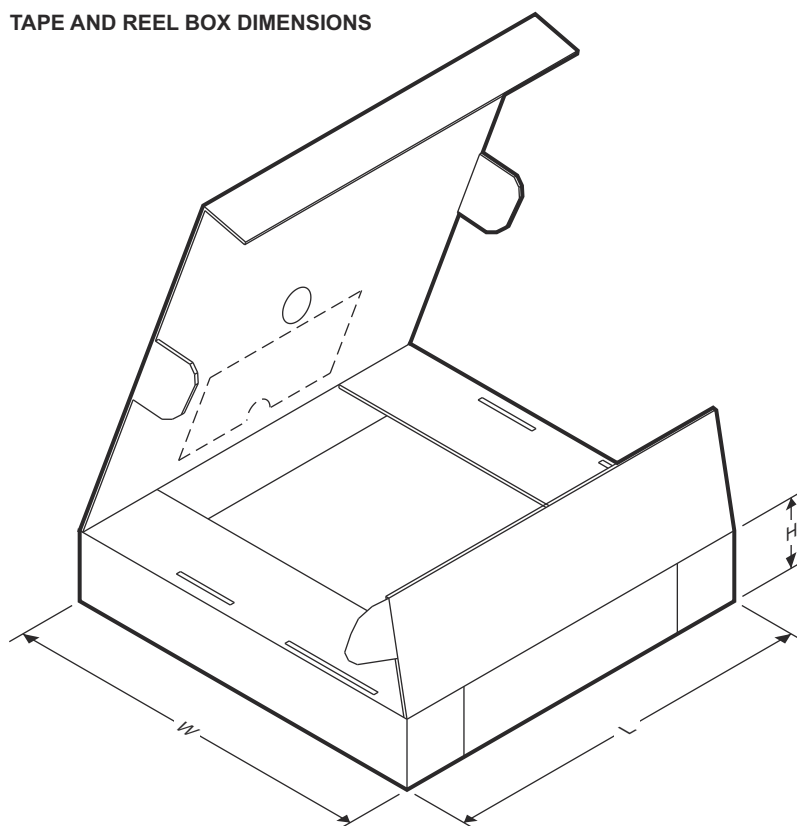
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 卷带包装信息



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TIOM2212RGZR	VQFN	RGZ	48	2500	330.0	16.4	7.3	7.3	1.1	12.0	16.0	Q2
TIOM2212RGZT	VQFN	RGZ	48	250	180.0	16.4	7.3	7.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS

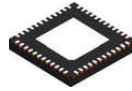


器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
TIOM2212RGZR	VQFN	RGZ	48	2500	367.0	367.0	38.0
TIOM2212RGZT	VQFN	RGZ	48	250	210.0	185.0	35.0

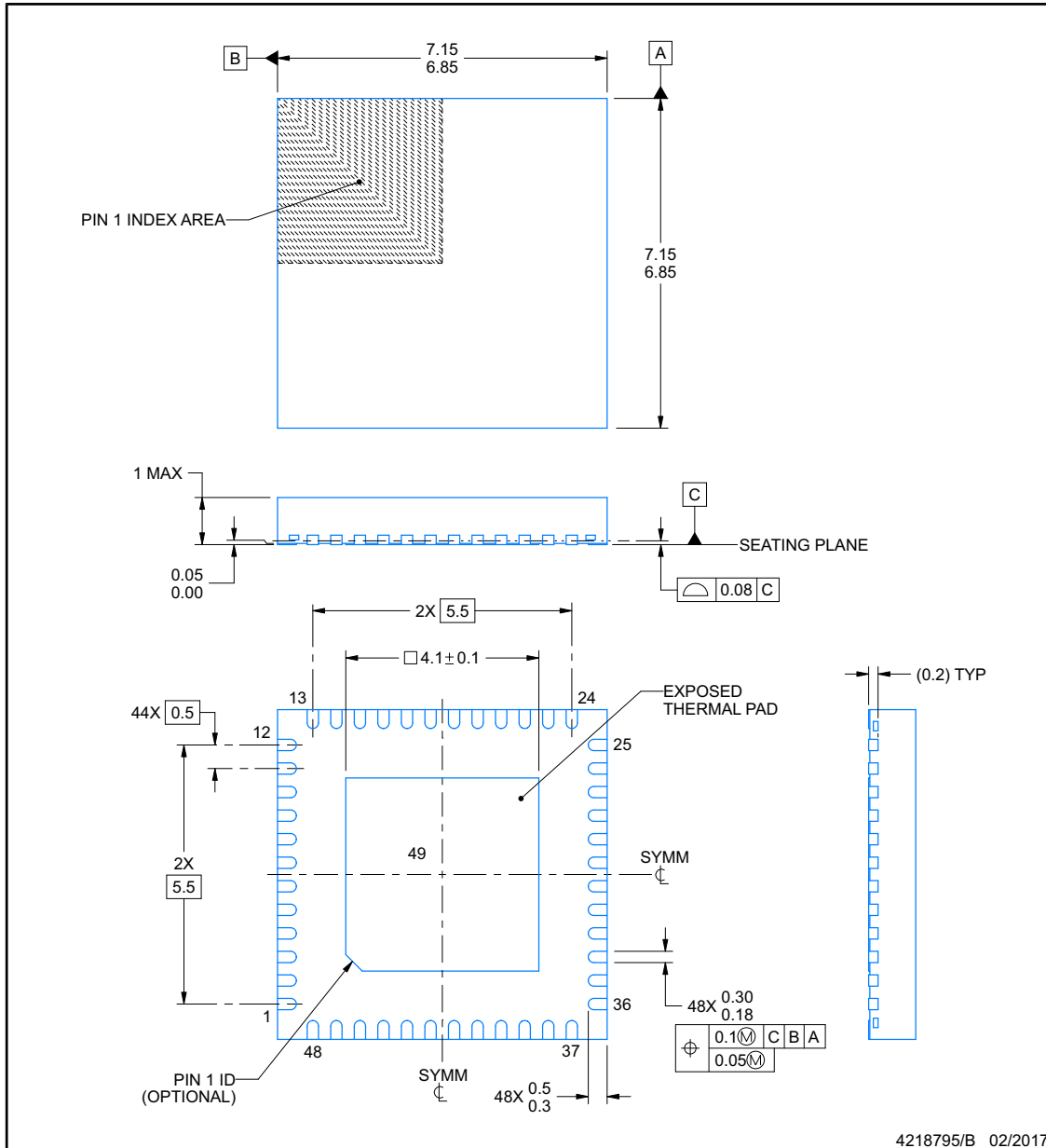
ADVANCE INFORMATION

11.2 机械数据

ADVANCE INFORMATION

RGZ0048B**PACKAGE OUTLINE****VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



4218795/B 02/2017

NOTES:

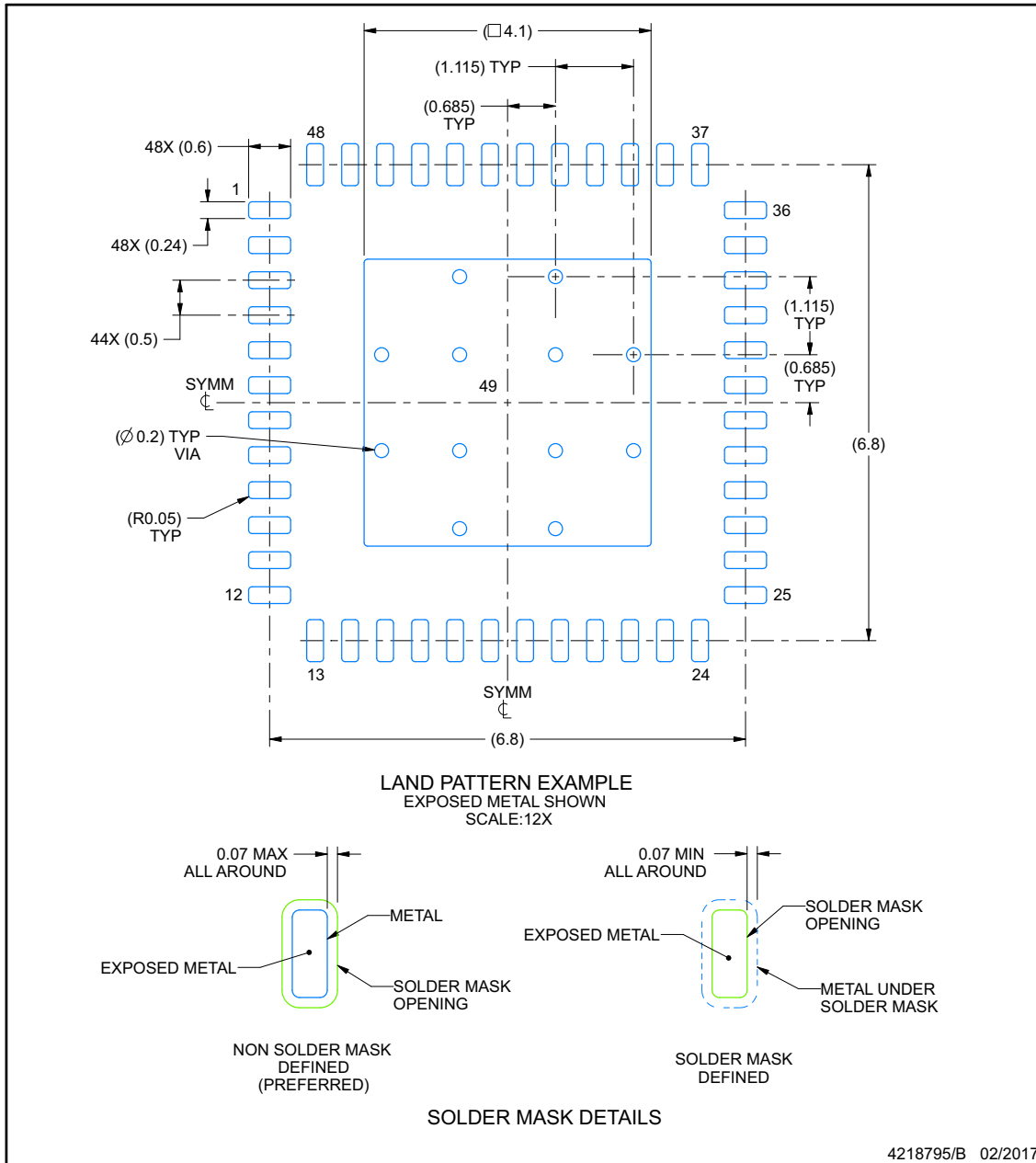
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RGZ0048B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

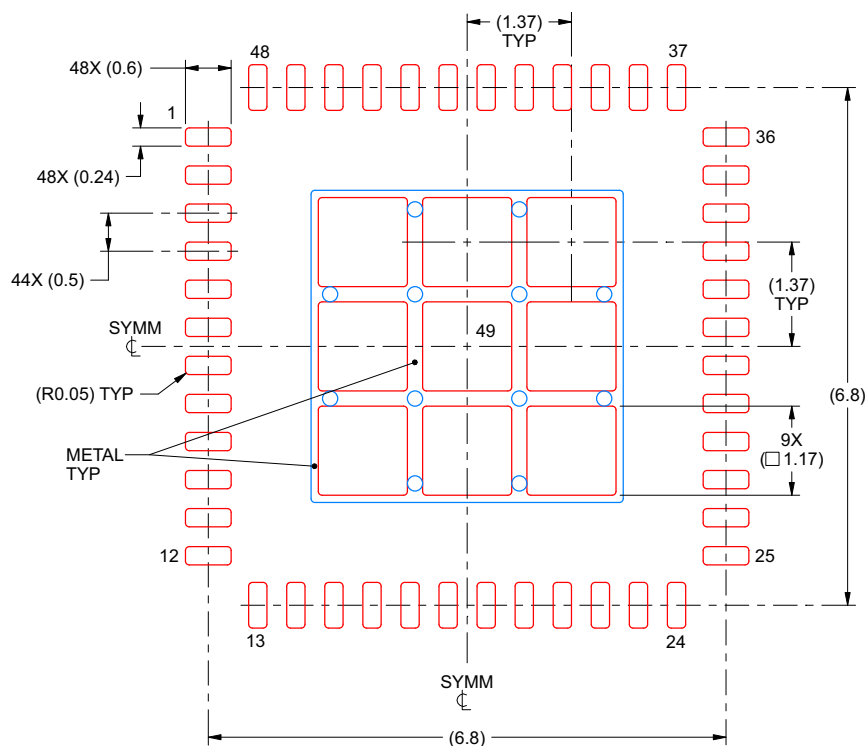


NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN**RGZ0048B****VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 EXPOSED PAD 49
 73% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
 SCALE:12X

4218795/B 02/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTIOM2212RGZR	Active	Preproduction	VQFN (RGZ) 48	4000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

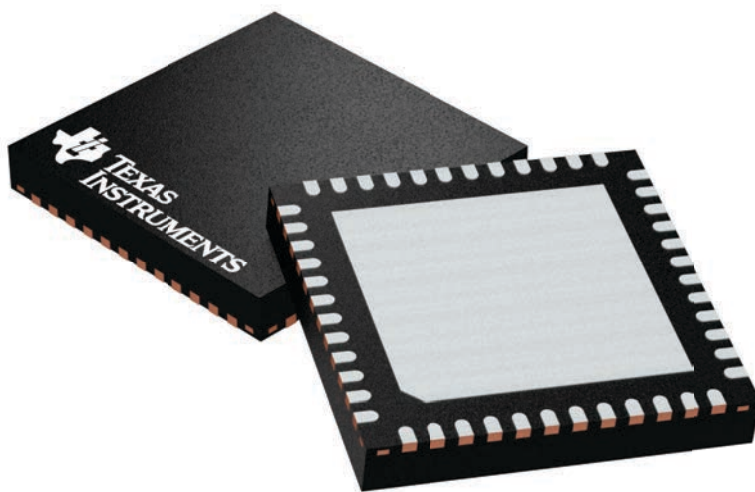
GENERIC PACKAGE VIEW

RGZ 48

VQFN - 1 mm max height

7 x 7, 0.5 mm pitch

PLASTIC QUADFLAT PACK- NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224671/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月