

TCAN29xx-Q1 具有集成 LDO 和增强型诊断功能且符合功能安全标准的汽车级 CAN FD 和 LIN 系统基础芯片 (SBC) 系列

1 特性

- AEC-Q100：符合汽车应用要求
- 符合 CAN FD ISO 11898-2:2024 的要求
- 符合 ISO 11898-2:2024 附件 A (TCAN295x-Q1) 规定的 CAN FD SIC 要求
- 符合本地互连网络 (LIN) 物理层规范 ISO/DIS 17987-4:2023，并符合适用于 LIN 的 SAE J2602 推荐实践要求
- CAN FD 和 LIN 收发器具有更高的数据速率
 - CAN FD 支持最高 8Mbps
 - LIN 收发器支持 200kbps 的快速模式
- 向后兼容经典 CAN
- 以符合功能安全标准为目标
 - 在发布量产版本时将会提供有助于进行 ISO 26262 系统设计的文档
 - 系统可满足 ASIL B 等级要求
 - 根据 ISO 26262 开发
 - 适用于电压监测电路的模拟内置自检 (ABIST)
 - 第二个带隙电路，用于交叉监测初级带隙电路
 - 支持超时、窗口和 Q&A 看门狗
 - 稳压器输出具有欠压、过压和短路监测功能
- 多种从睡眠模式唤醒的方法
 - CAN 和 LIN 总线唤醒模式 (WUP)
 - 通过 WAKE 引脚实现本地唤醒 (LWU)
 - 使用高侧开关时，支持循环检测唤醒
 - 使用 SW 引脚实现数字唤醒
 - 长持续时间计时器 (LDT)
- 低压降 (LDO) 稳压器，支持在 3.3V 或 5V 下提供 250mA 电流，用于为 MCU 供电 (VCC1)
- 5V LDO 稳压器，支持高达 100mA 电流 (VCC2)
- 外部 PNP 晶体管控制，在 1.8V、2.5V、3.3V 或 5V 电压下最高支持 350mA 电流 (VEXCC)
- CAN 和 LIN 支持 $\pm 40V$ 总线故障保护
- CAN 总线故障 (短接至电池或短接至地) 检测
- 采用 QFN (32) 封装，提高了自动光学检测 (AOI) 能力

2 应用

- 车身电子装置和照明
- 信息娱乐系统与仪表组
- 混合动力、电动和动力总成系统
- 工业运输

3 说明

TCAN29xx-Q1 是系统基础芯片 (SBC) 系列，内置了控制局域网灵活数据速率 (CAN FD) 的收发器。TCAN2955-Q1 和 TCAN2957-Q1 包含本地互连网络 (LIN) 收发器。CAN FD 收发器支持高达 8Mbps 的数据速率，而 LIN 收发器支持高达 200kbps 的快速模式数据速率。VCC1 LDO 提供 3.3V 或 5V $\pm 2\%$ 的电压以及高达 250mA 的电流，并确定数字 IO 逻辑值。如果需要更大的电流，可以使用外部 PNP 晶体管来支持高达 350mA 的电流以及 1.8V、2.5V、3.3V 或 5V 的电压。VCC2 LDO 提供 5V 电压和高达 100mA 的电流。

TCAN29xx-Q1 的特性包括 LIMP、多达五个本地唤醒输入 (四个高压输入和一个数字输入) 以及四个高侧开关等。高侧开关可由开/关、10 位 PWM 或计时器控制。利用 GFO 引脚，可以控制外部 CAN FD、LIN 收发器、CAN SBC 或 LIN SBC。WAKE 引脚可配置为静态检测或循环检测。WAKE1 和 WAKE2 也可配置为在引脚之间具有内部开关，以使能外部 V_{BAT} 监测。WAKE3 可配置为用于任何高侧开关组合的直接驱动控制引脚。

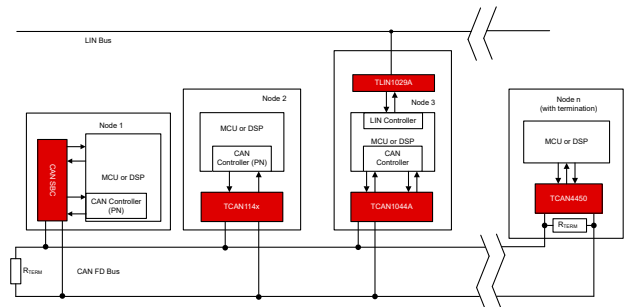
器件信息

器件型号 ⁽³⁾	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TCAN29xx-Q1	RHB (VQFN, 32)	5mm $\times$ 5mm

(1) 有关更多信息，请参阅节 13。

(2) 封装尺寸 (长 $\times$ 宽) 为标称值，并包括引脚 (如适用)。

(3) 请参阅器件比较表。



简化版原理图



内容

1 特性	1	8.3 特性说明	35
2 应用	1	8.4 器件功能模式	93
3 说明	1	9 器件寄存器	98
4 器件比较表	3	10 应用和实施	168
5 引脚配置和功能	4	10.1 应用信息.....	168
6 规格	6	10.2 典型应用.....	168
6.1 绝对最大额定值.....	6	10.3 电源相关建议.....	176
6.2 ESD 等级.....	7	10.4 布局.....	177
6.3 IEC ESD 等级.....	7	11 器件和文档支持	179
6.4 建议运行条件.....	7	11.1 文档支持.....	179
6.5 热性能信息.....	8	11.2 接收文档更新通知.....	179
6.6 电源特性.....	8	11.3 支持资源.....	180
6.7 电气特性.....	14	11.4 商标.....	180
6.8 时序要求.....	20	11.5 静电放电警告.....	180
6.9 开关特性.....	22	11.6 术语表.....	180
7 参数测量信息	25	12 修订历史记录	180
8 详细说明	34	13 机械、封装和可订购信息	180
8.1 概述.....	34	13.1 卷带包装信息.....	181
8.2 功能方框图.....	34	13.2 机械数据.....	183

4 器件比较表

器件型号	CAN FD 收发器	CAN FD SIC 收发器	LIN 收发器	3.3V LDO	5V LDO	功能安全等级
TCAN29453MRHBQ1	X			X		QM
TCAN29455MRHBQ1	X				X	QM
TCAN29473MRHBQ1	X		X	X		QM
TCAN29475MRHBQ1	X		X		X	QM
TCAN29453BRHBQ1	X			X		ASIL-B
TCAN29455BRHBQ1	X				X	ASIL-B
TCAN29473BRHBQ1	X		X	X		ASIL-B
TCAN29475BRHBQ1	X		X		X	ASIL-B
TCAN29553MRHBQ1		X		X		QM
TCAN29555MRHBQ1		X			X	QM
TCAN29573MRHBQ1		X	X	X		QM
TCAN29575MRHBQ1		X	X		X	QM
TCAN29553BRHBQ1		X		X		ASIL-B
TCAN29555BRHBQ1		X			X	ASIL-B
TCAN29573BRHBQ1		X	X	X		ASIL-B
TCAN29575BRHBQ1		X	X		X	ASIL-B

5 引脚配置和功能

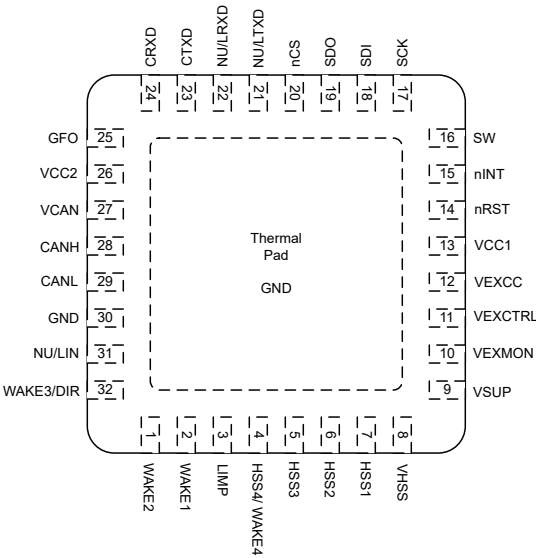


图 5-1. RHB 封装，32 引脚 (QFN)
(顶视图)

表 5-1. 引脚功能 - RHB 封装

引脚			类型	说明
编号	TCAN2945 TCAN2955	TCAN2947 TCAN2957		
1	WAKE2	WAKE2	高压	本地唤醒输入端子，支持高压
2	WAKE1	WAKE1	高压	本地唤醒输入端子，支持高压
3	LIMP	LIMP	高压	跛行回家模式输出（低电平有效；开漏输出）
4	HSS4/WAKE4	HSS4/WAKE4	高压	可配置为高侧开关 4 或 WAKE4
5	HSS3	HSS3	高压	高侧开关
6	HSS2	HSS2	高压	高侧开关
7	HSS1	HSS1	高压	高侧开关
8	VHSS	VHSS	功耗	高侧开关电源
9	VSUP	VSUP	高压电源	来自电池的高压电源
10	VEXMON	VEXMON	功耗	外部 PNP 发射极连接、分流器连接
11	VEXCTRL	VEXCTRL	功耗	外部 PNP 基极控制
12	VEXCC	VEXCC	功耗	外部 PNP 集电极连接反馈
13	VCC1	VCC1	功耗	LDO 电源输出：3.3V 或 5V
14	nRST	nRST	数字	VCC 输出监测引脚（低电平有效）和器件复位输入
15	nINT	nINT	数字	中断输出（低电平有效）
16	SW	SW	数字	编程模式输入引脚（SPI 可配置高电平有效或低电平有效）
17	SCK	SCK	数字	SPI 时钟输入
18	SDI	SDI	数字	SPI 数据输入
19	SDO	SDO	数字	SPI 数据输出
20	nCS	nCS	数字	片选输入（低电平有效）
21	NU	LTxD	数字	LIN 发送数据输入（显性总线状态下为低电平；隐性总线状态下为高电平） NU 未使用，不应进行任何连接
22	NU	LRxD	数字	LIN 接收数据输出（显性总线状态下为低电平；隐性总线状态下为高电平） NU 未使用，不应进行任何连接
23	CTxD	CTxD	数字	CAN 发送数据输入（显性总线状态下为低电平；隐性总线状态下为高电平）
24	CRxD	CRxD	数字	CAN 接收数据输出（显性总线状态下为低电平；隐性总线状态下为高电平）
25	GFO	GFO	数字	功能输出引脚（SPI 可配置）
26	VCC2	VCC2	功耗	5V LDO 输出

表 5-1. 引脚功能 - RHB 封装 (续)

引脚			类型	说明
编号	TCAN2945 TCAN2955	TCAN2947 TCAN2957		
27	VCAN	VCAN	功耗	CAN FD 收发器 5V 电源输入
28	CANH	CANH	总线 I/O	高电平 CAN 总线 I/O 线路
29	CANL	CANL	总线 I/O	低电平 CAN 总线 I/O 线路
30	GND	GND	功耗	接地连接：必须焊接至地
31	NU	LIN	高压 I/O	LIN 总线输入/输出引脚： NU 未使用，不应进行任何连接
32	WAKE3/DIR	WAKE3/DIR	高压	本地唤醒输入端子，支持高压。 配置后直接驱动以控制任何 HSSx
PAD ⁽¹⁾	GND	GND	功耗	接地连接：必须焊接至地

(1) 散热焊盘 PAD 是器件接地引脚，必须焊接至 GND

6 规格

6.1 绝对最大额定值

在建议运行范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
VSUP	电源电压 ⁽²⁾	-0.3	40	V
VHSS	高侧开关电源电压 ⁽²⁾	-0.3	40	V
VEXMON	外部 PNP 发射极监控电压	$V_{SUP} - 0.5$	40 且 $V_O \leq V_{SUP} + 0.3$	V
VEXCC	外部 PNP 集电极反馈电压 ⁽²⁾	-0.3	40 且 $V_O \leq V_{SUP} + 0.3$	V
VEXCTRL	外部 PNP 基极控制电压	-0.3	40 且 $V_O \leq V_{SUP} + 0.3$	V
VCC1	3.3V 和 5V 稳压输出电源	-0.3	6	V
V _{nRST}	复位输出电压	-0.3	$V_{CC} + 0.3$	V
VCAN	CAN 收发器电源电压	-0.3	6	V
VCC2	5V 输出电源 ⁽²⁾	-0.3	6	V
V _{BUSCAN}	CAN 总线 I/O 电压 (CANH、CANL)	-40	40	V
V _{BUSCAN-DIFF}	CAN 总线最大差动电压	-42	42	V
V _{BUSLIN}	LIN 总线 I/O 电压	-40	40	V
V _{WAKE1-3}	WAKE 输入电压	-0.3	40	V
V _{WAKE4}	WAKE4 引脚输入电压范围	-0.3	40 且 $V_O \leq V_{HSS} + 0.3$	V
V _{HSSx}	高侧开关引脚输出电压范围	-0.3	40 且 $V_O \leq V_{HSS} + 0.3$	V
V _{LIMP}	LIMP 引脚输出电压范围	-0.3	40 且 $V_O \leq V_{SUP} + 0.3$	V
V _{LOGIC_IN}	逻辑引脚输入电压范围 (SW、SDI、SCK、nCS、nRST、LTXD、CTXD)	-0.3	$V_{CC1} + 0.3$	V
V _{LOGIC_OUT}	逻辑引脚输出电压范围 (SDO、nRST、LRXD、CRXD、GFO)	-0.3	$V_{CC1} + 0.3$	V
I _{O(LOGIC)}	逻辑引脚输出电流 (SDO、LRXD、CRXD、GFO)		8	mA
I _(WAKE)	WAKE 引脚输入电流		3	mA
I _(LIMP)	LIMP 引脚输入电流		20	mA
I _{O(nRST)}	复位输出电流	-5	5	mA
T _J	结温	-55	165	°C
T _{stg}	贮存温度	-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但又在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。
- (2) 能够支持 300ms 内高达 40V 的负载突降

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模式 (HBM), CANL/H 和 LIN, 符合 AEC Q100-002 标准 ⁽¹⁾	±8000	V
		人体放电模型 (HBM), 所有其他引脚, 符合 AEC Q100-002 标准 ⁽¹⁾	±2000	
		充电器件模型 (CDM) 分类等级 C5, 转角引脚	±750	
		符合 AEC Q100-011 其他引脚	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 IEC ESD 等级

			值	单位
V _(ESD)	静电放电, 符合 IEC 62228-2 (适用于 LIN) 和 IEC 62228-3 (适用于 CAN) ⁽¹⁾	接触放电, LIN、CANH、CANL、VSUP ⁽⁵⁾ 、VHSS ⁽⁵⁾ 、HSSx ⁽⁶⁾ 、WAKE ⁽⁷⁾ 和 VEXCC	±8000	V
V _(ESD)	静电放电, 符合 IEC 62228-2 (适用于 LIN)	间接 ESD, LIN	±15000	V
V _(ESD)	静电放电, 符合 SAE J2962-1 (适用于 LIN) 和 J2962-2 (适用于 CAN) ⁽²⁾	接触放电 (LIN、CANH、CANL)	±8000	V
		气隙放电 (CANH、CANL)	±15000	
		气隙放电 (LIN)	±25000	
ISO7637-2 和 IEC 62215-3 瞬态、LIN、CANH/L、VSUP、VHSS 和 WAKE ⁽³⁾		脉冲 1	-100	V
		脉冲 2	75	
		脉冲 3a	-150	
		Pulse 3b	100	
ISO7637-3 慢速瞬态脉冲 CAN 和 LIN 总线端子至 GND ⁽⁴⁾		直接耦合电容器, 通过 100nF 耦合电容器的“慢速瞬态脉冲”- 供电	±30	V

(1) IEC 62228-2 和 IEC 62228-3 ESD 由第三方执行。不同的系统级配置可能产生不同的结果。有关电路配置, 请参阅合规性报告。

(2) SAE J2962-1 和 SAE J2962-2 测试在第三方 US3 批准的 EMC 测试设施内执行。

(3) 符合 IEC 62228-2 和 IEC 62228-3 的 ISO 7637-2 是系统级瞬态测试。不同的系统级配置可能产生不同的结果。有关电路配置, 请参阅合规性报告。

(4) ISO 7637-3 是系统级瞬态测试。不同的系统级配置可能产生不同的结果。

(5) VSUP 和 VHSS 在电路板上连接在一起, 而不是单独进行测试

(6) HSSx 引脚根据应用图中的建议连接了电容器

(7) 按照应用图, 在 WAKEx 引脚处使用建议的串联电阻和电容器加以保护

6.4 建议运行条件

在建议运行范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
VSUP	电源电压 ^{(1) (2)}	5.5		28	V
VHSS	高侧开关电源电压	5		28	V
VCAN	CAN 收发器电源电压	4.75	5	5.25	V
V _{CM_CAN}	CAN 总线共模电压范围	-12		12	V
V _{LIN}	LIN 总线输入电压	0		28	V
I _{OH(DO)}	数字输出高电平电流	-2			mA
I _{OL(DO)}	数字输出低电平电流			2	mA
I _{O(LIMP)}	配置为 LIMP 时的 LIMP 引脚电流			6	mA
I _{O(HSSx)}	高侧开关引脚电流		60	100	mA
C _(VHSS)	VHSS 电源引脚电容	100			nF
C _(VSUP)	VSUP 电源引脚电容	100			nF

6.4 建议运行条件（续）

在建议运行范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
$C_{(VEXCC)}$	VEXCC 电源电容；	4.7			μF
ESR_C	VEXCC ESR 电容要求	1		150	$m\Omega$
$C_{(VCC1/2)}$	LDO 稳定性所需的 VCC1 和 VCC2 有效电源电容；空载至满载	1			μF
ESR_{CO}	VCC1 和 VCC2 输出 ESR 电容要求	0.001		1	Ω
TSDWR	热关断警告	145		165	$^{\circ}C$
TSDWF	热关断警告解除	130		150	$^{\circ}C$
TSDWHYS	热关断警告迟滞		15		$^{\circ}C$
TSDR	热关断	165		200	$^{\circ}C$
TSDF	热关断释放	155		190	$^{\circ}C$
TSDHYS	热关断迟滞		10.0		$^{\circ}C$
T_J	工作结温范围	-40		150	$^{\circ}C$

- 当 VCC1 为 3.3V 输出时，VCC1 将使用 4.5V 的 VSUP，但其他 LDO 将处于直通模式，并且输出电压将不会处于稳压值。要使所有 LDO 处于稳压状态，VSUP 需要为 5.5V 或更高。
- 当 VCC1 为 3.3V 输出且 VSUP 高于 4.5V 时，LIN 收发器将正常工作，但可能不满足电气或时序参数。

6.5 热性能信息

热指标 ⁽¹⁾		RHB (QFN)	单位
		32-PINS	
$R_{\theta JA}$	结至环境热阻	31.8	$^{\circ}C/W$
$R_{\theta JB}$	结至电路板热阻	11.8	$^{\circ}C/W$
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	21.4	$^{\circ}C/W$
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	2.8	$^{\circ}C/W$
Ψ_{JT}	结至顶部特征参数	0.3	$^{\circ}C/W$
Ψ_{JB}	结至电路板特征参数	11.8	$^{\circ}C/W$

- 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

6.6 电源特性

在建议运行范围内测得（除非另有说明）典型值是在 VSUP = 14V 且 $T_J = 25^{\circ}C$ 的条件下指定的

参数	测试条件	最小值	典型值	最大值	单位
电池电源输入 (VSUP)					
$ISUP_{norm}$	SBC 正常模式下的电池电源电流	SBC 处于正常模式；VCC1 空载，VCC2 开启且空载，VEXCC = 关闭，CAN 和 LIN 收发器关闭，所有 HSS 关闭，唤醒引脚禁用		1	2 mA
$ISUP_{stby-85c}$	电池电源电流，低功耗待机模式	待机模式；VEXCC、VCC2 = 关闭，VCC1 = 开启且空载； $6.5V \leq VSUP \leq 18V$ ；CAN 和 LIN 收发器关闭；所有 HSS 和 WAKE 引脚关闭；看门狗关闭；长窗口到期； $-40^{\circ}C \leq T_J \leq 85^{\circ}C$			70 μA
$ISUP_{slp-85c}$	电池电源电流，睡眠模式；LDO 和收发器关闭	睡眠模式；VEXCC、VCC1 和 VCC2 = 关闭； $6.5V \leq VSUP \leq 18V$ ；收发器关闭；所有 HSSx 关闭；一个 WAKE 引脚使能并接地或悬空； $-40^{\circ}C \leq T_J \leq 85^{\circ}C$		20	35 μA

6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在 $VSUP = 14V$ 且 $T_J = 25^{\circ}C$ 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
VSUP _{(PU)R}	电源开启检测	VSUP 上升；请参阅图 7-17	2.9	3.4	3.7	V
VSUP _{(PU)F}	电源关闭检测	VSUP 下降；请参阅图 10-2 和图 10-3	2.6	2.9	3.2	V
VSUP _{(PU)HYS}	电源关闭检测迟滞		300	430	800	mV
UVSUP _{5R}	电源欠压恢复	VSUP 上升；请参阅图 7-17、图 10-2 和图 10-3	4.9		5.5	V
UVSUP _{5F}	电源欠压检测	VSUP 下降；请参阅图 10-2 和图 10-3	4.5		5.1	V
UVSUP _{5HYS}	电源欠压检测迟滞		200		600	mV
UVSUP _{33R}	电源欠压恢复	VSUP 上升；请参阅图 7-17、图 10-2 和图 10-3	3.7		4.4	V
UVSUP _{33F}	电源欠压检测	VSUP 下降；请参阅图 10-2 和图 10-3	3.55		4.25	V
UVSUP _{33HYS}	电源欠压检测迟滞		50		300	mV
使能后其他功能的电流消耗						
ISUP _{VCC2-85C}	VCC2 LDO 启用时的额外电源电流	睡眠或待机模式；VCC2 使能但空载时的额外电流。 VSUP = 6.5V 至 12V； T _J ：- 40℃ 至 85℃		25	35	μA
ISUP _{VCC2-150C}	VCC2 LDO 启用时的额外电源电流	睡眠或待机模式；VCC2 使能但空载时的额外电流。 VSUP = 6.5V 至 28V；T _J ：- 40℃ 至 150℃		25	40	μA
ISUP _{HSSNOLOA D-LP}	低功耗模式下每个 HSS 的增量电池电源电流。	对于每个开启但空载的 HSSx (HSS 的低功耗模式；HSSx_LP_EN = 1b)，T _J ≤ 85℃		5	8	μA
ISUP _{HSSNOLOA D}	每个 HSS 的增量电池电源电流。	对于每个开启但空载的 HSSx，T _J ≤ 85℃		25	35	μA
ISUP _{WD}	为启用窗口或 Q&A 看门狗时的增量电池电源电流	待机模式；VEXCC、VCC2 = 关闭，VCC1 = 开启且空载；VSUP 为 14V；CAN 和 LIN 收发器支持唤醒且总线处于隐性状态；所有 HSS 和 WAKE 引脚均关闭，看门狗使能 (窗口、Q&A)，T _J ≤ 85℃		45	55	μA
ISUP _{WDTO}	启用超时看门狗时的增量电池电源电流。	待机模式；VEXCC、VCC2 = 关闭，VCC1 = 开启且空载；VSUP 为 14V；CAN 和 LIN 收发器支持唤醒且总线处于隐性状态；所有 HSS 和 WAKE 引脚均关闭，看门狗使能 (超时)，T _J ≤ 85℃		2	2.5	μA
ISUP _{CANBIAS}	CAN 输出处于自动偏置时 (在 tSILENCE 结束期之前) 的额外电流消耗	tSILENCE 到期前的睡眠或待机模式。 VSUP = 14V；T _J ≤ 85℃		55	65	μA
ISUP _{wake}	启用后每个 WAKEx 引脚的增量电池电源电流	WAKEx 引脚启用，VSUP=14V，T _J ≤ 85℃		1	2	μA
ISUP _{CS-WK}	在睡眠模式下启用循环检测唤醒功能时的增量电池电流	睡眠模式；循环检测唤醒功能启用，VSUP=14V，T _J ≤ 85℃，TIMERx 导通宽度= 1ms，周期 = 100ms		5	8	μA
ISUP _{stdbyswodr}	睡眠模式下由于 HSSx 直接驱动引起的电池电源电流	待机模式；VEXCC 和 VCC2 = 关闭；VCC1 = 开启且空载；6.5V ≤ VSUP ≤ 18V；CAN 和 LIN 收发器支持唤醒；一个 HSSx 由 WAKE3/DIR 引脚每 50ms 开启 120μs；所有其他 HSSx 和 WAKEx 关闭；-40℃ ≤ T _J ≤ 85℃ ⁽²⁾		60	75	μA

6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在 $VSUP = 14V$ 且 $T_J = 25^{\circ}C$ 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
$ISUP_{stdbywodr}$	电池电源电流, 带 HSS4 直接驱动的睡眠模式	待机模式; VEXCC 和 VCC2 = 关闭; VCC1 = 开启且空载; $6.5V \leq VSUP \leq 18V$; CAN 和 LIN 收发器支持唤醒; 一个 HSSx 由 WAKE3/DIR 引脚每 50ms 开启 $120\mu s$; 所有其他 HSSx 和 WAKEx 关闭; $T_J \leq 25^{\circ}C$ (2)		50	60	μA
$IEXCC_{slp}$	启用 VEXCC 时的增量电池电源电流消耗	睡眠或待机模式; VEXCC 在独立配置下使能且空载。包括流入 VEXMON 和 VEXCTRL 引脚的电流			55	μA
VHSS						
$IVHSS_{SLP}$	睡眠模式下的高侧开关电源 (VHSS) 电流消耗	睡眠模式; 循环检测唤醒功能 = 关闭; $-40^{\circ}C \leq T_J \leq 85^{\circ}C$		1	2	μA
$IHSS_{NOLOAD_LP}$	每个开启的 HSS 在 HSS 配置为低功耗模式时的额外电流消耗	对于每个开启的 HSS, HSS 输出端空载。		10	15	μA
$IHSS_{NOLOAD}$	每个已开启 HSS 的额外电流消耗	对于每个开启的 HSS, HSS 输出端空载。		20	30	μA
$UVHSS_R$	高侧开关电源欠压恢复	VHSS 上升	4.6		4.9	V
$UVHSS_F$	高侧开关电源欠压检测; 如果 $HSS_UV_DIS = 0b$, 则高侧开关会关断	VHSS 下降	4.4		4.7	V
$UVHSS_{HYS}$	高侧开关电源欠压检测迟滞		100			mV
$OVHSS_R$	VHSS 过压上升阈值; 如果 $HSS_OV_DIS = 0b$, 高侧开关会关断	VHSS 上升	20		22	V
$OVHSS_F$	VHSS 过压下降阈值; VHSS 必须低于此阈值才能再次启用高侧开关	VHSS 下降	18.8		21.2	V
$OVHSS_{HYS}$	VHSS 过压阈值迟滞		800		1200	mV
VCC1 稳压器						
$VCC1_5$	经调节的输出	$VSUP = 5.5V$ 至 $28V$, $ICC1 = 1$ 至 $250mA$	4.9	5	5.1	V
$VCC1_{33}$	经调节的输出	$VSUP = 5.5V$ 至 $28V$, $ICC1 = 1$ 至 $250mA$	3.234	3.3	3.366	V
$ICC1_{SINK}$	VCC1 电流灌入能力	$VSUP = 14V$ 且寄存器 8'h0D[3] = 0b	-17	-11	-7	μA
		$VSUP = 14V$ 且寄存器 8'h0D[3] = 1b	-155	-112	-75	μA
$ICC1_{LIM-DET}$	VCC1 输出电流限制检测阈值	$VSUP$ 为 $5.5V$ 至 $28V$	250		475	mA
$ICC1_{LIM}$	VCC1 = 输出电流限制	VCC1 短接至地	300		500	mA
$UVCC1_{5RPR}$	VCC1 欠压恢复阈值预警	VCC1 上升	4.65		4.9	V
$UVCC1_{5FPR}$	VCC1 欠压检测阈值预警	VCC1 下降	4.55		4.8	V
$UVCC1_{5PRHYS}$	欠压预警 5V LDO 迟滞		70		130	mV
$UVCC1_{5R1}$	VCC1 欠压恢复阈值 1	VCC1 上升, 寄存器 8'h0E[4:3] = 00b	4.60		4.85	V
$UVCC1_{5F1}$	VCC1 欠压检测阈值 1	VCC1 下降, 寄存器 8'h0E[4:3] = 00b	4.50		4.75	V
$UVCC1_{5R2}$	VCC1 欠压恢复阈值 2	VCC1 上升, 寄存器 8'h0E[4:3] = 01b	3.85		4.15	V
$UVCC1_{5F2}$	VCC1 欠压检测阈值 2	VCC1 下降, 寄存器 8'h0E[4:3] = 01b	3.75		4.05	V
$UVCC1_{5R3}$	VCC1 欠压恢复阈值 3	VCC1 上升, 寄存器 8'h0E[4:3] = 10b	3.25		3.55	V
$UVCC1_{5F3}$	VCC1 欠压检测阈值 3	VCC1 下降, 寄存器 8'h0E[4:3] = 10b	3.15		3.45	V
$UVCC1_{5R4}$	VCC1 欠压恢复阈值 4	VCC1 上升, 寄存器 8'h0E[4:3] = 11b	4.6		4.85	V
$UVCC1_{5F4}$	VCC1 欠压检测阈值 4	VCC1 下降, 寄存器 8'h0E[4:3] = 11b	3.375		3.675	V
$UVCC1_{5HYS4}$	欠压检测 5V LDO 迟滞	寄存器 8'h0E[4:3] = 11b		1200		mV

6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在 $VSUP = 14V$ 且 $T_J = 25^{\circ}C$ 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
UVCC1 _{5HYS}	欠压检测 5V LDO 迟滞	寄存器 8'h0E[4:3] = 00b、01b 或 10b	50		150	mV
UVCC1 _{33RPR}	VCC1 欠压恢复阈值预警	VCC1 上升	3.1		3.28	V
UVCC1 _{33FPR}	VCC1 欠压检测阈值预警	VCC1 下降	3		3.2	V
UVCC1 _{33PRHYS}	欠压预警 3.3V LDO 迟滞		60		120	mV
UVCC1 _{33R1}	VCC1 欠压恢复阈值 1	VCC1 上升，寄存器 8'h0E[4:3] = 00b	3		3.2	V
UVCC1 _{33F1}	VCC1 欠压检测阈值 1	VCC1 下降，寄存器 8'h0E[4:3] = 00b	2.95		3.15	V
UVCC1 _{33R2}	VCC1 欠压恢复阈值 2	VCC1 上升，寄存器 8'h0E[4:3] = 01b	2.55		2.75	V
UVCC1 _{33F2}	VCC1 欠压检测阈值 2	VCC1 下降，寄存器 8'h0E[4:3] = 01b	2.5		2.7	V
UVCC1 _{33R3}	VCC1 欠压恢复阈值 3	VCC1 上升，寄存器 8'h0E[4:3] = 10b	2.25		2.45	V
UVCC1 _{33F3}	VCC1 欠压检测阈值 3	VCC1 下降，寄存器 8'h0E[4:3] = 10b	2.2		2.4	V
UVCC1 _{33R4}	VCC1 欠压恢复阈值 4	VCC1 上升，寄存器 8'h0E[4:3] = 11b	3		3.2	V
UVCC1 _{33F4}	VCC1 欠压检测阈值 4	VCC1 下降，寄存器 8'h0E[4:3] = 11b	2.2		2.4	V
UVCC1 _{33HYS4}	欠压检测 3.3V LDO 迟滞	寄存器 8'h0E[4:3] = 11b		800		mV
UVCC1 _{33HYS}	欠压检测 3.3V LDO 迟滞	寄存器 8'h0E[4:3] = 00b、01b 或 10b	30		70	mV
OVCC1 _{5R1}	进入睡眠模式或失效防护模式的过压 5V VCC 阈值	斜升，寄存器 8'h0C[7] = 0b	5.25		5.5	V
OVCC1 _{5F1}	过压 5V VCC1 阈值	斜降，寄存器 8'h0C[7] = 0b	5.15		5.4	V
OVCC1 _{5R2}	进入睡眠模式或失效防护模式的过压 5V VCC1 阈值	斜升，寄存器 8'h0C[7] = 1b	5.5		5.7	V
OVCC1 _{5F2}	过压 5V VCC1 阈值	斜降，寄存器 8'h0C[7] = 1b	5.4		5.6	V
OVCC1 _{5HYS}	过压 5V VCC 阈值迟滞		50		150	mV
OVCC1 _{33R1}	进入睡眠模式或失效防护模式的过压 3.3V VCC1 阈值	斜升，寄存器 8'h0C[7] = 0b	3.45		3.6	V
OVCC1 _{33F1}	过压 3.3V VCC1 阈值	斜降，寄存器 8'h0C[7] = 0b	3.4		3.55	V
OVCC1 _{33R2}	过压 3.3V VCC1 阈值	斜升，寄存器 8'h0C[7] = 1b	3.6		3.8	V
OVCC1 _{33F2}	进入睡眠模式或失效防护模式的过压 3.3V VCC1 阈值	斜降，寄存器 8'h0C[7] = 1b	3.5		3.7	V
OVCC1 _{33HYS1}	过压 3.3V VCC 阈值迟滞	OVCC1_SEL 寄存器 8'h0C[7] = 0b	30	55	70	mV
OVCC1 _{33HYS2}	过压 3.3V VCC 阈值迟滞	OVCC1_SEL 寄存器 8'h0C[7] = 1b	70	105	140	mV
VCC1 _{5SC}	5V LDO 进入睡眠模式或失效防护模式的 VCC1 短路阈值	VSUP ≥ VSUP(PU)	1.7		2.3	V
VCC1 _{33SC}	3.3V LDO 进入睡眠模式或失效防护模式的 VCC1 短路阈值	VSUP ≥ VSUP(PU)		1.22	1.26	V
V _{5DROP1-VCC1}	压降电压 (VCC1=5V 配置)	VSUP = 3.5V，ICC1 = 50mA			500	mV
V _{5DROP2-VCC1}	压降电压 (VCC1=5V 配置)	VSUP = 5V，ICC1 = 150mA			500	mV
V _{33DROP1-VCC1}	压降电压 (VCC1=3.3V 配置)	VSUP = 3.5V，ICC1 = 50mA			500	mV
VCC2 稳压器						
VCC2 _{nom}	正常运行稳压输出	VSUP = 6V 至 28V，ICC2 = 0 至 100mA	4.9	5	5.1	V
VCC2 _{red}	降压运行稳压输出	VSUP = 8V 至 18V；ICC2 = 10μA - 5mA；Tj = -40℃ - 125℃	4.95	5	5.05	V
ICC2 _{LIM-DET}	VCC2 输出电流限制检测阈值	VSUP 为 5.5V 至 28V，	125		250	mA
ICC2 _{LIM}	VCC2 = 输出电流限制	VCC2 = 2.5V	150		250	mA

6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在 $VSUP = 14V$ 且 $T_J = 25^{\circ}C$ 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
UVCC2 _R	欠压恢复 VCC2	VCC2 上升	4.6		4.9	V
UVCC2 _F	欠压检测 VCC2	VCC2 下降	4.5		4.75	V
UVCC2 _{HYS}	欠压检测 VCC2 迟滞		70		175	mV
OVCC2 _R	过压 VCC2 LDO 阈值	斜升	5.4		5.6	V
OVCC2 _F	过压 VCC2 LDO 阈值	斜降	5.2		5.5	V
OVCC2 _{HYS}	过压 VCC2 LDO 阈值迟滞		70		175	mV
VCC2 _{SC}	VCC2 LDO 短路阈值	VSUP ≥ VSUP _(PU)	1.7		2.3	V
V _{5DROP1-VCC2}	压降电压 (5V LDO 输出 , VCC2)	VSUP = 3.5V , ICC2 = 50mA			500	mV
V _{5DROP2-VCC2}	压降电压 (5V LDO 输出 , VCC2)	VSUP = 5V , ICC2 = 30mA			500	mV
VEXCC 稳压器						
VEXCC ₁₈	支持 1.8V PNP 输出电压	5.5V ≤ VSUP ≤ 28V 10mA ≤ I _{VCCEXT} ≤ 350mA	1.764	1.8	1.836	V
VEXCC ₂₅	支持 2.5V PNP 输出电压	5.5V ≤ VSUP ≤ 28V 10mA ≤ I _{VCCEXT} ≤ 350mA	2.45	2.5	2.55	V
VEXCC ₃₃	支持 3.3V PNP 输出电压	5.5V ≤ VSUP ≤ 28V 10mA ≤ I _{VCCEXT} ≤ 350mA	3.234	3.3	3.366	V
VEXCC ₅	支持 5V PNP 输出电压	5.5V ≤ VSUP ≤ 28V 10mA ≤ I _{VCCEXT} ≤ 350mA	4.9	5	5.1	V
UVEXCC _R	VEXCC 退出欠压事件	5.5V ≤ VSUP ≤ 28V	0.87	0.9	0.93	V _{EXCC}
UVEXCC _F	VEXCC 进入欠压事件	5.5V ≤ VSUP ≤ 28V	0.81	0.85	0.89	V _{EXCC}
UVEXCC _{HSY}	VEXCC 进入欠压迟滞	5.5V ≤ VSUP ≤ 28V	30		350	mV
OVEXCC _R	VEXCC 进入过压事件	5.5V ≤ VSUP ≤ 28V	1.12	1.15	1.18	V _{EXCC}
OVEXCC _F	VEXCC 退出过压事件	5.5V ≤ VSUP ≤ 28V	1.07	1.1	1.13	V _{EXCC}
OVEXCC _{HYS}	VEXCC 退出过压迟滞	5.5V ≤ VSUP ≤ 28V	45		300	mV
VEXCC _{SC18}	VEXCC 短路检测 1.8V 和 2.5V	5.5V ≤ V _{SUP} ≤ 28V		1.1	1.26	V
VEXCC _{SC}	VEXCC 短路检测 3.3V 和 5V	5.5V ≤ VSUP ≤ 28V	1.7		2.3	V
IVEXCC	VEXCC 上的输入电流	VEXCC = 5V、3.3V、2.5V 和 1.8V	0	0.5	3	μA
VVEXCTRL	外部 PNP 基极引脚上的电压输出	5.5V ≤ VSUP ≤ 28V			28	V
IVEXCTRL	外部 PNP 的基极引脚上的驱动电流	VVEXCTRL = 13.5V	12	40	70	mA
IVEXCTRL _{LKG}	基极引脚 VEXCTRL 上的漏电流	VVEXCTRL = 13.5 ; T _J = 25℃			5	μA
IVEXMON	VEXMON 引脚输入电流	VEXMON = VSUP	0	4	8	μA
IVEXMON _{LKG}	VEXMON 引脚输入漏电流 (外部 PNP 禁用)	VEXMON = VSUP ; T _J = 25℃			5	μA
VSHUNTTH	输出电流分流电压阈值 ⁽¹⁾		0.15	0.2	0.25	V
t _{RLINC-3P3V}	电流增加调节反应时间	VEXCC = 3.3V 至 0V ; 最大 IVEXCTRL = 20mA , VEXMON = VSUP , 请参阅图 8-3			20	μs
t _{RLDEC-3P3V}	电流减小调节反应时间	VEXCC = 0V 至 3.3V , 最大 IVEXCTRL = 20mA , VEXMON = VSUP , 请参阅图 8-3			5	μs
t _{RLINC-5V}	电流增加调节反应时间	VEXCC = 5V 至 0V ; 最大 IVEXCTRL = 20mA , VEXMON = VSUP , 请参阅图 8-3			20	μs

6.6 电源特性 (续)

在建议运行范围内测得 (除非另有说明) 典型值是在 $V_{SUP} = 14V$ 且 $T_J = 25^{\circ}C$ 的条件下指定的

参数		测试条件	最小值	典型值	最大值	单位
$t_{RLDEC-5V}$	电流减小调节反应时间	$V_{EXCC} = 0V$ 至 $5V$; 最大 $I_{VEXCTRL} = 20mA$, $V_{EXMON} = V_{SUP}$, 请参阅图 8-3			5	μs
比率 $ICC3/ICC1-5$	负载共享比 5 ($ICC3:ICC1$)	$6.0V \leq V_{SUP} \leq 28V$; SBC 正常模式 ; LS 比率设置 $0x1F[3:1] = 101b$ $R_{shunt} = 0.25 \Omega$ 总负载电流 = $500mA$ V_{CC1} 、 V_{EXCC} 处于稳压状态 (测试期间没有 UV 或 OC 中断被置位)		3.2		
比率 $ICC3/ICC1-5$	负载共享比 5 ($ICC3:ICC1$)	$6.0V \leq V_{SUP} \leq 28V$; SBC 正常模式 ; LS 比率设置 $0x1F[3:1] = 101b$ $R_{shunt} = 0.25 \Omega$ 总负载电流 = $300mA$ V_{CC1} 、 V_{EXCC} 处于稳压状态 (测试期间没有 UV 或 OC 中断被置位)		3.5		
比率 $ICC3/ICC1-3$	负载共享比 3 ($ICC3:ICC1$)	$6.0V \leq V_{SUP} \leq 28V$; SBC 正常模式 ; LS 比率设置 $0x1F[3:1] = 011b$ $R_{shunt} = 0.25 \Omega$ 总负载电流 = $500mA$ V_{CC1} 、 V_{EXCC} 处于稳压状态 (测试期间没有 UV 或 OC 中断被置位)		2.2		
比率 $ICC3/ICC1-1$	负载共享比 1 ($ICC3:ICC1$)	$6.0V \leq V_{SUP} \leq 28V$; SBC 正常模式 ; LS 比率设置 $0x1F[3:1] = 001b$ $R_{shunt} = 0.25 \Omega$ 总负载电流 = $300mA$ V_{CC1} 、 V_{EXCC} 处于稳压状态 (测试期间没有 UV 或 OC 中断被置位)		1.3	1.6	
VCAN 电源输入						
IVCAN	电源电流	正常模式: 隐性, $V_{TXD} = V_{CC1}$ 、 V_{EXCC} 、 V_{CC1} 和 $V_{CC2} =$ 开启且空载		3	5	mA
		正常模式: 显性, $V_{TXD} = 0V$, $R_L = 60 \Omega$ 且 $C_L =$ 开路, 典型总线负载, V_{EXCC} 、 V_{CC1} 和 $V_{CC2} =$ 开启且空载			60	mA
		正常模式: 显性, $V_{TXD} = 0V$, $R_L = 50 \Omega$ 且 $C_L =$ 开路, 高总线负载, V_{EXCC} 、 V_{CC1} 和 $V_{CC2} =$ 开启且空载			65	mA
		正常模式: 显性且总线故障, $V_{TXD} = 0V$, $CANH = -25V$, R_L 和 $C_L =$ 开路, V_{EXCC} 、 V_{CC1} 和 $V_{CC2} =$ 开启且空载			100	mA
U_{VCAN_R}	电源欠压恢复	VCAN 上升	4.6		4.85	V
U_{VCAN_F}	电源欠压检测	VCAN 下降	4.5		4.75	V
$U_{VCAN_{HYS}}$	VCAN 电源欠压检测迟滞		50	100	150	mV

(1) 电流限制开始工作且仅当将 V_{EXCC} 配置为独立配置时才有效的阈值

(2) 对于使用直接驱动开启的每个 HSS, 电流将会更高

6.7 电气特性

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
CAN 驱动器						
$V_{CANH(D)}$	总线输出电压 (显性) CANH	请参阅图 7-4, $V_{CTXD} = 0V$, $R_L = 45\ \Omega$ 至 $65\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$	3.0		4.26	V
$V_{CANL(D)}$	总线输出电压 (显性) CANL		0.75		2.01	V
$V_{CANH(R)}$ $V_{CANL(R)}$	总线输出电压 (隐性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$, $R_L = \text{开路}$ (无负载), $R_{CM} = \text{开路}$	2	2.5	3	V
$V_{CANH(R)}$ $V_{CANL(R)}$	终端总线输出电压 (隐性)	$V_{CTXD} = V_{CC1}$, $45\ \Omega \leq R_L \leq 65\ \Omega$, 拆分终端电容 4.7nF	2.256		2.756	V
$V_{DIFF(D)}$	正常总线负载下的差动输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = 0V$, $45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$	1.5		3	V
$V_{DIFF(D)}$	扩展差动负载范围内的差动输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = 0V$, $45\ \Omega \leq R_L \leq 70\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$	1.5		3.3	V
$V_{DIFF(D)}$	仲裁期间在有效电阻条件下的差动输出电压 (显性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = 0V$, $R_L = 2.24k\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$	1.5		5	V
$V_{DIFF(R)}$	差分输出电压 (隐性)	请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$, $R_L = 45\ \Omega \leq R_L \leq 65\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$	-50		50	mV
		请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$, $R_L = \text{开路}$ (无负载), $C_L = \text{开路}$, $R_{CM} = \text{开路}$	-50		50	mV
$V_{CANH(INACT)}$	总线偏置未激活时 CANH 上的总线输出电压	请参阅图 7-1 和图 7-4, $V_{CTXD} = V_{CC1}$, $R_L = \text{开路}$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$	-0.1		0.1	V
$V_{CANL(INACT)}$	总线偏置未激活时 CANL 上的总线输出电压		-0.1		0.1	V
$V_{DIFF(INACT)}$	总线偏置未激活时 CANH - CANL (隐性) 上的总线输出电压		-0.2		0.2	V
$V_{SYM-VCC}$	输出对称性 (显性或隐性) ($V_{O(CANH)} + V_{O(CANL)})/V_{CAN}$ ⁽⁸⁾	请参阅图 7-1 和图 7-4, $R_L = 60\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $C_1 = 4.7nF$, $CTXD = 250kHz$ 、 $1MHz$ 、 $2.5MHz$	0.9		1.1	V/V
$V_{SYM-REC}$	输出对称性 (显性或隐性) ($V_{O(CANH)} + V_{O(CANL)})/V_{REC}$ ⁽⁸⁾	请参阅图 7-1 和图 7-4, $R_L = 45\ \Omega$ 至 $65\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $C_1 = 4.7nF$, $CTXD = 250kHz$ 、 $1MHz$ 、 $2.5MHz$	0.95		1.05	V/V
V_{SYM_DC}	输出对称性 (显性或隐性) ($V_{CC} - V_{O(CANH)} - V_{O(CANL)}$), 其频率对应于 HS-PMA 实现所需的最高比特率, 但不得超过 1MHz (2Mbit/s)	请参阅图 7-1 和图 7-4, $R_L = 60\ \Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $C_1 = 4.7nF$	-400		400	mV
$I_{CANH(OS)}$	短路稳定状态输出电流 (显性) 请参阅图 7-1 和图 7-8	$-3.0V \leq V_{CANH} \leq +18.0V$, CANL = 开路, $V_{CTXD} = 0V$	-100			mA
$I_{CANL(OS)}$		$-3.0V \leq V_{CANL} \leq +18.0V$, CANH = 开路, $V_{CTXD} = 0V$			100	mA
I_{OS_REC}	短路稳定状态输出电流 (隐性) 请参阅图 7-1 和图 7-8	$-40V \leq V_{BUS} \leq +40V$, $V_{BUS} = CANH = CANL$	-5		5	mA
CAN 接收器						

6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
$V_{DIFF_RX(D)}$	接收器显性状态差分输入电压范围, 总线偏置激活	-12.0V ≤ V_{CANL} ≤ +12.0V -12.0V ≤ V_{CANH} ≤ +12.0V; 请参阅图 7-5 和表 8-3	0.9	8	V
$V_{DIFF_RX(R)}$	接收器隐性状态差分输入电压范围, 总线偏置激活	-3		0.5	V
V_{HYS}	输入阈值迟滞电压, 正常模式		135		mV
$V_{DIFF_RX(D_INACT)}$	接收器显性状态差分输入电压范围, 总线偏置未激活	-12.0V ≤ V_{CANL} ≤ +12.0V -12.0V ≤ V_{CANH} ≤ +12.0V; 请参阅图 7-5 和表 8-3	1.15	8	V
$V_{DIFF_RX(R_INACT)}$	接收器隐性状态差分输入电压范围, 总线偏置未激活	-3		0.4	V
$I_{LKG-CANH}$, $I_{LKG-CANL}$	断电时 CANH、CANL 引脚上的输入泄漏电流	CANH = 5V, CANL = 5V; $V_{CAN} = V_{SUP} = 0V$ 或通过 47kΩ 电阻器连接到 GND	-5	5	μA
C_I	对地输入电容 (CANH 或 CANL) (9)			20	pF
C_{ID}	差分输入电容 (9)			10	pF
$R_{DIFF_PAS_REC}$	处于被动隐性状态期间的差分输入电阻	$V_{CTXD} = V_{CC1}$, 正常模式: -2.0V ≤ V_{CANH} ≤ +7.0V; -2.0V ≤ V_{CANL} ≤ +7.0V	12	100	kΩ
R_{SE_CANH} R_{SE_CANL}	被动隐性状态期间的单端输入电阻	-2.0V ≤ V_{CANH} ≤ +7.0V -2.0V ≤ V_{CANL} ≤ +7.0V	6	50	kΩ
m_R	输入电阻匹配: $[1 - (R_{IN(CANH)} / R_{IN(CANL)})] \times 100\%$	$V_{CANH} = V_{CANL} = 5.0V$	-1	1	%
$R_{SE_SIC_ACT_REC}$	主动隐性驱动阶段的单端 SIC 阻抗 (CANH 到共模偏置, CANL 到共模偏置) (具有 CAN FD SIC 的 TCAN295xx 型号)	TXD = 0V, $2V \leq V_{CANH/L} \leq V_{CC} - 2V$ (如果 -12V ≤ $V_{CANH/L} \leq 12V$) 使用 Delta V/Delta I 方法 (与 RX 部分中用于 $R_{SE_CANH/CANL}/R_{DIFF_PAS_REC}$ 的方法相同), 总线上无负载 (具有 CAN FD SIC 的 TCAN295xx 型号)。	37.5	66.5	Ω
$R_{DIFF_SIC_ACT_REC}$	主动隐性驱动阶段的差分输入电阻 (CANH 至 CANL) (具有 CAN FD SIC 的 TCAN295xx 型号)	$2V \leq V_{CANH/L} \leq V_{CC} - 2V$ TXD 持续时间 = 从低电平到高电平边沿经历主动隐性驱动周期的时间 (t_{REC_START}); 使用 Delta V/Delta I 方法 (与 RX 部分中用于 $R_{SE_CANH/CANL}/R_{DIFF_PAS_REC}$ 的方法相同), 总线上无负载 (具有 CAN FD SIC 的 TCAN295xx 型号)。	75	133	Ω
LIN					
V_{OH}	高电平输出电压 (1)	LIN 隐性, LTXD = 高电平, $I_O = 0mA$, $V_{SUP} = 5.5V$ 至 28V	0.85		V_{SUP}
V_{OL}	低电平输出电压 (1)	LIN 显性, LTXD = 低电平, $V_{SUP} = 5.5V$ 至 28V		0.2	V_{SUP}
V_{IH}	高电平输入电压 (1)	LIN 隐性, LTXD = 高电平, $I_O = 0mA$, $V_{SUP} = 5.5V$ 至 28V	0.47	0.6	V_{SUP}
V_{IL}	低电平输入电压 (1)	LIN 显性, LTXD = 低电平, $V_{SUP} = 5.5V$ 至 28V	0.4	0.53	V_{SUP}
$V_{SUP_NON_OP}$	V_{SUP} , 其中隐性 LIN 总线的影响 < 5% (ISO/DIS 17987 参数 11)	LTXD 和 LRXD 开路, $V_{LIN} = 5.5V$ 至 45V, $V_{CC} =$ 空载	-0.3	40	V
I_{BUS_LIM}	限制电流 (ISO/DIS 17987-4 参数 12)	LTXD = 0V, $V_{LIN} = 18V$, $V_{SUP} = 18V$	40	90	200 mA

6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
I _{BUS_PAS_dom}	接收器漏电流，显性（ISO/DIS 17987 参数 13）	V _{LIN} = 0V，VSUP = 12V 驱动器关闭/隐性；	-1			mA
I _{BUS_PAS_rec1}	接收器漏电流，隐性（ISO/DIS 17987 参数 14）	V _{LIN} ≥ VSUP，5.5V ≤ VSUP ≤ 28V 驱动器关闭；			20	μA
I _{BUS_PAS_rec2}	接收器漏电流，隐性（ISO/DIS 17987 参数 14）	V _{LIN} = VSUP，驱动器关闭；	-5		5	μA
I _{BUS_NO_GND}	漏电流，接地失效（ISO/DIS 17987 参数 15）	GND = VSUP，VSUP = 12V，0V ≤ V _{LIN} ≤ 28V；	-1		1	mA
I _{BUSrec_NO_GND}	泄漏电流，LIN 总线接地失效时处于隐性状态	GND = VSUP，VSUP = 12V = V _{LIN} V；	-100		100	μA
I _{BUS_NO_BAT}	漏电流，失电（ISO/DIS 17987 参数 16）	0V ≤ V _{LIN} ≤ 28V，VSUP = GND；			10	μA
V _{BUSdom}	低电平输入电压（ISO/DIS 17987 参数 17）	LIN 显性（包括用于唤醒的 LIN 显性）；			0.4	VSUP
V _{BUSrec}	高电平输入电压（ISO/DIS 17987 参数 18）	LIN 隐性；	0.6			VSUP
V _{BUS_CNT}	接收器中心阈值（ISO/DIS 17987 参数 19）	V _{BUS_CNT} = (V _{IL} + V _{IH})/2；	0.475	0.5	0.525	VSUP
V _{HYS}	迟滞电压（ISO/DIS 17987 参数 20） ⁽²⁾	V _{HYS} = (V _{IH} - V _{IL})；V _{HYS} = (V _{th_rec} - V _{th_dom}) ⁽³⁾	0.07		0.175	VSUP
V _{SERIAL_DIODE}	串联二极管 LIN 终端上拉路径（ISO/DIS 17987 参数 21）	根据设计和表征 VSUP 5.5V 至 18V	0.4	0.7	1.0	V
R _{LIN}	LIN 上接有到 V _{SUP} 的内部上拉电阻器（ISO/DIS 17987 参数 26）	正常模式和待机模式	27.66	35	48	kΩ
I _{RSLEEP}	连接至 V _{SUP} 的上拉电流源	睡眠模式，VSUP = 14V，LIN = GND	-13	-10	-7	μA
C _{LIN,PIN}	LIN 引脚的电容	⁽⁹⁾			25	pF
LIMP 输出（漏极开路）						
V _{OL}	漏极开路输出电压（低电平有效）	外部上拉；4.5V < V < 28V，I _{LIMP} = -6mA		0.5	1	V
I _{LKG(LIMP)}	输出电流（未激活）	V _{LIMP} = 0V 至 28V	-2		2	μA
HSS1、HSS2、HSS3、HSS4（高电压输出）						
R _{dson}	HSS 输出的漏源导通电阻	I _O = - 60mA		7	12	Ω
I _{OC-DET(HSS)}	HSS 过流检测限值	VHSS = 14V	150	200	300	mA
I _{OL(HSS)}	HSS 导通且电流下降时的开路负载电流检测阈值	VHSS = 14V	0.4		3.0	mA
I _{OLHYS(HSS)}	HSS 开路负载电流磁滞	VHSS = 14V	0.05	0.45	1	mA
I _{lkg}	漏电流	HSS = 0V，睡眠模式	-1		1	μA
t _R	输出上升时间 (HSS)	6V ≤ VHSS ≤ 18V，R _L = 220Ω，20%/80% ⁽⁸⁾	0.45		2.5	V/μs
t _F	输出下降时间 (HSS)	6V ≤ VHSS ≤ 18V，R _L = 220Ω，80%/20% ⁽⁸⁾	0.45		2.5	V/μs
t _{HSS_on}	(VHSS-HSSx) 检测每个 HSS 输出回读故障的阈值	VHSS = 14V，I _{LOAD} = 60mA，V _{OUT} = VHSS 的 80%	30		90	μs
t _{HSS_off}	从 SPI 命令切换到关闭的关闭延迟 (HSS)	VHSS = 14V，I _{LOAD} = 60mA，V _{OUT} = VHSS 的 20%	30		90	μs

6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
$t_{R_DD_SR0}$	HSS 在直接驱动模式且启用慢速转换率选项时的输出上升时间	1.1	1.25	1.5	V/ μ s
$t_{F_DD_SR0}$	HSS 在直接驱动模式且启用慢速转换率选项时的输出下降时间	1	1.15	1.4	V/ μ s
$t_{R_DD_SR1}$	HSS 在直接驱动模式且启用快速转换率选项时的输出上升时间 (HSS)	2.1	2.5	2.8	V/ μ s
$t_{F_DD_SR1}$	HSS 在直接驱动模式且启用快速转换率选项时的输出下降时间	2.2	2.5	2.8	V/ μ s
$t_{HSSDD_EN_SR0}$	在配置为直接驱动慢速转换率选项时, 从 WAKE3/DIR 边沿变化到使能的时间	55	65	70	μ s
$t_{HSSDD_DIS_SR0}$	在配置为直接驱动慢速转换率选项时, 从 WAKE3/DIR 边沿变化到禁用的时间	60	70	75	μ s
$t_{HSSDD_EN_SR1}$	在配置为直接驱动快速转换率选项时, 从 WAKE3/DIR 边沿变化到使能的时间	50	55	65	μ s
$t_{HSSDD_DIS_SR1}$	在配置为直接驱动快速转换率选项时, 从 WAKE3/DIR 边沿变化到禁用的时间	45	55	60	μ s
t_{OCFLTR}	用于过流故障指示和 HSS 关断的 HSS 过流滤波时间。不适用于 HSS 低功耗模式	10	16	25	μ s
t_{OCFLTR}	用于过流故障指示和 HSS 关断的 HSS 过流滤波时间。不适用于 HSS 低功耗模式	250	300	350	μ s
t_{OLFLTR}	用于开路负载故障指示的 HSS 开路负载滤波时间。不适用于 HSS 低功耗模式	40	64	80	μ s
WAKE1、WAKE2、WAKE3 输入终端 (高压输入)					
V_{IH}	高电平输入电压 ⁽⁷⁾	寄存器设置 01b	2.5	3.5	V
		寄存器设置 10b	3.8	5	V
		寄存器设置 11b	5.6	7	V
V_{IL}	低电平输入电压 ⁽⁷⁾	寄存器设置 01b	1.5	2.8	V
		寄存器设置 10b	3.0	4.2	V
		寄存器设置 11b	5	6.3	V
V_{IH}	任何 HSS 处于直接驱动模式时 DIR 引脚的高电平输入电压 ⁽⁷⁾	0.7			VCC1
V_{IL}	任何 HSS 处于直接驱动模式时 DIR 引脚的低电平输入电压 ⁽⁷⁾			0.3	VCC1
I_{IH}	高电平输入电流	$V_{WAKEx} = 6.5V$ 至 $28V$	2	4	μ A
I_{IL}	低电平输入电流 ⁽⁹⁾	WAKE = 1V	1.2	2.2	μ A
$I_{LKG-VBAT-MON}$	启用 Vbat 监测时的泄漏电流	$V_{WAKE1} = 4V - 28V$	2	3	μ A
$R_{DSON-VBAT-MON}$	启用 Vbat 监测时 Vbat 开关的导通电阻	$V_{WAKE1} = 4V - 28V$, 开关电流 = 500 μ A	155	400	Ω
$I_{LKG-WAKE}$	漏电流	WAKEx 引脚禁用且 $V_{WAKEx} = 40V$	.23	1	μ A

6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{WAKE}	在待机或睡眠模式下, WAKE 引脚唤醒沿触发的唤醒保持时间 (静态检测)。	请参阅图 8-21 和图 8-22			140	μs
$t_{WAKE_INVALID}$	在待机或睡眠模式下, WAKE 引脚短于该时长的脉冲将在静态检测中被滤除。	请参阅图 8-21 和图 8-22	10			μs
t_{d_IDSTAT}	通过 SPI 发送命令与 IDx_STAT 寄存器中 ID 引脚状态更新之间的延迟	IDx 引脚使能 (寄存器位 IDx_EN = 1b) (8)		300	350	μs
SDI、SCK、nCS、SW、CTXD、LTXD 输入终端						
V_{IH}	高电平输入电压		0.7			VCC1
V_{IL}	低电平输入电压				0.3	VCC1
$V_{IH\ SWINT}$	用于睡眠或失效防护模式的 VCC1 缺失时的 SW 引脚高电平输入电压	寄存器 8'h0E[1] = 1 和/或 8'h0E[2] = 1 且 VCC1 在睡眠或失效防护模式下缺失	1.2			V
$V_{IL\ SWINT}$	用于睡眠或失效防护模式的 VCC1 缺失时的 SW 低电平输入电压	寄存器 8'h0E[1] = 1 和/或 8'h0E[2] = 1 且 VCC1 在睡眠或失效防护模式下缺失			0.4	V
$I_{IH\ SWINT-PD}$	VCC1 关闭时 SW 引脚的高电平输入泄漏电流 (高电平有效)	VCC1 关闭, 内部下拉电阻使能, $V_{in} = 1.5V$	18		32	μA
$I_{IL\ SWINT-PD}$	VCC1 关闭时 SW 引脚的低电平输入泄漏电流 (高电平有效)	VCC1 关闭, 内部下拉电阻使能, $V_{in} = 0V$	-1		1	μA
$I_{IH\ SWINT-PU}$	VCC1 关闭时 SW 引脚的高电平输入泄漏电流 (低电平有效)	VCC1 关闭, 内部上拉电阻使能, $V_{in} = 1.5V$	-60		-20	μA
$I_{IL\ SWINT-PU}$	VCC1 关闭时 SW 引脚的低电平输入泄漏电流 (低电平有效)	VCC1 关闭, 内部上拉电阻使能, $V_{in} = 0V$	-85		-35	μA
I_{IH}	高电平输入泄漏电流 (内部上拉)	输入 = VCC1 $\pm 2\%$	-1		1	μA
I_{IH}	高电平输入泄漏电流 (内部下拉)	输入 = VCC1 $\pm 2\%$	15		140	μA
I_{IL}	低电平输入泄漏电流 (内部上拉)	输入 = 0V, VCC1 $\pm 2\%$	-140		-2	μA
I_{IL}	低电平输入泄漏电流 (内部下拉)	输入 = 0V, VCC1 $\pm 2\%$	-1		1	μA
C_{IN}	输入电容	20MHz 时	1.5		10	pF
R_{pd}	下拉电阻器 (SDI、SCK 和 SW 引脚)	采用这种配置方式时, 这些引脚将具有下拉电阻器。	40	60	80	k Ω
R_{pu}	上拉电阻器 (SDI、SCK、nCS、SW、CTXD 和 LTXD 引脚)	采用这种配置方式时, SDI、SCK 和 SW 引脚将具有上拉电阻器。nCS、CTXD 和 LTXD 始终具有 pull_up。	40	60	80	k Ω
CRXD、LRXD、SDO、GFO、nINT 输出终端						
V_{OH}	高电平输出电压	$I_{OH} = -2mA$	0.8			VCC1
V_{OL}	低电平输出电压	$I_{OL} = 2mA$			0.2	VCC1
nRST 终端 (输入/输出)						
V_{IH}	高电平输入切换阈值电压	基于内部电压	2.1			V
V_{IL}	低电平输入切换阈值电压	基于内部电压			0.8	V
I_{OL}	低电平输出电流, 漏极开路	nRST = 0.4V	1.5			mA
I_{LKG}	漏电流, 高电平	nRST = VCC1	-5		5	μA
R_{PU}	上拉电阻 (输出已上拉至 VCC1)		10	30	50	k Ω
LIN 占空比						
D1	占空比 1 (ISO/DIS 17987 参数 27 和 J2602 正常电池) (4) (5)	$TH_{REC(MAX)} = 0.744 \times VSUP$, $TH_{DOM(MAX)} = 0.581 \times VSUP$, $VSUP = 7V$ 至 $18V$, $t_{BIT} = 50/52\mu s$, $D1 = t_{BUS_rec(min)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)	0.396			

6.7 电气特性 (续)

在建议的工作范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
D2	占空比 2 (ISO/DIS 17987 参数 28 和 J2602 正常电池) ^{(4) (5)}	$TH_{REC(MIN)} = 0.422 \times VSUP$, $TH_{DOM(MIN)} = 0.284 \times VSUP$, $VSUP = 7.6V$ 至 $18V$, $t_{BIT} = 50/52\mu s$, $D2 = t_{BUS_rec(MAX)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)			0.581	
D3	占空比 3 (ISO/DIS 17987 参数 29 和 J2602 正常电池) ^{(4) (5)}	$TH_{REC(MAX)} = 0.778 \times VSUP$, $TH_{DOM(MAX)} = 0.616 \times VSUP$, $VSUP = 7V$ 至 $18V$, $t_{BIT} = 96\mu s$ (10.4kbps), $D3 = t_{BUS_rec(min)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)	0.417			
D4	占空比 4 (ISO/DIS 17987 参数 30 和 J2602 正常电池) ^{(4) (5)}	$TH_{REC(MIN)} = 0.389 \times VSUP$, $TH_{DOM(MIN)} = 0.251 \times VSUP$, $VSUP = 7.6V$ 至 $18V$, $t_{BIT} = 96\mu s$ (10.4kbps), $D4 = t_{BUS_rec(MAX)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)			0.59	
D1 _{LB}	J2602 低电量时的占空比 1 ^{(5) (6)}	$TH_{REC(MAX)} = 0.665 \times VSUP$, $TH_{DOM(MAX)} = 0.499 \times VSUP$, $VSUP = 5.5V$ 至 $7V$, $t_{BIT} = 50/52\mu s$, $D1_{LB} = t_{BUS_rec(min)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)	0.396			
D2 _{LB}	J2602 低电量时的占空比 2 ^{(5) (6)}	$TH_{REC(MIN)} = 0.496 \times VSUP$, $TH_{DOM(MIN)} = 0.361 \times VSUP$, $VSUP = 6.1V$ 至 $7.6V$, $t_{BIT} = 50/52\mu s$, $D2_{LB} = t_{BUS_rec(MAX)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)			0.581	
D3 _{LB}	J2602 低电量时的占空比 3 ^{(5) (6)}	$TH_{REC(MAX)} = 0.665 \times VSUP$, $TH_{DOM(MAX)} = 0.499 \times VSUP$, $VSUP = 5.5V$ 至 $7V$, $t_{BIT} = 96\mu s$, $D3_{LB} = t_{BUS_rec(min)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)	0.417			
D4 _{LB}	J2602 低电量时的占空比 4 ^{(5) (6)}	$TH_{REC(MIN)} = 0.496 \times VSUP$, $TH_{DOM(MIN)} = 0.361 \times VSUP$, $VSUP = 6.1V$ 至 $7.6V$, $t_{BIT} = 96\mu s$, $D4_{LB} = t_{BUS_rec(MAX)}/(2 \times t_{BIT})$, (请参阅图 7-13、图 7-14)			0.59	
T _{r-d max}	$t_{REC(MAX)} - t_{DOM(MIN)}$ ⁽⁵⁾	$TH_{REC(MAX)} = 0.744 \times VSUP$, $TH_{DOM(MAX)} = 0.581 \times VSUP$, $VSUP = 7V$ 至 $18V$, $t_{BIT} = 52\mu s$ (19.231kbps), (请参阅图 7-13、图 7-14)			10.8	μs
T _{d-r max}	$t_{DOM(MAX)} - t_{REC(MIN)}$ ⁽⁵⁾	$TH_{REC(MIN)} = 0.422 \times VSUP$, $TH_{DOM(MIN)} = 0.284 \times VSUP$, $VSUP = 7.6V$ 至 $18V$, $t_{BIT} = 52\mu s$ (19.231kbps), (请参阅图 7-13、图 7-14)			8.4	μs
T _{r-d max}	$t_{REC(MAX)} - t_{DOM(MIN)}$ ⁽⁵⁾	$TH_{REC(MAX)} = 0.778 \times VSUP$, $TH_{DOM(MAX)} = 0.616 \times VSUP$, $VSUP = 7V$ 至 $18V$, $t_{BIT} = 96\mu s$ (10.4kbps), (请参阅图 7-13、图 7-14)			15.9	μs
T _{d-r max}	$t_{DOM(MAX)} - t_{REC(MIN)}$ ⁽⁵⁾	$TH_{REC(MIN)} = 0.389 \times VSUP$, $TH_{DOM(MIN)} = 0.251 \times VSUP$, $VSUP = 7.6V$ 至 $18V$, $t_{BIT} = 96\mu s$ (10.4kbps), (请参阅图 7-13、图 7-14)			17.28	μs

(1) SAE J2602 负载包括: 命令者: 5.5nF; 4k Ω , 对于响应者: 5.5nF; 875 Ω

(2) V_{HYS} 针对 ISO 17987 和 SAE J2602-1 定义。

(3) $V_{HYS} = (V_{th_rec} - V_{th_dom})$, 其中 V_{th_rec} 和 V_{th_dom} 是来自 V_{BUSrec} 和 V_{BUSdom} 的实际电压值

(4) ISO 17987 负载包括 1nF; 1k Ω / 6.8nF; 660 Ω / 10nF; 500 Ω ; 其中 t_{BIT} 值为 50 μs 和 96 μs

- (5) SAE J2602 负载包括：命令者：5.5nF；4k Ω /889pF；20k Ω 并且对于响应者：5.5nF；875 Ω ；889pF；900 Ω ；具有 52 μ s 和 96 μ s 的 t_{BIT} 值
- (6) ISO 17987 没有低电池规格。使用 ISO 17987 负载时，50 μ s 和 96 μ s 的 t_{BIT} 值包含这些低电池占空比参数
- (7) 对于 WAKE1，选择使用寄存器 8'h12[1:0]；对于 WAKE2，选择寄存器 8'h2B[5:4]；对于 WAKE3，选择寄存器 8'h2B[1:0]
- (8) 取决于具体的设计和特性
- (9) 基于 WAKEx 引脚设置 11b 的电流

6.8 时序要求

在建议运行范围内测得（除非另有说明）

参数		测试条件	最小值	标称值	最大值	单位
电源						
t_{PWRUP}	VSUP 超过 UVSUP 且 VCC1 > UVCC1 后的时间	器件上电后进入重启模式			3.5	ms
t_{VCCSS}	VCC1、VCC2 和 VEXCC 的软启动时间	VCC1、VCC2、VEXCC 从 0V 斜升至稳压值的 90% 的所需时间		0.75	1.25	ms
t_{UVFLTR}	VCC1、VCC2 和 VEXCC 的欠压检测延迟时间		25		50	μ s
$t_{UVCC1PR}$	VCC1 预警告的欠压滤波时间		2		12	μ s
$t_{UVCANFLTR}$	VCAN 的欠压滤波时间		2		10	μ s
t_{OVFLTR}	VCC1、VCC2 和 VEXCC 的过压检测滤波时间		15		50	μ s
$t_{OVFLTRVHSS}$	VHSS 的过压检测滤波时间		4		12	μ s
t_{VSC}	VCC1、VCC2 和 VEXCC 检测延迟时间的接地短路		75	100	125	μ s
t_{VSCLS}	共享负载时 VCC1 和 VEXCC 检测延迟时间的接地短路		75	100	125	μ s
t_{LDOON}	LDO 导通时间，用于确定在上一次未清除的检测后是否存在故障事件	请参阅 图 7-18		4	5	ms
t_{FS_DUR}	失效防护模式退出计时器。该计时器会在进入失效防护模式时启动，器件在计时器到期后退出失效防护模式		250	300	350	ms
模式更改						
$t_{MODE_STBY_NOM_CTRX}$	通过 SPI 写入将 CAN 收发器从关闭状态或支持唤醒状态切换至开启状态或监听状态的状态更改时间，此时 CRXD 引脚镜像 CAN 总线状态				70	μ s
$t_{MODE_STBY_NOM_LTRX}$	通过 SPI 写入将 LIN 收发器从关闭状态或支持唤醒状态切换至开启状态或快速状态的状态更改时间，此时 LRXD 引脚镜像 LIN 总线状态				70	μ s
$t_{MODE_NOM_SLP}$	从 SPI 睡眠命令开始的时间，其中 CAN 和/或 LIN 收发器关闭，RXD 不反映总线状态	请参阅 图 7-19			200	μ s
$t_{MODE_NOM_STBY}$	通过 SPI 写入从正常模式切换至待机模式	请参阅 图 7-20			70	μ s
器件时序						
t_{RSTN_act}	从欠压恢复后的复位延迟（VCC1 $\geq$ UVCC1R 到 nRST 释放）；短持续时间	nRST_PULSE_WIDTH = 0b 请参阅图 7-17	1.5	2	2.5	ms
t_{RSTN_act}	从欠压恢复后的复位延迟（VCC1 $\geq$ UVCC1R 到 nRST 释放）；长持续时间	nRST_PULSE_WIDTH = 1b 请参阅图 7-17	10	15	20	ms

6.8 时序要求 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	标称值	最大值	单位
tNRST_TOG	看门狗错误导致的复位脉冲持续时间；短持续时间	nRST_PULSE_WIDTH = 0b	1.5	2	2.5	ms
	看门狗错误导致的复位脉冲持续时间；长持续时间	nRST_PULSE_WIDTH = 1b	10	15	20	ms
tNRSTIN	在 nRST 引脚上识别到器件复位所需的输入脉冲		75	100	125	μs
tRSTTO	重启计时器。该计时器在 VCC1 < UVCC1F 或 VCC1 > OVCC1R 时启动。当该计时器在 VCC1 恢复之前到期时，器件将进入失效防护模式。(2)	对于 VCC1 = 3.3V，VSUP > UV _{SUP33R} 对于 VCC1 = 5V，VSUP > UV _{SUP5R} 从 nRST 激活测量到 LIMP 激活	3.5	4	4.5	ms
t _{nINT} _TI	使能 nINT_TOG_EN 时的 nINT 输出脉冲宽度。	寄存器 8'h1B[0] = 1b	75	100	125	μs
t _{nINT} _TP	使能 nINT_TOG_EN 时 nINT 脉冲之间的周期	寄存器 8'h1B[0] = 1b	75	100	125	μs
tWK_TIMEOUT	CAN 总线唤醒超时值	请参阅 图 8-17	0.8		2	ms
tWK_FILTER	有效唤醒请求的 CAN 总线滤波器要求	请参阅 图 8-17	0.5		0.95	μs
tWK_FILTER	有效唤醒请求的 CAN 总线滤波器要求	请参阅 图 8-17	0.5		1.8	μs
tWK_CYC	用于循环检测的采样窗口；待机或睡眠模式	寄存器 8'h12[5] = 0b	10	25	35	μs
	用于循环检测的采样窗口；待机或睡眠模式	寄存器 8'h12[5] = 1b	55	70	85	μs
tSILENCE_CAN	总线不活动超时 当总线从显性状态变为隐性状态或反之，计时器会复位并重新启动。		0.6		1.2	s
tLDT	长持续时间计时器 (LDT) 精度	可以使用寄存器 8'h1C[6:3] 编程为不同的值	0.85	1	1.15	
tBias	从显性-隐性-显性序列开始到现在的时间	每个相位 6μs 直至 Vs _{sym} ≥ 0.1。请参阅 图 7-10			250	μs
tSW	要识别状态更改的 SW 引脚滤波时间		130			μs
tINITWD	看门狗的初始长窗口	WD_CONFIG_1 寄存器 8'h13[1:0] = 00b；请参阅图 8-30	127	150	173	ms
	看门狗的初始长窗口	WD_CONFIG_1 寄存器 8'h13[1:0] = 01b；请参阅图 8-30	255	300	345	ms
	看门狗的初始长窗口	WD_CONFIG_1 寄存器 8'h13[1:0] = 10b（默认值）；请参阅图 8-30	510	600	690	ms
	看门狗的初始长窗口	WD_CONFIG_1 寄存器 8'h13[1:0] = 11b；请参阅图 8-30	850	1000	1150	ms
tWD	窗口和问答看门狗计时精度(2)	使能窗口看门狗或 Q&A 看门狗。PWM 计时器具有相同的精度	0.9	1	1.1	
tWD-TO	超时 WD、Timer1、Timer2 计时器精度(2)	超时 WD、循环唤醒和循环检测唤醒相关计时器	0.85	1	1.15	
tCTXD.DTO	显性超时(1)	R _L = 60 Ω，C _L = 开路	1		5	ms
tLTXD.DTO	LIN 显性状态超时		20	45	80	ms
tTOGGLE	在 WUP 之后进行编程时的 RXD 引脚切换时序	请参阅 图 8-17	5	10	15	μs
tTSD_SBC	TSD_SBC 清除 TSDR 阈值后，SBC 处于失效防护模式的持续时间		0.8	1	1.2	s

6.8 时序要求 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	标称值	最大值	单位
F _{OSC-1M}	1MHz 时钟频率		0.936	1.04	1.14	MHz
F _{OSC-10k}	10kHz 时钟频率		8.8	10.4	12	kHz

(1) 一旦 CTXD 处于显性状态的持续时间超过 CTXD 显性超时 (t_{CTXD_DTO}) 值, t_{CTXD_DTO} 便会立即禁用收发器的驱动器, 从而释放 CAN 总线线路以进入隐性状态, 防止因本地故障而将总线锁定为显性状态。驱动器只有在 CTXD 返回高电平 (隐性状态) 后才能发送显性信号。尽管这样可防止 CAN 总线出现本地故障, 以免将总线锁定在显性状态, 但会限制可能的最小数据速率。CAN 协议允许 (CTXD 上) 在最差情况下最多可有 11 个连续显性位, 其中 5 个连续显性位后面紧接一个错误帧。该条件与 t_{CTXD_DTO} 最小值一同限制了最小比特率。最小比特率的计算公式如下: 最小比特率 = 11/t_{CTXD_DTO} = 11 位/1.2ms = 9.2kbps。

(2) 取决于具体的设计和特性

6.9 开关特性

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
驱动器和接收器特性 (CAN FD) TCAN294xx 型号						
t _{prop(TxD-busrec)}	传播延迟时间, CTXD 高电平到驱动器隐性	典型条件: R _L = 60 Ω, C _L = 100pF, R _{CM} = 开路; 请参阅图 7-4		55	90	ns
t _{prop(TxD-busdom)}	传播延迟时间, CTXD 低电平到驱动器显性			46	90	ns
t _{sk(p)}	脉冲偏斜 (t _{pHR} - t _{pLD})			6	25	ns
t _{R/F}	差动输出信号上升时间:		10	48	85	ns
t _{prop(busrec-RXD)}	传播延迟时间, 总线隐性输入到 CRXD 高电平输出	典型条件: CANL = 1.5V, CANH = 3.5V, 请参阅图 7-5		84	115	ns
t _{prop(busdom-RXD)}	传播延迟时间, 总线显性输入到 RXD 低电平输出			55	110	ns
t _{LOOP}	环路延迟 ⁽¹⁾	典型条件: R _L = 60 Ω, C _L = 100pF, C _{CRXD} = 15pF, 4.5V ≤ V _{CAN} ≤ 5.5V, V _{CC1} ± 2%, CAN_SLOPE_CTRL_EN 8'h0E[7] = 0b			215	ns
驱动器和接收器特性 (CAN FD SIC) TCAN295xx 型号						
t _{prop(TxD-busrec)}	传播延迟时间, 低电平到高电平的 TXD 边沿到驱动器隐性状态 (显性状态到隐性状态)	典型条件: 45 Ω ≤ R _L ≤ 65 Ω, C _L = 100pF, R _{CM} = 开路; 请参阅图 7-4		55	80	ns
t _{prop(TxD-busdom)}	传播延迟时间, 高电平到低电平的 TXD 边沿到驱动器显性状态 (隐性状态到显性状态)	典型条件: 45 Ω ≤ R _L ≤ 65 Ω, C _L = 100pF, R _{CM} = 开路; 请参阅图 7-4		55	80	ns
t _{sk(p)}	脉冲偏斜 (t _{pHR} - t _{pLD})	典型条件: 45 Ω ≤ R _L ≤ 65 Ω, C _L = 100pF, R _{CM} = 开路; 请参阅图 7-4		15	25	ns
t _R	差动输出信号上升时间:	典型条件: 45 Ω ≤ R _L ≤ 65 Ω, C _L = 100pF, R _{CM} = 开路; 请参阅图 7-4		40	60	ns
t _F	差动输出信号下降时间:	典型条件: 45 Ω ≤ R _L ≤ 65 Ω, C _L = 100pF, R _{CM} = 开路; 请参阅图 7-4		30	55	ns
t _{prop(busrec-RXD)}	传播延迟时间, 总线隐性输入到 RXD 高电平输出 (显性状态到隐性状态)	C _{CRXD} = 15pF; CANL = 1.5V, CANH = 3.5V; 请参阅图 7-5		65	110	ns
t _{prop(busdom-RXD)}	传播延迟时间, 总线显性输入到 RXD 低电平输出 (隐性状态到显性状态)	C _{CRXD} = 15pF; CANL = 1.5V, CANH = 3.5V; 请参阅图 7-5		60	110	ns
t _{LOOP}	环路延迟 ⁽¹⁾	典型条件: 45 Ω ≤ R _L ≤ 65 Ω, C _L = 100pF, C _{CRXD} = 15pF, 4.5V ≤ V _{CAN} ≤ 5.5V, V _{CC1} ± 2%, 请参阅图 7-6			190	ns

6.9 开关特性 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
CAN FD 特性 (TCAN294xx 型号)						
t _{Δ Bit(Bus)2M}	在 2Mbps 下传输的隐性位宽差异, 适用于比特率高于 1Mbps (最高 2Mbps) 的情况 ⁽³⁾	典型条件: R _L = 60 Ω , C _L = 100pF , C _{CRXD} = 15pF; 请参阅图 7-6	-65		30	ns
t _{Δ Bit(Bus)5M}	在 5Mbps 下传输的隐性位宽差异, 适用于比特率高于 2Mbps (最高 5Mbps) 的情况 ⁽³⁾	典型条件: R _L = 60 Ω , C _L = 100pF , C _{CRXD} = 15pF; 请参阅图 7-6	-40		10	ns
t _{Δ Bit(Bus)8M}	在 5Mbps 下传输的隐性位宽差异, 适用于比特率高于 5Mbps (最高 8Mbps) 的情况 ⁽³⁾	典型条件: R _L = 60 Ω , C _L = 100pF , C _{CRXD} = 15pF; 请参阅图 7-6	-40		10	ns
t _{Δ Bit(RXD)2M}	在 2Mbps 下接收的隐性位宽差异 ⁽⁴⁾	典型条件: R _L = 60 Ω , C _L = 100pF , C _{CRXD} = 15pF; 请参阅图 7-6	-100		50	ns
t _{Δ Bit(RXD)5M}	在 5Mbps 下接收的隐性位宽差异 ⁽⁴⁾	典型条件: R _L = 60 Ω , C _L = 100pF , C _{CRXD} = 15pF; 请参阅图 7-6	-80		20	ns
t _{Δ REC}	2Mbps 时的接收器时序对称性, 适用于比特率高于 1Mbps (最高 2Mbps) 的情况	典型条件: R _L = 60 Ω , C _L = 100pF , C _{CRXD} = 15pF	-60	-11	35	ns
	5Mbps 时的接收器时序对称性, 适用于比特率高于 2Mbps (最高 5Mbps) 的情况		-30		10	ns
CAN FD SIC 特性 (TCAN295xx)						
t _{PAS_REC_START}	被动隐性阶段的信号增强开始时间	从 TXD 上升沿 (斜率 < 5ns, 50% 阈值) 开始测量, 持续到信号改善阶段结束; R _{DIFF_PAS_REC} ≥ R _{DIFF_ACT_REC} 最小值; R _{SE_CANH/L} ≥ R _{SE_SIC_REC} 最小值			530	ns
t _{ACT_REC_START}	主动信号改善阶段的开始时间	在 50% 阈值且斜率 < 5ns 时从 TXD 上升沿开始测量,			120	ns
t _{ACT_REC_END}	主动信号改善阶段的结束时间	在 50% 阈值且斜率 < 5ns 时从 TXD 上升沿开始测量,	355			ns
t _{Δ Bit(Bus)}	传输的隐性位宽差异	典型条件: 45 Ω ≤ R _L ≤ 65 Ω , C _L = 100pF , C _{CRXD} = 15pF ; t _{Δ Bit(Bus)} = t _{Bit(Bus)} - t _{Bit(TXD)} 请参阅图 7-6	-10		10	ns
t _{Δ Bit(RXD)}	在 5Mbps 下接收的隐性位宽差异 ⁽⁵⁾	典型条件: 45 Ω ≤ R _L ≤ 65 Ω , C _L = 100pF , C _{CRXD} = 15pF ; t _{Δ Bit(RXD)} = t _{Bit(RXD)} - t _{Bit(TXD)} 请参阅图 7-6	-30		20	ns
t _{Δ REC}	接收器时序对称性差异 ⁽²⁾	典型条件: 45 Ω ≤ R _L ≤ 65 Ω , C _L = 100pF , C _{CRXD} = 15pF , t _{Δ REC} = t _{Bit(RXD)} - t _{Bit(Bus)} , 请参阅图 7-6	-20		15	ns
LIN 开关特性 (具有 LIN 的器件型号)						
t _{rx_pdr} t _{rx_pdf}	接收器上升/下降传播延迟时间 (ISO/DIS 17987 参数 31)	R _{LRXD} = 2.4kΩ , C _{RXD} = 20pF (请参阅图 7-14)			6	μs
t _{rs_sym}	接收器传播对称性延迟时间 接收器上升传播延迟时间 (ISO/DIS 17987 参数 32)	上升沿与下降沿的相对关系, (t _{rx_sym} = t _{rx_pdf} - t _{rx_pdr}) , R _{RXD} = 2.4kΩ , C _{LRXD} = 20pF (图 7-14)	-2		2	μs
t _{LINBUS}	LIN 唤醒时间 (LIN 总线上用于唤醒的最短显性时间)	请参阅 图 8-20	25	100	150	μs

6.9 开关特性 (续)

在建议运行范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{CLEAR}	在 LIN 总线出现卡滞显性故障时清除错误唤醒预防逻辑所需的时间 (LIN 总线清除总线卡滞显性故障的隐性时间)	请参阅 图 8-45	10		60	μs
LIN 快速模式 (具有 LIN 的器件型号)						
DR	数据速率	$5.5\text{V} \leq \text{VSUP} \leq 18\text{V}$, $R_{\text{LIN}} = 500\ \Omega$ 且 $C_{\text{LIN}(\text{bus})} = 600\text{pF}$			200	kbps
$t_{\text{rx_pdr}}$ $t_{\text{rx_pdf}}$	接收器上升/下降传播延迟时间 (ISO/DIS 17987 参数 31)	$R_{\text{LRXD}} = 2.4\text{k}\Omega$, $C_{\text{LRXD}} = 20\text{pF}$ (请参阅 图 7-14)			5	μs
$t_{\text{txr/f}}$	LIN 发送器上升和下降时间	$5.5\text{V} \leq \text{VSUP} \leq 18\text{V}$, $R_{\text{LIN}} = 500\ \Omega$ 且 $C_{\text{LIN}(\text{bus})} = 600\text{pF}$			1.5	μs
SPI 开关特性						
f_{SCK}	SCK, SPI 时钟频率 (2)	正常模式和待机模式、睡眠模式 — 如果存在 VCC1, 且如果存在寄存器 BYTE_CNT, 则 09h[3]=1b (双字节模式)			2	MHz
f_{SCK}	SCK, SPI 时钟频率 (2)	正常模式和待机模式、睡眠模式 - 如果存在 VCC1, 且如果存在寄存器 BYTE_CNT, 则 09h[3]=0b (单字节模式)			4	MHz
t_{SCK}	SCK, SPI 时钟周期 (2)	正常模式和待机模式, 请参阅 图 7-16 如果存在寄存器 BYTE_CNT, 则 09h[3] = 0b (单字节模式)	250			ns
t_{SCK}	SCK, SPI 时钟周期 (2)		500			ns
t_{SCKR}	SCK 上升时间 (2)				40	ns
t_{SCKF}	SCK 下降时间 (2)				40	ns
t_{SCKH}	SCK, SPI 时钟高电平 (2)		250			ns
t_{SCKH}	SCK, SPI 时钟高电平 (2)		125			ns
t_{SCKL}	SCK, SPI 时钟低电平 (2)		250			ns
t_{SCKL}	SCK, SPI 时钟低电平 (2)		125			ns
t_{nCSS}	nCS 芯片选择建立时间 (2)		100			ns
t_{nCSH}	nCS 芯片选择保持时间 (2)		100			ns
t_{nCSD}	nCS 芯片选择禁用时间, 单字节模式或双字节模式, $f_{\text{SCK}} \leq 2\text{MHz}$ (2)	正常模式和待机模式 $f_{\text{SCK}} \leq 2\text{MHz}$ 的单字节模式或双字节模式, 请参阅 图 7-16	50			ns
t_{nCSD}	nCS 芯片选择禁用时间, 双字节模式, $f_{\text{SCK}} > 2\text{MHz}$ (2)	正常模式和待机模式; $f_{\text{SCK}} > 2\text{MHz}$ 的双字节模式。请参阅 图 7-16	2			μs
t_{SISU}	数据输入建立时间 (2)	正常模式和待机模式; 请参阅 图 7-16	50			ns
t_{SIH}	数据输入保持时间 (2)		50			ns
t_{SOV}	数据输出有效 (2)				80	ns
t_{RSO}	SO 上升时间 (2)				40	ns
t_{FSO}	SO 下降时间 (2)				40	ns

(1) 从 TXD 输入上的信号边沿到 RXD 输出上极性相同的下一个信号边沿的时间, 将考虑两个信号边沿的最大延迟。

(2) 根据设计指定

(3) $t_{\Delta \text{Bit}(\text{Bus})} = t_{\text{Bit}(\text{Bus})} - t_{\text{Bit}(\text{TXD})}$ (4) $t_{\Delta \text{Bit}(\text{RXD})} = t_{\text{Bit}(\text{RXD})} - t_{\text{Bit}(\text{TXD})}$

(5) 对于双字节 SPI 读取和写入, SPI_CONFIG 寄存器 8'h09[3] = 1b, 最大 SPI 时钟为 2MHz, 此处显示的是单字节读取和写入。

7 参数测量信息

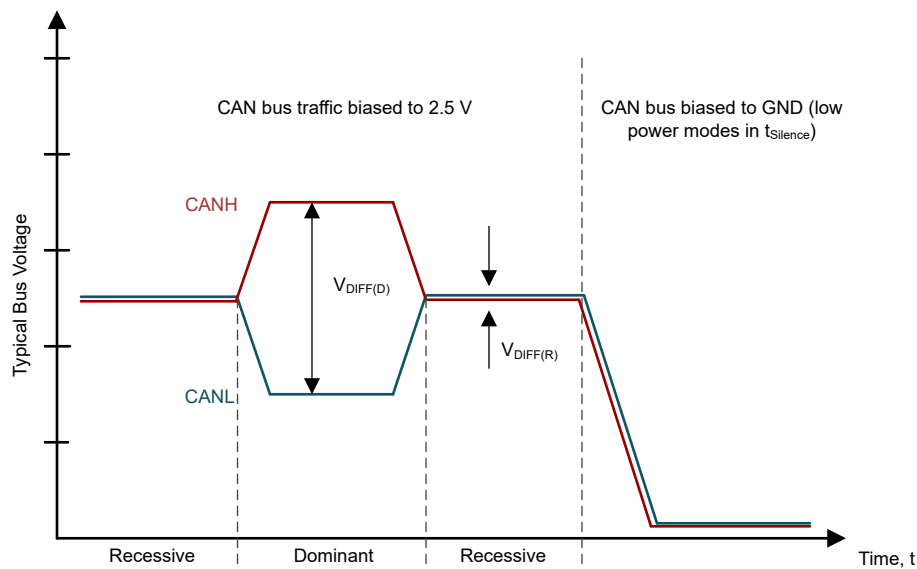
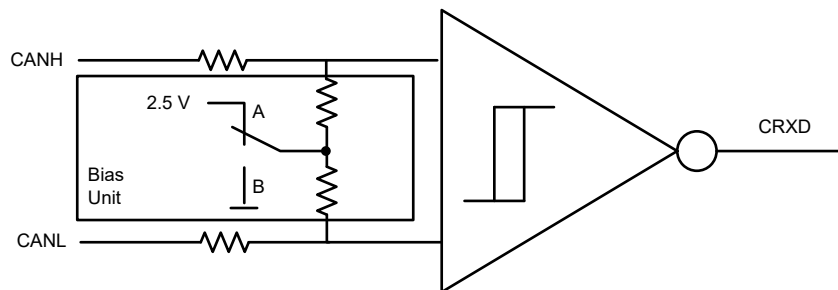


图 7-1. 总线状态 (物理位表示)



备注

A : 正常模式、监听模式

B : 待机和睡眠模式 (低功耗)

图 7-2. 简化的隐性共模偏置单元和接收器

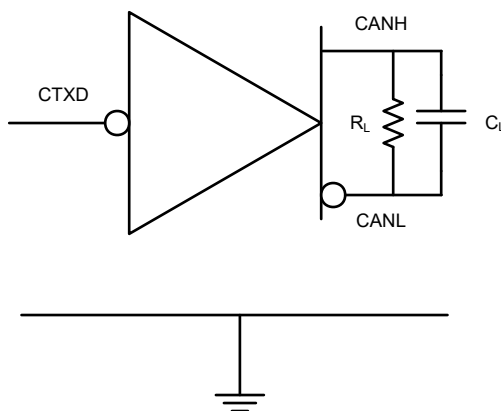


图 7-3. 电源测试电路

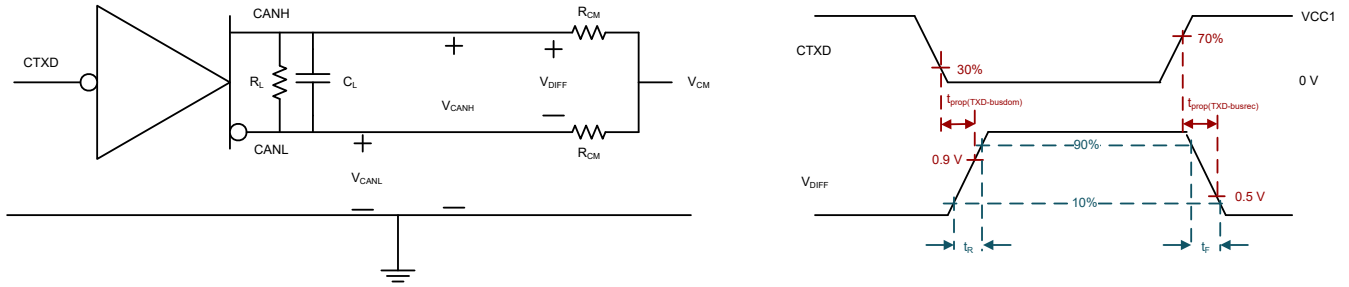


图 7-4. 驱动器测试电路与测量

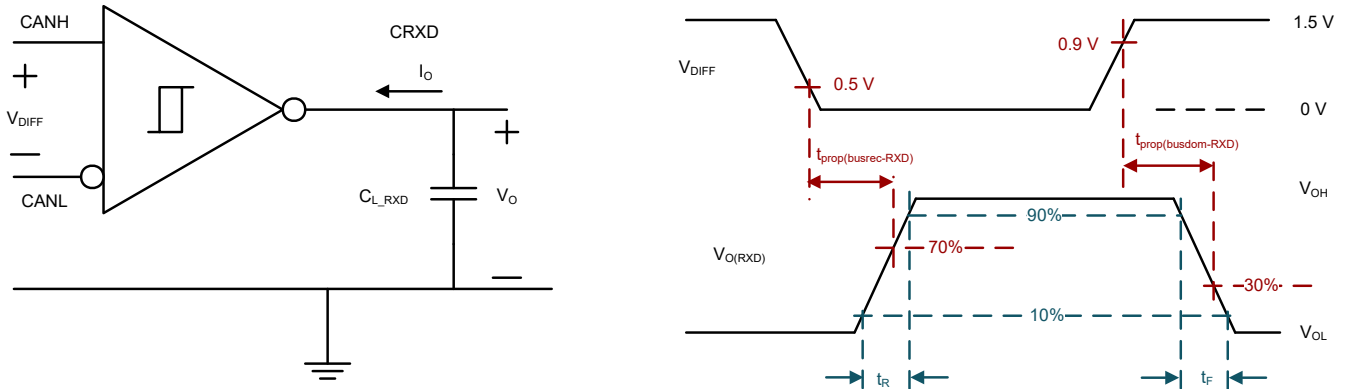


图 7-5. 接收器测试电路与测量

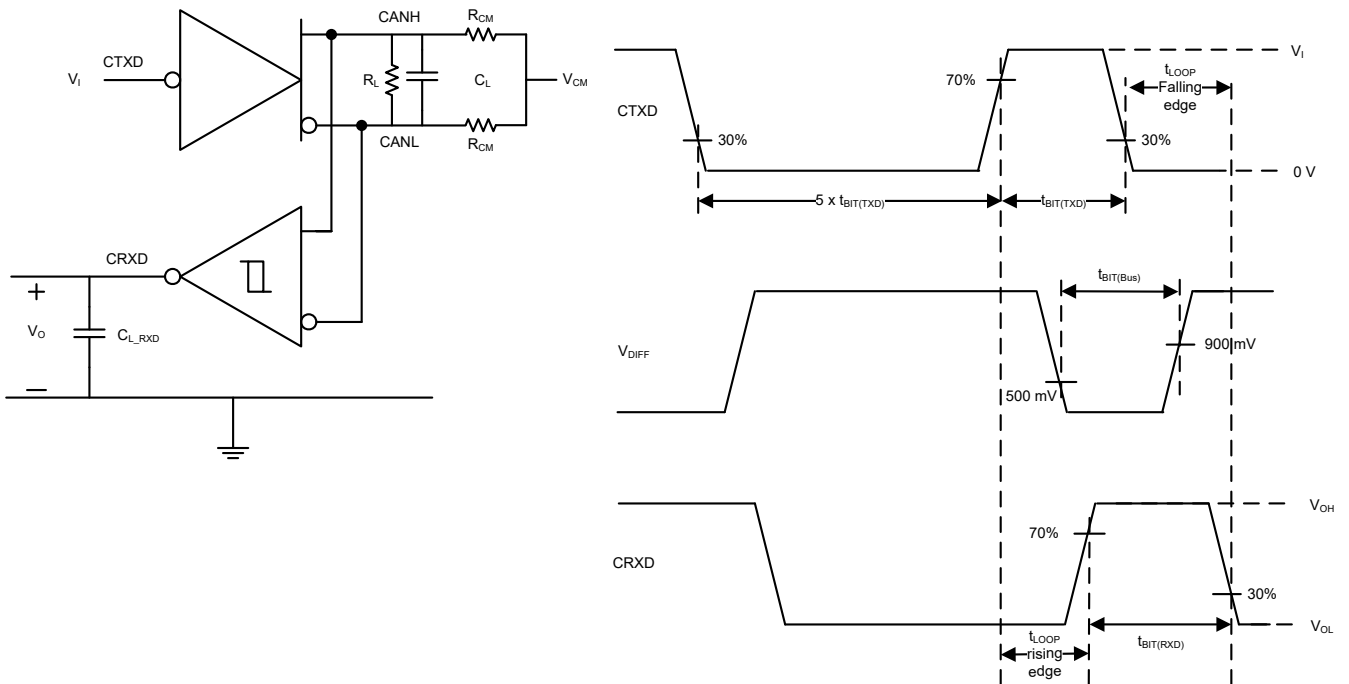


图 7-6. 发送器和接收器时序行为测试电路和测量

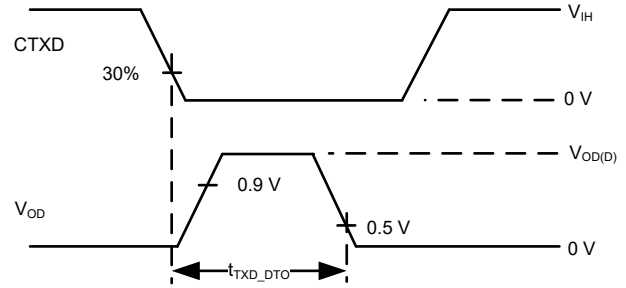
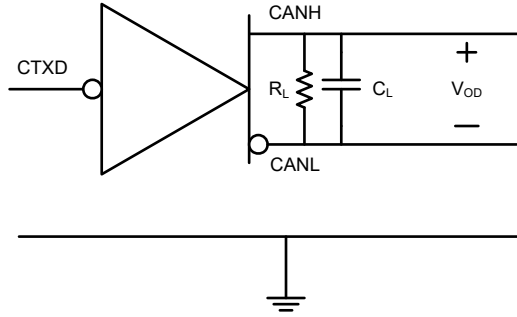


图 7-7. TXD 显性超时测试电路与测量

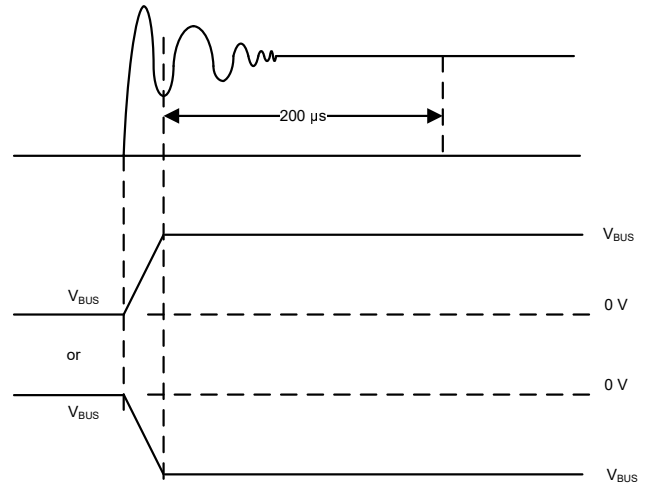
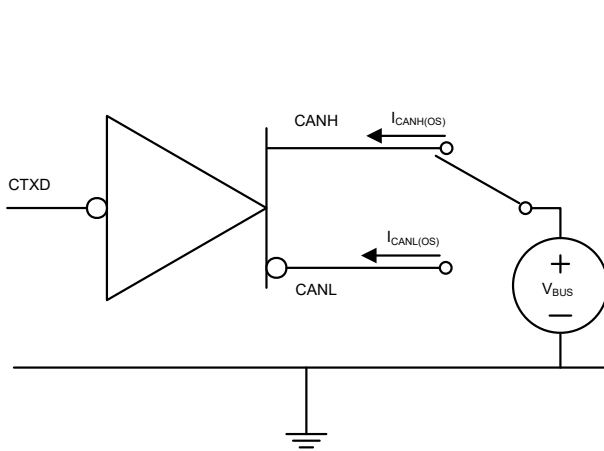


图 7-8. 驱动器短路电流测试与测量

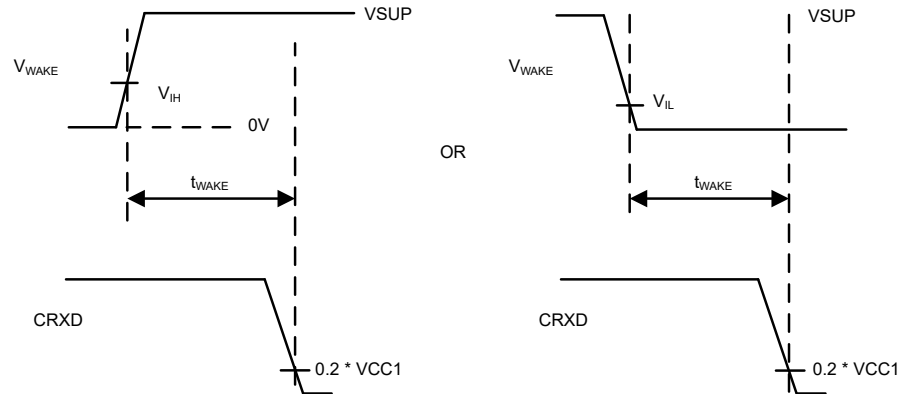
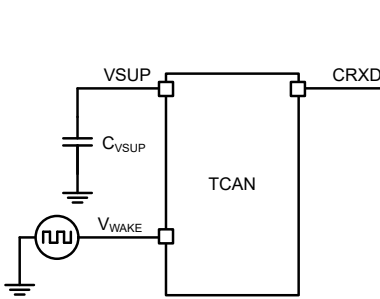


图 7-9. 监控 RXD 输出时的 t_{WAKE}

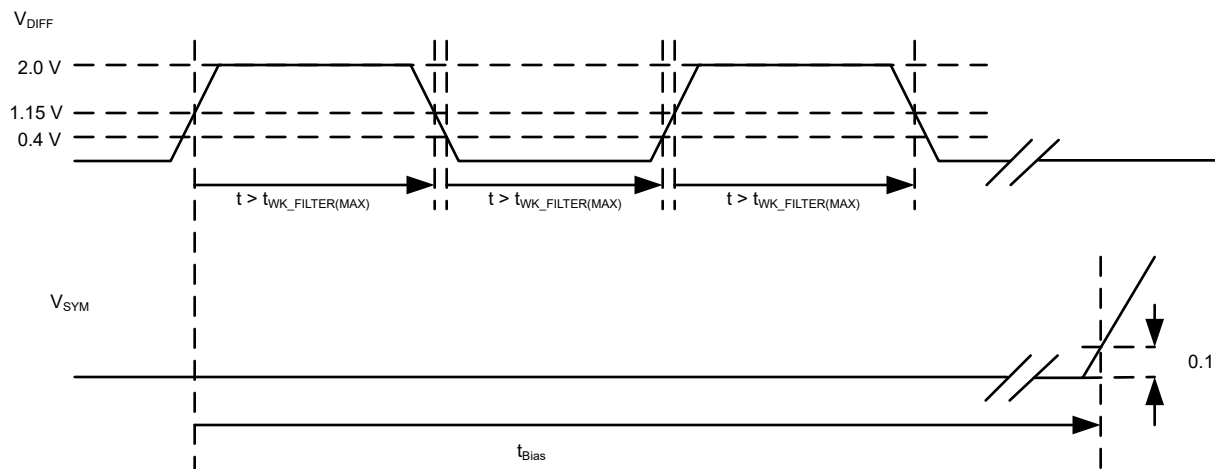


图 7-10. 偏置反应时间测量的测试信号定义

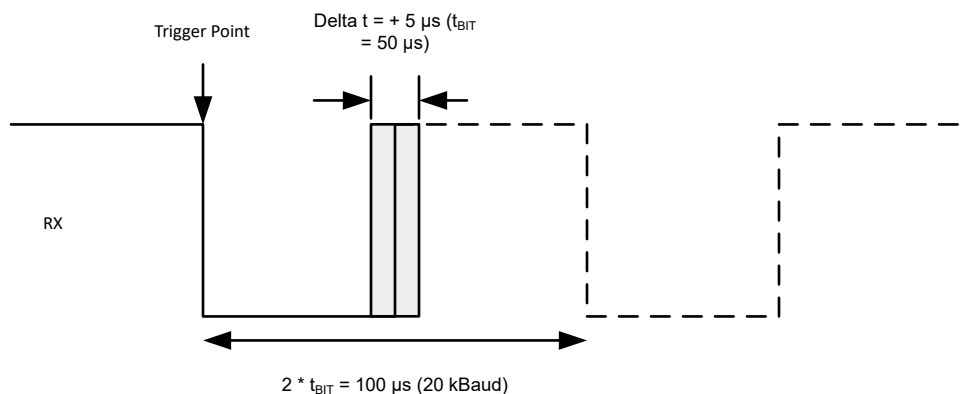


图 7-11. LIN RX 响应：工作电压范围

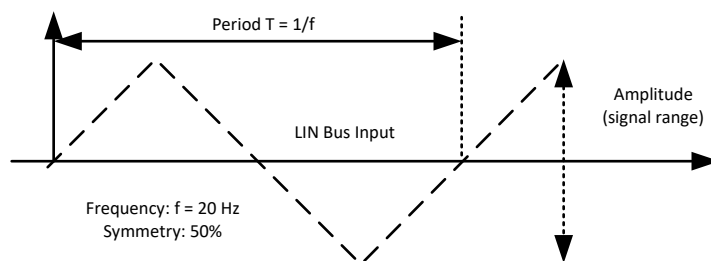


图 7-12. LIN 总线输入信号

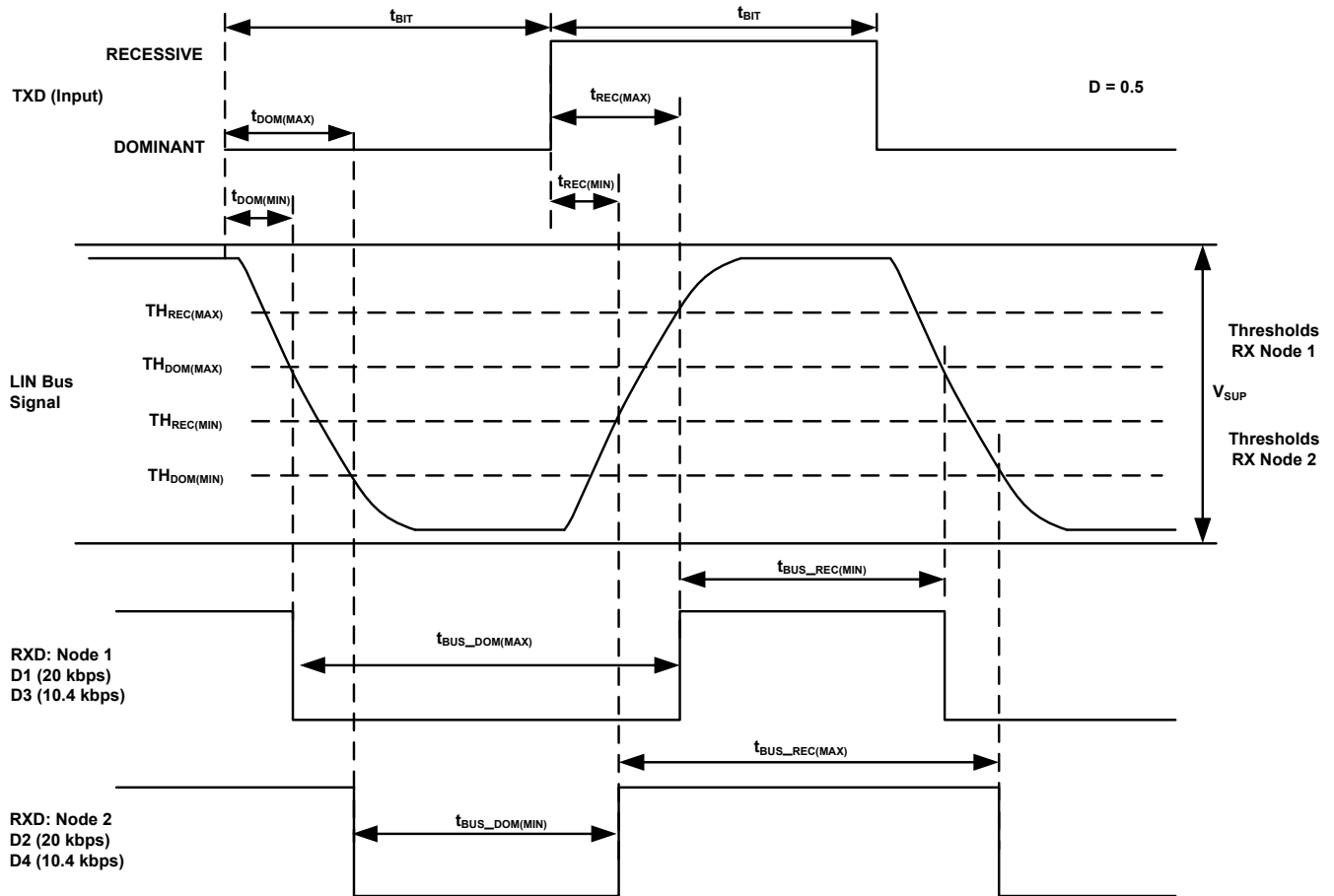


图 7-13. LIN 总线时序的定义

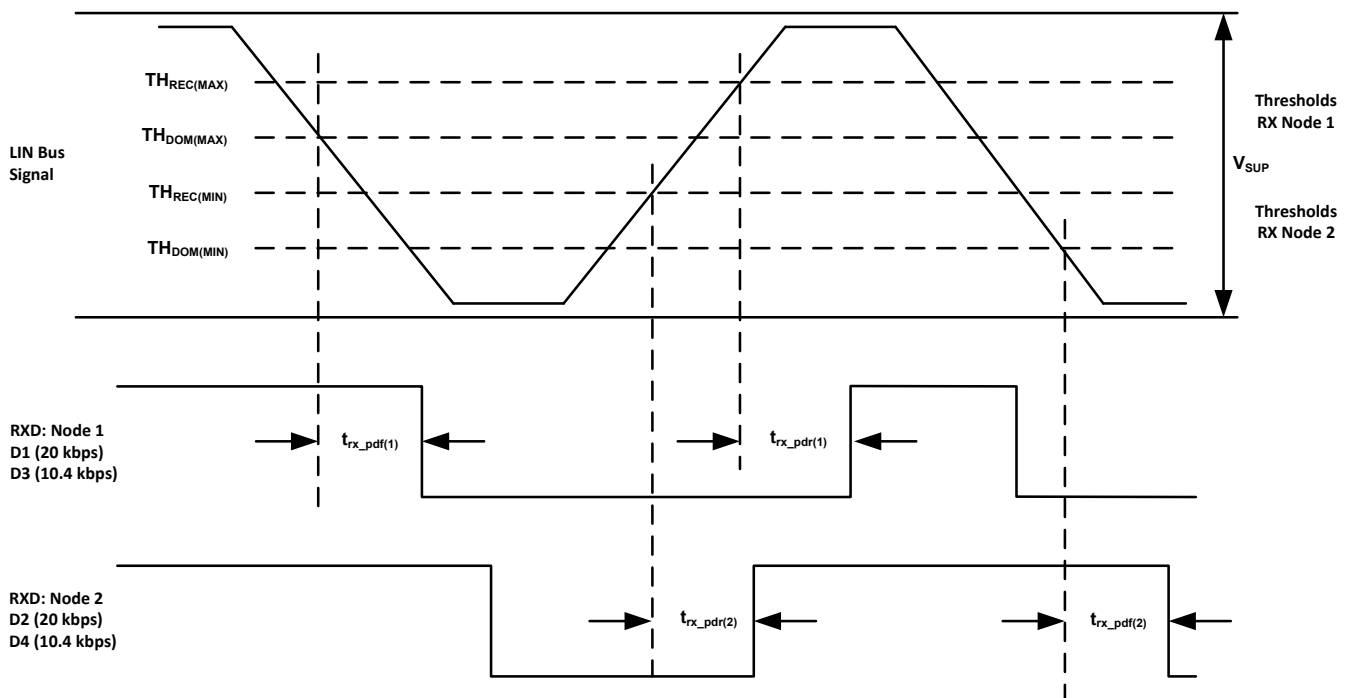


图 7-14. LIN 传播延迟

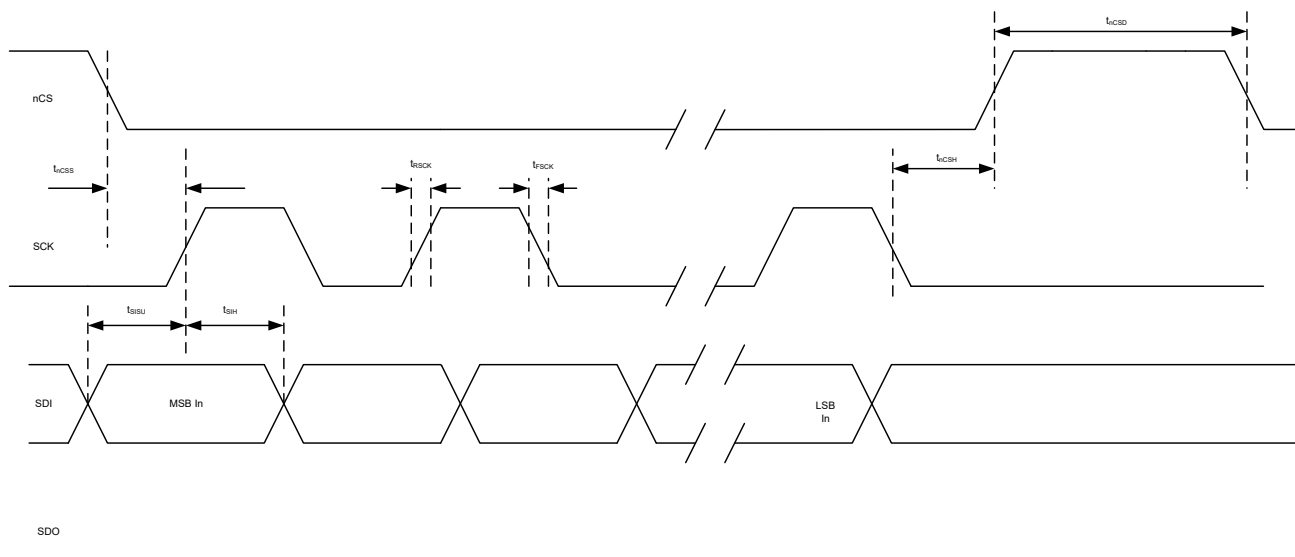


图 7-15. SPI AC 特征写入

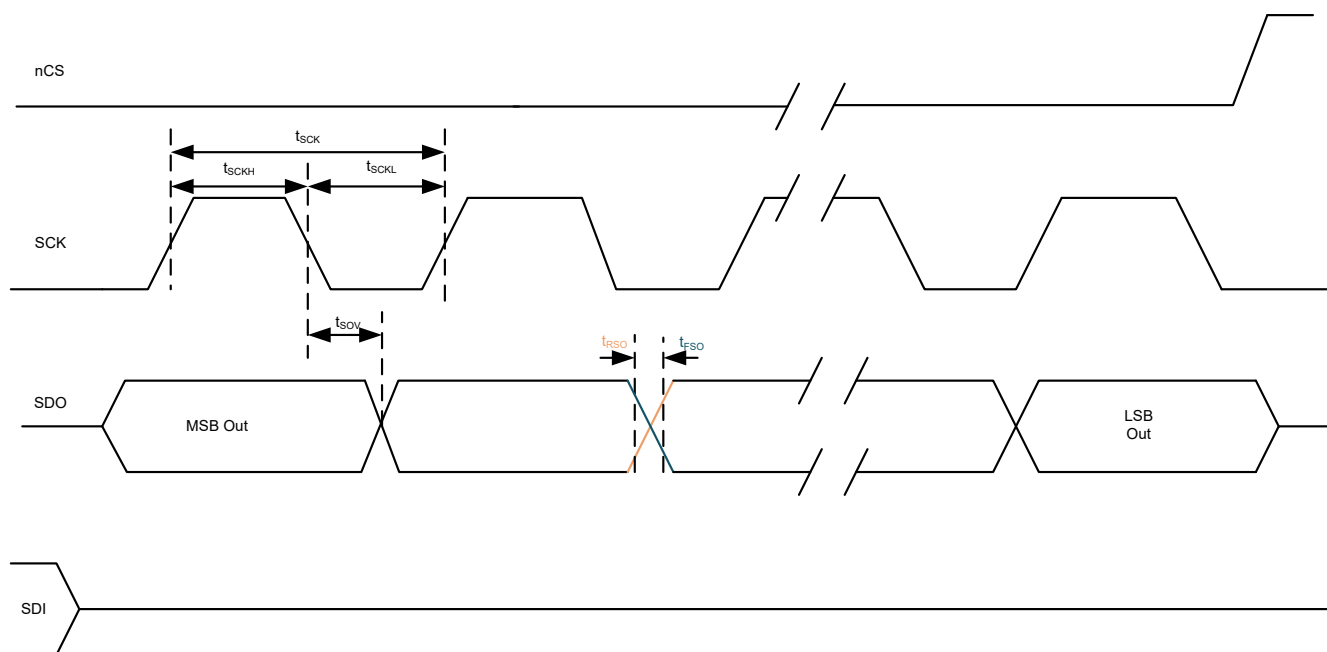


图 7-16. SPI AC 特征读取

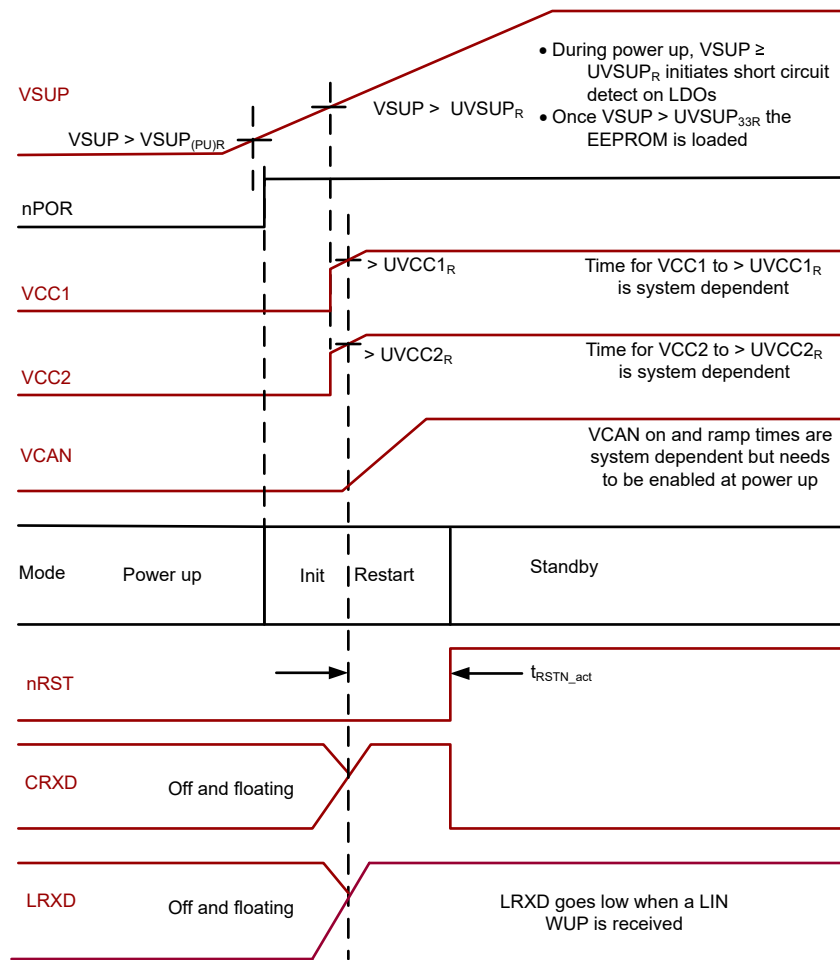


图 7-17. 上电时序

备注

初始加电时，VEXCC 将不会开启，因为它在出厂时未经过相应编程。

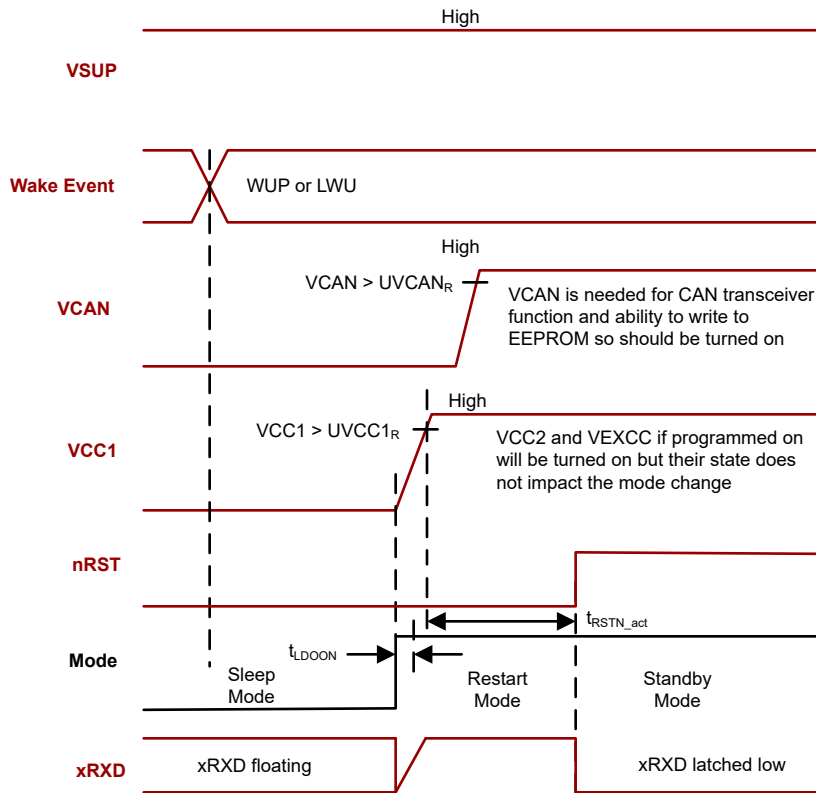


图 7-18. 睡眠到重启机时序

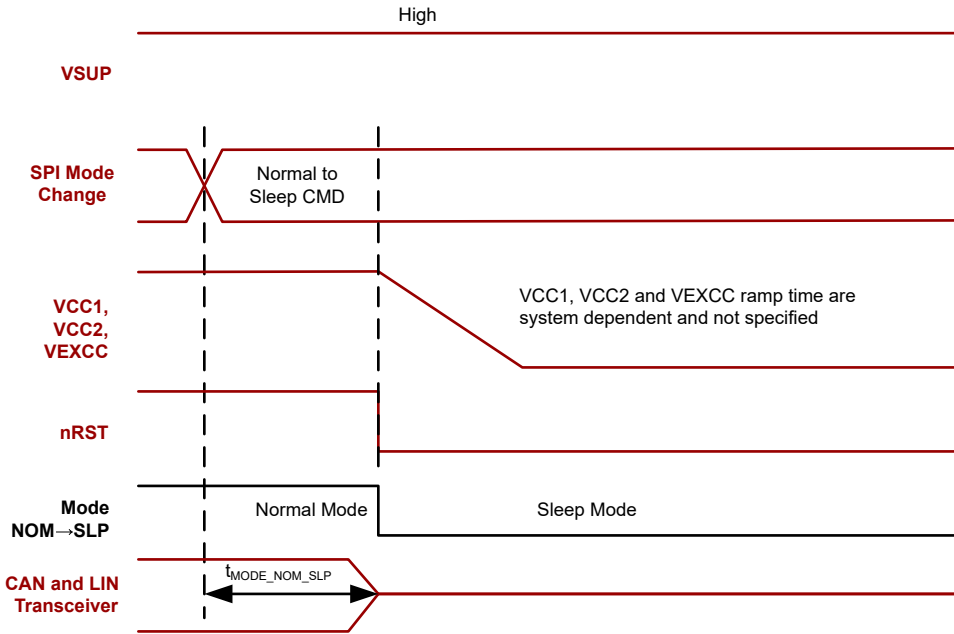


图 7-19. 正常到睡眠时序

备注

CAN 和 LIN 收发器可独立控制。所示时序图展示的收发器配置为根据模式更改状态。

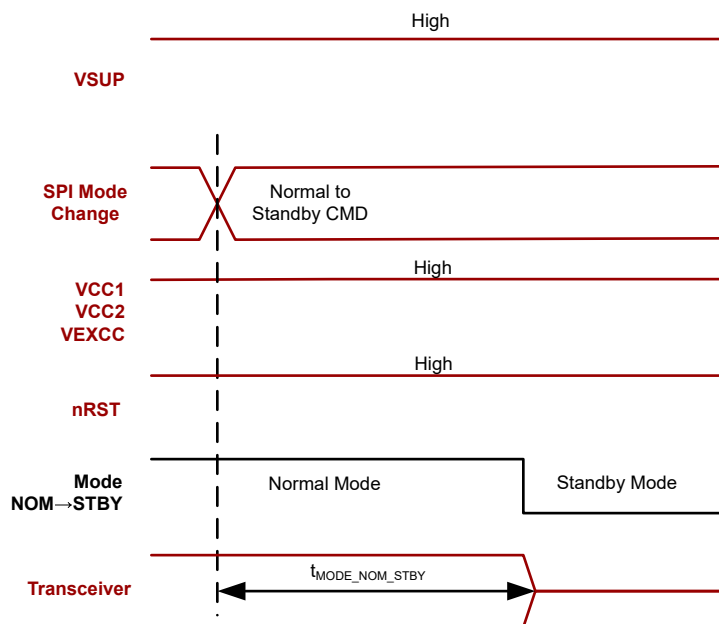


图 7-20. 正常到待机时序

备注

CAN 和 LIN 收发器可独立控制。所示时序图展示的收发器配置为根据模式更改状态。

备注

红色信号是 TCAN29xx-Q1 的输入或输出，黑色信号是 TCAN29xx-Q1 的内部信号。适用于数据表中红色和黑色的任何时序图。

8 详细说明

8.1 概述

TCAN29xx-Q1 是集成了 CAN FD 收发器的系统基础芯片 (SBC) 系列。CAN FD 收发器支持高达 5Mbps 的数据速率，符合高速 CAN 物理层标准：ISO 11898-2:2024。TCAN2957-Q1 集成了一个 LIN 收发器，当斜率控制被禁用并编程为快速模式时，该收发器支持高达 200kbps 的数据速率。LIN 收发器物理层收发器符合 LIN 2.2A 和 ISO/DIS 17987 - 4 以及 SAE J2602 标准。这些数据速率支持线路末端编程。这些器件还可以通过使用实现 ISO 11898-2:2024 唤醒模式 (WUP) 的 CAN 总线进行远程唤醒。TCAN29xx-Q1 支持基于 VCC1 电压的 3.3V 和 5V 处理器。该器件具有串行外设接口 (SPI)，可连接到本地微处理器进行配置。TCAN29xx-Q1 提供了软件开发引脚，可帮助实施者进行开发。在此模式下，看门狗仍处于运行状态，但仅设置标志。

TCAN29xx-Q1 器件系列根据所选的可订购器件型号提供具有 3.3V 或 5V 输出的 VCC1。这些器件具有单独的 5V LDO，VCC2。能够控制外部 PNP 功率晶体管，以支持在 VEXCC 引脚输出 1.8V、2.5V、3.3V 或 5V 的电压。VEXCC 输出受到电池短路保护。CAN FD 收发器的 VCAN 引脚需要 5V 输入电源。

8.2 功能方框图

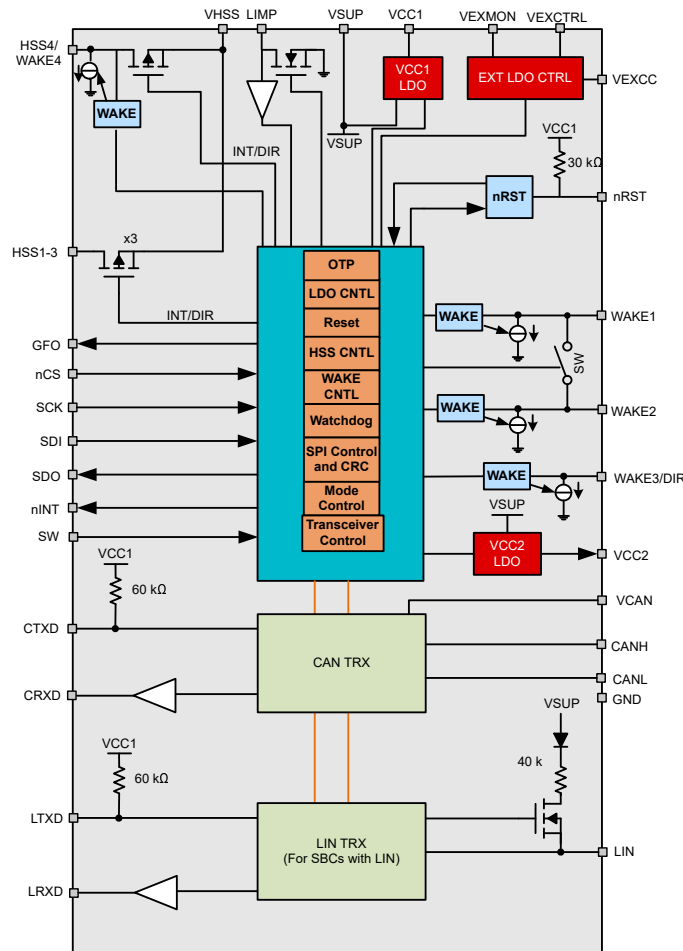


图 8-1. TCAN29xx 功能框图

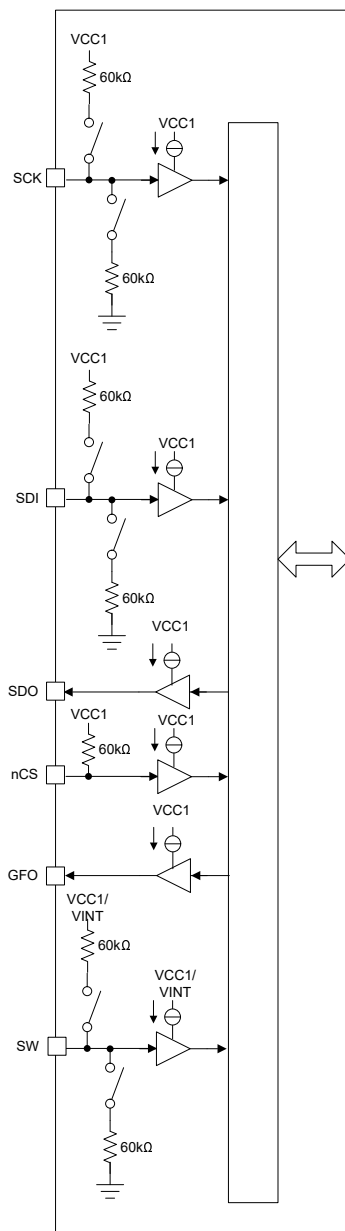


图 8-2. 数字输入和输出方框图

8.3 特性说明

8.3.1 VCC1 稳压器

VCC1 输出引脚提供 3.3V 或 5V，负载电流高达 $ICC1_{LIM}$ 。VCC1 引脚能够灌入电流 $ICC1_{SINK}$ （具体取决于寄存器 VCC1_SINK 在 8'h0D[3] 处的设置）并在 VCC1 开启时处于活动状态。有关该引脚上的外部电容要求，请参阅表 10-1。VCC1 上有三个监控器：欠压 (UVCC1)、过压 (OVCC1) 和接地短路 (VCC1_{SC})。当与 VEXCC 共享负载时，两者都使用 VCC1 故障监控器。VCC1 是主 LDO 输出，用于设置数字 IO 电压电平。VCC1 上的任何故障都会导致状态变化。

8.3.2 VCC2 稳压器

VCC2 引脚提供 5V 输出以及高达 100mA 的负载电流。有关该引脚上的外部电容要求，请参阅表 10-1。在可能发生电池短路的情况下，不得将 VCC2 从电路板上取下。VCC2 上有三个监控器：欠压 (UVCC2)、过压

(OVCC2) 和接地短路 (VCC2_{SC})。当检测到这些故障时，会提供中断并且可能会也可能不会关闭 LDO。不会发生模式更改。当 VCC2 开启且未处于故障状态时，寄存器 8'h4F[2] 的 VCC2_STATUS 设置为 1b。

8.3.3 VEXCC 稳压器

可以使用外部 PNP 提供 VEXCC 输出，以降低器件中的内部功耗。

- VEXCC 输出可以支持 1.8V、2.5V、3.3V 和 5V 输出电压和高达 350mA 的电流。
- 可以使用 SPI 寄存器 8'h0D[2:0] 选择电压，电压默认为 1.8V。
- VEXCC 默认关闭，直到配置了寄存器 8'h0D[5:4] 后才会开启
- VEXCC 可配置为独立稳压器，或与 VCC1 构成负载共享模式
- 通过外部检测电阻器 Rshunt 提供电流限制功能
- VEXCC 上有三个监测器：欠压 (UVEXCC)、过压 (OVEXCC) 和接地短路 (VEXCC_{SC})
- 稳压状态也通过寄存器 8'h4F[3] VEXCC_STATUS 进行报告

分流电阻器 Rshunt 设置 PNP FET 的电流限制。必须根据应用的电流限制要求选择 Rshunt 的值。该电阻器的值由 VSHUNTH 阈值除以所需的电流限制来确定，即 $VSHUNTH/I_{VEXCC-LIM}$ ，其中 $I_{VEXCC-LIM}$ 是所需的电流限制值。

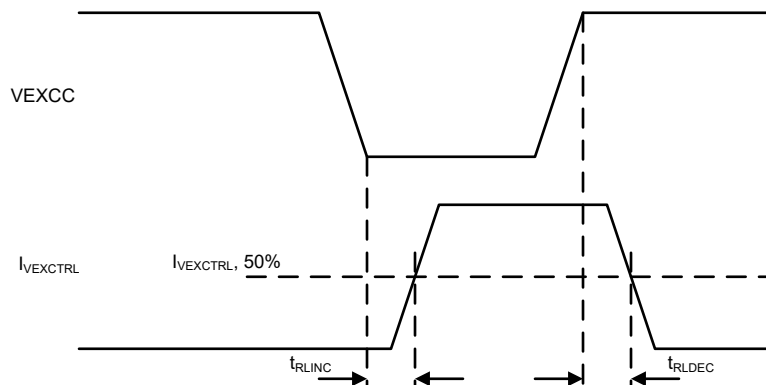


图 8-3. VEXCC 与 $I_{VEXCTRL}$ 时序图

备注

- 外部 PNP 晶体管的功率处理能力是特定于应用的，因此必须根据所选 PNP 器件以及 PCB 属性进行设计以防止热损坏，因为 SBC 无法确保外部 PNP 晶体管的热保护。
- 为了限制通过外部 PNP 晶体管的电流，一定要使用 Rshunt 将 VEXMON 引脚连接到和器件 VSUP 引脚连接的同一电源轨，如图 8-3 所示。
- 如果外部 PNP 集电极连接到不同的电压轨，则该器件无法提供电流限制能力。为了避免出现问题，必须使用 SBC_CONFIG 寄存器 8'h0C[6] VEXCC_ILIM_DIS = 1b 来禁用电流限制。禁用电流限制不会禁用过压、欠压或短路检测。

8.3.3.1 独立配置中的 VEXCC

当用作独立配置时，请参阅图 8-4。VEXCC 可用于为板外负载供电，例如传感器。

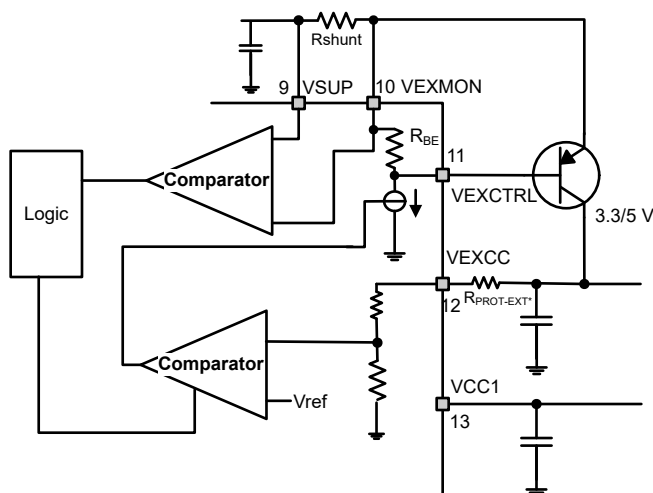


图 8-4. 独立外部 PNP 示例

备注

当 VEXCC 用于为 ECU 外部的负载供电时，建议使用串联电阻 $R_{\text{PROT-EXT}}$ 以防止接地漂移并确保 EMC 稳健性

8.3.3.2 VEXCC 与 VCC1 负载共享配置

当配置为与 VCC1 共享负载时，VEXCC 和 VCC1 之间的电流比由寄存器 0x1F 中的 VEXCC_VCC1_LOAD_RATIO 位设置决定。当 VEXCC 配置为负载共享时，VEXCC 必须连接到 VCC1 - 否则，VCC1 不会启动，并且由于 VCC1 未上升到 VCC1SC 阈值（短路阈值）以上，器件会进入失效防护模式。

TCAN29xx-Q1 出厂时未编程为与 VCC1 进行 VEXCC 负载共享。可通过以下步骤序列对器件进行编程以实现负载共享：

1. 在 VCC1 短接至电路板上的 VEXCC 时为器件上电；器件上电并进入待机模式
2. 将 VEXCC 电压配置寄存器 8'h0D[2:0] 设置为正确的电压设置。该设置必须与 VCC1 设置相同（仅限 3.3V 或 5V）
3. 等待 5ms 让输出稳定，读取 8'h4F[3] 的 VEXCC_STATUS 以确认 VEXCC 处于稳压状态
4. 通过寄存器 8'h0D[2:0] = 100b 启用 VEXCC 的负载共享
5. 将忽略 VEXT_CFG 设置，VEXCC 在待机和正常模式下保持开启，在睡眠和失效防护模式下关闭。

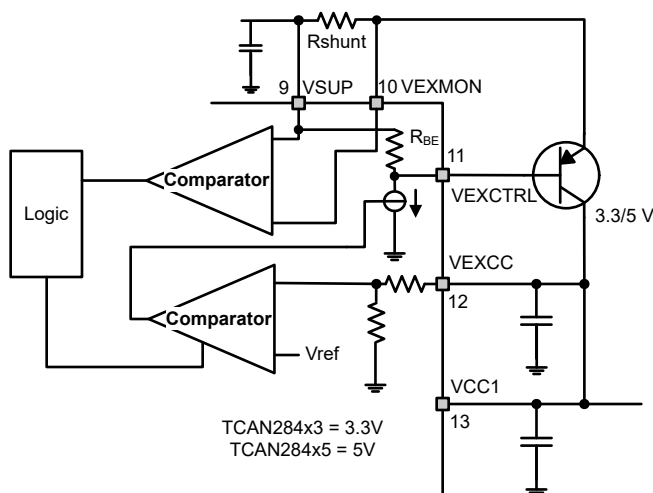


图 8-5. 负载共享时的外部 PNP 示例

8.3.3.2.1 VEXCC : 未使用引脚的配置

不使用 VEXCC 稳压器时，建议采用以下引脚连接方式：

- 将 VEXMON 连接到 VSUP；请勿保持悬空，因为悬空可能会导致静态电流增加
- 保持 VEXCTRL 悬空
- 保持 VEXCC 悬空

请勿通过 SPI 使能 VEXCC，因为这样会导致静态电流增加。

8.3.4 CAN FD 收发器

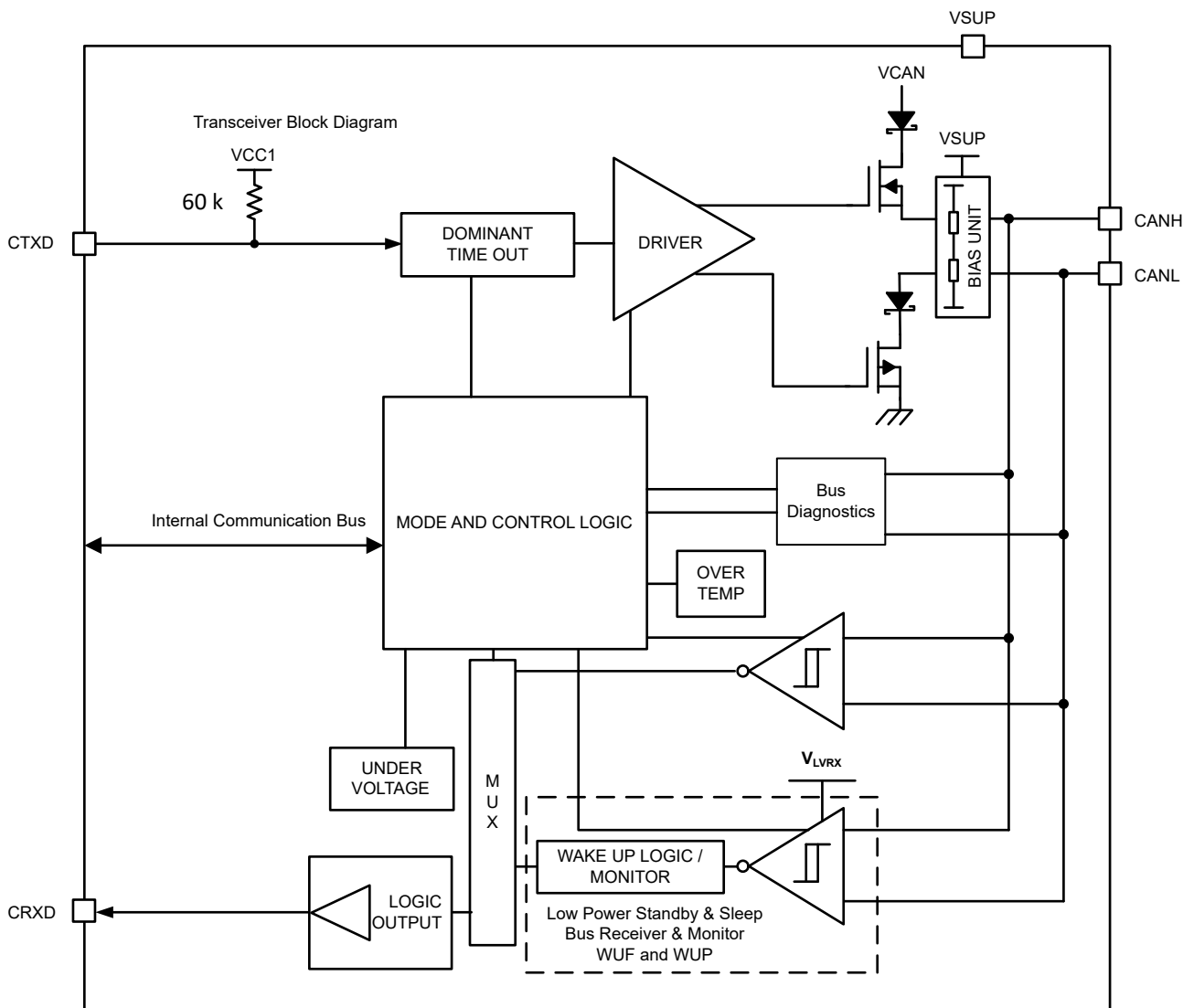


图 8-6. CAN FD 收发器方框图

可以分别对 CAN FD 收发器进行编程，使其脱离 SBC 模式控制，或者绑定到 SBC 模式控制。当绑定到 SBC 模式控制时，将 SBC 模式更改为正常模式会自动将收发器更改为开启。所有其他状态均支持唤醒。当单独编程为 SBC 模式以外的模式时，收发器在该模式下无法处于某些状态。如果启动了模式更改并且收发器未处于允许的状态，则模式更改无效。8'h5A[3] 处的 MODE_ERR 中断设置为 1b。包括在当前 SBC 模式下将收发器配置更改为不允许的状态。有关每种 SBC 模式允许的收发器配置，请参阅表 8-1 和图 8-6。以下是需要考虑的几种具体情况。

- 在正常模式下配置为监听、支持唤醒和关闭的收发器可以转换到待机模式，并且状态相同。
- 除非收发器被编程为关闭状态，否则转换到重启模式将支持唤醒。
- 从重启模式转换到待机模式亦支持唤醒，除非收发器被编程为关闭状态。

备注

如果器件处于 SBC 正常模式并且收发器被编程为开启状态，则检查 TXD 引脚。如果 TXD 引脚为显性状态，则在 TXD 引脚转换为隐性状态之前收发器不会打开发送器。

CAN FD 收发器支持关闭、开启、监听和支持唤醒状态。收发器的状态使用寄存器 8'h10[2:0] 进行编程。“开启”表示独立收发器的正常模式。CAN 收发器在进入失效防护模式时支持唤醒。

VCAN 引脚为 CAN FD 收发器提供 5V 电源输入。监测 VCAN 是否发生欠压事件 UVCAN。当 VCAN 存在且未处于故障状态时，寄存器 8'h4F[1] 处的 VCAN_STATUS 将通过设置为 1b 来指示这一点。为了使 CAN FD 收发器可用，VCAN 必须存在。

表 8-1. CAN FD 收发器在 SBC 模式下的可编程状态

SBC 模式	开启	侦听	支持唤醒	关闭	SBC 模式控制
正常	✓	✓	✓	✓	开启
待机		✓	✓	✓	支持唤醒
睡眠			✓ 默认	✓	支持唤醒
重启			✓ 默认	✓	支持唤醒
失效防护			✓ 默认	✓	支持唤醒

备注

- 进入 SBC 重启模式时，收发器变为支持唤醒
- 进入 SBC 失效防护模式时，收发器默认为支持唤醒。

8.3.4.1 驱动器和接收器功能

TXD 和 RXD 引脚是处理器和 CAN FD 及 LIN 物理层收发器之间的输入和输出。这些器件的数字逻辑输入和输出电平是相对于 VCC1 的 TTL 电平，以便与具有 3.3V 或 5V 逻辑的协议控制器兼容。表 8-2 和表 8-3 提供了 CAN 驱动器和 CAN 接收器在每种模式下的状态。

表 8-2. 驱动器功能表

收发器状态	TXD 输入	总线输出		驱动的总线状态
		CANH	CANL	
CAN 导通	L	H	L	显性
	H 或开路	Z	Z	偏置隐性
支持唤醒	X	Z	Z	弱下拉到 GND
关闭	X	Z	Z	

表 8-3. CAN 接收器功能表

收发器状态	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD 端子
导通/侦听	$V_{ID} \geq 0.9V$	显性	L
	$0.5V < V_{ID} < 0.9V$	未定义	未定义
	$V_{ID} \leq 0.5V$	隐性	H
支持唤醒	$V_{ID} \geq 1.15V$	显性	请参阅“唤醒功能”
	$0.4V < V_{ID} < 1.15V$	未定义	
	$V_{ID} \leq 0.4V$	隐性	
关闭	开路 ($V_{ID} \approx 0V$)	开路	H

8.3.4.2 CAN 总线偏置

无论是在正常模式下处于运行状态，还是在低功耗模式下处于非运行状态，总线偏置都可以正常偏置。自动电压偏置是指总线在正常模式下处于运行状态，但在低功耗模式下由 CANH 和 CANL 之间的电压控制。请参阅图 8-7 状态图，了解 TCAN29xx-Q1 如何执行自动偏置。

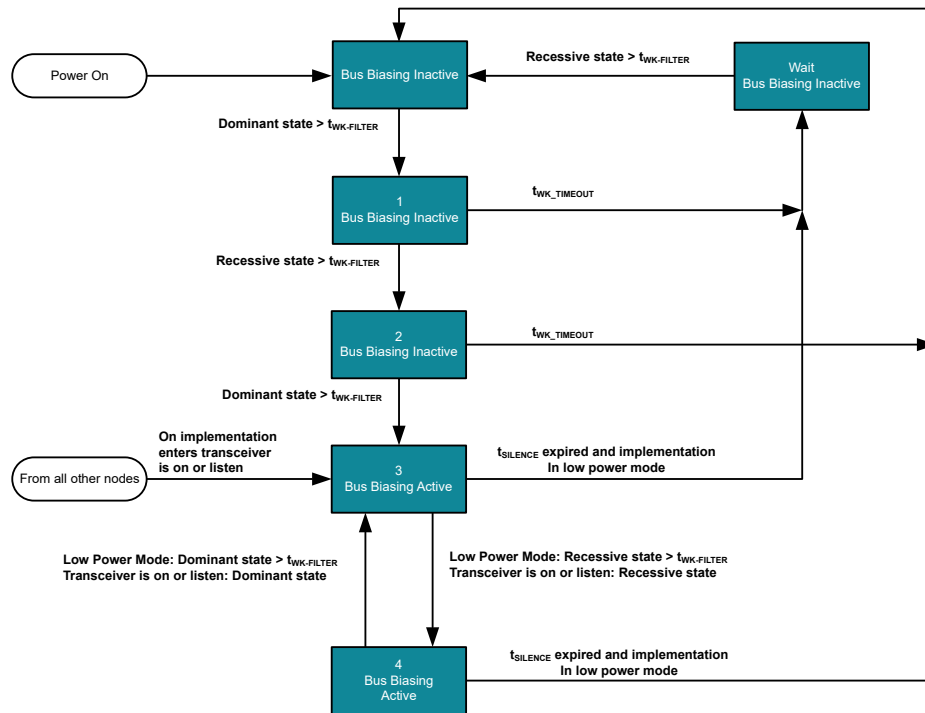


图 8-7. 自动总线偏置状态图

备注

进入状态 1 时，计时器 $t_{WK_TIMEOUT}$ 应重置并重新启动；进入状态 3 或 4 时，计时器 $t_{SILENCE}$ 应重置并重新启动。

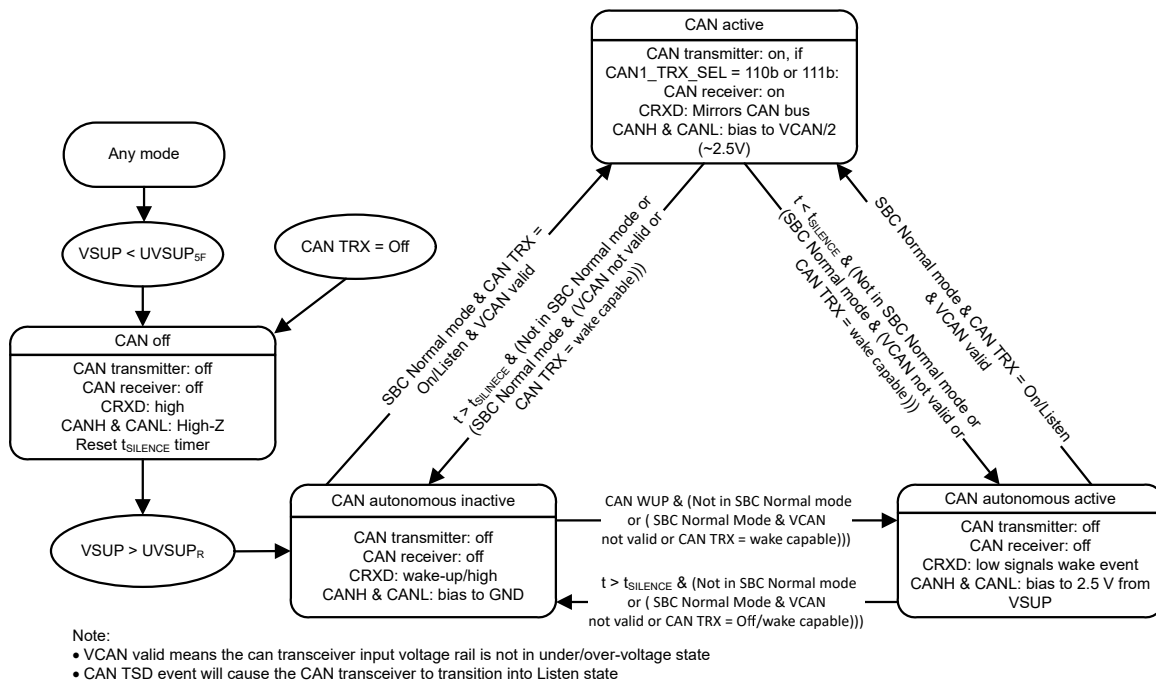


图 8-8. 总线偏置

8.3.5 LIN 收发器

TCAN2957-Q1 提供了支持开启、快速、监听、关闭和唤醒功能的 LIN 收发器。该收发器的状态使用寄存器 8'h1D17:51 进行编程。LIN 收发器在进入失效防护模式时可唤醒。

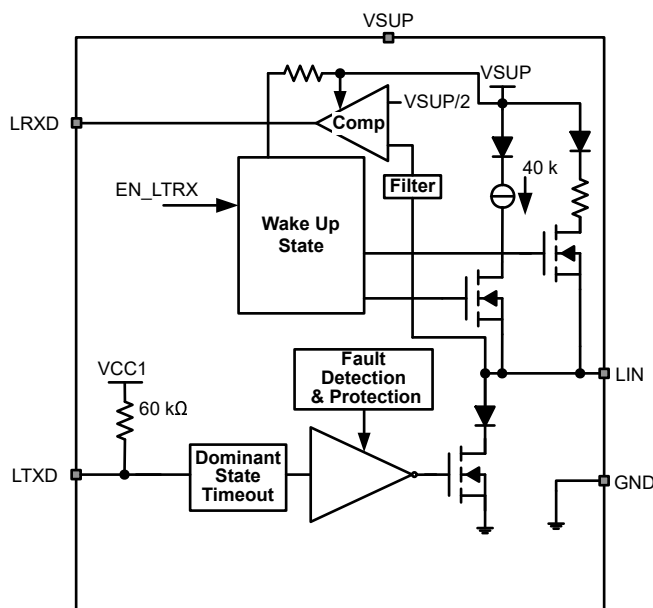


图 8-9. TCAN29xx-Q1LIN 收发器方框图

表 8-4. LIN 收发器在 SBC 模式下的可编程状态

SBC 模式	开启	快	侦听	支持唤醒	关闭	SBC 模式控制
正常	✓	✓	✓	✓	✓	开启
待机			✓	✓	✓	支持唤醒
睡眠				✓ 默认	✓	支持唤醒
重启				✓ 默认	✓	支持唤醒
失效防护				✓ 默认	✓	支持唤醒

备注

- 进入 SBC 重启模式时，收发器变为支持唤醒
- 进入 SBC 失效防护模式时，收发器默认为支持唤醒

LIN 引脚可承受高达 58V 的瞬态电压。通过阻断二极管可以更大程度降低从 LIN 到电源 (VSUP) 的反向电流，即使在接地漂移或电源失效 (VSUP) 的情况下也是如此。LIN 总线具有总线短路电流限制器，如电气规格表中的 I_{BUS_LIM} 所示。

对于 TCAN2947-Q1，LIN 引脚不存在，并且 NU 表示未使用。该引脚不得在电路板上连接。

8.3.5.1 LIN 发送器特性

根据 LIN 规范，发送器满足阈值和交流参数。发送器是具有内部电流限制和热关断功能的低侧晶体管。在热关断情况下，会禁用发送器来保护器件。器件有一个连接到 VSUP 的内部上拉电阻器和串联二极管结构，所以 LIN 外设节点模式应用不需要外部上拉元件。当该器件用于控制器节点应用时，必须将外部上拉电阻器和串联二极管连接到 VSUP。在快速模式下，发送器可支持 200kbps 数据速率。

表 8-5. 驱动器功能表

收发器状态	TXD 输入	LIN 总线输出	驱动的总线状态
LIN 导通	L	L	显性
	H 或开路	H	偏置隐性
支持唤醒	X	H	
关闭	X	Z	

8.3.5.2 LIN 接收器特性

根据 LIN 规范，接收器的特性阈值与器件电源引脚成比例。

接收器可以接收比 LIN 或 r SAEJ 2602 规范所支持的速率更高的数据速率 (> 100kbps)。这样，TCAN2957-Q1 就可以用于在末端生产环节或其他应用中进行高速下载。可实现的实际数据速率取决于系统时间常数（总线电容和上拉电阻）以及系统中使用的驱动器特性。在快速模式下，接收器可支持 200kbps 的速率。

8.3.5.3 LIN 端接

器件有一个连接到 VSUP 的内部上拉电阻器和串联二极管结构，所以 LIN 响应者节点模式应用不需要外部上拉元件。根据 LIN 规范将器件用于命令者节点应用时，必须添加一个外部上拉电阻器 (1k Ω) 和一个连接至 VSUP 的串联二极管。

图 8-10 展示了命令方节点配置以及如何定义电压电平。

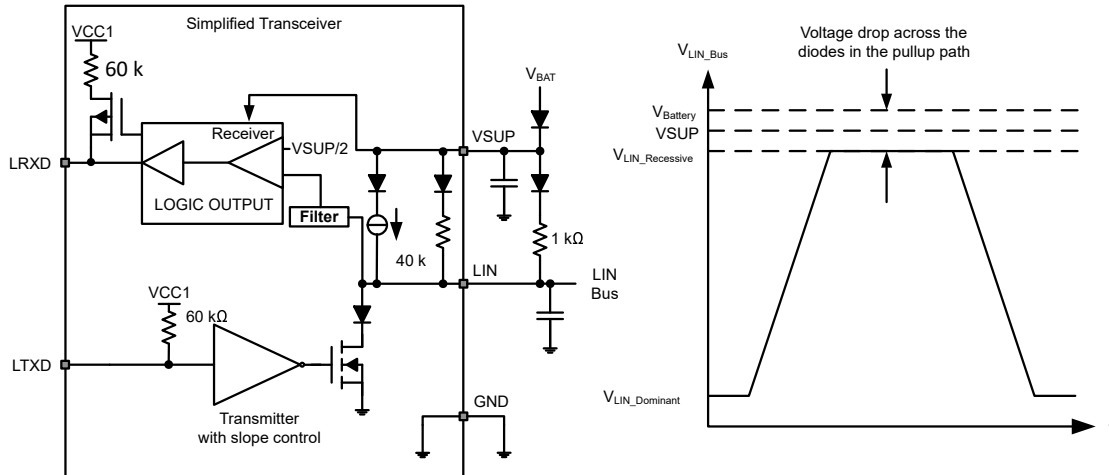


图 8-10. 命令方节点配置和电压电平

8.3.6 高侧开关

4 个集成的高侧开关 (HSS1-HSS4) 支持高达 $I_{OC(HSS)}$ 的负载电流。每个 HSSx 的控制方法通过对 HSS_CNTL (8'h1E) 和 HSS_CNTL2 (8'h4D) 进行编程来实现。该控制包括四种 PWM 设置、两个计时器、常开/常关闭或通过 WAKE3/DIR 引脚直接驱动中的任何一种。四个 10 位 PWM 支持 200Hz 或 400Hz，并可以分配给任何 HSSx。要配置 PWM3 和 PWM4，需要将 SBC_CONFIG0 寄存器 8'h0C[5:4] 设置为 01b。设置完成后，使用 PWM1 和 PWM2 配置寄存器对 PWM3 和 PWM4 进行编程。这会将 PWM1 控制寄存器更改为 PWM3，将 PWM2 控制寄存器更改为 PWM4。在配置完寄存器后，最好更改 8'h0C[5:4] = 00b；进而将 PWM 寄存器转换回 PWM1 和 PWM2。使用 TIMERx_CONFIG 寄存器 8'h25 和 8'h26 来配置计时器。

任何 HSS 都可以连接到任何其他 HSS，并通过为它们分配相同的控制机制进行同步。这样就可以使用更高的电流负载。将 PWM1 分配至 HSS1-HSS4 会同步所有四个高侧开关。Timer1 和 Timer2 可通过相同的方式使用。为了使 MCU 能够直接驱动 HSSx，采用了使用 WAKE3/DIR 引脚的直接驱动功能。通过将 1000b 编程到相应的 HSSx_CNTL 字段，可以使用直接驱动来同步高侧开关。

对高侧开关进行编程时，必须执行以下程序。

- 确保所选的计时器、PWM 或直接驱动值为 0。
- 将所选高侧开关编程为所需的计时器、PWM 或直接驱动。
 - 如果需要同步多个 HSSx，则将所需的 HSSx 编程为相同的控制机制（计时器/PWM/直接驱动）。
- 要使用计时器，请对所需的计时器周期和导通时间进行编程。HSSx 会在对导通时间编程后立即启动。
- 要对 PWM 进行编程，请按照以下步骤操作：
 - 对 PWMx_FREQ 进行编程。
 - 对 PWMx_DC_MSB 进行编程。
 - 对 PWMx_DC 寄存器进行编程。只有在执行该步骤后，才会对 PWM 进行编程。
 - 对 PWMx_FREQ 或 PWMx_DC_MSB 的任何更改都必须将对 PWMx_DC 进行编程作为最后一步，使得更新得以实施。
- 对于直接驱动，器件将 8'h2B[1:0] 处的 WAKE3_LEVEL 设置为基于 VCC1 的输入阈值电平，以匹配处理器的输出电压电平。

当检测到有过流通过 HSS 时，滤波时间 t_{OCFLTR} 用来确定过流是否有效。 t_{OCFLTR} 可以配置为短周期或长周期，通过寄存器 8'h4F[0] 进行配置。如果过流条件有效，则会在 INT_7 寄存器 8'h55 中置位相应的 HSSx 过流中断标志，HSSx 被关闭，且 HSSx_CNTL 寄存器复位为 000b。HSS 不会自动重新导通。通过写入相应的 HSSx_CNTL 寄存器，HSS 可以在长 t_{OCFLTR} 周期后再次导通。请注意，HSSx 过流标志在故障清除后不会自动清除。

在 HSS 上检测到开路负载故障时，会在 INT_7 寄存器 8'h55 中设置中断标志。HSS 不会因开路负载故障关断。请注意，开路负载故障中断标志在故障清除后不会自动清除。

还会根据 OVHSS 阈值，监测 VHSS 引脚上是否存在高侧开关过压条件。如果 VHSS 超过此阈值，高侧开关关断。当 VHSS 降至此阈值以下时，高侧开关会自动使能并恢复其先前的状态。寄存器 8'h4F[7:6] 禁止高侧开关因 OVHSS 或 UVHSS 事件而自动关断。如果寄存器 8'h4F[5] 的 HSS_OV_UV_REC = 1b，可使高侧开关返回到已编程状态。如果 HSS_OV_UV_REC = 0b，则高侧开关由于 VHSS 上的过压或欠压事件保持关断。

HSS4 可以配置为使用两个计时器之一，该计时器使得其可与支持循环检测的 WAKE1、WAKE2 和 WAKE3 引脚配合使用。循环检测可在待机或睡眠模式下使用，从而由于 HSS 持续导通降低了模式电流。请参阅节 8.3.13.3.2 了解更多详细信息。

HSS4 引脚也可以配置为唤醒引脚 WAKE4。配置为 WAKE4 引脚时，HSS4 不能用作 HSS。在这种情况下，HSS3 将通过 Timer1 或 Timer2 支持循环检测唤醒功能。

备注

- 对于电阻负载，不需要使用接地的外部电容器。
- 对于电感负载，需要使用一个外部 100nF 的接地电容器。
- 将 10 位 PWM 用于 HSS 时，可以选择由于开关的导通和关断时间而无法实现的值。一个示例是 00 0000 0001b。

8.3.7 WAKE 和电压监测输入

WAKE1、WAKE2 和 WAKE3/DIR 引脚是接地偏置本地唤醒 (LWU) 输入引脚，可耐受高电压。节 8.3.13.3 对该功能进行了进一步说明。这些引脚支持上升沿和下降沿触发，这意味着它们可以在 WAKE 引脚转换的任一边沿识别 LWU。该引脚可配置为接受脉冲，请参阅图 8-23 了解此行为的时序图。WAKE 引脚默认启用，但可以通过使用寄存器 8'h2A[7:5] 的 WAKE_PIN_SET 关闭单个 WAKE 引脚来禁用。寄存器 8'h11[7:6] 设置将使用引脚来注册唤醒事件的方法。这些引脚可以配置为循环检测唤醒 (请参阅节 8.3.13.3.2) 或静态唤醒。

WAKE 引脚具有四个单独的阈值，可针对状态变化设置这些阈值。

- 寄存器 8'h12[1:0] 的 WAKE1_LEVEL
- 寄存器 8'h2B[5:4] 的 WAKE2_LEVEL
- 寄存器 8'h2B[1:0] 的 WAKE3_LEVEL

备注

如果选择了 WAKE_x_LEVEL = 10b 或 11b 并使用静态唤醒，则系统设计人员需要确保 VSUP 不会超过唤醒引脚阈值；否则，可能会发生误唤醒。VSUP 上的正常欠压事件不会导致发生这种情况。

寄存器 8'h2A[4:0] 的 MULTI_WAKE_STAT 规定导致 LWU 事件的 WAKE 引脚或 WAKE 引脚组合。在 SPI 可用的任何模式下，均可通过 SPI 读取引脚的各个状态 (低电平或高电平)。

- 寄存器 8'h11[5] 的 WAKE1_STAT
- 寄存器 8'h2B[6] 的 WAKE2_STAT
- 寄存器 8'h2B[2] 的 WAKE3_STAT

8.3.7.1 WAKE 引脚备用配置

可对 WAKE_x 引脚进行编程以提供备用功能。当这些引脚配置为备用功能时，本地唤醒功能不可用。

8.3.7.1.1 V_{BAT} 监测

WAKE1 和 WAKE2 之间有一个内部开关，可提供 V_{BAT} 监测功能。这可以通过将 WAKE_PIN_CONFIG1 寄存器 8'h11[4] WAKE_VBAT_MON 编程为 “1b = 开启” 来实现，请参阅图 8-11。这会关闭开关，并禁用 WAKE1 和 WAKE2 功能。有关 R_{WK-BAT} 以及电阻器 R_{DIV1} 和 R_{DIV2} 的值，请参阅表 10-1。

WAKE1 和 WAKE2 引脚能够在高达 40V 的电压下工作，这可以在 WAKE2 引脚上提供足够高的电压，从而可能会损坏连接到 WAKE2 引脚的处理器引脚。为避免这种情况，可使用 OVHSS 参数关闭开关。WAKE_PIN_CONFIG2 寄存器 8'h12[6] 上的 WAKE1_SENSE 位是双功能寄存器位。当 WAKE_VBAT_MON = 0b 时，WAKE1_SENSE 位决定 WAKE1 引脚是静态唤醒输入还是循环唤醒输入。当 WAKE_VBAT_MON = 1b 时，WAKE1_SENSE 位会变为 OV_WAKE12SW_DIS。当 OV_WAKE12SW_DIS = 0b 时，TCAN29xx-Q1 会在 HVSS 达到 OVHSS 限制时关闭 WAKE1 和 WAKE2 之间的开关。

此开关在正常模式和待机模式（如果使能）下激活，在睡眠模式和失效防护模式下禁用。

有关外部元件的建议值，请参阅表 10-1

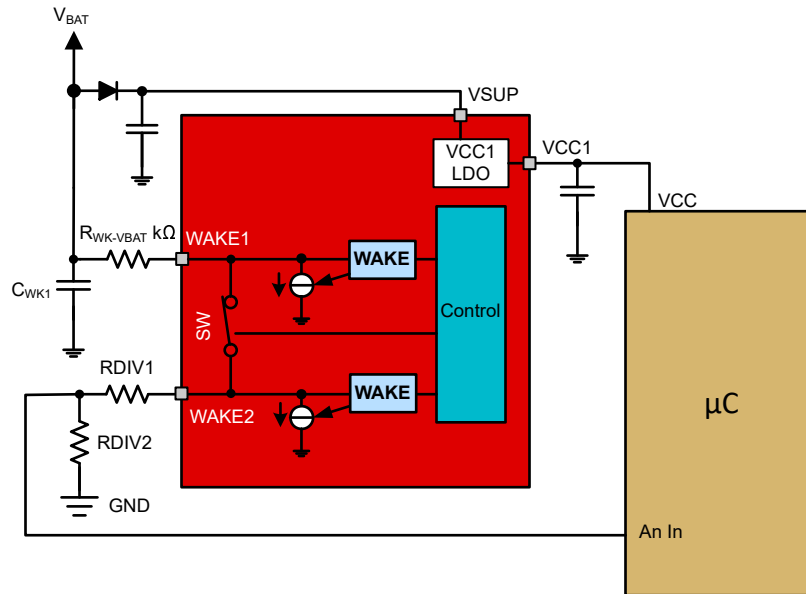


图 8-11. V_{BAT} 监控电路

8.3.7.1.2 直接驱动

可以对 WAKE3/DIR 引脚进行编程，以直接控制任意一个或所有高侧开关 (HSSx)，请参阅图 8-12。实现方法是将寄存器 8'h1E 和 8'h4D 中的 HSS_CNTLx 设置为 1000b，即为所选 HSSx 启用直接驱动引脚控制。此举将禁用 WAKE3 功能。使用直接驱动时，WAKE3/DIR 引脚的边沿变化会产生使能和禁用时间。这是一项节能功能，如图 8-13 所示。

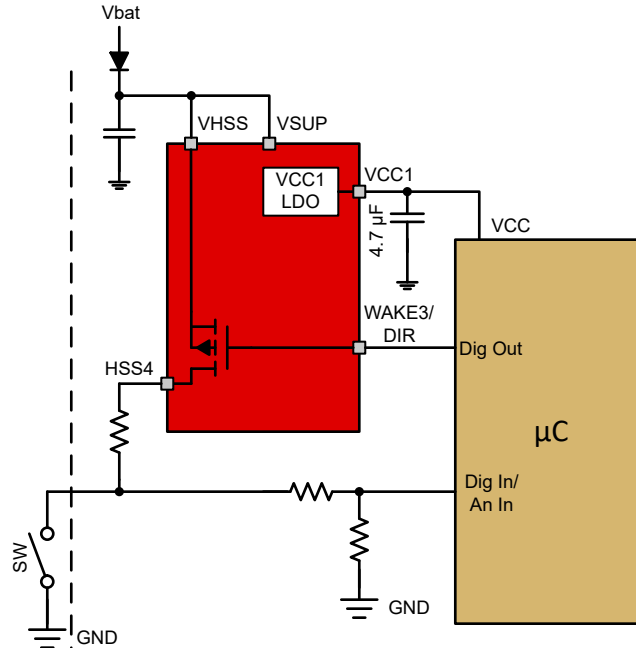


图 8-12. HSS4 直接驱动示例

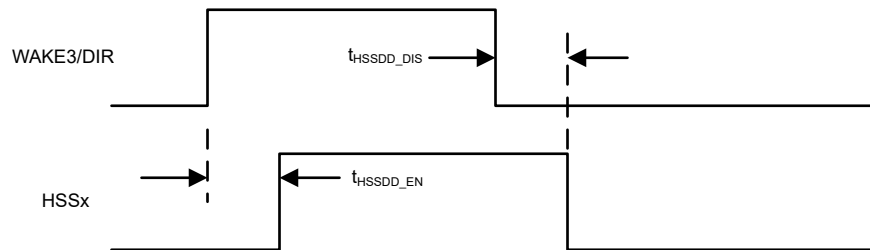


图 8-13. 直接驱动使能与禁用时序

8.3.7.1.3 使用唤醒引脚实现硬件 ID 功能

唤醒引脚也可配置为执行基于硬件的 ID (识别) 功能，方法是把这些引脚连接到 GND 或电池终端，以编码 ECU 在车辆中的位置。该备用配置仅适用于 WAKE1-3 引脚。该配置不适用于 WAKE4 引脚。

要使用 ID 功能，请执行以下操作：

- 设置 IDx_EN = 1b
 - 这会禁用相应唤醒引脚上的唤醒功能
- 经过 t_{d_IDSTAT} 后，引脚连接状态会反映在 IDx_STAT 寄存器中，以指示引脚连接到 GND 还是 VBAT
 - 该器件使用 WAKEx_LEVEL 阈值设置来确定引脚高于 VIH 阈值 (连接到 VBAT) 还是低于 VIL (连接到 GND) 阈值。
- 通过设置 IDx_EN = 0b 来禁用 ID 功能会将 IDx_STAT 位复位为 00b (未知)

8.3.8 nRST 引脚

nRST 引脚是一个双向漏极开路低侧驱动器，可提供多种功能：用于监测欠压事件的 LDO 监测输出、向处理器指示已进入重启状态的指示器以及器件输入复位。nRST 通过上拉电阻器连接到 VCC1，请参阅图 8-14。

当发生 VCC1 欠压 (UVCC1) 事件时，器件切换至重启模式，nRST 引脚被锁存为低电平。在 VCC1 上升到 UVCC1xR 阈值以上后，nRST 引脚经过 t_{RSTN_act} 的延迟后恢复为逻辑高电平。

如果器件因看门狗故障而进入重启模式，该引脚将被拉至低电平 t_{NRST_TOG} 的时间。在此时间之后，器件转换至待机模式并将 nRST 恢复高电平。

该引脚可以确定何时施加 t_{NRSTIN} 的输入脉冲，导致器件将寄存器复位为出厂默认值并进入重启模式。

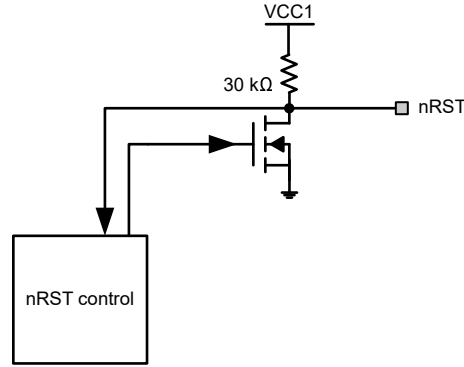


图 8-14. nRST 方框图

8.3.9 LIMP 输出

LIMP 引脚适用于跛行回家功能，是一个开漏、低电平有效输出。如果看门狗已超时，导致发生复位，则使用该引脚进入跛行回家模式。必须通过连接到电池电源 VSUP 的外部电阻器来上拉该引脚。为了关闭 LIMP 引脚，必须从正确的输入触发开始，让看门狗错误计数器的值达到零。如果对任何事件进行了编程来触发失效防护模式，也会开启 LIMP 引脚。可以通过将 DEVICE_CONFIG 寄存器 8'h1A[6] LIMP_RD_EN 设置为 1b 来读回此引脚的状态。可以从 LIMP_STATE 寄存器的 8'h1A[5] 读回 LIMP 引脚的活动（开启）或非活动（关闭）状态。

8.3.10 中断功能

nINT 引脚是要连接到处理器的器件的中断输出引脚。当 TCAN29xx-Q1 需要处理器注意时，该引脚被拉至低电平。中断已清除且 nINT 引脚已解除并恢复高电平后，将发生 1ms 的延迟，然后才会发生另一次中断并再次将 nINT 引脚锁存为低电平。

该引脚是处理器的中断输出引脚。当 TCAN29xx-Q1 需要处理器注意时，该引脚被拉至低电平。中断已清除且 nINT 引脚已解除并恢复高电平后，将发生 1ms 的延迟，然后才会发生另一次中断并再次将 nINT 引脚锁存为低电平。

中断块设计为以 VCC1 电源为基准的推挽式输出级。当 TCAN29xx-Q1 由于任何生成中断的事件（中断寄存器中发出的任何未屏蔽的中断）而需要处理器注意时，该引脚会被拉至低电平。中断清除后，nINT 引脚被解除并恢复高电平。在可以发生另一个中断并再次将 nINT 引脚锁存为低电平之前，将存在 1ms 的延迟。

通过向寄存器 8'h1B[0] 上的 nINT_TOG_EN 位写入 1b，可以将 nINT 引脚配置为切换而不是锁存为低电平，请参阅图 8-15

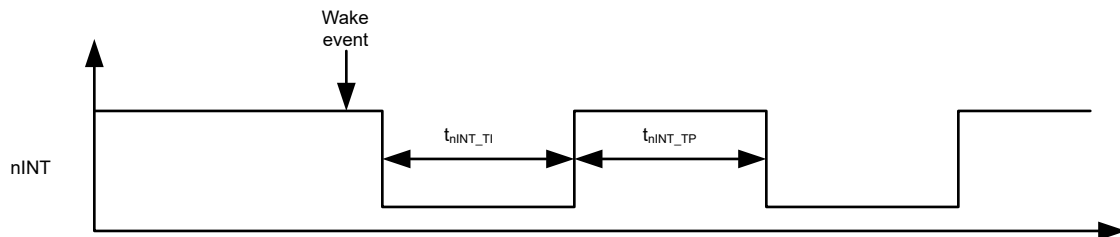


图 8-15. nINT 切换时序

默认情况下，nINT 引脚是全局中断指示器，并针对中断寄存器 8'h51-8'h55、8'h5A 和 8'h5C 中任何未屏蔽的中断激活。如果需要，可以屏蔽特定中断，使这些中断不会激活 nINT 引脚。可以使用寄存器 8'h51-8'h55、8'h5D 和 8'h60 中的中断使能位来屏蔽中断。

所有中断都存储在相应的中断寄存器中，直到通过 SPI 写入 1b (W1C) 将它们清除。

8.3.11 SW 引脚

在调试或开发期间，此引脚可用于禁用看门狗操作。当该引脚处于活动状态时：

- 器件需要正常的 WD 触发器，但会忽略设置看门狗故障中断标志以及递增和递减看门狗计数器之外的任何模式更改或操作。
- CAN 收发器设置为开启
- LIN 收发器 (具有 LIN 的器件型号) 设置为开启

当该引脚被解除时：

- 看门狗中断标志会自行清除，并且看门狗计数器恢复到默认值或编程值。
- CAN 和 LIN 收发器将其模式改回编程值

该引脚默认为高电平有效，但可以通过使用寄存器 8'h0E[0] = 0b 配置为低电平有效。

当器件处于睡眠或失效防护模式时，可以通过寄存器位 SW_WAKE_EN (8'h0E[1]) 来使能该功能，将该引脚用作数字唤醒引脚。当器件因 SW 引脚状态变化而唤醒时，位于 8'h51[1] 的 SWPIN 中断将被置位。如果 VCC1 存在 (待机和正常模式)，则阈值基于 VCC1 电平。如果 VCC1 不存在 (失效防护模式)，则电平基于内部电压轨 $V_{IH\text{SWINT}}$ 和 $V_{IL\text{SWINT}}$ 。随后可使用该引脚，通过外部 CAN FD 或 LIN 收发器或 MCU 的 GPIO 引脚唤醒 SBC。这可通过多种方式实现。如果外部收发器具有抑制引脚，则可使用外部电路向该引脚提供唤醒输入。处理器无需 SPI 命令即可直接连接到此引脚并启动唤醒。

图 8-16 提供了有关 SW 引脚行为的状态图。

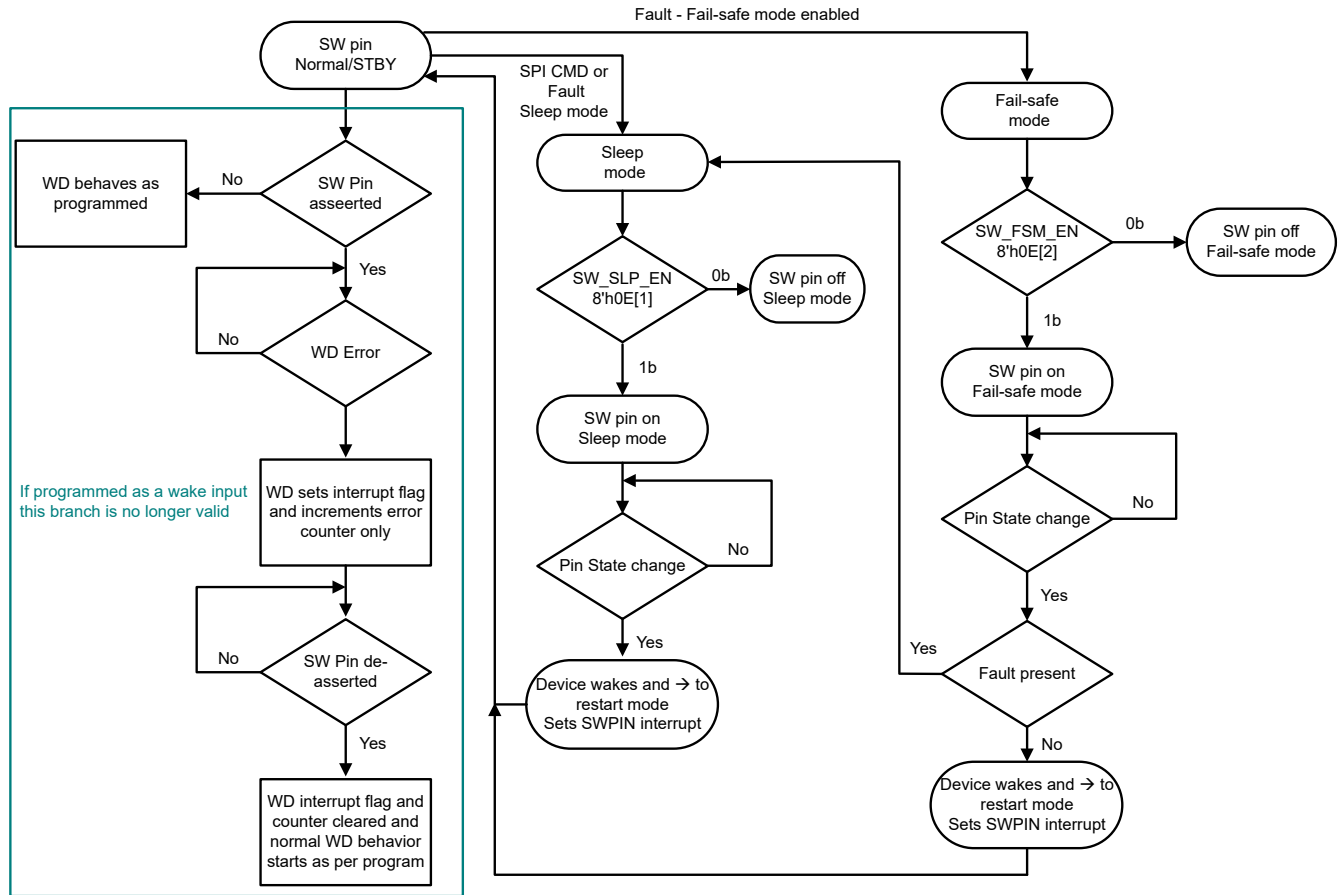


图 8-16. SW 引脚状态图

备注

- SW 引脚有一个滤波器计时器，使得状态变化必须至少为 $t_{SW} = 140 \mu s$
- 上拉电阻和下拉电阻根据寄存器 8'h0E[0] 的设置进行自配置。高电平有效表示下拉有效，低电平有效表示上拉有效。
- 如果器件在 SW 引脚连接到高电平时上电，器件会将此为没有发生任何看门狗操作。

8.3.12 GFO 引脚

可以对该引脚进行编程，以便将某些信息反馈给处理器。这些都可以视为中断，例如 UVCC1 或看门狗故障。可以对该引脚进行配置，以指明发生了哪些唤醒事件，通过总线唤醒或通过 WAKE 引脚进行的本地唤醒。可进行配置，以指示器件已进入失效防护模式。

引脚还可配置为用作使能引脚，以控制外部 LIN 或 CAN 收发器。这可通过将引脚配置为支持正确的极性，然后对外部器件模式进行编程来实现。

8.3.13 唤醒功能

有多种方法可用于从睡眠模式唤醒。

- 使用 BWRR 唤醒 CAN 总线
- LIN 总线唤醒 (适用于具有 LIN 的器件版本)
- 通过 WAKEx 引脚实现本地唤醒
- 如果 SW 引脚被编程为数字唤醒输入
- 为睡眠模式启用循环唤醒

备注

- 器件进入睡眠状态之前发生的唤醒事件将被视为唤醒事件，会阻止器件进入睡眠模式。
- 当 VCC1 在睡眠模式下关闭时，对于唤醒事件，器件将遵循正常的唤醒流程
- 当 VCC1 在睡眠模式下开启时，对于唤醒事件，器件会置位中断，将 RXD 拉至低电平，并在 SBC_CONFIG1 寄存器 8'h0E[5] 处执行编程的 VCC1_SLP_ACT。由于 SPI 将可用，因此可以在不开启 VCC2 或 VEXCC 的情况下更改模式。
- 在睡眠模式下发生循环唤醒事件时，VCC1_SLP_ACT 配置不起作用，
无论 VCC1_SLP_ACT 如何配置，器件都将通过重启模式切换到待机模式。

8.3.13.1 在睡眠模式下通过 CRXD 请求 (BWRR) 进行 CAN 总线唤醒

TCAN29xx-Q1 支持低功耗睡眠模式和待机模式，并使用称为通过 CRXD 请求进行总线唤醒 (BWRR) 的 CAN 总线唤醒机制。一旦接收到这种模式，TCAN29xx-Q1 就会从睡眠模式自动切换到待机模式，并在 nINT 引脚（如果已使能）上插入一个中断，以向主机微处理器指示总线处于运行状态，并且处理器应唤醒并为 TCAN29xx-Q1 提供服务。在睡眠模式下会启用低功耗接收器和总线监视器，以允许通过 CAN 总线发出 CRXD 唤醒请求。唤醒请求是连接到 CRXD（驱动为低电平）的输出，如图 8-17 所示。外部 CAN FD 控制器会监视 CRXD 的转换情况（从高电平转换为低电平），然后根据 CRXD 唤醒请求重新激活器件，使其进入正常模式。在此模式下，CAN 总线端子弱下拉至 GND；请参阅图 7-2。

该器件使用 ISO 11898-2:2024 标准中的唤醒模式 (WUP) 来将总线流量限定为唤醒主机微处理器的请求。总线唤醒请求会以“下降沿加低电平”的形式发送给集成式 CAN FD 控制器，其中低电平信号对应于 CRXD 端子上的“滤波”总线显性信号 (BWRR)。

唤醒模式 (WUP) 包括：

- 至少为 t_{WK_FILTER} 的滤波显性总线时间，后跟
- 至少为 t_{WK_FILTER} 的滤波隐性总线时间，后跟
- 至少为 t_{WK_FILTER} 的第二个滤波显性总线时间
- 至少为 t_{WK_FILTER} 的第二个滤波隐性总线时间（仅适用于 CAN-FD SIC 版本的器件）

检测到 WUP 后，器件会开始在 CRXD 引脚上发出唤醒请求 (BWRR)。该引脚的行为由寄存器 8'h12[2] 确定。如果 8'h12[2] = 0b，一旦接收到满足显性、隐性、显性滤波时间的 WUP 模式，CRXD 引脚就会被拉低。第一个滤波显性信号会发起 WUP，之后总线监视器会等待滤波隐性信号，其他总线通信不会使总线监视器复位。接收到滤波隐性信号后，总线监视器会等待另一个滤波显性信号；其他总线通信不会使总线监视器复位。在接收到第二个滤波显性信号后，总线监视器会立即识别 WUP 并切换到 BWRR 模式。在验证接收到 WUP 后，器件会立即将总线监视器转换到 BWRR 模式。通过将 CRXD 引脚锁存为低电平来在该引脚上指示这一点；因此，BWRR 期间的 CRXD 输出与传统 8 引脚 CAN 器件相匹配，根据 ISO 11898-2:2024，这些器件使用总线上的单个滤波显性信号作为唤醒请求机制。

对于被视为已滤波的显性或隐性信号，总线必须保持该状态超过 t_{WK_FILTER} 时间。由于 t_{WK_FILTER} 存在变化性，可以分为以下几种情况来判定。

- 时间短于 $t_{WK_FILTER(MIN)}$ 的总线状态不会被检测为 WUP 的一部分，因此不会生成 BWRR。
- $t_{WK_FILTER(MIN)}$ 和 $t_{WK_FILTER(MAX)}$ 之间的总线状态时间被检测为 WUP 的一部分，并且可能会生成 BWRR。
- 时间超过 $t_{WK_FILTER(MAX)}$ 的总线状态始终会被检测为 WUP 的一部分，因此始终会生成 BWRR。

请参阅图 8-17 以了解 WUP 的时序图。此外，TCAN295x-Q1 系列器件支持基于寄存器位 CAN_WUP_PATTERN 配置的扩展 WUP 模式。有关时序图，请参阅图 8-18。

用于 WUP 和 BWRR 的模式和 t_{WK_FILTER} 时间可防止噪声和总线卡在显性状态故障导致错误的唤醒请求，同时允许任何 CAN 或 CAN FD 报文发起 BWRR。如果器件切换到正常模式，或者 V_{CC} 上发生欠压事件，则会丢失 BWRR。WUP 模式必须在 $t_{WK_TIMEOUT}$ 时间内发生；否则，器件会处于等待下一个隐性信号和有效 WUP 模式的状态。

如果 $8'h12[2] = 1b$ ，CRXD 引脚会在 $t_{TOGGLE} = 10\mu S$ 内从低电平切换到高电平再切换到低电平，直到器件进入正常模式或监听模式。BWRR 会在加电时以及退出睡眠模式或某些失效防护模式条件后，在待机模式下激活。如果 SPI 写入将器件置于待机模式，CRXD 引脚将处于高电平，直到发生唤醒事件。随后，CRXD 引脚的行为与处于睡眠模式时类似。

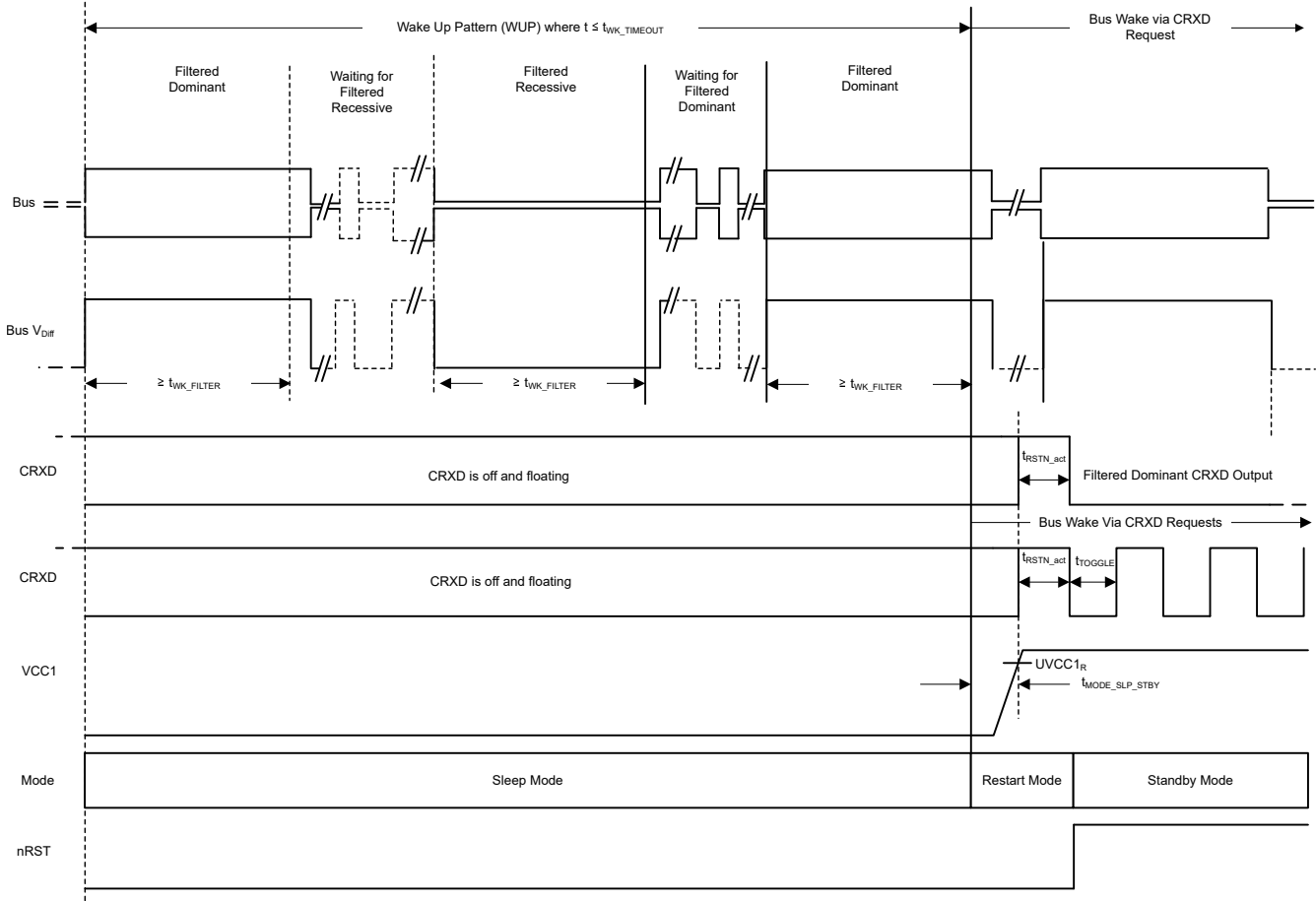


图 8-17. 唤醒模式 (WUP) 和通过 CRXD 请求进行总线唤醒 (BWRR)，CAN_WUP_PATTERN = 0b

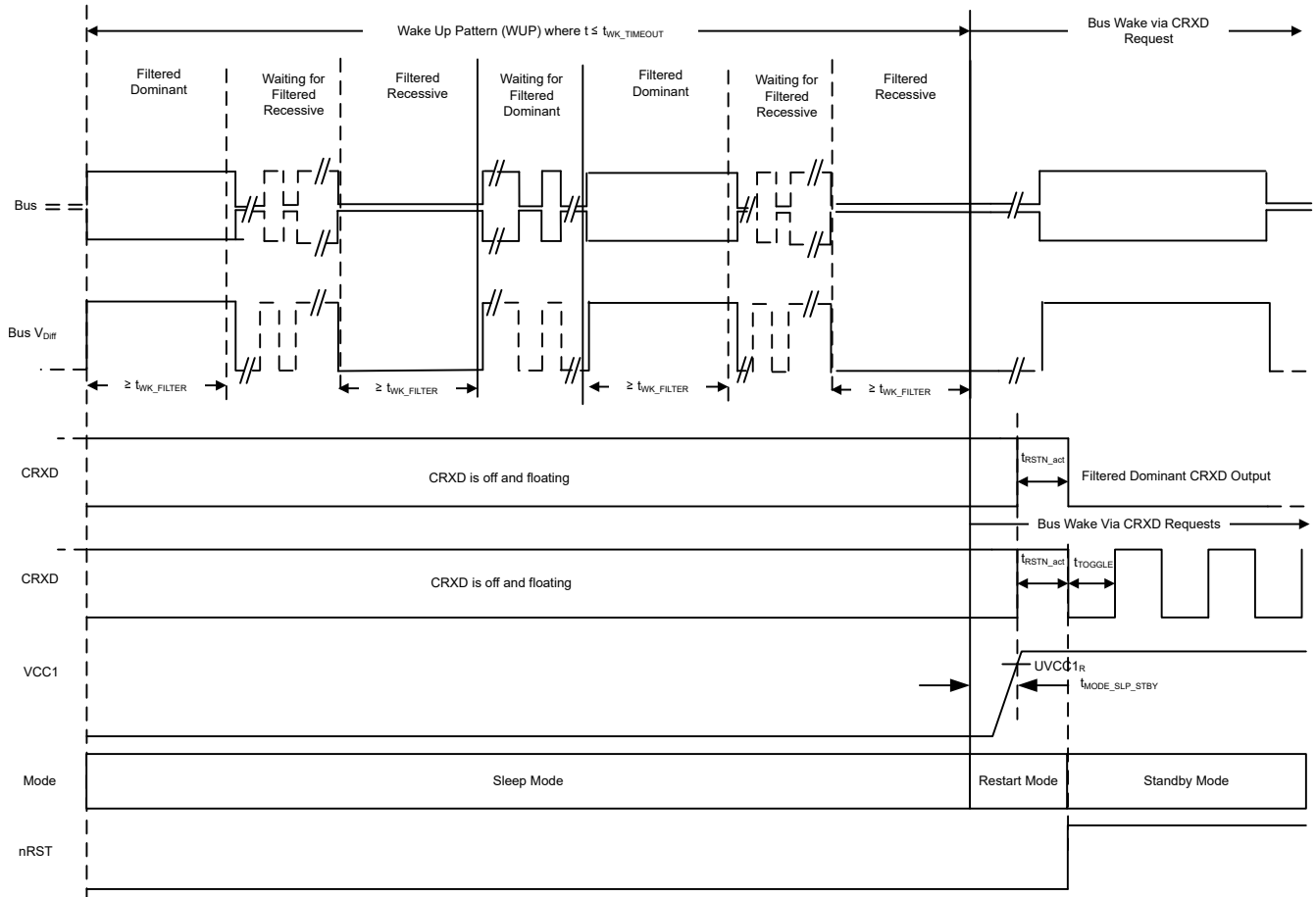


图 8-18. 扩展唤醒模式 (WUP) 和通过 CRXD 请求进行总线唤醒 (BWRR), CAN_WUP_PATTERN = 1b

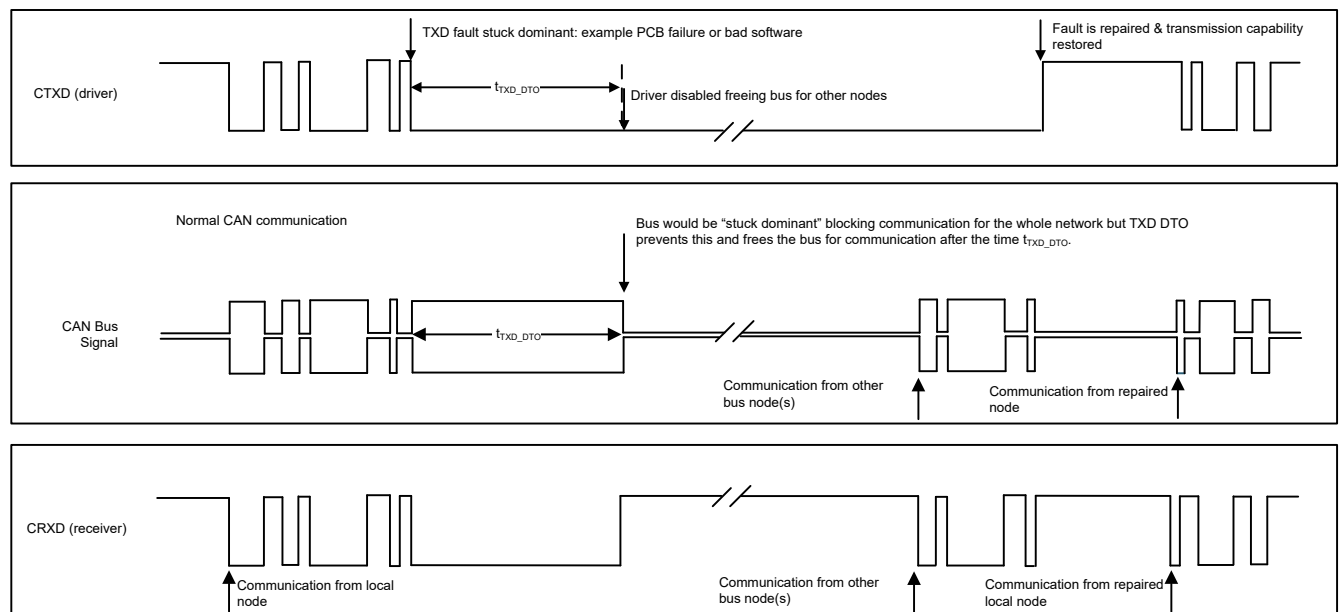


图 8-19. CTXD DTO 的时序图示例

备注

可通过将寄存器 8'h10[2:0] 的 CAN1_TRX_SEL 编程为 010b，来禁用通过 WUP 信号进行 CAN 唤醒。

8.3.13.2 LIN 总线唤醒

由 LIN 总线上从隐性（高电平）到显性（低电平）状态转换的下降沿启动远程唤醒，其中显性状态将保持时长为 t_{LINBUS} 的滤波时间。在满足此 t_{LINBUS} 滤波时间之后，LIN 总线上从显性状态到隐性状态转换的上升沿会启动远程唤醒事件，从而消除由 LIN 总线上的干扰或总线接地短路导致的错误唤醒。当器件进入待机模式后，LIN 总线唤醒事件可通过 LRXD 被拉至低电平来指示。

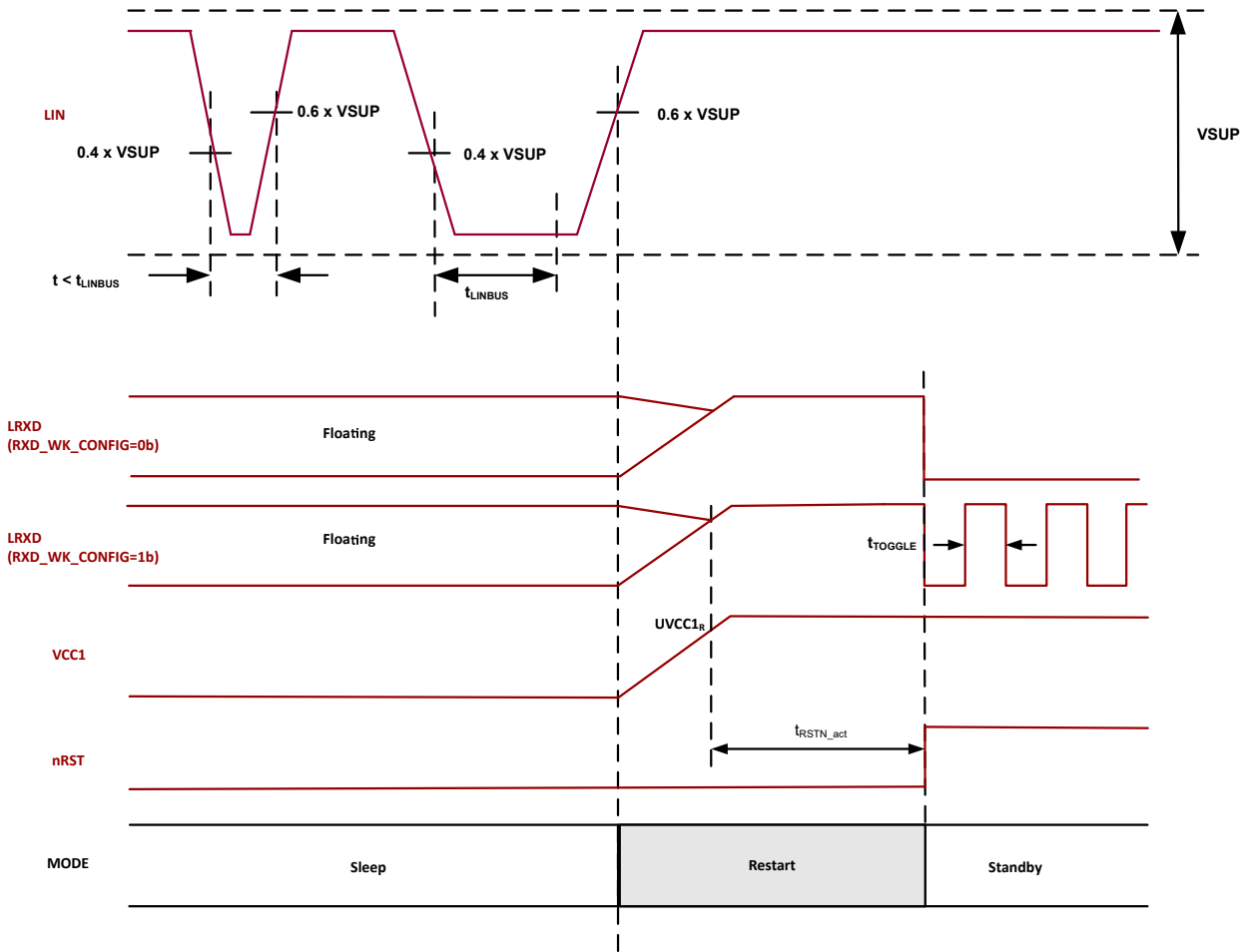


图 8-20. LIN 总线唤醒

8.3.13.3 通过 WAKEx 输入端子进行本地唤醒 (LWU)

WAKEx 终端是基于接地且支持高压的高度可配置输入，可用于通过电压切换发出本地唤醒 (LWU) 请求。此唤醒事件有两种方法。系统会检查基于引脚电平变化的静态唤醒或基于时序的循环检测（即周期性地开启 WAKEx 引脚，在开启期间发生的变化即为触发事件）。

该器件通过寄存器 2Ah[4:0] 提供 WAKE 引脚状态变更信息，准确指示发生状态切换的具体 WAKE 引脚。

利用 WAKE 引脚有两种方法：

- 静态唤醒
- 循环检测唤醒

WAKE 引脚采用全局控制，用于指定唤醒操作采用何种方式，即上升沿、下降沿、双向触发、脉冲或滤波脉冲。WAKE 引脚具有可编程的阈值

8.3.13.3.1 静态唤醒

WAKE_x 引脚默认为双向输入，但可通过 WAKE_CONFIG 寄存器 8'h11[7:6] 配置为上升沿和下降沿转换，具体请参阅图 8-21 和图 8-22。WAKE 引脚是基于接地的唤醒输入，可与开关一起连接到接地或 V_{SUP}。WAKE_x 引脚输入阈值可以基于 VCC1 电平，从而允许直接连接到处理器或通过开关连接到 VCC1 电源压轨。如果不使用该终端，则必须将其连接至接地，以避免不必要的寄生唤醒。在器件进入睡眠模式后，WAKE_x 端子电压电平需要在 t_{WAKE} 时间内一直处于低电平或高电平状态，才能确定 WAKE 输入的状态转换。小于 t_{WAKE_INVALID} 的脉冲宽度会被滤除。

LWU 电路在睡眠模式、待机模式以及进入睡眠的切换状态下均处于运行状态。如果发生有效的 LWU 事件，器件将转换为待机模式。LWU 电路在正常模式下未激活。

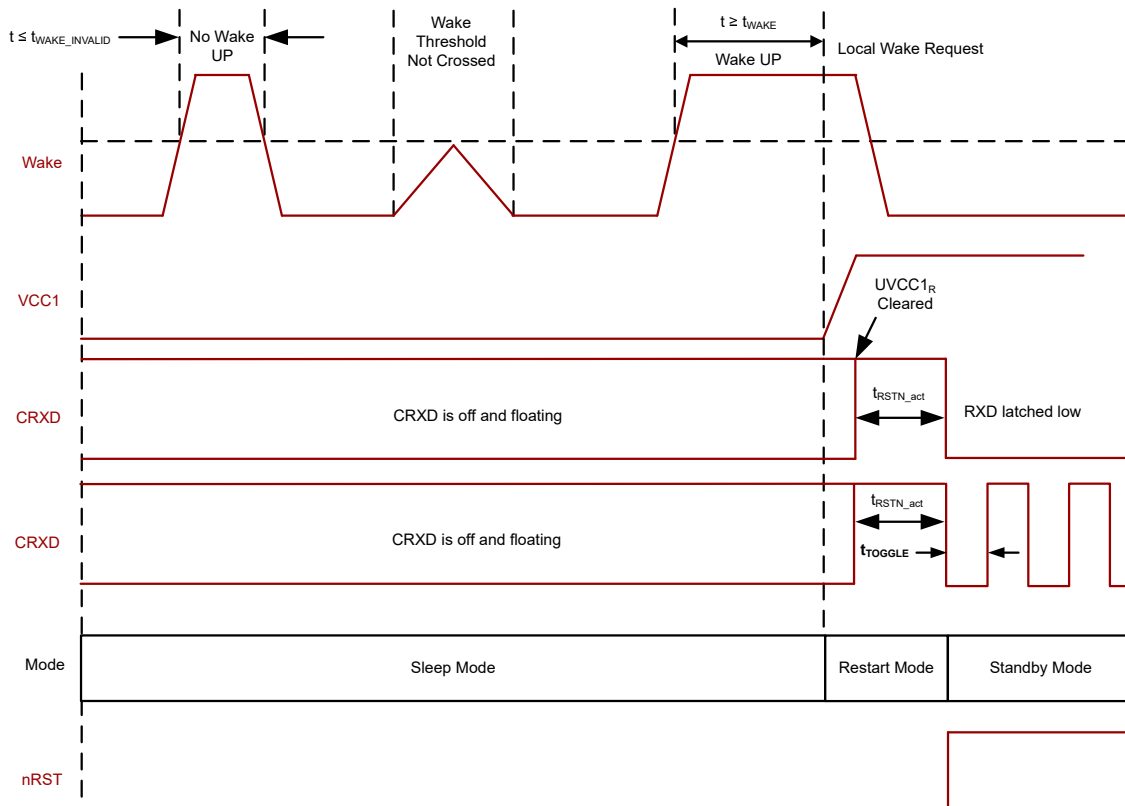


图 8-21. 本地唤醒 - 上升沿

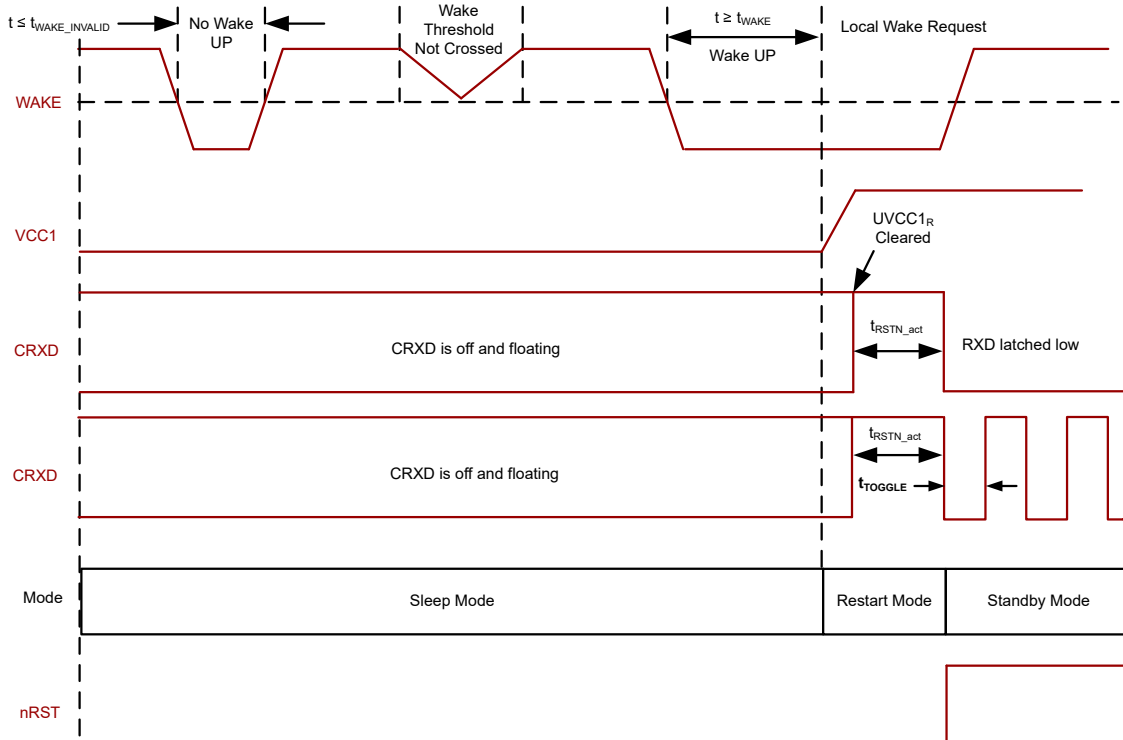


图 8-22. 本地唤醒 - 下降沿

备注

当为 WAKE 引脚选择了上升沿或下降沿时，该边沿之前的状态需要一个 t_{WAKE} 周期。

- 如果选择了上升沿并且器件以 WAKE 高电平进入睡眠模式，则在上升沿唤醒事件之前必须至少存在 t_{WAKE} 的低电平
- 如果选择了下降沿并且器件在 WAKE 低电平时进入睡眠状态，则在下降沿唤醒事件之前必须至少存在 t_{WAKE} 的高电平
- 双向边沿不需要此要求（默认）
- 图 8-21 和图 8-22 提供了上升沿或下降沿 WAKE 输入的示例。一旦 $VCC1 > UVCC1$ 并且进入待机模式，RXD 会被拉至低电平。

可以使用 WAKE_CONFIG 寄存器 8'h11[7:6] 将 WAKE 端子配置为使用脉冲（请参阅图 8-23）。该端子可以配置为仅处理一个脉冲。脉冲必须介于 $t_{WK_WIDTH_MIN}$ 和 $t_{WK_WIDTH_MAX}$ 之间。该图提供了三个脉冲以及器件是否唤醒的示例。 $t_{WK_WIDTH_MIN}$ 由寄存器 8'h11[3:2] 设置的 $t_{WK_WIDTH_INVALID}$ 值确定。有两个区域中可能会检测到脉冲，也可能不会。通过使用寄存器 8'h1B[1] 的 WAKE_WIDTH_MAX_DIS，可将脉冲模式配置为滤波唤醒输入。向该位写入 1 将禁用 $t_{WK_WIDTH_MAX}$ ，并且 WAKE 输入将基于寄存器 8'h11[3:2] 的配置，可通过该配置选择 $t_{WK_WIDTH_INVALID}$ 和 $t_{WK_WIDTH_MIN}$ 值。小于 $t_{WK_WIDTH_INVALID}$ 的 WAKE 输入将被滤除，如果超过 $t_{WK_WIDTH_MIN}$ ，则器件将进入重启模式并且 LDO 导通。二者之间的区域可能被计入，也可能不被计入，请参阅图 8-24。寄存器 8'h12[7] 确定所识别脉冲或滤波器边沿的方向。WAKE 引脚的状态可通过寄存器 8'h11[5:4] 来确定。当 WAKE 引脚发生变化时，器件会将其记为上升沿或下降沿。然后在向这些位写入 00 之前一直锁存。

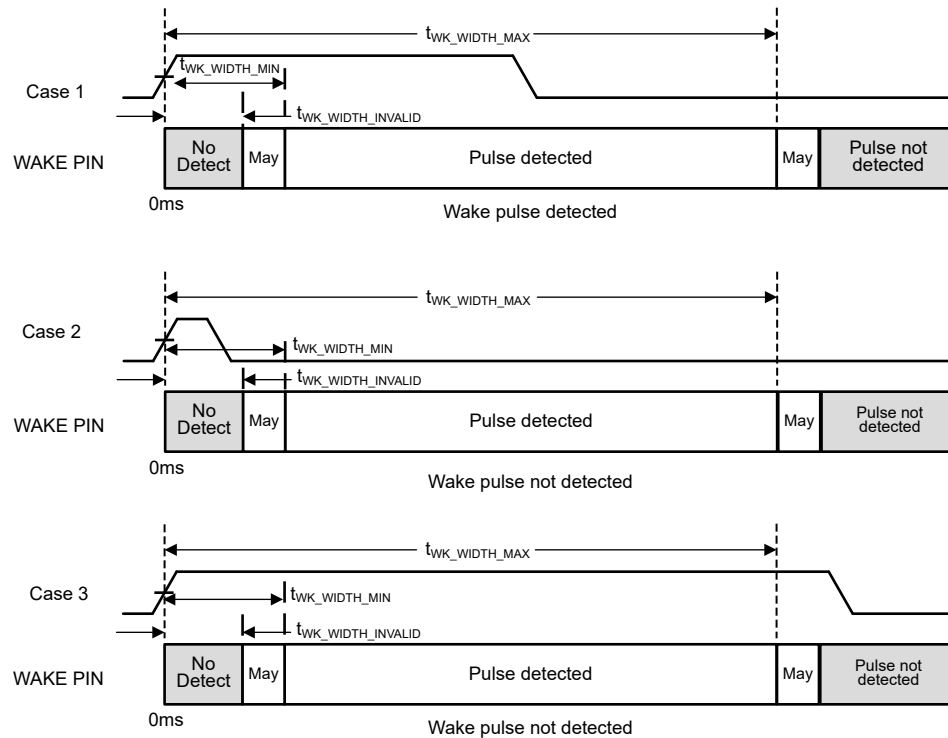


图 8-23. WAKE 引脚脉冲行为

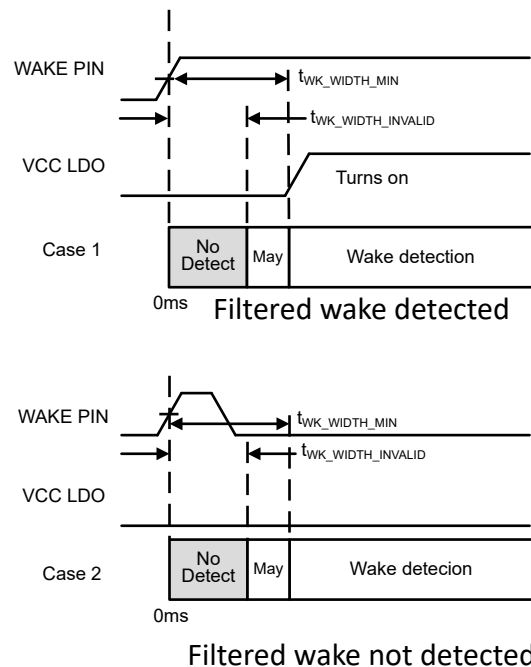


图 8-24. WAKE 引脚滤波行为

8.3.13.3.2 循环检测唤醒

使用循环检测唤醒功能时，在睡眠模式下器件的静态电流会减小，因为 WAKE 电路仅在所选 HSS4 引脚的导通时间内处于工作状态，请参阅图 8-25 中的示例。HSS4 引脚定期导通，将 VSUP 施加到外部本地唤醒电路。每次，WAKEx 都会设置一个指明引脚为高电平或低电平的位，并将该位与上一状态进行比较。如果发生变化，则器件会

唤醒；否则器件保持睡眠模式。有关时序图，请参阅图 8-26。唤醒时间基于 t_{WK_CYC} ，如图 8-26 所示。周期和脉冲宽度由寄存器 8'h12[5] 确定。

如果 HSS4/WAKE4 引脚配置为唤醒引脚，则 HSS3 必须用作高侧开关以实现循环检测功能。

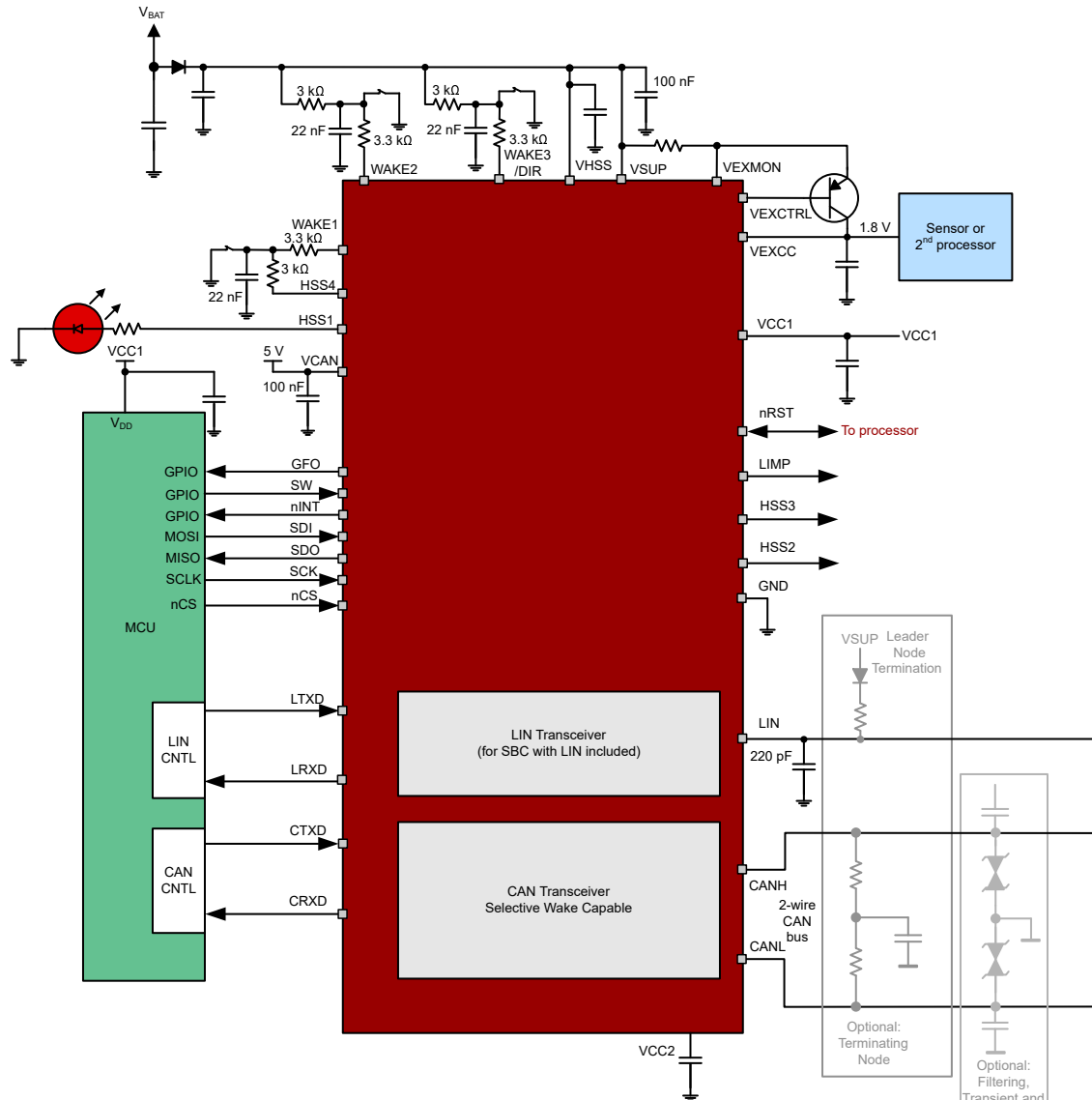


图 8-25. 采用循环检测配置的应用图

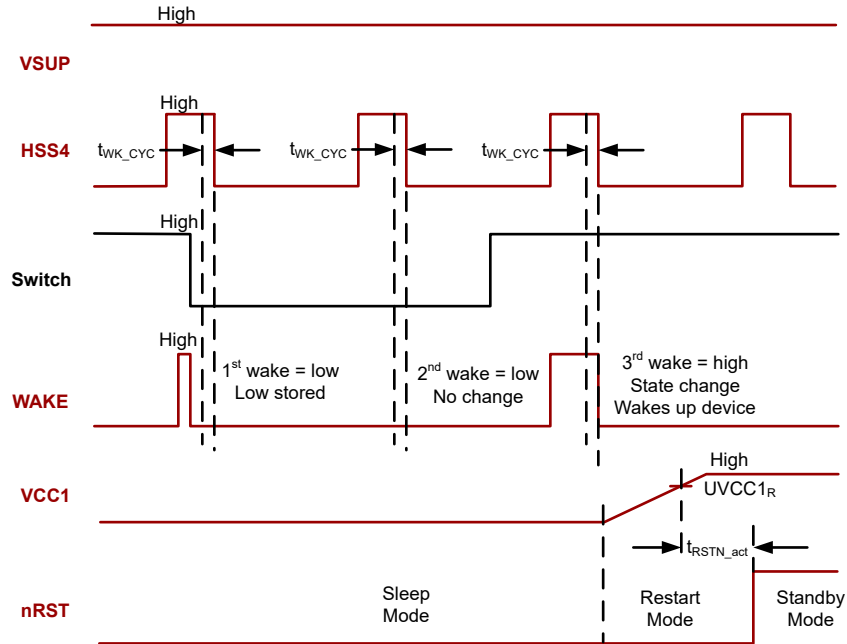


图 8-26. 循环检测计时示意图

8.3.13.4 循环唤醒

循环唤醒类似于循环检测唤醒，使用 Timer1 或 Timer2 来定期唤醒。该特性在正常模式和待机模式下可用。使能后，在编程的“开启时间”开始时，器件会将 nINT 拉至低电平并在周期结束后释放。第一个开启时间脉冲会被忽略，但随后的每个开启时间脉冲都会造成中断。循环唤醒通过对 Timer1 使用寄存器 8'h25[3] 或对 Timer2 使用寄存器 8'h26[3] 来使能。有关用于对循环唤醒功能进行编程的寄存器，请参阅表 8-6。计时器通过其寄存器进行配置。

表 8-6. 循环唤醒寄存器

地址	默认值	字段	说明
8'h25[3]	0b	TIMER1_CYC_WK_EN	设置为 1b 会将循环唤醒计时器与 Timer1 关联
8'h26[3]	0b	TIMER2_CYC_WK_EN	设置为 1b 会将循环唤醒计时器与 Timer2 关联

备注

- 通过将循环唤醒配置为 Timer1 或 Timer2，器件可在正常模式和待机模式下执行循环唤醒功能。

如需了解睡眠模式下持续时间较长的循环唤醒或循环唤醒功能，请参阅[长持续时间计时器](#)部分。

8.3.13.5 睡眠模式下的直接驱动

直接驱动是通过器件的 WAKE3/DIR 引脚直接控制高侧开关的方法。配置方法是高侧开关的任意组合分配直接驱动。有关如何实现此功能，请参阅[节 8.3.7.1](#)。直接驱动不会唤醒器件，但提供了唤醒器件的方法。

- 由于使用直接驱动时 VCC1 处于开启状态，因此可以使用 SPI 命令将器件从睡眠模式唤醒。
- 通过将寄存器 SBC_CONFIG1 8'h0E[1] 中的 SW_SLP_EN 设置为 1b，将 SW 引脚配置为数字唤醒输入。
- 处理器可以使用未使用的 WAKE1 或 WAKE2 引脚来唤醒器件。必须配置引脚阈值以满足处理器要求。

8.3.14 长持续时间计时器

TCAN29xx-Q1 具有长持续时间计时器 (LDT)，可编程为在计时器到期时执行各种预先配置的操作。可在正常或待机模式下配置 LDT。该计时器提供 16 种预设持续时间选项，最长持续时间为 7 天。

要激活 LDT：

- 选择 LDT_FUNCTION (寄存器 0x1C[2:1])
- 使用 LDT_TIMER_SET (寄存器 0x1C[6:3]) 设置计时器持续时间
- 设置 LDT_EN = 1b

有关 LDT_FUNCTION 配置及执行的相应操作，请参阅下表

如果器件进入重启或失效防护模式，该计时器将复位并禁用。器件进入待机或正常模式后，需要重新配置该计时器。

表 8-7. 长持续时间计时器功能

LDT_FUNCTION	SBC 正常或待机模式	SBC 睡眠模式
00b	在 SBC 正常或待机模式下，一旦 LDT_EN 设置为 1b，该计时器就会启动。计时器到期后，如果中断标志未被屏蔽，将会产生中断且将 nINT 拉低。	计时器到期后不会进入睡眠模式
01b	在 SBC 正常或待机模式下，一旦 LDT_EN 设置为 1b，该计时器就会启动。计时器到期后，如果没有其他待处理的唤醒中断，器件将进入睡眠模式。LDT 中断被置位。	除非发生唤醒事件将器件唤醒至待机模式，否则器件保持睡眠模式
10b	可以在 SBC 正常模式或待机模式下配置和使用该计时器。进入睡眠模式后，计时器才开始计时。	当器件通过 SPI 命令进入睡眠模式时，计时器就会启动。计时器到期后，器件会唤醒至待机模式，并置位 LDT_WAKE 中断以指示基于计时器的唤醒
11b	一旦 LDT_EN 置位，计时器就会立即启动。计时器到期后，如果没有挂起的唤醒中断，器件将进入睡眠模式。	进入睡眠模式后，LDT 会重新启动计时器，并在计时器到期后退出睡眠模式。LDT_WAKE 中断被置位，以指示基于计时器的唤醒。

8.3.15 安全功能

TCAN29xx-Q1 具有多种保护功能，如下所述。

8.3.15.1 看门狗

该器件具有集成的看门狗功能。该器件通过在寄存器 8'h13[7:6] 的 WD_CONFIG 处的 WD_CONFIG_1 进行 SPI 编程来提供默认的基于窗口、超时和问答 (Q&A) 看门狗。只有当器件处于待机模式时，才能对看门狗配置和类型进行编程。正常模式支持全部三种看门狗配置，而待机模式默认为超时看门狗。当器件进入待机模式时，看门狗配置会自动更改为超时看门狗。通过将寄存器 8'h13[2] 编程为 1b，可以将待机模式看门狗配置为与正常模式相同的类型。看门狗在睡眠模式下默认关断，但可以通过在寄存器 8'h13[3] 将 WD_SLP_EN 编程为 1b，将其配置为处于工作状态的超时看门狗。

从重启模式进入待机模式时，nRST 从低电平转换到高电平。该转换启动 t_{INITWD} 计时器并在重启模式下包括 t_{RSTN_act} 计时器。WD 触发输入必须发生在该初始长窗口超时之前。初始长窗口默认为 600ms，但可以在寄存器 8'h13[1:0] 的 WD_LW_SEL 处编程为其他值。进入正常模式时，已编程的看门狗计时器会根据编程的配置启动。看门狗计时器在睡眠、重启和失效防护模式下关断。LIMP 引脚提供跛行回家功能。处于睡眠模式时，LIMP 引脚会关闭。当错误计数器超过看门狗触发事件电平时，LIMP 引脚导通，从而将 LIMP 拉至接地，如“LIMP 引脚”部分所述。

看门狗具有广泛的配置性，包括能够选择超时或 Q&A 看门狗。在待机模式下看门狗默认为启用，但可以通过设置寄存器 8'h14[0] = 1b 来禁用看门狗。可以将寄存器 8'h13[7:6] 设置为 00b 以禁用 WD。提供了一个 WD 错误计数器，请参阅节 8.3.15.1.1 以了解该计数器的说明。图 8-27 提供了待机模式下的看门狗流程图。看门狗可以在睡眠模式下启用，但仅用作超时看门狗。VCC1 在睡眠模式下必须启用。图 8-28 流程图展示了在睡眠模式下启用或禁用看门狗时器件的行为。

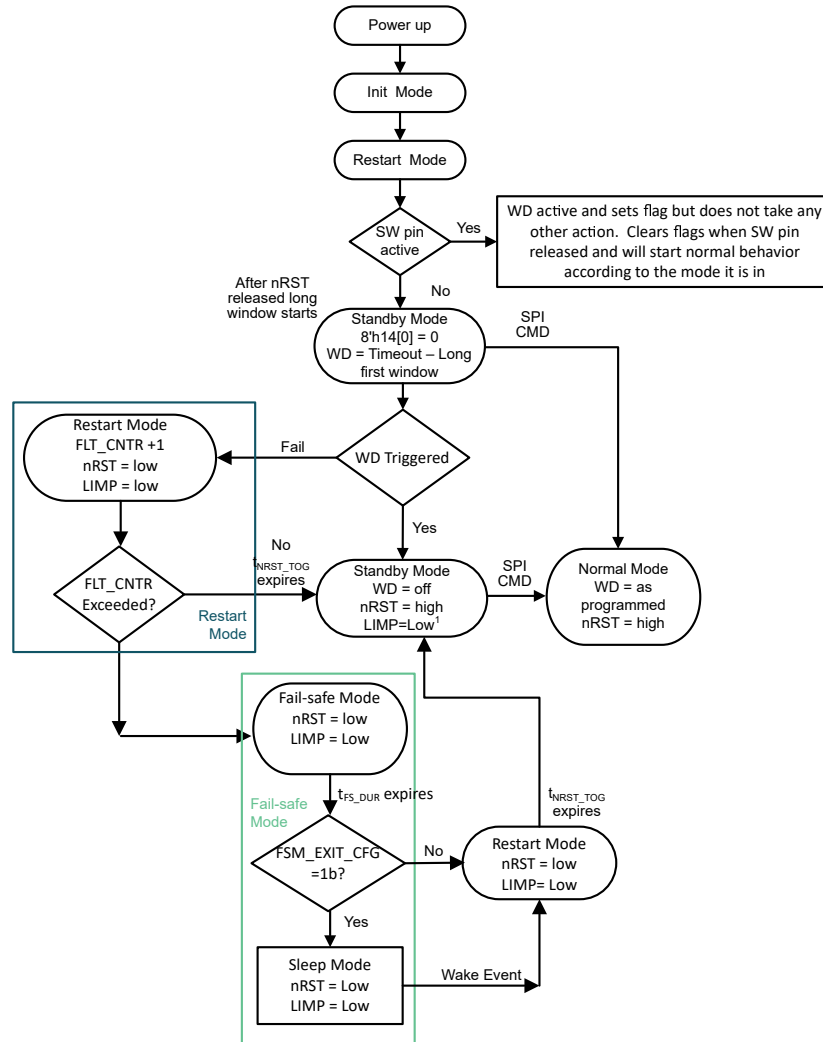


图 8-27. 待机模式下的看门狗

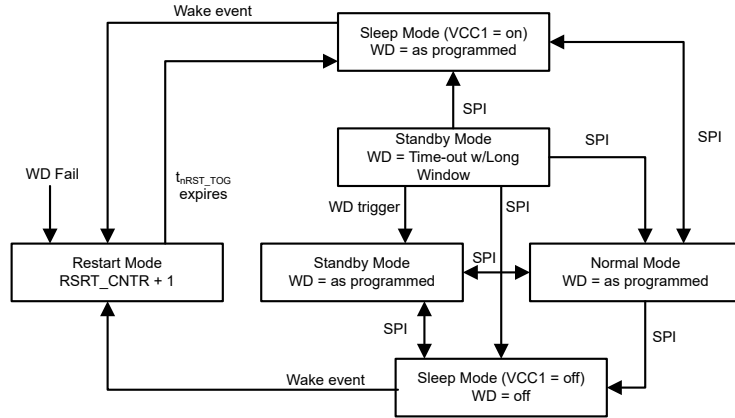


图 8-28. 睡眠模式下的看门狗

备注

- 更改模式后，看门狗计时器不会重启。如果待机模式配置为超时看门狗但启用了 Q&A 看门狗，建议在更改为正常模式之前在待机模式下触发看门狗，以避免因窗口时间有限而丢失答案，从而导致看门狗错误。

8.3.15.1.1 看门狗错误计数器和操作

该器件具有看门狗错误计数器。该计数器是一个加/减计数器，对于每个错过的窗口或错误的输入看门狗触发事件，该计数器会递增。对于每个正确的输入触发，该计数器会递减，但不会降到 0 以下。该计数器的默认触发条件是：每当发生一次事件时，就会触发一个看门狗事件。用户可通过 8'h16[7:4] 配置该计数器，将错误输入触发器的限制值设置为最多 15 次。该错误计数器可以在寄存器 8'h14[4:1] 处读取。

超过编程设定的 WD 错误计数器限制后，器件将切换至重启模式，从而将 nRST 拉至低电平，持续时间为 tNRST_TOG。错误计数器也随即复位为 0。tNRST_TOG 超时后，器件会切换回待机模式，从而将 nRST 恢复为高电平。如果 WD 故障导致重启计数器超过其已编程的限制，器件会切换到失效防护模式（如果使能）或睡眠模式。

8.3.15.1.2 看门狗 SPI 编程

寄存器 8'h13、8'h14 和 8'h16 可配置看门狗功能。通过将 8'h13[6] 设定为所选方法，可以将 TCAN29xx-Q1 看门狗设置为超时、窗口或者 Q&A 看门狗。其中每种看门狗配置的计时器都基于寄存器 8'h13[5:4] WD 预分频器和 8'h14[7:5] WD 计时器，并以 ms 为单位。有关可实现的时间和更多详细信息，请参阅表 8-8。如果使用较小的时间窗口，建议使用超时看门狗版本，但它不是必需的。这适用于 4ms 和 64ms 之间的时间。所编程时间也用于 Q&A 看门狗，该看门狗在寄存器 8'h2D 至 8'h2F 中进行编程。

表 8-8. 超时、窗口和 Q&A 看门狗计时器配置 (ms)

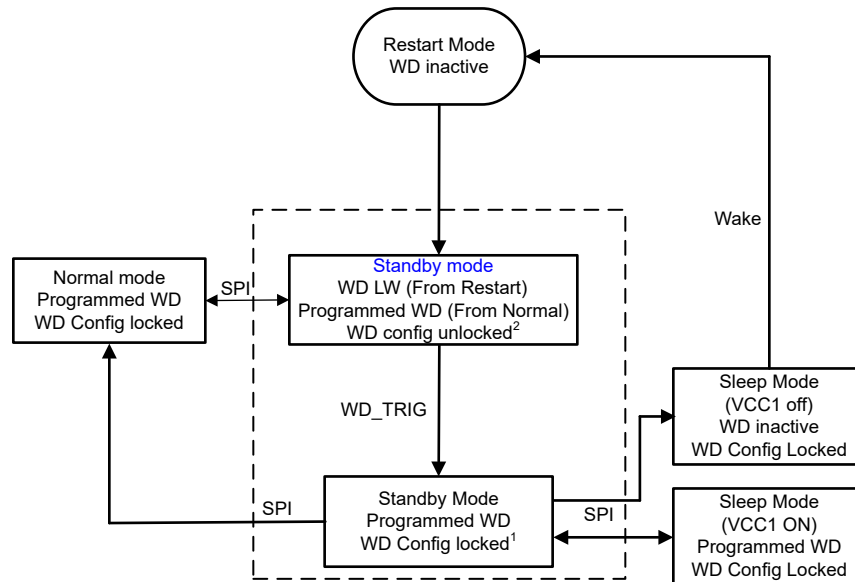
WD_TIMER	8'h13[5:4] WD_PRE			
8'h14[7:5]	00 (默认值)	01	10	11
000	4	8	12	16
001	32	64	96	128
010	128	256	384	512
011 (默认值)	256	384	512	768
100	512	1024	1536	2048
101	2048	4096	6144	8192
110	10240	20240	RSVD	RSVD
111	RSVD	RSVD	RSVD	RSVD

备注

如果已解锁，看门狗时序只能在待机模式下配置。

8.3.15.1.2.1 看门狗配置寄存器锁定和解锁

为避免意外的看门狗配置更改，TCAN29xx-Q1 系列实施了看门狗配置寄存器锁定和解锁机制。寄存器 8'h13、8'h14、8'h16 和 8'h2D 仅在待机模式下可编程，并且是锁定的寄存器。这些寄存器会自动锁定第一个 WD 输入触发事件，或在通过 SPI 命令切换到正常模式时锁定。解锁机制正在切换到待机模式；这允许对四个寄存器中的每一个进行一次写入。如果寄存器在待机模式下被锁定，则器件必须切换到正常模式，然后返回待机模式。WD 可以在睡眠模式下启用，并且只能进行超时操作，配置寄存器会被锁定。请参阅图 8-29；其中显示了所述的行为。



- 1 As long as SW pin is active in Standby mode, WD is unlocked for programming in Standby mode
- 2 Allows one write to registers 8'h13, 8'h14, 8'h16 and 8'h2D before WD trigger.

图 8-29. 看门狗配置寄存器锁定和解锁流程图

8.3.15.1.3 看门狗计时

TCAN29xx-Q1 提供了三种设置窗口、超时和问答看门狗的方法。问答看门狗在问答看门狗中介绍。如果更频繁 (< 64ms)，则需要输入触发事件。建议使用超时看门狗，但不是必需的。

使用窗口看门狗时，了解闭合和开放窗口的各个方面非常重要。器件设置了一个 50%/50% 的开放和闭合窗口，并且基于一个精度范围为 $\pm 10\%$ 的内部振荡器。要确定何时提供该输入触发，需要考虑此差异。使用 64ms 标称总窗口 t_{WINDOW} 可提供各为 32ms 的闭合和开放窗口。考虑精度为 $\pm 10\%$ 的内部振荡器，意味着 t_{WINDOW} 可以介于 57.6ms 和 70.4ms 之间。因而，闭合窗口 t_{CLOSED} 和开放窗口 t_{OPEN} 介于 28.8ms 和 35.2ms 之间。使用 57.6ms 的 t_{WINDOW} 和 35.2ms 的 t_{CLOSED} 时，总 t_{OPEN} 为 22.4ms。安全触发区域需要出现在 $46.4ms \pm 11.2ms$ 处，即 $t_{OPEN} \min + t_{CLOSED} \max$ 的一半。其他窗口值使用相同的方法。图 8-30 以图形方式提供了上述信息。它也描述了 Q&A 看门狗的响应 1 和响应 2 窗口。

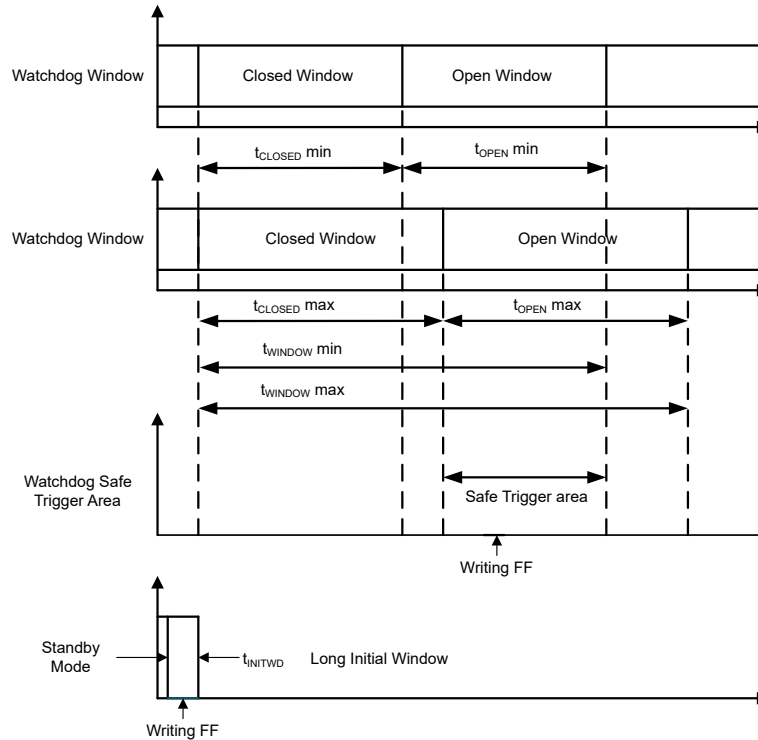


图 8-30. 看门狗时序图

8.3.15.1.4 问答看门狗

这些器件包含可通过 SPI 选择的问答看门狗。器件默认设置为窗口看门狗。

问答 WD 示例说明了 WD 初始化事件。

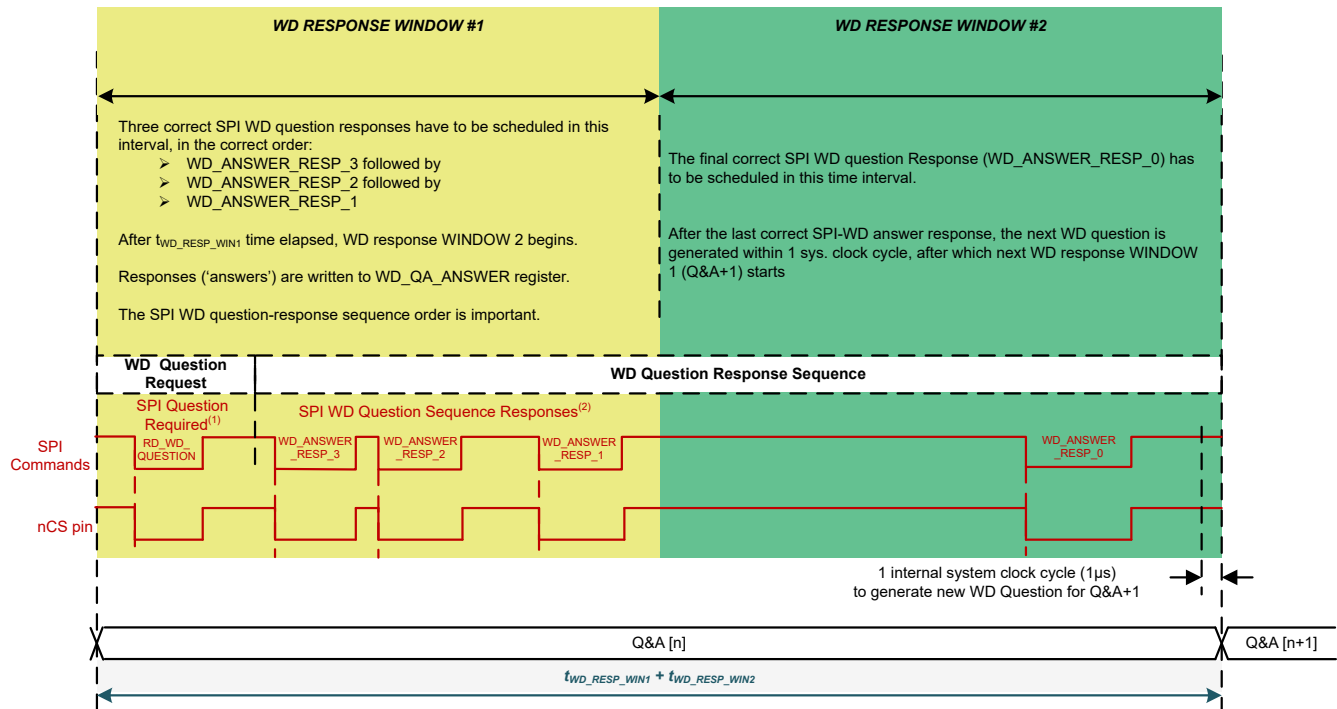
8.3.15.1.4.1 WD 问答基本信息

问答 (Q&A) 看门狗是一种看门狗类型，它不是简单地通过 SPI 写入来重置看门狗，而是 MCU 必须从器件中读取“问题”，根据问题进行数学运算，然后将计算得出的答案写回器件。正确答案是 4 字节响应。每个字节都必须按照正确的时序进行写入，才能获得正确的答案。

有 2 个看门狗窗口，称为 WD 响应窗口 1 和 WD 响应窗口 2 (例如图 8-31 WD QA 窗口)。每个窗口的大小将是总看门狗窗口时间 $t_{WD_RESP_WIN1} + t_{WD_RESP_WIN2}$ 的 50%，该时间在 WD_TIMER 和 WD_PRE 寄存器位选择。

每个看门狗问答都是一个完整的看门狗周期。一般过程是 MCU 在 WD 响应窗口 1 期间读取问题。CPU 必须对问题执行数学函数运算，从而得到 4 个字节的答案。4 个答案字节中的 3 个必须按照正确的顺序写入 WD 响应窗口 1 内的应答寄存器。最后一个答案必须在第一个响应窗口之后 WD 响应窗口 2 内写入应答寄存器。如果所有 4 个答案字节都正确且顺序无误，则响应将被视为良好，错误计数器递减，并生成新问题，从而重新开始该循环。在 WD 响应窗口 2 内写入第四个答案，该窗口将终止，并启动新的 WD 响应窗口 1。

如果有任何内容错误或确实，则响应将被认为不良，并且看门狗问题不会改变。此外，错误计数器将递增。一旦该错误计数器超过阈值 (在 WD_ERR_CNT_SET 寄存器字段中定义)，就会执行看门狗故障操作。操作示例包括中断或复位切换等。



- A. MCU 无需请求 WD 问题。MCU 可以从响应窗口 1 中任意位置的正确答案 WD_ANSWER_RESP_x 字节开始。新的 WD 问题始终在上一个 WD Q&A 序列运行期间最后一个 WD_ANSWER_RESP_0 答案后的一个系统时钟周期内生成。
- B. 只要在响应窗口 1 中提供 WD_ANSWER_RESP_[3:1] 字节并且在响应窗口 2 中提供 WD_ANSWER_RESP_0，MCU 就可以在 WD_ANSWER_RESPx 响应之间调度其他 SPI 命令（甚至是请求 WD 问题的命令），而不会对 WD 功能造成任何影响。

图 8-31. WD Q&A 序列运行

8.3.15.1.4.2 问答寄存器和设置

有多个寄存器用于配置看门狗寄存器，请参阅 表 8-9。

表 8-9. 与看门狗相关的寄存器列表

寄存器地址	寄存器名称	说明
0x13	WD_CONFIG_1	看门狗配置以及出现故障时的操作
0x14	WD_CONFIG_2	设定窗口时间，显示错误计数器的当前数值
0x15	WD_INPUT_TRIG	用于重置或启动看门狗的寄存器
0x16	WD_RST_PULSE	设置错误计数器阈值
0x2D	WD_QA_CONFIG	与 Q&A 看门狗配置相关的配置
0x2E	WD_QA_ANSWER	用于写入计算所得答案的寄存器
0x2F	WD_QA_QUESTION	读取当前 Q&A 看门狗问题

WD_CONFIG_1 和 WD_CONFIG_2 寄存器主要用于设置看门狗窗口时间长度。请参阅 表 8-8 以查看窗口大小选项，以及 WD_TIMER 值和 WD_PRE 值所需的值。请注意，2 个响应窗口中的每个窗口都是所选值的一半。由于需要为每个看门狗 QA 事件使用多个字节的 SPI，因此建议在使用 QA 看门狗功能时使用大于 64ms 的窗口。

当看门狗错误计数器超过错误计数器阈值时，也可以执行不同的操作。

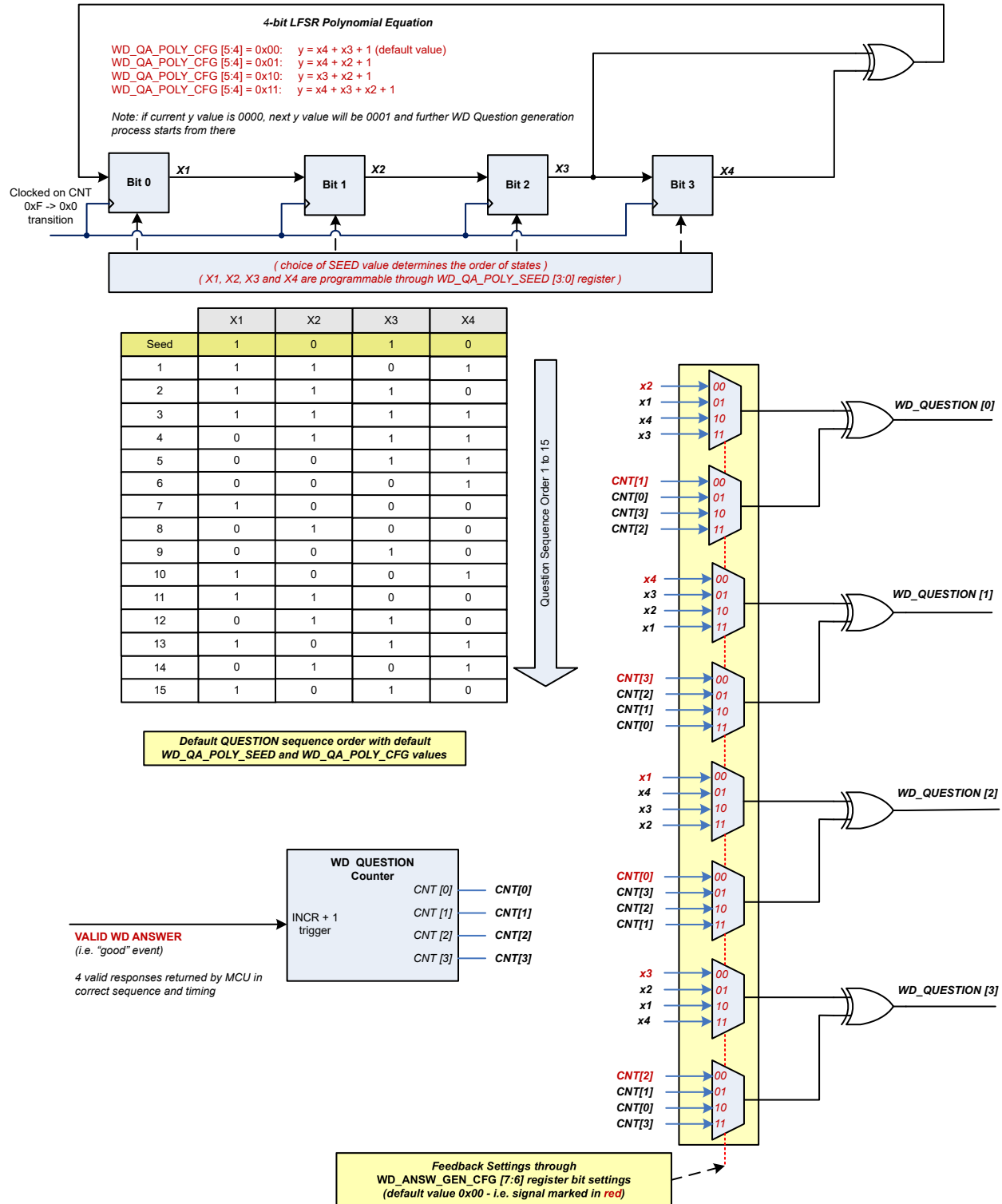
8.3.15.1.4.3 WD 问答值生成

4 位 WD 问题 WD_QA_QUESTION[3:0] 由 4 位马尔可夫链过程生成。马尔可夫链是一个具有马尔可夫属性的随机过程，这意味着状态变化是概率性的，并且未来状态仅取决于当前状态。每个 WD Q&A 模式的有效且完整的 WD 答案序列如下所示：

- WD Q&A 模式预期：
 1. 在响应窗口 1 期间接收到三个正确的 SPI WD 答案。
 2. 在响应窗口 2 期间接收到一个正确的 SPI WD 答案。
 3. 除了前面列出的时序外，四个响应的顺序也应正确。

WD 问题值会锁存在 WD_QA_QUESTION 寄存器的 WD_QUESTION 位中，并且可以随时读取。

在从 1111b 到 0000b 的转换中，马尔可夫链过程由 4 位问题计数器计时。这包括正确答案（正确答案值和正确时序响应）的条件。图 8-32 中给出了 4 位问题 WD_QA_QUESTION [3:0] 生成的逻辑组合。当看门狗故障将器件置于重启模式时，问题计数器将复位为默认值 0000b，并且马尔可夫链将重新初始化为编程的寄存器值。



- A.
- 寄存器 8'h2D[3:0] WD_QA_POLY_SEED 映射为位 3 = X1、位 2 = X2，位 1 = X3、位 0 = X4。
 - 如果当前 y 值为 0000，则下一个 y 值为 0001。下一个看门狗问题生成过程从该值开始。在待机模式下对 WD_QA_CONFIG 寄存器进行的任何更改都会将马尔可夫链重新初始化为当前寄存器值。问题计数器不受影响。

图 8-32. 看门狗问题生成

8.3.15.1.4.3.1 应答比较

2 位看门狗应答计数器 WD_ANSW_CNT[1:0] 对接收到的应答字节数量进行计数，并控制参考应答字节的生成，如图 8-33 所示。在每个看门狗序列开始时，WD_ANSW_CNT[1:0] 计数器的默认值为 11b，以指示看门狗期望 MCU 在 WD_QA_ANSWER[7:0] 中写入正确的应答 3。

一旦某个应答字节不正确，器件就会设置 WD_QA_ERR 状态位。仅当 MCU 向该位写入“1”时，器件才会清除此状态位。

8.3.15.1.4.3.2 2 位看门狗应答计数器的序列

对于每个计数器值，2 位看门狗应答计数器的序列如下：

- WD_ANSW_CNT[1:0] = 11b :
 1. 看门狗会计算参考应答 3。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答 3 字节。
 3. 看门狗将参考应答 3 与 WD_QA_ANSWER[7:0] 中的应答 3 字节进行比较。
 4. 如果应答-3 字节不正确，看门狗会将 WD_ANSW_CNT[1:0] 位递减到 10b，并将 WD_QA_ERR 状态位设置为 1。
- WD_ANSW_CNT[1:0] = 10b :
 1. 看门狗会计算参考应答-2。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答-2 字节。
 3. 看门狗将参考应答 2 与 WD_QA_ANSWER[7:0] 中的应答 2 字节进行比较。
 4. 如果应答-2 字节不正确，看门狗会将 WD_ANSW_CNT[1:0] 位递减到 01b，并将 WD_QA_ERR 状态位设置为 1。
- WD_ANSW_CNT[1:0] = 01b :
 1. 看门狗会计算参考应答-1。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答-1 字节。
 3. 看门狗将参考应答 1 与 WD_QA_ANSWER[7:0] 中的应答 1 字节进行比较。
 4. 如果应答-1 字节不正确，看门狗会将 WD_ANSW_CNT[1:0] 位递减到 00b，并将 WD_QA_ERR 状态位设置为 1。
- WD_ANSW_CNT[1:0] = 00b :
 1. 看门狗会计算参考应答-0。
 2. 发生写入访问。MCU 在 WD_QA_ANSWER[7:0] 中写入应答-0 字节。
 3. 看门狗将参考应答 0 与 WD_QA_ANSWER[7:0] 中的应答 0 字节进行比较。
 4. 如果应答-0 字节不正确，看门狗会将 WD_QA_ERR 状态位设置为 1。
 5. 看门狗启动一个新的看门狗序列并将 WD_ANSW_CNT[1:0] 设置为 11b。

MCU 需要通过向 WD_QA_ERR 位写入 “1” 来清除该位

表 8-10. 使用默认设置的 WD 问题集和相应的 WD 答案集

WD_QA_QUESTION 寄存器中的问题	WD 答案字节 (每个字节都要写入 WD_QA_ANSWER 寄存器)			
	WD_ANSWER_RESP_3	WD_ANSWER_RESP_2	WD_ANSWER_RESP_1	WD_ANSWER_RESP_0
WD_QUESTION	WD_ANSW_CNT[1:0] 11b	WD_ANSW_CNT[1:0] 10b	WD_ANSW_CNT[1:0] 01b	WD_ANSW_CNT[1:0] 00b
0x0	FF	0F	F0	00
0x1	B0	40	BF	4F
0x2	E9	19	E6	16
0x3	A6	56	A9	59
0x4	75	85	7A	8A
0x5	3A	CA	35	C5
0x6	63	93	6C	9C
0x7	2C	DC	23	D3
0x8	D2	22	DD	2D
0x9	9D	6D	92	62
0xA	C4	34	CB	3B
0xB	8B	7B	84	74
0xC	58	A8	57	A7
0xD	17	E7	18	E8
0xE	4E	BE	41	B1
0xF	01	F1	0E	FE

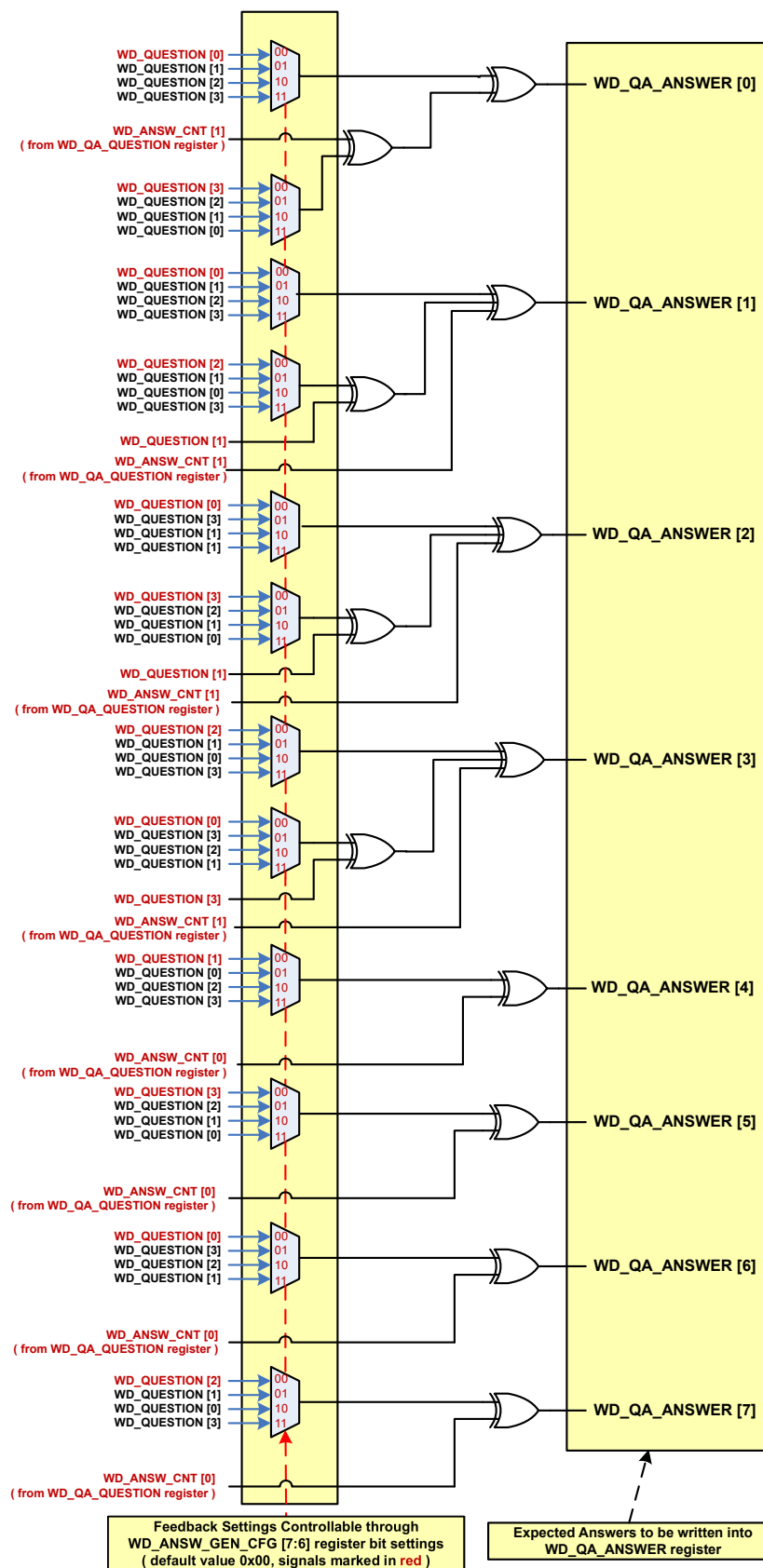


图 8-33. WD 预期答案生成

表 8-11. 正确和错误的 WD Q&A 序列运行场景

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUESTION 寄存器中) ⁽¹⁾	注释
响应 窗口 1	响应 窗口 2			
0 个答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	没有答案
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
0 个答案	1 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个, 响应窗口 2 中的正确答案为 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个正确答案	1 个正确答案			
2 个正确答案	1 个正确答案			
0 个答案	1 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个, 响应窗口 2 中的错误答案少于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个正确答案	1 个错误答案			
2 个正确答案	1 个错误答案			
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	WIN1 中的正确答案少于 3 个, 响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个正确答案	3 个正确答案			
2 个正确答案	2 个正确答案			
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 3 个, 响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个正确答案	3 个错误答案			
2 个正确答案	2 个错误答案			
0 个答案	3 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个, 响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个错误答案	2 个正确答案			
2 个错误答案	1 个正确答案			
0 个答案	3 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个, 响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个错误答案	2 个错误答案			
2 个错误答案	1 个错误答案			
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个, 响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个错误答案	3 个正确答案		1b	
2 个错误答案	2 个正确答案		1b	
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的错误答案少于 3 个, 响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个错误答案	3 个错误答案			
2 个错误答案	2 个错误答案			
3 个正确答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中的正确答案少于 4 个, 响应窗口 2 中的答案多于 0 个 (WD_ANSW_CNT[1:0] 总计 < 4)
2 个正确答案	0 个答案		1b	
1 个正确答案	0 个答案		1b	
3 个正确答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递减故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	正确的顺序
3 个正确答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
3 个错误答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 < 4
3 个错误答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
3 个错误答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	收到的答案总数 = 4
4 个正确答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	

表 8-11. 正确和错误的 WD Q&A 序列运行场景（续）

WD 答案数量		操作	WD_QA_ERR (在 WD_QA_QUESTION 寄存器中) ⁽¹⁾	注释
响应 窗口 1	响应 窗口 2			
3 个正确答案 + 1 个错误答案	不适用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	响应窗口 1 中 4 个正确或错误答案
2 个正确答案 + 2 个错误答案	不适用			
1 个正确答案 + 3 个错误答案	不适用			

(1) WD_QA_ERR 是所有 QA 看门狗错误的逻辑或

8.3.15.1.4.4 问答 WD 示例

有关此示例，请参阅具有以下配置设置的单个序列，[表 8-12](#)。

表 8-12. WD 功能初始化

条目	值	说明
看门狗窗口大小	1024ms	窗口大小为 1024ms
应答生成选项	0 (默认值)	应答生成配置
问题多项式	0 (默认值)	用于生成问题的多项式
问题多项式种子	A (默认值)	用于生成问题的多项式种子
WD 错误计数器限制	15	在发生第 15 个故障事件时，执行看门狗操作

8.3.15.1.4.4.1 所需行为的示例配置

[表 8-13](#) 可针对示例行为配置部件。大多数设置都是上电默认设置。

表 8-13. 寄存器配置写入示例

步骤	寄存器	数据
1	WD_CONFIG_1 (0x13)	[W] 0b11010000 / 0xD0
2	WD_CONFIG_2 (0x14)	[W] 0b10000000 / 0x80
3	WD_RST_PULSE (0x16)	[W] 0b11110000 / 0xF0
4	WDT_QA_CONFIG (0x2D)	[W] 0b00001010 / 0x0A

8.3.15.1.4.4.2 执行问答序列的示例

正常序列摘要如下：

1. 读取问题
2. 计算 4 个应答字节
3. 在第一个响应窗口中发送其中 3 个
4. 等待并在第二个响应窗口中发送最后一个字节

有关第一个循环序列示例，请参阅[表 8-14](#)。

表 8-14. 第一个循环示例

步骤	寄存器	数据	说明
1	WD_QA_QUESTION (0x2F)	[R] 0x0C	读取问题。问题是 0x0C
2	WD_QA_ANSWER (0x2E)	[W] 0x58	写入答案 3
3	WD_QA_ANSWER (0x2E)	[W] 0xA8	写入答案 2
4	WD_QA_ANSWER (0x2E)	[W] 0x57	写入答案 1
5	WD_QA_ANSWER (0x2E)	[W] 0xA7	窗口 2 启动后写入答案 0

用户可以读取 WD_QA_QUESTION[6] (0x2F) 寄存器，以确定是否设置了 WD_QA_ERR。

8.3.15.2 欠压/过压锁定和未通电器件

该器件监控器件的所有电源轨，包括输入 (VSUP、VHSS 和 VCAN) 和输出 (VCC1、VCC2 和 VEXCC)。所有输入电源轨都受到欠压监测，而且可以对 VHSS 进行过压监测。所有输出电源轨都受到欠压、过压和短路故障监控。所有这些故障事件都有相应的中断，VSUP 和 VCC1 故障导致器件 SBC 模式更改。有关 VSUP、VCC1、VCC2 和 VEXCC 故障之间的关系，请参阅表 8-15。

该器件监控 VCC1、VCC2 和 VEXCC 是否存在过压条件。过压由 OVCC1、OVCC2 和 OVEXCC 表示。TCAN29xx-Q1 监控 VCC1、VCC2 和 VEXCC 是否存在接地短路条件。接地短路由 VCC1_{33SC}、VCC1_{5SC}、VCC2_{SC} 和 VEXCC_{SC} 表示。

该器件监测高侧开关电源电压 VHSS 是否发生过压事件。可通过将 1b 写入 8'h4F[7] (HSS_OV_DIS) 来禁用。在 HVSS 电源上监测欠压 UVHSS。可通过将 1b 写入 8'h4F[6] (HSS_UV_DIS) 来禁用。除非通过向 8'h4F[5] (HSS_OV_UV_REC) 写入 1b 来禁用，否则 HSS 开关会自动从 OVHSS 或 UVHSS 恢复。

表 8-15. VSUP、VCC1、VCC2 和 VEXCC 故障以及器件模式

VSUP	VCC1	VCC2	VEXCC	器件模式
> UVSUP	> UVCC1	> UVCC2	不适用	正常或待机
> UVSUP	< UVCC1 _{PR}	> UVCC2	不适用	上一模式
> UVSUP	< UVCC1	> UVCC2	不适用	重启
> UVSUP	> UVCC1	< UVCC2	不适用	上一模式
> UVSUP	> UVCC1	> UVCC2	< UVEXCC	上一模式
> UVSUP	> OVCC1	不适用	不适用	失效防护或睡眠
> UVSUP	> UVCC1	> OVCC2	不适用	上一模式
> UVSUP	> UVCC1	不适用	< OVEXCC	上一模式
> UVSUP	< VCC1 _{SC}	不适用	不适用	失效防护或睡眠
> UVSUP	> UVCC1	< VCC2 _{SC}	不适用	上一模式
> UVSUP	> UVCC1	不适用	< VEXCC _{SC}	上一模式

备注

如果 VCC1 上发生永久故障且失效防护模式被禁用，则可能会由于唤醒事件和 VCC1 SBC 故障而在重启和睡眠模式之间陷入循环。

- 建议当 VCC1 在睡眠模式下编程为开启时，使能失效防护模式。
- 为了避免在使能失效防护模式的情况下由于永久故障而陷入循环，建议使用 FSM_CONFIG 寄存器 8'h17[7:4] = 0100b，即 FSM_CNTR_ACT 并在 LDO 关断时将器件置于睡眠模式，直到发生断电重启复位。

8.3.15.2.1 欠压

该器件监控 VSUP、VHSS、VCAN、VEXCC、VCC1 和 VCC2 是否发生欠压事件。欠压事件用 UVSUP_{xR/F}、UVHSS_{R/F}、UVCAN_{R/F}、VCC1_{xR/F}、UVCC2_{R/F} 和 UVEXCC_{xR/F} 表示。x 表示电压电平，R 是电压电平斜升时的电压电平，F 是电压电平斜降时的电压电平。器件的行为取决于电源轨处于欠压状态时的行为。

VCC1 是为数字输入/输出引脚供电的 LDO，预计会连接到节点处理器。VCC1 具有一个欠压预警阈值和四个可编程欠压阈值。当发生欠压预警事件时，会在 INT_6 寄存器 8'h5C[6] 中设置中断并且 nINT 引脚被拉至低电平。VCC1 达到其中一个编程阈值后 (由 SBC_CONFIG1 寄存器 8'h0E[4:3] 设置)，器件将切换至重启模式，并将 nRST 闩锁为低电平，直到 LDO 电压超过欠压上升阈值。nRST 将保持低电平，器件将在清除 UV 阈值后保持重启模式，持续 t_{RSTN_act} 时间。对于 UVCC1，有一个滤波时间 t_{UVFLTR}，欠压事件必须持续超过该时间，设备才能进入重启模式。

8.3.15.2.1.1 VSUP 和 VHSS 欠压

VSUP 是器件正常运行所需的主输入电源轨。器件监控三个电压电平：上电复位电平和两个欠压电平。要使所有功能和输出电压轨处于稳压状态，器件必须超过 UVSUP_{5R}。如果 VSUP 处于欠压状态，器件将失去让内部稳压器保持稳压状态所需的电源。这会导致器件进入微处理器和 TCAN29xx-Q1 之间通信被禁用的状态。在该模式下，器件仍处于工作状态，但 VCC1、VCC2 和 VEXCC 可能会发生欠压事件，并且其他功能不工作，例如看门狗。无法更改模式。器件无法从总线接收信息；因此，不会将任何来自总线的信号传递给微处理器，包括任何通过 BWRR 信号进行总线唤醒的信号。VCC1 确定 UVSUP 电平 (UVSUP_{33R/F} 或 UVSUP_{5R/F}) 用于此目的。如果 VSUP 不断斜降并降至 VSUP(PU)_F 以下，则器件进入断电状态。当 VSUP 恢复时，器件就像初始上电时一样启动。所有寄存器都复位为其默认值。在 UVSUP 事件期间，器件具有一些功能。LDO 处于直通模式，直到 VSUP ≥ UVSUP_{xxR} 并且 VCC1 超过其 UVCC1_{xxR} 电平。此时，该器件将切换为重启模式。

对于 VCC1 为 5V 的器件，UVSUP_{5R/F} 是唯一受监控的 VSUP 欠压电源轨。当 VSUP 降至 UVSUP_{5F} 以下时，CAN 和 LIN 收发器关闭并且 LDO 处于直通模式。有关 VSUP、VCC1₅、VCAN、器件模式和收发器之间的关系，请参阅表 8-16。

当 VCC1 为 3.3V 时，则会监测 UVSUP_{33R/F} 和 UVSUP_{5R/F}。上电时，VSUP 必须超过 UVSUP_{33R} 才能使 VCC1 处于稳压状态，并高于 UVSUP_{5R} 才能使 VCC2 和器件的其他功能正常工作。当 VSUP 斜降时，UVSUP_{5F} 是设置 UVSUP5 中断标志寄存器 8'h52[4] 并关闭 CAN 收发器的第一个 UVSUP 电平。LIN 收发器仍在正常工作，但可能不符合数据表电气和时序规格。如果 VSUP 不断下降，下一个电平是 UVSUP_{33F}。达到该值时，会设置 UVSUP₃₃ 中断标志，即寄存器 8'h52[3]。达到此电平时，LIN 收发器关闭。有关 VSUP、VCC1₃₃、VCAN、器件模式和收发器之间的关系，请参阅表 8-17。

高侧开关电源 VHSS 上的欠压由中断 INT_4 寄存器 8'5A[0] UVHSS 指示。由于 UVHSS 事件高侧开关做出的行为由 HSS_CNTL3 寄存器 8'h4F[6:5] 决定。

表 8-16. VCC1₅ 的欠压事件、器件状态和收发器状态

VSUP	VCC1	VCAN	器件状态	CAN 收发器	LIN 收发器
> UVSUP ₅	> UVCC1 ₅	> UVCAN	正常或待机	根据编程	根据编程
> UVSUP ₅	< UVCC1 ₅	不适用	重启	支持唤醒功能或关闭	支持唤醒功能或关闭
> UVSUP ₅	> UVCC1 ₅	> UVCAN	上一状态	根据编程	根据编程
> UVSUP ₅	> UVCC1 ₅	> UVCAN	上一状态	根据编程	根据编程
> UVSUP ₅	< UVCC1 ₅	< UVCAN	上一状态	支持唤醒、静默或关闭	根据编程

表 8-17. VCC1₃₃ 的欠压事件、器件状态和收发器状态

VSUP	VCC1	VCAN	器件状态	CAN 收发器	LIN 收发器
> UVSUP ₅	> UVCC1 ₃₃	> UVCAN	正常或待机	根据编程	根据编程
> UVSUP ₅	< UVCC1 ₃₃	不适用	重启	支持唤醒功能或关闭	支持唤醒功能或关闭
> UVSUP ₅	> UVCC1 ₃₃	> UVCAN	上一状态	根据编程	根据编程
< UVSUP ₅ > UVSUP ₃₃	> UVCC1 ₃₃	不适用	正常或待机	关闭	根据编程
< UVSUP ₅ > UVSUP ₃₃	< UVCC1 ₃₃	不适用	重启	关闭	关闭
> UVSUP ₅	> UVCC1 ₃₃	< UVCAN	正常或待机	支持唤醒、静默或关闭	根据编程

备注

- 如果在稳压器处于欠压 (UV) 状态时发生热关断或短路事件，则器件会转换到睡眠模式 (失效防护模式禁用) 或转换到失效防护模式 (如果启用)。
- 如果 UVCC1 在重启计时器到期时仍未被清除，器件将判断失效防护模式是否已使能。如果未使能，器件会切换到睡眠模式并关闭 VCC1。当 VCC1 在睡眠模式下启用时，UVCC1 事件将以相同的方式继续发生。
- OVSUPHSS 仅影响高侧开关，故而未显示在上表中。

8.3.15.2.1.2 VCC1 欠压

VCC1 是为数字输入/输出引脚供电的 LDO，预计会连接到节点处理器。对 VCC1 进行欠压监测，它有两个受监测的电平，即预警 (UVCC1_{xPR}) 和欠压 (UVCC1_{XXR/FX})。欠压有四个电平中的一个，可使用寄存器 8'h0E[4:3] 的 UVCC1_SEL 进行编程。在提供外部电源的电源轨中，VCC1 是唯一被视为会导致状态变化的 SBC 故障的电源轨。当发生欠压预警事件时，会在 INT_6 寄存器 8'h5C[6] 中设置中断并且 nINT 引脚被拉至低电平。VCC1 达到其中一个编程阈值后 (由 SBC_CONFIG1 寄存器 8'h0E[4:3] 设置)，器件会转换至重启模式并将 nRST 锁存为低电平，直到 VCC1 超过欠压上升阈值。在清除 UV 阈值后，nRST 保持锁存低电平并且器件保持在重启模式 t_{RSTN_act}。对于 UVCC1，有一个滤波时间 t_{UVFLTR}，欠压事件必须持续超过该时间，器件才能进入重启模式。有关 UVCC1 的行为，请参阅图 8-34。

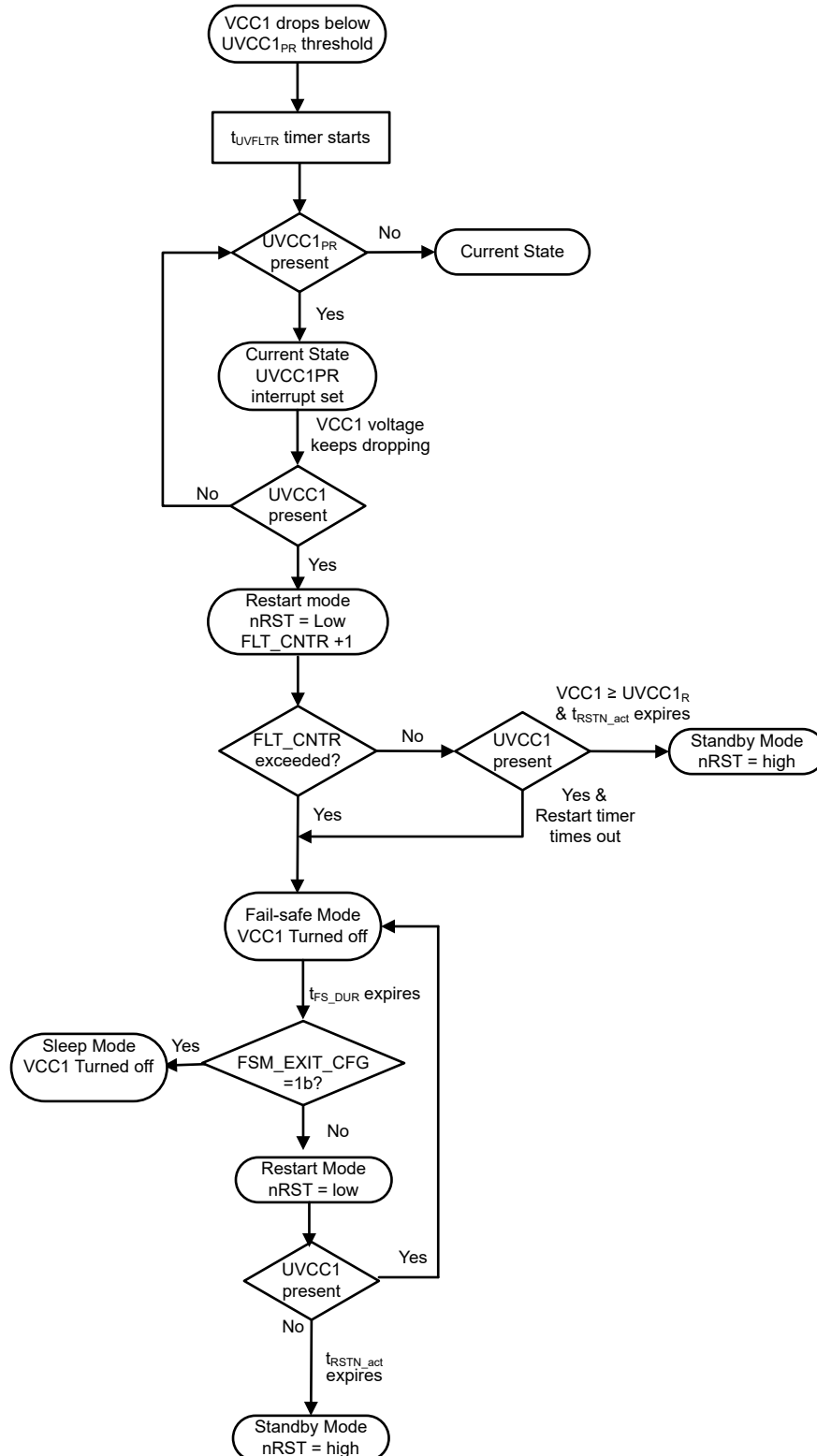


图 8-34. UVCC1 状态图

8.3.15.2.1.3 VCC2 和 VEXCC 欠压

UVCC2 或 UVEXCC 会设置中断标志，但不会导致模式更改。有关欠压行为，请参阅图 8-35 和图 8-36

- 寄存器 8'h5C[5] 的 INT_6 是 UVEXCC 的中断
- 寄存器 8'h5C[2] 的 INT_6 是 UVCC2 的中断

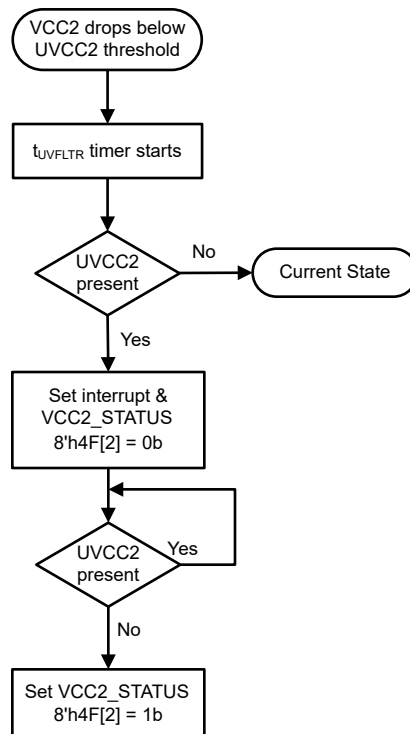


图 8-35. UVCC2 状态图

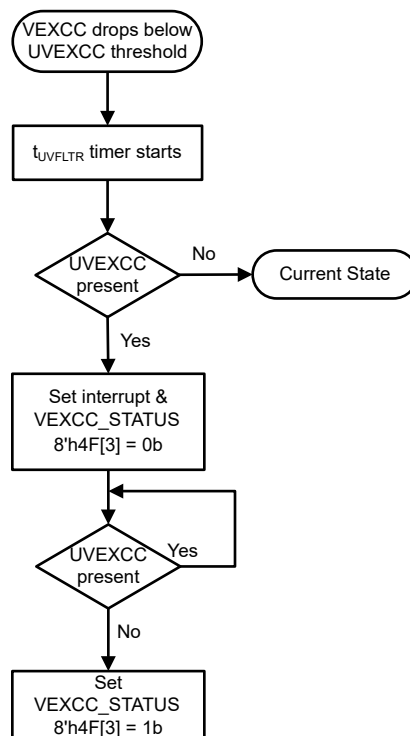


图 8-36. UVEXCC 状态图

8.3.15.2.1.4 VCAN 欠压

如果 VCAN 下降至 UVCAN 欠压检测阈值以下，CAN 发射器将关闭并与总线断开，直到 VCAN 恢复为止。CAN 接收器仍处于活动状态。有关器件行为，请参阅图 8-37。根据设计，器件在未供电情况下对于 CAN 总线而言是“理想无源器件”或“无负载”。总线端子 (CANH、CANL) 在器件未供电时具有极低的漏电流，因此不会对总线施加负载。如果网络的某些节点未供电，而网络的其余部分仍正常工作，这一点至关重要。逻辑终端在器件未供电时的泄漏电流也很低，因此它们不会对其他保持供电的电路造成负载。

UVLO 电路会监视电源轨在上升和下降时的上升沿和下降沿。

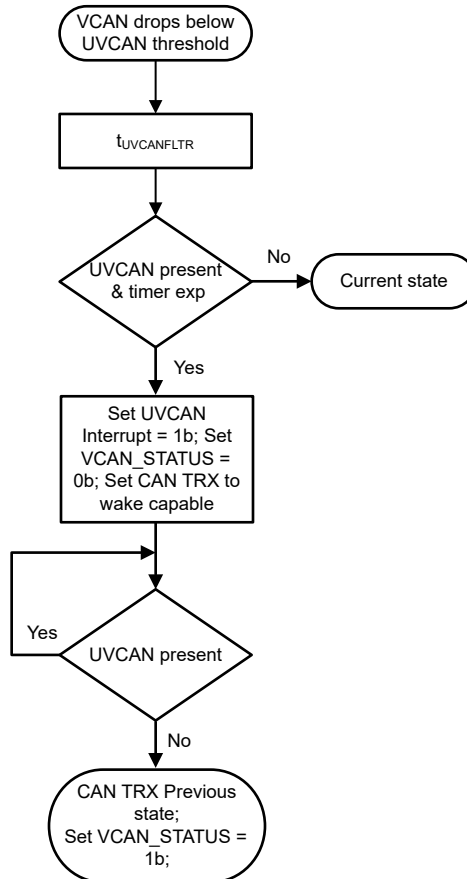


图 8-37. UVCAN 状态图

备注

- UVCAN 比较器仅在 CAN 收发器编程为开启或处于监听状态时使能。

8.3.15.2.2 VCC1、VCC2 和 VEXCC 过压

TCAN29xx-Q1 监控 VCC1、VEXCC 和 VCC2 是否存在过压条件。过压由 OVCC1、OVCC2 和 OVEXCC 表示。当 OVCC1 发生时，器件进入失效防护模式 (如果启用) 或者进入睡眠模式。当 OVCC2 或 OVEXCC 发生时，LDO 关闭并且设置中断标志，但不会发生模式更改。进入失效防护模式时，器件会关闭所有 LDO 并启动 t_{FS_DUR} 计时器。该计时器超时后，会检查 OVCC1 是否存在过压。如果 OV 事件已清除，则当 FSM_EXIT_CFG = 0b 时，器件将进入重启模式。如果 FSM_EXIT_CFG = 1b，器件将进入睡眠模式。如果 OVCC1 仍然存在，器件将保持失效防护模式。有关过压事件期间的器件行为，请参见图 8-38、图 8-39 和图 8-40。

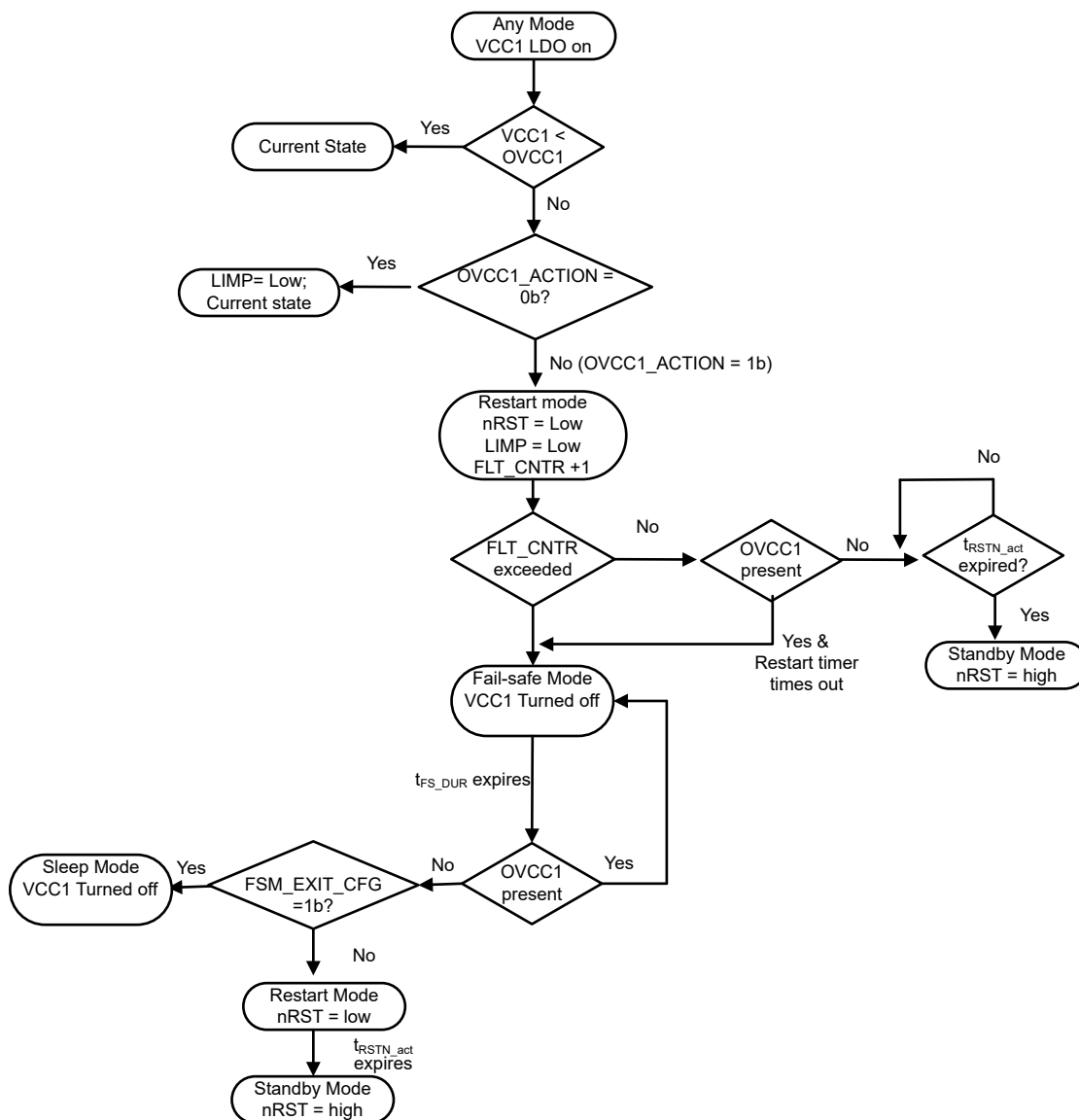


图 8-38. OVCC1 状态图

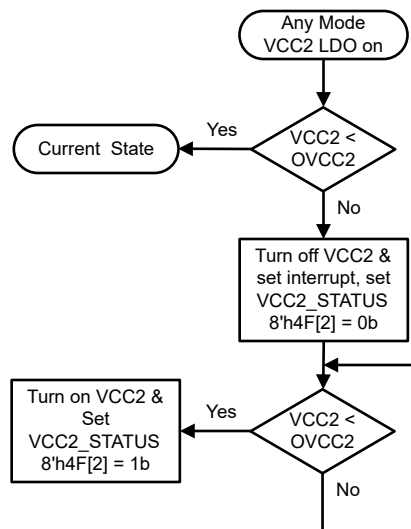


图 8-39. OVCC2 状态图

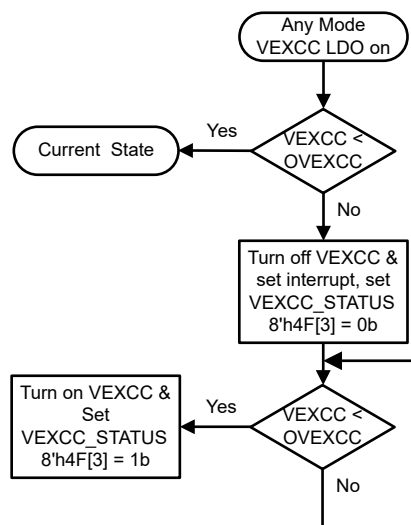


图 8-40. OVEXCC 状态图

8.3.15.2.3 VCC1、VCC2 和 VEXCC 短路

TCAN29xx-Q1 可监控 VCC1、VEXCC 和 VCC2 (CAN LDO) 是否存在接地短路情况。接地短路由 VCC1_{33SC}、VCC1_{5SC}、VCC2_{SC} 和 VEXCC_{SC} 表示。接地短路可关闭 LDO。当发生 VCC1_{SC} 时，VCC1 将关断，器件将进入失效防护模式。无法在 LDO 关闭时监测短路事件。在 t_{FS_DUR} 计时器到期后，如果 FSM_EXT_CFG = 0b，器件会切换到重启模式并检查故障是否已清除。唤醒事件会导致 VCC1 开启 t_{LDOON} 的时间，以查看 SC 事件是否仍然存在。如果故障仍然存在，器件将切换回失效防护模式。如果故障已清除，器件将切换到待机模式。当处于失效防护模式时，在 t_{FS_DUR} 计时器到期后，如果 FSM_EXT_CFG = 1b，器件将切换到睡眠模式，并需要唤醒事件才能进入重启模式。有关接地短路事件期间的器件行为，请参阅图 8-41、图 8-42 和图 8-43。

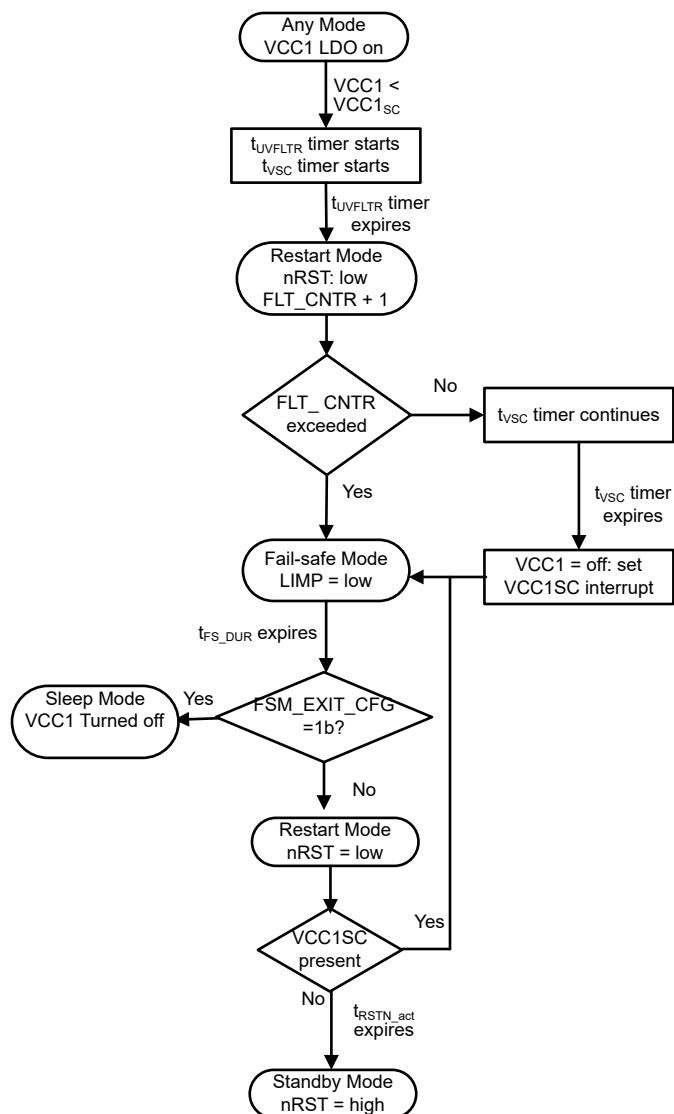


图 8-41. VCC1SC 状态图

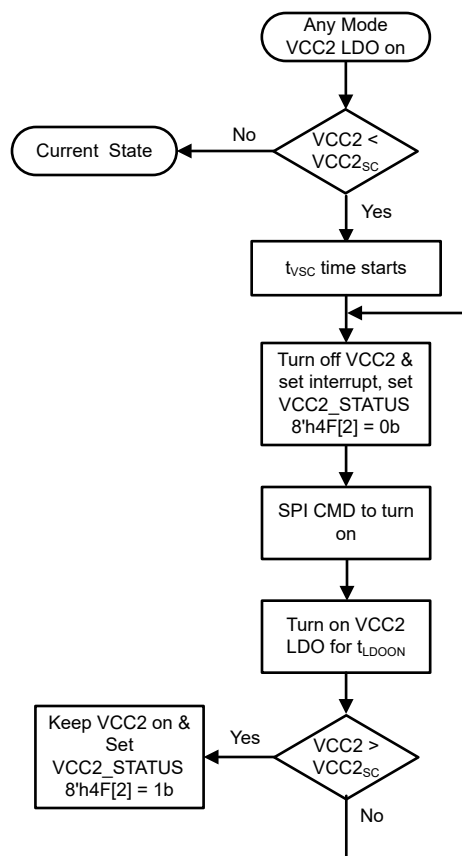


图 8-42. VCC2_{SC} 状态图

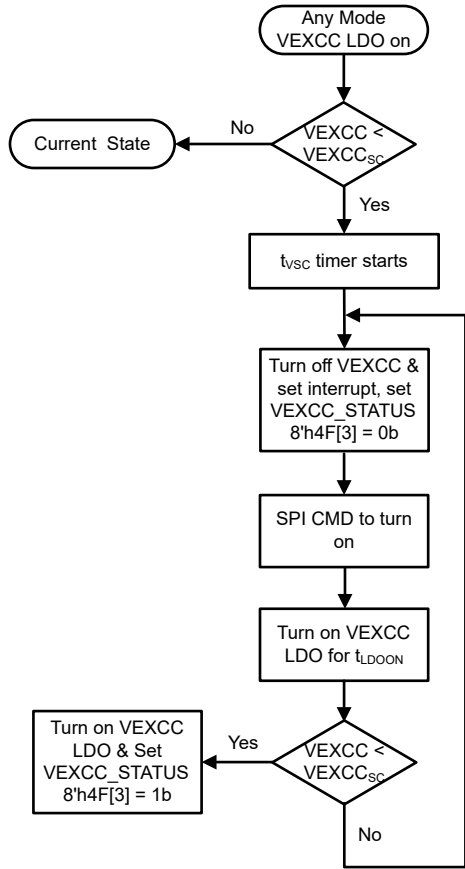


图 8-43. VEXCC_{SC} 状态图

8.3.15.3 模拟内置自检 (ABIST)

TCAN29xx-Q1 提供模拟内置自检机制，用于验证电压监测功能的正确性。

ABIST 按需执行，可通过 MCU 发出的 SPI 请求在待机和正常模式下启动。

要运行 ABIST：

- 读取 ABIST_RUN_CMD 位并确认其为 0b - 这指示 ABIST 已准备好运行。
- 设置 ABIST_RUN_CMD = 1b - 该位保持设置为 1b，直到 ABIST 完成
- 当 ABIST 完成时，ABIST_DONE 位被设置为 1b，ABIST_RUN_CMD 位被设置为 0b。

ABIST_RUN_CMD 对以下电压监测电路运行 ABIST：

- VCC1、VCC2、VEXCC、VCAN、VSUP 和 VHSS 的欠压 (UV) 监测电路
- VCC1、VCC2、VEXCC、VHSS 的过压 (OV) 监测电路
- VCC1、VCC2 和 VEXCC 的短路监测电路
- 内部 LDO 的 UV/OV 监测电路

如果 ABIST 完成后存在任何故障，器件会在 INT_BIST1 (0x63) 和 INT_BIST2 (0x64) 寄存器中置位相应的中断位。如果 ABIST_INT_EN = 1b (默认值)，中断将在 nINT 引脚上指示。根据寄存器 0x4B 中 ABIST_ERR_ACTION 位的配置，器件可配置为采取额外操作，如表 8-18 所示。

表 8-18. ABIST_ERR_ACTION 配置

ABIST_ERR_ACTION	采取的操作
00b	置位相应的 ABIST 故障中断
01b	置位中断并开启 LIMP

表 8-18. ABIST_ERR_ACTION 配置 (续)

ABIST_ERR_ACTION	采取的操作
10b	置位中断、开启 LIMP 并进入失效防护模式。

8.3.15.4 时钟监测

使用 ENABLE_CLKMON 位使能后，只要 1MHz 时钟预期应处于运行状态，TCAN29xx-Q1 就会监测内部 1MHz 和 10k 时钟。如果时钟监测电路检测到任一时钟发生错误：

- 中断标志 CLKMON_FAIL 被置位。
- LIMP 引脚被激活

如果 ABIST_ERR_ACTION = 1b

在以下情况下，时钟监测电路会检测到错误：

- 任一 1MHz 或 10kHz 时钟固定为高电平或低电平。
- 任一 1MHz 或 10kHz 时钟偏离标称值超过 $\pm 20\%$ 。

8.3.15.5 带隙交叉监测

TCAN29xx-Q1 集成了一个带隙交叉监测器 BG_XMON，它持续将用作电压调节和电压监测基准的带隙 BG1 与第二个独立带隙 BG2 进行比较。当通过 ENABLE_BGXMON 位使能时，如果两个带隙基准电压之间的差值超过检测阈值，BG_XMON 会检测到错误。当检测到错误时，它会置位中断标志，并且如果 ABIST_INT_EN = 1b (默认值)，则通过中断引脚 nINT 进行指示。

该器件可配置为在 BG_XMON 检测到错误时采取额外措施。

当通过 SPI 命令使能时，BG_XMON 在 SBC 正常模式下连续运行，在待机和睡眠模式下周期性运行 (每 50ms) 以节省功耗。

8.3.15.6 器件复位

TCAN29xx-Q1 系列具有三种复位器件的方法。其中两种是通过 SPI 命令实现的，分别是软复位和硬复位。软复位和硬复位的实现方法是：将 1b 写入 DEVICE_RST 寄存器 8'h19[1] 以进行软复位，写入 8'h19[0] 以进行硬复位。将 nRST 拉至低电平并保持 t_{NRSTIN} ，即可使用 nRST 实现完全上电复位。

执行软复位时，会发生以下情况：

- 寄存器复位为默认值
- VCC1 和 VCC2 不改变状态
- 器件切换至待机模式

通过 SPI 或 nRST 引脚执行硬复位时，会发生以下情况：

- 器件切换至初始模式
- 寄存器复位为默认值
- 大多数内部器件逻辑都会复位为默认值
- VCC1 和 VCC2 不改变状态
- 然后器件切换至重启模式，最后切换至待机模式，此时器件可以重新编程

8.3.15.7 悬空端子

这些器件的关键端子上带有内部上拉和下拉电阻，确保端子悬空时使器件进入已知状态。有关端子偏置条件的详细信息，请参阅表 8-19。

表 8-19. 端子偏置

终端	上拉或下拉	注释
SW	60k Ω 下拉或上拉	当 SW 引脚高电平有效时，引脚弱偏置输入到 GND。 当 SW 引脚低电平有效时，引脚弱偏置输入到 VCC1 或内部电压导轨

表 8-19. 端子偏置 (续)

终端	上拉或下拉	注释
SCK	60k Ω 下拉或上拉	根据所选的弱偏置输入的 SPI 模式, 自动配置为上拉或下拉 - 模式 0 或 1 配置为下拉 - 模式 2 或 3 配置为上拉
SDI	60k Ω 下拉或上拉	根据 SPI_CONFIG 寄存器 8'h09[2] 中的 SDI_POL 配置, 输入引脚被配置为上拉或下拉, 从而弱偏置输入
nCS	60k Ω 上拉	对输入进行弱偏置, 使得器件未被选中
nRST	30k Ω 上拉	上拉至 VCC1
LIN	40k Ω 上拉	弱偏置
LTXD	60k Ω 上拉	弱偏置输入
CTXD	60k Ω 上拉	弱偏置输入

备注

器件运行不应依赖内部偏置作为唯一的端接, 尤其是在噪声环境下, 但必须将其视为失效保护。当器件与带有开漏输出的 MCU 搭配使用时, 需特别小心。

8.3.15.8 LIN 总线卡在显性状态系统故障：错误唤醒锁定

器件包含用于检测总线卡滞显性系统故障的逻辑, 防止在系统故障期间错误唤醒器件。进入睡眠模式后, 器件会检测 LIN 总线的状态。如果总线处于显性状态, 则锁定唤醒逻辑, 直至总线上的有效隐性状态“清除”总线卡滞显性状态, 从而防止过多的电流使用。图 8-44 和图 8-45 展示了这种保护行为。

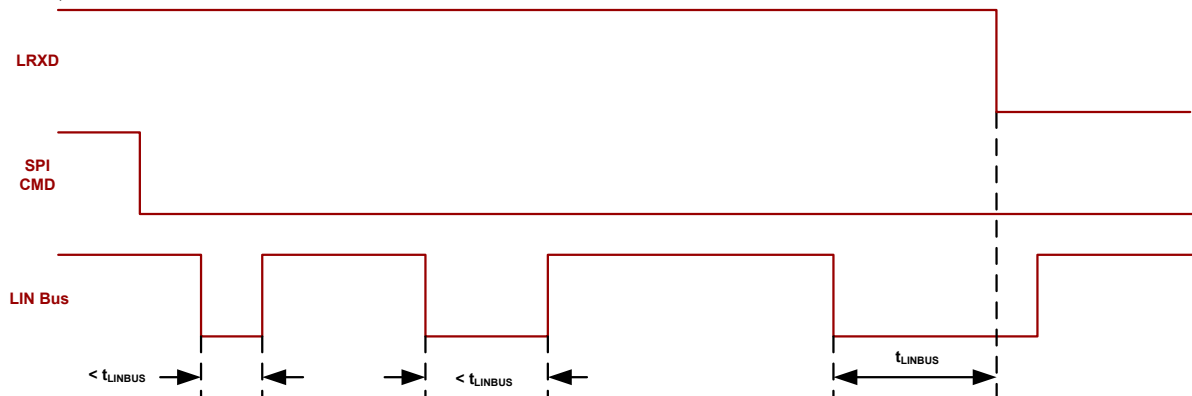


图 8-44. 无总线故障：在总线隐性状态和唤醒的情况下进入睡眠模式

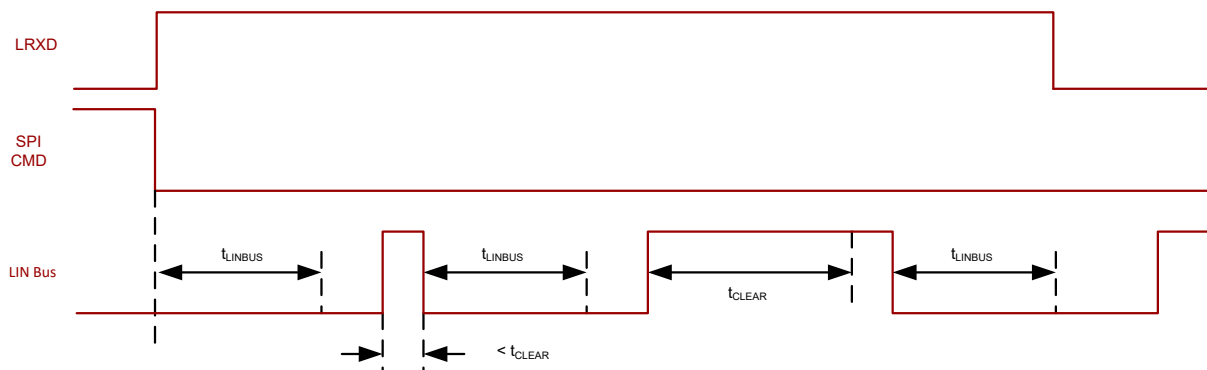


图 8-45. 总线故障：在发生总线卡滞显性故障、清除和唤醒的情况下进入睡眠模式

8.3.15.9 热关断

器件有两个热传感器，用于监控芯片的结温。

1. 涵盖 VCC1 LDO 和外部 PNP 控制 VEXCC
2. 涵盖 VCC2 LDO、CAN 收发器和 LIN 收发器

提供了一个热关断预警，当 VCC1 LDO 和外部 PNP 控制 VEXCC 的结温达到警告温度级别时，会触发该热关断预警。当此温度传感器达到预警上升 TSDWR 时，会触发一个预警中断。热事件可导致三个中断。器件行为取决于哪个传感器发生热事件。这是器件保护功能。

- INT_6 寄存器 8'h5C[7] 是 TSDW 中断
- INT_2 寄存器 8'h52[1] 是 TSD_VCC1_VEXCC 中断
- INT_3 寄存器 8'h53[1] 是 TSD_CAN_LIN 中断，其中包括 VCC2 LDO

超过最大结温的时间超过 t_{TSD} 会设置中断标志，并通过将 nINT 拉至低电平来指示。如果 VCC1 或 VEXCC 导致 TSD 事件，则器件会关断这些 LDO 并进入失效防护模式（如果启用）或睡眠模式。在此 TSD 事件期间，nRST 引脚被拉至接地。一旦过热故障条件消失并且结温冷却至超过 TSDF 温度达 1s，器件会从失效防护模式转换到重启模式、并开启 VCC1 和 VEXCC（如果启用）。由于 VCC1 关闭，会设置热关断中断标志但不会在 nINT 引脚上指示。该事件会通过复位 HSS1-4_CNTL 寄存器来关断高侧开关。如果在器件处于失效防护或睡眠模式且循环检测启用时发生热关断事件，则会在 HSS4 关闭时丢失循环检测功能。

如果涵盖收发器和 VCC2 的第二个传感器检测到 TSD。CAN 和 LIN 发送器都被禁用，将其置于监听模式。VCC2 LDO 禁用并设置中断标志。这不会导致 SBC 状态变化。在过热故障条件消失且结温冷却至超过 TSDF 温度后，CAN 和 LIN 发送器重新启用。在 1 秒的进一步等待时间后，VCC2 LDO 开启。请注意，由于 LDO 已被禁用，未设置 UVCC2。读取寄存器 8'h4F[2] 的 VCC2_STATUS 以确定 VCC2 何时重新启用。如果在系统中使用 VCC2 作为 VCAN 的电源，VCC2 关闭状态会导致 UVCAN 条件。CAN 收发器变为支持唤醒，并且在 VCC2 再次完全加电之前无法重新启用。VCC2_STATUS 也会指示 VCAN 的状态。当 VCC2_STATUS=1b 时，CAN 收发器重新启用并且可以清除 UVCAN 中断标志。

8.3.15.10 总线故障检测和通信

如果 CAN_FAULT_DET_EN = 1b，TCAN29xx-Q1 提供了可选的 CAN 总线故障检测功能。使能后，TCAN29xx-Q1 会检测 CAN 总线对地短路或对电池短路电压，并置位相应的中断标志，如表 8-20 所示。总线故障检测在 CAN 总线上发送显性信号时执行。如果在连续四次显性到隐性位切换期间持续存在故障条件，则会置位相应的中断标志。如果在连续四次显性到隐性位切换期间不存在故障条件，则可清除 CAN 总线故障中断标志。

请参阅图 8-46，以了解节点位置示例及其对确定实际故障位置的能力有何影响。图 8-47 显示了基于三节点配置的各种总线故障。表 8-20 显示了可检测到的故障以及由哪个器件检测到。

总线故障检测是一种系统级检测。如果 ECU 发生故障，则总线的一般通信会受到影响。要全面覆盖节点，需要针对每个节点的系统级诊断步骤，并能够将该信息传回中心点。

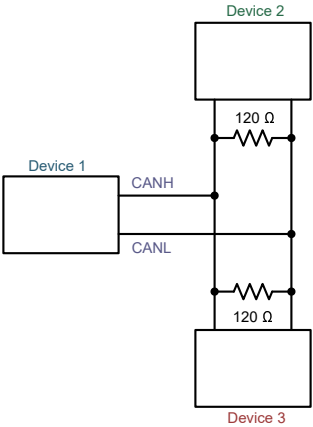


图 8-46. 三节点示例

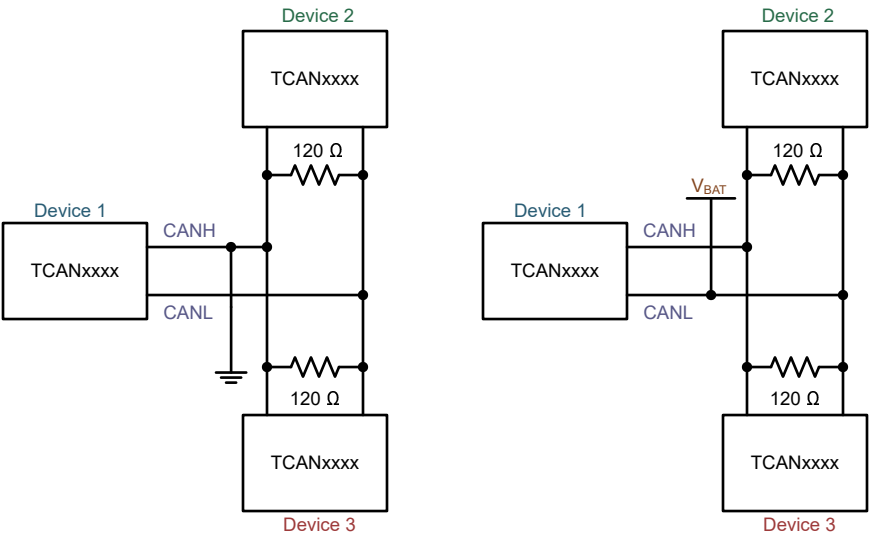


图 8-47. CAN 总线短路检测示例

表 8-20. 总线故障引脚状态和检测表

故障编号	CANH	CANL	中断标志位置
1	短接至 GND	X	CANBUSGND、8'h54[1]
2	X	短接至 V _{bat}	CANBUSVBAT、8'h54[0]

8.3.16 SPI 通信

SPI 通信使用标准 SPI 接口。具体而言，数字接口引脚为 nCS (芯片选择未激活)、SDI (SPI 数据输入)、SDO (SPI 数据输出) 和 SCK (SPI 时钟)。每个 SPI 事务都由一个带有 R/W 位的七位地址发起。该器件可配置为每个事务一个数据字节或两个数据字节，具体取决于 SPI_CONFIG 寄存器 8'h09[3] 处的 BYTE_CNT 位值。默认为一个字节。当选择两个字节时，第二个数据字节用于地址 + 1。

针对事务在 SDO 引脚上移出的数据始终从全局中断寄存器 8'h50[7:0] 开始。此寄存器提供有关器件的高级中断状态信息。接下来移出地址“应答”的数据字节和 R/W 字节。有关禁用循环冗余 (CRC) 时的读取和写入方法，请参阅图 8-48 和图 8-49。要读取两个字节，请参阅图 8-51。当发生两字节 SPI 写入时，地址和地址 + 1 中的当前信息会反馈到 SDO 引脚上，请参阅图 8-50

器件默认处于模式 0，SDI 上的 SPI 输入数据会在 SCK 的从低到高边沿上采样。SDO 上的 SPI 输出数据会在 SCK 的从高到低边沿上改变。通过使用 SPI_CONFIG 寄存器 8'h09[1:0] 中的 MODE_SEL，可将该器件配置为支持模式 1 - 3。SPI 通信图基于模式 0。

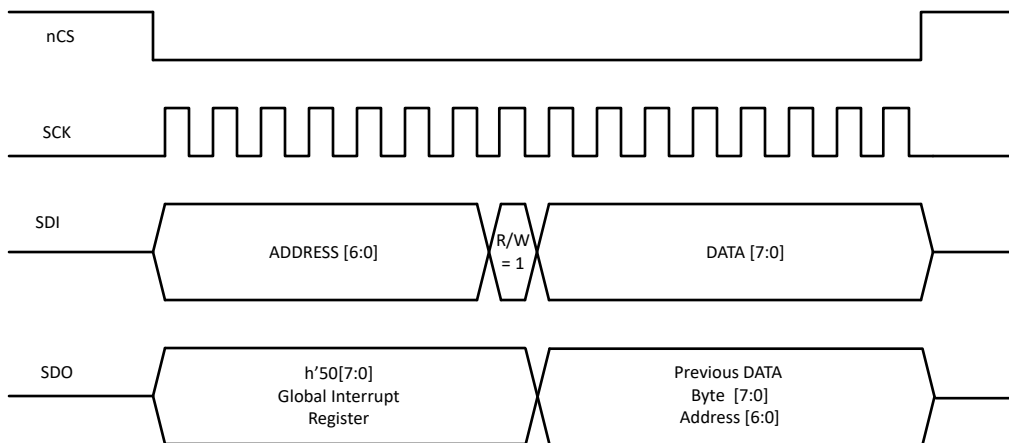


图 8-48. SPI 写入

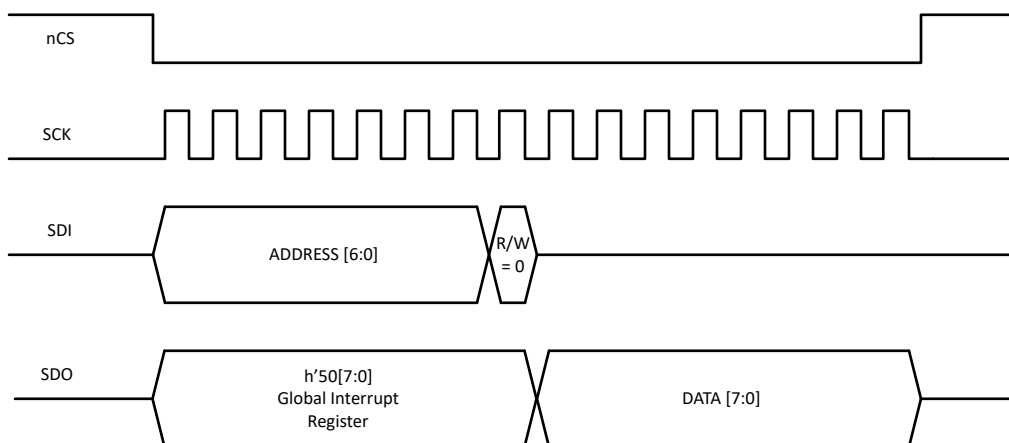


图 8-49. SPI 读取

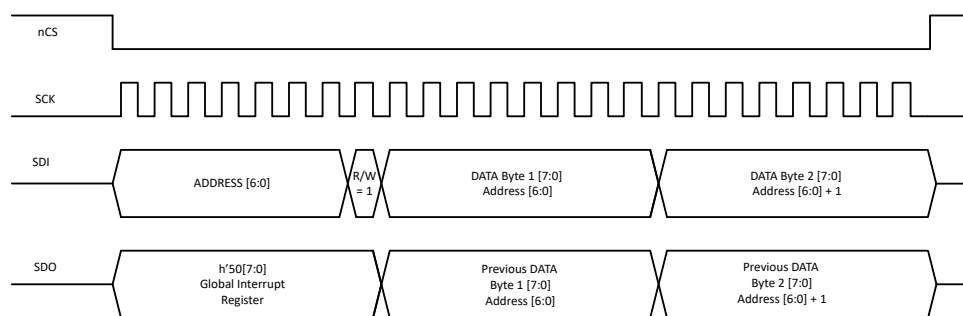


图 8-50. 两字节 SPI 写入

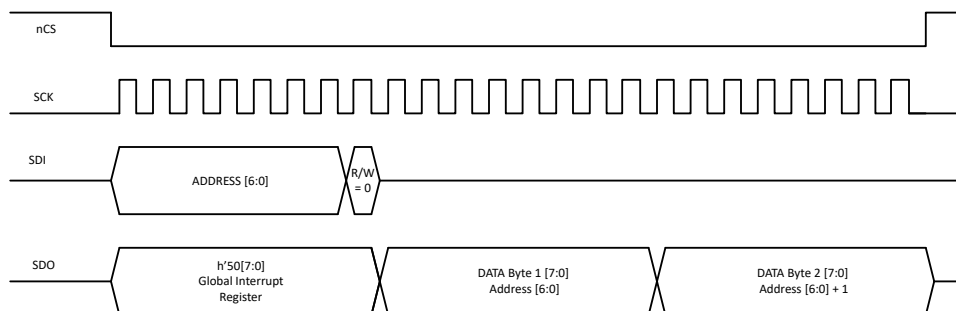


图 8-51. 两字节 SPI 读取

8.3.16.1 循环冗余校验

默认禁用用于 SPI 事务的 TCAN29xx-Q1 系列循环冗余校验 (CRC)。寄存器 'h0A[0] 可用于启用此特性。默认多项式支持 AutoSAR CRC8H2F、 $X^8 + X^5 + X^3 + X^2 + X + 1$ ，请参阅表 8-21。此外，还支持符合 SAE J1850 标准的 CRC8，并可以在寄存器 8'h0B[0] 中选择启用。使能 CRC 后，填充字节 00h 用于计算读取/写入操作期间的 CRC 值，有关包含 CRC 的单字节数据，请参阅图 8-52 和图 8-53。当配置了双字节数据时，不会实施 CRC。

表 8-21. CRC8H27

SPI 事务	
CRC 结果宽度	8 位
多项式	2Fh
初始值	FFh
反映出的输入数据	否
反映出的结果数据	否
XOR 值	FFh
检查	DFh
魔法校验	42h

表 8-22. CRC8 SAE J1850

SPI 事务	
CRC 结果宽度	8 位
多项式	1Dh
初始值	FFh
反映出的输入数据	否
反映出的结果数据	否
XOR 值	FFh
检查	4Bh
魔法校验	C4h

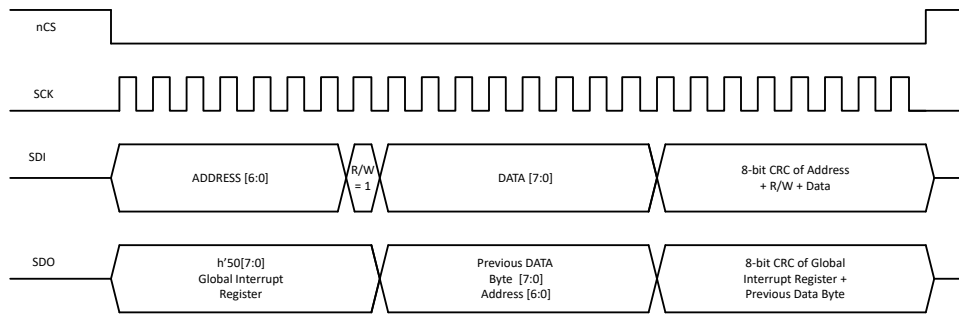


图 8-52. 单字节 CRC SPI 写入

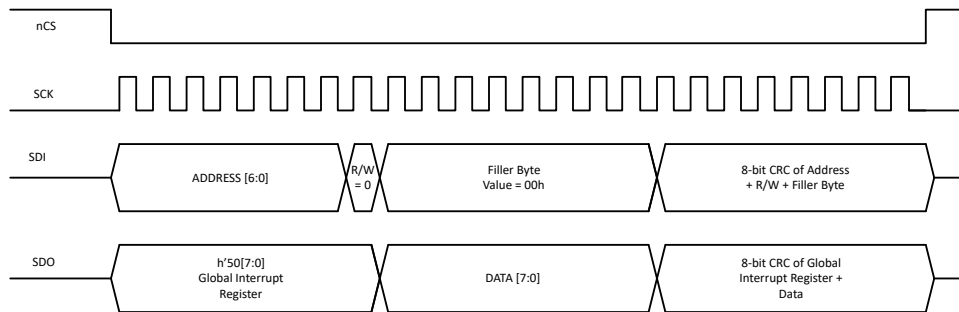


图 8-53. 单字节 CRC SPI 读取

8.3.16.2 芯片选择非 (nCS) :

此输入引脚用于选择负责 SPI 事务的器件。该引脚为低电平有效，因此当 nCS 为高电平时，器件的 SPI 数据输出 (SDO) 引脚为高阻抗，从而允许设计 SPI 总线。当 nCS 为低电平时，SDO 驱动器会激活，通信可以启动。nCS 引脚会在 SPI 事务期间保持低电平。该器件的一项特殊功能允许 SDO 引脚在 nCS 的下降沿立即显示全局故障标志。

8.3.16.3 SPI 时钟输入 (SCK) :

该输入引脚用于输入 SPI 的时钟，以同步输入和输出串行数据位流。默认的 SPI 模式 0 为：数据输入在 SCK 上升沿采样，SPI 数据输出在 SCK 下降沿变化。请参阅图 8-54。图示提供了基于模式 0 (默认值) 的时序。表 8-23 提供了可配置模式及其对应的时钟相位。

表 8-23. SPI 模式

模式	CPOL ⁽¹⁾	CPHA ⁽²⁾	时钟相位
0	0	0	数据会在上升沿进行采样，并在下降沿移位
1	0	1	数据会在下降沿进行采样，并在上升沿移位

表 8-23. SPI 模式 (续)

模式	CPOL ⁽¹⁾	CPHA ⁽²⁾	时钟相位
2	1	0	数据会在上升沿进行采样, 并在下降沿移位
3	1	1	数据会在下降沿进行采样, 并在上升沿移位

(1) CPOL 表示时钟极性, 其中 0 = 逻辑低电平, 1 = 逻辑高电平

(2) CPHA 是时钟相位

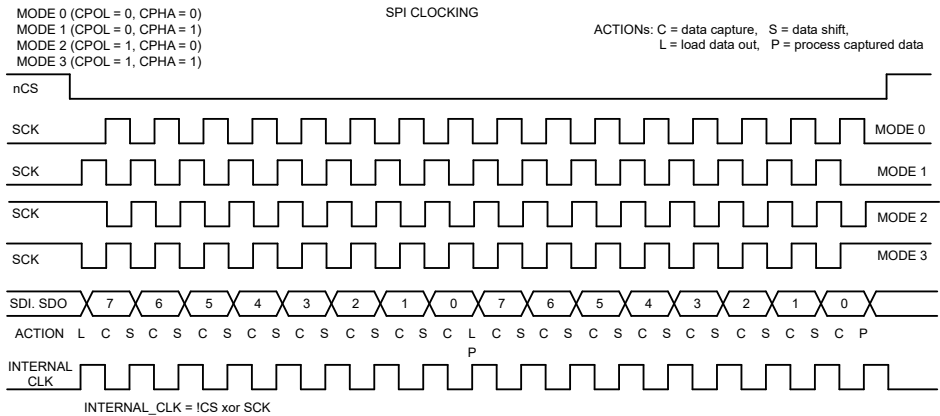


图 8-54. SPI 时钟

8.3.16.4 SPI 数据输入 (SDI) :

此输入引脚用于将数据移位到器件。通过 nCS 上的低电平启用 SPI 后, SDI 就会在 SPI 时钟 (SCK) 的每个上升沿对输入移位数据进行采样。数据会移入 8 位移位寄存器。在八 (8) 个时钟周期并移位后, 将读取寻址的寄存器, 从而在 SDO 上移出数据。八个时钟周期后, 移位寄存器已满且 SPI 事务完成。如果命令代码是写入, 仅在 SCK 完成 8 位移位且 nCS 具有一个上升沿以取消选择器件后, 新数据才会写入寻址的寄存器。如果在一次 SPI 事务期间没有正好 8 位数据移入器件 (nCS 低电平), 则系统会忽略 SPI 命令, 设置 SPIERR 标志, 并且数据不会写入器件, 以防止器件执行任何错误操作。

8.3.16.5 SPI 数据输出 (SDO) :

该引脚处于高阻抗状态, 直到通过 nCS 启用了 SPI 输出。一旦通过 nCS 上的低电平启用 SPI, 如果使用 SPI 时钟, SDO 会立即被驱动为高电平或低电平, 以显示全局故障标志状态, 它也是要移出的第一个位 (位 7)。在 SCK 的第一个下降沿, 数据移出操作将继续在 SCK 的每个下降沿进行, 直到所有 8 个位都移出移位寄存器。

8.4 器件功能模式

TCAN29xx-Q1 有多种 SBC 工作模式：正常、待机、睡眠、重启和失效防护。前三个模式通过 SPI 寄存器 8'h10[2:0] 进行选择。器件会因为各种故障条件而进入失效防护模式。CAN FD 和 LIN 收发器是独立控制的。请参阅表 8-24，了解各种 SBC 模式和每种 SBC 模式下每个模块的状态。

表 8-24. 模式概述

模块	重启	睡眠	待机	正常	失效防护
nINT	高电平 (如果 VCC1 存在) 高阻态 (UVCC1)	高阻态	有效	有效	高阻态
GFO	编程的工作状态 (VCC1 存在) 关闭 (其他情况)	高阻态	有效	有效	高阻态
SW	支持唤醒/关闭	支持唤醒/关闭	支持唤醒/软件开发模式	支持唤醒/软件开发模式	支持唤醒/关闭
HSSx	关闭	根据编程	根据编程	根据编程	关闭
LIMP (开漏低电平有效)	与上一状态相同： 由于失效防护模式或 WD 错误而变为低电平	进入睡眠模式之前的上一状态	进入待机模式前的上一状态	进入正常模式前的上一状态	置为低电平
WAKEx	支持唤醒/关闭	根据编程	根据编程	根据编程	支持唤醒/关闭
CRXD	高电平 (如果 VCC1 存在) 高阻态 (UVCC1)	高阻态	取决于收发器配置	取决于收发器配置	高阻态
LRXD	高电平 (如果 VCC1 存在) 高阻态 (UVCC1)	高阻态	取决于收发器配置	取决于收发器配置	高阻态
nRST	低	低	高	高	低
SPI	关闭	关闭	有效	有效	关闭
看门狗	关闭	关闭	可配置，按编程值	固定，按待机模式下的编程值	关闭
CAN 收发器	支持唤醒/关闭	支持唤醒/关闭	静默/支持唤醒/关闭	开启/静默/支持唤醒/关闭	支持唤醒/关闭
LIN 收发器	支持唤醒/关闭	支持唤醒/关闭	静默/支持唤醒/关闭	开启/静默/支持唤醒/关闭	支持唤醒/关闭
LIN 总线端接	弱电流上拉	弱电流上拉	35k Ω (典型值)	35k Ω (典型值)	弱电流上拉
VCC1	开启或斜变	关闭	开启	开启	关闭
VCC2	开启或斜变	按编程值；默认关闭	开启 (默认) ；可编程为关闭	开启 (默认) ；可编程为关闭	关闭
VEXCC	开启或斜变	按编程值；默认关闭	可编程	可编程	关闭

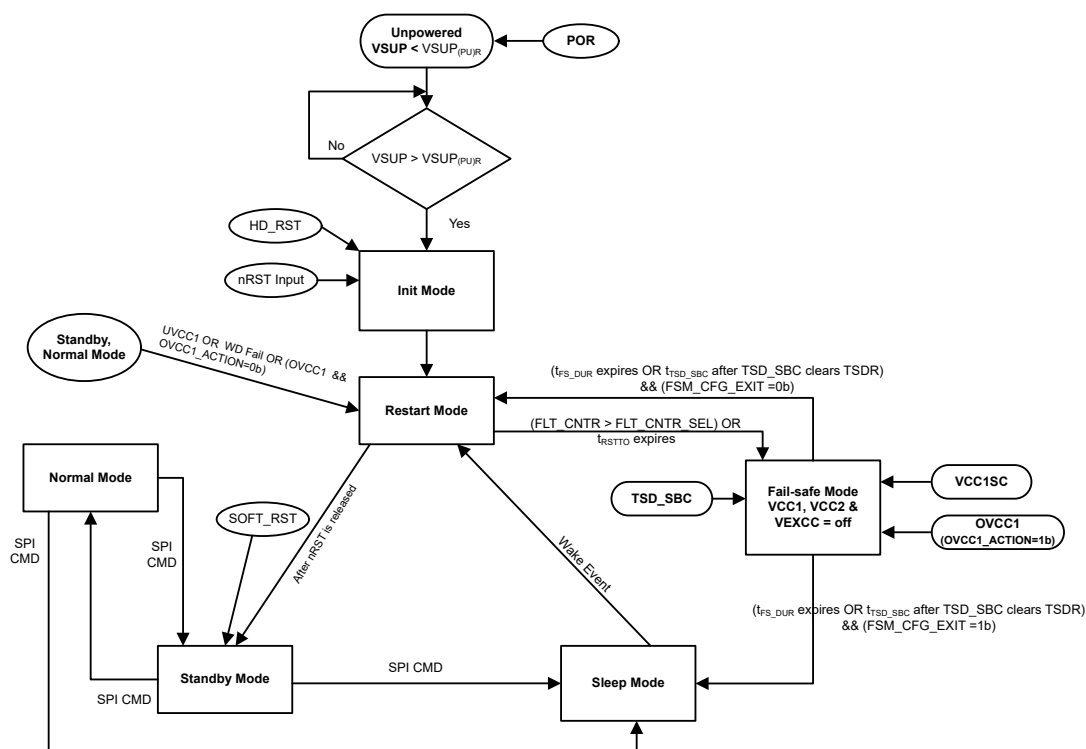


图 8-55. 器件状态图

8.4.1 初始化模式

这是器件上电后的初始操作模式。这是一种过渡模式，一旦 $VSUP$ 高于 $VSUP_{(PU)R}$ 阈值，就会进入该模式。设置器件的默认值后，器件会切换为重启模式。

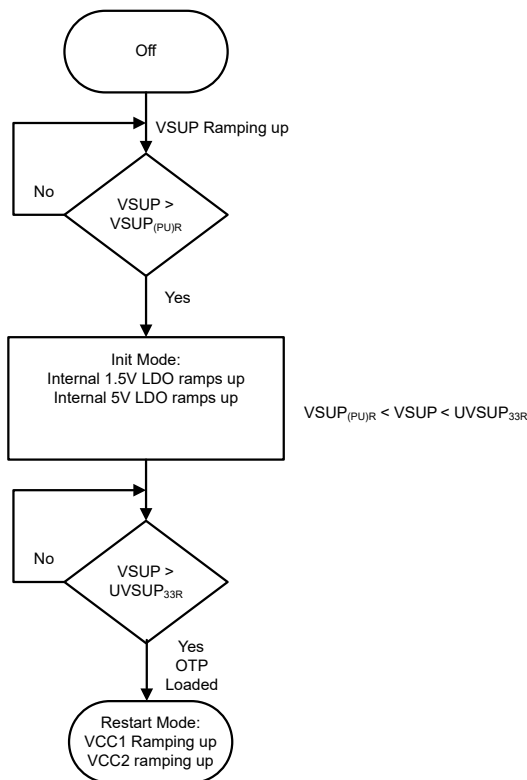


图 8-56. 初始化模式

8.4.2 正常模式

SBC 正常模式是 SBC 的全功能工作模式。加电后，器件进入待机模式，微控制器必须通过 SPI 命令将 SBC 切换到正常模式。可通过 SPI 命令将 SBC 切换到低功耗模式，如待机模式或睡眠模式。

请参阅表 8-24，了解 SBC 正常模式下不同 SBC 模块的可配置性和状态。

8.4.3 待机模式

SBC 待机模式是开启 VCC1 的低功耗模式。初始加电时，器件会自动从重启模式进入待机模式。当 $VCC1 > UVCC1_R$ 且 t_{RSTN_act} 时间结束时，会发生这种切换。VCC2 会在加电时开启，但不需要高于 UVCC2 即可切换到待机模式。器件在（由于看门狗或 VCC1 故障）退出重启模式后也会进入待机模式。微控制器也可以通过 SPI 命令从正常模式将器件置于待机模式。CAN、LIN 和 WAKEx 引脚上的唤醒事件会产生中断，但不会发生 SBC 模式变化。有关 SBC 待机模式下不同 SBC 模块的可配置性和状态，请参阅表 8-24。

8.4.4 重启模式

SBC 重启模式通过 nRST 引脚将微控制器保持在复位状态。进入 SBC 重启模式有多种原因：

- 初始加电时，稳压器正在斜升
- 在 SBC 正常和待机模式下 VCC1 欠压
- 在 SBC 正常或待机模式下 VCC1 过压（当 OVCC1_ACTION = 1b 时）
- 看门狗故障
- 来自 SBC 睡眠模式的唤醒事件或从失效防护模式恢复

当器件进入重启模式时，nRST 引脚会被拉至低电平。（如果因 UVCC1）或因看门狗故障进入重启模式，则在 $VCC1 > UVCC1_R$ 后器件至少在 t_{RSTN_act} 时间内保持重启模式。

当因 UVCC1 或 OVCC1（仅当 OVCC1_ACTION = 0b 时）而进入 SBC 重启模式时，会启动重启计时器（ t_{RSTTO} ）。如果器件在计时器超时之前未退出重启模式（通过清除 VCC1 故障），器件将切换到失效防护模式。

每次因故障从正常或待机模式进入重启模式时，故障计数器 FLT_CNTR 都会递增。如果故障计数器 (FLT_CNTR) 达到阈值 FLT_CNTR_SEL，器件将进入失效防护模式。FLT_CNTR 在器件进入失效防护模式时被清零。FLT_CNTR_SEL 可使用寄存器 8'h28[7:4] 进行编程，以便将切换至失效防护模式之前可以进入重启的次数设置为最多 15 次。可以通过将计数器编程为 0000b 来禁用该计数器。为了防止因 FLT_CNTR 溢出而切换到失效防护模式，可以通过向 FLT_CNTR 写入 Fh 来定期清除计数器。

在 SBC 重启模式下，如果故障计数器未超过阈值或重启计时器未超时，器件会自动进入 SBC 待机模式。在切换到 SBC 待机模式时，nRST 引脚将被释放。

备注

如果故障计数器被禁用（配置为 0000b），则由于看门狗持续故障，可能会出现从重启模式进入待机模式再返回到重启模式的循环。

8.4.5 失效防护模式

当某些故障事件发生时，器件会进入失效防护模式。

器件进入失效防护模式的原因包括：

- 达到 FLT_CTR 阈值
- VCC1 上发生短路事件
- TSD_SBC 传感器中超过热关断阈值
- 内部时钟监测电路指示故障
- ABIST_ERR_ACTION = 10b 且 ABIST 错误标志被置位

进入失效防护模式时：

- 相应的故障中断被置位，FSM_SLP_STAT 位被置位以指示进入失效防护模式的原因
 - 中断和 FSM_SLP_STAT 可在恢复到待机模式后读取
- LIMP 引脚被激活
- VCC1、VCC2 和 VEXCC 被关闭
- HSSx 被关闭
- 如果配置了 WAKEx 引脚来监测唤醒事件，这些引脚将会监测。
- FLT_CNTR 被复位

器件在 t_{FS_DUR} 后退出失效防护模式，但因 TSD_SBC 而进入失效防护模式的情况除外。如果 TSD_SBC 触发进入失效防护模式，器件会在温度下降到 TSDR 阈值（热关断解除）以下 1 秒后退出失效防护模式。

退出失效防护模式后，器件：

- 如果 FSM_EXIT_CFG = 0b，则进入重启模式
- 如果 FSM_EXIT_CFG = 1b，则进入睡眠模式。如果在失效防护模式下存在待处理的唤醒事件，器件将退出睡眠模式并进入重启模式
 - 如果没有使能唤醒，从失效防护模式进入睡眠模式时，CAN 和 LIN 收发器将被设置为支持唤醒。

如果在重启模式下导致进入失效防护模式的故障仍然存在，器件将再次进入失效防护模式。

8.4.6 睡眠模式

SBC 睡眠模式是器件的节能工作模式。可通过 SPI 命令从待机或正常模式进入睡眠模式。如果 FSM_EXIT_CFG 设置为 1b，也可从失效防护模式进入睡眠模式。

要通过 SPI 命令进入睡眠模式：

- 必须清除所有现有的唤醒中断。
- 必须将至少一个唤醒源配置为在睡眠模式下开启

如果上述条件不满足，器件不会进入睡眠模式，并会置位 `MODE_ERR` 中断 `8'h5A[3]`。此外，在未清除唤醒中断的情况下尝试进入睡眠模式，将使器件通过重启模式进入待机模式。

当器件处于睡眠模式时，存在以下状况。

- `VCC1` 关闭
- `VCC2` 固定为进入睡眠模式前配置的状态
- `VEXCC` 固定为进入睡眠模式前配置的状态
- `CAN` 根据配置变为支持唤醒或关闭
- `LIN` 根据配置变为支持唤醒或关闭
- `WAKE` 引脚保持所配置状态。
- 如果为睡眠模式使能了循环检测功能，`HSS4` 或 `HSS3` (如果 `HSS4` 配置为 `WAKE` 引脚) 将周期性开启。
- 如果配置为这样做，`SW` 引脚唤醒功能将使能。
- 长持续时间计时器 (`LDT`) 按照睡眠模式的配置运行

9 器件寄存器

表 9-1 列出了器件寄存器的存储器映射寄存器。表 9-1 中未列出的所有寄存器偏移地址都必须视为保留位置，并且不应修改寄存器内容。

表 9-1. 器件寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	DEVICE_ID_29xx	器件型号	节 9.1
8h	REV_ID	主要和次要修订	节 9.2
9h	SPI_CONFIG	SPI 模式配置	节 9.3
Ah	CRC_CNTL	SPI CRC 控制	节 9.4
Bh	CRC_POLY_SET	设置 SPI CRC 多项式	节 9.5
Ch	SBC_CONFIG	SBC、HSS 和 VCC2 选择	节 9.6
Dh	VREG_CONFIG1	配置 VCC1 稳压器	节 9.7
Eh	SBC_CONFIG1	SBC 配置	节 9.8
Fh	GEN_PURPOSE_REG1	读取和写入通用寄存器	节 9.9
10h	CAN_CNTRL_1	CAN 收发器 1 控制	节 9.10
11h	WAKE_PIN_CONFIG1	WAKE 引脚配置 1	节 9.11
12h	WAKE_PIN_CONFIG2	WAKE 引脚配置 2	节 9.12
13h	WD_CONFIG_1	看门狗配置 1	节 9.13
14h	WD_CONFIG_2	看门狗配置 2	节 9.14
15h	WD_INPUT_TRIG	看门狗输入触发	节 9.15
16h	WD_RST_PULSE	看门狗输出脉冲宽度	节 9.16
17h	FSM_CONFIG	失效防护模式配置	节 9.17
19h	DEVICE_CONFIG0	器件复位	节 9.18
1Ah	DEVICE_CONFIG1	器件配置 1	节 9.19
1Bh	DEVICE_CONFIG2	器件配置 2	节 9.20
1Ch	LDT_TIMER	长持续时间计时器	节 9.21
1Dh	LIN_CNTL	LIN 配置	节 9.22
1Eh	HSS_CNTL	高侧开关 1 和 2 控制	节 9.23
1Fh	DEVICE_CONFIG3	HSS 低功耗使能和 VEXCC 负载共享电流限制	节 9.24
20h	PWM1_CNTL1	PWM1 频率和占空比的 MSB 位	节 9.25
21h	PWM1_CNTL2	PWM1 占空比的 8 个 LSB 位	节 9.26
23h	PWM2_CNTL1	PWM2 频率和占空比的两个 MSB 位	节 9.27
24h	PWM2_CNTL2	PWM2 占空比的 8 个 LSB 位	节 9.28
25h	TIMER1_CONFIG	高侧开关计时器 1 配置	节 9.29
26h	TIMER2_CONFIG	高侧开关计时器 2 配置	节 9.30
28h	FLT_CNTR	重启计数器配置	节 9.31
29h	nRST_GFO_CNTL	nRST 和 GFO 引脚控制	节 9.32
2Ah	WAKE_PIN_CONFIG3	唤醒引脚使能并报告哪个 WAKE 引脚导致了唤醒事件	节 9.33
2Bh	WAKE_PIN_CONFIG4	WAKE2 和 WAKE3 阈值和状态	节 9.34
2Dh	WD_QA_CONFIG	Q/A 看门狗配置	节 9.35
2Eh	WD_QA_ANSWR	Q/A 应答寄存器	节 9.36
2Fh	WD_QA_QUESTION	Q/A 提问寄存器	节 9.37
4Bh	ABIST_CONFIG	ABIST 配置。仅适用于 TCAN29xxB (ASIL-B) 器件版本。 不适用于 QM 器件版本	节 9.38

表 9-1. 器件寄存器 (续)

偏移	首字母缩写词	寄存器名称	部分
4Ch	ABIST_STATUS	ABIST 运行状态。仅适用于 TCAN29xxB (ASIL-B) 器件版本。不适用于 QM 器件版本	节 9.39
4Dh	HSS_CNTL2	HSS3 和 HSS4 配置	节 9.40
4Fh	HSS_CNTL3	HSS OV/UV 操作配置和 LDO 状态位	节 9.41
50h	INT_GLOBAL	全局中断寄存器	节 9.42
51h	INT_1	中断 1	节 9.43
52h	INT_2	中断 2	节 9.44
53h	INT_3	中断 3	节 9.45
54h	INT_CANBUS_1	CAN 中断	节 9.46
55h	INT_7	中断 7	节 9.47
56h	INT_EN_1	INT_1 的屏蔽位	节 9.48
57h	INT_EN_2	INT_2 的屏蔽位	节 9.49
58h	INT_EN_3	INT_3 的屏蔽位	节 9.50
59h	INT_EN_CANBUS_1	INT_CANBUS_1 的屏蔽位	节 9.51
5Ah	INT_4	中断 4	节 9.52
5Bh	INT_5	中断 5	节 9.53
5Ch	INT_6	中断 6	节 9.54
5Eh	INT_EN_4	INT_4 的屏蔽位	节 9.55
5Fh	INT_EN_5	INT_5 的屏蔽位	节 9.56
60h	INT_EN_6	INT_6 的屏蔽位	节 9.57
62h	INT_EN_7	INT_7 的屏蔽位	节 9.58
63h	INT_BIST1	ABIST 相关中断	节 9.59
64h	INT_BIST2	ABIST 相关中断	节 9.60
75h	GEN_PURPOSE_REG2		节 9.61
76h	GEN_PURPOSE_REG3		节 9.62
77h	GEN_PURPOSE_REG4		节 9.63
78h	ID_PIN_STATUS	硬件 ID 的 WAKE 引脚连接状态位	节 9.64
79h	WAKE_ID_CONFIG1	为 WAKE1-2 使能硬件 ID 功能	节 9.65
7Ah	WAKE_ID_CONFIG2	为 WAKE3 使能硬件 ID 功能	节 9.66
7Bh	WAKE_PIN_CONFIG5		节 9.67

复杂的位访问类型经过编码可适应小型表单元。表 9-2 展示了适用于此部分中访问类型的代码。

表 9-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	R H	读取 由硬件置位或清零
写入类型		
W	W	写入
W0C	W 0C	写入 0 以清零
W1C	W 1C	写入 1 以清零

表 9-2. 器件访问类型代码 (续)

访问类型	代码	说明
复位或默认值		
$-n$		复位后的值或默认值

9.1 DEVICE_ID_29xx 寄存器 (偏移 = 0h) [复位 = 00h]

图 9-1 展示了 DEVICE_ID_29xx , 表 9-3 对其进行了介绍。

返回到[汇总表](#)。

器件型号。偏移 = 0h + y ; 其中 y = 0h 到 7h

图 9-1. DEVICE_ID_29xx 寄存器

7	6	5	4	3	2	1	0
DEVICE_ID							
R-00000000b							

表 9-3. DEVICE_ID_29xx 寄存器字段说明

位	字段	类型	复位	说明
7-0	DEVICE_ID	R	00000000b	DEVICE_ID[1:8] 寄存器确定器件的型号。 复位值和每个 DEVICE_ID 寄存器的值按对应寄存器地址列出 地址 00h = 43h = C 地址 01h = 32h = 2 地址 02h = 39h = 9 地址 03h = 34h = 4 (TCAN294xx-Q1) (非 SIC) 地址 03h = 35h = 5 (TCAN295xx-Q1) (SIC) 地址 04h = 35h = 5 (适用于 TCAN29x5x-Q1 , 无 LIN) 地址 04h = 37h = 7 (适用于 TCAN29x7x-Q1 , 带 LIN) 地址 05h = 33h = 3 (适用于 TCAN29xx3-Q1 , 3.3V) 地址 05h = 35h = 5 (适用于 TCAN29xx5-Q1 , 5V) 地址 06h = 42h = B (适用于 TCAN29xxxB-Q1 , ASIL-B) 地址 06h = 4Dh = M (适用于 TCAN29xxxM-Q1 , QM) 地址 07h = RSVD (保留)

9.2 REV_ID 寄存器 (偏移 = 8h) [复位 = 1Xh]

图 9-2 展示了 REV_ID , 表 9-4 中对此进行了介绍。

返回到[汇总表](#)。

图 9-2. REV_ID 寄存器

7	6	5	4	3	2	1	0
Major_Revision				Minor_Revision			
RH-0001b				RH-xxxxb			

表 9-4. REV_ID 寄存器字段说明

位	字段	类型	复位	说明
7-4	Major_Revision	RH	0001b	主要裸片版本指示全层版本。1h 指示原始版本。 0001b = 1
3-0	Minor_Revision	RH	xxxxb	次要裸片版本指示金属层版本 0000b = 0 0001b = 1

9.3 SPI_CONFIG 寄存器 (偏移 = 9h) [复位 = 00h]

图 9-3 展示了 SPI_CONFIG，表 9-5 中对此进行了介绍。

返回到[汇总表](#)。

图 9-3. SPI_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED				BYTE_CNT	SDI_POL	SPI_MODE	
R-0b				R/W-0b	R/W-0b	R/W-00b	

表 9-5. SPI_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0b	保留
3	BYTE_CNT	R/W	0b	为读取或写入操作选择数据字节计数。请注意，对于双字节配置，SPI CRC 不可用 0b = 单字节 1b = 双字节
2	SDI_POL	R/W	0b	通过配置内部上拉或下拉电阻器来选择 SDI 输入引脚的空闲状态极性 0b = 下拉 1b = 上拉
1-0	SPI_MODE	R/W	00b	配置 SPI 模式 00b = 模式 0 (CPOL 为 0, CPHA 为 0) 01b = 模式 1 (CPOL 为 0, CPHA 为 1) 10b = 模式 2 (CPOL 为 1, CPHA 为 0) 11b = 模式 3 (CPOL 为 1, CPHA 为 1)

9.4 CRC_CNTL 寄存器 (偏移 = Ah) [复位 = 00h]

图 9-4 示出了 CRC_CNTL，表 9-6 中对此进行了介绍。

返回到[汇总表](#)。

图 9-4. CRC_CNTL 寄存器

7	6	5	4	3	2	1	0
RESERVED							CRC_EN
R-0b							R/W-0b

表 9-6. CRC_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0b	保留
0	CRC_EN	R/W	0b	SPI CRC 8 控制。 注意：在 SPI 两字节模式下无法使能 CRC (如果 BYTE_CNT = 1b， 该位始终设置为 0b) 0b = 禁用 1b = 启用

9.5 CRC_POLY_SET 寄存器 (偏移 = Bh) [复位 = 00h]

图 9-5 示出了 CRC_POLY_SET , 表 9-7 中对此进行了介绍。

返回到[汇总表](#)。

图 9-5. CRC_POLY_SET 寄存器

7	6	5	4	3	2	1	0
RESERVED							POLY_8_SET
R-0b							R/W-0b

表 9-7. CRC_POLY_SET 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0b	保留
0	POLY_8_SET	R/W	0b	设置 CRC 的 8 位多项式。 0b = $X^8 + X^5 + X^3 + X^2 + X + 1$ (0x2F) 1b = $X^8 + X^4 + X^3 + X^2 + 1$ (0x1D SAE J1850)

9.6 SBC_CONFIG 寄存器 (偏移 = Ch) [复位 = 06h]

图 9-6 示出了 SBC_CONFIG，表 9-8 中对此进行了介绍。

返回到[汇总表](#)。

图 9-6. SBC_CONFIG 寄存器

7	6	5	4	3	2	1	0
VCC1_OV_SEL	VEXCC_ILIM_DIS	PWM_SEL	RESERVED	SBC_MODE_SEL		VCC2_CFG	
R/W-0b	R/W-0b	R/W-0b	R-0b	RH/W-01b		R/W-10b	

表 9-8. SBC_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	VCC1_OV_SEL	R/W	0b	OVCC1 阈值选择位 0b = 阈值下限 1b = 阈值上限
6	VEXCC_ILIM_DIS	R/W	0b	VEXCC 电流限制禁用 0b = 启用 1b = 禁用
5	PWM_SEL	R/W	0b	确定选择哪个 PWM 进行编程 0b = PWM1 和 PWM2 1b = PWM3 和 PWM4
4	RESERVED	R	0b	保留
3-2	SBC_MODE_SEL	RH/W	01b	决定 SBC 所处模式 00b = 睡眠 01b = 待机 10b = 正常 11b = 保留
1-0	VCC2_CFG	R/W	10b	VCC2 稳压器配置 00b = 在所有 SBC 模式下，VCC2 关闭 01b = 在除失效防护模式之外的所有 SBC 模式下，VCC2 开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下，VCC2 开启 11b = 保留

9.7 VREG_CONFIG1 寄存器 (偏移 = Dh) [复位 = 00h]

图 9-7 展示了 VREG_CONFIG1，表 9-9 对此进行了介绍。

返回到[汇总表](#)。

图 9-7. VREG_CONFIG1 寄存器

7	6	5	4	3	2	1	0
RESERVED		VEXT_CFG		VCC1_SINK	VEXT_V_CFG		
R-0b		R/W-00b		R/W-0b	R/W-000b		

表 9-9. VREG_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0b	保留
5-4	VEXT_CFG	R/W	00b	VEXCC 外部 PNP 配置 00b = 在所有 SBC 模式下关闭 01b = 在除失效防护模式之外的所有 SBC 模式下开启 10b = 在除睡眠模式和失效防护模式之外的所有 SBC 模式下开启 11b = RSVD
3	VCC1_SINK	R/W	0b	VCC1 电流吸收强度选择 0b = 10μA 1b = 1000μA
2-0	VEXT_V_CFG	R/W	000b	外部 PNP 电压控制 000b = 1.8V 001b = 2.5V 010b = 3.3V 011b = 5V 100b = 负载共享

9.8 SBC_CONFIG1 寄存器 (偏移 = Eh) [复位 = 01h]

图 9-8 展示了 SBC_CONFIG1，表 9-10 对此进行了介绍。

返回到[汇总表](#)。

图 9-8. SBC_CONFIG1 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	UVCC1_SEL		RESERVED	SW_WAKE_EN	SW_POL_SEL
R-0b	R-0b	R-0b	R/W-00b		R-0b	R/W-0b	R/W-1b

表 9-10. SBC_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	RESERVED	R	0b	保留
5	RESERVED	R	0b	保留
4-3	UVCC1_SEL	R/W	00b	VCC1 欠压阈值选择 00b = 阈值 1 01b = 阈值 2 10b = 阈值 3 11b = 阈值 4
2	RESERVED	R	0b	保留
1	SW_WAKE_EN	R/W	0b	使能 SW 引脚以成为数字唤醒引脚 0b = 禁用 1b = 启用
0	SW_POL_SEL	R/W	1b	SW 引脚极性选择 0b = 低电平有效 1b = 高电平有效

9.9 GEN_PURPOSE_REG1 寄存器 (偏移 = Fh) [复位 = 00h]

图 9-9 展示了 GEN_PURPOSE_REG1，表 9-11 对此进行了介绍。

返回到[汇总表](#)。

图 9-9. GEN_PURPOSE_REG1 寄存器

7	6	5	4	3	2	1	0
GEN_PURPOSE_REG1							
R/W-00000000b							

表 9-11. GEN_PURPOSE_REG1 寄存器字段说明

位	字段	类型	复位	说明
7-0	GEN_PURPOSE_REG1	R/W	00000000b	通用寄存器 1。存储通用信息或测试 SPI 通信

9.10 CAN_CNTRL_1 寄存器 (偏移 = 10h) [复位 = 04h]

图 9-10 展示了 CAN_CNTRL_1，表 9-12 对其进行了介绍。

返回到[汇总表](#)。

图 9-10. CAN_CNTRL_1 寄存器

7	6	5	4	3	2	1	0
RSVD	TXD_DTO_DIS	CAN_FAULT_DET_EN	CAN_WUP_PATTERN	RESERVED	CAN1_TRX_SEL		
R-0b	R/W-0b	R/W-0b	R/W-0b	R-0b	R/W-100b		

表 9-12. CAN_CNTRL_1 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0b	保留 0b = 禁用 1b = 启用
6	TXD_DTO_DIS	R/W	0b	CAN TXD 显性超时禁用控制 0b = 启用 1b = 禁用
5	CAN_FAULT_DET_EN	R/W	0b	CAN 总线故障检测使能 0b = 禁用 1b = 启用
4	CAN_WUP_PATTERN	R/W	0b	确定 CAN 或 CAN-XL 样式 WUP 0b = D/R/D 1b = D/R/D/R (XL)
3	RESERVED	R	0b	保留
2-0	CAN1_TRX_SEL	R/W	100b	CAN 收发器控制 000b = 关闭 001b = 保留 010b = SBC 模式控制 WUP 禁用 011b = 保留 100b = 支持唤醒 101b = 侦听 110b = SBC 模式控制 111b = 开启

9.11 WAKE_PIN_CONFIG1 寄存器 (偏移 = 11h) [复位 = 00h]

图 9-11 展示了 WAKE_PIN_CONFIG1，表 9-13 对其进行了介绍。

返回到[汇总表](#)。

图 9-11. WAKE_PIN_CONFIG1 寄存器

7	6	5	4	3	2	1	0
WAKE_CONFIG		WAKE1_STAT	WAKE_VBAT_MON	RESERVED		RESERVED	
R/W-00b		RH-0b	R/W-0b	R-0b		R-0b	

表 9-13. WAKE_PIN_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WAKE_CONFIG	R/W	00b	Wake 引脚配置：注意：脉冲需要更多编程 00b = 双向 - 任一边沿 01b = 上升沿 10b = 下降沿 11b = 保留
5	WAKE1_STAT	RH	0b	提供 WAKE1 引脚的状态。 0b = 低电平 1b = 高电平
4	WAKE_VBAT_MON	R/W	0b	关闭 WAKE1 和 WAKE2 之间的开关会使能 VBAT 监控功能。 br#注意：当 WAKE_VBAT_MON 导通，WAKE1 和 WAKE2 不能用作本地唤醒输入引脚。 0b = 关闭 (默认设置) 1b = 开启
3-2	RESERVED	R	0b	保留
1-0	RESERVED	R	0b	保留

9.12 WAKE_PIN_CONFIG2 寄存器 (偏移 = 12h) [复位 = 02h]

图 9-12 展示了 WAKE_PIN_CONFIG2，表 9-14 对其进行了介绍。

返回到[汇总表](#)。

图 9-12. WAKE_PIN_CONFIG2 寄存器

7	6	5	4	3	2	1	0
RESERVED	WAKE1_SENSE/ OV_WAKE12SW_DIS	TWK_CYC_SET	nINT_SEL		RXD_WK_CONFIG	WAKE1_LEVEL	
R-0b	R/W-0b	R/W-0b	R/W-00b		R/W-0b	R/W-10b	

表 9-14. WAKE_PIN_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	WAKE1_SENSE/ OV_WAKE12SW_DIS	R/W	0b	该位是一个双功能位，这由 WAKE_VBAT_MON 位的配置方式决定： 当 WAKE_VBAT_MON = 0b 时，该位为 WAKE1_SENSE 并将 WAKE1 引脚配置为静态或循环唤醒 0b = 静态 1b = 循环 当 WAKE_VBAT_MON = 1b 时，该位变为 OV_WAKE12SW_DIS，用于在 OVHSS 条件下使能/禁用 WAKE1 和 WAKE2 引脚之间的内部开关 0b = 开关因 OVHSS 而禁用，当电压低于 OVHSS 阈值时重新使能 1b = 即使在 OVHSS 条件下开关仍保持使能 0b = 静态/WAKE12 开关因 OVHSS 而禁用 1b = 循环/WAKE12 开关在 OVHSS 下保持使能
5	TWK_CYC_SET	R/W	0b	设置 tWK_CYC 时间 (μs)，用于确定所有 WAKE 引脚进行循环检测时的 WAKE 引脚状态 0b = 35μs 1b = 100μs
4-3	nINT_SEL	R/W	00b	nINT 配置选择 00b = 全局中断 01b = 看门狗故障输出 10b = 总线故障中断 11b = 唤醒请求
2	RXD_WK_CONFIG	R/W	0b	配置唤醒事件触发的 RXD 引脚行为 0b = 拉至低电平 1b = 切换
1-0	WAKE1_LEVEL	R/W	10b	设置 WAKE1 引脚输入阈值。 00b = 保留 01b = 2.5V 10b = 4V 11b = 6V

9.13 WD_CONFIG_1 寄存器 (偏移 = 13h) [复位 = 82h]

图 9-13 展示了 WD_CONFIG_1，表 9-15 对其进行了介绍。

返回到[汇总表](#)。

图 9-13. WD_CONFIG_1 寄存器

7	6	5	4	3	2	1	0
WD_CONFIG		WD_PRE		WD_STBY_EN_ON_WK	WD_STBY_TY PE	WD_LW_SEL	
R/W-10b		R/W-00b		R/W-0b	R/W-0b	R/W-10b	

表 9-15. WD_CONFIG_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_CONFIG	R/W	10b	看门狗配置 00b = 禁用 01b = 超时 10b = 窗口 11b = Q&A
5-4	WD_PRE	R/W	00b	看门狗预分频器 00b = 系数 1 01b = 系数 2 10b = 系数 3 11b = 系数 4
3	WD_STBY_EN_ON_WK	R/W	0b	发生唤醒事件时，在待机模式下使能看门狗（如果在待机模式下禁用了 WD）。WD 将以长窗口启动，然后根据 WD_STBY_TYPE 切换到已编程的看门狗
2	WD_STBY_TYPE	R/W	0b	选择待机模式（如果启用）下的看门狗类型 0b = 超时 1b = 与正常模式下的看门狗类型匹配
1-0	WD_LW_SEL	R/W	10b	选择待机模式下的长窗口持续时间。 00b = 150ms 01b = 300ms 10b = 600ms（默认） 11b = 1000ms

9.14 WD_CONFIG_2 寄存器 (偏移 = 14h) [复位 = 60h]

图 9-14 展示了 WD_CONFIG_2，表 9-16 对其进行了介绍。

返回到[汇总表](#)。

图 9-14. WD_CONFIG_2 寄存器

7	6	5	4	3	2	1	0
WD_TIMER			WD_ERR_CNT			WD_STBY_DIS	
R/W-011b			RH-0000b			R/W-0b	

表 9-16. WD_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
7-5	WD_TIMER	R/W	011b	根据 WD_PRE 设置设定窗口或超时时间，请参阅 WD_TIMER 表
4-1	WD_ERR_CNT	RH	0000b	看门狗错误计数器进行错误计数，最多 15 个错误
0	WD_STBY_DIS	R/W	0b	在待机模式下，禁用看门狗。 0b = 启用 1b = 禁用

9.15 WD_INPUT_TRIG 寄存器 (偏移 = 15h) [复位 = 00h]

图 9-15 示出了 WD_INPUT_TRIG，表 9-17 中对此进行了介绍。

返回到[汇总表](#)。

图 9-15. WD_INPUT_TRIG 寄存器

7	6	5	4	3	2	1	0
WD_INPUT							
R/W1C-00000000b							

表 9-17. WD_INPUT_TRIG 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_INPUT	R/W1C	00000000b	写入 FFh 以在适当的时间触发 WD

9.16 WD_RST_PULSE 寄存器 (偏移 = 16h) [复位 = 00h]

图 9-16 示出了 WD_RST_PULSE，表 9-18 中对此进行了介绍。

返回到[汇总表](#)。

图 9-16. WD_RST_PULSE 寄存器

7	6	5	4	3	2	1	0
WD_ERR_CNT_SET				FLT_CNTR			
R/W-0000b				RH/W1C-0000b			

表 9-18. WD_RST_PULSE 寄存器字段说明

位	字段	类型	复位	说明
7-4	WD_ERR_CNT_SET	R/W	0000b	设置溢出时将会触发看门狗输出和操作的看门狗事件错误计数器
3-0	FLT_CNTR	RH/W1C	0000b	提供器件因故障进入重启模式的次数，可在达到 FLT_CNTR_SEL 值之前清除。该计数器会在进入失效防护模式或 FLT_CNTR_SEL 值改变时清零

9.17 FSM_CONFIG 寄存器 (偏移 = 17h) [复位 = 10h]

图 9-17 示出了 FSM_CONFIG，表 9-19 中对此进行了介绍。

返回到[汇总表](#)。

图 9-17. FSM_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED			OVCC1_ACTION	FSM_SLP_STAT		FSM_EXIT_CFG	
R-0b			R/W-1b	RH-000b		R/W-0b	

表 9-19. FSM_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0b	保留
4	OVCC1_ACTION	R/W	1b	发生 OVCC1 事件时要执行的操作。OVCC1 中断被置位。 0b = LIMP 引脚被激活。SBC 模式无变化 1b = 进入重启模式、递增 FLT_CNTR 并激活 LIMP 引脚
3-1	FSM_SLP_STAT	RH	000b	进入失效防护模式或睡眠模式的原因 000b = 状态清除 001b = 热关断事件 010b = ABIST 故障 (仅限 ASIL-B 版本器件) 011b = VCC1 故障 100b = OTP CRC 错误 (仅限 ASIL-B) 101b = OSC 校验故障 110b = 保留 111b = 超出故障计数器。这些值会一直保持，直到通过将 0h 写入 FSM_CNTR_STAT 来清除
0	FSM_EXIT_CFG	R/W	0b	配置如何退出失效防护模式 0b = 在 tFS_DUR 之后自动退出以进入重启模式 1b = 在 tFS_DUR 之后自动退出以进入睡眠模式

9.18 DEVICE_CONFIG0 寄存器 (偏移 = 19h) [复位 = 00h]

图 9-18 展示了 DEVICE_CONFIG0，表 9-20 对其进行了介绍。

返回到[汇总表](#)。

图 9-18. DEVICE_CONFIG0 寄存器

7	6	5	4	3	2	1	0
NVM_REV				RESERVED		SF_RST	HD_RST
R-0000b				R-0b		R/W1C-0b	R/W1C-0b

表 9-20. DEVICE_CONFIG0 寄存器字段说明

位	字段	类型	复位	说明
7-4	NVM_REV	R	0000b	内部 NVM 版本
3-2	RESERVED	R	0b	保留
1	SF_RST	R/W1C	0b	软复位：写入 1 会导致软复位。器件寄存器会返回默认值，同时保持稳压器导通。nRST 引脚上未生成复位 POR 位也由于软复位被清除。
0	HD_RST	R/W1C	0b	硬复位：写入 1 时强制执行上电复位。这将设置 PWRON 中断标志。 nRST 引脚上生成复位。

9.19 DEVICE_CONFIG1 寄存器 (偏移 = 1Ah) [复位 = 00h]

图 9-19 展示了 DEVICE_CONFIG1，表 9-21 对其进行了介绍。

返回到[汇总表](#)。

图 9-19. DEVICE_CONFIG1 寄存器

7	6	5	4	3	2	1	0
RESERVED	LIMP_RD_EN	LIMP_STATE	RESERVED	LIMP_SEL_RESET	LIMP_RESET	RESERVED	
R-0b	R/W-0b	RH-0b	R-0b	R/W-00b	R/W1C-0b	R-0b	

表 9-21. DEVICE_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	LIMP_RD_EN	R/W	0b	使能 LIMP 引脚回读缓冲器以提供 LIMP 引脚的状态并反映在 LIMP_STATE 处 0b = 禁用 1b = 启用
5	LIMP_STATE	RH	0b	回读 LIMP 引脚的状态 0b = 无效未供货 1b = 有效运行
4	RESERVED	R	0b	保留
3-2	LIMP_SEL_RESET	R/W	00b	选择复位/关闭 LIMP 的方法 00b = 在错误计数器接收到第三个成功的输入触发时 01b = 第一个正确的输入触发 10b = 保留 11b = 保留
1	LIMP_RESET	R/W1C	0b	LIMP 复位
0	RESERVED	R	0b	保留

9.20 DEVICE_CONFIG2 寄存器 (偏移 = 1Bh) [复位 = 00h]

图 9-20 展示了 DEVICE_CONFIG2，表 9-22 对其进行了介绍。

返回到[汇总表](#)。

图 9-20. DEVICE_CONFIG2 寄存器

7	6	5	4	3	2	1	0
RESERVED						RESERVED	nINT_TOG_EN
R-0b						R-0b	R/W-0b

表 9-22. DEVICE_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	0b	保留
1	RESERVED	R	0b	保留
0	nINT_TOG_EN	R/W	0b	允许 nINT 引脚切换而不是锁存为低电平以实现中断 0b = 禁用 1b = 启用

9.21 LDT_TIMER 寄存器 (偏移 = 1Ch) [复位 = 28h]

图 9-21 展示了 LDT_TIMER，表 9-23 中对此进行了介绍。

返回到[汇总表](#)。

图 9-21. LDT_TIMER 寄存器

7	6	5	4	3	2	1	0
LDT_EN	LDT_TIMER_SET				LDT_FUNCTION		RESERVED
R/W-0b	R/W-0101b				R/W-00b		R-0b

表 9-23. LDT_TIMER 寄存器字段说明

位	字段	类型	复位	说明
7	LDT_EN	R/W	0b	使能长持续时间计时器。到期后，器件进入睡眠状态。 0b = 禁用 1b = 启用
6-3	LDT_TIMER_SET	R/W	0101b	设置长持续时间 0000b = 5s 0001b = 10s 0010b = 30s 0011b = 1m 0100b = 15m 0101b = 30m 0110b = 1h 0111b = 2h 1000b = 6h 1001b = 12h 1010b = 1d 1011b = 2d 1100b = 3d 1101b = 4d 1110b = 5d 1111b = 7d
2-1	LDT_FUNCTION	R/W	00b	配置 LDT 到期时要执行的操作 00b = 仅置位中断。模式无变化 01b = LDT 到期后进入睡眠模式 10b = 当 SBC 通过 SPI 进入睡眠模式并在 LDT 到期后从睡眠模式唤醒时，LDT 启动。 11b = 在当前模式下启动 LDT 计时器，并在 LDT 到期时进入睡眠模式。在睡眠模式下启动 LDT 计时器，并在 LDT 再次到期时从睡眠模式唤醒
0	RESERVED	R	0b	保留

9.22 LIN_CNTL 寄存器 (偏移 = 1Dh) [复位 = 20h]

图 9-22 展示了 LIN_CNTL，表 9-24 中对此进行了介绍。

返回到[汇总表](#)。

图 9-22. LIN_CNTL 寄存器

7	6	5	4	3	2	1	0
LIN_TRX_CNTRL			LIN1_TXD_DT O_DIS	RESERVED			
RH/W-001b			R/W-0b	R-0b			

表 9-24. LIN_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-5	LIN_TRX_CNTRL	RH/W	001b	LIN 收发器控制 000b = 关闭 001b = 支持唤醒 010b = 开启 011b = 快速 100b = 侦听 101b = SBC 模式控制 110b = 保留 111b = 保留
4	LIN1_TXD DTO_DIS	R/W	0b	LIN LTXD1 显性状态超时禁用 0b = 启用 1b = 禁用
3-0	RESERVED	R	0b	保留

9.23 HSS_CNTL 寄存器 (偏移 = 1Eh) [复位 = 00h]

图 9-23 示出了 HSS_CNTL，表 9-25 中对此进行了介绍。

返回到[汇总表](#)。

图 9-23. HSS_CNTL 寄存器

7	6	5	4	3	2	1	0
HSS1_CNTL				HSS2_CNTL			
R/W-0000b				R/W-0000b			

表 9-25. HSS_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-4	HSS1_CNTL	R/W	0000b	高侧开关 1 的控制 0000b = 关闭 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 开启 0110b = PWM3 0111b = PWM4 1000b = 采用慢速转换率设置的直接驱动 1001b = 采用更快转换率设置的直接驱动
3-0	HSS2_CNTL	R/W	0000b	高侧开关 2 的控制 0000b = 关闭 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 开启 0110b = PWM3 0111b = PWM4 1000b = 采用慢速转换率设置的直接驱动 1001b = 采用更快转换率设置的直接驱动

9.24 DEVICE_CONFIG3 寄存器 (偏移 = 1Fh) [复位 = 00h]

图 9-24 展示了 DEVICE_CONFIG3，表 9-26 对其进行了介绍。

返回到[汇总表](#)。

图 9-24. DEVICE_CONFIG3 寄存器

7	6	5	4	3	2	1	0
HSS4_LP_EN	HSS3_LP_EN	HSS2_LP_EN	HSS1_LP_EN	VEXCC_VCC1_LOAD_RATIO		RESERVED	
R/W-0b	R/W-0b	R/W-0b	R/W-0b	R/W-000b		R-0b	

表 9-26. DEVICE_CONFIG3 寄存器字段说明

位	字段	类型	复位	说明
7	HSS4_LP_EN	R/W	0b	配置 HSS4 的低功耗模式。注意：过流和开路负载检测在低功耗模式下不可用。在打开低功耗模式之前，建议通过在常规模式下导通 HSS 来检查是否存在这些故障。 0b = 禁用低功耗模式 1b = 使能低功耗模式
6	HSS3_LP_EN	R/W	0b	配置 HSS3 的低功耗模式。注意：过流和开路负载检测在低功耗模式下不可用。在打开低功耗模式之前，建议通过在常规模式下导通 HSS 来检查是否存在这些故障。 0b = 禁用低功耗模式 1b = 使能低功耗模式
5	HSS2_LP_EN	R/W	0b	配置 HSS2 的低功耗模式。注意：过流和开路负载检测在低功耗模式下不可用。在打开低功耗模式之前，建议通过在常规模式下导通 HSS 来检查是否存在这些故障。 0b = 禁用低功耗模式 1b = 使能低功耗模式
4	HSS1_LP_EN	R/W	0b	配置 HSS1 的低功耗模式。注意：过流和开路负载检测在低功耗模式下不可用。在打开低功耗模式之前，建议通过在常规模式下导通 HSS 来检查是否存在这些故障。 0b = 禁用低功耗模式 1b = 使能低功耗模式
3-1	VEXCC_VCC1_LOAD_RATIO	R/W	000b	根据外部检测电阻值配置负载共享比 VEXCC/VCC1。请参阅查找表，了解该比率与外部电阻值间的关系 000b = 比率 1 001b = 比率 2 010b = 比率 3 011b = 比率 4 100b = 比率 5 101b = 比率 6 110b = 比率 7 111b = 比率 8
0	RESERVED	R	0b	保留

9.25 PWM1_CNTL1 寄存器 (偏移 = 20h) [复位 = 00h]

图 9-25 展示了 PWM1_CNTL1，表 9-27 对其进行了介绍。

返回到[汇总表](#)。

图 9-25. PWM1_CNTL1 寄存器

7	6	5	4	3	2	1	0
PWM1_FREQ	RESERVED					PWM1_DC_MSB	
R/W-0b	R-0b					R/W-00b	

表 9-27. PWM1_CNTL1 寄存器字段说明

位	字段	类型	复位	说明
7	PWM1_FREQ	R/W	0b	选择 PWM1 频率 (Hz) 0b = 200 1b = 400
6-2	RESERVED	R	0b	保留
1-0	PWM1_DC_MSB	R/W	00b	10 位 PWM1 占空比选择的两个最高有效位。与 'h21[7:0] 一起使用 00b = 与 'h21[7:0] 一起使用时 100% 关闭 11b = 与 h21[7:0]一起使用时 100% 开启

9.26 PWM1_CNTL2 寄存器 (偏移 = 21h) [复位 = 00h]

图 9-26 展示了 PWM1_CNTL2 , 表 9-28 对其进行了介绍。

返回到[汇总表](#)。

图 9-26. PWM1_CNTL2 寄存器

7	6	5	4	3	2	1	0
PWM1_DC							
R/W-00000000b							

表 9-28. PWM1_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-0	PWM1_DC	R/W	00000000b	用于 10 位 PWM1 占空比选择的位 7-0。与 'h20[1:0] 一起使用

9.27 PWM2_CNTL1 寄存器 (偏移 = 23h) [复位 = 00h]

图 9-27 展示了 PWM2_CNTL1，表 9-29 对其进行了介绍。

返回到[汇总表](#)。

图 9-27. PWM2_CNTL1 寄存器

7	6	5	4	3	2	1	0
PWM2_FREQ	RESERVED					PWM2_DC_MSB	
R/W-0b	R-0b					R/W-00b	

表 9-29. PWM2_CNTL1 寄存器字段说明

位	字段	类型	复位	说明
7	PWM2_FREQ	R/W	0b	选择 PWM2 频率 (Hz) 0b = 200 1b = 400
6-2	RESERVED	R	0b	保留
1-0	PWM2_DC_MSB	R/W	00b	10 位 PWM2 占空比选择的两个最高有效位。与 'h24[7:0] 一起使用 00b = 与 'h24[7:0] 一起使用时 100% 关闭 11b = 与 'h24[7:0] 一起使用时 100% 开启

9.28 PWM2_CNTL2 寄存器 (偏移 = 24h) [复位 = 00h]

图 9-28 展示了 PWM2_CNTL2，表 9-30 对其进行了介绍。

返回到[汇总表](#)。

图 9-28. PWM2_CNTL2 寄存器

7	6	5	4	3	2	1	0
PWM2_DC							
R/W-00000000b							

表 9-30. PWM2_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-0	PWM2_DC	R/W	00000000b	用于 10 位 PWM2 占空比选择的位 7-0。与 'h23[1:0] 一起使用

9.29 TIMER1_CONFIG 寄存器 (偏移 = 25h) [复位 = 00h]

图 9-29 展示了 TIMER1_CONFIG，表 9-31 对其进行了介绍。

返回到[汇总表](#)。

图 9-29. TIMER1_CONFIG 寄存器

7	6	5	4	3	2	1	0
TIMER1_ON_WIDTH				TIMER1_CYC_WK_EN	TIMER1_PERIOD		
R/W-0000b				R/W-0b	R/W-000b		

表 9-31. TIMER1_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	TIMER1_ON_WIDTH	R/W	0000b	设置计时器 1 的高侧开关导通时间 (ms) 0000b = 关闭 (HSS 为高阻抗) 0001b = 0.1 0010b = 0.3 0011b = 0.5 0100b = 1 0101b = 10 0110b = 20 0111b = 30 1000b = 40 1001b = 50 1010b = 60 1011b = 80 1100b = 100 1101b = 150 1110b = 200 1111b = 保留
3	TIMER1_CYC_WK_EN	R/W	0b	使用计时器 1 启用循环唤醒 0b = 禁用 1b = 启用
2-0	TIMER1_PERIOD	R/W	000b	设置计时器 1 的计时器周期 (ms) 000b = 10 001b = 20 010b = 50 011b = 100 100b = 200 101b = 500 110b = 1000 111b = 2000

9.30 TIMER2_CONFIG 寄存器 (偏移 = 26h) [复位 = 00h]

图 9-30 展示了 TIMER2_CONFIG，表 9-32 对其进行了介绍。

返回到[汇总表](#)。

图 9-30. TIMER2_CONFIG 寄存器

7	6	5	4	3	2	1	0
TIMER2_ON_WIDTH				TIMER2_CYC_WK_EN	TIMER2_PERIOD		
R/W-0000b				R/W-0b	R/W-000b		

表 9-32. TIMER2_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-4	TIMER2_ON_WIDTH	R/W	0000b	设置计时器 2 的高侧开关导通时间 (ms) 0000b = 关闭 (HSS 为高阻抗) 0001b = 0.1 0010b = 0.3 0011b = 0.5 0100b = 1 0101b = 10 0110b = 20 0111b = 30 1000b = 40 1001b = 50 1010b = 60 1011b = 80 1100b = 100 1101b = 150 1110b = 200 1111b = 保留
3	TIMER2_CYC_WK_EN	R/W	0b	使用计时器 2 启用循环唤醒 0b = 禁用 1b = 启用
2-0	TIMER2_PERIOD	R/W	000b	设置计时器 2 的计时器周期 (ms) 000b = 10 001b = 20 010b = 50 011b = 100 100b = 200 101b = 500 110b = 1000 111b = 2000

9.31 FLT_CNTR 寄存器 (偏移 = 28h) [复位 = 00h]

图 9-31 展示了 FLT_CNTR，表 9-33 中对此进行了介绍。

返回到[汇总表](#)。

图 9-31. FLT_CNTR 寄存器

7	6	5	4	3	2	1	0
FLT_CNTR_SEL				RESERVED			
R/W-0000b				R-0b			

表 9-33. FLT_CNTR 寄存器字段说明

位	字段	类型	复位	说明
7-4	FLT_CNTR_SEL	R/W	0000b	选择器件在进入失效防护模式之前可以进入重启模式的次数，即 0 到 15 次。注意：写入 0h 会禁用故障计数器。器件会在重启模式与待机模式之间切换，直到进入“重启”的根本原因得到修复 (WD 失败或 UV/OVCC1)
3-0	RESERVED	R	0b	保留

9.32 nRST_GFO_CNTL 寄存器 (偏移 = 29h) [复位 = 0Ch]

图 9-32 示出了 nRST_GFO_CNTL，表 9-34 中对此进行了介绍。

返回到[汇总表](#)。

图 9-32. nRST_GFO_CNTL 寄存器

7	6	5	4	3	2	1	0
RESERVED		nRST_PULSE_WIDTH	GFO_POL_SEL	GFO_SEL		RESERVED	
R-0b		R/W-0b	R/W-0b	R/W-110b		R-0b	

表 9-34. nRST_GFO_CNTL 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0b	保留
5	nRST_PULSE_WIDTH	R/W	0b	设置在 VCC1 清除 UVCC1 阈值后，当器件由于 WD 故障或 nRST 解除延迟而进入重启模式时 nRST 的脉冲宽度 0b = 2ms 1b = 1ms
4	GFO_POL_SEL	R/W	0b	选择 GFO 引脚的极性。注意：当 8'h29[3:1] = 110b 时，该位决定 GFO 输出的状态 0b = 低电平有效 1b = 高电平有效
3-1	GFO_SEL	R/W	110b	选择将使此引脚被拉到由 'h29[4] 为 tNRST_TOG 选择的的状态的信号，除非选择通用输出 000b = VCC1/2 中断 (过压、欠压或短路) 001b = WD 中断事件 (每个) 010b = 保留 011b = 本地唤醒请求 (LWU) 100b = 总线唤醒请求 (WUP) 101b = 超出重启计数器 (在待机模式下指示) 110b = 通用输出 111b = CAN 总线故障
0	RESERVED	R	0b	保留

9.33 WAKE_PIN_CONFIG3 寄存器 (偏移 = 2Ah) [复位 = E0h]

图 9-33 展示了 WAKE_PIN_CONFIG3，表 9-35 对其进行了介绍。

返回到[汇总表](#)。

图 9-33. WAKE_PIN_CONFIG3 寄存器

7	6	5	4	3	2	1	0
WAKE3_PIN_SET	WAKE2_PIN_SET	WAKE1_PIN_SET	WAKE4_PIN_SET/HSS4_DIS	WAKE4_WAKE	WAKE3_WAKE	WAKE2_WAKE	WAKE1_WAKE
R/W-1b	R/W-1b	R/W-1b	R/W-0b	R/W0C-0b	R/W0C-0b	R/W0C-0b	R/W0C-0b

表 9-35. WAKE_PIN_CONFIG3 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE3_PIN_SET	R/W	1b	配置 WAKE3 是处于活动状态还是非活动状态 0b = WAKE3 处于非活动状态 1b = WAKE3 处于活动状态
6	WAKE2_PIN_SET	R/W	1b	配置 WAKE2 是处于活动状态还是非活动状态 0b = WAKE2 处于非活动状态 1b = WAKE2 处于活动状态
5	WAKE1_PIN_SET	R/W	1b	配置 WAKE1 是处于活动状态还是非活动状态 0b = WAKE1 处于非活动状态 1b = WAKE1 处于活动状态
4	WAKE4_PIN_SET/ HSS4_DIS	R/W	0b	在 HSS4/WAKE4 引脚上配置 WAKE4 功能。将该位设置为 1b 会设置 HSS4_CNTL = 000b，在 HSS4/WAKE4 引脚上禁用 HSS4 0b = WAKE4 处于非活动状态 1b = WAKE4 处于活动状态
3	WAKE4_WAKE	R/W0C	0b	指示 WAKE4 引脚上是否存在唤醒事件 0b = WAKE4 上无唤醒事件 1b = WAKE4 上存在唤醒事件
2	WAKE3_WAKE	R/W0C	0b	指示 WAKE3 引脚上是否存在唤醒事件 0b = WAKE3 上无唤醒事件 1b = WAKE3 上存在唤醒事件
1	WAKE2_WAKE	R/W0C	0b	指示 WAKE2 引脚上是否存在唤醒事件 0b = WAKE2 上无唤醒事件 1b = WAKE2 上存在唤醒事件
0	WAKE1_WAKE	R/W0C	0b	指示 WAKE1 引脚上是否存在唤醒事件 0b = WAKE1 上无唤醒事件 1b = WAKE1 上存在唤醒事件

9.34 WAKE_PIN_CONFIG4 寄存器 (偏移 = 2Bh) [复位 = 22h]

图 9-34 展示了 WAKE_PIN_CONFIG4，表 9-36 对其进行了介绍。

返回到[汇总表](#)。

图 9-34. WAKE_PIN_CONFIG4 寄存器

7	6	5	4	3	2	1	0
WAKE2_SENSE	WAKE2_STAT	WAKE2_LEVEL		WAKE3_SENSE	WAKE3_STAT	WAKE3_LEVEL	
R/W-0b	RH-0b	R/W-10b		R/W-0b	RH-0b	R/W-10b	

表 9-36. WAKE_PIN_CONFIG4 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE2_SENSE	R/W	0b	WAKE2 引脚配置为静态或循环唤醒 0b = 静态 1b = 循环
6	WAKE2_STAT	RH	0b	提供 WAKE2 引脚的状态。 0b = 低电平 1b = 高电平
5-4	WAKE2_LEVEL	R/W	10b	设置 WAKE2 引脚输入阈值。 00b = 保留 01b = 2.5V 10b = 4V 11b = 6V
3	WAKE3_SENSE	R/W	0b	WAKE3 引脚配置为静态或循环唤醒 0b = 静态 1b = 循环
2	WAKE3_STAT	RH	0b	提供 WAKE3 引脚的状态。 0b = 低电平 1b = 高电平
1-0	WAKE3_LEVEL	R/W	10b	设置 WAKE3 引脚输入阈值。 注意：当使用 WAKE3 作为直接驱动输入时，器件会自动将引脚阈值配置为 $0.7 * V_{CC1}$ (对于 V_{IH-min}) 和 $0.3 * V_{CC1}$ (对于 V_{IL-max}) 00b = 保留 01b = 2.5V 10b = 4V 11b = 6V

9.35 WD_QA_CONFIG 寄存器 (偏移 = 2Dh) [复位 = 0Ah]

图 9-35 示出了 WD_QA_CONFIG，表 9-37 中对此进行了介绍。

返回到[汇总表](#)。

图 9-35. WD_QA_CONFIG 寄存器

7	6	5	4	3	2	1	0
WD_ANSW_GEN_CFG		WD_QA_POLY_CFG		WD_QA_POLY_SEED			
R/W-00b		R/W-00b		R/W-1010b			

表 9-37. WD_QA_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_ANSW_GEN_CFG	R/W	00b	WD 应答生成配置
5-4	WD_QA_POLY_CFG	R/W	00b	WD Q&A 多项式配置
3-0	WD_QA_POLY_SEED	R/W	1010b	当器件处于 RESET 状态时加载的 WD Q&A 多项式种子值

9.36 WD_QA_ANSWR 寄存器 (偏移 = 2Eh) [复位 = 00h]

图 9-36 示出了 WD_QA_ANSWR，表 9-38 中对此进行了介绍。

返回到[汇总表](#)。

图 9-36. WD_QA_ANSWR 寄存器

7	6	5	4	3	2	1	0
WD_QA_ANSWR							
R/W1C-00000000b							

表 9-38. WD_QA_ANSWR 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_QA_ANSWER	R/W1C	00000000b	MCU Q&A 看门狗应答字节

9.37 WD_QA_QUESTION 寄存器 (偏移 = 2Fh) [复位 = 3Ch]

图 9-37 示出了 WD_QA_QUESTION , 表 9-39 中对此进行了介绍。

返回到[汇总表](#)。

图 9-37. WD_QA_QUESTION 寄存器

7	6	5	4	3	2	1	0
RESERVED	QA_ERROR	WD_ANSW_CNT		WD_QUESTION			
R-0b	R/W1C-0b	RH-11b		RH-1100b			

表 9-39. WD_QA_QUESTION 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	QA_ERROR	R/W1C	0b	看门狗 Q&A 应答错误标志
5-4	WD_ANSW_CNT	RH	11b	已接收看门狗 Q&A 错误计数器的当前状态
3-0	WD_QUESTION	RH	1100b	当前看门狗问题值

9.38 ABIST_CONFIG 寄存器 (偏移 = 4Bh) [复位 = 04h]

图 9-38 展示了 ABIST_CONFIG，表 9-40 中对此进行了介绍。

返回到[汇总表](#)。

仅适用于 TCAN29xxB (ASIL-B) 器件版本。不适用于 QM 器件版本

图 9-38. ABIST_CONFIG 寄存器

7	6	5	4	3	2	1	0
ABIST_RUN_CMD	ENABLE_BGXMON	ENABLE_IBIASMON	ENABLE_CLKMON	RESERVED	ABIST_INT_EN	ABIST_ERR_ACTION	
RH/W-0b	R/W-0b	R/W-0b	R/W-0b	R-0b	R/W-1b	R/W-00b	

表 9-40. ABIST_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	ABIST_RUN_CMD	RH/W	0b	通过向该寄存器写入 1h 来使能 ABIST 运行，以按需启动 ABIST。该位在 ABIST 完成并准备好再次运行后清除 0b = ABIST 当前未运行 1b = 写入 1b 会启动 ABIST，该位读为 1b，直到 ABIST 完成
6	ENABLE_BGXMON	R/W	0b	在 ASIL-B 版本器件中使能带隙交叉监测功能。使能后，该功能在正常模式下连续运行，在低功耗模式下周期性运行以节省功耗 0b = 禁用带隙交叉监测 1b = 使能带隙交叉监测
5	ENABLE_IBIASMON	R/W	0b	在 ASIL-B 版本器件中使能内部偏置电流监测功能。使能后，该功能在正常模式下连续运行，在低功耗模式下周期性运行以节省功耗 0b = 禁用偏置电流监测 1b = 使能偏置电流监测
4	ENABLE_CLKMON	R/W	0b	在 ASIL-B 版本器件中使能 1MHz 时钟监测。 0b = 禁用 1MHz 时钟监测 1b = 使能 1MHz 时钟监测
3	RESERVED	R	0b	保留
2	ABIST_INT_EN	R/W	1b	使能/禁用 ABIST 中断标志的 nINT 引脚屏蔽 0b = 屏蔽 ABIST 中断，防止激活 nINT 引脚 1b = 因 ABIST 中断而激活 nINT 引脚
1-0	ABIST_ERR_ACTION	R/W	00b	配置 ABIST 发生故障时要执行的操作 00b = 无操作，仅置位相应的 BIST 故障中断 01b = 开启 LIMP 10b = 器件进入失效防护模式并开启 LIMP 11b = 保留

9.39 ABIST_STATUS 寄存器 (偏移 = 4Ch) [复位 = 00h]

图 9-39 展示了 ABIST_STATUS，表 9-41 中对此进行了介绍。

返回到[汇总表](#)。

仅适用于 TCAN29xxB (ASIL-B) 器件版本。不适用于 QM 器件版本

图 9-39. ABIST_STATUS 寄存器

7	6	5	4	3	2	1	0
RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ABIST_DONE
R-0b	R-0b	R-0b	R-0b	R-0b	R-0b	R-0b	RH-0b

表 9-41. ABIST_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	RESERVED	R	0b	保留
5	RESERVED	R	0b	保留
4	RESERVED	R	0b	保留
3	RESERVED	R	0b	保留
2	RESERVED	R	0b	保留
1	RESERVED	R	0b	保留
0	ABIST_DONE	RH	0b	提供内部时钟的 ABIST 状态 0b = 未完成 1b = 完成

9.40 HSS_CNTL2 寄存器 (偏移 = 4Dh) [复位 = 00h]

图 9-40 展示了 HSS_CNTL2，表 9-42 对其进行了介绍。

返回到[汇总表](#)。

图 9-40. HSS_CNTL2 寄存器

7	6	5	4	3	2	1	0
HSS3_CNTL				HSS4_CNTL			
R/W-0000b				R/W-0000b			

表 9-42. HSS_CNTL2 寄存器字段说明

位	字段	类型	复位	说明
7-4	HSS3_CNTL	R/W	0000b	高侧开关 3 的控制 0000b = 关闭 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 开启 0110b = PWM3 0111b = PWM4 1000b = 采用慢速转换率设置的直接驱动 1001b = 采用更快转换率设置的直接驱动
3-0	HSS4_CNTL	R/W	0000b	高侧开关 4 的控制。使用 WAKE4_PIN_SET 配置唤醒功能时，会将这些位设置为 0h (在 HSS4/WAKE4 上禁用 HSS 功能) 0000b = 关闭 0001b = PWM1 0010b = PWM2 0011b = Timer1 0100b = Timer2 0101b = 开启 0110b = PWM3 0111b = PWM4 1000b = 采用慢速转换率设置的直接驱动 1001b = 采用更快转换率设置的直接驱动

9.41 HSS_CNTL3 寄存器 (偏移 = 4Fh) [复位 = 00h]

图 9-41 展示了 HSS_CNTL3，表 9-43 对其进行了介绍。

返回到汇总表。

图 9-41. HSS_CNTL3 寄存器

7	6	5	4	3	2	1	0
HSS_OV_SD_DIS	HSS_UV_SD_DIS	HSS_OV_UV_REC	RESERVED	VEXCC_STATUS	VCC2_STATUS	VCAN_STATUS	HSS_OC_FLTR
R/W-0b	R/W-0b	R/W-0b	R-0b	RH-0b	RH-0b	RH-0b	R/W-0b

表 9-43. HSS_CNTL3 寄存器字段说明

位	字段	类型	复位	说明
7	HSS_OV_SD_DIS	R/W	0b	禁用因 OVHSS 事件导致高侧开关关断的功能 0b = HSS 因 OVHSS 而关断 1b = HSS 不会因 OVHSS 关断
6	HSS_UV_SD_DIS	R/W	0b	禁用因 UVHSS 事件导致高侧开关关断的功能 0b = HSS 因 OVHSS 而关断 1b = HSS 不会因 OVHSS 关断
5	HSS_OV_UV_REC	R/W	0b	禁用由于 OVHSS 或 UVHSS 事件而使高侧开关自动恢复到之前的状态 0b = HSS 在 OVHSS/UVHSS 故障消除后自动恢复 1b = HSS 不会在 OVHSS/UVHSS 故障消除后自动恢复。重启 HSS 所需的 SPI 命令
4	RESERVED	R	0b	保留
3	VEXCC_STATUS	RH	0b	提供 VEXCC 稳压器的状态 0b = UVEXCC 或关闭 1b = 处于稳压状态
2	VCC2_STATUS	RH	0b	VCC2 LDO 状态 0b = UVCC2 或关闭 1b = 处于稳压状态
1	VCAN_STATUS	RH	0b	VCAN LDO 状态 0b = UVCAN 或关闭 1b = 处于稳压状态
0	HSS_OC_FLTR	R/W	0b	配置短持续时间和长持续时间之间的 HSS 过流滤波时间。适用于全部四个 HSS。 0b = 短持续时间滤波 1b = 长持续时间滤波

9.42 INT_GLOBAL 寄存器 (偏移 = 50h) [复位 = 00h]

图 9-42 示出了 INT_GLOBAL , 表 9-44 中对此进行了介绍。

返回到[汇总表](#)。

图 9-42. INT_GLOBAL 寄存器

7	6	5	4	3	2	1	0
INT_7	INT_1	INT_2	INT_3	INT_CANBUS	INT_4	INT_BIST1_OR_INT_BIST2	INT_5_OR_INT_6
RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	RH-0b

表 9-44. INT_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
7	INT_7	RH	0b	INT_7 的逻辑或
6	INT_1	RH	0b	INT_1 的逻辑或
5	INT_2	RH	0b	INT_2 的逻辑或
4	INT_3	RH	0b	INT_3 的逻辑或
3	INT_CANBUS	RH	0b	INT_CANBUS 寄存器的逻辑或
2	INT_4	RH	0b	INT_4 的逻辑或
1	INT_BIST1_OR_INT_BIST2	RH	0b	INT_BIST1、INT_BIST2 的逻辑或
0	INT_5_OR_INT_6	RH	0b	INT_5、INT_6 的逻辑或

9.43 INT_1 寄存器 (偏移 = 51h) [复位 = 00h]

图 9-43 展示了 INT_1，表 9-45 对其进行了介绍。

返回到[汇总表](#)。

图 9-43. INT_1 寄存器

7	6	5	4	3	2	1	0
WD	CANINT_1	LWU	LDT	RESERVED	CANSLNT_1	SWPIN_WU	CANDOM_1
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-45. INT_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD	R/W1C	0b	看门狗事件中断。注意：此中断位将针对每个看门狗错误事件进行设置，而不依赖看门狗错误计数器
6	CANINT_1	R/W1C	0b	CAN 总线唤醒中断
5	LWU	R/W1C	0b	本地唤醒
4	LDT	R/W1C	0b	长持续时间计时器位在 LDT 计时器到期时被置位
3	RESERVED	R	0b	保留
2	CANSLNT_1	R/W1C	0b	CAN 总线在 tSILENCE 期间处于非活动状态
1	SWPIN_WU	R/W1C	0b	SW 引脚唤醒中断
0	CANDOM_1	R/W1C	0b	CAN 总线卡在显性状态

9.44 INT_2 寄存器 (偏移 = 52h) [复位 = 40h]

图 9-44 展示了 INT_2，表 9-46 对其进行了介绍。

返回到[汇总表](#)。

图 9-44. INT_2 寄存器

7	6	5	4	3	2	1	0
RESERVED	PWRON	OVCC1	UVSUP5	UVSUP3	UVCC1	TSD_SBC	RESERVED
R-0b	R/W1C-1b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R-0b

表 9-46. INT_2 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	PWRON	R/W1C	1b	上电
5	OVCC1	R/W1C	0b	VCC1 过压
4	UVSUP5	R/W1C	0b	UVSUP5 欠压
3	UVSUP3	R/W1C	0b	UVSUP3 欠压
2	UVCC1	R/W1C	0b	VCC1 欠压
1	TSD_SBC	R/W1C	0b	VCC1、VEXCC 或 HSS 导致的 SBC 热关断
0	RESERVED	R	0b	保留

9.45 INT_3 寄存器 (偏移 = 53h) [复位 = 00h]

图 9-45 展示了 INT_3，表 9-47 对其进行了介绍。

返回到[汇总表](#)。

图 9-45. INT_3 寄存器

7	6	5	4	3	2	1	0
SPIERR	RESERVED	FSM	CRCERR	VCC1SC	FLT_CNT	TSD_CAN_LIN	CRC_OTP
R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-47. INT_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR	R/W1C	0b	设置 SPI 状态位时设置
6	RESERVED	R	0b	保留
5	FSM	R/W1C	0b	已进入失效防护模式
4	CRCERR	R/W1C	0b	检测到 SPI 事务 CRC 错误
3	VCC1SC	R/W1C	0b	检测到 VCC1 短路
2	FLT_CNT	R/W1C	0b	重启计数器超过编程的计数
1	TSD_CAN_LIN	R/W1C	0b	VCC2、CAN 或 LIN 导致的热关断
0	CRC_OTP	R/W1C	0b	OTP CRC 错误

9.46 INT_CANBUS_1 寄存器 (偏移 = 54h) [复位 = 00h]

图 9-46 展示了 INT_CANBUS_1，表 9-48 对其进行了介绍。

返回到[汇总表](#)。

图 9-46. INT_CANBUS_1 寄存器

7	6	5	4	3	2	1	0
UVCAN	RESERVED					CANBUSGND	CANBUSBAT
R/W1C-0b	R-0b					R/W1C-0b	R/W1C-0b

表 9-48. INT_CANBUS_1 寄存器字段说明

位	字段	类型	复位	说明
7	UVCAN	R/W1C	0b	UVCAN 中断
6-2	RESERVED	R	0b	保留
1	CANBUSGND	R/W1C	0b	CAN 总线短接至 GND，或 CANH 短接至 GND
0	CANBUSBAT	R/W1C	0b	CAN 总线短接至 Vbat，或 CANL 短接至 Vbat

9.47 INT_7 寄存器 (偏移 = 55h) [复位 = 00h]

图 9-47 展示了 INT_7，表 9-49 对其进行了介绍。

返回到[汇总表](#)。

图 9-47. INT_7 寄存器

7	6	5	4	3	2	1	0
HSSOC1	HSSOL1	HSSOC2	HSSOL2	HSSOC3	HSSOL3	HSSOC4	HSSOL4
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-49. INT_7 寄存器字段说明

位	字段	类型	复位	说明
7	HSSOC1	R/W1C	0b	高侧开关 1 过流
6	HSSOL1	R/W1C	0b	高侧开关 1 开路负载
5	HSSOC2	R/W1C	0b	高侧开关 2 过流
4	HSSOL2	R/W1C	0b	高侧开关 2 开路负载
3	HSSOC3	R/W1C	0b	高侧开关 3 过流
2	HSSOL3	R/W1C	0b	高侧开关 3 开路负载
1	HSSOC4	R/W1C	0b	高侧开关 4 过流
0	HSSOL4	R/W1C	0b	高侧开关 4 开路负载

9.48 INT_EN_1 寄存器 (偏移 = 56h) [复位 = F7h]

图 9-48 展示了 INT_EN_1，表 9-50 对其进行了介绍。

返回到[汇总表](#)。

图 9-48. INT_EN_1 寄存器

7	6	5	4	3	2	1	0
WD_EN	CANINT_EN	LWU_EN	LDT_INT_EN	RESERVED	CANSLNT_EN	SWPIN_WU_EN	CANDOM_EN
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R-0b	R/W-1b	R/W-1b	R/W-1b

表 9-50. INT_EN_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD_EN	R/W	1b	看门狗事件检测屏蔽
6	CANINT_EN	R/W	1b	CAN 总线唤醒中断屏蔽
5	LWU_EN	R/W	1b	本地唤醒屏蔽
4	LDT_INT_EN	R/W	1b	LDT 屏蔽
3	RESERVED	R	0b	保留
2	CANSLNT_EN	R/W	1b	CAN 静默屏蔽
1	SWPIN_WU_EN	R/W	1b	SW 引脚唤醒中断屏蔽
0	CANDOM_EN	R/W	1b	CAN 总线卡在显性状态屏蔽

9.49 INT_EN_2 寄存器 (偏移 = 57h) [复位 = 7Eh]

图 9-49 展示了 INT_EN_2，表 9-51 对其进行了介绍。

返回到[汇总表](#)。

图 9-49. INT_EN_2 寄存器

7	6	5	4	3	2	1	0
RESERVED	PWRON_EN	OVCC1_EN	UVSUP5_EN	UVSUP3_EN	UVCC1_EN	TSD_SBC_EN	SME_EN
R-0b	R-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R-0b

表 9-51. INT_EN_2 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	PWRON_EN	R	1b	上电标志启用 (不可更改)
5	OVCC1_EN	R/W	1b	VCC1 过压屏蔽
4	UVSUP5_EN	R/W	1b	VSUP5 欠压屏蔽
3	UVSUP3_EN	R/W	1b	UVSUP3 欠压屏蔽
2	UVCC1_EN	R/W	1b	VCC1 欠压屏蔽
1	TSD_SBC_EN	R/W	1b	SBC 热关断的屏蔽位
0	SME_EN	R	0b	SME 使能 (只读)

9.50 INT_EN_3 寄存器 (偏移 = 58h) [复位 = BFh]

图 9-50 展示了 INT_EN_3，表 9-52 对此进行了介绍。

返回到[汇总表](#)。

图 9-50. INT_EN_3 寄存器

7	6	5	4	3	2	1	0
SPIERR_EN	RESERVED	FSM_EN	CRCERR_EN	VCC1SC_EN	FLT_CNT_EN	TSD_CAN_EN	OTP_CRC_EN
R/W-1b	R-0b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R-1b

表 9-52. INT_EN_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR_EN	R/W	1b	SPI 错误中断屏蔽
6	RESERVED	R	0b	保留
5	FSM_EN	R/W	1b	失效防护状态标志屏蔽
4	CRCERR_EN	R/W	1b	SPI CRC 错误中断屏蔽
3	VCC1SC_EN	R/W	1b	VCC1 短路中断屏蔽
2	FLT_CNT_EN	R/W	1b	重启计数器超过编程的计数屏蔽
1	TSD_CAN_EN	R/W	1b	CAN/VCC2 热关断的屏蔽位
0	OTP_CRC_EN	R	1b	OTP CRC 错误 (无法屏蔽)

9.51 INT_EN_CANBUS_1 寄存器 (偏移 = 59h) [复位 = 83h]

图 9-51 展示了 INT_EN_CANBUS_1，表 9-53 对其进行了介绍。

返回到[汇总表](#)。

图 9-51. INT_EN_CANBUS_1 寄存器

7	6	5	4	3	2	1	0
UVCAN_EN	RESERVED					CANBUSGND_EN	CANBUSBAT_EN
R/W-1b	R-0b					R/W-1b	R/W-1b

表 9-53. INT_EN_CANBUS_1 寄存器字段说明

位	字段	类型	复位	说明
7	UVCAN_EN	R/W	1b	UVCAN 中断屏蔽
6-2	RESERVED	R	0b	保留
1	CANBUSGND_EN	R/W	1b	CAN 总线短接至 GND 启用
0	CANBUSBAT_EN	R/W	1b	CAN 总线短接至 Vbat 启用

9.52 INT_4 寄存器 (偏移 = 5Ah) [复位 = 00h]

图 9-52 展示了 INT_4，表 9-54 对其进行了介绍。

返回到[汇总表](#)。

图 9-52. INT_4 寄存器

7	6	5	4	3	2	1	0
LIN_WUP	LIN_DTO	RESERVED	LDT_WAKE	MODE_ERR	OVHSS	RESERVED	UVHSS
R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b

表 9-54. INT_4 寄存器字段说明

位	字段	类型	复位	说明
7	LIN_WUP	R/W1C	0b	LIN 总线唤醒
6	LIN_DTO	R/W1C	0b	LIN 显性状态超时，LTXD_DTO
5	RESERVED	R	0b	保留
4	LDT_WAKE	R/W1C	0b	来自睡眠模式的 LDT 唤醒中断
3	MODE_ERR	R/W1C	0b	模式更改请求的收发器状态非法
2	OVHSS	R/W1C	0b	高侧开关的 VHSS 过压
1	RESERVED	R	0b	保留
0	UVHSS	R/W1C	0b	高侧开关的 VHSS 欠压

9.53 INT_5 寄存器 (偏移 = 5Bh) [复位 = 00h]

图 9-53 展示了 INT_5，表 9-55 对其进行了介绍。

返回到[汇总表](#)。

图 9-53. INT_5 寄存器

7	6	5	4	3	2	1	0
VCC1OC	VCC2OC	VEXCCOC	CLKMON_FAIL	HSS4_READB ACK_FAIL	HSS3_READB ACK_FAIL	HSS2_READB ACK_FAIL	HSS1_READB ACK_FAIL
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-55. INT_5 寄存器字段说明

位	字段	类型	复位	说明
7	VCC1OC	R/W1C	0b	VCC1 LDO 处于过流条件
6	VCC2OC	R/W1C	0b	VCC2 LDO 处于过流条件
5	VEXCCOC	R/W1C	0b	VEXCC LDO 处于过流条件
4	CLKMON_FAIL	R/W1C	0b	内部时钟监测器故障中断。
3	HSS4_READBACK_FAIL	R/W1C	0b	HSS4 回读检查失败
2	HSS3_READBACK_FAIL	R/W1C	0b	HSS3 回读检查失败
1	HSS2_READBACK_FAIL	R/W1C	0b	HSS2 回读检查失败
0	HSS1_READBACK_FAIL	R/W1C	0b	HSS1 回读检查失败

9.54 INT_6 寄存器 (偏移 = 5Ch) [复位 = 00h]

图 9-54 展示了 INT_6，表 9-56 对其进行了介绍。

返回到[汇总表](#)。

图 9-54. INT_6 寄存器

7	6	5	4	3	2	1	0
TSDW	UVCC1PW	UVEXCC	OVEXCC	VEXCCSC	UVCC2	OVCC2	VCC2SC
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-56. INT_6 寄存器字段说明

位	字段	类型	复位	说明
7	TSDW	R/W1C	0b	热关断警告
6	UVCC1PW	R/W1C	0b	VCC1 欠压预警
5	UVEXCC	R/W1C	0b	VEXCC 欠压
4	OVEXCC	R/W1C	0b	VEXCC 过压
3	VEXCCSC	R/W1C	0b	VEXCC 短路
2	UVCC2	R/W1C	0b	VCC2 引脚欠压
1	OVCC2	R/W1C	0b	VCC2 引脚过压
0	VCC2SC	R/W1C	0b	VCC2 引脚短路

9.55 INT_EN_4 寄存器 (偏移 = 5Eh) [复位 = DDh]

图 9-55 展示了 INT_EN_4，表 9-57 对此进行了介绍。

返回到[汇总表](#)。

图 9-55. INT_EN_4 寄存器

7	6	5	4	3	2	1	0
LIN_WUP_EN	LIN_DTO_EN	RESERVED	LDT_WAKE_EN	MODE_ERR_EN	OVHSS_EN	RESERVED	UVHSS_EN
R/W-1b	R/W-1b	R-0b	R/W-1b	R/W-1b	R/W-1b	R-0b	R/W-1b

表 9-57. INT_EN_4 寄存器字段说明

位	字段	类型	复位	说明
7	LIN_WUP_EN	R/W	1b	LIN 总线唤醒中断屏蔽
6	LIN_DTO_EN	R/W	1b	LIN 显性状态超时中断屏蔽
5	RESERVED	R	0b	保留
4	LDT_WAKE_EN	R/W	1b	来自睡眠模式的 LDT 唤醒的屏蔽位
3	MODE_ERR_EN	R/W	1b	模式更改请求屏蔽的收发器状态非法
2	OVHSS_EN	R/W	1b	高侧开关的 VHSS 过压屏蔽
1	RESERVED	R	0b	保留
0	UVHSS_EN	R/W	1b	高侧开关的 VHSS 欠压屏蔽

9.56 INT_EN_5 寄存器 (偏移 = 5Fh) [复位 = FFh]

图 9-56 展示了 INT_EN_5，表 9-58 对此进行了介绍。

返回到[汇总表](#)。

图 9-56. INT_EN_5 寄存器

7	6	5	4	3	2	1	0
VCC1OC_EN	VCC2OC_EN	VEXCCOC_EN	CLKMON_FAIL_EN	HSS4_RB_FAIL_EN	HSS3_RB_FAIL_EN	HSS2_RB_FAIL_EN	HSS1_RB_FAIL_EN
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 9-58. INT_EN_5 寄存器字段说明

位	字段	类型	复位	说明
7	VCC1OC_EN	R/W	1b	VCC1OC 故障中断使能
6	VCC2OC_EN	R/W	1b	VCC2OC 故障中断使能
5	VEXCCOC_EN	R/W	1b	VEXCCOC 故障中断使能
4	CLKMON_FAIL_EN	R/W	1b	CLKMON_FAIL 中断使能
3	HSS4_RB_FAIL_EN	R/W	1b	HSS4_RB_FAIL 中断使能
2	HSS3_RB_FAIL_EN	R/W	1b	HSS3_RB_FAIL 中断使能
1	HSS2_RB_FAIL_EN	R/W	1b	HSS2_RB_FAIL 中断使能
0	HSS1_RB_FAIL_EN	R/W	1b	HSS1_RB_FAIL 中断使能

9.57 INT_EN_6 寄存器 (偏移 = 60h) [复位 = FFh]

图 9-57 展示了 INT_EN_6，表 9-59 对此进行了介绍。

返回到[汇总表](#)。

图 9-57. INT_EN_6 寄存器

7	6	5	4	3	2	1	0
TSDW_EN	UVCC1PW_EN	UVEXCC_EN	OVEXCC_EN	VEXCCSC_EN	UVCC2_EN	OVCC2_EN	VCC2SC_EN
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 9-59. INT_EN_6 寄存器字段说明

位	字段	类型	复位	说明
7	TSDW_EN	R/W	1b	热关断警告屏蔽
6	UVCC1PW_EN	R/W	1b	VCC1 欠压预警屏蔽
5	UVEXCC_EN	R/W	1b	VEXCC 欠压
4	OVEXCC_EN	R/W	1b	VEXCC 过压
3	VEXCCSC_EN	R/W	1b	VEXCC 短路
2	UVCC2_EN	R/W	1b	VCC2 引脚欠压屏蔽
1	OVCC2_EN	R/W	1b	VCC2 引脚过压屏蔽
0	VCC2SC_EN	R/W	1b	VCC2 引脚短路屏蔽

9.58 INT_EN_7 寄存器 (偏移 = 62h) [复位 = FFh]

图 9-58 展示了 INT_EN_7，表 9-60 对此进行了介绍。

返回到[汇总表](#)。

图 9-58. INT_EN_7 寄存器

7	6	5	4	3	2	1	0
HSSOC1_EN	HSSOL1_EN	HSSOC2_EN	HSSOL2_EN	HSSOC3_EN	HSSOL3_EN	HSSOC4_EN	HSSOL4_EN
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 9-60. INT_EN_7 寄存器字段说明

位	字段	类型	复位	说明
7	HSSOC1_EN	R/W	1b	高侧开关 1 过流中断屏蔽
6	HSSOL1_EN	R/W	1b	高侧开关 1 开路中断屏蔽
5	HSSOC2_EN	R/W	1b	高侧开关 2 过流中断屏蔽
4	HSSOL2_EN	R/W	1b	高侧开关 2 开路中断屏蔽
3	HSSOC3_EN	R/W	1b	高侧开关 3 过流中断屏蔽
2	HSSOL3_EN	R/W	1b	高侧开关 3 开路中断屏蔽
1	HSSOC4_EN	R/W	1b	高侧开关 4 过流中断屏蔽
0	HSSOL4_EN	R/W	1b	高侧开关 4 开路中断屏蔽

9.59 INT_BIST1 寄存器 (偏移 = 63h) [复位 = 00h]

图 9-59 展示了 INT_BIST1，表 9-61 对其进行了介绍。

返回到[汇总表](#)。

仅适用于 TCAN29xxB (ASIL-B) 器件版本。不适用于 QM 器件版本

图 9-59. INT_BIST1 寄存器

7	6	5	4	3	2	1	0
ABIST_UVSUP_ERR	ABIST_INT_LDO_ERR	ABIST_UVOV_HSS_ERR	RESERVED	ABIST_UVCAN_ERR	BGXMON_ERR	IBIAS_MON_ERR	ABIST_VCC1SC_ERR
R/W1C-0b	R/W1C-0b	R/W1C-0b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-61. INT_BIST1 寄存器字段说明

位	字段	类型	复位	说明
7	ABIST_UVSUP_ERR	R/W1C	0b	UVUP5 和 UVSUP33 电压监测器上的 ABIST 错误
6	ABIST_INT_LDO_ERR	R/W1C	0b	内部 LDO UV/OV 电压监测器上的 ABIST 错误
5	ABIST_UVOV_HSS_ERR	R/W1C	0b	OV/OVHSS 电压监测器上的 ABIST 错误
4	RESERVED	R	0b	保留
3	ABIST_UVCAN_ERR	R/W1C	0b	UVCAN 电压监测器上的 ABIST 错误
2	BGXMON_ERR	R/W1C	0b	内部带隙交叉监测器错误
1	IBIAS_MON_ERR	R/W1C	0b	内部电流偏置监测器错误
0	ABIST_VCC1SC_ERR	R/W1C	0b	VCC1SC 电压监测器上的 ABIST 错误

9.60 INT_BIST2 寄存器 (偏移 = 64h) [复位 = 00h]

图 9-60 展示了 INT_BIST2，表 9-62 对其进行了介绍。

返回到[汇总表](#)。

仅适用于 TCAN29xxB (ASIL-B) 器件版本。不适用于 QM 器件版本

图 9-60. INT_BIST2 寄存器

7	6	5	4	3	2	1	0
ABIST_UVCC1_ERR	ABIST_OVCC1_ERR	ABIST_VCC2SC_ERR	ABIST_UVCC2_ERR	ABIST_OVCC2_ERR	ABIST_VEXCCSC_ERR	ABIST_UVEXCC_ERR	ABIST_OVEXCC_ERR
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 9-62. INT_BIST2 寄存器字段说明

位	字段	类型	复位	说明
7	ABIST_UVCC1_ERR	R/W1C	0b	UVCC1 电压监测器上的 ABIST 错误
6	ABIST_OVCC1_ERR	R/W1C	0b	OVCC1 电压监测器上的 ABIST 错误
5	ABIST_VCC2SC_ERR	R/W1C	0b	VCC2SC 电压监测器上的 ABIST 错误
4	ABIST_UVCC2_ERR	R/W1C	0b	UVCC2 电压监测器上的 ABIST 错误
3	ABIST_OVCC2_ERR	R/W1C	0b	OVCC2 电压监测器上的 ABIST 错误
2	ABIST_VEXCCSC_ERR	R/W1C	0b	VEXCCSC 电压监测器上的 ABIST 错误
1	ABIST_UVEXCC_ERR	R/W1C	0b	UVEXCC 电压监测器上的 ABIST 错误
0	ABIST_OVEXCC_ERR	R/W1C	0b	OVEXCC 电压监测器上的 ABIST 错误

9.61 GEN_PURPOSE_REG2 寄存器 (偏移 = 75h) [复位 = 00h]

图 9-61 展示了 GEN_PURPOSE_REG2，表 9-63 对其进行了介绍。

返回到[汇总表](#)。

图 9-61. GEN_PURPOSE_REG2 寄存器

7	6	5	4	3	2	1	0
GEN_PURPOSE_REG1							
R/W-00000000b							

表 9-63. GEN_PURPOSE_REG2 寄存器字段说明

位	字段	类型	复位	说明
7-0	GEN_PURPOSE_REG1	R/W	00000000b	通用寄存器 2。存储通用信息或测试 SPI 通信

9.62 GEN_PURPOSE_REG3 寄存器 (偏移 = 76h) [复位 = 00h]

图 9-62 展示了 GEN_PURPOSE_REG3，表 9-64 对其进行了介绍。

返回到[汇总表](#)。

图 9-62. GEN_PURPOSE_REG3 寄存器

7	6	5	4	3	2	1	0
GEN_PURPOSE_REG2							
R/W-00000000b							

表 9-64. GEN_PURPOSE_REG3 寄存器字段说明

位	字段	类型	复位	说明
7-0	GEN_PURPOSE_REG2	R/W	00000000b	通用寄存器 3。存储通用信息或测试 SPI 通信

9.63 GEN_PURPOSE_REG4 寄存器 (偏移 = 77h) [复位 = 00h]

图 9-63 展示了 GEN_PURPOSE_REG4，表 9-65 对其进行了介绍。

返回到[汇总表](#)。

图 9-63. GEN_PURPOSE_REG4 寄存器

7	6	5	4	3	2	1	0
GEN_PURPOSE_REG3							
R/W-00000000b							

表 9-65. GEN_PURPOSE_REG4 寄存器字段说明

位	字段	类型	复位	说明
7-0	GEN_PURPOSE_REG3	R/W	00000000b	通用寄存器 3。存储通用信息或测试 SPI 通信

9.64 ID_PIN_STATUS 寄存器 (偏移 = 78h) [复位 = 00h]

图 9-64 示出了 ID_PIN_STATUS , 表 9-66 中对此进行了介绍。

返回到[汇总表](#)。

图 9-64. ID_PIN_STATUS 寄存器

7	6	5	4	3	2	1	0
RESERVED		ID3_STAT		ID2_STAT		ID1_STAT	
R-0b		R/W0C-00b		R/W0C-00b		R/W0C-00b	

表 9-66. ID_PIN_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R	0b	保留
5-4	ID3_STAT	R/W0C	00b	WAKE3/ID3 引脚连接状态 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 保留
3-2	ID2_STAT	R/W0C	00b	WAKE2/ID2 引脚连接状态 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 保留
1-0	ID1_STAT	R/W0C	00b	WAKE1/ID1 引脚连接状态 00b = 未知 01b = 连接到 GND 10b = 连接到 VSUP 11b = 保留

9.65 WAKE_ID_CONFIG1 寄存器 (偏移 = 79h) [复位 = 00h]

图 9-65 展示了 WAKE_ID_CONFIG1，表 9-67 对其进行了介绍。

返回到[汇总表](#)。

图 9-65. WAKE_ID_CONFIG1 寄存器

7	6	5	4	3	2	1	0
ID2_EN	RESERVED			ID1_EN	RESERVED		
R/W-0b	R-0b			R/W-0b	R-0b		

表 9-67. WAKE_ID_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	ID2_EN	R/W	0b	在 WAKE2 引脚上使能 ID 功能
6-4	RESERVED	R	0b	保留
3	ID1_EN	R/W	0b	在 WAKE1 引脚上使能 ID 功能
2-0	RESERVED	R	0b	保留

9.66 WAKE_ID_CONFIG2 寄存器 (偏移 = 7Ah) [复位 = 00h]

图 9-66 展示了 WAKE_ID_CONFIG2，表 9-68 对其进行了介绍。

返回到[汇总表](#)。

图 9-66. WAKE_ID_CONFIG2 寄存器

7	6	5	4	3	2	1	0
RSVD	RESERVED			ID3_EN	RESERVED		
R/W-0b	R-0b			R/W-0b	R-0b		

表 9-68. WAKE_ID_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R/W	0b	
6-4	RESERVED	R	0b	保留
3	ID3_EN	R/W	0b	在 WAKE3 引脚上使能 ID 功能
2-0	RESERVED	R	0b	保留

9.67 WAKE_PIN_CONFIG5 寄存器 (偏移 = 7Bh) [复位 = 20h]

图 9-67 展示了 WAKE_PIN_CONFIG5，表 9-69 对其进行了介绍。

返回到[汇总表](#)。

图 9-67. WAKE_PIN_CONFIG5 寄存器

7	6	5	4	3	2	1	0
WAKE4_SENSE	WAKE4_STAT	WAKE4_LEVEL	RESERVED				
R/W-0b	RH-0b	R/W-10b	R-0b				

表 9-69. WAKE_PIN_CONFIG5 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE4_SENSE	R/W	0b	WAKE4 引脚配置为静态或循环检测唤醒 0b = 静态检测 1b = 循环检测
6	WAKE4_STAT	RH	0b	提供 WAKE4 引脚的状态。 0b = 低电平 1b = 高电平
5-4	WAKE4_LEVEL	R/W	10b	设置 WAKE3 引脚输入阈值。 00b = 保留 01b = 2.5V 10b = 4V 11b = 6V
3-0	RESERVED	R	0b	保留

10 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

10.1 应用信息

TCAN29xx-Q1 系列支持 CAN FD 通信，并且某款器件也支持 LIN 通信

10.2 典型应用

TCAN29xx-Q1 SBC 系列通常用于具有主机微处理器或 FPGA (需要 CAN FD 和 LIN 支持) 的应用，这些应用使用器件的多种特性，例如看门狗、适用于 CAN FD 总线的高级总线故障诊断以及高侧开关。以下是适用于 3.3V 微处理器应用的典型应用配置。这些器件可与 3.3V 和 5V 微处理器配合使用，具体取决于 VCC1 的值。图中显示了总线终端以方便说明。

图 10-1 展示了与前一应用具有不同功能的 TCAN2957-Q1。

- 为 MCU 供电的 VCC1
- 为系统传感器或第二个 MCU 供电的外部 PNP
- 连接在一起的 HSS1 和 HSS2，可为外部元件提供更大的电流。
- 使用 WAKE 引脚和 HSS4 的循环检测功能

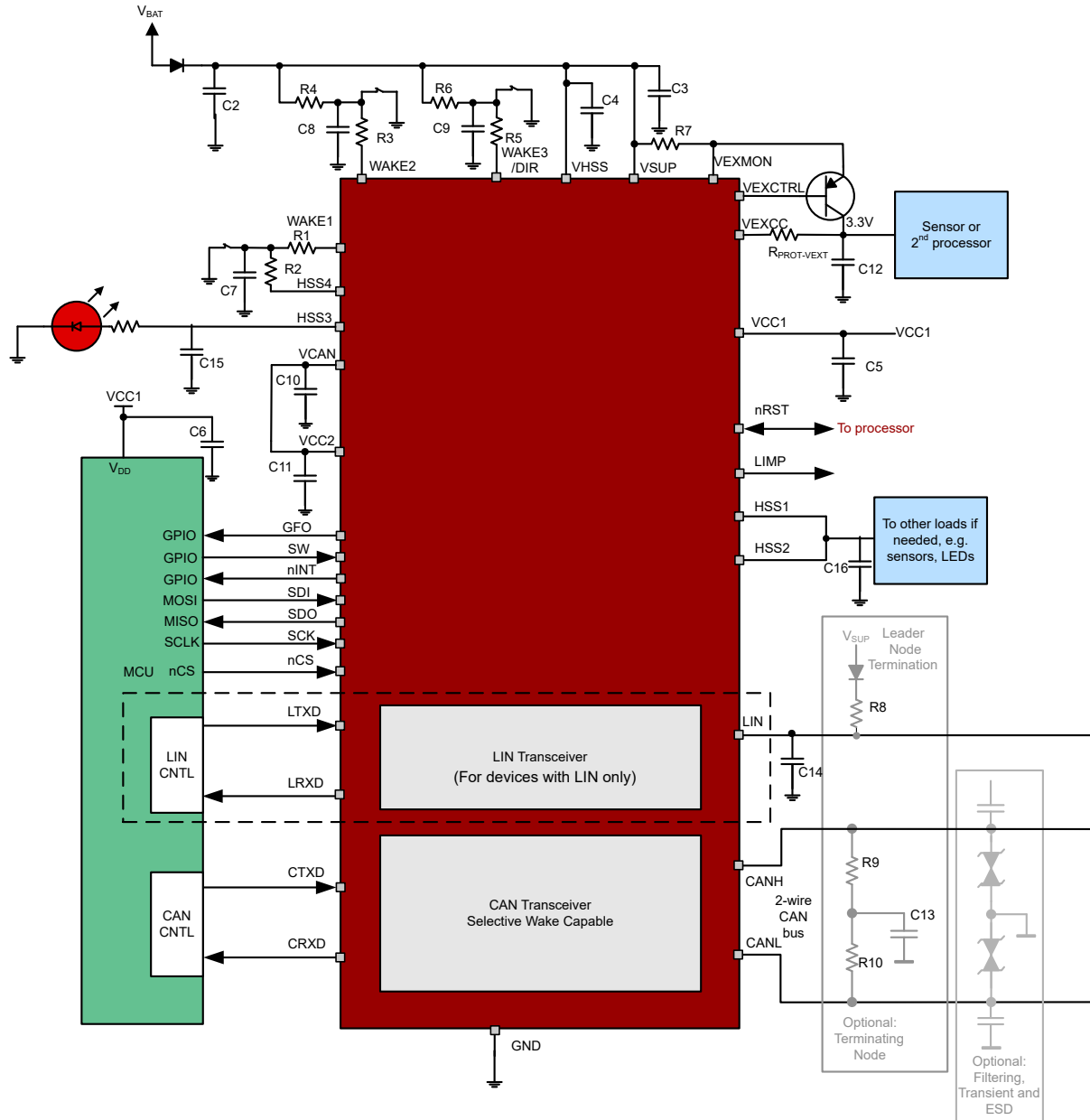


图 10-1. 带同步高侧开关的 TCAN2957-Q1 的典型 CAN 和 LIN 应用

表 10-1. 外部元件值

元件	典型值	说明
电容		
C2	22μF	用于切断电池尖峰的去耦电容，防止受到 ISO 脉冲的影响。根据应用要求，可能需要更大的电容
C3、C4	100nF，低 ESR	去耦电容，将电容布置在靠近 IC 引脚的位置，以帮助提高 EMC 稳健性
C5	4.7μF，低 ESR	根据应用要求使用。需要使用最小 1μF 电容以实现 LDO 稳定性；为了确保 EMC 稳健性并有助于处理负载瞬态，此处建议使用更高的电容值
C6	有关每种应用的电容要求，请参阅微控制器手册。	为了提高微控制器电源的稳定性，SBC 不需要使用该元件。
C7、C8、C9、C _{WK1}	22nF	为实现 EMC 稳健性需要使用；仅在 WAKE 引脚连接到 ECU 引脚时才需要

表 10-1. 外部元件值 (续)

元件	典型值	说明
电容		
C10	100nF, 低 ESR	为了确保 VCAN 电源稳定性需要使用, 应靠近 IC 引脚布置
C11	4.7μF, 低 ESR	根据应用要求使用。需要使用最小 1μF 电容以实现 LDO 稳定性; 为了确保 EMC 稳健性并有助于处理负载瞬态, 此处建议使用更高的电容值
C12	4.7μF, 低 ESR	根据应用要求使用。至少需要 4.7μF 才能确保 LDO 稳定性和 EMC 稳健性
C13	4.7nF	如果需要 CAN 分裂终端, 则根据 OEM 要求使用
C14	220pF	LIN 端接电容
C15、C16	100nF	仅在 HSS 驱动 ECU 外部负载时才需要使用; 用于提供 EMC 保护
电阻		
R1、R3、R5	3.3k Ω	串联电阻, 用于限制流入 WAKE 引脚的电流并防止受到 ISO 脉冲的影响
R2、R4、R6	3k Ω	根据应用要求, 设置开关所需的湿性电流
R7	Vshunp/I_limit Ω	用于设置 VEXCC 上的电流限制的分流电阻, 根据应用要求
R8	1k Ω	LIN 领导者节点端接 (如果用作领导者节点)
R9、R10	60 Ω	根据 OEM 要求, 如果需要, 可用于 CAN 端接
R _{WK-VBAT}	5.1k Ω	用于限制通过电池监测开关的电流
R _{DIV1} 、R _{DIV2}	用于将 MCU ADC 引脚上的电压限制在其绝对最大值或 ADC 输入范围以下	根据 MCU ADC 引脚要求和最大电池电压要求
R _{PROT-EXT}	100 Ω	仅当引脚提供的负载超出 ECU 时才需要。需要用于防止接地漂移和确保 EMC 稳健性

10.2.1 设计要求

ISO 11898-2:2024 标准规定最大总线长度为 40 米，最大桩线长度为 0.3 米。但是，如果设计得当，用户可以获得更长的总线电缆长度、桩线长度和众多节点。如果节点数量众多，则需要具有高输入阻抗的收发器，例如 TCAN29xx-Q1。许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2:2024 之外的应用。它们在总线的速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。即使在包括并行收发器在内的最坏情况下，该器件也能在 $50\ \Omega$ 负载下满足 1.5V 要求。器件的差分输入阻抗至少为 $30\text{k}\ \Omega$ 。如果总线上并联了 100 个器件，最坏情况下相当于差分负载为 $300\ \Omega$ 。 $300\ \Omega$ 的收发器负载与 $60\ \Omega$ 并联后相当于 $50\ \Omega$ 负载。因此，TCAN29xx-Q1 理论上在单个总线段上支持多达 100 个收发器。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2:2024 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改终端电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。这种 CAN 网络设计灵活性是基于原始 ISO 11898-2:2024 CAN 标准的各种扩展和附加标准的关键优势之一。这种灵活性需要良好的网络设计，以及平衡相关权衡因素。

10.2.1.1 正常模式应用手册

当在监测 CRXD 或 TRXD 引脚的唤醒请求的系统中使用该器件时，在模式切换期间必须特别小心。RXD 引脚的输出取决于收发器的编程状态；如果支持唤醒功能，该引脚将保持锁存为低电平，直到收发器进入另一种状态为止。

10.2.1.2 待机模式应用手册

如果该器件在 VSUP 上检测到欠压，CRXD 引脚会切换为低电平，并向软件发出信号，指明器件已切换为待机模式。nINT 引脚会被拉低，以指示 UVSUP 事件。必须将该器件编程为预期模式。这包括收发器。

10.2.1.3 LTXD 显性状态超时应用手册

TXD 显性状态超时所允许的最长显性 LTXD 时间限制了器件可能的最低数据速率。LIN 协议对控制器和外设节点应用具有不同的限制。因此，每个应用案例都有不同的最大连续显性位，因而有不同的最小数据速率。

10.2.2 详细设计过程

10.2.2.1 CAN 详细设计过程

ISO 11898 标准规定了采用具有 $120\ \Omega$ 特征阻抗 (Z_0) 的双绞线电缆 (屏蔽或非屏蔽) 进行互连。电缆两端应必须用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线 (桩线) 必须尽可能短, 以便更大幅度地减少信号反射。端接可在电缆上或节点中进行, 但如果有可能从总线上移除节点, 则必须谨慎进行端接, 以确保两个端接始终在网络中。总线末端可以采用单个 $120\ \Omega$ 电阻进行端接, 放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压, 则可以采用分裂端接方式。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动, 从而改善网络的电磁辐射行为。

10.2.2.2 LIN 详细设计过程

开发的 TCAN2957-Q1 LIN 收发器带有内部 LIN 响应者上拉电阻, 以符合 ISO 17987-4:2023。上拉电阻相关要求更加严格以及设计具有更低总线电容的网络, 可以延长网络长度或增加总线上的 LIN 节点。控制器节点应用需要外部 $1\text{k}\ \Omega$ 上拉电阻器和串联二极管。

10.2.3 器件欠压信息

器件的欠压行为取决于 VCC1 以及 VSUP 是否降至 $VSUP_{(PU)F}$ 以下。对于 $VCC1 = 5\text{V}$ 的器件, 器件的行为符合图 10-2。当 VSUP 继续降至 $VSUP_{(PU)F}$ 以下时, 器件的行为如同上电复位, 符合图 10-3。UVSUP_{5F} 用于关闭 VEXCC, UVSUP_{5R} 用于开启 VEXCC, 并且 VEXCC 编程为开启。

当 $VCC1 = 3.3\text{V}$ 时, 使用 UVSUP_{5R/F} 和 UVSUP_{33R/F}。当 VSUP 降至 UVSUP_{33F} 以下但仍高于 $VSUP_{(PU)F}$ 时, 器件的行为符合图 10-4。当 VSUP 继续降至 $VSUP_{(PU)F}$ 以下时, 器件的行为如同上电复位, 符合图 10-5。

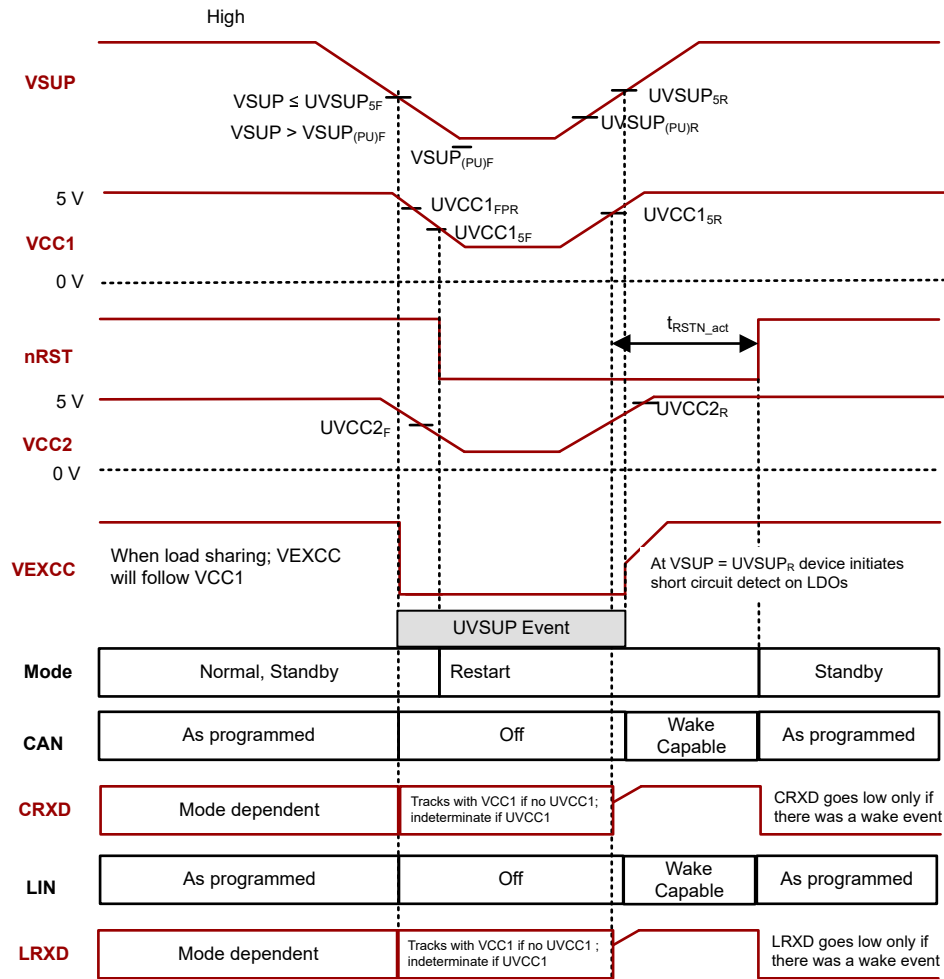


图 10-2. VCC1 = 5V 时，欠压高于 VSUP_{(PU)F}

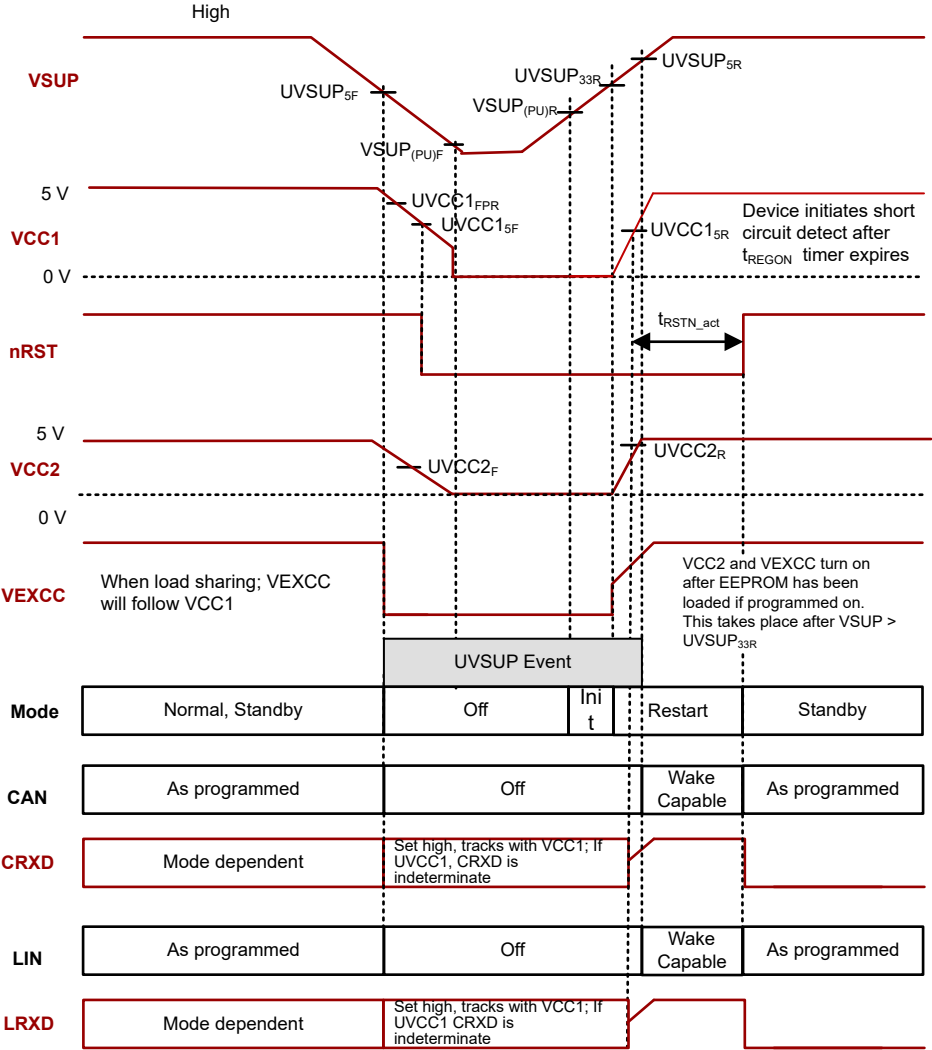


图 10-3. VCC1 = 5V 时，欠压低于 VSUP_{(PU)F} 欠压

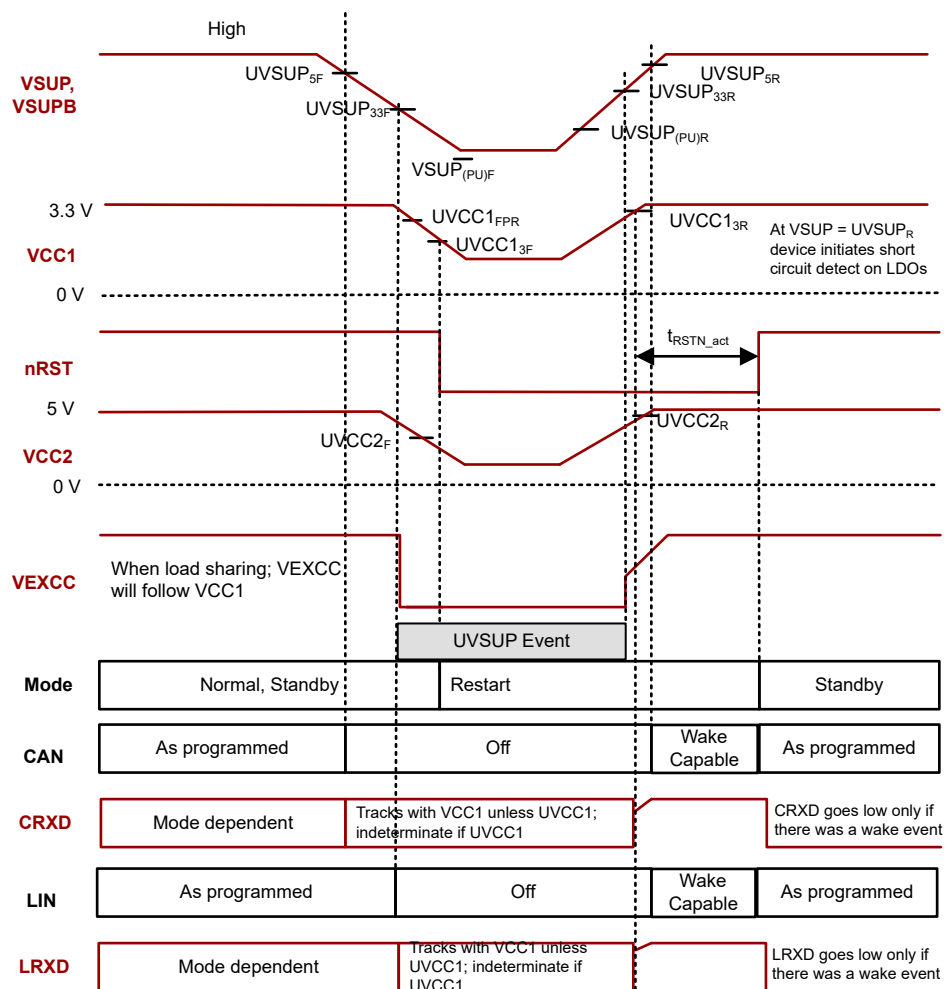


图 10-4. VCC1 = 3.3V 时，欠压高于 VSUP_{(PU)F}

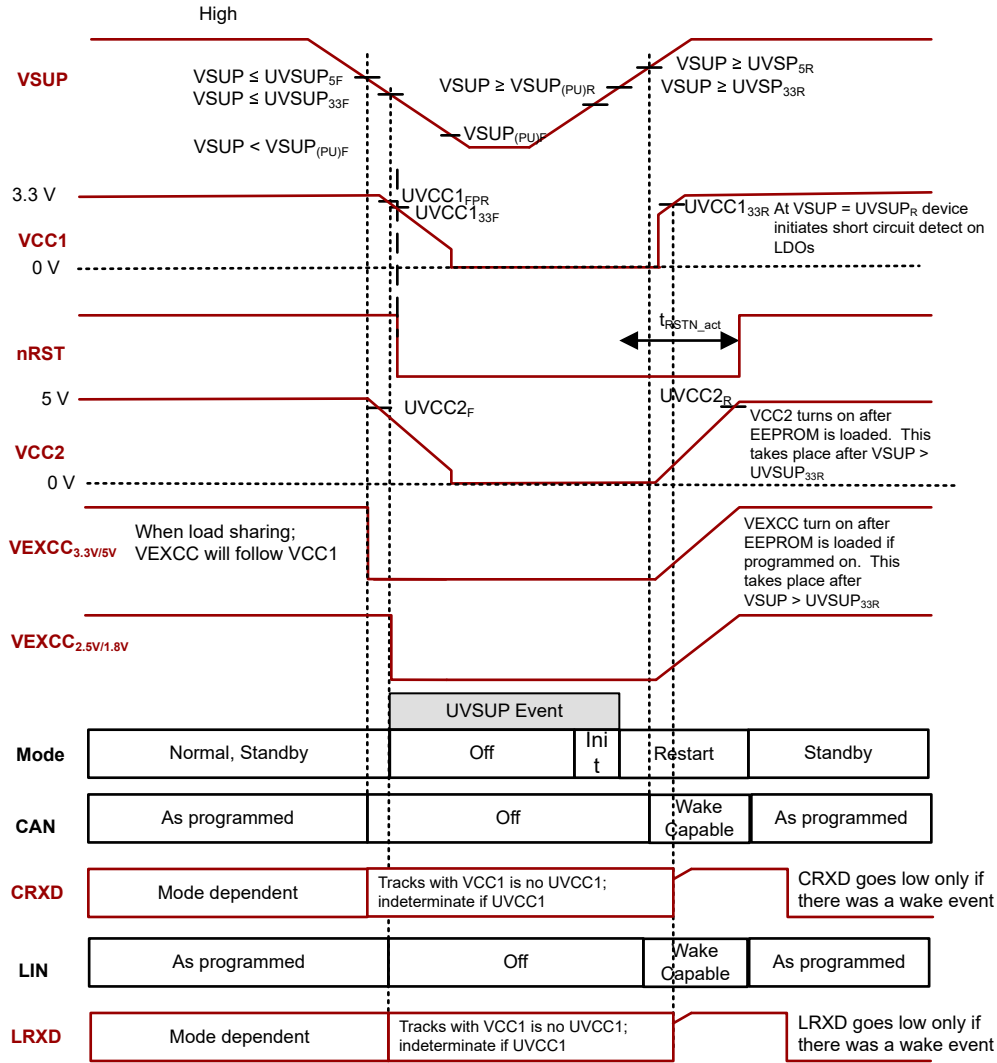


图 10-5. VCC1 = 3.3V 时，欠压低于 $VSUP_{(PU)F}$ 欠压

10.3 电源相关建议

TCAN29xx-Q1 设计采用电池 $VSUP$ 和 $VCAN$ 供电。为了支持各种微处理器，逻辑 I/O 和 SPI 由支持 3.3V 和 5V 电平的 $VCC1$ 供电。 CAN FD 收发器 5V 电源由 $VCAN$ 输入供电。有关输入和输出电源端子上所需外部元件的建议值，请参阅表 10-1。

10.4 布局

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的 EFT 和浪涌瞬变。因为 ESD 和瞬态的频率带宽较宽（大约 3MHz 至 3GHz），因此在 PCB 设计过程中必须应用高频布局技术。该系列具有高性能片上 IEC ESD 保护，如果需要更高级别的系统级抗扰度，可以使用外部 TVS 二极管。TVS 二极管和总线滤波电容器可以尽可能靠近板载连接器布置，以防止噪声瞬态事件进一步传播到 PCB 和系统中。

10.4.1 布局指南

将保护和滤波电路放置于尽可能靠近总线连接器 J1 的位置，以防瞬变脉冲群、ESD 和噪声传送至电路板。布局布线示例提供了有关器件周围元件的信息。串联共模扼流圈 (CMC) 放置在器件与连接器 J1 之间的 CANH 和 CANL 线路上。朝信号路径的方向设计总线保护元件。不得将瞬态电流从信号路径强行转移至保护器件。使用电源和接地层来提供低电感。

备注

高频电流会选择阻抗最小的路径，而非电阻最小的路径。

当旁路电容和保护器件连接电源和地时，应至少使用两个过孔以更大限度减少布线电感和过孔电感。

当旁路电容和保护器件连接电源和地时，应至少使用两个过孔以更大限度减少布线电感和过孔电感。

- 旁路电容器和大容量电容器应尽可能靠近收发器的电源终端放置，例如 VCC1、VCC2 和 VCAN 上的 100nF 电容器；VCC1 上的 COUT 和 VCC2 上的 CVCC2
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为两个电阻 RTERM，端接的中心或分接抽头通过电容 CSPLIT 接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行总线端接时，务必谨慎操作以确保端接节点不会从总线上移除，否则也会导致没有端接。

10.4.2 布局示例

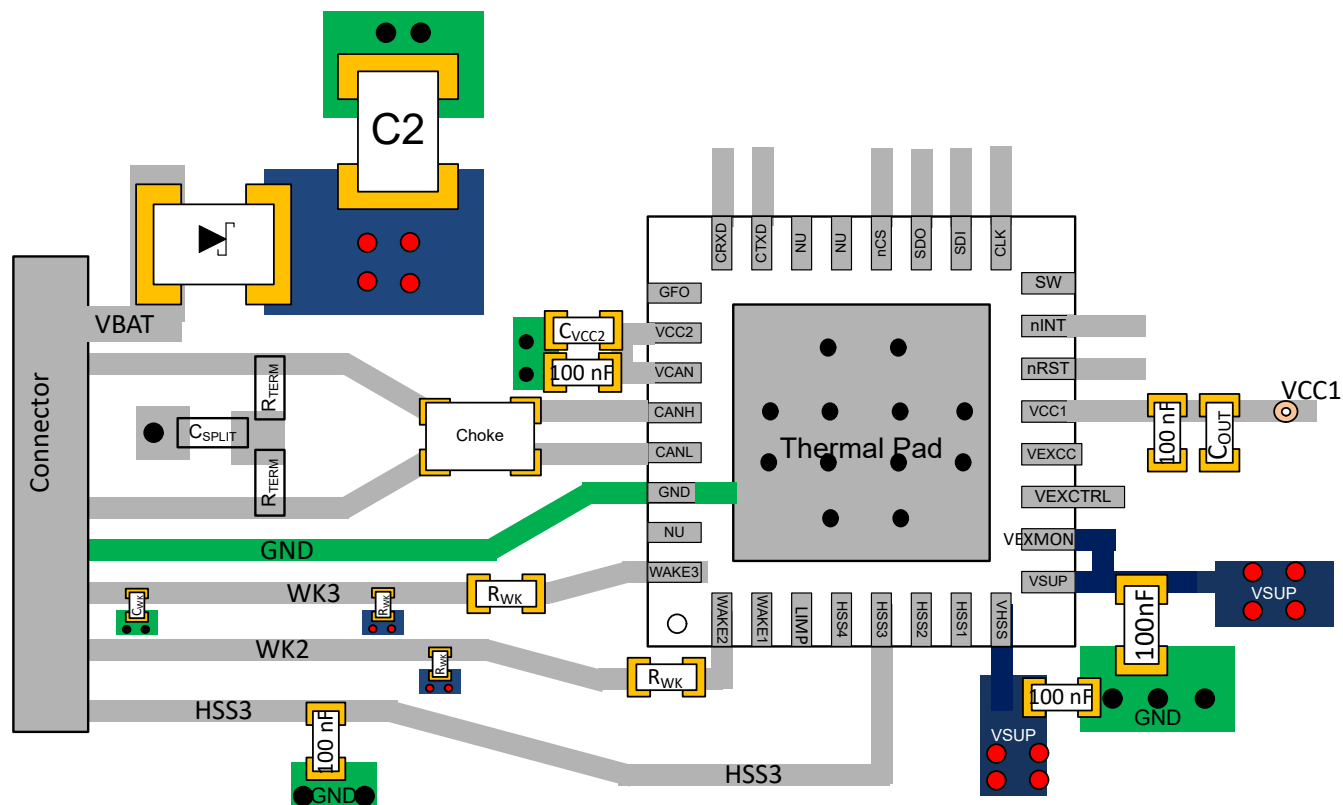


图 10-6. 示例布局

11 器件和文档支持

该器件遵循以下 CAN 标准。本系统规格中涵盖了所有核心必要内容；但是，必须为这些标准提供参考，并指出和探讨所有不符之处。本文档应提供所有基本必要内容。但是，由于详细的 CAN 协议范围不在此物理层（收发器）规格范围之内，这些额外的资源对全面了解 CAN（包括协议）非常有帮助。

11.1 文档支持

11.1.1 CAN 收发器物理层标准：

- ISO 11898-2:2024：具有低功耗模式的高速媒介访问单元（取代了 ISO11898-2 标准规范中的若干电气规格，并增加了在低功耗模式下通过总线实现原始唤醒功能）
- 符合 ISO 8802-3：CSMA/CD - 作为 ISO11898-2 碰撞检测的参考
- SAE J2284-2：适用于汽车应用的 250kbps 高速 CAN (HSC)
- SAE J2284-3：适用于汽车应用的 500kbps 高速 CAN (HSC)

11.1.2 LIN 收发器物理层标准

- ISO/DIS 17987-1：道路车辆 - 本地互连网络 (LIN) - 第 1 部分：一般信息和用例定义
- ISO/DIS 17987-4：2023 道路车辆 - 本地互连网络 (LIN) - 第 4 部分：电气物理层 (EPL) 规格 12V
- SAEJ2602-1：面向汽车应用的 LIN 网络标准
- LIN2.0、LIN2.1、LIN2.2 和 LIN2.2A 规格

11.1.3 EMC 要求：

- SAEJ2962-2：针对 CAN 收发器的 US3 要求（-2、-5，GM 将建议更新为使用 -6 + FD，但是这是最好的切入点）
- CAN、LIN、FR V1.3 的硬件要求：德国对 CAN 和 LIN 的 OEM 要求
- ISO 10605：道路车辆 - 静电放电引起的电干扰的试验方法
- ISO 11452-4:2011：道路车辆 - 窄带辐射电磁能量的电子干扰元件试验方法 - 第 4 部分：线束激励方法
- ISO 7637-1:2015：道路车辆 - 传导和耦合造成的电干扰 - 第 1 部分：定义和一般注意事项
- 符合 ISO 7637-3：道路车辆 - 传导和耦合造成的电干扰 - 第 3 部分：通过电容耦合和电感耦合经由非电源线线路的瞬间电传输
- IEC 62132-4:2006：集成电路 - 150kHz - 1GHz 电磁抗扰度的测量 - 第 4 部分：直接射频功率注入法
- IEC 61000-4-2
- IEC 61967-4
- CISPR25

11.1.4 符合性测试要求：

- HS_TRX_Test_Spec_V_1_0：GIFT/ICT CAN 的高速物理层测试要求
- ISO/DIS 17987-7：道路车辆 - 本地互连网络 (LIN) - 第 7 部分：电气物理层 (EPL) 符合性测试规范
- SAEJ2602-2：面向汽车应用的 LIN 网络标准一致性测试

11.1.5 相关文档

- “A Comprehensive Guide to Controller Area Network”，Wilfried Voss, Copperhill Media Corporation
- “CAN System Engineering: From Theory to Practical Applications”，2nd Edition, 2013; Dr. Wolfhard Lawrenz, Springer.

11.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

[TI E2E™ 中文支持论坛](#)是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

11.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

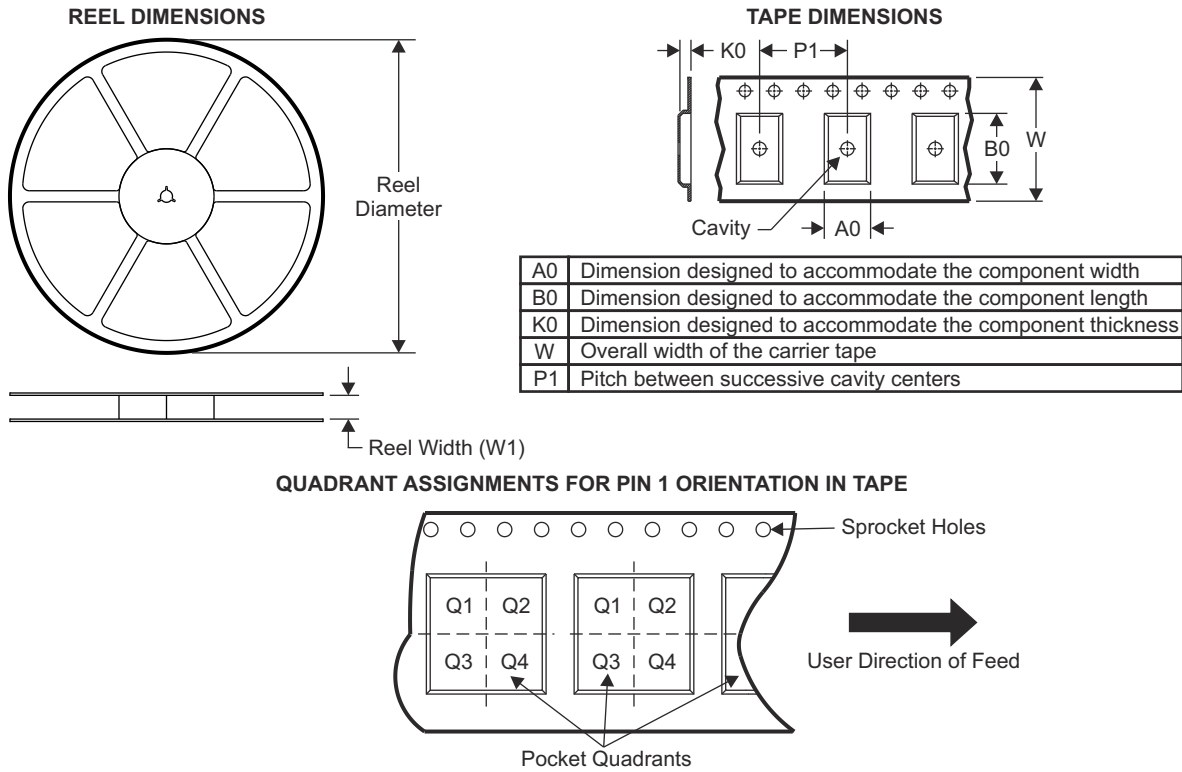
12 修订历史记录

日期	修订版本	注释
August 2026	*	初始发行版

13 机械、封装和可订购信息

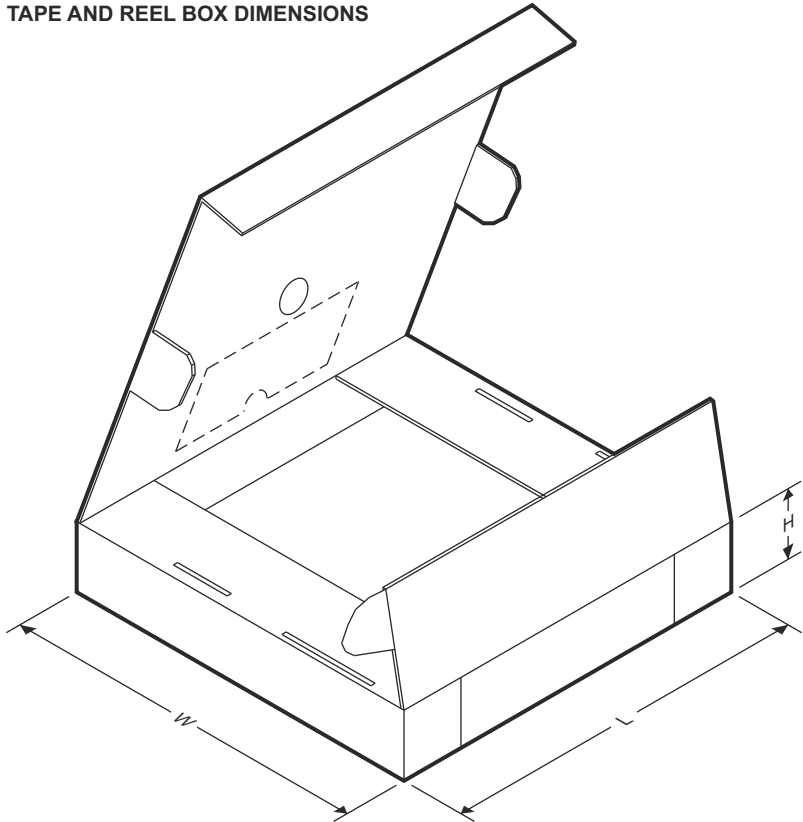
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

13.1 卷带包装信息



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PTCAN29575BRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
PTCAN29573BRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
PTCAN29475BRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
PTCAN29473BRHBRQ1	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS

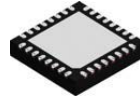


器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PTCAN29575BRHBRQ1	VQFN	RHB	32	5000	360	360	36
PTCAN29573BRHBRQ1	VQFN	RHB	32	5000	360	360	36
PTCAN29475BRHBRQ1	VQFN	RHB	32	5000	360	360	36
PTCAN29473BRHBRQ1	VQFN	RHB	32	5000	360	360	36

ADVANCE INFORMATION

13.2 机械数据

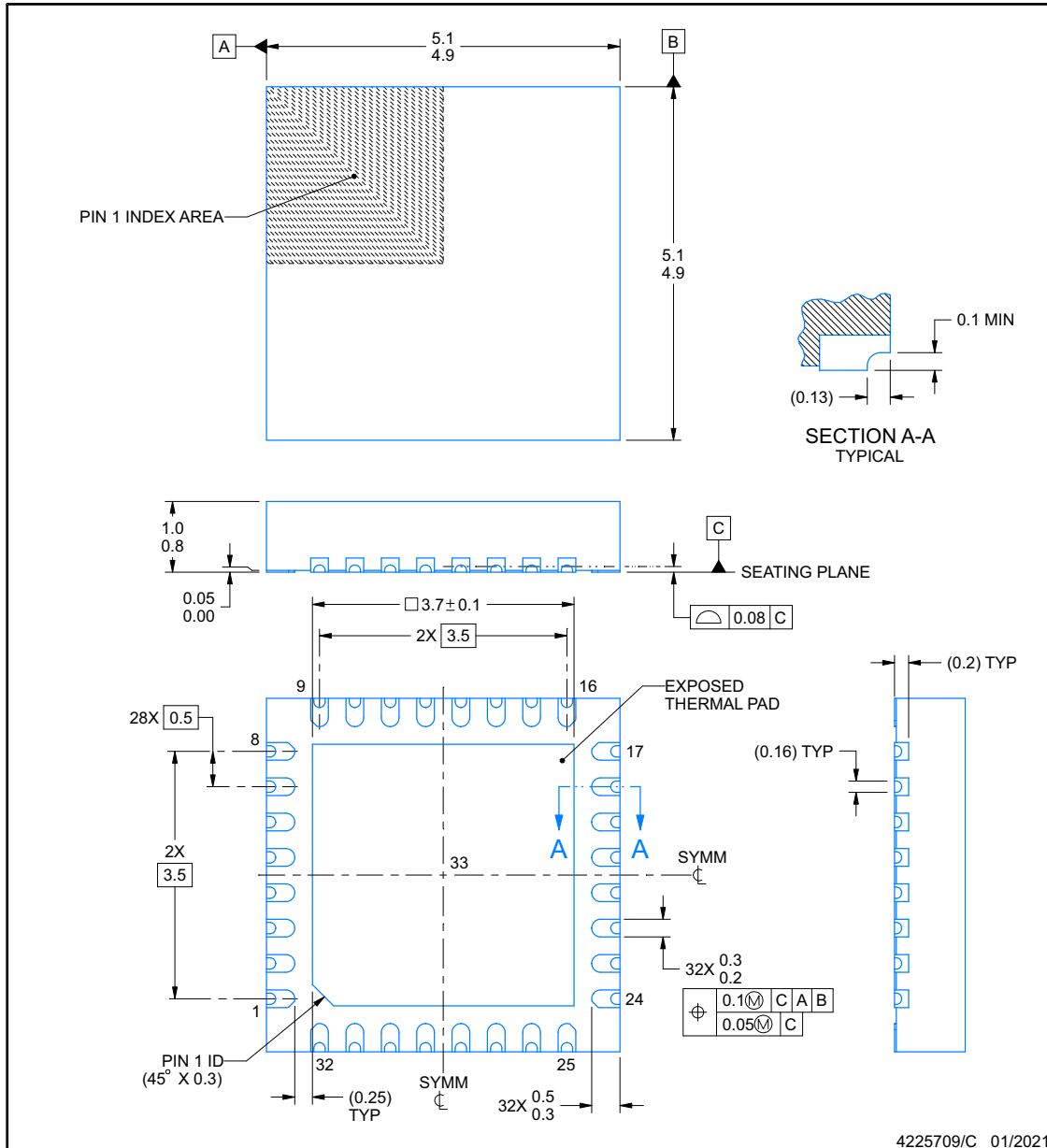
RHB0032U



PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

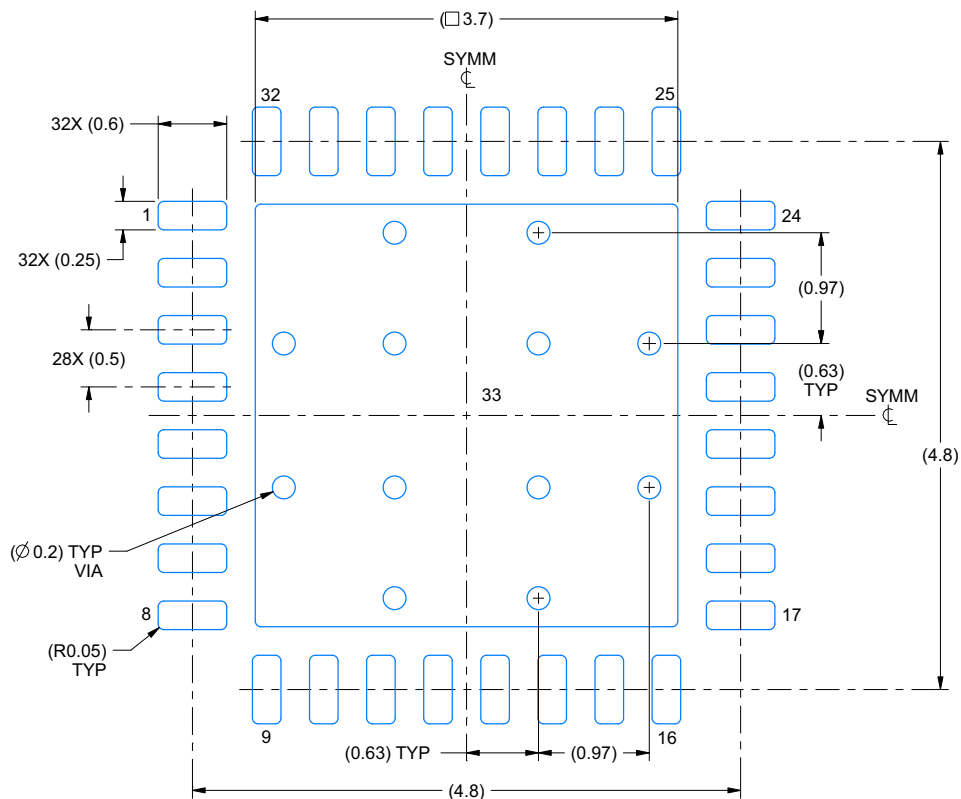
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

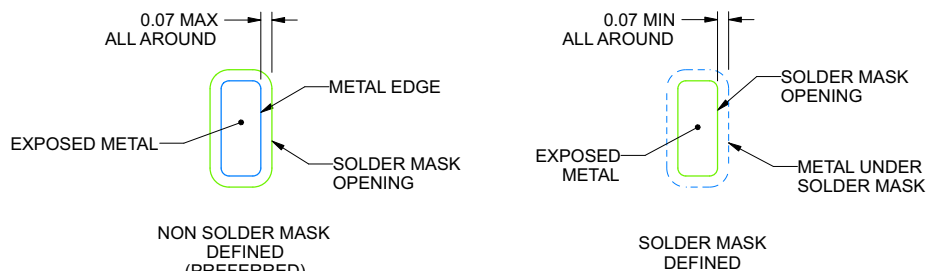
RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4225709/C 01/2021

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTCAN29473BRHBRQ1	Active	Preproduction	VQFN (RHB) 32	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN29475BRHBRQ1	Active	Preproduction	VQFN (RHB) 32	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN29573BRHBRQ1	Active	Preproduction	VQFN (RHB) 32	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTCAN29575BRHBRQ1	Active	Preproduction	VQFN (RHB) 32	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

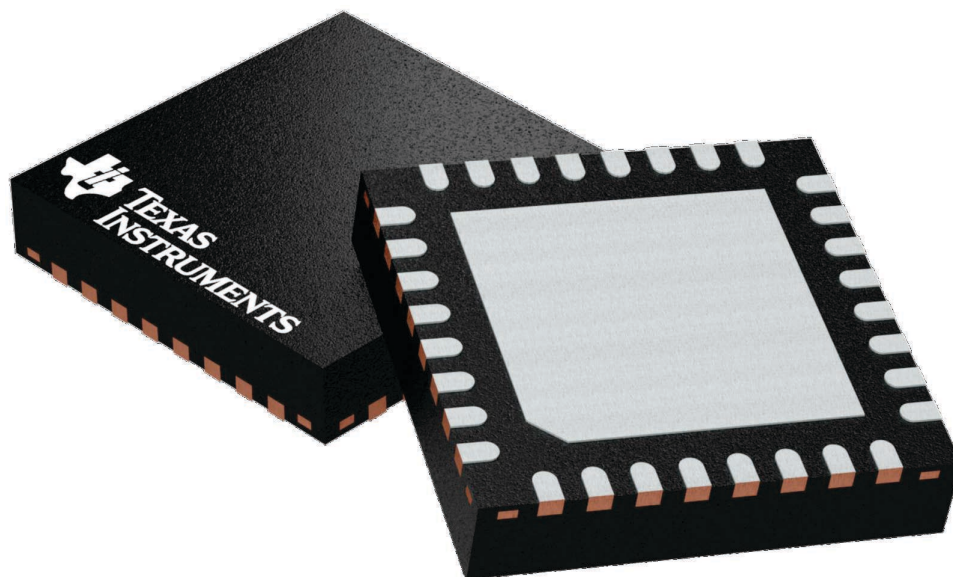
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224745/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月