具有中断输出、复位引脚和配置寄存器的 TCA9539A-Q1 汽车类低压 16 位 I²C 和 SMBus 低功耗 I/O 扩展器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
  - 温度等级 1：–40°C 至 +125°C，T_A
- 功能安全型
  - 可提供用于功能安全系统设计的文档
- I²C 至并行端口扩展器
- 开漏电路低电平有效中断输出
- 低电平有效复位输入
- 5V 耐压输入和输出端口
- 兼容大多数微控制器
- 400kHz 快速 I²C 总线
- 极性反转寄存器
- 内部上电复位
- 加电时无干扰
- 通过两个硬件地址引脚寻址，以便使用多达 4 个器件
- 锁存输出，用于直接驱动 LED
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
  - 2000V 人体放电模型 (A114-A)
  - 1000V 充电器件模型 (C101)

2 应用

- 汽车信息娱乐系统、高级驾驶辅助系统 (ADAS)、汽车车身电子装置、混合动力汽车 (HEV)、电动车 (EV) 和动力总成
- 工业自动化、工厂自动化、楼宇自动化、测试与测量、电子销售点终端 (EPOS)
- I²C GPIO 扩展

3 说明

TCA9539A-Q1 是一款 24 引脚器件，可为两线双向 I²C 总线（或 SMBus 协议）提供 16 位通用并行输入和输出 (I/O) 扩展。该器件可在 1.65V 至 5.5V 的电源电压 (V_{CC}) 范围内工作。该器件支持 100kHz（I²C 标准模式）和 400kHz（I²C 快速模式）时钟频率。当开关、传感器、按钮、LED、风扇和其它类似器件需要额外的 I/O 时，像器件这样的 I/O 扩展器可提供简单解决方案。

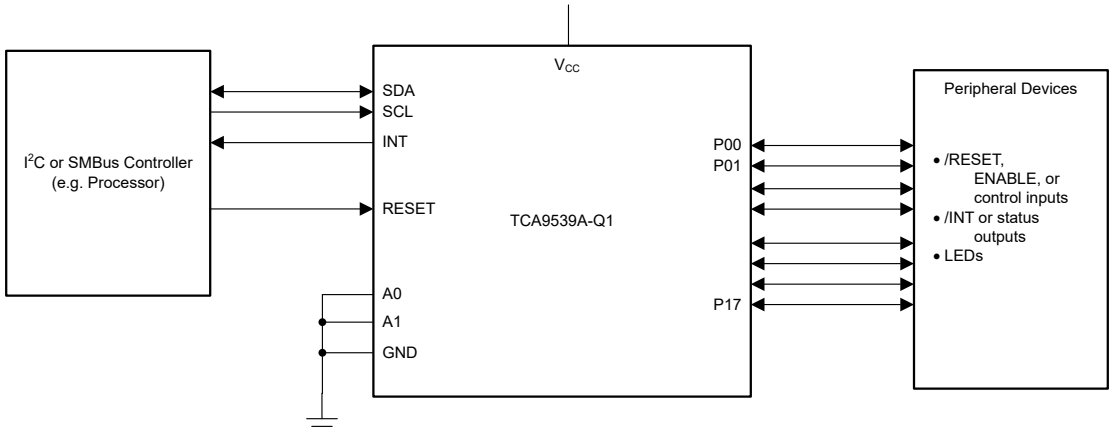
该器件的功能包括每当输入端口改变状态时，都会在 $\overline{INT}$ 引脚上生成中断。硬件可选地址引脚 A0 和 A1 最多允许四个器件位于同一 I²C 总线上。也可以通过下电上电生成上电复位，将此器件复位为默认状态。此外，器件还具有一个硬件 $\overline{RESET}$ 引脚，可用于将器件复位为默认状态。

TCA9539A-Q1 I²C I/O 扩展器符合汽车类应用的要求。

封装信息

器件型号	封装类型(1)	封装尺寸(2)
TCA9539A-Q1	TSSOP (24)	7.8mm × 6.4mm

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版方框图

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 建议运行条件 4
5.4 热性能信息 5
5.5 电气特性 5
5.6 I^2C 接口时序要求 6
5.7 复位时序要求 7
5.8 开关特性 7
5.9 典型特性 8
6 参数测量信息 14
7 详细说明 18
7.1 概述 18
7.2 功能方框图 19
7.3 特性说明 20
7.4 器件功能模式 21
7.5 编程 21
7.6 寄存器映射 23
8 应用和实施 25
8.1 应用信息 25
8.2 典型应用 25
8.3 电源相关建议 28
8.4 布局 28
9 器件和文档支持 30
9.1 文档支持 30
9.2 接收文档更新通知 30
9.3 支持资源 30
9.4 商标 30
9.5 静电放电警告 30
9.6 术语表 30
10 修订历史记录 30
11 机械、封装和可订购信息 30

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

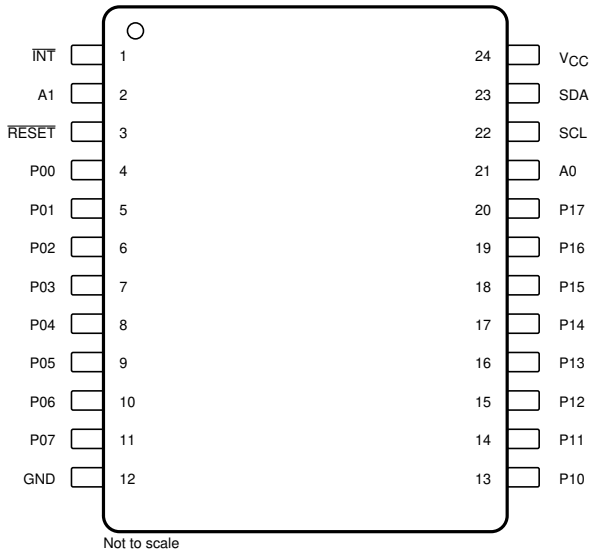


图 4-1. PW 封装，24 引脚 TSSOP（俯视图）

表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1	$\overline{INT}$	O	中断开漏输出。通过一个上拉电阻器连接到 V_{CC}
2	A1	I	地址输入。直接连接至 V_{CC} 或接地
3	$\overline{RESET}$	I	低电平有效复位输入。如果未使用有源连接，则通过上拉电阻器连接到 V_{CC}
4	P00	I/O	P 端口输入-输出。推挽式设计结构。上电时，P00 配置为输入
5	P01	I/O	P 端口输入-输出。推挽式设计结构。上电时，P01 配置为输入
6	P02	I/O	P 端口输入-输出。推挽式设计结构。上电时，P02 配置为输入
7	P03	I/O	P 端口输入-输出。推挽式设计结构。上电时，P03 配置为输入
8	P04	I/O	P 端口输入-输出。推挽式设计结构。上电时，P04 配置为输入
9	P05	I/O	P 端口输入-输出。推挽式设计结构。上电时，P05 配置为输入
10	P06	I/O	P 端口输入-输出。推挽式设计结构。上电时，P06 配置为输入
11	P07	I/O	P 端口输入-输出。推挽式设计结构。上电时，P07 配置为输入
12	GND	—	接地
13	P10	I/O	P 端口输入-输出。推挽式设计结构。上电时，P10 配置为输入
14	P11	I/O	P 端口输入-输出。推挽式设计结构。上电时，P11 配置为输入
15	P12	I/O	P 端口输入-输出。推挽式设计结构。上电时，P12 配置为输入
16	P13	I/O	P 端口输入-输出。推挽式设计结构。上电时，P13 配置为输入
17	P14	I/O	P 端口输入-输出。推挽式设计结构。上电时，P14 配置为输入
18	P15	I/O	P 端口输入-输出。推挽式设计结构。上电时，P15 配置为输入
19	P16	I/O	P 端口输入-输出。推挽式设计结构。上电时，P16 配置为输入
20	P17	I/O	P 端口输入-输出。推挽式设计结构。上电时，P17 配置为输入
21	A0	I	地址输入。直接连接至 V_{CC} 或接地
22	SCL	I	串行时钟总线。通过上拉电阻器连接至 V_{CC}
23	SDA	I	串行数据总线。通过上拉电阻器连接至 V_{CC}
24	V_{CC}	—	电源电压

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{CC}	电源电压		-0.5	6	V
V_I	输入电压 (2)		-0.5	6	V
V_O	输出电压(2)		-0.5	6	V
I_{IK}	输入钳位电流	$V_I < 0$		-20	mA
I_{OK}	输出钳位电流	$V_O < 0$		-20	mA
I_{IOK}	输入-输出钳位电流	$V_O < 0$ 或 $V_O > V_{CC}$		±20	mA
I_{OL}	持续输出低电平电流	$V_O = 0$ 至 V_{CC}		50	mA
I_{OH}	持续输出高电平电流	$V_O = 0$ 至 V_{CC}		-50	mA
I_{CC}	通过 GND 的持续电流			-250	mA
	通过 V_{CC} 的持续电流			160	
$T_{J(MAX)}$	最大结温			140	°C
T_{stg}	贮存温度		-65	150	°C

(1) 在*绝对最大额定值*范围外运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议的工作条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 如果遵守输入和输出电流额定值，则允许超出输入负压和输出电压额定值。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002(1) HBM ESD 分类等级 2	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100 – 011 CDM ESD 分类等级 C6	±1000	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

				最小值	最大值	单位
V_{CC}	电源电压			1.65	5.5	V
$V_{I/O}$	I/O 端口电压	SCL、SDA、A0、A1、$\overline{RESET}$、$\overline{INT}$ (1)		-0.5	5.5	V
		对于配置为输出的 P00 – P07、P10 – P17		-0.5	5.5	V
		对于配置为输入的 P00 – P07、P10 – P17(1)		-0.5	5.5	V
V_{IH}	高电平输入电压	SCL、SDA、A0、A1、$\overline{RESET}$、P07 – P00、P10 – P17		0.7 × V_{CC}		V
V_{IL}	低电平输入电压	SCL、SDA、A0、A1、$\overline{RESET}$、P07 – P00、P10 – P17			0.3 × V_{CC}	V
I_{OH}	高电平输出电流	P00 – P07、P10 – P17			-8	mA
I_{OL}	低电平输出电流	P00 – P07、P10 – P17	$T_j \leq 132°C$		4.5	mA
I_{OL}	低电平输出电流	$\overline{INT}$、SDA	$T_j \leq 132°C$		6	mA
P_d	功率耗散(2)		$T_j \leq 132°C$		65	mW
T_J	结温	结温	结温	-40	132	°C
T_{PCB}	PCB 温度	在距离器件 1mm 处测量	$P_d \leq 65$ mW	-40	128	°C
T_A	自然通风条件下的工作温度			-40	125	°C

(1) 对于施加的电压高于 V_{CC} 时，I_{CC} 会增加。
(2) 有关如何计算结温的信息，请参阅 *节 8.2.2.1* 部分。

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		TCA9539A-Q1 PW (TSSOP) 24 引脚	单位
$R_{\theta JA}$	结至环境热阻	108.8	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	54	°C/W
$R_{\theta JB}$	结至电路板热阻	62.8	°C/W
ψ_{JT}	结至顶部特征参数	11.1	°C/W
ψ_{JB}	结至电路板特征参数	62.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅应用报告“*半导体和 IC 封装热指标*”。

5.5 电气特性

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数		测试条件	V_{CC}	最小值	典型值(1)	最大值	单位
V_{IK}	输入二极管钳位电压	I_I = -18mA	1.65V 至 5.5V	-1.2			V
V_{PORR}	上电复位电压，V_{CC} 上升	V_I = V_{CC} 或 GND	1.65V 至 5.5V		1.2	1.5	V
V_{PORF}	上电复位电压，V_{CC} 下降	V_I = V_{CC} 或 GND	1.65V 至 5.5V	0.75	1		V
V_{OH}	P 端口高电平输出电压(2)	I_{OH} = -8mA	1.65V	1.2			V
			2.3V	1.8			
			3V	2.6			
			3.6V	3.3			
			5.5V	4.7			
		I_{OH} = -10mA	1.65V	1			
			2.3V	1.7			
			3V	2.5			
			3.6V	3.2			
			5.5V	4.5			
I_{OL}	SDA	V_{OL} = 0.4V	1.65V 至 5.5V	3			mA
	P 端口(3)	V_{OL} = 0.5V		8			
		V_{OL} = 0.7V		10			
	$\overline{INT}$	V_{OL} = 0.4V		3			

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数		测试条件		V_{CC}	最小值	典型值(1)	最大值	单位
I_I	SCL，SDA	V_I = V_{CC} 或 GND		1.65V 至 5.5V			±1	μA
	A0、A1、$\overline{RESET}$						±1	
I_{IH}	P 端口	V_I = V_{CC}		1.65V 至 5.5V			1	
I_{IL}	P 端口	V_I = GND		1.65V 至 5.5V			-1	
I_{CC}	工作模式	V_I = V_{CC} 或 GND，I_O = 0，I/O = 输入，f_{SCL} = 400kHz，无负载		5.5V		22	52	
				3.6V		10	30	
				2.7V		5	19	
				1.95V		4	11	
	待机模式	I_O = 0，I/O =输入，f_{SCL} = 0kHz，空载	V_I = V_{CC}	5.5V		1.5	10	
				3.6V		1.1	5	
				2.7V		1	4.5	
				1.95V		0.4	3.5	
			V_I = GND	5.5V		1.5	20	
				3.6V		1.1	13	
				2.7V		1	9.5	
				1.95V		0.4	6.5	
C_i	SCL	V_I = V_{CC} 或 GND		1.65V 至 5.5V		3	8	pF
C_{io}	SDA	V_{IO} = V_{CC} 或 GND		1.65V 至 5.5V		3	9.5	pF
	P 端口					3.7	9.5	

(1) 所有典型值均在标称电源电压（1.8V、2.5V、3.3V 或 5.0V、V_{CC}）且 T_A = 25°C 条件下测得。
(2) 每个 I/O 必须从外部限制为允许的最大 I_{OL}，并且每个八进制（P07 – P00 和 P17 – P10）必须限制为保持在 T_j≤135°C。有关更多信息，请参阅 *节 5.3* 表格。
(3) 必须限制所有 I/O 拉取的总电流，以保持 T_j≤135°C。有关更多信息，请参阅 *节 5.3* 表格。

5.6 I²C 接口时序要求

在自然通风条件下的建议工作温度范围内测得（除非另有说明）（请参阅 图 6-1）

			最小值	最大值	单位
I²C 总线 — 标准模式					
f_{scl}	I²C 时钟频率		0	100	kHz
t_{sch}	I²C 时钟高电平时间		4		μs
t_{scl}	I²C 时钟低电平时间		4.7		μs
t_{sp}	I²C 尖峰时间			50	ns
t_{sds}	I²C 串行数据设置时间		250		ns
t_{sdh}	I²C 串行数据保持时间		0		ns
t_{icr}	I²C 输入上升时间			1000	ns
t_{icf}	I²C 输入下降时间			300	ns
t_{ocf}	I²C 输出下降时间	10pF 至 400pF 总线		300	ns
t_{buf}	停止和启动之间的 I²C 总线空闲时间		4.7		μs
t_{sts}	I²C 启动或重复启动条件设置		4.7		μs
t_{sth}	I²C 启动或重复启动条件保持		4		μs
t_{sps}	I²C 停止条件设置		4		μs
$t_{vd(data)}$	有效数据时间	SCL 低电平到 SDA 输出有效		3.45	μs

Copyright © 2025 Texas Instruments Incorporated

5.6 I²C 接口时序要求（续）

在自然通风条件下的建议工作温度范围内测得（除非另有说明）（请参阅 图 6-1）

			最小值	最大值	单位
$t_{vd(ack)}$	ACK 条件的有效数据时间	从 SCL 低电平到 SDA（输出）低电平的 ACK 信号		3.45	µs
C_b	I²C 总线容性负载			400	pF
I²C 总线 — 快速模式					
f_{scl}	I²C 时钟频率		0	400	kHz
t_{sch}	I²C 时钟高电平时间		0.6		µs
t_{scl}	I²C 时钟低电平时间		1.3		µs
t_{sp}	I²C 尖峰时间			50	ns
t_{sds}	I²C 串行数据设置时间		100		ns
t_{sdh}	I²C 串行数据保持时间		0		ns
t_{icr}	I²C 输入上升时间		20	300	ns
t_{icf}	I²C 输入下降时间		20 × (V_{CC}/5.5V)	300	ns
t_{ocf}	I²C 输出下降时间	10pF 至 400pF 总线	20 × (V_{CC}/5.5V)	300	ns
t_{buf}	停止和启动之间的 I²C 总线空闲时间		1.3		µs
t_{sts}	I²C 启动或重复启动条件设置		0.6		µs
t_{sth}	I²C 启动或重复启动条件保持		0.6		µs
t_{sps}	I²C 停止条件设置		0.6		µs
$t_{vd(data)}$	有效数据时间	SCL 低电平到 SDA 输出有效		0.9	µs
$t_{vd(ack)}$	ACK 条件的有效数据时间	从 SCL 低电平到 SDA（输出）低电平的 ACK 信号		0.9	µs
C_b	I²C 总线容性负载			400	pF

5.7 $\overline{\text{复位}}$时序要求

在自然通风条件下的建议工作温度范围内测得（除非另有说明）（请参阅 图 6-4）

		最小值	最大值	单位
t_W	复位脉冲持续时间	6		ns
t_{REC}	复位恢复时间	0		ns
t_{RESET}	复位时间；当 V_{CC} =2.3V – 5.5V 时	400		ns
	复位时间；当 V_{CC} = 1.65V – 2.3V 时	550		ns

5.8 开关特性

在自然通风条件下的建议工作温度范围内测得，C_L ≤ 100pF（除非另有说明）（请参阅图 6-2 和图 6-3）

参数		从（输入）	至（输出）	最小值	最大值	单位
t_{iv}	中断有效时间	P 端口	$\overline{\text{INT}}$		4	µs
t_{ir}	中断复位延时时间	SCL	$\overline{\text{INT}}$		4	µs
t_{pv}	输出数据有效；当 V_{CC} = 2.3V – 5.5V 时	SCL	P 端口		200	ns
	输出数据有效；当 V_{CC} = 1.65V – 2.3V 时				300	ns
t_{ps}	输入数据设置时间	P 端口	SCL	150		ns
t_{ph}	输入数据保持时间	P 端口	SCL	1		µs

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性

T_A = 25°C（除非另有说明）

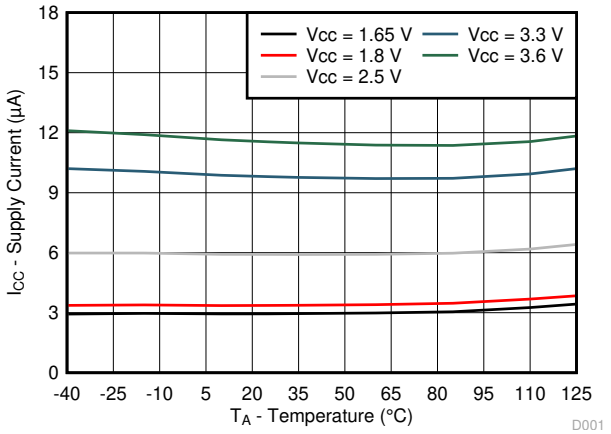


图 5-1. 不同电源电压 (V_{CC}) 下电源电流与温度间的关系

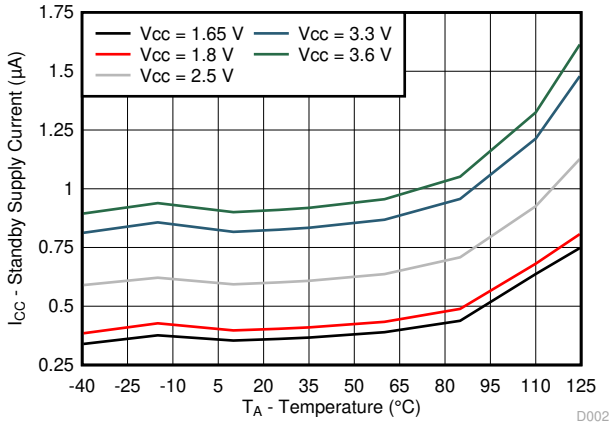


图 5-2. 不同电源电压 (V_{CC}) 下待机电源电流与温度间的关系

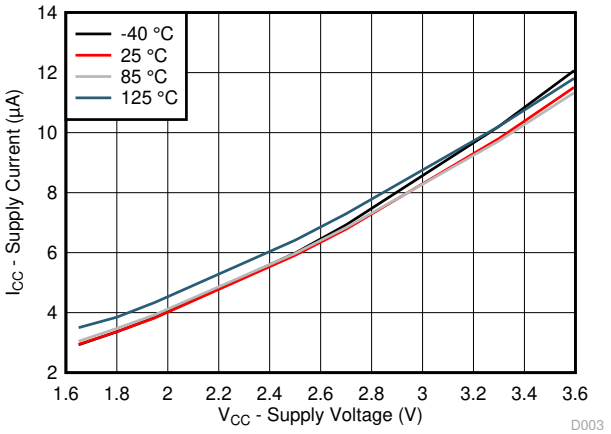
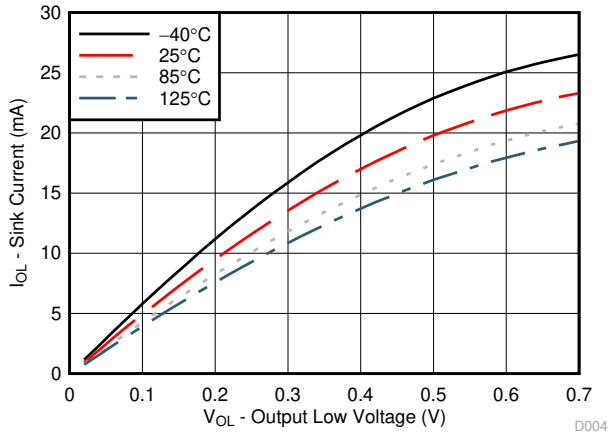
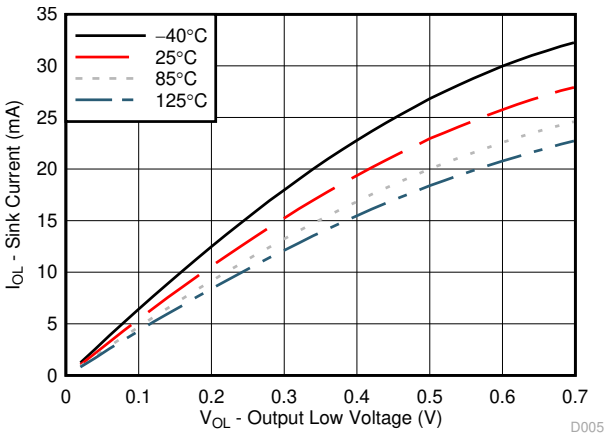


图 5-3. 不同温度 (T_A) 下电源电流与电源电压间的关系



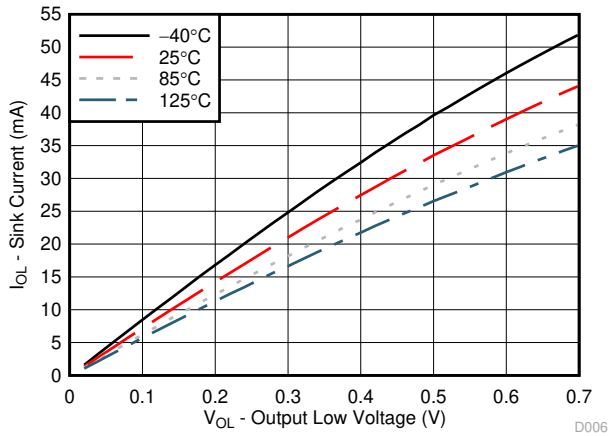
V_{CC} = 1.65V

图 5-4. 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系



V_{CC} = 1.8V

图 5-5. 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系



V_{CC} = 2.5V

图 5-6. 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性（续）

T_A = 25°C（除非另有说明）

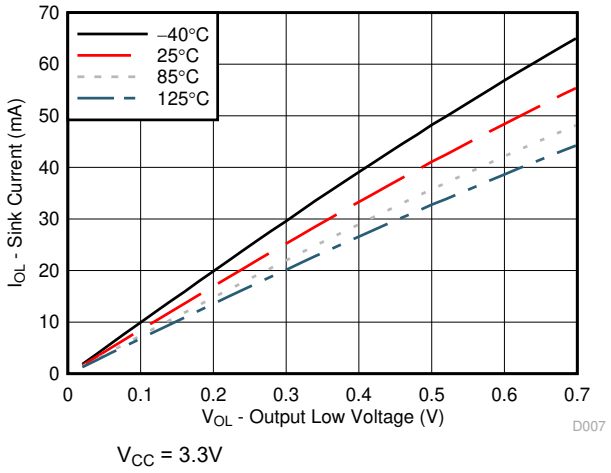


图 5-7. 不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

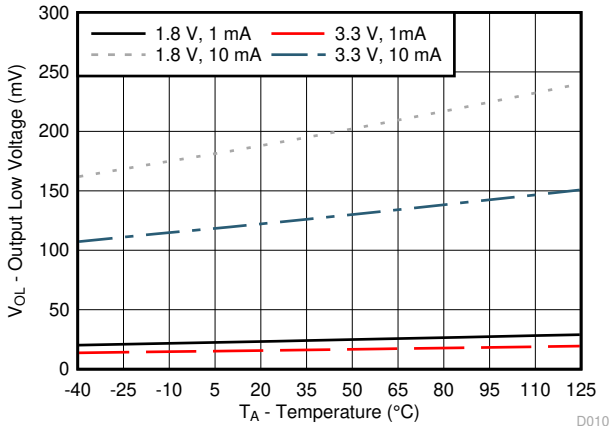


图 5-8. 不同 V_{CC} 和 I_{OL} 下的 I/O 低电压与温度间的关系

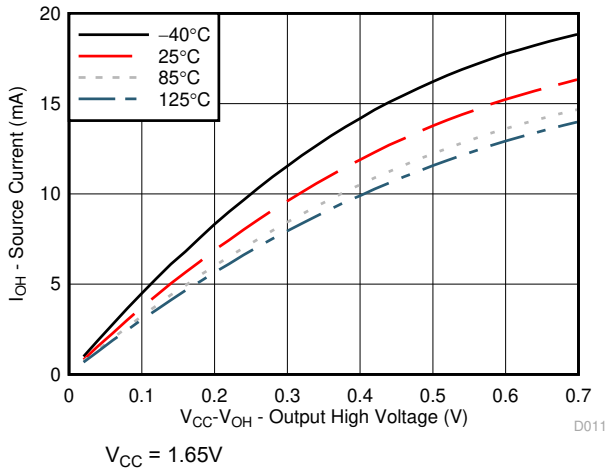


图 5-9. 不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

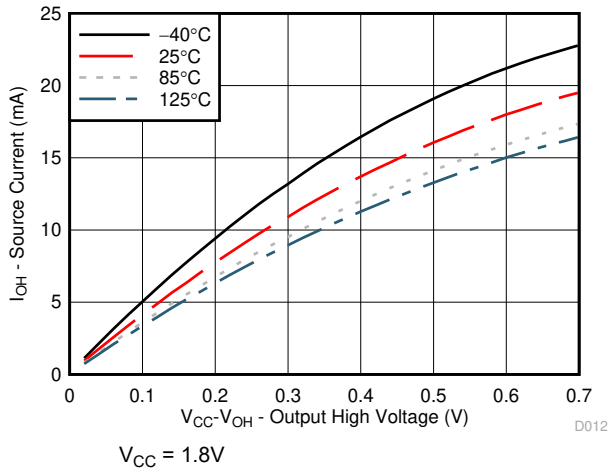


图 5-10. 不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

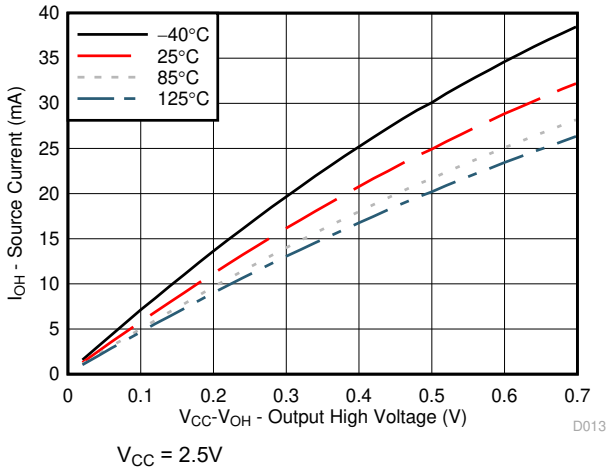


图 5-11. 不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

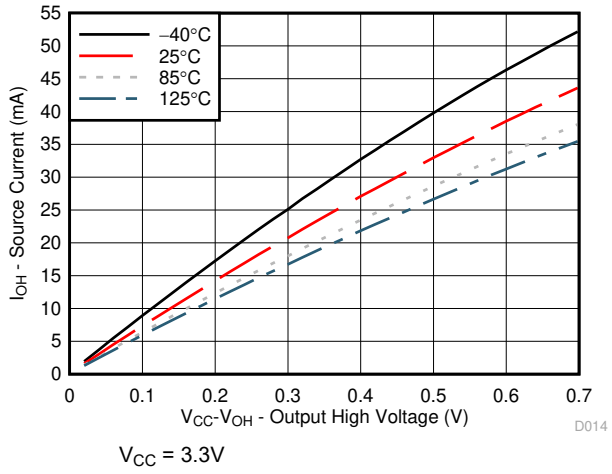


图 5-12. 不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性（续）

T_A = 25°C（除非另有说明）

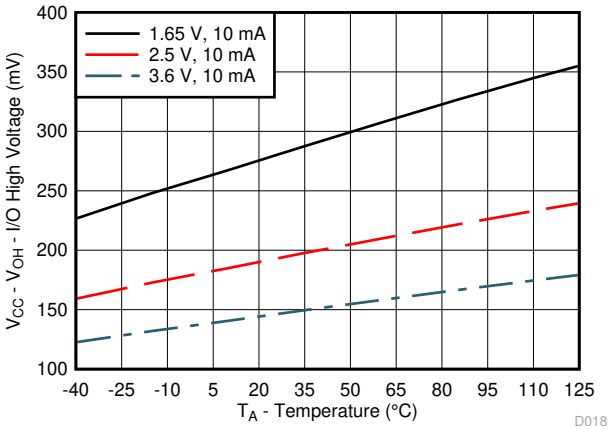
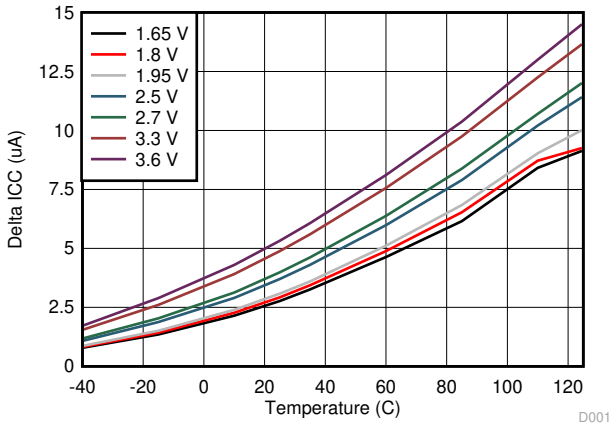


图 5-13. 不同 V_{CC} 下 V_{CC} – V_{OH} 电压与温度间的关系



(V_I = V_{CC} – 0.6V)

图 5-14. 不同 V_{CC} 下 Δ I_{CC} 与温度间的关系

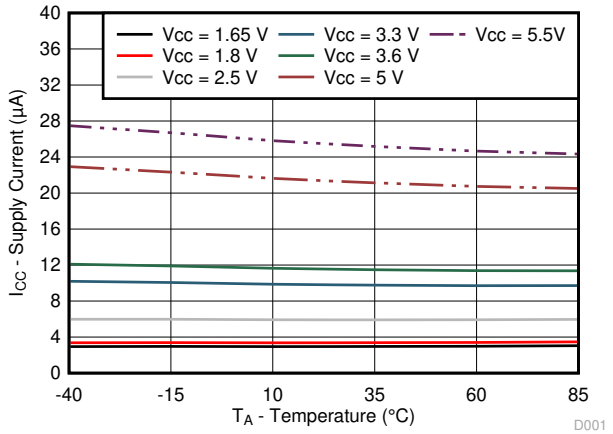


图 5-15. 不同电源电压 (V_{CC}) 下电源电流与温度间的关系

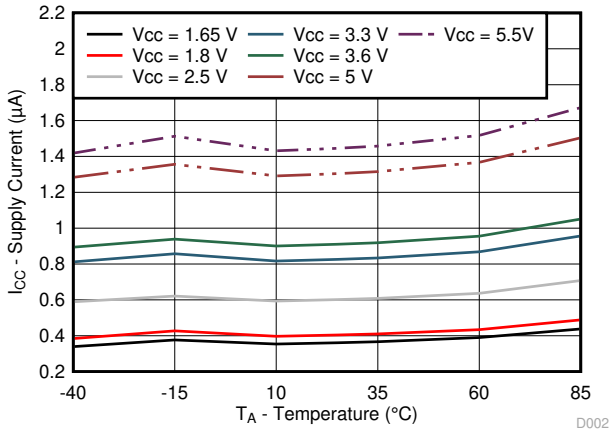


图 5-16. 不同电源电压 (V_{CC}) 下待机电源电流与温度间的关系

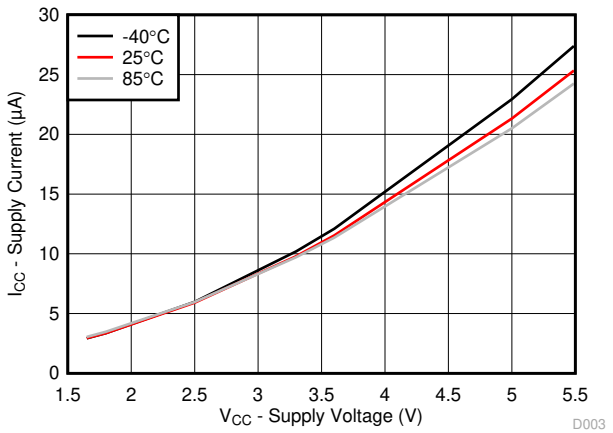


图 5-17. 不同温度 (T_A) 下电源电流与电源电压间的关系

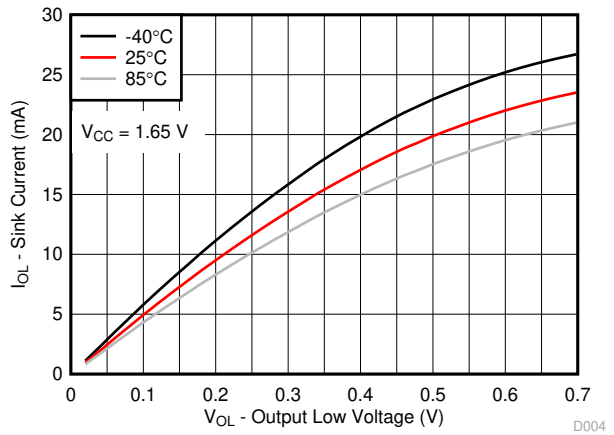


图 5-18. V_{CC} = 1.65V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性（续）

T_A = 25°C（除非另有说明）

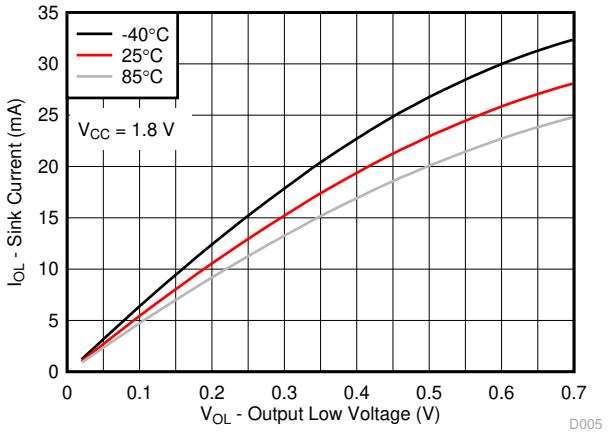


图 5-19. V_{CC} = 1.8V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

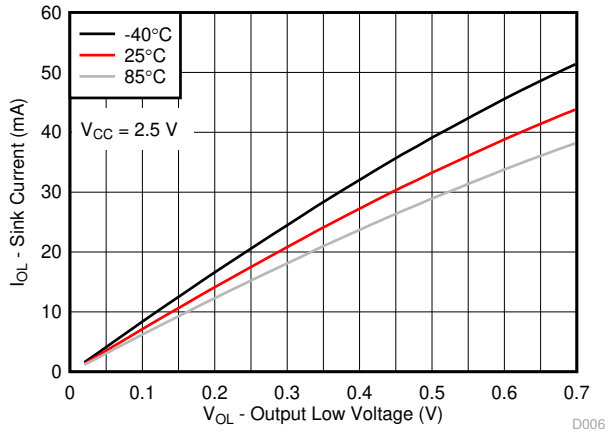


图 5-20. V_{CC} = 2.5V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

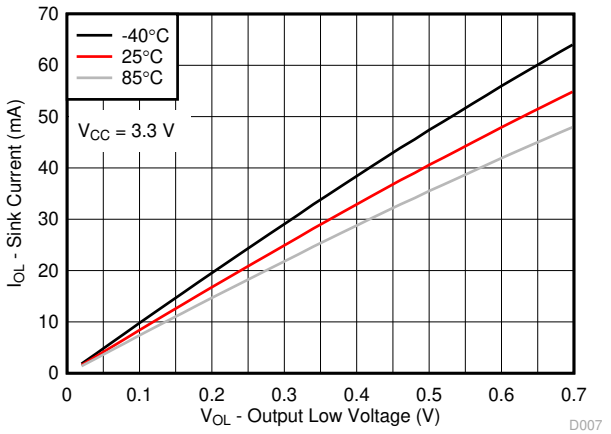


图 5-21. V_{CC} = 3.3V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

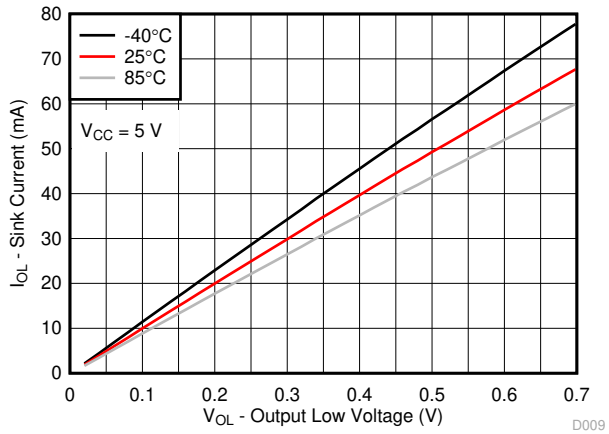


图 5-22. V_{CC} = 5V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

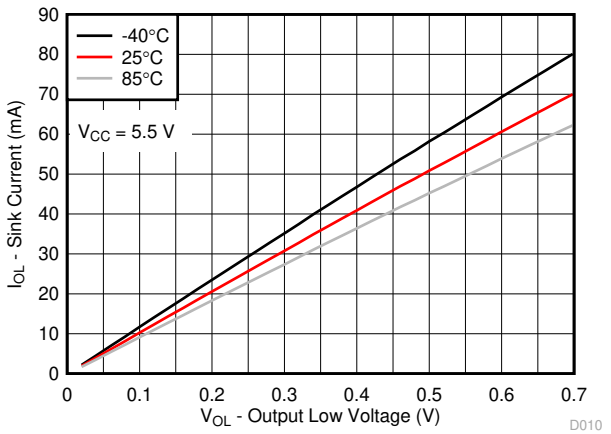


图 5-23. V_{CC} = 5.5V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

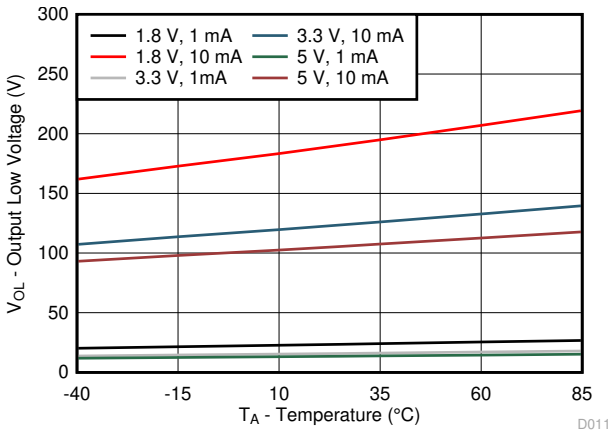


图 5-24. 不同 V_{CC} 和 I_{OL} 下 II/O 低电压与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性（续）

T_A = 25°C（除非另有说明）

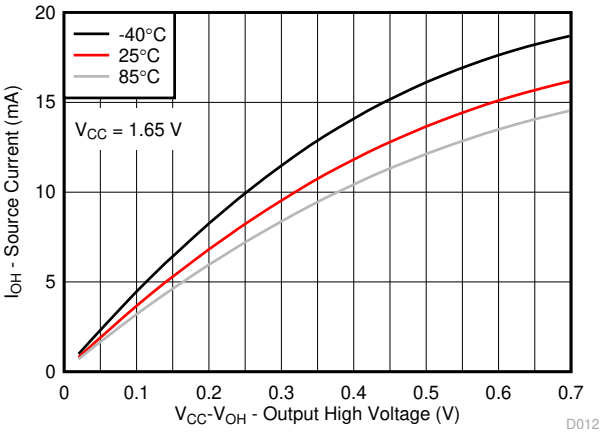


图 5-25. V_{CC} = 1.65V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

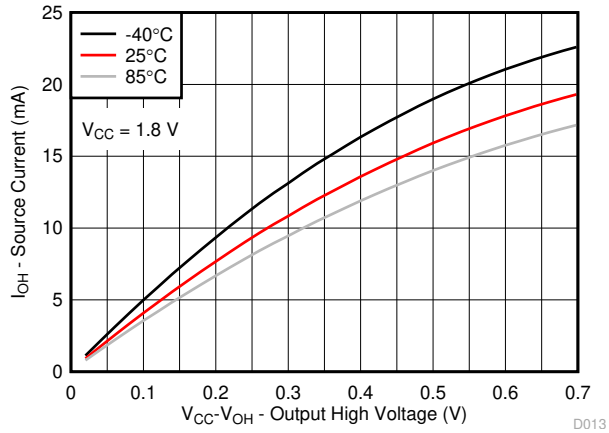


图 5-26. V_{CC} = 1.8V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

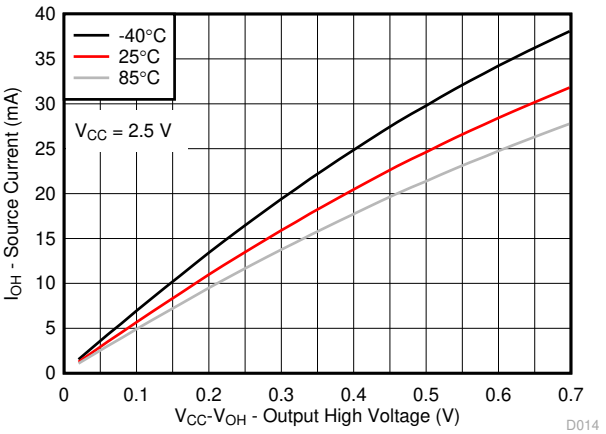


图 5-27. V_{CC} = 2.5V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

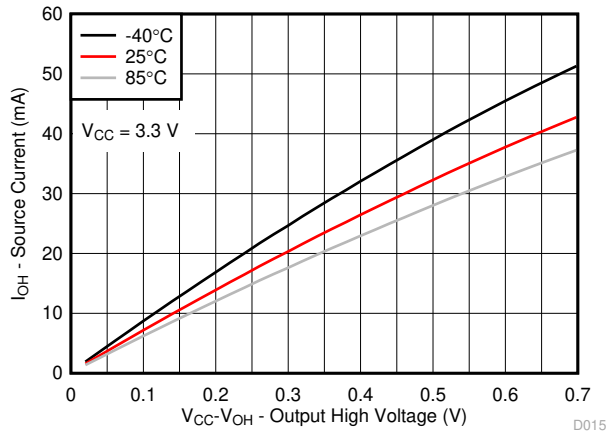


图 5-28. V_{CC} = 3.3V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

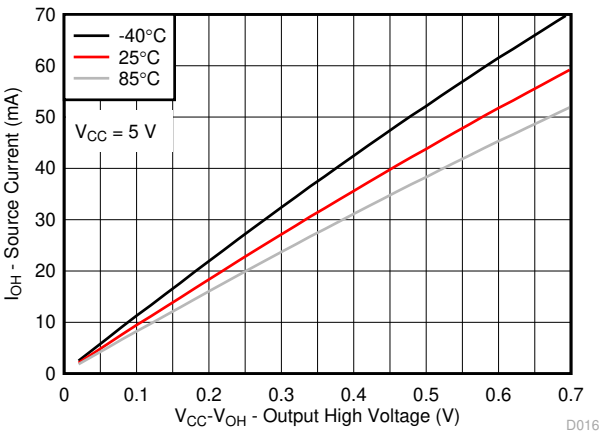


图 5-29. V_{CC} = 5V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

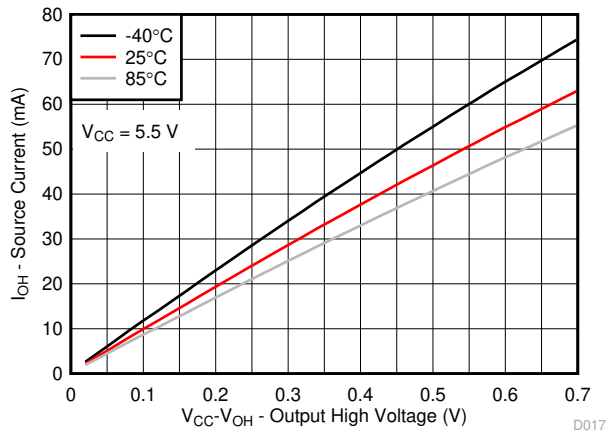


图 5-30. V_{CC} = 5.5V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

Copyright © 2025 Texas Instruments Incorporated

5.9 典型特性（续）

T_A = 25°C（除非另有说明）

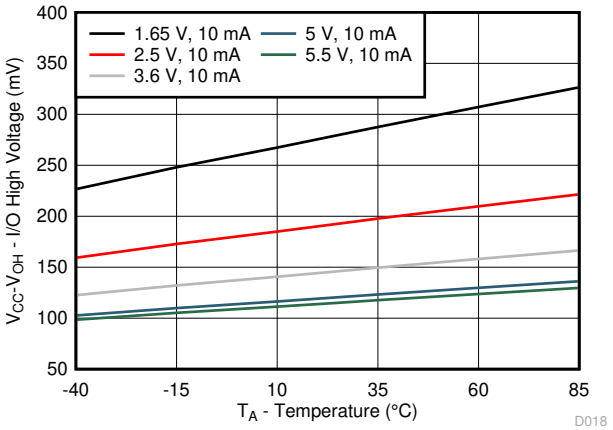


图 5-31. 不同 V_{CC} 下 V_{CC} – V_{OH} 电压与温度间的关系

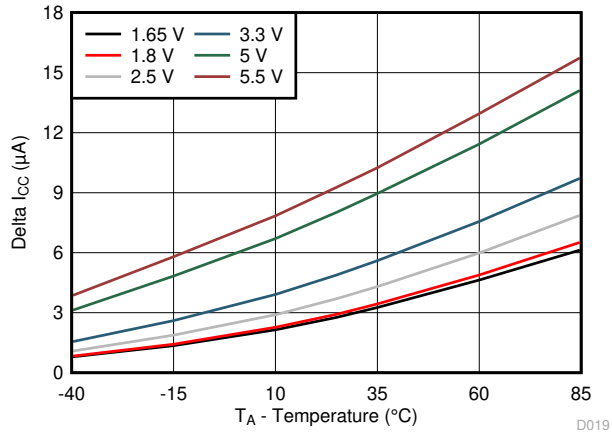
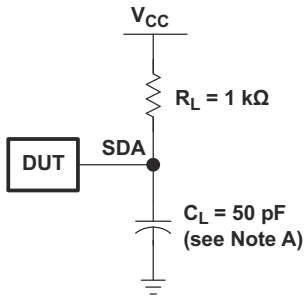
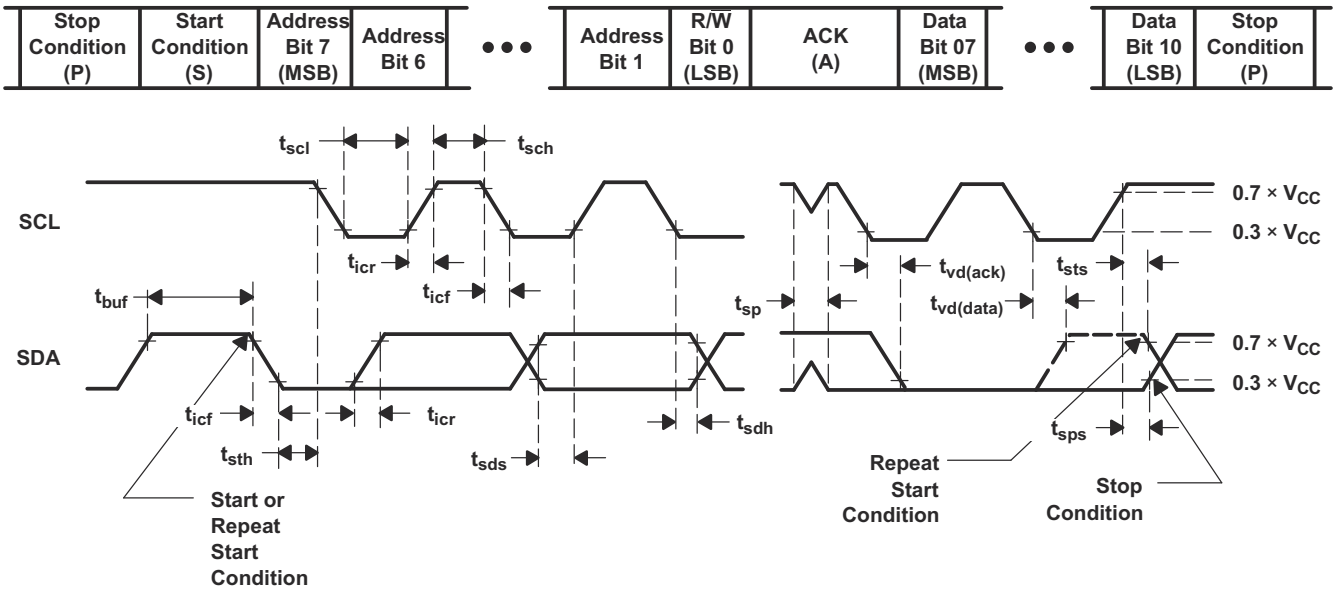


图 5-32. 不同 V_{CC} 下(V_I = V_{CC} – 0.6V) ΔI_{CC} 与温度间的关系

6 参数测量信息



SDA Load Configuration



Voltage Waveforms

BYTE	DESCRIPTION
1	I²C address
2, 3	P-port data

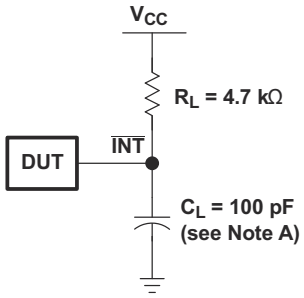
A. C_L 包括探头和夹具电容。

B. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10MHz，Z_O = 50Ω，t_r/t_f ≤ 30ns。

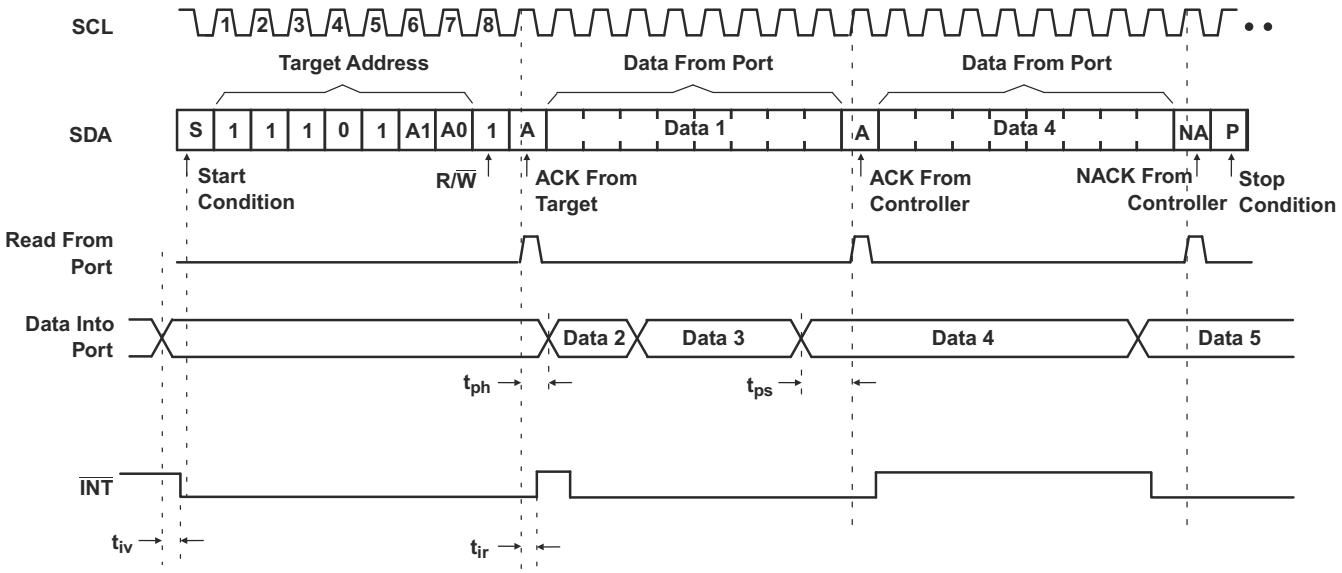
C. 并非所有参数和波形都适用于所有器件。

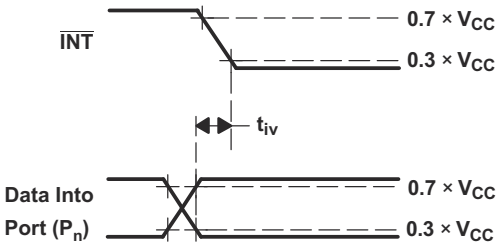
图 6-1. I²C 接口负载电路和电压波形

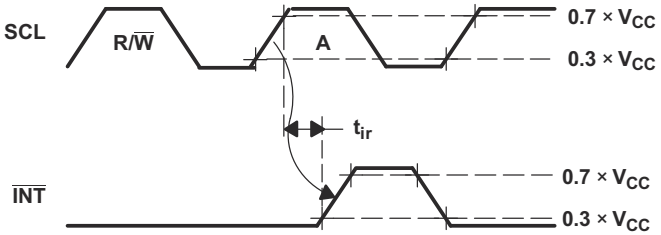
Copyright © 2025 Texas Instruments Incorporated



Interrupt Load Configuration





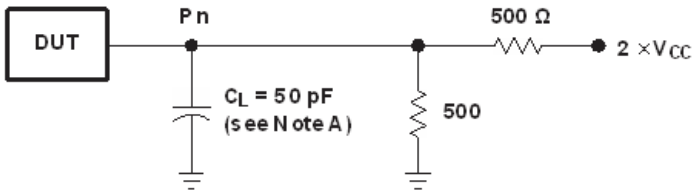


A. C_L 包括探头和夹具电容。

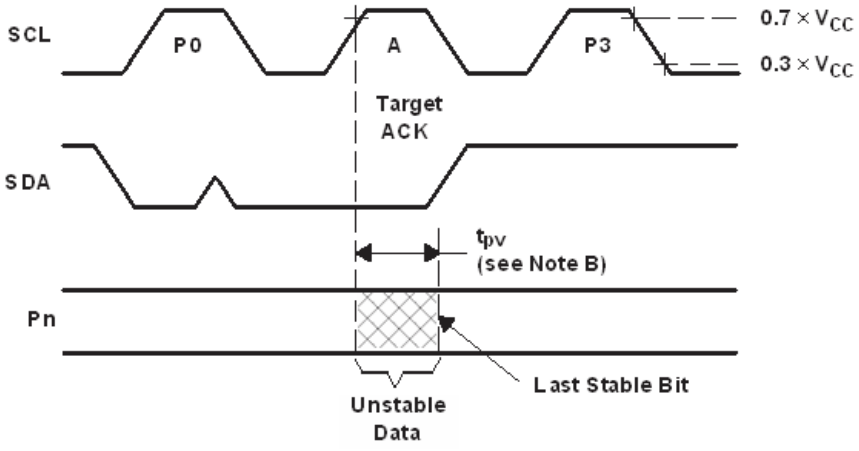
B. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10Hz，Z_O = 50Ω，t_r/t_f ≤ 30ns。

C. 并非所有参数和波形都适用于所有器件。

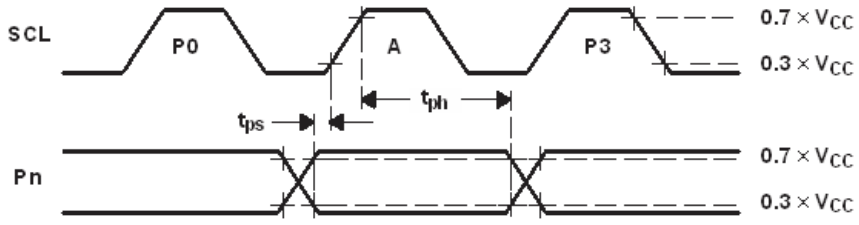
图 6-2. 中断负载电路和电压波形



P-Port Load Configuration



Write Mode (R/W = 0)

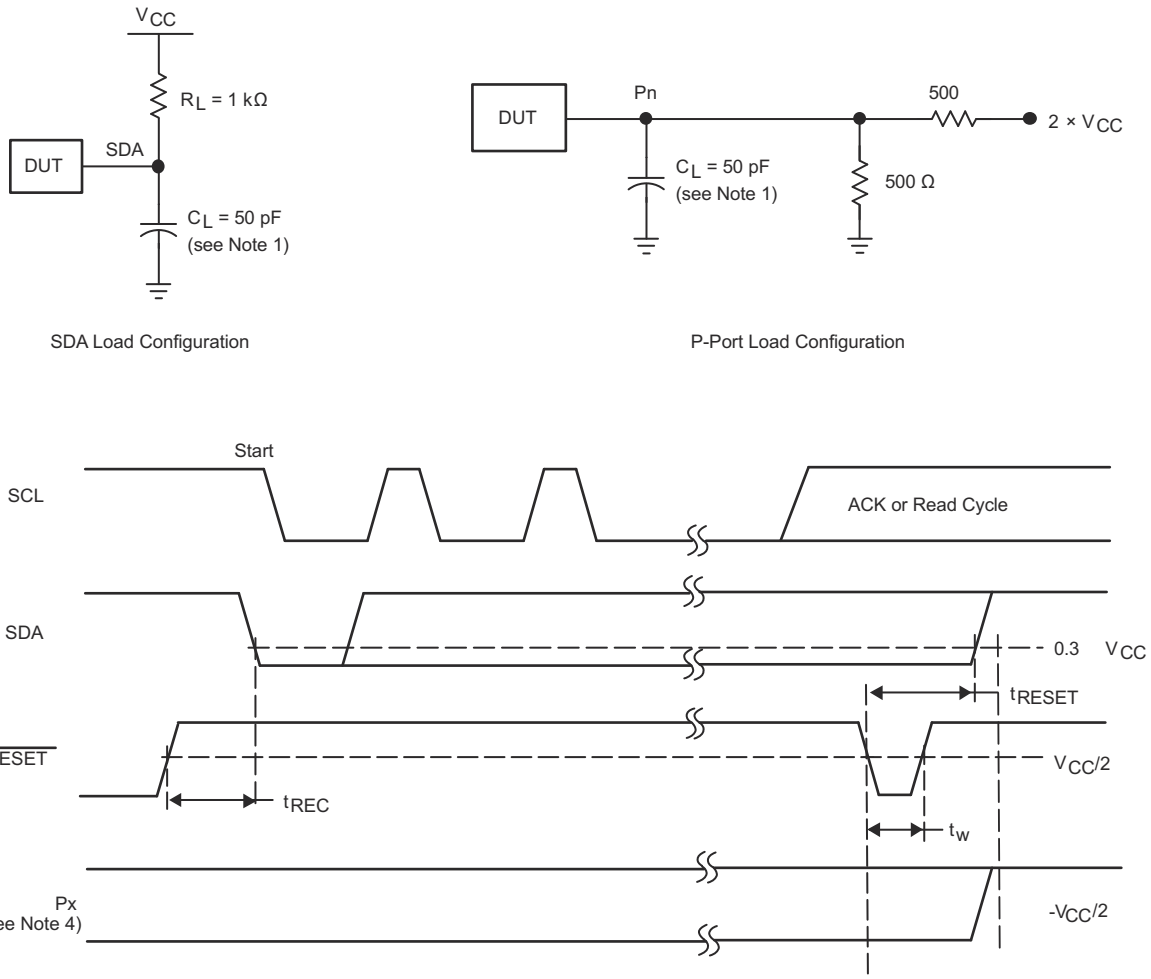


Read Mode (R/W = 1)

A. C_L 包括探头和夹具电容。
B. t_{pv} 的测量范围为 0.7 × SCL 上的 V_{CC} 到 50% 的 I/O (P_n) 输出。
C. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10MHz，Z_O = 50Ω，t_r/t_f ≤ 30ns。
D. 每次测量这些输出中的一个，每次测量转换一次。
E. 并非所有参数和波形都适用于所有器件。

图 6-3. P 端口负载电路和电压波形

Copyright © 2025 Texas Instruments Incorporated



A. C_L 包括探头和夹具电容。
B. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10MHz，Z_O = 50Ω，t_r/t_f ≤ 30ns。
C. 每次测量这些输出中的一个，每次测量转换一次。
D. I/O 配置为输入。
E. 并非所有参数和波形都适用于所有器件。

图 6-4. 复位负载电路和电压波形

7 详细说明

7.1 概述

TCA9539A-Q1 是一款面向两线制双向总线 (I^2C) 的 16 位 I/O 扩展器，设计为在 1.65V 至 5.5V V_{CC} 下运行。它通过 I^2C 接口、串行时钟 (SCL) 和串行数据 (SDA)，为大多数微控制器系列产品提供通用远程 I/O 扩展。

TCA9539A-Q1 由两个 8 位配置（输入或输出可选）、输入端口、输出端口和极性反转（高电平有效或低电平有效运行）寄存器组成。在加电时，I/O 被配置为输入。系统控制器可以通过写入配置寄存器位将 I/O 启用为输入或输出。每个输入或输出的数据均保存在相应的输入或输出寄存器中。输入端口寄存器的极性可由极性反转寄存器转换。所有寄存器都可由系统控制器读取。

发生超时或其他不当操作时，系统控制器可通过将 $\overline{\text{RESET}}$ 输入置为低电平来复位 TCA9539A-Q1。上电复位将寄存器置于其缺省状态并对 I^2C-SMBus 状态机进行初始化。将 $\overline{\text{RESET}}$ 置为有效也可实现复位初始化，并且无需将部件正式断电。

当任何输入状态与其对应的输入端口寄存器状态不同时，TCA9539A-Q1 开漏中断 ($\overline{\text{INT}}$) 输出会被激活，并用于向系统控制器指示输入状态已更改。

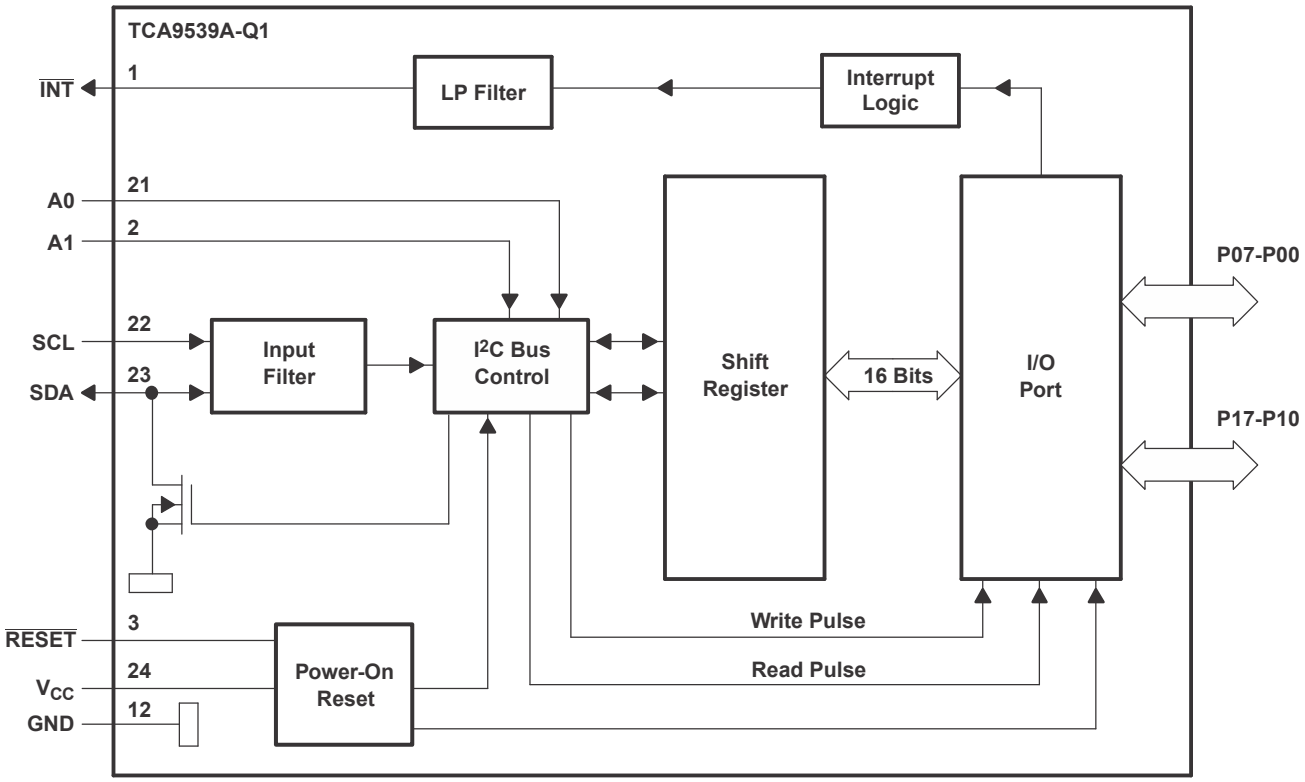
$\overline{\text{INT}}$ 可连接至一个微控制器的中断输入。通过在这条线路上发送一个中断信号，远程 I/O 可在无须通过 I^2C 总线通信的情况下，通知微控制器在端口上是否有输入数据。TCA9539A-Q1 仍保持为为简单的目标器件。

TCA9539A-Q1 与 TCA9555 类似，只不过移除了内部 I/O 上拉电阻器，这在 I/O 保持低电平时可降低功耗，用 $\overline{\text{RESET}}$ 替代 A2 并具有不同的地址范围。TCA9539A-Q1 与 PCA9539 类似，具有低电压支持（低至 V_{CC} = 1.65V）的，还改进了适用于不同应用场景的上电复位电路。

两个硬件引脚（A0 和 A1）用于编程和改变固定的 I^2C 地址，并允许多达四个器件共享同一个 I^2C 总线或 SMBus。

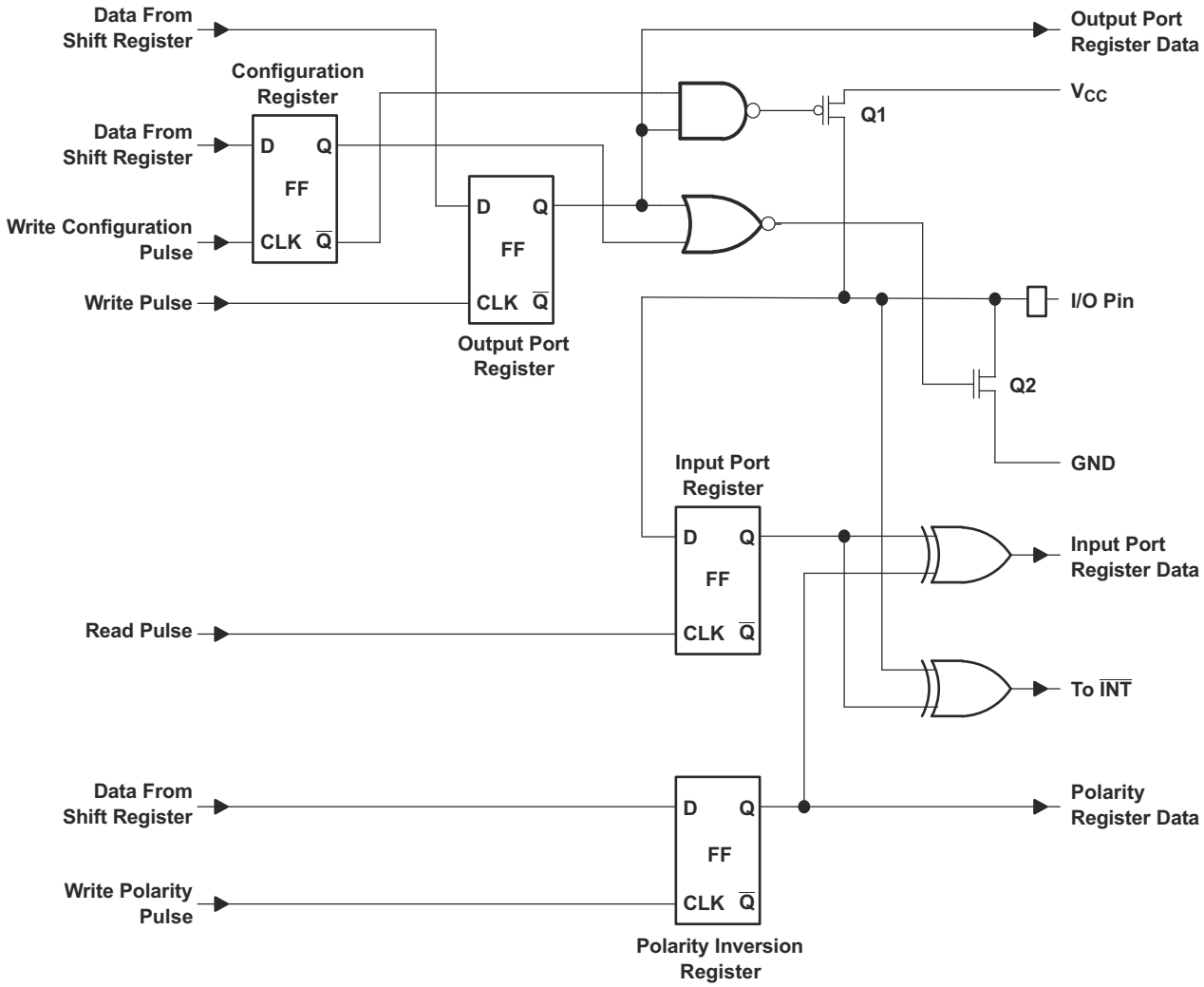
Copyright © 2025 Texas Instruments Incorporated

7.2 功能方框图



所示引脚编号适用于 PW 封装。
所有 I/O 在复位时都设置为输入。

图 7-1. 逻辑图（正逻辑）



上电复位时，所有寄存器都恢复为默认值。

图 7-2. P 端口 I/O 的简化版原理图

7.3 特性说明

7.3.1 I/O 端口

当 I/O 配置为输入时，FET Q1 和 Q2 处于关闭状态，从而创建一个高阻抗输入。输入电压可升高到高于 V_{CC}，最大值为 5.5V。

如果 I/O 配置为输出，则将启用 Q1 或 Q2，具体取决于输出端口寄存器的状态。在这种情况下，I/O 引脚和 V_{CC} 或 GND 之间存在低阻抗路径。要确保正常运行，施加到此 I/O 引脚的外部电压不得超过推荐电压值。

7.3.2 $\overline{RESET}$ 输入

将 $\overline{RESET}$ 引脚保持在低电平至少 t_W，可实现复位。TCA9539A-Q1 寄存器和 I^2C-SMBus 状态机保持其默认状态，直到 $\overline{RESET}$ 再次变为高电平。如果未使用有效连接，该输入需要将一个上拉电阻器连接到 V_{CC}。

Copyright © 2025 Texas Instruments Incorporated

7.3.3 中断 ($\overline{INT}$) 输出

在输入模式中，端口输入的任何上升沿或下降沿都会生成中断。经过时间 t_{iv} 后，信号 $\overline{INT}$ 将有效。当端口上的数据更改为原始设置或从生成中断的端口读取数据时，即可实现中断电路的复位。复位发生在读取模式下 SCL 信号上升沿之后的应答 (ACK) 位处。请注意，$\overline{INT}$ 在更改的数据字节发送之前在 ACK 处复位。由于在 ACK 时钟脉冲期间发生的中断进行了复位，因此在该脉冲期间发生的中断可能会丢失（或非常短）。复位后，I/O 的每次更改都会被检测到并作为 $\overline{INT}$ 发送。

对另一个器件进行读取或写入不会影响中断电路，并且配置为输出的引脚不会导致中断。将 I/O 从输出更改为输入时，如果引脚的状态与输入端口寄存器的内容不匹配，可能会导致伪中断。由于每个 8 位端口都是独立读取的，因此读取端口 1 不会清除由端口 0 引起的中断，反之亦然。

$\overline{INT}$ 具有开漏结构，需要将一个上拉电阻器连接到 V_{CC}。

7.4 器件功能模式

7.4.1 上电复位

给 V_{CC} 加电（从 0V 开始）时，内部上电复位会将 TCA9539A-Q1 保持在复位条件，直到 V_{CC} 达到 V_{PORR}。届时，复位条件会被释放，并且 TCA9539A-Q1 寄存器和 I^2C-SMBus 状态机初始化为默认状态。之后，必须将 V_{CC} 降至 V_{PORF}，然后恢复到工作电压以完成电源复位周期。请参阅 图 7-3。

7.5 编程

7.5.1 I^2C 接口

TCA9539A-Q1 具有一个标准双向 I^2C 接口，该接口由控制器器件控制，以便配置或读取该器件的状态。I^2C 总线上的每个目标器件都有一个特定的器件地址，以便区别于同一 I^2C 总线上的其他目标器件。许多目标器件在启动时需要进行配置来设置器件行为。这通常在控制器访问具有唯一寄存器地址的目标器件的内部寄存器映射时完成。一个器件可以有一个或多个用于存储、写入或读取数据的寄存器。有关更多信息，请参阅 *了解 I^2C 总线*。

物理 I^2C 接口由串行时钟 (SCL) 和串行数据 (SDA) 线组成。SDA 和 SCL 线都必须通过上拉电阻器连接至 V_{CC}。上拉电阻器的阻值由 I^2C 线上的电容值决定。有关更多详细信息，请参阅 *I^2C 上拉电阻器计算*。只有当总线处于空闲状态时，才能启动数据传输。如果在停止条件后，SDA 和 SCL 线都为高电平，则认为总线处于空闲状态。请参阅 表 7-1。

图 7-3 和图 7-4 显示了控制器访问目标器件的一般过程：

1. 如果控制器想要向目标器件发送数据：
   - 控制器/发送器发送一个 START 条件并对目标接收器进行寻址。
   - 控制器/发送器向目标接收器发送数据。
   - 控制器/发送器以 STOP 条件终止传输。
2. 如果控制器想要接收或读取目标器件的数据：
   - 控制器/接收器发送一个启动条件并对目标发送器进行寻址。
   - 控制器/接收器发送所请求的寄存器以支持读取目标发送器。
   - 控制器/接收器接收目标发送器的数据。

Copyright © 2025 Texas Instruments Incorporated

- 控制器/接收器以停止条件终止传输。

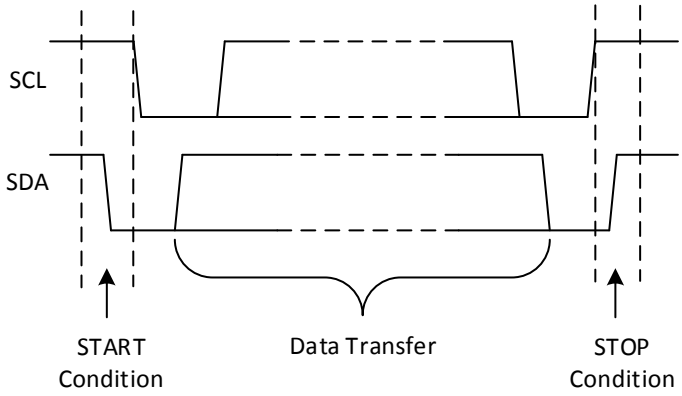


图 7-3. 启动和停止条件的定义

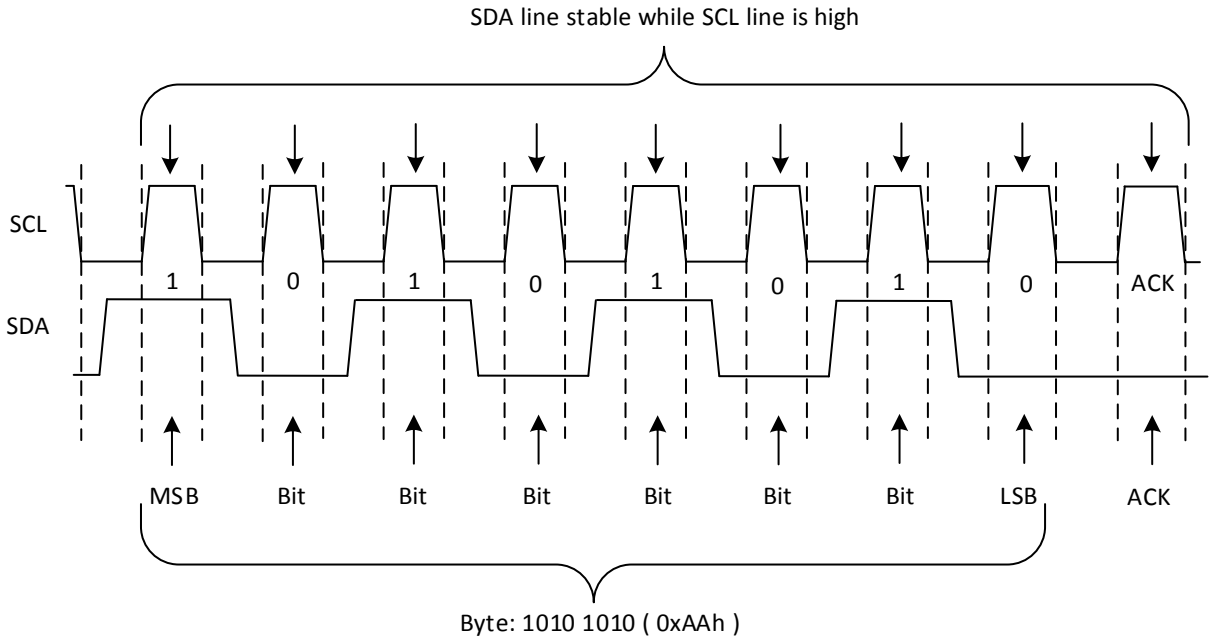


图 7-4. 位传输

表 7-1 给出了接口定义。

表 7-1. 接口定义

字节	位							
	7 (MSB)	**6**	**5**	**4**	**3**	**2**	**1**	**0 (LSB)**
I^2C 目标地址	H	H	H	L	H	A1	A0	R/ $\overline{W}$
P0x I/O 数据总线	P07	P06	P05	P04	P03	P02	P01	P00
P1x I/O 数据总线	P17	P16	P15	P14	P13	P12	P11	P10

Copyright © 2025 Texas Instruments Incorporated

7.6 寄存器映射

7.6.1 器件地址

图 7-5 展示了 TCA9539A 的地址字节。

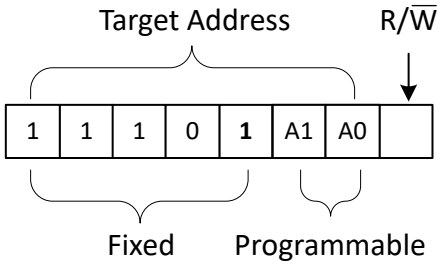


图 7-5. 器件#1 的地址 (TCA9539A)

表 7-2 展示了 TCA9539A 的地址参考。

表 7-2. 地址参考

输入		I2C 总线目标地址
A1	A0	
L	L	116 (十进制) 、74 (十六进制)
L	H	117 (十进制) 、75 (十六进制)
H	L	118 (十进制) 、76 (十六进制)
H	H	119 (十进制) 、77 (十六进制)

图 7-6 展示了 TCA9539B 的地址参考。

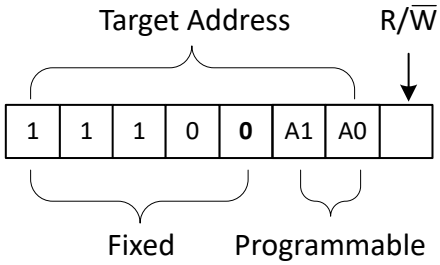


图 7-6. 器件#2 的地址 (TCA9539B)

表 7-3 展示了 TCA9539B 的地址参考。

表 7-3. 地址参考

输入		I2C 总线目标地址
A1	A0	
L	L	112 (十进制) 、70 (十六进制)
L	H	113 (十进制) 、71 (十六进制)
H	L	114 (十进制) 、72 (十六进制)
H	H	115 (十进制) 、73 (十六进制)

目标地址的最后一位定义了要执行的操作 (读取或写入) 。高 (1) 选择读操作，而低 (0) 选择写操作。

Copyright © 2025 Texas Instruments Incorporated

7.6.2 控制寄存器和命令字节

成功确认地址字节后，总线控制器发送一个存储在 TCA9539-Q1 中控制寄存器的命令字节（如 表 7-4 所示）。此数据字节的三位表示操作（读取或写入）以及受影响的内部寄存器（输入、输出、极性反转或配置）。可以通过 I^2C 总线对相应寄存器进行写入或读取。命令字节仅在写入传输期间发送。

表 7-4. 命令字节

控制寄存器位			命令字节 (HEX)	寄存器	协议	上电默认值
B2	B1	B0				
0	0	0	0x00	输入端口 0	读取字节	XXXX XXXX
0	0	1	0x01	输入端口 1	读取字节	XXXX XXXX
0	1	0	0x02	输出端口 0	读取写入字节	1111 1111
0	1	1	0x03	输出端口 1	读取写入字节	1111 1111
1	0	0	0x04	极性反转端口 0	读取写入字节	0000 0000
1	0	1	0x05	极性反转端口 1	读取写入字节	0000 0000
1	1	0	0x06	配置端口 0	读取写入字节	1111 1111
1	1	1	0x07	配置端口 1	读取写入字节	1111 1111

发送命令字节后，被寻址的寄存器对将继续被读取访问，直到控制器发送新的命令字节。图 7-7 显示了控制寄存器位。

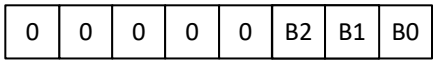


图 7-7. 控制寄存器位

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

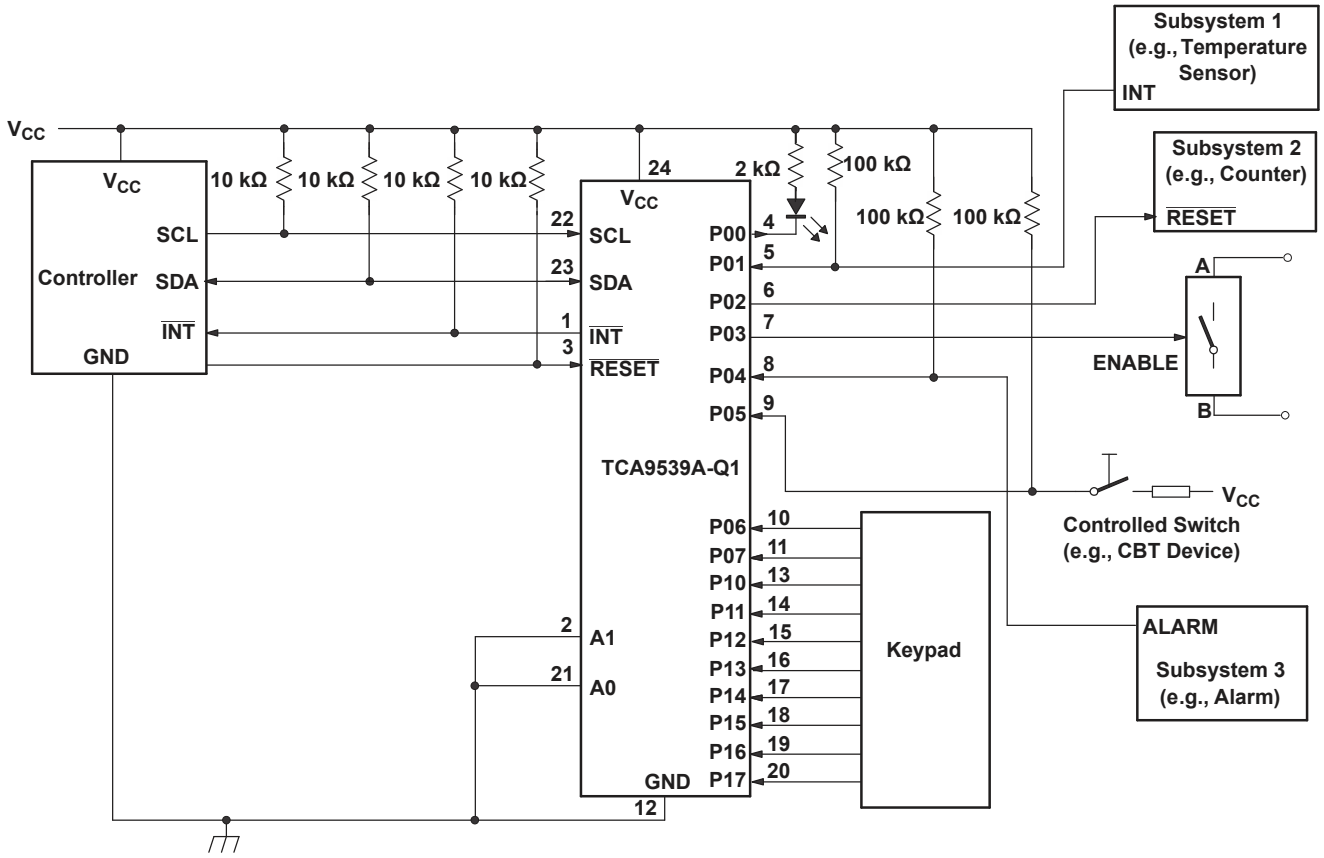
8.1 应用信息

在应用中，TCA9539A-Q1 将该器件作为目标连接到 I²C 控制器（处理器），同时 I²C 总线可能包含任何数量的其他目标器件。TCA9539A-Q1 通常位于远离控制器的远程位置，靠近控制器需要监视或控制的 GPIO。

像 TCA9539A-Q1 这样的 IO 扩展器通常用于控制 LED（用于反馈或状态指示灯）、控制其他器件的使能或复位信号、甚至读取其他器件或按钮的输出。

8.2 典型应用

图 8-1 展示了可以使用 TCA9539A-Q1 的应用。



对于本示例，器件地址配置为 1110100。
P00、P02 和 P03 配置为输出。
P01 和 P04 至 P17 配置为输入。
所示引脚编号适用于 PW 封装。

图 8-1. 应用原理图

Copyright © 2025 Texas Instruments Incorporated

8.2.1 设计要求

8.2.2 详细设计过程

需要为 SCL 和 SDA 线选择适当的上拉电阻器 R_P，并考虑 I^2C 总线上所有目标器件的总电容。最小上拉电阻值为 V_{CC}、$V_{OL(max)}$ 和 I_{OL} 的函数，如 方程式 1 所示。

$$R_{p(min)} = \frac{V_{CC} - V_{OL(max)}}{I_{OL}} \quad (1)$$

最大上拉电阻值是最大上升时间 t_r（对于 f_{SCL} = 400kHz 的快速模式运行，该时间为 300ns）和总线电容 C_b 的函数，如 方程式 2 所示。

$$R_{p(max)} = \frac{t_r}{0.8473 \times C_b} \quad (2)$$

对于标准模式或快速模式运行，I^2C 总线的最大总线电容不得超过 400pF。可以通过将 TCA9539A-Q1 的电容（SCL 为 C_i，SDA 为 C_{io}）、电线/连接/布线的电容，以及总线上其他目标的电容相加，估算出总线电容。

表 8-1. 设计参数

参数	值
VCC	5.5V
$V_{OL(max)}$	0.4V
I_{OL}	3.0mA
$R_{p(min)}$	1.7kΩ
f_{SCL}	400kHz
C_b	200pF
t_r	150ns
$R_{p(max)}$	885Ω
上拉电阻 R（在 $R_{p(max)}$和 $R_{p(min)}$ 之间）	1.2 ± 10%kΩ

8.2.2.1 计算结温和功率耗散

使用 TCA9539A-Q1 进行设计时，不得违反*建议运行条件*，这一点很重要。该器件的许多参数都是根据结温确定额定值的，因此必须计算结温，以验证是否满足器件的安全运行要求。结温的基本公式如 方程式 3 所示。

$$T_j = T_A + (\theta_{JA} \times P_d) \quad (3)$$

θ_{JA} 是封装的标准结至环境热阻测量值，如 *节 5.4* 表格所示。P_d 是器件的总功率耗散，近似值如 方程式 4 所示。

$$P_d \approx (I_{CC_STATIC} \times V_{CC}) + \sum P_{d_PORT_L} + \sum P_{d_PORT_H} \quad (4)$$

方程式 4 是器件中功率耗散的近似值。该方程为静态功率加上每个端口耗散的功率之和（基于端口是输出高电平还是输出低电平的方程不同。如果端口设置为输入，则功率耗散是引脚的输入漏电流乘以引脚上的电压）。请注意，假设这些瞬变很小，这会忽略 $\overline{INT}$ 和 SDA 引脚中的功率耗散。使用 方程式 5 来计算 $\overline{INT}$ 或 SDA 在拉低时的功率耗散，可以将它们包含在功率耗散计算中。这将得到最大的功率耗散值。

$$P_{d_PORT_L} = (I_{OL} \times V_{OL}) \quad (5)$$

Copyright © 2025 Texas Instruments Incorporated

方程式 5 显示了设置为输出低电平的单个端口的功率耗散。端口耗散的功率为端口的 V_{OL} 乘以其灌入的电流。

$$P_{d_PORT_H} = \left(I_{OH} \times \left(V_{CC} - V_{OH}\right)\right) \quad (6)$$

方程式 6 显示了设置为输出高电平的单个端口的功率耗散。端口耗散的功率是由端口提供的电流乘以器件上的压降（V_{CC} 与输出电压之间的差值）。

8.2.2.2 当 I/O 控制 LED 时更大程度减小 I_{CC}

当 I/O 用于控制 LED 时，通常通过电阻器（请参阅 图 8-1）连接到 V_{CC}。因为 LED 充当二极管，当 LED 熄灭时，I/O V_{IN} 大约比 V_{CC} 低 1.2V。*电气特性*表中的 ΔI_{CC} 参数显示了随着 V_{IN} 变为低于 V_{CC}，I_{CC} 是如何增加的。对于电池供电的应用，当 LED 关闭时，I/O 引脚的电压必须大于或等于 V_{CC}，这一点至关重要，以尽量减少电流消耗。

图 8-2 展示了一个与 LED 并联的高阻值电阻器。图 8-3 显示 V_{CC} 比 LED 电源电压低至少 1.2V。这两种方法都将 I/O V_{CC} 保持在等于或高于 V_{CC}，并在 LED 熄灭时，防止额外的电源电流消耗。

注意确保不会根据结温超出通过端口的建议最大 I_{OL}。有关更多信息，请参阅*建议工作条件*。

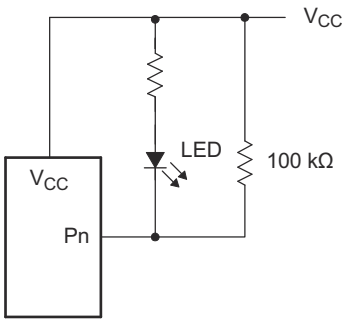


图 8-2. 与 LED 并联的高阻值电阻器

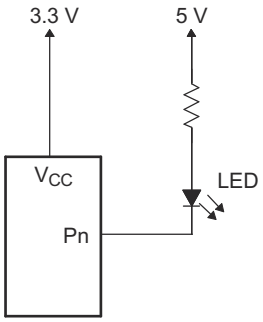
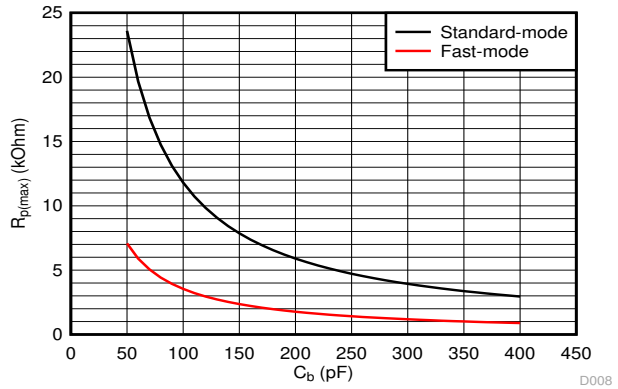


图 8-3. 由较低电压供电的器件

Copyright © 2025 Texas Instruments Incorporated

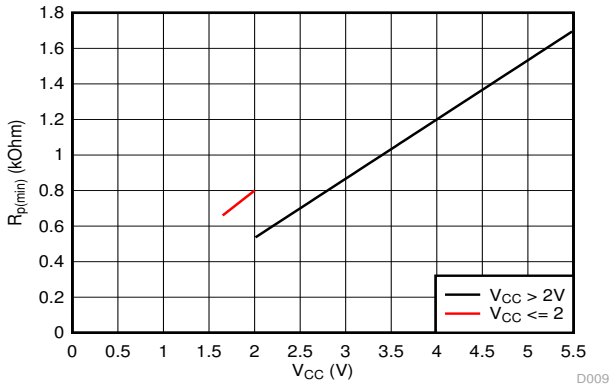
8.2.3 应用曲线



标准模式
（f_{SCL} = 100kHz，t_r = 1µs）

快速模式
（f_{SCL} = 400kHz，t_r = 300ns）

图 8-4. 最大上拉电阻 ($R_{p(max)}$) 与总线电容 (C_b) 间的关系



当 V_{CC} ≤ 2V 时，V_{OL} = 0.2 × V_{CC}，I_{OL} = 2mA
当 V_{CC} > 2V 时，V_{OL} = 0.4V，I_{OL} = 3mA

图 8-5. 最小上拉电阻 ($R_{p(min)}$) 与上拉基准电压 (V_{CC}) 间的关系

8.3 电源相关建议

8.4 布局

8.4.1 布局指南

对于 TCA9539A-Q1 的印刷电路板 (PCB) 布局，必须遵循常见的 PCB 布局实践，但与高速数据传输相关的其他问题（例如匹配阻抗和差分对）对 I^2C 信号速度而言不是问题。

在所有 PCB 布局中，最佳实践是避免信号布线呈直角，在离开集成电路 (IC) 附近时让信号布线呈扇形彼此散开，并使用较粗的布线来承载通常会经过电源和接地布线的更大的电流。旁路电容器和去耦电容器通常用于控制 V_{CC} 引脚上的电压，使用较大的电容器可在发生短暂电源干扰时提供额外电能，使用较小的电容器则能滤除高频纹波。这些电容器必须尽可能靠近 TCA9539A-Q1 放置。图 8-6 中显示了这些最佳实践。

对于图 8-6 中提供的布局示例，用户可以将顶层用于信号布线，将底层用作电源 (V_{CC}) 和接地 (GND) 的分割平面，从而打造只有两层的 PCB。但是，对于信号布线密度更大的电路板，最好使用 4 层电路板。在 4 层 PCB 上，用户可在顶层和底层路由信号。将一个内部层专门用作接地平面，并将另一个内部层专门用作电源平面。在使用平面或分离平面供电和接地的电路板布局布线中，过孔直接放置在表面贴装元件焊盘旁边，该焊盘必须连接到 V_{CC} 或 GND，而过孔以电气方式连接到电路板的内层或另一侧。如果需要将信号走线排布到电路板的另一侧，也要使用通孔，但 图 8-6 未演示该技术。

Copyright © 2025 Texas Instruments Incorporated

8.4.2 布局示例

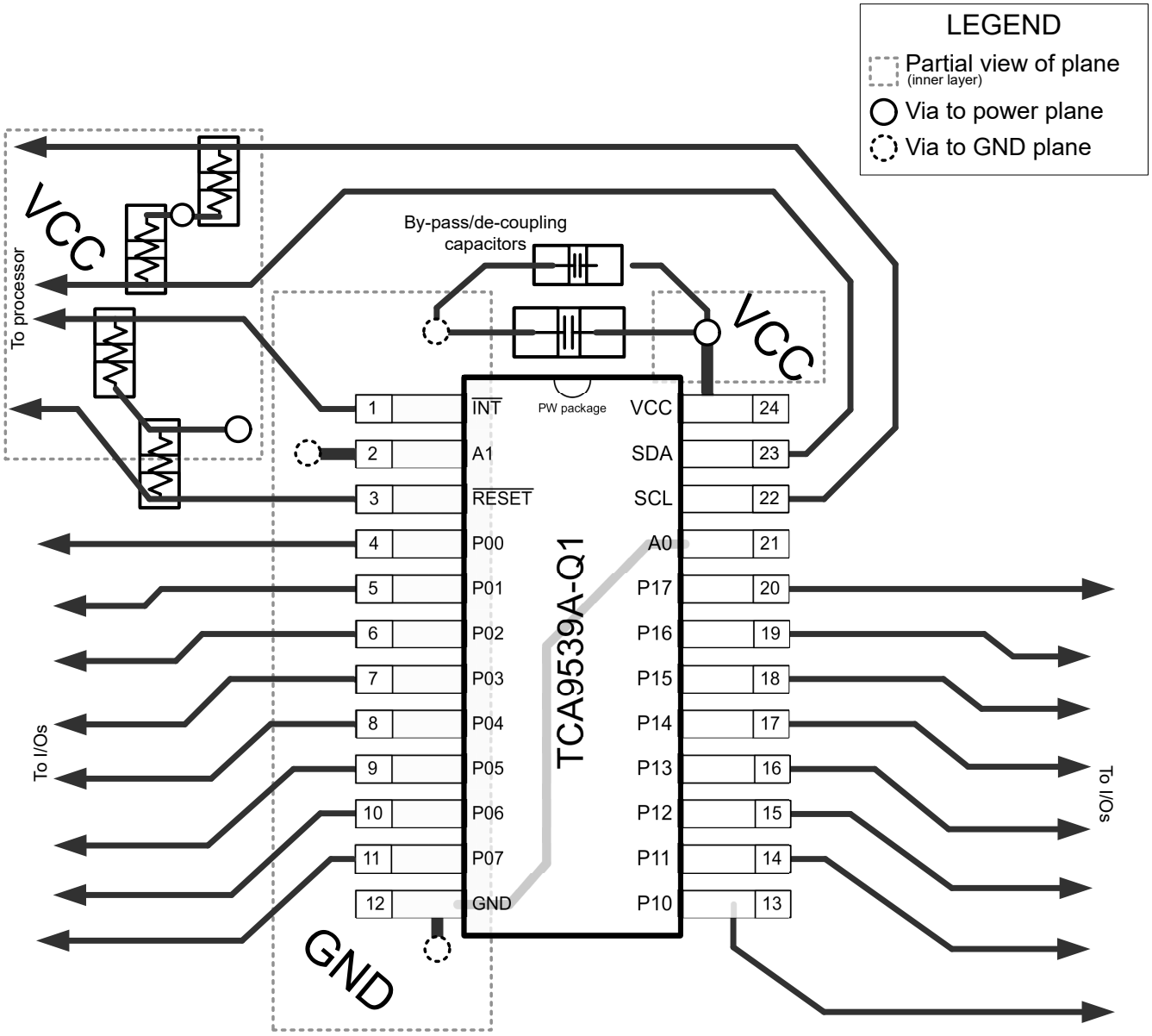


图 8-6. TCA9539A-Q1 布局

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*了解 I2C 总线*
- 德州仪器 (TI)、*I2C 上拉电阻器计算*
- 德州仪器 (TI)，*逻辑器件简介*
- 德州仪器 (TI)，*I2C 总线在采用中继器时的最高时钟频率*
- 德州仪器 (TI)，*I2C 总线上拉电阻器计算*

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
July 2025	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCA9539AQPWRQ1	Active	Production	TSSOP (PW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TCA539AQ
TCA9539BQPWRQ1	Active	Production	TSSOP (PW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	TCA539BQ

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

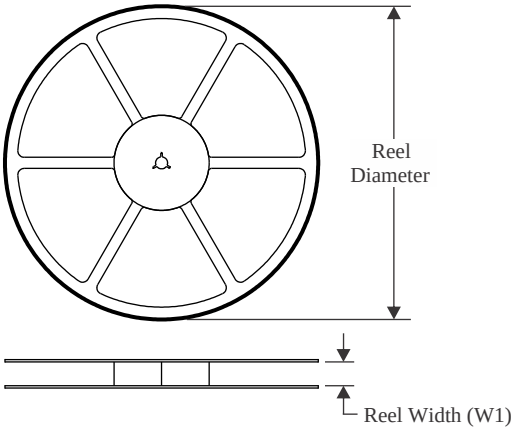
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

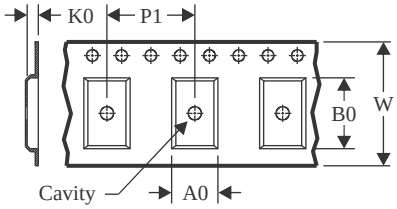
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

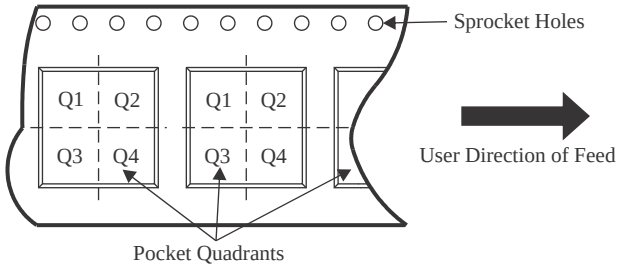


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

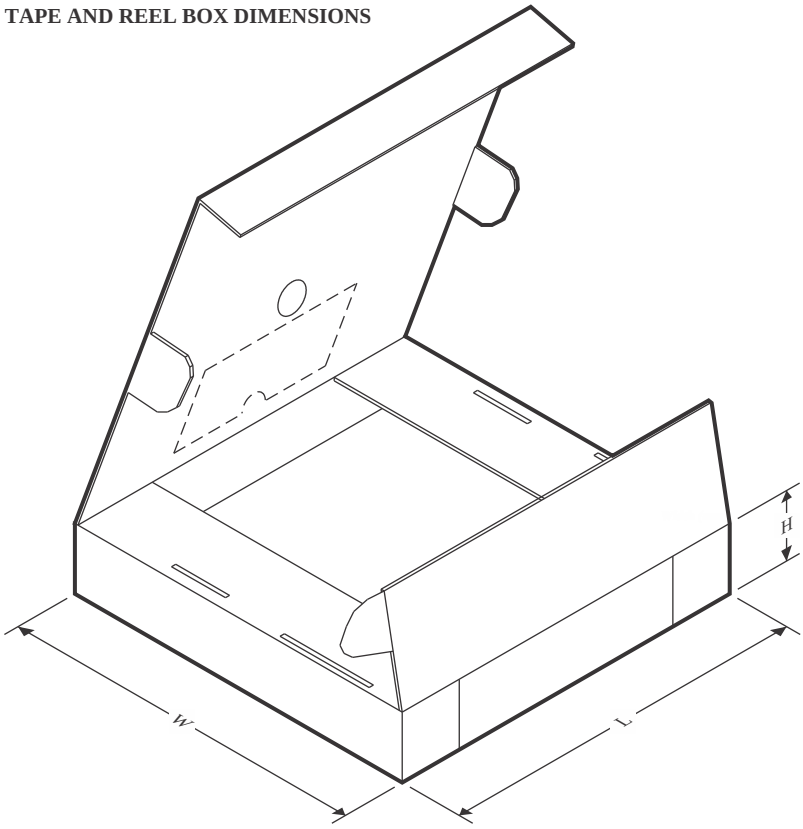
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCA9539AQPWRQ1	TSSOP	PW	24	3000	330.0	16.4	6.95	8.3	1.6	8.0	16.0	Q1
TCA9539BQPWRQ1	TSSOP	PW	24	3000	330.0	16.4	6.95	8.3	1.6	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

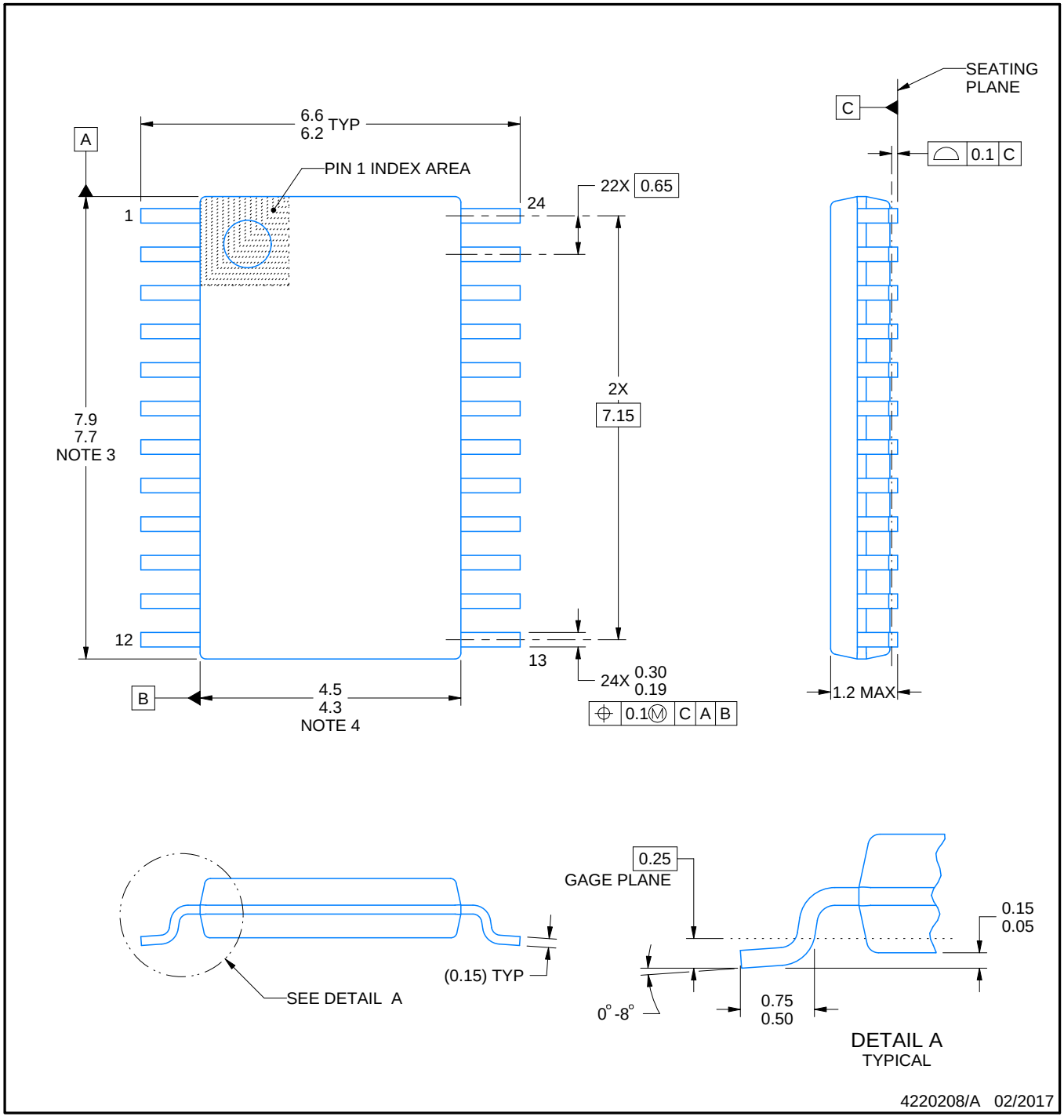
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCA9539AQPWRQ1	TSSOP	PW	24	3000	353.0	353.0	32.0
TCA9539BQPWRQ1	TSSOP	PW	24	3000	353.0	353.0	32.0

PACKAGE OUTLINE

PW0024A

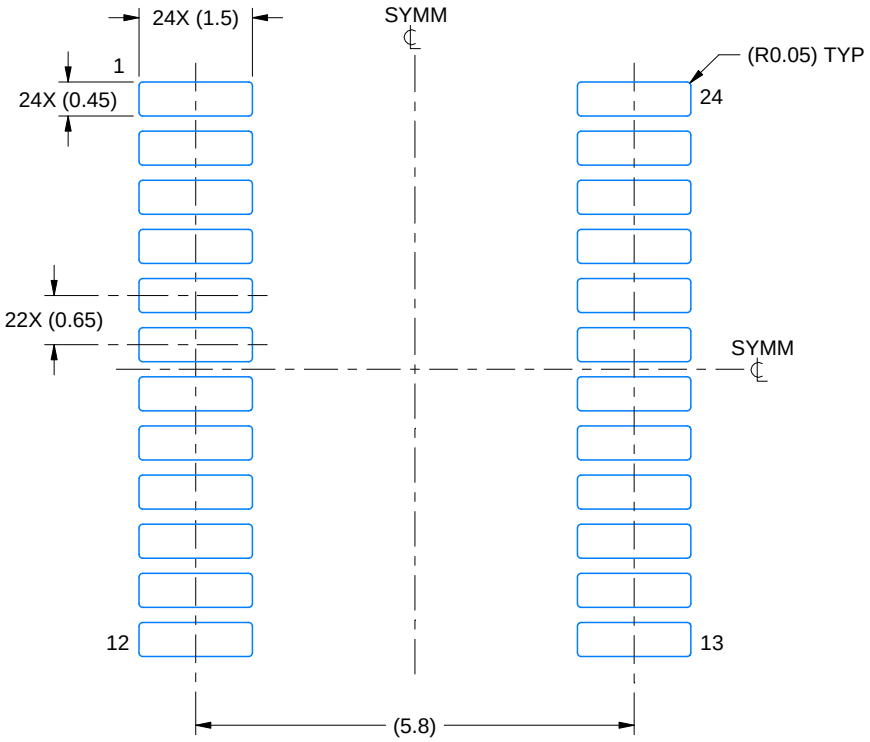
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

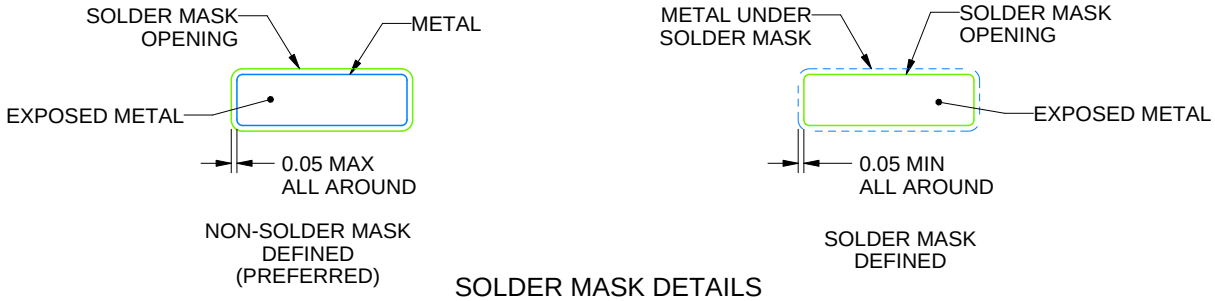


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

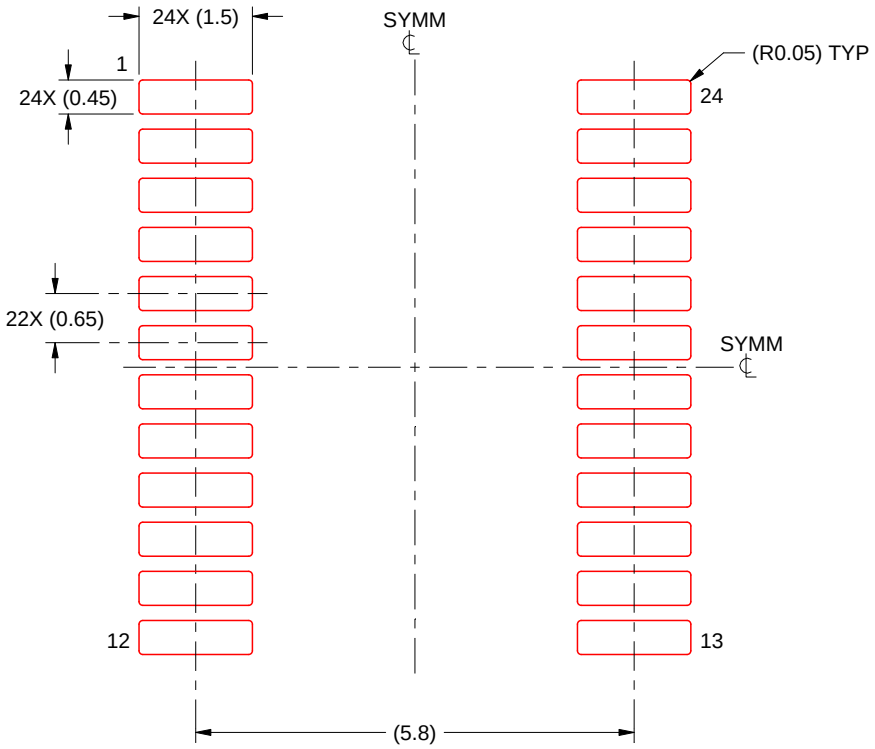


SOLDER MASK DETAILS

4220208/A 02/2017

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220208/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月