

具有开漏输出的 SN74LVC1G38 单通道双输入与非门

1 特性

- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
 - 2000V 人体放电模型 (A114A)
 - 200V 机器模型 (A115A)
 - 1000V 充电器件模型 (C101)
- 采用德州仪器 (TI) 的 NanoStar™ 和 NanoFree™ 封装
- 支持 5V V_{CC} 运行
- 输入电压高达 5.5V
- 支持向下转换到 V_{CC}
- 3.3V 时 t_{pd} 最大值为 4.5ns
- 低功耗， I_{CC} 最大值为 10 μ A
- 3.3V 时，输出驱动为 ± 24 mA
- I_{off} 支持局部关断模式和后驱动保护

2 应用

- AV 接收器
- 蓝光播放器与家庭影院
- DVD 录像机和播放器
- 台式机或笔记本电脑
- 数字音频广播或互联网广播播放器
- 数码摄像机 (DVC)
- 嵌入式个人电脑 (PC)
- GPS：个人导航设备
- 移动互联网设备
- 网络投影仪前端
- 便携式媒体播放器
- 专业音频混合器
- 烟雾探测器
- 固态硬盘 (SSD)：企业级
- 高清 (HDTV)
- 平板电脑：企业级
- 音频接口盒：便携式
- DLP 正投系统
- DVR 和 DVS
- 数码相框 (DPF)
- 数码相机

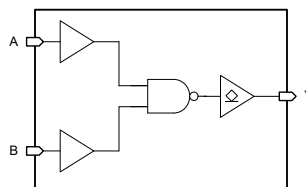
3 说明

SN74LVC1G38 器件是一个单通道双输入与非门。该器件以正逻辑执行布尔函数 $Y = A \cdot B$ 或 $Y = \bar{A} + \bar{B}$ 。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	本体尺寸 ⁽³⁾
SN74LVC1G38	DPW (X2SON, 5)	0.8mm × 0.8mm	0.8mm × 0.8mm
	DRY (SON, 6)	1.45mm × 1mm	1.45mm × 1mm
	DSF (SON, 6)	1mm × 1mm	1mm × 1mm
	DCK (SOT-SC70, 5)	2mm × 2.1mm	2mm × 1.25mm
	DBV (SOT-23, 5)	2.9mm × 2.8mm	2.9mm × 1.6mm

- (1) 有关更多信息，请参阅[机械、封装和可订购信息](#)。
 (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
 (3) 封装尺寸 (长 × 宽) 为标称值，不包括引脚。



逻辑图



内容

1 特性	1	7.1 概述.....	10
2 应用	1	7.2 功能方框图.....	10
3 说明	1	7.3 特性说明.....	10
4 引脚配置和功能	3	7.4 器件功能模式.....	11
5 规格	4	8 应用和实施	12
5.1 绝对最大额定值.....	4	8.1 应用信息.....	12
5.2 ESD 等级.....	4	8.2 典型应用.....	12
5.3 建议运行条件.....	5	8.3 电源相关建议.....	12
5.4 热性能信息.....	5	8.4 布局.....	13
5.5 电气特性.....	6	9 器件和文档支持	14
5.6 开关特性, $C_L = 15\text{pF}$	6	9.1 文档支持.....	14
5.7 开关特性, $C_L = 30\text{pF}$ 或 50pF , -40°C 至 $+85^\circ\text{C}$	7	9.2 接收文档更新通知.....	14
5.8 开关特性, $C_L = 30\text{pF}$ 或 50pF , -40°C 至 $+125^\circ\text{C}$	7	9.3 支持资源.....	14
5.9 工作特性.....	7	9.4 商标.....	14
5.10 典型特性.....	7	9.5 静电放电警告.....	14
6 参数测量信息	8	9.6 术语表.....	14
7 详细说明	10	10 修订历史记录	15
		11 机械、封装和可订购信息	16

4 引脚配置和功能

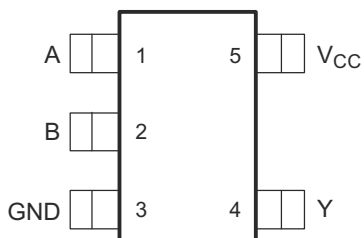
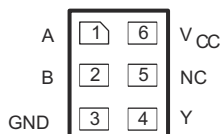
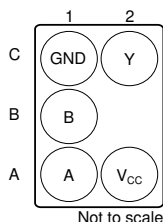


图 4-1. DBV 封装 5 引脚 SOT-23 顶视图



NC — 无内部连接。

图 4-3. DRY 封装 6 引脚 SON 顶视图



请参阅机械图纸了解尺寸

图 4-5. YZP 封装 5 引脚 DSBGA 底视图

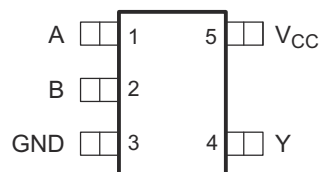


图 4-2. DCK 封装 5 引脚 SC70 顶视图

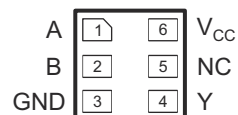


图 4-4. DSF 封装 6 引脚 SON 顶视图

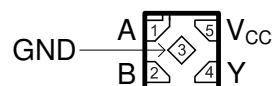


图 4-6. DPW 封装 5 引脚 X2SON 顶视图

引脚功能

引脚				类型 ⁽¹⁾	说明
名称	DBV、 DCK、 DPW	DRY、 DSF	YZP		
A	1	1、5	A1	I	逻辑输入 A
B	2	2	B1	I	逻辑输入 B
GND	3	3	C1	—	接地
NC	—	5	—	—	无内部连接
V _{CC}	5	6	A2	—	正电源
Y	4	4	C2	O	输出 Y

(1) I = 输入，O = 输出

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
V_{CC}	电源电压	-0.5	6.5	V
V_I	输入电压 ⁽²⁾	-0.5	6.5	V
V_O	在高阻抗或断电状态对任一输出施加的电压范围 ⁽²⁾	-0.5	6.5	V
I_{IK}	输入钳位电流	$V_I < 0$	-50	mA
I_{OK}	输出钳位电流	$V_O < 0$	-50	mA
I_O	持续输出电流		±50	mA
	通过 V_{CC} 或 GND 的持续电流		±100	mA
T_J	最大结温		150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

(2) 如果遵守输入和输出电流额定值，会超过输入负电压和输出电压额定值。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$	静电放电		
	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	2000	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	1000	
	机器放电模型 (MM)，符合 A115A 标准	200	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位	
V _{CC}	电源电压	工作	1.65	5.5	V
		仅数据保留	1.5		
V _{IH}	高电平输入电压	V _{CC} = 1.65V 至 1.95V	0.65 × V _{CC}		V
		V _{CC} = 2.3V 至 2.7V	1.7		
		V _{CC} = 3V 至 3.6V	2		
		V _{CC} = 4.5V 至 5.5V	0.7 × V _{CC}		
V _{IL}	低电平输入电压	V _{CC} = 1.65V 至 1.95V	0.35 × V _{CC}		V
		V _{CC} = 2.3V 至 2.7V	0.7		
		V _{CC} = 3V 至 3.6V	0.8		
		V _{CC} = 4.5V 至 5.5V	0.3 × V _{CC}		
V _I	输入电压	0	5.5		V
V _O	输出电压	0	5.5		V
I _{OL}	低电平输出电流	V _{CC} = 1.65V	4		mA
		V _{CC} = 2.3V	8		
		V _{CC} = 3V	16		
			24		
		V _{CC} = 4.5V	32		
Δt/Δv	输入转换上升或下降速率	V _{CC} = 1.8V ± 0.15V , 2.5V ± 0.2V	20		ns/V
		V _{CC} = 3.3V ± 0.3V	10		
		V _{CC} = 5V ± 0.5V	5		
T _A	自然通风条件下的工作温度	-40	125		°C

(1) 器件所有未使用的输入引脚必须保持连接至 V_{CC} 或 GND , 以确保器件正常工作。请参阅 [CMOS 输入缓慢或悬空的影响](#)。

5.4 热性能信息

封装	引脚	热指标 ⁽¹⁾						单位
		R _{θJA}	R _{θJC(top)}	R _{θJB}	Ψ _{JT}	Ψ _{JB}	R _{θJC(bot)}	
DBV (SOT-23)	5	357.1	263.7	264.4	195.6	262.2	-	°C/W
DCK (SOT-SC70)	5	371	297.5	258.6	195.6	256.2	-	°C/W
DRY (SON)	6	366.9	253.8	227.5	75.8	227.7	-	°C/W
DSF (SON)	6	406.2	201.0	256.9	35.2	256.6	-	°C/W
DPW (X2SON)	5	511.0	241.9	374.2	45.0	373.3	168.0	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数	测试条件		V _{CC}	最小值	典型值 ⁽¹⁾	最大值	单位
V _{OL}	I _{OL} = 100μA	T _A = -40°C 至 +85°C	1.65V 至 5.5V			0.1	V
		T _A = -40°C 至 +125°C					
	I _{OL} = 4mA	T _A = -40°C 至 +85°C	1.65V			0.45	
		T _A = -40°C 至 +125°C					
	I _{OL} = 8mA	T _A = -40°C 至 +85°C	2.3V			0.3	
		T _A = -40°C 至 +125°C					
	I _{OL} = 16mA	T _A = -40°C 至 +85°C	3V			0.4	
		T _A = -40°C 至 +125°C					
	I _{OL} = 24mA	T _A = -40°C 至 +85°C				0.55	
		T _A = -40°C 至 +125°C					
	I _{OL} = 32mA	T _A = -40°C 至 +85°C	4.5V			0.55	
		T _A = -40°C 至 +125°C					
I _I A 或 B 输入	V _I = 5.5 V 或 GND	T _A = -40°C 至 +85°C	1.65V 至 5.5V			±1	μA
		T _A = -40°C 至 +125°C					
I _{off}	V _I 或 V _O = 5.5V	T _A = -40°C 至 +85°C	0			±10	μA
		T _A = -40°C 至 +125°C					
I _{CC}	V _I = 5.5V 或 GND, I _O = 0	T _A = -40°C 至 +85°C	1.65V 至 5.5V			10	μA
		T _A = -40°C 至 +125°C					
ΔI _{CC}	一个输入电压为 V _{CC} - 0.6V, 其他输入电压为 V _{CC} 或 GND	T _A = -40°C 至 +85°C	3V 至 5.5V			500	μA
		T _A = -40°C 至 +125°C					
C _i	V _I = V _{CC} 或 GND		3.3V		3.5		pF
C _o	V _O = V _{CC} 或 GND		3.3V		4.5		pF

(1) 所有典型值均在 V_{CC} = 3.3V、T_A = 25°C 下测得。

5.6 开关特性, C_L = 15pF

在自然通风条件下的建议工作温度范围内测得, C_L = 15pF (除非另有说明) (请参阅图 6-1)

参数	从 (输入)	至 (输出)	测试条件		最小值	最大值	单位
t _{pd}	A 或 B	Y	T _A = -40°C 至 +85°C	V _{CC} = 1.8V ± 0.15V	2.9	7.4	ns
				V _{CC} = 2.5V ± 0.2V	1.7	3.8	
				V _{CC} = 3.3V ± 0.3V	1.5	4.9	
				V _{CC} = 5V ± 0.5V	0.9	2.4	

5.7 开关特性， $C_L = 30\text{pF}$ 或 50pF ， -40°C 至 $+85^\circ\text{C}$

在自然通风条件下的建议工作温度范围内测得， $C_L = 30\text{pF}$ 或 50pF （除非另有说明）（请参阅图 6-2）

参数	从 (输入)	至 (输出)	测试条件		最小值	最大值	单位
t_{pd}	A 或 B	Y	$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	$V_{CC} = 1.8\text{V} \pm 0.15\text{V}$	2.8	10	ns
				$V_{CC} = 2.5\text{V} \pm 0.2\text{V}$	1.6	6	
				$V_{CC} = 3.3\text{V} \pm 0.3\text{V}$	1.4	4.5	
				$V_{CC} = 5\text{V} \pm 0.5\text{V}$	1	3.9	

5.8 开关特性， $C_L = 30\text{pF}$ 或 50pF ， -40°C 至 $+125^\circ\text{C}$

在自然通风条件下的建议工作温度范围内测得， $C_L = 30\text{pF}$ 或 50pF （除非另有说明）（请参阅图 6-2）

参数	从 (输入)	至 (输出)	测试条件		最小值	最大值	单位
t_{pd}	A 或 B	Y	$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	$V_{CC} = 1.8\text{V} \pm 0.15\text{V}$	2.8	11	ns
				$V_{CC} = 2.5\text{V} \pm 0.2\text{V}$	1.6	6.5	
				$V_{CC} = 3.3\text{V} \pm 0.3\text{V}$	1.4	5	
				$V_{CC} = 5\text{V} \pm 0.5\text{V}$	1	4.4	

5.9 工作特性

$T_A = 25^\circ\text{C}$

参数	测试条件		典型值	单位
C_{pd} 功率耗散电容	$f = 10\text{MHz}$	$V_{CC} = 1.8\text{V}$	3	pF
		$V_{CC} = 2.5\text{V}$	3	
		$V_{CC} = 3.3\text{V}$	4	
		$V_{CC} = 5\text{V}$	6	

5.10 典型特性

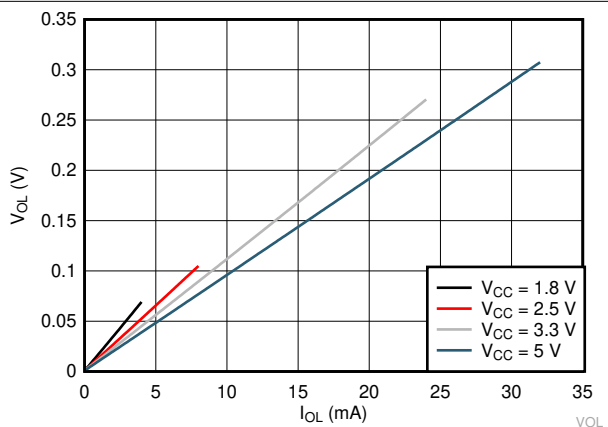
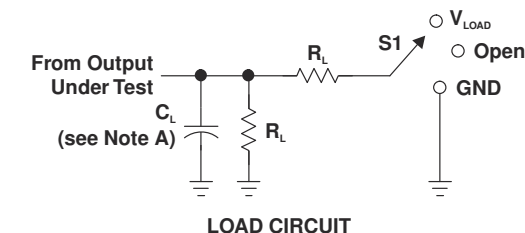


图 5-1. 典型 I_{OL} 与 V_{OL} 间的关系 ($T_A = 25^\circ\text{C}$)

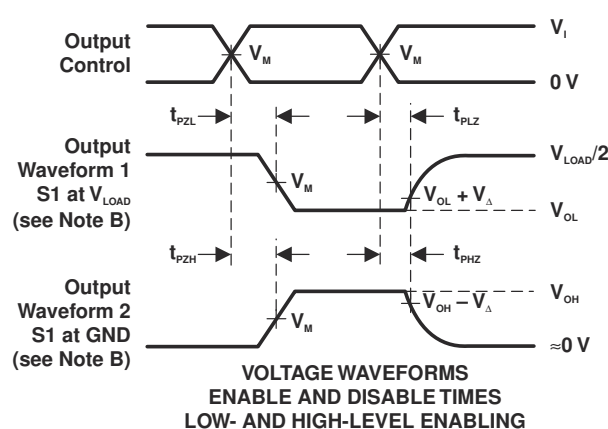
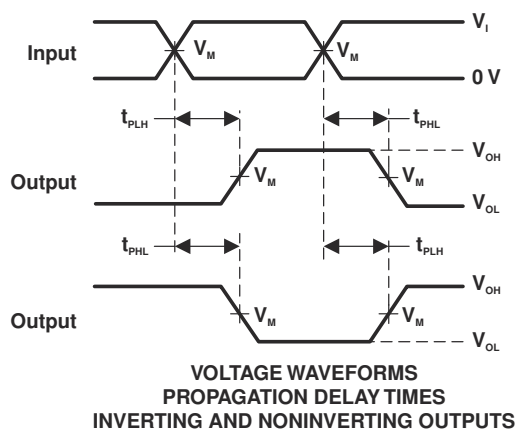
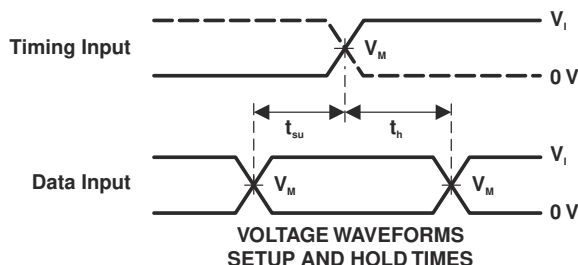
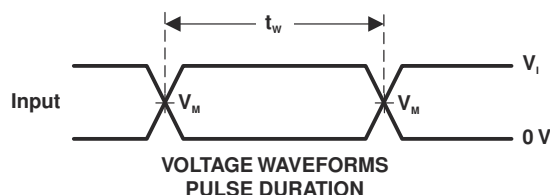
6 参数测量信息

(开漏)



TEST	S1
t_{PZL} (see Notes E and F)	V_{LOAD}
t_{PLZ} (see Notes E and G)	V_{LOAD}
t_{PHZ}/t_{PZH}	V_{LOAD}

V_{CC}	INPUTS		V_M	V_{LOAD}	C_L	R_L	V_{Δ}
	V_I	t_i/t_f					
$1.8\text{ V} \pm 0.15\text{ V}$	V_{CC}	$\leq 2\text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	15 pF	1 M Ω	0.15 V
$2.5\text{ V} \pm 0.2\text{ V}$	V_{CC}	$\leq 2\text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	15 pF	1 M Ω	0.15 V
$3.3\text{ V} \pm 0.3\text{ V}$	3 V	$\leq 2.5\text{ ns}$	1.5 V	6 V	15 pF	1 M Ω	0.3 V
$5\text{ V} \pm 0.5\text{ V}$	V_{CC}	$\leq 2.5\text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	15 pF	1 M Ω	0.3 V

NOTES: A. C_L includes probe and jig capacitance.

B. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.

C. All input pulses are supplied by generators having the following characteristics: PRR $\leq 10\text{ MHz}$, $Z_o = 50\ \Omega$.

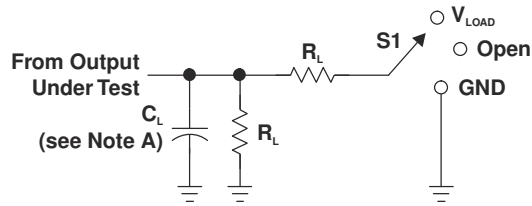
D. The outputs are measured one at a time, with one transition per measurement.

E. Because this device has open-drain outputs, t_{PLZ} and t_{PZL} are the same as t_{PD} .F. t_{PZL} is measured at V_M .G. t_{PLZ} is measured at $V_{OL} + V_{\Delta}$.

H. All parameters and waveforms are not applicable to all devices.

图 6-1. 负载电路和电压波形

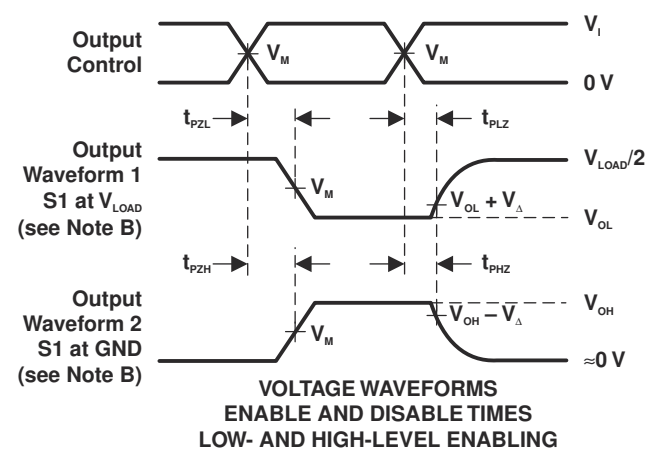
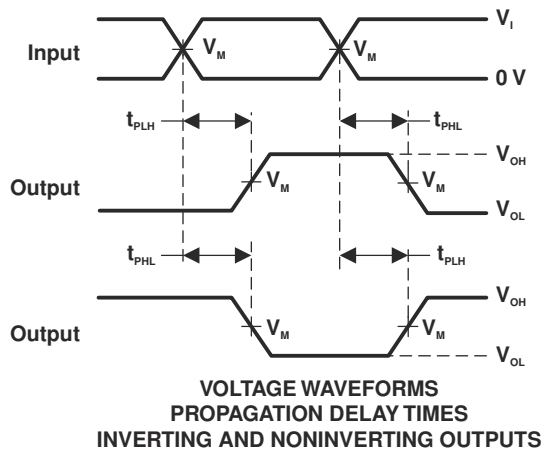
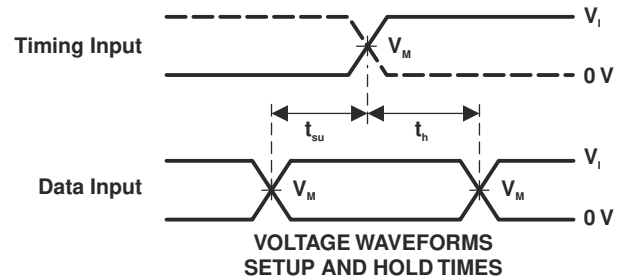
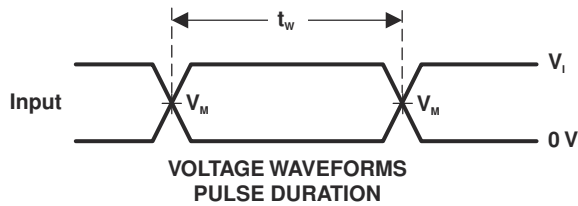
(开漏)



LOAD CIRCUIT

TEST	S1
t_{PZL} (see Notes E and F)	V_{LOAD}
t_{PLZ} (see Notes E and G)	V_{LOAD}
t_{PHZ}/t_{PZH}	V_{LOAD}

V_{CC}	INPUTS		V_M	V_{LOAD}	C_L	R_L	V_{Δ}
	V_I	t_r/t_f					
$1.8 V \pm 0.15 V$	V_{CC}	$\leq 2 \text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	30 pF	1 k Ω	0.15 V
$2.5 V \pm 0.2 V$	V_{CC}	$\leq 2 \text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	30 pF	500 Ω	0.15 V
$3.3 V \pm 0.3 V$	3 V	$\leq 2.5 \text{ ns}$	1.5 V	6 V	50 pF	500 Ω	0.3 V
$5 V \pm 0.5 V$	V_{CC}	$\leq 2.5 \text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	50 pF	500 Ω	0.3 V



- NOTES:
- C_L includes probe and jig capacitance.
 - Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
 - All input pulses are supplied by generators have the following characteristics: $PRR \leq 10 \text{ MHz}$, $Z_o = 50 \Omega$.
 - The outputs are measured one at a time, with one transition per measurement.
 - Because this device has open-drain outputs, t_{PLZ} and t_{PZL} are the same as t_{PD} .
 - t_{PZL} is measured at V_M .
 - t_{PLZ} is measured at $V_{OL} + V_{\Delta}$.
 - All parameters and waveforms are not applicable to all devices.

图 6-2. 负载电路和电压波形

7 详细说明

7.1 概述

SN74LVC1G38 器件是一款具有开漏输出的单通道双输入与非门，设计用于在 1.65V 至 5.5V V_{CC} 的电压范围内运行。该器件以正逻辑执行布尔函数 $Y = \overline{A \times B}$ 或 $Y = \overline{A + B}$ 。

该器件专用于使用 I_{off} 的局部断电应用。当器件断电时， I_{off} 电路将会禁用输出。这会抑制电流回流到器件中，从而防止损坏器件。

7.2 功能方框图

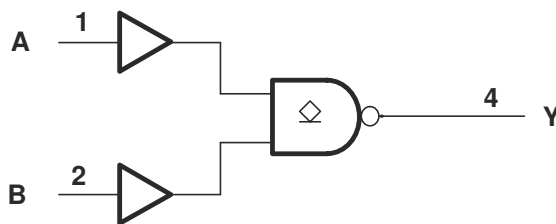


图 7-1. 逻辑图 (正逻辑)

7.3 特性说明

7.3.1 高驱动开漏输出

开漏输出允许器件在输出为低电平时灌入电流，并在输出为高电平时保持高阻抗状态。此器件的高驱动能力能够在轻负载时产生快速边沿，因此必须考虑布线和负载条件以防止振铃。此外，该器件的输出能够驱动比此器件能够承受的电流更大，而不会损坏器件。务必限制器件的功率输出，以避免因过电流而导致热失控和器件损坏。必须始终遵守 [绝对最大额定值](#) 中规定的电气和热限值。

7.3.2 标准 CMOS 输入

标准 CMOS 输入为高阻抗，通常建模为与输入电容并联的电阻器，如 [电气特性](#) 中所示。最坏情况下的电阻是根据 [绝对最大额定值](#) 中给出的最大输入电压和 [电气特性](#) 中给出的最大输入漏电流，使用欧姆定律 ($R = V \div I$) 计算得出。

施加到输入端的信号需要具有快速的边沿速率 (由 [建议运行条件](#) 中的 $\Delta t / \Delta v$ 定义)，以避免过多的电流消耗和振荡。如果需要缓慢或有噪声的输入信号，必须使用带有施密特触发输入的器件在标准 CMOS 输入之前调节输入信号。

7.3.3 钳位二极管

此器件的输入和输出具有负钳位二极管。

小心

电压超出[绝对最大额定值](#)表中规定的值可能会损坏器件。如果遵守输入和输出钳制电流额定值，有可能超过输入负电压和输出电压额定值。

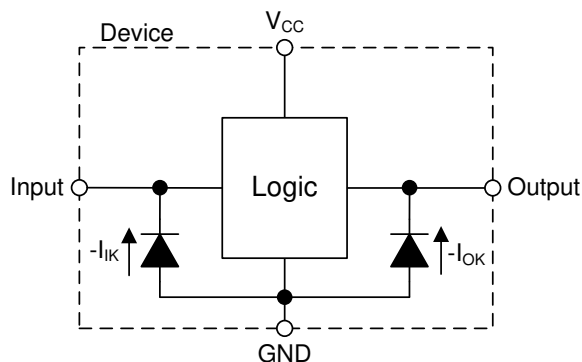


图 7-2. 每个输入和输出的钳位二极管的电气布置

7.3.4 局部断电 (I_{off})

当电源电压为 0V 时，该器件的输入和输出进入高阻抗状态。进出器件任何输入或输出引脚的最大漏电流由“绝对最大额定值”中的 I_{off} 指定。

7.3.5 过压容限输入

此器件的输入信号只要保持在低于[绝对最大额定值](#)中指定的最大输入电压值以下，即可驱动到高于电源电压。

7.3.6 支持升压转换和降压转换的输出

此器件的输出只要保持在低于[绝对最大额定值](#)中指定的最大输出电压值以下，即可驱动到高于电源电压。当器件没有主动驱动到低电平时，输出将进入高阻抗状态。如果一个上拉电阻器从输出端连接到电源（任何有效值），输出将由该电源驱动，因此其电压可能高于也可能低于器件的 V_{CC} 电源电压。[应用和实施](#)中描述了此器件执行升压转换的应用，其中还提供了其他设计详细信息。

7.4 器件功能模式

表 7-1 列出了 SN74LVC1G38 器件的功能模式。

表 7-1. 功能表

输入		输出 Y
A	B	
L	L	高阻态
L	H	高阻态
H	L	高阻态
H	H	L

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

开漏器件本质上能够进行电压转换。在此应用中，当 EN 信号输入由 3.3V 信号驱动至高电平时，1.8V 逻辑信号会反相并在输出端升压转换至 5V。在此情况下，当器件的输出处于高阻抗状态时，输出保持在 5V。

8.2 典型应用

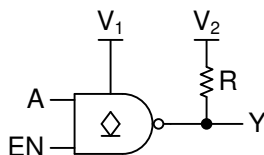


图 8-1. 采用 SN74LVC1G38 的门控电压转换反相器原理图

8.2.1 设计要求

必须将电源电压设置为 V_1 ，以便为信号 A 和 EN 提供输入阈值。此器件采用 CMOS 技术并具有开漏输出。开漏器件的输出可以直接连接在一起，以形成线或 (wired-OR) 配置。该器件具有高电流驱动能力，可在轻负载时产生快速边缘，因此应考虑布线和负载条件以防止振铃。

8.2.2 详细设计过程

1. 建议的输入条件
 - 上升时间和下降时间规格。请参阅 [建议运行条件](#) 表中的 $\Delta t / \Delta V$ 。
 - 指定的高电平和低电平。请参阅 [建议运行条件](#) 表中的 V_{IH} 和 V_{IL} 。
 - 输入可耐受过压，允许其在任何有效 V_{CC} 下升至 [建议运行条件](#) 表中的 V_I 最大值。
2. 建议的输出条件
 - 负载电流不应超过 I_O 最大值。这些限值位于 [绝对最大额定值](#) 表中。
 - 只要遵守 [绝对最大额定值](#) 表中的最大输出电压，输出端即可拉高至 V_{CC} 以上，用于升压转换应用。

8.2.3 应用曲线

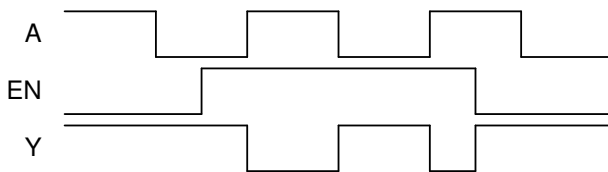


图 8-2. 应用时序图

8.3 电源相关建议

电源可以是 [建议运行条件](#) 表中最小和最大电源电压额定值之间的任何电压。

V_{CC} 引脚必须具有一个良好的旁路电容器，以防止功率干扰。可以并联多个旁路电容器以抑制不同的噪声频率。0.1 μ F 和 1 μ F 电容器通常并联使用。为了获得更佳效果，旁路电容器必须尽可能靠近电源引脚安装。

8.4 布局

8.4.1 布局指南

当使用多位逻辑器件时，输入决不能悬空。在许多情况下，数字逻辑器件的功能或部分功能未被使用。例如，在仅使用三输入与门的两个输入，或仅使用 4 个缓冲门中的 3 个时。此类输入引脚不得悬空，因为外部连接处的未定义电压会导致未定义的运行状态。

图 8-3 指定了在所有情况下都必须遵守的规则。数字逻辑器件的所有未使用输入必须连接至高或低偏置以防悬空。必须应用于任何特定未使用输入的逻辑电平取决于器件的功能。通常，它们会连接到 **GND** 或 **V_{CC}**，具体取决于哪种更合理或更方便。

由于边沿速率较快，即使是低数据速率数字信号也可能包含高频信号分量。当印刷电路板 (PCB) 布线以 90° 角拐角时，会发生反射。反射的主要原因是布线宽度发生了变化。在拐角的顶点，布线宽度增加到原来宽度的 1.414 倍。这种增加会影响传输线特性，尤其是导致反射的布线的分布式电容和自感特性。并非所有 PCB 布线都是直线，因此某些布线必须拐角。**图 8-4** 展示了渐入佳境的圆角技术。只有最后一个示例 (理想) 保持恒定的布线宽度并能够更大限度地减少反射。

8.4.2 布局示例

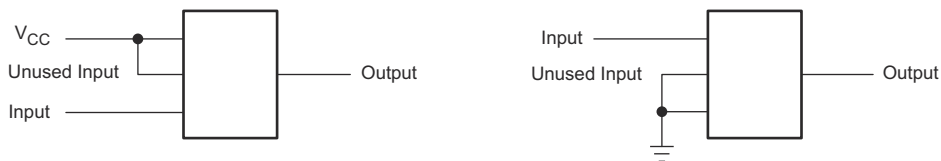


图 8-3. 正确的多栅极输入端接图

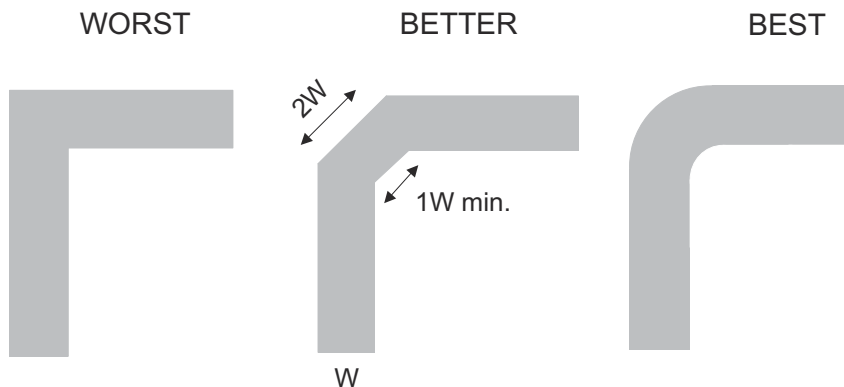


图 8-4. 布线示例

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [使用 TI X2SON 封装进行设计和制造 应用手册](#)
- 德州仪器 (TI), [如何选择小逻辑器件 应用手册](#)
- 德州仪器 (TI), [CMOS 输入缓慢或悬空的影响 应用手册](#)
- 德州仪器 (TI), [理解与解读标准逻辑数据表 应用手册](#)
- 德州仪器 (TI), [逻辑简介 应用手册](#)
- 德州仪器 (TI), [信号开关数据手册 用户指南](#)
- 德州仪器 (TI), [LVC 和 LV 低压 CMOS 逻辑数据手册 用户指南](#)
- 德州仪器 (TI), [低压逻辑 \(LVC\) 设计指南 用户指南](#)

9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

NanoStar™, NanoFree™, and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from FEBRUARY 1, 2020 to AUGUST 12, 2026 (from Revision G (February 2020) to Revision H (August 2026))	Page
• 更新了器件信息表以包含本体和封装尺寸.....	1
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 新增了热性能信息表.....	5
• 将 DBV 封装的结至环境热阻值从：247.2°C/W 更改为：357.1°C/W.....	5
• 将 DBV 封装的结至外壳（顶部）热阻值从：154.5°C/W 更改为：263.7°C/W.....	5
• 将 DBV 封装的结至电路板特征值从：86.8°C/W 更改为：264.4°C/W.....	5
• 将 DBV 封装的结至顶部特征值从：58°C/W 更改为：195.6°C/W.....	5
• 将 DBV 封装的结至电路板特征值从：86.4°C/W 更改为：262.2°C/W.....	5
• 将 DCK 封装的结至环境热阻值从：276.1°C/W 更改为：371°C/W.....	5
• 将 DCK 封装的结至外壳（顶部）热阻值从：178.9°C/W 更改为：297.5°C/W.....	5
• 将 DCK 封装的结至电路板特征值从：70.9°C/W 更改为：258.6°C/W.....	5
• 将 DCK 封装的结至顶部特征值从：47°C/W 更改为：195.6°C/W.....	5
• 将 DCK 封装的结至电路板特征值从：69.3°C/W 更改为：256.2°C/W.....	5

Changes from Revision F (October 2017) to Revision G (February 2020)	Page
• 将“电气特性”表的“测试条件”字段中的 T _A 高端温度从 +1255°C 更改为 +125°C。.....	6

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74LVC1G38DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	(C385, C38F, C38J, C38R) (C38H, C38P, C38S)
SN74LVC1G38DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(C385, C38F, C38J, C38R) (C38H, C38P, C38S)
SN74LVC1G38DBVR.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(C385, C38F, C38J, C38R) (C38H, C38P, C38S)
SN74LVC1G38DBVRE4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	C385 C38S
SN74LVC1G38DBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	C385 C38S
SN74LVC1G38DBVRG4.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	C385 C38S
SN74LVC1G38DBVT	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	(C385, C38J, C38R) (C38H, C38S)
SN74LVC1G38DBVT.B	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(C385, C38J, C38R) (C38H, C38S)
SN74LVC1G38DBVTG4	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	C385 C38S
SN74LVC1G38DBVTG4.B	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	C385 C38S
SN74LVC1G38DCKR	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	(D75, D7F, D7J, D7R) (D7H, D7P, D7S)
SN74LVC1G38DCKR.A	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(D75, D7F, D7J, D7R) (D7H, D7P, D7S)

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74LVC1G38DCKR.B	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(D75, D7F, D7J, D7R) (D7H, D7P, D7S)
SN74LVC1G38DCKRG4	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	D75 D7S
SN74LVC1G38DCKRG4.A	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	D75 D7S
SN74LVC1G38DCKRG4.B	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	D75 D7S
SN74LVC1G38DCKT	Active	Production	SC70 (DCK) 5	250 SMALL T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	(D75, D7J, D7R) (D7H, D7S)
SN74LVC1G38DCKT.B	Active	Production	SC70 (DCK) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	(D75, D7J, D7R) (D7H, D7S)
SN74LVC1G38DPWR	Active	Production	X2SON (DPW) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	BP
SN74LVC1G38DPWR.B	Active	Production	X2SON (DPW) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	BP
SN74LVC1G38DRYR	Active	Production	SON (DRY) 6	5000 LARGE T&R	Yes	NIPDAU NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	D7
SN74LVC1G38DRYR.B	Active	Production	SON (DRY) 6	5000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	D7
SN74LVC1G38DSFR	Active	Production	SON (DSF) 6	5000 LARGE T&R	Yes	NIPDAU NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	D7
SN74LVC1G38DSFR.B	Active	Production	SON (DSF) 6	5000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	D7
SN74LVC1G38DSFRG4	Active	Production	SON (DSF) 6	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	D7
SN74LVC1G38DSFRG4.B	Active	Production	SON (DSF) 6	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	D7

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	178.0	9.2	3.3	3.23	1.55	4.0	8.0	Q3
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
SN74LVC1G38DBVRG4	SOT-23	DBV	5	3000	178.0	9.2	3.3	3.23	1.55	4.0	8.0	Q3
SN74LVC1G38DBVT	SOT-23	DBV	5	250	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
SN74LVC1G38DBVT	SOT-23	DBV	5	250	178.0	9.2	3.3	3.23	1.55	4.0	8.0	Q3
SN74LVC1G38DBVT	SOT-23	DBV	5	250	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
SN74LVC1G38DBVT	SOT-23	DBV	5	250	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
SN74LVC1G38DBVTG4	SOT-23	DBV	5	250	178.0	9.2	3.3	3.23	1.55	4.0	8.0	Q3
SN74LVC1G38DCKR	SC70	DCK	5	3000	178.0	9.2	2.4	2.4	1.22	4.0	8.0	Q3
SN74LVC1G38DCKR	SC70	DCK	5	3000	180.0	8.4	2.3	2.55	1.2	4.0	8.0	Q3
SN74LVC1G38DCKR	SC70	DCK	5	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
SN74LVC1G38DCKR	SC70	DCK	5	3000	180.0	8.4	2.47	2.3	1.25	4.0	8.0	Q3
SN74LVC1G38DCKR	SC70	DCK	5	3000	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74LVC1G38DCKRG4	SC70	DCK	5	3000	178.0	9.2	2.4	2.4	1.22	4.0	8.0	Q3
SN74LVC1G38DCKT	SC70	DCK	5	250	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
SN74LVC1G38DCKT	SC70	DCK	5	250	180.0	8.4	2.47	2.3	1.25	4.0	8.0	Q3
SN74LVC1G38DCKT	SC70	DCK	5	250	178.0	9.2	2.4	2.4	1.22	4.0	8.0	Q3
SN74LVC1G38DPWR	X2SON	DPW	5	3000	178.0	8.4	0.91	0.91	0.5	2.0	8.0	Q3
SN74LVC1G38DRYR	SON	DRY	6	5000	180.0	9.5	1.15	1.6	0.75	4.0	8.0	Q1
SN74LVC1G38DRYR	SON	DRY	6	5000	180.0	8.4	1.25	1.6	0.7	4.0	8.0	Q1
SN74LVC1G38DSFR	SON	DSF	6	5000	180.0	9.5	1.16	1.16	0.5	4.0	8.0	Q2
SN74LVC1G38DSFR	SON	DSF	6	5000	180.0	8.4	1.16	1.16	0.63	4.0	8.0	Q2
SN74LVC1G38DSFRG4	SON	DSF	6	5000	180.0	9.5	1.16	1.16	0.5	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	208.0	191.0	35.0
SN74LVC1G38DBVR	SOT-23	DBV	5	3000	202.0	201.0	28.0
SN74LVC1G38DBVRG4	SOT-23	DBV	5	3000	180.0	180.0	18.0
SN74LVC1G38DBVT	SOT-23	DBV	5	250	180.0	180.0	18.0
SN74LVC1G38DBVT	SOT-23	DBV	5	250	180.0	180.0	18.0
SN74LVC1G38DBVT	SOT-23	DBV	5	250	202.0	201.0	28.0
SN74LVC1G38DBVT	SOT-23	DBV	5	250	210.0	185.0	35.0
SN74LVC1G38DBVTG4	SOT-23	DBV	5	250	180.0	180.0	18.0
SN74LVC1G38DCKR	SC70	DCK	5	3000	180.0	180.0	18.0
SN74LVC1G38DCKR	SC70	DCK	5	3000	210.0	185.0	35.0
SN74LVC1G38DCKR	SC70	DCK	5	3000	180.0	180.0	18.0
SN74LVC1G38DCKR	SC70	DCK	5	3000	202.0	201.0	28.0
SN74LVC1G38DCKR	SC70	DCK	5	3000	208.0	191.0	35.0
SN74LVC1G38DCKRG4	SC70	DCK	5	3000	180.0	180.0	18.0
SN74LVC1G38DCKT	SC70	DCK	5	250	180.0	180.0	18.0

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74LVC1G38DCKT	SC70	DCK	5	250	202.0	201.0	28.0
SN74LVC1G38DCKT	SC70	DCK	5	250	180.0	180.0	18.0
SN74LVC1G38DPWR	X2SON	DPW	5	3000	205.0	200.0	33.0
SN74LVC1G38DRYR	SON	DRY	6	5000	184.0	184.0	19.0
SN74LVC1G38DRYR	SON	DRY	6	5000	202.0	201.0	28.0
SN74LVC1G38DSFR	SON	DSF	6	5000	184.0	184.0	19.0
SN74LVC1G38DSFR	SON	DSF	6	5000	202.0	201.0	28.0
SN74LVC1G38DSFRG4	SON	DSF	6	5000	184.0	184.0	19.0

EXAMPLE BOARD LAYOUT

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

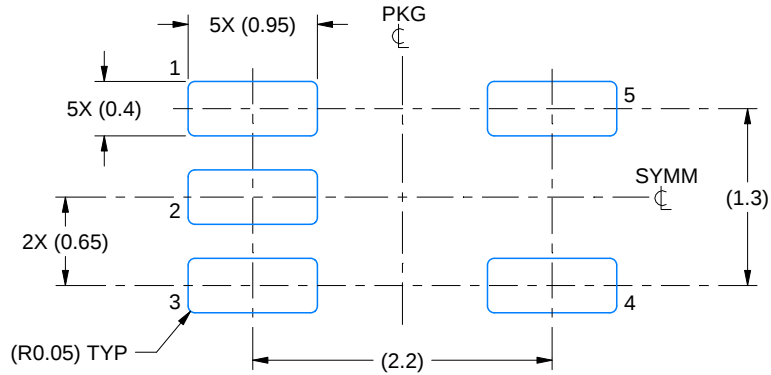
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

EXAMPLE BOARD LAYOUT

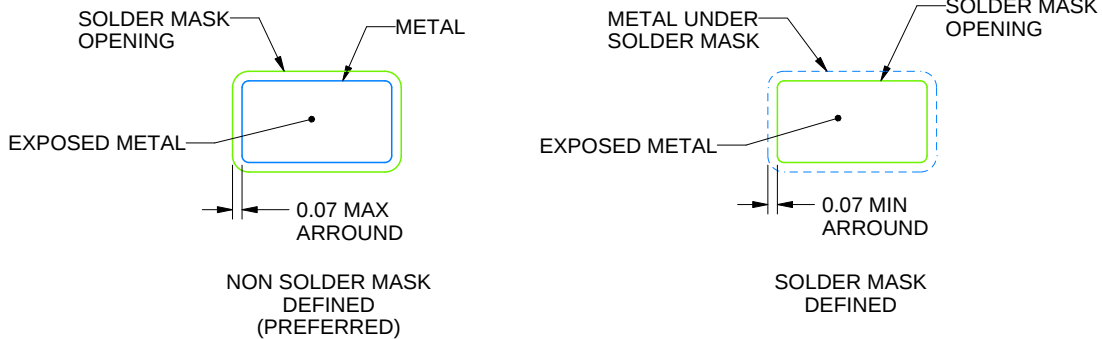
DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4214834/G 11/2024

NOTES: (continued)

7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214834/G 11/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

DRY 6

USON - 0.6 mm max height

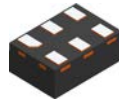
PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4207181/G

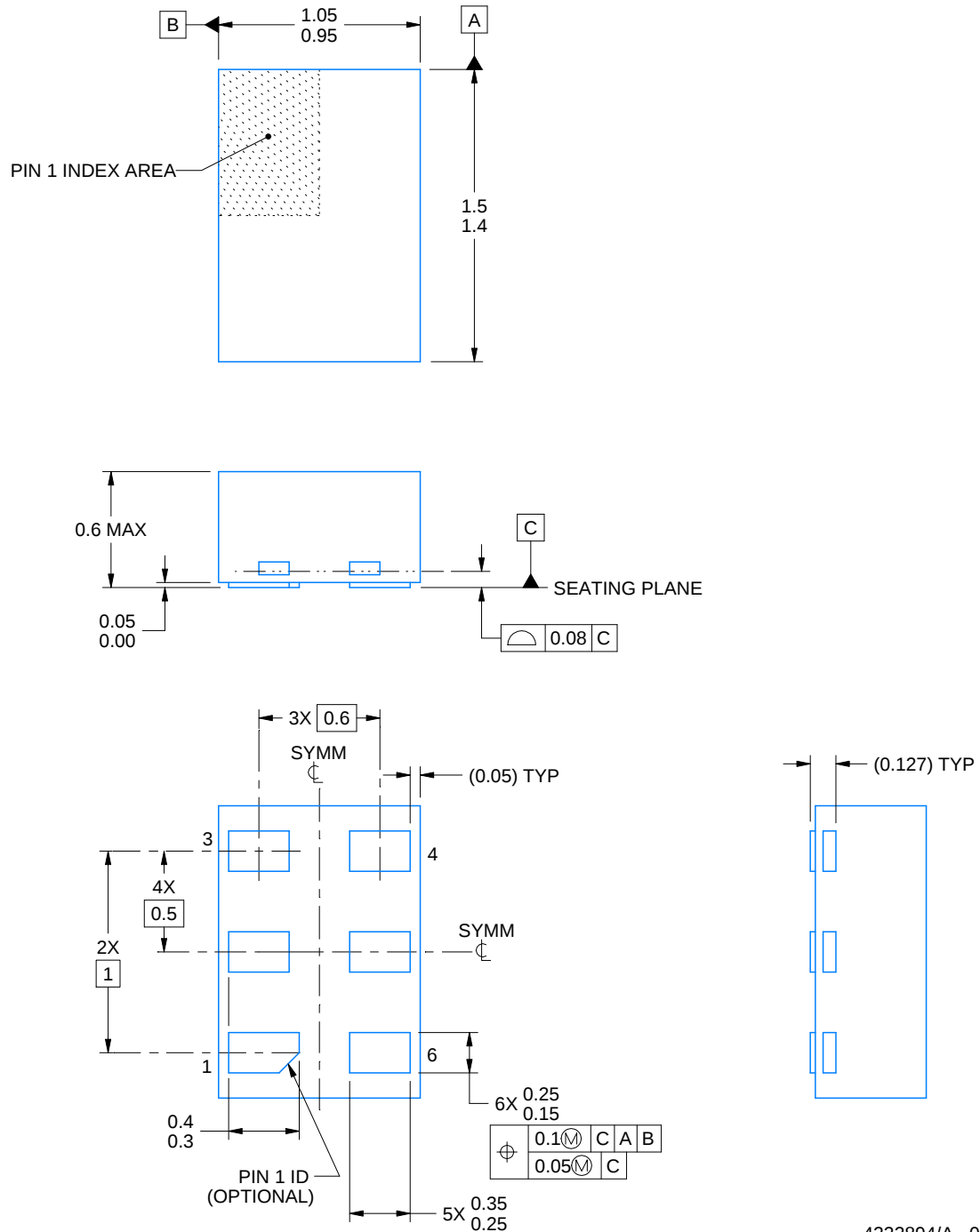
DRY0006A



PACKAGE OUTLINE

USON - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4222894/A 01/2018

NOTES:

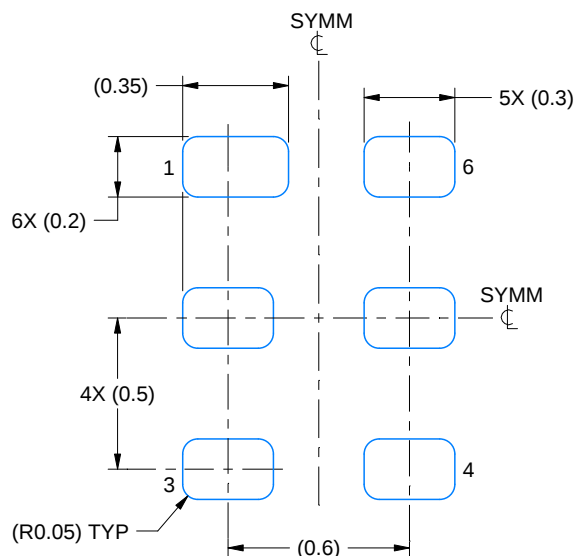
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

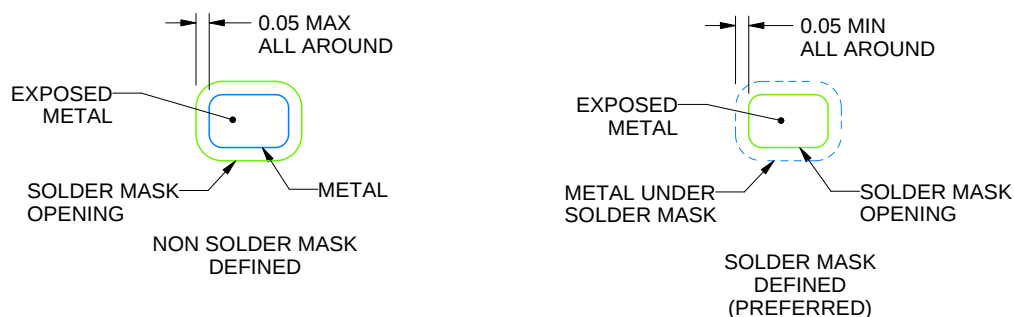
DRY0006A

USON - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
1:1 RATIO WITH PKG SOLDER PADS
EXPOSED METAL SHOWN
SCALE:40X



SOLDER MASK DETAILS

4222894/A 01/2018

NOTES: (continued)

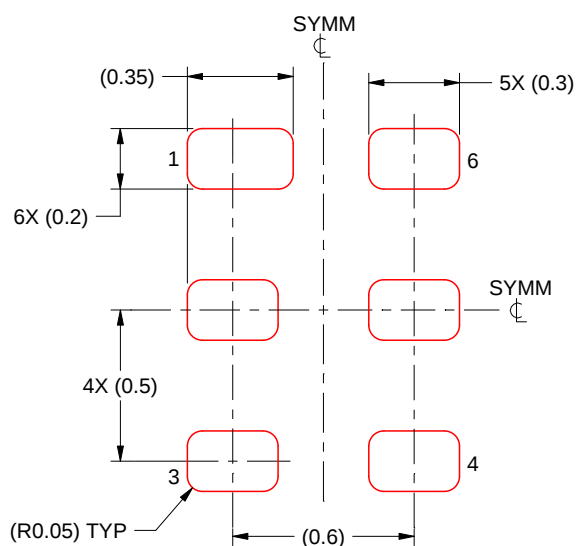
3. For more information, see QFN/SON PCB application report in literature No. SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

DRY0006A

USON - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 - 0.1 mm THICK STENCIL
SCALE:40X

4222894/A 01/2018

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

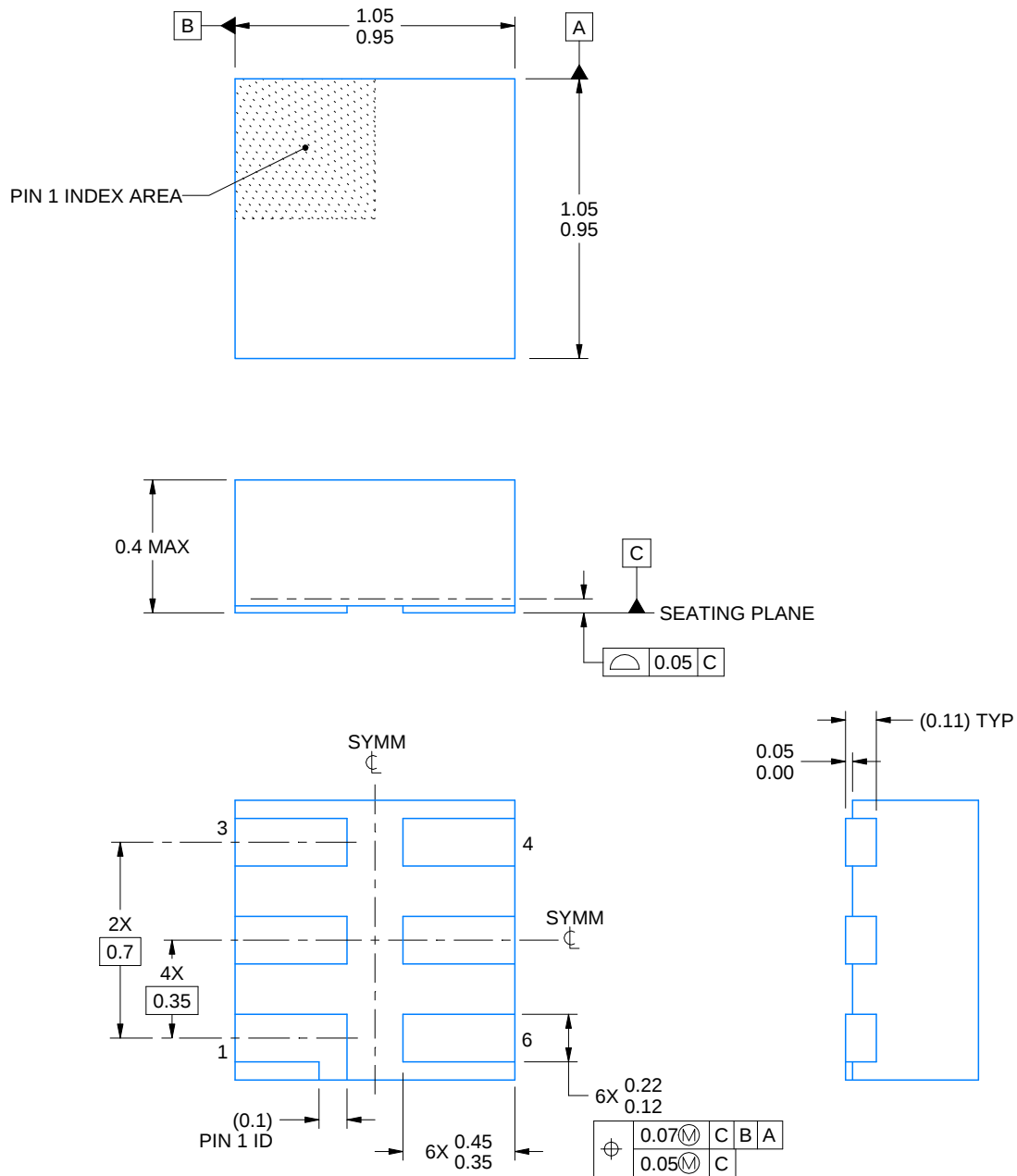


DSF0006A

PACKAGE OUTLINE

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4220597/B 06/2022

NOTES:

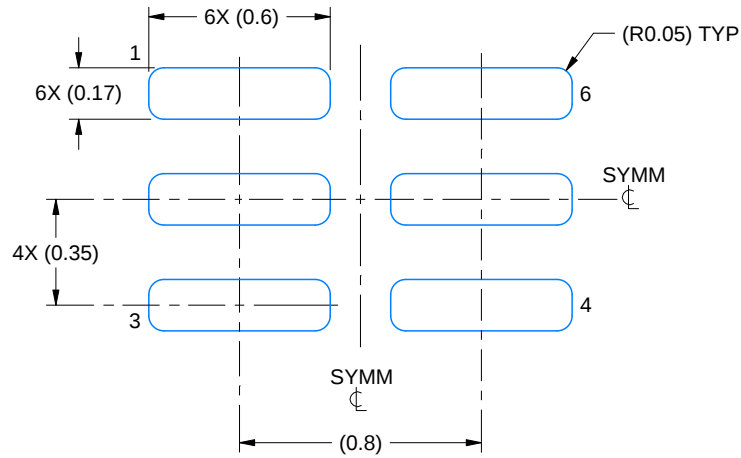
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MO-287, variation X2AAF.

EXAMPLE BOARD LAYOUT

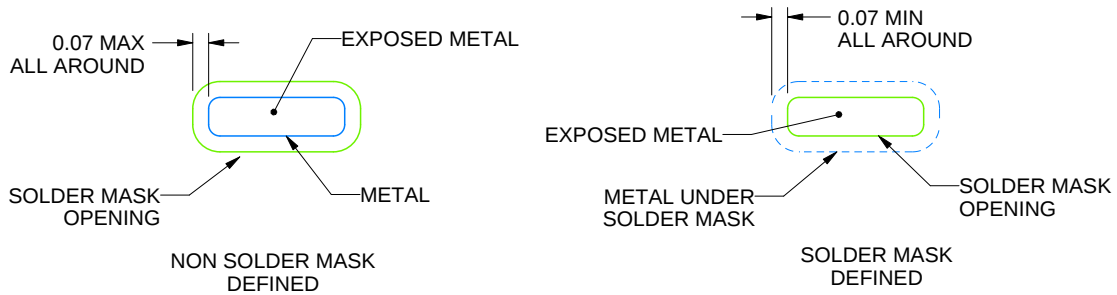
DSF0006A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:40X



SOLDER MASK DETAILS

4220597/B 06/2022

NOTES: (continued)

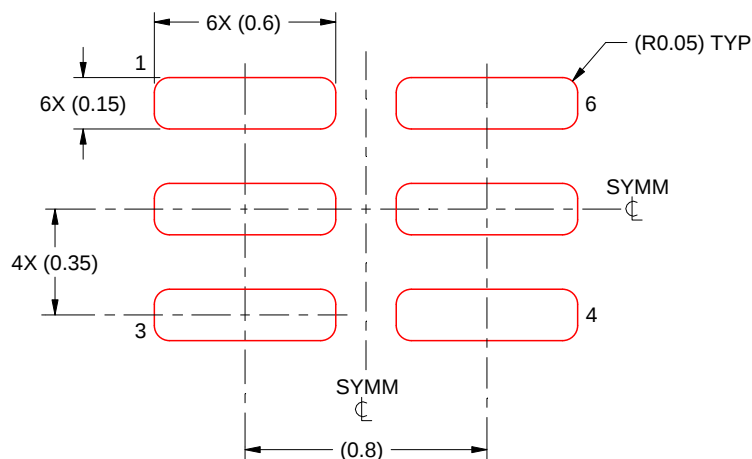
4. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

DSF0006A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.09 mm THICK STENCIL

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:40X

4220597/B 06/2022

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

DPW 5

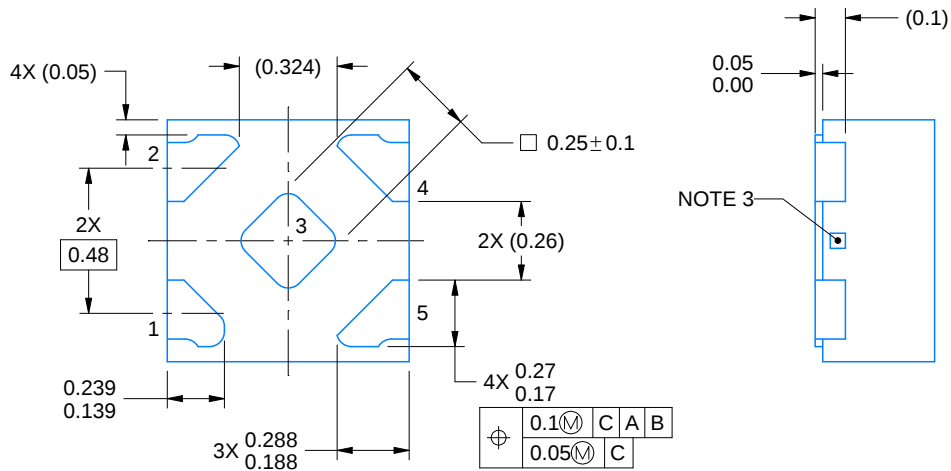
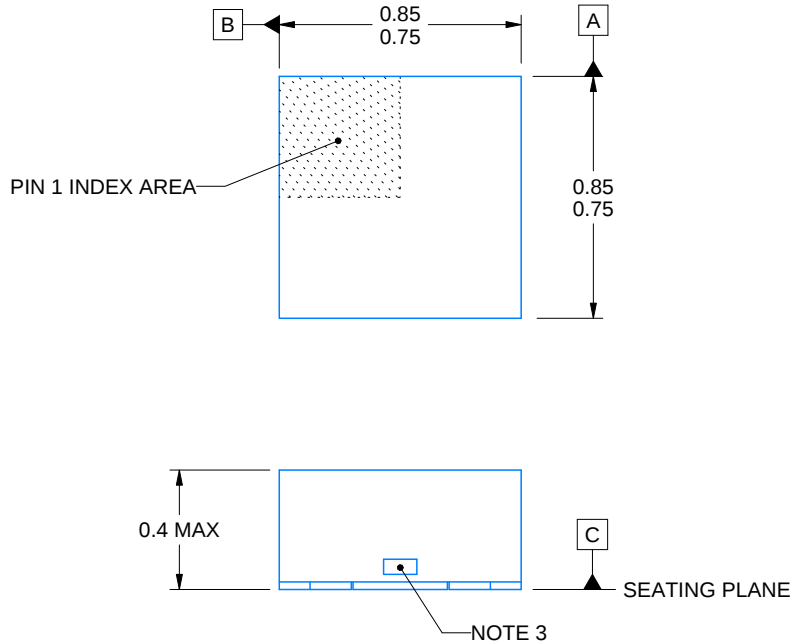
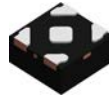
X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4211218-3/D



4223102/D 03/2022

NOTES:

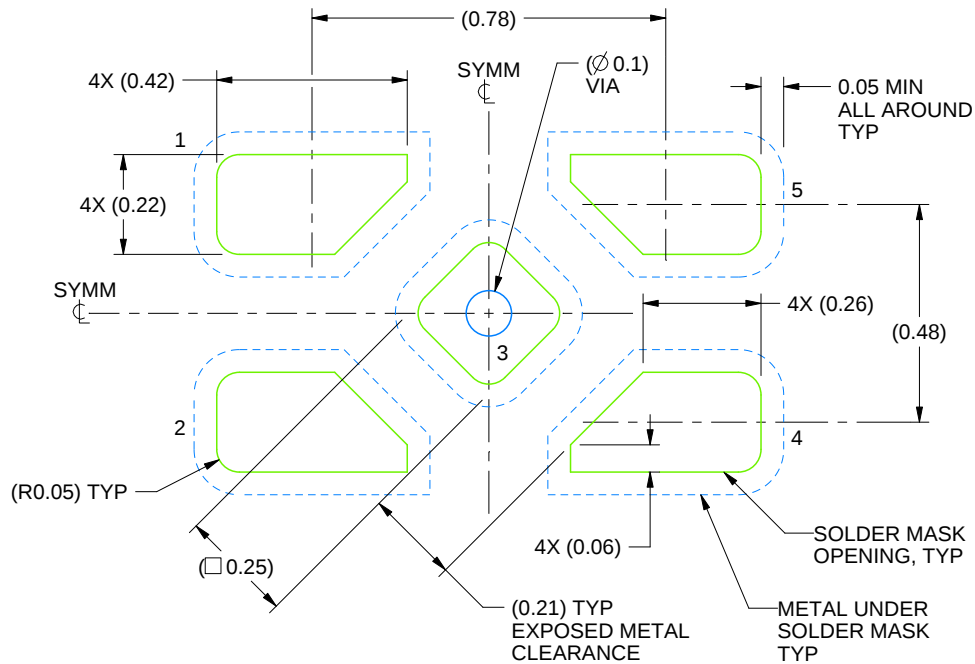
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The size and shape of this feature may vary.

EXAMPLE BOARD LAYOUT

DPW0005A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SOLDER MASK DEFINED
SCALE:60X

4223102/D 03/2022

NOTES: (continued)

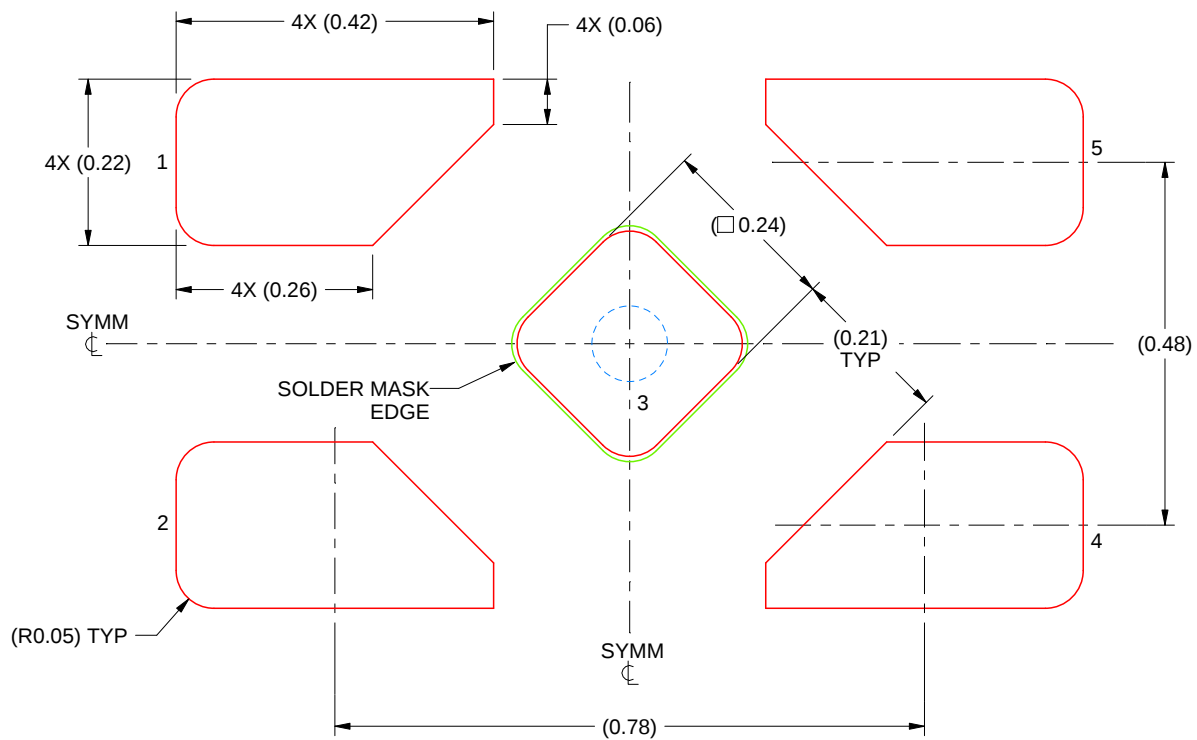
4. This package is designed to be soldered to a thermal pad on the board. For more information, refer to QFN/SON PCB application note in literature No. SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

DPW0005A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 3
92% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:100X

4223102/D 03/2022

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月