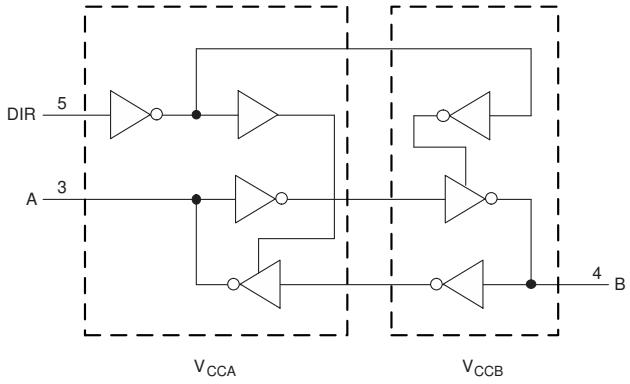
SN74AXC1T45-Q1 具有可配置电压转换和三态输出、符合汽车标准的 Single-Bit 双电源总线收发器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
- 完全可配置的双轨设计可允许各个端口在 0.65V 至 3.6V 的电源电压范围内运行
- 工作温度：–40°C 至 +125°C
- 无干扰电源定序
- 最大静态电流 (I_{CCA} + I_{CCB}) 为 10μA（最高 85°C）和 16μA（最高 125°C）
- 从 1.8V 转换到 3.3V 时，支持高达 500Mbps 的速率
- V_{CC} 隔离特性
  - 如果任何一个 V_{CC} 输入低于 100mV，则所有 I/O 输出均禁用且变为高阻态
- I_{off} 支持局部关断模式运行
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- 静电放电 (ESD) 保护性能超过 JESD 22 规范要求：
  - 8000V 人体放电模型
  - 1000V 充电器件模型

2 应用

- ADAS 融合
- ADAS 前置摄像头
- HEV 电池管理系统
- 信息娱乐系统音响主机



功能方框图

3 说明

SN74AXC1T45-Q1 是一款采用两个独立可配置电源轨的符合 AEC-Q100 标准的单比特位同相总线收发器。该器件可在 V_{CCA} 和 V_{CCB} 电源电压低至 0.65V 的情况下正常运行。A 端口用于跟踪 V_{CCA}，该端口也可支持 0.65V 至 3.6V 范围内的任何电源电压。B 端口用于跟踪 V_{CCB}，该端口也可支持 0.65V 至 3.6V 范围内的任何电源电压。此外，SN74AXC1T45-Q1 还与单电源系统兼容。

DIR 引脚决定信号传播的方向。DIR 引脚配置为高电平时，信号转换由端口 A 流向端口 B。DIR 配置为低电平时，则由端口 B 流向端口 A。DIR 引脚以 V_{CCA} 为基准，这意味着它的逻辑高电平和逻辑低电平阈值跟踪 V_{CCA} 电压。

该器件完全符合使用 I_{off} 电流的部分断电应用的规范要求。当器件断电时，经设计的 I_{off} 保护电路不从输入、输出或偏置到特定电压的组合 I/O 获取多余电流，也不向其提供多余电流。

V_{CC} 隔离特性经过设计，可确保当 V_{CCA} 或 V_{CCB} 低于 100mV 时，I/O 端口均禁用其输出并进入高阻态。

无干扰电源时序使电源轨能以任何顺序打开或关断，从而提供强大的电源时序性能。

封装信息

器件型号	封装(1)	封装尺寸(2)
SN74AXC1T45-Q1	DCK (SC70, 6)	2mm × 2.1mm
	DRY（SON，6）	1.45mm × 1mm

(1) 有关更多信息，请参阅节 11
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....2
5 规格.....3
5.1 绝对最大额定值.....3
5.2 ESD 等级.....3
5.3 建议运行条件.....4
5.4 热性能信息.....4
5.5 电气特性.....5
5.6 工作特性：T_A = 25°C.....6
5.7 典型特性.....7
6 参数测量信息.....10
6.1 负载电路和电压波形.....10
7 详细说明.....12
7.1 概述.....12
7.2 功能框图.....12
7.3 特性说明.....12
7.4 器件功能模式.....13
8 应用和实施.....14
8.1 应用信息.....14
8.2 典型应用.....14
8.3 电源相关建议.....16
8.4 布局.....16
9 器件和文档支持.....18
9.1 文档支持.....18
9.2 接收文档更新通知.....18
9.3 支持资源.....18
9.4 商标.....18
9.5 静电放电警告.....18
9.6 术语表.....18
10 修订历史记录.....18
11 机械、封装和可订购信息.....19

4 引脚配置和功能

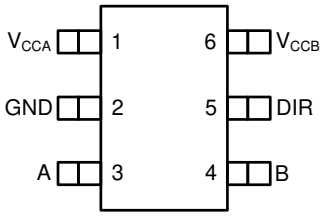


图 4-1. DCK 封装， 6 引脚 SC70 （顶视图）

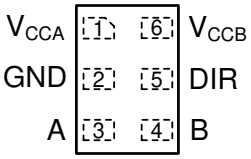


图 4-2. DRY 封装， 6 引脚 SON 透明（顶视图）

表 4-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
V_{CCA}	1	—	A 端口电源电压。0.65V ≤ V_{CCA} ≤ 3.6V
GND	2	—	接地
A	3	I/O	输入/输出 A。该引脚以 V_{CCA} 为基准。
B	4	I/O	输入/输出 B。该引脚以 V_{CCB} 为基准。
DIR	5	I	方向控制信号。相关功能请参阅*器件功能模式*
V_{CCB}	6	—	B 端口电源。0.65V ≤ V_{CCB} ≤ 3.6V。

(1) I = 输入，O = 输出

Copyright © 2024 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{CCA}	电源电压 A		-0.5	4.2	V
V_{CCB}	电源电压 B		-0.5	4.2	V
V_I	输入电压(2)	I/O 端口（A 端口）	-0.5	4.2	V
		I/O 端口（B 端口）	-0.5	4.2	
		控制输入	-0.5	4.2	
V_O	施加到任一处于高阻抗或断电状态输出的电压(2)	A 端口	-0.5	4.2	V
		B 端口	-0.5	4.2	
V_O	施加到任一处于高电平或低电平状态输出的电压(2) (3)	A 端口	-0.5	V_{CCA} + 0.2	V
		B 端口	-0.5	V_{CCB} + 0.2	
I_{IK}	输入钳位电流	V_I < 0	-50		mA
I_{OK}	输出钳位电流	V_O < 0	-50		mA
I_O	持续输出电流		-50	50	mA
	通过 V_{CC} 或 GND 的持续电流		-100	100	mA
T_J	结温			150	°C
T_{STG}	贮存温度		-65	150	°C

(1) 超出*绝对最大额定值*下列出的压力可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 如果遵守输入和输出电流额定值，则可能会超过输入电压和输出负电压额定值。
(3) 如果遵守输出电流额定值，则输出正电压额定值可能超过最大 4.2V。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准(1)	±8000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 标准	±1000	

(1) AEC Q100-002 指示 HBM 应力测试应当符合 ANSI/ESDA/JEDEC JS-001 规范。

Copyright © 2024 Texas Instruments Incorporated

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2) (3)

				最小值	最大值	单位
V_{CCA}	电源电压 A			0.65	3.6	V
V_{CCB}	电源电压 B			0.65	3.6	V
V_{IH}	高电平输入电压	数据输入	V_{CCI} = 0.65V 至 0.75V	V_{CCI} x 0.70		V
			V_{CCI} = 0.76V 至 1V	V_{CCI} x 0.70		
			V_{CCI} = 1.1V 至 1.95V	V_{CCI} x 0.65		
			V_{CCI} = 2.3V 至 2.7V	1.6		
			V_{CCI} = 3V 至 3.6V	2		
		控制输入 (DIR) 以 V_{CCA} 为基准	V_{CCA} = 0.65V 至 0.75V	V_{CCA} x 0.70		
			V_{CCA} = 0.76V 至 1V	V_{CCA} x 0.70		
			V_{CCA} = 1.1V 至 1.95V	V_{CCA} x 0.65		
			V_{CCA} = 2.3V 至 2.7V	1.6		
			V_{CCA} = 3V 至 3.6V	2		
V_{IL}	低电平输入电压	数据输入	V_{CCI} = 0.65V 至 0.75V		V_{CCI} x 0.30	V
			V_{CCI} = 0.76V 至 1V		V_{CCI} x 0.30	
			V_{CCI} = 1.1V 至 1.95V		V_{CCI} x 0.35	
			V_{CCI} = 2.3V 至 2.7V		0.7	
			V_{CCI} = 3V 至 3.6V		0.8	
		控制输入 (DIR) 以 V_{CCA} 为基准	V_{CCA} = 0.65V 至 0.75V		V_{CCA} x 0.30	
			V_{CCA} = 0.76V 至 1V		V_{CCA} x 0.30	
			V_{CCA} = 1.1V 至 1.95V		V_{CCA} x 0.35	
			V_{CCA} = 2.3V 至 2.7V		0.7	
			V_{CCA} = 3V 至 3.6V		0.8	
V_I	输入电压 (3)			0	3.6	V
V_O	输出电压	有效状态		0	V_{CCO}	V
		三态		0	3.6	
$\Delta t/\Delta v$	输入转换率				100	ns/V
T_A	自然通风条件下的工作温度范围			-40	125	°C

(1) VCCI 是与输入端口相关的 VCC。
(2) VCCO 是与输出端口相关的 VCC。
(3) 器件所有的未使用输入必须保持在 VCC 或 GND，以确保器件正常运行。请参阅 TI 应用报告慢速或浮点 CMOS 输入的影响。

5.4 热性能信息

热指标(1)		SN74AXC1T45-Q1		单位
		DCK (SC70)	DRY (SON)	
		6 引脚	6 引脚	
$R_{\theta JA}$	结至环境热阻	235.3	305.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	160.5	202.2	°C/W
$R_{\theta JB}$	结至电路板热阻	76.9	181.1	°C/W
ψ_{JT}	结至顶部特征参数	59.7	41.9	°C/W
ψ_{JB}	结至电路板特征参数	77.1	180.0	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告，SPRA953。

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

参数		测试条件		V_{CCA}	V_{CCB}	自然通风工作温度范围 (T_A)						单位
						-40°C 至 85°C			-40°C 至 125°C			
						最小值	典型值 (3)	最大值	最小值	典型值	最大值	
V_{OH}	高电平输出电压	$V_I = V_{IH}$	I_{OH} = -100μA	0.7V 至 3.6V	0.7V 至 3.6V	V_{CCO} – 0.1			V_{CCO} – 0.1			V
			I_{OH} = -50μA	0.65V	0.65V	0.55			0.55			
			I_{OH} = -200μA	0.76V	0.76V	0.58			0.58			
			I_{OH} = -500μA	0.85V	0.85V	0.65			0.65			
			I_{OH} = -3mA	1.1V	1.1V	0.85			0.85			
			I_{OH} = -6mA	1.4V	1.4V	1.05			1.05			
			I_{OH} = -8mA	1.65V	1.65V	1.2			1.2			
			I_{OH} = -9mA	2.3V	2.3V	1.75			1.75			
			I_{OH} = -12mA	3V	3V	2.3			2.3			
V_{OL}	低电平输出电压	$V_I = V_{IL}$	I_{OL} = 100μA	0.7V 至 3.6V	0.7V 至 3.6V			0.1			0.1	V
			I_{OL} = 50μA	0.65V	0.65V			0.1			0.1	
			I_{OL} = 200μA	0.76V	0.76V			0.18			0.18	
			I_{OL} = 500μA	0.85V	0.85V			0.2			0.2	
			I_{OL} = 3mA	1.1V	1.1V			0.25			0.25	
			I_{OL} = 6mA	1.4V	1.4V			0.35			0.35	
			I_{OL} = 8mA	1.65V	1.65V			0.45			0.45	
			I_{OL} = 9mA	2.3V	2.3V			0.55			0.55	
			I_{OL} = 12mA	3V	3V			0.7			0.7	
I_I	输入漏电流	控制输入 (DIR)：$V_I = V_{CCA}$ 或 GND		0.65V 至 3.6V	0.65V 至 3.6V	-1		1	-1.5		1.5	μA
		A 或 B 端口：Vi = V_{CCI} 或 GND		0.65V 至 3.6V	0.65V 至 3.6V	-4		4	-8		8	
I_{off}	局部关断电流	A 或 B 端口：Vi 或 Vo = 0V 至 3.6V		0V	0V 至 3.6V	-5		5	-7.5		7.5	μA
				0V 至 3.6V	0V	-5		5	-7.5		7.5	
I_{CCA}	V_{CCA} 电源电流	$V_I = V_{CCI}$ 或 GND	I_O = 0	0.65V 至 3.6V	0.65V 至 3.6V			8			12	μA
				0V	3.6V	-2			-8			
				3.6V	0V			2			8	
I_{CCB}	V_{CCB} 电源电流	$V_I = V_{CCI}$ 或 GND	I_O = 0	0.65V 至 3.6V	0.65V 至 3.6V			8			12	μA
				0V	3.6V			2			8	
				3.6V	0V	-2			-8			
I_{CCA} + I_{CCB}	联合电源电流	$V_I = V_{CCI}$ 或 GND	I_O = 0	0.65V 至 3.6V	0.65V 至 3.6V			10			16	μA
C_I	控制输入电容	V_I = 3.3V 或 GND		3.3V	3.3V		4.4			4.4		pF
C_{IO}	数据 I/O 电容，A 端口	V_O = 1.65V 直流 +1MHz -16dBm 正弦波		3.3V	0V		5			5		pF
C_{IO}	数据 I/O 电容，B 端口	V_O = 1.65V 直流 +1MHz -16dBm 正弦波		0V	3.3V		5			5		pF

(1) VCCI 是与输入端口相关的 VCC。
(2) VCCO 是与输出端口相关的 VCC。
(3) 所有典型数据都是在 25°C 下获得的。

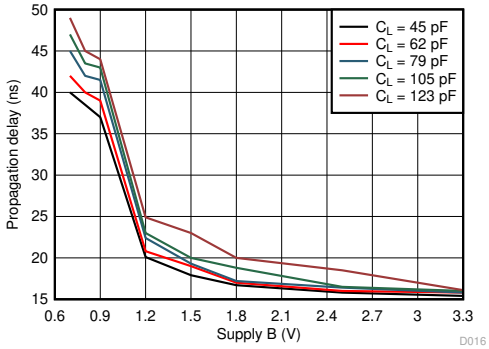
Copyright © 2024 Texas Instruments Incorporated

5.6 工作特性：T_A = 25°C

参数		测试条件	V_{CCA}	V_{CCB}	最小值	典型值	最大值	单位
C_{pdA}	每个收发器的功率耗散电容（A 到 B）	C_L = 0，R_L = 开路，f = 1MHz，t_r = t_f = 1ns	0.7V	0.7V		1.3		pF
			0.8V	0.8V		1.3		
			0.9V	0.9V		1.3		
			1.2V	1.2V		1.3		
			1.5V	1.5V		1.3		
			1.8V	1.8V		1.4		
			2.5V	2.5V		1.7		
			3.3V	3.3V		2.1		
	每个收发器的功率耗散电容（B 到 A）	C_L = 0，R_L = 开路，f = 1MHz，t_r = t_f = 1ns	0.7V	0.7V		9.2		pF
			0.8V	0.8V		9.4		
			0.9V	0.9V		9.4		
			1.2V	1.2V		9.8		
			1.5V	1.5V		10.1		
			1.8V	1.8V		11.0		
			2.5V	2.5V		14.4		
			3.3V	3.3V		18.6		
C_{pdB}	每个收发器的功率耗散电容（A 到 B）	C_L = 0，R_L = 开路，f = 1MHz，t_r = t_f = 1ns	0.7V	0.7V		9.2		pF
			0.8V	0.8V		9.3		
			0.9V	0.9V		9.4		
			1.2V	1.2V		9.7		
			1.5V	1.5V		10.1		
			1.8V	1.8V		11.0		
			2.5V	2.5V		14.4		
			3.3V	3.3V		18.3		
	每个收发器的功率耗散电容（B 到 A）	C_L = 0，R_L = 开路，f = 1MHz，t_r = t_f = 1ns	0.7V	0.7V		1.3		pF
			0.8V	0.8V		1.3		
			0.9V	0.9V		1.3		
			1.2V	1.2V		1.3		
			1.5V	1.5V		1.3		
			1.8V	1.8V		1.4		
			2.5V	2.5V		1.7		
			3.3V	3.3V		2.1		

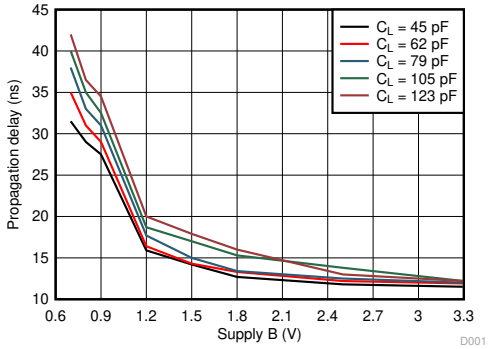
Copyright © 2024 Texas Instruments Incorporated

5.7 典型特性



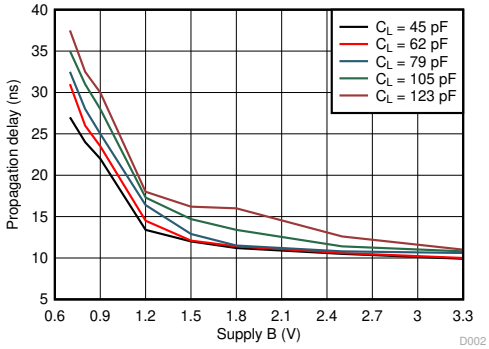
T_A = 25°C V_{CCA} = 0.7V

图 5-1. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系



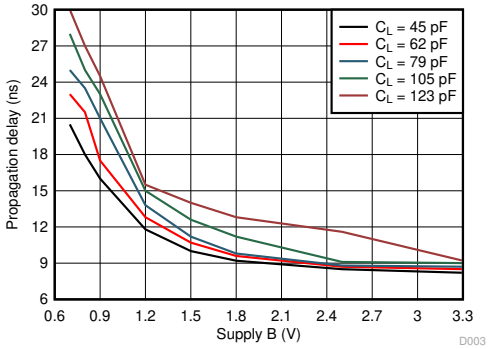
T_A = 25°C V_{CCA} = 0.8V

图 5-2. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系



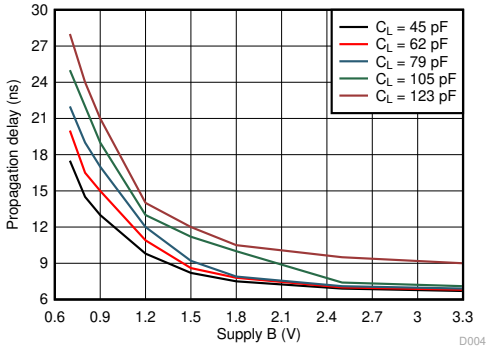
T_A = 25°C V_{CCA} = 0.9V

图 5-3. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系



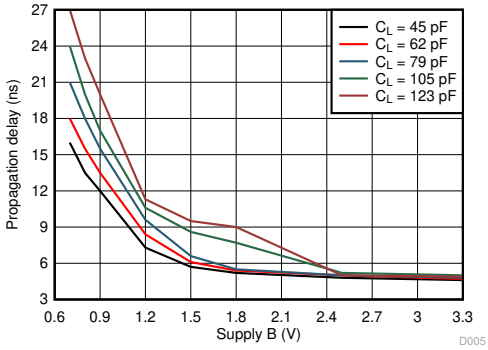
T_A = 25°C V_{CCA} = 1.2V

图 5-4. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系



T_A = 25°C V_{CCA} = 1.5V

图 5-5. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系

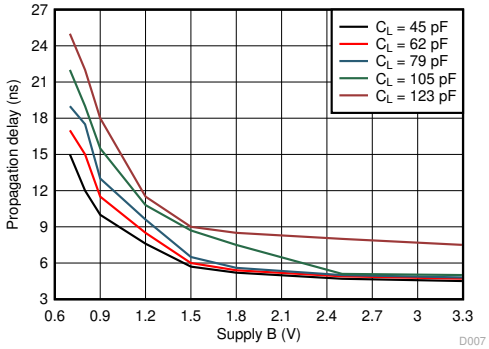


T_A = 25°C V_{CCA} = 1.8V

图 5-6. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系

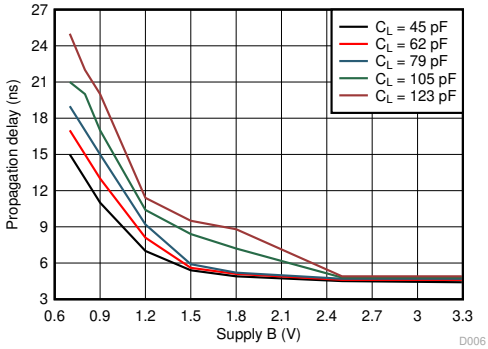
Copyright © 2024 Texas Instruments Incorporated

5.7 典型特性（续）



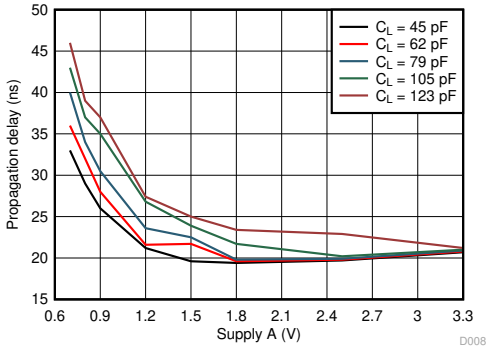
T_A = 25°C V_{CCA} = 3.3V

图 5-7. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系



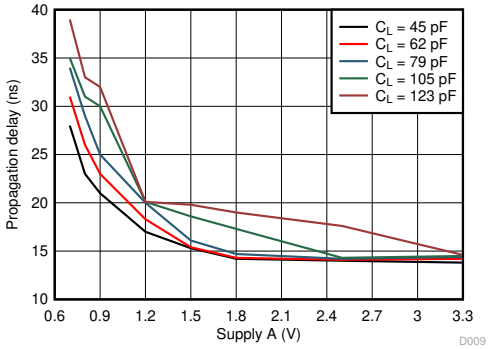
T_A = 25°C V_{CCA} = 2.5V

图 5-8. 从低电平转换到高电平的典型传播延迟（A 到 B）与负载电容间的关系



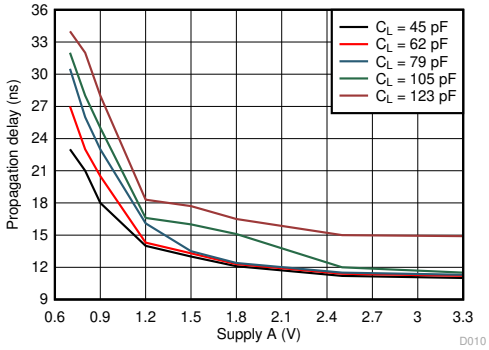
T_A = 25°C V_{CCA} = 0.7V

图 5-9. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系



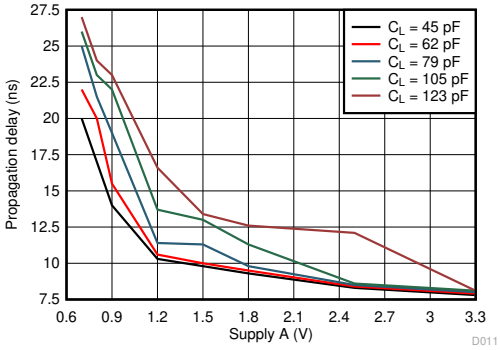
T_A = 25°C V_{CCA} = 0.8V

图 5-10. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系



T_A = 25°C V_{CCA} = 0.9V

图 5-11. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系

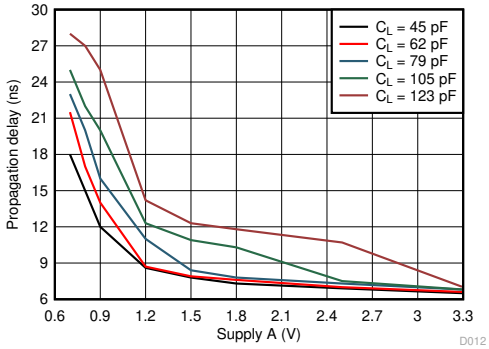


T_A = 25°C V_{CCA} = 1.2V

图 5-12. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系

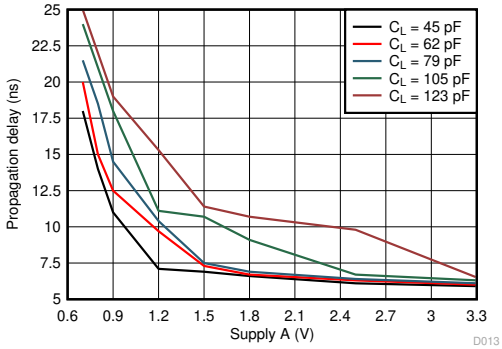
Copyright © 2024 Texas Instruments Incorporated

5.7 典型特性（续）



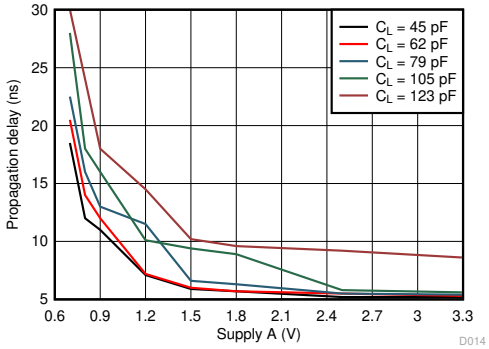
T_A = 25°C V_{CCA} = 1.5V

图 5-13. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系



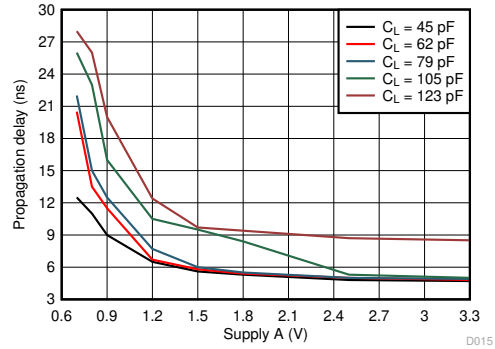
T_A = 25°C V_{CCA} = 1.8V

图 5-14. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系



T_A = 25°C V_{CCA} = 2.5V

图 5-15. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系



T_A = 25°C V_{CCA} = 3.3V

图 5-16. 从低电平转换到高电平的典型传播延迟（B 到 A）与负载电容间的关系

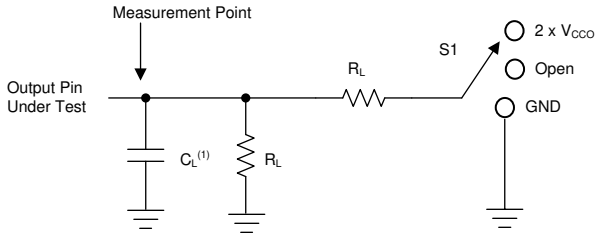
Copyright © 2024 Texas Instruments Incorporated

6 参数测量信息

6.1 负载电路和电压波形

除非另有说明，否则所有输入脉冲由具有以下特性的发生器提供：

- f = 1MHz
- Z_O = 50 Ω
- dv/dt ≤ 1ns/V

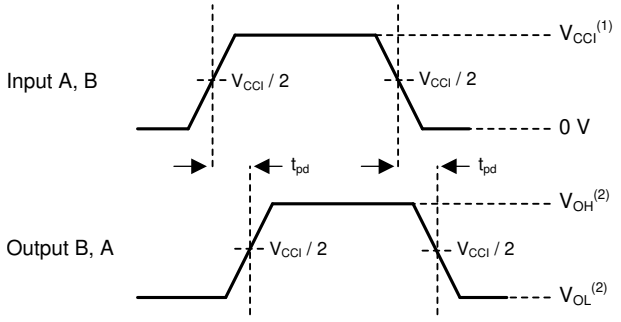


A. C_L 包括探头和夹具电容。

图 6-1. 负载电路

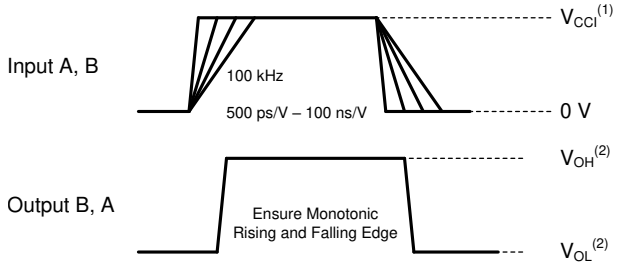
表 6-1. 负载电路条件

参数		V_{CCO}	R_L	C_L	S_1	V_{TP}
Δt/Δv	输入转换上升或下降速率	0.65V 至 3.6V	1MΩ	15pF	开路	不适用
t_{pd}	传播（延迟）时间	1.1V 至 3.6V	2kΩ	15pF	开路	不适用
		0.65V 至 0.95V	20kΩ	15pF	开路	不适用
t_{en}，t_{dis}	启用时间，禁用时间	3V 至 3.6V	2kΩ	15pF	2 x V_{CCO}	0.3V
		1.65V 至 2.7V	2kΩ	15pF	2 x V_{CCO}	0.15V
		1.1V 至 1.6V	2kΩ	15pF	2 x V_{CCO}	0.1V
		0.65V 至 0.95V	20kΩ	15pF	2 x V_{CCO}	0.1V
t_{en}，t_{dis}	启用时间，禁用时间	3V 至 3.6V	2kΩ	15pF	GND	0.3V
		1.65V 至 2.7V	2kΩ	15pF	GND	0.15V
		1.1V 至 1.6V	2kΩ	15pF	GND	0.1V
		0.65V 至 0.95V	20kΩ	15pF	GND	0.1V



1. V_{CCI} 是与输入端口相关的电源引脚。
2. V_{OH} 和 V_{OL} 是在指定 R_L、C_L 和 S_1 下出现的典型输出电压电平

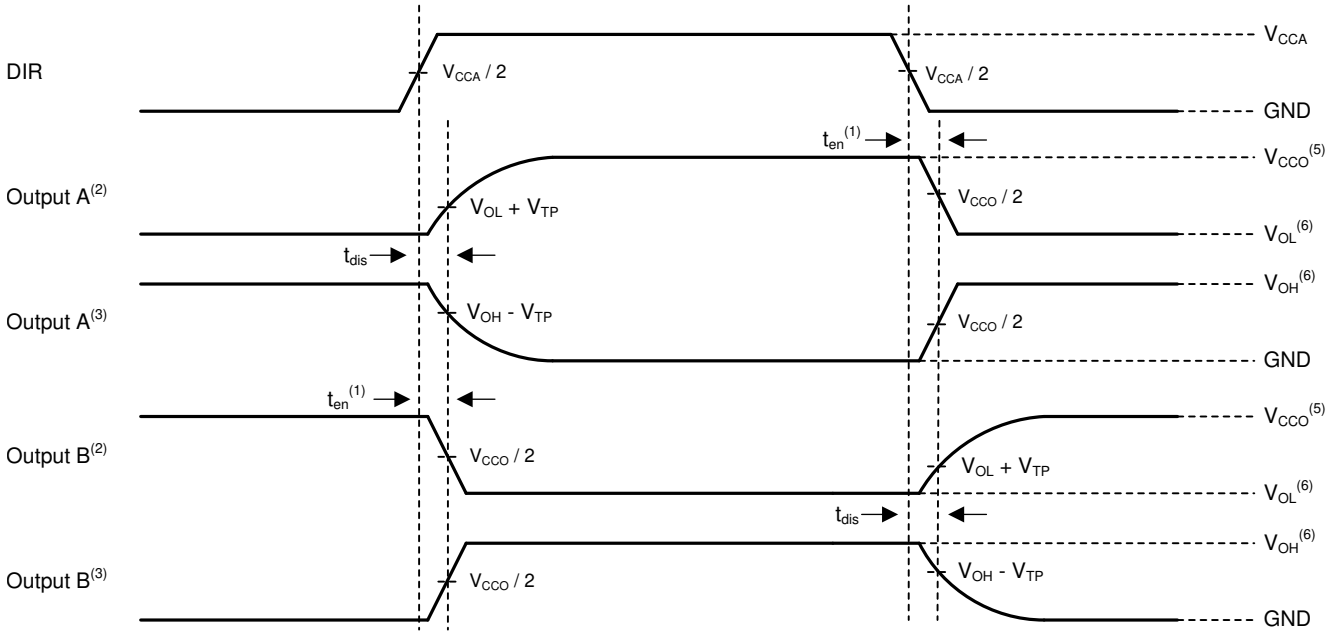
图 6-2. 传播延迟



1. V_{CCI} 是与输入端口相关的电源引脚。
2. V_{OH} 和 V_{OL} 是在指定 R_L、C_L 和 S_1 下出现的典型输出电压电平

图 6-3. 输入转换上升或下降速率

Copyright © 2024 Texas Instruments Incorporated



1. 仅用于说明。启用时间的计算方式如数据表中所述。
2. 输入被驱动至有效逻辑低电平条件下的输出波形。
3. 输入被驱动至有效逻辑高电平条件下的输出波形。
4. V_{CCI} 是与输入端口相关的电源引脚
5. V_{CCO} 是与输出端口相关的电源引脚。
6. V_{OH} 和 V_{OL} 是在指定 R_L、C_L 和 S_1 下出现的典型输出电压电平

图 6-4. 禁用时间和启用时间

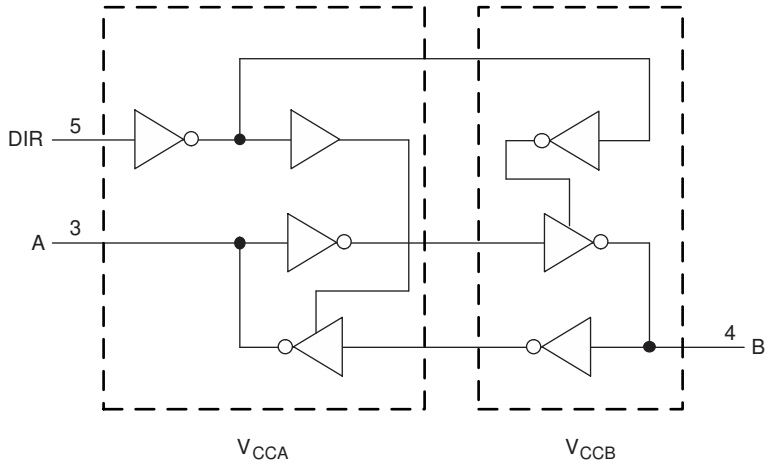
Copyright © 2024 Texas Instruments Incorporated

7 详细说明

7.1 概述

SN74AXC1T45-Q1 是一款通过 AEC-Q100 认证的一位双电源同相电压电平转换器。引脚 A 和方向控制引脚以 V_{CCA} 逻辑电平为基准，而引脚 B 以 V_{CCB} 逻辑电平为基准，如*功能框图*中所示。A 端口能够接受的 I/O 电压范围为 0.65V 至 3.6V，B 端口能够接受的 I/O 电压范围为 0.65V 至 3.6V。DIR 引脚上为逻辑高电平时可将数据从 A 传输到 B，而 DIR 引脚上为逻辑低电平时可将数据从 B 传输到 A。

7.2 功能框图



7.3 特性说明

7.3.1 标准 CMOS 输入

标准 CMOS 输入为高阻抗，通常建模为与输入电容并联的电阻器，如*电气特性*中所示。最坏情况下的电阻是根据*绝对最大额定值*中给出的最大输入电压和*电气特性*中给出的最大输入漏电流，使用欧姆定律 (R = V ÷ I) 计算得出的。

施加到输入端的信号需要具有快速的边沿速率（由*建议运行条件*中的 Δt/Δv 定义），以避免过多的电流消耗和振荡。如果需要缓慢或有噪声的输入信号，应使用带有施密特触发输入的器件在标准 CMOS 输入之前调节输入信号。

7.3.2 平衡型高驱动 CMOS 推挽式输出

平衡输出使器件能够灌入和拉取相似的电流。此器件的高驱动能力能够在轻负载时产生快速边沿，因此应考虑布线和负载条件以防止振铃。此外，该器件的输出能够驱动的电流比此器件能够承受的电流更大，而不会损坏器件。必须始终遵守*绝对最大额定值*中规定的电气和热限值。

7.3.3 局部断电 (I_{off})

当器件断电时，该器件的输入和输出会进入高阻抗状态，从而抑制电流回流到器件中。进出器件任何输入或输出引脚的最大漏电流由*电气特性*中的 I_{off} 指定。

7.3.4 V_{CC} 隔离

当任一电源 <100mV 时，该器件的输入和输出进入高阻抗状态。

7.3.5 过压耐受输入

此器件的输入信号只要保持在低于*建议运行条件*中指定的最大输入电压值，就可以驱动到高于电源电压的电压。

7.3.6 负钳位二极管

该器件的输入和输出具有负钳位二极管，如图 7-1 所示。

Copyright © 2024 Texas Instruments Incorporated

小心

电压超出绝对最大额定值 表中规定的值可能会损坏器件。如果遵守输入和输出钳制电流额定值，有可能超过输入负电压和输出电压额定值。

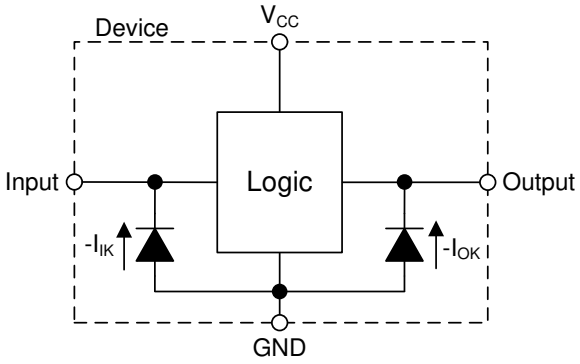


图 7-1. 每个输入和输出的钳位二极管的电气布置

7.3.7 完全可配置的双轨设计

可以在 0.65V 到 3.6V 的任何电压下为 V_{CCA} 和 V_{CCB} 供电，这使得器件适合在任何低电压节点（0.7V、0.8V、0.9V、1.2V、1.8V、2.5V 和 3.3V）之间进行转换。

7.3.8 带有集成静态下拉电阻的 I/O

为帮助避免 I/O 上出现浮点输入，该器件在所有数据 I/O 上都具有典型值为 288kΩ 的集成弱下拉电阻。此功能可使所有输入保持悬空状态，而无需担心输出不稳定或电流消耗增加。对于并非所有通道都已使用或需要固定为低电平的应用，这还有助于减少外部组件数量。如果需要一个外部上拉电阻，它不应大于 30kΩ，以避免与 288kΩ 内部下拉电阻发生争用。

7.3.9 支持高速转换

SN74AXC1T45-Q1 器件可支持高数据速率应用。当信号从 1.8V 转换到 3.3V 时，转换的信号数据速率可高达 500Mbps。

7.4 器件功能模式

表 7-1 列出了 DIR 输入的器件功能。

表 7-1. 功能表

输入(1) DIR	操作
L	B 数据到 A 总线
H	A 数据到 B 总线

(1) 数据 I/O 的输入电路始终处于激活状态。

Copyright © 2024 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

在电平转换应用中，SN74AXC1T45-Q1 器件可用于连接不同接口电压下运行的器件或系统。当器件将信号从 1.8V 转换为 3.3V 时，最大数据速率可高达 500Mbps。

8.1.1 启用时间

使用以下公式计算 SN74AXC1T45-Q1 的启用时间：

$$t_{PZH}\text{（DIR 至 A）} = t_{PLZ}\text{（DIR 至 B）} + t_{PLH}\text{（B 至 A）} \quad (1)$$

$$t_{PZL}\text{（DIR 至 A）} = t_{PHZ}\text{（DIR 至 B）} + t_{PHL}\text{（B 至 A）} \quad (2)$$

$$t_{PZH}\text{（DIR 至 B）} = t_{PLZ}\text{（DIR 至 A）} + t_{PLH}\text{（A 至 B）} \quad (3)$$

$$t_{PZL}\text{（DIR 至 B）} = t_{PHZ}\text{（DIR 至 A）} + t_{PHL}\text{（A 至 B）} \quad (4)$$

在双向应用中，这些启用时间提供了从切换 DIR 位直至获得预期输出的最大延迟时间。例如，如果 SN74AXC1T45-Q1 最初是从 A 传输到 B，则切换 DIR 位；必须先禁用器件的 B 端口，然后才能为其提供输入。在 B 端口被禁用后，施加到它的输入信号会在指定的传播延迟后出现在相应的 A 端口上。

8.2 典型应用

8.2.1 中断请求应用

图 8-1 显示了一个 SN74AXC1T45-Q1 用于系统控制器向 CPU 发出中断请求 (IRQ) 的应用示例。系统控制器确定 IRQ 线路的方向，以标记一个到 CPU 的中断或者允许 CPU 驱动线路上的数据。在该应用中，控制器在 3.3V 下运行，而 CPU 可在低至 0.65V 的电压下运行。

SN74AXC1T45-Q1 器件用于允许这些器件在适当的电压电平下进行通信。由于 SN74AXC1T45-Q1 没有输出使能 ($\overline{OE}$) 引脚时，系统设计人员应采取预防措施，以避免在改变方向时 CPU 和控制器之间发生总线争用。

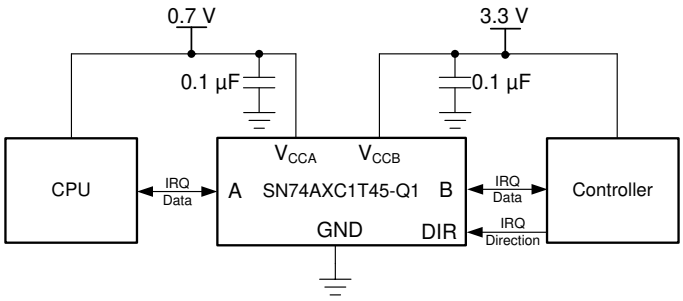


图 8-1. 中断请求应用

8.2.1.1 设计要求

对于这个设计示例，请使用 表 8-1 中列出的参数。

表 8-1. 设计参数

设计参数	示例值
输入电压范围	0.65V 至 3.6V

Copyright © 2024 Texas Instruments Incorporated

表 8-1. 设计参数（续）

设计参数	示例值
输出电压范围	0.65V 至 3.6V

8.2.1.2 详细设计过程

要开始设计过程，请确定以下内容：

- 输入电压范围
  - 使用正在驱动 SN74AXC1T45-Q1 器件的器件电源电压来确定输入电压范围。要获得一个有效的逻辑高电平，这个值必须超过输入端口的高电平输入电压 (V_{IH})。要获得一个有效的逻辑低电平，这个值必须小于输入端口的低电平输入电压 (V_{IL})。
- 输出电压范围
  - 使用 SN74AXC1T45-Q1 器件正在驱动的器件的电源电压来确定输出电压范围。

8.2.1.3 应用曲线

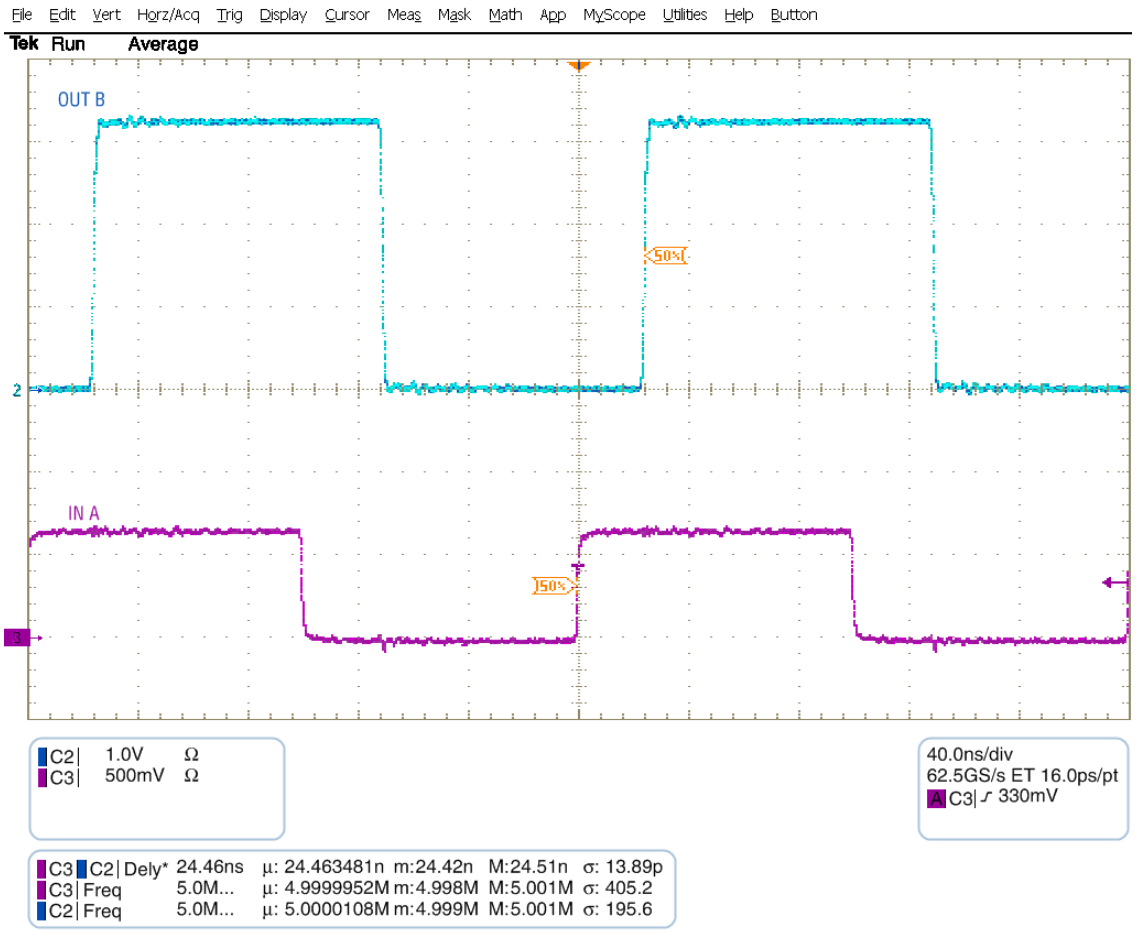


图 8-2. 2.5MHz（0.7V 至 3.3V）时的上行转换

8.2.2 通用异步接收器/发送器 (UART) 接口应用

图 8-3 显示了用于两位 UART 接口应用的 SN74AXC1T45-Q1。一个 SN74AXC1T45-Q1 器件用于对电压进行电平转换并将 TX 从处理器驱动至 GPS 模块，而另一个 SN74AXC1T45-Q1 器件用于驱动从 GPS 模块到处理器的 TX 数据线路。

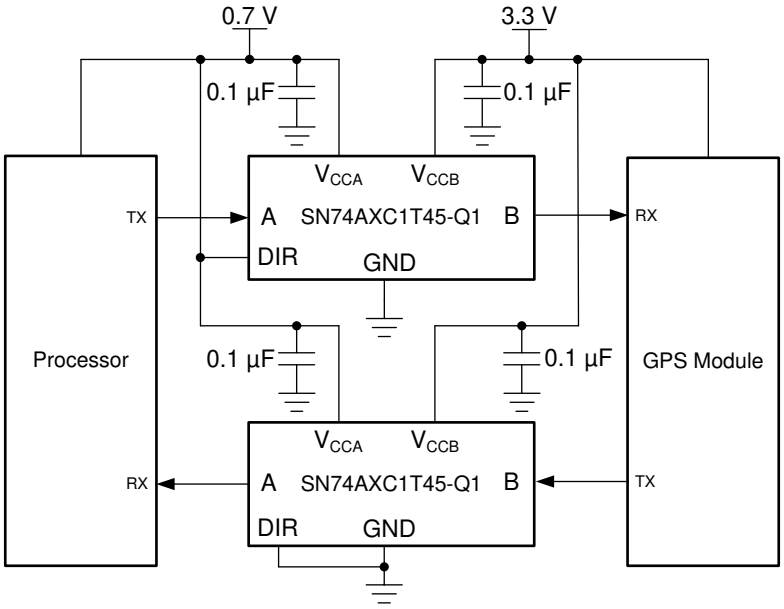


图 8-3. UART 接口应用

8.2.2.1 设计要求

请参阅 *节 8.2.1.1*。

8.2.2.2 详细设计过程

请参阅 *节 8.2.1.2*。

8.3 电源相关建议

始终首先对 GND 引脚应用接地基准。该器件专为无干扰电源时序而设计，没有任何电源时序要求，例如斜坡阶数或斜坡速率。

该器件在设计时考虑了各种电源时序方法，以帮助防止意外触发下游器件。有关 AXC 系列电平转换器上电干扰性能的更多信息，请参阅 *AXC 系列器件电源时序* 应用报告

8.4 布局

8.4.1 布局指南

为确保器件可靠性，建议按照以下常见印刷电路板布局布线指南进行操作：

- 在电源引脚上使用旁路电容器，并将其放置在尽可能靠近器件的位置。
- 使用较短的布线长度以避免过大的负载。

Copyright © 2024 Texas Instruments Incorporated

8.4.2 布局示例

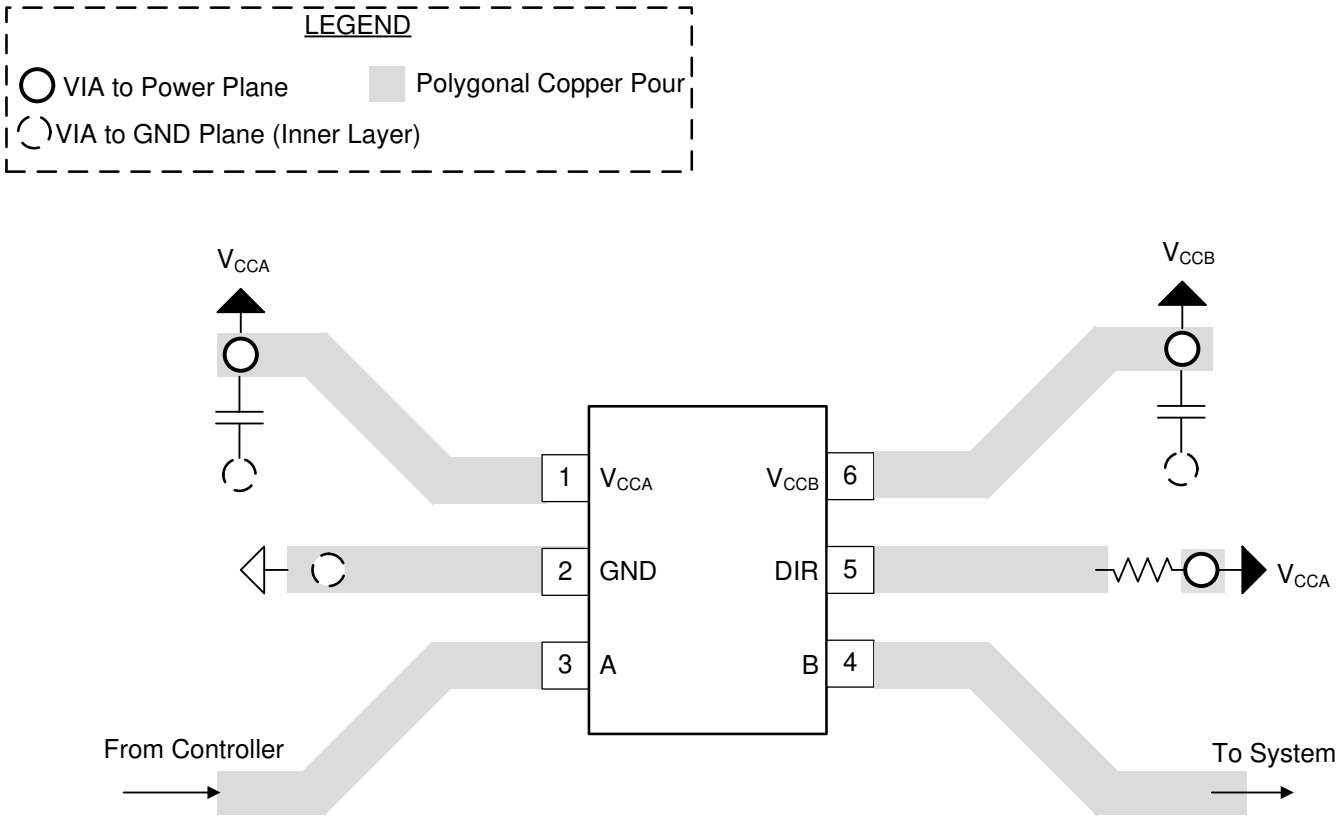


图 8-4. PCB 布局示例

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*使用通用 EVM 评估 SN74AXC1T45DRL* 应用报告
- 德州仪器 (TI)，*慢速或浮点 CMOS 输入的影响* 应用报告
- 德州仪器 (TI)，*AXC 系列器件电源时序* 应用报告

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (January 2020) to Revision D (January 2024)	Page
• 添加了 *带有集成静态下拉电阻的 I/O* 部分	13

Changes from Revision B (September 2019) to Revision C (January 2020)	Page
• 采用 DRY 封装的器件现在处于“正在供货”状态	2
• 更新了 I_{CCA}、I_{CCB} 和 I_{CCA} + I_{CCB} 以反映器件的更新性能。	5

Changes from Revision A (July 2019) to Revision B (September 2019)	Page
• 采用 DCK 封装的器件现在处于“正在供货”状态	2

Copyright © 2024 Texas Instruments Incorporated

Changes from Revision * (February 2019) to Revision A (July 2019) **Page**

- 向“器件信息表”中添加了 DRY 封装 1
- 向“引脚配置”中添加了 DRY 封装 2
- 向节 5.4 表中添加了 DRY 封装 4

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
SN74AXC1T45QDCKRQ1	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	1E1
SN74AXC1T45QDCKRQ1.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1E1
SN74AXC1T45QDRYRQ1	Active	Production	SON (DRY) | 6	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	G2
SN74AXC1T45QDRYRQ1.B	Active	Production	SON (DRY) | 6	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	G2

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AXC1T45-Q1 :

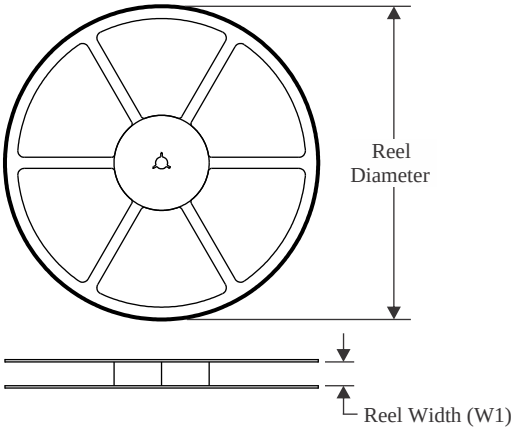
- Catalog : SN74AXC1T45

NOTE: Qualified Version Definitions:

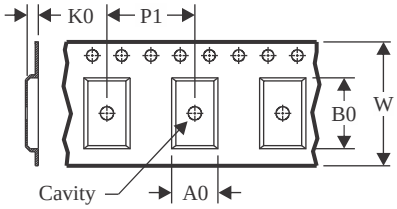
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

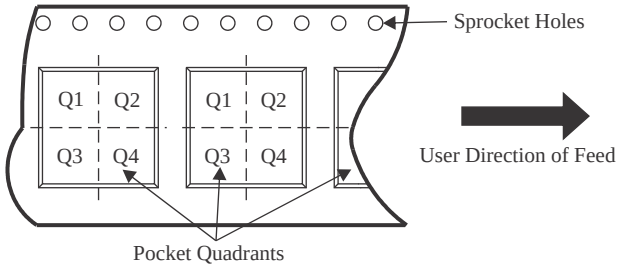


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

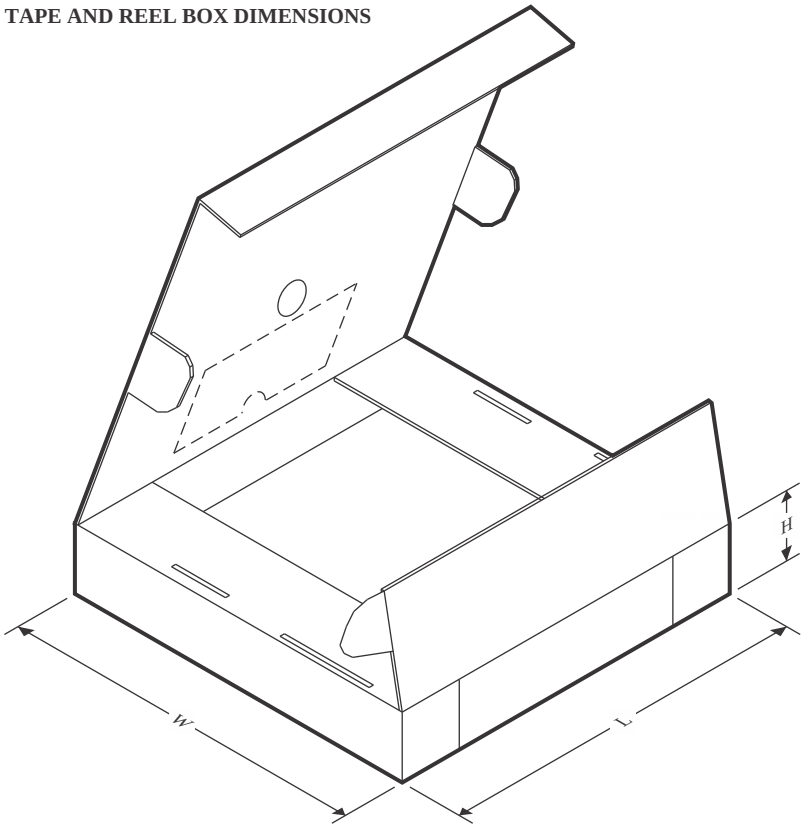
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74AXC1T45QDCKRQ1	SC70	DCK	6	3000	180.0	8.4	2.3	2.55	1.2	4.0	8.0	Q3
SN74AXC1T45QDCKRQ1	SC70	DCK	6	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
SN74AXC1T45QDRYRQ1	SON	DRY	6	5000	180.0	9.5	1.2	1.65	0.7	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

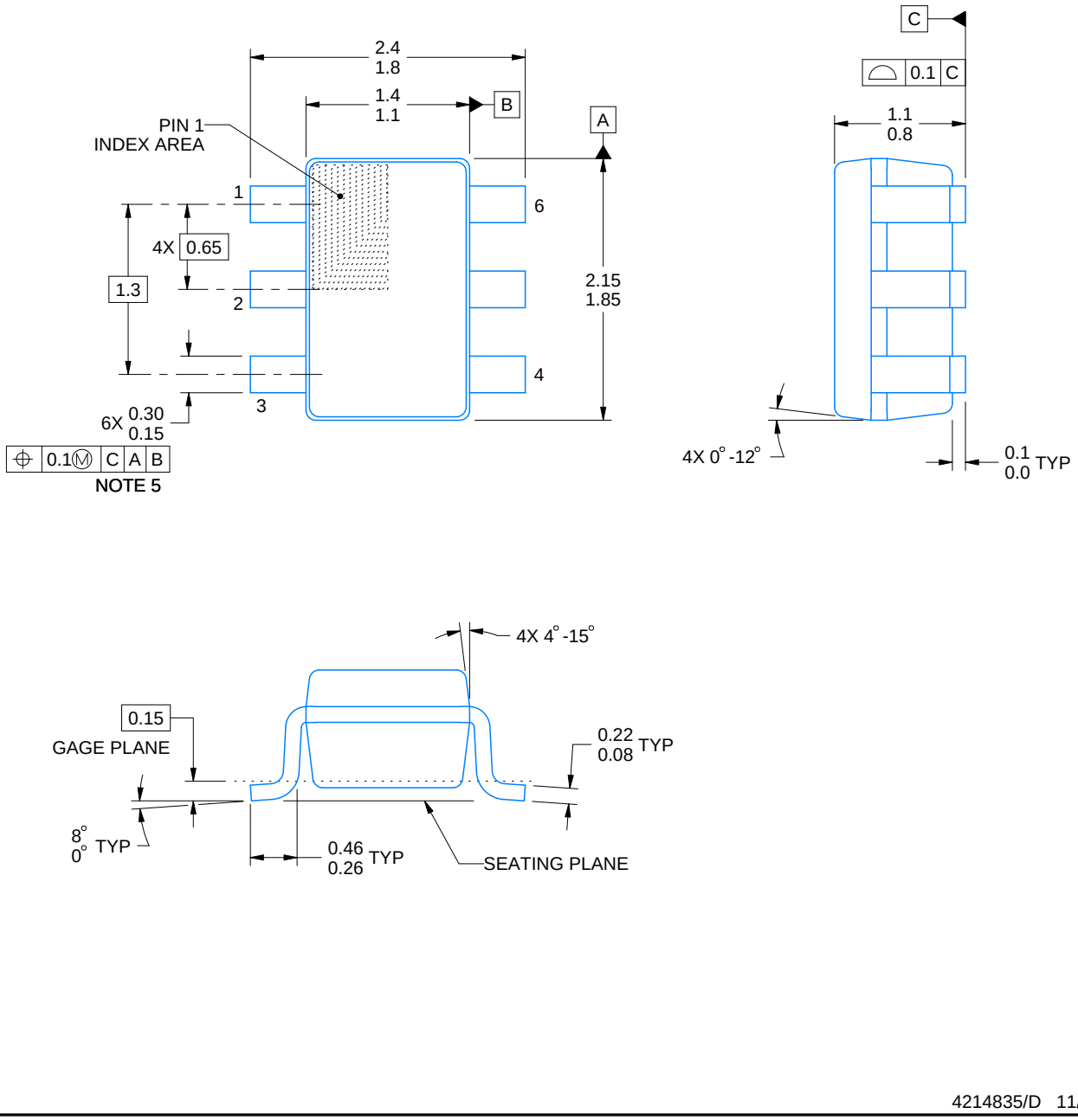
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74AXC1T45QDCKRQ1	SC70	DCK	6	3000	210.0	185.0	35.0
SN74AXC1T45QDCKRQ1	SC70	DCK	6	3000	190.0	190.0	30.0
SN74AXC1T45QDRYRQ1	SON	DRY	6	5000	189.0	185.0	36.0

PACKAGE OUTLINE

DCK0006A

SOT - 1.1 max height

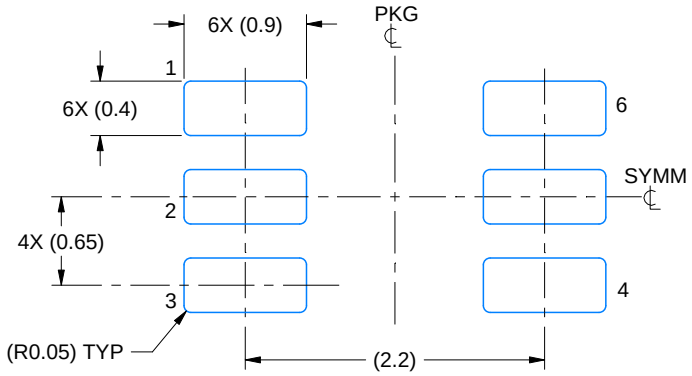
SMALL OUTLINE TRANSISTOR



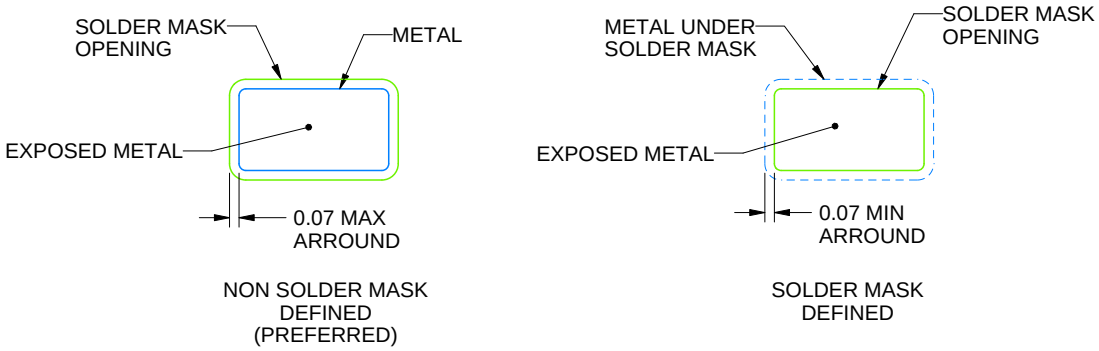
4214835/D 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
4. Falls within JEDEC MO-203 variation AB.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

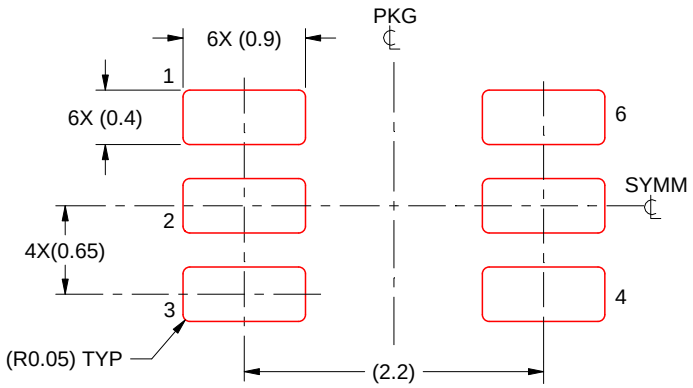


SOLDER MASK DETAILS

4214835/D 11/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214835/D 11/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

DRY 6 USON - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



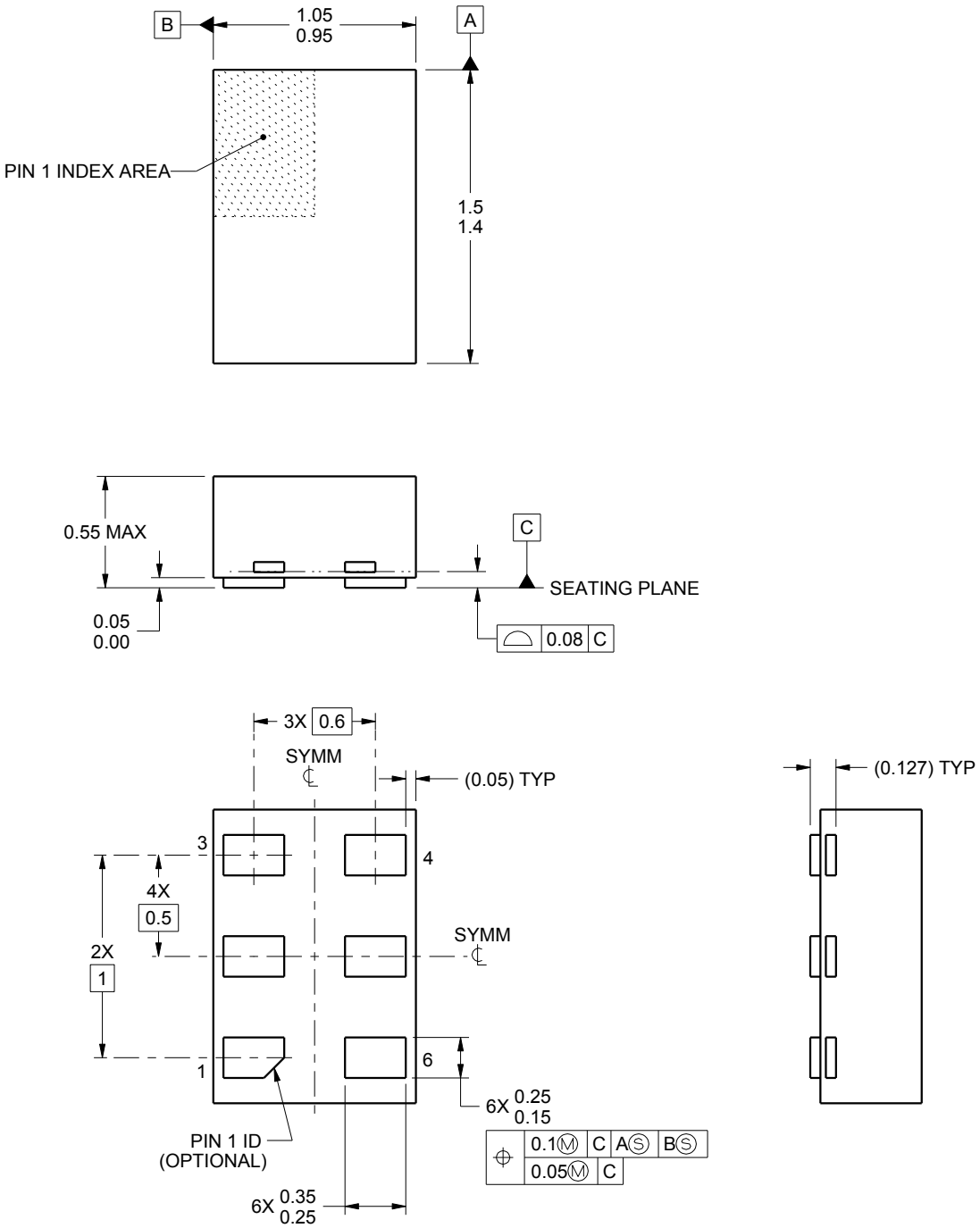
Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

PACKAGE OUTLINE

DRY0006B

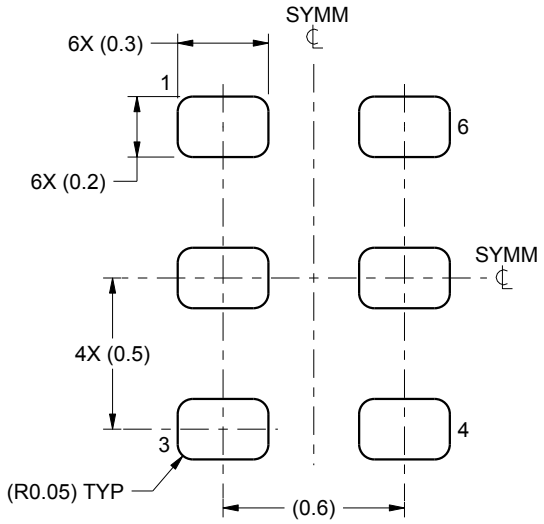
USON - 0.55 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

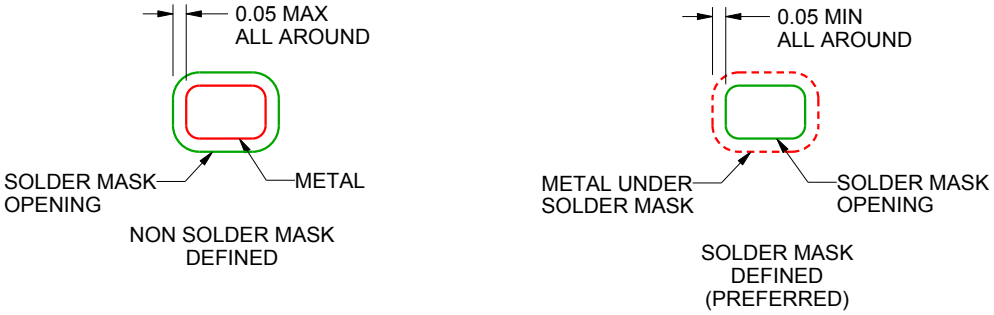


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
1:1 RATIO WITH PKG SOLDER PADS
SCALE:40X



SOLDER MASK DETAILS

4222207/B 02/2016

NOTES: (continued)

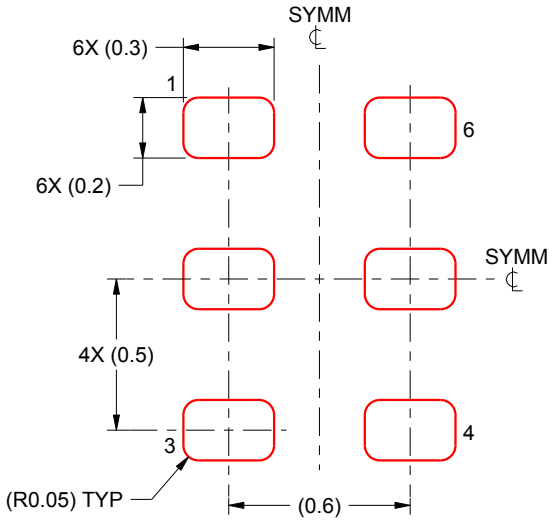
3. For more information, see QFN/SON PCB application report in literature No. SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DRY0006B

USON - 0.55 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 - 0.1 mm THICK STENCIL
SCALE:40X

4222207/B 02/2016

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月