

PCA9306H 双向 I²C 总线和 SMBus 电压电平转换器

1 特性

- 适用于混合模式 I²C 应用中 SDA 和 SCL 线路的 2 位双向转换器
- 与 I²C 和 SMBus 兼容
- 小于 1.5ns 的最大传播延迟，适应标准模式和快速模式 I²C 器件和多个控制器
- 当 EN = 0V 时，I²C 线路上的负毛刺抗扰度
- 可实现以下电压之间的电压电平转换
 - 1.2V V_{REF1} 和 1.8V、2.5V、3.3V 或 5V V_{REF2}
 - 1.8V V_{REF1} 和 2.5V、3.3V 或 5V V_{REF2}
 - 2.5V V_{REF1} 和 3.3V 或 5V V_{REF2}
 - 3.3V V_{REF1} 和 5V V_{REF2}
- 在无方向引脚的情况下提供双向电压转换
- 输入和输出端口之间的低 3.5Ω 导通电阻提供更少的信号失真
- 漏极开路 I²C I/O 端口 (SCL1、SDA1、SCL2 和 SDA2)
- 5V 耐压 I²C I/O 端口可支持混合模式信号操作
- 针对 EN 为低电平的高阻抗 SCL1、SDA1、SCL2 和 SDA2 引脚
- 无闭锁操作可在 EN 为低电平时实现隔离
- 采用直通引脚排列以简化印刷电路板布线
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求
 - 2000V 人体放电模型 (A114-A)
 - 1000V 充电器件模型 (C101)

2 应用

- I²C、SMBus、PMBus、MDIO、UART、低速 SDIO、GPIO 和其他双信号接口
- 服务器
- 路由器 (电信交换设备)
- 光学模块
- 企业
- 个人计算机
- 工业自动化

3 说明

PCA9306H 器件是一款采用使能 (EN) 输入的双路双向 I²C 和 SMBus 电压电平转换器，可在 1.2V 至 3.3V V_{REF1} 和 1.8V 至 5.5V V_{REF2} 的范围内工作。

PCA9306H 器件可以在 1.2V 到 5V 之间实现双向电压转换而无须使用方向引脚。此开关具有低导通状态电阻 (R_{ON})，可以在最短传播延迟情况下建立连接。当 EN 为高电平时，转换器开关打开，并且 SCL1 和 SDA1 I/O 分别连接至 SCL2 和 SDA2 I/O，从而实现端口的双向数据流。当 EN 为低电平时，转换器开关关闭，在端口之间存在一个高阻态。

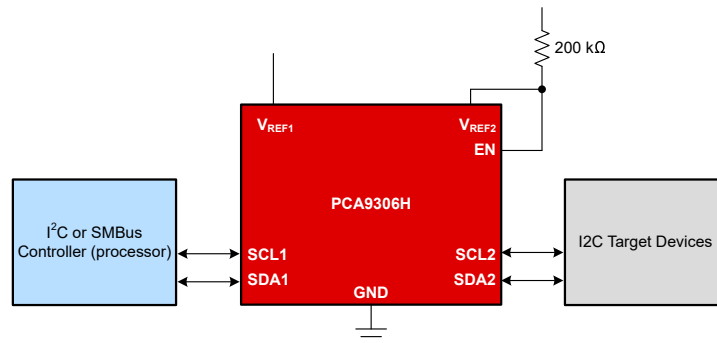
除了电压转换，PCA9306H 器件还可用于将 400kHz 的总线与 100kHz 的总线分开，方法是在快速模式通信过程中控制 EN 引脚以断开较慢总线的连接。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
PCA9306H	X2SON (8)	1.4mm × 1mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版应用示意图



内容

1 特性	1	7.2 功能方框图.....	14
2 应用	1	7.3 特性说明.....	14
3 说明	1	7.4 器件功能模式.....	14
4 引脚配置和功能	3	8 应用和实施	14
5 规格	4	8.1 应用信息.....	14
5.1 绝对最大额定值.....	4	8.2 典型应用.....	15
5.2 ESD 等级.....	4	8.3 电源相关建议.....	16
5.3 建议运行条件.....	4	8.4 布局.....	17
5.4 热性能信息.....	5	9 器件和文档支持	18
5.5 电气特性.....	5	9.1 接收文档更新通知.....	18
5.6 开关特性 (下行转换).....	6	9.2 支持资源.....	18
5.7 开关特性 (上行转换).....	6	9.3 商标.....	18
5.8 典型特性.....	7	9.4 静电放电警告.....	18
6 参数测量信息	8	9.5 术语表.....	18
7 详细说明	9	10 修订历史记录	18
7.1 概述.....	9		

4 引脚配置和功能

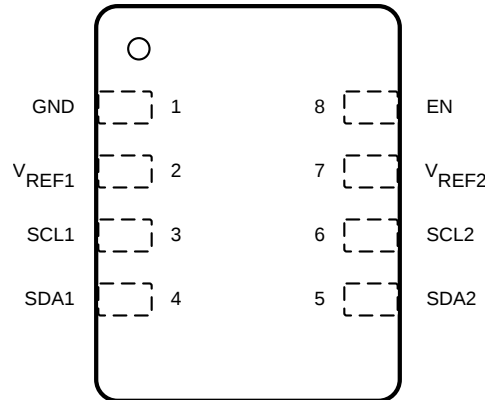


图 4-1. DQE 封装 8 引脚 X2SON (顶视图)

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号 DQE		
GND	1	—	接地
VREF1	2	I	SCL1 和 SDA1 的低压侧基准电源电压
SCL1	3	I/O	串行时钟, 低压侧
SDA1	4	I/O	串行数据, 低压侧
SDA2	5	I/O	串行数据, 高压侧
SCL2	6	I/O	串行时钟, 高压侧
VREF2	7	I	SCL2 和 SDA2 的高压侧基准电源电压
EN	8	I	开关使能输入

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
V_{REF1}	直流基准电压范围	-0.5	7	V
V_{REF2}	直流基准偏置电压范围	-0.5	7	V
V_I	输入电压范围 ⁽²⁾	-0.5	7	V
$V_{I/O}$	输入/输出电压范围 ⁽²⁾	-0.5	7	V
$V_{I/O}(\text{glitch})$	毛刺瞬变的输入/输出电压范围 ⁽³⁾	-3.3	7	V
	连续通道电流		128	mA
I_{IK}	输入钳位电流 ($V_I < 0$)		-50	mA
$T_{J(\text{Max})}$	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
- (2) 如果遵守输入和输出电流额定值，则可能会超过输入和输出负电压额定值。
- (3) 瞬态时间的长度不得超过 50 纳秒。PCA9306H 在 50ns 内可抑制的最小脉冲为 -3.3V。

5.2 ESD 等级

			值	单位
$V_{(\text{ESD})}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±1000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±1000	

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	最大值	单位
$V_{I/O}$	输入/输出电压	SCL1、SDA1、SCL2、SDA2	0	5.5	V
V_{REF1} ⁽¹⁾	基准电压		0	5.5	V
V_{REF2} ⁽¹⁾	基准电压		0	5.5	V
EN 开关 ⁽²⁾	开关模式使能电压（开关模式使能电压）		1.5	5.5	V
EN	使用输入电压		0	5.5	V
I_{PASS}	导通开关电流			64	mA
T_A	环境温度		-40	85	°C

- (1) 为了支持转换， V_{REF1} 支持 0.85V 至 $V_{REF2} - 0.6V$ 。 V_{REF2} 必须介于 $V_{REF1} + 0.6V$ 至 5.5V 之间。有关更多信息，请参阅“典型应用”。
- (2) 为了支持开关，无需连接 V_{REF1} 和 V_{REF2} 。当要启用开关模式时，EN 引脚应使用不小于 1.5V 的电压。此引脚上的使能电压必须等于 1.5V 或 I/O 电源电压，以较高者为准。

5.4 热性能信息

热指标 ⁽¹⁾	PCA9306H		单位
	DQE		
	8 引脚		
$R_{\theta JA}$	297.0		°C/W
$R_{\theta JC(top)}$	139.4		°C/W
$R_{\theta JB}$	192.7		°C/W
Ψ_{JT}	14.4		°C/W
Ψ_{JB}	192.6		°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件			最小值	典型值 ⁽¹⁾	最大值	单位
V_{IK}	输入钳位电压	$I_I = -18mA$	$EN = 0V$		-1.2	0		V
I_{IH}	输入漏电流	$V_I = 5V, V_O = 0V$	$EN = 0V$			5		μA
V_T	阈值电压	$I_O = 500\mu A$	$V_I = 0.1V, V_O = 0V$, 查找 V_{EN} , 其中 $I_O = 500\mu A$		0.8	1.0		V
$C_{I(EN)}$	输入电容	$V_I = 3V$ 或 $0V$			21	30		pF
$C_{IO(off)}$	关断电容	SCLn、SDAn	$V_O = 3V$ 或 $0V$	$EN = 0V$	4.2	4.6		pF
$C_{IO(on)}$	导通电容	SCLn、SDAn	$V_O = 3V$ 或 $0V$	$EN = 3V$	20.5	22		pF
R_{ON} ⁽²⁾	导通状态电阻	SCLn、SDAn (- 40°C 至 85°C)	$V_I = 0V$ ⁽³⁾	$I_O = 64mA$	$EN = 4.5V$	2.9	5.5	Ω
			$V_I = 0V$ ⁽³⁾	$I_O = 64mA$	$EN = 3V$	4	7	Ω
			$V_I = 0V$ ⁽³⁾	$I_O = 64mA$	$EN = 2.3V$	7.1	12	Ω
			$V_I = 0V$ ⁽³⁾	$I_O = 15mA$	$EN = 1.5V$	10	32	Ω
			$V_I = 2.4V$ ⁽⁴⁾	$I_O = 15mA$	$EN = 4.5V$	8.5	15	Ω
			$V_I = 1.7V$ ⁽⁴⁾	$I_O = 15mA$	$EN = 2.3V$	60	140	Ω
			$V_I = 2.4V$ ⁽⁴⁾	$I_O = 15mA$	$EN = 3V$	60	140	Ω

(1) 所有典型值均在 $T_A=25^\circ C$ 下测得。

(2) 在流过开关的指示电流下，通过 SCL1 和 SCL2 或 SDA1 和 SDA2 端子之间的电压降来测量。最小导通状态电阻由两个端子的最低电压决定。

(3) 仅在拉电流配置中测量。

(4) 仅在灌电流配置中测量。

5.6 开关特性 (下行转换)

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

参数		测试条件		最小值	典型值	最大值	单位
T _{PLH}	低电平到高电平传播延迟	EN = 3.3V, V _{IH} = 3.3V, V _{IL} = 0, V _M = 1.15V ⁽²⁾	C _L = 15pF			0.8	ns
			C _L = 30pF			0.9	
			C _L = 50pF			1.0	
T _{PHL}	高电平到低电平传播延迟	EN = 3.3V, V _{IH} = 3.3V, V _{IL} = 0, V _M = 1.15V ⁽²⁾	C _L = 15pF			2.1	ns
			C _L = 30pF			3.2	
			C _L = 50pF			5.9	
T _{PLH}	低电平到高电平传播延迟	EN = 2.5V, V _{IH} = 3.3V, V _{IL} = 0, V _M = 0.75V ⁽²⁾	C _L = 15pF			0.6	ns
			C _L = 30pF			0.7	
			C _L = 50pF			0.8	
T _{PHL}	高电平到低电平传播延迟	EN = 2.5V, V _{IH} = 3.3V, V _{IL} = 0, V _M = 0.75V ⁽²⁾	C _L = 15pF			4.3	ns
			C _L = 30pF			9.1	
			C _L = 50pF			15.7	

(1) 通过模拟来保证, 未经生产环境测试

(2) 下行转换: 高压侧向低压侧驱动。

5.7 开关特性 (上行转换)

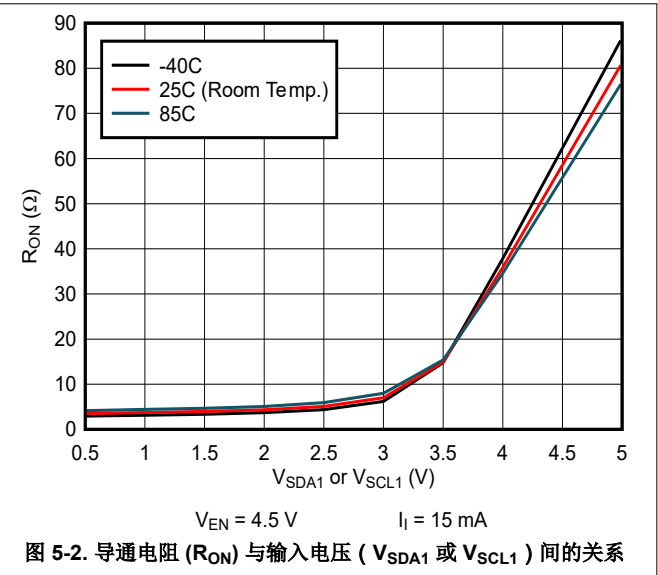
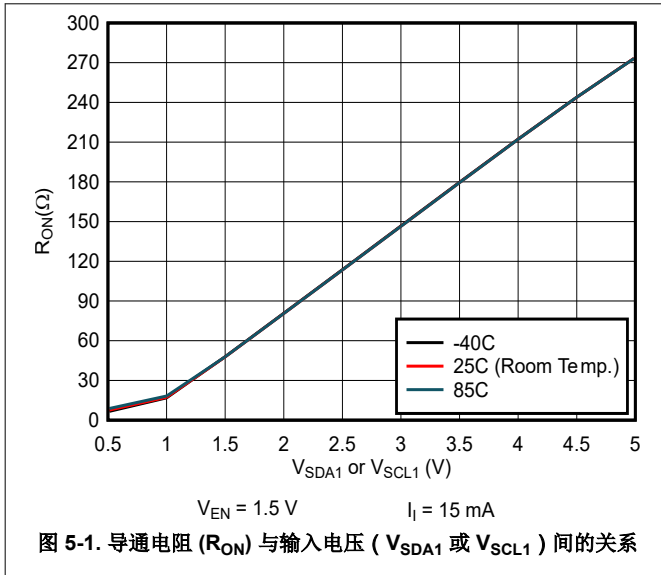
在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

参数		测试条件		最小值	典型值	最大值	单位
T _{PLH}	低电平到高电平传播延迟	EN = 3.3V, V _{IH} = 2.3V, V _{IL} = 0V, V _T = 3.3V, V _M = 1.15V, R _L = 300Ω ⁽²⁾	C _L = 15pF			0.7	ns
			C _L = 30pF			1.1	
			C _L = 50pF			2.3	
T _{PHL}	高电平到低电平传播延迟	EN = 3.3V, V _{IH} = 2.3V, V _{IL} = 0V, V _T = 3.3V, V _M = 1.15V, R _L = 300Ω ⁽²⁾	C _L = 15pF			3.5	ns
			C _L = 30pF			6.0	
			C _L = 50pF			9.1	
T _{PLH}	低电平到高电平传播延迟	EN = 2.5V, V _{IH} = 2.3V, V _{IL} = 0V, V _T = 3.3V, V _M = 0.75V, R _L = 300Ω ⁽²⁾	C _L = 15pF			0.2	ns
			C _L = 30pF			0.4	
			C _L = 50pF			3.3	
T _{PHL}	高电平到低电平传播延迟	EN = 2.5V, V _{IH} = 2.3V, V _{IL} = 0V, V _T = 3.3V, V _M = 0.75V, R _L = 300Ω ⁽²⁾	C _L = 15pF			18.9	ns
			C _L = 30pF			23.5	
			C _L = 50pF			30	

(1) 通过模拟来保证, 未经生产环境测试

(2) 上行转换: 低压侧向高压侧驱动。

5.8 典型特性



6 参数测量信息

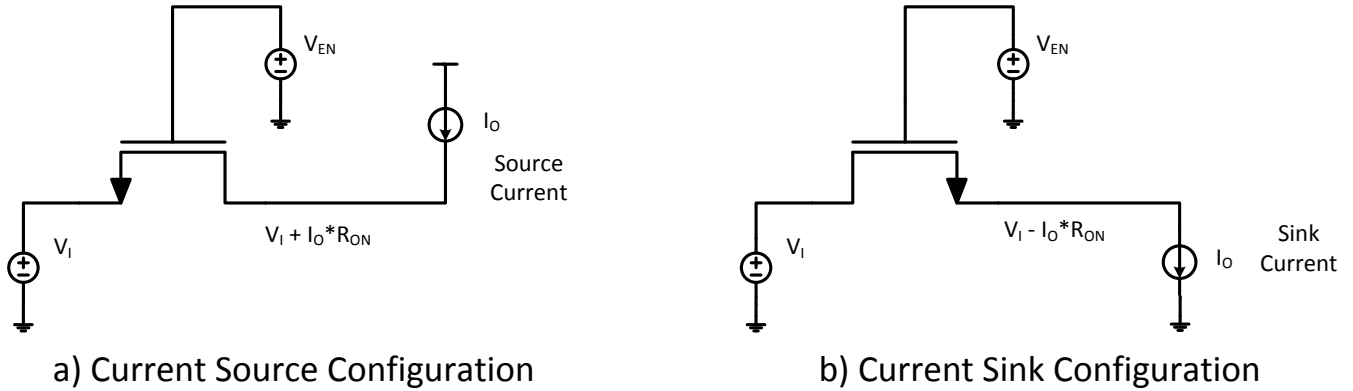
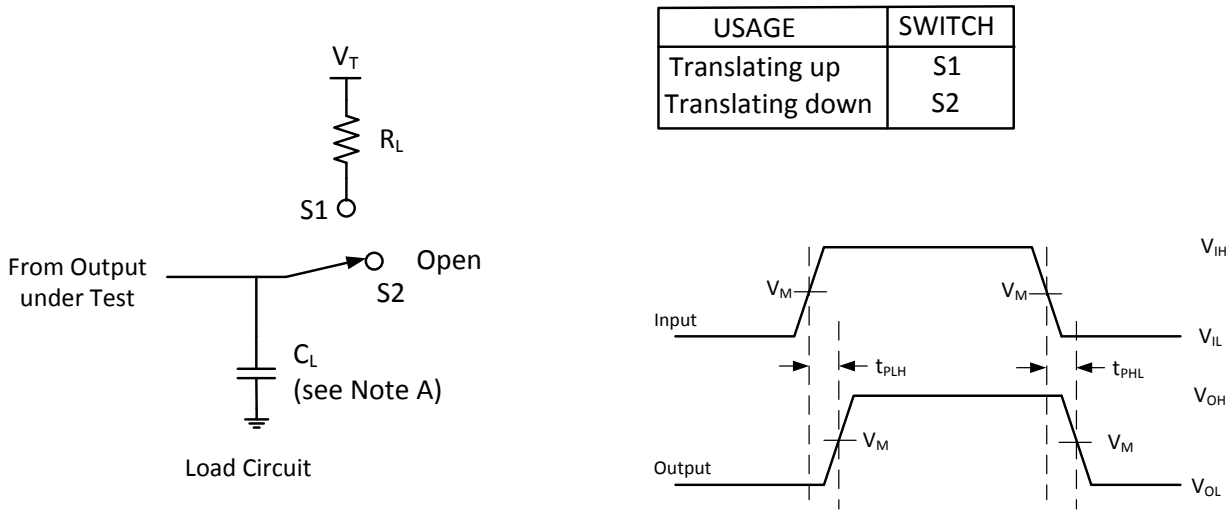


图 6-1. 用于 R_{ON} 测量的拉电流和灌电流配置



- NOTES: A. C_L includes probe and jig capacitance
 B. All input pulses are supplied by generators having the following characteristics: $PRR \leq 10 \text{ MHz}$, $Z_o = 50 \Omega$, $t_r \leq 2 \text{ ns}$, $t_f \leq 2 \text{ ns}$.
 C. The outputs are measured one at a time, with one transition per measurement.

图 6-2. 输出负载电路

7 详细说明

7.1 概述

PCA9306H 器件是一款采用使能 (EN) 输入的双路双向 I²C 和 SMBus 电压电平转换器，可在不使用方向引脚的条件下工作。V_{REF1} 的电源电压范围为 1.2V 至 3.3V，V_{REF2} 的电源电压范围为 1.8V 至 5.5V。

PCA9306H 器件也可用于运行两条总线，一条工作频率为 400kHz，另一条工作频率为 100kHz。如果两条总线在不同的频率下运行，则在需要运行 400kHz 的主总线时，必须使用 EN 引脚断开 100kHz。如果控制器在 400kHz 下运行，由于电平转换器所带来的延迟，最大系统运行频率有可能低于 400kHz。

在 I²C 应用中，400pF 总线电容限值限制了器件数量和总线长度。在近似计算系统总负载时，必须考虑 PCA9306H 器件两侧的容性负载，确保两侧的总和低于 400pF。

PCA9306H 器件的 SDA 和 SCL 通道具有相同的电气特性，而且各输出间的电压偏差或传播延迟偏差非常小。这优于分立式晶体管电压转换解决方案，因为该开关采用对称构造。该转换器为低压器件提供了出色的 ESD 保护，同时也保护了抗 ESD 能力较差的器件。

7.1.1 阈值电压的定义

本文档引用了一个表示为 V_{th} 的阈值电压，在讨论 V_{REF1} 和 V_{REF2} 之间的 NFET 时，该阈值电压在本文档中多次出现。在室温下，V_{th} 的值约为 0.6V。

7.1.2 正确的器件设置

在图 7-1 所示的正常设置中，使能引脚和 V_{REF2} 短接在一起并连接至一个 200kΩ 的电阻器，然后建立一个等于 V_{REF1} 加上 FET 阈值电压的基准电压。此基准电压有助于更有效地将低电平从一侧传递到另一侧，同时仍然分离两侧不同的上拉电压。

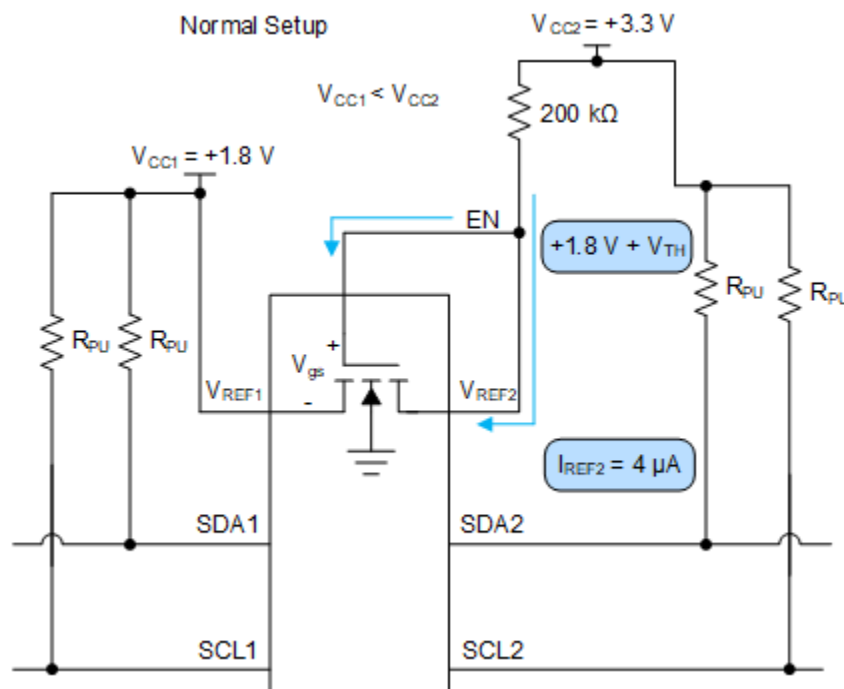


图 7-1. 正常设置

请注意确保 V_{REF2} 在它和 V_{CC2} 之间连接了一个外部电阻器。如果 V_{REF2} 在没有电阻器的情况下直接连接到 V_{CC2} 电源轨，那么从 V_{CC2} 到 V_{CC1} 没有外部电阻来限制电流，如图 7-2 所示。这实际上看起来像是供电电流通过的低阻

抗路径，如果流经导通 FET 的电流大于第 6.1 节中指定的绝对最大连续通道电流，则可能会断开导通 FET。 V_{CC1} 和 V_{CC2} 之间的电压差越大，连续通道电流越大。

图 7-2 显示了不适当的设置。如果 V_{CC2} 大于 V_{CC1} 但小于 V_{th} ，则 V_{CC1} 和 V_{CC2} 之间的阻抗较高，导致漏源电流较低，所以不会对器件造成损坏。当 V_{CC2} 变为比 V_{CC1} 大 V_{th} 时，就会出现这个问题。在此事件期间，NFET 导通并开始传导电流。此电流取决于栅源电压和漏源电压。

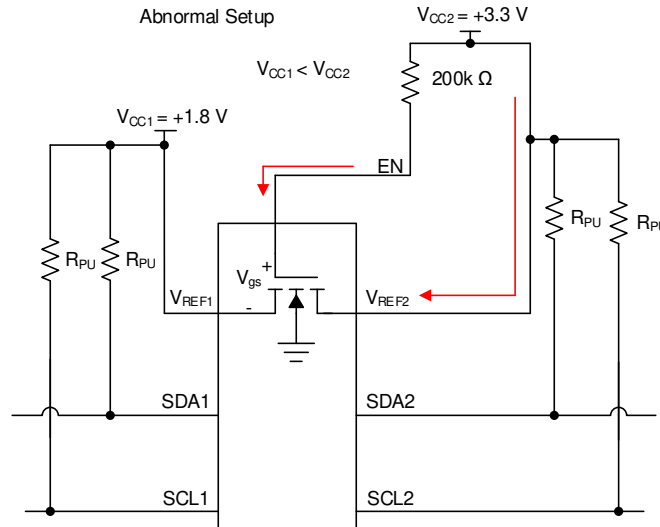


图 7-2. 异常设置

7.1.3 开关和转换配置

PCA9306H 能够在其 V_{REF1} 电压等于 V_{REF2} 时使用。这基本上会将该器件从转换器变为开关器件，在某些情况下，这会很有用。图 7-3 中显示了开关配置，图 7-4 中显示了转换模式。

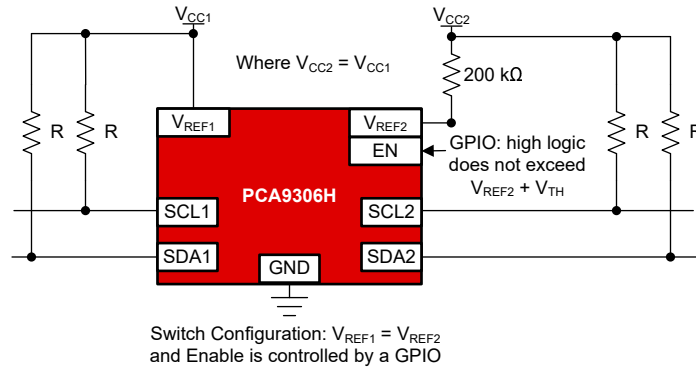


图 7-3. 开关配置

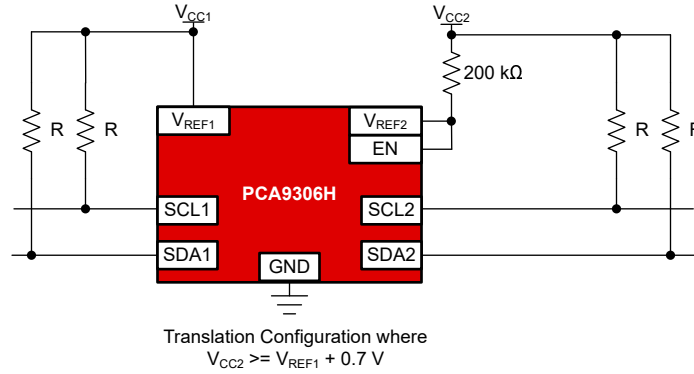


图 7-4. 转换配置

当 PCA9306H 处于开关配置时 ($V_{REF1} = V_{REF2}$)，与转换器配置相比，其传播延迟不同。看一下传播延迟，如果总线两侧的上拉电阻和电容相等，则在开关模式下，PCA9306H 在从 1 侧至 2 侧和从 2 侧至 1 侧具有相同的传播延迟。当 V_{CC1}/V_{CC2} 变大时，传播延迟会变小。例如，在开关配置中，1.8V 时的传播延迟长于 5V 时的传播延迟。当 PCA9306H 处于转换模式时，1 侧将低电平传播到 2 侧的速度快于 2 侧将低电平传播到 1 侧的速度。这个时间差变得越大， V_{CC2} 和 V_{CC1} 之间的差值就越大。

7.1.4 负毛刺抗扰度

PCA9306H 设计用于抑制热插拔事件引起的负毛刺伪影。该器件能够在从耦合到输出时抑制高达 50ns、3.3V 至 -3.3V 的输入摆幅。负电压尖峰由热插拔至带电 PCA9306H 电平转换器的单独模块上的未充电寄生电容和寄生电感引起。I2C 线路上突然连接该寄生电容会导致电压骤降。寄生电容和电感的组合可能导致 GND 之后出现下冲，而 GND 被 PCA9306H 抑制，因而在输出侧实现不间断的 I2C 通信。

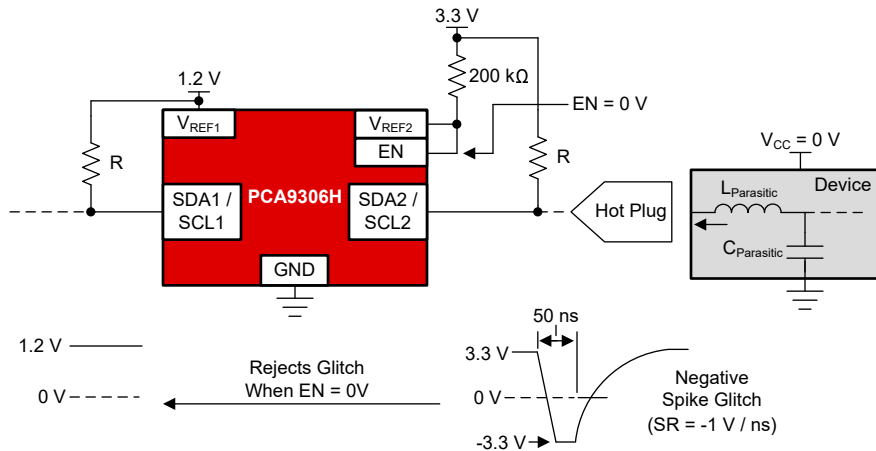


图 7-5. 热插拔事件期间的负尖峰抑制

7.1.5 控制器位于器件的 1 侧或 2 侧

I2C 和 SMBus 是双向协议，这意味着总线上的器件可以发送和接收数据。PCA9306H 设计为允许信号从任一侧发送，从而使控制器能够放置在器件的任一侧。图 7-6 显示了控制器位于 2 侧，与本数据表第 1 页上的图相反。

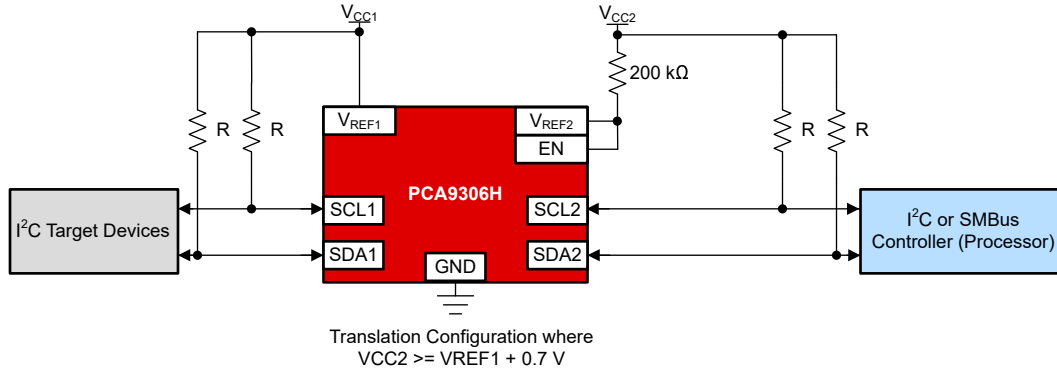


图 7-6. PCA9306H 的 2 侧上的控制器

7.1.6 LDO 和 PCA9306H 问题

V_{REF1} 引脚可由低压降稳压器 (LDO) 供电,但在某些情况下, LDO 可能会因为从 V_{REF2} 到 V_{REF1} 的偏置电流而失去稳压能力。如果 LDO 无法灌入偏置电流,则电流没有其他接地路径,而是为 V_{REF1} 节点上的电容(外部和寄生)充电。这会导致 V_{REF1} 节点上的电压增加。如果没有建立其他电流流动路径(例如通过 V_{REF1} 节点上的其他器件对体二极管或钳位二极管进行反向偏置),则当导通 FET 的 V_{GS} 等于 V_{th} 时, V_{REF1} 电压最终稳定。这意味着 V_{REF1} 节点电压为 $V_{CC2} - V_{th}$ 。请注意,从 LDO 运行的任何目标/控制器现在都可以达到 $V_{CC2} - V_{th}$ 电压,如果这些目标/控制器的额定值不足以处理增加的电压,则可能会损坏这些目标/控制器。

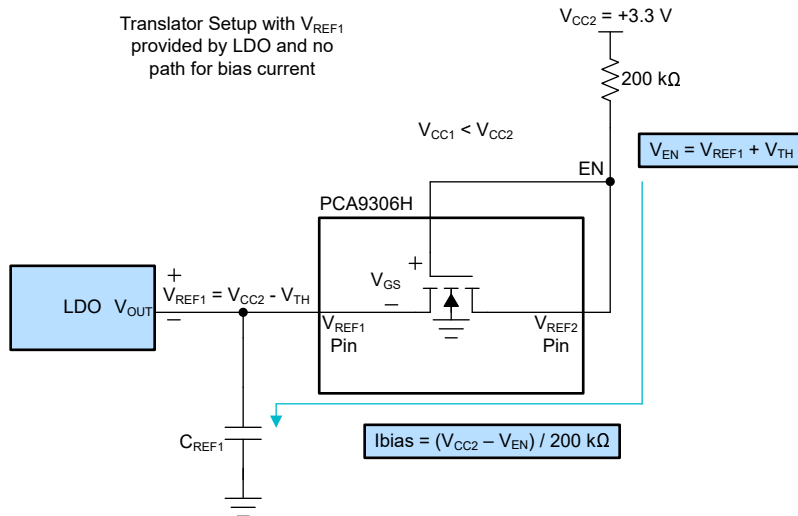


图 7-7. 使用 LDO 时无漏电流路径的示例

为了确保 LDO 不会因 PCA9306H 的偏置电流而失去稳压功能,可以在 V_{REF1} 至接地之间放置一个弱下拉电阻器,以便为偏置电流提供行进路径。建议的下拉电阻器的计算公式为: [方程式 4](#),其中 0.75 给出了大约 25% 的误差余量,以防在运行期间偏置电流增大。

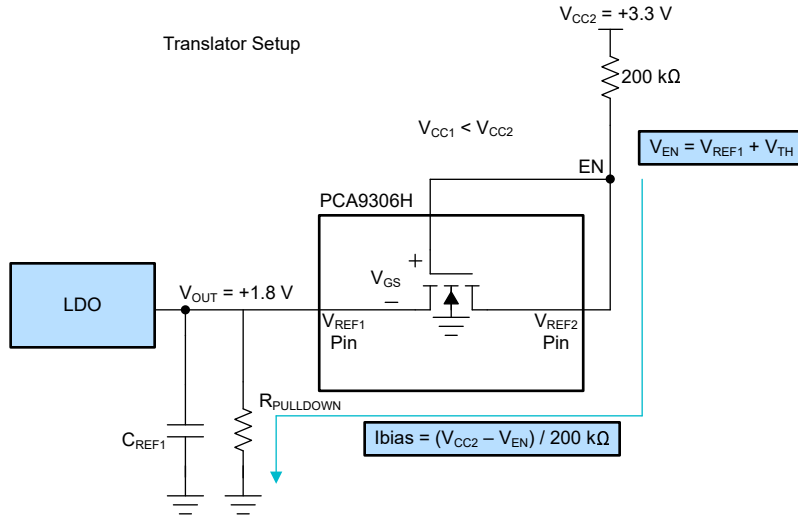


图 7-8. 使用 LDO 时的漏电流路径示例

$$V_{en} = V_{REF1} + V_{th} \quad (1)$$

其中

- V_{th} 约为 0.6V

$$I_{bias} = (V_{CC2} - V_{en})/200k \quad (2)$$

$$R_{pulldown} = V_{OUT}/I_{bias} \quad (3)$$

$$\text{Recommended } R_{pulldown} = R_{pulldown} \times 0.75 \quad (4)$$

7.1.7 V_{REF2} 上的限流电阻

该电阻器用于限制 V_{REF2} 和 V_{REF1} 之间的电流（表示为 R_{CC} ），并有助于在使能引脚上建立基准电压。200k 电阻器可更改为较低的值；但是，偏置电流会随着电阻器的降低而成比例增加。

$$I_{bias} = (V_{CC2} - V_{en})/R_{CC} : V_{en} = V_{REF1} + V_{th} \quad (5)$$

其中

- V_{th} 约为 0.6V

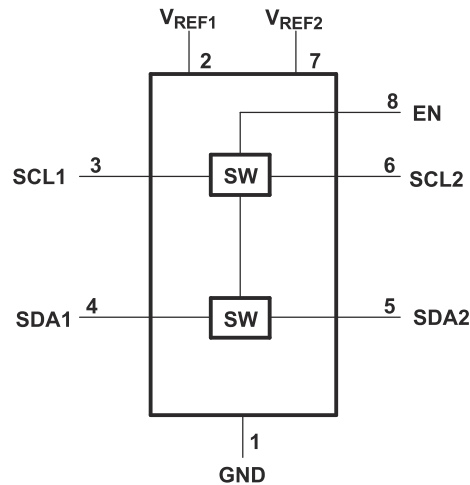
请记住， R_{CC} 的大小不应该低至使 I_{CC} 超过第 6.1 节中指定的绝对最大连续通道电流，如方程式 6 中所述。

$$R_{CC}(\text{min}) \geq (V_{CC2} - V_{en})/0.128 : V_{en} = V_{REF1} + V_{th} \quad (6)$$

其中

- V_{th} 约为 0.6V

7.2 功能方框图



PCA9306H 的方框图

7.3 特性说明

7.3.1 使能 (EN) 引脚

PCA9306H 器件是一款双极、单掷开关，其中晶体管的栅极由 EN 引脚上的电压控制。在图 8-1 中，当对 V_{REF2} 施加电源时，始终启用 PCA9306H 器件。在图 8-2 中，当处理器发出的控制信号处于逻辑高电平状态时，启用器件。

7.3.2 电压转换

PCA9306H 器件的主要功能是将以 V_{REF1} 为基准的 I²C 总线的电压转换为以 V_{DPU} 为基准的 I²C 总线的电压， V_{REF2} 通过一个 200k Ω 的上拉电阻器连接到该总线。只需将 SCL1 和 SDA1 的上拉电阻器连接到 V_{REF1} 并将 SCL2 和 SDA2 的上拉电阻器连接到 V_{DPU} ，即可在标准开漏 I²C 总线上进行转换。有关确定上拉电阻大小的信息，请参阅 [确定上拉电阻的大小](#) 部分。

7.4 器件功能模式

输入 EN ⁽¹⁾	转换器功能
H	逻辑低电平从一侧传播到另一侧，逻辑高电平被阻断（独立上拉电阻器被动地将线路驱动为高电平）
L	断开

(1) 如果 EN 比 SCL1 或 SCL2 高 0.6V 及以上，SCL 开关会导通。SDA 也是如此。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

8.1.1 通用 I²C 应用

与标准 I²C 系统一样，需要使用上拉电阻器在转换总线上提供逻辑高电平。这些上拉电阻的阻值取决于系统，但中继器的每一侧都必须有一个上拉电阻器。此器件专为与标准模式和快速模式 I²C 器件（而不单是 SMBus 器件）

一同工作而设计。在可以接受标准模式器件和多个控制器的通用型 I²C 系统中，标准模式 I²C 器件的额定值仅为 3mA。在特定条件下，可以采用高端接电流。当 SDA1 或 SDA2 端口为低电平时，钳位处于导通状态，并且 SDA1 和 SDA2 端口之间存在低电阻连接。假定当 SDA2 端口为高电平时，SDA2 端口上的电压较高，那么 SDA1 端口上的电压限制为 V_{REF1} 所设定的电压。当 SDA1 端口为高电平时，SDA2 端口上拉至上拉电阻器拉至漏极的上拉电源电压 (V_{DPU})。利用此功能，可在无需方向控制的情况下实现用户选择的较高和较低电压间的无缝转换。SCL1-SCL2 通道的工作方式也与 SDA1-SDA2 通道相同。

8.2 典型应用

图 8-1 和图 8-2 显示了在典型应用中如何连接这些上拉电阻器，以及连接 EN 引脚的两个选项。

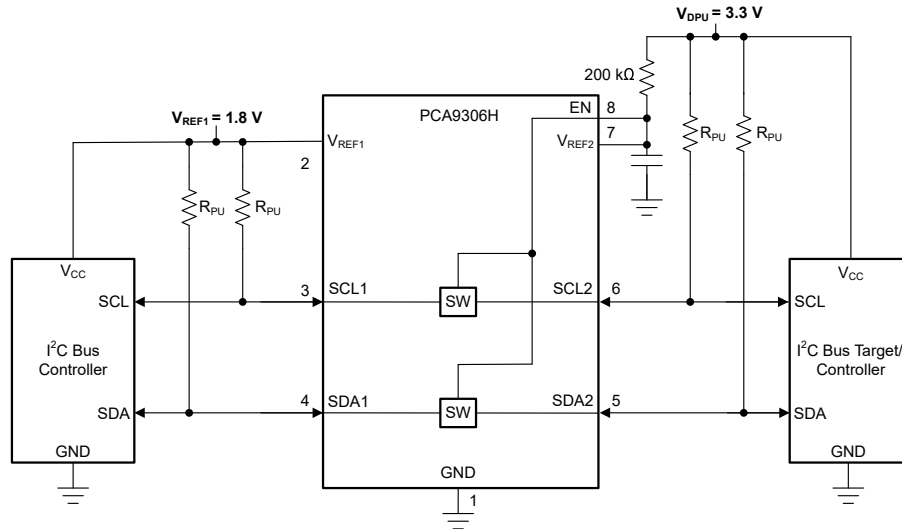


图 8-1. 典型应用电路 (开关始终启用)

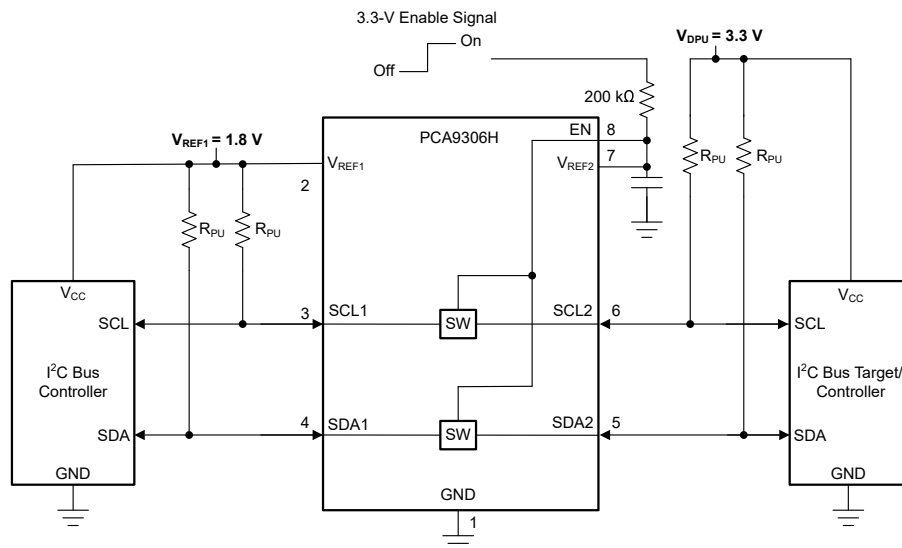


图 8-2. 典型应用电路 (开关使能控制)

8.2.1 设计要求

		最小值	典型值 (1)	最大值	单位
V _{REF2}	基准电压	V _{REF1} + 0.6	2.1	5	V

		最小值	典型值 ⁽¹⁾	最大值	单位
EN	使用输入电压	$V_{REF1} + 0.6$	2.1	5	V
V_{REF1}	基准电压	1.2	1.5	4.4	V
I_{PASS}	导通开关电流		6		mA
I_{REF}	参考晶体管电流		5		μ A

(1) 所有典型值均在 $T_A=25^\circ\text{C}$ 下测得。

8.2.2 详细设计过程

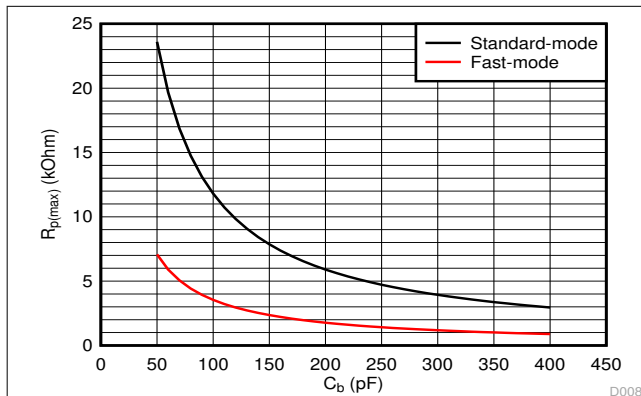
8.2.2.1 双向电压转换器

对于双向钳位配置（较高电压至较低电压或较低电压至较高电压），EN 输入必须连接到 V_{REF2} ，且两个引脚均通过上拉电阻器（通常为 $200\text{k}\Omega$ ）拉至高侧 V_{DPU} 。这使得 V_{REF2} 能够调节 EN 输入。建议将一个 100pF 滤波电容器连接到 V_{REF2} 。 I^2C 总线控制器输出可以是推挽式或开漏式（可能需要上拉电阻器）， I^2C 总线器件输出可以是开漏式（需要上拉电阻器将 SCL2 和 SDA2 输出拉至 V_{DPU} ）。但是，如果任一输出为推挽式，则数据必须是单向的，或者输出必须具有三态能力并由某种方向控制机制进行控制，以防止在任一方向上出现高电平到低电平争用。如果两个输出均为开漏式，则无需方向控制。

8.2.2.2 确定上拉电阻的大小

要估算可用于上拉电阻器的值范围，请参阅应用手册 [I²C 总线上拉电阻器计算](#)。图 8-3 和图 8-4 分别展示了 I^2C 规范标准模式（100kHz）和快速模式（400kHz）运行所允许的最大和最小上拉电阻。

8.2.3 应用曲线



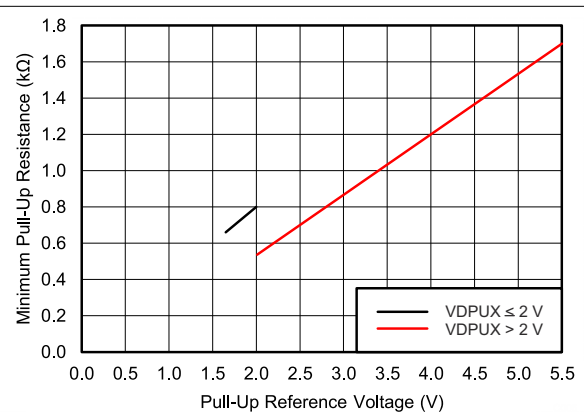
标准模式

($f_{SCL} = 100\text{kHz}$, $t_r = 1\ \mu\text{s}$)

快速模式

($f_{SCL} = 400\text{kHz}$, $t_r = 300\text{ns}$)

图 8-3. 最大上拉电阻 ($R_{p(max)}$) 与总线电容 (C_b) 间的关系



$V_{OL} = 0.2 \times V_{DPUX}$, 当 $V_{DPUX} \leq 2\text{V}$ 时, $I_{OL} = 2\text{mA}$

$V_{OL} = 0.4\text{V}$, 当 $V_{DPUX} > 2\text{V}$ 时, $I_{OL} = 3\text{mA}$

图 8-4. 最小上拉电阻 ($R_{p(min)}$) 与上拉基准电压 (V_{DPUX}) 间的关系

8.3 电源相关建议

为了对 PCA9306H 器件供电， V_{REF1} 引脚可直接连接至电源。 V_{REF2} 引脚必须通过一个 $200\text{k}\Omega$ 电阻器连接至 V_{DPU} 电源。如果在 V_{REF2} 和 V_{DPU} 之间没有一个高阻抗电阻器，则会导致过多的电流消耗和不可靠的器件运行。值得注意的是，为了支持电压转换，PCA9306H 器件必须将 EN 和 V_{REF2} 引脚短接，然后通过高阻抗电阻上拉至 V_{DPU} 。

8.4 布局

8.4.1 布局指南

对于 PCA9306H 器件的印刷电路板 (PCB) 布局，必须遵循常见的 PCB 布局实践，但与高速数据传输相关的其他问题（例如匹配阻抗和差分对）不会影响 I²C 信号速度。

在所有 PCB 布局中，最佳实践是避免信号布线呈直角，在离开集成电路 (IC) 附近时让信号布线呈扇形彼此散开，并使用较粗的布线来承载通常会经过电源和接地布线的更大电流。100pF 滤波自举电容器必须尽可能靠近 V_{REF2} 放置。也可以使用更大的去耦电容器，但两个电容器和 200k Ω 电阻器的更长时间常数会导致 PCA9306H 器件的导通和关断时间更长。图 8-5 中显示了这些最佳实践。

对于图 8-5 中提供的布局示例，可以将顶层用于信号布线，将底层用作电源 (V_{CC}) 和接地 (GND) 的分割平面，从而打造只有两层的 PCB。然而，对于具有更高密度信号布线的电路板，最好使用四层电路板。在四层 PCB 上，通常在顶层和底层上进行信号布线，将一个内部层专门用作接地平面，并将另一个内部层专门用作电源平面。在使用平面或分离平面供电和接地的电路板布局布线中，过孔直接放置在表面贴装元件焊盘旁边，该焊盘必须连接到 V_{CC} 或 GND，而过孔以电气方式连接到电路板的内层或另一侧。当信号布线必须路由到电路板的另一侧时，也使用过孔，但图 8-5 中未演示此技术。

8.4.2 布局示例

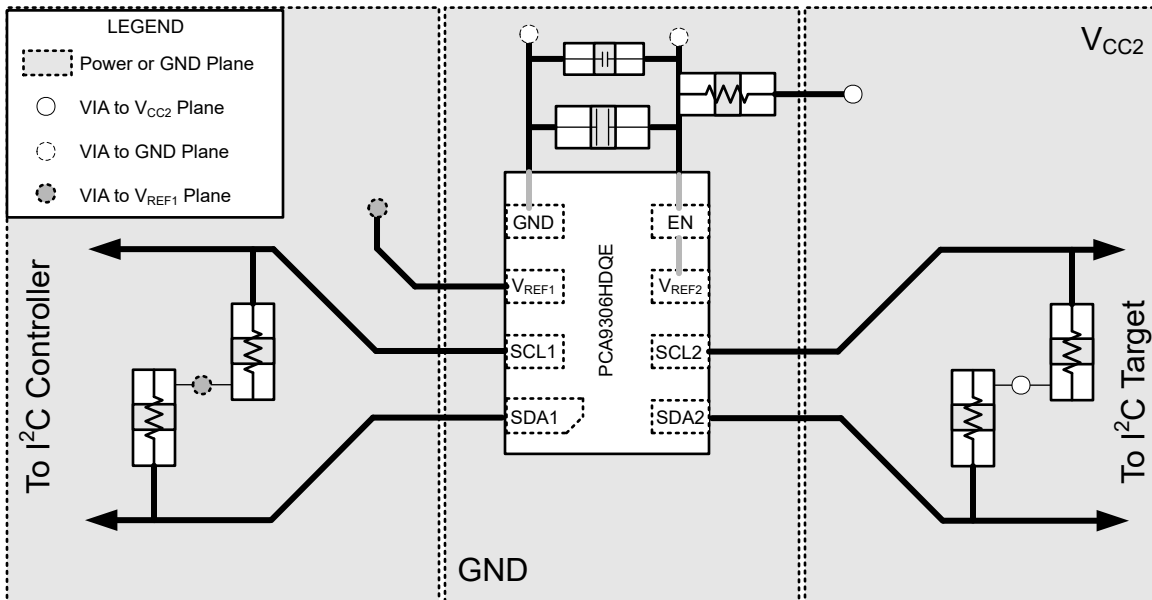


图 8-5. PCA9306H 布局示例

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。选择右上角的 *提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
May 2026	*	初始发行版

机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查看左侧的导航窗格。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PCA9306HDQER	Active	Production	X2SON (DQE) 8	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TA

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

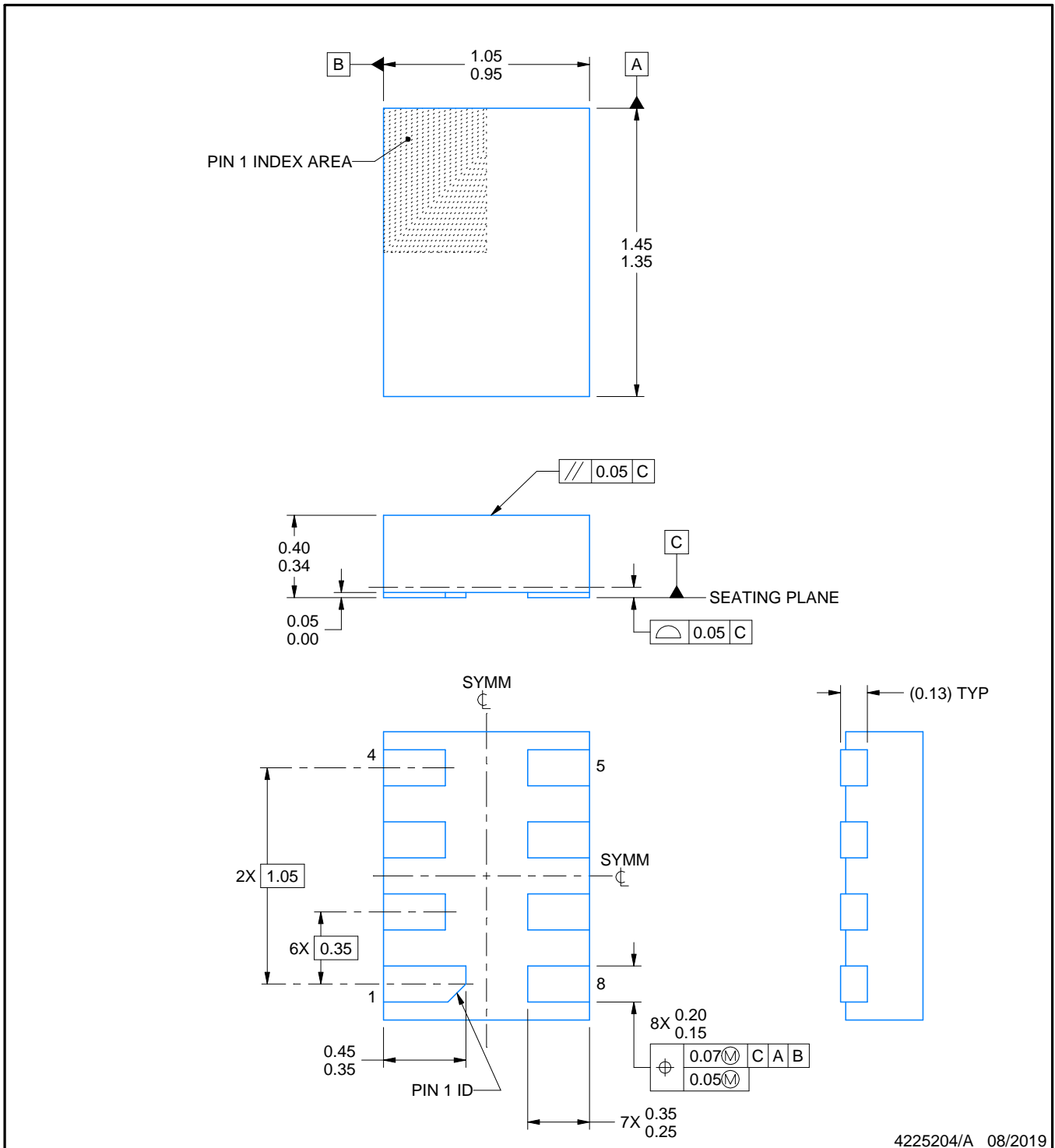
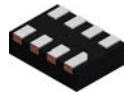

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
PCA9306HDQER	X2SON	DQE	8	5000	180.0	8.4	1.27	1.57	0.5	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
PCA9306HDQER	X2SON	DQE	8	5000	210.0	185.0	35.0



NOTES:

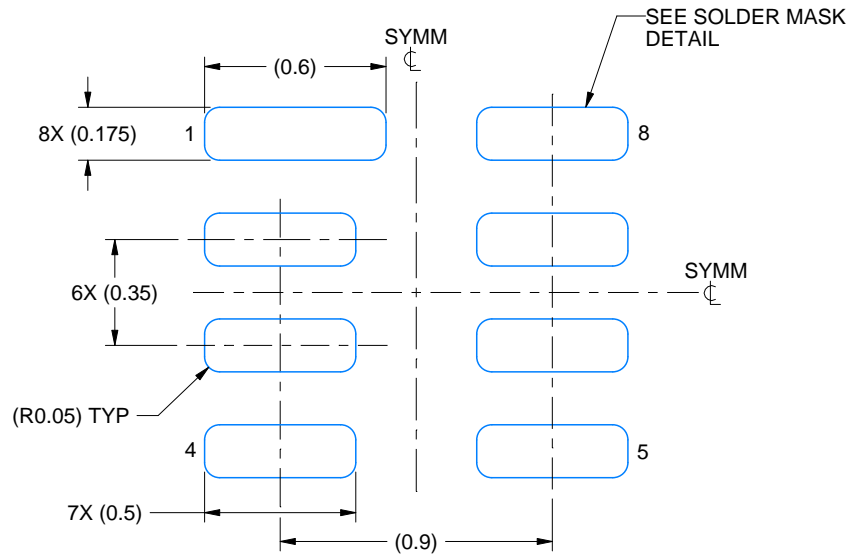
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package complies to JEDEC MO-287 variation X2EAF.

EXAMPLE BOARD LAYOUT

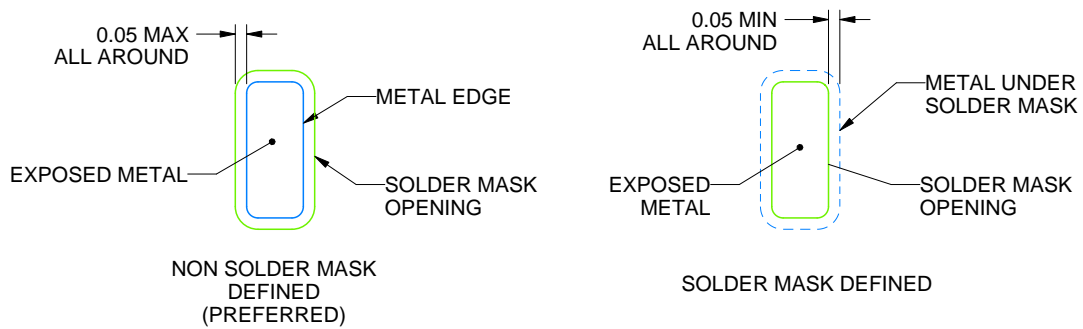
DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X



SOLDER MASK DETAILS

4225204/A 08/2019

NOTES: (continued)

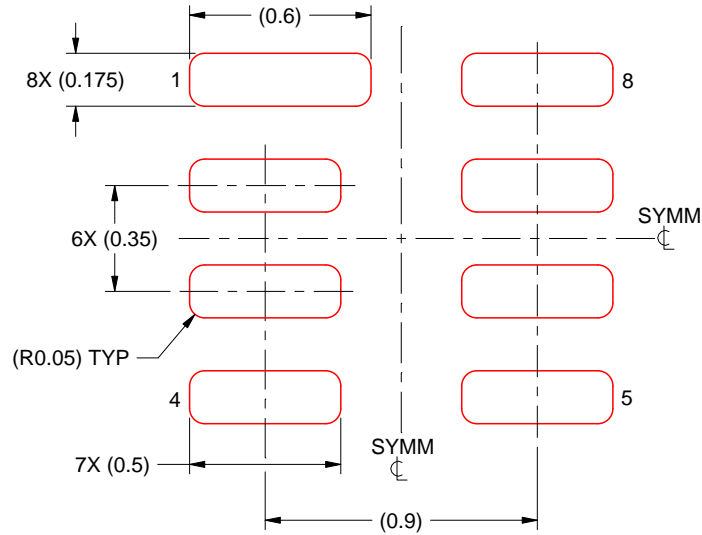
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

DQE0008A

X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 MM THICK STENCIL
SCALE: 40X

4225204/A 08/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月