MUX80X-Q1 具有闩锁效应抑制和 1.8V 逻辑电平的 100V、扁平 R_{ON}、单路 8:1 和双路 4:1 多路复用器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
  - 器件温度等级 1：–40°C 至 125°C 环境工作温度范围
- 支持高电源电压：
  - 双电源：±10V 至 ±50V
  - 单电源：10V 至 100V
  - 非对称双电源运行
- 在整个电源电压范围内提供一致的参数性能
- 闩锁效应抑制
- 低串扰：-110dB
- 无需额外逻辑轨 (V_L)
- 支持 1.8V 逻辑电平
- 失效防护逻辑：高达 48V（与电源无关）
- 逻辑引脚上带有集成下拉电阻器
- 双向信号路径
- 先断后合开关
- 宽工作温度 T_A：-40°C 至 125°C
- 业界通用的 TSSOP 封装和较小的 WQFN 封装

2 应用

- 高电压双向切换
- 模拟和数字多路复用/多路信号分离
- 车身控制模块 (BCM)
- LIDAR 模块
- 区域控制模块 (ZCU)
- HEV/EV 电池管理系统 (BMS)
- 高级驾驶辅助系统 (ADAS)
- EV 充电系统
- 远程信息处理
- 信息娱乐系统

3 说明

MUX808-Q1 和 MUX809-Q1 是支持高电压的现代模拟多路复用器，可采用 8:1（单端）和 4:1（差分）配置。该器件能够与最高电源电压不超过 100V 的双电源、单电源或非对称电源搭配使用。MUX80x-Q1 器件能够在整个电源电压范围内提供一致的模拟参数性能。MUX808-Q1 和 MUX809-Q1 可在源极 (Sx) 和漏极 (D) 引脚上支持双向模拟和数字信号。

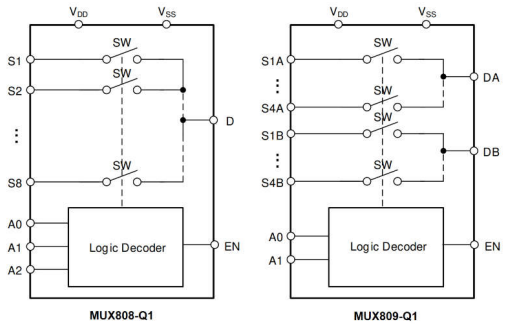
所有逻辑输入均支持 1.8V、3.3V 和 5V 的逻辑电平，并可在电压高达 48V 时进行连接，从而通过控制信号电压实现系统灵活性。失效防护逻辑电路允许在施加电源引脚上的电压之前，先施加逻辑引脚上的电压，从而保护器件免受潜在的损害。

此器件系列具有闩锁效应抑制功能，可防止器件内寄生结构之间的大电流不良事件。闩锁状态通常会一直持续到电源轨关闭为止，并可能导致器件失效。凭借闩锁效应抑制功能，此系列多路复用器能够在恶劣的环境中使用。

封装信息

器件型号(1)	封装(2)	封装尺寸(3)
MUX808-Q1 MUX809-Q1	PW（TSSOP，16）	5mm × 6.4mm
	RUM（WQFN，16）	4mm × 4mm

(1) 请参阅*器件比较*。
(2) 有关所有可用封装，请参阅*节 12*。
(3) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



MUX808-Q1 和 MUX809-Q1 方框图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....3
5 引脚配置和功能.....3
6 规格.....5
6.1 绝对最大额定值.....5
6.2 ESD 等级.....5
6.3 建议运行条件.....6
6.4 热性能信息.....6
6.5 电气特性.....7
6.6 电气特性（±15V 双电源）.....7
6.7 电气特性（±36V 双电源）.....8
6.8 电气特性（±50V 双电源）.....9
6.9 电气特性（72V 单电源）.....10
6.10 电气特性（100V 单电源）.....11
6.11 开关特性.....12
6.12 典型特性.....13
7 参数测量信息.....16
7.1 导通电阻.....16
7.2 关断漏电流.....16
7.3 导通漏电流.....16
7.4 先断后合延迟.....17
7.5 使能导通和关断时间.....18
7.6 转换时间.....18
7.7 电荷注入.....19
7.8 关断隔离.....19
7.9 串扰.....20
7.10 带宽.....21
7.11 THD + 噪声.....21
8 详细说明.....22
8.1 概述.....22
8.2 功能方框图.....22
8.3 特性说明.....22
8.4 器件功能模式.....24
9 应用和实施.....25
9.1 应用信息.....25
9.2 典型应用.....25
9.3 电源相关建议.....28
9.4 布局.....28
10 器件和文档支持.....31
10.1 文档支持.....31
10.2 接收文档更新通知.....31
10.3 支持资源.....31
10.4 商标.....31
10.5 静电放电警告.....31
10.6 术语表.....31
11 修订历史记录.....31
12 机械、封装和可订购信息.....31

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

产品	说明
MUX808-Q1	单通道 8:1 多路复用器
MUX809-Q1	双通道 4:1 多路复用器

5 引脚配置和功能

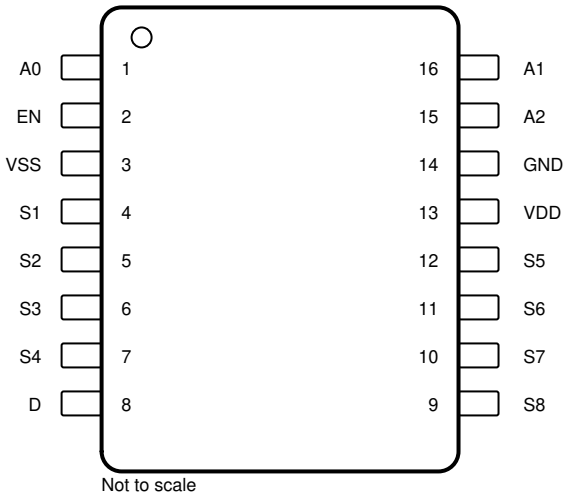


图 5-1. PW 封装，16 引脚 TSSOP（俯视图）

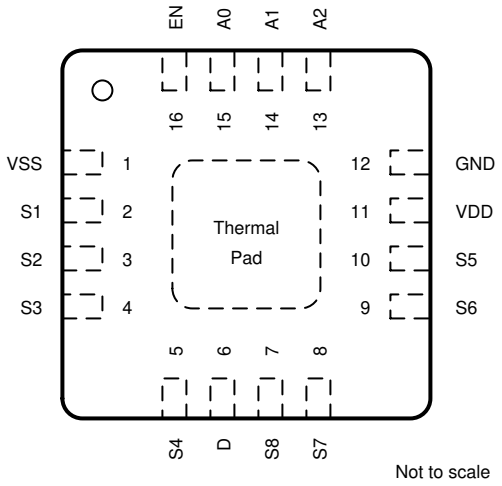


图 5-2. RUM 封装 16 引脚 WQFN（俯视图）

表 5-1. 引脚功能：MUX808-Q1

引脚			类型[(1)]	说明
名称	TSSOP	WQFN		
A0	1	15	I	逻辑控制输入地址 0 (A0)。
EN	2	16	I	高电平有效数字使能 (EN) 引脚。当引脚为低电平时，该器件被禁用，所有开关都变为高阻抗。当该引脚为高电平时，Ax 逻辑输入确定各个开关状态。
V_{SS}	3	1	P	负电源。该引脚是负电源电势最高的引脚。在单电源应用中，该引脚可以接地。为了实现可靠运行，应在 V_{SS} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
S1	4	2	I/O	源极引脚 1。可以是输入或输出。
S2	5	3	I/O	源极引脚 2。可以是输入或输出。
S3	6	4	I/O	源极引脚 3。可以是输入或输出。
S4	7	5	I/O	源极引脚 4。可以是输入或输出。
D	8	6	I/O	漏极引脚。可以是输入或输出。
S8	9	7	I/O	源极引脚 8。可以是输入或输出。
S7	10	8	I/O	源极引脚 7。可以是输入或输出。
S6	11	9	I/O	源极引脚 6。可以是输入或输出。
S5	12	10	I/O	源极引脚 5。可以是输入或输出。
V_{DD}	13	11	P	正电源。该引脚是正电源电势最高的引脚。为了实现可靠运行，应在 V_{DD} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
GND	14	12	P	接地 (0V) 基准
A2	15	13	I	逻辑控制输入地址 2 (A2)。
A1	16	14	I	逻辑控制输入地址 1 (A1)。
散热焊盘			—	内部未连接散热焊盘。建议将焊盘连接至 GND 或 VSS 以获得最佳性能。

(1) I = 输入，O = 输出，I/O = 输入和输出，P = 电源

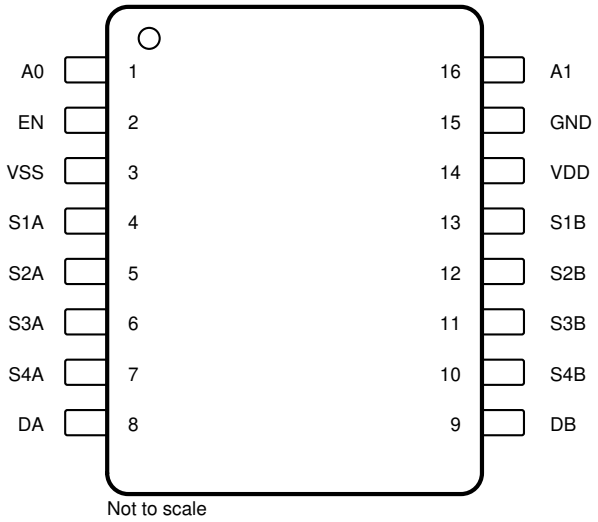


图 5-3. PW 封装，16 引脚 TSSOP（俯视图）

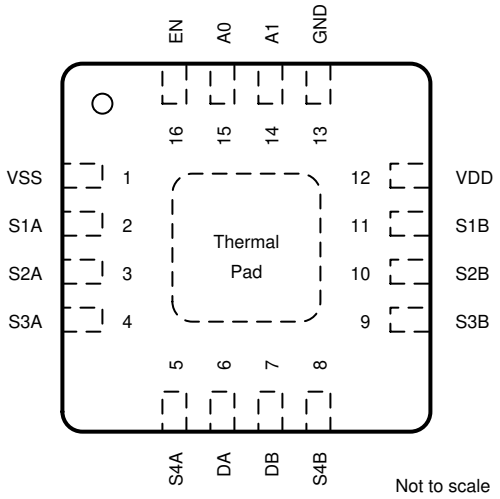


图 5-4. RUM 封装，16 引脚 WQFN（俯视图）

表 5-2. 引脚功能：MUX809-Q1

引脚			类型[(1)]	说明
名称	TSSOP	WQFN		
A0	1	15	I	逻辑控制输入地址 0 (A0)。
EN	2	16	I	高电平有效数字使能 (EN) 引脚。当引脚为低电平时，该器件被禁用，所有开关都变为高阻抗。当该引脚为高电平时，Ax 逻辑输入确定各个开关状态。
V_{SS}	3	1	P	负电源。该引脚是负电源电势最高的引脚。在单电源应用中，该引脚可以接地。为了可靠运行，在 V_{SS} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
S1A	4	2	I/O	源极引脚 1A。可以是输入或输出。
S2A	5	3	I/O	源极引脚 2A。可以是输入或输出。
S3A	6	4	I/O	源极引脚 3A。可以是输入或输出。
S4A	7	5	I/O	源极引脚 4A。可以是输入或输出。
DA	8	6	I/O	漏极端子 A。可以是输入或输出。
DB	9	7	I/O	漏极端子 B。可以是输入或输出
S4B	10	8	I/O	源极引脚 4B。可以是输入或输出。
S3B	11	9	I/O	源极引脚 3B。可以是输入或输出。
S2B	12	10	I/O	源极引脚 2B。可以是输入或输出。
S1B	13	11	I/O	源极引脚 1B。可以是输入或输出。
V_{DD}	14	12	P	正电源。该引脚是正电源电势最高的引脚。为了可靠运行，在 V_{DD} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
GND	15	13	P	接地 (0V) 基准
A1	16	14	I	逻辑控制输入地址 1 (A1)。
散热焊盘			—	内部未连接散热焊盘。建议将焊盘连接至 GND 或 VSS 以获得最佳性能。

(1) I = 输入，O = 输出，I/O = 输入和输出，P = 电源

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

		最小值	最大值	单位
V_{DD} – V_{SS}	电源电压		110	V
V_{DD}		-0.5	110	V
V_{SS}		-110	0.5	V
V_{Ax} 或 V_{EN}	逻辑控制输入引脚电压 (Ax, EN)	-0.5	50	V
I_{Ax} 或 I_{EN}	逻辑控制输入引脚电流 (Ax, EN)	-30	30	mA
V_S 或 V_D	源极或漏极电压（Sx、D）	V_{SS} – 2	V_{DD}+2	V
$I_{DC\ (CONT)}$	源极或漏极连续电流（Sx、D）	-100	100	mA
I_{IK} [(2)]	85°C 处的二极管钳位电流	-100	100	mA
	125°C 处的二极管钳位电流	-15	15	mA
T_{stg}	贮存温度	-65	150	°C
T_A	环境温度	-55	150	°C
T_J	结温		150	°C
P_{tot} [(3)]	总功率耗散 (TSSOP)		720	mW

(1) 超出*绝对最大额定值*运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件*之外但在*绝对最大额定值*范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 引脚被二极管钳制至电源轨。过压信号的电压和电流必须限制在最大额定值内。
(3) 对于 TSSOP 封装：P_{tot} 会在 T_A = 70°C 时以线性方式降额 10.5mW/°C

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚[(1)]	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚[(2)]	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_{DD} – V_{SS} (1)	电源电压差		10		100	V
V_{DD}	正电源电压		10		100	V
V_S 或 V_D (2)	信号路径输入/输出电压（源极或漏极引脚）		V_{SS}		V_{DD}	V
V_A 或 V_{EN}	地址或使能引脚电压		0		48	V
T_A	环境温度		-40		125	°C
V_S 或 V_D (2)	信号路径输入/输出电压（源极或漏极引脚）		V_{SS}		V_{DD}	V
T_A	环境温度		-40		125	°C
I_{DC} 1 通道。(3)	流经 1 通道 TSSOP 或 QFN 开关的连续电流				100	mA
I_{DC} 全通道。(4)	同时流经所有通道上开关的连续电流，TSSOP 封装	T_A = 25°C			75	mA
		T_A = 85°C			50	mA
		T_A = 125°C			25	mA

(1) 只要满足 10V ≤ (V_{DD} – V_{SS}) ≤ 100V 以及最小 V_{DD} 条件，V_{DD} 和 V_{SS} 就可以是任意值。
(2) V_S 或 V_D 是任何源极或漏极引脚上的电压。
(3) 每次显示单个通道的最大连续电流。
(4) 每次显示所有通道的最大连续电流。请参阅最大功耗 (P_{tot}) 以确保不违反封装限制。

6.4 热性能信息

热指标(1)		MUX808-Q1	MUX809-Q1	MUX808-Q1 MUX809-Q1	单位
		PW (TSSOP)	PW (TSSOP)	RUM (QFN)	
		16 引脚	16 引脚	16 引脚	
$R_{\theta JA}$	结至环境热阻	97.0	96.4	41.9	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	26.7	26.5	25.8	°C/W
$R_{\theta JB}$	结至电路板热阻	43.8	43.1	17.0	°C/W
Ψ_{JT}	结至顶部特征参数	1.1	1.1	0.3	°C/W
Ψ_{JB}	结至电路板特征参数	43.1	42.5	17.0	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	3.2	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性

在自然通风条件下的工作温度范围内（除非另有说明）
V_{DD} = +36V，V_{SS} = –36V，GND = 0V 以及 T_A = 25℃ 时测得的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
逻辑输入							
V_{IH}	逻辑电压高电平		-40°C 至 +125°C	1.3		48	V
V_{IL}	逻辑电压低电平		-40°C 至 +125°C	0		0.8	V
I_{IH}	输入漏电流	逻辑输入 = 0V、5V 或 48V	-40°C 至 +125°C		0.4	3.8	μA
I_{IL}	输入漏电流	逻辑输入 = 0V、5V 或 48V	-40°C 至 +125°C	-0.2	-0.005		μA
C_{IN}	逻辑输入电容		-40°C 至 +125°C		3		pF
电源							
I_{DD}	V_{DD} 电源电流	逻辑输入 = 0V、5V 或 48V	25°C		250	500	μA
			-40°C 至 +85°C			500	μA
			-40°C 至 +125°C			500	μA
I_{SS}	V_{SS} 电源电流	逻辑输入 = 0V、5V 或 48V	25°C		250	420	μA
			-40°C 至 +85°C			420	μA
			-40°C 至 +125°C			420	μA

6.6 电气特性（±15V 双电源）

V_{DD} = +15V ± 10%，V_{SS} = -15V ± 10%，GND = 0V（除非另有说明）
T_A = 25°C 时的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -10V 至 +10V I_D = -5mA	25°C		38	55	Ω
			-40°C 至 +85°C			75	
			-40°C 至 +125°C			90	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -10V 至 +10V I_D = -5mA	25°C		0.65		Ω
			-40°C 至 +85°C			3.5	
			-40°C 至 +125°C			4.1	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -10V 至 +10V I_D = -5mA	25°C		0.5		Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = –5mA	-40°C 至 +125°C		0.25		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 16.5 V，V_{SS} = -16.5 V 开关状态为关断 V_S = +10 V/-10 V V_D = -10 V/+10 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 16.5 V，V_{SS} = -16.5 V 开关状态为关断 V_S = +10 V/-10 V V_D = -10 V/+10 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为导通 V_S = V_D = ±10V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	

(1) 当 V_S 为正时，V_D 为负。当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态。而当 V_D 处于电压电势时，V_S 处于浮动状态。

6.7 电气特性（±36V 双电源）

V_{DD} = +36V ± 10%，V_{SS} = -36V ± 10%，GND = 0V（除非另有说明）
T_A = 25°C 时的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -25V 至 +25V I_D = -5mA	25°C		38	48	Ω
			-40°C 至 +85°C			65	
			-40°C 至 +125°C			80	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -25V 至 +25V I_D = -5mA	25°C		0.65		Ω
			-40°C 至 +85°C			3.5	
			-40°C 至 +125°C			4.1	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -25V 至 +25V I_D = -5mA	25°C		0.9		Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = – 5mA	-40°C 至 +125°C		0.25		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 39.6 V，V_{SS} = -39.6 V 开关状态为关断 V_S = +25 V/-25 V V_D = -25 V/+25 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 39.6 V，V_{SS} = -39.6 V 开关状态为关断 V_S = +25 V/-25 V V_D = -25 V/+25 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 39.6V，V_{SS} = -39.6V 开关状态为导通 V_S = V_D = ±25V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	

(1) 当 V_S 为正时，V_D 为负。当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态。而当 V_D 处于电压电势时，V_S 处于浮动状态。

Copyright © 2026 Texas Instruments Incorporated

6.8 电气特性（±50V 双电源）

V_{DD} = +50V，V_{SS} = -50V，GND = 0V（除非另有说明）
T_A = 25°C 时的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -45V 至 +45V I_D = -5mA	25°C		38	48	Ω
			-40°C 至 +85°C			65	
			-40°C 至 +125°C			80	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -45V 至 +45V I_D = -5mA	25°C		0.65		Ω
			-40°C 至 +85°C			3.5	
			-40°C 至 +125°C			4.1	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -45V 至 +45V I_D = -5mA	25°C		1		Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = – 5mA	-40°C 至 +125°C		0.25		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 50 V，V_{SS} = -50 V 开关状态为关断 V_S = +45 V/-45 V V_D = -45 V/+45 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 50 V，V_{SS} = -50 V 开关状态为关断 V_S = +45 V/-45 V V_D = -45 V/+45 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 50V，V_{SS} = -50V 开关状态为导通 V_S = V_D = ±45V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	

(1) 当 V_S 为正时，V_D 为负。当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态。而当 V_D 处于电压电势时，V_S 处于浮动状态。

6.9 电气特性（72V 单电源）

V_{DD} = +72 V± +10%，V_{SS} = 0V，GND = 0V（除非另有说明）
T_A = 25°C 时的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = 0V 至 +60V I_D = -5mA	25°C		38	48	Ω
			-40°C 至 +85°C			65	
			-40°C 至 +125°C			80	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = 0V 至 +60V I_D = -5mA	25°C		0.65		Ω
			-40°C 至 +85°C			3.5	
			-40°C 至 +125°C			4.1	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = 0V 至 +60V I_D = -5mA	25°C		0.6		Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = – 5mA	-40°C 至 +125°C		0.25		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	开关状态为关 V_S = +60V/1V V_D = 1V/+60V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{D(OFF)}$	漏极关断漏电流(1)	开关状态为关 V_S = +60V/1V V_D = 1V/+60V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	开关状态为开 V_S = V_D = 1V/+60V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	

(1) 当 V_S 为 60V 时，V_D 为 1V。或当 V_S 为 1V 时，V_D 为 60V。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态。或者当 V_D 处于电压电势时，V_S 处于浮动状态。

Copyright © 2026 Texas Instruments Incorporated

6.10 电气特性（100V 单电源）

V_{DD} = +100V，V_{SS} = 0V，GND = 0V（除非另有说明）
T_A = 25°C 时的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = 0V 至 +95V I_D = -5mA	25°C		38	48	Ω
			-40°C 至 +85°C			65	
			-40°C 至 +125°C			80	
ΔR_{ON}	通道间的导通电阻不匹配	V_S = 0V 至 +95V I_D = -5mA	25°C		0.65		Ω
			-40°C 至 +85°C			3.5	
			-40°C 至 +125°C			4.1	
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = 0V 至 +95V I_D = -5mA	25°C		0.6		Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = –5mA	-40°C 至 +125°C		0.25		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	开关状态为关 V_S = +95V/1V V_D = 1V/+95V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{D(OFF)}$	漏极关断漏电流(1)	开关状态为关 V_S = +95V/1V V_D = 1V/+95V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	开关状态为开 V_S = V_D = 1V/+95V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	
			-40°C 至 +125°C	-1		1	

(1) 当 V_S 为 95V 时，V_D 为 1V。或当 V_S 为 1V 时，V_D 为 95V。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态。或者当 V_D 处于电压电势时，V_S 处于浮动状态。

6.11 开关特性

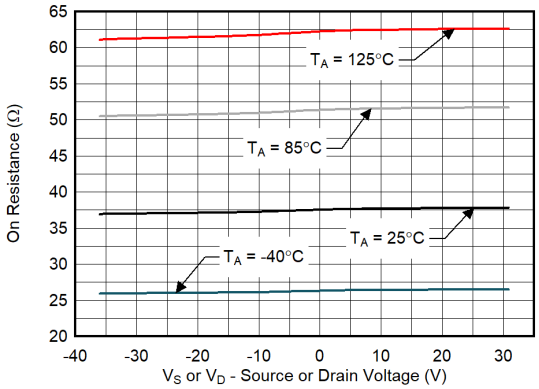
在自然通风条件下的工作温度范围内（除非另有说明）
V_{DD} = +36V，V_{SS} = –36V，GND = 0V 以及 T_A = 25℃ 时测得的典型值（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	V_S = 10V R_L = 10kΩ，C_L = 15pF	25°C		3		μs
			-40°C 至 +85°C			10	
			-40°C 至 +125°C			12	
$t_{ON (EN)}$	使能后的开通时间	V_S = 10V R_L = 10kΩ，C_L = 15pF	25°C		3		μs
			-40°C 至 +85°C			14	
			-40°C 至 +125°C			15	
$t_{OFF (EN)}$	使能后的关断时间	V_S = 10V R_L = 10kΩ，C_L = 15pF	25°C		0.65		μs
			-40°C 至 +85°C			3	
			-40°C 至 +125°C			3	
t_{BBM}	先断后合延时时间	V_S = 10V， R_L = 10kΩ，C_L = 15pF	25°C		3		μs
			-40°C 至 +85°C	0.1			
			-40°C 至 +125°C	0.1			
$T_{ON (VDD)}$	器件开通时间 （V_{DD} 至输出）	V_{DD} 斜率 = 1V/μs、 V_S = 10V、 R_L = 10kΩ 及 C_L = 15pF	25°C		75		μs
t_{PD}	传播延迟	R_L = 50Ω，C_L = 5pF	25°C		550		ps
Q_{INJ}	电荷注入	V_S = (V_{DD} + V_{SS})/2，C_L = 1nF	25°C		-150		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = (V_{DD} + V_{SS})/ 2，f = 1MHz	25°C		-110		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = (V_{DD} + V_{SS})/ 2，f = 1MHz	25°C		-110		dB
BW	-3dB 带宽 (MUX808Q1)	R_L = 50Ω，C_L = 5pF V_S = (V_{DD} + V_{SS})/ 2	25°C		200		MHz
BW	-3dB 带宽 (MUX809Q1)				380		
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = (V_{DD} + V_{SS})/ 2，f = 1MHz	25°C		-2.8		dB
THD+N	总谐波失真 + 噪声	双电源电压 V_{PP} = 5V、V_{BIAS} = (V_{DD} + V_{SS})/2 R_L = 1kΩ、C_L = 5pF、 f = 20Hz 至 20kHz	25°C		0.003		%
$C_{S(OFF)}$	源极关断电容	V_S = (V_{DD} + V_{SS})/2，f = 1MHz	25°C		3		pF
$C_{D(OFF)}$	漏极关断电容 (MUX808Q1)	V_S = (V_{DD} + V_{SS})/2，f = 1MHz	25°C		20		pF
$C_{D(OFF)}$	漏极关断电容 (MUX809Q1)	V_S = (V_{DD} + V_{SS})/2，f = 1MHz	25°C		10		pF
$C_{S(ON)}$，$C_{D(ON)}$	导通电容 (MUX808Q1)	V_S = (V_{DD} + V_{SS})/2，f = 1MHz	25°C		21		pF
$C_{S(ON)}$，$C_{D(ON)}$	导通电容 (MUX809Q1)	V_S = (V_{DD} + V_{SS})/2，f = 1MHz	25°C		12		pF

Copyright © 2026 Texas Instruments Incorporated

6.12 典型特性

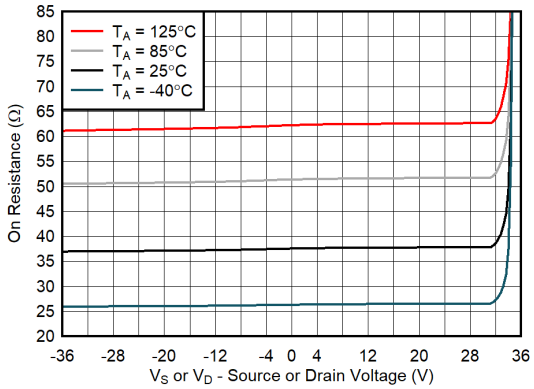
T_A = 25°C，V_{DD} = +36V，且 V_{SS} = -36V（除非另有说明）



V_{DD} = 36V，V_{SS} = -36V

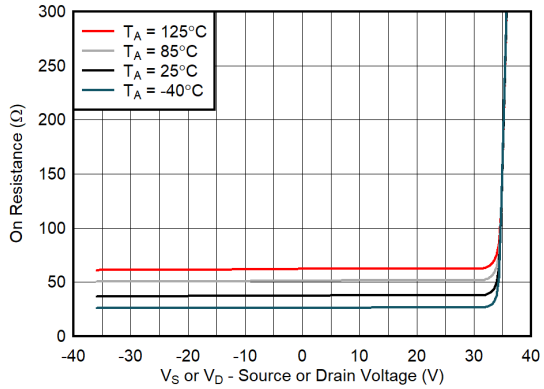
最平坦的 Ron 区域

图 6-1. 导通电阻与源极或漏极电压之间的关系



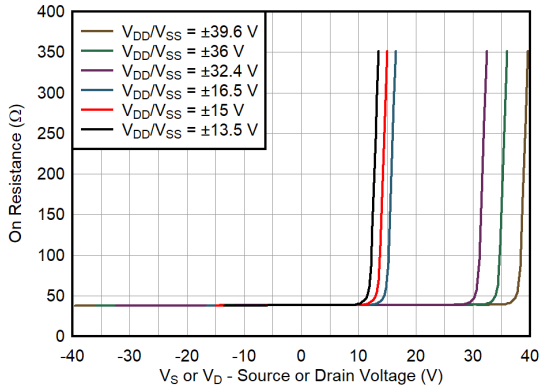
V_{DD} = 36V，V_{SS} = -36V

图 6-2. 导通电阻与源极或漏极电压之间的关系



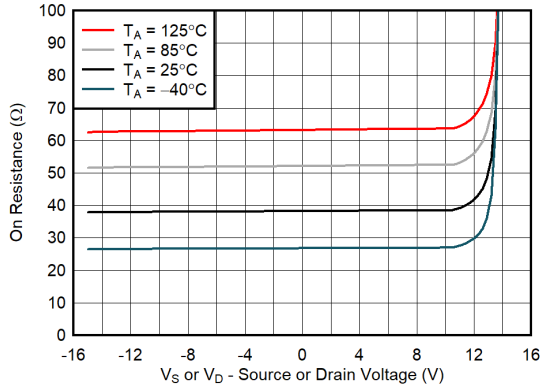
V_{DD} = 36V，V_{SS} = -36V

图 6-3. 导通电阻与源极或漏极电压之间的关系



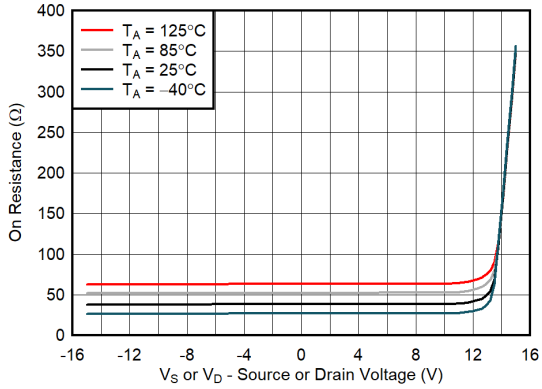
双电源电压

图 6-4. 导通电阻与源极或漏极电压之间的关系



V_{DD} = 15V，V_{SS} = -15V

图 6-5. 导通电阻与源极或漏极电压之间的关系

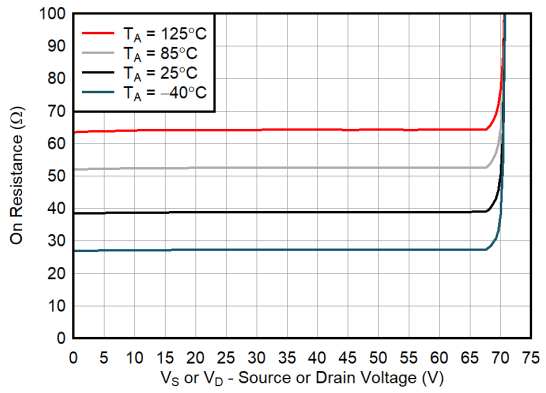


V_{DD} = 15V，V_{SS} = -15V

图 6-6. 导通电阻与源极或漏极电压之间的关系

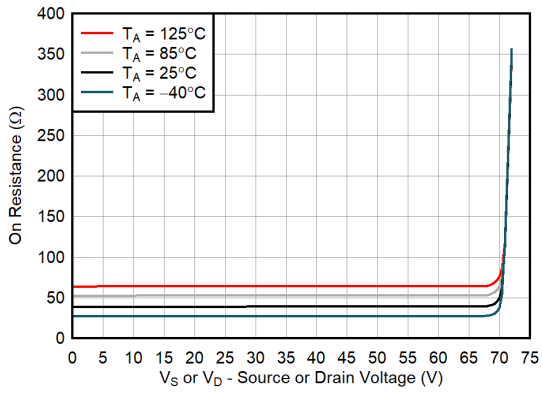
6.12 典型特性（续）

T_A = 25°C，V_{DD} = +36V，且 V_{SS} = -36V（除非另有说明）



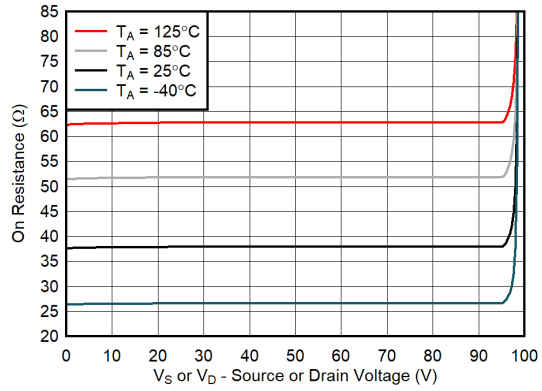
V_{DD} = 72V，V_{SS} = 0V

图 6-7. 导通电阻与源极或漏极电压之间的关系



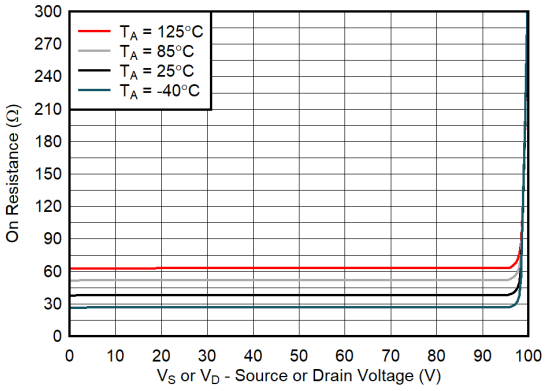
V_{DD} = 72V，V_{SS} = 0V

图 6-8. 导通电阻与源极或漏极电压之间的关系



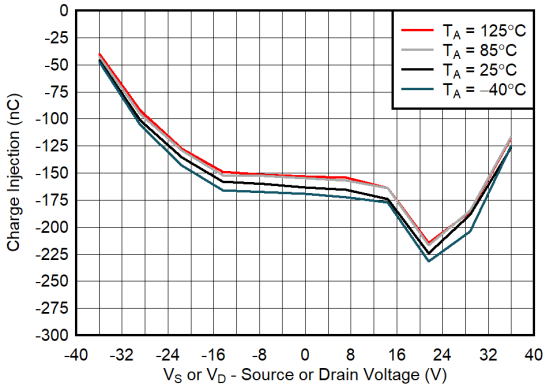
V_{DD} = 100V，V_{SS} = 0V

图 6-9. 导通电阻与源极或漏极电压之间的关系



V_{DD} = 100V，V_{SS} = 0V

图 6-10. 导通电阻与源极或漏极电压之间的关系



V_{DD} = 36V，V_{SS} = -36V

图 6-11. 电荷注入与源极电压间的关系

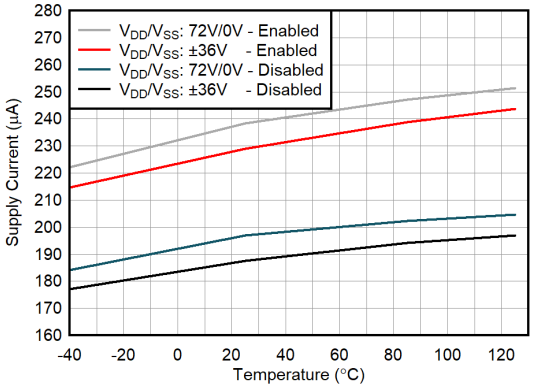
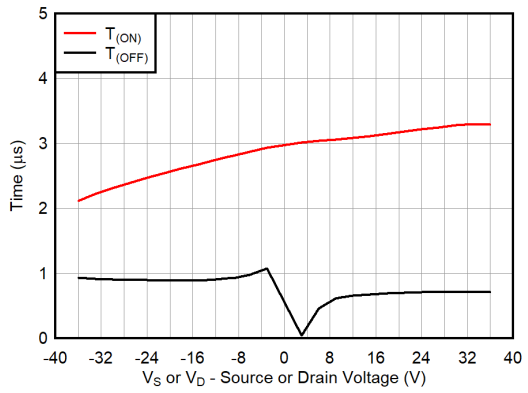


图 6-12. 电源电流与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

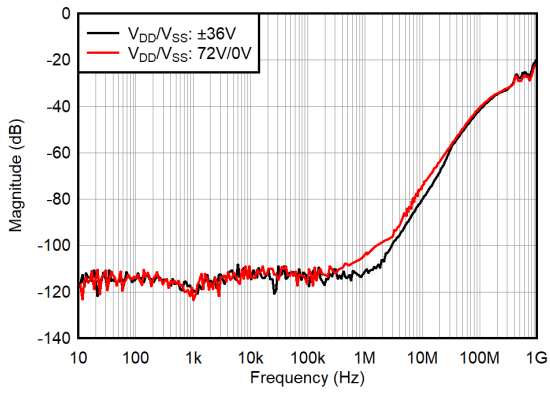
6.12 典型特性（续）

T_A = 25°C，V_{DD} = +36V，且 V_{SS} = -36V（除非另有说明）



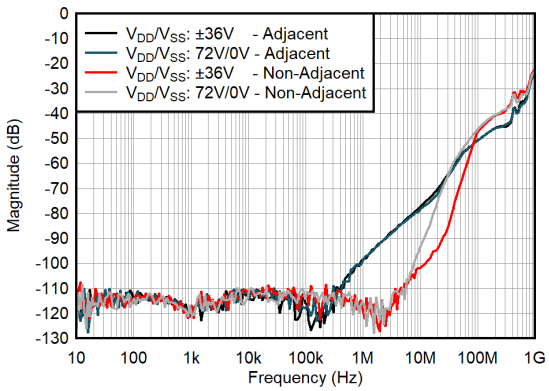
V_{DD} = 36V，V_{SS} = -36V

图 6-13. 导通和关断时间与温度的关系



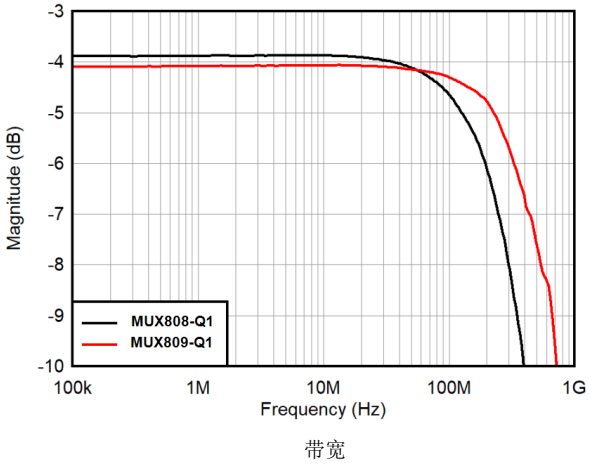
T_A = 25°C

图 6-14. 关断隔离与频率间的关系



T_A = 25°C

图 6-15. 串扰与频率间的关系



带宽

图 6-16. 插入损耗与频率间的关系

7 参数测量信息

7.1 导通电阻

MUX808-Q1 和 MUX809-Q1 的导通电阻是器件源极 (Sx) 和漏极 (Dx) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。图 7-1 展示了符号 R_{ON} 如何用于表示导通电阻。用于测量 R_{ON} 的测量设置如下图所示。ΔR_{ON} 表示任意两个通道的 R_{ON} 之间的差，而 R_{ON_FLAT} 表示平坦度，该平坦度定义为在指定模拟信号范围内测量的导通电阻的最大值和最小值之间的差。

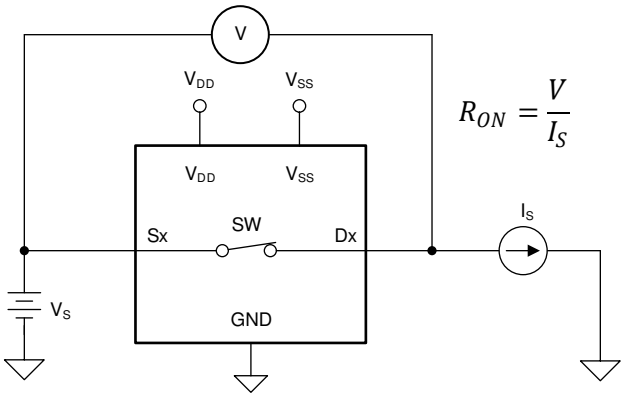


图 7-1. 导通电阻测量设置

7.2 关断漏电流

在关断状态下，开关有两种类型的漏电流：

1. 源极关断漏电流 $I_{S(OFF)}$：开关关断时流入或流出源极引脚的漏电流。
2. 漏极关断漏电流 $I_{D(OFF)}$：开关断开时流入或流出漏极引脚的漏电流。

图 7-2 展示了用于测量两个关断漏电流的设置。

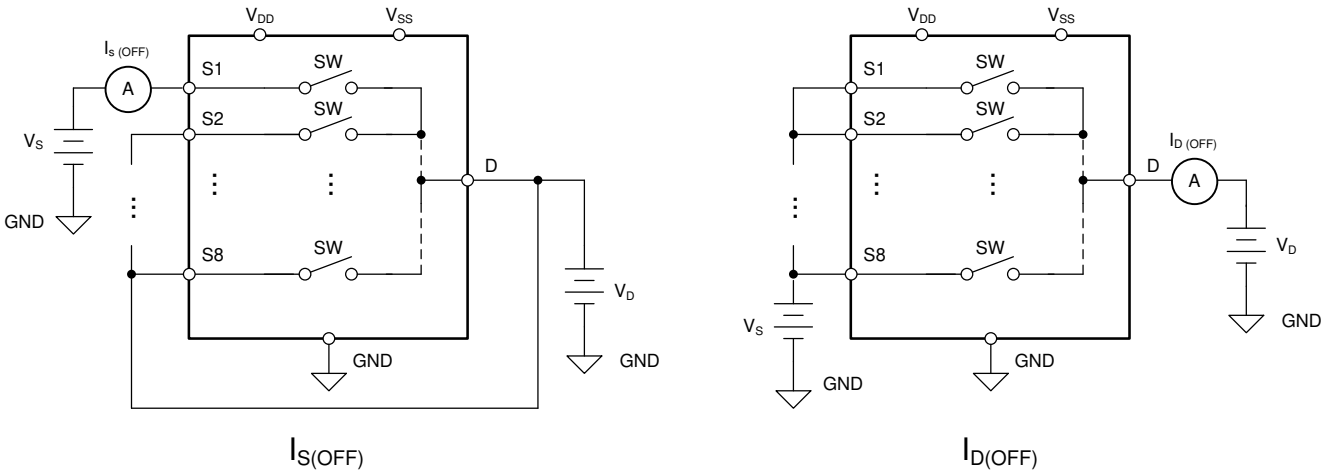


图 7-2. 关断漏电流测量设置

7.3 导通漏电流

源极导通漏电流 ($I_{S(ON)}$) 和漏极导通漏电流 ($I_{D(ON)}$) 表示开关处于导通状态时的通道漏电流。$I_{S(ON)}$ 是在漏极浮动的情况下测量的，而 $I_{D(ON)}$ 是在源极浮动的情况下测量的。图 7-3 展示了用于测量导通漏电流的电路。

Copyright © 2026 Texas Instruments Incorporated

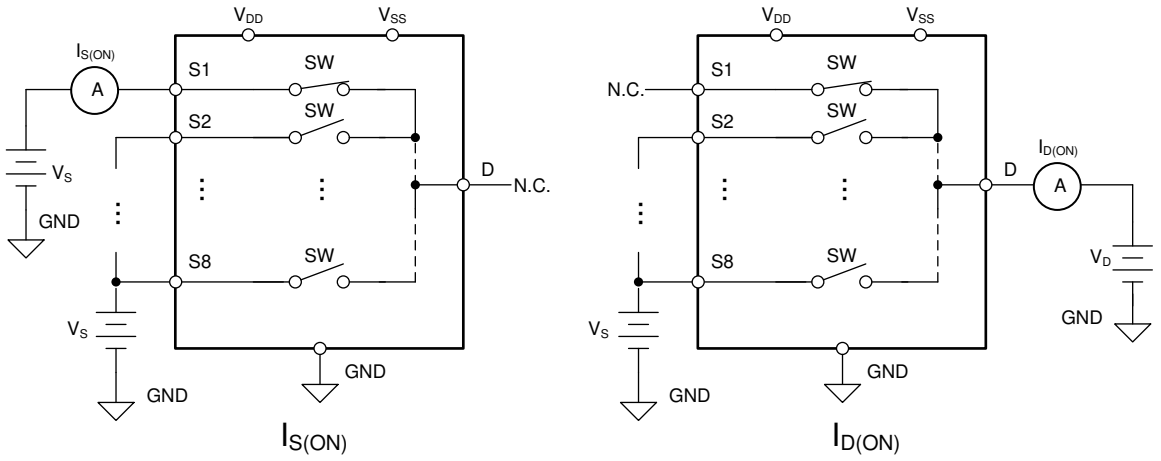


图 7-3. 导通漏电流测量设置

7.4 先断后合延迟

先断后合延时是 MUX808-Q1 和 MUX809-Q1 的一项安全功能。ON 开关首先断开连接，然后 OFF 开关建立连接。*断开* 和 *闭合* 之间的延时时间称为先断后合延迟。图 7-4 展示了测量先断后合延迟时所使用的并且用符号 t_{BBM} 表示的设置。

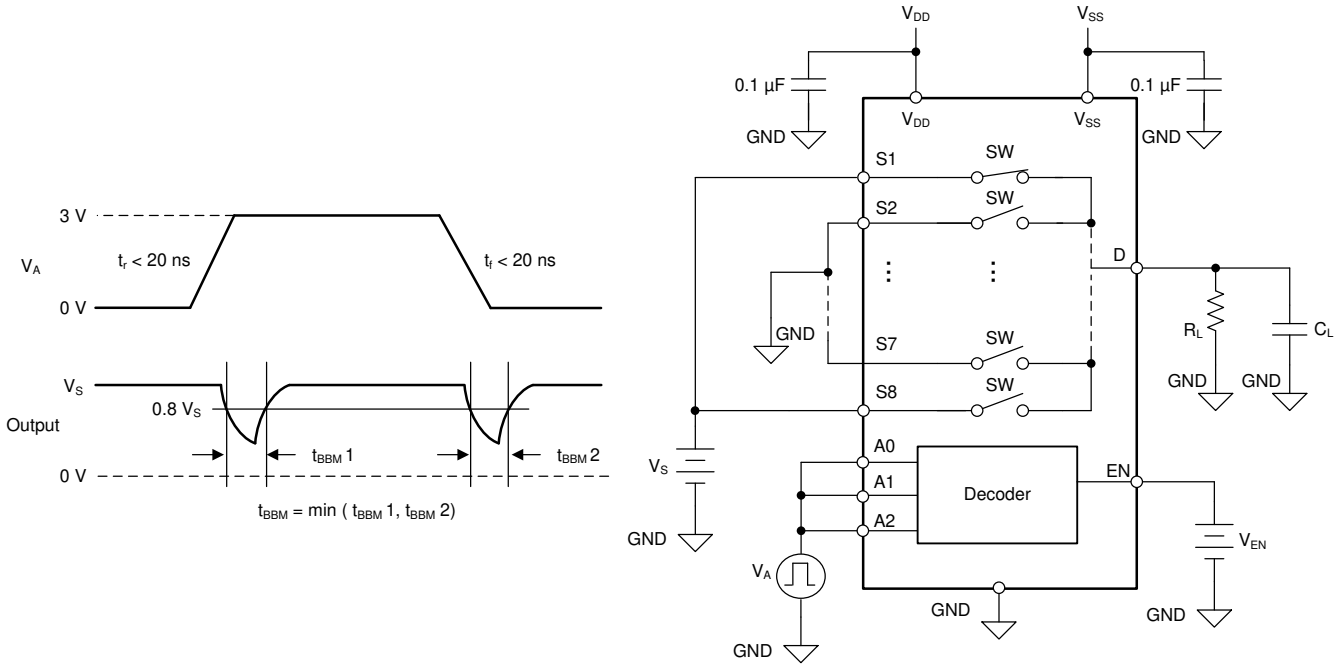


图 7-4. 先断后合延迟测量设置

7.5 使能导通和关断时间

$t_{ON(EN)}$ 时间定义为 EN 信号上升至 50% 最终值后，MUX808-Q1 和 MUX809-Q1 输出上升至 90% 最终值所用的时间。$t_{OFF(EN)}$ 定义为 EN 信号降至 50% 初始值后，MUX808-Q1 和 MUX809-Q1 输出降至 10% 初始值所用的时间。图 7-5 展示了用于测量启用延迟时间的设置。

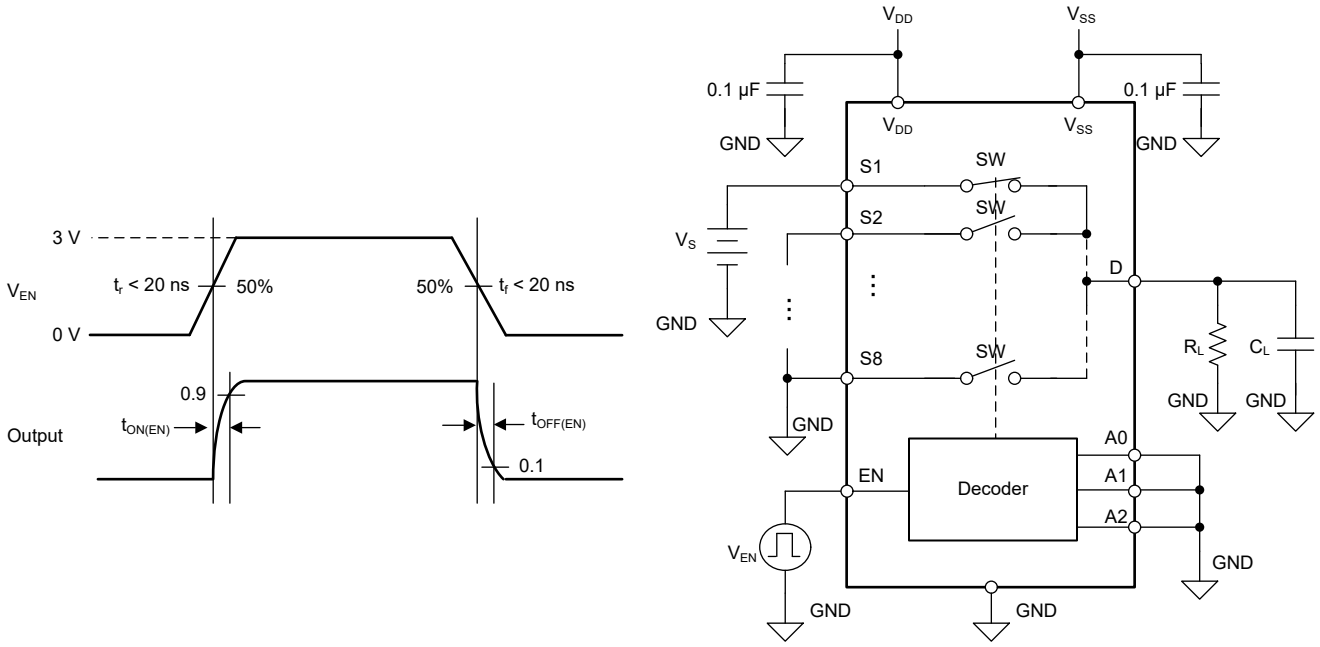


图 7-5. 启用延迟测量设置

7.6 转换时间

转换时间定义为在地址信号 (Ax) 下降或上升到转换的 50% 后，器件输出上升（到转换的 90%）或下降（到转换的 10%）所用的时间。图 7-6 展示了用于测量转换时间且用符号 t_{TRAN} 表示的设置。

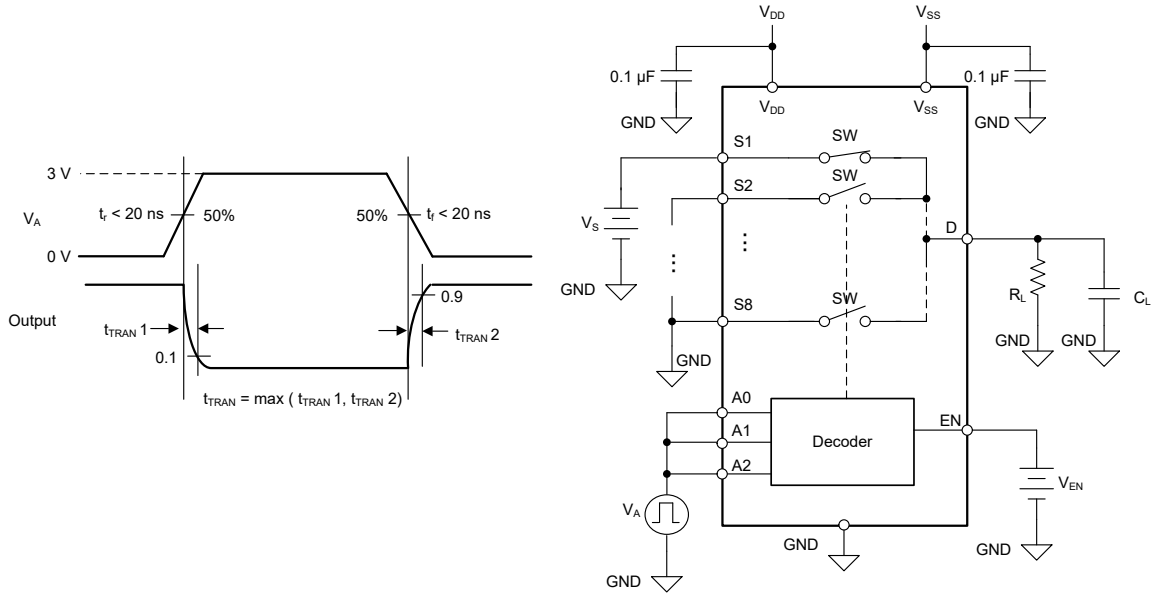


图 7-6. 转换时间测量设置

Copyright © 2026 Texas Instruments Incorporated

7.7 电荷注入

电荷注入是开关期间从数字输入传输到模拟输出的毛刺脉冲的度量，用符号 Q_{INJ} 表示。图 7-7 展示了用于测量从源极到漏极电荷注入的设置。

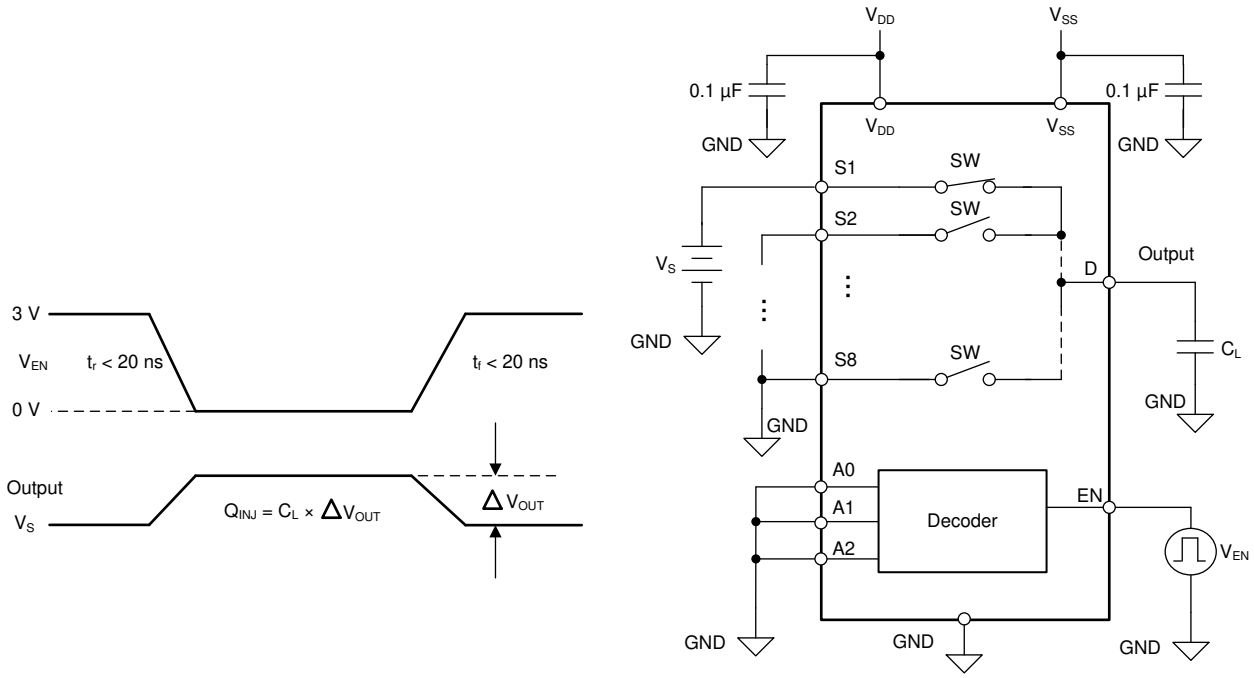
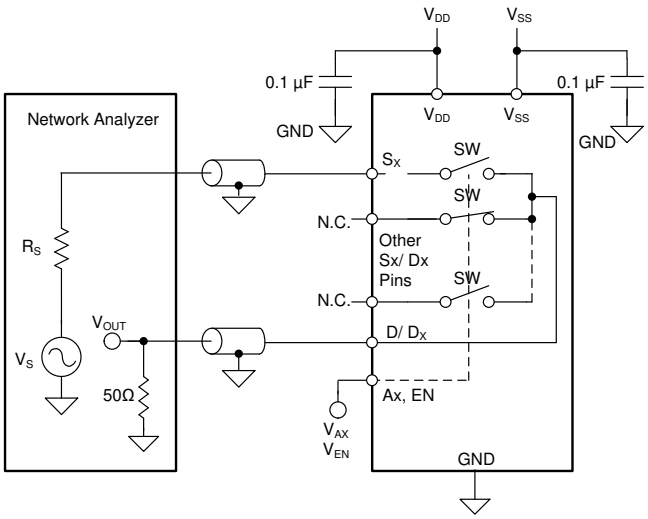


图 7-7. 电荷注入测量设置

7.8 关断隔离

关断隔离定义为器件漏极引脚 (Dx) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。特性阻抗 (Z_O) 测量值为 50 Ω 。图 7-8 显示了用于测量关断隔离的设置。



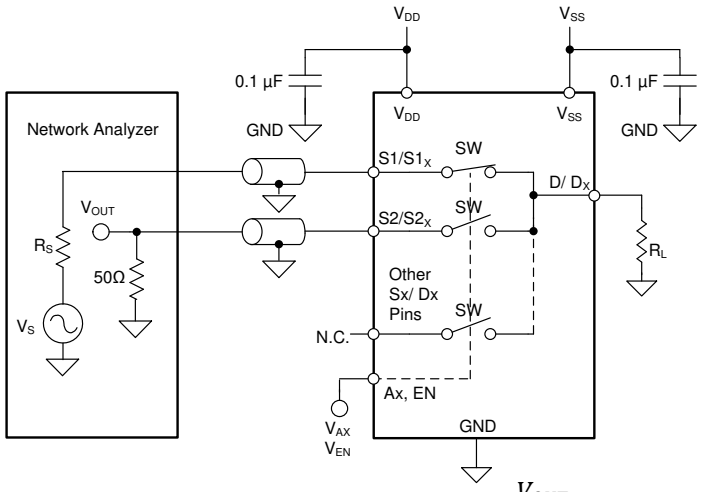
$$Off\ Isolation = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 7-8. 关断隔离测量设置

7.9 串扰

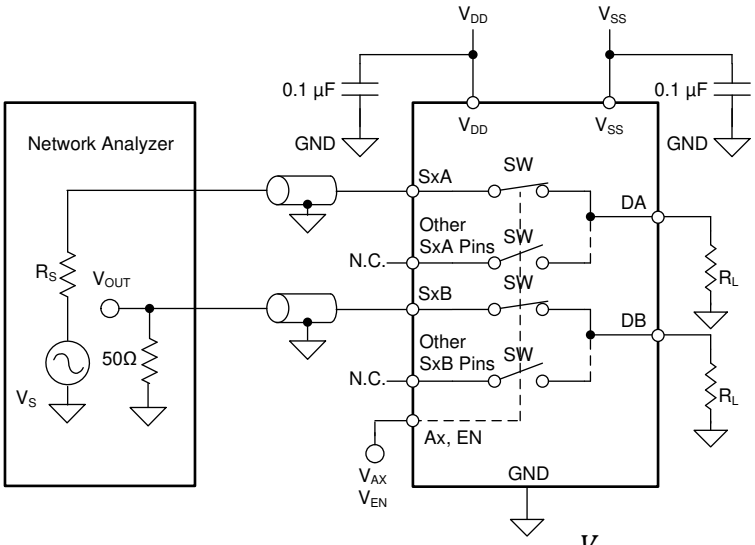
可以为器件定义两种类型的串扰：

1. 通道间串扰 ($X_{TALK(INTRA)}$) 定义为当信号施加在同一通道中导通开关输入的源极引脚时，关断开关输入的源极引脚 (Sx) 上的电压，如图 7-9 中所示。
2. 通道间串扰 ($X_{TALK(INTER)}$)：当信号施加在不同通道中导通开关输入的源极引脚时，导通开关输入的源极引脚 (Sx) 上的电压，如图 7-10 所示。通道间串扰仅适用于 MUX809-Q1 器件。



$$Intra-channel\ Crosstalk = 20 \times Log\frac{V_{OUT}}{V_S}$$

图 7-9. 通道间串扰测量设置



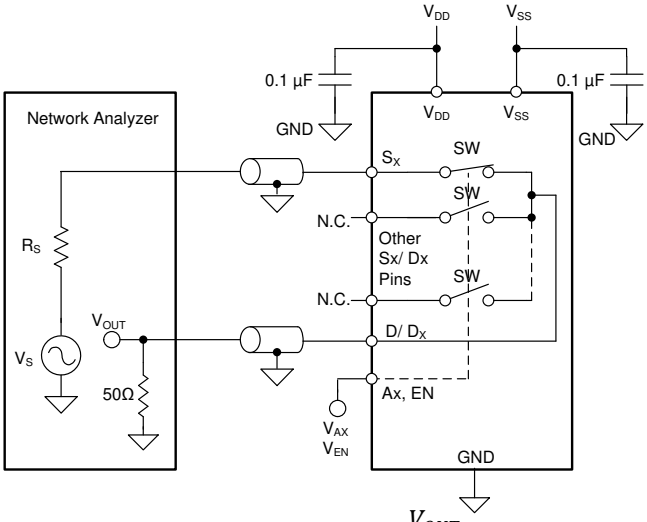
$$Inter-channel\ Crosstalk = 20 \times Log\frac{V_{OUT}}{V_S}$$

图 7-10. 通道间串扰测量设置

Copyright © 2026 Texas Instruments Incorporated

7.10 带宽

带宽 (BW) 定义为当输入施加到开启通道的源极引脚 (Sx)，并且输出在 MUX80x-Q1 的漏极引脚（D 或 Dx）处测量时衰减 <3dB 的频率范围。图 7-11 展示了用于测量开关带宽的设置。



$$Bandwidth = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 7-11. 带宽测量设置

7.11 THD + 噪声

信号的总谐波失真 (THD) 是对谐波失真的度量，定义为多路复用器输出端所有谐波分量的功率之和与基频功率之比。MUX808-Q1 和 MUX809-Q1 的导通电阻随输入信号振幅的变化而变化，当漏极引脚连接到低阻抗负载时，会导致失真。总谐波失真加上噪声表示为 THD+N。图 7-12 展示了用于测量器件 THD+N 的设置。

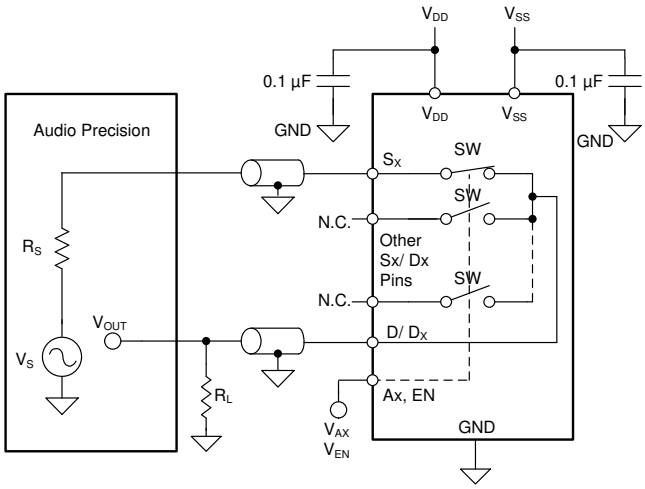


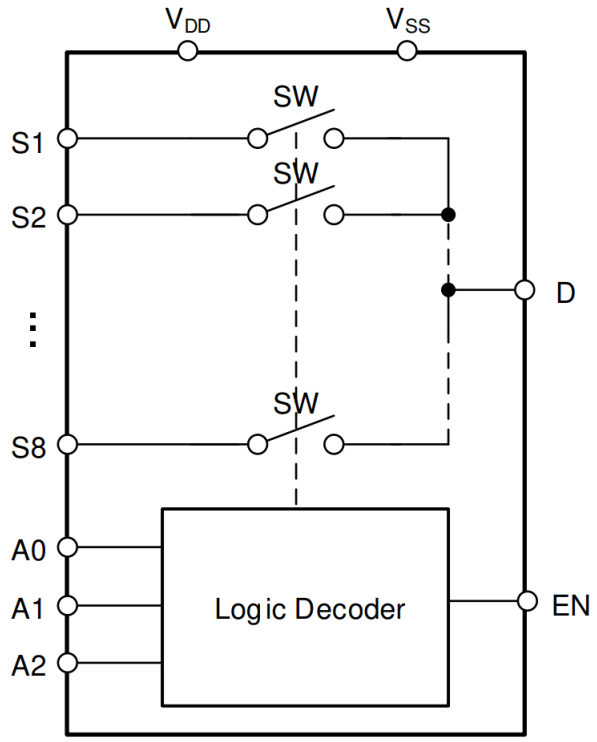
图 7-12. THD+N 测量设置

8 详细说明

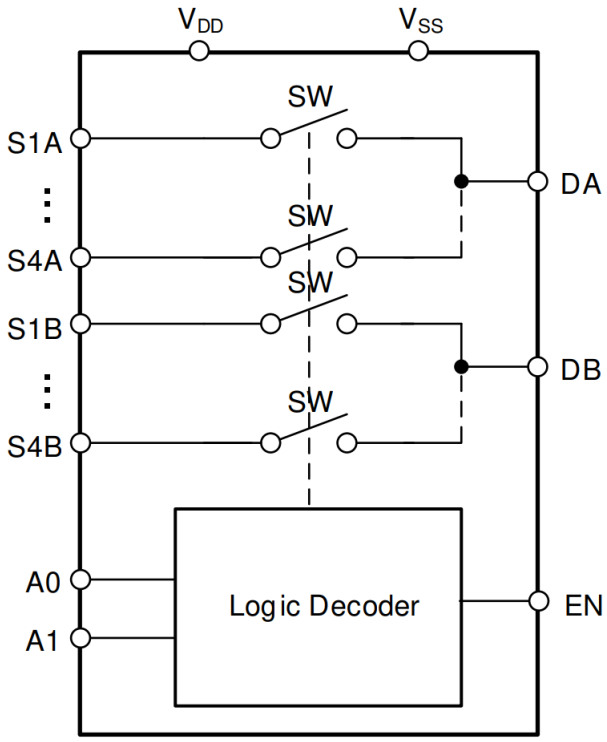
8.1 概述

MUX808-Q1 和 MUX809-Q1 是现代互补金属氧化物半导体 (CMOS) 模拟多路复用器，可提供 8:1（单端）和 4:1（差分）配置。该器件在双电源、单电源或高达 100V 的不对称电源条件下均能稳定运行。

8.2 功能方框图



MUX808-Q1



MUX809-Q1

8.3 特性说明

8.3.1 双向运行

MUX808-Q1 和 MUX809-Q1 从源极 (Sx) 到漏极（D 或 Dx）或从漏极（D 或 Dx）到源极 (Sx) 的导电性能同样出色。每个信号路径在两个方向上都具有非常相似的特性。

8.3.2 平坦的导通电阻

MUX808-Q1 和 MUX809-Q1 采用特殊的开关架构设计，可在大部分开关输入操作区域产生超平坦的导通电阻 (R_{ON})。平坦的 R_{ON} 响应允许该器件用于精密传感器应用，因为无论采样的信号如何，R_{ON} 都会得到控制。该架构在没有电荷泵的情况下实现，因此器件不会产生不必要的噪声来影响采样精度。

最平坦的导通电阻区域从 V_{SS} 延伸到比 V_{DD} 低约 5V。一旦信号在 V_{DD} 为 5V 的范围内，导通电阻将呈指数级增加，并可能影响所需的信号传输。

Copyright © 2026 Texas Instruments Incorporated

8.3.3 保护特性

MUX808-Q1 和 MUX809-Q1 提供了许多保护功能，以实现强健的系统实现。

8.3.3.1 失效防护逻辑

失效防护逻辑电路允许在施加电源引脚上的电压之前，先施加逻辑控制引脚上的电压，从而保护器件免受潜在的损害。此外，失效防护逻辑功能还允许多路复用器逻辑输入端连接高电压，从而在仅存在高电压控制信号情况下简化连接。在断电条件下，逻辑输入可防止高达 +48V 的正故障，但不提供负过压条件保护。

失效防护逻辑还允许器件在正常工作期间与控制引脚上高于 V_{DD} 的电压连接，从而为系统设计带来更大的灵活性。例如，当 V_{DD} 为 15V 时，逻辑控制引脚可连接 +24V 电压，以便获得逻辑高电平信号，该信号允许在控制逻辑输入时使用不同类型的信号，例如：模拟反馈电压。无论电源电压如何，逻辑输入都可以连接高达 48 V 的电压。

8.3.3.2 ESD 保护

MUX808-Q1 和 MUX809-Q1 上的所有引脚均支持高达 ±2kV 的 HBM ESD 保护级别，这有助于器件在制造过程中免受 ESD 损坏。

8.3.3.3 闩锁效应抑制

闩锁是在电源引脚和接地之间创建低阻抗路径的情况。这种情况由触发器（电流注入或过压）引起，一旦激活，即使触发器不再存在，低阻抗路径也仍然存在。该低阻抗路径可能会因电流电平过高而导致系统混乱或巨大损坏。闩锁情况通常需要下电上电来消除低阻抗路径。

在 MUX808-Q1 和 MUX809-Q1 器件中，硅基板顶部放置了一个绝缘氧化层，以防止形成任何寄生结。因此，这些器件在所有情况下都因器件结构而具有闩锁效应抑制。

MUX808-Q1 和 MUX809-Q1 器件采用基于绝缘体硅 (SOI) 的工艺制造，在每个 CMOS 开关的 PMOS 和 NMOS 晶体管之间添加了氧化层，用于防止形成寄生结构。氧化层也称为绝缘沟道，可防止因过压或电流注入而触发闩锁事件。闩锁效应抑制使得 MUX808-Q1 和 MUX809-Q1 能够在恶劣的环境中使用。请参阅*使用闩锁效应抑制多路复用器帮助改善系统可靠性*，了解有关闩锁效应抑制的更多信息。

8.3.4 1.8V 逻辑兼容输入

对于所有逻辑控制输入，MUX808-Q1 和 MUX809-Q1 器件都支持 1.8V 逻辑兼容控制。1.8V 逻辑电平输入支持 MUX808-Q1 和 MUX809-Q1 器件连接具有较低逻辑 I/O 电源轨的处理器，并且无需外部转换器，从而节省了空间和物料清单成本。有关 1.8V 逻辑实现的更多信息，请参阅*使用 1.8V 逻辑多路复用器和开关简化设计*。

8.3.5 逻辑引脚上带有集成下拉电阻器

MUX808-Q1 和 MUX809-Q1 具有连接至 GND 的内部弱下拉电阻，以使逻辑引脚不悬空。该下拉电阻的值约为 4MΩ，但在较高电压时被钳位至约 1μA。此功能集成了最多四个外部元件，可减小系统尺寸并降低成本。

8.4 器件功能模式

8.4.1 正常模式

在正常模式操作下，高达 V_{DD} 和 V_{SS} 的信号可以通过开关从源极 (Sx) 传递到漏极（D 或 Dx）或从漏极（D 或 Dx）传递到源极 (Sx)。表 8-1 和表 8-2 提供地址 (Ax) 引脚，而使能 (EN) 引脚决定打开哪个开关路径。必须满足以下条件才能使开关保持打开状态：

- 主电源 (V_{DD} – V_{SS}) 之间的差值必须大于或等于 10V。最小 V_{DD} 为 10V。
- 源极 (Sx) 或漏极 (Dx) 上的输入信号必须介于 V_{DD} 与 $V_{SS.}$ 之间。
- 逻辑控制地址引脚 (Ax) 必须已选择开关路径。

8.4.2 真值表

表 8-1 提供了 MUX808-Q1 的真值表。

表 8-1. MUX808-Q1 真值表

EN	A2	A1	A0	正常条件
0	X(1)	X(1)	X(1)	无
1	0	0	0	S1
1	0	0	1	S2
1	0	1	0	S3
1	0	1	1	S4
1	1	0	0	S5
1	1	0	1	S6
1	1	1	0	S7
1	1	1	1	S8

(1) “X”表示“无关”。

表 8-2 提供了 MUX809-Q1 的真值表。

表 8-2. MUX809-Q1 真值表

EN	A1	A0	正常条件
0	X(1)	X(1)	无
1	0	0	S1x
1	0	1	S2x
1	1	0	S3x
1	1	1	S4x

(1) “X”表示“无关”。

如果未使用，就必须将地址 (Ax) 引脚连接至 GND 或逻辑高电平，以确保器件不会消耗额外电流，*《CMOS 输入缓慢变化或悬空的影响》* 重点介绍了相关内容。未使用的信号路径输入（Sx 或 Dx）应连接至 GND，以便获得最佳性能。

Copyright © 2026 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

MUX808-Q1 和 MUX809-Q1 是高压多路复用器，能够支持模拟与数字信号。得益于该等多路复用器的高电压功能，因此能够用于具有高电压信号摆幅的系统或具有高共模电压的系统。

此外，MUX80x-Q1 器件能够在整个电源电压范围内提供一致的模拟参数性能，也正因此，该器件能够在通过系统中最方便的电源轨供电的同时，提供出色的性能。

9.2 典型应用

利用 MUX80x-Q1 性能的一个示例是为多个输入传感器实现多路复用数据采集前端。区域控制模块 (ZCU) 的模拟输入模块、数据采集 (DAQ) 和主机域控制器等应用通常需要监控单个 ADC 通道中的多个信号。多个输入可以来自被监控的不同系统电压，或者来自温度或湿度等环境传感器。图 9-1 展示了使用多路复用器监控进入单个 ADC 的多个输入的简化示例。

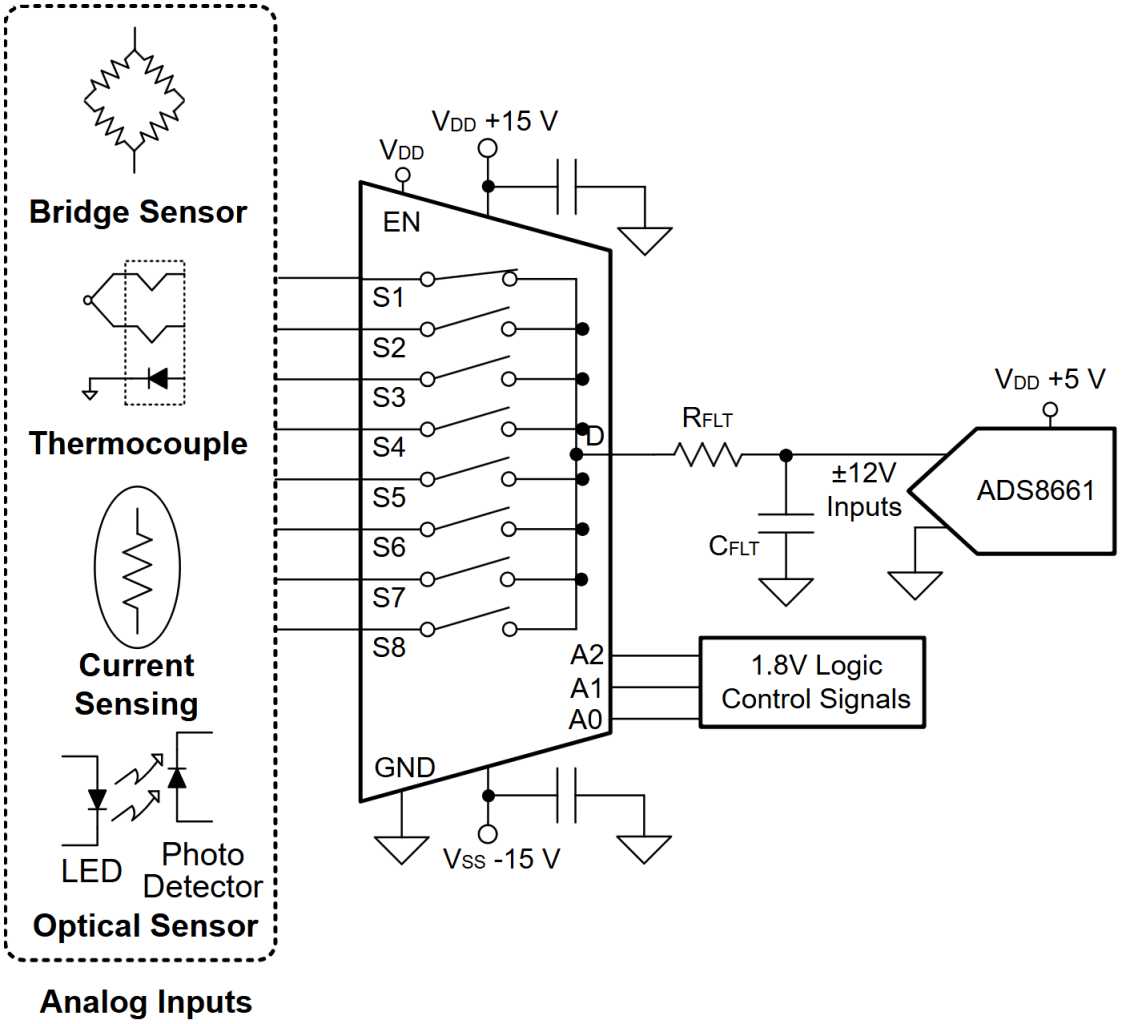


图 9-1. 多路复用数据采集前端

Copyright © 2026 Texas Instruments Incorporated

9.2.1 设计要求

表 9-1. 设计参数

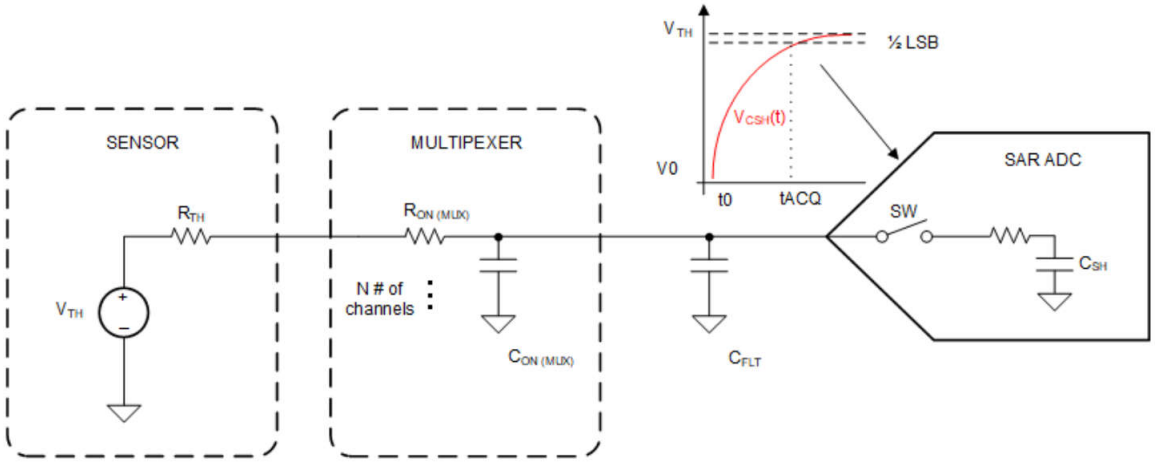
参数	值
正电源 (V_{DD}) 多路复用器与运算放大器	+ 15V
负电源 (V_{SS}) 多路复用器与运算放大器	-15V
具有共模漂移的最大输入/输出信号	-12V 至 12V
多路复用器控制逻辑阈值	1.8V 兼容，高达 48V
多路复用器温度范围	-40°C 至 +125°C

9.2.2 详细设计过程

图 9-2 所示的应用展示了如何使用多路复用器来简化信号链，并监控发送到单个 ADC 通道的多个输入信号。在此示例中，ADC (ADS8661) 具有高达 ±12.288V 的软件可编程输入范围。ADC 还具有高达 ±20V 的过压保护，这允许多路复用器采用比输入信号范围更宽的电源电压供电，以更大限度提高多路复用器的导通电阻性能，同时仍然保持超出可用信号范围的系统级过压保护。多路复用器和 ADC 均能够在 -40°C 至 +125°C 的扩展工业温度范围内运行，从而可用于更广泛的系统。

许多 SAR ADC 都具有由采样开关和采样电容器组成的模拟输入结构。许多信号链都会有一个驱动放大器，以向 ADC 输入提供电荷，满足快速系统采集时间要求。不过，驱动 SAR ADC 并不总是需要驱动放大器。图 9-2 展示了传感器通过多路复用器后直接驱动 SAR ADC 输入的典型示意图。滤波电容器 (C_{FLT}) 连接到 ADC 的输入以减少采样电荷注入，并提供电荷桶，以便为 ADC 的内部采样保持电容器快速充电。

传感器模块将器件简化为戴维南等效电压源 (V_{TH}) 和电阻 (R_{TH})，相关信息可参阅器件数据表。类似地，多路复用器可以被视为串联电阻 ($R_{ON(MUX)}$) 和电容 ($C_{ON(MUX)}$)。为了确保信号链的最大精度，系统应能够在 ADC 采集时间内稳定在 1/2 的 LSB 以内。时间常数的计算公式如图 9-2 中所示。该公式突显了选择具有低导通电阻的多路复用器以进一步减小系统时间常数的重要性。此外，多路复用器的低电荷注入性能有助于减少转换误差并提高测量精度。



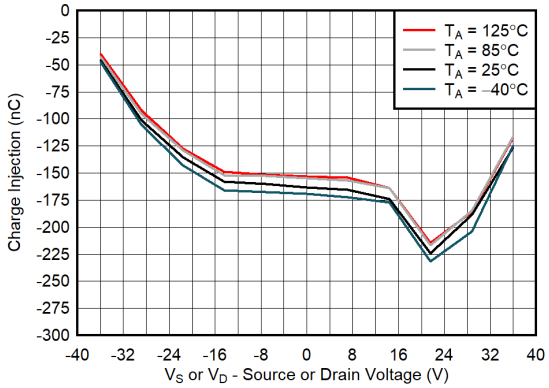
$t_{ACQ} > k \times \tau_{FLT}$

- $\tau_{FLT} = (R_{TH} + R_{ON\ (MUX)}) \times (C_{FLT} + C_{ON\ (MUX)})$
- k is single pole time constant for N bit ADC

图 9-2. 驱动 SAR ADC

9.2.3 应用曲线

MUX80x-Q1 具有低导通和关断漏电流以及超低电荷注入性能，因而成为实现高精度汽车系统的理想选择。MUX80x-Q1 包含可减少漏极 (D) 电荷注入的专用架构。图 9-3 展示了 MUX80x-Q1 的电荷注入与源电压间的关系图。



T_A = 25°C

图 9-3. 电荷注入与漏极电压间的关系

9.3 电源相关建议

MUX808-Q1 和 MUX809-Q1 在 ±10V 至 ±50V（单电源模式下为 10V 至 100V）的宽电源电压范围内运行。这类器件还适用于非对称电源，例如 V_{DD} = 50V 和 V_{SS} = –10V。为提高电源噪声抗扰度，可在 V_{DD} 和 V_{SS} 引脚与接地端之间使用 1μF 至 10μF 的电源去耦电容器。在最靠近电源引脚的位置再放置一个 0.1μF 电容器，将能够提供最佳的电源去耦解决方案。在电源斜升之前，务必确保已建立接地 (GND) 连接。

9.4 布局

9.4.1 布局指南

以下几个图像展示了采用 MUX808-Q1 和 MUX809-Q1 的 PCB 布局示例。一些重要注意事项有：

- 为了确保能够可靠运行，在 V_{DD} 与连接 GND 的 V_{SS} 之间连接一个 0.1μF 至 10μF 的去耦电容器。我们建议使用 0.1μF 和 1μF 电容器，将值最低的电容器尽可能靠近引脚放置。确保电容器额定电压足以满足电源电压要求。
- 尽可能缩短输入线路。
- 使用实心接地层有助于散热和降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线与模拟引线交叉，仅在必要时以垂直交叉方式布线。

Copyright © 2026 Texas Instruments Incorporated

9.4.2 布局示例

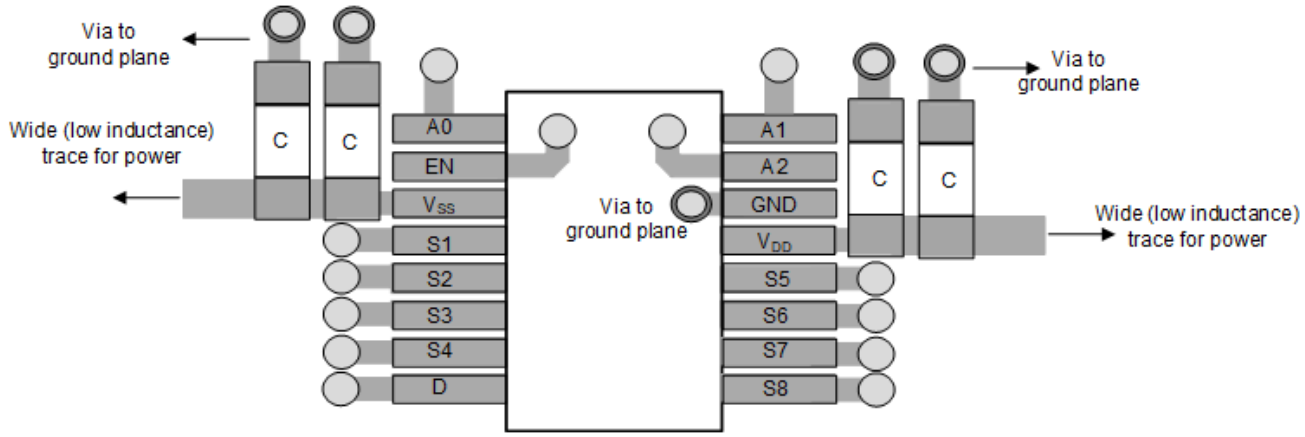


图 9-4. MUX808-Q1 TSSOP 布局示例

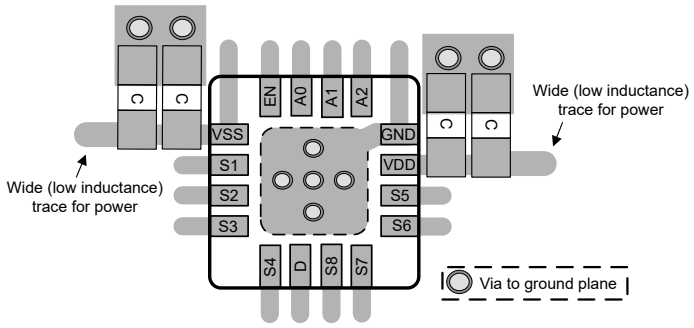


图 9-5. MUX808-Q1 QFN 布局示例

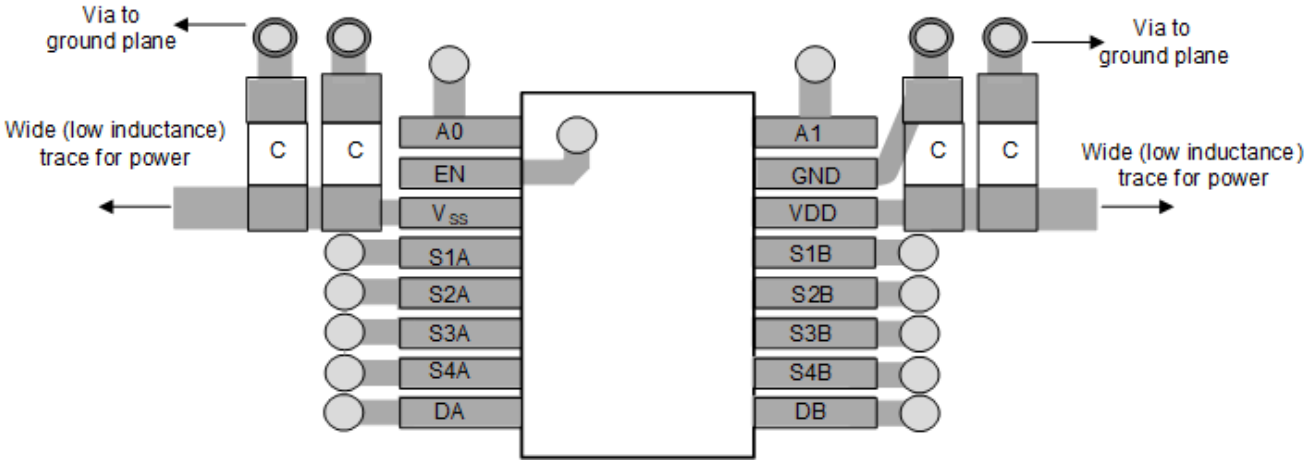


图 9-6. MUX809-Q1 TSSOP 布局示例

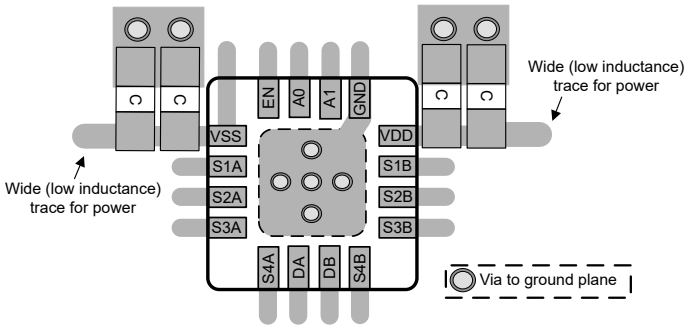


图 9-7. MUX809-Q1 QFN 布局示例

Copyright © 2026 Texas Instruments Incorporated

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，*CMOS 输入缓慢或悬空的影响* 应用手册
- 德州仪器 (TI)，*多路复用器和信号开关词汇表* 应用报告
- 德州仪器 (TI)，*使用闩锁效应抑制多路复用器帮助改善系统可靠性* 应用报告

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
March 2026	*	初始发行版

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MUX808QPWRQ1	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	808Q
MUX808QRUMRQ1	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MUX 808Q
MUX809QPWRQ1	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	809Q
MUX809QRUMRQ1	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MUX 809Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

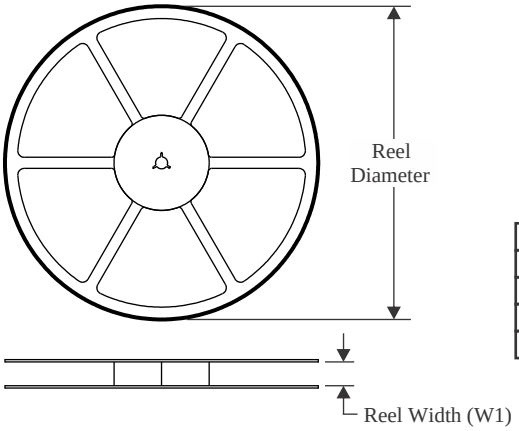
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

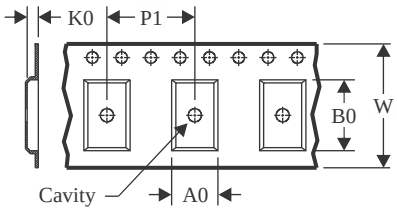
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

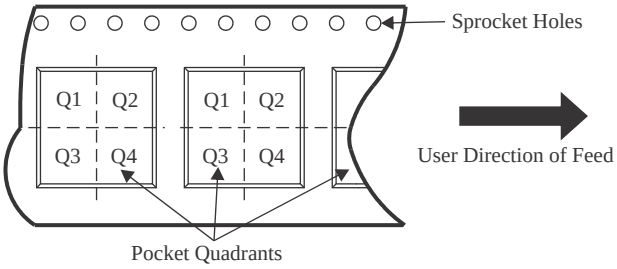


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

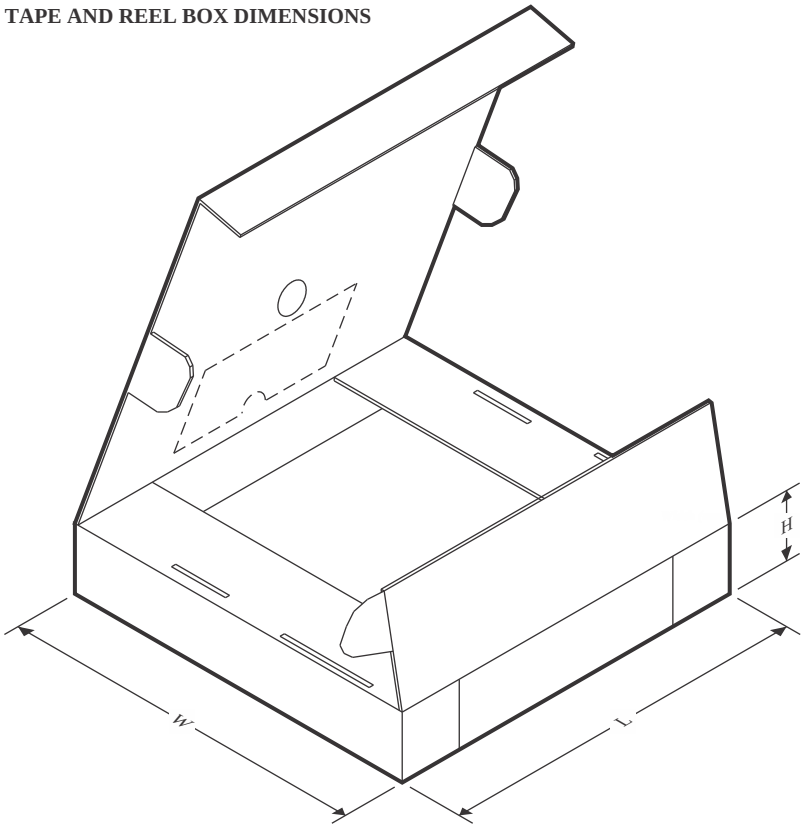
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MUX808QPWRQ1	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
MUX808QRUMRQ1	WQFN	RUM	16	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
MUX809QPWRQ1	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
MUX809QRUMRQ1	WQFN	RUM	16	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MUX808QPWRQ1	TSSOP	PW	16	2000	353.0	353.0	32.0
MUX808QRUMRQ1	WQFN	RUM	16	3000	360.0	360.0	36.0
MUX809QPWRQ1	TSSOP	PW	16	2000	353.0	353.0	32.0
MUX809QRUMRQ1	WQFN	RUM	16	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

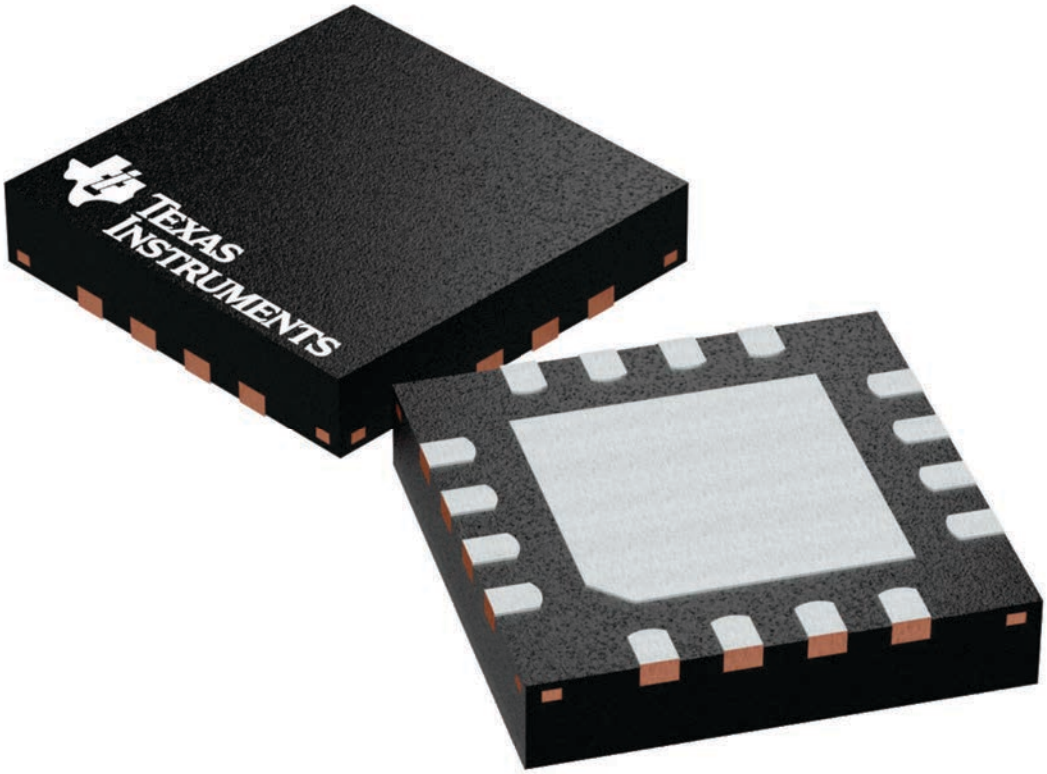
RUM 16

WQFN - 0.8 mm max height

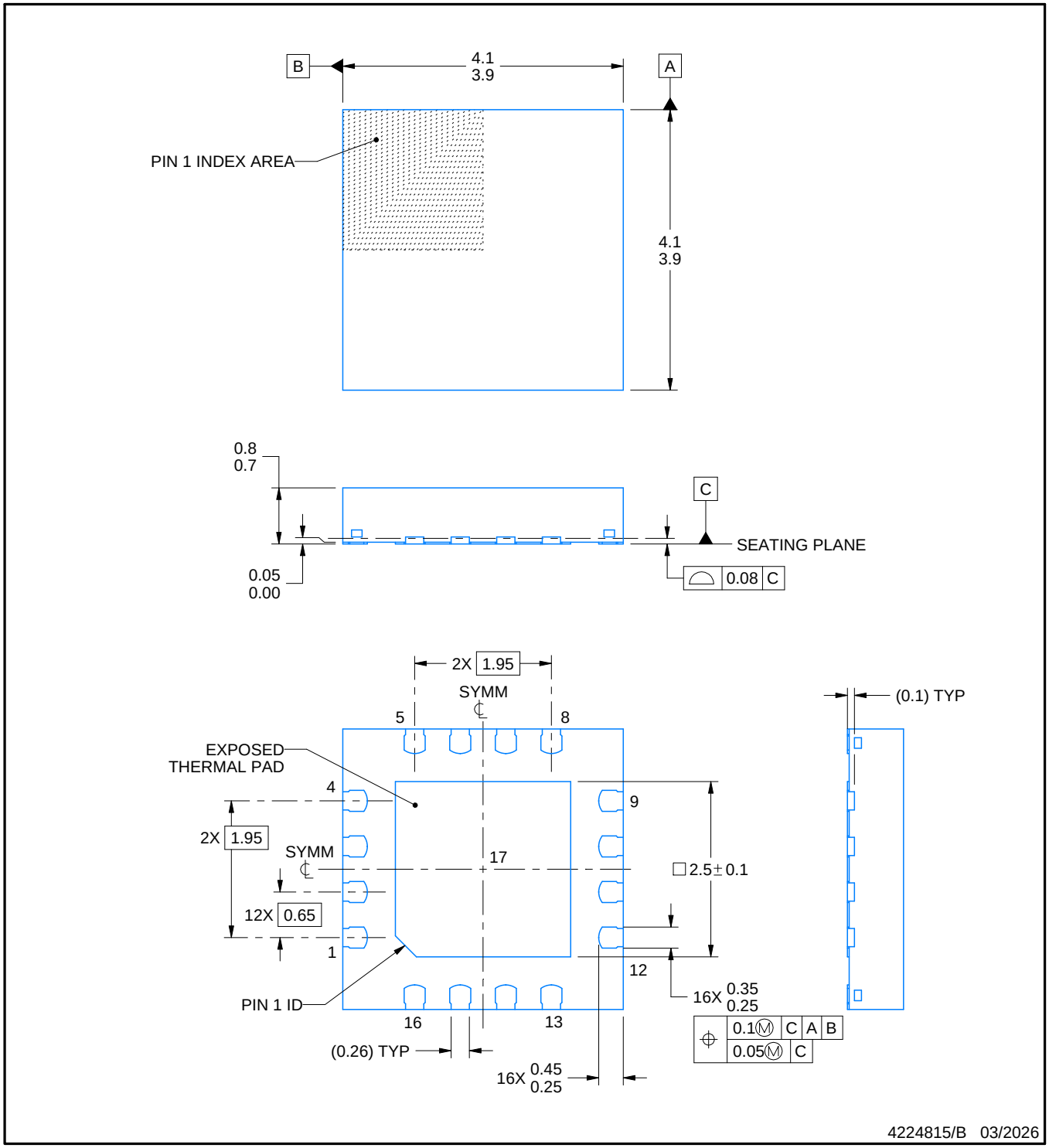
4 x 4, 0.65 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

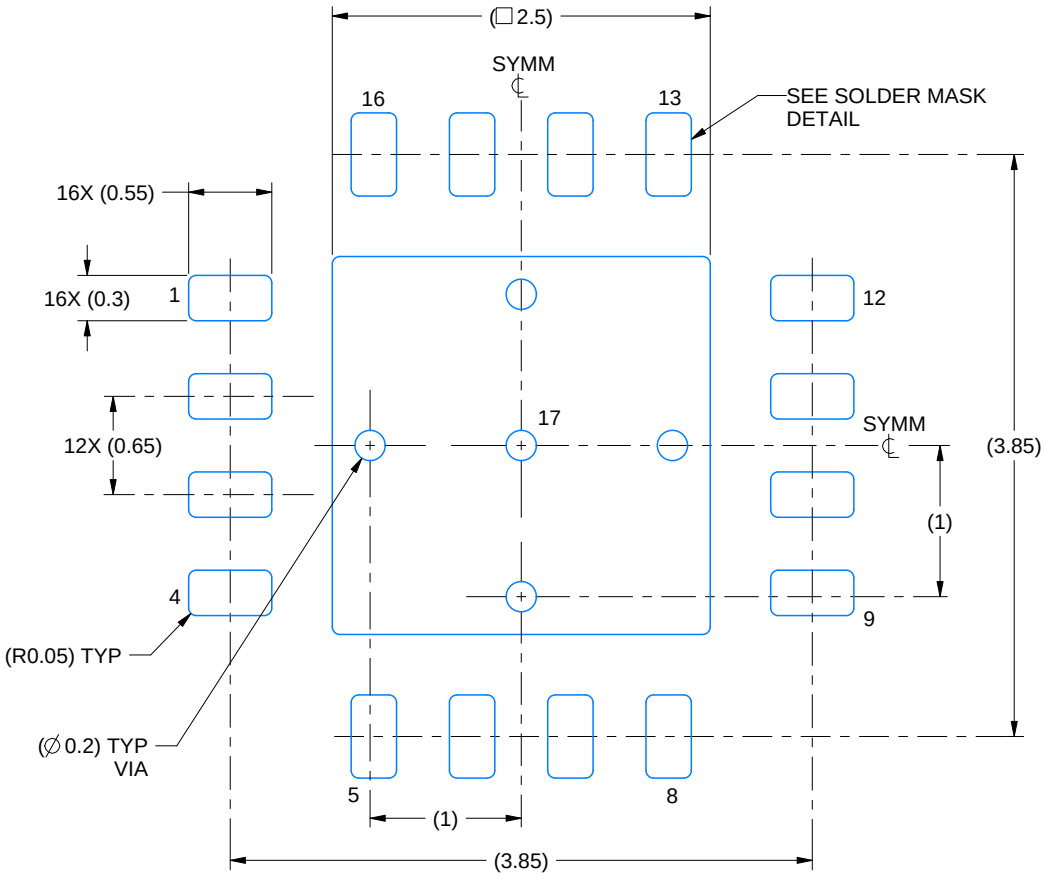


4224843/A

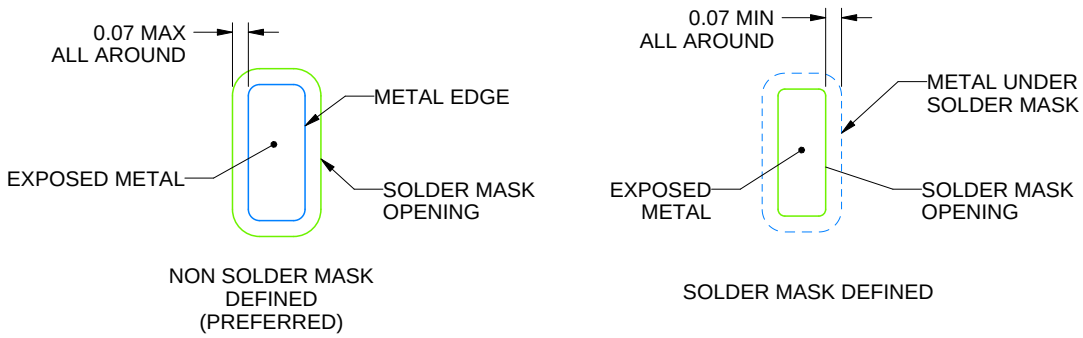


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

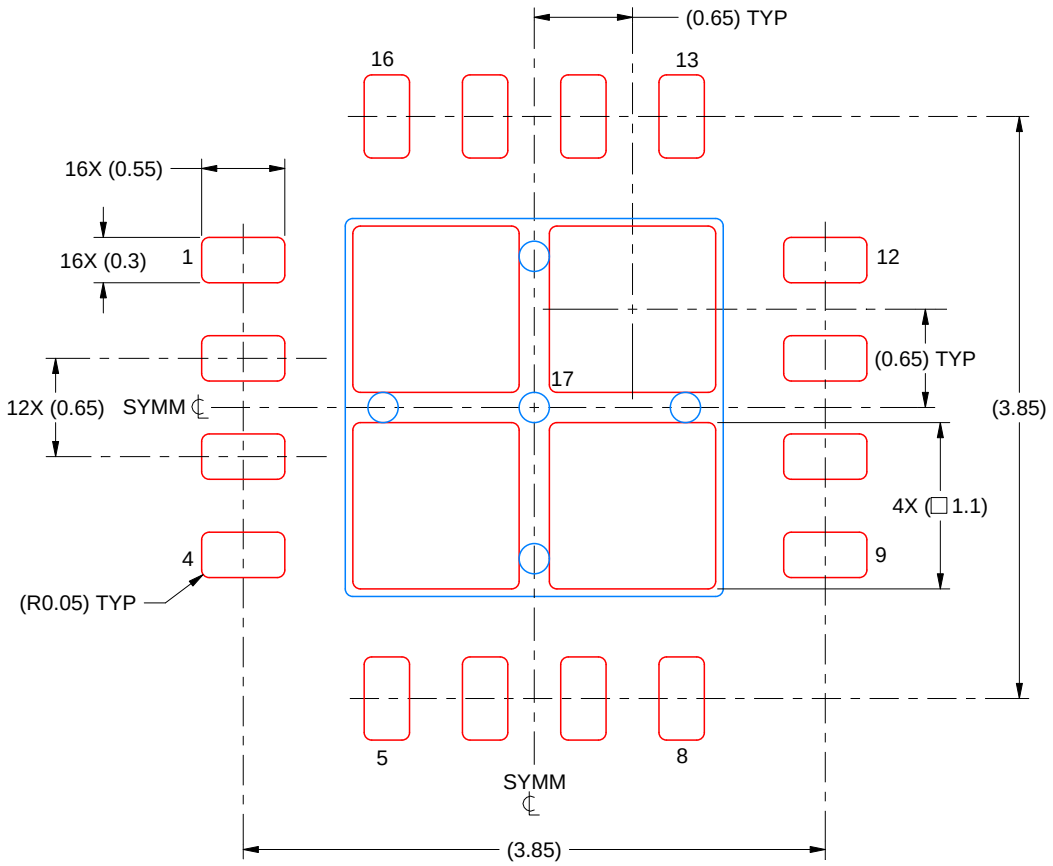


SOLDER MASK DETAILS

4224815/B 03/2026

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



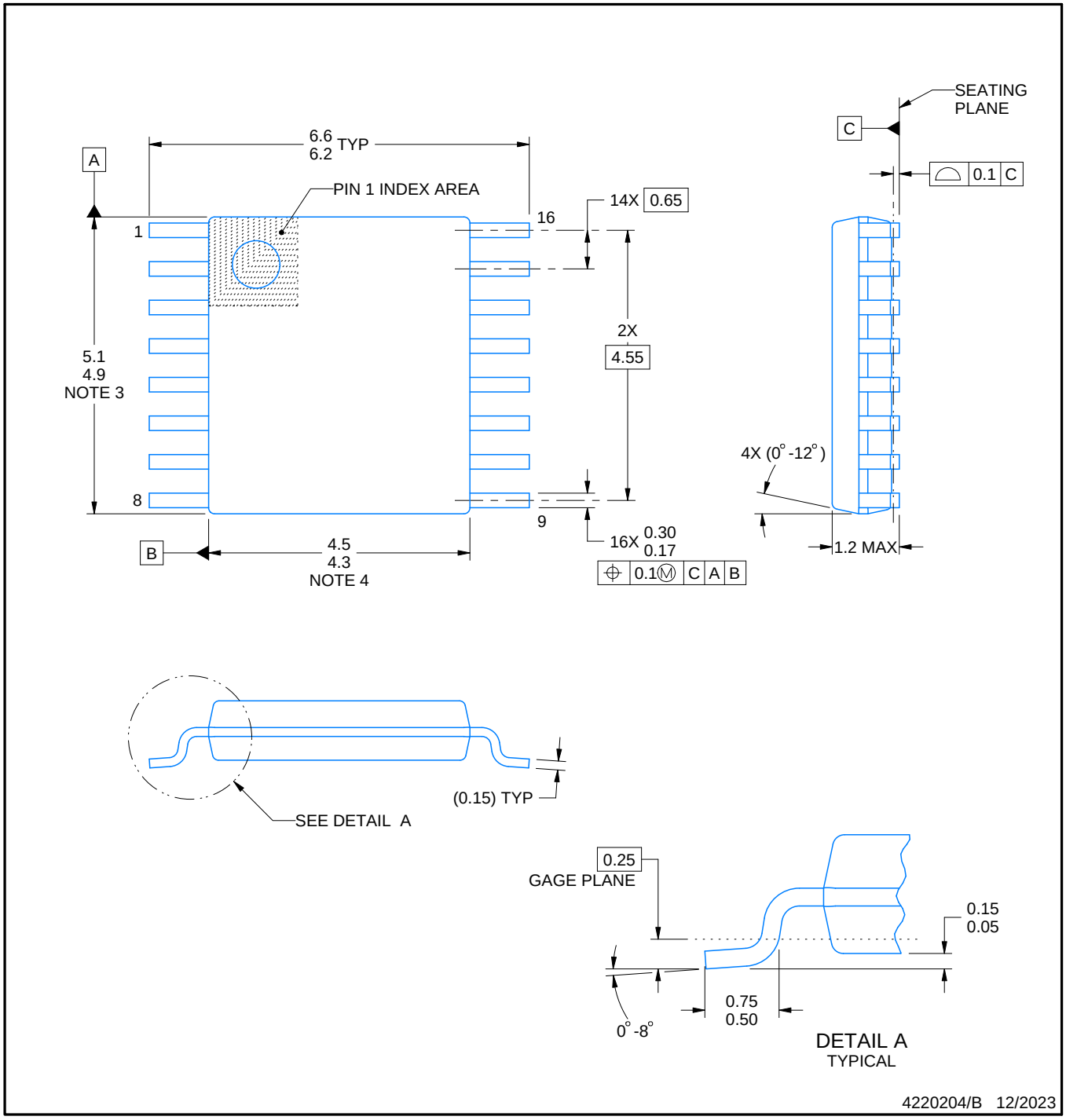
SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224815/B 03/2026

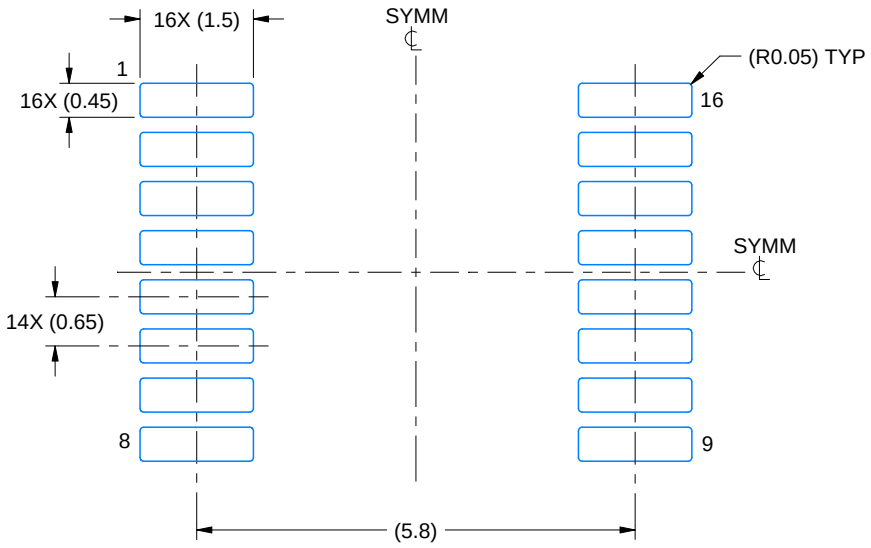
NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

NON-SOLDER MASK DEFINED (PREFERRED)

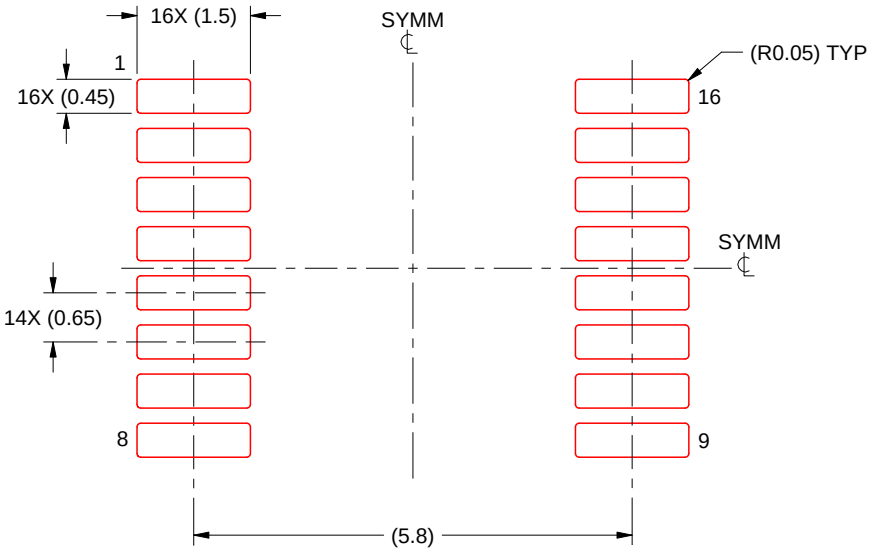
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月