MUX708-Q1 具有 1.8V 逻辑的 44V、低导通电阻、8:1 多路复用器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
  - 器件温度等级 1：–40°C 至 125°C 环境工作温度范围
  - 器件 HBM 分类等级 H1C
  - 器件 CDM 分类等级 C3
- 闩锁效应抑制
- 双电源电压范围：±4.5V 至 ±22V
- 单电源电压范围：4.5V 至 44V
- 低导通电阻：4 Ω
- 低电荷注入：3pC
- 大电流支持：400mA（最大值）(WQFN)
- 大电流支持：300mA（最大值）(TSSOP)
- 工作温度范围：-40°C 至 +125°C
- 1.8V 逻辑兼容输入
- 逻辑引脚上带有集成下拉电阻器
- 失效防护逻辑
- 轨到轨运行
- 双向信号路径
- 先断后合开关

2 应用

- 车身控制模块 (BCM)
- LIDAR 模块
- 区域控制模块 (ZCU)
- HEV/EV 电池管理系统 (BMS)
- 高级驾驶辅助系统 (ADAS)
- 模拟和数字多路复用/多路信号分离
- EV 充电系统
- 远程信息处理
- 信息娱乐系统

3 说明

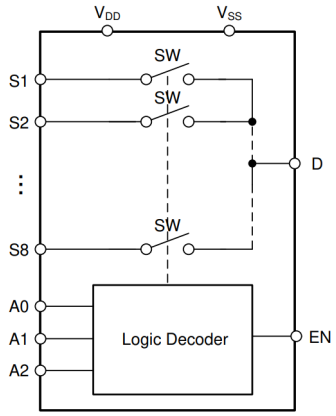
MUX708-Q1 是一款 8:1 单通道多路复用器，具有低导通电阻特性的多路复用器。此器件在单电源（4.5V 至 44V）、双电源（±4.5V 至 ±22V）或非对称电源（例如 V_{DD} = 12V，V_{SS} = –5V）供电时均能正常运行。MUX708-Q1 可支持源极 (Sx) 和漏极 (D) 引脚上 V_{SS} 到 V_{DD} 范围的双向模拟和数字信号。

MUX708-Q1 具有非常低的导通和关断漏电流，因此可用于高精度测量应用。MUX708-Q1 具有闩锁效应抑制，可防止器件内寄生结构之间通常由过压事件引起的大电流不良事件。闩锁状态通常会一直持续到电源轨关闭为止，并可能导致器件失效。闩锁效应抑制使得 MUX708-Q1 能够在恶劣的环境中使用。

封装信息

器件型号 (1)	配置	封装(2)
MUX708-Q1	1 通道 8:1 多路复用器	PW（TSSOP，16）
		RUM（WQFN，16）

(1) 请参阅器件比较。
(2) 有关更多信息，请参阅 节 12。



MUX708-Q1 方框图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....3
5 引脚配置和功能.....4
6 规格.....5
6.1 绝对最大额定值.....5
6.2 ESD 等级.....5
6.3 热性能信息.....6
6.4 建议运行条件.....6
6.5 源极或漏极持续电流.....6
6.6 ±15V 双电源：电气特性.....7
6.7 ±15V 双电源：开关特性.....8
6.8 ±20V 双电源：电气特性.....9
6.9 ±20V 双电源：开关特性.....10
6.10 44V 单电源：电气特性.....11
6.11 44V 单电源：开关特性.....12
6.12 12V 单电源：电气特性.....13
6.13 12V 单电源：开关特性.....14
6.14 典型特性.....15
7 参数测量信息.....20
7.1 导通电阻.....20
7.2 关断漏电流.....20
7.3 导通漏电流.....21
7.4 转换时间.....21
7.5 $t_{ON(EN)}$ 和 $t_{OFF(EN)}$.....22
7.6 先断后合.....22
7.7 $t_{ON\ (VDD)}$ 时间.....23
7.8 传播延迟.....23
7.9 电荷注入.....25
7.10 关断隔离.....25
7.11 串扰.....26
7.12 带宽.....26
7.13 THD + 噪声.....27
7.14 电源抑制比 (PSRR).....27
8 详细说明.....28
8.1 概述.....28
8.2 功能方框图.....28
8.3 特性说明.....28
8.4 器件功能模式.....30
8.5 真值表.....30
9 应用和实施.....31
9.1 应用信息.....31
9.2 典型应用.....32
9.3 电源相关建议.....34
9.4 布局.....34
10 器件和文档支持.....37
10.1 文档支持.....37
10.2 接收文档更新通知.....37
10.3 支持资源.....37
10.4 商标.....37
10.5 静电放电警告.....37
10.6 术语表.....37
11 修订历史记录.....37
12 机械、封装和可订购信息.....37

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

产品	说明
MUX708-Q1	汽车类、8:1、单通道模拟多路复用器

5 引脚配置和功能

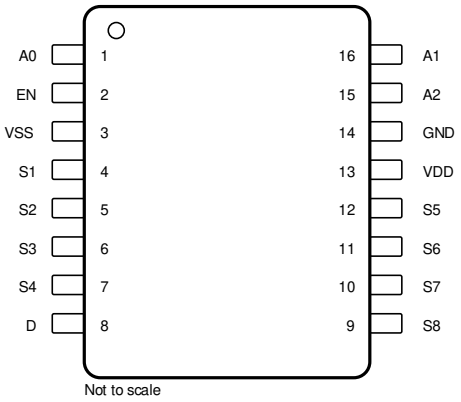


图 5-1. MUX708-Q1 : PW 封装 16 引脚 TSSOP 顶视图

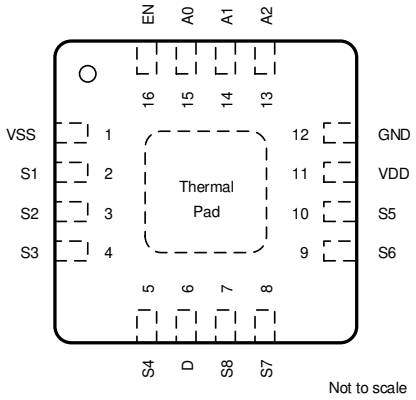


图 5-2. MUX708-Q1 : RUM 封装 16 引脚 WQFN 顶视图

表 5-1. MUX708-Q1 引脚功能

引脚			类型[(1)]	说明[(2)]
名称	PW	RUM		
A0	1	15	I	逻辑控制输入，具有 4MΩ 内部下拉电阻。控制开关配置，如节 8.5 所示。
A1	16	14	I	逻辑控制输入，具有 4MΩ 内部下拉电阻。控制开关配置，如节 8.5 所示。
A2	15	13	I	逻辑控制输入，具有 4MΩ 内部下拉电阻。控制开关配置，如节 8.5 所示。
D	8	6	I/O	漏极引脚。可以是输入或输出。
EN	2	16	I	高电平有效逻辑使能，具有 4MΩ 内部下拉电阻。当该引脚为低电平时，所有开关都关闭。当该引脚为高电平时，Ax 逻辑输入决定打开哪个开关。
GND	14	12	P	接地 (0V) 基准。
S1	4	2	I/O	源极引脚 1。可以是输入或输出。
S2	5	3	I/O	源极引脚 2。可以是输入或输出。
S3	6	4	I/O	源极引脚 3。可以是输入或输出。
S4	7	5	I/O	源极引脚 4。可以是输入或输出。
S5	12	10	I/O	源极引脚 5。可以是输入或输出。
S6	11	9	I/O	源极引脚 6。可以是输入或输出。
S7	10	8	I/O	源极引脚 7。可以是输入或输出。
S8	9	7	I/O	源极引脚 8。可以是输入或输出。
VDD	13	11	P	正电源。该引脚是正电源电势最高的引脚。为了实现可靠运行，应在 V_{DD} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
VSS	3	1	P	负电源。该引脚是负电源电势最高的引脚。在单电源应用中，该引脚可以接地。为了实现可靠运行，应在 V_{SS} 和 GND 之间连接一个 0.1μF 至 10μF 的去耦电容器。
散热焊盘			—	内部未连接散热焊盘。建议将焊盘连接至 GND 或 VSS，以便获得最佳性能。

(1) I = 输入，O = 输出，I/O = 输入和输出，P = 电源。
(2) 有关如何处理未使用的引脚的信息，请参阅节 8.4。

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)] [(2)]

		最小值	最大值	单位
V_{DD} – V_{SS}	电源电压		48	V
V_{DD}		-0.5	48	V
V_{SS}		-48	0.5	V
$V_{ADDRESS}$ 或 V_{EN}	逻辑控制输入引脚电压（EN、A0、A1、A2）	-0.5	48	V
$I_{ADDRESS}$ 或 I_{EN}	逻辑控制输入引脚电流（EN、A0、A1、A2）	-30	30	mA
V_S 或 V_D	源极或漏极电压（Sx、D）	V_{SS} – 0.5	V_{DD}+0.5	V
I_{IK}	二极管钳位电流[(3)]	-30	30	mA
I_S 或 $I_{D\ (CONT)}$	源极或漏极连续电流（Sx、D）		I_{DC} + 10%[(4)]	mA
T_A	环境温度	-55	150	°C
T_{stg}	贮存温度	-65	150	°C
T_J	结温		150	°C
P_{tot}	总功率耗散（QFN 封装）[(5)]		1650	mW
	总功率耗散（TSSOP 封装）[(5)]		700	mW

(1) 应力超出*绝对最大额定值*中列出的值时，可能会对器件造成永久损坏。这些列出的值仅为应力等级，并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 除非另有说明，否则所有电压均以接地为基准。
(3) 引脚被二极管钳制至电源轨。过压信号的电压和电流必须限制在最大额定值内。
(4) 有关 I_{DC} 规格，请参阅*源极或漏极连续电流*表。
(5) 对于 QFN 封装：P_{tot} 会在 T_A 大于 70°C 时以线性方式降低 24.4mW/°C。
对于 TSSOP 封装：P_{tot} 会在 T_A 大于 70°C 时以线性方式降低 10.8mW/°C。

6.2 ESD 等级

			值	单位
采用 PW 封装的 MUX708-Q1				
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚[(1)]	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚[(2)]	±500	
采用 RUM 封装的 MUX708-Q1				
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚[(1)]	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚[(2)]	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 热性能信息

热指标[1]		MUX708-Q1		单位
		PW (TSSOP)	RUM (WQFN)	
		16 引脚	16 引脚	
$R_{\theta JA}$	结至环境热阻	93.5	41.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	24.9	24.5	°C/W
$R_{\theta JB}$	结至电路板热阻	40.0	16.1	°C/W
Ψ_{JT}	结至顶部特征参数	1.0	0.2	°C/W
Ψ_{JB}	结至电路板特征参数	39.4	16.1	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	2.8	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

6.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{DD} – V_{SS} [1]	电源电压差	4.5		44	V
V_{DD}	正电源电压	4.5		44	V
V_S 或 V_D	信号路径输入/输出电压（源极或漏极引脚）（Sx、D）	V_{SS}		V_{DD}	V
$V_{ADDRESS}$ 或 V_{EN}	地址或使能引脚电压	0		44	V
I_S 或 $I_{D\ (CONT)}$	源极或漏极连续电流（Sx、D）			I_{DC} [2]	mA
T_A	环境温度	-40		125	°C

(1) 只要满足 4.5V ≤ (V_{DD} – V_{SS}) ≤ 44V 以及最小 V_{DD} 条件，V_{DD} 和 V_{SS} 就可以是任意值。
(2) 有关 I_{DC} 规格，请参阅*源极或漏极连续电流*表。

6.5 源极或漏极持续电流

电源电压为 V_{DD} ± 10%、V_{SS} ± 10%（除非另有说明）

每通道持续电流 (I_{DC})		T_A = 25°C	T_A = 85°C	T_A = 125°C	单位
封装	测试条件				
PW (TSSOP)	+44V 双电源[1]	300	190	110	mA
	±15V 双电源	300	190	110	mA
	+12V 单电源	220	150	90	mA
	±5V 双电源	210	140	90	mA
	+5V 单电源	170	110	70	mA
RUM (WQFN)	+44V 单电源[1]	400	230	120	mA
	±15V 双电源	400	230	120	mA
	+12V 单电源	310	190	100	mA
	±5V 双电源	300	190	100	mA
	+5V 单电源	230	150	90	mA

(1) 仅适用于标称电源电压。

Copyright © 2026 Texas Instruments Incorporated

6.6 ±15V 双电源：电气特性

V_{DD} = +15V ± 10%，V_{SS} = -15V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +15V，V_{SS} = -15V，T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -10V 至 +10V I_D = -10mA	25°C		4	5.9	Ω
			-40°C 至 +85°C			7.4	Ω
			-40°C 至 +125°C			8.7	Ω
ΔR_{ON}	通道间的导通电阻不匹配	V_S = –10V 至 +10V I_D = –10mA	25°C		0.2	0.7	Ω
			-40°C 至 +85°C			0.8	Ω
			-40°C 至 +125°C			0.9	Ω
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -10V 至 +10V I_S = -10mA	25°C		0.4	1.5	Ω
			-40°C 至 +85°C			1.7	Ω
			-40°C 至 +125°C			1.8	Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = –10mA	-40°C 至 +125°C		0.02		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为关断 V_S = +10V/-10V V_D = -10V/10V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为关断 V_S = +10V/-10V V_D = -10V/10V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 16.5V，V_{SS} = -16.5V 开关状态为导通 V_S = V_D = ±10V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
逻辑输入（EN、A0、A1、A2）							
V_{IH}	逻辑电压高电平		-40°C 至 +125°C	1.3		44	V
V_{IL}	逻辑电压低电平		-40°C 至 +125°C	0		0.8	V
I_{IH}	输入漏电流		-40°C 至 +125°C		0.4	2	μA
I_{IL}	输入漏电流		-40°C 至 +125°C	-0.1	-0.005		μA
C_{IN}	逻辑输入电容		-40°C 至 +125°C		3.5		pF
电源							
I_{DD}	V_{DD} 电源电流	V_{DD} = 16.5 V，V_{SS} = -16.5 V 逻辑输入 = 0V、5V 或 V_{DD}	25°C		35	57	μA
			-40°C 至 +85°C			60	μA
			-40°C 至 +125°C			75	μA
I_{SS}	V_{SS} 电源电流	V_{DD} = 16.5 V，V_{SS} = -16.5 V 逻辑输入 = 0V、5V 或 V_{DD}	25°C		3	14	μA
			-40°C 至 +85°C			15	μA
			-40°C 至 +125°C			22	μA

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

6.7 ±15V 双电源：开关特性

V_{DD} = +15V ± 10%，V_{SS} = –15V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +15V、V_{SS} = –15V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		140	195	ns
			-40°C 至 +85°C			220	ns
			-40°C 至 +125°C			240	ns
$t_{ON (EN)}$	使能后的开通时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		140	195	ns
			-40°C 至 +85°C			220	ns
			-40°C 至 +125°C			240	ns
$t_{OFF (EN)}$	使能后的关断时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		200	268	ns
			-40°C 至 +85°C			285	ns
			-40°C 至 +125°C			298	ns
t_{BBM}	先断后合延时时间	V_S = 10V， R_L = 300Ω，C_L = 35pF	25°C		60		ns
			-40°C 至 +85°C	1			ns
			-40°C 至 +125°C	1			ns
$T_{ON (VDD)}$	器件开通时间 （V_{DD} 至输出）	V_{DD} 上升时间 = 1μs R_L = 300Ω，C_L = 35pF	25°C		0.16		ms
			-40°C 至 +85°C		0.17		ms
			-40°C 至 +125°C		0.17		ms
t_{PD}	传播延迟	R_L = 50Ω，C_L = 5pF	25°C		1.8		ns
Q_{INJ}	电荷注入	V_S = 0V，C_L = 100pF	25°C		3		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 100kHz	25°C		-82		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 1MHz	25°C		-62		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 100kHz	25°C		-85		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 1MHz	25°C		-65		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 0V	25°C		30		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 1MHz	25°C		-0.35		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（在 V_{DD} 和 V_{SS} 上） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-74		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 15V，V_{BIAS} = 0V R_L = 10kΩ，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0003		%
$C_{S(OFF)}$	源极关断电容	V_S = 0V，f = 1MHz	25°C		15		pF
$C_{D(OFF)}$	漏极关断电容	V_S = 0V，f = 1MHz	25°C		135		pF
$C_{S(ON)}$， $C_{D(ON)}$	导通电容	V_S = 0V，f = 1MHz	25°C		185		pF

Copyright © 2026 Texas Instruments Incorporated

6.8 ±20V 双电源：电气特性

V_{DD} = +20V ± 10%，V_{SS} = -20V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +20V，V_{SS} = -20V，T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = -15V 至 +15V I_D = -10mA	25°C		3.5	5.4	Ω
			-40°C 至 +85°C			6.7	Ω
			-40°C 至 +125°C			7.9	Ω
ΔR_{ON}	通道间的导通电阻不匹配	V_S = -15V 至 +15V I_D = -10mA	25°C		0.2	0.7	Ω
			-40°C 至 +85°C			0.8	Ω
			-40°C 至 +125°C			0.9	Ω
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = -15 V 至 +15 V I_S = -10mA	25°C		0.4	1.2	Ω
			-40°C 至 +85°C			1.5	Ω
			-40°C 至 +125°C			1.9	Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 0V，I_S = – 10mA	-40°C 至 +125°C		0.016		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 22V，V_{SS} = -22V 开关状态为关断 V_S = +15V/-15V V_D = -15V/15V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 22V，V_{SS} = -22V 开关状态为关断 V_S = +15V/-15V V_D = -15V/15V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 22V，V_{SS} = -22V 开关状态为导通 V_S = V_D = ±15V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
逻辑输入（EN、A0、A1、A2）							
V_{IH}	逻辑电压高电平		-40°C 至 +125°C	1.3		44	V
V_{IL}	逻辑电压低电平		-40°C 至 +125°C	0		0.8	V
I_{IH}	输入漏电流		-40°C 至 +125°C		0.4	2	μA
I_{IL}	输入漏电流		-40°C 至 +125°C	-0.1	-0.005		μA
C_{IN}	逻辑输入电容		-40°C 至 +125°C		3.5		pF
电源							
I_{DD}	V_{DD} 电源电流	V_{DD} = 22 V，V_{SS} = -22 V 逻辑输入 = 0V、5V 或 V_{DD}	25°C		40	60	μA
			-40°C 至 +85°C			70	μA
			-40°C 至 +125°C			84	μA
I_{SS}	V_{SS} 电源电流	V_{DD} = 22 V，V_{SS} = -22 V 逻辑输入 = 0V、5V 或 V_{DD}	25°C		2	9	μA
			-40°C 至 +85°C			18	μA
			-40°C 至 +125°C			24	μA

(1) 当 V_S 为正值时，V_D 则为负值，反之亦然。
(2) 当 V_S 处于电压电势时，V_D 处于悬空状态，反之亦然。

6.9 ±20V 双电源：开关特性

V_{DD} = +20V ± 10%，V_{SS} = -20V ± 10%，GND = 0V（除非另有说明）
典型值在 V_{DD} = +20V，V_{SS} = -20V，T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		115	208	ns
			-40°C 至 +85°C			230	ns
			-40°C 至 +125°C			248	ns
$t_{ON (EN)}$	使能后的开通时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		115	205	ns
			-40°C 至 +85°C			228	ns
			-40°C 至 +125°C			248	ns
$t_{OFF (EN)}$	使能后的关断时间	V_S = 10V R_L = 300Ω，C_L = 35pF	25°C		148	270	ns
			-40°C 至 +85°C			285	ns
			-40°C 至 +125°C			290	ns
t_{BBM}	先断后合延时时间	V_S = 10V， R_L = 300Ω，C_L = 35pF	25°C		50		ns
			-40°C 至 +85°C	1			ns
			-40°C 至 +125°C	1			ns
$T_{ON (VDD)}$	器件开通时间 （V_{DD} 至输出）	V_{DD} 上升时间 = 1μs R_L = 300Ω，C_L = 35pF	25°C		0.15		ms
			-40°C 至 +85°C		0.16		ms
			-40°C 至 +125°C		0.16		ms
t_{PD}	传播延迟	R_L = 50Ω，C_L = 5pF	25°C		1.8		ns
Q_{INJ}	电荷注入	V_S = 0V，C_L = 100pF	25°C		2		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 100kHz	25°C		-82		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 1MHz	25°C		-62		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 100kHz	25°C		-85		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 1MHz	25°C		-65		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 0V	25°C		30		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 0V，f = 1MHz	25°C		-0.3		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（在 V_{DD} 和 V_{SS} 上） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-72		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 20V，V_{BIAS} = 0V R_L = 10kΩ，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0003		%
$C_{S(OFF)}$	源极关断电容	V_S = 0V，f = 1MHz	25°C		14		pF
$C_{D(OFF)}$	漏极关断电容	V_S = 0V，f = 1MHz	25°C		130		pF
$C_{S(ON)}$， $C_{D(ON)}$	导通电容	V_S = 0V，f = 1MHz	25°C		180		pF

Copyright © 2026 Texas Instruments Incorporated

6.10 44V 单电源：电气特性

V_{DD} = +44V，V_{SS} = 0V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +44V、V_{SS} = 0V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = 0V 至 40V I_D = -10mA	25°C		3.5	5.5	Ω
			-40°C 至 +85°C			7	Ω
			-40°C 至 +125°C			8.4	Ω
ΔR_{ON}	通道间的导通电阻不匹配	V_S = 0V 至 40V I_D = -10mA	25°C		0.2	0.7	Ω
			-40°C 至 +85°C			0.8	Ω
			-40°C 至 +125°C			0.9	Ω
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = 0V 至 40V I_D = -10mA	25°C		0.4	1.85	Ω
			-40°C 至 +85°C			2.3	Ω
			-40°C 至 +125°C			2.8	Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 22V，I_S = －10mA	-40°C 至 +125°C		0.015		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 44 V，V_{SS} = 0 V 开关状态为关断 V_S = 40 V/1 V V_D = 1 V/40 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 44 V，V_{SS} = 0 V 开关状态为关断 V_S = 40 V/1 V V_D = 1 V/40 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 44 V，V_{SS} = 0 V 开关状态为导通 V_S = V_D = 40 V 或 1 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
逻辑输入（EN、A0、A1、A2）							
V_{IH}	逻辑电压高电平		-40°C 至 +125°C	1.3		44	V
V_{IL}	逻辑电压低电平		-40°C 至 +125°C	0		0.8	V
I_{IH}	输入漏电流		-40°C 至 +125°C		0.4	2	μA
I_{IL}	输入漏电流		-40°C 至 +125°C	-0.1	-0.005		μA
C_{IN}	逻辑输入电容		-40°C 至 +125°C		3.5		pF
电源							
I_{DD}	V_{DD} 电源电流	V_{DD} = 44 V，V_{SS} = 0 V 逻辑输入 = 0V、5V 或 V_{DD}	25°C		55	85	μA
			-40°C 至 +85°C			95	μA
			-40°C 至 +125°C			110	μA

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

6.11 44V 单电源：开关特性

V_{DD} = +44V，V_{SS} = 0V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +44V、V_{SS} = 0V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	V_S = 18V R_L = 300Ω，C_L = 35pF	25°C		110	205	ns
			-40°C 至 +85°C			226	ns
			-40°C 至 +125°C			245	ns
$t_{ON (EN)}$	使能后的开通时间	V_S = 18V R_L = 300Ω，C_L = 35pF	25°C		120	205	ns
			-40°C 至 +85°C			225	ns
			-40°C 至 +125°C			245	ns
$t_{OFF (EN)}$	使能后的关断时间	V_S = 18V R_L = 300Ω，C_L = 35pF	25°C		280	300	ns
			-40°C 至 +85°C			310	ns
			-40°C 至 +125°C			320	ns
t_{BBM}	先断后合延时时间	V_S = 18V， R_L = 300Ω，C_L = 35pF	25°C		40		ns
			-40°C 至 +85°C	1			ns
			-40°C 至 +125°C	1			ns
$T_{ON (VDD)}$	器件开通时间 （V_{DD} 至输出）	V_{DD} 上升时间 = 1μs R_L = 300Ω，C_L = 35pF	25°C		0.12		ms
			-40°C 至 +85°C		0.13		ms
			-40°C 至 +125°C		0.13		ms
t_{PD}	传播延迟	R_L = 50Ω，C_L = 5pF	25°C		2.5		ns
Q_{INJ}	电荷注入	V_S = 22V，C_L = 100pF	25°C		-5		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 100kHz	25°C		-82		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 1MHz	25°C		-62		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 100kHz	25°C		-85		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 1MHz	25°C		-85		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 6V	25°C		30		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 1MHz	25°C		-0.35		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（在 V_{DD} 和 V_{SS} 上） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-70		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 22V，V_{BIAS} = 22V R_L = 10kΩ，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0002		%
$C_{S(OFF)}$	源极关断电容	V_S = 22V，f = 1MHz	25°C		15		pF
$C_{D(OFF)}$	漏极关断电容	V_S = 22V，f = 1MHz	25°C		135		pF
$C_{S(ON)}$， $C_{D(ON)}$	导通电容	V_S = 22V，f = 1MHz	25°C		185		pF

Copyright © 2026 Texas Instruments Incorporated

6.12 12V 单电源：电气特性

V_{DD} = +12V ± 10%，V_{SS} = 0V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +12V、V_{SS} = 0V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
模拟开关							
R_{ON}	导通电阻	V_S = 0V 至 10V I_D = -10mA	25°C		7	11.8	Ω
			-40°C 至 +85°C			14.2	Ω
			-40°C 至 +125°C			16.5	Ω
ΔR_{ON}	通道间的导通电阻不匹配	V_S = 0V 至 10V I_D = –10mA	25°C		0.2	0.7	Ω
			-40°C 至 +85°C			0.8	Ω
			-40°C 至 +125°C			0.9	Ω
$R_{ON\ FLAT}$	导通电阻平坦度	V_S = 0 V 至 10 V I_S = -10mA	25°C		1.7	3.4	Ω
			-40°C 至 +85°C			3.8	Ω
			-40°C 至 +125°C			4.6	Ω
$R_{ON\ DRIFT}$	导通电阻漂移	V_S = 6V，I_S = –10mA	-40°C 至 +125°C		0.03		Ω/°C
$I_{S(OFF)}$	源极关断漏电流(1)	V_{DD} = 13.2 V，V_{SS} = 0 V 开关状态为关断 V_S = 10 V/1 V V_D = 1 V/10 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{D(OFF)}$	漏极关断漏电流(1)	V_{DD} = 13.2 V，V_{SS} = 0 V 开关状态为关断 V_S = 10 V/1 V V_D = 1 V/10 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	通道导通漏电流(2)	V_{DD} = 13.2 V，V_{SS} = 0 V 开关状态为导通 V_S = V_D = 10 V 或 1 V	25°C		±0.1		μA
			-40°C 至 +85°C	-0.5		0.5	μA
			-40°C 至 +125°C	-1		1	μA
逻辑输入（EN、A0、A1、A2）							
V_{IH}	逻辑电压高电平		-40°C 至 +125°C	1.3		44	V
V_{IL}	逻辑电压低电平		-40°C 至 +125°C	0		0.8	V
I_{IH}	输入漏电流		-40°C 至 +125°C		0.4	2	μA
I_{IL}	输入漏电流		-40°C 至 +125°C	-0.1	-0.005		μA
C_{IN}	逻辑输入电容		-40°C 至 +125°C		3.5		pF
电源							
I_{DD}	V_{DD} 电源电流	V_{DD} = 13.2 V，V_{SS} = 0 V 逻辑输入 = 0V、5V 或 V_{DD}	25°C		30	48	μA
			-40°C 至 +85°C			54	μA
			-40°C 至 +125°C			65	μA

(1) 当 V_S 为正时，V_D 为负，或当 V_S 为负时，V_D 为正。
(2) 当 V_S 处于电压电势时，V_D 处于浮动状态，或当 V_D 处于电压电势时，V_S 处于浮动状态。

6.13 12V 单电源：开关特性

V_{DD} = +12V ± 10%，V_{SS} = 0V，GND = 0V（除非另有说明）
典型值在 V_{DD} = +12V、V_{SS} = 0V、T_A = 25°C 时测得（除非另有说明）

参数		测试条件	T_A	最小值	典型值	最大值	单位
t_{TRAN}	控制输入的转换时间	V_S = 8V R_L = 300Ω，C_L = 35pF	25°C		180	210	ns
			-40°C 至 +85°C			245	ns
			-40°C 至 +125°C			276	ns
$t_{ON (EN)}$	使能后的开通时间	V_S = 8V R_L = 300Ω，C_L = 35pF	25°C		115	202	ns
			-40°C 至 +85°C			235	ns
			-40°C 至 +125°C			265	ns
$t_{OFF (EN)}$	使能后的关断时间	V_S = 8V R_L = 300Ω，C_L = 35pF	25°C		290	318	ns
			-40°C 至 +85°C			350	ns
			-40°C 至 +125°C			370	ns
t_{BBM}	先断后合延时时间	V_S = 8V， R_L = 300Ω，C_L = 35pF	25°C		50		ns
			-40°C 至 +85°C	1			ns
			-40°C 至 +125°C	1			ns
$T_{ON (VDD)}$	器件开通时间 （V_{DD} 至输出）	V_{DD} 上升时间 = 1μs R_L = 300Ω，C_L = 35pF	25°C		0.16		ms
			-40°C 至 +85°C		0.17	1	ms
			-40°C 至 +125°C		0.17	1	ms
t_{PD}	传播延迟	R_L = 50Ω，C_L = 5pF	25°C		2.5		ns
Q_{INJ}	电荷注入	V_S = 6V，C_L = 100pF	25°C		2		pC
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 100kHz	25°C		-82		dB
O_{ISO}	关断隔离	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 1MHz	25°C		-62		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 100kHz	25°C		-85		dB
X_{TALK}	串扰	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 1MHz	25°C		-65		dB
BW	-3dB 带宽	R_L = 50Ω，C_L = 5pF V_S = 6V	25°C		28		MHz
I_L	插入损耗	R_L = 50Ω，C_L = 5pF V_S = 6V，f = 1MHz	25°C		-0.6		dB
ACPSRR	交流电源抑制比	V_{PP} = 0.62V（在 V_{DD} 和 V_{SS} 上） R_L = 50Ω，C_L = 5pF， f = 1MHz	25°C		-74		dB
THD+N	总谐波失真 + 噪声	V_{PP} = 6V，V_{BIAS} = 6V R_L = 10kΩ，C_L = 5pF， f = 20Hz 至 20kHz	25°C		0.0007		%
$C_{S(OFF)}$	源极关断电容	V_S = 6V，f = 1MHz	25°C		17		pF
$C_{D(OFF)}$	漏极关断电容	V_S = 6V，f = 1MHz	25°C		155		pF
$C_{S(ON)}$， $C_{D(ON)}$	导通电容	V_S = 6V，f = 1MHz	25°C		200		pF

Copyright © 2026 Texas Instruments Incorporated

6.14 典型特性

T_A = 25°C（除非另有说明）

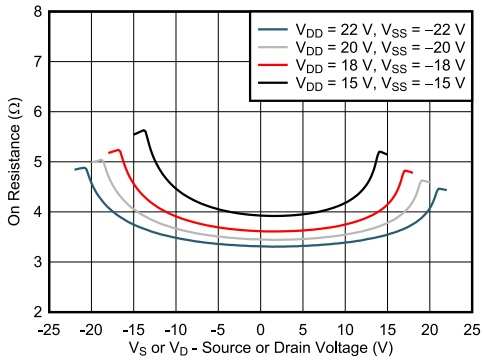


图 6-1. 导通电阻与源极或漏极电压间的关系 – 双电源

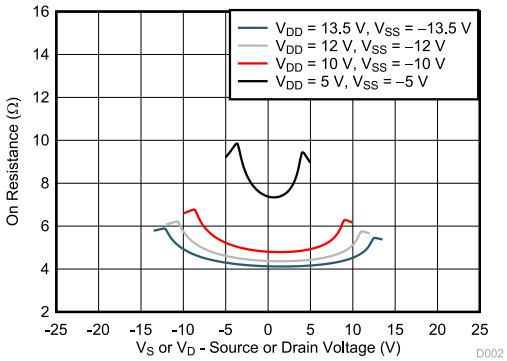


图 6-2. 导通电阻与源极或漏极电压间的关系 – 双电源

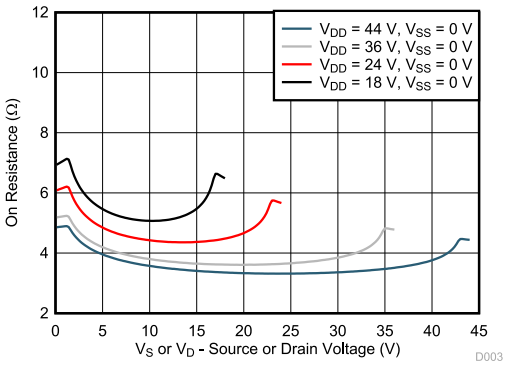


图 6-3. 导通电阻与源极或漏极电压间的关系 - 单电源

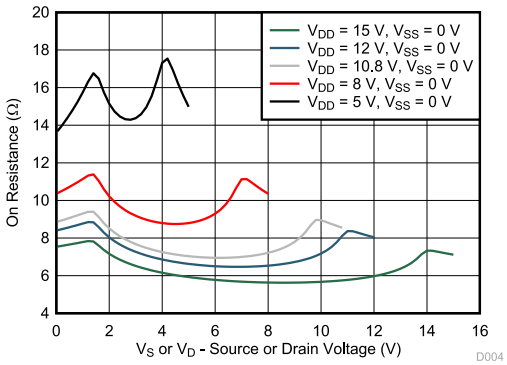
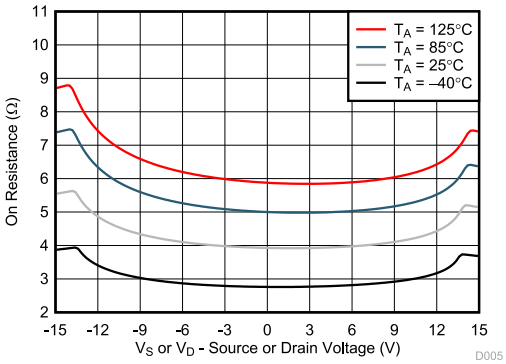
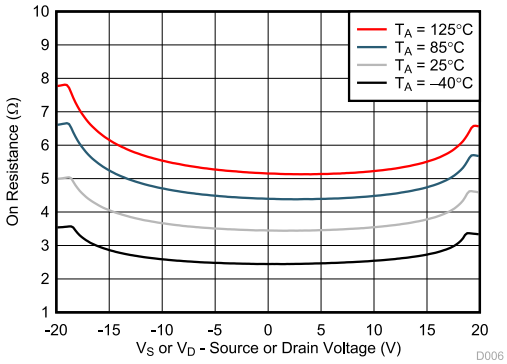


图 6-4. 导通电阻与源极或漏极电压间的关系 - 单电源



V_{DD} = 15V，V_{SS} = -15V

图 6-5. 导通电阻与温度间的关系

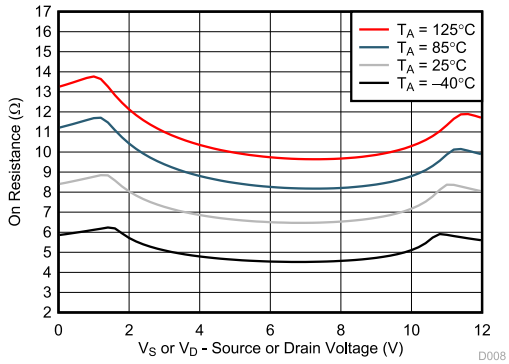


V_{DD} = 20V，V_{SS} = -20V

图 6-6. 导通电阻与温度间的关系

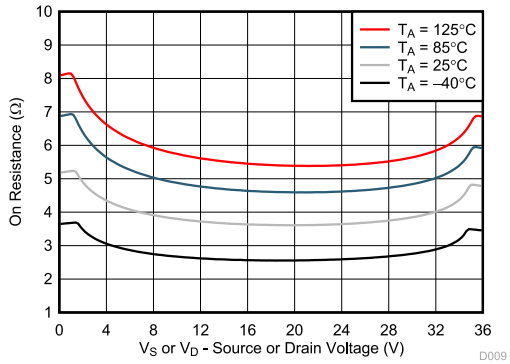
6.14 典型特性（续）

T_A = 25°C（除非另有说明）



V_{DD} = 12V，V_{SS} = 0V

图 6-7. 导通电阻与温度间的关系



V_{DD} = 36V，V_{SS} = 0V

图 6-8. 导通电阻与温度间的关系

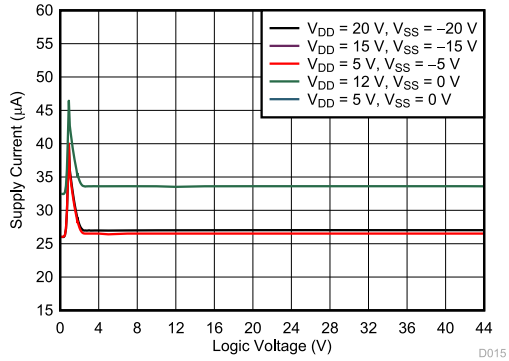


图 6-9. 电源电流与逻辑电压间的关系

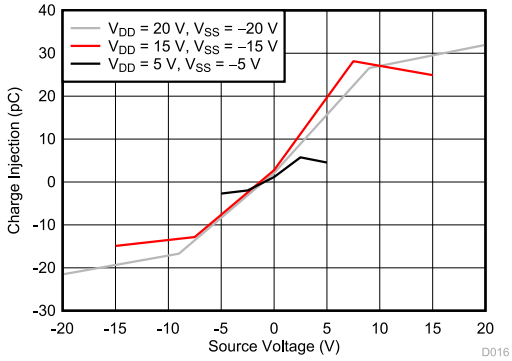


图 6-10. 电荷注入与源极电压间的关系 – 双电源

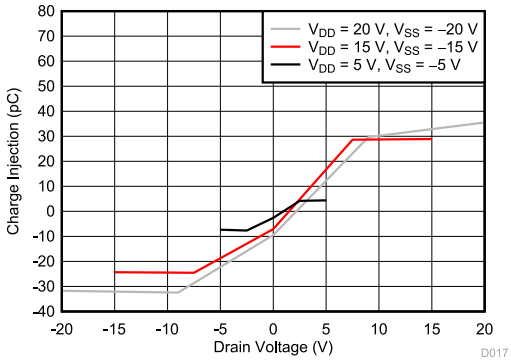


图 6-11. 电荷注入与漏极电压间的关系 – 双电源

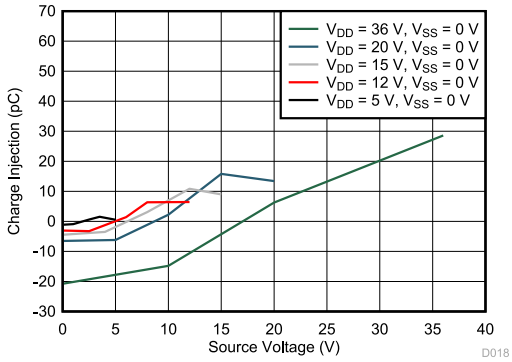


图 6-12. 电荷注入与源极电压间的关系 – 单电源

Copyright © 2026 Texas Instruments Incorporated

6.14 典型特性（续）

T_A = 25°C（除非另有说明）

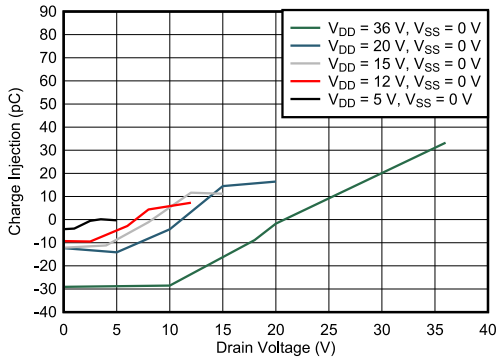


图 6-13. 电荷注入与漏极电压间的关系 – 单电源

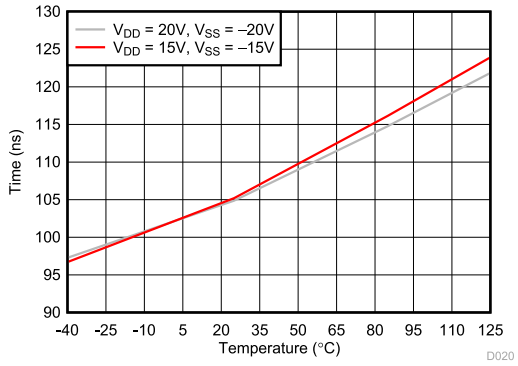


图 6-14. $T_{TRANSITION}$ 与温度之间的关系

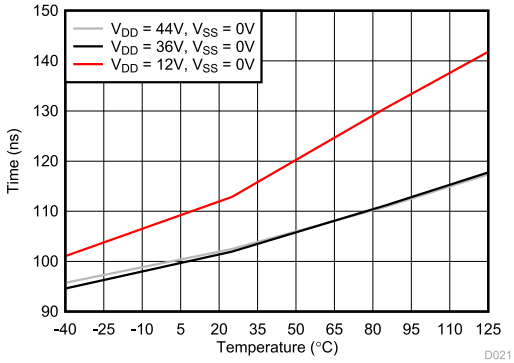
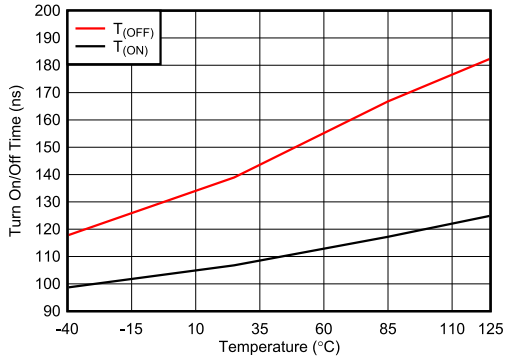
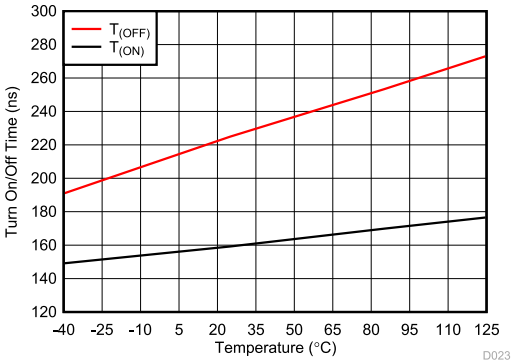


图 6-15. $T_{TRANSITION}$ 与温度之间的关系



V_{DD} = 15V，V_{SS} = -15V

图 6-16. T_{ON} 和 T_{OFF} 与温度间的关系



V_{DD} = 44V，V_{SS} = 0V

图 6-17. T_{ON} 和 T_{OFF} 与温度间的关系

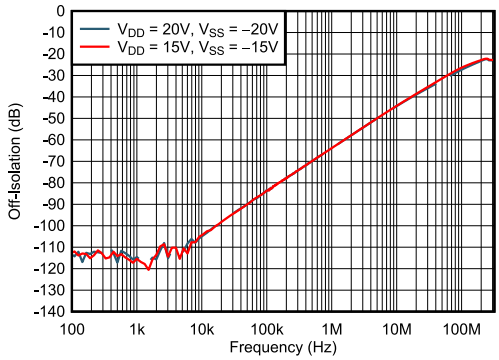


图 6-18. 关断隔离与频率间的关系

6.14 典型特性（续）

T_A = 25°C（除非另有说明）

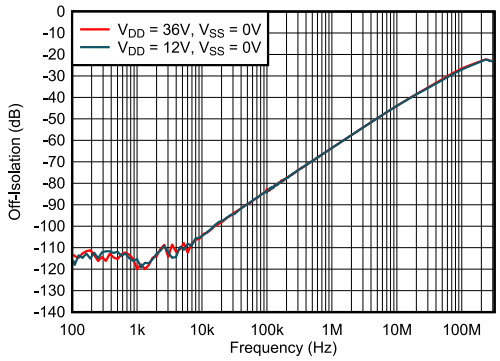
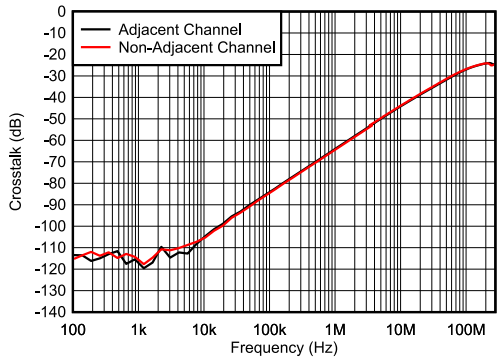


图 6-19. 关断隔离与频率间的关系



V_{DD} = 15V，V_{SS} = -15V

图 6-20. 串扰与频率间的关系

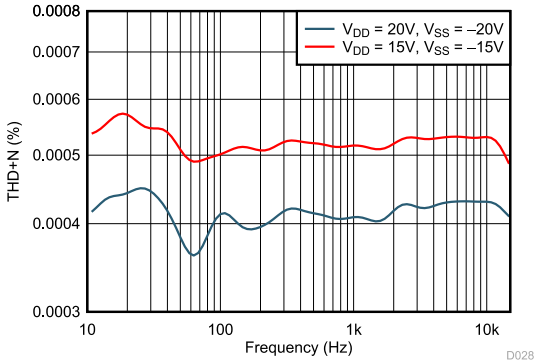


图 6-21. THD+N 与频率间的关系（双电源）

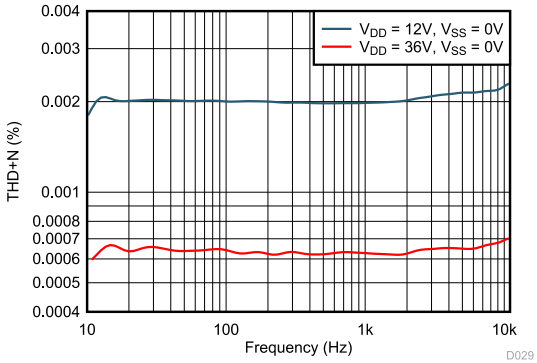
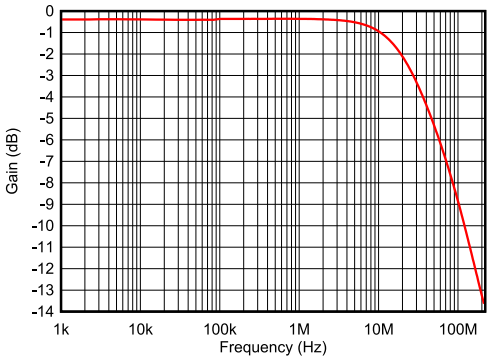
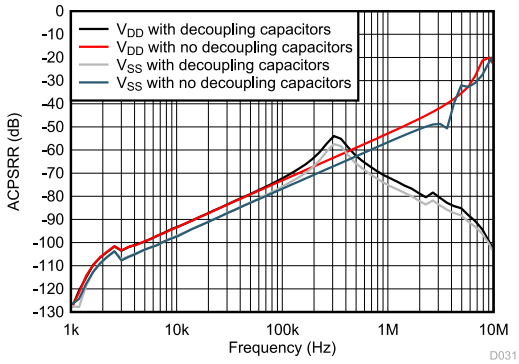


图 6-22. THD+N 与频率间的关系（单电源）



V_{DD} = 15V，V_{SS} = -15V

图 6-23. 导通响应与频率间的关系



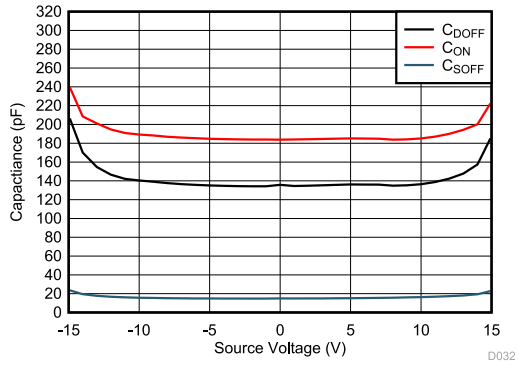
V_{DD} = +15V，V_{SS} = -15V

图 6-24. ACPSRR 与频率间的关系

Copyright © 2026 Texas Instruments Incorporated

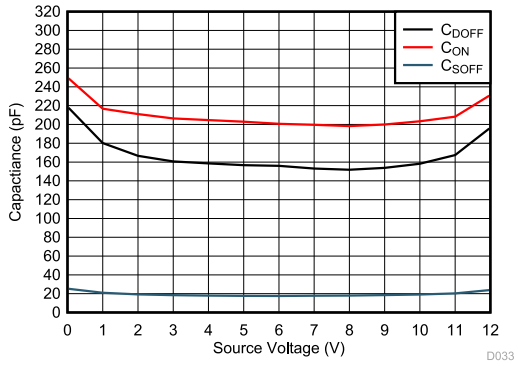
6.14 典型特性（续）

T_A = 25°C（除非另有说明）



V_{DD} = +15V，V_{SS} = -15V

图 6-25. 电容与源极电压或漏极电压间的关系



V_{DD} = 12V，V_{SS} = 0V

图 6-26. 电容与源极电压或漏极电压间的关系

7 参数测量信息

7.1 导通电阻

器件的导通电阻是器件源极 (Sx) 和漏极 (D) 引脚之间的欧姆电阻。导通电阻随输入电压和电源电压的变化而变化。符号 R_{ON} 用于表示导通电阻。图 7-1 展示了用于测量 R_{ON} 的测量设置。电压 (V) 和电流 (I_{SD}) 可通过此设置进行测量，而 R_{ON} 可通过 $R_{ON} = V/I_{SD}$ 来计算。

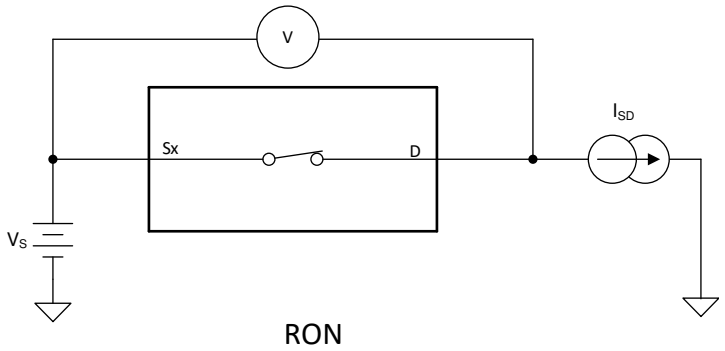


图 7-1. 导通电阻测量设置

7.2 关断漏电流

在关断状态下，开关有两种类型的漏电流：

- 源极关断漏电流
- 漏极关断漏电流

源极漏电流定义为开关断开时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(OFF)}$ 表示。

漏极漏电流定义为开关断开时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(OFF)}$ 表示。

图 7-2 展示了用于测量两个关断漏电流的设置。

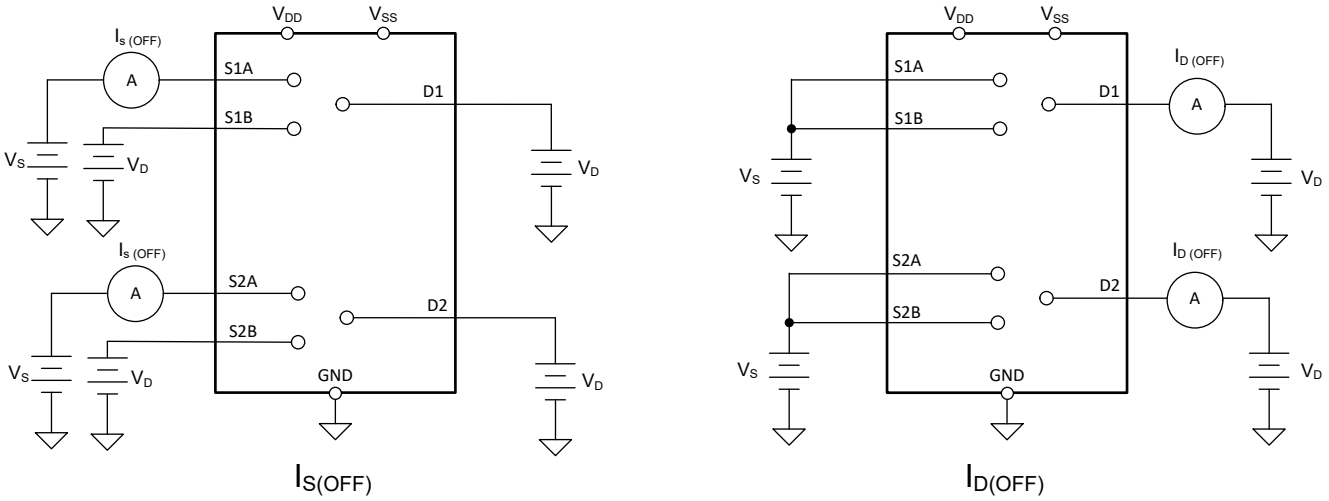


图 7-2. 关断漏电流测量设置

Copyright © 2026 Texas Instruments Incorporated

7.3 导通漏电流

源极导通漏电流定义为开关闭合时流入或流出源极引脚的漏电流。该电流用符号 $I_{S(ON)}$ 表示。

漏极导通漏电流定义为开关闭合时流入或流出漏极引脚的漏电流。该电流用符号 $I_{D(ON)}$ 表示。

在测量期间，源极引脚或漏极引脚均保持悬空。图 7-3 展示了用于测量导通漏电流（用 $I_{S(ON)}$ 或 $I_{D(ON)}$.fig 表示）的电路

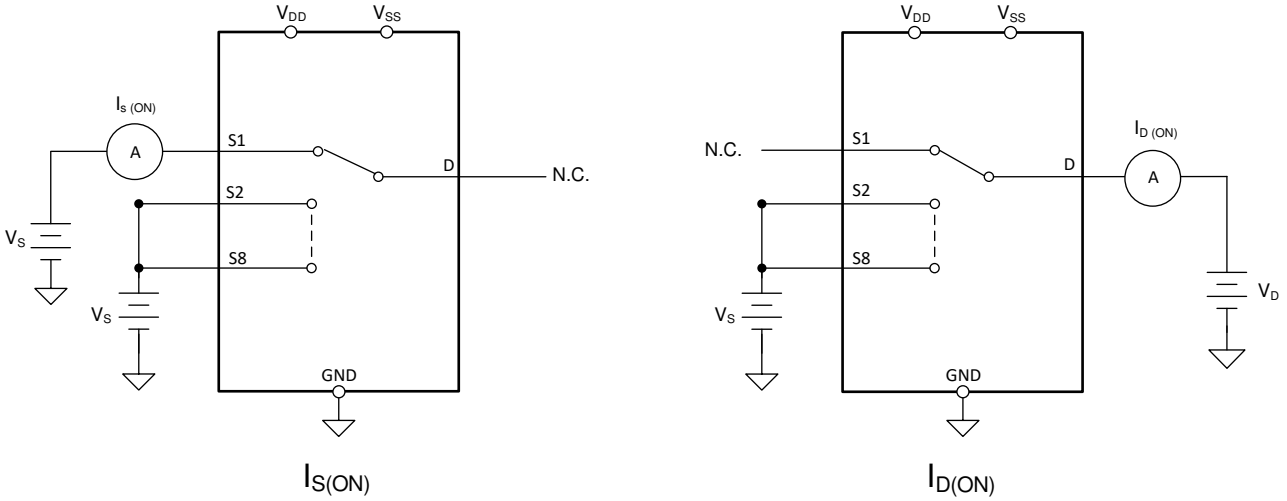


图 7-3. 导通漏电流测量设置

7.4 转换时间

转换时间定义为在地址信号上升或下降至超过逻辑阈值后，器件输出上升或下降 90% 所需的时间。90% 转换测量值用于提供器件的时序。然后，系统级时序可以考虑到由负载电阻和负载电容所增加的时间常数。图 7-4 展示了用于测量转换时间（用符号 $t_{TRANSITION}$ 表示）的设置。

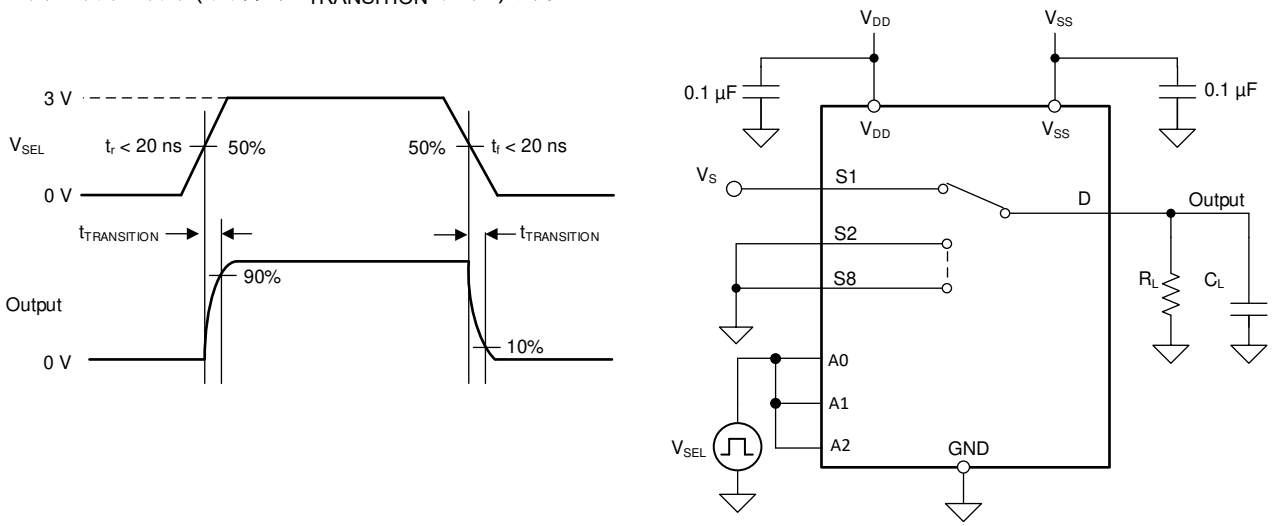


图 7-4. 转换时间测量设置

7.5 $t_{ON(EN)}$ 和 $t_{OFF(EN)}$

开通时间定义为使能上升到超过逻辑阈值后器件输出上升至 90% 所需的时间。90% 的测量值用于提供器件的时序。然后，系统级时序可以考虑到由负载电阻和负载电容所增加的时间常数。图 7-5 展示了用于测量开通时间（用符号 $t_{ON(EN)}$ 表示）的设置。

关断时间定义为使能下降到超过逻辑阈值后器件输出下降至 10% 所需的时间。10% 的测量值用于提供器件的时序。然后，系统级时序可以考虑到由负载电阻和负载电容所增加的时间常数。图 7-5 展示了用于测量关断时间（用符号 $t_{OFF(EN)}$ 表示）的设置。

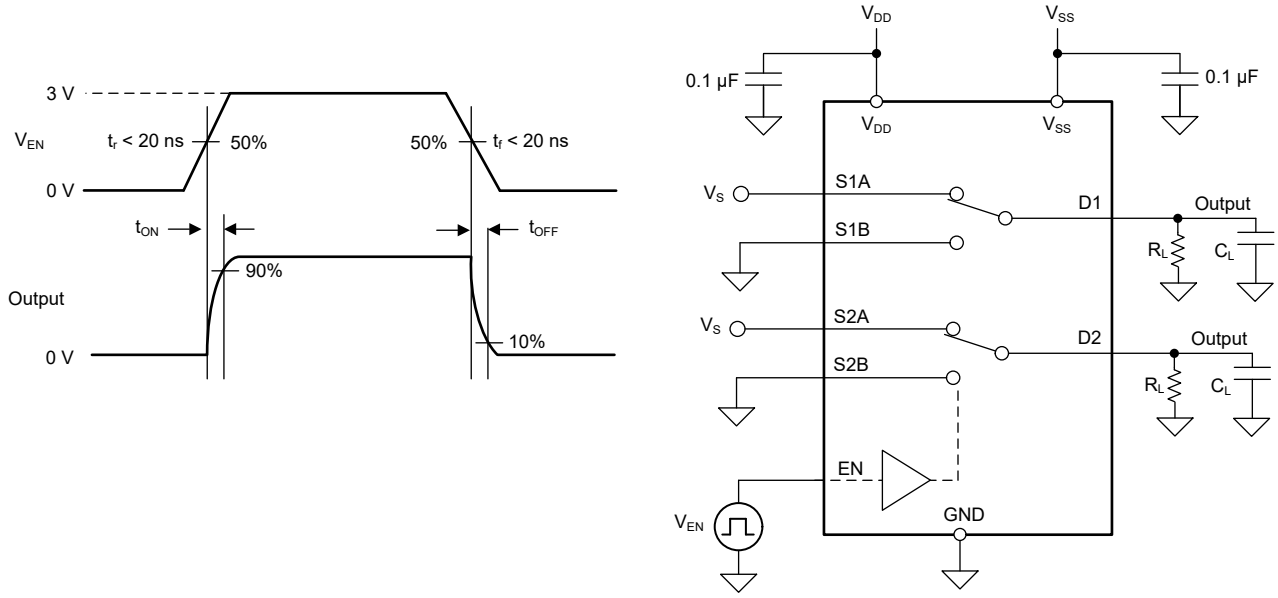


图 7-5. 导通和关断时间测量设置

7.6 先断后合

先断后合延迟是一项安全功能，可防止在开关器件时连接两个输入。输出首先断开与导通状态开关的连接，然后与下一个导通状态开关建立连接。*断开* 和 *闭合* 之间的延时时间称为先断后合延迟。图 7-6 展示了用于测量先断后合延迟（用符号 $t_{OPEN(BBM)}$ 表示）的设置。

Copyright © 2026 Texas Instruments Incorporated

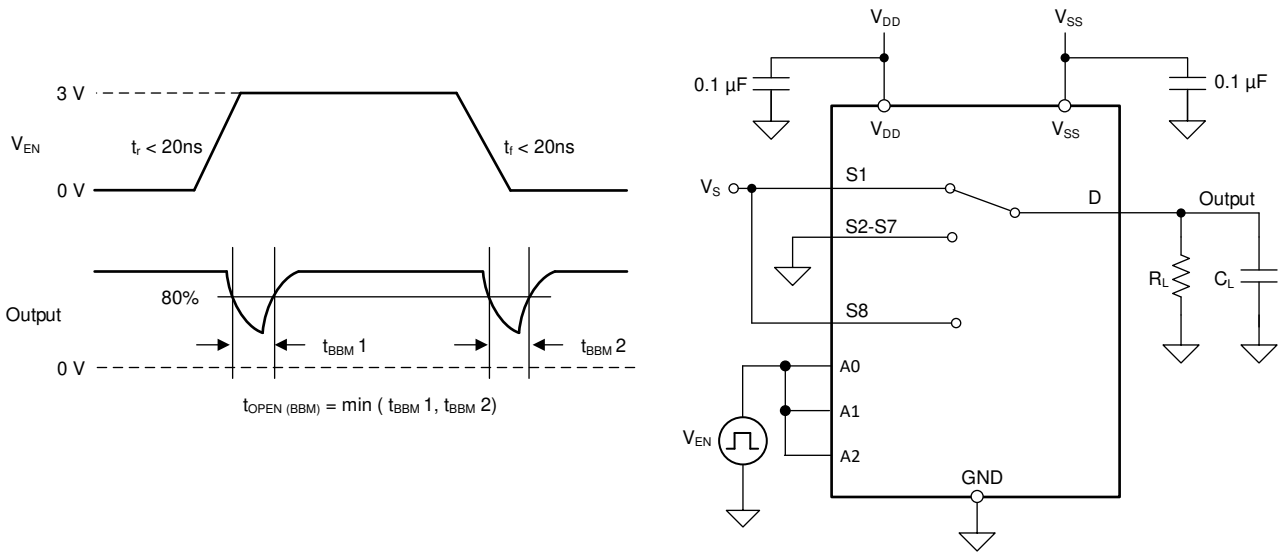


图 7-6. 先断后合延迟测量设置

7.7 $t_{ON\ (VDD)}$ 时间

$t_{ON\ (VDD)}$ 时间定义为电源上升到超过电源阈值后器件输出上升至 90% 所需的时间。90% 测量用于提供器件在系统中导通的时序。图 7-7 展示了用于测量开通时间（用符号 $t_{ON\ (VDD)}$ 表示）的设置。

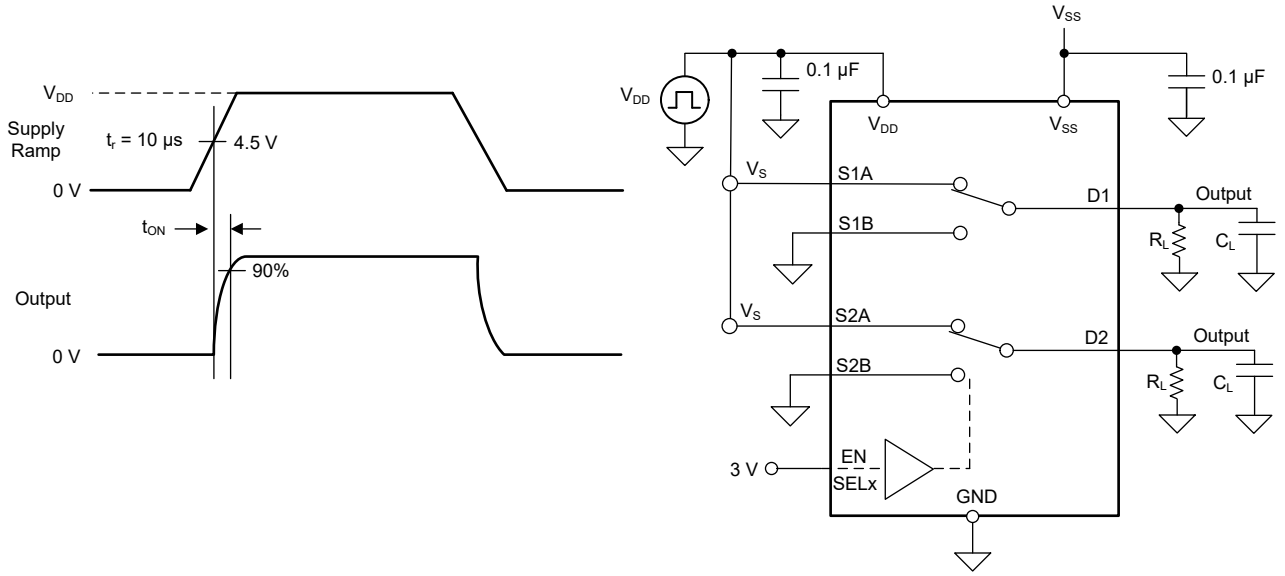


图 7-7. $t_{ON\ (VDD)}$ 时间测量设置

7.8 传播延迟

传播延迟定义为在输入信号上升或下降至超过 50% 阈值后器件输出上升或下降 50% 所需的时间。图 7-8 展示了用于测量传播延迟（用符号 t_{PD} 表示）的设置。

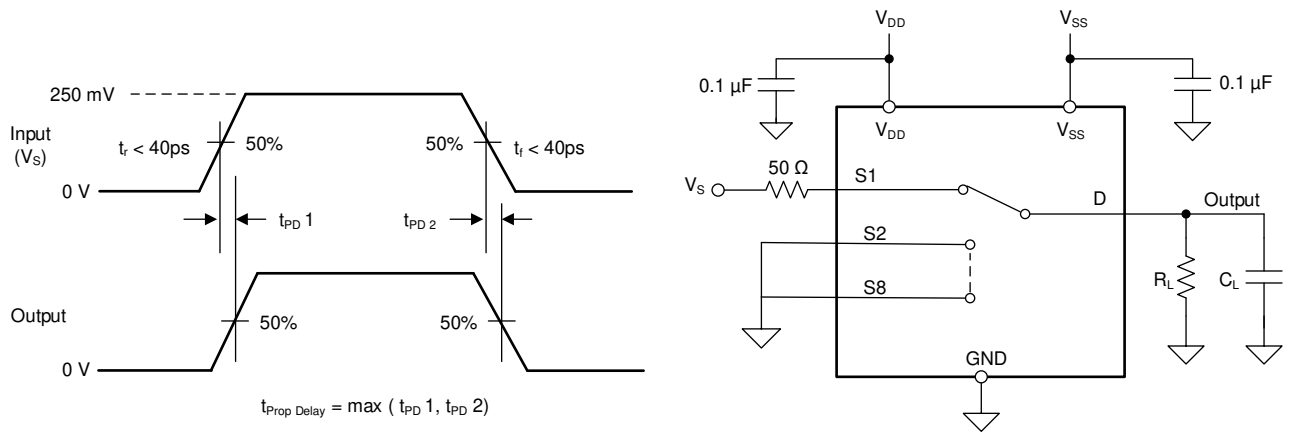


图 7-8. 传播延迟测量设置

Copyright © 2026 Texas Instruments Incorporated

7.9 电荷注入

MUX708-Q1 具有传输门拓扑。NMOS 和 PMOS 晶体管之间电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_{INJ} 表示。图 7-9 展示了用于测量从源极 (Sx) 到漏极 (D) 的电荷注入的设置。

MUX708-Q1 具有传输门拓扑。NMOS 和 PMOS 晶体管之间电容的任何不匹配都会导致在栅极信号的下降沿或上升沿期间向漏极或源极注入电荷。注入器件源极或漏极的电荷量称为电荷注入，用符号 Q_{INJ} 表示。图 7-9 展示了用于测量从源极 (Sx) 到漏极 (D) 的电荷注入的设置。

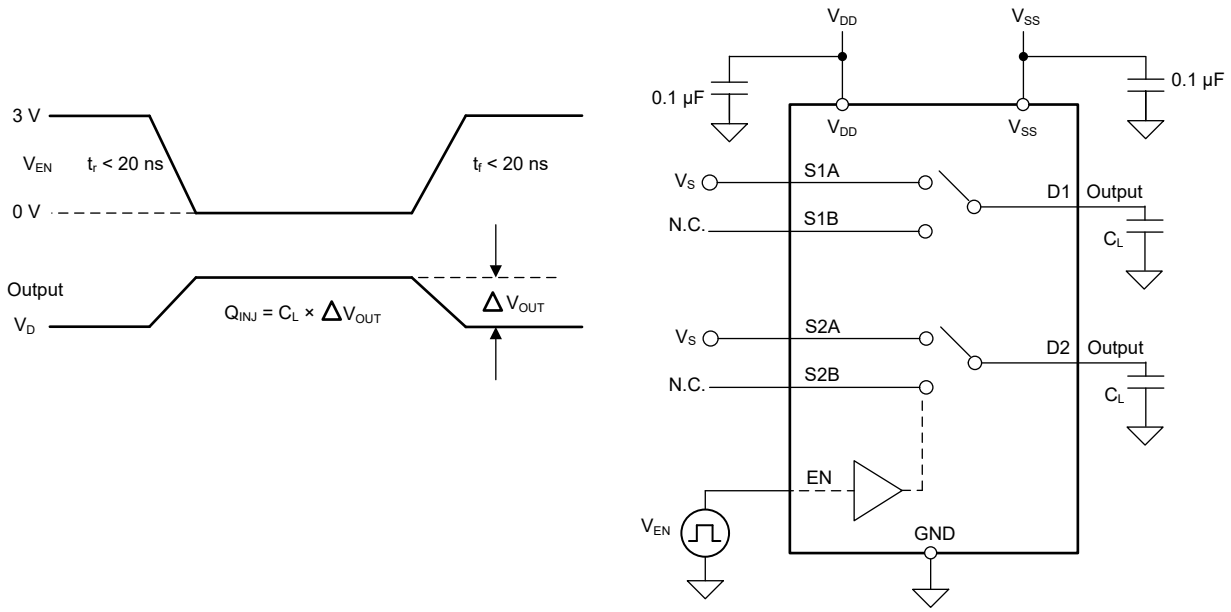
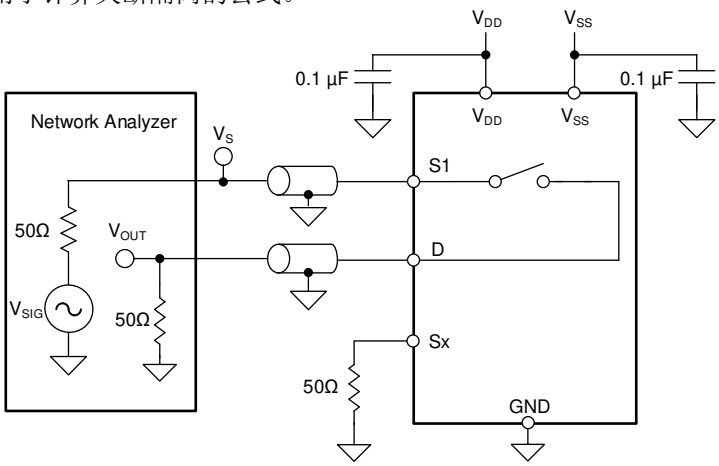


图 7-9. 电荷注入测量设置

7.10 关断隔离

关断隔离定义为器件的漏极引脚 (D) 处的信号与关断通道的源极引脚 (Sx) 上施加的信号之比。图 7-10 展示了用于测量关断隔离的设置和用于计算关断隔离的公式。

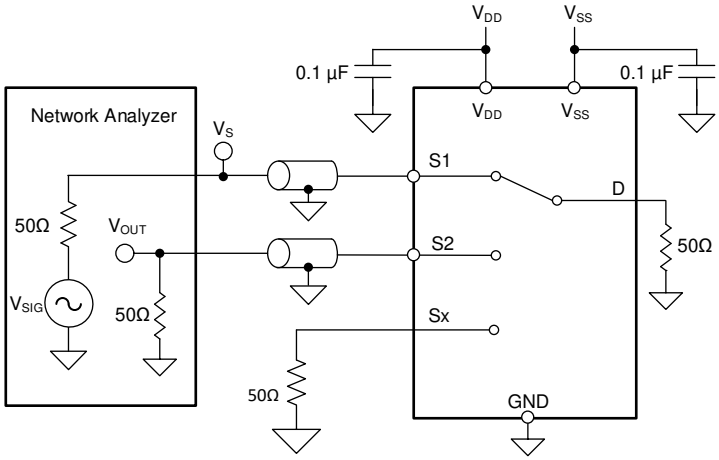


$$Off\ Isolation = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 7-10. 关断隔离测量设置

7.11 串扰

串扰定义为另一通道的漏极引脚 (D) 处的信号与开启通道的源极引脚 (Sx) 上施加的信号之比。图 7-11 展示了用于测量串扰的设置和用于计算串扰的公式。

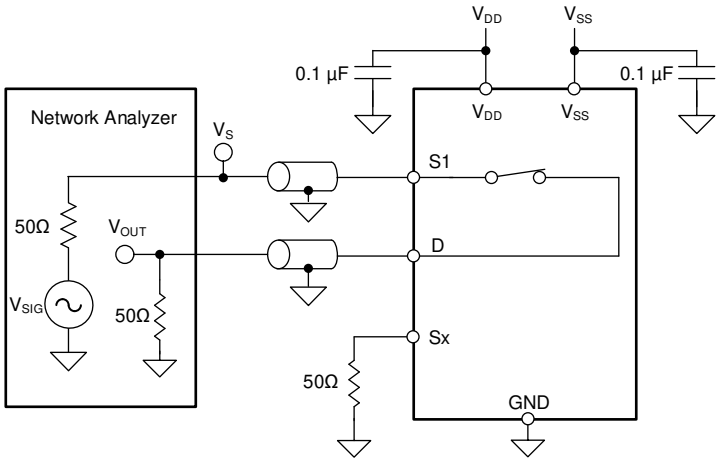


$$Crosstalk = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 7-11. 串扰测量设置

7.12 带宽

带宽定义为当输入施加到开启通道的源极引脚 (Sx) 且输出在器件的漏极引脚 (D) 处测量时衰减小于 3dB 的频率范围。图 7-12 展示了用于测量带宽的设置。



$$Bandwidth = 20 \times Log \frac{V_{OUT}}{V_S}$$

图 7-12. 带宽测量设置

Copyright © 2026 Texas Instruments Incorporated

7.13 THD + 噪声

信号的总谐波失真 (THD) 是对谐波失真的度量，定义为多路复用器输出端所有谐波分量的功率之和与基频功率之比。该器件的导通电阻随输入信号振幅的变化而变化，当漏极引脚连接到低阻抗负载时，会导致失真。总谐波失真加噪声表示为 THD。

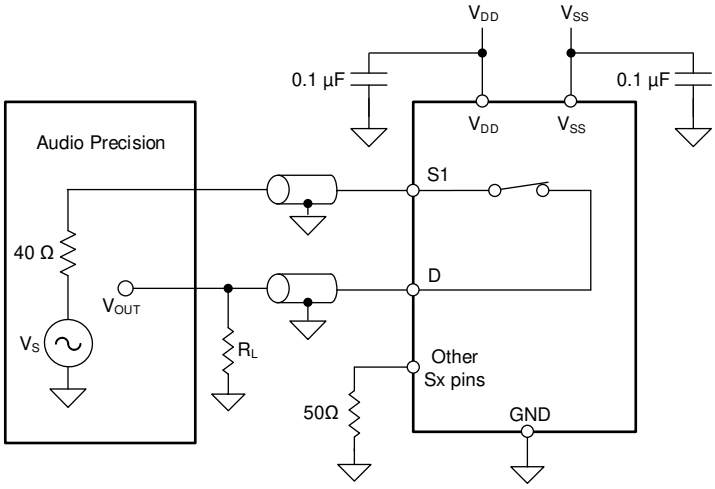
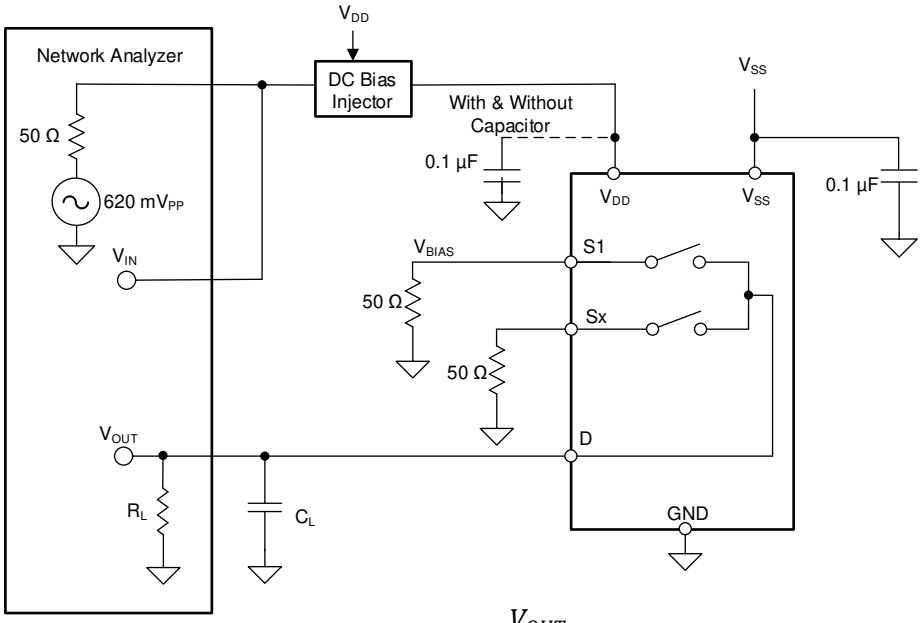


图 7-13. THD 测量设置

7.14 电源抑制比 (PSRR)

PSRR 衡量器件防止出现在电源电压引脚上的噪声和杂散信号耦合到开关输出的能力。器件电源上的直流电压由 620mVPP 的正弦波调制。输出端信号振幅与调制信号振幅之比为 ACPSRR。高比率表示对电源轨变化的容忍度较高。

ACPSRR 测量设置展示了去耦电容器如何降低电源引脚上的高频噪声。这有助于稳定电源并立即尽可能多地滤除电源噪声。



$$PSRR = 20 \times Log \frac{V_{OUT}}{V_{IN}}$$

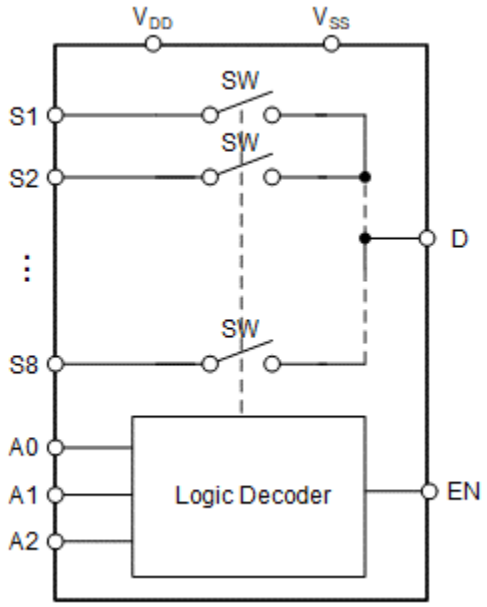
图 7-14. ACPSRR 测量设置

8 详细说明

8.1 概述

MUX708-Q1 是一款 8:1 单通道多路复用器。每个通道根据地址线和使能引脚的状态开启或关闭。

8.2 功能方框图



8.3 特性说明

8.3.1 双向运行

MUX708-Q1 从源极 (Sx) 到漏极 (D) 或从漏极 (D) 到源极 (Sx) 的导电性能同样出色。每个通道在两个方向上都有非常相似的特性，并都支持模拟和数字信号。

8.3.2 轨到轨运行

MUX708-Q1 的有效信号路径输入和输出电压范围为 V_{SS} 至 V_{DD}。

8.3.3 1.8V 逻辑兼容输入

对于所有逻辑控制输入，MUX708-Q1 支持 1.8V 逻辑兼容控制。1.8V 逻辑电平输入支持器件连接具有较低逻辑 I/O 电源轨的处理器，并且无需外部转换器，从而节省了空间和 BOM 成本。有关 1.8 V 逻辑实现的更多信息，请参阅使用 1.8V 逻辑多路复用器和开关简化设计。

8.3.4 逻辑引脚上带有集成下拉电阻器

MUX708-Q1 具有连接至 GND 的内部弱下拉电阻，来确保逻辑引脚不悬空。该下拉电阻的值约为 4MΩ，但在较高电压时被钳位至约 1μA。此功能集成了最多四个外部元件，可减小系统尺寸并降低成本。

8.3.5 失效防护逻辑

MUX708-Q1 在控制输入引脚（EN 和 Ax）上支持失效防护逻辑，因此无论电源引脚的状态如何，均支持高达 44V 的工作电压。此特性允许在电源极引脚之前对控制引脚施加电压，从而保护器件免受潜在的损坏。失效防护逻辑无需在逻辑控制引脚上进行电源时序控制，从而更大限度地降低了系统复杂性。例如，失效防护逻辑功能允许 MUX708-Q1 逻辑输入引脚斜升至 +44V 而 V_{DD} 和 V_{SS} = 0V。在断电情况下，逻辑控制输入可防止高达 +44V 的正故障，但不提供负过压保护。

Copyright © 2026 Texas Instruments Incorporated

8.3.6 闩锁效应抑制

闩锁是指在电源引脚和地之间创建低阻抗路径的情况。这种情况由触发器（电流注入或过压）引起，一旦激活，即使触发器不再存在，低阻抗路径也仍然存在。该低阻抗路径可能会因电流电平过高而导致系统混乱或巨大损坏。闩锁情况通常需要下电上电来消除低阻抗路径。

MUX708-Q1 采用基于绝缘体硅 (SOI) 的工艺制造，在每个 CMOS 开关的 PMOS 和 NMOS 晶体管之间添加了氧化层，用于防止形成寄生结构。氧化层也称为绝缘沟道，可防止因过压或电流注入而触发闩锁事件。闩锁效应抑制使得 MUX708-Q1 能够在恶劣的环境中使用。请参阅*使用闩锁效应抑制多路复用器帮助改善系统可靠性*，了解有关闩锁效应抑制的更多信息。

8.3.7 超低电荷注入

MUX708-Q1 具有传输门拓扑结构，如图 8-1 所示。与 NMOS 和 PMOS 相关的杂散电容中的任何不匹配都会在开关断开或闭合时导致输出电平发生变化。

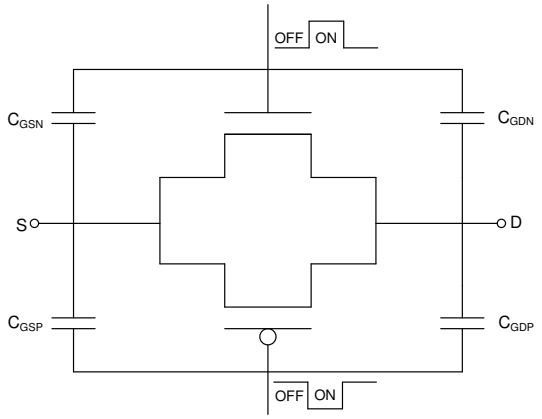


图 8-1. 传输门拓扑

MUX708-Q1 包含可减少漏极 (D) 电荷注入的专用架构。为了进一步减少敏感应用中的电荷注入，可以在源极 (Sx) 上添加补偿电容器 (Cp)。这将确保开关转换产生的多余电荷被推入源极 (Sx) 而非漏极 (D) 上的补偿电容器。通常，Cp 应比漏极 (D) 等效负载电容大 20 倍。图 8-2 展示了源极侧不同补偿电容器的电荷注入变化。该图是在 100pF 负载电容下采集的。

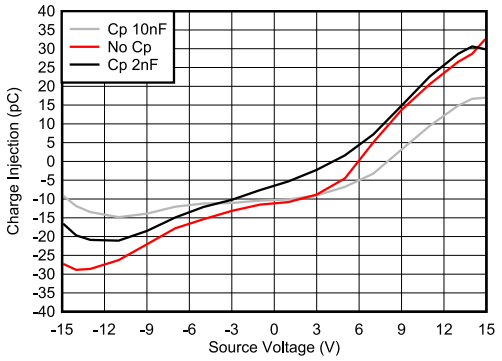


图 8-2. 电荷注入补偿

8.4 器件功能模式

当 MUX708-Q1 的 EN 引脚被拉至高电平时，开关之一会闭合，具体取决于 Ax 引脚的状态。同样，当 MUX708-Q1 的 EN 引脚被拉至低电平时，开关中的两个会闭合，具体取决于地址线的状态。当 EN 引脚被拉为低电平时，无论 Ax 引脚的状态如何，所有开关都处于打开状态。控制引脚可高达 44V。

MUX708-Q1 无需任何外部元件（电源去耦电容器除外）即可运行。EN 和 Ax 引脚有 4MΩ 的内部下拉电阻器。如未使用，Ax 和 EN 引脚必须连接至 GND，以确保器件不会消耗额外的电流，CMOS 输入缓慢变化或悬空的影响中重点介绍了相关内容。未使用的信号路径输入（Sx 和 D）应连接到 GND。

8.5 真值表

表 8-1 显示了 MUX708-Q1 的真值表。

表 8-1. MUX708-Q1 真值表

EN	A2	A1	A0	所选源极连接到漏极 (D) 引脚
0	X[(1)]	X	X	所有源极均关断（高阻态）
1	0	0	0	S1
1	0	0	1	S2
1	0	1	0	S3
1	0	1	1	S4
1	1	0	0	S5
1	1	0	1	S6
1	1	1	0	S7
1	1	1	1	S8

(1) X 表示*无关*。

Copyright © 2026 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

MUX708-Q1 是汽车高压开关和多路复用器系列的一部分。该器件采用双电源（±4.5V 至 ±22V）、单电源（4.5V 至 44V），或不对称电源（例如 V_{DD} = 12V，V_{SS} = –5V）工作，并提供真正的轨到轨输入和输出。 MUX708-Q1 具有低 R_{ON}、低导通和关断漏电流以及超低电荷注入性能。这些特性使 MUX708-Q1 成为一款适用于高电压汽车应用且稳定可靠的高性能模拟多路复用器。

9.2 典型应用

利用 性能的一个示例是为多个输入传感器实现多路复用数据采集前端。可编程逻辑控制器 (PLC) 的模拟输入模块、数据采集 (DAQ) 和半导体测试系统等应用通常需要监控单个 ADC 通道中的多个信号。多个输入可以来自被监控的不同系统电压，或者来自温度或湿度等环境传感器。图 9-1 展示了使用多路复用监控进入单个 ADC 的多个输入的简化示例

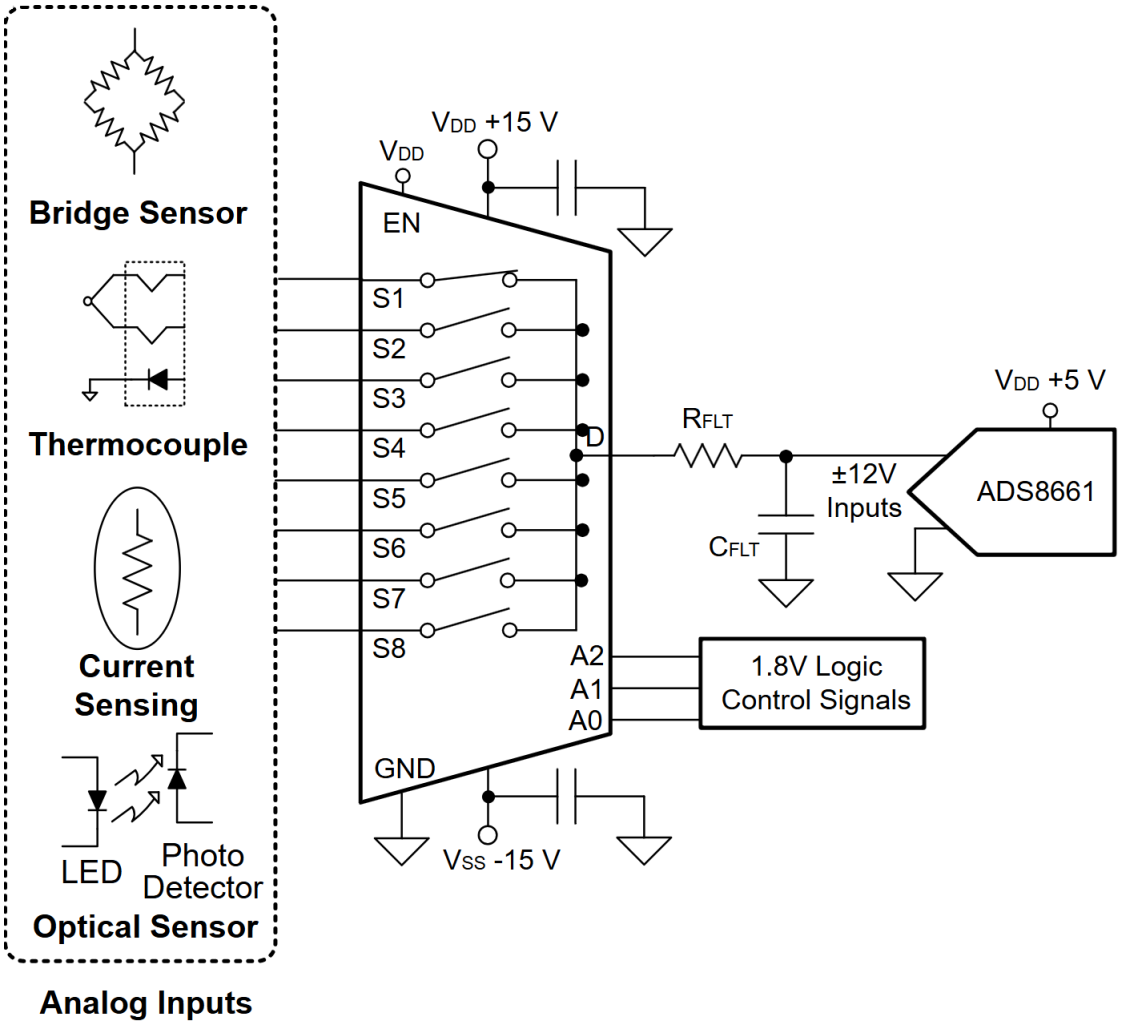


图 9-1. 多路复用数据采集前端

Copyright © 2026 Texas Instruments Incorporated

9.2.1 设计要求

表 9-1. 设计参数

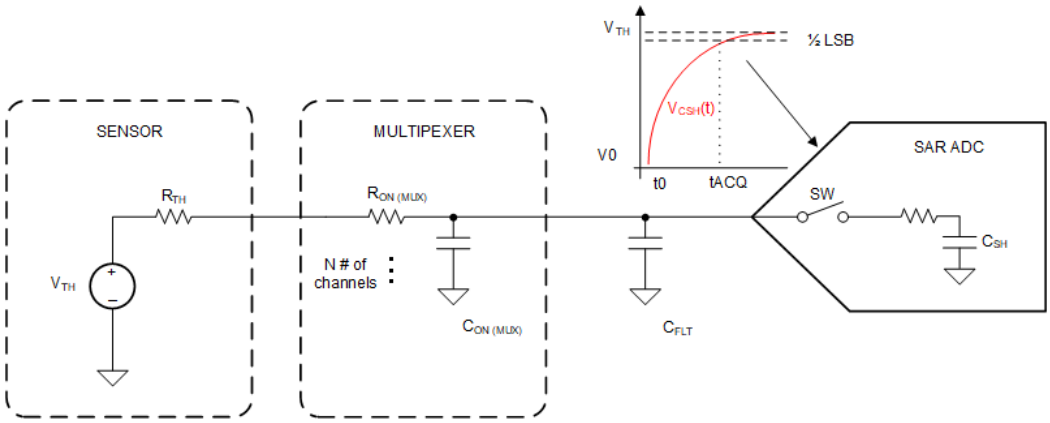
参数	值
正电源电压 (VDD)	+15V
负电源电压 (V_{SS})	-15V
输入/输出信号范围	-12V 至 12V（ADC 限制）
控制逻辑阈值	1.8V 兼容
温度范围	-40°C 至 +125°C

9.2.2 详细设计过程

图 9-2 所示的应用展示了如何使用多路复用器来简化信号链，并监控发送到单个 ADC 通道的多个输入信号。在此示例中，ADC (ADS8661) 具有高达 ±12.288V 的软件可编程输入范围。ADC 还具有高达 ±20V 的过压保护，这允许多路复用器采用比输入信号范围更宽的电源电压供电，以更大限度提高多路复用器的导通电阻性能，同时仍然保持超出可用信号范围的系统级过压保护。多路复用器和 ADC 均能够在 -40°C 至 +125°C 的扩展工业温度范围内运行，从而可用于更广泛的工业系统。

许多 SAR ADC 都具有由采样开关和采样电容器组成的模拟输入结构。许多信号链都会有一个驱动放大器，来帮助向 ADC 输入提供电荷，以满足快速系统采集时间要求。不过，驱动 SAR ADC 并不总是需要驱动放大器。图 9-2 展示了传感器通过多路复用器后直接驱动 SAR ADC 输入的典型示意图。滤波电容器 (C_{FLT}) 连接到 ADC 的输入以减少采样电荷注入，并提供电荷桶，以便为 ADC 的内部采样保持电容器快速充电。

传感器模块将器件简化为戴维南等效电压源 (V_{TH}) 和电阻 (R_{TH})，相关信息可参阅器件数据表。类似地，多路复用器可以被视为串联电阻 ($R_{ON(MUX)}$) 和电容 ($C_{ON(MUX)}$)。为了确保信号链的较高精度，系统应能够在 ADC 采集时间内稳定在 1/2LSB 以内。时间常数的计算公式如图 9-2 中所示。该公式突显了选择具有低导通电阻的多路复用器以进一步减小系统时间常数的重要性。此外，多路复用器的低电荷注入性能有助于减少转换误差并提高测量精度。



$t_{ACQ} > k \times \tau_{FLT}$

- $\tau_{FLT} = (R_{TH} + R_{ON\ (MUX)}) \times (C_{FLT} + C_{ON\ (MUX)})$
- k is single pole time constant for N bit ADC

图 9-2. 驱动 SAR ADC

9.2.3 应用曲线

MUX708-Q1 具有低导通和关断漏电流以及超低电荷注入性能，因而成为实现高精度工业系统的理想选择。MUX708-Q1 采用专用架构，可减少漏极 (D) 电荷注入（有关更多详细信息，请参阅 节 8.3.7）。图 9-3 展示了 MUX708-Q1 的电荷注入与源极电压间的关系图。

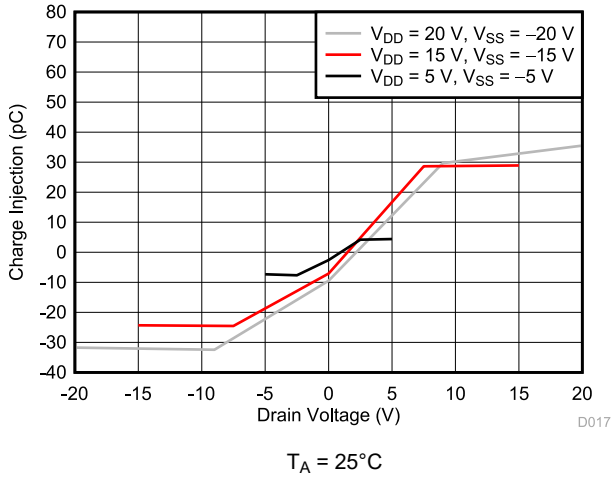


图 9-3. 电荷注入与漏极电压间的关系

9.3 电源相关建议

MUX708-Q1 在 ±4.5V 至 ±22V（单电源模式下为 4.5V 至 44V）的宽电源电压范围内运行。该器件还适用于非对称电源，例如 V_{DD} = 12V 和 V_{SS} = -5V。

电源旁路可提高噪声容限并防止开关噪声从电源轨传播到其他元件。良好的电源去耦对于实现卓越性能至关重要。为提高电源噪声抗扰度，可在 V_{DD} 和 V_{SS} 引脚与接地端之间使用 0.1 µF 至 10 µF 的电源去耦电容器。使用低阻抗接头将旁路电容器放置在尽可能靠近器件电源引脚的位置。TI 建议使用多层陶瓷贴片电容 (MLCC) 提供等效串联电阻 (ESR) 和电感 (ESL) 特性，从而实现电源去耦。对于敏感度较高或在恶劣噪声环境中使用的系统，避免使用过孔将电容与器件引脚相连，以获得出色的噪声抗扰度。并行使用多个过孔可降低总电感值并且有利于与接地层和电源层相连。在电源斜升之前，务必确保已建立接地 (GND) 连接。

9.4 布局

9.4.1 布局指南

当 PCB 布线以 90° 角拐弯时，会发生反射。反射的主要原因是布线宽度发生了变化。在拐角的顶点，布线宽度增加到原来宽度的 1.414 倍。这种增加会影响传输线特性，尤其是导致反射的布线的分布式电容和自感特性。并非所有 PCB 布线都是直线，因此某些布线必须拐角。图 9-4 展示了渐入佳境的圆角技术。只有最后一个示例（理想）保持恒定的布线宽度并能够更大限度地减少反射。

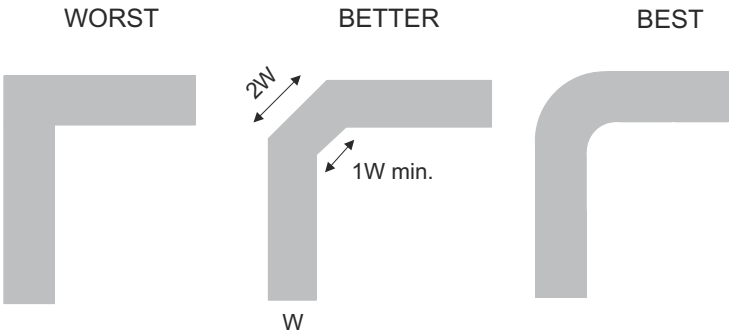


图 9-4. 布线示例

使用较少的过孔和拐角路由高速信号可减少信号反射和阻抗变化。当必须使用过孔时，增加其周边的间隙尺寸以降低其电容。每一过孔均为信号传输线引入了非连续性，并增加了电路板其他层的干扰几率。设计测试点时要小心，不建议在高频下使用穿孔引脚。

Copyright © 2026 Texas Instruments Incorporated

图 9-5 和 图 9-4 展示了采用 MUX708-Q1 的 PCB 布局示例。一些重要注意事项有：

- 用 0.1μF 和 1μF 电容器对电源引脚进行去耦，将最小值的电容器尽可能靠近引脚放置。确保电容器额定电压足以满足电源电压要求。
- 尽可能缩短输入线路。
- 使用实心接地平面有助于降低电磁干扰 (EMI) 噪声拾取。
- 敏感的模拟布线不能与数字布线平行。尽可能避免数字引线与模拟引线交叉，仅在必要时以垂直交叉方式布线。
- 并联使用多个过孔可降低总电感并且有利于与接地平面相连。

9.4.2 布局示例

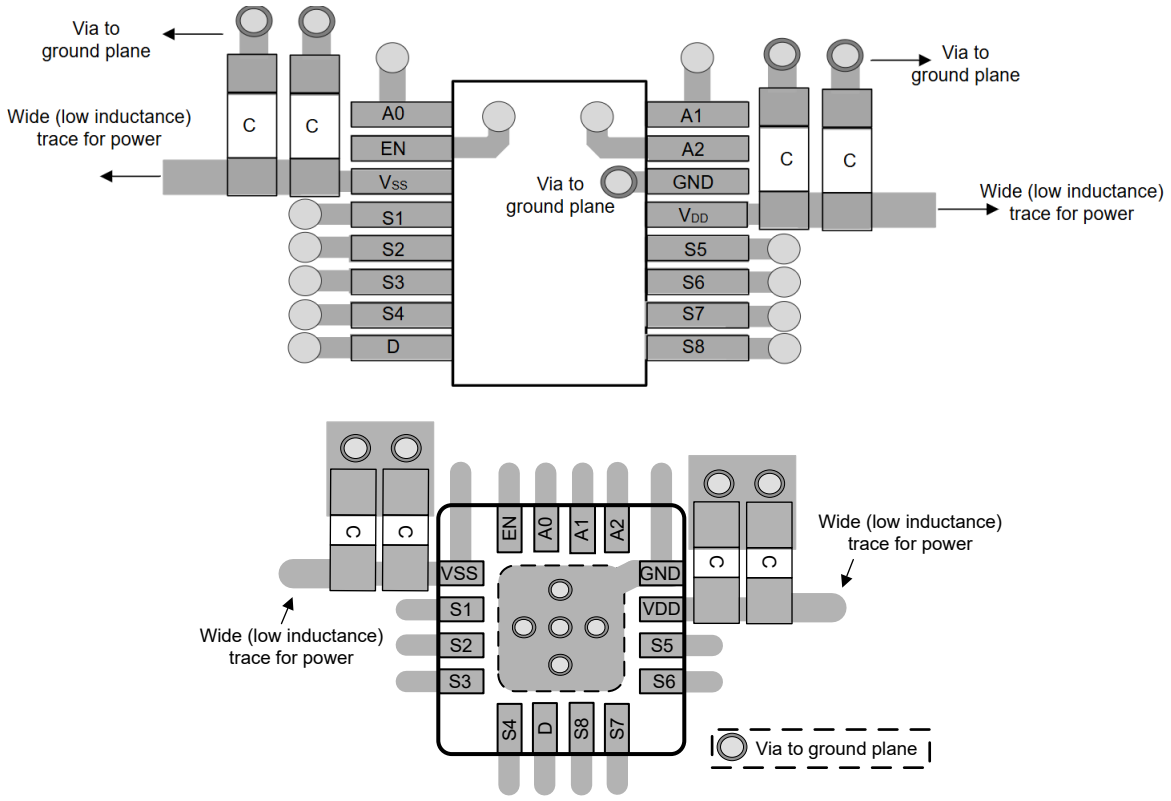


图 9-5. MUX708-Q1 布局示例

Copyright © 2026 Texas Instruments Incorporated

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

- 德州仪器 (TI)，*使用闩锁效应抑制多路复用器帮助改善系统可靠性* 应用手册
- 德州仪器 (TI)，*使用低 CON 多路复用器改善稳定性问题* 应用简报
- 德州仪器 (TI)，*提高自动化测试设备的信号测量精度* 应用简报
- 德州仪器 (TI)，*通过采样保持减少干扰实现精密输出* 参考指南
- 德州仪器 (TI)，*使用 1.8V 逻辑多路复用器和开关简化设计* 应用简报
- 德州仪器 (TI)，*高电压模拟多路复用器的系统级保护* 应用手册
- 德州仪器 (TI)，*真差分 4 x 2 多路复用器、模拟前端、同步采样 ADC 电路* 应用手册
- 德州仪器 (TI)，*QFN/SON PCB 连接* 应用手册
- 德州仪器 (TI)，*Quad Flatpack No-Lead 逻辑封装* 应用手册

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
February 2026	*	初始发行版

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MUX708QPWRQ1	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	708Q
MUX708QRUMRQ1	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX 708Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

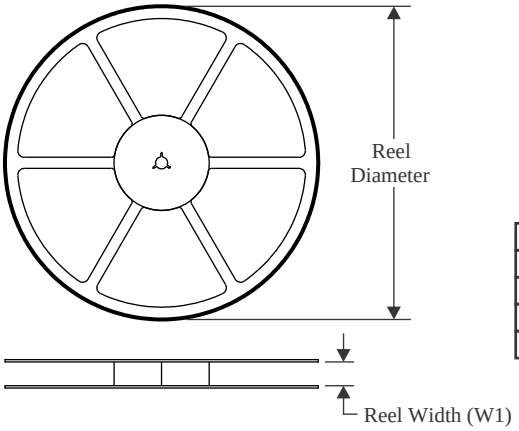
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

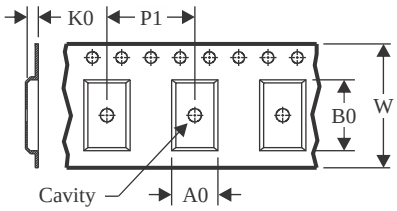
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

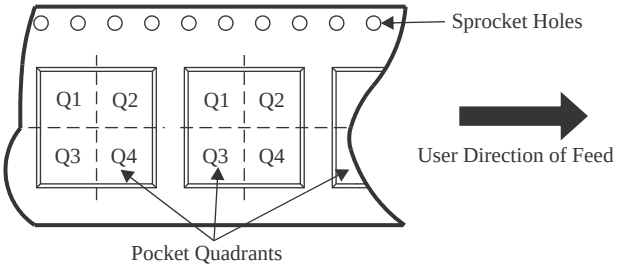


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

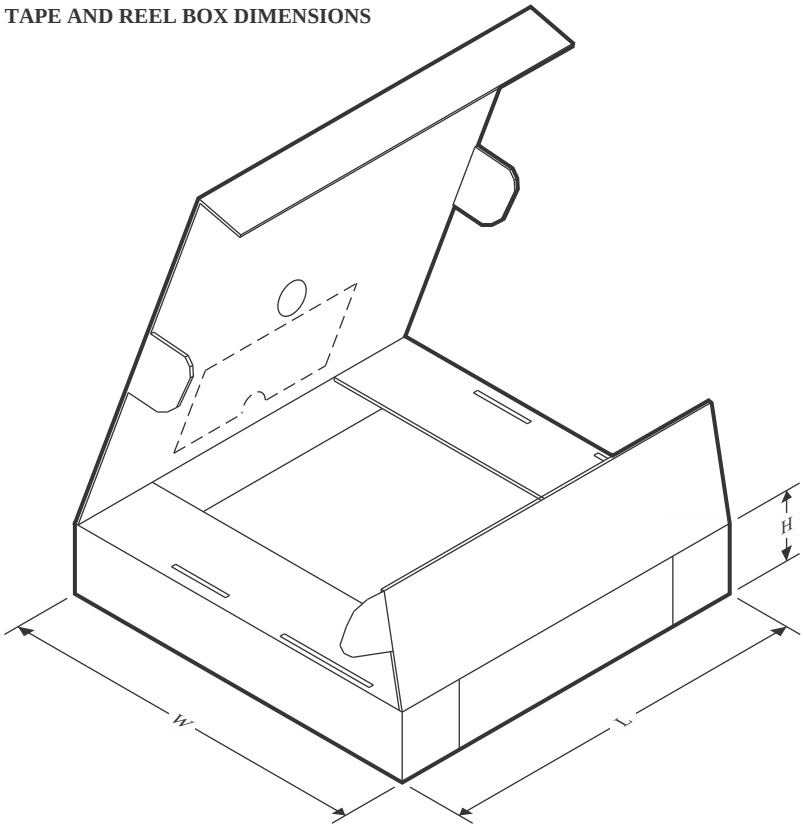
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MUX708QPWRQ1	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
MUX708QRUMRQ1	WQFN	RUM	16	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MUX708QPWRQ1	TSSOP	PW	16	2000	353.0	353.0	32.0
MUX708QRUMRQ1	WQFN	RUM	16	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

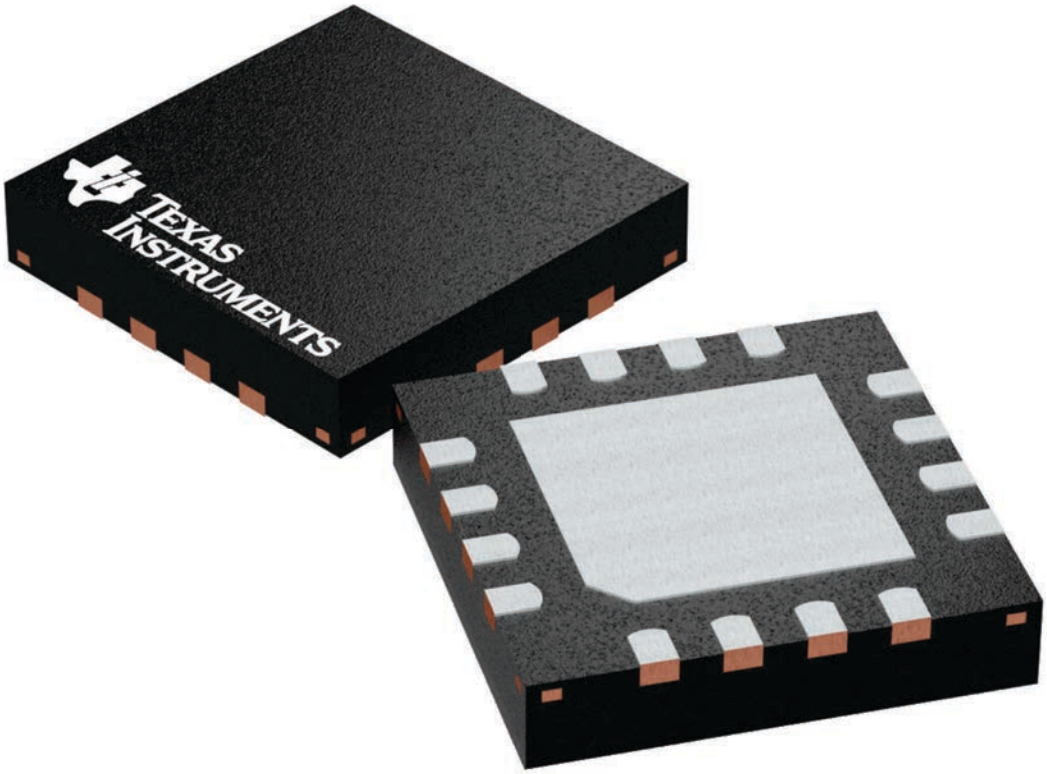
RUM 16

WQFN - 0.8 mm max height

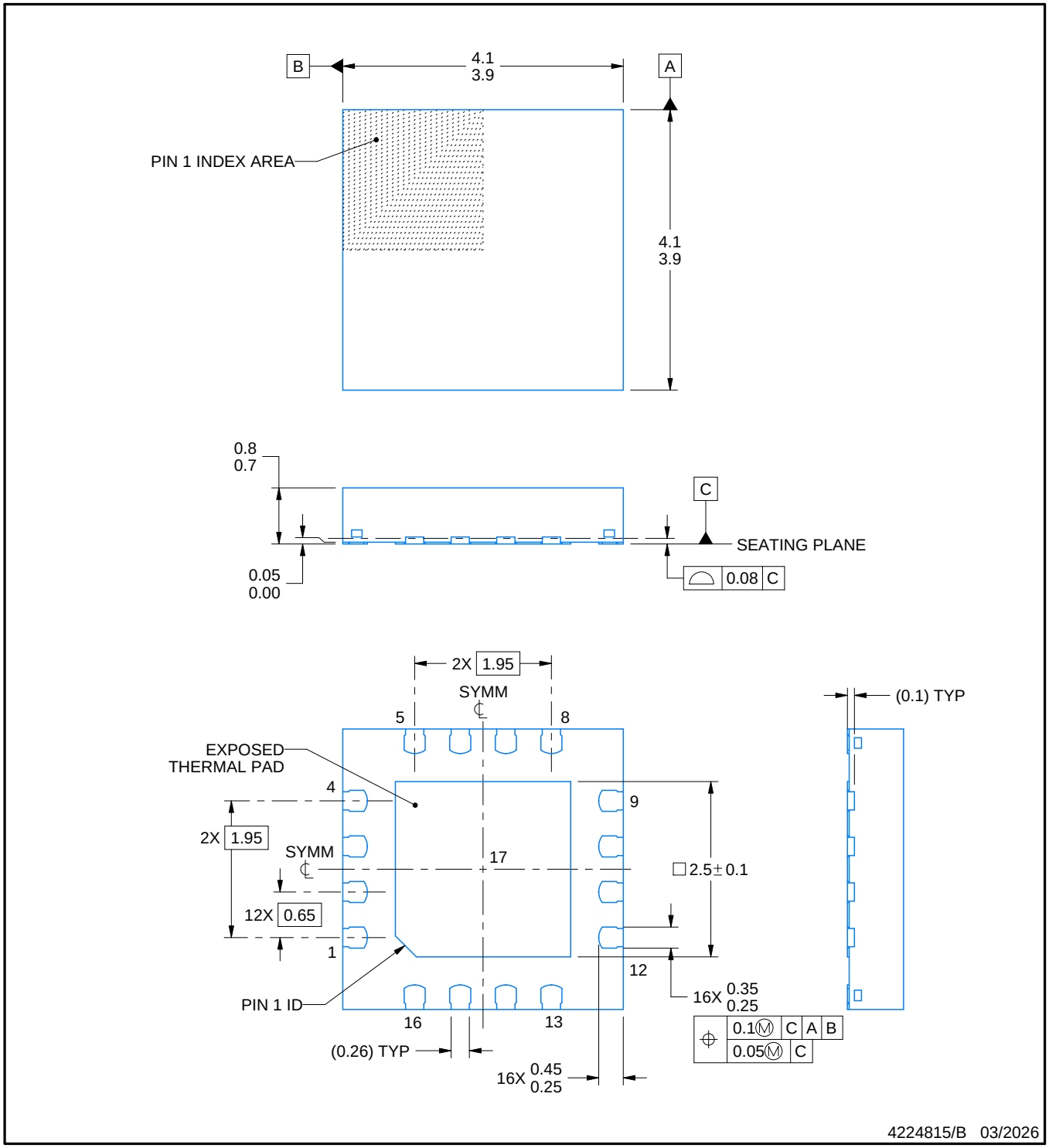
4 x 4, 0.65 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

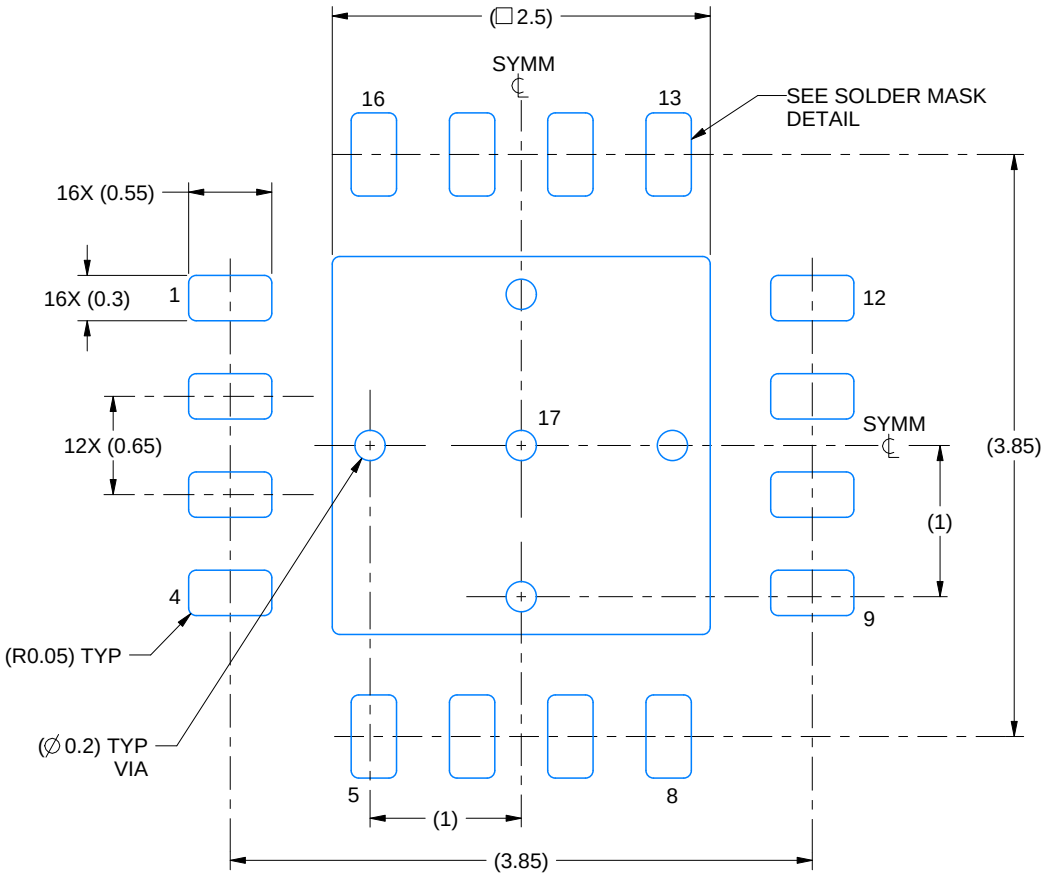


4224843/A

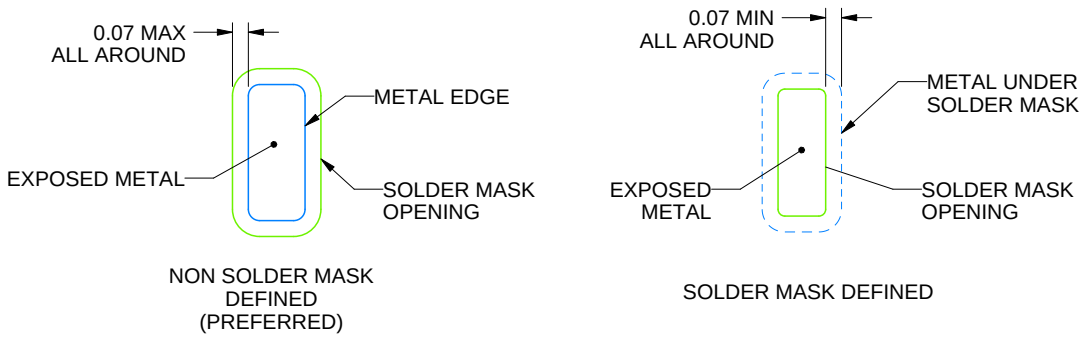


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

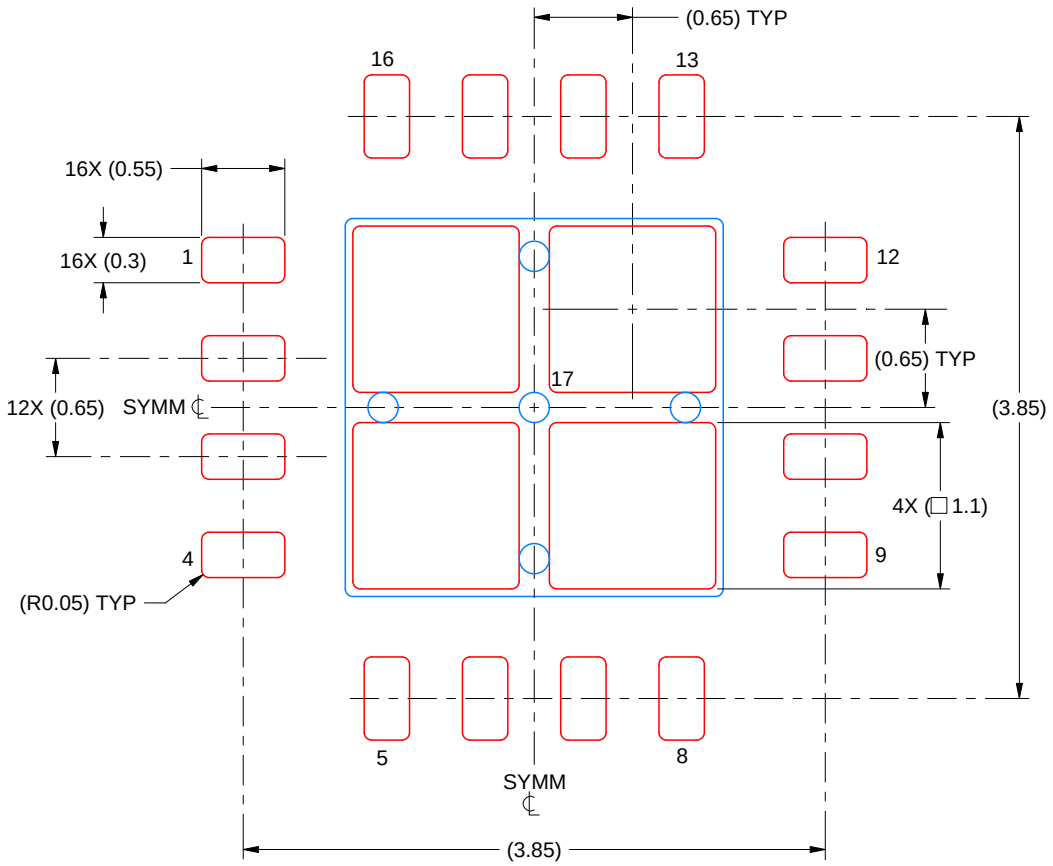


SOLDER MASK DETAILS

4224815/B 03/2026

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



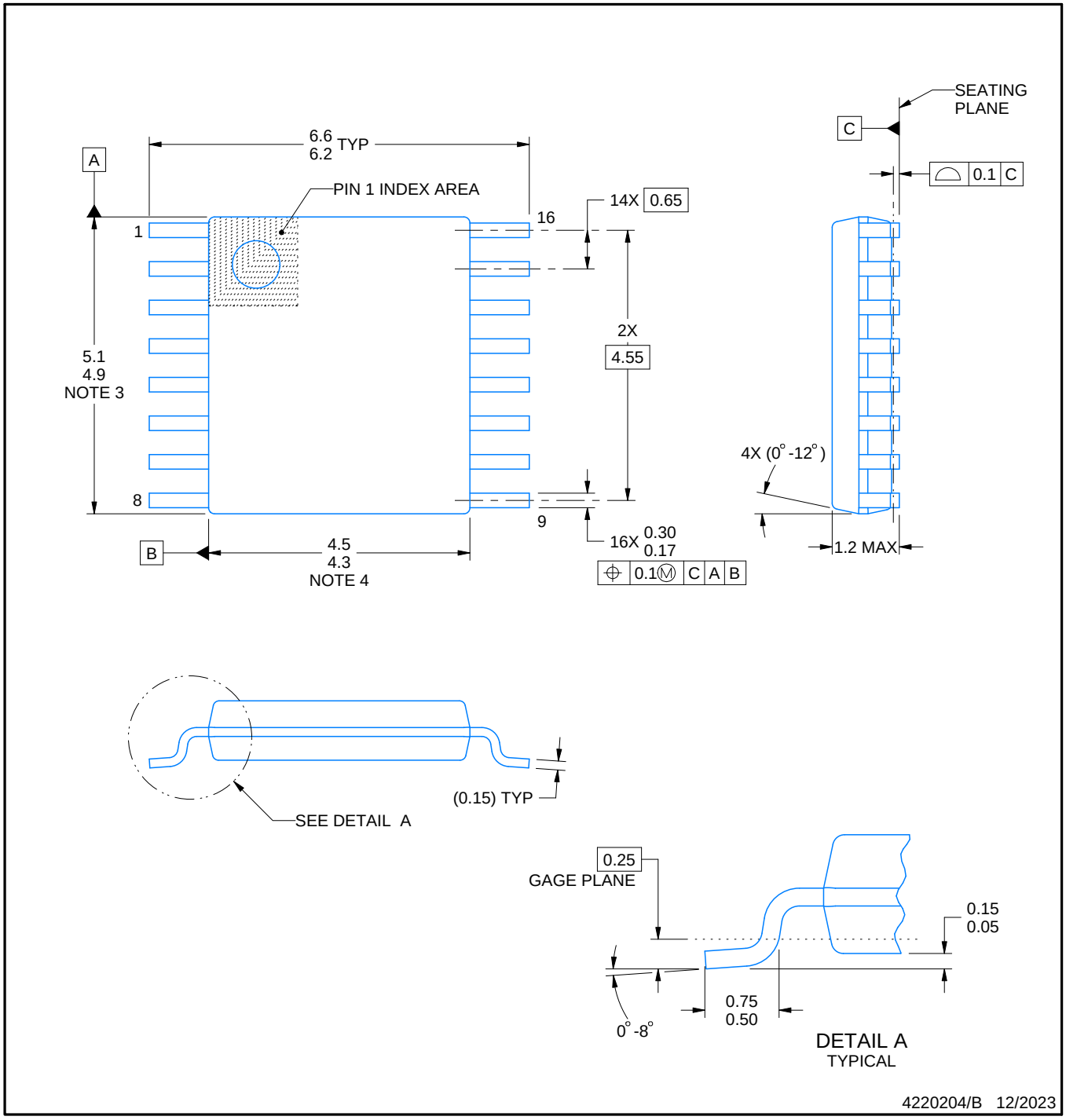
SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224815/B 03/2026

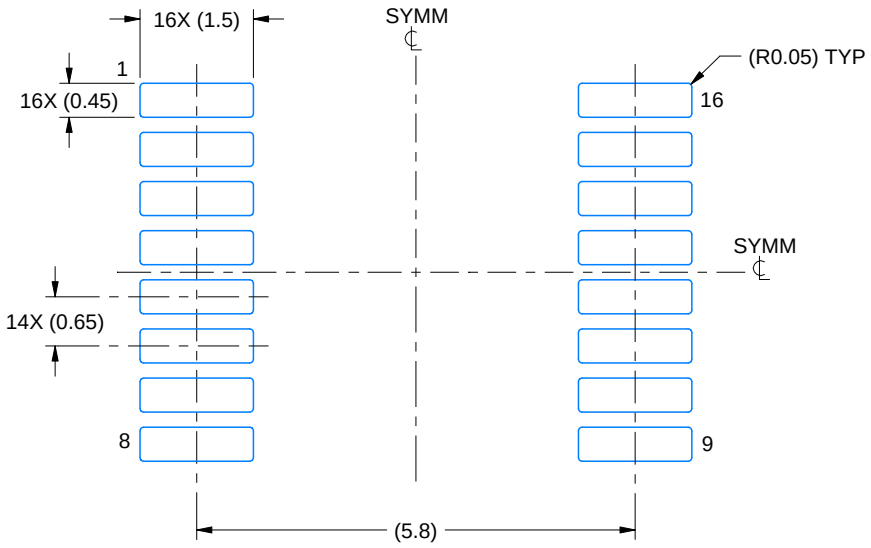
NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

NON-SOLDER MASK DEFINED (PREFERRED)

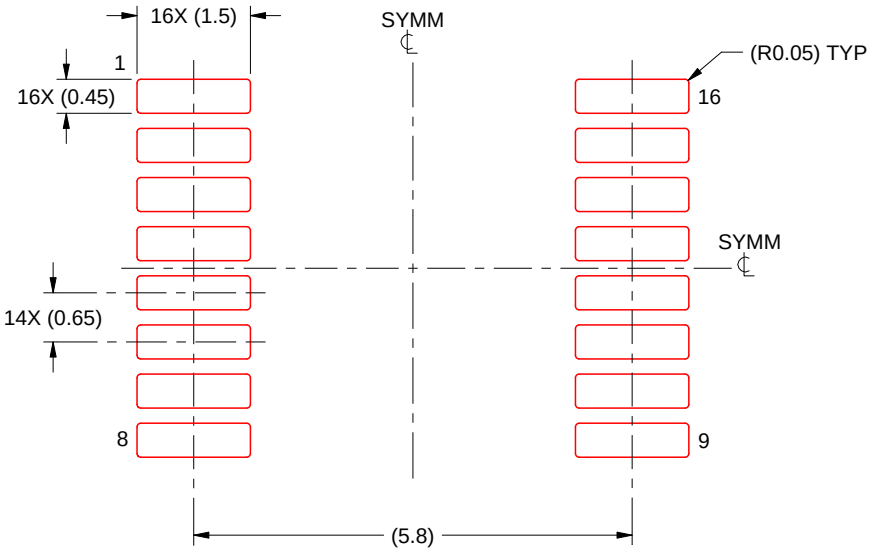
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月