MSPM0L222x、MSPM0L122x 混合信号微控制器

1 特性

- **内核**
  - 具有存储器保护单元且频率高达 32MHz 的 Arm® 32 位 Cortex®-M0+ CPU
- 通过 PSA-L1 认证
- **工作特性**
  - 工作温度范围：–40°C 至 125°C
  - 宽电源电压范围：1.62V 至 3.6V
- **存储器**
  - 高达 256KB 的闪存存储器，带有 ECC
    - 具有地址交换和 OTA 更新功能的双组存储器
  - 32KB 的 SRAM，具有 ECC 或奇偶校验功能
  - 32B 备用存储器 [1]
- **高性能模拟外设**
  - 12 位 1.68Msps 模数转换器 (ADC)，多达 26 个外部通道
  - 可配置的 1.4V 和 2.5V 内部共享基准电压 (VREF)
  - 具有 8 位基准 DAC 的比较器 (COMP)
  - 集成温度传感器
- **用户界面**
  - 超低功耗分段式 LCD 控制器，支持高达 8×51 和 4×55 的 LCD 显示屏 [2]
- **经优化的低功耗模式**
  - RUN：106µA/MHz (CoreMark)
  - STOP：54µA/32kHz
  - $STANDBY_1$ 1.2µA (VDD)、1.1µA (VBAT)，32kHz，LFXT、RTC 和 SRAM 以及寄存器完全保留
  - SHUTDOWN：80nA (VDD)、1.1µA (VBAT)，32kHz，LFXT、RTC 和 I/O 唤醒
- **智能数字外设**
  - 7 通道 DMA 控制器
  - 15 通道事件结构信号系统
  - 六个计时器，支持多达 18 个 PWM 输出，均可在低至 STANDBY 模式下运行
    - 一个带死区的 16 位高级计时器
    - 一个 32 位通用计时器
    - 四个 16 位通用计时器
  - 窗口化看门狗计时器 (WWDT)
  - 位于 VBAT 岛中的独立看门狗计时器 (IWDT)
- **通信接口**
  - 五个 UART 模块，其中两个支持 LIN、IrDA、DALI、Smart Card、Manchester
  - 三个 I^2C 模块，支持 SMBus/PMBus 和从 STOP 模式唤醒，其中两个模块支持高达 FM+ (1Mbps)
  - 两个 SPI 模块，支持高达 16Mbps 的速度
- **时钟系统**
  - 精度高达 ±1.2% 的内部 4MHz 至 32MHz 振荡器 (SYSOSC)
  - 精度为 ±3% 的内部 32kHz 振荡器 (LFOSC) [1]
  - 外部 4MHz 至 32MHz 晶体振荡器 (HFXT)
  - 外部 32kHz 晶体振荡器 (LFXT) [1]
  - 外部 LF [1] 和 HF 数字时钟输入
  - 数字时钟输出
- **数据完整性和加密**
  - 支持 GCM/GMAC、CCM/CBC-MAC、CBC、CTR 的 AES 加速器
  - 安全密钥存储，支持多达四个 AES 密钥
  - 用于保护代码和数据的灵活防火墙
  - 真随机数发生器 (TRNG)
  - 循环冗余校验器（CRC-16、CRC-32）
- **VBAT 岛（辅助电源）** [1]
  - 采用专用 VBAT 引脚的独立电源
  - 内部超级电容器充电器
  - 实时时钟 (RTC)
  - 带时间戳的篡改检测
  - 独立看门狗计时器 (IWDT)
  - 暂存区存储器 (SPM)
- **灵活的 I/O 功能**
  - 总共多达 73 个 GPIO
  - 多达 5 个由 VBAT 引脚供电的 GPIO [1]
- **开发支持**
  - 2 引脚串行线调试 (SWD)
- **封装选项**
  - 80 引脚 LQFP
  - 64 引脚 LQFP
  - 48 引脚 LQFP、VQFN[3]
  - 32 引脚 VQFN [3]
  - 24 引脚 VQFN [3]
- **系列成员**（另请参阅*器件比较*）
  - MSPM0L2228：256KB 闪存，LCD
  - MSPM0L2227：128KB 闪存，LCD
  - MSPM0L1228：256KB 闪存
  - MSPM0L1227：128KB 闪存
- **开发套件与软件**（另请参阅*工具与软件*）
  - LP-MSPM0L2228 LaunchPad™ 开发套件
  - MSP 软件开发套件 (SDK)

[1] LFSS（低频子系统）的一部分由位于 VBAT 岛中的 VBAT 引脚供电
[2] 仅限 MSPM0L222x 器件
[3] VQFN 封装具有可湿性侧面。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

2 应用

- 电网基础设施
- 工厂自动化和控制
- 电器
- 医疗和保健
- 测试和测量

3 说明

MSPM0Lx22x 微控制器 (MCU) 属于高度集成的超低功耗 32 位 MSPM0 MCU 系列，该 MCU 系列基于 Arm® Cortex®-M0+ 32 位内核平台，工作频率最高可达 32MHz。这些 MCU 为需要采用小型封装（低至 4mm x 4mm）或高引脚数封装（高达 80 引脚）的 128KB 至 256KB 闪存存储器的应用同时提供了成本优化和设计灵活性。这些器件包括 VBAT 备用岛、可选的分段式 LCD 控制器（在 MSPM0L222x 上）、网络安全机制和高性能集成模拟，并在整个工作温度范围内提供出色的低功耗性能。

这些器件提供具有内置纠错码 (ECC) 且高达 256KB 的嵌入式闪存程序存储器，以及具有 ECC 和奇偶校验保护功能且高达 32KB 的 SRAM。闪存存储器分为两个主要存储体，用于支持现场固件更新，并支持在两个主要存储体之间进行地址交换。VBAT 岛中提供了一个由 VBAT 引脚供电的额外 32 字节备份存储器，其内容即使在主电源 (VDD) 丢失时也会保持。

VBAT 岛提供了一个完全独立的辅助电源域（与主电源分离），该电源域通过电池、超级电容器或备选电压电平（1.62V 至 3.6V）等备用电源为低频模块供电。VBAT 岛包括低频时钟系统（LFOSC、LFXT）、实时时钟、篡改检测和时间戳逻辑、一个独立的看门狗计时器和一个 32 字节的备用存储器。多达五个数字 IO 由 VBAT 电源供电。提供了一种充电模式，用于在 VDD 大于 VBAT 时选择通过主 (VBAT) 电源对 VBAT 引脚上的超级电容器进行涓流充电。

超低功耗分段式 LCD 控制器（在 MSPM0L2228 和 MSPM0L2227 器件上）支持使用多达 59 个引脚以各种多路复用器和偏置配置驱动 LCD 玻璃，从而实现低成本显示。

可以使用灵活的网络安全机制来支持安全启动、安全的现场固件更新、IP 保护（仅执行存储器）、密钥存储等。针对多种 AES 对称密码模式以及 TRNG 熵源提供了硬件加速。网络安全架构已通过 Arm® PSA 1 级认证。

提供了一组高性能模拟模块，其中包括一个最多支持 26 个外部通道的 12 位 1.68Msps SAR ADC。提供了一个模拟比较器，以支持模拟信号的低功耗或低延迟监控。片上电压基准（1.4V 或 2.5V）可用于为 ADC 和比较器提供稳定的基准电压。支持使用内部温度传感器、VDD 电压和 VBAT 电压进行内核环境温度监测。

TI MSPM0 系列低功耗 MCU 包含具有不同模拟和数字集成度的器件，可让客户找到满足其工程需求的 MCU。MSPM0 MCU 平台将 Arm Cortex-M0+ 平台与超低功耗整体系统架构相结合，使系统设计人员能够在降低能耗的同时提高性能。

MSPM0Lx22x MCU 由广泛的硬件和软件生态系统提供支持，随附参考设计和代码示例，便于您快速开始设计。开发套件包括可供购买的 LaunchPad。TI 还提供免费的 MSP 软件开发套件 (SDK)，该套件在 TI Resource Explorer 中作为 Code Composer Studio™ IDE 桌面版和云版组件提供。MSPM0 MCU 还通过 MSP Academy 提供广泛的在线配套资料、培训，并通过 TI E2E™ 支持论坛提供在线支持。

有关完整的模块说明，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册*。

小心

系统级静电放电 (ESD) 保护必须符合器件级 ESD 规范，以防发生电过应力或对数据或代码存储器造成干扰。有关更多信息，请参阅 *MSP430™ 系统级 ESD 注意事项*。本应用手册中的准则适用于 MSPM0 MCU。

Copyright © 2024 Texas Instruments Incorporated

器件信息

器件型号	封装(1)	封装尺寸(2)
MSPM0L2228SPN	PN（LQFP，80）	14mm x 14mm
MSPM0L2227SPN		
MSPM0L1228SPN		
MSPM0L1227SPN		
MSPM0L2228SPM	PM（LQFP，64）	12mm x 12mm
MSPM0L2227SPM		
MSPM0L1228SPM		
MSPM0L1227SPM		
MSPM0L2228SPT	PT（LQFP，48）	9mm x 9mm
MSPM0L2227SPT		
MSPM0L1228SPT		
MSPM0L1227SPT		
MSPM0L2228SRGZ	RGZ（VQFN，48）	7mm x 7mm
MSPM0L2227SRGZ		
MSPM0L1228SRGZ		
MSPM0L1227SRGZ		
MSPM0L1228SRHB	RHB（VQFN，32）	5mm x 5mm
MSPM0L1227SRHB		
MSPM0L1228SRGE	RGE（VQFN，24）	4mm x 4mm
MSPM0L1227SRGE		

(1) 有关更多信息，请参阅节 12。
(2) 封装尺寸（长 × 宽）为标称值并包括引脚（如适用）

Copyright © 2024 Texas Instruments Incorporated

4 功能方框图

图 4-1 给出了功能方框图。

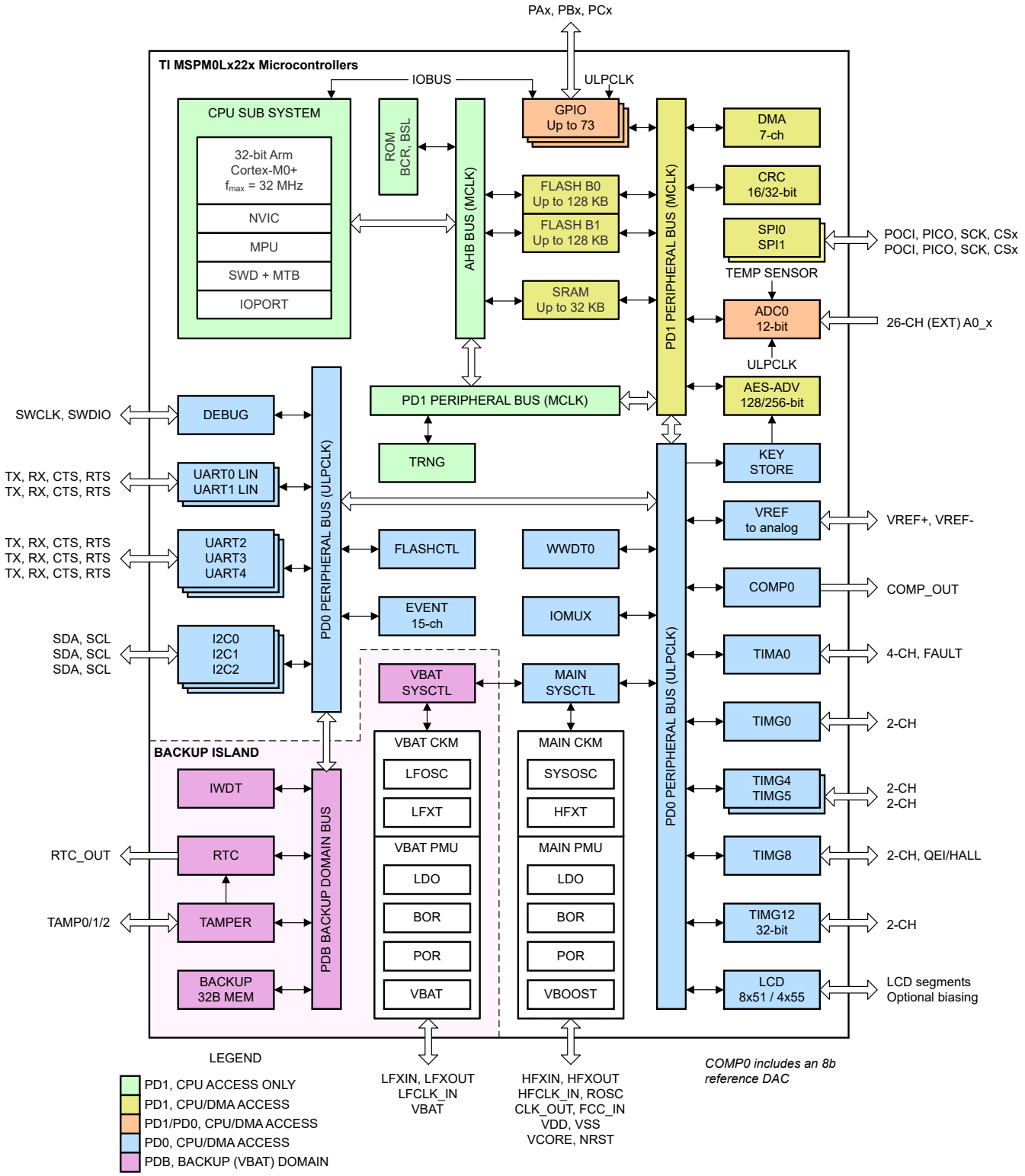


图 4-1. MSPM0Lx22x 功能方框图

Copyright © 2024 Texas Instruments Incorporated

内容

1 特性 1
2 应用 2
3 说明 2
4 功能方框图 4
5 器件比较 6
5.1 器件比较图 6
6 引脚配置和功能 7
6.1 引脚图 7
6.2 引脚属性 12
6.3 信号说明 30
6.4 未使用引脚的连接 43
7 规格 44
7.1 绝对最大额定值 44
7.2 ESD 等级 44
7.3 建议运行条件 44
7.4 热性能信息 45
7.5 电源电流特性 47
7.6 电源时序 48
7.7 VBAT 特性 50
7.8 闪存存储器特性 50
7.9 时序特性 51
7.10 时钟规格 52
7.11 *数字 IO* 54
7.12 模拟多路复用器 VBOOST 56
7.13 *ADC* 56
7.14 温度传感器 58
7.15 VREF 59
7.16 *比较器 (COMP)* 60
7.17 LCD 61
7.18 *I2C* 63
7.19 *SPI* 64
7.20 UART 66
7.21 TIMx 66
7.22 *TRNG* 66
7.23 仿真和调试 67
8 详细说明 68
8.1 功能方框图 68
8.2 CPU 70
8.3 工作模式 70
8.4 安全性 72
8.5 电源管理单元 (PMU) 73
8.6 时钟模块 (CKM) 73
8.7 DMA 73
8.8 事件 74
8.9 存储器 75
8.10 闪存存储器 78
8.11 SRAM 79
8.12 GPIO 79
8.13 IOMUX 79
8.14 ADC 79
8.15 温度传感器 80
8.16 LFSS 80
8.17 VREF 81
8.18 COMP 81
8.19 TRNG 82
8.20 AESADV 82
8.21 密钥库 82
8.22 CRC 82
8.23 UART 82
8.24 I2C 83
8.25 SPI 83
8.26 IWDT 84
8.27 WWDT 84
8.28 RTC_A 84
8.29 计时器 (TIMx) 85
8.30 LCD 86
8.31 器件模拟连接 88
8.32 输入/输出图 89
8.33 串行线调试接口 90
8.34 引导加载程序 (BSL) 90
8.35 器件出厂常量 90
8.36 标识 91
9 应用、实施和布局 92
9.1 典型应用 92
10 器件和文档支持 94
10.1 入门和后续步骤 94
10.2 器件命名规则 94
10.3 工具与软件 95
10.4 文档支持 95
10.5 支持资源 95
10.6 商标 96
10.7 静电放电警告 96
10.8 术语表 96
11 修订历史记录 96
12 机械、封装和可订购信息 97

Copyright © 2024 Texas Instruments Incorporated

5 器件比较

表 5-1. 器件比较表

器件名称	闪存/SRAM (KB)	QUAL	LCD 段	VBAT(1)	ADC 通道	GPIO	封装
MSPM0L2228SPN	256/32	S	59	是	26	73	80 LQFP [14mm x 14mm]
MSPM0L2227SPN	128/32	S	59	是	26	73	
MSPM0L1228SPN	256/32	S	-	是	26	73	
MSPM0L1227SPN	128/32	S	-	是	26	73	
MSPM0L2228SPM	256/32	S	45	是	26	59	64 LQFP [12mm x 12mm]
MSPM0L2227SPM	128/32	S	45	是	26	59	
MSPM0L1228SPM	256/32	S	-	是	26	59	
MSPM0L1227SPM	128/32	S	-	是	26	59	
MSPM0L2228SPT	256/32	S	31	是	21	43	48 LQFP [9mm x 9mm]
MSPM0L2227SPT	128/32	S	31	是	21	43	
MSPM0L1228SPT	256/32	S	-	是	21	43	
MSPM0L1227SPT	128/32	S	-	是	21	43	
MSPM0L2228SRGZ	256/32	S	31	是	21	43	48 VQFN [7mm x 7mm]
MSPM0L2227SRGZ	128/32	S	31	是	21	43	
MSPM0L1228SRGZ	256/32	S	-	是	21	43	
MSPM0L1227SRGZ	128/32	S	-	是	21	43	
MSPM0L1228SRHB	256/32	S	-		13	28	32 VQFN [5mm x 5mm]
MSPM0L1227SRHB	128/32	S	-		13	28	
MSPM0L1228SRGE	256/32	S	-		9	20	24 VQFN [4mm x 4mm]
MSPM0L1227SRGE	128/32	S	-		9	20	

(1) 用于备用电源域的 VBAT 引脚采用具有 48 个或更多引脚的封装。

5.1 器件比较图

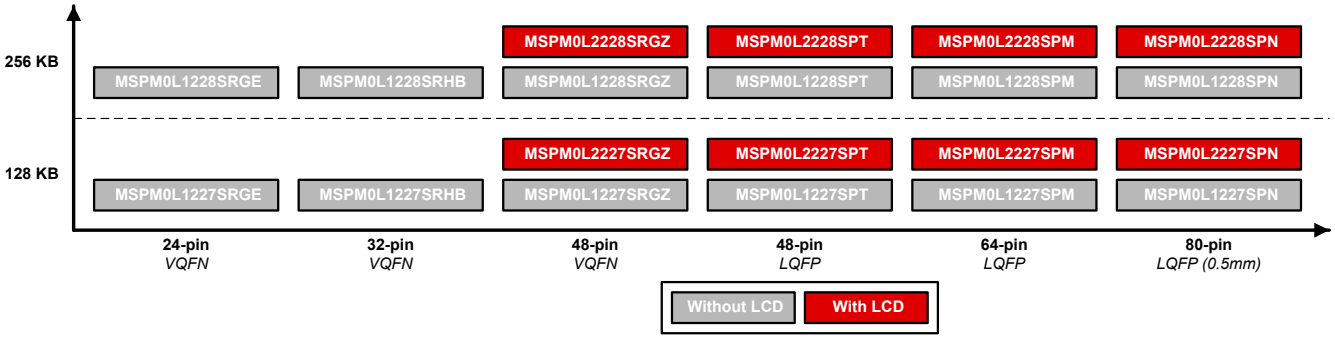


图 5-1. 器件比较图

Copyright © 2024 Texas Instruments Incorporated

6 引脚配置和功能

系统配置工具提供了一个图形界面，用于启用、配置和生成引脚多路复用和简化引脚设置所需的初始化代码。数据表中显示的引脚图显示了主要外设功能、一些集成器件特性以及用于简化器件引脚排列的可用时钟信号。

有关引脚功能的完整说明，请参阅 *引脚属性* 和 *信号说明* 部分。

6.1 引脚图

备注

有关每个封装选项的完整引脚配置和功能，请参阅引脚属性和信号说明。

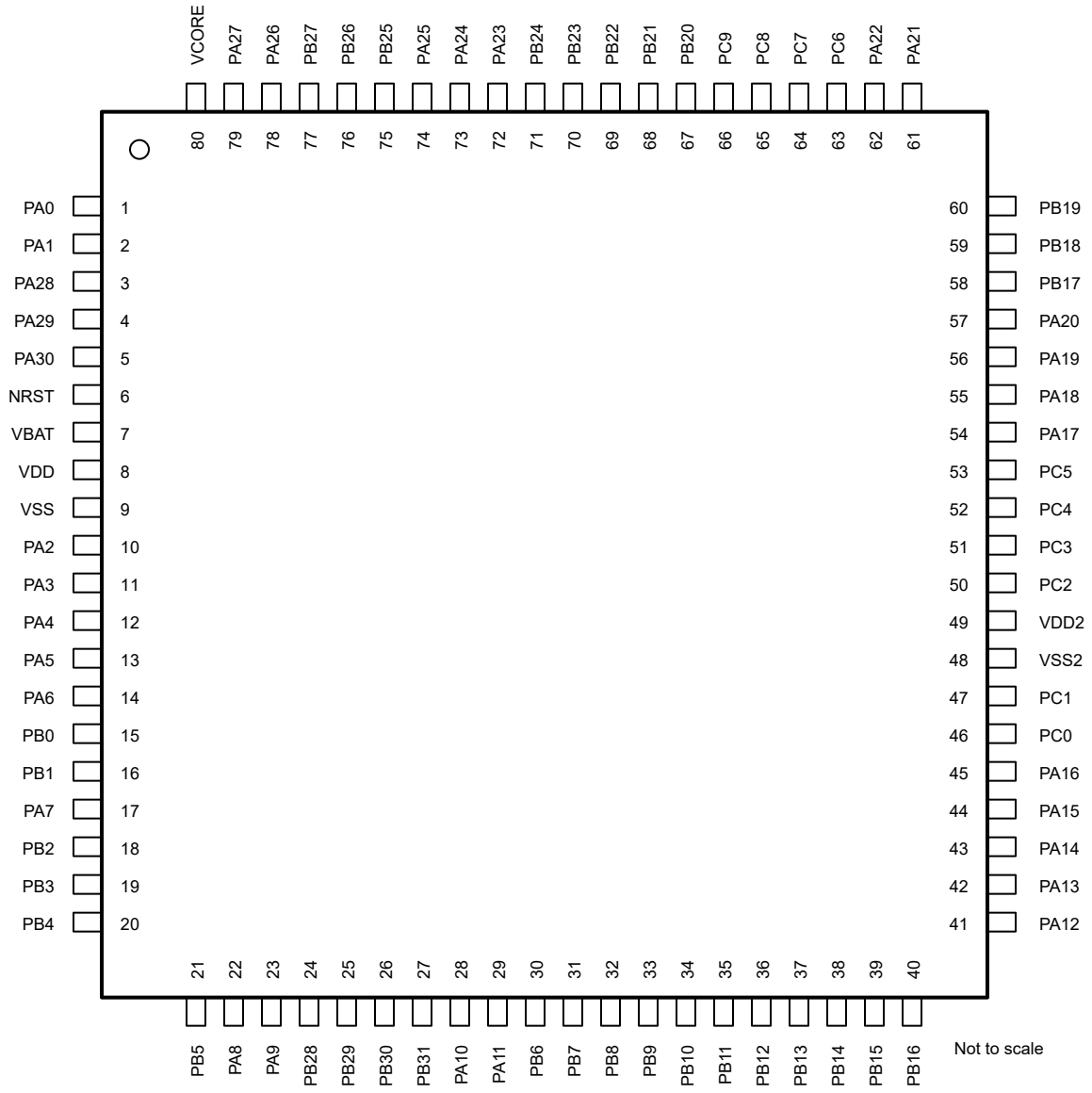


图 6-1. 80 引脚 PN (0.5mm) (LQFP) 封装

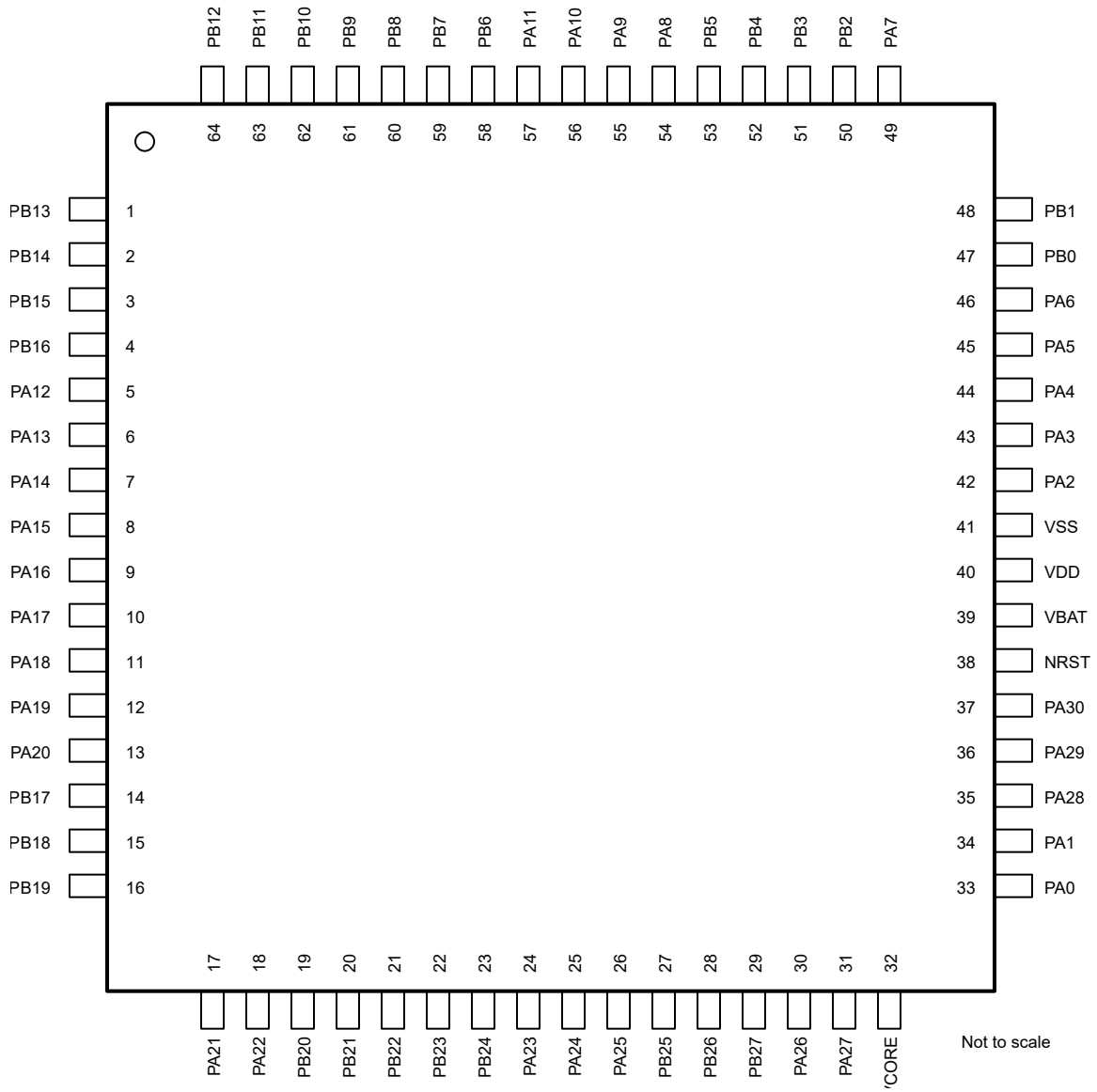


图 6-2. 64 引脚 PM (LQFP) 封装

Copyright © 2024 Texas Instruments Incorporated

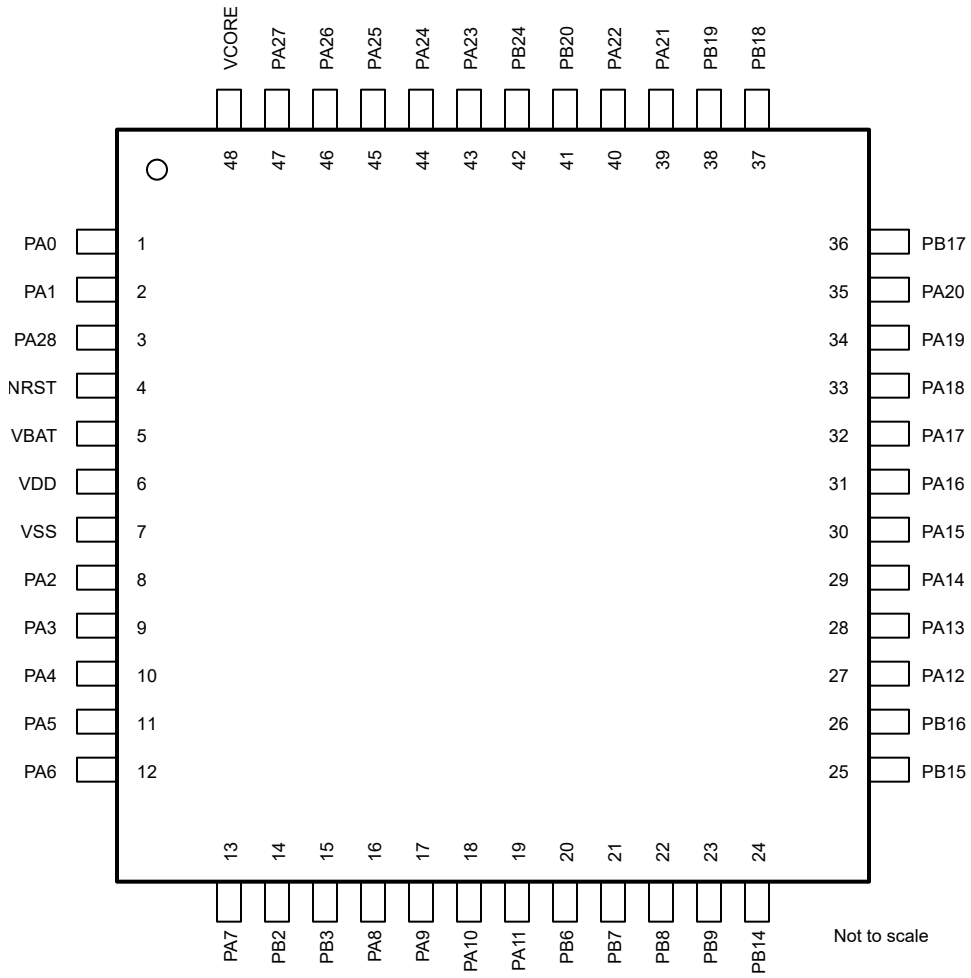


图 6-3. 48 引脚 PT (LQFP) 封装

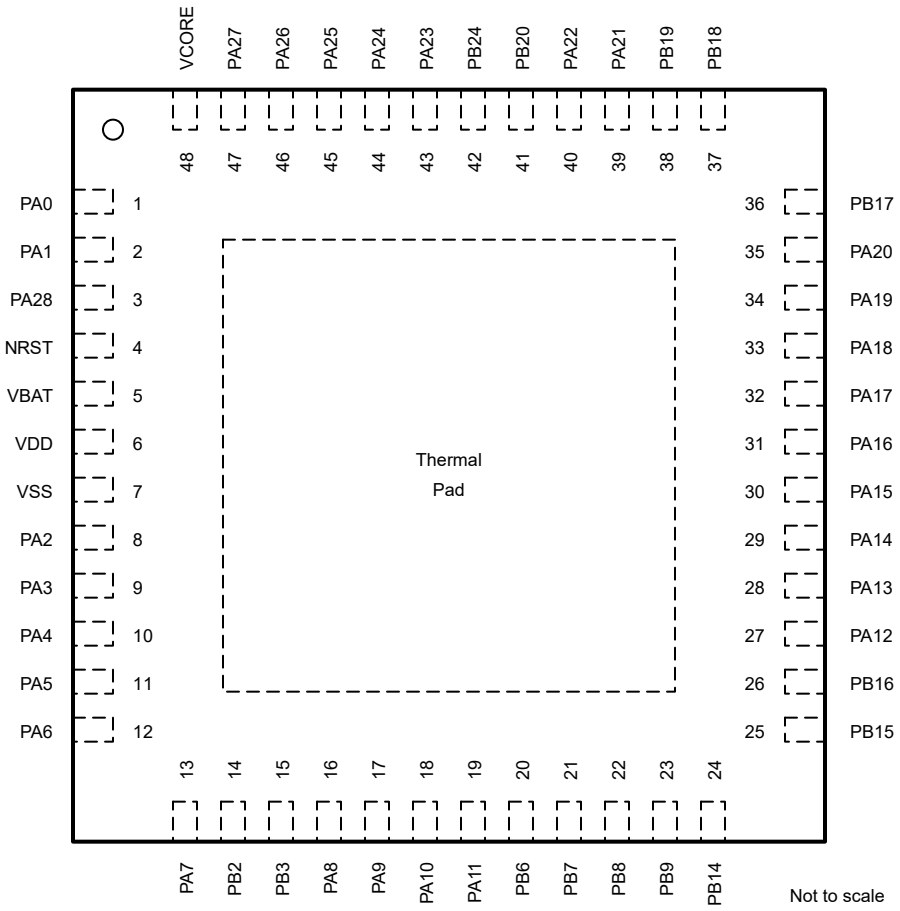
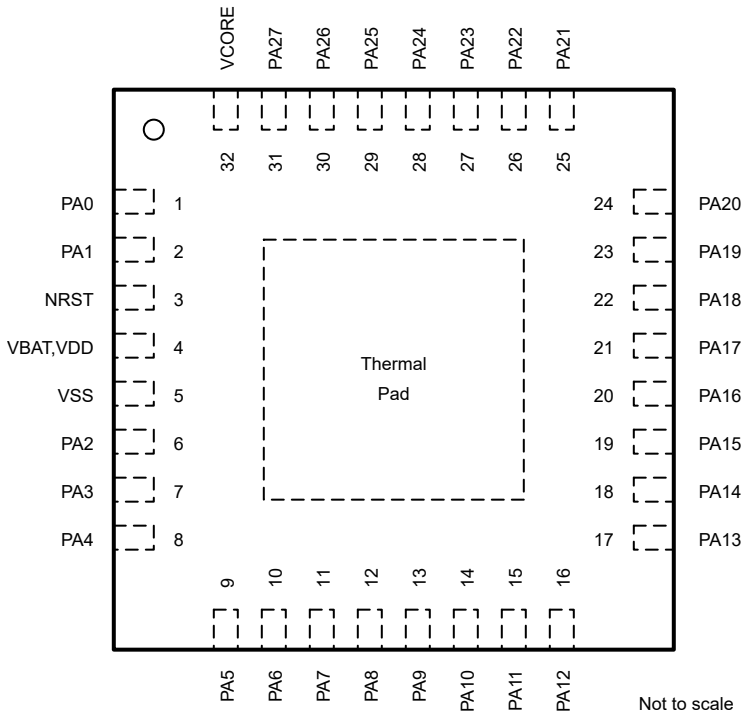


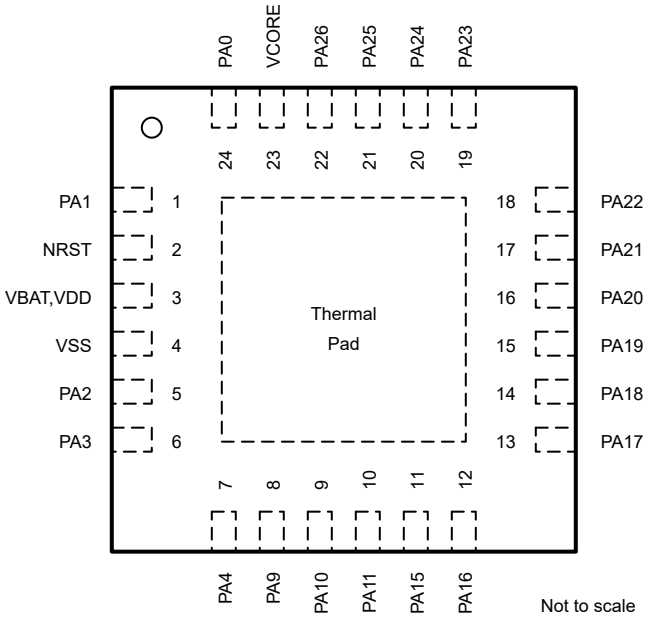
图 6-4. 48 引脚 RGZ (VQFN) 封装

Copyright © 2024 Texas Instruments Incorporated



在 24 和 32 引脚封装上，VBAT 在内部短接至 VDD。

图 6-5. 32 引脚 RHB (VQFN) 封装



在 24 和 32 引脚封装上，VBAT 在内部短接至 VDD。

图 6-6. 24 引脚 RGE (VQFN) 封装

6.2 引脚属性

下表介绍了每个器件封装中每个引脚上可用的功能。

备注

器件上的每个数字 I/O 均映射到一个特定的引脚控制管理寄存器 (PINCMx)，此寄存器让用户能够使用 PINCM.PF 控制位来配置所需的*引脚功能*。

器件上的每个数字 I/O 均映射到一个特定的引脚控制管理寄存器 (PINCMx)，此寄存器让用户能够使用 PINCM.PF 控制位来配置所需的引脚功能。IOMUX 仅支持同时将一个 IOMUX 管理的数字功能连接到引脚。当打算在引脚上使用非 IOMUX 管理的功能（例如模拟连接）时，建议将 IOMUX 中的 PINCM.PF 和 PINCM.PC 设置为 0。但是可以在引脚上启用 IOMUX 管理的数字功能的同时在引脚上启用非 IOMUX 管理的信号（例如模拟输入和 WAKE 输入），前提是这些功能之间不存在争用。在这种情况下，设计人员必须确认每个引脚上启用的功能之间不存在争用。

表 6-1. 按 IO 类型分类的数字 IO 功能

缓冲器类型	反转控制	驱动强度控制	迟滞控制	上拉电阻器	下拉电阻器	唤醒逻辑	电源域
SDIO（标准驱动）	Y			Y	Y		VDD
带唤醒功能的 SDIO（标准驱动）(1)	Y			Y	Y	Y	VDD
HDIO（高驱动）	Y	Y		Y	Y	Y	VDD
ODIO（5V 容限开漏）	Y		Y		Y	Y	VDD
LFSSIO	Y			Y	Y		VBAT

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性 (ZXC、RGE、PM、PN、RHB、PT、RGZ 封装)

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
2	3	4	4	38	I4	6	NRST	NRST	(非 IOMUX 1) 0	I	复位
								WAKE	(非 IOMUX 2) 0	I	
24	1	1	1	33	I2	1	PA0 PINCM1 0x40428000	PA0	1	IO	ODIO (5V 容限)
								UART0_TX	2	O	
								I2C0_SDA	3	IOD	
								TIMA0_C0	4	IO	
								TIMA_FAL1	5	I	
								FCC_IN	6	I	
								TIMG8_C1	7	IO	
								TIMG12_C0	8	IO	
								TIMG0_C0	9	IO	
								BSLSDA	(非 IOMUX 1) 0	IOD	
								WAKE	(非 IOMUX 2) 0	I	
1	2	2	2	34	I3	2	PA1 PINCM2 0x40428004	PA1	1	IO	ODIO (5V 容限)
								UART0_RX	2	I	
								I2C0_SCL	3	IOD	
								TIMA0_C1	4	IO	
								TIMA_FAL2	5	I	
								TIMG8_IDX	6	I	
								TIMG8_C0	7	IO	
								TIMG12_C1	8	IO	
								TIMG0_C1	9	IO	
								SPI0_CS3	10	IO	
								BSLSCL	(非 IOMUX 1) 0	IOD	
								WAKE	(非 IOMUX 2) 0	I	
5	6	8	8	42	H9	10	PA2 PINCM7 0x40428018	PA2	1	IO	SDIO (标准)
								TIMG8_C1	2	IO	
								SPI0_CS0	3	IO	
								TIMG5_C1	4	IO	
								SPI1_CS0	5	IO	
								TIMA0_C3N	6	O	
								TIMA0_C2N	7	O	
								TIMA_FAL0	8	I	
								TIMA_FAL1	9	I	
								UART4_CTS	10	I	
								TIMA0_C0	11	IO	
								ROSC	(非 IOMUX 1) 0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
6	7	9	9	43	I8	11	PA3 PINCM8 0x4042801c	PA3	1	IO	LFSSIO（标准）
								TIMG8_C0	2	IO	
								SPI0_CS1	3	IO	
								I2C1_SDA	4	IOD	
								TIMA0_C1	5	IO	
								COMP0_OUT	6	O	
								TIMG5_C0	7	IO	
								TIMA0_C2	8	IO	
								UART2_CTS	9	I	
								UART1_TX	10	O	
								SPI0_CS3	11	IO	
								LFXIN	（非 IOMUX 1）0	A	
7	8	10	10	44	I9	12	PA4 PINCM9 0x40428020	PA4	1	IO	LFSSIO（标准）
								TIMG8_C1	2	IO	
								SPI0_POCI	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C1N	5	O	
								LFCLK_IN	6	I	
								TIMG5_C1	7	IO	
								TIMA0_C3	8	IO	
								UART2_RTS	9	O	
								UART1_RX	10	I	
								SPI0_CS0	11	IO	
								LFXOUT	（非 IOMUX 1）0	A	
	9	11	11	45	G9	13	PA5 PINCM10 0x40428024	PA5	1	IO	SDIO（标准）
								TIMG8_C0	2	IO	
								SPI0_PICO	3	IO	
								I2C1_SDA	4	IOD	
								TIMG0_C0	5	IO	
								FCC_IN	6	I	
								TIMG4_C0	7	IO	
								TIMA_FAL1	8	I	
								UART0_CTS	9	I	
								UART4_RTS	10	O	
								UART1_TX	11	O	
								HFXIN	（非 IOMUX 1）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
	10	12	12	46	F9	14	PA6 PINCM11 0x40428028	PA6	1	IO	SDIO（标准）
								TIMG8_C1	2	IO	
								SPI0_SCK	3	IO	
								I2C1_SCL	4	IOD	
								TIMG0_C1	5	IO	
								HFCLK_IN	6	I	
								TIMG4_C1	7	IO	
								TIMA_FAL0	8	I	
								UART0_RTS	9	O	
								TIMA0_C2N	10	O	
								UART1_RX	11	I	
								HFXOUT	（非 IOMUX 1）0	A	
	11	13	13	49	G8	17	PA7 PINCM14 0x40428034	PA7	1	IO	LFSSIO（标准）
								COMP0_OUT	2	O	
								CLK_OUT	3	O	
								TIMG8_C0	4	IO	
								TIMA0_C2	5	IO	
								TIMG8_IDX	6	I	
								TIMG5_C1	7	IO	
								TIMA0_C1	8	IO	
								SPI0_CS2	9	IO	
								FCC_IN	10	I	
								SPI0_POCI	11	IO	
								TIO0	（非 IOMUX 1）0	I	
	12	16	16	54	E6	22	PA8 PINCM19 0x40428048	PA8	1	IO	SDIO（标准）
								UART1_TX	2	O	
								SPI0_CS0	3	IO	
								I2C0_SDA	4	IOD	
								TIMA0_C0	5	IO	
								TIMA_FAL2	6	I	
								TIMA_FAL0	7	I	
								SPI0_CS3	8	IO	
								TIMG5_C1	9	IO	
								HFCLK_IN	10	I	
								UART0_RTS	11	O	
								LCD0	（非 IOMUX 1）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
8	13	17	17	55	E9	23	PA9 PINCM20 0x4042804c	PA9	1	IO	SDIO（标准）
								UART1_RX	2	I	
								SPI0_PICO	3	IO	
								I2C0_SCL	4	IOD	
								TIMA0_C0N	5	O	
								CLK_OUT	6	O	
								TIMA0_C1	7	IO	
								RTC_OUT	8	O	
								TIMG5_C0	9	IO	
								UART4_RTS	10	O	
								UART0_CTS	11	I	
								LCD1	（非 IOMUX 1）0	A	
9	14	18	18	56	C9	28	PA10 PINCM25 0x40428060	PA10	1	IO	HDIO（高驱动）
								UART0_TX	2	O	
								SPI0_POCI	3	IO	
								I2C0_SDA	4	IOD	
								TIMA0_C2	5	IO	
								CLK_OUT	6	O	
								TIMG0_C0	7	IO	
								I2C1_SDA	8	IOD	
								TIMG12_C0	9	IO	
								TIMA_FAL1	10	I	
								BSLTX	（非 IOMUX 1）0	O	
								WAKE	（非 IOMUX 2）0	I	
								LCD2	（非 IOMUX 3）0	A	
10	15	19	19	57	D9	29	PA11 PINCM26 0x40428064	PA11	1	IO	HDIO（高驱动）
								UART0_RX	2	I	
								SPI0_SCK	3	IO	
								I2C0_SCL	4	IOD	
								TIMA0_C2N	5	O	
								COMP0_OUT	6	O	
								TIMG0_C1	7	IO	
								I2C1_SCL	8	IOD	
								TIMG12_C1	9	IO	
								TIMA_FAL0	10	I	
								BSLRX	（非 IOMUX 1）0	I	
								WAKE	（非 IOMUX 2）0	I	
								LCD3	（非 IOMUX 3）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
	16	27	27	5	D5	41	PA12 PINCM38 0x40428094	PA12	1	IO	SDIO（标准）
								UART3_CTS	2	I	
								SPI0_SCK	3	IO	
								COMP0_OUT	4	O	
								TIMA0_C3	5	IO	
								FCC_IN	6	I	
								TIMG0_C0	7	IO	
								SPI1_CS1	8	IO	
								SPI0_CS1	9	IO	
								UART2_CTS	10	I	
								UART1_CTS	11	I	
								LCD11	（非 IOMUX 1）0	A	
								R33	（非 IOMUX 2）0	A	
								A_18	（非 IOMUX 3）0	A	
	17	28	28	6	B5	42	PA13 PINCM39 0x40428098	PA13	1	IO	SDIO（标准）
								UART3_RTS	2	O	
								SPI0_POCI	3	IO	
								UART3_RX	4	I	
								TIMA0_C3N	5	O	
								RTC_OUT	6	O	
								TIMG0_C1	7	IO	
								SPI1_CS0	8	IO	
								SPI0_CS3	9	IO	
								UART2_TX	10	O	
								UART1_RTS	11	O	
								LCD12	（非 IOMUX 1）0	A	
								LCDCAP0	（非 IOMUX 2）0	A	
								A_17	（非 IOMUX 3）0	A	
								COMP0_IN2-	（非 IOMUX 4）0	A	
	18	29	29	7	A5	43	PA14 PINCM40 0x4042809c	PA14	1	IO	SDIO（标准）
								UART0_CTS	2	I	
								SPI0_PICO	3	IO	
								UART3_TX	4	O	
								TIMG12_C0	5	IO	
								CLK_OUT	6	O	
								TIMG12_C1	7	IO	
								SPI1_CS2	8	IO	
								SPI0_CS2	9	IO	
								UART2_RX	10	I	
								LCD13	（非 IOMUX 1）0	A	
								LCDCAP1	（非 IOMUX 2）0	A	
								A_16	（非 IOMUX 3）0	A	
								COMP0_IN2+	（非 IOMUX 4）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
11	19	30	30	8	A4	44	PA15 PINCM41 0x404280a0	PA15	1	IO	SDIO（标准）
								UART0_RTS	2	O	
								SPI1_CS2	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C2	5	IO	
								I2C2_SCL	6	IOD	
								TIMG8_IDX	7	I	
								TIMG12_C0	8	IO	
								LCDEN	9	A	
								UART2_RTS	10	O	
								LCD14	（非 IOMUX 1）0	A	
								A_15	（非 IOMUX 2）0	A	
								COMP0_IN3+	（非 IOMUX 3）0	A	
12	20	31	31	9	B4	45	PA16 PINCM42 0x404280a4	PA16	1	IO	SDIO（标准）
								COMP0_OUT	2	O	
								SPI1_POCI	3	IO	
								I2C1_SDA	4	IOD	
								TIMA0_C2N	5	O	
								I2C2_SDA	6	IOD	
								FCC_IN	7	I	
								TIMG12_C1	8	IO	
								LCDSON	9	IO	
								UART2_CTS	10	I	
								LCD15	（非 IOMUX 1）0	A	
								A_14	（非 IOMUX 2）0	A	
13	21	32	32	10	D4	54	PA17 PINCM49 0x404280c0	PA17	1	IO	SDIO（具有唤醒功能的标准配置）
								UART1_TX	2	O	
								SPI1_SCK	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C3	5	IO	
								TIMG5_C0	6	IO	
								TIMG8_C0	7	IO	
								TIMG12_C0	8	IO	
								SPI0_CS1	9	IO	
								LCDLFCLK	10	IO	
								WAKE	（非 IOMUX 1）0	I	
								LCD16	（非 IOMUX 2）0	A	
								A_13	（非 IOMUX 3）0	A	
								COMP0_IN1-	（非 IOMUX 4）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
14	22	33	33	11	B3	55	PA18 PINCM50 0x404280c4	PA18	1	IO	SDIO（具有唤醒功能的标准配置）
								UART1_RX	2	I	
								SPI1_PICO	3	IO	
								I2C1_SDA	4	IOD	
								TIMA0_C3N	5	O	
								TIMG5_C1	6	IO	
								TIMG8_C1	7	IO	
								TIMG12_C1	8	IO	
								SPI0_CS0	9	IO	
								LCDEN	10	A	
								BSL_invoke	（非 IOMUX 1）0	I	
								WAKE	（非 IOMUX 2）0	I	
								LCD17	（非 IOMUX 3）0	A	
								A_12	（非 IOMUX 4）0	A	
								COMP0_IN1+	（非 IOMUX 5）0	A	
15	23	34	34	12	A3	56	PA19 PINCM51 0x404280c8	PA19	1	IO	SDIO（标准）
								SWDIO	2	IO	
								SPI1_POCI	3	IO	
								I2C1_SDA	4	IOD	
								TIMA0_C2	5	IO	
								TIMG0_C0	6	IO	
16	24	35	35	13	A2	57	PA20 PINCM52 0x404280cc	PA20	1	IO	SDIO（标准）
								SWCLK	2	I	
								SPI1_SCK	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C2N	5	O	
								TIMG0_C1	6	IO	
17	25	39	39	17	E1	61	PA21 PINCM56 0x404280dc	PA21	1	IO	SDIO（标准）
								UART2_TX	2	O	
								SPI0_CS3	3	IO	
								UART1_CTS	4	I	
								TIMA0_C0	5	IO	
								TIMG4_C0	6	IO	
								SPI1_CS1	7	IO	
								UART2_CTS	8	I	
								UART4_RTS	9	O	
								TIMG8_C0	10	IO	
								LCD21	（非 IOMUX 1）0	A	
								A_8	（非 IOMUX 2）0	A	
								VREF-	（非 IOMUX 3）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
18	26	40	40	18	B1	62	PA22 PINCM57 0x404280e0	PA22	1	IO	SDIO（标准）
								UART2_RX	2	I	
								SPI0_CS2	3	IO	
								UART1_RTS	4	O	
								TIMA0_C0N	5	O	
								TIMG4_C1	6	IO	
								TIMA0_C1	7	IO	
								CLK_OUT	8	O	
								I2C0_SCL	9	IOD	
								TIMG8_C1	10	IO	
								LCD22	（非 IOMUX 1）0	A	
								A_7	（非 IOMUX 2）0	A	
19	27	43	43	24	F1	72	PA23 PINCM67 0x40428108	PA23	1	IO	SDIO（标准）
								UART2_TX	2	O	
								SPI0_CS3	3	IO	
								I2C2_SCL	4	IOD	
								TIMA0_C3	5	IO	
								TIMG8_C0	6	IO	
								TIMG5_C0	7	IO	
								UART3_CTS	8	I	
								TIMG0_C0	9	IO	
								SPI1_CS1	10	IO	
								LCD25	（非 IOMUX 1）0	A	
								VREF+	（非 IOMUX 2）0	A	
20	28	44	44	25	F4	73	PA24 PINCM68 0x4042810c	PA24	1	IO	SDIO（标准）
								UART2_RX	2	I	
								SPI0_CS2	3	IO	
								I2C2_SDA	4	IOD	
								TIMA0_C3N	5	O	
								TIMG8_C1	6	IO	
								TIMG5_C1	7	IO	
								UART3_RTS	8	O	
								TIMG0_C1	9	IO	
								SPI1_CS2	10	IO	
								LCD26	（非 IOMUX 1）0	A	
								A_3	（非 IOMUX 2）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
21	29	45	45	26	F2	74	PA25 PINCM69 0x40428110	PA25	1	IO	SDIO（标准）
								UART3_RX	2	I	
								SPI1_CS3	3	IO	
								TIMG12_C1	4	IO	
								TIMA0_C3	5	IO	
								TIMA0_C1N	6	O	
								COMP0_OUT	7	O	
								UART2_CTS	8	I	
								UART3_TX	9	O	
								TIMG4_C0	10	IO	
								LCD27	（非 IOMUX 1）0	A	
								A_2	（非 IOMUX 2）0	A	
22	30	46	46	30	H2	78	PA26 PINCM73 0x40428120	PA26	1	IO	SDIO（标准）
								UART3_TX	2	O	
								SPI1_CS0	3	IO	
								TIMG8_C0	4	IO	
								TIMA_FAL0	5	I	
								TIMA0_C3N	6	O	
								TIMG5_C0	7	IO	
								UART2_RTS	8	O	
								UART3_RX	9	I	
								TIMG4_C1	10	IO	
								LCD28	（非 IOMUX 1）0	A	
								A_1	（非 IOMUX 2）0	A	
								COMP0_IN0+	（非 IOMUX 3）0	A	
	31	47	47	31	H1	79	PA27 PINCM74 0x40428124	PA27	1	IO	SDIO（标准）
								UART3_RX	2	I	
								SPI1_CS1	3	IO	
								TIMG8_C1	4	IO	
								TIMA_FAL2	5	I	
								CLK_OUT	6	O	
								TIMG5_C1	7	IO	
								RTC_OUT	8	O	
								COMP0_OUT	9	O	
								LCD29	（非 IOMUX 1）0	A	
								A_0	（非 IOMUX 2）0	A	
								COMP0_IN0-	（非 IOMUX 3）0	A	
		3	3	35	H3	3	PA28 PINCM3 0x40428008	PA28	1	IO	HDIO（高驱动）
								UART0_TX	2	O	
								I2C0_SDA	3	IOD	
								TIMA0_C3	4	IO	
								TIMA_FAL0	5	I	
								TIMG5_C0	6	IO	
								TIMA0_C1	7	IO	
								WAKE	（非 IOMUX 1）0	I	
								LCD30	（非 IOMUX 2）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
				36	H4	4	PA29 PINCM4 0x4042800c	PA29	1	IO	SDIO（标准）
								I2C1_SCL	2	IOD	
								UART2_RTS	3	O	
								TIMG8_C0	4	IO	
								TIMG4_C0	5	IO	
								I2C2_SCL	6	IOD	
								UART0_CTS	7	I	
								SPI0_CS3	8	IO	
								LCD31	（非 IOMUX 1）0	A	
				37	H5	5	PA30 PINCM5 0x40428010	PA30	1	IO	SDIO（标准）
								I2C1_SDA	2	IOD	
								UART2_CTS	3	I	
								TIMG8_C1	4	IO	
								TIMG4_C1	5	IO	
								I2C2_SDA	6	IOD	
								UART0_RTS	7	O	
								SPI0_CS2	8	IO	
								LCD32	（非 IOMUX 1）0	A	
				47	H6	15	PB0 PINCM12 0x4042802c	PB0	1	IO	SDIO（标准）
								UART0_TX	2	O	
								SPI1_CS2	3	IO	
								I2C0_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG0_C0	6	IO	
								SPI0_CS3	7	IO	
				48	H7	16	PB1 PINCM13 0x40428030	PB1	1	IO	SDIO（标准）
								UART0_RX	2	I	
								SPI1_CS3	3	IO	
								I2C0_SDA	4	IOD	
								TIMA0_C2N	5	O	
								TIMG0_C1	6	IO	
								SPI0_CS2	7	IO	
		14	14	50	F8	18	PB2 PINCM15 0x40428038	PB2	1	IO	LFSSIO（标准）
								UART3_TX	2	O	
								UART2_CTS	3	I	
								I2C1_SCL	4	IOD	
								TIMA0_C3	5	IO	
								UART1_CTS	6	I	
								TIMG4_C0	7	IO	
								UART2_TX	8	O	
								TIMG12_C0	9	IO	
								HFCLK_IN	10	I	
								SPI0_PICO	11	IO	
								TIO1	（非 IOMUX 1）0	I	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
		15	15	51	F6	19	PB3 PINCM16 0x4042803c	PB3	1	IO	LFSSIO（标准）
								UART3_RX	2	I	
								UART2_RTS	3	O	
								I2C1_SDA	4	IOD	
								TIMA0_C3N	5	O	
								UART1_RTS	6	O	
								TIMG4_C1	7	IO	
								UART2_RX	8	I	
								TIMG12_C1	9	IO	
								TIMA0_C0	10	IO	
								SPI0_SCK	11	IO	
								TIO2	（非 IOMUX 1）0	I	
				52	H8	20	PB4 PINCM17 0x40428040	PB4	1	IO	SDIO（标准）
								UART1_TX	2	O	
								UART3_CTS	3	I	
								TIMA0_C1	4	IO	
								TIMA0_C2	5	IO	
								TIMG0_C0	6	IO	
								TIMG4_C0	7	IO	
								LCD33	（非 IOMUX 1）0	A	
				53	E8	21	PB5 PINCM18 0x40428044	PB5	1	IO	SDIO（标准）
								UART1_RX	2	I	
								UART3_RTS	3	O	
								TIMA0_C1N	4	O	
								TIMA0_C2N	5	O	
								TIMG0_C1	6	IO	
								TIMG4_C1	7	IO	
								LCD34	（非 IOMUX 1）0	A	
		20	20	58	D8	30	PB6 PINCM27 0x40428068	PB6	1	IO	SDIO（标准）
								UART1_TX	2	O	
								SPI1_CS0	3	IO	
								I2C2_SCL	4	IOD	
								TIMG8_C0	5	IO	
								UART2_CTS	6	I	
								TIMG4_C0	7	IO	
								TIMA_FAL2	8	I	
								SPI0_CS1	9	IO	
								TIMG12_C0	10	IO	
								LCD4	（非 IOMUX 1）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
		21	21	59	C8	31	PB7 PINCM28 0x4042806c	PB7	1	IO	SDIO（标准）
								UART1_RX	2	I	
								SPI1_POCI	3	IO	
								I2C2_SDA	4	IOD	
								TIMG8_C1	5	IO	
								UART2_RTS	6	O	
								TIMG4_C1	7	IO	
								LCDLFCLK	8	IO	
								SPI0_CS2	9	IO	
								TIMG12_C1	10	IO	
								LCD5	（非 IOMUX 1）0	A	
		22	22	60	B8	32	PB8 PINCM29 0x40428070	PB8	1	IO	SDIO（标准）
								UART1_CTS	2	I	
								SPI1_PICO	3	IO	
								I2C2_SCL	4	IOD	
								TIMA0_C0	5	IO	
								COMP0_OUT	6	O	
								TIMG4_C0	7	IO	
								LCDSON	8	IO	
								LCD6	（非 IOMUX 1）0	A	
		23	23	61	D6	33	PB9 PINCM30 0x40428074	PB9	1	IO	SDIO（标准）
								UART1_RTS	2	O	
								SPI1_SCK	3	IO	
								I2C2_SDA	4	IOD	
								TIMA0_C0N	5	O	
								TIMA0_C1	6	IO	
								TIMG4_C1	7	IO	
								LCDEN	8	A	
								LCD7	（非 IOMUX 1）0	A	
				62	B9	34	PB10 PINCM31 0x40428078	PB10	1	IO	SDIO（标准）
								TIMG0_C0	2	IO	
								TIMG8_C0	3	IO	
								COMP0_OUT	4	O	
								TIMG4_C0	5	IO	
								UART4_TX	6	O	
								SPI1_CS3	7	IO	
								LCD35	（非 IOMUX 1）0	A	
				63	A9	35	PB11 PINCM32 0x4042807c	PB11	1	IO	SDIO（标准）
								TIMG0_C1	2	IO	
								TIMG8_C1	3	IO	
								CLK_OUT	4	O	
								TIMG4_C1	5	IO	
								UART4_RX	6	I	
								SPI1_CS2	7	IO	
								LCD36	（非 IOMUX 1）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
				64	A8	36	PB12 PINCM33 0x40428080	PB12	1	IO	SDIO（标准）
								UART3_TX	2	O	
								TIMA0_C2	3	IO	
								TIMA_FAL1	4	I	
								TIMA0_C1	5	IO	
								UART4_CTS	6	I	
								SPI1_CS1	7	IO	
								LCD37	（非 IOMUX 1）0	A	
				1	A7	37	PB13 PINCM34 0x40428084	PB13	1	IO	SDIO（标准）
								UART3_RX	2	I	
								TIMA0_C3	3	IO	
								TIMG12_C0	4	IO	
								TIMA0_C1N	5	O	
								UART4_RTS	6	O	
								SPI1_CS0	7	IO	
								LCD38	（非 IOMUX 1）0	A	
		24	24	2	B7	38	PB14 PINCM35 0x40428088	PB14	1	IO	SDIO（标准）
								SPI1_CS3	2	IO	
								SPI1_POCI	3	IO	
								TIMG12_C1	4	IO	
								TIMA0_C0	5	IO	
								TIMG8_IDX	6	I	
								SPI0_CS3	7	IO	
								LCD8	（非 IOMUX 1）0	A	
								R13	（非 IOMUX 2）0	A	
								A_21	（非 IOMUX 3）0	A	
		25	25	3	A6	39	PB15 PINCM36 0x4042808c	PB15	1	IO	SDIO（标准）
								UART2_TX	2	O	
								SPI1_PICO	3	IO	
								UART3_CTS	4	I	
								TIMG8_C0	5	IO	
								TIMG5_C0	6	IO	
								I2C2_SCL	7	IOD	
								LCD9	（非 IOMUX 1）0	A	
								R24	（非 IOMUX 2）0	A	
								A_20	（非 IOMUX 3）0	A	
		26	26	4	B6	40	PB16 PINCM37 0x40428090	PB16	1	IO	SDIO（标准）
								UART2_RX	2	I	
								SPI1_SCK	3	IO	
								UART3_RTS	4	O	
								TIMG8_C1	5	IO	
								TIMG5_C1	6	IO	
								I2C2_SDA	7	IOD	
								LCD10	（非 IOMUX 1）0	A	
								R23	（非 IOMUX 2）0	A	
								A_19	（非 IOMUX 3）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
		36	36	14	B2	58	PB17 PINCM53 0x404280d0	PB17	1	IO	SDIO（标准）
								UART2_TX	2	O	
								SPI0_PICO	3	IO	
								I2C0_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG0_C0	6	IO	
								SPI1_CS1	7	IO	
								UART4_TX	8	O	
								TIMG4_C0	9	IO	
								LCDSON	10	IO	
								LCD18	（非 IOMUX 1）0	A	
								A_11	（非 IOMUX 2）0	A	
		37	37	15	C2	59	PB18 PINCM54 0x404280d4	PB18	1	IO	SDIO（标准）
								UART2_RX	2	I	
								SPI0_SCK	3	IO	
								I2C0_SDA	4	IOD	
								TIMA0_C2N	5	O	
								TIMG0_C1	6	IO	
								SPI1_CS2	7	IO	
								UART4_RX	8	I	
								TIMG4_C1	9	IO	
								LCDLFCLK	10	IO	
								LCD19	（非 IOMUX 1）0	A	
								A_10	（非 IOMUX 2）0	A	
		38	38	16	E4	60	PB19 PINCM55 0x404280d8	PB19	1	IO	SDIO（标准）
								COMP0_OUT	2	O	
								SPI0_POCI	3	IO	
								TIMG8_C1	4	IO	
								UART0_CTS	5	I	
								TIMG5_C1	6	IO	
								TIMG8_IDX	7	I	
								UART2_CTS	8	I	
								UART4_CTS	9	I	
								SPI1_CS3	10	IO	
								LCD20	（非 IOMUX 1）0	A	
								A_9	（非 IOMUX 2）0	A	
		41	41	19	C1	67	PB20 PINCM62 0x404280f4	PB20	1	IO	SDIO（标准）
								SPI0_CS2	2	IO	
								SPI1_CS0	3	IO	
								TIMG12_C0	4	IO	
								TIMA0_C2	5	IO	
								TIMA_FAL1	6	I	
								TIMA0_C1	7	IO	
								UART2_RTS	8	O	
								I2C0_SDA	9	IOD	
								LCD23	（非 IOMUX 1）0	A	
								A_6	（非 IOMUX 2）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
				20	D1	68	PB21 PINCM63 0x404280f8	PB21	1	IO	SDIO（标准）
								UART4_TX	2	O	
								SPI1_POCI	3	IO	
								I2C0_SCL	4	IOD	
								TIMG8_C0	5	IO	
								UART1_TX	6	O	
								LCD39	（非 IOMUX 1）0	A	
								A_25	（非 IOMUX 2）0	A	
				21	D2	69	PB22 PINCM64 0x404280fc	PB22	1	IO	SDIO（标准）
								UART4_RX	2	I	
								SPI1_PICO	3	IO	
								I2C0_SDA	4	IOD	
								TIMG8_C1	5	IO	
								UART1_RX	6	I	
								LCD40	（非 IOMUX 1）0	A	
								A_24	（非 IOMUX 2）0	A	
				22	A1	70	PB23 PINCM65 0x40428100	PB23	1	IO	SDIO（标准）
								UART1_CTS	2	I	
								SPI1_SCK	3	IO	
								TIMA_FAL0	4	I	
								COMP0_OUT	5	O	
								LCD41	（非 IOMUX 1）0	A	
		42	42	23	E2	71	PB24 PINCM66 0x40428104	PB24	1	IO	SDIO（标准）
								SPI0_CS3	2	IO	
								SPI0_CS1	3	IO	
								TIMG12_C1	4	IO	
								TIMA0_C3	5	IO	
								TIMA0_C1N	6	O	
								SPI1_CS1	7	IO	
								UART2_RTS	8	O	
								LCD24	（非 IOMUX 1）0	A	
								A_5	（非 IOMUX 2）0	A	
				27	F5	75	PB25 PINCM70 0x40428114	PB25	1	IO	SDIO（标准）
								UART0_CTS	2	I	
								SPI0_CS0	3	IO	
								TIMA_FAL0	4	I	
								TIMA_FAL1	5	I	
								TIMA_FAL2	6	I	
								COMP0_OUT	7	O	
								FCC_IN	8	I	
								LCD42	（非 IOMUX 1）0	A	
								A_4	（非 IOMUX 2）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
				28	G2	76	PB26 PINCM71 0x40428118	PB26	1	IO	SDIO（标准）
								UART0_RTS	2	O	
								SPI0_CS1	3	IO	
								TIMA0_C0	4	IO	
								TIMA0_C3	5	IO	
								TIMG4_C0	6	IO	
								COMP0_OUT	7	O	
								FCC_IN	8	I	
								LCD43	（非 IOMUX 1）0	A	
								A_23	（非 IOMUX 2）0	A	
				29	G1	77	PB27 PINCM72 0x4042811c	PB27	1	IO	SDIO（标准）
								COMP0_OUT	2	O	
								SPI1_CS1	3	IO	
								TIMA0_C0N	4	O	
								TIMA0_C3N	5	O	
								TIMG4_C1	6	IO	
								LCD44	（非 IOMUX 1）0	A	
								A_22	（非 IOMUX 2）0	A	
						24	PB28 PINCM21 0x40428050	PB28	1	IO	SDIO（标准）
								I2C2_SCL	2	IOD	
								SPI1_CS0	3	IO	
								TIMA_FAL0	4	I	
								TIMA0_C0	5	IO	
								TIMG0_C0	6	IO	
								LCD45	（非 IOMUX 1）0	A	
						25	PB29 PINCM22 0x40428054	PB29	1	IO	SDIO（标准）
								I2C2_SDA	2	IOD	
								SPI1_POCI	3	IO	
								TIMA_FAL1	4	I	
								TIMA0_C0N	5	O	
								TIMG0_C1	6	IO	
								LCD46	（非 IOMUX 1）0	A	
						26	PB30 PINCM23 0x40428058	PB30	1	IO	SDIO（标准）
								UART1_CTS	2	I	
								SPI1_PICO	3	IO	
								TIMA_FAL2	4	I	
								TIMA0_C1	5	IO	
								TIMG4_C0	6	IO	
								LCD47	（非 IOMUX 1）0	A	
						27	PB31 PINCM24 0x4042805c	PB31	1	IO	SDIO（标准）
								UART1_RTS	2	O	
								SPI1_SCK	3	IO	
								TIMG8_IDX	4	I	
								TIMA0_C1N	5	O	
								TIMG4_C1	6	IO	
								LCD48	（非 IOMUX 1）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
						46	PC0 PINCM43 0x404280a8	PC0	1	IO	SDIO（标准）
								UART1_TX	2	O	
								SPI1_CS3	3	IO	
								TIMG8_C0	4	IO	
								TIMA0_C2	5	IO	
								LCD49	（非 IOMUX 1）0	A	
						47	PC1 PINCM44 0x404280ac	PC1	1	IO	SDIO（标准）
								UART1_RX	2	I	
								SPI1_CS2	3	IO	
								TIMG8_C1	4	IO	
								TIMA0_C2N	5	O	
								LCD50	（非 IOMUX 1）0	A	
						50	PC2 PINCM45 0x404280b0	PC2	1	IO	SDIO（标准）
								I2C2_SCL	2	IOD	
								SPI1_CS0	3	IO	
								TIMA_FAL0	4	I	
								TIMA0_C0	5	IO	
								TIMG0_C0	6	IO	
								LCD51	（非 IOMUX 1）0	A	
						51	PC3 PINCM46 0x404280b4	PC3	1	IO	SDIO（标准）
								I2C2_SDA	2	IOD	
								SPI1_CS1	3	IO	
								TIMA_FAL1	4	I	
								TIMA0_C0N	5	O	
								TIMG0_C1	6	IO	
								LCD52	（非 IOMUX 1）0	A	
						52	PC4 PINCM47 0x404280b8	PC4	1	IO	SDIO（标准）
								UART3_CTS	2	I	
								SPI1_CS2	3	IO	
								TIMA_FAL2	4	I	
								TIMA0_C1	5	IO	
								TIMG4_C0	6	IO	
								LCD53	（非 IOMUX 1）0	A	
						53	PC5 PINCM48 0x404280bc	PC5	1	IO	SDIO（标准）
								UART3_RTS	2	O	
								SPI1_CS3	3	IO	
								TIMG8_IDX	4	I	
								TIMA0_C1N	5	O	
								TIMG4_C1	6	IO	
								LCD54	（非 IOMUX 1）0	A	
						63	PC6 PINCM58 0x404280e4	PC6	1	IO	SDIO（标准）
								UART3_TX	2	O	
								SPI0_CS1	3	IO	
								TIMG8_C0	4	IO	
								TIMA0_C0	5	IO	
								LCD55	（非 IOMUX 1）0	A	

Copyright © 2024 Texas Instruments Incorporated

表 6-2. 引脚属性（ZXC、RGE、PM、PN、RHB、PT、RGZ 封装）（续）

RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚	引脚名称/ IOMUX REG/ IOMUX ADDR	信号名称	IOMUX PF	信号类型	缓冲器类型
						64	PC7 PINCM59 0x404280e8	PC7	1	IO	SDIO（标准）
								UART3_RX	2	I	
								SPI0_CS0	3	IO	
								TIMG8_C1	4	IO	
								TIMA0_C0N	5	O	
								LCD56	（非 IOMUX 1）0	A	
						65	PC8 PINCM60 0x404280ec	PC8	1	IO	SDIO（标准）
								UART3_CTS	2	I	
								SPI1_CS2	3	IO	
								TIMG5_C0	4	IO	
								TIMA0_C1	5	IO	
								LCD57	（非 IOMUX 1）0	A	
						66	PC9 PINCM61 0x404280f0	PC9	1	IO	SDIO（标准）
								UART3_RTS	2	O	
								SPI1_CS1	3	IO	
								TIMG5_C1	4	IO	
								TIMA0_C1N	5	O	
								LCD58	（非 IOMUX 1）0	A	
3	4	5	5	39	I5	7	VBAT	VBAT	（非 IOMUX 1）0	PWR	PWR
23	32	48	48	32	I1	80	VCORE	VCORE	（非 IOMUX 1）0	PWR	PWR
3	4	6	6	40	I6	8	VDD	VDD	（非 IOMUX 1）0	PWR	PWR
						49	VDD2	VDD2	（非 IOMUX 1）0	PWR	PWR
4	5	7	7	41	I7	9	VSS	VSS	（非 IOMUX 1）0	PWR	PWR
						48	VSS2	VSS2	（非 IOMUX 1）0	PWR	PWR

6.3 信号说明

在多个器件引脚上提供了许多 MSPM0 信号。以下列表说明了列标题：

1. **信号名称**：可连接至其中一个指定引脚的信号的名称。
2. **引脚类型**：信号方向和信号类型：
   - I = 输入
   - O = 输出
   - IO = 输入、输出或同时输入和输出
   - ID = 具有开漏行为的输入
   - OD = 具有开漏行为的输出
   - IOD = 具有开漏行为的输入、输出或同时输入和输出
   - A = 模拟
   - PWR = 电源功能
3. **说明**：信号说明。
4. **引脚**：关联的引脚编号。

有关引脚多路复用方案的其他信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“IOMUX”一章。

Copyright © 2024 Texas Instruments Incorporated

备注

IOMUX 仅支持同时将一个 IOMUX 管理的数字功能连接到引脚。但是可以在引脚上启用 IOMUX 管理的数字功能的同时在引脚上启用非 IOMUX 管理的信号（例如模拟输入和 WAKE 输入）。在这种情况下，设计人员必须确认每个引脚上启用的功能之间不存在争用。

表 6-3. 模数转换器 (ADC) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
A_0	A	ADC 模拟输入通道 0		31	47	47	31	79
A_1	A	ADC 模拟输入通道 1	22	30	46	46	30	78
A_2	A	ADC 模拟输入通道 2	21	29	45	45	26	74
A_3	A	ADC 模拟输入通道 3	20	28	44	44	25	73
A_4	A	ADC 模拟输入通道 4					27	75
A_5	A	ADC 模拟输入通道 5			42	42	23	71
A_6	A	ADC 模拟输入通道 6			41	41	19	67
A_7	A	ADC 模拟输入通道 7	18	26	40	40	18	62
A_8	A	ADC 模拟输入通道 8	17	25	39	39	17	61
A_9	A	ADC 模拟输入通道 9			38	38	16	60
A_10	A	ADC 模拟输入通道 10			37	37	15	59
A_11	A	ADC 模拟输入通道 11			36	36	14	58
A_12	A	ADC 模拟输入通道 12	14	22	33	33	11	55
A_13	A	ADC 模拟输入通道 13	13	21	32	32	10	54
A_14	A	ADC 模拟输入通道 14	12	20	31	31	9	45
A_15	A	ADC 模拟输入通道 15	11	19	30	30	8	44
A_16	A	ADC 模拟输入通道 16		18	29	29	7	43
A_17	A	ADC 模拟输入通道 17		17	28	28	6	42
A_18	A	ADC 模拟输入通道 18		16	27	27	5	41
A_19	A	ADC 模拟输入通道 19			26	26	4	40
A_20	A	ADC 模拟输入通道 20			25	25	3	39
A_21	A	ADC 模拟输入通道 21			24	24	2	38
A_22	A	ADC 模拟输入通道 22					29	77
A_23	A	ADC 模拟输入通道 23					28	76
A_24	A	ADC 模拟输入通道 24					21	69
A_25	A	ADC 模拟输入通道 25					20	68
A_28	A	内部 VREF 监控器						
A_29	A	内部温度检测监控器						
A_30	A	内部 VBAT 监控器						
A_31	A	内部电源/电池监测器						

表 6-4. 引导加载程序 (BSL) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
BSLRX	I	BSL UART 接收信号 (RXD)	10	15	19	19	57	D9	29
BSLSCL	IOD	BSL I2C 时钟信号 (SCL)	1	2	2	2	34	I3	2
BSLSDA	IOD	BSL I2C 数据信号 (SDA)	24	1	1	1	33	I2	1
BSLTX	O	BSL UART 发送信号 (TXD)	9	14	18	18	56	C9	28

Copyright © 2024 Texas Instruments Incorporated

表 6-4. 引导加载程序 (BSL) 信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
BSL_invoke	I	BSL 调用信号（如果启用了 BSL，则在 BOOTRST 期间必须为高电平才能实现 BSL 进入，在 BOOTRST 期间必须为低电平以防止发生 BSL 进入）	14	22	33	33	11	B3	55

表 6-5. 时钟模块 (CKM) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
CLK_OUT	O	来自 PMCU 的 CLK_OUT 数字时钟输出	13、14	11、13、14、18、26、31	11、13、14、18、26、31	11、13、14、18、26、31	11、13、14、18、26、31	11、13、14、18、26、31
FCC_IN	I	频率时钟计数器 (FCC) 输入信号	1、20	1、11、16、20、9	1、11、16、20、9	1、11、16、20、9	1、11、16、20、9	1、11、16、20、9
HFCLK_IN	I	高频时钟数字时钟输入信号		10、12	10、12	10、12	10、12	10、12
HFXIN	A	高频晶体振荡器 (HFXT) 信号		9	9	9	9	9
HFXOUT	A	高频晶体振荡器 (HFXT) 信号		10	10	10	10	10
LFCLK_IN	I	低频时钟数字时钟输入信号	8	8	8	8	8	8
LFXIN	A	低频晶体振荡器 (LFXT) 信号	7	7	7	7	7	7
LFXOUT	A	低频晶体振荡器 (LFXT) 信号	8	8	8	8	8	8
ROSC	A	SYSOSC 频率校正环路 (FCL) 外部电阻器信号	6	6	6	6	6	6

表 6-6. 比较器 (COMP) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
COMP0_OUT	O	COMP0 数字输出信号	15、20、7	11、15、16、20、29、31、7	11、15、16、20、29、31、7	11、15、16、20、29、31、7	11、15、16、20、29、31、7	11、15、16、20、29、31、7
COMP0_IN0+	A	COMP0 同相输入通道 0		30	30	30	30	30
COMP0_IN0-	A	COMP0 反相输入通道 0		31	31	31	31	31
COMP0_IN1+	A	COMP0 同相输入通道 1	22	22	22	22	22	22
COMP0_IN1-	A	COMP0 反相输入通道 1	21	21	21	21	21	21
COMP0_IN2+	A	COMP0 同相输入通道 2		18	18	18	18	18
COMP0_IN2-	A	COMP0 反相输入通道 2		17	17	17	17	17
COMP0_IN3+	A	COMP0 同相输入通道 3	19	19	19	19	19	19

表 6-7. 通用输入输出模块信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
PA0	IO	GPIO 端口 A 输入/输出 0	24	1	1	1	33	I2	1

Copyright © 2024 Texas Instruments Incorporated

表 6-7. 通用输入输出模块信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
PA1	IO	GPIO 端口 A 输入/输出 1	1	2	2	2	34	I3	2
PA2	IO	GPIO 端口 A 输入/输出 2	5	6	8	8	42	H9	10
PA3	IO	GPIO 端口 A 输入/输出 3	6	7	9	9	43	I8	11
PA4	IO	GPIO 端口 A 输入/输出 4	7	8	10	10	44	I9	12
PA5	IO	GPIO 端口 A 输入/输出 5		9	11	11	45	G9	13
PA6	IO	GPIO 端口 A 输入/输出 6		10	12	12	46	F9	14
PA7	IO	GPIO 端口 A 输入/输出 7		11	13	13	49	G8	17
PA8	IO	GPIO 端口 A 输入/输出 8		12	16	16	54	E6	22
PA9	IO	GPIO 端口 A 输入/输出 9	8	13	17	17	55	E9	23
PA10	IO	GPIO 端口 A 输入/输出 10	9	14	18	18	56	C9	28
PA11	IO	GPIO 端口 A 输入/输出 11	10	15	19	19	57	D9	29
PA12	IO	GPIO 端口 A 输入/输出 12		16	27	27	5	D5	41
PA13	IO	GPIO 端口 A 输入/输出 13		17	28	28	6	B5	42
PA14	IO	GPIO 端口 A 输入/输出 14		18	29	29	7	A5	43
PA15	IO	GPIO 端口 A 输入/输出 15	11	19	30	30	8	A4	44
PA16	IO	GPIO 端口 A 输入/输出 16	12	20	31	31	9	B4	45
PA17	IO	GPIO 端口 A 输入/输出 17	13	21	32	32	10	D4	54
PA18	IO	GPIO 端口 A 输入/输出 18	14	22	33	33	11	B3	55
PA19	IO	GPIO 端口 A 输入/输出 19	15	23	34	34	12	A3	56
PA20	IO	GPIO 端口 A 输入/输出 20	16	24	35	35	13	A2	57
PA21	IO	GPIO 端口 A 输入/输出 21	17	25	39	39	17	E1	61
PA22	IO	GPIO 端口 A 输入/输出 22	18	26	40	40	18	B1	62
PA23	IO	GPIO 端口 A 输入/输出 23	19	27	43	43	24	F1	72
PA24	IO	GPIO 端口 A 输入/输出 24	20	28	44	44	25	F4	73
PA25	IO	GPIO 端口 A 输入/输出 25	21	29	45	45	26	F2	74
PA26	IO	GPIO 端口 A 输入/输出 26	22	30	46	46	30	H2	78
PA27	IO	GPIO 端口 A 输入/输出 27		31	47	47	31	H1	79
PA28	IO	GPIO 端口 A 输入/输出 28			3	3	35	H3	3
PA29	IO	GPIO 端口 A 输入/输出 29					36	H4	4
PA30	IO	GPIO 端口 A 输入/输出 30					37	H5	5
PB0	IO	GPIO 端口 B 输入/输出 0					47	H6	15
PB1	IO	GPIO 端口 B 输入/输出 1					48	H7	16
PB2	IO	GPIO 端口 B 输入/输出 2			14	14	50	F8	18
PB3	IO	GPIO 端口 B 输入/输出 3			15	15	51	F6	19
PB4	IO	GPIO 端口 B 输入/输出 4					52	H8	20
PB5	IO	GPIO 端口 B 输入/输出 5					53	E8	21
PB6	IO	GPIO 端口 B 输入/输出 6			20	20	58	D8	30
PB7	IO	GPIO 端口 B 输入/输出 7			21	21	59	C8	31
PB8	IO	GPIO 端口 B 输入/输出 8			22	22	60	B8	32
PB9	IO	GPIO 端口 B 输入/输出 9			23	23	61	D6	33
PB10	IO	GPIO 端口 B 输入/输出 10					62	B9	34
PB11	IO	GPIO 端口 B 输入/输出 11					63	A9	35

Copyright © 2024 Texas Instruments Incorporated

表 6-7. 通用输入输出模块信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
PB12	IO	GPIO 端口 B 输入/输出 12					64	A8	36
PB13	IO	GPIO 端口 B 输入/输出 13					1	A7	37
PB14	IO	GPIO 端口 B 输入/输出 14			24	24	2	B7	38
PB15	IO	GPIO 端口 B 输入/输出 15			25	25	3	A6	39
PB16	IO	GPIO 端口 B 输入/输出 16			26	26	4	B6	40
PB17	IO	GPIO 端口 B 输入/输出 17			36	36	14	B2	58
PB18	IO	GPIO 端口 B 输入/输出 18			37	37	15	C2	59
PB19	IO	GPIO 端口 B 输入/输出 19			38	38	16	E4	60
PB20	IO	GPIO 端口 B 输入/输出 20			41	41	19	C1	67
PB21	IO	GPIO 端口 B 输入/输出 21					20	D1	68
PB22	IO	GPIO 端口 B 输入/输出 22					21	D2	69
PB23	IO	GPIO 端口 B 输入/输出 23					22	A1	70
PB24	IO	GPIO 端口 B 输入/输出 24			42	42	23	E2	71
PB25	IO	GPIO 端口 B 输入/输出 25					27	F5	75
PB26	IO	GPIO 端口 B 输入/输出 26					28	G2	76
PB27	IO	GPIO 端口 B 输入/输出 27					29	G1	77
PB28	IO	GPIO 端口 B 输入/输出 28							24
PB29	IO	GPIO 端口 B 输入/输出 29							25
PB30	IO	GPIO 端口 B 输入/输出 30							26
PB31	IO	GPIO 端口 B 输入/输出 31							27
PC0	IO	GPIO 端口 C 输入/输出 0							46
PC1	IO	GPIO 端口 C 输入/输出 1							47
PC2	IO	GPIO 端口 C 输入/输出 2							50
PC3	IO	GPIO 端口 C 输入/输出 3							51
PC4	IO	GPIO 端口 C 输入/输出 4							52
PC5	IO	GPIO 端口 C 输入/输出 5							53
PC6	IO	GPIO 端口 C 输入/输出 6							63
PC7	IO	GPIO 端口 C 输入/输出 7							64
PC8	IO	GPIO 端口 C 输入/输出 8							65
PC9	IO	GPIO 端口 C 输入/输出 9							66

表 6-8. I2C 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
I2C0_SCL	IOD	I2C0 串行时钟信号 (SCL)	1、10、18、8	13、15、2、26	17、19、2、36、40	17、19、2、36、40	14、18、20、34、47、55、57	B1、B2、D1、D9、E9、H6、I3	15、2、23、29、58、62、68
I2C0_SDA	IOD	I2C0 串行数据信号 (SDA)	24、9	1、12、14	1、16、18、3、37、41	1、16、18、3、37、41	15、19、21、33、35、48、54、56	C1、C2、C9、D2、E6、H3、H7、I2	1、16、22、28、3、59、67、69

Copyright © 2024 Texas Instruments Incorporated

表 6-8. I2C 信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
I2C1_SCL	IOD	I2C1 串行时钟信号 (SCL)	10、11、13、16、7	10、15、19、21、24、8	10、12、14、19、30、32、35	10、12、14、19、30、32、35	10、13、36、44、46、50、57、8	A2、A4、D4、D9、F8、F9、H4、I9	12、14、18、29、4、44、54、57
I2C1_SDA	IOD	I2C1 串行数据信号 (SDA)	12、14、15、6、9	14、20、22、23、7、9	11、15、18、31、33、34、9	11、15、18、31、33、34、9	11、12、37、43、45、51、56、9	A3、B3、B4、C9、F6、G9、H5、I8	11、13、19、28、45、5、55、56
I2C2_SCL	IOD	I2C2 串行时钟信号 (SCL)	11、19	19、27	20、22、25、30、43	20、22、25、30、43	24、3、36、58、60、8	A4、A6、B8、D8、F1、H4	24、30、32、39、4、44、50、72
I2C2_SDA	IOD	I2C2 串行数据信号 (SDA)	12、20	20、28	21、23、26、31、44	21、23、26、31、44	25、37、4、59、61、9	B4、B6、C8、D6、F4、H5	25、31、33、40、45、5、51、73

表 6-9. IOMUX 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
WAKE	I	用于将器件从 SHUTDOWN 模式唤醒的输入信号	1、10、13、14、2、24、9	1、14、15、2、21、22、3	1、18、19、2、3、32、33、4	1、18、19、2、3、32、33、4	10、11、33、34、35、38、56、57	B3、C9、D4、D9、H3、I2、I3、I4	1、2、28、29、3、54、55、6

表 6-10. 液晶显示器 (LCD) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
LCD0	A	LCD 段 0			16	16	54	22
LCD1	A	LCD 段 1			17	17	55	23
LCD2	A	LCD 段 2			18	18	56	28
LCD3	A	LCD 段 3			19	19	57	29
LCD4	A	LCD 段 4			20	20	58	30
LCD5	A	LCD 段 5			21	21	59	31
LCD6	A	LCD 段 6			22	22	60	32
LCD7	A	LCD 段 7			23	23	61	33
LCD8	A	LCD 段 8			24	24	2	38
LCD9	A	LCD 段 9			25	25	3	39
LCD10	A	LCD 段 10			26	26	4	40
LCD11	A	LCD 段 11			27	27	5	41
LCD12	A	LCD 段 12			28	28	6	42
LCD13	A	LCD 段 13			29	29	7	43
LCD14	A	LCD 段 14			30	30	8	44
LCD15	A	LCD 段 15			31	31	9	45
LCD16	A	LCD 段 16			32	32	10	54
LCD17	A	LCD 段 17			33	33	11	55
LCD18	A	LCD 段 18			36	36	14	58

Copyright © 2024 Texas Instruments Incorporated

表 6-10. 液晶显示器 (LCD) 信号说明 （续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
LCD19	A	LCD 段 19			37	37	15	59
LCD20	A	LCD 段 20			38	38	16	60
LCD21	A	LCD 段 21			39	39	17	61
LCD22	A	LCD 段 22			40	40	18	62
LCD23	A	LCD 段 23			41	41	19	67
LCD24	A	LCD 段 24			42	42	23	71
LCD25	A	LCD 段 25			43	43	24	72
LCD26	A	LCD 段 26			44	44	25	73
LCD27	A	LCD 段 27			45	45	26	74
LCD28	A	LCD 段 28			46	46	30	78
LCD29	A	LCD 段 29			47	47	31	79
LCD30	A	LCD 段 30			3	3	35	3
LCD31	A	LCD 段 31					36	4
LCD32	A	LCD 段 32					37	5
LCD33	A	LCD 段 33					52	20
LCD34	A	LCD 段 34					53	21
LCD35	A	LCD 段 35					62	34
LCD36	A	LCD 段 36					63	35
LCD37	A	LCD 段 37					64	36
LCD38	A	LCD 段 38					1	37
LCD39	A	LCD 段 39					20	68
LCD40	A	LCD 段 40					21	69
LCD41	A	LCD 段 41					22	70
LCD42	A	LCD 段 42					27	75
LCD43	A	LCD 段 43					28	76
LCD44	A	LCD 段 44					29	77
LCD45	A	LCD 段 45						24
LCD46	A	LCD 段 46						25
LCD47	A	LCD 段 47						26
LCD48	A	LCD 段 48						27
LCD49	A	LCD 段 49						46
LCD50	A	LCD 段 50						47
LCD51	A	LCD 段 51						50
LCD52	A	LCD 段 52						51
LCD53	A	LCD 段 53						52
LCD54	A	LCD 段 54						53
LCD55	A	LCD 段 55						63
LCD56	A	LCD 段 56						64
LCD57	A	LCD 段 57						65
LCD58	A	LCD 段 58						66
LCDCAP0	A	LCD 电容器引脚 0			28	28	6	42
LCDCAP1	A	LCD 电容器引脚 1			29	29	7	43

Copyright © 2024 Texas Instruments Incorporated

表 6-10. 液晶显示器 (LCD) 信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
LCDEN	A	LCD 使能信号			23、30、33	23、30、33	11、61、8	33、44、55
LCDLFCLK	IO	LCD LFCLK 信号			21、32、37	21、32、37	10、15、59	31、54、59
LCDSON	IO	LCD SON 信号			22、31、36	22、31、36	14、60、9	32、45、58
R13	A	LCD R13 信号			24	24	2	38
R23	A	LCD R23 信号			26	26	4	40
R24	A	LCD R24 信号			25	25	3	39
R33	A	LCD R33 信号			27	27	5	41

表 6-11. 电源管理单元 (PMU) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
VBAT	PWR	VBAT（备用岛）电源	3	4	5	5	39	I5	7
VCORE	PWR	VCORE 电容器连接	23	32	48	48	32	I1	80
VDD	PWR	VDD 电源	3	4	6	6	40	I6	8
VDD2	PWR	VDD2 电源							49
VSS	PWR	VSS（接地）	4	5	7	7	41	I7	9
VSS2	PWR	VSS（接地）							48

表 6-12. 实时时钟 (RTC) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
RTC_OUT	O	实时时钟输出信号	8	13、17、31	17、28、47	17、28、47	31、55、6	B5、E9、H1	23、42、79

表 6-13. 串行外设接口 (SPI) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
SPI0_PICO	IO	SPI0 外设输入控制器输出信号	8	13、18、9	11、14、17、29、36	11、14、17、29、36	14、45、50、55、7	A5、B2、E9、F8、G9	13、18、23、43、58
SPI0_POCI	IO	SPI0 外设输出控制器输入信号	7、9	11、14、17、8	10、13、18、28、38	10、13、18、28、38	16、44、49、56、6	B5、C9、E4、G8、I9	12、17、28、42、60
SPI0_SCK	IO	SPI0 串行时钟	10	10、15、16	12、15、19、27、37	12、15、19、27、37	15、46、5、51、57	C2、D5、D9、F6、F9	14、19、29、41、59
SPI1_PICO	IO	SPI1 外设输入控制器输出信号	14	22	22、25、33	22、25、33	11、21、3、60	A6、B3、B8、D2	26、32、39、55、69

Copyright © 2024 Texas Instruments Incorporated

表 6-13. 串行外设接口 (SPI) 信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
SPI1_POCI	IO	SPI1 外设输出控制器输入信号	12、15	20、23	21、24、31、34	21、24、31、34	12、2、20、59、9	A3、B4、B7、C8、D1	25、31、38、45、56、68
SPI1_SCK	IO	SPI1 串行时钟	13、16	21、24	23、26、32、35	23、26、32、35	10、13、22、4、61	A1、A2、B6、D4、D6	27、33、40、54、57、70
SPI0_CS0	IO	SPI0 芯片选择 0 信号	14、5、7	12、22、6、8	10、16、33、8	10、16、33、8	11、27、42、44、54	B3、E6、F5、H9、I9	10、12、22、55、64、75
SPI0_CS1	IO	SPI0 芯片选择 1 信号	13、6	16、21、7	20、27、32、42、9	20、27、32、42、9	10、23、28、43、5、58	D4、D5、D8、E2、G2、I8	11、30、41、54、63、71、76
SPI0_CS2	IO	SPI0 芯片选择 2 信号	18、20	11、18、26、28	13、21、29、40、41、44	13、21、29、40、41、44	18、19、25、37、48、49、59、7	A5、B1、C1、C8、F4、G8、H5、H7	16、17、31、43、5、62、67、73
SPI0_CS3	IO	SPI0 芯片选择 3 信号	1、17、19、6	12、17、2、25、27、7	16、2、24、28、39、42、43、9	16、2、24、28、39、42、43、9	17、2、23、24、34、36、43、47、54、6	B5、B7、E1、E2、E6、F1、H4、H6、I3、I8	11、15、2、22、38、4、42、61、71、72
SPI1_CS0	IO	SPI1 芯片选择 0 信号	22、5	17、30、6	20、28、41、46、8	20、28、41、46、8	1、19、30、42、58、6	A7、B5、C1、D8、H2、H9	10、24、30、37、42、50、67、78
SPI1_CS1	IO	SPI1 芯片选择 1 信号	17、19	16、25、27、31	27、36、39、42、43、47	27、36、39、42、43、47	14、17、23、24、29、31、5、64	A8、B2、D5、E1、E2、F1、G1、H1	36、41、51、58、61、66、71、72、77、79
SPI1_CS2	IO	SPI1 芯片选择 2 信号	11、20	18、19、28	29、30、37、44	29、30、37、44	15、25、47、63、7、8	A4、A5、A9、C2、F4、H6	15、35、43、44、47、52、59、65、73
SPI1_CS3	IO	SPI1 芯片选择 3 信号	21	29	24、38、45	24、38、45	16、2、26、48、62	B7、B9、E4、F2、H7	16、34、38、46、53、60、74

表 6-14. 串行线调试 (SWD) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
SWCLK	I	串行线调试接口时钟输入信号	16	24	35	35	13	A2	57
SWDIO	IO	串行线调试接口数据输入/输出信号	15	23	34	34	12	A3	56

Copyright © 2024 Texas Instruments Incorporated

表 6-15. 系统控制器 (SYSCTL) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
NRST	I	低电平有效复位信号 (必须为逻辑高电平才能使器件启动)	2	3	4	4	38	I4	6

表 6-16. 防篡改 IO (TIO) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
TIO0	I	被动篡改检测信号 0		11	13	13	49	G8	17
TIO1	I	被动篡改检测信号 1			14	14	50	F8	18
TIO2	I	被动篡改检测信号 2			15	15	51	F6	19

表 6-17. 计时器 (TIMx) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
TIMA0_C0	IO	TIMA0 捕获/比较 0 信号	17、24、5	1、12、25、6	1、15、16、22、24、39、8	1、15、16、22、24、39、8	17、2、28、33、42、51、54、60	B7、B8、E1、E6、F6、G2、H9、I2	1、10、19、22、24、32、38、50、61、63、76
TIMA0_C1	IO	TIMA0 捕获/比较 1 信号	1、18、6、8	11、13、2、26、7	13、17、2、23、3、40、41、9	13、17、2、23、3、40、41、9	18、19、34、35、43、49、52、55、61、64	A8、B1、C1、D6、E9、G8、H3、H8、I3、I8	11、17、2、20、23、26、3、33、36、52、62、65、67
TIMA0_C2	IO	TIMA0 捕获/比较 2 信号	11、15、6、9	11、14、19、23、7	13、18、30、34、36、41、9	13、18、30、34、36、41、9	12、14、19、43、47、49、52、56、64、8	A3、A4、A8、B2、C1、C9、G8、H6、H8、I8	11、15、17、20、28、36、44、46、56、58、67
TIMA0_C3	IO	TIMA0 捕获/比较 3 信号	13、19、21、7	16、21、27、29、8	10、14、27、3、32、42、43、45	10、14、27、3、32、42、43、45	1、10、23、24、26、28、35、44、5、50	A7、D4、D5、E2、F1、F2、F8、G2、H3、I9	12、18、3、37、41、54、71、72、74、76
TIMA0_C0N	O	TIMA0 捕获/比较 0 互补输出	18、8	13、26	17、23、40	17、23、40	18、29、55、61	B1、D6、E9、G1	23、25、33、51、62、64、77
TIMA0_C1N	O	TIMA0 捕获/比较 1 互补输出	21、7	29、8	10、42、45	10、42、45	1、23、26、44、53	A7、E2、E8、F2、I9	12、21、27、37、53、66、71、74
TIMA0_C2N	O	TIMA0 捕获/比较 2 互补输出	10、12、16、5	10、15、20、24、6	12、19、31、35、37、8	12、19、31、35、37、8	13、15、42、46、48、53、57、9	A2、B4、C2、D9、E8、F9、H7、H9	10、14、16、21、29、45、47、57、59

Copyright © 2024 Texas Instruments Incorporated

表 6-17. 计时器 (TIMx) 信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
TIMA0_C3N	O	TIMA0 捕获/比较 3 互补输出	14、20、22、5	17、22、28、30、6	15、28、33、44、46、8	15、28、33、44、46、8	11、25、29、30、42、51、6	B3、B5、F4、F6、G1、H2、H9	10、19、42、55、73、77、78
TIMA_FAL0	I	计时器故障输入 0	10、22、5	10、12、15、30、6	12、16、19、3、46、8	12、16、19、3、46、8	22、27、30、35、42、46、54、57	A1、D9、E6、F5、F9、H2、H3、H9	10、14、22、24、29、3、50、70、75、78
TIMA_FAL1	I	计时器故障输入 1	24、5、9	1、14、6、9	1、11、18、41、8	1、11、18、41、8	19、27、33、42、45、56、64	A8、C1、C9、F5、G9、H9、I2	1、10、13、25、28、36、51、67、75
TIMA_FAL2	I	计时器故障输入 2	1	12、2、31	16、2、20、47	16、2、20、47	27、31、34、54、58	D8、E6、F5、H1、I3	2、22、26、30、52、75、79
TIMG8_IDX	I	TIMG8 正交编码器索引脉冲信号	1、11	11、19、2	13、2、24、30、38	13、2、24、30、38	16、2、34、49、8	A4、B7、E4、G8、I3	17、2、27、38、44、53、60
TIMG0_C0	IO	TIMG0 捕获/比较 0 信号	15、19、24、9	1、14、16、23、27、9	1、11、18、27、34、36、43	1、11、18、27、34、36、43	12、14、24、33、45、47、5、52、56、62	A3、B2、B9、C9、D5、F1、G9、H6、H8、I2	1、13、15、20、24、28、34、41、50、56、58、72
TIMG0_C1	IO	TIMG0 捕获/比较 1 信号	1、10、16、20	10、15、17、2、24、28	12、19、2、28、35、37、44	12、19、2、28、35、37、44	13、15、25、34、46、48、53、57、6、63	A2、A9、B5、C2、D9、E8、F4、F9、H7、I3	14、16、2、21、25、29、35、42、51、57、59、73
TIMG12_C0	IO	TIMG12 捕获/比较 0 信号	11、13、24、9	1、14、18、19、21	1、14、18、20、29、30、32、41	1、14、18、20、29、30、32、41	1、10、19、33、50、56、58、7、8	A4、A5、A7、C1、C9、D4、D8、F8、I2	1、18、28、30、37、43、44、54、67
TIMG12_C1	IO	TIMG12 捕获/比较 1 信号	1、10、12、14、21	15、18、2、20、22、29	15、19、2、21、24、29、31、33、42、45	15、19、2、21、24、29、31、33、42、45	11、2、23、26、34、51、57、59、7、9	A5、B3、B4、B7、C8、D9、E2、F2、F6、I3	19、2、29、31、38、43、45、55、71、74
TIMG4_C0	IO	TIMG4 捕获/比较 0 信号	17、21	25、29、9	11、14、20、22、36、39、45	11、14、20、22、36、39、45	14、17、26、28、36、45、50、52、58、60、62	B2、B8、B9、D8、E1、F2、F8、G2、G9、H4、H8	13、18、20、26、30、32、34、4、52、58、61、74、76

Copyright © 2024 Texas Instruments Incorporated

表 6-17. 计时器 (TIMx) 信号说明（续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
TIMG4_C1	IO	TIMG4 捕获/比较 1 信号	18、22	10、26、30	12、15、21、23、37、40、46	12、15、21、23、37、40、46	15、18、29、30、37、46、51、53、59、61、63	A9、B1、C2、C8、D6、E8、F6、F9、G1、H2、H5	14、19、21、27、31、33、35、5、53、59、62、77、78
TIMG5_C0	IO	TIMG5 捕获/比较 0 信号	13、19、22、6、8	13、21、27、30、7	17、25、3、32、43、46、9	17、25、3、32、43、46、9	10、24、3、30、35、43、55	A6、D4、E9、F1、H2、H3、I8	11、23、3、39、54、65、72、78
TIMG5_C1	IO	TIMG5 捕获/比较 1 信号	14、20、5、7	11、12、22、28、31、6、8	10、13、16、26、33、38、44、47、8	10、13、16、26、33、38、44、47、8	11、16、25、31、4、42、44、49、54	B3、B6、E4、E6、F4、G8、H1、H9、I9	10、12、17、22、40、55、60、66、73、79
TIMG8_C0	IO	TIMG8 捕获/比较 0 信号	1、13、17、19、22、6	11、2、21、25、27、30、7、9	11、13、2、20、25、32、39、43、46、9	11、13、2、20、25、32、39、43、46、9	10、17、20、24、3、30、34、36、43、45、49、58、62	A6、B9、D1、D4、D8、E1、F1、G8、G9、H2、H4、I3、I8	11、13、17、2、30、34、39、4、46、54、61、63、68、72、78
TIMG8_C1	IO	TIMG8 捕获/比较 1 信号	14、18、20、24、5、7	1、10、22、26、28、31、6、8	1、10、12、21、26、33、38、40、44、47、8	1、10、12、21、26、33、38、40、44、47、8	11、16、18、21、25、31、33、37、4、42、44、46、59、63	A9、B1、B3、B6、C8、D2、E4、F4、F9、H1、H5、H9、I2、I9	1、10、12、14、31、35、40、47、5、55、60、62、64、69、73、79

表 6-18. 通用异步接收器/发送器 (UART) 信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
UART0_CTS	I	UART0 允许发送信号	8	13、18、9	11、17、29、38	11、17、29、38	16、27、36、45、55、7	A5、E4、E9、F5、G9、H4	13、23、4、43、60、75
UART0_RTS	O	UART0 准备发送信号	11	10、12、19	12、16、30	12、16、30	28、37、46、54、8	A4、E6、F9、G2、H5	14、22、44、5、76
UART0_RX	I	UART0 接收信号 (RXD)	1、10	15、2	19、2	19、2	34、48、57	D9、H7、I3	16、2、29
UART0_TX	O	UART0 发送信号 (TXD)	24、9	1、14	1、18、3	1、18、3	33、35、47、56	C9、H3、H6、I2	1、15、28、3
UART1_CTS	I	UART1 允许发送信号	17	16、25	14、22、27、39	14、22、27、39	17、22、5、50、60	A1、B8、D5、E1、F8	18、26、32、41、61、70
UART1_RTS	O	UART1 准备发送信号	18	17、26	15、23、28、40	15、23、28、40	18、51、6、61	B1、B5、D6、F6	19、27、33、42、62

Copyright © 2024 Texas Instruments Incorporated

表 6-18. 通用异步接收器/发送器 (UART) 信号说明 （续）

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	ZXC 引脚	PN 引脚
UART1_RX	I	UART1 接收信号 (RXD)	14、7、8	10、13、22、8	10、12、17、21、33	10、12、17、21、33	11、21、44、46、53、55、59	B3、C8、D2、E8、E9、F9、I9	12、14、21、23、31、47、55、69
UART1_TX	O	UART1 发送信号 (TXD)	13、6	12、21、7、9	11、16、20、32、9	11、16、20、32、9	10、20、43、45、52、54、58	D1、D4、D8、E6、G9、H8、I8	11、13、20、22、30、46、54、68
UART2_CTS	I	UART2 允许发送信号	12、17、21、6	16、20、25、29、7	14、20、27、31、38、39、45、9	14、20、27、31、38、39、45、9	16、17、26、37、43、5、50、58、9	B4、D5、D8、E1、E4、F2、F8、H5、I8	11、18、30、41、45、5、60、61、74
UART2_RTS	O	UART2 准备发送信号	11、22、7	19、30、8	10、15、21、30、41、42、46	10、15、21、30、41、42、46	19、23、30、36、44、51、59、8	A4、C1、C8、E2、F6、H2、H4、I9	12、19、31、4、44、67、71、78
UART2_RX	I	UART2 接收信号 (RXD)	18、20	18、26、28	15、26、29、37、40、44	15、26、29、37、40、44	15、18、25、4、51、7	A5、B1、B6、C2、F4、F6	19、40、43、59、62、73
UART2_TX	O	UART2 发送信号 (TXD)	17、19	17、25、27	14、25、28、36、39、43	14、25、28、36、39、43	14、17、24、3、50、6	A6、B2、B5、E1、F1、F8	18、39、42、58、61、72
UART3_CTS	I	UART3 允许发送信号	19	16、27	25、27、43	25、27、43	24、3、5、52	A6、D5、F1、H8	20、39、41、52、65、72
UART3_RTS	O	UART3 准备发送信号	20	17、28	26、28、44	26、28、44	25、4、53、6	B5、B6、E8、F4	21、40、42、53、66、73
UART3_RX	I	UART3 接收信号 (RXD)	21、22	17、29、30、31	15、28、45、46、47	15、28、45、46、47	1、26、30、31、51、6	A7、B5、F2、F6、H1、H2	19、37、42、64、74、78、79
UART3_TX	O	UART3 发送信号 (TXD)	21、22	18、29、30	14、29、45、46	14、29、45、46	26、30、50、64、7	A5、A8、F2、F8、H2	18、36、43、63、74、78
UART4_CTS	I	UART4 允许发送信号	5	6	38、8	38、8	16、42、64	A8、E4、H9	10、36、60
UART4_RTS	O	UART4 准备发送信号	17、8	13、25、9	11、17、39	11、17、39	1、17、45、55	A7、E1、E9、G9	13、23、37、61
UART4_RX	I	UART4 接收信号 (RXD)			37	37	15、21、63	A9、C2、D2	35、59、69
UART4_TX	O	UART4 发送信号 (TXD)			36	36	14、20、62	B2、B9、D1	34、58、68

表 6-19. 电压基准信号说明

信号名称	引脚类型	说明	RGE 引脚	RHB 引脚	RGZ 引脚	PT 引脚	PM 引脚	PN 引脚
VREF+	A	电压基准正输入	19	27	43	43	24	72
VREF-	A	电压基准负输入	17	25	39	39	17	61

Copyright © 2024 Texas Instruments Incorporated

6.4 未使用引脚的连接

表 6-20 列出了未使用引脚的正确端接方式。

表 6-20. 未使用引脚的连接

引脚(1)	电势	注释
PAx、PBx 和 PCx	开路	将相应的引脚功能设置为 GPIO (PINCMx.PF = 0x1) 并使用内部上拉/下拉电阻器将未使用的引脚配置为输出低电平或输入。
NRST	VCC	NRST 为低电平有效复位信号；它必须上拉至 VCC，否则器件无法启动，有关详情，请参阅节 9.1

(1) 任何具有与通用 I/O 共用功能的未使用引脚都应遵循“PAx、PBx 和 PCx”未使用引脚连接指南。

Copyright © 2024 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
VDD	电源电压	在 VDD 引脚处	-0.3	4.1	V
VBAT	电池备用电源	在 VBAT 引脚，相对于 VSS	-0.3	4.1	V
V_I	输入电压	施加到任何 5V 容限开漏引脚	-0.3	5.5	V
V_I	输入电压	施加到任何常见容限引脚	-0.3	V_{DD} + 0.3（最大值为 4.1）	V
I_{VDD}	VDD 引脚的电流	流入 VDD 引脚的电流（拉电流），VDD ≥ 2.7V		80	mA
I_{VBAT}	VBAT 引脚的电流	流入 VBAT 引脚的电流（拉电流），VBAT ≥ 2.7V		20	mA
I_{VSS}	VSS 引脚的电流	流出 VSS 引脚的电流（灌电流），VDD，VBAT ≥ 2.7V		80	mA
I_{IO}	SD IO 引脚的电流	SD IO 引脚灌入或拉出的电流，VDD ≥ 2.7V		6	mA
I_{IO}	HS IO 引脚的电流	HS IO 引脚灌入或拉出的电流，VDD ≥ 2.7V		6	mA
I_{IO}	HD IO 引脚的电流	HD IO 引脚灌入或拉出的电流		20	mA
I_{IO}	OD IO 引脚的电流	OD IO 引脚灌入的电流		20	mA
I_D	受支持的二极管电流	支持 LCD 功能的引脚上的二极管电流	-2	0.4	mA
I_D	受支持的二极管电流	不支持 LCD 功能的引脚上的二极管电流（不包括开漏 IO）	-2	0.05	mA
T_J		结温	-40	130	°C
T_{stg}		贮存温度	-40	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

7.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
VDD (4)	电源电压	1.62(5)		3.6	V
VBAT	在 VBAT 引脚，相对于 VSS	1.62(5)		3.6	V
VCORE	VCORE 引脚上的电压(2)		1.35		V
C_{VDD}	VDD 和 VSS 之间连接的电容器(1)		10		uF
C_{VBAT}	VBAT 和 VSS 之间连接的电容器		1		µF
C_{VCORE}	VCORE 和 VSS 之间连接的电容器 (1) (2)		470		nF
T_A	环境温度	-40		125	°C
T_J	最大结温			130	°C

Copyright © 2024 Texas Instruments Incorporated

7.3 建议运行条件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
f_{MCLK}	具有 1 个闪存等待状态的 MCLK、CPUCLK、ULPCLK 频率 (3)			32	MHz
	具有 0 个闪存等待状态的 MCLK、CPUCLK、ULPCLK 频率 (3)			24	

(1) 分别在 VDD/VSS、VBAT/VSS 和 VCORE/VSS 之间连接 C_{VDD}、C_{VBAT} 和 C_{VCORE}，并尽可能靠近器件引脚。 C_{VDD}、C_{VBAT} 和 C_{VCORE} 需要一个至少具有该额定值和 ±20% 或更佳容差的低 ESR 电容器。
(2) VCORE 引脚只能连接到 C_{VCORE}。 请勿向 VCORE 引脚提供任何电压或施加任何外部负载。
(3) 等待状态由系统控制器 (SYSCTL) 自动管理，无需由应用软件进行配置，除非 MCLK 来自高速时钟源（HFCLK 提供的 HSCLK）。
(4) MCLK 频率与 VDD 建议的工作范围没有相关性。
(5) 功能在低至 $V_{BOR0-(min)}$ 时得到保证。

7.4 热性能信息

热指标(1)		封装	值	单位
$R_{\theta JA}$	结至环境热阻	LQFP-80 (PN)	60.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		20.5	°C/W
$R_{\theta JB}$	结至电路板热阻		40.3	°C/W
Ψ_{JT}	结至顶部特征参数		1.1	°C/W
Ψ_{JB}	结至电路板特征参数		39.7	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		不适用	°C/W
$R_{\theta JA}$	结至环境热阻	LQFP-64 (PM)	63.9	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		23.8	°C/W
$R_{\theta JB}$	结至电路板热阻		35.3	°C/W
Ψ_{JT}	结至顶部特征参数		2.2	°C/W
Ψ_{JB}	结至电路板特征参数		35	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		不适用	°C/W
$R_{\theta JA}$	结至环境热阻	VQFN-48 (RGZ)	30.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		20.7	°C/W
$R_{\theta JB}$	结至电路板热阻		12.5	°C/W
Ψ_{JT}	结至顶部特征参数		0.3	°C/W
Ψ_{JB}	结至电路板特征参数		12.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		4.2	°C/W
$R_{\theta JA}$	结至环境热阻	LQFP-48 (PT)	69.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		27.4	°C/W
$R_{\theta JB}$	结至电路板热阻		32.6	°C/W
Ψ_{JT}	结至顶部特征参数		2.6	°C/W
Ψ_{JB}	结至电路板特征参数		32.3	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		不适用	°C/W
$R_{\theta JA}$	结至环境热阻	VQFN-32 (RHB)	32.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		23.6	°C/W
$R_{\theta JB}$	结至电路板热阻		13.0	°C/W
Ψ_{JT}	结至顶部特征参数		0.3	°C/W
Ψ_{JB}	结至电路板特征参数		13.0	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		3.3	°C/W

Copyright © 2024 Texas Instruments Incorporated

7.4 热性能信息（续）

热指标(1)		封装	值	单位
$R_{\theta JA}$	结至环境热阻	VQFN-24 (RGE)	44.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻		38.1	°C/W
$R_{\theta JB}$	结至电路板热阻		21.9	°C/W
Ψ_{JT}	结至顶部特征参数		1.1	°C/W
Ψ_{JB}	结至电路板特征参数		21.9	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻		7.1	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

Copyright © 2024 Texas Instruments Incorporated

7.5 电源电流特性

7.5.1 运行/睡眠模式

VDD=3.3V。 所有输入都连接至 0V 或 VDD。输出不供应或吸收任何电流。 所有外设均禁用。

参数		MCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
RUN 模式													
IDD_{RUN}	MCLK=SYSOSC、CoreMark，从闪存执行	32MHz	3.3		3.4		3.4		3.5		3.5		mA
		4MHz	0.6		0.7		0.7		0.8		0.8		
	MCLK=SYSOSC、CoreMark，从 SRAM 执行	32MHz	2.9		3.0		3.0		3.1		3.1		
		4MHz	0.6		0.6		0.7		0.7		0.7		
IDD_{RUN}，每 MHz	MCLK=SYSOSC，while (1)，从闪存执行	32MHz	57	62	57	65	58	68	60	70	61	75	uA/Mhz
	MCLK=SYSOSC、CoreMark，从闪存执行	32MHz	103		106		106		109		109		
	MCLK=SYSOSC、CoreMark，从闪存执行	4MHz	150		175		175		200		200		
SLEEP 模式													
IDD_{SLEEP}	MCLK=LFCLK，CPU 暂停	32KHz	252	310	259	320	284	370	317	585	370	800	uA
IDD_{SLEEP}	MCLK=SYSOSC，CPU 暂停	32MHz	1240	1312	1255	1328	1275	1405	1305	1552	1350	1699	uA
		4MHz	408	461	416	474	438	589	477	737	517	885	

7.5.2 STOP/STANDBY 模式

VDD = 3.3V，VBAT = 3.3V。VDD 岛中的所有输入都连接至 0V 或 VDD，VBAT 岛中的所有输入都连接至 0V 或 VBAT。 输出不供应或吸收任何电流。 所有未注明的外设均被禁用。

参数		ULPCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
STOP 模式													
IDD_{STOP0}	SYSOSC=32MHz，USE4MHZSTOP=0，DISABLESTOP=0	4MHz	342	359	347	362	352	367	361	380	369	392	uA
IDD_{STOP1}	SYSOSC=4MHz，USE4MHZSTOP=1，DISABLESTOP=0		180	192	186	197	191	203	200	217	209	230	
IDD_{STOP2}	SYSOSC 关闭，DISABLESTOP=1，ULPCLK=LFCLK	32kHz	51	55	54	58	58	64	66	79	74	93	
STANDBY 模式													
VDD 岛 IDD_{STBY0}	STOPCLKSTBY=0，TIMG0 启用	32kHz	1.5	2.2	1.6	2.3	4.0	7	12	22	20	36	uA
VDD 岛 IDD_{STBY1}	STOPCLKSTBY=1，TIMG0 启用		1	2	1.2	2	3.5	6.5	11	21	19	35	
VDD 岛 IDD_{STBY1}	STOPCLKSTBY=1，GPIOA 启用		1	2	1.2	2	3.5	6.5	11	21	19	35	

Copyright © 2024 Texas Instruments Incorporated

7.5.2 STOP/STANDBY 模式（续）

VDD = 3.3V，VBAT = 3.3V。VDD 岛中的所有输入都连接至 0V 或 VDD，VBAT 岛中的所有输入都连接至 0V 或 VBAT。 输出不供应或吸收任何电流。 所有未注明的外设均被禁用。

参数		ULPCLK	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
VBAT 岛 IDD_{STBY1}	LF-XT 和 RTC 正在运行	32kHz	1.1	1.6	1.1	1.7	1.2	1.8	1.8	2.7	2.0	3.6	uA
VBAT 岛 IDD_{STBY1}	LFOSC 和 IWDG 正在运行		1.1	1.6	1.1	1.7	1.2	1.8	1.8	2.7	2.0	3.6	
IDD_{STBY0}	Idd_Q ($_{VBAT}$) + Idd_Q (SoC)		2.6	3.8	2.7	4	5.2	9	14	25	22	40	

7.5.3 SHUTDOWN 模式

VDD = 3.3V，VBAT = 3.3V。VDD 岛中的所有输入都连接至 0V 或 VDD，VBAT 岛中的所有输入都连接至 0V 或 VBAT。输出不供应或吸收任何电流。内核稳压器关断。

参数		VDD	-40°C		25°C		85°C		105°C		125°C		单位
			典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
VDD 岛 IDD_{SHDN}	SHUTDOWN 模式下的电源电流	3.3V	40		80		700		2600		4500		nA

7.6 电源时序

7.6.1 电源斜坡

图 7-1 给出了上电和下电期间 POR - POR+、BOR0- 和 BOR0+ 之间的关系。

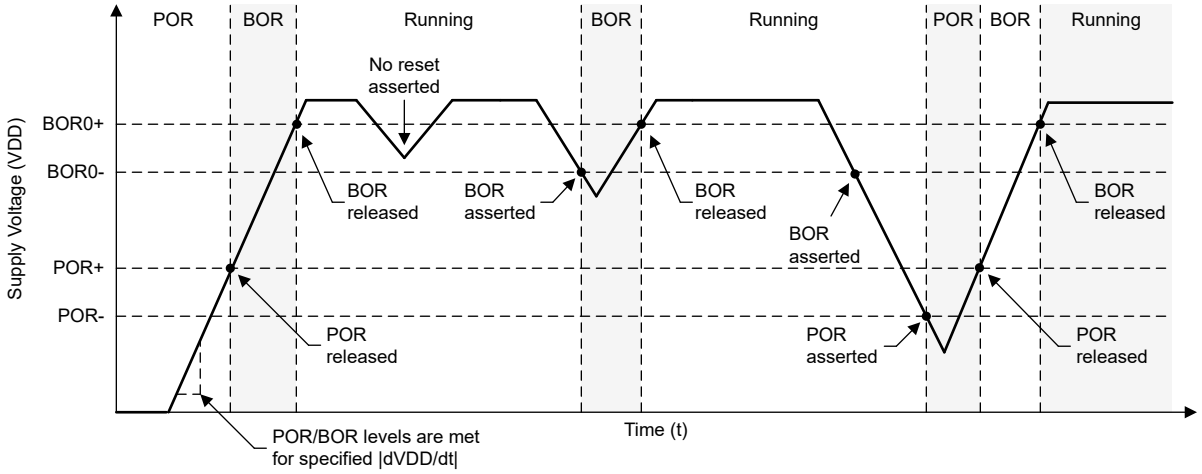


图 7-1. 下电上电 POR/BOR 条件 - VDD

Copyright © 2024 Texas Instruments Incorporated

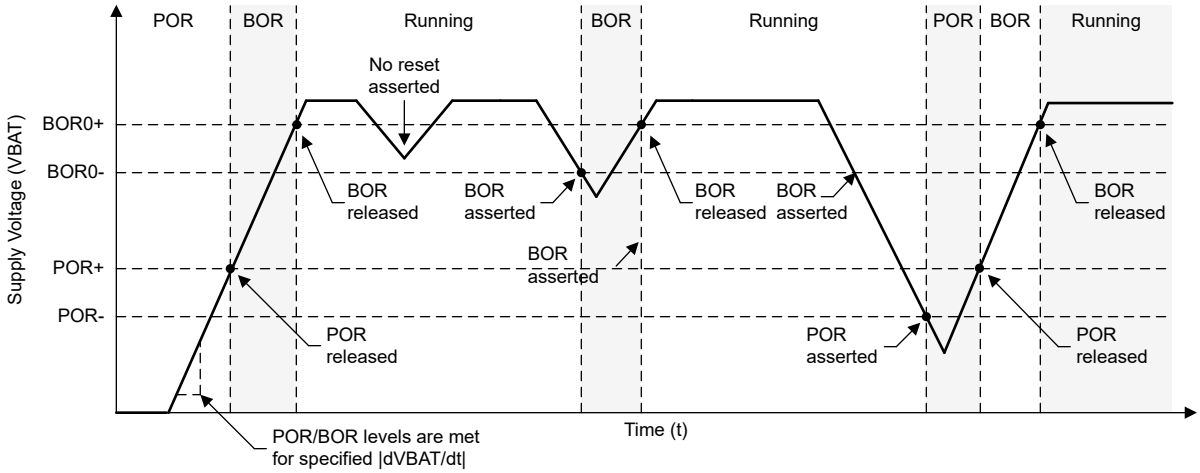


图 7-2. 下电上电 POR/BOR 条件 - VBAT

7.6.2 POR 和 BOR

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
VDD	电源电压范围		1.62		3.6	V
dVDD/dt	VDD（电源电压）压摆率	上升			0.1	V/us
dVDD/dt	VDD（电源电压）压摆率	下降(2)			0.01	V/us
dVDD/dt	VDD（电源电压）压摆率	下降，待机			0.1	V/ms
V_{POR+}	上电复位电压电平	上升(1)	0.95	1.30	1.56	V
V_{POR-}	上电复位电压电平	下降(1)	0.9	1.25	1.53	V
$V_{HYS, POR}$	POR 迟滞	(1)	25	45	70	mV
$V_{BOR0+, COLD}$	欠压复位电压电平 0（默认电平）	冷启动，上升(1)	1.48	1.54	1.61	V
V_{BOR0+}	欠压复位电压电平 0（默认电平）	上升(1) (2)	1.56	1.59	1.62	V
V_{BOR0-}	欠压复位电压电平 0（默认电平）	下降(1) (2)	1.55	1.58	1.61	V
$V_{BOR0, STBY}$	欠压复位电压电平 0（默认电平）	STANDBY 模式(1)	1.51	1.56	1.61	V
V_{BOR1+}	欠压复位电压电平 1	上升(1) (2)	2.13	2.17	2.21	V
V_{BOR1-}	欠压复位电压电平 1	下降(1) (2)	2.10	2.14	2.18	V
$V_{BOR1, STBY}$	欠压复位电压电平 1	STANDBY 模式(1)	2.06	2.13	2.20	V
V_{BOR2+}	欠压复位电压电平 2	上升(1) (2)	2.73	2.77	2.82	V
V_{BOR2-}	欠压复位电压电平 2	下降(1) (2)	2.7	2.74	2.79	V
$V_{BOR2, STBY}$	欠压复位电压电平 2	STANDBY 模式(1)	2.62	2.71	2.8	V
V_{BOR3+}	欠压复位电压电平 3	上升(1) (2)	2.88	2.96	3.04	V
V_{BOR3-}	欠压复位电压电平 3	下降(1) (2)	2.85	2.93	3.01	V
$V_{BOR3, STBY}$	欠压复位电压电平 3	STANDBY 模式(1)	2.82	2.92	3.02	V
$V_{HYS,BOR}$	欠压复位迟滞	级别 0 (1)		15	21	mV
$V_{HYS,BOR}$	欠压复位迟滞	级别 1-3 (1)		34	40	mV
$T_{PD, BOR}$	BOR 传播延迟	RUN/SLEEP/STOP 模式			10	us
$T_{PD, BOR}$	BOR 传播延迟	STANDBY 模式			100	us

(1) |dVDD/dt| ≤ 3V/s
(2) 器件在 RUN、SLEEP 或 STOP 模式下运行。

Copyright © 2024 Texas Instruments Incorporated

7.7 VBAT 特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
VBAT	电源电压范围		1.62		3.6	V
dVBAT/dt	VBAT（电源电压）压摆率	上升			0.1	V/us
dVBAT/dt	VBAT（电源电压）压摆率	下降、待机			0.1	V/ms
$V_{POR+(VBAT)}$	上电复位电压电平	上升(1)	0.95	1.3	1.55	V
$V_{POR-(VBAT)}$	上电复位电压电平	下降(1)	0.9	1.25	1.52	V
$V_{HYS,POR(VBAT)}$	POR 迟滞		25	45	70	mV
$V_{BOR0+,COLD(VBAT)}$	欠压复位电压电平	冷启动，上升(1)	1.48	1.54	1.62	V
$V_{BOR0+(VBAT)}$	欠压复位电压电平	上升(1)	1.56	1.58	1.62	V
$V_{BOR0-(VBAT)}$	欠压复位电压电平	下降(1)	1.51	1.56	1.61	V
$T_{PU(VBAT)}$	冷上电时间			1.2		ms
Icharge	充电峰值电流	VDD = 3.3V，VBAT = 0V		1.7		mA
Rswitch	VBAT 和 VDD 之间的内部开关电阻		0.9	1.4	2.7	kΩ
I(trip)	用于检测从 VBAT 到 VDD 的反向电流的内部比较器的最小电流	VDD 灌电流，1.6 < VBAT < 3.3	100			μA
$VBAT_{HYS,BOR}$	欠压复位迟滞	级别 0 (1)		15	21	mV

(1) |dVBAT/dt| ≤ 3V/s

7.8 闪存存储器特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
$VDD_{PGM/ERASE}$	编程及擦除电源电压		1.62		3.6	V
IDD_{ERASE}	擦除操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
IDD_{PGM}	编程操作期间从 VDD 获得的电源电流	电源电流差值			10	mA
耐久性						
$NWEC_{(LOWER)}$	擦除/编程周期耐久性（下部 32kB 闪存）(1)		100			k 个周期
$NWEC_{(UPPER)}$	擦除/编程周期耐久性（其余闪存）(1)		10			k 个周期
$NE_{(MAX)}$	发生故障前的总擦除操作 (2)		802			K 擦除操作
$NW_{(MAX)}$	在扇区擦除之前每个字线的写入操作 (3)				83	写入操作
保持						
t_{RET_85}	闪存存储器数据保留	-40°C <= Tj <= 85°C	60			年
t_{RET_105}	闪存存储器数据保留	-40°C <= Tj <= 105°C	11.4			年
编程和擦除时序						
$t_{PROG (WORD, 64)}$	闪存字的编程时间 (4) (6)			50	275	μs
$t_{PROG (SEC, 64)}$	1kB 扇区的编程时间(5) (6)			6.4		ms
$t_{ERASE (SEC)}$	扇区擦除时间	<10k 个擦除/编程周期		20	200	ms

Copyright © 2024 Texas Instruments Incorporated

7.8 闪存存储器特性（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{ERASE\ (BANK)}$	组擦除时间	<10k 个擦除/编程周期		22	220	ms

(1) 下部 32kB 闪存地址空间支持更高的擦除/编程耐久性，从而实现 EEPROM 仿真应用。在具有 <=32kB 闪存的器件上，整个闪存支持 $NWEC_{(LOWER)}$ 个擦除/编程周期。
(2) 发生故障前闪存支持的累计擦除操作总数。一次扇区擦除或组擦除操作被视为一次擦除操作。
(3) 必须擦除字线之前、每个字线允许的最大写入操作数。如果需要对同一个字线执行额外的写入操作，则一旦达到每个字线的最大写入操作数，就需要执行扇区擦除。
(4) 编程时间定义为从触发编程命令到在闪存控制器中设置命令完成中断标志所需的时间。
(5) 扇区编程时间定义为从第一个字编程命令被触发到最后一个字编程命令完成并且在闪存控制器中设置中断标志所需的时间。 该时间包括在扇区编程期间软件将每个闪存字（在第一个闪存字之后）加载到闪存控制器所需的时间。
(6) 闪存字大小为 64 个数据位（8 个字节）。在具有 ECC 的器件上，总闪存字大小为 72 位（64 个数据位加 8 个 ECC 位）。

7.9 时序特性

VDD=3.3V，T_a=25℃（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
唤醒时间						
$t_{WAKE, SLEEP}$	从 SLEEP0 到运行的唤醒时间 (1)			1.5		us
	从 SLEEP1 到运行的唤醒时间 (1)			2.1		
	从 SLEEP2 到运行的唤醒时间 (1)			2.5		
$t_{WAKE, STOP}$	从 STOP0 到运行的唤醒时间（SYSOSC 启用）(1)			12.5		us
	从 STOP1 到运行的唤醒时间（SYSOSC 启用）(1)			14.6		
	从 STOP2 到运行的唤醒时间（SYSOSC 禁用）(1)			13.5		
$t_{WAKE, STBY}$	从 STANDBY0 到运行的唤醒时间 (1)			15.7		us
	从 STANDBY1 到运行的唤醒时间 (1)			15.7		
$t_{WAKEUP, SHDN}$	从关断到运行的唤醒时间 (2)	快速启动启用		300		us
		快速启动禁用		322		us
异步快速时钟请求时序						
t_{DELAY}	从异步请求的边沿到第一个 32MHz MCLK 边沿的延迟时间	模式为 SLEEP2		0.9		us
		模式为 STOP1		2.4		
		模式为 STOP2		0.9		
		模式为 STANDBY1		3.2		
启动时序						
$t_{START, RESET}$	器件从复位/上电开始的冷启动时间 (3)	快速启动启用		304		us
		快速启动禁用		370		
NRST 时序						
$t_{RST, BOOTRST}$	NRST 引脚上用于生成 BOOTRST 的脉冲长度	ULPCLK≥4MHz		1.5		us
		ULPCLK=32kHz		80		
$t_{RST, POR}$	NRST 引脚上用于生成 POR 的脉冲长度			1		s

(1) 唤醒时间是指从外部唤醒信号（GPIO 唤醒事件）的边沿到执行用户程序第一条指令所需的时间，其中干扰滤波器禁用 (FILTEREN=0x0) 且快速唤醒启用 (FASTWAKEONLY=1)。
(2) 唤醒时间是指从外部唤醒信号（IOMUX 唤醒事件）的边沿到执行用户程序第一条指令的时间。
(3) 启动时间是指从 VDD 超过 VBOR0-（冷启动）到执行用户程序第一条指令所需的时间。

Copyright © 2024 Texas Instruments Incorporated

7.10 时钟规格

7.10.1 系统振荡器 (SYSOSC)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SYSOSC}	出厂修整的 SYSOSC 频率	SYSOSCCFG.FREQ=00 (BASE)		32		MHz
f_{SYSOSC}		SYSOSCCFG.FREQ=01		4		
f_{SYSOSC}	用户修整的 SYSOSC 频率	SYSOSCCFG.FREQ=10，SYSOSCTRIMUSER.FREQ=10		24		
f_{SYSOSC}		SYSOSCCFG.FREQ=10，SYSOSCTRIMUSER.FREQ=01		16		
f_{SYSOSC}	启用频率校正环路 (FCL)，并假设使用理想 ROSC 电阻器时的 SYSOSC 频率精度 (1) (2)	SETUSEFCL=1，T_a = 25℃	-0.41		0.58	%
		SETUSEFCL=1，-40℃ ≤ T_a ≤ 85℃	-0.8		0.93	
		SETUSEFCL=1，-40℃ ≤ T_a ≤ 105℃	-0.8		1.1	
		SETUSEFCL=1，-40℃ ≤ T_a ≤ 125℃	-0.8		1.3	
f_{SYSOSC}	启用频率校正环路 (FCL) 且 ROSC 电阻器置于 ROSC 引脚时的 SYSOSC 精度，适用于经过出厂修整的频率 (1)	SETUSEFCL=1，±0.1% 25ppm R_{OSC}，T_a = 25℃	-0.5		0.7	%
		SETUSEFCL=1，±0.1% 25ppm R_{OSC}，-40℃ ≤ T_a ≤85℃	-1.1		1.2	
		SETUSEFCL=1，±0.1% 25ppm R_{OSC}，-40℃ ≤ T_a ≤ 105℃	-1.1		1.4	
		SETUSEFCL=1，±0.1% 25ppm R_{OSC}，-40℃ ≤ T_a ≤ 125℃	-1.5		1.4	
f_{SYSOSC}	使用内部 ROSC 电阻器且启用频率校正环路 (FCL) 时的 SYSOSC 频率精度 (4)	SETUSEFCL=1，-40℃ ≤ Ta ≤ 125℃	-2		1.4	%
f_{SYSOSC}	FCL 禁用时的 SYSOSC 原始精度，32MHz	SETUSEFCL=0，SYSOSCCFG.FREQ=00，-40℃ ≤ T_a ≤ 125℃	-2.6		1.8	%
f_{SYSOSC}	FCL 禁用时的 SYSOSC 原始精度，4MHz	SETUSEFCL=0，SYSOSCCFG.FREQ=01，-40℃ ≤ T_a ≤ 125℃	-2.7		2.3	%
R_{OSC}	ROSC 引脚和 VSS 之间的外部电阻器 (1)	SETUSEFCL=1		100		kΩ
$t_{settle, SYSOSC}$	达到目标精度的稳定时间 (3)	SETUSEFCL = 1，±0.1% 25ppm R_{OSC} (1)			30	us
$f_{settle, SYSOSC}$	t_{settle} 期间的 f_{SYSOSC} 精度 (3)	SETUSEFCL=1 (1)，±0.1% 25ppm R_{OSC}	-11			%

(1) SYSOSC 频率校正环路 (FCL) 通过外部基准电阻器 (ROSC) 实现高 SYSOSC 精度，当使用 FCL 时，该电阻器必须连接在器件 ROSC 引脚和 VSS 之间。所示精度为采用 ±0.1% ±25ppm ROSC 时；也可以使用宽松容差电阻器（SYSOSC 精度会有所降低）。有关计算各种 ROSC 精度所对应的 SYSOSC 精度的详细信息，请参阅技术参考手册的“SYSOSC”一节。如果未启用 FCL，则无需填充 ROSC。

(2) 仅表示器件精度。必须将所用 ROSC 电阻器的容差和温度漂移与此规格结合使用，以确定最终精度。±0.1% ±25ppm ROSC 的性能作为基准点提供。

(3) SYSOSC 被唤醒（例如，退出低功耗模式时）并且 FCL 已启用时，SYSOSC 最初将下冲目标频率 fSYSOSC，额外的误差最高为 fsettle,SYSOSC，时间为 tsettle,SYSOSC，之后可达到目标精度。

(4) 使用 FCL 时，SYSOSC 频率校正环路 (FCL) 可通过内部基准电阻器实现高 SYSOSC 精度。有关计算 SYSOSC 精度的详细信息，请参阅技术参考手册的“SYSOSC”部分。

Copyright © 2024 Texas Instruments Incorporated

7.10.2 低频振荡器 (LFOSC)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{LFOSC}	LFOSC 频率			32768		Hz
	LFOSC 精度	-40℃ ≤ T_a ≤ 125℃	-5		5	%
		-40℃ ≤ T_a ≤ 85℃	-3		3	%
I_{LFOSC}	LFOSC 电流消耗			300		nA
$t_{start, LFOSC}$	LFOSC 启动时间			1.7		ms

7.10.3 低频晶体/时钟

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
低频晶体振荡器 (LFXT)						
f_{LFXT}	LFXT 频率			32768		Hz
DC_{LFXT}	LFXT 占空比		30		70	%
OA_{LFXT}	LFXT 晶体振荡容差			419		kΩ
$C_{L, eff}$	集成的有效负载电容(1)			1		pF
$t_{start, LFXT}$	LFXT 启动时间			483	640	ms
I_{LFXT}	LFXT 电流消耗	XT1DRIVE=0，LOWCAP=1		200		nA
低频数字时钟输入 (LFCLK_IN)						
f_{LFIN}	LFCLK_IN 频率 (2)	SETUSEEXLF=1	29491	32768	36045	Hz
DC_{LFIN}	LFCLK_IN 占空比 (2)	SETUSEEXLF=1	40		60	%
LFCLK 监测器						
$f_{FAULTLF}$	LFCLK 监视器故障频率(3)	MONITOR=1	2800	4200	8400	Hz

(1) 这包括寄生接合和封装电容（每个引脚约为 2pF），计算公式为 $C_{LFXIN} \times C_{LFXOUT}/(C_{LFXIN}+C_{LFXOUT})$，其中 C_{LFXIN} 和 C_{LFXOUT} 分别是 LFXIN 和 LFXOUT 上的总电容。
(2) 数字时钟输入 (LFCLK_IN) 接受逻辑电平方波时钟。
(3) LFCLK 监视器可用于监视 LFXT 或 LFCLK_IN。 它将始终在低于 MIN 故障频率时发生故障，并且永远不会在高于 MAX 故障频率时发生故障。

7.10.4 高频晶体/时钟

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
高频晶体振荡器 (HFXT)						
f_{HFXT}	HFXT 频率	HFXTRSEL=00	4		8	MHz
		HFXTRSEL=01	8.01		16	
		HFXTRSEL=10	16.01		32	
DC_{HFXT}	HFXT 占空比	HFXTRSEL=00	40		65	%
		HFXTRSEL=01	40		60	
		HFXTRSEL=10	40		60	
		HFXTRSEL=11	40		60	
OA_{HFXT}	HFXT 晶体振荡容差	HFXTRSEL=00（4MHz 至 8MHz 范围）		2		kΩ
$C_{L, eff}$	集成的有效负载电容(1)			1		pF
$t_{start, HFXT}$	HFXT 启动时间(2)	HFXTRSEL=11，32MHz 晶体		0.5		ms

Copyright © 2024 Texas Instruments Incorporated

7.10.4 高频晶体/时钟（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{HFXT}	HFXT 电流消耗	f_{HFXT}=4MHz，R_m=300Ω，C_L=12pF		75		uA
		f_{HFXT}=32MHz，R_m=30Ω，C_L=12pF，C_m=6.26fF，L_m=1.76mH		600		
高频数字时钟输入 (HFCLK_IN)						
f_{HFIN}	HFCLK_IN 频率 (3)	USEEXTHFCLK=1	4		32	MHz
DC_{HFIN}	HFCLK_IN 占空比 (3)	USEEXTHFCLK=1	40		60	%

(1) 这包括寄生接合和封装电容（每个引脚约为 2pF），计算公式为 $C_{HFXIN}×C_{HFXOUT}/(C_{HFXIN}+C_{HFXOUT})$，其中 C_{HFXIN} 和 C_{HFXOUT} 分别是 HFXIN 和 HFXOUT 上的总电容。
(2) HFXT 启动时间 ($t_{start, HFXT}$) 是指从启用 HFXT 到典型晶体稳定振荡的时间。 启动时间取决于晶体频率和晶体规格。 请参阅 MSPM0 G 系列 80MHz 微控制器技术参考手册中的“HFXT”一节。
(3) 数字时钟输入 (HFCLK_IN) 接受逻辑电平方波时钟。

7.11 *数字 IO*

7.11.1 电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内测得（除非另外注明）。VDD 电源域中 SDIO 的所有规格也适用于 VBAT 电源域中的 LFSSIO。

参数		测试条件		最小值	典型值	最大值	单位
V_{IH}	高电平输入电压	ODIO (1)	VDD ≥ 1.62V	0.7*VDD		5.5	V
			VDD ≥ 2.7V	2		5.5	V
		除 ODIO 和复位以外的所有 I/O	VDD ≥ 1.62V	0.7*VDD		VDD+0.3	V
V_{IL}	低电平输入电压	ODIO	VDD ≥ 1.62V	-0.3		0.3*VDD	V
			VDD ≥ 2.7V	-0.3		0.8	V
		除 ODIO 和复位以外的所有 I/O	VDD ≥ 1.62V	-0.3		0.3*VDD	V
V_{HYS}	迟滞	ODIO		0.05*VDD			V
		除 ODIO 以外的所有 I/O		0.1*VDD			V
I_{lkg}	高阻态漏电流	非 LCD 引脚 SDIO(2) (3)				50	nA
I_{lkg}	高阻态漏电流	除 PA12 以外的所有 LCD 引脚 SDIO(2) (3)				100	nA
I_{lkg}	高阻态漏电流	PA12 LCD 引脚 SDIO(2) (3)				300	nA
R_{PU}	上拉电阻	除 ODIO 以外的所有 I/O			40		kΩ
R_{PD}	下拉电阻				40		kΩ
C_I	输入电容				5		pF

Copyright © 2024 Texas Instruments Incorporated

7.11.1 电气特性（续）

在推荐的电源电压范围及自然通风条件下的工作温度范围内测得（除非另外注明）。VDD 电源域中 SDIO 的所有规格也适用于 VBAT 电源域中的 LFSSIO。

参数		测试条件		最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	SDIO	VDD≥2.7V，$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V，$\|I_{IO}\|_{,max}$=2mA T_j≤85°C	VDD-0.4			V
			VDD≥2.7V，$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V，$\|I_{IO}\|_{,max}$=2mA T_j≤85°C	VDD-0.45			V
		HDIO	VDD ≥ 2.7V，DRV = 1，|IIO|,max = 20mA，VDD ≥ 1.71V，DRV = 1，|IIO|,max = 10mA	VDD-0.4			V
			VDD ≥ 2.7V，DRV = 0，|IIO|,max = 6mA，VDD ≥ 1.71V，DRV = 0，|IIO|,max = 2mA	VDD-0.45			V
V_{OL}	低电平输出电压	SDIO	VDD≥2.7V，$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V，$\|I_{IO}\|_{,max}$=2mA T_j≤85°C			0.4	V
			VDD≥2.7V，$\|I_{IO}\|_{,max}$=6mA VDD≥1.71V，$\|I_{IO}\|_{,max}$=2mA T_j>85°C			0.45	
		HDIO	VDD ≥ 2.7V，DRV = 1，|IIO|,max = 20mAVDD ≥ 1.71V，DRV = 1，|IIO|,max = 10mA VDD ≥ 2.7V，DRV = 0，$\|I_{IO}\|_{,max}$ = 6mAVDD ≥ 1.71V，DRV = 0，$\|I_{IO}\|_{,max}$ = 2mA，T_j ≤ 85°C			0.4	
			VDD ≥ 2.7V，DRV = 1，|IIO|,max = 20mAVDD ≥ 1.71V，DRV = 1，|IIO|,max= 10mA VDD ≥ 2.7V，DRV = 0，$\|I_{IO}\|_{,max}$ = 6mAVDD ≥ 1.71V，DRV = 0，$\|I_{IO}\|_{,max}$ = 2mA T_j>85°C			0.45	
		ODIO	VDD≥2.7V，$I_{OL,max}$=8mA VDD≥1.71V，$I_{OL,max}$=4mA T_j≤85°C			0.4	
			VDD≥2.7V，$I_{OL,max}$=8mA VDD≥1.71V，$I_{OL,max}$=4mA T_j>85°C			0.45	

(1) I/O 类型：ODIO = 5V 容限开漏，SDIO = 标准驱动，HDIO = 高驱动
(2) 除非另有说明，否则漏电流是在将 VSS 或 VDD 施加到相应引脚的情况下测量的。
(3) 数字端口引脚的漏电流单独测量。为输入选择端口引脚，而且上拉/下拉电阻器被禁用。

7.11.2 开关特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内测得（除非另外注明）。VDD 电源域中 SDIO 的所有规格也适用于 VBAT 电源域中的 LFSSIO。

参数		测试条件		最小值	典型值	最大值	单位
f_{max}	端口输出频率	SDIO (1)	VDD ≥ 1.71V，C_L= 20pF			16	MHz
f_{max}	端口输出频率	SDIO (1)	VDD ≥ 2.7V，CL= 20pF			32	
f_{max}	端口输出频率	ODIO	VDD ≥ 1.71V，FM^+，CL= 20pF - 100pF			1	
t_r，t_f	输出上升/下降时间	除 ODIO 以外的所有输出端口	VDD ≥ 1.71V			0.3*f_{max}	s

Copyright © 2024 Texas Instruments Incorporated

7.11.2 开关特性（续）

在推荐的电源电压范围及自然通风条件下的工作温度范围内测得（除非另外注明）。VDD 电源域中 SDIO 的所有规格也适用于 VBAT 电源域中的 LFSSIO。

参数		测试条件		最小值	典型值	最大值	单位
t_f	输出下降时间	ODIO	VDD ≥ 1.71V，FM+，CL= 20pF-100pF	20*VDD/5.5		120	ns

(1) I/O 类型：ODIO = 5V 容限开漏，SDIO = 标准驱动，HSIO = 高速，HDIO = 高驱动

7.12 模拟多路复用器 VBOOST

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{VBST}	VBOOST 电流加法器	MCLK/ULPCLK 是 LFCLK		0.8		uA
I_{VBST}	VBOOST 电流加法器	MCLK/ULPCLK 不是 LFCLK，SYSOSC 频率是 4MHz		10.6		uA
$t_{START,VBST}$	VBOOST 启动时间			12	20	us

7.13 *ADC*

7.13.1 电气特性

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有精度参数均使用 12 位分辨率模式测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$Vin_{(ADC)}$	模拟输入电压范围(1)	适用于所有 ADC 模拟输入引脚	0		VDD	V
V_{R+}	ADC 正基准电压	来自 VDD 的 V_{R+}		VDD		V
		来自外部基准引脚的 V_{R+} (VREF+)	1.4		VDD	V
		来自内部基准的 V_{R+} (VREF)		VREF		V
V_{R-}	ADC 负基准电压			0		V
F_S	ADC 采样频率	RES = 0x0（12 位模式），外部基准			1.68	Msps
$I_{(ADC)}$ (2)	流入 VDD 端子的工作电源电流	F_S = 1.68MSPS，内部基准关闭，V_{R+} = VDD		460	600	µA
		F_S = 200ksps，内部基准打开，V_{R+} = VREF = 2.5V		320	435	
$C_{S/H}$	ADC 采样保持电容			3.3		pF
Rin	ADC 输入电阻			0.5		kΩ
ENOB	有效位数	Fin = 10kHz，外部基准(3)	11.0	11.1		位
		Fin = 10kHz，内部基准，V_{R+} = VREF = 2.5V	10	10.2		
SNR	信噪比	Fin = 10kHz，外部基准(3)	68	71		dB
		Fin = 10kHz，内部基准，V_{R+} = VREF = 2.5V	63	65		
$PSRR_{DC}$	电源抑制比（直流）	外部基准电压(3)，VDD = $VDD_{(min)}$ 至 $VDD_{(max)}$	63	68		dB
		VDD = $VDD_{(min)}$ 至 $VDD_{(max)}$ 内部基准，V_{R+} = VREF = 2.5V	50	60		
$PSRR_{AC}$	电源抑制比（交流）	外部基准电压(3)，1kHz 时 ΔVDD = 0.1V		61		dB
		1kHz 时 ΔVDD = 0.1V 内部基准，V_{R+} = VREF = 2.5V		49		
T_{wakeup}	ADC 唤醒时间	假设内部基准处于运行状态			5	us
$V_{SupplyMon}$	电源监测器分压器 (VDD/3) 精度	ADC 输入通道：电源监测器 (4)	-1.5		+1.5	%
$I_{SupplyMon}$	电源监测器分压器电流消耗	ADC 输入通道：电源监测器		10		uA
$V_{VBATmon}$	VBAT 监测器分压器 (VBAT/3) 精度	ADC 输入通道：VBAT 监测器 (4)	-1.5		+1.5	%

Copyright © 2024 Texas Instruments Incorporated

7.13.1 电气特性（续）

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有精度参数均使用 12 位分辨率模式测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$I_{VBATmon}$	VBAT 监测器分压器电流消耗	ADC 输入通道：VBAT 监测器		10		uA

(1) 模拟输入电压范围必须位于所选的 ADC 基准电压范围 V_{R+} 至 V_{R-} 内，才能获得有效的转换结果。
(2) 内部基准 (VREF) 电源电流不包括在电流消耗参数 $I_{(ADC)}$ 中。
(3) 所有外部基准规格都是在 V_{R+} = VREF+ = VDD = 3.3V、V_{R-} = VREF- = VSS = 0V 且 VREF+ 引脚上有外部 1 µ F 电容的条件下测得
(4) 模拟电源监测器。用于 VDD 监测的通道 31 和用于 VBAT 监测的通道 30 上的模拟输入断开连接，并在内部连接到分压器 VDD/3。使用外部基准来测量两个电源监测器

7.13.2 开关特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
f_{ADCCLK}	ADC 时钟频率			4		32	MHz
$t_{ADC\ trigger}$	软件触发最小宽度			3			ADCCLK 周期
t_{Sample}	采样时间	12 位模式，R_S = 50Ω Ω，C_{pext} = 10pF		156			ns
t_{Sample_VREF}	使用 VREF 时的采样时间		ADC 通道 = 28，12 位模式，VDD 作为基准	4			µs
$t_{Sample_SupplyMon(VDD)}$	使用电源监测器 (VDD/3) 时的采样时间(1)			5			µs
$t_{Sample_SupplyMon(VBAT)}$	使用电源监测器 (VBAT/3) 时的采样时间(1)			5			µs

(1) 模拟电源监测器。用于 VDD 监测的通道 31 和用于 VBAT 监测的通道 30 上的模拟输入断开连接，并在内部连接到分压器 VDD/3。

7.13.3 线性参数

在推荐的电源电压和自然通风条件下的工作温度范围内（除非另有说明），所有典型值均在温度为 25°C 时测得，并且所有线性参数均使用 12 位分辨率模式测得（除非另有说明）(1)

参数		测试条件		最小值	典型值	最大值	单位
Ej	积分线性误差 (INL)	外部基准(2)	外部基准(2)	-2.0		+2.0	LSB
Ek	微分线性误差 (DNL) 保证无丢码	外部基准(2)	外部基准(2)	-1.0		+1.0	LSB
E_O	失调电压误差	外部基准(2)		-3.5		3.5	mV
E_G	增益误差	外部基准(2)		-4		4	LSB

(1) 总体未调整误差 (TUE) 可以通过以下公式使用 E_I、E_O 和 E_G 来计算得出：TUE = $\sqrt{(E_I^2 + |E_O|^2 + E_G^2)}$
注意：您必须将所有误差转换为相同的单位，通常为 LSB，以上公式才能进行准确计算
(2) 所有外部基准规格都是在 V_{R+} = VREF+ = VDD、V_{R-} = VSS = 0V 且 VREF+ 引脚上有外部 1 µ F 电容器的条件下测得，并且硬件均值计算功能将仅在 PG2.0 之后才受支持。

7.13.4 典型连接图

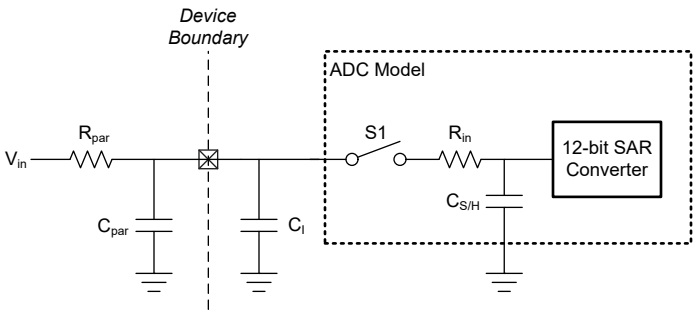


图 7-3. ADC 输入网络

1. 请参阅 ADC 电气特性以了解 R_{in} 和 $C_{S/H}$ 的值
2. 请参阅数字 IO 电气特性以了解 C_I 的值
3. C_{par} 和 R_{par} 表示外部 ADC 输入电路的寄生电容和电阻

使用以下公式来求解 ADC 转换所需的最小采样时间 (T) :

1. $Tau = (R_{par} + R_{in})* C_{S/H} + R_{par}*(C_{par} + C_I)$
2. $K= ln(2^n/趋稳误差) – ln((C_{par} + C_I)/C_{S/H})$
3. T (最小采样时间) = K*Tau

7.14 温度传感器

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
TS_{TRIM}	出厂调整温度 (1)	ADC 和 VREF 配置：RES=0 (12 位模式) ，VRSEL=2h (VREF=1.4V) ，ADC t_{sample}=12.5uS	27	30	33	℃
TS_c	温度系数	-40℃ ≤ T_j ≤ 130℃	-1.9	-1.8	-1.7	mV/℃
$t_{SET, TS}$	温度传感器稳定时间 (2)	ADC 和 VREF 配置：RES=0 (12 位模式) ，VRSEL=2h (VREF=1.4V) ，ADC 通道=29			12.5	us

(1) 通过用户校准可以实现更高的绝对精度。请参阅“详细说明”部分中的“温度传感器”。
(2) 这是测量温度传感器时所需的最短 ADC 采样时间。

Copyright © 2024 Texas Instruments Incorporated

7.15 VREF

7.15.1 电气特性 ADC

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
I_{VREF}	VREF 工作电源电流	BUFCONFIG = {0, 1}，无负载	BUFCONFIG = {0, 1}，无负载		80	100	µA
TC_{VREF}	VREF 的温度系数(1)	BUFCONFIG = {0, 1}	BUFCONFIG = {0, 1}			75	ppm/°C
TC_{drift}	长期 VREF 漂移	时间 = 1000 小时，BUFCONFIG = {0, 1}，T = 25℃	时间 = 1000 小时，BUFCONFIG = {0, 1}，T = 25℃			300	ppm
$PSRR_{DC}$	VREF 电源抑制比（直流）	VDD = 1.7V 至 VDDmax，BUFCONFIG = 1	VDD = 1.7V 至 VDDmax，BUFCONFIG = 1	60	70		dB
$PSRR_{DC}$	VREF 电源抑制比（直流）	VDD = 2.7V 至 VDDmax，BUFCONFIG = 0	VDD = 2.7V 至 VDDmax，BUFCONFIG = 0	50	60		dB
V_{noise}	VREF 输出端的 RMS 噪声（0.1Hz 至 100MHz）	BUFFCONFIG = 1	BUFFCONFIG = 1		500		µVrms
V_{noise}	VREF 输出端的 RMS 噪声（0.1Hz 至 100MHz）	BUFFCONFIG = 0	BUFFCONFIG = 0		750		µVrms
ADC F_S	支持的最大 ADC 采样频率	使用 VREF 作为 ADC 基准	使用 VREF 作为 ADC 基准			200	ksps
$T_{startup}$	VREF 启动时间	BUFCONFIG = {0, 1}，VDD = 2.8V	BUFCONFIG = {0, 1}，VDD = 2.8V			15	us

(1) VREF 输出的温度系数是 TC_{VRBUF} 与内部带隙基准的温度系数之和。

7.15.2 电气特性（比较器）

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
I_{VREF}	VREF 工作电源电流	BUFCONFIG = {0, 1}，无负载	BUFCONFIG = {0, 1}，无负载		80	100	µA
TC_{VREF}	VREF 的温度系数(1)	BUFCONFIG = {0, 1}	BUFCONFIG = {0, 1}			75	ppm/°C
TC_{drift}	长期 VREF 漂移	时间 = 1000 小时，BUFCONFIG = {0, 1}，T = 25℃	时间 = 1000 小时，BUFCONFIG = {0, 1}，T = 25℃			300	ppm
$PSRR_{DC}$	VREF 电源抑制比（直流）	VDD = 1.7V 至 VDDmax，BUFCONFIG = 1	VDD = 1.7V 至 VDDmax，BUFCONFIG = 1		69		dB
$PSRR_{DC}$	VREF 电源抑制比（直流）	VDD = 2.7V 至 VDDmax，BUFCONFIG = 0	VDD = 2.7V 至 VDDmax，BUFCONFIG = 0		60		dB
V_{noise}	VREF 输出端的 RMS 噪声（0.1Hz 至 100MHz）	BUFFCONFIG = 1	BUFFCONFIG = 1		500		µVrms
V_{noise}	VREF 输出端的 RMS 噪声（0.1Hz 至 100MHz）	BUFFCONFIG = 0	BUFFCONFIG = 0		750		µVrms

Copyright © 2024 Texas Instruments Incorporated

7.15.2 电气特性（比较器）（续）

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件		最小值	典型值	最大值	单位
$T_{startup}$	VREF 启动时间	BUFCONFIG = {0, 1}，VDD = 2.8V	BUFCONFIG = {0, 1}，VDD = 2.8V			15	us

(1) VREF 输出的温度系数是 TC_{VRBUF} 与内部带隙基准的温度系数之和。

7.15.3 电压特性 (ADC)

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
VDD_{min}	VREF 运行所需的最小电源电压	BUFCONFIG = 0	2.7			V
VDD_{min}	VREF 运行所需的最小电源电压	BUFCONFIG = 1	1.62			V
VREF	电压基准输出电压	BUFCONFIG = 0	2.46	2.5	2.54	V
VREF	电压基准输出电压	BUFCONFIG = 1	1.38	1.4	1.42	V

7.15.4 电压特性（比较器）

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
VDD_{min}	VREF 运行所需的最小电源电压	BUFCONFIG = 0	2.7			V
VDD_{min}	VREF 运行所需的最小电源电压	BUFCONFIG = 1	1.62			V
VREF	电压基准输出电压	BUFCONFIG = 0	2.46	2.5	2.54	V
VREF	电压基准输出电压	BUFCONFIG = 1	1.38	1.4	1.42	V

7.16 *比较器 (COMP)*

7.16.1 比较器电气特性

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
比较器电气特性						
Vcm	共模输入范围		0		VDD	V
V_{offset}	输入失调电压				±20	mV
V_{hys}	直流输入迟滞	HYST = 00h		0.4		mV
		HYST = 01h		10		
		HYST = 02h		20		
		HYST = 03h		30		
t_{PD_ls}	传播延迟，响应时间	输出滤波器关闭，过驱 = 100mV，高速模式		32	50	ns
		输出滤波器关闭，过驱 = 100mV，低功耗模式		1.2	4	µs
t_{en}	比较器使能时间	达到传播延迟规格所需的启动时间，高速模式			5	µs
		达到传播延迟规格所需的启动时间，低功耗模式			10	µs
I_{comp}	比较器电流消耗。	Vcm = VDD/2，100mV 过驱，DAC 输出作为电压基准，VDD 作为 DAC 的基准，高速模式		130	200	µA
		Vcm = VDD/2，100mV 过驱，DAC 输出作为电压基准，VDD 作为 DAC 的基准，低功耗模式		0.85	2.7	µA
		Vcm = VDD/2，100mV 过驱，仅比较器。高速模式		120	180	µA
		Vcm = VDD/2，100mV 过驱，仅比较器，低功耗模式		0.7	2.1	µA
I_{comp}	低功耗模式下的比较器 +VREF 电流消耗	Vcm = VDD/2，100mV 过驱，DAC 输出作为电压基准，内部 VREF 作为 DAC 的基准，低功耗模式		1.5		uA

Copyright © 2024 Texas Instruments Incorporated

7.16.1 比较器电气特性（续）

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另外注明）

参数		测试条件	最小值	典型值	最大值	单位
8 位 DAC 电气特性						
V_{dac}	DAC 输出范围		0		VDD	V
$V_{dac-code}$	给定代码的 8 位 DAC 输出电压	VIN = 8 位 DAC 的基准电压，代码 n = 0 至 255		VIN × (n+1) / 256		V
INL	8 位 DAC 的积分非线性		-1		1	LSB
DNL	8 位 DAC 的微分非线性		-1		1	LSB
增益误差	8 位 DAC 的增益误差	基准电压 = VDD	-2		2	FSR 百分比
失调电压误差	8 位 DAC 的失调电压误差		-5		5	mV
t_{dac_settle}	静态模式下的 8 位 DAC 稳定时间	DACCODE0 = 0 → 255，DAC 输出精确到 1LSB		1.5		µs

7.17 LCD

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
LCD 电气特性						
$V_{CC, LCD, CP en, 3.6}$	电源电压范围，已启用电荷泵，V_{LCD} ≤ 3.6V	LCDCPEN = 1，0000 < VLCDx ≤ 1111，LCDREFEN = 1（已启用电荷泵，VLCD ≤ 3.6V）	1.62		3.6	V
VLCD 增量	1/4 偏置模式	LCDCPEN = 1，0000 < VLCDx ≤ 1111，LCDREFEN = 1（已启用电荷泵，VLCD ≤ 3.6V）		60		mV
VLCD 增量	1/3 偏置模式	LCDCPEN = 1，0000 < VLCDx ≤ 1111，LCDREFEN = 1（已启用电荷泵，VLCD ≤ 3.6V）		75		mV
$V_{CC, LCD, ext. bias}$	电源电压范围，外部偏置，已使能电荷泵	LCDCPEN = 1，LCDREFEN = 0	1.62		3.6	V
$V_{CC, LCD, VLCDEXT}$	电源电压范围，外部 LCD 电压，外部偏置，已禁用电荷泵	LCDCPEN = 0，LCDSELVDD = 0	1.62		3.6	V
V_{R33}	R33 上的外部 LCD 电压，外部偏置，已禁用电荷泵	LCDCPEN = 0，LCDSELVDD = 0	1.62		3.6	V
V_{R33}	R33 上的外部 LCD 电压，内部偏置，已禁用电荷泵	LCDCPEN = 1，LCDSELCDD = 0，LCDREFEN = 1	2.4		3.8	V
C_{LCDCAP}		建议采用 +/-20% 的容差，陶瓷电容器 X5R（位于 LCDCAP0 和 LCDCAP1 之间）		0.47		µF
C_{R33}		建议采用 +/-20% 的容差，陶瓷电容器 X5R		0.47		µF
C_{R23}		建议采用 +/-20% 的容差，陶瓷电容器 X5R		0.47		µF
C_{R24}		建议采用 +/-20% 的容差，陶瓷电容器 X5R		0.47		µF
C_{R13}		建议采用 +/-20% 的容差，陶瓷电容器 X5R		0.47		µF
f_{Frame}	LCD 帧频范围	f_{LCD} = 2 × mux × f_{FRAME}，其中 mux = 1（静态）2、3、4、8	16	32	64	Hz
$f_{LFCLK, in}$	LFCLK 输入频率范围	精度为 +/-10%		32.768		kHz
C_{Panel}	面板电容	32Hz 帧频			20	nF
V_{R33}	R33 上的模拟输入电压	LCDCPEN = 0，LCDSELVDD = 0，LCDREFEN = 0	1.6		3.6	V
$V_{R23, 1/3bias}$	R23 上的模拟输入电压（1/3 偏置）	LCDCPEN = 0，LCDSELVDD = 0，LCDREFEN = 0	1.1		2.4	V

Copyright © 2024 Texas Instruments Incorporated

7.17 LCD（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$V_{R23, 1/4bias}$	R23 上的模拟输入电压（1/4 偏置）	LCDCPEN = 0，LCDSELVDD = 0，LCDREFEN = 0	1.2		2.7	V
$V_{R24, 1/4bias}$	R24 上的模拟输入电压（1/4 偏置）	LCDCPEN = 0，LCDSELVDD = 0，LCDREFEN = 0	0.8		1.8	V
$V_{R13, 1/3bias}$	R13 上的模拟输入电压（1/3 偏置）	LCDCPEN = 0，LCDSELVDD = 0，LCDREFEN = 0	0		1.2	V
$V_{R14, 1/4bias}$	R14 上的模拟输入电压（1/4 偏置）	LCDCPEN = 0，LCDSELVDD = 0，LCDREFEN = 0	0		0.9	V
$V_{LCDREF/R13}$	在 1/4 偏置模式下施加在 LCDREF/R13 上的外部 LCD 基准电压	LCDCPEN = 1，LCDSELVDD = 0，LCDREFEN = 0	0.6		0.9	V
$V_{LCDREF/R13}$	在 1/3 偏置模式下施加在 LCDREF/R13 上的外部 LCD 基准电压	LCDCPEN = 1，LCDSELVDD = 0，LCDREFEN = 0	0.8		1.2	V
Tamb	工作温度范围		-40	25	125	摄氏度
IDD LCD	待机电源 - 外部偏置（模式 0），Vboost = 关闭。外部电阻梯。5% 的匹配容差和小于 1% 的独立容差	Vdd ≥ 2.4V，LCDCPEN =0，LCDSELVDD = 0，LCDSEL_VDD_R33 = 0，LCDINTBIASEN = 0，LVDVERFEN = 0，Vboost = 关闭，外部电源开启		100		nA
IDD LCD	待机电源 - 外部偏置（模式 0），Vboost = 开启，外部电阻梯。规格中未考虑流经电阻梯的电流。 5% 的匹配容差和小于 1% 的独立容差	Vdd < 2.4V，LCDCPEN = 0，LCDSELVDD = 0，LCDSEL_VDD_R33 = 0，LCDINTBIASEN = 0，LVDVERFEN = 0，Vboost = 开启，外部电源开启		150		nA
IDD LCD	待机电源 - 内部偏置（模式 1）。启用到 R33 引脚的 VDD 连接并添加外部电阻梯。规格中未考虑流经电阻梯的电流	LCDCPEN = 0，LCDSELVDD = 1，LCDSEL_VDD_R33 = 0，LCDINTBIASEN = 0，LCDVREFEN = 0（禁用内部基准），Vboost = 关闭，外部电源关闭		54		uA
IDD LCD	待机电源 - 外部偏置（模式 2）。检查是否 LCD_HP_LP = 0/1 和 LCDBIASSEL = 0/1	LCDCPEN = 0，LCDSELVDD = 0，LCDSEL_VDD_R33 = 0，LCDINTBIASEN = 1，LCDVREFEN = 0（禁用内部基准），Vboost = 关闭，外部电源开启		100		nA
IDD LCD	待机电源 - 内部偏置（模式 3）。检查是否 LCD_HP_LP = 0/1 和 LCDBIASSEL = 0/1。AVDD 连接到用于生成电压的内部电阻梯	LCDCPEN = 0，LCDSELVDD = 0，LCDSEL_VDD_R33 = 1，LCDINTBIASEN = 1，LCDVREFEN = 0（禁用内部基准），Vboost = 关闭，外部电源关闭		57		uA
IDD LCD	待机电源 - 外部偏置（模式 4）。检查是否 LCDBIASSEL = 0/1。Vext 连接到 R33。CP 用于生成电压分数	LCDCPEN = 1，LCDSELVDD = 0，LCDSEL_VDD_R33 = 0，LCDINTBIASEN = 0，LCDVREFEN = 0（禁用内部基准），Vboost = 关闭，外部电源开启		200		nA
IDD LCD	待机电源 - 内部偏置（模式 5）。检查是否 LCDBIASEL=0/1。AVDD 连接至 R33。CP 用于生成电压分数。已连接 LOADCAP0/1	LCDCPEN = 1，LCDCPFSELx = 0x2，LCDSELVDD = 1，LCDSEL_VDD_R33 = 1，LCDINTBIASEN = 0，LCDVREFEN = 0（禁用内部基准），Vboost = 关闭，外部电源关闭		300		nA
IDD LCD	待机电源 - 外部偏置（模式 6）。CP 用于生成 1/3 和 1/4 电压分数。Vext 连接到 R13。已连接 LOADCAP0/1	LCDCPEN = 1，LCDSELVDD = 0，LCDSEL_VDD_R33 = 1，LCDINTBIASEN = 0，LCDVREFEN = 0（禁用内部基准），Vboost = 关闭，外部电源开启		200		nA
IDD LCD	待机电源 - 内部偏置（模式 7）。CP 用于生成 1/3 和 1/4 电压分数。 已连接 LOADCAP0/1。Vboost = 关闭	LCDCPEN = 1，LCDCPFSELx = 0x2，VLCDx = 3V，LCDSELVDD = 0，LCDSEL_VDD_R33 = 1，LCDINTBIASEN = 0，LCDVREFEN = 1（禁用内部基准），LCDREFMODE = 0/1		1.2		µA

Copyright © 2024 Texas Instruments Incorporated

7.17 LCD（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
IDD LCD	待机电源 - 内部偏置（模式 7）。CP 用于生成 1/3 和 1/4 电压分数。 已连接 LOADCAP0/1。Vboost = 开启	LCDCPEN = 1，LCDCPFSELx = 0x2，VLCDx = 3V，LCDSELVDD = 0，LCDSEL_VDD_R33 = 1，LCDINTBIASEN = 0，LCDVREFEN = 1（禁用内部基准），LCDREFMODE = 0/1		1.5		μA

7.18 *I2C*

7.18.1 I2C 特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	标准模式		快速模式		快速+ 模式		单位
			最小值	最大值	最小值	最大值	最小值	最大值	
f_{I2C}	I2C 输入时钟频率	电源域 0 中的 I2C	2	32	8	32	20	32	MHz
f_{SCL}	SCL 时钟频率		0.025	0.1		0.4		1	MHz
$t_{HD,STA}$	保持时间（重复）启动		4		0.6		0.26		us
t_{LOW}	SCL 时钟的低电平周期		4.7		1.3		0.5		us
t_{HIGH}	SCL 时钟的高电平周期		4		0.6		0.26		us
$t_{SU,STA}$	一个针对重复启动的建立时间		4.7		0.6		0.26		us
$t_{HD,DAT}$	数据保持时间		0		0		0		ns
$t_{SU,DAT}$	数据建立时间		250		100		50		ns
$t_{SU,STO}$	停止的建立时间		4		0.6		0.26		us
t_{BUF}	停止与启动状态之间的总线空闲时间		4.7		1.3		0.5		us
$t_{VD;DAT}$	数据有效时间			3.45		0.9		0.45	us
$t_{VD;ACK}$	数据有效确认时间			3.45		0.9		0.45	us

7.18.2 I2C 滤波器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 0		6		ns
		AGFSELx = 1		14	35	ns
		AGFSELx = 2		22	60	ns
		AGFSELx = 3		35	90	ns

Copyright © 2024 Texas Instruments Incorporated

7.18.3 I²C 时序图

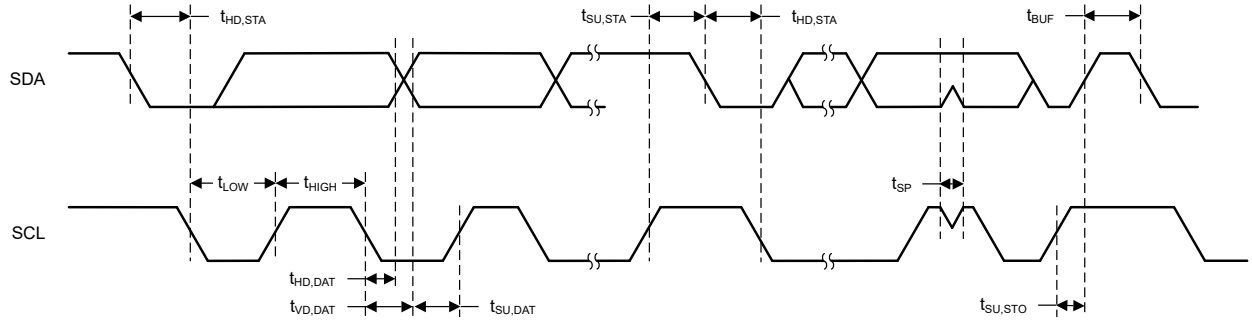


图 7-4. I2C 时序图

7.19 *SPI*

7.19.1 SPI

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
SPI						
f_{SPI}	SPI 时钟频率	时钟最大速度 = 32MHz 1.62V < VDD < 3.6V 控制器模式			16	MHz
f_{SPI}	SPI 时钟频率	时钟最大速度 = 32MHz 1.62V < VDD < 3.6V 外设模式			16	MHz
DC_{SCK}	SCK 占空比		40	50	60	%
控制器						
$t_{SCLK_H/L}$	SCLK 高电平或低电平时间		(tSPI/2) - 1	tSPI/2	(tSPI/2) + 1	ns
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟	SPH=0	1 个 SPI 时钟			ns
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟	SPH=1	1/2 个 SPI 时钟			ns
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效		1 个 SPI 时钟			ns
$t_{CS.ACC}$	CS 访问时间，CS 有效到 PICO 数据输出				1/2 个 SPI 时钟	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 PICO 高阻抗				1 个 SPI 时钟	ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	2.7 < VDD < 3.6V，延迟采样已启用	1			ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	1.62 < VDD < 2.7V，延迟采样已启用	1			ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	2.7 < VDD < 3.6V，无延迟采样	29			ns
$t_{SU.CI}$	POCI 输入数据设置时间(1)	1.62 < VDD < 2.7V，无延迟采样	37			ns
$t_{HD.CI}$	POCI 输入数据保持时间	延迟采样已启用	24			ns
$t_{HD.CI}$	POCI 输入数据保持时间	未启用延迟采样	0			ns
$t_{VALID.CO}$	PICO 输出数据有效时间(2)				10	ns
$t_{HD.CO}$	PICO 输出数据保持时间(3)		6			ns
外设						
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟		11			ns

Copyright © 2024 Texas Instruments Incorporated

7.19.1 SPI（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效		1			ns
$t_{CS.ACC}$	CS 访问时间，CS 有效到 POCI 数据输出				26	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 POCI 高阻抗				26	ns
$t_{SU.PI}$	PICO 输入数据设置时间		7			ns
$t_{HD.PI}$	PICO 输入数据保持时间		0			ns
$t_{VALID.PO}$	POCI 输出数据有效时间(2)	2.7V < VDD < 3.6V			25	ns
$t_{VALID.PO}$	POCI 输出数据有效时间(2)	1.62V < VDD < 2.7V			31	ns
$t_{HD.PO}$	POCI 输出数据保持时间(3)		5			ns

(1) 启用延迟采样功能后，POCI 输入数据设置时间可得到完全补偿。
(2) 指定输出更改 SCLK 时钟边沿后将下一个有效数据驱动到输出所需的时间。
(3) 指定输出更改 SCLK 脉冲边沿后输出上数据保持有效的时长。

7.19.2 SPI 时序图

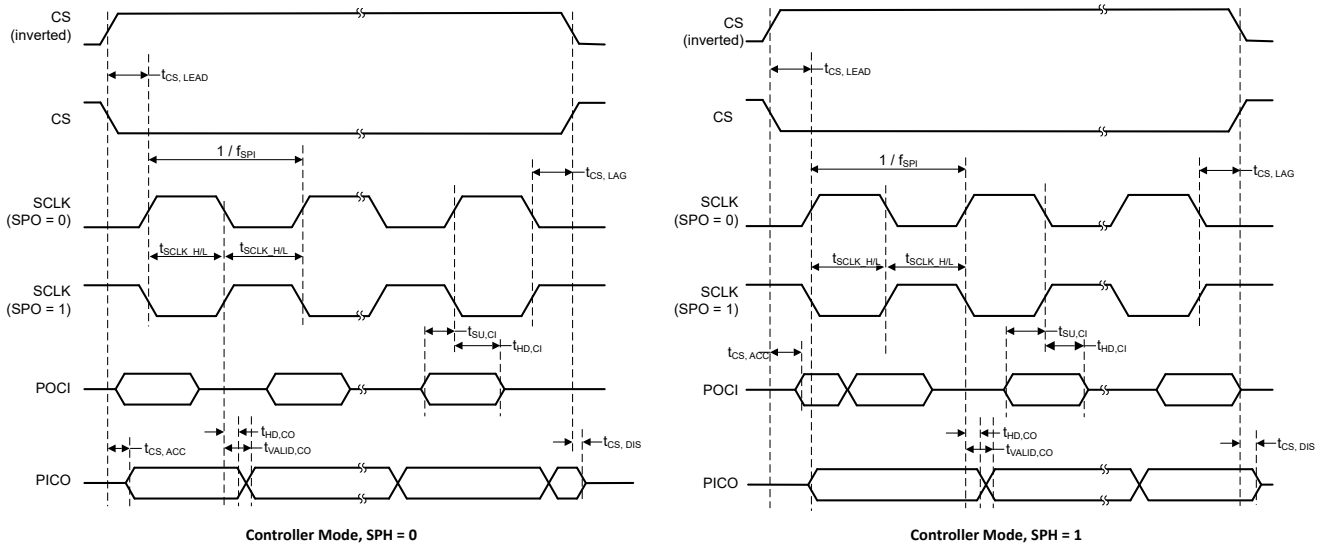


图 7-5. SPI 时序图 - 控制器模式

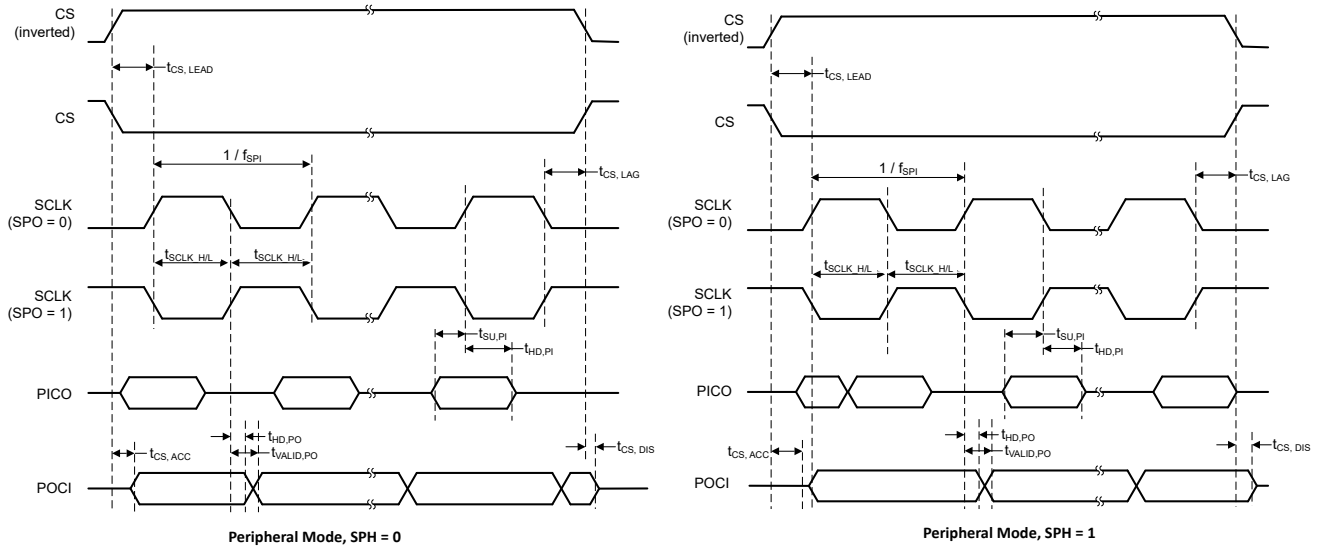


图 7-6. SPI 时序图 - 外设模式

7.20 UART

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{UART}	UART 输入时钟频率				32	MHz
f_{BITCLK}	BITCLK 时钟频率（等于波特率，单位为 MBaud）				4	MHz
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 0		6		ns
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 1		14	35	ns
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 2		22	60	ns
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲持续时间	AGFSELx = 3		35	90	ns

7.21 TIMx

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{res}	计时器分辨率时间	$f_{TIMxCLK}$ = 32MHz	31.25			ns
			1			$t_{TIMxCLK}$
t_{res}	计时器分辨率时间	带有 16 位计数器的 TIMx			16	位
t_{res}	计时器分辨率时间	带有 32 位计数器的 TIMx			32	位
$t_{COUNTER}$	32 位计数器时钟周期	$f_{TIMxCLK}$ = 32MHz	0.03125		134.21	s
			1		4294967296	$t_{TIMxCLK}$
$t_{COUNTER}$	16 位计数器时钟周期	$f_{TIMxCLK}$ = 32MHz	0.03125		2048	us
			1		65536	$t_{TIMxCLK}$

7.22 *TRNG*

Copyright © 2024 Texas Instruments Incorporated

7.22.1 TRNG 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$TRNG_{IACT}$	TRNG 有效电流	TRNG 时钟 = 20MHz		115		μA

7.22.2 TRNG 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$TRNGCLK_F$	TRNG 输入时钟频率		9.5	10	25	MHz
$TRNG_{STARTUP}$	TRNG 启动时间			520		μs
$TRNG_{LAT32}$	生成 32 个随机位的延迟	抽取率 = 4，TRNG 时钟 = 20MHz		6.4		μs
$TRNG_{LAT256}$	生成 256 个随机位的延迟	抽取率 = 4，TRNG 时钟 = 20MHz		51.2		μs

7.23 仿真和调试

7.23.1 SWD 时序

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SWD}	SWD 频率				10	MHz

Copyright © 2024 Texas Instruments Incorporated

8 详细说明

以下各节介绍了构成此数据表中器件的所有元件。这些器件中集成的外设由软件通过存储器映射寄存器 (MMR) 进行配置。有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的相应章节。

8.1 功能方框图

图 8-1 给出了功能方框图。

Copyright © 2024 Texas Instruments Incorporated

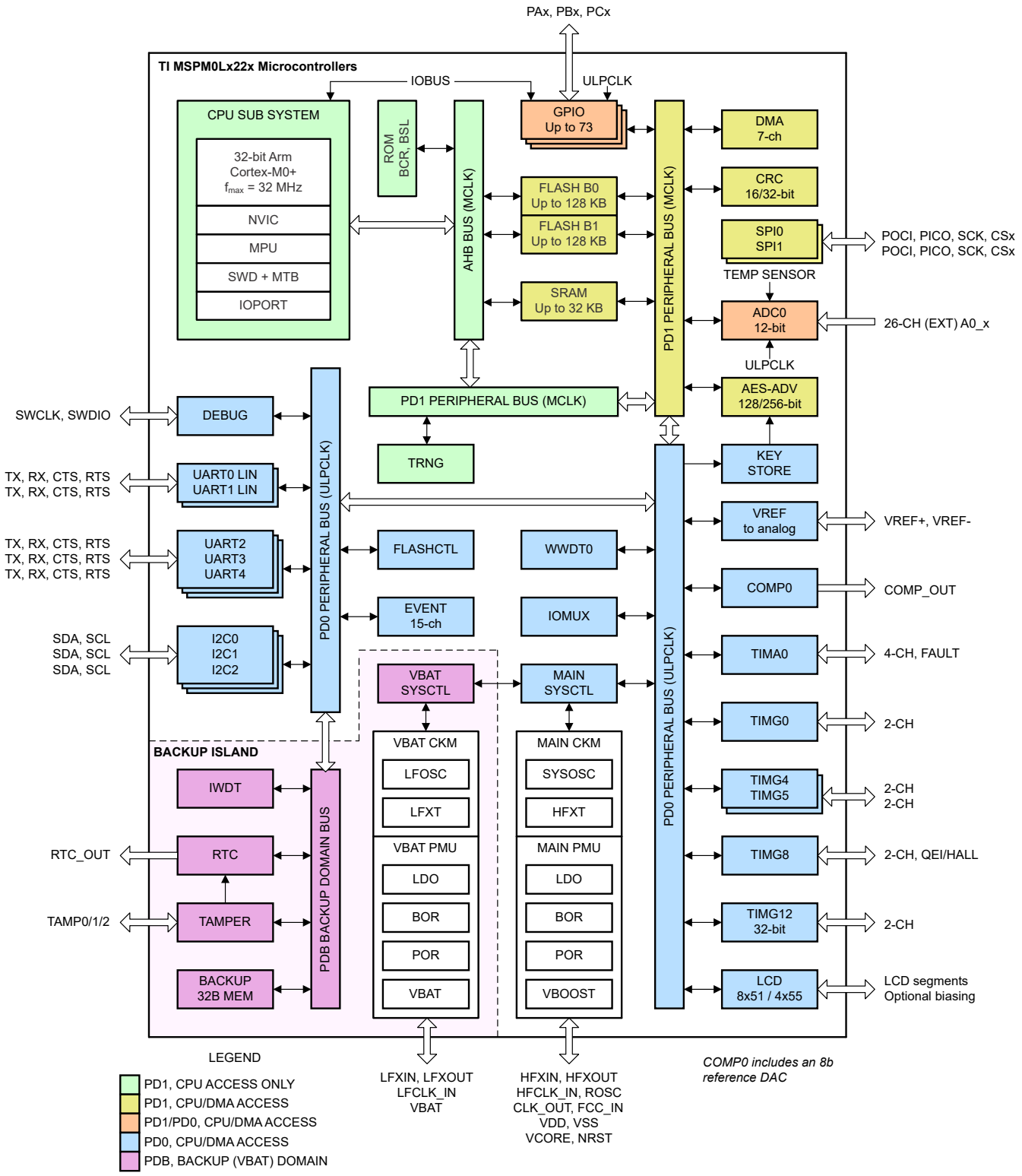


图 8-1. MSPM0Lx22x 功能方框图

8.2 CPU

CPU 子系统 (MCPUSS) 实现了 Arm Cortex-M0+ CPU、指令预取/高速缓存、系统计时器、存储器保护单元以及中断管理功能。Arm Cortex-M0+ 是一款低成本 32 位 CPU，可为嵌入式应用提供高性能和低功耗。该 CPU 子系统的主要特性包括：

- Arm Cortex-M0+ CPU，支持高达 32kHz 的时钟频率
  - 带有单周期 32×32 乘法指令的 ARMv6-M Thumb 指令集（小端字节序）
  - 通过 Arm 单周期 IO 端口对 GPIO 寄存器进行单周期访问
- 用于改进顺序代码执行的预取逻辑和具有四个 64 位高速缓存行的指令缓存
- 具有 24 位递减计数器和自动重新加载功能的系统计时器 (SysTick)
- 具有 8 个可编程区域的存储器保护单元 (MPU)
- 具有 4 个可编程优先级和尾链的嵌套矢量中断控制器 (NVIC)
- 用于扩展总中断源的中断组，具有用于实现低中断延迟的跳转索引

8.3 工作模式

MSPM0 MCU 提供五种主要工作模式（电源模式），可根据应用要求优化器件功耗。这些模式按照功耗从高到低排列如下：RUN、SLEEP、STOP、STANDBY 和 SHUTDOWN。CPU 会在运行模式中执行代码。外设中断事件可将器件从睡眠、停止或待机模式唤醒至运行模式。关断模式会完全禁用内部内核稳压器，以更大限度地降低功耗，并且只能通过 NRST、SWD 或某些 IO 上的逻辑电平匹配来实现唤醒。运行、睡眠、停止和待机模式还包括多个可配置的策略选项（例如，RUN.x），用于平衡性能与功耗。

为了进一步平衡性能和功耗，MSPM0 器件实现了两个电源域：**PD1**（用于 CPU、存储器和高性能外设）和 **PD0**（用于低速、低功耗外设）。

- 在运行和睡眠模式下，**PD1** 始终通电，但在所有其他模式下会禁用。
- **PD0** 在运行、睡眠、停止和待机模式下始终通电。
- PD1 和 PD0 在关断模式下都会禁用。
- PDB（用于 VBAT 岛）在任何模式下都可以正常工作。

8.3.1 不同工作模式下的功能 (MSPM0Lx22x)

表 8-1 提供了每种工作模式下支持的功能。

功能键：

- **EN**：该功能会在指定的模式下启用。
- **DIS**：该功能会在指定的模式下被禁用（时钟或电源门控），但该功能的配置会保留。
- **OPT**：该功能在指定的模式下是可选的，如果配置为启用，则保持启用状态。
- **NS**：该功能在指定的模式下不会自动禁用，但不受支持。
- **OFF**：该功能在指定的模式下会完全断电，不会保留任何配置信息。从关闭状态唤醒时，所有模块寄存器必须由应用软件重新配置为所需的设置。

表 8-1. 不同工作模式下支持的功能

工作模式		RUN			SLEEP			STOP			STANDBY		SHUTDOWN
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP1	STOP2	STANDBY0	STANDBY1	
振荡器	SYSOSC	EN	EN	DIS	EN	EN	DIS	OPT(1)	EN	DIS	DIS	DIS	OFF
	LFOSC 或 LFXT	EN（LFOSC 或 LFXT）											EN
	HFXT	OPT	DIS	DIS	OPT	DIS	DIS	DIS	DIS	DIS	DIS	DIS	OFF

Copyright © 2024 Texas Instruments Incorporated

表 8-1. 不同工作模式下支持的功能（续）

工作模式		RUN			SLEEP			STOP			STANDBY		SHUTDOWN
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP1	STOP2	STANDBY0	STANDBY1	
时钟	CPUCLK	32MHz	32kHz	32kHz	DIS								OFF
	MCLK 至 PD1	32MHz	32kHz	32kHz	32MHz	32kHz	32kHz	DIS					OFF
	ULPCLK 至 PD0	32MHz	32kHz	32kHz	32MHz	32kHz	32kHz	4MHz(1)	4MHz	32kHz		DIS	OFF
	ULPCLK 至 TIMG0、TIMG4、TIMG5、TIMG8、TIMG12、TIMA0	32MHz	32kHz	32kHz	32MHz	32kHz	32kHz	4MHz(1)	4MHz	32kHz			OFF
	MFCLK	OPT	DIS		OPT	DIS		OPT		DIS			OFF
	MFPCLK	OPT	DIS		OPT	DIS		OPT		DIS			OFF
	LFCLK	32kHz										DIS	OFF
	LFCLK 至 TIMG0、TIMG4、TIMG5、TIMG8、TIMG12、TIMA0	32kHz											OFF
	LFCLK 监测器	OPT											OFF
	MCLK 监测器	OPT										DIS	OFF
PMU	POR 监测器	EN											
	BOR 监测器	EN											OFF
	内核稳压器	全驱动						减速驱动			低驱动		OFF
VBAT	POR 监测器	EN											
	BOR 监测器	EN											
	内核稳压器	EN											
核心功能	CPU	EN			DIS								OFF
	DMA	OPT						DIS（支持的触发器）					OFF
	闪存	EN						DIS					OFF
	SRAM	EN						DIS					OFF
PD1 外设	CRC	OPT											OFF
	SPI0、SPI1	OPT											OFF
	AESADV	OPT											OFF

Copyright © 2024 Texas Instruments Incorporated

表 8-1. 不同工作模式下支持的功能（续）

工作模式		RUN			SLEEP			STOP			STANDBY		SHUTDOWN
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP1	STOP2	STANDBY0	STANDBY1	
PD0 外设	密钥库	OPT											OFF
	UART0、UART1、UART2、UART3、UART4	OPT										OPT[2]	OFF
	I2C0、I2C1	OPT										OPT[2]	OFF
	TIMG0、TIMG4、TIMG5、TIMG8、TIMG12	OPT											OFF
	TIMA0	OPT											OFF
	COMP0	OPT											OFF
	LCD	OPT											OFF
	GPIOA、GPIOB、GPIOC[3]	OPT										OPT[2]	OFF
	WWDT0	OPT										DIS	OFF
LFSS 外设	IWDT	OPT											OPT
	RTC_A	OPT											OPT
	防篡改 I/O，SPM	OPT											OPT
模拟	TRNG	OPT											OFF
	ADC0 [3]	OPT								NS（支持的触发器）			OFF
	COMP0	OPT	OPT (ULP)		OPT	OPT (ULP)		OPT		OPT (ULP)			OFF
	温度传感器	OPT									OFF		OFF
IOMUX 和 IO 唤醒		EN											具有唤醒功能的 DIS
唤醒源		不适用			任何 IRQ			PD0 IRQ					IOMUX、NRST、SWD

(1) 如果从 RUN1 进入 STOP0（SYSOSC 启用，但 MCLK 来自 LFCLK），则 SYSOSC 与在 RUN1 中一样保持启用状态，ULPCLK 与在 RUN1 中一样保持在 32kHz。如果从 RUN2 进入 STOP0（SYSOSC 禁用并且 MCLK 来自 LFCLK），则 SYSOSC 与在 RUN2 中一样保持禁用状态，ULPCLK 与在 RUN2 中一样保持在 32kHz。

(2) 在 STANDBY 模式下使用 STANDBY1 策略时，所有 TIMx 实例和 RTC 均有时钟。其他 PD0 外设可在发生外部活动时生成异步快速时钟请求，但不会主动配备时钟。

(3) 对于 ADCx 和 GPIO 端口 A、B 和 C，数字逻辑位于 PD0 中，寄存器接口位于 PD1 中。这些外设支持在 PD1 处于活动状态时进行快速单周期寄存器访问，并且还在低至 PD0 仍处于活动状态的待机模式下进行基本操作。

8.4 安全性

该通过 PSA-L1 认证的器件提供多项安全功能，其中包括：

- 调试安全
- 器件识别
- 加密加速
- 真随机数生成
- 闪存写入/擦除保护
- 闪存读取执行保护
- 闪存 IP 保护

Copyright © 2024 Texas Instruments Incorporated

- SRAM 写入执行互斥
- 安全启动
- 安全固件更新
- 安全密钥存储
- 客户安全代码

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“安全性”一章。

8.5 电源管理单元 (PMU)

电源管理单元 (PMU) 为器件生成内部稳压内核电源，并对外部电源 (VDD) 进行监控。PMU 还包含 PMU 本身以及模拟外设所使用的带隙电压基准。PMU 的主要特性包括：

- 上电复位 (POR) 电源监测器
- 欠压复位 (BOR) 电源监测器，具有使用三个可编程阈值的预警功能
- 支持 RUN、SLEEP、STOP 和 STANDBY 模式的内核稳压器，可在性能与功耗之间实现动态平衡
- 受奇偶校验保护的修整，可在电源管理修整损坏时立即生成上电复位 (POR)

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“PMU”一章。

8.6 时钟模块 (CKM)

时钟模块提供以下振荡器：

- **LFOSC**：内部低频振荡器 (32kHz)
- **SYSOSC**：内部高频振荡器（采用出厂调整时为 4MHz 或 32MHz，采用用户调整时为 16MHz 或 24MHz）
- **LFXT/LFCKIN**：低频外部晶体振荡器或数字时钟输入 (32kHz)
- **HFXT/HFCKIN**：高频外部晶体振荡器或数字时钟输入（4MHz 至 32MHz）

以下时钟由时钟模块分配，供处理器、总线和外设使用：

- **MCLK**：PD1 外设的主系统时钟，源自 SYSOSC、LFCLK 或 HSCLK，在运行和睡眠模式下有效
- **CPUCLK**：处理器的时钟（源自 MCLK），在运行模式下有效
- **ULPCLK**：PD0 外设的超低功耗时钟，在运行、睡眠、停止和待机模式下有效
- **MFCLK**：外设的 4MHz 固定中频时钟，在运行、睡眠和停止模式下可用
- **MFPCLK**：4MHz 固定中频精密时钟，在运行、睡眠和停止模式下可用
- **LFCLK**：外设或 MCLK 的 32kHz 固定低频时钟，在运行、睡眠、停止和待机模式下有效
- **ADCCLK**：ADC 时钟，在运行、睡眠和停止模式下可用
- **CLK_OUT**：用于在外部输出时钟，在运行、睡眠、停止和待机模式下可用
- **HFCLK**：源自 HFXT 或 HFCLK_IN 的高频时钟，在运行和睡眠模式下可用
- **HSCLK**：源自 HFCLK 或 SYSPLL 的高速时钟，在运行和睡眠模式下可用

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“CKM”一章。

8.7 DMA

直接存储器存取 (DMA) 控制器支持将数据从一个存储器地址移到另一个存储器地址，而无需 CPU 干预。例如，DMA 可用于将数据从 ADC 转换存储器移动到 SRAM。通过使 CPU 保持在低功耗模式，而无需将其唤醒来在外设之间移动数据，DMA 降低了系统功耗。

这些器件中的 DMA 支持以下重要特性：

- 7 个独立的 DMA 传输通道
- 可配置的 DMA 通道的优先级
- 字节（8 位）、短字（16 位）、字（32 位）和长字（64 位）或混合字节和字传输能力
- 传输计数器块大小支持传输高达 64k 的任何类型数据
- 可配置的 DMA 传输触发器选择
- 为其他通道提供服务的活动通道中断

Copyright © 2024 Texas Instruments Incorporated

- 乒乓缓冲器架构的提前中断生成
- 在另一个通道上的活动完成时级联通道
- 支持数据重组的跨步模式，例如三相计量应用

表 8-2 列出了使用 DMA 存储器映射寄存器中的 DMATCTL.DMATSEL 控制位配置的可用 DMA 触发。

表 8-2. DMA 触发映射

DMACTL.DMATSEL	触发源	DMACTL.DMATSEL	触发源
0	软件	13	SPI1 发布者 1
1	通用订阅者 0 (FSUB_0)	14	SPI1 发布者 2
2	通用订阅者 0 (FSUB_1)	15	UART0 发布者 1
3	AES 发布者 1	16	UART0 发布者 2
4	AES 发布者 1	17	UART1 发布者 1
5	I2C0 发布者 1	18	UART1 发布者 2
6	I2C0 发布者 2	19	UART2 发布者 1
7	I2C1 发布者 1	20	UART2 发布者 2
8	I2C1 发布者 2	21	UART3 发布者 1
9	I2C2 发布者 1	22	UART3 发布者 2
10	I2C2 发布者 2	23	UART4 发布者 1
11	SPI0 发布者 1	24	UART4 发布者 2
12	SPI1 发布者 2	25	ADC0 发布者 2

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“DMA”一章。

8.8 事件

事件管理器将数字事件从一个实体（例如外设）传输到另一个实体（例如，另一个外设、DMA 或 CPU）。事件管理器通过一组定义的事件发布者（发生器）和订阅者（接收器）实现事件传输，这些事件发布者和订阅者通过包含静态路由和可编程路由组合的事件结构进行互连。

事件管理器传输的事件包括：

- 作为中断请求 (IRQ) 传输到 CPU 的外设事件（静态事件）
  - 示例：RTC 中断会发送到 CPU
- 作为 DMA 触发器传输到 DMA 的外设事件（DMA 事件）
  - 示例：传输到 DMA、请求 DMA 传输的 UART 数据接收触发器
- 传输到另一个外设以直接触发硬件中操作的外设事件（通用事件）
  - 示例：TIMx 计时器外设将周期性事件发布到 ADC 订阅者端口，ADC 使用该事件触发采样开始

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“事件”一章。

表 8-3. 通用事件通道

通用路由是点对点 (1:1) 路由或一分二 (1:2) 分离器路由，其中发布事件的外设配置为使用多个可用的通用路由通道之一来将事件发布到另一个实体（如果是分离器路由，则为多个实体）。在这里，实体可以是另一个外设、通用 DMA 触发事件或通用 CPU 事件。

CHANID	通用路由通道选择	通道类型
0	未选择通用事件通道	不适用
1	选择了通用事件通道 1	1 : 1
2	选择了通用事件通道 2	1 : 1
3	选择了通用事件通道 3	1 : 1
4	选择了通用事件通道 4	1 : 1

Copyright © 2024 Texas Instruments Incorporated

表 8-3. 通用事件通道（续）

通用路由是点对点 (1:1) 路由或一分二 (1:2) 分离器路由，其中发布事件的外设配置为使用多个可用的通用路由通道之一来将事件发布到另一个实体（如果是分离器路由，则为多个实体）。在这里，实体可以是另一个外设、通用 DMA 触发事件或通用 CPU 事件。

CHANID	通用路由通道选择	通道类型
5	选择了通用事件通道 5	1：1
6	选择了通用事件通道 6	1：1
7	选择了通用事件通道 7	1：1
8	选择了通用事件通道 8	1：1
9	选择了通用事件通道 9	1：1
10	选择了通用事件通道 10	1：1
11	选择了通用事件通道 11	1：1
12	选择了通用事件通道 12	1：2（分离器）
13	选择了通用事件通道 13	1：2（分离器）
14	选择了通用事件通道 14	1：2（分离器）
15	选择了通用事件通道 15	1：2（分离器）

8.9 存储器

8.9.1 内存组织

表 8-4 总结了各个器件的存储器映射。有关存储器区域详情的更多信息，请参阅 *MSPM0 Lx22x 系列 32MHz 微控制器技术参考手册* 中的 *平台存储器映射* 部分。

表 8-4. 内存组织

存储器区域	子区域	MSP0L1227、MSPM0L2227	MSPM0L1228、MSPM0L2228
代码（闪存组 0）	MAIN ECC 已校正	64KB(1) 0x0000.0000 至 0x0000.FFFF	128KB(1) 0x0000.0000 至 0x0001.FFFF
	MAIN ECC 未校正	0x0040.0000 至 0x0040.FFFF	0x0040.0000 至 0x0041.FFFF
	闪存 ECC 代码	0x0080.0000 至 0x0080.FFFF	0x0080.0000 至 0x0081.FFFF
代码（闪存组 1）	MAIN ECC 已校正	64KB(1) 0x0001.0000 至 0x0001.FFFF	128KB(1) 0x0002.0000 至 0x0003.FFFF
	MAIN ECC 未校正	0x0041.0000 至 0x0041.FFFF	0x0042.0000 至 0x0043.FFFF
	闪存 ECC 代码	0x0081.0000 至 0x0081.FFFF	0x0082.0000 至 0x0083.FFFF
SRAM (SRAM)	SRAM“已进行 ECC 校验”	32KB 0x2000.0000 至 0x2000.7FFF	32KB 0x2000.0000 至 0x2000.7FFF
	经过奇偶校验	0x2010.0000 至 0x2010.7FFF	0x2010.0000 至 0x2010.7FFF
	未检验	0x2020.0000 至 0x2020.7FFF	0x2020.0000 至 0x2020.7FFF
	ECC/奇偶校验 代码	0x2030.0000 至 0x2030.7FFF	0x2030.0000 至 0x2030.7FFF
外设	外设	0x4000.4000 至 0x4087.1FFF	0x4000.4000 至 0x4087.1FFF
	配置 NVM (NONMAIN) 已校正	0x41C0.0000 至 0x41C0.03FF	0x41C0.0000 至 0x41C0.03FF
	配置 NVM (NONMAIN) 未校正	0x41C1.0000 至 0x41C1.03FF	0x41C1.0000 至 0x41C1.03FF
	配置 NVM (NONMAIN) ECC 代码	0x41C2.0000 至 0x41C2.03FF	0x41C2.0000 至 0x41C2.03FF
	出厂校正	0x41C4.0000 至 0x41C4.01FF	0x41C4.0000 至 0x41C4.01FF
	出厂未校正	0x41C5.0000 至 0x41C5.01FF	0x41C5.0000 至 0x41C5.01FF
	工厂 ECC 代码	0x41C6.0000 至 0x41C6.01FF	0x41C6.0000 至 0x41C6.01FF

Copyright © 2024 Texas Instruments Incorporated

表 8-4. 内存组织（续）

存储器区域	子区域	MSP0L1227、MSPM0L2227	MSPM0L1228、MSPM0L2228
子系统		0x6000.0000 至 0x7FFF.FFFF	0x6000.0000 至 0x7FFF.FFFF
系统 PPB		0xE000.0000 至 0xE00F.FFFF	0xE000.0000 至 0xE00F.FFFF

(1) 第一个 32KB 闪存存储器（地址 0x0000.0000 至 0x0000.8000）具有高达 100000 个编程/擦除周期。

8.9.2 外设文件映射

表 8-5 列出了可用的外设和每个外设的寄存器基地址。

表 8-5. 外设汇总

外设名称	基址	大小
ADC0	0x40004000	0x2000
COMP0	0x40008000	0x2000
VREF	0x40030000	0x2000
LCD	0x40070000	0x2000
WWDT0	0x40080000	0x2000
TIMG0	0x40084000	0x2000
TIMG4	0x4008C000	0x2000
TIMG5	0x4008E000	0x2000
TIMG8	0x40090000	0x2000
LFSS（SPM、TIO）	0x40094000	0x2000
RTC_A	0x40095100	0xFD
IWDT	0x40095300	0xFD
GPIOA	0x400A0000	0x2000
GPIOB	0x400A2000	0x2000
GPIOC	0x400A4000	0x2000
KEYSTORE	0x400AC000	0x2000
SYSCTL	0x400AF000	0x4000
DEBUGSS	0x400C7000	0x2000
事件	0x400C9000	0x3000
NVM	0x400CD000	0x2000
I2C0	0x400F0000	0x2000
I2C1	0x400F2000	0x2000
I2C2	0x400F4000	0x2000
UART2	0x40100000	0x2000
UART3	0x40102000	0x2000
UART4	0x40104000	0x2000
UART0	0x40108000	0x2000
UART1	0x4010A000	0x2000
MCPUSS	0x40400000	0x2000
WUC	0x40424000	0x2000
IOMUX	0x40428000	0x2000
DMA	0x4042A000	0x2000
CRC	0x40440000	0x2000
AESADV	0x40442000	0x2000
TRNG	0x40444000	0x2000
SPI0	0x40468000	0x2000

Copyright © 2024 Texas Instruments Incorporated

表 8-5. 外设汇总（续）

外设名称	基址	大小
SPI1	0x4046A000	0x2000
ADC0[1]	0x4055A000	0x2000
TIMA0	0x40860000	0x2000
TIMG12	0x40870000	0x2000

Copyright © 2024 Texas Instruments Incorporated

8.9.3 外设中断向量

表 8-6 显示了此器件中每个外设的 IRQ 编号和中断组号。

表 8-6. 中断向量编号

外设名称	NVIC IRQ	组 IIDX
WWDT0	0	0
DEBUGSS	0	2
FLASHCTL	0	3
EVENT SUB PORT 0	0	4
EVENT SUB PORT 1	0	5
SYSCTL	0	6
GPIOA	1	0
GPIOB	1	1
COMP0	1	2
TRNG	1	5
GPIOC	1	6
TIMG12	2	-
UART4	3	-
ADC0	4	-
SPI0	9	-
SPI1	10	-
UART2	13	-
UART3	14	-
UART0	15	-
UART1	16	-
TIMA0	18	-
TIMG8	20	-
TIMG0	21	-
TIMG4	22	-
TIMG5	23	-
I2C0	24	-
I2C1	25	-
I2C2	26	-
AESADV	28	-
LCD0	29	-
LFSS	30	-
DMA0	31	-

8.10 闪存存储器

该器件提供了双组非易失性闪存存储器（总共高达 128KB 或 256KB）来存储可执行程序代码和应用数据。

该闪存的主要特性包括：

- 具有 single-bit 错误纠正和双位错误检测功能的硬件 ECC 保护（编码和解码）
- 在整个推荐电源电压范围内支持电路内编程和擦除操作
- 1KB 小扇区大小（最小擦除分辨率为 1KB）
- 在下部 32KB 闪存存储器上最多可执行 100000 个编程/擦除周期，在其余闪存存储器上最多可执行 10000 个编程/擦除周期（闪存存储器为 32KB 的器件在整个闪存存储器上支持 100000 个周期）

Copyright © 2024 Texas Instruments Incorporated

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“NVM”一章。

8.11 SRAM

MSPM0 MCU 包含一个低功耗高性能 SRAM 存储器，可在器件支持的 CPU 频率范围内实现零等待状态访问。MSPM0 MCU 还提供受 ECC 保护、具有硬件奇偶校验且高达 128KB 的 SRAM。SRAM 存储器可用于存储易失性信息，例如调用栈、堆、全局数据和代码。SRAM 存储器内容在 RUN、SLEEP、STOP 和 STANDBY 模式下完全保留，并在关断模式下丢失。

提供了写入/执行互斥机制，以允许应用程序将 SRAM 分区为两个部分：读取/写入 (RW) 分区和读取/执行 (RX) 分区。RX 分区占用 SRAM 地址空间的上部。在将可执行代码放入 SRAM 时写保护很有用，因为它可以针对 CPU 或 DMA 无意覆盖代码提供一定程度的保护。将代码放置在 SRAM 中可以通过实现零等待状态操作和降低功耗来提高关键循环的性能。

8.12 GPIO

通用输入/输出 (GPIO) 外设为用户提供了一种通过器件引脚写入数据和读取数据的方法。通过使用端口 A 和端口 B 和端口 C GPIO 外设，这些器件支持多达 60 个 GPIO 引脚。

GPIO 模块的主要特性包括：

- 从 CPU 访问 MMR 的 0 等待状态
- 无需在软件中使用“读取、修改、写入”结构，即可设置/清除/切换多个位
- 采用“具有唤醒功能的标准配置”驱动功能的 GPIO 能够将器件从 SHUTDOWN 模式唤醒
- “快速唤醒”功能支持通过任意 GPIO 端口从 STOP 和 STANDBY 模式进行低功耗唤醒
- 用户控制的输入滤波

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“GPIO”一章。

8.13 IOMUX

IOMUX 外设支持 IO 焊盘配置并控制进出器件引脚的数字数据流。IOMUX 的主要特性包括：

- IO 焊盘配置寄存器支持可编程驱动强度、速度、上拉或下拉等
- 数字引脚多路复用允许将多个外设信号路由到同一个 IO 焊盘
- 引脚功能和能力由用户使用 PINCM 寄存器进行配置

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“IOMUX”一章。

8.14 ADC

这些器件中的 12 位模数转换器 (ADC) 模块支持采用单端输入的快速 12 位转换。

ADC 模块特性包括：

- 12 位输出分辨率，速率高达 1.68MSPS 且 ENOB 大于 11 位
- 硬件均值计算可在 105ksps 下实现 14 位转换分辨率
- 多达 26 个外部输入通道
- 内部通道用于温度检测、电源监测和模拟信号链
- 软件可选基准：
  - 1.4V 和 2.5V 的可配置内部专用 ADC 基准电压 (VREF)
  - MCU 电源电压 (VDD)
  - 通过 VREF+和 VREF- 引脚为 ADC 提供外部基准
- 在运行、睡眠和停止模式下运行，并支持从待机模式触发

表 8-7. ADC 通道映射

通道 [0:15]	信号名称 (ADC0)(1) (2)	通道 [16:31]	信号名称 (ADC0)(1) (2)
0	A0_0	16	A0_16
1	A0_1	17	A0_17

Copyright © 2024 Texas Instruments Incorporated

表 8-7. ADC 通道映射（续）

通道 [0:15]	信号名称 (ADC0)(1) (2)	通道 [16:31]	信号名称 (ADC0)(1) (2)
2	A0_2	18	A0_18
3	A0_3	19	A0_19
4	A0_4	20	A0_20
5	A0_5	21	A0_21
6	A0_6	22	A0_22
7	A0_7	23	A0_23
8	A0_8	24	A0_24
9	A0_9	25	A0_25
10	A0_10	26	-
11	A0_11	27	-
12	A0_12	28	*VREF*
13	A0_13	29	*温度传感器*
14	A0_14	30	*VBAT 监测器*
15	A0_15	31	*电源/电池监测器*

(1) *以斜体显示的* 信号名称表示器件的纯内部信号。这些信号用于内部外设互连。
(2) 有关器件模拟连接的更多信息，请参阅节 8.31。

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“ADC”一章。

8.15 温度传感器

温度传感器提供随器件温度呈线性变化的电压输出。温度传感器输出在内部连接到其中一个 ADC 输入通道，以实现温度数字转换。

出厂常量存储器区域中提供了温度传感器的单位专用单点校准值。该校准值表示与在 12 位模式下使用 1.4V 内部 VREF 在出厂修整温度 (TS_{TRIM}) 下测量的温度传感器相对应的 ADC 转换结果（采用 ADC 代码格式）。此校准值可与温度传感器温度系数 (T_{SC}) 一起使用，以估算器件温度。有关如何通过出厂修整值估算器件温度的指导，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“温度传感器”一节。

8.16 LFSS

低频子系统 (LFSS) 在一个共享子系统下将多个功能外设组合在一起。这些外设由低频时钟 (LFCLK) 计时，或需要在低功耗模式期间处于运行状态。在该器件中，LFSS 由称为 VBAT 的单独备用电池域供电。低频时钟的典型频率为 32kHz，主要用于长期计时。

该器件中的 LFSS 包含以下元件：

- 专用备用电池域电源和专用引脚 (VBAT)
- 具有附加预分频器扩展和时间戳捕获功能的实时时钟 (RTC_A)
- 一个异步独立看门狗计时器 (IWDT)
- 篡改检测输入/输出 (TIO) 模块
- 带时间戳的篡改检测
- 小型暂存区存储器 (SPM)
- 检测信号发生器

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“LFSS”一章。

Copyright © 2024 Texas Instruments Incorporated

8.17 VREF

适用于 ADC 的 VREF

电压基准模块 (VREF) 包含一个专用于板载 ADC 的可配置电压基准缓冲器。这些器件还支持为要求更高精度的应用连接外部基准。

VREF 模块特性包括：

- 用户可选择 1.4V 和 2.5V 内部基准电压。将为 ADC 和 COMP 选择相同的基准电压
- 内部基准支持以 200ksps 的速率运行 ADC
- 支持在 VREF+ 和 VREF- 器件引脚上提供外部基准电压
- 需要在 VREF+ 引脚和 VREF- 引脚上放置一个去耦电容器才能正常运行。有关更多详细信息，请参阅 VREF 规格部分

适用于 COMP 的 VREF

电压基准模块 (VREF) 包含一个专用于板载 COMP 的可配置电压基准缓冲器。这些器件还支持为要求更高精度的应用连接外部基准。

VREF 模块特性包括：

- 用户可为 COMP 选择 1.4V 和 2.5V 内部基准电压。将为 ADC 和 COMP 选择相同的基准电压。
- 在待机模式下支持 COMP+VREF 的低功耗模式运行。
- 支持在 VREF+ 和 VREF- 器件引脚上提供外部基准电压。
- 需要在 VREF+ 引脚和 VREF- 引脚上放置一个去耦电容器才能正常运行。有关更多详细信息，请参阅 VREF 规格部分。

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“VREF”一章。

8.18 COMP

器件中的比较器外设会比较两个输入端子上的电压电平，并根据该比较提供数字输出。它支持以下主要特性：

- 可编程迟滞
- 可编程基准电压：
  - 外部基准电压 (VREF IO)
  - 可用于 RUN/SLEEP/STOP/STANDBY 模式的专用内部基准电压（1.4V、2.5V）。
  - 集成 8 位基准 DAC
- 可配置工作模式：
  - 高速模式
  - 低功耗模式
- 可编程输出干扰滤波器延迟
- 支持所有低功耗模式的输出唤醒器件
- 输出连接到高级计时器故障处理机制
- 比较器寄存器中的 IPSEL 和 IMSEL 位可用于从器件引脚或内部模拟模块选择比较器通道输入。

表 8-8. COMP0 输入通道选择

IPSEL/IMSEL 位	正极端子输入	负极端子输入
0x0	COMP0_IN0+	COMP0_IN0-
0x1	COMP0_IN1+	COMP0_IN1-
0x2	COMP0_IN2+	COMP0_IN2-
0x3	COMP0_IN3+	-
0x5	-	温度传感器输出

Copyright © 2024 Texas Instruments Incorporated

有关器件模拟连接的更多信息，请参阅节 8.31。

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“COMP”一章。

8.19 TRNG

真随机数发生器 (TRNG) 利用内部电路生成 32 位随机数。TRNG 旨在用作确定性随机数发生器 (DRNG) 的源，以构建符合 FIPS-140-2 标准的系统。TRNG 的主要特性包括：

- 生成 32 位随机数
- 每 32 × 4 = 128 个 TRNG 时钟周期可生成一个新的 32 位数字
- 内置运行状态测试
- 在运行和睡眠模式下可用

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“TRNG”一章。

8.20 AESADV

AES 高级 (AESADV) 加速器模块根据高级加密标准 (AES) 在硬件中使用 128 位或 256 位密钥对 128 位数据块进行加密和解密。AES 是 FIPS PUB 197 中指定的对称密钥块加密算法。

AESADV 加速器的特性包括：

- 使用 128 或 256 位密钥的 AES 操作
- 硬件中的密钥调度
- 仅加密/解密模式：CBC、CFB-1、CFB-8、CFB-128、OFB-128、CTR/ICM
- 仅身份验证模式：CBC-MAC、CMAC
- AES-CCM（使用 AES-CTR 模式和 AES-CBC-MAC）
- AES-GCM（使用 AES-CTR 模式和 GHASH，在选择不加密时支持基本的 GHASH 操作）
- AES-CCM 和 AES-GCM 模式支持持续保持/恢复有效载荷数据
- 32 位字访问，提供关键数据、输入数据和输出数据
- AESADV 就绪中断
- 用于输入/输出数据的 DMA 触发器
- 在 RUN 和 SLEEP 模式下受支持（请参阅器件技术参考手册的工作模式部分）

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“AESADV”一章。

8.21 密钥库

密钥库控制器提供对高级加密引擎 (AES) 密钥的安全管理。密钥库控制器的使用模式是在执行客户安全代码时将密钥安全地存入密钥库中，并使 AES 引擎随后安全地访问密钥库，而不会向观察者泄漏任何密钥数据。128 位和 256 位密钥都可以存储在密钥库的密钥槽中。密钥库及其与 AES 引擎的交互用于安全操作，包括阻止部分密钥修改攻击。

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“密钥库”一章。

8.22 CRC

循环冗余校验 (CRC) 模块为输入数据序列提供签名。CRC 模块的主要特性包括：

- 支持基于 CRC16-CCITT 的 16 位 CRC
- 支持基于 CRC32-ISO3309 的 32 位 CRC
- 支持位反转

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“CRC”一章。

8.23 UART

UART 外设（UART0、UART1、UART2、UART3、UART4）提供以下主要特性：

Copyright © 2024 Texas Instruments Incorporated

- 标准的异步通讯位：起始位、停止位、奇偶校验位
- 完全可编程串行接口
  - 5、6、7 或 8 个数据位
  - 偶校验、奇校验、固定校验或无奇偶校验位生成与检测
  - 可产生 1 或 2 个停止位
  - 线路中断检测
  - 输入信号上的干扰滤波器
  - 可编程波特率生成，过采样率为 16、8 或 3
  - 本地互连网络 (LIN) 模式支持
- 独立的发送和接收 FIFO 支持 DMA 数据传输
- 支持发送和接收环回模式操作
- 有关受支持协议的详细信息，请参阅表 8-9。

表 8-9. UART 特性

UART 特性	UART0、UART1（扩展）	UART2、UART3、UART4（主要）
在停止和待机模式下处于运行状态	是	是
独立的发送 FIFO 和接收 FIFO	是	是
支持硬件流控制	是	是
支持 9 位配置	是	是
支持 LIN 模式	是	-
支持 DALI	是	-
支持 IrDA	是	-
支持 ISO7816 Smart Card	是	-
支持曼彻斯特编码	是	-

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“UART”一章。

8.24 I2C

这些器件中的内部集成电路接口 (I^2C) 外设提供与总线上其他 I2C 器件的双向数据传输，并支持以下主要特性：

- 具有多个 7 位目标地址的 7 位和 10 位寻址模式
- 多控制器发送器或接收器模式
- 具有可配置时钟扩展的目标接收器或发送器模式
- 支持标准模式 (SM)，比特率高达 100kbps
- 支持快速模式 (FM)，比特率高达 400kbps
- 支持快速+ 模式 (FM+)，比特率高达 1Mbps
- 独立的发送和接收 FIFO 支持 DMA 数据传输
- 支持具有 PEC、ARP、超时检测和主机支持的 SMBus 3.0
- 在地址匹配时从低功耗模式唤醒
- 支持用于输入信号干扰抑制的模拟和数字干扰滤波器

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“I2C”一章。

8.25 SPI

这些器件中的串行外设接口 (SPI) 外设支持以下主要特性：

- 支持 ULPCLK/2 比特率，最高可达 16Mb/s（在控制器和外设模式下）。
- 可配置为控制器或外设
- 控制器和外设的可配置芯片选择
- 可编程时钟预分频器和比特率
- 可编程数据帧大小从 4 位到 16 位（控制器模式）

Copyright © 2024 Texas Instruments Incorporated

- 可编程数据帧大小从 7 位到 16 位（外设模式）
- 独立的发送和接收 FIFO 支持 DMA 数据传输
- 支持 TI 模式、Motorola 模式和 National Microwire 格式

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“SPI”一章。

8.26 IWDT

LFSS 中的独立看门狗计时器 (IWDT) 是与器件无关的监控器，可监控器件的代码执行和整体挂起场景。由于 LFSS 的性质，该 IWDT 具有自己的系统独立电源和时钟源。如果应用软件在编程的时间内未成功复位看门狗，则看门狗会为器件生成 POR 复位。

IWDT 的主要特性包括：

- 一个 25 位计数器
- 使用可编程时钟分频器从 LFOSC（固定 32kHz 时钟路径）驱动计数器
- 八个可选的看门狗计时器周期（2ms 至 2hr）

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“IWDT”一章。

8.27 WWDT

窗口化看门狗计时器 (WWDT) 可用于监控器件的运行，特别是代码执行。如果应用软件在一个指定的时间窗口内没有成功地复位看门狗，WWDT 可用来生成一个复位或者中断。WWDT 的主要特性包括：

- 25 位计数器
- 可编程时钟分频器
- 八个软件可选看门狗计时器周期
- 八种软件可选窗口大小
- 支持在进入睡眠模式时自动停止 WWDT
- 提供间隔计时器模式，适用于不需要看门狗功能的应用

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“WWDT”一章。

8.28 RTC_A

实时时钟的 RTC_A 实例由 32kHz 输入时钟源（通常为低频晶体）提供，并为应用提供时基以及多个 CPU 中断选项。RTC_A 提供与低频子系统 (LFSS) 相关的常见主要特性。

RTC_A 的常见主要特性包括：

- 秒、分钟、小时、星期几、一月中的第几日、月和年的计数器
- 二进制或 BCD 格式
- 闰年处理
- 一个基于分钟、小时、星期几和一月中的第几日的可定制报警中断
- 用于每分钟、每小时、午夜或中午唤醒的间隔报警中断
- 以 4096Hz、2048Hz、1024Hz、512Hz、256Hz 或 128Hz 提供定期唤醒的间隔报警中断
- 以 64Hz、32Hz、16Hz、8Hz、4Hz、2Hz、1Hz 和 0.5Hz 提供定期唤醒的间隔报警中断
- 晶体偏移误差校准（高达 ±240ppm）
- 温度漂移补偿（高达 ±240ppm）
- RTC 时钟输出到引脚以进行校准
- 用于心跳功能的三位预分频器，具有中断生成功能
- RTC 外部时钟选择，包括未修整的 32kHz、已修整的 512Hz、256Hz 或 1Hz
- 检测到计时器时间戳事件（包括篡改 (TIO) 事件和 VDD 故障事件）时的 RTC 时间戳捕获
- RTC 计数器锁定功能

表 8-10 显示了该器件支持的 RTC 特性。

Copyright © 2024 Texas Instruments Incorporated

表 8-10. RTC 实例和主要特性

RTC 特性	RTC_A
电源使能寄存器	-
实时时钟和日历模式提供秒、分钟、小时、星期、日期和年份信息	是
可选二进制或二进制编码小数 (BCD) 格式	是
闰年修正（1901 年至 2099 年有效）	是
两个基于分钟、小时、星期和日期的可定制日历报警中断	是
用于每分钟、每小时、午夜或中午唤醒的间隔报警中断	是
以 4096Hz、2048Hz、1024Hz、512Hz、256Hz 或 128Hz 唤醒的周期性中断	是
以 64Hz、32Hz、16Hz、8Hz、4Hz、2Hz、1Hz 和 0.5Hz 唤醒的周期性中断	是
通过 STOPCLKSTBY 将中断功能降至 STANDBY 模式	是
晶体偏移误差和晶体温度漂移校准（总计高达 ±240ppm）	是
RTC 时钟输出到引脚以进行校准 (GPIO)	是
RTC 时钟输出到引脚以进行校准 (TIO)	是
用于心跳功能的三位预分频器，具有中断生成功能	是
RTC 外部时钟选择，包括未修整的 32kHz、已修整的 512Hz、256Hz 或 1Hz	是
检测到计时器时间戳事件时的 RTC 时间戳捕获，其中包括： • TIO 事件 • VDD 故障事件	是
RTC 计数器锁定功能	是

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“RTC”一章。

8.29 计时器 (TIMx)

这些器件中有两个计时器外设支持以下主要功能：TIMGx（通用计时器）和 TIMAx（高级计时器）。TIMGx 是 TIMAx 的子集，这意味着这些计时器共享许多在软件中兼容的常见功能。有关具体配置，请参阅表 8-11：

通用计时器 **(TIMGx)** 的具体特性包括：

- 16 位和 32 位递增、递减或递增/递减计数模式计时器，具有重复重新加载模式
- 可选和可配置的时钟源
- 用于对计数器时钟频率进行分频的 8 位可编程预分频器
- 两个独立 CC 通道，用于：
  - 输出比较
  - 输入捕捉
  - 数模转换器 (PWM) 输出
  - 单次触发模式
- 支持用于定位和移动检测的正交编码器接口 (QEI) 在 TIMG8 中可用
- 支持同一电源域中不同 TIMx 实例之间的同步和交叉触发
- 支持中断/DMA 触发生成以及跨外设（例如 ADC）触发功能
- 霍尔传感器输入的交叉触发事件逻辑 (TIMG8)

高级计时器 **(TIMAx)** 的具体特性包括：

- 16 位递增、递减或递增/递减计数模式计时器，具有重复重新加载模式
- 可选和可配置的时钟源
- 用于对计数器时钟频率进行分频的 8 位可编程预分频器
- 重复计数器，仅在计数器的给定周期数之后生成中断或事件
- 最多四个独立 CC 通道，用于：
  - 输出比较

Copyright © 2024 Texas Instruments Incorporated

  - 输入捕捉
  - 数模转换器 (PWM) 输出
  - 单次触发模式
- 两个用于内部事件的额外捕捉/比较通道 (CC4/CC5)
- 用于加载的影子寄存器和 CC 寄存器在 TIMA0 中可用
- 互补输出 PWM
- 具有可编程死区插入功能的非对称 PWM：
- 故障处理机制，确保在遇到故障状况时，输出信号处于用户定义的安全状态
- 支持同一电源域中不同 TIMx 实例之间的同步和交叉触发
- 支持中断和 DMA 触发生成以及跨外设（例如 ADC）触发功能
- 两个用于内部事件的额外捕捉/比较通道

表 8-11. TIMx 实例配置

实例	电源域	计数器分辨率	预分频器	重复计数器	CCP 通道（外部/内部）	外部 PWM 通道	相负载	影子负载	影子 CC	死区	故障处理程序	QEI/霍尔输入模式
TIMG0	PD0	16 位	8 位	-	2	2	-	-	-	-	-	-
TIMG4	PD0	16 位	8 位	-	2	2	-	是	是	-	-	-
TIMG5	PD0	16 位	8 位	-	2	2	-	是	是	-	-	-
TIMG8	PD0	16 位	8 位	-	2	2	-	-	-	-	-	是
TIMG12	PD0	32 位	-	-	2	2	-	-	是	-	-	-
TIMA0	PD0	16 位	8 位	是	4/2	8	是	是	是	是	是	-

表 8-12. TIMx 交叉触发器映射 (PD0)

TSEL.ETSEL 选择	TIMA0	TIMG0	TIMG4	TIMG5	TIMG8	TIMG12
0	TIMA0.TRIGO	TIMA0.TRIGO	TIMA0.TRIGO	TIMA0.TRIGO	TIMA0.TRIGO	TIMA0.TRIGO
1	TIMG0.TRIGO	TIMG0.TRIGO	TIMG0.TRIGO	TIMG0.TRIGO	TIMG0.TRIGO	TIMG0.TRIGO
2	TIMG4.TRIGO	TIMG4.TRIGO	TIMG4.TRIGO	TIMG4.TRIGO	TIMG4.TRIGO	TIMG4.TRIGO
3	TIMG5.TRIGO	TIMG5.TRIGO	TIMG5.TRIGO	TIMG5.TRIGO	TIMG5.TRIGO	TIMG5.TRIGO
4	TIMG8.TRIGO	TIMG8.TRIGO	TIMG8.TRIGO	TIMG8.TRIGO	TIMG8.TRIGO	TIMG8.TRIGO
5	TIMG12.TRIGO	TIMG12.TRIGO	TIMG12.TRIGO	TIMG12.TRIGO	TIMG12.TRIGO	TIMG12.TRIGO
6 至 15	保留					
16	事件订阅者端口 0 (FSUB0)					
17	事件订阅者端口 1 (FSUB1)					
18-31	保留					

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“TIMx”一章。

可以应用以下测试作为此模块的功能安全机制（以提供特定功能的诊断覆盖）：

- TIM1
- TIM2
- TIM3
- TIM4
- TIM5
- TIM6

8.30 LCD

液晶显示器 (LCD) 控制器通过段 (SEG) 和公共 (COM) 电压信号直接驱动 LCD 显示屏。控制器可支 2 路复用到 8 路复用的 LCD 玻璃。LCD 控制器的主要特性为：

- 显示存储器
- 待机模式支持

Copyright © 2024 Texas Instruments Incorporated

- 可配置 SEG 和 COM 引脚
- 自动生成信号
- 可配置的帧频率
- 单个段闪烁，具有用于静态和 2 至 4 路复用 LCD 的单独闪烁存储器
- 5 至 8 路复用 LCD 的完整显示闪烁
- 稳压电荷泵最高可达 3.6V（典型值）
- 用于产生偏置电压的内部电阻分压器
- 用于产生偏置电压的内部电荷泵
- 由软件控制的对比度
- 当引脚未用于 LCD 操作时，能够将 LCD IO 用作 GPIO 或模拟信号
- 支持静态、1/3 和 1/4 偏置模式。不支持 1/2 偏置模式。

有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“LCD”一章。

Copyright © 2024 Texas Instruments Incorporated

8.31 器件模拟连接

图 8-2 显示了该器件的内部模拟连接。

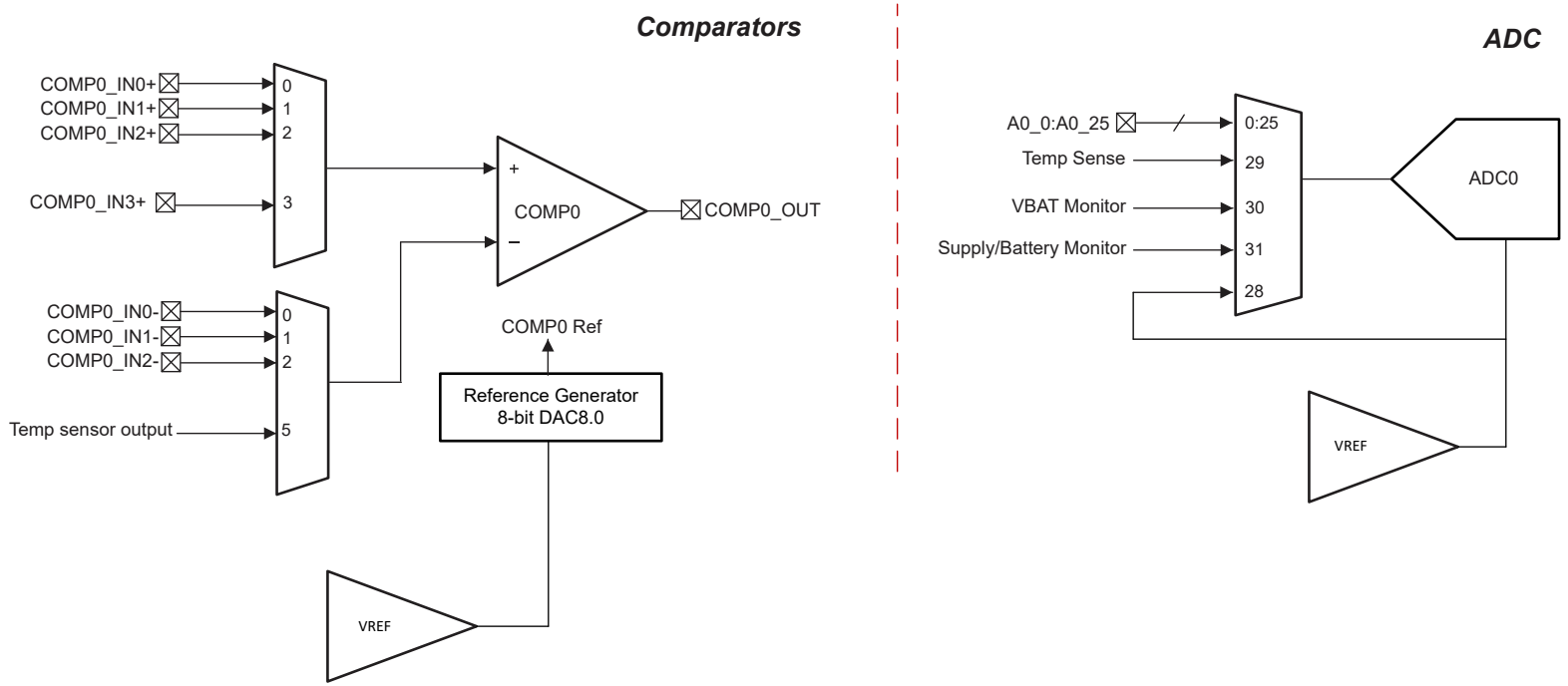


图 8-2. 器件模拟连接

Copyright © 2024 Texas Instruments Incorporated

8.32 输入/输出图

IOMUX 用于管理要在数字 IO 上使用的外设函数的选择。它还为输出驱动器、输入路径和从 SHUTDOWN 模式唤醒的唤醒逻辑提供控制。有关更多详细信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“IOMUX”一节。

全功能 IO 引脚的混合信号 IO 引脚切片图如图 8-3 所示。并非所有引脚都具有模拟功能、唤醒逻辑、驱动强度控制以及上拉或下拉电阻器。有关特定引脚支持哪些功能的详细信息，请参阅特定于器件的数据表。

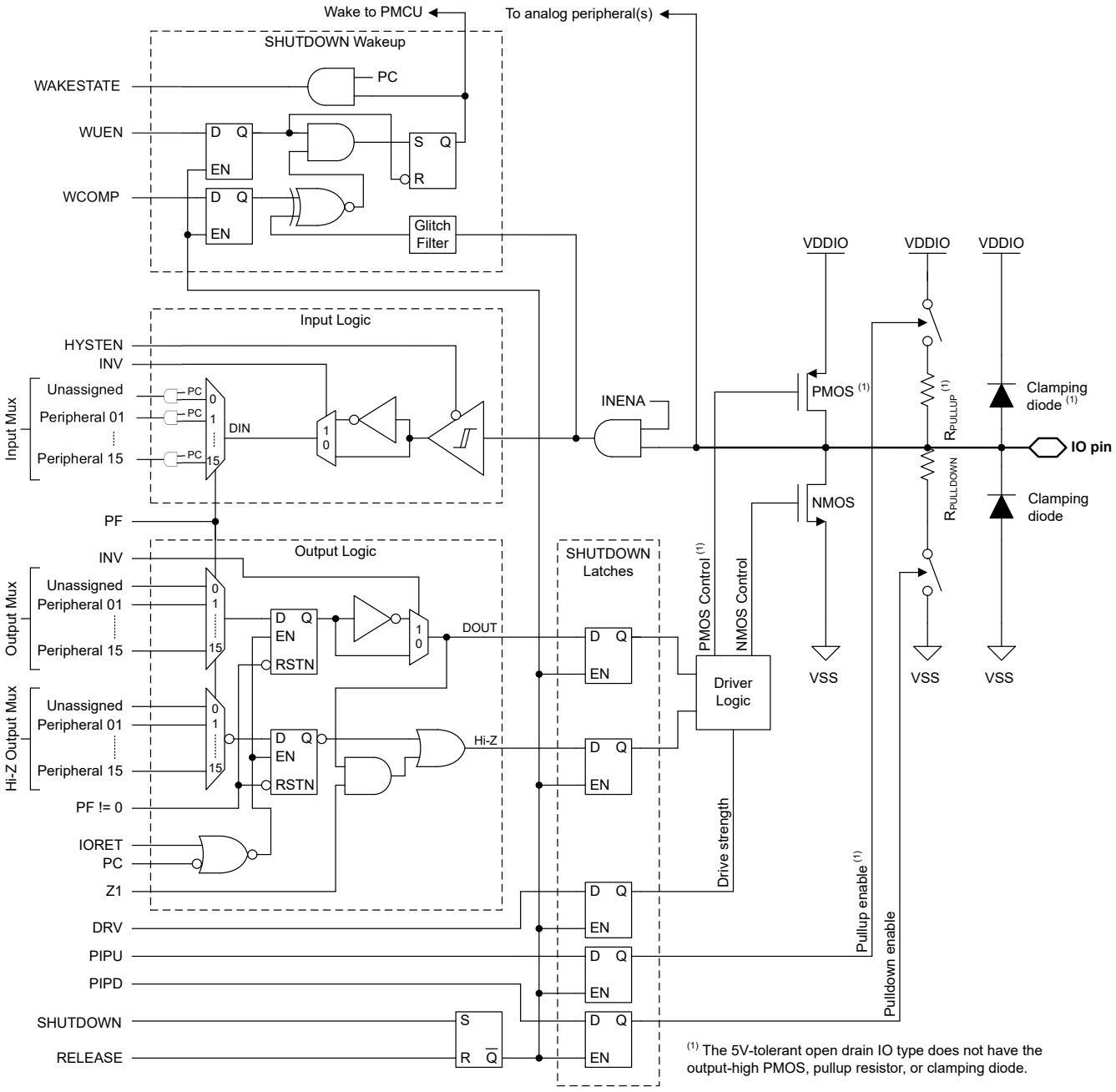


图 8-3. 超集输入/输出图

8.33 串行线调试接口

一个串行线调试 (SWD) 两线制接口由一个与 Arm 兼容的串行线调试端口 (SW-DP) 提供，用于访问器件内的多个调试功能。

表 8-13. 串行线调试引脚要求和功能

器件信号	方向	SWD 功能
SWCLK	输入	来自调试探针的串行线时钟
SWDIO	输入/输出	双向（共享）串行线数据

有关 MSPM0 器件上提供的调试功能的完整说明，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“调试”一章。

8.34 引导加载程序 (BSL)

引导加载程序 (BSL) 支持进行器件配置以及通过 UART 或 I2C 串行接口对器件存储器进行编程。通过 BSL 对器件存储器和配置的访问受 256 位用户定义的密码保护，如果需要，可以完全禁用器件配置中的 BSL。TI 默认会启用 BSL，以支持将 BSL 用于生产编程。

使用 BSL 至少需要两个引脚：BSLRX 和 BSLTX 信号（用于 UART），或 BSLSCL 和 BSLSDA 信号（用于 I^2C）。此外，可以使用一个或两个额外引脚（BSL_invoke 和 NRST）来通过外部主机对引导加载程序进行受控调用。

如果启用，则可通过以下方式调用（启动）BSL：

- 如果 BSL_invoke 引脚状态与定义的 BSL_invoke 逻辑电平匹配，则会在引导过程中调用 BSL。如果启用了器件快速引导模式，则会跳过此调用检查。外部主机可以通过置位调用条件并向 NRST 引脚施加复位脉冲来触发 BOOTRST，从而强制器件进入 BSL。之后，器件将在重启过程中验证调用条件，如果调用条件与预期的逻辑电平匹配，则启动 BSL。
- 如果复位矢量和堆栈指针未编程，则在启动过程中会自动调用 BSL。因此，TI 的空白器件将在引导过程中调用 BSL，而无需在 BSL_invoke 引脚上提供硬件调用条件。这使得只使用串行接口信号即可进行生产编程。
- 可在运行时通过使用 BSL 进入命令发出 SYSRST 从应用软件调用 BSL。

表 8-14. BSL 引脚要求和功能

器件信号	连接	BSL 功能
BSLRX	UART 所需	UART 接收信号 (RXD)，输入
BSLTX	UART 所需	UART 发送信号 (TXD)，输出
BSLSCL	I2C 所需	I^2C BSL 时钟信号 (SCL)
BSLSDA	I2C 所需	I^2C BSL 数据信号 (SDA)
BSL_invoke	可选	用于在引导期间启动 BSL 的高电平有效数字输入
NRST	可选	用于触发调用信号复位和后续检查 (BSL_invoke) 的低电平有效复位引脚

有关 BSL 功能和命令集的完整说明，请参阅 MSPM0 引导加载程序用户指南。

8.35 器件出厂常量

所有器件都包含一个存储器映射出厂区域，该区域提供描述器件功能的只读数据以及任何出厂提供的修整信息，供应用软件使用。有关更多信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“出厂常量”一章。

表 8-15. DEVICEID

DEVICEID 地址为 0x41C4.0004，PARTNUM 为位 12 至 27，MANUFACTURER 为位 1 至 11。

器件	PARTNUM	制造商
MSPM0L1227、MSPM0L2227	0xBB9F	0x17

Copyright © 2024 Texas Instruments Incorporated

表 8-15. DEVICEID（续）

DEVICEID 地址为 0x41C4.0004，PARTNUM 为位 12 至 27，MANUFACTURER 为位 1 至 11。

器件	PARTNUM	制造商
MSPM0L1228、MSPM0L2228	0xBB9F	0x17

表 8-16. USERID

USERID 地址为 0x41C4.0008，PART 为位 0 至 15，VARIANT 为位 16 至 23

器件	器件	型号
MSPM0L1227SRGER	0x7C32	0xF1
MSPM0L1227SRGZR	0x7C32	0xD5
MSPM0L1227SRHBR	0x7C32	0xC2
MSPM0L1227SPTR	0x7C32	0xC9
MSPM0L1227SPMR	0x7C32	0x1C
MSPM0L1227SPNR	0x7C32	0x39
MSPM0L1228SRGER	0x33F7	0x13
MSPM0L1228SRHBR	0x33F7	0x3A
MSPM0L1228SRGZR	0x33F7	0xBC
MSPM0L1228SPTR	0x33F7	0xF8
MSPM0L1228SPMR	0x33F7	0xCE
MSPM0L1228SPNR	0x33F7	0x7
MSPM0L2227SRGZR	0x5E8F	0x90
MSPM0L2227SPTR	0x5E8F	0xA
MSPM0L2227SPMR	0x5E8F	0x6D
MSPM0L2227SPNR	0x5E8F	0x68
MSPM0L2228SRGZR	0x2C38	0xB8
MSPM0L2228SPTR	0x2C38	0x25
MSPM0L2228SPMR	0x2C38	0x6E
MSPM0L2228SPNR	0x2C38	0x3C

8.36 标识

修订版本和器件标识

硬件修订版本和器件标识值存储在存储器映射出厂区域中；请参阅“器件出厂常量”部分，该区域提供了描述器件功能的只读数据以及任何出厂提供的修整信息，以供应用软件使用。有关更多信息，请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册* 中的“出厂常量”一章。

器件修订版本和标识信息也包含在器件封装的顶部标记中。特定于器件的勘误表中介绍了这些标识（请参阅节 10.4）。

9 应用、实施和布局

9.1 典型应用

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1.1 原理图

TI 建议将 10µF 和 0.1µF 的低 ESR 陶瓷去耦电容组合连接至 VDD 和 VSS 引脚。可以使用电容值较大的电容，但可能会影响电源轨斜升时间。去耦电容必须尽可能靠近其去耦的引脚的位置（几毫米范围内）。

NRST 复位引脚需要连接一个外部 47kΩ 上拉电阻器和一个 10nF 下拉电容器。

SYSOSC 频率校正环路 (FCL) 电路利用一个组装在 ROSC 引脚和 VSS 之间的外部 100kΩ 电阻器，通过为 SYSOSC 提供精密基准电流来稳定 SYSOSC 频率。该电阻器需要具有 0.1% 的精度，如果未启用 SYSOSC FCL，则不需要该电阻器。

对于支持外部晶体的器件，需要为晶体振荡器引脚使用外部旁路电容器。请参阅 *MSPM0 L 系列 32MHz 微控制器技术参考手册*，其中介绍了如何计算电容器的容值。

VCORE 引脚上需要连接一个 0.47µF 的电容器，并且该电容器需要靠近器件放置，与器件接地端之间的距离最小。

对于 5V 容限开漏 IO (ODIO)，需要使用一个上拉电阻器来输出逻辑高电平信号。如果使用了 ODIO，那么这是实现 I^2C 和 UART 功能所必需的。

Copyright © 2024 Texas Instruments Incorporated

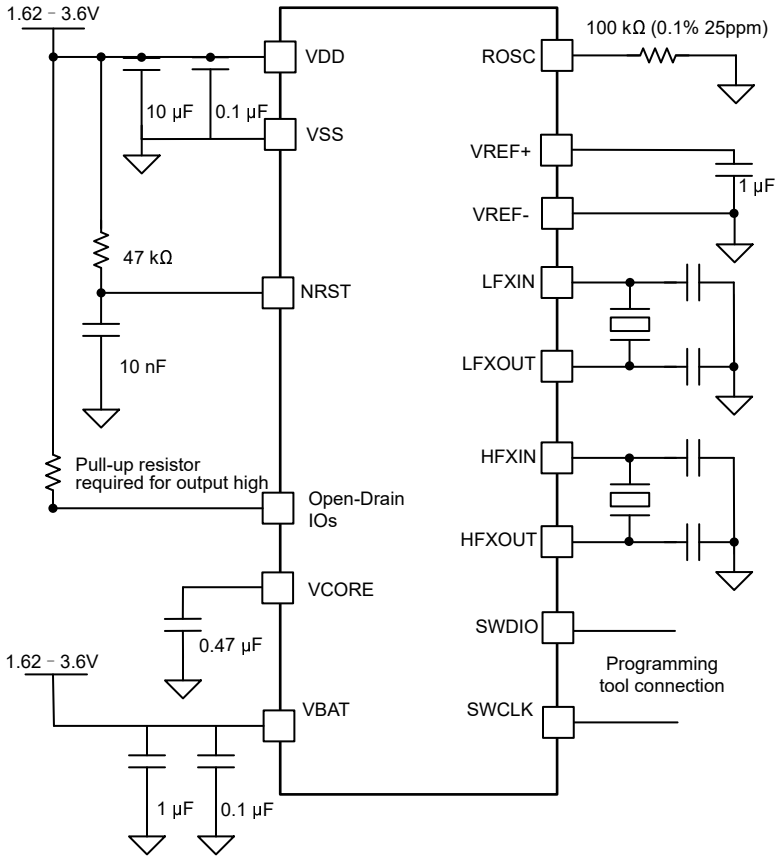

1.62 – 3.6V
VDD
10 µF
0.1 µF
VSS
47 kΩ
NRST
10 nF
Pull-up resistor
required for output high
Open-Drain
IOs
VCORE
0.47 µF
1.62 – 3.6V
VBAT
1 µF
0.1 µF
100 kΩ (0.1% 25ppm)
ROSC
VREF+
1 µF
VREF-
LFXIN
LFXOUT
HFXIN
HFXOUT
SWDIO
Programming
tool connection
SWCLK

图 9-1. 典型应用原理图

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 入门和后续步骤

更多有关 MSP 低功耗微控制器以及开发协助工具和库的信息，请访问德州仪器 (TI) *Arm Cortex-M0+ MCU* 页面。

10.2 器件命名规则

为了指出产品开发周期所处的阶段，TI 为所有 MSP MCU 器件和支持工具的器件型号分配了前缀。.每个 MSP MCU 商用系列产品都具有以下两个前缀之一：MSP 或 X。这些前缀代表了产品开发的发展阶段，即从工程原型 (X) 直到完全合格的生产器件 (MSP)。

X – 实验器件，不一定代表最终器件的电气规格

MSP - 完全合格的生产器件

X 器件在供货时附带如下免责声明：

“开发中的产品用于内部评估用途。”MSP 器件的特性已经全部明确，并且器件的质量和可靠性已经完全论证。TI 的标准保修证书对该器件适用。预测显示原型器件 (X) 的故障率大于标准生产器件。由于这些器件的预计最终使用故障率尚不确定，德州仪器 (TI) 建议不要将它们用于任何生产系统。请仅使用合格的生产器件。

TI 的器件命名规则还包含具有器件产品系列名称的后缀。此后缀表示温度范围、封装类型和配送形式。图 10-1 提供了解读完整器件名称的图例。

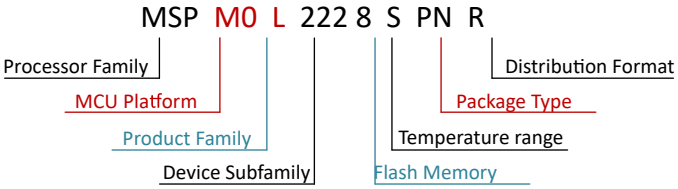


图 10-1. 器件命名规则

表 10-1. 器件命名规则

处理器系列	MSP = 混合信号处理器 X = 实验性器件
MCU 平台	M0 = 基于 Arm 的 32 位 M0+
产品系列	L = 32MHz 频率
器件子系列	1227 = ADC、CMP、VBAT 222x = ADC、CMP、VBAT、LCD
闪存存储器	7 = 128KB 8 = 256KB
温度范围	S = -40°C 至 125°C
封装类型	请参阅*器件比较*部分和 https://www.ti.com/packaging
配送形式	R = 大卷带 无标识 = 管装或托盘

如需 MSP 器件不同封装类型的可订购器件型号，请参阅本文的“封装选项附录”，浏览 ti.com，或联系您的 TI 销售代表。

Copyright © 2024 Texas Instruments Incorporated

10.3 工具与软件

设计套件与评估模块

MSPM0 LaunchPad (LP) 板：LP-MSPM0L2228	支持立即在业内出色的集成式模拟和低成本通用 MSPM0 MCU 系列上开始进行开发。展示了所有器件引脚和功能；包括一些内置电路、开箱即用软件演示，以及用于编程/调试/EnergyTrace 的板载 XDS110 调试探针。 LP 生态系统包括数十个用于扩展功能的 BoosterPack 可堆叠插件模块。

嵌入式软件

MSPM0 软件开发套件 (SDK)	包含软件驱动程序、中间件库、文档、工具和代码示例，可为所有 MSPM0 器件提供熟悉且简单的用户体验。

软件开发工具

TI 云工具	在网络浏览器上开始评估和开发，无需进行任何安装。云工具还具有可下载的离线版本。
TI Resource Explorer	TI SDK 的在线门户。可在 CCS IDE 或 TI 云工具中访问。
SysConfig	直观的 GUI，可用于配置器件和外设、解决系统冲突、生成配置代码，以及自动进行引脚多路复用设置。可在 CCS IDE 或 TI 云工具中访问。（离线版）
MSP Academy	所有开发人员了解 MSPM0 MCU 平台的良好起点，其中包含涵盖各种主题的培训模块。TIRex 的一部分。
GUI Composer	简化评估某些 MSPM0 功能的 GUI，例如无需任何代码即可配置和监测完全集成的模拟信号链。

IDE & 编译器工具链

Code Composer Studio™ (CCS)	包括 TI Arm-Clang 编译器。支持所有 TI Arm Cortex MCU，并具有有竞争力的代码大小性能优势、编译时间短、代码覆盖支持、安全认证支持和完全免费使用。
IAR Embedded Workbench® IDE	
Keil® MDK IDE	
GNU Arm 嵌入式工具链	

10.4 文档支持

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

以下文档介绍了 MSPM0 MCU。www.ti.com 网站上提供了这些文档的副本。

技术参考手册

MSPM0 L 系列 32MHz 微控制器技术参考手册	本手册介绍了该系列器件的模块和外设。每个说明都给出了一般意义上的模块或外设。目前所展示的并没有涵盖器件上所有模块或外围设备的所有特性和功能。此外，模块或外设在不同器件上的具体实现可能有所不同。引脚功能、内部信号连接和操作参数都因器件不同而各异。有关这些详细信息，请参阅特定于器件的数据表。

10.5 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

Copyright © 2024 Texas Instruments Incorporated

10.6 商标

LaunchPad™, Code Composer Studio™, and TI E2E™ are trademarks of Texas Instruments.
Arm® and Cortex® are registered trademarks of Arm Limited.
所有商标均为其各自所有者的财产。

10.7 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.8 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
2024 年 5 月	*	初始发行版
2024 年 10 月	A	通篇进行了更改，用于最终特性表征和正式发布

Copyright © 2024 Texas Instruments Incorporated

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MSPM0L1227SPMR	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1227S
MSPM0L1227SPMR.A	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1227S
MSPM0L1227SPMR.B	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1227S
MSPM0L1227SPNR	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L1227S
MSPM0L1227SPNR.A	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L1227S
MSPM0L1227SPNR.B	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L1227S
MSPM0L1227SPTR	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1227S
MSPM0L1227SPTR.A	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1227S
MSPM0L1227SPTR.B	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1227S
MSPM0L1227SRGER	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1227S
MSPM0L1227SRGER.A	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1227S
MSPM0L1227SRGER.B	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1227S
MSPM0L1227SRGZR	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1227S
MSPM0L1227SRGZR.A	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1227S
MSPM0L1227SRGZR.B	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1227S
MSPM0L1227SRHBR	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1227S
MSPM0L1227SRHBR.A	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1227S
MSPM0L1227SRHBR.B	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1227S
MSPM0L1228SPMR	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 124	M0L1228S
MSPM0L1228SPMR.A	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1228S
MSPM0L1228SPMR.B	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1228S
MSPM0L1228SPNR	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L1228S

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MSPM0L1228SPNR.A	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L1228S
MSPM0L1228SPNR.B	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L1228S
MSPM0L1228SPTR	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1228S
MSPM0L1228SPTR.A	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1228S
MSPM0L1228SPTR.B	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L1228S
MSPM0L1228SRGER	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1228S
MSPM0L1228SRGER.A	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1228S
MSPM0L1228SRGER.B	Active	Production	VQFN (RGE) | 24	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MSPM0 L1228S
MSPM0L1228SRGZR	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1228S
MSPM0L1228SRGZR.A	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1228S
MSPM0L1228SRGZR.B	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1228S
MSPM0L1228SRHBR	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1228S
MSPM0L1228SRHBR.A	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1228S
MSPM0L1228SRHBR.B	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L1228S
MSPM0L2227SPMR	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2227S
MSPM0L2227SPMR.A	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2227S
MSPM0L2227SPMR.B	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2227S
MSPM0L2227SPNR	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L2227S
MSPM0L2227SPNR.A	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L2227S
MSPM0L2227SPNR.B	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L2227S
MSPM0L2227SPTR	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2227S
MSPM0L2227SPTR.A	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2227S
MSPM0L2227SPTR.B	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2227S

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MSPM0L2227SRGZR	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2227S
MSPM0L2227SRGZR.A	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2227S
MSPM0L2227SRGZR.B	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2227S
MSPM0L2228SPMR	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2228S
MSPM0L2228SPMR.A	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2228S
MSPM0L2228SPMR.B	Active	Production	LQFP (PM) | 64	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2228S
MSPM0L2228SPNR	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L2228S
MSPM0L2228SPNR.A	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L2228S
MSPM0L2228SPNR.B	Active	Production	LQFP (PN) | 80	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	M0L2228S
MSPM0L2228SPTR	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2228S
MSPM0L2228SPTR.A	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2228S
MSPM0L2228SPTR.B	Active	Production	LQFP (PT) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0L2228S
MSPM0L2228SRGZR	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2228S
MSPM0L2228SRGZR.A	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2228S
MSPM0L2228SRGZR.B	Active	Production	VQFN (RGZ) | 48	4000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 L2228S

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF MSPM0L1227, MSPM0L1228, MSPM0L2227, MSPM0L2228 :

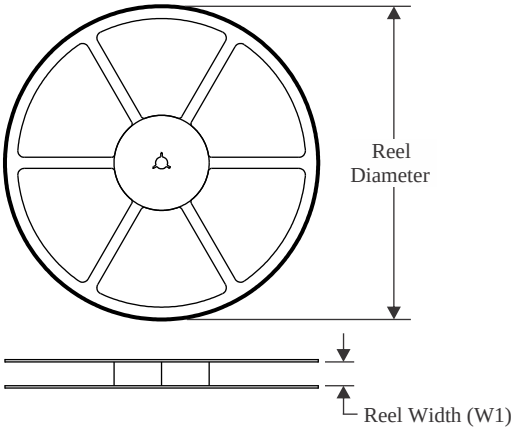
- Automotive : MSPM0L1227-Q1, MSPM0L1228-Q1, MSPM0L2227-Q1, MSPM0L2228-Q1

NOTE: Qualified Version Definitions:

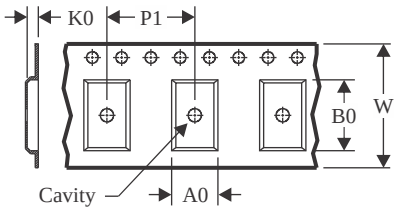
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

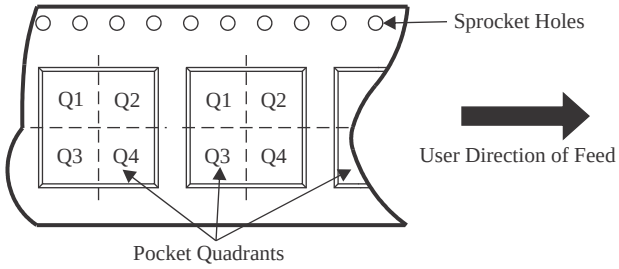


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

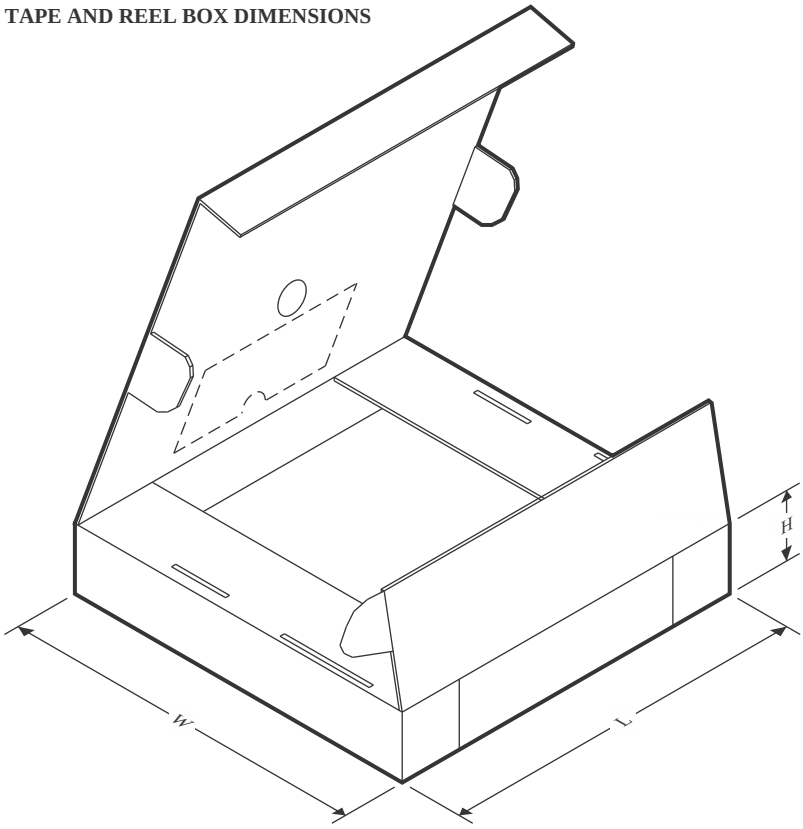


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MSPM0L1227SPMR	LQFP	PM	64	1000	330.0	24.4	12.5	12.5	2.2	16.0	24.0	Q2
MSPM0L1227SPNR	LQFP	PN	80	1000	330.0	24.4	16.0	16.0	2.0	24.0	24.0	Q2
MSPM0L1227SPTR	LQFP	PT	48	1000	330.0	16.4	9.6	9.6	1.9	12.0	16.0	Q2
MSPM0L1227SRGER	VQFN	RGE	24	5000	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q2
MSPM0L1227SRGER	VQFN	RGE	24	5000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
MSPM0L1227SRGZR	VQFN	RGZ	48	4000	330.0	16.4	7.3	7.3	1.3	12.0	16.0	Q2
MSPM0L1227SRGZR	VQFN	RGZ	48	4000	330.0	16.4	7.3	7.3	1.1	12.0	16.0	Q2
MSPM0L1227SRHBR	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.3	8.0	12.0	Q2
MSPM0L1227SRHBR	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
MSPM0L1228SPMR	LQFP	PM	64	1000	330.0	24.4	12.5	12.5	2.2	16.0	24.0	Q2
MSPM0L1228SPNR	LQFP	PN	80	1000	330.0	24.4	16.0	16.0	2.0	24.0	24.0	Q2
MSPM0L1228SPTR	LQFP	PT	48	1000	330.0	16.4	9.6	9.6	1.9	12.0	16.0	Q2
MSPM0L1228SRGER	VQFN	RGE	24	5000	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q2
MSPM0L1228SRGER	VQFN	RGE	24	5000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
MSPM0L1228SRGZR	VQFN	RGZ	48	4000	330.0	16.4	7.3	7.3	1.3	12.0	16.0	Q2
MSPM0L1228SRGZR	VQFN	RGZ	48	4000	330.0	16.4	7.3	7.3	1.1	12.0	16.0	Q2

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MSPM0L1228SRHBR	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.3	8.0	12.0	Q2
MSPM0L1228SRHBR	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
MSPM0L2227SPMR	LQFP	PM	64	1000	330.0	24.4	12.5	12.5	2.2	16.0	24.0	Q2
MSPM0L2227SPNR	LQFP	PN	80	1000	330.0	24.4	16.0	16.0	2.0	24.0	24.0	Q2
MSPM0L2227SPTR	LQFP	PT	48	1000	330.0	16.4	9.6	9.6	1.9	12.0	16.0	Q2
MSPM0L2227SRGZR	VQFN	RGZ	48	4000	330.0	16.4	7.3	7.3	1.1	12.0	16.0	Q2
MSPM0L2228SPMR	LQFP	PM	64	1000	330.0	24.4	12.5	12.5	2.2	16.0	24.0	Q2
MSPM0L2228SPNR	LQFP	PN	80	1000	330.0	24.4	16.0	16.0	2.0	24.0	24.0	Q2
MSPM0L2228SPTR	LQFP	PT	48	1000	330.0	16.4	9.6	9.6	1.9	12.0	16.0	Q2
MSPM0L2228SRGZR	VQFN	RGZ	48	4000	330.0	16.4	7.3	7.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MSPM0L1227SPMR	LQFP	PM	64	1000	336.6	336.6	41.3
MSPM0L1227SPNR	LQFP	PN	80	1000	367.0	367.0	55.0
MSPM0L1227SPTR	LQFP	PT	48	1000	336.6	336.6	31.8
MSPM0L1227SRGER	VQFN	RGE	24	5000	356.0	356.0	36.0
MSPM0L1227SRGER	VQFN	RGE	24	5000	367.0	367.0	35.0
MSPM0L1227SRGZR	VQFN	RGZ	48	4000	356.0	356.0	36.0
MSPM0L1227SRGZR	VQFN	RGZ	48	4000	367.0	367.0	35.0
MSPM0L1227SRHBR	VQFN	RHB	32	5000	356.0	356.0	36.0
MSPM0L1227SRHBR	VQFN	RHB	32	5000	367.0	367.0	35.0
MSPM0L1228SPMR	LQFP	PM	64	1000	336.6	336.6	41.3
MSPM0L1228SPNR	LQFP	PN	80	1000	367.0	367.0	55.0
MSPM0L1228SPTR	LQFP	PT	48	1000	336.6	336.6	31.8
MSPM0L1228SRGER	VQFN	RGE	24	5000	356.0	356.0	36.0
MSPM0L1228SRGER	VQFN	RGE	24	5000	367.0	367.0	35.0
MSPM0L1228SRGZR	VQFN	RGZ	48	4000	356.0	356.0	36.0
MSPM0L1228SRGZR	VQFN	RGZ	48	4000	367.0	367.0	35.0
MSPM0L1228SRHBR	VQFN	RHB	32	5000	356.0	356.0	36.0
MSPM0L1228SRHBR	VQFN	RHB	32	5000	367.0	367.0	35.0

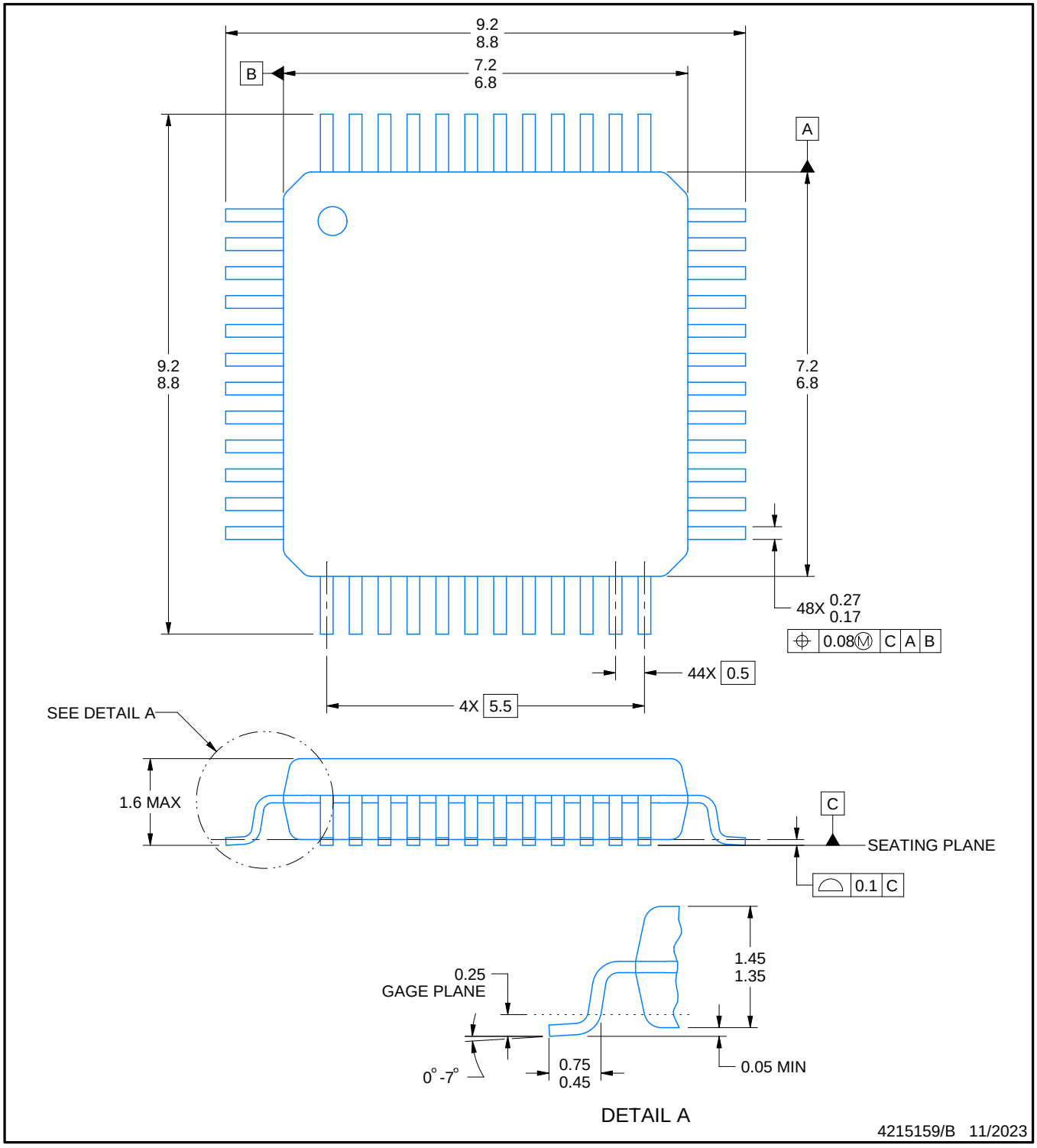
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MSPM0L2227SPMR	LQFP	PM	64	1000	336.6	336.6	41.3
MSPM0L2227SPNR	LQFP	PN	80	1000	367.0	367.0	55.0
MSPM0L2227SPTR	LQFP	PT	48	1000	336.6	336.6	31.8
MSPM0L2227SRGZR	VQFN	RGZ	48	4000	367.0	367.0	35.0
MSPM0L2228SPMR	LQFP	PM	64	1000	336.6	336.6	41.3
MSPM0L2228SPNR	LQFP	PN	80	1000	367.0	367.0	55.0
MSPM0L2228SPTR	LQFP	PT	48	1000	336.6	336.6	31.8
MSPM0L2228SRGZR	VQFN	RGZ	48	4000	367.0	367.0	35.0

PACKAGE OUTLINE

PT0048A

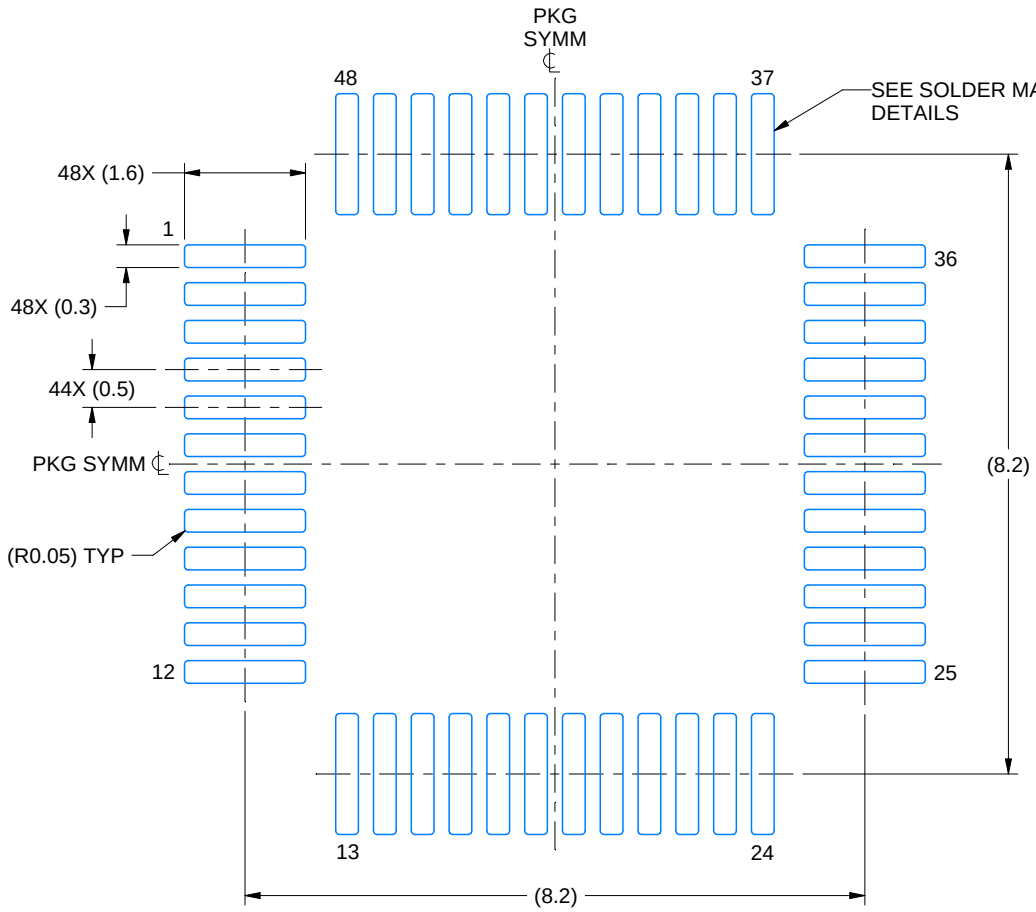
LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK

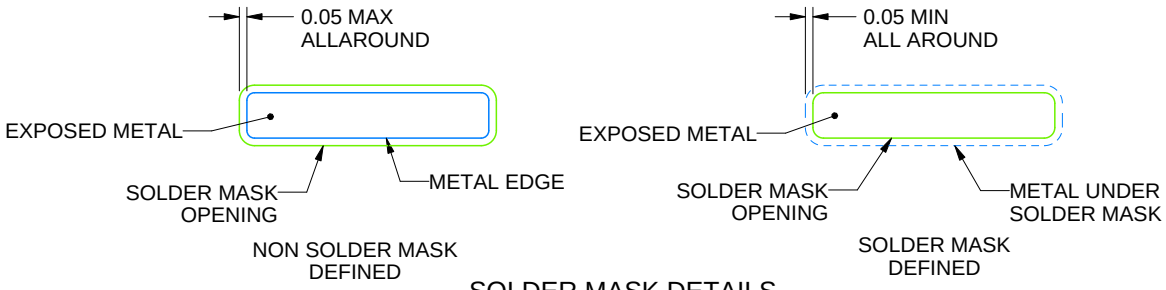


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads conected to the die pads.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE 10.000

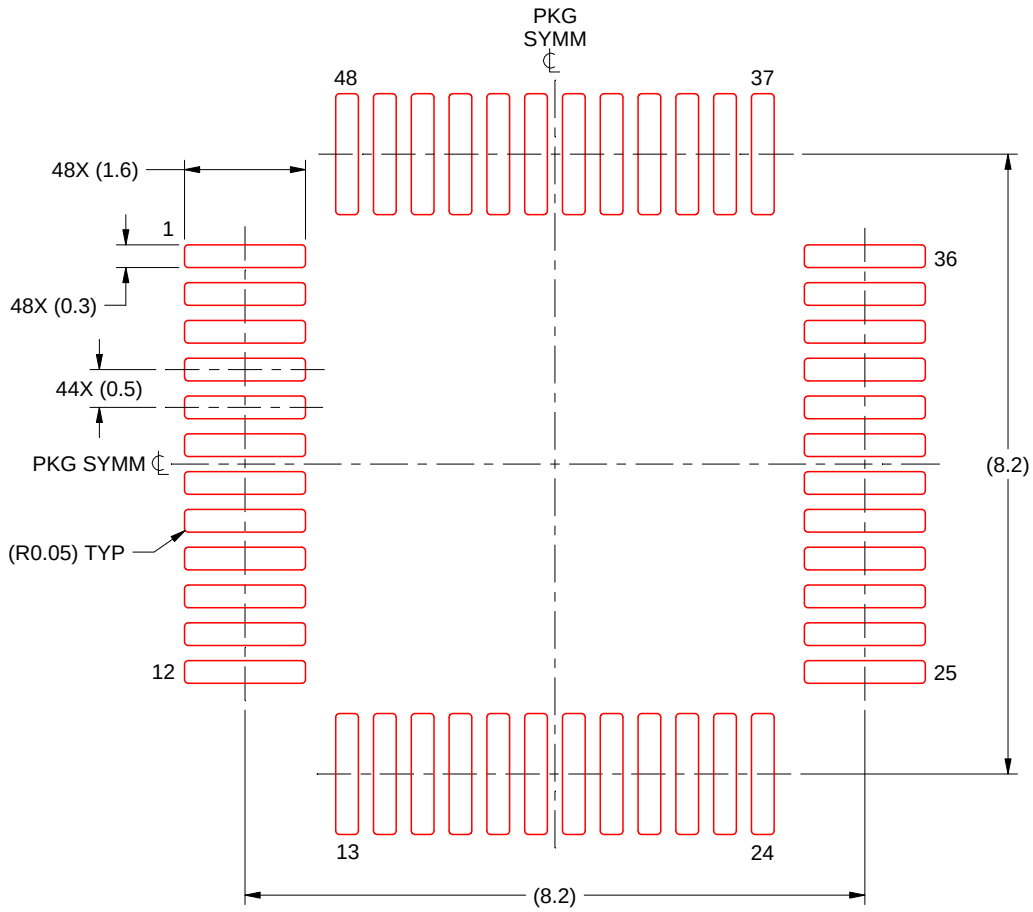


SOLDER MASK DETAILS

4215159/B 11/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

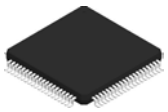


SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/B 11/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

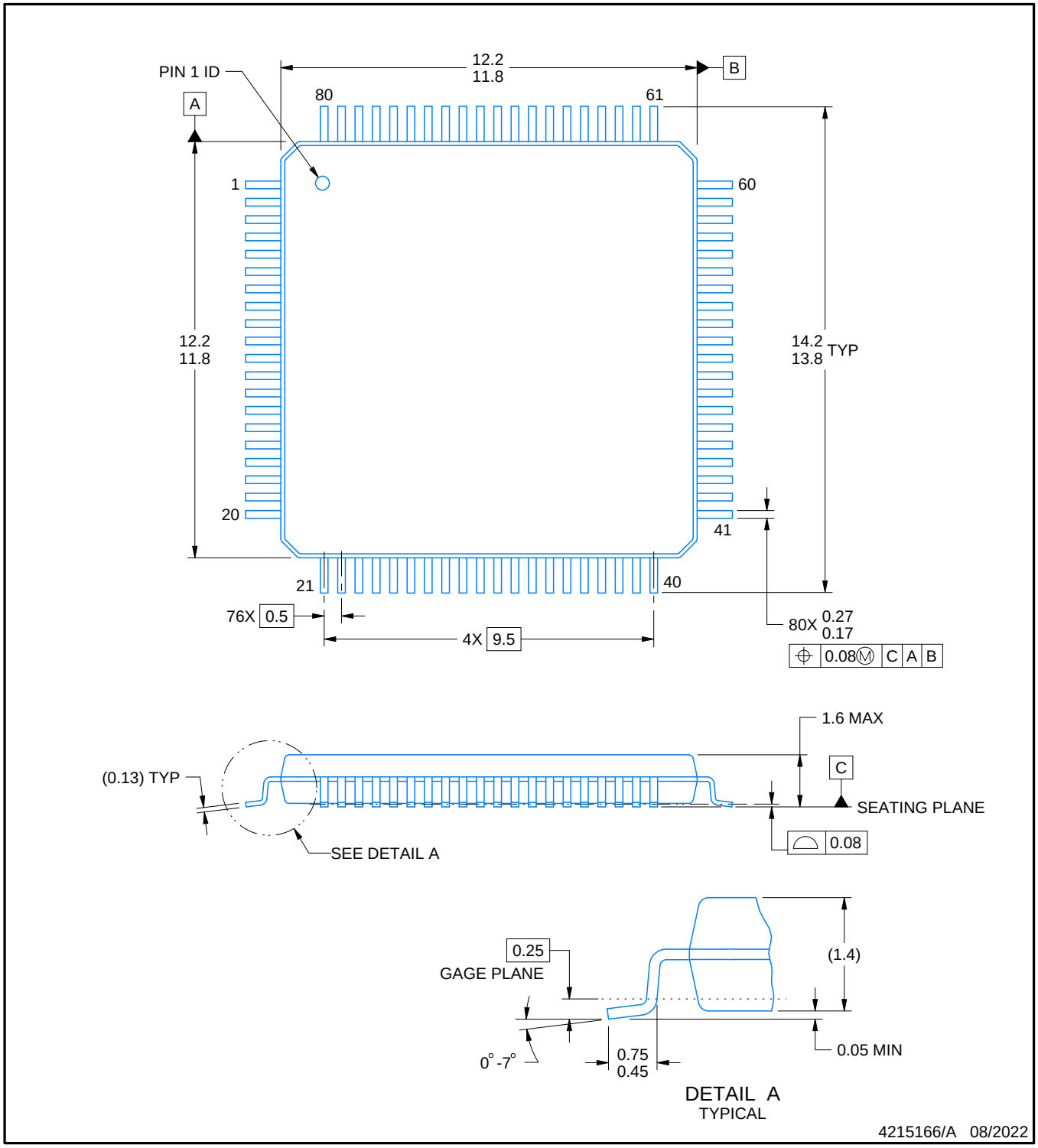


PACKAGE OUTLINE

PN0080A

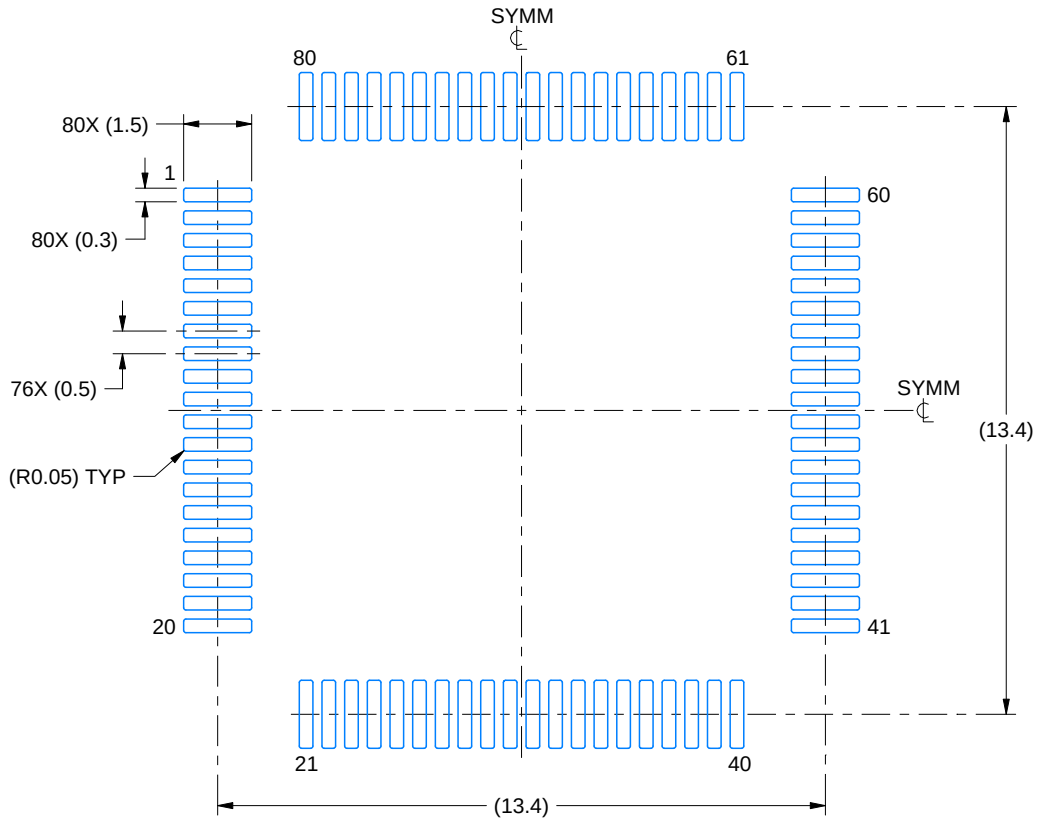
LQFP - 1.6 mm max height

PLASTIC QUAD FLATPACK

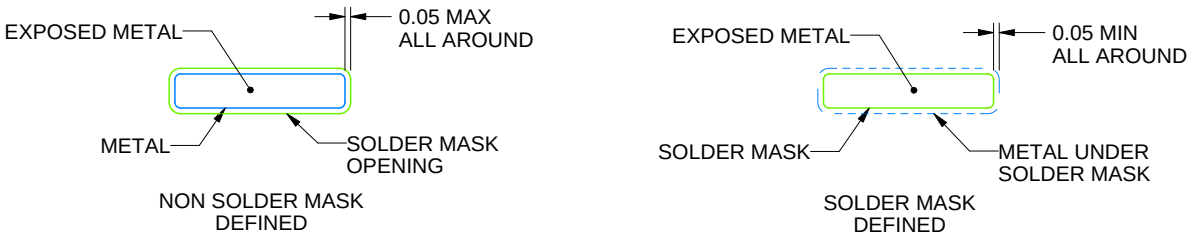


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X

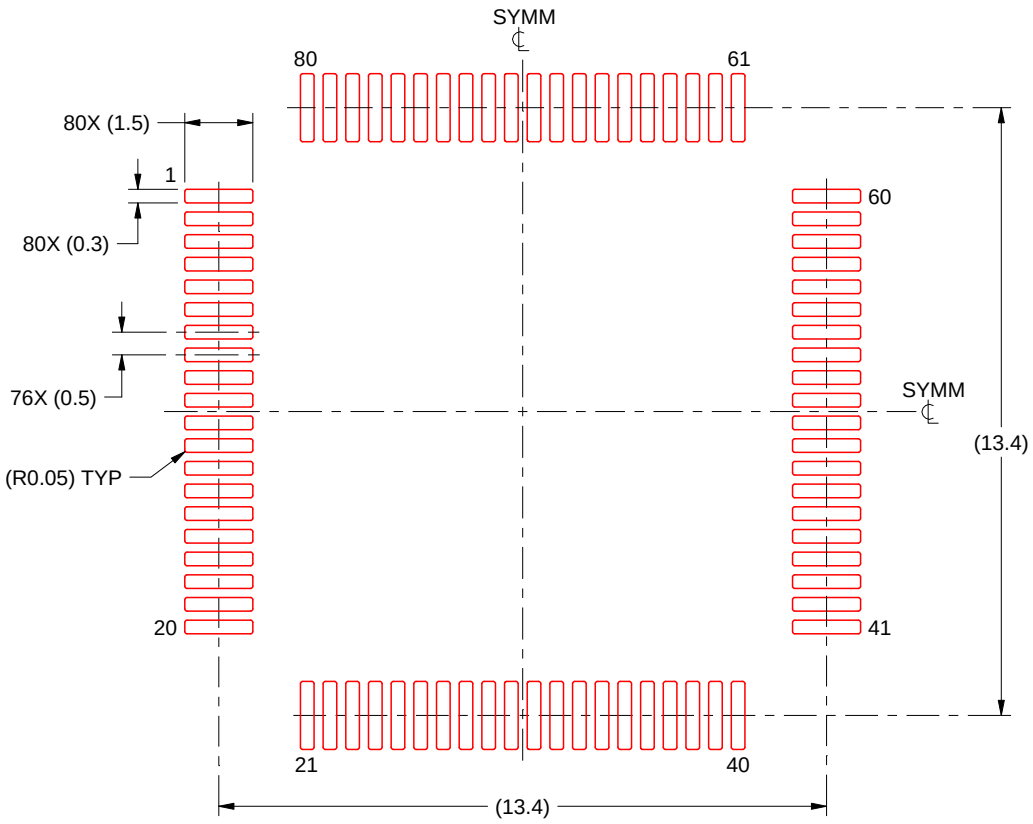


SOLDER MASK DETAILS

4215166/A 08/2022

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:6X

4215166/A 08/2022

NOTES: (continued)

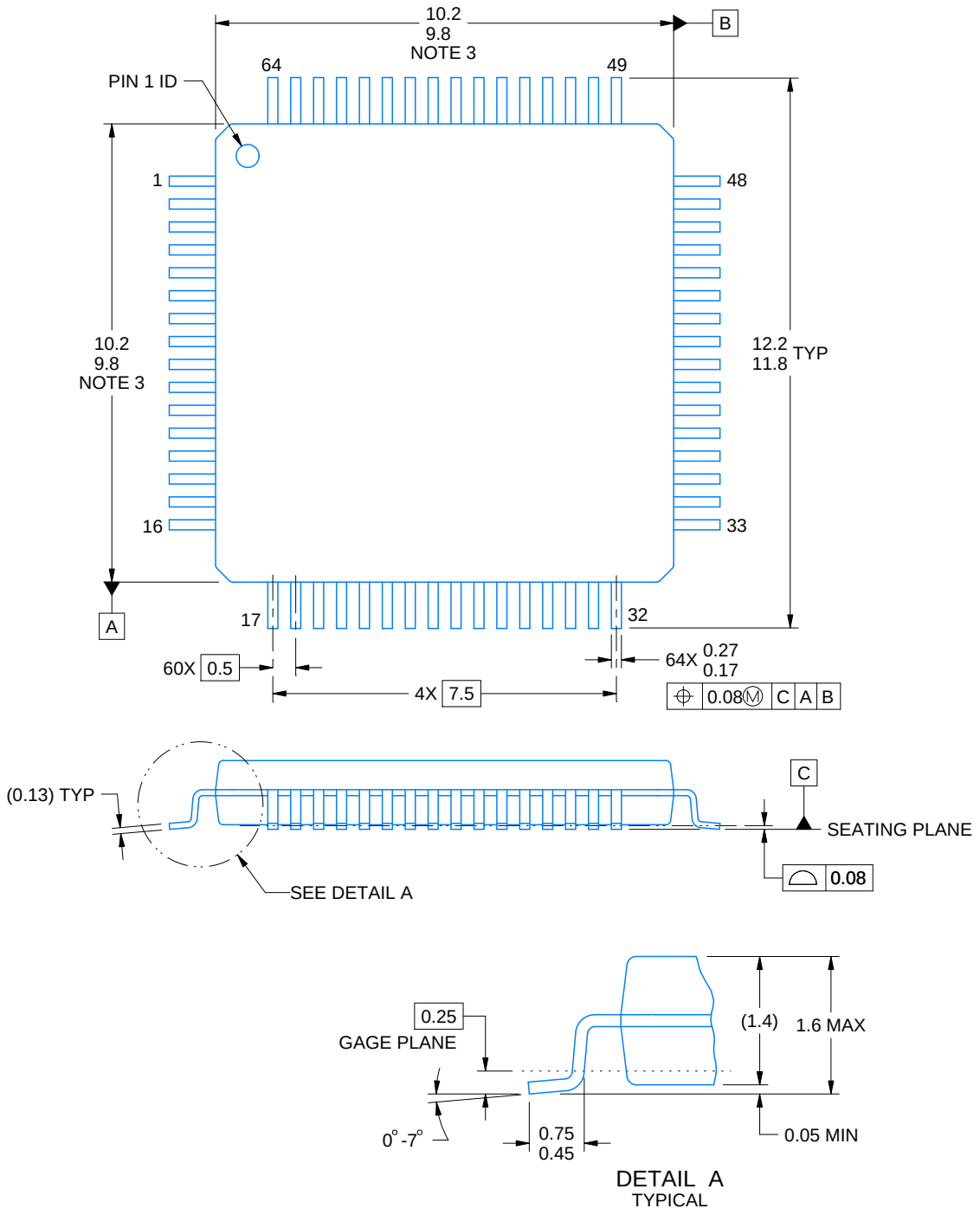
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PM0064A

LQFP - 1.6 mm max height

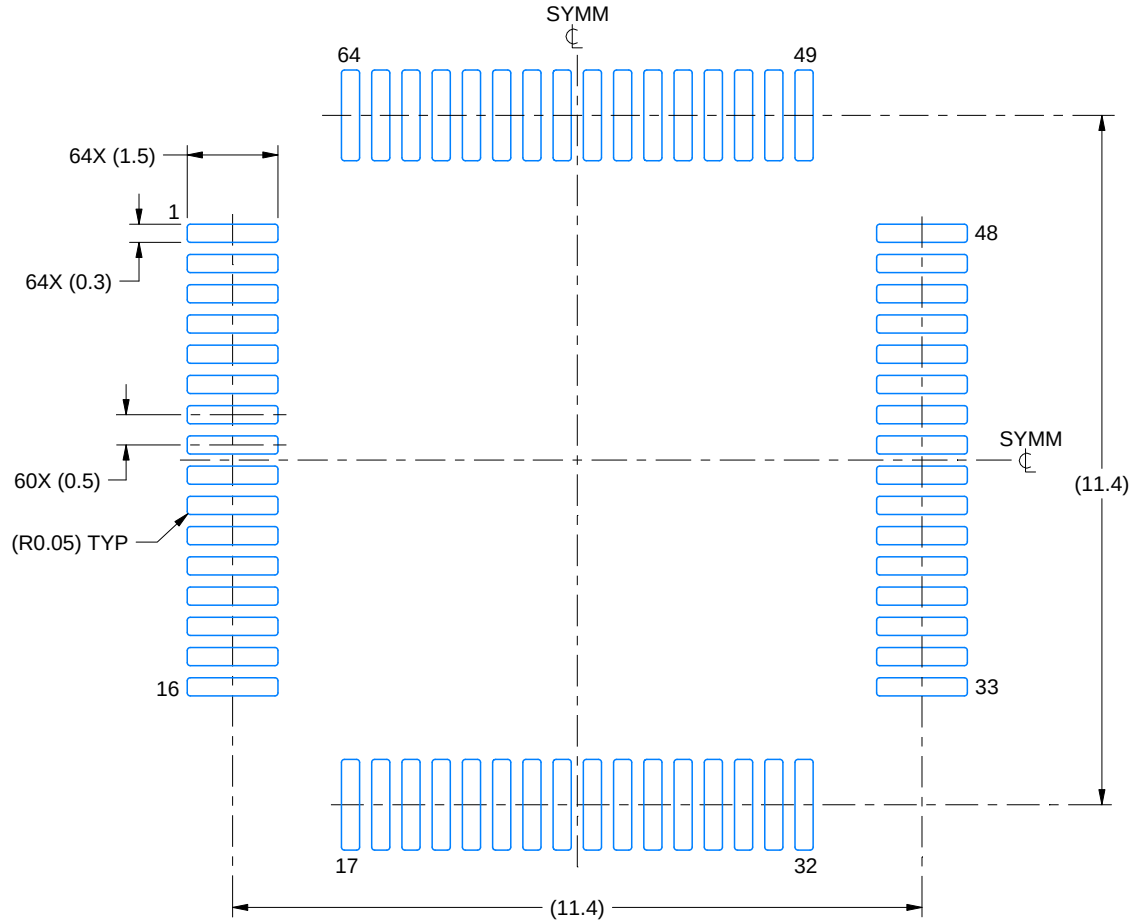
PLASTIC QUAD FLATPACK



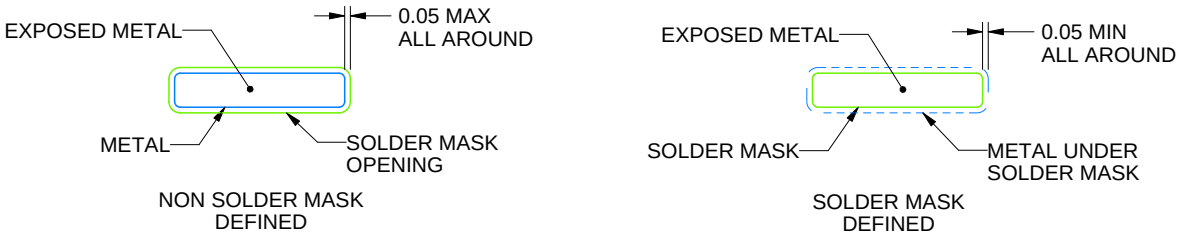
4215162/A 03/2017

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

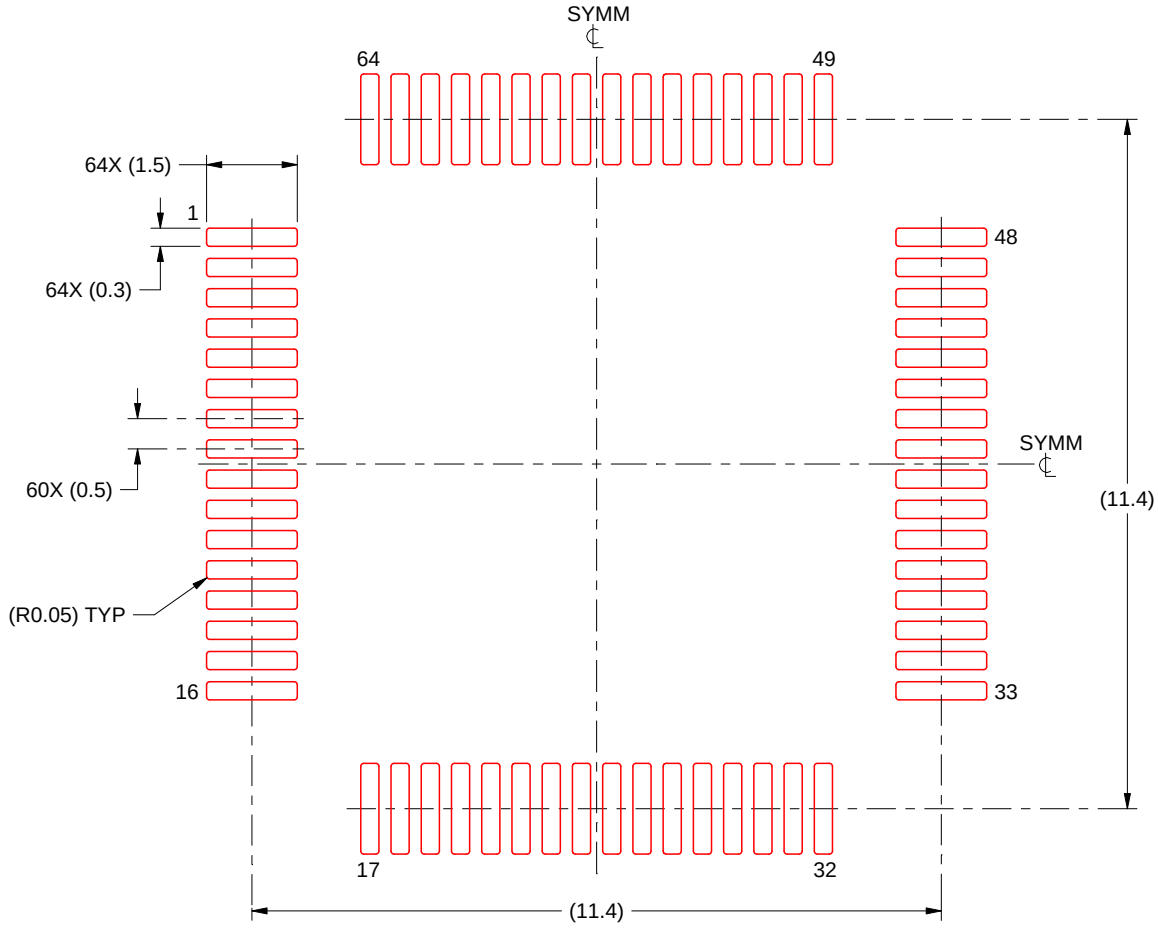


SOLDER MASK DETAILS

4215162/A 03/2017

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. For more information, see Texas Instruments literature number SLMA004 (www.ti.com/lit/slma004).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4215162/A 03/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月